

วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขึ้นบันไดโดยใช้โอทีเอ

OTA-BASED ELECTRONICALLY TUNABLE ELLIPTIC HIGH-ORDER CURRENT-MODE LADDER BAND-PASS FILTER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโยธา

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2559

KMITL-2016-EN-M-010-051

วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดชั้นบันไดโดย  
ใช้โอทีเอ

**OTA-BASED ELECTRONICALLY TUNABLE ELLIPTIC HIGH-ORDER  
CURRENT-MODE LADDER BAND-PASS FILTER**



พสธร ยิงเจริญรัตน์

PHASATHON YINGCHAROENRAT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2559

KMITL-2016-EN-M-010-051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**OTA-BASED ELECTRONICALLY TUNABLE ELLIPTIC HIGH-ORDER  
CURRENT-MODE LADDER BAND-PASS FILTER**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2016**

**KMITL-2016-EN-M-010-051**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


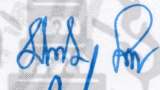

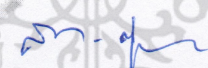



**COPYRIGHT 2016**  
**FACULTY OF ENGINEERING**  
**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

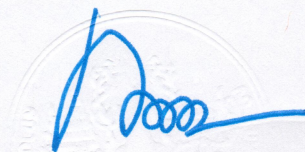
หัวข้อวิทยานิพนธ์ วจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดชั้นบันไดโดยใช้โอทีเอ  
Thesis Title OTA-based Electronically Tunable Elliptic High-order Current-mode Ladder  
Band-pass Filter  
นักศึกษา นายพสธร ยิ่งเจริญรัตน์  
รหัสประจำตัว 57601136  
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา วิศวกรรมโทรคมนาคม  
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.พิพัฒน์ พรหมมี  
หมายเลขวิทยานิพนธ์ KMITL-2016-EN-M-010-051

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.สมเกียรติ	ฤกษ์วัลลภ	
ผศ.ดร.มนตรี	คำเงิน	
รศ.ดร.มนตรี	ศิริปรัชญานันท์	
ผศ.ดร.สิรภาพ	ตู้ประกาย	
รศ.ดร.พิพัฒน์	พรหมมี	

วัน / เดือน / ปี ที่สอบ วันอังคารที่ 5 กรกฎาคม พ.ศ. 2559 เวลา 13.00-15.00 น.  
สถานที่สอบ ณ อาคารเฉลิมพระเกียรติ ห้อง HM-301

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

คณบดี คณะวิศวกรรมศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นแก่ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
วันที่ 5 กรกฎาคม พ.ศ. 2559

หัวข้อวิทยานิพนธ์	วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิด ชั้นบันไดโดยใช้โอทีเอ
นักศึกษา	นายพสธร ยิ่งเจริญรัตน์
รหัสประจำตัว	57601136
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2559
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.พิพัฒน์ พรหมมี

### บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดชั้นบันไดโดยใช้โอทีเอ (Operational Transconductance Amplifier : OTA) สามารถทำงานได้ในย่านความถี่สูง โดยใช้วงจรรองความถี่ต่ำผ่านเป็นต้นแบบ ในการแปลงเป็นวงจรรองแถบความถี่ผ่าน Elliptic อันดับสูงที่นำเสนอ วงจรประกอบไปด้วยอินทิเกรเตอร์ชนิดสูญเสีย และอินทิเกรเตอร์ชนิดไม่สูญเสีย ผลตอบสนองทางความถี่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ตั้งแต่ประมาณ 30kHz ถึง 1MHz ด้วยการปรับค่ากระแสไบอัสตั้งแต่ 7  $\mu\text{A}$  ถึง 100  $\mu\text{A}$  วงจรรองแถบความถี่ที่นำเสนอใช้ไฟเลี้ยง 1.5V และใช้พลังงาน 7.74mW อีกทั้งใช้ตัวเก็บประจุต่อลงกราวด์โดยไม่ใช่ตัวต้านทาน และเหมาะสำหรับการสร้างวงจรรวม ค่าความเพี้ยนทางฮาร์มอนิกวัดค่าได้ต่ำกว่า 1.8% ตลอดช่วงการทำงาน ผลการจำลองการทำงานด้วย PSPICE ใช้เทคโนโลยี TSMC 0.25 $\mu\text{m}$  มีความสอดคล้องกับการคำนวณทางทฤษฎี

<b>Thesis</b>	OTA-based Electronically Tunable Elliptic high-order Current-mode Ladder Band-pass Filter
<b>Student</b>	Mr.Phasathon Yingcharoenrat
<b>Student ID</b>	57601136
<b>Degree</b>	Master of Engineering
<b>Program</b>	Telecommunications Engineering
<b>Year</b>	2016
<b>Thesis Advisor</b>	Assoc.Prof.Dr.Pipat Prommee

### ABSTRACT

This thesis presents Elliptic high-order current-mode ladder band-pass filter based on OTA-C that can be operated in high frequency. High-order band pass filter is designed based on Elliptic Ladder band-pass filter prototype. The proposed filter contains lossy and lossless integrators. The frequency responses of band-pass filter can be electronically tuned between around 30 kHz and 1 MHz by adjusting bias current from 7  $\mu\text{A}$  to 100  $\mu\text{A}$  with 7.74mW of dynamic power consumption along tuning the bias current. The circuit used 1.5 V power supply and used of ground capacitors which suit to integrated circuit. THD of band-pass filter can be obtained less than 1.8% along the operating frequencies. PSPICE simulation results are carried out to confirm the theory by using TSMC 0.25 $\mu\text{m}$  CMOS technology.

## กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ.ดร.พิพัฒน์ พรหมมี ที่ให้ความช่วยเหลือ ให้คำชี้แนะช่วยแก้ปัญหาตลอดจนให้ความรู้และประการที่ดีแก่ข้าพเจ้า

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้และ ถ່านทอดประสบการณ์ที่ดีให้แก่ข้าพเจ้า

พสธร ยิ่งเจริญรัตน์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์.....	1
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์.....	2
1.4 ขอบเขตของวิทยานิพนธ์.....	2
1.5 รายละเอียดในวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	3
2.1 ทฤษฎีและหลักการทำงานของมอสทรานซิสเตอร์.....	3
2.1.1 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด.....	5
2.1.2 มอสทรานซิสเตอร์แบบดีพลีชันโหมด.....	5
2.1.3 การทำงานของมอสทรานซิสเตอร์.....	6
2.1.4 สัญลักษณ์ของมอสทรานซิสเตอร์.....	10
2.2 เทคโนโลยีของซีมอส.....	10
2.3 หลักการทำงานของไอทีเอ.....	11
2.3.1 ทฤษฎีการทำงานของวงจรถ่วงกระแส.....	12
2.3.2 ทฤษฎีการทำงานของวงจรถ่วงคูติฟเฟอร์เรนเซียล.....	14
2.3.3 ทฤษฎีการทำงานของไอทีเอชนิดมอสทรานซิสเตอร์.....	15
2.4 หลักการพื้นฐานของวงจรรองสัญญาณ.....	17
2.4.1 การวิเคราะห์พื้นฐานของวงจรรองความถี่.....	17
2.4.2 หลักการของวงจรรองแถบความถี่ผ่าน.....	19

## สารบัญ (ต่อ)

หน้า

2.4.3 การแปลงวงจรรองความถี่ต่ำผ่านเป็นวงจรรองความถี่แถบผ่าน.....	21
2.5 การประมาณค่าแบบ Elliptic .....	21
2.6 ความไวตัวกรอง .....	24
บทที่ 3 งานวิจัยที่เกี่ยวข้อง.....	26
3.1 ผลงานวิจัยที่เกี่ยวข้อง.....	26
บทที่ 4 วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขั้นบันไดโดยใช้โอทีเอ.....	35
4.1 บทนำ.....	35
4.2 คำอธิบายวงจร.....	35
4.2.1 การสร้างอินทิเกรเตอร์โดยใช้โอทีเอ.....	35
4.3 วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง.....	37
4.4 ผลการจำลองการทำงาน.....	43
บทที่ 5 บทสรุปและข้อเสนอแนะ.....	49
5.1 บทสรุปการวิจัย.....	49
5.2 เปรียบเทียบงานวิจัย.....	49
5.3 ข้อเสนอแนะ.....	50
เอกสารอ้างอิง.....	51
ภาคผนวก.....	53
ภาคผนวก ก. โปรแกรม PSpice ที่ใช้ในการวิเคราะห์.....	54
ภาคผนวก ข. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	58
ประวัติผู้เขียน.....	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่	หน้า
2.1 การแปลงอุปกรณ์จากวงจรองความถี่ต่ำผ่านให้เป็นวงจรองความถี่แถบผ่าน.....	21
2.2 ค่าอุปกรณ์วงจรงความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 0.177 dB.....	22
2.3 ค่าอุปกรณ์วงจรงความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 0.044 dB.....	23
2.4 ค่าอุปกรณ์วงจรงความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 0.011 dB.....	23
4.1 รูปแบบการแปลง RLC .....	38
4.2 ค่า W/L ของทรายซิสเตอร์ภายในไอทีเอ.....	43
5.1 เปรียบเทียบวิทยานิพนธ์ฉบับนี้กับหลักการที่เคยนำเสนอในอดีต.....	49



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตัดVIอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างของมอสทรานซิสเตอร์.....	3
2.2 มอสทรานซิสเตอร์ชนิด NMOS.....	4
2.3 มอสทรานซิสเตอร์ชนิด PMOS.....	4
2.4 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ที่โหนดชนิดเอ็นแซนเนล.....	5
2.5 โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชั่นโหนดชนิดเอ็นแซนเนล.....	6
2.6 กรณี $V_T > V_{GS} > 0$ และ $V_{DS} = 0$ .....	6
2.7 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} < V_{DS(sat)}$ .....	8
2.8 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS(sat)}$ .....	8
2.9 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} > V_{DS(sat)}$ .....	9
2.10 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนซอส.....	9
2.11 สัญลักษณ์ของมอสทรานซิสเตอร์.....	10
2.12 โครงสร้างของเทคโนโลยีซีมอส.....	11
2.13 วงจรสมมูลทางอุดมคติของไอทีเอ.....	11
2.14 สัญลักษณ์ของไอทีเอ.....	12
2.15 วงจรสะท้อนกระแสแบบพื้นฐาน.....	12
2.16 วงจรคู่อิพเฟอร์เรนเซียล.....	14
2.17 โครงสร้างภายในไอทีเอโดยใช้ออสทรานซิสเตอร์.....	15
2.18 ผลตอบสนองทางขนาดและเฟส เมื่อ $H(s) = s + \alpha$ และ $H(s) = 1/s + \alpha$ .....	19
2.19 คุณสมบัติของวงจรกรองแถบความถี่ผ่าน.....	20
2.20 วงจรกรองความถี่แถบผ่านอันดับสอง.....	20
2.21 ผลตอบสนองทางความถี่ของการประมาณแบบ Elliptic.....	22
2.22 วงจรกรองความถี่ต่ำผ่านพาสซีฟที่มีตัวต้านทานปลายปิดคู่แบบ Elliptic.....	22
3.1 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกแบบขั้นบันไดปลายปิดคู่.....	26
3.2 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกแบบขั้นบันไดที่ผ่านการแปลง.....	27
3.3 กราฟการไหลสัญญาณของวงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก.....	27
3.4 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก.....	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตั้ง VIII อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.5 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.4.....	29
3.6 วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดต้นแบบ.....	29
3.7 รูปแบบการแปลงอุปกรณ์.....	30
3.8 วงจรกรองแถบความถี่ผ่าน Elliptic โดยใช้โอปแอมป์.....	31
3.9 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.8.....	31
3.10 วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดอันดับหกต้นแบบ.....	32
3.11 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกโดยใช้โอทีเอ.....	33
3.12 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.11.....	34
4.1 โครงสร้างภายในของซีมอสโอทีเอหลายเอาต์พุต.....	36
4.2 อินทิเกรเตอร์ชนิดไม่สูญเสียโดยใช้โอทีเอ.....	36
4.3 อินทิเกรเตอร์ชนิดสูญเสียโดยใช้โอทีเอ.....	36
4.4 แบบจำลองวงจรกรองความถี่ต่ำผ่าน Elliptic ขั้นบันไดต้นแบบ.....	37
4.5 แบบจำลองวงจรกรองแถบความถี่ผ่านแบบพาสซีฟ RLC Elliptic.....	38
4.6 แบบจำลองวงจรกรองแถบความถี่ผ่าน Elliptic ที่ผ่านการแปลง.....	39
4.7 SFG ของวงจรกรองแถบความถี่ผ่าน Elliptic.....	39
4.8 Normalized SFG ของวงจรกรองแถบความถี่ผ่าน Elliptic.....	40
4.9 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูงที่นำเสนอ.....	40
4.10 วงจรแยกกระแสปรับค่าอัตราขยาย.....	41
4.11 ผลตอบสนองทางแมกนิจูดของโอทีเออินทิเกรเตอร์ชนิดไม่สูญเสีย.....	43
4.12 ผลตอบสนองทางแมกนิจูดของโอทีเออินทิเกรเตอร์ชนิดสูญเสีย.....	44
4.13 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Elliptic ที่นำเสนอในรูปที่ 4.9 เมื่อเทียบกับวงจรต้นแบบ รูปที่ 4.6.....	44
4.14 อินพุทอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Elliptic เมื่อปรับค่ากระแสไบอัส $I_B = 100\mu\text{A}$ .....	45
4.15 ค่าความเพี้ยนทางฮาร์มอนิก ของวงจรกรองแถบความถี่ผ่านที่นำเสนอ โดยกำหนดค่ากระแสไบอัส $I_B=100\mu\text{A}$ .....	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตั้ง VIII ึ่งอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.16 ผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่าน Elliptic ที่นำเสนอ เมื่อปรับค่ากระแสไบอัส.....	46
4.17 กรู๊ปดีเลย์ของวงจรกรองความถี่ที่นำเสนอ เมื่อปรับค่ากระแสไบอัส $I_B$ [7, 25, 100] $\mu\text{A}$ .....	47
4.18 การป้อนสัญญาณอินพุตของวงจรกรองความถี่ที่นำเสนอ เมื่อปรับค่ากระแสไบอัส $I_B = 100 \mu\text{A}$ .....	47
4.19 ผลตอบสนองทางแมกนิจูด ของวงจรกรองที่นำเสนอ เมื่อ $\text{ripple} = 0.044 \text{ dB}$ .....	48
4.20 ผลตอบสนองทางแมกนิจูด ของวงจรกรองที่นำเสนอ เมื่อ $\text{ripple} = 1.249 \text{ dB}$ .....	48



# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันวงจรกรองความถี่หรือวงจรกรองสัญญาณ มีความสำคัญอย่างมากในด้านโทรคมนาคม วงจรอิเล็กทรอนิกส์และระบบเครื่องมือวัดต่างๆ มากมาย ซึ่งวงจรเหล่านี้ได้รับการคิดค้นและพัฒนาอย่างต่อเนื่อง ซึ่งการออกแบบวงจรกรองความถี่สมัยใหม่นั้น วงจรต้องมีประสิทธิภาพหมายถึง มีผลตอบสนองทางความถี่ที่แม่นยำ สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ และวงจรต้องมีขนาดเล็ก ซึ่งในการลดขนาดของวงจรให้เล็กลงนั้น ทำได้โดยนำอุปกรณ์แอททิฟมาแทนที่อุปกรณ์พาสซีฟ เนื่องจากอุปกรณ์แอททิฟเหมาะต่อการนำไปสร้างเป็นวงจรรวม งานวิจัยนี้จึงมุ่งเน้นใช้อุปกรณ์แอททิฟมาแทนที่ อุปกรณ์พาสซีฟ โดยใช้วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟ RLC Elliptic ชั้นบันไดปลายปิดคู่ (Doubly Terminated) [1-2] เป็นวงจรต้นแบบ และใช้หลักการของกราฟการไหลสัญญาณ [3-4] เพื่อแปลงเป็นวงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสดิจิทัลชั้นบันไดโดยใช้โอทีเอ

สำหรับงานวิจัยในอดีตที่ผ่านมา ได้นำเสนอวงจรสายพานกระแสหลายเอาต์พุต (MOCC) [5] ต่อร่วมกับตัวต้านทาน ซึ่งใช้อุปกรณ์พาสซีฟมากเกินไป และทำงานในย่านความถี่สูงได้ไม่ถี่นัก อีกทั้งสวิตช์คาปาซิเตอร์ออปแอมป์และมอสทรานซิสเตอร์ [6-11] ถูกนำเสนอด้วยโครงสร้างที่ซับซ้อนและการปรับค่าทรานสคอนดักแตนซ์ ( $g_m$ ) ที่ยุ่งยาก ซึ่งต้องปรับจากโครงสร้างภายในของตัวมอสทรานซิสเตอร์ [12-13] จากความยุ่งยากของวงจรที่นำเสนอมาในอดีต งานวิจัยนี้จึงเลือกใช้โอทีเอ ซึ่งสามารถปรับค่าทรานสคอนดักแตนซ์ ได้จากกระแสไบอัสของตัวโอทีเอ โดยวงจรถูกสร้างขึ้นจากโอทีเอ ทั้งหมด 7 ตัว แบ่งเป็นอินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว อินทิเกรเตอร์ชนิดไม่สูญเสีย 5 ตัว [14-16] และตัวเก็บประจุต่อลงกราวด์ทั้งหมด 7 ตัว ซึ่งวงจรที่นำเสนอ ใช้อุปกรณ์พาสซีฟจำนวนน้อย ใช้ไฟเลี้ยงต่ำ ใช้พลังงานต่ำ และปรับค่าทางอิเล็กทรอนิกส์ได้กว้าง สามารถใช้อุปกรณ์ในท้องตลาด หรือพัฒนาเป็นวงจรรวมได้

### 1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อออกแบบวงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสดิจิทัลชั้นบันไดโดยใช้โอทีเอ ซึ่งสามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจรอินทิ

เกรเตอร์ชนิดสูญเสีย วงจรอินทีเกรเตอร์ชนิดไม่สูญเสีย และตัวเก็บประจุต่อลงกราวด์ โดยไม่ใช้ตัวต้านทานภายในวงจร ซึ่งเหมาะต่อการนำไปสร้างเป็นวงจรรวม

### 1.3 หลักการใหม่ที่นำเสนอในวิทยานิพนธ์

วิทยานิพนธ์นี้เป็นการนำเสนอหลักการใหม่ในการออกแบบวงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสดนิตชั้นบันไดโดยใช้โอทีเอ โดยใช้หลักการแปลงจากวงจรกรองความถี่ต่ำผ่าน Elliptic ต้นแบบ และสังเคราะห์วงจรด้วยกราฟการไหลของสัญญาณ ซึ่งวงจรถูกนำเสนอสามารถปรับค่าได้ทางอิเล็กทรอนิกส์ และประกอบด้วยวงจรอินทีเกรเตอร์ชนิดสูญเสีย 2 ตัว วงจรอินทีเกรเตอร์ชนิดไม่สูญเสีย 5 ตัว และตัวเก็บประจุต่อลงกราวด์ 7 ตัว

### 1.4 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์นี้ออกแบบวงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสดนิตชั้นบันไดโดยใช้โอทีเอ มีผลตอบสนองทางความถี่สามารถปรับค่าได้ไม่เกิน 1 MHz ด้วยการปรับค่ากระแสไบอัสไม่เกิน 100  $\mu\text{A}$  วงจรกรองความถี่ต่ำผ่านที่นำเสนอใช้พลังงานไม่เกิน 8 mW จำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยี TSMC 0.25  $\mu\text{m}$

### 1.5 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์นี้ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บท ดังต่อไปนี้

บทที่ 1 กล่าวถึง ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์ หลักการใหม่ที่นำเสนอในวิทยานิพนธ์ ขอบเขตของวิทยานิพนธ์

บทที่ 2 กล่าวถึง ทฤษฎีที่เกี่ยวข้อง ประกอบด้วย เทคโนโลยีของมอสทรานซิสเตอร์ เทคโนโลยีซิมอส หลักการทำงานของโอทีเอ หลักการพื้นฐานของวงจรกรองความถี่ และการประมาณค่าแบบแอลลิปติก

บทที่ 3 กล่าวถึง งานวิจัยที่เกี่ยวข้อง เพื่อนำมาเทียบกับวิทยานิพนธ์นี้

บทที่ 4 กล่าวถึง วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสดนิตชั้นบันได โดยใช้โอทีเอ

บทที่ 5 กล่าวถึง บทสรุปและข้อเสนอแนะ

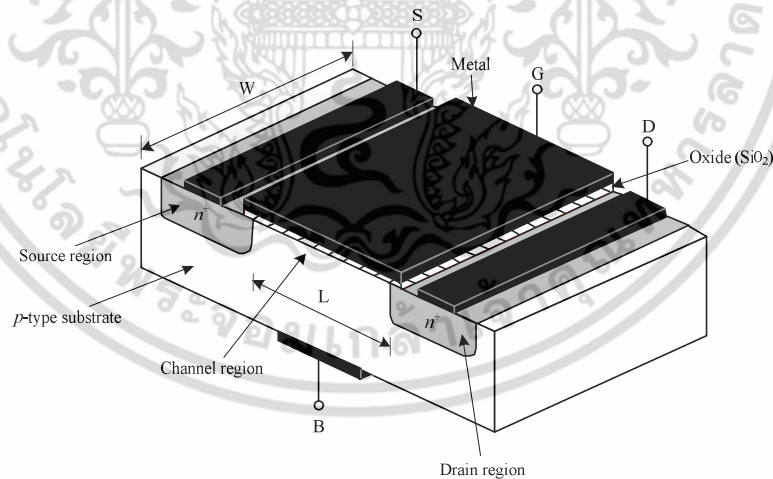
## บทที่ 2

# ทฤษฎีและหลักการที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึง ทฤษฎีและการหลักการที่เกี่ยวข้องในการทำวิจัย ซึ่งประกอบด้วย 6 หัวข้อ ได้แก่ ทฤษฎีและหลักการทํางานของมอสทรานซิสเตอร์, เทคโนโลยีของซีมอส, ทฤษฎีวงจรระท้อนกระแส, ทฤษฎีหลักการทํางานของโอทีเอ, หลักการพื้นฐานของวงจรรองสัญญาณแถบความถี่ผ่าน และการประมาณค่า โดยแต่ละหัวข้อจะมีความสำคัญต่อการทำงานวิจัยเป็นอย่างมาก

### 2.1 ทฤษฎีและหลักการทํางานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์ (MOS Transistor) หรือเรียกว่า มอสเฟต (Metal oxide Semiconductor Field Effect Transistor : MOSFET) [17-22] เป็นทรานซิสเตอร์ประเภทหนึ่งที่มีลักษณะการทำงานแตกต่างจากทรานซิสเตอร์ทั่วไป กล่าวคือ ทรานซิสเตอร์ทั่วไป จะมีลักษณะการทำงาน คือใช้กระแสอินพุตเป็นตัวควบคุมกระแสเอาท์พุต แต่มอสเฟต หรือมอสทรานซิสเตอร์จะมีลักษณะการทำงาน คือใช้แรงดันเป็นตัวควบคุมปริมาณของสนามไฟฟ้าระหว่างรอยต่อให้เพิ่มขึ้นหรือลดลง เพื่อบังคับปริมาณกระแสไฟฟ้าที่ไหลผ่านรอยต่อ โดยโครงสร้างของมอสทรานซิสเตอร์แสดงได้ดังที่รูปที่ 2.1



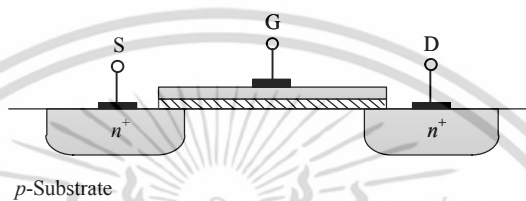
รูปที่ 2.1 โครงสร้างของมอสทรานซิสเตอร์ [17]

จากรูปที่ 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์ ซึ่งประกอบด้วย ส่วนชั้นสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (p-type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรองสารกึ่งตัวนำนี้เรียกว่า ซอส (Source) และเดรน (Drain) บนผิวหน้าระหว่างซอสและเดรนจะมีแผ่นฟิล์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

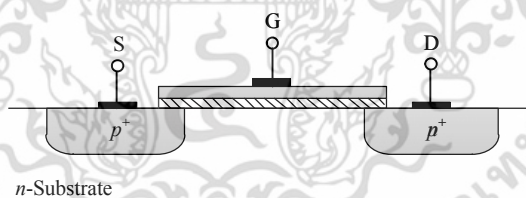
บางของซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโพลีซิลิกอนซึ่งทำหน้าที่เรียกว่า เกท (Gate) ซึ่งมอสทรานซิสเตอร์สามารถแบ่งตามชนิดของสารกึ่งตัวนำ ได้ 2 ชนิด คือ เอ็นแชนเนลมอสทรานซิสเตอร์ (N-Channel MOS Transistor: NMOS) และพีแชนเนลมอสทรานซิสเตอร์ (P-Channel MOS Transistor: PMOS)

เอ็นแชนเนลมอสทรานซิสเตอร์ เป็นการใช้ประจุลบ หรืออิเล็กตรอน (Electron) ในการนำกระแสจากเดรนไปยังซอส ผ่านบริเวณช่องทางเดินกระแสซึ่งเป็นสารกึ่งตัวนำชนิดพี โดยเดรนและซอสเป็นสารกึ่งตัวนำชนิดเอ็น แสดงดังรูปที่ 2.2



รูปที่ 2.2 มอสทรานซิสเตอร์ชนิด NMOS [18]

พีแชนเนลมอสทรานซิสเตอร์ เป็นการใช้ประจุบวก หรือโฮล (Hole) ในการนำกระแสระหว่างเดรนและซอส ผ่านบริเวณช่องทางเดินกระแสซึ่งเป็นสารกึ่งตัวนำชนิดเอ็น โดยเดรนและซอสเป็นสารกึ่งตัวนำชนิดพี แสดงดังรูปที่ 2.3



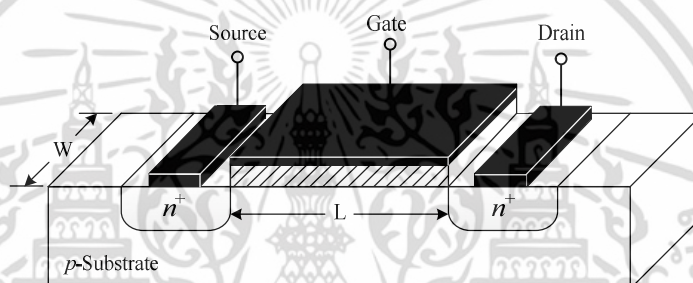
รูปที่ 2.3 มอสทรานซิสเตอร์ชนิด PMOS [18]

สามารถแบ่งมอสทรานซิสเตอร์ทั้งเอ็นแชนเนล และพีแชนเนล ตามลักษณะโครงสร้างได้เป็น 2 ประเภทคือ มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode Transistor) หรือเรียกอีกอย่างหนึ่งว่า E-MOSFET และมอสทรานซิสเตอร์แบบดีพลีชันโหมด (Depletion Mode Transistor) หรือเรียกอีกอย่างหนึ่งว่า D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.1 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด

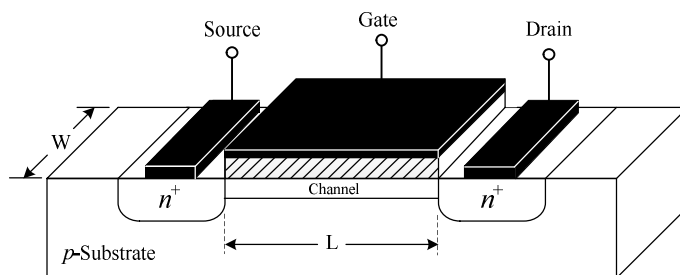
ประกอบด้วยชนิดเอ็นแชนเนล และพีแชนเนล ซึ่งทั้งสองชนิดมีโครงสร้างที่แตกต่างกัน โดยมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดพีแชนเนล จะเกิดจากการนำเอาสารกึ่งตัวนำชนิดเอ็น มาสร้างเป็นฐานรอง แต่มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชนเนล จะเกิดจากการนำเอาสารกึ่งตัวนำชนิดพีมาสร้างเป็นฐานรอง ซึ่งมีความหนาแน่นน้อย (Lightly Doped *p*-Type Substrate) ที่มีอิเล็กโตรดบริเวณเดรนและซอร์สที่ต่อกับบริเวณสารกึ่งตัวนำที่ทำการเติมสารเจือชนิดเอ็นที่มีความหนาแน่นสูงเข้าไปที่ฐานรอง แต่บริเวณสารกึ่งตัวนำที่ถูกสารเจือนั้นไม่เชื่อมต่อกันเหมือนในกรณีของ ดีฟลิชัน แต่จะเคลือบซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) เป็นฉนวนลงบนฐานรองแล้วทำการต่ออิเล็กโตรดที่เป็นโลหะเข้าที่เกต แสดงดังรูปที่ 2.4



รูปที่ 2.4 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชนเนล [18]

### 2.1.2 มอสทรานซิสเตอร์แบบดีฟลิชันโหมด

มอสทรานซิสเตอร์แบบดีฟลิชันโหมด จะมีโครงสร้างคล้ายกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด แตกต่างกันที่ช่องระหว่างซอร์ส และเดรนของมอสทรานซิสเตอร์แบบดีฟลิชันโหมด จะมีการแพร่สารกึ่งตัวนำชนิดเอ็นที่มีความหนาแน่นน้อย (Lightly Doped *n*-Type Region) เรียกว่า แชนเนล โดยด้านบนแชนเนลนั้นมีฉนวนแผ่นบางๆ ซึ่งทำมาจากซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) จากนั้นจึงวางอิเล็กโตรดเกตซึ่งเป็นโลหะลงบนซิลิกอนไดออกไซด์ ดังแสดงในรูปที่ 2.5



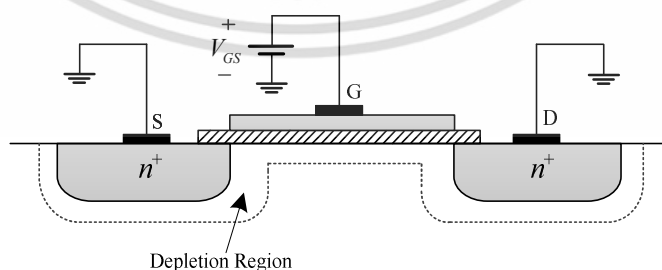
รูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบดีฟิชั่นโหนดชนิดเอ็นแชนเนล [18]

### 2.1.3 การทำงานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์จะมีหลักการทำงานคือ ใช้แรงดันเกตเพื่อควบคุมประจุพาหะ หรือควบคุม แชนเนลระหว่างเดรนและซอส ส่วนแรงดันที่ป้อนให้เดรนนั้น จะทำให้รอยต่อพี-เอ็นเป็นไบอัสย้อนกลับ (Reverse Bias) ดังนั้นในกรณีของมอสทรานซิสเตอร์ชนิดเอ็นแชนเนลแรงดันที่ขาเกตและเดรนจึงมีค่าเป็นบวก ในทำนองเดียวกันกรณีของมอสทรานซิสเตอร์ชนิดพีแชนเนล แรงดันที่ขาเกตและเดรนจึงมีค่าเป็นลบ โดยคุณสมบัติและการทำงานของมอสทรานซิสเตอร์ สามารถแบ่งออกเป็น ยานต่างๆ ได้ดังนี้

- 1) ยานไม่นำกระแส (Cutoff) เมื่อ  $V_T > V_{GS} > 0$  และ  $V_{DS} = 0$

เมื่อป้อนแรงดัน  $V_{GS}$  น้อยกว่าแรงดันขีดเริ่ม ( $V_T$ : Threshold Voltage) หรือ  $V_T > V_{GS} > 0$  สนามไฟฟ้าในชั้นออกไซด์ที่เกิดจากแรงดัน  $V_{GS}$  จะผลักให้โฮลในสารกึ่งตัวนำที่ผิวสัมผัส  $SiO_2 - Si$  เคลื่อนที่ห่างออกไป ทำให้เกิดบริเวณปลอดพาหะ (Depletion Region) ขึ้นในสารกึ่งตัวนำที่อยู่ใต้ส่วนเกต ดังรูปที่ 2.6 ดังนั้นในกรณีนี้ เดรนและซอส ยังคงถูกแยกจากกันด้วยชั้นของบริเวณปลอดพาหะ และเมื่อแรงดันเดรนซอสเพิ่มขึ้น ส่งผลให้กระแสเดรนเกิดการไหลแต่มีค่าน้อยมากประมาณเป็นศูนย์  $I_D \approx 0$  ในสภาวะนี้มอสทรานซิสเตอร์ยังคงอยู่ในสภาวะคัทออฟ



รูปที่ 2.6 กรณี  $V_T > V_{GS} > 0$  และ  $V_{DS} = 0$  [17]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) กรณีที่  $V_{GS} > V_T$  และ  $V_{DS} < V_{DS(sat)}$  (Ohmic Region: ย่านเชิงเส้น)

เมื่อแรงดัน  $V_{GS}$  มากกว่าแรงดันขีดเริ่ม  $V_T$  ทำให้สนามไฟฟ้าในชั้นฉนวนออกไซด์ที่เกิดขึ้น มีค่ามากพอที่จะเหนี่ยวนำให้เกิดแชนเนลในสารกึ่งตัวนำบริเวณใต้ส่วนเกต แชนเนลที่เกิดขึ้นนี้เสมือนเป็นแท่งสารกึ่งตัวนำที่มีความยาวเท่ากับ  $L$  โดยมีปลายทั้งสองด้านเป็นส่วนของซอสและเดรน เมื่อแรงดันเดรนมีค่าเพิ่มขึ้นเล็กน้อย จะทำให้อิเล็กตรอนในแชนเนลเกิดการดริฟท์ (Drift) หรือเคลื่อนที่จากซอสไปยังเดรน ส่งผลให้มีกระแส  $I_D$  เกิดขึ้น โดยขนาดของ  $I_D$  จะถูกจำกัดด้วยค่าความต้านทานของแชนเนล ดังสมการที่ (2.1)

$$I_D = \frac{V_D}{R_{n-ch}} \quad (2.1)$$

โดยที่  $R_{n-ch}$  คือ ความต้านทานของแชนเนล (Channel Resistance) และมีค่าดังสมการที่ (2.2)

$$R_{n-ch} = \frac{L}{W\mu_n|Q_n|} \quad (2.2)$$

โดยที่  $\mu_n$  คือ ค่าความคล่องของอิเล็กตรอน

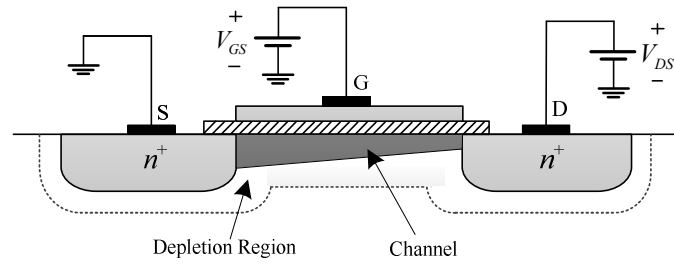
$Q_n$  คือ ความเข้มข้นของประจุอิเล็กตรอนในแชนเนล ซึ่งมีค่าดังสมการที่ (2.3)

$$Q = -C_{ox}(V_G - V_T) \quad (2.3)$$

จากสมการที่ (2.2) และ (2.3) จะได้  $I_D$  ดังสมการที่ (2.4)

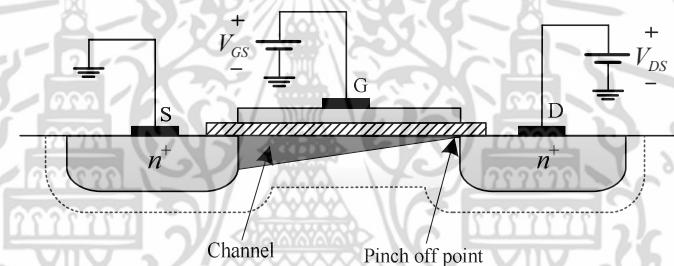
$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T) V_D \quad (2.4)$$

จากสมการที่ (2.1) พบว่า  $I_D$  ขึ้นอยู่กับ  $V_D$  โดยเรียกช่วงการทำงานของมอสทรานซิสเตอร์นี้ว่าย่านเชิงเส้น (Linear Region หรือ Ohmic Region หรือ Triode Region) และเมื่อ  $V_D$  หรือแรงดันเดรนมีค่ามากขึ้น จะส่งผลให้แชนเนลเกิดการเปลี่ยนแปลง โดยมีขนาดเล็กลง เมื่อเข้าใกล้ทางด้านเดรน ดังรูปที่ 2.7 ซึ่งความต้านทานของแชนเนลจะแปรผกผันตรงกับ  $V_D$  โดยเมื่อ  $V_D$  มีค่าเพิ่มขึ้น ทำให้การเพิ่มของกระแสจะลดตัวลง ความชันของกราฟระหว่าง  $I_D$  และ  $V_{DS}$  มีค่าลดลง (โค้งมากขึ้น) สังเกตได้จากกราฟรูปที่ 2.10



รูปที่ 2.7 กรณีที่  $V_{GS} > V_T$  และ  $V_{DS} < V_{DS(sat)}$  [17]

เมื่อ  $V_D$  มีค่ามากขึ้น จนทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่บริเวณปลายด้านเดรนมีค่าเท่ากับ  $V_T$  ทำให้ขนาดของแชนเนลที่ปลายด้านเดรน มีค่าลดลงเป็นศูนย์ กล่าวคือแชนเนลขาดออกพอดีที่เดรน ดังรูปที่ 2.8 เรียกสภาวะนี้ว่า สภาวะพิตซ์ออฟ (Pinch off) ค่า  $V_{DS}$  ที่ทำให้เริ่มเกิดสภาวะพิตซ์ออฟ เรียกว่า แรงดันเดรนขอสื่อ้มตัว ( $V_{DS(sat)}$ ) หรือเรียกว่า แรงดันพิตซ์ออฟ ( $V_P$ )

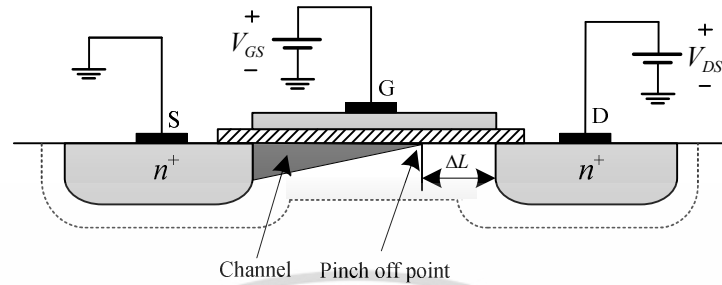


รูปที่ 2.8 กรณีที่  $V_{GS} > V_T$  และ  $V_{DS} = V_{DS(sat)}$  [17]

3) กรณีที่  $V_{GS} > V_T$  และ  $V_{DS} > V_{DS(sat)}$  (Saturation Region: ย่านนำกระแสอิ่มตัว)

เมื่อ  $V_{DS}$  มีค่ามากกว่า  $V_{DS(sat)}$  จะทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่บริเวณใกล้ปลายด้านเดรน มีค่าน้อยกว่าแรงดันขีดเริ่ม ดังนั้นในบริเวณนี้จะไม่มีการเกิดแชนเนล เสมือนมีจุดพิตซ์ออฟเกิดขึ้นและเลื่อนจากด้านเดรนเข้าไปทางด้านซอส ดังรูปที่ 2.9 ทำให้เกิดบริเวณหลอดพาหะระหว่างจุดพิตซ์ออฟและเดรน โดยมีความยาวเท่ากับ  $\Delta L$  และมีค่าเพิ่มมากขึ้น เมื่อ  $V_{DS}$  มีค่าเพิ่มขึ้น กล่าวคือ ระยะของแชนเนลหรือช่องนำกระแสมีค่าลดลง ปรากฏการณ์นี้เรียกว่า การมอดูเลตความยาวแชนเนล (Channel length modulation:  $\lambda$ ) หากพิจารณาว่า  $\Delta L \ll L$  ดังนั้นความยาวของแชนเนลจึงมีขนาดสั้นลงจากเดรนน้อยมาก ประมาณได้ว่ามีขนาดความยาวเท่าเดิม ดังนั้นความต้านทานของแชนเนล จะมีค่าประมาณเท่าเดิม แม้ว่า  $V_D$  จะมีค่าเพิ่มขึ้นก็ตาม และแรงดันที่ตกคร่อมระหว่างซอสถึงจุดพิตซ์ออฟมีค่าคงที่เสมอ โดยไม่เปลี่ยนแปลงกับ  $V_{DS}$  และเมื่อ  $V_{DS}$  เพิ่มขึ้นสูงกว่า

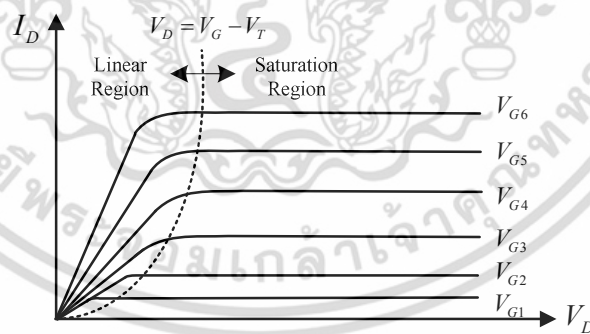
แรงดันเดรนซอสอิ่มตัว กระแสเดรนจะประมาณได้ว่ามีค่าคงที่ โดยมีค่าเท่ากับกระแสเดรนอิ่ม  $I_{D(Sat)}$  ซึ่งหาได้จากสมการที่ (2.5)



รูปที่ 2.9 กรณีที่  $V_{GS} > V_T$  และ  $V_{DS} > V_{DS(Sat)}$  [17]

$$I_D \approx I_{D(Sat)} = \frac{V_{D(Sat)}}{R_{eff(n-ch)}} \tag{2.5}$$

โดยความสัมพันธ์ของแรงดัน  $V_{DS}$  กับกระแส  $I_D$  ในขณะที่ให้แรงดัน  $V_G$  คงที่ และ มอสทรานซิสเตอร์ทำงานในย่านอิ่มตัว สามารถเขียนกราฟแสดงความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนซอส ได้ดังรูปที่ 2.10 โดยเปลี่ยนค่า  $V_G$  โดยที่  $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$



รูปที่ 2.10 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนซอส [21]

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะของการใช้แรงดันไฟฟ้าควบคุมปริมาณของ กระแส โดยสมการกระแสเดรนของมอสทรานซิสเตอร์แสดงดังสมการที่ (2.6) ซึ่งแสดงคุณสมบัติการ ทำงานของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_D = K' \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad ; V_{GS} > V_T \quad (2.6)$$

โดยที่  $K'$  = ค่าทรานสคอนดักแตนซ์ (Transconductance)

$W$  = ความกว้างของแชนเนล (Channel width)

$L$  = ความยาวของแชนเนล (Channel length)

#### 2.1.4 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์สามารถบอกได้ว่าเป็นมอสทรานซิสเตอร์ชนิดเอ็นแชนเนลหรือพีแชนเนล โดยสังเกตที่หัวลูกศรบริเวณขาซอส หากหัวลูกศรชี้ออกจากขาซอสบ่งบอกว่าเป็นมอสทรานซิสเตอร์ชนิดเอ็นแชนเนล แต่หากหัวลูกศรชี้เข้า บ่งบอกว่าเป็นมอสทรานซิสเตอร์ชนิดพีแชนเนล อีกทั้งสัญลักษณ์ยังสามารถบ่งบอกได้ว่าเป็นมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดหรือมอสทรานซิสเตอร์แบบดีพลีชันโหมด แสดงดังรูปที่ 2.11

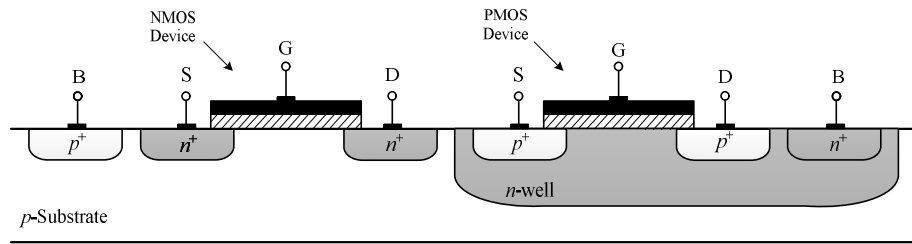
	Enhancement	Depletion	Enhancement	Depletion
PMOS				
NMOS				

รูปที่ 2.11 สัญลักษณ์ของมอสทรานซิสเตอร์

## 2.2 เทคโนโลยีของซีมอส

เทคโนโลยีซีมอส (CMOS: Complementary MOS) [18] เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิดพี (PMOS) บนแผ่นสารตัวนำเดียวกัน มอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (Well) โดยทั่วไปแล้วจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพีในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.12

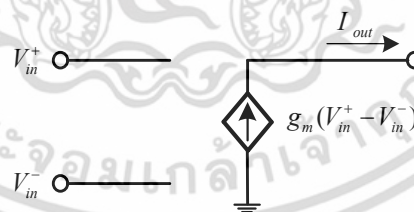
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 โครงสร้างของเทคโนโลยีซีมอส [18]

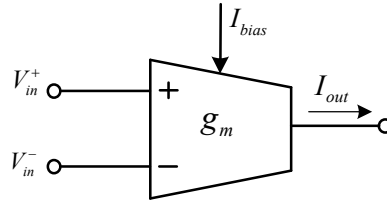
### 2.3 หลักการทำงานของโอทีเอ

ในหัวข้อนี้จะกล่าวถึงหลักการทำงานของวงจรรขยายค่าความนำถ่ายโอน (Operational Transconductance Amplifier: OTA) [23] โอทีเอเป็นอุปกรณ์แอกทีฟที่มีลักษณะการทำงานแบบใช้แรงดันไฟฟ้าควบคุมแหล่งจ่ายกระแส (Voltage Controlled Current Source: VCCS) ซึ่งโอทีเอจัดเป็นวงจรรขยายอีกชนิดหนึ่ง ที่ทำหน้าที่เปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า โดยอัตราการเปลี่ยนค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้าเรียกว่า ค่าความนำถ่ายโอน (Transconductance) หรือ  $g_m$  ซึ่งสามารถควบคุมได้โดยกระแสไบแอสจากภายนอก โดยทั่วไปโอทีเอจะถูกสร้างขึ้นจากสารกึ่งตัวนำซึ่งอยู่ในรูปแบบของวงจรรวมและมีคุณสมบัติพื้นฐานคือ มีค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์สูง ส่วนค่าความนำถ่ายโอนของโอทีเอ โดยวงจรรวมทางอุดมคติและสัญลักษณ์ของโอทีเอ แสดงดังรูปที่ 2.13 และ 2.14 ตามลำดับ



รูปที่ 2.13 วงจรรวมมูลทางอุดมคติของโอทีเอ [23]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 สัญลักษณ์ของโอทีเอ [23]

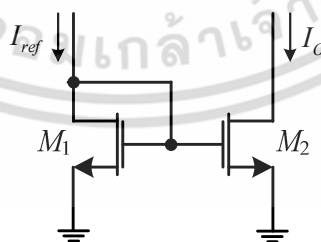
โอทีเอ สามารถสร้างได้จากทั้งไบโพลาร์ทรานซิสเตอร์ และมอสทรานซิสเตอร์ แต่โอทีเอที่ใช้ในงานวิจัยนี้ เป็นโอทีเอชนิดมอสทรานซิสเตอร์ ดังนั้นในหัวข้อนี้จะกล่าวถึงรายละเอียดในการทำงานของโอทีเอชนิดมอสทรานซิสเตอร์ และวงจรพื้นฐานที่ประกอบอยู่ในตัวโอทีเอได้แก่ วงจรสะท้อนกระแส (Current mirror) และวงจรคูตีเฟออร์เรนเชียล (Differential Pair)

วงจรสะท้อนกระแส และ วงจรคูตีเฟออร์เรนเชียล เป็นวงจรพื้นฐานที่มีความสำคัญอย่างมากต่อการนำไปสร้างเป็นวงจรขยายค่าความนำถ่ายโอนหรือโอทีเอ โดยมีรายละเอียดดังนี้

### 2.3.1 ทฤษฎีการทำงานของวงจรสะท้อนกระแส

วงจรสะท้อนกระแส [24] แบบมอสทรานซิสเตอร์ ที่นิยมใช้มี 4 แบบ คือ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสแบบคาสโคด วงจรสะท้อนกระแสแบบ Wilson และวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

วงจรสะท้อนกระแสที่ต่อรวมอยู่ในวงจรโอทีเอที่นำเสนอ เป็นวงจรสะท้อนกระแสแบบพื้นฐาน ดังนั้นในหัวข้อนี้จะกล่าวถึงรายละเอียดของวงจรสะท้อนกระแสแบบพื้นฐานเท่านั้น



รูปที่ 2.15 วงจรสะท้อนกระแสแบบพื้นฐาน [24]

จากรูปที่ 2.15 แสดงวงจรสะท้อนกระแสแบบพื้นฐาน โดยกระแส  $I_{ref}$  คือกระแสทางด้าน

อินพุตหรือเป็นกระแสอ้างอิง และ  $I_o$  เป็นกระแสทางด้านเอาต์พุต เมื่อกำหนดให้มอสทรานซิสเตอร์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$M_1$  และ  $M_2$  ทำงานในย่านอิมิตัว จะได้ความสัมพันธ์คือ  $V_{DS1} = V_{GS1}$  และ  $V_{DS2} \geq V_{GS2} - V_{TH2}$  โดยอัตราส่วนระหว่างกระแสเอาต์พุตและกระแสอินพุต สามารถเขียนได้ดังสมการที่ (2.7)

$$\frac{I_O}{I_{ref}} = \frac{K_2}{K_1} \left( \frac{V_{GS2} - V_{TH2}}{V_{GS1} - V_{TH1}} \right)^2 \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.7)$$

เมื่อ  $K_n = K'_n \frac{W_n}{L_n} \cong \mu_o C_{ox} \frac{W_n}{L_n}$  หน่วยเป็น  $(A/V^2)$  สามารถเขียนสมการที่ (2.7) ใหม่ได้ดังสมการที่ (2.8)

$$\frac{I_O}{I_{ref}} = \frac{L_1 W_2}{W_1 L_2} \left( \frac{K'_2}{K'_1} \right) \left( \frac{V_{GS2} - V_{TH2}}{V_{GS1} - V_{TH1}} \right)^2 \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.8)$$

เมื่อมอสทรานซิสเตอร์  $M_1$  และ  $M_2$  มีความสมพงค์กันทุกประการยกเว้นขนาดของมอสทรานซิสเตอร์ สามารถเขียนสมการที่ (2.8) ใหม่ได้ดังสมการที่ (2.9)

$$\frac{I_O}{I_{ref}} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.9)$$

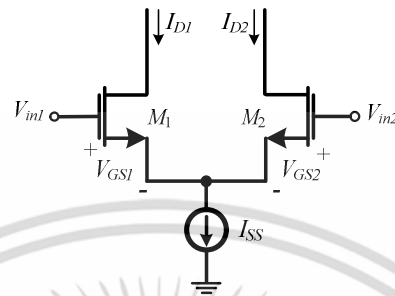
ถ้ากำหนดให้  $V_{DS2} = V_{DS1}$  สามารถเขียนสมการที่ (2.9) ใหม่ได้ดังสมการที่ (2.10)

$$\frac{I_O}{I_{ref}} = \frac{L_1 W_2}{W_1 L_2} \quad (2.10)$$

จากสมการที่ (2.10) พบว่าหากกำหนดให้  $L_1$  และ  $L_2$  มีค่าเท่ากัน กระแสทางด้านเอาต์พุตจะมีค่าขึ้นอยู่กับอัตราส่วนระหว่าง  $W_2$  และ  $W_1$  ดังนั้นสามารถกำหนดอัตราขยายของกระแสเอาต์พุตได้จากการปรับค่า  $W_2$  และ  $W_1$

### 2.3.2 ทฤษฎีการทำงานของวงจรคูตฟีเฟอร์เรนเซียล [25]

วงจรคูตฟีเฟอร์เรนเซียลแบบมอสทรานซิสเตอร์ เป็นวงจรพื้นฐาน ซึ่งใช้มอสทรานซิสเตอร์ 2 ตัว ต่อกันเป็นวงจรขยายแบบดิฟเฟอร์เรนเซียลแอมพลิฟายเออร์ (Differential Amplifier) แสดงดังรูปที่ 2.16



รูปที่ 2.16 วงจรคูตฟีเฟอร์เรนเซียล

จากรูปที่ 2.16 สังเกตเห็นได้ว่ามอสทรานซิสเตอร์  $M_1$  และ  $M_2$  ต่อกันแบบคูตฟีเฟอร์เรนเซียลและทำงานในย่านอิมิตัว โดยกำหนดให้มอสทรานซิสเตอร์ทั้ง 2 ตัว มีค่าพารามิเตอร์ภายในเท่ากันทุกประการ จากเงื่อนไขดังกล่าวสามารถเขียนสมการแรงดันอินพุตในเทอมของกระแสเอาต์พุตได้เป็น

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 \quad (2.11)$$

$$V_{ID} = V_{GS1} - V_{GS2} = \left( \frac{2I_{D1}}{\beta_1} \right)^{1/2} - \left( \frac{2I_{D2}}{\beta_2} \right)^{1/2} \quad (2.12)$$

$$I_{SS} = I_{D1} + I_{D2} \quad (2.13)$$

โดยที่  $\beta = K'(W/L)$  และ  $\beta_1 = \beta_2 = \beta$  แทนสมการที่ (2.12) ในสมการที่ (2.11) จะได้สมการ  $I_{D1}$  และ  $I_{D2}$  ดังสมการที่ (2.14) และ (2.15) ตามลำดับ

$$I_{D1} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[ \frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (2.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D2} = \frac{I_{SS}}{2} - \frac{I_{SS}}{2} \left[ \frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (2.15)$$

จากสมการที่ (2.14) ค่าของ  $I_{D1}$  จะอยู่ในเทอมของ  $V_{ID}$  โดยดิฟเฟอเรนเชียลค่าของ  $I_{D1}$  เทียบกับค่า  $V_{ID}$  ขณะที่กำหนดให้ค่าสงบนิ่ง (Quiescent Value) ของ  $V_{ID}$  มีค่าเท่ากับ 0 จะได้ค่าดิฟเฟอเรนเชียลทรานส์คอนดักแตนซ์ ดังสมการที่ (2.16)

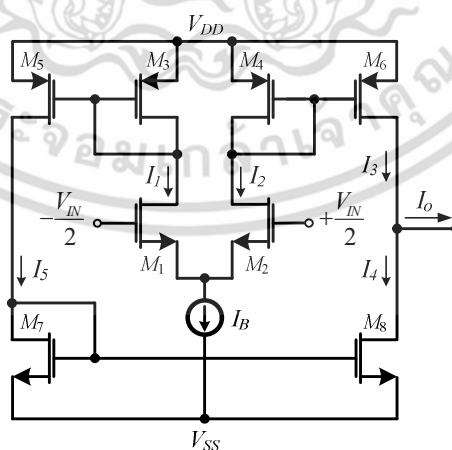
$$g_m = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = \left( \frac{\beta I_{SS}}{4} \right)^{1/2} = \left( \frac{K'I_{SS}W_1}{4L_1} \right)^{1/2} = \left( \frac{K'I_{D1}W_1}{2L_1} \right)^{1/2} \quad (2.16)$$

จากสมการที่ (2.16) ค่าทรานส์คอนดักแตนซ์มีค่าเป็น Single-End Output Transconductance ที่บ่งบอกว่าเป็นค่าดิฟเฟอเรนเชียลทรานส์คอนดักแตนซ์ ( $g_{md}$ ) ได้จากคุณสมบัติ  $I_{OD} = I_{D1} - I_{D2}$  ดังสมการที่ (2.17)

$$g_{md} = \left. \frac{\partial I_{OD}}{\partial V_{ID}} \right|_{V_{ID}=0} = (\beta I_{SS})^{1/2} = \left( \frac{K'I_{SS}W_1}{L_1} \right)^{1/2} = \left( \frac{2K'I_{D1}W_1}{L_1} \right)^{1/2} \quad (2.17)$$

### 2.3.3 ทฤษฎีการทำงานของโอทีเอชนิดมอสทรานซิสเตอร์

โครงสร้างภายในของโอทีเอชนิดมอสทรานซิสเตอร์ ประกอบด้วยวงจรถ่ายโอนกระแส และ วงจรคู่อิฟเฟอเรนเชียล แสดงได้ดังรูปที่ 2.17



รูปที่ 2.17 โครงสร้างภายในโอทีเอโดยใช้อมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.17 จะสังเกตเห็นได้ว่ากระแสไบแอสจากภายนอก  $I_B$  จะเป็นตัวกำหนดค่าความนำจากอินพุตดิฟเฟอเรนเชียล ซึ่งจะเป็นผลสะท้อนไปยังกระแสเอาต์พุต จากรูปวงจรมันั้นกระแส  $I_2$  เป็นกระแสอ้างอิงกับวงจรสะท้อนกระแส ที่ประกอบด้วยมอสทรานซิสเตอร์  $M_4$  และ  $M_6$  เมื่อสมมติว่ามอสทรานซิสเตอร์ทุกตัวมีความสมพงค์กันตามอุดมคติ จะทำให้กระแส  $I_3$  เท่ากับกระแส  $I_2$  ในทำนองเดียวกันกระแส  $I_1$  จะถูกอ้างอิงกับวงจรสะท้อนกระแส ที่ประกอบด้วยมอสทรานซิสเตอร์  $M_3$  และ  $M_5$  ดังนั้นกระแส  $I_5$  จะเท่ากับกระแส  $I_1$  และกระแส  $I_5$  จะถูกสะท้อนมายังมอสทรานซิสเตอร์  $M_7$  และ  $M_8$  ทำให้กระแส  $I_5$  เท่ากับกระแส  $I_4$  ซึ่งกระแสเอาต์พุตที่ได้ แสดงได้ดังสมการที่ (2.18)

$$I_o = I_2 - I_1 = I_3 - I_4 \quad (2.18)$$

จากสมการที่ (2.18) สังเกตเห็นได้ว่ากระแสเอาต์พุตมีค่าเท่ากับผลต่างของกระแสในวงจรคูดิฟเฟอเรนเชียล ที่ประกอบด้วยมอสทรานซิสเตอร์  $M_1$  และ  $M_2$  ดังนั้นสามารถแสดงสมการถ่ายโอนของโอทีเอ ได้ดังสมการที่ (2.19)

$$\frac{I_o}{V_{in}} = g_m \quad (2.19)$$

เมื่อพิจารณาสมการที่ (2.19) พบว่าสมการถ่ายโอนของโอทีเอ นั้น มีค่าเท่ากับค่าทรานส์คอนดักแตนซ์ ( $g_m$ ) ในสมการที่ (2.17) โดย  $g_m = \mu c_{ox} (W/L) I_B$  ซึ่งนำมาเขียนใหม่ได้ดังสมการที่ (2.20)

$$g_m = \sqrt{\mu C_{ox} (W/L) I_B} \quad (2.20)$$

โดยที่  $\mu$  = ความเคลื่อนที่ได้ (Mobility) ของอิเล็กตรอนในแชนเนล

$C_{ox}$  = ความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ของตัวเก็บประจุระหว่างเกตและแชนเนล

$I_B$  = กระแสไบแอสจากภายนอก

สังเกตเห็นได้ว่าค่าทรานส์คอนดักแตนซ์ จะแปรผันตามความกว้าง ความยาวของแชนเนล และค่าารากที่สองของกระแสไบแอส ซึ่งสามารถปรับค่าได้ทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 หลักการพื้นฐานของวงจรกรองความถี่

วงจรกรองความถี่ เป็นวงจรพื้นฐานด้านโทรคมนาคม ที่ยอมให้สัญญาณที่มีความถี่ที่กำหนด ผ่านไปได้และลดทอนสัญญาณที่มีความถี่นอกเหนือจากความถี่ที่กำหนด สามารถแบ่งประเภทของวงจรกรองความถี่ได้เป็น 2 ประเภทคือ วงจรกรองความถี่ที่ใช้อุปกรณ์พาสซีฟ (Passive Filter) และวงจรกรองความถี่ที่ใช้อุปกรณ์แอคทีฟ (Active Filter)

สามารถจำแนกชนิดของวงจรกรองความถี่ได้เป็น วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) วงจรกรองความถี่สูงผ่าน (High-Pass Filter: HPF) วงจรกรองแถบความถี่ผ่าน (Band Pass Filter) วงจรกรองก้ำกัฏแถบความถี่ (Band-Reject Filter) และวงจรกรองผ่านทุกความถี่ (All-Pass Filter) ในงานวิจัยนี้ได้นำเสนอวงจรกรองแถบความถี่ผ่าน ดังนั้นในหัวข้อนี้จะกล่าวถึงการวิเคราะห์พื้นฐานของวงจรกรองความถี่และหลักการของวงจรกรองแถบความถี่ โดยมีรายละเอียดดังนี้

### 2.4.1 การวิเคราะห์พื้นฐานของวงจรกรองความถี่ [26]

ในการวิเคราะห์วงจรกรองความถี่นั้น สิ่งที่สำคัญในการวิเคราะห์คือ เฟส (Phase) และขนาด (Magnitude) เมื่อเทียบในโดเมนความถี่ ซึ่งทำได้โดยการพล็อตเป็นกราฟ โดยฟังก์ชันถ่ายโอนสามารถเขียนเป็นสมการได้ดังนี้

$$H(s) = \frac{N(s)}{D(s)} = K \frac{\prod_{i=1}^n (s - z_i)}{\prod_{i=1}^m (s - p_i)} \quad (2.21)$$

โดยที่ค่าของ โพล (Pole) และซีโร (Zero) สามารถเป็นได้ทั้งค่าจำนวนจริงหรือจำนวนเชิงซ้อน (Complex) จึงต้องเขียนสมการให้อยู่ในรูปของขนาด  $H(j\omega)$  ในหน่วยเดซิเบล (Decibel) ได้ดังนี้

$$\text{Magnitude}(dB) = 20 \log_{10} |H(j\omega)| \quad (2.22)$$

$$= 20 \log_{10} |K| + \sum_{i=1}^n 20 \log_{10} |j\omega - z_i| - \sum_{i=1}^m 20 \log_{10} |j\omega - p_i| \quad (2.23)$$

และเฟสในรูปขององศา (Degree) หรือ เรเดียน (Radian) สามารถเขียนได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{Phase}(\text{Degree} / \text{Radians}) = \tan^{-1} \left( \frac{\text{Im} H(j\omega)}{\text{Re} H(j\omega)} \right) \quad (2.24)$$

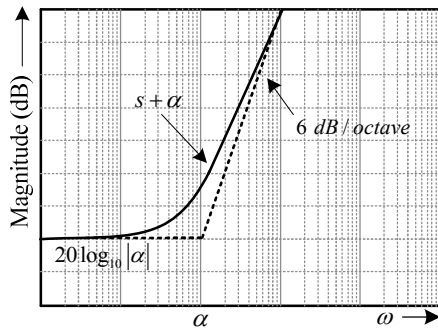
$$= \tan^{-1} \left( \frac{0}{K} \right) + \sum_{i=1}^n \tan^{-1} \left( \frac{\text{Im}(j\omega - z_i)}{\text{Re}(j\omega - z_i)} \right) - \sum_{i=1}^m \tan^{-1} \left( \frac{\text{Im}(j\omega - p_i)}{\text{Re}(j\omega - p_i)} \right) \quad (2.25)$$

การวิเคราะห์จะใช้การประมาณการ เพื่อนำมาพล็อตกราฟในลักษณะของฟังก์ชันขนาดและเฟส การพล็อตความถี่บนสเกลลอการิทึม เรียกว่า การพล็อตโบด (Bode Plot) ซึ่งตัวประกอบของรูปแบบ  $N(s)$  และ  $D(s)$  สามารถแยกได้เป็น 4 แบบ ดังนี้

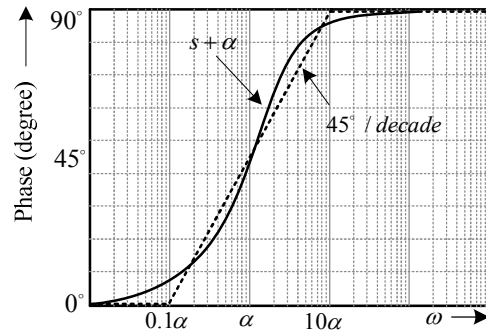
1. เป็นค่าคงที่  $K$
2. มีตัวประกอบ  $s$  แทนในเส้นทางราก (Root) ที่จุดกำเนิด (origin)
3. ตัวประกอบ  $s + \alpha$  แทนในเส้นทางจริง
4. ตัวประกอบ  $s^2 + as + b$  แทนในเส้นทางคอมเพล็กซ์คอนจูเกต (Complex Conjugate)

ในงานวิจัยชิ้นนี้ ใช้ตัวประกอบ  $N(s)$  และ  $D(s)$  ในกรณีที่สาม คือ กรณีตัวประกอบ  $s + \alpha$  โดยมีรายละเอียดดังนี้

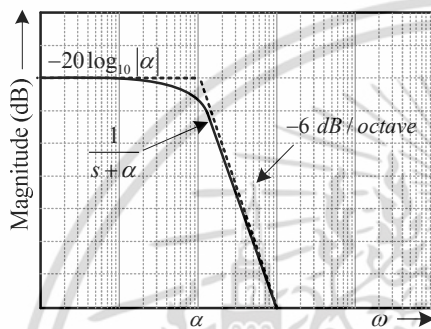
ฟังก์ชันของตัวประกอบมีค่าเท่ากับ  $H(s) = s + \alpha$  สามารถหาค่าขนาดและเฟส โดยที่  $\text{Magnitude} = 20 \log_{10} |j\omega + \alpha| = 20 \log_{10} (\omega^2 + \alpha^2)^{1/2}$  และ  $\text{Phase} = \tan^{-1}(\omega/\alpha)$  ฟังก์ชันของเฟส และขนาดแสดงดังรูปที่ 2.18 (ก) และ (ข) ที่ความถี่ต่ำ ( $\omega \ll \alpha$ ) ฟังก์ชัน  $H(s)$  สามารถประมาณด้วย  $\alpha$  ทำให้อัตราขยาย (Gain) ที่ความถี่ต่ำมีค่าประมาณ  $20 \log \alpha$  และที่ความถี่สูง ( $\omega \gg \alpha$ ) ค่าของอัตราการขยายจะสามารถประมาณได้ด้วย  $s$  และความชันที่ความถี่สูงประมาณ  $6 \text{ dB/octave}$  ดังเส้นประในรูปที่ 2.18 (ก) ส่วนค่าของอัตราการขยายที่เป็นจริงจะแสดงเป็นเส้นทึบทำการประมาณค่า  $s = j\omega = j\alpha$  ณ จุดนี้จะได้จุดต่อของความถี่ต่ำและความถี่สูง ซึ่งด้านความถี่จริง (เส้นทึบ) จะห่างจากจุดอัตราการขยายเริ่มต้นอยู่ที่  $3.01 \text{ dB}$



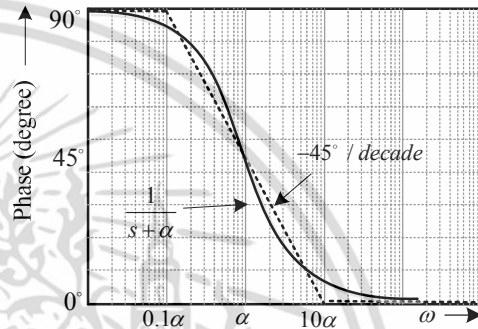
(ก)



(ข)



(ค)



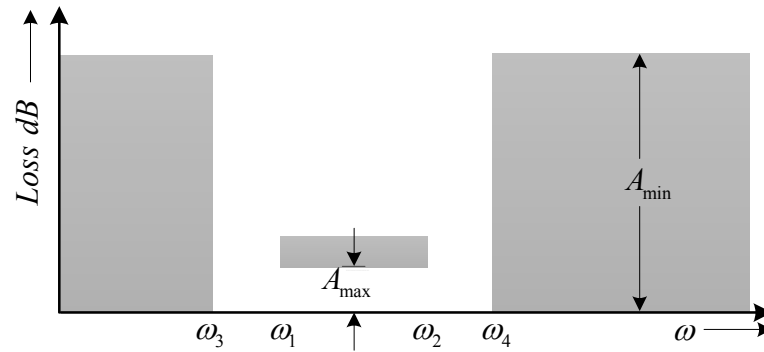
(ง)

รูปที่ 2.18 ผลตอบสนองทางขนาดและเฟส เมื่อ  $H(s) = s + \alpha$  และ  $H(s) = \frac{1}{s + \alpha}$  [26]

จากรูปที่ 2.18 (ข) แสดงเฟสจากความถี่  $0^\circ$  ไปจนถึงความถี่สูงๆ ที่  $90^\circ$  โดยกราฟเส้นทึบเป็นค่าจริง ส่วนเส้นประเป็นเส้นที่ประมาณค่าซึ่งประมาณ  $45^\circ / decade$  และปรากฏว่าที่ความถี่  $\omega = \alpha$  เฟสจะเลื่อนไป  $45^\circ$  ส่วนค่าของขนาดและเฟส ในกรณีทีโพลเป็น  $s = -\alpha$  โดยแทนสมการด้วย  $1/(s + \alpha)$  จะแสดงดังรูปที่ 2.18 (ค) และ (ง) ตามลำดับ

### 2.4.2 หลักการของวงจรรองแถบความถี่ผ่าน

วงจรรองแถบความถี่ผ่าน เป็นวงจรรองที่มีคุณสมบัติ คือ ในช่วงแถบความถี่ผ่านจะมีค่าสูญเสียต่ำมาก และขณะเดียวกันในช่วงแถบความถี่หยุดจะมีค่าการสูญเสียที่สูงมาก กล่าวคือ จะไม่ยอมให้ความถี่ในช่วงแถบความถี่หยุดผ่านไปได้ แสดงดังรูปที่ 2.19

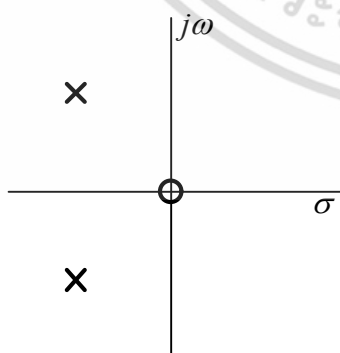


รูปที่ 2.19 คุณสมบัติของวงจรกรองแถบความถี่ผ่าน [26]

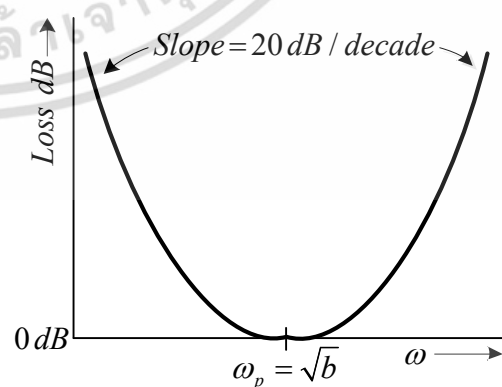
จากรูปที่ 2.19 แถบความถี่ผ่านจาก  $\omega_1$  ไปจนถึง  $\omega_2$  จะมีค่าการลดทอนเท่ากับ  $A_{\max}$  (dB) ซึ่งจะมีอยู่สองค่า คือ ค่าความถี่ DC ไปจนถึง  $\omega_3$  และ  $\omega_4$  ไปจนถึง  $\infty$  จะมีค่าการลดทอนเท่ากับ  $A_{\min}$  (dB) โดยสมการการส่งผ่านของวงจรกรองแถบความถี่ผ่านอันดับ แสดงดังสมการที่ (2.40)

$$\frac{V_o}{V_{in}} = \frac{as}{s^2 + as + b} = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \tag{2.26}$$

จากสมการที่ (2.40) จะมีโพลอยู่ด้านซ้ายของระนาบ  $s$  และซีโร อยู่ที่จุดกำเนิด ดังรูปที่ 2.20 (ก) ที่ความถี่ต่ำและความถี่สูง ส่วนในค่าการสูญเสียจะเพิ่มขึ้นเท่ากับ  $s$  หรือเท่ากับ  $20 \text{ dB/decade}$  และที่ความถี่โพล  $\omega_p = \sqrt{b}$  จะมีค่าการสูญเสียเท่ากับ 1 แสดงดังรูปที่ 2.20 (ข)



(ก) ตำแหน่งโพล - ซีโร



(ข) คุณสมบัติการสูญเสีย

รูปที่ 2.20 วงจรกรองความถี่แถบผ่านอันดับสอง [26]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




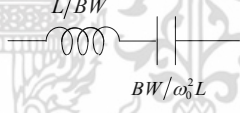

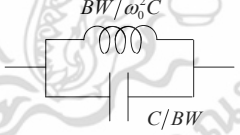
### 2.4.3 การแปลงวงจรกรองความถี่ต่ำผ่านเป็นวงจรกรองความถี่แถบผ่าน [27]

เนื่องจากวงจรกรองความถี่แถบผ่านที่นำเสนอ ในงานวิจัยชิ้นนี้ ถูกแปลงจากวงจรกรองความถี่ต่ำผ่าน ซึ่งสามารถทำการแปลงจากวงจรกรองความถี่ต่ำผ่าน ให้เป็นวงจรกรองความถี่แถบผ่าน ได้โดยตรง โดยเปลี่ยนอุปกรณ์ในวงจรให้สอดคล้องกับสมการที่ (2.41) ดังแสดงในตารางที่ 2.1

$$H_{BP}(s) = H_{LP}\left(\frac{s^2 + \omega_0^2}{s \cdot BW}\right) \quad (2.27)$$

โดย  $\omega_0$  และ  $BW$  คือความถี่กึ่งกลาง และความกว้างของย่านความถี่ผ่านตามลำดับ

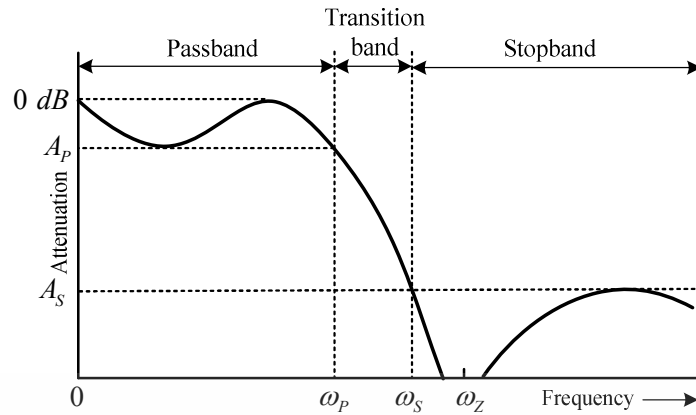
ตารางที่ 2.1 การแปลงอุปกรณ์จากวงจรกรองความถี่ต่ำผ่านให้เป็นวงจรกรองความถี่แถบผ่าน [27]

Low pass filter		Band pass filter	
Device	Impedance	Device	Impedance
 $R$	$R$	 $R$	$R$
 $L$	$sL$	 $L/BW$ $BW/\omega_0^2 L$	$\frac{sL}{BW} + \frac{BW}{\omega_0^2 L}$
 $C$	$\frac{1}{sC}$	 $BW/\omega_0^2 C$ $C/BW$	$\frac{1}{\frac{sC}{BW} + \frac{\omega_0^2 C}{s \cdot BW}}$

### 2.5 การประมาณค่าแบบ Elliptic

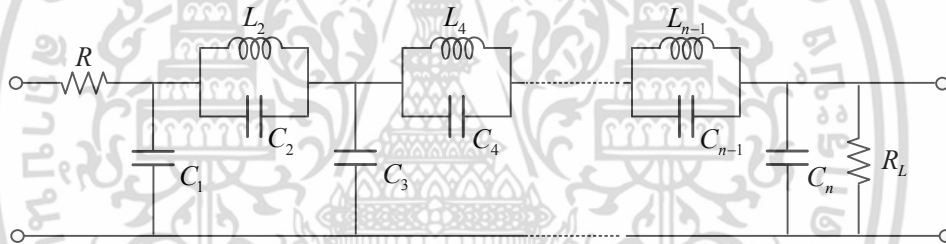
การประมาณค่าแบบ Elliptic [28] เป็นการประมาณที่มีความคมของการลดทอนสัญญาณในย่านความถี่เปลี่ยนมากกว่าการประมาณแบบอื่นๆ ซึ่งลักษณะเด่นเฉพาะตัวของการประมาณแบบ Elliptic นี้คือจะมีการกระเพื่อมในผลตอบสนองทางความถี่ทั้งในแถบความถี่ผ่าน และแถบความถี่หยุด แสดงดังรูปที่ 2.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 ผลตอบสนองทางความถี่ของการประมาณแบบ Elliptic [28]

การประมาณแบบ Elliptic เป็นการประมาณที่มีฟังก์ชันโครงข่ายคล้ายคลึงกับการประมาณแบบเชบีเชฟ โดยวงจรกรองความถี่ต่ำผ่านพาสซีฟที่มีตัวต้านทานปลายปิดคู่แบบ Elliptic แสดงดังรูปที่ 2.22



รูปที่ 2.22 วงจรกรองความถี่ต่ำผ่านพาสซีฟที่มีตัวต้านทานปลายปิดคู่แบบ Elliptic [28]

ค่าของอุปกรณ์พาสซีฟในวงจรกรองความถี่ต่ำผ่านพาสซีฟที่มีตัวต้านทานปลายปิดคู่แบบ Elliptic เมื่อกำหนดให้การกระเพื่อม ( $A_p$ ) เท่ากับ 0.177 dB, 0.044 dB, 1.249 dB แสดงดังตารางที่ 2.2, 2.3 และ 2.4 ตามลำดับ

ตารางที่ 2.2 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 0.177 dB [28]

$A_p$	$A_s$	$\omega_s$	$C_1$	$C_2$	$L_2$	$C_3$
0.177	79.6	14.34	1.1870	0.0032	1.1507	1.1870
0.177	69.1	9.57	1.1839	0.0072	1.1464	1.1839
0.177	55.7	5.76	1.1740	0.0200	1.1326	1.1740
0.177	40.2	3.24	1.1395	0.0669	1.0844	1.1395
0.177	33.7	2.56	1.1080	0.1123	1.0404	1.1080

ตารางที่ 2.3 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 0.044 dB [28]

$A_p$	$A_s$	$\omega_s$	$C_1$	$C_2$	$L_2$	$C_3$
0.044	73.5	14.34	0.8510	0.0033	1.0997	0.8521
0.044	62.9	9.57	0.8479	0.0075	1.0944	0.8479
0.044	49.6	5.76	0.8380	0.0211	1.0776	0.8380
0.044	34.1	3.24	0.8036	0.0712	1.0190	0.8036
0.044	28.8	2.67	0.7791	0.1097	0.9774	0.7791

ตารางที่ 2.4 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่าน Elliptic อันดับสาม เมื่อมีการกระเพื่อมเท่ากับ 1.249 dB [28]

$A_p$	$A_s$	$\omega_s$	$C_1$	$C_2$	$L_2$	$C_3$
1.249	82.8	11.47	2.2014	0.0060	0.9452	2.2014
1.249	78.1	9.57	2.1991	0.0087	0.9437	2.1991
1.249	64.7	5.76	2.1862	0.0243	0.9346	2.1862
1.249	49.3	3.24	2.1409	0.0803	0.9031	2.1409
1.249	24.0	2.79	0.5661	0.1164	0.8418	0.5661

$A_p$	$A_s$	$\omega_s$	$C_1$	$C_2$	$L_2$	$C_3$
0.0011	67.4	14.34	0.6370	0.0037	0.9739	0.6370
0.0011	56.9	9.57	0.6336	0.0085	0.9676	0.6336
0.0011	43.5	5.76	0.6229	0.0240	0.9477	0.6229
0.0011	28.0	3.24	0.5855	0.0826	0.8780	0.5855
0.0011	24.0	2.79	0.5661	0.1164	0.8418	0.5661

ในงานวิจัยนี้ ได้นำวงจรกรองพาสซีฟที่มีตัวต้านทานปลายปิดคู่แบบ Elliptic อันดับสามและมีค่าของการกระเพื่อมเท่ากับ 0.177 dB มาเป็นต้นแบบในการแปลงเป็นวงจรกรองแถบความถี่ผ่าน ดังนั้นค่าของอุปกรณ์พาสซีฟ R, L และ C จะมีค่าอัตราส่วนเดียวกันกับตารางในข้างต้น

## 2.6 ความไวตัวกรอง

การวิเคราะห์ค่าความไวของตัวกรอง [26] เป็นวิธีหนึ่งที่ใช้ในการบอกว่าตัวกรองที่ออกแบบมานั้น มีประสิทธิภาพดีหรือไม่ โดยปกติอุปกรณ์ในวงจรจะมีความผิดพลาดเปลี่ยนแปลงตามองค์ประกอบต่างๆ เช่น อุณหภูมิ ความชื้น หรือความผิดพลาดของอุปกรณ์เอง ทำให้ค่าพารามิเตอร์ต่างๆ เช่น  $\omega$ ,  $Q$  และค่าอัตราขยายเบี่ยงเบนไปจากที่กำหนด จึงจำเป็นอย่างยิ่งที่จะต้องรู้ถึงค่าความเปลี่ยนแปลงที่มีผลต่อการทำงานของวงจร

### 2.6.1 ความไวของ $\omega$ และ $Q$

ความไวของโครงข่าย เป็นการวัดค่าความเปลี่ยนแปลงของประสิทธิภาพของโครงข่าย เนื่องมาจากการเปลี่ยนแปลงของตัวอุปกรณ์ในโครงข่าย โดยสามารถเขียนฟังก์ชันโพลเดรติกของตัวกรอง ให้อยู่ในรูปมาตรฐานได้ดังนี้

$$T(s) = k \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.28)$$

พิจารณาค่าความไวของความถี่โพล  $\omega_p$  ที่เปลี่ยนไปเป็นปริมาณ  $\Delta\omega_p$  เมื่อค่าความต้านทาน  $R$  เปลี่ยนไปเป็นปริมาณ  $\Delta R$  สามารถเขียนเป็นสมการได้ดังนี้

$$S_R^{\omega_p} = \frac{R}{\omega_p} \frac{\partial \omega_p}{\partial R} \quad (2.29)$$

ซึ่งมีความหมายเดียวกันกับ

$$S_R^{\omega_p} = \frac{\partial(\ln \omega_p)}{\partial(\ln R)} \quad (2.30)$$

จากสมการที่ (2.29) และ (2.30) แสดงค่าความไวของ  $\omega_p$  ที่มีผลต่อการเปลี่ยนแปลงของค่า  $R$  ส่วนในกรณีของความไวของตัวแปรอื่น เช่น  $\omega_z$ ,  $Q_p$ ,  $Q_z$  และ  $k$  คิดได้จากวิธีการเดียวกัน แสดงสมการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_c^{\omega_p} = \frac{c}{\omega_p} \frac{\partial \omega_p}{\partial c} \quad S_R^{Q_p} = \frac{R}{Q_p} \frac{\partial Q_p}{\partial R} \quad S_R^k = \frac{R}{k} \frac{\partial k}{\partial R} \quad (2.31)$$

จากสมการที่ (2.31) ยังไม่อยู่ในรูปทั่วไป ดังนั้นฟังก์ชันความไว สามารถนิยามในเทอมของตัวแปรทั่วไป  $p$  และ  $x$  ได้ดังนี้

$$S_R^{\omega_p} = \frac{x}{p} \frac{\partial p}{\partial x} = \frac{\partial(\ln p)}{\partial(\ln x)} \quad (2.32)$$

โดยที่  $p$  คือพารามิเตอร์ในวงจรที่สนใจ

$x$  คือตัวแปรที่มีอิทธิพลต่อพารามิเตอร์

ถ้า  $p$  ไม่เป็นฟังก์ชันของ  $x$  ดังนั้น

$$S_R^p = 0 \quad (2.32)$$

ถ้า  $p = cx$  โดยที่  $c$  เป็นค่าคงที่

$$S_R^{cx} = \frac{\partial(\ln cx)}{\partial(\ln x)} = \frac{\partial(\ln c)}{\partial(\ln x)} + \frac{\partial(\ln x)}{\partial(\ln x)} = 1 \quad (2.33)$$

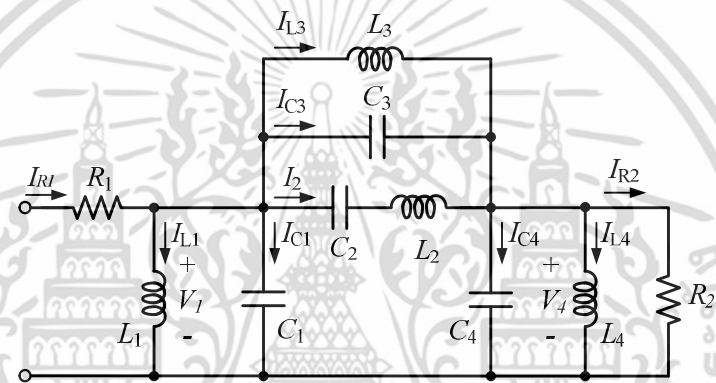
ดังนั้นสามารถใช้ค่าของ  $S_R^p$  เพื่อหาเปอร์เซ็นต์การเปลี่ยนแปลงของ  $p$   $\left(\frac{\Delta p}{p} \times 100\right)$  ที่เกิดจากเปอร์เซ็นต์การเปลี่ยนแปลงใน  $x$   $\left(\frac{\Delta x}{x} \times 100\right)$  เช่น ถ้าค่าความไวของ  $\omega_p$  เทียบกับค่าความต้านทานตัวหนึ่ง  $R$  คือ 1 แล้ว การเบี่ยงเบนของค่า  $R$  เปลี่ยนแปลงไป 1% จะส่งผลให้ค่าเบี่ยงเบนไป 1% และค่าอัตราส่วนของเปอร์เซ็นต์การเปลี่ยนแปลง สามารถที่จะบ่งบอกได้ว่าค่าอัตราส่วนที่น้อย หมายถึง การเปลี่ยนแปลงของค่า  $x$  จะส่งผลต่อการเปลี่ยนแปลงของค่าที่เกิดขึ้นใน  $p$  น้อย ในทางตรงกันข้ามหากค่าอัตราส่วนมาก หมายถึง การเปลี่ยนแปลงของค่า  $x$  จะส่งผลอย่างมากต่อการเปลี่ยนแปลงค่าที่เกิดขึ้นใน  $p$  ซึ่งอัตราส่วนนี้เป็นคุณสมบัติของวงจรที่จะสนใจพิจารณาในขั้นตอนของการออกแบบ

### บทที่ 3

## งานวิจัยที่เกี่ยวข้อง

### 3.1 ผลงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึง งานวิจัยที่เคยมีผู้ตีพิมพ์ หรือนำเสนอ มาเปรียบเทียบกับงานวิจัยที่ได้ นำเสนอนี้ โดยงานวิจัยของ T. C. CHOI, R. T. KANESHIRO [9] เป็นการสร้างวงจรกรองแถบความถี่ ผ่าน Elliptic โดยใช้ซีมอสวิตช์คาปาซิเตอร์ ซึ่งใช้วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกแบบ ชั้นบันไดปลายปิดคู่ เป็นพื้นฐานในการจำลอง แสดงดังรูปที่ 3.1



รูปที่ 3.1 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกแบบชั้นบันไดปลายปิดคู่ [9]

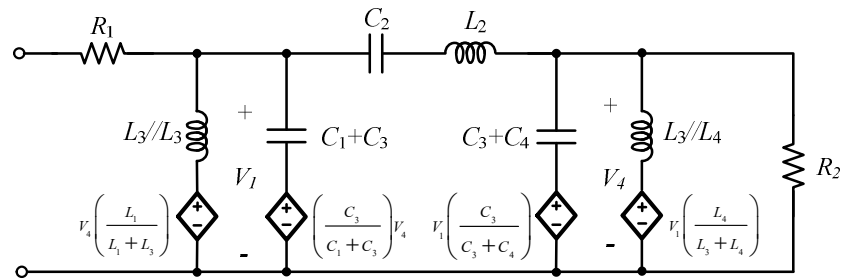
วิเคราะห์วงจรในรูปที่ 3.1 เพื่อหาความสัมพันธ์ของกระแสและแรงดัน

$$V_1 = (I_{R1} - I_{C2} - I_2 - I_{C3}) \frac{sL_1L_3}{L_1 + L_3} + V_4 \frac{L_1}{L_1 + L_3} \quad (4.1)$$

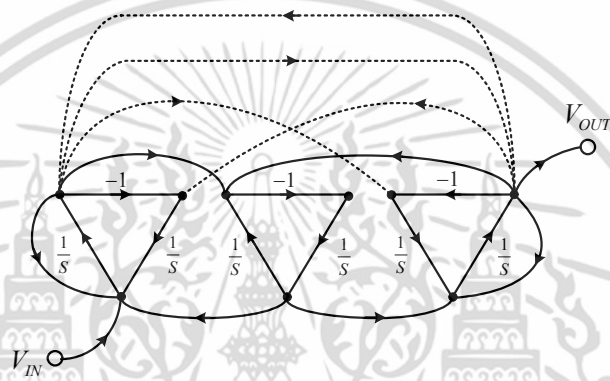
$$V_4 = (I_{C3} - I_2 - I_{C4} - I_{R2}) \frac{sL_3L_4}{L_3 + L_4} + V_1 \frac{L_4}{L_3 + L_4} \quad (4.2)$$

จากสมการที่ (4.1) และ (4.2) ขดลวดเหนี่ยวนำ  $L_3$  ถูกเลื่อนให้กลายเป็นขดลวดเหนี่ยวนำตัวใหม่  $(L_3 + L_4)$  และ  $(L_1 + L_3)$  ต่อร่วมกับแหล่งจ่ายไม่อิสระ ในทำนองเดียวกันสามารถเลื่อนตัวเก็บประจุ  $C_3$  ให้กลายเป็นตัวเก็บประจุตัวใหม่  $(C_3 + C_4)$  และ  $(C_1 + C_3)$  ต่อร่วมกับแหล่งจ่ายไม่อิสระ ดังรูปที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

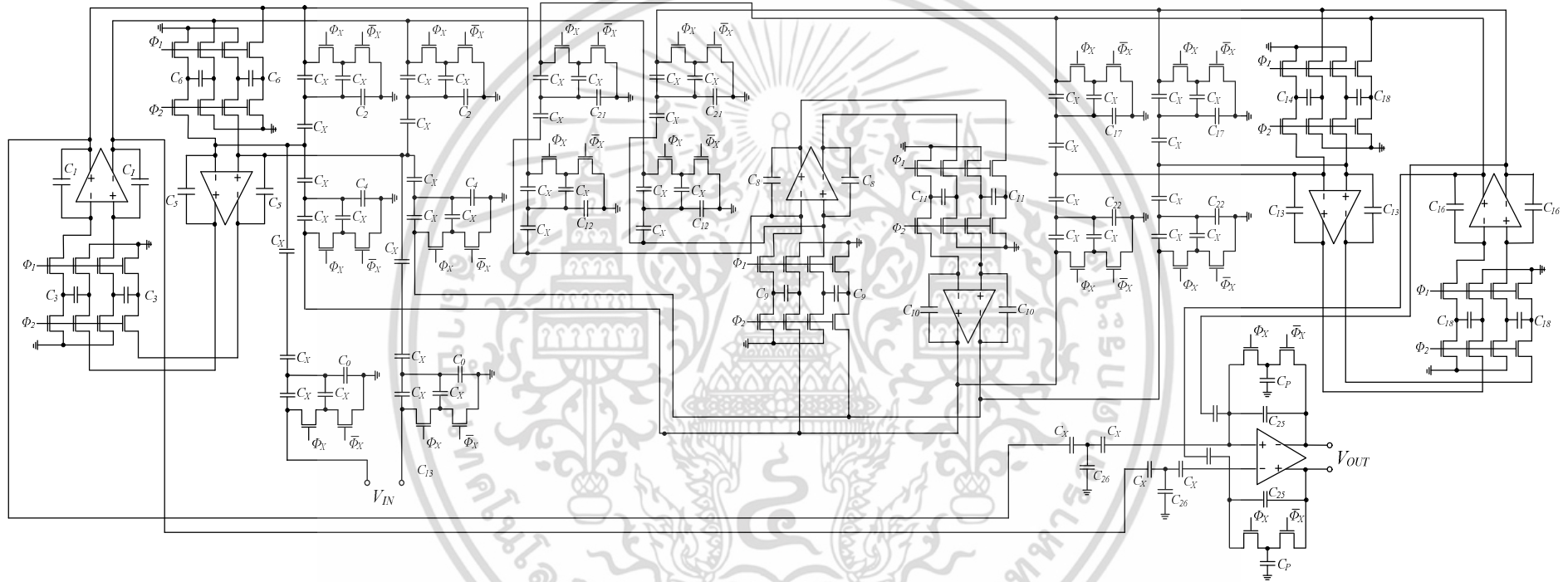


รูปที่ 3.2 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกแบบขึ้นบันไดที่ผ่านการแปลง [9]

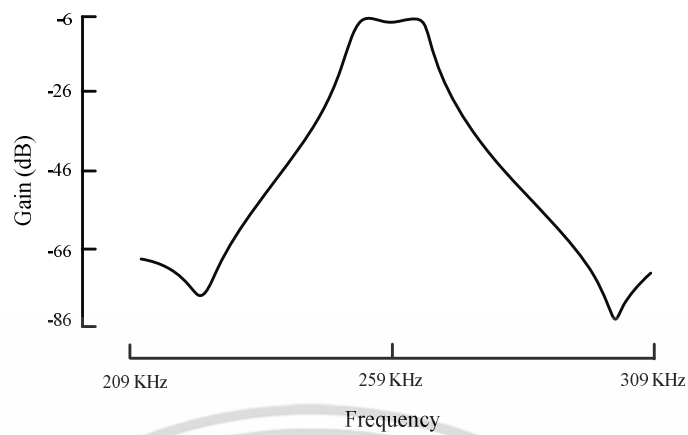


รูปที่ 3.3 กราฟการไหลสัญญาณของวงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก [9]

กราฟการไหลสัญญาณของวงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก แสดงดังรูปที่ 3.3 และรูปที่ 3.4 แสดงวงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก ที่นำเสนอ โดยสร้างจากกราฟการไหลของสัญญาณ สังเกตเห็นว่าวงจรประกอบด้วยออปแอมป์จำนวน 7 ตัว และมีตัวเก็บประจุต่อแบบลอยตัวอยู่เป็นจำนวนมาก ซึ่งไม่เหมาะต่อการนำไปสร้างเป็นวงจรรวม และจากรูปที่ 3.5 แสดงผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.4 พบว่าวงจรมีผลตอบสนองทางความถี่ที่ใช้งานต่ำ

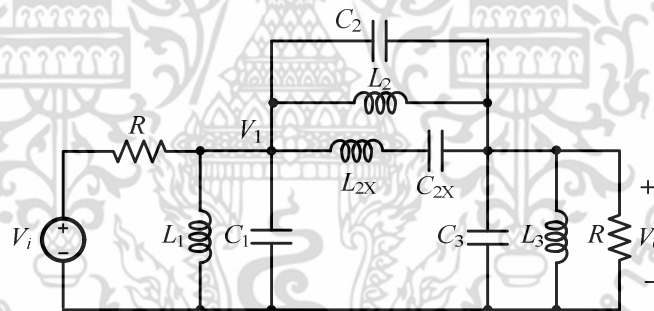


รูปที่ 3.4 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก [9]



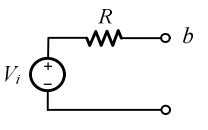
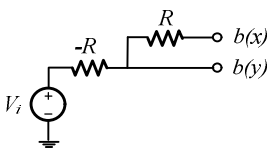
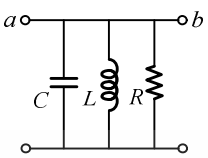
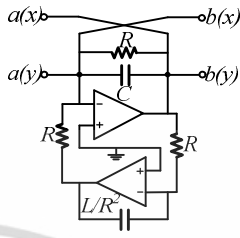
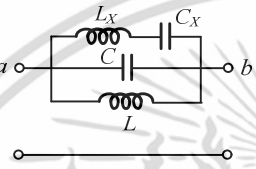
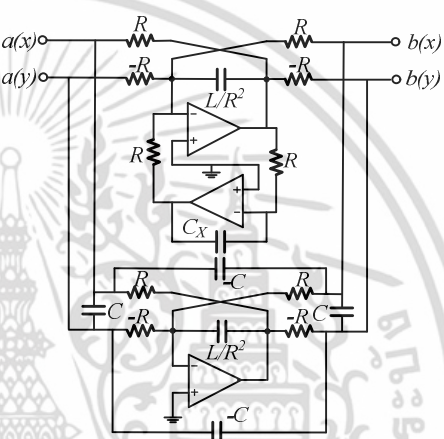
รูปที่ 3.5 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.4 [9]

อีกทั้งงานวิจัยของ J. Mahattanakul, P. Khumsat และ W. Surakampontrorn [11] เป็นการนำวงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดต้นแบบ ดังรูปที่ 3.6 มาผ่านรูปแบบการแปลงอุปถัมภ์ ดังรูปที่ 3.7



รูปที่ 3.6 วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดต้นแบบ [11]

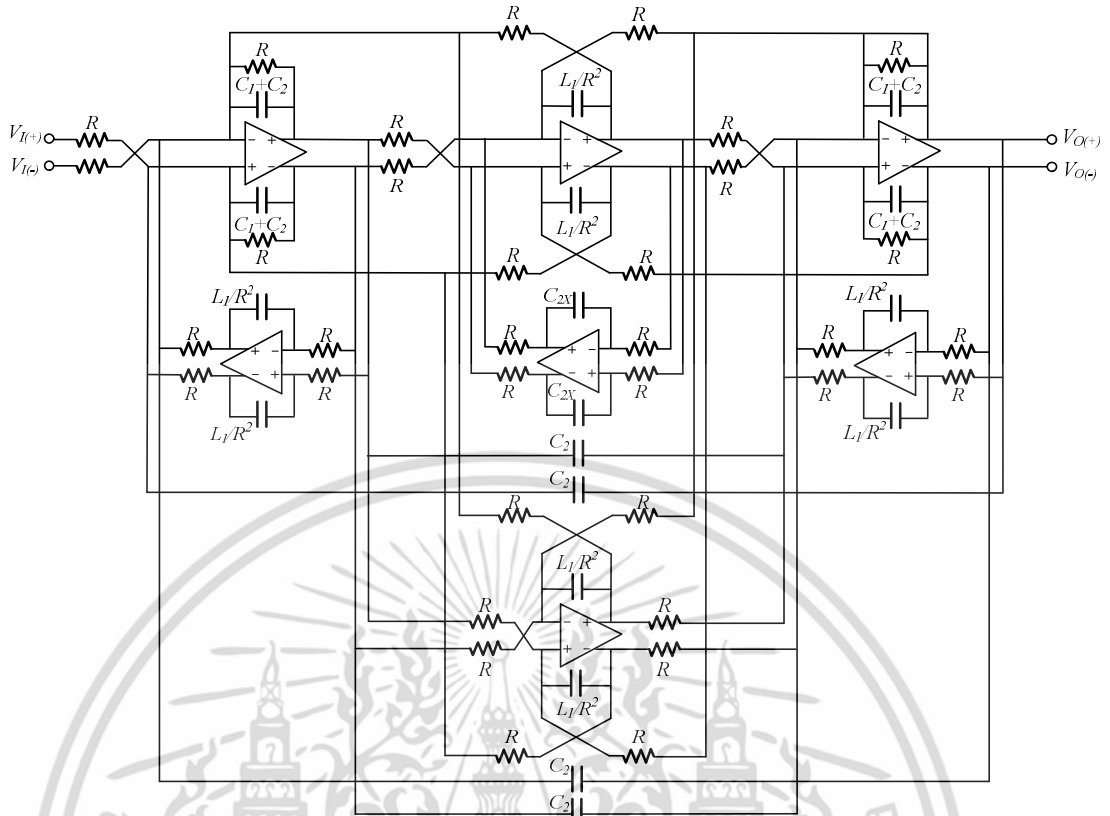
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Passive network section	Active RC substitution
1		
2		
3		

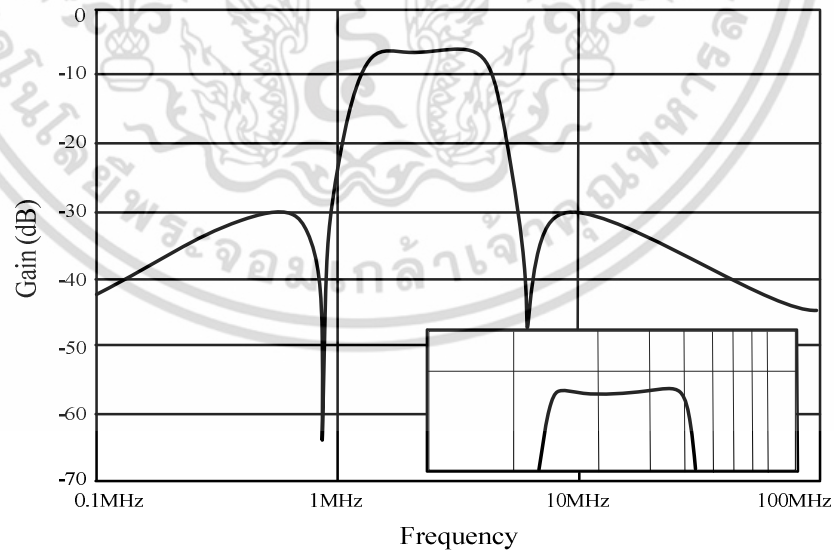
รูปที่ 3.7 รูปแบบการแปลงอุปกรณ์ [11]

ทำการแปลงวงจรกรองแถบความถี่ผ่าน RLC ในรูปที่ 3.6 เป็นวงจรกรองแถบความถี่ผ่าน Elliptic โดยใช้อปแอมป์ แสดงดังรูปที่ 3.8 และเมื่อพิจารณาวงจรรูปที่ 3.8 พบว่าวงจรประกอบด้วย ออปแอมป์จำนวน 7 ตัว ตัวต้านทานและตัวเก็บประจุต่อแบบลอยตัวจำนวนมาก และรูปที่ 3.9 แสดง ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.8 พบว่าในช่วง pass-band มีความคลาดเคลื่อนเพียง เล็กน้อย แต่วงจรประกอบด้วยอุปกรณ์พาสซีฟต่อแบบลอยตัวจำนวนมาก จึงทำให้วงจรมีขนาดใหญ่ ไม่เหมาะต่อการนำไปสร้างเป็นวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



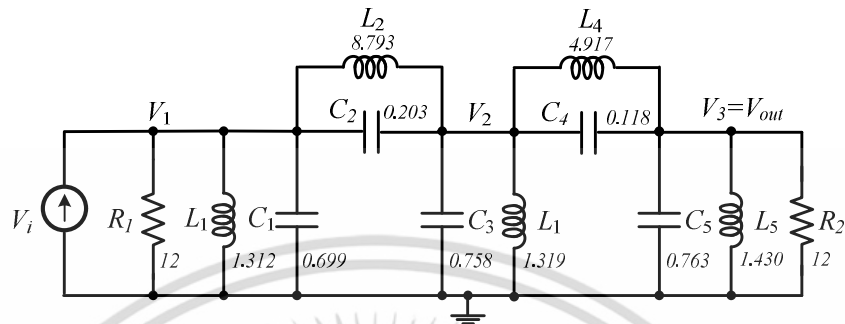
รูปที่ 3.8 วงจรกรองแถบความถี่ผ่าน Elliptic โดยใช้โอปแอมป์ [11]



รูปที่ 3.9 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.8 [11]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สุดท้ายได้ศึกษางานวิจัยของ N.P.J. Greer, R.K. Henderson, Li Ping และ J.I. Sewell [16] ซึ่งนำเสนอหลักการในการออกแบบและวิเคราะห์วงจรแบบเมทริกซ์ โดยนำหลักการดังกล่าวมาวิเคราะห์วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดต้นแบบอันดับหก แสดงดังรูปที่ 3.10



รูปที่ 3.10 วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดอันดับหกต้นแบบ [16]

วิเคราะห์วงจรโดยใช้กฎของ Kirchhoff เพื่อหาสมการเมทริกซ์ของวงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดอันดับหกต้นแบบ ดังสมการที่ (3.3)

$$J = (G + sC + s^{-1}\Gamma)V \quad (3.3)$$

โดยที่  $V$  แทนเมทริกซ์ของแรงดันที่โหนดต่างๆ  $J$  แทนด้วยเมทริกซ์ของแหล่งจ่ายกระแส และ  $G, C, \Gamma$  คือเมทริกซ์ที่แสดงค่าของอุปกรณ์พาสซีฟในวงจร

$$J = \begin{pmatrix} V_{in}/R \\ 0 \\ 0 \end{pmatrix}, V = \begin{pmatrix} V_1 \\ V_2 \\ V_3 \end{pmatrix}, G = \frac{1}{R} \begin{pmatrix} 1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \end{pmatrix}$$

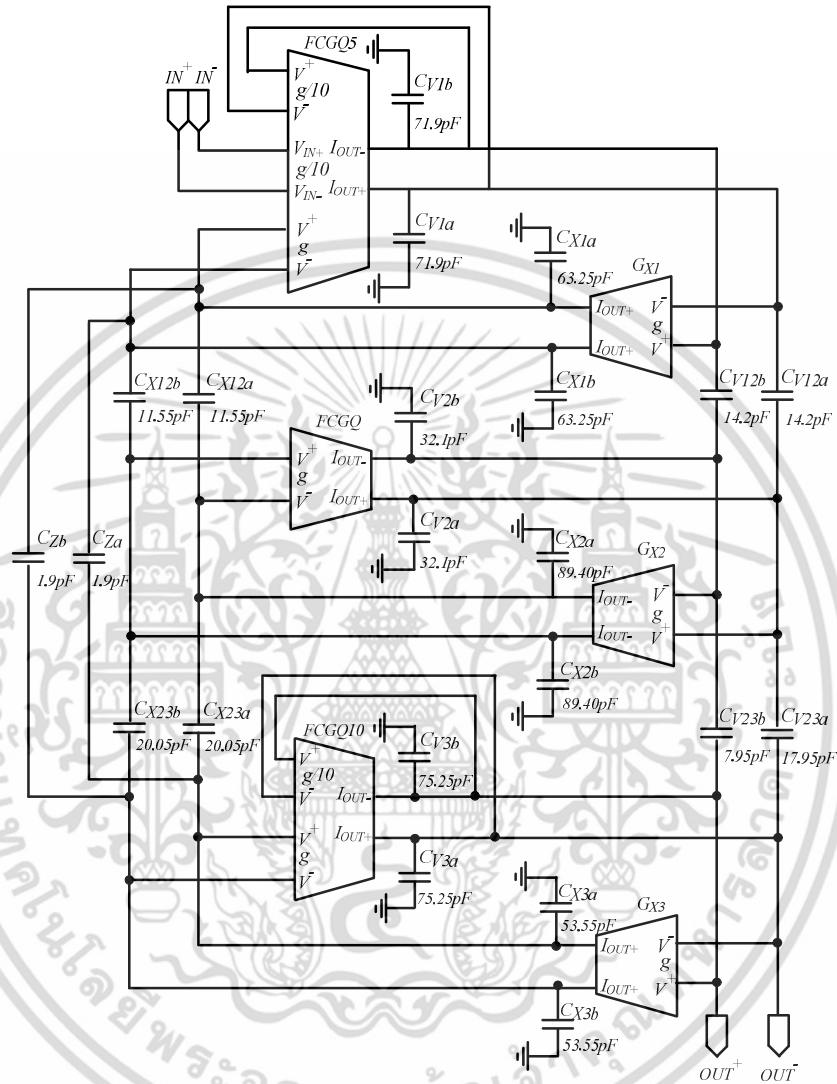
$$C = \begin{pmatrix} C_1 + C_2 & -C_2 & 0 \\ -C_2 & C_2 + C_3 + C_4 & -C_4 \\ 0 & -C_4 & C_4 + C_5 \end{pmatrix}$$

และ

$$\Gamma = \begin{pmatrix} \frac{1}{L_1} + \frac{1}{L_2} & -\frac{1}{L_2} & 0 \\ -\frac{1}{L_2} & \frac{1}{L_2} + \frac{1}{L_3} + \frac{1}{L_4} & -\frac{1}{L_4} \\ 0 & -\frac{1}{L_4} & \frac{1}{L_4} + \frac{1}{L_5} \end{pmatrix} \quad (3.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

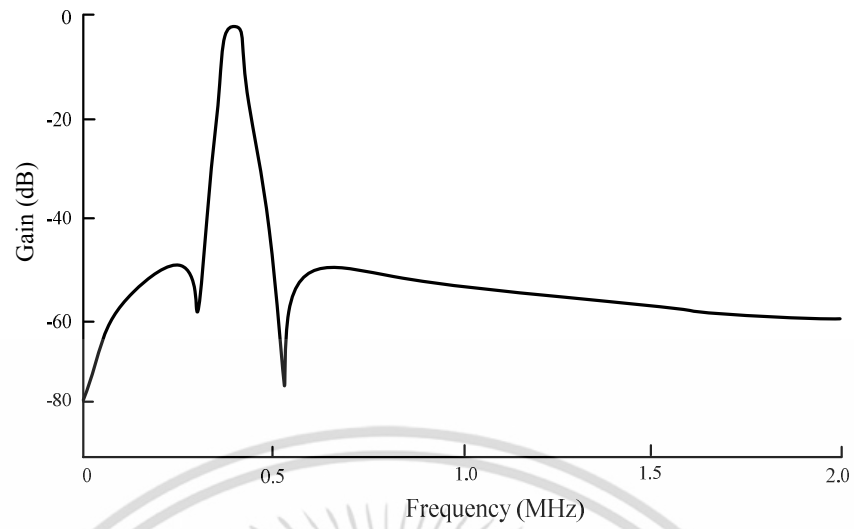
จากสมการที่ (3.3) เป็นเมทริกซ์ที่ได้จากการวิเคราะห์วงจรกรองแถบความถี่ผ่าน Elliptic RLC ชนิดขั้นบันไดอันดับหกต้นแบบ และรูปที่ 3.11 แสดงวงจรกรองแถบความถี่ผ่าน Elliptic อันดับหก โดยใช้โอทีเอ



รูปที่ 3.11 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับหกโดยใช้โอทีเอ [16]

พิจารณาวงจรรูปที่ 3.11 ประกอบด้วยโอทีเอ จำนวน 6 ตัว และตัวเก็บประจุต่อแบบลอยตัวจำนวนมาก และรูปที่ 3.12 แสดงผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.11 พบว่าวงจรมีผลตอบสนองในย่านความถี่ที่ใช้งานต่ำ และวงจรประกอบด้วยอุปกรณ์พาสซีฟตัวแบบลอยตัว จึงไม่เหมาะต่อการนำไปสร้างเป็นวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.11 [16]



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

# วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแส ชนิดชั้นบันไดโดยใช้โอทีเอ

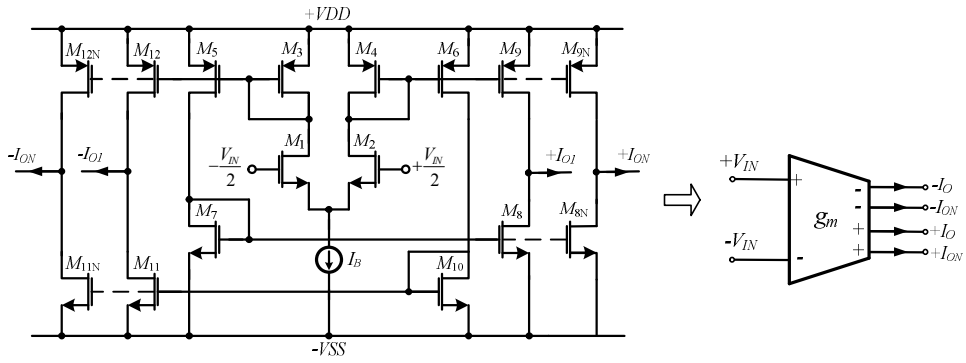
### 4.1 บทนำ

การออกแบบวงจรรองความถี่สมัยใหม่ วงจรต้องมีประสิทธิภาพนั้นหมายถึงมีผลตอบสนองทางความถี่ที่แม่นยำ ปรับค่าได้และ ใช้อุปกรณ์ที่น้อยกว่า ซึ่งหมายถึงวงจรมีขนาดเล็กลงด้วย งานวิจัยนี้จึงมุ่งเน้น ใช้อุปกรณ์แอคทีฟมาแทนที่ อุปกรณ์พาสซีฟ โดยใช้วงจรรองความถี่ต่ำผ่านแบบพาสซีฟ RLC Elliptic ชั้นบันไดปลายปิดคู่ (Doubly Terminated) [1-2] เป็นต้นแบบ และใช้หลักการของกราฟการไหลสัญญาณ [3-4] เพื่อแปลงเป็น วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดชั้นบันไดโดยใช้โอทีเอ วงจรรองความถี่ในปัจจุบัน ถูกนำเสนอจากวงจรสายพานกระแสหลายเอาต์พุต (MOCC) [5] ต่อกับตัวต้านทาน แต่มีข้อเสียคือ ใช้อุปกรณ์พาสซีฟมากเกินไป และทำงานในย่านความถี่สูงได้ไม่ดีนัก สวิตช์คาปาซิเตอร์ออฟแอมป์และมอสทรานซิสเตอร์ [6-11] ถูกนำเสนอด้วยโครงสร้างที่ซับซ้อนและการปรับค่าทรานสคอนดักแตนซ์ ที่ยุ่งยากซึ่งต้องปรับจากโครงสร้างภายในของตัวมอสทรานซิสเตอร์ [12-13] จากความยุ่งยากของวงจรที่นำเสนอมาในอดีต งานวิจัยนี้จึงเลือกใช้โอทีเอ ซึ่งปรับค่าทรานสคอนดักแตนซ์ ได้จากกระแสไอส์ วงจรถูกสร้างขึ้นจากโอทีเอ ทั้งหมด 7 ตัว แบ่งเป็นอินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว อินทิเกรเตอร์ชนิดไม่สูญเสีย 5 ตัว [14-16] และตัวเก็บประจุต่อลงกราวด์ทั้งหมด 7 ตัว วงจรที่นำเสนอมีข้อดีหลายข้อเช่น ใช้อุปกรณ์พาสซีฟจำนวนน้อย ใช้ไฟเลี้ยงต่ำ ใช้พลังงานต่ำ และปรับค่าทางอิเล็กทรอนิกส์ได้กว้าง สามารถใช้อุปกรณ์ในท้องตลาด หรือ พัฒนาเป็นวงจรรวมได้

### 4.2 คำอธิบายวงจร

#### 4.2.1 การสร้างอินทิเกรเตอร์โดยใช้โอทีเอ

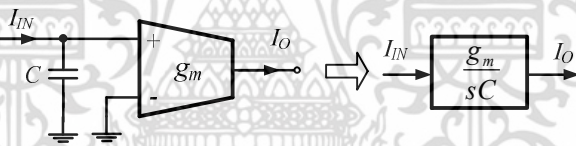
รูปที่ 4.1 แสดงโครงสร้างภายในของซีมอสโอทีเอหลายเอาต์พุต (Multiple-Output OTA)



รูปที่ 4.1 โครงสร้างภายในของซีมอสโอทีเอหลายเอาต์พุต

การสร้างอินทิเกรเตอร์ไม่กลับเฟสชนิดไม่สูญเสียจากโอทีเอ ทำได้โดยการต่ออินพุตลบลงกราวด์และต่อตัวเก็บประจุที่อินพุตบวกลงกราวด์ แสดงดังรูปที่ 4.2 จากการวิเคราะห์วงจรรูปที่ 4.2 ด้วย KCL จะได้สมการถ่ายโอนกระแสดังนี้

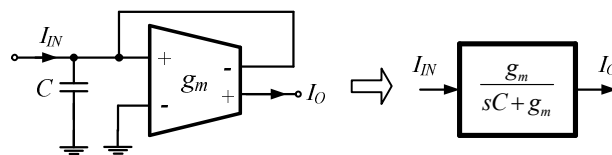
$$\frac{I_{O+}}{I_{IN}} = \frac{g_m}{sC} \tag{4.1}$$



รูปที่ 4.2 อินทิเกรเตอร์ชนิดไม่สูญเสียโดยใช้โอทีเอ

การสร้างอินทิเกรเตอร์ชนิดสูญเสียจากโอทีเอ ทำได้โดยนำเอาต์พุตลบป้อนกลับมายังอินพุตบวกของอินทิเกรเตอร์ ชนิดไม่สูญเสีย แสดงดังรูปที่ 4.3 จากการวิเคราะห์วงจรรูปที่ 4.3 ด้วย KCL จะได้สมการถ่ายโอนกระแสดังนี้

$$\frac{I_O}{I_{IN}} = \frac{g_m}{sC + g_m} \tag{4.2}$$



รูปที่ 4.3 อินทิเกรเตอร์ชนิดสูญเสียโดยใช้โอทีเอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาโอทีเอที่ไม่เป็นอุดมคติ จะมีค่าความผิดพลาดของกระแสเอาต์พุต ซึ่งอาจเกิดจากค่าทรานสคอนดักแตนซ์ ที่ไม่เป็นอุดมคติ ดังนั้นสมการถ่ายโอนกระแสของอินทิเกรเตอร์ชนิดไม่สูญเสีย และชนิดสูญเสีย แสดงได้ดังสมการที่ (4.3) และ (4.4) ตามลำดับ

$$\frac{I_{O+}}{I_{IN}} = \frac{\alpha g_m}{sC} \quad (4.3)$$

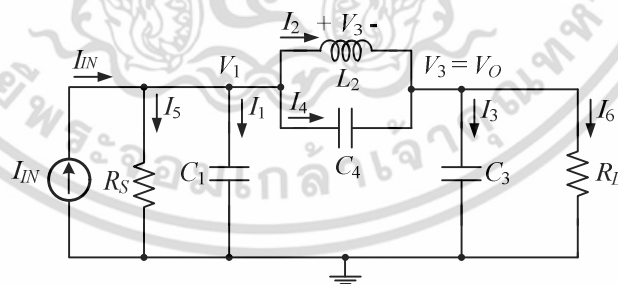
$$\frac{I_O}{I_{IN}} = \frac{\alpha g_m}{sC + g_m} \quad (4.4)$$

โดยที่  $\alpha$  คือ ค่าความผิดพลาดทางกระแส

จากสมการที่ (4.3) และ (4.4) ค่าความผิดพลาดทางกระแสประมาณได้ว่าใกล้เคียงกับ 1 มากๆ จึงไม่ส่งผลต่อกระแสเอาต์พุต และการทำงานโดยรวมของวงจร

#### 4.3 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง

วงจรกรองแถบความถี่ผ่านอันดับสูง ถูกสร้างขึ้นจากอินทิเกรเตอร์ ชนิดสูญเสีย และไม่สูญเสีย โดยใช้โอทีเอ ด้วยโครงสร้างวงจรกรองแถบความถี่ผ่าน Elliptic ต้นแบบ โดยใช้รูปแบบการแปลงโครงข่าย (Network Transform) จากวงจรกรองความถี่ต่ำผ่านแบบแพสซีฟ RLC Elliptic ชั้นบันไดปลายปิดคู่ (Doubly Terminated) ต้นแบบ แสดงดังรูปที่ 4.4



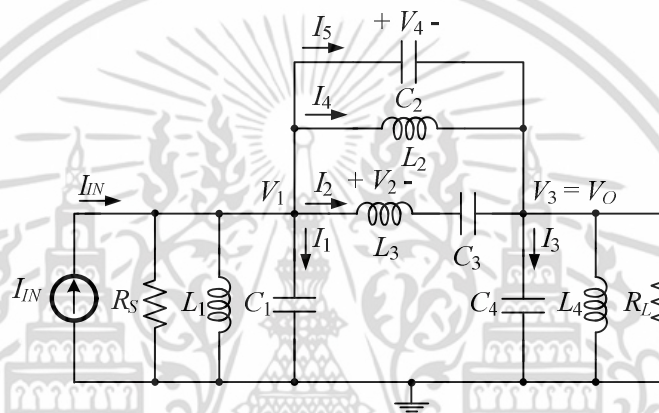
รูปที่ 4.4 แบบจำลองวงจรกรองความถี่ต่ำผ่าน Elliptic ชั้นบันได ต้นแบบ

ทำการแปลงขดลวดเหนี่ยวนำ และตัวเก็บประจุ ในรูปที่ 4.4 ตามตารางที่ 4.1 โดยเปลี่ยนจากขดลวดเหนี่ยวนำเป็นขดลวดเหนี่ยวนำต่ออนุกรมกับตัวเก็บประจุ และเปลี่ยนจากตัวประจุเป็นขดลวดเหนี่ยวนำต่อขนานกับตัวเก็บประจุ จะได้วงจรกรองแถบความถี่ผ่าน Elliptic ต้นแบบ ดังรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 รูปแบบการแปลง RLC

LP prototype	Denormalized BP



รูปที่ 4.5 วงจรกรองแถบความถี่ผ่านแบบแพสซีฟ RLC Elliptic ต้นแบบ

พิจารณากระแสและแรงดันของวงจรกรองแถบความถี่ผ่าน Elliptic ในรูปที่ 4.5 สามารถเขียนความสัมพันธ์ระหว่างกระแสและแรงดันโดยใช้การวิเคราะห์ด้วย KCL แสดงสมการได้ดังนี้

$$I_1 = I_{IN} - I_2 - I_4 - I_5 - V_1 / sL_1 - V_1 / R_S \tag{4.5}$$

$$I_2 = \frac{V_2}{sL_3} \tag{4.6}$$

$$I_3 = I_2 + I_4 + I_5 - \frac{V_3}{sL_4} - \frac{V_3}{R_L} \tag{4.7}$$

$$I_4 = \frac{V_4}{sL_2} \tag{4.8}$$

$$V_1 = \frac{I_{in} - I_2 - I_4 - V_1 / sL_1 - V_1 / R_S}{s(C_1 + C_2)} + V_3 \frac{C_2}{C_1 + C_2} \tag{4.9}$$

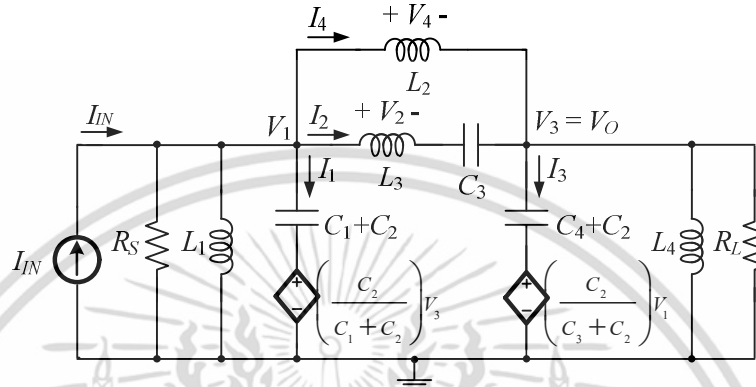
$$V_2 = V_1 - V_3 - \frac{I_2}{sC_3} \tag{4.10}$$

$$V_3 = \frac{I_2 + I_4 - V_3 / sL_3 - V_3 / R_L}{s(C_4 + C_2)} + V_1 \frac{C_2}{C_4 + C_2} \tag{4.11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

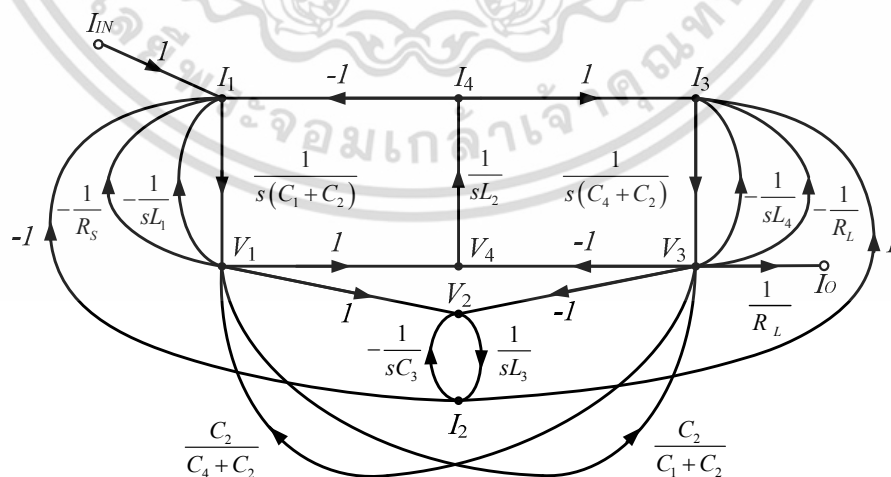
$$V_4 = V_1 - V_3 = V_2 + \frac{I_2}{sC_3} \tag{4.12}$$

จากสมการที่ (4.5)–(4.12) สามารถอธิบายโดยเขียนเป็นวงจรที่แปลงรูปวงจรใหม่ โดยตัวเก็บประจุ  $C_2$  ถูกเลื่อนให้กลายเป็นตัวเก็บประจุตัวใหม่  $(C_1+C_2)$  และ  $(C_4+C_2)$  ต่อร่วมกับแหล่งจ่ายไม่อิสระ แสดงดังรูปที่ 4.6



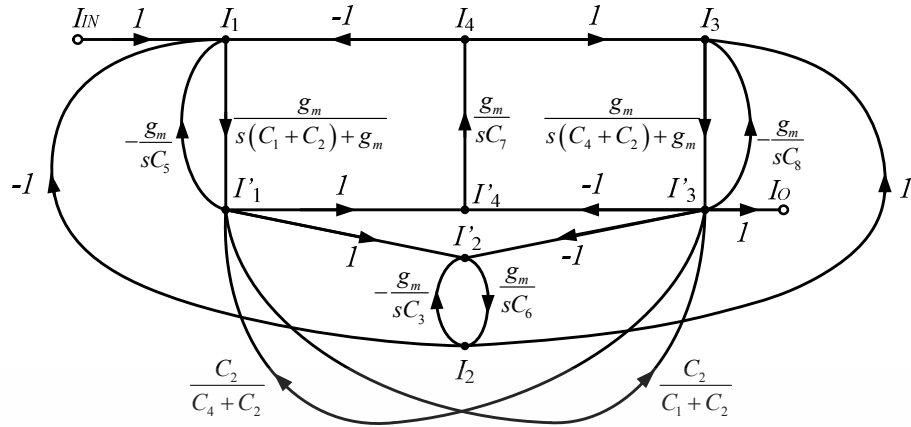
รูปที่ 4.6 แบบจำลองวงจรกรองแถบความถี่ผ่าน Elliptic ที่ผ่านการแปลง

จากวงจรรูปที่ 4.6 สามารถเขียนกราฟการไหลสัญญาณ (Signal Flow Graph: SFG) ในรูปของตัวแปรกระแส และแรงดันดังรูปที่ 4.7 จากนั้นทำการแปลงแรงดันให้อยู่ในรูปกระแสทั้งหมด โดยการ Normalized ด้วยค่าทรานสคอนดักแตนซ์ เพื่อให้วงจรทำงานในรูปแบบกระแส และ เพื่อให้ง่ายต่อการออกแบบ จะกำหนดให้  $R_S=R_L=1/g_m$  แสดงดังรูปที่ 4.8



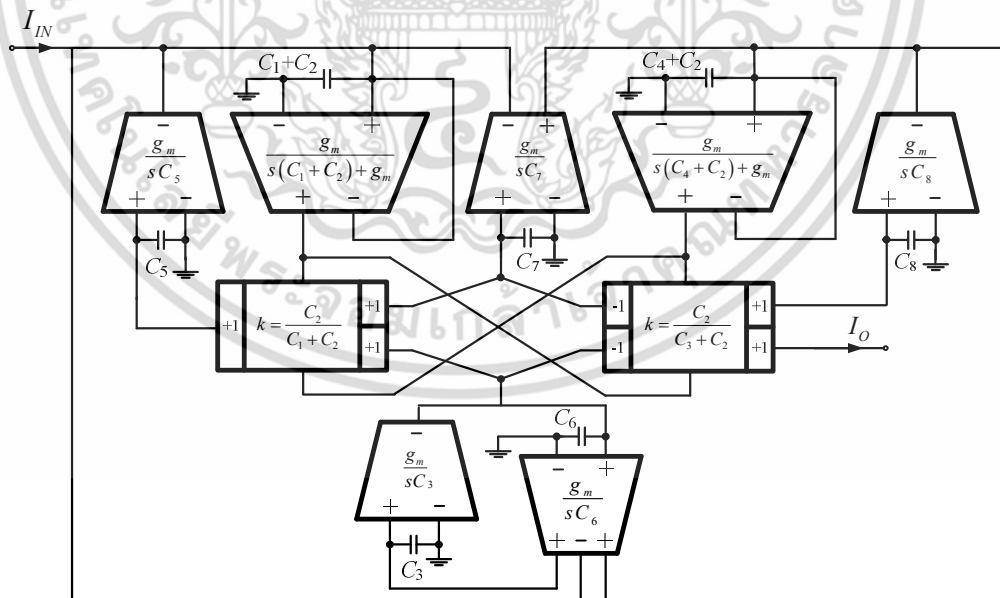
รูปที่ 4.7 SFG ของวงจรกรองแถบความถี่ผ่าน Elliptic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 Normalized SFG ของวงจรกรองแถบความถี่ผ่าน Elliptic

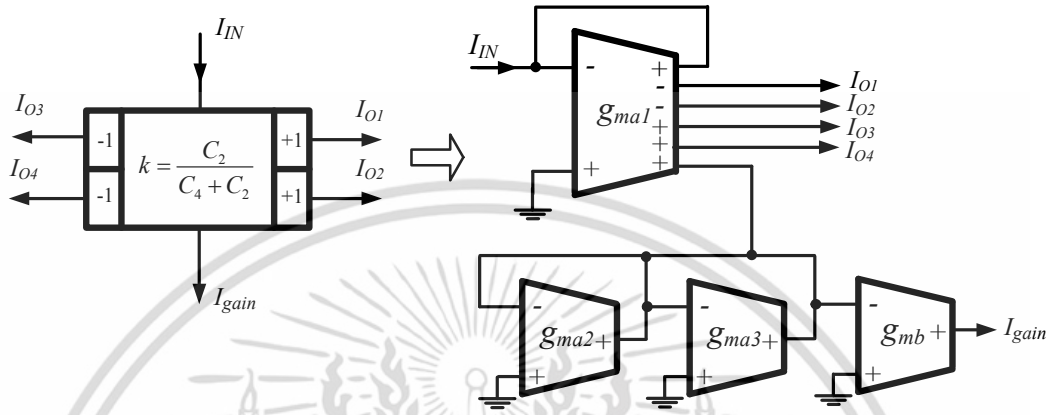
จากรูปที่ 4.8 พบว่าเกิดการบ้อนสัญญาณมาจาก จุด  $I'_1$  และ  $I'_3$  สลับกันผ่านเกน ( $k$ ) ที่เป็นอัตราส่วนของตัวเก็บประจุ และเปลี่ยนจากขดลวดเหนี่ยวนำ ( $L_1, L_2, L_3, L_4$ ) เป็นตัวเก็บประจุ ( $C_5, C_6, C_7, C_8$ ) ตามลำดับ เนื่องจากสมการถ่ายโอนของอินทิเกรเตอร์จะติดอยู่ในรูปของตัวเก็บประจุ ดังสมการที่ (4.1) เมื่อพิจารณาในรูปแบบกระแส ซึ่งมีข้อดีคือทำการบวกลบสัญญาณได้ง่ายเพียงทำการต่อเอาท์พุทกระแสร่วมกันเท่านั้น วงจรกรองแถบความถี่ผ่านแบบ Elliptic ที่นำเสนอจึงสามารถออกแบบได้ดังรูปที่ 4.9



รูปที่ 4.9 วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรจะประกอบด้วยวงจรมินิเกรเตอร์แบบสูญเสีย 2 ชุด อินทิเกรเตอร์แบบไม่สูญเสีย 5 ชุด วงจรแยกกระแสปรับค่าอัตราขยาย ซึ่งมีพอร์ตเอาต์พุตหลายพอร์ต ประกอบด้วยเอาต์พุตบวก เอาต์พุตลบ และเอาต์พุตเกน ( $k$ ) แสดงดังรูปที่ 4.10



รูปที่ 4.10 วงจรแยกกระแสปรับค่าอัตราขยาย

เมื่อวิเคราะห์วงจรมินิเกรเตอร์แบบไม่สูญเสียในรูปที่ 4.10 จะได้สมการดังนี้

$$K = \frac{I_{gain}}{I_{IN}} = \frac{\alpha_1 g_{mb}}{2\alpha_2 g_{ma}} \tag{4.13}$$

$$I_{IN} = I_{O1} = I_{O2} = -I_{O3} = -I_{O4} = -I_{O5} \tag{4.14}$$

จากสมการที่ (4.13) พบว่าสามารถปรับอัตราขยายกระแสได้จากค่าทรานสคอนดักแตนซ์  $g_{ma}$  และ  $g_{mb}$  โดยอาศัยหลักการของการแบ่งกระแส ซึ่งสามารถปรับค่าอัตราขยายกระแสได้จากกระแสไบอัสของโอทีเอ และค่าความผิดพลาดทางกระแสของโอทีเอ ประมาณใกล้เคียงกับ 1 มากๆ จึงไม่ส่งผลต่อกระแสเอาต์พุต และสามารถแสดงสมการถ่ายโอนของวงจรที่นำเสนอในรูปที่ 4.9 ได้ดังสมการที่ (4.15)

$$\begin{aligned}
K_i = & \frac{\frac{AK_1}{(C_1+C_2)(1-K_1K_2)}s^5 + \frac{ACK_1}{(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s^4 + \frac{A(CEC_3C_7+CFC_3C_6+BEC_2C_7K_1+BEC_4C_7K_1)}{C_3C_6C_7(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s^3 + \frac{ABCEK_1}{C_3C_6(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s^2 + \frac{ABCEF}{C_3C_6C_7(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s}{s^6 + \frac{A(C_2+C_4)+C(C_1+C_2)}{(C_1+C_2)(C_2+C_4)}s^5 + \frac{BEC_5C_7C_8(C_1+C_2)(C_2+C_4)(K_1K_2-1)+C_3(-ADC_6C_7C_8(C_2+C_4)+C_5(C_7C_8(A(C_2+C_4)+C(C_1+C_2)))E(K_1-1)+C_6(C_8(A(C_2+C_4)+C(C_1+C_2)))F(K_2-1)+CC_7(-G(C_1+C_2)+A(K_1K_2-1))))}{C_3C_5C_6C_7C_8(C_1+C_2)(C_2+C_4)(K_1K_2-1)}s^4} \\
& + \frac{(BEC_5C_7C_8(A(C_2+C_4)+C(C_1+C_2)))(1-K_1K_2)+ACC_3(EC_5C_7C_8(2-K_1-K_2)+C_6(C_7(DC_8+GC_5)+FC_5C_8(2-K_1-K_2))))}{C_3C_5C_6C_7C_8(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s^3 \\
& + \frac{AD(EC_7C_8(B(C_2+C_4)+CC_3)+CFC_3C_6C_8+CGC_3C_6C_7)+C_5(F(ABEC_4C_8(K_1-1)+C(AGC_3C_6+BEC_1C_8(K_2-1))+BEC_2C_8(A+C-AK_1-CK_2))+CEC_7(G(AC_3+B(C_1+C_2))+ABC_8(1-K_1K_2))))}{C_3C_5C_6C_7C_8(C_1+C_2)(C_2+C_4)(K_1K_2-1)}s^2 \\
& + \frac{ABCE(C_7(DC_8+GC_5)-FC_5C_8(K_1+K_2-2))}{C_3C_5C_6C_7C_8(C_1+C_2)(C_2+C_4)(1-K_1K_2)}s + \frac{ABCE(DFC_8+DCC_7+FGC_5)}{C_3C_5C_6C_7C_8(C_1+C_2)(C_2+C_4)(1-K_1K_2)}
\end{aligned} \tag{4.15}$$

โดยที่  $A = \alpha_1 g_{m1}, B = \alpha_3 g_{m3}, C = \alpha_4 g_{m4}, D = \alpha_5 g_{m5}, E = \alpha_6 g_{m6}, F = \alpha_7 g_{m7}, G = \alpha_8 g_{m8}$

จากสมการที่ (4.15) แสดงสมการถ่ายโอนของวงจรรองแถบความถี่ผ่านที่นำเสนอ โดยสมการของ  $\omega_0$  แสดงได้ดังสมการที่ (4.16)

$$\omega_0 = \sqrt[6]{\frac{\alpha_1 \alpha_3 \alpha_4 \alpha_6 g_{m1} g_{m3} g_{m4} g_{m6} ( \alpha_5 \alpha_7 g_{m5} g_{m7} C_8 + \alpha_5 \alpha_8 g_{m5} g_{m8} C_7 + \alpha_7 \alpha_8 g_{m7} g_{m8} C_5 )}{C_3 C_5 C_6 C_7 C_8 (C_1 + C_2)(C_2 + C_4)(1 - K_1 K_2)}} \tag{4.16}$$

สามารถวิเคราะห์หาค่าความไวของ  $\omega_0$  ได้ดังนี้

$$S_{C3}^{\omega_0} = S_{C5}^{\omega_0} = S_{C6}^{\omega_0} = S_{C7}^{\omega_0} = S_{C8}^{\omega_0} = S_{(C_1+C_2)}^{\omega_0} = S_{(C_2+C_4)}^{\omega_0} = S_{K_1}^{\omega_0} = S_{K_2}^{\omega_0} = -\frac{1}{6}$$

$$S_{g_{m1}}^{\omega_0} = S_{g_{m3}}^{\omega_0} = S_{g_{m4}}^{\omega_0} = S_{g_{m5}}^{\omega_0} = S_{g_{m6}}^{\omega_0} = S_{g_{m7}}^{\omega_0} = S_{g_{m8}}^{\omega_0} = \frac{1}{6}$$

จากการวิเคราะห์หาค่าความไวของ  $\omega_0$  พบว่าค่าความไวของอุปกรณ์พาสซีฟที่มีผลต่อค่า  $\omega_0$  มีค่าเท่ากับ  $\pm 1/6$  ซึ่งยังคงคุณสมบัติของวงจรรองแบบชั้นบันไดด้านความไวที่ต่ำ สอดคล้องกับ ทฤษฎีของวงจรรอง RLC แบบชั้นบันไดต้นแบบ ดังนั้นการเปลี่ยนแปลงค่าของอุปกรณ์พาสซีฟจึงมี ผลต่อค่า  $\omega_0$  ในระดับที่ต่ำ

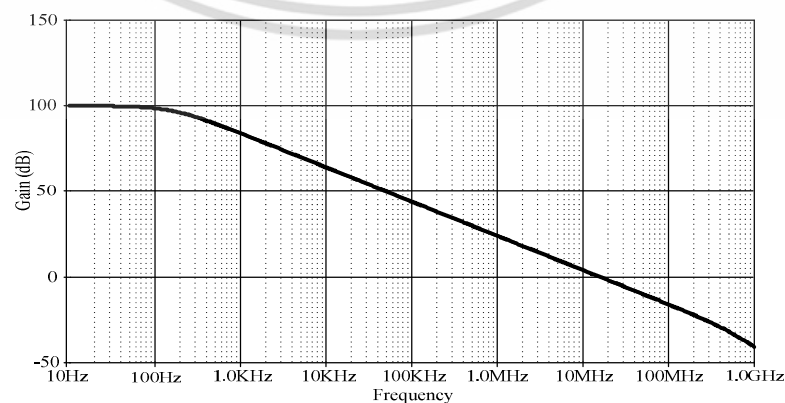
#### 4.4 ผลการจำลองการทำงาน

ผลการจำลองการทำงานด้วย PSPICE โดยใช้แบบจำลอง TSMC 0.25 $\mu$ m ทรานซิสเตอร์ที่ ประกอบเป็นโอทีเอ ในรูปที่ 4.1 โดยค่า W/L ของทรานซิสเตอร์แสดงดังตารางที่ 4.2

ตารางที่ 4.2 ค่า W/L ของทรานซิสเตอร์ภายในโอทีเอ

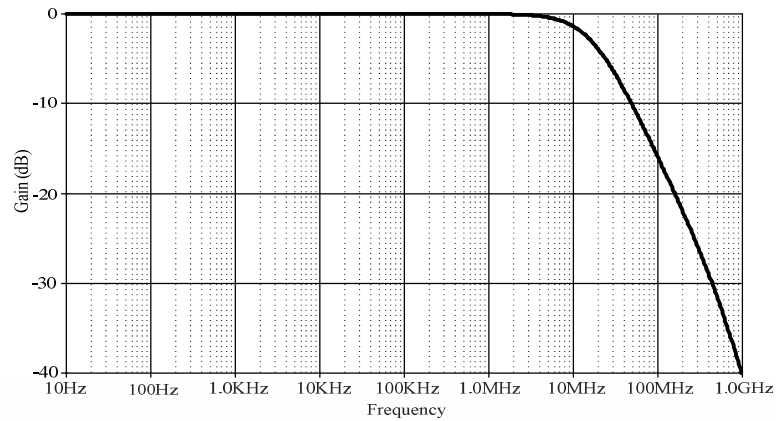
Transistor	W( $\mu$ m)	L( $\mu$ m)
M3 ,M4 ,M5 ,M6 ,M9 ,M12	60	0.5
M1 ,M2 ,M7 ,M8 ,M10 ,M11	20	0.5

ในกรณีของโอทีเอที่ใช้เป็นแกนในรูปที่ 4.10 กำหนดให้กระแสไบอัสเท่ากับ 100  $\mu$ A สำหรับโอ ทีเอ ( $g_{m1}$ ,  $g_{m2}$ ,  $g_{m3}$ ) ส่วนโอทีเออีกสองตัว ( $g_{m4}$ ) จะไบอัสด้วยกระแส 6.5 $\mu$ A เพื่อให้ได้อัตราขยาย กระแสเท่ากับ 0.0813



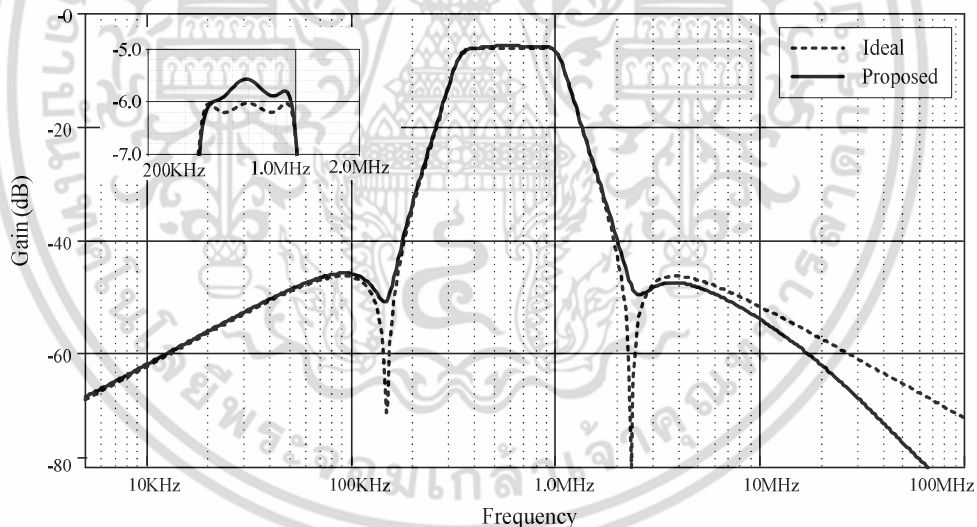
รูปที่ 4.11 ผลตอบสนองทางแมกนิจูดของโอทีเออินที่เกรเตอร์ชนิดไม่สูญเสีย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นเป็นประโยชน์ในการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 ผลตอบสนองทางแมกนิจูดของโอทีเออินทีเกรเตอร์ชนิดสูญเสีย

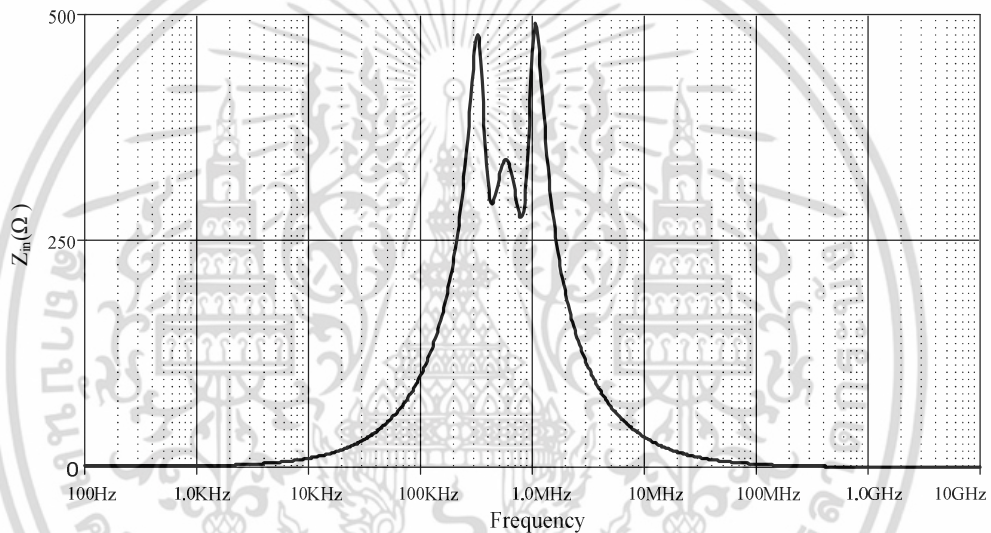
จากรูปที่ 4.11 และ 4.12 แสดงผลการตอบสนองทางความถี่ของวงจรรวมที่เกรเตอร์ชนิดไม่สูญเสีย และ ชนิดสูญเสีย โดยกำหนดค่า  $C=10\text{pF}$  และ กระแสไบอัสเท่ากับ  $100\mu\text{A}$  พบว่าความถี่ตอบสนองของอินทีเกรเตอร์ทั้งสองชนิดมีค่าประมาณ 10 MHz ทั้งสองวงจร



รูปที่ 4.13 ผลตอบสนองทางแมกนิจูดวงจรรองแถบความถี่ผ่าน Elliptic ที่นำเสนอในรูปที่ 4.9 เมื่อเทียบกับวงจรต้นแบบ รูปที่ 4.6

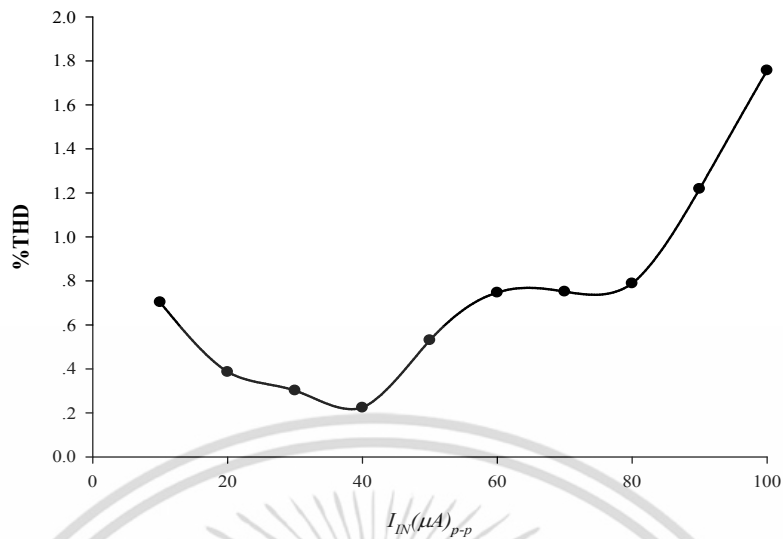
การเปรียบเทียบผลการตอบสนองของวงจรรองแถบความถี่ผ่าน Elliptic โดยใช้โอทีเอที่นำเสนอในรูปที่ 4.9 โดยใช้ตัวเก็บประจุ  $(C_1+C_2)=120.64\text{ pF}$ ,  $C_3=92.21\text{ pF}$ ,  $(C_4+C_2)=120.64\text{ pF}$ ,  $C_5=87.75\text{ pF}$ ,  $C_6=1494.76\text{ pF}$ ,  $C_7=87.75\text{ pF}$  และ  $C_8=108.44\text{ pF}$  ก็วงจรรองแถบความถี่ผ่าน Elliptic แบบขั้นบันไดต้นแบบในรูปที่ 4.6 โดยเลือกใช้ตัวเก็บประจุ และขดลวดเหนี่ยวนำ  $(C_1+C_2)=45.26\text{ nF}$ , เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$C_3 = 20.58\text{nF}$ ,  $(C_4 + C_2) = 45.26\text{nF}$ ,  $L_1 = 8.68\text{nH}$ ,  $L_2 = 231.5\text{nH}$ ,  $L_3 = 16.78\text{nH}$ ,  $L_4 = 8.68\text{nH}$  และ  $R_S = R_L = 1\Omega$  ตามลำดับแสดงดังรูปที่ 4.13 ซึ่งวงจรกรองแถบความถี่ผ่าน Elliptic ต้นแบบนั้น ถูกแปลงจากวงจรกรองความถี่ต่ำผ่าน Elliptic ขึ้นบันไดต้นแบบ โดยเลือกใช้อัตราส่วนตัวเก็บประจุ และขดลวดเหนี่ยวนำ  $C_1 = 1.1395$ ,  $L_2 = 1.0844$ ,  $C_3 = 1.1395$ ,  $C_4 = 0.0669$  และมี  $\text{ripple} = 0.177\text{dB}$ ,  $A_{\min} = 40.2\text{dB}$ ,  $\omega_s = 3.24$  จากกราฟพบว่ามีความคลาดเคลื่อนที่บริเวณ Stop-band อยู่เล็กน้อย ขณะที่ช่วง Pass-band มีค่าใกล้เคียงกับวงจรต้นแบบ ส่วนอินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ที่นำเสนอ แสดงดังรูปที่ 4.14 พบว่ามีค่าอิมพีแดนซ์ต่ำมากในช่วง Stop-band แต่ในช่วง Pass-band จะมีค่าประมาณ  $270\text{--}350\Omega$



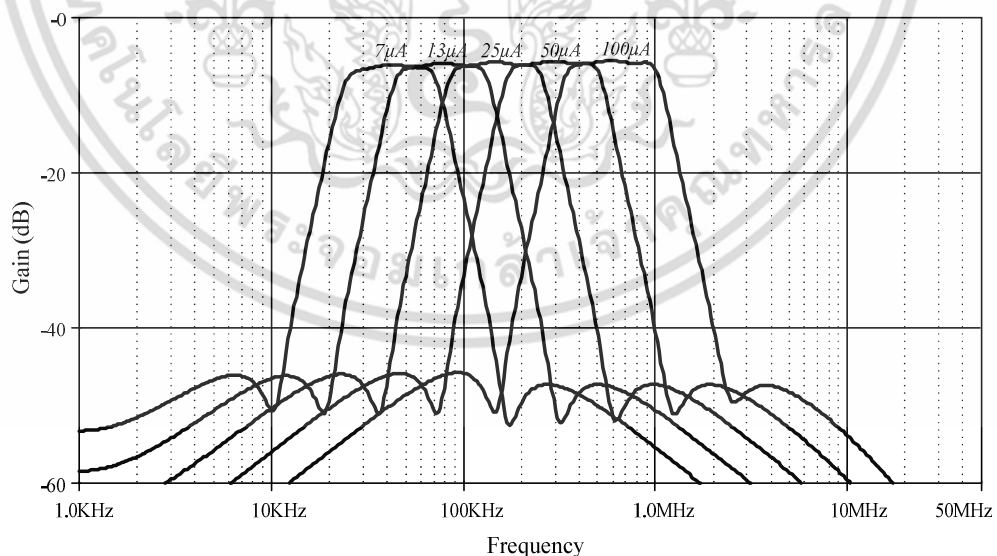
รูปที่ 4.14 อินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Elliptic เมื่อปรับค่ากระแสไบอัส  $I_B = 100\mu\text{A}$

รูปที่ 4.15 แสดงค่าความเพี้ยนทางฮาร์มอนิก (THD) ของวงจรกรองแถบความถี่ที่นำเสนอสามารถวัดได้โดยกำหนดค่ากระแสไบอัส  $I_B = 100\mu\text{A}$  ป้อนสัญญาณอินพุต 800 kHz ปรับค่าแอมพลิจูดของอินพุต ค่า THD สามารถวัดได้ต่ำกว่า 1.8%



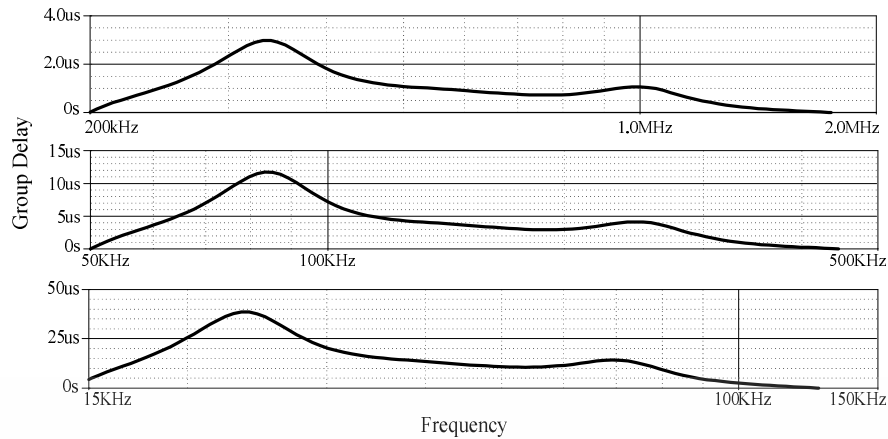
รูปที่ 4.15 ค่าความเพี้ยนทางฮาร์โมนิก ของวงจรรองแถบความถี่ผ่านที่นำเสนอโดยกำหนดค่ากระแสไบอัส  $I_B=100\mu A$

ในการปรับค่าการตอบสนองทางความถี่ของวงจรรองแถบความถี่ผ่าน Elliptic ที่นำเสนอสามารถปรับค่าได้ทางอิเล็กทรอนิกส์โดยการปรับกระแสไบอัส  $I_B$  [7, 13, 25, 50, 100]  $\mu A$  ผลตอบสนองทางความถี่สามารถปรับค่าได้ในช่วงกว้างตั้งแต่ 30 kHz ถึง 1MHz ดังแสดงในรูปที่ 4.14 พบว่าผลการตอบสนองทางขนาดมีความสอดคล้องกับทฤษฎี



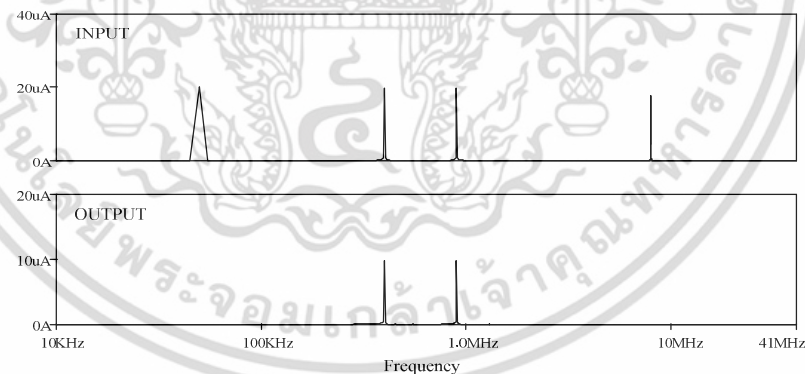
รูปที่ 4.16 ผลตอบสนองทางแมกนิจูดของวงจรรองแถบความถี่ผ่าน Elliptic ที่นำเสนอเมื่อปรับค่ากระแสไบอัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 กรู๊ปดีเลย์ของวงจรรองความถี่ที่นำเสนอ เมื่อปรับค่ากระแสไบอัส  $I_B$  [7, 25, 100]  $\mu\text{A}$

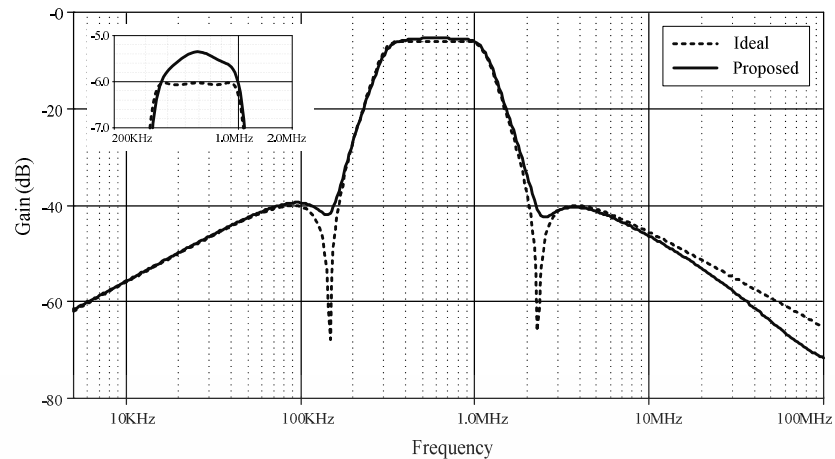
จากรูปที่ 4.17 แสดงกรู๊ปดีเลย์ของวงจรรองความถี่แถบผ่านที่นำเสนอ เมื่อปรับค่ากระแสไบอัส  $I_B = 7, 25, 100 \mu\text{A}$  สังเกตเห็นได้ว่าเมื่อปรับค่ากระแสไบอัสเท่ากับ  $7 \mu\text{A}$  จะมีกรู๊ปดีเลย์ที่มากกว่ากรณีที่กระแสไบอัสเท่ากับ  $25 \mu\text{A}$  และ  $100 \mu\text{A}$  และพบว่ากรู๊ปดีเลย์มีลักษณะเป็นเส้นตรงในช่วงย่านความถี่ที่ใช้งาน เมื่อทดสอบประสิทธิภาพการทำงานของวงจรที่นำเสนอ โดยป้อนสัญญาณอินพุตที่มีแอมพลิจูด  $40 \mu\text{A}$  และความถี่ 50, 400, 900 kHz และ 8 MHz สัญญาณเอาพุตที่ได้แสดงดังรูปที่ 4.18



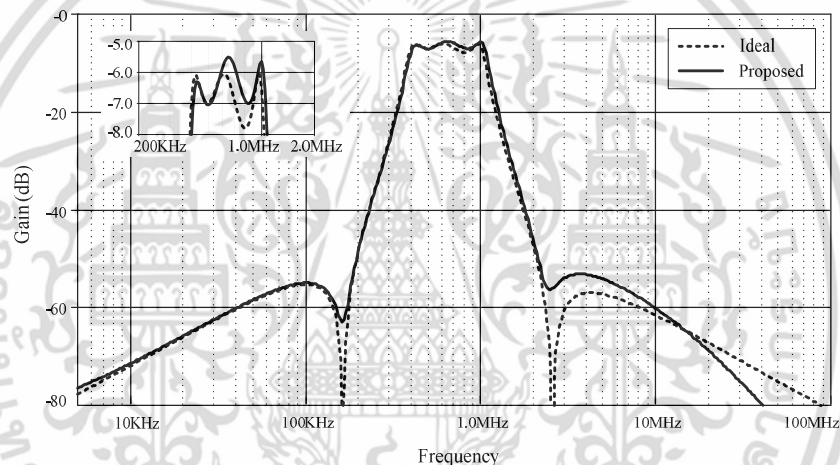
รูปที่ 4.18 การป้อนสัญญาณอินพุตของวงจรรองความถี่ที่นำเสนอ  
เมื่อปรับค่ากระแสไบอัส  $I_B = 100 \mu\text{A}$

จากราฟ จะพบว่าสัญญาณอินพุตที่มีความถี่นอกย่านใช้งาน จะถูกตัดออกเหลือเพียงสัญญาณอินพุตที่มีความถี่อยู่ในย่านใช้งานเท่านั้น ซึ่งก็คือสัญญาณอินพุตที่มีความถี่ 400 และ 900 kHz และรูปที่ 4.19 และ 4.20 แสดงผลตอบสนองทางความถี่ของวงจรรองแถบความถี่ที่นำเสนอ เมื่อ

กำหนดให้มี  $ripple = 0.044 \text{ dB}$  และ  $ripple = 1.249 \text{ dB}$  ตามลำดับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 ผลตอบสนองทางแมกนิจูด ของวงจกรองที่นำเสนอ เมื่อ  $ripple = 0.044 \text{ dB}$



รูปที่ 4.20 ผลตอบสนองทางแมกนิจูด ของวงจกรองที่นำเสนอ เมื่อ  $ripple = 1.249 \text{ dB}$

จากรูปที่ 4.19 และ 4.20 เป็นการเปรียบเทียบผลตอบสนองทางแมกนิจูดระหว่างวงจกรองความถี่ที่นำเสนอกับวงจกรองความถี่แถบผ่าน Elliptic ขึ้นบันไดต้นแบบ ซึ่งแปลงจากวงจกรองความถี่ต่ำผ่าน Elliptic ต้นแบบ [27] โดยกำหนดให้  $ripple = 0.044 \text{ dB}$ ,  $A_{min}=34.1$  และ  $\omega_s = 3.24$  เลือกใช้อัตราส่วนตัวเก็บประจุและขดลวดเหนี่ยวนำ  $C_1=0.8036$ ,  $L_2=1.0190$ ,  $C_3=0.8036$ ,  $C_4=0.0712$  สำหรับรูปที่ 4.20 กำหนดให้  $ripple = 1.249 \text{ dB}$ ,  $A_{min}=49.31$  และ  $\omega_s = 3.24$  เลือกใช้อัตราส่วนตัวเก็บประจุและขดลวดเหนี่ยวนำ  $C_1=2.1409$ ,  $L_2=0.9031$ ,  $C_3=2.1409$ ,  $C_4=0.9031$  จากกราฟพบว่าช่วง Pass-band มีค่าใกล้เคียงกับวงจรต้นแบบ และมีความคลาดเคลื่อนที่บริเวณ Stop-band อยู่เล็กน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### บทสรุปและข้อเสนอแนะ

#### 5.1 บทสรุปการวิจัย

วิทยานิพนธ์นี้นำเสนอวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟ RLC Elliptic ชั้นบันไดปลายปิดคู่ เป็นต้นแบบ ในการแปลงเป็น วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดชั้นบันไดโดยใช้โอทีเอ ประกอบด้วยโอทีเอแบบอินทีเกรเตอร์ชนิดสูญเสีย อินทีเกรเตอร์ชนิดไม่สูญเสีย และ วงจรแยกกระแสปรับค่าอัตราขยายโดยใช้อัตราส่วนค่าทรานสคอนดักแตนซ์ ของโอทีเอสองตัว ผลตอบสนองทางความถี่สามารถปรับค่าได้ในช่วงกว้างตั้งแต่ 30 kHz ถึง 1MHz โดยปรับกระแสไบอัส ตั้งแต่ 7 ถึง 100  $\mu\text{A}$  และ ใช้พลังงานต่ำ 7.74mW

#### 5.2 เปรียบเทียบงานวิจัย

ตารางที่ 5.1 เปรียบเทียบวิทยานิพนธ์ฉบับนี้กับหลักการที่เคยนำเสนอในอดีต

	[8]	[9]	[10]	[11]	[16]	Proposed
Power supply	+/- 5 V.	10 V.	NA	NA	NA	+/- 1.5 V.
Frequency range	< 3.3 kHz	< 260 kHz	< 10 kHz	< 2 MHz	< 525 kHz	< 1 MHz
Used of floating capacitor	Yes	Yes	Yes	Yes	Yes	No
Used of Resistor	No	No	Yes	Yes	No	No
Electronic Tunability	No	No	No	No	Yes	Yes
Power Dissipation	60 mW	70 mW	NA	9.6 mW	NA	7.74mW

จากตารางที่ 5.1 เป็นการเปรียบเทียบกับงานวิจัยที่ถูกนำเสนอในอดีต ซึ่งเห็นได้ว่าวงจรที่นำเสนอในงานวิจัยนี้ มีข้อได้เปรียบ เช่นไม่ใช้ตัวต้านทานต่อร่วมภายนอก อีกทั้งวงจรที่นำเสนอหลีกเลี่ยงการใช้ตัวเก็บประจุแบบต่อลอยตัว โดยการต่อตัวเก็บประจุแบบต่อลงกราวด์ ทำให้วงจรที่นำเสนอในงานวิจัยนี้เหมาะต่อการนำไปสร้างเป็นวงจรรวม

### 5.3 ข้อเสนอแนะ

จากการศึกษาวิทยานิพนธ์ที่ได้นำเสนอนี้ ถึงแม้ว่าการออกแบบวงจรกรองแถบความถี่ผ่านที่ได้นำเสนอนั้นสามารถทำงานได้ตามวัตถุประสงค์และสอดคล้องกับทฤษฎี มีข้อดีที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวมแตรวงจรที่นำเสนอนั้นยังมีข้อที่ต้องทำการปรับปรุง เช่น มีข้อจำกัดในการใช้งานในย่านความถี่สูงที่อัตราขยายของวงจรยังทำได้ไม่ดีซึ่งต้องทำการปรับปรุงในส่วนนี้ ซึ่งยังสามารถพัฒนาให้วงจรมีคุณสมบัติที่ดียิ่งขึ้นไปอีกได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] L. P. Huelsman, "Active and Analog Filter Design," McGraw-Hill, Inc., International Edition, 1993.
- [2] A. R. Sedra and P. O. Bracket: Filter Theory and Design: Active and Passive. Beaverton, Oregon: Matrix Publishers, 1978.
- [3] A.C.M. de Queiroz, L. P. Caloba, and E. Sanchez-Sinencio, "Signal flow graph OTA-C integrated Filters," Proc. ISCAS, pp.2165- 2168, 1988.
- [4] M. A. Tan and R. Schaumann, "Simulating General Parameter LC-ladder filters for monolithic realizations with only transconductance elements and grounded capacitors," IEEE Transactions on Circuit and Systems, Vol.36, No. 2, pp.299-307, 1989
- [5] K. Martin, "Improved circuits for the realization of switched-capacitor filters," IEEE Transactions on Circuit and Systems, Vol.27, No.4, pp.237-244, 1980.
- [6] G. Jacobs, D. Allstot, R. Brodersen, P. Gray, "Design techniques for MOS switched capacitor ladder filters," IEEE Transactions on circuits and systems, Vol.25, No12, pp.1014-1021, 1978.
- [7] T. S. Fiez, D. J. Allstot, "CMOS switched-current ladder filters," IEEE Journal of Solid-State Circuits, Vol.25, No.6, pp.1360-1367, 1990.
- [8] P. Landa, D. Michel, and D. Melnik, "A Reduced Capacitor Spread Algorithm for Elliptic Bandpass SC Filters," IEEE Journal of Solid-State Circuits, Vol.sc-22, No.4, August 1987.
- [9] T. C. Choi, R. T. Kaneshiro, R. W. Brodersen, P. R. Gray, W. B. Jett, M. Wilcox, "High-Frequency CMOS Switched-Capacitor Filters for Communications Application," IEEE Journal of Solid-State Circuits, Vol.18, No.6, pp.652-664, December 1983.
- [10] R.K. Henderson, Li Ping, and Prof. J.I. Sewell, "Canonical design of integrated ladder filters," IEE Proceedings G - Circuits, Devices and Systems, Vol. 138, No.2, pp.222-228, April 1991.
- [11] J. Mahattanakul, P. Khumsat, W. Surakamponorn, "Ladder-simulation elliptic bandpass active-RC filter structure employing identical resistors" IET Circuits, Devices & Systems, Vol.3, No.4, pp.187-196, April 2009.
- [12] A.K. Singh, "Electronic Devices and Integrated Circuits," Prentice Hall of India, Private Limited 2008.
- [13] E. Sanchez-Sinencio. R. L. Geiger, and H. Nevarez-Lozano, "Generation of continuous-time two integrator loop OTA filter structures," IEEE Trans. Circuits Syst., Vol. 35, pp. 936-946, 1988.
- [14] S. S. Lee, R.H. Zele, D.J. Allstot, and G. Liang, "A Continuous- time current-mode integrator," IEEE Trans. Circ. and Syst., Vol. 38, pp.1236-1238, Oct 1991.
- [15] J. Ram' rez-Angulo, and E. Sanchez-Sinencio, "Active compensation of operational transconductance amplifier filters using partial positive feedback," IEEE Journal of Solid-State Circuits, Vol. sc-25, No.4, pp.1024-1028, August 1990.
- [16] N.P.J. Greer, R.K. Henderson, Li Ping, J.I. Sewell, "Matrix methods for the design of transconductor ladder filters," IEE Proceedings G - Circuits, Devices and Systems, Vol.141, No. 2, pp.89-100, April 1994.
- [17] A.S. Sedra and K.C. Smith, "Microelectronic Circuits" Oxford University, 1991
- [18] B. Razavi, "Fundamentals of Microelectronics," John Wiley and Sons, Inc., 2008.
- [19] C. T. Sah, "Characteristics of the Metal-Oxide-Semiconductor Transistor," IEEE Trans. Electron Devices, Vol.ED-11, pp.324-345, July 1964.
- [20] H. Shichman and D. A. Hodges, "Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits," IEEE J. Solid State Circuits, Vol.SC-3, pp.285-280, Sept.1968.
- [21] K. Martin, "Digital Integrated Circuit Design," Oxford University, 2000.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [22] D. A. Neamen, "Semiconductor Physics and Devices Basic Principles" McGraw-Hill, a business unit of The McGraw-Hill Companies, 2003.
- [23] R. Raut and M. N. S. Swamy, "Modern Analog Filter Analysis and Design," WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim, 2010.
- [24] P. E. Allen and D. R. Holberg, "CMOS Analog Circuit Design," Holt Rinehart and Winston, 1986.
- [25] R. L. Geiger, P. E. Allen, N. R. Strader, "VLSI Design Techniques for Analog and Digital Circuit," McGraw-Hill, 1990
- [26] พิพัฒน์ พรหมมี, "หลักการตัวกรองความถี่อนาล็อก" คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2533
- [27] T. Deliyannis, Yichuang Sun, J.K. Fidler, "Continuous - Time Active Filter Design," London: CRC Press, 1999.
- [28] Stefan Niewiadomski, "Filter Handbook," Heinemann Newnes, 1989.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสำหรับวิเคราะห์วงจรวงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิด  
ชั้นบันไดโดยใช้โอทีเอ

```

EP BP OTA
* DATE: May 21/09
* LOT: T92Y          WAF: 9103
* Temperature_parameters=Default
*****T14Y MOSIS 0.25um*****
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311
+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054
+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8
+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5
+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369
+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195
+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952
+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9
+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013
+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)
.subckt OTA 5 4 8 13 10 11 100
*4 = input-,5 = input+,8 = output+,13 = output+,11 = output-,10 = output-
VDD 1 0 dc 1.5
VSS 9 0 dc -1.5
Rs1 4 0 100Meg
Rs2 5 0 100Meg
M1 7 2 1 1 PMOS1 W=60U L=0.5u
M2 7 7 9 9 NMOS1 W=20U L=0.5u
M3 2 2 1 1 PMOS1 W=60U L=0.5u
M4 2 4 12 9 NMOS1 W=200U L=0.5u
M5 3 3 1 1 PMOS1 W=60U L=0.5u
M6 3 5 12 9 NMOS1 W=200U L=0.5u
M7 6 6 9 9 NMOS1 W=20U L=0.5u
M8 6 3 1 1 PMOS1 W=60U L=0.5u
M9 8 3 1 1 PMOS1 W=60U L=0.5u
M10 8 7 9 9 NMOS1 W=20U L=0.5u
M11 10 6 9 9 NMOS1 W=20U L=0.5u
M12 10 2 1 1 PMOS1 W=60U L=0.5u
M13 11 2 1 1 PMOS1 W=60U L=0.5u
M14 11 6 9 9 NMOS1 W=20U L=0.5u
M15 13 7 9 9 NMOS1 W=20U L=0.5u
M16 13 3 1 1 PMOS1 W=60U L=0.5u
Vb 100 0 dc 0
F1 12 9 Vb 1
.ENDS OTA
.subckt OTA2 5 4 8 13 14 15 16 10 11 100
*4 = input+,5 = input-,8 = output+,13 = output+,11 = output-,10 = output-
VDD 1 0 dc 1.5
VSS 9 0 dc -1.5
Rs1 4 0 100Meg
Rs2 5 0 100Meg
M1 7 2 1 1 PMOS1 W=60U L=0.5u
M2 7 7 9 9 NMOS1 W=20U L=0.5u
M3 2 2 1 1 PMOS1 W=60U L=0.5u
M4 2 4 12 9 NMOS1 W=20U L=0.5u
M5 3 3 1 1 PMOS1 W=60U L=0.5u
M6 3 5 12 9 NMOS1 W=20U L=0.5u
M7 6 6 9 9 NMOS1 W=20U L=0.5u

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M8 6 3 1 1 PMOS1 W=60U L=0.5u
M9 8 3 1 1 PMOS1 W=60U L=0.5u
M10 8 7 9 9 NMOS1 W=20U L=0.5u
M11 10 6 9 9 NMOS1 W=20U L=0.5u
M12 10 2 1 1 PMOS1 W=60U L=0.5u
M13 11 2 1 1 PMOS1 W=60U L=0.5u
M14 11 6 9 9 NMOS1 W=20U L=0.5u
M15 13 7 9 9 NMOS1 W=20U L=0.5u
M16 13 3 1 1 PMOS1 W=60U L=0.5u
M17 14 7 9 9 NMOS1 W=20U L=0.5u
M18 14 3 1 1 PMOS1 W=60U L=0.5u
M19 15 7 9 9 NMOS1 W=20U L=0.5u
M20 15 3 1 1 PMOS1 W=60U L=0.5u
M21 16 7 9 9 NMOS1 W=20U L=0.5u
M22 16 3 1 1 PMOS1 W=60U L=0.5u
Vb 100 0 dc 0
F1 12 9 Vb 1
.ENDS OTA2
.subckt gain5 1 9 10 11 12 13 7
* in + + + - - gain
X1 0 1 1 2 0 0 8 0 6 20 OTA2
X2 0 8 8 0 0 0 0 0 30 OTA2
X3 0 8 8 0 0 0 0 0 40 OTA2
X4 0 8 0 7 0 0 0 0 50 OTA2
X14 0 2 2 9 10 11 0 0 0 105 OTA2
X15 0 1 0 12 13 0 0 0 0 106 OTA2
Ibias 0 120 dc 100u
Vbias 120 0 dc 0
F1 0 20 Vbias 1
F2 0 30 Vbias 1
F3 0 40 Vbias 1
F4 0 50 Vbias .065
F14 0 105 Vbias 1
F15 0 106 Vbias 1
.ENDS gain5
X1 9 0 0 0 1 0 20 OTA
X2 1 0 3 0 1 0 30 OTA
X3 4 0 2 0 1 0 40 OTA
X4 2 0 5 0 2 0 50 OTA
X5 7 0 0 0 2 0 60 OTA
X6 10 0 0 0 6 0 70 OTA
X7 6 0 10 2 1 0 80 OTA
X8 3 4 6 9 0 0 5 gain5
X9 5 7 8 0 4 6 3 gain5
C1 1 0 482.56p
C2 2 0 482.56p
C3 7 0 351p
C4 9 0 351p
C5 4 0 5979.04p
C6 10 0 368.84p
C7 6 0 433.76p
R1 8 0 1
Iin 0 1 ac 1
Ibias 0 100 dc 100u
Vbias 100 0 dc 0
F1 0 20 Vbias 1
F2 0 30 Vbias 1
F3 0 40 Vbias 1
F4 0 50 Vbias 1
F5 0 60 Vbias 1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F6 0 70 Vbias 1  
 F7 0 80 Vbias 1  
 \*Protype ripple=0.177 As=40.2 Ws=3.24 B=1M  
 Iinx 0 111 ac 1  
 R1x 111 0 1  
 C1x 111 0 0.30606336u  
 C4x 311 0 0.30606336u  
 L1x 111 0 0.235809792u  
 L4x 311 411 0.235809792u  
 C2x 111 311 0.017978112u  
 L2x 111 311 4.016894976u  
 C3x 211 311 0.247463424u  
 L3x 111 211 0.2913408u  
 R3x 411 0 0.001  
 Rlx 311 0 1  
 .AC DEC 100 .01k 10000Meg  
 .PROBE  
 .END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 37  
The 37<sup>th</sup> Electrical Engineering Conference  
(EECON-37)

วันที่ 19-21 พฤศจิกายน 2557 ณ โรงแรมพูลแมน ขอนแก่น ราชา ออคิด

Vol.2

CM, EL, CT, CP, DS, PH, BE, GN

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์  
มหาวิทยาลัยขอนแก่น  
KHON KAEN UNIVERSITY

EECON XXXVII

KUT

NANP

PEA

Trinergy

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขั้นบันไดโดยใช้โอทีเอ  
OTA-based Electronically Tunable Elliptic high-order Current-mode Ladder Band-pass Filter

พชร ยิ่งเจริญรัตน์<sup>1</sup> มนตรี สมดุลยกันก<sup>2</sup> และ ทิพนัน พรหมมี<sup>1</sup>

<sup>1</sup>สาขาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง pipat@telecom.kmit.ac.th

<sup>2</sup>สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี montri\_som@rmutr.ac.th

**บทคัดย่อ**

บทความนี้นำเสนอวงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขั้นบันไดโดยใช้โอทีเอ (Operational Transconductance Amplifier : OTA) สามารถทำงานได้ในย่านความถี่สูง วงจรที่นำเสนอใช้รูปแบบการแปลงวงจรรองความถี่ผ่านเป็นวงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง วงจรประกอบไปด้วยอินทิเกรเตอร์ชนิดสูญเสีย และ อินทิเกรเตอร์ชนิดไม่สูญเสีย ผลตอบสนองทางความถี่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ตั้งแต่ประมาณ 100kHz ถึง 10MHz ด้วยการปรับค่ากระแสไบอัสตั้งแต่ 0.15  $\mu\text{A}$  ถึง 1500  $\mu\text{A}$  วงจรรองแถบความถี่ผ่านที่นำเสนอใช้ไฟเลี้ยง  $\pm 1.5\text{V}$  และใช้พลังงาน 7.74mW อีกทั้งใช้ตัวเก็บประจุต่อลงกราวด์โดยไม่ใช้ตัวต้านทาน และเหมาะสำหรับการสร้างวงจรรวม ค่าความเพี้ยนทางฮาร์มอนิกวัดค่าได้ต่ำกว่า 1% ตลอดช่วงการทำงาน ผลการจำลองการทำงานด้วย PSPICE ใช้เทคโนโลยี TSMC 0.18 $\mu\text{m}$  มีความสอดคล้องกับการคำนวณทางทฤษฎี

**คำสำคัญ:** วงจรรองความถี่อันดับสูง, Elliptic, แถบความถี่ผ่าน, โอทีเอ

**Abstract**

This paper presents Elliptic high-order current-mode ladder band-pass filter based on OTA-C that can be operated in high frequency. High-order band pass filter is designed based on Elliptic Ladder band-pass filter prototype. The proposed filter contains lossy and lossless integrators. The frequency responses of band-pass filter can be electronically tuned between around 100kHz and 10MHz by adjusting bias current form 0.15  $\mu\text{A}$  to 1500  $\mu\text{A}$  with 7.74mW of dynamic power consumption along tuning the bias current. The circuit used 1.5 V power supply and used of ground capacitors which suit to integrated circuit. THD of band-pass filter can be obtained less than 1% along the operating frequencies. PSPICE simulation results are carried out to confirm the theory by using TSMC 0.18 $\mu\text{m}$  CMOS technology.

**Keywords:** High-order filter, Elliptic, Band-pass, OTA-C

**1. บทนำ**

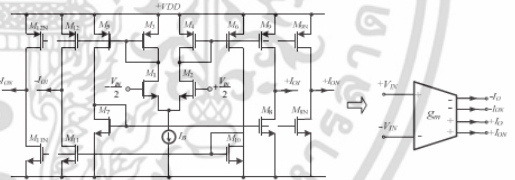
การออกแบบวงจรรองความถี่สมัยใหม่ วงจรต้องมีประสิทธิภาพ หมายถึง มีผลตอบสนองทางความถี่ที่แม่นยำ ปรับค่าได้ และ ใช้อุปกรณ์น้อยกว่า ซึ่งหมายถึงวงจรมีขนาดเล็กลงด้วย บทความนี้จึงมุ่งเน้น ใช้อุปกรณ์แอททิพมาแทนที่ อุปกรณ์พาสซีฟ โดยใช้วงจรรองความถี่ผ่านแบบพาสซีฟ RLC Elliptic ขั้นบันไดปลายปิดคู่ (Doubly Terminated) [1-2] เป็นต้นแบบ ในการแปลงเป็น วงจรรองแถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขั้นบันไดโดยใช้โอทีเอ [3-5]

วงจรรองความถี่ในปัจจุบัน ถูกนำเสนอจากวงจรรายพานกระแสหลายเอาต์พุต (MOCC) [6] ต่อร่วมกับตัวต้านทาน แต่มีข้อเสียคือ ใช้อุปกรณ์พาสซีฟมากเกินไป และทำงานในย่านความถี่สูงได้ไม่คั่นก้อป แอมป์และมอสทรานซิสเตอร์ [7-10] ถูกนำเสนอด้วยโครงสร้างที่ซับซ้อน และการปรับค่าทรานสคอนดักแตนซ์ ( $g_m$ ) ที่ยุ่งยาก ซึ่งต้องปรับจากโครงสร้างภายในของตัวมอสทรานซิสเตอร์ [11] จากความยุ่งยากของวงจรที่ถูกนำมาเสนอมาในอดีต บทความนี้จึงเลือกใช้อีโอทีเอ ซึ่งปรับค่าทรานสคอนดักแตนซ์ได้จากกระแสไบอัส วงจรถูกสร้างขึ้นจากโอทีเอทั้งหมด 7 ตัว แบ่งเป็นอินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว อินทิเกรเตอร์ชนิดไม่สูญเสีย 5 ตัว [12] และตัวเก็บประจุต่อลงกราวด์ทั้งหมด 7 ตัว วงจรที่นำเสนอมีข้อดีหลายข้อเช่น ใช้อุปกรณ์พาสซีฟจำนวนน้อย ใช้ไฟเลี้ยงต่ำ ใช้พลังงานต่ำ และปรับค่าทางอิเล็กทรอนิกส์ได้กว้างสามารถใช้อุปกรณ์ในท้องตลาด หรือ พัฒนาเป็นวงจรรวมได้ ผลการจำลองการทำงานมีความสอดคล้องกับทฤษฎี

**2. ทฤษฎีและหลักการ**

**2.1 การสร้างอินทิเกรเตอร์โดยใช้โอทีเอ**

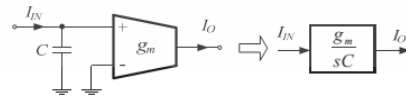
รูปที่ 1 แสดงโครงสร้างภายในของจิมอสโอทีเอหลายเอาต์พุต (Multiple-Output OTA)



รูปที่ 1 โครงสร้างภายในของจิมอสโอทีเอหลายเอาต์พุต

การสร้างอินทิเกรเตอร์ไม่กลับเฟสชนิดไม่สูญเสียจากโอทีเอ ทำได้โดยการต่ออินพุตลบลงกราวด์และต่อตัวเก็บประจุที่อินพุตบวกลงกราวด์ แสดงดังรูปที่ 2 จากการวิเคราะห์ห้วงจรรูปที่ 2 ด้วย KCL จะได้สมการถ่ายโอนกระแสดังนี้

$$\frac{I_{O+}}{I_{IN}} = \frac{g_m}{sC} \tag{1}$$



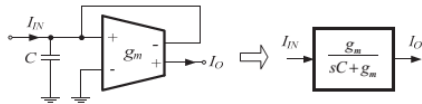
รูปที่ 2 อินทิเกรเตอร์ชนิดไม่สูญเสียโดยใช้โอทีเอ

การสร้างอินทิเกรเตอร์ชนิดสูญเสียจากโอทีเอ ทำได้โดยนำเอาต์พุตลบป้อนกลับมายังอินพุตบวก ของอินทิเกรเตอร์ ชนิดไม่สูญเสีย แสดงดัง

EL013

รูปที่ 3 จากกรวิเคราะห์ห้วงจรรูปที่ 3 ด้วย KCL จะได้สมการถ่ายโอน กระแสดังนี้

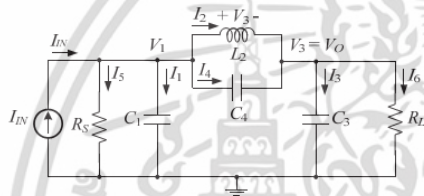
$$\frac{I_O}{I_{IN}} = \frac{g_m}{sC + g_m} \quad (2)$$



รูปที่ 3 อินทิเกรเตอร์ชนิดสูญเสียดำเนินโดยใช้อิทธิพล

3. วงจรกรองแถบความถี่ผ่าน Elliptic อันดับสูง

วงจรกรองแถบความถี่ผ่านอันดับสูง ถูกสร้างขึ้นจากอินทิเกรเตอร์ ชนิดสูญเสียดำเนินและไม่สูญเสียดำเนิน โดยใช้อิทธิพล ด้วยโครงสร้างวงจรกรองแถบ ความถี่ผ่าน Elliptic ดั้งเดิม โดยใช้รูปแบบการแปลงโครงข่าย (Network Transform) [13] จากวงจรกรองความถี่ต่ำผ่านแบบแพสซีฟ RLC Elliptic ขึ้นบนไดโพลเทอมินัล (Doubly Terminated) ดั้งเดิม แสดง ดังรูปที่ 4

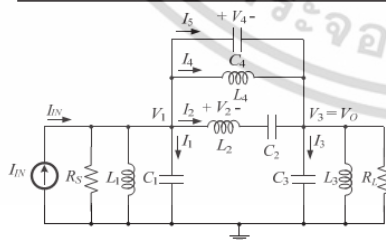


รูปที่ 4 แบบจำลองวงจรกรองความถี่ผ่าน Elliptic ขึ้นบนไดโพลเทอมินัล

ทำการแปลงขดลวดเหนี่ยวนำ และตัวเก็บประจุ ในรูปที่ 4 ตามตาราง ที่ 1 จะได้วงจรกรองแถบความถี่ผ่าน Elliptic ดั้งเดิม ดังรูปที่ 5

ตารางที่ 1 รูปแบบการแปลง RLC [13]

LP prototype	Denormalized BP



รูปที่ 5 แบบจำลองวงจรกรองแถบความถี่ผ่านแบบแพสซีฟ RLC Elliptic

พิจารณากระแสและแรงดันของวงจรกรองแถบความถี่ผ่าน Elliptic ในรูปที่ 5 สามารถเขียนความสัมพันธ์ระหว่างกระแสและแรงดันโดยใช้อิทธิพลวิเคราะห์ด้วย KCL แสดงสมการได้ดังนี้

$$I_1 = I_{IN} - I_2 - I_4 - I_5 - V_1 / sL_1 - V_1 / R_S \quad (3)$$

$$I_2 = \frac{V_2}{sL_2} \quad (4)$$

$$I_3 = I_2 + I_4 + I_5 - \frac{V_3}{sL_3} - \frac{V_3}{R_L} \quad (5)$$

$$I_4 = \frac{V_4}{sL_4} \quad (6)$$

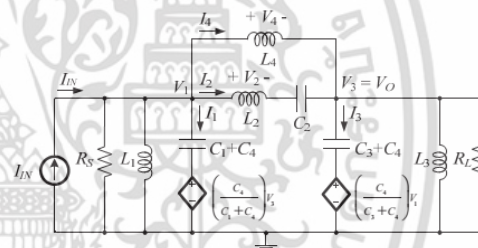
$$V_1 = \frac{I_{IN} - I_2 - I_4 - V_1 / sL_1 - V_1 / R_S + V_3}{s(C_1 + C_4)} + V_3 \frac{C_4}{C_1 + C_4} \quad (7)$$

$$V_2 = V_1 - V_3 - \frac{I_2}{sC_2} \quad (8)$$

$$V_3 = \frac{I_2 + I_4 - V_3 / sL_3 - V_3 / R_L + V_1}{s(C_3 + C_4)} + V_1 \frac{C_4}{C_3 + C_4} \quad (9)$$

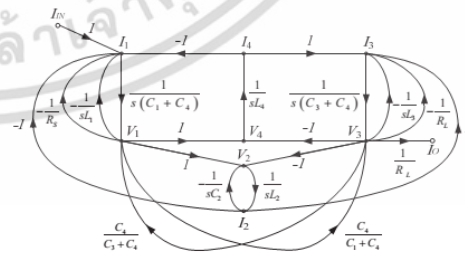
$$V_4 = V_1 - V_3 = V_2 + \frac{I_2}{sC_2} \quad (10)$$

จากสมการที่ (3)-(10) สามารถอธิบายโดยเขียนเป็นวงจรที่แปลงรูป วงจรใหม่ โดยตัวเก็บประจุ C\_4 ถูกเลื่อนให้กลายเป็นตัวเก็บประจุตัวใหม่ (C\_1+C\_4) และ (C\_3+C\_4) ต่อร่วมกับแหล่งจ่ายไม่อิสระ แสดงดังรูปที่ 6



รูปที่ 6 แบบจำลองวงจรกรองแถบความถี่ผ่าน Elliptic ที่ผ่านการแปลง

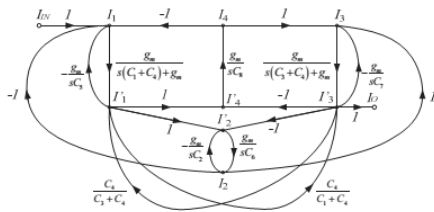
จากวงจรรูปที่ 6 สามารถเขียนกราฟการไหลสัญญาณ (Signal Flow Graph: SFG) ในรูปของตัวแปรกระแส และแรงดันดังรูปที่ 7 จากนั้นทำการแปลงแรงดันให้อยู่ในรูปกระแสทั้งหมด โดยการ Normalized ด้วยค่าทรานสคอนดักแตนซ์ เพื่อให้วงจรทำงานในรูปแบบกระแส และเพื่อให้ การถอดการออกแบบ จะกำหนดให้ R\_S=R\_L=1/g\_m แสดงดังรูปที่ 8



รูปที่ 7 SFG ของวงจรกรองแถบความถี่ผ่าน Elliptic

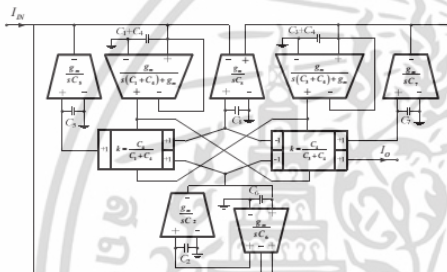
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 37 (EECON-37) 19 – 21 พฤศจิกายน 2557 มหาวิทยาลัยขอนแก่น



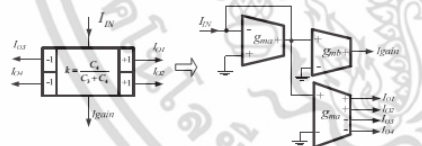
รูปที่ 8 Normalized SFG ของวงจรกรองแอมความถี่ผ่าน Elliptic

จากรูปที่ 8 พบว่าเกิดการป้อนสัญญาณมาจาก จุด  $I_1'$  และ  $I_3'$  สลับกันผ่านเกน ( $k$ ) ที่เป็นอัตราส่วนของตัวเก็บประจุ และ ทำการแปลงจากขดลวดเหนี่ยวนำ ( $L_1, L_2, L_3, L_4$ ) เป็นตัวเก็บประจุ ( $C_5, C_6, C_7, C_8$ ) ตามลำดับ เพื่อสามารถนำไปออกแบบด้วยวงจรอินทิเกรเตอร์รูปแบบกระแสได้ ซึ่งวงจรรูปแบบกระแสมีข้อดีคือทำการบวกลบสัญญาณได้ง่าย เพียงทำการต่อเอาท์พุทกระแสร่วมกันเท่านั้น วงจรกรองแอมความถี่ผ่านแบบ Elliptic ที่นำเสนอจึงสามารถออกแบบได้ดังรูปที่ 9



รูปที่ 9 วงจรกรองแอมความถี่ผ่าน Elliptic อันดับสูง ที่นำเสนอ

วงจรจะประกอบด้วยวงจรอินทิเกรเตอร์แบบสูญเสีย 2 ชุด อินทิเกรเตอร์แบบไม่สูญเสีย 5 ชุด วงจรแยกกระแสปรับค่าอัตราขยาย ซึ่งมีพอร์ตเอาท์พุทหลายพอร์ต ประกอบด้วยเอาต์พุทบวก เอาต์พุทลบ และ เอาต์พุทเกน ( $k$ ) แสดงดังรูปที่ 10



รูปที่ 10 วงจรแยกกระแสปรับค่าอัตราขยาย

จากรูปที่ 10 สามารถปรับอัตราขยายกระแสได้จากค่าทรานสคอนดักแตนซ์  $g_{m1}$  และ  $g_{m2}$  ซึ่งเป็นอัตราส่วนกันดังสมการที่ (11) ซึ่งสามารถปรับค่าอัตราขยายกระแสได้จากกระแสไบอัสของโอทีเอตัวที่สอง

$$k = \frac{g_{mb}}{g_{mu}} \quad (11)$$

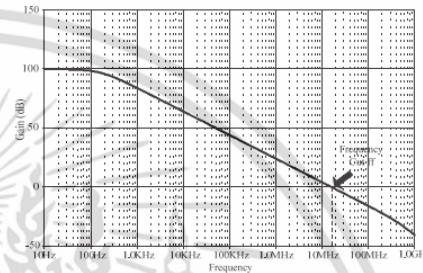
4. ผลการจำลองการทำงาน

ผลการจำลองการทำงานด้วย PSPICE โดยใช้แบบจำลอง TSMC 0.18 $\mu$ m ทรานซิสเตอร์ที่ประกอบเป็นโอทีเอ ในรูปที่ 1 โดยค่า W/L ของทรานซิสเตอร์แสดงดังตารางที่ 2

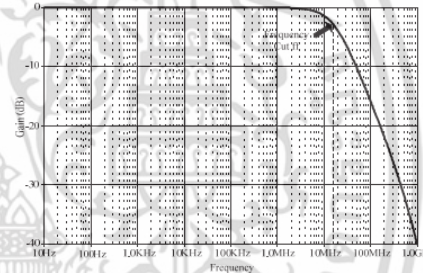
ตารางที่ 2 ค่า W/L ของทรานซิสเตอร์ภายใน OTA

Transistor	W( $\mu$ m)	L( $\mu$ m)
M3,M4,M5,M6,M9,M12	30	0.25
M1,M2,M7,M8,M10,M11	10	0.25

ในกรณีของโอทีเอที่ใช้เป็นแกนในรูปที่ 10 เพื่อให้ค่าทรานสคอนดักแตนซ์ ( $g_{mb}$ ) มีค่าต่ำ ถ้าทำการปรับกระแสค่าเพียงอย่างเดียวจะทำให้โอทีเอทำงานในความถี่สูงได้ไม่ดี จึงต้องกำหนดให้ทรานซิสเตอร์ M1, M2 จะมีค่า  $W=1\mu$ m และ  $L=0.25\mu$ m และ M3, M4 จะมีค่า  $W=50\mu$ m และ  $L=0.25\mu$ m โดยใช้กระแสไบอัสเท่ากับ  $5\mu$ A เป็นกรณีพิเศษ ส่วนโอทีเออีกสองตัว ( $g_{mb}$ ) จะไบอัสด้วยกระแส  $100\mu$ A

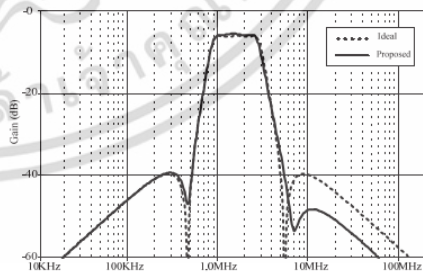


รูปที่ 11 ผลตอบสนองทางแมกนิจูดของโอทีเออินทิเกรเตอร์ชนิดไม่สูญเสีย



รูปที่ 12 ผลตอบสนองทางแมกนิจูดของโอทีเออินทิเกรเตอร์ชนิดสูญเสีย

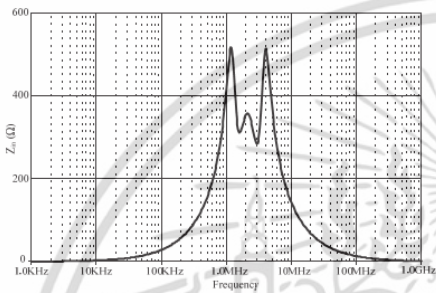
จากรูปที่ 11 และ 12 แสดงผลการตอบสนองทางความถี่ของวงจรอินทิเกรเตอร์ชนิดไม่สูญเสีย และ ชนิดสูญเสีย โดยกำหนดค่า  $C=10$ pF และกระแสไบอัสเท่ากับ  $100\mu$ A พบว่าความถี่ตอบสนองของอินทิเกรเตอร์ทั้งสองชนิดมีค่าเท่ากับ  $16$ MHz ทั้งสองวงจร



รูปที่ 13 ผลตอบสนองทางแมกนิจูดวงจรกรองแอมความถี่ผ่าน Elliptic ที่นำเสนอในรูปที่ 9 เมื่อเทียบกับวงจรต้นแบบ รูปที่ 6

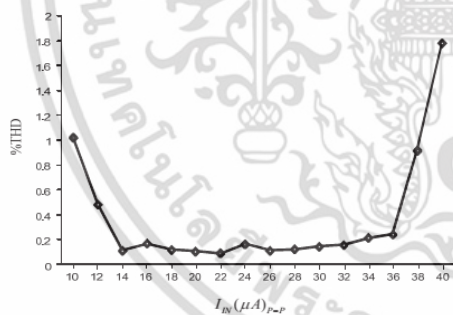
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปรียบเทียบผลการตอบสนองของวงจรกรองแถบความถี่ผ่าน Elliptic โดยใช้โอทีเอทีเอ็นำเสนอด้วยรูปที่ 9 โดยใช้ตัวเก็บประจุ  $(C_1+C_4)=12\text{pF}$ ,  $C_2=10\text{pF}$ ,  $(C_3+C_6)=12\text{pF}$ ,  $C_5=10\text{pF}$ ,  $C_7=10\text{pF}$  และ  $C_8=100\text{pF}$  กับวงจรกรองความถี่ผ่าน Elliptic แบบขั้นบันได ดันแบบในรูปที่ 6 โดยเลือกใช้ตัวเก็บประจุ และ ขดลวดเหนี่ยวนำ  $C_1=11\text{nF}$ ,  $C_2=10\text{nF}$ ,  $C_3=11\text{nF}$ ,  $L_1=10\text{nH}$ ,  $L_2=10\text{nH}$ ,  $L_3=10\text{nH}$ ,  $L_4=100\text{nH}$  และ  $R_s=R_L=1\Omega$  ตามลำดับแสดงดังรูปที่ 13 พบว่ามีความคลาดเคลื่อนที่บริเวณ Stop-band อยู่เล็กน้อย ขณะที่ช่วง Pass-band มีค่าใกล้เคียงกับ วงจรดันแบบ ส่วนอินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่านที่ นำเสนอ แสดงดังรูปที่ 14 พบว่ามีค่าอิมพีแดนซ์ต่ำประมาณต่ำมาก ในช่วง Stop-band แต่ในช่วง Pass-band จะมีค่าประมาณ 300-500Ω



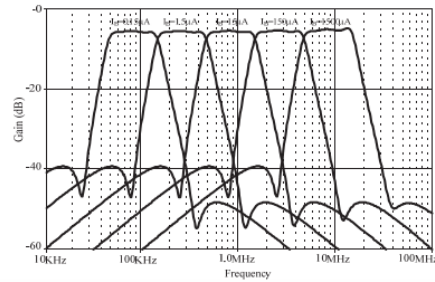
รูปที่ 14 อินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Elliptic เมื่อปรับค่ากระแสไบอัส ( $I_B$ ) เป็น 100μA

รูปที่ 15 แสดงค่าความเพี้ยนทางฮาร์มอนิก (THD) ของวงจรกรอง แถบความถี่ผ่านที่นำเสนอสามารถวัดได้โดยกำหนดค่ากระแสไบอัส  $I_B=100\mu\text{A}$  ป้อนสัญญาณอินพุต 2MHz ปรับค่าแอมพลิจูดของอินพุต ค่า THD สามารถวัดได้ต่ำกว่า 1.8%



รูปที่ 15 ค่าความเพี้ยนทางฮาร์มอนิก ของวงจรกรองแถบความถี่ผ่านที่นำเสนอ โดย กำหนดค่ากระแสไบอัส  $I_B=100\mu\text{A}$

ในการปรับค่าการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน Elliptic ที่นำเสนอ สามารถปรับค่าได้ทางอิเล็กทรอนิกส์โดยการปรับกระแสไบอัส  $I_B$  [0.15, 1.5, 15, 150, 1500] μA ผลตอบสนองทาง ความถี่สามารถปรับค่าได้ในช่วงกว้างตั้งแต่ 10 kHz ถึง 10MHz ดังแสดง ในรูปที่ 14 พบว่าผลการตอบสนองทางขนามีความสอดคล้องกับทฤษฎี



รูปที่ 16 ผลตอบสนองทางเมกนิจูดของวงจรกรองแถบความถี่ผ่าน Elliptic ที่นำเสนอ เมื่อปรับค่ากระแสไบอัส ( $I_B$ )

5. สรุป

วงจรที่นำเสนอใช้วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟ RLC Elliptic ขั้นบันไดหลายปิกคู่ เป็นต้นแบบ ในการแปลงเป็นวงจรกรอง แถบความถี่ผ่าน Elliptic อันดับสูง รูปแบบกระแสชนิดขั้นบันไดโดยใช้ โอทีเอ ประกอบด้วยโอทีเอแบบอินทิเกรเตอร์ชนิดสูญเสีย อินทิเกรเตอร์ชนิดไม่สูญเสีย และ วงจรแยกกระแสปรับค่าอัตราขยายโดยใช้ อัตราส่วนค่าทรานสคอนดักแตนซ์ ของโอทีเอสองตัว ผลตอบสนองทาง ความถี่สามารถปรับค่าได้ในช่วงกว้างตั้งแต่ 100 kHz ถึง 10MHz โดย ปรับกระแสไบอัสตั้งแต่ 0.15 ถึง 1500 μA และ ใช้พลังงานต่ำ 7.74mW

6. เอกสารอ้างอิง

- [1] L. P. Huelsman, "Active and Analog Filter Design" McGraw-Hill, Inc., International Edition, 1993.
- [2] A. R. Sedra and P. O. Brackett: Filter Theory and Design: Active and Passive. Beaverton, Oregon: Matrix Publishers, 1978
- [3] A. C. M. de Queiroz, L. P. Caloba, and E. Sanchez-Sinencio, "Signal flow graph OTA-C integrated Filters," Proc. ISCAS, 1988, pp. 2165- 2168, 1988.
- [4] M. A. Tan and R. Schaumann, "Simulating General Parameter LC-ladder filters for monolithic realizations with only transconductance elements and grounded capacitors," IEEE Trans. Circuits and Syst., vol. CAS-36, no. 2, pp. 299-307, 1989.
- [5] J. Ramirez-Angulo, and E. Sanchez-Sinencio, "Active compensation of operational transconductance amplifier filters using partial positive feedback," IEEE J. Solid State Circ., vol. SC-25, no. 4, pp. 1024-1028, Aug. 1990.
- [6] J. Wu, E. El-Masry, "Current-mode ladder filters using multiple output current conveyors." IEE Proc., Circuits Devices Syst., Vol. 143, no. 4, pp.218 – 222, Aug. 1996.
- [7] G. Jacobs, D. Allstot, R. Brodersen, P. Gray, "Design techniques for MOS switched capacitor ladder filters," IEEE Transactions on circuits and systems, vol.25,no12, pp.1014-1021, 1978.
- [8] T. S. Fiez, D. J. Allstot, "CMOS switched-current ladder filters. IEEE Journal of Solid-State Circuits," vol.25, no.6, pp.1360-1367, 1990.
- [9] S. S. Lee, D. J. Allstot, "CMOS Continuous-Time Current-Mode Filters for High-Frequency Applications," Proc. IEEE, Vol. 28, no. 3., March 1993.
- [10] A. Kumar Singh "Electronic Devices and Integrated Circuits," Prentice Hall of India Private Limited, 2008.
- [11] E. Sanchez-Sinencio, R. L. Geiger, and H. Nevarez-Lozano, "Generation of continuous-time two integrator loop OTA filter structures," IEEE Trans. Circuits Syst., Vol. 35, pp. 936-946, 1988.
- [12] S. S. Lee, R.H. Zele, D.J. Allstot, and G. Liang, "A Continuous-time current-mode integrator," IEEE Trans. Circ. and Syst., vol. 38, pp. 1236-1238, Oct. 1991.
- [13] T. Deliyannis, Y. Sun and J. K. Fidler, "Continuous - Time Active Filter Design," London: CRC Press., 1999.

## ประวัติผู้เขียน

ชื่อ-นามสกุล	นายพสธร ยิ่งเจริญรัตน์
วัน เดือน ปีเกิด	13 เมษายน 2535
ที่อยู่	1104/338 ถ.พัฒนาการ เขต สวนหลวง กทม. 10250
ประวัติการศึกษา	2556 วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้