

วงจรกรองแถบความถี่ผ่านขั้นบันได CHEBYSHEV รูปแบบกรงหส โดยใช้
ซีมอส

CMOS-BASED CURRENT-MODE CHEBYSHEV LADDER BAND-PASS
FILTER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาคณะเทคโนโลยีวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2559

KMITL-2016-EN-M-010-050

วงจรรองแถบความถี่ผ่านชั้นบันได CHEBYSHEV รูปแบบกระแส โดยใช้
ซีมอส

**CMOS-BASED CURRENT-MODE CHEBYSHEV LADDER BAND-PASS
FILTER**



พันธกานต์ แสงแก้ว
PANTAGARN SAENGAEW

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2559

KMITL-2016-EN-M-010-050

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS-BASED CURRENT-MODE CHEBYSHEV LADDER BAND-PASS FILTER

PANTAGARN SAENKAEW



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2016

KMITL-2016-EN-M-010-050

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2016

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

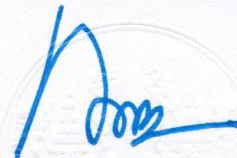
หัวข้อวิทยานิพนธ์ วงจรกรองแถบความถี่ผ่านขั้นบันได Chebyshev รูปแบบกระแสโดยใช้ซีมอส
Thesis Title CMOS-based Current-mode Chebyshev Ladder Band-pass Filter
นักศึกษา นายพันธกานต์ แสงแก้ว
รหัสประจำตัว 57601143
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมโทรคมนาคม
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.พิพัฒน์ พรหมมี
หมายเลขวิทยานิพนธ์ KMITL-2016-EN-M- 010-050

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.สมเกียรติ	ฤกษ์วัลญญู	
ผศ.ดร.มนตรี	คำเงิน	
รศ.ดร.มนตรี	ศิริปรัชญานันท์	
ผศ.ดร.สิรภาพ	ตู้ประกาย	
รศ.ดร.พิพัฒน์	พรหมมี	

วัน / เดือน/ ปี ที่สอบ วันอังคารที่ 5 กรกฎาคม พ.ศ. 2559 เวลา 10.00-12.00 น.
สถานที่สอบ ณ อาคารเฉลิมพระเกียรติ ห้อง HM-301

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

คณบดี คณะวิศวกรรมศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น วันที่ 5 กรกฎาคม พ.ศ. 2559
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรรองแถบความถี่ผ่านชั้นบันได Chebyshev รูปแบบกระแส โดยใช้ซีมอส
นักศึกษา	นายพันธกานต์ แสงแก้ว
รหัสประจำตัว	57601143
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2559
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. พิพัฒน์ พรหมมี

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรรองแถบความถี่ผ่าน Chebyshev อันดับหก รูปแบบกระแสชนิดชั้นบันไดโดยใช้มอสทรานซิสเตอร์ ด้วยโครงสร้างของอินทิเกรเตอร์แบบสูญเสีย แบบไม่สูญเสีย และตัวเก็บประจุแบบต่อลงกราวด์หกตัว โดยดัดแปลงจากวงจร RLC ต้นแบบ อีกทั้งยังไม่ได้ตัวต้านทานภายนอกต่อร่วมในวงจร อุปกรณ์ที่นำเสนอสร้างโดยใช้เทคโนโลยีซีมอส TSMC 0.25 μ m ผลตอบสนองทางความถี่สามารถควบคุมได้ด้วยการปรับกระแสไบอัส ตั้งแต่ 1 μ A ถึง 100 μ A โดยมีย่านความถี่ใช้งานตั้งแต่ 100 kHz ถึง 50 MHz วงจรที่นำเสนอใช้ไฟเลี้ยงเท่ากับ 1.5 V ใช้พลังงานประมาณ 7 mW ความเพี้ยนทางฮาร์มอนิกต่ำโดยยืนยันคุณสมบัติของวงจรด้วยโปรแกรม PSPICE พบว่ามีความสอดคล้องกับวงจรต้นแบบเป็นอย่างดี

Thesis Title	CMOS-based Current-mode Chebyshev Ladder Band-pass Filter
Student	Mr.Pantagarn Saengkaew
Student ID.	57601143
Degree	Master of Engineering
Program	Telecommunications Engineering
Year	2016
Thesis Advisor	Assoc. Prof. Dr. Pipat Prommee

ABSTRACT

This thesis presents a CMOS-based Chebyshev current-mode ladder band-pass filter (BPF). The integrator building blocks (lossy and lossless) with 6 grounded capacitors are used to realize the BPF based on RLC prototype. The CMOS TSMC 0.25 μ m technology is used for verifying the filter performances. Frequency response can be tuned through bias currents from 1 μ A to 100 μ A for obtaining the tunable pass-band between 100 kHz and 50 MHz. Low power supply 1.5 V is used and achieving the low dynamic power consumption and low THD. All results are carried-out by PSpice which good agreements with the RLC prototype.

กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณอาจารย์ เพื่อนร่วมงาน บุคคลและองค์กรที่มีส่วนช่วยเหลือในการทำวิทยานิพนธ์นี้ให้สำเร็จลุล่วงลงได้ ดังรายนามดังนี้

ขอขอบพระคุณบิดา มารดา ผู้อบรมเลี้ยงดู ให้การศึกษา สนับสนุน ให้กำลังใจ และเป็นตัวอย่างที่ดีต่อผู้เขียนตลอดมา

ขอขอบพระคุณรองศาสตราจารย์ ดร.พิพัฒน์ พรหมมี อาจารย์ที่ปรึกษาที่ได้กรุณาให้โอกาสแก่ผู้เขียนเสมอมา ตลอดจนคำปรึกษาในการทำงานวิจัย และรวมถึงการอบรมสั่งสอน ให้แนวคิดในเรื่องการศึกษาและการดำเนินชีวิต รวมถึงการเป็นแบบอย่างที่ดีแก่ผู้เขียน

ขอขอบพระคุณ นายเทิดศักดิ์ กั่นโต นายธรรณินทร์ ต่ายสวัสดิ์ และ นายพสธร ยิ่งเจริญรัตน์ ที่ให้คำปรึกษา แนะนำ และให้ความช่วยเหลือต่างๆ จนทำให้วิทยานิพนธ์นี้สำเร็จลงได้

ผู้เขียนหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์เล่มนี้คงมีประโยชน์ต่อผู้อ่าน และสามารถนำไปใช้พัฒนาต่อได้ในอนาคต หากมีข้อผิดพลาดประการใด ผู้เขียนขออภัยมา ณ ที่นี้ด้วย

พันธกานต์ แสงแก้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VI
สารบัญตาราง.....	VIII

บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์.....	1
1.3 ขอบเขตวิทยานิพนธ์.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีการทำงานของวงจรที่เกี่ยวข้อง.....	3
2.1 บทนำ.....	3
2.2 เทคโนโลยีของมอสทรานซิสเตอร์.....	3
2.2.1 โครงสร้างของมอสทรานซิสเตอร์.....	3
2.2.2 สัญลักษณ์ของมอสทรานซิสเตอร์.....	8
2.2.3 การทำงานของมอสทรานซิสเตอร์.....	9
2.3 เทคโนโลยีซีมอส.....	14
2.4 วงจรสะท้อนกระแส.....	14
2.4.1 วงจรสะท้อนกระแสแบบพื้นฐานที่ทำจากมอสทรานซิสเตอร์.....	15
2.5 หลักการพื้นฐานของวงจรกรองสัญญาณ.....	16
2.5.1 วงจรกรองแถบความถี่ผ่าน.....	16
2.6 การแปลงโครงข่าย.....	17
2.6.1 การแปลงโครงข่ายจากวงจรกรองความถี่ต่ำผ่านไปเป็นวงจรกรองแถบ ความถี่ผ่าน.....	17
2.6.2 องค์ประกอบของการแปลงโครงข่ายจากวงจรกรองความถี่ต่ำผ่านไปเป็น วงจรกรองแถบความถี่ผ่าน.....	19
2.7 การประมาณค่าฟังก์ชันตัวกรอง.....	20
2.7.1 การประมาณค่าแบบเซปีเซฟ.....	21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.8 ความไวตัวกรองตัวกรอง.....	25
บทที่ 3 งานวิจัยที่เกี่ยวข้อง.....	27
3.1 ผลงานวิจัยที่เกี่ยวข้อง.....	27
บทที่ 4 ผลการจำลองการทำงาน.....	35
4.1 บทนำ.....	35
4.2 ทฤษฎีและหลักการ.....	35
4.2.1 วงจรอินทิเกรเตอร์โดยใช้ออสซิลเลชันซิสเตอร์.....	35
4.2.2 วงจรอินทิเกรเตอร์โดยใช้ออสซิลเลชันซิสเตอร์ที่ไม่สมพงค์กัน.....	38
4.3 วงจรกรองแถบความถี่ผ่านอันดับหก.....	39
4.4 ผลการจำลองการทำงาน.....	44
บทที่ 5 บทสรุปและข้อเสนอแนะ.....	50
5.1 สรุป.....	50
5.2 ข้อเสนอแนะ.....	50
เอกสารอ้างอิง.....	51
ภาคผนวก.....	53
ประวัติผู้เขียน.....	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 สัญลักษณ์ของ PMOS และ NMOS ในโหมดการทำงานต่างๆ.....	9
2.2 รูปแบบการแปลงองค์ประกอบจากวงจรรองความถี่ต่ำผ่านไปเป็นวงจรรองแถบ ความถี่ผ่าน.....	19
2.3 ค่าอุปกรณ์สำหรับวงจรรองความถี่ต่ำผ่านเซปีเซฟ มีค่าการกระเพื่อมเท่ากับ $0.1dB$	24
2.4 ค่าอุปกรณ์สำหรับวงจรรองความถี่ต่ำผ่านเซปีเซฟ มีค่าการกระเพื่อมเท่ากับ $0.5dB$	25
2.5 ค่าอุปกรณ์สำหรับวงจรรองความถี่ต่ำผ่านเซปีเซฟ มีค่าการกระเพื่อมเท่ากับ $1dB$	25
4.1 รูปแบบการแปลง RLC จาก LP เป็น BP.....	40
5.1 ตารางการเปรียบเทียบวิทยานิพนธ์ฉบับนี้กับหลักการที่เคยนำเสนอในอดีต.....	50



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และตั้ง **viii** อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างของมอสทรานซิสเตอร์.....	3
2.2 ความสัมพันธ์ระหว่างค่าความจุ C กับแรงดัน V.....	4
2.3 โครงสร้างของมอสทรานซิสเตอร์ชนิด NMOS.....	5
2.4 โครงสร้างของมอสทรานซิสเตอร์ชนิด PMOS.....	5
2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ที่โหนดชนิดเอ็นแซนแนล.....	6
2.6 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ที่โหนดชนิดพีแซนแนล.....	6
2.7 โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชันโหนดชนิดเอ็นแซนแนล.....	7
2.8 โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชันโหนดชนิดพีแซนแนล.....	7
2.9 สัญลักษณ์ของมอสทรานซิสเตอร์ชนิด P และ N.....	8
2.10 มอสทรานซิสเตอร์ในสถานะอิ่มตัว.....	11
2.11 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันที่ขาเกต.....	12
2.12 ความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนกับซอส.....	12
2.13 โครงสร้างของเทคโนโลยีซีมอส.....	14
2.14 (ก) หลักการของการสะท้อนกระแส (ข) แรงดันเป็นสัดส่วนกับรากที่สองของกระแส (ค) วงจรสะท้อนกระแสที่ทำจากมอสทรานซิสเตอร์.....	15
2.15 ระบบของวงจรกรองสัญญาณ.....	16
2.16 คุณสมบัติของตัวกรองแถบความถี่ผ่าน.....	17
2.17 ตัวกรองแถบความถี่ผ่านอันดับสอง (ก) ตำแหน่งโพล-ซีโร (ข) คุณสมบัติการสูญเสีย.....	18
2.18 การแปลงวงจรกรองความถี่ต่ำผ่านไปเป็นวงจรกรองแถบความถี่ผ่าน (ก) (ข).....	19
2.19 วงจรกรองความถี่ต่ำผ่านอันดับสาม.....	20
2.20 วงจรกรองแถบความถี่ผ่าน.....	21
2.21 ขั้นตอนการออกแบบวงจรกรอง.....	21
2.22 ค่าของ $C_n^2(\omega)$ เมื่อ $n=1,2,3,4$	23
2.23 ผลตอบสนองทางขนาดแบบเชบีเชฟ เมื่อ $\varepsilon=1, H_{\max}=1$ และ $n=2,5,10$	23
3.1 วงจรกรองแถบความถี่ผ่าน RLC ต้นแบบ.....	27
3.2 วงจร CMOS OTA รูปแบบกระแสของวงจรไบควอดแบบที่ 1.....	28
3.3 วงจรกรองแถบความถี่ผ่านอันดับหกรูปแบบกระแสชนิดขั้นบันได.....	28
3.4 ผลตอบสนองของวงจรกรองความถี่ผ่าน Chebyshev อันดับหก.....	29
3.5 วงจรกรองแถบความถี่ผ่าน RLC อันดับหกรูปแบบกระแสต้นแบบ.....	29
3.6 การต่อตัวเก็บประจุขนานกับขดลวดเหนี่ยวนำ.....	30
3.7 การต่อตัวเก็บประจุนุกรมกับขดลวดเหนี่ยวนำ.....	30
3.8 วงจรสายพานกระแสรุ่นที่สอง.....	31
3.9 วงจรกรองแถบความถี่ผ่านอันดับหกรูปแบบกระแสโดยใช่วงจรสายพานกระแสรุ่นที่สอง.....	31
3.10 ผลตอบสนองของวงจรกรองแถบความถี่ผ่านอันดับหกรูปแบบกระแส โดยใช่วงจรสายพาน กระแส.....	32

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.11 วงจรกรองแถบความถี่ผ่าน RLC อันดับหกชนิดขั้นบันได.....	32
3.12 รูปแบบการแปลงตัวเก็บประจุต่อขนานกับขดลวดเหนี่ยวนำไปเป็น CDBAs.....	33
3.13 รูปแบบการแปลงตัวเก็บประจุต่ออนุกรมกับขดลวดเหนี่ยวนำไปเป็น CDBAs.....	33
3.14 วงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs.....	34
3.15 ผลตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs.....	34
4.1 บล็อกอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator).....	36
4.2 บล็อกอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator).....	36
4.3 (ก) วงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์ (ข) วงจรเสมือนจากแบบ จำลองสัญญาณขนาดเล็กและบล็อกไดอะแกรม.....	37
4.4 (ก) วงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้มอสทรานซิสเตอร์ (ข) วงจรเสมือนจากแบบ จำลองสัญญาณขนาดเล็กและบล็อกไดอะแกรม.....	38
4.5 วงจรกรองความถี่ต่ำผ่านแบบขั้นบันไดอันดับสามต้นแบบ.....	39
4.6 วงจรกรองแถบความถี่ผ่านแบบขั้นบันไดอันดับหกต้นแบบ.....	40
4.7 (ก) กราฟการไหล (Signal Flow Graph: SFG) ของวงจรกรองแถบความถี่ผ่านแบบขั้นบันได อันดับหกต้นแบบ (ข) Normalized SFG ของรูปที่ 4.7 (ก) ในรูปแบบกระแส.....	42
4.8 วงจรกรองแถบความถี่ผ่านอันดับหกที่นำเสนอ.....	42
4.9 วงจรรวมของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ.....	43
4.10 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก ในรูปที่ 4.6 และรูปที่ 4.9.....	44
4.11 อินพุทอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกเมื่อปรับค่ากระแส ไบอัส $I_B=100\mu A$	45
4.12 ค่าความเพี้ยนทางฮาร์มอนิกของวงจรกรองแถบความถี่ผ่านที่นำเสนอโดยกำหนดค่า กระแส ไบอัส $I_B=100\mu A$	45
4.13 ผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ เมื่อปรับค่ากระแสไบอัส (I_B).....	46
4.14 กรุปดีเลย์ของวงจรกรองแถบความถี่ผ่านอันดับหกที่นำเสนอ เมื่อปรับค่ากระแส ไบอัส $I_B [1,10,100] \mu A$	46
4.15 การป้อนสัญญาณอินพุตของวงจรกรองแถบความถี่ผ่านอันดับหก เมื่อปรับค่ากระแส ไบอัส $I_B=100\mu A$	47
4.16 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก มีค่า กระเพื่อมเท่ากับ $0.1dB$ ในรูปที่ 4.6 และรูปที่ 4.9.....	48
4.17 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก มีค่า กระเพื่อมเท่ากับ $1dB$ ในรูปที่ 4.6 และรูปที่ 4.9.....	49

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรรองความถี่เป็นวงจรพื้นฐานในการออกแบบวงจรโทรคมนาคม และวงจรรีเลย์ทรอนิกส์ต่างๆ ซึ่งได้รับการคิดค้นและพัฒนาอย่างต่อเนื่อง เช่น การออกแบบวงจรรองความถี่อันดับหนึ่ง [1-2] การออกแบบวงจรรองความถี่อันดับสอง [3-4] โดยเป็นที่ทราบกันดีว่าวงจรรองความถี่อันดับสูงจะมีประสิทธิภาพดีกว่าอันดับต่ำ เช่น สามารถรองความถี่ได้แม่นยำกว่า วงจรรองความถี่แบบแอกทีฟที่อันดับสูงถูกสร้างขึ้นจากแบบจำลอง RLC [5-7] ทำงานในรูปแบบแรงดัน แต่เป็นที่ทราบกันดีว่าวงจรรองความถี่ที่ทำงานในรูปแบบกระแสมีศักยภาพที่สูงกว่า เช่น ผลตอบสนองทางความถี่สูงกว่า มีขนาดเล็กกว่า ใช้ไฟเลี้ยงต่ำกว่า การออกแบบให้วงจรรองความถี่ทำงานในรูปแบบกระแสจึงเป็นแนวทางที่ได้รับความนิยมอย่างแพร่หลาย

ในอดีตวงจรรองความถี่ผ่านรูปแบบกระแสอันดับสูงด้วยเทคนิคต่างๆถูกนำเสนอ วงจรรองความถี่ผ่าน Chebyshev อันดับสูงชนิดขึ้นบันไดถูกนำเสนอจากออปแอมป์ (Op-amps) และมอสทรานซิสเตอร์ [8-11] ด้วยโครงสร้างที่ซับซ้อน โอทีเอ (OTAs) [12] ถูกนำเสนอแต่ก็ยังมีจำนวนตัวเก็บประจุต่อลงกราวด์มากเกินไป วงจรสายพานกระแสหลายเอาต์พุต (MOCC) [13] ต่อร่วมกับตัวต้านทานถูกนำเสนอแต่มีข้อเสียคือ ใช้อุปกรณ์พาสซีฟมากเกินไป และทำงานในย่านความถี่สูงได้ไม่ดีนัก วงจรรองความถี่ผ่าน Chebyshev อันดับ 6 โดยใช้การคาสเคดของวงจรรองไบควอต [14] ซึ่งก็ยังไม่เหมาะที่จะทำงานในย่านความถี่ VHF

จากปัญหาต่างๆของวงจรรองความถี่ที่ถูกนำเสนอมาในอดีต วงจรรองความถี่ผ่าน Chebyshev อันดับหกปรับค่าได้รูปแบบกระแสชนิดขึ้นบันไดโดยใช้เทคโนโลยีซีมอสระดับทรานซิสเตอร์จึงถูกนำเสนอในบทความนี้ วงจรถูกสร้างโดยใช้อินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว อินทิเกรเตอร์ชนิดไม่สูญเสีย 4 ตัว และตัวเก็บประจุต่อลงกราวด์ 6 ตัว ทำให้มีข้อดีมากขึ้น เช่น ใช้อุปกรณ์น้อยลง ใช้ไฟเลี้ยงต่ำ ใช้พลังงานต่ำ และปรับค่าทางอิเล็กทรอนิกส์ได้กว้าง ทำงานในย่านความถี่สูงได้ดี วงจรประกอบด้วยทรานซิสเตอร์เพียง 33 ตัว ผลการจำลองการทำงานมีความสอดคล้องกับทฤษฎี และจากวงจรรองความถี่ที่ถูกนำเสนอสามารถนำไปประยุกต์ใช้ในวงจรรองความถี่ VHF ทั่วไป เช่นใน IF ภาครับของระบบโทรทัศน์ และด้วยคุณสมบัติด้านการปรับค่าได้ทำให้สามารถนำไปประยุกต์ใช้ในย่าน AM หรือ FM ของเครื่องรับวิทยุได้อีกด้วย

1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์

สำหรับวิทยานิพนธ์ เรื่อง วงจรรองความถี่ผ่านขึ้นบันได Chebyshev รูปแบบกระแสโดยใช้ซีมอส มีวัตถุประสงค์ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. สังเคราะห์และออกแบบวงจรรวมด้านอนาล็อก โหมดกระแส ที่มีวงจรมีไม่ซับซ้อน และมีขนาดเล็ก โดยใช้มอสทรานซิสเตอร์
2. ออกแบบวงจรกรองแถบความถี่ผ่านโดยใช้บล็อกแอกทีฟให้มีประสิทธิภาพมากขึ้นจากการนำเสนอในอดีต ซึ่งสามารถปรับค่าทางอิเล็กทรอนิกส์ได้

1.3 ขอบเขตวิทยานิพนธ์

วิทยานิพนธ์นี้นำเสนอวงจรกรองแถบความถี่ผ่านขั้นบันได Chebyshev รูปแบบกระแสโดยใช้ซีมอส วงจรถูกสร้างโดยใช้ อินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว และอินทิเกรเตอร์ชนิดไม่สูญเสีย 4 ตัว และตัวเก็บประจุต่อลงกราวด์ 6 ตัว ทำให้มีข้อดีมากขึ้น เช่น ใช้อุปกรณ์พาสซีฟแบบต่อกราวด์จำนวนน้อย วงจรทำงานระดับทรานซิสเตอร์ ใช้จำนวนทรานซิสเตอร์น้อย ผลการจำลองการทำงานมีความสอดคล้องกับทฤษฎี และจากวงจรที่ถูกนำเสนอสามารถนำไปประยุกต์ใช้ในวงจรกรองในย่านความถี่ VHF ทั่วๆไป เช่นใน IF ภาครับของระบบโทรทัศน์ และ ด้วยคุณสมบัติด้านการปรับค่าได้ทำให้สามารถนำไปประยุกต์ใช้ในย่าน AM หรือ FM ของเครื่องรับวิทยุ ได้อีกด้วย

1.4 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บท ดังต่อไปนี้

บทที่ 1 กล่าวถึง ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์ ขอบเขตของวิทยานิพนธ์

บทที่ 2 กล่าวถึง ทฤษฎีที่เกี่ยวข้อง ประกอบด้วย

บทที่ 3 กล่าวถึง งานวิจัยที่เกี่ยวข้อง เพื่อนำมาเปรียบเทียบกับวิทยานิพนธ์นี้

บทที่ 4 กล่าวถึง วงจรกรองแถบความถี่ผ่านขั้นบันได Chebyshev รูปแบบกระแสโดยใช้ซีมอส ประกอบด้วย วงจรอินทิเกรเตอร์โดยใช้มอสทรานซิสเตอร์ วงจรกรองแถบความถี่ผ่านอันดับหก ผลการจำลองการทำงาน

บทที่ 5 กล่าวถึง บทสรุปและข้อเสนอแนะ

บทที่ 2

ทฤษฎีการทำงานของวงจรถูกที่เกี่ยวข้อง

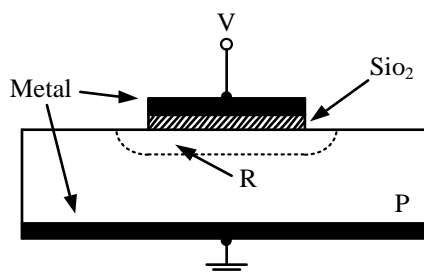
2.1 บทนำ

ในบทนี้จะกล่าวถึงอุปกรณ์ทางอิเล็กทรอนิกส์ นั่นก็คือมอสทรานซิสเตอร์ (Metal Oxide Semiconductor : MOS transistor) โดยจะกล่าวถึงโครงสร้างของมอสทรานซิสเตอร์ สามารถแบ่งชนิดของมอสทรานซิสเตอร์ได้เป็นแบบเอ็นฮานซ์มีนซ์ และดีพลีชัน ซึ่งแต่ละชนิดยังแบ่งออกได้เป็นแบบ PMOS และ NMOS โดยแตกต่างกันที่การไบอัส โดยมอสทรานซิสเตอร์จะประกอบด้วยขา 4 ขา คือ ขาเดรน ขาเกต ขาซอส และขาบอดี (บัลค) มอสทรานซิสเตอร์สามารถแบ่งการทำงานออกเป็น 3 ช่วง คือ ช่วงไม่นำกระแส (Cut-off region) ช่วงนำกระแสไม่อิ่มตัว (Triode Region) และช่วงนำกระแสอิ่มตัว (Saturation region) เทคโนโลยีซีมอส (Complementary MOS : CMOS) เป็นการอธิบายถึงโครงสร้างของซีมอส โดยโครงสร้างของ CMOS จะประกอบด้วย PMOS และ NMOS ในส่วนของหัวขั้ววงจรถูกที่อนกระแสนั้น จะกล่าวถึงทฤษฎีและหลักการของวงจรถูกที่อนกระแสนี้ทำจากมอสทรานซิสเตอร์ เนื่องจากวิทยานิพนธ์นี้เป็นการออกแบบวงจรถูกที่อนกระแสนี้ผ่านชั้นบันได Chebyshev รูปแบบกระแสโดยใช้ซีมอส จึงกล่าวถึง หลักการพื้นฐานของวงจรถูกที่อนกระแสนี้ โดยจะอธิบายหลักการพื้นฐานของวงจรถูกที่อนกระแสนี้ และคุณสมบัติของวงจรถูกที่อนกระแสนี้ผ่านชั้นบันได ในหัวข้อการแปลงโครงข่าย (Network Transform) จะเป็นการกล่าวถึงการแปลงอุปกรณ์พาสซีฟจากวงจรถูกที่อนกระแสนี้ไปเป็นวงจรถูกที่อนกระแสนี้ และสุดท้ายเป็นการกล่าวถึงการประมาณค่าฟังก์ชันตัวกรอง เป็นการอธิบายทฤษฎีการประมาณค่าฟังก์ชันตัวกรองแบบเชบิเชฟ (Chebyshev)

2.2 เทคโนโลยีของมอสทรานซิสเตอร์

2.2.1 โครงสร้างของมอสทรานซิสเตอร์

พิจารณาโครงสร้างที่ถูกแสดงในรูปที่ 2.1 มันเป็นการซ้อนทับกันหลายๆชั้น จากบนลงล่าง ประกอบด้วยชั้นของโลหะ ซิลิกอนออกไซด์ (SiO_2 เป็นฉนวนอย่างดี) ซิลิกอนชนิดพี และชั้นโลหะต่อลงกราวด์ มันถูกเรียกว่า Metal-oxide-semiconductor (MOS) structure หรือโครงสร้างของมอสทรานซิสเตอร์



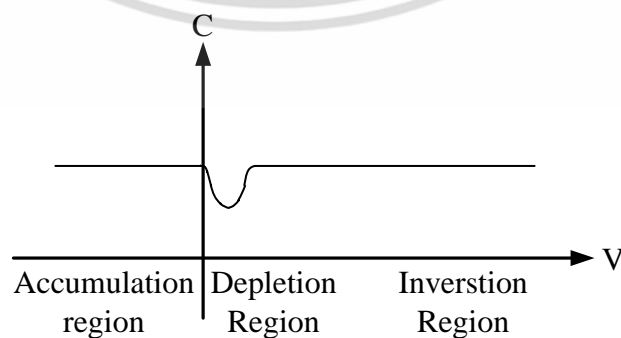
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.1 โครงสร้างของมอสทรานซิสเตอร์ [17] ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ V เป็นลบ ดังนั้นสนามไฟฟ้าจะถูกสร้างให้ตรงข้ามกับชั้นไดออกไซด์ ซึ่งจะดึงดูดประจุบวก (holes) สู่อุณหภูมิ R ได้ชั้นโลหะด้านบน (รูปที่ 2.1) ดังนั้นประจุลบจะถูกเก็บในชั้นโลหะด้านบน และประจุบวกอยู่ใน R อุปกรณ์นี้จะประพฤติตัวเป็นตัวเก็บประจุ (C) มีขนาดดังสมการ

$$C = \epsilon_{ox} \frac{A}{l} \quad (2.1)$$

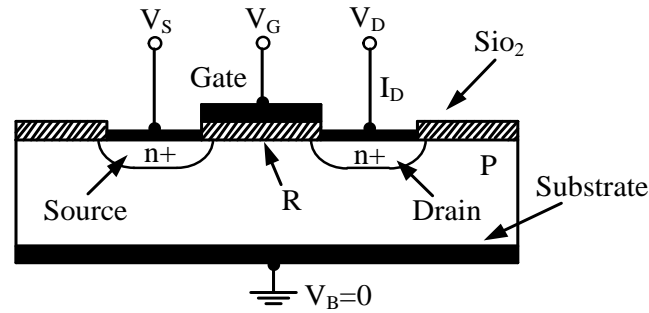
ในสมการที่ (2.1) ϵ_{ox} เป็นค่าความยินยอม (permittivity) ของซิลิกอนไดออกไซด์ โดย $\epsilon_{ox} = \epsilon_0 K_{ox} \cong 0.35 \text{ pF/cm}$ ที่ K_{ox} เป็นค่าคงที่ของชั้นซิลิกอนไดออกไซด์ ชั้นซิลิกอนชนิดพีอยู่ระหว่าง R และชั้นโลหะด้านล่างประพฤติตัวเป็นตัวต้านทาน ดังนั้นโครงสร้างโดยรวมจำลองตามตัวเก็บประจุแบบสูญเสีย

ต่อไปให้ V เป็นแรงดันบวกค่าน้อยๆในรูปที่ 2.1 สนามไฟฟ้าทำให้โฮลเคลื่อนที่ ผลที่ตามมาคือประจุลบใน R จะถูกคลายออกมา และไม่มีประจุลบอยู่ในบริเวณ R ซึ่งเรียกว่า ช่องทางเดินกระแส (Depletion Layer) ประจุบวกจะถูกเก็บอยู่ที่ชั้นไฟฟ้าด้านบน และจะเป็นเหมือนตัวเก็บประจุ สำหรับค่า V น้อยมากๆ ($v \ll IV$) เมื่อค่า V เพิ่มขึ้น ความร้อนที่เกิดจากโฮลและอิเล็กตรอนก็เพิ่มขึ้น ในสารกึ่งตัวนำถ้าสนามไฟฟ้าสร้างจาก V ที่เป็นบวกอย่างเพียงพอ จะสามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปใน R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่งประจุบวกจะรวมตัวอยู่ที่ชั้นโลหะด้านบน และประจุลบ (อิเล็กตรอน) จะอยู่ที่ชั้นของผิวหน้า จากสมการที่ (2.1) l เป็นความหนาของ SiO_2 และ C จะมีค่าเท่ากัน ไม่ว่า V จะเป็นบวกหรือลบ ถ้า V เป็นบวกน้อยๆจะอยู่ในย่าน Deletion Region โดยค่า C ในเทอมของ V ดังรูปที่ 2.2 จะแบ่งได้ 3 Regions คือ Accumulation Region Deletion Region และ Inversion Region โดยรูปที่ 2.3 จะแสดงโครงสร้างของมอสทรานซิสเตอร์ ซึ่งจะมี $n+$ อยู่ในสารกึ่งตัวนำชนิดพี 2 ตัว ด้านซ้ายเรียกว่าซอส (Source) ด้านขวาเรียกว่าเดรน (Drain) โลหะชั้นบนสุดจะเรียกว่าเกต (Gate) และด้านล่างสุดซึ่งต่อกับกราวด์จะเรียกว่าซับสเตรท (Substrate) หรือ บัค (Bulk) โดยแรงดันที่ต่อกับซอส คือ V_S แรงดันที่ต่อกับเดรน คือ V_D แรงดันที่ต่อกับเกต คือ V_G และแรงดันที่ต่อกับบัค คือ V_B



รูปที่ 2.2 ความสัมพันธ์ระหว่างค่าความจุ C กับแรงดัน V [17]

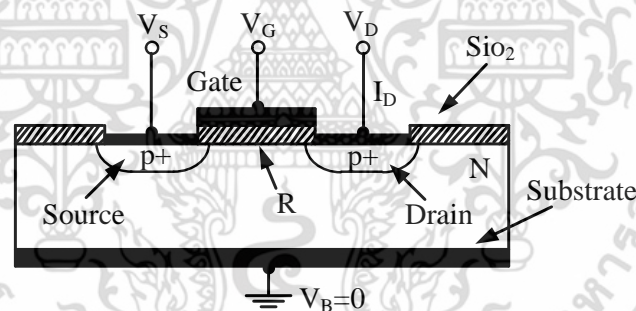
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 โครงสร้างของมอสทรานซิสเตอร์ชนิด NMOS [17]

NMOS ประกอบด้วย สารกึ่งตัวนำชนิด n^+ 2 ชุดอยู่บนฐานรอง สารกึ่งตัวนำนี้ถูกเรียกว่า ซอส และเดรน ระหว่างพื้นผิวของซอสและเดรนจะมีแผ่นซิลิกอนไดออกไซด์บางๆ ด้านบนของแผ่นซิลิกอนไดออกไซด์ จะมีโพลิซิลิกอน ถูกเรียกว่าเกต และมีชั้นสเตรทที่เป็นสารกึ่งตัวนำชนิดพี (P-type)

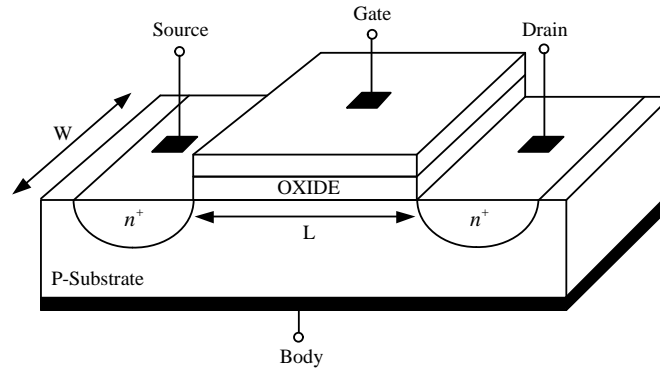
PMOS ประกอบด้วย สารกึ่งตัวนำชนิด p^+ 2 ชุด สารกึ่งตัวนำนี้ถูกเรียกว่า ซอส และเดรน ระหว่างพื้นผิวของซอสและเดรนจะมีแผ่นซิลิกอนไดออกไซด์บางๆ ด้านบนของแผ่นซิลิกอนไดออกไซด์ จะมีโพลิซิลิกอน ถูกเรียกว่าเกต และมีชั้นสเตรทที่เป็นสารกึ่งตัวนำชนิดเอ็น (N-type)



รูปที่ 2.4 โครงสร้างของมอสทรานซิสเตอร์ชนิด PMOS [17]

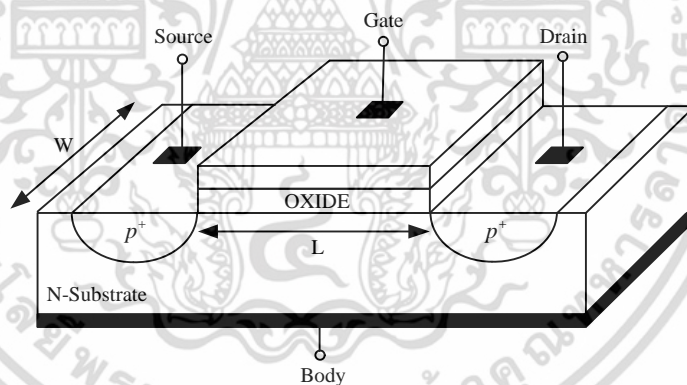
สามารถแบ่งลักษณะการทำงานได้ 2 แบบ คือ มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode Transistor) และมอสทรานซิสเตอร์แบบดีพลีชั่นโหมด (Depletion Mode Transistor) โดยจะมีคุณสมบัติทางไฟฟ้าต่างกัน สามารถแบ่งออกเป็น 4 แบบดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



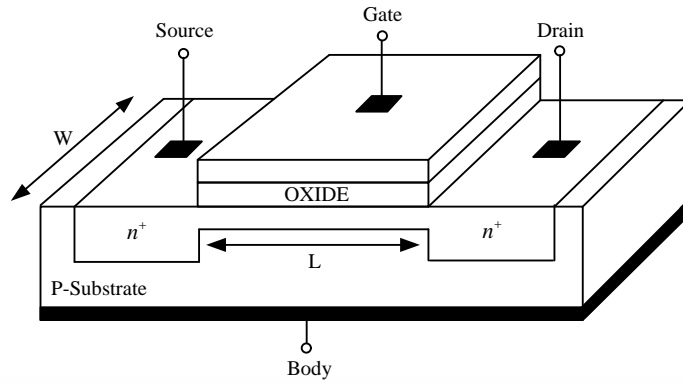
รูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชนแนล [18]

รูปที่ 2.5 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชนแนล (N-channel Enhancement Mode MOS Transistor) โครงสร้างจะประกอบไปด้วยฐานรองชนิดพี (p-substrate) มีอิเล็กโทรดที่เดรนและซอสต่อกับฐานรองที่มีสารกึ่งตัวนำชนิดเอ็น แต่สารกึ่งตัวนำจะไม่เชื่อมต่อกันเหมือนประเภทดีพลีชัน แต่จะเคลือบด้วยซิลิกอนไดออกไซด์ เป็นฉนวนบนฐานรอง แล้วต่อเข้ากับโลหะอิเล็กโทรด ซึ่งระหว่างเดรนและซอสจะเรียกว่าแชนแนล โดยความยาวของแชนแนล (Channel Length) คือ L และความกว้างของแชนแนล (Channel Width) คือ W



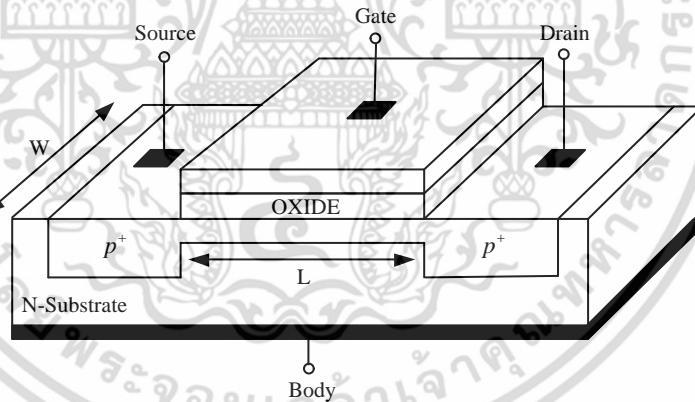
รูปที่ 2.6 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดพีแชนแนล [18]

รูปที่ 2.6 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดพีแชนแนล (P-channel Enhancement Mode MOS Transistor) โครงสร้างจะประกอบไปด้วยฐานรองชนิดเอ็น (n-substrate) มีอิเล็กโทรดที่เดรนและซอสต่อกับฐานรองที่มีสารกึ่งตัวนำชนิดพี และเคลือบด้วยซิลิกอนไดออกไซด์ เป็นฉนวนบนฐานรอง แล้วต่อเข้ากับโลหะอิเล็กโทรด



รูปที่ 2.7 โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชันโหมดชนิดเอ็นแชนแนล [18]

รูปที่ 2.7 มอสทรานซิสเตอร์แบบดีพลีชันโหมดชนิดเอ็นแชนแนล (N-channel Depletion Mode MOS Transistor) โครงสร้างจะประกอบไปด้วยฐานรองชนิดพี (p-substrate) เรียกว่าบอดี้ (Body) ซึ่งเป็น Single Crystal Silicon Wafer มีอิเล็กโทรดต่อที่เดรนและซอส ซึ่งสารกึ่งตัวนำชนิดเอ็นที่มีความหนาแน่นสูง เชื่อมต่อช่องทางเดินกระแสเดรนและซอสด้วยสารกึ่งตัวนำชนิดเอ็นที่มีความหนาแน่นต่ำ จะเรียกว่าแชนแนล และเคลือบด้วยซิลิกอนไดออกไซด์เป็นฉนวน แล้วจึงวางโลหะอิเล็กโทรดเกตบนซิลิกอนไดออกไซด์

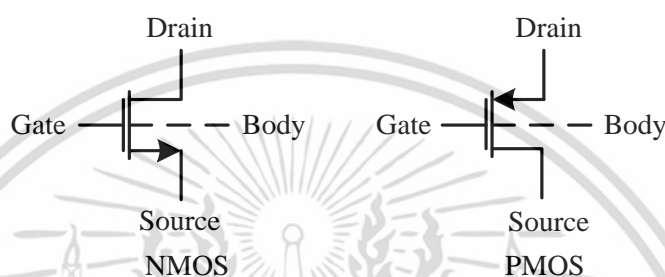


รูปที่ 2.8 โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชันโหมดชนิดพีแชนแนล [18]

รูปที่ 2.8 มอสทรานซิสเตอร์แบบดีพลีชันโหมดชนิดพีแชนแนล (P-channel Depletion Mode MOS Transistor) โครงสร้างจะประกอบไปด้วยฐานรองชนิดเอ็น (n-substrate) เรียกว่าบอดี้ มีอิเล็กโทรดต่อที่เดรนและซอส ซึ่งสารกึ่งตัวนำชนิดเอ็น เชื่อมต่อช่องทางเดินกระแสเดรนและซอสด้วยสารกึ่งตัวนำชนิดเอ็นที่มีความหนาแน่นต่ำ จะเรียกว่าแชนแนล และเคลือบด้วยซิลิกอนไดออกไซด์เป็นฉนวน แล้วจึงวางโลหะอิเล็กโทรดเกตบนซิลิกอนไดออกไซด์

2.2.2 สัญลักษณ์ของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์แบ่งได้ 2 ชนิด คือ มอสทรานซิสเตอร์ชนิด P และ มอสทรานซิสเตอร์ชนิด N โดยสามารถดูได้จากสัญลักษณ์ของหัวลูกศรที่ขาซอส ถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็นมอสทรานซิสเตอร์ชนิด P แต่ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็นมอสทรานซิสเตอร์ชนิด N และสามารถดูทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือขา Bulk ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็นมอสทรานซิสเตอร์ชนิด P แต่ถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็นมอสทรานซิสเตอร์ชนิด N

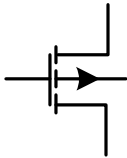
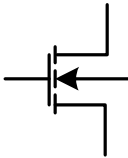
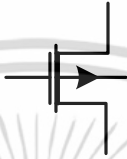







รูปที่ 2.9 สัญลักษณ์ของมอสทรานซิสเตอร์ชนิด P และ N [17]

มอสทรานซิสเตอร์สามารถแบ่งตามประเภทการทำงานได้ 2 ประเภท คือ ดีพลีชันมอสทรานซิสเตอร์ (Depletion MOS Transistor) และชนิดเอ็นฮานเม้นท์มอสทรานซิสเตอร์ (Enhancement MOS Transistor) และแต่ละชนิดยังสามารถแบ่งออกเป็น P-Channel (PMOS) และ N-Channel (NMOS) โดยโครงสร้างของ PMOS และ NMOS จะแตกต่างกัน จะแสดงไว้ในตารางที่ 2.1

จากตารางที่ 2.1 สัญลักษณ์ในภาพ (ก)-(ซ) สามารถอธิบายได้ดังนี้ ภาพ (ก) และ (จ) เป็น Enhancement NMOS โดยภาพ (ก) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} \neq 0$ ส่วนภาพ (จ) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} = 0$ ภาพ (ข) และ (ฉ) เป็น Enhancement PMOS โดยภาพ (ข) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} \neq 0$ ส่วนภาพ (ฉ) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} = 0$ ภาพ (ค) และ (ช) เป็น Depletion NMOS โดยภาพ (ค) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} \neq 0$ ส่วนภาพ (ช) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} = 0$ ภาพ (ง) และ (ซ) เป็น Depletion PMOS โดยภาพ (ง) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} \neq 0$ ส่วนภาพ (ซ) แรงดันระหว่างขาบอดี้กับขาซอส $V_{BS} = 0$

ตารางที่ 2.1 สัญลักษณ์ของ PMOS และ NMOS ในโหมดการทำงานต่างๆ [19]

MODE	PMOS	NMOS
Enhancement	 (ก)	 (ข)
Depletion	 (ค)	 (ง)
Enhancement	 (จ)	 (ฉ)
Depletion	 (ช)	 (ซ)

2.2.3 การทำงานของมอสทรานซิสเตอร์

พิจารณารูปที่ 2.4 ขั้วของซอสและฐานรองจะถูกต่อลงกราวด์ $V_S = 0$ และขาเดรนมีไฟเลี้ยงต่ำ เมื่อพิจารณากระแสเดรน (I_D) ซึ่งให้แรงดันที่ขาเกต (V_G) เพิ่มขึ้นเรื่อยๆ ในทางบวก จะเห็นได้ว่าที่ขาเกตมีฉนวนกันด้วยชั้นซิลิกอนไดออกไซด์ (SiO_2) ทำให้กระแสเกต (I_G) ไม่ไหลผ่าน n^+ ของขาเดรน ส่วนซับสเตรท (Substrate) เป็นชนิด P จากทฤษฎีสารกึ่งตัวนำ P-N Junction เมื่อซับสเตรทเป็นกราวด์ และแรงดันที่ขาเดรนมากกว่าศูนย์ ($V_D > 0$) ซึ่งเป็น Reverse Bias ในขณะที่ $V_G = 0$ และ $I_D = 0$

เมื่อทำให้แรงดันที่ขาเกตเพิ่มขึ้น ($V_G > 0$) จะทำให้บริเวณ R เกิดช่องว่าง และทำให้

$I_D = 0$ ซึ่งเป็น Reverse Bias และในทางตรงกันข้าม ถ้า แรงดันที่ขาเกต $V_G < 0$ ทำให้เกิดการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคลื่อนที่ของอิเล็กตรอนบริเวณ R โดยชั้นที่มีอิเล็กตรอนเคลื่อนที่อยู่เรียกว่า แชนแนล (Channel) หรือ Inversion layer ทำให้ขาซอสกับขาเดรนเชื่อมต่อกัน ซึ่งเดรนจะเป็นบวกเมื่อเทียบกับซอส ดังนั้น อิเล็กตรอนจึงไหลจากซอสไปยังเดรน ทำให้กระแสเดรน $I_D > 0$ แรงดันที่ขาเกต (V_G) มีค่าน้อยๆ เพื่อใช้ในการสร้างแชนแนลที่เรียกว่า Threshold Voltage (V_T)

อิเล็กตรอนในแชนแนลนั้น ส่วนใหญ่เกิดจากสนามไฟฟ้าโดยแรงดัน V_G อิเล็กตรอนจากขาซอส และบางส่วนจากขาเดรน เมื่อ $V_G > 0$ ขาเดรนและฐานรองจะอยู่ในสภาวะ Reverse bias ซึ่งอิเล็กตรอนจะเคลื่อนที่ออกจากขาเดรนได้ยาก

เมื่อเกิดความต่างศักย์ระหว่างปลายทั้งสองข้างของแชนแนล อิเล็กตรอนในแชนแนลจะถูกดึงดูดไปที่ขาเดรน จึงทำให้อิเล็กตรอนเคลื่อนที่แบบไม่มีทิศทาง โดยเคลื่อนที่ไม่สม่ำเสมอ ซึ่งเกิดจากการไหลของกระแส เมื่อ V_G มีค่าน้อยๆ ทำให้แชนแนลประพุดิตัวเป็นตัวต้านทาน ดังสมการ

$$I_D = \frac{V_D}{R} \quad (2.2)$$

โดยความต้านทานของแชนแนลมีค่าดังสมการ

$$R = \frac{L}{W \mu_n |Q_n|} \quad (2.3)$$

โดย μ_n คือ ค่าความคล่องของอิเล็กตรอน Q_n คือ ความเข้มข้นของประจุอิเล็กตรอนในแชนแนล และแรงดันที่ขาเกตมีสองเทอมคือ $(V_G - V_T)$ ได้ดังสมการ

$$Q = -C_{ox} (V_G - V_T) \quad (2.4)$$

โดย $C_{ox} = \frac{\epsilon_{ox}}{l}$ คือ ค่าความจุ (ต่อหนึ่งหน่วยพื้นที่) ของชั้นออกไซด์ที่กั้นระหว่างขาเกตกับแชนแนล ซึ่งใช้ในกรณีของ V_D มีค่าน้อยๆ ($V_D \ll (V_G - V_T)$) ได้ดังสมการ

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T) V_D \quad (2.5)$$

เมื่อมอสทรานซิสเตอร์แสดงตัวเป็นความต้านทาน ซึ่งถูกควบคุมด้วย V_G ได้ดังสมการ

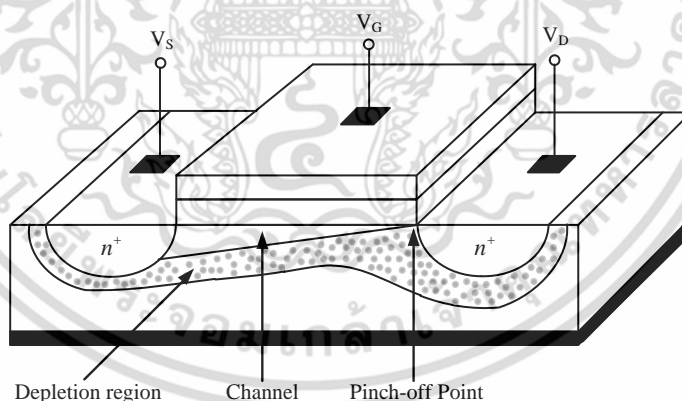
$$R = \left(\mu_n C_{ox} \frac{W}{L} (V_G - V_T) \right)^{-1} \quad (2.6)$$

เมื่อ V_D เพิ่มขึ้น ศักดาของแชนแนลที่ขาซอสมีค่าเป็น 0 และที่ขาเดรนมีค่าเป็น V_D และสมมติให้ค่าแรงดันเฉลี่ยในแชนแนลมีค่าเท่ากับ $V_D/2$ ทำให้ค่าแรงดันเฉลี่ยระหว่างขาเกตกับแชนแนลมีค่าเป็น $(V_G - V_D/2)$ แล้วนำไปแทน V_G ในสมการ (2.5) ได้ดังสมการ

$$I_D = \mu_n C_{ox} \frac{W}{L} \left(V_G - V_T - \frac{V_D}{2} \right) V_D \quad (2.7)$$

ซึ่งในกรณีที่ $V_D < (V_G - V_T)$ โดยเรียกช่วงการทำงานของมอสทรานซิสเตอร์ช่วงนี้ว่า Linear region หรือ Triode region หรือ Ohmic region

เมื่อ $V_D > (V_G - V_T)$ พิจารณารูปที่ 2.10 แสดงค่าศักดาเปลี่ยนแปลงภายในแชนแนล และปริมาณความเข้มข้นของประจุที่ Q_n ค่อยๆลดลงเมื่อเข้าใกล้ขาเดรน แรงดันที่ขาเดรนมีค่าเท่ากับ $V_D = V_G - V_T$ ทำให้แรงดันระหว่างขาเกตกับแชนแนลมีค่าไม่เพียงพอที่จะคงสภาพเดิมของแชนแนล Depletion region จะแผ่ไปรอบๆขาซอส ขาเดรน และแชนแนล ดังแสดงในรูป 2.10 ซึ่งจะเรียกปรากฏการณ์นี้ว่า Pinch-off จะสังเกตได้ว่าจุด Pinch-off เคลื่อนที่ไปทางขาซอส เมื่อแรงดันที่ขาเดรนเมื่อขึ้น ส่วนแชนแนลได้แผ่จากขาซอสไปยังจุด Pinch-off ใต้ขาเกต ซึ่งช่วงระหว่างจุด Pinch-off จะเป็น Depletion region อิเล็กตรอนจากแชนแนลจะเคลื่อนที่ออกไปที่จุด Pinch-off ไปยัง Depletion region และจะถูกดูดไปยังขาเดรน เนื่องจากเกิดจากความต่างศักย์ระหว่างขาเดรนกับจุด Pinch-off

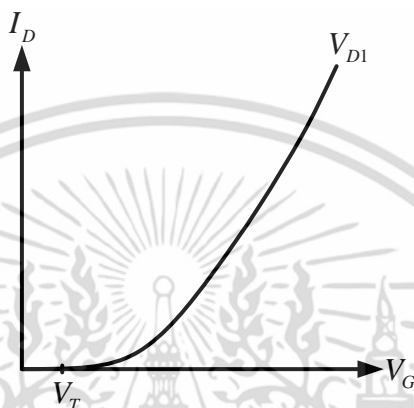


รูปที่ 2.10 มอสทรานซิสเตอร์ในสภาวะอิ่มตัว [18]

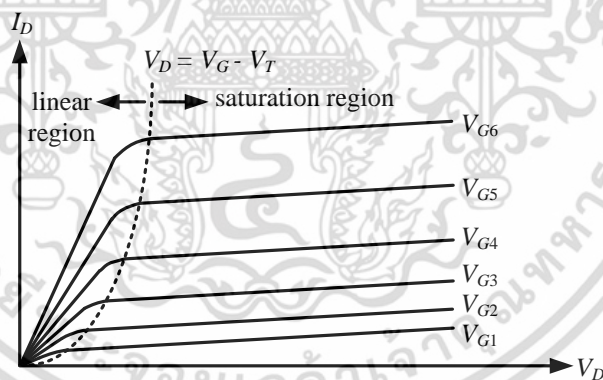
โดยแรงดันที่เป็นแชนแนลระหว่างขาซอสกับจุด Pinch-off และที่ Depletion region ระหว่างจุด Pinch-off กับขาเดรน โดยจุดนี้จะมีค่าความต้านทานสูง และค่า V_{DS} ส่วนใหญ่จะอยู่ในส่วนนี้ เมื่อกระแส I_D เพิ่มขึ้น แรงดันที่ Depletion region เพิ่มขึ้น เมื่อ $V_D > (V_G - V_T)$ สามารถหากระแส I_D ได้ดังสมการ

$$I_D = \frac{\mu_n C_{ox}}{2} \frac{W}{L} (V_G - V_T)^2 \quad (2.8)$$

จากสมการที่ (2.8) จะเห็นได้ว่ากระแส I_D เพิ่มขึ้นเมื่อ L ลดลง และผลของค่า L ที่เกิดขึ้นเรียกว่า Channel Length Modulation โดยนำสมการที่ (2.8) คูณด้วย $(1 + \lambda V_D)$ โดยค่าของ λ จะเป็นค่าคงที่ ซึ่งจะแปรผกผันกับค่า L ยกตัวอย่างเช่น $L = 10 \mu m$ ค่า λ มีค่าเท่ากับ $0.03 V^{-1}$ หรือ $\lambda \propto 1/L$



รูปที่ 2.11 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันที่ขาเกต [17]



รูปที่ 2.12 ความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนกับขาสอส [17]

ความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาเกตคงที่และมอสทรานซิสเตอร์ทำงานในย่านอิมิตัว สามารถเขียนได้ดังรูปที่ 2.11 และความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนกับขาสอส แสดงได้ดังรูปที่ 2.12 โดยเปลี่ยนค่า V_G ซึ่ง $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะของการใช้แรงดันไฟฟ้าควบคุมปริมาณการไหลของกระแส ซึ่งสมการของกระแสเดรนของมอสทรานซิสเตอร์ถูกคิดค้นขึ้น โดย S. Shichman และ เอกสารนี้ D. Hodges ดังสมการที่ (2.9) แสดงคุณสมบัติการทำงานของมอสทรานซิสเตอร์ ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_D = K' \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad ; V_{GS} > V_T \quad (2.9)$$

โดยที่ K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_o C_{ox}$

μ_o = ค่าความคล่องของโฮล หรืออิเล็กตรอน (Surface Mobility of Carrier)

C_{ox} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance Per Unit Area of The Gate Oxide)

W = ความกว้างของแชนเนล (Channel width)

L = ความยาวของแชนเนล (Channel Length)

V_{GS} = แรงดันระหว่างขาเกตและซอส

V_{TH} = แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} = แรงดันระหว่างขาเดรนและซอส

I_D = กระแสเดรน

สามารถสรุปได้ว่ามอสทรานซิสเตอร์จะแบ่งการทำงานออกเป็น 3 ช่วง ซึ่งแต่ละช่วงการทำงานขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่า V_{DS} ถ้าค่า $V_{GS} - V_T$ เป็น 0 หรือเป็นลบ มอสทรานซิสเตอร์จะอยู่ในช่วงไม่นำกระแส (Cut-off region)

$$I_D = 0 \quad ; \quad |V_{GS}| - |V_T| < 0 \quad (2.10)$$

ช่วงนำกระแสจะทำตัวเหมือนวงจรมืด ถ้า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้วมอสทรานซิสเตอร์จะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Triode region)

$$I_D = K' \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad (2.11)$$

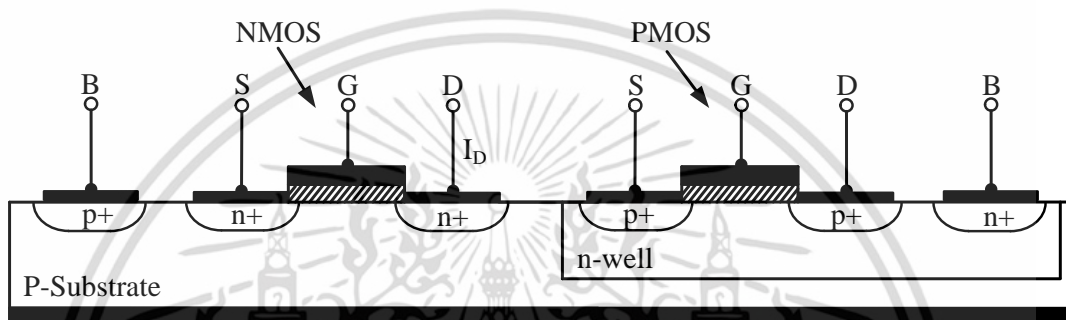
ถ้า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| > |V_{GS}| - |V_T|$ มอสทรานซิสเตอร์จะทำงานอยู่ในช่วงนำกระแสอิ่มตัว (Saturation region)

$$I_D = K' \frac{W}{2L} (V_{GS} - V_T)^2 \quad (2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 เทคโนโลยีของซีมอส

เทคโนโลยีซีมอส (Complementary MOS : CMOS) [20] เป็นการใช้มอสทรานซิสเตอร์ทั้งชนิดพี (PMOS) และมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) บนแผ่นรองที่ใช้สารกึ่งตัวนำเดียวกัน โดยมอสทรานซิสเตอร์ชนิดพีจะถูกสร้างอยู่ในบ่อเอ็น (n-Well) ส่วนมอสทรานซิสเตอร์ชนิดเอ็นจะสร้างได้โดยตรงเลย ดังแสดงในรูปที่ 2.13 ซึ่งเทคโนโลยีซีมอสสามารถนำไปสร้างเป็นวงจรรวมได้ทั้งวงจรรวมและวงจรถิติดอลได้อย่างมีประสิทธิภาพ

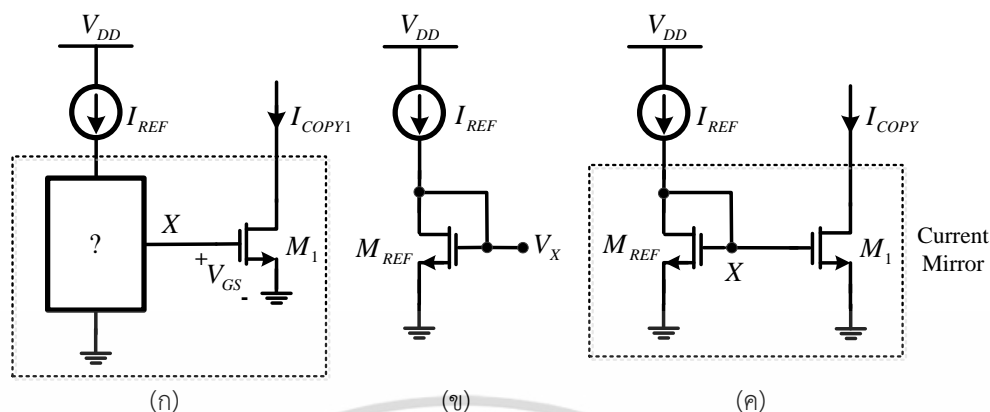


รูปที่ 2.13 โครงสร้างของเทคโนโลยีซีมอส

2.4 วงจรสะท้อนกระแส

วงจรสะท้อนกระแส (Current mirror) [19] คือ การสำเนากระแสอินพุตไปยังเอาต์พุตของตัวรับกระแส (Current sink) หรือตัวจ่ายกระแส (Current source) ซึ่งกระแสเอาต์พุตเท่ากันหรือเป็นสัดส่วนกับกระแสอินพุตก็ได้ วงจรสะท้อนกระแสอาจจะถูกอ้างอิงเทียบกับกราวด์ และสามารถอ้างอิงเทียบกับไฟเลี้ยง และทำหน้าที่รับกระแสอินพุตและเอาต์พุต โดยวงจรสะท้อนกระแสมี 4 แบบ คือ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสแบบคาสโคด วงจรสะท้อนกระแสแบบ wilson และวงจรสะท้อนกระแสแบบ wilson ชนิดปรับปรุง ซึ่งในวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอใช้วงจรสะท้อนกระแสแบบพื้นฐานเป็นส่วนประกอบในวงจรอินทิเกรเตอร์แบบสูญเสียและวงจรอินทิเกรเตอร์แบบไม่สูญเสีย

2.4.1 วงจรสะท้อนกระแสแบบพื้นฐานที่ทำจากมอสทรานซิสเตอร์



รูปที่ 2.14 (ก) หลักการของการสะท้อนกระแส (ข) แรงดันเป็นสัดส่วนกับรากที่สองของกระแส

(ค) วงจรสะท้อนกระแสที่ทำจากมอสทรานซิสเตอร์ [20]

หลักการของการสะท้อนแสดังแสดงในรูปที่ 2.14 (ก) แสดงดังสมการที่ 2.13

$$\frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_1 (V_X - V_{TH1})^2 = I_{REF} \quad (2.13)$$

แรงดัน V_X เป็นสัดส่วนกับรากที่สองของกระแสของกระแสอินพุต I_{REF} โดย W เป็นความกว้างของแชนเนล L เป็นความยาวของแชนเนล และ V_{TH} เป็นค่าแรงดันขีดเริ่ม แสดงดังสมการที่ 2.14

$$V_X = \sqrt{\frac{2I_{REF}}{\mu_n C_{ox} \left(\frac{W}{L} \right)_1}} + V_{TH1} \quad (2.14)$$

รูปที่ 2.14 (ข) มอสทรานซิสเตอร์ทำหน้าที่เสมือนเป็นไดโอด เมื่อนำรูปที่ 2.14 (ข) ไปแทนในกล่องสี่เหลี่ยมในรูปที่ 2.14 (ก) จะได้เป็นวงจรสะท้อนกระแสที่ทำจากมอสทรานซิสเตอร์ในรูปที่ 2.14 (ค) สามารถเขียนเป็นสมการกระแสได้ดังนี้

$$I_{REF} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_{REF} (V_X - V_{TH})^2 \quad (2.15)$$

$$I_{COPY} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_1 (V_X - V_{TH})^2 \quad (2.16)$$

ซึ่งความสัมพันธ์ระหว่างกระแสเอาต์พุต (I_{COPY}) และกระแสอินพุต (I_{REF}) สามารถเขียนสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{COPY} = \frac{\left(\frac{W}{L}\right)_1}{\left(\frac{W}{L}\right)_{REF}} I_{REF} \quad (2.17)$$

ถ้ามอสทรานซิสเตอร์ทั้งสองตัวมีค่าพารามิเตอร์ต่างๆเหมือนกัน $I_{COPY} = I_{REF}$

2.5 หลักการพื้นฐานของวงจรรองสัญญาณ

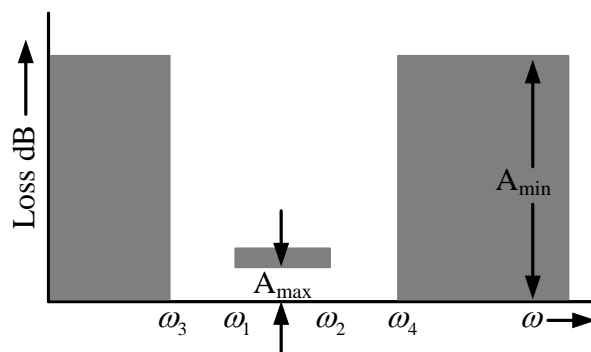
วงจรรองสัญญาณ (Filter) ใช้สำหรับปรับรูปร่างของสเปกตรัม (Spectrum) ความถี่ของสัญญาณทางไฟฟ้า ซึ่งเป็นส่วนที่สำคัญมากของระบบโทรคมนาคมและระบบควบคุมต่างๆ วงจรรองสามารถแบ่งตามหน้าที่ของมันได้ เช่น วงจรรองความถี่ต่ำผ่าน (Low-pass filter: LPF) วงจรรองความถี่สูงผ่าน (High-pass filter: HPF) วงจรรองความถี่แถบผ่าน (Band-pass filter: BPF) วงจรรองความถี่ที่ไม่ต้องการออก (Band-reject filter: BRF) ตัวปรับแต่งอัตราขยาย (Gain Equalizer) และตัวปรับแต่งการหน่วงเวลา (Delay Equalizer) โดยวิทยานิพนธ์นี้ใช้เพียงวงจรรองแถบความถี่ผ่าน จึงขออธิบายเฉพาะหัวข้อวงจรรองแถบความถี่ผ่านเท่านั้น

2.5.1 วงจรรองแถบความถี่ผ่าน

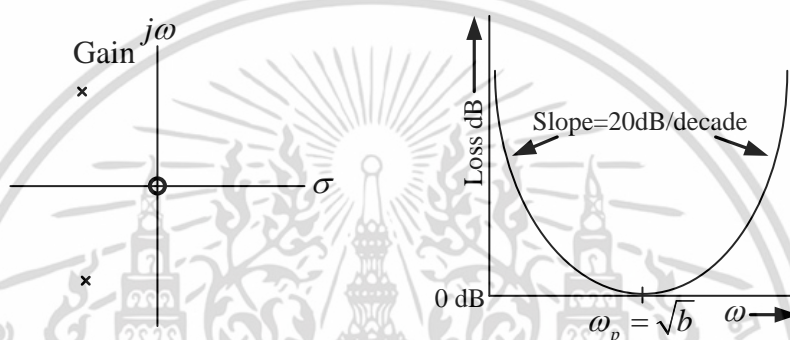
วงจรรองแถบความถี่ผ่าน (Band-pass filter: BPF) [21] เป็นวงจรรองที่มีคุณสมบัติ คือ ที่แถบความถี่ผ่าน (Passband) จะมีค่าการสูญเสียต่ำมากๆ และขณะเดียวกันย่านความถี่ข้างเคียงทั้งสองด้าน จะมีลักษณะเป็นการไม่ให้ความถี่ผ่านดังรูปที่ 2.16 โดยแถบความถี่ผ่านจาก ω_1 ไปจนถึง ω_2 จะมีการลดทอนเท่ากับ A_{\max} (dB) ซึ่งจะมีอยู่สองค่า คือ ค่าความถี่ DC ไปจนถึง ω_3 และ ω_4 ไปจนถึง ∞ จะมีค่าการลดทอนเท่ากับ A_{\min} (dB) โดยสมการการส่งผ่านของตัวกรองความถี่ที่ต้องการผ่านอันดับสองมีค่าเท่ากับ

$$\frac{V_o}{V_m} = \frac{as}{s^2 + as + b} = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.18)$$

จากสมการที่ (2.18) จะมีค่าโพลเชิงซ้อน ด้านซ้ายมือของระนาบ s และซีโร อยู่ที่จุดกำเนิด ดังรูปที่ 2.17(ก) ที่ความถี่ต่ำและความถี่สูง ส่วนในค่าการสูญเสียจะเพิ่มขึ้นเท่ากับ s หรือเท่ากับ 20 dB/decade และที่ความถี่โพล $\omega_p = \sqrt{b}$ จะมีค่าการสูญเสียเท่ากับ 1 โดยแสดงได้ดังรูปที่ 2.17(ข)



รูปที่ 2.16 คุณสมบัติของตัวกรองแถบความถี่ผ่าน [21]



รูปที่ 2.17 ตัวกรองแถบความถี่ผ่านอันดับสอง (ก) ตำแหน่งโพล-ซีโร (ข) คุณสมบัติการสูญเสีย [21]

2.6 การแปลงโครงข่าย

การแปลงโครงข่าย (Network Transform) [16] เป็นการแปลงอุปกรณ์พาสซีฟจากวงจรกรองความถี่ต่ำผ่านแบบชั้นบันได ไปเป็นวงจรกรองความถี่ชนิดอื่นๆ โดยใช้หลักการแปลงอุปกรณ์ ตัวเก็บประจุ และขดลวดเหนี่ยวนำ

2.6.1 การแปลงโครงข่ายจากวงจรกรองความถี่ต่ำผ่านไปเป็นวงจรกรองแถบความถี่ผ่าน

ใช้การรูปแบบการแปลง ดังสมการที่ 2.19

$$s_n \rightarrow \frac{1}{s + \frac{1}{s}} = \frac{s}{s^2 + 1} \quad (2.19)$$

เป็นการแปลงจากสมการวงจรกรองความถี่ต่ำผ่านไปเป็นวงจรกรองแถบความถี่ผ่านด้วยความกว้างของช่วงการใช้งานที่เท่ากัน โดยจะยกตัวอย่างที่เท่ากับหนึ่ง โดยวงจรกรองแถบความถี่ผ่านจะมีความถี่ตัดสองฝั่ง คือ Ω_1 และ Ω_2 ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Omega_{c1}\Omega_{c2} = 1$$

และ

$$\Omega_0^2 = \Omega_{c1}\Omega_{c2} = 1 \quad (2.20)$$

Ω_0 คือ ความถี่กลางของวงจรรองแถบความถี่ผ่าน และแผนภาพช่วงการใช้งานถูกแสดงในรูปที่ 2.18(ก)

แบนด์วิธของช่วงความถี่ใช้งาน คือ

$$\Omega_{c2} - \Omega_{c1} = 1 \quad (2.21)$$

ดังนั้นการเท่ากันของวงจรรองความถี่ต่ำผ่าน นำสมการที่ 2.20 และ 2.21 เพื่อหา Ω_{c1} และ Ω_{c2} ดังสมการ

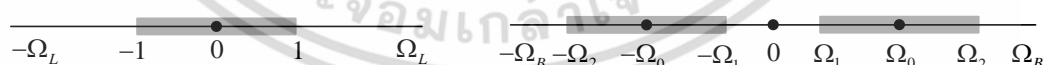
$$\begin{aligned} |\Omega_{c1}| &= -\frac{1}{2} + \frac{\sqrt{5}}{2} \\ |\Omega_{c2}| &= \frac{1}{2} + \frac{\sqrt{5}}{2} \end{aligned} \quad (2.22)$$

ใช้รูปแบบการแปลงในการยกตัวอย่าง ก่อนที่จะพิจารณาฟังก์ชันของวงจรรองความถี่ต่ำผ่านในสมการที่ 2.23 จะแปลงเป็นฟังก์ชันในสมการที่ 2.24

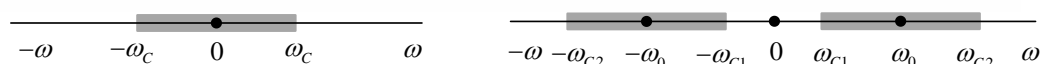
$$F(s_n) = \frac{1}{s_n + 1} \quad (2.23)$$

$$F(s) = \frac{s}{s^2 + s + 1} \quad (2.24)$$

ซึ่งช่วงความถี่ใช้งาน ตั้งแต่ 0 ($\Omega = 0$) และ ∞



(ก)



(ข)

รูปที่ 2.18 การแปลงวงจรรองความถี่ต่ำผ่านไปเป็นวงจรรองแถบความถี่ผ่าน (ก) (ข)

การทำให้อยู่ในรูปแบบของฟังก์ชันวงจรรองแถบความถี่ผ่าน โดยความถี่กลาง (ω_0) คือ การแทน ω/ω_0 ใน Ω ในสมการที่ 2.20 ถึง 2.22 รูปแบบของฟังก์ชันจะเป็นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$B = \omega_{c2} - \omega_{c1} = \omega_0 \quad (2.25)$$

ถ้าแบนด์วิธควรจะเป็น ω_0 รูปแบบการแปลงถูกปรับปรุง ดังนั้นรูปแบบโดยตรงของฟังก์ชันวงจรรองแถบความถี่ผ่านจากฟังก์ชันวงจรรองความถี่ต่ำผ่านปกติ โดยเป็นดังสมการที่ 2.26

$$s_n \rightarrow \frac{\omega_0}{B} \left(\frac{s}{\omega_0} + \frac{\omega_0}{s} \right) \quad (2.26)$$

สมการที่สอดคล้องกับช่วงความถี่ใช้งานและช่วงความถี่หยุดถูกแสดงในรูปที่ 2.18(ข) ดังนี้

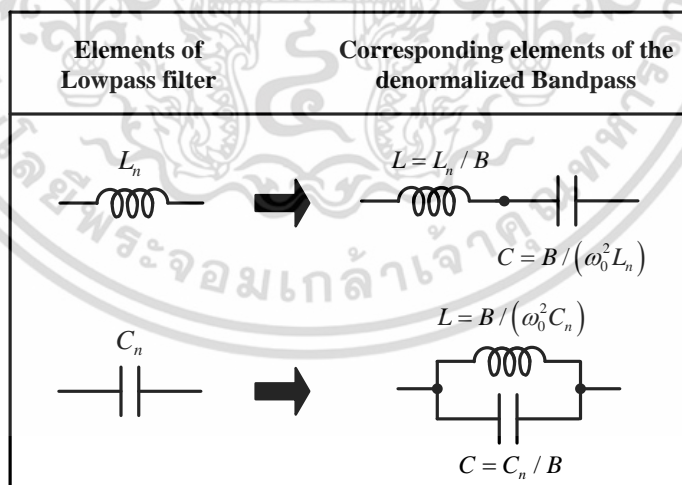
$$\omega_0^2 = \omega_{c1}\omega_{c2} \quad (2.27)$$

$$B = \omega_{c2} - \omega_{c1} \quad (2.28)$$

2.6.2 องค์ประกอบของการแปลงโครงข่ายจากวงจรรองความถี่ต่ำผ่านไปเป็นวงจรรองแถบความถี่ผ่าน

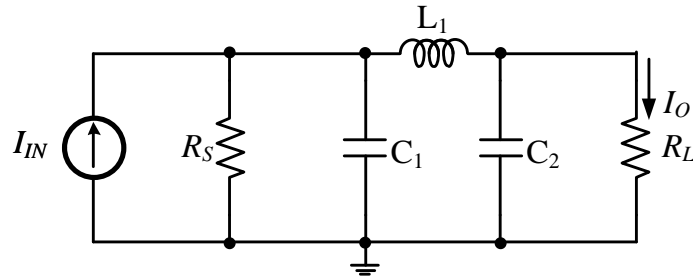
ในกรณีของวงจรรองพาสซีฟ ซึ่งจะไม่รวมวิธีการในกรณีของวงจรรองแบบแอคทีฟ ดังนั้นวงจรรองแถบความถี่ผ่านแปลงมาจากวงจรรองความถี่ต่ำผ่าน โดยรูปแบบการแปลงองค์ประกอบสามารถดูได้จากตารางที่ 2.2

ตารางที่ 2.2 รูปแบบการแปลงองค์ประกอบจากวงจรรองความถี่ต่ำผ่านไปเป็นวงจรรองแถบความถี่ผ่าน [16]



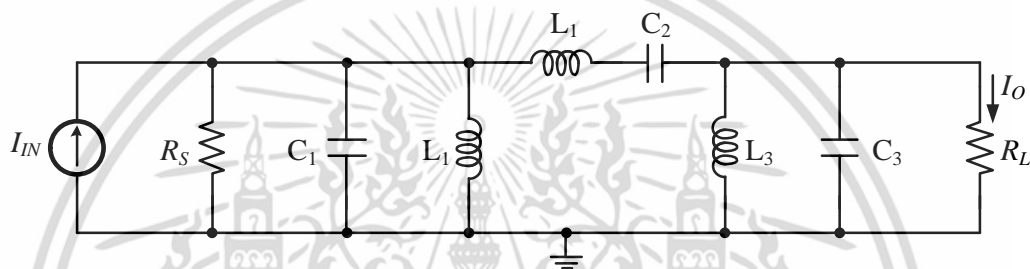
โดยจะยกตัวอย่าง การออกแบบวงจรรองแถบความถี่ผ่าน ซึ่งจะใช้วงจรรองความถี่ต่ำผ่านอันดับสามเป็นต้นแบบ ดังรูปที่ 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 วงจรกรองความถี่ต่ำผ่านอันดับสาม

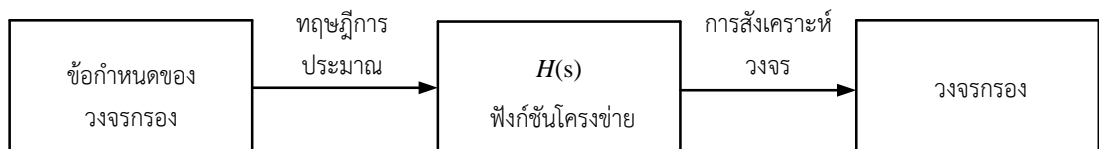
เมื่อทำการแปลงวงจรกรองความถี่ต่ำผ่านอันดับสามด้วยวิธีการแปลงองค์ประกอบของวงจรตามตารางที่ 2.2 จะได้เป็นวงจรกรองแถบความถี่ผ่านดังรูปที่ 2.20



รูปที่ 2.20 วงจรกรองแถบความถี่ผ่าน

2.7 การประมาณค่าฟังก์ชันตัวกรอง

โดยส่วนใหญ่ข้อกำหนดคุณสมบัติ (Specification) [22] ของวงจรกรองจะถูกกำหนดในรูปของผลตอบสนองทางความถี่ (Frequency response) ซึ่งประกอบด้วยผลตอบสนองทางขนาด (Magnitude response) และหรือผลตอบสนองทางเฟส (Phase response) โดยทั่วไปขั้นตอนการออกแบบวงจรกรองจะเริ่มที่การหาฟังก์ชันโครงข่าย (Network function) ที่สอดคล้องกับข้อกำหนดคุณสมบัติของวงจรโดยใช้ทฤษฎีการประมาณ (Approximation theory) แล้วจึงนำฟังก์ชันโครงข่ายที่ได้ไปทำการสังเคราะห์ให้เป็นวงจรต่อไป



รูปที่ 2.21 ขั้นตอนการออกแบบวงจรกรอง [22]

ทั้งนี้ถ้า $H(s)$ เป็นฟังก์ชันโครงข่ายของวงจรเชิงเส้นไม่แปรผันตามเวลา (Linear Time-Invariant) นั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = \frac{a_0 + a_1s + a_2s^2 + \dots + a_ms^m}{b_0 + b_1s + b_2s^2 + \dots + b_ns^n} \quad (2.29)$$

โดย a_0, a_1, \dots, a_m และ b_0, b_1, \dots, b_n เป็นจำนวนจริง เราสามารถแสดงได้ว่า

$$H^*(j\omega) = H(-j\omega) \quad (2.30)$$

และเนื่องจาก $H(j\omega)$ เป็นจำนวนเชิงซ้อนดังนั้น

$$H(j\omega)H^*(j\omega) = |H(j\omega)|^2 \quad (2.31)$$

เมื่อแทนสมการ (2.30) ลงในสมการ (2.31) จะได้สมการ

$$H(j\omega)H(-j\omega) = |H(j\omega)|^2 \quad (2.32)$$

ซึ่งเมื่อแทน $\omega = s/j$ ลงในสมการข้างบนจะได้

$$H(s)H(-s) = |H(s)|^2 \quad (2.33)$$

ทั้งนี้เราจะใช้สมการที่ (2.34) เพื่อช่วยในการหาฟังก์ชันโครงข่ายของวงจรกรองแบบต่างๆ

2.7.1 การประมาณค่าแบบเชบีเชฟ

การประมาณค่าแบบเชบีเชฟ (Chebyshev) [22] เป็นการประมาณค่าทางขนาด ผลตอบสนองทางความถี่ไม่เป็นโมโนโทนิคตลอดย่านความถี่ แต่จะมีความคมในการลดทอนสัญญาณในย่านความถี่เปลี่ยน (Transition band) ถ้ากำหนดให้ $C_n(\omega)$ คือฟังก์ชันทางคณิตศาสตร์ที่เรียกว่าโพลีโนเมียลแบบเชบีเชฟอันดับที่ n นิยามทางคณิตศาสตร์ของ $C_n(\omega)$ คือ

$$C_n(\omega) = \begin{cases} \cos(n \cos^{-1} \omega), & 0 \leq \omega \leq 1 \\ \cosh(n \cosh^{-1} \omega), & \omega > 1 \end{cases} \quad (2.34)$$

นอกเหนือจากการแสดง $C_n(\omega)$ ในรูปของฟังก์ชันข้างบนนี้แล้ว เราสามารถแสดงได้ด้วยว่า

$$C_1(\omega) = \omega$$

$$C_2(\omega) = 2\omega^2 - 1$$

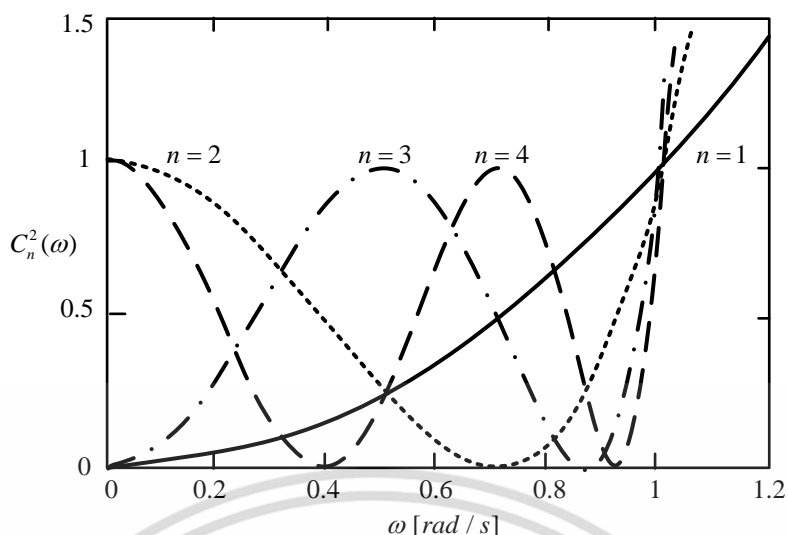
$$C_3(\omega) = 4\omega^3 - 3\omega$$

$$\vdots$$

$$(2.35)$$

$$C_{n+1}(\omega) = 2\omega C_n(\omega) - C_{n-1}(\omega)$$

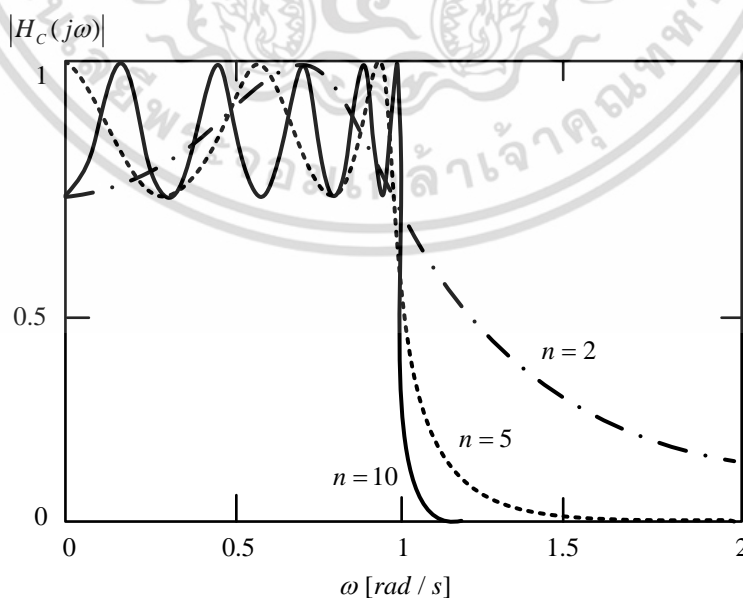
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 ค่าของ $C_n^2(\omega)$ เมื่อ $n=1,2,3,4$ [23]

เราสามารถแสดงได้ว่าผลตอบสนองทางขนาดที่อยู่ในรูปของฟังก์ชันเชบีเชฟ ดังแสดงในสมการที่ (2.40) ข้างล่างนี้จะเป็นผลตอบสนองทางขนาดแบบความถี่ต่ำผ่านที่มีลักษณะของการกระเพื่อมแบบเท่าเทียม (Equal ripple) ในย่านความถี่ผ่านและมีการลดลงแบบโมนोटอนิก (Monotonic) ในย่านความถี่หยุด

$$|H_c(j\omega)| = \frac{H_{\max}}{\sqrt{1 + \varepsilon^2 C_n^2(\omega)}} \quad (2.36)$$



รูปที่ 2.23 ผลตอบสนองทางขนาดแบบเชบีเชฟ เมื่อ $\varepsilon=1, H_{\max}=1$ และ $n=2,5,10$ [23]

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.23 แสดงผลตอบสนองทางขนาดแบบเชบีเชฟในสมการที่ (2.36) ซึ่งเป็นผลตอบสนองทางขนาดที่ถูกระบุมาไลซ์ (Normalized magnitude response) ให้มีย่านความถี่ผ่านอยู่ในช่วง $0 \leq \omega \leq 1$ rad/s โดยเราสามารถสรุปคุณสมบัติในด้านต่างๆของผลตอบสนอง [23] ดังกล่าวได้ดังนี้

1. ในกรณีที่ n เป็นจำนวนคี่ อัตราขยายไฟตรงเท่ากับ $H_0 = H_{\max}$
 ในกรณีที่ n เป็นจำนวนคู่ อัตราขยายไฟตรงเท่ากับ $H_0 = H_{\max} / \sqrt{1 + \epsilon^2}$
2. ย่านความถี่ $0 \leq \omega \leq 1$ rad/s เรียกว่าย่านความถี่ผ่าน
3. ผลตอบสนองทางขนาดในย่านความถี่ผ่านจะมีลักษณะของการกระเพื่อมอย่างเท่าเทียม
4. ในย่านความถี่ผ่าน ผลตอบสนองทางขนาดจะกระเพื่อมอยู่ระหว่างค่า $H_{\max} / \sqrt{1 + \epsilon^2}$ และ H_{\max} โดยในกรณีที่ n เป็นจำนวนคู่ ผลตอบสนองทางขนาดจะมีค่าเท่ากับ H_{\max} ที่ความถี่ $\omega = \cos(k\pi/2n)$ เมื่อ $k = 1, 3, \dots, n-1$ และในกรณีที่ n เป็นจำนวนคี่ ผลตอบสนองทางขนาดจะมีค่าเท่ากับ H_{\max} ที่ความถี่ $\omega = \cos(k\pi/2n)$ เมื่อ $k = 1, 3, \dots, n$
5. ความถี่ $\omega = 1$ rad/s เรียกว่าความถี่ตัด
6. ที่ $\omega = 1$ rad/s ผลตอบสนองทางขนาดจะเท่ากับ $H_{\max} / \sqrt{1 + \epsilon^2}$ ไม่ว่าอันดับ n จะเป็นเท่าไรก็ตาม
7. ย่านความถี่ $1 \text{ rad/s} \leq \omega \leq \omega_s$ เรียกว่าย่านความถี่เปลี่ยน
8. ย่านความถี่ $\omega \leq \omega_s$ เรียกว่าย่านความถี่หยุด
9. ผลตอบสนองทางขนาดในย่านความถี่หยุดจะมีการลดลงอย่างโมโนโทนิค

เมื่อพิจารณาจะเห็นได้ว่าสำหรับ n ใดๆ ผลตอบสนองทางขนาดแบบเชบีเชฟจะทำให้เกิดความคมของการลดทอนสัญญาณในย่านความถี่เปลี่ยนมากกว่าแบบบัตเตอร์เวิร์ธ (Butterworth)

เราสามารถแสดงได้ว่าโพลของฟังก์ชันโครงข่ายที่ทำให้เกิดผลตอบสนองทางความถี่ดังแสดงในสมการที่ (2.37) คือรากที่อยู่ทางซ้ายมือในระนาบเชิงซ้อนของสมการ

$$C_n \left(\frac{s}{j} \right) + \frac{1}{\epsilon^2} = 0 \quad (2.37)$$

เมื่อแทนสมการที่ (2.34) ลงในสมการที่ (2.37) จะได้สมการ

$$C_n \left(\frac{s}{j} \right) = \cos \left(n \cos^{-1} \frac{s}{j} \right) = \pm \frac{j}{\epsilon^2} \quad (2.38)$$

ดังนั้นถ้ากำหนดให้

$$w = u + jv = \cos^{-1} \frac{s}{j} \quad (2.39)$$

จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\cos n(u + jv) = \cos nu \cosh nv - j \sin nu \sinh nv = \pm \frac{j}{\varepsilon} \quad (2.40)$$

แทนความสัมพันธ์ $\cos(jx) = \cosh(x)$ ลงในสมการที่ (2.40) จะได้

$$\cos nu \cos jnv = 0 \quad (2.41)$$

และ

$$-\sin nu \sinh nv = \pm \frac{j}{\varepsilon^2} \quad (2.42)$$

จากสมการที่ (2.41) เนื่องจาก $\cosh nv > 0$ เสมอ ดังนั้น $\cos nu = 0$ หรือ

$$u_k = \frac{2k-1}{2n} \pi, \quad k = 1, 2, 3, \dots, n \quad (2.43)$$

ซึ่งจะทำให้ $\sin nu = \pm 1$ ดังนั้นจากสมการที่ (2.42) เราจะพบว่า $\sinh nv = \frac{1}{\varepsilon^2}$ หรือ

$$v = \frac{1}{n} \sinh^{-1} \frac{1}{\varepsilon} \quad (2.44)$$

ซึ่งจากสมการที่ (2.39), (2.43) และ (2.44) เราพบว่าโพลของฟังก์ชันโครงข่ายคือ

$$s = j \cos(u_k + jv) = \sin u_k \sinh v + j \cos u_k \cosh v \quad (2.45)$$

จากสมการที่ (2.43)-(2.45) เราสามารถสรุปได้ว่าตำแหน่งโพลของฟังก์ชันโครงข่ายแบบเชบีเชฟ คือ

$$p_k = \sigma_k + j\omega_k \quad (2.46)$$

โดย

$$\sigma_k = -\sin u_k \sinh v \quad \text{และ} \quad \omega_k = \cos u_k \cosh v$$

ตารางที่ 2.3 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่านเชบีเชฟ มีค่าการกระเพื่อมเท่ากับ 0.1dB

FILTER	ORDER	R1/Rs	C1	L2	C3	L4	C5	L6	C7
C02 15	2	0.5	1.5715	0.2880					
C03 15	3	1.0	1.0316	1.1474	1.0316				
C04 15	4	0.5	2.2345	0.7976	2.6600	0.3626			
C05 15	5	1.0	1.1468	1.3712	1.9750	1.3712	1.1468		
C06 15	6	0.5	2.5561	0.8962	3.3962	0.8761	2.8071	0.3785	
C07 15	7	1.0	1.1812	1.4228	2.0967	1.5734	2.0967	1.4228	1.1812
FILTER	ORDER	Rs/R1	L1	C2	L3	C4	L5	C6	L7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่านเซปีเซฟ มีค่าการกระเพื่อมเท่ากับ 0.5dB

FILTER	ORDER	RI/Rs	C1	L2	C3	L4	C5	L6	C7
C02 32	2	0.5	1.5132	0.6538					
C03 32	3	1.0	1.5963	1.0967	1.5963				
C04 32	4	0.5	1.8158	1.1328	2.4882	0.7732			
C05 32	5	1.0	1.7058	1.2296	2.5408	1.2296	1.7058		
C06 32	6	0.5	1.8786	1.1884	2.7589	1.2404	2.5976	0.7976	
C07 32	7	1.0	1.7373	1.2582	2.6383	1.3443	2.6383	1.2582	1.7373
FILTER	ORDER	Rs/RI	L1	C2	L3	C4	L5	C6	L7

ตารางที่ 2.5 ค่าอุปกรณ์สำหรับวงจรกรองความถี่ต่ำผ่านเซปีเซฟ มีค่าการกระเพื่อมเท่ากับ 1dB

FILTER	ORDER	RI/Rs	C1	L2	C3	L4	C5	L6	C7
C02 45	2	0.25	3.7779	0.3001					
C03 45	3	1.0	2.0236	0.9941	2.0236				
C04 45	4	0.25	4.5699	0.5428	5.3680	0.3406			
C05 45	5	1.0	2.1349	1.0911	3.0009	1.0911	2.1349		
C06 45	6	0.25	4.7366	0.5716	6.0240	0.5764	5.5353	0.3486	
C07 45	7	1.0	2.1666	1.1115	3.0936	1.1735	3.0936	1.1115	2.1666
FILTER	ORDER	Rs/RI	L1	C2	L3	C4	L5	C6	L7

จากตารางที่ 2.3-2.5 [24] สามารถนำไปสร้างเป็นวงจรกรองแถบความถี่ต่ำผ่านอันดับสาม โดยมีการกระเพื่อมเท่ากับ 0.1dB, 0.5dB และ 1dB ตามลำดับ เพื่อนำวงจรกรองความถี่ต่ำผ่านอันดับสามไปแปลงโครงข่ายเป็นวงจรกรองแถบความถี่ผ่านอันดับหกด้วยวิธีตามตารางที่ 2.2 จึงเป็นที่มาของค่าอุปกรณ์พาสซีฟ RLC ที่ใช้ในวิทยานิพนธ์นี้

2.8 ความไวตัวกรอง

ความไวตัวกรอง [21] เป็นการบอกถึงตัวกรองที่ออกแบบมีประสิทธิภาพเป็นอย่างไร ขึ้นอยู่กับค่าองค์ประกอบต่างๆ ที่มีผลต่ออุปกรณ์ที่ใช้ในวงจร ซึ่งจะกล่าวถึงค่าความไวของ ω และ Q

ความไวของโครงข่าย เป็นการวัดประสิทธิภาพของโครงข่าย ที่เกิดจากการเปลี่ยนแปลงอุปกรณ์ในโครงข่าย โดยสามารถเขียนฟังก์ชันโพลเดอริกของตัวกรอง ได้ดังนี้

$$T(s) = k \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.47)$$

พิจารณาความไวของความถี่โพล ω_p ที่เปลี่ยนไป $\Delta\omega_p$ เมื่อค่าความต้านทาน R เปลี่ยนไป ΔR สามารถเขียนได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_R^{\omega_p} = \frac{R}{\omega_p} \frac{\partial \omega_p}{\partial R} \quad (2.48)$$

หรือ

$$S_R^{\omega_p} = \frac{\partial(\ln \omega_p)}{\partial(\ln R)} \quad (2.49)$$

กรณีของค่าความไวของตัวแปรอื่นๆ เช่น ω_z, Q_p, Q_z และ k แสดงดังสมการต่อไปนี้

$$S_c^{\omega_p} = \frac{c}{\omega_p} \frac{\partial \omega_p}{\partial c} \quad S_R^{Q_p} = \frac{R}{Q_p} \frac{\partial Q_p}{\partial R} \quad S_R^k = \frac{R}{k} \frac{\partial k}{\partial R} \quad (2.50)$$

จากสมการที่ (2.50) สามารถเขียนให้อยู่ในรูปทั่วไป ในเทอมของตัวแปร p และ x ได้ดังนี้

$$S_R^{\omega_p} = \frac{x}{p} \frac{\partial p}{\partial x} = \frac{\partial(\ln p)}{\partial(\ln x)} \quad (2.51)$$

โดยที่ p คือ พารามิเตอร์ในวงจรที่สนใจ

x คือ ตัวแปรที่มีอิทธิพลต่อพารามิเตอร์

ถ้า p ไม่เป็นฟังก์ชันของ x ดังนั้นจะได้ว่า

$$S_R^{\omega_p} = 0 \quad (2.52)$$

ถ้า $p = cx$ โดยที่ c เป็นค่าคงที่

$$S_R^{\omega_p} = \frac{\partial(\ln cx)}{\partial(\ln x)} = \frac{\partial(\ln c)}{\partial(\ln x)} + \frac{\partial(\ln x)}{\partial(\ln x)} = 1 \quad (2.53)$$

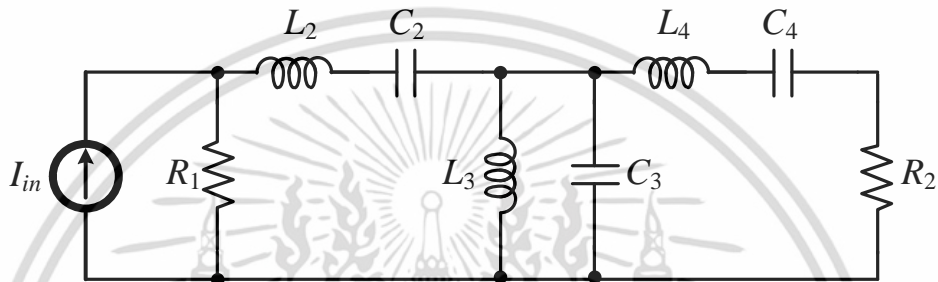
ดังนั้นสามารถหาค่าเปอร์เซ็นต์การเปลี่ยนแปลงของ p คือ $\left(\frac{\Delta p}{p} \times 100\right)$ ที่เกิดจากเปอร์เซ็นต์

การเปลี่ยนแปลงใน x คือ $\left(\frac{\Delta x}{x} \times 100\right)$ โดยใช้ค่าของ $S_R^{\omega_p}$ ค่าอัตราส่วนของเปอร์เซ็นต์การเปลี่ยนแปลงนั้นจะแสดงให้เห็นว่า การเปลี่ยนแปลงของค่า x จะแปรผันตรงกับการเปลี่ยนแปลงของค่าที่เกิดขึ้นใน p ซึ่งค่าความไวตัวกรองนี้จะส่งผลต่อประสิทธิภาพการทำงานของวงจรด้วย

บทที่ 3 งานวิจัยที่เกี่ยวข้อง

3.1 ผลงานวิจัยที่เกี่ยวข้อง

ในบ้นนี้จะทำการเปรียบเทียบงานวิจัยที่ถูกนำเสนอ และถูกตีพิมพ์มาแล้ว โดยจะนำเอา งานวิจัยของ Jie Wu และ Ezz I. El-Masry [12] งานวิจัยนี้เป็นการออกแบบวงจรกรองแถบความถี่ผ่าน อันดับหกรูปแบบกระแสนิดชั้นบันไดโดยใช้วงจรคู่ไบควอต



รูปที่ 3.1 วงจรกรองแถบความถี่ผ่าน RLC ต้นแบบ

จากรูปที่ 3.1 ทำการวิเคราะห์วงจรโดยใช้วิธีการสังเคราะห์แบบแขนงกระแส โดยสามารถเขียน ฟังก์ชันถ่ายโอนได้ดังนี้

$$T_1 = \frac{R_1}{Z_0} \quad (3.1)$$

$$T_2 = \frac{Z_0}{sL_2 + 1/(sC_2)} \quad (3.2)$$

$$T_3 = \frac{1/Z_0}{sC_3 + 1/(sL_3)} \quad (3.3)$$

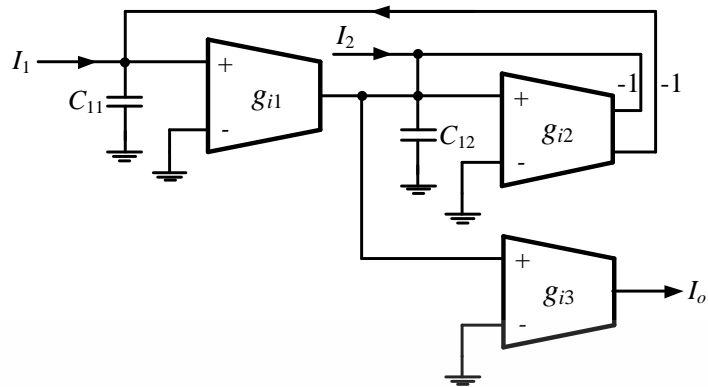
$$T_4 = \frac{Z_0}{sL_4 + 1/(sC_4)} \quad (3.4)$$

และ

$$T_5 = \frac{R_2}{Z_0} \quad (3.5)$$

กำหนดให้ $Z_0 = R_0 = R_1 = R_2$ และ $\omega_c^2 = 1/(L_1C_1)$ จากสมการที่ (3.1)-(3.5) สามารถนำไปสร้างเป็น วงจรกรองแถบความถี่ผ่านอันดับหกรูปแบบกระแสนิดชั้นบันได โดยใช้วงจร CMOS OTA รูปแบบ กระแสของวงจรไบควอตแบบที่ 1 ดังแสดงในรูปที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



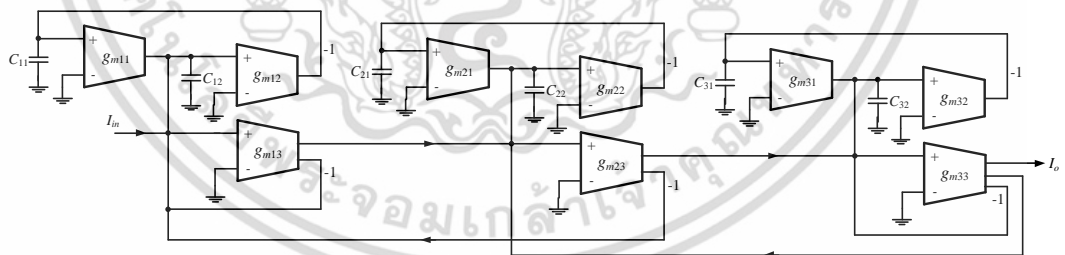
รูปที่ 3.2 วงจร CMOS OTA รูปแบบกระแสของวงจรไบควอตแบบที่ 1

วงจร CMOS OTA รูปแบบกระแสของวงจรไบควอตแบบที่ 1 มีฟังก์ชันถ่ายโอน สามารถเขียนได้ดังนี้

$$I_o = \frac{I_1 g_{i1} g_{i3} / C_{i1} C_{i2} + I_2 g_{i3} s / C_{i2}}{s^2 + s g_{i2} / C_{i2} + g_{i1} g_{i2} / C_{i1} C_{i2}} \quad (3.6)$$

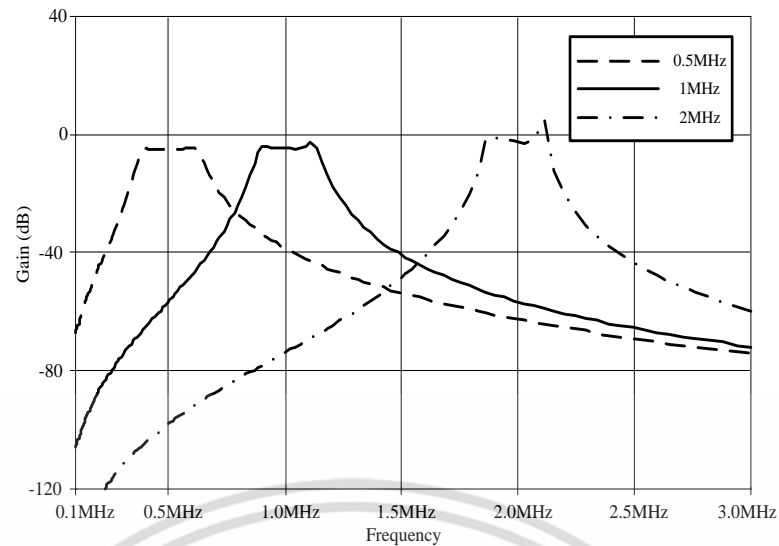
วงจรมีสามารถสร้างเป็นวงจรกรองความถี่ต่ำผ่านอันดับสองทำได้โดยกำหนด $I_2 = 0$ และวงจรกรองแถบความถี่ผ่านทำได้โดยการกำหนด $I_1 = 0$

โดยวงจรมีดังรูปที่ 3.1 สามารถจำลองการทำงานไปเป็นวงจรกรองแถบความถี่ผ่าน RLC ต้นแบบ ดังแสดงในรูปต่อไปนี้



รูปที่ 3.3 วงจรกรองแถบความถี่ผ่านอันดับหก รูปแบบกระแสชนิดขั้นบันได

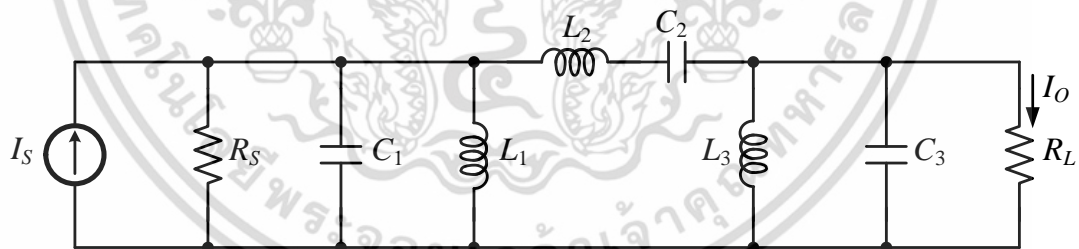
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 ผลตอบสนองของวงจรกรองความถี่ผ่าน Chebyshev อันดับหก

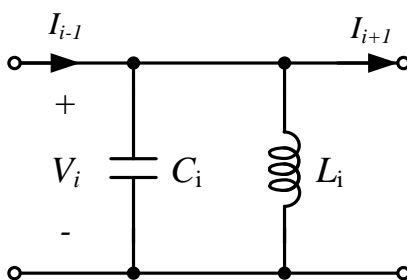
จะเห็นได้ว่าวงจรกรองความถี่ผ่านอันดับหกแบบกระแสชนิดขึ้นบันไดโดยใช้วงจรคู่ไบควอต มีข้อเสียคือ การใช้ OTA 9 ตัว ซึ่งเมื่อนำมาสร้างเป็นวงจรรวมจะมีขนาดใหญ่ และมีผลตอบสนองทางแมกนิจูดต่ำกว่า 2.5 MHz และมีข้อดีคือ สามารถปรับความถี่กลางและปรับช่วงความถี่ใช้งานของวงจรได้

ต่อมาเป็นงานวิจัยของ A. Jiraseree-amornkun และ W. Surakamponorn [25] งานวิจัยนี้เป็น การออกแบบวงจรกรองความถี่ผ่านอันดับหกแบบกระแสโดยใช้วงจรสายพานกระแสรุ่นที่สอง



รูปที่ 3.5 วงจรกรองความถี่ผ่าน RLC อันดับหกแบบกระแสต้นแบบ

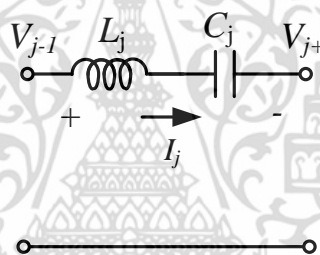
จากรูปที่ 3.5 ทำการวิเคราะห์ด้วยรูปแบบอุปกรณ์พาสซีฟคู่ สามารถแบ่งออกได้เป็นสามแขนง โดยสามารถพิจารณาได้ดังรูปที่ 3.6 และ 3.7 ตามลำดับ



รูปที่ 3.6 การต่อตัวเก็บประจุขนานกับขดลวดเหนี่ยวนำ

การต่อตัวเก็บประจุขนานกับขดลวดเหนี่ยวนำ สามารถหาความสัมพันธ์ระหว่างแรงดันและกระแสได้ดังสมการที่ 3.7

$$\frac{V_i}{R_p} = -\frac{s \frac{L_i}{R_p}}{s^2 C_i R_p \frac{L_i}{R_p} + 1} (I_{i-1} - I_{i+1}) \quad (3.7)$$



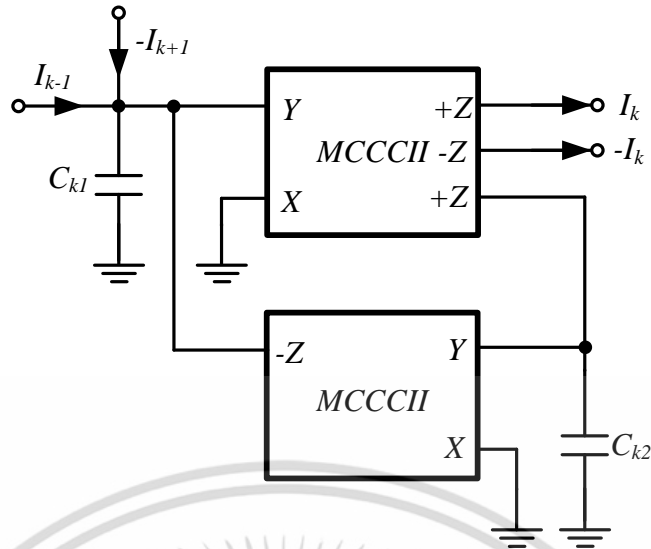
รูปที่ 3.7 การต่อตัวเก็บประจุนุกรมกับขดลวดเหนี่ยวนำ

การต่อตัวเก็บประจุนุกรมกับขดลวดเหนี่ยวนำ สามารถหาความสัมพันธ์ระหว่างแรงดันและกระแสได้ดังสมการที่ 3.8

$$I_j = \frac{s C_j R_p}{s^2 C_j R_p \frac{L_j}{R_p} + 1} \left(\frac{V_{j-1}}{R_p} - \frac{V_{j+1}}{R_p} \right) \quad (3.8)$$

เมื่อนำรูปที่ 3.6 และ 3.7 มาแปลงให้อยู่ในรูปของวงจรสายพานกระแสรุ่นที่สอง ดังรูปที่ 3.8 สามารถหาสมการกระแสของวงจรได้ดังสมการที่ 3.9 และหาค่าตัวเก็บประจุนุกรมในการต่อตัวเก็บประจุขนานกับขดลวดเหนี่ยวนำได้ดังสมการที่ 3.10 และ 3.11 ส่วนหาค่าตัวเก็บประจุนุกรมกับขดลวดเหนี่ยวนำได้ดังสมการที่ 3.12 และ 3.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 วงจรสายพานกระแสรุ่นที่สอง

$$I_k = \frac{sC_{k2}R_X}{s^2C_{k1}C_{k2}R_X^2 + 1}(I_{k-1} - I_{k+1}) \tag{3.9}$$

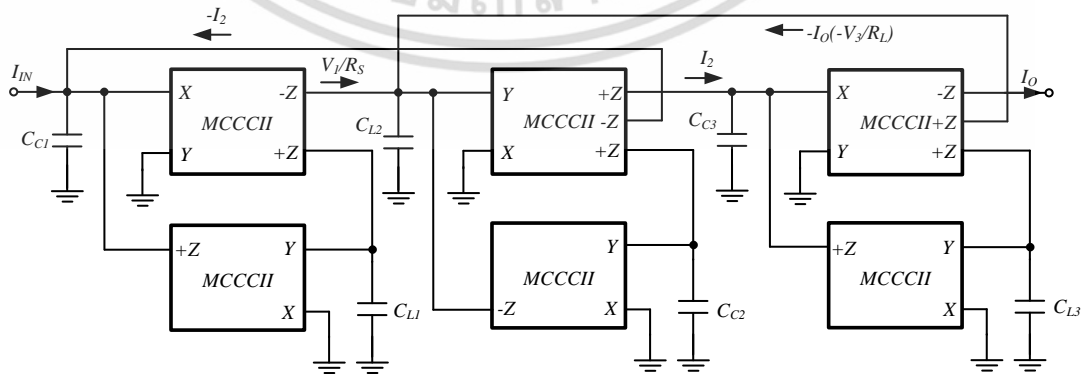
$$C_{k1} = (C_i R_p) / R_X \tag{3.10}$$

$$C_{k2} = L_i / (R_p R_X) \tag{3.11}$$

$$C_{k1} = L_j / (R_p R_X) \tag{3.12}$$

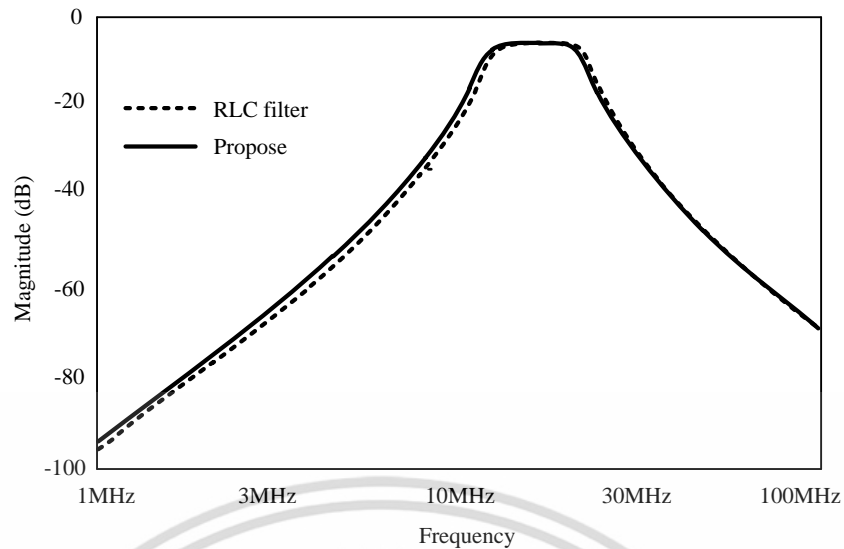
$$C_{k2} = (C_j R_p) / R_X \tag{3.13}$$

โดยวงจรดังรูปที่ 3.9 จะจำลองการทำงานมาจากวงจรกรองแถบความถี่ผ่าน RLC ต้นแบบ ดังแสดงในรูปที่ 3.5



รูปที่ 3.9 วงจรกรองแถบความถี่ผ่านอันดับหกแบบกระแสโดยใช้วงจรสายพานกระแสรุ่นที่สอง

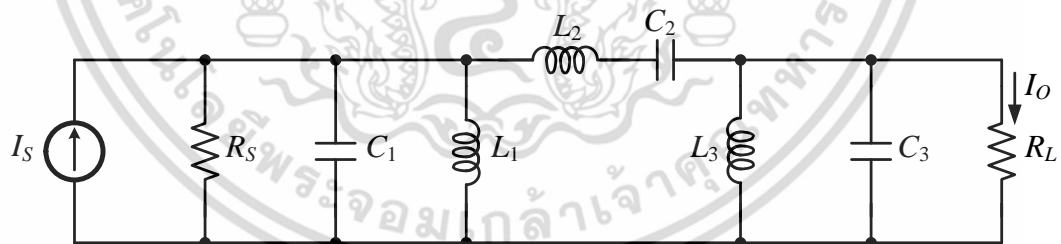
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 ผลตอบสนองของวงจรกรองแถบความถี่ผ่านอันดับหกแบบกระแส โดยใช้วงจรสายพานกระแส

จะเห็นได้ว่าวงจรกรองแถบความถี่ผ่านอันดับหกแบบกระแสโดยใช้วงจรสายพานกระแสรุ่นที่สองสามารถปรับช่วงความถี่ใช้งานของวงจรกรองแถบความถี่ผ่านได้ทางอิเล็กทรอนิกส์ แต่ก็ยังมีข้อเสีย คือ ใช้ทรานซิสเตอร์ในวงจรเป็นจำนวนมาก อีกทั้งมีผลตอบสนองทางแมกนิจูดต่ำกว่า 30 MHz

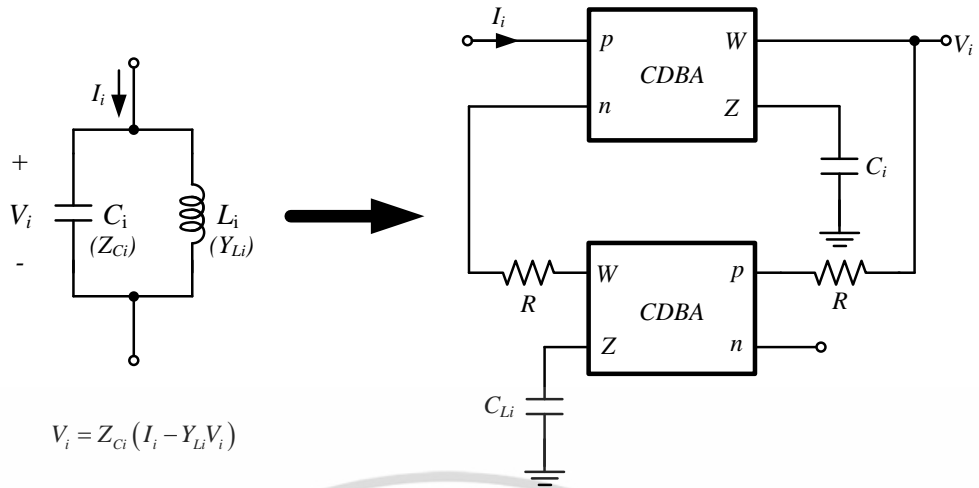
ต่อมาในงานวิจัยสุดท้ายได้ศึกษางานวิจัยของ W. Tangsrirat W. Surakamponorn และ N. Fujii [26] งานวิจัยนี้เป็นการออกแบบวงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs



รูปที่ 3.11 วงจรกรองแถบความถี่ผ่าน RLC อันดับหกชนิดชั้นบันได

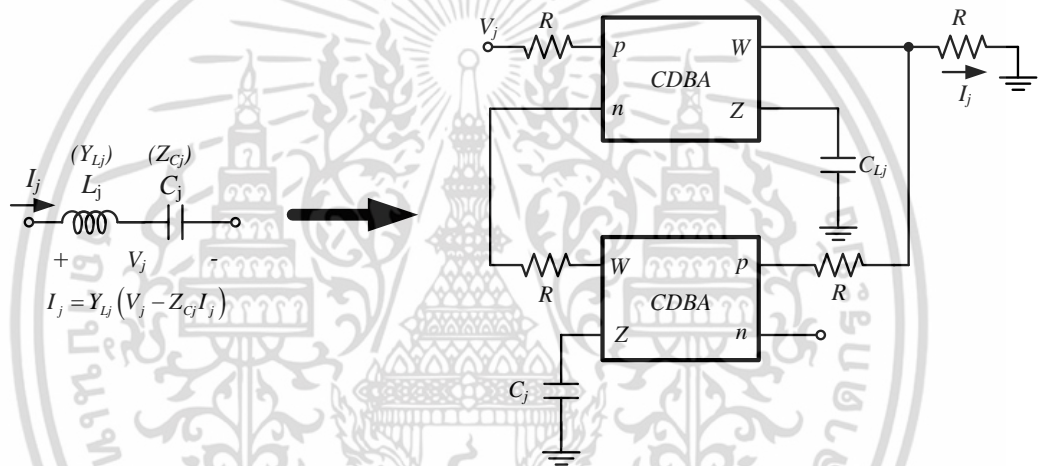
จากรูปที่ 3.11 ทำการวิเคราะห์โดยใช้รูปแบบการแปลงจากอุปกรณ์พาสซีฟไปเป็นอุปกรณ์แอกทีฟ โดยการต่อตัวเก็บประจุขนานกับขดลวดเหนี่ยวนำคล้ายกับในแบบที่สองจะสามารถแปลงได้ดังรูปที่ 3.12 ส่วนการต่อตัวเก็บประจุนุกรมกับขดลวดเหนี่ยวนำจะสามารถแปลงได้ดังรูปที่ 3.13 ซึ่งเป็นไปตามสมการที่ 3.14 และ 3.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$V_i = Z_{Ci} (I_i - Y_{Li} V_i)$$

รูปที่ 3.12 รูปแบบการแปลงตัวเก็บประจุต่อขนานกับขดลวดเหนี่ยวนำไปเป็น CDBAs



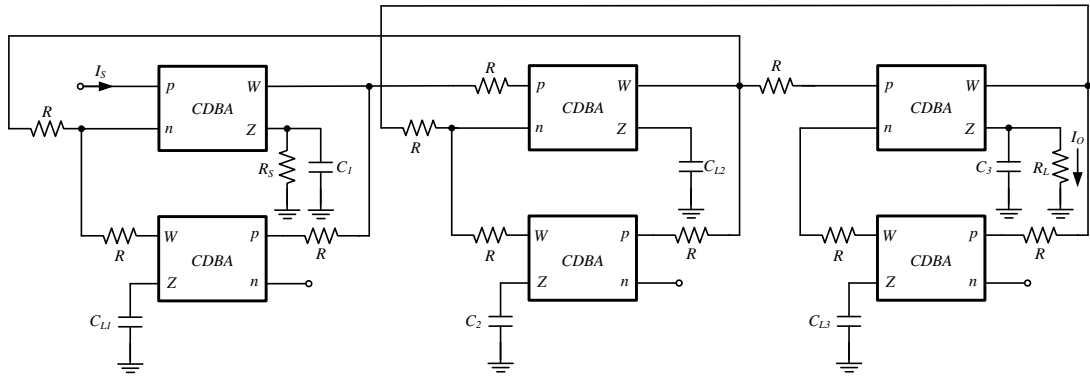
รูปที่ 3.13 รูปแบบการแปลงตัวเก็บประจุต่ออนุกรมกับขดลวดเหนี่ยวนำไปเป็น CDBAs

$$V_i = Z_{Ci} (I_i - Y_{Li} V_i) = \frac{1}{sC_i} \left(I_i - \frac{V_i}{sL_i} \right) \tag{3.14}$$

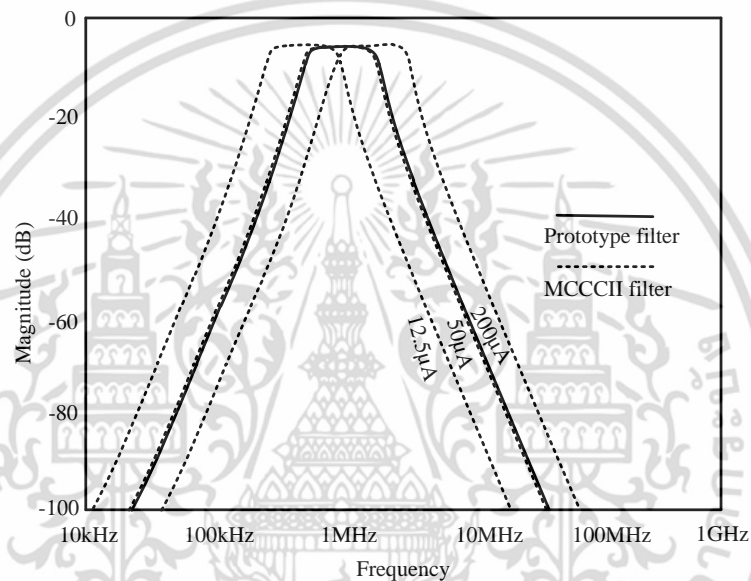
$$I_j = Y_{Lj} (V_j - Z_{Cj} I_j) = \frac{1}{sL_j} \left(V_j - \frac{I_j}{sC_j} \right) \tag{3.15}$$

จากวงจรดังรูปที่ 3.14 จะจำลองการทำงานมาจากวงจรกรองแถบความถี่ผ่าน RLC อันดับหก ดังแสดงในรูปที่ 3.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 วงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs



รูปที่ 3.15 ผลตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs

จะเห็นได้ว่าวงจรกรองแถบความถี่ผ่านอันดับหกโดยใช้วงจร CDBAs ใช้ไฟเลี้ยงต่ำ และมีแบนวิดท์กว้าง แต่ก็ยังมีข้อเสียคือ มีการต่ออุปกรณ์พาสซีฟแบบลอยตัวในวงจรจำนวนมาก เมื่อนำไปสร้างเป็นวงจรรวมจะทำให้วงจรรวมมีขนาดใหญ่ และผลตอบสนองทางแมกนิจูดมีการเลื่อนไป 10 เดซิเบล เมื่อเทียบกับวงจรต้นแบบ

จากงานวิจัยข้างต้น พบว่าแต่ละงานวิจัยมีข้อเสีย คือ ใช้บล็อกแอกทีฟจำนวนมาก ซึ่งหมายถึงต้องใช้ทรานซิสเตอร์มากขึ้นไปด้วย มีการต่ออุปกรณ์พาสซีฟแบบลอยตัวในวงจรจำนวนมาก ทำให้วงจรรวมมีขนาดใหญ่ จากข้อเสียในข้างต้นจึงเป็นที่มาของวิทยานิพนธ์นี้ โดยออกแบบวงจรกรองแถบความถี่ผ่าน ให้มีผลตอบสนองทางความถี่ที่สูงกว่า ใช้ทรานซิสเตอร์น้อยกว่า สามารถปรับค่าทางอิเล็กทรอนิกส์ได้ และใช้ไฟเลี้ยงต่ำ

บทที่ 4

วงจรรองแถบความถี่ผ่านขั้นบันได Chebyshev รูปแบบกระแส โดยใช้ซีมอส

4.1 บทนำ

วิทยานิพนธ์นี้ได้นำเสนอการออกแบบวงจรรองแถบความถี่ผ่าน (Band-pass Filter) โดยใช้เทคโนโลยีซีมอส ซึ่งจะทำให้การแปลงวงจรรองแถบความถี่ผ่านแบบขั้นบันไดต้นแบบ มาจากวงจรรองความถี่ต่ำผ่านแบบขั้นบันไดต้นแบบ แล้วจึงนำอุปกรณ์แอกทีฟไปแทนอุปกรณ์พาสซีฟ เป็นที่ทราบกันดีว่าอุปกรณ์พาสซีฟมีขนาดใหญ่ จึงไม่เหมาะต่อการนำไปสร้างเป็นวงจรรวม ดังนั้นจึงออกแบบวงจรรวมโดยใช้อุปกรณ์แอกทีฟ ทำให้วงจรรวมมีขนาดเล็ก และเหมาะต่อการนำไปประยุกต์ใช้ในวงจรทางด้านโทรคมนาคม และวงจรรีเลย์ทรอนิกส์ต่างๆ วงจรรองแถบความถี่ผ่านที่นำเสนอเป็นรูปแบบกระแส วงจรรูปแบบกระแสจะมีศักยภาพที่สูงกว่าวงจรในรูปแบบแรงดัน ทำให้วงจรในรูปแบบกระแสจึงได้รับความนิยมอย่างแพร่หลาย วิทยานิพนธ์นี้จึงนำเสนอวงจรรองแถบความถี่ผ่านขั้นบันได รูปแบบกระแส โดยใช้เทคโนโลยีซีมอสซีมอส ซึ่งสามารถปรับค่าทางอิเล็กทรอนิกส์ได้ วงจรถูกสร้างโดยใช้อินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว อินทิเกรเตอร์ชนิดไม่สูญเสีย 4 ตัว และตัวเก็บประจุต่อลงกราวด์ 6 ตัว ผลการจำลองการทำงานมีความสอดคล้องกับทฤษฎี และสามารถนำไปประยุกต์ใช้ในวงจรรองในย่านความถี่ HF และ VHF ทั่วๆ ไป เช่น นำไปใช้ในระบบวิทยุสมัครเล่น หรือ ในการสื่อสารทางการบินที่ระยะข้ามเส้นขอบฟ้า

4.2 ทฤษฎีและหลักการ

4.2.1 วงจรอินทิเกรเตอร์โดยใช้มอสทรานซิสเตอร์

จากบล็อกอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator) ดังแสดงในรูปที่ 4.1 มีเอาต์พุตที่มีค่าเท่ากับเป็น Y_1 และ Y_2 การสร้างวงจรรองอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) สามารถทำได้โดยการต่อวงจรขยายแบบกลับเฟสที่เอาต์พุต Y_1 แล้วป้อนกลับมายังอินพุตดังในรูปที่ 4.2 จากวิธีการดังกล่าว สามารถสร้างบล็อกอินทิเกรเตอร์แบบไม่สูญเสียที่มีเอาต์พุตเป็น Z_1 และ Z_2 โดยมีเฟสต่างกัน และมีสมการถ่ายโอนเท่ากับ

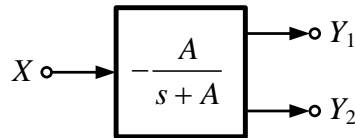
$$\frac{Y_1}{X} = \frac{Y_2}{X} = -\frac{A}{s+A} \quad (4.1)$$

$$\frac{Z_1}{X} = \frac{A}{s} \quad (4.2)$$

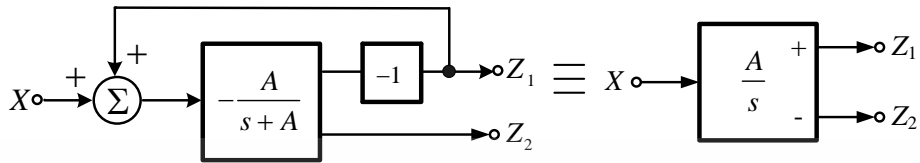
และ

$$\frac{Z_2}{X} = -\frac{A}{s} \quad (4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 บล็อกอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator) [15]

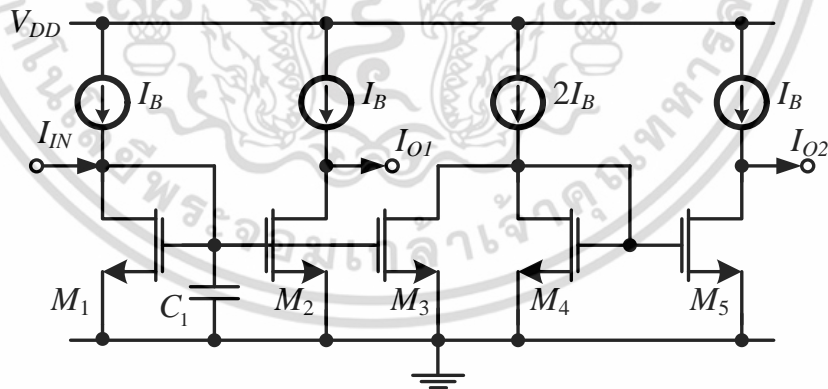


รูปที่ 4.2 บล็อกอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) [15]

การนำบล็อกอินทิเกรเตอร์แบบสูญเสียนำไปสร้างเป็นวงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้มอสทรานซิสเตอร์นั้นสามารถสร้างได้ดังแสดงในรูปที่ 4.3(ก) และวงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กแสดงในรูปที่ 4.3(ข) จากการวิเคราะห์ด้วย KCL ฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 4.3(ข) โดยสมมติให้ค่าพารามิเตอร์คอนดักแตนซ์ทั้งหมดมีค่าเท่ากัน สามารถเขียนได้ดังสมการที่ (4.4)-(4.5)

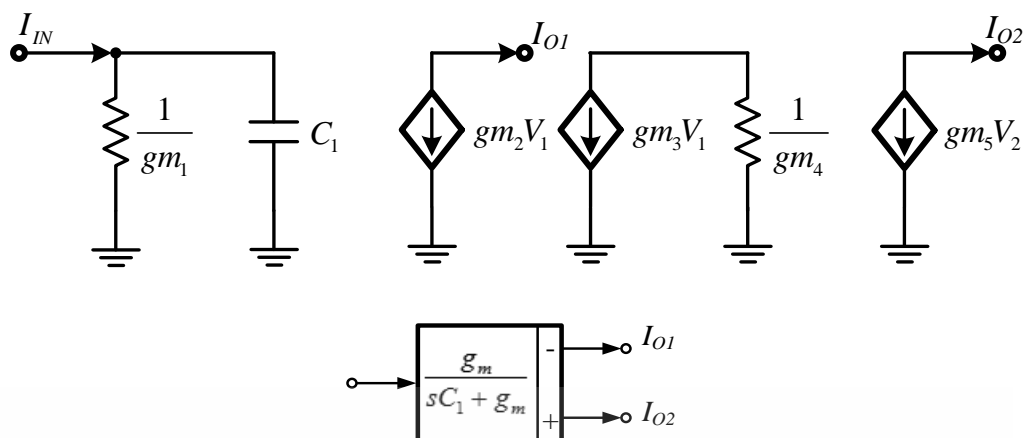
$$\frac{I_{O1}}{I_{IN}} = -\frac{g_m}{sC_1 + g_m} \tag{4.4}$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_m}{sC_1 + g_m} \tag{4.5}$$



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



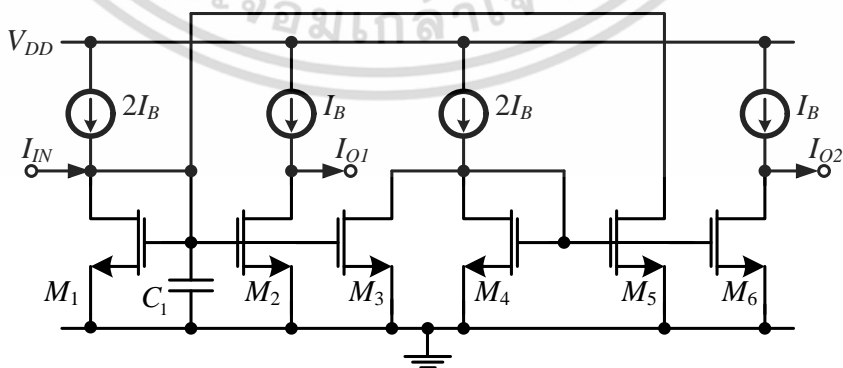
(ข)

รูปที่ 4.3 (ก) วงจรอินทีเกรเตอร์แบบสูญเสียโดยใช้ออสทรานซิสเตอร์
 (ข) วงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กและบล็อกไดอะแกรม

จากหลักการดังรูปที่ 4.2 การสร้างวงจรอินทีเกรเตอร์แบบไม่สูญเสียโดยใช้ออสทรานซิสเตอร์สามารถสร้างได้ดังรูปที่ 4.4(ก) โดยต่อคาสแคดกันของวงจรอินทีเกรเตอร์แบบสูญเสีย (M_1 และ M_2) และวงจรขยายแบบกลับเฟส (M_4 และ M_5) โดยลูปกลับสัญญาณกระแสมาที่อินพุต กระแสเอาต์พุตมีสองแห่ง I_{O1} และ I_{O2} ที่ M_2 และ M_6 ตามลำดับ จากการวิเคราะห์ด้วย KCL ฟังก์ชันถ่ายโอนการส่งผ่านกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4(ข) สามารถเขียนได้ดังสมการที่ (4.6)-(4.7) ตามลำดับ

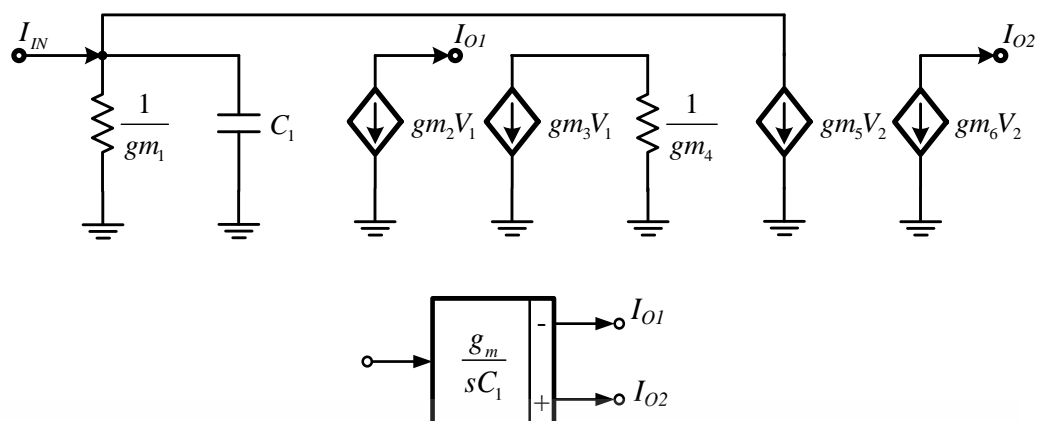
$$\frac{I_{O1}}{I_{IN}} = -\frac{g_{m2}g_{m4}}{sC_1g_{m4} + g_{m3}g_{m5} - g_{m1}g_{m4}} \tag{4.6}$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_{m3}g_{m6}}{sC_1g_{m4} - g_{m3}g_{m5} + g_{m1}g_{m4}} \tag{4.7}$$



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.4 (ก) วงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้ออสทรานซิสเตอร์

(ข) วงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กและบล็อกไดอะแกรม

เมื่อ g_{mi} หมายถึงค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i ถ้าสมมติให้ทรานซิสเตอร์ M_1-M_6 มีความสมพงค์กัน $g_{m1}=g_{m2}=g_{m3}=g_{m4}=g_{m5}=g_{m6}=g_m$ ดังนั้นสังเกตได้ว่า จากฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4(ข) ของวงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้ออสทรานซิสเตอร์จะมีค่าดังสมการที่ (4.8)-(4.10)

$$\frac{I_{O1}}{I_{IN}} = -\frac{g_m}{sC_1} \quad (4.8)$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_m}{sC_1} \quad (4.9)$$

โดยที่

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_B} \quad (4.10)$$

เมื่อ μ , C_{ox} , W และ L เป็นค่าความคล่อง ความจุจากออกไซด์ ความกว้างและความยาว Channel ของมอสทรานซิสเตอร์ เห็นได้ชัดว่าค่าทรานสคอนดักแตนซ์ของมอสทรานซิสเตอร์สามารถปรับค่าได้โดยการปรับค่ากระแสไบอัส I_B

4.2.2 วงจรอินทิเกรเตอร์โดยใช้ออสทรานซิสเตอร์ในกรณีที่ไม่สมพงค์กัน

โดยพิจารณาวงจรอินทิเกรเตอร์แบบสูญเสียในรูปที่ 4.3(ก) โดยใช้วงจรเสมือนแบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 4.3(ข) สมมติค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์เป็น g_{mi} เมื่อมอสทรานซิสเตอร์ไม่สมพงค์กัน ฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้ออสทรานซิสเตอร์จะมีค่าดังสมการที่ (4.11)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{O1}}{I_{IN}} = \frac{-I_{O2}}{I_{IN}} = \left(\frac{-g_{m2}}{g_{m1}} \right) \left(\frac{g_{m1}}{g_{m1} + sC_1} \right) \quad (4.11)$$

เนื่องจากความไม่สมพงค์กันของทรานซิสเตอร์ ทำให้อินทิเกรเตอร์แบบสูญเสียมีความผิดเพี้ยนไปจากสมการที่ (4.4) และ (4.5) ผลกระทบนี้จะไม่มียัยสำคัญและแก้ไขได้โดยง่าย โดยการเพิ่มวงจรขยายหรือลดทอนกระแส

เมื่อพิจารณาวงจรอินทิเกรเตอร์แบบไม่สูญเสียในรูปที่ 4.4(ก) โดยใช้วงจรเสมือนแบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 4.4(ข) สมมติค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์เป็น g_{mi} เมื่อมอสทรานซิสเตอร์ไม่สมพงค์กัน ฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์จะมีค่าดังสมการที่ (4.12)

$$\frac{I_{O1}}{I_{IN}} = \frac{-I_{O2}}{I_{IN}} = \frac{-g_{m2}}{g_{m1} - g_{m2} + sC_1} \quad (4.12)$$

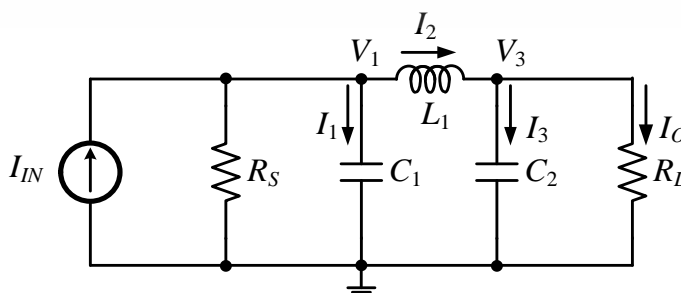
จากความไม่สมพงค์กันของมอสทรานซิสเตอร์ อินทิเกรเตอร์แบบไม่สูญเสียจะกลายเป็นอินทิเกรเตอร์แบบสูญเสียด้วยโพลที่

$$\omega_p = \frac{g_{m1} - g_{m2}}{C_1} \quad (4.13)$$

ที่ความถี่เท่ากับศูนย์ เมื่อ $g_{m1} = g_{m2}$ ผลลัพธ์ที่ได้จะเป็นอินทิเกรเตอร์แบบไม่สูญเสียในอุดมคติ แต่ในกรณีที่ $g_{m1} > g_{m2}$ จะเลื่อนไปทางขวา หรือ $g_{m1} < g_{m2}$ จะมีการเลื่อนไปทางซ้าย ดังนั้นเพื่อหลีกเลี่ยงการลดทอนประสิทธิภาพต้องกำหนดให้ $g_{m1} \geq g_{m2}$ สามารถทำได้โดยการปรับกระแสไบอัสของทรานซิสเตอร์อย่างละเอียด[27]

4.3 วงจรกรองแถบความถี่ผ่านอับดับหก

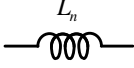
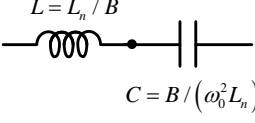

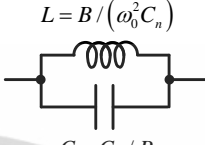
วงจรอินทิเกรเตอร์แบบไม่สูญเสีย และวงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์ที่นำเสนอ ถูกนำมาออกแบบเป็นวงจรกรองแถบความถี่ผ่านอับดับหก โดยใช้วิธีการแปลงโครงข่าย (Network Transform) [16] จากวงจรกรองความถี่ต่ำผ่านแบบขั้นบันได (LC Ladder LPF) แบบพาสซีฟที่มีตัวต้านทานปลายปิดคู่ (Doubly Terminated Resistors) เป็นโครงสร้างพื้นฐานในการสังเคราะห์ดังแสดงในรูปที่ 4.7

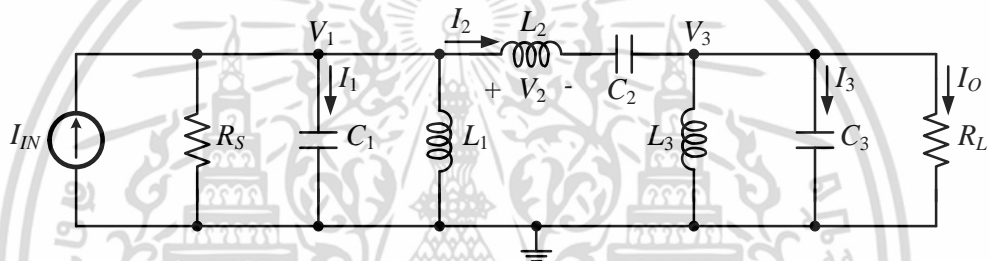


รูปที่ 4.5 วงจรกรองความถี่ต่ำผ่านแบบขั้นบันไดอันดับสามต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 รูปแบบการแปลง RLC จาก LP เป็น BP [16]

Elements of Lowpass filter	Corresponding elements of the denormalized Bandpass
	 $C = B / (\omega_0^2 L_n)$
	 $C = C_n / B$



รูปที่ 4.6 วงจรกรองแถบความถี่ผ่านแบบขึ้นบันไดอันดับหกต้นแบบ

จากรูปที่ 4.6 วงจรกรองแถบความถี่ผ่านแบบขึ้นบันไดอันดับหกต้นแบบ ได้ทำการแปลงวงจรตามตารางที่ 4.1 มาจาก วงจรกรองความถี่ต่ำผ่านแบบขึ้นบันไดอันดับสามต้นแบบรูปที่ 4.5 โดยมีฟังก์ชันถ่ายโอนของวงจรกรองแถบความถี่ผ่านแบบขึ้นบันไดอันดับหกต้นแบบดังสมการดังนี้

$$\begin{aligned}
 \frac{I_O}{I_{IN}} = & \frac{\frac{s^4}{C_1 L_2} + \frac{(C_3 + L_3) s^3}{C_1 C_3 L_2 L_3} + \frac{s^2}{C_1 C_3 L_2 L_3}}{s^6 + \left(\frac{C_3 L_2 L_3 + RC_1 C_3 L_2 + RC_1 L_2 L_3}{RC_1 C_3 L_2 L_3} \right) s^5} \\
 & + \left(\frac{C_2 L_1 L_2 L_3 + RC_2 C_3 L_1 L_3 + RC_1 C_3 L_1 L_3 + RC_1 C_2 L_1 L_2 + C_2 C_3 L_1 L_2 + RC_2 C_3 L_2 L_3}{RC_1 C_2 C_3 L_1 L_2 L_3} \right) s^4 \\
 & + \left(\frac{RC_2 C_3 L_1 + C_3 L_1 L_3 + RC_1 L_1 L_3 + RC_2 C_3 L_2 + C_2 L_1 L_2 + RC_1 C_3 L_1 + RC_2 L_1 L_3 + RC_2 L_1 L_3}{RC_1 C_2 C_3 L_1 L_2 L_3} \right) s^3 \\
 & + \left(\frac{C_3 L_1 + RC_2 L_2 + RC_3 L_3 + L_1 L_3 + RC_2 L_1 + RC_1 L_1}{RC_1 C_2 C_3 L_1 L_2 L_3} \right) s^2 \\
 & + \left(\frac{RL_3 + L_1 + RC_3}{RC_1 C_2 C_3 L_1 L_2 L_3} \right) s + \frac{1}{C_1 C_2 C_3 L_1 L_2 L_3}
 \end{aligned}
 \tag{4.14}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.14) แสดงสมการถ่ายโอนของวงจรรองแถบความถี่ผ่านที่นำเสนอ โดยสมการของ ω_0 แสดงได้ดังสมการที่ (4.15)

$$\omega_0 = \sqrt{\frac{1}{C_1 C_2 C_3 L_1 L_2 L_3}} \quad (4.15)$$

สามารถวิเคราะห์หาค่าความไวของ ω_0 ได้ดังนี้

$$S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = S_{C_3}^{\omega_0} = S_{L_1}^{\omega_0} = S_{L_2}^{\omega_0} = S_{L_3}^{\omega_0} = -\frac{1}{6}$$

จากการวิเคราะห์หาค่าความไวของ ω_0 พบว่าค่าความไวของอุปกรณ์พาสซีฟมีผลต่อ ω_0 เท่ากับ $-1/6$ ซึ่งสอดคล้องกับทฤษฎีของวงจรรองความถี่ชนิดชั้นบันไดที่มีความไวต่ำ ดังนั้นการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟแต่ละตัวจึงมีผลต่อการเปลี่ยนแปลงค่า ω_0 ต่ำมาก

จากนั้นนำรูปที่ 4.6 มาวิเคราะห์โดยใช้ KCL ทำให้ได้สมการความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรรองแถบความถี่ผ่านแบบชั้นบันไดอันดับหก ดังสมการที่ (4.16)-(4.21)

$$V_1 = \frac{I_1}{sC_1} \quad (4.16)$$

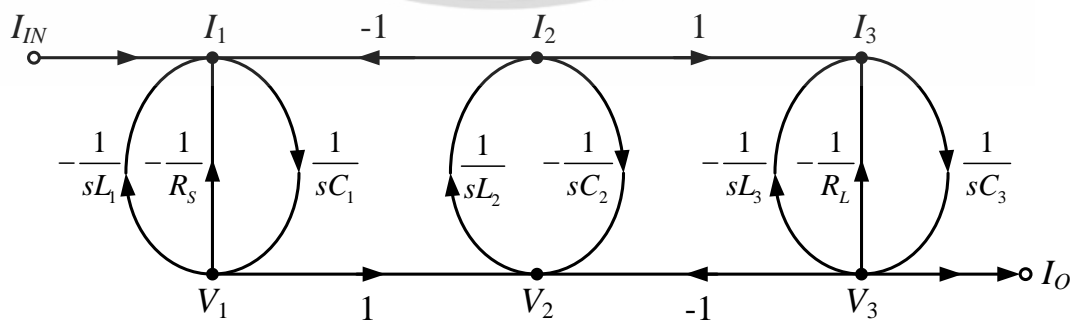
$$V_2 = V_1 - V_3 - \frac{I_2}{sC_2} \quad (4.17)$$

$$V_3 = \frac{I_3}{sC_3} \quad (4.18)$$

$$I_1 = I_{IN} - \frac{V_1}{R_S} - \frac{V_1}{sL_1} - I_2 \quad (4.19)$$

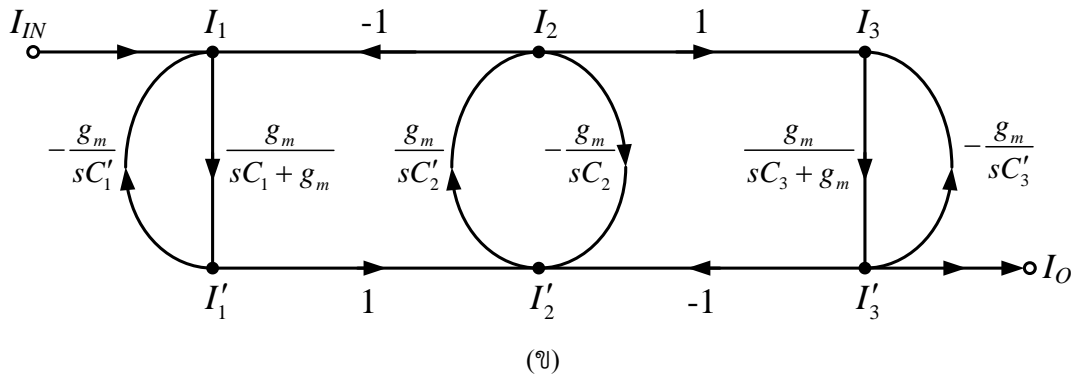
$$I_2 = \frac{V_2}{sL_2} \quad (4.20)$$

$$I_3 = I_2 - \frac{V_3}{sL_3} - \frac{V_3}{R_L} \quad (4.21)$$



(ก)

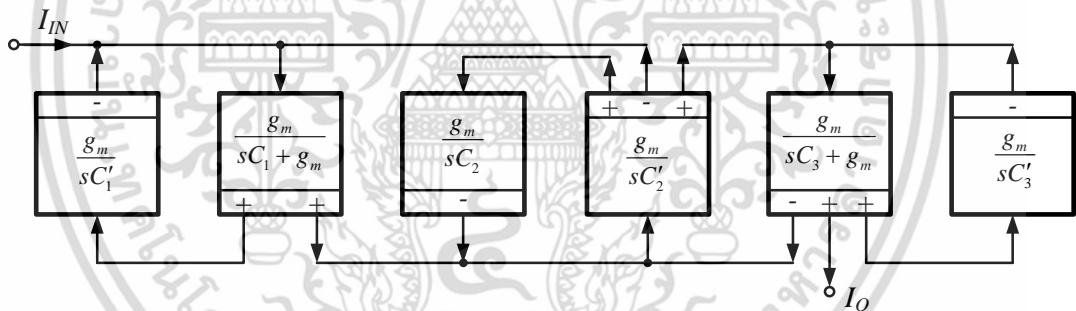
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 (ก) กราฟการไหล (Signal Flow Graph: SFG) ของวงจรกรองแถบความถี่ผ่านแบบชั้นบันได
อันดับหกต้นแบบ

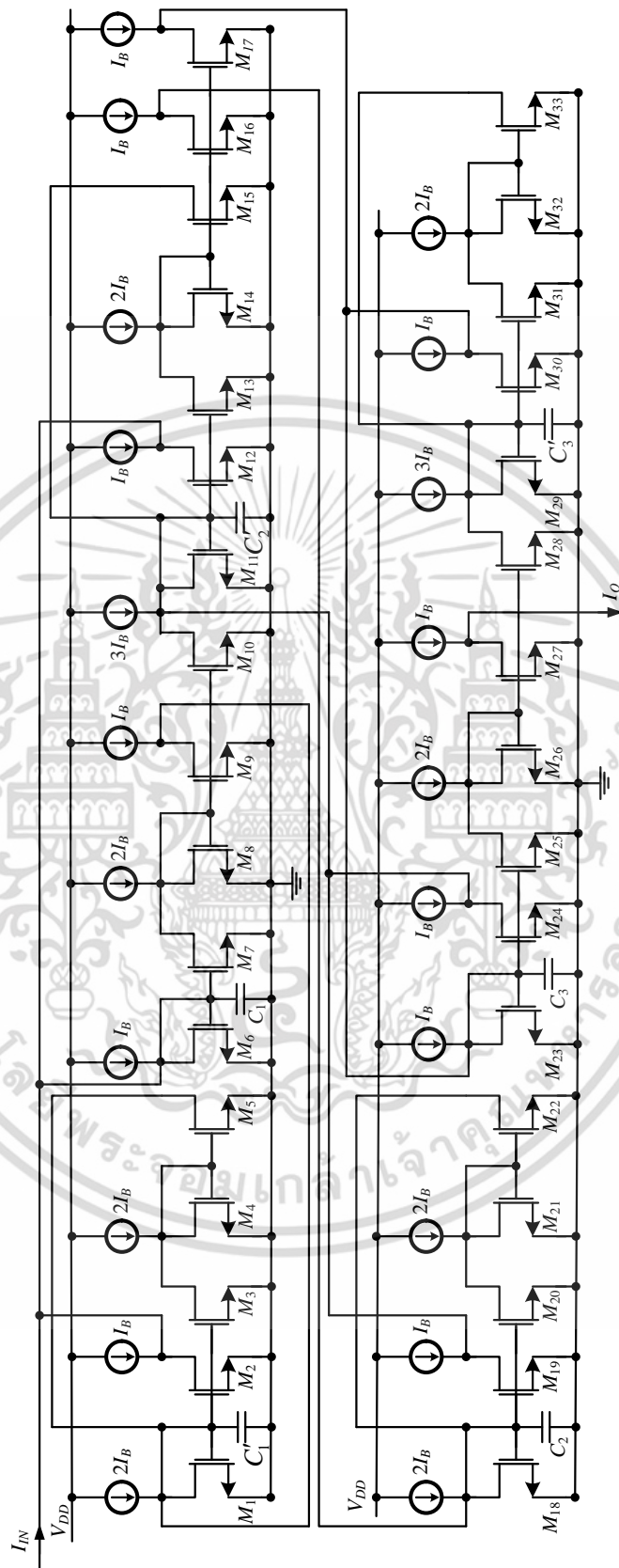
(ข) Normalized SFG ของรูปที่ 4.7(ก) ในรูปแบบกระแส

จะเห็นได้ว่าจากสมการที่ (4.16)-(4.21) สามารถนำมาเขียนเป็นกราฟการไหล (Signal Flow Graph: SFG) ได้ดังรูปที่ 4.7(ก) ซึ่งจะอยู่ในรูปของกระแสและแรงดัน และเมื่อต้องการปรับ SFG รูปที่ 4.7(ก) ให้อยู่ในรูปของกระแสทั้งหมดสามารถทำได้โดยการ Normalized โดยใช้ค่าทรานสคอนดักแตนซ์ (g_m) เพื่อเปลี่ยนรูปของแรงดันให้เป็นกระแส กราฟการไหลหลังจากการ Normalized แล้วแสดงดังรูปที่ 4.7(ข)



รูปที่ 4.8 วงจรกรองแถบความถี่ผ่านอันดับหกที่นำเสนอ

จากกราฟการไหลรูปที่ 4.7(ข) สามารถสร้างเป็นวงจรกรองแถบความถี่ผ่านโดยใช้บล็อกไดอะแกรมรูปที่ 4.3(ข) และ 4.4(ข) ได้ดังรูปที่ 4.8 เมื่อพิจารณาอินทิเกรเตอร์ในวงจรพบว่า วงจรประกอบด้วยอินทิเกรเตอร์แบบสูญเสียและอินทิเกรเตอร์แบบไม่สูญเสีย แต่เนื่องจากอินทิเกรเตอร์แบบสูญเสียมีกระแสเอาท์พุทแบบกลับเฟสเท่านั้น จึงทำให้เอาท์พุทของวงจรกรองแถบความถี่ผ่านมีค่าเป็นลบ ซึ่งไม่มีผลต่อการทำงานของวงจร ซึ่งวงจรจะทำหน้าที่เป็นวงจรกรองแถบความถี่ผ่านรูปแบบกระแสอันดับหกได้

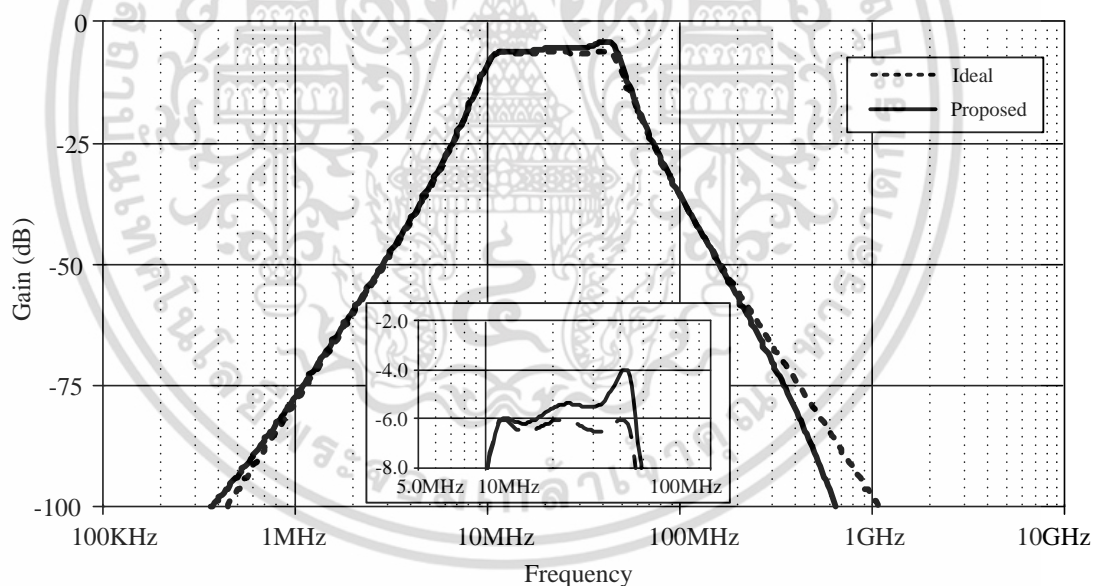


รูปที่ 4.9 วงจรรวมของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ

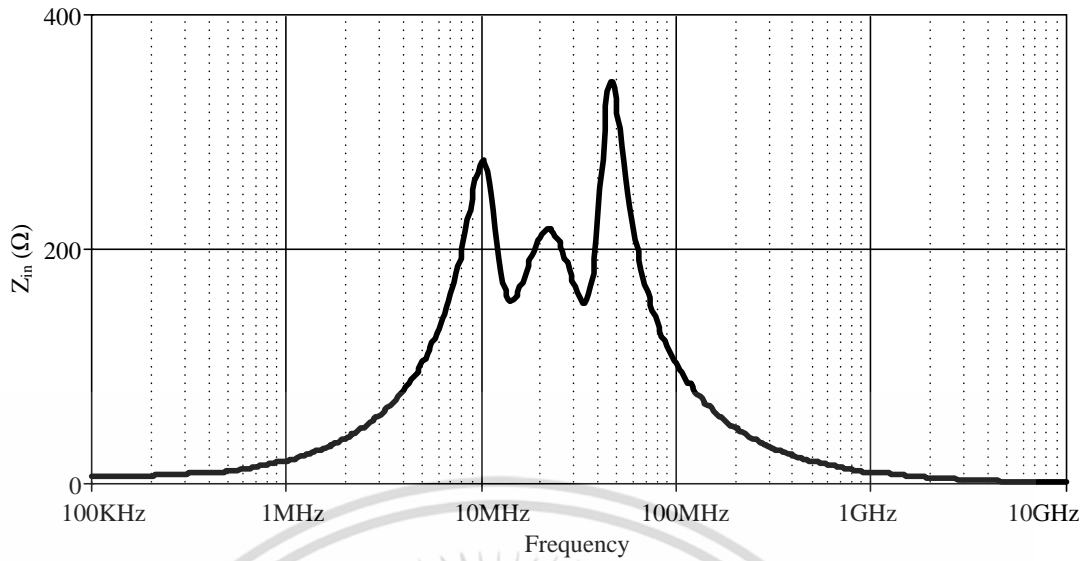
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ผลการจำลองการทำงาน

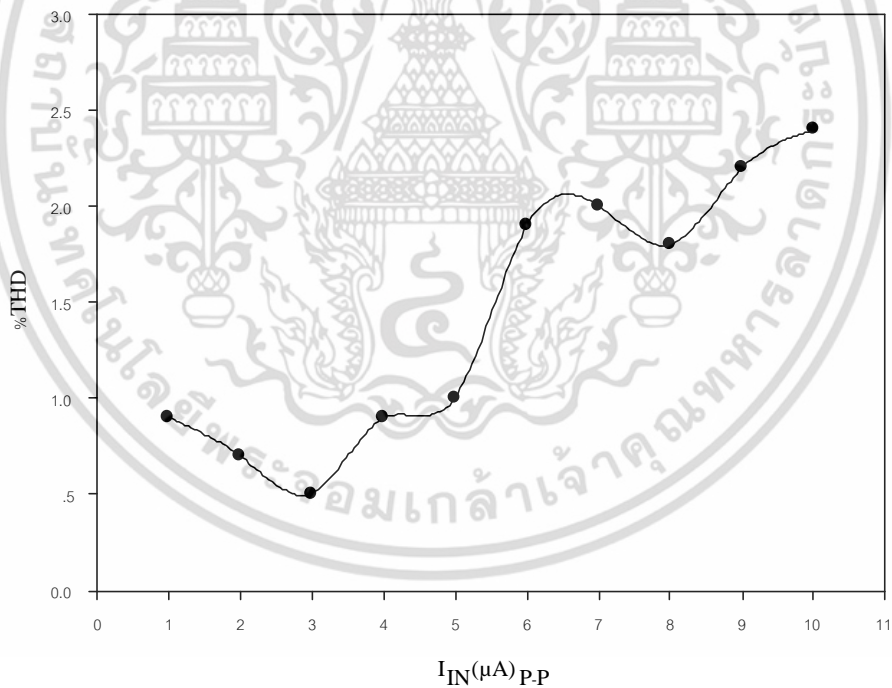
ผลการจำลองการทำงานด้วย PSPICE ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก แบบขึ้นบันไดต้นแบบ มีค่าการกระเพื่อมเท่ากับ 0.5dB โดยใช้ตัวเก็บประจุ $C_1 = C_3 = 7.7\text{nF}, C_2 = 9.9\text{nF}$ และขดลวดเหนี่ยวนำ $L_1 = L_3 = 6.8\text{nH}, L_2 = 5.3\text{nH}$ โดยใช้ตัวต้านทาน $R_S = R_L = 1\Omega$ ตามลำดับ เปรียบเทียบกับวงจรกรองแถบความถี่ผ่าน Chebyshev โดยใช้ซีมอสนำเสนอ ใช้เทคโนโลยี TSMC $0.25\mu\text{m}$ ไฟเลี้ยง 1.5V และใช้ทรานซิสเตอร์ NMOS ทั้งหมดในวงจร จะใช้ค่า $W/L = 70\mu\text{m}/0.5\mu\text{m}$ โดยนำวงจรทั้งรูปที่ 4.3(ก) และรูปที่ 4.4(ก) มาต่อวงจรกรองแถบความถี่ผ่าน ดังรูปที่ 4.9 โดยใช้ตัวเก็บประจุ $C_1 = C_3 = 16.4\text{pF}, C'_1 = C'_3 = 14.5\text{pF}, C_2 = 21\text{pF}, C'_2 = 11.2\text{pF}$ ปรับค่ากระแสไบอัส (I_B) เท่ากับ $100\mu\text{A}$ การเปรียบเทียบผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่านต้นแบบ และ วงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงไว้ดังรูปที่ 4.10 จะเห็นได้ว่าวงจรทั้งสองมีค่าใกล้เคียงกัน แต่มีการกระเพื่อมของสัญญาณในย่านความถี่ Pass-band แตกต่างกันอยู่เล็กน้อยประมาณ 0.5dB ส่วนค่าอินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงดังรูปที่ 4.11 จะพบว่ามีความต้านทานประมาณ $155\text{-}340\Omega$ ในช่วงความถี่ Pass-band



รูปที่ 4.10 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก ในรูปที่ 4.6 และรูปที่ 4.9

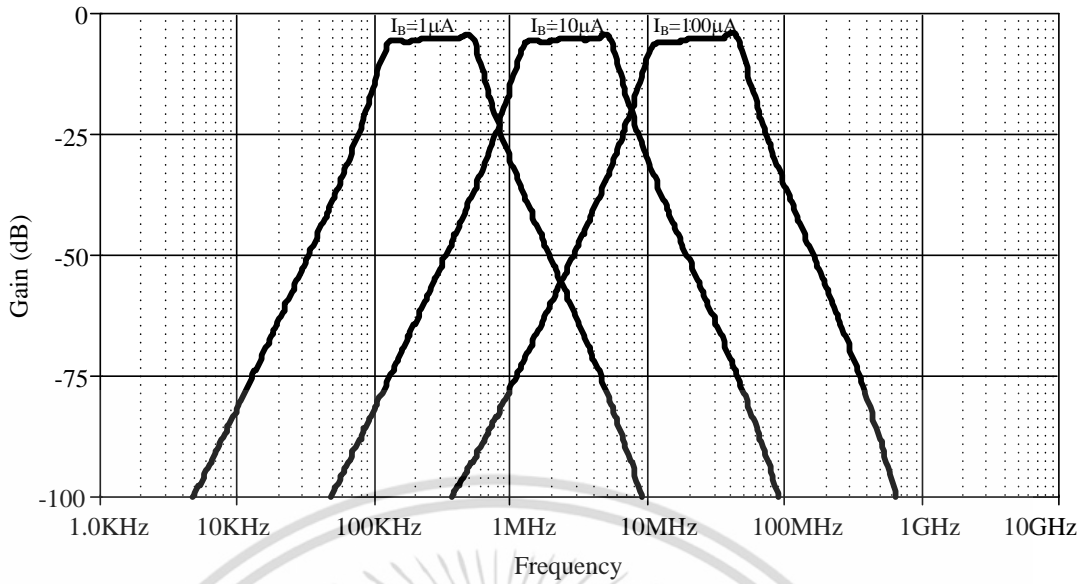


รูปที่ 4.11 อินพุทอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกเมื่อปรับค่ากระแสไบอัส $I_B=100\mu A$



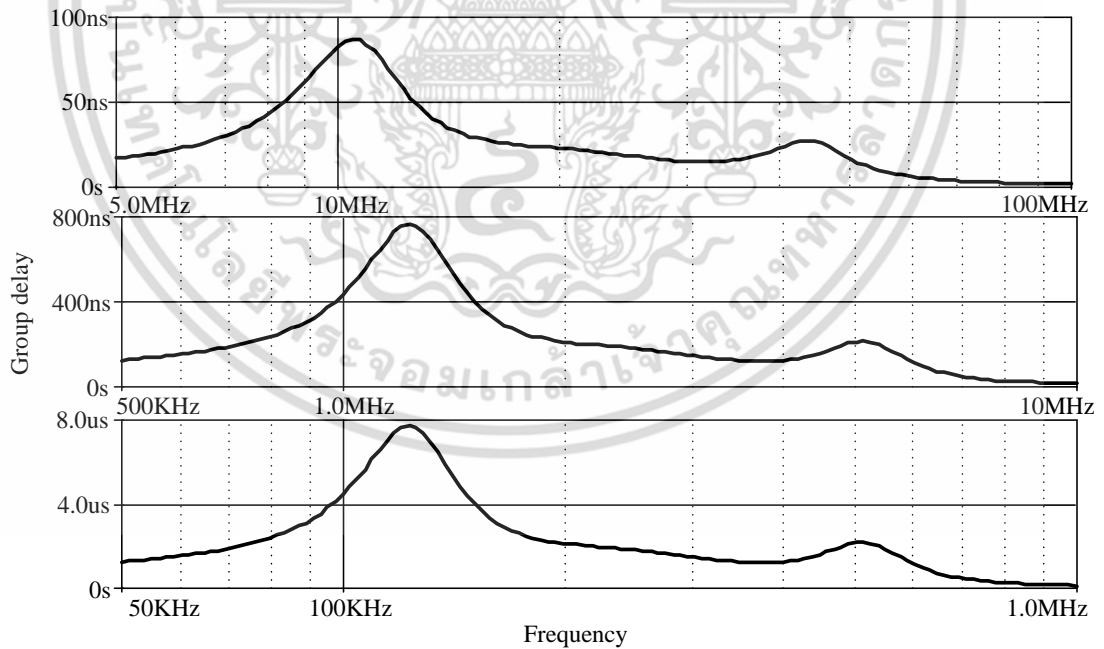
รูปที่ 4.12 ค่าความเพี้ยนทางฮาร์มอนิกของวงจรกรองแถบความถี่ผ่านที่นำเสนอโดยกำหนดค่ากระแสไบอัส $I_B=100\mu A$

รูปที่ 4.12 แสดงค่าความเพี้ยนทางฮาร์มอนิก (THD) ของวงจรกรองแถบความถี่ที่นำเสนอสามารถวัดได้โดยกำหนดค่ากระแสไบอัส $I_B=100\mu A$ ป้อนสัญญาณอินพุต 30MHz ปรับค่าแอมพลิจูดของอินพุต ค่า THD สามารถวัดได้ต่ำกว่า 2.5% เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 ผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ เมื่อปรับค่ากระแสไบอัส (I_B)

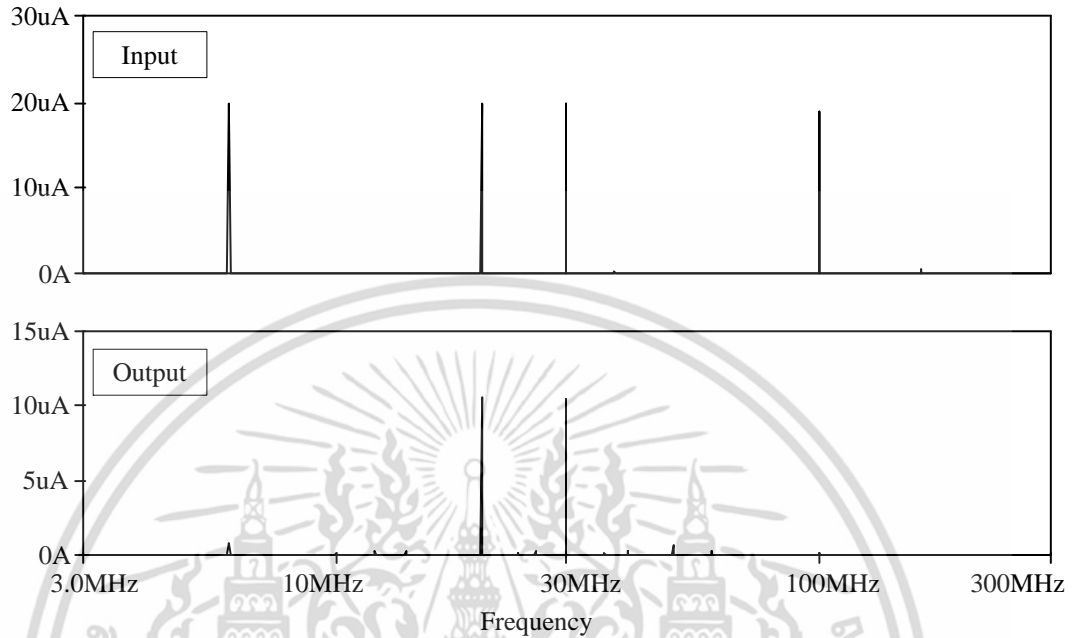
ในการปรับค่าการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ สามารถปรับค่าทางอิเล็กทรอนิกส์ โดยการปรับกระแสไบอัส I_B [1, 10, 100] μA ผลตอบสนองทางความถี่สามารถปรับค่าได้ในช่วงตั้งแต่ 100kHz ถึง 50MHz ดังแสดงในรูปที่ 4.13



รูปที่ 4.14 กรุปดีเลย์ของวงจรกรองแถบความถี่ผ่านอันดับหกที่นำเสนอ เมื่อปรับค่ากระแสไบอัส I_B [1, 10, 100] μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.14 แสดงกรุปดีเลย์ของวงจรรองแถบความถี่ผ่านอันดับหกที่นำเสนอ โดยปรับค่ากระแสไบอัส I_B [1, 10, 100] μA จะเห็นได้ว่าที่กระแสไบอัส $I_B=100\mu\text{A}$ (รูปบนสุด) จะมีค่ากรุปดีเลย์ในช่วงความถี่ใช้งานน้อยที่สุดมีค่าประมาณ 20-30 ns



รูปที่ 4.15 การบ่อนสัญญาณอินพุตของวงจรรองแถบความถี่ผ่านอันดับหก เมื่อปรับค่ากระแสไบอัส $I_B=100\mu\text{A}$

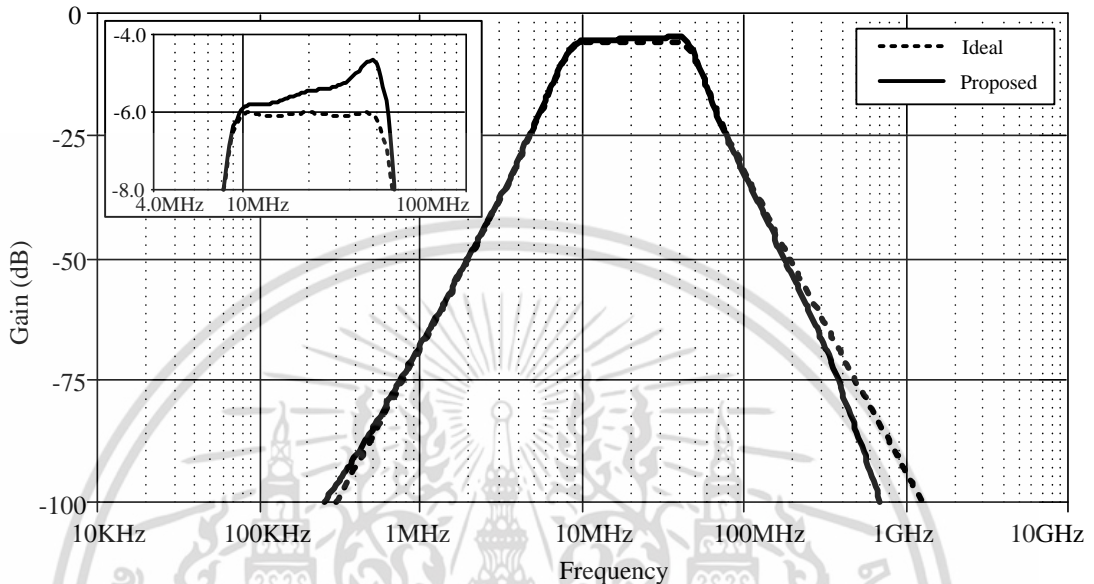
เมื่อทำการบ่อนสัญญาณอินพุต ตั้งแต่ [6,20,30,100]MHz ปรับค่ากระแสไบอัสที่ $I_B=100\mu\text{A}$ ดังแสดงในรูปที่ 4.15 จะเห็นได้ว่าจะมีแค่เพียงสัญญาณอินพุต 20MHz และ 30MHz ที่สามารถผ่านออกมา ซึ่งเป็นสัญญาณในย่านใช้งานของวงจรมันเอง

จากวงจรรองความถี่ต่ำผ่านชนิดขั้นบันไดอันดับสามต้นแบบดังแสดงในรูปที่ 4.5 สามารถนำค่าอุปกรณ์สำหรับวงจรรองความถี่ต่ำผ่านเชบิเชฟ มีค่าการกระเพื่อมเท่ากับ 0.1dB และ 1dB จากตารางที่ 2.4 และ 2.5 ตามลำดับ เพื่อมาทำการคำนวณและแปลงอุปกรณ์ให้เป็นวงจรรองแถบความถี่ผ่านอันดับหก ดังแสดงในรูปที่ 4.6 โดยใช้รูปแบบการแปลงตามตารางที่ 4.1 มีผลการจำลองการทำงานดังต่อไปนี้

ผลการจำลองการทำงานด้วย PSPICE ของวงจรรองแถบความถี่ผ่าน Chebyshev อันดับหกแบบขั้นบันไดต้นแบบ มีค่าการกระเพื่อมเท่ากับ 0.1dB โดยใช้ตัวเก็บประจุ $C_1 = C_3 = 5.6\text{nF}$, $C_2 = 10.7\text{nF}$ และขดลวดเหนี่ยวนำ $L_1 = L_3 = 11.9\text{nH}$, $L_2 = 6.2\text{nH}$ โดยใช้ตัวต้านทาน $R_S = R_L = 1\Omega$ ตามลำดับ เปรียบเทียบกับวงจรรองแถบความถี่ผ่าน Chebyshev โดยใช้ชิพมอสนำเสนอใช้เทคโนโลยี TSMC 0.25 μm ไฟเลี้ยง 1.5V และใช้ทรานซิสเตอร์ NMOS ทั้งหมดในวงจร จะใช้ค่า $W/L=70\mu\text{m}/0.5\mu\text{m}$ โดยนำวงจรทั้งรูปที่ 4.3(ก) และรูปที่ 4.4(ก) มาต่อเป็นวงจรรองแถบความถี่ผ่าน

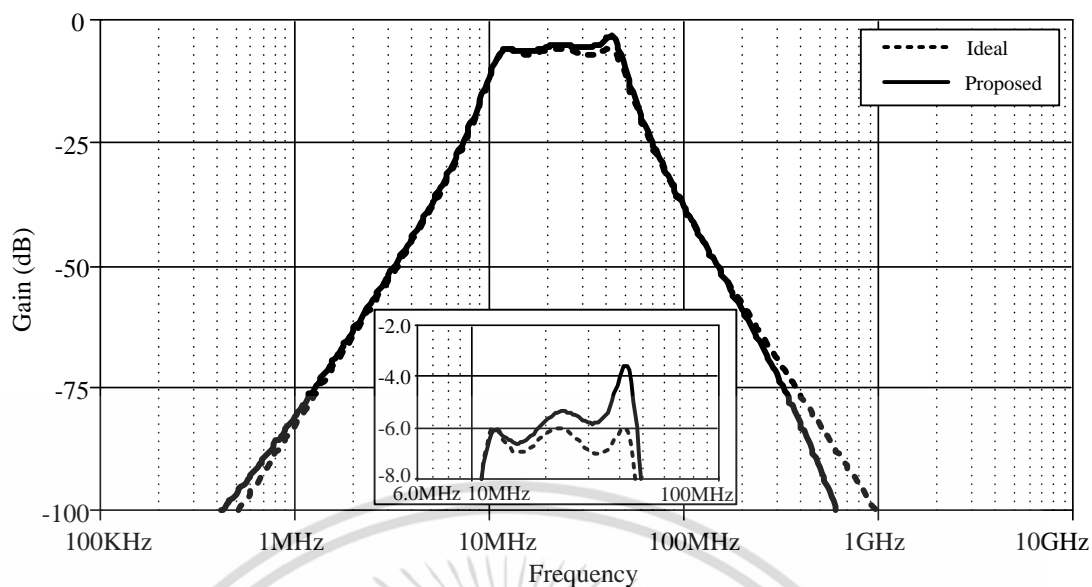
ดังรูปที่ 4.9 โดยจะปรับค่ากระแสไบอัส (I_B) เท่ากับ $100\mu\text{A}$ และใช้ตัวเก็บประจุ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$C_1 = C_3 = 12.3\text{pF}, C'_1 = C'_3 = 26\text{pF}, C_2 = 23.3\text{pF}, C'_2 = 13.7\text{pF}$ การเปรียบเทียบผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่านต้นแบบ และ วงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงไว้ดังรูปที่ 4.20 จะเห็นได้ว่าวงจรทั้งสองมีค่าใกล้เคียงกัน แต่มีการกระเพื่อมของสัญญาณในย่านความถี่ Pass-band แตกต่างกันอยู่เล็กน้อยประมาณ 0.5 dB



รูปที่ 4.16 ผลตอบสนองทางแมกนิจูดวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก มีค่าการกระเพื่อมเท่ากับ 0.1dB ในรูปที่ 4.6 และรูปที่ 4.9

ผลการจำลองการทำงานด้วย PSPICE ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก แบบชั้นบันไดต้นแบบ มีค่าการกระเพื่อมเท่ากับ 1dB โดยใช้ตัวเก็บประจุ $C_1 = C_3 = 9.5\text{nF}, C_2 = 10.6\text{nF}$ และขดลวดเหนี่ยวนำ $L_1 = L_3 = 5.2\text{nH}, L_2 = 4.7\text{nH}$ โดยใช้ตัวต้านทาน $R_S = R_L = 1\Omega$ ตามลำดับ เปรียบเทียบกับวงจรกรองแถบความถี่ผ่าน Chebyshev โดยใช้ซิมูเลชันใช้เทคโนโลยี TSMC $0.25\mu\text{m}$ ไฟเลี้ยง 1.5V และใช้ทรานซิสเตอร์ NMOS ทั้งหมดในวงจร จะใช้ค่า $W/L = 70\mu\text{m}/0.5\mu\text{m}$ โดยนำวงจรทั้งรูปที่ 4.3(ก) และรูปที่ 4.4(ก) มาต่อเป็นวงจรกรองแถบความถี่ดังรูปที่ 4.9 โดยจะปรับค่ากระแสไบอัส (I_B) เท่ากับ $100\mu\text{A}$ โดยใช้ตัวเก็บประจุ $C_1 = C_3 = 20\text{pF}, C'_1 = C'_3 = 11\text{pF}, C_2 = 22.2\text{pF}, C'_2 = 9.8\text{pF}$ การเปรียบเทียบผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่านต้นแบบ และ วงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงไว้ดังรูปที่ 4.16 จะเห็นได้ว่าของวงจรทั้งสองมีค่าใกล้เคียงกัน แต่มีการกระเพื่อมของสัญญาณในย่านความถี่ Pass-band แตกต่างกันอยู่เล็กน้อยประมาณ 1 dB



รูปที่ 4.17 ผลตอบสนองทางแมกนิจูดวงจรรองแถบความถี่ผ่าน Chebyshev อันดับหก มีค่ากระเพื่อมเท่ากับ 1 dB ในรูปที่ 4.6 และรูปที่ 4.9

จากการนำเสนอหลักการอ้างอิงจากผลการทดลองพบว่า การสร้างวงจรรองแถบความถี่ผ่านชั้นบันได CHEBYSHEV รูปแบบกระแส โดยใช้ซีมอส สามารถปรับค่าทางอิเล็กทรอนิกส์ได้ มีผลตอบสนองทางความถี่ ตั้งแต่ 100 kHz ถึง 50 MHz โดยปรับกระแสไบอัส ตั้งแต่ $[1, 10, 100]\ \mu\text{A}$ ใช้ไฟเลี้ยง 1.5 V และสามารถกำหนด ripple ของวงจรมูลจากวงจรรองความถี่ต่ำผ่าน แล้วจึงแปลงเป็นวงจรรองแถบความถี่ผ่าน ซึ่งได้ยกตัวอย่างผลตอบสนองทางความถี่ที่มี ripple 0.1 dB และ 1 dB ดังแสดงในรูปที่ 4.16 และ 4.17

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 สรุป

วงจรรองแถบความถี่ผ่าน Chebyshev อันดับหก รูปแบบกระแสชนิดชั้นบันไดโดยใช้เทคโนโลยีซีมอสวงจรใหม่ถูกนำเสนอ วงจรประกอบด้วยอินทิเกรเตอร์ชนิดสูญเสีย และไม่สูญเสีย โดยเลียนแบบการทำงานจากวงจรรองแถบความถี่ผ่าน Chebyshev แบบชั้นบันไดอันดับหกต้นแบบ ผลตอบสนองทางความถี่ใช้งานอยู่ในช่วง 100 kHz ถึง 50 MHz โดยปรับค่ากระแสไบอัสตั้งแต่ 1 μ A ถึง 100 μ A วงจรที่นำเสนอใช้ไฟเลี้ยงที่ 1.5 V และใช้พลังงานสูงสุด 7 mW ที่กระแสไบอัส 100 μ A วงจรประกอบด้วยซีมอสจำนวน 33 ตัว และตัวเก็บประจุต่อลงกราวด์จำนวน 6 ตัว วงจรที่นำเสนอมีค่า THD ต่ำกว่า 2.5% อินพุตอิมพีแดนซ์ต่ำ และปรับค่าได้ย่านความถี่กว้าง

ตารางที่ 5.1 ตารางการเปรียบเทียบวิทยานิพนธ์ฉบับนี้กับหลักการที่เคยนำเสนอในอดีต

เปรียบเทียบงานวิจัย	ไฟเลี้ยง	ย่านความถี่ใช้งาน	จำนวนทรานซิสเตอร์	พาสซีฟลอยตัวต่อรวม	ปรับค่าทางอิเล็กทรอนิกส์
[12]	± 1.5 V	น้อยกว่า 2.5 MHz	252	ไม่มี	ได้
[14]	± 1.5 V	น้อยกว่า 20 MHz	NA	ไม่มี	ได้
[25]	± 2 V	น้อยกว่า 5 MHz	192	ไม่มี	ได้
[26]	± 1 V	น้อยกว่า 30 MHz	78	มี	ได้
วิทยานิพนธ์นี้	1.5 V	100 kHz-50 MHz	33	ไม่มี	ได้

5.2 ข้อเสนอแนะ

จากการศึกษาวิทยานิพนธ์ที่ได้นำเสนอนี้ ถึงแม้ว่าการออกแบบวงจรรองแถบความถี่ที่ได้นำเสนอ มีความสอดคล้องตามทฤษฎี สามารถนำไปสร้างเป็นวงจรรวม สามารถปรับค่าความถี่ในย่านใช้งาน และสามารถปรับค่าทางอิเล็กทรอนิกส์ได้ แต่วงจรที่นำเสนอยังมีข้อด้อยที่ต้องศึกษาและปรับปรุงให้ดีขึ้น เช่น การออกแบบให้สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระต่อกัน

เอกสารอ้างอิง

- [1] I. A. Khan, P. Beg, T. Muslim Ahmed, "First Order Current Mode Filters and Multiphase Sinusoidal Oscillators Using MOCCIs," *Microelectronics*, 2006. ICM '06. International Conference on, pp. 146-149, Dec. 2006.
- [2] S. Ozoguz, A. Toker, O. Cicekoglu, "First-order allpass sections-based current-mode universal filter using ICCIs," *IET Electronics letters*, Vol.36, No.17, pp. 1443-1444, 2000.
- [3] Kunieda, T. Hiramatsu, Y. Fukui, A., "Frequency dependence of sensitivities in second-order RC active filters," *Circuits and Systems, IEEE Transactions on*, Vol.27, No.2, pp. 77-84, Feb. 1980.
- [4] R. Raut, N. Guo, "Low Power Wideband Voltage and Current Mode Second-Order Filters Using Wideband CMOS Transimpedance Network," *IEEE Proceedings of the 40th Midwest Symposium on Circuits and Systems*, vol. 1, pp. 241-244, Aug. 1997.
- [5] Rollett, J.M. Nightingale, C., "Design and economical realisation of a hybrid RC-active lowpass filter for PCM. *Electronic Circuits and Systems*," *IEE Proceedings G*, Vol.128, No.4, pp. 201-204, 1981.
- [6] Duncan, R.A. Martin, K.W. Sedra, A.S., "A Q-enhanced active-RLC bandpass filter," *Circuits and Systems*, 1993, ISCAS '93, 1993 IEEE International Symposium on, pp. 1416-1419, 1993.
- [7] M. Kumngern, K. Dejhan, "Voltage-Mode Low-pass, High-pass, Band-pass Biquad Filter Using Simple CMOS OTAs," *IEEE Instrumentation and Measurement Technology Conference*, pp. 924-927, May 2009.
- [8] G. Jacobs, D. Allstot, R. Brodersen, P. Gray, "Design techniques for MOS switched capacitor ladder filters," *IEEE Transactions on circuits and systems*, vol.25, No.12, pp. 1014-1021, 1978.
- [9] T. S. Fiez, D. J. Allstot, "CMOS switched-current ladder filters. *IEEE Journal of Solid-State Circuits*," vol.25, No.6, pp.1360-1367, 1990.
- [10] A. E. J. Ng, J. I. Sewell, "Ladder decompositions for wideband SI filter applications," *IEE Proceedings: Circuits, Devices and Systems*, vol.145, No.5, pp. 306 – 313, 1998.
- [11] K. Martin, "Improved circuits for the realization of switched-capacitor filters," *IEEE Transactions on currents and systems*, Vol.27, No.4, pp. 237–244, 1980.
- [12] J. Wu, E. El-Masry, "Design of current-mode ladder filters using coupled-biquads," *IEEE Transactions on circuits and systems II: Analog and digital signal processing*, vol.45, No.11, pp. 1445-1454, 1998.
- [13] J. Wu, E. El-Masry, "Current-mode ladder filters using multiple output current conveyers," *IEE Proceedings: Circuits, Devices and Systems*, Vol.143, No.4, pp. 218-222, 1996.
- [14] Sumesaglam, T. Karsilayan, A.I., "A Digital Automatic Tuning Technique for High-Order Continuous-Time Filters," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, Vol.51, No.10, pp. 1975–1984, 2004.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [15] พิพัฒน์ พรหมมี “วงจรรองความถี่ต่ำผ่าน Elliptic อันดับสามปรับค่าได้รูปแบบ กระแสชนิดขั้วขึ้นบันไดโดยใช้เทคโนโลยีซีมอส” การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 6, ระเบียบ, 26-28 มีนาคม 2557, หน้า 525-528.
- [16] T. Deliyannis, Y. Sun, J.K. Fidler, “Continuous-Time Active Filter Design,” London: CRC Press LLC., 1999.
- [17] R. Gregorian, G. C. Temes, “Analog MOS Integrated Circuits For Singnal Processing,” John Wiley and Sons, Inc., 1986.
- [18] เต็มพงษ์ เพ็ชรกุล, “อุปกรณ์สารกึ่งตัวนำ” คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2544.
- [19] P. E. Allen and D. R. Holberg, “CMOS Analog Circuit Design,” Holt Rinehart and Winston, Inc., 1986.
- [20] B. Razavi, “Fundamentals of Microelectronics,” John Wiley and Sons, Inc., 2008.
- [21] พิพัฒน์ พรหมมี, “หลักการตัวกรองความถี่นาลอก” คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2533.
- [22] L. P. Huelsman, “Active and Passive Analog Filter Design,” McGraw-Hill, Inc., 1993.
- [23] จิรยุทธ์ มหัทธนกกุล, “การออกแบบวงจรรองแอนะลือก” แมคกรอ-ฮิล อินเทอร์เน็ต เนชั่น แนล เอ็นเตอร์ไพรส์, ینگค์ 2001.
- [24] S. Niewiadomski, “Flter Handbook: A Practical Design Guide,” Courier International Ltd, 1989.
- [25] A. Jiraseree-amornkun, W. Surakamponorn, “Efficient implementation of tunable ladder filters using multi-output current controlled conveyors,” *AEU-International Journal of Electronics and Communications*, Vol.62, No.1, pp. 11-23, 2008.
- [26] W. Tangsrirat, W. Surakamponorn, N. Fujii, “Realization of Leapfrog Filters Using Current Differential Buffered Amplifiers,” *IEICE TRANSACTIONS on Fundamentals of Electronics, Communications and Computer Sciences*, Vol.E86-A, No.2, pp. 318-326, 2003.
- [27] T. Kunto, P. Prommee, T. Abuelmaatti, “Electronically Tunable Current-mode High- orderLadder Low-pass Filters Based on CMOS Technology,” *Radioengineering Journal*, Vol.24, NO.4, pp. 974-987, 2015.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสำหรับวิเคราะห์วงจรกรองแถบความถี่ผ่านชั้นบันได CHEBYSHEV รูปแบบกระแสโดย
ใช้ซีมอส

BANDPASS-CHEBYSHEV-CMOS-0.5dB

*****T14Y MOSIS 0.25um *****

.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311

+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054

+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3

+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8

+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5

+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)

.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369

+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195

+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952

+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9

+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013

+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)

*****T14Y MOSIS 0.25um *****

.subckt Lossy 2 3 5 6 7

*(Iin=2 ,Io=-3 ,Io+=5,6)

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 1

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

เอกสารนี้ M2 3 2 0 0 NMOS1 W=70U L=0.5U เป็นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 5 4 0 0 NMOS1 W=70U L=0.5U

M6 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossy

.subckt Lossless 2 3 5 6 7

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 2

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

M2 3 2 0 0 NMOS1 W=70U L=0.5U

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 2 4 0 0 NMOS1 W=70U L=0.5U

M6 5 4 0 0 NMOS1 W=70U L=0.5U

M7 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossless

X1 4 1 0 0 100 Lossless

X2 1 0 4 5 200 Lossy

X3 2 5 0 0 300 Lossless

X4 5 1 2 3 400 Lossless

X5 3 5 6 7 500 Lossy

X6 6 3 0 0 600 Lossless

R1 201 7 1

C1 1 0 16.4p

C11 4 0 14.5p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C2 2 0 21p
 C22 5 0 11.2p
 C3 3 0 16.4p
 C33 6 0 14.5p
 Vb 1000 0 dc 0
 Ib 0 1000 dc 100u
 F1 201 100 Vb 1
 F2 201 200 Vb 1
 F3 201 300 Vb 1
 F4 201 400 Vb 1
 F5 201 500 Vb 1
 F6 201 600 Vb 1
 VDD 201 0 dc 1.5
 Iin 0 1 AC 1
 *Prototype
 Iind 0 103 ac 1
 Rsd 103 0 1
 C1d 103 0 7.74n
 L1d 103 0 6.84n
 C2d 203 303 9.94n
 L2d 103 203 5.31n
 C3d 303 0 7.74n
 L3d 303 0 6.84n
 ROd 303 0 1
 .step IB list 1u 10u 100u
 .AC DEC 101 1k 10G
 .PROBE
 .END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BANDPASS-CHEBYSHEV-CMOS-0.1dB

*****T14Y MOSIS 0.25um *****

.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311

+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054

+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3

+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8

+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5

+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)

.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369

+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195

+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952

+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9

+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013

+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)

*****T14Y MOSIS 0.25um *****

.subckt Lossy 2 3 5 6 7

*(Iin=2 ,Io=-3 ,Io+=5,6)

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 1

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

M2 3 2 0 0 NMOS1 W=70U L=0.5U

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 5 4 0 0 NMOS1 W=70U L=0.5U

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M6 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossy

.subckt Lossless 2 3 5 6 7

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 2

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

M2 3 2 0 0 NMOS1 W=70U L=0.5U

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 2 4 0 0 NMOS1 W=70U L=0.5U

M6 5 4 0 0 NMOS1 W=70U L=0.5U

M7 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossless

X1 4 1 0 0 100 Lossless

X2 1 0 4 5 200 Lossy

X3 2 5 0 0 300 Lossless

X4 5 1 2 3 400 Lossless

X5 3 5 6 7 500 Lossy

X6 6 3 0 0 600 Lossless

R1 201 7 1

C1 1 0 12.26p

C11 4 0 25.96p

C2 2 0 23.34p

C22 5 0 13.66p

C3 3 0 12.26p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C33 6 0 25.96p
 Vb 1000 0 dc 0
 Ib 0 1000 dc 100u
 F1 201 100 Vb 1
 F2 201 200 Vb 1
 F3 201 300 Vb 1
 F4 201 400 Vb 1
 F5 201 500 Vb 1
 F6 201 600 Vb 1
 VDD 201 0 dc 1.5
 Iin 0 1 AC 1
 *Prototype
 Iind 0 103 ac 1
 Rsd 103 0 1
 C1d 103 0 5.59n
 L1d 103 0 11.85n
 C2d 203 303 10.65n
 L2d 103 203 6.23n
 C3d 303 0 5.59n
 L3d 303 0 11.85n
 ROd 303 0 1
 *.step IB list 0.1u 1u 10u 100u
 .AC DEC 100 1 100G
 .PROBE
 .END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BANDPASS-CHEBYSHEV-CMOS-1dB

*****T14Y MOSIS 0.25um *****

.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311

+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054

+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3

+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8

+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5

+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)

.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369

+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195

+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952

+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9

+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013

+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)

*****T14Y MOSIS 0.25um *****

.subckt Lossy 2 3 5 6 7

*(Iin=2 ,Io=-3 ,Io+=5,6)

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 1

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

M2 3 2 0 0 NMOS1 W=70U L=0.5U

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 5 4 0 0 NMOS1 W=70U L=0.5U

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M6 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossy

.subckt Lossless 2 3 5 6 7

*(Iin=2 ,Io-=3 ,Io+=5,6)

VDD 1 0 DC 1.5

Vb 7 0 DC 0

F1 1 2 Vb 2

F2 1 3 Vb 1

F3 1 4 Vb 2

F4 1 5 Vb 1

F5 1 6 Vb 1

M1 2 2 0 0 NMOS1 W=70U L=0.5U

M2 3 2 0 0 NMOS1 W=70U L=0.5U

M3 4 2 0 0 NMOS1 W=70U L=0.5U

M4 4 4 0 0 NMOS1 W=70U L=0.5U

M5 2 4 0 0 NMOS1 W=70U L=0.5U

M6 5 4 0 0 NMOS1 W=70U L=0.5U

M7 6 4 0 0 NMOS1 W=70U L=0.5U

.ENDS Lossless

X1 4 1 0 0 100 Lossless

X2 1 0 4 5 200 Lossy

X3 2 5 0 0 300 Lossless

X4 5 1 2 3 400 Lossless

X5 3 5 6 7 500 Lossy

X6 6 3 0 0 600 Lossless

R1 201 7 1

C1 1 0 20p

C11 4 0 10.96p

C2 2 0 22.22p

C22 5 0 9.78p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C3 3 0 20p

C33 6 0 10.96p

Vb 1000 0 dc 0

Ib 0 1000 dc 100u

F1 201 100 Vb 1

F2 201 200 Vb 1

F3 201 300 Vb 1

F4 201 400 Vb 1

F5 201 500 Vb 1

F6 201 600 Vb 1

VDD 201 0 dc 1.5

Iin 0 1 AC 1

*Prototype

Iind 0 103 ac 1

Rsd 103 0 1

C1d 103 0 9.53n

L1d 103 0 5.23n

C2d 203 303 10.59n

L2d 103 203 4.66n

C3d 303 0 9.53n

L3d 303 0 5.23n

ROd 303 0 1

*.step IB list 1u 10u 100u

.AC DEC 100 1k 1G

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 37
The 37th Electrical Engineering Conference
(EECON-37)

วันที่ 19-21 พฤศจิกายน 2557 ณ โรงแรมพูลแมน ขอนแก่น ราชา ออคิด

Vol.2

CM, EL, CT, CP, DS, PH, BE, GN



ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยขอนแก่น
KHON KAEN UNIVERSITY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองแถบความถี่ผ่านขั้นบันได Chebyshev รูปแบบกระแส โดยใช้ซีมอส
CMOS-based Current-mode Chebyshev Ladder Band-pass Filter

พันธกานต์ แสงแก้ว เกิดศักดิ์ ถิ่นโต และ ทิพนันท์ พรหมมี

สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เขตที่ 1 ถนนฉลองกรุง 1 เขตลาดกระบัง กรุงเทพฯ 10520 โทรศัพท์: 0-2329-8324 E-mail: ppapat@telecom.kmitl.ac.th

บทคัดย่อ

บทความนี้นำเสนอวงจรรองแถบความถี่ผ่าน Chebyshev อันดับหก รูปแบบกระแสชนิดขั้นบันได โดยใช้มอสทรานซิสเตอร์ ด้วยโครงสร้างของอินทิเกรเตอร์แบบสูญเสีย แบบไม่สูญเสีย และ ตัวเก็บประจุแบบต่อลงกราวด์ด้วย โดยดัดแปลงจากวงจร RLC ต้นแบบ อีกทั้งยังไม่มีตัวต้านทานภายนอกตัวรวมในวงจร อุปกรณ์ที่นำเสนอสร้างโดยใช้เทคโนโลยีซีมอส TSMC 0.18µm ผลตอบสนองทางความถี่สามารถควบคุมได้ด้วยการปรับกระแสไบอัส ตั้งแต่ 0.01 µA ถึง 100 µA โดยมีย่านความถี่ใช้งานตั้งแต่ 1MHz ถึง 200MHz วงจรที่นำเสนอใช้ไฟเลี้ยงเท่ากับ 1.5V ใช้พลังงานประมาณ 6.9 mW ความถี่อนุพันธ์ของนิคส์โดยอินพุตคุณสมบัติของวงจรมีโปรแกรม PSPICE พบว่าความสอดคล้องกับวงจรต้นแบบเป็นอย่างดี

คำสำคัญ: วงจรรองแถบความถี่ผ่าน ซีมอส Chebyshev ความถี่สูง

Abstract

This paper presents a CMOS-based Chebyshev current-mode ladder band-pass filter (BPF). The integrator building blocks (lossy and lossless) with 6 grounded capacitors are used to realize the BPF based on RLC prototype. The CMOS TSMC 0.18µm technology is used for verifying the filter performances. Frequency response can be tuned through bias currents from 0.01 µA to 100 µA for obtaining the tunable pass-band between 1MHz and 200MHz. Low power supply 1.5V is used and achieving the low dynamic power consumption and low THD. All results are carried-out by PSpice which good agreements with the RLC prototype.

Keywords: Band-pass filter, CMOS, Chebyshev, High-frequency

1. บทนำ

วงจรรองความถี่เป็นวงจรพื้นฐานในการออกแบบวงจรโทรคมนาคม และวงจรรีเลย์หรืออิเล็กทรอนิกส์ ซึ่งได้รับการคิดค้นและพัฒนาอย่างต่อเนื่อง เช่น การออกแบบวงจรรองความถี่อันดับหนึ่ง [1-2] การออกแบบวงจรรองความถี่อันดับสอง [3-4] โดยเป็นที่ทราบกันดีว่าวงจรรองความถี่อันดับสูงจะมีประสิทธิภาพดีกว่าอันดับต่ำ เช่น สามารถรบกวนที่ได้น้อยกว่า วงจรรองความถี่แบบแอคทีฟอันดับสูงถูกสร้างขึ้นจากแบบจำลอง RLC [5-7] ทำงานในรูปแบบแรงดัน แต่เป็นที่ทราบกันดีว่าวงจรที่ทำงานในรูปแบบกระแสมีศักยภาพที่สูงกว่า เช่น ผลตอบสนองทางความถี่สูงกว่า มีขนาดเล็กกว่า ใช้ไฟเลี้ยงต่ำกว่า การออกแบบให้วงจรทำงานในรูปแบบกระแสจึงเป็นแนวทางที่ได้รับความนิยมอย่างแพร่หลาย

ในอดีตวงจรรองแถบความถี่ผ่านรูปแบบกระแสอันดับสูงด้วยเทคนิคต่างๆ ถูกนำเสนอ วงจรรองแถบความถี่ผ่าน Chebyshev อันดับสูงชนิดขั้นบันไดถูกนำเสนอจากออปแอมป์ (Op-amps) และ

มอสทรานซิสเตอร์ [8-11] ด้วยโครงสร้างที่ซับซ้อน โอทีเอ (OTAs) [12] ถูกนำเสนอแต่ก็ยังมีจำนวนตัวเก็บประจุต่อลงกราวด์มากเกินไป วงจรสายพานกระแสหลายเอาต์พุต (MOCC) [13] ต้องร่วมกับตัวต้านทานถูกนำเสนอแต่มีข้อเสียคือ ใช้อุปกรณ์พาสซีฟมากเกินไป และทำงานในย่านความถี่สูงได้ไม่ดีนัก วงจรรองแถบความถี่ผ่าน Chebyshev อันดับ 6 โดยใช้การกลายผลของวงจรรองในบวก [14] ซึ่งก็ยังไม่เหมาะที่จะทำงานในย่านความถี่ VHF

จากปัญหาต่างๆของวงจรที่กล่าวนำเสนอมาในอดีต วงจรรองแถบความถี่ผ่าน Chebyshev อันดับหกปรับค่าได้รูปแบบกระแสชนิดขั้นบันไดโดยใช้เทคโนโลยีซีมอสระดับทรานซิสเตอร์จึงถูกนำเสนอในบทความนี้ วงจรถูกสร้างโดยใช้ อินทิเกรเตอร์ชนิดสูญเสีย 2 ตัว และอินทิเกรเตอร์ชนิดไม่สูญเสีย 4 ตัว และตัวเก็บประจุต่อลงกราวด์ 6 ตัว ทำให้มีข้อดีมากขึ้น เช่น ใช้อุปกรณ์น้อยลง ใช้ไฟเลี้ยงต่ำ ใช้พลังงานต่ำ และปรับค่าทางอิเล็กทรอนิกส์ได้กว้าง ทำงานในย่านความถี่สูงได้ดี วงจรประกอบด้วยทรานซิสเตอร์เพียง 33 ตัว ผลการจำลองการทำงานมีความสอดคล้องกับทฤษฎี และจากวงจรที่กล่าวนำเสนอสามารถนำไปประยุกต์ใช้ในวงจรรองในย่านความถี่ VHF ทั่วๆไป เช่นใน IF ภาครับของระบบโทรทัศน์ และ ด้วยคุณสมบัติด้านการปรับค่าได้ทำให้สามารถนำไปประยุกต์ใช้ในย่าน AM หรือ FM ของเครื่องรับวิทยุ ได้อีกด้วย

2. ทฤษฎีและหลักการ

2.1 วงจรอินทิเกรเตอร์โดยใช้มอสทรานซิสเตอร์

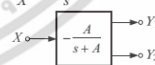
จากบล็อกอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator) ดังแสดงในรูปที่ 1 มีเอาต์พุตที่มีค่าเท่ากับ Y_1 และ Y_2 การสร้างวงจรรีเลย์อินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) สามารถทำได้โดยการต่อวงจรขยายแบบกลับเฟสที่เอาต์พุต Y_1 แล้วป้อนกลับมายังอินพุตดังในรูปที่ 2 จากวิธีการดังกล่าว สามารถสร้างบล็อกอินทิเกรเตอร์แบบไม่สูญเสียที่มีเอาต์พุตเป็น Z_1 และ Z_2 โดยมีเฟสต่างกันและมีสมการถ่ายโอนเท่ากับ

$$\frac{Y_1}{X} = \frac{Y_2}{X} = -\frac{A}{s+A} \tag{1}$$

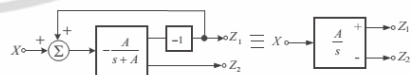
$$\frac{Z_1}{X} = \frac{A}{s} \tag{2}$$

และ

$$\frac{Z_2}{X} = \frac{A}{s} \tag{3}$$



รูปที่ 1 บล็อกอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator) [15]



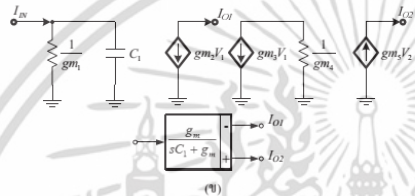
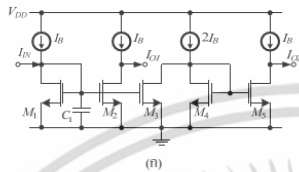
รูปที่ 2 บล็อกอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) [15]

EL014

การนำบล็อกอินทิเกรเตอร์แบบสูญเสียนำไปสร้างเป็นวงจรมินิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์นั้นสามารถสร้างได้ดังแสดงในรูปที่ 3(ก) และวงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กแสดงในรูปที่ 3(ข) จากการวิเคราะห์ด้วย KCL ฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 3(ข) โดยสมมติให้ค่าทรานสคอนดักแตนซ์ทั้งหมดมีค่าเท่ากัน สามารถเขียนได้ดังสมการที่ (4)-(5)

$$\frac{I_{O1}}{I_{IN}} = -\frac{g_m}{sC_1 + g_m} \tag{4}$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_m}{sC_1 + g_m} \tag{5}$$

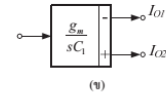
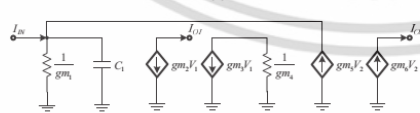
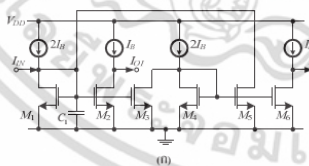


รูปที่ 3(ก) วงจรมินิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์ (ข) วงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กและบล็อกไออะแกรม

จากหลักการดังรูปที่ 2 การสร้างวงจรมินิเกรเตอร์แบบไม่สูญเสียโดยใช้มอสทรานซิสเตอร์สามารถสร้างได้ดังรูปที่ 4(ก) โดยต่อคาสเตดกันของวงจรมินิเกรเตอร์แบบสูญเสีย (M1 และ M2) และวงจรขยายแบบกลับเฟส (M4 และ M6) โดยคู่ปลั๊กสัญญาณกระแสที่อินพุต กระแสเอาต์พุตมีสองแห่ง IO1 และ IO2 ที่ M2 และ M6 ตามลำดับ จากการวิเคราะห์ด้วย KCL ฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 4(ข) สามารถเขียนได้ดังสมการที่ (6)-(7) ตามลำดับ

$$\frac{I_{O1}}{I_{IN}} = -\frac{g_{m2}g_{m4}}{sC_1g_{m4} + g_{m3}g_{m5} - g_{m1}g_{m4}} \tag{6}$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_{m3}g_{m6}}{sC_1g_{m4} - g_{m3}g_{m5} + g_{m1}g_{m4}} \tag{7}$$



รูปที่ 4(ก) วงจรมินิเกรเตอร์แบบไม่สูญเสียโดยใช้มอสทรานซิสเตอร์ (ข) วงจรเสมือนจากแบบจำลองสัญญาณขนาดเล็กและบล็อกไออะแกรม

เมื่อ gm หมายถึงค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i ถ้าสมมติให้ทรานซิสเตอร์ M1-M6 มีความสัมพันธ์กัน gm1=gm2=gm3=gm4=gm5=gm6=gm ดังนั้นสังเกตได้ว่า จากฟังก์ชันถ่ายโอนกระแสสัญญาณขนาดเล็กของวงจรในรูปที่ 4(ข) ของวงจรมินิเกรเตอร์แบบไม่สูญเสียโดยใช้มอสทรานซิสเตอร์จะมีค่าดังสมการที่ (8)-(10)

$$\frac{I_{O1}}{I_{IN}} = -\frac{g_m}{sC_1} \tag{8}$$

$$\frac{I_{O2}}{I_{IN}} = \frac{g_m}{sC_1} \tag{9}$$

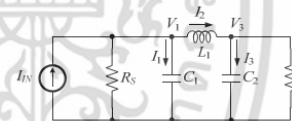
$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_b} \tag{10}$$

โดยที่

เมื่อ μ , C_{ox} , W และ L เป็นค่าความคล่อง ความจุจากออกไซด์ ความกว้างและความยาว Channel ของมอสทรานซิสเตอร์ เห็นได้ชัดว่าค่าทรานสคอนดักแตนซ์ของมอสทรานซิสเตอร์สามารถปรับค่าได้โดยการปรับค่ากระแสไบอัส I_b

3. วงจรกรองแถบความถี่ผ่านอันดับหก

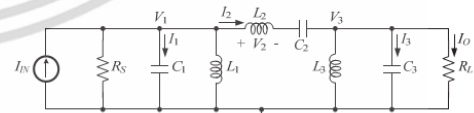
วงจรมินิเกรเตอร์แบบไม่สูญเสีย และ วงจรมินิเกรเตอร์แบบสูญเสียโดยใช้มอสทรานซิสเตอร์ที่นำเสนอ ถูกนำมาออกแบบเป็นวงจรกรองแถบความถี่ผ่านอันดับหก โดยใช้วิธีการแปลงโครงข่าย (Network Transform) [16] จากวงจรกรองความถี่ผ่านแบบขั้นบันได (LC Ladder LPF) แบบทาสซีฟที่มีตัวต้านทานปลายปิดคู่ (Doubly Terminated Resistors) เป็นโครงสร้างพื้นฐานในการสังเคราะห์ดังแสดงในรูปที่ 7



รูปที่ 5 วงจรกรองความถี่ผ่านแบบขั้นบันไดอันดับสามต้นแบบ

ตารางที่ 1 รูปแบบการแปลง RLC จาก LP เป็น BP [16]

LP prototype	Denormalized BP
L_{LP}	$L_{LP} \rightarrow \frac{L_{LP}}{L_1} \parallel \frac{1}{L_{LP}\omega^2}$
C_{LP}	$C_{LP} \rightarrow \frac{1}{C_{LP}\omega^2} \parallel C_{LP}$
R_{LP}	$R_{LP} \rightarrow R_{LP}$



รูปที่ 6 วงจรกรองแถบความถี่ผ่านแบบขั้นบันไดอันดับหกต้นแบบ

จากรูปที่ 6 วงจรกรองแถบความถี่ผ่านแบบขั้นบันไดอันดับหก ต้นแบบ ได้ทำการแปลงวงจรตามตารางที่ 1 มาจาก วงจรกรองความถี่ต่ำผ่านแบบขั้นบันไดอันดับสามต้นแบบรูปที่ 5 จากนั้นนำวิเคราะห์โดยใช้ KCL ทำให้ได้สมการความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรกรองแถบความถี่ผ่านแบบขั้นบันไดอันดับหก ดังสมการที่ (11)-(16)

$$V_1 = \frac{I_1}{sC_1} \tag{11}$$

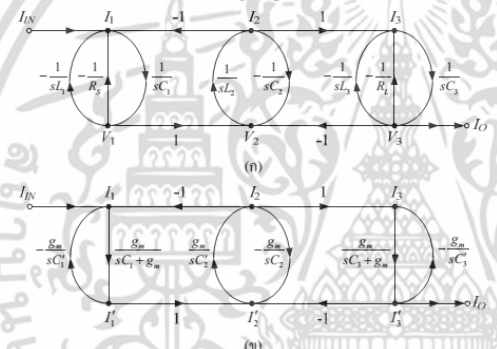
$$V_2 = V_1 - V_3 - \frac{I_2}{sC_2} \tag{12}$$

$$V_3 = \frac{I_3}{sC_3} \tag{13}$$

$$I_1 = I_{IN} - \frac{V_1}{R_5} - \frac{V_1}{sL_1} - I_2 \tag{14}$$

$$I_2 = \frac{V_2}{sL_2} \tag{15}$$

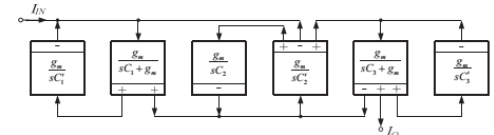
$$I_3 = I_2 - \frac{V_3}{sL_3} - \frac{V_3}{R_7} \tag{16}$$



รูปที่ 7 (ก) กราฟการไหล (Signal Flow Graph: SFG) ของวงจรกรองแถบความถี่ผ่านแบบขั้นบันไดอันดับหกต้นแบบ
(ข) Normalized SFG ของรูปที่ 7(ก) ในรูปแบบกระแส

จะเห็นได้ว่าจากสมการที่ (11)-(16) สามารถนำมาเขียนเป็นกราฟการไหล (Signal Flow Graph: SFG) ได้ดังรูปที่ 7(ก) ซึ่งจะอยู่ในรูปของกระแสและแรงดัน และเมื่อต้องการปรับ SFG รูปที่ 7(ก) ให้อยู่ในรูปของกระแสทั้งหมดสามารถทำได้โดยการ Normalized โดยใช้ค่าทรานสคอน

ดักแกนซ์ (g_m) เพื่อเปลี่ยนรูปของแรงดันให้เป็นกระแส กราฟการไหล หลังจากการ Normalized แล้วแสดงดังรูปที่ 7(ข)

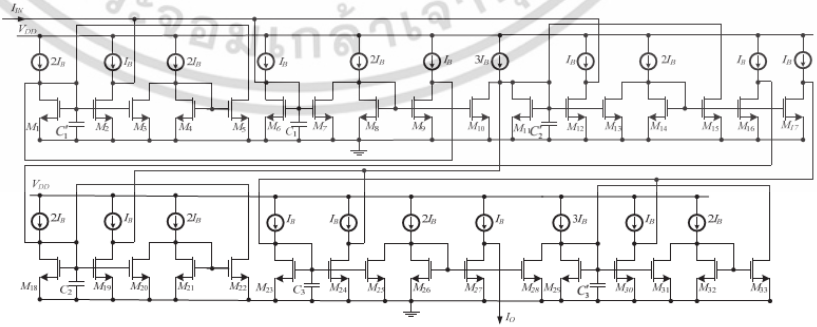


รูปที่ 8 วงจรกรองแถบความถี่ผ่านอันดับหกที่นำเสนอ

จากรูปการไหลรูปที่ 7(ข) สามารถสร้างเป็นวงจรกรองแถบความถี่ผ่านโดยใช้บล็อกโคเดแกรมรูปที่ 3(ข) และ 4(ข) ได้ดังรูปที่ 8 เมื่อพิจารณาอินพุตที่เกรเตอร์ในวงจรพบว่าวงจรประกอบด้วยอินพุตที่เกรเตอร์แบบสูญเสียและอินพุตที่เกรเตอร์แบบไม่สูญเสีย แต่เนื่องจากอินพุตที่เกรเตอร์แบบสูญเสียมีกระแสเอาต์พุตแบบกลับเฟสเท่านั้น จึงทำให้อาต์พุตของวงจรกรองแถบความถี่ผ่านมีค่าเป็นลบ ซึ่งไม่มีผลต่อการทำงานของวงจรซึ่งวงจรจะทำหน้าที่เป็นวงจรกรองแถบความถี่ผ่านแบบกระแสอันดับหกได้

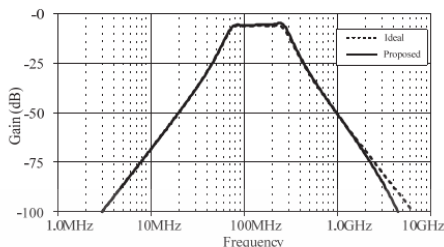
4. ผลการจำลองการทำงาน

ผลการจำลองการทำงานด้วย PSPICE ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกแบบขั้นบันไดต้นแบบ โดยใช้ตัวเก็บประจุ $C_1=C_2=C_3=1.15nF$ และขดลวดเหนี่ยวนำ $L_1=L_2=L_3=1.15nH$ โดยใช้ตัวต้านทาน $R_5=R_7=1\Omega$ ค่าลำดับ เปรียบเทียบกับวงจรกรองแถบความถี่ผ่าน Chebyshev โดยใช้ซีมอสสามแกน ใช้เทคโนโลยี TSMC 0.18 μm ไฟเลี้ยง 1.5V และใช้ทรานซิสเตอร์ NMOS ทั้งหมดในวงจร จะใช้ค่า $W/L=5\mu m/0.25\mu m$ โดยนำวงจรทั้งรูปที่ 3(ก)และรูปที่ 4(ก) มาต่อวงจรกรองแถบความถี่ผ่าน ดังรูปที่ 9 โดยใช้ตัวเก็บประจุ $C_1=C_2=C_3=C'_1=C'_2=C'_3=1.5pF$ ปรับค่ากระแสไบอัส(I_b) เท่ากับ 100 μA การเปรียบเทียบผลตอบสนองทางเมกนิจูดของวงจรกรองแถบความถี่ผ่านต้นแบบ และวงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงไว้ดังรูปที่ 10 จะเห็นได้ว่าของวงจรทั้งสองมีค่าใกล้เคียงกัน แต่มีการกระเพื่อมของสัญญาณในย่านความถี่ Pass-band แยกต่างกันอยู่เล็กน้อยประมาณ 0.8 dB ส่วนค่าอินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่านที่นำเสนอแสดงดังรูปที่ 12 จะพบว่ามีความถี่ประมาณ 300-500 Ω ในช่วงความถี่ Pass-band

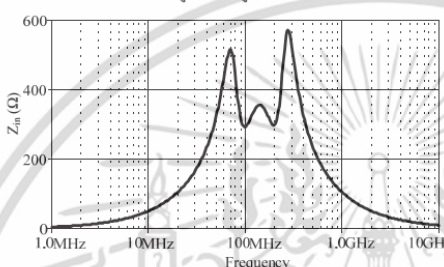


รูปที่ 9 วงจรรวมของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ

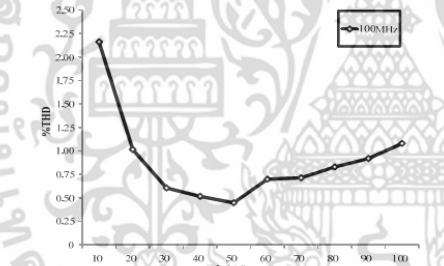
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10 ผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหก ในรูปที่ 6 และรูปที่ 9

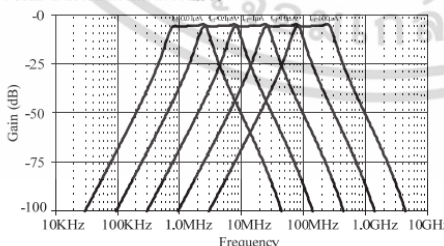


รูปที่ 11 อินพุตอิมพีแดนซ์ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกเมื่อปรับค่ากระแสไบอัส $I_B = 100 \mu A$



รูปที่ 12 ค่าความเพี้ยนทางฮาร์โมนิกของวงจรกรองแถบความถี่ผ่านที่นำเสนอโดยกำหนดค่ากระแสไบอัส $I_B = 100 \mu A$

รูปที่ 12 แสดงค่าความเพี้ยนทางฮาร์โมนิก (THD) ของวงจรกรองแถบความถี่ผ่านที่นำเสนอสามารถวัดได้โดยกำหนดค่ากระแสไบอัส $I_B = 100 \mu A$ ป้อนสัญญาณอินพุต 100MHz ปรับค่าแอมพลิจูดของอินพุตค่า THD สามารถวัดได้ต่ำกว่า 2.5%



รูปที่ 13 ผลตอบสนองทางแมกนิจูดของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอเมื่อปรับค่ากระแสไบอัส (I_B)

ในการปรับค่าการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกที่นำเสนอ สามารถปรับค่าทางอิเล็กทรอนิกส์ โดยการปรับกระแสไบอัส I_B [0.01, 0.1, 1, 10, 100] μA ผลตอบสนองทางความถี่สามารถปรับค่าได้ในช่วงตั้งแต่ 1MHz ถึง 200MHz ดังแสดงในรูปที่ 11 พบว่าผลตอบสนองทางขนาดมีความสอดคล้องกับทฤษฎี

5. สรุป

วงจรกรองแถบความถี่ผ่าน Chebyshev อันดับหกในรูปแบบกระแสชนิดขึ้นบันไดโดยใช้เทคโนโลยีซีมอสวงจรรวมถูกนำเสนอ วงจรประกอบด้วยอินทิเกรตอร์ชนิดสูญเสียน้อย และไม่สูญเสีย โดยเลียนแบบการทำงานจากวงจรกรองแถบความถี่ผ่าน Chebyshev แบบขึ้นบันไดอันดับหกแบบ ผลตอบสนองทางความถี่ใช้งานอยู่ในช่วง 1MHz ถึง 200MHz โดยปรับค่ากระแสไบอัสตั้งแต่ 0.01 μA ถึง 100 μA วงจรที่นำเสนอใช้ไฟเลี้ยงที่ 1.5V และใช้พลังงานสูงสุด 6.9mW ที่กระแสไบอัส 100 μA วงจรประกอบด้วยขั้วต่อจำนวน 33 ตัว และตัวเก็บประจุต่อลงกราวด์จำนวน 6 ตัว วงจรที่นำเสนอมีค่า THD ต่ำ อินพุตอิมพีแดนซ์ต่ำ และปรับค่าได้ด้วยความถี่กว้าง

เอกสารอ้างอิง

- [1] I. A. Khan, P. Beg, T.Muslim Ahmed, "First Order Current Mode Filters and Multiphase Sinusoidal Oscillators Using MOCCIs," Microelectronics, 2006, ICM '06, International Conference on, pp. 146-149, Dec. 2006.
- [2] S. Ozoguz, A. Toker, O. Cicekoglu, "First-order allpass sections-based current-mode universal filter using ICCIIs," IET Electronics letters, Vol.36, No.17, pp.1443-1444, 2000.
- [3] Kunieda, T., Hiramatsu, Y., Fukui, A., "Frequency dependence of sensitivities in second-order RC active filters," Circuits and Systems, IEEE Transactions on, Vol.27, No.2, pp. 77-84, Feb. 1980.
- [4] R. Raul, N. Guo, "Low Power Wideband Voltage and Current Mode Second-Order Filters Using Wideband CMOS Transimpedance Network," IEEE Proceedings of the 40th Midwest Symposium on Circuits and Systems, vol. 1, pp. 241-244, Aug. 1997.
- [5] Rollett, J.M. Nightingale, C., "Design and economical realisation of a hybrid RC-active lowpass filter for PCM. Electronic Circuits and Systems," IEE Proceedings G, Vol.128, No.4, pp. 201-204, 1981.
- [6] Duncanson, R.A., Martin, K.W. Sedra, A.S., "A Q-enhanced active-RLC bandpass filter," Circuits and Systems, 1993, ISCAS '93, 1993 IEEE International Symposium on, pp. 1416-1419, 1993.
- [7] M. Kungern, K. Dehjan, "Voltage-Mode Low-pass, High-pass, Band-pass Biquad Filter Using Simple CMOS OTAs," IEEE Instrumentation and Measurement Technology Conference, pp. 924-927, May 2009.
- [8] G. Jacobs, D. Allstot, R. Brodersen, P. Gray, "Design techniques for MOS switched capacitor ladder filters," IEEE Transactions on circuits and systems, vol.25, No.12, pp. 1014-1021, 1978.
- [9] T. S. Fiez, D. J. Allstot, "CMOS switched-current ladder filters. IEEE Journal of Solid-State Circuits," vol.25, No.6, pp.1360-1367, 1990.
- [10] A. E. J. Ng, J. I. Sewell, "Ladder decompositions for wideband SI filter applications," IEE Proceedings: Circuits, Devices and Systems, vol.145, No.5, pp. 306 – 313, 1998.
- [11] K. Martin, "Improved circuits for the realization of switched-capacitor filters," IEEE Transactions on currents and systems, Vol.27, No.4, pp. 237-244, 1980.
- [12] J. Wu, E. El-Masry, "Design of current-mode ladder filters using coupled-biquads," IEEE Transactions on circuits and systems II: Analog and digital signal processing, vol.45, No.11, pp. 1445-1454, 1998.
- [13] J. Wu, E. El-Masry, "Current-mode ladder filters using multiple output current conveyers," IEE Proceedings: Circuits, Devices and Systems, Vol.143, No.4, pp. 218-222, 1996.
- [14] Sumesaglam, T. Karsilayan, A.I., "A Digital Automatic Tuning Technique for High-Order Continuous-Time Filters," Circuits and Systems I: Regular Papers, IEEE Transactions on, Vol.51, No.10, pp. 1975-1984, 2004.
- [15] ทิพนันท์ พรหมมี และ คณะ "วงจรกรองความถี่ผ่าน Elliptic อันดับสามปรับค่าได้รูปแบบกระแสชนิดขึ้นบันไดโดยใช้เทคโนโลยีซีมอส" การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 6, ระเบิด, 26-28 มีนาคม 2557, หน้า 525-528.
- [16] T.Deliyannis, Yichuang Sun, J.K. Fidler (1999). Continuous - Time Active Filter Design. London: CRC Press. pp. 61.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายพันธกานต์ แสงแก้ว
วัน เดือน ปีเกิด	16 พฤศจิกายน 2534 ที่จังหวัดพังงา
ที่อยู่	36/3 หมู่ 6 ต.ตำตัว อ.ตะกั่วป่า จ.พังงา 82110
ประวัติการศึกษา	2556 วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้