

เทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส
Design Technique for Multiphase Sinusoidal Oscillator

อดิเรก จันตะคุณ¹ และ วินัย ไจกล้ำ²
Adirek Jantakun¹ and Winai Jaikla²

¹อาจารย์ สาขาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี วิทยาเขตขอนแก่น

²อาจารย์ สาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

adirek@hotmail.com and winai.ja@hotmail.com

บทคัดย่อ

บทความวิชาการนี้นำเสนอการศึกษาเปรียบเทียบเทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส ที่มีอยู่ในปัจจุบัน 3 วิธี คือ 1) วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่ต่ำผ่านอันดับหนึ่ง 2) วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่สูงผ่านอันดับหนึ่ง 3) วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองผ่านทุกความถี่อันดับหนึ่ง และนำเสนอตัวอย่างการออกแบบวงจรโดยใช้หลักการของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่ต่ำผ่านอันดับหนึ่ง พร้อมทั้งยืนยันผลการเปลี่ยนแปลงการทำงานของวงจรด้วยโปรแกรม PSPICE และต่อวงจรทดสอบ พบว่าวงจรทำงานได้สอดคล้องกับที่คาดการณ์ไว้ตามทฤษฎี

คำสำคัญ: วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองผ่านทุกความถี่ วงจรกำเนิดสัญญาณไซน์ วงจรกำเนิดสัญญาณไซน์หลายเฟส

Abstract

This article presents the comparative study of the 3 recent techniques to design the multiphase sinusoidal oscillators which are 1) multiphase sinusoidal oscillator based-on first-order low-pass filter; 2) multiphase sinusoidal oscillator based-on first-order high-pass filter; and 3) multiphase sinusoidal oscillator based-on first-order all-pass filter. Additionally, the design of oscillator based-on first-order low-pass filter is presented as an example. The performance of this oscillator is confirmed by the PSPICE simulation and by the experiment. The obtained results are in congruence with the theoretical prediction.

Keywords : low-pass filter high-pass filter all-pass filter sinusoidal oscillator multiphase oscillator

1. บทนำ

ปัจจุบันวงจรกำเนิดสัญญาณไซน์หลายเฟสได้มีการนำเสนอผลการวิจัยจำนวนมาก [1-26] เนื่องจากเป็นวงจรที่มีความสำคัญและใช้งานอย่างกว้างขวาง เช่น ในระบบโทรคมนาคม, อิเล็กทรอนิกส์กำลัง, การประมวลผลสัญญาณ, และระบบเครื่องมือนิวตัน [1-26] เป็นต้น สำหรับวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ได้มีการนำเสนอส่วนใหญ่จะใช้อุปกรณ์แอกทีฟที่แตกต่างกัน เช่น CCII (Second Generation Current Conveyor), CFOA (Current-Feedback Operational Amplifier), OPAMP (Operational Amplifier), CCCII (Current-Controlled

Second Generation Current Conveyor), OTA (Operational Transconductance Amplifier), CDDBA (Current Differencing Buffer's Amplifier), CDTA (Current Differencing Transconductance Amplifier), CCCDTA (Current-Controlled Current Differencing Transconductance Amplifier) เป็นต้น โดยบางวงจรทำงานในโหมดแรงดันและบางวงจรทำงานในโหมดกระแสหรืออาจทำงานได้ทั้งสองโหมดในวงจรเดียวกัน อีกทั้งแต่ละวงจรจะใช้เทคนิคในการออกแบบวงจรที่แตกต่างกันไป ดังนั้นเพื่อช่วยให้การพัฒนาการเรียนการสอนและวิจัยด้านวิศวกรรมอิเล็กทรอนิกส์มีประสิทธิภาพ [27] และง่ายต่อการสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส

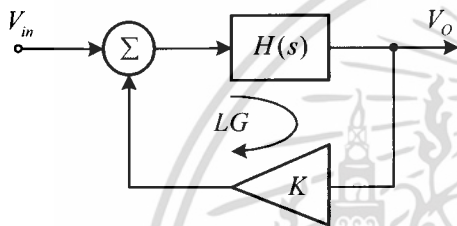
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อ91 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับผู้เริ่มเรียนรู้และศึกษาการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส บทความนี้จึงได้รวบรวมและนำเสนอเทคนิคการสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส ด้วยเทคนิคต่างๆดังจะกล่าวต่อไป

2. หลักการของการกำเนิดสัญญาณไซน์

มนตรีและคณะ [28] ได้อธิบายหลักการของการกำเนิดสัญญาณไซน์ ไว้ว่าวงจรกำเนิดสัญญาณจะต้องมีการป้อนกลับให้อัตราขยายลูป (Loop Gain) ซึ่งมีค่าเท่ากับ 1 โดยใช้วงจรขยายสัญญาณ ที่อาจจะอยู่ในรูปของกระแสหรือแรงดัน เพื่อให้วงจรอยู่ในสถานะที่ไม่เสถียร(Critical Unstable) โดยวงจรที่ใช้เป็นการป้อนกลับแบบบวกดังรูปที่ 1



รูปที่ 1 ระบบป้อนกลับแบบบวก

จากรูปที่ 1 สามารถเขียนสมการถ่ายโอนได้ดังนี้

$$\frac{V_o}{V_m} = \frac{H(s)}{1 - KH(s)} \quad (1)$$

ดังนั้นการพิจารณาเงื่อนไขการกำเนิดสัญญาณแบบบวกนั้น จะพิจารณาโดยระบบไม่มีสัญญาณอินพุตแต่มีสัญญาณเอาต์พุตสามารถอธิบายได้ว่าระบบจะเกิดการกำเนิดสัญญาณได้ต้องมีอัตราขยายลูป(Loop Gain: LG) ดังนี้

$$LG = K(Hs) = 1 \quad (2)$$

3. เทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส

จากการศึกษา ค้นคว้างานวิจัยด้านวงจรกำเนิดสัญญาณไซน์หลายเฟส ได้มีการวิจัยจำนวนมาก โดยงานวิจัยเหล่านั้น วงจรจะใช้อุปกรณ์แอกทีฟและเทคนิคที่แตกต่างกันไป ซึ่งในบทความนี้ได้สรุปเป็นหลักการที่เป็นที่นิยม 3 วิธีคือ

1. วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่ต่ำผ่านอันดับหนึ่ง (Multiphase sinusoidal oscillator based-on first-order low-pass filter)[1-17]
2. วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่สูงผ่านอันดับหนึ่งที่มีอัตราขยาย (Multiphase sinusoidal oscillator based-on first-order high-pass filter with amplifier) [18-20]
3. วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองผ่านทุกความถี่อันดับหนึ่ง (Multiphase sinusoidal oscillator based-on all-pass filter with amplifier) [21-26]

นอกจากนี้ยังได้อธิบายเปรียบเทียบลักษณะขององค์ประกอบพื้นฐาน (Basic Configuration) ของแต่ละเทคนิค, สมการเกณฑ์การขยายลูป (Loop gain), สมการคุณสมบัติ (Characteristic Equation), เงื่อนไขในการกำเนิดสัญญาณ (Oscillation Condition : OC), ความถี่การกำเนิดสัญญาณ (Oscillation Frequency : ω_{osc}) ซึ่งเทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสแต่ละวิธี ปรากฏดังตารางที่ 1

ตารางที่ 1 การเปรียบเทียบเทคนิคการออกแบบวงจรถ้าเนตสัญญาณไซน์หลายเฟส

ที่	เทคนิคการออกแบบ	โครงสร้างพื้นฐาน
1	1.1 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่ต่ำผ่านอันดับหนึ่งไม่มีอัตราขยาย	
	1.2 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตราขยายกลับเฟส	
2	2.1 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่สูงผ่านอันดับหนึ่งไม่มีอัตราขยาย	
	2.2 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่สูงผ่านอันดับหนึ่งที่มีอัตราขยายกลับเฟส	
3	3.1 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่ไม่มีอัตราขยายสำหรับเฟสคู่หรือคี่	
	3.2 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่ไม่มีอัตราขยายสำหรับเฟสคี่	
	3.3 วงจรถ้าเนตสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่มีอัตราขยายไม่กลับเฟส	

ตารางที่ 2 การเปรียบเทียบคุณสมบัติของเทคนิคการออกแบบวงจรถูกกำเนิดสัญญาณไซน์หลายเฟส

ที่	เทคนิคการออกแบบ	Loop Gain	Characteristic Equation	OC	ω_{osc}
1	1.1 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่ต่ำผ่านอันดับหนึ่งไม่มีอัตรายาย	$LG(s) = -K \left[\frac{1}{\tau s + 1} \right]^n$	$(s\tau + 1)^n + K = 0$	$K \geq \left[1 + \tan^2 \left(\frac{\pi}{n} \right) \right]^{\frac{n}{2}}$	$\omega_{osc} = \frac{1}{\tau} \tan \frac{\pi}{n}$
	1.2 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตรายายแบบกลับเฟส	$LG(s) = \left[\frac{-K}{\tau s + 1} \right]^n$	$(s\tau + 1)^n + (-1)^{n+1} K^n = 0$	$K \geq \sqrt{1 + \tan^2 \frac{\pi}{n}}$	$\omega_{osc} = \frac{1}{\tau} \tan \frac{\pi}{n}$
2	2.1 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่สูงผ่านอันดับหนึ่งไม่มีอัตรายาย	$LG(s) = -K \left(\frac{s\tau}{1 + s\tau} \right)^n$	$(1 + s\tau)^n + K (s\tau)^n = 0$	$K \geq \left[1 + \tan^2 \left(\frac{\pi}{n} \right) \right]^{\frac{n}{2}}$	$\omega = \frac{1}{\tau} \cot \frac{\pi}{n}$
	2.2 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองความถี่สูงผ่านอันดับหนึ่งที่มีอัตรายายแบบกลับเฟส	$LG(s) = \left(\frac{-Ks\tau}{1 + s\tau} \right)^n$	$(1 + s\tau)^n + (-1)^{n+1} (Ks\tau)^n = 0$	$K \geq \sqrt{1 + \tan^2 \frac{\pi}{n}}$	$\omega = \frac{1}{\tau} \cot \frac{\pi}{n}$
3	3.1 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรายายสำหรับเฟสคู่หรือคี่	$LG(s) = -K \left(\frac{s\tau - 1}{s\tau + 1} \right)^n$	$(s\tau + 1)^n - K (s\tau - 1)^n = 0$	$K \geq 1$	$\omega_{osc} = \frac{1}{\tau} \tan \frac{\pi}{2n}$
	3.2 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรายายสำหรับเฟสคี่	$LG(s) = K \left(\frac{s\tau - 1}{s\tau + 1} \right)^n$	$(s\tau + 1)^n + K (s\tau - 1)^n = 0$	$K \geq 1$	$\omega_{osc} = \frac{1}{\tau} \tan \frac{\pi}{2n}$
	3.3 วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรถองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรายายไม่กลับเฟส	$LG(s) = \left(K \frac{s\tau - 1}{s\tau + 1} \right)^n$	$(s\tau + 1)^n + K^n (s\tau - 1)^n = 0$	$K \geq 1$	$\omega_{osc} = \frac{1}{\tau} \tan \frac{\pi}{2n}$

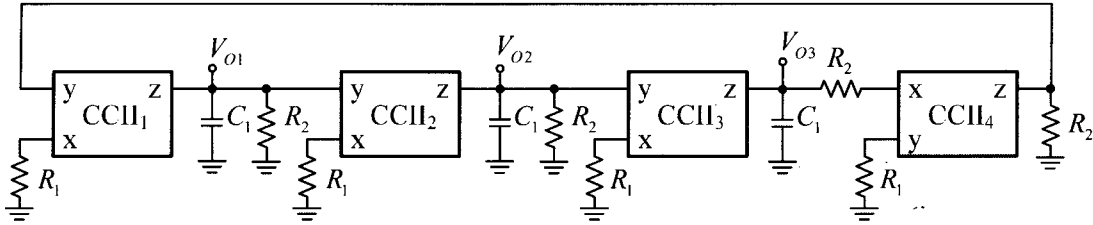
ตารางที่ 2 การเปรียบเทียบคุณสมบัติของเทคนิคการออกแบบวงจรถูกกำเนิดสัญญาณไซน์หลายเฟส ประกอบด้วยอัตรายายลูบสมการคุณสมบัติ ความถี่และความต่างเฟส เป็นต้น

อติเรก จันตะคุณ และ วินัย ใจกล้า
วารสารเศรษฐศาสตร์อุตสาหกรรม ปีที่ 11 ฉบับที่ 3 มิถุนายน – กันยายน 2555

ตารางที่ 3 การเปรียบเทียบข้อดี-ข้อเสียของวงจรกําเนิดสัญญาณไซน์หลายเฟส

ที่	เทคนิคการออกแบบ	จำนวนเฟส	ข้อดี-ข้อเสีย
1	1.1 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองความถี่ต่ำผ่านอันดับหนึ่งไม่มีอัตราราย	$n \geq 3, 4, 5, 6, 7, \dots$	สามารถออกแบบวงจรรองความถี่ต่ำผ่านอันดับหนึ่งไม่มีอัตรารายและวงจรรายได้ง่าย ด้วยการสามารถสร้างจากอุปกรณ์แอกทีฟทั่วไป เช่น CCII, CDTA อีกทั้งจำนวนเฟสต้องมากกว่าหรือเท่ากับ 3 และเป็นคี่หรือคู่ก็ได้ [2-3]
	1.2 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตรารายแบบกลับเฟส	$n \geq 3, 5, 7, 9, \dots$	ไม่ต้องใช้วงจรรายต่อเพิ่มเติมทำให้วงจรมีจำนวนอุปกรณ์น้อยลง แต่การออกแบบวงจรรองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตรารายแบบกลับเฟสซึ่ง บางครั้งทำให้การออกแบบวงจรมีความยุ่งยากขึ้น อีกทั้งจำนวนเฟสต้องมากกว่าหรือเท่ากับ 3 และเป็นคี่เสมอ [1,4-17]
2	2.1 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองความถี่สูงผ่านอันดับหนึ่งไม่มีอัตราราย	$n \geq 3, 4, 5, 6, 7, \dots$	สามารถออกแบบวงจรรองความถี่สูงผ่านอันดับหนึ่งและวงจรรายได้ง่ายและสามารถสร้างได้ทั้งเฟสคู่และคี่ แต่ต้องใช้วงจรรายภายนอก
	2.2 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองความถี่สูงผ่านอันดับหนึ่งที่มีอัตรารายกลับเฟส	$n \geq 3, 5, 7, 9, \dots$	องค์ประกอบของวงจรรวมประกอบด้วยวงจรรองความถี่สูงผ่านอันดับหนึ่งซึ่งมีอัตราราย หากนำมาใช้กับการกําเนิดสัญญาณ ก็จะสามารถทำให้เกิดเสถียรภาพของอัตรารายรูป เมื่อความถี่สูงขึ้น โครงสร้างวงจรมีอัตรารายในตัวทำให้ไม่ต้องต่อวงจรรายเพิ่มเติม [18-20]
3	3.1 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรารายสำหรับเฟสคู่หรือคี่	$n \geq 2, 3, 4, 5, 6, \dots$	เป็นเทคนิคเดียวที่จำนวนเฟสสามารถออกแบบได้ตั้งแต่ 2 เฟสขึ้นไป โดยอัตรารายมีค่าเท่ากับ 1 เสมอ ต้องใช้วงจรรายต่อภายนอกเพิ่ม [21-26]
	3.2 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรารายสำหรับเฟสคี่	$n \geq 3, 5, 7, 9, \dots$	จำนวนเฟสสามารถออกแบบได้ตั้งแต่ 3 เฟสขึ้นไป และให้กําเนิดสัญญาณได้เฉพาะเฟสคี่ โดยอัตรารายมีค่าเท่ากับ 1 เสมอ [21-26]
	3.3 วงจรกําเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองผ่านทุกความถี่อันดับหนึ่งที่มีอัตรารายไม่กลับเฟส	$n \geq 3, 5, 7, 9, \dots$	สามารถออกแบบสัญญาณให้เป็นเฟสคี่ได้ตั้งแต่ 3 เฟสขึ้นไป โดยอัตรารายมีค่าเท่ากับ 1 เสมอ ในกรณีนี้โครงสร้างวงจรมีอัตรารายในตัวทำให้ไม่ต้องต่อวงจรรายเพิ่มเติมทำให้วงจรมีจำนวนอุปกรณ์น้อยลง [21-26]

ส่วนตารางที่ 3 การเปรียบเทียบข้อดี-ข้อเสียของวงจรกําเนิดสัญญาณไซน์หลายเฟส รวมทั้งการระบุจำนวนเฟสของสัญญาณไซน์ของแต่ละเทคนิคที่แตกต่างกัน



รูปที่ 2 วงจรกำเนิดสัญญาณไซน์ 3 เฟสที่ใช้ CCII

3: การออกแบบวงจรกำเนิดสัญญาณไซน์

ตัวอย่างในการออกแบบวงจรจะใช้เทคนิควงจรกรองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตราขยายแบบไม่กลับเฟส โดยใช้ CCII เป็นอุปกรณ์แอกทีฟ [10] ดังรูปที่ 2 เมื่อ $n=3$ ฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านอันดับหนึ่งสามารถเขียนเป็นได้ดังนี้

$$H(s) = \frac{R_2}{R_1 R_2 C_1 s + 1} \quad (1)$$

จากสมการที่ 1 จะพบว่า $K = \frac{R_2}{R_1}$ และ $\tau = R_2 C_1$

ดังนั้นจากรูปที่ 2 สามารถเขียนเป็นสมการอัตราขยายลูป (Loop gain) ได้ดังนี้

$$LG(s) = \left[\frac{R_2}{R_1 R_2 C_1 s + 1} \right]^3 \quad (2)$$

จากสมการที่ 2 สามารถหาสมการคุณสมบัติได้ดังนี้

$$(1 + sR_2C_1)^3 + \left(\frac{R_2}{R_1}\right)^3 = 0 \quad (3)$$

สำหรับเงื่อนไขการกำเนิดสัญญาณจะมีค่าดังนี้

$$K \geq \sqrt{1 + \tan^2 \frac{\pi}{n}} \geq 2 \quad (4)$$

ส่วนความถี่และเฟสปรากฏตามสมการที่ 5 และ 6 ตามลำดับดังนี้

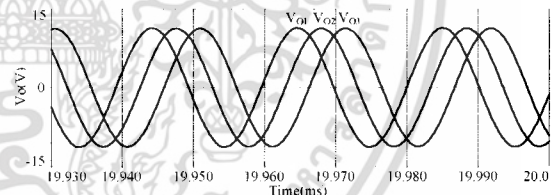
$$\omega_{osc} = \frac{1}{R_2 C_1} \tan \frac{\pi}{3} \quad (5)$$

และ

$$\phi = \frac{\pi}{n} = \frac{\pi}{3} = 60^\circ \quad (6)$$

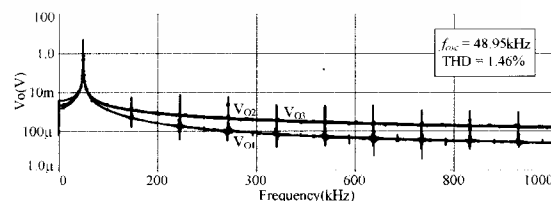
ทำการทดสอบสมรรถนะการทำงานของวงจรในรูปที่ 2 ด้วยการเลียนแบบการทำงานและต้องจรรถทดสอบโดยใช้ CCII เบอร์ AD844 ส่วนแหล่งจ่ายแรงดัน ± 15 โวลต์ เพื่อความสะดวกในการเลียนแบบการทำงานและต้องจรรถทดสอบ ที่สามารถเลือกค่าความต้านทาน $R_1 = 10k\Omega$, $R_2 = 20k\Omega$, $C_1 = 275pF$ เนื่องจากเป็นค่ามาตรฐานที่หาได้ง่าย ผลการเลียนแบบการทำงานของวงจรแสดงได้ดังนี้

รูปที่ 3 เป็นสัญญาณเอาต์พุตของวงจรในสภาวะคงตัว จะเห็นได้ว่าสัญญาณเอาต์พุตมีเฟสแตกต่างกัน 60°



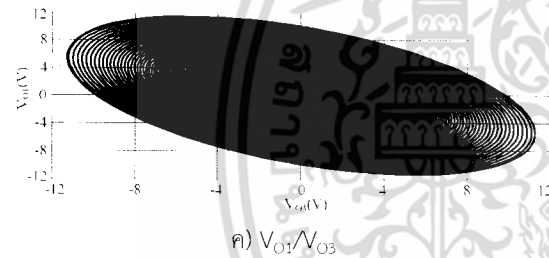
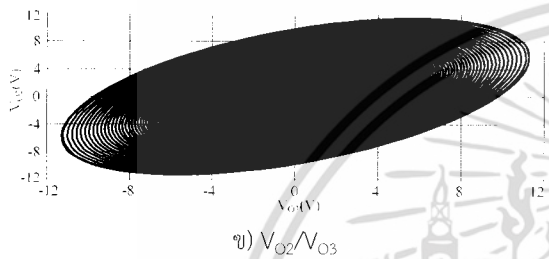
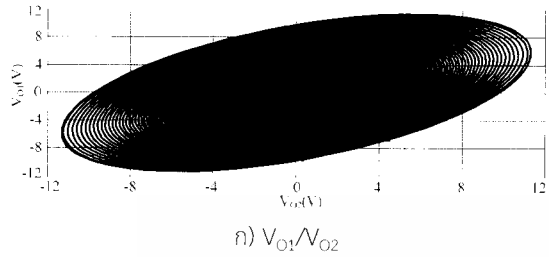
รูปที่ 3 สัญญาณเอาต์พุตในสภาวะคงตัว

รูปที่ 4 แสดงสเปกตรัมของสัญญาณเอาต์พุต จะเห็นได้ว่ามีค่าความผิดเพี้ยนรวม (Total Harmonic Distortion: THD) ของสัญญาณประมาณ 1.46% ที่ความถี่ 48.95kHz.



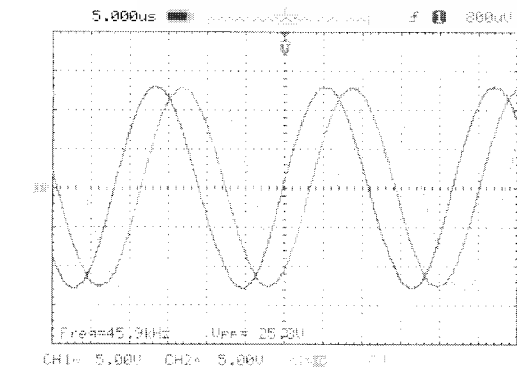
รูปที่ 4 สเปกตรัมของสัญญาณเอาต์พุต

รูปที่ 5 แสดงความสัมพันธ์ระหว่างเฟสของสัญญาณเอาต์พุตโดยใช้การวัดความสัมพันธ์ทางเฟสแบบลิซซาจูด (Lissagous)



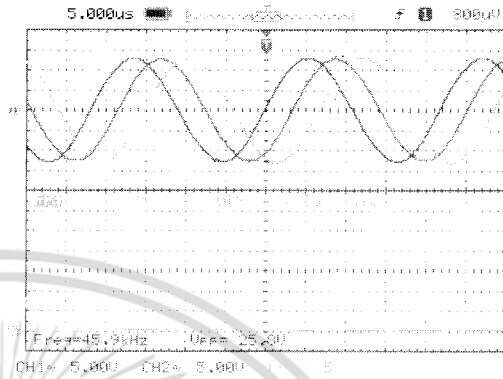
รูปที่ 5 ความสัมพันธ์ระหว่างเฟสของสัญญาณเอาต์พุต

ผลการต่อวงจรทดสอบการทำงานของวงจร แสดงได้ดังรูปที่ 6 จะพบว่าสัญญาณทั้งสามมีความถี่เดียวกัน คือ 45.90kHz มีความผิดพลาดจากการเลียนแบบการทำงาน 6.23% ส่วนรูปที่ 7 แสดงสัญญาณเอาต์พุตและสเปคตรัมเมื่อรูปที่ 8 เป็นการทดสอบวัดความแตกต่างเฟสกันแบบลิซซาจูด จะพบว่าสัญญาณมีเฟสแตกต่างกันประมาณ 60°

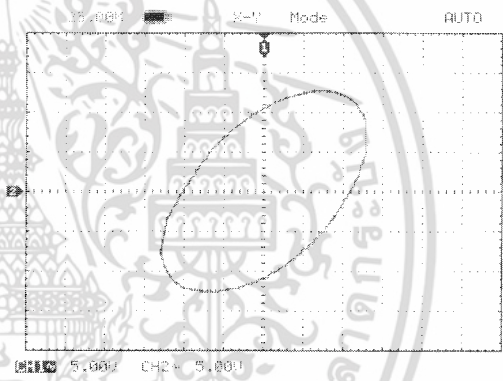


รูปที่ 6 สัญญาณเอาต์พุต เมื่อต่อวงจรทดสอบ

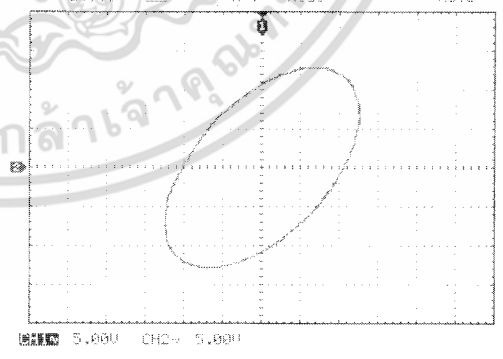
จากการเลียนแบบการทำงานของวงจรที่ออกแบบด้วยโปรแกรม PSPICE และต่อวงจรทดสอบพบว่ามีความสอดคล้องกัน



รูปที่ 7 สัญญาณเอาต์พุต และสเปคตรัม

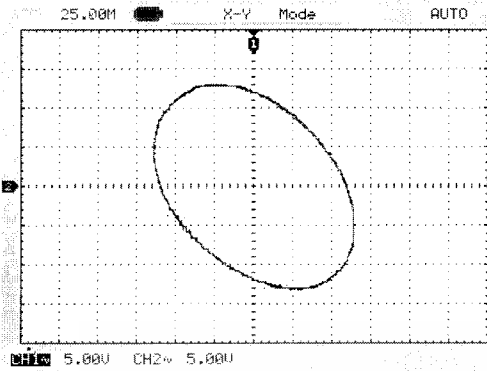


ก) V_{01}/V_{02}



ข) V_{02}/V_{03}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ 971 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ค) V_{O1}/V_{O3}

รูปที่ 8 ความสัมพันธ์ระหว่างเฟสของสัญญาณเอาต์พุต
เมื่อต่อวงจรทดสอบ

4. สรุป

บทความนี้ได้นำเสนอเทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส จำนวน 3 วิธี ดังตารางที่ 1 ตารางที่ 2 และตารางที่ 3 จะพบว่า การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่ต่ำผ่านอันดับหนึ่ง โครงสร้างของวงจรจะประกอบด้วยวงจรกรองความถี่ต่ำผ่านอันดับหนึ่ง ต่อเรียงกัน จำนวน n ลำดับ ($n > 3$) โดยสัญญาณเอาต์พุตของลำดับสุดท้าย (n^{th}) จะถูกป้อนกลับมายังอินพุตของลำดับแรก ทั้งนี้ในการนำเสนอเทคนิคการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่ต่ำผ่านทั้ง 2 วิธีจะได้วงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีคุณสมบัติเหมือนกัน คือ ω_{osc} และ K มีสมการเดียวกัน ดังนั้นการออกแบบวงจรกรองความถี่ต่ำผ่านอันดับหนึ่งจะออกแบบให้มีอัตราขยายหรือไม่ แล้วต่อรวมภายนอกก็จะได้วงจรกำเนิดสัญญาณไซน์ที่มีคุณสมบัติเดียวกัน

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองความถี่สูงผ่านอันดับหนึ่ง จะมีข้อดีคือองค์ประกอบของวงจรประกอบด้วยวงจรกรองความถี่สูงผ่านอันดับหนึ่งจะมีอัตราขยายที่สูงขึ้นเมื่อความถี่สูงขึ้นจะทำให้ชดเชยกับการตอบสนองทางความถี่ของอุปกรณ์แอกทีฟ หากนำมาใช้กับการกำเนิดสัญญาณ ก็จะสามารถทำให้เกิดเสถียรภาพของรูปแบบ เมื่อความถี่สูงขึ้นอีกทั้งยังไม่ต้องการวงจรขยายต่อเพิ่มเติม แต่หากไม่สามารถออกแบบวงจรกรองความถี่สูงผ่านให้มีอัตราขยายก็สามารถต่อวงจรขยายเพิ่มเติมภายนอกได้เช่นกัน

ส่วนวงจรถ่ายทอดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่มีอัตราขยาย เป็นวิธีเดียวที่สามารถกำเนิดสัญญาณไซน์ได้ตั้งแต่ 2 เฟสขึ้นไป ($n > 2$) โครงสร้างจะประกอบด้วยวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่มีอัตราขยายต่อเรียงกัน จะเห็นได้ว่า หากจำนวนเฟสเป็นคู่อันดับสุดท้ายสัญญาณเอาต์พุตต้องเป็นลบ และหากจำนวนเฟสเป็นคี่อันดับสุดท้ายสัญญาณเอาต์พุตต้องเป็นบวก แล้วป้อนกลับมายังวงจรอันดับแรก เช่นเดียวกันอาจต่อวงจรขยายเพิ่มเติมได้หากไม่สามารถออกแบบวงจรกรองผ่านทุกความถี่ให้มีอัตราขยายได้

ในส่วนของตัวอย่างในการออกแบบวงจรได้เลือกใช้เทคนิควงจรกรองความถี่ต่ำผ่านอันดับหนึ่งที่มีอัตราขยายแบบไม่กลับเฟส โดยใช้ CCI เป็นอุปกรณ์แอกทีฟหลัก ซึ่งจากผลทดสอบวงจรที่ได้จากการเลียนแบบการทำงานด้วยโปรแกรม PSPICE และการต่อวงจรจริงพบว่ามีความสอดคล้องกัน

เอกสารอ้างอิง

- [1] Abuelma'Atti, M. T., Al-Qahtani, M. A. 1998. A grounded-resistor current conveyor based active-R multiphase sinusoidal oscillator. *Analog Integr. Circuits Signal Process.* 16, 29-34.
- [2] Loescharatamdee, C., Kiranon, W., Sangpisit, W., Yadum, W. 2001. Multiphase sinusoidal oscillators using translinear current conveyors and only grounded passive components. *33th Southeastern Sym. Sys. Theo. Athens (OH USA)*, 59-63.
- [3] Tangsrirat, W., Tanjaroena, W. 2008. Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers. *Cir. Sys. Signal Process.* 27, 81-93.
- [4] Gift, S. J. G. 1998. Multiphase sinusoidal oscillator using inverting-mode operational amplifiers. *IEEE Trans. Instrum. Meas.* 47, 986-991.
- [5] Khan, I. A., Ahmedand, M. T., Minhaj, N. 1992. Tunable OTA-based multiphase sinusoidal oscillators. *Int. J. Electron.* 72, 443-450.

- [6] Prommee, P., Dejhan, K. 2002. An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier. *Int. J. Electronics*. 89, 365-379.
- [7] Wu, D. S., Liu, S. I., Hwang, Y. S., Wu, Y. P. 1995. Multiphase sinusoidal oscillator using the CFOA pole. *IEE Proc. Circuits Devices Syst*. 142, 37-40.
- [8] Wu, D. S., Liu, S. I., Hwang, Y. S., Wu, Y. P. 1995. Multiphase sinusoidal oscillator using second-generation current conveyors. *Int. J. Electron*. 78, 645-651.
- [9] Hou, C. L., Shen, B. 1995. Second-generation current conveyor-based multiphase sinusoidal oscillators. *Int. J. Electron*. 78, 317-325.
- [10] Skotis, G. D., Psychalinos, C. 2010. Multiphase sinusoidal oscillators using second generation current conveyors. *Int. J. Electron. Commu. (AEU)*. 64, 1178-1181.
- [11] Klahan, K., Tangsrirat, W., Surakamporn, W. 2004. Realization of multiphase sinusoidal oscillator using CDBAs. *IEEE Asia-Pacific Conf. Circ. Sys*. 725-728.
- [12] Souliotis G., Psychalinos C. 2009. Electronically controlled multiphase sinusoidal oscillators using current amplifiers. *Int. J. Circ. Theor. Appl*. 37, 43-52.
- [13] Kumngern M. 2010. Electronically tunable current-mode multiphase oscillator using current-controlled CCTAs. **2010 IEEE International Conference of Electron Devices and Solid-State Circuits (EDSSC)**. Hong Kong. China, 1-4
- [14] Kumngern M., Chanwutitum J., Dejhan K. 2010. Electronically tunable multiphase sinusoidal oscillator using translinear current conveyors. *Analog Integr Circ Sig Process*. 65, 327-334.
- [15] Gift, S. J. G. 1997. Multiphase sinusoidal oscillator system using operational amplifiers. *Int. J. Electronics*. 1, 61-67.
- [16] Uttaphut P. 2012. New Current-mode multiphase sinusoidal oscillators based on CCCCTA-based lossy integrators. *Przegląd Elektrotechniczny (Electrical Review)*. 88, 291-295.
- [17] Pandey R., Pandey N., Bothra M., Paul S. K. 2011. Operational transresistance amplifier-based multiphase sinusoidal oscillators. *Journal of Electrical and Computer Engineering*. 2011, 1-8.
- [18] Prommee P., Somdunyanok M., Angkeaw K., CCCII-based multiphase sinusoidal oscillator employing high-pass Sections. **6th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology 2009(ECTI-CON 2009)**. Pattaya, Thailand, n.p.
- [19] Abuelma'Atti, M. T., Al-Qahtani, M. A. 1998. Low component second-generation current conveyor-based multiphase sinusoidal oscillator. *Int. J. Electron*. 84, 45-52.
- [20] ศุภวัฒน์ ลาวัญยวิสุทธิ, มนตรี ศิริปรัชญานันท์. 2552. วงจรกำเนิดสัญญาณรูปคลื่นชานันแบบหลายเฟสโหมดกระแสที่ควบคุมด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้อุปกรณ์แอกทีฟเพียงอย่างเดียว, **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 32**, 959-962.
- [21] Jaikla W., Prommee P. 2011. Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass Filters with Only Grounded Passive Elements. *Radioengineering*. 20, 594-599.
- [22] Yongan L. 2012. A novel current-mode multiphase sinusoidal oscillator using MO-CDTAs. *Int. J. Electronics*. 99, 477-489.
- [23] Tangsrirat W., Tanjaroen W., Pukkalanun T. 2009. Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections. *Int. J. Electron. Commun*. 63(7), 616-622.

- [24] Khan I. A., Beg P., Ahmed M. T. 2007. First order current mode filters and multiphase sinusoidal oscillators using CMOS MOCCIS. **The Arabian Journal for Science and Engineering**. 32, 119-126.
- [25] Ozoguz S., Abdelranhman T.M., Elwakil A.S. 2006. Novel approximate square-root domain all-pass filter with application to multiphase oscillators. **Analog Integrated Circuits and Signal Processing**. 46, 297-301.
- [26] Gift S.J.G. 2000. The application of all-pass filters in the design of multiphase sinusoidal systems. **Microelectronics Journal**. 31, 9-13.
- [27] พัชรินทร์ สุวรรณบุตร, วิสุทธิ สุนทรกนกพงศ์, พรพิมล ฉายรัมย์. 2554. การพัฒนาชุดฝึกวิชาออปแอมป์และลิเนียร์ไอซีตามหลักสูตรประกาศนียบัตรวิชาชีพชั้นสูง พ.ศ.2546. **วารสารครุศาสตร์อุตสาหกรรม**, 10(3), น. 28-35.
- [28] มนตรี สมตุลยกนก, พงษ์ ส้อมเมตตา, พิพัฒน์ พรหมมี. 2551. วงจรกำเนิดสัญญาณรูปไซน์แบบควอดเรเจอร์รูปแบบกระแสโดยใช้หลักการของอินทิเกรเตอร์และดิฟเฟอเรนเชียลเอเตอร์. **วารสารวิชาการพระจอมเกล้าพระนครเหนือ**, 18(3), น. 41-48.

