

# อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิดสเตทแบบบริดจ์สำหรับ หนึ่งเฟสซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส

## Single-phase Bridge-type Solid-state Fault Current Limiter with AC Limiting Reactor

นพดล สัจจาพันธ์ สมภพ ผลไม้

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

### บทคัดย่อ

บทความนี้ได้นำเสนอการออกแบบและทดสอบการทำงานของอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิดสเตทแบบบริดจ์สำหรับหนึ่งเฟสซึ่งใช้บายพาสรีแอคเตอร์เอซีในการจำกัดกระแส ในอุปกรณ์จำกัดกระแสลัดวงจรชนิดนี้การจำกัดกระแสจะเกิดขึ้นทันทีตั้งแต่เริ่มต้นเกิดการลัดวงจร โดยทั้งรีแอคเตอร์เอซีและดีซี ส่วนรีแอคเตอร์ดีซีจะถูกแยกออกไปหลังจากการตรวจจับการลัดวงจร กระแสลัดวงจรในสภาวะคงตัวถูกจำกัดโดยรีแอคเตอร์เอซีเพียงลำพัง ในบทความนี้ได้สร้างอุปกรณ์จำกัดกระแสขึ้นมาสำหรับการทดสอบในห้องปฏิบัติการที่ระดับแรงดัน 220 โวลต์ เพื่อยืนยันหลักการการทำงานซึ่งผลการทดลองที่ได้มีความสอดคล้องกับผลการจำลองเป็นอย่างดี

คำสำคัญ : อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิดสเตท, กระแสลัดวงจร, บายพาสรีแอคเตอร์เอซี

### Abstract

This paper presents design and experiment of a single-phase bridge-type solid-state fault current limiter (SSFCL) which uses bypass AC reactor to limit current. In this type of SSFCL the current limiting takes effect immediately by both DC and AC reactors, and the DC reactor is separated from the fault circuit soon after the detection of the fault. The steady state fault current is limited by AC reactor alone. In this paper, the SSFCL is built for laboratory experiment in 220V power system to confirm the principle of operation. The experimental results show a good agreement with the simulation results.

**Key words:** solid state fault current limiter (SSFCL), fault current, bypass AC reactor

### 1. บทนำ

จากการพัฒนาของระบบไฟฟ้าและอุตสาหกรรมสมัยใหม่ในปัจจุบัน ระบบไฟฟ้าขนาดใหญ่ได้มีการเชื่อมต่อกัน ขนาดเครื่องจักรแต่ละตัวได้มีขนาด

ใหญ่ขึ้น(มีค่าอิมพีแดนซ์ต่ำลง) หม้อแปลงในระบบจำหน่ายแรงดันต่ำที่มีขนาดใหญ่ขึ้นเนื่องจากจำนวนของเครื่องใช้ไฟฟ้าในระบบที่เพิ่มขึ้นอย่างมาก และนำมาสู่ความซับซ้อนของระบบไฟฟ้าในทุกวันนี้ เป็นสาเหตุให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับกระแสลัดวงจร (Short-circuit capacity) มีขนาดมากขึ้นกว่าในอดีต จึงอาจส่งผลให้อุปกรณ์ป้องกันของระบบไฟฟ้ากำลัง เช่น เซอร์คิตเบรกเกอร์ ตลอดจนเครื่องจักรกลและอุปกรณ์อื่นๆ ที่ถูกออกแบบไว้ก่อนหน้านี้อาจไม่สามารถใช้ต่อไปได้ จึงต้องมีการเปลี่ยนอุปกรณ์ที่มีขนาดเพิ่มขึ้น ซึ่งทำให้สิ้นเปลืองงบประมาณและอาจต้องปรับตั้งการทำงานร่วมกันของระบบบริเลย์ป้องกันใหม่อีกด้วย อุปกรณ์จำกัดกระแสลัดวงจรสามารถช่วยแก้ไขปัญหานี้ได้ โดยเลือกออกแบบให้มีกระแสลัดวงจรที่สอดคล้องกับอุปกรณ์ที่ออกแบบไว้ก่อนหน้า และอุปกรณ์จำกัดกระแสลัดวงจรยังช่วยให้ระบบไฟฟ้ากำลังมีเสถียรภาพมากขึ้นอีกด้วย

อุปกรณ์จำกัดกระแสลัดวงจร (FCL) มีหลายเทคโนโลยีได้แก่

- อุปกรณ์จำกัดกระแสลัดวงจรชนิดตัวนำยิ่งยวด (Superconductor FCL, SFCL) [3] ทำงานโดยใช้ประโยชน์ของการเปลี่ยนสถานะตัวนำยิ่งยวดและสภาวะปกติ (S-N Transition) ซึ่ง FCL ประเภทนี้จะมีข้อเสียคือ มีราคาแพงและต้องการการหล่อเย็น

- อุปกรณ์จำกัดกระแสลัดวงจรแบบวงจรรีโซแนนซ์ (LC resonance FCL) ทำงานโดยออกแบบในสภาวะปกติให้ค่า  $X_C = X_L$  ซึ่งส่งผลให้  $Z_{total} = 0$  เมื่อตรวจพบว่าการลัดวงจรเกิดขึ้น จะมีการปิดหรือเปิดสวิตช์เพื่อแยก C ออกไปแล้วปล่อยให้ L เป็นตัวจำกัดกระแสลัดวงจร ซึ่ง FCL ประเภทนี้จะมีข้อเสียคือมีการแกว่งสภาวะชั่วคราวของแรงดันในขณะปิด-เปิดสวิตช์ [4]

- อุปกรณ์จำกัดกระแสลัดวงจรแบบใช้สวิตช์สถานะแข็ง (Solid-state FCL, SSFCL) ซึ่งใช้สวิตช์อิเล็กทรอนิกส์กำลัง เช่น GTO รีแอคเตอร์จำกัดกระแส และวาริสเตอร์จำกัดแรงดันเป็นส่วนประกอบ [5] มีข้อดีคือมีขนาดเล็ก ราคาไม่แพง แต่อาจมีข้อเสียเรื่องการเพี้ยนทางฮาร์มอนิกของกระแสและแรงดันไฟฟ้า โดยได้มีการนำเสนอ SSFCL ซึ่งใช้ SCR แบบบริดจ์ และเอชวีรีแอคเตอร์ในการจำกัดกระแส [1], [2] ซึ่งมีข้อดีคือ ในสภาวะการทำงานปกติจะมีแรงดันตกคร่อม SSFCL และส่งผลต่อระบบไฟฟ้าน้อย ในขณะที่ทำงาน (จำกัดกระแสลัดวงจร) ไม่ทำ

ให้เกิดการแกว่งและแรงดันเกินและเมื่อกระแสลัดวงจรได้ถูกตัดขาดจากวงจรมันสามารถตอกกลับเข้าไปโดยไม่มีกระแสกระชาก

สำหรับระบบจำหน่ายแรงดันต่ำอุปกรณ์จำกัดกระแสลัดวงจรยังเป็นอุปกรณ์ที่ช่วยป้องกันปัญหาความเค้นทางกลและอุณหภูมิซึ่งแปรผันตามกำลังสองของขนาดกระแสลัดวงจร โดยเฉพาะในกรณีของแหล่งกำเนิดไฟฟ้าขนาดเล็ก (Microsource) ซึ่งมีโมเมนต์ความเฉื่อยต่ำ นอกจากนี้การจำกัดกระแสลัดวงจรยังช่วยแก้ปัญหาระบบไฟฟ้าตกชั่วขณะที่เกิดจากการลัดวงจรในระบบจำหน่ายได้อีกด้วย

ในบทความนี้ประกอบด้วย การแนะนำวงจร การทำงาน และการออกแบบพารามิเตอร์ของอุปกรณ์จำกัดกระแสลัดวงจรชนิดสถานะแข็งหนึ่งเฟส หลังจากนั้นจะเป็นการนำเสนอผลการจำลองและผลการทดลองกับเครื่องต้นแบบในห้องปฏิบัติการ ผลที่ได้จากการจำลองและจากการทดลองนำไปใช้เป็นแนวทางพิจารณานำไปใช้ในระบบจำหน่ายแรงดันต่ำต่อไป

## 2. โครงสร้างวงจรและหลักการทำงาน

### 2.1 โครงสร้างวงจร

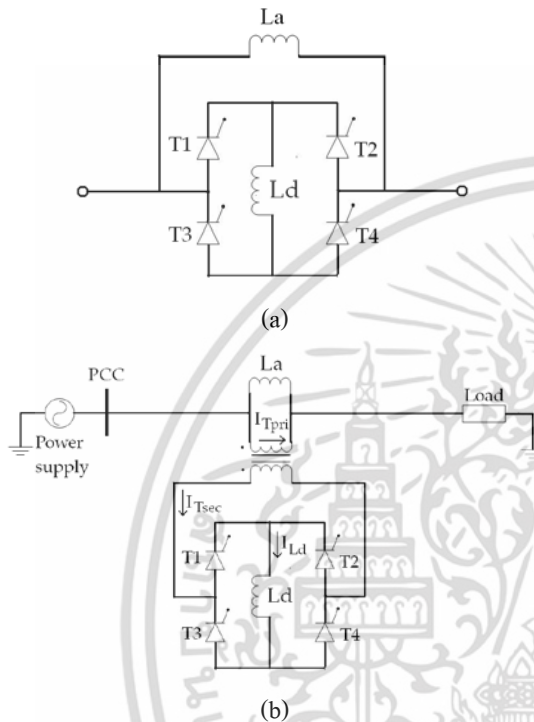
โครงสร้างวงจรของอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิดสเตทแบบบริดจ์ซึ่งใช้รีแอคเตอร์เอชวีในการจำกัดกระแส (SSFCL) ประกอบด้วย ไทริสเตอร์ T1 – T4 ประกอบเป็น วงจรเรียงกระแสแบบบริดจ์ควบคุมเต็ม (Fully controlled bridge rectifier) รีแอคเตอร์ดีซี  $L_d$  และรีแอคเตอร์เอชวีจำกัดกระแสหรือรีแอคเตอร์บายพาส  $L_a$  ดังแสดงในรูปที่ 1(a) ในกรณีการนำไปใช้กับระบบที่มีแรงดันสูงสามารถใช้หม้อแปลงลดแรงดันก่อนเข้าบริดจ์ โดยให้รีแอคเตอร์เอชวีจำกัดกระแสต่อขนานกับขดปฐมภูมิของหม้อแปลง ดังในรูปที่ 1 (b) [1]

### 2.2 หลักการทำงาน

เมื่อเริ่มต้นการทำงาน SCR ทั้งหมดจะทำงานในโหมดเรียงกระแสที่มุมนำกระแสศูนย์ กระแสไหลลงจะไหลเข้าไปยังบริดจ์และซาร์จรีแอคเตอร์ดีซีซึ่งทำให้กระแสในดีซีรีแอคเตอร์เพิ่มขึ้นในขณะที่กระแสที่ไหล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านรีแอคเตอร์บายพาส ซึ่งขนานกับบริดจ์จะค่อยๆลดลง หลังจากหลายไซเคิลผ่านไป กระแสของรีแอคเตอร์ดีซีจะคงที่เท่ากับค่ายอดของกระแสไหลลด และกระแสของรีแอคเตอร์บายพาสจะเป็นศูนย์ ซึ่งถือว่าการชาร์จเสร็จสิ้นและอุปกรณ์จำกัดกระแส เข้าสู่สภาวะคงตัว



รูปที่ 1 โครงสร้างวงจรของ SSFCL (a) และ SSFCL ที่นำไปประยุกต์ใช้ในระบบไฟฟ้ากำลัง (b)

กรณีที่ใช้หม้อแปลงลดระดับแรงดัน กำหนดให้กระแสที่ไหลเข้าสู่ขดปฐมภูมิและทุติยภูมิของหม้อแปลงเป็น  $I_{Tpri}$  และ  $I_{Tsec}$  ตามลำดับ อัตราส่วนรอบของหม้อแปลงคือ  $N$  ดังแสดงในรูปที่ 1(b) ความสัมพันธ์ของกระแสไลน์ จะได้ดังนี้

$$\frac{I_{Tpri}}{I_{Tsec}} = \frac{1}{N} \quad (1)$$

ถ้าให้  $I_{Ld}$  คือกระแสดีซีที่ไหลเข้ารีแอคเตอร์ดีซี โดยมีค่าเท่ากับค่ายอดของกระแสในขดทุติยภูมิ

$$I_{Ld} = \sqrt{2}I_{Tsec} = N\sqrt{2}I_{Tpri} \quad (2)$$

ในสภาวะคงตัวกระแสที่ไหลเข้ารีแอคเตอร์ดีซีมีค่าเกือบจะคงที่ ดังนั้น  $dI_{Ld}/dt$  มีค่าเข้าใกล้ศูนย์และแรงดันตกคร่อมรีแอคเตอร์ดีซีมีค่าเข้าใกล้ศูนย์ นั่นคือมีแรงตกคร่อมระหว่างขดทุติยภูมิของหม้อแปลงน้อยมาก และแรงดันตกคร่อมที่ขดทุติยภูมิจะเป็นศูนย์ ในสภาวะนี้แรงดันตกคร่อมของ SSFCL จะเกิดจากความเหนี่ยวนำรั่วไหลของหม้อแปลง, ค่าความต้านของขดลวด และแรงดันตกคร่อม SCR ในขณะที่กระแส ซึ่งอาจทำให้เกิดความเพี้ยนของกระแสในไลน์ ทั้งนี้สามารถแก้ไขให้ลดลงได้โดยการออกแบบหม้อแปลงและรีแอคเตอร์ให้เหมาะสม หรือโดยการเพิ่มวงจรไบอัสดีซีเพื่อให้ค่ากระแสดีซีสูงกว่าค่ายอดของกระแสไหลลด เช่นเดียวกับกรณีของ SSFCL แบบบริดจ์ที่ใช้ตัวนำยิ่งยวด [6] ซึ่งจะทำให้กระแสไลน์ไม่มีความเพี้ยนได้โดยสมบูรณ์ ในกรณีของระบบแรงสูงแรงดันตกคร่อม SCR สามารถละทิ้งได้เนื่องจากมีค่าต่ำเมื่อเทียบกับแรงดันของระบบ

เมื่อมีการลัดวงจรเกิดขึ้นจะมีแรงดันตกคร่อมเกิดขึ้นที่ขดปฐมภูมิของหม้อแปลงทันที ทำให้กระแส  $I_{La}$  ไหลผ่านรีแอคเตอร์เอซี และกระแสดีซี  $I_{Ld}$  ไหลผ่านรีแอคเตอร์ดีซีมีขนาดเพิ่มขึ้น กระแสลัดวงจรจะถูกจำกัดอย่างทันทีทันใดโดยไม่มีการหน่วงเวลา จากทั้งรีแอคเตอร์เอซีและดีซี หลังการตรวจจับกระแสลัดวงจรรีแอคเตอร์ดีซีและวงจรบริดจ์จะถูกแยก ออกจากระบบไฟฟ้า ทำให้กระแสลัดวงจรในสภาวะคงตัวถูกจำกัดโดยรีแอคเตอร์เอซีเท่านั้น

ขนาดของรีแอคเตอร์บายพาส,  $L_a$  คำนวณได้จากขนาดกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้ในระบบ ซึ่งหาได้ดังนี้

$$L_a = \frac{U_n}{\omega I_{SC}} \quad (3)$$

เมื่อ  $\omega$  คือความถี่เชิงมุมของระบบกำลัง,  $U_n$  คือแรงดันเฟสที่พิกัด และ  $I_{SC}$  คือขนาดกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้

ในการออกแบบขนาดรีแอคเตอร์ดีซีที่เหมาะสม ความสัมพันธ์ระหว่างขนาดกระแสที่ไหลผ่านรีแอคเตอร์ดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในสถานะปกติ  $I_m$  กับขนาดของรีแอคเตอร์ดีซี  $L_d$  เป็นดังในต่อไปนี้ [2]

$$L_d = \frac{2U_m}{\omega I_m} \quad (4)$$

เมื่อ  $U_m$  คือค่ายอดของแรงดันที่ตกคร่อมรีแอคเตอร์ดีซีที่สูงที่สุดที่เป็นไปได้ ในกรณีนี้กระแสที่ไหลเข้ารีแอคเตอร์ดีซีจะเพิ่มขึ้นเป็นสองเท่าภายในเวลาครึ่งไซเคิลหลังจากเกิดการลัดวงจร

จากสมการ (4) จะเห็นได้ว่าค่าพารามิเตอร์ขนาดของรีแอคเตอร์ดีซี และ SCR ถูกกำหนดโดยกระแสไหลสูงสุดไม่ได้ขึ้นกับระดับของกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้

### 3. แนวทางการควบคุมการแยกดีซีรีแอคเตอร์ออกจากระบบเมื่อเกิดการลัดวงจร

เมื่อมีการตรวจจับกระแสเกินจากการลัดวงจร ตัวควบคุมของบริดจ์จะปลดแยกรีแอคเตอร์ดีซี แยกออกมาจากระบบไฟฟ้าแล้วปล่อยให้รีแอคเตอร์เอชไอทำหน้าที่จำกัดกระแสลัดวงจรเท่านั้น โดยสามารถทำได้ 2 วิธีคือการให้กระแสของรีแอคเตอร์ดีซีไหลวนอิสระ (Free wheeling) และการคืนพลังงานกลับสู่ระบบ (Inversion control) โดยวิธีการคืนพลังงานกลับสู่ระบบนั้นสามารถทำให้กระแสของดีซีรีแอคเตอร์ลดลงได้เร็วกว่า ทำให้มีระยะเวลาฟื้นตัวที่สั้นกว่าในการกลับสู่สถานะเริ่มต้นเพื่อพร้อมทำงานอีกครั้ง จึงเป็นแนวทางเลือกที่เหมาะสมกับระบบไฟฟ้าที่มีการติดตั้งอุปกรณ์รีโกลสเซอร์อัตโนมัติ

การคืนพลังงานกลับสู่ระบบนั้น หลังจากการลัดวงจรเกิดขึ้นและมีการตรวจพบ วงจรบริดจ์จะทำงานในโหมดคืนพลังงานในรีแอคเตอร์กลับคืนสู่ระบบโดยปรับมุมนำกระแสของ SCR ให้สูงกว่า  $\pi/2$  ผลที่ตามมาคือกระแสในรีแอคเตอร์ดีซีจะลดลงอย่างรวดเร็ว และเมื่อกระแสตกลงเป็นศูนย์ SCR จะหยุดนำกระแสไปเองจึงไม่ทำให้เกิดแรงดันเกินและการแกว่งของแรงดันที่ความถี่สูง

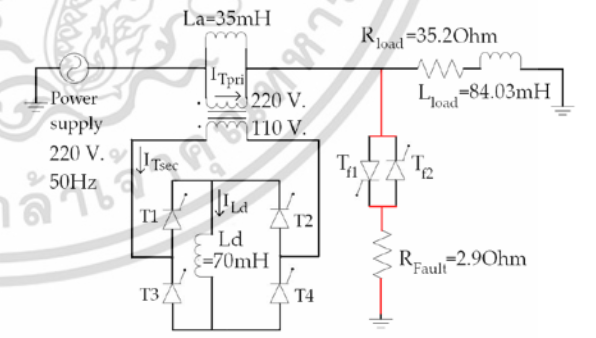
### 4. การทดลองและผลการทดลอง

เพื่อให้สามารถทำการทดลองในห้องปฏิบัติการได้ ในบทความนี้จะนำ SSFCL จะถูกออกแบบเพื่อทำงานใน

ระบบไฟฟ้าเฟสเดียว แรงดัน 220 V ซึ่งถูกออกแบบให้เกิดกระแสลัดวงจรขนาด 75 A. และกำหนดให้ SSFCL ที่จะติดตั้งเข้าไปในระบบจำกัดกระแสลัดวงจรให้เหลือ 20 A ซึ่งคิดเป็นสี่เท่าของกระแสไหลปกติ ระดับการตรวจจับการลัดวงจรอยู่ที่ 1.5 เท่าของกระแสไหลปกติในสถานะปกติ ถึงแม้จะเป็นการทดลองที่ระบบแรงต่ำก็ตาม หม้อแปลงลดระดับแรงดัน พิกัด 220V/110V ได้ถูกนำมาใช้เพื่อความสะดวกในการทดลอง รายละเอียดวงจรที่ใช้ในการทดลองได้แสดงไว้ในรูปที่ 2 ส่วนค่าพารามิเตอร์ของ

รีแอคเตอร์เอชไอ ( $L_a$ ): จากสมการ (3)  
กำหนดให้ ความถี่เชิงมุมของระบบกำลัง  $\omega = 100\pi$  ; พิกัดแรงดันระบบไฟฟ้า  $U_n = 220$  V ; กระแสลัดวงจรที่ยอมให้เกิดขึ้นได้  $I_{SC} = 20$  A ซึ่งจะได้  $L_a = 35$  mH

รีแอคเตอร์ดีซี ( $L_d$ ): จากสมการ (4)  
ค่ายอดของแรงดัน ที่ตกคร่อมรีแอคเตอร์ดีซี  $U_m = 110\sqrt{2}$  V กระแสที่ไหลเข้ารีแอคเตอร์ดีซีในสถานะคงตัว โดยกระแสด้านปฐมภูมิของหม้อแปลงซึ่งเป็นกระแสเดียวกับกระแสไหลคือ 5 A ซึ่งจะได้  $L_d = 70$  mH



รูปที่ 2 วงจรที่ทำการทดลอง

โหลดของระบบที่ได้ออกแบบเป็นโหลด R-L มีค่าความต้านทาน  $35.2\Omega$  และค่าความเหนี่ยวนำ  $84.03$  mH. ต่ออนุกรมกัน ซึ่งจะได้กระแสไหล 5 A ค่าตัวประกอบกำลัง 0.8 กระแสลัดวงจรขนาด 75 A สร้างโดยใช้ SCR  $T_{f1}$  และ  $T_{f2}$  (โดยตั้งระยะเวลาในการนำกระแสเอาไว้

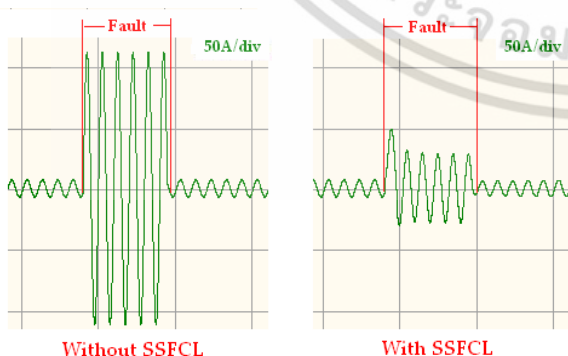
110 ms) ลัดวงจรผ่านตัวต้านทาน  $R_{Fault}$  ขนาด 2.9  $\Omega$  ดังในรูปที่ 2 และในรูปที่ 3 คือชุดทดลองซึ่งประกอบไปด้วย SSFCL ที่สร้างขึ้นจากการออกแบบและระบบไฟฟ้าที่ใช้ในการทดสอบการทำงานของ SSFCL

เพื่อเป็นการตรวจสอบความถูกต้องของการทดลอง โปรแกรม PSCAD/EMTDC ได้ถูกนำมาใช้ในการจำลองการทำงานของวงจร โดยกำหนดค่าให้ใช้พารามิเตอร์เดียวกับชุดทดลอง



รูปที่ 3 ชุดทดลองที่ได้สร้างขึ้น

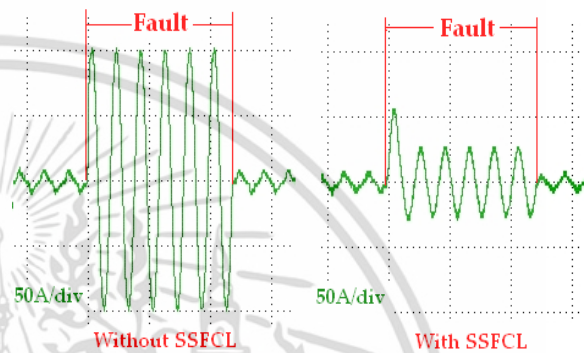
ในรูปที่ 4 แสดงการเปรียบเทียบระหว่างกระแสไลน์เมื่อเกิดการลัดวงจรในกรณีที่มี SSFCL และไม่มี SSFCL จากการจำลอง ซึ่งจากรูปกระแสลัดวงจรในสถานะคงตัวได้ถูกจำกัดไว้ที่ 20 A(RMS) ตามที่ได้ออกแบบไว้



รูปที่ 4 กระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการจำลอง (สเกล แกนนอน: 100ms/div)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 5 แสดงการเปรียบเทียบระหว่างกระแสไลน์เมื่อเกิดการลัดวงจรในกรณีที่มี SSFCL และไม่มี SSFCL จากชุดทดลอง จากรูปกระแสลัดวงจรได้ถูกจำกัดไว้ที่ประมาณ 20 A(RMS) ซึ่งใกล้เคียงกับค่าที่ได้ออกแบบไว้สำหรับกระแสไลน์ในสภาวะปกติจากการทดลองที่ไม่เป็นเช่นนั้นเกิดจากการจากการอิ่มตัวของ  $L_{load}$  ที่ใช้ในการทดลองเนื่องจากการออกแบบที่ไม่เหมาะสม

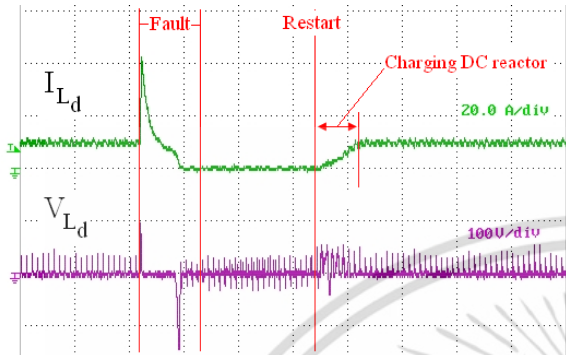


รูปที่ 5 กระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการทดลองจากชุดทดลอง (สเกล แกนนอน: 100ms/div)

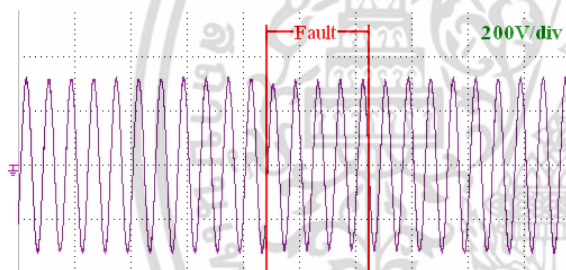
ในรูปที่ 6 คือรูปคลื่นของกระแสและแรงดันของ  $L_d$  ในขณะที่เกิดการลัดวงจรและเริ่มต้นสตาร์ททจนกลับเข้าสู่สภาวะคงตัวอีกครั้ง จากรูปเนื่องจากค่าความต้านทานของขดลวดและแรงดันตกคร่อม SCR ทำให้กระแสของรีแอคเตอร์เมื่อเข้าสู่สภาวะคงตัวต่ำกว่าค่าที่ออกแบบและมีริบเปิดเล็กน้อย เมื่อมีการลัดวงจรเกิดขึ้น กระแสรีแอคเตอร์ดีซี จะเพิ่มขึ้นอย่างรวดเร็ว หลังจากวงจรตรวจจับการลัดวงจรตรวจจับการลัดวงจรได้และควบคุมให้บริดจ์ของ SCR เข้าสู่โหมดคั้นพลังงานรีแอคเตอร์ดีซีกลับสู่ระบบกระแสของรีแอคเตอร์ดีซีจะลดลงอย่างรวดเร็ว เมื่อการลัดวงจรได้สิ้นสุด วงจรตรวจจับการลัดวงจรจะควบคุมให้บริดจ์ของ SCR กลับเข้าสู่โหมดปกติโดยกระแสจะเริ่มชาร์จรีแอคเตอร์ดีซี และเข้าสู่สภาวะคงตัว ซึ่งเป็นไปตามหลักการที่ได้อธิบายไว้

รูปที่ 7 แสดงรูปคลื่นของแรงดันที่ด้านหน้าของ SSFCL (จุด PCC ของรูปที่ 1b) ในขณะที่ SSFCL ทำงาน

แรงดันที่จุด PCC ในขณะที่ SSFCL ทำงาน (ขณะที่เกิดการลัดวงจร) จะลดลงเล็กน้อยแต่ไม่มีการแกว่งที่ความถี่สูง แสดงถึงผลการป้องกันการเกิดแรงดันไฟฟ้าตกชั่วขณะจากการจำกัดกระแสลัดวงจร



รูปที่ 6 รูปคลื่นของกระแสและแรงดันของ  $L_d$  ในขณะที่เกิดการลัดวงจรและเริ่มต้นสตาร์ททจนกลับเข้าสู่สภาวะ คงตัวอีกครั้ง (สเกล แกนนอน: 100ms/div)



รูปที่ 7 รูปคลื่นของแรงดันPCC ในขณะที่ SSFCL ทำงาน (สเกล แกนนอน: 50ms/div)

5. สรุป

บทความนี้ได้นำเสนอโครงสร้างวงจร การทำงาน การควบคุม และการทดลอง SSFCL แบบบริดจ์เฟสเดียว ซึ่งใช้เอชวีรีแอคเตอร์ในการจำกัดกระแส โดยได้สร้างชุดทดลองในระบบไฟฟ้าเฟส แรงดัน 220 โวลต์ เพื่อทดสอบการทำงาน ผลการจำลองและผลการทดลองที่ได้มีความสอดคล้องกันและเป็นไปตามสมการของการออกแบบ การจำกัดกระแส นอกจากการจำกัดกระแสแล้ว ในด้านของผลตอบสนองชั่วคราวยังพบว่ารูปคลื่นของแรงดันไฟฟ้าของระบบไม่ได้รับผลกระทบในลักษณะการแกว่งที่ความถี่สูงจากการทำงานของ SSFCL ที่นำเสนอในการศึกษาขั้นต่อไปจะนำ SSFCL นี้ไปใช้ในระบบ

จำหน่ายที่มีการต่อแหล่งผลิตไฟฟ้าขนาดเล็ก (Microsource) หลายตัว เช่นในระบบไมโครกริด เพื่อศึกษาแนวทางการออกแบบระบบป้องกันของไมโครกริดที่มีอุปกรณ์จำกัดกระแสลัดวงจร และการลดการเกิดแรงดันไฟฟ้าตกชั่วขณะจากการลัดวงจรในระบบ เป็นต้น

6. เอกสารอ้างอิง

- [1] Gang Chen, Daozhuo Jiang, zhengyu Lu, and Zhaolin Wu “A New Proposal for Solid State Fault Current Limiter and Its Control Strategies” IEEE Power Engineering Society General Meeting 2004 Vol.2pp.1468-1473 , June 2004
- [2] Zhengyu Lu, Daozhuo Jiang, and Zhaolin Wu, “A New Topology of Fault-current Limiter and Its Parameters Optimization,” Proc. of IEEE Power Electronics Specialists Conference 2003, PESC03, Vol. 1, pp. 462-465.
- [3] Superconducting Fault Current Limiters: Tecology Watch 2009. EPRI, Palo Alto, CA: 2009
- [4] Karady, G.G., “Principles of Fault Current Limitation by a Resonant LC Circuit”, IEE Proceedings, Vol.139, No.1, January 1992, pp.1-6
- [5] R.K. Smith, et al., “solid State Distribution Current Limiter and Circuit Breaker: Application Requirement and Control Strategies”, IEEE Transaction on Power Delivery, Vol.8, No.3, July 1993
- [6] T. Ishigohka, A. Ninomiya, et al., “Fabrication and Test of Cryogenic Fault Current Limiter Combining Semiconductors and DC Reactor”, Proc. of IPEC-Tokyo 2000, vol. 3, pp. 1525-1528, April 2000.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้