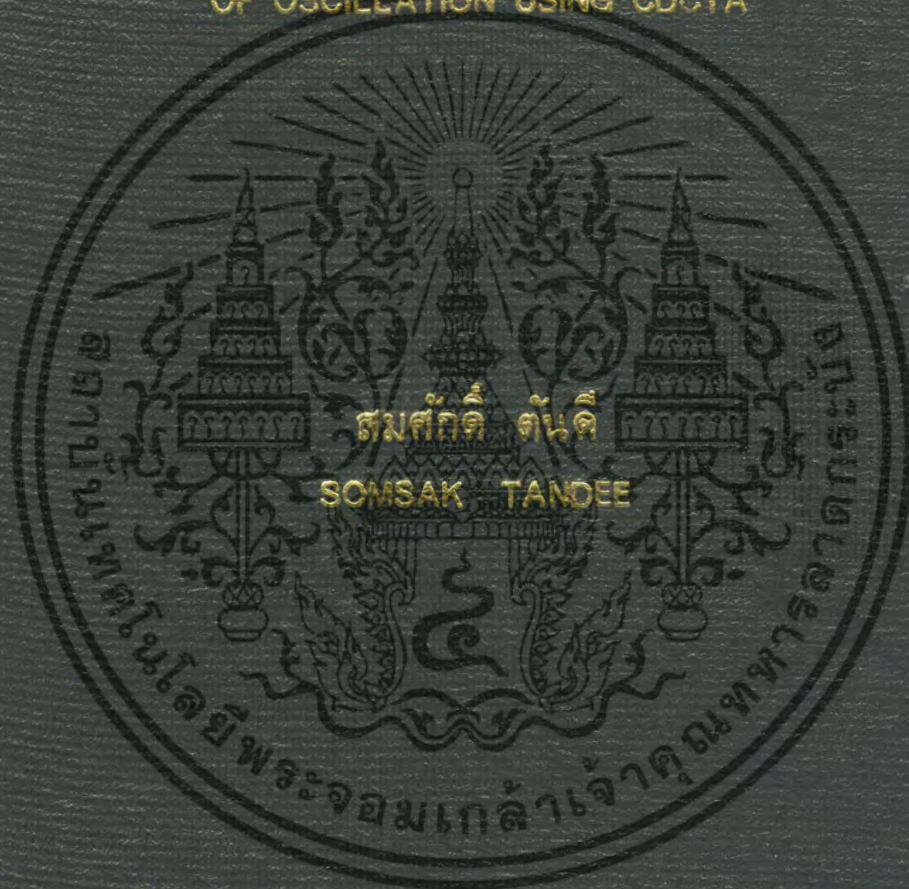


การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแส  
ที่สามารถปรับเงื่อนไขและความถี่ได้อิสระจากกันด้วยวิธี  
ทางอิเล็กทรอนิกส์โดยใช้ CDCTA

DESIGN OF ELECTRONIC ADJUSTABLE CURRENT-MODE  
MULTIPHASE SINUSOIDAL OSCILLATORS WITH INDEPENDENT  
CONTROL OF CONDITION AND FREQUENCY  
OF OSCILLATION USING CDCTA



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตรบัณฑิต สาขาวิชาเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2558

KMITL-2015-ED-M-231-001

การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแส  
ที่สามารถปรับเงื่อนไขและความถี่อิสระจากกันด้วยวิธี  
ทางอิเล็กทรอนิกส์โดยใช้ CDCTA

DESIGN OF ELECTRONIC ADJUSTABLE CURRENT-MODE  
MULTIPHASE SINUSOIDAL OSCILLATORS WITH INDEPENDENT  
CONTROL OF CONDITION AND FREQUENCY  
OF OSCILLATION USING CDCTA



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตร์อุตสาหกรรมมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร  
คณะครุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2558

KMITL-2015-ED-M-231-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN OF ELECTRONIC ADJUSTABLE CURRENT-MODE  
MULTIPHASE SINUSOIDAL OSCILLATORS WITH INDEPENDENT  
CONTROL OF CONDITION AND FREQUENCY  
OF OSCILLATION USING CDCTA



SOMSAK TANDEE

A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION  
IN ELECTRICAL COMMUNICATIONS ENGINEERING  
FACULTY OF INDUSTRIAL EDUCATION  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2015

KMITL-2015-ED-M-231-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2015

FACULTY OF INDUSTRIAL EDUCATION

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่อเผยแพร่ให้ผู้อื่นไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะครุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์

การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแส  
ที่สามารถปรับเงื่อนไขและความถี่ได้อิสระจากกันด้วยวิธี  
ทางอิเล็กทรอนิกส์ โดยใช้ CDCTA  
Design of Electronic Adjustable Current-Mode Multiphase  
Sinusoidal Oscillators with Independent Control  
of Condition and Frequency of Oscillation Using CDCTA  
นายสมศักดิ์ ตันดี

นักศึกษา

รหัสประจำตัว

ปริญญา

สาขาวิชา

อาจารย์ที่ปรึกษาวิทยานิพนธ์

อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

53630636

ครุศาสตร์อุตสาหกรรมมหาบัณฑิต

วิศวกรรมไฟฟ้าสื่อสาร

ผู้ช่วยศาสตราจารย์ ดร.วินัย ใจกล้า

รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
รศ.ดร.วิสุทธิ สุนทรกนกพงศ์	
ผศ.ดร.วินัย ใจกล้า	
รศ.ดร.พีระวุฒิ สุวรรณจันทร์	
รศ.ปิยะ ศุภวาราสวัฒน์	
ดร.ภมร ศิลาพันธ์	

วัน / เดือน/ ปี ที่สอบ

22 ธันวาคม 2557 เวลา 16.00 น. เป็นต้นไป

สถานที่สอบ

ณ ห้องเรียนปริญญาเอก คณะครุศาสตร์อุตสาหกรรม

คณะครุศาสตร์อุตสาหกรรมรับรองแล้ว

(รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์)

คณบดี คณะครุศาสตร์อุตสาหกรรม

วันที่...๕...เดือน...๓...พ.ศ. 255๘

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส โหมดกระแสที่สามารถปรับเงื่อนไขและความถี่ได้อิสระจาก กันด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ CDCTA
นักศึกษา	นายสมศักดิ์ ต้นดี
รหัสประจำตัว	53630636
ปริญญา	ครุศาสตร์อุตสาหกรรมมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้าสื่อสาร
พ.ศ.	2558
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร.วินัย ใจกล้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	รศ.ดร.พีระวุฒิ สุวรรณจันทร์

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสียที่ต่อкасцепกัน  $n$  ชุด โดย  $n$  มีค่าตั้งแต่ 3 ขึ้นไป วงจรจะประกอบด้วยวงจรรขยายคาสцепความนำถ่ายโอนผลต่างกระแสจำนวน 1 ตัว และตัวเก็บประจุที่ต่อลงกราวด์จำนวน 1 ตัว ต่อสัญญาณหนึ่งเฟส โดยปราศจากตัวต้านทานภายนอก คุณสมบัติของวงจรที่ได้ออกแบบสามารถให้กำเนิดสัญญาณได้ทั้งเฟสคู่และเฟสคี่ เงื่อนไขและความถี่สามารถปรับอิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ มีเอาต์พุตอิมพีแดนซ์สูง ทำให้สามารถขับโหลดได้โดยไม่จำเป็นต้องมีวงจรกันชนกระแสเพิ่ม วงจรที่นำเสนอจึงเหมาะที่จะนำไปสร้างเป็นวงจรรวมโดยผลยืนยันได้จากการจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้ CDCTA ที่มีโครงสร้างเป็นทรานซิสเตอร์ไบโพลาร์ เบอร์ PR200N และ NR200N ที่แหล่งจ่ายแรงดัน  $\pm 2.5$  V ซึ่งสอดคล้องกับทฤษฎีที่ได้นำเสนอไว้

<b>Thesis Title</b>	Design of Electronic Adjustable Current-Mode Multiphase Sinusoidal Oscillators with Independent Control of Condition and Frequency of Oscillation Using CDCTA
<b>Student</b>	Mr. Somsak Tandee
<b>Student ID</b>	53630636
<b>Degree</b>	Master of Science in Industrial Education
<b>Program</b>	Electrical Communications Engineering
<b>Year</b>	2015
<b>Thesis Advisor</b>	Asst. Prof. Dr.Winai Jaikla
<b>Thesis Co-Advisor</b>	Assoc. Prof. Dr.Peerawut Suwanjan

## ABSTRACT

This thesis presents the design of current-mode multiphase sinusoidal oscillators (MSOs) based on lossy integrators. The circuits require one CDCTA and one grounded capacitor per phase without external resistor. The condition of oscillation (CO) and frequency of oscillation (FO) can be controlled electronically and independently through adjusting the bias current of the CDCTA. The high output impedances facilitate easy driving an external load without additional current buffers. The proposed MSOs are attractive for integrated circuit implementation. The results of PSPICE simulations using BJT PR200N and NR200N with  $\pm 2.5$  V supply voltages are included to verify theory.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ก็ด้วยความกรุณาจากผู้มีพระคุณดังนี้ ขอกราบพระคุณ ผศ.ดร.วินัย ใจกล้า อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.พีระวุฒิ สุวรรณจันทร์ อาจารย์ที่ปรึกษา วิทยานิพนธ์ร่วม และ รศ.ดร.วิสุทธิ์ สุนทรกนกพงศ์ ที่ได้กรุณาให้คำแนะนำ ช่วยเหลือ และช่วย ตรวจสอบแก้ไขข้อบกพร่องต่างๆ จนวิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างสมบูรณ์ ผู้วิจัยรู้สึกซาบซึ้งในความกรุณา และขอขอบพระคุณเป็นอย่างสูง ขอขอบพระคุณคณะกรรมการสอบวิทยานิพนธ์ทุกท่าน ที่ได้กรุณาให้คำแนะนำ ตรวจสอบ แก้ไขข้อบกพร่องต่างๆ ขอขอบพระคุณอาจารย์ในหลักสูตรครุศาสตร์อุตสาหกรรมมหาบัณฑิต สาขาวิศวกรรมไฟฟ้าสื่อสาร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และอาจารย์ทุกท่านทั้งในอดีต และปัจจุบันที่ได้ประสิทธิ์ประสาทความรู้ ตลอดจนแง่คิดต่างๆ อันก่อให้เกิดประโยชน์ต่อการวิจัยในครั้งนี้จนประสบผลสำเร็จลุล่วงเป็นอย่างดี ขอขอบพระคุณบิดา มารดา และครอบครัว ผู้เป็นที่รัก ของผู้วิจัย ที่คอยเป็นกำลังใจ สนับสนุน และช่วยเหลือในทุกด้านมาโดยตลอด ขอขอบคุณ งานบริการ วิชาการและบัณฑิตศึกษาคณะครุศาสตร์ อุตสาหกรรม ที่ให้ความช่วยเหลือ ในการอำนวยความสะดวกด้านการติดต่อสอบถามสำหรับการ จัดทำวิทยานิพนธ์ในครั้งนี้ และสุดท้ายนี้ขอขอบคุณ พี่ๆ น้องๆ และเพื่อนๆ จากสาขา วิศวกรรมไฟฟ้าสื่อสาร วิศวกรรมอิเล็กทรอนิกส์ ที่ทำวิจัย ณ ห้องปฏิบัติการออกแบบวงจรอนาล็อก ที่ได้ช่วยเหลือ และแลกเปลี่ยน ความรู้ ประสบการณ์ ตลอดจนคอยให้กำลังใจ และเป็นแรงผลักดัน ให้แก่ผู้วิจัย

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่านด้วยความเคารพยิ่ง หากมีข้อผิดพลาดประการใด ผู้วิจัยขออภัยมา ณ ที่นี้ด้วย

สมศักดิ์ ต้นดี

# สารบัญ

	หน้า
สารบัญ.....	IV
สารบัญตาราง.....	V
สารบัญรูป.....	VI
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 กรอบแนวคิดของการวิจัย.....	2
1.4 ขอบเขตของการวิจัย.....	3
1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย.....	4
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	5
2.1 หลักการของวงจรกำเนิดสัญญาณไซน์.....	5
2.2 หลักการของกำเนิดสัญญาณไซน์หลายเฟส.....	13
2.3 วงจรขยายคาสเคดความนำถ่ายโอนผลต่างกระแส.....	22
2.4 งานวิจัยที่เกี่ยวข้อง.....	24
บทที่ 3 วิธีดำเนินการวิจัย.....	37
3.1.1 การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ใช้ CDCTA.....	38
3.1.2 การวิเคราะห์ผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแส และแรงดันจากขั้วอินพุตไปขั้วเอาต์พุต.....	46
3.1.3 การวิเคราะห์ผลกระทบของค่าความจุแฝงและความต้านทานแฝง.....	49
บทที่ 4 ผลการวิจัย.....	54
4.1 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอ.....	54
4.1.1 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณหลายเฟสกรณี 3 เฟส.....	55
4.1.2 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณหลายเฟสกรณี 4 เฟส.....	58
บทที่ 5 สรุปผล อภิปรายผล และข้อเสนอแนะ.....	63
5.1 สรุปผลการวิจัย.....	63
5.2 อภิปรายผลการวิจัย.....	64
5.3 ข้อเสนอแนะในงานวิจัย.....	66
บรรณานุกรม.....	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่	หน้า
2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการกำเนิดสัญญาณของโครงสร้าง วงจรที่ 2.13 (ก).....	17
2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการกำเนิดสัญญาณของโครงสร้างวงจรถาม รูปที่ 2.13 (ข).....	17
4.1 พารามิเตอร์ที่ใช้ในการจำลองการทำงานของวงจรถิ่นำเสนอ.....	55
5.1 ตารางเปรียบเทียบคุณสมบัติจุดเด่นและข้อจำกัดวงจรถิ่นำเสนอสัญญาณไซน์หลายเฟสโหมด กระแสที่นำเสนอกับงานวิจัยที่ผ่านมา.....	64



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
1.1 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส(เฟสคู่).....	2
1.2 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส(เฟสคี่/คู่).....	3
2.1 บล็อกไดอะแกรมองค์ประกอบของวงจรกำเนิดสัญญาณ.....	6
2.2 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก.....	6
2.3 ความหมายของเกณฑ์บาร์ฮูเซน.....	8
2.4 วงจรกำเนิดสัญญาณ LC.....	10
2.5 วงจรกำเนิดสัญญาณ RC.....	11
2.6 สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า.....	12
2.7 วงจรกำเนิดสัญญาณที่ใช้คริสตัล.....	12
2.8 วงจรกำเนิดสัญญาณโดยใช้ไอซีเบอร์ 555.....	13
2.9 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟส กรณีวงจรขยายเลื่อนเฟส $0^\circ$ .....	14
2.10 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟส กรณีวงจรขยายเลื่อนเฟส $180^\circ$ .....	14
2.11 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่าน.....	15
2.12 ผลตอบสนองทางเฟสของวงจรกรองความถี่ต่ำผ่าน.....	16
2.13 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่วงจรกรองความถี่ต่ำผ่าน.....	16
2.14 สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง $120^\circ$ .....	18
2.15 สัญญาณไซน์ 3 เฟสที่มีความแตกต่างเฟสสัญญาณข้างเคียง $60^\circ$ .....	18
2.16 แสดงวงจรกำเนิดสัญญาณไซน์หลายเฟส ประกอบขึ้นจากวงจรกรองความถี่สูงผ่าน อันดับหนึ่งที่อยู่ต่อกัน N วงจร.....	19
2.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.14).....	20
2.18 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.15).....	21
2.19 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ใช้วงจรกรองผ่านทุกความถี่.....	21
2.20 วงจร CDCTA (ก) สัญลักษณ์ (ข) วงจรสมมูล.....	23
2.21 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้ CDTA (n เฟส).....	24
2.22 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้วงจร CCCII (n เฟส).....	25
2.23 วงจรขยายกระแสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย.....	26
2.24 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้วงจรขยายกระแส (n เฟส).....	27
2.25 วงจรกำเนิดสัญญาณไซน์หลายเฟสแบบโหมดผสมโดยใช้วงจร MOCCCII (n เฟส).....	28
2.26 วงจรกำเนิดสัญญาณสามเฟส 4 เอ้าท์พุทกระแสและ 4 เอ้าท์พุทแรงดัน.....	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.27 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ Translinear Current Conveyors (n เฟส).....	30
2.28 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ ZC – CDU (n เฟส).....	31
2.29 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์วงจรถยายความนำถ้ายอน (n เฟส).....	32
2.30 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ CCCIs (n เฟส).....	33
2.31 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดแรงดันโดยใช้อุปกรณ์ CBTA (n เฟส).....	34
2.32 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้อุปกรณ์ CCCII (n เฟส).....	35
3.1 ขั้นตอนการดำเนินงานวิจัย.....	37
3.2 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส (เฟสคู่).....	38
3.3 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส (เฟสคี่/คู่).....	38
3.4 วงจรอินทิเกรเตอร์ที่มีการสูญเสีย.....	42
3.5 วงจรกำเนิดสัญญาณไซน์หลายเฟสกรณีเฟสคี่.....	46
3.6 วงจรกำเนิดสัญญาณไซน์หลายเฟสกรณีเฟสคี่/คู่.....	46
3.7 วงจรอินทิเกรเตอร์ที่มีการสูญเสียเมื่อพิจารณาผลกระทบจากค่าความจุแฝงและความต้านทานแฝง.....	49
3.8 วงจรอินทิเกรเตอร์ที่มีการสูญเสียเมื่อพิจารณาผลกระทบจากค่าความจุแฝงและความต้านทานแฝงที่ใช้ในการวิเคราะห์.....	50
3.9 วงจรเสมือนที่โหนด B.....	51
4.1 โครงสร้างวงจรภายใน CDCTA.....	54
4.2 ผลการจำลองวงจรกำเนิดสัญญาณเอาต์พุตในสถานะเริ่มต้นกรณี 3 เฟส.....	56
4.3 ผลการจำลองวงจรกำเนิดสัญญาณในสถานะเอาต์พุตอยู่ตัวกรณี 3 เฟส.....	56
4.4 สเปกตรัมผลการจำลองวงจรกำเนิดสัญญาณกรณี 3 เฟส.....	56
4.5 ความถี่ของการกำเนิดสัญญาณกรณี 3 เฟส เทียบกับการปรับค่ากระแส $I_{B1}$ ที่ได้จากการจำลองผลและทางทฤษฎี.....	57
4.6 การทดสอบหาค่า THD กรณี 3 เฟส ของกระแสเอาต์พุตปรับค่ากระแส $I_{B1}$ .....	58
4.7 ผลการจำลองวงจรกำเนิดสัญญาณหลายเฟสกรณี 4 เฟส.....	59
4.8 ผลการจำลองวงจรกำเนิดสัญญาณในสถานะเอาต์พุตอยู่ตัวกรณี 4 เฟส.....	59
4.9 สเปกตรัมผลการจำลองวงจรกำเนิดสัญญาณหลายเฟสกรณี 4 เฟส.....	60
4.10 ความถี่ของการกำเนิดสัญญาณกรณี 4 เฟส เมื่อปรับค่ากระแส $I_{B1}$ จากจำลองผลเปรียบเทียบกับทางทฤษฎี.....	60
4.11 การทดสอบหาค่า THD กรณี 4 เฟส ของกระแสเอาต์พุต.....	61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรถูกกำเนิดสัญญาณไซน์หลายเฟส (Multiphase Sinusoidal Oscillator: MSO) ถูกนำมาประยุกต์ใช้งานอย่างกว้างขวาง เช่น ระบบสื่อสารโทรคมนาคมถูกนำไปใช้ในวงจรเฟสมอดูเลชัน วงจรมิกเซอร์แบบควอดราเจอร์ และวงจรถูกกำเนิดสัญญาณซิงเกิลไซด์แบนด์ ในขณะที่ระบบเครื่องมือวัดถูกใช้เป็นวงจรถูกกำเนิดรูปสัญญาณเวคเตอร์ หรือรูปสัญญาณเลือกแรงดันของโวลต์มิเตอร์ระบบเพาเวอร์อิเล็กทรอนิกส์ เป็นต้น (ศุภวัฒน์ ลาวณีย์วิสุทธิ และมนตรี ศิริปรัชญานันท์.2552 : 959)

วงจรถูกกำเนิดสัญญาณไซน์หลายเฟส ถูกนำมาพัฒนาวงจรถูกกำเนิดสัญญาณไซน์หลายเฟส ด้วยเหตุผลคือวงจรที่ออกแบบใช้จำนวนอุปกรณ์น้อยขึ้น มีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงอีกทั้งมีค่าความละเอียดแม่นยำในการทำงานดียิ่งขึ้นสามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำ รวมถึงวงจรถูกกำเนิดกำลังไฟฟ้าต่ำ Toumazou et al. (1990 : 239-273) เมื่อไม่นานมานี้มีผู้นำเสนอวงจรถูกกำเนิดสัญญาณ (Circuit Building Block) โดยใช้ชื่อเรียกอุปกรณ์อิเล็กทรอนิกส์ว่าวงจรถูกขยายคาสเคดความนำถ่ายโอนผลต่างกระแส (Current Differencing Cascaded Transconductance Amplifier : CDCTA) Jun et al. (2013 : 2047-2063) ที่เหมาะสมนำไปออกแบบวงจรถูกกำเนิดสัญญาณอนาล็อกในโหมดกระแสโดย CDCTA มีจุดเด่น คือ สัญญาณอินพุตและสัญญาณเอาต์พุตอยู่ในโหมดกระแส ค่าความต้านทานด้านเอาต์พุตสูง สามารถควบคุมกระแสทางด้านเอาต์พุตได้ด้วยวิธีทางอิเล็กทรอนิกส์

จากการสำรวจพบว่า ได้มีผู้เสนองานวิจัยที่เกี่ยวกับการออกแบบวงจรถูกกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์แอกทีฟที่มีรูปแบบแตกต่างกัน เช่น Current Follower (CF), Operational Transconductance Amplifier (OTA), Current Conveyor (CCI), Second Generation Current Conveyor (CCII), Current Controlled Current Conveyor (CCCII), Current Differencing Transconductance Amplifier (CDTA), Current Conveyor Transconductance Amplifier (CCTA), Four Terminal Floating Nullor (FTFN), และ Current-Controlled Current Conveyor Transconductance Amplifier (CCCCTA) อย่างไรก็ตามพบว่า วงจรเหล่านี้ยังมีข้อจำกัดอยู่สามารถสรุปได้ดังนี้ (ก) วงจรถูกกำเนิดสัญญาณไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ Skotis and Psychalinos (2010 : 1178-1181); Dixit et al. (2013 : 4960-4962); Pisichalermpong et al. (2006 : 5762-5765); Vavra and Bajer (2011 : 353-357) Souliotis and Psychalinos (2009 : 43-52) (ข) จำนวนอุปกรณ์แอกทีฟที่ใช้แต่ละส่วนมีจำนวนมากกว่า 1 ตัวต่อหนึ่งเฟสจึงทำให้ไม่เหมาะสมในการพัฒนาเป็นวงจรถูกกำเนิดสัญญาณรวม Minhaj (2009:297-300); Skotis and Psychalinos (2010 : 1178-1181) ; Psychalinos and Souliotis (2008 : 622-626); Abuelma'atti and Al-Qahtani (1998 : 881-885) ; Prommee et al. (2009 : 530-533) (ค) การควบคุมเงื่อนไขการกำเนิดสัญญาณค่อนข้างยากโดยการปรับค่าของตัวเก็บประจุ Abuelma'atti and Al-Qahtani (1998 : 881-885); Kumngern and Dejhan (2009 : 82-94) (ง) วงจรถูกกำเนิดสัญญาณจำเป็นต้องมีวงจรถูกขยายต่อเพิ่ม Tangsrirot and Tanjaroen (2008 : 81-93);

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Loescharataramdee et al. (2001 : 59-63); Mehmet et al. (2012 : 421- 425); Pulsab and Surakampontorn (2007 : 45-51); Tangsirat et al. (2009 : 616-622)

จากเหตุผลดังกล่าวที่กล่าวมานั้นวิทยานิพนธ์นี้จึงมีวัตถุประสงค์เพื่อนำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้อุปกรณ์แอกทีฟ CDCTA ลักษณะเด่นของวงจรที่นำเสนอ คือ โครงสร้างไม่ซับซ้อนสามารถควบคุมเงื่อนไขในการกำเนิดสัญญาณและความถี่ในการกำเนิดสัญญาณได้อิสระจากกันด้วยวิธีการทางอิเล็กทรอนิกส์ ใช้ตัวเก็บประจุต่อลงกราวด์ จึงมีความเหมาะสมสำหรับการพัฒนาไปสู่วงจรรวม

## 1.2 วัตถุประสงค์ของการวิจัย

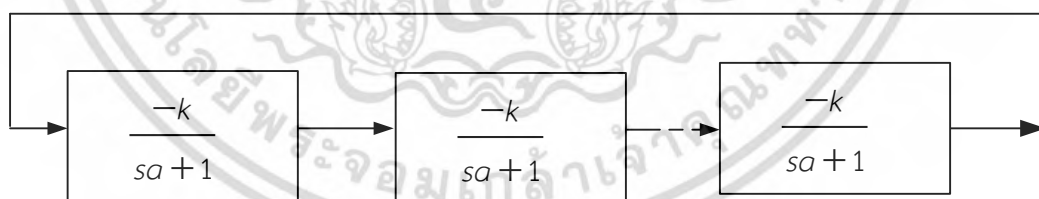
1.2.1 เพื่อออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสซึ่งควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์

1.2.2 เพื่อวิเคราะห์สมรรถนะของวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสซึ่งควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์

1.2.3 เพื่อทดสอบสมรรถนะวงจรโดยใช้โปรแกรม PSPICE

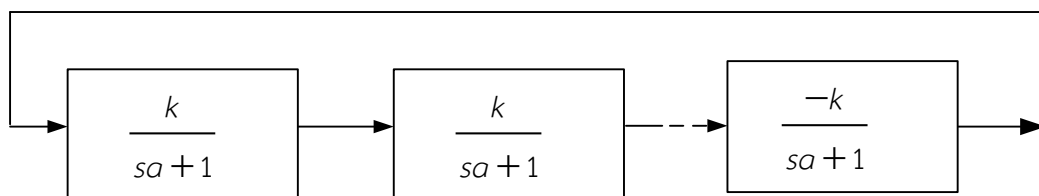
## 1.3 กรอบแนวคิดของการวิจัย

แนวความคิดในการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสในวิทยานิพนธ์นี้จะมีพื้นฐานมาจากวงจรอินทิเกรเตอร์ที่มีการสูญเสีย (Lossy Integrator) โดยหลักการทำงานของวงจรกำเนิดสัญญาณหลายเฟสกรณีที่เป็นเฟสคู่จะประกอบไปด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสต่อกันแบบคาสเคดจำนวน  $n$  ชุด โดย  $n$  คือจำนวนเฟสที่ต้องการมีค่าตั้งแต่ 3 ขึ้นไป Uttaphut (2012 : 291-295) ซึ่งแสดงบล็อกไดอะแกรมในรูปที่ 1.1



รูปที่ 1.1 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส (เฟสคู่)

ส่วนหลักการทำงานของวงจรกำเนิดสัญญาณหลายเฟสกรณีที่เป็นเฟสคู่/คู่ จะประกอบไปด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดไม่กลับเฟสต่อกันแบบคาสเคดกันยกเว้นส่วนสุดท้ายจะเป็นวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟส การต่อจำนวน  $n$  ชุด  $n$  คือจำนวนเฟสที่ต้องการมีค่าตั้งแต่ 3 ขึ้นไปการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟส ที่เป็นเฟสคู่/คู่ แสดงในบล็อกไดอะแกรมในรูปที่ 1.2



รูปที่ 1.2 บล็อกไดอะแกรมในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์หลายเฟส (เฟสคี่หรือเฟสคู่)

จากบล็อกไดอะแกรมรูปที่ 1.1 และ รูปที่ 1.2 จะได้สมการความถี่ในการกำเนิดสัญญาณ (Frequency of Oscillation : FO) และเงื่อนไขการกำเนิดสัญญาณ (Condition of Oscillation :CO) สามารถหาได้จากสมการที่ (1.1) และสมการที่ (1.2) ตามลำดับ

$$\omega_{osc} = \frac{1}{a} \tan \frac{\pi}{n} \quad (1.1)$$

$$k \geq \sec \frac{\pi}{n} \quad (1.2)$$

a คือ ตัวแปรปรับค่าความถี่การกำเนิดสัญญาณ

k คือ ตัวแปรการปรับค่าเงื่อนไขการกำเนิดสัญญาณ

จากสมการที่ (1.1-1.2) พบว่าสามารถปรับค่าความถี่การกำเนิดสัญญาณได้ที่ค่า a และสามารถปรับเงื่อนไขการกำเนิดสัญญาณได้ที่ค่า k

#### 1.4 ขอบเขตของการวิจัย

1.4.1 วงจรกำเนิดสัญญาณสามารถให้กำเนิดสัญญาณไซน์หลายเฟสทั้งเฟสคี่ (Odd Phase) และเฟสคู่ (Evenphase) ตั้งแต่ 3 เฟสขึ้นไป

1.4.2 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ออกแบบโดยใช้ CDCTA เป็นอุปกรณ์แอกทีฟ จำนวน 1 ตัวและตัวเก็บประจุแบบต่อลงกราวด์ 1 ตัวต่อสัญญาณ 1 เฟส

1.4.3 สามารถควบคุมเงื่อนไขในการกำเนิดสัญญาณได้อิสระจากความถี่ในการกำเนิดสัญญาณ ด้วยวิธีการทางอิเล็กทรอนิกส์

1.4.4 วงจรทำงานในโหมดกระแส

1.4.5 วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทั้งหมด

1.4.6 ใช้อุปกรณ์ CDCTA เป็นอุปกรณ์หลักที่มีโครงสร้างภายในใช้ทรานซิสเตอร์

ไบโพลาร์ (Bipolar Junction Transistor : BJT)

## 1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย

1.5.1 วงจรขยายคาสเคดความนำถ่ายอินผลต่างกระแส หมายถึง อุปกรณ์อิเล็กทรอนิกส์ แบบ แยกที่ฟชนิดหนึ่งที่มีหลายขั้วหลักๆ จะแบ่งเป็นขั้วของจุดสัญญาณทางด้านขาเข้าและขั้วของจุดสัญญาณทางด้านขาออกสามารถทำงานได้ในโหมดกระแสและควบคุมได้ทางอิเล็กทรอนิกส์

1.5.2 การออกแบบ หมายถึง กระบวนการปรับค่ากระแสและค่าความจุเพื่อให่วงจรกำเนิดสัญญาณไซน์หลายเฟสได้เสถียรและตามที่ต้องการ

1.5.3 การควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ (Electronic Control) หมายถึง การควบคุมเสถียรและตามที่ต้องการด้วยกระแส

1.5.4 โปรแกรมจำลอง PSPICE หมายถึง โปรแกรมคอมพิวเตอร์ที่ใช้ในการจำลองผลการทำงานของวงจรถ่ายสัญญาณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# เอกสารและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงทฤษฎีและงานวิจัยที่เกี่ยวข้องกับการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสสามารถแยกรายละเอียดเป็นหัวข้อดังต่อไปนี้

- 2.1 หลักการของวงจรกิจกำเนิดสัญญาณไซน์
- 2.2 หลักการของวงจรกิจกำเนิดสัญญาณไซน์แบบหลายเฟส
- 2.3 ทฤษฎีวงจรรขยายคาสเคดความนำถ่ายโอนผลต่างกระแส
- 2.4 งานวิจัยที่เกี่ยวข้อง

### 2.1 หลักการของวงจรกิจกำเนิดสัญญาณไซน์

วงจรกิจกำเนิดสัญญาณ (Oscillator Circuit) เป็นวงจรไฟฟ้าที่สามารถให้กำเนิดสัญญาณทางด้านขาออก (Output Signal) ซึ่งเป็นสัญญาณแบบรายคาบ (Periodic Signal) โดยไม่มีสัญญาณทางด้านขาเข้า (Input Signal) ของวงจรกิจกำเนิดสัญญาณ (จิรัฐดา เกษร. 2542 : 28) วงจรกิจกำเนิดสัญญาณนั้นเป็นวงจรพื้นฐานอย่างหนึ่งที่เข้ามามีบทบาทสำคัญในทางด้านวิศวกรรมในด้านต่างๆ เช่น ในระบบเครื่องมือวัด และสื่อสารโทรคมนาคม ฯลฯ โดยถูกใช้เป็นวงจรกิจสร้างสัญญาณคลื่นพาห์ (Carrier Signal) เพื่อใช้ในการมอดูเลต (Modulation) สัญญาณหรือสร้างสัญญาณนาฬิกาอ้างอิงหลัก (Reference Clock Signal) ให้แก่ระบบ เป็นต้น วงจรกิจกำเนิดสัญญาณที่เป็นที่รู้จักกันดีมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรกิจกำเนิดสัญญาณแบบคริสตัล (Crystal Oscillator) วงจรกิจกำเนิดสัญญาณแบบเลื่อนเฟส (Phase Shift Oscillator) วงจรกิจกำเนิดสัญญาณแบบเวนบริดจ์ (Wien-bridge Oscillator) วงจรกิจกำเนิดสัญญาณแบบโคลพิทซ์ (Colpitts Oscillator) หรือวงจรกิจกำเนิดสัญญาณแบบฮาร์ทลีย์ (Hartley Oscillator) เป็นต้นและรูปแบบของสัญญาณที่สร้างขึ้นก็มีอยู่หลายรูปแบบด้วยกัน เช่น สัญญาณไซน์ สัญญาณพัลส์สี่เหลี่ยม สัญญาณสามเหลี่ยม และสัญญาณฟันเลื่อย

#### 2.1.1 องค์ประกอบของวงจรกิจกำเนิดสัญญาณ

องค์ประกอบหลักที่สำคัญของวงจรกิจกำเนิดสัญญาณที่จำเป็นนั้นสามารถแยกออกได้เป็นดังนี้ (จิรัฐดา เกษร. 2542 : 29-34 )

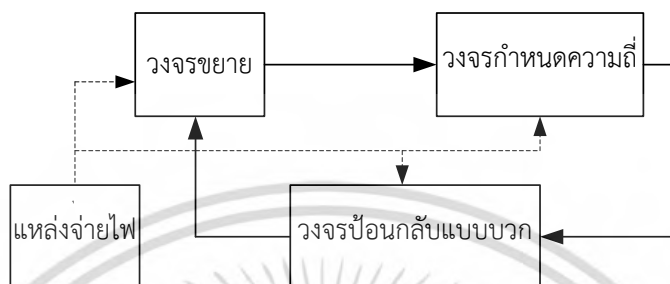
2.1.1.1 ตัวกำเนิดพลังงาน (Energy Source) ทำหน้าที่กำเนิดพลังงานให้แก่วงจร ได้แก่ แบตเตอรี่ หรือแหล่งจ่ายไฟกระแสตรง (DC Supply) ที่ให้เอาต์พุตเป็นแรงดันคงที่

2.1.1.2 วงจรกิจกำหนดความถี่ (Frequency – Determining Circuit) ในการกำเนิดสัญญาณวงจรกิจกำหนดความถี่นี้จะป็นวงจรที่สามารถใช้เลือกความถี่ได้ ในลักษณะที่เป็นวงจรกิจกรองแบบแถบความถี่ผ่านซึ่งอาจจะได้แก่ วงจรกิจจูนแบบ LC วงจรกิจจูนแบบ RC หรือแบบคริสตัล เป็นต้น

2.1.1.3 วงจรกิจขยาย (Amplifier Circuit) เป็นวงจรกิจประเภทแอกทีฟซึ่งอาจจะเป็นวงจรกิจขยายแบบทรานซิสเตอร์ (Transistor) แบบเฟต (FET) หรือวงจรกิจขยายที่อยู่ในรูปของไอซีอย่างใดก็ได้ซึ่งจะทำหน้าที่ดำรงการกำเนิดสัญญาณไว้ด้วยการชดเชยพลังงานส่วนที่สูญเสียไปภายในวงจรของวงจรกิจกำเนิดสัญญาณให้มีค่าคงตัวอยู่เช่นเดิมโดยอัตโนมัติ

เอกสารนี้เป็นลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1.4 วงจรป้อนกลับแบบบวก (Positive Feedback Circuit) เป็นวงจรที่จะนำสัญญาณจากทางด้านขาออกของวงจรทรานซิสเตอร์กลับไปยังขาเข้าของวงจร โดยสัญญาณทางด้านขาออกที่ป้อนกลับไปสู่ทางด้านขาเข้าของวงจรมันจะต้องจัดให้มีเฟส (Phase) ตรงกันกับเฟสของสัญญาณทางด้านขาเข้า ทั้งนี้ก็เพื่อทำให้เกิดการเสริมสัญญาณกันขึ้นเพื่อที่จะทำให้สัญญาณดำรงตัวอยู่ได้ซึ่งองค์ประกอบทั้ง 4 ข้อเหล่านี้ถูกจัดประกอบกันดังบล็อกไดอะแกรมในรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมองค์ประกอบของวงจรกำเนิดสัญญาณ

### 2.1.2 เงื่อนไขการกำเนิดสัญญาณของวงจร

วงจรกำเนิดสัญญาณนั้นจัดเป็นวงจรโครงข่ายแบบป้อนกลับ (Feedback Networks) แบบหนึ่งซึ่งมีการป้อนกลับแบบบวกสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 2.2



รูปที่ 2.2 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก

โดยสัญลักษณ์ต่างๆที่ใช้ในวงจรในรูปที่ 2.2 มีความหมายเป็นดังต่อไปนี้

$X_i$  คือ สัญญาณทางด้านขาเข้าของวงจร

$X_o$  คือ สัญญาณทางด้านขาออกของวงจร

$X_e$  คือ สัญญาณผลรวมระหว่าง  $x_i$  และ  $x_f$  มีค่าเท่ากับ  $x_i + x_f$

$X_f$  คือ สัญญาณป้อนกลับ

$A(j\omega_{osc})$  คือ ค่าเกนของวงจรขยาย

$B(j\omega_{osc})$  คือ ค่าเกนของการกำหนดความถี่

จากบล็อกไดอะแกรมดังรูปที่ 2.1 จะได้ว่า

$$x_e = x_i + x_f \quad (2.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$x_f = B(j\omega_{osc})x_o \quad (2.2)$$

และ

$$x_o = A(j\omega_{osc})x_e \quad (2.3)$$

แทนค่าสมการที่ (2.2) และ (2.3) ลงในสมการที่ (2.1) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega_{osc})}{1 - A(j\omega_{osc})B(j\omega_{osc})} \quad (2.4)$$

ในการกำเนิดสัญญาณนั้นวงจรจะต้องสามารถสร้างสัญญาณเอาต์พุตได้โดยที่ไม่จำเป็นต้องมีสัญญาณอินพุตซึ่งเงื่อนไขดังกล่าวจะเป็นจริงก็ต่อเมื่ออัตราขยายที่ค่าเป็นอนันต์ (Infinity) นั่นคือพจน์ส่วนของสมการที่ (2.4) จะต้องมีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega_{osc})B(j\omega_{osc}) = 0 \quad (2.5)$$

โดยมีเงื่อนไขตามสมการที่ (2.5) ณ ตำแหน่งความถี่ค่าหนึ่ง (สมมติว่าเป็นความถี่  $\omega_{osc}$ ) วงจรก็จะให้กำเนิดสัญญาณที่มีความถี่นั้นขึ้น เงื่อนไขในการตรวจสอบสำคัญ คือ เงื่อนไขบาร์ฮูเซนซึ่งเป็นเงื่อนไขที่สำคัญในการออกแบบวงจรกำเนิดสัญญาณ ซึ่งสามารถกล่าวโดยสรุปได้ดังนี้ คือ วงจรกำเนิดสัญญาณที่สามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีอัตราขยายลูปเปิด (Open Loop Gain) เป็นค่าจริงเท่ากับหนึ่ง ดังนั้นจากสมการที่ (2.5) สามารถเขียนให้อยู่ในรูปได้ทั้งขนาดและเฟสโดยแยกพิจารณาได้สองส่วน คือ อัตราขยายลูปเปิดของวงจรต้องมีค่าเท่ากับหนึ่งหรือเขียนได้ว่า

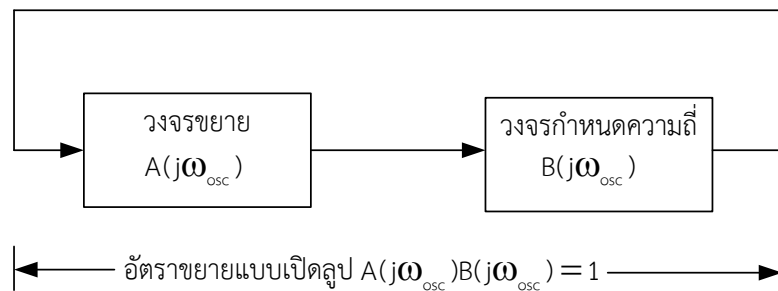
$$A(j\omega_{osc})B(j\omega_{osc}) = 1 \quad (2.6)$$

และมุมเฟสของอัตราขยายลูปเปิดต้องมีค่าเท่ากับ

$$\angle A(j\omega_{osc})B(j\omega_{osc}) = 0 \text{ หรือ } 2n\pi \quad (2.7)$$

เมื่อ  $n$  คือเลขจำนวนเต็ม (0,1,2,...)

ในการรักษาค่าอัตราขยายลูปเปิดของวงจรให้มีค่าเท่ากับหนึ่งนั้นก็เพื่อเป็นการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ความหมายของเงื่อนไขบาร์ฮูเซนดังรูปที่ 2.3



รูปที่ 2.3 ความหมายอัตราขยายของบาร์ฮูเซน

ซึ่งการป้อนกลับแบบบวกจะทำให้อัตราขยายแบบลูปปิด (Closed Loop-Gain) ของวงจรมีค่ามากขึ้นถ้าอัตราขยายแบบลูปเปิดของวงจรมีค่าเป็นหนึ่งจะทำให้อัตราขยายลูปปิดของวงจรมีค่าอนันต์หรือแทนค่าสมการที่ (2.6) ลงในสมการที่ (2.4) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega_{osc})}{1-1} = \infty \quad (2.8)$$

สมการที่ (2.8) แสดงให้เห็นว่าเมื่ออัตราขยายลูปเปิดของวงจรมีค่าเท่ากับหนึ่งแล้วจะทำให้อัตราขยายแบบลูปปิดมีค่าอนันต์ซึ่งหมายความว่าถึงแม้ไม่มีสัญญาณทางด้านขาเข้า ( $x_i = 0$ ) วงจรนี้ก็สามารถกำเนิดสัญญาณเอาต์พุตขึ้นมาเองได้นั่นเอง อย่างไรก็ตามในทางปฏิบัติวงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise Signal) เป็นสัญญาณอินพุตให้กับวงจรซึ่งสัญญาณรบกวนนี้อาจมาจากแหล่งกำเนิดใดๆก็ได้ เช่น สัญญาณรบกวนที่เกิดจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

อย่างไรก็ตามเมื่อพิจารณากันโดยธรรมชาติแล้วนั้น วงจรกำเนิดสัญญาณโดยทั่วไปนั้นจะเป็นวงจรประเภทไม่เป็นเชิงเส้น (Nonlinear Circuit) หากแต่การวิเคราะห์วงจรนั้นได้ใช้หลักการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าวข้างต้น นั้นเงื่อนไขที่ได้จึงสามารถที่จะกำหนดได้แต่เพียงความถี่ของสัญญาณเท่านั้น แต่จะไม่สามารถกำหนดขนาดของสัญญาณที่กำเนิดได้ ดังจะเห็นได้จากเกณฑ์การตรวจสอบของบาร์ฮูเซนที่กล่าวไว้นั้นแสดงแต่เพียงว่า ณ ความถี่ของการกำเนิดสัญญาณจะมีค่าเฟสของสัญญาณเท่ากับ  $2n\pi$  ( $n$  เป็นเลขจำนวนเต็ม)

### 2.1.3 หลักการทำงานของวงจรถัดความถี่

การทำงานของวงจรถัดความถี่นั้นอาจสามารถแบ่งออกได้เป็น 3 สภาวะ คือ (จิรัฐดา เกษร. 2542 : 33-34)

#### 2.1.3.1 สภาวะเริ่มต้นการทำงานของวงจร (First Turn-On)

สภาวะเริ่มต้นการทำงานของวงจรจะเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้จะทำให้เกิดสภาวะเปลี่ยนย้าย (Transition) ขึ้นทำให้สเปกตรัมของสัญญาณเกิดการกระจายขึ้นอย่างมากมาย อย่างไรก็ตามจากวงจรถัดความถี่สัญญาณนั้นจะมีวงจรถัดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและถูกเลือกให้ถูกป้อนย้อนกลับในกระบวนการป้อนกลับทำให้เกิดการพิกัดเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณขาออกของวงจร

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือเพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่วารณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.3.2 สภาวะการสร้างสัญญาณ (Signal Build Up)

เมื่อความถี่ของสัญญาณที่กำเนิดขึ้นถูกกำหนดความถี่โดยวงจรกำหนดความถี่แล้วสัญญาณทางด้านขาออกจะถูกนำกลับไปยังด้านขาเข้าของวงจรซึ่งสัญญาณจะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากยิ่งขึ้น

### 2.1.3.3 สภาวะรักษารสร้างสัญญาณ (Sustained Oscillation)

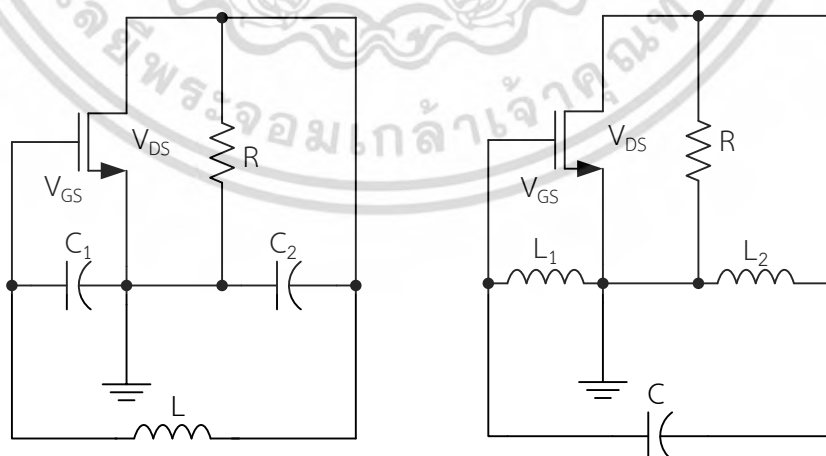
การรักษารสร้างสัญญาณให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์ฮูเซน คือผลคูณค่าเกนของวงจรขยายและวงจรป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัติค่าเกนรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสภาวะเริ่มแรกทั้งนี้เพื่อเป็นการชดเชยการลดทอนสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากมาเป็นตัวรักษาลูปเกนให้เท่ากับหนึ่งเพื่อเป็นตัวจำกัดขนาดของสัญญาณที่ได้ออกมา

## 2.1.4 ประเภทของวงจรถูกกำเนิดสัญญาณ

วงจรถูกกำเนิดสัญญาณไซน์จำแนกตามชนิดของอุปกรณ์ที่ใช้ในการออกแบบนั้น สามารถแบ่งออกได้เป็น 4 ประเภท คือ (สุเมธิตี พิสิษฐเฉลิมพงศ์. 2550 : 25-34) ดังนี้

### 2.1.4.1 วงจรถูกกำเนิดสัญญาณ LC

วงจรถูกกำเนิดสัญญาณ LC (LC Oscillator Circuit) มีอยู่ด้วยหลายแบบ เช่น แบบโคพิชและแบบฮาร์เลย์ เป็นต้น วงจรประเภทนี้มีข้อดี คือ สามารถเปลี่ยนแปลงความถี่ได้ง่ายโดยการปรับค่าความต้านทานและค่าตัวประจุ สามารถทำงานในย่านความถี่สูงได้ดี แต่ก็มีข้อเสียคือเสถียรภาพทางความถี่ยังไม่ดีนัก ไม่เหมาะสมกับแนวทางการนำไปสร้างเป็นวงจรรวม เนื่องจากการออกแบบและสร้างขดลวดเหนี่ยวนำในวงจรมันทำได้ยาก การทำงานของวงจรจะเกิดขึ้นเมื่อแรงดัน  $V_{DS}$  มีค่าสูงพอที่จะทำให้ทรานซิสเตอร์อยู่ในบริเวณการทำงานแบบอิ่มตัว (Saturation Region) ดังนั้นเมื่อค่า  $V_{GS}$  มีค่าเป็นบวกวงจรก็จะเกิดการกำเนิดสัญญาณขึ้น ตัวอย่างของวงจรถูกกำเนิดสัญญาณ LC ดังรูปที่ 2.4



(ก) แบบโคพิช

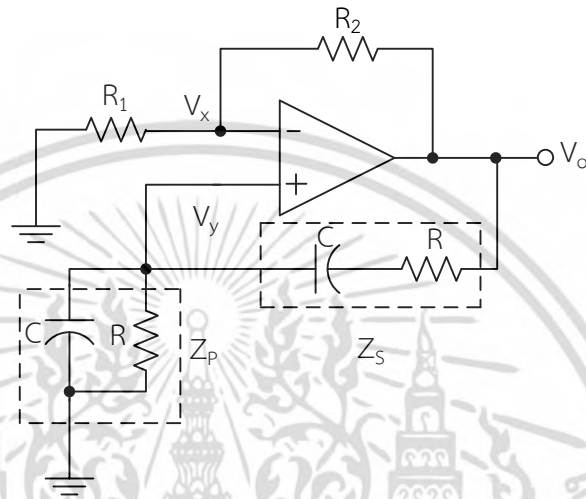
(ข) แบบฮาร์เลย์

## รูปที่ 2.4 วงจรถูกกำเนิดสัญญาณ LC

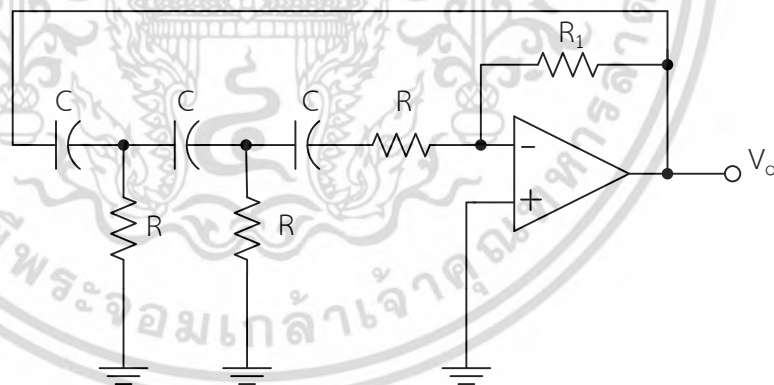
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.4.2 วงจรกำเนิดสัญญาณ แบบ RC

วงจรงกำเนิดสัญญาณ RC (RC Oscillator Circuit) มีอยู่ด้วยกันหลายแบบ เช่น แบบเวนบริดจ์ และแบบเลื่อนเฟส เป็นต้น วงจรงกำเนิดสัญญาณประเภทที่นิยมใช้ในกรณีที่ไม่ต้องการเสถียรภาพของความถี่ระยะสั้นสูงมากนักและค่าความถี่ก็ไม่ต้องสูงมากโดยทั่วไปความถี่สูงสุดที่ RC กำเนิดสัญญาณทำงานได้ดีจะอยู่ไม่เกิน 5 MHz เมื่อจ่ายไฟเลี้ยงให้กับวงจรงจะเกิดการกำเนิดสัญญาณมุมเฟส (Phase) ของวงจรงจะเปลี่ยนไปตามชุด RC ที่ต่อไว้ แต่มุมเฟสรวมของวงจรงยังกลับมาเริ่มยังจุดเดิม เพราะวงจรงกลับเฟส (Inverting Amplifier Circuit) โดยตัวอย่างของวงจรงดังรูปที่ 2.5



(ก) แบบเวนบริดจ์



(ข) แบบเลื่อนเฟส

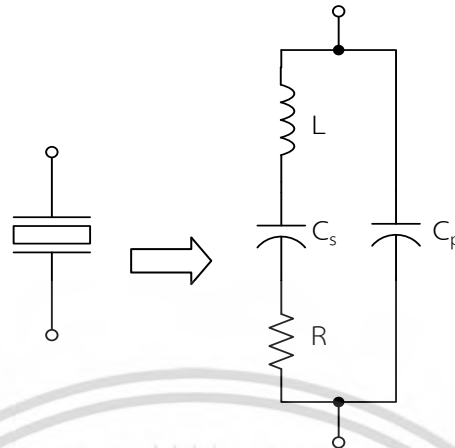
### รูปที่ 2.5 วงจรงกำเนิดสัญญาณ RC

### 2.1.4.3 วงจรงกำเนิดสัญญาณที่ใช้คริสตัล

วงจรงกำเนิดสัญญาณที่ใช้คริสตัล (Crystal Oscillator Circuit) วงจรงประเภทนี้มีข้อดี คือ เสถียรภาพทางความถี่ดีมาก อีกทั้งยังสามารถนำไปใช้งานในย่านความถี่สูงได้ดีแต่มีข้อเสีย คือการ

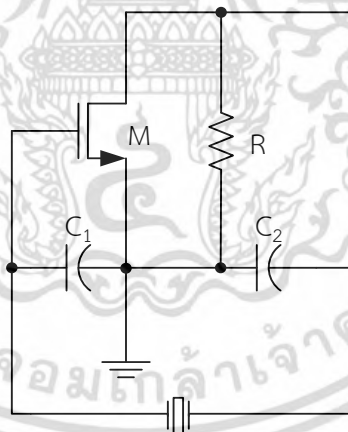
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงความถี่จะทำได้ยากมากซึ่งถ้าหากต้องการที่จะทำการเปลี่ยนแปลงความถี่จำเป็นต้องใช้วงจรอื่นเข้ามาให้



รูปที่ 2.6 สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า

จากวงจรสมมูลทางไฟฟ้าของวงจรกิจกำเนิดสัญญาณโดยใช้คริสตัลในรูปที่ 2.6 ตัวเหนี่ยวนำ  $L$  จะมีค่าสูงประมาณ 100 H ตัวเก็บประจุ  $C_s$  มีค่าค่อนข้างต่ำและความต้านทาน  $R$  มีค่าประมาณ 10  $\Omega$  โดยที่  $C_p$  เป็นค่าตัวเก็บประจุระหว่างอิเล็กโทรดซึ่งโดยทั่วไปจะมีค่าประมาณ 1- 10 pF สำหรับการนำคริสตัลมาใช้งานเป็นวงจรกิจกำเนิดสัญญาณดังรูปที่ 2.7

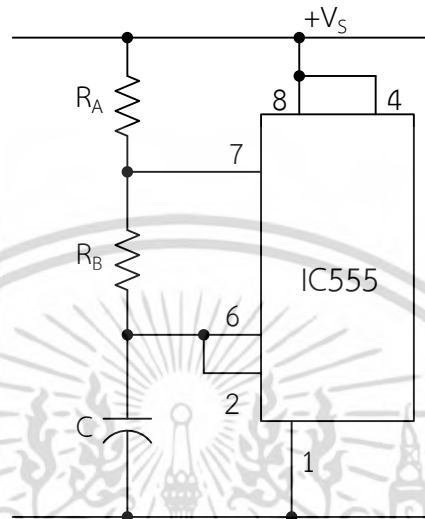


รูปที่ 2.7 วงจรกิจกำเนิดสัญญาณที่ใช้คริสตัล

#### 2.1.4.4 วงจรกิจกำเนิดสัญญาณที่อยู่ในรูปแบบวงจรรวม

วงจรกิจกำเนิดสัญญาณที่อยู่ในรูปแบบวงจรรวม (Integrated Oscillator Circuit) วงจรประเภทนี้จะอยู่ในรูปแบบของไอซีสำเร็จรูปหรือที่เรียกว่าไอซีฟังก์ชันเจนเนอเรเตอร์ (IC Function Generator) ซึ่งผลิตขึ้นมาเพื่อใช้ในการสร้างสัญญาณโดยเฉพาะซึ่งมีข้อดี คือใช้งานได้ง่ายและสามารถปรับค่าความถี่ในการกำเนิดสัญญาณได้ โดยใช้หลักการของ VCO (Voltage Control Oscillator) และนอกจากนี้ยังสามารถเลือกรูปร่างของสัญญาณได้หลายรูปแบบ แต่ข้อเสีย คือเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

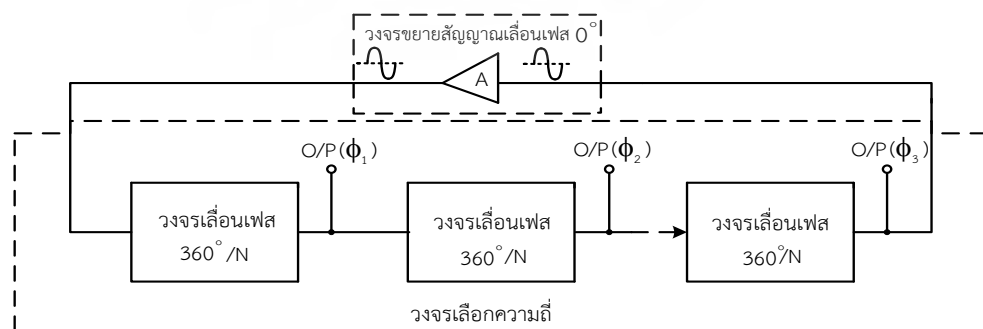
สามารถนำไปใช้งานได้โดยความถี่ต่ำเท่านั้น เช่น ไอซีเบอร์ XR-2204 เบอร์ XR-8038 และเบอร์ 555 เป็นต้น เมื่อสัญญาณไฟเลี้ยงจ่ายให้กับไอซีจะเกิดการกำเนิดสัญญาณขึ้นมาทันที ค่าความถี่ในการกำเนิดสัญญาณสามารถปรับได้โดยผ่านค่าความต้านทานที่ต่ออยู่ภายนอก ตัวอย่างการต่อวงจรสำหรับการนำไอซีเบอร์ 555 ไปใช้งานดังในรูป 2.8



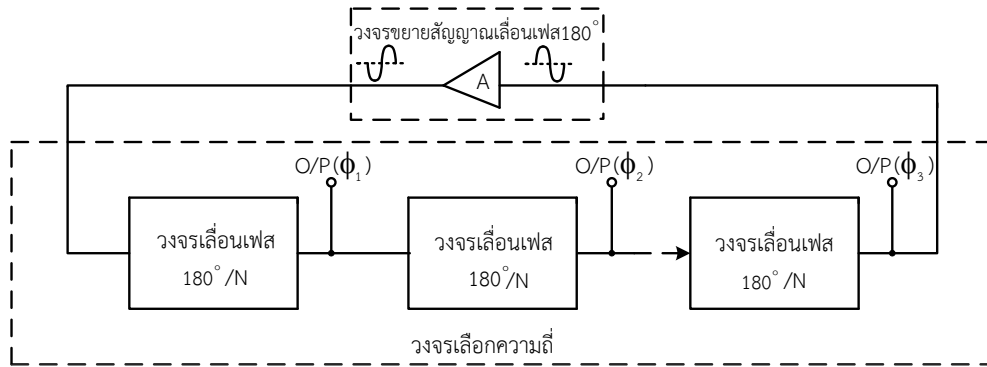
รูปที่ 2.8 วงจรกำเนิดสัญญาณโดยใช้ไอซีเบอร์ 555

## 2.2 หลักการของกำเนิดสัญญาณไซน์แบบหลายเฟส

จากหลักการของวงจรกำเนิดสัญญาณในหัวข้อที่ 2.1 สรุปได้ว่าวงจรเลือกความถี่สร้างขึ้นจากวงจรเดียวที่ให้การเลื่อนเฟสเป็น  $180^\circ$  หรือ  $360^\circ$  จึงทำให้วงจรดังกล่าวให้สัญญาณเอาต์พุตออกมาเพียงความถี่เดียวและสัญญาณที่ได้มีมุมเฟสคงที่เท่านั้น ดังนั้นจึงสามารถนำหลักการดังกล่าวมาประยุกต์ออกแบบเป็นวงจรกำเนิดสัญญาณไซน์หลายเฟสได้ โดยเปลี่ยนแปลงวงจรเลือกความถี่ใหม่ให้เป็นวงจรย่อยๆ หลายชุดต่อкасาดกัน (N ชุด) แต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่าๆกัน โดยการเลื่อนเฟสรวมทั้งหมดของวงจรเลือกความถี่ยังมีค่าเป็น  $180^\circ$  หรือ  $360^\circ$  ขึ้นอยู่กับชนิดของวงจรขยายสัญญาณที่เลือกใช้ (จิรัชศักดิ์ ชาญวุฒิธรรม. 2555 : 11-12) จากนั้นป้อนกลับไปยังวงจรขยายสัญญาณดังแสดงในรูปที่ 2.9



รูปที่ 2.9 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟส กรณีวงจรขยายเลื่อนเฟส  $0^\circ$  เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันวิจัยและพัฒนาเทคโนโลยีสารสนเทศและการสื่อสาร มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 โครงสร้างของวงจรถ่ายสัญญาณไซน์หลายเฟส กรณีวงจรรขยายเลื่อนเฟส  $180^\circ$

จากเงื่อนไขทางเฟสของบาร์ธูเช่นที่ว่า เมื่อวงจรถ่ายสัญญาณเกิดความถี่ใดๆ ( $\omega_{osc}$ ) ผลรวมของเฟสที่เลื่อนในลูปปิดจะต้องมีค่าเท่ากับ  $2\pi$  หรือ  $360^\circ$  พิจารณาโครงสร้างของวงจรถ่ายสัญญาณไซน์หลายเฟสที่เลื่อนเฟสในรูปที่ 2.9 ซึ่งใช้วงจรรขยายที่ไม่มีการเลื่อนเฟสของสัญญาณหรือมุมเฟสเท่ากับ  $0^\circ$  ดังนั้นวงจรรย่อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณเอาต์พุตให้ต่างไปจากสัญญาณอินพุตที่เข้ามาเป็น  $360^\circ/N$  ในขณะที่โครงสร้างของวงจรถ่ายสัญญาณไซน์แบบหลายเฟสในรูปที่ 2.10 ใช้วงจรรขยายเลื่อนเฟสไปเท่ากับ  $180^\circ$  ดังนั้นวงจรรย่อยแต่ละวงจรมีการเลื่อนเฟสของสัญญาณเอาต์พุตให้ต่างไปจากอินพุตที่เข้ามาเป็น  $180^\circ$

### 2.2.1 การสร้างวงจรถ่ายสัญญาณไซน์หลายเฟสโดยใช้วงจรรองความถี่ต่ำผ่าน

วงจรรย่อยที่ได้รับความนิยมในการนำมาทำหน้าที่เลื่อนเฟสตามหลักการดังกล่าวคือวงจรรองความถี่ต่ำผ่านอันดับหนึ่งที่มีทรานส์เฟอร์ฟังก์ชันของวงจรถ่ายเป็นไปตามสมการที่ (2.9) หรือสมการที่ (2.10)

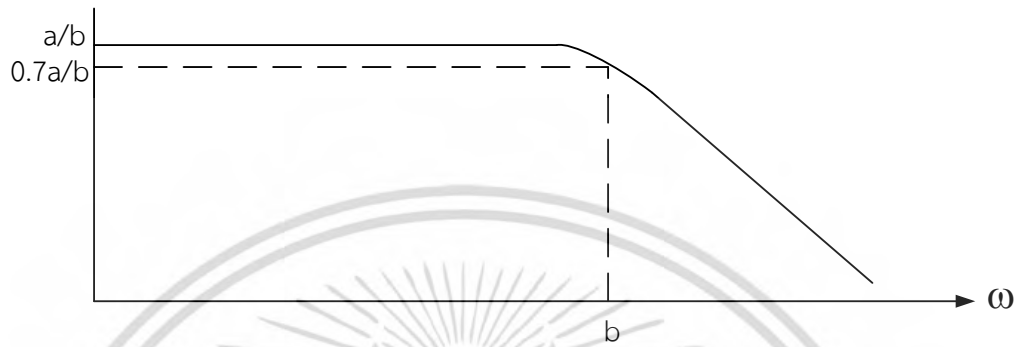
$$G(s) = \frac{-a}{s+b} \quad (2.9)$$

$$G(s) = \frac{a}{s+b} \quad (2.10)$$

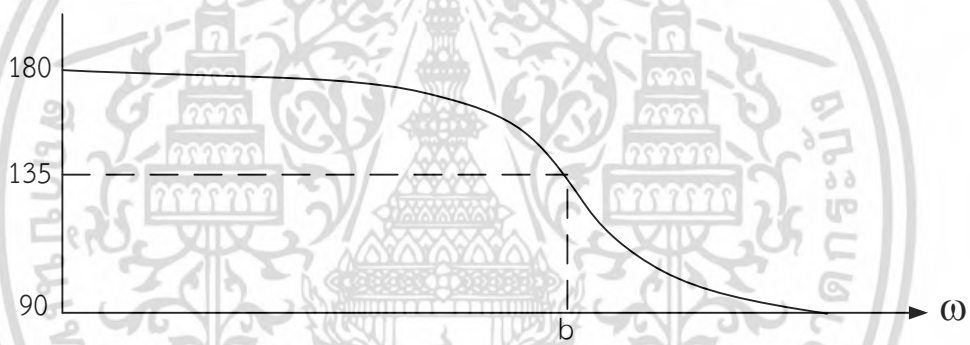
โดยที่  $a$  คือ ค่าอัตราขยายของวงจรรองความถี่ต่ำผ่าน เมื่อ  $b$  มีค่าเท่ากับหนึ่ง

ทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.9) และ (2.10) ให้ผลตอบสนองทางขนาดเช่นเดียวกัน ดังในรูปที่ 2.11 จะพบว่าที่ความถี่ของสัญญาณมีค่าต่ำๆ ผลตอบสนองทางขนาดมีค่าเท่ากับ  $a/b$  และจะลดลงเรื่อยๆ จนเข้าใกล้ศูนย์ เมื่อความถี่ของสัญญาณมีค่ามากๆ ส่วนผลตอบสนองทางเฟสของทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.9) ให้ผลตอบสนองทางเฟสดังรูปที่ 2.11 (ข) โดยที่ค่าการเลื่อนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

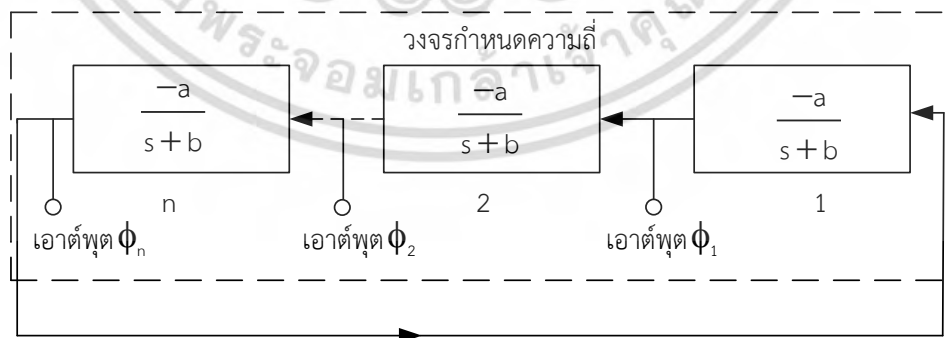
เฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น  $180^\circ$  และค่าการเลื่อนเฟสดังกล่าวจะลดลงเรื่อยๆตามค่าความถี่ที่เพิ่มขึ้นจนเกือบเข้าใกล้  $90^\circ$  เมื่อความถี่มีค่าสูงๆ ในขณะที่ผลตอบสนองทางเฟสของทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.10) ค่าการเลื่อนเฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น  $0^\circ$  และค่าเข้าใกล้  $90^\circ$  เมื่อความถี่ของสัญญาณเพิ่มมากขึ้น



รูปที่ 2.11 ผลตอบสนองทางขนาดของวงจรรองความถี่ต่ำผ่าน

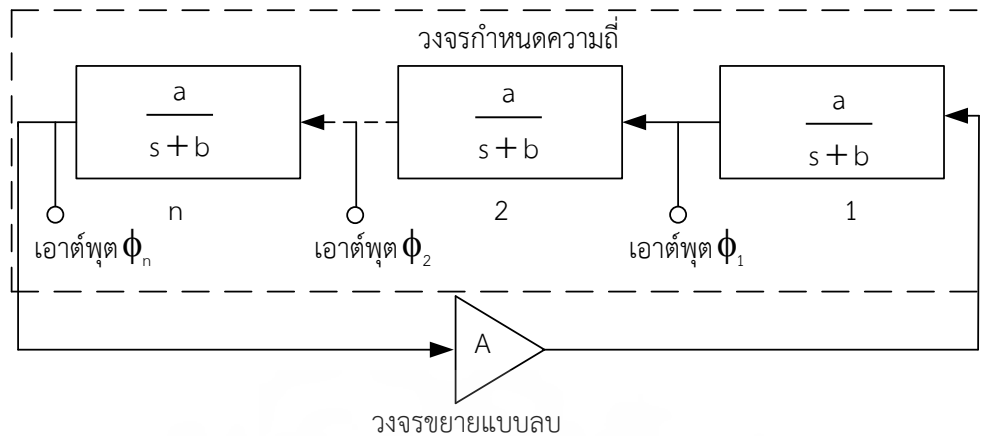


รูปที่ 2.12 ผลตอบสนองทางเฟสของวงจรรองความถี่ต่ำผ่าน



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

### รูปที่ 2.13 โครงสร้างของวงจรถ่ายสัญญาณหลายเฟสที่ใช้วงจรรองความถี่ต่ำผ่าน

จากที่ได้กล่าวมาแล้วข้างต้นจะเห็นว่าวงจรรองความถี่ต่ำผ่านอันดับหนึ่งให้คุณสมบัติเลื่อนเฟสได้ ดังนั้นวงจรรองความถี่ต่ำผ่านจึงสามารถนำมาสร้างเป็นวงจรถ่ายสัญญาณหลายเฟสได้ จะได้โครงสร้างวงจรที่สร้างจากทรานเฟอร์ฟังก์ชันทั้งสอง ดังรูปที่ 2.10 โดยโครงสร้างตามรูปที่ 2.13 (ก) และ รูปที่ 2.13 (ข) มีเงื่อนไขในการสร้างเป็นดังตารางที่ 2.1 และ ตารางที่ 2.2 ตามลำดับ

### ตารางที่ 2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการกำเนิดสัญญาณของโครงสร้างวงจรที่ 2.13 (ก)

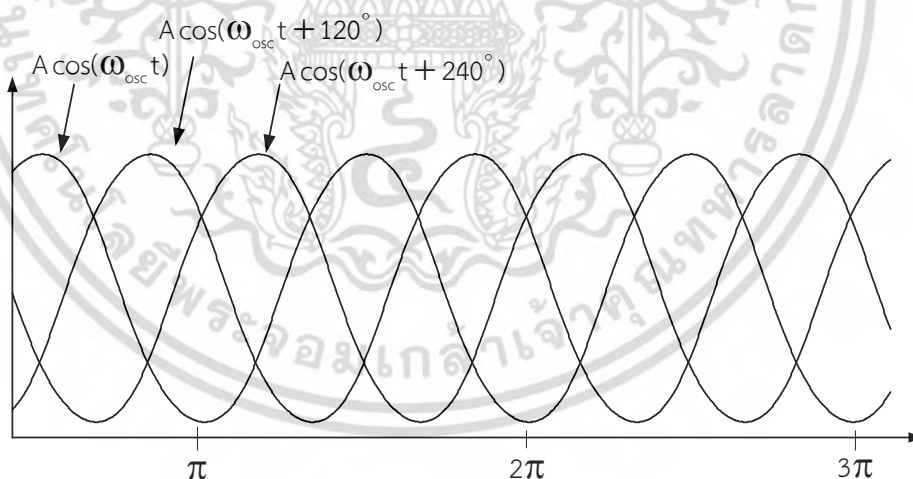
จำนวนเฟส	เงื่อนไขการกำเนิดสัญญาณ	ความถี่การกำเนิดสัญญาณ
3	$a = 2b$	$\omega = 1.732b$
5	$a = 1.237b$	$\omega = 0.728b$
7	$a = 1.11b$	$\omega = 0.482b$
9	$a = 1.063b$	$\omega = 0.363b$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการกำเนิดสัญญาณของโครงสร้างวงจรถามรูปที่ 2.13 (ข)

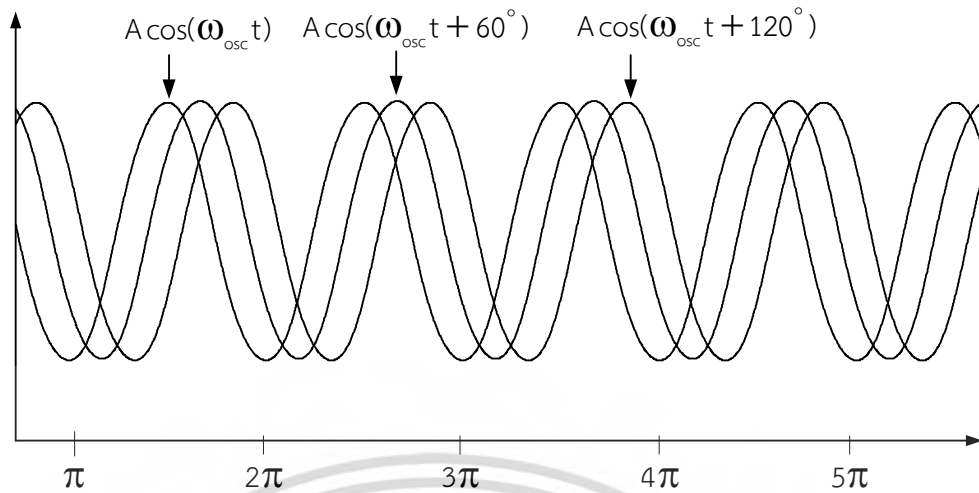
จำนวนเฟส	เงื่อนไขการกำเนิดสัญญาณ	ความถี่การกำเนิดสัญญาณ
3	$a = 2b$	$\omega = 1.732b$
4	$a = 1.414b$	$\omega = b$
5	$a = 1.237b$	$\omega = 0.728b$
6	$a = 1.154b$	$\omega = 0.577b$
7	$a = 1.11b$	$\omega = 0.482b$

จากตารางที่ 2.1 จะเห็นว่าถ้าสร้างวงจรถามโครงสร้างในรูปที่ 2.12 (ก) จะสร้างได้เฉพาะวงจรถามที่ให้จำนวนเฟสเป็นจำนวนคี่เท่านั้น และให้ความต่างเฟสของสัญญาณข้างเคียงเป็น  $2\pi/n$  ให้รูปสัญญาณแต่ละเฟสเป็นดังรูปที่ 2.13 ส่วนโครงสร้างของวงจรถามในรูปที่ 2.12 (ข) นั้นสามารถสร้างได้ทั้งวงจรถามที่ให้ทั้งเฟสเป็นจำนวนคู่และจำนวนคี่สัญญาณเอาต์พุตที่ได้ให้ความต่างเฟสของสัญญาณข้างเคียงเป็น  $\pi/n$  ดังในรูปที่ 2.15



รูปที่ 2.14 สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง  $120^\circ$

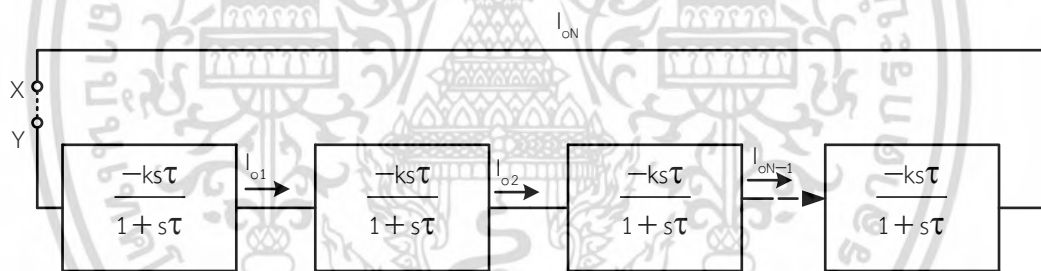
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 สัญญาณไซน์ 3 เฟสที่มีความแตกต่างเฟสสัญญาณข้างเคียง 60°

2.2.2 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้วงจรกรองความถี่สูงผ่าน

โครงสร้างของการกำเนิดสัญญาณไซน์หลายเฟส แสดงได้ดังรูปที่ 2.16 วงจรประกอบขึ้นจากวงจรกรองความถี่สูงผ่านอันดับหนึ่งที่มีเกนเป็นลบที่ต่อкасцепกัน N วงจร (เสถียร ป่าตู้. 2554 : 29-30)



รูปที่ 2.16 แสดงวงจรกำเนิดสัญญาณไซน์หลายเฟส ประกอบขึ้นจากวงจรกรองความถี่สูงผ่านอันดับหนึ่งที่ต่อкасцепกัน N วงจร

จากรูปที่ 2.16 ค่าฟังก์ชันถ่ายโอนของวงจรกำเนิดสัญญาณไซน์หลายเฟสสามารถแสดงได้คือ

$$\frac{i_o}{i_i} = \frac{-ks\tau}{1 + s\tau} \tag{2.11}$$

โดยที่  $\tau$  คือ Time Constance ของวงจรกรองความถี่สูงผ่าน

อัตราขยายภายในลูป (Loop Gain, LG) ของวงจขยายและวงจรป้อนกลับในรูปที่ 2.16 จะต้องมีค่าเท่ากับหนึ่งสามารถแสดงได้คือ

$$LG = \left( \frac{-ks\tau}{1+s\tau} \right)^N = 1 \quad (2.12)$$

$$(1+s\tau)^N + (-1)^{N+1}(ks\tau)^N = 0 \quad (2.13)$$

สมการที่ (2.13) คือสมการอันดับที่  $N$  ของการกำเนิดสัญญาณรูปคลื่นไซน์ของวงจรที่ 2.16 สามารถอธิบายได้ว่าวงจรจะกำเนิดสัญญาณได้เมื่อ  $N$  มีค่าเป็นเลขคี่ เมื่อแยกจำนวนจินตภาพและจำนวนจริงสมการที่ (2.13) เมื่อกำหนดให้มีค่าเท่ากับศูนย์ ความถี่การกำเนิดสัญญาณและเงื่อนไขการกำเนิดสัญญาณจะเกิดขึ้นเมื่อ  $N=3, 5, 7, 9$  ตัวแปร  $k$  และ  $\omega_{osc}$  สามารถหาได้จากจำนวน  $N$  วงจร โดยค่าแอมพลิจูดจะเท่ากัน และเฟสจะมีค่าต่างกัน  $360^\circ/N$  ค่าความถี่การกำเนิดสัญญาณและเงื่อนไขการกำเนิดสัญญาณสามารถแสดงได้ดังตารางที่ 2.3

ตารางที่ 2.3 ความถี่ของการกำเนิดสัญญาณและเงื่อนไขการกำเนิดสัญญาณในกรณี  $N$  เป็นเลขคี่

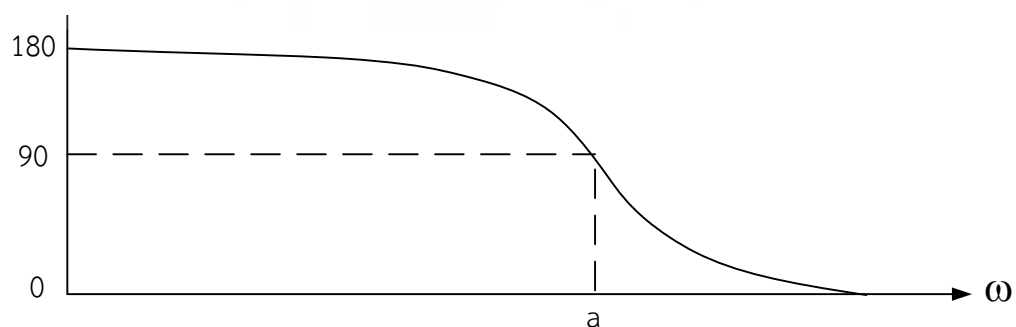
จำนวนเฟส	เงื่อนไขการกำเนิดสัญญาณ	ความถี่การกำเนิดสัญญาณ
3	2	$0.57/\tau$
5	1.236	$1.37/\tau$
7	1.11	$2.08/\tau$
9	1.062	$2.75/\tau$

### 2.2.3 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่อันดับหนึ่งให้ทรานส์เฟอร์ฟังก์ชันเป็นไปตามสมการที่ (2.14) หรือสมการที่ (2.15) เป็นวงจรที่มีคุณสมบัติเลื่อนเฟสของสัญญาณขาเข้าได้จึงเหมาะสมที่จะใช้เป็นส่วนประกอบในวงจรกำเนิดสัญญาณไซน์หลายเฟส (แสงระวี ตั้งกุลบริบูรณ์, 2545)

$$T(s) = \frac{s-a}{s+a} \quad (2.14)$$

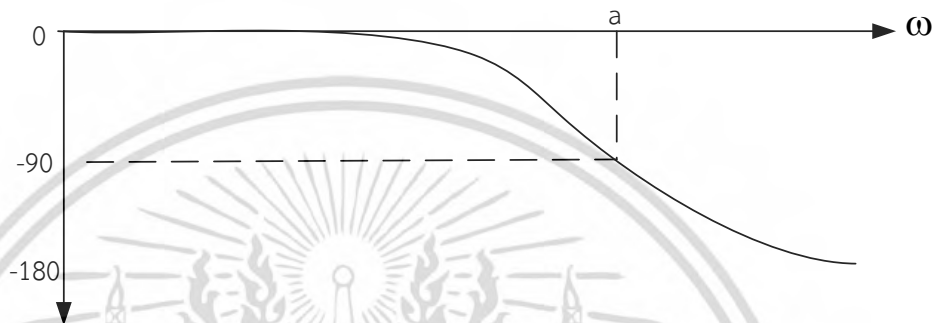
$$T(s) = \frac{a-s}{a+s} \quad (2.15)$$



รูปที่ 2.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.14)

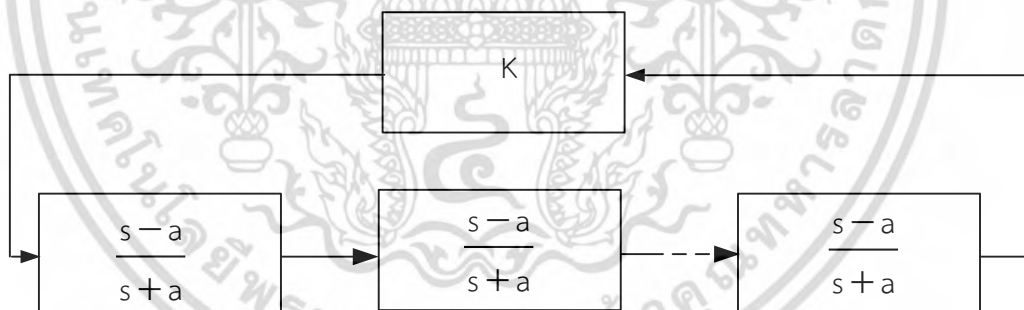
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานส์เฟอ์ฟังก์ชันของวงจรรองผ่านทุกความถี่ทั้งสองให้ผลตอบสนองทางขนาดคงที่เท่ากับขนาดของสัญญาณขาเข้าตลอดทุกช่วงความถี่แต่ให้ผลตอบสนองทางเฟสที่ต่างกัน กล่าวคือทรานส์เฟอ์ฟังก์ชันตามสมการที่ (2.14) ให้เฟสของสัญญาณขาออกเป็น  $180^\circ$  เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และการเลื่อนเฟสจะค่อยๆ ลดลงจนเข้าใกล้ศูนย์เมื่อความถี่ของสัญญาณขาเข้ามีค่ามากๆ ดังในรูปที่ 2.17 ส่วนทรานส์เฟอ์ฟังก์ชันตามสมการที่ (2.15) ให้ผลตอบสนองทางเฟสเป็นไปตามรูปที่ 2.18 เห็นได้ว่าจะไม่มีการเลื่อนเฟสของสัญญาณทางขาออกเมื่อความถี่ของสัญญาณขาเข้ามีค่าต่ำๆ และค่าการเลื่อนเฟสจะเข้าใกล้  $180^\circ$  เมื่อความถี่ของสัญญาณมีค่าสูง ๆ

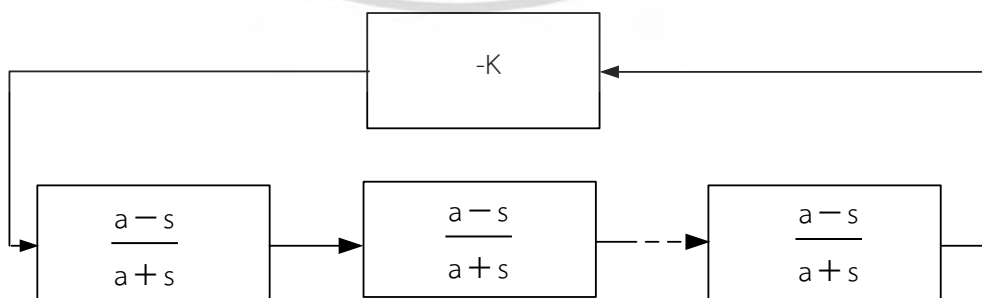


รูปที่ 2.18 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ตามสมการที่ (2.15)

ซึ่งวงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างขึ้นจากทรานส์เฟอ์ฟังก์ชันทั้งสองรูปแบบมีโครงสร้างดังรูปที่ 2.19



(ก) แบบที่ 1



(ข) แบบที่ 2

รูปที่ 2.19 โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ใช้วงจรรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การคัดลอกหรือการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

เนื่องจากการต่อкасцепदनของวงจรรองผ่านทุกความถี่ตั้งแต่ 3 ชุดขึ้นไปสามารถให้ความแตกต่างของสัญญาณขาออกเมื่อเปรียบเทียบกับสัญญาณขาเข้าได้ถึง  $2\pi$  ดังนั้นวงจรรขยายสัญญาณที่ใช้จึงเป็นวงจบบนไม่มีการเลื่อนเฟสเลยการสร้างวงจรรกำเนิดสัญญาณไซน์หลายเฟสตามวิธีการนี้มีข้อดี คือ เงื่อนไขการกำเนิดสัญญาณขึ้นอยู่กับอัตราการขยายสัญญาณเท่านั้น และไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณดังจะเห็นได้ดังนี้

พิจารณาโครงสร้างแบบที่ 1 ในรูปที่ 2.19 จะมีอัตราขยายแบบเปิดรูป

$$T(s) = K \left( \frac{a-s}{a+s} \right)^n \quad (2.16)$$

ขนาดของอัตราขยายแบบเปิดรูปมีค่า

$$T(s) = |K| \frac{\left| \sqrt{\omega_{osc}^2 + a^2} \right|^n}{\left| \sqrt{\omega_{osc}^2 + a^2} \right|^n} \quad (2.17)$$

จากหลักการของการกำเนิดสัญญาณของบาร์สตูเช่นจะได้ว่าเงื่อนไขของขนาดที่ทำให้เกิดการกำเนิดสัญญาณที่ความถี่  $\omega_{osc}$  นั้นค่าขนาดของอัตราขยายแบบเปิดรูปต้องมีค่าเท่ากับหนึ่ง จากสมการที่ (2.17) จะพบว่าขนาดของอัตราขยายแบบเปิดรูปขึ้นอยู่กับสองส่วนประกอบ คือขนาดของอัตราการขยายสัญญาณและขนาดของทรานส์เฟอร์ฟังก์ชันของวงจรรองผ่านทุกความถี่มีค่าเท่ากับหนึ่งตลอดทุกช่วงความถี่จึงทำให้เงื่อนไขของการกำเนิดสัญญาณขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้น ซึ่งจะได้เงื่อนไขในการกำเนิดสัญญาณดังนี้ คือ

$$|K| = 1 \quad (2.18)$$

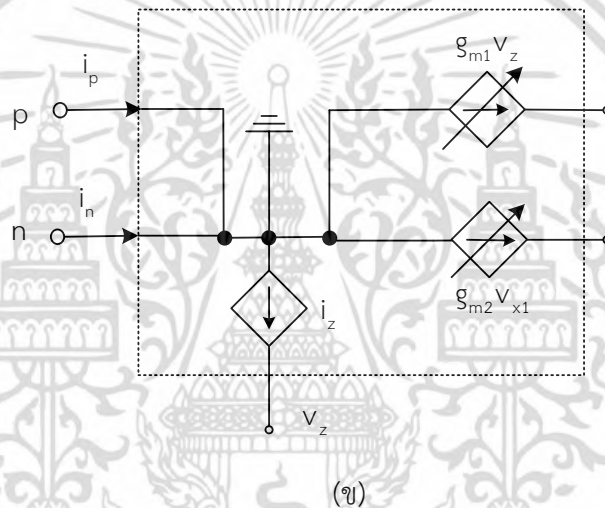
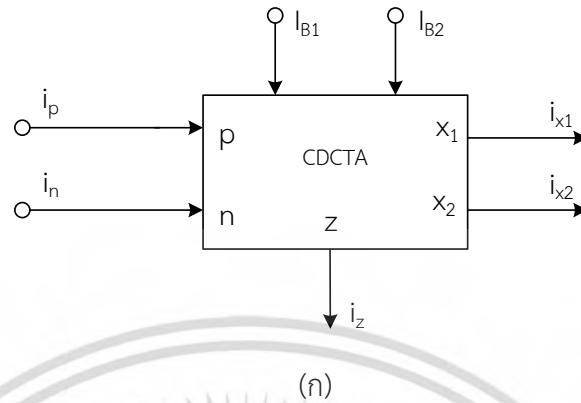
นั่นคือขนาดของอัตราขยายสัญญาณต้องมีค่าเท่ากับหนึ่ง ในทางทฤษฎีเงื่อนไขการกำเนิดสัญญาณดังกล่าวเป็นจริงสำหรับทุกค่าของ  $n$  เมื่อ  $n \geq 3$  และใช้ได้กับโครงสร้างแบบที่ 2 ด้วย จึงกล่าวได้ว่าการกำเนิดสัญญาณของวงจรรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรรองผ่านทุกความถี่ไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณ

## 2.3 วงจรรขยายคาสเคดความนำถ่ายโอนผลต่างกระแส

วงจรรขยายคาสเคดความนำถ่ายโอนผลต่างกระแส (Current Differencing Cascaded Transconductance Amplifier : CDCTA) Jun et al. (2013 : 2047-2063) เป็นอุปกรณ์ที่นำมาใช้ในการออกแบบวงจรประมวลผลสัญญาณในวิทยานิพนธ์นี้ โดยคุณสมบัติเด่น คือ เป็นวงจรรทำงานได้ในโหมดกระแส อีกทั้งยังสามารถปรับอัตราขยายความนำถ่ายโอน (Transconductance :  $g_m$ ) ด้วยการแปรค่ากระแสไบอัสจากภายนอก ( $I_b$ ) จึงสามารถนำมาออกแบบวงจรรให้ควบคุมได้ด้วยวิธี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางอิเล็กทรอนิกส์ โดยมีขั้วต่อดัวยกัน 7 ขั้ว สามารถแบ่งออกได้สามกลุ่ม คือ ขั้วกระแสขาเข้า 2 ขั้ว ขั้วกระแสขาออก 3 ขั้ว และขั้วกระแสควบคุม 2 ขั้ว โดยสัญลักษณ์และวงจรมุมูลของ CDCTA ดังรูปที่ 2.20



รูปที่ 2.20 วงจร CDCTA (ก) สัญลักษณ์ (ข) วงจรมุมูล

จากรูปที่ 2.20 (ก) ขั้วกระแสขาเข้า ได้แก่ ขั้ว p หรือ  $i_p$  และ ขั้ว n หรือ  $i_n$  มีค่าอินพุตอิมพีแดนซ์ต่ำ ส่วนขั้วกระแสขาออกได้แก่ ขั้ว z ขั้ว  $X_1$  และขั้ว  $X_2$  ซึ่งมีค่าเอาต์พุตอิมพีแดนซ์ที่สูง กระแสควบคุมได้แก่ ขั้ว  $I_{B1}$  และ  $I_{B2}$  โดยกระแสไบแอสภายนอกที่ขั้ว  $I_{B1}$  จะใช้ควบคุมค่าความนำถ่ายโอนลำดับที่ 1 ( $g_{m1}$ ) ได้กระแส  $i_{x1}$  กระแสไบแอสที่ขั้ว  $I_{B2}$  จะใช้ควบคุมค่าความนำถ่ายโอนลำดับที่ 2 ( $g_{m2}$ ) ได้กระแส  $i_{x2}$  ขั้วกระแสขาออกที่ขั้ว z คือ ผลต่างของกระแสขาเข้าระหว่างกระแสขั้ว  $i_p$  และกระแสขั้ว  $i_n$  ซึ่งมีค่าเอาต์พุตอิมพีแดนซ์ที่สูงมาก จากคุณสมบัติที่กล่าวมาเบื้องต้นสามารถแสดงด้วยสมการของ CDCTA ได้ดังนี้

$$i_z = i_p - i_n, i_{x1} = g_{m1} v_z, i_{x2} = g_{m2} v_{x1} \quad (2.19)$$

ในกรณีนี้ CDCTA มีโครงสร้างเป็น BJT ค่าความนำถ่ายโอนมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_{m1} = \frac{I_{B1}}{2V_T} \quad (2.20)$$

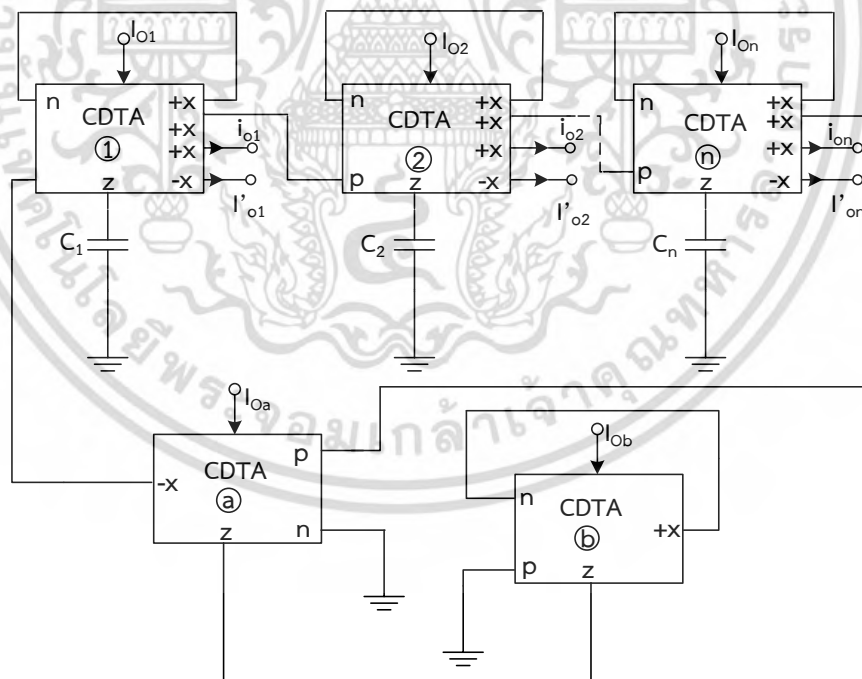
$$g_{m2} = \frac{I_{B2}}{2V_T} \quad (2.21)$$

จากสมการที่ (2.20) และ สมการที่ (2.21) ค่า  $g_{m1}$  และ  $g_{m2}$  สามารถควบคุมได้ด้วยกระแสไบอัส  $I_{B1}$  และ  $I_{B2}$  ตามลำดับ เมื่อ  $V_T$  คือ ศักดาความร้อน (Thermal Voltage) ซึ่งที่อุณหภูมิห้องจะมีค่าประมาณ 26 mV

## 2.4 งานวิจัยที่เกี่ยวข้อง

### 2.4.1 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้ CDTA

Tangsrirat and Tanjaroen (2008 : 81-93) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรถ่ายโอนที่มีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจร CDTA จำนวน 1 ตัว ตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว และวงจรขยายกระแส มีรายละเอียดดังรูปที่ 2.21



รูปที่ 2.21 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้ CDTA ( $n$  เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.22) และ (2.23) ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{Oa}}{I_{Ob}} \geq \sqrt{1 + \tan^2 \left( \frac{\pi}{n} \right)} \geq \sec \frac{\pi}{n} \quad (2.22)$$

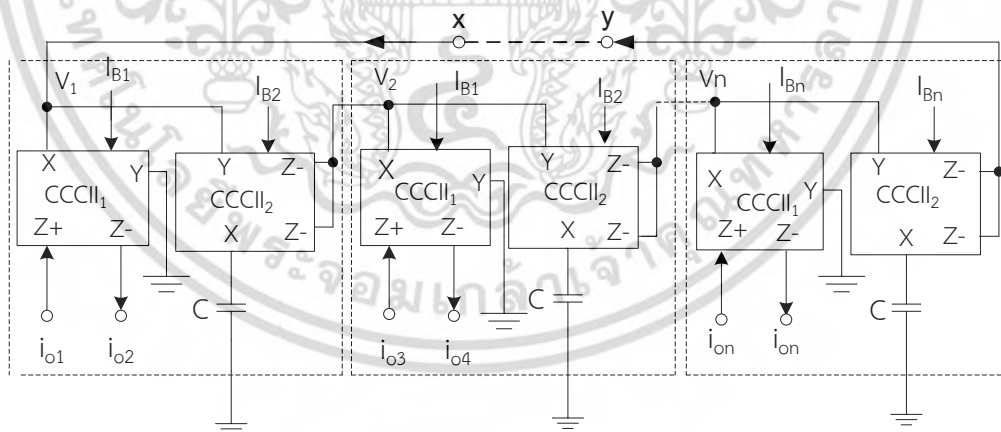
$I_{Oa}$  และ  $I_{Ob}$  คือ ค่ากระแสไบอัสจากภายนอก

$$\omega_{osc} = \left( \frac{g_m}{C} \right) \tan \left( \frac{\pi}{n} \right) \quad (2.23)$$

จากสมการที่ (2.23) เมื่อ  $g_{m1} = g_{m2} = \dots g_{mn} = g_m$  และค่าตัวเก็บประจุ  $C_1 = C_2 = \dots C_n = C$  จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.21 คือ เงื่อนไขและความถี่การกำเนิดสัญญาณสามารถปรับได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ เอาท์พุทอิมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตามวงจรมีข้อจำกัดคือ วงจรยังต้องใช้วงจรขยายกระแสเพิ่ม

#### 2.4.2 วงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรรองความถี่สูงโดยใช้วงจร CCCII

Prommee et al. (2009 : 530-533) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรรองความถี่สูง วงจรในแต่ละเฟสจะประกอบด้วยวงจร CCCII จำนวน 2 วงจร และตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.22



รูปที่ 2.22 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้วงจร CCCII (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.24) และ (2.25) ตามลำดับ

$$\frac{R_{x1}}{R_{x2}} = 2 \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

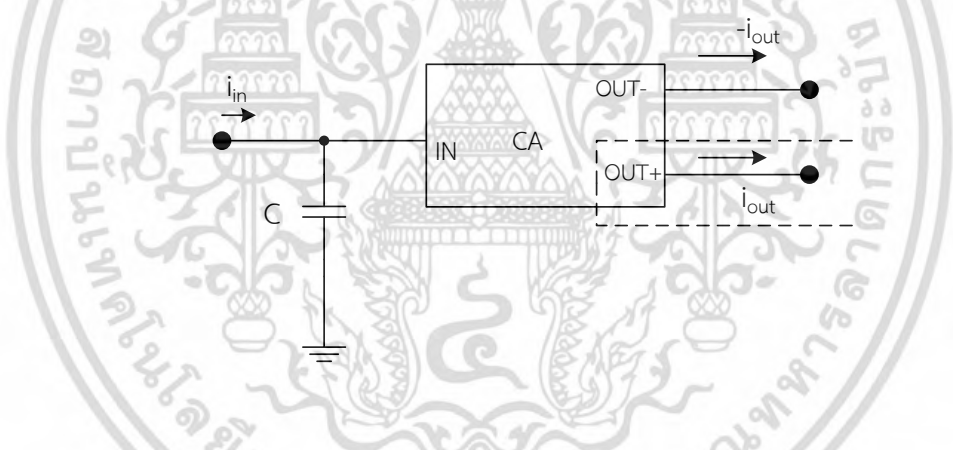
โดยค่าความต้านทานแฝงสามารถปรับเปลี่ยนค่าได้ด้วยการไบอัสกระแส จากสมการที่ (2.24) สมการเงื่อนไขการกำเนิดสัญญาณเมื่อ  $n > 2$  คือ 3,4,5,6...

$$\omega_{osc} = \left( \frac{1}{T} \right) \tan \left[ \frac{(n-2)\pi}{2n} \right] \tag{2.25}$$

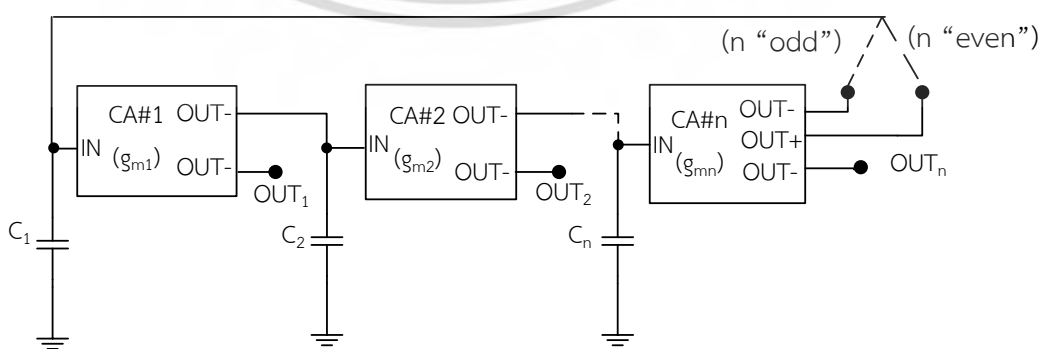
เมื่อ  $T = CR_{x2}$  จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.22 คือ ความถี่และเงื่อนไขการกำเนิดสัญญาณสามารถปรับได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ เอาต์พุตอิมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตามวงจรมีข้อจำกัดคือ ใช้อุปกรณ์แอคทีฟมากกว่าหนึ่งตัวต่อสัญญาณหนึ่งเฟส

**2.4.3 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยการควบคุมด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้วงจรขยายกระแส**

Souliotis and Psychalinos (2009 :43-52) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจรขยายกระแส 1 วงจร และตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.24



รูปที่ 2.23 วงจรขยายกระแสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย



รูปที่ 2.24 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสโดยใช้วงจรขยายกระแส (n เฟส)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.26) และ (2.27) ตามลำดับ

$$\frac{I_{bias1}}{I_{bias2}} \geq \sec \frac{\pi}{n} \tag{2.26}$$

$I_{bias1}$  คือกระแสไบอัสทรานซิสเตอร์  $M_1$

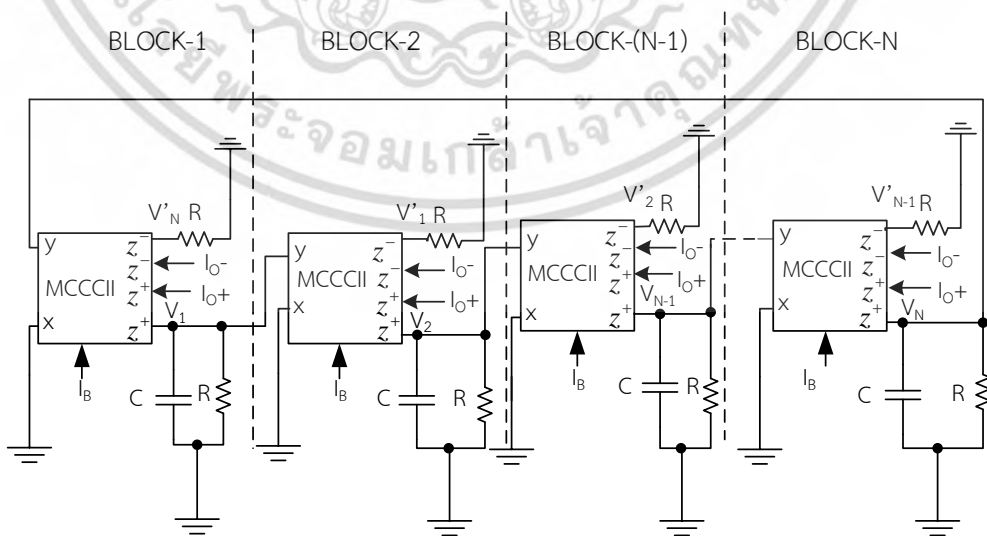
$I_{bias2}$  คือกระแสไบอัสทรานซิสเตอร์  $M_2$

$$\omega_{osc} = \left( \frac{g_{m1}}{C} \right) \tan \left( \frac{\pi}{n} \right) \tag{2.27}$$

จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.24 คือ ความถี่และเงื่อนไขการกำเนิดสัญญาณสามารถปรับอิสระจากกันได้ด้วยวิธีทางอิเล็กทรอนิกส์ เอพาร์ทิมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตามวงจรมีข้อจำกัด คือการปรับเงื่อนไขการกำเนิดสัญญาณจะต้องปรับจากอัตราส่วนระหว่างกระแสไบอัสทรานซิสเตอร์  $M_1$  และ  $M_2$  ทำให้เกิดความยุ่งยากเพื่อให้วงจรเกิดการกำเนิดสัญญาณ

### 2.4.4 วงจรกำเนิดสัญญาณไซน์หลายเฟสแบบโหมดผสมโดยใช้วงจร MOCCII

Minhaj (2009 : 297-300) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบโหมดผสมบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจร MOCCII จำนวน 1 วงจร ตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว และตัวต้านทานต่อลงกราวด์จำนวน 1 ตัวมีรายละเอียดดังรูปที่ 2.25



รูปที่ 2.25 วงจรกำเนิดสัญญาณไซน์หลายเฟสแบบโหมดผสมโดยใช้วงจร MOCCII (n เฟส)  
เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.28) และ (2.29) ตามลำดับ

$$\frac{R}{R_x} \geq \sec \frac{\pi}{n} \quad (2.28)$$

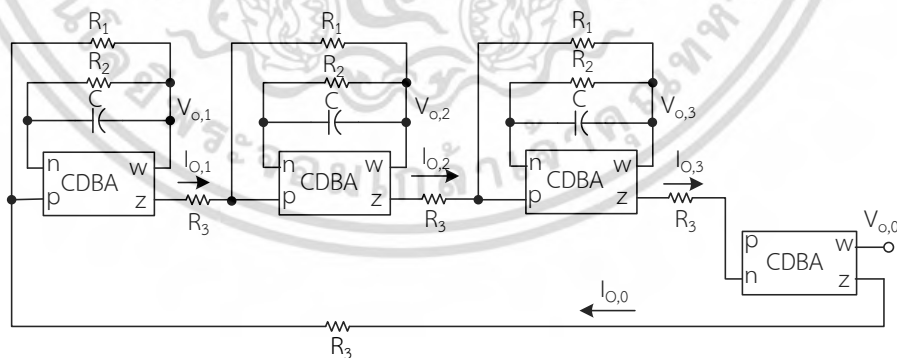
$R_x$  คือค่าความต้านทานแฝงที่ขั้วต่อ X ของวงจร MOCCII โดยค่าความต้านทานแฝงสามารถปรับค่าได้ผ่านกระแสไบอัส

$$\omega_{osc} = \left( \frac{1}{CR} \right) \tan \left( \frac{\pi}{n} \right) \quad (2.29)$$

จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.25 คือ เงื่อนไขและความถี่ปรับอิสระจากกัน เงื่อนไขการกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ เอาต์พุตอิมพีแดนซ์ของวงจรมีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด และวงจรยังสามารถให้กำเนิดสัญญาณได้ทั้งในโหมดกระแส และโหมดแรงดัน อย่างไรก็ตามวงจรมีข้อจำกัดคือ ความถี่การกำเนิดสัญญาณไม่สามารถปรับด้วยวิธีอิเล็กทรอนิกส์ วงจรใช้อุปกรณ์พาสซีฟจำนวนมาก

#### 2.4.5 วงจรกำเนิดสัญญาณไซน์สามเฟสสองโหมดโดยใช้วงจร CDABs

Pulsab and Surakampontrorn (2007 : 45 – 51) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์สามเฟส สองโหมดคือโหมดแรงดันและโหมดกระแสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจร CDAB จำนวน 1 ตัว ตัวต้านทานจำนวน 2 ตัว และตัวเก็บประจุจำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.26



รูปที่ 2.26 วงจรกำเนิดสัญญาณสามเฟส 4 เอาต์พุตกระแส และ 4 เอาต์พุตแรงดัน

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.30) และ (2.31) ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

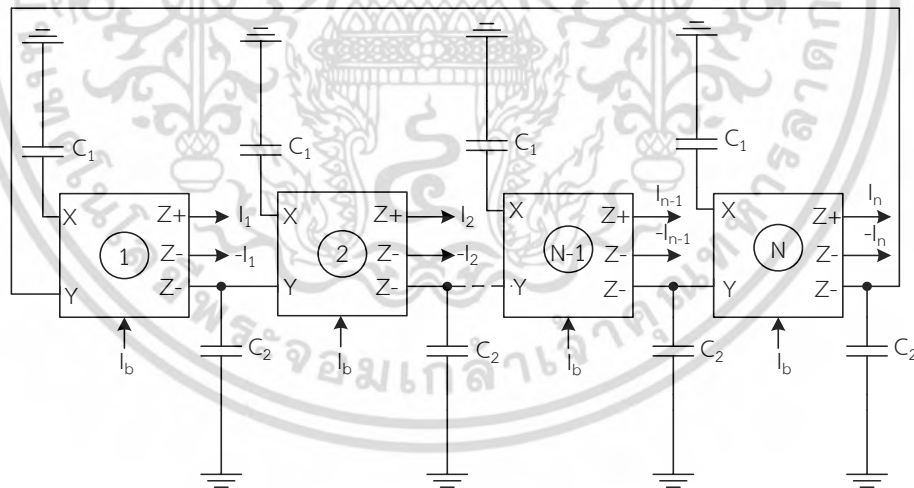
$$\frac{R_2}{R_3} \geq 2 \quad (2.30)$$

$$\omega_{osc} = \frac{\sqrt{3}}{2\pi R_2 C} \quad (2.31)$$

จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.26 คือเงื่อนไขและความถี่การกำเนิดสัญญาณสามารถปรับอิสระจากกัน โดยเงื่อนไขสามารถปรับได้จากอัตราส่วนค่าความต้านทานระหว่าง  $R_2$  และ  $R_3$  ส่วนความถี่การกำเนิดสัญญาณสามารถปรับค่าของตัวเก็บประจุ วงจรสามารถให้กำเนิดสัญญาณได้ทั้งโหมดแรงดันและโหมดกระแสในวงจรเดี่ยวแต่ละเอาต์พุตของสัญญาณมีขนาดที่เท่ากัน อย่างไรก็ตามวงจรมีข้อจำกัดคือ ใช้อุปกรณ์พาสซีฟมากกว่าหนึ่งตัว ใช้ตัวเก็บประจุแบบลอย วงจรไม่สามารถปรับได้ด้วยวิธีอิเล็กทรอนิกส์ และวงจรยังต้องการวงจรขยายกระแสเพิ่ม ไม่เหมาะที่นำไปพัฒนาเป็นวงจรรวม

#### 2.4.6 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้วงจร Translinear Current Conveyors

Abuelma'atti and Al-Qahtani (1998 : 881-885) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟส โดยใช้วงจร Translinear Current Conveyors บนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจร Translinear Current Conveyors จำนวน 1 วงจร และตัวเก็บประจุแบบต่อลงกราวด์จำนวน 2 ตัว มีรายละเอียดดังรูปที่ 2.27



รูปที่ 2.27 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ Translinear Current Conveyors (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.32) และ (2.33) ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

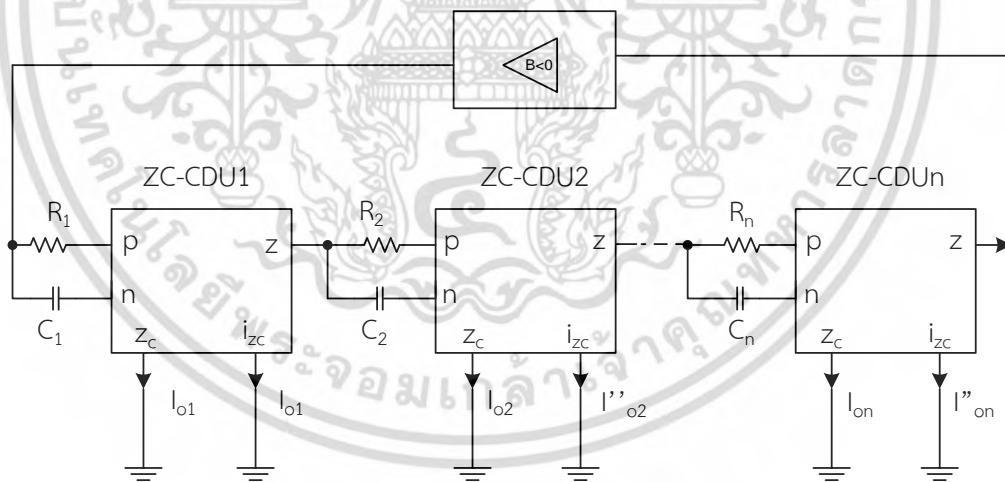
$$\frac{C_1}{C_2} \geq \sec \frac{\pi}{n} \tag{2.32}$$

$$\omega_{osc} = \left( \frac{1}{C_1 R_x} \right) \tan \frac{\pi}{n} \tag{2.33}$$

เมื่อ  $R_x$  คือ ค่าความต้านทานแฝงที่ขั้วต่อ X ของวงจร Translinear Current Conveyors โดยค่าความต้านทานแฝงสามารถปรับค่าได้ผ่านกระแสไบอัส จุดเด่นของวงจรกำเนิดสัญญาณในรูปที่ 2.27 คือ เงื่อนไขและความถี่การกำเนิดสัญญาณปรับอิสระจากกัน ความถี่การกำเนิดสัญญาณสามารถปรับด้วยวิธีทางอิเล็กทรอนิกส์ ค่าอิมพีแดนซ์เอาต์พุตมีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตามวงจรมีข้อจำกัดคือ เงื่อนไขการกำเนิดสัญญาณไม่สามารถปรับด้วยวิธีอิเล็กทรอนิกส์ วงจรยังใช้อุปกรณ์พาสซีฟจำนวนมาก ไม่เหมาะที่นำไปพัฒนาเป็นวงจรรวม

### 2.4.7 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้ ZC – CDU (Z Copy Current Differencing Units)

Vavra and Bajer (2011 : 353-357) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรกรองผ่านทุกความถี่ วงจรในแต่ละเฟสจะประกอบด้วยวงจร CDU จำนวน 1 วงจร ตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัว มีรายละเอียดดังรูปที่ 2.28



รูปที่ 2.28 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ ZC – CDU (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.34) และ (2.35) ตามลำดับ

$$|B| = 1 \tag{2.34}$$

เมื่อ B คือค่าเกณฑ์ขยายกระแสในวงจรขยายแบบกลับเฟส เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

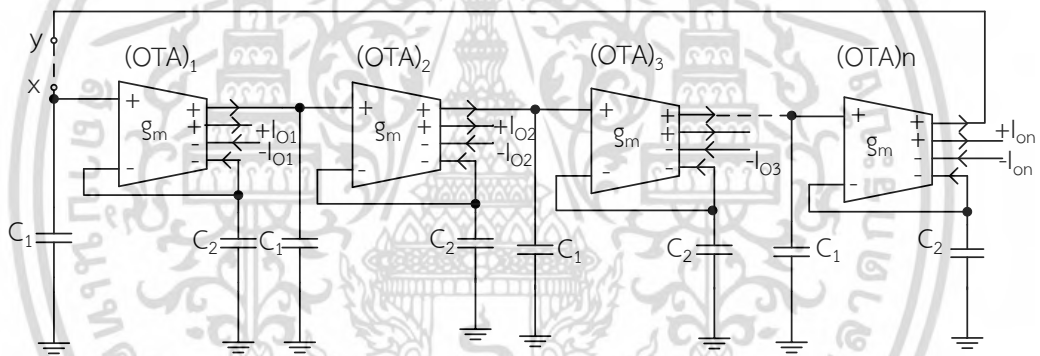
$$\omega_{osc} = a \tan \frac{\pi}{2n} \quad (2.35)$$

เมื่อ  $a = \frac{1}{RC}$ ,  $R = R_1 = R_2 = \dots R_n$  และตัวเก็บประจุ  $C = C_1 = C_2 = \dots C_n$

จุดเด่นของวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปที่ 2.28 คือ เงื่อนไขและความถี่การกำเนิดสัญญาณสามารถปรับได้อิสระจากกัน เงื่อนไขการกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ เอาต์พุตอิมพีแดนซ์มีค่าสูง อย่างไรก็ตามวงจรมีข้อจำกัดคือ ความถี่การกำเนิดสัญญาณไม่สามารถปรับด้วยวิธีทางอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุแบบลอย ไม่เหมาะที่นำไปพัฒนาเป็นวงจรรวม

#### 2.4.8 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้วงจรขยายความนำ (OTA)

Kumngern and Dejhan (2009 : 82-94) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรอินทิเกรเตอร์แบบมีการสูญเสีย วงจรในแต่ละเฟสจะประกอบด้วยวงจรขยายความนำ 1 วงจร และตัวเก็บประจุแบบต่อลงกราวด์จำนวน 2 ตัว มีรายละเอียดดังรูปที่ 2.29



รูปที่ 2.29 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์วงจรขยายความนำถ่ายโอน (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.36) และ (2.37) ตามลำดับ

$$\frac{C_2}{C_1} \geq \sec \frac{\pi}{n} \quad (2.36)$$

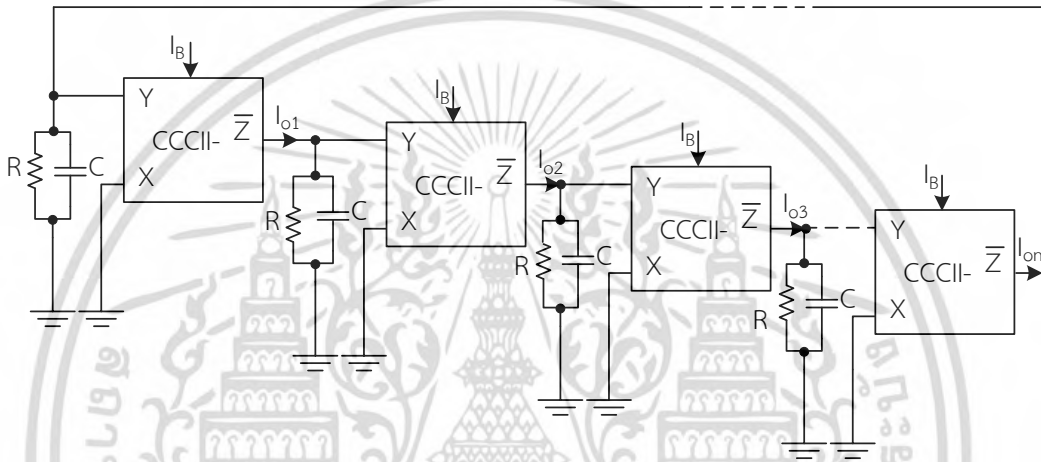
$$\omega_{osc} = \left( \frac{g_m}{C_2} \right) \tan \frac{\pi}{n} \quad (2.37)$$

จุดเด่นของวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปที่ 2.29 คือ ค่าเงื่อนไขและความถี่การกำเนิดสัญญาณสามารถปรับอิสระจากกัน ค่าความถี่การกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ เอาต์พุตอิมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตาม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามวงจรมีข้อจำกัดคือ การปรับเงื่อนไขกำเนิดสัญญาณสามารถปรับได้จากอัตราส่วนค่าเก็บประจุระหว่าง  $C_2$  และ  $C_1$  ซึ่งการปรับอัตราส่วนระหว่างตัวเก็บประจุทั้งสองนั้นค่อนข้างยาก และใช้ตัวเก็บประจุถึงสองตัว

### 2.4.9 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้ Second Generation Current-Controlled Conveyors (CCCIIs)

Xi et al. (2006 :4960 - 4962) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรกรองความถี่ต่ำผ่าน วงจรในแต่ละเฟสจะประกอบด้วยวงจร CCCII จำนวน 1 วงจร ตัวต้านทานจำนวน 1 ตัว และตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.30



รูปที่ 2.30 วงจรกำเนิดสัญญาณไซน์หลายเฟสโดยใช้อุปกรณ์ CCCIIs (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ตั้งสมการที่ (2.38) และ (2.39) ตามลำดับ

$$a = \frac{b}{\cos \frac{2\pi}{n}} \tag{2.38}$$

$$\omega_{osc} = b \tan \frac{2\pi}{n} \tag{2.39}$$

เมื่อ

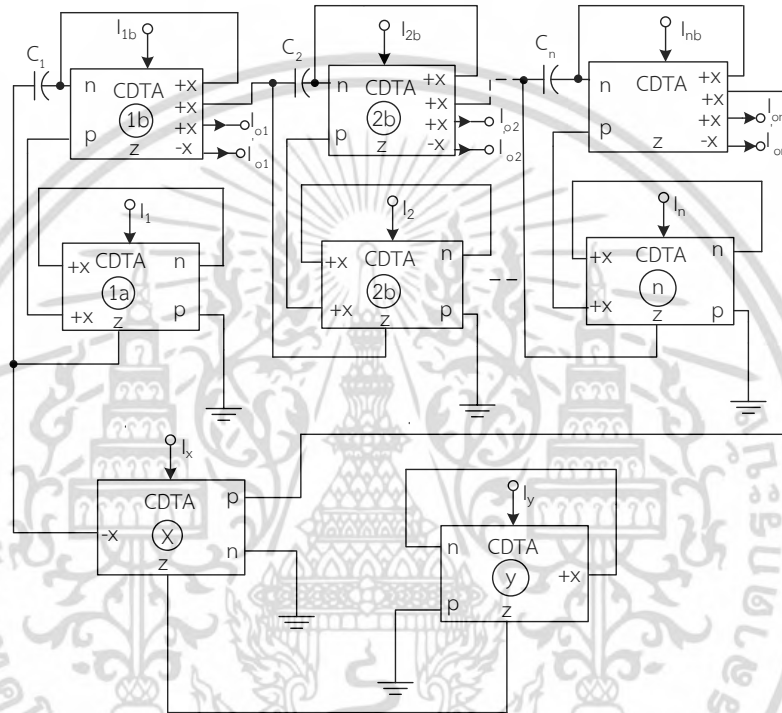
$$a = \frac{1}{R_x C}, b = \frac{1}{RC} \tag{2.40}$$

จุดเด่นของวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปที่ 2.30 คือ เงื่อนไขและความถี่การกำเนิดสัญญาณสามารถปรับอิสระจากกันและเงื่อนไขการกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีการอิเล็กทรอนิกส์ เอคตพุดอมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตาม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่เอกสารที่เผยแพร่ในเชิงพาณิชย์ และไม่รับประกันใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามวงจรมีข้อจำกัด คือความถี่การกำเนิดสัญญาณไม่สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรใช้อุปกรณ์พาสซีฟจำนวนมาก ไม่เหมาะที่นำไปพัฒนาเป็นวงจรรวม

**2.4.10 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมตกระแสโดยใช้ Current Differencing Transconductance Amplifier (CDTA)**

Tangsirrat et al. (2009 : 616 - 622) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรกรองความถี่ต่ำผ่าน วงจรในแต่ละเฟสนั้นจะประกอบด้วยวงจร CDTA จำนวน 2 วงจร ตัวเก็บประจุจำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.31



รูปที่ 2.31 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมตกระแสโดยใช้อุปกรณ์ CDTA (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ตั้งสมการที่ (2.41) และ (2.42) ตามลำดับ

$$\frac{g_{mx}}{g_{my}} = 1 \tag{2.41}$$

$$\omega_{osc} = \left( \frac{g_m}{C} \right) \tan \left( \frac{\pi}{n} \right) \tag{2.42}$$

เมื่อค่า  $g_{m1a} = g_{m2a} = \dots = g_{mn} = g_m$  และค่าตัวเก็บประจุ  $C_1 = C_2 = \dots = C_n = C$

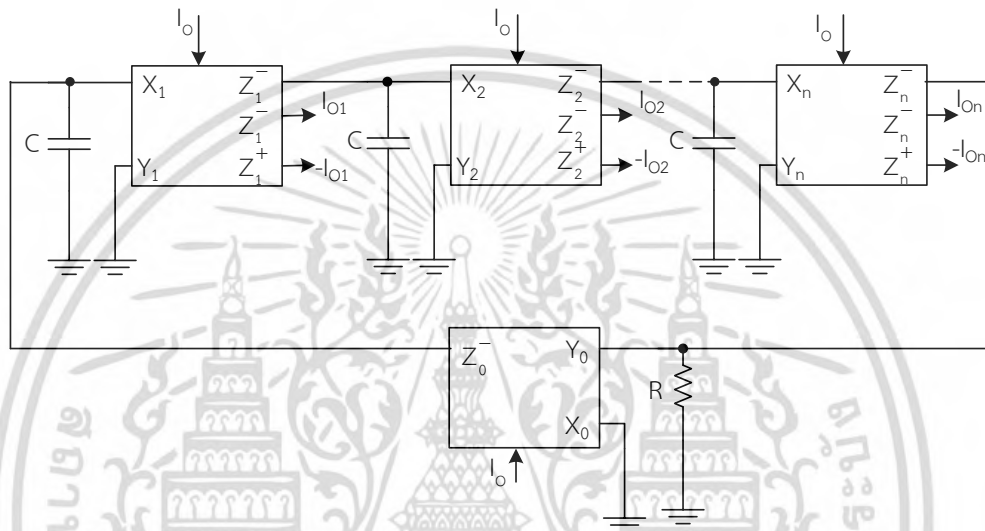
จุดเด่นของวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมตกระแสในรูปที่ 2.31 คือ เงื่อนไขและความถี่

การกำเนิดสัญญาณสามารถปรับได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ เอาต์พุตอิมพีแดนซ์มีค่าสูง เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามวงจรมีข้อจำกัดคือ วงจรใช้ตัวเก็บประจุแบบลอย วงจรยังจำเป็นต้องมีวงจรขยายกระแสเพิ่ม ไม่เหมาะที่นำไปพัฒนาเป็นวงจรรวม

#### 2.4.11 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมตกระแสโดยใช้อุปกรณ์ Second Generation Current- Controlled Conveyors (CCCII)

Loescharataramdee et al. (2001 : 59 - 63) ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสบนพื้นฐานวงจรรองความถี่ต่ำผ่าน วงจรในแต่ละเฟสจะประกอบด้วยวงจร CCCII จำนวน 1 วงจร ตัวเก็บประจุแบบต่อลงกราวด์จำนวน 1 ตัว มีรายละเอียดดังรูปที่ 2.32



รูปที่ 2.32 วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมตกระแสโดยใช้อุปกรณ์ CCCII (n เฟส)

สามารถเขียนสมการเงื่อนไขและความถี่การกำเนิดสัญญาณได้ดังสมการที่ (2.43) และ (2.44) ตามลำดับ

$$\frac{R}{R_x} \geq \sec \frac{\pi}{n} \quad (2.43)$$

เมื่อ  $R_x$  คือค่าความต้านทานแฝงที่ขั้วต่อ X ของวงจร CCCII โดยค่าความต้านทานแฝงสามารถปรับค่าได้ผ่านกระแสไบอัส

$$\omega_{osc} = \left( \frac{1}{R_x C} \right) \tan \left( \frac{\pi}{n} \right) \quad (2.44)$$

จุดเด่นของวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปที่ 2.32 คือเอาต์พุตอิมพีแดนซ์มีค่าสูง วงจรใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อย่างไรก็ตามวงจรมีข้อจำกัดคือ เงื่อนไขและความถี่การกำเนิดสัญญาณของวงจรยังไม่สามารถปรับอิสระจากกันด้วยวิธีอิเล็กทรอนิกส์ วงจรยังจำเป็นต้องมีวงจรขยายกระแสเพิ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 วิธีการดำเนินการวิจัย

จากการศึกษาทฤษฎีและเอกสารที่เกี่ยวข้องในบทที่ผ่านมาในบทที่ 3 ผู้วิจัยจะกล่าวถึงการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสในโหมดกระแสรวมถึงการวิเคราะห์หาสมรรถนะของวงจรที่ได้ออกแบบไว้โดยการดำเนินงานวิจัยนี้มีขั้นตอนแสดงดังรูปที่ 3.1



รูปที่ 3.1 ขั้นตอนการดำเนินงานวิจัย

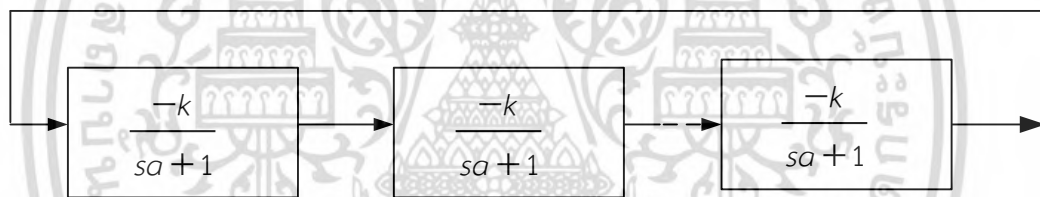
กระบวนการดำเนินงานวิจัยแสดงดังรูปที่ 3.1 ซึ่งเริ่มต้นที่การศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้องกับงานวิจัยที่ได้ออกแบบว่ามีลักษณะข้อเด่นข้อด้อยข้อเสียอย่างไร รวมทั้งมีข้อจำกัดอย่างไรใดบ้างซึ่งในส่วนนี้ได้กระทำมาแล้วในบทที่ 2 ในบทนี้จะดำเนินการออกแบบวงจรการกำเนิดสัญญาณไซน์หลายเฟสโดยเริ่มต้นจากการกำหนดขอบเขตสมรรถนะของวงจรกำเนิดสัญญาณไซน์หลายเฟส เอกสารนี้เป็นเอกสารที่เขียนขึ้นเพื่อใช้ในการอ้างอิงถึงเอกสารที่นำมาใช้ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นทำการออกแบบวงจรเพื่อให้ได้สมรรถนะตามที่ได้กำหนดไว้แล้วจึงทดสอบสมรรถนะของวงจรด้วยโปรแกรม PSPICE และเก็บผลการจำลองรวมทั้งอภิปรายผลการจำลองของวงจร เสร็จแล้วจึงนำวงจรถ้าเนิดสัญญาณที่ทำการออกแบบขึ้นมาเปรียบเทียบกับด้านสมรรถนะกับวงจรอื่นๆที่ได้มีผู้วิจัยได้นำเสนอไว้โดยถ้าวงจรที่นำเสนอมีสมรรถนะที่มีข้อจำกัดกว่าวงจรที่มีผู้นำเสนอมาแล้วนั้นต้องทำการวิเคราะห์หาเหตุผลเพิ่มเติมในส่วนของการทดสอบสมรรถนะของวงจรทั้งหมดนั้นจะแสดงในบทที่ 4 และ บทที่ 5 จะเป็นการสรุปผลการวิจัย

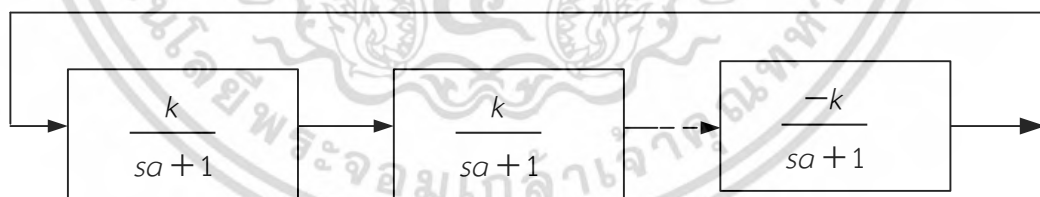
### 3.1 การออกแบบวงจรการกำเนิดสัญญาณไซน์หลายเฟส

#### 3.1.1 การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ใช้ CDCTA

แนวความคิดในการออกแบบวงจรถ้าเนิดสัญญาณไซน์หลายเฟสในวิทยานิพนธ์นี้จะมีพื้นฐานมาจากวงจรอินทิเกรเตอร์ที่มีการสูญเสีย (Lossy Integrator) ที่สามารถควบคุมอัตราขยายได้โดยวงจรกรณีที่เป็นเฟสคู่จะประกอบด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสต่อแบบคาสเคสจำนวน  $n$  ชุด ส่วนกรณีที่เป็นเฟสคู่จะประกอบด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดไม่กลับเฟสต่อแบบคาสเคสโดยยกเว้นส่วนสุดท้ายจะเป็นวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสโดย  $n$  คือจำนวนเฟสที่ต้องการมีค่าตั้งแต่ 3 ขึ้นไปซึ่งแสดงบล็อกไดอะแกรมในรูปที่ 3.2 และรูปที่ 3.3



รูปที่ 3.2 บล็อกไดอะแกรมในการออกแบบวงจรถ้าเนิดสัญญาณไซน์หลายเฟส(เฟสคู่)



รูปที่ 3.3 บล็อกไดอะแกรมในการออกแบบวงจรถ้าเนิดสัญญาณไซน์หลายเฟส(เฟสคี่/เฟสคู่)

โดยการวิเคราะห์หาค่าสมการคุณลักษณะสมบัติของวงจรถ้าเนิดสัญญาณหลายเฟสกรณีที่เป็นเฟสคี่ในรูปที่ 3.2สามารถหาได้ดังนี้ โดยสมการที่จำเป็นสำหรับการวิเคราะห์หาค่าสมการสมบัติของวงจรถ้าเนิดสมการที่ (3.1) ถึงสมการที่ (3.6)

$$x + jy = r(\cos\theta + j\sin\theta) \quad (3.1)$$

$$x = r\cos\theta, y = r\sin\theta \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r = \sqrt{x^2 + y^2} \quad (3.3)$$

$$[r(\cos \theta + j \sin \theta)]^n = r^n (\cos n\theta + j \sin n\theta) \quad (3.4)$$

$$\sin \theta = \frac{e^{j\theta} - e^{-j\theta}}{2j} \quad (3.5)$$

$$\cos \theta = \frac{e^{j\theta} + e^{-j\theta}}{2} \quad (3.6)$$

สมการรูปเกินของวงจรถ้าเกิดสัญญาณหลายเฟสกรณีที่เป็นเฟสที่สามารถเขียนได้ดังสมการที่ (3.7)

$$LG(s) = \left[ \frac{-k}{sa + 1} \right]^n \quad (3.7)$$

$$(1 + sa)^n + (-1)^{n+1} k^n = 0 \quad (3.8)$$

จากสมการที่ (3.8) กรณีเป็นเฟสคือ  $n = 3, 5, 7, \dots$  และ  $s = j\omega$  แทนลงในสมการที่ (3.8) จะได้ดังสมการที่ (3.9)

$$(1 + j\omega a)^n + k^n = 0 \quad (3.9)$$

$$(1 + j\omega a)^n = -k^n \quad (3.10)$$

วิเคราะห์ในพจน์  $(1 + j\omega a)$  จากสมการที่ (3.2) เมื่อค่า  $x = 1$ ,  $y = \omega a$  จะได้

$$1 + j\omega a = \left( \sqrt{1^2 + \omega^2 a^2} \right)^n \left[ \cos(\tan^{-1} \omega a) + j \sin(\tan^{-1} \omega a) \right]^n \quad (3.11)$$

$$(1 + j\omega a)^n = \left\{ \left( \sqrt{1^2 + \omega^2 a^2} \right)^n \left[ \cos(\tan^{-1} \omega a) + j \sin(\tan^{-1} \omega a) \right] \right\}^n \quad (3.12)$$

จากสมการที่ (3.12) ใช้หลักการเดียวกับสมการที่ (3.4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(1 + j\omega a)^n = \left\{ \left( \sqrt{1^2 + \omega^2 a^2} \right) \left[ \cosn(\tan^{-1} \omega a) + jsinn(\tan^{-1} \omega a) \right] \right\} \quad (3.13)$$

เมื่อแทนสมการที่ (3.13) ลงในสมการที่ (3.10) จะได้

$$\left( \sqrt{1^2 + \omega^2 a^2} \right)^n \left[ \cosn(\tan^{-1} \omega a) + jsinn(\tan^{-1} \omega a) \right] = -k^n \quad (3.14)$$

จากสมการที่ (3.14) สามารถวิเคราะห์ได้โดยใช้สมการที่ (3.5) และ สมการที่ (3.6)

$$\left( \sqrt{1^2 + \omega^2 a^2} \right)^n \left[ \left( \frac{e^{jn(\tan^{-1} \omega a)} + e^{-jn(\tan^{-1} \omega a)}}{2} \right) + j \left( \frac{e^{jn(\tan^{-1} \omega a)} - e^{-jn(\tan^{-1} \omega a)}}{2j} \right) \right] = -k^n \quad (3.15)$$

$$\left( \sqrt{1^2 + \omega^2 a^2} \right)^n \left[ \left( \frac{e^{jn(\tan^{-1} \omega a)} + e^{-jn(\tan^{-1} \omega a)}}{2} \right) + \left( \frac{e^{jn(\tan^{-1} \omega a)} - e^{-jn(\tan^{-1} \omega a)}}{2} \right) \right] = -k^n \quad (3.16)$$

$$\left( \sqrt{1^2 + \omega^2 a^2} \right)^n e^{jn(\tan^{-1} \omega a)} = k^n e^{j\pi} \quad (3.17)$$

จากสมการที่ (3.17) เมื่อเทียบสัมประสิทธิ์ในส่วนของขนาดและเฟสจะได้

$$\left( \sqrt{1^2 + \omega^2 a^2} \right)^n = k^n \quad (3.18)$$

และ

$$e^{jn(\tan^{-1} \omega a)} = e^{j\pi} \quad (3.19)$$

จากสมการที่ (3.18) จะได้

$$k = \sqrt{1 + \omega^2 a^2} \quad (3.20)$$

จากสมการที่ (3.19) จะได้

$$n(\tan^{-1} \omega a) = \pi \quad (3.21)$$

$$\tan^{-1} \omega a = \frac{\pi}{n} \quad (3.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega a = \tan \frac{\pi}{n} \quad (3.23)$$

เมื่อ  $\omega = \omega_{osc}$  ได้สมการความถี่การกำเนิดสัญญาณ (FO)

$$\omega_{osc} = \frac{1}{a} \tan \frac{\pi}{n} \quad (3.24)$$

และจากสมการที่ (3.20) จะได้สมการเงื่อนไขการกำเนิดสัญญาณ

$$k = \sqrt{1 + \tan^2 \frac{\pi}{n}} \text{ หรือ } k \geq \sec \left( \frac{\pi}{n} \right) \quad (3.25)$$

จากสมการที่ (3.24) เป็นสมการความถี่การกำเนิดสัญญาณสามารถปรับค่าความถี่ได้จากค่าพารามิเตอร์ตัวแปร  $a$  และสมการที่ (3.25) เป็นสมการเงื่อนไขการกำเนิดสัญญาณสามารถปรับค่าเงื่อนไขการกำเนิดสัญญาณได้จากค่าพารามิเตอร์ตัวแปร  $k$  ในทางปฏิบัติสมการเงื่อนไขการกำเนิดสัญญาณ การปรับค่าพารามิเตอร์ตัวแปร  $k$  จะต้องปรับค่ามากกว่าเล็กน้อย

การวิเคราะห์หาค่าสมการคุณลักษณะสมบัติของวงจรกำเนิดสัญญาณหลายเฟส ( $n$  เฟส) กรณีที่เป็นเฟสคู่/คู่ตามบล็อกไดอะแกรมรูปที่ 3.3 สามารถคำนวณหาได้ดังนี้ สมการอุปแทนของวงจรกำเนิดสัญญาณหลายเฟส ( $n$  เฟส) กรณีที่เป็นเฟสคู่/คู่สามารถเขียนได้ดังสมการที่ (3.26)

$$1 = - \left[ \frac{k}{sa + 1} \right]^n \quad (3.26)$$

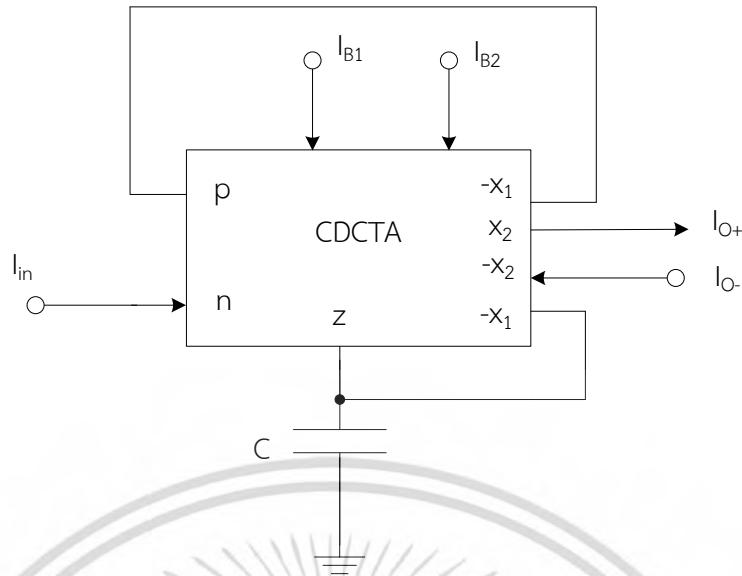
$$1 = \frac{-k^n}{(sa + 1)^n} \quad (3.27)$$

$$(sa + 1)^n = -k^n \quad (3.28)$$

จากสมการที่ (3.28) มีลักษณะที่เหมือนกับสมการที่ (3.10) ดังนั้นการวิเคราะห์หาสมการคุณสมบัติของเฟสคู่/คู่ จึงได้สมการเงื่อนไขและความถี่ในการกำเนิดสัญญาณดังสมการที่ (3.24) และสมการที่ (3.25) โดยเงื่อนไขการกำเนิดสัญญาณสามารถปรับได้ที่ตัวแปร  $k$  และสมการความถี่การกำเนิดสัญญาณสามารถปรับได้ที่ตัวแปร  $a$

จากหลักการที่ได้กล่าวมาจะพบว่าวงจรกำเนิดสัญญาณหลายเฟสจะออกแบบโดยใช้วงจรอินทิเกรเตอร์ที่มีการสูญเสียที่สามารถควบคุมอัตราขยายได้ โดยในวิทยานิพนธ์นี้จะออกแบบวงจรอินทิเกรเตอร์ดังกล่าวโดยใช้ CDCTA เป็นอุปกรณ์หลักดังรูปที่ 3.4 ซึ่งประกอบด้วย CDCTA จำนวน 1 ตัว และตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรอินทิเกรเตอร์ที่มีการสูญเสีย

จากวงจรในรูปที่ 3.4 การวิเคราะห์การหาสมการเอาต์พุตได้ดังนี้ในที่นี้เนื่องจาก  $I_{o+}$  และ  $I_{o-}$  มีขนาดเหมือนกันแต่ทิศทางจะตรงกันข้ามดังนั้นการวิเคราะห์หาสมการเอาต์พุตจะหาเฉพาะ  $I_{o+}$  โดยที่จะให้

$$I_{o+} = I_{o-} \tag{3.29}$$

สมการเอาต์พุตจะได้

$$I_{o-} = I_{x2} = g_{m2} V_c \tag{3.30}$$

พิจารณากระแสที่เข้า  $x_1$

$$I_{x1} = g_{m1} V_c \tag{3.31}$$

แรงดันที่เข้า  $x_1$  มีค่าเท่ากับ

$$V_{x1} = V_z = V_c \tag{3.32}$$

แรงดันตกคร่อมตัวเก็บประจุ

$$V_c = \frac{1}{sC} I_c \tag{3.33}$$

ที่เข้า  $z$  สามารถที่จะใช้ KCL เขียนสมการได้

$$I_z = I_c + I_{x1} \tag{3.34}$$

จากสมการที่ (3.33) จะได้

$$I_c = I_z - I_{x1} \tag{3.35}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$I_z = I_p - I_n \quad (3.36)$$

จากสมการที่ (3.36) เมื่อ  $I_p = -I_{x1}$  และ  $I_n = I_{in}$  จะได้สมการใหม่

$$I_z = -I_{x1} - I_{in} \quad (3.37)$$

แทนค่าที่ (3.37) ลงในสมการที่ (3.35)

$$I_c = -I_{x1} - I_{in} - I_{x1} \quad (3.38)$$

จัดสมการใหม่จะได้

$$I_c = -2I_{x1} - I_{in} \quad (3.39)$$

แทนค่าสมการที่(3.39) ลงในสมการที่ (3.31)

$$I_c = -2V_c g_{m1} - I_{in} \quad (3.40)$$

แทนค่าสมการที่(3.40)ลงในสมการที่ (3.33)จะได้

$$V_c = \frac{1}{sC} (-2V_c g_{m1} - I_{in}) \quad (3.41)$$

$$V_c = \frac{(-2V_c g_{m1} - I_{in})}{sC} \quad (3.42)$$

ย้ายค่า  $sC$  มาคูณจะได้

$$V_c sC = -2V_c g_{m1} - I_{in} \quad (3.43)$$

จัดสมการใหม่

$$V_c sC + 2V_c g_{m1} = -I_{in} \quad (3.44)$$

$$V_c (sC + 2g_{m1}) = -I_{in} \quad (3.45)$$

หาค่า  $V_c$  จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_c = \frac{-I_{in}}{sC + 2g_{m1}} \quad (3.46)$$

แทนค่าสมการที่ (3.46) ลงในสมการที่ (3.30) จะได้

$$I_o = \frac{g_{m2}(-I_{in})}{sC + 2g_{m1}} \quad (3.47)$$

เอาค่า  $2g_{m1}$  หารทั้งเศษและส่วนจะได้

$$\frac{I_o}{I_{in}} = \frac{\frac{g_{m2}}{2g_{m1}}}{sC + 1} \quad (3.48)$$

จากสมการที่ (3.48) เมื่อแทนค่า  $g_{m1} = \frac{I_{B1}}{2V_T}$  และ  $g_{m2} = \frac{I_{B2}}{2V_T}$  จะได้

$$\frac{I_o}{I_{in}} = \frac{\frac{I_{B2}}{2I_{B1}}}{sC \frac{V_T}{I_{B1}} + 1} \quad (3.49)$$

จากสมการที่ (3.49) เมื่อเทียบสัมประสิทธิ์ตามบล็อกไดอะแกรมในรูปที่ 3.2 จะได้ค่า  $k$  และค่า  $a$  ได้ดังสมการที่ (3.50) และสมการที่ (3.51)

$$k = \frac{I_{B2}}{2I_{B1}} \quad (3.50)$$

$$a = C \frac{V_T}{I_{B1}} \quad (3.51)$$

จากสมการที่ (3.50) และ (3.51) จะได้สมการเงื่อนไขและสมการความถี่ในการกำเนิดสัญญาณหลายเฟสสามารถหาได้ดังสมการที่(3.52) และสมการที่ (3.53)

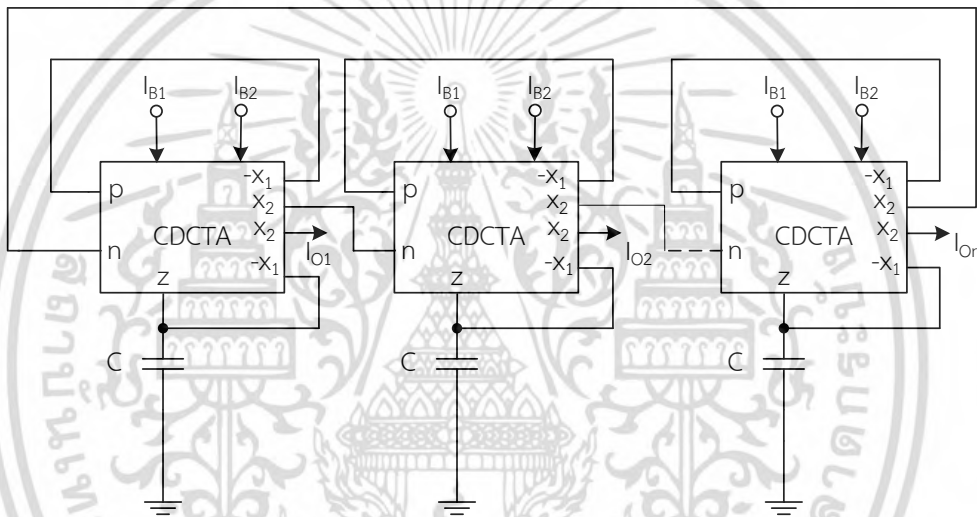
$$\frac{I_{B2}}{2I_{B1}} \geq \sec \frac{\pi}{n} \quad (3.52)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

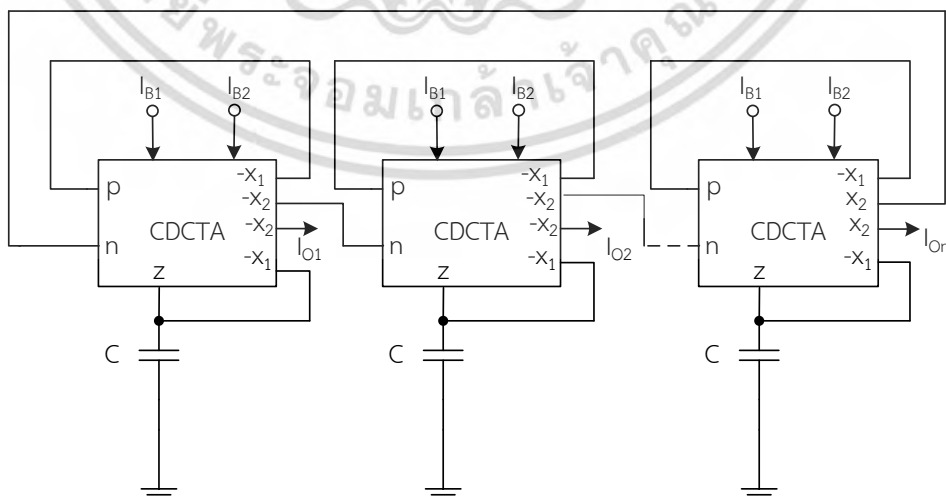
$$\omega_{osc} = \frac{I_{B1}}{CV_T} \tan \frac{\pi}{n} \tag{3.53}$$

จากสมการที่(3.52) พบว่าเงื่อนไขการกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ นั่นคือปรับกระแสไบอัส  $I_{B1}$  และ  $I_{B2}$  ส่วนสมการที่ (3.53)คือสมการความถี่ในการกำเนิดสัญญาณสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์เช่นกันโดยการปรับกระแสไบอัส  $I_{B1}$

เมื่อหาสมการคุณลักษณะสมบัติได้แล้วจากนั้นนำมาออกแบบและสร้างเป็นวงจรกำเนิดสัญญาณไซน์หลายเฟสเพื่อให้เป็นไปตามแนวคิดในการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสในโหมดกระแสที่ได้ออกแบบไว้แล้วในรูปที่ 3.4 สามารถนำมาสร้างเป็นวงจรกำเนิดสัญญาณไซน์หลายเฟสได้ดังนี้



รูปที่3.5 วงจรกำเนิดสัญญาณไซน์หลายเฟสกรณีเฟสคู่



รูปที่3.6 วงจรกำเนิดสัญญาณไซน์หลายเฟสกรณีเฟสคี่/คู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.2 การวิเคราะห์ผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแสและแรงดัน จากขั้วอินพุตไปขั้วเอาต์พุต

การวิเคราะห์ผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแสและแรงดันสามารถแสดงสมการดังนี้

การส่งผ่านกระแสที่ขั้ว  $z$  จะได้

$$I_z = \alpha_p I_p - \alpha_n I_n \quad (3.54)$$

การส่งผ่านกระแสที่ขั้ว  $X_1$  จะได้

$$I_{x1} = \beta_1 g_{m1} V_z \quad (3.55)$$

การส่งผ่านกระแสที่ขั้ว  $X_2$  จะได้

$$I_{x2} = \beta_2 g_{m2} V_{x1} \quad (3.56)$$

$\alpha_p$  คือความผิดพลาดการส่งผ่านกระแสที่ขั้ว  $p$  ไปยังขั้ว  $z$

$\alpha_n$  คือความผิดพลาดการส่งผ่านกระแสที่ขั้ว  $n$  ไปยังขั้ว  $z$

$\beta_1$  คือความผิดพลาดการส่งผ่านความนำถ่ายโอนจากขั้ว  $z$  ไปยังขั้ว  $X_1$

$\beta_2$  คือความผิดพลาดการส่งผ่านความนำถ่ายโอนจากขั้ว  $X_1$  ไปยังขั้ว  $X_2$

ที่ขั้ว  $z$  พิจารณาแรงดันที่ตกคร่อมตัวเก็บประจุจะได้

$$V_c = V_{x1} = I_c \frac{1}{sC} \quad (3.57)$$

จากสมการที่ (3.54) จะได้

$$I_z = \alpha_p (-I_{x1}) - \alpha_n I_n \quad (3.58)$$

เนื่องจาก

$$I_c = I_z - I_{x1} \quad (3.59)$$

จะได้

$$I_c = -\alpha_p I_{x1} - \alpha_n I_n - I_{x1}$$

$$I_c = -I_{x1} (\alpha_p + 1) - \alpha_n I_n \quad (3.60)$$

เมื่อแทนค่าสมการที่ (3.60) ลงในสมการที่ (3.57)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{x1} = \frac{-\beta_1 g_{m1} (\alpha_p + 1) - \alpha_n I_{in}}{S_c} \quad (3.61)$$

$$V_{x1} (S_c + \beta_1 g_{m1} (\alpha_p + 1)) = -\alpha_n I_{in} \quad (3.62)$$

$$V_{x1} = \frac{-\alpha_n I_{in}}{S_c + \beta_1 g_{m1} (\alpha_p + 1)} \quad (3.63)$$

แทนค่าสมการที่ (3.63) ลงในสมการที่ (3.55)

$$I_{x2} = I_o = \frac{-\alpha_n I_{in} \beta_2 g_{m2}}{S_c + \beta_1 g_{m1} (\alpha_p + 1)} \quad (3.64)$$

เอา  $\beta_1 g_{m1} (\alpha_p + 1)$  ทหารทั้งเศษและส่วน

$$I_o = \frac{-\alpha_n \beta_2 g_{m2}}{\beta_1 g_{m1} (\alpha_p + 1)} \frac{I_{in}}{S_c + 1} \quad (3.65)$$

สรุปจะได้ค่าพารามิเตอร์ตัวแปร k และ ตัวแปร a ดังนี้คือ

$$k = \frac{\alpha_n \beta_2 g_{m2}}{\beta_1 g_{m1} (\alpha_p + 1)} \quad (3.66)$$

$$a = \frac{c}{\beta_1 g_{m1} (\alpha_p + 1)} \quad (3.67)$$

สมการเงื่อนไขและสมการความถี่การกำเนิดสัญญาณสามารถหาได้ดังนี้

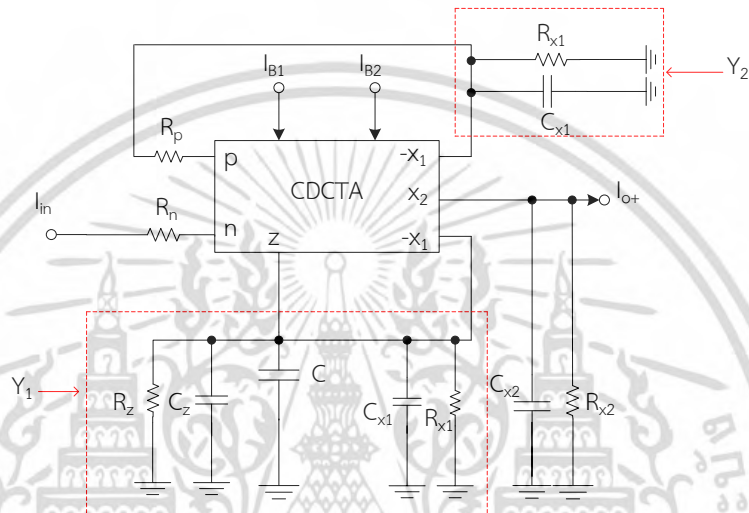
$$\frac{\alpha_n \beta_2 g_{m2}}{\beta_1 g_{m1} (\alpha_p + 1)} \geq \sec \frac{\pi}{n} \quad (3.68)$$

$$\omega_{osc} = \frac{\beta_1 g_{m1} (\alpha_p + 1)}{C} \tan \frac{\pi}{n} \quad (3.69)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

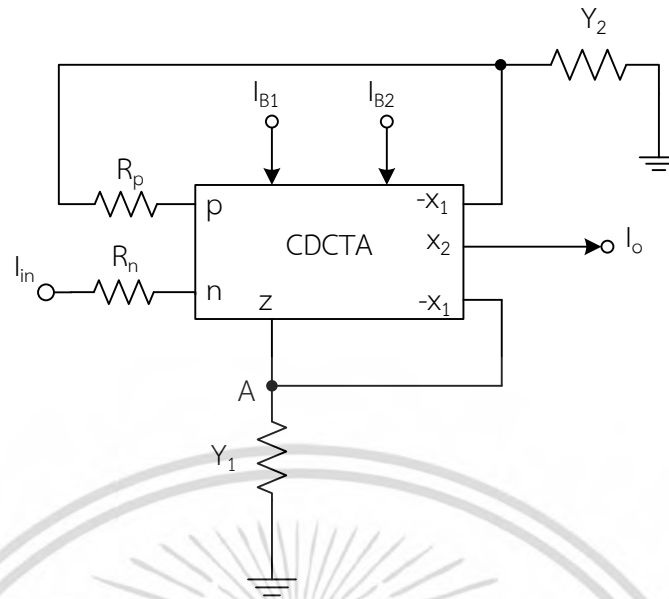
จากสมการที่ (3.68) และ สมการที่ (3.69) จะเห็นได้ว่าค่า  $\alpha_n, \alpha_p$  คือความผิดพลาดการส่งผ่าน กระแสที่ขั้ว p ไปยังขั้ว z และ ขั้ว n ไปยังขั้ว z ส่วนค่า  $\beta_1, \beta_2$  คือความผิดพลาดการส่งผ่านความนำ ถ่ายโอนจากขั้ว z ไปยังขั้ว  $x_1$  และจากขั้ว z ไปยังขั้ว  $x_2$  ซึ่งจะส่งผลให้ค่าเงื่อนไขการกำเนิดสัญญาณ และความถี่การกำเนิดสัญญาณมีค่าผิดพลาดไปจากค่าในอุดมคติ

### 3.1.3 การวิเคราะห์ผลกระทบของค่าความจุแฝงและความต้านทานแฝง



รูปที่ 3.7 วงจรอินทิเกรเตอร์ที่มีการสูญเสียเมื่อพิจารณาผลกระทบจากค่าความจุแฝง และความต้านทานแฝง

เมื่อพิจารณาจากรูปที่ 3.7 เนื่องจากที่ขั้ว Z,  $X_1$  และ  $X_2$  เป็นขั้วเอาต์พุตที่มีค่าอิมพีแดนซ์ที่สูง ทำให้มีค่าความต้านทานแฝง และค่าความจุแฝงอยู่ทุกขั้ว โดย  $R_z$  เป็นค่าความต้านทานแฝงที่ขั้ว Z และ  $C_z$  เป็นค่าความจุแฝงที่ขั้ว Z ในขณะเดียวกัน  $R_{x1}$  และ  $C_{x1}$  เป็นค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้ว  $X_1$  ส่วน  $R_{x2}$  และ  $C_{x2}$  ก็เป็นค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้ว  $X_2$  เมื่อนำไปต่อเป็นวงจรอินทิเกรเตอร์จะพิจารณาที่จุดเอาต์พุตเท่านั้นเมื่อไปขับโหลดที่มีค่าอิมพีแดนซ์ต่ำมากๆ จึงไม่จำเป็นต้องคำนึงถึงค่า  $R_{x2}$  และ  $C_{x2}$  ที่อยู่ในวงจร สามารถเขียนวงจรได้ใหม่ดังรูปที่ 3.8



รูปที่ 3.8 วงจรอินทิเกรเตอร์ที่มีการสูญเสียเมื่อพิจารณาผลกระทบจากค่าความจุแฝง และความต้านทานแฝงที่ใช้ในการวิเคราะห์

$$Y_1 = s(C + C_z + C_{x1}) + G_z + G_{x1} \tag{3.70}$$

$$Y_2 = sC_x + G_x \tag{3.71}$$

จากรูปที่ 3.8 แสดงวงจรอินทิเกรเตอร์ที่มีการสูญเสียเมื่อพิจารณาผลกระทบจากค่าความจุแฝง และความต้านทานแฝง

$$\text{กำหนดให้ } G_{x1} = \frac{1}{R_{x1}}; G_z = \frac{1}{R_z}; G_{x2} = \frac{1}{R_{x2}}$$

กำหนดให้สมการเอาต์พุต  $I_{o+} = I_o$

$$I_o = g_{m2} V_{x2} \tag{3.72}$$

$$I_{x1} = g_{m1} V_z \tag{3.73}$$

$$V_z = V_{x1} \tag{3.74}$$

จากรูปที่ 3.8พิจารณาที่โหนดA จะได้

$$I_z = I_{x1} + I_{Y1} \tag{3.75}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่นใด  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

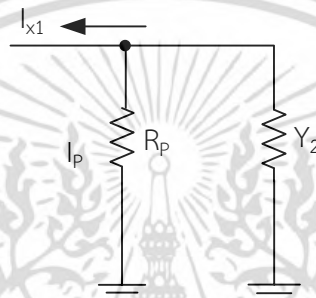
จากสมการ

$$I_z = I_p - I_n \quad (3.77)$$

และสมการ  $I_n = I_{in}$  จะได้

$$I_p - I_{in} = g_m v_z + V_z Y_1 \quad (3.78)$$

พิจารณาหาค่า  $I_p$  จากรูปวิเคราะห์ที่โหนด B สามารถเขียนรูปวงจรเสมือนดังรูปที่ 3.9



รูปที่ 3.9 วงจรเสมือนที่โหนด B

จากรูปเป็นวงจรแบ่งกระแสสามารถคำนวณหาค่า  $I_p$  ได้ดังนี้

$$I_p = \frac{-I_{x1} \cdot \frac{1}{Y_2}}{R_p + \frac{1}{Y_2}} \quad (3.79)$$

เอา  $Y_2$  คูณทั้งเศษและส่วนจะได้

$$I_p = \frac{-I_{x1}}{R_p Y_2 + 1} \quad (3.80)$$

แทนค่าสมการที่ (3.80) ลงในสมการที่(3.78) จะได้

$$\frac{-I_{x1}}{R_p Y_2 + 1} - I_{in} = g_m V_z + V_z Y_1 \quad (3.81)$$

หาค่า  $V_z$  จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_z = \frac{-(R_p Y_2 + 1)I_{in}}{2g_{m1} + g_{m1}R_p Y_2 + R_p Y_1 Y_2 + Y_1} \quad (3.82)$$

แทนค่าสมการที่ (3.82) ลงในสมการที่ (3.74) จะได้

$$I_o = \frac{-g_{m2}(R_p Y_2 + 1)I_{in}}{2g_{m1} + g_{m1}R_p Y_2 + R_p Y_1 Y_2 + Y_1} \quad (3.83)$$

จากสมการที่ (3.83) เมื่อวิเคราะห์กรณีที่ค่า  $R_p$  มีค่าต่ำมากๆ เมื่อนำมาแทนลงในสมการที่ (3.83) นั้นสามารถจัดสมการเอาต์พุตใหม่ได้ดังนี้

$$I_o = \frac{-g_{m2}I_{in}}{2g_{m1} + Y_1} \quad (3.84)$$

จากสมการที่ (3.84) เมื่อแทนค่า  $Y_1$  ด้วยสมการที่ (3.70) จะได้สมการเอาต์พุตดังนี้

$$\frac{I_o}{I_{in}} = \frac{-g_{m2}}{s(C + C_z + C_{x1}) + G_z + G_{x1} + 2g_{m1}} \quad (3.85)$$

จากสมการที่ (3.85) นำค่า  $2g_{m1} + G_z + G_{x1}$  ทหารทั้งเศษและส่วนจะได้

$$\frac{I_o}{I_{in}} = \frac{-\left(\frac{g_{m2}}{2g_{m1} + G_z + G_{x1}}\right)}{\frac{s(C + C_z + C_{x1})}{2g_{m1} + G_z + G_{x1}} + 1} \quad (3.86)$$

ได้ค่าพารามิเตอร์ตัวแปร  $k$  และตัวแปร  $a$  ดังสมการที่ (3.87) และสมการที่ (3.88)

$$k = \frac{g_{m2}}{2g_{m1} + G_z + G_{x1}} \quad (3.87)$$

$$a = \frac{(C + C_z + C_{x1})}{2g_{m1} + G_z + G_{x1}} \quad (3.88)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการเงื่อนไขและสมการความถี่การกำเนิดสัญญาณสามารถหาได้ดังนี้

$$\frac{g_{m2}}{2g_{m1} + G_z + G_{x1}} \geq \sec \frac{\pi}{n} \quad (3.89)$$

$$\omega_{osc} = \frac{2g_{m1} + G_z + G_{x1}}{C + C_z + C_{x1}} \tan \frac{\pi}{n} \quad (3.90)$$

จากสมการที่ (3.90) จะเห็นได้ว่าค่าความต้านทานแฝงและความจุแฝงมีผลกระทบต่อเงื่อนไขและความถี่ในการกำเนิดสัญญาณทำให้ความถี่ในการกำเนิดสัญญาณมีค่าผิดพลาดไปจากค่าในอุดมคติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

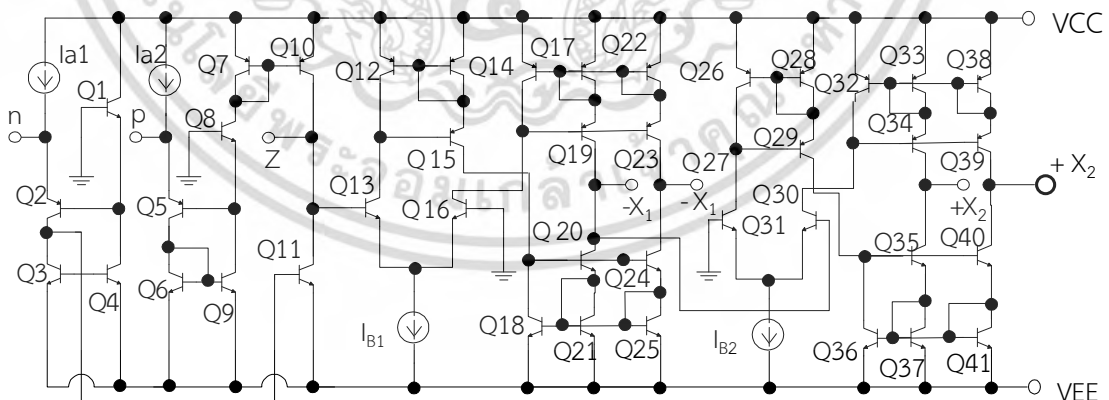
## บทที่ 4 ผลการวิจัย

การทดสอบและพิสูจน์สมรรถนะการทำงานของวงจรด้วยวิธีจำลองการทำงานและวัดผลตอบสนองการทำงานของวงจรโดยใช้โปรแกรม PSPICE เพื่อนำผลการทดสอบนั้นมายืนยันสมรรถนะ อีกทั้งเปรียบเทียบผลที่ได้กับการคำนวณและวิเคราะห์ในทางทฤษฎีของวงจรถ้าเนตสัญญาณไซน์หลายเฟสโหมดกระแสที่ได้ออกแบบไว้ในบทที่ 3 พร้อมทั้งอภิปรายผลของงานวิจัยดังมีรายละเอียดต่อไปนี้

### 4.1 ผลการจำลองการทำงานของวงจรถ้าเนตสัญญาณไซน์หลายเฟสที่นำเสนอ

การจำลองการทำงานของวงจรถ้าเนตสัญญาณไซน์หลายเฟสโหมดกระแสเพื่อตรวจสอบคุณสมบัติการทำงานของวงจรที่มีโครงสร้างภายในของวงจรขยายคาคเคตความนำถ่ายโอนผลต่างกระแสควบคุมด้วยกระแสดังรูปที่ 4.1 ด้วยโปรแกรม PSPICE ในการจำลองนี้เลือกทรานซิสเตอร์เบอร์ PR200N และ NR200N ซึ่งเป็นทรานซิสเตอร์อาร์เรย์ ALA400 ของ AT&T

โครงสร้างภายในของวงจรถ้าเนตสัญญาณไซน์หลายเฟสที่ใช้ในการทดลองเป็น CDCTA จำนวน 1 ตัวต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์ต่อสัญญาณหนึ่งเฟสดังที่ได้นำเสนอไว้แล้วในบทที่ 3 โดยวงจรใช้แหล่งจ่ายแรงดัน  $\pm 2.5$  โวลต์ แหล่งจ่ายกระแส  $I_{a1}$  และกระแส  $I_{a2}$  ที่จ่ายให้วงจรเท่ากับ  $300 \mu\text{A}$  โดยมี  $I_{B1}$  และ  $I_{B2}$  เป็นกระแสไบอัสที่ควบคุมการทำงานของวงจรให้กับ CDCTA โดยค่าพารามิเตอร์ของทรานซิสเตอร์ NPN และ PNP ที่ใช้ในการจำลองการทำงานของวงจรถ้าเนตดังตารางที่ 4.1



รูปที่ 4.1 โครงสร้างวงจรภายใน CDCTA

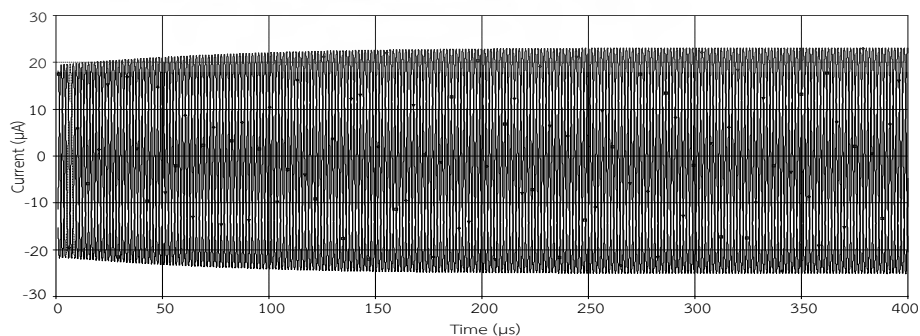
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 พารามิเตอร์ที่ใช้ในการจำลองการทำงานของวงจรถูกนำเสนอ

NPN	PNP
+RB=524.6 IRB=0 RBM=25 RC=50 RE=1	+RB=327 IRB=0 RBM=24.55 RC=50
+IS=121E-18 EG=1.206 XTI=2	+RE=3
+XTB=1.538 BF=137.5	+IS=73.5E-18 EG=1.206 XTI=1.7
+IKF=6.974E-3 NF=1 VAF=159.4	+XTB=1.866 BF=110
+ISE=36E-16 NE=1.713	+IKF=2.359E-3 NF=1 VAF=51.8
+BR=0.7258 IKR=2.198E-3 NR=1	+ISE=25.1E-16 NE=1.650
+VAR=10.73 ISC=0 NC=2	+BR=0.4745 IKR=6.478E-3 NR=1
+TF=0.425E-9 TR=0.425E-8	+VAR=9.96 ISC=0 NC=2
+CJE=0.214E-12 VJE=0.5	+TF=0.610E-9 TR=0.610E-8
+MJE=0.28 CJC=0.983E-13 VJC=0.5	+CJE=0.180E-12 VJE=0.5
+MJC=0.3 XCJC=0.034	+MJE=0.28 CJC=0.164E-12 VJC=0.8
+CJS=0.913E-12 VJS=0.64 MJS=0.4	+MJC=0.4 XCJC=0.037
+FC=0.5	+CJS=1.03E-12 VJS=0.55 MJS=0.35
	+FC=0.5

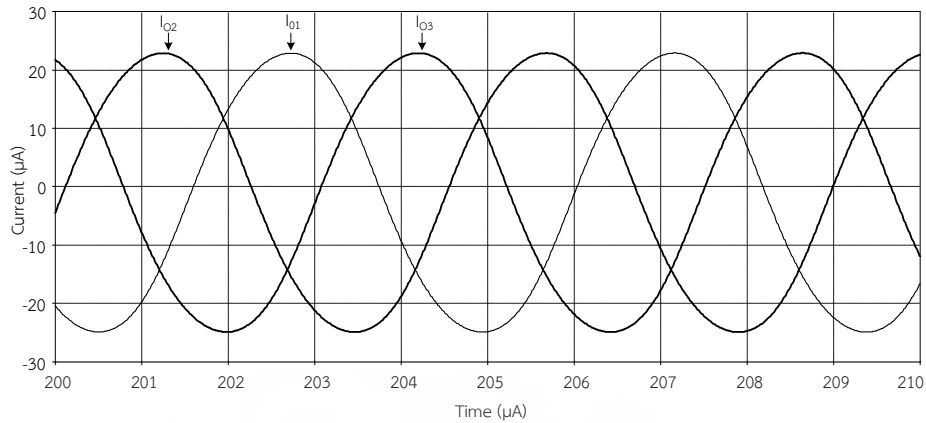
#### 4.1.1 ผลการจำลองการทำงานของวงจรถูกนำเสนอหลายเฟสกรณี 3 เฟส

การปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณทำได้ด้วยปรับค่ากระแส  $I_{B1}$  และ  $I_{B2}$  ดังนี้  $I_{B1} = 10 \mu A$ ,  $I_{B2} = 40.65 \mu A$  และตัวเก็บประจุ  $C_1 = C_2 = C_3 = C = 0.4 \text{ nF}$  ผลจากการจำลองการทำงานแสดงในรูปที่ 4.2 โดยรูปที่ 4.2 เป็นกระแสเอาต์พุตสถานะเริ่มต้น (Initial state) รูปที่ 4.3 เป็นกระแสเอาต์พุตของ  $I_{O1}$ ,  $I_{O2}$  และ  $I_{O3}$  สภาวะอยู่ตัว (Steady state) รูปที่ 4.4 เป็นสเปกตรัมของสัญญาณโดยทำการวัดค่าความผิดเพี้ยนทางฮาร์โมนิกสรุวม (Total Harmonic Distortion : THD) ที่ความถี่ในการกำเนิดสัญญาณ 225.564 kHz ของ  $I_{O1}$ ,  $I_{O2}$  และ  $I_{O3}$  มีค่าเท่ากับ 3.31 %, 3.73% และ 3.49 % ตามลำดับเอาต์พุตทั้ง 3 เอาต์พุตของวงจรมีค่าอิมพีแดนซ์สูง โดยผลการจำลองด้วยโปรแกรม Pspice หาค่าเอาต์พุตอิมพีแดนซ์ของวงจรรขยายคาสเคดความนำผลต่างกระแสดังรูปที่ 4.1 ได้ค่าเอาต์พุตอิมพีแดนซ์ที่ตำแหน่งขา  $I_{O1}$  เท่ากับ 3.221 M $\Omega$  ตำแหน่งขา  $I_{O2}$  เท่ากับ 3.220 M $\Omega$  ตำแหน่งขา  $I_{O3}$  เท่ากับ 3.213 M $\Omega$

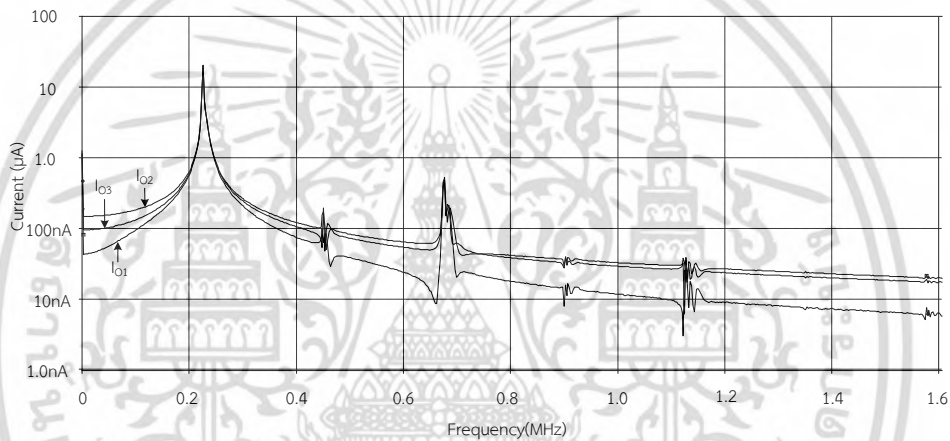


รูปที่ 4.2 ผลการจำลองวงจรถูกนำเสนอหลายเฟสกรณี 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



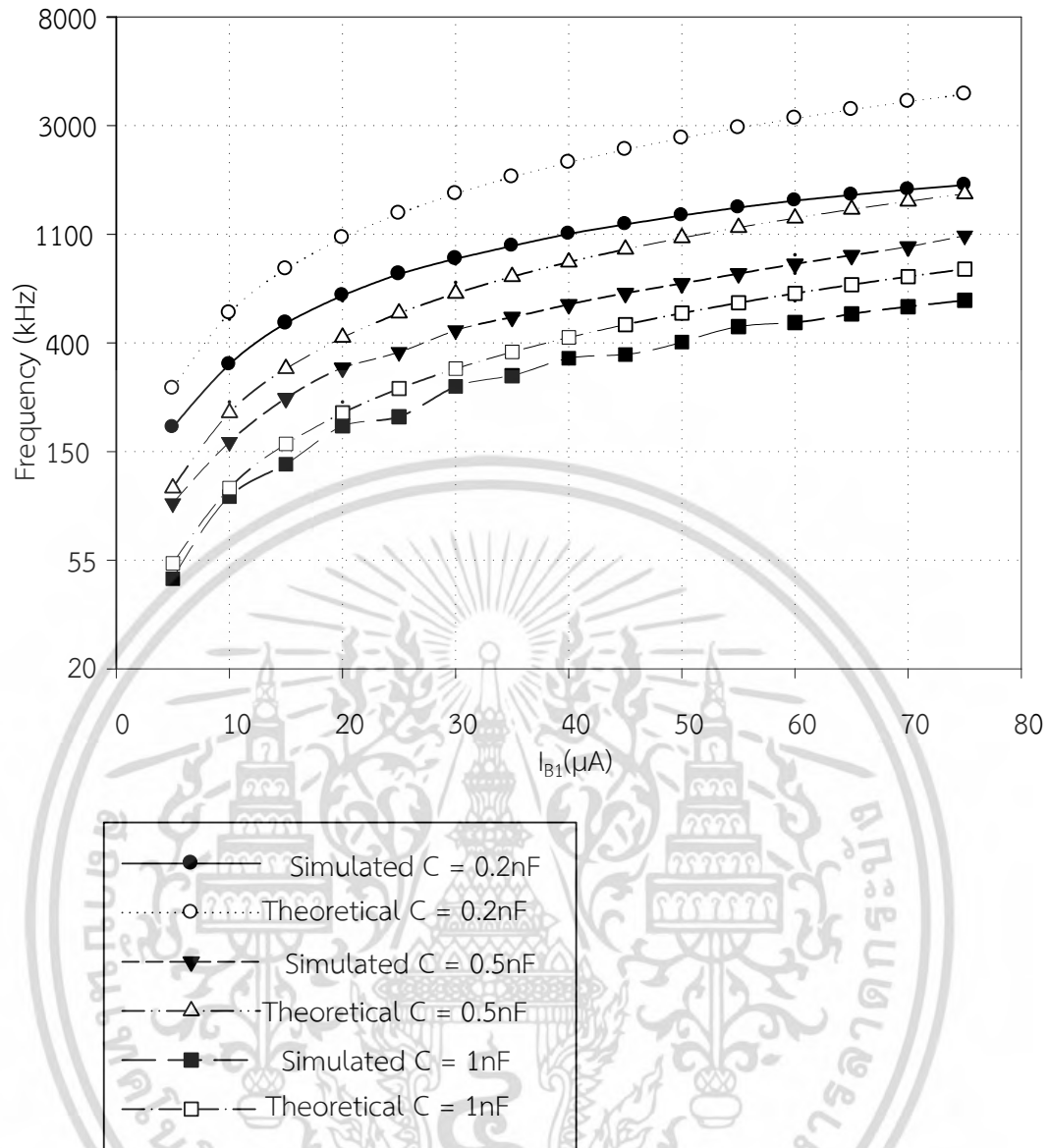
รูปที่ 4.3 ผลการจำลองวงจรกำเนิดสัญญาณในสภาวะเอาต์พุตอยู่ตัวกรณี 3 เฟส



รูปที่ 4.4 สเปกตรัมผลการจำลองวงจรกำเนิดสัญญาณกรณี 3 เฟส

นอกจากนี้ผู้วิจัยได้ทำการทดสอบความสัมพันธ์ของค่าความถี่ในการกำเนิดสัญญาณเมื่อปรับค่ากระแสไบอัส  $I_{B1}$  ตั้งแต่  $5\mu\text{A}$  ถึง  $75\mu\text{A}$  ในขณะที่  $I_{B2}$  ก็จะถูกปรับไปด้วยเช่นกันเพื่อให้วงจรเกิดการกำเนิดสัญญาณโดยเปลี่ยนตัวเก็บประจุ 3 ค่า ได้แก่  $0.2\text{ nF}$ ,  $0.5\text{ nF}$  และ  $1\text{ nF}$  โดยแสดงผลดังรูปที่ 4.5 พบว่าค่าความถี่ของการจำลองด้วยโปรแกรม PSPICE จะมีค่าต่ำกว่าค่าการคำนวณทางทฤษฎีซึ่งสอดคล้องกับการวิเคราะห์ผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแสและแรงดันจากขั้วอินพุตไปขั้วเอาต์พุตดังสมการที่ (3.68) และ (3.69) ในบทที่ 3 โดยค่าพารามิเตอร์ดังกล่าวนี้จากการจำลองผลด้วยโปรแกรม PSPICE ได้ค่าพารามิเตอร์  $\alpha_p$  เท่ากับ 0.951,  $\alpha_n$  เท่ากับ 0.969,  $\beta_1$  เท่ากับ 1.85,  $\beta_2$  เท่ากับ 1.86 และผลกระทบของค่าความจุแฝงและความต้านทานแฝงดังสมการที่ (3.89) และ (3.90) ในบทที่ 3

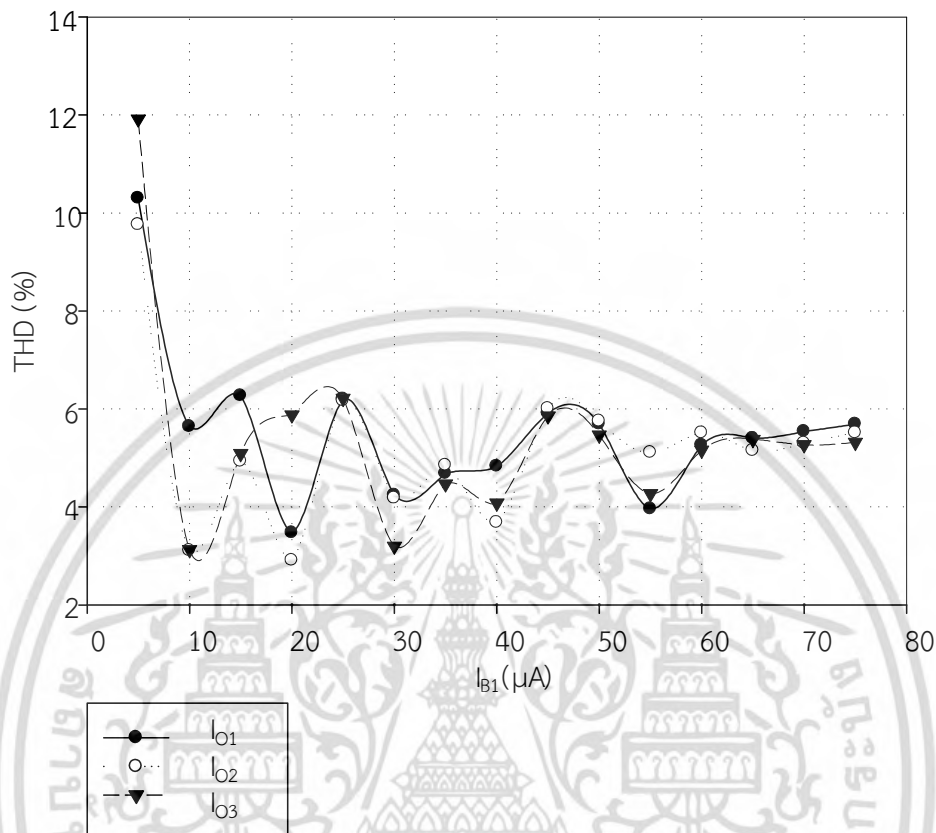
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ความถี่ของการกำเนิดสัญญาณ 3 เฟส เทียบกับการปรับค่ากระแส  $I_{B1}$  ที่ได้จากการจำลองผลและทางทฤษฎี

ในรูปที่ 4.6 เป็นการทดสอบหาค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมของวงจรกำเนิดสัญญาณไซน์หลายเฟสกรณี 3 เฟส ซึ่งมีเอาต์พุตด้วยกัน 3 เอาต์พุตคือ  $I_{O1}$ ,  $I_{O2}$  และ  $I_{O3}$  ทำการทดสอบด้วยตัวเก็บประจุค่า 0.5 nF ในการจำลองการทำงานของวงจรพบว่าค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมทั้ง 4 ค่า โดยเริ่มต้นจากกระแส  $I_B$  ที่ค่าต่ำจะพบว่าค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมจะมีค่าสูง แต่พอกระแสไบอัส  $I_{B1}$  เริ่มจ่ายค่าสูงขึ้น ค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมก็จะลดต่ำลงและเข้าสู่สภาวะปกติโดยผลการจำลองการทำงานของวงจรพบค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมที่ต่ำที่สุดนั้นด้วยการไบอัสกระแส  $I_{B1}$  ค่า 30  $\mu\text{A}$  พบค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมเท่ากับ 3.2 % ในรูปที่ 4.6 สังเกตว่าการปรับค่ากระแส  $I_{B1}$  ค่าตั้งแต่ 5  $\mu\text{A}$  ถึง 75  $\mu\text{A}$  ขณะเดียวกันก็ปรับค่ากระแส  $I_{B2}$  ตามไปด้วยเช่นกัน เพื่อให้วงจรสามารถกำเนิดความถี่และได้ค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมที่มีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

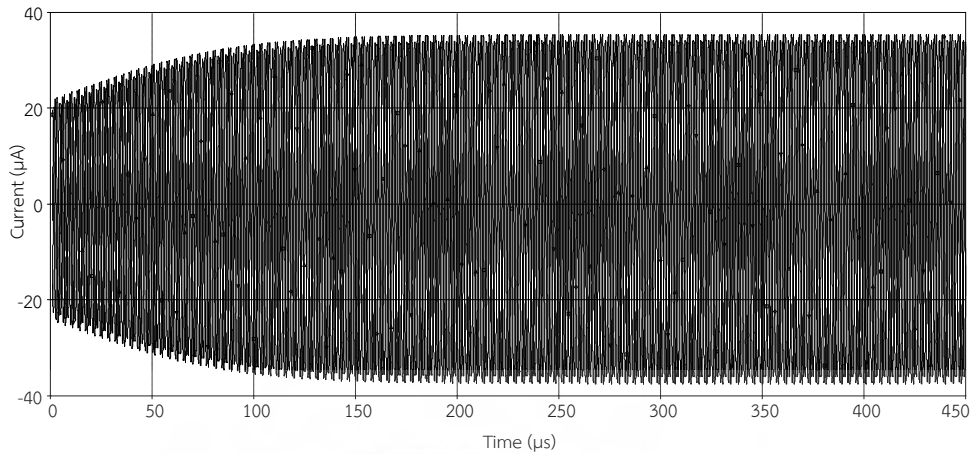
ค่าต่ำที่สุด วิธีการดังกล่าวเป็นวิธีการปรับเงื่อนไขและความถี่อิสระจากกันด้วยวิธีทางอเล็กทรอนิกส์ซึ่งได้สอดคล้องกับการวิเคราะห์ในบทที่ 3 ดังสมการที่ (3.51) และ (3.52)



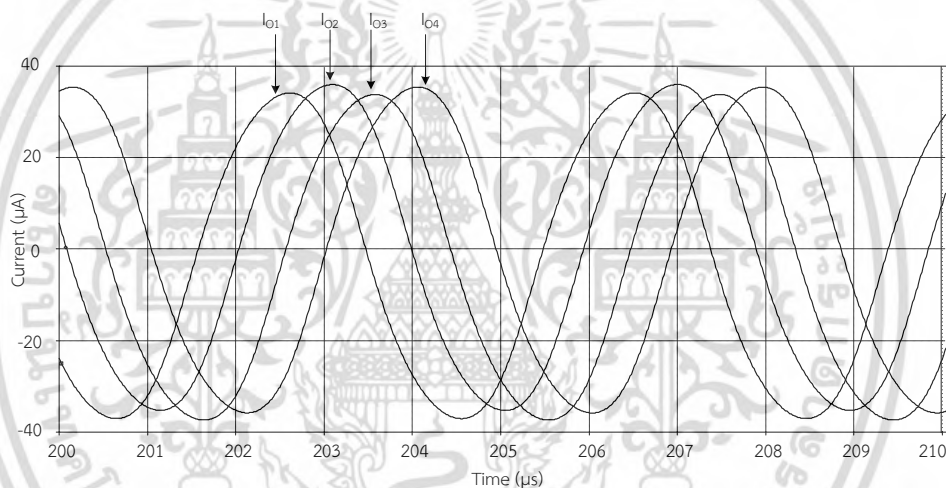
รูปที่ 4.6 การทดสอบหาค่า THD กรณี 3 เฟส ของกระแสเอาต์พุตเมื่อปรับค่ากระแส  $I_{B1}$

#### 4.1.2 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณหลายเฟสกรณี 4 เฟส

การปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณด้วยการปรับค่ากระแส  $I_{B1}$  และ  $I_{B2}$  ดังนี้  $I_{B1} = 20 \mu A$ ,  $I_{B2} = 57.70 \mu A$  และตัวเก็บประจุ  $C_1 = C_2 = C_3 = C_4 = C = 0.4 \text{ nF}$  ผลจากการจำลองการทำงานแสดงในรูปที่ 4.7 เป็นกระแสเอาต์พุตสถานะเริ่มต้นรูปที่ 4.8 เป็นกระแสเอาต์พุตของ  $I_{o1}$ ,  $I_{o2}$ ,  $I_{o3}$  และ  $I_{o4}$  ซึ่งมีสถานะอยู่ตัวรูปที่ 4.9 เป็นสเปกตรัมของสัญญาณโดยทำการวัดค่าความผิดพลาดทางฮาร์มอนิกสรวมที่ความถี่ในการกำเนิดสัญญาณเท่ากับ  $256.125 \text{ kHz}$  ของ  $I_{o1}$ ,  $I_{o2}$ ,  $I_{o3}$  และ  $I_{o4}$  มีค่าเท่ากับ 4.73%, 4.63%, 4.82%, และ 4.79% ตามลำดับ โดยผลทั้ง 4 เอาต์พุตมีค่าใกล้เคียงกันและเอาต์พุตทั้ง 4 เอาต์พุตของวงจรมีค่าอิมพีแดนซ์สูง โดยผลการจำลองด้วยโปรแกรม Pspice หาค่าเอาต์พุตอิมพีแดนซ์ของวงจรขยายคาสเคดความนำผลต่างกระแสดังรูปที่ 4.1 ได้ค่าเอาต์พุตอิมพีแดนซ์ที่ตำแหน่งขา  $I_{o1}$  เท่ากับ  $3.221 \text{ M}\Omega$  ตำแหน่งขา  $I_{o2}$  เท่ากับ  $3.220 \text{ M}\Omega$  ตำแหน่งขา  $I_{o3}$  เท่ากับ  $3.213 \text{ M}\Omega$  และตำแหน่งขา  $I_{o4}$  เท่ากับ  $3.232 \text{ M}\Omega$



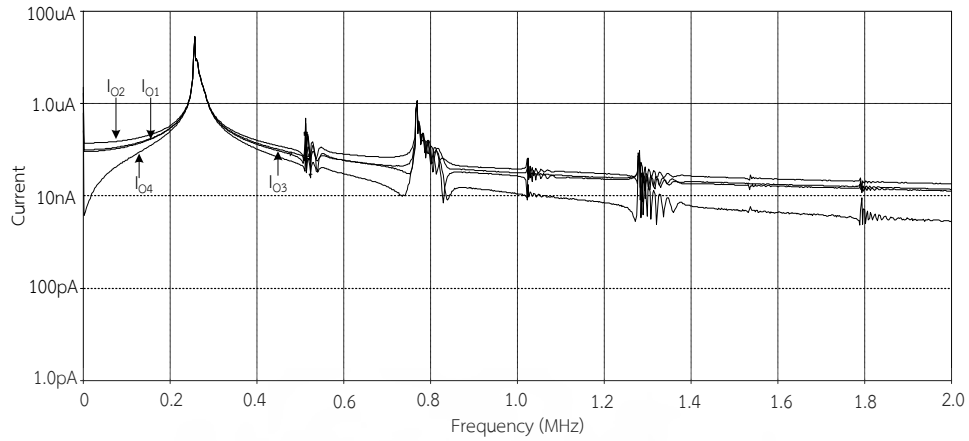
รูปที่ 4.7 ผลการจำลองวงจรกำเนิดสัญญาณหลายเฟสกรณี 4 เฟส



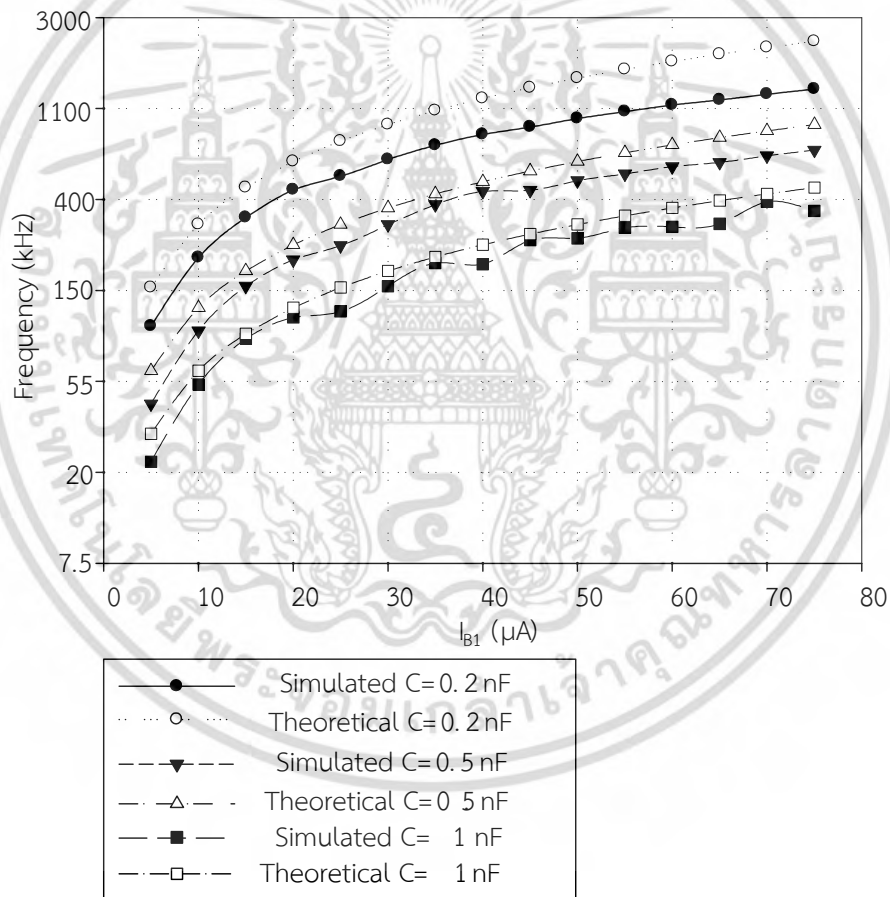
รูปที่ 4.8 ผลการจำลองวงจรกำเนิดสัญญาณในสถานะเอาต์พุตอยู่ตัวกรณี 4 เฟส

ผลการจำลองวงจรกำเนิดสัญญาณในสถานะเอาต์พุตอยู่ตัวกรณี 4 เฟสจะเห็นได้ว่าสัญญาณเอาต์พุต  $I_{01}$  และ สัญญาณเอาต์พุต  $I_{03}$  มีขนาดของสัญญาณที่ต่ำกว่าสัญญาณ  $I_{02}$  และสัญญาณ  $I_{04}$  เป็นเพราะผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแสและแรงดันจากขั้วอินพุตไปขั้วเอาต์พุตและผลกระทบของค่าความจุแฝงและความต้านทานแฝงจึงทำให้สัญญาณมีขนาดที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



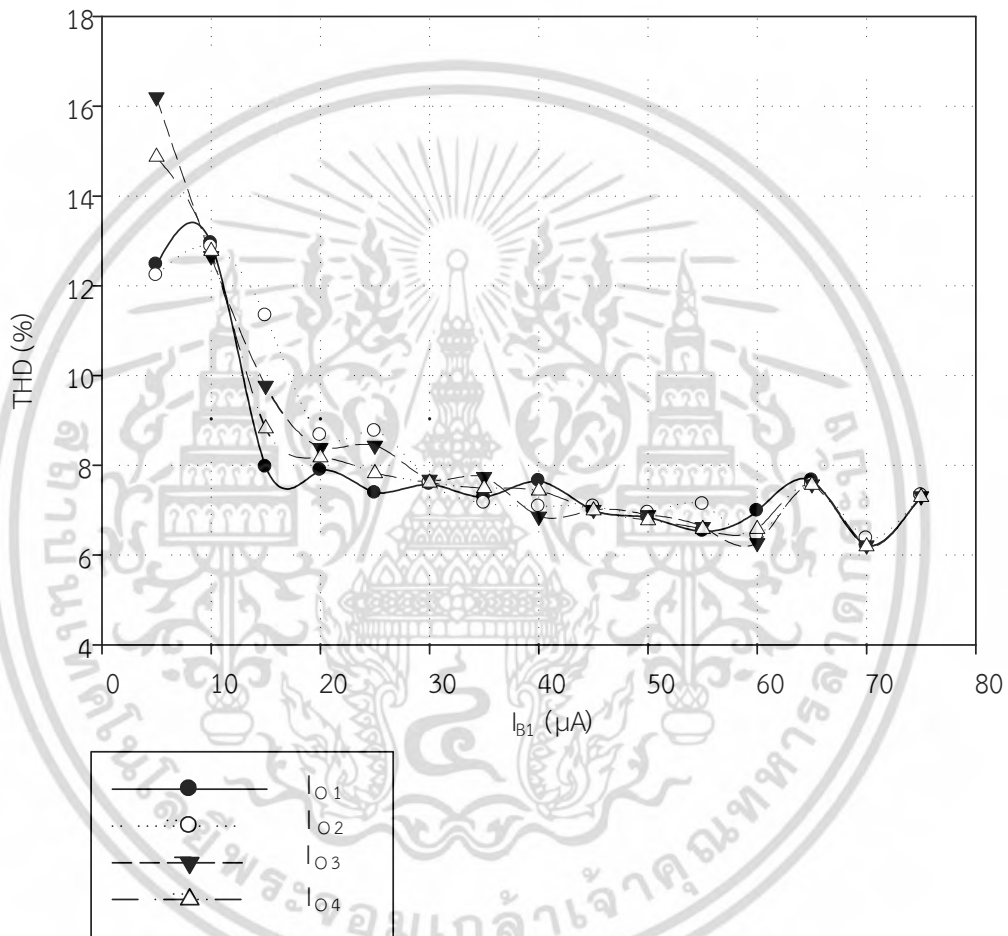
รูปที่ 4.9 สเปกตรัมผลการจำลองวงจรกำเนิดสัญญาณกรณี 4 เฟส



รูปที่ 4.10 ความถี่ของการกำเนิดสัญญาณกรณี 4 เฟสเมื่อปรับค่ากระแส  $I_{B1}$  จากการจำลองผลเปรียบเทียบกับทางทฤษฎี

นอกจากนี้ผู้วิจัยได้ทำการทดสอบความสัมพันธ์ของค่าความถี่ในการกำเนิดสัญญาณเมื่อปรับค่ากระแสไอส์  $I_{B1}$  ตั้งแต่ 5  $\mu\text{A}$  ถึง 75  $\mu\text{A}$  ในขณะที่  $I_{B2}$  ก็จะถูกปรับไปด้วยเช่นกันเพื่อให้วงจรเกิดเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำเนิดสัญญาณ โดยเปลี่ยนตัวเก็บประจุ 3 ค่า ได้แก่ 0.2 nF, 0.5 nF และ 1 nF โดยแสดงผลดังรูปที่ 4.6 พบว่าค่าความถี่ของการจำลองด้วยโปรแกรม PSPICE จะมีค่าต่ำกว่าค่าการคำนวณทางทฤษฎี ซึ่งสอดคล้องกับการวิเคราะห์ผลกระทบที่เกิดจากความผิดพลาดของการส่งผ่านกระแสและแรงดันจากขั้วอินพุตไปขั้วเอาต์พุตดังสมการที่ (3.68) และ (3.69) ในบทที่ 3 โดยค่าพารามิเตอร์ดังกล่าวนี้จากการจำลองผลด้วยโปรแกรม PSPICE ได้ค่าพารามิเตอร์  $\alpha_p$  เท่ากับ 0.951,  $\alpha_n$  เท่ากับ 0.969,  $\beta_1$  เท่ากับ 1.85,  $\beta_2$  เท่ากับ 1.86 และผลกระทบของค่าความจุแฝงและความต้านทานแฝงดังสมการที่ (3.89) และ (3.90) ในบทที่ 3



รูปที่ 4.11 การทดสอบหาค่า THDกรณี 4 เฟสของกระแสเอาต์พุต

ในรูปที่ 4.7 เป็นการทดสอบหาค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมของวงจรกำเนิดสัญญาณไซน์หลายเฟสกรณี 4 เฟสซึ่งมีเอาต์พุตด้วยกัน 4 เอาต์พุตคือ  $I_{O1}$ ,  $I_{O2}$ ,  $I_{O3}$  และ  $I_{O4}$  ทำการทดสอบด้วยตัวเก็บประจุค่า 1 nF ในการจำลองการทำงานของวงจรซึ่งพบว่าค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมทั้ง 4 ค่า โดยเริ่มต้นจากกระแส  $I_B$  ที่ค่าต่ำจะพบว่าค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมจะมีค่าสูง แต่พอกระแสไบอัส  $I_{B1}$  เริ่มจ่ายค่าสูงขึ้นค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมก็จะลดต่ำลงและเข้าสู่สภาวะปกติ โดยผลการจำลองการทำงานของวงจรพบค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมที่ต่ำที่สุดนั้นด้วยการไบอัสกระแส  $I_{B1}$  ค่า 60  $\mu A$  พบค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมเท่ากับ 6.27% ในเอกสารนี้... ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 สังเกตว่าการปรับค่ากระแส  $I_{B1}$  ค่าตั้งแต่ 5  $\mu\text{A}$  ถึง 75  $\mu\text{A}$  ขณะเดียวกันก็ปรับค่ากระแส  $I_{B2}$  ตามไปด้วยเช่นกัน เพื่อให้วงจรสามารถกำเนิดความถี่และได้ค่าความผิดเพี้ยนทางฮาร์มอนิกส์รวมที่มีค่าต่ำที่สุด วิธีการดังกล่าวเป็นวิธีการปรับเงื่อนไขและความถี่อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ซึ่งได้สอดคล้องกับการวิเคราะห์ ในบทที่ 3 ดังสมการที่ (3.51) และ (3.52)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปผล อภิปรายผล และข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสที่สามารถปรับเฟื้อนไขและความถี่ได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ โดยแนวคิดการออกแบบวงจรกำเนิดสัญญาณหลายเฟสโหมดกระแสกรณีที่เป็นเฟสที่จะประกอบไปด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสต่อกันแบบคาสเคดจำนวน  $n$  ชุด โดย  $n$  คือจำนวนเฟสที่ต้องการมีค่าตั้งแต่ 3 ขึ้นไป และกรณีที่เป็นเฟสคู่ประกอบไปด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสต่อกันแบบคาสเคดกันโดยยกเว้นส่วนสุดท้ายจะเป็นวงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสการต่อจำนวน  $n$  ชุด โดย  $n$  คือจำนวนเฟสที่ต้องการมีค่าตั้งแต่ 3 ขึ้นไป การออกแบบวงจรใช้ CDCTA เป็นอุปกรณ์แอกทีฟหลัก เริ่มต้นจากการศึกษาทฤษฎีหลักการของวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสและงานวิจัยที่เกี่ยวข้อง ที่มีผู้นำเสนอมาก่อนหน้าแล้วรวมทั้งหลักการและคุณสมบัติของวงจรรวมสำเร็จรูป CDCTA จากนั้นจึงได้ทำการออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอให้สามารถกำเนิดสัญญาณไซน์หลายเฟสได้โดยที่สามารถควบคุมเฟื้อนไขและความถี่กำเนิดสัญญาณ รวมถึงวิเคราะห์หาสมรรถนะของวงจรเมื่อ CDCTA ทำงานในกรณีเป็นอุดมคติ และไม่เป็นอุดมคติ ผลกระทบที่เกิดจากค่าความต้านทานแฝง ตัวเก็บประจุแฝงที่ขั้วอินพุตและเอาต์พุต ค่าความผิดพลาดของการส่งผ่านกระแสและแรงดันจากขั้วอินพุตไปเอาต์พุต สุดท้ายจึงนำวงจรที่ได้ไปทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE ผลที่ได้จากการทดสอบนำมาเปรียบเทียบกับผลในทางทฤษฎีที่ได้จากการคำนวณ จากนั้นจึงนำสมรรถนะของวงจรที่ได้มาเปรียบเทียบกับงานวิจัยที่เกี่ยวข้องที่ได้ศึกษามาผู้วิจัยจึงสรุปผล อภิปรายผล และมีข้อเสนอแนะของงานวิจัยดังต่อไปนี้

#### 5.1 สรุปผลการวิจัย

การทดสอบของวงจรกำเนิดสัญญาณหลายเฟสโหมดกระแสที่นำเสนอ ด้วยโครงสร้างของ CDCTA ได้แสดงในบทที่ 4 ซึ่งคุณสมบัติและสมรรถนะของวงจรที่ได้นั้น สามารถแก้ไขข้อจำกัดของงานวิจัยก่อนหน้าที่ได้ศึกษามา และถูกต้องตามหลักการเหตุผลที่ได้กล่าวไว้ในความเป็นมาและความสำคัญของปัญหา ตรงตามวัตถุประสงค์ที่ได้กล่าวในบทที่ 1 ในหัวข้อ 1.2 และการออกแบบเป็นไปตามกรอบแนวคิดในข้อ 1.3 อีกทั้งคุณสมบัติและสมรรถนะของวงจรที่ได้ก็อยู่ในขอบเขตการวิจัยที่กำหนดไว้ในข้อ 1.4 ดังมีรายละเอียดขั้นตอนและผลทดสอบโดยสรุปได้ดังนี้

การทดสอบผลผ่านการจำลองผลการทำงานด้วยโปรแกรม PSPICE วงจรใช้แหล่งจ่ายไฟฟ้ากระแสตรง  $\pm 2.5$  V การจำลองผลการทำงานของวงจรกำเนิดสัญญาณหลายเฟสโหมดกระแส

กรณี 3 เฟสการปรับเฟื้อนไขและความถี่ในการกำเนิดสัญญาณทำได้ด้วยปรับค่ากระแส  $I_{B1}$  และ  $I_{B2}$  ดังนี้  $I_{B1} = 10 \mu A$ ,  $I_{B2} = 40.65 \mu A$  ตัวเก็บประจุ  $C_1 = C_2 = C_3 = C = 0.4$  nF ความถี่ในการกำเนิดสัญญาณเท่ากับ 225.564 kHz ค่าความผิดพลาดทางฮาร์มอนิกส์รวมของ  $I_{O1}$ ,  $I_{O2}$  และ  $I_{O3}$  มีค่าเท่ากับ 3.31%, 3.73% และ 3.49 % ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณี4 เฟสการปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณด้วยการปรับค่ากระแส  $I_{B1} = 20 \mu A$  และ  $I_{B2} = 57.70 \mu A$  ตัวเก็บประจุ  $C_1 = C_2 = C_3 = C_4 = C = 0.4 \text{ nF}$  ผลจากการจำลองการทำงานค่าความผิดพลาดทางฮาร์มอนิกส์รวมที่ความถี่ในการกำเนิดสัญญาณเท่ากับ 256.125 kHz ของ  $I_{O1}$ ,  $I_{O2}$ ,  $I_{O3}$  และ  $I_{O4}$  มีค่าเท่ากับ 4.73%, 4.63%, 4.82% และ 4.79% ตามลำดับ

## 5.2 อภิปรายผลการวิจัย

จากการศึกษางานวิจัยที่มีผู้วิจัยไว้ก่อนหน้านี้ได้กล่าวถึงจุดเด่นและข้อจำกัดต่าง ๆ ของงานวิจัยที่ผ่านมาในบทที่ 1-2 เพื่อเปรียบเทียบจุดเด่นและข้อจำกัดงานวิจัยที่ผ่านมาผู้วิจัยได้เปรียบเทียบแสดงรายละเอียดในตารางที่ 5.1

ตารางที่ 5.1 ตารางเปรียบเทียบคุณสมบัติจุดเด่นและข้อจำกัดวงจรกำเนิดสัญญาณไซน์หลายเฟส โหมดกระแสที่นำเสนอกับงานวิจัยที่ผ่านมา

เอกสารอ้างอิงชื่อผู้ แต่งปี และหน้าที่นำเสนอ	เทคนิคการ ออกแบบ	อุปกรณ์ แอคทีฟ	จำนวน อุปกรณ์ แอค ทีฟ/เฟส	จำ นวน R+C	ไม่ ต้องการ วงจร ขยาย เพิ่มเติม	ตัวเก็บ ประจุ แบบต่อ ลง กราวด์	ควบคุม ด้วยวิธี อิเล็กทรอนิกส์	โหมด กระแส
Skotis and Psychalinos,2010 : 1178-1181	Lossy integrator	CCII	1	2+1	x	✓	x	x
Abuelma'Atti, 1998 : 881-885	Lossy integrator	CCCII	1	0+2	✓	✓	✓	x
Loescharataramdee, et.al. 2004 : 59-63	Lossy integrator	CCCII	1	1+1	x	✓	✓	✓
Tangsrirat and Tanjaroen, 2008 : 81-93	Lossy integrator	CDTA	1	0+1	x	✓	✓	✓
Tangsrirat,et.al.,200 9 :616-622	Allpass filter	CDTA	2	0+1	x	x	✓	✓
Jaikla,et.al., 2010 : 811-816	Allpass filter	CDTA	1	2+1	✓	x	✓	✓
Klahan,et.al., 2004 : 725-728	Losy integrator	CDBA	1	2+1	x	✓	x	x
Wu,et.al., 1995 : 37- 40	Losy integrator	CFOA	1	2+0	✓	*	x	x
Uttaphut, 2012 : 291-295	Lossy integrator	CCCDT A	1	0+1	✓	✓	✓	✓
Klahan,et.al., 2004 : 725-728	Losy integrator	CDBA	1	2+1	x	✓	x	x
Wu,et.al., 1995 : 37- 40	Losy integrator	CFOA	1	2+0	✓	*	x	x

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 (ต่อ)

เอกสารอ้างอิงชื่อผู้ แต่งปี และหน้าที่นำเสนอ	เทคนิคการ ออกแบบ	อุปกรณ์ แอกทีฟ	จำนวน อุปกรณ์ แอก ทีฟ/เฟส	จำ นวน R+C	ไม่ ต้องการ วงจ รขยาย เพิ่มเติม	ตัวเก็บ ประจุ แบบต่อ ลง กราวนด์	ควบคุม ด้วยวิธี อิเล็กทรอนิกส์	โหมด กระแส
Uttaphut, 2012 : 291-295	Lossy integrator	CCCDT A	1	0+1	✓	✓	✓	✓
Kumngern, 2010 : 188-191	Lossy integrator	CCCDT A	1	0+1	✓	✓	✓	✓
Jaikla and Prommee, 2011 : 594-599	Allpass filter	CCCDT A	1	1+1	✓	✓	✓	✓
งานวิจัยนี้	Lossy integrator	CDCTA	1	0+1	✓	✓	✓	✓

\* ไม่ใช่ตัวเก็บประจุจากภายนอก

จากตารางการเปรียบเทียบคุณสมบัติซึ่งเป็นจุดเด่นของวงจรถ่ายสัญญาณไซน์หลายเฟสโหมดกระแสที่สามารถปรับเฟสและความถี่ได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ในงานวิจัยนี้และงานวิจัยก่อนหน้า สามารถสรุปจุดเด่นได้ดังนี้คือ

5.2.1 วงจรถ่ายสัญญาณสามารถให้กำเนิดสัญญาณไซน์หลายเฟสทั้งเฟสคี่(Odd Phase) และเฟสคู่ (Even phase) ตั้งแต่ 3 เฟสขึ้นไป

5.2.2 วงจรถ่ายสัญญาณไซน์หลายเฟสที่ออกแบบโดยใช้ CDCTA เป็นอุปกรณ์แอกทีฟจำนวน 1 ตัวและตัวเก็บประจุแบบต่อลงกราวนด์ 1 ตัวต่อสัญญาณ 1 เฟส

5.2.3 สามารถควบคุมเฟสในการกำเนิดสัญญาณได้อิสระจากความถี่ในการกำเนิดสัญญาณด้วยวิธีการทางอิเล็กทรอนิกส์

5.2.4 วงจรทำงานในโหมดกระแส

5.2.5 วงจรใช้ตัวเก็บประจุที่ต่อลงกราวนด์ทั้งหมด

ดังนั้นจึงยืนยันได้ว่างานวิจัยนี้สามารถแก้ไขข้อจำกัดต่างๆของงานวิจัยก่อนหน้าที่ได้ศึกษามาได้แสดงในตารางที่ 5.1 วงจรที่ออกแบบสามารถนำไปพัฒนาใช้งานในภาคอุตสาหกรรมการผลิตวงจรรวม

### 5.3 ข้อเสนอแนะในงานวิจัย

จากการจำลองการทำงานของวงจรถ่ายสัญญาณไซน์หลายเฟสโหมดกระแสที่สามารถปรับเฟสและความถี่ได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ที่นำเสนอในบทที่ 4 ของงานวิจัยฉบับนี้พบว่าวงจรมีประเด็นที่น่าสนใจอันเป็นแนวทางในการวิจัยและพัฒนาจรถ่ายสัญญาณไซน์หลายเฟสโหมดกระแสดังต่อไปนี้

ประการที่แรกควรออกแบบวงจรถ่ายสัญญาณให้สามารถปรับเฟสและความถี่ได้อย่างอิสระจากกันให้เป็นแบบสมบูรณ์ที่สุด ด้วยการหาสมการคุณลักษณะสมบัติที่ได้สมการเฟสและเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการความถี่การกำเนิดสัญญาณที่ปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์นั้น ปรับค่าแบบอิเล็กทรอนิกส์ อีกระจากันแบบไม่มีความเกี่ยวข้องกันระหว่างเงื่อนไขและความถี่การกำเนิดสัญญาณ

ประการที่สองควรออกแบบพัฒนาให้สามารถกำเนิดสัญญาณได้ประสิทธิภาพดีทุกความถี่ที่ใช้ งานและพัฒนาวงจรแก้ไขข้อจำกัดของวงจรให้สามารถกำเนิดสัญญาณที่ความถี่ได้สูงขึ้นและมีค่าความผิดเพี้ยนทางฮาร์มอนิกส์รวมต่ำ ด้วยการใช้เทคโนโลยีซีมอสเข้ามาในกระบวนการออกแบบซึ่งส่งผลให้กินไฟเลี้ยงต่ำชิปมีขนาดเล็กลง

ผลงานที่ได้จากการวิจัยนี้ควรจะมีการนำไปพัฒนาต่อเพื่อให้เกิดประโยชน์ต่ออุตสาหกรรมอิเล็กทรอนิกส์และโทรคมนาคมภายในประเทศและการอาชีวศึกษาต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

- จิรสุดา เกษร. 2542. “วงจรรองความถี่และวงจรรอสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์.”  
วิศวกรรมศาสตร์มหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. วิศวกรรมศาสตร์, สถาบัน  
เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- จिरศักดิ์ ชาญวุฒิชัยธรรม. 2555. “การออกแบบวงจรถูกกำเนิดสัญญาณไซน์โดยใช้วงจรรายพานกระแส  
ชนิดมีอัตราขยายกระแส.” วิศวกรรมศาสตร์มหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า.  
วิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- ศุภวัฒน์ ลาวัญย์วิสุทธิ และมนตรี ศิริปรัชญานันท์. 2552. “วงจรถูกกำเนิดสัญญาณรูปคลื่นไซน์แบบ  
หลายเฟสโหมดกระแสที่ควบคุมด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้อุปกรณ์แอคทีฟเพียงอย่าง  
เดียว.” หน้า 959-962. การประชุมวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 32  
สาขาวิศวกรรมไฟฟ้า. กรุงเทพฯ : มหาวิทยาลัยมหิดล.
- สุเมธี พิสิฐเฉลิมพงศ์. 2550. “การสังเคราะห์วงจรรอสซิลเลเตอร์รูปคลื่นไซน์.” วิศวกรรมศาสตร์  
มหาบัณฑิต สาขาวิศวกรรมระบบควบคุม. วิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอม  
เกล้าเจ้าคุณทหารลาดกระบัง.
- แสงระวี ตั้งกุลบริบูรณ์. 2545. “วงจรถูกกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการ  
อิเล็กทรอนิกส์.” วิศวกรรมศาสตร์มหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า.  
วิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- เสถียร ป่าคู่. 2554. “การออกแบบวงจรรอสซิลเลเตอร์โหมดกระแส.” วิศวกรรมศาสตร์มหาบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม. วิศวกรรมศาสตร์, สถาบันเทคโนโลยี  
พระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- Abuelma'atti, M.T. and Al-Qahtani, M.A. 1998. “A new current- controlled  
multiphase sinusoidal oscillator using translinear current conveyor.” *IEEE  
Transactions on Circuits and Systems*. 45(7) : 881-885.
- Abuelma'Atti, M.T. 1994. “Current-mode multiphase oscillator using current  
followers.” *Microelectronics Journal*. 25(6) : 457-461.
- Dixit, V.K. ,Gupta ,R. and Pal, K. 2013. “Multi-phase Sinusoidal Oscillators Using Dual  
Output CCII’s” *International Conference on Signal Processing, Computing  
and Control (ISPCC)*. 978-901.
- Hui Xi, Y. Liu, Q. and Lj, H. 2006. “Design of Multiphase Sinusoidal Oscillator based
- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

on CCCII.” **The Sixth World Congress on Intelligent Control and Automation (WCICA)**. 4960-4962.

- Jun, X. Chunhun, W. and Jie, J. 2013. “Current Differencing Cascaded Transconductance Amplifier (CDCTA) and Its Applications on Current-Mode nth-Order Filters.” **Circuits Systems and Signal Processing**. 32(5) : 2047-2063.
- Klahan, K., Tangsrirat, W. and Surakamponorn, W. 2004. “Realization of multiphase sinusoidal oscillator using CDBAs.” **Asia-Pacific Conference on Circuits and Systems**. 725-728.
- Kumngern, M. and Dejhan, K. 2009. “Multiphase Sinusoidal Oscillators Using Operational Transconductance Amplifier.” **Thammasat International Journal Of Science and Technology**. 14(1) : 82-94.
- Loescharataramdee, C., Kiranon, W., Sangpisit, W. and Yadum, W. 2001. “Multiphase sinusoidal oscillators using translinear current conveyors and only grounded passive components.” **Proceedings of the 33rd Southeastern Symposium on System Theory Theory**. 59-63.
- Minhaj, N. 2009. “Multiphase Mixed-mode sinusoidal oscillator using second-generation multioutput current-controlled current conveyor.” **International Journal of Recent Trends in Engineering**. 1(3) : 297-300.
- Pisitthalermpong, S., Tangsrirat, W. and Surakamponorn, W. 2006. “CDBA-base Multiphase Sinusoidal Oscillator Using Grounded Capacitors.” **International Joint Conference SICE-ICASE**. 5762-5765.
- Prommee, P., Somdunyanok, M. and Angkeaw, K. 2009. “CCCII-based Multiphase Sinusoidal Oscillator Employing High-pass Sections.” **International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)**. 530-533.
- Pulsub, D. and Surakamponorn, W. 2007. “Dual-mode Multiphase Sinusoidal Oscillator using CDBAs.” **International Conference on Electrical**

**Engineering/Electronics, Computer, Telecommunications and  
Information Technology (ECTI-CON). 45-52.**

- Sagbag, M., Engin Ayten, U., Herencsar, N. and Minaei, S. 2012. "Voltage-Mode Multiphase Sinusoidal Oscillators Using CBTAs." **International Conference on Telecommunications and Signal Processing (TSP).** 421-425.
- Souliotis, G. and Psychalinos, C. 2009. "Electronically Controlled Multiphase Sinusoidal Oscillators Using Current Amplifier." **International Journal Of Circuit Theory And Applications.** 37(1) : 43-52.
- Skotis, G D. and Psychalinos, C. 2010. "Multiphase Sinusoidal Oscillators Using Second Generation Current Conveyors." **International Journal of Electronics and Communications (AEU).** 64(12) : 1178-1181.
- Tangsrirat, W. and Tanjaroen, W. 2008. "Current-Mode Multiphase Sinusoidal Oscillator Using Current Differencing Transconductance Amplifiers." **Circuits, Systems, and Signal Processing.** 27(1) : 81-93.
- Tangsrirat, W., Tanjaroen, W. and Pukkalanun, T. 2009. "Current-Mode Multiphase Sinusoidal Oscillator Using CDTA-Based Allpass Sections." **International Journal of Electronics and Communications (AEU).** 63(7) : 616-622.
- Toumazou, C., Lidgey, F.J. and Haigh, D.G. 1990. "Analogue IC Design: The Current-Mode Approach." **Peter Peregrinus** : London.
- Vavra, J. and Bajer, J. 2011. "Current-Mode Multiphase Sinusoidal Oscillator Based on Current Differencing Units." **International Conference on Electrical and Electronics Engineering (ELECO).** 353-357.
- Vosper, J., Deloughry, R. and Wilson, B. 2005. "Multiphase Active-RC Sinusoidal Oscillators Incorporating Lowpass And Allpass Sections." **European Conference on Circuit Theory and Design.** II/27-II30.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



คำสั่งคณะกรรมการคุรุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ที่ ๒๕๓ / ๒๕๕๗

เรื่อง แต่งตั้งคณะกรรมการที่ปรึกษาวิทยานิพนธ์ คณะกรรมการพิจารณาหัวข้อและ  
เค้าโครงวิทยานิพนธ์และคณะกรรมการสอบสำรอง ของนายสมศักดิ์ ตันดี

เพื่อให้การเรียบเรียงวิทยานิพนธ์ นายสมศักดิ์ ตันดี รหัสประจำตัว 53630636 หลักสูตรครุ  
ศาสตร์อุตสาหกรรมมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร เป็นไปด้วยความเรียบร้อยและ  
ประสิทธิภาพจึงแต่งตั้งคณะกรรมการเพื่อปรึกษาและพิจารณาหัวข้อและเค้าโครงวิทยานิพนธ์ ดังต่อไปนี้

1. คณะกรรมการที่ปรึกษาวิทยานิพนธ์
 

ดร.วินัย	ใจกล้า	อาจารย์ที่ปรึกษาวิทยานิพนธ์
รศ.ดร.พีระวุฒิ	สุวรรณจันทร์	อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม
  2. คณะกรรมการพิจารณาหัวข้อและเค้าโครงวิทยานิพนธ์
 

รศ.ดร.วิสุทธิ	สุนทรกนกพงศ์	ประธานกรรมการ
ดร.วินัย	ใจกล้า	กรรมการ
รศ.ดร.พีระวุฒิ	สุวรรณจันทร์	กรรมการ
รศ.ปิยะ	ศุภวราสุวัฒน์	กรรมการ
ผศ.ดร.ศุภวัฒน์	ลาวัณย์วิสุทธิ	กรรมการ (กรรมการภายนอก)
  3. คณะกรรมการสอบสำรอง
 

นอ.ดร.วิระชัย	เชาว์กำเนิด	กรรมการ (อาจารย์บัณฑิตพิเศษ)
ดร.ไพบุลย์	พวงวงศ์ตระกูล	กรรมการ (อาจารย์บัณฑิตประจำ)
- ทั้งนี้ ตั้งแต่บัดนี้เป็นต้นไป

สั่ง ณ วันที่ ๒๖ พฤษภาคม พ.ศ. ๒๕๕๗

(รองศาสตราจารย์ปิยะ ศุภวราสุวัฒน์)  
รองคณบดีกำกับดูแลงานด้านบริหารและแผนงาน  
รักษาการแทนคณบดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ประกาศคณะกรรมการอุดมศึกษา  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
เรื่อง ผลการพิจารณาหัวข้อและเค้าโครงวิทยานิพนธ์

คณะกรรมการอุดมศึกษา โดยความเห็นชอบของคณะกรรมการพิจารณาหัวข้อและเค้าโครงวิทยานิพนธ์ ขอประกาศรายชื่อหัวข้อและเค้าโครงวิทยานิพนธ์ หลักสูตรครุศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร ซึ่งได้รับอนุมัติเมื่อวันที่ 30 มิถุนายน 2557 ให้ดำเนินการดังนี้

นายสมศักดิ์ ตันติ รหัสประจำตัว 53630636 ให้ทำวิทยานิพนธ์เรื่อง “การออกแบบวงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดกระแสที่สามารถปรับเงื่อนไขและความถี่ได้อิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้ CDCTA (Design of Electronic Adjustable Current-Mode Multiphase Sinusoidal Oscillators with Independent Control of CO and FO Using CDCTA)” โดยมี ดร.วินัย ไจกล้า เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ และ รศ.ดร.พีระวุฒิ สุวรรณจันทร์ เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

ทั้งนี้ให้นักศึกษาค้นคว้าและเขียนวิทยานิพนธ์ โดยปรึกษากับอาจารย์ที่ปรึกษาวิทยานิพนธ์ให้เสร็จสิ้นภายในเวลาที่กำหนดในระเบียบของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประกาศ ณ วันที่ 1 กรกฎาคม พ.ศ. 2557

(รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์)

คณบดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ-สกุล	นายสมศักดิ์ ต้นดี
วัน-เดือน-ปีเกิด	11 มิ.ย. 2521
สถานที่เกิด	จังหวัด น่าน
ที่อยู่ปัจจุบัน	บ้านเลขที่ 88 หมู่ 7 ตำบลเปือ อำเภอเขียงกลาง จังหวัดน่าน 55120
ประวัติการศึกษา	ปีการศึกษา 2541 สำเร็จการศึกษาประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) สาขาอิเล็กทรอนิกส์อุตสาหกรรม วิทยาลัยเทคนิคน่าน ปีการศึกษา 2543 สำเร็จการศึกษาประกาศนียบัตรวิชาชีพครูเทคนิคชั้นสูง (ปทส.) วิชาเอกเทคนิคไฟฟ้าสื่อสาร สถาบันเทคโนโลยีปทุมวัน ปีการศึกษา 2557 สำเร็จการศึกษาหลักสูตรครุศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	อาจารย์อัตราจ้างแผนกอิเล็กทรอนิกส์ วิทยาลัยเทคนิคน่าน พ.ศ. 2543-2545 อาจารย์อัตราจ้างแผนกอิเล็กทรอนิกส์ วิทยาลัยสารพัดช่างน่าน พ.ศ. 2546-2549 ครูผู้ช่วย,ครู คศ.1 สาขางานไฟฟ้ากำลัง วิทยาลัยการอาชีพขามเฒ่าราษฎร์บุรี พ.ศ. 2550-2553 ครู คศ.1 สาขางานอิเล็กทรอนิกส์ วิทยาลัยการอาชีพบัว พ.ศ. 2555-ปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้