

# วงจรถ้าเนิดสัญญาณไซน์หลายเฟสด้วยโครงสร้าง

## ดิฟเฟอเรนชิเอเตอร์โดยใช้ CCCII

### Multiphase Sinusoidal Oscillator Differentiator-based Using CCCIIs

มนตรี สมดุลยกันก \* จตุพล จวนสง \*\* พิพัฒน์ พรหมมี \*\* และ กอบชัย เดชหาญ \*\*

\* ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

\*\* ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

#### บทคัดย่อ

บทความนี้นำเสนอ วงจรถ้าเนิดสัญญาณไซน์หลายเฟสโดยใช้วงจรถ้ายพานกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซิมอสและตัวเก็บประจุแบบต่อลงกราวด์ วงจรถ้าเนิดสัญญาณที่นำเสนออาศัยโครงสร้างดิฟเฟอเรนชิเอเตอร์แบบสูญเสียต่อคาสเคดกัน  $n$  ชุด จากหลักการดังกล่าวทำให้วงจรถ้ายสามารถปรับค่าความถี่ได้ทางอิเล็กทรอนิกส์โดยไม่กระทบเงื่อนไขการออสซิลเลท มีผลทำให้ค่ากระแส และแรงดันเอาต์พุตของแต่ละเฟสต่างกัน  $360^\circ/n$  วงจรถ้าเนิดความถี่อันดับสามถูกนำมาเป็นตัวอย่างเพื่อยืนยันการทำงานให้สอดคล้องกันกับทางทฤษฎี มีค่าความเพี้ยนรวมทางฮาร์โมนิกต่ำประมาณ 0.9 % คุณสมบัติของวงจรถ้ายที่นำเสนอสามารถยืนยันการทำงานได้เป็นอย่างดีด้วยโปรแกรม PSpice

**คำสำคัญ:** ถ้าเนิดสัญญาณไซน์หลายเฟส, ดิฟเฟอเรนชิเอเตอร์แบบสูญเสีย, วงจรถ้ายพานกระแสหลายเอาต์พุตแบบซิมอส

#### Abstract

This paper proposed multiphase sinusoidal oscillator using CMOS Multiple Output Current controlled Current Conveyors (CMOS MO-CCCII) and a grounded capacitor. The paper proposed is composed of  $n$ -cascaded lossy differentiators for each phase. The oscillation frequency can be tuned by electronically without affecting condition of oscillation. Multiphase sinusoidal current and voltage output can be obtained with  $360^\circ/n$ . Third-order oscillator has been raised for confirm the theoretical agreement. Low-harmonic distortion of achieved sinusoidal output about 0.9 % is obtained. The performances are carried out by PSpice for confirm its attractive characteristics.

**Key words:** Multiphase Sinusoidal Oscillator, Lossy Differentiator, CMOS MO-CCCII

#### 1. บทนำ

วงจรถ้าเนิดสัญญาณไซน์หลายเฟส สามารถประยุกต์ได้มากมายในระบบสื่อสาร ระบบการประมวลผลสัญญาณระบบควบคุม ที่ผ่านมามีการสังเคราะห์วงจรถ้าเนิดสัญญาณไซน์รูปแบบแรงดันและกระแส [1-5] ที่ใช้ฟังก์ชัน

ลูกกลับอันดับสองที่มีแกนเป็นหนึ่ง ถูกต่อร่วมกับอุปกรณ์พาสซีฟ [1] การนำแรงดันมาควบคุมความถี่ที่ใช้โอทีเอ [2] มีการออกแบบวงจรถ้าเนิดสัญญาณรูปแบบกระแสที่ใช้วิธีการของวงจรถ้าตามกระแส (CF) ร่วมกับอุปกรณ์พาสซีฟ [3] มีการชดเชยโพลของวงจรถ้าออปแอมป์ (OA) รูปแบบกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ส่วนบุคคลเท่านั้น ไม่สามารถเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[4] และใช้หลักการวางจรรยาบรรณกระแส (CCII) ต่อร่วมกับอุปกรณ์พาสซีฟรูปแบบกระแส [5]

วงจรกำเนิดสัญญาณไซน์ [6-15] ที่นำเสนอทั้งหมดใช้โครงสร้างของอินทิเกรเตอร์เป็นหลัก โดยหลักการคล้ายกับวงจรรองความถี่ต่ำผ่าน ทำให้อัตราขยายเชิงความถี่สูงมักไม่เสถียรและในย่านความถี่สูงอัตราขยายก็จะลดลง เมื่อนำมาสร้างเป็นวงจรถูกกำเนิดสัญญาณ ก็จะเกิดการลดลงของอัตราขยายที่ความถี่สูงขึ้น และแบนด์วิดท์ของอุปกรณ์แอกทิฟที่ใช้มีคุณสมบัติคล้ายวงจรรองความถี่ต่ำผ่าน จึงส่งผลทำให้ลูปลเกนที่ได้มีค่าต่ำลง ทำให้เงื่อนไขการออสซิลเลทไม่เกิดขึ้น หรืออีกนัยหนึ่งต้องปรับอัตราขยายใหม่เพื่อให้เกิดการออสซิลเลท ได้ตามที่กำหนดในย่านความถี่ที่สูงขึ้น แต่สำหรับวงจรถูกกำเนิดสัญญาณนั้น จะทำงานคล้ายกับวงจรรองความถี่สูงผ่าน ซึ่งในแง่ของความถี่สูงอัตราขยายจะสูงขึ้น เพื่อชดเชยการตอบสนองทางความถี่ของอุปกรณ์แอกทิฟ เมื่อนำมาสร้างเป็นวงจรถูกกำเนิดสัญญาณ ทำให้ลูปลเกนที่ได้มีความเสถียรมากขึ้นในขณะที่ความถี่สูงขึ้น

บทความนี้นำเสนอ วงจรถูกกำเนิดสัญญาณไซน์หลายเฟส (Multiphase Sinusoidal Oscillator: MSO) โดยใช้วงจรสายพานกระแสควบคุมด้วยกระแสชนิดหลายเอาต์พุตแบบซีมอส (CMOS Multiple-Output CCCII: CMOS MO-CCII) อาศัยโครงสร้างดิฟเฟอเรนเชียลที่เกนเป็นลบ โดยมีการเลื่อนเฟสในลูปลเกนของวงจรถูกกำเนิดความถี่  $n$  ชุด มีผลทำให้การป้อนกลับแบบลบ และความถี่ของการกำเนิดสัญญาณให้ค่าที่ถูกต้องตามหลักการทางทฤษฎี อีกทั้งมีค่าความเพี้ยนรวมทางฮาร์มอนิกต่ำ ทั้งนี้วงจรถูกกำเนิดสัญญาณที่นำเสนอ มีลักษณะเด่น คือ

- วงจรที่นำเสนอ มีโครงสร้างง่าย ไม่ซับซ้อน และใช้อุปกรณ์แอกทิฟน้อยเทียบกับการกำเนิดสัญญาณต่อเฟส
- วงจรที่นำเสนอ ใช้วงจรถูกกำเนิดสัญญาณทำให้การตอบสนองทางความถี่ของการกำเนิดสัญญาณมีค่าสูง
- วงจรที่นำเสนอ ปรับค่าความถี่ของการออสซิลเลทด้วยวิธีทางอิเล็กทรอนิกส์ โดยปรับจากระแสไบอัสซึ่งไม่มีผลกระทบกับเงื่อนไขของวงจรออสซิลเลท
- วงจรที่นำเสนอ ถูกแสดงผลจำลองการทำงานได้ทั้งรูปแบบแรงดันและรูปแบบกระแส

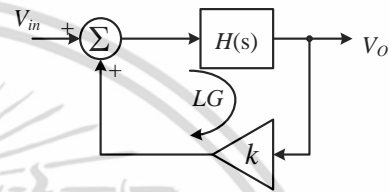
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรที่นำเสนอ ตัวเก็บประจุถูกต่อลงกราวด์โดยไม่ต่ออุปกรณ์จากภายนอก จึงเหมาะกับการทำเป็นวงจรรวม

## 2. ทฤษฎีและหลักการ

### 2.1 หลักการกำเนิดสัญญาณ

หลักการกำเนิดสัญญาณไซน์กรณีนี ( $v_{in}=0$ ) อธิบายด้วยบล็อกไดอะแกรมของระบบป้อนกลับแบบบวก ดังรูปที่ 1 ซึ่งมีสมการส่งผ่านแรงดัน ดังสมการที่ (1) โดยเงื่อนไขการกำเนิดสัญญาณต้องกำหนดให้ลูปลเกน (LG) มีค่าเป็นหนึ่ง

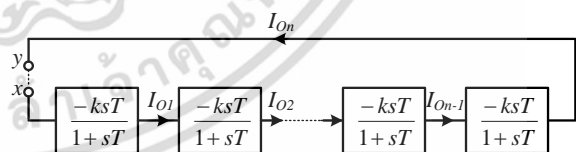


รูปที่ 1 บล็อกไดอะแกรมของระบบป้อนกลับแบบบวก

$$\frac{V_o}{V_{in}} = \frac{H(s)}{1 - kH(s)} = \frac{H(s)}{1 - LG} \quad (1)$$

### 2.2 วงจรถูกกำเนิดสัญญาณแบบสูญเสียต่อคาสเคด

โครงสร้างการกำเนิดสัญญาณไซน์  $n$  ชุด ดังรูปที่ 2 ประกอบด้วยสมการส่งผ่านอันดับหนึ่งของวงจรถูกกำเนิดสัญญาณแบบสูญเสียที่มีเกนเป็นลบ ดังสมการที่ (2) ที่ต่อแบบคาสเคดกัน  $n$  ชุด และลูปลเกนที่ได้มีค่า ดังสมการที่ (3.1) และ (3.2) ตามลำดับ



รูปที่ 2 วงจรถูกกำเนิดสัญญาณแบบสูญเสียต่อคาสเคดกันจำนวน  $n$  ชุด

$$\frac{I_o}{I_i} = \left( \frac{-ksT}{1 + sT} \right) \quad (2)$$

$$LG = \left( \frac{-ksT}{1 + sT} \right)^n = 1 \quad (3.1)$$

$$(1 + sT)^n + (-1)^{n+1} (ksT)^n = 0 \quad (3.2)$$

การหาค่าสมการที่ (3) ต้องกำหนดให้กำลังเป็นเลขคี่ เช่น  $(n \geq 3)$  ค่าจำนวนจริงและจำนวนจินตภาพมีค่าเป็น 0 ด้วย ตัวแปร  $k$  และ  $\omega_0$  หาได้จากจำนวน  $n$  ชุด โดยค่าของแอมพลิจูดจะเท่ากันทุกตัวแต่มีเฟสต่างกัน  $360^\circ/n$

จากรูปที่ 2 สมมติให้  $n = 3$  สมการที่ (3) สามารถเขียนขึ้นใหม่เพื่ออธิบายการกำเนิดสัญญาณ 3 เฟสได้เป็น

$$(1 + sT)_{s=j\omega_0}^3 + (ksT)_{s=j\omega_0}^3 = 0 \quad (4)$$

เทียบสัมประสิทธิ์จำนวนจริงและจำนวนจินตภาพให้ มีค่าเป็นศูนย์ ดังนี้

$$1 - 3(\omega_0 T)^2 = 0 \quad (5)$$

$$\text{และ } j\omega_0 T [3 - (1+k^3)(\omega_0 T)^2] = 0 \quad (6)$$

จากสมการที่ (5) ความถี่ที่กำเนิดได้มีค่าเป็น

$$\omega_0 = \frac{1}{\sqrt{3}T} \quad (7)$$

จากสมการที่ (6) เงื่อนไขของการกำเนิดสัญญาณถูกกำหนดโดย

$$3 - \left(\frac{1+k^3}{3}\right) = 0 \quad (8)$$

$$\text{หรือ } k = 2 \quad (9)$$

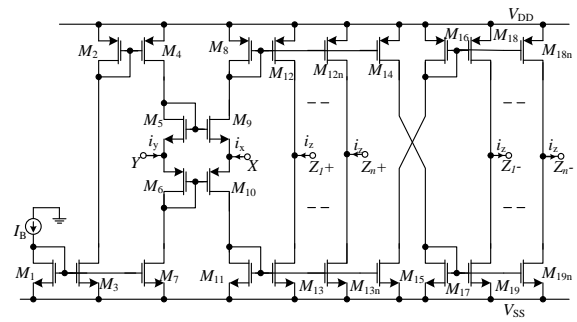
การต่อภาคของวงจรดิฟเฟอเรนเชียลเฟอเรนซีออเดอร์ ตรีนิที่  $n$  เป็นเลขคี่ ซึ่งค่าความถี่และเงื่อนไขการกำเนิดสัญญาณเมื่อ  $n = 3, 5, 7, \dots$  (ดังตารางที่ 1) พบว่าความถี่ของการกำเนิดสัญญาณจะเพิ่มขึ้นอย่างเป็นลำดับว่าตรีนิที่  $n$  มีค่าสูงขึ้น

ตารางที่ 1 ความถี่การกำเนิดสัญญาณจากรูปที่ 2 ตรีนิเฟสคี่

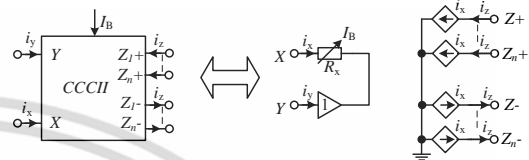
Number of Phase ( $n$ )	Oscillate Condition ( $k$ )	Frequency of oscillation ( $\omega_0$ )
3	2	$0.577/T$
5	1.236	$1.37/T$
7	1.11	$2.08/T$
9	1.062	$2.75/T$

### 2.3. วงจรสายพานกระแสหลายเอาต์พุตแบบซิมมอส

วงจรสายพานกระแสควบคุมด้วยกระแส (Current controlled Current Conveyors: CCCIs) เป็นวงจรที่นิยมประยุกต์ใช้งานด้านวงจรรอนาลอกมากมาย วงจรสายพานกระแสควบคุมด้วยกระแส ชนิดหลายเอาต์พุตแบบซิมมอส (CMOS Multiple-Output CCCIs; CMOS MO-CCCIs) [16] แสดงได้ดังรูปที่ 3



(ก)



(ข)

รูปที่ 3 (ก) วงจร CMOS MO-CCCII (ข) สัญลักษณ์

จากรูปที่ 3 เขียนเป็นสมการในรูปเมตริกซ์ได้เป็น

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \cdot \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (10)$$

โดย  $R_x$  เป็นค่าความต้านทานภายในที่เข้า  $x$  ของวงจร สามารถหาค่าของ  $R_x$  ได้จากสมการที่ (11)

$$R_x \approx \frac{1}{g_{m9} + g_{m10}} \quad (11)$$

เมื่อ  $g_{mi}$  คือ ทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่  $i$  และสมมติให้ทรานซิสเตอร์  $M_9$  และ  $M_{10}$  มีค่าเท่ากัน ทำให้  $g_{m9} = g_{m10}$  ด้วย ดังนั้น  $R_x$  ใหม่มีค่า ดังสมการที่ (12)

$$R_x \approx \frac{1}{\sqrt{8\mu C_{ox} (W/L) I_B}} \quad (12)$$

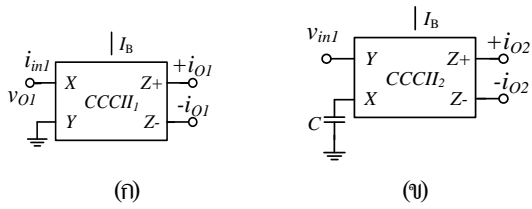
โดยที่  $\mu$ ,  $C_{ox}$ ,  $W$  และ  $L$  คือ ค่าความคล่องตัวพื้นผิว ออกไซด์แซนแนล ความกว้าง และความยาวของแซนแนลของทรานซิสเตอร์  $M_9$  และ  $M_{10}$  และค่าของ  $(g_m)$  สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากค่ากระแสไบอัส ( $I_B$ )

### 2.4 วงจรดิฟเฟอเรนเชียลเฟอเรนซีออเดอร์แบบสูญเสียโดยใช้ CCCII

วงจรดิฟเฟอเรนเชียลเฟอเรนซีออเดอร์แบบสูญเสียแสดงดังรูปที่ 4 (Lossy Differentiator: LD) หรือวงจรกรองความถี่สูงผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อันดับหนึ่งถูกวิเคราะห์วงจรจากรูปที่ 3 (ก) และ (ข) โดยมีสมการส่งผ่าน ดังสมการที่ (13) และ (14) ตามลำดับ

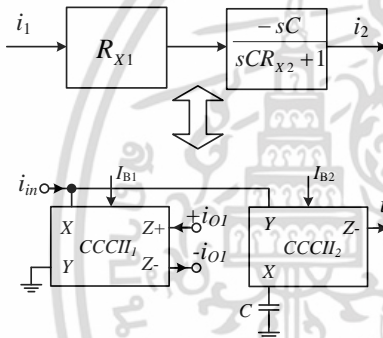


รูปที่ 4 (ก) ทรานส์อิมพีแดนซ์ (ข) ทรานส์คอนดักแตนซ์

$$\frac{v_{o1}}{i_{in1}} = R_{X1} ; \pm i_{o1} = i_{in1} \quad (13)$$

$$\frac{i_{o2}}{v_{in2}} = \frac{sC}{sCR_{X2} + 1} \quad (14)$$

นำรูปที่ 4 (ก) และ (ข) ประกอบเป็นวงจรดิฟเฟอเรนเชียลแบบสองขั้ว ได้ดังรูปที่ 5 สมการส่งผ่านมีค่าเป็น



รูปที่ 5 วงจรดิฟเฟอเรนเชียลแบบสองขั้วโดยใช้ (CMOS MO-CCCII)

$$T_D(s) = \frac{i_{o2}}{i_{in}} = \frac{-skT}{sT + 1} ; k = R_{X1}/R_{X2} ; T = CR_{X2} \quad (15)$$

### 3. วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอ

เพื่อยืนยันหลักการกำเนิดสัญญาณ  $n$  ชุด เมื่อ  $n = 3$  วงจรกำเนิดสัญญาณที่เสนอสร้างจากวงจรดังรูปที่ 2 แสดงดังรูปที่ 6 เมื่อ  $k = 2$  และกระแสไบอัส  $I_B = I_{B1} = I_{B2}$  จากสมการที่ (12) และ (15) ทำให้  $R_{X1}/R_{X2} = \sqrt{I_{B2}/I_{B1}}$  โดยกระแสไบอัสมีค่า  $4I_{B1} = I_{B2}$  และมีอัตราสะท้อนกระแสเป็น 1:4 ทำให้สมการส่งผ่านของวงจรมีค่าเป็นดังสมการที่ (16) และค่าความถี่ของการกำเนิดสัญญาณมีค่าดังสมการที่ (17)

$$T(s) = \frac{i_y}{i_x} = \left( \frac{-2Cs}{sR_{X2}C + 1} \right)^3 \quad (16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความถี่ของการกำเนิดสัญญาณมีค่าเป็น

$$\omega_0 = \frac{1}{\sqrt{3CR_{X2}}} \quad (17)$$

### 4. การวิเคราะห์เชิงไม่เป็นอูมคติของ CCCII

จากสมการส่งผ่านของวงจรที่ผ่านมา สมมติให้วงจร CCCII มีคุณสมบัติในทางอูมคติ แต่ความเป็นจริงในทางปฏิบัติสมการส่งผ่านแรงดันและกระแสจะมีความผิดพลาดเกิดขึ้นและถ้ารวมค่าพารามิเตอร์ที่ไม่เป็นอูมคติไว้ในการคำนวณจากสมการที่ (10) สามารถเขียนสมการได้ใหม่เป็น

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \beta(s) & R_x & 0 \\ 0 & \pm\alpha(s) & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (18)$$

เมื่อ  $\alpha = 1 - \varepsilon$ ;  $|\varepsilon| \ll 1$  แสดงค่า Voltage tracking error ของขั้ว Y ต่อขั้ว X และ  $\beta = 1 - \delta$ ;  $|\delta| \ll 1$  แสดงค่า Current tracking error ของขั้ว Z ต่อขั้ว X ของวงจร CCCII วงจรที่  $k$  เมื่อใช้สมการที่ (18) ค่าสมการส่งผ่านของสมการที่ (15) รูปที่ 5 สามารถเขียนได้ใหม่เป็น

$$T_D(s) = \frac{i_o}{i_{in}} = \frac{-s\alpha(s)\beta(s)CR_{X1}}{(1 + sCR_{X2})} \quad (19)$$

จากสมการที่ (19) แสดงได้ว่าค่า tracking error ของวงจร CCCII มีผลกระทบทำให้สมการส่งผ่านของวงจรที่นำเสนอเปลี่ยนไปจากอูมคติ ส่วนค่าความไวต่ออุปกรณ์แอกทีฟและพาสซีฟต่อค่า  $\omega_0$  มีค่าไม่เกิน 1

จากหลักการของการกำเนิดสัญญาณเฟสสี่ ดังรูปที่ 2 และรูปที่ 6 เมื่อสมมติให้  $n = 3$  จากสมการที่ (4) สามารถเขียนใหม่ เพื่ออธิบายการกำเนิดสัญญาณ 3 เฟสในเชิงไม่เป็นอูมคติได้ดังสมการที่ (20)

$$(1 + sCR_{X2})^3_{s=j\omega_0} + [s\alpha(s)\beta(s)CR_{X1}]^3_{s=j\omega_0} = 0 \quad (20)$$

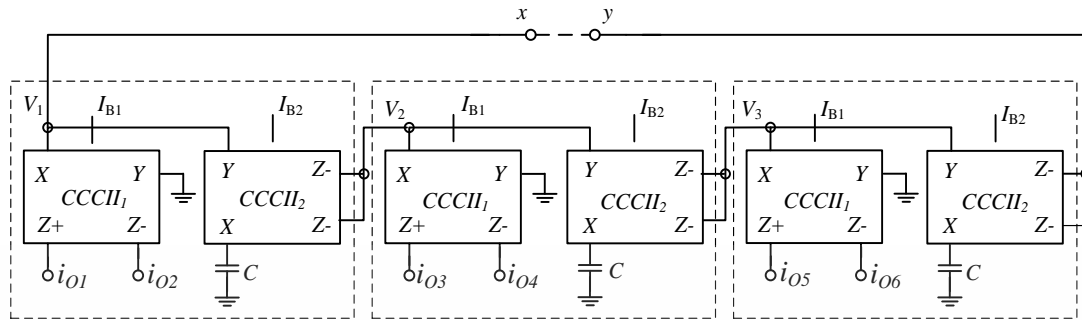
เทียบสัมประสิทธิ์จำนวนจริงและจำนวนจินตภาพให้ มีค่าเป็นศูนย์ ดังนี้

$$1 - 3(\omega_0 CR_{X2})^2 = 0 \quad (21)$$

และ

$$j\omega_0 CR_{x2} \left[ 3 - \left( 1 + \left( \alpha\beta \frac{R_{x1}}{R_{x2}} \right)^3 \right) (\omega_0 CR_{x2})^2 \right] = 0 \quad (22)$$

จากสมการที่ (22) เงื่อนไขของการกำเนิดสัญญาณถูกกำหนดโดยสมการที่ (23) และสมการที่ (24)



รูปที่ 6 วงจรกำเนิดสัญญาณไซน์หลายเฟสรูปแบบกระแสที่นำเสนองกรณี  $n = 3$

ในสมการที่ (24) จะแสดงให้เห็นว่าค่า tracking error ของวงจร CCCII มีผลกระทบทำให้สมการของเกน  $k$  ในวงจรที่นำเสนอลดลงจากอุดมคติ

$$3 - \left[ \frac{1 + (\alpha\beta k)^3}{3} \right] = 0 \quad (23)$$

หรือ  $k = -2/\alpha\beta \quad (24)$

**5. ผลการจำลองการทำงานของวงจร**

การกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอสมาารถขึ้นชั้นประสิทธิภาพและคุณสมบัติของวงจร ด้วยโปรแกรม PSpice ซึ่งใช้แบบจำลอง (Model) ของ TSMC MOSIS 0.25 $\mu$ m Level 3 ถูกออกแบบวงจรเป็น CMOS MO-CCCII ดังรูปที่ 3 ใช้แรงดันไฟเลี้ยง  $\pm 2$ V ขนาดของทรานซิสเตอร์แสดงไว้ดังตารางที่ 2

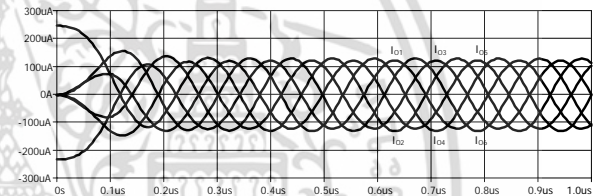
ตาราง

ที่ 2 ค่า Aspect Ratio ของทรานซิสเตอร์ที่ใช้ในวงจร

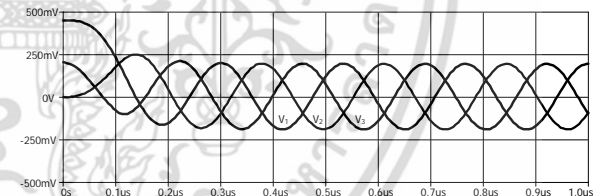
Transistor	W ( $\mu$ m)	L ( $\mu$ m)
M <sub>1</sub> , M <sub>3</sub> , M <sub>7</sub> , M <sub>11</sub> , M <sub>13</sub> , M <sub>15</sub> , M <sub>17</sub> , M <sub>19</sub>	5	0.5
M <sub>2</sub> , M <sub>4</sub> , M <sub>12</sub> , M <sub>14</sub> , M <sub>16</sub> , M <sub>18</sub>	15	0.5
M <sub>8</sub>	14.2	0.5
M <sub>5</sub> , M <sub>9</sub>	2	0.5
M <sub>6</sub> , M <sub>10</sub>	4	0.5

ในรูปที่ 6 เมื่อ  $n = 3$  และใช้ตัวเก็บประจุขนาด 10 pF และ  $I_B = 100\mu A$  เพื่อให้วงจรทำงานกำเนิดสัญญาณในทันที โดยเปลี่ยนแบบการเปิดสวิตช์ จากการกระตุ้นด้วยกระแสที่มี

กำเนิดได้มีค่าเป็น 4.3 MHz และดำเนินการได้  $2n = 6$  เฟส เอาต์พุตของวงจรแสดงได้ทั้งเฟสบวกและลบดังรูปที่ 7 (ก) อีกทั้งยังกำเนิดสัญญาณไซน์รูปแบบของแรงดันได้ในขณะเดียวกันดังรูปที่ 7 (ข)



(ก)



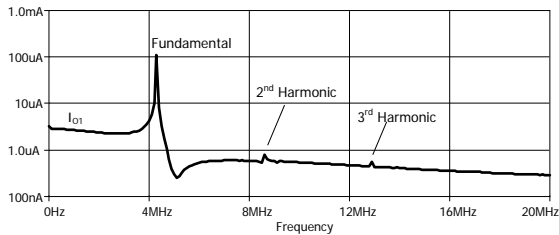
(ข)

รูปที่ 7 เอาต์พุตของวงจรรูปที่ 6 สำหรับกรณี

(ก)  $2n$  เฟสรูปแบบกระแส (ข)  $n$  เฟสรูปแบบแรงดัน

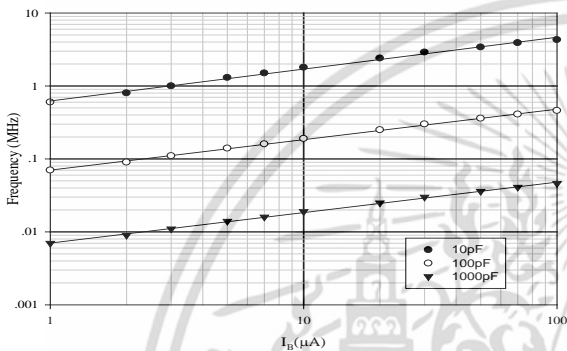
ในรูปที่ 8 แสดงค่าความเพี้ยนรวมทางฮาร์มอนิก เมื่อค่ากระแสของความถี่ฮาร์มอนิกที่สองและที่สาม มีค่าเป็น 798.651 nA และ 567.818 nA ตามลำดับ ค่าความถี่มูลฐานเท่ากับ 4.3 MHz หรือเท่ากับ 110.604  $\mu A$  และมีค่าความเพี้ยนรวมทางฮาร์มอนิกที่ 0.9 % หรือมีค่าน้อยกว่า -40dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8 ความเพี้ยนฮาร์มอนิก 0.9 % ที่ความถี่ 4.3 MHz

ในรูปที่ 9 เมื่อเปลี่ยนค่าตัวเก็บประจุจาก 10 pF จนถึง 1 nF วงจรกำเนิดสัญญาณยังสามารถกำเนิดสัญญาณความถี่ได้อย่างถูกต้องและความสอดคล้องทางทฤษฎีตามหลักการที่ได้เสนอไว้ข้างต้นได้เป็นอย่างดี



รูปที่ 9 ค่าความถี่ของการกำเนิดสัญญาณเมื่อเปลี่ยนค่า C

6. บทสรุป

บทความนี้เสนอ วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสรูปแบบกระแสโดยใช้วงจรสายพานกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซิมอส ใช้โครงสร้างวงจรดีฟเพื่อเรนชือเตอร์ และอาศัยหลักการต่ออากาศเคลื่อนที่  $n$  ชุดด้วยเกนลบ เมื่อ  $n$  ที่ได้เป็นจำนวนคี่ ซึ่งค่าแอมพลิจูดจะเท่ากันทุกเฟส ค่าความเพี้ยนรวมฮาร์มอนิกต่ำอยู่ที่ 0.9 % วงจรที่นำเสนอนี้ สามารถนำไปสร้างเป็นวงจรที่มีอันดับสูงๆ หรือนำไปใช้งานย่านความถี่สูงได้เป็นอย่างดี

7. เอกสารอ้างอิง

[1] J.J. Chen., C.C. Chen, H.W. Tsao and S.I. Liu, "Current-mode oscillator using single current follower," Electron Lett., Vol.27, pp.2056-2059, 1991.  
 [2] A.R. Vazquez, B.L. Barranco, J.L. Huertas and E.S. Sinencio, "On the design of voltage-controlled sinusoidal oscillators using OTA's," IEEE Trans. Circuits Syst., Vol. 37, pp.198-211, 1990.

[3] N. Boutin, "Synthesis of oscillator circuits employing only one unity-gain amplifier," Electron. Lett., Vol.22, pp.22-23, 1986.  
 [4] R. Senani, "Simple sinusoidal oscillator using opamp compensation poles," Electron. Lett., Vol.29, pp.452-453, 1993.  
 [5] D.R. Bhaskar and R. Senani, "New current-conveyor based single resistance-controlled/voltage-controlled oscillator employing grounded capacitors," Electron Lett., Vol.29, pp.612-614, 1993.  
 [6] D. Wu, S. Liu, Y. Hwang and Y. Wu, "Multiphase sinusoidal oscillator using second-generator current conveyors," Int. J. Electron, Vol.78, pp.645-651, 1995.  
 [7] S.J.G. Gift, "Multiphase Sinusoidal Oscillator Using Inverting-Mode Operational Amplifiers," IEEE Trans. Instru. and Meas., Vol.47, No.4, pp. 986-991, 1998.  
 [8] M. T. Abuelma'atti, and M.A. Al-Qahtani, "A New Current- Controlled Multiphase Sinusoidal Oscillator Using Translinear Current Conveyors," IEEE Trans. Circuits and Syst.-II, Vol.45, No.7, pp. 881-885, 1998.  
 [9] P. Prommee and K. Dejhan, "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier," Int. J. Electron., Vol.89, No.5, pp. 365-379, 2002.  
 [10] S. Maheshwari and I.A. Khan, "Current controlled 3<sup>th</sup> Order quadrature oscillator," IEE Proc., Circuits Devices Syst., Vol.152, No.6, pp. 605-607, 2005.  
 [11] J.W. Horng, C.L. Hou, C.M. Chang, W.Y. Chung, H.W. Tang and Y.H. Wen, "Quadrature oscillators using CCII's," Int. J. Electron., Vol.92, No.1, pp.21-31, 2005.  
 [12] T. Tsukutani, Y. Sumi and Y. Fukui, Y, "Electronically controlled current-mode oscillators using MO-OTAs and grounded capacitors," Frequenz Journal of Communications, Vol.60, pp.220-223, 2006.  
 [13] W. Horng, C.L. Hou, C.M. Chang, H.P. Chou, C.T. Lin and Y.H. Wen, "Quadrature Oscillator with Grounded Capacitors and Resistors Using FDCCII's," ETRI Journal, Vol.28, No.4, pp.486-494, 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [14] W. Tangsrirat, W. Tanjaroen, "Current-Mode Multiphase Sinusoidal Oscillator Using Current Differencing Transconductance Amplifiers," *Journal of Circuits Syst Signal Process*, Vol.27, pp.81-93, 2008.
- [15] A. Fabre, O. Saaid, H. Barthelemy, "On the frequency limitations of the circuits based on second generation current conveyors," *Analog Integ. Circuit Signal Process*, Vol.7, No.2, pp. 112-129,1995.
- [16] E. Brunn, "CMOS high speed, high precision current conveyor and current-feedback amplifier structures," *Int. J. Electron.*, Vol.74, No.1, pp.93-100, 1993.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้