

# การออกแบบวงจรชmittทริกเกอร์ซิมอสแบบสามระดับ

## Ternary CMOS Schmitt Trigger Circuits Design

เอกลักษณ์ เล็กเลิศศิริวงศ์ สิริภพ ผู้ประภาย

สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

### บทคัดย่อ

บทความนี้นำเสนอวงจรชmittทริกเกอร์ซิมอสแบบสามระดับ โดยใช้วงจรชmittทริกเกอร์ซิมอสและวงจรพาสทรานซิสเตอร์แบบสามระดับ ทำงานในแบบแรงดัน เพื่อนำมาใช้ในการปรับปรุงรูปสัญญาณให้มีลักษณะที่ดีขึ้น ผลการจำลองการทำงานของวงจรด้วยโปรแกรม HSpice โดยใช้เทคโนโลยีซิมอส 90nm และทำงานที่ความถี่ 100 MHz

**คำสำคัญ :** ลอจิกหลายระดับ; วงจรชmittทริกเกอร์ซิมอส; วงจรสามระดับ

### Abstract

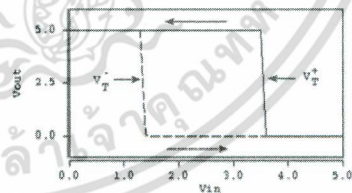
This paper proposes the CMOS ternary Schmitt trigger circuits design is based on the well-known CMOS Schmitt trigger circuit and basic CMOS ternary circuit. All simulation results have been carried out by using HSpice program simulator based on 90nm CMOS technology and operation at 100 MHz.

**Keywords :** Multivalue-logic; CMOS Ternary Schmitt trigger; Ternary circuit

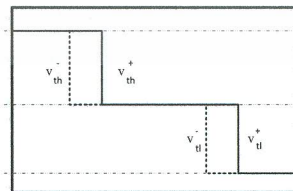
### 1. บทนำ

วงจรชmittทริกเกอร์ [1] ถูกใช้งานอย่างกว้างขวางในวงจรนาฬิกาและดิจิทัล โดยเป็นวงจรปรับปรุงรูปคลื่นเพื่อลดทอนสัญญาณรบกวนและการรบกวนกันของคลื่นในการออกแบบวงจรสำหรับการสื่อสารในรูปแบบดิจิทัล

การออกแบบวงจรในปัจจุบันมีความซับซ้อน และความต้องการส่งผ่านข้อมูลที่เพิ่มขึ้น [2] จึงมีการพัฒนาวงจรชmittทริกเกอร์แบบสามระดับในรูปแบบต่าง ๆ เช่น วงจรชmittทริกเกอร์แบบสามระดับ [3] ที่มีการใช้ตัวต้านทานมาช่วยในการปรับระดับของสัญญาณ และในรูปแบบของวงจรชmittทริกเกอร์ซิมอสแบบสามระดับ ในแบบกระแส [4],[5] โดยวงจรชmittทริกเกอร์แบบสามระดับนั้นจะมีคุณสมบัติการถ่ายโอนแรงดันเป็นลักษณะเฉพาะตัวที่มีฮิสทีรีซิสลูป 2 ลูป ดังรูปที่ 1



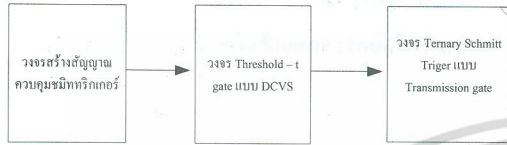
(a)



(b)

รูปที่ 1 คุณสมบัติการถ่ายโอนแรงดันของวงจรชmittทริกเกอร์ (a) แบบสองระดับ (b) แบบสามระดับ

จากรูปที่ 1 แสดงคุณสมบัติการถ่ายโอนแรงดันของ วงจรขมิตริกเกอร์ รูป 1 (a) เป็นรูปในแบบสองระดับ ซึ่ง จะนิยามแรงดันเทรสโลดต์ 2 ค่าคือ  $V_{th}^+$  และ  $V_{th}^-$  และรูปที่ 1(b) จะเป็นแบบสามระดับ ซึ่งจะมีแรงดันเทรสโลดต์ 4 ค่าคือ  $V_{th}^+, V_{th}^-, V_{th}^+$  และ  $V_{th}^-$



รูปที่ 2 บล็อกไดอะแกรมของวงจรขมิตริกเกอร์แบบสาม ระดับที่ใช้วงจร threshold-t gate แบบ DCVS [6]

จากรูปที่ 2 แสดงบล็อกไดอะแกรมของวงจรขมิตริกเกอร์ แบบแบบสามระดับที่ใช้วงจร threshold-t gate แบบ DCVS ซึ่งวงจรนี้จะทำการนำสัญญาณเข้าสู่สัญญาณ ควบคุมขมิตริกเกอร์ ขึ้นมาก่อน แล้วจากนั้นจึงนำไปเข้า วงจรเปรียบเทียบสัญญาณเทรสโลดต์แบบ DCVS เพื่อให้ได้ สัญญาณอินพุตสำหรับวงจรสามระดับ จากนั้นจึงนำ สัญญาณที่ได้ ไปเข้าสู่ขมิตริกเกอร์แบบสามระดับที่ ใช้ Transmission gate ในการสร้าง ซึ่งในวงจรนี้เมื่อต่อ ครบทั้งวงจรแล้วจะใช้ทรานซิสเตอร์ทั้งหมด 44 ตัว

บทความนี้นำเสนอการออกแบบวงจรขมิตริกเกอร์ ซิมอสแบบสามระดับ ในแบบแรงดัน โดยนำวงจร ขมิตริกเกอร์พื้นฐาน มาใช้สร้างวงจรเปรียบเทียบสัญญาณ ร่วมกับวงจรพาสทรานซิสเตอร์ [7] เพื่อให้สัญญาณที่ ออกมาเป็นสามระดับ และใช้ทรานซิสเตอร์ทั้งหมด 28 ตัว ซึ่งน้อยกว่าวงจรขมิตริกเกอร์แบบสามระดับที่ใช้วงจร threshold-t gate แบบ DCVS ซึ่งการนำวงจรพาส ทรานซิสเตอร์มาใช้ทำให้ง่ายต่อการเข้าใจและออกแบบ

เมื่อสัญญาณอินพุต เข้าสู่ส่วนเปรียบเทียบแรงดัน เทรสโลดต์ จะได้สัญญาณลอจิก สองส่วน โดยส่วนแรกคือ สัญญาณระดับสูง ( $t = 1.5$ ) ส่วนที่สอง คือสัญญาณระดับ ต่ำ ( $t = 0.5$ ) จากนั้นสัญญาณทั้งสองนี้จะถูกนำมารวมกัน ด้วยวงจรอินเวอร์เตอร์แบบสามระดับ

## 2. วงจรอินเวอร์เตอร์ซิมอสสามระดับ

จากรูปที่ 3 แสดงการสร้างวงจรเปรียบเทียบเทรสโลดต์ ขึ้นมา โดยจะแบ่งเป็นระดับ 0.5 และ 1.5 ดังนั้นสัญญาณ อินพุตที่เข้ามาจะถูกแบ่งเป็นสองส่วน โดยจะถูกกำหนด ดังตารางที่ 1

ตารางที่ 1 ตารางค่าความจริงของฟังก์ชันสามระดับ

x	y	f(x,y)
0	0	$C_0$
0	1	$C_1$
0	2	$C_2$
1	0	$C_3$
1	1	$C_4$
1	2	$C_5$
2	0	$C_6$
2	1	$C_7$
2	2	$C_8$

โดยนิยามของตัวดำเนินการต่างๆดังนี้ :

ตัวดำเนินการของการเปรียบเทียบแรงดันเทรสโลดต์

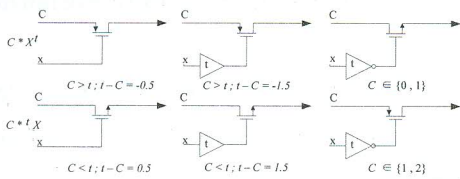
$$x^t = \begin{cases} T(\text{if } x < t) \\ F(\text{if } x > t) \end{cases} \quad (1)$$

ตัวดำเนินการของ การเปรียบเทียบแรงดันเทรสโลดต์สูง

$$x^t = \begin{cases} T(\text{if } x > t) \\ F(\text{if } x < t) \end{cases} \quad (2)$$

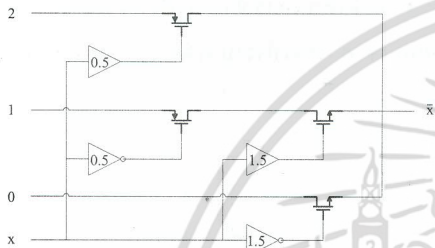
ตัวดำเนินการของการส่งผ่าน

$$C_i * B = \begin{cases} C_i(\text{if } B = T) \\ \phi(\text{if } B = F) \end{cases} \quad (3)$$



รูปที่ 3. วงจรพาสทรานซิสเตอร์สำหรับการดำเนินการ

$C * x'$  และ  $C * x$  [7]



รูปที่ 4. วงจรอินเวอร์ตแบบสามระดับ [8]

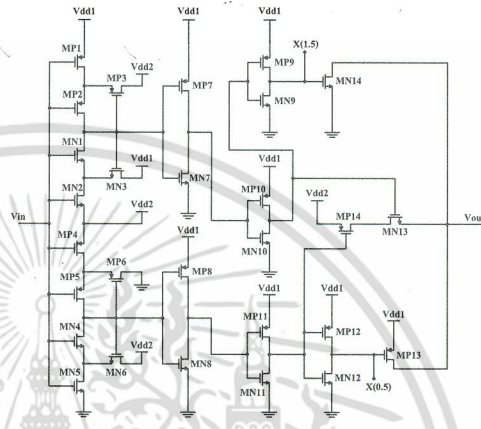
เมื่อสัญญาณอินพุตได้ผ่านการเปรียบเทียบเทรคโฮลด์แล้วจะถูกนำมาใช้ในการสร้างวงจร ซึ่งลักษณะของวงจรอินเวอร์เตอร์แบบสามระดับดังรูปที่ 4 โดยที่ 0.5 คือสัญญาณที่ผ่านการเปรียบเทียบเทรคโฮลด์ขั้นต่ำ และ 1.5 คือสัญญาณที่ผ่านการเปรียบเทียบเทรคโฮลด์ขั้นสูง

ซึ่งเมื่ออินพุตเข้ามาในระดับ 0 อินพุตที่ผ่านการเปรียบเทียบแรงดันเทรคโฮลด์แล้วที่  $t = 0.5$  จะเป็น 1 และที่  $t = 1.5$  จะเป็น 0 ซึ่งจะทำให้พีมอสทรานซิสเตอร์ที่แรงดันระดับสองทำงานและ เอ็นมอสทรานซิสเตอร์ที่แรงดันระดับ 0 ไม่ทำงาน ทำให้เอาท์พุตที่ได้ออกมาเป็นระดับ 2 และเมื่ออินพุตที่เข้ามาอยู่ในระดับ 1 แล้วเมื่อผ่านการเปรียบเทียบแรงดันเทรคโฮลด์แล้วที่  $t = 0.5$  จะเป็น 0 และที่  $t = 1.5$  จะเป็น 0 ดังนั้นจะมีแต่ทรานซิสเตอร์ที่แรงดันระดับ 1 เท่านั้นที่ทำงานเอาท์พุตที่ออกมาจึงมีค่าเป็น 1 และเมื่อ อินพุตที่เข้ามามีค่าอยู่ที่ระดับ 2 เมื่อผ่านการเปรียบเทียบแรงดันเทรคโฮลด์ที่  $t = 0.5$  จะมีค่าเป็น 0 และที่  $t = 1.5$  จะมีค่าเป็น 1 ซึ่งจะทำให้เอ็นมอสทรานซิสเตอร์ที่แรงดันระดับ 0 ทำงาน ทำให้แรงดันเอาท์พุตเท่ากับ 0

วงจรที่ได้นำเสนอนั้นจะทำการสร้างวงจรเปรียบเทียบสัญญาณเทรคโฮลด์ แล้วนำไปประยุกต์ใช้กับวงจร

อินเวอร์เตอร์แบบสามระดับทำให้ได้เป็นวงจรมติทริกเกอร์ซีมอสแบบสามระดับ

### 3. วงจรมติทริกเกอร์ซีมอสแบบสามระดับ



รูปที่ 5 วงจรมติทริกเกอร์ซีมอสแบบสามระดับที่เสนอ

วงจรมติทริกเกอร์ซีมอสแบบสามระดับที่ออกแบบใช้ทรานซิสเตอร์จำนวน 28 ตัวประกอบด้วยทรานซิสเตอร์แบบ PMOS จำนวน 14 ตัวและทรานซิสเตอร์แบบ NMOS จำนวน 14 ตัว โดยมีแรงดัน  $V_{dd1} = 1V$  และแรงดัน  $V_{dd2} = 0.5V$  การทำงานของวงจรแบ่งได้เป็นสองส่วนส่วนแรกเป็นวงจรเปรียบเทียบแรงดันและส่วนที่สองเป็นวงจรมติทริกเกอร์ที่จะทำให้สัญญาณกลายเป็นสามระดับ

ในการสร้างวงจรมติทริกเกอร์สามระดับนั้น จะต้องสร้างสัญญาณอินพุตสำหรับเข้าสู่วงจรอินเวอร์เตอร์แบบพาสทรานซิสเตอร์นั้น ต้องทำจัดให้อินพุตอยู่ในลักษณะที่ผ่านการเปรียบเทียบแรงดันเทรคโฮลด์ก่อน ซึ่งจะได้สัญญาณระดับต่ำ  $x_1 (t = 0.5)$  และระดับสูง  $x_2 (t = 1.5)$  สามารถสร้างตารางค่าความจริงของสัญญาณเอาท์พุตของแรงดันสามระดับจากการเปรียบเทียบแรงดันเทรคโฮลด์ของมติทริกเกอร์สามระดับดังตารางที่ 2

ตารางที่ 2 ตารางค่าความจริงของสัญญาณเอาต์พุตของ  
แรงดันสามระดับจากการเปรียบเทียบแรงดัน  
เทรสโธลของขมิททริกเกอร์สามระดับ

output	x (0.5)	x (1.5)
0	0	0
1	2	0
2	2	2

ส่วนวงจรเปรียบเทียบแรงดัน จะเป็นวงจรส่วนหน้าที่ทำ  
ทำการสร้างสัญญาณควบคุมขมิททริกเกอร์ จะ  
ประกอบด้วยวงจรขมิททริกเกอร์แบบสองระดับสองวงจร  
มาเรียงต่อกัน โดยส่วนบนมีแรงดันระดับ 0.5-1 โวลต์  
ประกอบด้วยทรานซิสเตอร์ MP1-MP3, MP7 และ MN1-  
MN3, MN7 ซึ่งส่วนนี้จะทำอินพุตที่เข้ามานั้นกลายเป็น  
สัญญาณขมิททริกเกอร์ที่พร้อมจะเป็นอินพุตที่อยู่ใน  
ระดับสูงเข้าสู่ส่วนที่สอง และส่วนล่างของวงจรส่วนหน้า  
จะมีแรงดันระดับ 0-0.5 โวลต์จะประกอบด้วย  
ทรานซิสเตอร์ MP4-MP6, MP8 และ MN4-MN6, MN8  
ซึ่งจะให้อินพุตในระดับต่ำเข้าสู่ส่วนที่สอง

ในการทำงานของส่วนหน้านี้จะทำงานโดยเมื่อมี  
อินพุตเข้ามาเป็น ตั้งแต่ 0 - 0.5 โวลต์ วงจรส่วนล่างจะ  
ทำงานเมื่ออินพุตเป็น 0 สัญญาณที่ออกมาจะเป็น  
สถานะต่ำ และจะยังคงสถานะอยู่นั้นกระทั่งอินพุตมีค่าเพิ่ม  
มากกว่า  $V_{TL}^+$  แล้วสัญญาณเอาต์พุตของส่วนนี้จะ  
เปลี่ยนเป็นสถานะสูง และในทางกลับกัน เมื่อสัญญาณ  
อินพุตเข้ามาเป็น 0.5 เอาต์พุตของส่วนนี้จะเปลี่ยนเป็นสถานะสูง  
และคงสถานะไว้จนกระทั่งอินพุตลดลงจนน้อยกว่า  $V_{TL}^-$   
แล้วถึงจะเปลี่ยนสถานะจากสูงเป็นสถานะต่ำ

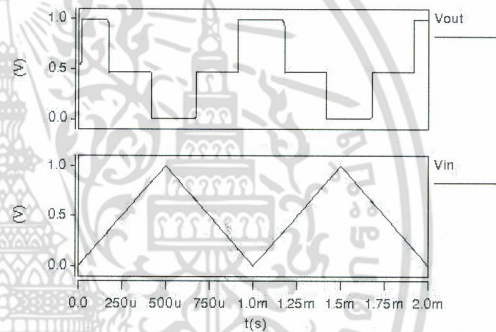
เมื่ออินพุตเข้ามาตั้งแต่ 0.5 - 1 โวลต์ส่วนบนของวงจร  
จะทำงานเมื่ออินพุตเข้ามาเป็น 0.5 แล้วสถานะของ  
เอาต์พุตของส่วนนี้จะเปลี่ยนเป็นสถานะสูง และคงสถานะไป  
จนกระทั่งอินพุตที่เข้ามามีค่ามากกว่า  $V_{TH}^+$  แล้วสถานะ  
ของตัวนี้จะเปลี่ยนเป็นสถานะต่ำ เช่นเดียวกันเมื่ออินพุต  
เป็น 1 แล้วสถานะของเอาต์พุตของส่วนนี้จะอยู่ในสถานะ

ต่ำและคงสถานะไปจนกระทั่งอินพุตที่เข้ามามีค่าลด  
น้อยลงจนน้อยกว่า  $V_{TH}^-$

แล้วจากนั้นสัญญาณที่ผ่านการเปรียบเทียบเทรสโธล  
แล้วจะถูกนำไปเข้าสู่ส่วนที่สองซึ่งเป็นวงจรอินเวอร์เตอร์  
แบบพาสทรานซิสเตอร์เพื่อให้ได้สัญญาณ ขมิททริกเกอร์  
แบบสามระดับออกมา

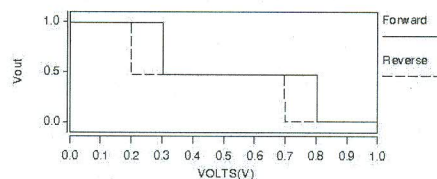
#### 4.ผลการจำลองการทำงาน

ในการจำลองการทำงานทั้งหมดนั้นทำโดยใช้  
โปรแกรมจำลองการทำงาน HSpice โดยใช้เทคโนโลยี  
90 nm



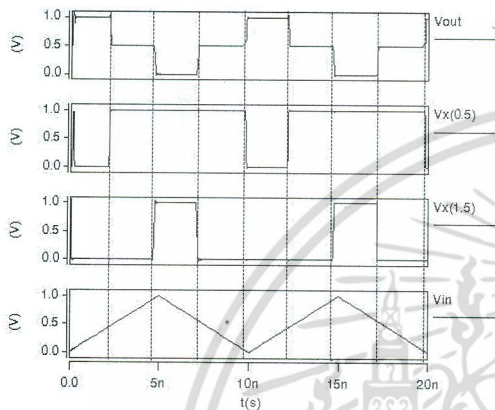
รูปที่ 6 สัญญาณเอาต์พุตของวงจรขมิททริกเกอร์แบบ  
สามระดับที่ใช้วงจร threshold-t gate แบบ DCVS

จากรูปที่ 6 แสดงถึงลักษณะสัญญาณเอาต์พุตที่ออกมา  
ของวงจร ขมิททริกเกอร์แบบสามระดับที่ใช้วงจร  
threshold-t gate แบบ DCVS เมื่อใส่สัญญาณสามเหลี่ยม  
เข้าไปในวงจร โดยทำงานที่ความถี่ 1 kHz ที่แรงดัน  $V_{dd1}$   
= 1V และ  $V_{dd2}$  = 0.5V และจะมีคุณสมบัติการถ่ายโอน  
แรงดันดังรูปที่ 7



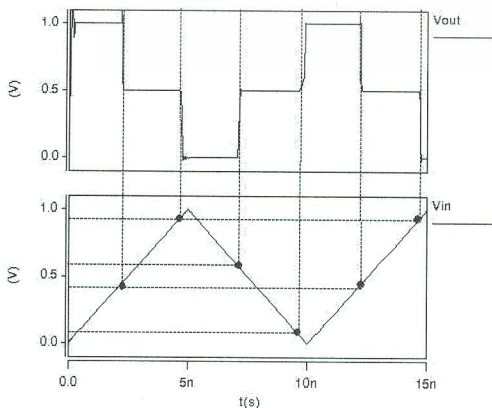
รูปที่ 7 คุณสมบัติการถ่ายโอนแรงดันของวงจรขมิท  
ริกเกอร์แบบสามระดับที่ใช้วงจร threshold-t gate แบบ  
DCVS

ผลการจำลองการทำงานของวงจรที่นำเสนอด้วยโปรแกรม HSpice โดยใช้เทคโนโลยีซีมอส 90nm ทำงานที่ความถี่ 100 MHz โดยใช้แรงดันแหล่งจ่าย  $V_{dd1} = 1V$  และ  $V_{dd2} = 0.5V$  เมื่อป้อนสัญญาณอินพุตรูปสามเหลี่ยม ดังรูปที่ 8

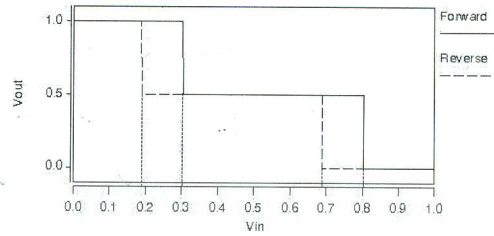


รูปที่ 8 รูปสัญญาณของวงจรที่นำเสนอ

จากรูปที่ 8 เมื่อป้อนสัญญาณรูปสามเหลี่ยม ที่มีแรงดันตั้งแต่ 0 โวลต์ ถึง 1 โวลต์ จะพบว่าที่โหนด x1 และ x2 จะมีค่าตามตารางที่ 2 และสัญญาณเอาต์พุตจะเป็นสัญญาณสามระดับในลักษณะกลับเฟสกับสัญญาณอินพุต เมื่อนำสัญญาณอินพุต และสัญญาณเอาต์พุตมาเปรียบเทียบกันจะเห็นได้ว่าจุดที่สัญญาณเกิดการเปลี่ยนระดับ หรือแรงดันทรานซิสเตอร์ของวงจรจะมีทั้งหมดสี่จุด ซึ่งก็คือ  $V_{TH}^+$ ,  $V_{TH}^-$ ,  $V_{TL}^+$  และ  $V_{TL}^-$  ดังแสดงในรูปที่ 9



รูปที่ 9 เอาต์พุตและอินพุตของวงจรที่นำเสนอ



รูปที่ 10 คุณสมบัติการถ่ายโอนแรงดันของวงจรที่นำเสนอ

จากรูปที่ 10 แสดงคุณสมบัติการถ่ายโอนแรงดันของวงจรที่นำเสนอ โดยเป็นกราฟระหว่าง  $V_{out}$  ต่อ  $V_{in}$  ซึ่งกราฟที่ได้จะมีฮิสเทอรีซิสลูปเกิดขึ้น ทั้งหมดสองลูป โดยที่แต่ละลูปนั้นจะมีความกว้างคือ 0.12 โวลต์

### 5. บทสรุป

วงจรมีทรานซิสเตอร์ซีมอสแบบสามระดับจำลองการทำงานด้วยโปรแกรม HSpice โดยใช้เทคโนโลยีซีมอส 90 nm และใช้ทรานซิสเตอร์ทั้งหมด 28 ตัว เมื่อป้อนสัญญาณรูปสามเหลี่ยมที่ความถี่ 100 MHz จะได้ฮิสเทอรีซิสลูป  $V_{TL}^+ = 0.68V$ ,  $V_{TL}^- = 0.8V$ ,  $V_{TH}^+ = 0.18V$ ,  $V_{TH}^- = 0.3V$  และมีความกว้างของฮิสเทอรีซิสของทั้งสองลูป  $V_H = 0.12V$

### 6. เอกสารอ้างอิง

[1] B. L. Dokic, "CMOS Schmitt triggers," IEE Proc. G (Electronic Circuits Systems), vol.131, no. 5, pp. 197-202, October, 1984.

[2] Z. G. Vranesic, "Multiple-Valued Logic: An Introduction and Overview," IEEE Trans. on Computers, vol.C-26, no. 12, pp. 1181-1182, Dec., 1977.

[3] K. Ramkumar, K. Nagaraj, "A ternary Schmitt trigger," IEEE Trans. on Circuits and Systems, vol. 32, no. 7, pp. 732- 735, Jul 1985.

- [4] K. Angkeaw, S. Wisetphanichkij, K. Dejhan, F. Cheevasuvit, S. Junnapiya and C. Soonyeean, "A Design of Ternary Schmitt Trigger Circuit," Proc. of the 8th (ISIC'99), Singapore, pp. 282-285, Sep. 8-10, 1999.
- [5] G. Hang, "Theory of current transmission switches and its application to design of a novel current-mode CMOS ternary Schmitt trigger," Proc. 6th Int. Conf. on ASIC (ASICON2005), vol. 1, pp. 295-299, 24-0 Oct. 2005.
- [6] สมปอง วิเศษพานิชกิจ, ชัยณรงค์ หาญชนะ และ กอบชัย เดชหาญ, การออกแบบวงจรเทอร์นารีชนิดดีทริกเกอร์, วิศวกรรมลาดกระบัง ปีที่ 26 ฉบับที่ 3 (กันยายน 2552) หน้า 7 - 12
- [7] X. Wu, F. Prosser, "Ternary CMOS sequential circuits," Proc. of 18th Int. Symp. on Multiple-Valued Logic, 1988, pp. 307-313, 24-26 May 1988.
- [8] X. Wu, F. P. Prosser, "CMOS ternary logic circuits," IEE Proc. G (Circuits, Devices and Systems), vol. 137, no. 1, pp. 21-27, Feb 1990.

