

การลดสัญญาณรบกวนโหมดผลรวม ในวงจรฟูลเวฟ

เรกติไฟเออร์ ด้วยวิธีการบาลานซ์

A Common Mode Noise Reduction in Full-Wave

Rectifier by Balancing Method

วราพงษ์ มหาชัยพงศ์กุล นนทวัฒน์ จุลเดชะ โยธิน เปรมปราชญ์

สาขาวิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทคัดย่อ

งานวิจัยนี้เป็นการนำเสนอ วิธีการลดสัญญาณรบกวนโหมดผลรวม (CM) ในวงจรฟูลเวฟเรกติไฟเออร์ (FWR) ทั้งที่ใช้ไดโอด 2 ตัวและใช้ไดโอด 4 ตัว ด้วยวิธีการบาลานซ์ ในวงจรเพาเวอร์อิเล็กทรอนิกส์ทั่วไปความไม่สมดุลของวงจรเป็นสาเหตุหลักที่ทำให้เกิดสัญญาณรบกวน CM วิธีการลดสัญญาณรบกวน CM ในวงจรดังกล่าวกระทำได้โดยการตรวจสอบวงจรนั้นว่ามีความสมดุลหรือไม่ซึ่งตรวจสอบได้โดยดูความสมดุลของ CM โวลต์ในสายส่งสัญญาณที่ไหลไป (SL) กับสายส่งสัญญาณที่ไหลกลับ (RL) เทียบกับเฟรมกราวด์ (FG) ณ จุดที่ต้องตรวจสอบ 3 จุดสำคัญคือ (1) ที่จุดของเอซีอินพุท (2) ที่จุดของสายส่ง (3) ที่จุดสุดท้ายคือเอาต์พุทฟิวเตอร์ที่มีโหลดของวงจรเป็นฟลายแบคคอนเวอร์เตอร์ (FBC) นอกจากนี้วิเคราะห์ถึงความไม่สมดุลของอิมพีแดนซ์ของสายส่ง SL ว่าเท่ากับอิมพีแดนซ์ในสายส่ง RL หรือไม่ เมื่อวัดเทียบกับ FG ผลการตรวจสอบที่ได้แสดงให้เห็นว่า CM โวลต์ที่แต่ละจุดดังกล่าวมีความไม่เท่ากัน จากนั้นเราจึงทำการจัดสมดุล CM โวลต์แต่ละจุดให้เท่ากัน โดยมี CM โวลต์ที่ตรงในสายส่ง SL เท่ากับ CM โวลต์ที่ตรงในสายส่ง RL ด้วยเทคนิคการบาลานซ์แรงดันโหมดผลรวมที่จุดทั้ง 3 ซึ่งได้แสดงให้เห็นแล้วในงานวิจัยนี้ จากผลการบาลานซ์ดังกล่าวสามารถลด CM โวลต์ที่ตรงของวงจร FWR ทั้ง 2 แบบลงได้มากกว่า 10 dB μ v.

คำสำคัญ: สัญญาณรบกวนโหมดผลรวม, การจัดสมดุลวงจรเรกติไฟเออร์, สัญญาณรบกวนแม่เหล็กไฟฟ้า

Abstract

This paper presents the common mode (CM) noise reduction method in the full-bridge rectifier (FWR) circuit using the two diodes and four diodes types based on the circuit balancing technique. The general power electronic circuits will generate CM noise in the power conducted line due to the circuit unbalance. The effective method to reduce the CM noise in such circuit is conducted by examining the circuit balance. The investigation of circuit balance can be measured by the equivalent of the CM voltage in sending line (SL) and the returning line (RL) with respect to the frame ground (FG). The important checked points are (1) the ac line input (2) the transmission path (3) the output of FBC circuit connected with flyback converter as the load. In additional, the impedance of the SL and RL with respect to FG must be checked for their equality. The measurement results show that the CM voltage at each point are not equal which leads to the CM noise generation in the power conducted time. Therefore, the balancing technique of those three points of the FWR circuit is presented including the balancing of their transmission path impedances in this paper. The circuit balancing result, the CM noise of those two FWR circuits, is greatly reduced more than 10 dB μ v.

Key words: Common mode noise, Balancing rectifier, EMI

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. บทนำ

ตามปกติทั่วไปน้อยส์ในสายตัวนำ (conductive noise) แบ่งออกได้เป็น 2 ชนิด คือ สัญญาณรบกวนโหมดผลต่าง และสัญญาณรบกวนโหมดผลร่วม ในส่วนสัญญาณรบกวนโหมดผลร่วมมักจะเป็นตัวสร้างปัญหาอยู่เสมอๆ ในเพาเวอร์สวิตซ์ซึ่งคอนเวอร์เตอร์ที่ประกอบอยู่ในเครื่องมืออิเล็กทรอนิกส์ทั่วไป การวิเคราะห์การเกิดขึ้นของสัญญาณรบกวนโหมดผลต่างสามารถหาหาได้ ในรายละเอียดจากผลงานวิจัย [1-2] อย่างไรก็ตามสัญญาณรบกวนโหมดผลร่วมมีความซับซ้อนมากกว่าและกลไกการกำเนิดของมันไม่สามารถกระทำให้แจ้งชัดได้ ดังนั้น น้อยส์ (noise) หรือ EMI (electromagnetic interference) ในสายตัวนำจึงเป็นสิ่งสำคัญที่มักเกี่ยวข้องกับวิศวกรทางเพาเวอร์อิเล็กทรอนิกส์ทั้งหลาย การวิเคราะห์กลไกการกำเนิดสัญญาณรบกวนโหมดผลร่วมในวงจรสวิตซ์จึงมีความจำเป็นอย่างยิ่ง

ศาสตราจารย์ นิโนมิยาชาวญี่ปุ่น [3-4] ได้นำเสนอโมเดลความถี่สูงสำหรับการวิเคราะห์สัญญาณรบกวนโหมดผลร่วมในสวิตซ์คอนเวอร์เตอร์ซึ่งเขาใช้แหล่งกำเนิดโวลต์ที่เตจ (voltage source) เป็นตัวแสดงถึงการสวิตซ์ แต่โมเดลของนิโนมิยามิได้พิจารณาถึงกรณีความไม่สมดุลของคอนเวอร์เตอร์เลย ดร.เควินชาวอเมริกัน [5-6] ได้นำเสนอว่าสัญญาณรบกวนโหมดผลร่วมกำเนิดจากกระแสโหมดผลร่วมของทุกโนด (mode) ในวงจรสวิตซ์ (บูตส์คอนเวอร์เตอร์) การลดลงของน้อยส์นี้กระทำได้ด้วยการจัดสมดุล (balancing) กระแสเหล่านั้นในทุกๆ โนดซึ่งเป็นงานใหญ่ที่ยังยาก

เมื่อเร็วๆ นี้ศาสตราจารย์ นิโนมิยา [7-8] ได้นำเสนอวิธีการลดสัญญาณรบกวนโหมดผลร่วมในสวิตซ์คอนเวอร์เตอร์ (บูตส์คอนเวอร์เตอร์) ด้วยวิธีการจัดสมดุลแรงดันโหมดผลร่วมที่โนดที่มีการกระเพื่อมของโวลต์ที่เตจ เนื่องจากการสวิตซ์ จากการสืบค้นงานวิจัยที่เกี่ยวข้องกับสัญญาณรบกวนโหมดผลร่วมดังกล่าวมาแล้วพอสรุปเป็นเบื้องต้นได้ว่ากลไกการกำเนิดสัญญาณรบกวนโหมดผลร่วมน่าจะมาจากความไม่สมดุลในวงจรสวิตซ์คอนเวอร์เตอร์มากที่สุด

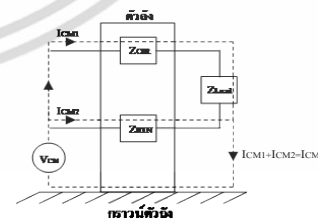
ดังนั้นในบทความวิจัยนี้จึงได้นำเสนอวิธีการลดสัญญาณรบกวนโหมดผลร่วมในวงจรพื้นฐานที่มีอยู่ในเครื่องมือเครื่องใช้อิเล็กทรอนิกส์ทั่วไปอีกวงจรหนึ่งได้แก่ วงจรฟูลเวฟเร็คติไฟเออร์ ซึ่งเป็นวงจรเอซี-ทู-ดีซี (ac. to dc.) คอนเวอร์เตอร์แบบหนึ่งด้วยวิธีการจัดสมดุล (บาลานซ์) การบาลานซ์ซึ่งส่วนประกอบของวงจรนี้จะต้องทำการจัดสมดุลถึง 3 ส่วนด้วยกัน คือ การจัดสมดุลที่อินพุทโนดซึ่งเป็นสัญญาณไฟเอซี 50 Hz ส่วนที่สองเป็นการจัดสมดุลของส่วนตัวสวิตซ์ (switching devices) ส่วนที่สามเป็นการจัดสมดุลที่เอาต์พุทโนดซึ่งเป็นสัญญาณไฟดีซี ทั้ง 3 ส่วนมีความสำคัญพอ ๆ กัน ซึ่งบทความนี้ได้นำเสนอวิธีการจัดสมดุลของแต่ละส่วนที่แตกต่างกันไป ผลการจัดสมดุลของวงจรทั้ง 3 ส่วนสามารถลดสัญญาณรบกวนโหมดผลร่วม (กระแสโหมดผลร่วม) ลงได้ถึง 10 dB μ v ดังแสดงยืนยันให้เห็นได้ในผลการทดลอง (experimental results)

2. ทฤษฎี

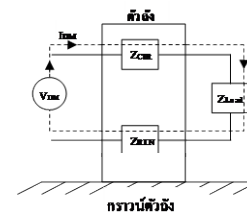
2.1 สัญญาณรบกวนแม่เหล็กไฟฟ้า

(Electromagnetic Interference : EMI)

การรบกวนแม่เหล็กไฟฟ้าสามารถแบ่งได้ 2 รูปแบบ คือ สัญญาณรบกวนโหมดผลร่วม (Common mode noise : CM) คือ สัญญาณรบกวนที่เกิดขึ้นในสายตัวนำเทียบกับสายกราวด์ แสดงในรูปที่ 1 และสัญญาณรบกวนโหมดผลต่าง (differential mode noise : DM) คือ สัญญาณรบกวนที่เกิดขึ้นระหว่างสายตัวนำแสดงในรูปที่ 2



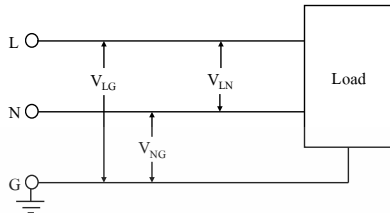
รูปที่ 1 สัญญาณรบกวนโหมดผลร่วม



รูปที่ 2 สัญญาณรบกวนโหมดผลต่าง

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต การนำเอกสารไปใช้โดยไม่ได้รับอนุญาต อาจทำให้ผิดกฎหมายและต้องรับผิดชอบต่อเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีของวงจรไฟฟ้า 1 เฟส ซึ่งประกอบไปด้วย สายไลน์ (L) , สายนิวทรัล (N) และสายกราวด์ (G) หรือ สายดิน (G) สามารถแสดงสัญญาณแรงดันไฟฟ้าโหมดผลรวม (V_{CM}) และแรงดันไฟฟ้าโหมดผลต่าง (V_{DM}) แสดงในรูปที่ 3



รูปที่ 3 แรงดันของวงจรไฟฟ้า 1 เฟสเทียบกับสายกราวด์

$$V_{LN} = V_{DM} = V_{LG} - V_{NG} \quad (1)$$

$$V_{CM} = V_{LG} + V_{NG} \quad (2)$$

โดยที่ V_{LG} = แรงดันไฟฟ้าระหว่างสายไลน์กับกราวด์

V_{NG} = แรงดันไฟฟ้าระหว่างสายนิวทรัลกับกราวด์

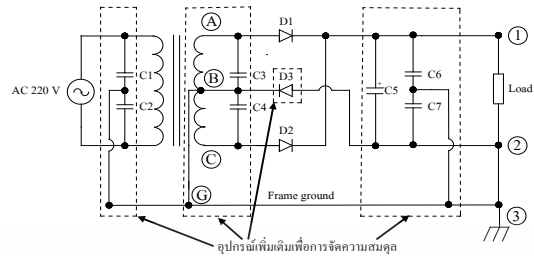
V_{LN} = แรงดันไฟฟ้าระหว่างสายไลน์กับนิวทรัล

2.2 โครงสร้างของวงจรฟูลเวฟเรกติไฟเออร์

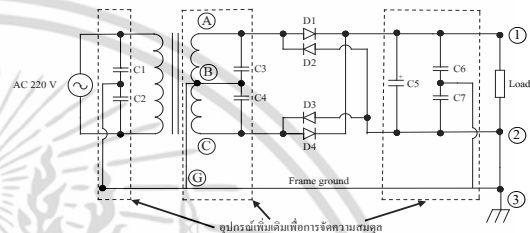
วงจรฟูลเวฟเรกติไฟเออร์แบบใช้ไดโอด 2 ตัวมีหลักการการทำงานคือจะมีไดโอดเพียงหนึ่งตัวนำกระแสไฟฟ้าในช่วงเวลาหนึ่ง โดยที่กระแสไฟฟ้าที่ไหลจะเป็นบวกหรือเป็นศูนย์ไม่มีโอกาสเป็นลบ เมื่อไดโอด D_1 นำกระแสไฟฟ้า แรงดันตกคร่อมจะเท่ากับแรงดันไฟฟ้าของแหล่งจ่ายและเมื่อ D_2 นำกระแส แรงดันไฟฟ้าตกคร่อมไหลจะตรงกันข้ามกับแรงดันไฟฟ้าของแหล่งจ่าย สามารถทำการจัดสมดุลวงจร โดยการเพิ่มไดโอดเข้าไปอีก 1 ตัวทางด้านสายส่งไฟจากสลับ เพิ่มตัวเก็บประจุต่อขนานระหว่างสายไลน์กับสายนิวทรัล และทำการเชื่อมกราวด์ ดังแสดงในรูปที่ 4

วงจรฟูลเวฟเรกติไฟเออร์แบบใช้ไดโอด 4 ตัวจะมีการทำงานของไดโอดเป็นคู่คือ D_1, D_3 และ D_2, D_4 เป็นผลทำให้กระแสไฟฟ้าไหลจะเป็นบวกหรือศูนย์ ไม่มีโอกาสเป็นลบ เมื่อ D_1, D_3 นำกระแส แรงดันไฟฟ้าตกคร่อมไหลจะเท่ากับแรงดันไฟฟ้าของแหล่งจ่าย และเมื่อ D_2, D_4 นำกระแสแรงดันไฟฟ้าตกคร่อมไหลจะตรงกันข้ามกับแรงดันไฟฟ้าของแหล่งจ่าย สามารถทำการจัดสมดุลวงจรโดยไม่จำเป็นต้องเพิ่มไดโอดเพราะวงจรมี

ความสมดุลของทางเดินสายส่งอยู่แล้ว ทำการเพิ่มตัวเก็บประจุต่อขนานระหว่างสายไลน์กับสายนิวทรัล และทำการเชื่อมกราวด์ดังแสดงในรูปที่ 5



รูปที่ 4 วงจร FWR แบบไดโอด 3 ตัว ที่สมดุล



รูปที่ 5 วงจร FWR แบบไดโอด 4 ตัว ที่สมดุล

2.3 เทคนิคในการบาลานซ์วงจร

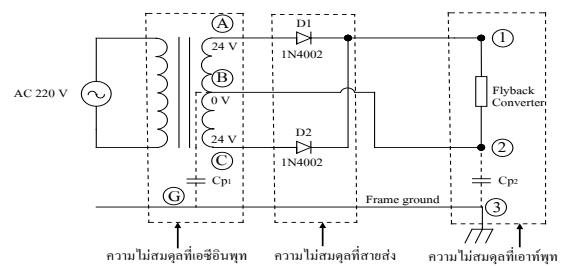
การบาลานซ์วงจร คือ การทำวงจรซึ่งประกอบด้วยตัวนำ 2 เส้น โดยการทำให้มีอิมพีแดนซ์ของวงจรเทียบกับกราวด์มีขนาดเท่ากัน เพื่อให้สัญญาณรบกวนที่เกิดขึ้นบนตัวนำทั้งสองมีขนาดเท่ากันแต่มีทิศตรงกันข้าม ซึ่งสัญญาณรบกวนนี้จะอยู่ในรูปของสัญญาณรบกวนโหมดผลรวม (common mode noise) จะหักล้างกัน สาเหตุของความไม่สมดุลมีอยู่ 3 ส่วน คือ

1. แหล่งจ่ายไม่สมดุล (Source terminal unbalance)
2. สายส่งไม่สมดุล (Transmission path unbalance)
3. เอาท์พุทไม่สมดุล (Load terminal unbalance)

3. เปรียบเทียบผลการวัดแรงดันโหมดผลรวม ที่

จุดสำคัญของวงจร

3.1 วงจร FWR แบบไดโอด 2 ตัวที่ไม่สมดุล

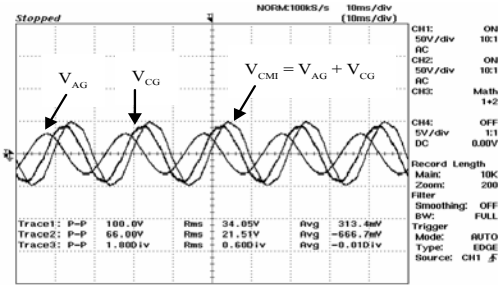


รูปที่ 6 วงจร FWR แบบเดิมที่มีไดโอด 2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้เผยแพร่ไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

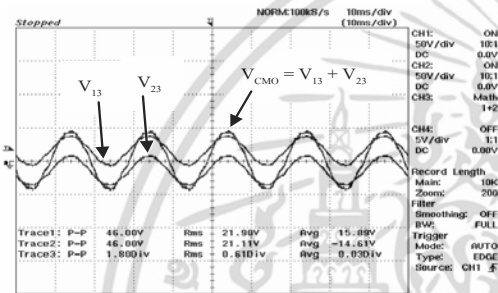
และมีความไม่สมดุล



รูปที่ 7 แรงดันโหมดผลร่วมทางด้านอินพุท

จากรูปที่ 7 สามารถหาแรงดันโหมดผลร่วม ทางด้านอินพุท (V_{CMI}) ได้ดังสมการ

$$V_{CMI} = (V_{AG} + V_{CG}) = 90V_{(p-p)}, 30V_{(Rms)} \quad (3)$$

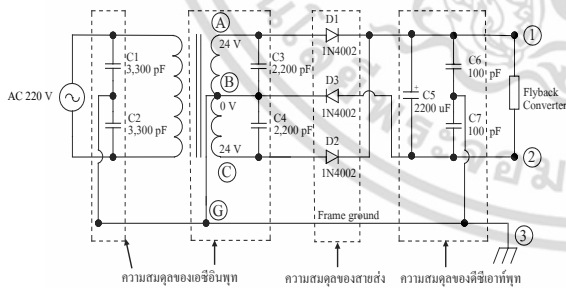


รูปที่ 8 แรงดันโหมดผลร่วม ทางด้านเอาท์พุท

จากรูปที่ 8 สามารถหาแรงดันโหมดผลร่วมทางด้านเอาท์พุท (V_{CMO}) ได้ดังสมการ

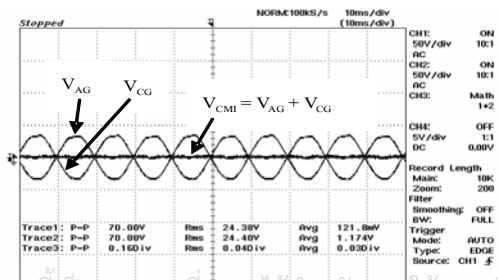
$$V_{CMO} = (V_{13} + V_{23}) = 90V_{(p-p)}, 30.50V_{(Rms)} \quad (4)$$

3.2 วงจร FWR แบบไดโอด 3 ตัวที่สมดุล



รูปที่ 9 วงจร FWR แบบใหม่ที่มีไดโอด 3 ตัว

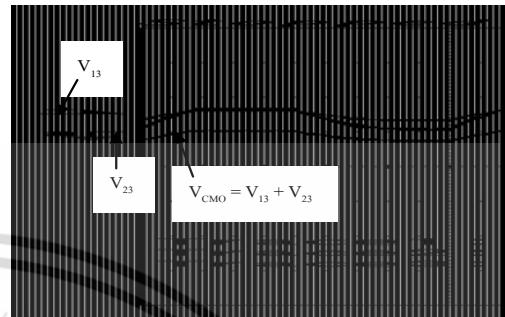
และมีความสมดุลทั้ง 3 ส่วน



รูปที่ 10 แรงดันโหมดผลร่วมทางด้านอินพุท

จากรูปที่ 10 สามารถหาแรงดันโหมดผลร่วมทางด้านอินพุท (V_{CMI}) ได้ดังสมการ

$$V_{CMI} = (V_{AG} + V_{CG}) = 8V_{(p-p)}, 2V_{(Rms)} \quad (5)$$

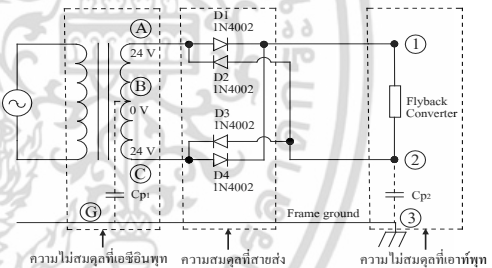


รูปที่ 11 แรงดันโหมดผลร่วมทางด้านเอาท์พุท

จากรูปที่ 11 สามารถหาแรงดันโหมดผลร่วมทางด้านเอาท์พุท (V_{CMO}) ได้ดังสมการ

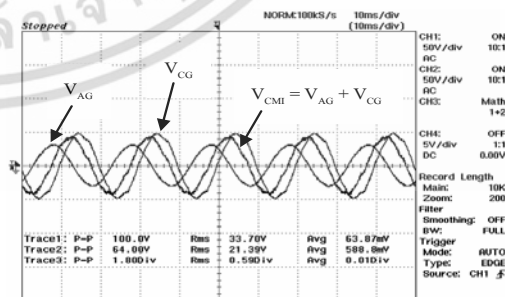
$$V_{CMO} = (V_{AG} + V_{CG}) = 34V_{(p-p)}, 22.50V_{(Rms)} \quad (6)$$

3.3 วงจร FWR แบบไดโอด 4 ตัวที่ไม่สมดุล



รูปที่ 12 วงจร FWR แบบเดิมที่มีไดโอด 4 ตัว

และมีความสมดุลบางส่วน

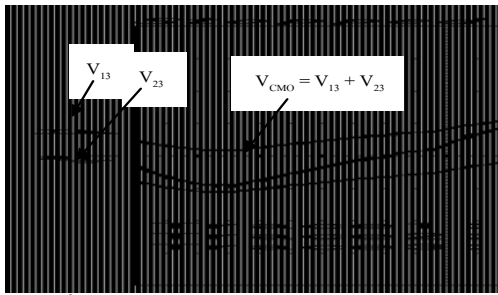


รูปที่ 13 แรงดันโหมดผลร่วมทางด้านอินพุท

จากรูปที่ 13 สามารถหาแรงดันโหมดผลร่วมทางด้านอินพุท (V_{CMI}) ได้ดังสมการ

$$V_{CMI} = (V_{AG} + V_{CG}) = 90V_{(p-p)}, 29.50V_{(Rms)} \quad (7)$$

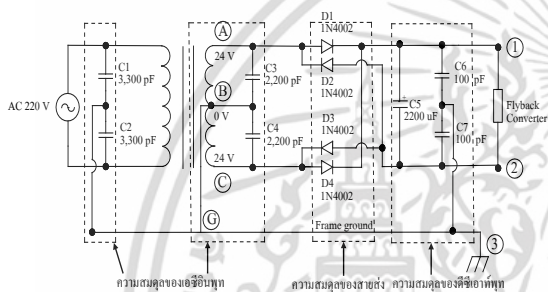
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



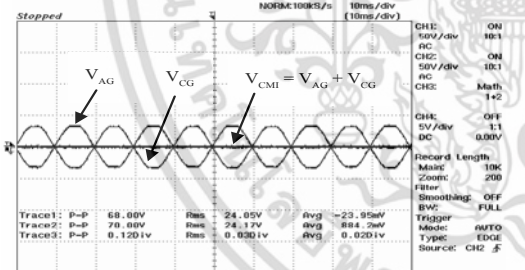
รูปที่ 14 แรงดันโหมคผลร่วมทางด้านเอาต์พุต จากรูปที่ 14 สามารถหาแรงดันโหมคผลร่วมทางด้านเอาต์พุต (V_{CM0}) ได้ดังสมการ

$$V_{CM0} = (V_{AG} + V_{CG}) = 96V_{(p-p)}, 28.50V_{(Rms)} \quad (8)$$

3.4 วงจร FWR แบบไดโอด 4 ตัวที่สมดุล

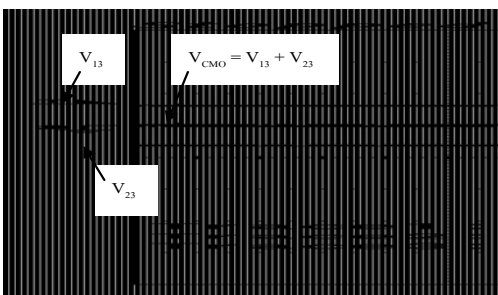


รูปที่ 15 วงจร FWR แบบใหม่ที่มีไดโอด 4 ตัวและมีความสมดุลทั้งสามส่วน



รูปที่ 16 แรงดันโหมคผลร่วมทางด้านอินพุต จากรูปที่ 16 สามารถหาแรงดันโหมคผลร่วมทางด้านอินพุต (V_{CM1}) ได้ดังสมการ

$$V_{CM1} = (V_{AG} + V_{CG}) = 6V_{(p-p)}, 1.50V_{(Rms)} \quad (9)$$

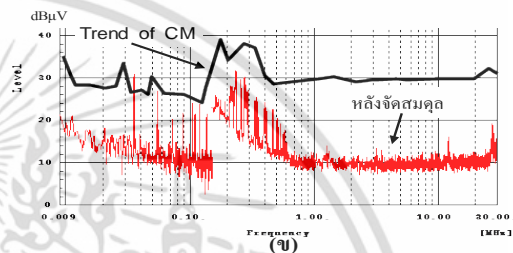
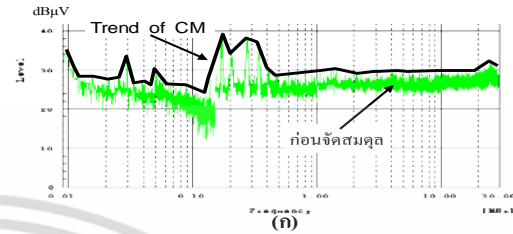


รูปที่ 17 แรงดันโหมคผลร่วมทางด้านเอาต์พุต

จากรูปที่ 17 สามารถหาแรงดันโหมคผลร่วมทางด้านเอาต์พุต (V_{CM0}) ได้ดังสมการ

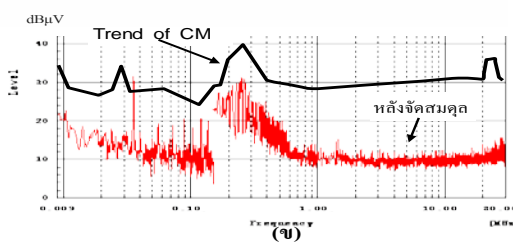
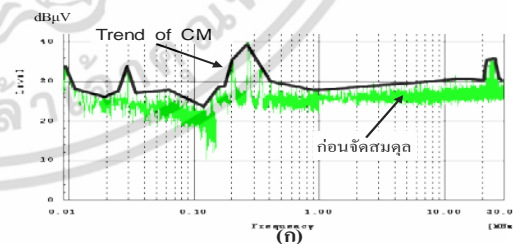
$$V_{CM0} = (V_{AG} + V_{CG}) = 8V_{(p-p)}, 1.50V_{(Rms)} \quad (10)$$

4. ผลจากการทดลอง



รูปที่ 18 สเปกตรัมความถี่ของกระแสโหมคผลร่วมของวงจร FWR แบบไดโอด 2 ตัว (ก) ก่อนจัดสมดุล, (ข) เทียบกับหลังจัดสมดุล

รูปที่ 18 แสดงสเปกตรัมความถี่ของกระแสโหมคผลร่วมในสายตัวนำ เปรียบเทียบระหว่างวงจร FWR แบบใช้ไดโอด 2 ตัวที่ไม่สมดุลกับแบบใช้ไดโอด 3 ตัวที่สมดุล peak แรกเกิดขึ้นที่ 30 kHz และ peak ต่อไปที่ 50 kHz สามารถสัญญาณรบกวนโหมคผลร่วมลดลงประมาณ 10 dBμV



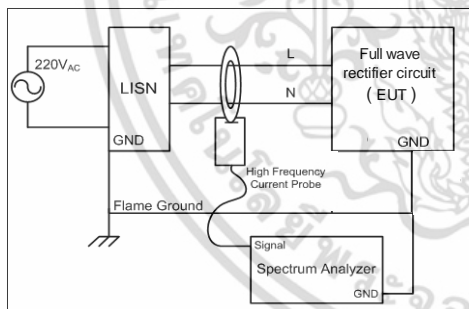
รูปที่ 19 สเปกตรัมความถี่ของกระแสโหมคผลร่วมของวงจร FWR แบบไดโอด 4 ตัว (ก) ก่อนจัดสมดุล, (ข) เทียบกับหลังจัดสมดุล

รูปที่ 19 แสดงสเปกตรัมความถี่ของกระแสโหมดผลร่วมในสายตัวนำ เปรียบเทียบระหว่างและวงจร FWR แบบไดโอด 4 ตัว ที่ไม่สมดุลและสมดุล peak แรกเกิดขึ้นที่ 30 kHz และ peak ต่อไปที่ 200 kHz สามารถสัญญาณรบกวนโหมดผลร่วมลดลงประมาณ 10 dB μ V

จะเห็นว่าสัญญาณรบกวนโหมดผลร่วมลดลงประมาณ 10 dB μ V ที่ความถี่ระหว่าง 0.5 MHz ถึง 30 MHz ซึ่ง peak แรกเป็นสัญญาณรบกวนโหมดผลร่วมที่มักเกิดจากความไม่สมดุลของตัวเก็บประจุแฝงที่เกิดขึ้นระหว่างขดลวด primary และ secondary ของ transformer

ตารางที่ 1 สรุปผลการวัดแรงดันโหมดผลร่วมของวงจรเดิมและวงจรแบบใหม่

Item	วงจร FWR แบบเดิมที่มีไดโอด 2 ตัว		วงจร FWR แบบใหม่ที่มีไดโอด 3 ตัว	
	V _{CM1} แรงดันคอมมอนโหมดผลร่วมต้นทาง	90.00 V _(P-P)	30.00 V _(RMS)	8.00 V _(P-P)
V _{CMO} แรงดันคอมมอนโหมดผลร่วมปลายทาง	90.00 V _(P-P)	30.50 V _(RMS)	34.00 V _(P-P)	22.50 V _(RMS)
Item	วงจร FWR แบบเดิมที่มีไดโอด 4 ตัว		วงจร FWR แบบใหม่ที่มีไดโอด 4 ตัว	
	V _{CM1} แรงดันคอมมอนโหมดผลร่วมต้นทาง	90.00 V _(P-P)	29.50 V _(RMS)	6.00 V _(P-P)
V _{CMO} แรงดันคอมมอนโหมดผลร่วมปลายทาง	96.00 V _(P-P)	28.50 V _(RMS)	8.00 V _(P-P)	1.50 V _(RMS)



รูปที่ 20 การวัดกระแสสัญญาณรบกวนโหมดผลร่วม

5. สรุปผลการทดลอง

จากผลการศึกษาจะเห็นได้ว่าความไม่สมดุลของวงจร FWR ทำให้เกิดสัญญาณรบกวน CM ได้สูงประมาณ 10 dB μ v โดยเฉพาะที่ความถี่ 180 kHz, 270 kHz และ 25 MHz จะทำให้เกิดพีค (peak) ของสเปกตรัมและจะเห็นได้ว่าวงจร FWR แบบใช้ไดโอด 2 ตัวมีความไม่สมดุลมากกว่าแบบใช้ไดโอด 4 ตัว คือ วงจร FWR แบบใช้ไดโอด 2 ตัวต้อง

3 จุดเท่านั้นผลการบาลานซ์วงจร FWR ทั้งสองแบบสามารถลดค่าพีค (peak) สัญญาณรบกวน CM ที่ความถี่ 150 kHz ถึง 20 MHz ลงได้ประมาณ 10 dB μ v

6. เอกสารอ้างอิง

- [1] D. Gonzalez, J. Gago, and J. Balcells, "Analysis and simulation of conducted EMI generated by switched power converters: Application to a voltage source inverter," IEEE Trans. Ind. Electron., Vol. 50, No.6., pp.801-806, December, 2003.
- [2] S. Brehaut, J. C. Le Bunetel, D. Magnon, and A. Puzo, "A conducted EMI model for an industrial power supply full bridge," in Proc. IEEE Power Electron. Spec. Conf., Vol.4, pp.3327-3231, 2004.
- [3] T. Ninomiya, "Common-mode Noise Generation in a DC-to-Dc Converter," IEEE Trans. on Aerospace and Electronic Systems, Vol. AES-16, No.2., pp.130-137, March, 1980.
- [4] T. Ninomiya, "Surge and Noise Generation in Forward DC-to-DC Converter," IEEE Trans. On Aerospace and Electronic Systems, Vol. AES-21, No.5., pp.619-630, September, 1985.
- [5] Z.M. Qian, "A study of Common-mode Noise in Switching Power Supply from a Current Balancing Viewpoint," in Proceeding IEEE APEC, pp.621-625, July, 1999.
- [6] Z.M. Qian, "Novel Boost PFC with Low Common-mode EMI Modeling and design," in Proceeding IEEE APEC, pp.178-181, February, 2000.
- [7] T. Ninomiya, "Balanced Switching Converter to Reduce Common-mode Conducted Noise," IEEE Trans.on Industrial Electronics, Vol.50, pp.1095-1099, 2003.
- [8] T. Ninomiya, "Mechanism of Common-mode Noise Reduction in Balanced Boost Switching Converter," IEEE Proceeding International Conference, pp.1115-1120, June, 2004.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้