

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจร CCDDCCs ปรับค่าได้ด้วยกระแสและการประยุกต์ใช้งานเป็นวงจรกรอง
ความถี่สองรูปแบบ

CURRENT-CONTROLLED DIFFERENTIAL DIFFERENCE CURRENT CONVEYOR
AND ITS APPLICATION TO DUAL-MODE UNIVERSAL FILTER



T120065



ฉพ.

๖๓๖๖

เลขหมู่.....๒๐๖๔.....

เลขทะเบียน.....120065.....

วัน, เดือน, ปี.....๑.....๑.....๒๕๕๕.....

b.....๓๒๓๔๘๙๑.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.๒๕๕๔

KMITL-2011-EN-M-010-121

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CURRENT-CONTROLLED DIFFERENTIAL DIFFERENCE CURRENT CONVEYOR
AND ITS APPLICATION TO DUAL-MODE UNIVERSAL FILTER



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2011

KMITL-2011-EN-M-010-121

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2011

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจร CCDDCCs ปรับค่าได้ด้วยกระแสและการประยุกต์ใช้งานเป็นวงจรกรองความถี่สองรูปแบบ
นักศึกษา	นางสาว ภัทรศิณีย์ สนามชัยสกุล
รหัสประจำตัว	52611230
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2553
อาจารย์ที่ปรึกษา	ผศ.ดร. พิพัฒน์ พรหมมี

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนออุปกรณ์แอกทีฟสำหรับประมวลผลสัญญาณแบบแอนะล็อกที่ชื่อ CCDDCCs ซึ่งมีความต้านทางแฝงอยู่ที่ขั้ว X โดยสามารถปรับค่าความต้านทานได้จากการปรับค่ากระแสไบอัสของ CCDDCCs อุปกรณ์ที่นำเสนออาศัยเทคโนโลยีซีมอสที่มีแบนด์วิธของวงจรตามแรงดันและวงจรตามกระแสสูงประมาณ 10 MHz และ 100 MHz มีค่าความเพี้ยนรวมทางฮาร์โมนิกประมาณ 0.8% ช่วงอินพุตแตกต่าง 0.6 V_{p-p} ค่ากำลังสูญเสียที่กระแสไบอัส $10\text{ }\mu\text{A}$ มีค่าประมาณ 1.35 mW และมีการประยุกต์ใช้งานเป็นวงจรกรองความถี่ที่ทำงานได้สองรูปแบบ โดยวงจรที่นำเสนอใช้ CCDDCCs สี่วงจรถูกต่อแบบต่อกราวด์สองตัว วงจรกรองความถี่ที่ประยุกต์ใช้งานสามารถทำงานในรูปแบบกระแสและแรงดัน โดยมีคุณสมบัติเด่นอยู่สองประการคือ มีผลการตอบสนองทางความถี่ได้หารูปแบบในวงจรเดียวกัน สามารถควบคุมผลตอบสนองทางความถี่และค่าตัวประกอบคุณภาพได้ คุณลักษณะของวงจรที่นำเสนอถูกจำลองการทำงานด้วยโปรแกรม PSpice

Thesis Title	Current-Controlled Differential Difference Current Conveyor and its Application to Dual-mode Universal Filter
Student	Miss Phattarasinee Sanamchaisakul
Student ID.	52611230
Degree	Master of Engineering
Program	Telecommunication Engineering
Year	2010
Thesis Advisor	Asst. Prof. Dr. Pipat Prommee

ABSTRACT

This thesis proposes a design of an active building block for analog signal processing, named as current-controlled differential difference current conveyor, CCDDCCs. Its parasitic resistance at X-terminal can be controlled by an input bias current. The proposed element is realized in a CMOS technology with the wide bandwidth of voltage follower and current follower are around 10MHz and 100MHz, respectively. The THD is obtained around 0.8% within 0.6Vp-p input range. The power dissipation at 10 μA biased current is obtained around 1.35mW. In application, dual-mode (current-mode: CM and voltage-mode: VM) multiple-input single output; MISO universal analog filter is included. It employs four CCDDCCs and two grounded capacitors. The dual-mode filter offers the following two important features: the simultaneous realizing the five type standard filters, electronically controlled of frequency response and quality factor. The simulation results have been carried out by PSpice.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จลุล่วงได้ดี ด้วยความกรุณาจากผู้มีพระคุณดังนี้

ขอกราบขอบพระคุณ อาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ ดร.พิพัฒน์ พรหมมี ที่ได้กรุณาให้คำปรึกษา ชี้แนะแนวทางการแก้ไขปัญหาต่าง ๆ ในการวิจัยอย่างเต็มที่ ให้ความสนับสนุนและเอื้อเฟื้อสถานที่ในการศึกษาวิจัย อีกทั้งยังอบรมสั่งสอนให้แนวคิดต่าง ๆ ในการดำเนินชีวิต เป็นแบบอย่างที่ดีอย่างยิ่งให้กับผู้เขียน จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอขอบพระคุณคณาจารย์ภาควิชาโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุกท่านที่ได้ประสิทธิ์ประสาทวิชา

ขอขอบพระคุณ บริษัท เอไอเอ็น โกลบอลคอม สถานที่ทำงานของข้าพเจ้า และเพื่อนร่วมงานทุกท่าน ที่สนับสนุน ช่วยเหลือ และเอื้อเฟื้อเวลาในการศึกษาและการทำวิจัย

ขอขอบพระคุณ เพื่อนๆและน้องๆ ที่ได้ช่วยเหลือ แลกเปลี่ยนประสบการณ์และความรู้ต่างๆ เพื่อนสนับสนุนการทำวิจัย

ขอกราบขอบพระคุณ ป้า และบิดา ที่คอยอบรมเลี้ยงดู ให้การสนับสนุนและให้กำลังใจมาโดยตลอด

สำหรับคุณงามความดีอันใดก็ตามที่เกิดจากวิทยานิพนธ์ฉบับนี้ ผู้เขียนขอมอบแต่ป้า และบิดา ผู้ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่าน ที่ได้ถ่ายทอดความรู้และประสบการณ์ที่ดีให้แก่ผู้เขียน

ภัทรศิณีย์ สนามชัยสกุล

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 หลักการใหม่ของวิทยานิพนธ์.....	1
1.4 ขอบเขตของวิทยานิพนธ์.....	2
1.5 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 วงจรย่อยที่ใช้ในวิทยานิพนธ์.....	3
2.1 เทคโนโลยีของซีมอสและทฤษฎีของมอสเฟต.....	3
2.1.1 เทคโนโลยีของมอส.....	3
2.1.2 โครงสร้างของมอสเฟต.....	4
2.1.3 ทฤษฎีการทำงานของมอสเฟต.....	6
2.1.4 สัญลักษณ์ของมอสเฟต.....	10
2.1.5 ชนิดของมอสเฟต.....	11
2.2 วงจรสะท้อนกระแส.....	15
2.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	15
2.2.2 วงจรสะท้อนกระแสแบบคาสโคด.....	16
2.3 วงจรกันชนรูปแบบแรงดันแตกต่างกัน.....	18
2.4 วงจรสายพานกระแส.....	18
2.4.1 วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์.....	19
บทที่ 3 วงจรตัวกรองความถี่.....	22
3.1 วงจรตัวกรองความถี่ (Filter).....	22
3.2 สมการการส่งผ่าน.....	24
3.3 ฟังก์ชันตัวกรองความถี่ลำดับที่ 2 (Second-Order Filter Function).....	25
3.4 ค่าความไวต่อวงจร (Sensitivity).....	26

สารบัญ (ต่อ)

	หน้า
บทที่ 4 วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส.....	27
4.1 กล่าวนำ.....	27
4.2 วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสที่นำเสนอ.....	27
4.3 การวิเคราะห์เชิงไม่เป็นอุดมคติ CCDDCCs.....	29
4.4 ผลจำลองการทำงานของวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วย กระแส.....	30
4.5 สรุป.....	33
บทที่ 5 การประยุกต์ใช้งานวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส.....	34
5.1 กล่าวนำ.....	34
5.2 วงจรกรองความถี่หลายหน้าที่ที่ทำงานได้สองรูปแบบ.....	34
5.2.1 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส.....	35
5.2.2 วงจรกรองความถี่หลายหน้าที่รูปแบบแรงดัน.....	36
5.3 การวิเคราะห์เชิงไม่เป็นอุดมคติ.....	37
5.4 ผลจำลองการทำงานของวงจรกรองความถี่ที่ทำงานในสองรูปแบบ.....	37
5.5 สรุป.....	40
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางการวิจัย.....	41
6.1 บทสรุปผลการวิจัย.....	41
6.2 ข้อเสนอแนะจากการวิจัย.....	41
เอกสารอ้างอิง.....	43
ภาคผนวก.....	46
ภาคผนวก ก. โปรแกรม PSpice ที่ใช้วิเคราะห์สมรรถนะของวงจรในวิทยานิพนธ์.....	47
ภาคผนวก ข. การวิเคราะห์วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วย กระแส.....	51
ภาคผนวก ค. บทความวิจัยที่ได้รับการตีพิมพ์.....	55
ประวัติผู้เขียน.....	63

สารบัญตาราง

ตารางที่	หน้า
4.1 W/L ของมอสทรานซิสเตอร์ในวงจร CCDDCCs.....	30
ข 1 ค่าความไวอุปกรณ์กรณีไม่เป็นอุดมคติ.....	54



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1	3
2.2	4
2.3	4
2.4	5
2.5	8
2.6	8
2.7	9
2.8	11
2.9	12
2.10	13
2.11	14
2.12	15
2.13	17
2.14	18
2.15	19
2.16	20
3.1	22
3.2	23
3.3	24
3.4	25
4.1	27
4.2	28
4.3	31
4.4	32
4.5	32
4.6	33
5.1	34
5.2	38
5.3	38
5.4	39
5.5	39
ก 1.1	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของปัญหา

ในอดีตได้มีการนำเสนออุปกรณ์แอกทีฟที่สำคัญไว้ตัวหนึ่ง CCII_s (Second-generation current conveyors) [1] โดยสามารถทำงานทั้งในรูปแบบแรงดันและกระแสสามารถนำไปประยุกต์สร้างเป็นตัวกรองความถี่ได้ [2-5] ซึ่งต้องใช้ความต้านทานภายนอกต่อร่วมเสมอและต่อมาได้มีการพัฒนาอุปกรณ์แอกทีฟชื่อว่า CCCII_s ทั้งในแบบ BJT และ CMOS ให้มีคุณสมบัติที่ดีขึ้น คือ สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ [6-7] ไม่ต้องใช้ค่าความต้านทานภายนอก อีกไม่กี่ปีต่อมา ได้มีผู้นำเสนออุปกรณ์แอกทีฟที่มีคุณสมบัติคล้ายกับ CCII_s ชื่อว่า DDCC (Differential difference current Conveyor) [8] และอุปกรณ์แอกทีฟที่มีคุณสมบัติคล้ายกันชื่อว่า DVCC (Differential voltage current conveyor) [9] และมีผู้นำมาประยุกต์ใช้เป็นวงจรกรองความถี่และวงจรถ่ายสัญญาณ [10-15] ได้ทั้งในรูปแบบแรงดันและกระแส ถึงแม้ว่าอุปกรณ์ DDCC และ DVCC จะเป็นอุปกรณ์ที่มีสมรรถนะสูงในด้านความถี่และความแม่นยำก็ตาม การนำมาประยุกต์ใช้ยังคงมีความจำเป็นต้องใช้ตัวต้านทานภายนอกต่อร่วมจำนวนมากเสมอ อีกทั้งในบางวงจรจะใช้ตัวต้านทานแบบลอยตัวด้วย จึงไม่เหมาะกับการสร้างเป็นวงจรรวมขึ้น

ซึ่งบทความนี้นำเสนออุปกรณ์แอกทีฟ CCDDCCs แบบใหม่ ที่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยยังคงรักษาคุณสมบัติของ DDCC ไว้ทุกประการ เพื่อยืนยันการใช้งานของวงจร CCDDCCs จึงนำเสนอการประยุกต์ใช้เป็นวงจรกรองความถี่ที่ทำงานได้สองรูปแบบคือ รูปแบบแรงดันและกระแส ที่สามารถให้ฟังก์ชันการถ่ายโอนได้ห้ารูปแบบในวงจรเดียวกัน จากการใช้ CCDDCCs สี่ตัว และตัวเก็บประจุแบบต่อกราวด์สองตัว สามารถปรับค่าความถี่ตอบสนอง และค่าตัวประกอบคุณภาพได้ จากการปรับค่าความต้านทานทางแฝงที่ขั้ว X ด้วยกระแสไบอัสที่อินพุต

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วัตถุประสงค์ของวิทยานิพนธ์ฉบับนี้คือ ศึกษาอุปกรณ์แอกทีฟสำหรับประมวลผลสัญญาณแบบแอนะล็อกที่ชื่อ CCDDCCs ที่สามารถปรับค่าความต้านทานแฝงของวงจรได้โดยการปรับค่ากระแสไบอัสของวงจร รวมถึงนำเสนอแนวทางการประยุกต์ใช้งานวงจร CCDDCCs ที่นำเสนอ เป็นวงจรกรองความถี่ที่ทำงานได้สองรูปแบบ คือ รูปแบบกระแส และ รูปแบบแรงดัน เพื่อยืนยันการใช้งานของวงจร CCDDCCs

1.3 หลักการใหม่ของวิทยานิพนธ์

การนำเสนออุปกรณ์แอกทีฟ CCDDCCs แบบใหม่ ที่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยยังคงรักษาคุณสมบัติของ DDCC ไว้ทุกประการ โดยเป็นอุปกรณ์ที่มีสมรรถนะสูงในด้านความถี่และความแม่นยำ มีความต้านทานแฝงที่ขั้ว X โดยสามารถปรับค่าความต้านทานได้จากการปรับค่ากระแสไบอัสของอุปกรณ์ โดยอุปกรณ์ที่นำเสนออาศัยเทคโนโลยีซีมอสที่มีแบนด์วิดท์ของวงจรตามแรงดันและวงจรถ่ายตามกระแส สามารถนำมาประยุกต์ใช้งานเป็นวงจรกรองความถี่ที่ทำงานได้สอง

รูปแบบ และมีผลการตอบสนองทางความถี่ได้ทำรูปแบบในวงจรเดียวกัน สามารถความคุมผลตอบสนองทางความถี่และค่าตัวประกอบคุณภาพได้

1.4 ขอบเขตของวิทยานิพนธ์

จากการศึกษาหลักการที่ได้มีการนำเสนอผ่านมาและได้ทำการเปรียบเทียบกับหลักการใหม่ที่ได้นำเสนอขึ้น สามารถสรุปขอบเขตของวิทยานิพนธ์ได้ดังนี้คือ

1) นำเสนอวงจร CCDDCCs ซึ่งคุณสมบัติของค่าความต้านทานแฝงของวงจรที่ได้นำเสนอสามารถควบคุมและแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

2) นำวงจร CCDDCCs ที่นำเสนอ มาประยุกต์ใช้งานเป็นวงจรกรองความถี่สองรูปแบบ

1.5 รายละเอียดของวิทยานิพนธ์

เนื้อหาของวิทยานิพนธ์ฉบับนี้ได้แบ่งออกเป็น บท โดยในแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำ จะกล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา ทฤษฎีแนวคิดที่ใช้ในงานวิจัย หลักการใหม่ในการทำวิทยานิพนธ์ และขอบเขตของการทำวิทยานิพนธ์ พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงเทคโนโลยีของมอสทรานซิสเตอร์ และวงจรร้อยที่ใช้ในวิทยานิพนธ์ ซึ่งประกอบด้วย เทคโนโลยีมอสทรานซิสเตอร์ โครงสร้างมอสเฟต ทฤษฎีการทำงานของมอสเฟต สัญลักษณ์มอสเฟต วงจรสะท้อนกระแส วงจรกันชนรูปแบบแรงดันแตกต่าง วงจรสายพานกระแส

บทที่ 3 กล่าวถึงหลักการพื้นฐานและคุณสมบัติของวงจรตัวกรองความถี่ ซึ่งประกอบด้วย วงจรตัวกรองความถี่ สมการส่งผ่าน ฟังก์ชันตัวกรองความถี่ลำดับที่ 2

บทที่ 4 กล่าวถึง วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสที่นำเสนอในวิทยานิพนธ์ ซึ่งประกอบด้วย บทนำ วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสที่นำเสนอ การวิเคราะห์คุณสมบัติของวงจร การจำลองการทำงาน และบทสรุป

บทที่ 5 กล่าวถึง การประยุกต์ใช้งานของวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส ซึ่งประกอบด้วย บทนำ วงจรกรองความถี่หลายหน้าที่ที่ทำงานได้สองรูปแบบ ผลจำลองการทำงาน และบทสรุป

บทที่ 6 กล่าวถึง บทสรุปและข้อเสนอแนะ ซึ่งประกอบด้วย บทสรุปผลการวิจัย และข้อเสนอแนะการวิจัย

ส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก มีรายละเอียดดังนี้

ภาคผนวก ก โปรแกรม PSpice ที่ใช้ในการวิเคราะห์สมรรถนะของวงจรในวิทยานิพนธ์

ภาคผนวก ข การวิเคราะห์คุณสมบัติของวงจร

ภาคผนวก ค ผลงานวิจัยที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

บทที่ 2

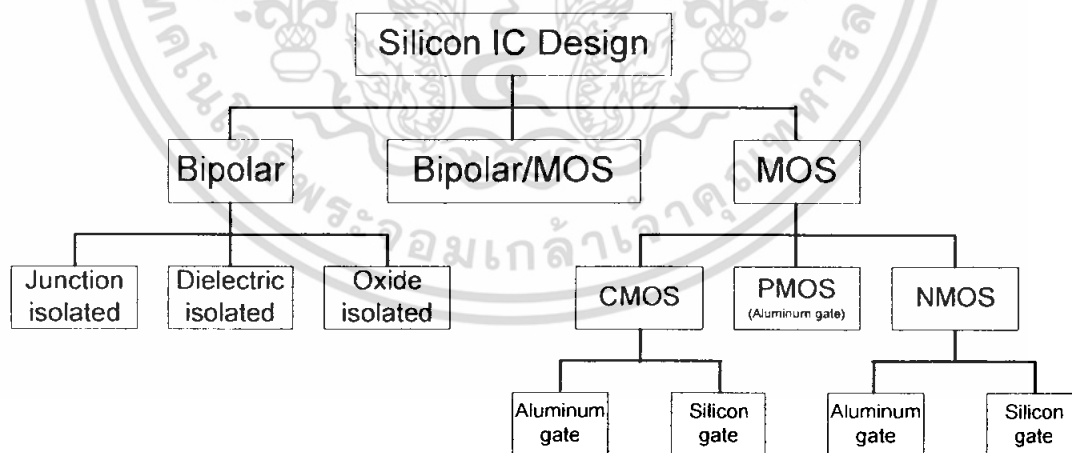
วงจรร้อยที่ใช้ในวิทยานิพนธ์

2.1 เทคโนโลยีของซีมอสและทฤษฎีของมอสเฟต

วงจรรวม (Integrated Circuit) ซึ่งเราเรียกย่อๆ ว่า IC ที่กล่าวถึงในที่นี้จะอยู่ในลักษณะที่เป็นโมโนลิทิก (Monolithic) กล่าวคือ วงจรทั้งหมดซึ่งประกอบด้วย ส่วนประกอบ (Component) ต่างๆ ทั้งแบบแอกทีฟ และแบบพาสซีฟ อยู่บนสารกึ่งตัวนำเดียวกัน วงจรรวมนี้โดยทั่วๆ ไปจะแบ่งเป็น 2 พวกใหญ่ๆ คือ พวกลิเนียร์ และ ดิจิตอล ซึ่งในวิทยานิพนธ์นี้จะเน้นไปในด้านการออกแบบวงจรรีเนียร์

2.1.1 เทคโนโลยีของมอส

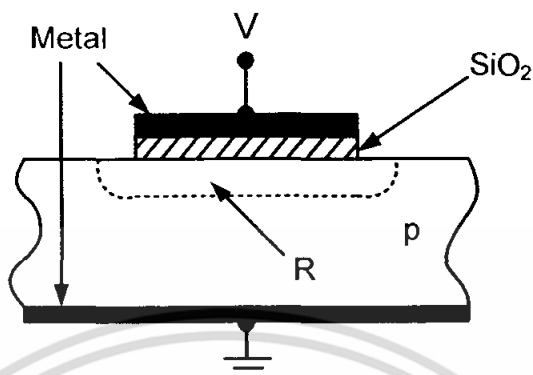
ในการพัฒนาของเทคโนโลยี VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆ หลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากของงานด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมอยู่บนชิปเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุด ซึ่งในวงจรรวมอนาล็อก ก็เป็นบทบาทสำคัญของการผลิต IC โดยการออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบที่เป็นอนาล็อก (Analog Circuit) ส่วนใหญ่ที่เรารู้จักก็คือ วงจรตัวกรองความถี่ วงจรแปลงอนาล็อกเป็นดิจิตอล และดิจิตอลเป็นอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control) ฯลฯ



รูปที่ 2.1 แผนผังของเทคโนโลยีวงจรรวม

วิธีการออกแบบ IC จะนิยมใช้เทคโนโลยีอยู่ 2 แบบ คือแบบไบโพลาร์ (BJT) และแบบมอส (MOS) โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมด จะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน (Silicon Integrate Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้น จะใช้เทคโนโลยีของไบโพลาร์ แต่ในสมัยนี้เทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งในส่วนของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรถูกออกแบบไว้ มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor)



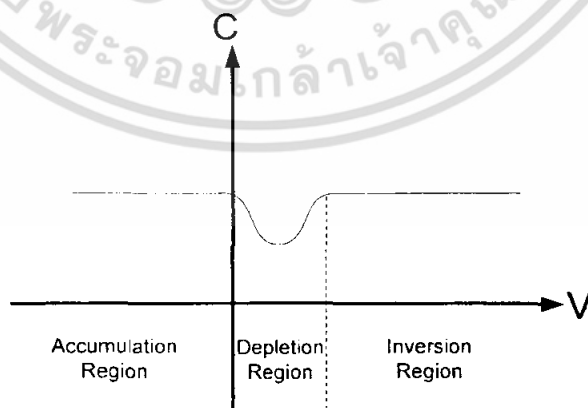
รูปที่ 2.2 โครงสร้างของมอส (Metal Oxide Semiconductor : MOS)

2.1.2 โครงสร้างของมอสเฟต

จากรูปที่ 2.2 เป็นการประกอบของชั้นต่างๆ ของโครงสร้างแบบมอส ประกอบด้วยโลหะชั้นบน ซิลิกอนไดออกไซด์ (SiO_2) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์

สมมติให้ V เป็นลบจะมีสนามไฟฟ้าคร่อมชั้นของซิลิกอน (โฮล) ไปที่บริเวณ R ได้โลหะชั้นล่าง ประจุลบจะรวมตัวอยู่กับแผ่นโลหะ (Electrode) ด้านบน และประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้ อุปกรณ์นี้จะแสดงตัวเป็นตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้า เป็นดังสมการ

$$C \approx \epsilon_{ox} \frac{A}{l} \quad (2.1)$$

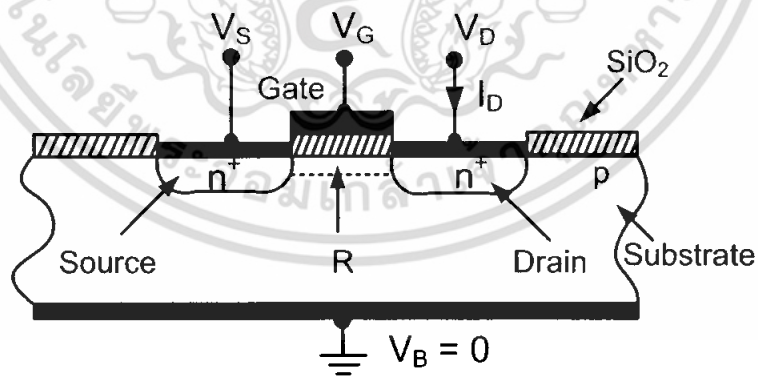


รูปที่ 2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.1) ϵ_{ox} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของซิลิกอนออกไซด์ โดย $\epsilon_{ox} = \epsilon_0 k_{ox}$ มีค่า $\cong 3.5$ pF/cm โดยที่ k_{ox} คือค่าความเป็นฉนวนของ SiO_2 ($k_{ox} = 3.9$), ϵ_0 คือ ค่าการยอมให้กระแสไฟฟ้าผ่านของบรรยากาศ ($\epsilon_0 \cong 8.854 \times 10^{-14}$ F/cm) สำหรับ A คือ พื้นที่หน้าตัดของขั้วโลหะด้านบน และ l เป็นความหนาชั้นออกไซด์ ซิลิกอนชนิดพี ที่อยู่ระหว่าง R และโลหะชั้นล่าง จะแสดงตัวเป็นความต้านทาน หรืออีกนัยหนึ่งก็คือค่าตัวเก็บประจุความสูงูนั่นเอง

ขั้นต่อไป สมมติให้ V มีแรงดันเป็นบวกค่าน้อยๆ จะเกิดสนามไฟฟ้า ซึ่งจะผลักโฮล ผลที่ได้คือ ประจุลบจะแยกออกจากกัน โดยโฮลเคลื่อนที่ จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่งเรียกว่า Depletion Layer และประจุบวกก็จะรวมตัวอยู่ที่ Electrode ด้านบน และจะเป็นเสมือนตัวเก็บประจุ เมื่อ V เพิ่มขึ้นเรื่อยๆ จะมีปรากฏการณ์ใหม่เกิดขึ้น โดยความร้อนที่เกิดจากโฮลและอิเล็กตรอน เกิดขึ้นเรื่อยๆ ในสารกึ่งตัวนำ ถ้าสนามไฟฟ้าที่ถูกสร้างจาก V เป็นบวกอย่างเพียงพอ จะสามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปที่ R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่งประจุบวกจะรวมตัวอยู่ที่ Electrode ด้านบน ขณะเดียวกันประจุลบหรืออิเล็กตรอนจะอยู่ที่ชั้นของผิวหน้า จากสมการที่ (2.1) ค่าของ l ซึ่งเป็นความหนาของ SiO_2 และค่าของ C จะมีค่าเท่ากับกรณีที่ค่า V เป็นบวกกับในกรณีที่ค่า V เป็นลบ แต่ในกรณีที่ค่า V เป็นบวกน้อยๆ จะอยู่ใน Depletion Region ซึ่งค่า C ในเทอมของ V จะแสดงไว้ในรูปที่ 2.3 ซึ่งมีชื่อเรียกอยู่ 3 Region คือ Accumulation Region, Depletion Region, และ Inversion Region โดยพิจารณาจากรูปที่ 2.4 แสดงถึงรายละเอียดของมอสเฟต ซึ่งจะเห็น n^+ (การโด๊ปสารชนิด n) Region อยู่ 2 ตัวในสารกึ่งตัวนำชนิดพี ในด้านซ้าย เราจะเรียกว่า ซอส (Source) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_S ในด้านขวาเราจะเรียกว่า เดรน (Drain) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่า เกท (Gate) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_G และตัวถังของอุปกรณ์ตัวนี้ จะเรียกว่า ซับสเตรท (Substrate) หรือ บัค (Bulk) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_B



รูปที่ 2.4 โครงสร้างของมอสเฟต

NMOS ประกอบด้วยส่วนซับสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เราเรียกว่า ซอส (Source) และเดรน (Drain) บนผิวหน้าระหว่างซอสกับเดรน จะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบน

ของซิลิกอนไดออกไซด์จะมีโพสิทีฟซึ่งทำหน้าที่เรียกว่า เกท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็น และสารกึ่งตัวนำชนิดพี ถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS

ระยะระหว่างสารกึ่งตัวนำที่เป็น ซอส และเดรนเรียกว่า ความยาวแชนแนล (Channel Length: L) และความกว้างของช่องระหว่างซอสและเดรน เรียกว่า ความกว้างแชนแนล (Channel Width: W)

2.1.3 ทฤษฎีการทำงานของมอสเฟต

มอสทรานซิสเตอร์ หรือมอสเฟต (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor และมีอีกชื่อหนึ่งว่า อินซูลเลเทดเกตเฟต (Insulated Gate FET) หรือ IGFET เป็นสารกึ่งตัวนำชนิดหนึ่ง ซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแส ในช่องนำกระแส ในปัจจุบันมอสเฟตได้เข้ามาแทนที่ทรานซิสเตอร์ชนิดไบโพลาร์ เนื่องจากโครงสร้างง่าย มีขั้นตอนการผลิตไม่ยุ่งยาก มีขนาดเล็กทำให้ผลิตได้ปริมาณมากๆ ต่อผลึกสารกึ่งตัวนำหนึ่งชิ้น มีความต้านทานอินพุตสูง (High Input Impedance) การสูญเสียต่ำ (Low Dissipation) สัญญาณรบกวนต่ำ แต่มอสเฟตก็ยังมีข้อเสีย เมื่อเปรียบเทียบกับทรานซิสเตอร์แบบไบโพลาร์ คือ การทำงานที่พลังงานต่ำ และอัตราการขยายต่ำ

จากรูปที่ 2.4 สมมติให้ ซอส เป็นกราวด์ ($V_S = 0$) และ V_D เป็นบวกน้อยๆ ประมาณ 0.5 โวลต์ เมื่อพิจารณากระแสเดรน (I_D) โดยให้ V_G เพิ่มขึ้นจาก 0 ไปเรื่อยๆ ในทางบวก เห็นได้ว่าที่เกตจะมีฉนวนกัน โดยชั้นของออกไซด์ จะไม่มีกระแส I_G ที่ n^+ ของขาเดรน และรอบๆ คือ ซับสเตอร์ชนิด P จากทฤษฎีสารกึ่งตัวนำ P-N Junction เมื่อซับสเตอร์เป็นกราวด์ และ $V_D > 0$ จะเป็น Reverse Bias ขณะที่ $V_G = 0, I_D = 0$

ให้ V_G เพิ่มขึ้น บริเวณ R ก็สว่างเปลว และเมื่อ R ว่างเปลว ทำให้ $I_D = 0$ เนื่องจากยังเป็น Reverse Bias เช่นเดียวกัน ในทางตรงกันข้าม ถ้า V_G เปลี่ยนไปเป็นขั้วตรงกันข้าม จะทำให้บริเวณ R มีอิเล็กตรอนเข้ามา ในชั้นที่มีอิเล็กตรอนเคลื่อนที่อยู่จะเรียกว่า Inversion Layer หรือ แชนแนล (Channel) ซึ่งจะทำการเชื่อมขาเดรนกับขาซอส และเมื่อเดรนเป็นบวกเมื่อเทียบกับซอส อิเล็กตรอนจะไหลจากซอสไปหาเดรน ซึ่งเป็นผลทำให้กระแส $I_D > 0$ ซึ่งขณะเดียวกันจะต้องมีแรงดันค่าน้อยๆ ที่ขาเกต V_G ในการสร้างแชนแนล เรียกว่า Threshold Voltage ซึ่งใช้สัญลักษณ์ว่า V_T

อิเล็กตรอนในแชนแนลนั้น ส่วนน้อยจะเกิดจากผลของความร้อนจากฐานรอง แต่ส่วนมากเกิดจากสนามไฟฟ้า โดยแรงดัน V_G อิเล็กตรอนออกจากขาซอส และอิเล็กตรอนบางตัวจะเกิดจากขาเดรน แต่เมื่อ $V_G > 0$ ขาเดรนและฐานรองจะอยู่ในสภาวะ Reverse Bias ซึ่งอิเล็กตรอนจะเคลื่อนที่ออกได้ยากจากขาเดรน

เมื่อเกิดค่าความต่างศักย์ขึ้นระหว่างปลายสองข้างของแชนแนล อิเล็กตรอนในแชนแนลจะถูกดึงดูดไปที่ขาเดรน จึงเป็นการเพิ่มอิเล็กตรอนความร้อนเคลื่อนที่แบบไม่มีทิศทาง การเคลื่อนที่อย่างไม่สม่ำเสมอ เป็นเหตุมาจากกระแสไหลเมื่อค่า V_G น้อยๆ ทำให้แชนแนล แสดงตัวเป็นความต้านทาน

จากค่า $I_D \approx \frac{V_D}{R}$ โดยที่ความต้านทานของแชนแนล R มีค่าเป็น

$$R = \frac{L}{W\mu_n|Q_n|} \quad (2.2)$$

โดยที่ μ_n คือ ค่าความคล่องของอิเล็กตรอน, Q_n คือค่าความเข้มข้นของประจุของอิเล็กตรอนในแกนแนล และ V_G เป็นแรงดันที่ขาเกต มีสองเทอมเป็น $(V_G - V_T)$ ได้เป็น

$$Q = -C_{ox}(V_G - V_T) \quad (2.3)$$

โดยที่ $C_{ox} = \frac{\epsilon_{ox}}{l}$ คือค่าความจุ(ต่อหนึ่งหน่วยพื้นที่) ของชั้นออกไซด์ที่กั้นระหว่างเกตกับแกนแนล ใช้ในกรณีของ V_D มีค่าน้อยๆ ($V_D \ll (V_G - V_T)$) ได้เป็น

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T) V_D \quad (2.4)$$

ซึ่งทรานซิสเตอร์แสดงตัวเป็นความต้านทานโดยควบคุมด้วย V_G มีสมการเป็น

$$R = \left[\mu_n C_{ox} \frac{W}{L} (V_G - V_T) \right]^{-1} \quad (2.5)$$

เมื่อ V_D เพิ่มขึ้น และจะไม่สามารถพิจารณา V_G แต่เพียงอย่างเดียวได้ ดังนั้นสมการที่ (2.5) จึงไม่สามารถที่จะใช้ได้ ศักดาของแกนแนลที่ขอสมีค่าเป็น 0 และขณะเดียวกันที่เดรนมีค่าเป็น V_D โดยสามารถสมมุติค่าแรงดันเฉลี่ยในแกนแนล มีค่าเท่ากับ $V_D/2$ เป็นผลให้ค่าแรงดันเฉลี่ยระหว่างเกต กับแกนแนล มีค่าเป็น $(V_G - V_D/2)$ แล้วนำไปแทน V_G ในสมการที่ (2.4) ได้เป็น

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T - \frac{V_D}{2}) V_D \quad (2.6)$$

ซึ่งในสมการที่ (2.6) เป็นการประมาณที่ใช้ได้ดีในกรณีที่ $V_D < (V_G - V_T)$ ซึ่งเรียกช่วงการทำงานของมอสเฟตช่วงนี้ว่า ช่วง Linear Region หรือ Ohmic Region หรือ Triode Region

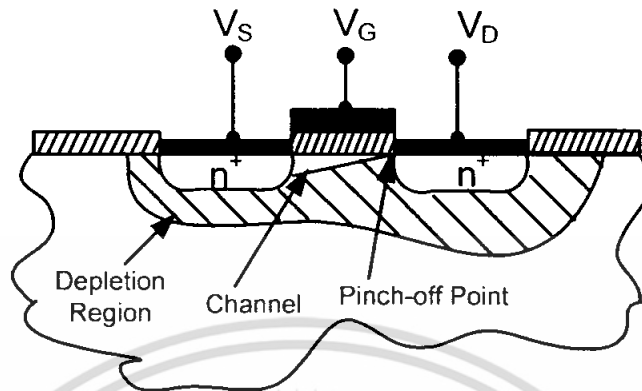
เมื่อ $V_D < (V_G - V_T)$ จะเกิดปรากฏการณ์อีกอย่างหนึ่งขึ้น พิจารณาจากรูปที่ 2.5 แสดงถึงค่าศักดาที่แปรเปลี่ยนไปภายในแกนแนล และปริมาณความเข้มข้นของประจุที่ Q_n ที่ค่อยๆ ลดลงเมื่อใกล้กับขาเดรน ถ้าที่ขาเดรนมีแรงดันเท่ากับ $V_D = V_G - V_T$ ทำให้แรงดันระหว่างเกต กับแกนแนลมีค่าไม่เพียงพอที่จะรักษาสภาพของแกนแนล Depletion Region จะแผ่ไปรอบๆ ขาขอส แกนแนล และขาเดรน ในบางที่อาจจะเรียกปรากฏการณ์นี้ว่า Pinch-off ในรูปที่ 2.5 จะเห็นจุด Pinch-off ซึ่งจะเคลื่อนที่ไปทางขาขอส เมื่อแรงดันที่ขาเดรนเพิ่มขึ้น ในขณะที่แกนแนลได้แผ่จากขาขอสไปถึงจุด

Pinch-off ที่ใดที่หนึ่งได้ขาเกต ช่วงระหว่างจุด Pinch-off จะเป็น Depletion Region อิเล็กตรอน

เอกสารนี้เป็นเอกสารทบทวนวิสาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแซนแนล และถูกฉีดออกไปที่จุด Pinch-off ไปที่ Depletion Region และจะถูกดูดไปที่ขาคูเวิน โดยสนามไฟฟ้าที่เกิดจากความต่างศักย์ที่ขาคูเวินกับจุด Pinch-off

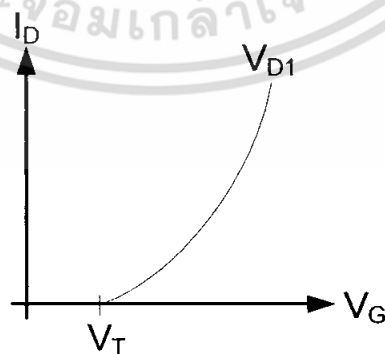


รูปที่ 2.5 มอสเฟตในกรณีที่อิ่มตัว (Saturation: Pinch-off)

โดยที่แรงดัน $V_{DS} \triangleq (V_D - V_S)$ จะถูกแบ่งเป็นสองส่วนคือที่แซนแนลระหว่างขาคูเวินกับจุด Pinch-off และที่ Depletion Region ระหว่างจุด Pinch-off กับขาคูเวิน ซึ่งจุดนี้จะมีค่าความต้านทานสูงกว่า และค่า V_{DS} ส่วนใหญ่จะอยู่ที่ส่วนนี้ และเมื่อเพิ่มค่า I_D ขึ้นไป ก็เป็นการประมาณค่าที่ใช้ได้ดี ผลที่ได้เมื่อแรงดันที่ Depletion Region เพิ่มขึ้น จะทำให้กระแส I_D เพิ่ม เมื่อ $V_D > (V_G - V_T)$ ดังสมการที่ (2.7)

$$I_D(V_D) \approx I_{D_{SAT}} \triangleq I_D(V_{D_{SAT}}) \quad (2.7)$$

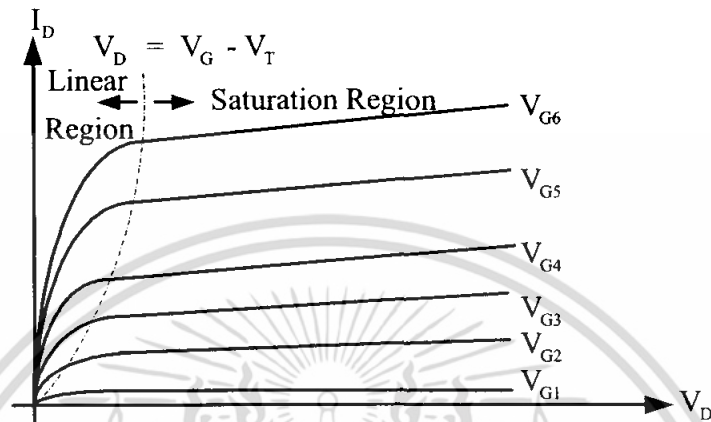
$$I_D = \frac{\mu_n C_{ox} W}{2 L} (V_G - V_T)^2 \quad (2.8)$$



รูปที่ 2.6 ความสัมพันธ์ของกระแสคูเวินกับแรงดันที่ขาคูเวิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.8) เห็นได้ว่ากระแส I_D จะเพิ่มขึ้นเมื่อ L ลดลง มีผลกระทบอีกอย่างหนึ่งของค่า L ที่เกิดขึ้น เรียกว่า Channel Length Modulation โดยจะคูณสมการที่ (2.8) ด้วย $(1 + \lambda V_D)$ โดยที่ค่าของ λ จะเป็นค่าคงที่แปรผกผันกับค่า L โดยทั่วไป เช่น $L = 10 \mu\text{m}$ ค่า λ มีค่าเท่ากับ 0.03 V^{-1} หรือ $\lambda \propto 1/L$



รูปที่ 2.7 ความสัมพันธ์ของกระแสเดรนและแรงดันขาคเดรนกับขอส

ซึ่งความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาคเดรนที่และมอสเฟททำงานในย่านอิมิตัว สามารถเขียนเป็นกราฟได้ดังรูปที่ 2.6 และรูปที่ 2.7 แสดงความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาคเดรนกับขาสอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$ การทำงานของมอสเฟทเป็นลักษณะของการใช้แรงดันไฟฟ้าควบคุมปริมาณของกระแส สมการกระแสเดรนของมอสเฟท เป็นไปตามสมการที่ (2.9) ซึ่งแสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = K' \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad ; \quad V_{GS} > V_T \quad (2.9)$$

$$K' = \mu_o C_{ox} \quad (2.10)$$

โดยที่

K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) โดยที่ NMOS มีค่าเท่ากับ 2.5×10^{-4} และ PMOS มีค่าเท่ากับ 5.19×10^{-5}

μ_o = ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)

C_{ox} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per Unit Area of the Gate Oxide)

W = ความกว้างของแชนแนล (Channel Width)

L = ความยาวของแชนแนล (Channel Length)

V_{GS} = แรงดันระหว่างขาคเดรนกับขอส

V_T = แรงดันขีดเริ่ม (Threshold Voltage)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{DS} = \text{แรงดันระหว่างขาเดรนกับซอส}$$

$$I_D = \text{กระแสเดรน}$$

มอสเฟตมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงาน ขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่า V_{DS} ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์ หรือเป็นค่าลบ มอสเฟตจะอยู่ในช่วงไม่นำกระแส (Cut-Off Region)

$$I_D = 0 \quad ; \quad |V_{GS}| - |V_T| < 0 \quad (2.11)$$

ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรมืด ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้วมอสเฟตจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Triode Region)

$$I_D = K' \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad (2.12)$$

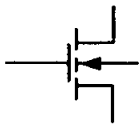
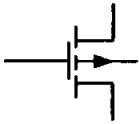
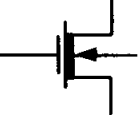
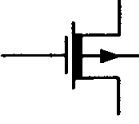

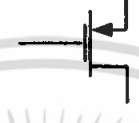
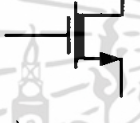

ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| > |V_{GS}| - |V_T|$ แล้วมอสเฟตจะทำงานอยู่ในช่วงของการนำกระแสอิ่มตัว (Saturation Region)

$$I_D = K' \frac{W}{2L} (V_{GS} - V_T)^2 \quad (2.13)$$

2.1.4. สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกได้ว่าเป็น มอสเฟตชนิด N หรือ P โดยดูที่หัวลูกศรที่ขาซอส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือฐานรอง (Substrate) หรือบางทีอาจจะเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟตเป็นเอ็นฮานซ์เม้นท์มอส หรือ ดีพลีชันมอสอีกด้วย ดังรูปที่ 2.8

มอสเฟตแบ่งตามชนิดของการทำงานได้ 2 ชนิด คือ เอ็นฮานซ์เม้นท์มอส (Enhancement MOSFET) และดีพลีชันมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น N-Channel หรือ NMOS และ P-Channel หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน

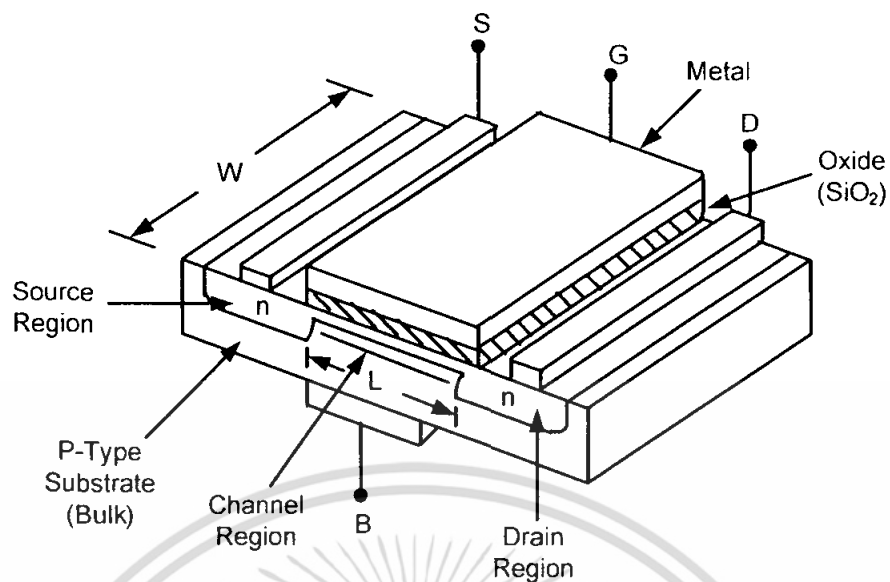
NMOS	PMOS	MODE
(ก) 	(ข) 	Enhancement
(ค) 	(ง) 	Depletion
(จ) 	(ฉ) 	Enhancement
(ช) 	(ซ) 	Depletion

รูปที่ 2.8 สัญลักษณ์ของมอสเฟตชนิดต่างๆ

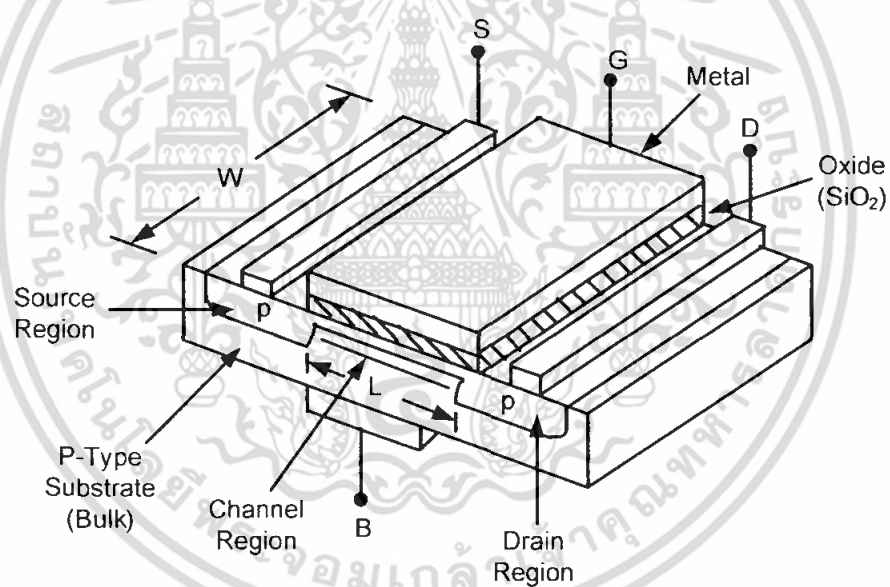
2.1.5 ชนิดของมอสเฟต

มอสเฟตแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานซ์เมนต์มอสเฟต (Enhancement MOSFET) หรือเรียกอีกอย่างหนึ่งว่า E-MOSFET และดีพลีชันมอสเฟต (Depletion MOSFET) หรือเรียกอีกอย่างหนึ่งว่า D-MOSFET ดังรูปที่ 2.9 และ 2.10 แสดงโครงสร้างของมอสเฟตชนิด N และ P ทั้ง 2 แบบตามลำดับ

จากรูปที่ 2.9 จะเห็นว่า โครงสร้างของ D-MOSFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ช่องระหว่างซอสและเดรนของ D-MOSFET จะมีการแพร่สารเอ็นอยู่ ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวก เมื่อเปรียบเทียบกับซอส และแรงดันระหว่างเกตกับซอสเป็นศูนย์ ($V_{GS} = 0$) เมื่อ V_{GS} มีค่าเป็นลบ กระแสเดรนจะลดลง ถ้า V_{GS} มีค่าเป็นบวก กระแสเดรนจะเพิ่มขึ้น ส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวก เมื่อเทียบกับซอส และแรงดันระหว่างเกตกับซอส เป็นศูนย์ เมื่อ V_{GS} มีค่าเป็นบวก จะทำให้กระแสเดรนไหล และเมื่อ V_{GS} มีค่าเป็นบวกมากขึ้น จะทำให้กระแสเดรนไหลเพิ่มขึ้น ดังรูปที่ 2.11



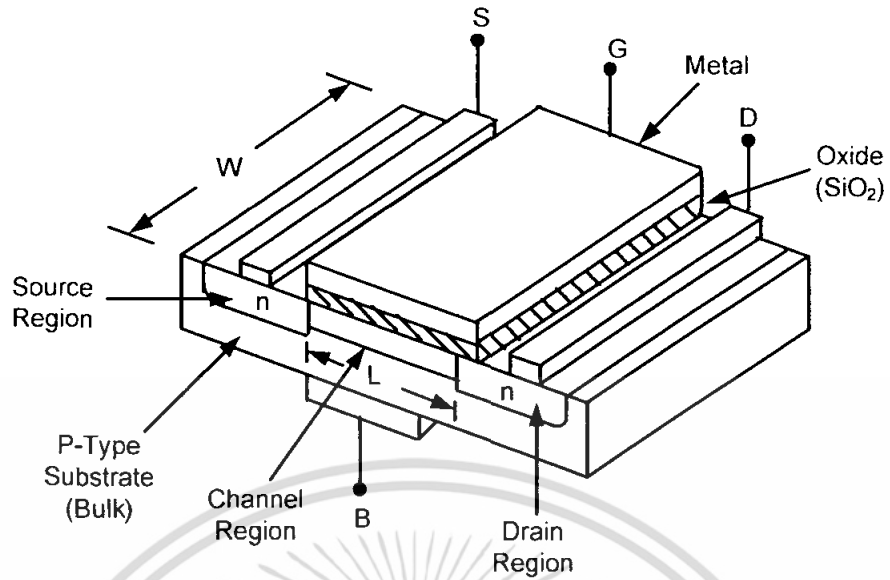
(ก) ชนิด N-Channel



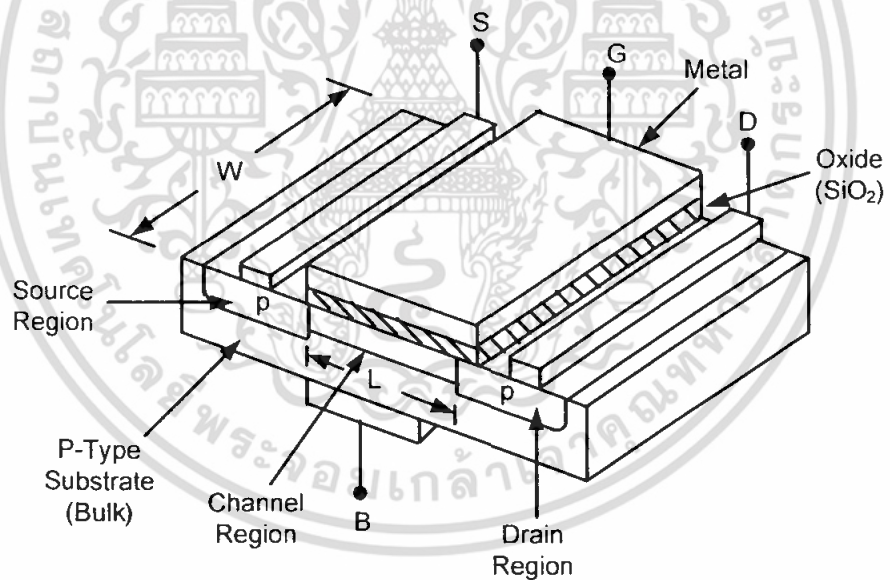
(ข) ชนิด P-Channel

รูปที่ 2.9 โครงสร้างของมอสเฟตแบบ D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



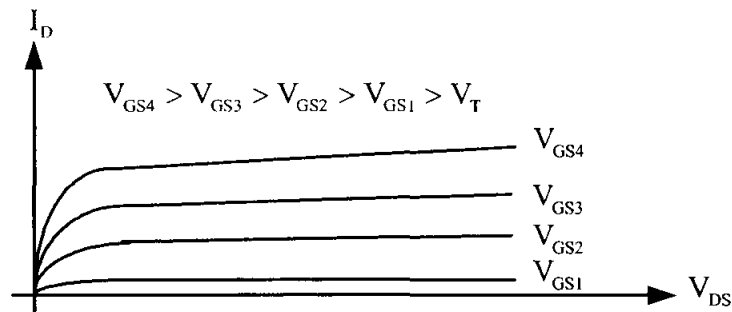
(ก) ชนิด N-Channel



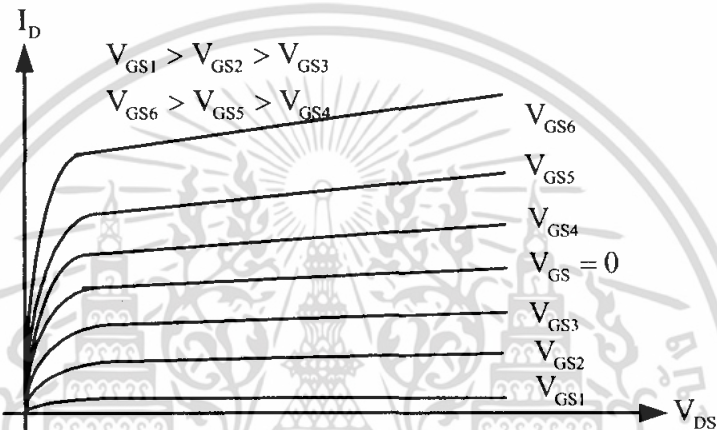
(ข) ชนิด P-Channel

รูปที่ 2.10 โครงสร้างของมอสเฟตแบบ E-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) E-MOSFET



(ข) D-MOSFET

รูปที่ 2.11 กราฟแสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS}

ในบทนี้กล่าวถึง กระบวนการประดิษฐ์สารกึ่งตัวนำแบบมอส อย่างพอสังเขป และการทำงาน ในย่านการทำงานแบบต่างๆ ซึ่งทำให้ทราบได้ว่าการทำงานในย่านต่างๆ เกิดขึ้นได้อย่างไร และมี สมการที่เกี่ยวข้องเพื่อช่วยในการคำนวณในวงจรต่างๆ ที่ประกอบขึ้นจากมอสเฟต ซึ่งมอสเฟตเป็น อุปกรณ์ทางอิเล็กทรอนิกส์ชนิดหนึ่งที่สามารถควบคุมปริมาณของกระแสเดรนได้ด้วยสนามไฟฟ้าที่ เกิดขึ้นจากแรงดันที่ขาเกต สามารถแบ่งตามชนิดของมอสเฟตได้เป็น เอ็นฮานซ์เม้นท์มอสเฟต และดี พลิซันมอสเฟต ซึ่งแต่ละชนิดจะแบ่งออกเป็น NMOS และ PMOS ซึ่งการไบอัสจะมีลักษณะตรงกัน ข้ามกัน เมื่อพิจารณาจากสมการกระแสเดรนของมอสเฟตนั้นๆ จะแบ่งเป็น 3 ย่านการทำงาน ขึ้นอยู่ กับค่าของ $(V_{GS} - V_T)$ ที่ป้อนเป็นอินพุตให้กับมอสเฟต โดยจะต้องมีค่ามากกว่าค่าแรงดันเทรชโฮลต์ (V_T) จึงจะสามารถควบคุมกระแสเอาท์พุทได้ แรงดันเทรชโฮลต์นั้นสามารถเปลี่ยนแปลงได้ด้วย แรงดันระหว่างขาซอส และฐานรอง (Substrate) [27]

2.2 วงจรสะท้อนกระแส

วงจรสะท้อนกระแส (Current mirror) เป็นวงจรที่สำคัญอย่างมากสำหรับการออกแบบวงจรประเภทอนาล็อกที่ออกแบบโดยใช้หลักการของวงจรรวม วงจรสะท้อนกระแสที่เป็นที่นิยมและใช้งานกันอยู่ประมาณ 4 วงจร แต่อย่างไรก็ตามที่ผ่านมาวงจรสะท้อนกระแสยังได้รับการพัฒนาและเผยแพร่มาอย่างต่อเนื่องจนถึงปัจจุบัน แต่ในบทนี้จะขอกกล่าวถึงเพียง 2 แบบเท่านั้น คือ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสแบบแคตโคด ซึ่งมีรายละเอียดดังนี้

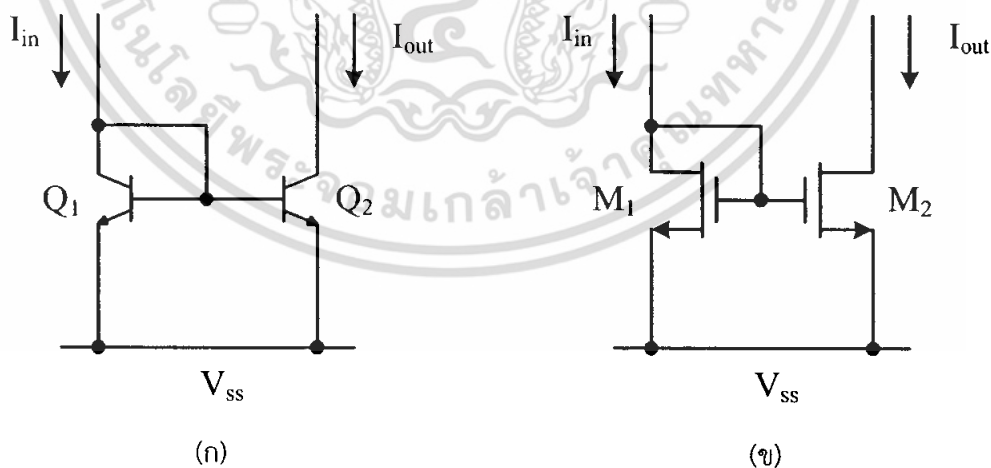
2.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแสดงดังรูปที่ 2.12 เป็นวงจรสะท้อนกระแสแบบพื้นฐานที่นิยมใช้กันโดยมีทรานซิสเตอร์เพียงสองตัวเท่านั้น วงจรสะท้อนกระแสสร้างจากไบโพลาร์ทรานซิสเตอร์แสดงได้ดังรูปที่ 2.12 (ก) สามารถแสดงความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} ได้ดังสมการที่ (2.14) คือ

$$I_{out} = (1 - 2/\beta) I_{in} \tag{2.14}$$

โดยที่ β คือ อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ แต่ถ้าวงจรสะท้อนกระแสแบบพื้นฐานสร้างด้วยมอสทรานซิสเตอร์สามารถแสดงได้ดังรูปที่ 2.12(ข) สามารถแสดงความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} ได้ดังสมการที่ (2.15) คือ

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \tag{2.15}$$



รูปที่ 2.12 วงจรสะท้อนกระแสแบบพื้นฐาน (ก) ชนิดไบโพลาร์ (ข) ชนิดจากมอส

โดยที่ g_{m1} และ g_{m2} คือ ค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ ส่วนค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 2.12 (ก) สามารถกำหนดให้

$$r_{out} = r_{o2} \quad (2.16)$$

ส่วนค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 2.12 (ข) กำหนดให้

$$r_{out} = \frac{1}{g_{ds2}} \quad (2.17)$$

เมื่อ g_{ds2} คือ ค่าความนำระหว่างขาคาเดรนและซอร์สของมอสทรานซิสเตอร์ M_2 จากสมการที่ (2.16) และ (2.17) จะเห็นว่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 2.12 จะขึ้นอยู่กับความต้านทานทางเอาต์พุตของ Q_2 (r_{o2}) หรือค่าความนำทางเอาต์พุต (g_{ds}) ของ M_2 ซึ่งค่าความต้านทานทางเอาต์พุตในทางอุดมคติควรจะมีค่าเข้าใกล้อนันต์ (∞) ดังนั้นจึงได้มีการพัฒนาวงจรสะท้อนกระแสในแบบต่าง ๆ เพื่อเพิ่มค่าความต้านทานทางเอาต์พุตซึ่งจะมีผลที่ดีต่อการสะท้อนกระแสของวงจรด้วย

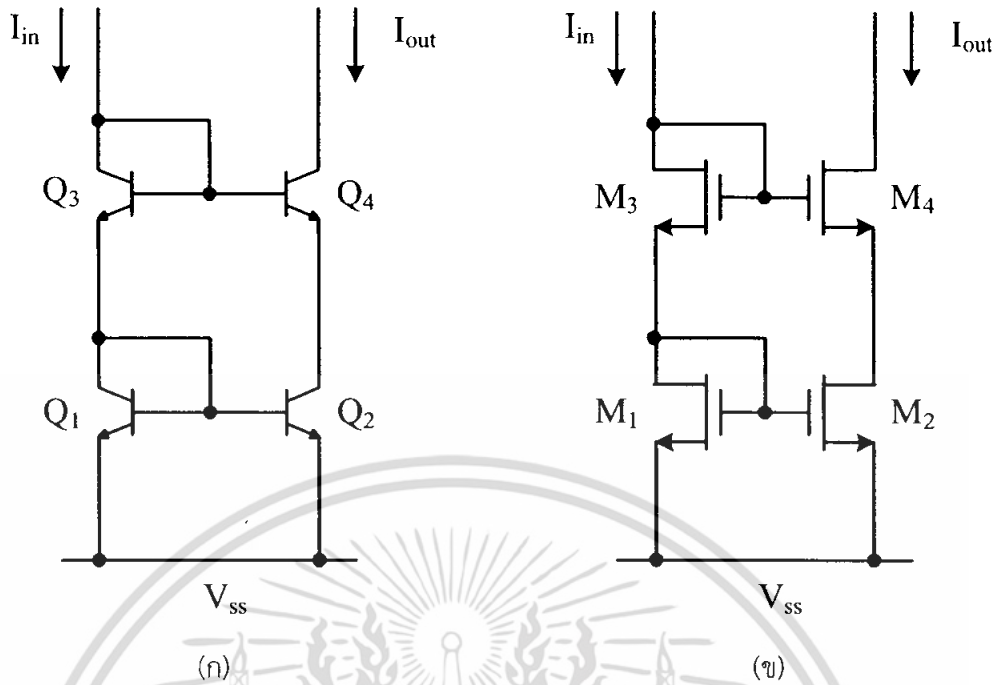
2.2.2 วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดสามารถแสดงได้ดังรูปที่ 2.13 และในรูปที่ 2.13 (ก) คือ วงจรสะท้อนกระแสแบบคาสโคดที่สร้างจากไบโพลาร์ทรานซิสเตอร์ ส่วนรูปที่ 2.13 (ข) เป็นวงจรสะท้อนกระแสแบบคาสโคดที่สร้างจากมอสทรานซิสเตอร์ จากรูปที่ 2.13 (ก) สามารถแสดงความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} ได้ดังสมการที่ คือ

$$I_{out} \approx \frac{1}{1 + \frac{2}{\beta^2}} I_{in} \quad (2.18)$$

ถ้าสร้างจากมอสทรานซิสเตอร์ ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถหาค่าได้ดังสมการที่ (2.19) คือ

$$I_{out} = \frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \quad (2.19)$$



รูปที่ 2.13 วงจรสะท้อนกระแสแบบคาสโคด (ก) ชนิดไบโพลาร์ (ข) ชนิดจากรวมอส

เมื่อพิจารณาวงจรในรูปที่ 2.13 ในแบบวงจรเสมือนสัญญาณขนาดเล็ก ค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 2.13 (ก) สามารถกำหนดได้เป็น

$$r_{out} \approx \frac{\beta_2 r_{o2}}{2} \quad (2.20)$$

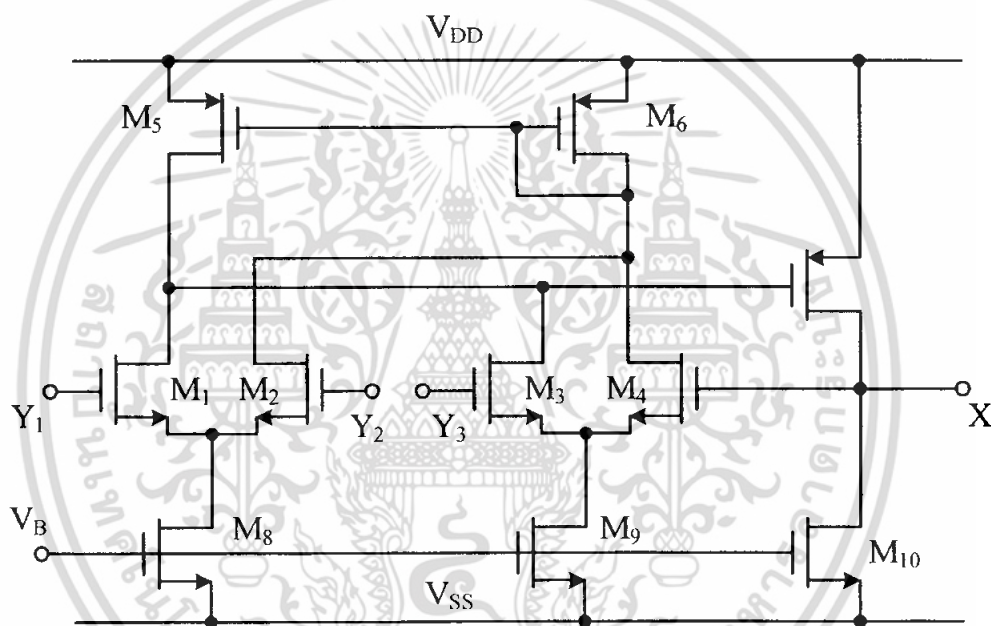
โดยที่ r_{o2} คือ ค่าความต้านทานที่ขาคอลเลคเตอร์ของ Q_2 ส่วนค่าความต้านทานทางเอาต์พุตเมื่อพิจารณาที่ขาเดรนของมอสทรานซิสเตอร์ M_4 จะมีค่าเท่ากับ

$$r_{out} = r_{ds2} + r_{ds3} + r_{ds2} r_{ds3} g_{m3} \approx r_{ds2} r_{ds3} g_{m3} \quad (2.21)$$

เมื่อ r_{ds2} และ r_{ds3} คือ ค่าความนำระหว่างขาเดรนและซอร์สของมอสทรานซิสเตอร์ M_2 และ M_3 วงจรสะท้อนกระแสแบบคาสโคดจะมีความต้านทานทางเอาต์พุตเพิ่มมากขึ้น ซึ่งจะส่งผลทำให้คุณสมบัติการสะท้อนของสัญญาณกระแสดีขึ้น ซึ่งคุณสมบัติในทางอุดมคติจะต้องการความต้านทานทางเอาต์พุตเข้าใกล้อนันต์ (∞) ขณะเดียวกันความต้านทานทางอินพุตต้องเข้าใกล้ศูนย์

2.3 วงจรกันชนรูปแบบแรงดันแตกต่างกัน

วงจรกันชนรูปแบบแรงดันแตกต่างกันด้วยซีมอส (CMOS Differential voltage buffer: DVB) ที่ใช้ในวิทยานิพนธ์แสดงดังรูปที่ 2.14 โครงสร้างของวงจรกันชนรูปแบบแรงดันแตกต่างกันด้วยซีมอสนี้มีลักษณะคล้ายกับวงจร DDA (Differential difference amplifier) โดยที่วงจรมีค่าทรานคอนดักแตนซ์ที่อินพุตแตกต่างกันอยู่สองชุด จากโครงสร้างของทรานซิสเตอร์ M_1, M_2 และ M_3, M_4 โดยในแต่ละชุดจะมีความค่าเกณฑ์สูง ซึ่งมีผลมาจากวงจรสะท้อนกระแสที่ประกอบด้วยทรานซิสเตอร์ M_5, M_6 และ M_8, M_9 โดยจะเปลี่ยนแปลงกระแสที่ได้ให้มีความแตกต่างกัน และส่งผลไปยังกระแสที่เอาต์พุตของทรานซิสเตอร์ ซึ่งสามารถหาค่าความสัมพันธ์ของแรงดันที่เอาต์พุตและอินพุตได้ดังสมการที่ (2.22) คือ



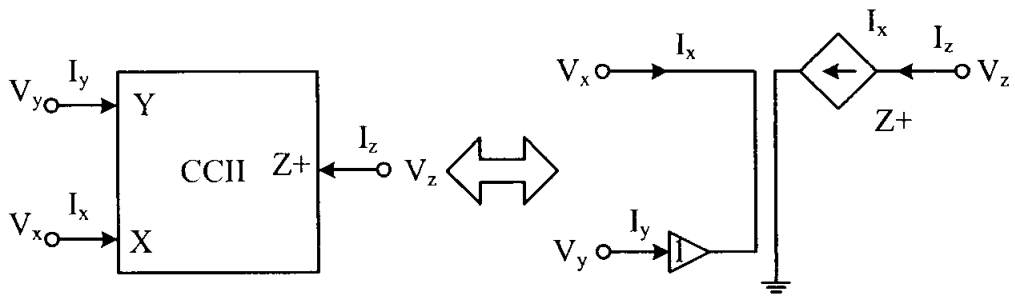
รูปที่ 2.14 วงจรกันชนรูปแบบแรงดันแตกต่างกันแบบซีมอส

$$V_{X'} = V_{Y1} - V_{Y2} + V_{Y3} \tag{2.22}$$

2.4 วงจรสายพานกระแส

วงจรสายพานกระแส (Current conveyor) ได้ถูกพัฒนาและนำเสนอขึ้นในปี 1969 โดย K.C. Smith และ A. Sedra ได้เป็นผู้กำเนิดแนวคิดวงจรขึ้นใหม่ที่เรียกว่า วงจรสายพานกระแสยุคที่หนึ่ง (First-Generation Current Conveyor) หรือมีชื่อย่อว่า CCI ต่อมาในปี 1970 K.C. Smith และ A. Sedra ได้นำเสนอวงจรสายพานกระแสยุคที่สอง (Second-Generation Current Conveyor) หรือ CCII โดยมีการนำเสนอการประยุกต์ใช้งาน จึงทำให้ CCII ได้รับความนิยมมาจนถึงปัจจุบัน วงจรสายพานกระแสยุคที่สอง CCII สามารถสร้างขึ้นจากโพลาร์ทรานซิสเตอร์ นอกจากนี้ยังสามารถแทนโพลาร์ทรานซิสเตอร์ไปเป็นมอสทรานซิสเตอร์ได้อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 สัญลักษณ์และวงจรเสมือนของวงจร CCII

สัญลักษณ์และวงจรเสมือนของวงจร CCII สามารถแสดงได้ดังรูปที่ 2.15 เมื่อพิจารณาวงจร CCII จะเห็นว่าวงจรมีทั้งหมดสามขั้ว คือ X , Y และ Z โดยความสัมพันธ์ของกระแสและแรงดันของขั้วทั้งสามสามารถแสดงอยู่ในรูปเมตริกซ์ได้ดังสมการที่ (2.23) คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (2.23)$$

จากสมการที่ (2.23) จะเห็นได้ว่าที่ขั้ว Y จะมีความต้านทานทางเอาต์พุตสูงเข้าใกล้อนันต์ (∞) และแรงดันที่ขั้ว X จะมีค่าเท่ากับแรงดันที่ป้อนเข้าขั้ว Y ในขณะที่ขั้ว X จะมีความต้านทานเข้าใกล้ศูนย์ กระแสที่ป้อนเข้าที่อินพุต X จะถูกขนถ่ายไปเป็นกระแสเอาต์พุตที่ขั้ว Z

2.4.1 วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์

วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์ แสดงดังรูปที่ 2.16 เป็นวงจรสายพานกระแสควบคุมด้วยกระแส (Second-generation current-controlled current conveyor: CCII) ที่ใช้ในวิทยานิพนธ์ โดยออกแบบให้ที่มีขั้ว Z หลายเอาต์พุต คือ $Z+$ และ $Z-$ โดยคุณสมบัติของ $V_X = V_Y$ จะใช้ Q_1 ถึง Q_4 ต่อแบบทรานส์ลิเนียร์รูป ส่วนคุณสมบัติของ $I_Z = I_X$ จะใช้วงจรสะท้อนกระแสเป็นตัวส่งผ่าน คุณสมบัติเด่นประการหนึ่งของวงจรสายพานกระแสที่สร้างด้วยไบโพลาร์ทรานซิสเตอร์ คือ ที่ขั้ว X จะปรากฏค่าความต้านทานที่สามารถปรับค่าได้จากกระแสไบอัส และวงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์ จึงมีชื่อเรียกอีกอย่างว่า วงจรสายพานกระแสควบคุมด้วยกระแส (Second-generation current-controlled conveyor หรือ CCCII) ซึ่งสามารถกำหนดความสัมพันธ์ของกระแสและแรงดันที่ขั้วทั้งสาม โดยแสดงอยู่ในรูปของเมตริกซ์ได้ดังสมการที่ (2.24) และค่าความต้านทานที่ขั้ว X (R_X) ได้ดังสมการที่ (2.25)

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \tag{2.24}$$

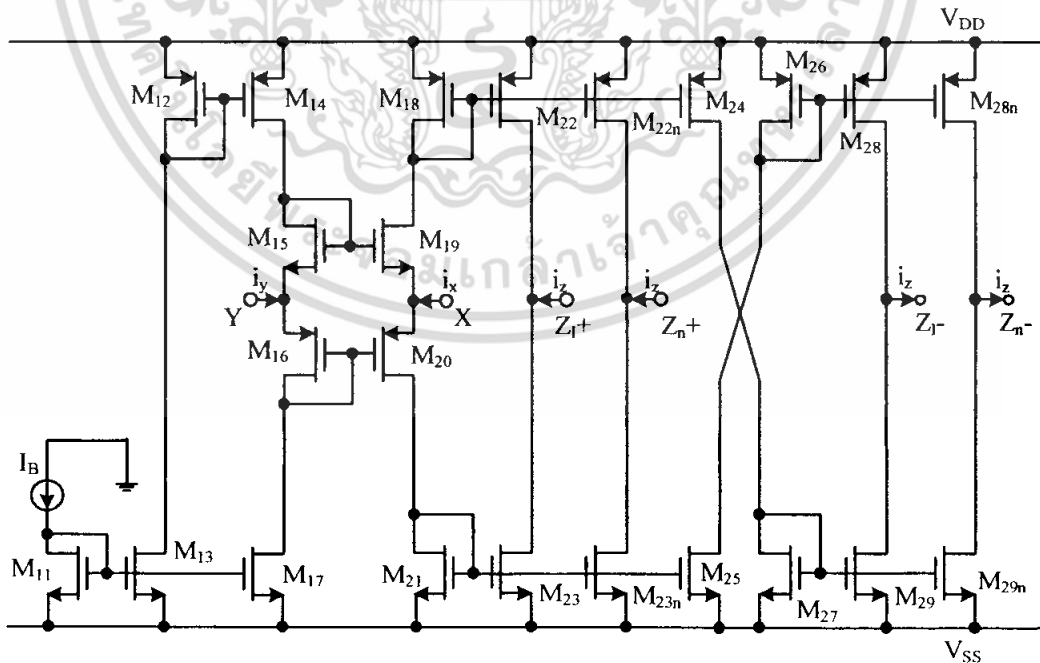
$$R_X = \frac{V_T}{2I_o} \tag{2.25}$$

ซึ่งค่าความต้านทาน R_X นี้เป็นค่าความต้านทานภายในที่ขั้ว X ของ CCCII ตัวต้านทานดังกล่าวเสมือนเป็นตัวต้านทานแบบต่อลงกราวด์ที่ควบคุมค่าความต้านทานด้วยกระแสไบอัส I_o ซึ่งที่ผ่านมามีการนำค่าความต้านทานแฝงนี้ไปใช้งานมากมาย เช่น วงจรกรองความถี่ [2-4], [6], [16-18] วงจรออสซิลเลเตอร์ [5] วงจรขยายสัญญาณ [19] เป็นต้น โดยวงจรสายพานกระแสควบคุมด้วยกระแสที่นำเสนอถูกออกแบบให้ทั้งหมดมีสามขั้วคือ X , Y และ Z และสามารถหาค่าความสัมพันธ์ของกระแสและแรงดันที่ขั้วทั้งสามมีค่าดังสมการที่ (2.26) – (2.28)

$$i_y = 0 \tag{2.26}$$

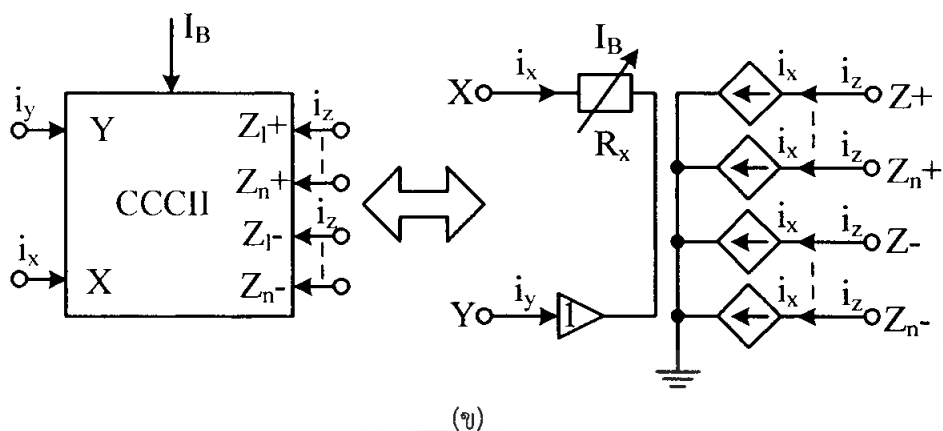
$$v_x = v_y + i_x R_X \tag{2.27}$$

$$i_z = \pm i_x \tag{2.28}$$



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 (ก) วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์ (ข) สัญลักษณ์

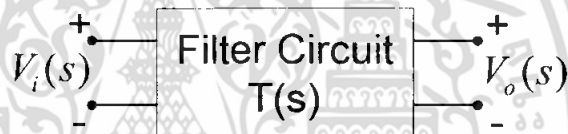
2.5 สรุป

ในบทนี้ได้กล่าวถึงวงจรย่อยที่ใช้ในวิทยานิพนธ์ โดยในวิทยานิพนธ์นี้จะมีการนำวงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์มาใช้ โดยต่อร่วมกับวงจรสะท้อนกระแส และวงจรกันชนรูปแบบแรงดันแตกต่างกัน เพื่อนำมาสร้างเป็นวงจร CCDDCCs ซึ่งจะกล่าวถึงในบทถัดไป

บทที่ 3 วงจรถ่วงความถี่

3.1 วงจรถ่วงความถี่ (Filter)

ในบทนี้เราจะกล่าวถึงวงจรถ่วงความถี่ที่สำคัญมากวงจรถ่วงความถี่ที่ใช้งานในระบบสื่อสารในปัจจุบัน ซึ่งก็คือวงจรถ่วงความถี่ (Filter) วงจรถ่วงความถี่แบบอนาล็อกได้มีการพัฒนาทั้งทางเทคนิคและการสร้างมาอย่างต่อเนื่องนับจากอดีต ซึ่งปัจจัยหลักที่ต้องการก็คือ คุณภาพการใช้งานที่สูง และราคาต่ำ โดยวงจรถ่วงความถี่ส่วนมากจะสร้างจาก ออปแอมป์ (Operational Amplifier) แต่ข้อจำกัดคือไม่สามารถทำงานได้ในย่านความถี่สูงได้ ภายหลังจึงมีการคิดค้น สร้างวงจรถ่วงความถี่ด้วยอุปกรณ์ที่เรียกว่า โอทีเอ (Operational Transconductance Amplifier : OTA) ซึ่งสามารถทำให้วงจรถ่วงความถี่ทำงานได้ในความถี่สูงได้ เกินเป็นตัวแปรสำคัญที่ใช้ในวงจรถ่วงความถี่ ซึ่งตัวที่จะกำหนดค่าเกนของวงจรถ่วงความถี่นั้นๆ ก็คือ ออปแอมป์หรือโอทีเอนั่นเอง ซึ่งในการเลือกอุปกรณ์มาใช้ในการสร้างวงจรถ่วงความถี่ ไม่ควรมีอุปกรณ์พาสซีฟ (Passive Component) หรือควรมีให้น้อยที่สุด เพื่อเพิ่มความยืดหยุ่นในการทำงานของวงจรถ่วงความถี่ [26]



รูปที่ 3.1 วงจรถ่วงความถี่ในรูปแบบของ Two-Port Network

จากรูปที่ 3.1 จะได้ตั้งสมการที่ (3.1)

$$T(s) \equiv \frac{V_o(s)}{V_i(s)} \quad (3.1)$$

ให้ค่า $s = j\omega$ จะสามารถเขียนสมการให้อยู่ในรูปขนาด (Magnitude) และ เฟส (Phase) ได้เป็น

$$T(j\omega) = |T(j\omega)|e^{j\phi(\omega)} \quad (3.2)$$

เมื่อแปลงสมการให้อยู่ในรูปของค่าเกนที่มีหน่วยเป็นเดซิเบล จะได้

$$A(\omega) \equiv -20 \log |T(j\omega)| \quad (3.3)$$

เมื่อนำสัญญาณอินพุตมาผ่านวงจรถ่วงความถี่จะได้เป็น

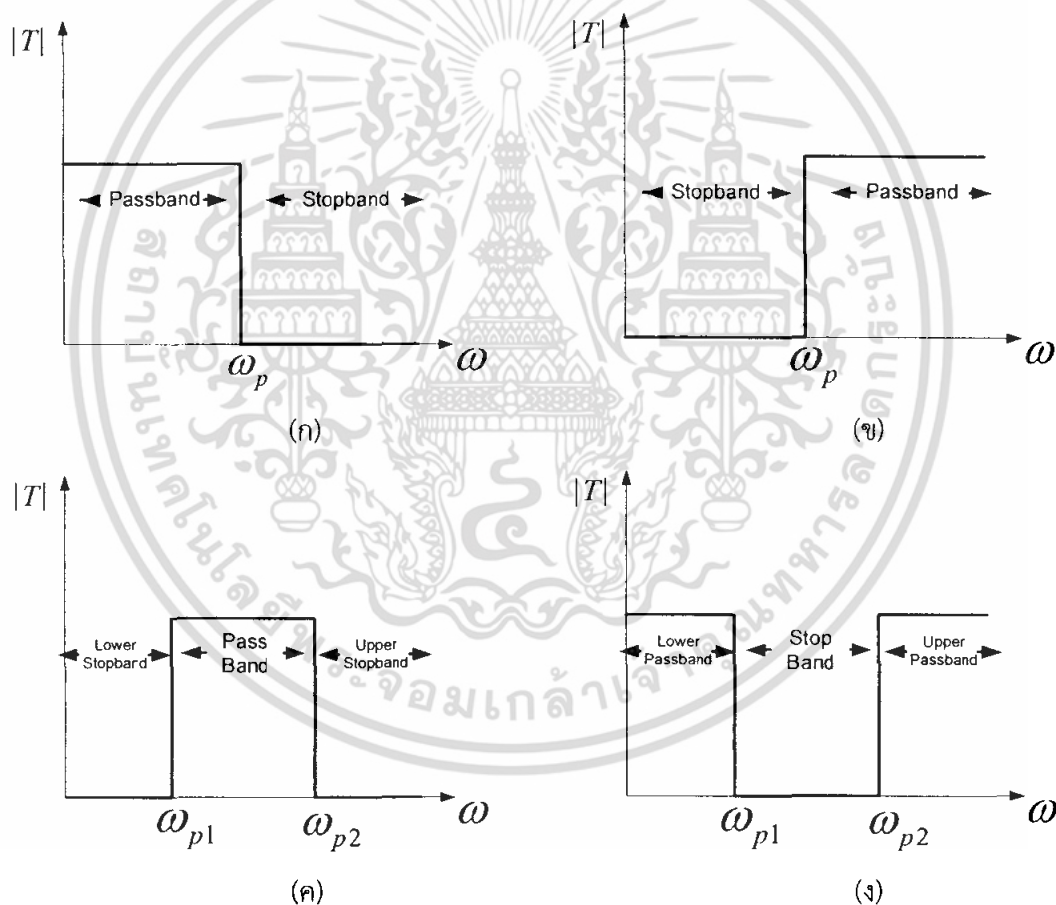
$$|V_o(j\omega)| = |T(j\omega)| |V_i(j\omega)| \quad (3.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติของวงจรตัวกรองความถี่ ค่าความถี่สัญญาณเอาต์พุตจะต้องอยู่ในช่วงที่กำหนดไว้ในวงจรตัวกรองความถี่ ส่วนค่าความถี่ที่เหลือจะต้องถูกกีดสัญญาณ ซึ่งย่านความถี่ที่สามารถผ่านวงจรตัวกรองความถี่ไปได้ เราเรียกว่า Pass Band ส่วนย่านความถี่สัญญาณที่ถูกกีดเราจะเรียกว่า Stop Band โดยเราจะแบ่งประเภทของวงจรตัวกรองความถี่ได้เป็น 4 ประเภทหลักๆ คือ

1. ตัวกรองความถี่ต่ำผ่าน (Low Pass Filter)
2. ตัวกรองความถี่สูงผ่าน (High Pass Filter)
3. ตัวกรองความถี่ต้องการผ่าน (Band Pass Filter)
4. ตัวกรองความถี่ต้องการออก (Band Reject Filter)

ซึ่งวงจรตัวกรองความถี่แต่ละประเภท มีลักษณะการทำงานที่แตกต่างกันออกไป ดังแสดงในรูป



รูปที่ 3.2 คุณสมบัติของตัวกรองความถี่ในอุดมคติทั้ง 4 ประเภท

- (ก) ตัวกรองความถี่ต่ำผ่าน (ข) ตัวกรองความถี่สูงผ่าน
(ค) ตัวกรองความถี่ต้องการผ่าน (ง) ตัวกรองความถี่ต้องการออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 สมการการส่งผ่าน

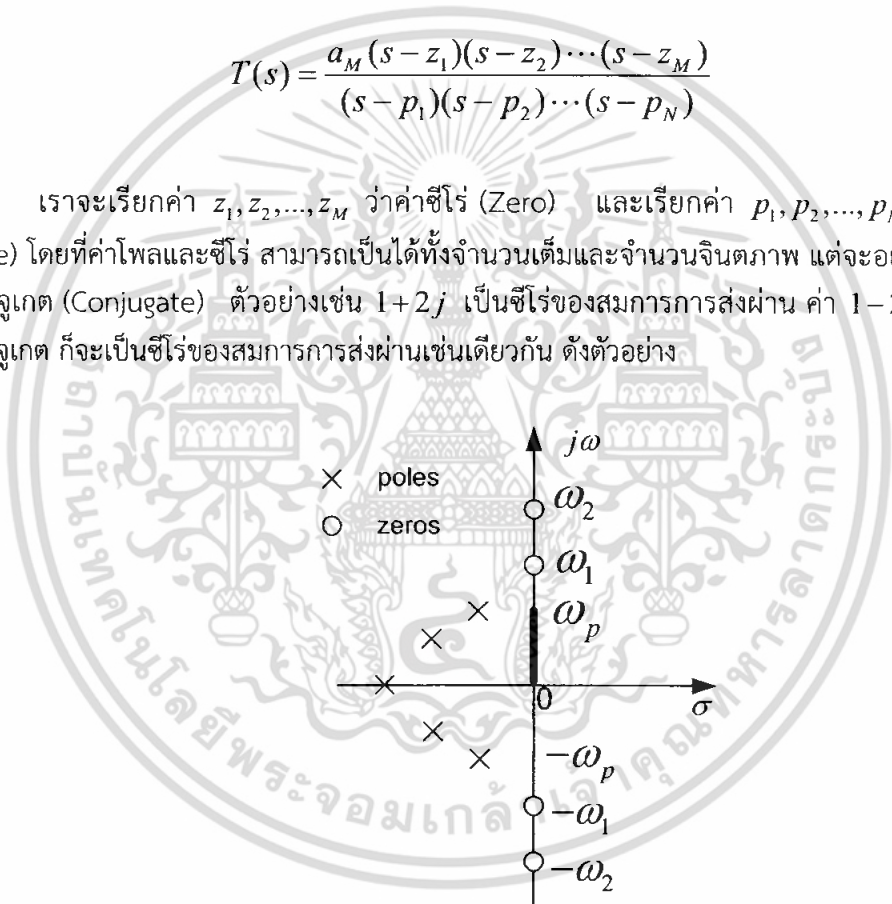
สมการการส่งผ่านของวงจรกรองความถี่ สามารถเขียนให้อยู่ในรูปของสมการพหุนาม (Polynomials) ได้ดังสมการที่ (3.5)

$$T(s) = \frac{a_M s^M + a_{M-1} s^{M-1} + \dots + a_0}{s^N + b_{N-1} s^{N-1} + \dots + b_0} \tag{3.5}$$

โดยที่ N จะเป็นตัวกำหนดลำดับของตัวกรองความถี่ (Filter Order) และค่าของ M จะน้อยกว่าหรือเท่ากับค่า N จากสมการที่ (3.5) เราสามารถแยกตัวประกอบได้เป็น

$$T(s) = \frac{a_M (s - z_1)(s - z_2) \dots (s - z_M)}{(s - p_1)(s - p_2) \dots (s - p_N)} \tag{3.6}$$

เราจะเรียกค่า z_1, z_2, \dots, z_M ว่าค่าซีโร่ (Zero) และเรียกค่า p_1, p_2, \dots, p_N ว่าค่าโพล (Pole) โดยที่ค่าโพลและซีโร่ สามารถเป็นได้ทั้งจำนวนเต็มและจำนวนจินตภาพ แต่จะอยู่ในรูปของคู่คอนจูเกต (Conjugate) ตัวอย่างเช่น $1 + 2j$ เป็นซีโร่ของสมการการส่งผ่าน ค่า $1 - 2j$ ซึ่งเป็นคู่คอนจูเกต ก็จะเป็นซีโร่ของสมการการส่งผ่านเช่นเดียวกัน ดังตัวอย่าง



รูปที่ 3.3 รูปแบบ Pole และ Zero ของวงจรกรองความถี่ต่ำผ่านลำดับที่ 5

จากรูปที่ 3.3 จะเห็นได้ว่า ในย่านความถี่ Stop Band ค่าซีโร่จะอยู่บนแกน $j\omega$ เสมอ จะได้ค่าเศษของสมการเป็น $(s + j\omega_1)(s - j\omega_1)(s + j\omega_2)(s - j\omega_2)$ ซึ่งอาจเขียนให้อยู่ในรูป $(s^2 + \omega_1^2)(s^2 + \omega_2^2)$ และเมื่อแทนค่า $s = j\omega$ จะได้เป็น $(-\omega^2 + \omega_1^2)(-\omega^2 + \omega_2^2)$ ส่วนค่าโพล จะสังเกตได้ว่า จะอยู่ทางซ้ายของ s-plane เสมอ ซึ่งหมายถึงค่าโพลจะมีค่าเป็นจำนวนจริงติดลบเสมอ นั่นเอง จากนั้นทำค่าที่ได้มาแทนในสมการที่ (3.6) จะได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T(s) = \frac{a_4(s^2 + \omega_1^2)(s^2 + \omega_2^2)}{s^5 + b_4s^4 + b_3s^3 + b_2s^2 + b_1s^1 + b_0} \quad (3.7)$$

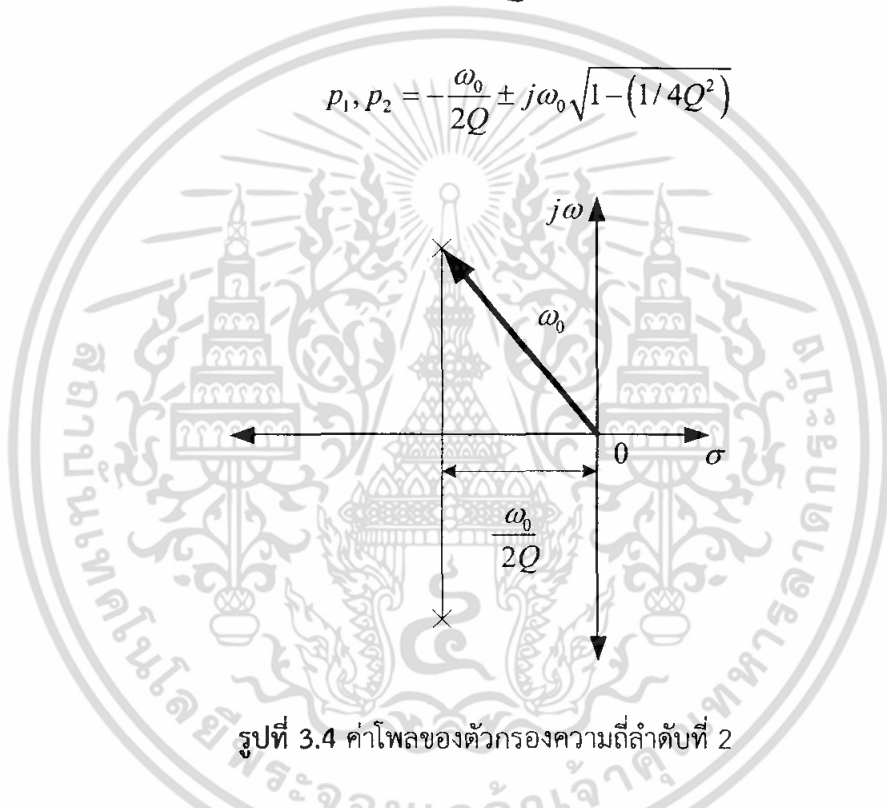
3.3 ฟังก์ชันตัวกรองความถี่ลำดับที่ 2 (Second-Order Filter Function)

รูปแบบทั่วไปของฟังก์ชันตัวกรองความถี่ลำดับที่ 2 ในรูปของสมการไบควอดเรติก เป็นดังสมการ

$$T(s) = \frac{a_2s^2 + a_1s^1 + a_0}{s^2 + s\left(\frac{\omega_0}{Q}\right) + \omega_0^2} \quad (3.8)$$

ได้

$$p_1, p_2 = -\frac{\omega_0}{2Q} \pm j\omega_0\sqrt{1 - (1/4Q^2)} \quad (3.9)$$



รูปที่ 3.4 ค่าโพลของตัวกรองความถี่ลำดับที่ 2

ส่วนค่าที่จะเป็นตัวบอกว่าเป็นตัวกรองความถี่ประเภทใด คือค่าสัมประสิทธิ์ a_0 , a_1 และ a_2 ซึ่งตัวกรองความถี่แต่ละชนิด จะมีสมการการส่งผ่านที่แตกต่างกันไป ดังสมการ

$$T_{BR} = \frac{s^2 + \omega^2}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.10)$$

$$T_{BP} = \frac{s\frac{\omega}{Q}}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_{LP} = \frac{\omega^2}{s^2 + s \frac{\omega}{Q} + \omega^2} \quad (3.12)$$

และ

$$T_{HP} = \frac{s^2}{s^2 + s \frac{\omega}{Q} + \omega^2} \quad (3.13)$$

ตัวกรองความถี่สามารถทำงานได้ทั้งในโหมดแรงดันและในโหมดกระแส โดยเอาท์พุทที่ออกมาจะเป็นแรงดันและกระแสตามลำดับ โดยในงานวิจัยนี้เลือกเอาตัวกรองความถี่ที่ทำงานในโหมดกระแสมาใช้ เนื่องจาก ไม่ว่า supply จะมีค่าน้อยหรือมาก ก็จะไม่มีผลต่อกระแสเอาท์พุทเลย ซึ่งต่างจากตัวกรองความถี่ที่ทำงานในโหมดแรงดันที่แรงดันเอาท์พุทจะแกว่งได้สูงสุดตาม supply และข้อดีอีกหนึ่งอย่างของการทำงานในโหมดกระแสคือ โหลดของวงจรมีผลต่อกระแสเอาท์พุทน้อย

3.4 ค่าความไวต่อวงจร (Sensitivity)

วิธีหนึ่งที่จะสามารถบอกได้ว่าตัวกรองที่ออกแบบมานั้นมีประสิทธิภาพดีหรือไม่ ก็คืออุปกรณ์ (Components) ที่ใช้ในวงจร ซึ่งอุปกรณ์ที่ใช้ในตัวกรองนั้น โดยปกติแล้วจะมีความผิดพลาดเปลี่ยนแปลงตามองค์ประกอบต่างๆ เช่น อุณหภูมิ ความชื้น หรือความผิดพลาดของอุปกรณ์เอง ซึ่งการออกแบบนั้น ถ้าต้องการให้วงจรมีประสิทธิภาพสูง องค์ประกอบของวงจรจะต้องไม่เปลี่ยนแปลงเลย แต่ในทางปฏิบัติไม่เป็นเช่นนั้น จะเกิดความเปลี่ยนแปลงเสมอ ซึ่งเรามีความจำเป็นต้องรู้ถึงค่าของความเปลี่ยนแปลงที่มีผลต่อวงจร ซึ่งเราจะเรียกวิธีนี้ว่า การวิเคราะห์ค่าความไว ซึ่งถ้าใช้การออกแบบที่ดีแล้ว จะสามารถประหยัควงจรได้มากที่สุด เพราะไม่จำเป็นต้องใช้อุปกรณ์ที่แพงเกินความจำเป็นนั่นเอง

3.5 สรุป

ในบทนี้ได้กล่าวถึงหลักการพื้นฐานของวงจรกรองความถี่และรูปแบบทั่วไปของฟังก์ชันถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แต่ละรูปแบบ ซึ่งตัวกรองความถี่สามารถทำงานได้ทั้งในโหมดแรงดันและโหมดกระแส โดยเอาท์พุทที่ออกมาจะเป็นแรงดันและกระแสตามลำดับ โดยในงานวิจัยนี้ได้นำวงจรกรองความถี่มาใช้ โดยใช้ CCDDCCs เป็นอุปกรณ์แอกทีฟหลัก ซึ่งมีความสามารถทำให้ควบคุมคุณสมบัติของวงจรได้ในเชิงอิเล็กทรอนิกส์

บทที่ 4

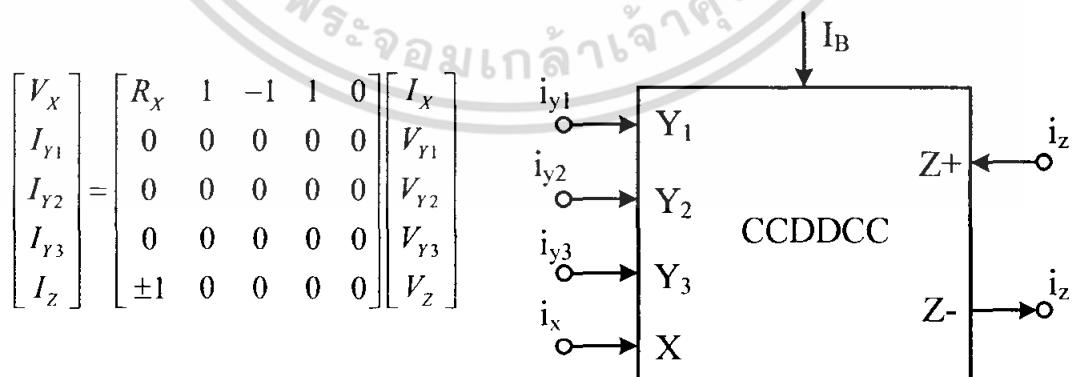
วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส

4.1 กล่าวนำ

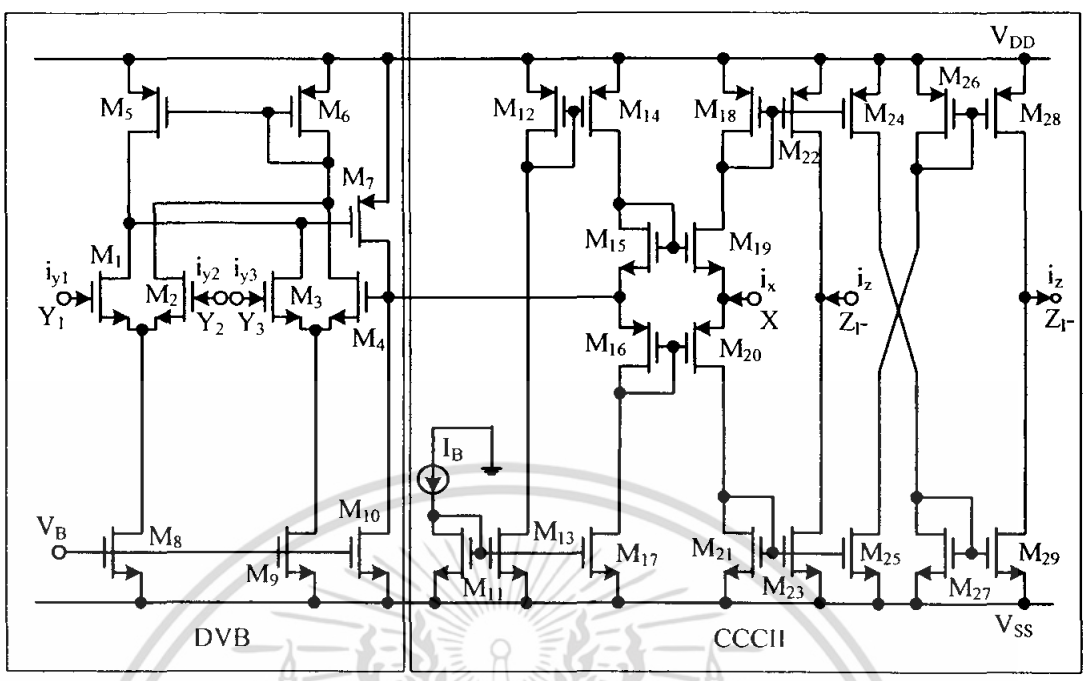
ในบทนี้กล่าวถึงวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (Current-Controlled Differential Difference Current Conveyor: CCDDCC) ซึ่งมีลักษณะการทำงานคล้ายกับวงจรสายพานกระแสผลต่างอินพุตแตกต่าง (Differential difference current conveyor: DDCC) และวงจรสายพานกระแสผลต่างแรงดันอินพุต (Differential voltage current conveyors: DVCC) แต่มีข้อแตกต่างกัน โดยวงจรร CCDDCC จะมีอินพุตขั้ว Y จำนวน 3 อินพุต และวงจรรทั้งสามจะมีคุณลักษณะสมบัติที่เหมือนกันในทางอุดมคติ คือ อินพุตและเอาต์พุตอิมพีแดนซ์ที่สูงมาก โดยวงจรร DDCCs และวงจรร DVCCs ในอดีตส่วนใหญ่ [1-5], [8-15], [20-24] เป็นการออกแบบวงจรรที่ต้องอาศัยค่าความต้านทานจากภายนอกต่อเป็นอุปกรณ์หลัก และยังไม่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยวงจรร CCDDCCs ที่นำเสนอเป็นแบบใหม่ ซึ่งถูกออกแบบให้มีความต้านทานแฝงอยู่ที่ขั้ว X และสามารถปรับค่าความต้านทานได้จากการปรับกระแสไบอัส โดยไม่ใช้ความต้านทานภายนอกใด ๆ โดยอุปกรณ์ที่นำเสนออาศัยเทคโนโลยีซีมอสที่มีแบนด์วิธของวงจรรตามแรงดันและวงจรรตามกระแส จึงทำให้มีความเหมาะสมกับการนำไปสร้างเป็นวงจรรรวมได้ต่อไป

4.2 วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสที่นำเสนอ

วงจรร CCDDCC ที่นำเสนอเป็นวงจรรที่มีแรงดันอินพุตสามตัว คือ Y_1 , Y_2 และ Y_3 ซึ่งอินพุตทั้งสามจะมีค่าอินพุตอิมพีแดนซ์สูงมาก โดยที่ขั้ว X จะมีความต้านทานแฝงและสามารถปรับค่าความต้านทานได้ด้วยกระแสไบอัส ส่วนที่ขั้ว Z จะเป็นเอาต์พุตกระแสที่มีค่าอิมพีแดนซ์สูงในทางอุดมคติ โดยความสัมพันธ์ระหว่างบล็อกไดอะแกรมกับเมทริกซ์ของวงจรร CCDDCC สามารถแสดงได้ดังรูปที่ 4.1



รูปที่ 4.1 ความสัมพันธ์ระหว่างบล็อกไดอะแกรมกับเมทริกซ์ของ CCDDCC



รูปที่ 4.2 วงจร CCDDCC ที่นำเสนอ

วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (CCDDCC) ที่นำเสนอนี้ ประกอบด้วย วงจร CMOS DVB (CMOS differential voltage buffer) ที่ต่อкасцепกับวงจร CMOS CCCII (Second-generation CMOS current-controlled current conveyor) โดยการนำเอาเอาท์พุตที่ชื่อว่า X ของวงจร DVB ที่มีความต้านทานเอาต์พุตต่ำมาต่อเข้ากับอินพุตที่ชื่อว่า Y ของวงจร CCCII ที่มีความต้านทานอินพุตสูง ดังรูปที่ 4.2

จากรูปที่ 4.2 โครงสร้างของวงจร CCDDCC ที่นำเสนอประกอบด้วยวงจรรย่อยแรก ได้แก่ วงจรกันชนรูปแบบแรงดันแตกต่างแบบซีมอส (CMOS Differential voltage buffer: DVB) ซึ่งวงจร DVB นี้จะมีค่าทรานคอนดักแตนซ์ที่อินพุตแตกต่างกันอยู่สองชุด ซึ่งประกอบด้วยทรานซิสเตอร์ M_1 , M_2 และ M_3 , M_4 โดยในอินพุตแต่ละชุดจะมีความถี่สูง ซึ่งถูกสร้างมาจากวงจรสะท้อนกระแสที่ประกอบด้วยทรานซิสเตอร์ M_5 และ M_6 โดยจะทำการเปลี่ยนแปลงกระแสที่ได้ให้มีความแตกต่างกัน และส่งผลไปยังกระแสเอาท์พุตของทรานซิสเตอร์ M_7 โดยค่าความสัมพันธ์ของแรงดันเอาท์พุตและแรงดันอินพุตมีค่าเป็นดังสมการที่ (4.1)

$$V_{x'} = V_{Y1} - V_{Y2} + V_{Y3} \tag{4.1}$$

จากรูปที่ 4.2 โครงสร้างของวงจร CCDDCC ที่นำเสนอประกอบด้วยวงจรรย่อยที่สอง คือ วงจรสายพานกระแสควบคุมด้วยกระแส (Second generation current-controlled current conveyor: CCCII) โดยวงจรถูกออกแบบให้มี 3 ขั้ว คือ X, Y และ Z และสามารถหาค่าสมการความสัมพันธ์ของกระแสและแรงดันที่ขั้วทั้งสามได้ดังสมการที่ (4.2) – (4.4) ตามลำดับ

$$i_v = 0 \quad (4.2)$$

$$v_x = v_v + i_x R_x \quad (4.3)$$

$$i_z = \pm i_x \quad (4.4)$$

โดยกระแสเอาต์พุตของ i_z ประกอบด้วยกระแสเอาต์พุตทางด้านบวก (i_z^+) และกระแสเอาต์พุตทางด้านลบ (i_z^-) ซึ่งสามารถเขียนแทนได้ด้วย (CCCI+) และ (CCCI-) ตามลำดับ ส่วนในค่าของ R_x ซึ่งเป็นค่าความต้านทานแฝงที่ขั้ว X ของ CCCII ที่ใช้เป็นวงจรสายพานกระแสปรับค่าได้ด้วยกระแสชนิดหลายเอาต์พุตแบบซิมอส โดยความต้านทานภายในที่ขั้ว X มีค่าเป็น

$$R_x \approx \frac{1}{g_{m19} + g_{m20}} \quad (4.5)$$

เมื่อ g_{mi} คือ ทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i โดยสมมติให้ทรานซิสเตอร์ M_{19} และ M_{20} มีค่าเท่ากันคือ $g_{m19} = g_{m20}$ ดังนั้นค่า R_x ใหม่ที่ได้คือ

$$R_x \approx \frac{1}{\sqrt{8\mu C_{ox}}(W/L)I_B} \quad (4.6)$$

โดยที่ μ , C_{ox} , W และ L คือ ค่าความคล่องตัวของพื้นผิว ออกไซด์แชนแนล ความกว้างและความยาวของแชนแนล ของทรานซิสเตอร์ M_{19} และ M_{20} ตามลำดับ ดังนั้นค่าของ R_x สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสที่ I_B ดังกล่าว

4.3 การวิเคราะห์เชิงไม่เป็นอุดมคติ CCDDCCs

จากที่ผ่านมาเป็นการวิเคราะห์ทางอุดมคติของวงจร CCDDCC ซึ่งความเป็นจริงในทางปฏิบัติเมื่อนำวงจร DVB และวงจร CCCII มาต่อкасцепกันเพื่อให้ทำงานเป็นวงจร CCDDCC ดังรูปที่ 4.2 จะเกิดความผิดพลาดในการส่งผ่านแรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCC ซึ่งมีค่าเท่ากับ β_i และเกิดความผิดพลาดในการส่งผ่านกระแสจากที่ขั้ว Z ไปที่ขั้ว X ของวงจร CCDDCC ซึ่งเท่ากับ $\pm\alpha$ เช่นเดียวกัน ดังนั้น ถ้าวรวมเอาค่าพารามิเตอร์ที่ไม่เป็นอุดมคติของวงจร CCDDCC ไว้ในการวิเคราะห์สามารถเขียนสมการเมตริกซ์ขึ้นใหม่ได้เป็น

$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_Z \end{bmatrix} = \begin{bmatrix} R_X & \beta_1 & -\beta_2 & \beta_3 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \pm\alpha & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_Z \end{bmatrix} \quad (4.7)$$

$$\text{โดยที่ } \beta_1 \approx \frac{g_{m7}g_{m1}(g_{m6} + g_{d2} + g_{d6})}{g_{m4}g_{m5}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$

$$\beta_2 \approx \frac{-g_{m2}g_{m5}g_{m7}}{g_{m4}g_{m5}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$

$$\beta_3 \approx \frac{g_{m3}g_{m7}(g_{m6} + g_{d2} + g_{d4} + g_{d6})}{g_{m4}g_{m5}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$

$$\text{เมื่อ } A \approx g_{m18}g_{m21}(g_{m19} + g_{m20}) + g_{m18}g_{m19}(g_{d20} + g_{d21})$$

$$B \approx g_{m18}g_{m21}(g_{d19} + g_{d20})$$

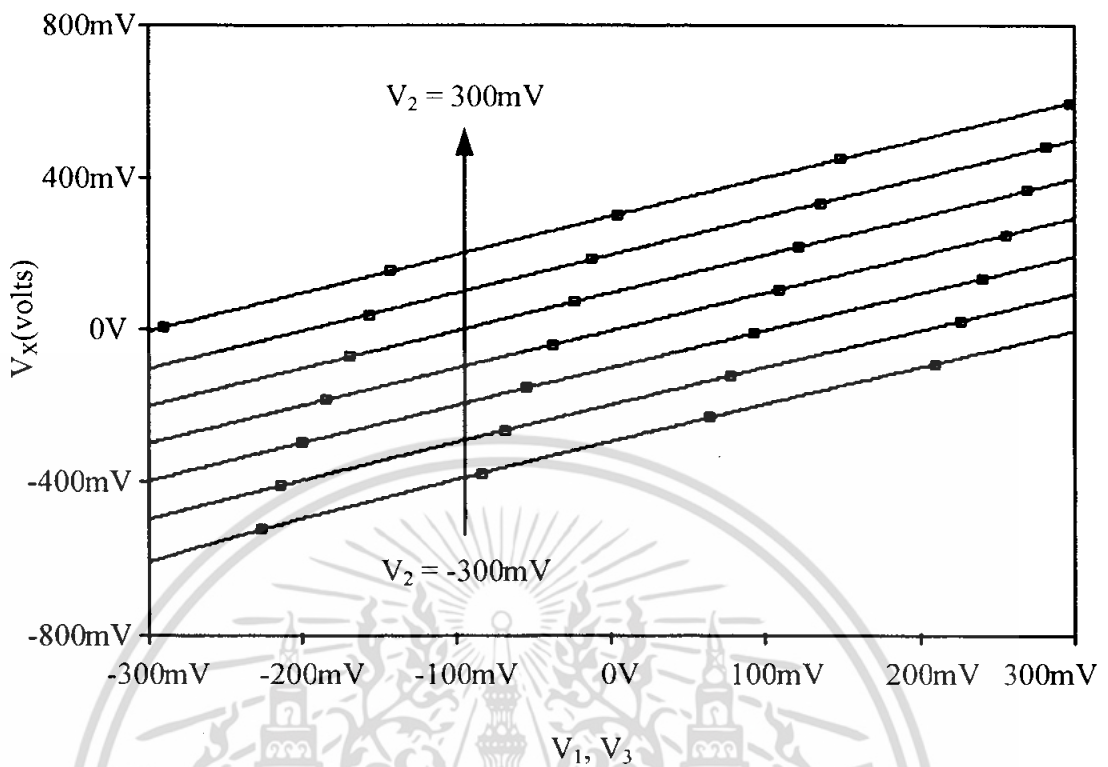
จากสมการที่ (4.7) เมื่อพิจารณาความสัมพันธ์ในเทอมของแรงดันและกระแส สามารถเขียนสมการใหม่ได้เป็น $V_X = \beta_{1k}V_{Y1} + \beta_{2k}V_{Y2} + \beta_{3k}V_{Y3} + I_X R_X$ และ $I_Z = \pm\alpha_{jk}I_X$ โดยที่ β_{jk} คือ การอัตราการส่งผ่านแรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCC ตัวที่ k ซึ่ง $\beta_{jk} = 1 - \varepsilon_{jk}$ และ $\varepsilon_{jk} (|\varepsilon_{jk}| \ll 1)$ แสดงค่า voltage tracking error จากที่ขั้ว Y ไปที่ขั้ว X ตัวที่ k $\alpha_{jk} = 1 - \delta_{jk}$ และ $\delta_{jk} (|\delta_{jk}| \ll 1)$ แสดงค่า current tracking error จากที่ขั้ว X ไปที่ขั้ว Z ตัวที่ k

4.4 ผลจำลองการทำงานของวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส

วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสแบบซีมอสที่นำเสนอ ดังรูปที่ 4.2 สามารถยืนยันคุณสมบัติ และประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้ Model TSMC MOSIS $0.25\mu\text{m}$ [14] เมื่อกำหนดค่า W/L ดังตารางที่ 4.1 โดยใช้แรงดันไฟเลี้ยงที่ $\pm 1.25V$ และแรงดันไบอัสที่ $V_B = -0.55V$

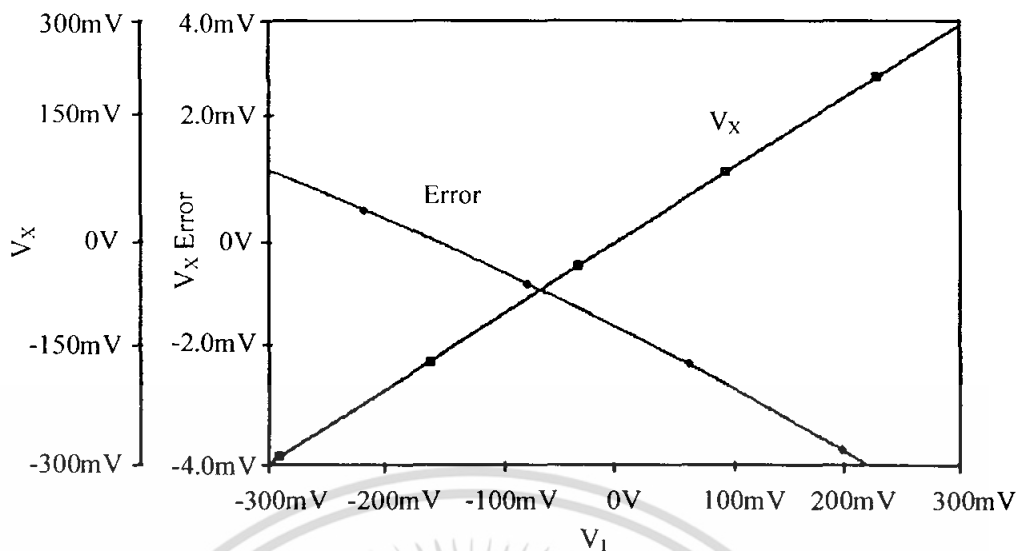
ตารางที่ 4.1 W/L ของมอสทรานซิสเตอร์ในวงจร CCDDCCs

Transistors	W/L (μm)
M_1 - M_4	1/0.25
M_{15} - M_{19}	10/0.25
M_{16} - M_{20}	15/0.25
All NMOS	3/0.25
All PMOS	5/0.25

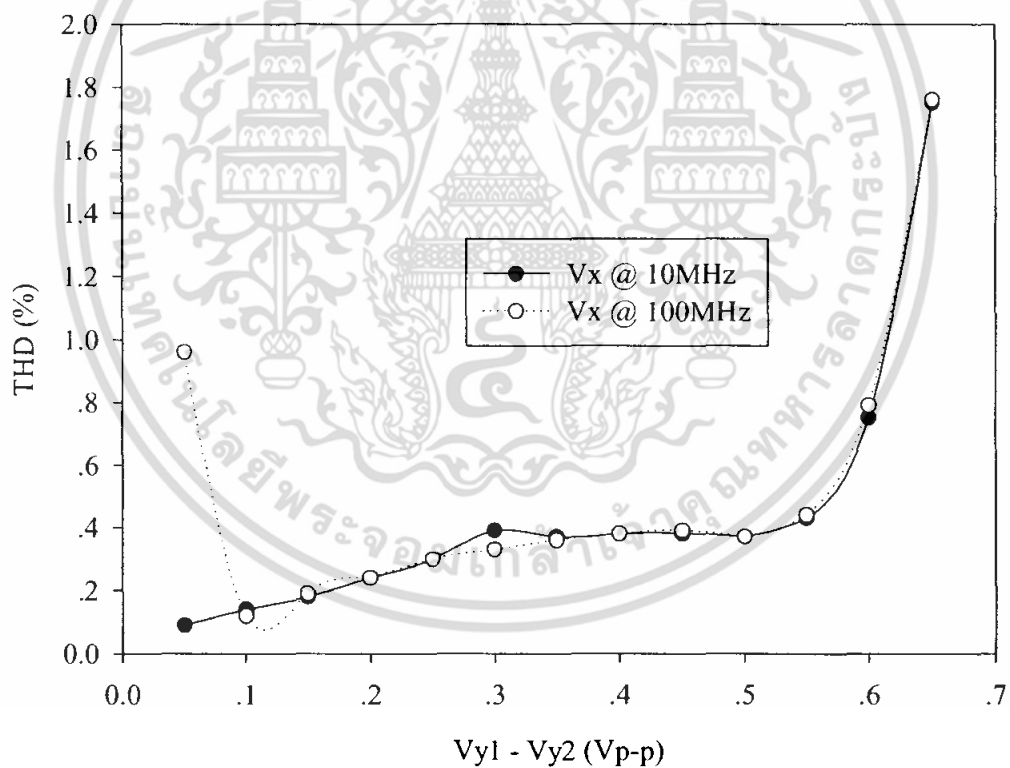


รูปที่ 4.3 การผ่านแรงดันระหว่างขั้ว Y และ X ที่ $I_B = 10\mu A$

จากรูปที่ 4.3 แสดงคุณสมบัติของการส่งผ่านแรงดันไฟตรงจากขั้ว Y ไปยังขั้ว X ของวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสที่สำเสนอ เมื่อกำหนดให้แรงดันอินพุตมีค่าเป็น $\pm 0.3V$ โดยค่าของแรงดันเอาต์พุตที่ขั้ว X ได้มาจากสมการ $V_{Y1} - V_{Y2} + V_{Y3}$ จากกราฟจะเห็นว่าวงจรมีคุณสมบัติของการส่งผ่านแรงดันค่อนข้างกว้าง และยังมีย่านของการส่งผ่านแรงดันอินพุตที่กว้างเช่นเดียวกัน และมีความเป็นเชิงเส้นค่อนข้างสูง ค่าความผิดพลาดที่เกิดจากการส่งผ่านแรงดันที่ขั้ว Y ไปที่ขั้ว X น้อยกว่า $\pm 4mV$ แสดงดังรูปที่ 4.4



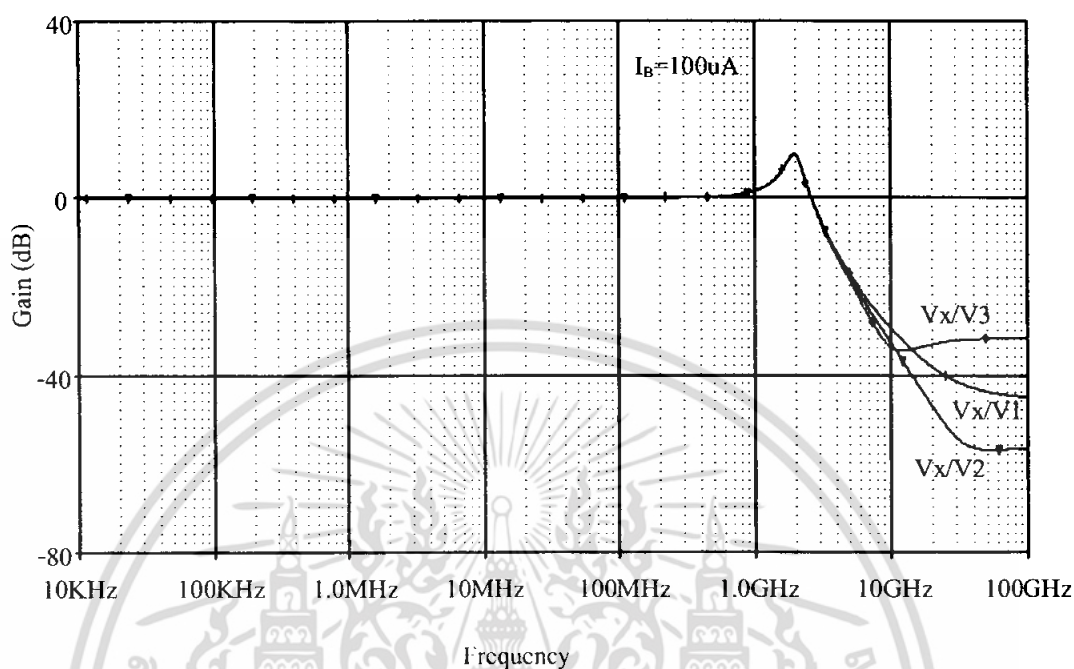
รูปที่ 4.4 Error การส่งผ่านแรงดันที่ขั้ว Y ไปที่ X ที่ $I_B = 10\mu A$



รูปที่ 4.5 THD ของวงจร CCDDCC ที่นำเสนอ ($I_B = 10\mu A$)

จากรูปที่ 4.5 แสดงค่าความเพี้ยนรวมทางฮาร์โมนิก (Total harmonic distortion: THD) ของการส่งผ่านแรงดันของวงจรสายพานกระแสผลต่างอินพุตแตกต่างกันด้วยกระแส โดยมีค่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเพี้ยนรวมทางฮาร์โมนิกจากการส่งผ่านแรงดันอยู่ที่ 10 MHz และ 100 MHz ซึ่งมีค่าประมาณ 0.8% โดยมีค่าของแรงดันอินพุตแตกต่างกันอยู่ที่ 0.6 V_{P-P}



รูปที่ 4.6 ผลตอบสนองทางความถี่ที่ขั้ว X ต่อขั้ว Y

ในรูปที่ 4.6 แสดงผลการตอบสนองทางความถี่ของวงจรตามแรงดันที่ได้จากวงจร DVB ที่นำเสนอ โดยป้อนค่าแรงดันไฟฟ้ากระแสสลับที่ความถี่ค่าต่าง ๆ เข้าที่ขั้วอินพุตและจำลองการทำงานจากแรงดันของขั้ว X คือ V_x ต่อแรงดันทั้งสามของขั้วอินพุต คือ V_{Y1} , V_{Y2} และ V_{Y3} ซึ่งผลการตอบสนองทางความถี่ที่ได้จากกราฟมีช่วงปฏิบัติงานของวงจรอยู่ประมาณ 2.4 GHz เมื่อกำหนดให้ค่าของกระแสไบอัสของวงจรที่นำเสนอมีค่า $I_B = 100 \mu A$ โดยมีการเปลี่ยนแปลงค่าความถี่อินพุตตั้งแต่ 10 kHz ไปจนถึง 100 GHz

4.5 สรุป

วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (CCDDCC) แบบซีมอสที่นำเสนอ ถูกออกแบบจากหลักการของวงจรกันชนรูปแบบแรงดันแตกต่างกัน (DVB) ที่ต่อкасาดกับวงจรสายพานกระแสควบคุมด้วยกระแส (CCCII) เพื่อให้เกิดเป็นวงจร CCDDCC ผลการจำลองการทำงานของวงจรที่นำเสนอ พบว่า มีคุณสมบัติของการส่งผ่านแรงดันไฟตรงที่ค่อนข้างกว้าง มีย่านการส่งผ่านแรงดันอินพุตที่กว้างเช่นเดียวกัน และมีความเป็นเชิงเส้นค่อนข้างสูง ส่วนค่าความผิดพลาดที่เกิดขึ้นจากการส่งผ่านแรงดันไฟตรงมีค่าน้อย สามารถปรับค่าความต้านทานแฝงที่ขั้ว X คือ R_x ได้จากการปรับค่ากระแสไบอัส I_B ซึ่งผลการตอบสนองทางความถี่ของวงจร DVB จะมีค่าสูง ส่วนผลการตอบสนองทางความถี่ของวงจร CCCII จะมีค่าสูงเช่นเดียวกัน และค่าความผิดพลาดจากการส่งผ่านกระแสมีค่าต่ำ คุณสมบัติของวงจรทั้งหมดถูกตรวจสอบการทำงานโดยโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

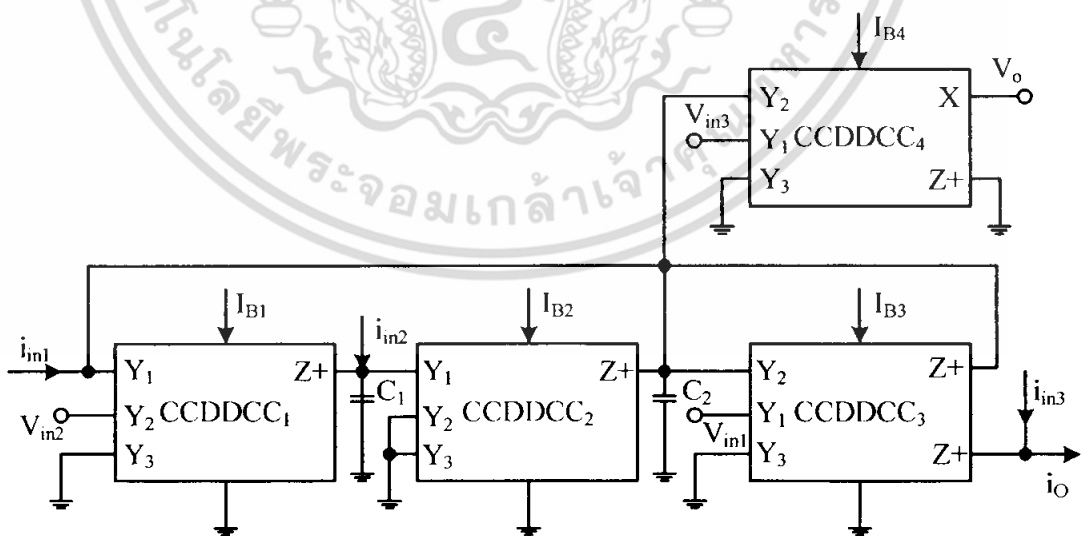
การประยุกต์ใช้งานวงจรสายพานกระแสผลต่างอินพุตแตกต่าง ควบคุมด้วยกระแส

5.1 กล่าวนำ

วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (CCDDCC) แบบซิมอส ได้มีการประยุกต์ใช้งานเป็นวงจรรองความถี่หลายหน้าที่ทำงานได้สองรูปแบบ คือ รูปแบบแรงดัน และรูปแบบกระแส ที่สามารถให้ฟังก์ชันถ่ายโอนได้ห้ารูปแบบในวงจรเดียวกัน โดยสามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระจากค่าความถี่ตอบสนองจากการปรับค่ากระแสไบอัสด้วยเช่นกัน วงจรประยุกต์ที่นำเสนอถูกออกแบบจากวงจร CCDDCC ต่อร่วมกับตัวเก็บประจุแบบต่อกราวด์ โดยไม่มีการใช้ตัวต้านทานใด ๆ จากภายนอกมาต่อร่วมอยู่ในวงจรดังกล่าว จึงทำให้มีโครงสร้างของวงจรที่ไม่ซับซ้อน เหมาะกับการนำไปสร้างเป็นวงจรรวม คุณลักษณะของวงจรประยุกต์ใช้งานทั้ง 2 วงจร ได้ถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีความสอดคล้องตามหลักการที่จะนำเสนอต่อไป

5.2 วงจรรองความถี่หลายหน้าที่ที่ทำงานได้สองรูปแบบ

การประยุกต์ใช้เป็นวงจรรองความถี่สองรูปแบบดังรูปที่ 5.1 จากการใช้วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (CCDDCC) สี่ตัว และตัวเก็บประจุแบบต่อกราวด์สองตัว ทำให้ง่ายต่อการออกแบบสร้างวงจรผลการตอบสนองทางความถี่และค่าตัวประกอบคุณภาพ สามารถปรับค่าได้ด้วยกระแสไบอัสของ CCDDCC วงจร CCDDCC ที่ใช้เป็นชนิดบวก มีหลายอินพุต และสามารถป้อนอินพุตได้ทั้งสัญญาณที่เป็นรูปแบบกระแสหรือรูปแบบแรงดัน



รูปที่ 5.1 การประยุกต์ใช้เป็นวงจรรองความถี่สองรูปแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส

จากรูปที่ 5.1 นำเสนอวงจรกรองความถี่หลายหน้าที่สองรูปแบบ จากการวิเคราะห์วงจรด้วยกฎกระแสของเคอร์ชอฟฟ์ (KCL) โดยให้ $V_i = 0$ ฟังก์ชันการถ่ายโอนรูปแบบกระแสของวงจรที่นำเสนอแสดงได้ดังสมการที่ (5.1) ซึ่งฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่าน (LP) และวงจรกรองความถี่ที่ต้องการผ่าน (BP) สามารถหาค่าได้โดยตรงจากการป้อนอินพุต ส่วนฟังก์ชันการถ่ายโอนของวงจรกรองความถี่สูงผ่าน (HP) วงจรกรองความถี่ที่ต้องการออก (BP) และวงจรกรองผ่านทุกความถี่ (AP) สามารถหาค่าได้จากาการวิเคราะห์สมการของอินพุตที่ (I_3)

$$I_o(s) = \frac{-I_1 \left(\frac{s}{R_{X3}C_2} \right) - I_2 \left(\frac{1}{R_{X2}R_{X3}C_1C_2} \right) + I_3 D(s)}{D(s)} \quad (5.1)$$

โดยที่ค่าของ $D(s) = s^2 + \frac{s}{R_{X3}C_2} + \frac{1}{R_{X1}R_{X2}C_1C_2}$ ซึ่งวงจรที่นำเสนอสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบไบควอดเรติกได้หารูปแบบในวงจรเดียวกัน โดยกำหนดให้เป็นไปตามเงื่อนไขดังนี้ ฟังก์ชันถ่ายโอนของวงจร LP เมื่อ $I_1 = I_3 = 0$ และ $I_2 = I_{in}$ ฟังก์ชันถ่ายโอนของวงจร BP เมื่อ $I_2 = I_3 = 0$ และ $I_1 = I_{in}$ ฟังก์ชันถ่ายโอนของวงจร HP เมื่อ $I_2 = I_3 = I_1 = I_{in}$ ฟังก์ชันถ่ายโอนของวงจร BR เมื่อ $I_2 = 0$ และ $I_1 = I_3 = I_{in}$ ฟังก์ชันถ่ายโอนของวงจร AP เมื่อ $I_2 = 0$ และ $I_1/2 = I_3 = I_{in}$ และเขียนเป็นฟังก์ชันการถ่ายโอนทั้งหารูปแบบได้ดังสมการดังนี้

$$T_{LP}(s) = \frac{\left(\frac{-1}{R_{X2}R_{X3}C_1C_2} \right)}{D(s)} \quad (5.2)$$

$$T_{BP}(s) = \frac{\left(\frac{-s}{R_{X3}C_2} \right)}{D(s)} \quad (5.3)$$

$$T_{HP}(s) = \frac{s^2}{D(s)} \quad (5.4)$$

$$T_{BR}(s) = \frac{s^2 + \left(\frac{-1}{R_{X2}R_{X3}C_1C_2} \right)}{D(s)} \quad (5.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_{AP}(s) = \frac{s^2 + \left(\frac{-s}{R_{X3}C_2}\right) + \left(\frac{-1}{R_{X2}R_{X3}C_1C_2}\right)}{D(s)} \quad (5.6)$$

จากการกำหนดเงื่อนไขของฟังก์ชันการถ่ายโอนข้างต้น ในการกำหนดเงื่อนไขดังกล่าวไม่จำเป็นต้องมีเงื่อนไขการสมพงษ์กันขององค์ประกอบต่าง ๆ ในการวิเคราะห์หาค่าผลการตอบสนองของวงจร จากสมการ $D(s)$ ที่หาได้เมื่อเทียบกับสมการไบควอดเรติกตัวแปรที่เกี่ยวข้องมีค่าเป็น

$$\omega_0 = \sqrt{\frac{1}{R_{X1}R_{X2}C_1C_2}} \quad (5.7)$$

และ

$$Q = \sqrt{\frac{1}{R_{X1}R_{X2}C_1C_2}} \cdot R_{X3}C_2 \quad (5.8)$$

จากสมการที่ (5.7) และ (5.8) จะเห็นว่าค่าของความถี่ตอบสนอง (ω_0) และค่าของตัวประกอบคุณภาพ (Q) มีความเป็นอิสระต่อกัน สามารถปรับค่าตัวประกอบคุณภาพได้ทางอิเล็กทรอนิกส์อย่างเป็นอิสระจากค่าความถี่ตอบสนอง โดยการปรับที่บริเวณค่าความต้านทานแฝง (R_{X3})

5.2.2 วงจรกรองความถี่ทำงานในรูปแบบแรงดัน

จากรูปที่ 5.1 เมื่อกำหนด $I_i = 0$ ทำการป้อนแรงดันเป็นอินพุต ฟังก์ชันถ่ายโอนที่ได้ในรูปแบบแรงดันมีค่าเป็น

$$V_o(s) = \frac{-V_1\left(\frac{s}{R_{X3}C_2}\right) - V_2\left(\frac{1}{R_{X1}R_{X2}C_1C_2}\right) + V_3D(s)}{D(s)} \quad (5.4)$$

โดยสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนของวงจรกรองความถี่ที่ทำงานในรูปแบบแรงดันได้หารูปแบบจากการกำหนดเงื่อนไขเช่นเดียวกันกับวงจรกรองความถี่ที่ทำงานในรูปแบบกระแส

5.3 การวิเคราะห์เชิงไม่เป็นอุมคติ

สมการการถ่ายโอนของวงจรกรองความถี่หลายหน้าที่สองรูปแบบที่นำเสนอ ที่ผ่านมาเป็น การวิเคราะห์ทางอุมคติของวงจร CCDDCCs ซึ่งความเป็นจริงในทางปฏิบัติ เมื่อนำวงจร DVB และ วงจร CCCII มาต่อкасцепกันเพื่อให้ทำงานเป็นวงจร CCDDCCs จะเกิดความผิดพลาดในการส่งผ่าน แรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCCs ซึ่งมีค่าเท่ากับ β_1 และเกิดความผิดพลาดใน การส่งผ่านกระแสจากที่ขั้ว Z ไปที่ขั้ว X ของวงจร CCDDCCs ซึ่งเท่ากับ $\pm\alpha$ เช่นเดียวกัน หรือ ประมาณได้ว่าค่าของ $\alpha_k(s)$ และ $\beta_k(s)$ มีค่าคล้ายกับฟังก์ชันของวงจรกรองความถี่ต่ำผ่าน (LP) โดยที่จะมีค่าเป็นหนึ่งในกรณีทีวิเคราะห์ในส่วนของความถี่และจะมีค่าน้อยลงสำหรับการวิเคราะห์ใน ส่วนของช่วงที่มีการเปลี่ยนแปลงความถี่ [25] ดังนั้น ถ้ารวมเอาค่าพารามิเตอร์ที่ไม่เป็นอุมคติของ วงจร CCDDCCs ไว้ในการวิเคราะห์ ดังนั้น สมการถ่ายโอนของวงจรกรองความถี่หลายหน้าที่รูปแบบ กระแส สำหรับการประยุกต์ใช้งานตามสมการที่ (5.1) สามารถเขียนใหม่ได้เป็น

$$I_{on}(s) = \frac{-I_1\beta_{23}\alpha_{23}\left(\frac{s}{R_{X3}C_2} + \frac{1}{R_B R_{X3} C_1 C_2}\right) - I_2\left(\frac{\beta_{12}\beta_{23}\alpha_{12}\alpha_{23}}{R_{X2}R_{X3}C_1C_2}\right) + I_3D(s)}{D_n(s)} \quad (5.5)$$

เมื่อ

$$D_n(s) = s^2 + s\left(\frac{\beta_{23}\alpha_{13}}{R_{X3}C_2} + \frac{1}{C_1} + \frac{1}{C_2}\right) + \frac{\beta_{12}\beta_{21}\alpha_{11}\alpha_{12}}{R_{X1}R_{X2}C_1C_2} + \frac{\beta_{23}\alpha_{13}}{R_{X3}C_1C_2} + \frac{1}{C_1C_2}$$

ซึ่งวงจรกรองความถี่ที่ทำงานในรูปแบบแรงดันก็สามารถหาฟังก์ชันถ่ายโอนได้เช่นเดียวกันกับ วงจรกรองความถี่ในรูปแบบกระแส โดยพารามิเตอร์ที่เกี่ยวข้องคือ ω_{0n} และ Q_n สามารถหาได้โดย

$$\omega_{0n} = \sqrt{\frac{\beta_{12}\beta_{21}\alpha_{11}\alpha_{12}}{R_{X1}R_{X2}C_1C_2}} \quad (5.6)$$

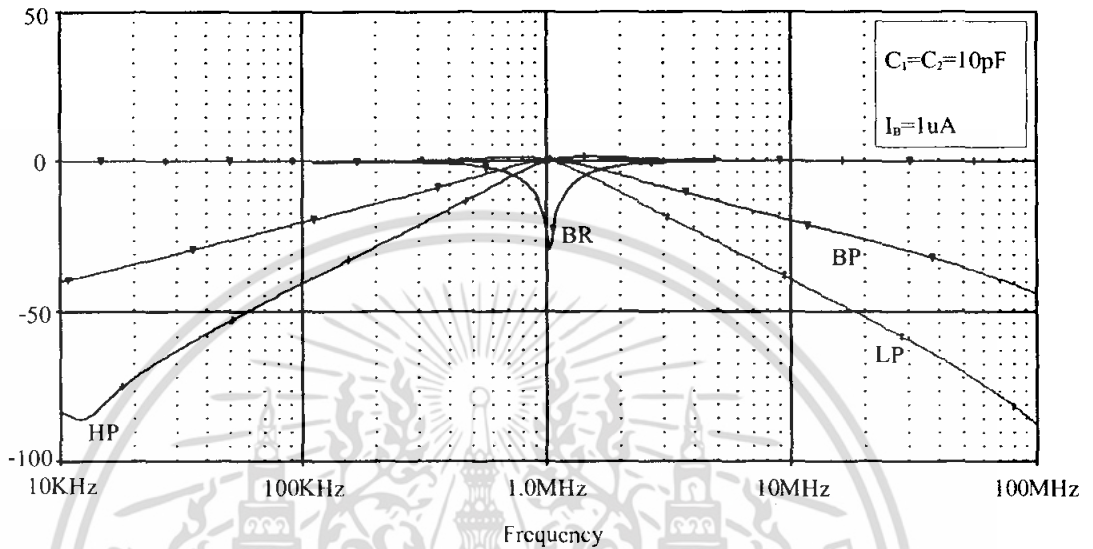
$$Q_n = \sqrt{\frac{1}{R_{X1}R_{X2}C_1C_2} \cdot \frac{R_{X3}C_2}{\beta_{23}\alpha_{13}}} \quad (5.7)$$

5.4 ผลจำลองการทำงาน of วงจรกรองความถี่ที่ทำงานในสองรูปแบบ

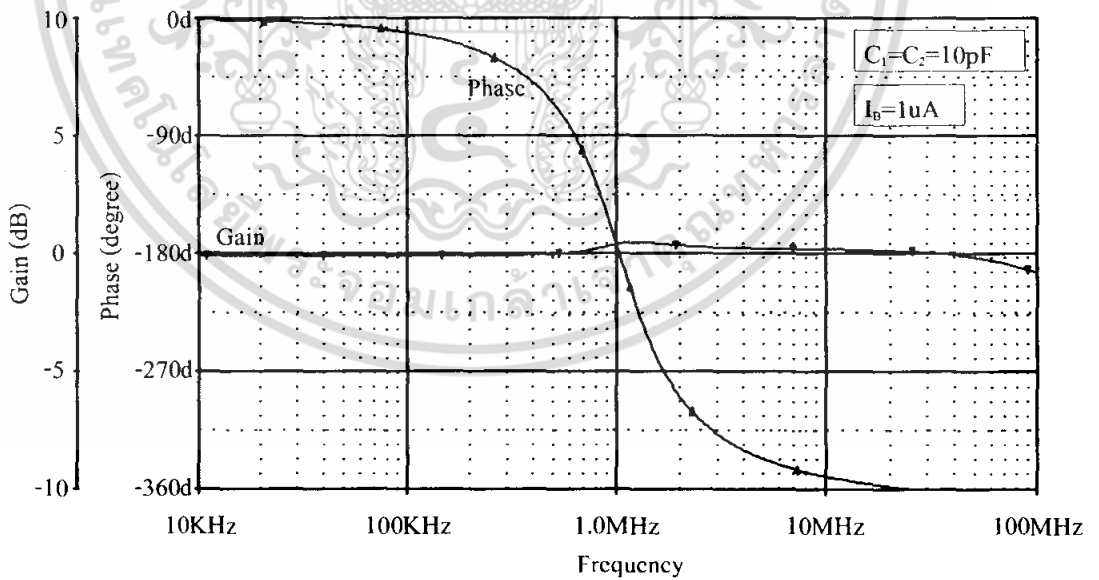
จากการประยุกต์ใช้เป็นวงจรกรองความถี่ที่ทำงานได้ในสองรูปแบบ สามารถปรับค่า Q ได้ ออกแบบสำหรับ $f_0 = 1\text{MHz}$ โดยใช้ $C_1 = C_2 = 10\text{pF}$ และ $I_B = 1\mu\text{A}$ จากรูปที่ 5.2 แสดงผล การจำลองสำหรับผลตอบสนองทางแอมพลิจูดของวงจรกรองความถี่ต่ำผ่าน (LP) ความถี่ที่ต้องการ ผ่าน (BP) ความถี่ที่ต้องการออก (BR) และความถี่สูงผ่าน (HP) ที่ทำงานในรูปแบบแรงดันและกระแส ส่วนในรูปที่ 5.3 แสดงผลการจำลองของผลตอบสนองทางเฟสและแอมพลิจูดของวงจรกรองผ่านทุก ความถี่ (AP) ในรูปที่ 4.4 แสดงการปรับค่าของผลตอบสนองทางความถี่ได้จากการปรับค่ากระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไบอัสที่ I_B จาก $0.1\mu A$ ถึง $10\mu A$ และในรูปที่ 5.5 แสดงการปรับค่าตัวประกอบคุณภาพจากการปรับค่า กระแสไบอัสที่ I_{B3} จาก $0.03\mu A$ ถึง $1\mu A$ ซึ่งแสดงให้เห็นว่าไม่มีผลกระทบต่อค่าความถี่ตอบสนอง

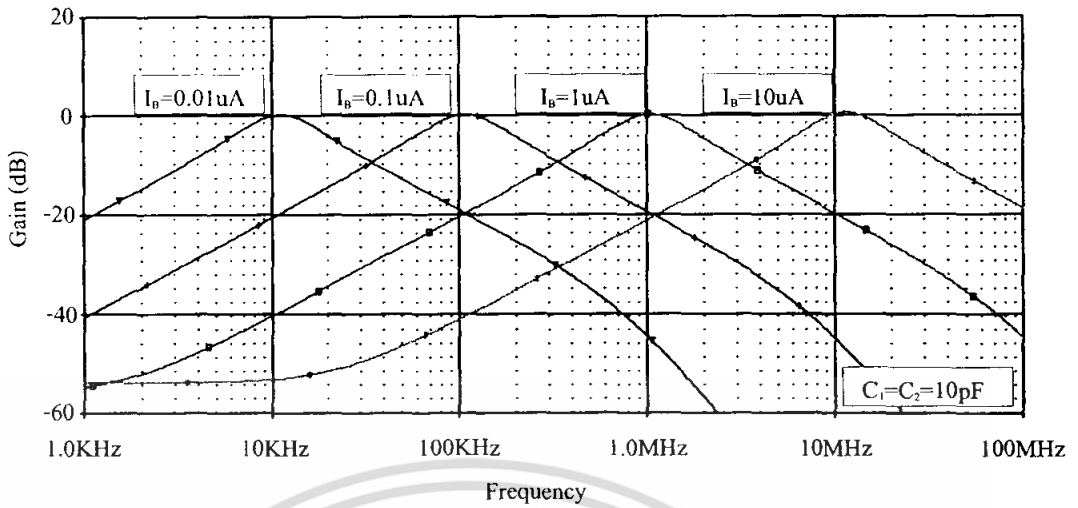


รูปที่ 5.2 คุณสมบัติของวงจร LP, HP, BP และ BR

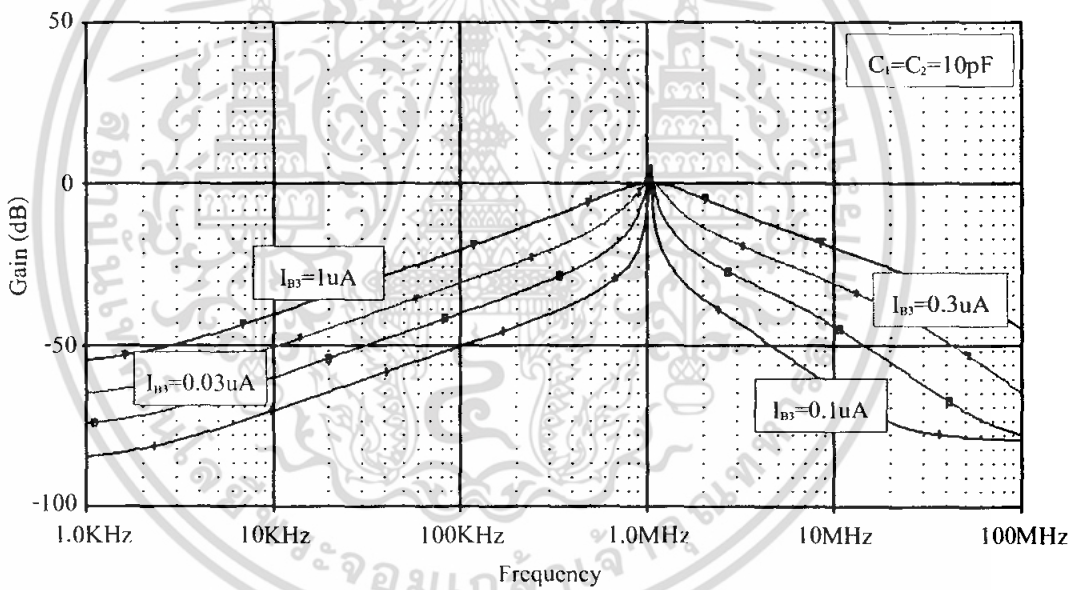


รูปที่ 5.3 ผลตอบสนองของขนาดและเฟสจากวงจร AP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 ผลตอบสนองจากการปรับ I_B ของวงจร BP



รูปที่ 5.5 การปรับค่าตัวประกอบคุณภาพของวงจร BP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 สรุป

การประยุกต์ใช้งานของ วงจรสายพานกระแสผลต่างอินพุทแตกต่างควบคุมด้วยกระแส (CCDDCC) มีการประยุกต์ใช้งานเป็นวงจรรองความถี่หลายหน้าที่สองรูปแบบที่มีการประยุกต์ใช้งานอันดับที่สอง อาศัยคุณสมบัติที่ชั่ว X ของวงจรจะมีค่าอินพุทอิมพีแดนซ์ต่ำและมีการใช้อินพุททางกระแส [16-17] โดยจะให้ผลของการตอบสนองทางความถี่ของฟังก์ชันถ่ายโอนได้หารูปแบบ คือ ตัวกรองความถี่ต่ำผ่าน ตัวกรองความถี่สูงผ่าน ตัวกรองความถี่ต้องการผ่าน ตัวกรองความถี่ต้องการออก และ ตัวกรองผ่านทุกความถี่ ในวงจรเดียวกัน โดยวงจรที่ได้นำเสนอนี้สามารถปรับค่ากระแสไบอัส I_B และยังมีค่าความไว (Sensitivity) ของวงจรต่ออุปกรณ์แอกทีฟและแพสซีฟต่ำ โดยวงจรที่นำเสนอนี้จะไม่มีการใช้ตัวต้านทานจากภายนอก จึงทำให้วงจรที่นำเสนอนี้มีโครงสร้างที่ไม่ซับซ้อนจึงมีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวมต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุปและข้อเสนอแนะแนวทางการวิจัย

6.1 บทสรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ เป็นการนำเสนออุปกรณ์แอกทีฟ สำหรับประมวลผลสัญญาณแบบอนาล็อก คือ วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (Current-controlled differential difference current conveyor: CCDDCC) ซึ่งมีความต้านทานแฝงอยู่ที่ขั้ว X คือ R_x และยังสามารถปรับค่าความต้านทาน R_x ได้จากการปรับค่ากระแสไบอัสของวงจร CCDDCC โดยไม่ใช้ค่าความต้านทานจากภายนอกใด ๆ ซึ่งวงจรที่นำเสนอถูกออกแบบจากวงจรถ่วงกันชนรูปแบบแรงดันแตกต่าง (Current-controlled second generation current conveyor: CCII) โดยต่อคาสเคดกัน ซึ่งวงจรที่นำเสนอจะมีแบนด์วิดธ์ของวงจรตามแรงดัน และตามกระแสสูงประมาณ 1 GHz , 100 MHz ตามลำดับ โดยมีค่าความเพี้ยนรวมทางฮาร์โมนิกประมาณ 0.8% ช่วงอินพุตแตกต่าง $0.6V_{p-p}$ ค่ากำลังสูญเสียของกระแสไบอัสของวงจร CCDDCC อยู่ที่ $10\mu A$ มีค่าประมาณ 1.35 mW เมื่อใช้แหล่งจ่ายแรงดันที่ $\pm 1.25V$ อีกทั้งมีการประยุกต์ใช้งานเป็นวงจรรองความถี่หลายหน้าที่สองรูปแบบชนิดหลายอินพุตหนึ่งเอาต์พุต และสามารถหาผลตอบสนองทางความถี่ของฟังก์ชันถ่ายโอนได้ห้ารูปแบบ (HP, BP, BR และ AP) ในวงจรเดียวกันที่สามารถปรับค่าตัวประกอบคุณภาพ (Q) ได้เป็นอิสระจากค่าความถี่ตอบสนอง (ω_0) วงจรประยุกต์ใช้งานที่นำเสนอถูกสร้างจาก CCDDCCs จำนวน 4 ตัว และตัวเก็บประจุแบบต่อกราวด์ 2 ตัว โดยไม่ใช้ตัวต้านทานใด ๆ จากภายนอก จากการใช้เทคโนโลยีซีมอส ทำให้วงจรที่นำเสนอมีโครงสร้างที่ซับซ้อน คุณลักษณะของวงจรที่นำเสนอและวงจรการประยุกต์ใช้งานทั้งหมด ถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีความสอดคล้องตามหลักการที่ได้นำเสนอไว้เป็นอย่างดี ซึ่งวงจรที่นำเสนอจะมีคุณสมบัติที่โดดเด่นกว่าวงจรในอดีตที่เคยนำเสนอมา คือ ไม่มีการใช้ตัวต้านทานจากภายนอกใด ๆ มาต่อในวงจรทั้งหมด และจากการที่ไม่ใช้ตัวต้านทานจากภายนอกและใช้ตัวเก็บประจุแบบต่อกราวด์ ทำให้ที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมด้วยเทคโนโลยีซีมอส

6.2 ข้อเสนอแนะจากการวิจัย

วิทยานิพนธ์นี้เป็นการนำเสนอ วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสแบบซีมอส และการประยุกต์ใช้งานเป็นวงจรรองความถี่หลายหน้าที่รูปแบบกระแสและรูปแบบแรงดัน โดยวงจรถ่วงกล่าวนี้สามารถพัฒนาให้มีประสิทธิภาพสูงขึ้นได้โดย

วงจรถ่วงสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแสแบบซีมอสที่นำเสนอ โดยอาศัยค่าความต้านทานแฝงอยู่ที่ขั้ว X คือ R_x ในการนำเสนอมีค่าอยู่ที่ $R_x \approx \frac{1}{g_{m19} + g_{m20}}$ ภายใต้เงื่อนไขของทรานซิสเตอร์ M_{19} และ M_{20} จะต้องมีค่าเท่ากันหรือมีค่าที่สมพงษ์กันจึงจะได้ค่าของ R_x เป็นไปตามข้อกำหนด คือ $R_x \approx \frac{1}{\sqrt{8\mu C_{ox}} (W/L) I_B}$ จึงจะสามารถปรับค่า R_x ได้

ค่ากระแสไบอัส I_B โดยวิทยานิพนธ์นี้ก็ยังมีค่าของ R_x ที่ยังผิดพลาดอยู่จากพารามิเตอร์บางตัว เช่น ค่าทรานคอนดักแตนซ์ที่ขาเดรน g_d หรือค่าทรานคอนดักแตนซ์ g_m ในส่วนของแรงดันอินพุตที่ Y_1 ,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Y_2 และ Y_3 ซึ่งจะส่งผลไปยังค่าความต้านทานแฝงอยู่ที่ขั้ว X รวมไปถึงการใช้งานของวงจรที่นำเสนอในย่านความถี่สูงอาจต้องเพิ่มค่าความจุไฟฟ้าที่ขาเกต-เดรน C_{gd} และค่าของความจุไฟฟ้าที่ขาเกต-ซอร์ส C_{gs} ของทรานซิสเตอร์บางตัวที่ขั้ว X เพื่อให้ได้ผลการตอบสนองทางความถี่สูงที่ดี ส่วนในค่าของแรงดันอินพุตออฟเซต V_{os} ถูกกำหนดโดยแรงดันอินพุตแตกต่างที่มีผลมาจากแรงดันของค่าความต้านทานแฝงที่ขั้ว X กับกราวด์ โดยมีผลกระทบมาจากค่าความกว้างและความยาวของแขนแนล W/L ของมอสทรานซิสเตอร์ หรือค่าของกระแสไบอัส I_B ในช่วงของสัญญาณอินพุตจะถูกกำหนดโดยวงจรดิฟเฟอเรนเชียลแพร์ ซึ่งสามารถปรับให้อินพุตมีช่วงสัญญาณที่ดีขึ้นหรือกว้างขึ้นได้ โดยการเปลี่ยนวงจรจากค่าแรงดันเป็นกระแส (V-I converter) เพื่อให้ได้ช่วงสัญญาณอินพุตที่กว้างขึ้นกว่าเดิม

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสและแรงดันที่นำเสนอ โดยใช้ CCDDCC จำนวน 4 ตัว ตัวเก็บประจุแบบต่อกราวจำนวน 2 ตัว อาศัยหลักการของวงจรอินทิเกรตเตอร์ในการออกแบบเป็นวงจรกรองความถี่ ซึ่งหลักการดังกล่าวจะมีการทำงานลักษณะเดียวกันกับวงจรกรองความถี่ต่ำผ่าน โดยที่ทางด้านความถี่สูงอัตราขยายจะลดลงเมื่อถูกสร้างเป็นวงจรกรองความถี่ จะทำให้เกิดการลดลงของอัตราขยายเมื่อความถี่สูงขึ้น ซึ่งประกอบด้วยแบนด์วิดท์ของอุปกรณ์แอกทีฟจะมีคุณสมบัติเป็นวงจรกรองความถี่ต่ำผ่าน จึงทำให้อัตราขยายมักไม่เสถียรที่ย่านความถี่สูง ในการแก้ปัญหาดังกล่าว ทำได้โดยการออกแบบวงจรกรองความถี่จากหลักการของวงจรดิฟเฟอเรนเชียลแพร์ ซึ่งโครงสร้างของวงจรดิฟเฟอเรนเชียลแพร์ มีการทำงานลักษณะเดียวกับวงจรกรองความถี่สูงผ่าน ในกรณีความถี่สูง อัตราขยายจะสูงขึ้นเพื่อชดเชยกับการตอบสนองทางความถี่ของอุปกรณ์แอกทีฟ และเมื่อถูกสร้างเป็นวงจรกรองความถี่ดังกล่าว ทำให้เสถียรทางความถี่สูงขึ้นสำหรับการชดเชยกับแบนด์วิดท์ของอุปกรณ์แอกทีฟได้ แต่อย่างไรก็ตาม อาจจะมีผลในเรื่องของสัญญาณรบกวนที่เพิ่มขึ้นตามมาได้

เอกสารอ้างอิง

- [1] A. Sedra, K. C. Smith, "A second-generation current conveyor and its applications," *IEEE Trans. Circuit Theory*, Vol. 17, no. 1, pp. 132-134, 1970.
- [2] C. M. Chang, "Multifunction biquadratic filters using current conveyors," *IEEE Trans. Circuits Syst.-II*, Vol. 44, no. 11, pp. 956-958, 1997.
- [3] A. M. Soliman, "Current conveyor filters: classification and review," *Microelectron Journal*, Vol. 29, pp. 133-149, 1998.
- [4] J. W. Horng, "High-input impedance voltage-mode universal biquadratic filter using three plus-type CCII's," *IEEE Trans. Circuits Syst.-II*, Vol. 48, no. 10, pp. 996-997, 2001.
- [5] A. M. Soliman, "Current mode CCII oscillators using grounded capacitors and resistors," *Int. J. Circuit Theory Appl.*, Vol. 26, no. 5, pp. 431-438, 1998.
- [6] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Transactions on Circuit and Systems, Part I*, Vol. 43, pp. 82-91, 1996.
- [7] S. Ozoguz, A. Toker, O. Cicekoglu, "First-order all-pass sections-based current-mode universal filter using ICCIIs," *Electron. Lett.*, Vol.36, pp.1443-1444, 2000.
- [8] W. Chiu, S. I. Liu, H. W. Tsao, and J. J. Chen, "CMOS differential difference current conveyors and their applications," *Proc. IEE.-Circuits Devices Syst.*, Vol. 143, no. 2, pp. 91-96, Apr. 1996.
- [9] H. O. Elwan and A. M. Soliman, "Novel CMOS differential voltage current conveyor and its application," *Proc. IEE.-Circuits Devices Syst.*, Vol. 144, no. 3, pp. 195-200, Jun. 1997.
- [10] W. Y. Chiu and J. W. Horng, "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs," *IEEE Trans. Circuits Syst.-II Exp. Briefs*, Vol. 54, no. 8, pp. 649-652, Aug. 2007.
- [11] H. P. Chen, "Universal voltage-mode filter using only plus-type DDCCs," *Analog Integr. Circuits Signal Process.*, Vol. 50, no. 2, pp. 137-139, Feb. 2007.
- [12] M. A. Ibrahim and H. Kuntman, "A novel high CMRR high input impedance differential voltage-mode KHN-biquad employing DO-DDCCs," *Int. J. Electron. Commun. (AEU)*, Vol. 58, no. 6, pp. 429-433, Oct. 2004.

- [13] J. W. Horng, W. Y. Chiu, and H. Y. Wei, "Voltage-mode high-pass, bandpass and low-pass filters using two DDCCs," *Int. J. Electron*, Vol. 91, no. 8, pp. 461-464, Aug. 2004.
- [14] H. P. Chen and S. S. Shen, "A versatile universal capacitor-grounded voltage-mode filter using DVCCs," *ETRI J.*, Vol. 29, no. 4, pp. 470-476, Aug. 2007.
- [15] S. S. Gupta and R. Senani, "Grounded-Capacitor Current-Mode SRCO Novel Application of DVCC," *Electron. Lett*, Vol. 36, no. 3, February. 2000.
- [16] E. O. Gunes and F. Anday, "Realization of current mode universal filter using CFCCII," *Electronics Letters*, Vol. 32, no. 12, pp. 1081-1082, 1996.
- [17] N. Pandey, S. K. Paul and S. B. Jain, "A new electronically tunable current mode universal filter using MO-CCCII," *Analog Intergr. Circuit and Signal Process*, Vol. 58, pp.171-178, 2009.
- [18] M. Higashimura and Y. Fukui, "Current mode transfer function using CCII with grounded passive elements," *IEICE Trans*, Vol. E74, no. 5, pp. 1017-1019, 1991.
- [19] E. Bruun, "CMOS high speed, high precision current conveyor and current-feedback amplifier structures," *Int. J. Electron*, Vol. 74, pp. 93-100, 1993.
- [20] C. M. Chang and H. P. Chen, "Universal capacitor-grounded voltage mode filter with three inputs and a single output," *Int. J. Electron.*, Vol. 90, no. 6, pp. 401-406, Jun. 2003.
- [21] H. P. Chen and K. H. Wu, "Voltage-mode DDCC-based multifunction filters," *J. Circuits Syst. Comput.*, Vol. 16, no. 1, pp. 93-104, 2007.
- [22] J. W. Horng, C. L. Hou, C. M. Chang, H. P. Chou, and C. T. Lin, "High Input Impedance Voltage-Mode Universal Biquadratic filter with one input and five outputs using current conveyors," *Circuits Syst. Signal Process.*, Vol. 25, no. 6, pp. 767-777, 2006.
- [23] C. M. Chang, B. M. Al-Hashimi, C. L. Wang, and C. W. Hung, "Single Fully Differential Current Conveyor Biquad Filters," *IEE Proc. Circuits Devices Syst.*, Vol. 150, pp. 394-398, 2003.
- [24] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung, and H. Y. Wei, "Voltage-Mode Universal Biquadratic Filters with One Input and Five Outputs," *Analog Integr. Circuits and Signal Process.*, Vol. 47, no. 1, pp. 73-83, 2006.

- [25] A. Fabre, O. Saaid, and H. Barthelemy, "On the frequency limitations of the circuits based on second generation current conveyors," *Analog Integr. Circuits Signal Process.*, Vol. 7, no. 2, pp. 113-129, Mar. 1995.
- [26] G. Daryanani, "Principles of Active Network Synthesis and Design," John Wiley & Sons, Singapore, 1976.
- [27] ณัฐวิทย์ ประภากร, "วงจรรองความถี่หลายหน้าที่รูปแบบกระแสโดยใช้ OTA-C ปรับค่า Q ได้อย่างเป็นอิสระ," วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิชาวิศวกรรมโทรคมนาคม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.
โปรแกรม PSPICE ที่ใช้วิเคราะห์สมรรถนะของวงจรใน
วิทยานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสำหรับการวิเคราะห์หาคุณสมบัติของวงจรองความถี่หลายหน้าที่ที่ทำงานได้ใน
รูปแบบกระแสและรูปแบบแรงดัน โดยใช้วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วย
กระแส ที่นำเสนอ

```
.subckt CCDDCC 3 22 23 11 17 24 15
```

```
VDD 1 0 DC 1.25
VSS 21 0 DC -1.25
*Vy1 3 0 DC 0
*Vy2 22 0 DC 0
*Vy3 23 0 DC 0
*ix 15 0 DC 0
*iz 17 0 DC 0
VB 5 0 DC -0.55
*IB 0 11 DC 10U
M1 2 3 4 4 NMOS1 W=1U L=0.25U
M2 6 22 4 4 NMOS1 W=1U L=0.25U
M3 2 23 7 7 NMOS1 W=1U L=0.25U
M4 6 9 7 7 NMOS1 W=1U L=0.25U
M5 2 6 1 1 PMOS1 W=5U L=0.25U
M6 6 6 1 1 PMOS1 W=5U L=0.25U
M7 9 2 1 1 PMOS1 W=5U L=0.25U
M8 4 5 21 21 NMOS1 W=3U L=0.25U
M9 7 5 21 21 NMOS1 W=3U L=0.25U
M10 9 5 21 21 NMOS1 W=3U L=0.25U
M11 11 11 21 21 NMOS1 W=3U L=0.25U
M12 10 10 1 1 PMOS1 W=5U L=0.25U
M13 10 11 21 21 NMOS1 W=3U L=0.25U
M14 12 10 1 1 PMOS1 W=5U L=0.25U
M15 12 12 9 9 NMOS1 W=10U L=0.25U
M16 13 13 9 9 PMOS1 W=15U L=0.25U
M17 13 11 21 21 NMOS1 W=3U L=0.25U
M18 14 14 1 1 PMOS1 W=5U L=0.25U
M19 14 12 15 15 NMOS1 W=10U L=0.25U
M20 16 13 15 15 PMOS1 W=15U L=0.25U
M21 16 16 21 21 NMOS1 W=3U L=0.25U
M22 17 14 1 1 PMOS1 W=5U L=0.25U
M23 17 16 21 21 NMOS1 W=3U L=0.25U
M24 18 14 1 1 PMOS1 W=5U L=0.25U
M25 19 16 21 21 NMOS1 W=3U L=0.25U
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M26 19 19 1 1 PMOS1 W=5U L=0.25U
M27 18 18 21 21 NMOS1 W=3U L=0.25U
M28 20 19 1 1 PMOS1 W=5U L=0.25U
M29 20 18 21 21 NMOS1 W=3U L=0.25U
M30 24 14 1 1 PMOS1 W=5U L=0.25U
M31 24 16 21 21 NMOS1 W=3U L=0.25U
.ENDS CCDDCC

```

```

X1 2 1 0 3 4 0 0 CCDDCC
X2 4 0 0 5 1 0 0 CCDDCC
X3 7 1 0 8 1 9 0 CCDDCC
X4 10 1 0 11 0 0 12 CCDDCC
C1 4 0 10P
C2 1 0 10P
IB1 0 3 DC 1U
IB2 0 5 DC 1U
IB3 0 8 DC 1U
IB4 0 11 DC 1U
Vin1 7 0 AC 0
Vin2 2 0 AC 0
Vin3 10 0 AC 0
lin1 0 1 AC 0
lin2 0 4 AC 1
lin3 0 9 AC 0
R 9 0 1

```

*****T14Y MOSIS 0.25um*****

```

.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311
+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054
+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8
+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5
+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369
+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195
+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952
+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9
+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013
+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*****T14Y MOSIS 0.25um*****

*

```

*.DC  Vin2  -300M  300M  1M
.AC   DEC   101   10K   100MEG
.PROBE
.END

```



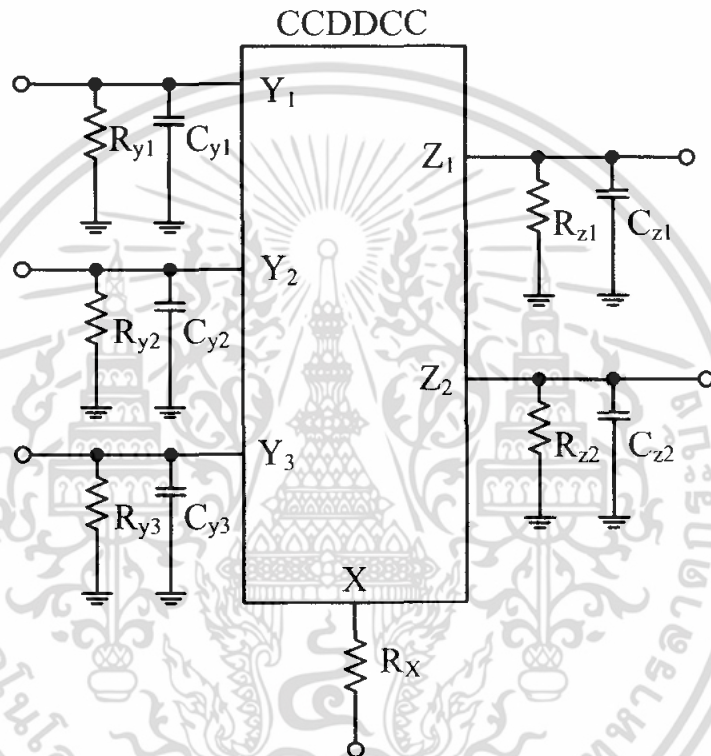
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.
การวิเคราะห์วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุม
ด้วยกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์ท่วงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส (CCDDCC) ที่นำเสนอเป็นการวิเคราะห์แบบไม่เป็นอุดมคติ ในทางปฏิบัติเมื่อนำวงจรกันชนรูปแบบแรงดันแตกต่าง (DVB) และวงจรสายพานกระแสควบคุมด้วยกระแส (CCCL) มาต่อкасцепกันเพื่อให้ทำงานเป็นวงจร CCDDCC ดังรูปที่ ข 1.1 จะเกิดความผิดพลาดในการส่งผ่านแรงดันจากขั้ว Y ไปขั้ว X ของวงจรซึ่งมีค่าเป็น $\beta_i = \beta_A \beta_{y_i}$ และเกิดความผิดพลาดในการส่งผ่านกระแสจากขั้ว X ไปขั้ว Z ของวงจรซึ่งมีค่าเป็น $\pm\alpha$ เช่นเดียวกัน ดังนั้น ถ้าวรวมเอาค่าพารามิเตอร์ที่ไม่เป็นอุดมคติของวงจร CCDDCC ที่ประกอบขึ้นจากวงจร DVB และ CCCL ไว้ในการวิเคราะห์ โดยสามารถเขียนสมการเมตริกซ์ได้เป็น



รูปที่ ข 1.1 การวิเคราะห์แบบไม่เป็นอุดมคติของวงจร CCDDCC

$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_Z \end{bmatrix} = \begin{bmatrix} R_X & \beta_1(s) & -\beta_2(s) & \beta_3(s) & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \pm\alpha(s) & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_Z \end{bmatrix} \quad (ก 1)$$

จากรูปที่ ข 1.1 แสดงการวิเคราะห์แบบไม่เป็นอุดมคติของวงจร CCDDCC โดยที่ขั้วของอินพุตของวงจร คือ Y_1 , Y_2 และ Y_3 ถูกต่ออยู่กับตัวเก็บประจุ C_{y1} , C_{y2} และ C_{y3} แบบต่อกราวด์ที่มีค่าต่ำ ถูกต่อขนาดกับตัวต้านทาน R_{y1} , R_{y2} และ R_{y3} แบบต่อกราวด์ที่ค่าสูงตามลำดับ ส่วนที่ขั้วเอกสารถือเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของเอาต์พุทของวงจร คือ Z_1 และ Z_2 ถูกต่ออยู่กับตัวเก็บประจุ C_{21} และ C_{22} แบบต่อกราวด์ที่มีค่าต่ำ ซึ่งถูกต่อขนานกับตัวต้านทาน R_{21} และ R_{22} แบบต่อกราวด์ที่มีค่ามากสูง และที่ขั้ว X ของวงจรจะถูกต่อกับตัวต้านทาน R_X ที่มีค่าต่ำ ซึ่งจากสมการที่ (ข 1) เมื่อพิจารณาความสัมพันธ์ในเทอมของแรงดันและกระแส สามารถเขียนสมการขึ้นใหม่ได้เป็น

$$V_X = \beta_{1k}(s)V_{Y1} + \beta_{2k}(s)V_{Y2} + \beta_{3k}(s)V_{Y3} + I_X R_X \quad (\text{ข 2})$$

$$\text{โดยที่} \quad I_{Y1} = I_{Y2} = 0 \quad (\text{ข 3})$$

$$\text{และ} \quad I_Z = \pm \alpha_{jk}(s) I_X \quad (\text{ข 4})$$

โดยที่ β_{jk} คือ อัตราการส่งผ่านแรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCCs ตัวที่ k ซึ่ง $\beta_{jk} = 1 - \varepsilon_{jk}$ และ $\varepsilon_{jk} (|\varepsilon_{jk}| \ll 1)$ แสดงค่า Voltage tracking error จากที่ขั้ว Y ไปที่ขั้ว X ตัวที่ k ส่วน $\alpha_{jk} = 1 - \delta_{jk}$ และ $\delta_{jk} (|\delta_{jk}| \ll 1)$ แสดงค่า Current tracking error จากที่ขั้ว X ไปที่ขั้ว Z ตัวที่ k

เมื่อค่าของ $\alpha_k(s)$ และ $\beta_k(s)$ สามารถประมาณได้เท่ากับฟังก์ชันของวงจรรองความถี่ต่ำผ่าน อีกทั้งยังสามารถพิจารณาได้จากการลดต่ำลงของค่าความถี่ส่วนปลายในกรณีที่มีค่าเท่ากับหนึ่ง [x] ในการทำงานของวงจรที่เกี่ยวข้องกับความถี่ การลดต่ำลงของค่าความถี่ส่วนปลายมีผลมาจาก $\alpha_{jk}(s)$ และ $\beta_{jk}(s)$ โดยที่ $\beta_{jk}(s) = \beta_{jk} = 1 - \varepsilon_{jk}$ และ $\varepsilon_{jk} (|\varepsilon_{jk}| \ll 1)$ แสดงค่า Voltage tracking error จากขั้ว Y ไปที่ขั้ว X ตัวที่ k^{th} และ $\alpha_{jk}(s) = \alpha_{jk} = 1 - \delta_{jk}$ และ $\delta_{jk} (|\delta_{jk}| \ll 1)$ แสดงค่า Current tracking error จากที่ขั้ว X ไปที่ขั้ว Z_{jk} ตัวที่ k^{th} ของวงจร CCDDCCs

พิจารณาวงจรรองความถี่หลายหน้าที่รูปแบบกระแสและแรงดันในรูปที่ 4.1 ซึ่งเป็นวงจรประยุกต์การใช้งานของวงจรสายพานกระแสผลต่างอินพุตแตกต่างควบคุมด้วยกระแส ดังนั้น สมการการถ่ายโอนของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสจากวงจรในรูปที่ 4.1 สามารถเขียนใหม่ได้เป็น

$$I_{on}(s) = \frac{-I_1 \left(\frac{s\alpha_{13}}{R_{X3}C'_2} + \frac{\alpha_{13}}{R_B R_{X3} C'_1 C'_2} \right) - I_2 \left(\frac{\beta_{12}\alpha_{12}\alpha_{13}}{R_{X2} R_{X3} C'_1 C'_2} \right) + I_3 D_n(s)}{D_n(s)} \quad (\text{ข 5})$$

$$\text{โดยที่} \quad D_n(s) = s^2 + s \left(\frac{1}{R_{X3}C'_2} + \frac{1}{R_B C'_1} + \frac{1}{R_A C'_2} \right) + \frac{\beta_{12}\beta_{21}\alpha_{11}\alpha_{12}}{R_{X1} R_{X2} C'_1 C'_2} + \frac{1}{R_{X3} R_B C'_1 C'_2} + \frac{1}{R_A R_B C'_1 C'_2} \quad (\text{ข 6})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{เมื่อ } R_A = R_{y21} \parallel R_{z12}, R_B = R_{z11} \parallel R_{y12}$$

$$\text{และ } C'_1 = C_1 + C_{y12} + C_{z11}, C'_2 = C_2 + C_{y21} + C_{z12}$$

จากสมการที่ (ข 5) และ (ข 6) ค่าพารามิเตอร์ของค่าความต้านทานแฝงที่ R_A และ R_B จะมีค่าสูงมากเมื่อเปรียบเทียบกับค่าความต้านทานแฝงที่ R_{X_i} ดังนั้น ค่าความถี่ตอบสนอง (ω_0) และ ค่าตัวประกอบคุณภาพ (Q) จึงสามารถเขียนได้ใหม่เป็น

$$\omega_{0n} = \sqrt{\frac{\beta_{12}\beta_{21}\alpha_{11}\alpha_{12}}{R_{X1}R_{X2}C'_1C'_2}} \quad (\text{ข 7})$$

$$Q_n = R_{X3} \sqrt{\frac{C'_2\beta_{12}\beta_{21}\alpha_{11}\alpha_{12}}{R_{X1}R_{X1}C'_1}} \quad (\text{ข 8})$$

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสและรูปแบบแรงดันที่นำเสนอ ในกรณีที่มีการวิเคราะห์แบบไม่เป็นอุดมคติ สามารถยืนยันประสิทธิภาพของวงจรได้จากค่าความไวของอุปกรณ์แอกทีฟหรือแพสซีฟที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_0}$ และค่าตัวประกอบคุณภาพ S_x^Q เมื่อ x คือ อุปกรณ์แอกทีฟหรือแพสซีฟแต่ละตัว สามารถสรุปได้ดังนี้

ตารางที่ ข 1 ค่าความไวอุปกรณ์กรณีไม่เป็นอุดมคติ

x	$S_x^{\omega_0}$	S_x^Q
R_{X1}	-0.5	-0.5
R_{X2}	-0.5	-0.5
R_{X3}	0	1
C'_1	-0.5	-0.5
C'_2	-0.5	0.5
β_{12}	0.5	0.5
β_{21}	0.5	0.5
α_{11}	0.5	0.5
α_{12}	0.5	0.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.
บทความวิจัยที่ได้รับการตีพิมพ์

1. ภัทรศิณีย์ สนามชัยสกุล, มนตรี สมตุลยกนก และ พิพัฒน์ พรหมมี “วงจร CCDDCCs ปรับค่าได้ด้วยกระแสและการประยุกต์ใช้งานเป็นวงจรรองความถี่สองรูปแบบ” วิศวกรรมลาดกระบัง ปีที่ 26 ฉบับที่ 4 หน้า 7-12 ธันวาคม 2552.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วิศวกรรมลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีที่ 26 ฉบับที่ 4

ธันวาคม 2552

วิศวกรรมโทรคมนาคม

1. การสื่อสารระหว่างยานพาหนะ โดยใช้โปรโตคอล MIMO CSMA/CA
สมบัติงว ส่วนพวก เสวฐกร ทานเมือง อรุณวัชร กรำธาดา สุวิทล สิทธิชีวภาค 1
2. วงจร CCDDCCs ปรับค่าได้ด้วยกระแสและภาพประยุกต์ใช้งานเป็นวงจรกรองความถี่
ล่องรูปแบบ 7
ภัทรคณีย์ สนามชัยสกุล มณฑริ สมุตตยอนก พิพัฒน์ พรหมมี
3. วงจรกรองความถี่หลายหน้าที่และวงจรถ่ายเป็นสัญญาณไซน์แบบควอดเรเจอร์โดยใช้ CDAs 13
พัชรวิฑารณ์ จินาวอัย มนตรี สมุตตยอนก พิพัฒน์ พรหมมี
4. เทคนิคการจัดระยะทางของสัญญาณแบบ ERAUS ในระบบส่งสัญญาณ DWDM 19
อัสววิฑ ราชณรงค์ สุทธิรักษ์ มณฑาคพิงษ์

วิศวกรรมไฟฟ้ากำลัง

5. การปรับปรุงอัลกอริทึมการควบคุมกระแสแบบได้ออมควบคุมด้วยตัวควบคุมพีไอร่วมกับ 25
ตัวควบคุมเรโซแนนซ์ของวงจรกำลังแยกตัว
สมเกียรติ คงคะมณี วิจิตร ภัณเรศ

วิศวกรรมอุตสาหกรรม

6. การศึกษาอิทธิพลของปรากฏการณ์การหมุนวนกับการผสมกันของระบบวัลคูนีเดกลมในลักษณะ 31
บรรจุถัง 2 มิติ ด้วยเทคนิคการจำลองเหตุการณ์แบบวัลคูนีเดนิม
สภาน์ ศิศจนบุญจิต

วิศวกรรมเครื่องกล

7. เผลของความหยาบผิวต่อการไหลคลื่นแบบไฮโดรไดนามิกในร่องลื่นกับร่องลื่นด้วยสารหล่อลื่น 37
นอนนิวโตเนียน
ฉนิษฐา วงษ์ศิริควแก้ว

วิศวกรรมเคมี

8. การศึกษากระบวนการล้างชิ้นส่วนประกอบฮาร์ดดิสก์ไดรฟ์โดยใช้คาร์บอนไดออกไซด์เหนือวิกฤต 43
ปิยวุฒิ มากโด่ง สุรัตน์ อาริรัตน์

วิศวกรรมการวัดและควบคุม

9. การศึกษาสัญญาณรบกวนคอมมอนโหมดในวงจรฮาล์ฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์ 49
สุริยัน ศรีมาศย์ นนทวัฒน์ จุลเศษะ โยธิน เปรมปราณีรัชต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร CCDDCCs ปรับค่าได้ด้วยกระแสและการประยุกต์ใช้งาน เป็นวงจรรองความถี่สองรูปแบบ

Current-Controlled Differential Difference Current

Conveyor Dual-mode Universal Filter and its Application

ภัทรศิณี สนามชัยสกุล * มนตรี สมดุลยกันก ** พิพัฒน์ พรหมมี *

* สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

** ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

บทคัดย่อ

บทความนี้นำเสนออุปกรณ์แอกทีฟสำหรับประมวลสัญญาณแบบแอนะล็อกที่ชื่อ CCDDCCs ซึ่งมีความต้านทานแฝงอยู่ที่ขั้ว X โดยสามารถปรับค่าความต้านทานได้จากการปรับค่ากระแสไบอัสของ CCDDCCs อุปกรณ์ที่นำเสนออาศัยเทคโนโลยีซีมอสที่มีแบนด์วิธของวงจรถามแรงดันและวงจรถามกระแสสูงประมาณ 10MHz และ 100 MHz มีค่าความเพี้ยนรวมทางฮาร์โมนิกประมาณ 0.8% ช่วงอินพุตแตกต่าง 0.6 V_{p-p} ค่ากำลังสูญเสียที่กระแสไบอัส 10 μ A มีค่าประมาณ 1.35mW และมีการประยุกต์ใช้งานเป็นวงจรรองความถี่ที่ทำงานได้สองรูปแบบ โดยวงจรถามที่นำเสนอใช้ CCDDCCs ที่วงจรถามและตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรรองความถี่ที่ประยุกต์ใช้งานสามารถทำงานในรูปแบบกระแสและแรงดัน โดยมีคุณสมบัติเด่นอยู่สองประการคือ มีผลการตอบสนองทางความถี่ได้ห้ารูปแบบในวงจรเดียวกัน สามารถควบคุมผลตอบสนองทางความถี่และค่าตัวประกอบคุณภาพได้ คุณลักษณะของวงจรถามที่นำเสนอถูกจำลองการทำงานด้วยโปรแกรม PSpice

คำสำคัญ: วงจร CCDDCC, วงจรรองความถี่รูปแบบกระแส, วงจรรองความถี่รูปแบบแรงดัน

Abstract

This paper presents design of an active building block for analog signal processing, named as current-controlled differential difference current conveyor; CCDDCCs. Its parasitic resistances at X-terminal can be controlled by an input bias current. The proposed element is realized in a CMOS technology with the wide bandwidth of voltage follower and current follower are around 10MHz and 100MHz, respectively. The THD are obtained around 0.8% within 0.6V_{p-p} input range. The power dissipation at 10 μ A biased current is obtained around 1.35mW. In application, dual-mode (current-mode: CM and voltage-mode: VM) multiple-input single output; MISO universal analog filter is included. It employs four CCDDCCs and two grounded capacitors. The dual-mode filter offers the following two important features: the simultaneous realizing the five type standard filters, electronically controlled of frequency response and quality factor. The simulation results have been carried out by PSpice.

Keywords: current-controlled differential difference current conveyor, current-mode filter, voltage-mode filter

1. บทนำ

ในอดีตได้มีการนำเสนออุปกรณ์แอกทิฟที่สำคัญไว้ตัวหนึ่ง CCII's (Second-generation current conveyors) [1] โดยสามารถทำงานทั้งในรูปแบบแรงดันและกระแสสามารถนำไปประยุกต์สร้างเป็นตัวกรองความถี่ได้ [2-5] ซึ่งต้องใช้ความต้านทานภายนอกต่อร่วมเสมอและต่อมาได้มีพัฒนาอุปกรณ์แอกทิฟที่ชื่อว่า CCCII's ทั้งในแบบ BJT และ CMOS ให้มีคุณสมบัติที่ดียิ่งขึ้นคือสามารถปรับค่าได้ทางอิเล็กทรอนิกส์ [6-7] ไม่ต้องใช้ค่าความต้านทานภายนอก อีกทั้งที่ต่อมาได้มีผู้นำเสนออุปกรณ์แอกทิฟที่มีคุณสมบัติคล้ายกับ CCII's ชื่อว่า DDCC (Differential difference current conveyor) [8] และอุปกรณ์แอกทิฟที่มีคุณสมบัติคล้ายกันชื่อ DVCC (Differential voltage current conveyors) [9] และมีผู้นำมาประยุกต์ใช้เป็นวงจรกรองความถี่และวงจรกำเนิดสัญญาณ [10-15] ได้ทั้งในรูปแบบแรงดันและกระแส ถึงแม้ว่าอุปกรณ์ DDCC และ DVCC จะเป็นอุปกรณ์ที่มีสมรรถนะสูงในด้านความถี่และความแม่นยำก็ตาม การนำมาประยุกต์ใช้ยังคงมีความจำเป็นต้องใช้ตัวต้านทานภายนอกต่อร่วมจำนวนมากเสมอ อีกทั้งในบางวงจรจะใช้ตัวต้านทานแบบลอยตัวด้วย จึงไม่เหมาะกับการสร้างเป็นวงจรรวมขึ้น

ซึ่งบทความนี้นำเสนออุปกรณ์แอกทิฟ CCDDCCs แบบใหม่ที่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยยังคงรักษาคุณสมบัติของ DDCC ไว้ทุกประการเพื่ออำนวยความสะดวกใช้งานของวงจร CCDDCCs จึงนำเสนอการประยุกต์ใช้เป็นวงจรกรองความถี่ที่ทำงานได้สองรูปแบบคือ รูปแบบแรงดันและกระแส ที่สามารถให้ฟังก์ชันการถ่ายโอนได้ห้ารูปแบบในวงจรเดียวกัน จากการใช้ CCDDCCs สี่ตัวและตัวเก็บประจุแบบต่อกราวด์สองตัว สามารถปรับค่าความถี่ตอบสนอง และค่าตัวประกอบคุณภาพได้ จากการปรับค่าความต้านทานแฝงที่ขั้ว X ด้วยกระแสไบอัสที่อินพุต

2. ทฤษฎีและหลักการ

2.1 วงจร CCDDCCs

วงจร CCDDCCs ประกอบด้วยวงจร DVB (CMOS differential voltage buffer) ที่ต่อภาคเดียวกับวงจร CCCII's

โดยการนำเอาเอาต์พุตที่ขั้ว X ของวงจร DVB ที่มีทางด้านทานเอาต์พุตต่ำมาต่อเข้ากับอินพุตที่ขั้ว Y ของวงจร CCCII's ที่มีทางด้านทานอินพุตสูง ดังรูปที่ 1 ซึ่งวงจรจะมีแรงดันอินพุตตามตัว สามารถเขียนแรงดันที่ขั้ว X คือ

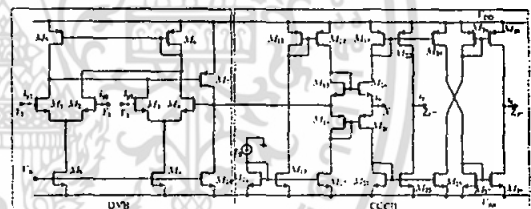
$$V_X = V_{Y1} - V_{Y2} - V_{Y3} \quad (1)$$

วงจร CCCII's ที่ใช้เป็นวงจรสายพานกระแสปรับค่าได้ด้วยกระแสขั้วหลายเอาต์พุตแบบซิมมอส โดยความต้านทานภายในที่ขั้ว X มีค่าเป็น

$$R_X \approx \frac{1}{g_{m19} + g_{m20}} \quad (2)$$

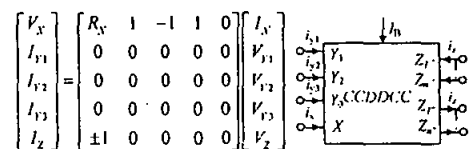
เมื่อ g_m คือ ทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i สมมติให้ทรานซิสเตอร์ M_9 และ M_{10} มีค่า g_m เท่ากัน ดังนั้นค่า R_X ใหม่ที่ได้คือ

$$R_X \approx \frac{1}{\sqrt{8\mu C_{ox}(W/L)_B}} \quad (3)$$

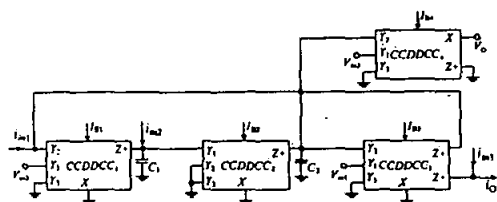


รูปที่ 1 วงจร CCDDCCs ที่นำเสนอ

วงจร CCDDCCs ที่นำเสนอเป็นวงจรที่มีแรงดันอินพุตสามตัว คือ Y_1 , Y_2 และ Y_3 ซึ่งอินพุตทั้งสามจะมีค่าอินพุตอิมพีแดนซ์สูงมาก โดยที่ขั้ว X จะมีความต้านทานแฝงและสามารถปรับค่าความต้านทานได้ด้วยกระแสไบอัส ส่วนที่ขั้ว Z จะเป็นเอาต์พุตกระแสที่มีค่าอิมพีแดนซ์สูงในทางอุดมคติ โดยความสัมพันธ์ระหว่างบล็อกลโคแแกรมกับเมทริกซ์ของวงจร CCDDCCs สามารถแสดงได้ดังรูปที่ 2



รูปที่ 2 ความสัมพันธ์ระหว่างบล็อกลโคแแกรมกับเมทริกซ์ของ CCDDCCs



รูปที่ 3 การประยุกต์ใช้เป็นตัวกรองความถี่สองรูปแบบ

3. การประยุกต์ใช้

3.1 วงจรกรองความถี่ที่ทำงานได้สองรูปแบบ

การประยุกต์ใช้เป็นตัวกรองความถี่สองรูปแบบดังรูปที่ 3 จากการใช้วงจร CCDDCCs ที่ตัว และตัวเก็บประจุแบบค็อกคราวด์สองตัว ทำให้ง่ายต่อการออกแบบสร้างวงจรผลการตอบสนองทางความถี่และค่าตัวประกอบคุณภาพสามารถปรับค่าได้ด้วยกระแสไบอัสของ CCDDCCs วงจร CCDDCCs ที่ใช้เป็นชนิดบวก มีหลายอินพุตและสามารถป้อนอินพุตได้ทั้งสัญญาณที่เป็นรูปแบบกระแสหรือรูปแบบแรงดัน

3.1.1 วงจรกรองความถี่ที่ทำงานในรูปแบบกระแส

จากรูปที่ 3 สามารถหาฟังก์ชันถ่ายโอนของเอาต์พุตได้จากกระแสเอาต์พุตที่ CCDDCC, เมื่อวิเคราะห์เป็นแบบ KCL โดยให้ $V_i = 0$ ซึ่งฟังก์ชันถ่ายโอนรูปแบบกระแส หาได้จาก

$$I_o(s) = \frac{-I_1 \left(\frac{s}{R_{x1}C_2} \right) - I_2 \left(\frac{1}{R_{x1}R_{x2}C_1C_2} \right) + I_3 D(s)}{D(s)} \quad (4)$$

โดยที่ค่าของ $D(s) = s^2 + \frac{s}{R_{x1}C_2} + \frac{1}{R_{x1}R_{x2}C_1C_2}$ ซึ่ง

วงจรที่น่าเสนอสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบไบควอดเรติกได้ห้ารูปแบบ โดยกำหนดให้เป็นไปตามเงื่อนไขดังนี้ ฟังก์ชันถ่ายโอนของวงจร LP เมื่อ $I_1=I_3=0$ และ $I_2 = I_m$ ฟังก์ชันถ่ายโอนของวงจร BP เมื่อ $I_2=I_3=0$ และ $I_1 = I_m$ ฟังก์ชันถ่ายโอนของวงจร HP เมื่อ $I_2 = I_3 = I_1 = I_m$ ฟังก์ชันถ่ายโอนของวงจร BR เมื่อ $I_2 = 0$ และ $I_1=I_3 = I_m$ ฟังก์ชันถ่ายโอนของวงจร AP เมื่อ $I_2=0$ และ $I_1, I_2=I_3 = I_m$ โดยไม่จำเป็นต้องมีเงื่อนไขการสมพจน์กันขององค์อุปกรณ์ ในการวิเคราะห์หาผลการตอบสนองของวงจร จากสมการ $D(s)$ ที่ทำได้เมื่อเทียบกับสมการ ไบควอดเรติกตัวแปรที่เกี่ยวข้องมีค่าเป็น

$$\omega_0 = \sqrt{\frac{1}{R_{x1}R_{x2}C_1C_2}} \quad (5)$$

และ
$$Q = \sqrt{\frac{1}{R_{x1}R_{x2}C_1C_2}} \cdot R_{x3}C_2 \quad (6)$$

3.1.2 วงจรกรองความถี่ที่ทำงานในรูปแบบแรงดัน

จากรูปที่ 3 เมื่อกำหนด $I_i = 0$ ทำการป้อนแรงดันเป็นอินพุต ฟังก์ชันถ่ายโอนที่ได้ในรูปแบบแรงดันมีค่าเป็น

$$V_o(s) = \frac{-V_1 \left(\frac{s}{R_{x1}C_2} \right) - V_2 \left(\frac{1}{R_{x1}R_{x2}C_1C_2} \right) + V_3 D(s)}{D(s)} \quad (7)$$

โดยสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนของวงจรกรองความถี่ที่ทำงานในรูปแบบแรงดันได้ห้ารูปแบบจากการกำหนดเงื่อนไขเช่นเดียวกันกับวงจรกรองความถี่ที่ทำงานในรูปแบบกระแส

4. การวิเคราะห์เชิงไม่เป็นอุดมคติของ CCDDCCs

จากที่ผ่านมาเป็นการวิเคราะห์ทางอุดมคติของวงจร CCDDCCs ซึ่งความเป็นจริงในทางปฏิบัติเมื่อนำวงจร DVB และวงจร CCCIs มาต่อคาบเลกกันเพื่อให้ทำงานเป็นวงจร CCDDCCs ดังรูปที่ 1 จะเกิดความผิดพลาดในการส่งผ่านแรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCCs ซึ่งมีค่าเท่ากับ β_1 และเกิดความผิดพลาดในการส่งผ่านกระแสจากที่ขั้ว Z ไปที่ขั้ว X ของวงจร CCDDCCs ซึ่งเท่ากับ $\pm\alpha$ เช่นเดียวกัน ดังนั้นถ้ารวมเอาค่าพารามิเตอร์ที่ไม่เป็นอุดมคติของวงจร CCDDCCs ไว้ในการวิเคราะห์สามารถเขียนสมการเมทริกซ์ขึ้นใหม่ได้เป็น

$$\begin{bmatrix} V_x \\ I_{y1} \\ I_{y2} \\ I_{y3} \\ I_z \end{bmatrix} = \begin{bmatrix} R_x & \beta_1 & -\beta_2 & \beta_3 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \pm\alpha & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_x \\ V_{r1} \\ V_{r2} \\ V_{r3} \\ V_z \end{bmatrix} \quad (8)$$

โดยที่
$$\beta_1 \approx \frac{g_{m7}g_{m1}(g_{m6} + g_{d2} + g_{d4} + g_{d6})}{g_{m4}g_{m3}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$

$$\beta_2 \approx \frac{-g_{m2}g_{m3}g_{m7}}{g_{m4}g_{m3}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$

$$\beta_3 \approx \frac{g_{m1}g_{m7}(g_{m6} + g_{d2} + g_{d4} + g_{d6})}{g_{m4}g_{m3}g_{m7} + g_{m6}g_{d7}(g_{d1} + g_{d3} + g_{d5})} \cdot \frac{A}{A+B}$$
เมื่อ
$$A \approx g_{m18}g_{m21}(g_{m19} + g_{m20}) + g_{m18}g_{m19}(g_{d20} + g_{d21})$$

$$B \approx g_{m18}g_{m21}(g_{d19} + g_{d20})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (8) เมื่อพิจารณาความถี่ในเทอมของแรงดันและกระแส สามารถเขียนสมการใหม่ได้เป็น $V_x = \beta_{\mu} V_{T1} + \beta_{\mu} V_{T2} + \beta_{\mu} V_{T3} + I_x R_x$ และ $I_z = \pm \alpha_{\mu} I_x$ โดยที่ β_{μ} คือการอัตราส่วนส่งผ่านแรงดันจากที่ขั้ว Y ไปที่ขั้ว X ของวงจร CCDDCCs ตัวที่ k ซึ่ง $\beta_{\mu} = 1 - \epsilon_{\mu}$ และ ϵ_{μ} ($|\epsilon_{\mu}| \ll 1$) แสดงค่า voltage tracking error จากที่ขั้ว Y ไปที่ขั้ว X ตัวที่ k $\alpha_{\mu} = 1 - \delta_{\mu}$ และ δ_{μ} ($|\delta_{\mu}| \ll 1$) แสดงค่า current tracking error จากที่ขั้ว X ไปที่ขั้ว Z ตัวที่ k จากสมการที่ (4) วงจรกรองความถี่ที่ทำงานในรูปแบบกระแสสามารถเขียนฟังก์ชันถ่ายโอนขึ้นใหม่ได้เป็น

$$I_{\alpha}(s) = \frac{-I_1 \beta_{\mu} \alpha_{\mu} \left(\frac{s}{R_{x2} C_2} + \frac{1}{R_x R_{x2} C_1 C_2} \right) - I_2 \left(\frac{\beta_{12} \beta_{21} \alpha_{11} \alpha_{12}}{R_{x1} R_{x2} C_1 C_2} \right) + I_3 D(s)}{D_1(s)} \quad (9)$$

เมื่อ

$$D_1(s) = s^2 + s \left(\frac{\beta_{12} \alpha_{12}}{R_{x1} C_1} + \frac{1}{C_1} + \frac{1}{C_2} \right) + \frac{\beta_{12} \beta_{21} \alpha_{11} \alpha_{12}}{R_{x1} R_{x2} C_1 C_2} + \frac{\beta_{21} \alpha_{11}}{R_{x2} C_1 C_2} + \frac{1}{C_1 C_2}$$

ซึ่งวงจรกรองความถี่ที่ทำงานในรูปแบบแรงดันก็สามารถหาฟังก์ชันถ่ายโอนได้เช่นเดียวกับวงจรกรองความถี่ในรูปแบบกระแส โดยพารามิเตอร์ที่เกี่ยวข้องคือ $\omega_{0\alpha}$ และ Q_{α} สามารถหาได้โดย

$$\omega_{0\alpha} = \sqrt{\frac{\beta_{12} \beta_{21} \alpha_{11} \alpha_{12}}{R_{x1} R_{x2} C_1 C_2}} \quad (10)$$

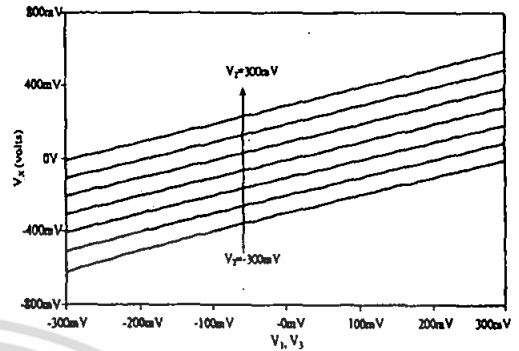
$$Q_{\alpha} = \sqrt{\frac{1}{R_{x1} R_{x2} C_1 C_2} \cdot \frac{R_{x1} C_2}{\beta_{21} \alpha_{11}}} \quad (11)$$

5. ผลจำลองการทำงานของวงจรที่นำเสนอ

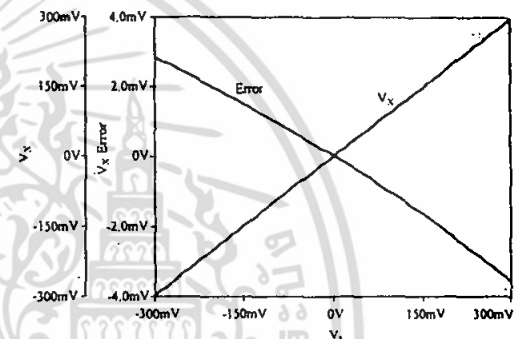
วงจร CCDDCCs และการประยุกต์ใช้งานคิงรูปที่ 1 ถูกจำลองการทำงานด้วยโปรแกรม PSpice ด้วยพารามิเตอร์ 0.25µm [14] เมื่อกำหนดค่า W/L ดังตารางที่ 1 เมื่อใช้แรงดันไฟเลี้ยงที่ ±1.25V และแรงดันไบอัสที่ $V_B = -0.55V$

ตารางที่ 1 W/L ของมอสทรานซิสเตอร์ในวงจร CCDDCCs

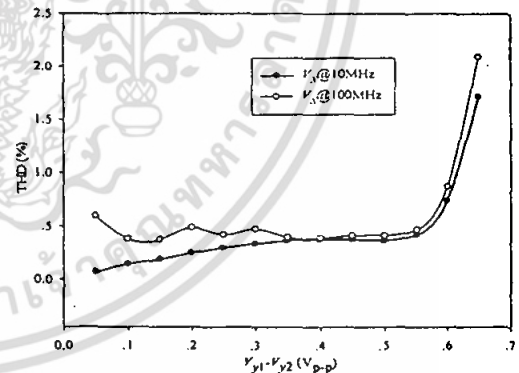
Transistors	W/L(µm)
M ₁ -M ₄	1/0.25
M ₁₅ , M ₁₉	10/0.25
M ₁₆ , M ₂₀	15/0.25
All NMOS	3/0.25
All PMOS	5/0.25



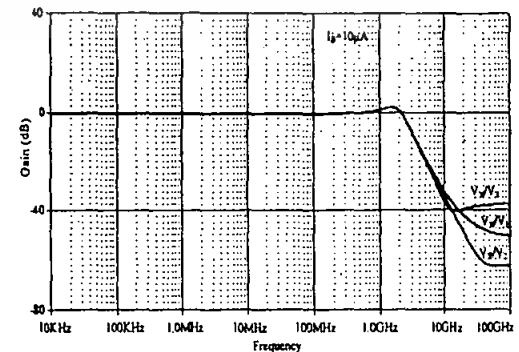
รูปที่ 4 การผ่านแรงดันระหว่างขั้ว Y และ X ที่ $I_B = 10 \mu A$



รูปที่ 5 Error การส่งผ่านแรงดันที่ขั้ว Y ไป X ที่ $I_B = 10 \mu A$



รูปที่ 6 THD ของวงจร CCDDCCs ที่นำเสนอ ($I_B = 10 \mu A$)

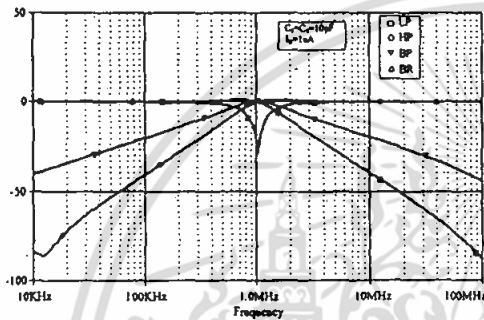


รูปที่ 7 ผลตอบสนองทางความถี่ที่ขั้ว X ต่อขั้ว Y

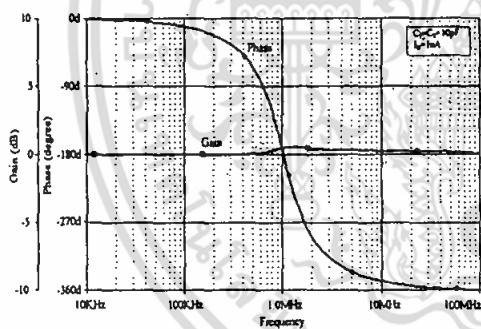
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1 ผลการจำลองคุณสมบัติของวงจร CCDDCCs

จากรูปที่ 4 แสดงความสัมพันธ์ของคุณลักษณะระหว่างที่ขั้ว Y และที่ขั้ว X เมื่ออินพุต ±0.3V ความผิดพลาดที่เกิดจากการส่งผ่านแรงดันที่ขั้ว Y ไปที่ขั้ว X น้อยกว่า ±4mV แสดงคั้งรูปที่ 5 ส่วนในรูปที่ 6 แสดงค่าความถี่รวมทางฮาร์โมนิกที่ 10 MHz และ 100 MHz มีค่าประมาณ 0.8% ที่อินพุตแตกต่าง 0.6 V_{p-p} และการตอบสนองทางความถี่ระหว่างขั้ว Y และขั้ว X คั้งรูปที่ 7



รูปที่ 8 คุณสมบัติของวงจร LP, HP, BP และ BR

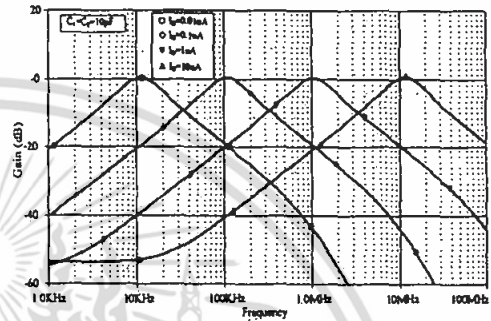


รูปที่ 9 ผลตอบสนองของขนาดและเฟสจาวงจร AP

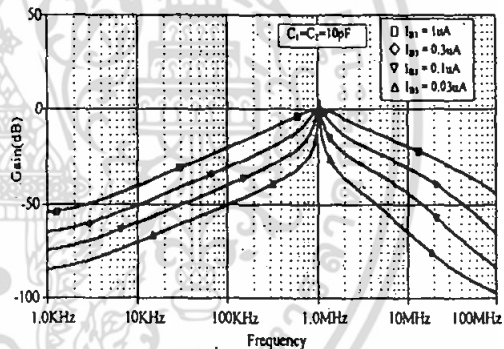
5.2 วงจรกรองความถี่ที่ทำงานในสองรูปแบบ

จากการประยุกต์ใช้เป็นวงจรกรองความถี่ที่ทำงานได้ในสองรูปแบบ สามารถปรับค่า Q ได้ ออกแบบสำหรับ f₀=1MHz โดยใช้ C₁=C₂=10 pF และ I_b=1μA จากรูปที่ 8 แสดงผลการจำลองสำหรับผลตอบสนองทางแอมพลิจูดของวงจรกรองความถี่ต่ำผ่าน LP ความถี่ที่ต้องการผ่าน BP ความถี่ที่ต้องการออก BR และความถี่สูงผ่าน HP ที่ทำงานในรูปแบบแรงดันและกระแส ส่วน ในรูปที่ 9 แสดงผลการจำลองของผลตอบสนองทางเฟสและแอมพลิจูดของวงจรกรองผ่านทุกความถี่ AP ในรูปที่ 10 แสดงการปรับค่าของ

ผลตอบสนองทางความถี่ได้จากการปรับค่ากระแสไบอัสที่ I_b จาก 0.1μA ถึง 10μA และในรูปที่ 11 แสดงการปรับค่าตัวประกอบคุณภาพจากการปรับค่า กระแสไบอัสที่ I_b จาก 0.03μA ถึง 1μA ซึ่งแสดงให้เห็นว่าไม่มีผลกระทบต่อค่าความถี่ตอบสนอง



รูปที่ 10 ผลตอบสนองจากการปรับ I_b ของวงจร BP



รูปที่ 11 การปรับค่าตัวประกอบคุณภาพของวงจร BP

6. บทสรุป

จากข้อจำกัดของวงจร DDCCs ที่ขาดการปรับเปลี่ยนคุณลักษณะและยังจำเป็นต้องต่อตัวต้านทาน จึงได้มีการเสนออุปกรณ์แอกทีฟ สำหรับประมวลสัญญาณแบบแอนะล็อก ที่ชื่อ CCDDCCs จากการรวมเอาข้อดีของวงจร DDCCs และ CCCIIs คือ การที่มีแบนด์วิดท์กว้างและมีคุณลักษณะของการควบคุมด้วยกระแส ความกว้างแบนด์วิดท์ของวงจรตามแรงดันและวงจรตามกระแสมีค่าประมาณ 10MHz และ 100MHz ตามลำดับ กำลังที่สูญเสียจากกระแสไบอัส 10μA มีค่าประมาณ 1.35mW การประยุกต์ใช้งานเป็นวงจรกรองความถี่อันดับที่ตองชนิดหลายอินพุตหนึ่งเอาต์พุตที่ทำงานในสองรูปแบบ และสามารถวิเคราะห์หา

ค่าฟังก์ชันถ่ายโอนของวงจรองความถี่ได้จากโครงสร้างเดียวกัน จากการใช้ตัวเก็บประจุแบบต่อลงกราวด์ ซึ่งปราศจากการใช้ตัวต้านทานทำให้วงจรที่นำเสนอนี้เหมาะกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

7. เอกสารอ้างอิง

- [1] A. Sedra, K. C. Smith, "A second-generation current conveyor and its applications," *IEEE Trans. Circuit Theory*, Vol.17, No.1, pp. 132-134, 1970.
- [2] C. M. Chang, "Multifunction biquadratic filters using current conveyors," *IEEE Trans. Circuits Syst.-II*, Vol.44, No.11, pp. 956-958, 1997
- [3] A. M. Soliman, "Current conveyor filters: classification and review," *Microelectron. Journal*, Vol.29, pp. 133-149, 1998.
- [4] J. W. Horng, "High-input impedance voltage-mode universal biquadratic filter using three plus-type CCII's," *IEEE Trans. Circuits Syst.-II*, Vol.48, No.10, pp. 996-997, 2001.
- [5] A. M. Soliman, "Current mode CCII oscillators using grounded capacitors and resistors," *Int. J. Circuit Theory Appl.*, Vol.26, No.5, pp. 431-438, 1998.
- [6] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Transactions on circuits and systems, part I*, Vol.43, pp. 82-91, 1996.
- [7] Ozoguz S, Toker A, Cicekoglul O, "First-order all-pass sections-based current-mode universal filter using ICCII's," *Electron. Lett* 2000; 36:1443-4.
- [8] W. Chiu, S. I. Liu, H. W. Tsao, and J. J. Chen, "CMOS differential difference current conveyors and their applications," *Proc. IEE.-Circuits Devices Syst.*, vol. 143, no. 2, pp. 91-96, Apr. 1996.
- [9] H. O. Elwan and A. M. Soliman, "Novel CMOS differential voltage current conveyor and its applications," *Proc. IEE.-Circuits Devices Syst.*, vol. 144, no. 3, pp. 195-200, Jun. 1997.
- [10] W. Y. Chiu and J. W. Horng, "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs," *IEEE Trans.Circuits Syst.-II, Exp. Briefs*, vol. 54, no. 8, pp. 649-652, Aug. 2007.
- [11] H. P. Chen, "Universal voltage-mode filter using only plus-type DDCCs," *Analog Integr. Circuits Signal Process.*, vol. 50, no. 2, pp. 137-139, Feb. 2007.
- [12] M. A. Ibrahim and H. Kuntman, "A novel high CMRR high input impedance differential voltage-mode KHN-biquad employing DO-DDCCs," *Int. J. Electron. Commun. (AEU)*, vol. 58, no. 6, pp. 429-433, Oct. 2004.
- [13] J. W. Horng, W. Y. Chiu, and H. Y. Wei, "Voltage-mode high-pass, bandpass and low-pass filters using two DDCCs," *Int. J. Electron.*, vol. 91, no. 8, pp. 461-464, Aug. 2004.
- [14] H. P. Chen and S. S. Shen, "A versatile universal capacitor-grounded voltage-mode filter using DVCCs," *ETRI J.*, vol. 29, no. 4, pp. 470-476, Aug. 2007.
- [15] S. S. Gupta and R. Senani, "Grounded-Capacitor Current-Mode SRCO Novel Application of DVCC," *Electron. Lett*, Vol. 36, No.3, February 2000.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นางสาว ภัทรศิณี สนามชัยสกุล
วัน-เดือน-ปีเกิด	วันที่ 12 มกราคม 2525
ประวัติการศึกษา	ปี 2550 สำเร็จการศึกษาระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร ปี 2552 เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	ตุลาคม 2549 – ธันวาคม 2549 ทำงานที่บริษัท เว็คเตอร์อินโฟเทคมกราคม 2550 – ปัจจุบัน ทำงานที่บริษัท เอไอเอ็นโกลบอลคอม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้