รายงานฉบับสมบูรณ์

Final Report

เงินรายได้สถาบันฯ

การออกแบบวงจรอนาลอกฟังก์ชันทำงานโหมดกระแสแบบปรับค่าได้ด้วยวิธีการทางดิจิตอล

Design of Digitally Programmable Current-Mode Analog Function Circuits

หัวหน้าโครงการวิจัย

รศ.ดร.วรพงศ์ ตั้งศรีรัตน์

นักวิจัย

1. ศ.ดร.วัลลภ สุระกำพลธร
3. รศ.ดร.เกียรติศักดิ์ คมวัชระ
4. อ.ทัตยา ปุคคละนันทน์

ห้องปฏิบัติการวิจัย ประมวลผลสัญญาณรวม

สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

กันยายน พ.ศ. 2551

Mixed Signal Processing Laboratory

Research Center for Communications and Information Technology

King Mongkut's Institute of Technology Ladkrabang

September 2008

กิตติกรรมประกาศ

โครงการวิจัยนี้ได้รับทุนอุดหนุนหลักจาก โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communications and Information Technology : ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประจำปีงบประมาณ พ.ศ. 2551 วงเงินงบประมาณ 50,000 บาท จึงขอขอบพระคุณมา ณ. โอกาสนี้ด้วย

บทสรุปย่อ

โครงการวิจัยชิ้นนี้นำเสนอแนวคิดในการพัฒนาและออกแบบวงจรประมวลผลสัญญาณอนาลอก อนาลอกฟังก์ชันภายใต้หลักการออกแบบวงจรรวมและทำงานในรูปแบบกระแส แบบที่สามารถควบคุมและปรับแต่งค่าของวงจรได้ด้วยวิธีการสั่งการด้วยสัญญาณดิจิตอลจากภายนอก นอกจากนี้ยังได้นำเสนอแนวทางการนำวงจรอนาลอกฟังก์ชันที่นำเสนอไปประยุกต์ใช้ในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณอนาลอกรูปแบบต่างๆ อีกด้วย

บทคัดย่อ

โครงการวิจัย "การออกแบบวงจรอนาลอกฟังก์ชันทำงานโหมดกระแสแบบปรับค่าได้ด้วยวิธีการทางดิจิตอล" เป็นการดำเนินการเพื่อค้นคว้า คิดค้น และ นำเสนอแนวคิดใหม่ในการออกแบบวงจรอนาลอกฟังก์ชันทำงานในโหมดกระแสที่สามารถควบคุมสมรรถนะของวงจรได้ด้วยวิธีการทางดิจิตอล วงจรที่นำเสนออาศัยหลักการออกแบบวงจรรวม ซึ่งประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก และวงจรหารกระแส เนื่องจากวงจรที่นำเสนออาศัยหลักการทำงานในรูปกระแสเป็นหลัก จึงทำให้มีความเหมาะสมกับการประยุกต์ใช้ในงานด้านแรงดันไฟเลี้ยงต่ำและด้านความถี่ปฏิบัติงานสูง นอกจากนี้ยังได้นำเสนอแนวทางการนำวงจรอนาลอกฟังก์ชันที่นำเสนอไปประยุกต์ใช้ในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณอนาลอกรูปแบบต่างๆ เช่น วงจรเลียนแบบขดลวดเหนี่ยวนำที่โปรแกรมค่าได้ทางดิจิตอล วงจรกรองสัญญาณโหมดกระแสที่โปรแกรมค่าได้ทางดิจิตอล และวงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอล

Abstract

This research focuses on the circuit technique for realizing digitally programmable current-mode analog signal processing circuits. The proposed circuits are mainly composed of a low-input resistance input stage and current divider cell (CDC). Due to the current-mode operation nature, the circuits are quite suitable for low-voltage operation and high-frequency applications. Some application examples in realizing digitally programmable current-mode filter and rectifier are also included to demonstrate the workability of the proposed circuits.

สารบัญ

บทที่ 1
บทนำ

ปัจจุบันการสังเคราะห์และออกแบบวงจรอนาลอกให้มีการทำงานในรูปของกระแสได้เข้ามามีบทบาทอย่างมากในด้านการประมวลผลสัญญาณอนาลอก ทั้งนี้เนื่องจากวงจรที่ทำงานในรูปกระแส (current-mode circuit) นั้นมีคุณสมบัติเด่นและน่าสนใจเหนือกว่าวงจรที่ทำงานในรูปของแรงดัน (voltage-mode circuit) ในหลายๆ ประการ อาทิเช่น มีแบนด์วิดกว้าง (wide bandwidth) ให้ผลตอบสนองทางความถี่ที่สูง (high frequency response) ใช้แรงดันไฟเลี้ยงต่ำ (low-voltage operation) นอกจากนี้ในการประมวลผลสัญญาณ เช่น การลบสัญญาณกระแส หรือ การรวมสัญญาณกระแส ยังสามารถกระทำการออกแบบวงจรได้ง่าย เป็นต้น [1]-[2] ด้วยเหตุผลดังกล่าวจึงทำให้แนวทางการวิจัยพัฒนาออกแบบวงจรประมวลผลสัญญาณอนาลอกในโหมดกระแสได้รับความนิยมและมีการพัฒนามากขึ้นเป็นลำดับ โดยมีแนวคิดหรือเป้าหมายหลักเหมือนกัน คือ พยายามนำเสนอการออกแบบวงจรโดยใช้หลักการใหม่ๆ เพื่อให้สามารถนำวงจรไปประยุกต์ใช้งานได้ง่ายหรือออกแบบปรับปรุงแก้ไขวงจรที่มีอยู่แล้วให้มีราคาถูก มีคุณสมบัติและประสิทธิภาพในการทำงานตลอดจนให้ค่าความละเอียดความแม่นยำในการทำงานดียิ่งขึ้น และมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงมากขึ้น อีกทั้งยังพยายามคิดค้นให้วงจรสามารถใช้กำลังไฟฟ้าน้อยลง และใช้จำนวนอุปกรณ์ภายในวงจรที่ออกแบบขึ้นให้น้อยที่สุดเท่าที่จะเป็นไปได้ เพื่อให้สามารถนำไปประยุกต์ใช้งานได้ดียิ่งขึ้น

เนื่องจากในปัจจุบันเทคโนโลยีของวงจรรวม มีความสำคัญกับเศรษฐกิจและอุตสาหกรรมในประเทศ ปัจจุบันประเทศไทยได้เริ่มส่งผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์เป็นสินค้าออกมานานพอสมควรแล้ว มีมูลค่าการส่งออกถึงกว่า 1 ล้านล้านบาทในแต่ละปี ซึ่งก็ยังนับเป็นสัดส่วนที่น้อยมากเมื่อเทียบกับมูลค่ารวมของตลาดอิเล็กทรอนิกส์ทั่วโลก แต่รายได้หลักของประเทศไทยยังมาจากส่วนของแรงงานการทำบรรจุภัณฑ์ซึ่งเกือบจะเป็นขั้นตอนสุดท้ายของการสร้างวงจรรวม โดยที่การนำชิ้นส่วนสำเร็จรูปมาประกอบขึ้นเป็นผลิตภัณฑ์นับเป็นอุตสาหกรรมส่วนปลายน้ำเท่านั้น จากความก้าวหน้าทางเทคโนโลยีและการแข่งขันในตลาดโลกที่นับวันจะเข้มข้นขึ้น ประกอบกับค่าแรงงานของไทยที่เพิ่มสูงขึ้น แต่มูลค่าเพิ่มของผลิตภัณฑ์ที่ประกอบขึ้นเหล่านี้ลดลงไปเรื่อยๆ ทำให้ความสนใจในการลงทุนจากบริษัทยักษ์ใหญ่ข้ามชาติจึงมุ่งเป้าไปยังประเทศที่มีค่าแรงถูกกว่า เช่น ประเทศจีน เป็นต้น บริษัทอิเล็กทรอนิกส์ในประเทศไทยหลายแห่งจึงเริ่มหันมาให้ความสำคัญกับการออกแบบไอซีเองเพื่อเพิ่มมูลค่าของผลิตภัณฑ์ให้เป็นทรัพย์สินทางปัญญาที่มีมูลค่าสูง เพื่อดึงดูดเงินลงทุนจากต่างชาติให้เข้ามาสู่ประเทศมากขึ้น อย่างไรก็ตามเนื่องจากการออกแบบวงจรรวมเป็นอุตสาหกรรมที่ต้องใช้เทคโนโลยีขั้นสูงและยังใหม่สำหรับเมืองไทย จึงทำให้เกิดปัญหาขาดแคลนนักออกแบบวงจรรวมที่มีคุณภาพซึ่งกำลังเป็นที่ต้องการของตลาด การพัฒนาการออกแบบวงจรรวมเหล่านี้ ต้องได้รับความทุ่มเททั้งทางด้านงบประมาณ เพราะว่าเครื่องมือในการออกแบบวงจรรวมที่ได้มาตรฐานนั้นมีค่าใช้จ่ายสูงมาก อีกทั้งยังต้อง

ได้รับความทุ่มเทจากบุคลากร นักวิจัยออกแบบ ที่จะต้องอุทิศแรงกายแรงใจในการคิดค้นวงจรประสิทธิภาพสูงต่างๆ ภายใต้ข้อจำกัดมากมาย ซึ่งขณะนี้กำลังเป็นปัญหาสำคัญเนื่องจากปัจจุบันประเทศไทยยังขาดอุตสาหกรรมการผลิตวงจรรวม ทำให้ขาดแรงจูงใจที่จะดึงบุคลากรให้หลั่งไหลเข้าสู่สาขาวิชานี้ ทำให้มีการเรียนการสอนและการพัฒนาวิจัย จำกัดตัวอยู่ในวงแคบเท่านั้น

บทที่ 2
วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาและพัฒนาแนวทางการออกแบบวงจรรวมอนาลอก (analog integrated circuit) โหมดกระแสอีกแนวทางหนึ่งที่สามารถควบคุมและโปรแกรมค่าคุณสมบัติของวงจรได้ด้วยวิธีการแบบดิจิตอล

2. เพื่อออกแบบและสังเคราะห์วงจร CDBA (Current Differencing Buffered Amplifier) และวงจรตามกระแส (Current Follower) ซึ่งเป็นกลุ่มของวงจรรวมที่มีการทำงานในรูปกระแสเป็นหลัก เพื่อให้สามารถควบคุมอัตราการส่งผ่านกระแสของวงจรได้ด้วยการโปรแกรมค่าสัญญาณดิจิตอลจากภายนอก ซึ่งช่วยทำให้มีความยืดหยุ่นและสะดวกในการประยุกต์ใช้งานด้านการประมวลผลสัญญาณอนาลอก

3. พัฒนาองค์ความรู้ และติดตามเทคโนโลยีสมัยใหม่ ทางด้านการออกแบบวงจรรวมสำหรับระบบประมวลผลสัญญาณ คิดค้นวงจรพื้นฐานหลัก ให้เหมาะสมกับเทคโนโลยีวงจรรวมที่มีอยู่ มุ่งวิจัย และพัฒนาการศึกษา ค้นคว้า และออกแบบ โครงสร้างวงจรอิเล็กทรอนิกส์ เพื่อการประมวลผลสัญญาณทั้งที่อยู่ในรูปสัญญาณเชิงอนาลอก (Analog signal) และสัญญาณเชิงดิจิตัล (Digital signal)

4. มุ่งสร้างบุคลากรที่มีคุณภาพ และเชี่ยวชาญทางด้านการออกแบบวงจรรวมเพื่อเป็นกำลังสำคัญในการพัฒนาประเทศไทยทางด้านอุตสาหกรรมอิเล็กทรอนิกส์

5. สร้างเครือข่ายนักวิจัย เพื่อรองรับการขยายตัวของอุตสาหกรรมอิเล็กทรอนิกส์ภายในประเทศไทย

บทที่ 3
ระเบียบวิธีวิจัย

วิธีการออกแบบวงจรอนาลอกฟังก์ชันที่นำเสนอ

1. ศึกษางานวิจัยที่เกี่ยวข้อง

2. กำหนดคุณสมบัติของวงจรรวมอนาลอกโหมดกระแสที่สามารถควบคุมค่าคุณสมบัติของวงจรได้ด้วยวิธีการแบบดิจิตอล ที่ต้องการออกแบบ

3. ศึกษาถึงหลักการพื้นฐานเพื่อพัฒนาวงจรรวมอนาลอกโหมดกระแสที่ควบคุมได้ด้วยวิธีการแบบดิจิตอล ที่ต้องการออกแบบและแนวทางการประยุกต์ใช้งานในการประมวลผลสัญญาณรวมที่เหมาะสมกับความต้องการ

4. การจำลองการทำงานของวงจรที่ได้ออกแบบขึ้นด้วยโปรแกรมคอมพิวเตอร์

5. ทำการปรับแต่งให้วงจรมีความถูกต้องเที่ยงตรงยิ่งขึ้น

6. ทำการจำลองการทำงานของวงจรอีกครั้งหนึ่ง เพื่อตรวจสอบตัวแปรทางกายภาพที่เกิดเพิ่มเติมขึ้นมาจากวงจรที่ได้ออกแบบไว้ในตอนแรก

7. ออกแบบสร้างและทดสอบประสิทธิภาพด้วยชุดเครื่องมือวัดที่ได้มาตรฐาน เพื่อระบุคุณสมบัติและข้อจำกัดที่แท้จริง รวมทั้งศึกษาความแตกต่างระหว่างผลที่ได้จากการจำลองคุณสมบัติของวงจรที่ออกแบบไว้ในขั้นแรก เพื่อใช้เป็นข้อมูลสำหรับปรับปรุงเทคนิคการออกแบบวงจรในครั้งต่อไป

8. สรุปผล และเขียนรายงาน

บทที่ 4
วงจรตามกระแสแบบปรับค่าได้ด้วยสัญญาณดิจิตอล และการประยุกต์ใช้งาน

4.1 กล่าวนำ

วงจรอนาลอกฟังก์ชันที่สามารถโปรแกรมการปรับแต่งค่าคุณสมบัติของวงจรได้ (programmable tuning characteristic) นับว่าเป็นวงจรที่มีคุณสมบัติน่าสนใจ และเป็นองค์ประกอบสำคัญสำหรับการประยุกต์ใช้งานด้านการประมวลผลสัญญาณอนาลอกหลายประเภท เช่น วงจรกรองสัญญาณแบบอะแดปทีฟ (adaptive filter) วงจรสังเคราะห์เสียงดนตรี (music synthesizer) วงจรสังเคราะห์เสียงพูด (formant speech syhthesizer) หรือ วงจรกรองสัญญาณแทรคกิ้ง (tracking filter) เป็นต้น [3]-[7] ซึ่งโดยทั่วไปคุณสมบัติของวงจรอนาลอกฟังก์ชันนั้น สามารถควบคุมได้ทั้งแบบการปรับแต่งค่าด้วยสัญญาณอนาลอก (analog tuning) และการปรับแต่งค่าด้วยสัญญาณดิจิตอล (digital tuning) แต่อย่างไรก็ตามในการประยุกต์ใช้งานด้านแรงดันไฟต่ำ (low-voltage application) แล้ว หากใช้วิธีการปรับแต่งค่าด้วยสัญญาณอนาลอกแล้ว พบว่าจะมีปัญหาในเรื่องข้อจำกัดของขนาดแรงดันอนาลอกที่ใช้สำหรับปรับแต่งค่า ทำให้แนวทางการปรับแต่งค่าคุณสมบัติของวงจรด้วยสัญญาณดิจิตอลจะมีความเหมาะสมมากกว่า

ในบทนี้จึงได้นำเสนอการศึกษาและออกแบบวงจรตามกระแสที่สามารถควบคุมสมรรถนะของวงจรได้ด้วยวิธีการทางดิจิตอล วงจรตามกระแสที่นำเสนออาศัยหลักการออกแบบวงจรรวม ซึ่งประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก (low-input resistance input stage) [8] และวงจรหารกระแส (current divider cell) [9] เนื่องจากวงจรที่นำเสนออาศัยหลักการทำงานในรูปกระแสเป็นหลัก จึงทำให้มีความเหมาะสมกับการประยุกต์ใช้ในงานด้านแรงดันไฟเลี้ยงต่ำและด้านความถี่ปฏิบัติงานสูง นอกจากนี้ยังได้นำเสนอแนวทางการนำวงจรอนาลอกฟังก์ชันที่นำเสนอไปประยุกต์ใช้ในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณอนาลอกรูปแบบต่างๆ เช่น วงจรเลียนแบบขดลวดเหนี่ยวนำที่โปรแกรมค่าได้ทางดิจิตอล วงจรกรองสัญญาณโหมดกระแสที่โปรแกรมค่าได้ทางดิจิตอล และวงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอล

4.2 วงจร CDC

วงจรหารกระแส (current divider cell) หรือวงจร CDC แสดงได้ดังรูปที่ 4.1(ก) โดยประกอบด้วยวงจรขยายสัญญาณกระแส (M_1-M_6) ที่มีอัตราขยายเท่ากับหนึ่ง และวงจรหารกระแส (M_7-M_{10}) ดังนั้นอาศัยหลักการหารกระแสทำให้ได้ความสัมพันธ์ของกระแสเอาต์พุต (i_i, i_{oi} and $\overline{i_{Oi}}$) ของวงจร CDC เป็นดังนี้

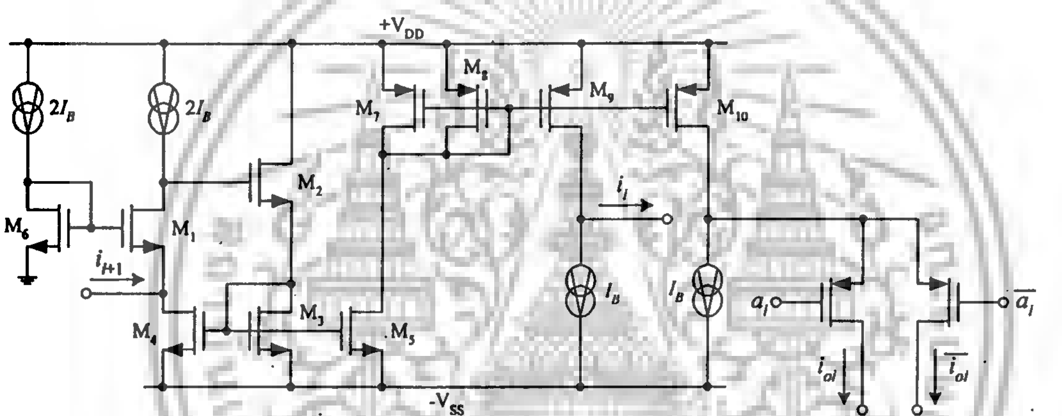
$$i_i = \frac{i_{i+1}}{2} \tag{4.1}$$

$$i_{oi} = a_i\left(\frac{i_{i+1}}{2}\right) \tag{4.2}$$

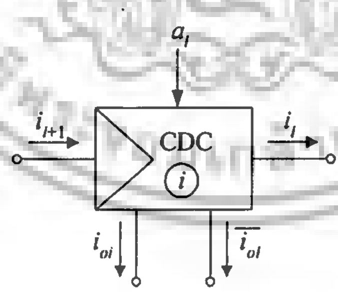
และ

$$\overline{i_{oi}} = \overline{a_i}\left(\frac{i_{i+1}}{2}\right) \tag{4.3}$$

โดยที่ a_i **คือ** บิทดิจิตอลควบคุมของวงจร (digital control bit) สัญลักษณ์ของวงจร CDC ที่นำเสนอแสดงได้ดังรูปที่ 4.1(ข)



(ก)



(ข)

รูปที่ 4.1 วงจร CDC

(ก) รายละเอียดของวงจร **(ข) สัญลักษณ์ของวงจร**

4.3 วงจร DC-CF ที่นำเสนอ

วงจรตามกระแสแบบปรับค่าได้ด้วยสัญญาณดิจิตอล หรือวงจร DC-CF ที่นำเสนอ แสดงได้ดังรูปที่ 4.2(ก) ซึ่งประกอบด้วยวงจร CDC ในรูปที่ 4.1 ต่อคาสเคดกันจำนวน n **วงจร โดยที่กระแส** i_j $(j = 1, 2, \ldots, n)$

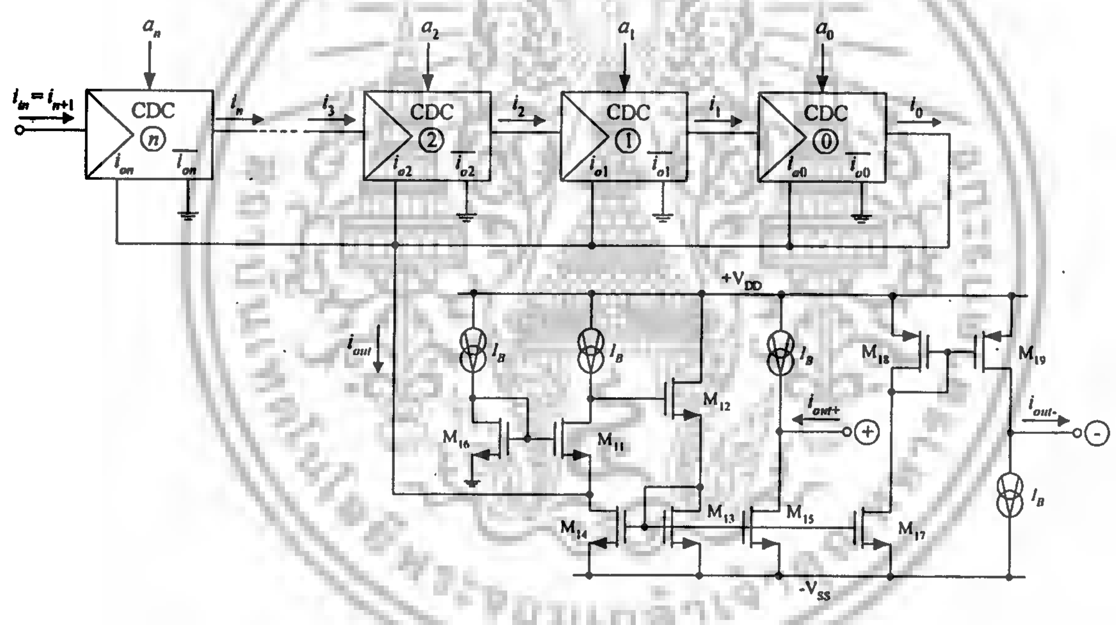
จะถูกส่งต่อไปเป็นกระแสอินพุตให้กับวงจรภาคถัดไป และกระแสเอาต์พุต (i_{out}) ของวงจรก็จะถูกป้อนให้กับวงจรขยายสัญญาณกระแส (M_{11}-M_{19}) เพื่อสร้างกระแสเอาต์พุต i_{out+} และ i_{out-} ดังนั้นจากคุณสมบัติในการทำงานของวงจร CDC ทำให้ได้ความสัมพันธ์ของกระแสเอาต์พุตของวงจร DC-CF ดังนี้

$$i_{out+} \cong i_{out-} = \alpha i_{in} \tag{4.4}$$

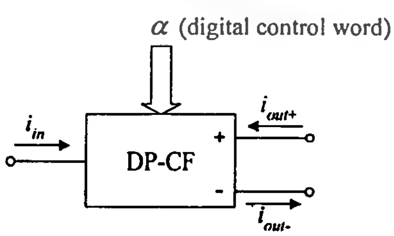
เมื่อe

$$\alpha = \left(\frac{1}{2^{n+1}}\right)\left[1 + \sum_{i=0}^{n} a_i 2^i\right] \tag{4.5}$$

สมการ (4.5) แสดงให้เห็นว่าอัตราขยายกระแส (α) ของวงจร DC-CF ที่นำเสนอสามารถควบคุมได้ด้วยสัญญาณดิจิตอล และสัญลักษณ์ของวงจร CDC ที่นำเสนอแสดงได้ดังรูปที่ 4.2(ข)



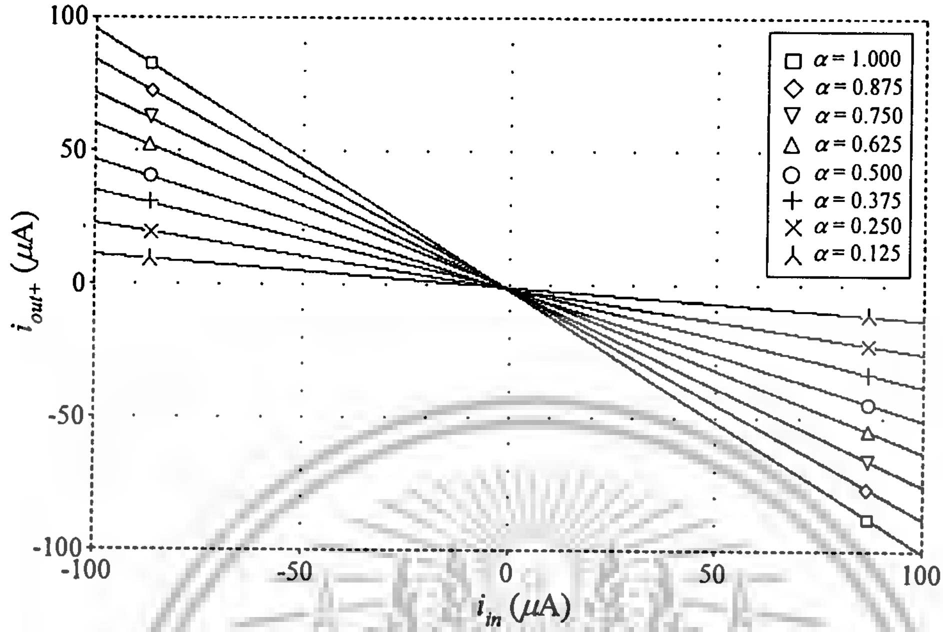
(ก)



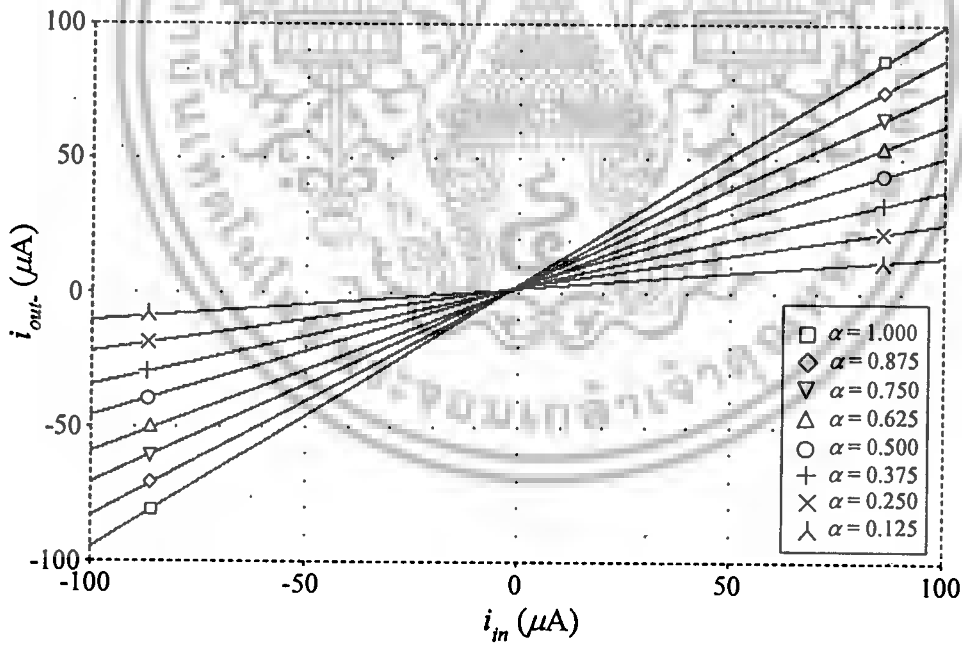
(ข)

รูปที่ 4.2 วงจร DC-CF ที่นำเสนอ

(ก) รายละเอียดของวงจร (ข) สัญลักษณ์ของวงจร



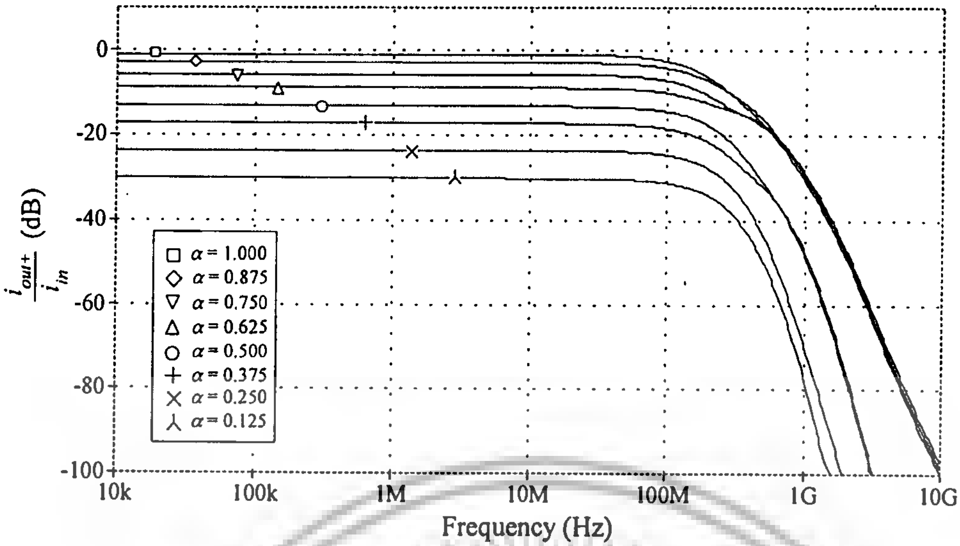
(ก)



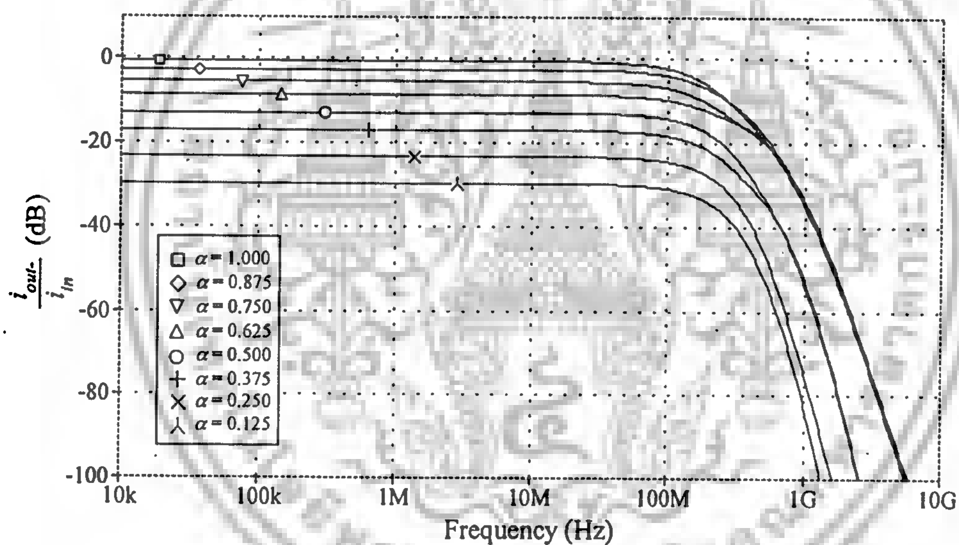
(ข)

รูปที่ 4.3 ผลตอบสนองต่อสัญญาณไฟตรง

(ก) i_{out+} (ข) i_{out-}



(ก)



(ข)

รูปที่ 4.4 ผลตอบสนองต่อสัญญาณไฟสลับ

(ก) i_{out+}/i_{in} (ข) i_{out-}/i_{in}

4.4 ผลการจำลองการทำงานของวงจร

คุณสมบัติของวงจร DC-CF ที่นำเสนอในรูปที่ 4.2 ได้ถูกตรวจสอบความถูกต้องด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ 0.5-μm CMOS SCN05H ของบริษัท MOSIS เมื่อกำหนดอัตราส่วน W/L = 20μm/1μm สำหรับ NMOS และ W/L = 40μm/1μm สำหรับ PMOS และเลือกใช้ $+V_{DD} = -V_{SS} = 1.5$V , $I_B = 100\ \mu$A และ $n = 3$ (4 บิท)

รูปที่ 4.3 แสดงผลการจำลองผลตอบสนองทางสัญญาณไฟตรงของวงจร DC-CF ที่นำเสนอ เมื่อแปรค่ากระแสอินพุต i_{in} จาก -100 μA จนถึง 100 μA ในขณะที่อัตราขยายกระแส α แปรค่าจาก 0.125 จนถึง 1.000 ขั้นละ 0.125 จากผลการจำลองการทำงานของวงจรพบว่ากระแสออฟเซตสูงสุดมีค่าน้อยกว่า 5 μA ซึ่งเกิดจากค่าผิดพลาดในการส่งผ่านกระแสของวงจรสะท้อนกระแสที่ใช้ในการออกแบบวงจร ส่วนรูปที่ 4.4 แสดงผลการจำลองผลตอบสนองทางสัญญาณไฟสลับของวงจร DC-CF ที่นำเสนอ ซึ่งพบว่าช่วงความถี่ปฏิบัติงานของวงจรมีค่าประมาณ 100 MHz และอัตราขยายกระแสของวงจรนั้นแปรค่าในช่วง -30 dB ถึง 0 dB

4.5 การประยุกต์ใช้งาน

4.5.1 วงจรกรองสัญญาณโหมดกระแสที่โปรแกรมค่าได้ทางดิจิตอล

รูปที่ 4.5 แสดงวงจรกรองสัญญาณโหมดกระแสที่โปรแกรมค่าได้ทางดิจิตอลโดยใช้วงจร DC-CF ที่นำเสนอ โดยวงจรกรองสัญญาณที่นำเสนอในกรณีนี้สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่ต่ำ (lowpass, LP) แบบกรองผ่านความถี่สูง (highpass, HP) และแบบกรองผ่านแถบความถี่ (bandpass, BP) ได้พร้อมกันโดยไม่ต้องเปลี่ยนแปลงรูปแบบของวงจร ดังนั้นเมื่อกำหนดให้ $\alpha_4 = \alpha_5 = \alpha_6 = 1.000$ แล้ว จะได้ฟังก์ชันถ่ายโอนของวงจร เป็นดังนี้

$$\frac{i_{LP}}{i_{in}} = \frac{\left(\dfrac{\alpha_1\alpha_2}{R_1R_2C_1C_2}\right)}{D(s)} \tag{4.6}$$

$$\frac{i_{BP}}{i_{in}} = \frac{\left(\dfrac{\alpha_1\alpha_3}{R_1C_1}\right)s}{D(s)} \tag{4.7}$$

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{D(s)} \tag{4.8}$$

และ

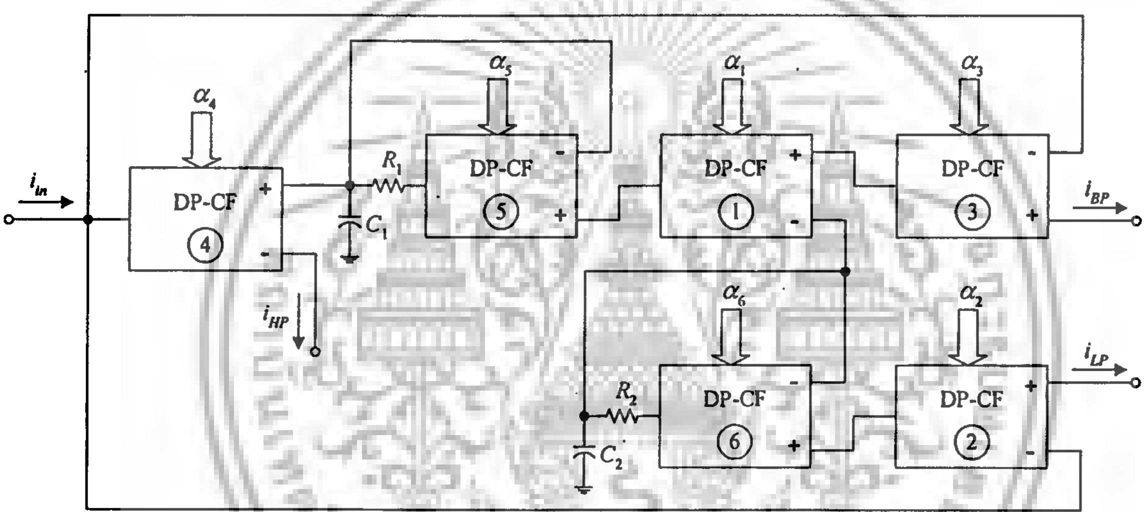
$$D(s) = s^2 + \left(\frac{\alpha_1\alpha_3}{R_1C_1}\right)s + \left(\frac{\alpha_1\alpha_2}{R_1R_2C_1C_2}\right) \tag{4.9}$$

จากสมการ (4.6)-(4.9) ถ้ากำหนดให้ $R_1 = R_2 = R$, $C_1 = C_2 = C$, $\alpha_1 = \alpha_2 = \alpha_\omega$ และ $\alpha_3 = \alpha_Q$ จะได้ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_o) และค่าตัวประกอบคุณภาพ (quality factor, Q) ของวงจรกรองสัญญาณโหมดกระแสดังรูปที่ 4.5 ดังนี้

$$\omega_o = \frac{\alpha_\omega}{RC} \tag{4.10}$$

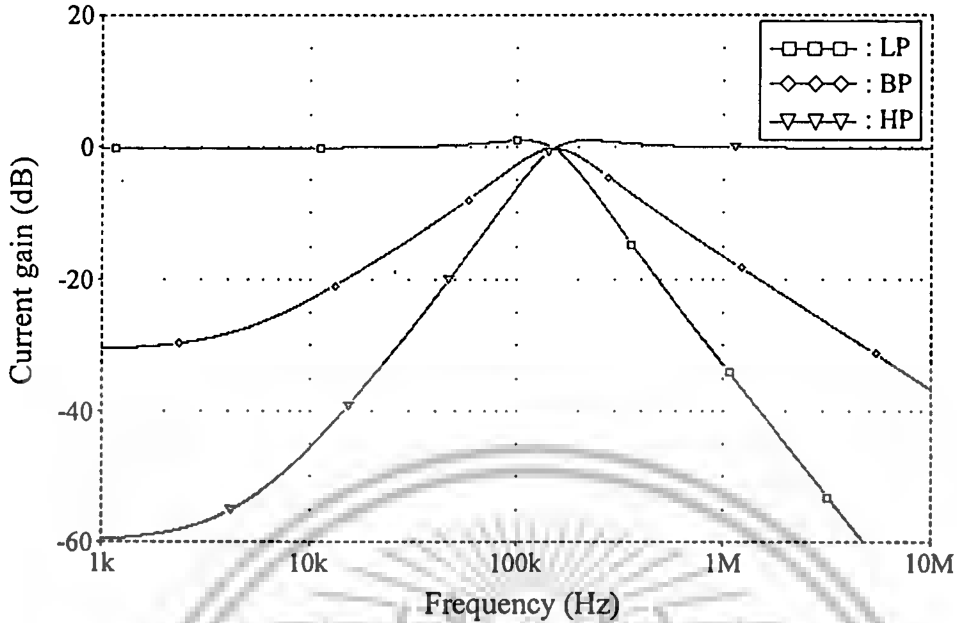
และ
$$Q = \frac{1}{\alpha_Q} \tag{4.11}$$

ซึ่งแสดงให้เห็นว่าคุณสมบัติ ω_o และ Q ของวงจรนั้นสามารถควบคุมและแปรค่าได้อย่างอิสระไม่ส่งผลกระทบต่อกันด้วยสัญญาณดิจิตอลโดยการควบคุม α_ω และ α_Q ตามลำดับ

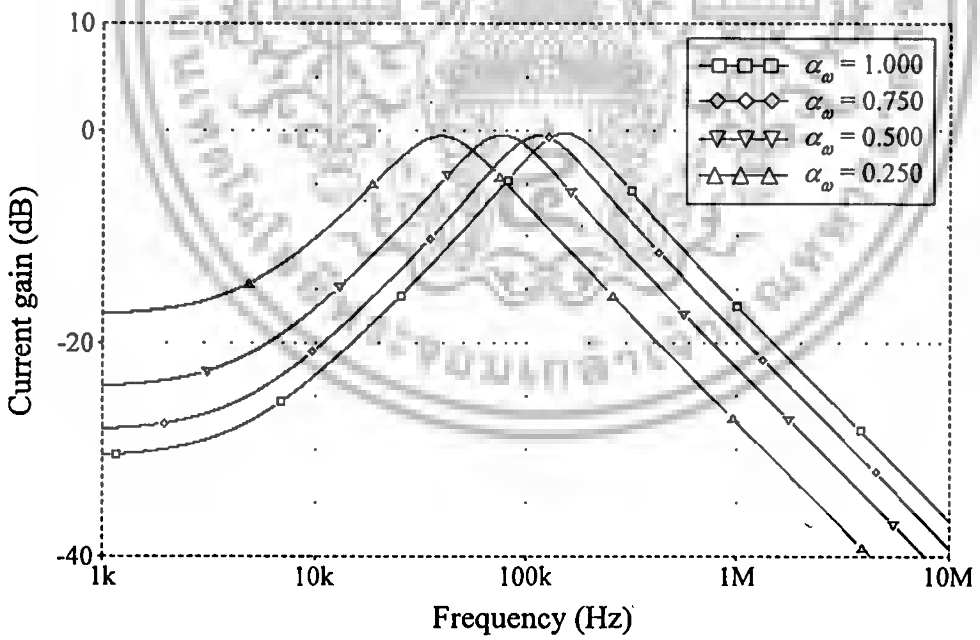


รูปที่ 4.5 วงจรกรองสัญญาณโหมดกระแสที่โปรแกรมค่าได้ทางดิจิตอลโดยใช้วงจร DC-CF

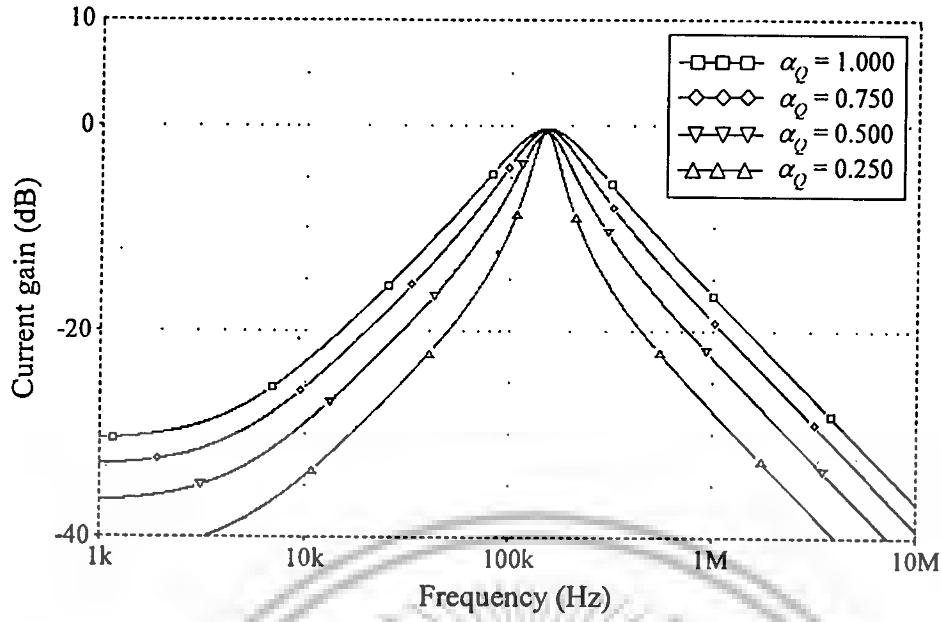
สำหรับวงจรกรองสัญญาณโหมดกระแสที่นำเสนอในรูปที่ 4.5 ได้ถูกตรวจสอบคุณสมบัติในการทำงานโดยใช้โปรแกรม PSPICE เมื่อเลือกใช้ R = 1 kΩ และ C = 1 nF รูปที่ 4.6 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรเมื่อกำหนดให้ $\alpha_\omega = \alpha_Q = 1.000$ ซึ่งจากผลการจำลองจะได้ $f_o = \omega_o/2\pi \cong 151$ kHz ในขณะที่ผลการคำนวณทางทฤษฎีจากสมการ (4.10) พบว่ามีค่าเท่ากับ $f_o = 159$ kHz ส่วนรูปที่ 4.7 ได้แสดงผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ BP เมื่อทำการแปรค่า α_ω ในขณะที่ α_Q มีค่าคงที่เท่ากับหนึ่ง เพื่อให้ได้ค่า Q มีค่าคงที่เท่ากับหนึ่งเช่นกัน จากผลการจำลองแสดงให้เห็นว่าเราสามารถแปรค่า f_o ได้ด้วยการควบคุม α_ω โดยปราศจากผลกระทบต่อค่า Q ของวงจร สำหรับการแปรค่าค่า Q ของวงจรด้วยการควบคุม α_Q เมื่อตำแหน่งความถี่ f_o มีค่าคงที่เท่ากับ 159 kHz แสดงได้ดังรูปที่ 4.8



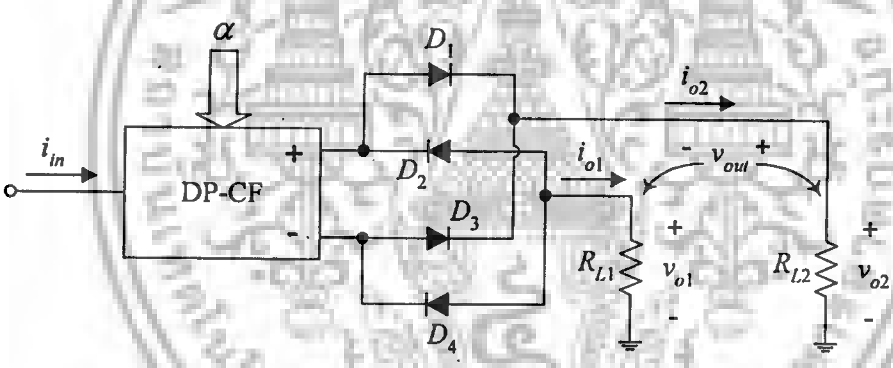
รูปที่ 4.6 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 4.5 เมื่อกำหนดให้ $\alpha_\omega = \alpha_Q = 1.000$



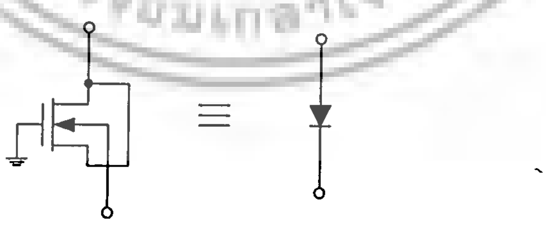
รูปที่ 4.7 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ BP เมื่อแปรค่า α_ω



รูปที่ 4.8 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ BP เมื่อแปรค่า α_Q



(ก)



(ข)

รูปที่ 4.9 วงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอลโดยใช้วงจร DC-CF

(ก) รายละเอียดของวงจร (b) การต่อ MOS เพื่อทำหน้าที่เป็นไดโอด

4.5.2 วงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอล

วงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอลโดยใช้วงจร DC-CF ที่นำเสนอ แสดงได้ดังรูปที่ 4.9(ก) ดังนั้นจากหลักการทำงานพื้นฐานที่ได้กล่าวมาข้างต้น จะได้แรงดันเอาต์พุต v_{o1} และ v_{o2} ของวงจรดังนี้

$$v_{o1} = -\alpha R_{L1}|i_{in}| \tag{4.12}$$

และ

$$v_{o2} = \alpha R_{L2}|i_{in}| \tag{4.13}$$

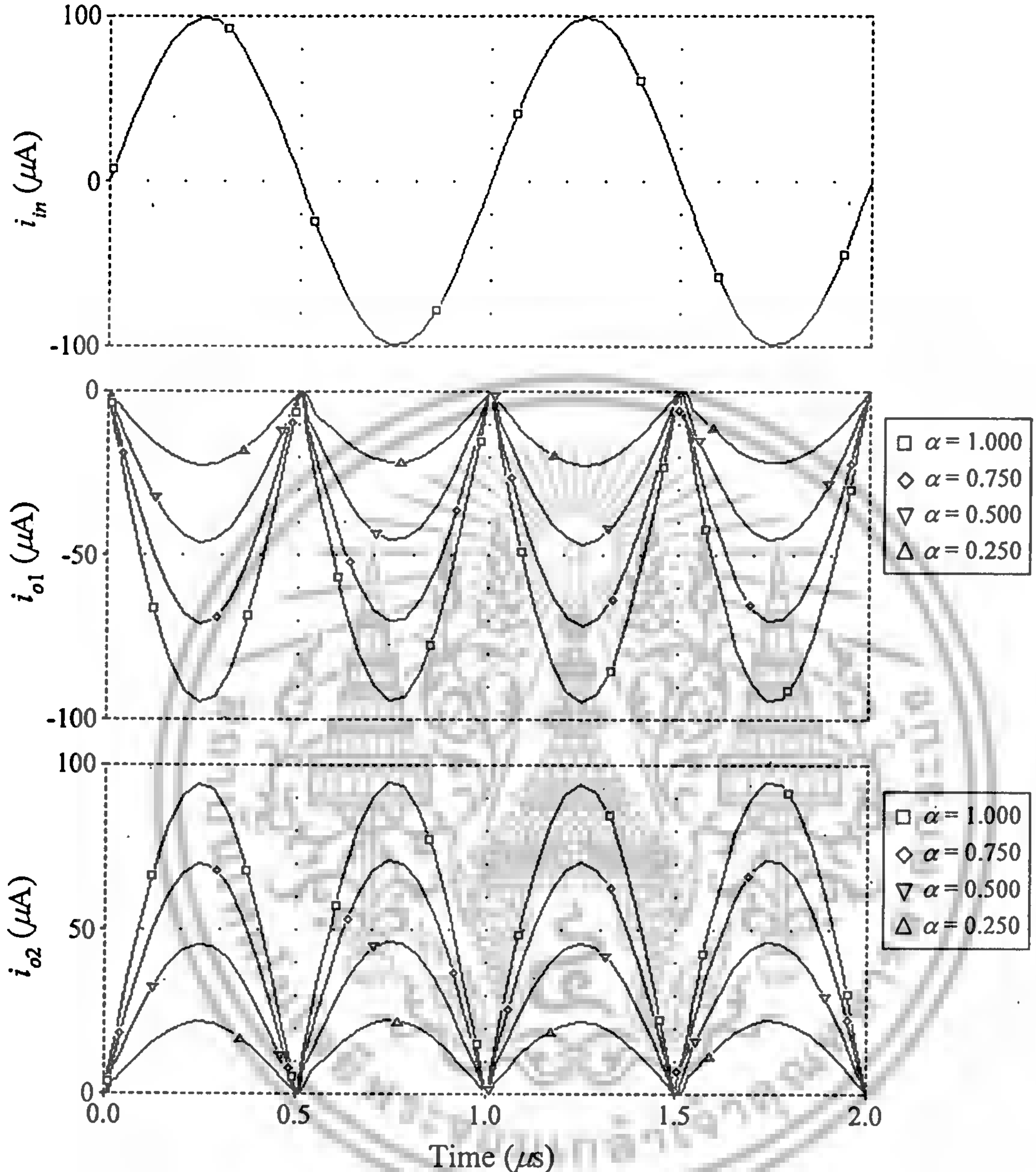
สมการ (4.12) และ (4.13) จะเห็นว่าขนาดสัญญาณของแรงดันเอาต์พุต v_{o1} และ v_{o2} ของวงจรนั้น สามารถแปรค่าได้ด้วยวิธีการทางดิจิตอลโดยผ่านพารามิเตอร์ α นอกจากนี้หากกำหนดให้ $R_{L1} = R_{L2} = R_L$ จะได้แรงดันเอาต์พุตผลต่าง (v_{out}) ของวงจร เท่ากับ

$$v_{out} = v_{o2} - v_{o1} = \alpha 2R_L|i_{in}| \tag{4.14}$$

รูปที่ 4.10 แสดงผลตอบสนองเชิงเวลาของวงจรเรียงกระแสเต็มคลื่นที่โปรแกรมค่าได้ทางดิจิตอลในรูปที่ 4.9(ก) เมื่อป้อนกระแสอินพุตขนาดสัญญาณเท่ากับ 100-μA peak ความถี่เท่ากับ 1 MHz โดยที่พารามิเตอร์ α แปรค่าจาก 0.250 จนถึง 1.000 ขั้นละ 0.250 และ $R_{L1} = R_{L2} = 10\ \Omega$

4.6 สรุป

ในบทนี้ได้นำเสนอการสังเคราะห์และออกแบบวงจร DP-CF ในรูปวงจรรวมโดยใช้ทรานซิสเตอร์แบบมอส วงจรที่นำเสนอประกอบด้วยวงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมากและวงจรหารกระแส โดยสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางดิจิตอล ด้วยการแปรค่าสัญญาณดิจิตอลจากภายนอก และจากผลการจำลองการทำงานของวงจรแสดงให้เห็นว่าคุณสมบัติของวงจรที่นำเสนอนั้นที่สอดคล้องเป็นไปตามหลักการทฤษฎีที่ได้นำเสนอ นอกจากนี้ยังได้นำเสนอแนวทางการประยุกต์ใช้งานวงจร DP-CF ที่นำเสนอในการออกแบบวงจรประมวลผลสัญญาณอนาลอกแบบต่างๆ ที่สามารถโปรแกรมการทำงานได้ด้วยสัญญาณดิจิตอล



รูปที่ 4.10 ผลตอบสนองเชิงเวลาของวงจรเรียงกระแสเต็มคลื่นในรูปที่ 4.9(ก) เมื่อแปรค่า α

บทที่ 5
วงจร CDBA แบบปรับค่าได้ด้วยสัญญาณดิจิตอล
และการประยุกต์ใช้งาน

5.1 กล่าวนำ

วงจรอนาลอกที่สามารถปรับค่าคุณสมบัติของวงจรได้ด้วยการโปรแกรมทางอิเล็กทรอนิกส์ถือได้ว่าเป็นวงจรที่มีความน่าสนใจอย่างยิ่ง เนื่องจากสามารถปรับเปลี่ยนคุณสมบัติของวงจรได้โดยการโปรแกรมค่าทางอิเล็กทรอนิกส์ ปราศจากการปรับเปลี่ยนรูปแบบของวงจรหรือปรับเปลี่ยนค่าของอุปกรณ์พาสซีฟภานในวงจร จึงทำให้มีการนำวงจรดังกล่าวมาใช้ในงานด้านการประมวลผลสัญญาณอนาลอกซึ่งมีการนำอุปกรณ์ดังกล่าวมาประยุกต์ใช้กับงานทางด้าน วงจรกรองสัญญาณที่สามารถปรับเปลี่ยนค่าความถี่ได้ การสังเคราะห์สัญญาณเสียง และวงจรเลื่อนความถี่ เป็นต้น โดยทั่วไปสัญญาณที่ใช้ในการโปรแกรมควบคุมนั้นสามารถใช้ได้ทั้งสัญญาณที่เป็นอนาลอกและสัญญาณดิจิตอล แต่อย่างไรก็ตามในงานที่ต้องการใช้ไฟเลี้ยงวงจรที่ต่ำ หากวงจรดังกล่าวใช้สัญญาณในการโปรแกรมควบคุมเป็นสัญญาณแรงดันอนาลอกวงจรก็จะถูกจำกัดช่วงในการปรับค่า ซึ่งเป็นผลเนื่องมาการขีดจำกัดของแรงดันไฟเลี้ยง ดังนั้นจึงทำให้มีผู้วิจัยให้ความสนใจที่จะใช้สัญญาณที่เป็นดิจิตอลลอจิกมาใช้ในการปรับค่าพารามิเตอร์ต่างๆของอุปกรณ์แทนสัญญาณที่เป็นอนาลอก ซึ่งมีตัวอย่างการใช้งานในการควบคุมการทำงานที่เป็นระบบดิจิตอล โดยใช้การประมวลผลสัญญาณดิจิตอล (digital signal processing, DSP) เข้ามาควบคุม เช่น ในระบบการสื่อสารแบบไร้สายในส่วนของของการประมวลผลสัญญาณในย่านความถี่ต่ำที่ประกอบด้วยกลุ่มวงจรอนาลอกทำหน้าที่เป็นส่วนรับสัญญาณ วงจรดังกล่าวต้องเป็นวงจรที่มีความสามมารถในการกำจัดสัญญาณในส่วนที่ไม่ต้องการได้ดีและมีความเป็นเชิงเส้นสูง สามารถปรับเปลี่ยนความถี่ที่ต้องการกำจัดได้ และสามารถปรับเปลี่ยนอัตราการขยายของวงจรได้ ซึ่งในส่วนกลุ่มวงจรดังกล่าวนั้นสามารถควบคุมค่าพารามิเตอร์ต่างๆได้โดยใช้สัญญาณดิจิตอลในการควบคุม

เมื่อราวปี คศ. 1999 ได้มีการนำเสนออุปกรณ์แอคทีฟแบบใหม่ชื่อว่า current differencing buffered amplifier หรือ CDBA ขึ้นเป็นครั้งแรก [10] โดยวงจรดังกล่าวได้รับความสนใจจากผู้วิจัยจนถูกนำไปสังเคราะห์เป็นวงจรรวม ภายใต้เทคโนโลยีทรานซิสเตอร์แบบไบโพล่าร์และซีมอสขึ้น วงจร CDBA นับว่าเป็นวงจรที่น่าสนใจเนื่องจากวงจรดังกล่าวนั้นประกอบด้วยวงจรผลต่างกระแสและวงจรขยายแรงดันที่มีอัตราการขยายเท่ากับหนึ่ง วงจร CDBA นั้นสามารถปฏิบัติงานได้ที่ความถี่สูง มีย่านการปฏิบัติงานที่กว้างเช่นเดียวกับวงจรที่สามารถทำงานในโหมดกระแสดังเช่น วงจร CFA (current feedback operational amplifier) และวงจรสายพานกระแสรุ่นที่สอง (second generation current conveyor, CCII) ดังนั้นในงานวิจัยนี้จึงได้นำเสนอวงจร CDBA แบบควบคุมด้วยสัญญาณดิจิตอล (Digitally Controlled CDBA) หรือวงจร DC-CDBA ที่ทำงานที่ไฟเลี้ยงต่ำ วงจร DC-CDBA ที่นำเสนอประกอบด้วยวงจรผลต่างกระแส

(current differencing circuit) โครงข่ายวงจรหารกระแส (current division network, CDN) และวงจรขยายแรงดันที่มีอัตราการขยายเท่ากับหนึ่ง (unity-gain voltage amplifier) ในส่วนของวงจร CDN ที่นำเสนอในงานวิจัยนี้นั้นจะทำหน้าที่เป็นส่วนที่ควบคุมอัตราการขยายกระแสของวงจร DC-CDBA โดยใช้สัญญาณดิจิตอลในการควบคุมอัตราการขยายกระแส นอกจากนี้ยังได้นำเสนอแนวทางการนำวงจร DC- CDBA ไปประยุกต์ใช้งานเป็นวงจรกรองสัญญาณอเนกประสงค์โหมดกระแสที่สามารถปรับค่าได้ด้วยสัญญาณดิจิตอลอย่างเป็นเชิงเส้น และได้จำลองการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อแสดงสมรรถนะของวงจรที่นำเสนอ

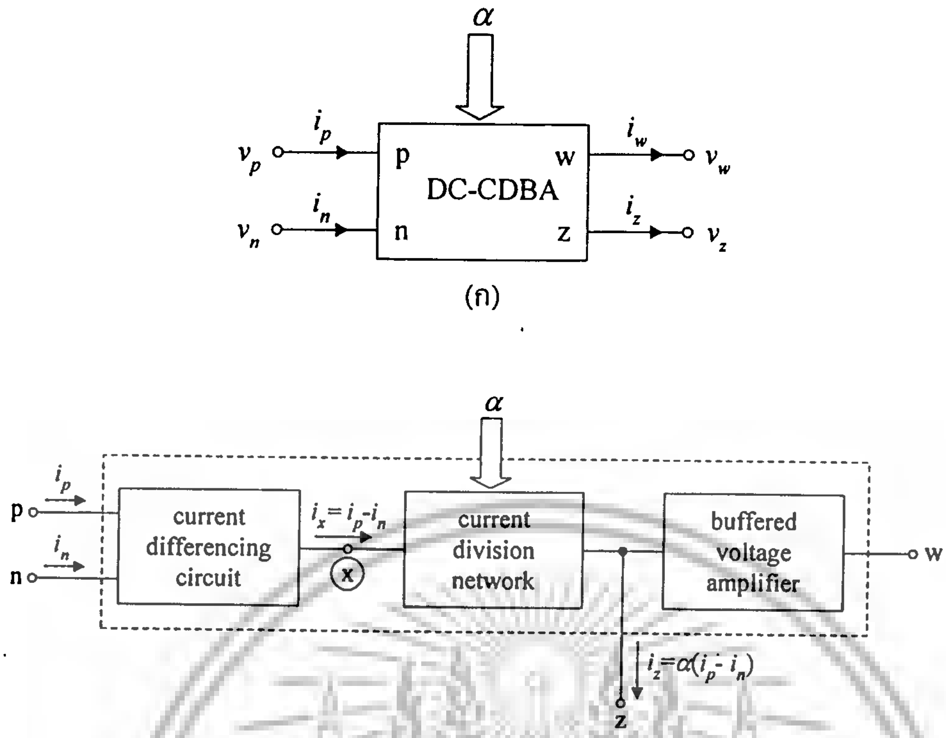
5.2 รายละเอียดวงจร

5.2.1 หลักการพื้นฐาน

วงจร DC-CDBA ที่นำเสนอในงานวิจัยนี้เป็นบล๊อกอุปกรณ์อนาลอกแอคทีฟชนิดหนึ่ง ซึ่งสามารถแสดงสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 5.1(ก) โดยมีความสัมพันธ์ระหว่างแรงดันและกระแสดังนี้

$$\begin{bmatrix} i_z \\ v_w \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & \alpha & -\alpha \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_z \\ i_w \\ i_p \\ i_n \end{bmatrix} \quad (5.1)$$

เมื่อ α คือ อัตราการขยายกระแสที่สามารถควบคุมได้จากสัญญาณดิจิตอล จากสมการ (5.1) จะเห็นได้ว่าวงจร DC-CDBA ที่นำเสนอประกอบด้วยองค์ประกอบสามส่วนหลักดังแสดงในรูปที่ 5.1(ข) ส่วนแรกเป็นส่วนอินพุตของวงจรซึ่งทำหน้าที่รับกระแสอินพุตและหาผลต่างกระแสอินพุตจากกระแสอินพุตที่ไหลเข้าขั้ว p และ n โดยกระแสผลต่างดังกล่าวจะถูกส่งผ่านไปยังขั้ว x ส่วนที่สองของวงจรทำหน้าที่ปรับอัตราการขยายกระแสเชิงเส้นในงานวิจัยนี้ใช้วงจร CDN เป็นวงจรในการทำงานดังกล่าว โดยการทำงานในส่วนนี้จะทำหน้าที่รับกระแสผลต่างที่ได้จากกระแสอินพุต (i_x) ผ่านวงจร CDN ที่ควบคุมอัตราการส่งผ่านกระแสด้วยสัญญาณดิจิตอล กระแสผลต่างที่ถูกปรับอัตราการขยายกระแสแล้วจะถูกส่งผ่านกระแสออกไปทางขั้ว z โดยตัวแปร α คือตัวแปรที่แสดงอัตราการขยายกระแสที่เป็นสัญญาณดิจิทอล ส่วนสุดท้ายจะประกอบด้วยวงจรตามแรงดันโดยการทำงานในส่วนนี้จะทำหน้าที่ส่งผ่านแรงดันที่ขั้ว z ไปยังขั้ว w โดยมีอัตราการขยายของวงจรส่งผ่านแรงดันที่เท่ากับหนึ่ง ซึ่งรายละเอียดของการทำงานแต่ละส่วนจะอภิปรายในลำดับต่อไป

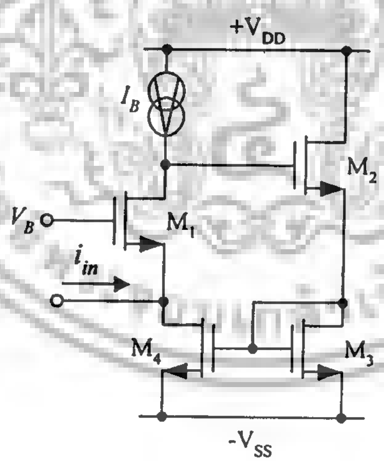


(ก)

(ข)

รูปที่ 5.1 วงจร DC-CDBA ที่นำเสนอ

(ก) สัญลักษณ์ (ข) บล๊อกไดอะแกรมแสดงหลักการทำงาน



รูปที่ 5.2 วงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก

5.2.2 วงจรผลต่างกระแส

รูปที่ 5.2 แสดงวงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก [8] เมื่อพิจารณาค่าความต้านทานอินพุตของวงจรดังกล่าวจะได้

$$r_{in} = \left(\frac{1}{g_{m1}}\right)\left(\frac{1}{1+F}\right) \tag{5.2}$$

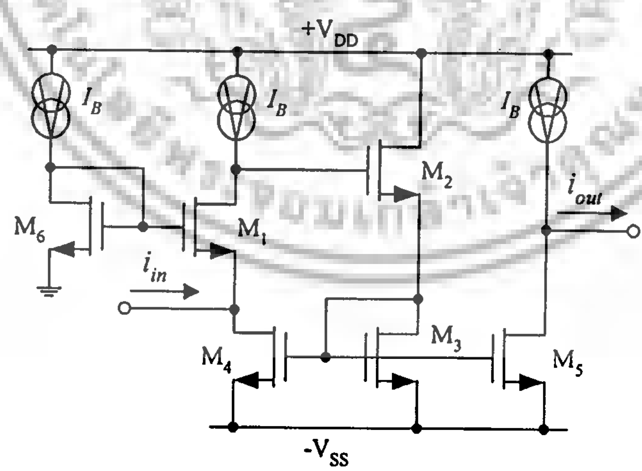
โดยที่ $F = \left(\dfrac{g_{m2}g_{m4}r_{oB}}{g_{m2} + g_{m3}}\right)$ และ g_{mi} คือ อัตราการขยายค่าความนำของทรานซีสเตอร์ตัวที่ M_i (i = 1, 2, 3, 4) และ r_{oB} คือ ค่าความต้านทานภายในของแหล่งจ่ายกระแส I_B ดังนั้นหากทำการพิจารณาสมการ (5.2) เมื่อประมาณว่า $r_{oB} >> 1/g_{mi}$ แล้ว จะทำให้ $F >> 1$ ซึ่งเป็นผลทำให้ค่าความต้านทานอินพุตของวงจรในกรณีนี้จึงมีค่าที่ต่ำมาก

จากคุณสมบัติของวงจรภาคอินพุตที่มีค่าความต้านทานอินพุตต่ำมากในรูปที่ 5.2 เมื่อนำมาประยุกต์ใช้เป็นวงจรขยายกระแสที่มีอัตราการขยายกระแสเท่ากับหนึ่ง สามารถแสดงได้ดังรูปที่ 5.3 ซึ่งทำได้โดยเพิ่มส่วนของกระแสไบอัส (I_B) และทรานซีสเตอร์ M_6 เข้าไปในส่วนหน้าของวงจรเพื่อทำให้ระดับแรงดันที่ขั้วอินพุตของวงจรมีคุณสมบัติเป็นกราวด์เสมือน (virtual ground) ดังนั้นเมื่อทำการวิเคราะห์หาความสัมพันธ์ของกระแสอินพุตและเอาต์พุตของวงจร จะได้

$$i_{out} = -\left(\frac{F}{1+F}\right)i_{in} \tag{5.3}$$

และอาศัยความสัมพันธ์ที่ว่า $F >> 1$ จะทำให้สมการ (5.3) มีค่าประมาณ

$$i_{out} \cong -i_{in} \tag{5.4}$$



รูปที่ 5.3 วงจรขยายกระแสที่มีอัตราการขยายกระแสเท่ากับหนึ่ง

รูปที่ 5.4 แสดงวงจรผลต่างกระแส ซึ่งประกอบด้วยวงจรขยายกระแสในรูปที่ 5.3 จำนวนสองวงจร คือ M_{1A}-M_{5A} และ M_{1B}-M_{5B} ตามลำดับ โดยมีวงจรสะท้อนกระแส M_7-M_8 ทำหน้าที่ส่งผ่านสัญญาณกระแส i_p มารวมกับสัญญาณกระแส i_n และส่งผลรวมของกระแสไปยังขั้ว x (i_x) หรือเขียนอธิบายได้เป็น

$$i_x = i_p - i_n \tag{5.5}$$

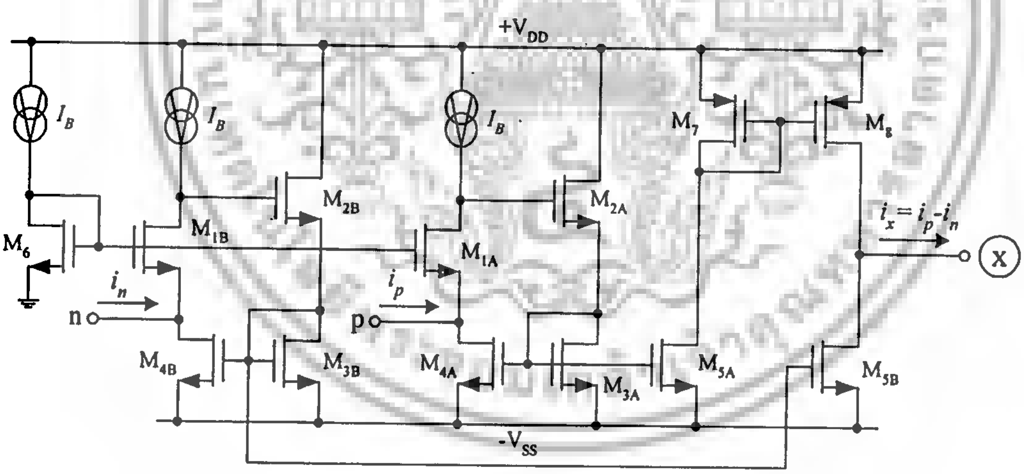
โดยที่ค่าความต้านทานอินพุตของวงจรที่ขั้ว p และ n มีค่าเท่ากับ

$$r_p = \left(\frac{1}{g_{m1A}}\right)\left(\frac{1}{1+F_p}\right) \tag{5.6}$$

และ

$$r_n = \left(\frac{1}{g_{m1B}}\right)\left(\frac{1}{1+F_n}\right) \tag{5.7}$$

เมื่อ g_{miA} และ g_{miB} คือ อัตราการขยายความนำของทรานซิสเตอร์ตัวที่ M_{iA} และ M_{iB} โดยที่ (i = 1, 2, 3, 4, 5), $F_p = \left(\frac{g_{m2A}g_{m4A}r_{oB}}{g_{m2A}+g_{m3A}}\right)$ และ $F_n = \left(\frac{g_{m2B}g_{m4B}r_{oB}}{g_{m2B}+g_{m3B}}\right)$ อย่างไรก็ตามเมื่อพิจารณาค่าความต้านทาน r_p และ r_n แล้ว จะเห็นได้ว่ามีค่าที่ต่ำมาก ทั้งนี้เป็นผลเนื่องมาจากการป้อนกลับ ($1+F_p$) และ ($1+F_n$) ตามลำดับ



รูปที่ 5.4 วงจรผลต่างกระแส

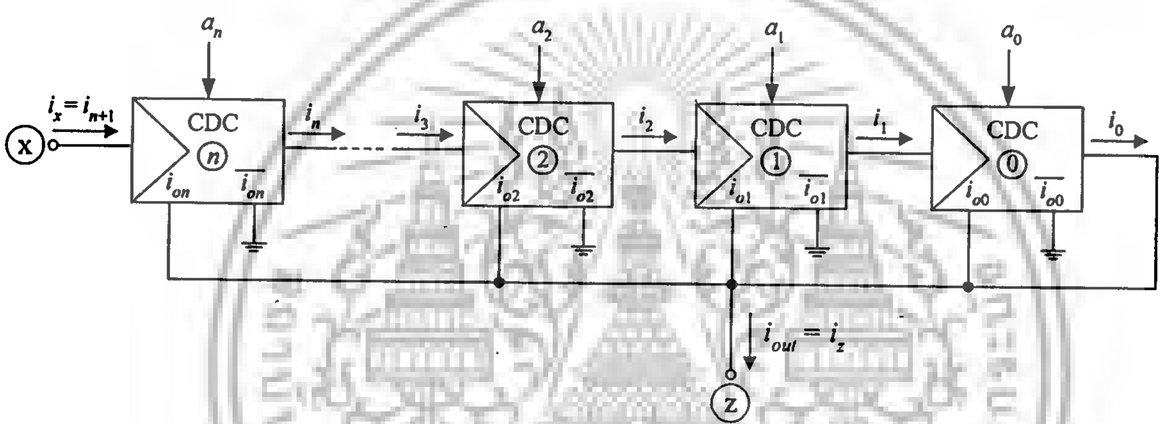
5.2.3 วงจร CDN

รูปที่ 5.5(ก) แสดงหลักการทำงานของวงจร CDN ที่นำเสนอในงานวิจัยนี้ ซึ่งประกอบด้วยการนำวงจร CDC ดังรูปที่ 4.1 ที่ได้กล่าวมาแล้วข้างต้นในบทที่ 4 มาต่อคาสเคสกันจำนวน n วงจร โดยที่ i_i คือ สัญญาณกระแสเอาต์พุตของวงจร CDC_i (i = 0, 1, 2, …, n) จากรูปที่ 5.5(ก) จะเห็นได้ว่ากระแสเอาต์พุต (i_{out}) ของวงจร CDN นั้นเกิดจากผลรวมของกระแสเอาต์พุตของวงจร CDC แต่ละตัว ซึ่งเขียนอธิบายความสัมพันธ์ได้ดังนี้

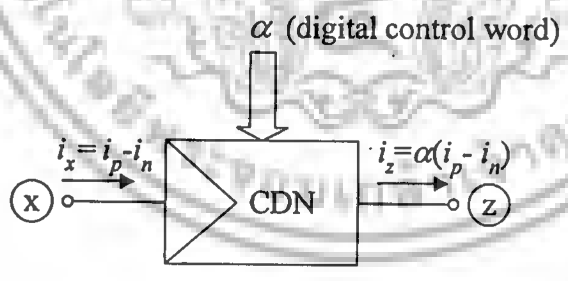
$$i_{out} = \left(\frac{1}{2^{n+1}}\right)\left[1 + \sum_{i=0}^{n} a_i 2^i\right] i_x \tag{5.8}$$

หรือ
$$\alpha = \frac{i_z}{i_p - i_n} = \frac{i_{out}}{i_x} = \left(\frac{1}{2^{n+1}}\right)\left[1 + \sum_{i=0}^{n} a_i 2^i\right] \tag{5.9}$$

สมการ (5.9) แสดงให้เห็นว่าอัตราการขยายกระแส (α) ของวงจร CDN นั้น สามารถแปรค่าได้ด้วยการควบคุมสัญญาณดิจิตอลจากภายนอก ส่วนรูปที่ 5.5(ข) แสดงสัญลักษณ์ทางไฟฟ้าของวงจร CDN ที่นำเสนอ



(ก)



(ข)

รูปที่ 5.5 วงจร CDN ที่นำเสนอ

(ก) หลักการทำงานของวงจร (ข) สัญลักษณ์ของวงจร

5.2.4 วงจรบัฟเฟอร์

รูปที่ 5.6 แสดงวงจรขยายแรงดันที่มีอัตราการขยายแรงดันเท่ากับหนึ่ง (Unity-gain voltage amplifier) หรือ วงจรบัฟเฟอร์แรงดัน (Buffer voltage) ซึ่งเกิดจากการนำวงจรภาคอินพุตในรูปที่ 5.2 มาประยุกต์ใช้โดยเพิ่มทรานซีสเตอร์ M_{11} และแหล่งจ่ายกระแสไบอัส I_B เข้าไปในวงจร เพื่อทำหน้าที่ยกระดับ

แรงดันอินพุตของวงจร โดยความสัมพันธ์ระหว่างแรงดันที่ขั้ว w และขั้ว z ของวงจร สามารถอธิบายได้ดังนี้

$$v_w = \beta_v v_z \tag{5.10}$$

และ

$$\beta_v = \left(\frac{g_{m11}r_{oB}}{1+g_{m11}r_{oB}}\right)\left[\frac{g_{m1D}\left(1+\frac{g_{m4D}r_{oB}}{2}\right)}{g_w + g_{m1D}\left(1+\frac{g_{m4D}r_{oB}}{2}\right)}\right] \tag{5.11}$$

เมื่อ $g_w = 1/R_w$ และ R_w คือค่าความต้านทานที่ต่ออยู่ที่ขั้ว w หากประมาณว่า $g_{m11}r_{oB} >> 1$ และ $g_{m1D}\left(1+\frac{g_{m4D}r_{oB}}{2}\right) >> g_w$ แล้ว ทำให้ได้ว่า $v_w \cong v_z$ และเนื่องจากทรานซีสเตอร์ M_{1D}-M_{4D} เป็นส่วนของวงจรภาคอินพุตที่มีค่าความต้านทานต่ำมาก ดังนั้นจึงทำให้ค่าความต้านทานที่มองเข้าไปยังขั้ว w (r_w) ของวงจร จึงมีค่าเท่ากับ

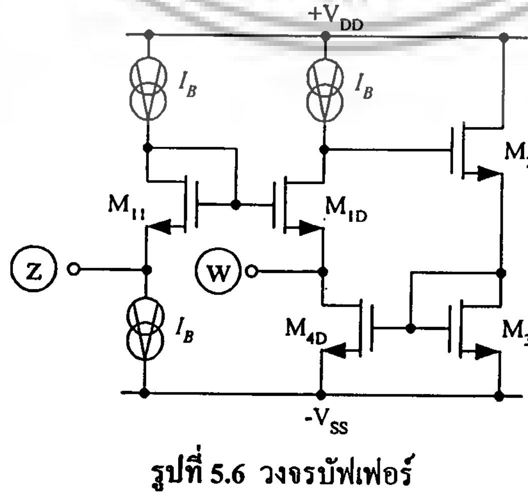
$$r_w = \left(\frac{1}{g_{m1D}}\right)\left(\frac{1}{1+F_w}\right) \tag{5.12}$$

โดยที่

$$F_w = \left(\frac{g_{m2D}g_{m4D}r_{oB}}{g_{m2D}+g_{m3D}}\right) \tag{5.13}$$

ถ้า $r_{oB} >> 1/g_{m11}$ ทำให้ค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z (r_z) จะมีค่าสูงมาก หรือสามารถประมาณได้จาก

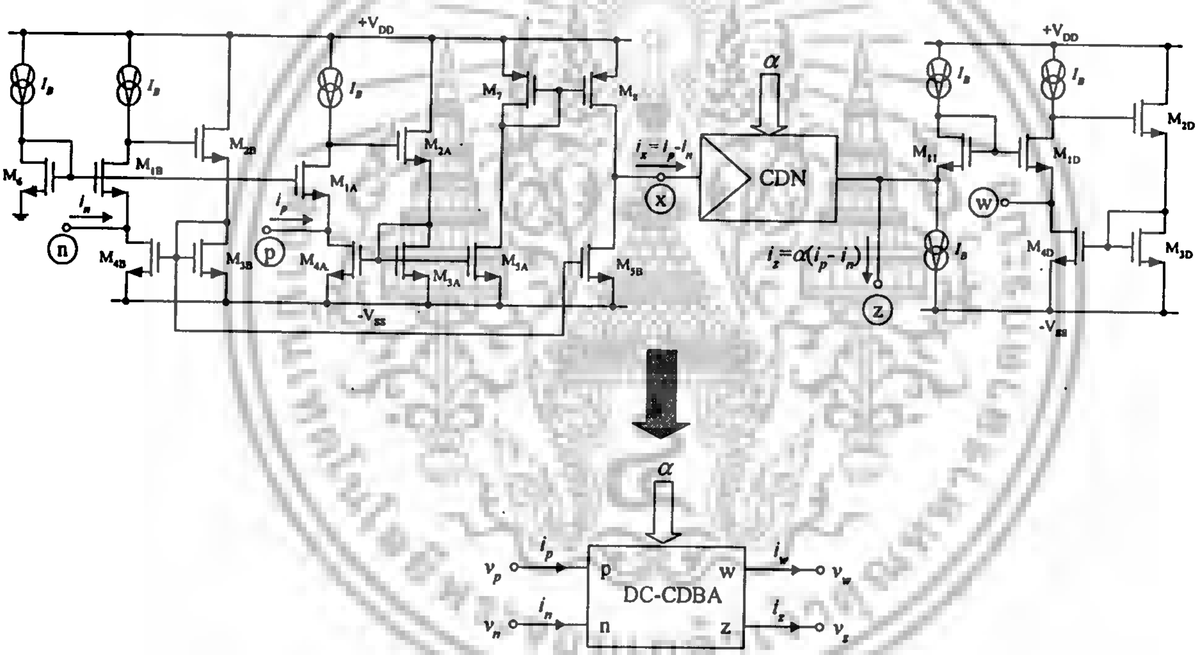
$$r_z = \frac{r_{oB}}{2} \tag{5.14}$$



รูปที่ 5.6 วงจรบัฟเฟอร์

5.2.5 วงจร DC-CDBA ที่นำเสนอ

รูปที่ 5.7 แสดงวงจร DC-CDBA ที่นำเสนอ ซึ่งประกอบด้วยวงจรผลต่างกระแสในรูปที่ 5.4 วงจร CDN ในรูปที่ 5.5 และวงจรบัฟเฟอร์ในรูปที่ 5.6 เมื่อพิจารณาระหว่างแหล่งจ่ายไฟเลี้ยงบวกและไฟเลี้ยงลบของวงจรพบว่าประกอบไปด้วยมอสทรานซิสเตอร์สูงสุดจำนวนสองตัวต่อร่วมกับแหล่งจ่ายกระแสไบอัสหนึ่งตัว ดังนั้นวงจรที่นำเสนอจึงสามารถทำงานได้ที่แหล่งจ่ายไฟเลี้ยงต่ำประมาณ $(2V_{DSi} + V_{IB})$ โดยที่ V_{DSi} และ V_{IB} แทนถึง แรงดันระหว่างเดรนกับซอร์สของมอสทรานซิสเตอร์ และ แรงดันตกคร่อมแหล่งจ่ายกระแสไบอัส I_B ตามลำดับ ยกตัวอย่างเช่น หากเลือกใช้เทคโนโลยีทรานซิสเตอร์แบบ standard 0.5-μm CMOS process parameters ที่มีค่าแรงดันขีดเริ่มเท่ากับ V_{TN} = 0.64 V และ $-V_{TP}$ = 0.91 V จะทำให้แหล่งจ่ายไฟเลี้ยงของวงจร DC-CDBA ที่นำเสนอขึ้นในกรณีนี้มีค่าต่ำสุดประมาณ [2(0.64V)+(0.91V)] = 2.19V หรือ ±1.095V.

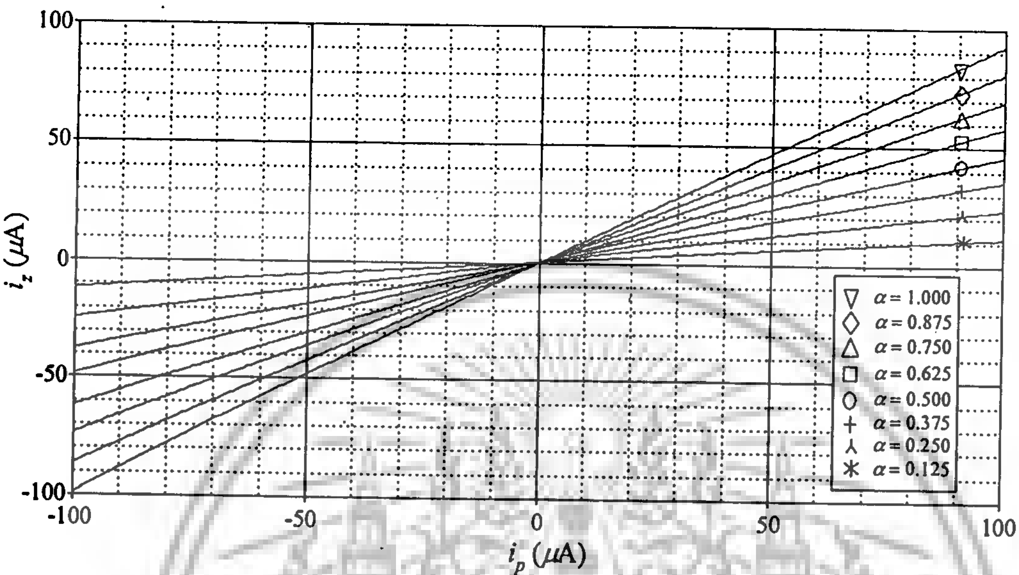


รูปที่ 5.7 วงจร DC-CDBA ที่นำเสนอ

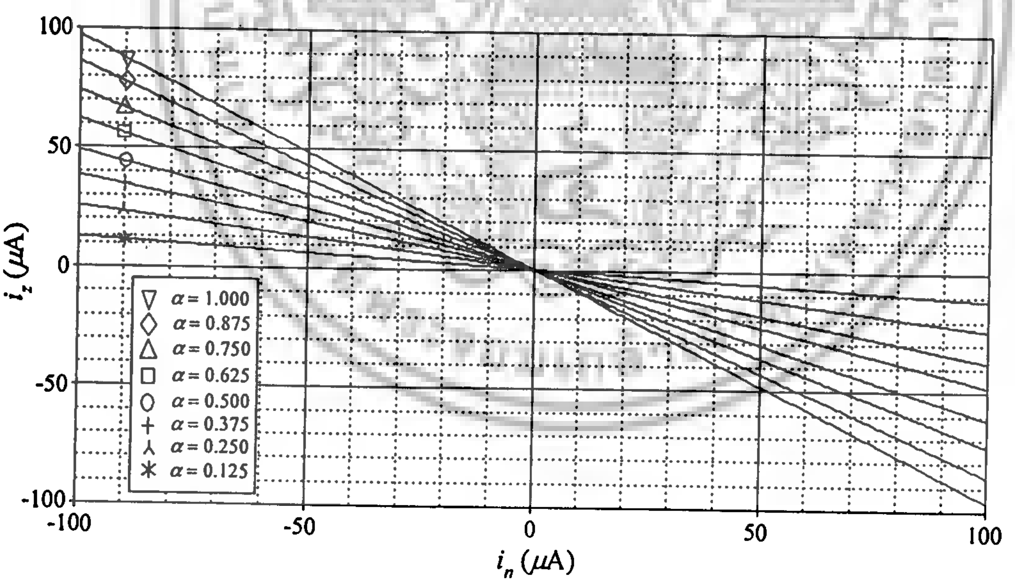
5.3 ผลการจำลองการทำงานของวงจร

คุณสมบัติของวงจร DC-CDBA ที่ได้นำเสนอในรูปที่ 5.7 ได้ถูกตรวจสอบด้วยการจำลองการทำงานโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยีทรานซิสเตอร์แบบ 0.5-μm CMOS SCN05H เมื่อกำหนดให้ W/L = 20μm/1μm สำหรับ NMOS และ W/L = 40μm/1μm สำหรับ PMOS โดยเลือกใช้ $+V_{DD} = -V_{SS}$ = 1.25V, I_B = 100 μA, n = 3 (4 บิท), R_z = 1 kΩ และ R_w = 10 kΩ

รูปที่ 5.8 แสดงผลจำลองคุณสมบัติการส่งผ่านกระแสระหว่างขั้ว z (i_z) กับขั้ว p (i_p) และ n (i_n) เมื่อแปรค่า α จาก 0.125 จนถึง 1.000 ขั้นละ 0.125 ในขณะที่รูปที่ 5.9 แสดงผลตอบสนองทางความถี่ที่ขั้ว z เมื่อแปรค่า α ซึ่งพบว่ามีช่วงแบนด์วิทประมาณ 100 MHz

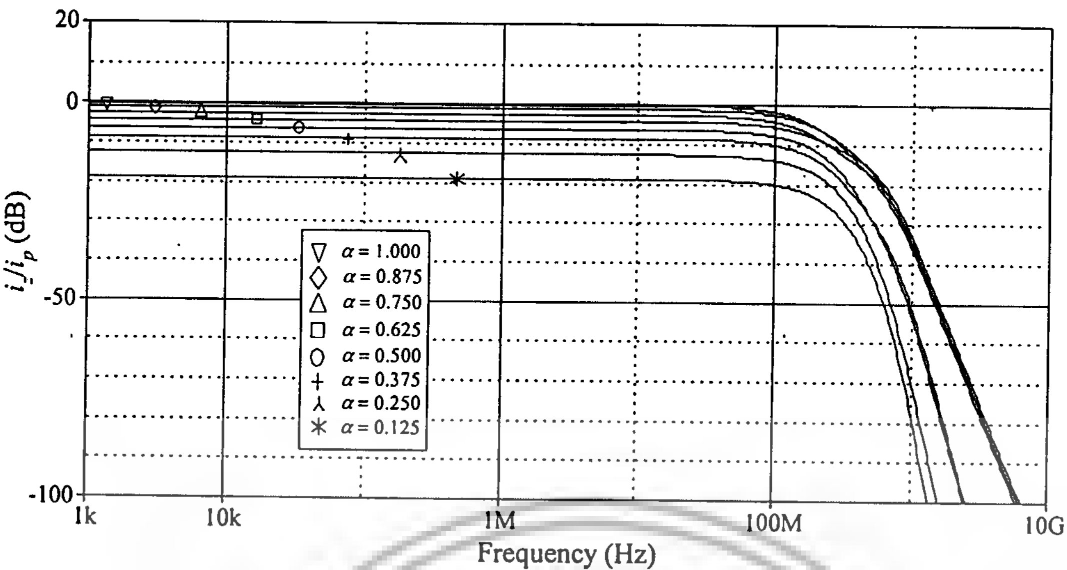


(ก)

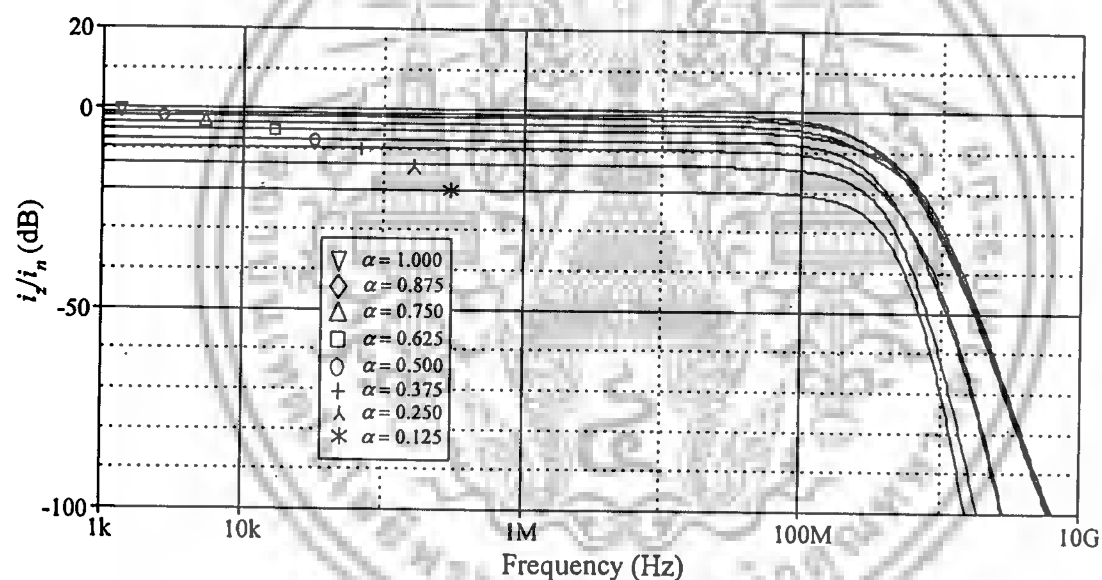


(ข)

รูปที่ 5.8 คุณสมบัติการส่งผ่านกระแสของวงจร DC-CDBA ที่นำเสนอ



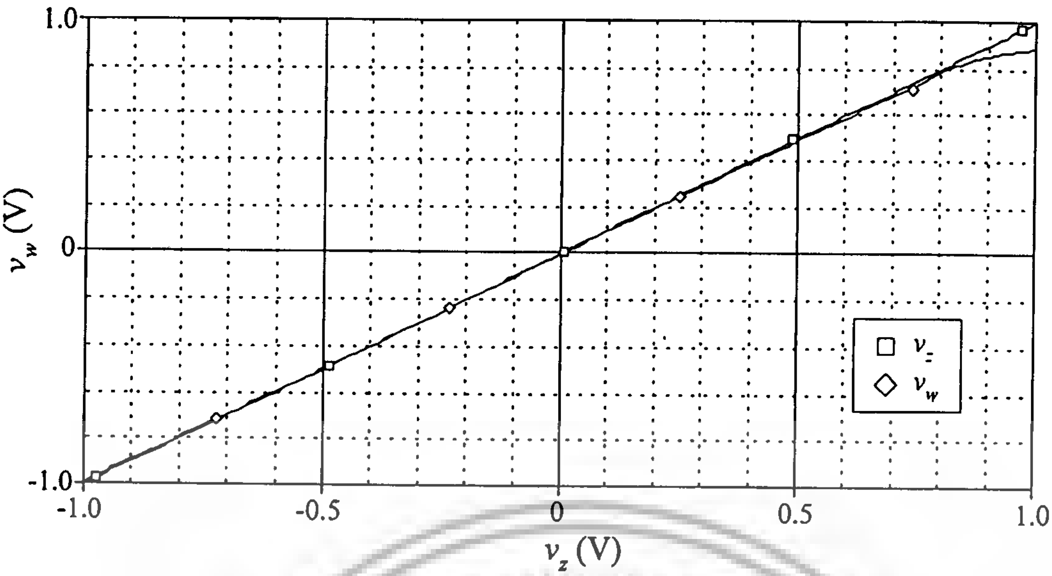
(ก)



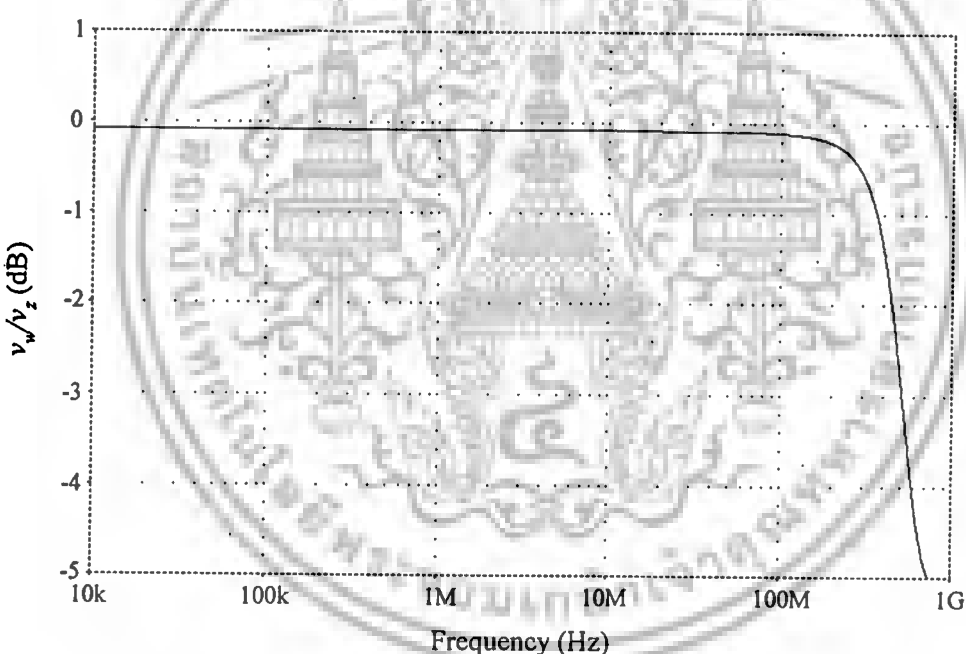
(ข)

รูปที่ 5.9 ผลตอบสนองทางความถี่ที่ขั้ว z ของวงจร DC-CDBA ที่นำเสนอ

รูปที่ 5.10 แสดงคุณสมบัติการส่งผ่านแรงดันระหว่างขั้ว z (v_z) กับขั้ว w (v_w) เมื่อทำการแปรค่า α จาก 0.125 จนถึง 1.000 ขั้นละ 0.125 ในขณะที่รูปที่ 5.11 แสดงผลตอบสนองทางความถี่ที่ขั้ว w เมื่อแปรค่า α ซึ่งพบว่ามีช่วงแบนด์วิทประมาณ 500 MHz ดังนั้นจากผลการจำลองผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.9 และ 5.11 จึงสามารถสรุปได้ว่าวงจร DC-CDBA ที่นำเสนอนั้นมีช่วงปฏิบัติงานทางความถี่สูงสุดอยู่ที่ประมาณ 100 MHz



รูปที่ 5.10 คุณสมบัติการส่งผ่านแรงดันของวงจร DC-CDBA ที่นำเสนอ



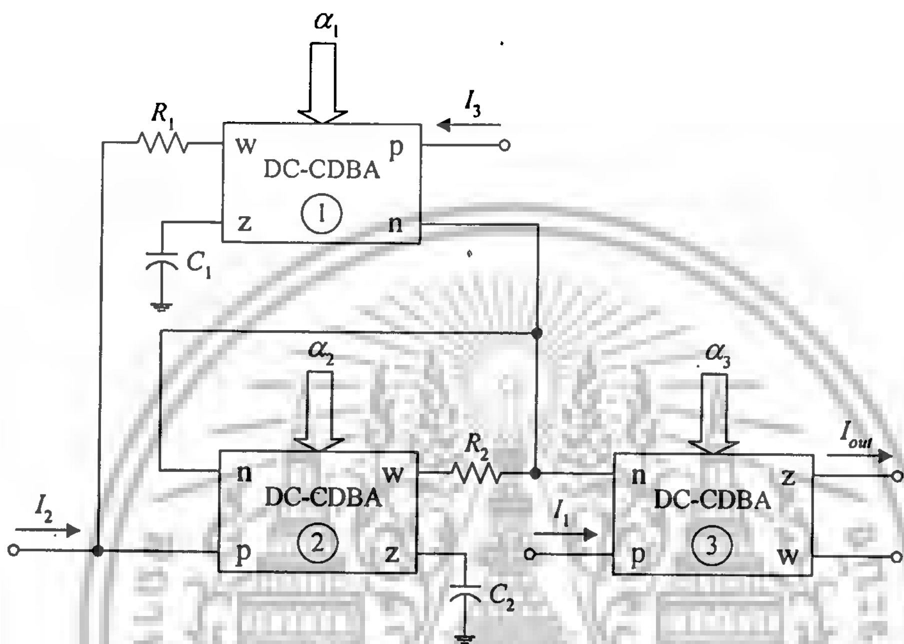
รูปที่ 5.11 ผลตอบสนองทางความถี่ที่ขั้ว w ของวงจร DC-CDBA ที่นำเสนอ

5.4 วงจรกรองสัญญาณโหมดกระแสแบบปรับค่าได้ด้วยสัญญาณดิจิตอลโดยใช้วงจร DC-CDBA

รูปที่ 5.12 แสดงวงจรกรองสัญญาณอเนกประสงค์โหมดกระแสแบบปรับค่าได้ด้วยสัญญาณดิจิตอล ซึ่งประกอบด้วยวงจร DC-CBDA ที่นำเสนอจำนวน 3 ตัว ต่อร่วมกับตัวต้านทานและตัวเก็บประจุอีกอย่างละจำนวน 2 ตัว ดังนั้นเมื่อทำการวิเคราะห์วงจรเพื่อหาฟังก์ชันถ่ายโอนกระแสของวงจรจะได้

$$I_{out} = \alpha_3 \left[\frac{\left(s^2 3R_1R_2C_1C_2 + sR_1C_1\alpha_2 + \alpha_1\alpha_2\right)I_1 - \left(sR_1C_1\alpha_2\right)I_2 - \left(\alpha_1\alpha_2\right)I_3}{s^2 3R_1R_2C_1C_2 + sR_1C_1\alpha_2 + \alpha_1\alpha_2} \right] \tag{5.15}$$

เมื่อ α_i **แทนถึง พารามเตอร์** α **ของวงจร** DC-CDBA **ตัวที่** i (i = 1, 2, 3)



รูปที่ 5.12 วงจรกรองสัญญาณอเนกประสงค์โหมดกระแสแบบปรับค่าได้ด้วยสัญญาณดิจิตอล โดยใช้วงจร DC-CDBA

เมื่อพิจารณาสมการ (5.15) **ทำให้**สรุปได้ว่าวงจรกรองสัญญาณโหมดกระแสดังรูปที่ 5.12 สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทุกรูปแบบโดยไม่ต้องเปลี่ยนแปลงรูปแบบของวงจร **ดังความสัมพันธ์**ต่อไปนี้

1) **ถ้ากำหนด**ให้ $I_1 = I_2 = 0$ และ $I_3 = I_{in}$ (กระแสอินพุต) **จะได้ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่ต่ำ** (lowpass, LP)

2) **ถ้ากำหนดให้** $I_1 = I_3 = 0$ **และ** $I_2 = I_{in}$ **จะได้ฟังก์ชันกรองสัญญาณแบบกรองผ่านแถบความถี่** (bandpass, BP)

3) **ถ้ากำหนดให้** $I_1 = I_2 = I_3 = I_{in}$ **จะได้ฟังก์ชันกรองสัญญาณแบบแบบกรองผ่านความถี่สูง** (highpass, HP)

4) **ถ้ากำหนดให้** $I_3 = 0$ **และ** $I_1 = I_2 = I_{in}$ **จะได้ฟังก์ชันกรองสัญญาณแบบตัดแถบความถี่** (bandstop, BS)

5) **ถ้ากำหนดให้** $I_3 = 0$ **และ** $I_1 = I_2/2 = I_{in}$ **จะได้ฟังก์ชันกรองสัญญาณแบบกรองผ่านทุกความถี่** (allpass, AP)

และจากสมการ (5.15) จะได้อัตราขยายสัญญาณไฟตรง (DC gain, H) ค่าความถี่เชิงมุมธรรมชาติ (natural frequency, ω_o) และช่วงความถี่แบนด์วิท (bandwidth, ω_o/Q) ของวงจร ดังนี้

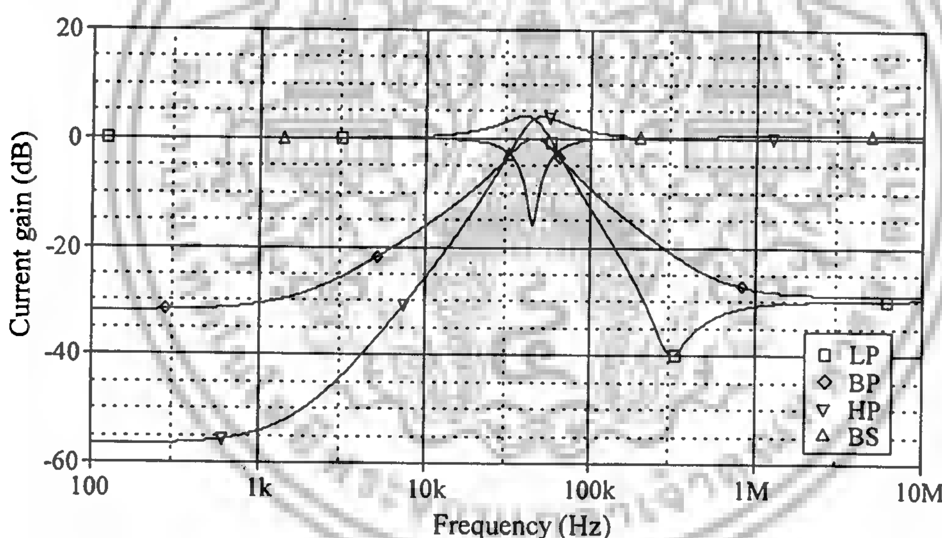
$$H = \alpha_3 \tag{5.16}$$

$$\omega_o = \sqrt{\frac{\alpha_1\alpha_2}{3R_1R_2C_1C_2}} \tag{5.17}$$

และ

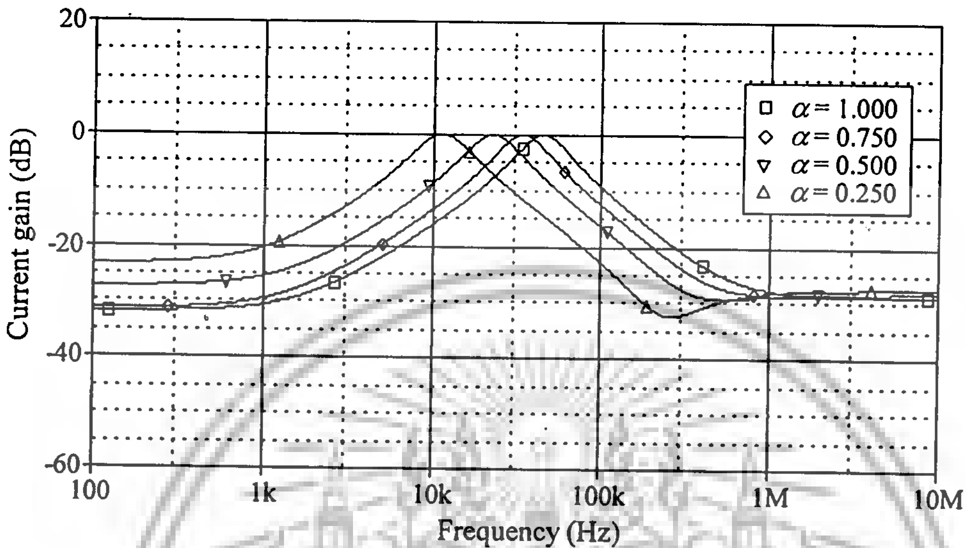
$$\frac{\omega_o}{Q} = \frac{\alpha_2}{3R_2C_2} \tag{5.18}$$

สมการ (5.16) ถึง (5.18) แสดงให้เห็นว่าคุณสมบัติของวงจร (H, ω_o และ ω_o/Q) นั้น สามารถที่จะปรับค่าได้ด้วยสัญญาณดิจิตอลโดยการควบคุม α_3, α_1 และ α_2 ตามลำดับ

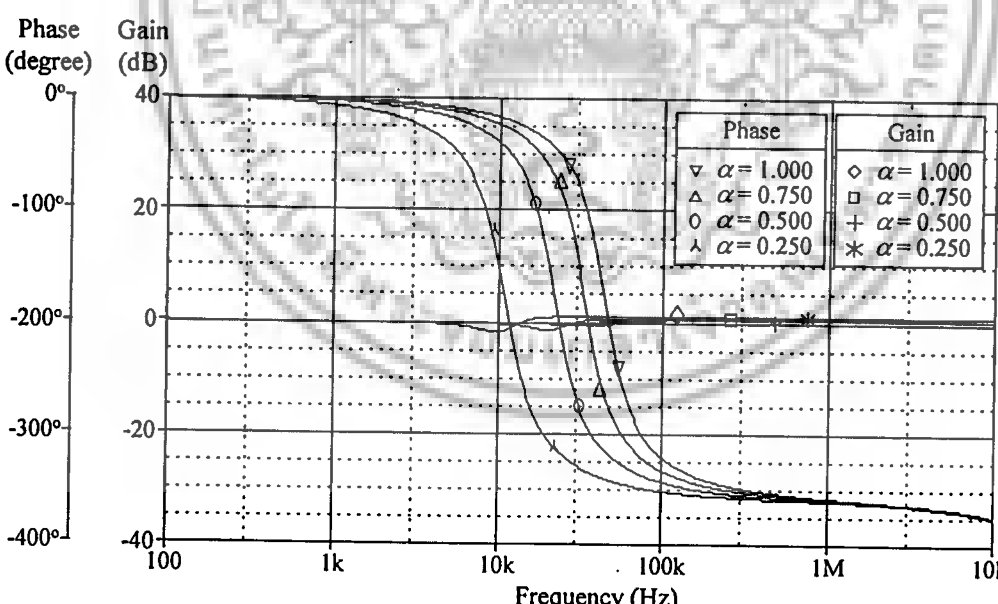


รูปที่ 5.13 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 5.12

ในที่นี่ได้ใช้โปรแกรม PSPICE ทดสอบการทำงานของวงจรกรองสัญญาณโหมดกระแสที่นำเสนอดังรูปที่ 5.12 เมื่อเลือกใช้ $R_1 = R_2 = 1\ \text{k}\Omega$, $C_1 = C_2 = 2$ nF และ $\alpha_3 = 1$ เพื่อให้ได้ผลตอบสนองทางความถี่ของวงจรที่มีค่า $H = 1$ ซึ่งผลการจำลองผลตอบสนองทางความถี่ของวงจรแบบ LP, BP, HP และ BS เมื่อ $\alpha_1 = \alpha_2 = 1$ แสดงได้ดังรูปที่ 5.13 และจากผลการจำลองการทำงานของวงจรพบว่าได้ตำแหน่งความถี่เชิงมุมธรรมชาติ มีค่าประมาณ $f_o = \omega_o/2\pi = 45.43$ kHz ซึ่งมีค่าใกล้เคียงกับค่าที่คำนวณได้ในทางทฤษฎี รูปที่ 5.14 แสดงผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ BP เมื่อทำการแปรค่า f_o โดยการแปรค่า $\alpha = \alpha_1 = \alpha_2$ ในขณะที่ปรับค่า Q ให้มีค่าคงที่เท่ากับ 1.732 ซึ่งจากผลการจำลองพบว่าจะได้ค่า $f_o \cong 10.85$ kHz, 22.50 kHz, 34.17 kHz และ 45.43 kHz ในขณะที่ค่าที่คำนวณได้ในทางทฤษฎีจากสมการ (5.17) มีค่าเท่ากับ $f_o \cong$ 11.48 kHz, 22.97 kHz, 34.46 kHz และ 45.94 kHz ตามลำดับ เช่นเดียวกันผลการจำลองผลตอบสนองทางความถี่ของวงจรกรณี AP สามารถแสดงได้ดังรูปที่ 5. 15



รูปที่ 5.14 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ BP เมื่อแปรค่า $\alpha (= \alpha_1 = \alpha_2)$



รูปที่ 5.15 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณแบบ AP เมื่อแปรค่า $\alpha (= \alpha_1 = \alpha_2)$

5.5 สรุป

บทนี้ได้นำเสนอวงจร CDBA แบบควบคุมด้วยสัญญาณดิจิตอล หรือวงจร DC-CDBA โดยวงจรที่นำเสนอประกอบด้วยวงจรสำคัญ 3 วงจร คือ วงจรผลต่างกระแส โครงข่ายหารกระแส และวงจรบัฟเฟอร์แรงดัน การควบคุมคุณสมบัติของวงจรด้วยสัญญาณดิจิตอลจากภายนอกกระทำได้โดยอาศัยเทคนิคการหารกระแสเป็นหลัก และเพื่อเป็นแสดงให้เห็นถึงคุณสมบัติในการทำงานของวงจร DC-CDBA ที่ได้นำเสนอขึ้นในบทนี้ จึงได้นำเสนอแนวทางการประยุกต์ใช้งานในการออกแบบวงจรกรองสัญญาณหลายฟังก์ชันโหมดกระแสแบบที่ปรับค่าคุณสมบัติของวงจรได้ด้วยสัญญาณดิจิตอล ผลการจำลองการทำงานของวงจรที่นำเสนอ รวมทั้งการประยุกต์ใช้งานได้ถูกตรวจสอบความถูกต้องด้วยโปรแกรม PSPICE

บทที่ 6
บทสรุปและข้อเสนอแนะในการทำวิจัยต่อ

งานวิจัยนี้เป็นการนำเสนอแนวทางการพัฒนาเพื่อออกแบบและสังเคราะห์วงจรอนาลอกฟังก์ชันที่สามารถปรับค่าได้ด้วนสัญญาณดิจิตอล ภายใต้หลักการออกแบบวงจรรวม โดยวงจรที่นำเสนอในที่นี้มีอยู่ด้วยกันสองวงจรหลัก คือ วงจรตามกระแส และวงจร CDBA ซึ่งทั้งสองวงจรนี้สามารถแปรค่าการส่งผ่านสัญญาณของวงจรได้ด้วยการควบคุมสัญญาณดิจิตอลจากภายนอก นอกจากนี้ยังได้นำเสนอแนวทางการนำเอาวงจรทั้งสองไปประยุกต์ออกแบบวงจรประมวลผลสัญญาณอนาลอกโหมดกระแสรูปแบบต่างๆ เช่น วงจรกรองสัญญาณโหมดกระแส วงจรเรียงกระแส เป็นต้น การตรวจสอบคุณสมบัติในการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอขึ้นได้ใช้ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE แต่อย่างไรก็ตามจากการทำงานวิจัยชิ้นนี้ พบว่า แนวทางการประยุกต์ใช้งานในการสังเคราะห์วงจรอนาลอกฟังก์ชันรูปแบบต่างๆ ยังคงเป็นแนวทางวิจัยที่มีความน่าสนใจอย่างมาก ทั้งยังสามารถนำไปพัฒนาออกแบบวงจรรูปแบบอื่นๆ ได้อีกมากมาย

จากผลงานวิจัยที่ได้ทำมาตลอดนี้ ได้ก่อให้เกิดประโยชน์ขึ้นหลายประการ เช่น การพัฒนาองค์ความรู้ทางด้านการออกแบบวงจรรวมขึ้นเองในประเทศไทย เพื่อส่งเสริมให้อุตสาหกรรมการผลิตวงจรรวมเกิดขึ้นได้จริงในประเทศ ซึ่งอุตสาหกรรมการผลิตวงจรรวมนี้เป็นอุตสาหกรรมต้นน้ำที่สร้างมูลค่าการส่งออกทำรายได้เข้าประเทศไทยได้อย่างมหาศาล และยังช่วยส่งเสริมให้อุตสาหกรรมการผลิตชิ้นส่วนอุปกรณ์ไฟฟ้าอิเล็กทรอนิกส์มีในประเทศอยู่แล้วให้เติบโตขยายตัวได้มากขึ้นอีก นอกจากนี้ยังช่วยส่งเสริมอุตสาหกรรมขนาดกลางและขนาดย่อม ทางด้านการออกแบบวงจรรวมในรูปทรัพย์สินทางปัญญา ที่มุ่งเน้นการพัฒนาเทคนิคในการออกแบบวงจรรวมได้อีกด้วย และเหล่านี้ล้วนเป็นส่วนสำคัญที่ช่วยส่งเสริมความแข็งแกร่งให้กับภาคอุตสาหกรรมไทย ทั้งจากองค์ความรู้พื้นฐานที่พัฒนาขึ้นและจากบุคลากรนักวิจัยรุ่นใหม่ที่จบออกไปเป็นกำลังสำคัญในการขับเคลื่อนการพัฒนาประเทศในอนาคต

เอกสารอ้างอิง

[1] Toumazou, C. Lidgey, F.J. and Haigh, D.G. 1990. *Analog IC Design : The Current Mode Approach*. London : Peter Peregrinus Ltd.

[2] P. V. Ananda Mohan, *Current-mode VLSI analog filters: design and applications*, Birkhauser, Springer, 2003.

[3] A. Petraglia and S. Mitra, "Switched-capacitor equalizers with digitally programmable tuning characteristics", *IEEE Trans. Circuits Syst.*, vol.38, no.11, pp.1322-1331, 1991.

[4] N. Paulino, J. E. Franca and F. P. Martins, "Programmable CMOS switched-capacitor biquad using quasi-passive algorithmic DAC's", *IEEE J. Solid-State Circuits*, vol.30, no.6, pp.715-719, 1995.

[5] N. Paulino and J. E. Franca, "A CMOS digitally programmable current multiplier", *Proc. 1996 IEEE Int. Symp. Circuits Syst. (ISCAS'96)*, vol.1, pp.254-257, May 12-15, 1996.

[6] A. Mazurek and K. Wawryn, "Programmable current mode circuits", *Proc. The 8th IEEE Int. Conf. Electronics, Circuits and Systems (ICECS 2001)*, vol.2, Sept. 2-5, pp.553-556, 2001.

[7] S. A. Mahmoud, M. A. Mohammed and A. M. Soliman, "Low-voltage digitally controlled fully differential current conveyor", *IEEE Trans. Circuit and Systems-I : Regular Papers*, vol.52, no.10, pp.2055-2064, 2005.

[8] W. Tangsrirat, K. Klahan, T. Dumawipata and W. Surakampontorn, "Low-voltage NMOS-based current differencing buffered amplifier and its application to current-mode ladder filter design", *Int. J. Electron.*, vol.93, no.11, pp.777-791, 2006.

[9] W. Tangsrirat, D. Prasertsom, W. Surakampontorn, "Low-voltage digitally controlled current differencing buffered amplifier and its application", *to be published in Int. J. Electron. Commun.*, Corrected proof: Available online, 2008.

[10] C. Acar and S. Ozoguz, "A new versatile building block : current differencing buffered amplifier suitable for analog signal processing filters", *Microelectron. J.*, vol.30, pp.157-160, 1999.

ภาคผนวก

บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการและการประชุมทางวิชาการ
ในระดับชาติและระดับนานาชาติ

บทความวิจัยที่นำเสนอในวารสารวิชาการและการประชุมทางวิชาการ ระดับชาติและระดับนานาชาติ

ผลสำเร็จจากโครงการวิจัยชิ้นนี้ สามารถสรุปผลและนำไปตีพิมพ์ในวารสารวิชาการทางวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ในระดับนานาชาติได้จำนวน 3 บทความ ดังนี้

1) W. Tangsrirat, T. Pukkalanun, "Digitally programmable current follower and its applications", *to be published in Int. J. Electron. Commun.*, Corrected proof: Available online, 2008.
2) W. Tangsrirat, D. Prasertsom, W. Surakampontorn, "Low-voltage digitally controlled current differencing buffered amplifier and its application", *to be published in Int. J. Electron. Commun.*, Corrected proof: Available online, 2008.
3) D. Prasertsom, W. Tangsrirat, W. Surakampontorn, "Low-voltage digitally controlled current differencing buffered amplifier", *Proceedings of 2008 IEEE Asia Pacific Conference on Circuits and Systems (APCCAS-2008)*, Nov.30- Dec.3, 2008, Macau, China, 2008.