

การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดแรงดัน
ที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ VDCC

SYNTHESIS AND DESIGN OF VOLTAGE MODE FIRST ORDER ALLPASS
FILTER WITH ELECTRONIC CONTROLLABILITY USING VDCC



วรินทร์ ชีตา
WARINTORN CHETA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตร์อุตสาหกรรมมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2566
KMITL-2023-ED-M-231-017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYNTHESIS AND DESIGN OF VOLTAGE MODE FIRST ORDER
ALLPASS FILTER WITH ELECTRONIC CONTROLLABILITY USING
VDCC



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION
IN ELECTRICAL COMMUNICATIONS ENGINEERING
SCHOOL OF INDUSTRIAL EDUCATION AND TECHNOLOGY
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2023

KMITL-2023-ED-M-231-017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2023

SCHOOL OF INDUSTRIAL EDUCATION AND TECHNOLOGY

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์

การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่
ลำดับหนึ่งโหมดแรงดันที่ควบคุมด้วยวิธีทาง
อิเล็กทรอนิกส์โดยใช้ VDCC

นักศึกษา

นายวรินทร์ ชีตา

รหัสประจำตัว

60603006

ปริญญา

ครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้าสื่อสาร

พ.ศ.

2566

อาจารย์ที่ปรึกษาวิทยานิพนธ์

รศ.ดร.วินัย ใจกล้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

รศ.ดร.พีระวุฒิ สุวรรณจันทร์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่โหมดแรงดันลำดับหนึ่งที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้อุปกรณ์แอคทีฟสำเร็จรูป คือ วงจรสายพานกระแสผลต่างแรงดัน (Voltage Differencing Current Conveyors: VDCC) วงจรกรองผ่านทุกความถี่ที่นำเสนอประกอบด้วย VDCC จำนวน 1 ตัว ตัวเก็บประจุที่ต่อลงกราว 1 ตัว และตัวต้านทาน 2 ตัว โหนดอินพุตและโหนดเอาต์พุตมีอิมพีแดนซ์สูง สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ ทำให้เหมาะสำหรับการควบคุมด้วยไมโครคอนโทรลเลอร์ การทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่ที่นำเสนอด้วยโปรแกรม PSpice และการต่อวงจรจริงโดยใช้ VDCC ที่มีโครงสร้างเป็นไอซีที่มีในเชิงพาณิชย์เบอร์ LM13700 และ AD844 ที่แหล่งจ่ายแรงดันไฟเลี้ยงวงจร ± 5 โวลต์ โดยพบว่าผลจากการจำลองและทดสอบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดแรงดันสามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์และผลการทดลองสอดคล้องกับที่วิเคราะห์ไว้ในทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Synthesis and Design of Voltage Mode First Order Allpass Filter With Electronic Controllability Using VDCC
Student	Mr. Warintorn Cheta
Student ID.	60603006
Degree	Master of Science in Industrial Education
Program	Electrical Communications Engineering
Year	2023
Thesis Advisor	Assoc. Prof. Dr. Winai Jaikla
Thesis Co-advisor	Assoc. Prof. Dr. Peerawut Suwanjan

ABSTRACT

The electronically unable first order voltage mode allpass filter using active building block, namely voltage differencing current conveyors (VDCC) is presented in this thesis. The proposed filter consists of a VDCC single grounded capacitors and two resistors. In this presented circuit, There are high impedance for all input voltage node and high impedance for output voltage node. The phase angle of output signal can be electronically tuned that is attractive for microcontroller controllability. The proposed circuit can be verify by PSpice simulation and experimental results using VDCC constructed from commercially available IC are included. For PSPICE simulation and experiment, the VDCC is constructed from the LM13700 and AD844 with ± 5 Volt supply voltage. The proposed can be electronic controllability. The simulation and experimental results agree well with theoretical analysis.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเนื่องจากอาจารย์หลายท่านได้กรุณาให้ความช่วยเหลือ ให้ข้อมูล ข้อเสนอแนะ คำปรึกษา และความคิดเห็น ขอขอบคุณ รศ.ดร. วินัย ใจกล้า และ รศ.ดร. พิระวุฒิ สุวรรณจันทร์ ที่ให้ความรู้ในเชิงวิชาการ รวมไปถึงคณาจารย์ประจำภาควิชาครศาสตร์ วิศวกรรมทุกท่านที่ให้คำชี้แนะจุดบกพร่อง และคำปรึกษาต่างๆในการปรับปรุงวิทยานิพนธ์ให้มีความ ถูกต้อง

สุดท้ายนี้ขอกราบขอบพระคุณ บิดา มารดา และครอบครัว ผู้เป็นที่รักยิ่งที่คอยให้กำลังใจ สนับสนุนช่วยเหลือในทุกด้านมาโดยตลอด คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัย ขอมอบให้แก่ บิดา มารดา ครูอาจารย์ และ ผู้มีอุปการคุณทุกท่านด้วยความเคารพยิ่ง หากมี ข้อผิดพลาดประการใด ผู้วิจัยขอน้อมรับและขออภัยมา ณ ที่นี้ด้วย

วรินทร์ ชีตา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญ.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	3
1.3 กรอบแนวคิดของการวิจัย.....	3
1.4 ขอบเขตของการวิจัย.....	4
1.5 คำนียามศัพท์เฉพาะที่ใช้ในการวิจัย.....	5
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	6
2.1 หลักการพื้นฐานของวงจรกรองความถี่.....	6
2.2 หลักการพื้นฐานของวงจรกรองผ่านทุกความถี่หรือวงจรเลื่อนเฟส.....	10
2.3 หลักการทั่วไปของวงจรสายพานกระแสผลต่างแรงดัน (VDCC).....	14
2.4 งานวิจัยที่เกี่ยวข้อง.....	17
บทที่ 3 วิธีดำเนินการวิจัย.....	31
3.1 การสังเคราะห์วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโดยใช้ VDCC.....	31
3.2 การวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่กรณีอุดมคติ.....	36
3.3 การวิเคราะห์ผลกระทบจากความไม่เป็นอุดมคติของ VDCC ที่มีต่อวงจรกรองผ่านทุกความถี่.....	41
3.4 การออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC.....	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 4 ผลการวิจัยและวิเคราะห์ข้อมูล.....	58
4.1 ผลการทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่ด้วยโปรแกรม PSpice.	58
4.2 ผลการทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่ด้วยการต่อวงจรจริง....	62
4.3 การประยุกต์ใช้งานวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน.....	67
บทที่ 5 สรุปผล อภิปรายผล และข้อเสนอแนะ.....	72
5.1 สรุปผลงานวิจัย.....	72
5.2 อภิปรายผลงานวิจัย.....	73
5.3 ข้อเสนอแนะในงานวิจัย.....	74
บรรณานุกรม.....	75
ประวัติผู้เขียน.....	76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
5.1 เปรียบเทียบคุณสมบัติจุดเด่นและจุดด้อยของวงจรกรองผ่านทุกความถี่ของงานวิจัย ที่ได้ศึกษามา.....	74



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่	หน้า
1.1 บล็อกไดอะแกรมการสังเคราะห์วงจรกรองผ่านทุกความถี่.....	3
2.1 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่าน ในอุดมคติ.....	7
2.2 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่สูงผ่าน ในอุดมคติ.....	8
2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่าน ในอุดมคติ.....	9
2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุด ในอุดมคติ.....	9
2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านทุกความถี่ในทางอุดมคติ.....	10
2.6 ไดอะแกรมการมอดูเลตแบบ SSB (Single Sideband) โดยวิธีการเลื่อนเฟส.....	11
2.7 เวกเตอร์ของซีโรสองตัวที่สมมาตรกัน.....	11
2.8 กราฟผลตอบสนองทางเฟสแบบลำหน้าของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง.....	13
2.9 กราฟผลตอบสนองทางเฟสแบบลำหลังของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง.....	13
2.10 สัญลักษณ์โครงสร้างวงจรสายพานกระแสผลต่างแรงดัน.....	14
2.11 สัญลักษณ์โครงสร้างวงจรสายพานกระแสผลต่างแรงดันที่ประกอบไปด้วยไอซี ที่มีในเชิงพาณิชย์.....	15
2.12 โครงสร้างภายในของวงจรสายพานกระแสผลต่างแรงดัน.....	15
2.13 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CCCDTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว	17
2.14 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCC ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว.....	19
2.15 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CCDDITA ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว.....	20
2.16 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ VDGA ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัว.....	22
2.17 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DVCC ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัว.....	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ(ต่อ)

ภาพที่	หน้า
2.18 วงจรกรองผ่านทุกความถี่โดยใช้ OTA 3 ตัวต่อร่วมกับตัวเก็บประจุแบบ ต่อลงกราว 1 ตัว.....	25
2.19 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCCTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว	26
2.20 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ VDTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว.....	27
2.21 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ M-CCII- ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว.....	29
3.1 บล็อกไดอะแกรมในการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง โหมดแรงดัน.....	31
3.2 อินทิเกรเตอร์ที่ไม่มีการสูญเสีย.....	34
3.3 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้ VDCC ต่อร่วมกับตัวเก็บประจุแบบ ต่อลงกราวดี.....	34
3.4 วงจรขยายกระแสสองเท่า และ วงจรผลต่างแรงดัน.....	34
3.5 วงจรขยายกระแสสองเท่า และ วงจรผลต่างแรงดันโดยใช้ VDCC ต่อร่วมกับ ตัวต้านทาน.....	35
3.6 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันที่ใช้ VDCC.....	36
3.7 วงจรในการวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่ในอุดมคติ.....	36
3.8 วงจรเทียบเคียงของ VDCC เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	46
3.9 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง....	46
3.10 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งเมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง ต่อใช้งานกับอุปกรณ์อื่นๆ.....	47
4.1 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งที่นำมาจำลองการทำงานด้วยโปรแกรม PSpice.	58
4.2 ผลตอบสนองทางขนาดและเฟสของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง.....	59
4.3 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งเมื่อปรับกระแส I_o	60
4.4 สัญญาณไซน์อินพุตและเอาต์พุตของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง.....	61
4.5 สัญญาณไซน์เอาต์พุตเมื่อไบอัสกระแส I_o เท่ากับ $300\mu A$, $400\mu A$ และ $550\mu A$	61
4.6 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งไบอัสกระแสจากไมโครคอนโทรลเลอร์.....	62
4.7 ภาพถ่ายการทดลองวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งไบอัสกระแสจาก ไมโครคอนโทรลเลอร์.....	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ(ต่อ)

ภาพที่	หน้า
4.8 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่.....	64
4.9 ผลตอบสนองทางเฟสของวงจกรองผ่านทุกความถี่เมื่อปรับกระแสไบอัส.....	65
4.10 สัญญาณไซน์อินพุตและเอาต์พุตที่ได้จากการทดลองเมื่อป้อน I_b เท่ากับ 300 μA 400 μA และ 550 μA	66
4.11 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียของวงจรถ้าเนคสัญญาณไซน์แบบควอดราเจอร์..	67
4.12 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโหมดแรงดันด้วย VDCC.....	67
4.13 วงจรถ้าเนคสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC.....	68
4.14 สัญญาณเอาต์พุตของวงจรถ้าเนคสัญญาณไซน์แบบควอดราเจอร์โหมด แรงดันด้วย VDCC.....	69
4.15 ภาพถ่ายการทดลองวงจรถ้าเนคสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC ไบอัสกระแสจากไมโครคอนโทรลเลอร์	70
4.16 สัญญาณเอาต์พุตของวงจรถ้าเนคสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC จากการทดลองต่อวงจรจริง.....	71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญ

ในเทคโนโลยีที่มีการพัฒนาอย่างต่อเนื่อง อุปกรณ์อิเล็กทรอนิกส์แทบทุกชนิดจะต้องมี วงจรกรองความถี่เป็นส่วนประกอบอยู่ เช่น เครื่องมือสื่อสาร เครื่องมือวัด หรือเครื่องมือทางการแพทย์ วงจรกรองความถี่มีการทำงานและมีบทบาทสำคัญทำหน้าที่ในการประมวลผลสัญญาณอนาล็อก (Analog) วงจรกรองความถี่จะแบ่งประเภทตามหน้าที่ เช่น วงจรกรองผ่านความถี่สูง (Highpass Filter) วงจรกรองผ่านความถี่ต่ำ (Lowpass Filter) และวงจรกรองผ่านทุกความถี่ (Allpass Filter) วงจรกรองผ่านทุกความถี่ เป็นวงจรหนึ่งที่เป็นส่วนประกอบในการทำงานและมีความสำคัญที่ทำหน้าที่ในการประมวลผลสัญญาณ ทำหน้าที่เลื่อนตำแหน่งเฟสของสัญญาณออกไป โดยที่ขนาดของสัญญาณไม่มีการเปลี่ยนแปลง วงจรกรองผ่านทุกความถี่ได้รับการพัฒนาอย่างต่อเนื่องทำให้สามารถปรับความถี่ หรือ มุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ ซึ่งทำให้สามารถนำมาประยุกต์ใช้งานเป็นส่วนประกอบสำคัญในวงจรต่างๆ ได้อย่างมากมาย เช่น วงจรเลื่อนมุมเฟส สัญญาณ วงจรออสซิลเลเตอร์ วงจรกรองผ่านแถบความถี่ และ อื่นๆ อีกมากมาย

จากการศึกษางานวิจัยที่เกี่ยวข้อง กับวงจรกรองผ่านทุกความถี่อันดับหนึ่ง (First Order Allpass Filter) ได้มีการนำเสนอโดยใช้อุปกรณ์แอกทีฟ เช่น current controlled current differencing transconductance amplifiers (CCCDTA) (Tanaphatsiri, et. al. 2008 : 305-309), differential difference current conveyor (DDCC) (Horng, et. al. 2006 : 457-466), (Horng, et. al. 2014 : 345-350), (Ibrahim, et. al. 2003 : 525-536), current differencing differential input transconductance amplifier (CDDITA) (Prasad, et. al. 2015 : 252-256), voltage difference gain amplifier (VDGA) (Satansup and Tangsrirat. 2015 : 106-109), differential voltage current conveyors (DVCC) (Dixit, et. al. 2014 : 497-501), (Chen, et. al. 2011 : 401-404), (Ibrahim, et. al. 2006 : 231-240), (Horng. 2010 : 175-178), OTAs (Kumngern and Chanwutitum. 2012 : 305-308), (Kumngern. 2012 : 100-103), (Iqbal, et. al. 2013 : 1373-1382), DDCCTA (Kumngern, et. al. 2013 : 1-4), VDTA (Manewan, et. al. 2014 : 40-46), current conveyor (CCII) (Sotner, et. al. 2015 : 537-545) พบว่า วงจรกรองความถี่เหล่านี้ต่างก็มีจุดเด่นและข้อจำกัดที่แตกต่างกัน สามารถสรุปข้อจำกัดของวงจรได้ดังนี้

(ก) วงจรใช้อุปกรณ์แอกทีฟมากกว่าหนึ่งตัว (Dixit, et. al. 2014 : 497-501), (Kumngern and Chanwutitum. 2012 : 305-308), (Kumngern. 2012 : 100-103)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ข) ไม่สามารถควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ (Horng, et. al. 2006 : 457-466), (Horng, et. al. 2014 : 345-350), (Ibrahim, et. al. 2003 : 525-536), (Chen, et. al. 2011 : 401-404), (Ibrahim, et. al. 2006 : 231-240), (Horng. 2010 : 175-178), (Metin and Cicekoglu. 2006 : 242-244), (Cicekoglu, et. al. 1999 : 947-955), (Pal and Rana. 2004 : 91-94)

(ค) การควบคุมมุ่มเลื่อนเฟสต้องปรับค่าอุปกรณ์หรือกระแสไปอัสในวงจรจำนวนสองตัวให้มีขนาดเท่ากันและต้องปรับไปพร้อมกันทำให้เกิดความไม่สะดวกในการควบคุม (Tanaphatsiri, et. al. 2008 : 305-309), (Prasad, et. al. 2015 : 252-256), (Maneewan, et. al. 2014 : 40-46)

(ง) วงจรใช้ตัวเก็บประจุแบบลอยซึ่งไม่เหมาะสมที่จะสร้างเป็นวงจรรวม (Tanaphatsiri, et. al. 2008 : 305-309), (Ibrahim, et. al. 2003 : 525-536), (Satansup and Tangsrirat. 2015 : 106-109), (Ibrahim, et. al. 2006 : 231-240), (Iqbal, et. al. 2013 : 1373-1382), (Kumngern, et. al. 2013 : 1-4), (Maneewan, et. al. 2014 : 40-46), (Sotner, et. al. 2015 : 537-545)

(จ) อุปกรณ์แอคทีฟมีข้อผิดพลาดมากกว่าหนึ่งข้อ (Dixit, et. al. 2014 : 497-501), (Ibrahim, et. al. 2006 : 231-240), (Horng. 2010 : 175-178)

(ฉ) วงจรไม่ได้รับการยืนยันจากผลการทดลองจริงโดยใช้ไอซีที่มีในเชิงพาณิชย์ (Tanaphatsiri, et. al. 2008 : 305-309), (Horng, et. al. 2006 : 457-466), (Horng, et. al. 2014 : 345-350), (Ibrahim, et. al. 2003 : 525-536), (Prasad, et. al. 2015 : 252-256), (Satansup and Tangsrirat. 2015 : 106-109), (Dixit, et. al. 2014 : 497-501), (Chen, et. al. 2011 : 401-404), (Ibrahim, et. al. 2006 : 231-240), (Horng. 2010 : 175-178), (Kumngern and Chanwutitum. 2012 : 305-308), (Kumngern. 2012 : 100-103), (Iqbal, et. al. 2014 : 1373-1382), (Kumngern, et. al. 2013 : 1-4), (Maneewan, et. al. 2014 : 40-46), (Metin and Cicekoglu. 2006 : 242-244), (Cicekoglu, et. al. 1999 : 947-955), (Pal and Rana. 2004 : 91-94)

Kacar, et. al (2014 : 73-78) ได้นำเสนอแนวคิดของอุปกรณ์แอคทีฟทำงานในโหมดกระแสและโหมดแรงดัน โครงสร้างภายในประกอบด้วยวงจรขยายความนำถ่ายโอน (OTA) ต่อร่วมกับวงจรสายพานกระแส (CCII) มีชื่อว่าวงจรสายพานกระแสผลต่างแรงดัน (Voltage Differencing Current Conveyors) หรือเรียกว่า VDCC มีห้าขั้ว ประกอบด้วยขั้วแรงดันอินพุต P และ N มีค่าอิมพีแดนซ์สูง ขั้วกระแสเอาต์พุต Z และ W มีค่าอิมพีแดนซ์สูง และ ขั้วแรงดันเอาต์พุต X มีค่าอิมพีแดนซ์ต่ำ และสามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยควบคุมกระแสไปอัสจากภายนอก

จากปัญหาที่กล่าวมาวิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์ที่จะสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งทำงานในโหมดแรงดัน เพื่อเป็นแนวทางในการนำวงจรกรองผ่านทุก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ไปสร้างเป็นวงจรรวมให้มีความสะดวกมากขึ้น ดังนั้นวงจรที่ออกแบบต้องใช้ตัวเก็บประจุแบบ ต่อลงกราว ใช้อุปกรณ์แอกทีฟเพียงหนึ่งตัว สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีการอิเล็กทรอนิกส์ และยืนยันผลการทดลองจริงโดยใช้ไอซีที่มีในเชิงพาณิชย์ ผู้วิจัยจึงเลือกใช้วงจรสายพานกระแสผลต่าง แรงดันเป็นอุปกรณ์หลักของวงจร

1.2 วัตถุประสงค์ของการวิจัย

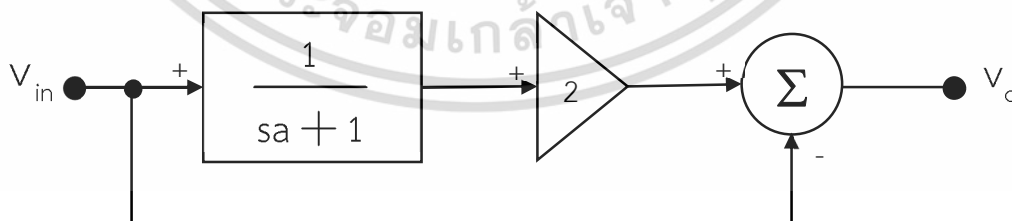
1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่โหมดแรงดันที่ควบคุมได้ด้วยวิธีการอิเล็กทรอนิกส์โดยใช้ VDCC

1.2.2 เพื่อวิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์ไว้ในกรณีอุดมคติและกรณีไม่เป็น อุดมคติ

1.2.3 เพื่อทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่โหมดแรงดันที่ควบคุมได้ด้วยวิธีการอิเล็กทรอนิกส์โดยใช้ VDCC ด้วยโปรแกรม PSPICE และต่อวงจรจริง

1.3 กรอบแนวคิดของการวิจัย

การสังเคราะห์วงจรกรองผ่านทุกความถี่มีกรอบแนวคิดในการสังเคราะห์ดังแสดงในภาพที่ 1.1 โดยโครงสร้างของวงจรประกอบไปด้วยวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (Lossless Integrator) และวงจรขยายแรงดัน 2 เท่า โดยวงจรขยายแรงดัน 2 เท่าป้อนสัญญาณรวมกับสัญญาณ อินพุต เพื่อให้ได้วงจรกรองผ่านทุกความถี่ โดยที่ a คือ ค่าคงที่เวลา ของอินทิเกรเตอร์ (Time Constant of Integrator)



ภาพที่ 1.1 บล็อกไดอะแกรมการสังเคราะห์วงจรกรองผ่านทุกความถี่

จากบล็อกไดอะแกรมภาพที่ 1.1 ได้ฟังก์ชันถ่ายโอนดังสมการที่ (1.1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{1 - sa}{1 + sa} \quad (1.1)$$

จากสมการที่ (1.1) จะได้มุมเฟส ดังสมการที่ (1.2)

$$\theta = -2 \tan^{-1}(\omega a) \quad (1.2)$$

ได้สมการอัตรขยาย ดังสมการที่ (1.3)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (1.3)$$

และได้สมการความถี่ธรรมชาติ (Pole frequency) ดังสมการที่ (1.4)

$$\omega_0 = \frac{1}{a} \quad (1.4)$$

จากสมการที่ (1.3) พบว่าวงจรมีอัตรขยายเท่ากับหนึ่ง และจากสมการที่ (1.2) ทำให้สามารถปรับมุมเฟสได้โดยไม่มีผลกระทบต่ออัตรขยาย

1.4 ขอบเขตของการวิจัย

วิทยานิพนธ์นี้นำเสนอวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งทำงานในโหมดแรงดันโดยอาศัยการทำงานจากอุปกรณ์แอกทีฟ วงจรสายพานกระแสผลต่างแรงดันต่อร่วมกับตัวต้านทานและตัวเก็บประจุแบบต่อลงกราว ในการสังเคราะห์และออกแบบวงจร ซึ่งมีขอบเขตของวิทยานิพนธ์ดังนี้

1.4.1 วงจรกรองผ่านทุกความถี่อันดับหนึ่งโหมดแรงดันสามารถปรับมุมเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์

1.4.2 วงจรสามารถปรับมุมเฟสได้อย่างอิสระจากอัตรขยาย

1.4.3 วงจรใช้ตัวต้านทาน 2 ตัว และตัวเก็บประจุ 1 ตัวแบบต่อลงกราวเป็นอุปกรณ์พาส

ซีฟร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4.4 ทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริง

1.4.5 ใช้ไอซี LM13700 และ AD844 เป็นโครงสร้างภายในของวงจรสายพานกระแสผลต่างแรงดัน

1.5 นิยามศัพท์เฉพาะที่ใช้ในงานวิจัย

1.5.1 วงจรสายพานกระแสผลต่างแรงดัน (Voltage Differencing Current Conveyors : VDCC) หมายถึง มีพื้นฐานการทำงานมาจากวงจรขยายความนำถ่ายโอนและวงจรสายพานกระแสยุคที่สอง มีโครงสร้างวงจรรวมสร้างมาจากอุปกรณ์ไอซีที่มีในเชิงพาณิชย์ LM13700 และ AD844

1.5.2 อุปกรณ์แอกทีฟ หมายถึง อุปกรณ์อิเล็กทรอนิกส์ที่มีขั้วอินพุตและเอาต์พุตอยู่ในวงจร สามารถนำมาออกแบบและสังเคราะห์เป็นวงจรต่างๆ ซึ่งมีพื้นฐานการทำงานจากอุปกรณ์ประเภททรานซิสเตอร์หรืออุปกรณ์แอกทีฟ มีลักษณะเป็น Active Building Block : ABB

1.5.3 ควบคุมแบบอิล็กทรอนิกส์ หมายถึง การควบคุมเงื่อนไขหรือความถี่ในการกำเนิดสัญญาณจากกระแสไบอัส

1.5.4 โหมดแรงดัน หมายถึง เทคนิคการออกแบบวงจรอิล็กทรอนิกส์ที่มีอินพุตและเอาต์พุตเป็นแรงดันไฟฟ้า

1.5.5 สังเคราะห์ หมายถึง การสร้างวงจรกรองผ่านทุกความถี่โดยการนำอุปกรณ์ VDCC มาต่อร่วมกับตัวต้านทาน และตัวเก็บประจุที่ต่อลงกราว เพื่อให้ได้วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันที่ควบคุมด้วยวิธีทางอิล็กทรอนิกส์

1.5.6 การออกแบบ หมายถึง การปรับค่าอุปกรณ์ในวงจรกรองผ่านทุกความถี่ที่ได้สังเคราะห์ไว้แล้วเพื่อให้ได้ค่าของอุปกรณ์และค่ามุมเลื่อนเฟส ความถี่ธรรมชาติ และอัตราขยายตามที่ต้องการ

บทที่ 2

เอกสารและงานวิจัยที่เกี่ยวข้อง

วิทยานิพนธ์เรื่อง วงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้ VDCC ผู้วิจัยมีวัตถุประสงค์เพื่อสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ใช้ใช้อุปกรณ์แอคทีฟในการออกแบบเพียงตัวเดียว และสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ในบทนี้จะกล่าวถึงทฤษฎีพื้นฐานของอุปกรณ์ที่นำมาใช้ในการออกแบบ พื้นฐานของวงจรกรองผ่านทุกความถี่ และงานวิจัยที่เกี่ยวข้อง โดยจะประกอบด้วยหัวข้อดังต่อไปนี้

- 2.1 หลักการพื้นฐานของวงจรกรองความถี่
- 2.2 หลักการพื้นฐานของกรองผ่านทุกความถี่หรือวงจรเลื่อนเฟส
- 2.3 หลักการทั่วไปของวงจรสายพานกระแสผลต่างแรงดัน (VDCC)
- 2.4 งานวิจัยที่เกี่ยวข้อง

2.1 หลักการพื้นฐานของวงจรกรองความถี่

2.1.1 นิยามของวงจรกรองความถี่

วงจรกรองความถี่คือวงจรที่ทำหน้าที่ประมวลผลสัญญาณเพื่อเลือกผ่านสัญญาณ โดยวงจรกรองความถี่จะยอมให้สัญญาณย่านความถี่ในช่วงที่กำหนดผ่านได้เท่านั้น โดยจะเรียกย่านความถี่ที่ผ่านได้นั้นว่า ย่านความถี่ผ่าน (Passband) และย่านความถี่ที่วงจรกั้นไว้ไม่ให้ผ่านจะถูกเรียกว่า ย่านความถี่หยุด (Stopband) วงจรกรองความถี่นับว่าเป็นวงจรพื้นฐานที่มีความสำคัญมากในงานอิเล็กทรอนิกส์ มีการนำไปประยุกต์ใช้งานกันอย่างกว้างขวางในปัจจุบัน ทั้งด้านระบบสื่อสาร ระบบเครื่องมือวัด และระบบอิเล็กทรอนิกส์กำลัง เป็นต้น (อาทร คุ่มฉายา. 2558 : 7)

วงจรกรองความถี่แบบอนาล็อกสามารถแบ่งตามลักษณะของอุปกรณ์ที่ใช้สร้างวงจรดังนี้

1. วงจรกรองความถี่แบบพาสซีฟ (Passive Filter) เป็นวงจรกรองสัญญาณความถี่แบบต่อเนื่องที่ประกอบด้วยตัวต้านทาน ตัวเก็บประจุ และขดลวดเหนี่ยวนำ วงจรกรองความถี่แบบพาสซีฟมักจะมีผลกระทบเนื่องจากการดึงกระแส (Loading Effects) ของวงจรที่ต่อкасศเคดกัน

2. วงจรกรองแบบแอคทีฟ (Active Filter) เป็นวงจรกรองสัญญาณความถี่แบบต่อเนื่องที่ประกอบด้วยอุปกรณ์แอคทีฟต่อร่วมกับอุปกรณ์พาสซีฟ วงจรกรองแบบแอคทีฟจะให้ความยืดหยุ่นในการปรับแต่งอัตราขยายดีซี และความถี่คัทออฟได้ดี (อาทร คุ่มฉายา. 2558 : 7)

ในระบบที่ต้องการลักษณะการกรองสัญญาณที่มีการลดทอน (Attenuation) สัญญาณที่คมมากอาจจะต้องใช้วงจรกรองพาสซีฟที่เรียกว่า วงจรกรองกลไฟฟ้า (Electromechanical Filter) โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

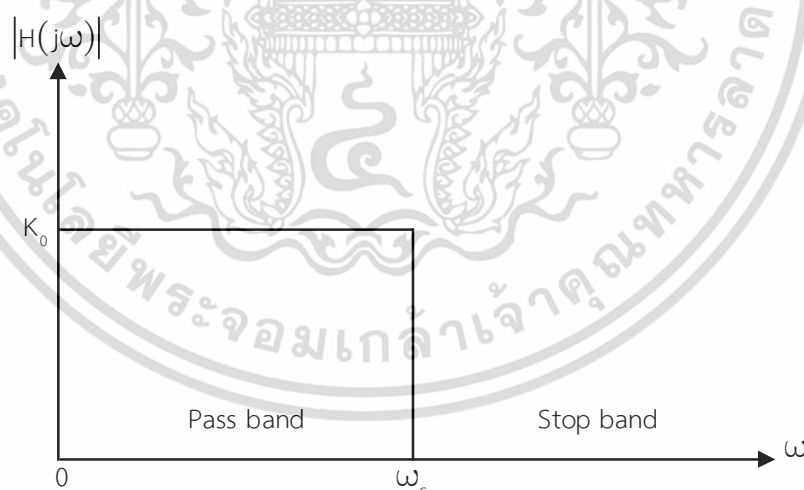
วงจรรองประเภทนี้ใช้การกำธ (Resonance) ของการสั่นเชิงกล (Mechanical/Acoustic Vibration) ในการกรองสัญญาณไฟฟ้า นอกจากนี้วงจรรองประเภทนี้ยังมีเสถียรภาพทางอุณหภูมิที่ดีมาก

ทั้งนี้เราสามารถจำแนกวจรรองความถี่ตามคุณลักษณะของช่วงแถบความถี่ผ่านและช่วงแถบความถี่หยุดได้ 5 แบบ ดังนี้ (ธานินทร์ พงศ์พิศาล 2554 : 11)

- วงจรรองความถี่ต่ำผ่าน (Lowpass Filter, LP)
- วงจรรองความถี่สูงผ่าน (Highpass Filter, HP)
- วงจรรองผ่านแถบความถี่ (Bandpass Filter, BP)
- วงจรรองหยุดแถบความถี่ผ่าน (Bandstop Filter, BR)
- วงจรรองผ่านทุกความถี่ (Allpass Filter, AP)

2.1.2 วงจรรองความถี่แบบความถี่ต่ำผ่าน (Lowpass Filter)

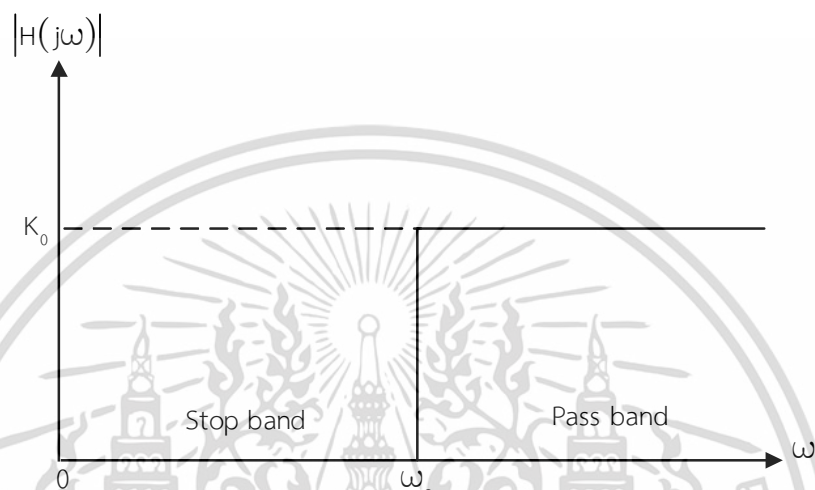
วงจรรองความถี่แบบความถี่ต่ำผ่านเป็นวงจรรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cut-off Frequency) ω_c ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าเท่ากับ ω_c จะพบว่า การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองความถี่แบบความถี่ต่ำผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.1 (พีระวุฒิ สุวรรณจันทร์. 2557 : 16)



ภาพที่ 2.1 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองความถี่แบบความถี่ต่ำผ่านในอุดมคติ

2.1.3 วงจรกรองความถี่แบบความถี่สูงผ่าน (Highpass Filter)

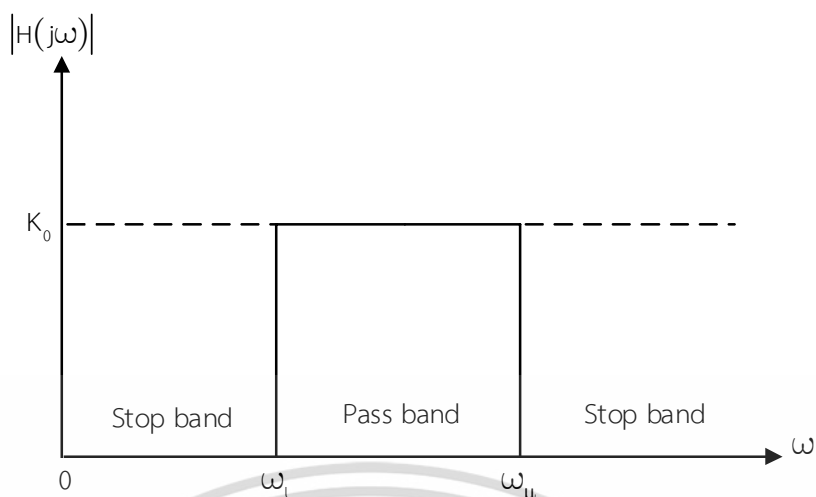
วงจรกรองความถี่แบบความถี่สูงผ่านเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 และความถี่คัทออฟ ω_c ในขณะที่วงจรจะยอมให้ความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.2 (พีระวุฒิ สุวรรณจันทร์. 2557 : 17)



ภาพที่ 2.2 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่สูงผ่านในอุดมคติ

2.1.4 วงจรกรองความถี่แบบแถบความถี่ผ่าน (Bandpass Filter)

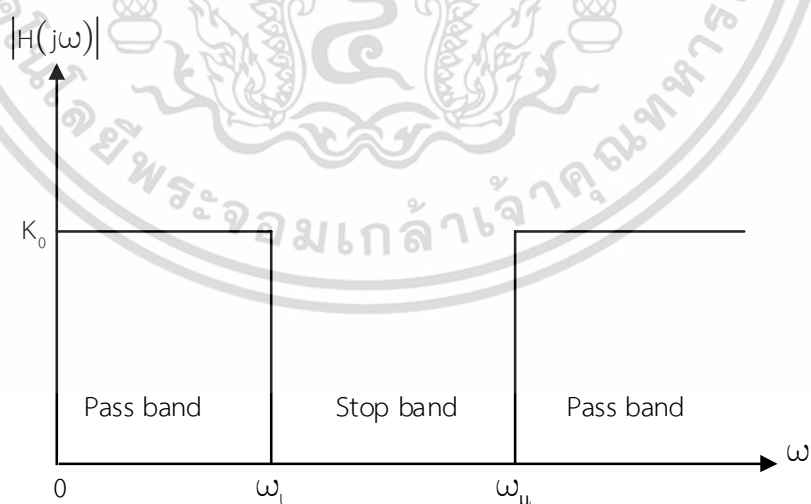
วงจรกรองความถี่แบบแถบความถี่ผ่าน เป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรมีอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ ω_l และ ω_u ($\omega_u > \omega_l$) ในขณะที่แถบหยุดของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_l และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ ω_u สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.3 (พีระวุฒิ สุวรรณจันทร์. 2557 : 17)



ภาพที่ 2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่าน

2.1.5 วงจรกรองความถี่ผ่านแบบแถบความถี่หยุด (Bandstop Filter)

วงจรกรองความถี่แบบแถบความถี่หยุดเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงระหว่างความถี่คัทออฟสองความถี่คือ ω_l และ ω_u ($\omega_u > \omega_l$) ในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบ คือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_l และในช่วงของความถี่ที่สูงกว่าความถี่คัทออฟ ω_u สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุดในแบบอุดมคติแสดงดังภาพที่ 2.4 (พีระวุฒิ สุวรรณจันทร์. 2557 : 18)



ภาพที่ 2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุดในทางอุดมคติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคติ นั้น ไม่สามารถสร้างขึ้นได้จริงซึ่งในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการทำงานต่างๆ เท่านั้น (พีระวุฒิ สุวรรณจันทร์. 2557 : 18)

2.1.6 วงจรกรองผ่านทุกความถี่ (Allpass Filter)

วงจรกรองผ่านทุกความถี่ (All Pass Filter : APF) เป็นวงจรกรองความถี่ที่ทุกความถี่สามารถผ่านไปได้ โดยวงจรกรองผ่านทุกความถี่จะทำหน้าที่ในการเลื่อนเฟส หรือ ทำให้สัญญาณเอาต์พุตมีมุมเฟสที่แตกต่างไปจากสัญญาณอินพุต



ภาพที่ 2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านทุกความถี่ในทางอุดมคติ

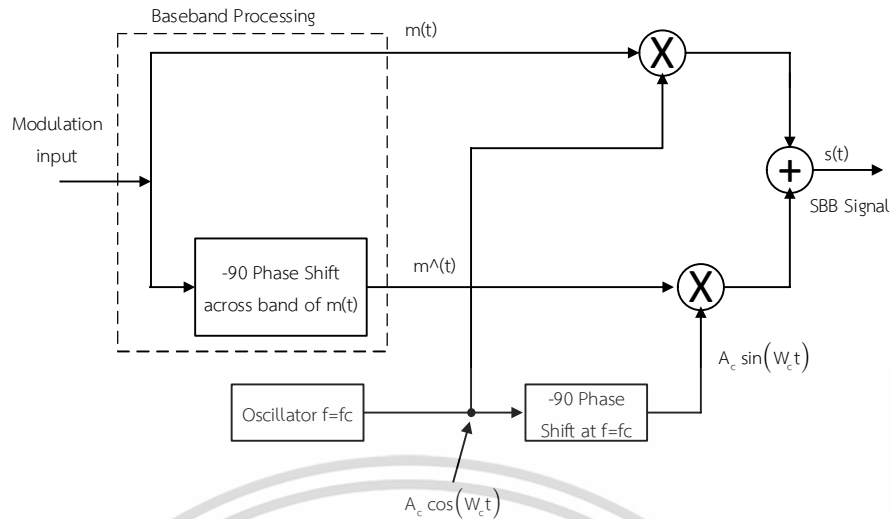
2.2 หลักการพื้นฐานของวงจรกรองผ่านทุกความถี่หรือวงจรเลื่อนเฟส

วงจรกรองผ่านทุกความถี่ (Allpass Filter) หรือวงจรเลื่อนเฟส (Phase-Shifter) เป็นวงจรที่มีความสำคัญและถูกใช้งานอย่างแพร่หลาย เช่น ในวงจรประมวลผลสัญญาณแอนะล็อก อุปกรณ์เครื่องมือวัดเฟสมิเตอร์ ออสซิลโลสโคป วงจรมอดูเลชัน และวงจรในงานสื่อสารต่างๆ โดยจะทำหน้าที่เลื่อนเฟสให้หน้าหน้า (Lead) หรือ ล้าหลัง (Lag) ในขณะที่ขนาดแอมพลิจูดของสัญญาณจะไม่มี การเปลี่ยนแปลง ดังภาพที่ 2.5 เป็นการมอดูเลตแบบ SSB (Single Sideband) โดยวิธีเลื่อนเฟส (Phase Shifting Method) ซึ่งจะมีการเลื่อนเฟสของสัญญาณพาห่ออกไปเป็นสัญญาณพาห่อีก สัญญาณหนึ่ง เพื่อทำให้ได้สัญญาณพาห่ 2 สัญญาณจากแหล่งกำเนิดเดียวกัน แล้วนำสัญญาณพาห่ที่ ได้ทั้งสองไปมอดูเลตกับสัญญาณข่าวสารซึ่งจะมีการใช้งานภาคเลื่อนเฟสนี้ ทั้งด้านส่งสัญญาณ และ ด้านรับเช่นเดียวกับการมอดูเลตแบบ QAM (Quadrature Amplitude Modulation) ก็จะมีการ

เลื่อนเฟสของสัญญาณพาห่เช่นเดียวกัน (สุรศักดิ์ สังข์แย้ม. 2560 : 13)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า

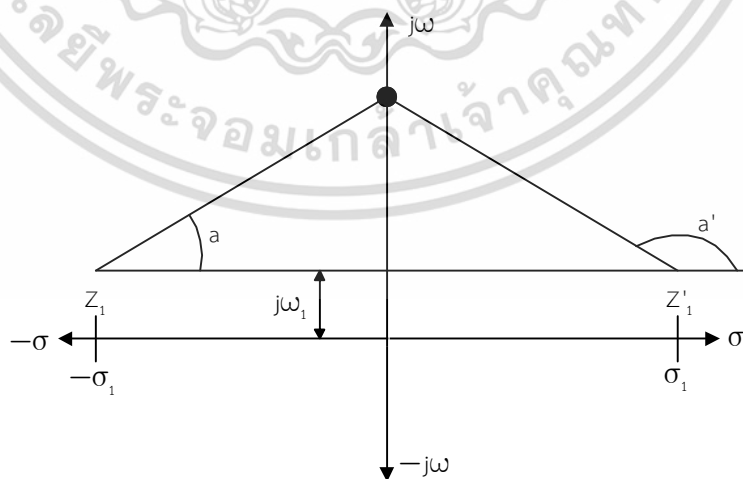
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.6 ไดอะแกรมการมอดูเลตแบบ SSB (Single Sideband) โดยวิธีการเลื่อนเฟส

2.2.1 ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง

วงจรกรองผ่านทุกความถี่เป็นวงจรที่สัญญาณทุกความถี่สามารถผ่านวงจรได้ โดยผลตอบสนองทางขนาดจะมีค่าคงที่ไม่ขึ้นกับความถี่ แต่ผลตอบสนองทางเฟสของวงจรจะเป็นฟังก์ชันของความถี่ ผลตอบสนองทางความถี่ของวงจรสามารถวิเคราะห์จากฟังก์ชันทางคณิตศาสตร์ ฟังก์ชันถ่ายโอนวงจรกรองผ่านทุกความถี่อันดับที่หนึ่งกรณีที่มีซีโรสองตัว โดยตัวแรกอยู่ทางด้านซ้ายมือของระนาบเอส $Z_1 = -\sigma_1 + j\omega_1$ และซีโรอีกตัวนั้นสมมาตรกับซีโรตัวแรกเมื่อเทียบกับแกนจินตภาพ และอีกกรณีที่มีซีโรอีกตัวอยู่ทางด้านขวามือของระนาบเอส $Z_1 = -\sigma_1 + j\omega_1$ ดังภาพที่ 2.7 จะพบว่าเวกเตอร์ของทั้งสองมีขนาดเท่ากัน แต่จะแตกต่างกันตรงที่ค่าของเฟสจะตรงข้ามกัน



ภาพที่ 2.7 เวกเตอร์ของซีโรสองตัวที่สมมาตรกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นฟังก์ชันการถ่ายโอน $H(s)$ มีโพลอยู่ทางซ้ายของระนาบเอส แต่มีซีโรจำนวนเท่ากันอยู่ทางด้านขวาของระนาบเอส ในลักษณะที่ซีโร และโพลสมมาตรกันเป็นคู่ๆ เมื่อเทียบแกนจินตภาพ ดังภาพที่ 2.6 จะทำให้ขนาดของเวกเตอร์แต่ละคู่เท่ากันทุกความถี่ และได้ผลตอบสนองทางขนาดของฟังก์ชันถ่ายโอนดังสมการที่ 2.1

$$|H(j\omega)| = K \quad (2.1)$$

จะได้ฟังก์ชันถ่ายโอนในรูปแบบทั่วไปของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่งรูปแบบดังสมการที่ (2.2)

$$H(s) = \frac{K(-s + \sigma_1)}{s + \sigma_1} \quad (2.2)$$

เมื่อ σ_1 เป็นจำนวนจริงบวก ซึ่งตำแหน่งของโพล และซีโรของฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่งบนระนาบเอสมีลักษณะดังภาพที่ 2.6 เมื่อแทน $s = j\omega$ ในสมการที่ (2.1) จะได้ขนาดของฟังก์ชันถ่ายโอนดังสมการที่ (2.3) - (2.5) ตามลำดับ

$$|H(j\omega)| = \frac{K|-j\omega + \sigma_1|}{|j\omega + \sigma_1|} \quad (2.3)$$

$$|H(j\omega)| = \frac{K\sqrt{\omega^2 + (-\sigma_1)^2}}{\sqrt{\omega^2 + \sigma_1^2}} \quad (2.4)$$

$$|H(j\omega)| = K \quad (2.5)$$

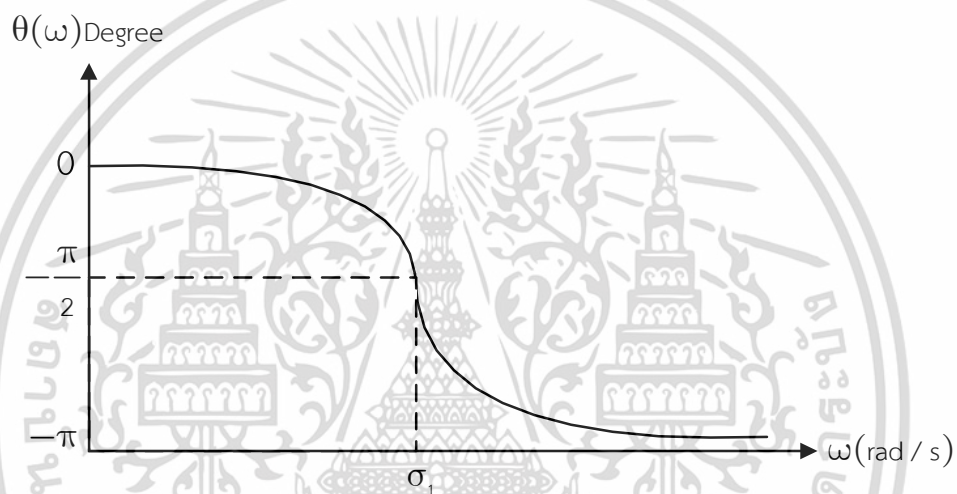
จากสมการที่ (2.5) พบว่าไม่ว่าที่ความถี่ใดๆ ผลตอบสนองทางขนาดของวงจรกรองผ่านทุกความถี่จะมีค่าคงที่ตลอด ส่วนผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่จะเป็นไปตามสมการที่ (2.6) และ (2.7) ตามลำดับ

$$\theta(\omega) = \tan^{-1}\left(-\frac{\omega}{\sigma_1}\right) - \tan^{-1}\left(\frac{\omega}{\sigma_1}\right) \quad (2.6)$$

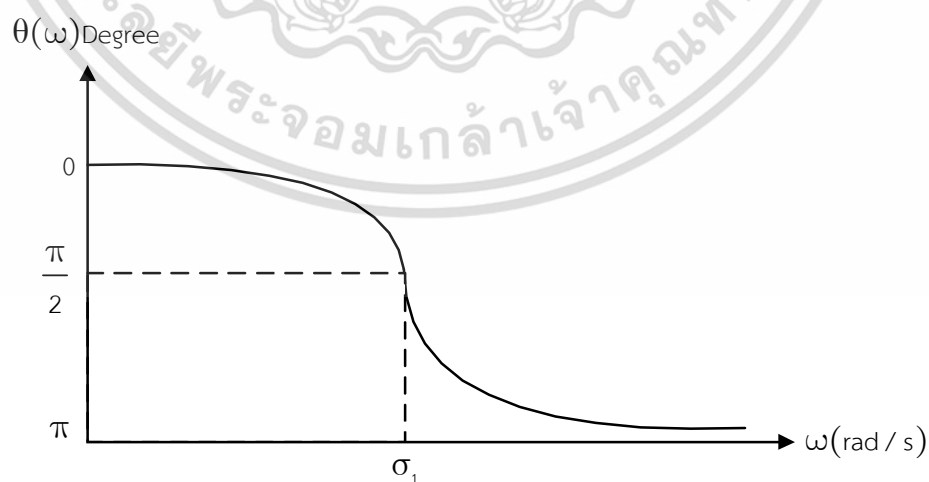
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta(\omega) = -2 \tan^{-1} \left(\frac{\omega}{\sigma_1} \right) \quad (2.7)$$

จากสมการที่ (2.7) จะพบว่า การเลื่อนเฟสของวงจรกรองผ่านทุกความถี่เป็นฟังก์ชันของความถี่ โดยสามารถแสดงความสัมพันธ์ระหว่างค่าการเลื่อนเฟสกับค่าความถี่ได้ดังภาพที่ 2.7 ค่าการเลื่อนเฟสนี้จะเริ่มต้นที่ 0 องศา ที่ความถี่ 0 Hz และมีค่าลดลงเรื่อยๆ เมื่อความถี่มีค่าสูงขึ้น โดยจะเลื่อนเฟสเท่ากับ -90 องศา ที่ความถี่ $\omega = \sigma_1$ ซึ่งความถี่ค่านี้เรียกว่าความถี่หักมุม (Corner Frequency) ของวงจร (สุรศักดิ์ สังข์แย้ม. 2560 : 15)



ภาพที่ 2.8 กราฟผลตอบสนองทางเฟสแบบนำหน้าของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง



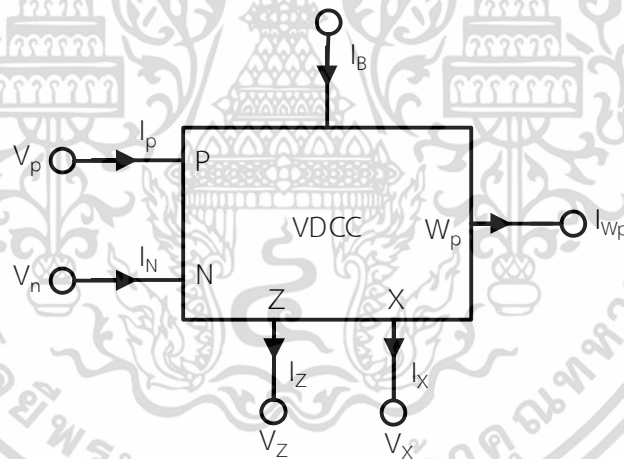
ภาพที่ 2.9 กราฟผลตอบสนองทางเฟสแบบล่าช้าของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 หลักการทั่วไปของวงจรสายพานกระแสผลต่างแรงดัน (VDCC)

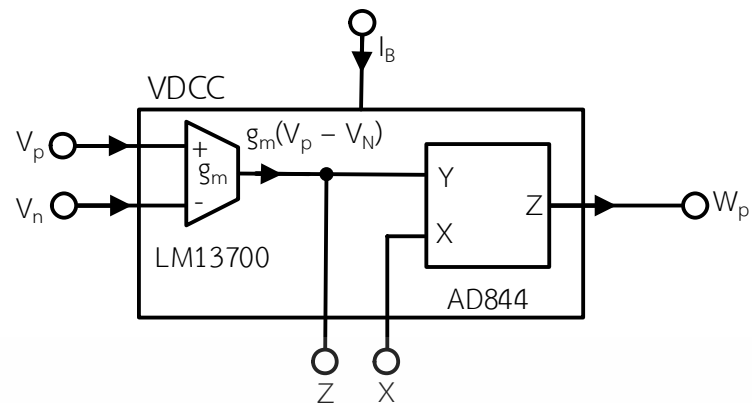
วงจรสายพานกระแสผลต่างแรงดัน (Voltage Differencing Current Conveyors) หรือเรียกว่า VDCC เป็นอุปกรณ์แอกทีฟหลักในการออกแบบวงจรกรองผ่านทุกความถี่ภายในวิทยานิพนธ์ฉบับนี้ มีพื้นฐานการทำงานมาจากวงจรมายายความนำถ่ายโอน (Operational Transconductance Amplifier : OTA) และวงจรสายพานกระแสยุคที่สอง (Second Generation Current Conveyor : CCII) เป็นอุปกรณ์อิเล็กทรอนิกส์โหมดแรงดันและกระแส (เกษิณี สามารถ. 2559 : 14)

อุปกรณ์ VDCC จะประกอบด้วย 5 ขั้ว โดยขั้วแรงดันขาเข้า 2 ขั้วคือ P และ N มีค่าอิมพีแดนซ์สูง ขั้วกระแสขาออก 2 ขั้ว คือ Z, W_p มีค่าอิมพีแดนซ์สูง ขั้วแรงดันขาออก คือขั้ว X มีค่าอิมพีแดนซ์ต่ำ และขั้วกระแสควบคุม คือ I_B จะสามารถควบคุมอัตราขยายความนำได้ด้วยการปรับกระแสจากภายนอก มีสัญลักษณ์โครงสร้างตามภาพที่ 2.10 โครงสร้างที่ประกอบด้วยไอซีที่มีขาทั่วไปตามภาพที่ 2.11 และโครงสร้างภายในของอุปกรณ์ VDCC ตามภาพที่ 2.13 (เกษิณี สามารถ. 2559 : 14)

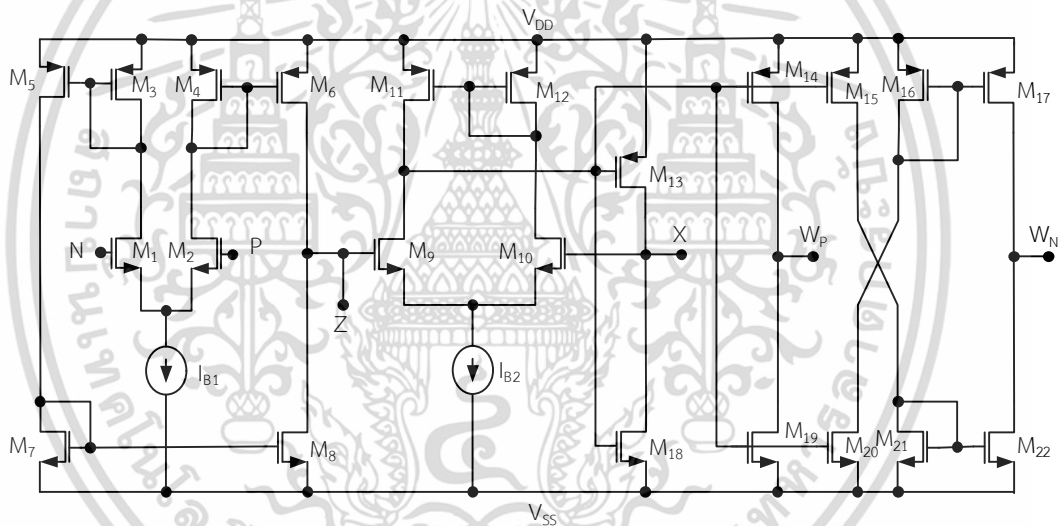


ภาพที่ 2.10 สัญลักษณ์โครงสร้างวงจรสายพานกระแสผลต่างแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.11 สัญลักษณ์โครงสร้างวงจรสายพานกระแสผลต่างแรงดันที่ประกอบด้วยไอซีที่มีในเชิงพาณิชย์



ภาพที่ 2.12 โครงสร้างภายในของวงจรสายพานกระแสผลต่างแรงดัน (เกษิณี สามารถ. 2559 : 14)

วงจรสายพานกระแสผลต่างแรงดัน หรืออุปกรณ์ VDC มีโครงสร้างภายในที่ประกอบด้วยอุปกรณ์มอสทรานซิสเตอร์ คือ PMOS และ NMOS ทรานซิสเตอร์ ประกอบเข้าด้วยกันมีหลายขั้วตามภาพที่ 2.12 โดยความสัมพันธ์ระหว่างกระแสและแรงดันของอุปกรณ์ VDC ดังสมการที่ (2.8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{bmatrix} I_N \\ I_p \\ I_z \\ V_x \\ I_{wp} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_p \\ V_N \\ V_z \\ I_x \end{bmatrix} \quad (2.8)$$

จากสมการ (2.8) มีค่าความนำถ่ายโอน ดังสมการที่ (2.9)

$$g_m = \sqrt{I_B \mu_n C_{ox} \left(\frac{W}{L} \right)} \quad (2.9)$$

μ_n คือ ค่าความคล่องตัวในการเคลื่อนที่ของประจุพาหะ (Mobility of The Carrier for NMOS Transistors)

C_{ox} คือ ค่าความจุไฟฟ้าที่เกิดจาก SiO_2 ระหว่างเกตกับช่องทางเดินกระแสต่อหน่วยพื้นที่ (F / m^2) (Gate-oxide Capacitance/Area)

W คือ ความกว้างของช่องทางเดินกระแส (Effective Chanel Width)

L คือ ความยาวของช่องทางเดินกระแส (Effective Channel Length)

จากสมการที่ (2.9) จะเห็นว่าอุปกรณ์ VDCC สามารถควบคุมแบบอิเล็กทรอนิกส์ได้ โดยควบคุมด้วยการไบอัสกระแส (เกษิณี สามารถ. 2559 : 15)

ในกรณีที่โครงสร้างวงจรสายพานกระแสผลต่างแรงดันที่ประกอบด้วยไอซีที่มีขายทั่วไปดังภาพที่ 2.11 จะมีค่าความนำถ่ายโอน ดังสมการที่ (2.10)

$$g_m = \frac{I_B}{2V_T} \quad (2.10)$$

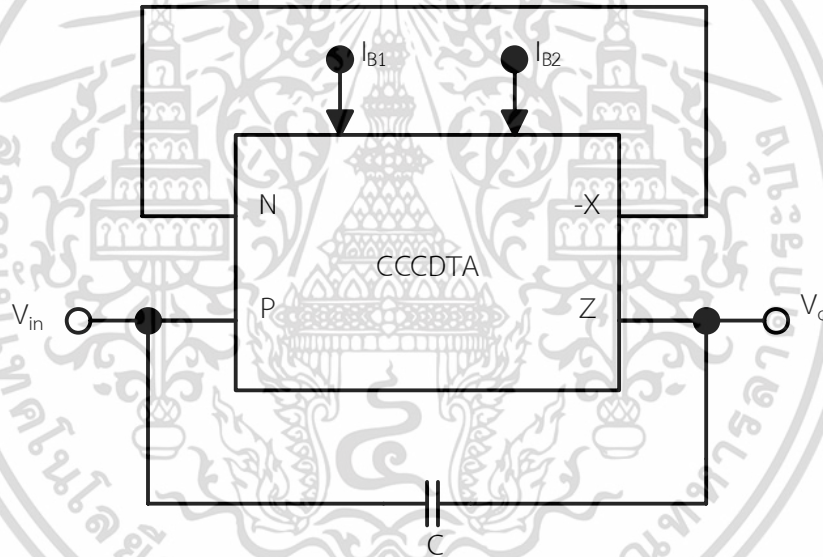
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 งานวิจัยที่เกี่ยวข้อง

หัวข้อนี้จะนำเสนอผลการศึกษางานวิจัยที่เกี่ยวข้องกับวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง โหมดแรงดันที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปในการสังเคราะห์ และออกแบบวงจรดังมีรายละเอียดดังต่อไปนี้

2.4.1 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CCCDTA จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว

Tanaphatsiri, et. al. (2008 : 305-309) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ CCCDTA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 1 ตัว แสดงดังภาพที่ 2.13



ภาพที่ 2.13 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CCCDTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว

จากวงจรในภาพที่ 2.13 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.11)

$$\frac{V_o}{V_{in}} = \frac{sC - 1/R_p}{sC + g_m} \quad (2.11)$$

กำหนดให้ $g_m = 1/R_p$ สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.12)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{sC - g_m}{sC + g_m} \quad (2.12)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.12) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_m}{C} \quad (2.13)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.12) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.14) และ (2.15)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.14)$$

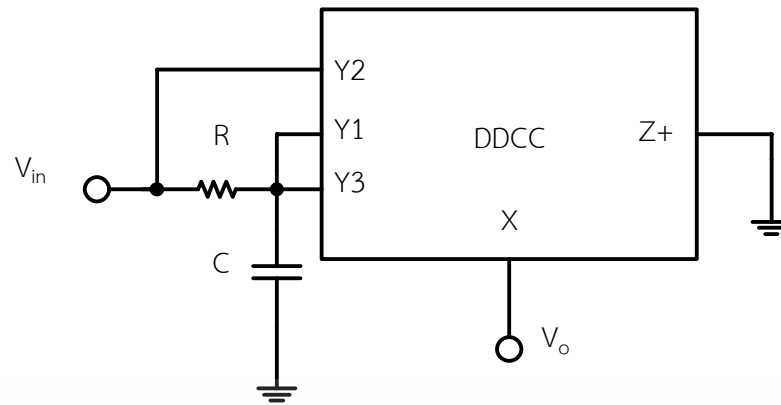
$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (2.15)$$

เมื่อพิจารณาที่สมการที่ (2.14) พบว่าวงจรมีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ ใช้ตัวเก็บประจุซึ่งเป็นอุปกรณ์พาสซีฟ และ CCCDTA ซึ่งเป็นอุปกรณ์แอคทีฟอย่างละ 1 ตัว จากสมการมุมเลื่อนเฟสที่ (2.15) พบว่าสามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์เมื่อ $g_m = \frac{I_b}{2V_T}$ อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ วงจรมีความต้านทานอินพุตและความต้านทานเอาต์พุตจะสูงหรือต่ำขึ้นอยู่กับค่าความต้านทานของตัวเก็บประจุในวงจร วงจรใช้ตัวเก็บประจุแบบลอย ซึ่งไม่เหมาะกับการนำไปพัฒนาเป็นวงจรรวม ในการปรับมุมเลื่อนเฟสต้องการการเมตซิงของค่าตัวอุปกรณ์กับกระแสไบอัส โดยการปรับมุมเลื่อนเฟสจะต้องปรับกระแสไบอัสกับค่าตัวอุปกรณ์ไปพร้อมๆกัน และไม่มีกรีนนิ่งผลการทดลองด้วยการต่อวงจรจริง

2.4.2 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCC จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุและตัวต้านทานอย่างละ 1 ตัว

Horng, et. al. (2006 : 457-466) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ DDCC จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัวแบบต่อลงกราวแสดงดังภาพที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.14 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCC ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวประจุแบบต่อลงกราว 1 ตัว

จากวงจรในภาพที่ 2.14 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.16)

$$\frac{V_o}{V_{in}} = \frac{1 - sCR}{1 + sCR} \quad (2.16)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.16) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{1}{CR} \quad (2.17)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.16) จะได้สมการขนาด และมุมเฟสดังสมการที่ (2.18) และ (2.19)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.18)$$

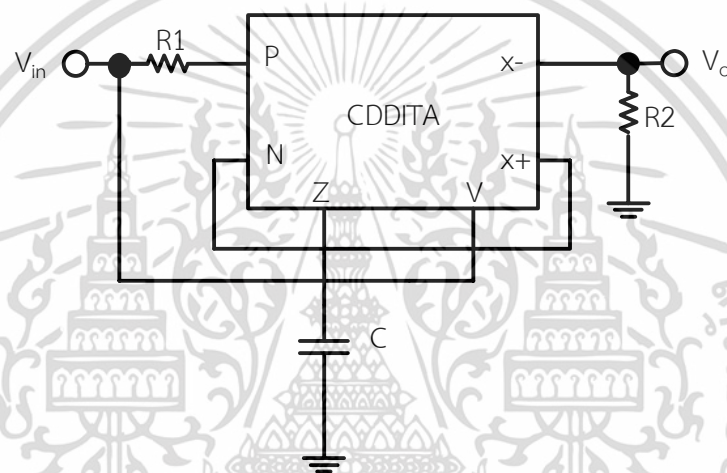
$$\theta = -2 \tan^{-1}(\omega CR) \quad (2.19)$$

เมื่อพิจารณาที่สมการที่ (2.18) พบว่าวงจรนี้มีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรใช้ DDCC เป็นอุปกรณ์แอกทีฟเพียงตัวเดียวต่อร่วมกับตัวต้านทานและตัวเก็บประจุแบบต่อลงกราว ซึ่งเหมาะสำหรับนำไปพัฒนาเป็นวงจรรวม และวงจรมีความต้านทานเอาต์พุตต่ำ วงจรไม่ต้องการการเมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตซึ่งของค่าตัวอุปกรณ์ อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ จากสมการมูมเลี่ยนเฟสที่ (2.19) พบว่าไม่สามารถปรับมุมเลี่ยนเฟสด้วยวิธีทางอิเล็กทรอนิกส์และไม่มีกรยึนย่นผลการทดลองด้วยการต่อวงจจริง

2.4.3 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CDDITA จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว และตัวต้านทาน 2 ตัว

Prasad, et. al. (2015 : 252-256) ได้นำเสนอวงจกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ CDDITA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุ 1 ตัวแบบต่อลงกราวแสดงดังภาพที่ 2.14



ภาพที่ 2.15 วงจกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ CDDITA ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว

$$\frac{1}{R_1} = \frac{1}{R_2} = g_m \quad (2.20)$$

จากวงจรในภาพที่ 2.15 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.21)

$$\frac{V_o}{V_{in}} = \frac{sC - g_m}{sC + g_m} \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการฟังก์ชันถ่ายโอน (2.21) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_m}{C} \quad (2.22)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.21) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.23) และ (2.24)

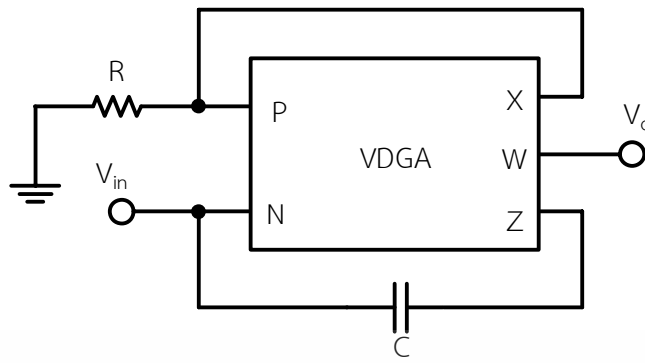
$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.23)$$

$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (2.24)$$

เมื่อพิจารณาที่สมการที่ (2.23) พบว่าวงจรมีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ วงจรใช้ CDDITA เป็นอุปกรณ์แอคทีฟเพียงตัวเดียวต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว ซึ่งเหมาะสำหรับนำไปพัฒนาเป็นวงจรรวมจากสมการมุมเลื่อนเฟสที่ (2.24) พบว่าสามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์ อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ ในการปรับมุมเลื่อนเฟสต้องการการการเมตซิงของค่าตัวอุปกรณ์กับกระแสไบอัส โดยการปรับมุมเลื่อนเฟสจะต้องปรับกระแสไบอัสกับค่าตัวอุปกรณ์ไปพร้อมๆกัน ซึ่งค่าของตัวต้านทานในวงจรส่งผลต่อค่าความต้านทานอินพุตและความต้านทานเอาต์พุตของวงจรและไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

2.4.4 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ VDGA จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว และตัวต้านทาน 1 ตัว

Satansup and Tangsirat. (2015 : 106-109) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ VDGA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัวแสดงดังภาพที่ 2.15



ภาพที่ 2.16 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ VDGA ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัว

จากวงจรในภาพที่ 2.16 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.25)

$$\frac{V_o}{V_{in}} = \frac{g_{mB}}{g_{mC}} \left(\frac{sC - g_{mA}}{sC + g_{mA}} \right) \quad (2.25)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.25) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_{mA}}{C} \quad (2.26)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.25) จะได้สมการขนาด และมุมเฟสดังสมการที่ (2.26) และ (2.27)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.27)$$

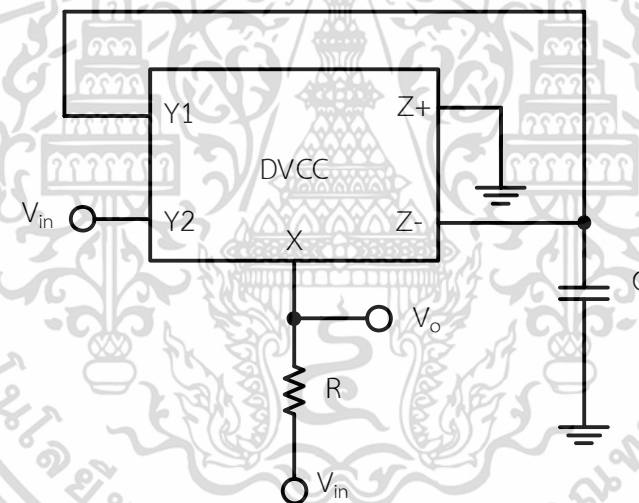
$$\theta = \pi - 2 \tan^{-1} \left(\frac{\omega C}{g_{mA}} \right) \quad (2.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาที่สมการที่ (2.27) พบว่าวงจรนี้มีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ วงจรใช้ VDGA เป็นอุปกรณ์แอกทีฟเพียงตัวเดียวต่อร่วมกับตัวเก็บประจุ 1 ตัว วงจรมีความต้านทานเอาต์พุตต่ำ จากสมการมุมเลื่อนเฟสที่ (2.28) พบว่าสามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์และวงจรไม่ต้องการการเมตซิงของค่าตัวอุปกรณ์ อย่างไรก็ตามพบว่า วงจรมีข้อจำกัด คือ ใช้ตัวเก็บประจุแบบลอย ซึ่งไม่เหมาะกับการนำไปพัฒนาเป็นวงจรรวมและไม่มี การยืนยันผลการทดลองด้วยการต่อวงจรจริง

2.4.5 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DVCC จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุแบบต่อลงกราว 1 ตัว และตัวต้านทาน 1 ตัว

Chen, et. al. (2011 : 401-404) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันสองอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ VDGA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัวแสดงดังภาพที่ 2.16



ภาพที่ 2.17 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DVCC ต่อร่วมกับตัวต้านทาน 1 ตัว และตัวเก็บประจุ 1 ตัว

จากวงจรในภาพที่ 2.17 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.29)

$$\frac{V_o}{V_{in}} = \frac{1 - sCR}{1 + sCR} \quad (2.29)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการฟังก์ชันถ่ายโอนที่ (2.29) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{1}{CR} \quad (2.30)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.29) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.31) และ (2.32)

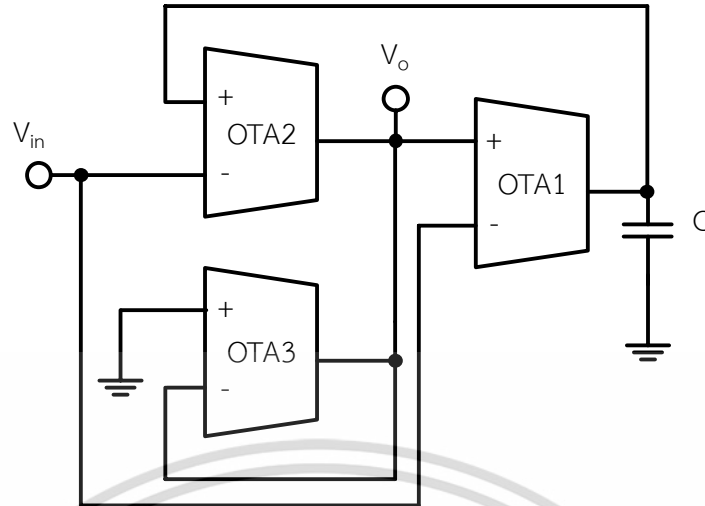
$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.31)$$

$$\theta = -2 \tan^{-1}(\omega CR) \quad (2.32)$$

เมื่อพิจารณาที่สมการที่ (2.31) พบว่าวงจรมีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ วงจรใช้ DVCC เป็นอุปกรณ์แอกทีฟเพียงตัวเดียวต่อร่วมกับตัวเก็บประจุแบบต่อลงกราว ซึ่งเหมาะสำหรับนำไปพัฒนาเป็นวงจรรวม วงจรมีความต้านทานอินพุตสูง และวงจรไม่ต้องการการเมตซิงของค่าตัวอุปกรณ์ อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ จากสมการมุมเลื่อนเฟสที่ (2.32) พบว่าไม่สามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์ และไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

2.4.6 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ OTA จำนวน 3 ตัว ต่อร่วมกับตัวเก็บประจุแบบต่อลงกราว 1 ตัว

Kumngern and Chanwutitum. (2012 : 305-308) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ OTA จำนวน 3 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุแบบต่อลงกราว 1 ตัวแสดงดังภาพที่ 2.17



ภาพที่ 2.18 วงจรกรองผ่านทุกความถี่โดยใช้ OTA 3 ตัวต่อร่วมกับตัวเก็บประจุแบบต่อ
ลงกราว 1 ตัว

จากวงจรในภาพที่ 2.18 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.33)

$$\frac{V_o}{V_{in}} = \frac{g_{m1} - sC}{g_{m1} + sC} \quad (2.33)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.33) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_{m1}}{C} \quad (2.34)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.33) จะได้สมการขนาดและมุมเฟสดังสมการที่ (2.35) และ (2.36)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.35)$$

$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_{m1}} \right) \quad (2.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาที่สมการที่ (2.35) พบว่าวงจรมีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ วงจรใช้ตัวเก็บประจุแบบต่อลงกราว ซึ่งเหมาะสำหรับนำไปพัฒนาเป็นวงจรรวม จากสมการมุมเลื่อนเฟสที่ (2.36) สามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์เมื่อ

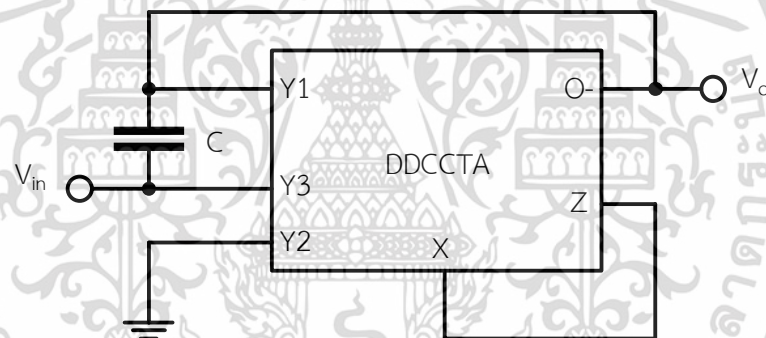
$$g_m = \frac{I_b}{2V_T}$$

วงจรมีความต้านทานอินพุตสูง และวงจรไม่ต้องการการการเมตซิงของค่าตัวอุปกรณ์

อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ ใช้ OTA เป็นอุปกรณ์แอกทีฟมากกว่า 1 ตัว และไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

2.4.7 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCCTA จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว

Kumngern, et. al. (2013 : 1-4) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ DDCCTA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 1 ตัวแสดงดังภาพที่ 2.18



ภาพที่ 2.19 วงจรกรองผ่านทุกความถี่โหมดแรงดันโดยใช้ DDCCTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว

จากวงจรในภาพที่ 2.19 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.37)

$$\frac{V_o}{V_{in}} = \frac{sC - g_m}{sC + g_m} \quad (2.37)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.37) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_m}{C} \quad (2.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการฟังก์ชันถ่ายโอนที่ (2.37) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.39) และ (2.40)

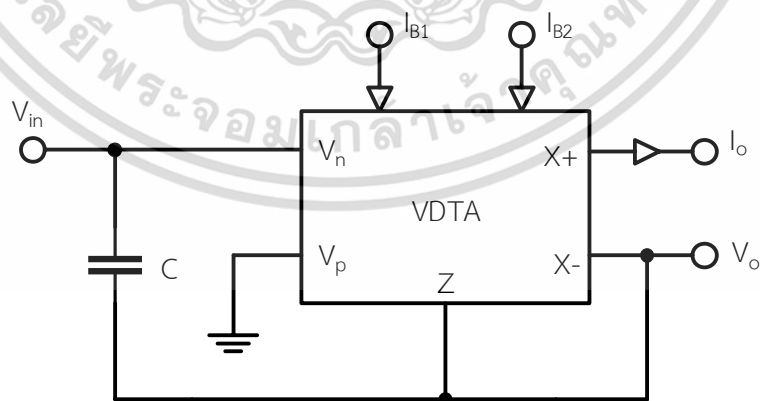
$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.39)$$

$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (2.40)$$

เมื่อพิจารณาที่สมการที่ (2.39) พบว่าวงจรนี้มีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่น่าเสนอ คือ วงจรใช้ DDCCTA เป็นอุปกรณ์แอคทีฟเพียงตัวเดียวต่อร่วมกับตัวเก็บประจุแบบต่อลงกราว 1 ตัว จากสมการมุมเลื่อนเฟสที่ (2.40) สามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์ และวงจรไม่ต้องการการเมตซิงของค่าตัวอุปกรณ์ อย่างไรก็ตามพบว่าวงจรมีข้อจำกัดคือ วงจรมีความต้านทานอินพุตและเอาต์พุตขึ้นอยู่กับค่าความต้านทานของตัวเก็บประจุ วงจรใช้ตัวเก็บประจุแบบลอย ซึ่งไม่เหมาะกับการนำไปพัฒนาเป็นวงจรรวม และไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

2.4.8 วงจรกรองผ่านทุกความถี่โหมตแรงดันโดยใช้ VDTA จำนวน 1 ตัว ต่อร่วมกับตัวเก็บประจุ 1 ตัว

Maneevan, et. al. (2014 : 40-46) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมตแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ VDTA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 1 ตัวแสดงดังภาพที่ 2.19



ภาพที่ 2.20 วงจรกรองผ่านทุกความถี่โหมตแรงดันโดยใช้ VDTA ต่อร่วมกับตัวเก็บประจุ 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{sC - g_{m1}}{sC + g_{m2}} \quad (2.41)$$

กำหนดให้ $g_{m1} = g_{m2}$ จากวงจรในภาพที่ 2.20 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.42)

$$\frac{V_o}{V_{in}} = \frac{sC - g_m}{sC + g_m} \quad (2.42)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.42) จะได้ความถี่ธรรมชาติดังนี้

$$\omega_0 = \frac{g_m}{C} \quad (2.43)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.42) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.44) และ (2.45)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.44)$$

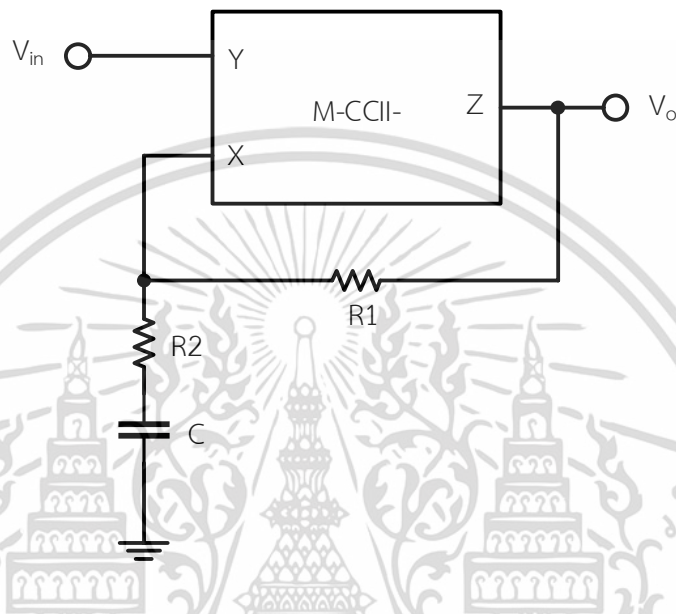
$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (2.45)$$

เมื่อพิจารณาที่สมการที่ (2.44) พบว่าวงจรนี้มีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่น่าเสนอ คือ วงจรใช้ VDTA เป็นอุปกรณ์แอกทีฟเพียงตัวเดียวต่อร่วมกับตัวเก็บประจุ 1 ตัว จากสมการมุมเลื่อนเฟสที่ (2.45) สามารถปรับมุมเลื่อนเฟสด้วยวิธีทางอิเล็กทรอนิกส์ วงจรมีความต้านทานเอาต์พุตสูง อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ วงจรใช้ตัวเก็บประจุแบบลอย ซึ่งไม่เหมาะกับการนำไปพัฒนาเป็นวงจรรวม มีขั้วไบอัสกระแส 2 ขั้ว ในการปรับมุมเลื่อนเฟสวงจรต้องการการเมตชิงกระแสไบแอส 2 ขั้ว ต้องมีค่าเท่ากัน และไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.9 วงจรกรองผ่านทุกความถี่โหมตแรงดันโดยใช้ M-CCII- จำนวน 1 ตัว ต่อร่วมกับ ตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว

Metin and Cicekoglu. (2006 : 242-244) ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมตแรงดันหนึ่งอินพุต-หนึ่งเอาต์พุตโดยใช้อุปกรณ์ M-CCII- จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัวแสดงดังภาพที่ 2.21



ภาพที่ 2.21 วงจรกรองผ่านทุกความถี่โหมตแรงดันโดยใช้ M-CCII- ต่อร่วมกับตัวตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว

$$\frac{V_o}{V_{in}} = \frac{1 - sC(R_1 - R_2)}{1 + sCR_2} \quad (2.46)$$

กำหนดให้ $R_1 = 2R_2$ จากวงจรในภาพที่ 2.21 สามารถเขียนสมการฟังก์ชันถ่ายโอนได้ดังสมการที่ (2.47)

$$\frac{V_o}{V_{in}} = \frac{1 - sCR}{1 + sCR} \quad (2.47)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.47) จะได้ความถี่ธรรมชาติดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \frac{1}{CR} \quad (2.48)$$

จากสมการฟังก์ชันถ่ายโอนที่ (2.47) จะได้สมการขนาด และมุมเลื่อนเฟสดังสมการที่ (2.49) และ (2.50)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (2.49)$$

$$\theta = -2 \tan^{-1}(\omega CR) \quad (2.50)$$

เมื่อพิจารณาที่สมการที่ (2.49) พบว่าวงจรนี้มีอัตราขยายเท่ากับหนึ่ง จุดเด่นของวงจรกรองผ่านทุกความถี่ที่นำเสนอ คือ วงจรใช้ M-CCII- เป็นอุปกรณ์แอกทีฟเพียงตัวเดียวต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว ซึ่งเหมาะสำหรับนำไปพัฒนาเป็นวงจรรวมวงจรมีความต้านทานอินพุตสูง อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ จากสมการมุมเลื่อนเฟสที่ (2.50) พบว่าไม่สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรต้องการการเมตซิงของค่าตัวอุปกรณ์พาสซีฟ และไม่มีการยืนยันผลการทดลองด้วยการต่อวงจรจริง

บทที่ 3

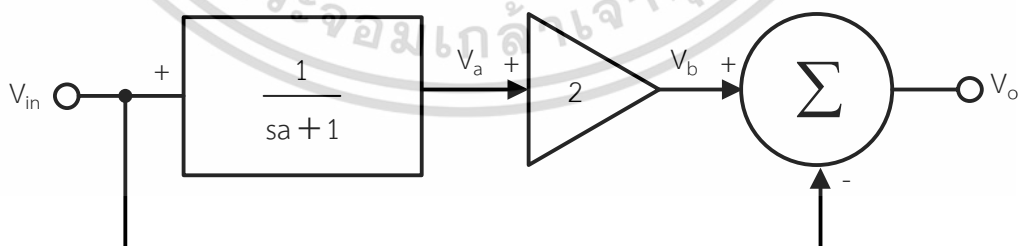
วิธีดำเนินการวิจัย

จากที่ได้กล่าวถึงทฤษฎีและงานวิจัยที่เกี่ยวข้องไปแล้ว ในบทนี้จะกล่าวถึงการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันแบบหนึ่งอินพุต-หนึ่งเอาต์พุต สามารถควบคุมความถี่ธรรมชาติ และมุมเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้ VDCC เป็นอุปกรณ์แอกทีฟ ผู้วิจัยได้ดำเนินการตามขั้นตอนดังต่อไปนี้

- 3.1 การสังเคราะห์วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC
- 3.2 การวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่กรณีอุดมคติ
- 3.3 การวิเคราะห์ผลกระทบจากความไม่เป็นอุดมคติของ VDCC ที่มีต่อวงจรกรองผ่านทุกความถี่
- 3.4 การออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC

3.1 การสังเคราะห์วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโดยใช้ VDCC

การสังเคราะห์วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันแบบหนึ่งอินพุต-หนึ่งเอาต์พุต ประกอบด้วยวงจร 3 วงจร ได้แก่ วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย 1 ตัว วงจรขยายกระแสสองเท่า และวงจรผลต่างแรงดัน โดยวงจรขยายกระแส 2 เท่าป้อนสัญญาณรวมกับสัญญาณอินพุต เพื่อให้ได้วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน จากกรอบแนวคิดที่แสดงในภาพที่ 1.1 นำมาสร้างเป็นวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันที่สามารถควบคุมมุมเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ มีรายละเอียดการหาสมการเอาต์พุตดังนี้



ภาพที่ 3.1 บล็อกไดอะแกรมในการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน

จากภาพที่ 3.1 กรอบแนวคิดในการสังเคราะห์และออกแบบ สามารถนำมาวิเคราะห์หาสมการคุณสมบัติของวงจรกรองผ่านทุกความถี่โหมดแรงดันได้ดังต่อไปนี้
เมื่อพิจารณาที่จุด V_o จะได้สมการคุณสมบัติดังสมการที่ (3.1)

$$V_o = V_b - V_{in} \quad (3.1)$$

เมื่อพิจารณาที่จุด V_b จะได้ดังสมการที่ (3.2)

$$V_b = 2V_a \quad (3.2)$$

เมื่อพิจารณาที่จุด V_a จะได้ดังสมการที่ (3.3)

$$V_a = V_{in} \left(\frac{1}{sa + 1} \right) \quad (3.3)$$

จากนั้นแทนค่าสมการที่ (3.3) ในสมการที่ (3.2) จะได้ดังสมการที่ (3.5)

$$V_b = 2V_{in} \left(\frac{1}{sa + 1} \right) \quad (3.5)$$

แทนค่าสมการที่ (3.5) ในสมการที่ (3.1) จะได้ดังสมการที่ (3.6)

$$V_o = 2V_{in} \left(\frac{1}{sa + 1} \right) - V_{in} \quad (3.6)$$

จัดรูปสมการที่ (3.6) ใหม่เพื่อหา V_o โดยนำ $sa + 1$ คูณตลอดทั้งสมการและดึงตัวร่วม V_{in} จะได้ดังสมการที่ (3.7)

$$(sa + 1)V_o = V_{in} [2 - (sa + 1)] \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปสมการที่ (3.7) ใหม่เพื่อหาสมการ V_o จะได้ดังสมการที่ (3.8)

$$V_o = V_{in} \left(\frac{1 - sa}{1 + sa} \right) \quad (3.8)$$

สมการที่ (3.8) เป็นสมการแรงดันเอาต์พุตของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันแบบหนึ่งอินพุต-หนึ่งเอาต์พุต จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่ดังสมการที่ (3.9)

$$\frac{V_o}{V_{in}} = \frac{1 - sa}{1 + sa} \quad (3.9)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.9) ได้มุมเฟสและอัตราขยาย ดังสมการที่ (3.10) และ (3.11) ตามลำดับ

$$\theta = -2 \tan^{-1}(\omega a) \quad (3.10)$$

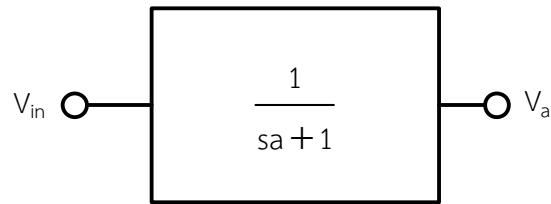
$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (3.11)$$

และได้สมการความถี่ธรรมชาติ ดังสมการที่ (3.12)

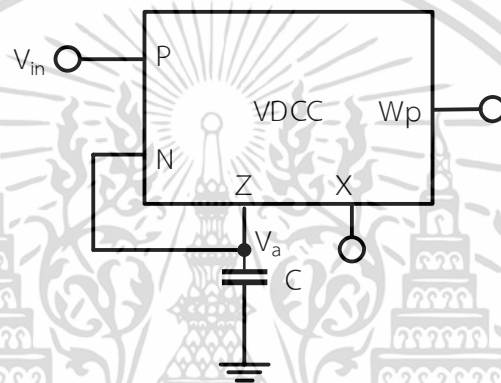
$$\omega_o = \frac{1}{a} \quad (3.12)$$

จากการสังเคราะห์วงจรอินทิเกรเตอร์ในภาพที่ 3.1 ประกอบด้วยวงจร 3 วงจร ได้แก่ วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย 1 ตัว วงจรขยายกระแสสองเท่า และวงจรผลต่างแรงดัน โดยวงจรขยายกระแส 2 เท่าป้อนสัญญาณรวมกับสัญญาณอินพุต จะได้วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน สามารถสังเคราะห์วงจรกรองผ่านทุกความถี่โดยใช้อุปกรณ์ VDCC เป็นอุปกรณ์แอกทีฟต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์ จำนวน 1 ตัว และตัวต้านทาน จำนวน 2 ตัว ได้วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันดังภาพที่ 3.3 โดยจะพบว่า ค่าพารามิเตอร์ a ในสมการ

ที่ (3.8) เมื่อออกแบบโดยใช้อุปกรณ์ VDCC ก็คือ g_m / C ซึ่งสามารถปรับมุมเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์

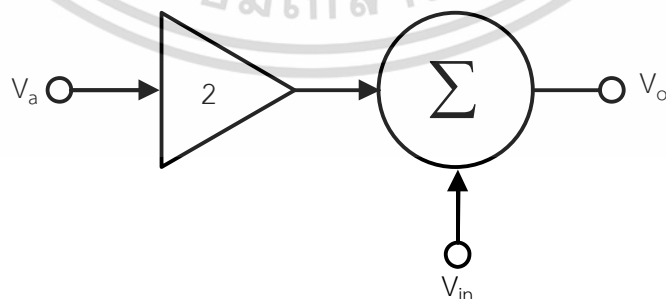


ภาพที่ 3.2 อินทิเกรเตอร์ที่ไม่มีการสูญเสีย



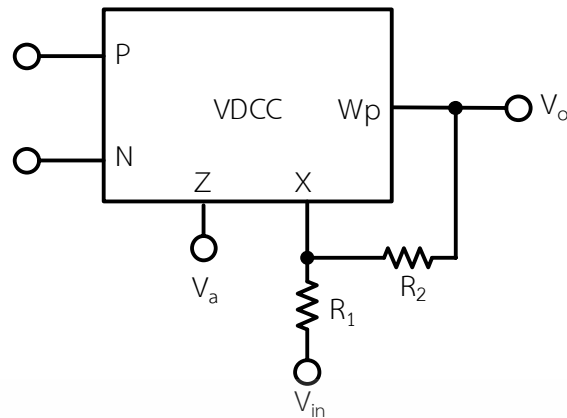
ภาพที่ 3.3 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้ VDCC ตัวร่วมกับตัวเก็บประจุแบบต่อลงกราวด์

$$V_a = V_{in} \left(\frac{g_m}{sC + g_m} \right) \quad (3.13)$$



ภาพที่ 3.4 วงจรขยายกระแสสองเท่า และ วงจรผลต่างแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.5 วงจรขยายกระแสสองเท่า และ วงจรผลต่างแรงดันโดยใช้ V_{DCC} ต่อร่วมกับตัวต้านทาน

$$V_o = \frac{2R_1 V_a + R_2 V_a - \frac{R_2 V_{in}}{2R_1}}{2R_1} \quad (3.14)$$

เพื่อให้อัตราขยายกระแสในภาพที่ 3.5 เป็นสองเท่าจึงกำหนดให้

$$R_2 = 2R_1 \quad (3.15)$$

นำสมการที่ (3.15) แทนในสมการที่ (3.14) จะได้ตั้งสมการที่ (3.16)

$$V_o = 2V_a - V_{in} \quad (3.16)$$

นำสมการที่ (3.13) แทนในสมการที่ (3.16) จะได้สมการแรงดันเอาต์พุตตั้งสมการที่ (3.17)

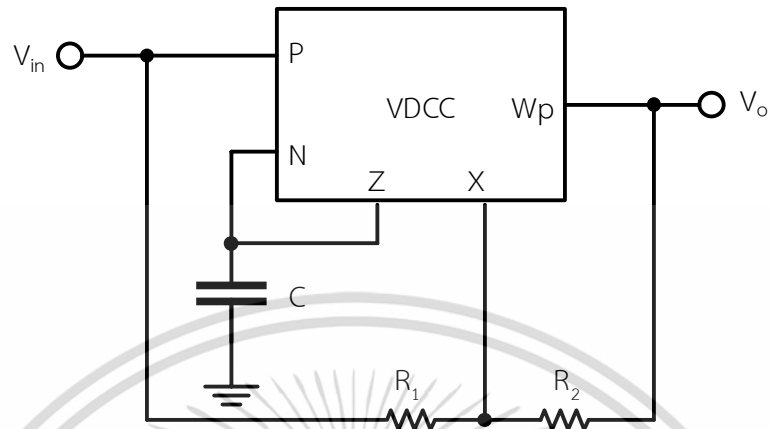
$$V_o = V_{in} \left(\frac{g_m - sC}{g_m + sC} \right) \quad (3.17)$$

จากสมการที่ (3.17) จะได้ฟังก์ชันถ่ายโอนวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันตั้งสมการที่ (3.18)

$$\frac{V_o}{V_{in}} = \frac{g_m - sC}{g_m + sC} \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

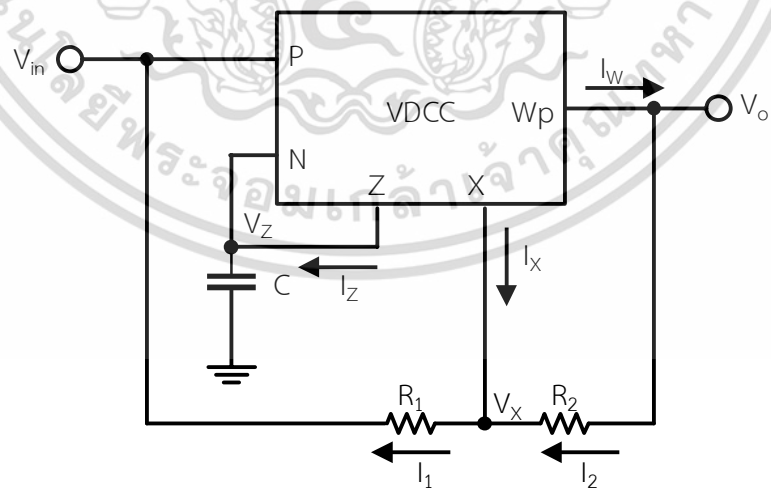
จากสมการที่ (3.18) จะเห็นว่าเมื่อนำวงจรในภาพที่ 3.3 และ 3.5 มารวมกันจะได้เป็นวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันดังภาพที่ 3.6



ภาพที่ 3.6 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันที่ใช้ VDCC

3.2 การวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่กรณีอุดมคติ

การวิเคราะห์วงจรกรองผ่านทุกความถี่จากภาพที่ 3.6 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC สามารถแสดงคุณสมบัติด้วยสมการที่ (3.19) วิเคราะห์หาสมรรถนะของวงจรกรณีทำงานในอุดมคติได้ดังต่อไปนี้



ภาพที่ 3.7 วงจรในการวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่ในอุดมคติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{bmatrix} I_N \\ I_P \\ I_Z \\ V_X \\ I_{Wp} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_P \\ V_N \\ V_Z \\ I_X \end{bmatrix} \quad (3.19)$$

จากวงจรในภาพที่ 3.7 วิเคราะห์ที่โหนด V_X หรือ แรงดันเอาต์พุตที่ขั้ว X ของ VDCC เมื่อพิจารณาจะได้

$$I_{R1} = I_{R2} + I_X \quad (3.20)$$

จากสมการที่ (3.20) สามารถเขียนสมการใหม่ได้ดังสมการที่ (3.21)

$$\frac{V_X - V_{in}}{R_1} = \frac{V_O - V_X}{R_2} + I_X \quad (3.21)$$

จากคุณสมบัติของ VDCC ในสมการที่ (3.19)

$$I_X = I_W \quad (3.22)$$

เมื่อ I_W เป็นกระแสที่ไหลออกจากขั้ว W_p ของ VDCC ดังนั้นจะได้สมการ I_X ดังสมการที่ (3.23)

$$I_X = \frac{V_O - V_X}{R_2} \quad (3.23)$$

นำสมการที่ (3.22) แทนในสมการที่ (3.21)

$$\frac{V_X - V_{in}}{R_1} = \frac{V_O - V_X}{R_2} + I_W \quad (3.34)$$

นำสมการที่ (3.23) แทนในสมการที่ (3.24)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_x - V_{in}}{R_1} = \frac{V_o - V_x}{R_2} + \frac{V_o - V_x}{R_2} \quad (3.35)$$

จัดรูปสมการที่ (3.35) ใหม่ จะได้ตั้งสมการที่ (3.36)

$$\frac{V_x - V_{in}}{R_1} = \frac{2(V_o - V_x)}{R_2} \quad (3.36)$$

นำ R_1 และ R_2 คูณตลอดทั้งสมการ

$$R_2 V_x - R_2 V_{in} = 2R_1 V_o - 2R_1 V_x \quad (3.37)$$

จัดรูปสมการใหม่

$$R_2 V_x + 2R_1 V_x = 2R_1 V_o + R_2 V_{in} \quad (3.38)$$

ดึงตัวร่วม V_x และจัดรูปสมการใหม่

$$V_x = \frac{2R_1 V_o + R_2 V_{in}}{R_2 + 2R_1} \quad (3.39)$$

วิเคราะห์ที่โหนด V_z เมื่อ I_c เป็นกระแสที่ไหลผ่านตัวเก็บประจุ I_N เป็นกระแสที่ไหลออกจากขั้ว N และ I_z เป็นกระแสที่ไหลออกจากขั้ว Z ของ VDCC

$$I_c = I_N + I_z \quad (3.40)$$

เขียนสมการที่ (3.40) แทนค่าสมการด้วยกฎของโอห์มจะได้ตั้งสมการที่ (3.41)

$$sC V_z = g_m V_{in} - g_m V_z \quad (3.41)$$

จัดรูปสมการใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_z = \frac{g_m V_{in}}{sC + g_m} \quad (3.42)$$

จากคุณสมบัติของ VDCC ในสมการที่ (3.19)

$$V_x = V_z \quad (3.43)$$

จากสมการคุณสมบัติของ VDCC ที่ (3.19) แทนค่าในสมการ (3.43) จะได้ตั้งสมการที่ (3.44)

$$V_x = \frac{g_m V_{in}}{sC + g_m} \quad (3.44)$$

นำสมการที่ (3.44) แทนในสมการที่ (3.39)

$$\frac{g_m V_{in}}{sC + g_m} = \frac{2R_1 V_o + R_2 V_{in}}{R_2 + 2R_1} \quad (3.45)$$

นำ $sC + g_m$ และ $R_2 + 2R_1$ คูณตลอดทั้งสมการ

$$g_m V_{in} (R_2 + 2R_1) = 2R_1 V_o (sC + g_m) + R_2 V_{in} (sC + g_m) \quad (3.46)$$

จากสมการที่ (3.46) สามารถจัดรูปสมการใหม่ได้ตั้งสมการที่ (3.47)

$$V_o = \left(\frac{2R_1 g_m - R_2 sC}{2R_1 g_m + 2R_1 sC} \right) V_{in} \quad (3.47)$$

จากสมการที่ (3.47) กำหนดให้

$$R_2 = 2R_1 \quad (3.48)$$

นำสมการที่ (3.48) แทนในสมการที่ (3.47) จะได้สมการแรงดันเอาต์พุตตั้งสมการที่ (3.49)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \left(\frac{g_m - sC}{g_m + sC} \right) V_{in} \quad (3.49)$$

จากสมการที่ (3.53) จะได้ฟังก์ชันถ่ายโอนวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.55)

$$\frac{V_o}{V_{in}} = \frac{g_m - sC}{g_m + sC} \quad (3.50)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.50) จะได้สมการอัตราขยายของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง เมื่อ $s = j\omega$ สามารถเขียนสมการอัตราขยายได้ดังสมการที่ (3.51) และ (3.52)

$$\left| \frac{V_o}{V_{in}} \right| = \frac{\sqrt{g_m^2 + (-\omega C)^2}}{\sqrt{g_m^2 + (\omega C)^2}} \quad (3.51)$$

จากสมการที่ (3.51) พบว่ามีอัตราขยายเท่ากับหนึ่งพบว่ามีอัตราขยายเท่ากับหนึ่งดังสมการที่ (3.52)

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (3.52)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.50) จะได้สมการมุมเฟสและความถี่ธรรมชาติของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.53) และ (3.54)

$$\theta = -2 \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (3.53)$$

$$\omega_0 = \frac{g_m}{C} \quad (3.54)$$

จากสมการมุมเฟสและความถี่ธรรมชาติของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง พบว่าสามารถปรับมุมเฟสและความถี่ธรรมชาติได้จากกระแสไบอัส I_D เมื่อพิจารณาจากไอซีเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM13700 ซึ่งเป็นโครงสร้างของ VDCC ที่มีในเชิงพาณิชย์ ค่าอัตราขยายกระแสของวงจรรวมนำ
 ถ่ายไอออนหรือ g_m เมื่อค่า $g_m = \frac{I_B}{2V_T}$ ดังสมการที่ (3.55) และ (3.56)

$$\theta = -2 \tan^{-1} \left(\frac{2\omega C V_T}{I_B} \right) \quad (3.55)$$

$$\omega_0 = \frac{I_B}{2C V_T} \quad (3.56)$$

3.3 การวิเคราะห์ผลกระทบจากความไม่เป็นอุดมคติของ VDCC ที่มีต่อวงจรรองผ่าน ทุกความถี่

การวิเคราะห์ผลกระทบจากความไม่เป็นอุดมคติของ VDCC ที่มีต่อวงจรรองผ่านทุกความถี่
 มีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรรวมเป็นไปได้ 2 กรณี คือ ผลกระทบที่เกิดจากความ
 ผิดพลาดของอัตราส่วนการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุต และผลกระทบที่เกิด
 จากอุปกรณ์แฝงในตัว VDCC สามารถอธิบายได้ดังนี้

3.3.1 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแส จากอินพุตไปยังเอาต์พุตของ VDCC

เมื่อวิเคราะห์โครงสร้างภายในของ VDCC ในกรณีที่ใช้ในวงจรมีคุณสมบัติไม่เป็นไปตามอุดม
 คติสามารถแสดงคุณสมบัติของ VDCC ได้ดังนี้

$$\begin{bmatrix} I_N \\ I_P \\ I_Z \\ V_X \\ I_{WP} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \\ 0 & 0 & 0 & \alpha \end{bmatrix} \begin{bmatrix} V_P \\ V_N \\ V_Z \\ I_X \end{bmatrix} \quad (3.57)$$

จากสมการที่ (3.57) เมื่อ β คือ ค่าความผิดพลาดในการส่งผ่านแรงดัน (Voltage Tracking Error) จากขั้ว X ไปยังขั้ว Z และ α คือ ค่าความผิดพลาดในการส่งผ่านกระแส (Current Tracking Error) จากขั้ว X ไปยังขั้ว Z และ α คือ ค่าความผิดพลาดในการส่งผ่านกระแส (Current Tracking Error) จากขั้ว X ไปยังขั้ว Z และ α คือ ค่าความผิดพลาดในการส่งผ่านกระแส (Current Tracking Error) จากขั้ว X ไปยังขั้ว Z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Error) จากขั้ว X ไปยังขั้ว W_p เมื่อพิจารณาผลของความไม่เป็นไปตามอุดมคติของวงจร VDCC สามารถวิเคราะห์ได้ดังต่อไปนี้

จากวงจรในภาพที่ 3.5 เริ่มวิเคราะห์ที่โหนด V_x หรือแรงดันเอาต์พุตที่ขั้ว X ของ VDCC เมื่อพิจารณาจะได้

$$I_{R1} = I_{R2} + I_x \quad (3.58)$$

จากกฎของโอห์มสามารถเขียนสมการที่ (3.58) ใหม่ได้ดังสมการที่ (3.59)

$$\frac{V_x - V_{in}}{R_1} = \frac{V_o - V_x}{R_2} + I_x \quad (3.59)$$

จากคุณสมบัติของ VDCC ในสมการที่ (3.57)

$$I_x = \frac{I_w}{\alpha} = \frac{V_o - V_x}{\alpha R_2} \quad (3.60)$$

ดังนั้นจะได้สมการ I_x ดังสมการที่ (3.61)

$$I_x = \frac{V_o - V_x}{\alpha R_2} \quad (3.61)$$

นำสมการที่ (3.61) แทนในสมการที่ (3.59)

$$\frac{V_x - V_{in}}{R_1} = \frac{V_o - V_x}{R_2} + \frac{V_o - V_x}{\alpha R_2} \quad (3.62)$$

นำ R_1 และ R_2 คูณตลอดทั้งสมการ

$$V_x (2R_2^2 + \alpha R_1 R_2 + R_1 R_2) = V_o (\alpha R_1 R_2 + R_1 R_2) + 2R_2^2 V_{in} \quad (3.63)$$

จัดรูปสมการที่ (3.63) ใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_x = \frac{V_o (\alpha R_1 R_2 + R_1 R_2) + 2R_2^2 V_{in}}{2R_2^2 + \alpha R_1 R_2 + R_1 R_2} \quad (3.64)$$

วิเคราะห์ที่โหนด V_z เมื่อ I_c เป็นกระแสที่ไหลผ่านตัวเก็บประจุ I_N เป็นกระแสที่ไหลออกจากขั้ว N และ I_z เป็นกระแสที่ไหลออกจากขั้ว Z ของ VDCC

$$I_c = I_N + I_z \quad (3.65)$$

เขียนสมการที่ (3.65) แทนค่าสมการด้วยกฎของโอห์มจะได้ตั้งสมการที่ (3.66)

$$V_z = \frac{g_m V_{in}}{sC + g_m} \quad (3.66)$$

จากสมการคุณสมบัติของ VDCC ในสมการที่ (3.57)

$$V_x = \frac{\beta g_m V_{in}}{sC + g_m} \quad (3.67)$$

นำสมการที่ (3.67) แทนในสมการที่ (3.64)

$$\frac{\beta g_m V_{in}}{sC + g_m} = \frac{V_o (\alpha R_1 R_2 + R_1 R_2) + 2R_2^2 V_{in}}{2R_2^2 + \alpha R_1 R_2 + R_1 R_2} \quad (3.68)$$

นำ $sC + g_m$ และ $2R_2^2 + \alpha R_1 R_2 + R_1 R_2$ คูณตลาดทั้งสมการ

$$(\beta g_m V_{in})(2R_2^2 + \alpha R_1 R_2 + R_1 R_2) - 2R_2^2 V_{in} (sC + g_m) = V_o (\alpha R_1 R_2 + R_1 R_2) (sC + g_m) \quad (3.69)$$

จัดรูปสมการใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{in} \left[g_m (2R_2^2 \beta - 2R_2^2 + R_1 R_2 \alpha \beta + R_1 R_2 \beta) - 2R_2^2 sC \right] = V_o (\alpha R_1 R_2 + R_1 R_2) (sC + g_m) \quad (3.69)$$

จัดสมการที่ (3.69) ให้อยู่ในรูปสมการแรงดันเอาต์พุต

$$V_o = \left[\frac{(2R_2^2 \beta - 2R_2^2 + R_1 R_2 \alpha \beta + R_1 R_2 \beta) g_m - 2R_2^2 sC}{(\alpha R_1 R_2 + R_1 R_2) (g_m + sC)} \right] V_{in} \quad (3.70)$$

จากสมการที่ (3.70) กำหนดให้

$$R_2 = 2R_1 \quad (3.71)$$

นำสมการที่ (3.71) แทนในสมการที่ (3.70) จะได้สมการแรงดันเอาต์พุตดังสมการที่ (3.72)

$$V_o = \left[\frac{(2R_1^2 \alpha \beta + 6R_1^2 \beta - 4R_1^2) g_m - 4R_1^2 sC}{(\alpha 2R_1^2 + 2R_1^2) (g_m + sC)} \right] V_{in} \quad (3.72)$$

จากสมการที่ (3.72) จะได้ฟังก์ชันถ่ายโอนวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.73)

$$\frac{V_o}{V_{in}} = \frac{(2R_1^2 \alpha \beta + 6R_1^2 \beta - 4R_1^2) g_m - 4R_1^2 sC}{(\alpha 2R_1^2 + 2R_1^2) (g_m + sC)} \quad (3.73)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.73) จะได้สมการอัตราขยายของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง เมื่อ $s = j\omega$ พบว่ามีอัตราขยายเท่ากับหนึ่ง ดังสมการที่ (3.74)

$$\left| \frac{V_o}{V_{in}} \right| = \frac{\sqrt{[(2R_1^2 \alpha \beta + 6R_1^2 \beta - 4R_1^2) g_m]^2 + (-4R_1^2 \omega C)^2}}{\sqrt{[(\alpha 2R_1^2 + 2R_1^2) g_m]^2 + [(\alpha 2R_1^2 + 2R_1^2) \omega C]^2}} \quad (3.74)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการฟังก์ชันถ่ายโอนที่ (3.73) จะได้สมการมุมเฟสและความถี่ธรรมชาติของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.75) และ (3.76)

$$\theta = \tan^{-1} \left[\frac{-4R_1^2 \omega C}{(2R_1^2 \alpha \beta + 6R_1^2 \beta - 4R_1^2) g_m} \right] - \tan^{-1} \left(\frac{\omega C}{g_m} \right) \quad (3.75)$$

$$\omega_0 = \frac{g_m}{C} \quad (3.76)$$

จากสมการมุมเฟสและความถี่ธรรมชาติของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง พบว่าสามารถปรับมุมเฟสและความถี่ธรรมชาติได้จากกระแสไบอัส I_B เมื่อค่า $g_m = \frac{I_B}{2V_T}$ ดังสมการที่ (3.77) และ (3.78)

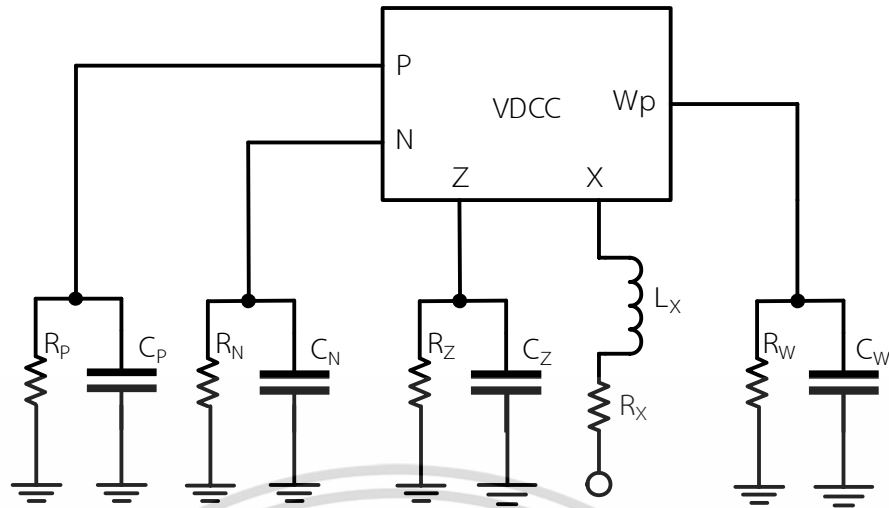
$$\theta = \tan^{-1} \left[\frac{-8R_1^2 \omega C V_T}{(2R_1^2 \alpha \beta + 6R_1^2 \beta - 4R_1^2) I_B} \right] - \tan^{-1} \left(\frac{2\omega C V_T}{I_B} \right) \quad (3.77)$$

$$\omega_0 = \frac{I_B}{2C V_T} \quad (3.78)$$

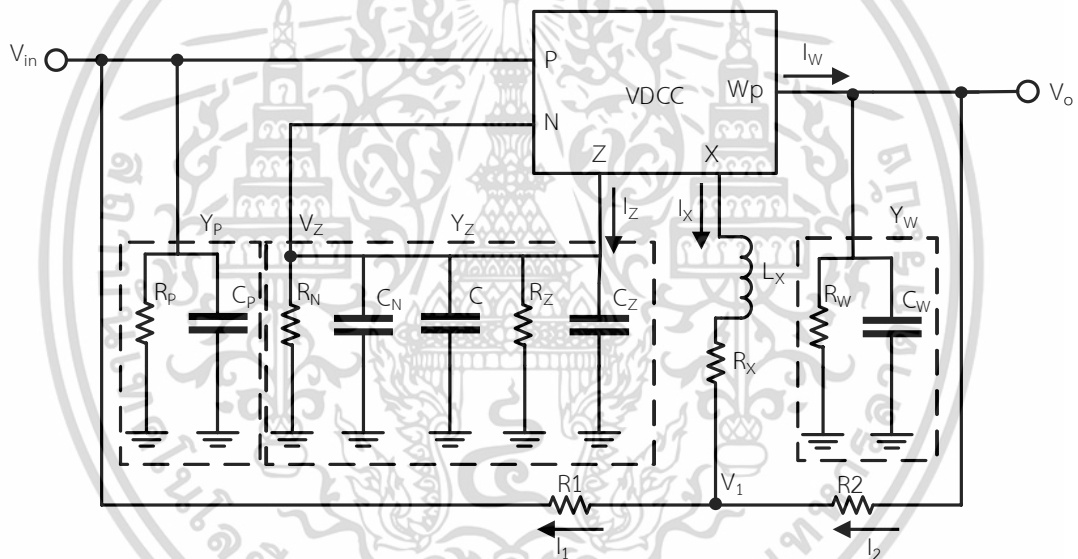
เมื่อพิจารณาฟังก์ชันถ่ายโอนวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน พบว่าตัวแปรความผิดพลาด β และ α ที่เพิ่มเข้ามาในสมการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตของ VDCC ส่งผลกระทบต่อค่าความผิดพลาดในการส่งผ่านแรงดันและกระแสภายในวงจรของ VDCC ขณะทำงานให้เบี่ยงเบนไปจากอุดมคติ

3.3.2 การวิเคราะห์ผลกระทบเนื่องจากความต้านทานและความจุแฝงของ VDCC

นอกจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตแล้วผลกระทบอีกอย่างหนึ่งที่มีผลต่อวงจรที่ออกแบบ คือ ความต้านทานและค่าความจุแฝงภายในวงจรของ VDCC ซึ่งส่งผลกระทบต่อสมรรถนะของวงจรกรองผ่านทุกความถี่ สามารถวิเคราะห์หาค่าความต้านทานและค่าความจุแฝงที่เกิดขึ้นที่ขั้วต่างๆได้ ดังนี้



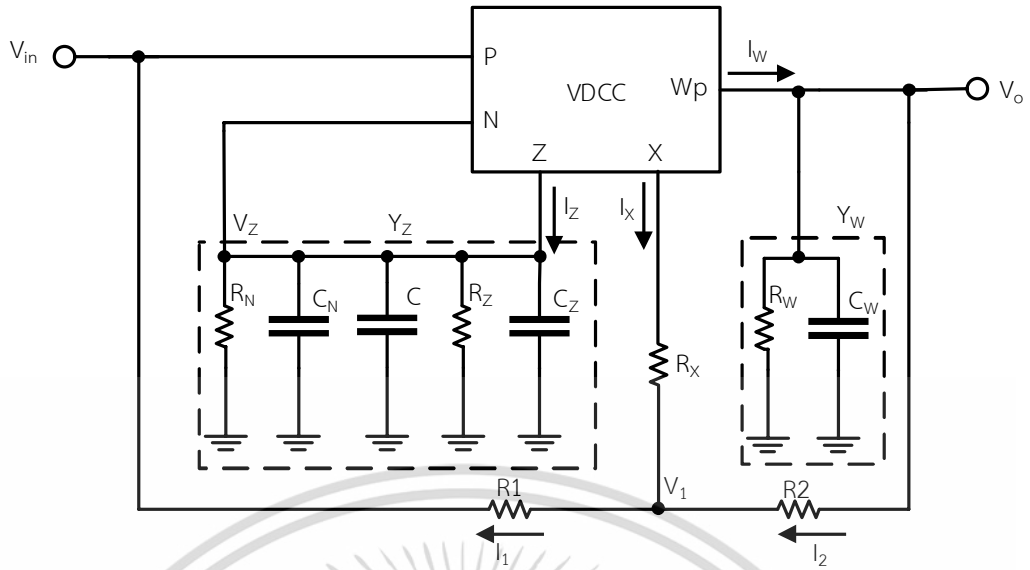
ภาพที่ 3.8 วงจรเทียบเคียงของ VDCC เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง



ภาพที่ 3.9 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

จากวงจรในภาพที่ 3.9 จากคุณสมบัติของ VDCC ค่าของ L_x มีค่าน้อยมาก และ ถ้านำวงจรกรองผ่านทุกความถี่ไปต่อใช้งานกับอุปกรณ์ที่มีเอาต์พุตอิมพีแดนซ์ต่ำ ดังนั้น Y_p จะส่งผลต่อวงจรน้อยมากเขียนเป็นวงจรใหม่ได้ดังภาพที่ 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.10 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งเมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝงต่อใช้งานกับอุปกรณ์อื่นๆ

เมื่อพิจารณาถึงผลกระทบของตัวต้านทานและตัวเก็บประจุแฝงในตัว VDCC สามารถวิเคราะห์ได้จากภาพที่ 3.10 โดย

$$Y_z = sC^* + G^* \tag{3.79}$$

เมื่อ

$$C^* = C_N + C_Z + C \tag{3.80}$$

$$G^* = G_N + G_Z \tag{3.81}$$

และ

$$Y_w = sC_w + G_w \tag{3.82}$$

จากวงจรในภาพที่ 3.10 วิเคราะห์ที่โหนด V_1 หรือแรงดันเอาต์พุตที่ขั้ว X ของ VDCC เมื่อพิจารณาจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{R1} = I_{R2} + I_x \quad (3.83)$$

กำหนดให้ $R_1 = R$ และ $R_2 = 2R$

$$\frac{V_1 - V_{in}}{R} = \frac{V_o - V_1}{2R} + I_x \quad (3.84)$$

นำ R และ $2R$ คูณตลอดทั้งสมการ และจัดรูปสมการใหม่

$$2RI_x + 2V_{in} + V_o = 3V_1 \quad (3.85)$$

วิเคราะห์ที่โหนด V_o

$$I_w = I_{Y_w} + I_{R_2} \quad (3.86)$$

$$I_w = Y_w V_o + \frac{V_o - V_1}{2R} \quad (3.87)$$

จากคุณสมบัติของ VDCS ในสมการที่ (3.19)

$$I_w = I_x \quad (3.88)$$

นำสมการที่ (3.88) แทนในสมการที่ (3.87)

$$I_x = Y_w V_o + \frac{V_o - V_1}{2R} \quad (3.89)$$

นำ $2R$ คูณตลอดทั้งสมการ และจัดรูปสมการใหม่

$$2RI_x = V_o (2RY_w + 1) - V_1 \quad (3.90)$$

วิเคราะห์กระแส I_x จากวงจรในภาพที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_x = \frac{V_x - V_1}{R_x} \quad (3.91)$$

นำสมการที่ (3.91) แทนในสมการที่ (3.90)

$$2R \left(\frac{V_x - V_1}{R_x} \right) + 2V_{in} + V_o = 3V_1 \quad (3.92)$$

นำ R_x คูณตลอดทั้งสมการ และ จัดรูปสมการ

$$2RV_x + 2R_x V_{in} + R_x V_o = V_1 (3R_x + 2R) \quad (3.93)$$

จัดรูปสมการใหม่

$$V_1 = \frac{2RV_x + 2R_x V_{in} + R_x V_o}{3R_x + 2R} \quad (3.94)$$

นำสมการที่ (3.94) แทนในสมการที่ (3.93)

$$2R \left(\frac{V_x - V_1}{R_x} \right) = V_o (2RY_w + 1) - V_1 \quad (3.95)$$

นำ R_x คูณตลอดทั้งสมการ

$$2RV_x - (2RY_w + 1)R_x V_o = V_1 (2R - R_x) \quad (3.96)$$

จัดรูปสมการใหม่

$$V_1 = \frac{2RV_x - (2RY_w + 1)R_x V_o}{2R - R_x} \quad (3.97)$$

นำสมการที่ (3.94) เท่ากับ สมการที่ (3.97)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{2RV_x + 2R_x V_{in} + R_x V_o}{3R_x + 2R} = \frac{2RV_x - (2RY_w + 1)R_x V_o}{2R - R_x} \quad (3.98)$$

นำ $3R_x + 2R$ และ $2R - R_x$ คูณตลอดทั้งสมการ

$$(2RV_x + 2R_x V_{in} + R_x V_o)(2R - R_x) = [2RV_x - (2RY_w + 1)R_x V_o](3R_x + 2R) \quad (3.99)$$

จัดรูปสมการใหม่

$$4RR_x V_{in} + 2RR_x V_o - 2RR_x V_x - 2R_x^2 V_{in} - R_x^2 V_o = 6RR_x V_x - 3R_x^2 V_o (2RY_w + 1) - 2RR_x V_o (2RY_w + 1) \quad (3.100)$$

นำ R_x ทหารทั้งสมการ

$$V_{in}(4R - 2R_x) + V_o[2R - R_x + 3R_x(2RY_w + 1) + 2R(2RY_w + 1)] = 8RV_x \quad (3.101)$$

จัดรูปสมการใหม่

$$V_x = \frac{2(2R - R_x)V_{in} + [(2RY_w + 1)(3R_x + 2R) + 2R - R_x]V_o}{8R} \quad (3.102)$$

วิเคราะห์ที่โหนด V_z

$$V_z = \frac{g_m V_{in}}{Y_z + g_m} = \frac{1}{1 + \frac{Y_z}{g_m}} V_{in} \quad (3.103)$$

จากคุณสมบัติของ VDCC ในสมการที่ (3.19)

$$V_x = V_z \frac{1}{1 + \frac{Y_z}{g_m}} V_{in} \quad (3.104)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำสมการที่ (3.104) แทนในสมการที่ (3.102)

$$\frac{1}{1 + \frac{Y_z}{g_m}} V_{in} = \frac{2(2R - R_x)V_{in} + [(2RY_w + 1)(3R_x + 2R) + 2R - R_x]V_o}{8R} \quad (3.105)$$

นำ $1 + \frac{Y_z}{g_m}$ และ $8R$ คูณตลอดทั้งสมการ

$$\left(1 + \frac{Y_z}{g_m}\right) [(2RY_w + 1)(3R_x + 2R) + 2R - R_x]V_o = \left[8R - 2\left(1 + \frac{Y_z}{g_m}\right)(2R - R_x)\right]V_{in} \quad (3.106)$$

จัดรูปสมการใหม่จะได้สมการแรงดันเอาต์พุตตั้งสมการที่ (3.107)

$$V_o = \frac{\left[4R - \frac{4RY_z}{g_m} + 2R_x - \frac{2R_x Y_z}{g_m}\right]V_{in}}{\left[(2R + 3R_x)(2RY_w + 1) + 2R - R_x\right]\left(1 + \frac{Y_z}{g_m}\right)} \quad (3.107)$$

จากสมการที่ (3.107) จะได้ฟังก์ชันถ่ายโอนวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งตั้งสมการที่ (3.108)

$$\frac{V_o}{V_{in}} = \frac{4R - \frac{4RY_z}{g_m} + 2R_x - \frac{2R_x Y_z}{g_m}}{\left[(2R + 3R_x)(2RY_w + 1) + 2R - R_x\right]\left(1 + \frac{Y_z}{g_m}\right)} \quad (3.108)$$

จากสมการที่ (3.108) เมื่อเทียบสมสัมพันธ์กับฟังก์ชันถ่ายโอนวงจรรองความถี่ต่ำผ่านลำดับที่หนึ่ง เทอม $2RY_w + 1$ ของสมการที่ (3.108) จะเป็นเทอมของโพล (Pole) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P = \frac{1}{2RY_w + 1} \quad (3.109)$$

นำสมการที่ (3.82) แทนในสมการที่ (3.109) จะได้

$$P = \frac{1}{2R_s C_w + 2RG_w + 1} \quad (3.110)$$

เมื่อ $G_w = \frac{1}{R_w}$ จะได้

$$P = \frac{1}{2R_s C_w + \frac{2R + R_w}{R_w}} \quad (3.111)$$

นำ $2RC_w$ หารทั้งเศษ และ ส่วน เพื่อให้เทอม s ไม่มีสัมประสิทธิ์ตัวคูณ จะได้

$$P = \frac{1}{2RC_w \left(s + \frac{2R + R_w}{2RR_w C_w} \right)} \quad (3.112)$$

สังเกตสมการที่ (3.112) เทอม $\frac{2R + R_w}{2RR_w C_w}$ มีลักษณะรูปแบบสมการส่วนกลับผลรวมตัว

ต้านทานต่อแบบขนานของ $2R$ กับ R_w ดังนั้น สามารถเขียนสมการความถี่โพล จากสมการที่ (3.112) ได้ตั้งสมการที่ (3.113) และ (3.114)

$$\omega_p = \frac{1}{(2R // R_w) C_w} \quad (3.113)$$

$$f_p = \frac{1}{2\pi(2R // R_w) C_w} \quad (3.114)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติของ VDCC ค่าความต้านทานของ R_w มีค่าสูงมาก จึงทำให้ผลรวมค่าความต้านทานของ $2R / R_w$ มีค่าเข้าใกล้ $2R$ จึงเขียนสมการความถี่โพลใหม่ได้ดังนี้

$$f_p = \frac{1}{4\pi RC_w} \quad (3.115)$$

นำสมการที่ (3.115) มาคำนวณหาผลกระทบต่อวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง กำหนดให้ $R = 1k\Omega$ และ $C_w = 5pF$ จะได้

$$f_p = \frac{1}{4\pi \times 1 \times 10^3 \times 5 \times 10^{-12}} = 15.92\text{MHz} \quad (3.116)$$

ดังนั้น จากสมการที่ (3.116) เมื่อกำหนด $R = 1k\Omega$ จะมีความถี่ที่ใช้งานอยู่ที่ประมาณ 15MHz เนื่องจาก f_p ส่งผลกระทบต่อข้างน้อย และ เพื่อหาผลกระทบต่อวงจรจากเทอม $2R_w + 1$ ของสมการที่ (3.108) ในสมการที่ (3.112) กำหนดให้ $s = 0$ จะได้ตั้งสมการที่ (3.117)

$$P = \frac{1}{\frac{2RC_w}{2R + R_w} + 2RR_w C_w} \quad (3.117)$$

ในเทอม $\frac{2R + R_w}{2RR_w C_w}$ ของสมการที่ (3.117) มีลักษณะรูปแบบสมการส่วนกลับของผลรวมตัวต้านทานต่อแบบขนานของ $2R$ กับ R_w สามารถเขียนใหม่ได้ตั้งสมการที่ (3.118)

$$P = \frac{1}{\frac{2R}{2R + R_w}} = \frac{1}{\frac{2R}{2R / R_w}} \quad (3.118)$$

ค่าความต้านทานของ $2R / R_w$ มีค่าเข้าใกล้ $2R$ จะได้

$$P = \frac{1}{\frac{2R}{1}} = 1 \quad (3.119)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.119) พบว่าเทอม $2RY_w + 1$ ของสมการที่ (3.108) มีค่าประมาณ 1 จะเขียนสมการใหม่ได้ดังสมการที่ (3.120)

$$\frac{V_o}{V_{in}} = \frac{4R - \frac{4RY_z}{g_m} + 2R_x - \frac{2R_x Y_z}{g_m}}{(4R + 2R_x) \left(\frac{Y_z}{g_m} + 1 \right)} \quad (3.120)$$

จัดรูปสมการใหม่

$$\frac{V_o}{V_{in}} = \frac{4R + 2R_x - \frac{Y_z}{g_m} (4R + 2R_x)}{(4R + 2R_x) \left(\frac{Y_z}{g_m} + 1 \right)} \quad (3.121)$$

นำสมการที่ (3.79) แทนในสมการที่ (3.121) จะได้

$$\frac{V_o}{V_{in}} = \frac{4R + 2R_x - \frac{(sC^* + G^*)}{g_m} (4R + 2R_x)}{(4R + 2R_x) \left(\frac{(sC^* + G^*)}{g_m} + 1 \right)} \quad (3.122)$$

จัดรูปสมการใหม่

$$\frac{V_o}{V_{in}} = \frac{4R + 2R_x - \frac{(sC^* + G^*)}{g_m} (4R + 2R_x)}{\left(\frac{(sC^* + G^*) (4R + 2R_x)}{g_m} + (4R + 2R_x) \right)} \quad (3.123)$$

นำ g_m คูณทั้งเศษ และ ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{(4R + 2R_x)g_m - (sC^* + G^*)(4R + 2R_x)}{(sC^* + G^*)(4R + 2R_x) + g_m(4R + 2R_x)} \quad (3.124)$$

จัดรูปสมการใหม่

$$\frac{V_o}{V_{in}} = \frac{(4R + 2R_x)(g_m - G^* - sC^*)}{(4R + 2R_x)(g_m + G^* + sC^*)} \quad (3.125)$$

จัดรูปสมการใหม่ จะได้สมการฟังก์ชันถ่ายโอนวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.126)

$$\frac{V_o}{V_{in}} = \frac{g_m - G^* - sC^*}{g_m + G^* + sC^*} \quad (3.126)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.126) จะได้สมการอัตราขยายของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง เมื่อ $s = j\omega$ พบว่ามีอัตราขยายเท่ากับหนึ่ง ดังสมการที่ (3.127) และ (3.128)

$$\left| \frac{V_o}{V_{in}} \right| = \frac{\sqrt{(g_m - G^*)^2 + (-\omega C^*)^2}}{\sqrt{(g_m + G^*)^2 + (\omega C^*)^2}} \quad (3.127)$$

จากสมการฟังก์ชันถ่ายโอนที่ (3.126) จะได้สมการมุมเฟสและความถี่ธรรมชาติของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งดังสมการที่ (3.128) และ (3.129)

$$\theta = -2 \tan^{-1} \left(\frac{\omega C^*}{g_m - G^*} \right) \quad (3.128)$$

$$\omega_o = \frac{G^* + g_m}{C^*} \quad (3.129)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวิเคราะห์สมการที่ (3.126) เมื่อนำค่าความต้านทานและความจุแฝงภายในของ VDCC มาพิจารณาพร้อมกับค่าตัวแปรอุปกรณ์ต่างๆในสมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมตแรงดัน จะได้สมการมอดูเลตและสมการความถี่ธรรมชาติ ซึ่งค่าตัวแปรดังกล่าวนี้เกิดขึ้นจากค่าความต้านทานแฝงและความจุแฝงภายในโครงสร้างของ VDCC และส่งผลกระทบต่อการทำงานของวงจรในทางปฏิบัติ ทำให้เอาต์พุตที่ได้เกิดความผิดพลาดไม่เป็นไปตามอุดมคติ ซึ่งจะผิดพลาดมากหรือน้อยขึ้นอยู่กับความจุแฝงที่เกิดขึ้น

3.4 การออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมตแรงดันโดยใช้ VDCC

จากการสังเคราะห์และวิเคราะห์สมรรถนะของวงจรกรองผ่านทุกความถี่ ที่สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ สามารถนำสมการมอดูเลตของวงจรที่ได้จากการวิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติทำการออกแบบหาค่ากระแสไบอัสเพื่อให้ได้มุมเลื่อนเฟสที่ต้องการ

วงจรกรองผ่านทุกความถี่ออกแบบจากโครงสร้างไอซีที่มีในเชิงพาณิชย์ ดังภาพที่ 2.9 ต่อร่วมกันเป็นวงจรกรองผ่านทุกความถี่ ประกอบด้วย ไอซีเบอร์ LM13700 และ AD844 ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราว 1 ตัว ตามภาพที่ 3.4 วงจรจะสามารถปรับมุมเลื่อน

เฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์จากค่า g_m เมื่อค่า $g_m = \frac{I_B}{2V_T}$ คือค่ากระแสไบอัสจากภายนอก

ตัวอย่างที่ 1 การออกแบบวงจรกรองผ่านทุกความถี่ที่มีมุมเลื่อนเฟส 90 องศา ที่ความถี่ 100kHz สามารถคำนวณเพื่อหากระแสไบอัสได้จากสมการที่ (3.55) จะได้สมการมอดูเลตเฟสดังต่อไปนี้

$$\theta = -2 \tan^{-1} \left(\frac{2\omega C V_T}{I_B} \right) \quad (3.130)$$

เมื่อ $\omega = 2\pi f$ จะได้

$$\theta = -2 \tan^{-1} \left(\frac{4\pi f C V_T}{I_B} \right) \quad (3.131)$$

จากสมการที่ (3.131) กำหนดให้ $C = 10\text{nF}$, $f = 100\text{kHz}$ และ $V_T = 26\text{mV}$ คำนวณหากระแสไบอัสที่มุมเลื่อนเฟสที่ 90 องศา จะได้กระแสไบอัส I_B ดังต่อไปนี้

$$90 = -2 \tan^{-1} \left(\frac{4\pi(100 \times 10^3)(10 \times 10^{-9})(26 \times 10^{-3})}{I_B} \right) \quad (3.132)$$

คูณ -2 ตลอดทั้งสมการ

$$-\frac{90}{2} = \tan^{-1} \left(\frac{4\pi(100 \times 10^3)(10 \times 10^{-9})(26 \times 10^{-3})}{I_B} \right) \quad (3.133)$$

คูณ $\tan(\theta)$ ทั้งสองฝั่งของสมการ

$$\tan\left(-\frac{90}{2}\right) = \frac{4\pi(100 \times 10^3)(10 \times 10^{-9})(26 \times 10^{-3})}{I_B} \quad (3.134)$$

จะได้สมการกระแสไบอัส I_B ดังสมการที่ (3.135)

$$I_B = \frac{4\pi(100 \times 10^3)(10 \times 10^{-9})(26 \times 10^{-3})}{\tan\left(-\frac{90}{2}\right)} \quad (3.135)$$

$$I_B = 326.56 \mu\text{A} \quad (3.136)$$

ดังนั้นเพื่อให้วงจรกรองผ่านทุกความถี่มีมุมเลื่อนเฟสสัญญาณ 90 องศา ที่ความถี่ 100kHz
จะต้องปรับกระแสไบอัส $I_B = 326.56 \mu\text{A}$

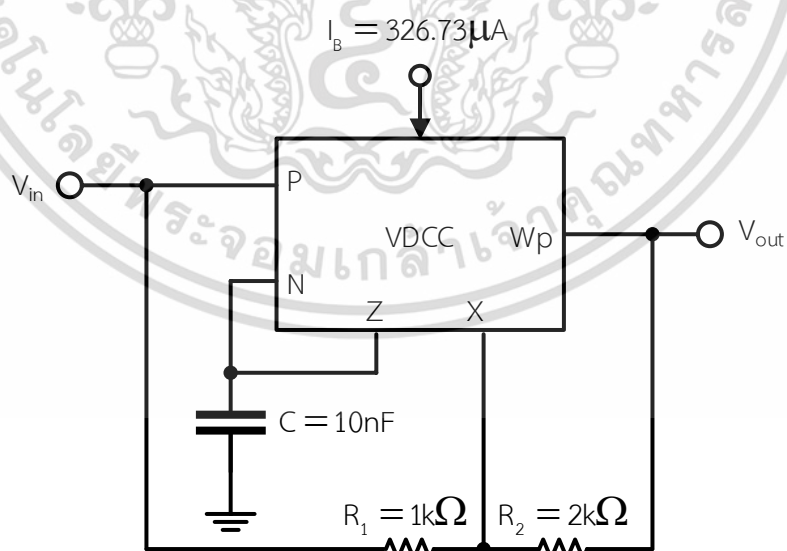
บทที่ 4

ผลการวิจัยและวิเคราะห์ข้อมูล

เพื่อยืนยันสมรรถนะของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC ว่ามีคุณสมบัติหลักการที่ได้สังเคราะห์ วิเคราะห์และออกแบบไว้ในบทที่ 3 ซึ่งในบทนี้จะนำเสนอผลการทดสอบสมรรถนะของวงจรรองผ่านทุกความถี่ที่จำลองด้วยโปรแกรม PSpice และการต่อวงจรจริง โดยใช้โครงสร้างของ VDCC จากไอซีที่มีในเชิงพาณิชย์มาช่วยในการตรวจสอบการทำงานของวงจร

4.1 ผลการทดสอบสมรรถนะของวงจรรองผ่านทุกความถี่ด้วยโปรแกรม PSpice

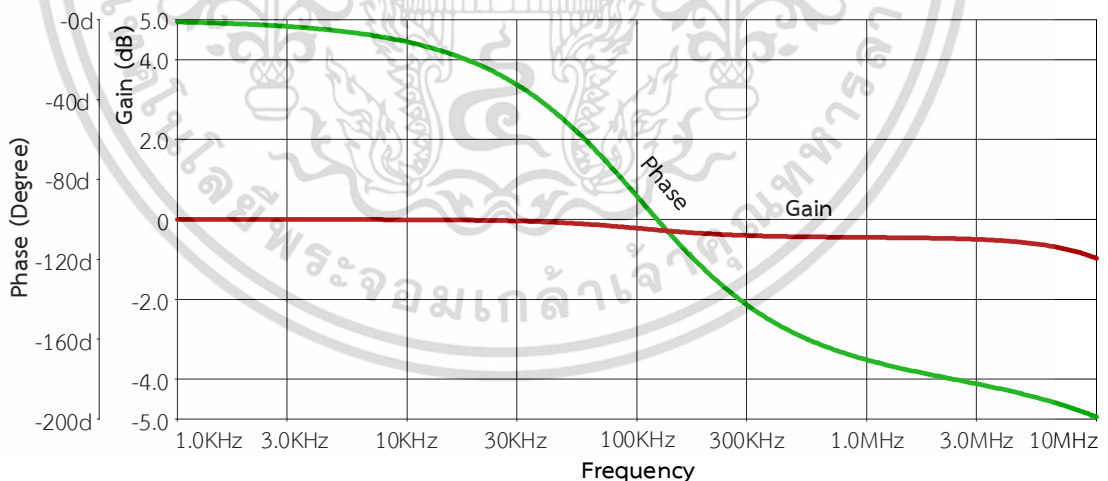
วงจรรองผ่านทุกความถี่ลำดับที่หนึ่งที่ได้สังเคราะห์ไว้ในภาพที่ 3.4 ถูกนำมาจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้โครงสร้างของ VDCC ในภาพที่ 2.10 ที่สร้างมาจากไอซี LM13700 และ ไอซี AD844 ในการจำลองสมรรถนะของวงจรรองผ่านทุกความถี่ ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ อุปกรณ์อื่นๆ ที่ใช้ในวงจรปรับค่าดังนี้ ตัวเก็บประจุ $C = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_B = 326.73\mu A$ ดังภาพที่ 4.1 เมื่อคำนวณจากสมการที่ได้วิเคราะห์ไว้ในกรณีอุดมคติที่ความถี่ 100 kHz สัญญาณเอาต์พุตจะมีอัตราขยายเท่ากับหนึ่ง (0 dB) และสัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ 90 องศา



ภาพที่ 4.1 วงจรรองผ่านทุกความถี่ลำดับที่หนึ่งที่นำมาจำลองการทำงานด้วยโปรแกรม PSpice

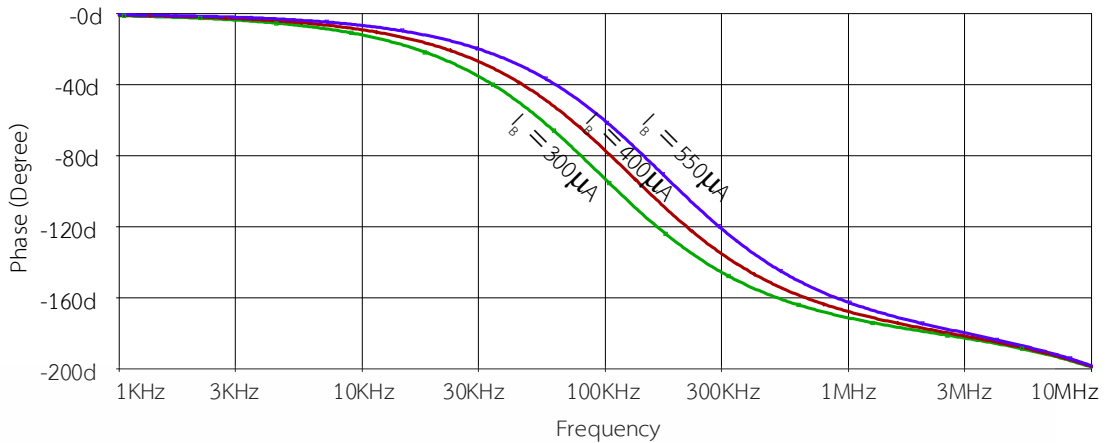
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการจำลองการทำงานของวงจรรองผ่านทุกความถี่แสดงในภาพที่ 4.2 เป็นผลตอบสนองทางขนาดและเฟสของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง จากผลการจำลองพบว่าอัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1\text{kHz}$) เท่ากับ -0.004 dB ส่วนอัตราขยายช่วงแถบความถี่สูงผ่าน (ที่ $f = 1\text{MHz}$) เท่ากับ -0.45 dB ที่ความถี่ 100 kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -88.43 องศา จากผลการจำลองพบว่าอัตราขยายและมุมเลื่อนเฟสจะมีความคลาดเคลื่อนไปจากค่าที่วิเคราะห์ไว้ในทางอุดมคติ โดยที่ค่าความคลาดเคลื่อนของอัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1\text{ kHz}$) อยู่ที่ 0.004% ส่วนอัตราขยายช่วงความถี่สูงผ่าน (ที่ $f = 1\text{ MHz}$) เท่ากับ 0.45% และค่าความคลาดเคลื่อนมุมเลื่อนเฟสของเอาต์พุตที่ความถี่ 100 kHz อยู่ที่ 1.74% ทั้งนี้เป็นผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตรวมทั้งความต้านทานและความจุแฝงในอุปกรณ์ VDCC ดังที่วิเคราะห์ไว้ในหัวข้อ 3.3 ภาพที่ 4.3 แสดงผลตอบสนองทางเฟสเมื่อปรับค่ากระแสไบอัส I_B จำนวน 3 ค่า ได้แก่ $300\mu\text{A}$, $400\mu\text{A}$ และ $550\mu\text{A}$ จากผลการจำลองจะพบว่ากระแสไบอัส $I_B = 300\mu\text{A}$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -93.25 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.72% ที่กระแสไบอัส $I_B = 400\mu\text{A}$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -77.14 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.71% และที่กระแสไบอัส $I_B = 550\mu\text{A}$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -60.58 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.35% จากผลการจำลองพบว่าสามารถปรับมุมเลื่อนเฟสของสัญญาณเอาต์พุตได้แบบอิเล็กทรอนิกส์ดังที่วิเคราะห์ไว้ในสมการที่ (3.60)



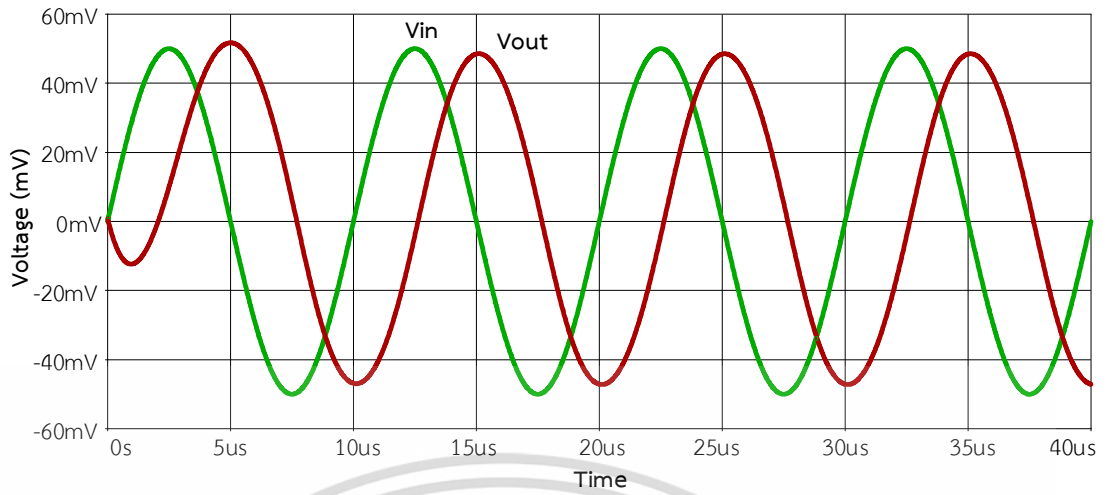
ภาพที่ 4.2 ผลตอบสนองทางขนาดและเฟสของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

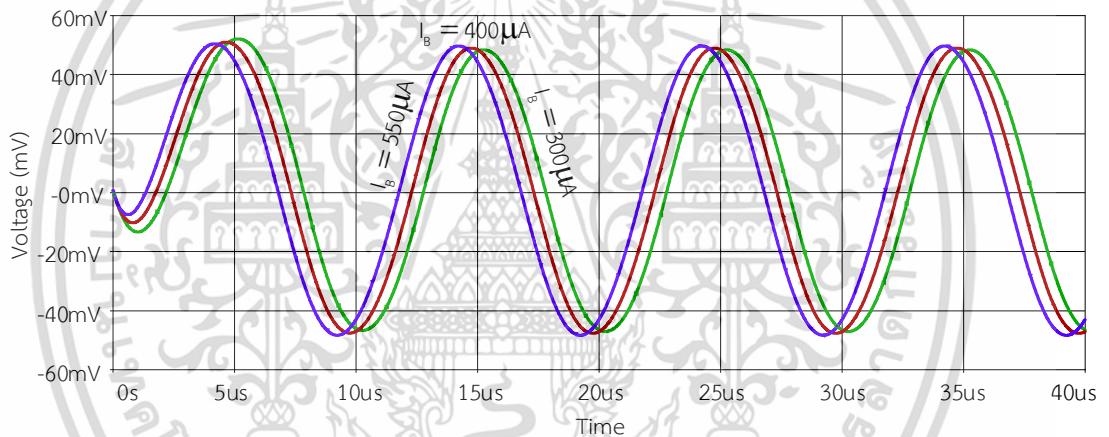


ภาพที่ 4.3 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ลำดับที่หนึ่งเมื่อปรับกระแส I_B

ภาพที่ 4.4 แสดงสัญญาณไซน์อินพุตและเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่ลำดับที่หนึ่งเมื่อป้อนอินพุตเป็นสัญญาณไซน์ที่ความถี่ 100 kHz ขนาด $50mV_{p-p}$ จากผลการจำลองจะพบว่าสัญญาณเอาต์พุตจะมีเฟสล่าช้าหลังสัญญาณอินพุตแต่ขนาดจะใกล้เคียงกับสัญญาณอินพุต ภาพที่ 4.5 แสดงสัญญาณไซน์เอาต์พุตโดยป้อนสัญญาณอินพุตเป็นสัญญาณไซน์ความถี่ 100 kHz ขนาด $50mV_{p-p}$ แล้วค่ากระแสไบอัส I_B จำนวน 3 ค่า ได้แก่ $300\mu A$, $400\mu A$ และ $550\mu A$ จากผลการจำลองจะพบว่ากระแสไบอัส $I_B = 300\mu A$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -93.25 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.72% ที่กระแสไบอัส $I_B = 400\mu A$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -77.14 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.71% และที่กระแสไบอัส $I_B = 550\mu A$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -60.58 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.35% จากผลการจำลองพบว่าสามารถปรับมุมเลื่อนเฟสของสัญญาณเอาต์พุตได้แบบอิเล็กทรอนิกส์ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.60)



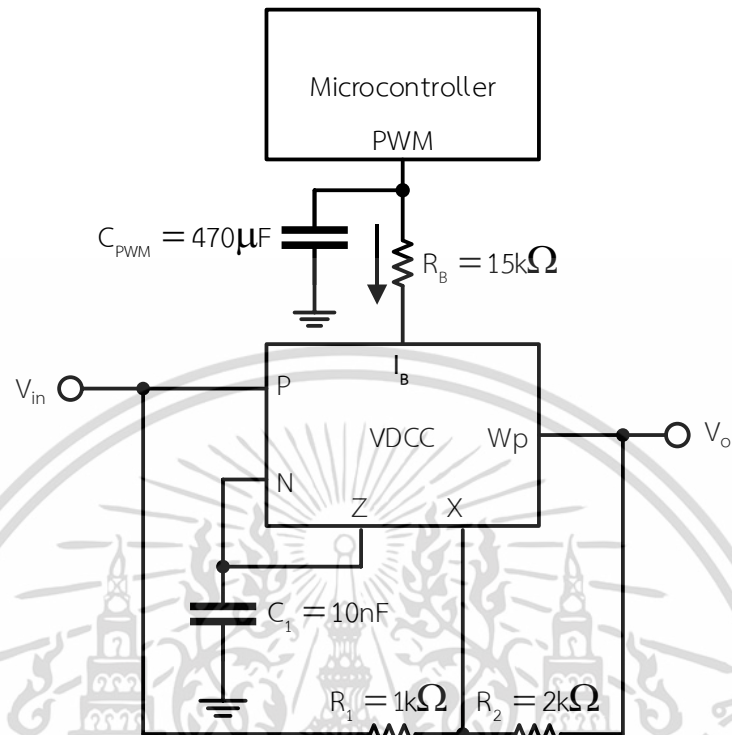
ภาพที่ 4.4 สัญญาณอินพุตและเอาต์พุตของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง



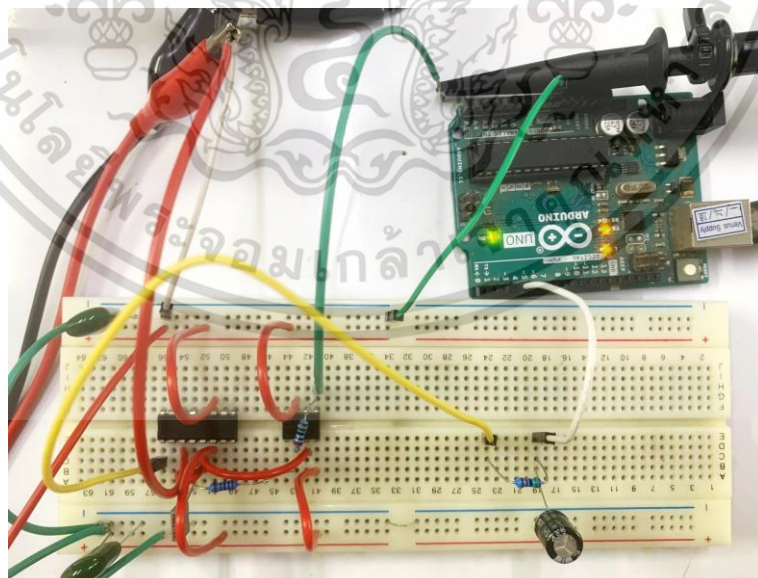
ภาพที่ 4.5 สัญญาณอินพุตเอาต์พุตเมื่อไบอัสกระแส I_b เท่ากับ $300\mu A$, $400\mu A$ และ $550\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่ด้วยการต่อวงจรจริง



ภาพที่ 4.6 วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งไบอัสกระแสจากไมโครคอนโทรลเลอร์



ภาพที่ 4.7 ภาพถ่ายการทดลองวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งไบอัสกระแสจากไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 4.6 สามารถเขียนสมการไบอัสกระแสได้ดังสมการที่ (4.1)

$$I_B = \frac{V_{PWM} - V_B}{R_B} \quad (4.1)$$

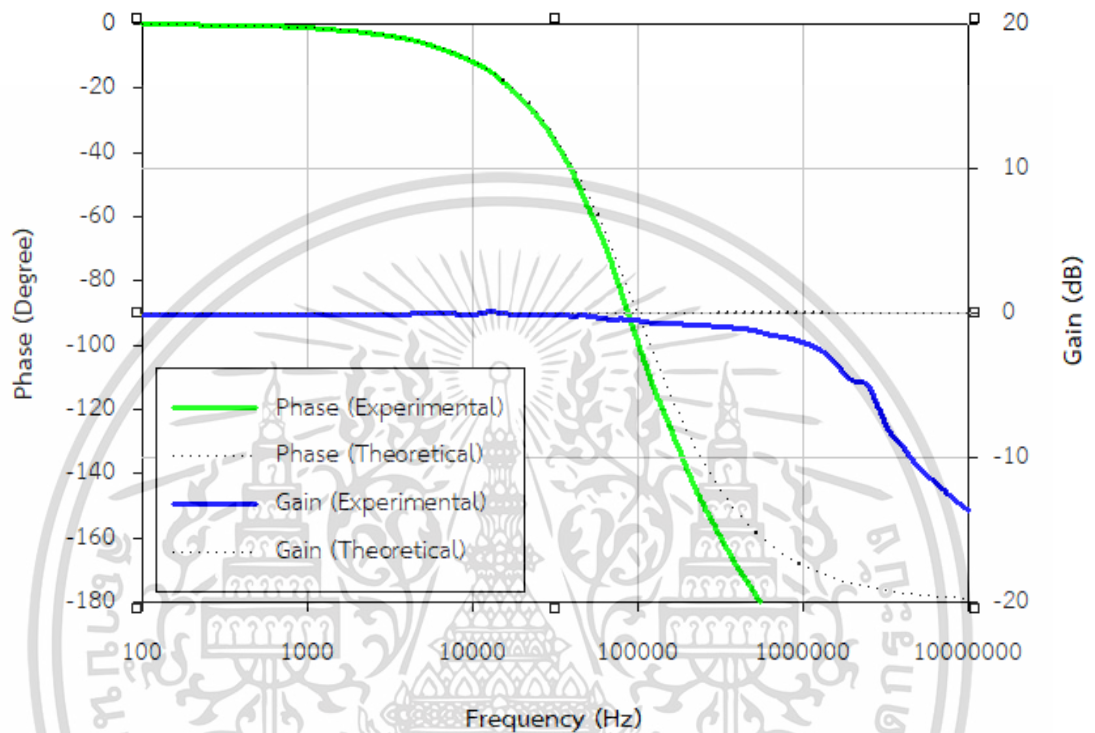
ในการทดลองใช้โครงสร้างของ VDCC ที่สร้างมาจากไอซีที่มีในเชิงพาณิชย์ OTA เบอร์ LM13700 ใช้ไฟเลี้ยงวงจร $\pm 5V$ จะได้แรงดันที่ขาไบอัสกระแสประมาณ -3.6 โวลต์ ดังนั้นจะได้สมการไบอัสกระแสดังสมการที่ (4.2)

$$I_B = \frac{V_{PWM} + 3.6}{15 \times 10^3} \quad (4.2)$$

วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งด้วย VDCC ที่ได้สังเคราะห์ไว้ในภาพที่ 3.4 ถูกนำมาทดสอบการทำงานด้วยการต่อวงจรจริง โดยใช้โครงสร้างของ VDCC ในภาพที่ 2.10 ที่สร้างมาจากไอซี LM13700 และ ไอซี AD844 ในการทดสอบสมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง ใช้แหล่งจ่ายแรงดันไฟฟ้า $\pm 5V$ ตัวเก็บประจุ $C = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_B = 326.73\mu A$ จากไมโครคอนโทรลเลอร์ดังภาพที่ 4.6 สามารถคำนวณหากระแสไบอัสได้จากสมการที่ (4.2) จะได้สัญญาณ PWM จากไมโครคอนโทรลเลอร์ที่ 26% duty circle หรือประมาณ $V_{PWM} = +1.3V$ เมื่อคำนวณจากสมการที่ได้วิเคราะห์ไว้ในกรณีอุดมคติที่ความถี่ 100 kHz สัญญาณเอาต์พุตจะมีอัตราขยายเท่ากับหนึ่ง (0 dB) และสัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ 90 องศา

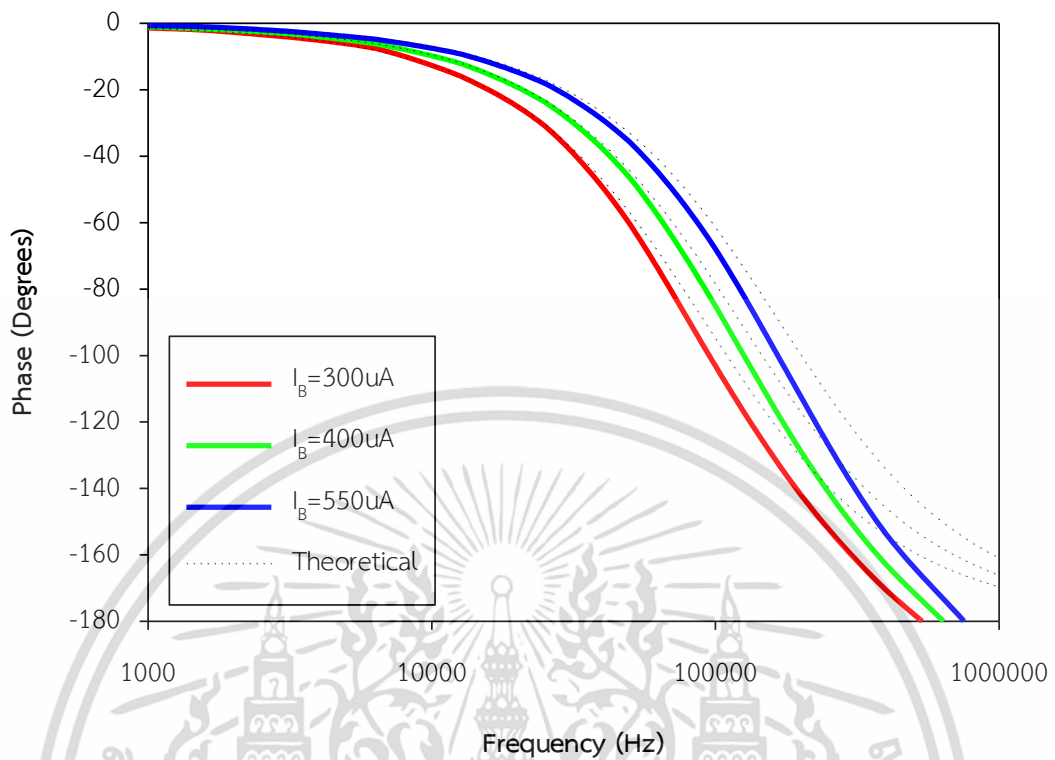
ผลการทดสอบการทำงานแสดงในภาพที่ 4.8 เป็นผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่ จากผลการทดลองพบว่าอัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1$ kHz) เท่ากับ -0.09 dB ส่วนอัตราขยายช่วงความถี่สูงผ่าน (ที่ $f = 1$ MHz) เท่ากับ -2.03 dB ที่ความถี่ 100 kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ 98.77 องศา ซึ่งจะพบว่าผลการจำลองอัตราขยายและมุมเลื่อนเฟสจะมีค่าความคลาดเคลื่อนไปจากค่าที่วิเคราะห์ไว้ในทางอุดมคติ โดยที่อัตราขยายช่วงความถี่ต่ำผ่าน มีความคลาดเคลื่อนประมาณ 0.09% อัตราขยายช่วงความถี่สูงผ่านมีความคลาดเคลื่อนอยู่ที่ 2.03% และค่ามุมเลื่อนเฟสของเอาต์พุตอยู่ที่ 8.88% ทั้งนี้เป็นผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตรวมทั้งความต้านทานและความจุแฝงในอุปกรณ์ VDCC ดังที่วิเคราะห์ไว้ในหัวข้อ 3.3 ภาพที่ 4.9 แสดงผลตอบสนองทางเฟสเมื่อปรับค่ากระแสไบอัส I_B จำนวน 3 ค่า ได้แก่ $300\mu A$, $400\mu A$ และ $550\mu A$ จากผลการทดลองจะพบว่ากระแสไบอัส $I_B = 300\mu A$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -99.62 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 4.79% ที่กระแสไบอัส $I_B = 400\mu A$ ความถี่

100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -77.44 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.32% และที่กระแสไบอัส $I_b = 550\mu A$ ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -66.66 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 7.89% จากผลการทดลองพบว่าสามารถปรับมุมเลื่อนเฟสของสัญญาณเอาต์พุตได้แบบอิเล็กทรอนิกส์ดังที่วิเคราะห์ไว้

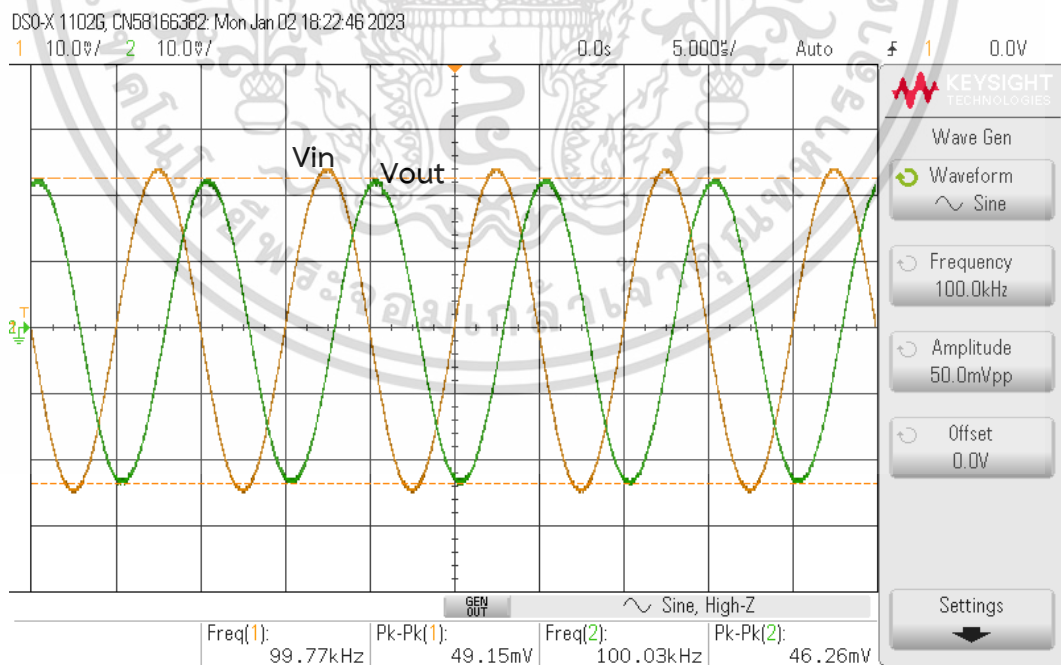


ภาพที่ 4.8 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

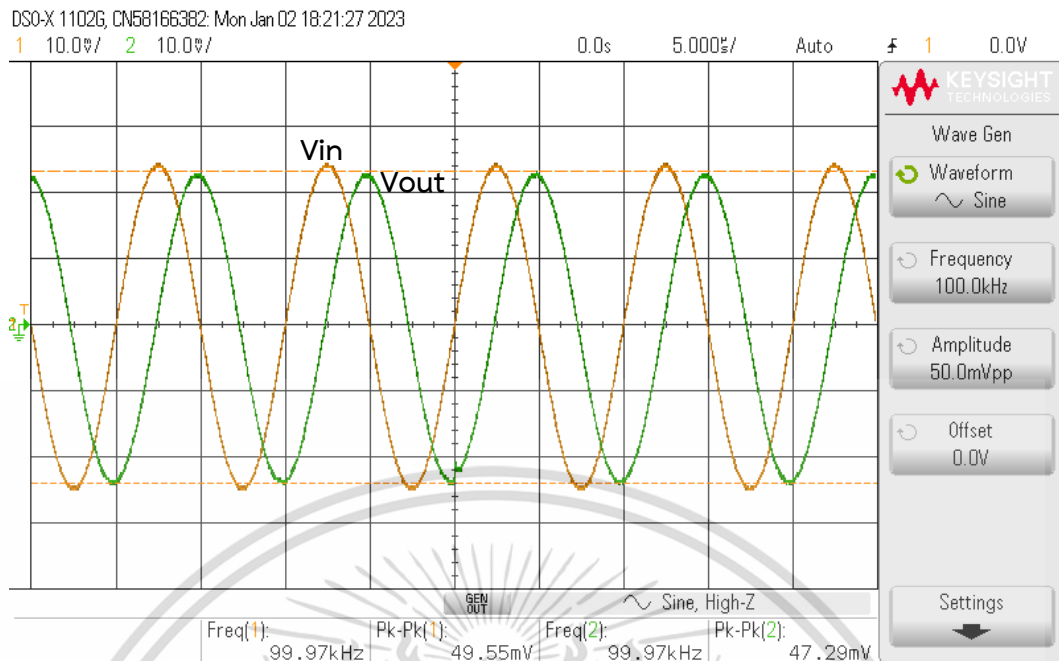


ภาพที่ 4.9 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่เมื่อปรับกระแสไบอัส

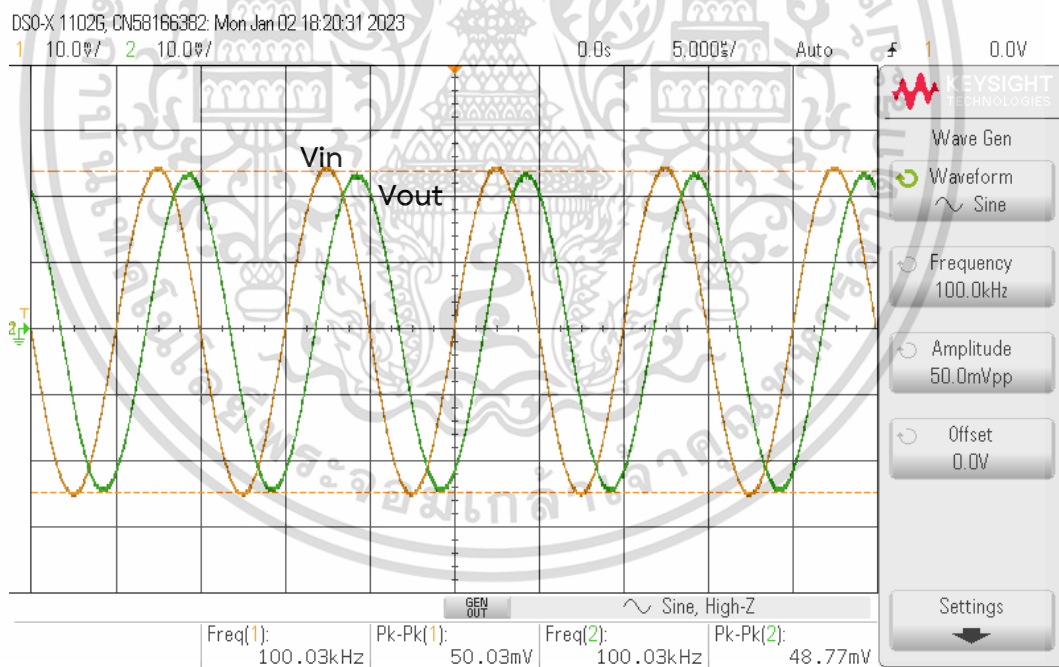


(ก) $I_b = 300\mu\text{A}$ มีมุมเลื่อนเฟสเท่ากับ -99.62 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) $I_B = 400\mu\text{A}$ มีมุมเลื่อนเฟสเท่ากับ -77.44 องศา



(ค) $I_B = 550\mu\text{A}$ มีมุมเลื่อนเฟสเท่ากับ -66.66 องศา

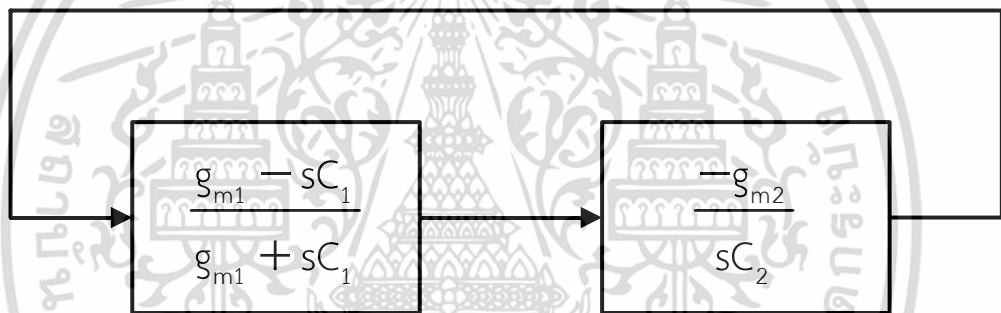
ภาพที่ 4.10 สัญญาณไซน์อินพุตและเอาต์พุตที่ได้จากการทดลอง เมื่อป้อน I_B เท่ากับ $300\mu\text{A}$, $400\mu\text{A}$ และ $550\mu\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

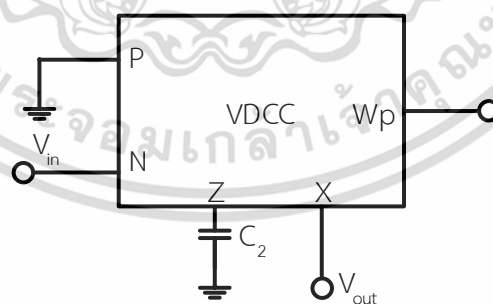
ภาพที่ 4.10 แสดงสัญญาณไซน์อินพุตและเอาพุตของฟังก์ชันกรองผ่านทุกความถี่เมื่อป้อนอินพุตเป็นสัญญาณไซน์ความถี่ 100 kHz ขนาด 50mV_{p-p} แล้วปรับกระแสไบอัส I_B จำนวน 3 ค่า ได้แก่ $300\mu\text{A}$, $400\mu\text{A}$ และ $550\mu\text{A}$ จากผลการทดลองจะพบว่าสัญญาณเอาต์พุตจะมีเฟสล่าหลังสัญญาณอินพุต แต่ขนาดของสัญญาณจะใกล้เคียงกับสัญญาณอินพุต

4.3 การประยุกต์ใช้งานวงจกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดัน

หนึ่งในข้อดีของวงจกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันคือ สามารถนำมาสร้างวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ได้ ในการออกแบบสร้างวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์จะประกอบไปด้วยวงจรมินิเกรเตอร์ที่ไม่มีการสูญเสีย และวงจรงรอนผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันดังแสดงในภาพที่ 4.11



ภาพที่ 4.11 วงจรมินิเกรเตอร์ที่ไม่มีการสูญเสียของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์



ภาพที่ 4.12 วงจรมินิเกรเตอร์ที่ไม่มีการสูญเสียโหมดแรงดันด้วย VDAC

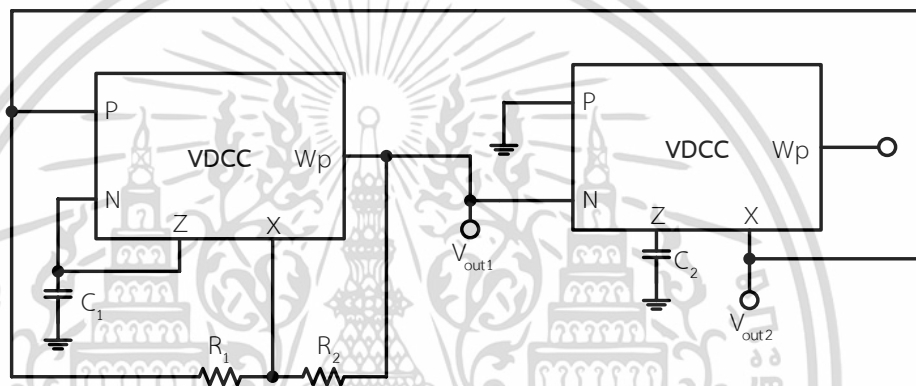
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 4.12 จะได้สมการฟังก์ชันถ่ายโอนดังสมการที่ (4.3)

$$T(s) = \frac{V_{out}}{V_{in}} = -\frac{g_{m2}}{sC_2} \quad (4.3)$$

โดยที่ $g_{m2} = \frac{I_b}{2V_T}$ และจากวงจรในภาพที่ 4.11 สามารถสร้างวงจรกำเนิดสัญญาณไซน์แบบควอดรา

เจอร์ด้วย VDCC ได้ดังวงจรในภาพที่ 4.13



ภาพที่ 4.13 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC

จากวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ในภาพที่ 4.13 ได้สมการคุณสมบัติดังสมการที่ (4.4)

$$s^2 C_1 C_2 + s C_2 g_{m1} - s C_1 g_{m2} + g_{m1} g_{m2} = 0 \quad (4.4)$$

จากสมการที่ (4.4) จะได้สมการความถี่ธรรมชาติดังสมการที่ (4.5)

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (4.5)$$

และจากสมการที่ (4.4) มีเงื่อนไขการใช้งานดังสมการที่ (4.6)

$$C_2 g_{m1} \leq C_1 g_{m2} \quad (4.6)$$

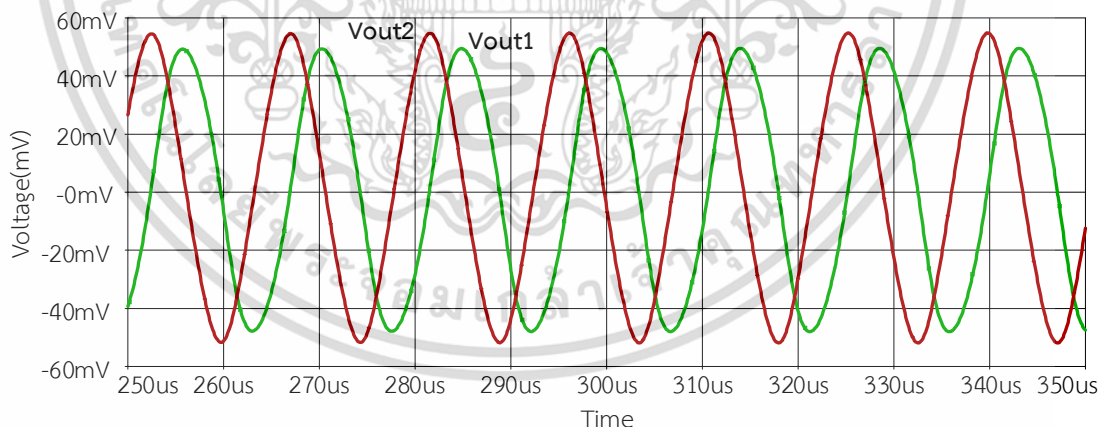
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 4.13 จะได้สมการอัตราส่วนของสัญญาณเอาต์พุตระหว่าง V_{out2} และ V_{out1} ดังสมการที่ (4.4)

$$\frac{V_{out2}}{V_{out1}} = -\frac{S_{m2}}{sC_2} \quad (4.7)$$

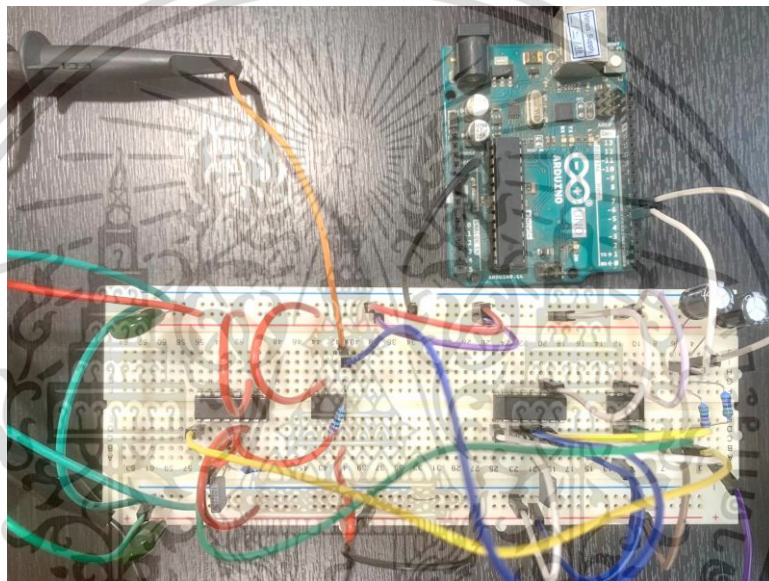
จากสมการที่ (4.7) มุมเฟสของสัญญาณเอาต์พุตระหว่าง V_{out2} และ V_{out1} จะมีค่าเท่ากับ 90 องศา โดยที่ V_{out2} จะมีเฟสล้าหลัง V_{out1}

วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC ที่ได้สังเคราะห์ไว้ในภาพที่ 4.13 ถูกนำมาจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้โครงสร้างของ VDCC ในภาพที่ 2.10 ที่สร้างมาจากไอซี LM13700 และ ไอซี AD844 ในการจำลองสมรรถนะของวงจรกรองผ่านทุกความถี่ ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ อุปกรณ์อื่นๆ ที่ใช้ในวงจรปรับค่าดังนี้ ตัวเก็บประจุ $C_1 = C_2 = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_{B1} = 250\mu A$ และ $I_{B2} = 290\mu A$ จากการจำลองการทำงานจะได้สัญญาณเอาต์พุตดังภาพที่ 4.14 สัญญาณเอาต์พุตมีความถี่ 68.74kHz มีความคลาดเคลื่อนอยู่ที่ 19.89% เฟสของสัญญาณเอาต์พุตของ V_{out1} และ V_{out2} เท่ากับ 90.4 องศา



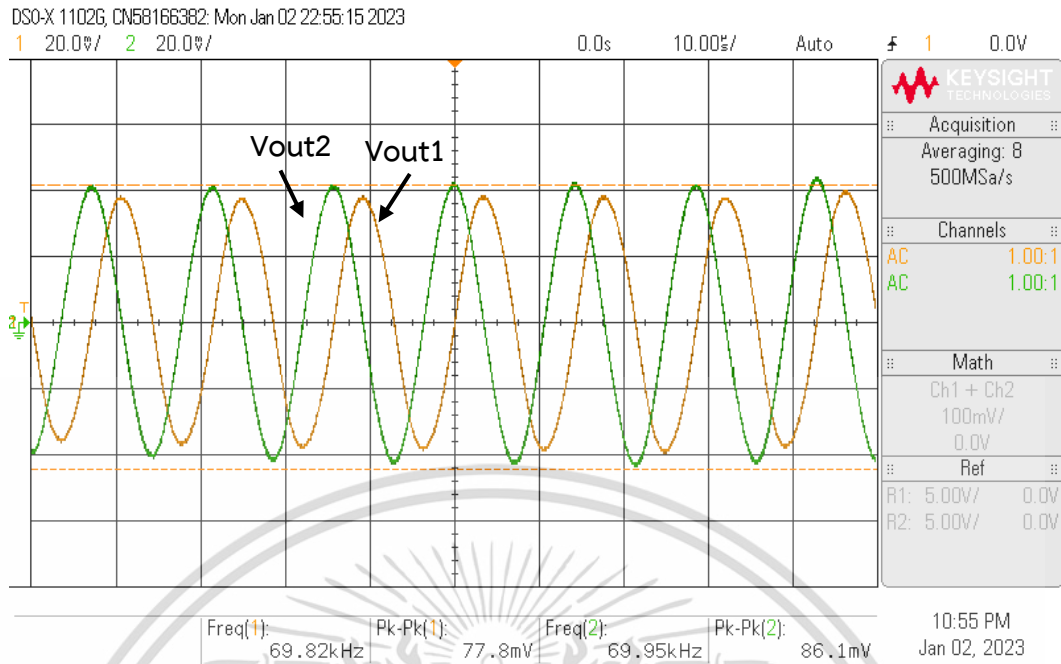
ภาพที่ 4.14 สัญญาณเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC

วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC ที่ได้สังเคราะห์ไว้ในภาพที่ 4.13 ถูกนำมาทดลองด้วยการต่อวงจรจริงโดยใช้โครงสร้างของ VDCC ในภาพที่ 2.10 ที่สร้างมาจากไอซี LM13700 และ ไอซี AD844 ในการจำลองสมรรถนะของวงจรกรองผ่านทุกความถี่ ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ อุปกรณ์อื่นๆ ที่ใช้ในวงจรปรับค่าดังนี้ ตัวเก็บประจุ $C_1 = C_2 = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_{B1} = 250\mu A$ และ $I_{B2} = 290\mu A$ จากการทดลองการทำงานจะได้สัญญาณเอาต์พุตดังภาพที่ 4.16 สัญญาณเอาต์พุตมีความถี่ $69.63kHz$ มีความคลาดเคลื่อนอยู่ที่ 18.35% เฟสของสัญญาณเอาต์พุตของ V_{out1} และ V_{out2} เท่ากับ -91.7 องศา



ภาพที่ 4.15 ภาพถ่ายการทดลองวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC ไบอัสกระแสจากไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.16 สัญญาณเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดแรงดันด้วย VDCC จากการทดลองต่อวงจรจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผล อภิปรายผล และข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอการสังเคราะห์การออกแบบวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ VDCC เป็นอุปกรณ์แอกทีฟ กระบวนการวิจัยเริ่มจากทำงานศึกษาทฤษฎีหลักการวงจรกรองความถี่และงานวิจัยที่เกี่ยวข้องกับวงจรกรองผ่านทุกความถี่โหมดแรงดันที่มีผู้นำเสนอมาก่อนหน้านี้ รวมถึงหลักการและคุณสมบัติของวงจรสำเร็จรูป VDCC จากนั้นจึงได้ทำการสังเคราะห์และวิเคราะห์การทำงานของวงจรทั้งในแบบที่เป็นอุดมคติและไม่เป็นอุดมคติ เมื่อได้ทำการสังเคราะห์และออกแบบเสร็จเรียบร้อยแล้ว จึงได้นำวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งไปทดสอบประสิทธิภาพด้วยการจำลองในโปรแกรม PSPICE และทดลองด้วยการต่อวงจรจริงจากไอซีที่มีในเชิงพาณิชย์

5.1 สรุปผลงานวิจัย

การสังเคราะห์วงจรกรองผ่านทุกความถี่หลายหน้าที่ลำดับที่หนึ่งจะเป็นการต่อร่วมกันของวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย และวงจรรวมผลสัญญาณ วงจรมีจุดป้อนสัญญาณอินพุตแรงดันจำนวนหนึ่งจุด คือ V_{in} มีจุดสัญญาณเอาต์พุตแรงดันจำนวนหนึ่งจุด คือ V_o เมื่อใช้ VDCC เป็นอุปกรณ์แอกทีฟหลักมาสังเคราะห์วงจรตามหลักการดังกล่าวจะได้โครงสร้างวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งที่ประกอบไปด้วย VDCC จำนวนหนึ่งตัว ตัวต้านทาน 2 ตัว และตัวเก็บประจุแบบต่อลงกราวจำนวนหนึ่งตัว ความถี่ธรรมชาติและมุมเฟสของสัญญาณเอาต์พุตสามารถปรับได้แบบอิเล็กทรอนิกส์ ในการวิเคราะห์วงจรในกรณีที่ไม่เป็นไปตามอุดมคติ ทำให้ทราบว่าความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตรวมทั้งความจุและความต้านทานแฝงในอุปกรณ์ VDCC ส่งผลกระทบต่อสมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งที่นำเสนอ

ผลการจำลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งด้วยโปรแกรม PSPICE โดยใช้โครงสร้างอุปกรณ์ VDCC ที่สร้างมาจากไอซี LM13700 และ AD844 ที่มีในเชิงพาณิชย์ ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ อุปกรณ์อื่นๆ ที่ใช้ในวงจรปรับค่าดังนี้ ตัวเก็บประจุ $C = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_b = 326.73\mu A$ พบว่าผลตอบสนองทางขนาดและเฟสของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่ง จากผลการจำลองพบว่า อัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1kHz$) เท่ากับ -0.004 dB ส่วนอัตราขยายช่วงแถบความถี่สูงผ่าน (ที่ $f = 1$ MHz) เท่ากับ -0.45 dB ที่ความถี่ 100 kHz สัญญาณเอาต์พุตมีมุมเฟสเท่ากับ -88.43 องศา ซึ่งจะพบว่าอัตราขยายและมุมเฟสจากผลการจำลองจะมีค่าความคลาดเคลื่อนไปจากค่าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิเคราะห์ไว้ในทางอุดมคติ โดยที่ค่าความคลาดเคลื่อนของอัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1$ kHz) อยู่ที่ 0.004% ส่วนอัตราขยายช่วงความถี่สูงผ่าน (ที่ $f = 1$ MHz) เท่ากับ 0.45% และค่าความคลาดเคลื่อนมุมเลื่อนเฟสของเอาต์พุตอยู่ที่ 1.74% ทั้งนี้เป็นผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตรวมทั้งความต้านทานและความจุแฝงในอุปกรณ์ VDCC ดังที่วิเคราะห์ไว้ในหัวข้อ 3.3

ผลการทดลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งด้วยการต่อวงจรจริง โดยใช้โครงสร้างอุปกรณ์ VDCC ที่สร้างมาจากไอซี LM13700 และ AD844 ที่มีในเชิงพาณิชย์ ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ อุปกรณ์อื่นๆ ที่ใช้ในวงจรปรับค่าดังนี้ ตัวเก็บประจุ $C = 10nF$ ตัวต้านทาน $R_1 = 1k\Omega$, $R_2 = 2k\Omega$ และกระแสไบอัส $I_B = 326.73\mu A$ จากไมโครคอนโทรลเลอร์ ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่ จากผลการทดลองพบว่าอัตราขยายช่วงความถี่ต่ำผ่าน (ที่ $f = 1$ kHz) เท่ากับ -0.09 dB ส่วนอัตราขยายช่วงความถี่สูงผ่าน (ที่ $f = 1$ MHz) เท่ากับ -2.03 dB ที่ความถี่ 100 kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ 98.77 องศา ซึ่งจะพบว่าอัตราขยายและมุมเลื่อนเฟสจากผลการจำลองจะมีค่าความคลาดเคลื่อนไปจากค่าที่วิเคราะห์ไว้ในทางอุดมคติ โดยที่อัตราขยายช่วงความถี่ต่ำผ่าน มีค่าความคลาดเคลื่อนประมาณ 0.09% อัตราขยายช่วงความถี่สูงผ่านมีความคลาดเคลื่อนอยู่ที่ 2.03% และค่ามุมเลื่อนเฟสของเอาต์พุตอยู่ที่ 8.88% ทั้งนี้เป็นผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตรวมทั้งความต้านทานและความจุแฝงในอุปกรณ์ VDCC ผลตอบสนองทางเฟสเมื่อปรับค่ากระแสไบอัส I_B จำนวน 3 ค่า ได้แก่ $300\mu A$, $400\mu A$ และ $550\mu A$ จากผลการทดลองจะพบว่ากระแสไบอัส $I_B = 300\mu A$ ที่ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -99.62 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 4.79% ที่กระแสไบอัส $I_B = 400\mu A$ ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -77.44 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 1.32% และที่กระแสไบอัส $I_B = 550\mu A$ ความถี่ 100kHz สัญญาณเอาต์พุตมีมุมเลื่อนเฟสเท่ากับ -66.66 องศา มีค่าความคลาดเคลื่อนมุมเลื่อนเฟสอยู่ที่ 7.89% จากผลการทดลองพบว่าสามารถปรับมุมเลื่อนเฟสของสัญญาณเอาต์พุตได้แบบอิเล็กทรอนิกส์ดังที่วิเคราะห์ไว้

5.2 อภิปรายผลงานวิจัย

วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งโหมดแรงดันโดยใช้ VDCC ต่อกับอุปกรณ์พาสซีฟจำนวน 3 ตัว ที่นำเสนอ มีความสามารถในการตอบสนองการกรองผ่านทุกความถี่ สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับกระแสไบอัสจากภายนอก สามารถยืนยันผลได้ด้วยการจำลอง

ผ่านโปรแกรม PSPICE และการทดลองต่อวงจรจริงจากไอซีที่มีในเชิงพาณิชย์ ทำให้สามารถนำวงจรไปพัฒนาต่อยอดเป็นวงจรรวมแบบต่างๆได้

จากการศึกษางานวิจัยซึ่งได้มีผู้วิจัยไว้ก่อนหน้านี้ ได้พบจุดเด่นและจุดด้อยของงานวิจัยต่างๆ และได้นำมาแสดงเพื่อเปรียบเทียบดังตารางที่ 5.1

ตารางที่ 5.1 เปรียบเทียบคุณสมบัติจุดเด่นและจุดด้อยของวงจรกรองผ่านทุกความถี่ของงานวิจัยที่ได้ศึกษามา

ลำดับ	ปีที่นำเสนอ งานวิจัย (ค.ศ.)	ชนิดของ อุปกรณ์แอค ทีฟ	จำนวน อุปกรณ์ แอคทีฟ	จำนวน อุปกรณ์ พาสซีฟ	ตัวเก็บ ประจุต่อลง กราวด์	ปรับได้ด้วย วิธีทาง อิเล็กทรอนิกส์
1	2008	CCCDTA	1	1	ไม่ได้	ได้
2	2006	DDCC	1	2	ได้	ไม่ได้
3	2015	CDDITA	1	3	ได้	ไม่ได้
4	2015	VDGA	1	2	ไม่ได้	ได้
5	2011	DVCC	1	2	ได้	ไม่ได้
6	2012	OTA	3	1	ได้	ได้
7	2013	DDCCTA	1	1	ไม่ได้	ได้
8	2014	VDTA	1	1	ไม่ได้	ได้
9	2006	M-CCII-	1	3	ได้	ไม่ได้
10	งานวิจัยที่ นำเสนอ	VDCC	1	3	ได้	ได้

5.2 ข้อเสนอแนะในงานวิจัย

วงจรกรองผ่านทุกความถี่ลำดับที่หนึ่งที่นำเสนอในวิทยานิพนธ์นี้ใช้อุปกรณ์แอคทีฟ VDCC ทำให้มีข้อดีในการปรับมุมเลื่อนเฟสได้อย่างอิสระด้วยการไบอัสกระแสจากภายนอก แต่วงจรยังมีข้อด้อยเนื่องจากวงจรมีการเมตชิงของค่าตัวอุปกรณ์ และวงจรยังมีค่าอิมพีแดนซ์ของขั้วเอาต์พุตตามค่าตัวต้านทาน ในการออกแบบใช้โครงสร้างของ VDCC จากไอซีที่มีในเชิงพาณิชย์ ซึ่งในการนำวงจรไปสร้างเป็นวงจรรวมจะมีขนาดที่ใหญ่และใช้แหล่งจ่ายไฟเลี้ยงวงจรสูง ดังนั้นควรออกแบบวงจรกรองผ่านทุกความถี่ที่มีโครงสร้างของ VDCC เป็นมอสทรานซิสเตอร์ ซึ่งจะทำให้วงจรรวมมีขนาดเล็กและใช้งานได้ที่ไฟเลี้ยงต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- เกษิณี สามารถ. 2559. “การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณไซน์ที่ให้เอาต์พุตควอดเรเจอร์ในโหมดแรงดันและโหมดกระแสที่ควบคุมขนาดสัญญาณได้โดยใช้ VDCC.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร. คณะวิศวกรรมศาสตร์และเทคโนโลยี, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- ธานินทร์ พงศ์พิศาล. 2554. “วงจรรองสัญญาณหลายฟังก์ชันโหมดกระแสที่มีอิมพีแดนซ์อินพุตต่ำและอิมพีแดนซ์เอาต์พุตสูงโดยใช้วงจร CDTA.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมระบบควบคุม. คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- พีระวุฒิ สุวรรณจันทร์. 2557. “การสังเคราะห์และออกแบบวงจรรองความถี่โหมดแรงดันแบบหลายหน้าที่โดยใช้วงจรขยายความนำถ่ายโอน.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- สุรศักดิ์ สังข์แย้ม. 2560. “การสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่โหมดแรงดันควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ แบบห้าอินพุต-หนึ่งเอาต์พุตที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร. คณะวิศวกรรมศาสตร์และเทคโนโลยี, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- อาทร คุ่มฉายา. 2558. “การสังเคราะห์และออกแบบวงจรรองความถี่แบบหลายหน้าที่โหมดกระแสโดยใช้ CCCDTA.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร. คณะวิศวกรรมศาสตร์และเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- F. Kacar, A. Yesil, S. Minaei, and H. Kuntman, “Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements,” AEU-International Journal of Electronics and Communications, vol. 68, pp. 73-78, 2014.
- C. Tanaphatsiri, W. Jaikla, and M. Siripruchyanun, “An electronically controllable voltage mode first-order all-pass filter using only single CCCDTA,” Communications and Information Technologies, vol. 8, pp. 305-309, 2008.
- J.W. Horng, C.L. Hou, C.M. Chang, Y.T. Lin, I.C. Shiu and W.Y. Chiu, “First-order allpass filter and sinusoidal oscillators using DDCCs,” International Journal of Electronics, vol. 93, no. 7, pp. 457-466, 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- J. W. Horng, C. M. Wu, and N. Herencsar, "Fully differential first-order allpass filters using a DDCC," *Indian Journal of Engineering and Materials Sciences*, vol. 21, pp. 345-350, 2014
- M. A. Ibrahim, H. Kuntman, and O. Cicekoglu, "First-order all-pass filter canonical in the number of resistors and capacitors employing a single DDCC," *Circuits Systems and Signal Processing*, vol. 22, pp. 525-536, 2003
- D. Prasad, K. Panwar, D.R. Bhaskar, and M. Srivastava, "CDDITAbased voltage-mode first order all pass filter configuration," *Circuits and systems*, vol. 6, pp. 252–256, 2015.
- J. Satansup, and W. Tangsrirat, "Single VDGA-base first-order allpass filter with electronically controllable passband gain," in the 7th International Conference on Information Technology and Electrical Engineering, ICITEE 2015, 2015, pp. 106–109.
- V. K. Dixit, R. Gupta, and K. Pal, "Novel DVCCs based voltage-mode first-order allpass section," in the 2014 International Conference on Signal Processing and Integrated Networks, SPIN 2014, 2014, pp. 497-501.
- H. Chen, S. Wang and K. Huang, "Grounded-capacitor first-order filter employing single DVCC," *Communication Software and Networks, ICCSN 2011*, vol. 11, pp. 401–404, 2011.
- M. A. Ibrahim, S. Minaei, and H. Kuntman, "DVCC based differentialmode all-pass and notch filters with high CMRR," *International Journal of Electronics*, vol. 93, pp. 231-240, 2006
- J. W. Horng, "High input impedance first-order allpass, highpass and lowpass filters with grounded capacitor using single DVCC," *Indian Journal of Engineering and Materials Sciences*, vol. 17, pp. 175-178, 2010.
- M. Kumngern, and J. Chanwutitum, "Voltage-mode first-order allpass filter using single ended OTAs and grounded capacitor," *Digital Information and Communication Technology and it's Applications, DICTAP 2012*, 2012, pp. 305–308.
- M. Kumngern, "Realization of electronically tunable first-order allpass filter using single ended OTAs," *IEEE Symposium on Industrial Electronics and Applications, ISIEA 2012*, vol. 12, pp. 100–103, 2012.

- S.Z. Iqbal, C. Psychalinos and N. Parveen, "First-order allpass filter using multi-input OTA," *International Journal of Electronics*, vol. 100, no. 10, pp. 1373-1382, 2013.
- M. Kumngern, V. Mongkol and S. Junnapiya, "Voltage-mode allpass section employing only one DDCCTA and one capacitor," *Eleventh International Conference on ICT and Knowledge Engineering*, pp. 1-4, 2013.
- S. Maneewan, N. Udorn, D. Duangmalai, P. Silapan, and W. Jaikla, "A voltage-mode first order allpass filter based on VDTA," *Theoretical and Applied Electrical Engineering*, vol. 12, pp. 40-46, 2014.
- B. Metin and O. Cicekoglu, "Novel cascadable allpass filter with a grounded capacitor," *49th IEEE International Midwest Symposium on Circuits and Systems*, pp. 242-244, 2006.
- O. Çiçekoğlu, H. Kuntman, and S. Berk, "All-pass filters using a single current conveyor," *International Journal of Electronics*, vol. 86, pp. 947-955, 1999.
- K. Pal and S. Rana, "Some new first-order all-pass realizations using CCII," *Active and Passive Electronic Components*, vol. 27, pp. 91-94,

ประวัติผู้เขียน

ชื่อ-สกุล	วรินทร์ ชีตา
วัน-เดือน-ปีเกิด	27 มีนาคม 2536
สถานที่เกิด	จังหวัดกรุงเทพมหานคร
ที่อยู่ปัจจุบัน	40/16 ม.4 ต.ปิ่นสนั่น อ.ฉะบู่ จ.ปทุมธานี 12110
ประวัติการศึกษา	สำเร็จการศึกษาระดับมัธยมศึกษา แผนวิทยาศาสตร์-คณิตศาสตร์ โรงเรียนหอวัง ปทุมธานี ปีการศึกษา 2559 สำเร็จการศึกษาระดับปริญญาตรี สาขาวิชาครุศาสตร์ สาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบัน เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้