

การออกแบบและสังเคราะห์วงจรกรองสัญญาณอันดับสอง  
ที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร VDBA

DESIGN AND SYNTHESIS OF AN ELECTRONICALLY TUNABLE  
BIQUADRATIC FILTER USING VDBAs



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2566

KMITL-2023-EN-D-018-008

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN AND SYNTHESIS OF AN ELECTRONICALLY TUNABLE  
BIQUADRATIC FILTER USING VDBAs

NATCHANAI ROONGMUANPHA



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2023  
KMITL-2023-EN-D-018-008

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2023**

**SCHOOL OF ENGINEERING**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบและสังเคราะห์วงจรรองสัญญาณอันดับสองที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจรร VDBA
นักศึกษา	นายณัชนันท์ รุ่งเหมือนฟ้า
รหัสประจำตัว	63601237
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2566
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ศ.ดร. วรพงศ์ ตั้งศรีรัตน์

## บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณอันดับสอง (biquadratic filter) โดยใช้วงจรร VDBA (voltage differencing buffered amplifier) เป็นอุปกรณ์แอกทีฟหลัก (active element) วงจรรองสัญญาณที่นำเสนอสามารถแบ่งตามโหมดปฏิบัติการได้สามรูปแบบได้แก่ วงจรรองสัญญาณอันดับสองโหมดแรงดัน (voltage mode, VM) ซึ่งสังเคราะห์ขึ้นจากวงจรร VDBA จำนวนสองตัวต่อร่วมกับตัวเก็บประจุไฟฟ้าจำนวนสองตัว วงจรรองสัญญาณอันดับสองโหมดกระแส (current mode, CM) สังเคราะห์ขึ้นจากวงจรร VDBA สองตัว ตัวต้านทานหนึ่งตัว และตัวเก็บประจุไฟฟ้าสองตัว และวงจรรองสัญญาณอันดับสองโหมดผสม (mixed mode) ซึ่งประกอบไปด้วยวงจรร VDBA จำนวนสองตัว ตัวต้านทานและตัวเก็บประจุไฟฟ้าจำนวนอย่างละสองตัว โดยวงจรรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ (lowpass, LP) กรองผ่านแถบความถี่ (bandpass, BP) กรองผ่านความถี่สูง (highpass, HP) หยุดแถบความถี่ (bandstop, BS) และกรองผ่านทุกความถี่ (allpass, AP) นอกจากนี้วงจรรองสัญญาณอันดับสองโหมดผสมที่นำเสนอสามารถทำงานได้ครบทั้งสี่โหมดปฏิบัติการ คือ โหมดแรงดัน โหมดกระแส โหมดทรานแอดมิตแตนซ์ (trans-admittance mode, TAM) และโหมดทรานอิมพีแดนซ์ (trans-impedance mode, TIM) ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency,  $\omega_0$ ) และตัวประกอบคุณภาพ (quality factor,  $Q$ ) ที่สังเคราะห์ขึ้นจากวงจรรที่นำเสนอในวิทยานิพนธ์สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (electronically tunable) ด้วยอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) ของวงจรร VDBA คุณสมบัติในการทำงานของวงจรรที่นำเสนอถูกยืนยันด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  ของบริษัท TSMC (Taiwan Semiconductor Manufacturing Company) รวมทั้งการตรวจสอบด้วยผลการทดลองด้วยวงจรรจริงโดยใช้ไอซีสำเร็จรูปเบอร์ LT1228 ของบริษัท Linear Technology เพื่อยืนยันผลลัพธ์ที่ความสอดคล้องเป็นไปตามหลักการในทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Design and synthesis of an electronically tunable biquadratic filter using VDBAs
Student	Mr. Natchanai Roongmuanpha
Student ID.	63601237
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2023
Thesis Advisor	Prof.Dr. Worapong Tangsirat

## ABSTRACT

This thesis proposes the design and synthesis of a biquadratic filter using VDBA (voltage differencing buffered amplifier) as an active element. The proposed circuit can be classified into three modes of operation, i.e., voltage mode (VM) biquadratic filter, which was synthesized with two VDBAs and two capacitors; current mode (CM) biquadratic filter, which was realized with two VDBAs, one resistor, and two capacitors; and mixed mode biquadratic filter, which consists of two VDBAs, two resistors, and two capacitors. The proposed circuit can realize all five standard biquadratic filtering functions, namely, lowpass filter (LP), bandpass filter (BP), highpass filter (HP), bandstop filter (BS), and allpass filter (AP). In addition, the proposed mixed-mode biquadratic filter can operate in all four possible modes, such as voltage mode, current mode, trans-admittance mode (TAM), and trans-impedance mode (TIM). The realized natural angular frequency ( $\omega_0$ ) and quality factor ( $Q$ ) can be adjusted electronically via the transconductance gain ( $g_m$ ) of the VDBAs. The performance of the proposed circuit was confirmed by simulation results through the PSPICE program using 0.18- $\mu\text{m}$  CMOS technology from TSMC (Taiwan Semiconductor Manufacturing Company) and also confirmed with experimental results using a commercially available IC, namely, LT1228 from Linear Technology Company, in order to assert the results with the theoretical predictions.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ได้ด้วยดีจากความช่วยเหลือของอาจารย์และบุคคลหลายท่านดังนี้

ศาสตราจารย์ ดร. วรพงศ์ ตั้งศรีรัตน์ อาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ได้กรุณาให้คำปรึกษา และชี้แนะแนวทางขั้นตอนการทำวิจัย รวมทั้งการแก้ไขปัญหาต่างๆตั้งแต่เริ่มต้นตลอดจนการเขียนวิทยานิพนธ์ฉบับนี้ นอกจากนี้ยังกรุณาปลูกฝังแนวทางในการดำเนินชีวิต และเป็นแบบอย่างที่ดีให้ผู้เขียนสามารถเป็นนักวิจัยที่มีคุณภาพ จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณศาสตราจารย์ ดร. วันชัย ธีรรัฐจา รองศาสตราจารย์ ดร. วรณดี เพชรณิล้ำค่า รองศาสตราจารย์ ดร. ทศยา ปุคคะสนันท์ ผู้ช่วยศาสตราจารย์ ดร. สิริชัย ธรรมารักษ์วัฒน์ และ ผู้ช่วยศาสตราจารย์ ดร. อภินัย ฤกษ์รัตน์ ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำแนะนำ ให้ความรู้ในเรื่องต่างๆ ทั้งในตำราและนอกตำราเรียนแก่ผู้เขียนเสมอมา

ขอกราบขอบพระคุณรองศาสตราจารย์ ดร. อธิสิทธิ์ ทุมวิภาต และรองศาสตราจารย์ ดร. สุมาลี อุณหวิชัย คณะเทคโนโลยีดิจิทัล สถาบันเทคโนโลยีจฬาลงกรณ์มหาวิทยาลัย ที่คอยให้คำชี้แนะในเรื่องต่างๆแก่ผู้เขียนเสมอมา

ขอกราบขอบพระคุณ Assoc. Prof. Dr. Masaaki Fukuhara, Department of Embedded Technology, School of Information and Telecommunication Engineering, Tokai University จังหวัดโตเกียว ประเทศญี่ปุ่น และสมาชิกทุกคนใน Fukuhara Lab. ที่คอยให้คำชี้แนะในการทำวิจัยระยะสั้น รวมทั้งการใช้ชีวิตในประเทศญี่ปุ่นเป็นอย่างดีตลอดระยะเวลาที่ผู้เขียนทำวิจัยอยู่ ณ มหาวิทยาลัยโตไก

ขอขอบคุณทุนปริญญาเอก (KMITL Doctoral Scholarships) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่สัญญา KDS2020/009 ที่ให้ทุนสนับสนุนการวิจัยในวิทยานิพนธ์ฉบับนี้ รวมทั้งสนับสนุนการไปทำวิจัยระยะสั้น ณ มหาวิทยาลัยโตไก จังหวัดโตเกียว ประเทศญี่ปุ่น

ขอขอบคุณห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม (Mixed Signal Processing Laboratory, MSP Lab) ซึ่งให้การสนับสนุนพื้นที่การทำงานวิจัย เครื่องมือต่างๆ ที่ใช้ในการทดลอง เพื่อแสดงในวิทยานิพนธ์ฉบับนี้ และขอขอบคุณพี่ๆทุกคน และมาสเตอร์ ซึ่งคอยให้คำชี้แนะในเรื่องต่างๆ รวมทั้งเป็นกำลังใจที่สำคัญแก่ผู้เขียนตลอดระยะเวลาของการศึกษา

ขอกราบขอบพระคุณคุณพ่อสุรศักดิ์ คุณแม่ศรีสมบัติ รุ่งเหมือนฟ้า และครอบครัวที่อบอุ่นของผู้เขียนทุกๆ ท่าน ที่เป็นกำลังใจให้การสนับสนุนและให้ความช่วยเหลือผู้เขียนในทุกๆ ด้านเสมอมา ซึ่งมีค่ากับผู้เขียนอย่างยิ่ง

สุดท้ายนี้ขอขอบพระคุณบุคคลที่มีได้เอ่ยนามมา ณ ที่นี้ ซึ่งให้การสนับสนุนผู้เขียน และเป็นกำลังใจให้กับผู้เขียนเสมอมา

คุณประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

นัชชยนต์ รุ่งเหมือนฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และแจ้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ .....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย .....	2
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์ .....	2
1.4 รายละเอียดของวิทยานิพนธ์ .....	4
1.5 เอกสารอ้างอิงบทที่ 1.....	4
บทที่ 2 วงจร VDBA.....	14
2.1 กล่าวนำ .....	14
2.2 หลักการทำงานพื้นฐานของวงจร VDBA.....	15
2.2.1 คุณสมบัติวงจร VDBA ในทางอุดมคติ .....	15
2.2.2 คุณสมบัติวงจร VDBA ในทางปฏิบัติ .....	16
2.3 การสังเคราะห์วงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ .....	16
2.3.1 วงจรขยายค่าความนำ.....	17
2.3.2 วงจรตามแรงดัน.....	19
2.4 ผลการจำลองการทำงานของวงจร VDBA ที่ใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ .....	20
2.5 ผลการทดลองด้วยวงจรจริง .....	26
2.6 สรุป .....	30
2.7 เอกสารอ้างอิงบทที่ 2.....	30
บทที่ 3 วงจรกรองสัญญาณอันดับสองโหมดแรงดันโดยใช้วงจร VDBA.....	33
3.1 กล่าวนำ .....	33
3.2 วงจรกรองสัญญาณอันดับสองโหมดแรงดันที่น่าสนใจ .....	34
3.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมดแรงดันที่น่าสนใจในทางปฏิบัติ .....	36
3.4 ผลการจำลองการทำงานของวงจร .....	38
3.5 ผลการทดลองด้วยวงจรจริง .....	46
3.6 สรุป .....	52
3.7 เอกสารอ้างอิงบทที่ 3.....	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ IV อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 4 วงจรกรองสัญญาณอันดับสองโหมตกระแสโดยใช้วงจร VDBA .....	55
4.1 กล่าวนำ .....	55
4.2 วงจรกรองสัญญาณอันดับสองโหมตกระแสที่นำเสนอ .....	56
4.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมตกระแสที่นำเสนอในทางปฏิบัติ .....	57
4.4 ผลการจำลองการทำงานของวงจร .....	59
4.5 ผลการทดลองด้วยวงจรจริง .....	67
4.6 สรุป .....	74
4.7 เอกสารอ้างอิงบทที่ 4.....	74
บทที่ 5 วงจรกรองสัญญาณอันดับสองโหมตผสมโดยใช้วงจร VDBA .....	77
5.1 กล่าวนำ .....	77
5.2 วงจรกรองสัญญาณอันดับสองโหมตผสมที่นำเสนอ .....	78
5.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมตผสมที่นำเสนอในทางปฏิบัติ .....	85
5.4 ผลการจำลองการทำงานของวงจร .....	88
5.5 ผลการทดลองด้วยวงจรจริง .....	98
5.6 สรุป .....	106
5.7 เอกสารอ้างอิงบทที่ 5.....	106
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ .....	111
6.1 บทสรุป .....	111
6.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ .....	112
6.3 เอกสารอ้างอิงบทที่ 6.....	113
ภาคผนวก .....	114
ภาคผนวก ก การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน .....	115
ภาคผนวก ข การวิเคราะห์คุณสมบัติของวงจรขยายค่าความนำ .....	121
ภาคผนวก ค การวิเคราะห์คุณสมบัติของวงจรตามแรงดัน .....	125
ภาคผนวก ง การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสอง แบบสามอินพุตหนึ่งเอาต์พุตโหมตแรงดันในรูปแบบที่ 3.1 .....	132
ภาคผนวก จ การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสอง แบบหนึ่งอินพุตสามเอาต์พุตโหมตกระแสในรูปแบบที่ 4.1 .....	140
ภาคผนวก ฉ การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสอง แบบหลายอินพุตหลายเอาต์พุตโหมตผสมในรูปแบบที่ 5.1.....	153
ภาคผนวก ช บทความวิจัยที่ได้รับการตีพิมพ์ .....	186
ประวัติผู้เขียน .....	315

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปเผยแพร่บนเว็บไซต์หรือสื่ออื่นใดโดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ V อ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
2.1 ค่าความกว้างและความยาวช่องนำกระแสของมอเตอร์ ที่ใช้ในวงจร VDBA ดังรูปที่ 2.6 .....	21
2.2 ค่าอิมพีแดนซ์อินพุตที่ขั้ว p และขั้ว n ของวงจร VDBA .....	22
2.3 อัตราขยายค่าความนำเมื่อแปรค่า $I_B$ ในรูปที่ 2.12.....	24
2.4 อัตราขยายค่าความนำของไอซีเบอร์ LT1228 เมื่อแปรค่า $I_B$ ในรูปที่ 2.19.....	27
3.1 การปรับค่าตัวประกอบคุณภาพของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.8 .....	44
4.1 การปรับค่าตัวประกอบคุณภาพของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 4.8 .....	65
5.1 การเปรียบเทียบระหว่างวงจรกรองสัญญาณโหมดผสมในอดีตและวงจรที่นำเสนอ.....	82
5.2 การปรับค่า $f_o$ ในขณะ $Q$ คงที่เท่ากับ 9.5 ของวงจรกรองสัญญาณที่นำเสนอ .....	95



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VI อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1	วงจร VDBA..... 15
2.2	สัญลักษณ์ทางไฟฟ้าของวงจร VDBA ในทางปฏิบัติ..... 16
2.3	วงจรรขยายค่าความนำ..... 17
2.4	วงจรสะท้อนกระแสแบบพื้นฐาน..... 17
2.5	วงจรถามแรงดัน ..... 19
2.6	โครงสร้างภายในของวงจร VDBA ที่ใช้ในวิทยานิพนธ์..... 20
2.7	ผลการจำลองคุณสมบัติโพตรงระหว่าง $i_z$ กับ $v_p - v_n$ ของวงจร VDBA ..... 21
2.8	ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า $I_B$ ..... 22
2.9	ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์อินพุตที่ขั้ว p ( $r_p$ ) และขั้ว n ( $r_n$ )... 23
2.10	ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว z ( $r_z$ )..... 23
2.11	ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว w ( $r_w$ )..... 24
2.12	ผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำเมื่อแปรค่า $I_B$ ..... 25
2.13	คุณสมบัติการส่งผ่านแรงดันโพตรงจากขั้ว z ( $v_z$ ) ไปยังขั้ว w ( $v_w$ )..... 25
2.14	ผลการจำลองผลตอบสนองทางความถี่ของการส่งผ่านแรงดัน $v_z$ ไปยัง $v_w$ ..... 26
2.15	ขั้วต่างๆของไอซีสำเร็จรูปเบอร์ LT1228..... 26
2.16	วงจร VDBA ที่สังเคราะห์ขึ้นจากไอซีเบอร์ LT1228 จำนวนหนึ่งตัว..... 27
2.17	ผลการวัดคุณสมบัติระหว่าง $v_p$ และ $v_z$ ของไอซีเบอร์ LT1228 ในรูปที่ 2.16..... 28
2.18	ผลการวัดคุณสมบัติระหว่าง $v_n$ และ $v_z$ ของไอซีเบอร์ LT1228 ในรูปที่ 2.16..... 28
2.19	ผลการวัดผลตอบสนองทางความถี่ของอัตราขยายค่าความนำเมื่อแปรค่า $I_B$ ..... 29
2.20	ผลการวัดคุณสมบัติของ $v_z$ และ $v_w$ ของไอซีเบอร์ LT1228 ในรูปที่ 2.16 ..... 29
3.1	วงจรรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่นำเสนอ ..... 34
3.2	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรถิ่นำเสนอในรูปที่ 3.1 ..... 39
3.3	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรถิ่นำเสนอในรูปที่ 3.1 ... 40
3.4	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่สูงของวงจรถิ่นำเสนอในรูปที่ 3.1 ..... 41
3.5	ผลการจำลองการทำงานของฟังก์ชันหยุดแถบความถี่ของวงจรถิ่นำเสนอในรูปที่ 3.1 ..... 42
3.6	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านทุกความถี่ของวงจรถิ่นำเสนอในรูปที่ 3.1..... 43
3.7	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรถิ่นำเสนอในรูปที่ 3.1 โดยแปรค่า $f_o$ ในขณะที่ $Q$ คงที่ ..... 44
3.8	ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรถิ่นำเสนอในรูปที่ 3.1 โดยแปรค่า $Q$ ในขณะที่ $f_o$ คงที่ ..... 45
3.9	ผลการจำลองการวิเคราะห์เชิงสถิติค่า $f_o$ ของวงจรถิ่นำเสนอในรูปที่ 3.1 ด้วยวิธีมอนติคาร์โล เมื่อ $C_1$ และ $C_2$ มีค่าเบี่ยงเบนไป 5%..... 45
3.10	วงจรรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่ใช้ในการทดลอง ..... 47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VII อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.11 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดัน บนแผ่นวงจรพิมพ์.....	47
3.12 วงจรขยายสัญญาณแบบกลับเฟสโดยใช้ออมแอมป์.....	48
3.13 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำ .....	48
3.14 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่.....	49
3.15 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูง.....	49
3.16 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่.....	50
3.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่.....	50
3.18 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP .....	51
3.19 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS.....	51
3.20 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP .....	52
4.1 วงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสที่นำเสนอ .....	56
4.2 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรที่นำเสนอในรูปแบบที่ 4.1 .....	60
4.3 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปแบบที่ 4.1 ...	61
4.4 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่สูงของวงจรที่นำเสนอในรูปแบบที่ 4.1 .....	62
4.5 ผลการจำลองการทำงานของฟังก์ชันหยุดแถบความถี่ของวงจรที่นำเสนอในรูปแบบที่ 4.1 .....	63
4.6 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านทุกความถี่ของวงจรที่นำเสนอในรูปแบบที่ 4.1.....	64
4.7 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปแบบที่ 4.1 โดยแปรค่า $f_o$ ในขณะที่ $Q$ คงที่ .....	65
4.8 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปแบบที่ 4.1 โดยแปรค่า $Q$ ในขณะที่ $f_o$ คงที่ .....	66
4.9 ผลการจำลองการวิเคราะห์เชิงสถิติค่า $f_o$ ของวงจรรูปที่ 4.1 ด้วยวิธีมอนติคาร์โลเมื่อ $R_1$ $C_1$ และ $C_2$ มีค่าเบี่ยงเบนไป 5% จากค่าปกติ.....	66
4.10 วงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแส ที่ใช้ในการต่อทดลอง .....	68
4.11 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแส บนแผ่นวงจรพิมพ์.....	68
4.12 วงจรเปลี่ยนแรงดันเป็นกระแสโดยใช้ไอซีเบอร์ AD844 และ $R_C$ .....	69
4.13 วงจรเปลี่ยนกระแสเป็นแรงดันโดยใช้ไอซีเบอร์ AD844 และ $R_C$ .....	69
4.14 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำ .....	70
4.15 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่.....	70
4.16 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูง.....	71
4.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่.....	71
4.18 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่.....	72
4.19 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP .....	72

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี โดยผู้จัดทำสงวนลิขสิทธิ์ไว้  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VIII อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.20 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS.....	73
4.21 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP .....	73
5.1 วงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสมที่นำเสนอ.....	78
5.2 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดแรงดันในรูปที่ 5.1 .....	89
5.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดแรงดันในรูปที่ 5.1.....	90
5.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 5.1 .....	91
5.5 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 5.1 .....	92
5.6 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดทรานแอตมิตแดนซ์ .....	93
5.7 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดทรานแอตมิตแดนซ์ ในรูปที่ 5.1 .....	94
5.8 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดทรานอิมพีแดนซ์ ในรูปที่ 5.1 .....	94
5.9 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดทรานอิมพีแดนซ์ ในรูปที่ 5.1 .....	95
5.10 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดัน ของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า $Q$ ในขณะที่ $f_0$ คงที่ .....	96
5.11 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดัน ของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า $f_0$ ในขณะที่ $Q$ คงที่ .....	96
5.12 ผลการจำลองการวิเคราะห์เชิงสถิติค่า $f_0$ ของวงจรรูปที่ 4.1 ด้วยวิธีมอนติคาร์โลเมื่อ $R_1$ $R_2$ , $C_1$ และ $C_2$ มีค่าเบี่ยงเบนไป 5% .....	97
5.13 วงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสม ที่ออกแบบเพื่อใช้ในการต่อทดลอง .....	98
5.14 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสม บนแผ่นวงจรพิมพ์ .....	99
5.15 วงจรเปลี่ยนแรงดันเป็นกระแสโดยใช้ไอซีเบอร์ AD844 และ $R_C$ .....	99
5.16 วงจรเปลี่ยนกระแสเป็นแรงดันโดยใช้ไอซีเบอร์ AD844 และ $R_C$ .....	99
5.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำโหมดแรงดัน.....	100
5.18 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดัน.....	101
5.19 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูงโหมดแรงดัน.....	101
5.20 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่โหมดแรงดัน.....	102
5.21 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่โหมดแรงดัน .....	102
5.22 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดแรงดัน .....	103
5.23 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS โหมดแรงดัน.....	103
5.24 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP โหมดแรงดัน .....	104
5.25 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดกระแส.....	104

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ IX อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
5.26 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดทรานแอตมิทแตนซ์	105
5.27 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP และ BP โหมดทรานอิมพีแดนซ์.....	105
ก1 วงจรสะท้อนกระแสแบบพื้นฐานชนิดลบ.....	116
ก2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส .....	117
ก3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส .....	118
ก4 วงจรสมมูลของวงจรสะท้อนกระแสสำหรับการวิเคราะห์อัตราขยายกระแส .....	119
ข1 วงจรขยายค่าความนำ.....	122
ค1 วงจรตามแรงดันสำหรับการวิเคราะห์หาอัตราขยายแรงดัน.....	126
ค2 วงจรตามแรงดันโดยพิจารณาเฉพาะทรานซิสเตอร์ $M_7 - M_{10}$ .....	127
ค3 วงจรสมมูลของทรานซิสเตอร์ $M_8$ และ $M_{10}$ .....	127
ค4 วงจรสมมูลของทรานซิสเตอร์ $M_{11}$ .....	128
ค5 วงจรสมมูลของทรานซิสเตอร์ $M_7 - M_{10}$ สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต	130
ค6 วงจรสมมูลของทรานซิสเตอร์ $M_{11}$ สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต .....	131
ง1 วงจรกรองสัญญาณอันดับสองโหมดแรงดันที่นำเสนอในรูปแบบที่ 3.1 .....	133
จ1 วงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอในรูปแบบที่ 4.1 .....	141
ฉ1 วงจรกรองสัญญาณอันดับสองโหมดผสมที่นำเสนอในรูปแบบที่ 5.1 .....	154

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ X ังอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในช่วงทศวรรษที่ผ่านมาการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณทางแอนะล็อก (analog signal processing circuit) โดยเฉพาะวงจรกรองสัญญาณแอนะล็อก (analog filter circuit) เข้ามามีบทบาทที่สำคัญอย่างมากในเทคโนโลยีวงจรรวม (integrated circuit, IC) ซึ่งในอดีตที่ผ่านมาการออกแบบวงจรกรองสัญญาณโดยอาศัยอุปกรณ์พาสซีฟ (passive element) พบว่ามีข้อจำกัดหลายประการ อาทิเช่น ยากต่อปรับค่าพารามิเตอร์ที่สำคัญ การลดทอนของสัญญาณที่ตำแหน่งเอาต์พุต และขนาดของวงจรเมื่อนำไปประยุกต์ใช้งานในเทคโนโลยีวงจรรวม เป็นต้น ดังนั้นงานวิจัยจำนวนมากจึงมุ่งเน้นในการออกแบบและสังเคราะห์วงจรกรองสัญญาณโดยใช้อุปกรณ์แอคทีฟ (active element) ที่มีสมรรถนะในการทำงานสูงหลายชนิด เช่น วงจรออปแอมป์ (operational amplifier) [1]-[7] วงจร OTA (operational transconductance amplifier) [8]-[34] กลุ่มวงจรสายพานกระแส (current conveyor) [35]-[65] เป็นต้น วงจรกรองสัญญาณได้ถูกพัฒนาต่อยอดมาเป็นลำดับ โดยมีวัตถุประสงค์หลักคือการปรับปรุงศักยภาพในการทำงานด้านต่างๆ ให้ดียิ่งขึ้นรวมทั้งการออกแบบให้วงจรมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน อาศัยพื้นที่ของวงจรมิน้อยลง และสามารถทำงานภายใต้ระดับแรงดันไฟเลี้ยงต่ำ (low supply voltage) ส่งผลให้สิ้นเปลืองกำลังไฟฟ้า (low power consumption) น้อยลงอีกด้วย

ในปี ค.ศ. 1999 วงจร CDBA (current differencing buffered amplifier) [66] ได้ถูกนำเสนอขึ้นครั้งแรกโดย C. Acar และ S. Özoğuz วงจร CDBA ประกอบด้วยกลุ่มวงจรรย่อยที่สำคัญสองส่วน คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรตามแรงดัน (voltage follower) โดยวงจร CDBA มีคุณสมบัติที่น่าสนใจอยู่หลายประการ เช่น แบนด์วิธกว้าง (wide bandwidth) อัตราสลูสูง (high slew rate) และมีโครงสร้างภายในที่ไม่ซับซ้อน ส่งผลให้วงจร CDBA เป็นอีกหนึ่งอุปกรณ์แอคทีฟที่น่าสนใจ และเหมาะสำหรับการออกแบบวงจรประมวลผลสัญญาณทางแอนะล็อกต่างๆ มากมาย [67]-[75] อย่างไรก็ตามจากการติดตามงานวิจัยพบว่าวงจร CDBA มีข้อจำกัดในการป้อนกลับของสัญญาณแรงดันจากขั้วเอาต์พุตมายังขั้วอินพุตที่เป็นกระแสรวมทั้งการป้อนสัญญาณอินพุตที่เป็นแรงดันจำเป็นจะต้องอาศัยอุปกรณ์พาสซีฟเข้ามามีส่วนร่วมเพื่อทำหน้าที่เปลี่ยนแรงดันให้เป็นกระแสก่อนที่จะป้อนแก่วงจร CDBA ส่งผลให้วงจรที่ออกแบบมีการใช้งานอุปกรณ์พาสซีฟเป็นจำนวนมาก อีกทั้งวงจร CDBA ยังไม่สามารถปรับแต่งคุณสมบัติของวงจรด้วยวิธีทางอิเล็กทรอนิกส์ (electronically tunable) หรือปรับแต่งค่าได้โดยการเปลี่ยนค่าของอุปกรณ์พาสซีฟจากภายนอกวงจร ต่อมาในปี ค.ศ. 2008 D. Birolek และคณะได้นำเสนอวงจร VDBA (voltage differencing buffered amplifier) [76] ขึ้นโดยเปลี่ยนขั้วของวงจร CDBA เดิมที่เป็นวงจรผลต่างกระแสไปเป็นวงจรผลต่างแรงดัน (voltage differencing circuit) ซึ่งกระแสเอาต์พุตที่สังเคราะห์ขึ้นสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ผ่านกระแสไบอัสจากภายนอกวงจร วงจร VDBA มีขั้วแรงดันอินพุต และขั้วกระแสเอาต์พุตที่มีค่าอิมพีแดนซ์สูง (high impedance) รวมทั้งขั้วแรงดันเอาต์พุตที่มีค่าอิมพีแดนซ์ต่ำ (low impedance) ทำให้เหมาะสมต่อการประยุกต์ใช้งานวงจรในโหมดแรงดัน (voltage mode) อย่างมาก อีกทั้งวงจร VDBA มีโครงสร้างที่เรียบง่าย กะทัดรัด ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และคล่องตัวสูง ด้วยเหตุนี้จึงมีงานวิจัยจำนวนมากมุ่งเน้นในการนำวงจร VDBA มาออกแบบและสังเคราะห์เป็นวงจรประมวลผลสัญญาณแอนะล็อกมากขึ้นเป็นลำดับ [77]-[83]

จากเหตุผลที่กล่าวมาในข้างต้น วิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์หลักในการออกแบบและสังเคราะห์วงจรกรองสัญญาณที่มีรูปแบบของฟังก์ชันเป็นแบบไบควอดราติก (biquadratic function) ที่มีการทำงานในโหมดแรงดัน โหมดกระแส (current mode) และโหมดผสม (mixed mode) นอกจากโหมดการทำงานของวงจรแล้วยังจำแนกโครงสร้างของวงจรเป็นเป็นแบบหลายอินพุตหนึ่งเอาต์พุต (multiple input single output, MISO) หนึ่งอินพุตหลายเอาต์พุต (single input multiple output, SIMO) และหลายอินพุตหลายเอาต์พุต (multiple input multiple output, MIMO) อีกด้วย วิทยานิพนธ์ฉบับนี้มุ่งเน้นการออกแบบวงจรกรองสัญญาณแบบแอกทีฟโดยใช้วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักต่อร่วมกับอุปกรณ์พาสซีฟจำนวนน้อย เพื่อให้มีโครงสร้างที่เรียบง่าย ทั้งยังปรับแต่งค่าพารามิเตอร์ต่างๆได้สะดวกผ่านอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) ของวงจร VDBA

## 1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรกรองสัญญาณอันดับสอง (second order filter) หรือฟังก์ชันแบบไบควอดราติกที่ทำงานในโหมดแรงดัน โหมดกระแส และโหมดผสม โดยมีรายละเอียดดังนี้

1) วงจรกรองสัญญาณอันดับสองโหมดแรงดันที่มีโครงสร้างแบบสามอินพุตหนึ่งเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวเก็บประจุไฟฟ้าจำนวนสองตัว [84]

2) วงจรกรองสัญญาณอันดับสองโหมดกระแสที่มีโครงสร้างแบบหนึ่งอินพุตสามเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ตัวต้านทานต่อเทียบกราวด์หนึ่งตัว และตัวเก็บประจุไฟฟ้าต่อเทียบกราวด์สองตัว [85]

3) วงจรกรองสัญญาณอันดับสองโหมดผสมที่มีโครงสร้างแบบหลายอินพุตหลายเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวต้านทานและตัวเก็บประจุไฟฟ้าอย่างละสองตัว [86]

โดยวัตถุประสงค์หลักในการวิจัยคือ การออกแบบวงจรกรองสัญญาณโดยอาศัยอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟจำนวนน้อย เพื่อให้โครงสร้างของวงจรที่นำเสนอมีความเรียบง่าย ไม่ซับซ้อน อีกทั้งค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency,  $\omega_0$ ) และตัวประกอบคุณภาพ (quality factor,  $Q$ ) ของวงจรสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ รวมทั้งยืนยันผลลัพธ์ด้วยการจำลองการทำงานของวงจรผ่านโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS (complementary metal-oxide-semiconductor) ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC (Taiwan Semiconductor Manufacturing Company) และการต่อทดลองด้วยวงจรจริงผ่านไอซีสำเร็จรูปเบอร์ LT1228 ของบริษัท linear technology [87]

## 1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์

หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์ฉบับนี้สามารถแยกเป็นหัวข้อต่างๆ โดยมีรายละเอียดดังต่อไปนี้

1) การออกแบบวงจรกรองสัญญาณโหมดแรงดันแบบสามอินพุตหนึ่งเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวเก็บประจุไฟฟ้าจำนวนสองตัว ซึ่งปราศจากการใช้งานตัวต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบพาสซีฟ วงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณมาตรฐานได้ครบทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ (lowpass filter, LP) กรองผ่านแถบความถี่ (bandpass filter, BP) กรองผ่านความถี่สูง (highpass filter, HP) หยุดแถบความถี่ (bandstop filter, BS) และกรองผ่านทุกความถี่ (allpass filter, AP) โดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจร ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งจากการติดตามงานวิจัยที่เกี่ยวข้องกับการสังเคราะห์วงจรกรองสัญญาณในโหมดแรงดัน [88]-[92] พบว่างานวิจัย [88], [90]-[92] อาศัยอุปกรณ์แอคทีฟหรืออุปกรณ์พาสซีฟมากกว่าสองตัว อีกทั้งวงจรที่นำเสนอใน [88], [90]-[92] ไม่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

2) การออกแบบวงจรกรองสัญญาณโหมดกระแสแบบหนึ่งอินพุตสามเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ตัวต้านทานต่อเทียบกราวด์หนึ่งตัว และตัวเก็บประจุไฟฟ้าต่อเทียบกราวด์จำนวนสองตัว วงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองผ่านความถี่สูง หยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจร อีกทั้งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย จากการศึกษาวิจัยในอดีตพบว่าวงจรที่สังเคราะห์ขึ้นใน [93]-[97] อาศัยอุปกรณ์แอคทีฟมากกว่าสามตัวขึ้นไป ในขณะที่ [93], [97] อาศัยอุปกรณ์พาสซีฟจำนวนมากในการสังเคราะห์วงจร

3) การออกแบบวงจรกรองสัญญาณโหมดผสมแบบหลายอินพุตหลายเอาต์พุต โดยใช้วงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวต้านทานและตัวเก็บประจุไฟฟ้าจำนวนอย่างละสองตัว วงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทั้งห้าฟังก์ชันคือ กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองผ่านความถี่สูง หยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจร อีกทั้งสามารถทำงานได้ครบทั้งสี่โหมดปฏิบัติการได้แก่ โหมดแรงดัน (voltage mode, VM) โหมดกระแส (current mode, CM) โหมดทรานแอตมิตแตนซ์ (transadmittance mode, TAM) และโหมดทรานอิมพีแดนซ์ (transimpedance mode, TIM) จึงทำให้เหมาะสมต่อการประยุกต์ใช้งานได้อย่างหลากหลายมากกว่าวงจรกรองสัญญาณที่สามารถทำงานได้เพียงโหมดเดียวเนื่องจากไม่มีข้อจำกัดในเรื่องชนิดของสัญญาณอินพุตที่ป้อนเข้ามา รวมทั้งชนิดความต้องการของสัญญาณที่สังเคราะห์จากขั้วเอาต์พุต จากการทบทวนงานวิจัยที่เกี่ยวข้องกับวงจรกรองสัญญาณโหมดผสมพบว่า [98]-[101] ไม่สามารถทำงานได้ครบทั้งสี่โหมดปฏิบัติการ ส่วนงานวิจัย [98]-[100], [105] ไม่สามารถปรับค่าตัวประกอบคุณภาพอิสระจากค่าความถี่เชิงมุมธรรมชาติ นอกจากนี้งานวิจัย [102]-[106] จำเป็นต้องอาศัยสัญญาณอินพุตแบบสองเท่าหรืออาศัยสัญญาณแบบกลับเฟสสำหรับการสังเคราะห์วงจรในบางฟังก์ชัน

จากประเด็นต่างๆ ที่กล่าวในข้างต้นสามารถสรุปได้ว่าหลักการใหม่ในวิทยานิพนธ์ฉบับนี้มุ่งเน้นในการสังเคราะห์วงจรกรองสัญญาณในโหมดแรงดัน โหมดกระแส และโหมดผสม โดยอาศัยวงจร VDBA จำนวนสองตัว และอุปกรณ์พาสซีฟสองถึงสี่ตัว หรือน้อยกว่างานวิจัยในอดีต ค่าพารามิเตอร์ที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ จากการทบทวนงานวิจัยที่ผ่านมาพบว่าวงจรที่นำเสนอในวิทยานิพนธ์มีข้อดีมากกว่าหลายประการเมื่อเทียบกับงานวิจัยในอดีต

## 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ ได้แบ่งเนื้อหาออกเป็น 6 บท และภาคผนวกอีก 7 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 บทนำ เป็นการกล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์ รวมทั้งรายละเอียดเนื้อหาโดยสรุปแต่ละบทของวิทยานิพนธ์ฉบับนี้

บทที่ 2 กล่าวถึงหลักการพื้นฐานของวงจร VDBA รวมทั้งการทดสอบคุณสมบัติของวงจรด้วยการจำลองการทำงานผ่านโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS 0.18  $\mu\text{m}$  และการต่อวงจรทดลองจริงโดยใช้ไอซีสำเร็จรูปเบอร์ LT1228

บทที่ 3 กล่าวถึงการออกแบบและสังเคราะห์วงจรกรองสัญญาณโหมดแรงดันโดยใช้วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวเก็บประจุจำนวนสองตัว ซึ่งคุณสมบัติในการทำงานของวงจรได้แสดงให้เห็นจริงผ่านการจำลองการทำงาน และผลการต่อทดลองจริง

บทที่ 4 กล่าวถึงการออกแบบและสังเคราะห์วงจรกรองสัญญาณโหมดกระแสโดยใช้วงจร VDBA สองตัว ตัวต้านทานหนึ่งตัว และตัวเก็บประจุไฟฟ้าสองตัว ซึ่งคุณสมบัติในการทำงานของวงจรได้แสดงให้เห็นจริงผ่านการจำลองการทำงาน และผลการต่อทดลองจริง

บทที่ 5 กล่าวถึงการออกแบบและสังเคราะห์วงจรกรองสัญญาณโหมดผสม โดยใช้วงจร VDBA จำนวนสองตัว ตัวต้านทานและตัวเก็บประจุไฟฟ้าอย่างละสองตัว ซึ่งคุณสมบัติในการทำงานของวงจรได้แสดงให้เห็นจริงผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และผลการต่อทดลองจริงอีกด้วย

บทที่ 6 สรุปผลงานวิจัยที่ได้นำเสนอไว้ในวิทยานิพนธ์ พร้อมทั้งข้อเสนอแนะแนวทางเพื่อนำไปพัฒนางานวิจัยต่อ

ส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งแสดงการวิเคราะห์คุณสมบัติและสมการที่ใช้ภายในแต่ละบท ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก	การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน
ภาคผนวก ข	การวิเคราะห์คุณสมบัติของวงจรขยายค่าความนำ
ภาคผนวก ค	การวิเคราะห์คุณสมบัติของวงจรตามแรงดัน
ภาคผนวก ง	การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันในรูปที่ 3.1
ภาคผนวก จ	การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสในรูปที่ 4.1
ภาคผนวก ฉ	การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสมในรูปที่ 5.1
ภาคผนวก ช	บทความวิจัยที่ได้รับการตีพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.5 เอกสารอ้างอิงบทที่ 1

- [1] N. A. Shah, S. Z. Iqbal, and B. Parveen, “Lowpass and bandpass transadmittance filter using operational amplifier pole,” **International Journal of Electronics and Communications (AEÜ)**, vol. 59, no. 7, pp. 410–412, 2005.
- [2] R. Raut, M. N. S. Swamy and N. Tian, “On the realization of current transfer function using voltage amplifier,” **International Journal of Circuit Theory and Applications**, vol. 34, no. 5, pp. 583–589, 2006.
- [3] R. Raut, “On the realization of current transfer function using voltage amplifiers,” **International Journal of Circuit Theory and Applications**, vol. 34, no. 5, pp. 583–589, 2006.
- [4] N. A. Shah and S. Z. Iqbal, “Versatile voltage mode universal biquad filter using the operational amplifier pole,” **International Journal of Electronics**, vol. 94, no. 1, pp. 75–79, 2007.
- [5] R. Raut, M. N. S. Swamy, and N. Tian, “Current-mode filters using voltage amplifiers,” **Circuits, Systems & Signal Processing**, vol. 26, no. 5, pp. 773–792, 2007.
- [6] N. A. Shah and S. Z. Iqbal, “Versatile voltage-mode universal biquad filter using the operational amplifier pole,” **International Journal of Electronics**, vol. 94, no. 1, pp. 75–79, 2007.
- [7] K. Matsukawa, Y. Mitani, M. Takayama, K. Obata, S. Dosho, and A. Matsuzawa, “A fifth-order continuous-time delta-sigma modulator with single-opamp resonator,” **IEEE Journal of Solid-State Circuits**, vol. 45, no. 4, pp. 697–706, 2010.
- [8] E. S. Erdogan, R. O. Topaloglu, H. Kuntman, and O. Cicekoglu, “New current-mode special function continuous-time active filters employing only OTAs and OPAMPs,” **International Journal of Electronics**, vol. 91, no. 6, pp. 345–359, 2004.
- [9] C. M. Chang, B. M. Al-Hashimi, Y. Sun and J. N. Ross, “New high-order filter structures using only single-ended-input OTAs and grounded capacitors,” **IEEE Transactions on Circuits and Systems-II: Express briefs**, vol. 51, no. 9, pp. 458–463, 2004.
- [10] D. R. Bhaskar, A. K. Singh, R. K. Sharma and R. Senani “New OTA-C universal current-mode/trans-admittance biquads,” **IEICE Electronics Express**, vol. 2, no. 1, pp. 8–13, 2005.
- [11] N. A. Shah and M. A. Malik, “High impedance voltage- and current-mode multifunction filters,” **International Journal Electronics and communications (AEÜ)**, vol. 59, no. 5, pp. 262–266, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [12] S. N. Ahmad, M. R. Khan and Moinuddin, "Operational transconductance amplifier based voltage-mode universal filter," **Indian Journal of Pure & Applied Physics**, vol. 43, no. 9, pp. 714–719, 2005.
- [13] K. Kumar, K. Pal and G. K. Gupta, "Realization of multi-function biquad filter using operational transconductance amplifier," **Indian Journal of Pure & Applied Physics**, vol. 44, no. 1, pp. 71–74, 2006.
- [14] C. M. Chang, C. L. Hou, W. Y. Chung, J. W. Horng and C. K. Tu, "Analytical synthesis of high-order single-ended-input OTA-grounded C all-pass and band-reject filter structures," **IEEE Transactions on Circuits and Systems–I: Regular Papers**, vol. 53, no. 3, pp. 489–498, 2006.
- [15] R. F. Ahmed, I. A. Awad and A. N. Soliman, "Transformation method from voltage-mode op-amp-RC circuits to current-mode  $G_m$ -C circuits," **Circuits, Systems, and Signal Processing**, vol. 25, no. 4, pp. 609–626, 2006.
- [16] T. Tsukutani, S. Edasaki, Y. Sumi and Y. Fukui, "Current-mode universal biquad filter using OTAs and DO-CCII," **Frequenz**, vol. 60, pp. 237–340, 2006.
- [17] T. Tsukutani, Y. Sumi and Y. Fukui, "Novel current-mode biquad filter using OTAs and DO-CCII," **International Journal of Electronics**, vol. 94, no. 2, pp. 99–105, 2007.
- [18] C. N. Lee and C. M. Chang, "A new OTA-C current-mode biquad filter with single input and multiple outputs," **International Journal of Electronics and Communications (AEÜ)**, vol. 62, no. 3, pp. 232–234, 2008.
- [19] H. P. Chen, Y. Z. Liao and W. T. Lee, "Tunable mixed-mode OTA-C universal filter," **Analog Integrated Circuits and Signal Processing**, vol. 58, no. 2, pp. 135–141, 2009.
- [20] C. N. Lee and C. M. Chang, "High-order mixed-mode OTA-C universal filter," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, no. 6, pp. 517–521, 2009.
- [21] R. Sotner, J. Petrzela and J. Slezak, "Current-controlled current-mode universal biquad employing multi-output transconductors," **Radioengineering**, vol. 18, no. 3, pp. 285–294, 2009.
- [22] B. Metin, K. Pal, S. Minaei and O. Cicekoglu, "Trade-offs in the OTA-based analog filter design," **Analog Integrated Circuits and Signal Processing**, vol. 60, no. 3, pp. 205–213, 2009.
- [23] C. N. Lee, "Multiple-mode OTA-C universal biquad filters," **Circuits, Systems, and Signal Processing**, vol. 29, no. 3, pp. 553–576, 2010.
- [24] Y. Sun, X. Zhu and J. Moritz, "Explicit design formulas for current-mode leap-frog OTA-C filters and 300 MHz CMOS seventh-order linear phase filter,"

- International Journal of Circuit Theory and Applications**, vol. 38, no. 4, p. 367–382, 2010.
- [25] R. Sotner, J. Jerabek, T. Dostal and K. Vrba, “Multifunctional adjustable current mode biquads based on distributed feedback voltage mode prototype with OTAs,” **International Journal of Electronics**, vol. 97, no. 7, pp. 797–809, 2010.
- [26] D. V. Kamat, P. V. Ananda Mohan and K. G. Prabhu, “Novel first-order and second-order current-mode filters using multiple-output operational transconductance amplifiers,” **Circuits, Systems, and Signal Processing**, vol. 29, no. 3, pp. 553–576, 2010.
- [27] M. Kumngern, B. Knobnob and K. Dejhan, “Electronically tunable high-input impedance voltage-mode universal biquadratic filter based on simple CMOS OTAs,” **International Journal of Electronics and Communications (AEÜ)**, vol. 64, no. 10, pp. 934–939, 2010.
- [28] P. Prommee and T. Pattanatadapong, “Realization of tunable pole- $Q$  current-mode OTA-C universal filter,” **Circuits, Systems, and Signal Processing**, vol. 29, no. 5, pp. 913–924, 2010.
- [29] A. K. Singh, R. Senani, D. R. Bhaskar and R. K. Sharma, “A new electronically-tunable active-only universal biquad,” **Journal of Circuits, Systems, and Computers**, vol. 20, no. 3, pp. 549–555, 2011.
- [30] F. Rezaei and S. J. Azhari, “Ultra low voltage, high performance operational transconductance amplifier and its application in a tunable  $G_m$ -C filter”, *Microelectronics Journal*, vol. 42, no. 6, pp. 827–836, 2011.
- [31] S. V. Thyagarajan, S. Pavan and P. Sankar, “Active-RC filters using the  $G_m$ -assisted OTA-RC technique,” **IEEE Journal of Solid-State Circuits**, vol. 46, no. 7, pp. 1522–1533, 2011.
- [32] A. Pirmohammadi and M. H. Zarifi, “A low power tunable  $G_m$ -C filter based on double CMOS inverters in  $0.35 \mu\text{m}$ ,” **Analog Integrated Circuits and Signal Processing**, vol. 71, no. 3, pp. 473–479, 2012.
- [33] C. N. Lee, “High-order multiple-mode and transadmittance-mode OTA-C universal filters,” **Journal of Circuits, Systems, and Computers**, vol. 21, no. 5, p. 1250048, 2012.
- [34] Y. Ozcelep, A. Kuntman and H. Kuntman, “On the degradation of OTA-C based CMOS low-power filter circuits for biomedical instrumentation,” **Turkish Journal of Electrical Engineering and Computer Sciences**, vol. 20, no. 2, pp. 1359–1368, 2012.
- [35] V. K. Singh, A. K. Singh and R. Senani, “Dual function capability of recently proposed four-current conveyor-based VM biquad,” **Journal of Circuits, Systems, and Computers**, vol. 14, no. 1, pp. 51–56, 2005.

- [36] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung and H. Y. Wei, "Voltage-mode universal biquadratic filter with one input and five outputs using MOCCIs," **Computers and Electrical Engineering**, vol. 31, no. 3, 190–202, 2005.
- [37] E. Yuce, S. Minaei and O. Cicekoglu, "Universal current-mode active-C filter employing minimum number of passive elements," **Analog Integrated Circuits and Signal Processing**, vol. 46, no. 2, pp. 169–171, 2006.
- [38] J. W. Horng, C. L. Hou, C. M. Chang and W. Y. Chung, "Voltage mode universal biquadratic filters with one input and five outputs," **Analog Integrated Circuits and Signal Processing**, vol. 47, no. 1, pp. 73–83, 2006.
- [39] P. Kumar, K. Pal and G. K. Gupta, "High input impedance all-pass and notch filter configuration," **Indian Journal of Pure & Applied Physics**, vol. 44, no. 5, pp. 398–401, 2006.
- [40] W. Tangsrirat and W. Surakamponorn, "Electronically tunable current-mode universal filter employing only plus-type current-controlled conveyors and grounded capacitors," **Circuits, Systems, and Signal Processing**, vol. 25, no. 6, pp. 701–713, 2006.
- [41] J. W. Horng, C. L. Hou, C. M. Chang, H. P. Chou and C.T. Lin, "High input impedance voltage-mode universal biquadratic filter with one input and five outputs using current conveyors," **Circuits, Systems, and Signal Processing**, vol. 25, no. 6, pp. 767–777, 2006.
- [42] M. Siripruchyanun and W. Jaikla, "Three-input single-output electronically controllable dual-mode universal biquad filter using DO-CCCIIs," **Active and Passive Electronic Components**, vol. 2007, Article ID 36849, 6 pages, 2007.
- [43] W. Tangsrirat and W. Surakamponorn, "High output impedance current-mode universal filter employing dual output current controlled conveyors and grounded capacitors," **International Journal of Electronics and Communications (AEÜ)**, vol. 61, no. 2, pp. 127–131, 2007.
- [44] S. Maheshwari, "A new current-mode current controlled all-pass section," **Journal of Circuits, Systems, and Computers**, vol. 16, no. 2, pp. 181–189, 2007.
- [45] S. Minaei and E. Yuce, "Current-mode active-C filter employing reduced number of CCCII+s," **Journal of Circuits, Systems, and Computers**, vol. 16, no. 4, pp. 507–516, 2007.
- [46] W. Tangsrirat, "Current-tunable current-mode multifunction filter based on dual-output current-controlled conveyors," **International Journal of Electronics and Communications (AEÜ)**, vol. 61, no. 8, pp. 528–533, 2007.

- [47] M. Koksai and M. Sagbas, "A versatile signal flow graph realization of a general current transfer function," **International Journal of Electronics and Communications (AEÜ)**, vol. 62, no. 1, pp. 33–40, 2008.
- [48] C. Wang, H. Liu and Y. Zhao, "A new current-mode current-controlled universal filter based on CCCII ( $\pm$ )," **Circuits, Systems, and Signal Processing**, vol. 27, no. 5, pp. 673–682, 2008.
- [49] N. Pandey, S. K. Paul and S. B. Jain, "A new electronically tunable current mode universal filter using MO-CCII," **Analog Integrated Circuits and Signal Processing**, vol. 58, no. 2, pp. 171–178, 2009.
- [50] S. Minaei and E. Yuce, "All grounded passive elements current-mode all-pass filter," **Journal of Circuits, Systems and Computers**, vol. 18, no. 1, pp. 31–43, 2009.
- [51] C. Wang, H. Liu and Y. Zhao, "Universal current-mode filter with multiple inputs and one output using MOCCII and MO-CCCA," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, no. 6, pp. 448–453, 2009.
- [52] E. Yuce, "Current-mode electronically tunable biquadratic filters consisting of only CCCIs and grounded capacitors," **Microelectronics Journal**, vol. 40, no. 12, pp. 1719–1725, 2009.
- [53] R. Sotner, J. Slezak, T. Dostal and J. Petrzela, "Universal tunable current-mode biquad employing distributed feedback structure with MO-CCII," **Journal of Electrical Engineering**, vol. 61, no. 1, pp. 52–56, 2010.
- [54] J. W. Horng, "Current-mode and transimpedance-mode universal biquadratic filter using multiple outputs CCIs," **Indian Journal of Engineering & Materials Sciences**, vol. 17, no. 3, pp. 169–174, 2010.
- [55] W. Tangsrirat and O. Channumsin, "Minimum-component current-mode universal filter," **Indian Journal of Pure & Applied Physics**, vol. 49, no. 2, pp. 137–141, 2011.
- [56] C. Wang, J. Xu, A. U. Keskin, S. Du and Q. Zhang, "A new current-mode current-controlled SIMO-type universal filter," **International Journal of Electronics and Communications (AEÜ)**, vol. 65, no. 3, pp. 231–234, 2011.
- [57] J. W. Horng, "High output impedance current-mode universal biquadratic filters with five inputs using multi-output CCIs," **Microelectronics Journal**, vol. 42, no. 5, pp. 693–700, 2011.
- [58] J. W. Horng, C. L. Hou, C. Y. Tseng, R. C. Dun and D. Y. Yang, "Cascadable current-mode first-order and second-order multifunction filters employing grounded capacitors," **Active and Passive Electronic Components**, vol. 2012, Article ID 261075, 6 pages, 2012.

- [59] B. Metin, K. Pal and O. Cicekoglu, “A new approach for high-input impedance in voltage mode filters using first-generation current conveyor in place of second-generation current conveyor,” **International Journal of Electronics**, vol. 99, no. 1, pp. 131–139, 2012.
- [60] J. W. Horng, “Analytical synthesis of general high-order voltage/current transfer functions using CCIs,” **Microelectronics Journal**, vol. 43, no. 8, pp. 546–554, 2012.
- [61] W. Tangsrirat, “Cascadable current-mode first-order allpass filter using current controlled conveyors,” **Przeład Elektrotechniczny**, vol. 89, no 1a, pp. 187–190, 2013.
- [62] C. N. Lee, “Mixed-mode universal biquadratic filter with no need of matching conditions,” **Journal of Circuits, Systems and Computers**, vol. 25, no. 9, p. 1650106, 2016.
- [63] J. W. Horng, C. M. Wu and N. Herencsar, “Current-mode and transimpedance-mode universal biquadratic filter using two current conveyors,” **Indian Journal of Engineering & Materials Sciences**, vol. 24, pp. 461–468, 2017.
- [64] T. Tsukutani and N. Yabuki, “A DVCC-based mixed-mode biquadratic circuit,” **Journal of Electrical Engineering**, vol. 6, no. 1, pp. 52–56, 2018.
- [65] D. Agrawal and S. Maheshwari, “High-performance electronically tunable analog filter using a single EX-CCCII,” **Circuits, Systems, and Signal Processing**, vol. 40, no. 3, pp. 1127–1151, 2020.
- [66] C. Acar and S. Özoğuz, “A new versatile building block : current differencing buffered amplifier suitable for analog signal-processing filters,” **Microelectronics Journal**, vol. 30, no. 2, pp. 157-160, 1999.
- [67] A. Toker, S. Özoğuz and C. Acar, “CDBA-based fully-integrated gyrator circuit suitable for electronically tunable inductance simulation,” **International Journal of Electronics and Communications (AEÜ)**, vol. 54, no. 5, pp. 293–296, 2000.
- [68] A. Toker, S. Özoğuz, O. Çiçekoglu and C. Acar, “Current-mode all-pass filters using current differencing buffered amplifier and a new high- $Q$  bandpass filter configuration,” **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol. 47, no. 9, pp. 949–954, 2000.
- [69] S. Özcan, A. Toker, C. Acar, H. Kuntman and O. Çiçekoglu, “Single resistance-controlled sinusoidal oscillators employing current differencing buffered amplifier,” **Microelectronics Journal**, vol. 31, no. 3, pp. 169–174, 2000.
- [70] A. Ü Keskin and E. Hancioglu, “CDBA-based synthetic floating inductance circuits with electronic tuning properties,” **ETRI Journal**, vol. 27, no. 2, pp. 239–242, 2005.

- [71] A. Ü Keskin and E. Hancioglu, “Current mode multifunction filter using two CDBAs,” **International Journal of Electronics and Communications (AEÜ)**, vol. 59, no. 8, pp. 495–498, 2005.
- [72] A. Ü Keskin, “Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components,” **International Journal of Electronics**, vol. 92, no. 8, pp. 479–487, 2005.
- [73] W. Tangsrirat, K. Klahan, T. Dumawipata and W. Surakamponorn, “Low-voltage NMOS-based current differencing buffered amplifier and its application to currentmode ladder filter design,” **International Journal of Electronics**, vol. 93, no. 11, pp. 777–791, 2006.
- [74] A. Ü Keskin, “Multi-function biquad using single CDBA,” **Electrical Engineering**, vol. 88, no. 5, pp. 353–356, 2006.
- [75] W. Tangsrirat, D. Prasertsom, T. Piyatat and W. Surakamponorn, “Single-resistance-controlled quadrature oscillator using current differencing buffered amplifiers,” **International Journal of Electronics**, vol. 95, no. 11, pp. 1119–1126, 2008.
- [76] D. Bolek, R. Senani, V. Biolková and Z. Kolka, “Active elements for analog signal processing : classification, review, and new proposals,” **Radioengineering**, vol. 17, no. 4, pp. 15–32, 2008.
- [77] F. Kaçar, A. Yeşil and A. Noori, “New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications,” **Radioengineering**, vol. 21, no. 1, pp. 333–339, 2012.
- [78] A. Yeşil, F. Kaçar and K. Gürkan, “Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application,” **International Journal of Electronics and Communications (AEÜ)**, vol. 68, no. 2, pp. 143–150, 2014.
- [79] A. R. Ismael, “CMOS implementation of VDBA to design symmetric filters,” **Journal of Multidisciplinary Engineering Science and Technology**, vol. 3, no. 3, pp. 4178–4181, 2016.
- [80] P. Gupta, and R. Pandey, “Single VDBA based multifunction filter,” **International Journal of Control Theory and Applications**, vol. 10, no. 6, pp. 651–661, 2017.
- [81] M. E. Basak, and F. Kacar, “Ultra-low voltage VDBA design by using PMOS DT MOS transistors,” **Istanbul University - Journal of Electrical and Electronics Engineering**, vol. 17, no. 2, pp. 3463–3469, 2017.
- [82] C. K. Yadav, D. Prasad, Z. Haseeb, L., and M. Kumar, “CM-biquad filter using single DO-VDBA,” **Circuits and Systems**, vol. 9, no. 9, pp. 133–139, 2018.

- [83] I. Mamatov, Y. Ozcelep, and F. Kacar, “Voltage differencing buffered amplifier based low power, high frequency and universal filters using 32 nm CNTFET technology,” **Microelectronics Journal**, vol. 107, p. 104948, 2021.
- [84] N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA,” **Engineering Review**, vol. 41, no. 3, pp. 76–85, 2021.
- [85] N. Roongmuanpha, W. Tangsrirat, “SITO current-mode multifunction biquad using readily available IC LT1228s,” **Proceedings of The 6th International Conference on Engineering, Applied Sciences and Technology (ICEAST-2020)**, July 1-4, Thailand, pp. 108–111, 2020.
- [86] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, “Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability,” **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021.
- [87] Linear Technology, “100MHz current feedback amplifier with DC gain control,” **LT1228 datasheet**, 1994.
- [88] S. I. Liu and D. S. Wu, “New current-feedback amplifier-based universal biquadratic filter,” **IEEE Transactions on Instrumentation and Measurement**, vol. 44, no. 4, pp. 915–917, 1995.
- [89] N. A. Shah, M. F. Rather, S. Z. Iqbal, “Three-input and one-output voltage-mode universal filter,” **Indian Journal of Pure and Applied Physics**, vol. 41, no. 7, pp. 556–558, 2003.
- [90] H. P. Chen and S. S. Shen, “A versatile universal capacitor-grounded voltage-mode filter using DVCCs,” **ETRI Journal**, vol. 29, no. 4, pp. 470–476, 2007.
- [91] E. Yuce, “Voltage-mode multifunction filters employing a single DVCC and grounded capacitors,” **IEEE Transactions on Instrumentation and Measurement**, vol. 58, no. 7, pp. 2216–2221, 2009.
- [92] S. Topaloglu, M. Sagbas, and F. Anday, “Three-input single-output second-order filters using current-feedback amplifiers,” **International Journal of Electronics and Communications (AEÜ)**, vol. 66, no. 8, pp. 683–686, 2012.
- [93] W. Tangsrirat, S. Unhavanich, T. Dumawipata and W. Surakamponorn, “Single-input and three-output current-mode biquadratic filters using multiple-output OMAs,” **Proceedings of Asia-Pacific Conference on Circuits and Systems (APCCAS 2002)**, October 28-31, Denpasar, Bali, Indonesia, Indonesia, pp. 399–404, 2002.
- [94] E. Yuce and S. Minaei, “Universal current-mode filters and parasitic impedance effects on the filter performances,” **International Journal of Circuit Theory and Applications**, vol. 36, no. 2, pp. 161–171, 2008.

- [95] W. Tangsrirat, "Single-input three-output electronically tunable universal current-mode filter using current follower transconductance amplifiers," **International Journal of Electronics and Communications (AEÜ)**, vol. 65, pp. 783–787, 2011.
- [96] L. Safari, S. Minaei and B. Metin, "A low power current controllable single-input three-output current-mode filter using MOS transistors only," **International Journal of Electronics and Communications (AEÜ)**, vol. 68, pp. 1205–1213, 2014.
- [97] J. Jerabek, J. Dvorak, R. Sotner, B. Metin and K. Vrba, "Multifunctional current-mode filter with dual-parameter control of the pole frequency," **Advances in Electrical and Computer Engineering**, vol. 16, no. 3, pp. 31–36, 2016.
- [98] M. T. Abuelma'atti, and A. Bentrchia, "A novel mixed-mode OTA-C filter," **Frequenz**, vol. 57, no. 7–8, pp. 157–159, 2003.
- [99] J. W. Horng, "High-order current-mode and trans-impedance-mode universal filters with multiple-inputs and two-outputs using MOCCIs," **Radioengineering**, vol. 18, no. 4, pp. 537–543, 2009.
- [100] S. V. Singh, S. Maheshwari, and D. S. Chauhan, "Single MO-CCCCTA-based electronically tunable current/transimpedance-mode biquad universal filter," **Circuits and Systems**, vol. 2, no. 1, pp. 1–6, Jan 2011.
- [101] M. A. Albri, J. Sampe, S. H. M. Ali, and A. R. M. Zain, "Design of VD-DDCC for novel dual mode universal filter with grounded passive components," **International Journal of Nanoelectronics and Materials**, vol. 13, pp. 259–266, 2020.
- [102] M. T. Abuelma'atti, A. Bentrchia, and S. M. A. Shahrani, "A novel mixed-mode current-conveyor-based filter," **International Journal of Electronics**, vol. 91, no. 3, pp. 191–197, 2004.
- [103] H. P. Chen, Y. Z. Liao, and W. T. Lee, "Tunable mixed-mode OTA-C universal filter," **Analog Integrated Circuits and Signal Processing**, vol. 58, no. 2, pp. 135–141, 2009.
- [104] D. Singh and N. Afzal, "Fully digitally programmable generalized mixed mode universal filter configuration," **Circuits, Systems, and Signal Processing**, vol. 35, no. 5, pp. 1457–1480, 2016.
- [105] J. Sampe, M. Fasehuddin, S. H. M. Ali, "DOCCII based minimum component mix mode universal filter," **International Journal of Advances in Science, Engineering and Technology**, vol. 5, no. 2, pp. 17–22, 2017.
- [106] D. Agrawal and S. Maheshwari, "High-performance electronically tunable analog filter using a single EX-CCCII," **Circuits, Systems, and Signal Processing**, vol. 40, no. 3, pp. 1127–1151, Mar 2021.

## บทที่ 2

### วงจร VDBA

#### 2.1 กล่าวนำ

ปัจจุบันวงจรประมวลผลสัญญาณทางแอนะล็อก (analog signal processing) ที่ใช้ในเทคโนโลยีของวงจรรวม (integrated circuit, IC) มีการพัฒนาไปอย่างรวดเร็ว โดยอุปกรณ์แอกทีฟ (active element) ถือว่าเป็นอีกหนึ่งส่วนสำคัญที่เข้ามามีบทบาทในการพัฒนาวงจรรวมอย่างมาก เนื่องจากข้อดีหลากหลายประการของอุปกรณ์แอกทีฟ เช่น ลักษณะทางกายภาพที่เล็ก (small structure) กะทัดรัด (compact) ต่อการประยุกต์ใช้งาน มีการบริโภคแรงดันไฟเลี้ยงต่ำ (low power supply) ส่งผลให้เกิดกำลังไฟฟ้าสูญเสียน้อย (low power consumption) อีกทั้งอุปกรณ์แอกทีฟบางประเภทยังมีคุณสมบัติในการปรับค่าองค์ประกอบภายในด้วยวิธีการทางอิเล็กทรอนิกส์ (electronically tunable) อีกด้วย ในปี ค.ศ. 2008 D. Biotek และคณะ [1] ได้รวบรวมและนำเสนออุปกรณ์แอกทีฟสำหรับการพัฒนาวงจรรวมผลสัญญาณทางแอนะล็อกขึ้นหลายชนิด โดยวงจร VDBA (voltage differencing buffered amplifier) เป็นหนึ่งในอุปกรณ์แอกทีฟที่ถูกนำเสนอขึ้นครั้งแรก วงจร VDBA มีการพัฒนาต่อยอดมาจากวงจร CDBA (current differencing buffered amplifier) [2] โดยการปรับเปลี่ยนวงจรในภาคอินพุตเดิมจากวงจรผลต่างกระแส (current differencing circuit) เป็นวงจรขยายผลต่างแรงดัน (voltage differencing circuit) แทน วงจร VDBA ประกอบด้วยวงจรขยายผลต่างแรงดันต่อร่วมกับวงจรตามแรงดัน (voltage buffer circuit) ในกรณีนี้ขั้วแรงดันอินพุตของวงจร VDBA จึงมีค่าอิมพีแดนซ์อินพุตที่สูงมาก (high input impedance) ในขณะที่ขั้วแรงดันเอาต์พุตของวงจรมีค่าอิมพีแดนซ์เอาต์พุตที่ต่ำมาก (low output impedance) ทำให้วงจร VDBA มีคุณสมบัติที่เหมาะสมต่อการใช้งานวงจรในโหมดแรงดันเป็นอย่างดี นอกจากนี้วงจร VDBA ยังสามารถปรับแต่งค่าองค์ประกอบภายในวงจรด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) ผ่านทางกระแสไบอัสจากภายนอก (external biasing current) อีกทั้งวงจร VDBA มีโครงสร้างภายในที่เรียบง่ายไม่ซับซ้อน อาศัยมอสทรานซิสเตอร์ (complementary metal-oxide-semiconductor, CMOS) จำนวนน้อยในการสังเคราะห์วงจร และสามารถทำงานภายใต้ระดับแรงดันไฟเลี้ยงต่ำ จึงมีความคล่องตัวต่อการประยุกต์ใช้งานได้อย่างหลากหลาย

ดังนั้นวิทยานิพนธ์บทนี้จะกล่าวถึงหลักการพื้นฐานของวงจร VDBA ทั้งในทางอุดมคติ และทางปฏิบัติ การออกแบบและสังเคราะห์โครงสร้างภายในของวงจร VDBA ด้วยเทคโนโลยีแบบมอสทรานซิสเตอร์ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC รวมทั้งการตรวจสอบความถูกต้องของวงจรด้วยผลการจำลองการทำงานผ่านโปรแกรม PSPICE และการต่อทดลองด้วยวงจรจริงผ่านไอซีสำเร็จรูปเบอร์ LT1228 ของบริษัท linear technology [3] ซึ่งออกแบบให้มีคุณสมบัติในการทำงานเสมือนวงจร VDBA

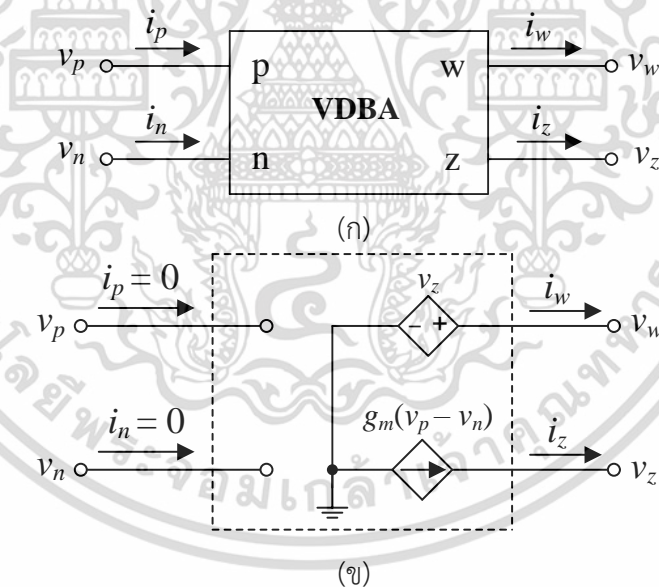
## 2.2 หลักการทำงานพื้นฐานของวงจร VDBA

วงจร VDBA ประกอบด้วยกลุ่มวงจรย่อยที่สำคัญสองส่วนได้แก่ วงจรขยายผลต่างแรงดัน ต่อร่วมกับวงจรตามแรงดัน โดยที่กระแสเอาต์พุตของวงจร VDBA สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ รวมทั้งแรงดันที่ตกคร่อมขั้วกระแสเอาต์พุตถูกส่งผ่านไปเป็นแรงดันที่ขั้วเอาต์พุตอีกด้วย ทำให้วงจร VDBA สามารถประยุกต์ใช้งานได้ทั้งโหมดกระแส และโหมดแรงดัน ด้วยเหตุนี้วงจร VDBA จึงเป็นที่นิยมในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณแอนะล็อกชนิดต่างๆ อย่างแพร่หลาย [4]-[16]

### 2.2.1 คุณสมบัติของวงจร VDBA ในทางอุดมคติ

รูปที่ 2.1 แสดงสัญลักษณ์ทางไฟฟ้า และวงจรสมมูลทางไฟฟ้าของวงจร VDBA โดยความสัมพันธ์ระหว่างแรงดันกับกระแสสามารถเขียนอธิบายได้ดังนี้

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (2.1)$$



รูปที่ 2.1 วงจร VDBA

(ก) สัญลักษณ์ทางไฟฟ้า

(ข) วงจรสมมูลทางไฟฟ้า

รูปที่ 2.1 แสดงให้เห็นว่าวงจร VDBA เป็นอุปกรณ์แอกทีฟแบบสี่ขั้ว โดยที่ขั้ว p และขั้ว n คือขั้วแรงดันอินพุตที่มีค่าอิมพีแดนซ์อินพุตสูง ขั้ว z คือขั้วกระแสเอาต์พุตที่มีค่าอิมพีแดนซ์เอาต์พุตสูง ในขณะที่ขั้ว w คือขั้วแรงดันเอาต์พุตที่มีค่าอิมพีแดนซ์เอาต์พุตต่ำ สมการ (2.1) แสดงให้เห็นว่าไม่มีกระแสไหลเข้าที่ขั้ว p และขั้ว n แรงดันอินพุตแบบผลต่าง ( $v_p - v_n$ ) จะถูกเปลี่ยนเป็นกระแส

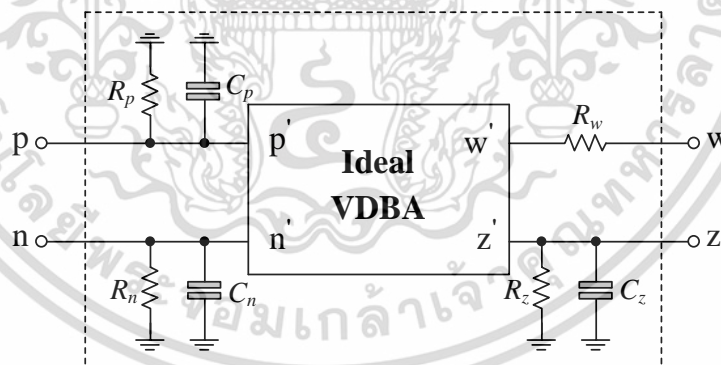
เอาต์พุตที่ขั้ว  $z$  ( $i_z$ ) ผ่านอัตราขยายค่าความนำ และแรงดันที่ตกรวมขั้ว  $z$  ( $v_z$ ) จะถูกส่งผ่านไปเป็นแรงดันเอาต์พุตที่ขั้ว  $w$  ( $v_w$ ) โดยมีอัตราขยายแรงดันเท่ากับหนึ่ง

### 2.2.2 คุณสมบัติของวงจร VDBA ในทางปฏิบัติ

วงจร VDBA เมื่อมีการทำงานไม่เป็นไปตามอุดมคติ (non-ideal) หรือการทำงานในทางปฏิบัติพบว่าที่ขั้วต่างๆของวงจร VDBA จะมีค่าอิมพีแดนซ์แผ่รวมอยู่ดังแสดงในรูปที่ 2.2 โดยที่ขั้ว  $p$  ขั้ว  $n$  และขั้ว  $z$  มีตัวต้านทานแผ่ขนานกับตัวเก็บประจุไฟฟ้าแผ่เท่ากับ  $[R_p // (1/sC_p)]$   $[R_n // (1/sC_n)]$  และ  $[R_z // (1/sC_z)]$  ตามลำดับ ในขณะที่ขั้ว  $w$  มีตัวต้านทานแผ่ต่ออนุกรมเท่ากับ ( $R_w$ ) โดยในทางอุดมคติค่าอุปกรณ์แผ่ที่ขั้วต่างๆสามารถประมาณได้เท่ากับ  $R_p = R_n = R_z = \infty$   $R_w = 0$  และ  $C_p = C_n = C_z = 0$  ซึ่งวงจร VDBA ในทางปฏิบัติสามารถเขียนอธิบายความสัมพันธ์ระหว่างแรงดันกับกระแสได้ใหม่เท่ากับ

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (2.2)$$

โดยที่  $\alpha = 1 - \epsilon_{gm}$  เมื่อ  $|\epsilon_{gm}| \ll 1$  คือ ค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำ (transconductance inaccuracy) ระหว่างขั้ว  $p$  และขั้ว  $n$  ไปยังขั้ว  $z$  ในขณะที่  $\beta = 1 - \epsilon_v$  เมื่อ  $|\epsilon_v| \ll 1$  คือ ค่าความผิดพลาดในการส่งผ่านแรงดัน (voltage transfer error) จากขั้ว  $z$  ไปยังขั้ว  $w$



รูปที่ 2.2 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA ในทางปฏิบัติ

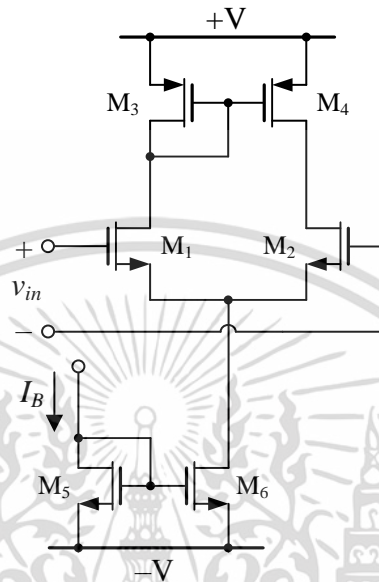
### 2.3 การสังเคราะห์วงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์

วงจร VDBA ที่ใช้ในวิทยานิพนธ์ฉบับนี้ออกแบบและสังเคราะห์โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ โดยวงจร VDBA ประกอบด้วยวงจรรย่อยที่สำคัญสองวงจร คือวงจรรขยายค่าความนำ (transconductor circuit) และวงจรถามแรงดัน (voltage buffer circuit) ซึ่งมีรายละเอียดของวงจรดังนี้

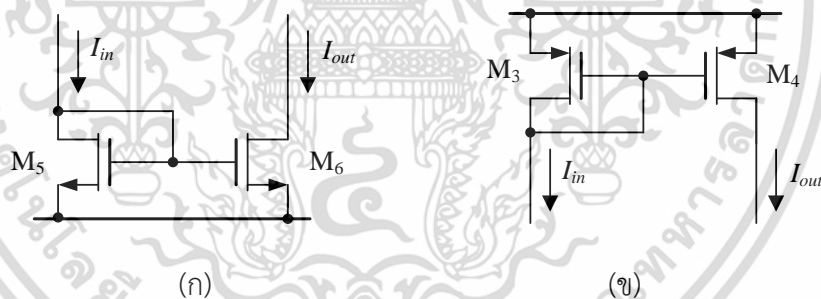
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.1 วงจรขยายค่าความนำ

วงจรขยายค่าความนำ คือวงจรที่ทำหน้าที่เปลี่ยนแรงดันอินพุตแบบผลต่างไปเป็นกระแสเอาต์พุตผ่านอัตราขยายค่าความนำ ซึ่งสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 วงจรขยายค่าความนำ



(ก)

(ข)

รูปที่ 2.4 วงจรสะท้อนกระแสแบบพื้นฐาน

(ก) ชนิดบวก (ข) ชนิดลบ

รูปที่ 2.3 แสดงให้เห็นว่าวงจรขยายค่าความนำประกอบด้วยวงจรขยายสัญญาณผลต่างแบบซอร์สคู่ร่วม (source-coupled pair)  $M_1 - M_2$  และวงจรสะท้อนกระแส (current mirror)  $M_3 - M_4$  และ  $M_5 - M_6$  วงจรสะท้อนกระแสแบบพื้นฐานสามารถแบ่งตามชนิดได้เป็นชนิดบวกและชนิดลบดังรูปที่ 2.4 โดยที่  $I_{in}$  คือแหล่งจ่ายกระแสคงที่ และ  $I_{out}$  คือกระแสเอาต์พุตของวงจร กรณีนี้จะได้ความสัมพันธ์ระหว่างกระแสทั้งสองในช่วงการทำงานอิ่มตัวของทรานซิสเตอร์ (saturation region) ดังนี้ [ภาคผนวก ก1]

$$\frac{I_{out}}{I_{in}} = \frac{-(\mu C_{ox4}/2)(W_4/L_4)(V_{SG4} - |V_{TH4}|)^2 (1 + \lambda_4 V_{SD4})}{-(\mu C_{ox3}/2)(W_3/L_3)(V_{SG3} - |V_{TH3}|)^2 (1 + \lambda_3 V_{SD3})} \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการเรียนการสอนเท่านั้น มิใช่เผยแพร่ให้ประชาชนได้ใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $W$  และ  $L$  คือ ความกว้างและความยาวประสิทธิผลของช่องนำกระแส (effective channel width and length)  $V_{TH}$  คือ แรงดันขีดเริ่ม (threshold voltage)  $\mu$  คือ ค่าความคล่องตัวของพาหะตัวนำ (effective carrier mobility)  $C_{ox}$  คือ ค่าความจุไฟฟ้าแฝงต่อหนึ่งหน่วยพื้นที่ (gate oxide capacitance per unit area)  $\lambda_i$  คือ ค่ามอดูเลตความยาวของช่องนำกระแส (channel length modulation) ของมอสทรานซิสเตอร์ตัวที่  $i$  ( $i = 3, 4$ ) หากกำหนดให้ทรานซิสเตอร์  $M_3 - M_4$  มีความสมพงษ์กันทุกประการ จะสามารถวิเคราะห์หาอัตราขยายกระแสของวงจรได้เท่ากับ

$$\frac{I_{out}}{I_{in}} = \left( \frac{W_4 L_3}{L_4 W_3} \right) \quad (2.4)$$

สมการ (2.4) แสดงให้เห็นว่าอัตราส่วนระหว่างกระแส  $I_{in}$  และ  $I_{out}$  ขึ้นกับค่าความกว้างและความยาวประสิทธิผลของช่องนำกระแส ซึ่งค่าแรงดันไฟเลี้ยงต่ำสุดที่ทำให้วงจรสามารถทำงานในย่านอิมิตัวคือ

$$V_{SDi} = V_{SGi} - |V_{TH}| \quad (2.5)$$

นอกจากนี้ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสในรูปที่ 2.4 สามารถวิเคราะห์ได้เท่ากับ [ภาคผนวก ก2] [ภาคผนวก ก3]

$$R_{in} = \frac{1}{g_{m3}} \quad (2.6)$$

และ  $R_{out} = r_{o4} \quad (2.7)$

เมื่อพิจารณาผลตอบแทนทางความถี่ของวงจรสะท้อนกระแสกรณีสัญญาณขนาดเล็กจะได้ [ภาคผนวก ก4]

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \left[ \frac{1}{1 + \frac{s(C_{gs3} + C_{gs4})}{g_{m3}}} \right] \quad (2.8)$$

หากพิจารณาอัตราขยายกระแสดังสมการ (2.8) ในช่วงความถี่ต่ำ ( $s \rightarrow 0$ ) พบว่า

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \quad (2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเมื่อวิเคราะห์คุณสมบัติของวงจรรขยายสัญญาณผลต่างแบบซอร์สร่วมและวงจระสะท้อนกระแสในรูปที่ 2.3 จะสามารถหาอัตราขยายค่าความนำของวงจรรขยายค่าความนำได้เท่ากับ [ภาคผนวก ข1]

$$g_m = \sqrt{\mu C_{ox} \left( \frac{W}{L} \right) I_B} \quad (2.10)$$

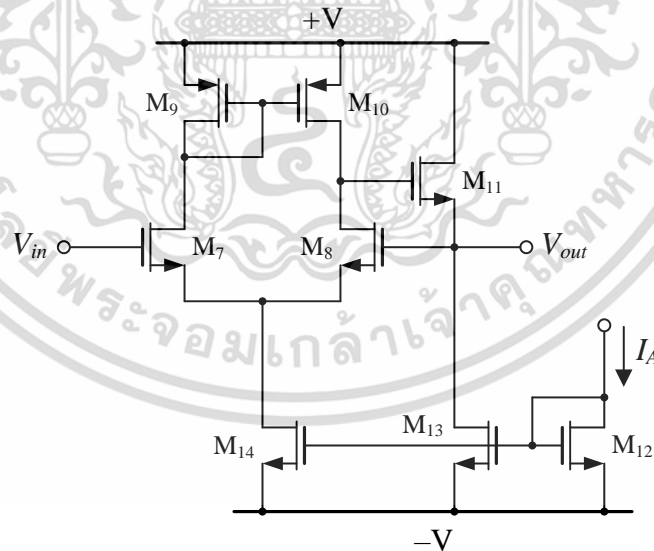
### 2.3.2 วงจระตามแรงดัน

วงจระตามแรงดันแสดงดังรูปที่ 2.5 คือวงจระที่ทำหน้าที่ส่งผ่านแรงดันจากขั้วอินพุตไปยังขั้วเอาต์พุตโดยมีอัตราขยายแรงดันเท่ากับหนึ่ง เมื่อทรานซิสเตอร์ทุกตัวทำงานในย่านอิมิตัวจะได้อัตราขยายแรงดันเท่ากับ [ภาคผนวก ค1]

$$V_{out} = V_{in} \quad (2.11)$$

เมื่อพิจารณาวงจระตามแรงดันกรณีสัญญาณขนาดเล็กจะสามารถวิเคราะห์หาอัตราขยายแรงดันได้เท่ากับ [ภาคผนวก ค2]

$$\frac{V_{out}}{V_{in}} = \frac{g_{m8} r_{o8} r_{o10}}{2(r_{o8} + r_{o10})} \quad (2.12)$$



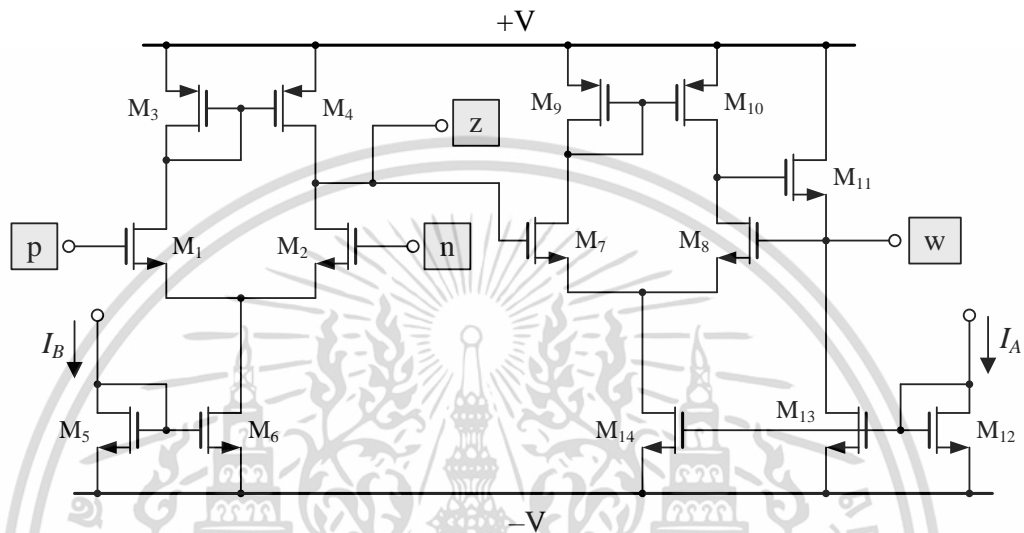
รูปที่ 2.5 วงจระตามแรงดัน

ค่าความต้านทานเอาต์พุตของวงจระตามแรงดันในรูปที่ 2.5 สามารถวิเคราะห์ได้ดังนี้ [ภาคผนวก ค3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{g_{m11}} \quad (2.13)$$

สมการ (2.13) แสดงให้เห็นว่าวงจรตามแรงดันที่นำเสนอมีค่าความต้านทานที่ขั้วเอาต์พุตต่ำมาก จึงเหมาะสมต่อการใช้งานวงจรในโหมดแรงดัน เนื่องจากสามารถลดปัญหาเรื่องผลกระทบจากการโหลด (loading effect) ได้



รูปที่ 2.6 โครงสร้างภายในของวงจร VDBA ที่ใช้ในวิทยานิพนธ์

โครงสร้างภายในของวงจร VDBA ที่ใช้เทคโนโลยีแบบมอสทรานซิสเตอร์แสดงดังรูปที่ 2.6 [17] สังเคราะห์ขึ้นจากวงจรขยายค่าความนำในรูปที่ 2.3 ต่อกับวงจรตามแรงดันในรูปที่ 2.5 โดยที่อัตราขยายค่าความนำ  $g_m$  ของวงจร VDBA สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรกระแสไบอัส  $I_B$  จากภายนอกวงจร นอกจากนี้วงจร VDBA ยังมีค่าอิมพีแดนซ์อินพุตที่สูงในขณะที่อิมพีแดนซ์เอาต์พุตต่ำ จึงเหมาะต่อการประยุกต์ใช้งานร่วมกับวงจรที่ทำงานในโหมดแรงดันเป็นอย่างมาก

#### 2.4 ผลการจำลองการทำงานของวงจร VDBA ที่ใช้เทคโนโลยีแบบมอสทรานซิสเตอร์

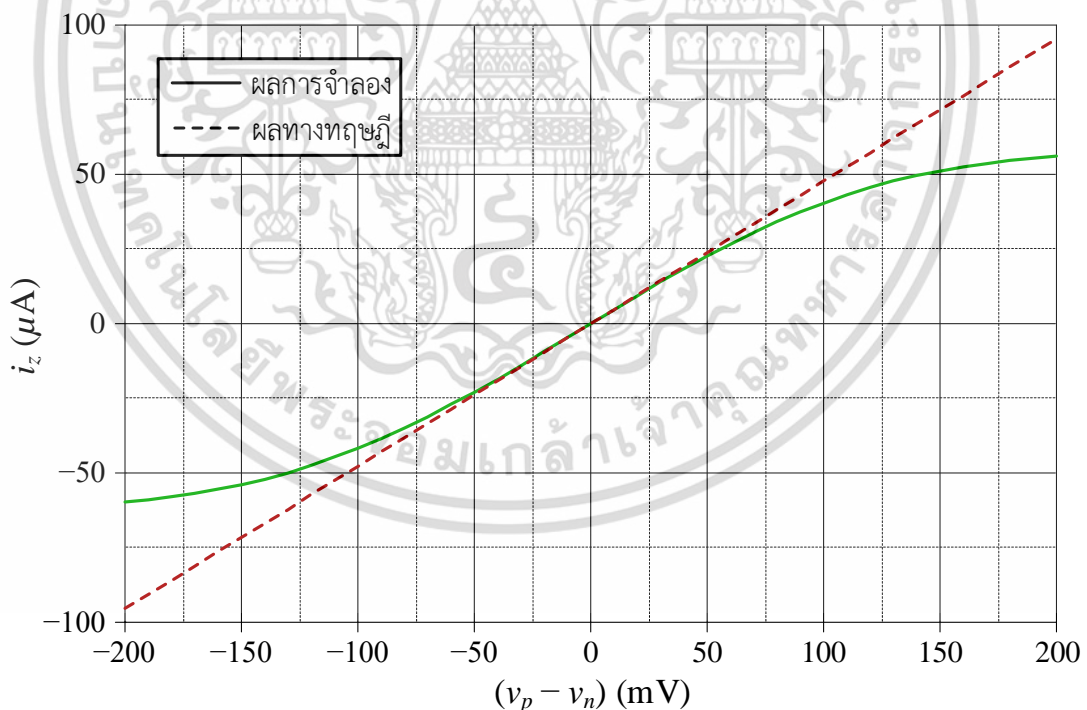
หัวข้อนี้กล่าวถึงการจำลองผลการการทำงานของวงจร VDBA ในรูปที่ 2.6 เพื่อยืนยันผลลัพธ์กับคุณสมบัติในทางทฤษฎี วงจร VDBA ในวิทยานิพนธ์ฉบับนี้สังเคราะห์ขึ้นโดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC ซึ่งรายละเอียดค่าความกว้าง ( $W$ ) และความยาว ( $L$ ) ประสิทธิภาพของช่องนำกระแสของมอสทรานซิสเตอร์แสดงดังตารางที่ 2.1 และกำหนดให้  $I_A = 15 \mu\text{A}$  และเลือกใช้แหล่งจ่ายไฟเลี้ยง  $+V = -V = 0.75 \text{ V}$  จากการจำลองการทำงานพบว่าวงจร VDBA มีกำลังไฟฟ้าสูญเสียทั้งหมดเท่ากับ  $0.152 \text{ mW}$

ตารางที่ 2.1  $W$  และ  $L$  ของทรานซิสเตอร์ที่ใช้ในวงจร VDBA ดังรูปที่ 2.6

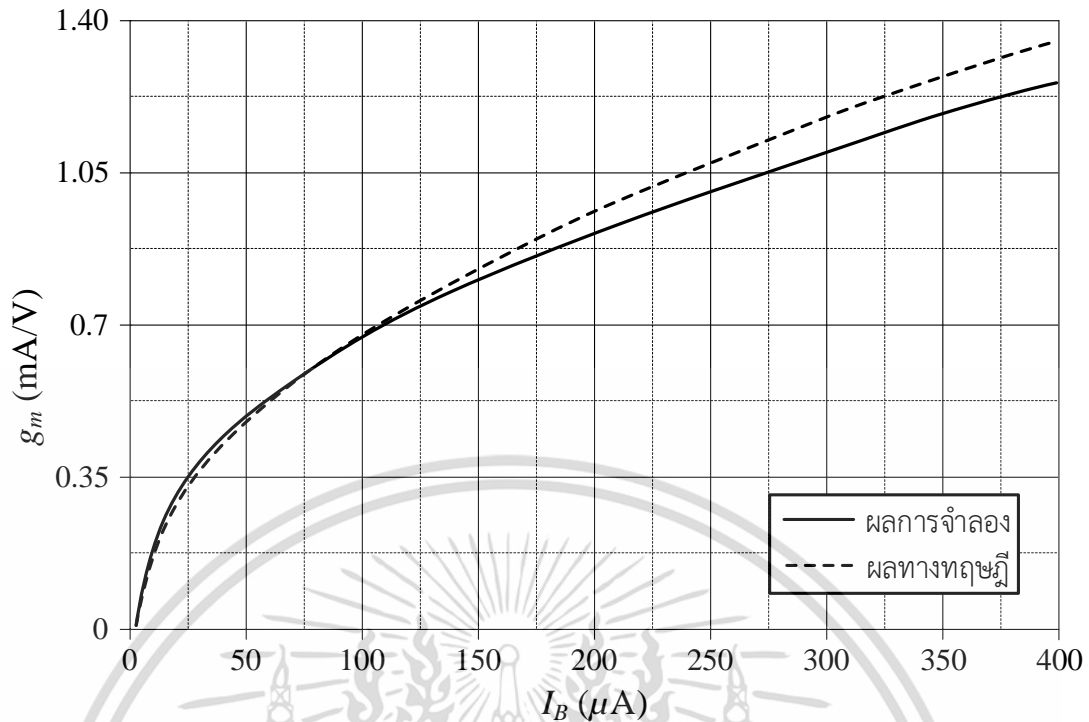
ทรานซิสเตอร์	$W$ ( $\mu\text{m}$ )	$L$ ( $\mu\text{m}$ )
$M_1 - M_2$ , $M_5$ , $M_7 - M_8$ , $M_{12} - M_{13}$	2.4	0.18
$M_3$ , $M_9$ , $M_{14}$	5	0.18
$M_4$ , $M_{10}$	5.2	0.18
$M_6$	3.25	0.18
$M_{11}$	10	0.18

รูปที่ 2.7 แสดงผลการจำลองคุณสมบัติไฟตรง (DC transfer characteristic) ระหว่างกระแสเอาต์พุตที่ขั้ว  $z$  ( $i_z$ ) และแรงดันอินพุตแบบผลต่างที่ขั้ว  $p$  และขั้ว  $n$  ( $v_p - v_n$ ) เมื่อแปรค่าจาก  $-200$  mV ถึง  $200$  mV และกำหนดให้  $I_B$  คงที่เท่ากับ  $50 \mu\text{A}$  จากรูปแสดงให้เห็นว่าอัตราขยายค่าความนำของวงจร VDBA มีคุณสมบัติเป็นเชิงเส้นในช่วงแรงดันอินพุตระหว่าง  $-50$  mV ถึง  $50$  mV

รูปที่ 2.8 แสดงผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า  $I_B$  จาก  $0 \mu\text{A}$  ถึง  $400 \mu\text{A}$  โดยจากการเปรียบเทียบผลการจำลองกับผลทางทฤษฎีดังสมการ (2.10) พบว่าอัตราขยายค่าความนำ  $g_m$  มีค่าความผิดพลาดเพิ่มขึ้นตามลำดับ แต่อย่างไรก็ตามค่าความผิดพลาดดังกล่าวสามารถปรับชดเชยได้ผ่านการแปรค่า  $I_B$  เพื่อให้ค่า  $g_m$  ในทางปฏิบัติมีความใกล้เคียงกับผลในทางทฤษฎีมากยิ่งขึ้น



รูปที่ 2.7 ผลการจำลองคุณสมบัติไฟตรงระหว่าง  $i_z$  กับ  $v_p - v_n$  ของวงจร VDBA



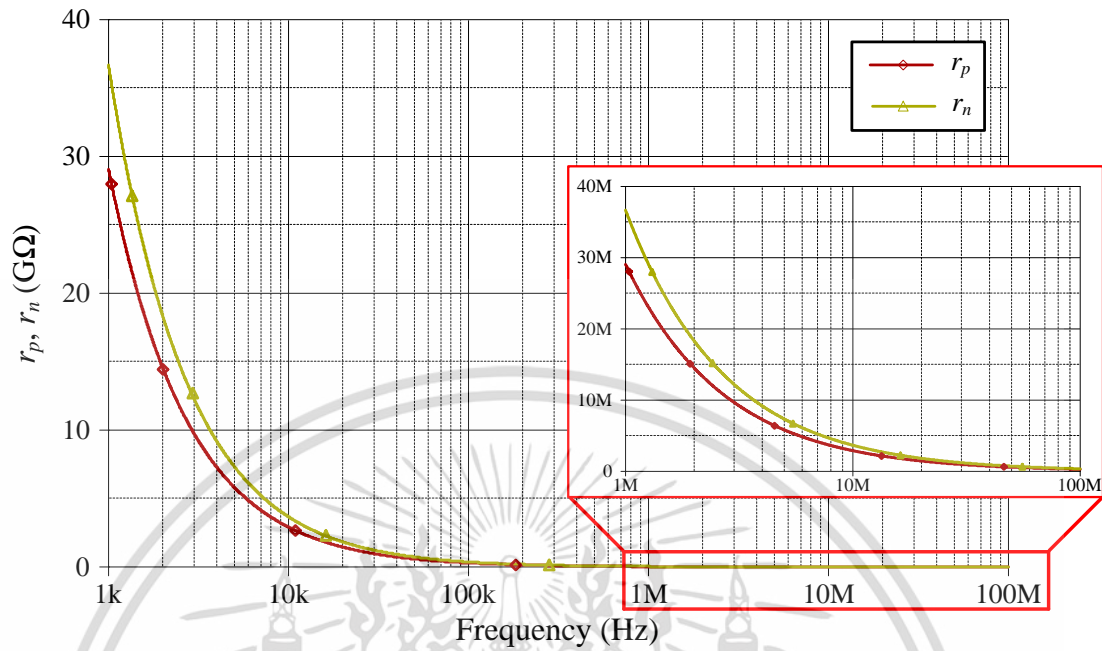
รูปที่ 2.8 ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า  $I_B$

รูปที่ 2.9 แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์อินพุตที่ขั้ว p ( $r_p$ ) และขั้ว n ( $r_n$ ) ของวงจร VDBA โดยผลการจำลองของค่า  $r_p$  และ  $r_n$  ที่ความถี่ 1 kHz, 10 kHz, 100 kHz, 1 MHz, 10 MHz และ 100 MHz สรุปได้ดังตารางที่ 2.2 ซึ่งแสดงให้เห็นว่าค่าอิมพีแดนซ์ที่ขั้วแรงดันอินพุตของวงจร VDBA มีค่าสูงมาก

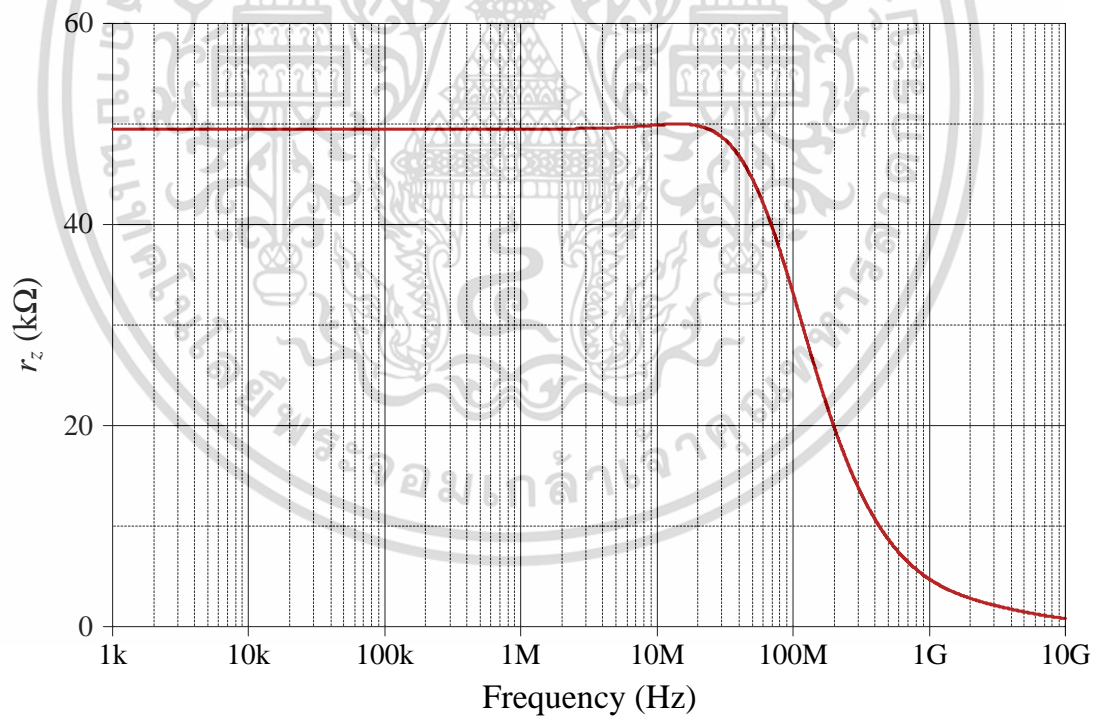
รูปที่ 2.10 แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว z ( $r_z$ ) ของวงจร VDBA จากการจำลองพบว่าค่าอิมพีแดนซ์เอาต์พุตมีค่าประมาณ 49.49 k $\Omega$  ซึ่งมีค่าสูงมาก ในขณะที่รูปที่ 2.11 แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว w ( $r_w$ ) ซึ่งมีค่าเท่ากับ 26.38  $\Omega$  หรือมีค่าต่ำมาก จึงเหมาะสมต่อการต่อคาสเคดในโหมดแรงดัน

ตารางที่ 2.2 ค่าอิมพีแดนซ์อินพุตที่ขั้ว p และขั้ว n ของวงจร VDBA

ความถี่ (Hz)	$r_p$ ( $\Omega$ )	$r_n$ ( $\Omega$ )
1 k	29.02 G	36.59 G
10 k	2.91 G	3.67 G
100 k	290.9 M	366.79 M
1 M	29.09 M	36.68 M
10 M	2.91 M	3.67 M
100 M	291.04 k	366.78 k

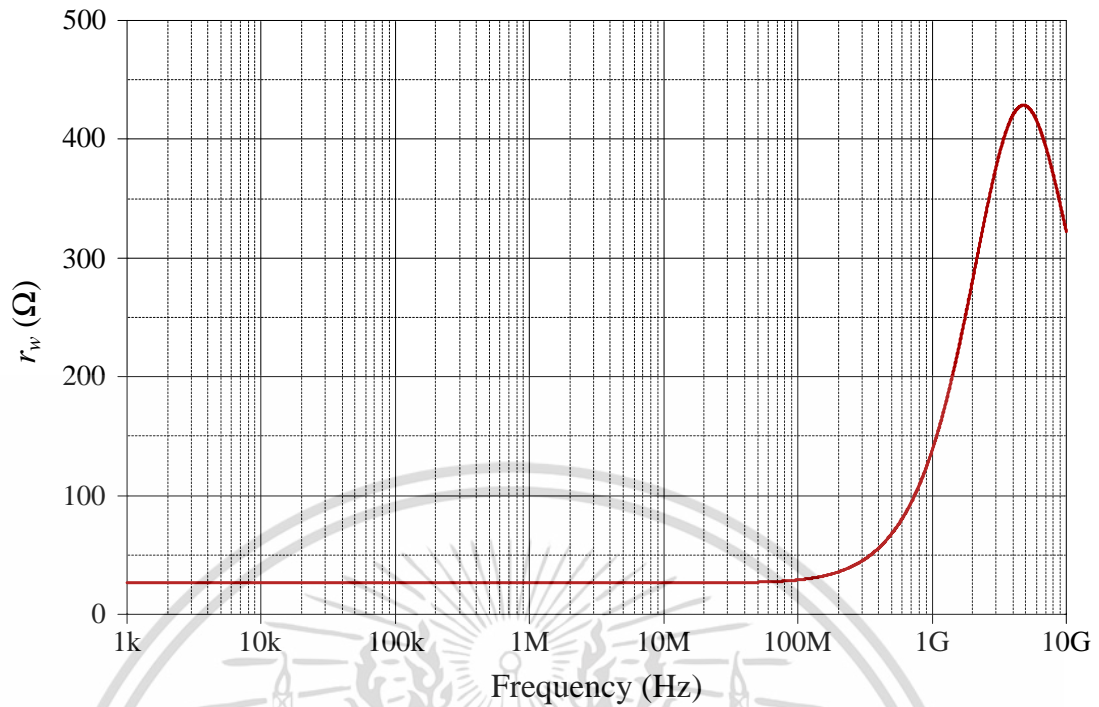


รูปที่ 2.9 ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์อินพุตที่ขั้ว p ( $r_p$ ) และขั้ว n ( $r_n$ )



รูปที่ 2.10 ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว z ( $r_z$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



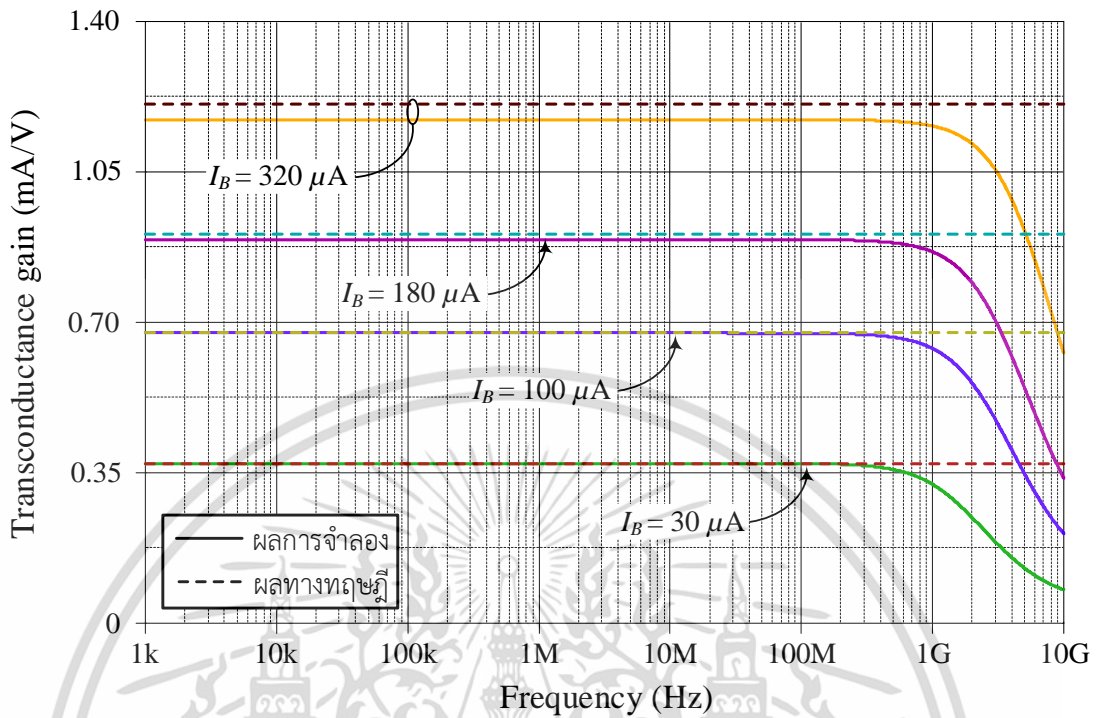
รูปที่ 2.11 ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว w ( $r_w$ )

รูปที่ 2.12 แสดงผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า  $I_B$  เป็นสี่ค่าได้แก่  $30 \mu A$ ,  $100 \mu A$ ,  $180 \mu A$  และ  $320 \mu A$  โดยรายละเอียดของผลการจำลองเทียบกับค่าในทางทฤษฎีสรุปได้ดังตารางที่ 2.3

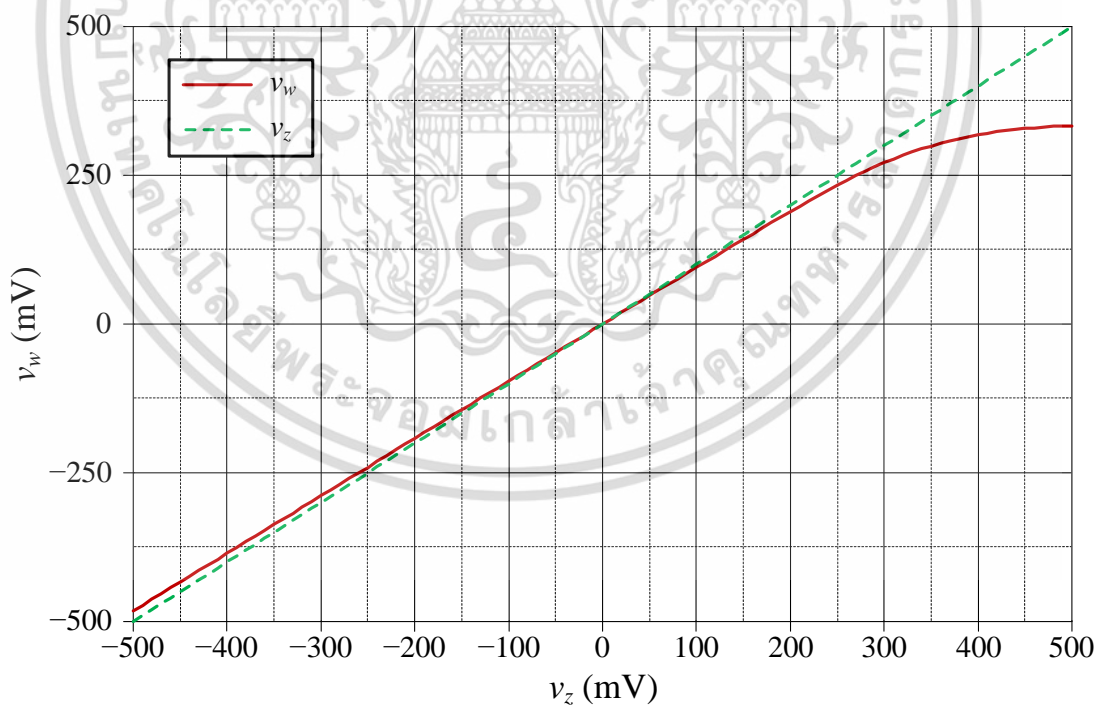
รูปที่ 2.13 แสดงคุณสมบัติการส่งผ่านแรงดันไฟตรงจากขั้ว z ( $v_z$ ) ไปยังขั้ว w ( $v_w$ ) โดยจากการจำลองแสดงให้เห็นว่าแรงดันเอาต์พุตของวงจรมีความใกล้เคียงกับผลในทางทฤษฎีไม่เกิน  $300 \text{ mV}$  ในขณะที่รูปที่ 2.14 แสดงผลการจำลองผลตอบสนองทางความถี่ของการส่งผ่านแรงดัน  $v_z$  ไปยัง  $v_w$  ( $v_w/v_z$ ) พบว่ามีค่าเท่ากับ 0.98 หรือคิดเป็นค่าความผิดพลาดประมาณ 2% ในช่วงความถี่ไม่เกิน  $100 \text{ MHz}$

ตารางที่ 2.3 อัตราขยายค่าความนำเมื่อแปรค่า  $I_B$  ในรูปที่ 2.12

$I_B$ ( $\mu A$ )	$g_m$ (mA/V)		ค่าความผิดพลาด (%)
	ผลการจำลอง	ผลทางทฤษฎี	
30	0.372	0.37	0.54
100	0.675	0.676	0.15
180	0.893	0.906	1.43
320	1.172	1.208	2.98

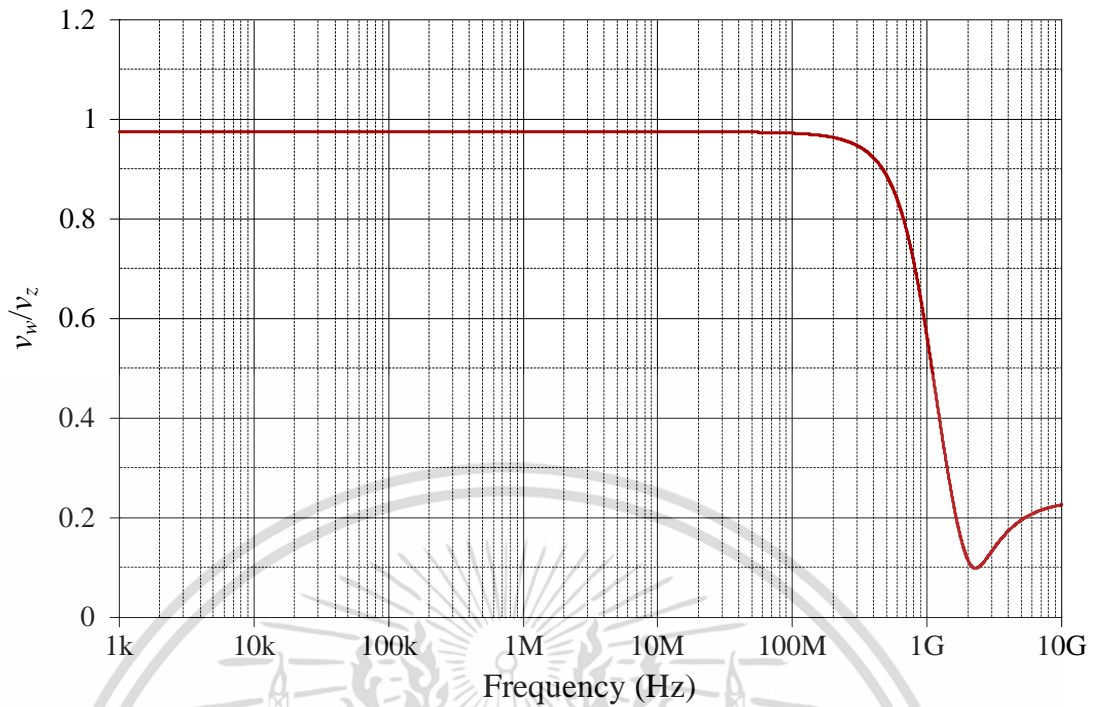


รูปที่ 2.12 ผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำเมื่อแปรค่า  $I_B$



รูปที่ 2.13 คุณสมบัติการส่งผ่านแรงดันไฟตรงจากขั้ว z ( $v_z$ ) ไปยังขั้ว w ( $v_w$ )

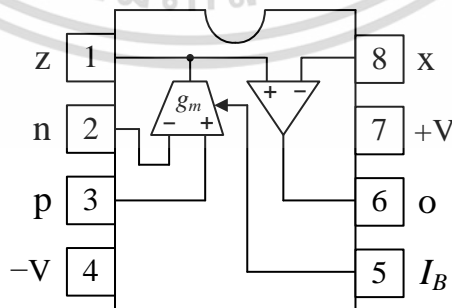
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 ผลการจำลองผลตอบสนองทางความถี่ของการส่งผ่านแรงดัน  $v_z$  ไปยัง  $v_w$

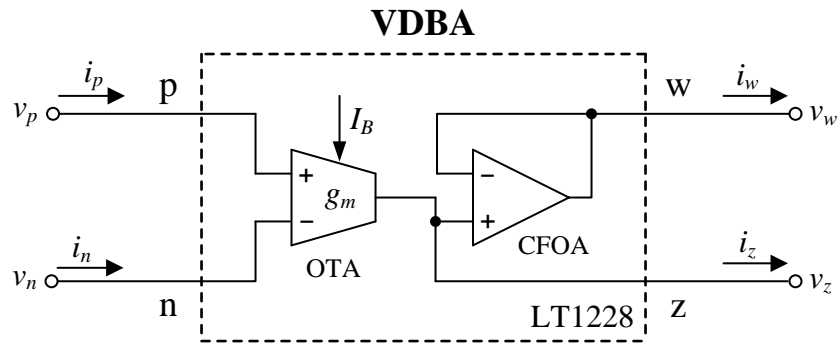
## 2.5 ผลการทดลองด้วยวงจรจริง

ในหัวข้อนี้กล่าวถึงการสังเคราะห์วงจร VDBA โดยใช้ไอซีสำเร็จรูปเบอร์ LT1228 ของบริษัท linear technology [3] รูปที่ 2.15 แสดงขั้วต่างๆของไอซีเบอร์ LT1228 โดยประกอบด้วยกลุ่มวงจรย่อยที่สำคัญสองวงจร คือ วงจร OTA (operational transconductance amplifier) ทำหน้าที่เปลี่ยนแรงดันอินพุตแบบผลต่างไปเป็นกระแสเอาต์พุตผ่านอัตราขยายค่าความนำ ต่อร่วมกับวงจร CFOA (current feedback operational amplifier) ทำหน้าที่ในการส่งผ่านแรงดันที่ตกคร่อมขั้วเอาต์พุตของวงจร OTA ไปยังขั้วแรงดันเอาต์พุต โดยสามารถปรับอัตราขยายแรงดันได้ผ่านตัวต้านทานจากภายนอก รูปที่ 2.16 แสดงการสังเคราะห์วงจร VDBA โดยใช้ไอซีเบอร์ LT1228 จำนวนหนึ่งตัว การวัดค่าของวงจร VDBA ที่ใช้ในการต่อทดลองจริงได้เลือกใช้เครื่องออสซิลโลสโคปของบริษัท Keysight รุ่น EDUX1002G โดยใช้แหล่งจ่ายไฟเลี้ยง  $+V = -V = 5 \text{ V}$



รูปที่ 2.15 ขั้วต่างๆของไอซีสำเร็จรูปเบอร์ LT1228

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 วงจร VDBA ที่สังเคราะห์ขึ้นจากไอซีเบอร์ LT1228 จำนวนหนึ่งตัว

อัตราขยายค่าความนำของไอซีเบอร์ LT1228 มีค่าเท่ากับ [3]

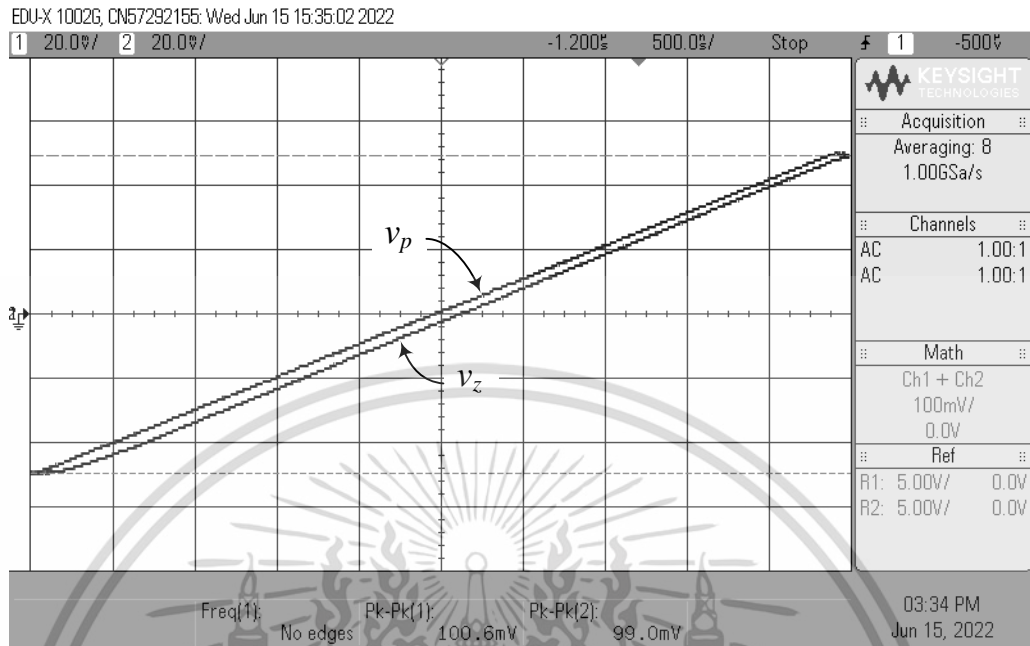
$$g_m = 10I_B \quad (2.14)$$

เพื่อยืนยันคุณสมบัติในการทำงานของไอซีเบอร์ LT1228 ว่ามีการทำงานสอดคล้องกับคุณสมบัติในส่วนของวงจรรขยายค่าความนำของวงจรว DBA จึงมีการป้อนแรงดันอินพุตสามเหลี่ยมที่ขั้ว p ( $v_p$ ) ในขณะที่ขั้ว n ต่อเทียบกราวด์ ( $v_n = 0$ ) ขนาด 50 mV(peak) ที่ความถี่ 100 kHz และ  $I_B = 100 \mu\text{A}$  หรือ  $g_m = 1 \text{ mA/V}$  จากนั้นใช้วงจรว CFOA (AD844) [18] ต่อร่วมกับตัวต้านทานขนาด 1 k $\Omega$  เพื่อเปลี่ยนกระแสเอาต์พุตที่ขั้ว z เป็นแรงดันเพื่อวัดขนาดของแรงดันที่ตกคร่อมขั้ว z ( $v_z$ ) ซึ่งผลลัพธ์ที่ได้แสดงดังรูปที่ 2.17 นอกจากนี้รูปที่ 2.18 แสดงคุณสมบัติของแรงดันอินพุตที่ขั้ว n ( $v_n$ ) ในขณะที่ขั้ว p ต่อเทียบกราวด์ ( $v_p = 0$ ) เทียบกับแรงดันเอาต์พุตที่ขั้ว z รูปที่ 2.19 แสดงผลการวัดผลตอบแทนทางความถี่ของอัตราขยายค่าความนำของไอซีเบอร์ LT1228 เมื่อต่อวงจรว CFOA (AD844) ต่อร่วมกับตัวต้านทานขนาด 1 k $\Omega$  เพื่อเปลี่ยนกระแสที่ขั้ว z ของวงจรวไปเป็นแรงดัน จากนั้นแปรค่ากระแสไบอัส  $I_B$  เป็นสามค่าคือ 100  $\mu\text{A}$  ( $g_m = 1 \text{ mA/V}$ ), 200  $\mu\text{A}$  ( $g_m = 2 \text{ mA/V}$ ) และ 300  $\mu\text{A}$  ( $g_m = 3 \text{ mA/V}$ ) โดยรายละเอียดของผลการวัดเทียบกับค่าในทางทฤษฎีสรุปได้ดังตารางที่ 2.4 เพื่อยืนยันคุณสมบัติของไอซีเบอร์ LT1228 ในส่วนของวงจรว CFOA ซึ่งทำงานเสมือนวงจรวตามแรงดัน จะป้อนแรงดันอินพุตแบบสามเหลี่ยมที่ขั้ว z ขนาด 50 mV(peak) ที่ความถี่ 100 kHz จากนั้นวัดแรงดันเอาต์พุตที่ขั้ว w ( $v_w$ ) พบว่าแรงดันที่วัดได้ที่ขั้ว w มีขนาดเท่ากับแรงดันที่ขั้ว z หรือ  $v_w = v_z = 50 \text{ mV(peak)}$  ดังแสดงในรูปที่ 2.20

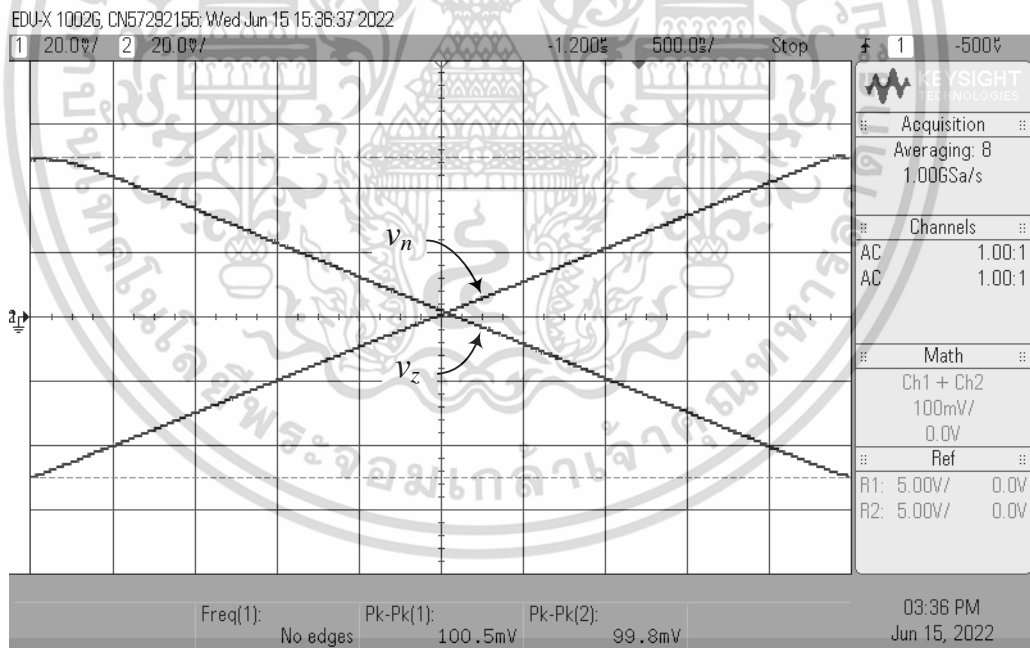
ตารางที่ 2.4 อัตราขยายค่าความนำของไอซีเบอร์ LT1228 เมื่อแปรค่า  $I_B$  ในรูปที่ 2.19

$I_B$ ( $\mu\text{A}$ )	$g_m$ (mA/V)		ค่าความผิดพลาด (%)
	ผลการวัด	ผลทางทฤษฎี	
100	0.998	1	0.2
200	1.92	2	4
300	2.84	3	5.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

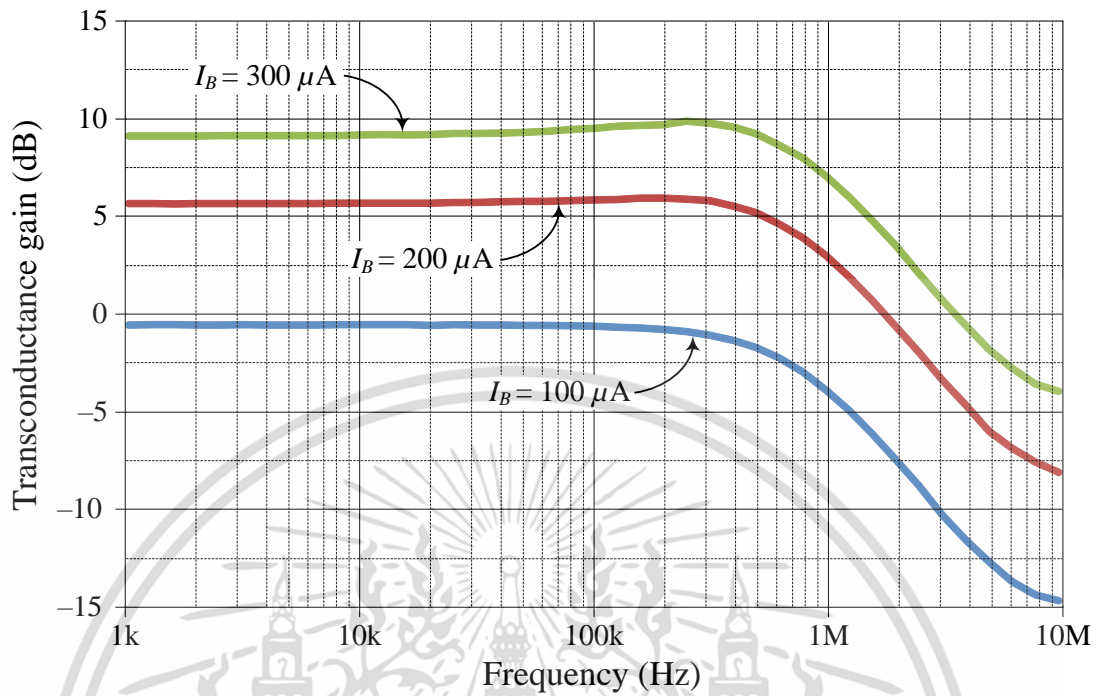


รูปที่ 2.17 ผลการวัดคุณสมบัติระหว่าง  $v_p$  และ  $v_z$  ของไอซีเบอร์ LT1228 ในรูปที่ 2.16

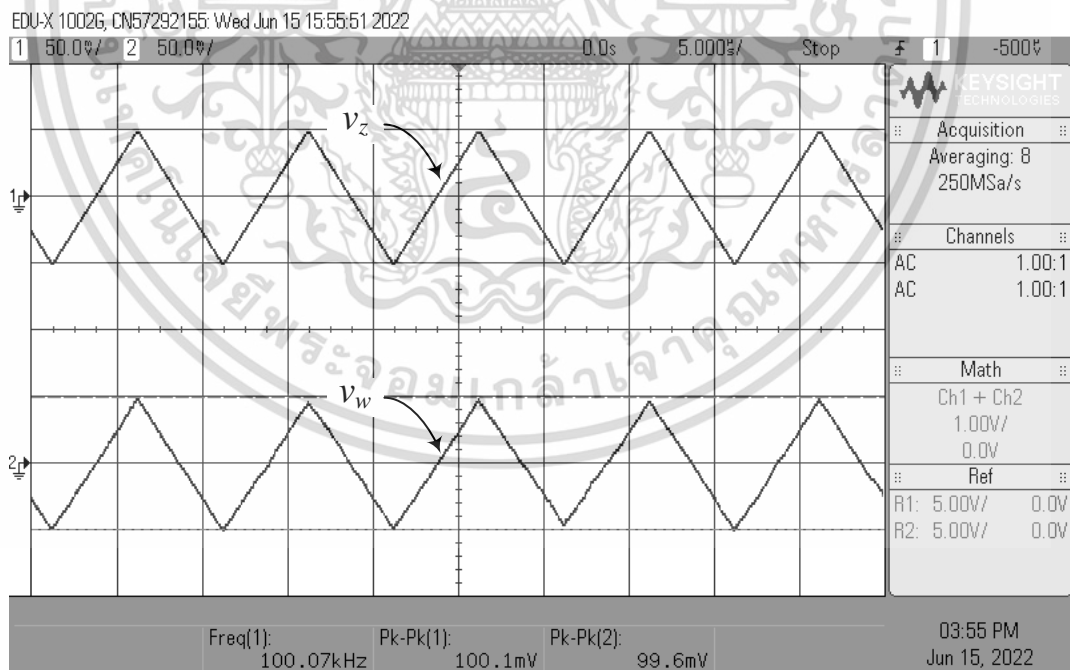


รูปที่ 2.18 ผลการวัดคุณสมบัติระหว่าง  $v_n$  และ  $v_z$  ของไอซีเบอร์ LT1228 ในรูปที่ 2.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

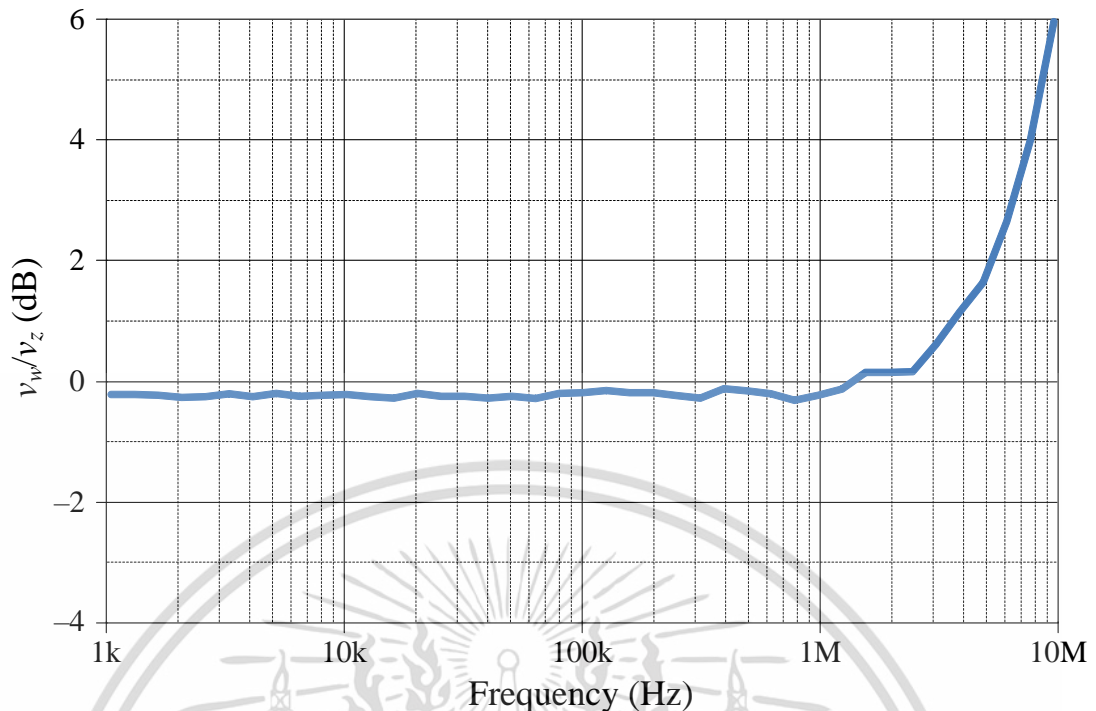


รูปที่ 2.19 ผลการวัดผลตอบสนองทางความถี่ของอัตราขยายค่าความนำเมื่อแปรค่า  $I_B$



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 2.20 ผลการวัดคุณสมบัติของ  $v_z$  และ  $v_w$  ของไอซีเบอร์ LT1228 ในรูปที่ 2.16

(ก) ผลตอบสนองทางเวลา (ข) ผลตอบสนองทางความถี่

## 2.6 สรุป

วิทยานิพนธ์นี้กล่าวถึงหลักการทำงานพื้นฐานของวงจร VDBA รวมถึงคุณสมบัติเมื่อวงจร VDBA มีการทำงานไม่เป็นไปตามคุณสมบัติในทางอุดมคติ นอกจากนี้ยังกล่าวถึงการออกแบบและสังเคราะห์วงจร VDBA โดยใช้เทคโนโลยีแบบ CMOS ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC การทดสอบสมรรถนะต่างๆของวงจร VDBA ได้แสดงให้เห็นจริงด้วยผลการจำลองการทำงานผ่านโปรแกรม PSPICE รวมทั้งการต่อทดลองด้วยวงจรจริงจากไอซีสำเร็จรูปเบอร์ LT1228 อีกด้วย จาก การตรวจสอบคุณสมบัติต่างๆพบว่าวงจร VDBA ที่สังเคราะห์ขึ้นในวิทยานิพนธ์นี้มีความสอดคล้อง และเป็นไปตามหลักการในทางทฤษฎี

## 2.7 เอกสารอ้างอิงบทที่ 2

- [1] D. Biolek, R. Senani, V. Biolková and Z. Kolka, "Active elements for analog signal processing : classification, review, and new proposals," **Radioengineering**, vol. 17, no. 4, pp. 15–32, 2008.
- [2] C. Acar and S. Özoğuz, "A new versatile building block : current differencing buffered amplifier suitable for analog signal-processing filters," **Microelectronics Journal**, vol. 30, no. 2, pp. 157–160, 1999.
- [3] Linear Technology, "100MHz current feedback amplifier with DC gain control," **LT1228 datasheet**, 1994.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [4] V. Biolkova, Z. Kolka and D. Biolek, “Fully balanced voltage differencing buffered amplifier and its applications,” **Proceedings of the 52<sup>nd</sup> IEEE International Midwest Symposium on Circuits and Systems**, Cancun, Mexico, 2–5 August, pp. 45–48, 2009.
- [5] J. Bajer, D. Biolek, V. Biolkova and Z. Kolka, “Voltage-mode balanced-outputs quadrature oscillator using FB-VDBAs,” **Proceedings of the 22<sup>nd</sup> International Conference on Microelectronics (ICM 2010)**, Cairo, Egypt, 19–22 December, pp. 491–494, 2010.
- [6] F. Kaçar, A. Yeşil and A. Noori, “New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications,” **Radioengineering**, vol. 21, no. 1, pp. 333–339, 2012.
- [7] A. Güney, E. Alaybeyoğlu and H. Kuntman, “New CMOS realization of Z copy voltage differencing buffered amplifier and its current-mode filter application,” **Proceedings of the 8<sup>th</sup> International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS 2013)**, Abu Dhabi, United Arab Emirates, 26–28 March, pp. 68–71, 2013.
- [8] N. Khatib and D. Biolek, “New voltage mode universal filter based on promising structure of voltage differencing buffered amplifier,” **Proceedings of the 23<sup>rd</sup> International Conference Radioelektronika (RADIOELEKTRONIKA 2013)**, Pardubice, Czech Republic, 16–17 April, pp. 177–181, 2013.
- [9] R. Sotner, J. Jerabek and N. Herencsar, “Voltage differencing buffered/inverted amplifiers and their applications for signal generation,” **Radioengineering**, vol. 22, no. 2, pp. 490–504, 2013.
- [10] W. Tangsrirat, O. Onjan and T. Pukkalanun, “SFG synthesis of general  $n^{\text{th}}$ -order allpole voltage transfer functions using VDBAs and grounded capacitors,” **Proceedings of the 4<sup>th</sup> Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE 2014)**, Chiang Rai, Thailand, 5–8 March, pp. 291–294, 2014.
- [11] O. Channumsin and W. Tangsrirat, “Actively tunable lossless floating inductance simulator using voltage differencing buffered amplifiers,” **IAENG International Journal of Computer Science**, vol. 43, no. 4, pp. 469–473, 2016.
- [12] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, “Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA),” **Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)**, Kowloon, Hong Kong, 15–17 March, pp. 656–659, 2017.
- [13] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier,”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Proceedings of the 14<sup>th</sup> International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017), Phuket, Thailand, 27–30 June, pp. 298–301, 2017.
- [14] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Resistorless realization of grounded lossy series inductor with two VDBAs and a grounded capacitor,” **Proceedings of the 3<sup>rd</sup> International Conference on Communication and Information Processing (ICCIP 2017)**, Tokyo, Japan, 24–26 November, pp. 508–511, 2017.
- [15] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Linearly tunable CMOS VDBA design,” **Proceedings of the 3<sup>rd</sup> International Conference on Control and Robotics Engineering (ICCRE 2018)**, Nagoya, Japan, 20–23 April, pp. 143–146, 2018.
- [16] J. Pimpol, N. Roongmuanpha and W. Tangsrirat, “Low-output-impedance electronically adjustable universal filter using voltage differencing buffered amplifiers,” **Proceedings of the 8<sup>th</sup> International Conference on Informatics, Environment, Energy and Applications (IEEA 2019)**, Osaka, Japan, 16–19 March, pp. 200–203, 2019.
- [17] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, “Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability,” **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021.
- [18] Analog Devices, “60 MHz, 2000 V/ $\mu$ s, monolithic op amp with quad low noise”, **AD844 datasheet**.

## วงจรรองสัญญาณอันดับสองโหมดแรงดันโดยใช้วงจรร VDBA

### 3.1 กล่าวนำ

วงจรรองสัญญาณแบบแอคทีฟ (active filter) ที่สังเคราะห์ขึ้นโดยใช้อุปกรณ์แอคทีฟ (active element) ที่มีศักยภาพในการทำงานสูงหลากหลายชนิด ได้เข้ามามีบทบาทสำคัญอย่างมากในการออกแบบ และสังเคราะห์วงจรประมวลผลสัญญาณทางแอนะล็อก (analog signal processing) ส่งผลให้นักวิจัยจำนวนมากมุ่งเน้นที่จะออกแบบและสังเคราะห์วงจรรองสัญญาณแบบแอคทีฟขึ้น โดยเฉพาะวงจรรองสัญญาณในโหมดแรงดัน เนื่องจากวงจรมีข้อดีในแง่ของการรับสัญญาณอินพุตได้ง่ายโดยไม่ต้องผ่านอุปกรณ์ในการแปลงสัญญาณ รวมทั้งสามารถนำสัญญาณที่ชั่วเอาต์พุตออกไปใช้งานได้สะดวกมากกว่าวงจรรวมในโหมดกระแส [1]-[16] โดยมีวัตถุประสงค์หลักเพื่อลดข้อด้อยของวงจรลงจากงานวิจัยก่อนหน้า อาทิเช่น ลดจำนวนอุปกรณ์แอคทีฟ และพาสซีฟลงทำให้เกิดความคล่องตัวต่อการประยุกต์ใช้งานในวงจรรวม (integrated circuit, IC) แต่ยังคงไว้ซึ่งประสิทธิภาพในการทำงานที่สูง ทั้งยังมีอัตราการใช้พลังงานไฟฟ้าต่ำลงอีกด้วย แต่อย่างไรก็ตามงานวิจัยใน [4]-[6], [9], [13]-[16] จำเป็นต้องอาศัยอุปกรณ์แอคทีฟมากกว่าสามตัวในการสังเคราะห์วงจร รวมถึงงานวิจัย [1]-[3], [5]-[16] มีการใช้งานอุปกรณ์พาสซีฟมากกว่าสองตัว ทำให้เกิดกำลังไฟฟ้าสูญเสียเพิ่มขึ้น และใช้พื้นที่ในวงจรรวมมาก นอกจากนี้งานวิจัย [1]-[3], [5]-[9], [12]-[14], [16] ไม่สามารถปรับความถี่เชิงมุมธรรมชาติ (natural angular frequency,  $\omega_0$ ) และตัวประกอบคุณภาพ (quality factor,  $Q$ ) ด้วยวิธีการทางอิเล็กทรอนิกส์ ในการออกแบบและสังเคราะห์วงจรรองสัญญาณโหมดแรงดันนิยมออกแบบให้มีค่าอิมพีแดนซ์เอาต์พุตที่ต่ำ เพื่อให้เหมาะสมแก่การต่อคาสเคดในโหมดแรงดัน แต่จากการศึกษาของงานวิจัย [2], [4]-[5], [8]-[12], [14]-[15] พบว่าวงจรรองสัญญาณที่นำเสนอมีค่าอิมพีแดนซ์เอาต์พุตสูงจึงไม่เหมาะต่อการใช้งานในโหมดแรงดัน

ดังนั้นในวิทยานิพนธ์บทนี้จึงนำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณที่มีโครงสร้างแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดัน โดยใช้วงจรร VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว และตัวเก็บประจุไฟฟ้าจำนวนสองตัวเท่านั้น ทำให้มีโครงสร้างที่เรียบง่าย จากการป้อนแรงดันอินพุตอย่างเหมาะสมส่งผลให้วงจรรองสัญญาณที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองมาตรฐานครบทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ (lowpass, LP) กรองผ่านแถบความถี่ (bandpass, BP) กรองผ่านความถี่สูง (highpass, HP) หยุดแถบความถี่ (bandstop, BS) และกรองผ่านทุกความถี่ (allpass, AP) โดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจร ซึ่งฟังก์ชันเอาต์พุตทั้งหมดจะถูกสังเคราะห์ขึ้นที่ชั่วเอาต์พุตที่มีค่าอิมพีแดนซ์ต่ำมากจึงเหมาะสมสำหรับการต่อคาสเคดในโหมดแรงดัน นอกจากนี้ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำของวงจรร VDBA คุณสมบัติในการทำงานของวงจรรองสัญญาณที่นำเสนอ ได้แสดงให้เห็นจริงด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  รวมทั้งการต่อทดลองด้วยวงจรรจริงผ่านไอซีสำเร็จรูปเบอร์ LT1228

เพื่อแสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรรที่สอดคล้องเป็นไปตามผลตอบสนองทางทฤษฎี

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

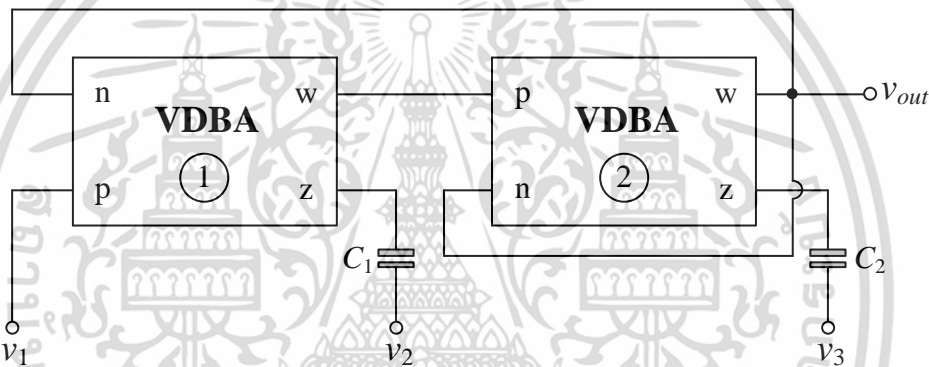
### 3.2 วงจรกรองสัญญาณอันดับสองโหมดแรงดันที่นำเสนอ

รูปที่ 3.1 แสดงวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่นำเสนอ [17] วงจรที่นำเสนอประกอบไปด้วยวงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวเก็บประจุไฟฟ้าจำนวนสองตัว เมื่อวิเคราะห์วงจรโดยอาศัยคุณสมบัติของวงจร VDBA ดังสมการ (2.1) จะสามารถหาฟังก์ชันแรงดันเอาต์พุตได้เท่ากับ [ภาคผนวก ง1]

$$v_{out} = \frac{s^2 v_3 + s \left( \frac{g_{m2}}{C_2} \right) v_2 + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right) v_1}{D(s)} \quad (3.1)$$

เมื่อ

$$D(s) = s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right) \quad (3.2)$$



รูปที่ 3.1 วงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่นำเสนอ

สมการ (3.1) และ (3.2) แสดงให้เห็นว่าวงจรที่นำเสนอสามารถสังเคราะห์เป็นฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยการกำหนดเงื่อนไขของสัญญาณอินพุตดังต่อไปนี้

1. เมื่อกำหนดให้  $v_{in} = v_1$  และ  $v_2 = v_3 = 0$  จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$T_{LP} = \frac{v_{out}}{v_1} = \frac{\left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{D(s)} \quad (3.3)$$

2. เมื่อกำหนดให้  $v_{in} = v_2$  และ  $v_1 = v_3 = 0$  จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$T_{BP} = \frac{v_{out}}{v_2} = \frac{s \left( \frac{g_{m2}}{C_2} \right)}{D(s)} \quad (3.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. เมื่อกำหนดให้  $v_{in} = v_3$  และ  $v_1 = v_2 = 0$  จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

$$T_{HP} = \frac{v_{out}}{v_3} = \frac{s^2}{D(s)} \quad (3.5)$$

4. เมื่อกำหนดให้  $v_{in} = v_1 = v_3$  และ  $v_2 = 0$  จะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$T_{BS} = \frac{v_{out}}{v_{in}} = \frac{s^2 + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (3.6)$$

5. เมื่อกำหนดให้  $v_{in} = v_1 = -v_2 = v_3$  จะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$T_{AP} = \frac{v_{out}}{v_{in}} = \frac{s^2 - s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (3.7)$$

ซึ่งพบว่าวงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองมาตรฐานครบทั้งห้าฟังก์ชันโดยไม่ต้องเปลี่ยนแปลงโครงสร้างของวงจร ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรที่นำเสนอมีค่าเท่ากับ

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.8)$$

และ

$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (3.9)$$

นั่นคือค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำ ( $g_m$ ) ของวงจร VDBA ตัวที่หนึ่งและ/หรือตัวที่สองดังแสดงในสมการ (3.8) และ (3.9)

### 3.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมตแรงดันที่นำเสนอในทางปฏิบัติ

เมื่อคำนึงถึงคุณสมบัติของวงจร VDBA ในทางปฏิบัติ หรือกรณีวงจร VDBA มีการทำงานไม่เป็นไปตามคุณสมบัติในทางอุดมคติ (non-ideal) ดังสมการ (2.2) พบว่าฟังก์ชันแรงดันเอาต์พุตในกรณีนี้เท่ากับ [ภาคผนวก ง2]

$$v'_{out} = \frac{s^2(\beta_2)v_3 + s\left(\frac{\alpha_2\beta_1\beta_2g_{m2}}{C_2}\right)v_2 + \left(\frac{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}\right)v_1}{D'(s)} \quad (3.10)$$

$$D'(s) = s^2 + s\left(\frac{\alpha_2\beta_2g_{m2}}{C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}\right) \quad (3.11)$$

สมการ (3.10) และ (3.11) พบว่าฟังก์ชันกรองสัญญาณอันดับสองทั้งห้าฟังก์ชันของวงจรในรูปที่ 3.1 ในกรณีนี้มีค่าเท่ากับ

$$T'_{LP} = \frac{v'_{out}}{v_1} = \frac{\left(\frac{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}\right)}{D'(s)} \quad (3.12)$$

$$T'_{BP} = \frac{v'_{out}}{v_2} = \frac{s\left(\frac{\alpha_2\beta_1\beta_2g_{m2}}{C_2}\right)}{D'(s)} \quad (3.13)$$

$$T'_{HP} = \frac{v'_{out}}{v_3} = \frac{s^2(\beta_2)}{D'(s)} \quad (3.14)$$

$$T'_{BS} = \frac{v'_{out}}{v_{in}} = \frac{(\beta_2)\left(s^2 + \frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)}{D'(s)} \quad (3.15)$$

และ

$$T'_{AP} = \frac{v'_{out}}{v_{in}} = \frac{(\beta_2)\left[s^2 - s\left(\frac{\alpha_2\beta_1g_{m2}}{C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)\right]}{D'(s)} \quad (3.16)$$

ซึ่งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพในกรณีนี้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (3.17)$$

และ

$$Q = \sqrt{\frac{\alpha_1 \beta_1 g_{m1} C_2}{\alpha_2 \beta_2 g_{m2} C_1}} \quad (3.18)$$

ค่าความไว (sensitivity,  $S$ ) ของ  $\omega_o$  และ  $Q$  ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟในวงจร สามารถวิเคราะห์ได้ดังนี้ [18] [ภาคผนวก ง3]

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{\beta_2}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2} \quad (3.19)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad (3.20)$$

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = -S_{\beta_2}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = \frac{1}{2} \quad (3.21)$$

และ

$$S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2} \quad (3.22)$$

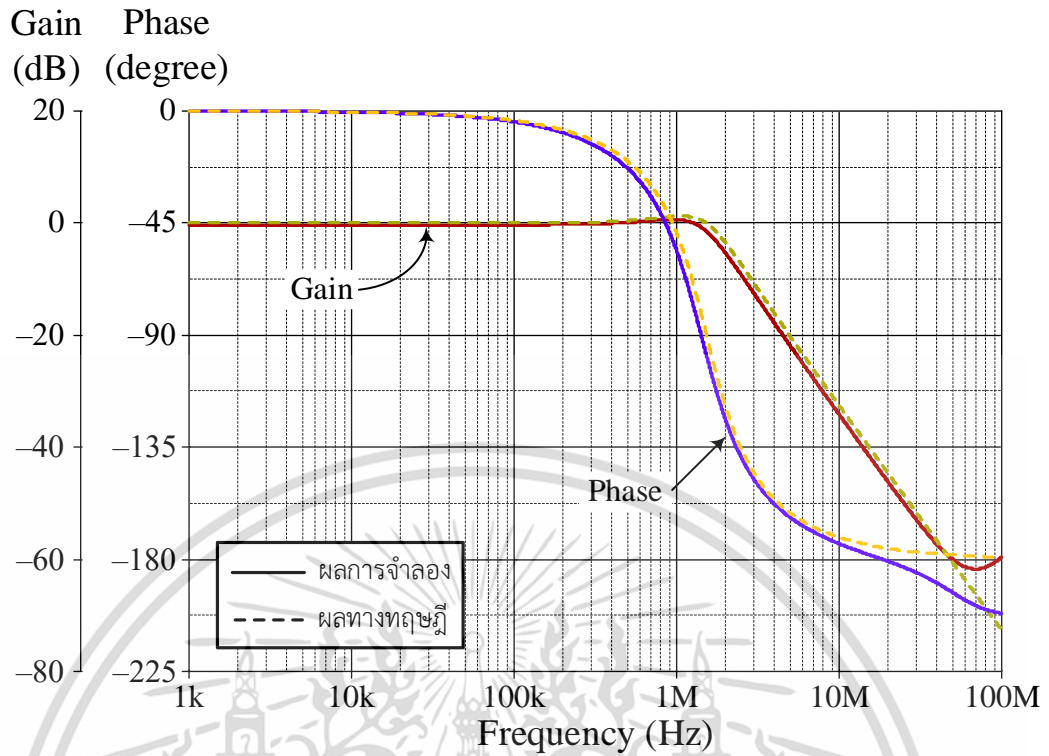
สมการ (3.19) ถึง (3.22) แสดงให้เห็นว่าค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง กล่าวได้ว่าวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.1 นั้น มีคุณสมบัติค่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟในวงจรที่ต่ำ

### 3.4 ผลการจำลองการทำงานของวงจร

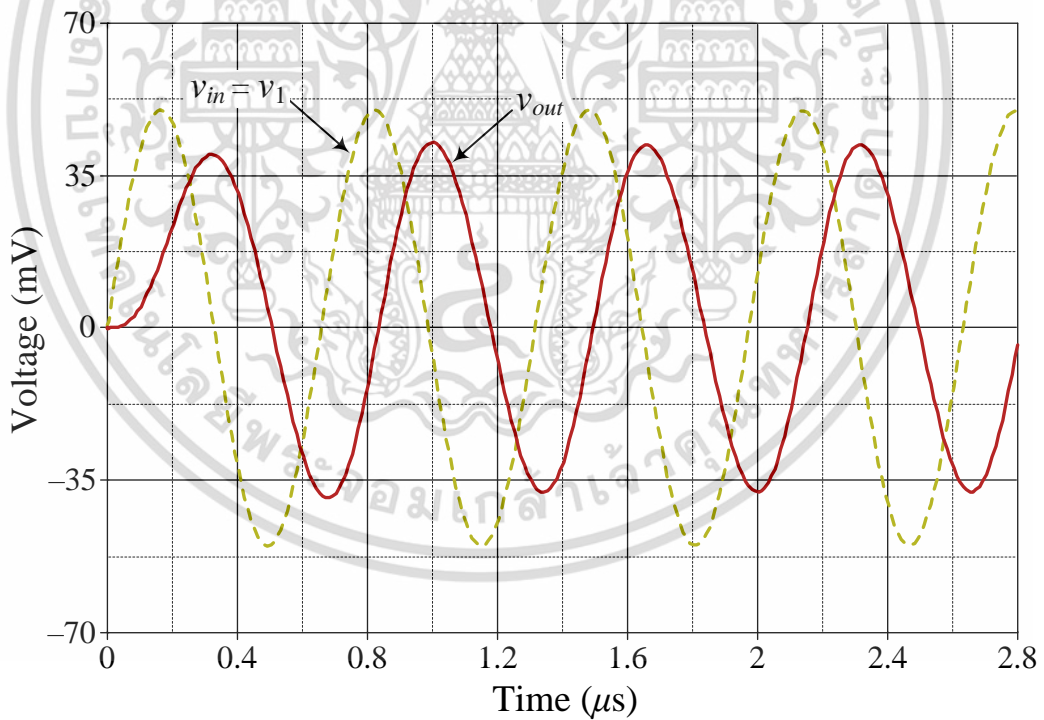
คุณสมบัติการทำงานของวงจรกรองสัญญาณอันดับสองโหมตแรงดันที่นำเสนอในรูปที่ 3.1 ถูกแสดงให้เห็นจริงด้วยผลการจำลองการทำงานผ่านโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  ของบริษัท TSMC โดยเลือกใช้โครงสร้างภายในของวงจร VDBA ดังแสดงในรูปที่ 2.6 ซึ่งอัตราส่วน  $W/L$  ( $\mu\text{m}/\mu\text{m}$ ) ของทรานซิสเตอร์ในวงจรแสดงดังตารางที่ 2.1 และเลือกใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ  $+V = -V = 0.75\text{ V}$  และ  $I_A = 15\text{ }\mu\text{A}$

รูปที่ 3.2 ถึง 3.6 แสดงผลการจำลองผลตอบสนองทางความถี่และผลตอบสนองทางเวลาของวงจรกรองสัญญาณอันดับสองโหมตแรงดันในรูปที่ 3.1 โดยกำหนดให้  $v_{in} = 50\text{ mV(peak)}$  ที่ความถี่เท่ากับ  $1.52\text{ MHz}$ ,  $I_{B1} = I_{B2} = 50\text{ }\mu\text{A}$  ( $g_m = 0.48\text{ mA/V}$ ) และ  $C_1 = C_2 = 50\text{ pF}$  กรณีผลการจำลองผลตอบสนองทางความถี่จะได้  $f_o$  มีค่าเท่ากับ  $1.42\text{ MHz}$  ในขณะที่ค่าทางทฤษฎีเท่ากับ  $1.52\text{ MHz}$  หรือมีค่าความผิดพลาดประมาณ  $6.58\%$  และ  $Q$  เท่ากับ  $1$  อีกทั้งพบว่าวงจรที่นำเสนอมีกำลังไฟฟ้าสูญเสีย (total power dissipation) เท่ากับ  $0.36\text{ mW}$

รูปที่ 3.7 แสดงผลการจำลองการทำงานเมื่อปรับค่าความถี่ธรรมชาติโดยตัวประกอบคุณภาพมีค่าคงที่ของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.1 เมื่อกำหนดให้  $I_{B1} = I_{B2} = 50\text{ }\mu\text{A}$  ( $g_m = 0.48\text{ mA/V}$ ) จากนั้นแปรค่า  $C = C_1 = C_2$  เป็น  $1\text{ nF}$ ,  $100\text{ pF}$  และ  $20\text{ pF}$  กรณีนี้ความถี่  $f_o$  จะมีค่าเท่ากับ  $71.12\text{ kHz}$ ,  $711.21\text{ kHz}$  และ  $3.56\text{ MHz}$  โดยค่าทางทฤษฎีเท่ากับ  $76.39\text{ kHz}$ ,  $763.94\text{ kHz}$  และ  $3.82\text{ MHz}$  ตามลำดับ ในขณะที่  $Q$  มีค่าคงที่เท่ากับ  $1$  รูปที่ 3.8 แสดงผลการจำลองการทำงานเมื่อปรับค่าตัวประกอบคุณภาพโดยความถี่ธรรมชาติมีค่าคงที่เท่ากับ  $1\text{ MHz}$  เมื่อกำหนดให้  $I_{B2} = 50\text{ }\mu\text{A}$  ( $g_{m2} = 0.48\text{ mA/V}$ ) และค่าองค์ประกอบต่างๆ สรุปได้ดังตารางที่ 3.1



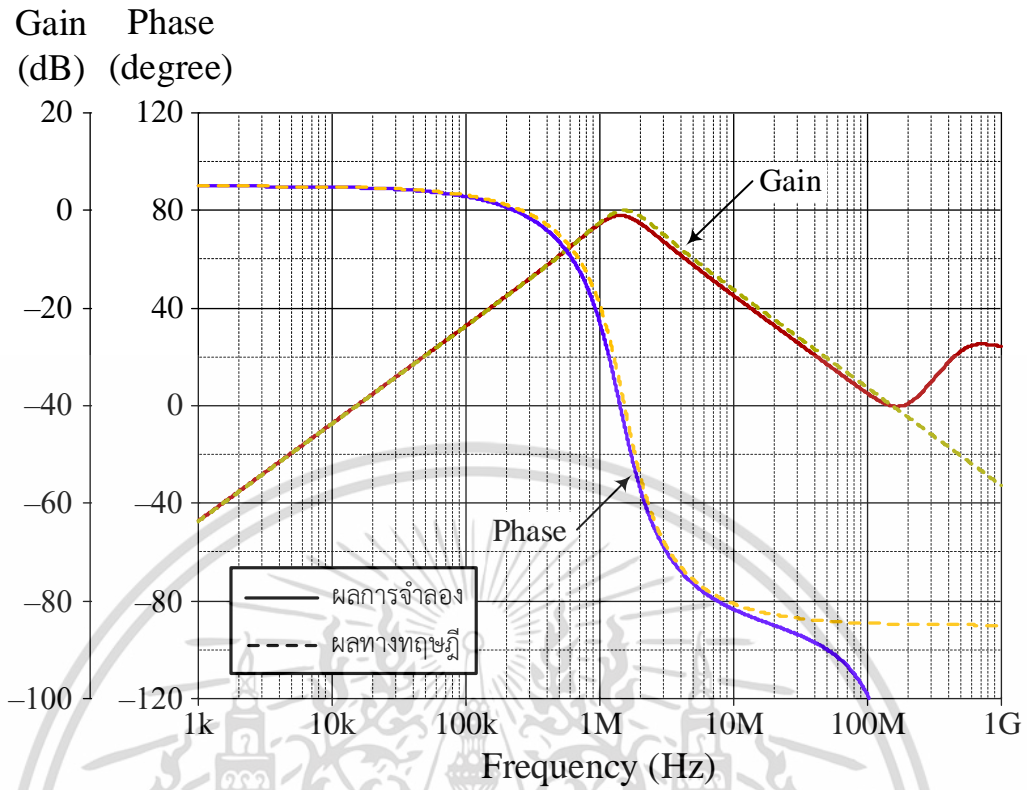
(ก)



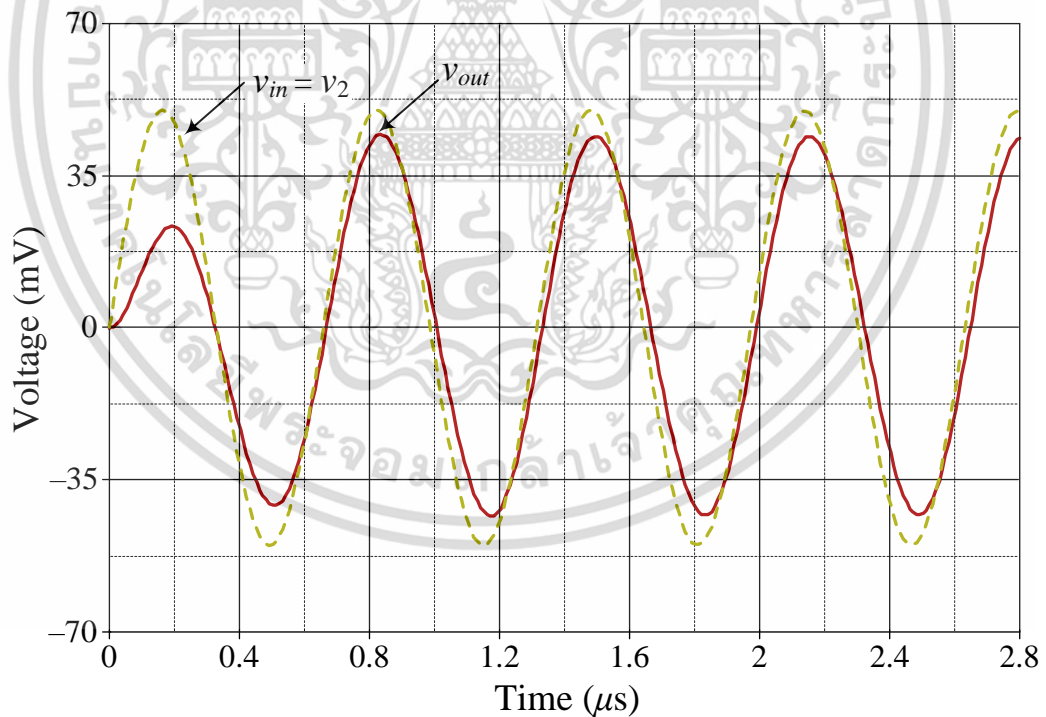
(ข)

รูปที่ 3.2 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรที่นำเสนอในรูปที่ 3.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



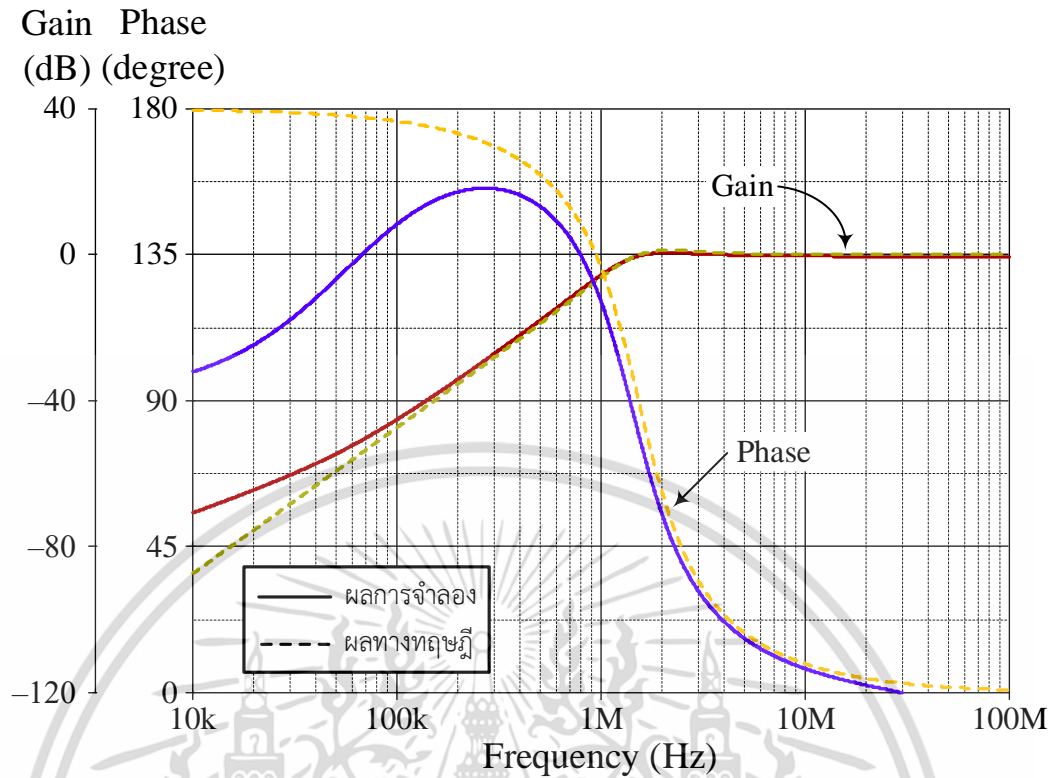
(ก)



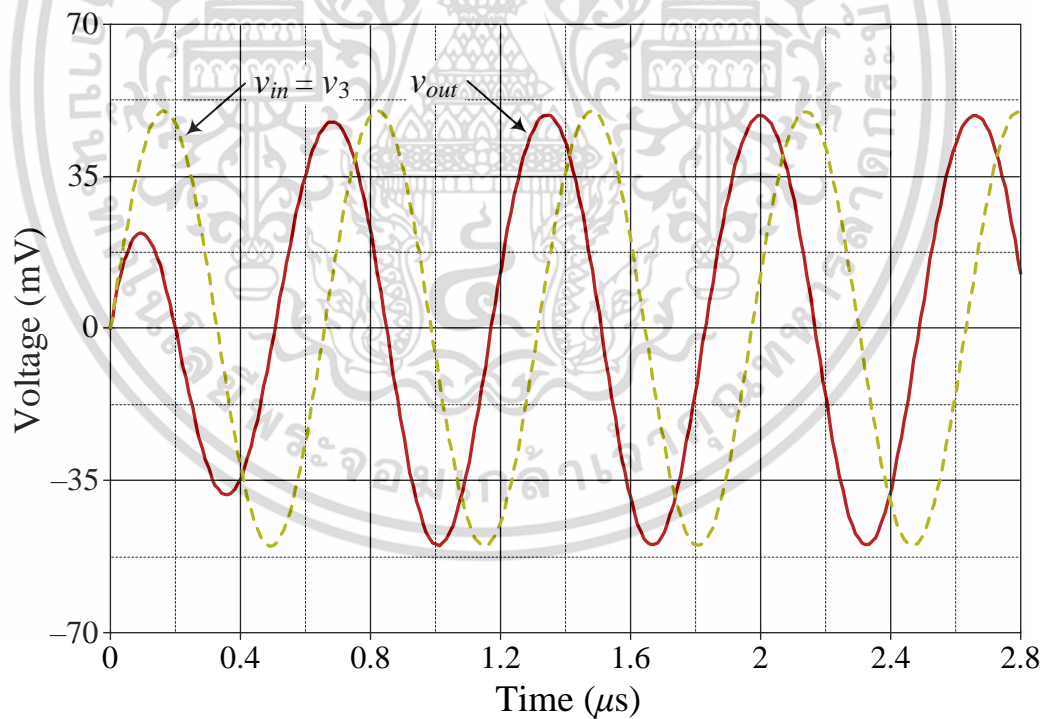
(ข)

รูปที่ 3.3 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 3.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



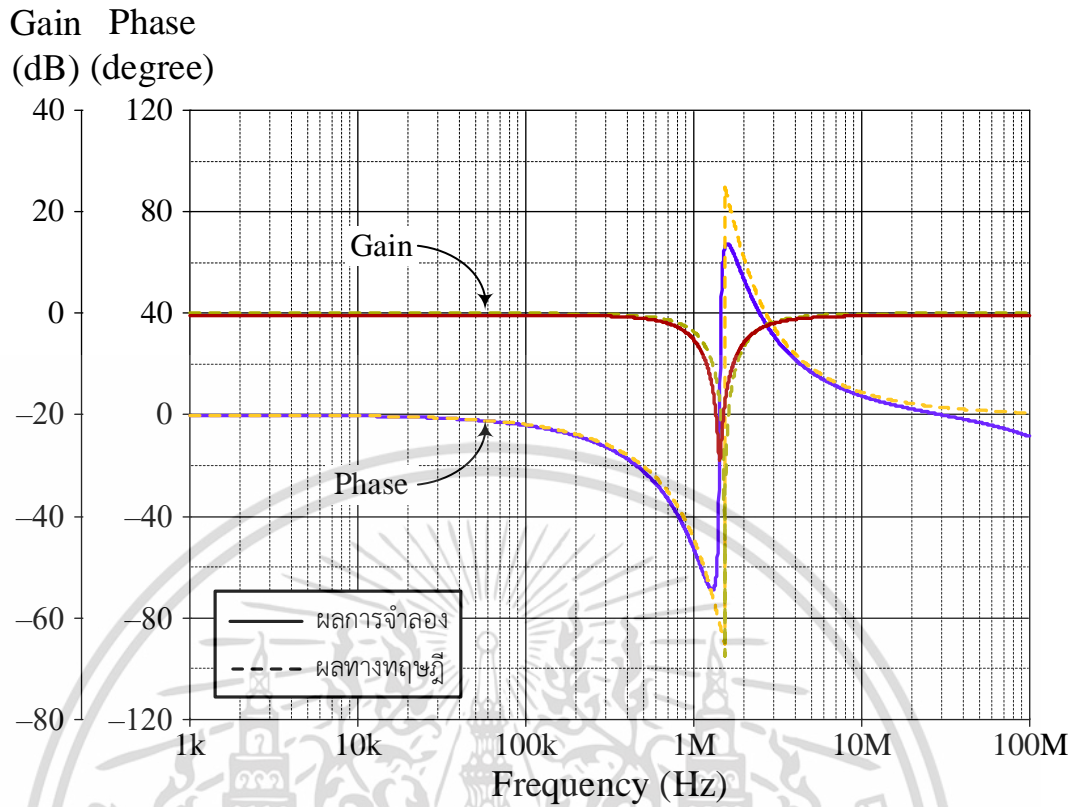
(ก)



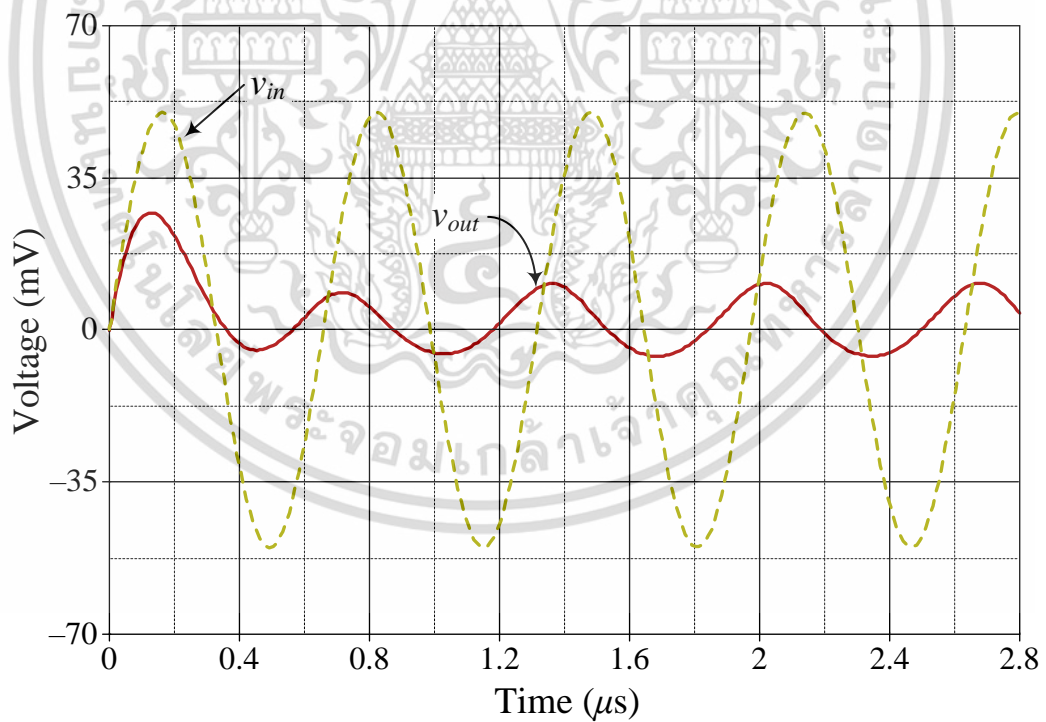
(ข)

รูปที่ 3.4 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่สูงของวงจรที่นำเสนอในรูปที่ 3.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



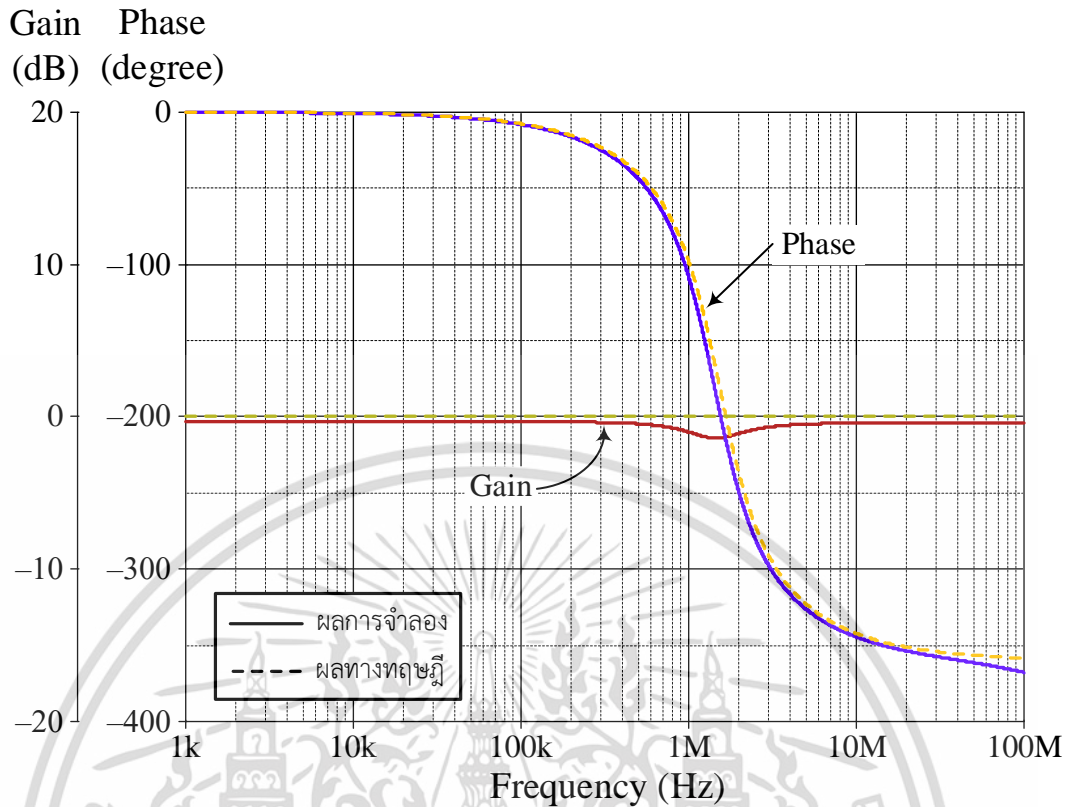
(ก)



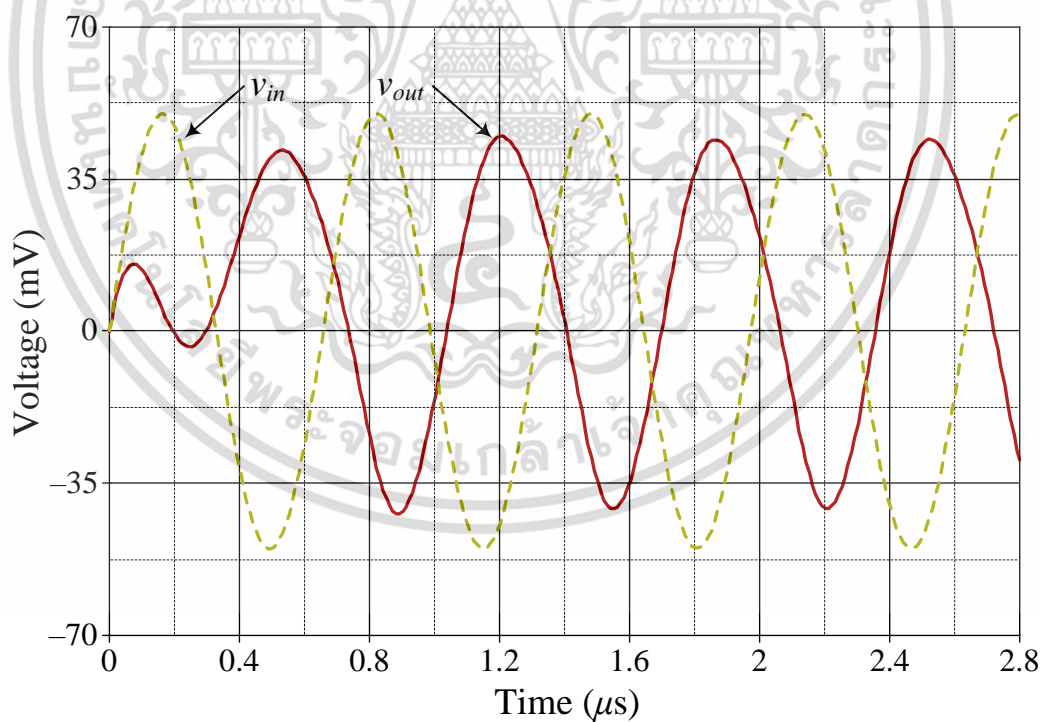
(ข)

รูปที่ 3.5 ผลการจำลองการทำงานของฟังก์ชันหยุดแถบความถี่ของวงจรที่นำเสนอในรูปที่ 3.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



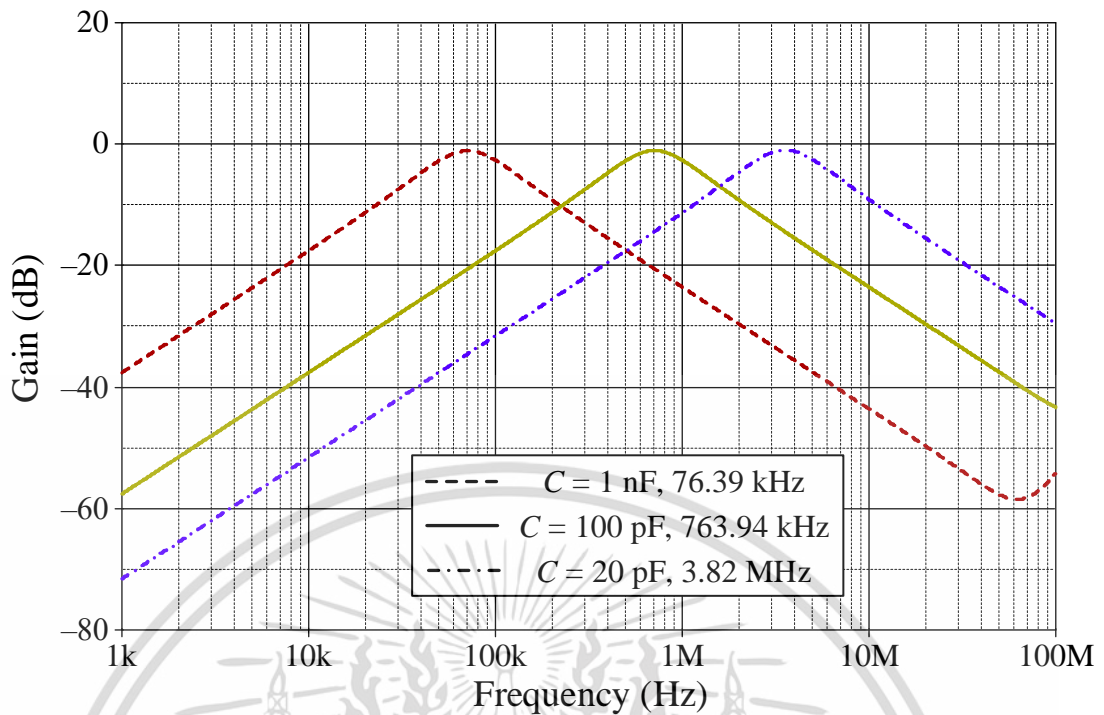
(ก)



(ข)

รูปที่ 3.6 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านทุกความถี่ของวงจรที่นำเสนอในรูปที่ 3.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

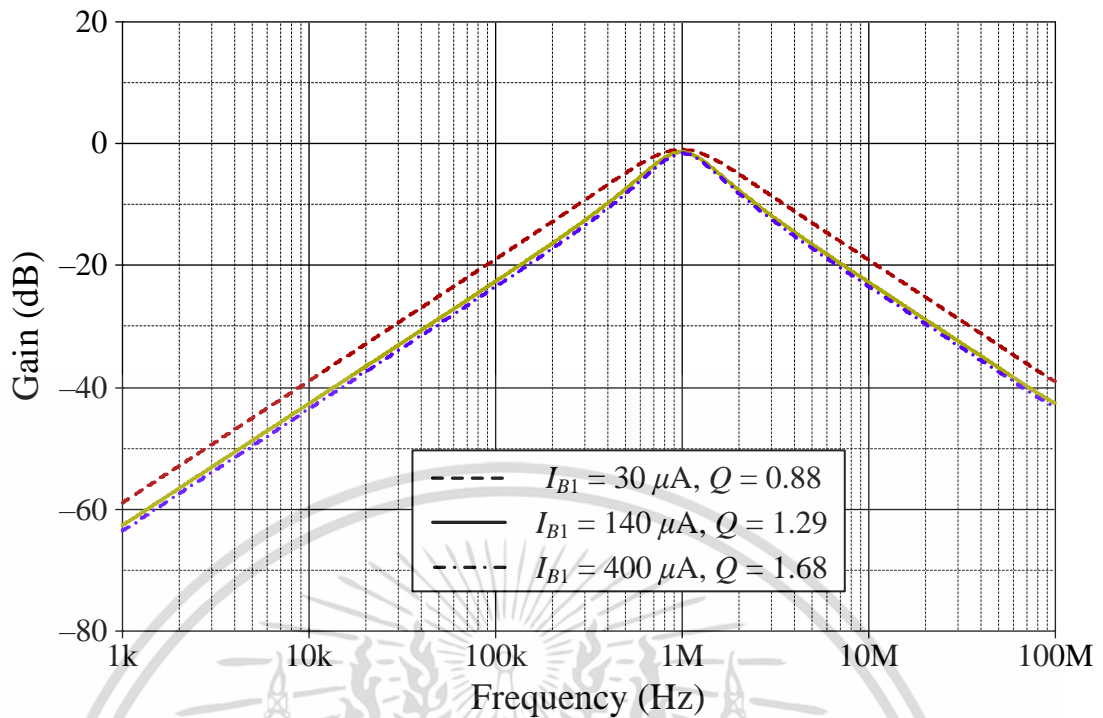


รูปที่ 3.7 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 โดยแปรค่า  $f_0$  ในขณะที่  $Q$  คงที่

ตารางที่ 3.1 การปรับค่าตัวประกอบคุณภาพของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.8

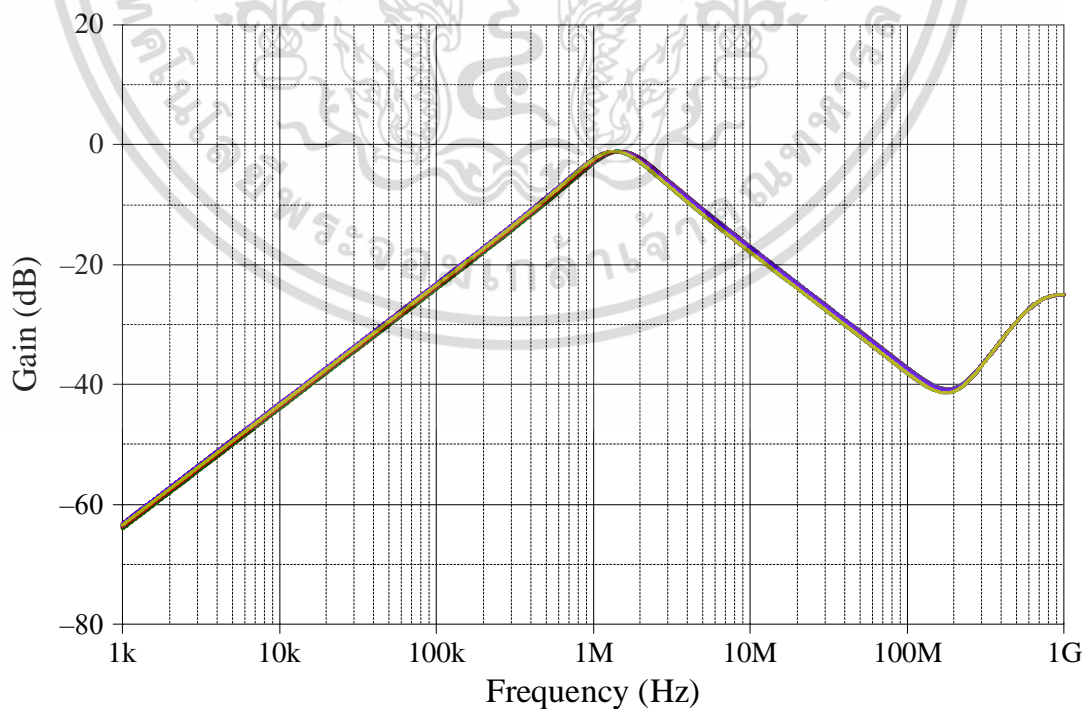
$I_{B1}$ ( $\mu\text{A}$ )	$g_{m1}$ (mA/V)	$C = C_1 = C_2$ (pF)	$Q$
30	0.37	67.07	0.88
140	0.8	98.62	1.29
400	1.35	128.12	1.68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



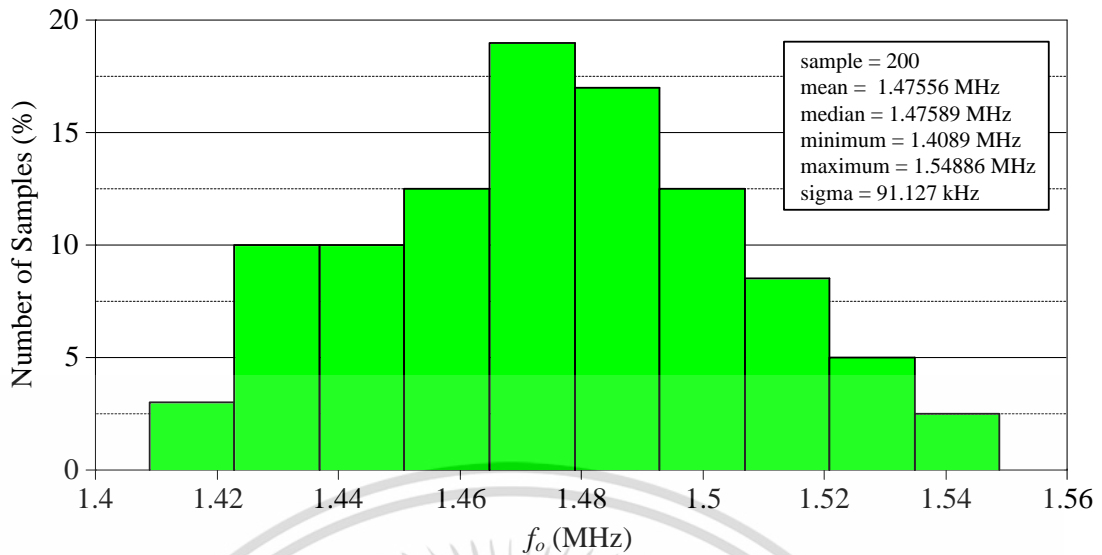
รูปที่ 3.8 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 โดยแปรค่า  $Q$  ในขณะที่  $f_0$  คงที่

รูปที่ 3.9 แสดงผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_0$  ของฟังก์ชันกรองผ่านแถบความถี่ของวงจรในรูปที่ 3.1 ด้วยวิธีมอนติคาร์โล (Monte Carlo) เมื่อ  $C_1$  และ  $C_2$  มีค่าเบี่ยงเบนไป 5% จากค่าปกติ จำนวน 200 ครั้ง และใช้วิธีการแจกแจงแบบเกาส์เซียน (Gaussian distribution)



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 3.9 ผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_o$  ของวงจรรูปที่ 3.1 ด้วยวิธีมอนติคาร์โล เมื่อ  $C_1$  และ  $C_2$  มีค่าเบี่ยงเบนไป 5%

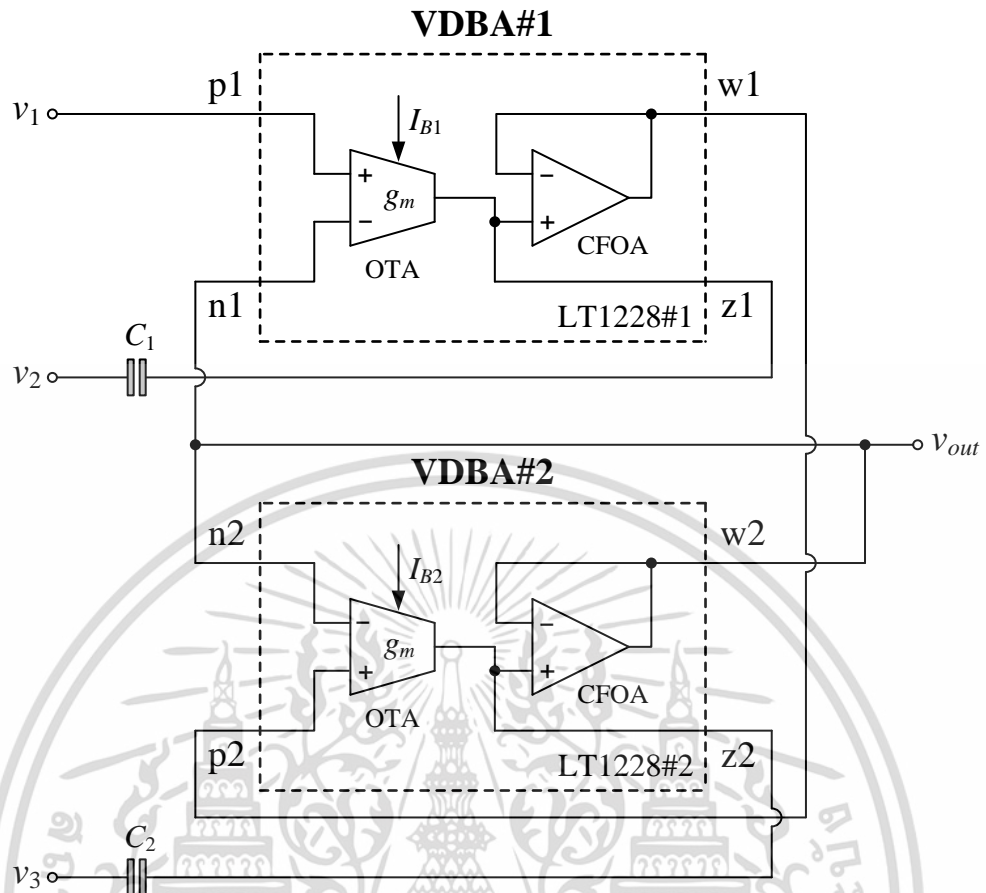
(ก) ผลตอบสนองทางความถี่

(ข) กราฟแท่ง

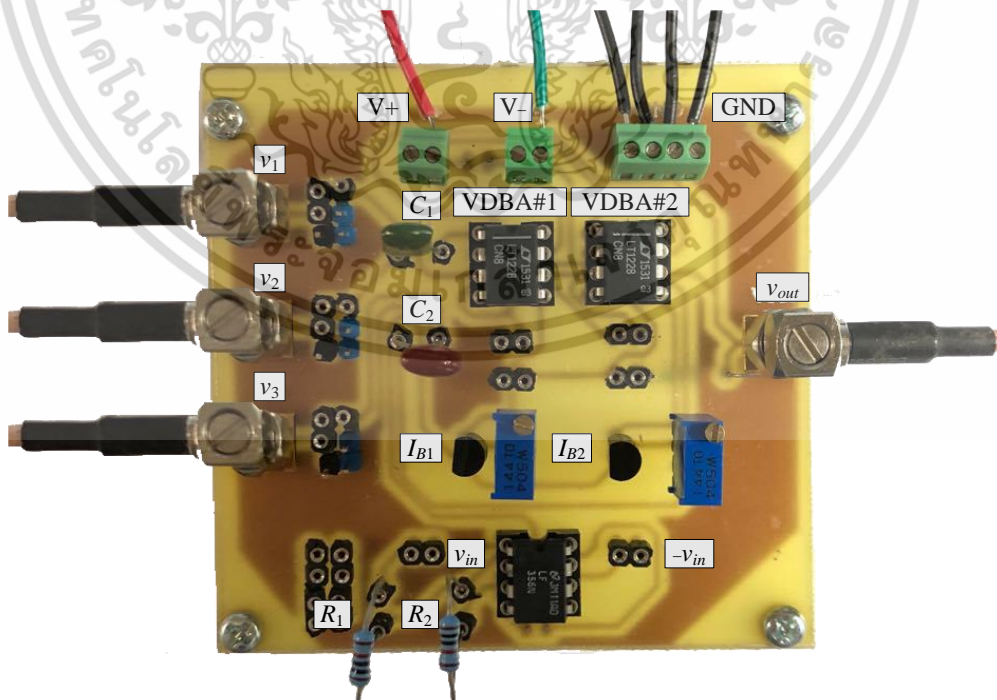
### 3.5 ผลการทดลองด้วยวงจรจริง

นอกจากการตรวจสอบคุณสมบัติการทำงานของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.1 ด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE แล้ว ในหัวข้อนี้จึงได้ทำการทดสอบคุณสมบัติการทำงานของวงจรที่นำเสนอโดยการต่อทดลองด้วยวงจรจริงผ่านไอซีสำเร็จรูปเบอร์ LT1228 [19] ดังแสดงในรูปที่ 3.10 ในขณะที่รูปที่ 3.11 แสดงภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง นอกจากนี้ฟังก์ชันกรองผ่านทุกความถี่ของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.1 จำเป็นต้องอาศัยแรงดันอินพุตแบบกลับเฟส ( $-v_{in}$ ) ดังนั้นจึงอาศัยไอซีสำเร็จรูปเบอร์ LF356 [20] หรือออมแอมป์ในการสังเคราะห์วงจรขยายสัญญาณแบบกลับเฟส (inverting amplifier circuit) ดังแสดงในรูปที่ 3.12 เนื่องจากไอซีเบอร์ LF356 มีช่วงแบนด์วิทในการทำงานสูงหรือเท่ากับ 5 MHz จึงเหมาะสมต่อการใช้งานร่วมกับไอซีเบอร์ LT1228 โดยวงจรมีอัตราขยายแรงดันเท่ากับ

$$v'_{in} = -v_{in} = \left( -\frac{R_2}{R_1} \right) v_{in} \quad (3.23)$$

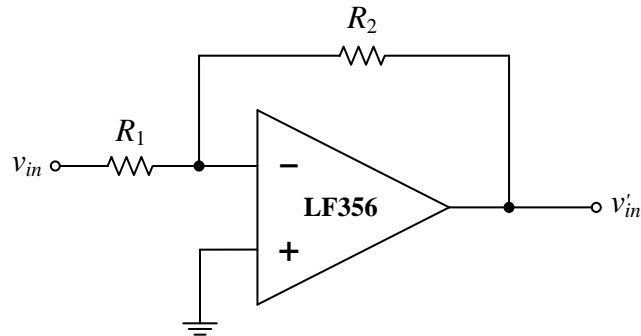


รูปที่ 3.10 วงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่ใช้ในการต่อทดลอง



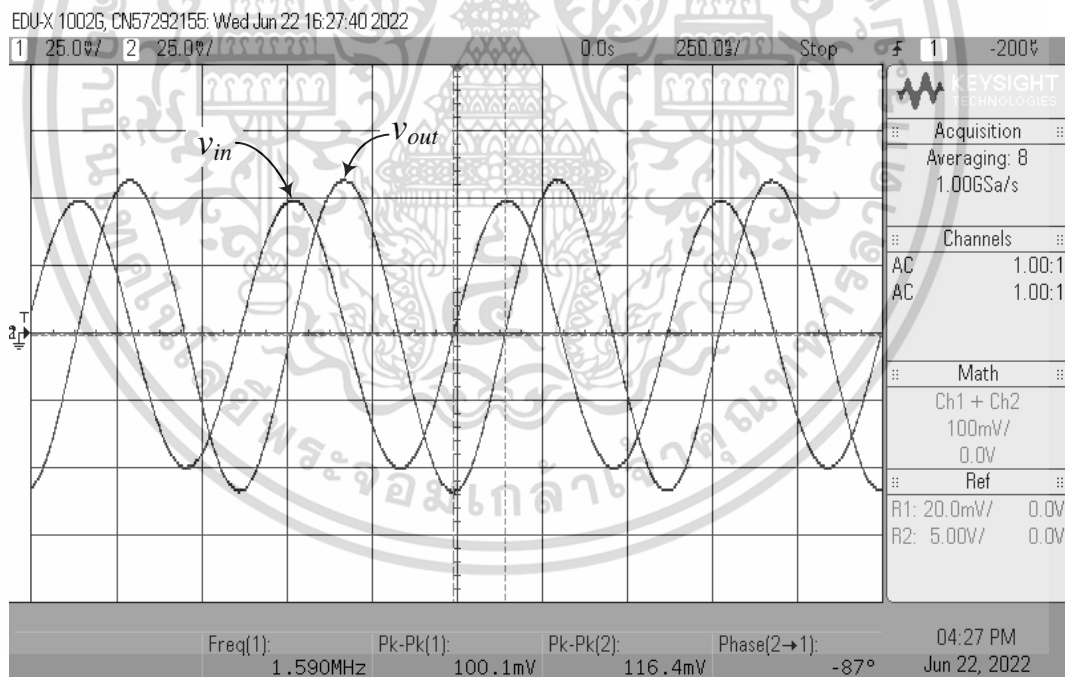
รูปที่ 3.11 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานบนแผ่นวงจรพิมพ์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



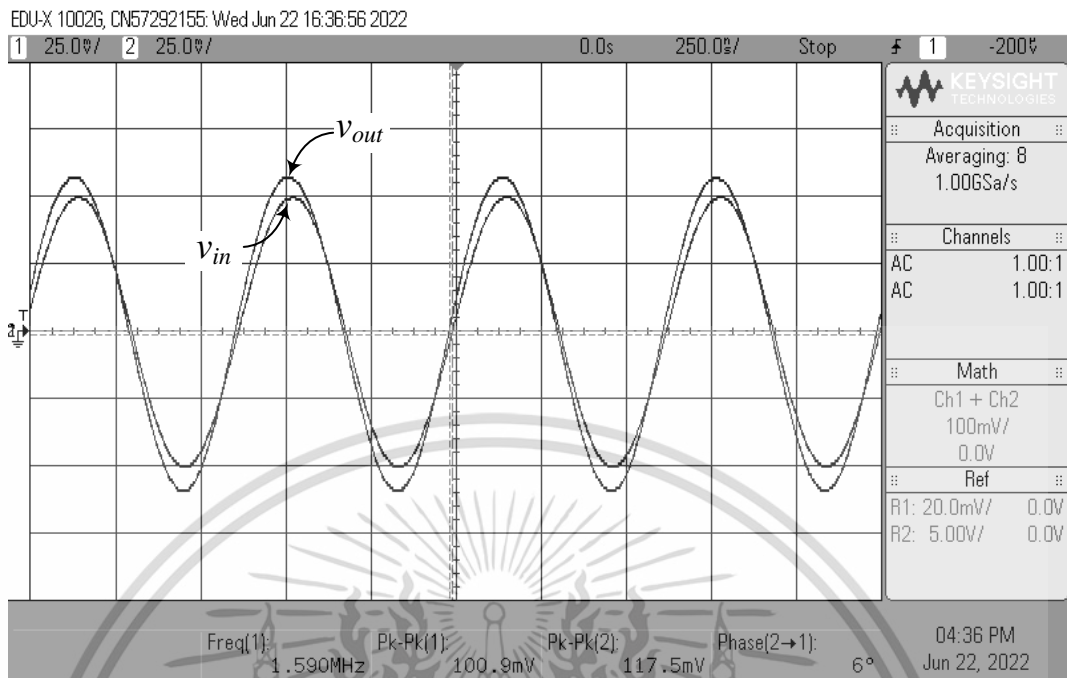
รูปที่ 3.12 วงจรขยายสัญญาณแบบกลับเฟสโดยใช้โอปแอมป์

การทดลองด้วยวงจรจริงของวงจรกรองสัญญาณโหมดแรงดันในรูปที่ 3.11 ได้ใช้  $v_{in} = 50$  mV(peak)  $g_m = g_{m1} = g_{m2} = 1$  mA/V ( $I_B = 100$   $\mu$ A) และ  $C_1 = C_2 = 100$  pF ซึ่งทำให้ได้คุณสมบัติ  $f_o = 1.59$  MHz ในขณะที่  $Q = 1$  อีกทั้งวงจรขยายสัญญาณแบบกลับเฟสโดยใช้โอปแอมป์ในรูปที่ 3.12 เลือกใช้  $R_1 = R_2 = 1$  k $\Omega$  จากสมการ (3.23) จะได้อัตราขยายแรงดันเท่ากับ  $-1$  สำหรับการสังเคราะห์ฟังก์ชันกรองผ่านทุกความถี่ รูปที่ 3.13 ถึง 3.17 แสดงผลการวัดผลตอบสนองทางเวลาของฟังก์ชัน LP, BP, HP, BS และ AP ตามลำดับ ในขณะที่รูปที่ 3.18 ถึง 3.20 แสดงผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP, HP, BS และ AP ตามลำดับ

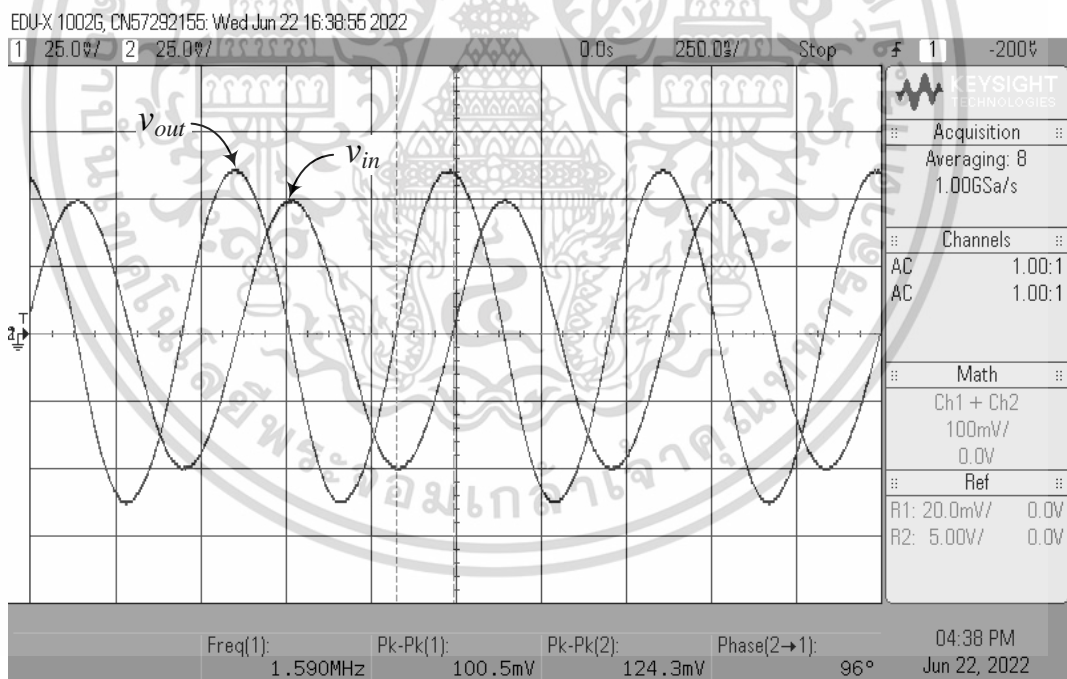


รูปที่ 3.13 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

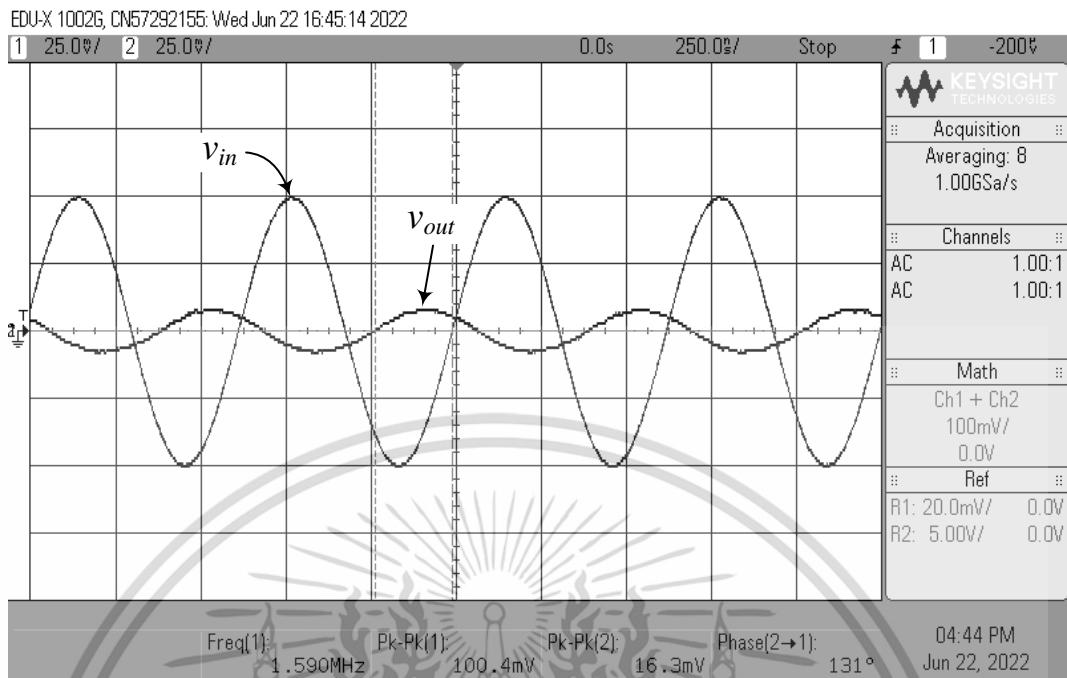


รูปที่ 3.14 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่

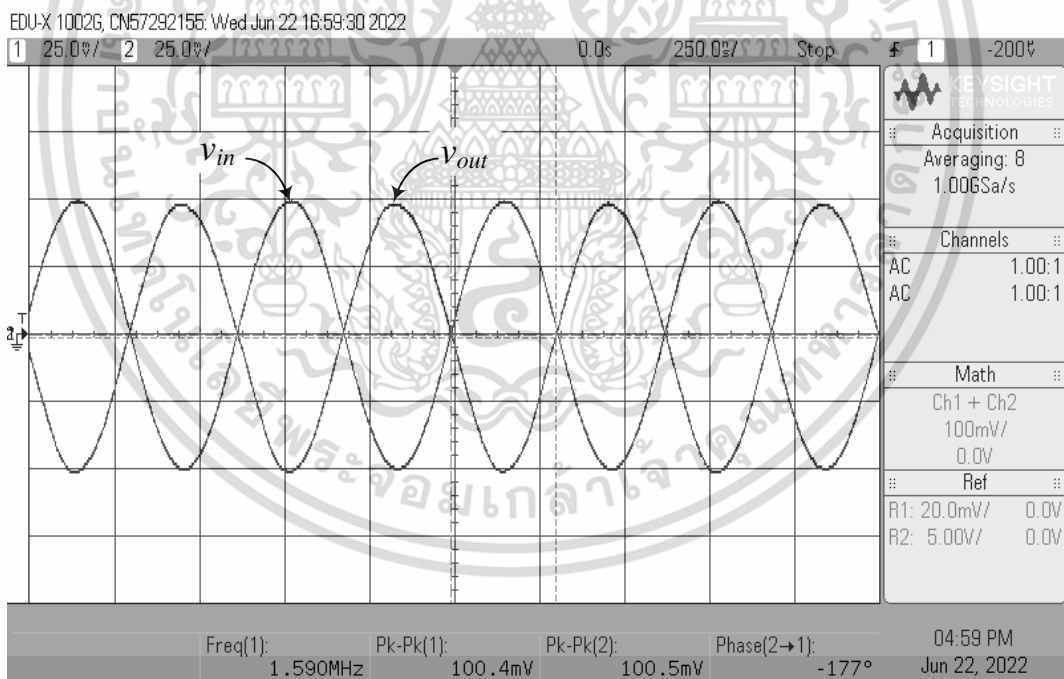


รูปที่ 3.15 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

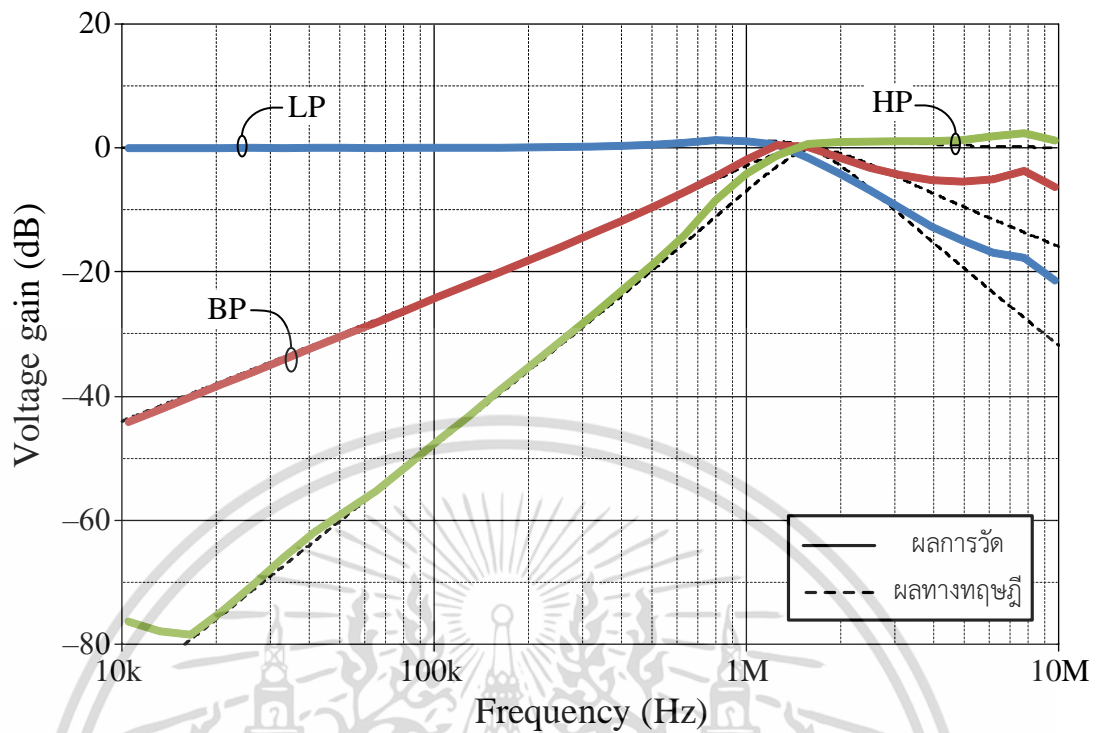


รูปที่ 3.16 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่

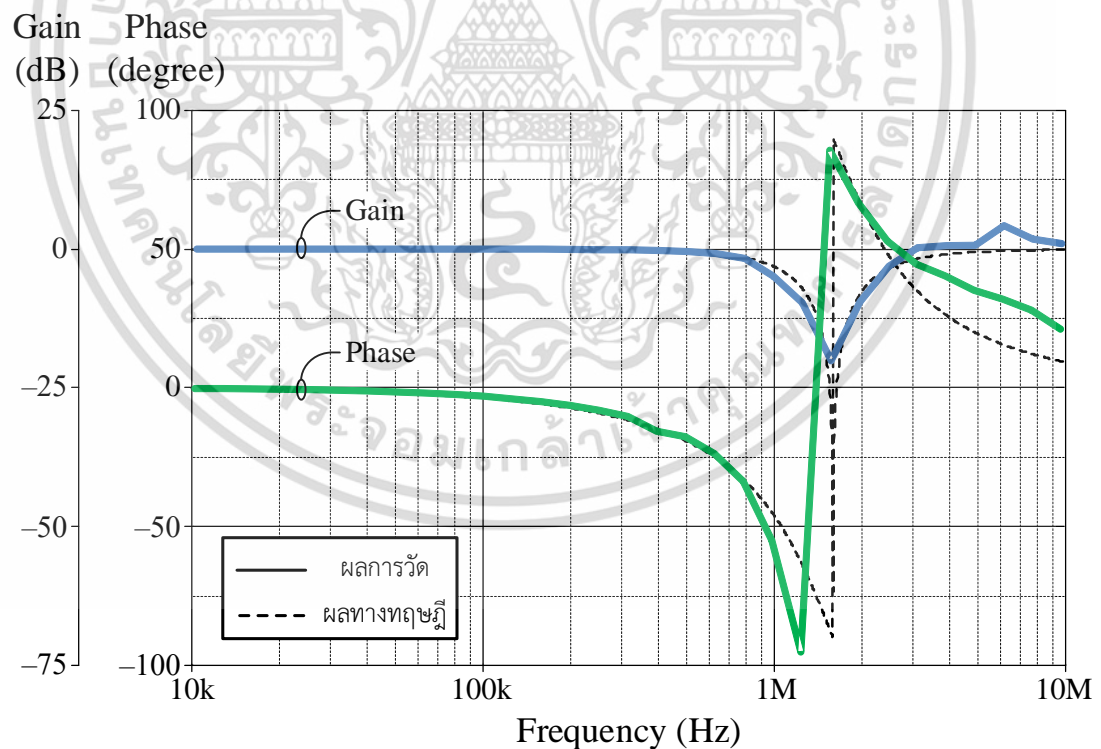


รูปที่ 3.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

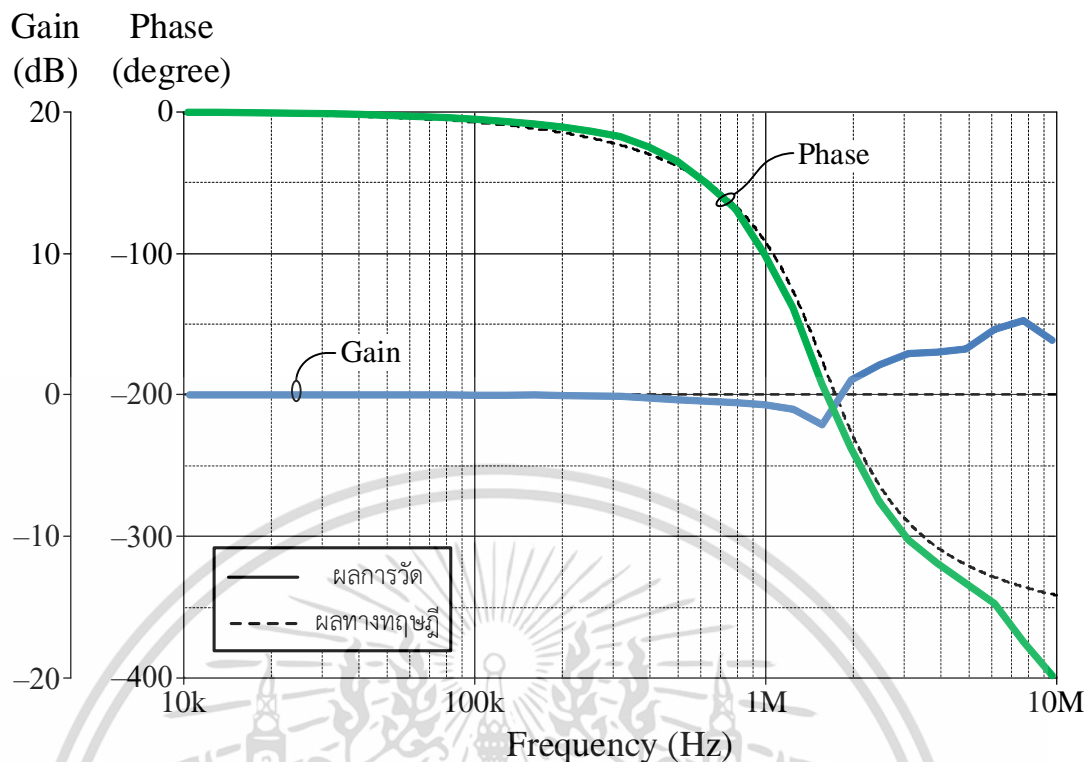


รูปที่ 3.18 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP



รูปที่ 3.19 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP

### 3.6 สรุป

วิทยานิพนธ์บทนี้กล่าวถึงการออกแบบและสังเคราะห์วงจรรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันโดยใช้วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวเก็บประจุไฟฟ้าจำนวนสองตัวเท่านั้น วงจรรองสัญญาณที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองมาตรฐานได้ครบทั้งห้าฟังก์ชันได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองผ่านความถี่สูง หยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจร อีกทั้งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านอัตราขยายค่าความนำของวงจร VDBA ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC และการต่อทดลองด้วยวงจรจริงผ่านไอซีสำเร็จรูปเบอร์ LT1228 แสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรที่สอดคล้องเป็นไปตามหลักการทางทฤษฎี

### 3.7 เอกสารอ้างอิงบทที่ 3

- [1] S. I. Liu, and D. S. Wu, "New current-feedback amplifier-based universal biquadratic filter," *IEEE Transactions on Instrumentation and Measurement*, vol. 44, no. 4, pp. 915–917, 1995.
- [2] J. W. Horng, C. C. Tsai, and M. H. Lee, "Novel universal voltage-mode biquad filter with three inputs and one output using only two current conveyors," *International Journal of Electronics*, vol. 80, no. 4, pp. 543–546, 1996.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [3] J. W. Horng, "New configuration for realizing universal voltage-mode filter using two current feedback amplifiers," **IEEE Transactions on Instrumentation and Measurement**, vol. 49, no. 5, pp. 1043–1045, 2000.
- [4] J. W. Horng, "High input impedance voltage-mode universal biquadratic filter using two OTAs and one CCII," **International Journal of Electronics**, vol. 90, no. 3, pp. 185–191, 2003.
- [5] J. W. Horng, "High input impedance voltage-mode universal biquadratic filters with three inputs using plus-type CCIs," **International Journal of Electronics**, vol. 91, no. 8, pp. 465–475, 2004.
- [6] W. Y. Chiu and J.-W. Horng, "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs," **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 54, no. 8, pp. 649–652, 2007.
- [7] W. Tangsrirat, T. Pukkalanun, and W. Surakamponorn, "CDBA-based universal biquad filter and quadrature oscillator," **Active and Passive Electronic Components**, vol. 2008, Article ID: 247171, 2008.
- [8] E. Yuce, "Voltage-mode multifunction filters employing a single DVCC and grounded capacitors," **IEEE Transactions on Instrumentation and Measurement**, vol. 58, no. 7, pp. 2216–2221, 2009.
- [9] S. Minaei and E. Yuce, "All-grounded passive elements voltage-mode DVCC-based universal filters," **Circuits, Systems and Signal Processing**, vol. 29, no. 2, pp. 295–309, 2009.
- [10] W. Tangsrirat, "Novel current-mode and voltage-mode universal biquad filters using single CFTA," **Indian Journal of Engineering and Materials Sciences**, vol. 17, no. 2, pp. 90–104, 2010.
- [11] W. Y. Chiu, J. W. Horng, "Voltage-mode highpass, bandpass, lowpass and notch biquadratic filters using single DDCC" **Radioengineering**, vol. 21, no. 1, pp. 297–303, 2012.
- [12] J. W. Horng, "Voltage-mode multifunction biquadratic filter employing single DVCC," **International Journal of Electronics**, vol. 99, no. 2, pp. 153–162, 2012.
- [13] S. Topaloglu, M. Sagbas, and F. Anday, "Three-input single-output second-order filters using current-feedback amplifiers," **International Journal of Electronics and Communications (AEÜ)**, vol. 66, no. 8, pp. 683–686, 2012.
- [14] J. W. Horng, C. H. Hsu, and C. Y. Tseng, "High input impedance voltage-mode universal biquadratic filters with three inputs using three CCs and grounding capacitors," **Radioengineering**, vol. 21, no. 1, pp. 290–296, 2012.
- [15] M. Kumngern, P. Suksaibul, and F. Khateb, "Four-input one-output voltage-mode universal filter using simple OTAs," **Journal of Circuits, Systems and Computers**, vol. 28, no. 05, p. 1950078, 2019.

- [16] S. F. Wang, H. P. Chen, Y. Ku, and P.-Y. Chen, “A CFOA-based voltage-mode multifunction biquadratic filter and a quadrature oscillator using the CFOA-based biquadratic filter,” **Applied Sciences**, vol. 9, no. 11, p. 2304, 2019.
- [17] N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA,” **Engineering Review**, vol. 41, no. 3, pp. 76–85, 2021.
- [18] วรพงศ์ ตั้งศรีรัตน์. การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรรอสซิลเลเตอร์, โรงพิมพ์ มินเซอร์วิศฯพลาญ, กันยายน, 2554.
- [19] Linear Technology, “100MHz current feedback amplifier with DC gain control,” **LT1228 datasheet**, 1994.
- [20] National Semiconductor, “JFET input operational amplifiers,” **LF356 datasheet**, Dec. 2001.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

# วงจรรองสัญญาณอันดับสองโหมดกระแสโดยใช้วงจรวจร VDBA

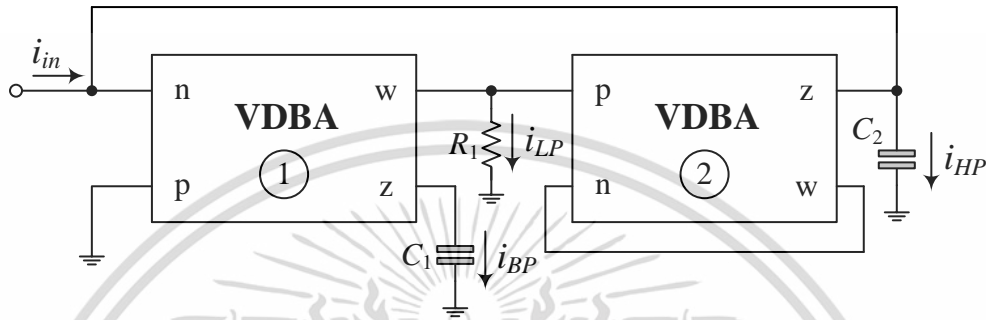
### 4.1 กล่าวนำ

การออกแบบและสังเคราะห์วงจรรองสัญญาณแบบแอคทีฟในโหมดกระแส (current mode active filter) โดยใช้อุปกรณ์แอคทีฟ ได้รับความสนใจจากนักวิจัยจำนวนมากเนื่องจากข้อดีในเรื่องต่างๆ อาทิเช่นมีช่วงการปฏิบัติงานที่กว้าง (wide bandwidth) ให้ผลตอบสนองทางความถี่สูง (high frequency response) สามารถทำงานภายใต้ระดับแรงดันไฟเลี้ยงต่ำ (low voltage operation) ก่อให้เกิดกำลังไฟฟ้าสูญเสียน้อย (low power consumption) [1] นอกจากนี้การรวมสัญญาณของวงจรรองสัญญาณโหมดกระแสสามารถทำได้ง่ายกว่าวงจรรองสัญญาณในโหมดแรงดัน เนื่องจากไม่จำเป็นต้องอาศัยอุปกรณ์เพิ่มเติม เมื่อพิจารณาถึงโครงสร้างของวงจรรองสัญญาณจากงานวิจัยในอดีตพบว่า วงจรรองสัญญาณสามารถแบ่งตามจำนวนของขั้วอินพุตและเอาต์พุตได้สี่แบบได้แก่ แบบหนึ่งอินพุตหนึ่งเอาต์พุต (single-input single-output, SISO) แบบหนึ่งอินพุตหลายเอาต์พุต (single-input multiple-output, SIMO) แบบหลายอินพุตหนึ่งเอาต์พุต (multiple-input single-output, MISO) และแบบหลายอินพุตหลายเอาต์พุต (multiple-input multiple-output, MIMO) โดยวงจรรองสัญญาณประเภทมีแนวทางในการใช้งานที่แตกต่างกันออกไป หากพิจารณาวงจรรองสัญญาณประเภท SIMO เป็นหลักพบว่าวงจรรองสัญญาณสามารถออกแบบและสังเคราะห์ฟังก์ชันกรองสัญญาณได้หลายฟังก์ชันพร้อมกันในวงจรเดียวโดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจรรองสัญญาณ ดังนั้นจากการทบทวนงานวิจัยที่เกี่ยวข้องกับการออกแบบและสังเคราะห์วงจรรองสัญญาณในโหมดกระแสโดยพิจารณาที่โครงสร้างแบบ SIMO [2]-[21] พบว่าวงจรรองสัญญาณ [3], [5]-[9], [12]-[14], [18] อาศัยอุปกรณ์แอคทีฟจำนวนมากกว่าสองตัวในการสังเคราะห์วงจรรองสัญญาณ ในขณะที่วงจรรองสัญญาณ [2]-[3], [6], [9], [11], [16]-[17], [20]-[21] สังเคราะห์ขึ้นโดยใช้อุปกรณ์พาสซีฟมากกว่าสามตัว ซึ่งส่งผลต่อการใช้งานพื้นที่บนวงจรรวม (integrated circuit, IC) อีกทั้งก่อให้เกิดกำลังไฟฟ้าสูญเสียที่มากขึ้น วงจรรองสัญญาณที่นำเสนอใน [5]-[6], [12], [20] ออกแบบโดยใช้อุปกรณ์แอคทีฟมากกว่าหนึ่งชนิดทำให้เกิดความซับซ้อนในการสังเคราะห์วงจรรองสัญญาณ นอกจากนี้วงจรรองสัญญาณ [2]-[3], [6], [9], [11], [17] ไม่สามารถปรับความถี่เชิงมุมธรรมชาติ (natural angular frequency,  $\omega_0$ ) และตัวประกอบคุณภาพ (quality factor,  $Q$ ) ด้วยวิธีการทางอิเล็กทรอนิกส์

วิทยานิพนธ์บทนี้จะได้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณแบบ SIMO โหมดกระแส โดยใช้วงจรวจร VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวต้านทานต่อเทียบกราวด์จำนวนหนึ่งตัว และตัวเก็บประจุไฟฟ้าต่อเทียบกราวด์จำนวนสองตัว วงจรรองสัญญาณที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งห้าฟังก์ชันโดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจรรองสัญญาณ ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรรองสัญญาณสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำของวงจรวจร VDBA คุณสมบัติในการทำงานของวงจรรองสัญญาณที่นำเสนอถูกตรวจสอบด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  และทดสอบโดยการต่อทดลองด้วยวงจรรองสัญญาณจริงผ่านไอซีเบอร์ LT1228 เพื่อยืนยันผลลัพธ์ที่ได้พร้อมทั้งเปรียบเทียบกับคุณสมบัติในทางทฤษฎี เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 วงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอ

รูปที่ 4.1 แสดงวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสที่นำเสนอ [22] โดยวงจรที่นำเสนอสังเคราะห์ขึ้นจากวงจร VDBA จำนวนสองตัว ตัวต้านทานต่อเทียบกราวด์หนึ่งตัว และตัวเก็บประจุไฟฟ้าต่อเทียบกราวด์สองตัว เมื่อวิเคราะห์วงจรด้วยคุณสมบัติของวงจร VDBA ดังสมการ (2.1) จะได้ฟังก์ชันถ่ายโอนกระแส (current transfer function) เท่ากับ [ภาคผนวก จ1]



รูปที่ 4.1 วงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสที่นำเสนอ

$$T_{LP} = \frac{i_{LP}}{i_{in}} = \frac{\left(-\frac{1}{g_{m2}R_1}\right)\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)} \quad (4.1)$$

$$T_{BP} = \frac{i_{BP}}{i_{in}} = \frac{\left(-\frac{g_{m1}}{g_{m2}}\right)\left(\frac{g_{m2}}{C_2}\right)s}{D(s)} \quad (4.2)$$

และ

$$T_{HP} = \frac{i_{HP}}{i_{in}} = \frac{s^2}{D(s)} \quad (4.3)$$

หากกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i_{BS} = i_{HP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันหยุดแถบความถี่เท่ากับ

$$T_{BS} = \frac{i_{BS}}{i_{in}} = \frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)} \quad (4.4)$$

เมื่อกำหนดให้  $R_1 = 1/g_{m1} = 1/g_{m2}$  และ  $i_{AP} = i_{HP} + i_{BP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_{AP} = \frac{i_{AP}}{i_{in}} = \frac{i_{HP} + i_{BP} - i_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (4.5)$$

เมื่อ

$$D(s) = s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right) \quad (4.6)$$

สมการ (4.1) ถึง (4.6) แสดงให้เห็นว่าวงจรกรองสัญญาณโหมดกระแสที่นำเสนอในรูปที่ 4.1 สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งห้าฟังก์ชัน โดยค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรมีค่าเท่ากับ

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.7)$$

และ

$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (4.8)$$

สมการข้างต้นแสดงให้เห็นว่าค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำของวงจร VDBA ตัวที่หนึ่งและ/หรือตัวที่สอง

### 4.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอในทางปฏิบัติ

เมื่อวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองโหมดกระแสในรูปที่ 4.1 อีกครั้ง โดยคำนึงถึงคุณสมบัติของวงจร VDBA ในทางปฏิบัติดังสมการ (2.2) พบว่าฟังก์ชันถ่ายโอนกระแสในกรณีนี้เปลี่ยนแปลงเป็น [ภาคผนวก จ2]

$$T'_{LP} = \frac{i'_{LP}}{i_{in}} = \frac{\left( \frac{1}{\alpha_2 g_{m2} R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (4.9)$$

$$T'_{BP} = \frac{i'_{BP}}{i_{in}} = \frac{\left( -\frac{\alpha_1 g_{m1}}{\alpha_2 \beta_2 g_{m2}} \right) \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) s}{D'(s)} \quad (4.10)$$

และ

$$T'_{HP} = \frac{i'_{HP}}{i_{in}} = \frac{s^2}{D'(s)} \quad (4.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i'_{BS} = i'_{HP} - i'_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันหยุดแถบความถี่กรณีนี้เท่ากับ

$$T'_{BS} = \frac{i'_{BS}}{i_{in}} = \frac{i'_{HP} - i'_{LP}}{i_{in}} = \frac{s^2 + \left( \frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (4.12)$$

และหากกำหนดให้  $R_1 = 1/g_{m1} = 1/g_{m2}$  และ  $i'_{AP} = i'_{HP} + i'_{BP} - i'_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$T'_{AP} = \frac{i'_{AP}}{i_{in}} = \frac{i'_{HP} + i'_{BP} - i'_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{\alpha_1 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (4.13)$$

เมื่อ

$$D'(s) = s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \quad (4.14)$$

ซึ่งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพในกรณีวงจร VDBA มีการทำงานไม่เป็นอุดมคติมีค่าเท่ากับ

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}} \quad (4.15)$$

และ

$$Q = \frac{1}{\beta_2} \sqrt{\frac{\alpha_1 \beta_1 g_{m1} C_2}{\alpha_2 g_{m2} C_1}} \quad (4.16)$$

ค่าความไว (sensitivity,  $S$ ) ของ  $\omega_o$  และ  $Q$  ต่อการเบี่ยงเบนค่าอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟในวงจร สามารถวิเคราะห์ได้ดังนี้ [23] [ภาคผนวก จ3]

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2}, \quad S_{\beta_2}^{\omega_o} = 0 \quad (4.17)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad (4.18)$$

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = \frac{1}{2}, \quad S_{\beta_2}^Q = -1 \quad (4.19)$$

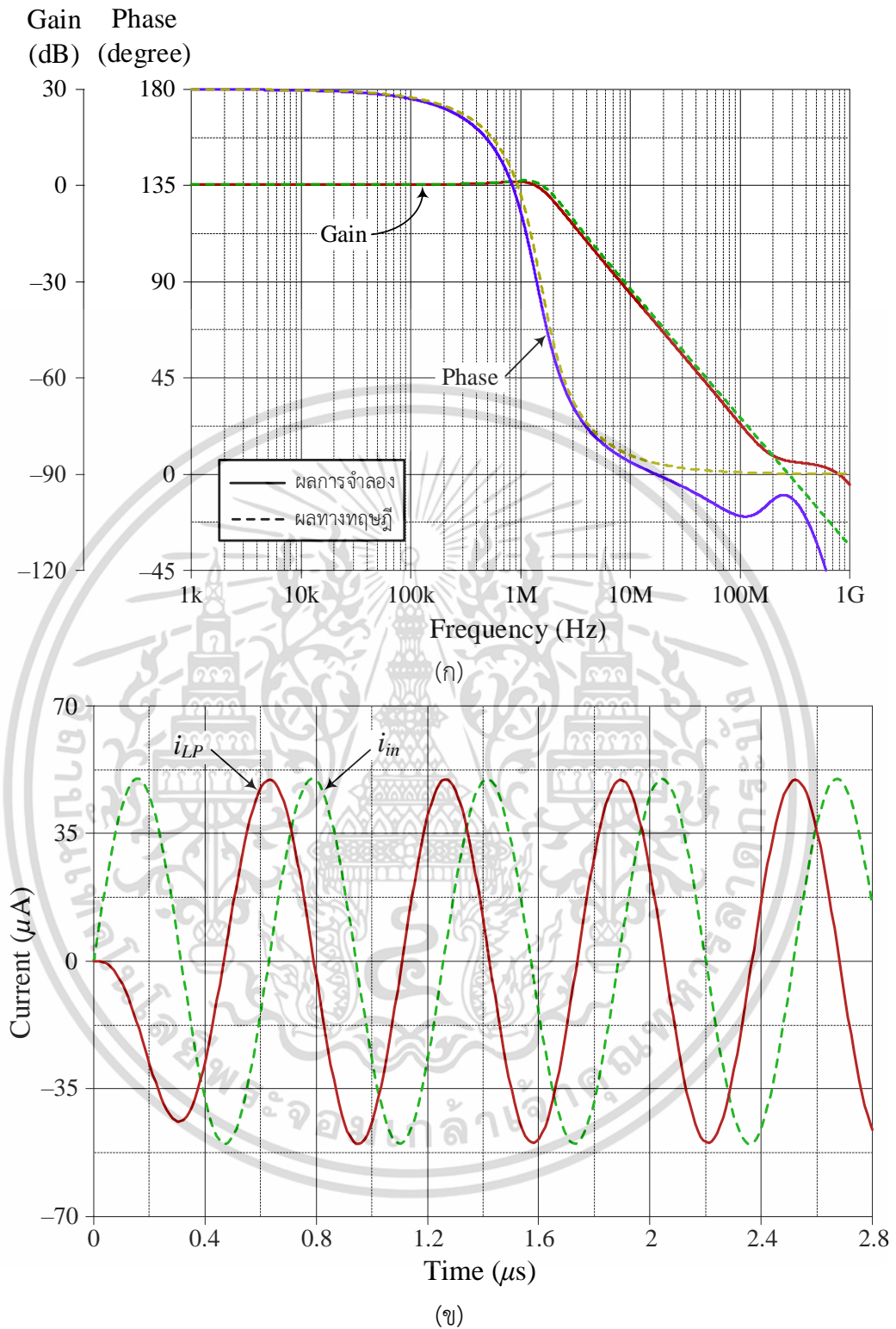
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 
$$S_{C_1}^o = -S_{C_2}^o = -\frac{1}{2} \quad (4.20)$$

สมการ (4.17) ถึง (4.20) แสดงให้เห็นว่าค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง กล่าวคือวงจรกรองสัญญาณโหมดกระแสที่นำเสนอในรูปที่ 4.1 มีคุณสมบัติค่าความไวต่อการเบี่ยงเบนค่าอุปกรณ์แอกทีฟและอุปกรณ์พาสซีฟในวงจรที่ต่ำ

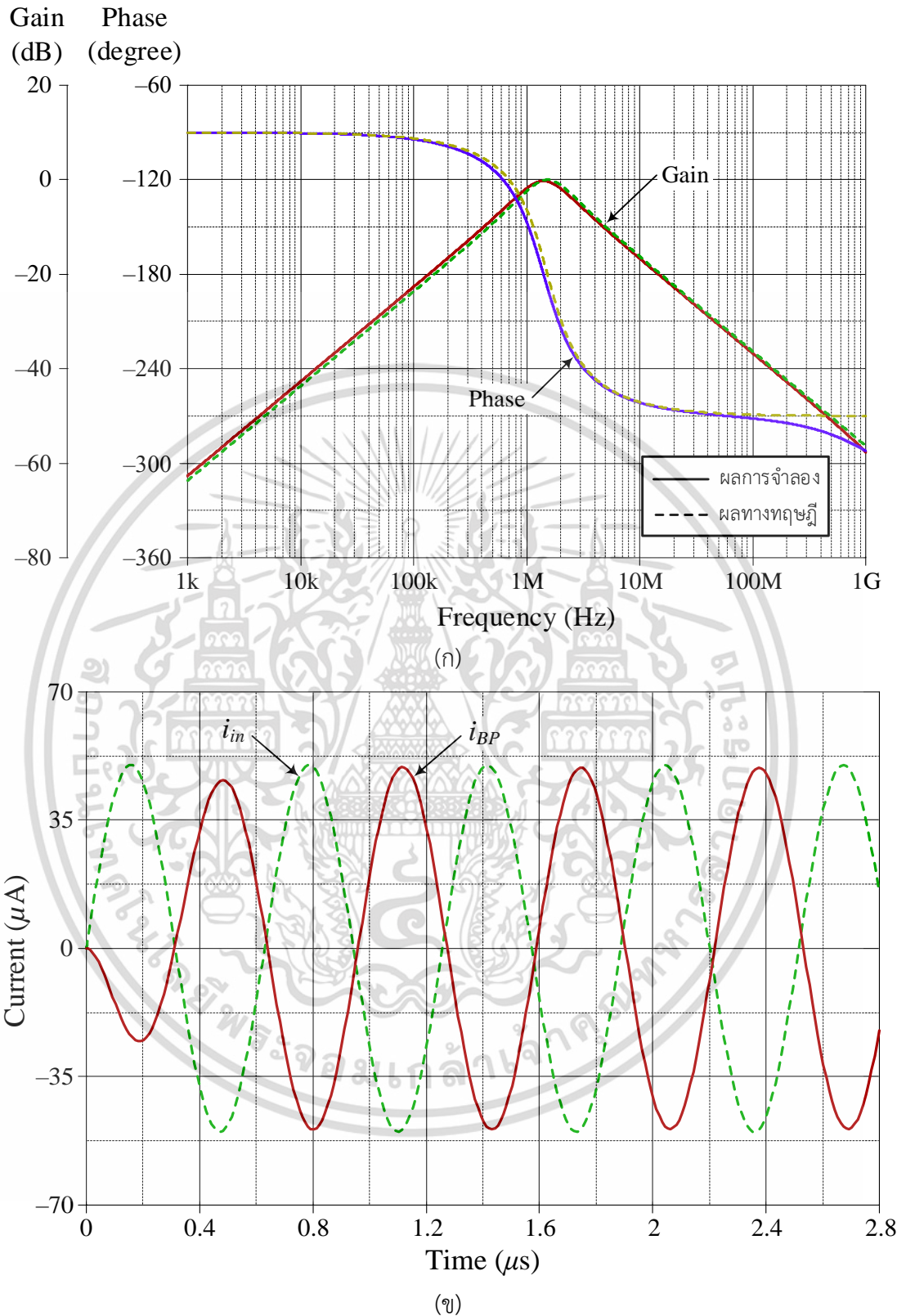
#### 4.4 ผลการจำลองการทำงานของวงจร

ในหัวข้อนี้จะกล่าวถึงการจำลองการทำงานของวงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอในรูปที่ 4.1 ผ่านโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  โดยกำหนดให้แหล่งจ่ายไฟเลี้ยงเท่ากับ  $+V = -V = 0.75\text{ V}$  และ  $I_A = 15\text{ }\mu\text{A}$   $i_{in} = 50\text{ }\mu\text{A(peak)}$  ที่ความถี่เท่ากับ  $1.52\text{ MHz}$ ,  $I_{B1} = I_{B2} = 50\text{ }\mu\text{A}$  ( $g_m = 0.48\text{ mA/V}$ )  $R_1 = 2\text{ k}\Omega$  และ  $C_1 = C_2 = 50\text{ pF}$  จากการจำลองการทำงานของวงจรพบว่าค่า  $f_o$  มีค่าเท่ากับ  $1.41\text{ MHz}$  ในขณะที่ค่าทางทฤษฎีเท่ากับ  $1.52\text{ MHz}$  หรือมีค่าความผิดพลาด  $7.23\%$  และ  $Q$  เท่ากับ  $1$  อีกทั้งพบว่าวงจรที่นำเสนอมีกำลังไฟสูญเสียเท่ากับ  $0.36\text{ mW}$  รูปที่ 4.2 ถึง 4.6 แสดงผลการจำลองผลตอบสนองทางความถี่และผลตอบสนองทางเวลาของวงจรกรองสัญญาณที่นำเสนอ



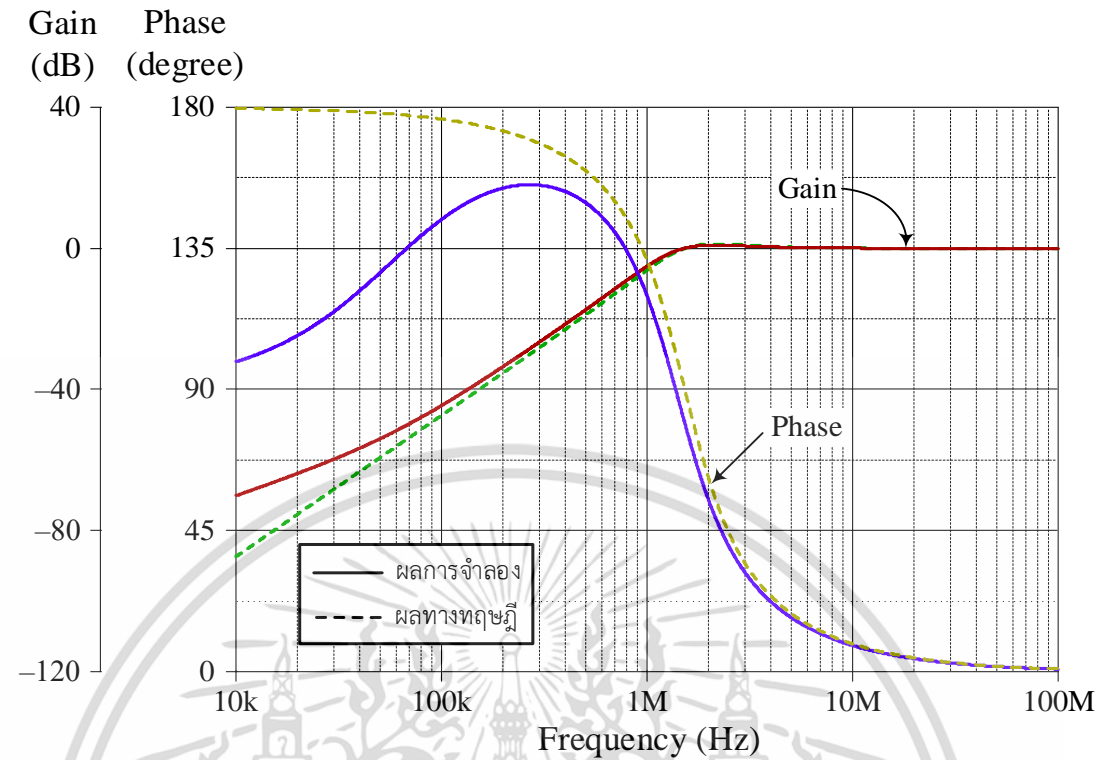
รูปที่ 4.2 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรที่นำเสนอในรูปที่ 4.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

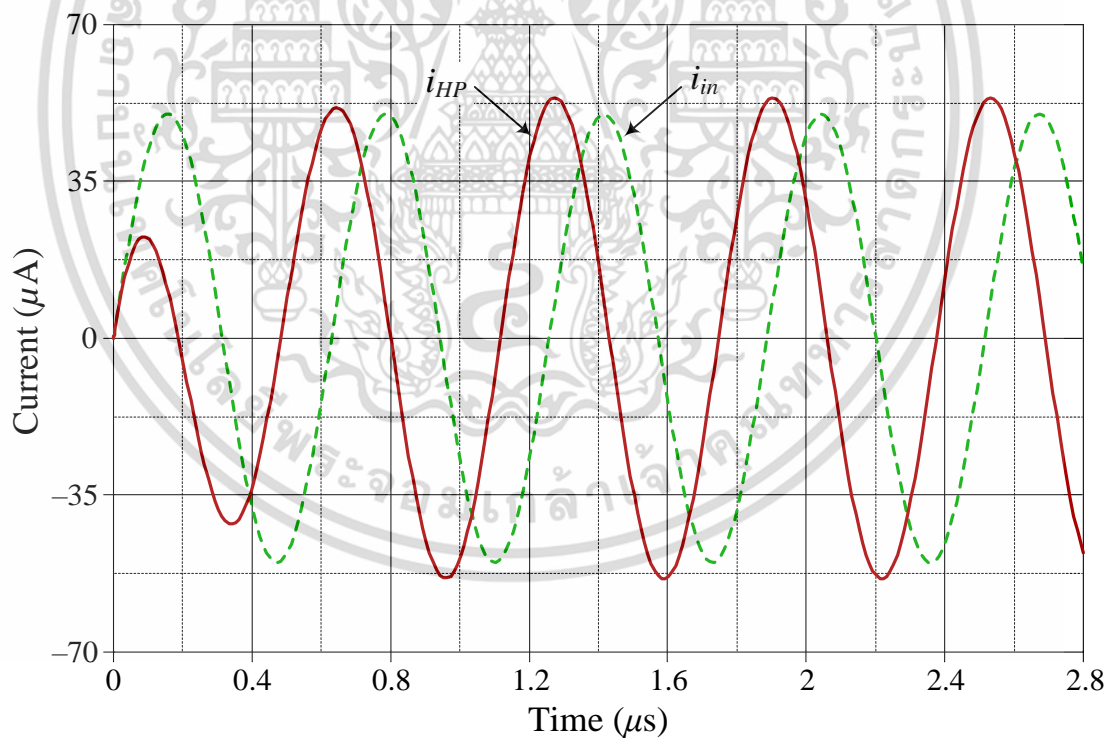


รูปที่ 4.3 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 4.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



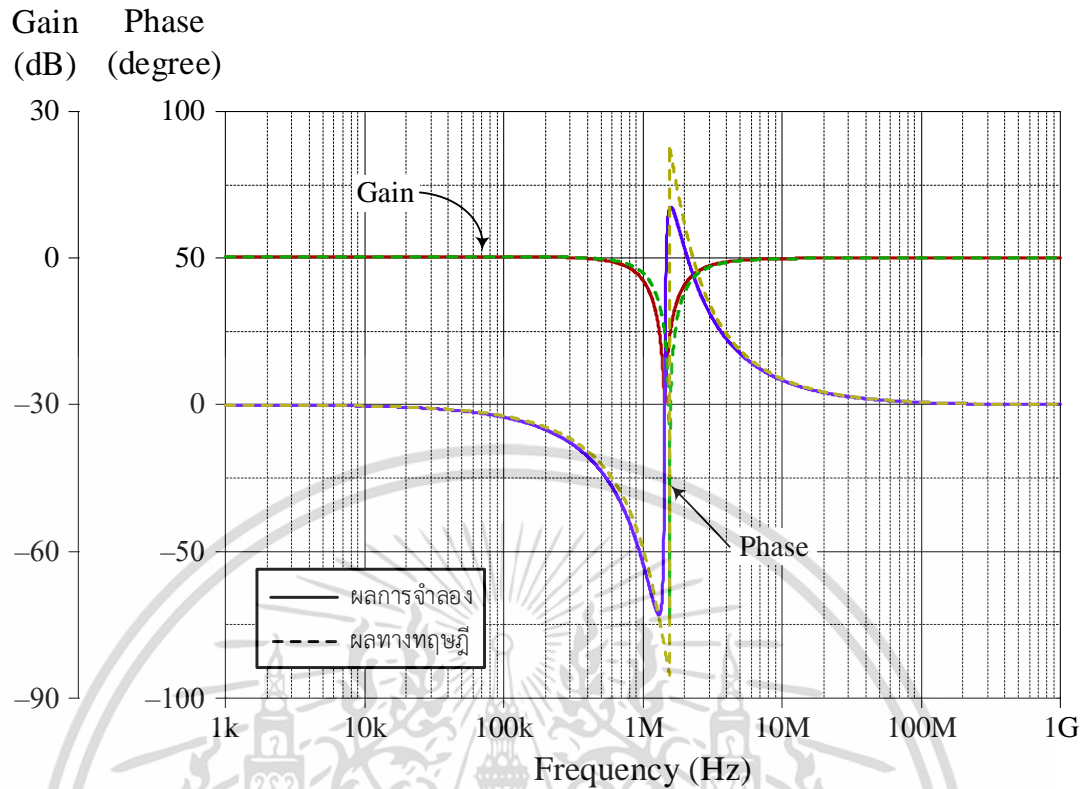
(ก)



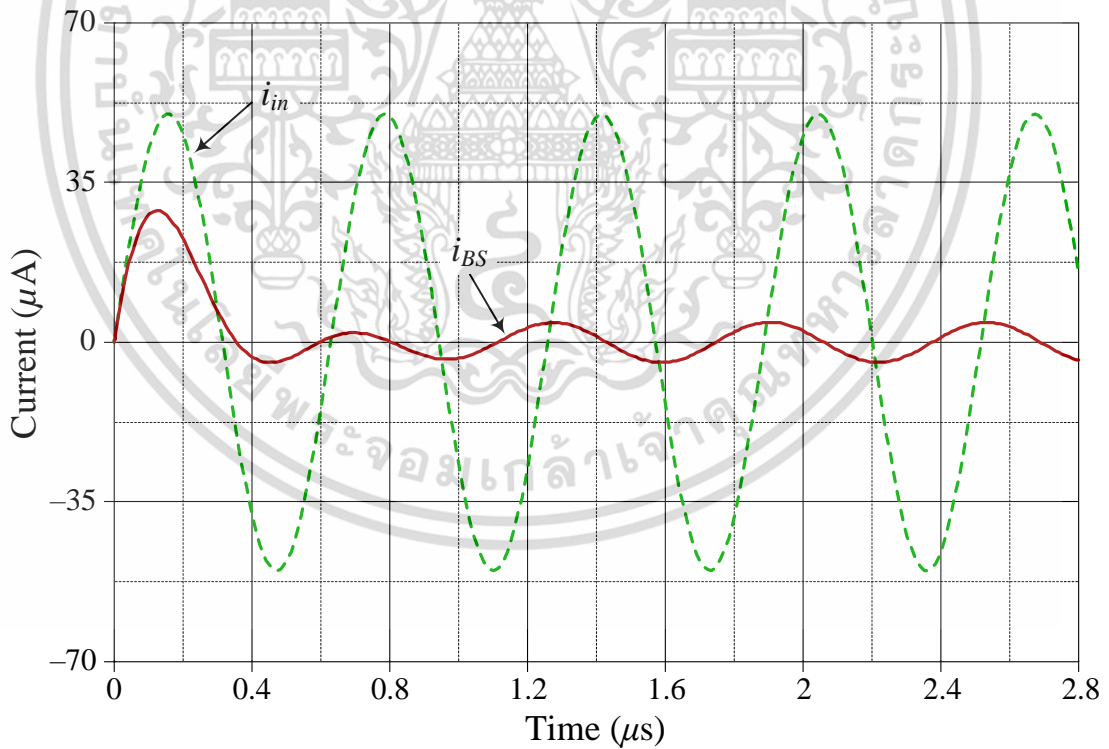
(ข)

รูปที่ 4.4 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านความถี่สูงของวงจรที่นำเสนอในรูปที่ 4.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

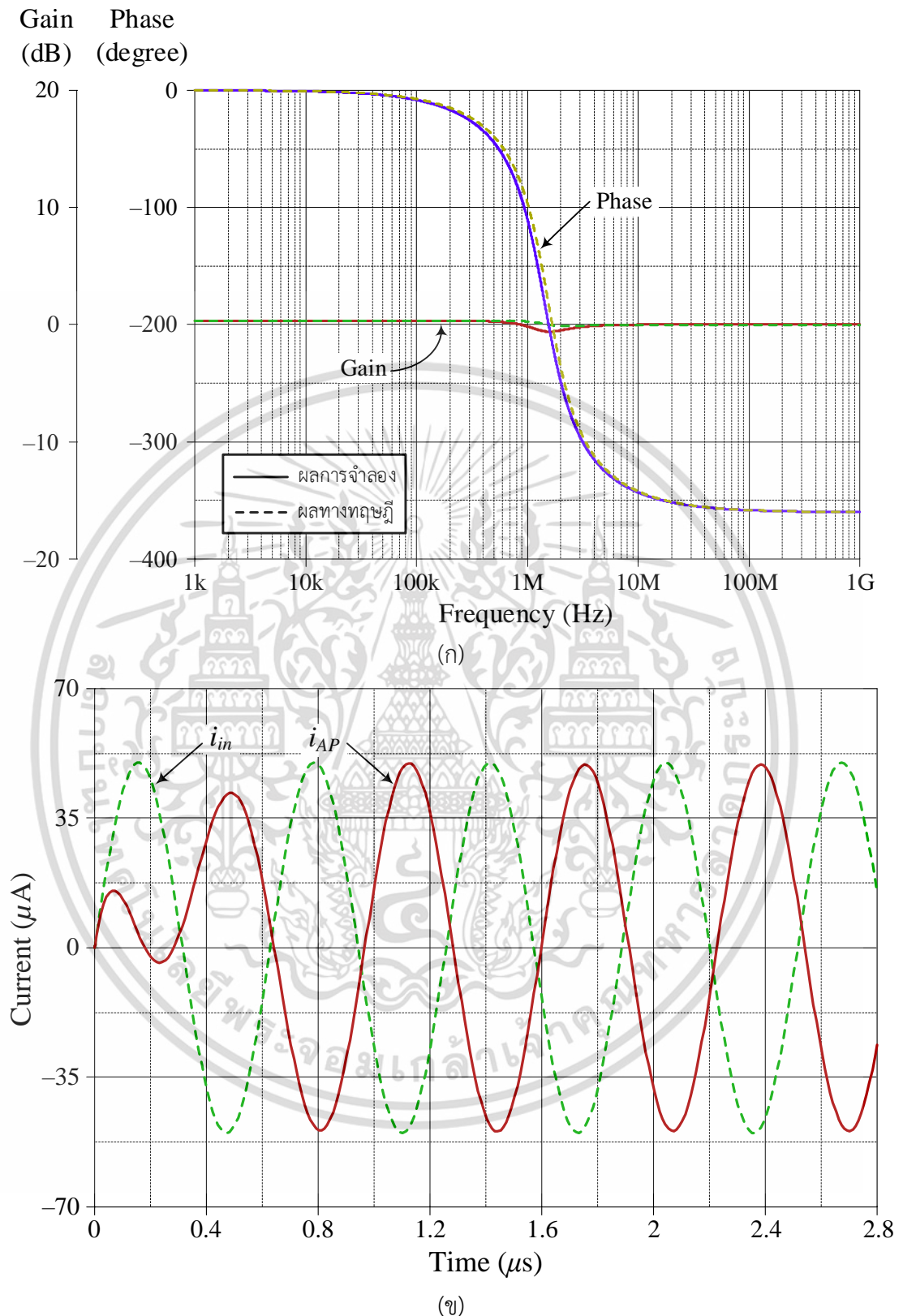


(ข)

รูปที่ 4.5 ผลการจำลองการทำงานของฟังก์ชันหยุดแถบความถี่ของวงจรที่นำเสนอในรูปที่ 4.1

(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



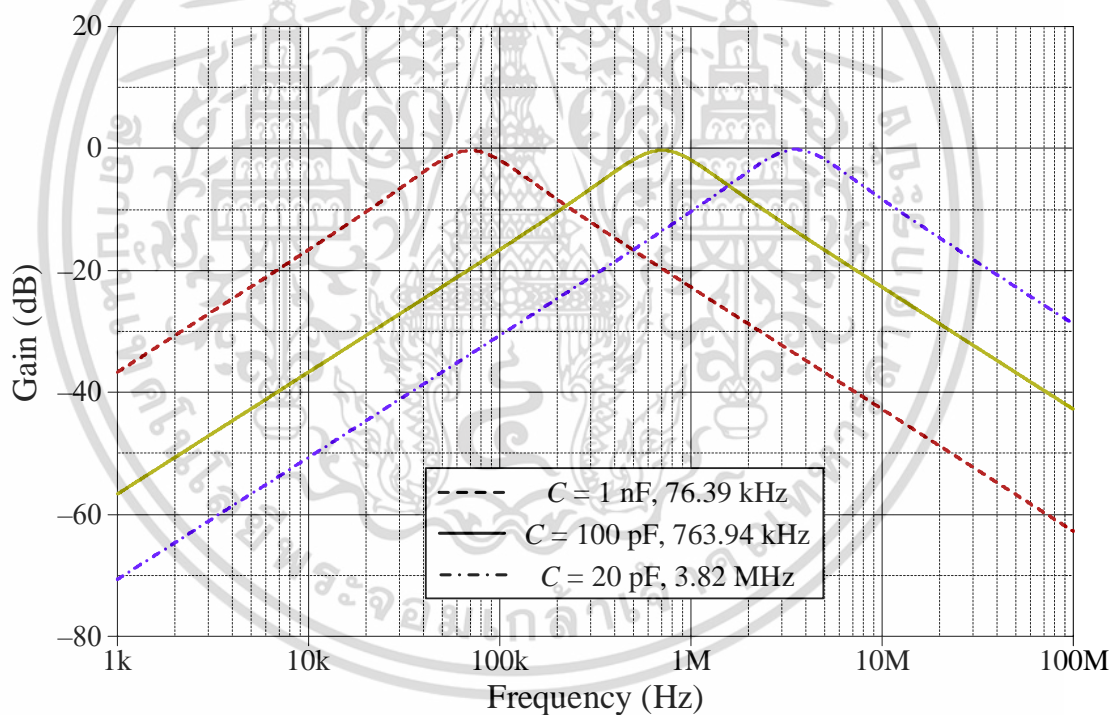
รูปที่ 4.6 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านทุกความถี่ของวงจรที่นำเสนอในรูปที่ 4.1  
(ก) ผลตอบสนองทางความถี่ (ข) ผลตอบสนองทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 4.1 เมื่อปรับค่า  $f_o$  โดยที่  $Q$  มีค่าคงที่ ในการจำลองกำหนดให้  $I_{B1} = I_{B2} = 50 \mu\text{A}$  ( $g_m = 0.48 \text{ mA/V}$ )  $R_1 = 2 \text{ k}\Omega$  จากนั้นแปรค่า  $C = C_1 = C_2$  เป็น 1 nF, 100 pF และ 20 pF กรณีนี้ค่า  $f_o$  จะเท่ากับ 70.47 kHz, 704.69 kHz และ 3.53 MHz โดยมีค่าทางทฤษฎีเท่ากับ 76.39 kHz, 763.94 kHz และ 3.82 MHz ตามลำดับ ในขณะที่  $Q$  มีค่าคงที่เท่ากับ 1 นอกจากนี้รูปที่ 4.8 แสดงผลการจำลองผลตอบสนองทางความถี่เมื่อปรับค่า  $Q$  โดยที่ค่า  $f_o$  คงที่เท่ากับ 1 MHz เมื่อกำหนดให้  $I_{B2} = 50 \mu\text{A}$  ( $g_{m2} = 0.48 \text{ mA/V}$ )  $R_1 = 2 \text{ k}\Omega$  และค่าอุปกรณ์ในวงจรที่ใช้ สรุปได้ดังตารางที่ 4.1

ตารางที่ 4.1 การปรับค่าตัวประกอบคุณภาพของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 4.8

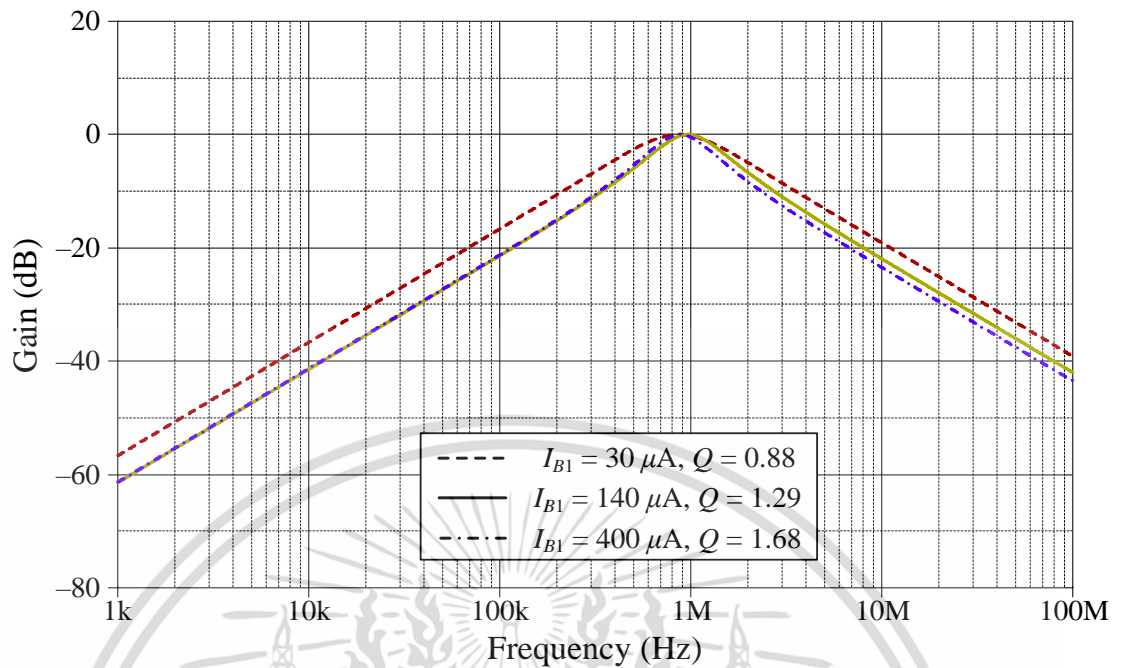
$I_{B1} (\mu\text{A})$	$g_{m1} (\text{mA/V})$	$C = C_1 = C_2 (\text{pF})$	$Q$
30	0.37	67.07	0.88
140	0.8	98.62	1.29
400	1.35	128.12	1.68



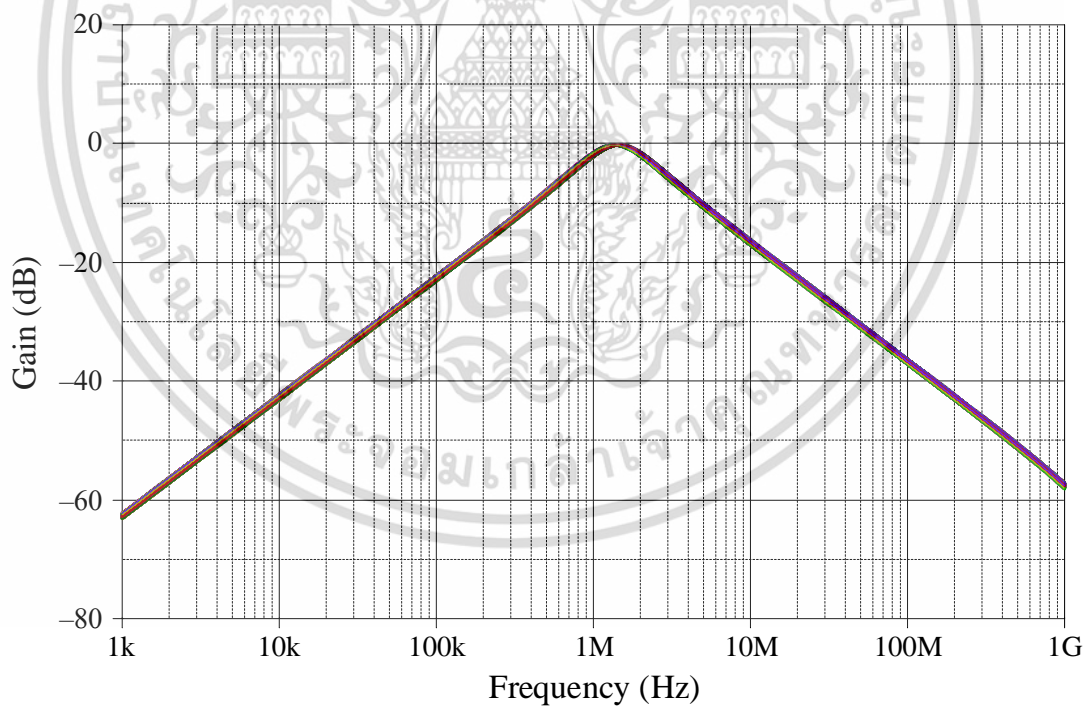
รูปที่ 4.7 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 โดยแปรค่า  $f_o$  ในขณะที่  $Q$  คงที่

นอกจากการจำลองผลการทำงานของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 4.1 เมื่ออุปกรณ์ในวงจรปราศจากการเบี่ยงเบนดังแสดงในรูปที่ 4.1 ถึง 4.6 แล้ว รูปที่ 4.9 แสดงผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_o$  ของฟังก์ชันกรองผ่านแถบความถี่ด้วยวิธีมอนติคาร์โลเมื่ออุปกรณ์พาสซีฟ  $R_1$ ,  $C_1$  และ  $C_2$  ในวงจรมีค่าเบี่ยงเบนไปจากค่าที่กำหนดไว้ 5% โดยทำการจำลองทั้งสิ้นจำนวน 200 ครั้ง และใช้วิธีการแจกแจงแบบเกาส์เซียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

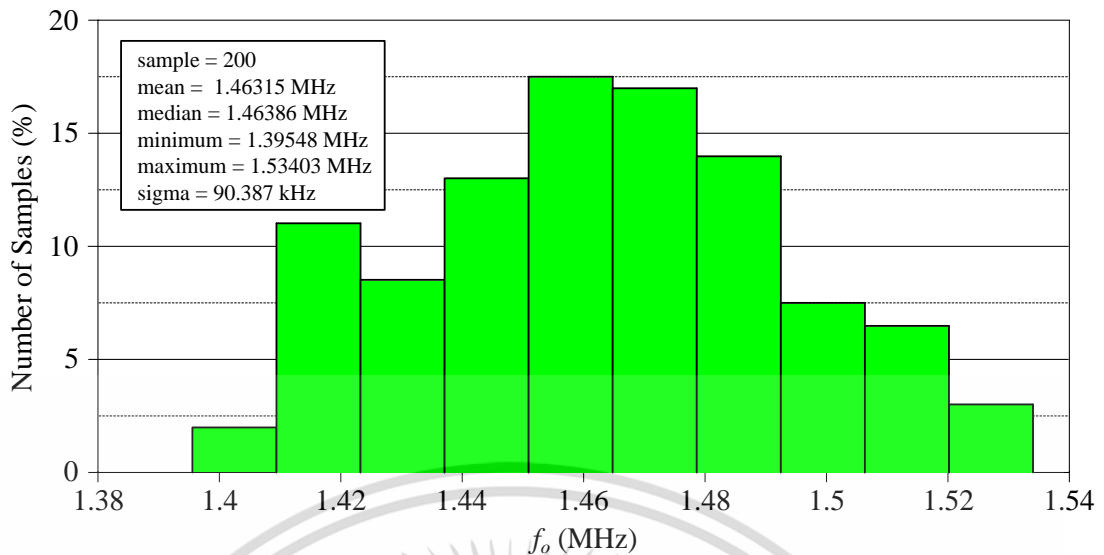


รูปที่ 4.8 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 โดยแปรค่า  $Q$  ในขณะที่  $f_0$  คงที่



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.9 ผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_o$  ของวงจรรูปที่ 4.1 ด้วยวิธีมอนติคาร์โล

เมื่อ  $R_1$ ,  $C_1$  และ  $C_2$  มีค่าเบี่ยงเบนไป 5% จากค่าปกติ

(ก) ผลตอบสนองทางความถี่

(ข) กราฟแท่ง

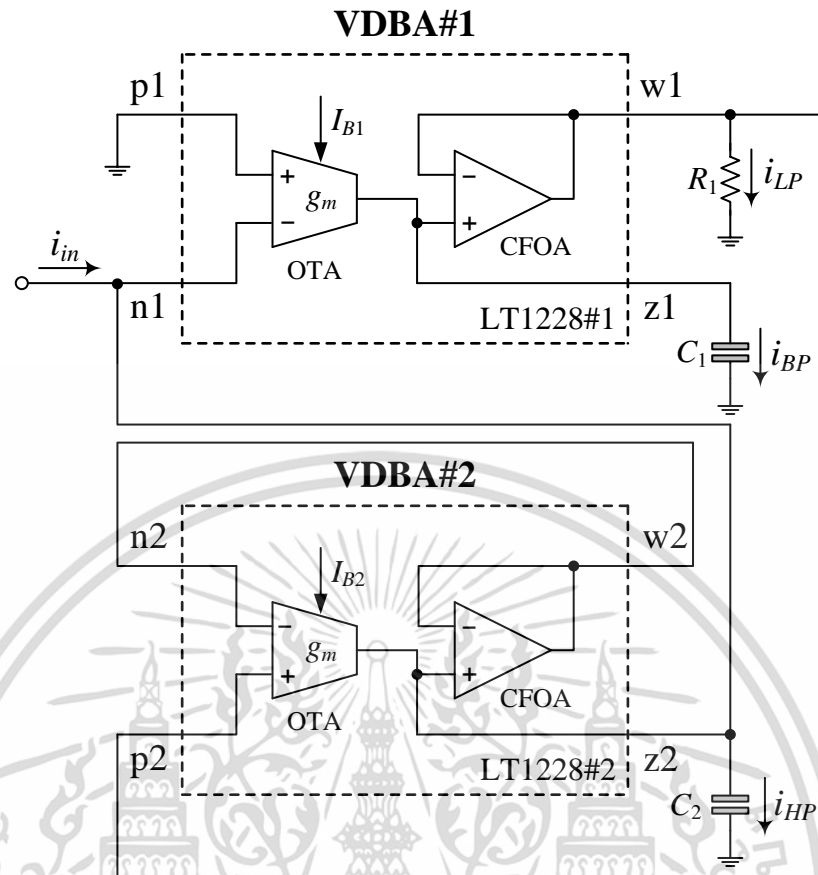
#### 4.5 ผลการทดลองด้วยวงจรจริง

ในหัวข้อนี้กล่าวถึงการทดลองด้วยวงจรจริงของวงจรกรองสัญญาณแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสในรูปที่ 4.1 โดยใช้ไอซีสำเร็จรูปเบอร์ LT1228 [24] ดังแสดงในรูปที่ 4.10 รูปที่ 4.11 แสดงภาพถ่ายวงจรกรองสัญญาณที่นำเสนอบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง ในการทดสอบได้อาศัยวงจรแปลงแรงดันเป็นกระแสโดยใช้ไอซีสำเร็จรูปเบอร์ AD844 [25] เพื่อป้อนสัญญาณอินพุตกระแสแกว่งจรดังรูปที่ 4.12 ในขณะที่การวัดสัญญาณกระแสเอาต์พุตจะอาศัยวงจรแปลงกระแสเป็นแรงดันโดยใช้ไอซีสำเร็จรูปเบอร์ AD844 ดังแสดงในรูปที่ 4.13 ซึ่งกระแสอินพุตและแรงดันเอาต์พุตที่สังเคราะห์ขึ้นจากไอซีเบอร์ AD844 สามารถหาค่าได้เท่ากับ

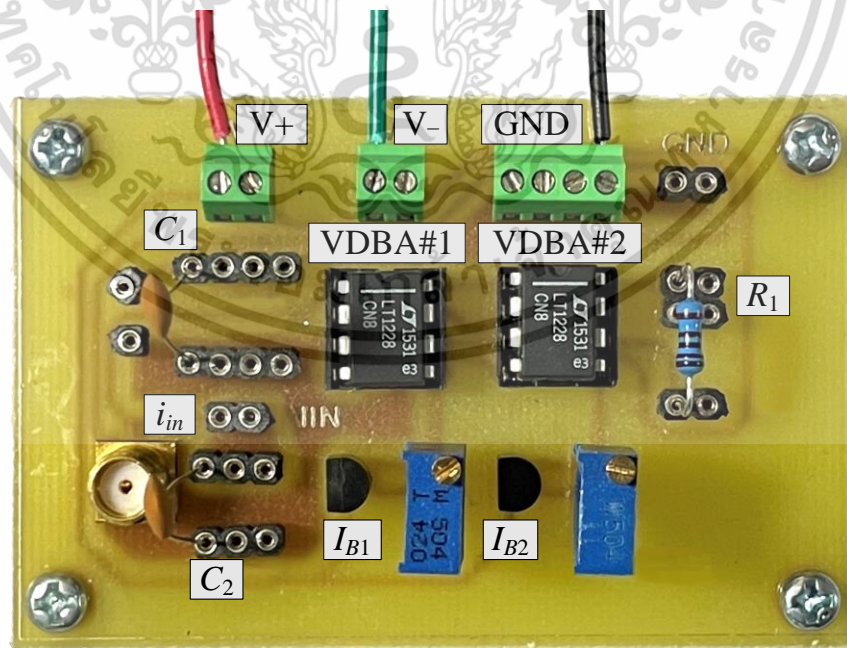
$$i_{in} = \frac{v_{in}}{R_C} \quad (4.21)$$

$$v_{out} = i_{out} R_C \quad (4.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

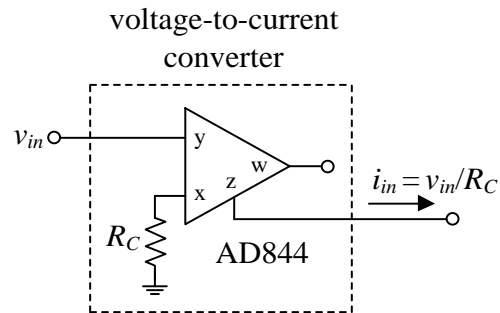


รูปที่ 4.10 วงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสที่ใช้ในการต่อทดลอง

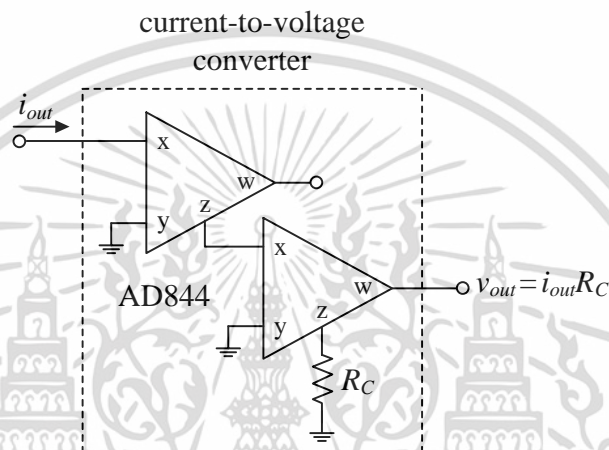


รูปที่ 4.11 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสบนแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

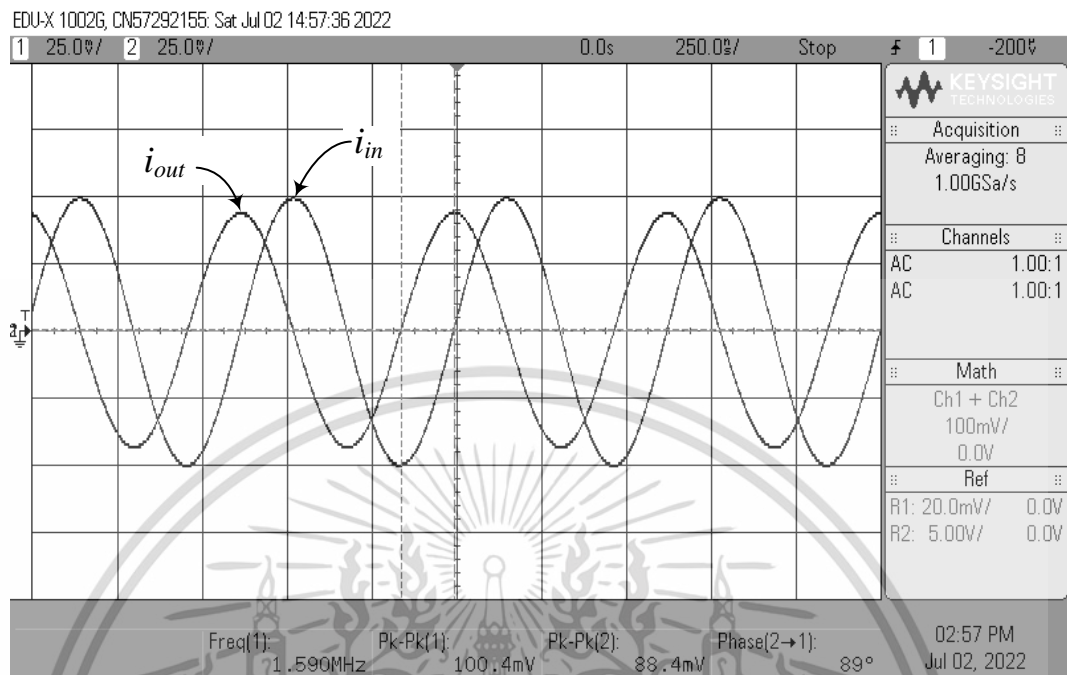


รูปที่ 4.12 วงจรเปลี่ยนแรงดันเป็นกระแสโดยใช้ไอซีเบอร์ AD844 และ  $R_C$

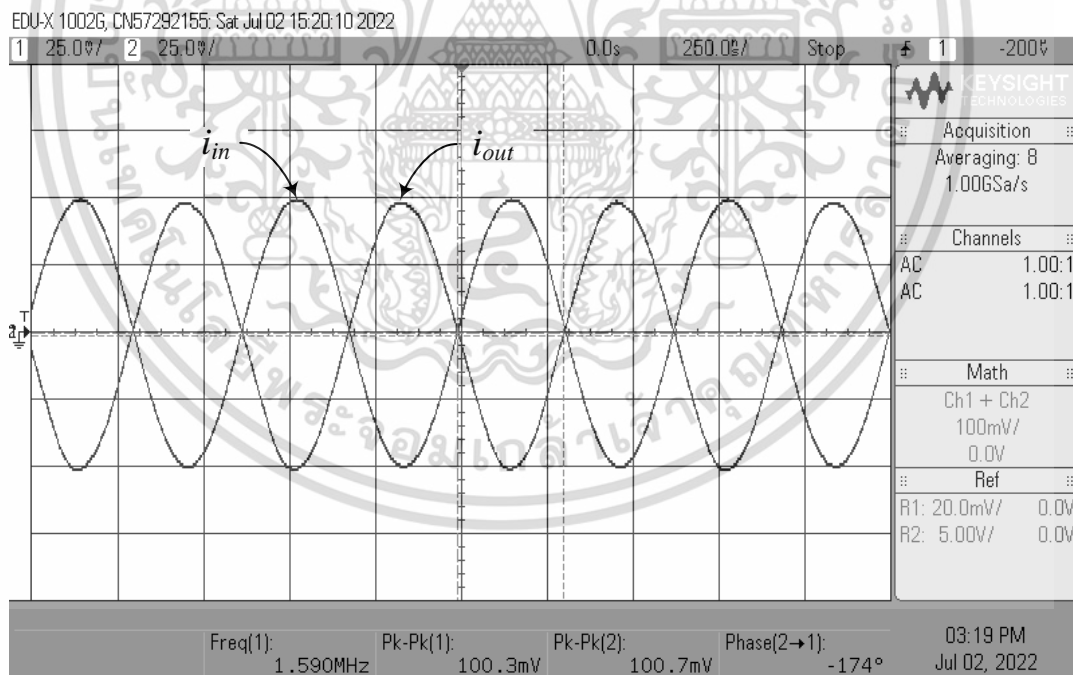


รูปที่ 4.13 วงจรเปลี่ยนกระแสเป็นแรงดันโดยใช้ไอซีเบอร์ AD844 และ  $R_C$

ในการต่อทดลองของวงจรกรองสัญญาณโหมมดกระแสในรูปที่ 4.11 กำหนดให้  $v_{in} = 50$  mV(peak) โดยที่  $R_C = 1$  k $\Omega$  ดังนั้นจากสมการ (4.21) พบว่า  $i_{in}$  ที่ป้อนให้แก่วงจรมีค่าเท่ากับ 50  $\mu$ A(peak)  $g_m = g_{m1} = g_{m2} = 1$  mA/V ( $I_B = 100$   $\mu$ A)  $R_1 = 1$  k $\Omega$  และ  $C_1 = C_2 = 100$  pF ในกรณีนี้  $f_o$  และ  $Q$  มีค่าเท่ากับ 1.59 MHz และ 1 ตามลำดับ รูปที่ 4.14 ถึง 4.18 แสดงผลการวัดผลตอบสนองทางเวลาของฟังก์ชัน LP, BP, HP, BS และ AP ตามลำดับ จากรูปที่ 4.14 ถึง 4.18 พบว่ากระแสเอาต์พุตที่สังเคราะห์ขึ้นจากวงจรสามารถหาได้จากสมการ (4.22) โดยมีค่าเท่ากับ แรงดันเอาต์พุตหารด้วยตัวต้านทาน  $R_C$  ( $i_{out} = v_{out}/R_C$ ) ในขณะที่รูปที่ 4.19 ถึง 4.21 แสดงผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP, HP, BS และ AP ตามลำดับ

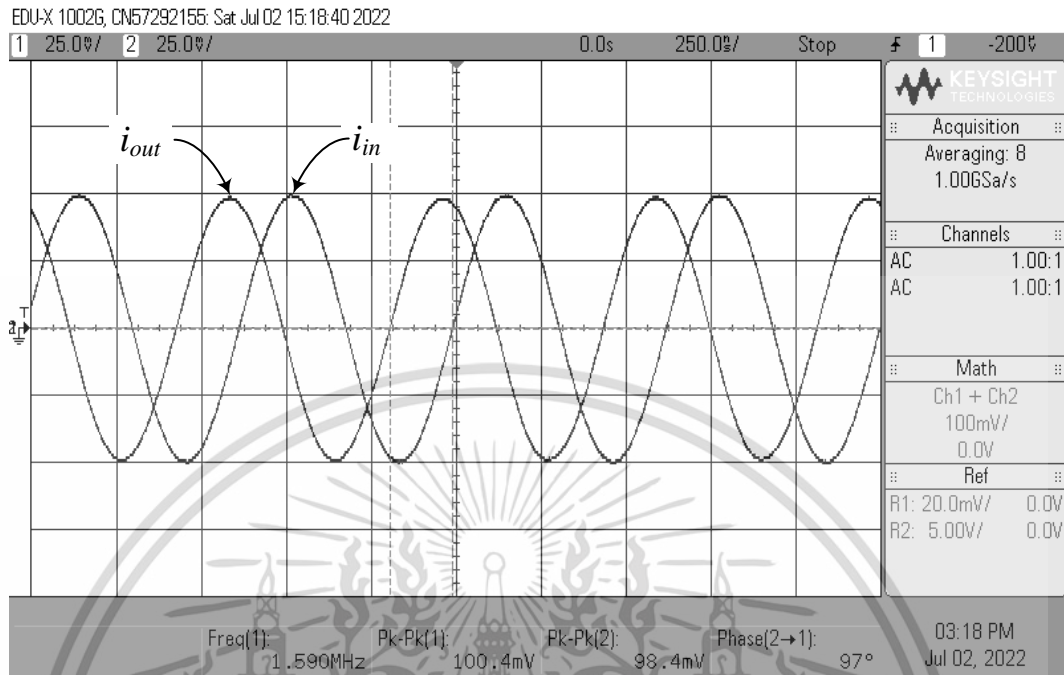


รูปที่ 4.14 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำ

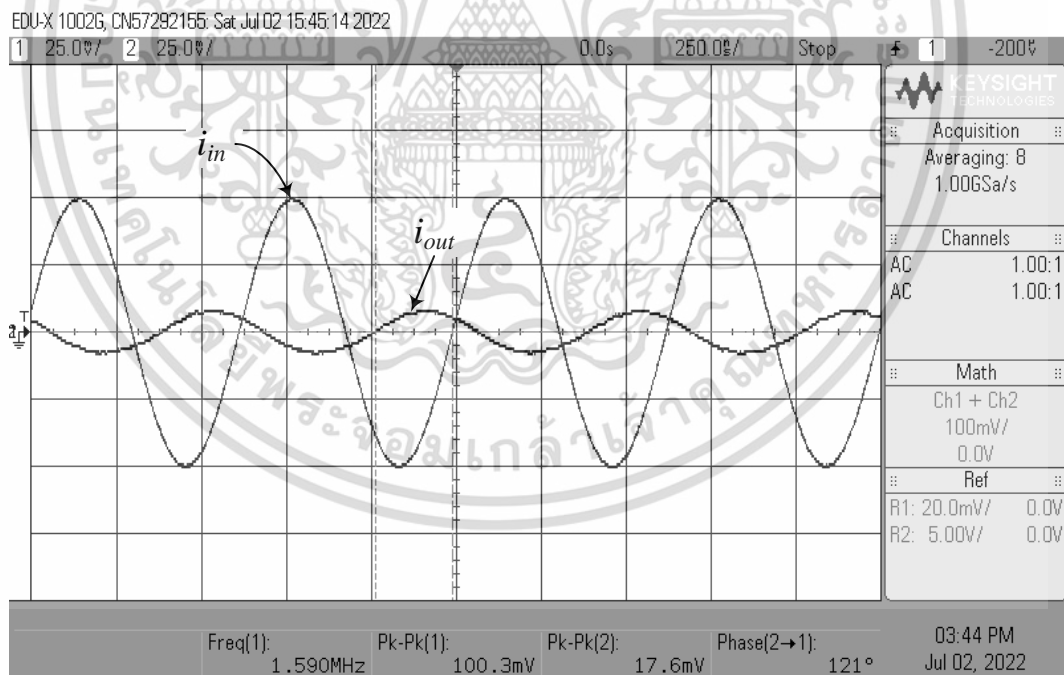


รูปที่ 4.15 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

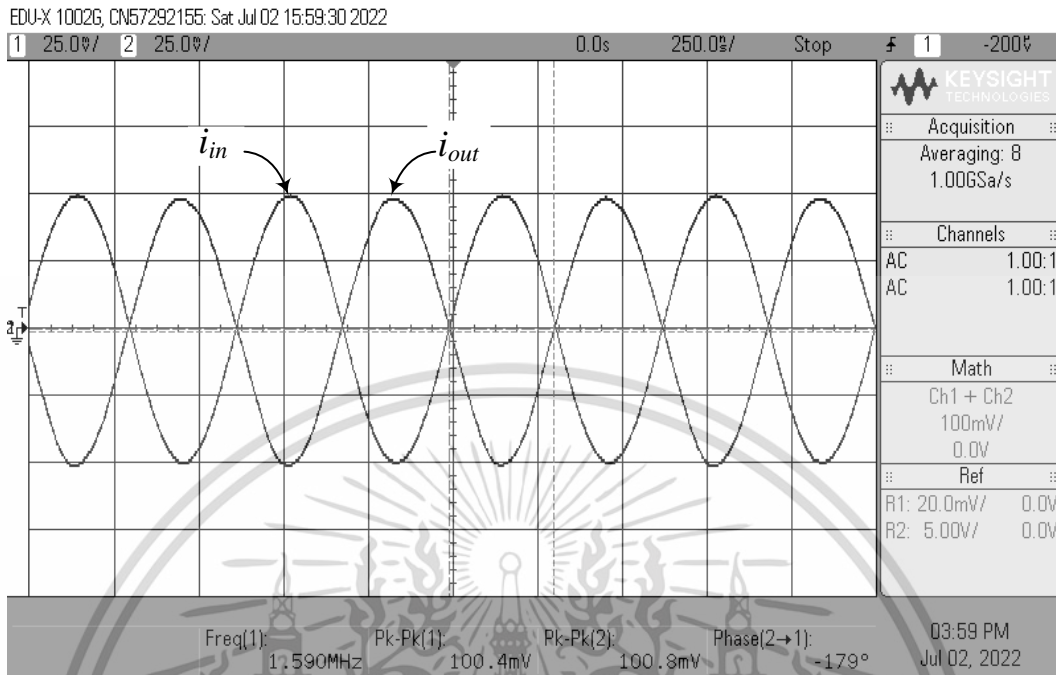


รูปที่ 4.16 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูง

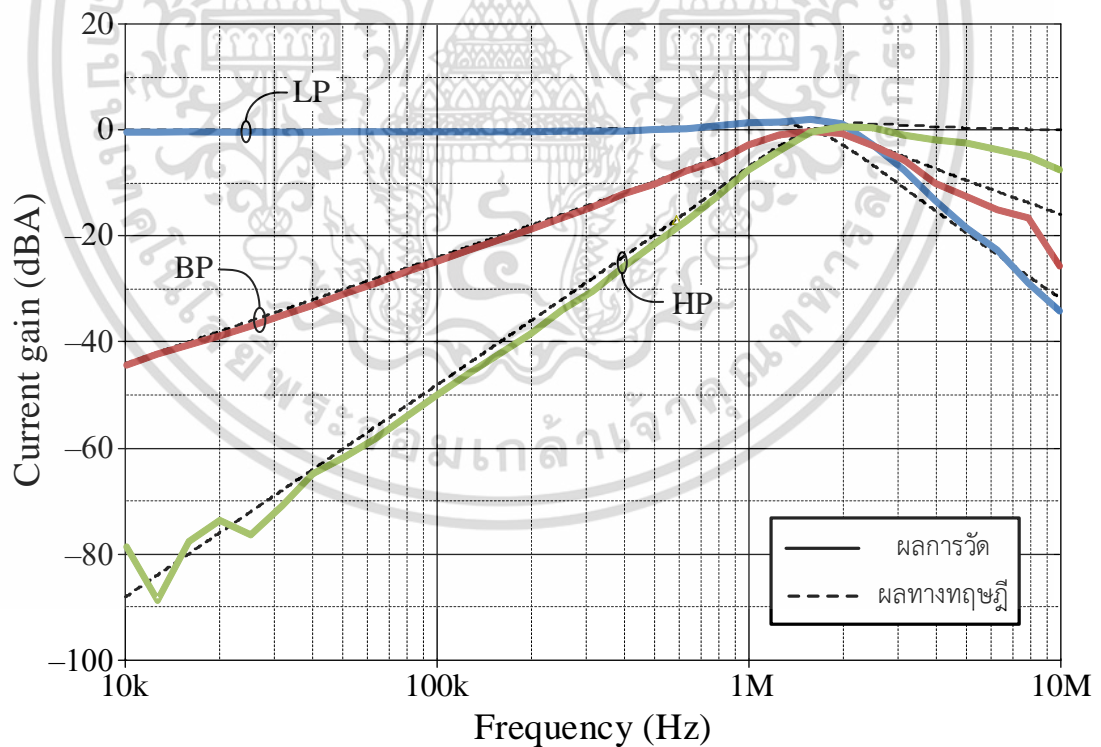


รูปที่ 4.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

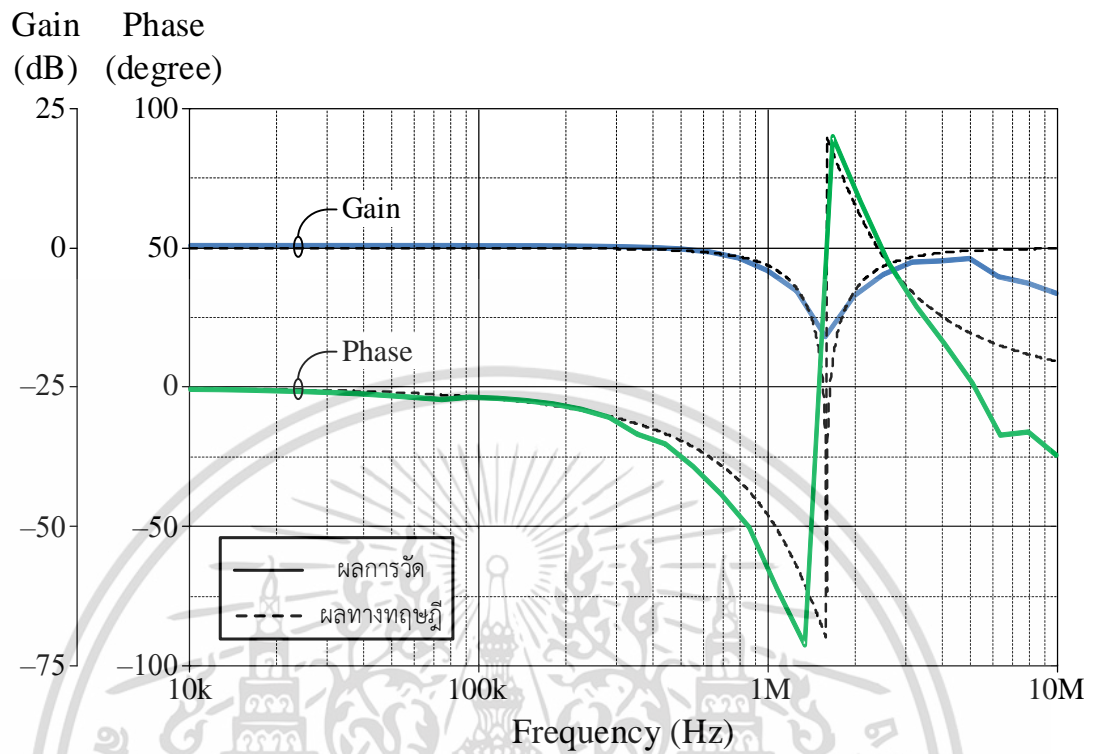


รูปที่ 4.18 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่

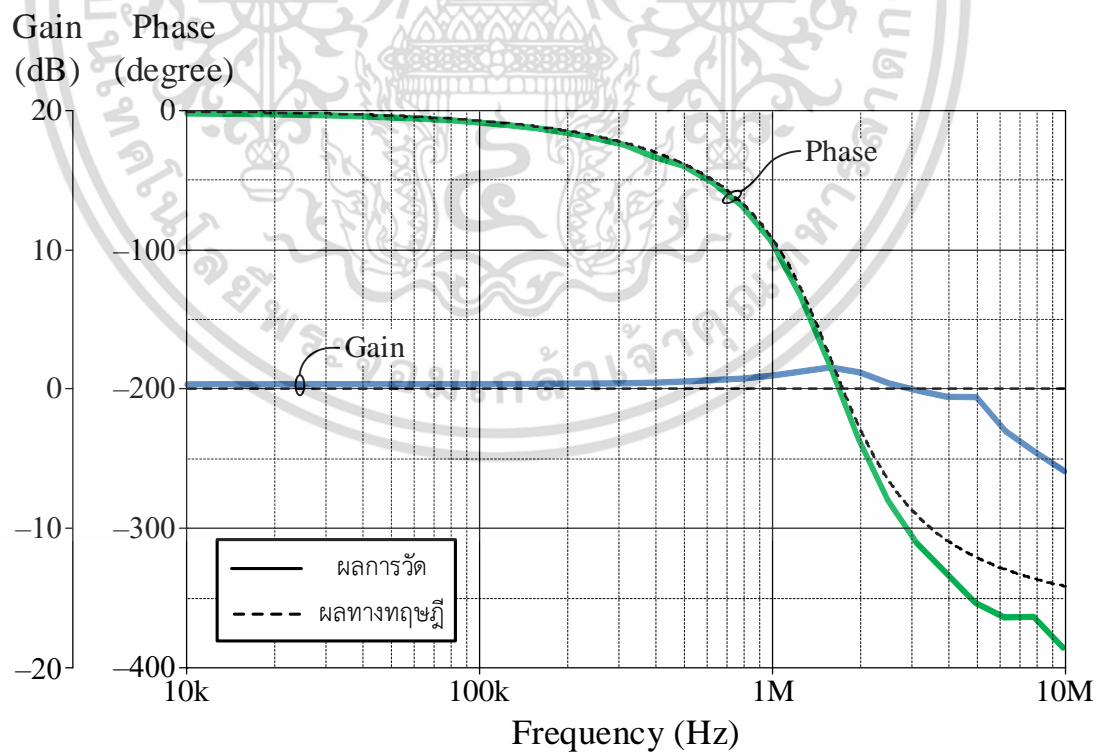


รูปที่ 4.19 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS



รูปที่ 4.21 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.6 สรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสโดยใช้วงจรวจร VDBA จำนวนสองตัว ตัวต้านทานต่อเทียบกราวด์จำนวนหนึ่งตัว และตัวเก็บประจุไฟฟ้าต่อเทียบกราวด์จำนวนสองตัว วงจรรองสัญญาณที่นำเสนอสามารถสังเคราะห์เป็นฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งห้าฟังก์ชันโดยไม่จำเป็นต้องเปลี่ยนแปลงโครงสร้างของวงจรวจร ค่าความถี่เชิงมุมธรรมชาติและตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรวจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านอัตราขยายค่าความนำของวงจรวจร VDBA ตัวที่หนึ่งและ/หรือตัวที่สอง ผลการจำลองการทำงานของวงจรวจรด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ CMOS ขนาด  $0.18 \mu\text{m}$  นอกจากนี้วงจรรองสัญญาณที่นำเสนอได้ทดสอบการทำงานผ่านการต่อทดลองด้วยวงจรวจรจริงโดยใช้ไอซีเบอร์ LT1228 อีกด้วย ผลการทดสอบแสดงให้เห็นว่าวงจรวจรที่นำเสนอมีความเหมาะสมในการทำงานที่สอดคล้องกับผลลัพธ์ทางทฤษฎี

#### 4.7 เอกสารอ้างอิงบทที่ 4

- [1] C. Toumazou, F. J. Lidgey, and D. G. Haigh, "Analogue IC design: the current-mode approach," **The Institution of Engineering and Technology**, June, 1993.
- [2] D. R. Bhaskar, V. K. Sharma, M. Monis, and S. M. I. Rizvi, "New current-mode universal biquad filter," **Microelectronics Journal**, vol. 30, no. 9, pp. 837–839, 1999.
- [3] A. Ü. Keskin and U. Cam, "Insensitive high-output impedance minimum configuration SITO-type current-mode biquad using dual-output current conveyors and grounded passive components," **International Journal of Electronics and Communications (AEÜ)**, vol. 61, no. 5, pp. 341–344, 2007.
- [4] N. Herencsar and K. Vrba, "Current conveyors-based circuits using novel transformation method," **IEICE Electronics Express**, vol. 4, no. 21, pp. 650–656, 2007.
- [5] E. Yuce and S. Minaei, "Universal current-mode filters and parasitic impedance effects on the filter performances," **International Journal of Circuit Theory and Applications**, vol. 36, no. 2, pp. 161–171, 2008.
- [6] H. A. Alzahr, "A CMOS digitally programmable universal current-mode filter," **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 55, no. 8, pp. 758–762, 2008.
- [7] M. Siripruchyanun and W. Jaikla, "Current-mode biquadratic filter using DO-CCDBAs," **International Journal of Circuit Theory and Applications**, vol. 38, no. 3, pp. 321–330, 2008.
- [8] S. V. Singh, S. Maheshwari, and D. S. Chauhan, "Universal current-controlled current-mode biquad filter employing MO-CCCCTAs and grounded capacitors," **Circuits and Systems**, vol. 1, no. 2, pp. 35–40, 2010.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [9] J. Jerabek and K. Vrba, "SIMO type low-input and high-output impedance current-mode universal filter employing three universal current conveyors," **International Journal of Electronics and Communications (AEÜ)**, vol. 64, no. 6, pp. 588–593, 2010.
- [10] W. Tangsrirat, "Novel current-mode and voltage-mode universal biquad filters using single CFTA," **Indian Journal of Engineering and Materials Sciences**, vol. 17, no. 2, pp. 99–104, 2010.
- [11] J. W. Horng, P.-Y. Chou, and J.-Y. Wu, "Voltage/current-mode multifunction filters using current-feedback amplifiers and grounded capacitors," **Active and Passive Electronic Components**, vol. 2010, Article ID 785631, 2010.
- [12] C. Wang, J. Xu, A. Ü. Keskin, S. Du, and Q. Zhang, "A new current-mode current-controlled SIMO-type universal filter," **International Journal of Electronics and Communications (AEÜ)**, vol. 65, no. 3, pp. 231–234, 2011.
- [13] W. Tangsrirat, "Single-input three-output electronically tunable universal current-mode filter using current follower transconductance amplifiers," **International Journal of Electronics and Communications (AEÜ)**, vol. 65, no. 10, pp. 783–787, 2011.
- [14] J. Satansup, and W. Tangsrirat, "Realization of current-mode KHN-equivalent biquad filter using ZC-CFTAs and grounded capacitors," **Indian Journal of Pure and Applied Physics**, vol. 49, no. 12, pp. 841–846, 2011.
- [15] S. V. Singh, and S. Maheshwari, "Current-processing current-controlled universal biquad filter," **Radioengineering**, vol. 21, no. 1, pp. 317–323, 2012.
- [16] A. R. Nasir, and S. N. Ahmad, "Current-mode single-input multi-outputs universal filter employing CDTAs," **International Journal of Electronics and Communication Technology**, vol. 3, no. 2, pp. 14–16, 2012.
- [17] M. Ramezani, and N. Ahmadpoor, "New current-mode universal filter by a novel low voltage second generation current conveyor," **Microelectronics and Solid State Electronics**, vol. 2, no. 3, pp. 52–57, 2013.
- [18] Y. A. Li, "Electronically tunable current-mode biquadratic filter and four-phase quadrature oscillator," **Microelectronics Journal**, vol. 45, no. 3, pp. 330–335, 2014.
- [19] N. Walde and S. N. Ahmad, "Realization of a new current mode second-order biquad using two current follower transconductance amplifiers (CFTAs)," **Circuits and Systems**, vol. 6, no. 5, pp. 113–120, 2015.
- [20] J. Jerabek, J. Dvorak, R. Sotner, B. Metin, and K. Vrba, "Multifunctional current-mode filter with dual-parameter control of the pole frequency," **Advances in Electrical and Computer Engineering**, vol. 16, no. 3, pp. 31–36, 2016.

- [21] M. Gupta, P. Dogra, and T. S. Arora, "Novel current mode universal filter and dual-mode quadrature oscillator using VDCC and all grounded passive elements," **Australian Journal of Electrical and Electronics Engineering**, vol. 16, no. 4, pp. 220–236, 2019.
- [22] N. Roongmuanpha, W. Tangsrirat, "SITO current-mode multifunction biquad using readily available IC LT1228s," **Proceedings of The 6th International Conference on Engineering, Applied Sciences and Technology (ICEAST-2020)**, July 1-4, Thailand, pp. 108–111, 2020.
- [23] วรพงศ์ ตั้งศรีรัตน์. การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรรอสซิลเลเตอร์, โรงพิมพ์ มินเซอร์วิศฯพหลาย, กันยายน, 2554.
- [24] Linear Technology, "100MHz current feedback amplifier with DC gain control," **LT1228 datasheet**, 1994.
- [25] Analog Devices, "60 MHz, 2000 V/ $\mu$ s, monolithic op amp with quad low noise", **AD844 datasheet**, 1992.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# วงจรรองสัญญาณอันดับสองโหมดผสมโดยใช้วงจรร VDBA

### 5.1 กล่าวนำ

วงจรรองสัญญาณ (filter circuit) คือวงจรที่ทำหน้าที่ปล่อยผ่านสัญญาณในช่วงความถี่ที่ต้องการผ่านไป โดยจะตัดหรือลดทอนสัญญาณในช่วงความถี่ที่ไม่ต้องการ วงจรรองสัญญาณสามารถแบ่งออกเป็นสองกลุ่มใหญ่ได้แก่ วงจรรองสัญญาณแบบพาสซีฟ (passive filter) และวงจรรองสัญญาณแบบแอคทีฟ (active filter) โดยในกรณีของวงจรรองสัญญาณแบบแอคทีฟจะอาศัยอุปกรณ์แอคทีฟ (active element) ในการสังเคราะห์วงจร เช่น วงจรรออปแอมป์ (operational amplifier) [1] วงจร OTA (operational transconductance amplifier) [2] และวงจรรายพานกระแส (current conveyor) [3]-[5] เป็นต้น ส่งผลให้วงจรรองสัญญาณแบบแอคทีฟมีข้อดีกว่าวงจรรองสัญญาณแบบพาสซีฟ คือสามารถปรับขดเซย์สัญญาณเอาต์พุตที่ถูกลดทอนลงได้ สามารถปรับค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency,  $\omega_0$ ) และตัวประกอบคุณภาพ (quality factor,  $Q$ ) ได้สะดวกเป็นต้น วงจรรองสัญญาณสามารถแบ่งชนิดตามหน้าที่ในการทำงานได้ห้าแบบได้แก่ กรองผ่านความถี่ต่ำ (lowpass, LP) กรองผ่านแถบความถี่ (bandpass, BP) กรองผ่านความถี่สูง (highpass, HP) หยุดแถบความถี่ (bandstop, BS) และกรองผ่านทุกความถี่ (allpass, AP) อีกทั้งยังแยกตามชนิดของโหมดปฏิบัติการได้อีกสี่ชนิด คือโหมดแรงดัน (voltage mode, VM) โหมดกระแส (current mode, CM) โหมดทรานแอดมิแตนซ์ (trans-admittance mode, TAM) และโหมดทรานอิมพีแดนซ์ (trans-impedance mode, TIM) โดยจะเรียกววงจรรองสัญญาณที่สามารถทำงานได้สี่โหมดปฏิบัติการว่า วงจรรองสัญญาณโหมดผสม (mixed mode filter) หรือคือวงจรที่สามารถรับสัญญาณอินพุตทั้งในรูปแบบของแรงดันและกระแส โดยจะสังเคราะห์สัญญาณเอาต์พุตเป็นแรงดันและ/หรือกระแสได้อย่างอิสระ จึงเหมาะสมต่อการประยุกต์ใช้งานได้อย่างหลากหลายมากกว่าวงจรรองสัญญาณที่สามารถทำงานได้เพียงโหมดปฏิบัติการเดียวเนื่องจากไม่มีข้อจำกัดในเรื่องชนิดของสัญญาณอินพุตที่ป้อนเข้ามา รวมทั้งชนิดความต้องการของสัญญาณที่สังเคราะห์จากขั้วเอาต์พุต ด้วยความคล่องตัวต่อการประยุกต์ใช้งานของวงจรรองสัญญาณโหมดผสม ส่งผลให้นักวิจัยจำนวนมากมุ่งเน้นในการออกแบบ และสังเคราะห์วงจรรองสัญญาณโหมดผสมขึ้นโดยใช้อุปกรณ์แอคทีฟชนิดต่างๆมากมาย [6]-[51] ซึ่งสรุปได้ดังตารางที่ 5.1

วิทยานิพนธ์บทนี้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณอันดับสองแบบแอคทีฟโหมดผสม (active mixed mode biquadratic filter) วงจรที่นำเสนอสังเคราะห์ขึ้นโดยใช้วงจรร VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวต้านทาน และตัวเก็บประจุไฟฟ้าจำนวนอย่างละสองตัวเท่านั้น วงจรที่นำเสนอสามารถทำงานได้ครบทั้งสี่โหมดปฏิบัติการโดยสังเคราะห์เป็นฟังก์ชันกรองสัญญาณอันดับสองมาตรฐานห้าฟังก์ชันได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองผ่านความถี่สูง หยุดแถบความถี่ และกรองผ่านทุกความถี่ นอกจากนี้ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยตัวประกอบคุณภาพจะปรับค่าได้อย่างอิสระผ่านตัวต้านทานพาสซีฟอีกด้วย คุณสมบัติในการทำงานของวงจรรองสัญญาณที่นำเสนอ ถูกแสดงให้เห็นจริงด้วยผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม

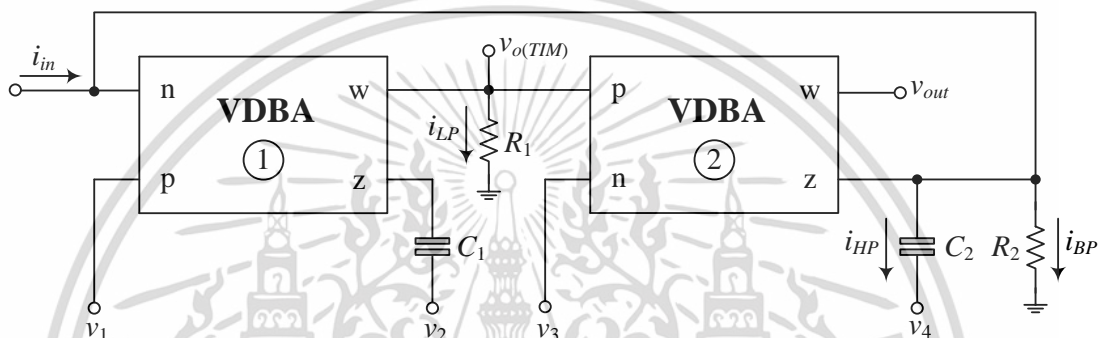
SPICE ภายใต้อุปกรณ์ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  ของบริษัท TSMC (Taiwan)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Semiconductor Manufacturing Company) รวมทั้งการต่อหลอดด้วยวงจรจริงผ่านไอซีเบอร์ LT1228 ของบริษัท Linear Technology เพื่อแสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรที่สอดคล้องเป็นไปตามหลักการทางทฤษฎี

## 5.2 วงจรกรองสัญญาณอันดับสองโหมตผสมที่นำเสนอ

วงจรกรองสัญญาณแบบหลายอินพุตหลายเอาต์พุต (multiple-input multiple-output, MIMO) โหมตผสมที่สังเคราะห์ขึ้นจากวงจร VDBA จำนวนสองตัว ตัวต้านทานและตัวเก็บประจุไฟฟ้าอย่างละสองตัวแสดงดังรูปที่ 5.1 [52] เมื่อวิเคราะห์วงจรด้วยคุณสมบัติของวงจร VDBA ดังสมการ (2.1) จะสามารถหาฟังก์ชันถ่ายโอนทั้งสี่โหมตปฏิบัติการได้ดังนี้ [ภาคผนวก ฉ1]



รูปที่ 5.1 วงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมตผสมที่นำเสนอ

- 1) โหมตแรงดัน: เมื่อกำหนดให้  $i_{in} = 0$  กรณีนี้จะได้ฟังก์ชันกรองสัญญาณชนิดต่างๆโดยการกำหนดค่าตามเงื่อนไขดังต่อไปนี้

(ก) เมื่อ  $v_{in} = v_1$  และ  $v_2 = v_3 = v_4 = 0$  จะได้ฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$T_{VLP} = \frac{v_{out}}{v_{in}} = \frac{\left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{D(s)} \quad (5.1)$$

(ข) เมื่อ  $v_{in} = v_2$ ,  $v_1 = v_3 = v_4 = 0$  จะได้ฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$T_{VBP} = \frac{v_{out}}{v_{in}} = \frac{(R_2 g_{m2}) \left( \frac{1}{R_2 C_2} \right) s}{D(s)} \quad (5.2)$$

(ค) เมื่อ  $v_{in} = v_4$  และ  $v_1 = v_2 = v_3 = 0$  จะได้ฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$T_{VHP} = \frac{v_{out}}{v_{in}} = \frac{s^2}{D(s)} \quad (5.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ง) เมื่อ  $v_{in} = v_1 = v_4$  และ  $v_2 = v_3 = 0$  จะได้ฟังก์ชันหยุดแถบความถี่ดังนี้

$$T_{VBS} = \frac{v_{out}}{v_{in}} = \frac{s^2 + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (5.4)$$

(จ) เมื่อ  $v_{in} = v_1 = v_3 = v_4$ ,  $v_2 = 0$  และ  $g_{m2} = 1/R_2$  จะได้ฟังก์ชันกรองผ่านทุกความถี่ดังนี้

$$T_{VAP} = \frac{v_{out}}{v_{in}} = \frac{s^2 - \left( \frac{g_{m2}}{C_2} \right) s + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (5.5)$$

เมื่อ

$$D(s) = s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right) \quad (5.6)$$

2) โหมดกระแส: โดยกำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$  กรณีนี้จะได้ฟังก์ชันกรองสัญญาณชนิดต่างๆดังนี้

$$T_{ILP} = \frac{i_{LP}}{i_{in}} = \frac{\left( -\frac{1}{g_{m2}R_1} \right) \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (5.7)$$

$$T_{IBP} = \frac{i_{BP}}{i_{in}} = \frac{s \left( \frac{1}{R_2C_2} \right)}{D(s)} \quad (5.8)$$

และ

$$T_{IHP} = \frac{i_{HP}}{i_{in}} = \frac{s^2}{D(s)} \quad (5.9)$$

เมื่อกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i_{BS} = i_{HP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันหยุดแถบความถี่เท่ากับ

$$T_{IBS} = \frac{i_{BS}}{i_{in}} = \frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (5.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i_{AP} = i_{HP} - i_{BP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$T_{IAP} = \frac{i_{AP}}{i_{in}} = \frac{i_{HP} - i_{BP} - i_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{D(s)} \quad (5.11)$$

- 3) โหมดทรานแอตมิตแดนซ์: โดยกำหนดให้  $v_{in} = v_3$  และ  $v_1 = v_2 = v_4 = i_{in} = 0$  กรณีนี้จะได้ฟังก์ชันกรองสัญญาณชนิดต่างๆดังนี้

$$T_{YLP} = \frac{i_{LP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{D(s)} \quad (5.12)$$

$$T_{YBP} = \frac{i_{BP}}{v_{in}} = \frac{(g_{m1} g_{m2} R_2) \left( \frac{1}{R_2 C_2} \right) s}{D(s)} \quad (5.13)$$

และ  $T_{YHP} = \frac{i_{HP}}{v_{in}} = \frac{(-g_{m2}) s^2}{D(s)} \quad (5.14)$

เมื่อกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i_{BS} = i_{LP} - i_{HP}$  จะได้ฟังก์ชันถ่ายโอนของฟังก์ชันหยุดแถบความถี่เท่ากับ

$$T_{YBS} = \frac{i_{BS}}{v_{in}} = \frac{i_{LP} - i_{HP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left[ s^2 + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D(s)} \quad (5.15)$$

เมื่อกำหนดให้  $R_1 = 1/g_{m2}$   $R_2 = 1/g_{m1}$  และ  $i_{AP} = i_{LP} + i_{BP} - i_{HP}$  จะได้ฟังก์ชันถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$T_{YAP} = \frac{i_{AP}}{v_{in}} = \frac{i_{LP} + i_{BP} - i_{HP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left[ s^2 - s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D(s)} \quad (5.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 4) โหมดทรานซิมพีแดนซ์: โดยกำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$  กรณีนี้จะได้ฟังก์ชันกรองผ่านความถี่ต่ำ และกรองผ่านแถบความถี่ดังนี้

$$T_{ZLP} = \frac{v_{o(TIM)}}{i_{in}} = \frac{\left(-\frac{1}{g_{m2}}\right)\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)} \quad (5.17)$$

และ

$$T_{ZBP} = \frac{v_{out}}{i_{in}} = \frac{(R_2)\left(\frac{1}{R_2C_2}\right)s}{D(s)} \quad (5.18)$$

สมการข้างต้นแสดงให้เห็นว่าวงจรกรองสัญญาณโหมดผสมที่นำเสนอในรูปที่ 5.1 สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับสองได้ครบทั้งสี่โหมดปฏิบัติการ โดยค่าความถี่เชิงมุมธรรมชาติและตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรมีค่าเท่ากับ

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.19)$$

และ

$$Q = R_2 \sqrt{\frac{g_{m1}g_{m2}C_2}{C_1}} \quad (5.20)$$

สมการ (5.19) ถึง (5.20) แสดงให้เห็นว่าค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำ ( $g_m$ ) ของวงจร VDBA ตัวที่หนึ่งและ/หรือตัวที่สอง นอกจากนี้ค่าตัวประกอบคุณภาพยังสามารถปรับค่าได้อย่างอิสระโดยไม่กระทบค่าความถี่เชิงมุมธรรมชาติผ่านตัวต้านทาน  $R_2$

ตารางที่ 5.1 การเปรียบเทียบระหว่างวงจรกรองสัญญาณโหมตผสมในอดีตและวงจรที่นำเสนอ

วงจรอ้างอิง/ ปีที่ตีพิมพ์	โครงสร้างของวงจร	จำนวนอุปกรณ์ที่ใช้ในการสังเคราะห์วงจร		โหมตปฏิบัติการที่สามารถทำงานได้				อาศัยอุปกรณ์ พาสซีฟแบบ เทียบกราวด์	ปรับค่าได้ด้วย วิธีการทาง อิเล็กทรอนิกส์	ปรับค่า $Q$ ได้อิสระ จากค่า $\omega_c$	อาศัยสัญญาณอินพุต แบบกลับเฟสหรือ แบบสองเท่า
		อุปกรณ์แอคทีฟ	อุปกรณ์พาสซีฟ	VM	CM	TAM	TIM				
[6]/2003	MISO	OTA = 6	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	--	--	ใช่	ใช่	ไม่ใช่	ไม่ใช่
[7]/2003	MIMO	DO-CCCII = 4	C = 2	LP, BP, HP	LP, BP, HP	LP, BP, HP, BS	LP, BP, HP	ใช่	ใช่	ใช่	ไม่ใช่
[8]/2004	MISO	CCII = 5	R = 7, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[9]/2004	MISO	CCII = 6, DO-CCII = 1	R = 8, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ใช่
[10]/2005	SIMO	CFOA = 4	R = 9, C = 2, switch = 1	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[11]/2006	SIMO	FTFN = 3	R = 3, C = 2	LP, BP, HP	LP, BP, HP	BP, HP	LP, BP	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[12]/2006	MISO	CCII = 3	R = 4, C = 2, switch = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[13]/2009	SIMO/MISO	FDCCII = 1	R = 3, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	BP, HP	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[14]/2009	SIMO	MO-CCCII = 5	C = 2	LP, BP, HP	LP, BP, HP	LP, BP, HP	LP, BP, HP	ใช่	ใช่	ใช่	ไม่ใช่
[15]/2009	SIMO	DVCC = 3	R = 3, C = 2, MOS = 6	LP, BP, BS	ทุกฟังก์ชัน	ทุกฟังก์ชัน	LP, BP	ใช่	ไม่ใช่	ใช่	ไม่ใช่
[16]/2009	MISO	OTA = 5	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ใช่	ใช่	ใช่
[17]/2009	MISO	MO-CCII = 3	R = 3, C = 2	--	ทุกฟังก์ชัน	--	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[18]/2010	MISO	OTA = 3, DO-OTA = 1, MO-OTA = 1	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ใช่	ไม่ใช่	ใช่
[19]/2010	MISO/MIMO	DO-CCCII = 2	R = 2, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[20]/2010	SIMO	CCCCTA = 2	C = 2	LP, BP	ทุกฟังก์ชัน	ทุกฟังก์ชัน	LP, BP	ไม่ใช่	ใช่	ไม่ใช่	ไม่ใช่
[21]/2010	MISO/MIMO	SCFOA = 1	R = 3, C = 2	ทุกฟังก์ชัน	LP, BP, BS	--	--	ไม่ใช่	ไม่ใช่	ไม่ใช่	ใช่
[22]/2011	SIMO	CCCCTA = 3	C = 2	LP, BP, HP	ทุกฟังก์ชัน	ทุกฟังก์ชัน	LP, BP, HP	ใช่	ใช่	ไม่ใช่	ไม่ใช่
[23]/2011	SIMO	DDCC = 3	R = 4, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[24]/2011	MISO	MO-CCCCTA = 1	C = 2	--	ทุกฟังก์ชัน	--	ทุกฟังก์ชัน	ใช่	ใช่	ไม่ใช่	ไม่ใช่
[25]/2013	MIMO	MO-CCCII = 4	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ใช่	ไม่ใช่	ใช่

ตารางที่ 5.1 การเปรียบเทียบระหว่างวงจรกรองสัญญาณโหมตผสมในอดีตและวงจรที่นำเสนอ (ต่อ)

วงจรอ้างอิง/ ปีที่ตีพิมพ์	โครงสร้างของวงจร	จำนวนอุปกรณ์ที่ใช้ในการสังเคราะห์วงจร		โหมตปฏิบัติการที่สามารถทำงานได้				อาศัยอุปกรณ์ พาสซีฟแบบ เทียบกราวด์	ปรับค่าได้ด้วย วิธีการทาง อิเล็กทรอนิกส์	ปรับค่า $Q$ ได้อิสระ จากค่า $\omega_c$	อาศัยสัญญาณอินพุต แบบกลับเฟสหรือ แบบสองเท่า
		อุปกรณ์แอคทีฟ	อุปกรณ์พาสซีฟ	VM	CM	TAM	TIM				
[26]/2013	MISO/MIMO	VDTA = 2	C = 2	ทุกฟังก์ชัน	--	ทุกฟังก์ชัน	--	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[27]/2016	MIMO	FDCCII = 1, DDCC = 1	R = 6, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ใช่
[28]/2016	MIMO	FDCCII = 2	R = 5, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[29]/2016	MISO/MIMO	MCCTA = 1	R = 2, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[30]/2016	MISO	DP-CCII = 6, MO-CCII = 2	R = 4, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ไม่ใช่	ใช่	ใช่
[31]/2016	SIMO	VDTA = 1	R = 1, C = 3	LP, BP, HP	LP, BP, HP	--	--	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[32]/2016	SISO	DPCF = 5, VF = 2	R = 4, C = 2, switch = 3	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[33]/2017	SIMO	CCCCTA = 3	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	LP, BP, HP	ใช่	ใช่	ใช่	ไม่ใช่
[34]/2017	SIMO	VDTA = 3	C = 2	LP, BP, HP	--	ทุกฟังก์ชัน	--	ใช่	ใช่	ใช่	ไม่ใช่
[35]/2017	SIMO	OTA = 3, MO-OTA = 3	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ใช่	ไม่ใช่	ไม่ใช่
[36]/2017	SIMO	DVCC = 1, MO-CCII = 1	R = 4, C = 2	--	ทุกฟังก์ชัน	--	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[37]/2017	SIMO	OTA = 1, MO-OTA = 3	C = 2, switch = 1	--	LP, BP, HP	LP, BP, HP	--	ใช่	ใช่	ใช่	ไม่ใช่
[38]/2017	MISO	DXCCDITA = 1	R = 2, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	BP, HP	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ไม่ใช่	ใช่
[39]/2017	MISO	DO-CCCII = 2	R = 1, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	BP, HP	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ไม่ใช่	ใช่
[40]/2018	SIMO	FDCCII = 2	R = 4, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[41]/2018	MISO	DVCC = 5	R = 5, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ไม่ใช่	ใช่	ไม่ใช่
[42]/2018	SIMO	VDGA = 2	C = 3	LP, BP, HP	LP, BP, HP	--	--	ไม่ใช่	ใช่	ไม่ใช่	ไม่ใช่
[43]/2019	SIMO	VCII = 3, I-CB = 1	R = 3, C = 3	LP, BP, HP	HP, BS, AP	LP, BP, HP	LP, BP, HP	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[44]/2019	MISO	VD-DXCC = 1	R = 2, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	--	--	ไม่ใช่	ใช่	ใช่	ใช่
[45]/2020	MISO	OTA = 5	C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ใช่	ใช่	ใช่	ไม่ใช่

ตารางที่ 5.1 การเปรียบเทียบระหว่างวงจรกรองสัญญาณโหมตผสมในอดีตและวงจรที่นำเสนอ (ต่อ)

วงจรอ้างอิง/ ปีที่ตีพิมพ์	โครงสร้างของวงจร	จำนวนอุปกรณ์ที่ใช้ในการสังเคราะห์วงจร		โหมตปฏิบัติการที่สามารถทำงานได้				อาศัยอุปกรณ์ พาสซีฟแบบ เทียบกราวด์	ปรับค่าได้ด้วย วิธีการทาง อิเล็กทรอนิกส์	ปรับค่า $Q$ ได้อิสระ จากค่า $\omega_c$	อาศัยสัญญาณอินพุต แบบกลับเฟสหรือ แบบสองเท่า
		อุปกรณ์แอคทีฟ	อุปกรณ์พาสซีฟ	VM	CM	TAM	TIM				
[46]/2020	MISO/MIMO	DDCC = 3	R = 4, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[47]/2020	SIMO/MISO	EXCCTA = 2	R = 4, C = 2, switch = 1	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[48]/2020	SIMO	VDGA = 1	R = 2, C = 2	LP, BP, HP	LP, BP, HP	--	--	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[49]/2020	MISO	VD-DDCC = 2	R = 3, C = 2	ทุกฟังก์ชัน	--	ทุกฟังก์ชัน	--	ใช่	ใช่	ใช่	ไม่ใช่
[50]/2021	MISO/MIMO	VD-EXCCII = 1	R = 3, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[51]/2021	MISO/MIMO	EX-CCII = 1	R = 1, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	BP, HP	ไม่ใช่	ใช่	ใช่	ใช่
วงจรที่ นำเสนอ	MIMO	VDBA = 2	R = 2, C = 2	ทุกฟังก์ชัน	ทุกฟังก์ชัน	ทุกฟังก์ชัน	LP, BP	ใช่ (ยกเว้น VM)	ใช่	ใช่	ไม่ใช่

โดยที่:

“ -- ”: ไม่สามารถทำงานได้, OTA: operational transconductance amplifier, DO-OTA: dual-output OTA, MO-OTA: multiple-output OTA, DO-CCII: dual-output second-generation current-controlled conveyor, MO-CCII: multiple-outputs current-controlled conveyor, CCII: second-generation current conveyor, DO-CCII: dual-output CCII, MO-CCII: multiple-output CCII, FDCCII: fully differential current conveyor, CFOA: current feedback operational amplifier, SCFOA: specific CFOA, FTFN: four terminal floating nullor, DVCC: differential voltage current conveyor, DDCC: differential difference current conveyor, VD-DDCC: voltage differencing DDCC, CCCCTA: current controlled current conveyor transconductance amplifier, VDTA: voltage differencing transconductance amplifier, MCCTA: modified current conveyor transconductance amplifier, DXCCDITA: dual X current conveyor differential input transconductance amplifier, DP-CCII: digitally programmable current conveyor, DPCF: digitally programmable current follower, VF: voltage follower, VDGA: voltage differencing gain amplifier, VD-DXCC: voltage differencing dual X current conveyor, VCII: second-generation voltage conveyor, I-CB: inverting current buffer, EXCCTA: extra X current conveyor transconductance amplifier, VD-EXCCII: voltage differencing extra X CCII, EX-CCII: extra X CCII

### 5.3 สมรรถนะของวงจรกรองสัญญาณอันดับสองโหมตผสมที่นำเสนอในทางปฏิบัติ

เมื่อวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองโหมตผสมในรูปที่ 5.1 อีกครั้ง โดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติดังสมการ (2.2) พบว่าฟังก์ชันถ่ายโอนทั้งสองโหมตปฏิบัติการณ์จะเปลี่ยนแปลงดังรายละเอียดต่อไปนี้ [ภาคผนวก ฉ2]

1) โหมตแรงดัน:

$$T'_{VLP} = \frac{v'_{out}}{v_{in}} = \frac{\left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.21)$$

$$T'_{VBP} = \frac{v'_{out}}{v_{in}} = \frac{(R_2 g_{m2}) \left( \frac{\alpha_2 \beta_1 \beta_2}{R_2 C_2} \right) s}{D'(s)} \quad (5.22)$$

$$T'_{VHP} = \frac{v'_{out}}{v_{in}} = \frac{(\beta_2) s^2}{D'(s)} \quad (5.23)$$

และ

$$T'_{VBS} = \frac{v'_{out}}{v_{in}} = \frac{(\beta_2) \left[ s^2 + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D'(s)} \quad (5.24)$$

หากกำหนดให้  $\alpha_2 g_{m2} = 1/R_2$  จะได้

$$T'_{VAP} = \frac{v'_{out}}{v_{in}} = \frac{(\beta_2) \left[ s^2 - \left( \frac{1}{R_2 C_2} \right) s + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D'(s)} \quad (5.25)$$

เมื่อ

$$D'(s) = s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \quad (5.26)$$

2) โหมตกระแส:

$$T'_{ILP} = \frac{i'_{LP}}{i_{in}} = \frac{\left( -\frac{1}{\alpha_2 g_{m2} R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T'_{IBP} = \frac{i'_{BP}}{i_{in}} = \frac{s \left( \frac{1}{R_2 C_2} \right)}{D'(s)} \quad (5.28)$$

และ

$$T'_{IHP} = \frac{i'_{HP}}{i_{in}} = \frac{s^2}{D'(s)} \quad (5.29)$$

หากกำหนดให้  $R_1 = 1/\alpha_2 g_{m2}$  จะได้

$$T'_{IBS} = \frac{i'_{BS}}{i_{in}} = \frac{i'_{HP} - i'_{LP}}{i_{in}} = \frac{s^2 + \left( \frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.30)$$

และ

$$T'_{IAP} = \frac{i'_{AP}}{i_{in}} = \frac{i'_{HP} - i'_{BP} - i'_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{\alpha_1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.31)$$

3) โหมดทรานแอตมิตแดนซ์:

$$T'_{YLP} = \frac{i'_{LP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.32)$$

$$T'_{YBP} = \frac{i'_{BP}}{v_{in}} = \frac{(\alpha_1 \alpha_2 g_{m1} g_{m2} R_2) \left( \frac{1}{R_2 C_2} \right) s}{D'(s)} \quad (5.33)$$

และ

$$T'_{YHP} = \frac{i'_{HP}}{v_{in}} = \frac{(-\alpha_2 g_{m2}) s^2}{D'(s)} \quad (5.34)$$

หากกำหนดให้  $R_1 = 1/\alpha_2 g_{m2}$  จะได้

$$T'_{YBS} = \frac{i'_{BS}}{v_{in}} = \frac{i'_{LP} - i'_{HP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left[ s^2 + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D'(s)} \quad (5.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากกำหนดให้  $R_1 = 1/\alpha_2 g_{m2}$  และ  $R_2 = 1/\alpha_1 g_{m1}$  ดังนั้น

$$T'_{YAP} = \frac{i'_{AP}}{v_{in}} = \frac{i'_{LP} - i'_{BP} - i'_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right) \left[ (\alpha_2) s^2 - s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{D'(s)} \quad (5.36)$$

4) โหมดทรานซิมพีแคนซ์:

$$T'_{ZLP} = \frac{v'_{o(TIM)}}{i_{in}} = \frac{\left( -\frac{1}{\alpha_2 g_{m2}} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{D'(s)} \quad (5.37)$$

และ

$$T'_{ZBP} = \frac{v'_{out}}{i_{in}} = \frac{(\beta_2 R_2) \left( \frac{1}{R_2 C_2} \right) s}{D(s)} \quad (5.38)$$

ซึ่งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพของวงจรกรองสัญญาณโหมตผสมกรณีวงจร VDBA มีการทำงานไม่เป็นอุดมคติมีค่าเท่ากับ

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}} \quad (5.39)$$

และ

$$Q = R_2 \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} C_2}{C_1}} \quad (5.40)$$

ค่าความไว (sensitivity,  $S$ ) ของ  $\omega_o$  และ  $Q$  ต่อการเบี่ยงเบนค่าอุปกรณ์แอคทีฟ และอุปกรณ์พาสซีฟในวงจร สามารถวิเคราะห์ได้ดังนี้ [53] [ภาคผนวก ฉ3]

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2} \quad , \quad (5.41)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad , \quad (5.42)$$

$$S_{\alpha_1}^Q = S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{g_{m1}}^Q = S_{g_{m2}}^Q = \frac{1}{2} \quad , \quad (5.43)$$

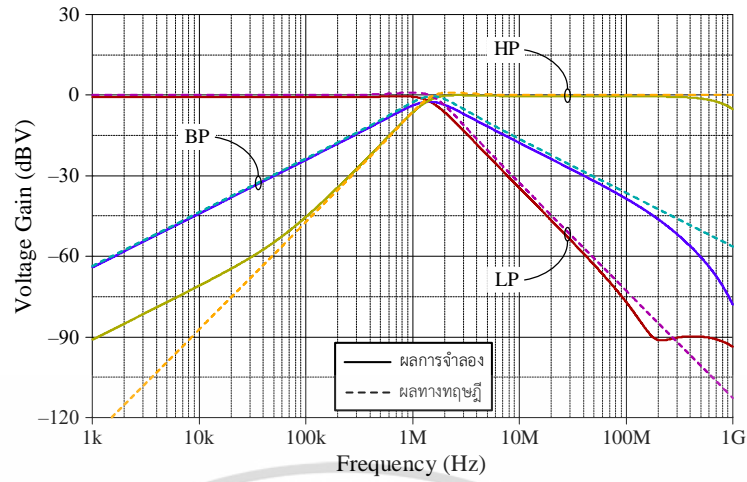
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 
$$S_{R_2}^o = 1 \quad , \quad S_{C_1}^o = -S_{C_2}^o = -\frac{1}{2} \quad (5.44)$$

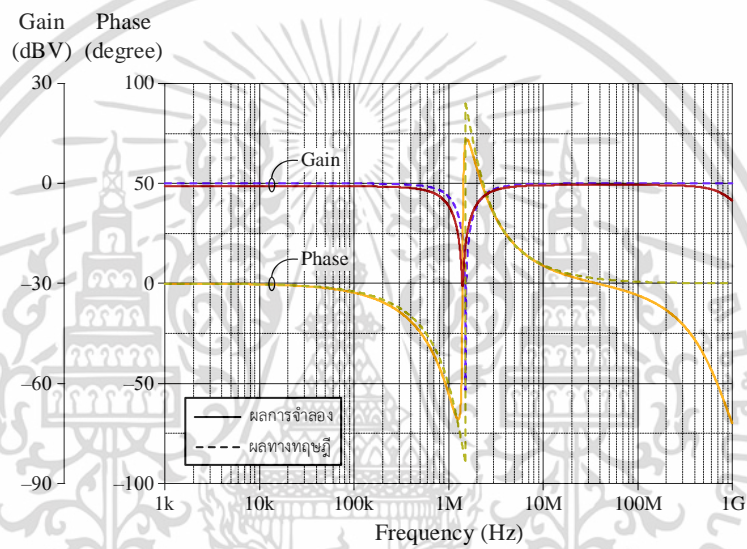
สมการ (5.41) ถึง (5.44) แสดงให้เห็นว่าค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง กล่าวคือวงจรกรองสัญญาณโหมดผสมที่นำเสนอในรูปที่ 5.1 มีคุณสมบัติค่าความไวต่อการเบี่ยงเบนค่าอุปกรณ์แอกทีฟและอุปกรณ์พาสซีฟในวงจรที่ต่ำ

#### 5.4 ผลการจำลองการทำงานของวงจร

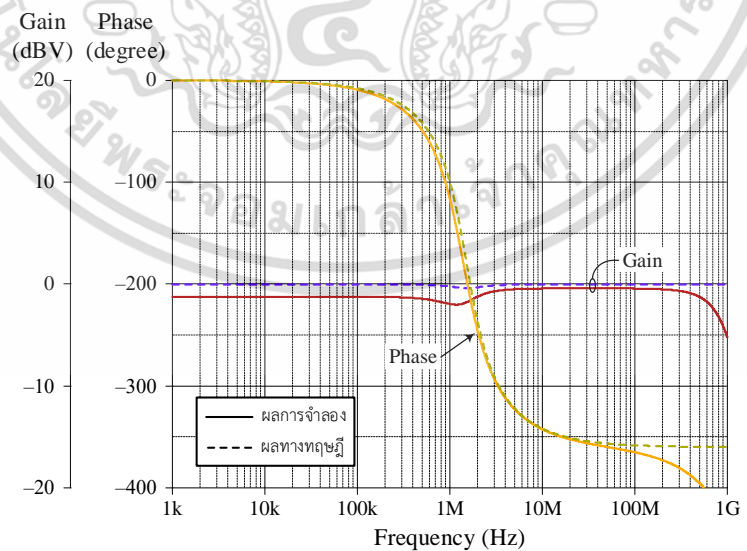
หัวข้อนี้กล่าวถึงการจำลองการทำงานของวงจรกรองสัญญาณอันดับสองโหมดผสมที่นำเสนอในรูปที่ 5.1 ด้วยโปรแกรม PSPICE โดยอาศัยโครงสร้างแบบ CMOS ขนาด  $0.18\text{-}\mu\text{m}$  ในการจำลองได้กำหนดให้แหล่งจ่ายไฟเลี้ยงเท่ากับ  $+V = -V = 0.75\text{ V}$  และ  $I_A = 15\text{ }\mu\text{A}$   $v_{in} = 50\text{ mV(peak)}$  ที่  $f = 1.52\text{ MHz}$  สำหรับโหมดแรงดันและโหมดทรานแอตมิตแดนซ์ ในขณะที่  $i_{in} = 50\text{ }\mu\text{A(peak)}$  ที่  $f = 1.52\text{ MHz}$  สำหรับโหมดกระแสและโหมดทรานอิมพีแดนซ์,  $I_{B1} = I_{B2} = 50\text{ }\mu\text{A}$  ( $g_m = 0.48\text{ mA/V}$ )  $R_1 = R_2 = 2\text{ k}\Omega$  และ  $C_1 = C_2 = 50\text{ pF}$  จากการจำลองพบว่า  $f_o$  มีค่าเท่ากับ  $1.44\text{ MHz}$  ซึ่งค่าทางทฤษฎีเท่ากับ  $1.52\text{ MHz}$  หรือมีค่าความผิดพลาดประมาณ  $5.26\%$  และ  $Q$  เท่ากับ  $1$  นอกจากนี้วงจรที่นำเสนอมีกำลังไฟฟ้าสูญเสียเท่ากับ  $0.373\text{ mW}$  รูปที่ 5.2 และรูปที่ 5.3 แสดงผลการจำลองการทำงานของวงจรกรองสัญญาณในโหมดแรงดัน (อินพุตและเอาต์พุตเป็นแรงดัน) ในขณะที่รูปที่ 5.4 และรูปที่ 5.5 แสดงผลการจำลองการทำงานของวงจรกรองสัญญาณในโหมดกระแส (อินพุตและเอาต์พุตเป็นกระแส) อีกทั้งรูปที่ 5.6 และรูปที่ 5.7 แสดงผลการจำลองการทำงานของวงจรกรองสัญญาณในโหมดทรานแอตมิตแดนซ์ (อินพุตเป็นแรงดันและเอาต์พุตเป็นกระแส) ในขณะที่รูปที่ 5.8 และรูปที่ 5.9 แสดงผลการจำลองการทำงานของวงจรกรองสัญญาณในโหมดทรานอิมพีแดนซ์ (อินพุตเป็นกระแสและเอาต์พุตเป็นแรงดัน)



(ก)



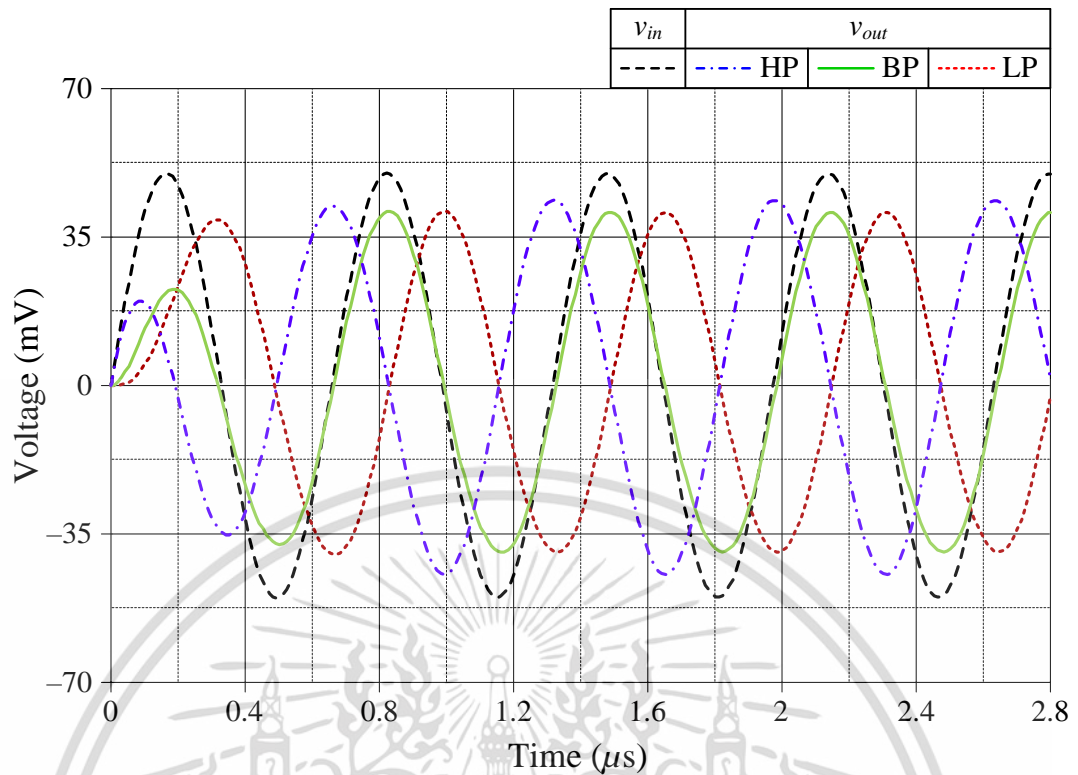
(ข)



(ค)

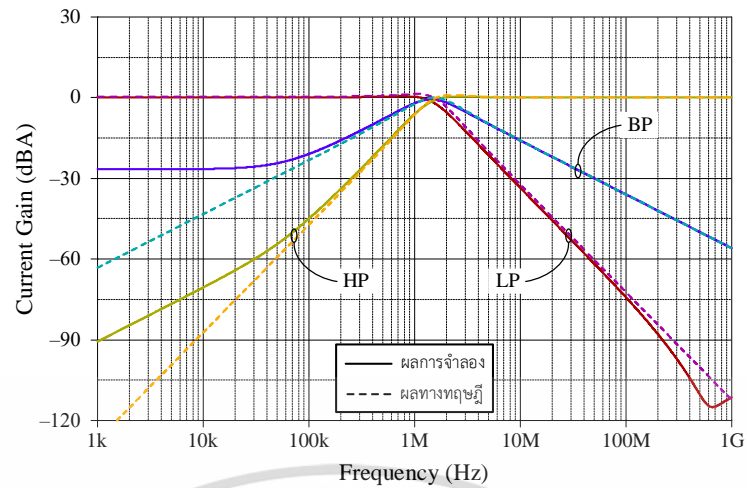
รูปที่ 5.2 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดแรงดันในรูปที่ 5.1  
(ก) LP, BP, HP (ข) BS (ค) AP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

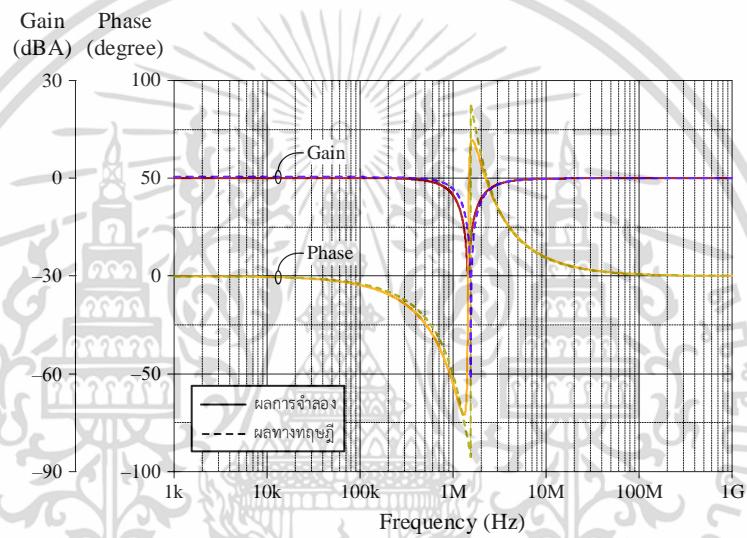


รูปที่ 5.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดแรงดันในรูปที่ 5.1

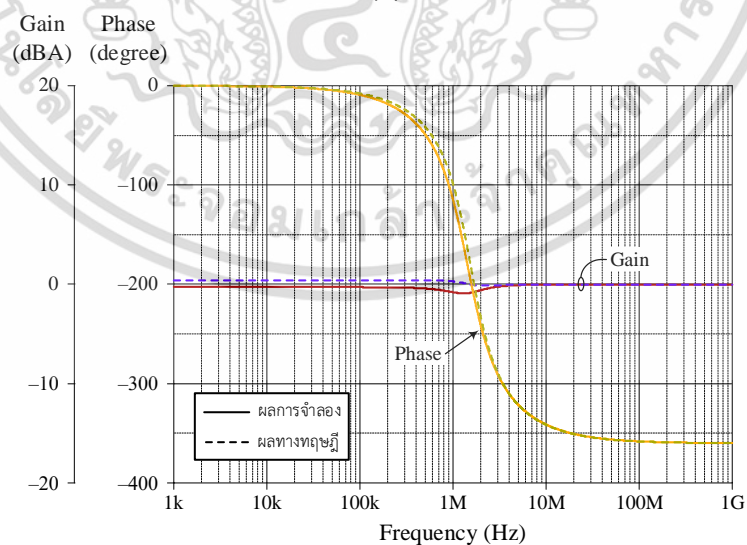
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



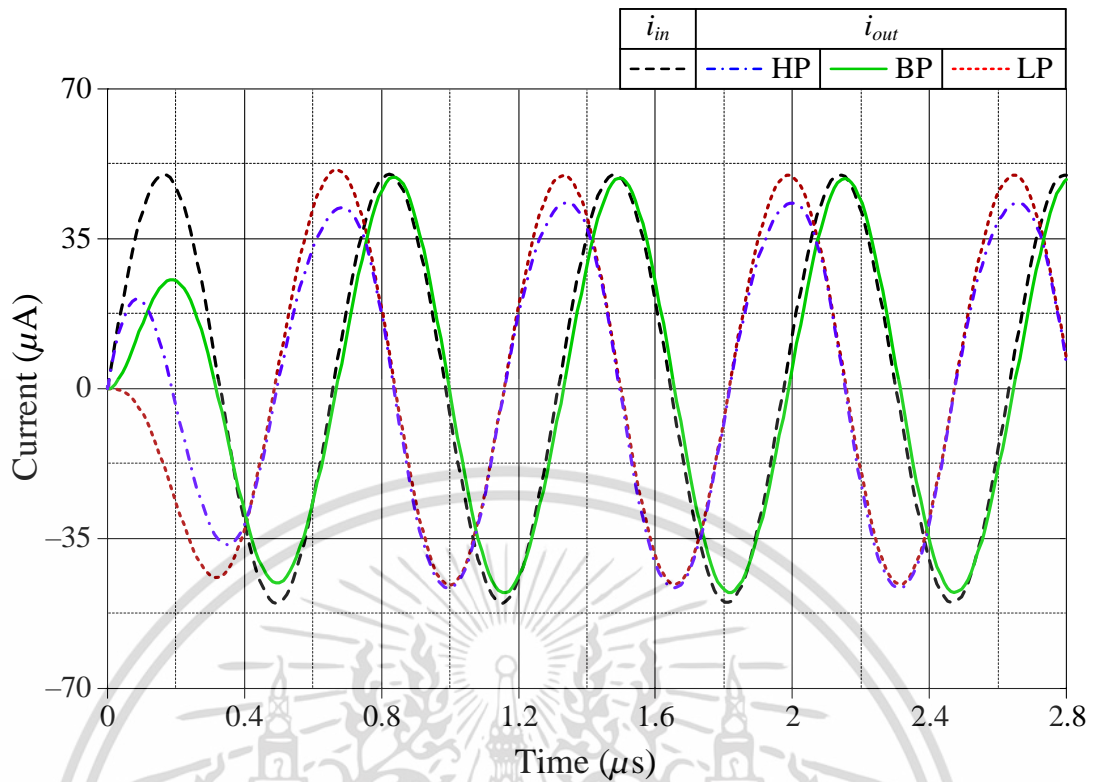
(ข)



(ค)

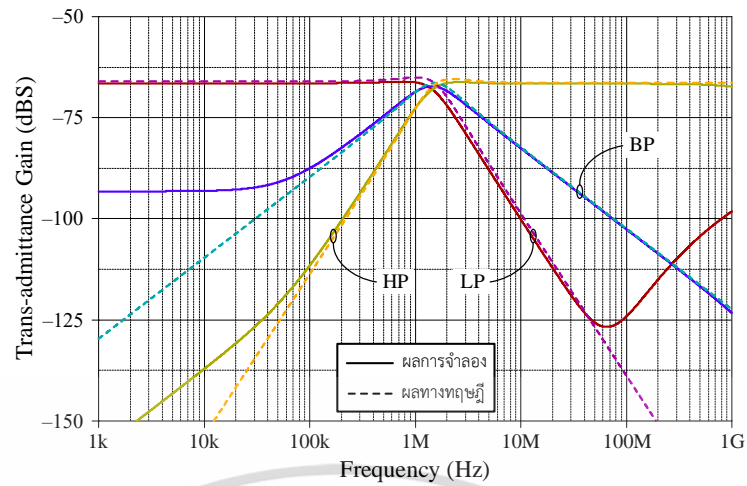
รูปที่ 5.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 5.1  
(ก) LP, BP, HP (ข) BS (ค) AP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

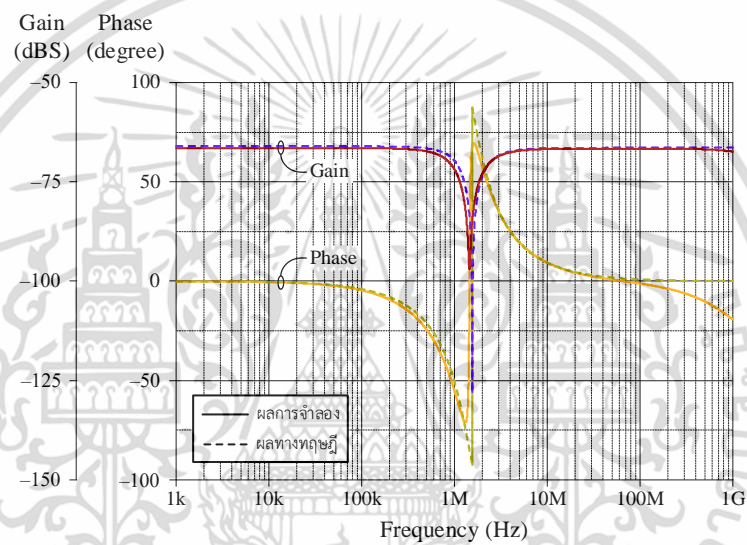


รูปที่ 5.5 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดกระแสในรูปที่ 5.1

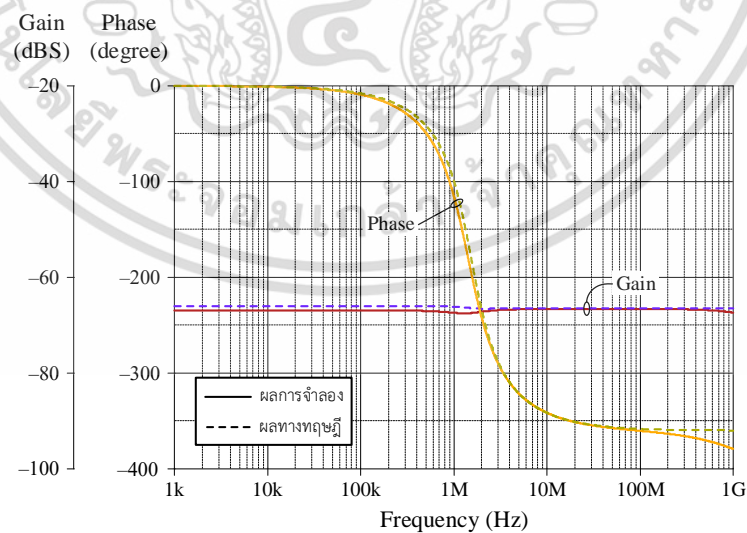
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



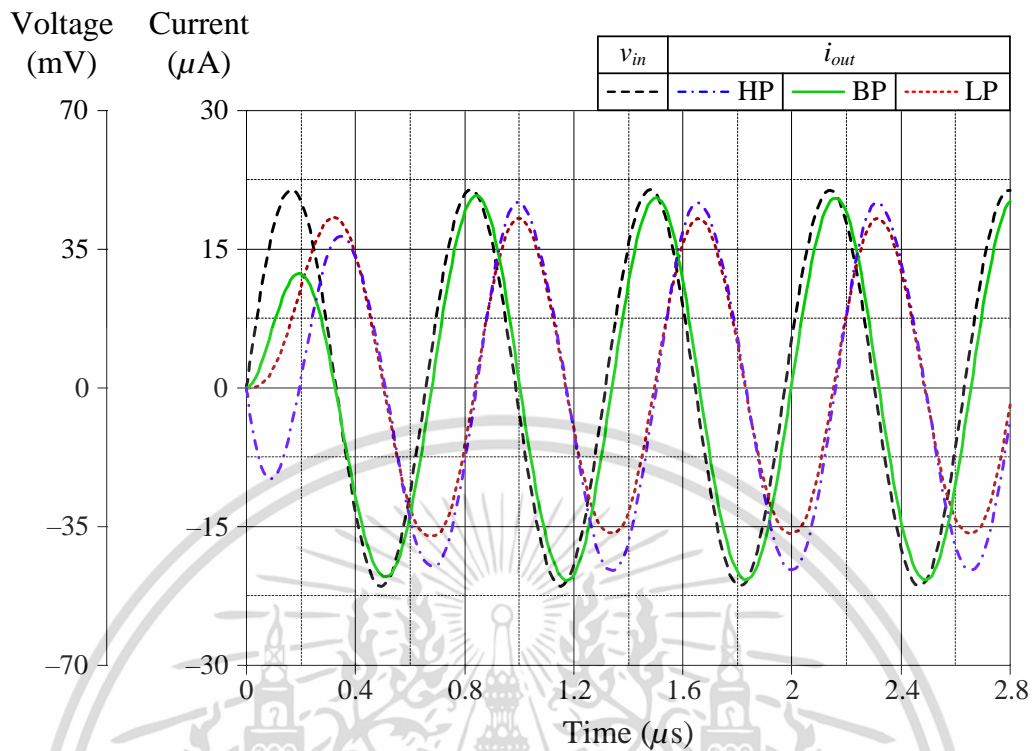
(ข)



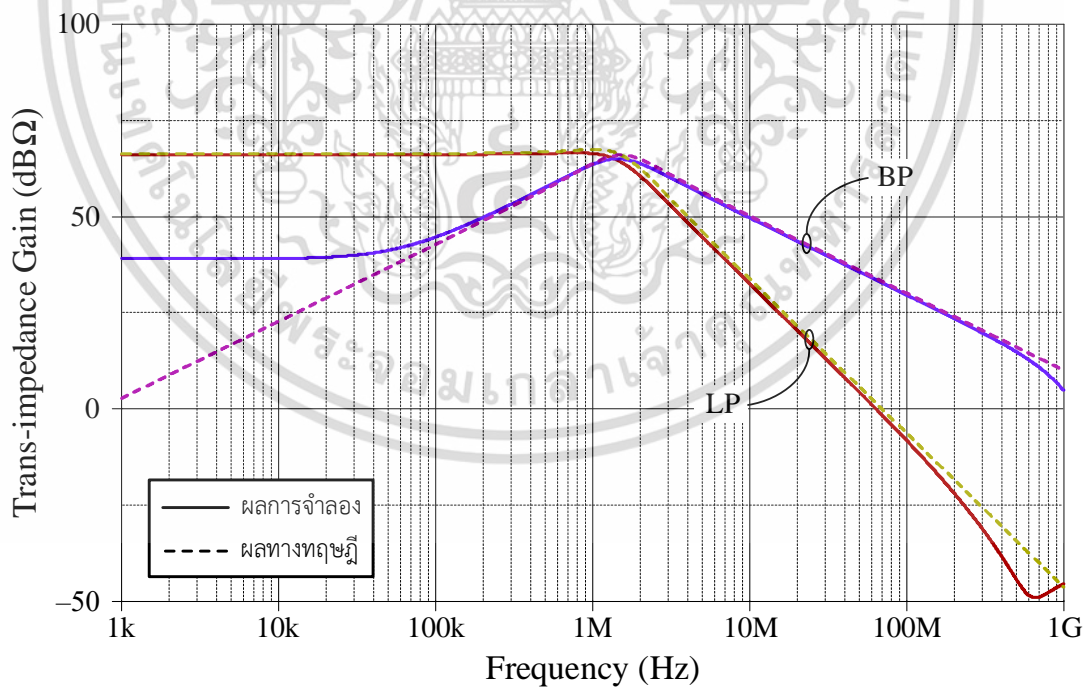
(ค)

รูปที่ 5.6 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดทรานแอตมิตแตนซ์ ในรูปที่ 5.1 (ก) LP, BP, HP (ข) BS (ค) AP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

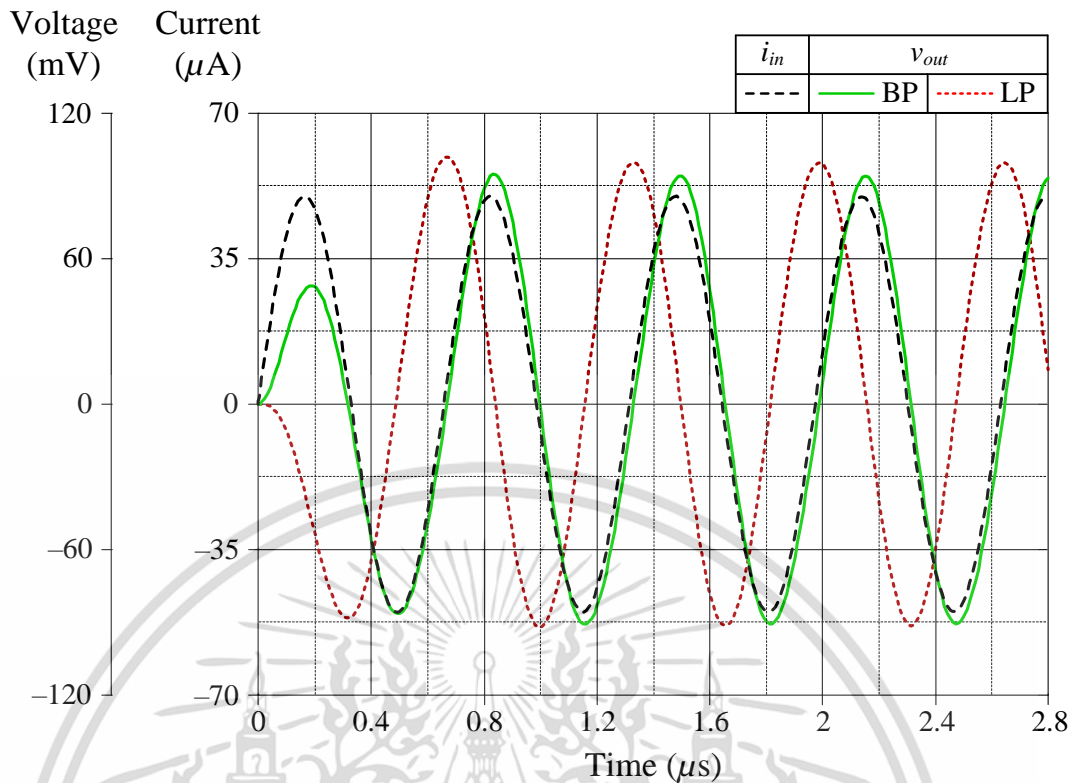


รูปที่ 5.7 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดทรานแอตมิตแตนซ์ ในรูปที่ 5.1



รูปที่ 5.8 ผลการจำลองผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมดทรานอิมพีแตนซ์ ในรูปที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



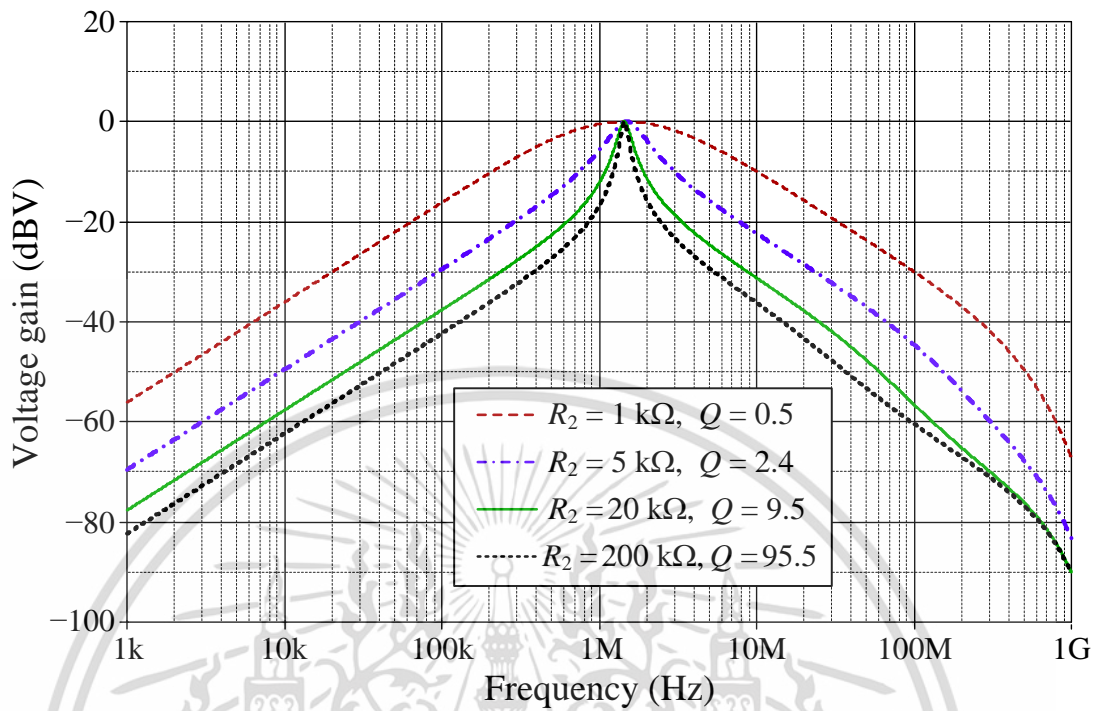
รูปที่ 5.9 ผลการจำลองผลตอบสนองทางเวลาของวงจรกรองสัญญาณโหมดทรานซิสเตอร์  
ในรูปที่ 5.1

รูปที่ 5.10 แสดงผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดันของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า  $Q$  ในขณะที่  $f_o$  คงที่ ในการจำลองกำหนดให้  $v_{in} = 50$  mV(peak),  $I_{B1} = I_{B2} = 50 \mu A$  ( $g_m = 0.48$  mA/V)  $R_1 = 2$  k $\Omega$  และ  $C_1 = C_2 = 50$  pF จากนั้นแปรค่า  $R_2$  เป็นสี่ค่าได้แก่ 1 k $\Omega$ , 5 k $\Omega$ , 20 k $\Omega$  และ 100 k $\Omega$  ส่งผลให้  $Q$  แปรค่าเป็น 0.5, 2.4, 9.5 และ 95.5 ตามลำดับ ในขณะที่  $f_o$  มีค่าคงที่เท่ากับ 1.52 MHz จากการจำลองแสดงให้เห็นว่าวงจรกรองสัญญาณโหมดผสมที่นำเสนอสามารถปรับค่า  $Q$  ได้อย่างอิสระโดยไม่กระทบกับค่า  $f_o$  อีกทั้งการปรับให้  $Q$  มีค่าสูงนั้นสามารถกระทำได้ง่ายผ่านตัวต้านทาน  $R_2$  เท่านั้น รูปที่ 5.11 แสดงผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดันของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า  $f_o$  ในขณะที่  $Q$  คงที่ เมื่อ  $v_{in} = 50$  mV(peak),  $R_1 = 2$  k $\Omega$  และ  $C_1 = C_2 = 50$  pF โดยรายละเอียดสรุปได้ดังตารางที่ 5.2

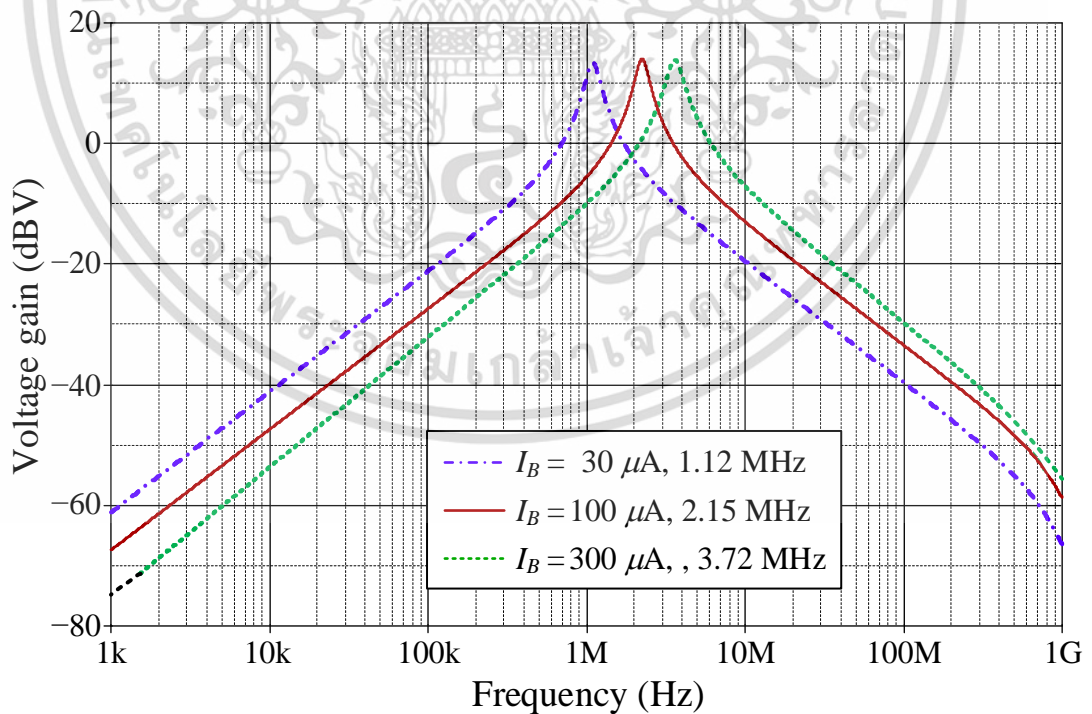
ตารางที่ 5.2 การปรับค่า  $f_o$  ในขณะที่  $Q$  คงที่เท่ากับ 9.5 ของวงจรกรองสัญญาณที่นำเสนอ

$I_{B1} = I_{B2}$ ( $\mu A$ )	$g_{m1} = g_{m2}$ (mA/V)	$R_2$ (k $\Omega$ )	$f_o$ (MHz)		ค่าความผิดพลาด (%)
			ค่าทางทฤษฎี	ค่าจากการจำลอง	
30	0.37	25.7	1.12	1.09	2.67
100	0.67	14	2.15	2.24	4.18
300	1.17	8.12	3.72	3.52	5.38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



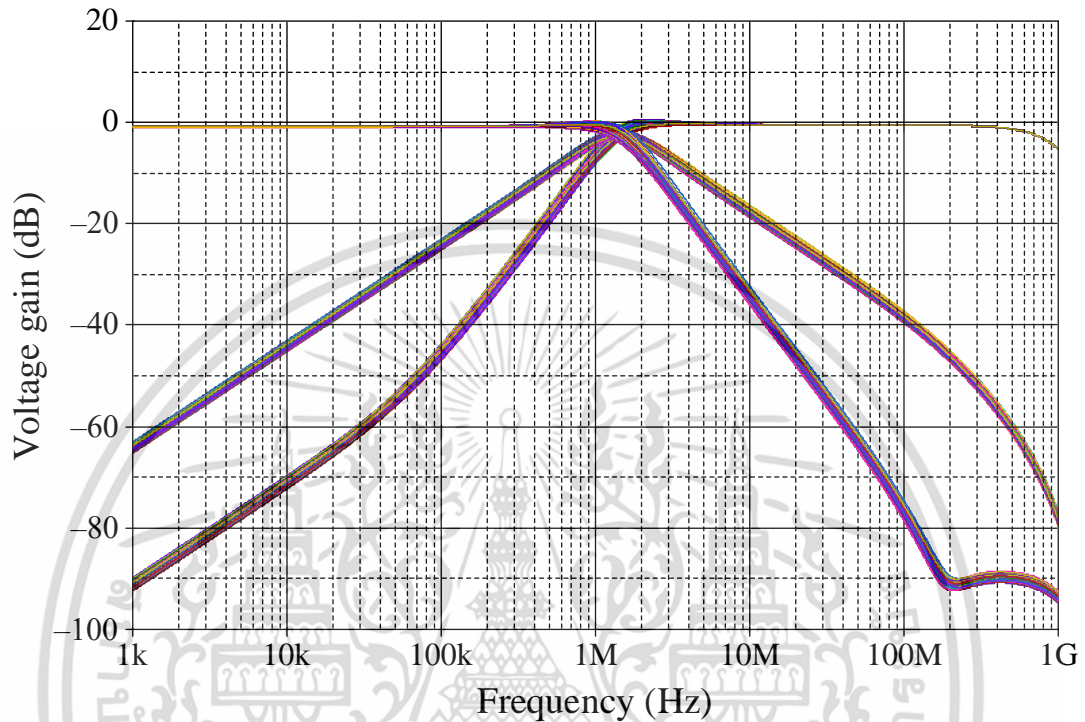
รูปที่ 5.10 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดันของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า  $Q$  ในขณะที่  $f_0$  คงที่



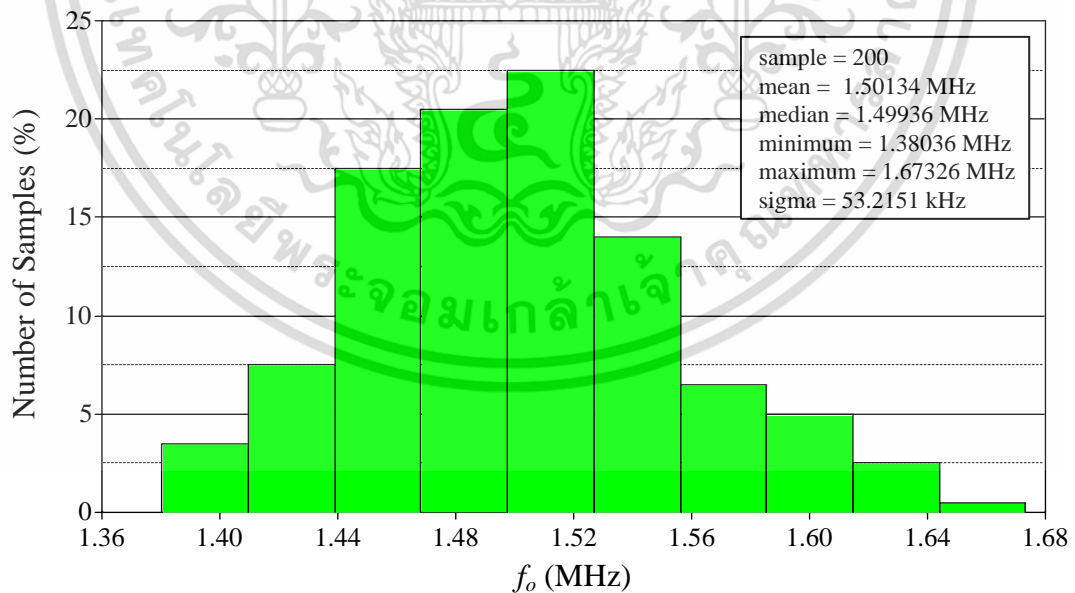
รูปที่ 5.11 ผลการจำลองการทำงานของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดันของวงจรที่นำเสนอในรูปที่ 5.1 โดยแปรค่า  $f_0$  ในขณะที่  $Q$  คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.12 แสดงผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_o$  ของฟังก์ชันกรองผ่านแถบความถี่ โหมดแรงดันของวงจรในรูปที่ 5.1 ด้วยวิธีมอนติคาร์โล (Monte Carlo) เมื่อ  $R_1$ ,  $R_2$ ,  $C_1$  และ  $C_2$  มีค่าเบี่ยงเบนไป 5% จากค่าปกติ จำนวน 200 ครั้ง และใช้วิธีการแจกแจงแบบเกาส์เซียน (Gaussian distribution)



(ก)



(ข)

รูปที่ 5.12 ผลการจำลองการวิเคราะห์เชิงสถิติค่า  $f_o$  ของวงจรรูปที่ 5.1 ด้วยวิธีมอนติคาร์โล เมื่อ  $R_1$ ,  $R_2$ ,  $C_1$  และ  $C_2$  มีค่าเบี่ยงเบนไป 5%

(ก) ผลตอบสนองทางความถี่ (ข) กราฟแท่ง

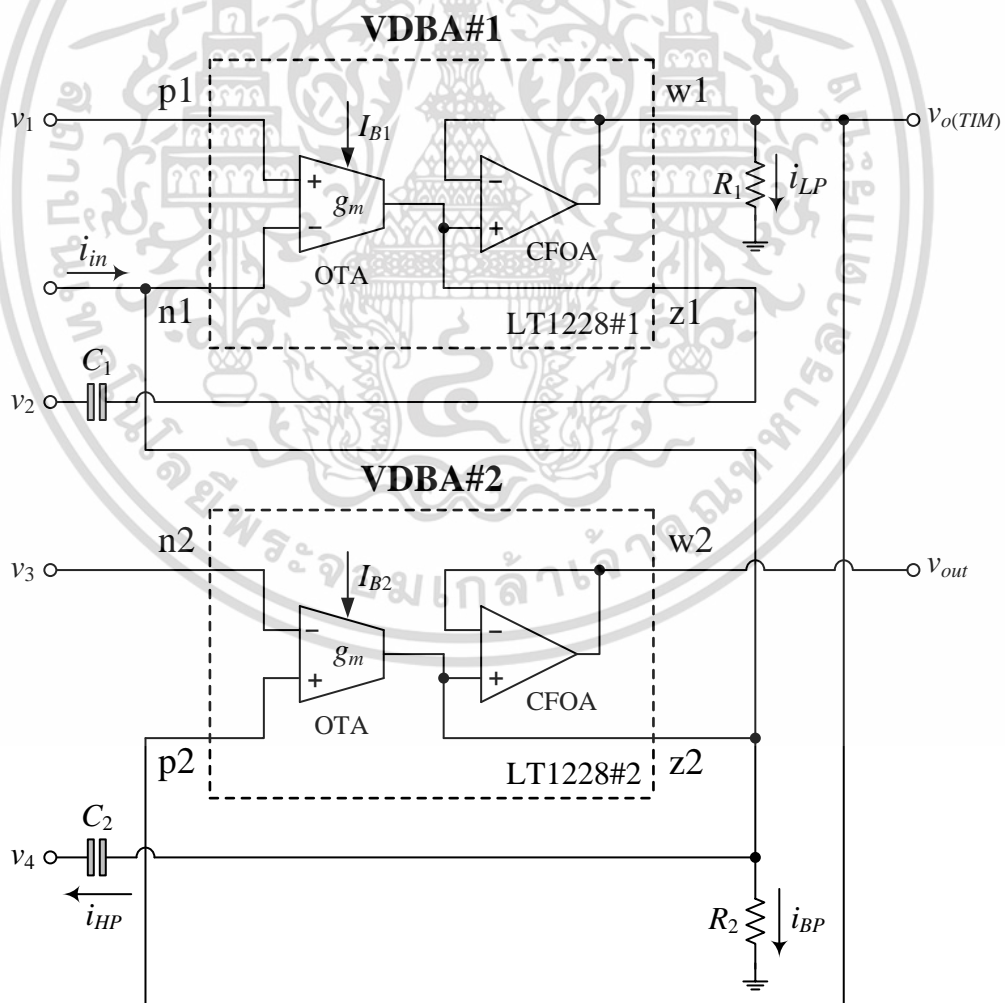
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.5 ผลการทดลองด้วยวงจรจริง

วงจรกรองสัญญาณแบบหลายอินพุตหลายเอาต์พุตโหมตผสมในรูปที่ 5.1 ถูกนำเสนอด้วยผลการทดลองด้วยวงจรจริงผ่านไอซีเบอร์ LT1228 [54] โดยใช้วงจรดังแสดงในรูปที่ 5.13 รูปที่ 5.14 แสดงภาพถ่ายวงจรกรองสัญญาณที่นำเสนอบนแผ่นวงจรพิมพ์เพื่อใช้ในการทดลอง นอกจากนี้การทดสอบในโหมต CM, TAM และ TIM จำเป็นต้องใช้วงจรแปลงแรงดันเป็นกระแสโดยใช้ไอซีเบอร์ AD844 [55] ดังแสดงในรูปที่ 5.15 เพื่อป้อนสัญญาณอินพุตกระแสแกว่งจรในโหมต CM และ TIM ในขณะที่การวัดสัญญาณกระแสเอาต์พุตของโหมต CM และ TAM อาศัยวงจรแปลงกระแสเป็นแรงดันโดยใช้ไอซีเบอร์ AD844 ดังแสดงในรูปที่ 5.16 โดยกระแสอินพุตและแรงดันเอาต์พุตที่สังเคราะห์ขึ้นจากวงจรในรูปที่ 5.17 และรูปที่ 5.18 สามารถหาค่าได้เท่ากับ

$$i_{in} = \frac{v_{in}}{R_C} \tag{5.45}$$

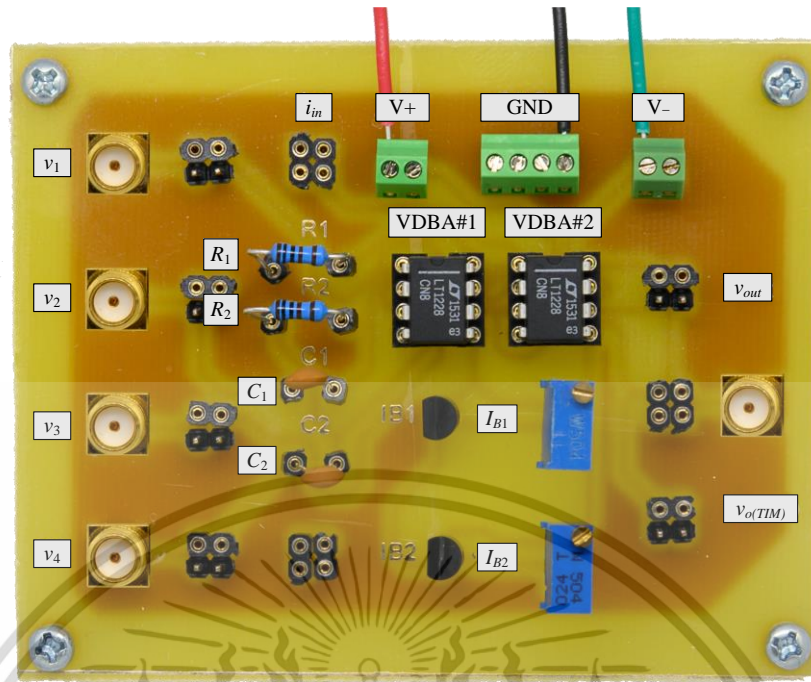
และ 
$$v_{out} = i_{out} R_C \tag{5.46}$$



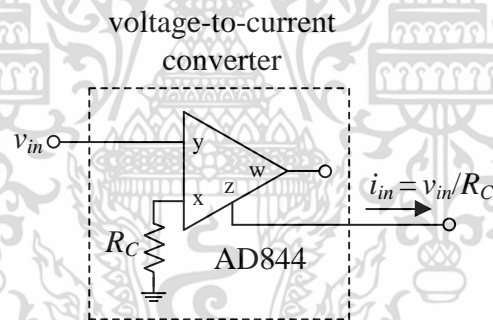
รูปที่ 5.13 วงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมตผสม

ที่ออกแบบเพื่อใช้ในการทดลอง

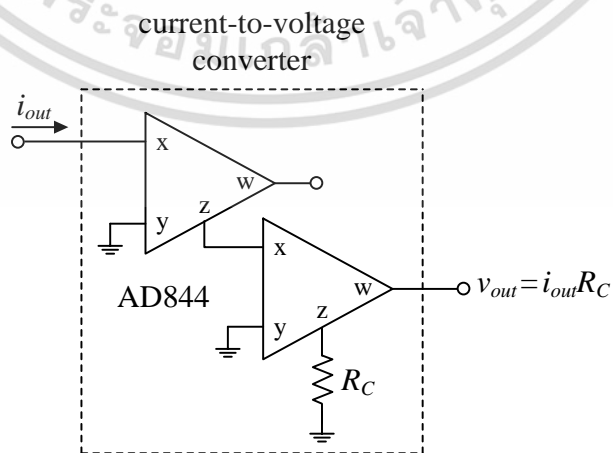
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในเพื่อการศึกษาเท่านั้น มิใช่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.14 ภาพถ่ายวงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสม บนแผ่นวงจรพิมพ์



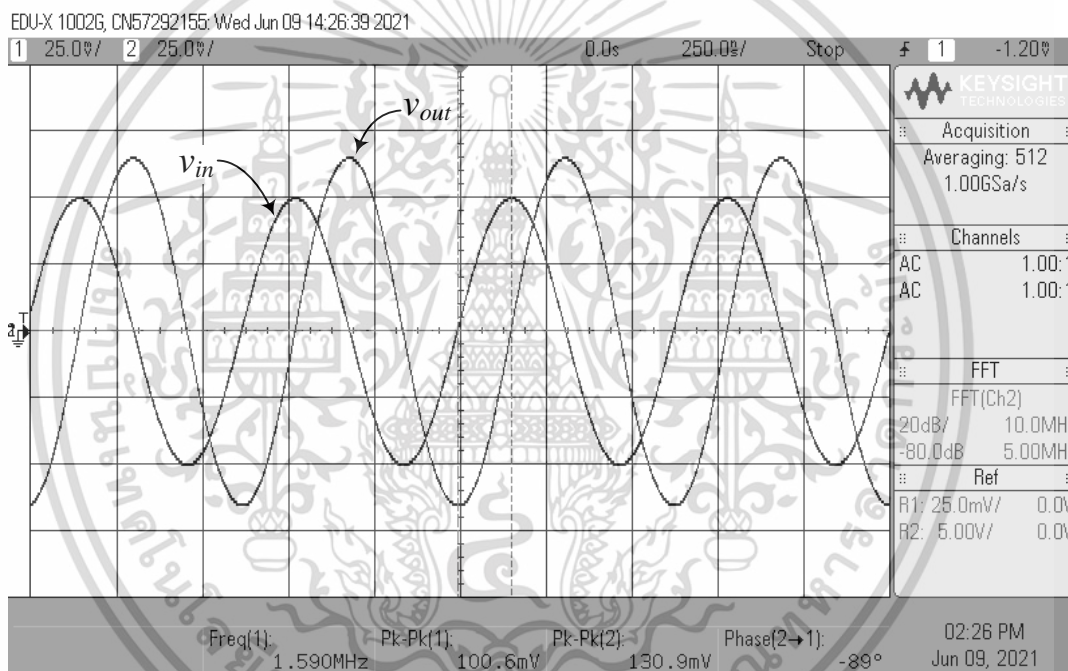
รูปที่ 5.15 วงจรเปลี่ยนแรงดันเป็นกระแสโดยใช้ไอซีเบอร์ AD844 และ  $R_C$



รูปที่ 5.16 วงจรเปลี่ยนกระแสเป็นแรงดันโดยใช้ไอซีเบอร์ AD844 และ  $R_C$

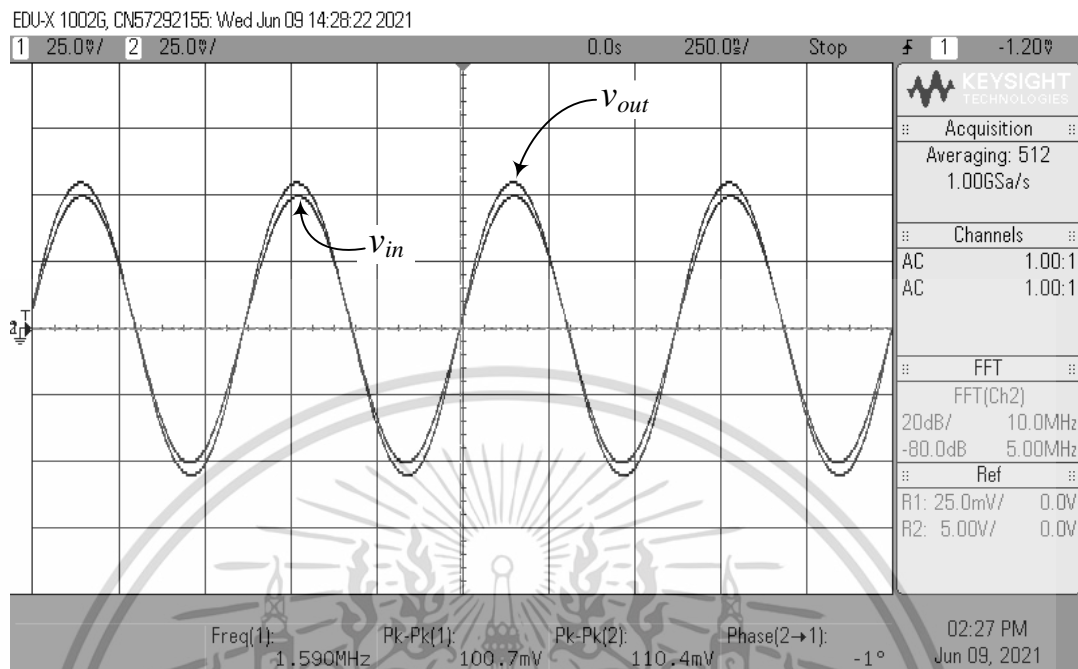
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการต่อทดลองกำหนดให้  $v_{in} = 50 \text{ mV(peak)}$  ที่  $f = 1.59 \text{ MHz}$  สำหรับโหมดแรงดันและ โหมดทรานแอตมิตแตนซ์ ในขณะที่  $R_C$  ของวงจรเปลี่ยนแรงดันเป็นกระแสในรูปที่ 5.15 เท่ากับ  $1 \text{ k}\Omega$  จะได้  $i_{in}$  สำหรับโหมดกระแสและโหมดทรานอิมพีแดนซ์เท่ากับ  $50 \mu\text{A(peak)}$   $g_m = g_{m1} = g_{m2} = 1 \text{ mA/V}$  ( $I_B = 100 \mu\text{A}$ )  $R_1 = R_2 = 1 \text{ k}\Omega$  และ  $C_1 = C_2 = 100 \text{ pF}$  จากสมการ (5.19) และ (5.20) จะสามารถวิเคราะห์หาค่า  $f_o$  และ  $Q$  เท่ากับ  $1.59 \text{ MHz}$  และ  $1$  ตามลำดับ รูปที่ 5.17 ถึง 5.21 แสดงผลการวัดผลตอบสนองทางเวลาของฟังก์ชัน LP, BP, HP, BS และ AP ในโหมดแรงดัน ตามลำดับ รูปที่ 5.22 แสดงผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดแรงดัน โดยรูปที่ 5.23 และ 5.24 แสดงผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS และ AP โหมดแรงดันตามลำดับ นอกจากนี้ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดกระแส โหมดทรานแอตมิตแตนซ์ และฟังก์ชัน LP และ BP โหมดทรานอิมพีแดนซ์แสดงดังรูปที่ 5.25 ถึง 5.27 ตามลำดับ

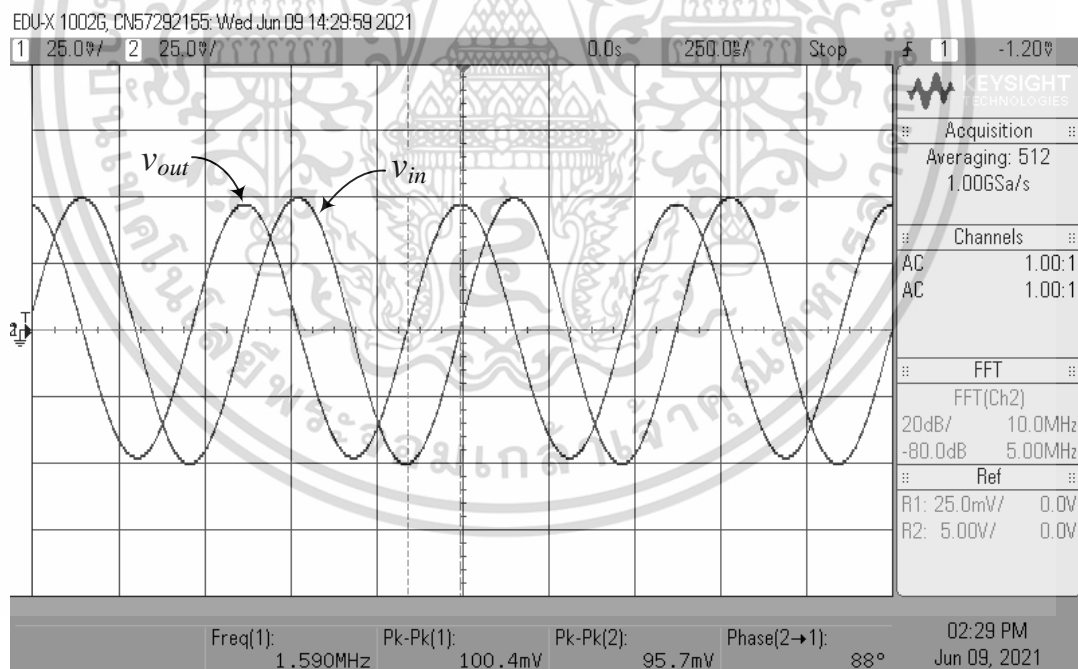


รูปที่ 5.17 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่ต่ำโหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

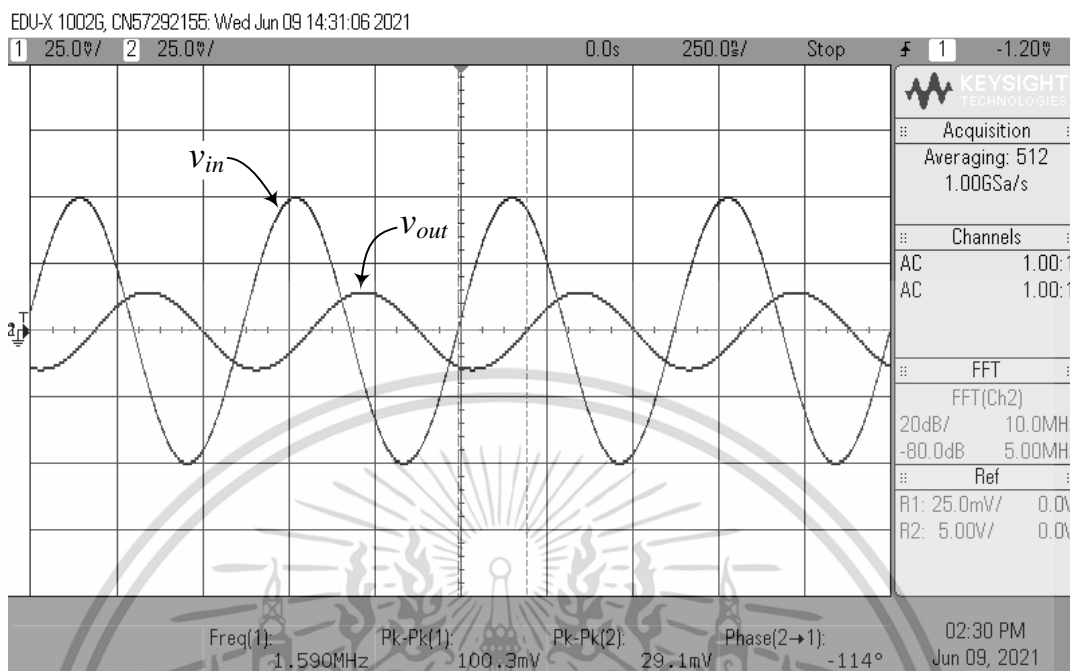


รูปที่ 5.18 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านแถบความถี่โหมดแรงดัน

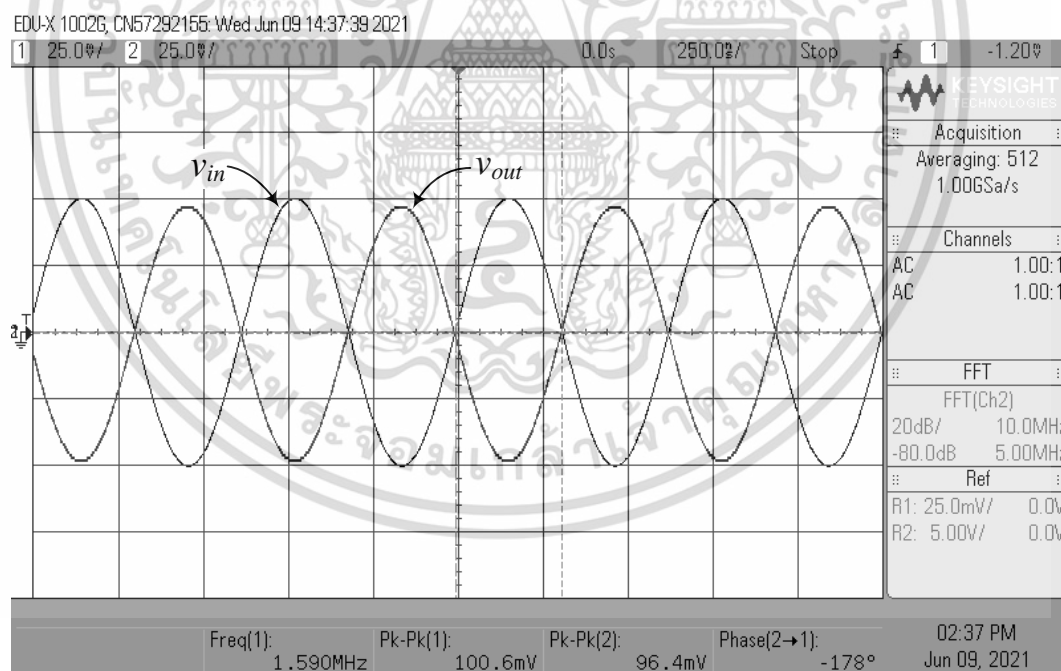


รูปที่ 5.19 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านความถี่สูงโหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

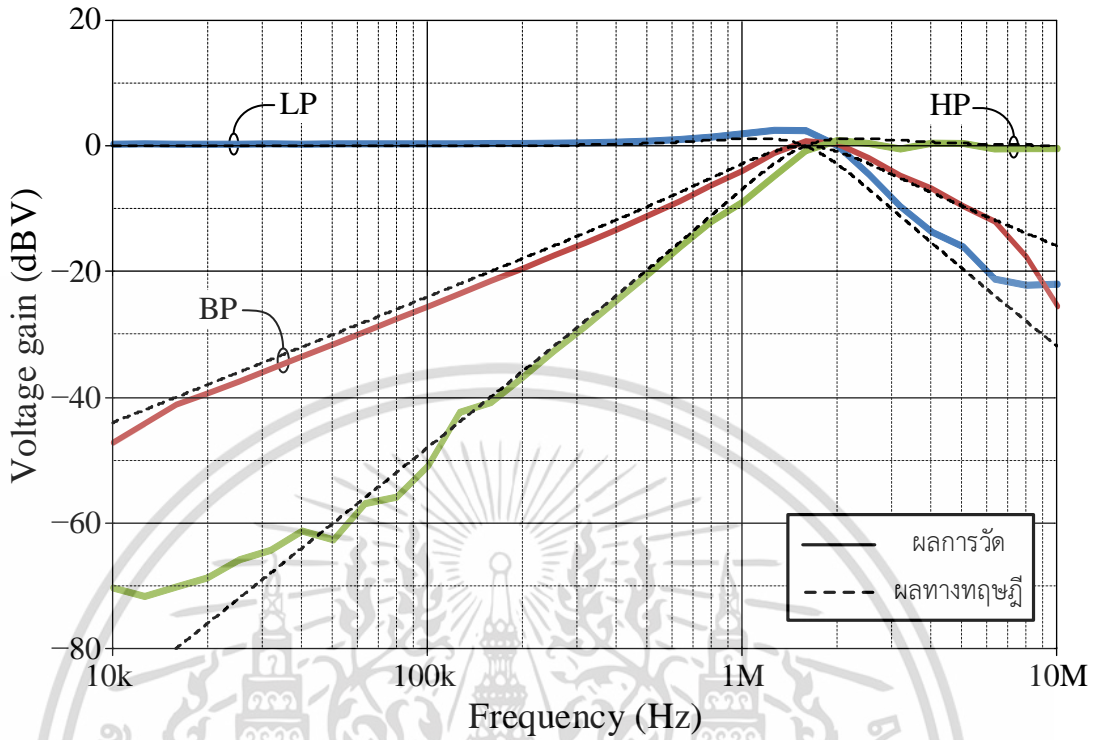


รูปที่ 5.20 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันหยุดแถบความถี่โหมดแรงดัน

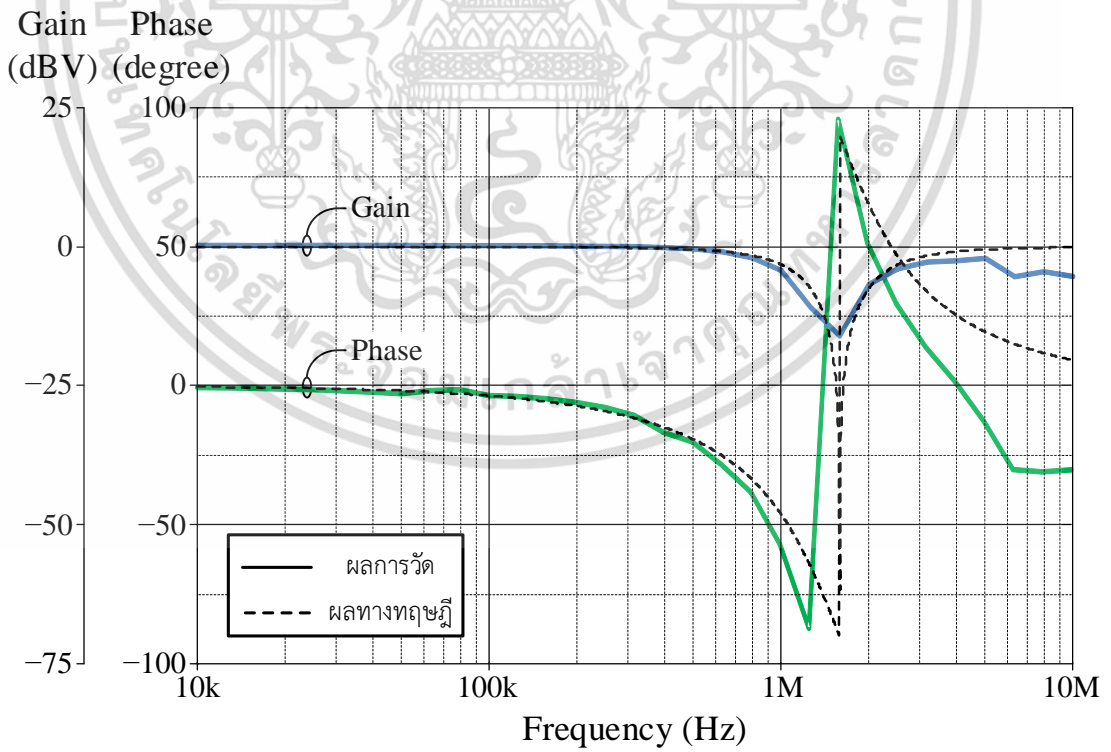


รูปที่ 5.21 ผลการวัดผลตอบสนองทางเวลาของฟังก์ชันกรองผ่านทุกความถี่โหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

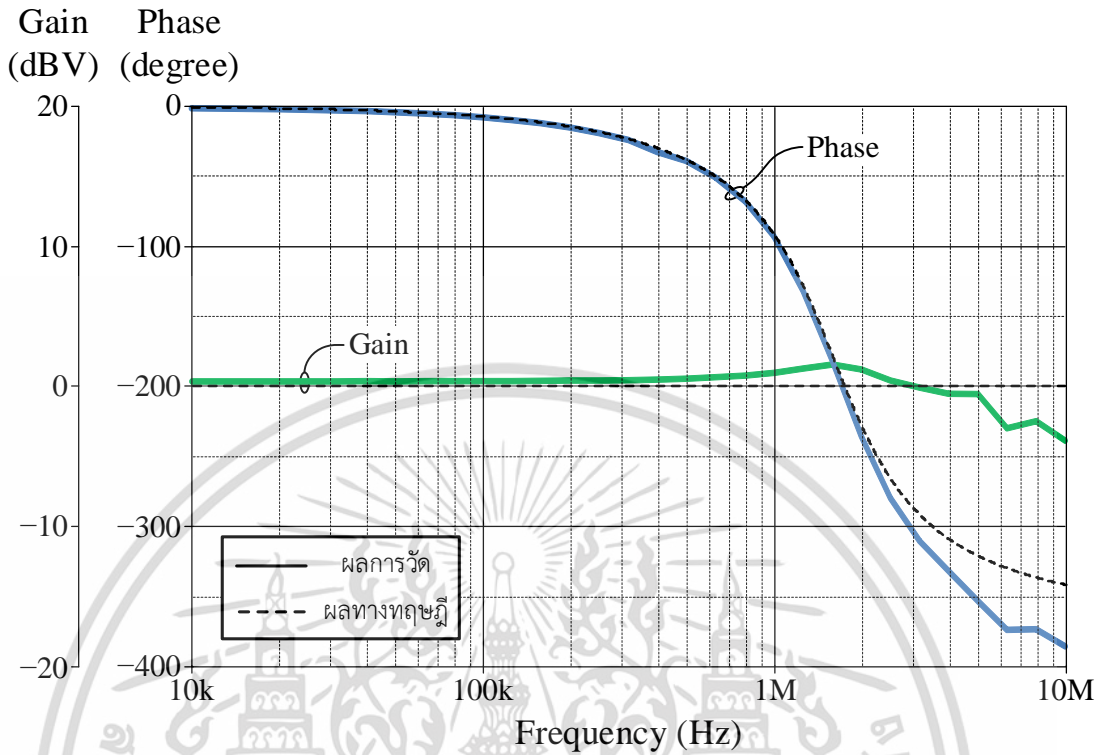


รูปที่ 5.22 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดแรงดัน

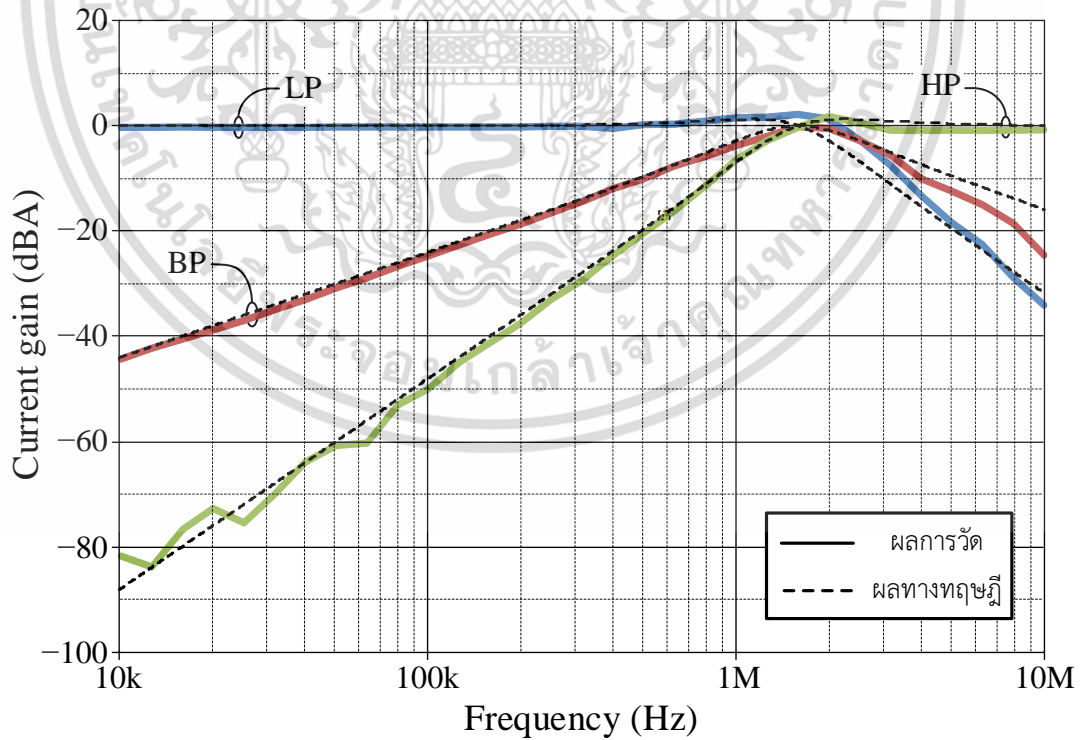


รูปที่ 5.23 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน BS โหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

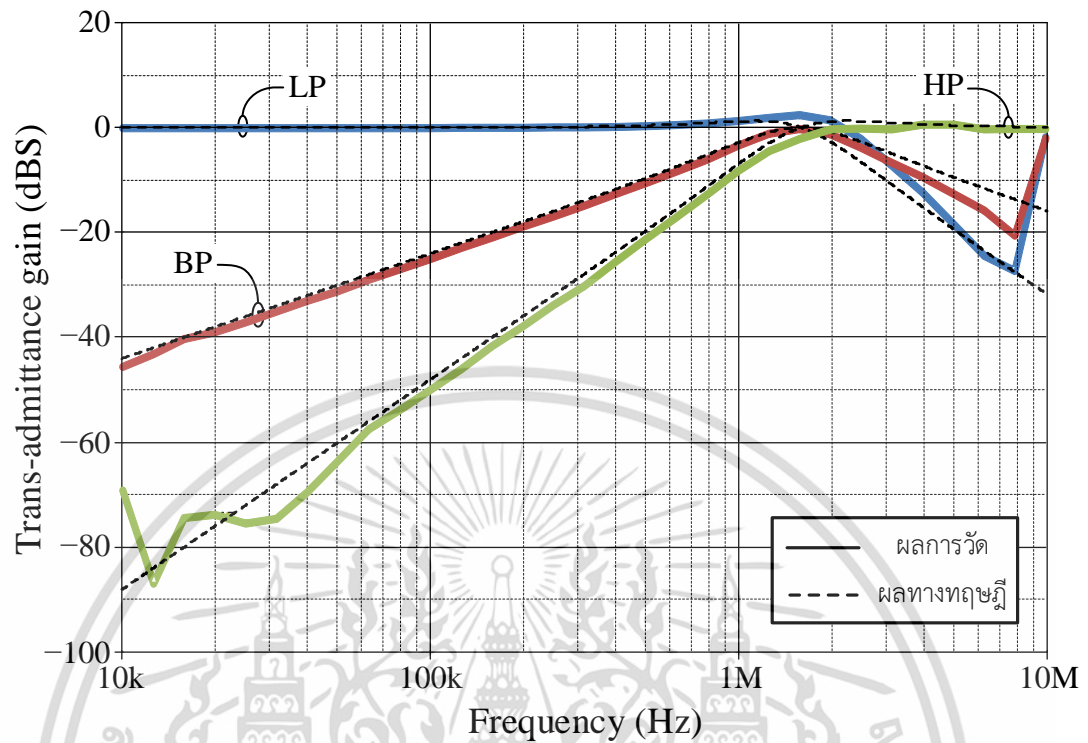


รูปที่ 5.24 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน AP โหมดแรงดัน

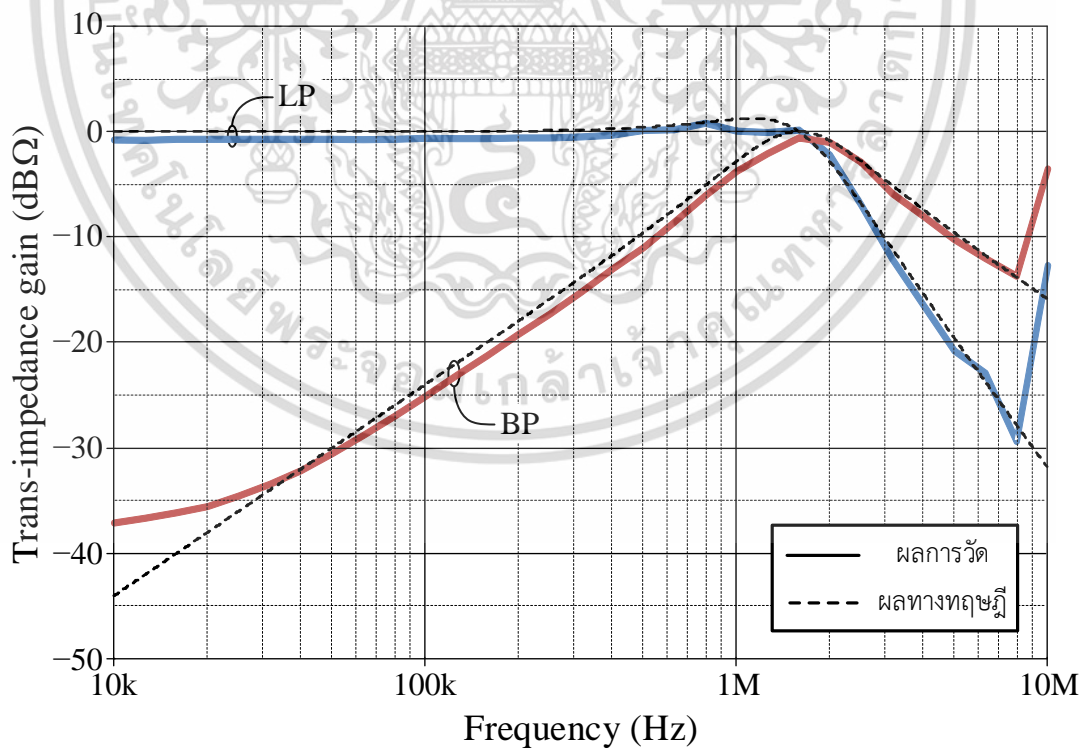


รูปที่ 5.25 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.26 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP, BP และ HP โหมดทรานแอตมิตแตนซ์



รูปที่ 5.27 ผลการวัดผลตอบสนองทางความถี่ของฟังก์ชัน LP และ BP โหมดทรานอิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.6 สรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมตผสมโดยใช้วงจรร VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวต้านทาน และตัวเก็บประจุไฟฟ้าอย่างละสองตัว วงจรรองสัญญาณโหมตผสมที่นำเสนอสามารถสังเคราะห์เป็นฟังก์ชันกรองสัญญาณอันดับสองมาตรฐานได้ทั้งห้าฟังก์ชันคือ กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองผ่านความถี่สูง หยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยสามารถเลือกโหมตปฏิบัติการได้สี่โหมตได้แก่ โหมตแรงดัน โหมตกระแส โหมตทรานแอตมิตแดนซ์ และ โหมตทรานอิมพีแดนซ์ ความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางกระแสไบอัสจากภายนอกวงจรร อีกทั้งตัวประกอบคุณภาพที่สังเคราะห์ขึ้นสามารถปรับค่าได้อย่างอิสระผ่านตัวต้านทานโดยไม่ส่งผลกับค่าความถี่เชิงมุมธรรมชาติอีกด้วย ผลการจำลองการทำงานของวงจรรด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ 0.18- $\mu\text{m}$  CMOS ของบริษัท TSMC และผลการต่อทดลองด้วยวงจรรจริงผ่านไอซีเบอร์ LT1228 ของบริษัท Linear Technology แสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรรที่สอดคล้องเป็นไปตามหลักการทางทฤษฎี

## 5.7 เอกสารอ้างอิงบทที่ 5

- [1] M. Ismail, S. V. Smith, and R. G. Beale, "A new MOSFET-C universal filter structure for VLSI," *IEEE Journal of Solid-State Circuits*, vol. 23, no. 1, pp. 183–194, Feb. 1988.
- [2] R. L. Geiger and E. Sanchez-Sinencio, "Active filter design using operational transconductance amplifiers: A tutorial," *IEEE Circuits and Devices Magazine*, vol. 1, no. 2, pp. 20–32, Mar. 1985.
- [3] A. M. Soliman, "Current conveyor filters: classification and review," *Microelectronics Journal*, vol. 29, no. 3, pp. 133–149, Mar. 1998.
- [4] S. Minaei, O. K. Sayin, and H. Kuntman, "A new CMOS electronically tunable current conveyor and its application to current-mode filters," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no. 7, pp. 1448–1457, Jul. 2006.
- [5] B. Metin, E. Yuce, and O. Cicekoglu, "A novel dual output universal filter topology using a single current conveyor," *Electrical Engineering*, vol. 89, no. 7, pp. 563–567, Aug. 2007.
- [6] M. T. Abuelma'atti, and A. Bentrchia, "A novel mixed-mode OTA-C filter," *Frequenz*, vol. 57, no. 7–8, pp. 157–159, 2003.
- [7] M. T. Abuelma'atti, "A novel mixed-mode current-controlled current-conveyor-based filter," *Active and Passive Electronic Components*, vol. 26, no. 3, pp. 185–191, 2003.
- [8] M. T. Abuelma'atti and A. Bentrchia, "A novel mixed-mode CCII-based filter," *Active and Passive Electronic Components*, vol. 27, no. 4, pp. 197–205, 2004.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [9] M. T. Abuelma'atti, A. Bentrchia, and S. M. A. Shahrani, "A novel mixed-mode current-conveyor-based filter," **International Journal of Electronics**, vol. 91, no. 3, pp. 191–197, 2004.
- [10] V. K. Singh, A. K. Singh, D. R. Bhaskar, and R. Senani, "Novel mixed-mode universal biquad configuration," **IEICE Electronics Express**, vol. 2, no. 22, pp. 548–553, 2005.
- [11] N. A. Shah and M. A. Malik, "Multifunction mixed-mode filter using FTFNs," **Analog Integrated Circuits and Signal Processing**, vol. 47, no. 3, pp. 339–343, 2006.
- [12] N. Pandey, S. K. Paul, A. Bhattacharyya, and S. B. Jain, "A new mixed mode biquad using reduced number of active and passive elements," **IEICE Electronics Express**, vol. 3, no. 6, pp. 115–121, 2006.
- [13] C. N. Lee and C. M. Chang, "Single FDCCII-based mixed-mode biquad filter with eight outputs," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, no. 9, pp. 736–742, 2009.
- [14] L. Zhijun, "Mixed-mode universal filter using MCCCII," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, no. 12, pp. 1072–1075, 2009.
- [15] S. Minaei and M. A. Ibrahim, "A mixed-mode KHN-biquad using DVCC and grounded passive elements suitable for direct cascading," **International Journal of Circuit Theory and Applications**, vol. 37, no. 7, pp. 793–810, 2009.
- [16] H. P. Chen, Y. Z. Liao, and W. T. Lee, "Tunable mixed-mode OTA-C universal filter," **Analog Integrated Circuits and Signal Processing**, vol. 58, no. 2, pp. 135–141, 2009.
- [17] J. W. Horng, "High-order current-mode and trans-impedance-mode universal filters with multiple-inputs and two-outputs using MOCCII," **Radioengineering**, vol. 18, no. 4, pp. 537–543, 2009.
- [18] C. N. Lee, "Multiple-mode OTA-C universal biquad filters," **Circuits, Systems, and Signal Processing**, vol. 29, no. 2, pp. 263–274, 2010.
- [19] N. Pandey, S. K. Paul, A. Bhattacharyya, and S. B. Jain, "Realization of generalized mixed mode universal filter using CCCII," **Journal of Active and Passive Electronic Devices**, vol. 5, no. 3, pp. 279–293, 2010.
- [20] S. V. Singh, S. Maheshwari, and D. S. Chauhan, "Electronically tunable current/voltage-mode universal biquad filter using CCCCTA," **International Journal on Recent Trends in Engineering & Technology**, vol. 3, no. 3, pp. 71–76, 2010.
- [21] E. Yuce, "Fully integrable mixed-mode universal biquad with specific application of the CFOA," **International Journal of Electronics and Communications (AEÜ)**, vol. 64, no. 4, pp. 304–309, 2010.

- [22] S. Maheshwari, S.V. Singh, and D.S. Chauhan, "Electronically tunable low-voltage mixed-mode universal biquad filter," **IET Circuits, Devices & Systems**, vol. 5, no. 3, pp. 149–158, 2011.
- [23] W. B. Liao and J. C. Gu, "SIMO type universal mixed-mode biquadratic filter," **Indian Journal of Engineering and Materials Sciences**, vol. 18, no. 6, pp. 443–448, 2011.
- [24] S. V. Singh, S. Maheshwari, and D. S. Chauhan, "Single MO-CCCCTA-based electronically tunable current/trans-impedance-mode biquad universal filter," **Circuits and Systems**, vol. 2, no. 1, pp. 1–6, 2011.
- [25] N. Pandey and S. K. Paul, "Mixed mode universal filter," **Journal of Circuits, Systems, and Computers**, vol. 22, no. 1, 1250064, 2013.
- [26] A. Yesil and F. Kacar, "Electronically tunable resistorless mixed mode biquad filters," **Radioengineering**, vol. 22, no. 4, pp. 1016–1025, 2013.
- [27] C. N. Lee, "Independently tunable mixed-mode universal biquad filter with versatile input/output functions," **International Journal of Electronics and Communications (AEÜ)**, vol. 70, no. 8, pp. 1006–1019, 2016.
- [28] C. N. Lee, "Mixed-mode universal biquadratic filter with no need of matching conditions," **Journal of Circuits, Systems, and Computers**, vol. 25, no. 9, 1650106, 2016.
- [29] S. V. Singh, R. S. Tomar, and D. S. Chauhan, "A new electronically tunable universal mixed-mode biquad filter," **Journal of Engineering Research**, vol. 4, no. 2, pp. 44–64, 2016.
- [30] D. Singh and N. Afzal, "Fully digitally programmable generalized mixed mode universal filter configuration," **Circuits, Systems, and Signal Processing**, vol. 35, no. 5, pp. 1457–1480, 2016.
- [31] R. Pandey, N. Pandey, and N. Singhal, "Single VDTA based dual mode single input multioutput biquad filter," **Journal of Engineering**, vol. 2016, Article ID 1674343, 10 pages, 2016.
- [32] D. Singh and N. Afzal, "Digitally programmable mixed mode universal filter using followers-a minimal realization," **Analog Integrated Circuits and Signal Processing**, vol. 86, no.2, pp. 289–298, 2016.
- [33] H. P. Chen and W. S. Yang, "Electronically tunable current controlled current conveyor transconductance amplifier-based mixed-mode biquadratic filter with resistorless and grounded capacitors," **Applied Sciences**, vol. 7, no. 3, 244, 2017.
- [34] V. Chamnanphai and W. Sa-ngiamvibool, "Electronically tunable SIMO mixed-mode universal filter using VDTAs," **Przeglad Elektrotechniczny**, vol. 93, no. 3, pp. 207–211, 2017.

- [35] M. Parvizi, A. Taghizadeh, H. Mahmoodian, and Z. D. Kozehkanani, "A low-power mixed-mode SIMO universal Gm-C filter," **Journal of Circuits, Systems, and Computers**, vol. 26, no. 10, 1750164, 2017.
- [36] J. W. Horng, C. M. Wu, and N. Herencsar, "Current-mode and trans-impedance-mode universal biquadratic filter using two current conveyors," **Indian Journal of Engineering and Materials Sciences**, vol. 24, no. 6, pp. 461–468, 2017.
- [37] U. Cini and M. Aktan, "Dual-mode OTA based biquadratic filter suitable for current-mode applications," **International Journal of Electronics and Communications (AEÜ)**, vol. 80, pp. 43–47, 2017.
- [38] M. Faseehuddin, J. Sampe, S. Shireen, and S. H. M. Ali, "A novel mix-mode universal filter employing a single active element and minimum number of passive components," **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 47, no. 4, pp. 211–221, 2017.
- [39] J. Sampe, M. Faseehuddin, S. H. M. Ali, "DOCCII based minimum component mix mode universal filter," **International Journal on Advanced Science, Engineering and Information Technology**, vol. 5, no. 2, pp. 17–22, 2017.
- [40] B. Chaturvedi, J. Mohan, and A. Kumar, "A new versatile universal biquad configuration for emerging signal processing applications," **Journal of Circuits, Systems, and Computers**, vol. 27, no. 12, 1850196, 2018.
- [41] T. Tsukutani and N. Yabuki, "A DVCC-based mixed-mode biquadratic circuit," **Journal of Electrical Engineering**, vol. 6, no. 1, pp. 52–56, 2018.
- [42] O. Channumsin and W. Tangsrirat, "Dual-mode multifunction filter using VDGA's," **Proceedings of The 15th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON-2018)**, Chiang Rai, Thailand, pp. 481–484, 2018.
- [43] L. Safari, G. Barile, G. Ferri, and V. Stornelli, "A new low-voltage low-power dual-mode VCII-based SIMO universal filter," **Electronics**, vol. 8, no. 7, 765, 2019.
- [44] M. A. Albri, M. Faseehuddin, J. Sampe, and S. H. M. Ali, "Novel dual mode multifunction filter employing highly versatile VD-DXCC," **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 49, no. 3, pp. 169–176, 2019.
- [45] D. R. Bhaskar, A. Raj, and P. Kumar, "Mixed-mode universal biquad filter using OTAs," **Journal of Circuits, Systems, and Computers**, vol. 29, no. 10, 2050162, 2020.
- [46] C. N. Lee and W. C. Yang, "General mixed-mode single-output DDCC-based universal biquad filter," **International Journal of Engineering Research & Technology**, vol. 9, no. 3, pp. 744–749 2020.

- [47] M. I. A. Albri, F. Mohammad, N. Herencsar, J. Sampe, and S. H. M. Ali, “Novel electronically tunable biquadratic mixed-mode universal filter capable of operating in MISO and SIMO configurations,” **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 50, no. 3, pp. 189–203, 2020.
- [48] W. Tangsrirat, T. Pukkalanun, and O. Channumsin, “Single VDGA-based dual-mode multifunction biquadratic filter and quadrature sinusoidal oscillator,” **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 50, no. 2, pp. 125–136, 2020.
- [49] M. A. Albri, J. Sampe, S. H. M. Ali, and A. R. M. Zain, “Design of VD-DDCC for novel dual mode universal filter with grounded passive components,” **International Journal of Nanoelectronics and Materials**, vol. 13, pp. 259–266, 2020.
- [50] M. Faseehuddin, N. Herencsar, M. A. Albri, and J. Sampe, “Electronically tunable mixed mode universal filter employing a single active block and a minimum number of passive components,” **Applied Sciences**, vol. 11, no. 1, 55, 2021.
- [51] D. Agrawal and S. Maheshwari, “High-performance electronically tunable analog filter using a single EX-CCCII,” **Circuits, Systems, and Signal Processing**, vol. 40, no. 3, pp. 1127–1151, 2021.
- [52] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, “Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability,” **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021.
- [53] วรพงศ์ ตั้งศรีรัตน์. การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์, โรงพิมพ์ มินเซอร์วิศฯพลาฯ, กันยายน, 2554.
- [54] Linear Technology, “100MHz current feedback amplifier with DC gain control,” **LT1228 datasheet**, 1994.
- [55] Analog Devices, “60 MHz, 2000 V/ $\mu$ s, monolithic op amp with quad low noise”, **AD844 datasheet**, 1992.

## บทที่ 6

# บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ

### 6.1 บทสรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรรองสัญญาณแบบแอกทีฟโดยใช้ วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักเพียงชนิดเดียว วงจร VDBA ที่สังเคราะห์ขึ้นในวิทยานิพนธ์ ฉบับนี้ใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ขนาด  $0.18 \mu\text{m}$  ของบริษัท TSMC ซึ่งมีโครงสร้างภายใน ที่เรียบง่ายไม่ซับซ้อน ลื่นเปลื้องกำลังไฟฟ้าต่ำ อีกทั้งวงจร VDBA ยังสามารถปรับอัตราขยายค่าความ นำ ( $g_m$ ) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านการแปรค่ากระแสไบอัส ( $I_B$ ) จากภายนอกวงจรอีกด้วย

ดังนั้นวิทยานิพนธ์ฉบับนี้ได้นำวงจร VDBA มาสังเคราะห์เป็นวงจรรองสัญญาณแบบแอกทีฟที่มี โครงสร้างแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันโดยใช้วงจร VDBA จำนวนสองตัว และตัวเก็บ ประจุไฟฟ้าจำนวนสองตัว แบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสโดยใช้วงจร VDBA จำนวนสอง ตัว ตัวต้านทานหนึ่งตัว และตัวเก็บประจุไฟฟ้าสองตัว และแบบหลายอินพุตหลายเอาต์พุตโหมดผสม โดยใช้วงจร VDBA จำนวนสองตัว ต่อร่วมกับตัวต้านทานและตัวเก็บประจุไฟฟ้าอย่างละสองตัว ค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรมีค่าปรับค่าได้ด้วย วิธีการทางอิเล็กทรอนิกส์ผ่านอัตราขยายค่าความนำของวงจร VDBA ตัวที่หนึ่ง และ/หรือตัวที่สอง วงจรที่นำเสนอได้ยืนยันผลลัพธ์ในการทำงานด้วยโปรแกรม PSPICE รวมทั้งการทดลองด้วยวงจร จริงผ่านไอซีเบอร์ LT1228 โดยผลที่ได้มีความถูกต้อง สอดคล้องกับผลในทางทฤษฎี

นอกจากนี้ผลการวิจัยทั้งหมดที่ได้รับการพิจารณาตีพิมพ์ในวารสารวิชาการระดับนานาชาติ จำนวน 7 บทความ [1]-[7] และตีพิมพ์ในการประชุมวิชาการระดับนานาชาติจำนวน 2 บทความ [8]- [9] แสดงดังนี้

1. N. Likhitkitwoerakul, N. Roongmuanpha, and W. Tangsrirat, "Floating general immittance function simulator", **International Journal of Electronics and Communications (AEÜ)**, vol. 132, 153640, 2021. [1]
2. N. Roongmuanpha, T. Suesut, and W. Tangsrirat "Electronically tunable triple-input single-output voltage-mode biquadratic filter implemented with single integrated circuit package," **Advances in Science, Technology and Engineering Systems Journal**, vol. 6, no. 1, pp. 1120–1127, 2021. [2]
3. N. Roongmuanpha and W. Tangsrirat, "Practical floating capacitance multiplier implementation with commercially available IC LT1228s," **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 51, no. 1, pp. 85–94, 2021. [3]
4. N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, "Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability," **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021. [4]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, "Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA," **Engineering Review**, vol. 41, no. 3, pp. 76–85, 2021. [5]
6. N. Roongmuanpha and W. Tangsrirat, "Floating capacitance multiplier realization based on commercially available integrated circuits," **Sadhana**, vol. 47, no. 2, article number: 93, 2022. [6]
7. N. Roongmuanpha, W. Tangsrirat, and T. Pukkalanun, "Single VDGA-based mixed-mode universal filter and dual-mode quadrature oscillator," **Sensors**, vol. 22, no. 14, p. 5303, 2022. [7]
8. N. Roongmuanpha and W. Tangsrirat, "SITO current-mode multifunction biquad using readily available IC LT1228s," **Proceedings of the 6<sup>th</sup> International Conference on Engineering, Applied Sciences and Technology (ICEAST)**, Chiang Mai, Thailand, 1-4 July, pp. 108–111, 2020. [8]
9. J. Satansup, N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, "Realization of lossy parallel inductance simulator using single VDGA and a grounded capacitor", **Proceedings of the International Electrical Engineering Congress (IEECON)**, Khon Kaen, Thailand, 9-11 March, pp. 1–4, 2022. [9]

โดยรายละเอียดทั้งหมดของแต่ละบทความได้รวบรวมไว้ในภาคผนวก ข

## 6.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ

ในการออกแบบและสังเคราะห์วงจรกรองสัญญาณอันดับสองแบบแอกทีฟที่นำเสนอในวิทยานิพนธ์ฉบับนี้ พบว่ายังมีแนวทางที่น่าสนใจเพื่อนำไปปรับปรุงพัฒนาให้ดียิ่งขึ้นดังนี้

ประการแรก ถึงแม้ว่าวงจรกรองสัญญาณอันดับสองในโหมดแรงดันและโหมดกระแสสามารถปรับค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่อย่างไรก็ตามค่าองค์ประกอบทั้งสองไม่สามารถปรับอิสระจากกัน ดังนั้นจึงควรมีการพัฒนาให้วงจรสามารถปรับค่าทั้งสองได้อย่างอิสระเพื่อให้เกิดความคล่องตัวต่อการใช้งานมากยิ่งขึ้น

ประการที่สอง ถึงแม้ว่าวงจรกรองสัญญาณอันดับสองในโหมดกระแสและโหมดผสมที่สังเคราะห์กระแสเอาต์พุตสามารถทำงานได้ครบทุกฟังก์ชัน แต่อย่างไรก็ตามเอาต์พุตที่สังเคราะห์ขึ้นนั้นเป็นสัญญาณที่ผ่านอุปกรณ์พาสซีฟจึงต้องอาศัยอุปกรณ์เพิ่มเติมในการใช้งาน รวมทั้งมีค่าอิมพีแดนซ์เอาต์พุตที่ไม่เหมาะสมต่อการประยุกต์ใช้งาน ดังนั้นจึงควรปรับปรุงให้กระแสเอาต์พุตสามารถสังเคราะห์ขึ้นผ่านขั้วกระแสของอุปกรณ์แอกทีฟที่มีค่าอิมพีแดนซ์เอาต์พุตสูงเพื่อให้เหมาะต่อการใช้งานในโหมดกระแส และโหมดทรานสดูมิตแดนซ์

ประการที่สาม ถึงแม้ว่าวงจรกรองสัญญาณอันดับสองโหมดผสมที่นำเสนอสามารถทำงานได้ครบทั้งสี่โหมดปฏิบัติการ แต่อย่างไรก็ตามในโหมดทรานซ์อิมพีแดนซ์วงจรที่นำเสนอไม่สามารถทำงานได้ครบทั้งห้าฟังก์ชัน ดังนั้นจึงควรพัฒนาให้สามารถสังเคราะห์ฟังก์ชันได้ครบทั้งห้าฟังก์ชันในทั้งสี่โหมดปฏิบัติการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.3 เอกสารอ้างอิงบทที่ 6

- [1] N. Likhitkitwoerakul, N. Roongmuanpha, and W. Tangsrirat, “Floating general immittance function simulator”, **International Journal of Electronics and Communications (AEÜ)**, vol. 132, 153640, 2021.
- [2] N. Roongmuanpha, T. Suesut, and W. Tangsrirat “Electronically tunable triple-input single-output voltage-mode biquadratic filter implemented with single integrated circuit package,” **Advances in Science, Technology and Engineering Systems Journal**, vol. 6, no. 1, pp. 1120–1127, 2021.
- [3] N. Roongmuanpha and W. Tangsrirat, “Practical floating capacitance multiplier implementation with commercially available IC LT1228s,” **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 51, no. 1, pp. 85–94, 2021.
- [4] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, “Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability,” **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021.
- [5] N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA,” **Engineering Review**, vol. 41, no. 3, pp. 76–85, 2021.
- [6] N. Roongmuanpha and W. Tangsrirat, “Floating capacitance multiplier realization based on commercially available integrated circuits,” **Sadhana**, vol. 47, no. 2, article number: 93, 2022.
- [7] N. Roongmuanpha, W. Tangsrirat, and T. Pukkalanun, “Single VDGA-based mixed-mode universal filter and dual-mode quadrature oscillator,” **Sensors**, vol. 22, no. 14, p. 5303, 2022.
- [8] N. Roongmuanpha and W. Tangsrirat, “SITO current-mode multifunction biquad using readily available IC LT1228s,” **Proceedings of the 6<sup>th</sup> International Conference on Engineering, Applied Sciences and Technology (ICEAST)**, Chiang Mai, Thailand, 1-4 July, pp. 108–111, 2020.
- [9] J. Satansup, N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Realization of lossy parallel inductance simulator using single VDGA and a grounded capacitor”, **Proceedings of the International Electrical Engineering Congress (IEECON)**, Khon Kaen, Thailand, 9-11 March, pp. 1–4, 2022.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

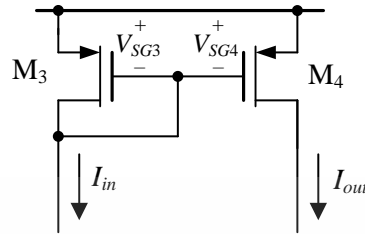
ภาคผนวก ก  
การวิเคราะห์คุณสมบัติของวงจระสะท้อนกระแสแบบพื้นฐาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ก1 การวิเคราะห์อัตราขยายกระแสของวงจรสะท้อนกระแสแบบพื้นฐาน

รูปที่ ก1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดลบเพื่อใช้ในการวิเคราะห์หาค่าอัตราขยายกระแส



รูปที่ ก1 วงจรสะท้อนกระแสแบบพื้นฐานชนิดลบ

เมื่อพิจารณาวงจรในรูปที่ ก1 เมื่อวงจรทำงานในย่านอิ่มตัว พบว่าแรงดันที่ชาซอร์สและชาเตรนเมื่อทรานซิสเตอร์มีค่าเท่ากับ

$$V_{SD} \geq V_{SG} - |V_{TH}| \quad (ก1.1)$$

โดยที่  $V_{TH}$  หรือแรงดันขีดเริ่ม สมการ (ก1.1) แสดงให้เห็นว่าทรานซิสเตอร์จะทำงานในย่านอิ่มตัวเมื่อแรงดันที่ชาซอร์สและชาเตรนมีค่ามากกว่าหรือเท่ากับแรงดันที่ชาซอร์สและชาเทลดด้วยแรงดันขีดเริ่ม กรณีนี้จะได้กระแสเตรน ( $I_D$ ) เป็นดังนี้

$$I_D = -\frac{\mu C_{ox} W}{2L} (V_{SG} - |V_{TH}|)^2 (1 + \lambda V_{SD}) \quad (ก1.2)$$

จากรูปที่ ก1 เมื่อกระแส  $I_{in}$  มีค่าเท่ากับกระแส  $I_{D3}$  และกระแส  $I_{out}$  มีค่าเท่ากับกระแส  $I_{D4}$  จะได้อัตราส่วนระหว่าง  $I_{out}$  และ  $I_{in}$  ของวงจรเท่ากับ

$$\frac{I_{out}}{I_{in}} = \frac{I_{D4}}{I_{D3}} = \frac{-(\mu C_{ox4}/2)(W_4/L_4)(V_{SG4} - |V_{TH4}|)^2 (1 + \lambda_4 V_{SD4})}{-(\mu C_{ox3}/2)(W_3/L_3)(V_{SG3} - |V_{TH3}|)^2 (1 + \lambda_3 V_{SD3})} \quad (ก1.3)$$

เมื่อกำหนดให้ทรานซิสเตอร์มีความสมพงษ์กันทุกประการ จะได้อัตราส่วนระหว่าง  $I_{out}$  และ  $I_{in}$  ใหม่เท่ากับ

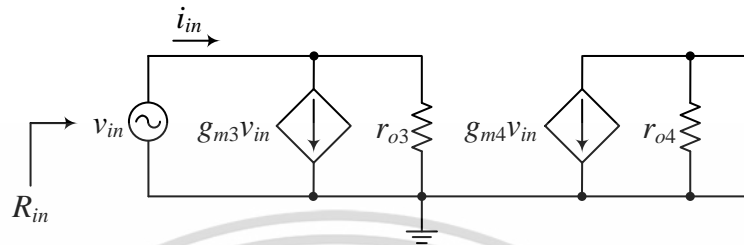
$$\frac{I_{out}}{I_{in}} = \left( \frac{W_4 L_3}{L_4 W_3} \right) \quad (ก1.4)$$

สมการ (ก1.4) แสดงให้เห็นว่าอัตราส่วนระหว่างกระแส  $I_{out}$  และ  $I_{in}$  ขึ้นกับค่าความกว้างและค่าความยาวประสิทธิผลของช่องนำกระแสเป็นหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ก2 การวิเคราะห์หาค่าความต้านทานที่อินพุตของวงจรสะท้อนกระแส

รูปที่ ก2 แสดงวงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส ในรูปที่ ก1 เมื่อป้อนแรงดันอินพุต ( $v_{in}$ ) ที่ขั้วอินพุตของวงจร ในขณะที่แรงดันเอาต์พุตและแรงดันไฟเลี้ยงต่อเทียบกราวด์



รูปที่ ก2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส

เมื่อพิจารณากระแส  $i_{in}$  ที่ขั้วอินพุตของวงจร โดยใช้กฎกระแสเคอร์ชอฟฟ์ (Kirchhoff's current law, KCL) จะได้

$$i_{in} = g_{m3}v_{in} + i_{r_{o3}} \quad (ก2.1)$$

$$i_{in} = g_{m3}v_{in} + \frac{v_{in}}{r_{o3}} \quad (ก2.2)$$

$$i_{in} = v_{in} \left( g_{m3} + \frac{1}{r_{o3}} \right) \quad (ก2.3)$$

กรณีนี้จะได้ค่าความต้านทานอินพุตเท่ากับ

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{\left( g_{m3} + \frac{1}{r_{o3}} \right)} \quad (ก2.4)$$

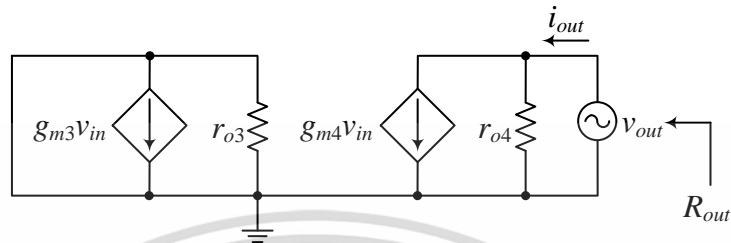
จากสมการ (ก2.4) พบว่าค่า  $g_{m3}$  มีค่าน้อยกว่า  $r_{o3}$  มาก ดังนั้นจะได้ค่าความต้านทานอินพุตใหม่เท่ากับ

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_{m3}} \quad (ก2.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ก3 การวิเคราะห์หาค่าความต้านทานที่เอาต์พุตของวงจรสะท้อนกระแส

รูปที่ ก3 แสดงวงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสในรูปแบบที่ ก1 เมื่อป้อนแรงดันที่เข้าเอาต์พุต ( $v_{out}$ ) ของวงจร ในขณะที่แรงดันอินพุตและแรงดันไฟเลี้ยงต่อเทียบกราวด์



รูปที่ ก3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส

หากพิจารณากระแส  $i_{out}$  ที่เข้าเอาต์พุตของวงจรสะท้อนกระแส โดยอาศัยกฎของ KCL จะได้

$$i_{out} = g_{m4}(v_{in}) + i_{r_{o4}} \quad (ก3.1)$$

จากรูปที่ ก3 พบว่า  $v_{in} = 0$  ดังนั้นสมการ (ก3.1) จะเปลี่ยนเป็น

$$i_{out} = g_{m4}(0) + i_{r_{o4}} \quad (ก3.2)$$

หรือ

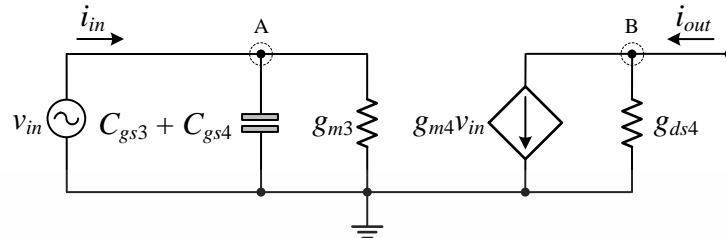
$$i_{out} = \frac{v_{out}}{r_{o4}} \quad (ก3.3)$$

กรณีนี้จะหาค่าความต้านทานเอาต์พุตเท่ากับ

$$R_{out} = \frac{v_{out}}{i_{out}} = r_{o4} \quad (ก3.4)$$

#### ก4 การวิเคราะห์หาอัตราขยายกระแสของวงจรสะท้อนกระแส

รูปที่ ก4 แสดงวงจรสมมูลสำหรับการวิเคราะห์หาอัตราขยายกระแสกรณีสัญญาณขนาดเล็กของวงจรสะท้อนกระแสในรูปที่ ก1



รูปที่ ก4 วงจรสมมูลของวงจรสะท้อนกระแสสำหรับการวิเคราะห์หาอัตราขยายกระแส

เมื่อพิจารณาที่โหนด A ของวงจรสมมูลในรูปที่ ก4 โดยอาศัยกฎของ KCL จะได้

$$i_{in}(s) = i_{C_{gs3}}(s) + i_{C_{gs4}}(s) + i_{g_{m3}}(s) \quad (ก4.1)$$

$$i_{in}(s) = \frac{v_{in}(s)}{1/sC_{gs3}} + \frac{v_{in}(s)}{1/sC_{gs4}} + \frac{v_{in}(s)}{1/g_{m3}} \quad (ก4.2)$$

$$i_{in}(s) = v_{in}(s) \left[ s(C_{gs3} + C_{gs4}) + g_{m3} \right] \quad (ก4.3)$$

หากพิจารณาที่โหนด B โดยอาศัยกฎของ KCL จะได้

$$i_{out}(s) = g_{m4}v_{in}(s) \quad (ก4.4)$$

กรณีนี้จะได้อัตราส่วนระหว่างสมการ (ก4.4) และ (ก4.3) หรืออัตราส่วนระหว่าง  $i_{out}$  และ  $i_{in}$  เท่ากับ

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{\left[ s(C_{gs3} + C_{gs4}) + g_{m3} \right]} \quad (ก4.5)$$

จากสมการ (ก4.5) หากด้วย  $g_{m3}$  ทั้งเศษและส่วน จะได้

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \left[ \frac{1}{1 + \frac{s(C_{gs3} + C_{gs4})}{g_{m3}}} \right] \quad (ก4.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสมการ (ก4.6) ในช่วงความถี่ต่ำ ( $s \rightarrow 0$ ) พบว่าอัตราขยายกระแสของวงจรสะท้อนกระแสมีค่าเท่ากับ

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \quad (\text{ก4.7})$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

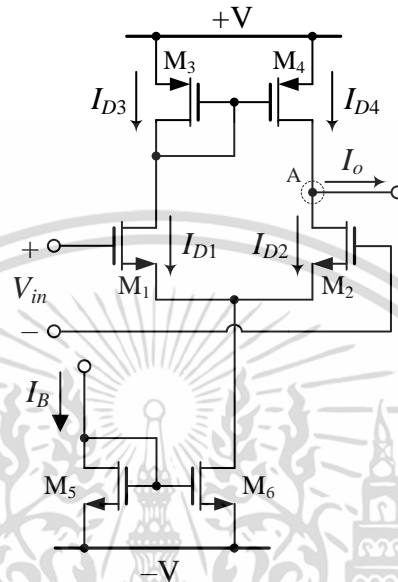
ภาคผนวก ข  
การวิเคราะห์คุณสมบัติของวงจรมายค่าความนำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ข1 การวิเคราะห์หาค่าอัตราขยายค่าความนำ

รูปที่ ข1 แสดงวงจรขยายค่าความนำที่สังเคราะห์ขึ้นจากวงจรขยายสัญญาณผลต่างแบบซอร์สร่วมและวงจรสะท้อนกระแส ซึ่งมีการกำหนดทิศทางการไหลของกระแสสำหรับการวิเคราะห์หาค่าอัตราขยายค่าความนำ โดยมีรายละเอียดดังนี้



รูปที่ ข1 วงจรขยายค่าความนำ

เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวของวงจรขยายค่าความนำในรูปที่ ข1 สมพงษ์กันทุกประการ จะได้ความสัมพันธ์ระหว่าง  $I_{Di}$  เมื่อ  $(i = 1, 2, 3, 4)$  และ  $I_B$  เท่ากับ

$$I_{D1} + I_{D2} = I_B \quad (\text{ข1.1})$$

และ

$$I_{D1} = I_{D3} = I_{D4} \quad (\text{ข1.2})$$

หากพิจารณาที่โหนด A โดยใช้กฎกระแสเคอร์ชอฟฟ์ (Kirchhoff's current law, KCL) จะได้

$$I_{D4} = I_o + I_{D2} \quad (\text{ข1.3})$$

แทนค่าสมการ (ข1.2) ลงใน (ข1.3) จะได้

$$I_o = I_{D1} - I_{D2} \quad (\text{ข1.4})$$

จากรูปที่ ข2 เมื่อพิจารณาที่ขั้วแรงดันอินพุตแบบผลต่างของวงจรขยายค่าความนำพบว่า

$$V_{in} = V_{GS1} - V_{GS2} \quad (\text{ข1.5})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยกระแส  $I_D$  เมื่อทรานซิสเตอร์  $M_1$  และ  $M_2$  ทำงานในย่านอิ่มตัวมีค่าเท่ากับ

$$I_{D1} = \frac{\mu C_{ox}}{2} \left( \frac{W_1}{L_1} \right) (V_{GS1} - V_{TH1})^2 \quad (ข1.6)$$

และ

$$I_{D2} = \frac{\mu C_{ox}}{2} \left( \frac{W_2}{L_2} \right) (V_{GS2} - V_{TH2})^2 \quad (ข1.7)$$

จากสมการ (ข1.6) และ (ข1.7) พบว่า  $V_{GS1}$  และ  $V_{GS2}$  จะมีค่าเท่ากับ

$$V_{GS1} = \sqrt{\frac{2I_{D1}}{\mu C_{ox} (W_1/L_1)}} + V_{TH1} \quad (ข1.8)$$

และ

$$V_{GS2} = \sqrt{\frac{2I_{D2}}{\mu C_{ox} (W_2/L_2)}} + V_{TH2} \quad (ข1.9)$$

แทนค่าสมการ (ข1.8) และ (ข1.9) ลงใน (ข1.5) จะได้

$$V_{in} = \left[ \sqrt{\frac{2I_{D1}}{\mu C_{ox} (W_1/L_1)}} + V_{TH1} \right] - \left[ \sqrt{\frac{2I_{D2}}{\mu C_{ox} (W_2/L_2)}} + V_{TH2} \right] \quad (ข1.10)$$

เนื่องจากทรานซิสเตอร์ทุกตัวกำหนดให้มีความสมพงษ์กันทุกประการดังนั้น

$$V_{in} = \frac{\sqrt{2I_{D1}} - \sqrt{2I_{D2}}}{\sqrt{\mu C_{ox} (W/L)}} \quad (ข1.11)$$

ทำการยกกำลังสองทั้งสองข้างของสมการ (ข1.11) จะได้

$$\left[ \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) V_{in}^2 \right] - I_B = -2\sqrt{I_{D1}I_{D2}} \quad (ข1.12)$$

และยกกำลังสองทั้งสองข้างของสมการ (ข1.12) จะได้

$$(I_{D1} - I_{D2}) = \left[ \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) V_{in} \sqrt{\frac{4I_B}{\mu C_{ox} (W/L)}} \right] - V_{in}^2 \quad (ข1.13)$$

เอกสารนี้แทนค่าสมการ (ข1.4) ลงใน (ข1.13) ดังนั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_o = \left[ \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) V_{in} \sqrt{\frac{4I_B}{\mu C_{ox} (W/L)} - V_{in}^2} \right] - V_{in}^2 \quad (ข1.14)$$

หรือ

$$g_m = \frac{\partial I_o}{\partial V_{in}} = \left\{ \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) \left[ \frac{\frac{4I_B}{\mu C_{ox} (W/L)} - 2V_{in}^2}{\sqrt{\frac{4I_B}{\mu C_{ox} (W/L)} - V_{in}^2}} \right] \right\} \quad (ข1.15)$$

เมื่อกำหนดให้  $V_{in} = 0$  จะได้ค่าอัตราขยายค่าความนำกรณีสัญญาณขนาดเล็กเท่ากับ

$$g_m = \sqrt{\mu C_{ox} \left( \frac{W}{L} \right) I_B} \quad (ข1.16)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

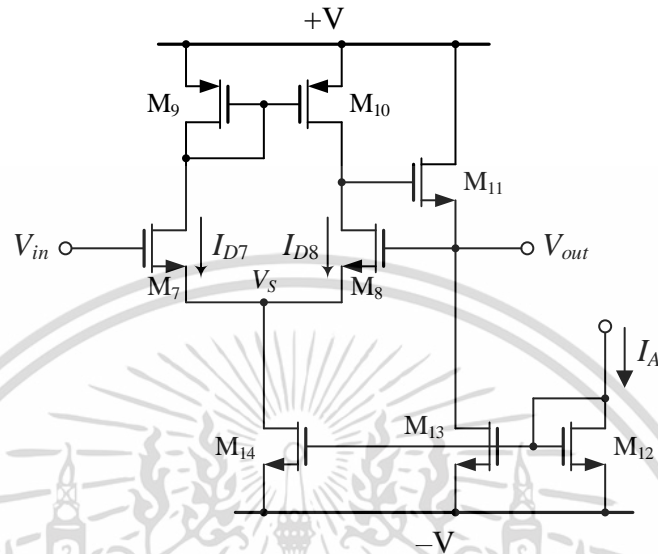
ภาคผนวก ค  
การวิเคราะห์คุณสมบัติของวงจรตามแรงดัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ค1 การวิเคราะห์คุณสมบัติของวงจรตามแรงดันในกรณีสัญญาณขนาดใหญ่

รูปที่ ค1 แสดงวงจรตามแรงดันสำหรับการวิเคราะห์หาอัตราขยายแรงดันกรณีสัญญาณขนาดใหญ่ โดยมีรายละเอียดดังนี้



รูปที่ ค1 วงจรตามแรงดันสำหรับการวิเคราะห์หาอัตราขยายแรงดัน

หากกำหนดให้ทรานซิสเตอร์ทุกตัวของวงจรตามแรงดันในรูปที่ ค1 ทำงานในย่านอิ่มตัวจะได้

$$I_{D7} = \frac{\mu C_{ox}}{2} \left( \frac{W_7}{L_7} \right) (V_{in} - V_S - V_{TH7})^2 \quad (ค1.1)$$

และ

$$I_{D8} = \frac{\mu C_{ox}}{2} \left( \frac{W_8}{L_8} \right) (V_{out} - V_S - V_{TH8})^2 \quad (ค1.2)$$

เมื่อทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ ส่งผลให้กระแสเดรนของ  $M_7$  และ  $M_8$  มีค่าดังนี้

$$I_{D7} = I_{D8} \quad (ค1.3)$$

แทนค่าสมการ (ค1.1) และ (ค1.2) ลงในสมการ (ค1.3) จะได้

$$\frac{\mu C_{ox}}{2} \left( \frac{W_7}{L_7} \right) (V_{in} - V_S - V_{TH7})^2 = \frac{\mu C_{ox}}{2} \left( \frac{W_8}{L_8} \right) (V_{out} - V_S - V_{TH8})^2 \quad (ค1.4)$$

ดังนั้นแรงดันเอาต์พุตของวงจรตามแรงดันมีค่าเท่ากับ

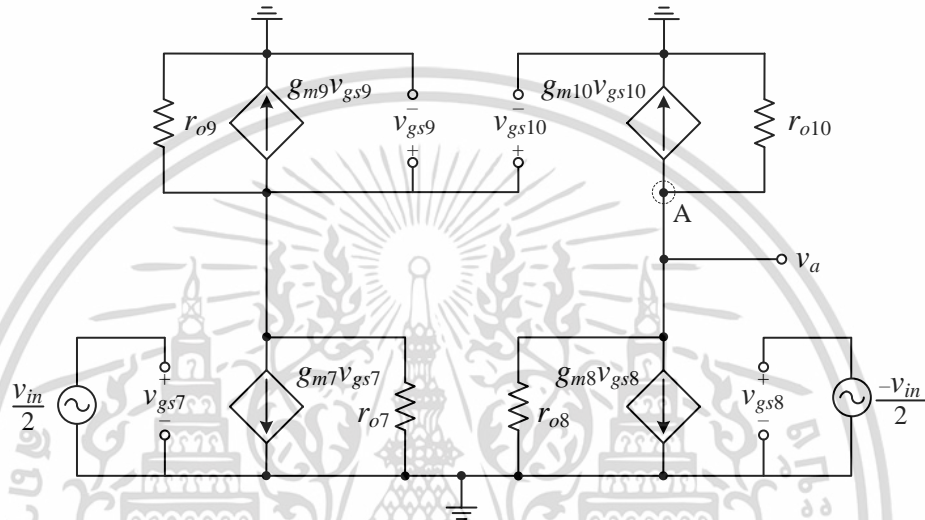
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = V_{in} \tag{ค1.5}$$

สมการ (ค1.5) แสดงให้เห็นว่าวงจรตามแรงดันในรูปที่ ค1 มีอัตราขยายแรงดันเท่ากับหนึ่ง

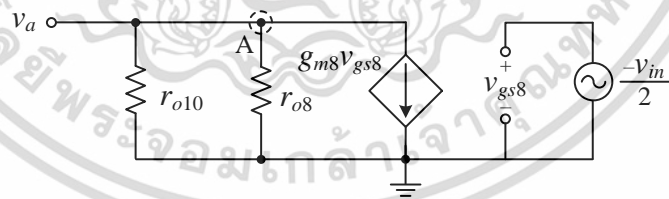
**ค2 การวิเคราะห์คุณสมบัติของวงจรตามแรงดันในกรณีสัญญาณขนาดเล็ก**

รูปที่ ค2 แสดงวงจรสมมูลของทรานซิสเตอร์  $M_7 - M_{10}$  สำหรับการวิเคราะห์หาอัตราขยายแรงดันกรณีสัญญาณขนาดเล็กของวงจรตามแรงดัน



รูปที่ ค2 วงจรตามแรงดันโดยพิจารณาเฉพาะทรานซิสเตอร์  $M_7 - M_{10}$

หากเลือกพิจารณาวงจรในรูปที่ ค2 เฉพาะทรานซิสเตอร์  $M_8$  และ  $M_{10}$  จะสามารถเขียนวงจรสมมูลได้ใหม่ดังแสดงในรูปที่ ค3



รูปที่ ค3 วงจรสมมูลของทรานซิสเตอร์  $M_8$  และ  $M_{10}$

เมื่อวิเคราะห์ที่โหนด A โดยใช้กฎของ KCL จะได้

$$i_{r_8} + i_{r_{10}} + g_{m8}v_{gs8} = 0 \tag{ค2.1}$$

วิเคราะห์สมการ (ค2.1) ด้วยกฎของโอห์ม ดังนี้

$$\frac{v_a}{r_{o8}} + \frac{v_a}{r_{o10}} + g_{m8} \left( \frac{-v_{in}}{2} \right) = 0 \tag{ค2.2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้  $r_{o8}$  เพื่อ  $r_{o10}$  ศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

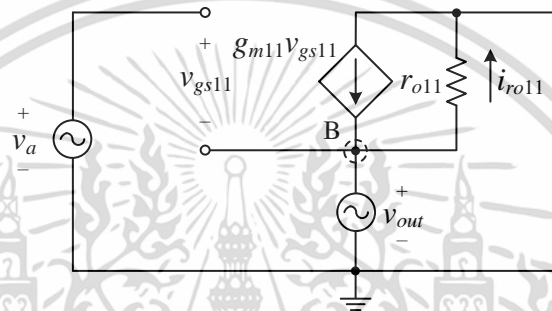
หรือ

$$v_a \left( \frac{1}{r_{o8}} + \frac{1}{r_{o10}} \right) = g_{m8} \left( \frac{v_{in}}{2} \right) \quad (ค2.3)$$

จากสมการ (ค2.3) สามารถหาค่า  $v_a$  ได้เท่ากับ

$$v_a = \left[ \frac{g_{m8} r_{o8} r_{o10}}{2(r_{o8} + r_{o10})} \right] v_{in} \quad (ค2.4)$$

เมื่อวิเคราะห์ทรานซิสเตอร์  $M_{11}$  โดยใช้แรงดัน  $v_a$  จะสามารถเขียนวงจรสมมูลได้ดังแสดงในรูปที่ ค4



รูปที่ ค4 วงจรสมมูลของทรานซิสเตอร์  $M_{11}$

รูปที่ ค4 แสดงให้เห็นว่า  $v_a$  มีค่าเท่ากับ

$$v_a = v_{gs11} + v_{out} \quad (ค2.5)$$

และเมื่อวิเคราะห์ที่โหนด B โดยอาศัยกฎของ KCL จะได้

$$i_{r_{o11}} = g_{m11} v_{gs11} \quad (ค2.6)$$

วิเคราะห์สมการ (ค2.6) ด้วยกฎของโอห์ม พบว่า

$$\frac{v_{out}}{r_{o11}} = g_{m11} v_{gs11} \quad (ค2.7)$$

แทนค่าสมการ (ค2.4) และ (ค2.5) ลงในสมการ (ค2.7) จะได้

$$\frac{v_{out}}{r_{o11}} = g_{m11} \left\{ \left[ \frac{g_{m8} r_{o8} r_{o10}}{2(r_{o8} + r_{o10})} \right] v_{in} - v_{out} \right\} \quad (ค2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ 
$$v_{out} \left( \frac{1}{r_{o11}} + g_{m11} \right) = \left[ \frac{g_{m8} g_{m11} r_{o8} r_{o10}}{2(r_{o8} + r_{o10})} \right] v_{in} \quad (\text{ค}2.9)$$

โดยที่  $g_{m11} \gg \left( \frac{1}{r_{o11}} \right)$  ดังนั้นจะได้อัตราขยายแรงดันกรณีสัญญาณขนาดเล็กของวงจรตามแรงดันเท่ากับ

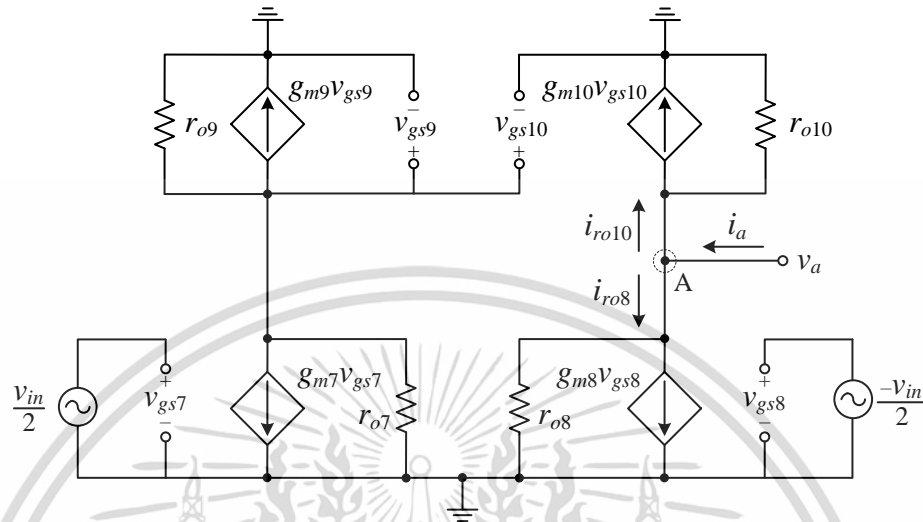
$$\frac{v_{out}}{v_{in}} = \frac{g_{m8} r_{o8} r_{o10}}{2(r_{o8} + r_{o10})} \quad (\text{ค}2.10)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ค3 การวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรตามแรงดัน

รูปที่ ค5 แสดงวงจรสมมูลของวงจรตามแรงดันสำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุตโดยพิจารณาเฉพาะทรานซิสเตอร์  $M_7 - M_{10}$



รูปที่ ค5 วงจรสมมูลของทรานซิสเตอร์  $M_7 - M_{10}$  สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุต

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL โดยที่  $v_{in} = 0$  จะได้

$$i_a = i_{ro8} + i_{ro10} \quad (ค3.1)$$

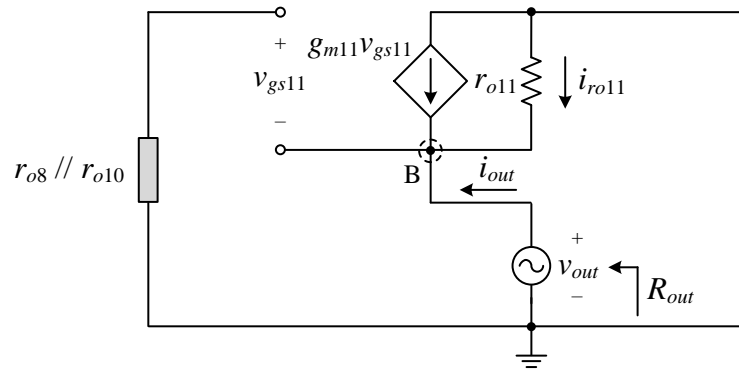
วิเคราะห์สมการ (ค3.1) โดยอาศัยกฎของโอห์มตั้งนั้น

$$i_a = v_a \left( \frac{1}{r_{o8}} + \frac{1}{r_{o10}} \right) \quad (ค3.2)$$

จากสมการ (ค3.2) จะได้ค่าความต้านทานที่โหนด A เท่ากับ

$$R_a = \frac{v_a}{i_a} = \frac{1}{\left( \frac{1}{r_{o8}} + \frac{1}{r_{o10}} \right)} = r_{o8} // r_{o10} \quad (ค3.3)$$

จากนั้นวิเคราะห์ทรานซิสเตอร์  $M_{11}$  ร่วมกับค่าความต้านทานที่โหนด A ดังสมการ (ค3.3) จะสามารถเขียนวงจรสมมูลได้ดังแสดงในรูปที่ ค6



รูปที่ ค6 วงจรสมมูลของทรานซิสเตอร์  $M_{11}$  สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต

วิเคราะห์ที่โหนด B ของวงจรในรูปที่ ค6 โดยใช้กฎของ KCL จะได้

$$i_{out} + i_{ro11} + g_{m11}v_{gs11} = 0 \quad (ค3.4)$$

วิเคราะห์สมการ (ค3.4) ด้วยกฎของโอห์ม ดังนี้

$$i_{out} + \frac{v_{out}}{r_{o11}} + g_{m11}(-v_{out}) = 0 \quad (ค3.5)$$

หรือ

$$i_{out} = \left( g_{m11} - \frac{1}{r_{o11}} \right) v_{out} \quad (ค3.6)$$

โดยที่  $g_{m11} \gg \left( \frac{1}{r_{o11}} \right)$  จะได้ค่าความต้านทานเอาต์พุตของวงจรตามแรงดันเท่ากับ

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{g_{m11}} \quad (ค3.7)$$

สมการ (ค3.7) แสดงให้เห็นว่าวงจรตามแรงดันในรูปที่ ค1 มีค่าอิมพีแดนซ์เอาต์พุตต่ำมาก จึงเหมาะสมต่อการใช้งานวงจรในโหมดแรงดัน

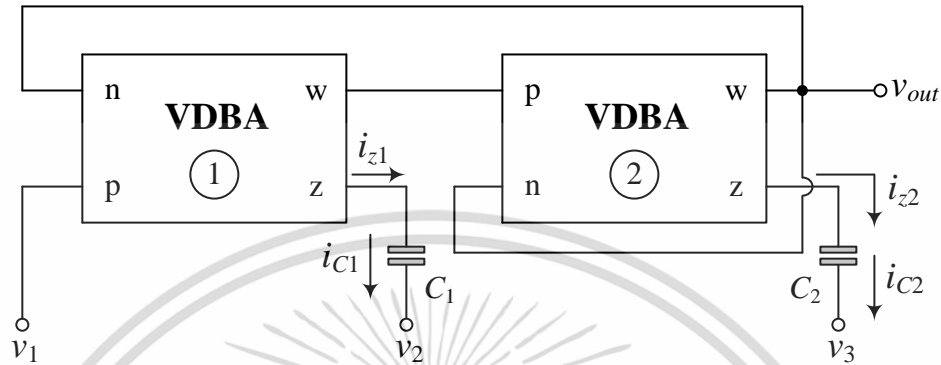
ภาคผนวก ง  
การวิเคราะห์คุณสมบัติของวงจรรองสัญญาณอันดับสอง  
แบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันในรูปที่ 3.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ง1 การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันในรูปที่ 3.1

รูปที่ ง1 แสดงวงจรกรองสัญญาณอันดับสองแบบสามอินพุตหนึ่งเอาต์พุตโหมดแรงดันที่นำเสนอในรูปที่ 3.1 สำหรับการวิเคราะห์หาฟังก์ชันแรงดันเอาต์พุต โดยมีรายละเอียดดังนี้



รูปที่ ง1 วงจรกรองสัญญาณอันดับสองโหมดแรงดันที่นำเสนอในรูปที่ 3.1

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA มีคุณสมบัติดังนี้

$$i_p = i_n = 0 \quad (ง1.1)$$

$$i_z = g_m(v_p - v_n) \quad (ง1.2)$$

และ

$$v_w = v_z \quad (ง1.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchhoff's current law, KCL) จะได้

$$i_{z1} = i_{c1} \quad (ง1.4)$$

แทนค่าสมการ (ง1.2) ลงใน (ง1.4) และพิจารณาด้วยกฎของโอห์ม (ohm's law) ดังนั้น

$$g_{m1}(v_{p1} - v_{n1}) = sC_1(v_{z1} - v_2) \quad (ง1.5)$$

$$g_{m1}(v_1 - v_{out}) = sC_1(v_{z1} - v_2) \quad (ง1.6)$$

หรือ

$$v_{z1} = \frac{g_{m1}(v_1 - v_{out}) + sC_1(v_2)}{sC_1} \quad (ง1.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 2 โดยอาศัยกฎของ KCL จะได้

$$i_{z2} = i_{c2} \quad (ง1.8)$$

แทนค่าสมการ (ง1.2) ลงใน (ง1.8) และพิจารณาด้วยกฎของโอห์มตั้งขึ้น

$$g_{m2}(v_{p2} - v_{n2}) = sC_2(v_{z2} - v_3) \quad (ง1.9)$$

$$g_{m2}(v_{w1} - v_{out}) = sC_2(v_{z2} - v_3) \quad (ง1.10)$$

แทนค่าสมการ (ง1.3) ลงใน (ง1.10) จะได้

$$g_{m2}(v_{z1} - v_{out}) = sC_2(v_{z2} - v_3) \quad (ง1.11)$$

แทนค่าสมการ (ง1.7) ลงใน (ง1.11) จะได้

$$g_{m2} \left\{ \left[ \frac{g_{m1}(v_1 - v_{out}) + sC_1(v_2)}{sC_1} \right] - v_{out} \right\} = sC_2(v_{z2} - v_3) \quad (ง1.12)$$

จากสมการ (ง1.3) และ (ง1.12) จะสามารถหาฟังก์ชันแรงดันเอาต์พุตได้เท่ากับ

$$v_{out} = \frac{s^2 v_3 + s \left( \frac{g_{m2}}{C_2} \right) v_2 + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right) v_1}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ง1.13)$$

จากสมการ (ง1.13) สามารถวิเคราะห์หาค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพได้เท่ากับ

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (ง1.14)$$

และ

$$Q = \sqrt{\frac{g_{m1} C_2}{g_{m2} C_1}} \quad (ง1.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการ (ง1.14) และ (ง1.15) แสดงให้เห็นว่าวงจรกรองสัญญาณอันดับสองโหมดแรงดันที่นำเสนอในรูปที่ ง1 สามารถปรับค่าพารามิเตอร์ภายในวงจรด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านอัตราขยายค่าความนำของวงจร VDBA ตัวที่ 1 และ/หรือตัวที่ 2

## ง2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

ในหัวข้อนี้กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองโหมดแรงดันที่นำเสนอในทางปฏิบัติโดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติ ซึ่งมีรายละเอียดดังนี้

$$i_p = i_n = 0 \quad (ง2.1)$$

$$i_z = \alpha g_m (v_p - v_n) \quad (ง2.2)$$

และ 
$$v_w = \beta v_z \quad (ง2.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (ง2.4)$$

แทนค่าสมการ (ง2.2) ลงใน (ง2.4) โดยพิจารณาร่วมกับกฎของโอห์มดังนี้

$$\alpha_1 g_{m1} (v_{p1} - v_{n1}) = sC_1 (v_{z1} - v_2) \quad (ง2.5)$$

$$\alpha_1 g_{m1} (v_1 - v_{out}) = sC_1 (v_{z1} - v_2) \quad (ง2.6)$$

หรือ 
$$v_{z1} = \frac{\alpha_1 g_{m1} (v_1 - v_{out}) + sC_1 (v_2)}{sC_1} \quad (ง2.7)$$

วิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 2 โดยอาศัยกฎของ KCL จะได้

$$i_{z2} = i_{c2} \quad (ง2.8)$$

แทนค่าสมการ (ง2.2) ลงใน (ง2.8) และอาศัยกฎของโอห์มดังนี้

$$\alpha_2 g_{m2} (v_{p2} - v_{n2}) = sC_2 (v_{z2} - v_3) \quad (ง2.9)$$

$$\alpha_2 g_{m2} (v_{w1} - v_{out}) = sC_2 (v_{z2} - v_3) \quad (ง2.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ง2.3) ลงใน (ง2.10) จะได้

$$\alpha_2 g_{m2} (\beta_1 v_{z1} - v_{out}) = sC_2 (v_{z2} - v_3) \quad (ง2.11)$$

จากสมการ (ง2.11) จะได้ค่า  $v_{z2}$  เท่ากับ

$$v_{z2} = \frac{(\alpha_2 \beta_1 g_{m2}) v_{z1} - (\alpha_2 g_{m2}) v_{out} + (sC_2) v_3}{sC_2} \quad (ง2.12)$$

วิเคราะห์ขั้ว  $w$  ของ VDBA ตัวที่ 2 ด้วยสมการ (ง2.3) พบว่า

$$v_{out} = v_{w2} = \beta_2 v_{z2} \quad (ง2.13)$$

แทนค่าสมการ (ง2.12) ลงใน (ง2.13) จะได้

$$v_{out} = \beta_2 \left[ \frac{(\alpha_2 \beta_1 g_{m2}) v_{z1} - (\alpha_2 g_{m2}) v_{out} + (sC_2) v_3}{sC_2} \right] \quad (ง2.14)$$

แทนค่าสมการ (ง2.7) ลงในสมการ (ง2.14) ดังนั้น  $v_{out}$  เท่ากับ

$$v_{out} = \beta_2 \left\{ \frac{(\alpha_2 \beta_1 g_{m2}) \left[ \frac{\alpha_1 g_{m1} (v_1 - v_{out}) + sC_1 (v_2)}{sC_1} \right] - (\alpha_2 g_{m2}) v_{out} + (sC_2) v_3}{sC_2} \right\} \quad (ง2.15)$$

$$v_{out} = \frac{(\alpha_2 \beta_1 \beta_2 g_{m2}) [\alpha_1 g_{m1} (v_1 - v_{out}) + sC_1 (v_2)]}{s^2 C_1 C_2} - \left( \frac{\alpha_2 \beta_2 g_{m2}}{sC_2} \right) v_{out} + (\beta_2) v_3 \quad (ง2.16)$$

$$v_{out} \left( 1 + \frac{\alpha_2 \beta_2 g_{m2}}{sC_2} + \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{s^2 C_1 C_2} \right) = (\beta_2) v_3 + \left( \frac{\alpha_2 \beta_1 \beta_2 g_{m2}}{sC_2} \right) v_2 \left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{s^2 C_1 C_2} \right) v_1 \quad (ง2.17)$$

ทำการคูณสมการ (ง2.17) ด้วย  $s^2 C_1 C_2$  ทั้งสมการดังนั้น

$$v_{out} = \frac{(s^2 C_1 C_2 \beta_2) v_3 + (sC_1 \alpha_2 \beta_1 \beta_2 g_{m2}) v_2 + (\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}) v_1}{s^2 C_1 C_2 + sC_1 \alpha_2 \beta_1 \beta_2 g_{m2} + \alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}} \quad (ง2.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการหารสมการ (ง2.18) ด้วย  $s^2 C_1 C_2$  ทั้งเศษและส่วนพบว่าฟังก์ชันแรงดันเอาต์พุตในทางปฏิบัติ ( $v'_{out}$ ) มีค่าเท่ากับ

$$v'_{out} = \frac{s^2 (\beta_2) v_3 + s \left( \frac{\alpha_2 \beta_1 \beta_2 g_{m2}}{C_2} \right) v_2 + \left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) v_1}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ง2.19)$$

จากสมการ (ง2.19) สามารถวิเคราะห์หาค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพกรณีวงจร VDBA มีการทำงานไม่เป็นไปตามคุณสมบัติในทางอุดมคติได้เท่ากับ

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (ง2.20)$$

และ

$$Q = \sqrt{\frac{\alpha_1 \beta_1 g_{m1} C_2}{\alpha_2 \beta_2 g_{m2} C_1}} \quad (ง2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ง3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

ในหัวข้อนี้กล่าวถึงค่าความไว (sensitivity,  $S$ ) ของค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพว่ามีการเปลี่ยนแปลงไปเพียงใด หากองค์ประกอบภายในวงจรมีการเปลี่ยนแปลง ซึ่งคุณสมบัติของค่าความไวสามารถเขียนอธิบายได้ดังนี้

$$\frac{\% \text{ change in } y}{\% \text{ change in } x} = \frac{\left(\frac{\Delta y}{y}\right) \times 100\%}{\left(\frac{\Delta x}{x}\right) \times 100\%} \quad (ง3.1)$$

โดยที่  $x$  คือองค์ประกอบในวงจรที่เปลี่ยนแปลง และ  $y$  คือคุณสมบัติของวงจรที่พิจารณาค่าความไวต่อการเปลี่ยนแปลงของค่า  $x$  หากอัตราส่วนของการเปลี่ยนแปลงค่า  $y$  ต่อค่า  $x$  มีค่าต่ำ หรือมีค่าน้อยกว่าหนึ่งจะหมายถึงวงจรมีเสถียรภาพที่ดี เมื่อกำหนดให้  $S_x^y$  แทนค่าความไวของคุณสมบัติ  $y$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบ  $x$  ดังนั้นสามารถเขียนอธิบายสมการ (ง3.1) ได้ใหม่เท่ากับ

$$S_x^y = \frac{\left(\frac{\Delta y}{y}\right)}{\left(\frac{\Delta x}{x}\right)} = \frac{\frac{\partial y}{\partial x} / y}{\frac{\partial x}{\partial x} / x} = \frac{\partial(\ln y)}{\partial(\ln x)} = \frac{x}{y} \frac{\partial y}{\partial x} \quad (ง3.2)$$

เมื่อวิเคราะห์หาค่าความถี่เชิงมุมธรรมชาติของวงจรในรูปที่ ง1 โดยอาศัยสมการ (ง3.2) พบว่า

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\omega_o} \cdot \frac{\partial \omega_o}{\partial \alpha_1} \quad (ง3.3)$$

แทนค่าสมการ (ง2.20) ลงใน (ง3.3) จะได้

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left(\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}\right)^{\frac{1}{2}}} \cdot \frac{\partial \left(\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}\right)^{\frac{1}{2}}}{\partial \alpha_1} \quad (ง3.4)$$

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left(\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}\right)^{\frac{1}{2}}} \cdot \left(\frac{\alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}\right)^{\frac{1}{2}} \cdot \frac{\partial(\alpha_1)^{\frac{1}{2}}}{\partial \alpha_1} \quad (ง3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_{\alpha_1}^{\omega_o} = \left[ \frac{\alpha_1}{\left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}}} \right] \cdot \left( \frac{\alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}} \cdot \left( \frac{1}{2} \right) (\alpha_1)^{-\frac{1}{2}} \quad (ง3.6)$$

ดังนั้น  $S_{\alpha_1}^{\omega_o} = \frac{1}{2}$  (ง3.7)

และเมื่อวิเคราะห์หาค่าความไวของค่า  $\omega_o$  และ  $Q$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจร โดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นจะได้

$$S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{\beta_2}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2} \quad (ง3.8)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad (ง3.9)$$

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = -S_{\beta_2}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = \frac{1}{2} \quad (ง3.10)$$

และ  $S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2}$  (ง3.11)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ

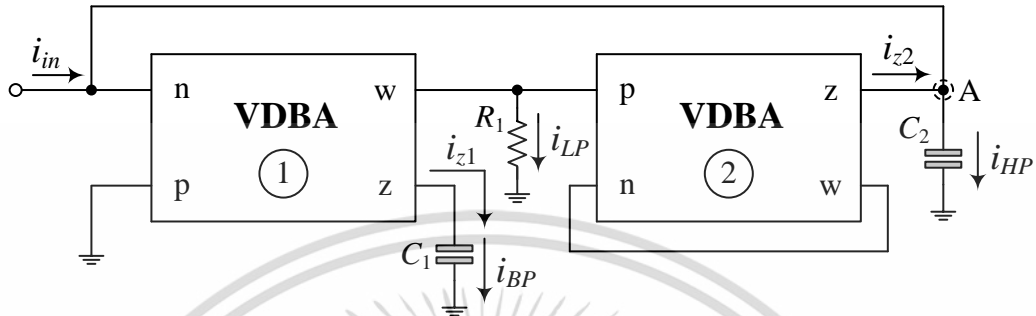
การวิเคราะห์คุณสมบัติของวงจรรองสัญญาณอันดับสอง  
แบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสในรูปที่ 4.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### จ1 การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสในรูปที่ 4.1

รูปที่ จ1 แสดงวงจรกรองสัญญาณอันดับสองแบบหนึ่งอินพุตสามเอาต์พุตโหมดกระแสที่นำเสนอในรูปที่ 4.1 สำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส โดยมีรายละเอียดดังนี้



รูปที่ จ1 วงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอในรูปที่ 4.1

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA ในทางอุดมคติมีคุณสมบัติดังนี้

$$i_p = i_n = 0 \quad (จ1.1)$$

$$i_z = g_m(v_p - v_n) \quad (จ1.2)$$

และ

$$v_w = v_z \quad (จ1.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchhoff's current law, KCL) จะได้

$$i_{z1} = i_{c1} \quad (จ1.4)$$

แทนค่าสมการ (จ1.2) ลงใน (จ1.4) และพิจารณาด้วยกฎของโอห์ม (ohm's law) ดังนั้น

$$g_{m1}(v_{p1} - v_{n1}) = sC_1(v_{z1}) \quad (จ1.5)$$

เมื่อ  $v_{n1} = v_{z2}$  และ  $v_{p1} = 0$  พบว่า

$$g_{m1}(-v_{z2}) = sC_1(v_{z1}) \quad (จ1.6)$$

จัดรูปสมการ (จ1.6) จะได้ค่าของ  $v_{z1}$  และ  $v_{z2}$  เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{z1} = \left( \frac{-g_{m1}}{sC_1} \right) v_{z2} \quad (จ1.7)$$

และ

$$v_{z2} = \left( \frac{-sC_1}{g_{m1}} \right) v_{z1} \quad (จ1.8)$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{in} + i_{z2} = i_{c2} \quad (จ1.9)$$

แทนค่าสมการ (จ1.2) ลงใน (จ1.9) และใช้กฎของโอห์มพบว่า

$$i_{in} + g_{m2}(v_{p2} - v_{n2}) = sC_2(v_{z2}) \quad (จ1.10)$$

เมื่อ  $v_{p2} = v_{w1} = v_{z1}$  และ  $v_{n2} = v_{w2} = v_{z2}$  ดังนั้น

$$i_{in} + g_{m2}(v_{z1} - v_{z2}) = sC_2(v_{z2}) \quad (จ1.11)$$

แทนค่าสมการ (จ1.7) ลงใน (จ1.11) จะได้

$$i_{in} + g_{m2} \left[ \left( \frac{-g_{m1}}{sC_1} \right) v_{z2} - v_{z2} \right] = sC_2(v_{z2}) \quad (จ1.12)$$

หรือ

$$i_{in} = v_{z2} \left( sC_2 + \frac{g_{m1}g_{m2}}{sC_1} + g_{m2} \right) \quad (จ1.13)$$

ในขณะที่แทนค่าสมการ (จ1.8) ลงใน (จ1.11) จะได้

$$i_{in} + g_{m2} \left[ v_{z1} + \left( \frac{sC_1}{g_{m1}} \right) v_{z1} \right] = \left( \frac{-s^2C_1C_2}{g_{m1}} \right) v_{z1} \quad (จ1.14)$$

หรือ

$$i_{in} = -v_{z1} \left( \frac{s^2C_1C_2}{g_{m1}} + g_{m2} + \frac{sC_1g_{m2}}{g_{m1}} \right) \quad (จ1.15)$$

วิเคราะห์กระแส  $i_{LP}$  ที่ขั้ว w ของ VDBA ตัวที่ 1 พบว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{LP} = i_{R1} = \frac{v_{z1}}{R_1} \quad (จ1.16)$$

แทนค่าสมการ (จ1.3) ลงใน (จ1.16) จะได้

$$i_{LP} = \frac{v_{z1}}{R_1} \quad (จ1.17)$$

หรือ 
$$v_{z1} = i_{LP} (R_1) \quad (จ1.18)$$

แทนค่าสมการ (จ1.18) ลงใน (จ1.15) ดังนั้น

$$i_{in} = -i_{LP} (R_1) \left( \frac{s^2 C_1 C_2}{g_{m1}} + g_{m2} + \frac{s C_1 g_{m2}}{g_{m1}} \right) \quad (จ1.19)$$

หรือ 
$$\frac{i_{LP}}{i_{in}} = \frac{-\left( \frac{g_{m1}}{R_1 C_1 C_2} \right)}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ1.20)$$

วิเคราะห์กระแส  $i_{BP}$  ที่ขั้ว z ของ VDBA ตัวที่ 1 จะได้

$$i_{BP} = i_{z1} = v_{z1} (s C_1) \quad (จ1.21)$$

หรือ 
$$v_{z1} = \frac{i_{BP}}{s C_1} \quad (จ1.22)$$

แทนค่าสมการ (จ1.22) ลงใน (จ1.15) จะได้

$$i_{in} = -\left( \frac{i_{BP}}{s C_1} \right) \left( \frac{s^2 C_1 C_2}{g_{m1}} + g_{m2} + \frac{s C_1 g_{m2}}{g_{m1}} \right) \quad (จ1.23)$$

หรือ 
$$\frac{i_{BP}}{i_{in}} = \frac{\left( -\frac{g_{m1}}{C_2} \right) s}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ1.24)$$

เอกสารนี้วิเคราะห์กระแส  $i_{HP}$  ที่ขั้ว z ของ VDBA ตัวที่ 2 พบว่า... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{HP} = i_{C2} = v_{z2} (sC_2) \quad (จ1.25)$$

หรือ

$$v_{z2} = \frac{i_{HP}}{sC_2} \quad (จ1.26)$$

แทนค่าสมการ (จ1.26) ลงใน (จ1.13) จะได้

$$i_{in} = \left( \frac{i_{HP}}{sC_2} \right) \left( sC_2 + \frac{g_{m1}g_{m2}}{sC_1} + g_{m2} \right) \quad (จ1.27)$$

หรือ

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (จ1.28)$$

จากสมการ (จ1.20) (จ1.24) และ (จ1.28) สามารถสรุปฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ และกรองผ่านความถี่สูงได้ดังนี้

$$\frac{i_{LP}}{i_{in}} = \frac{\left( \frac{1}{g_{m2}R_1} \right) \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (จ1.29)$$

$$\frac{i_{BP}}{i_{in}} = \frac{\left( -\frac{g_{m1}}{g_{m2}} \right) \left( \frac{g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (จ1.30)$$

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{g_{m2}}{C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (จ1.31)$$

จากสมการ (จ1.29) และ (จ1.31) หากกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i_{BS} = i_{HP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{i_{BS}}{i_{in}} = \frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 - \left(-\frac{1}{g_{m2}R_1}\right) \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s \left(\frac{g_{m2}}{C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (จ1.32)$$

หรือ

$$\frac{i_{BS}}{i_{in}} = \frac{s^2 + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s \left(\frac{g_{m2}}{C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (จ1.33)$$

จากสมการ (จ1.29) ถึง (จ1.31) เมื่อกำหนดให้  $R_1 = 1/g_{m1} = 1/g_{m2}$  และ  $i_{AP} = i_{HP} + i_{BP} - i_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_{AP}}{i_{in}} = \frac{i_{HP} + i_{BP} - i_{LP}}{i_{in}} = \frac{s^2 + \left(-\frac{g_{m1}}{g_{m2}}\right) \left(\frac{g_{m2}}{C_2}\right) s - \left(-\frac{1}{g_{m2}R_1}\right) \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s \left(\frac{g_{m2}}{C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (จ1.34)$$

หรือ

$$\frac{i_{AP}}{i_{in}} = \frac{s^2 - s \left(\frac{g_{m2}}{C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s \left(\frac{g_{m2}}{C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (จ1.35)$$

จากสมการข้างต้น สามารถวิเคราะห์หาค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพได้เท่ากับ

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (จ1.36)$$

และ

$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (จ1.37)$$

สมการ (จ1.36) และ (จ1.37) แสดงให้เห็นว่าค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพที่สังเคราะห์ขึ้นจากวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำของวงจร VDBA ตัวที่หนึ่งและ/หรือตัวที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## จ2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

ในหัวข้อนี้กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองโหมดกระแสที่นำเสนอในทางปฏิบัติโดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติ ซึ่งมีรายละเอียดดังนี้

$$i_p = i_n = 0 \quad (จ2.1)$$

$$i_z = \alpha g_m (v_p - v_n) \quad (จ2.2)$$

และ 
$$v_w = \beta v_z \quad (จ2.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (จ2.4)$$

แทนค่าสมการ (จ2.2) ลงใน (จ2.4) และพร้อมทั้งวิเคราะห์ด้วยกฎของโอห์มพบว่า

$$\alpha_1 g_{m1} (v_{p1} - v_{n1}) = sC_1 (v_{z1}) \quad (จ2.5)$$

เมื่อ  $v_{n1} = v_{z2}$  และ  $v_{p1} = 0$  จะได้สมการ (จ2.5) ใหม่เท่ากับ

$$(-\alpha_1 g_{m1}) v_{z2} = (sC_1) v_{z1} \quad (จ2.6)$$

จัดรูปสมการ (จ2.6) จะได้ค่าของ  $v_{z1}$  และ  $v_{z2}$  ดังนี้

$$v_{z1} = \left( \frac{-\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (จ2.7)$$

และ 
$$v_{z2} = \left( \frac{-sC_1}{\alpha_1 g_{m1}} \right) v_{z1} \quad (จ2.8)$$

วิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_m + i_{z2} = i_{c2} \quad (จ2.9)$$

แทนค่าสมการ (จ2.2) ลงใน (จ2.9) และใช้กฎของโอห์มพบว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} + \alpha_2 g_{m2} (v_{p2} - v_{n2}) = sC_2 (v_{z2}) \quad (จ2.10)$$

เมื่อแทนค่า  $v_{p2} = v_{w1}$  และ  $v_{n2} = v_{w2}$  รวมทั้งอาศัยสมการ (จ2.3) จะได้

$$i_{in} + \alpha_2 g_{m2} (\beta_1 v_{z1} - \beta_2 v_{z2}) = sC_2 (v_{z2}) \quad (จ2.11)$$

แทนค่าสมการ (จ2.7) ลงใน (จ2.11) ดังนี้

$$i_{in} + \alpha_2 g_{m2} \left[ \left( \frac{-\alpha_1 \beta_1 g_{m1}}{sC_1} \right) v_{z2} - \beta_2 v_{z2} \right] = sC_2 (v_{z2}) \quad (จ2.12)$$

หรือ

$$i_{in} = v_{z2} \left( sC_2 + \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{sC_1} + \alpha_2 \beta_2 g_{m2} \right) \quad (จ2.13)$$

ในขณะที่แทนค่าสมการ (จ2.8) ลงใน (จ2.11) จะได้

$$i_{in} + \alpha_2 g_{m2} \left[ \beta_1 v_{z1} + \left( \frac{s\beta_2 C_1}{\alpha_1 g_{m1}} \right) v_{z1} \right] = \left( \frac{-s^2 C_1 C_2}{\alpha_1 g_{m1}} \right) v_{z1} \quad (จ2.14)$$

หรือ

$$i_{in} = -v_{z1} \left( \frac{s^2 C_1 C_2}{\alpha_1 g_{m1}} + \alpha_2 \beta_1 g_{m2} + \frac{sC_1 \alpha_2 \beta_2 g_{m2}}{\alpha_1 g_{m1}} \right) \quad (จ2.15)$$

วิเคราะห์กระแส  $i_{LP}$  ที่เข้า  $w$  ของ VDBA ตัวที่ 1 พบว่า

$$i_{LP} = i_{R1} = \frac{v_{w1}}{R_1} \quad (จ2.16)$$

แทนค่าสมการ (จ2.3) ลงใน (จ2.16) จะได้

$$i_{LP} = \frac{\beta_1 v_{z1}}{R_1} \quad (จ2.17)$$

หรือ

$$v_{z1} = i_{LP} \left( \frac{R_1}{\beta_1} \right) \quad (จ2.18)$$

แทนค่าสมการ (จ2.18) ลงใน (จ2.15) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} = -i_{LP} \left( \frac{s^2 R_1 C_1 C_2}{\alpha_1 \beta_1 g_{m1}} + \alpha_2 R_1 g_{m2} + \frac{s \alpha_2 \beta_2 R_1 C_1 g_{m2}}{\alpha_1 \beta_1 g_{m1}} \right) \quad (จ2.19)$$

หรือ

$$\frac{i_{LP}}{i_{in}} = \frac{-\left( \frac{\alpha_1 \beta_1 g_{m1}}{R_1 C_1 C_2} \right)}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.20)$$

วิเคราะห์กระแส  $i_{BP}$  ที่ขั้ว z ของ VDBA ตัวที่ 1 จะได้

$$i_{BP} = i_{z1} = v_{z1} (sC_1) \quad (จ2.21)$$

หรือ

$$v_{z1} = \frac{i_{BP}}{sC_1} \quad (จ2.22)$$

แทนค่าสมการ (จ2.22) ลงใน (จ2.15) ดังนั้น

$$i_{in} = -i_{BP} \left( \frac{s^2 C_1 C_2}{s C_1 \alpha_1 g_{m1}} + \frac{\alpha_2 \beta_1 g_{m2}}{s C_1} + \frac{s C_1 \alpha_2 \beta_2 g_{m2}}{s C_1 \alpha_1 g_{m1}} \right) \quad (จ2.23)$$

หรือ

$$\frac{i_{BP}}{i_{in}} = \frac{\left( -\frac{\alpha_1 g_{m1}}{C_2} \right) s}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.24)$$

วิเคราะห์กระแส  $i_{HP}$  ที่ขั้ว z ของ VDBA ตัวที่ 2 พบว่า

$$i_{HP} = i_{C2} = v_{z2} (sC_2) \quad (จ2.25)$$

หรือ

$$v_{z2} = \frac{i_{HP}}{sC_2} \quad (จ2.26)$$

แทนค่าสมการ (จ2.26) ลงใน (จ2.13) จะได้

$$i_{in} = i_{HP} \left( \frac{sC_2}{sC_2} + \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{s^2 C_1 C_2} + \frac{\alpha_2 \beta_2 g_{m2}}{sC_2} \right) \quad (จ2.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ 
$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.28)$$

จากสมการ (จ2.20) (จ2.24) และ (จ2.28) สามารถสรุปฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ และกรองผ่านความถี่สูงกรณีมีการทำงานไม่เป็นไปตามอุดมคติได้ดังนี้

$$\frac{i'_{LP}}{i_{in}} = \frac{\left( -\frac{1}{\alpha_2 R_1 g_{m2}} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.29)$$

$$\frac{i'_{BP}}{i_{in}} = \frac{\left( -\frac{\alpha_1 g_{m1}}{\alpha_2 \beta_2 g_{m2}} \right) \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.30)$$

$$\frac{i'_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.31)$$

จากสมการ (จ2.29) และ (จ2.31) เมื่อกำหนดให้  $R_1 = 1/g_{m2}$  และ  $i'_{BS} = i'_{HP} - i'_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันหยุดแถบความถี่กรณีมีการทำงานไม่เป็นไปตามอุดมคติเท่ากับ

$$\frac{i'_{BS}}{i_{in}} = \frac{i'_{HP} - i'_{LP}}{i_{in}} = \frac{s^2 - \left( -\frac{1}{\alpha_2 R_1 g_{m2}} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.32)$$

หรือ 
$$\frac{i'_{BS}}{i_{in}} = \frac{s^2 + \left( \frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (จ2.33)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (จ2.29) ถึง (จ2.31) เมื่อกำหนดให้  $R_1 = 1/g_{m1} = 1/g_{m2}$  และ  $i'_{AP} = i'_{HP} + i'_{BP} - i'_{LP}$  จะได้ฟังก์ชันถ่ายโอนกระแสของฟังก์ชันกรองผ่านทุกความถี่กรณีมีการทำงานไม่เป็นไปตามอุดมคติเท่ากับ

$$\frac{i'_{AP}}{i_{in}} = \frac{i'_{HP} + i'_{BP} - i'_{LP}}{i_{in}} = \frac{s^2 + \left(-\frac{\alpha_1 g_{m1}}{\alpha_2 \beta_2 g_{m2}}\right) \left(\frac{\alpha_2 \beta_2 g_{m2}}{C_2}\right) s - \left(-\frac{1}{\alpha_2 R_1 g_{m2}}\right) \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)}{s^2 + s \left(\frac{\alpha_2 \beta_2 g_{m2}}{C_2}\right) + \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)}$$

(จ2.34)

หรือ

$$\frac{i'_{AP}}{i_{in}} = \frac{s^2 - s \left(\frac{\alpha_1 g_{m1}}{C_2}\right) + \left(\frac{\alpha_1 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)}{s^2 + s \left(\frac{\alpha_2 \beta_2 g_{m2}}{C_2}\right) + \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)}$$

(จ2.35)

ซึ่งค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพกรณีวงจร VDBA มีการทำงานไม่เป็นอุดมคติมีค่าเท่ากับ

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}}$$

(จ2.36)

และ

$$Q = \frac{1}{\beta_2} \sqrt{\frac{\alpha_1 \beta_1 g_{m1} C_2}{\alpha_2 g_{m2} C_1}}$$

(จ2.37)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### จ3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

หัวข้อนี้นำเสนอการตรวจสอบค่าความไวของค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพ ของวงจรกรองสัญญาณโหมดกระแสในรูปที่ จ1 โดยมีรายละเอียดดังต่อไปนี้

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\omega_o} \cdot \frac{\partial \omega_o}{\partial \alpha_1} \quad (จ3.1)$$

แทนค่าสมการ (จ2.36) ลงใน (จ3.1) จะได้

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \frac{\partial \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}}}{\partial \alpha_1} \quad (จ3.2)$$

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \left( \frac{\alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}} \cdot \frac{\partial (\alpha_1)^{\frac{1}{2}}}{\partial \alpha_1} \quad (จ3.3)$$

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \left( \frac{\alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}} \cdot \left( \frac{1}{2} \right) (\alpha_1)^{-\frac{1}{2}} \quad (จ3.4)$$

ดังนั้น 
$$S_{\alpha_1}^{\omega_o} = \frac{1}{2} \quad (จ3.5)$$

และเมื่อวิเคราะห์หาค่าความไวของค่า  $\omega_o$  และ  $Q$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจร โดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นจะได้

$$S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2} \quad , \quad S_{\beta_2}^{\omega_o} = 0 \quad (จ3.6)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad (จ3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = \frac{1}{2}, \quad S_{\beta_2}^Q = -1 \quad (จ3.8)$$

และ

$$S_{c_1}^Q = -S_{c_2}^Q = -\frac{1}{2} \quad (จ3.9)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

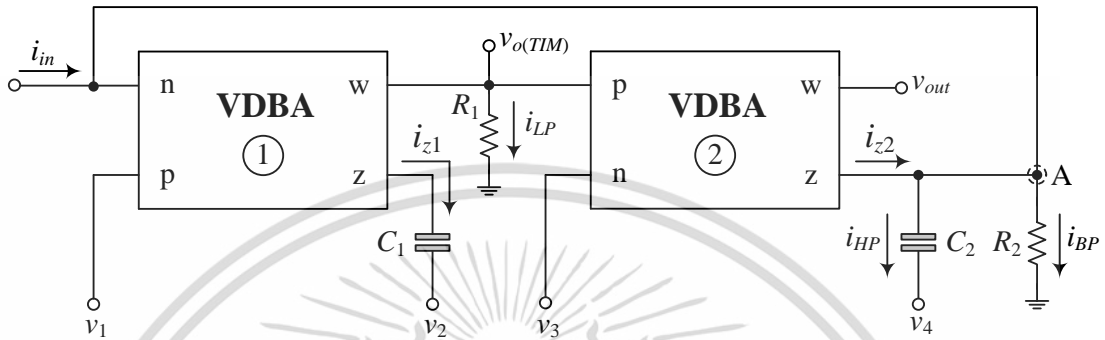
ภาคผนวก ฉ  
การวิเคราะห์คุณสมบัติของวงจรรองสัญญาณอันดับสอง  
แบบหลายอินพุตหลายเอาต์พุตโหมดผสมในรูปที่ 5.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ฉ1 การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสมในรูปที่ 5.1**

รูปที่ ฉ1 แสดงวงจรกรองสัญญาณอันดับสองแบบหลายอินพุตหลายเอาต์พุตโหมดผสมที่นำเสนอในรูปที่ 5.1 สำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนทั้งสี่โหมดปฏิบัติการ โดยมีรายละเอียดดังนี้



รูปที่ ฉ1 วงจรกรองสัญญาณอันดับสองโหมดผสมที่นำเสนอในรูปที่ 5.1

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA ในทางอุดมคติมีคุณสมบัติดังนี้

$$i_p = i_n = 0 \tag{ฉ1.1}$$

$$i_z = g_m(v_p - v_n) \tag{ฉ1.2}$$

และ

$$v_w = v_z \tag{ฉ1.3}$$

1) โหมดแรงดัน: กำหนดให้  $i_{in} = 0$

(ก) ฟังก์ชันกรองผ่านความถี่ต่ำ:  $v_{in} = v_1$  และ  $v_2 = v_3 = v_4 = 0$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchhoff's current law, KCL) จะได้

$$i_{z1} = i_{c1} \tag{ฉ1.4}$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.4) และพิจารณาด้วยกฎของโอห์ม (ohm's law) จะได้

$$g_{m1}(v_{p1} - v_{n1}) = sC_1(v_{z1}) \tag{ฉ1.5}$$

แทนค่า  $v_1 = v_{p1}$  และ  $v_2 = v_{n1}$  และจัดรูปสมการ (ฉ1.5) ดังนี้

$$v_{z1} = \left( \frac{g_{m1}}{sC_1} \right) (v_1 - v_{z2}) \quad (ฉ1.6)$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (ฉ1.7)$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.7) พร้อมทั้งอาศัยกฎของโอห์มตั้งนั้น

$$g_{m2} (v_{p2} - v_{n2}) = v_{z2} \left( \frac{sR_2C_2 + 1}{R_2} \right) \quad (ฉ1.8)$$

แทนค่า  $v_{w1} = v_{p2}$  และ  $v_{n2} = 0$  จะได้

$$g_{m2} (v_{w1}) = v_{z2} \left( \frac{sR_2C_2 + 1}{R_2} \right) \quad (ฉ1.9)$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.9) และจัดรูปสมการตั้งนั้น

$$v_{z1} = v_{z2} \left( \frac{sR_2C_2 + 1}{g_{m2}R_2} \right) \quad (ฉ1.10)$$

เมื่อสมการ (ฉ1.6) เท่ากับ (ฉ1.10) จะได้

$$\left( \frac{g_{m1}}{sC_1} \right) (v_1 - v_{z2}) = v_{z2} \left( \frac{sR_2C_2 + 1}{g_{m2}R_2} \right) \quad (ฉ1.11)$$

$$\left( \frac{g_{m1}}{sC_1} \right) v_1 = v_{z2} \left[ \left( \frac{sR_2C_2 + 1}{g_{m2}R_2} \right) + \left( \frac{g_{m1}}{sC_1} \right) \right] \quad (ฉ1.12)$$

$$\left( \frac{g_{m1}}{sC_1} \right) v_1 = v_{z2} \left( \frac{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2}{sC_1g_{m2}R_2} \right) \quad (ฉ1.13)$$

$$v_{z2} = \left( \frac{g_{m1}g_{m2}R_2}{s^2C_1R_2C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_1 \quad (ฉ1.14)$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.14) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{out} = v_{w2} = v_{z2} = \left( \frac{g_{m1}g_{m2}R_2}{s^2C_1R_2C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_1 \quad (ฉ1.15)$$

จัดรูปสมการ (ฉ1.15) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{v_{out}}{v_1} = \frac{\left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.16)$$

(ข) ฟังก์ชันกรองผ่านแถบความถี่:  $v_{in} = v_2$  และ  $v_1 = v_3 = v_4 = 0$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (ฉ1.17)$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.17) และพิจารณาด้วยกฎของโอห์มดังนั้น

$$g_{m1}(v_{p1} - v_{n1}) = sC_1(v_{z1} - v_2) \quad (ฉ1.18)$$

แทนค่า  $v_{z2} = v_{n1}$  และ  $v_{p1} = 0$  จะได้

$$g_{m1}(-v_{z2}) = sC_1(v_{z1} - v_2) \quad (ฉ1.19)$$

หรือ

$$v_{z1} = v_2 - \left( \frac{g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ1.20)$$

เมื่อสมการ (ฉ1.10) เท่ากับ (ฉ1.20) ดังนั้น

$$v_{z2} \left( \frac{sR_2C_2 + 1}{g_{m2}R_2} \right) = v_2 - \left( \frac{g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ1.21)$$

$$v_{z2} \left( \frac{sR_2C_2 + 1}{g_{m2}R_2} + \frac{g_{m1}}{sC_1} \right) = v_2 \quad (ฉ1.22)$$

$$v_{z2} \left( \frac{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2}{sR_2C_1g_{m2}} \right) = v_2 \quad (ฉ1.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.23) จะได้

$$v_{out} = v_{w2} = v_{z2} \left( \frac{s^2 R_2 C_1 C_2 + s C_1 + g_{m1} g_{m2} R_2}{s R_2 C_1 g_{m2}} \right) = v_2 \quad (\text{ฉ1.24})$$

จัดรูปสมการ (ฉ1.24) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{v_{out}}{v_2} = \frac{(R_2 g_{m2}) \left( \frac{1}{R_2 C_2} \right) s}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (\text{ฉ1.25})$$

(ค) ฟังก์ชันกรองผ่านความถี่สูง:  $v_{in} = v_4$  และ  $v_1 = v_2 = v_3 = 0$   
เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (\text{ฉ1.26})$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.26) และพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$g_{m1} (v_{p1} - v_{n1}) = s C_1 (v_{z1}) \quad (\text{ฉ1.27})$$

แทนค่า  $v_{z2} = v_{n1}$  และ  $v_{p1} = 0$  จะได้

$$g_{m1} (-v_{z2}) = s C_1 (v_{z1}) \quad (\text{ฉ1.28})$$

ดังนั้น

$$v_{z1} = \left( -\frac{g_{m1}}{s C_1} \right) v_{z2} \quad (\text{ฉ1.29})$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (\text{ฉ1.30})$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.30) พร้อมทั้งพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$g_{m2} (v_{p2} - v_{n2}) = s C_2 (v_{z2} - v_4) + \frac{v_{z2}}{R_2} \quad (\text{ฉ1.31})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า  $v_{p2} = v_{w1} = v_{z1}$  และ  $v_{n2} = 0$  จะได้

$$g_{m2}(v_{z1}) = sC_2(v_{z2} - v_4) + \frac{v_{z2}}{R_2} \quad (ฉ1.32)$$

หรือ

$$v_{z1} = \left( \frac{sC_2}{g_{m2}} \right) (v_{z2} - v_4) + \left( \frac{1}{g_{m2}R_2} \right) v_{z2} \quad (ฉ1.33)$$

เมื่อสมการ (ฉ1.29) เท่ากับ (ฉ1.33) ดังนั้น

$$\left( -\frac{g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{sC_2}{g_{m2}} \right) (v_{z2} - v_4) + \left( \frac{1}{g_{m2}R_2} \right) v_{z2} \quad (ฉ1.34)$$

$$\left( -\frac{g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{sC_2}{g_{m2}} \right) v_{z2} - \left( \frac{sC_2}{g_{m2}} \right) v_4 + \left( \frac{1}{g_{m2}R_2} \right) v_{z2} \quad (ฉ1.35)$$

$$\left( \frac{sC_2}{g_{m2}} \right) v_4 = \left( \frac{sC_2}{g_{m2}} + \frac{1}{g_{m2}R_2} + \frac{g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ1.36)$$

$$(sC_2)v_4 = \left( \frac{s^2R_2C_1C_2}{sR_2C_1} + \frac{sC_1}{sR_2C_1} + \frac{R_2g_{m1}g_{m2}}{sR_2C_1} \right) v_{z2} \quad (ฉ1.37)$$

$$v_{z2} = \left( \frac{s^2R_2C_1C_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_4 \quad (ฉ1.38)$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.38) จะได้

$$v_{out} = v_{w2} = v_{z2} = \left( \frac{s^2R_2C_1C_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_4 \quad (ฉ1.39)$$

จัดรูปสมการ (ฉ1.39) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

$$\frac{v_{out}}{v_4} = \frac{s^2}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ง) ฟังก์ชันหยุดแถบความถี่:  $v_{in} = v_1 = v_4$  และ  $v_2 = v_3 = 0$   
นำสมการ (ฉ1.16) บวกกับ (ฉ1.40) จะได้

$$\frac{v_{out}}{v_{in}} = \frac{s^2}{s^2 + s\left(\frac{1}{R_2 C_2}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)} + \frac{\left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)}{s^2 + s\left(\frac{1}{R_2 C_2}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ1.41})$$

จัดรูปสมการ (ฉ1.41) จะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{v_{out}}{v_{in}} = \frac{s^2 + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)}{s^2 + s\left(\frac{1}{R_2 C_2}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ1.42})$$

(จ) ฟังก์ชันกรองผ่านทุกความถี่:  $v_{in} = v_1 = v_3 = v_4$  และ  $v_2 = 0$   
เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (\text{ฉ1.43})$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.43) พร้อมทั้งพิจารณาด้วยกฎของโอห์มดังนี้

$$g_{m2}(v_{p2} - v_{n2}) = \left(\frac{sR_2 C_2 + 1}{R_2}\right)v_{z2} \quad (\text{ฉ1.44})$$

แทนค่า  $v_{p2} = v_{w1} = v_{z1}$  และ  $v_3 = v_{n2}$  จะได้

$$g_{m2}(v_{z1} - v_3) = \left(\frac{sR_2 C_2 + 1}{R_2}\right)v_{z2} \quad (\text{ฉ1.45})$$

หรือ 
$$v_{z1} = v_3 + \left(\frac{sR_2 C_2 + 1}{g_{m2} R_2}\right)v_{z2} \quad (\text{ฉ1.46})$$

เมื่อสมการ (ฉ1.29) เท่ากับ (ฉ1.46) ดังนี้

$$\left(-\frac{g_{m1}}{sC_1}\right)v_{z2} = v_3 + \left(\frac{sR_2 C_2 + 1}{g_{m2} R_2}\right)v_{z2} \quad (\text{ฉ1.47})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_3 = \left( -\frac{g_{m1}}{sC_1} - \frac{sR_2C_2}{g_{m2}R_2} - \frac{1}{g_{m2}R_2} \right) v_{z2} \quad (ฉ1.48)$$

$$v_{z2} = \left( \frac{-sR_2C_1g_{m2}}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_3 \quad (ฉ1.49)$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.49) จะได้

$$v_{out} = v_{w2} = v_{z2} = \left( \frac{-sR_2C_1g_{m2}}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) v_3 \quad (ฉ1.50)$$

หรือ

$$\frac{v_{out}}{v_3} = \frac{\left( -\frac{g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.51)$$

นำสมการ (ฉ1.16) บวกกับ (ฉ1.40) และบวกกับ (ฉ1.51) จะได้

$$\frac{v_{out}}{v_{in}} = \frac{s^2 + s \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right) + \left( -\frac{g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} + \frac{s^2 + s \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} + \frac{\left( -\frac{g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.52)$$

หรือ

$$\frac{v_{out}}{v_{in}} = \frac{s^2 - \left( \frac{g_{m2}}{C_2} \right) s + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.53)$$

กำหนดให้  $g_{m2} = 1/R_2$  จะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{v_{out}}{v_{in}} = \frac{s^2 - s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ1.54)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2) โหมดกระแส: กำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$   
 เมื่อวิเคราะห์ที่ขั้ว  $z$  ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (ฉ1.55)$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.55) และพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$g_{m1}(v_{p1} - v_{n1}) = sC_1(v_{z1}) \quad (ฉ1.56)$$

แทนค่า  $v_{p1} = 0$  และ  $v_{n1} = v_{z2}$  จะได้

$$g_{m1}(-v_{z2}) = sC_1(v_{z1}) \quad (ฉ1.57)$$

จัดรูปสมการ (ฉ1.57) จะได้ค่าของ  $v_{z1}$  และ  $v_{z2}$  เท่ากับ

$$v_{z1} = \left( -\frac{g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ1.58)$$

และ

$$v_{z2} = \left( -\frac{sC_1}{g_{m1}} \right) v_{z1} \quad (ฉ1.59)$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{in} + i_{z2} = i_{C2} + i_{R2} \quad (ฉ1.60)$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.60) พร้อมทั้งพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$i_{in} + g_{m2}(v_{p2} - v_{n2}) = \left( \frac{sR_2C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ1.61)$$

แทนค่า  $v_{p2} = v_{w1} = v_{z1}$  และ  $v_{n2} = 0$  จะได้

$$i_{in} + g_{m2}(v_{z1}) = \left( \frac{sR_2C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ1.62)$$

แทนค่าสมการ (ฉ1.58) ลงใน (ฉ1.62) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} + g_{m2} \left[ \left( -\frac{g_{m1}}{sC_1} \right) v_{z2} \right] = \left( \frac{sR_2C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ1.63)$$

แทนค่าสมการ (ฉ1.59) ลงใน (ฉ1.62) จะได้

$$i_{in} + g_{m2} (v_{z1}) = \left( \frac{sR_2C_2 + 1}{R_2} \right) \left( -\frac{sC_1}{g_{m1}} \right) v_{z1} \quad (ฉ1.64)$$

วิเคราะห์ห้ขั้ว w ของวงจร VDBA ตัวที่ 1 ด้วยกฎของโอห์ม และสมการ (ฉ1.3) พบว่า

$$i_{LP} = \frac{v_{w1}}{R_1} = \frac{v_{z1}}{R_1} \quad (ฉ1.65)$$

หรือ 
$$v_{z1} = (R_1) i_{LP} \quad (ฉ1.66)$$

วิเคราะห์ที่ตำแหน่ง  $R_2$  จะได้

$$i_{BP} = \frac{v_{z2}}{R_2} \quad (ฉ1.67)$$

หรือ 
$$v_{z2} = (R_2) i_{BP} \quad (ฉ1.68)$$

วิเคราะห์ที่ตำแหน่ง  $C_2$  จะได้

$$i_{HP} = v_{z2} (sC_2) \quad (ฉ1.69)$$

หรือ 
$$v_{z2} = \left( \frac{1}{sC_2} \right) i_{HP} \quad (ฉ1.70)$$

แทนค่าสมการ (ฉ1.66) ลงใน (ฉ1.64) ดังนั้น

$$i_{in} + g_{m2} [(R_1) i_{LP}] = \left( \frac{sR_2C_2 + 1}{R_2} \right) \left( -\frac{sC_1}{g_{m1}} \right) (R_1) i_{LP} \quad (ฉ1.71)$$

$$i_{in} = \left[ \left( \frac{-s^2 R_1 R_2 C_1 C_2 - s R_1 C_1}{g_{m1} R_2} \right) - (g_{m2} R_1) \right] i_{LP} \quad (ฉ1.72)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} = \left( \frac{-s^2 R_1 R_2 C_1 C_2 - s R_1 C_1 - g_{m1} g_{m2} R_1 R_2}{g_{m1} R_2} \right) i_{LP} \quad (ฉ1.73)$$

จัดรูปสมการ (ฉ1.73) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{i_{LP}}{i_{in}} = \frac{\left( -\frac{1}{g_{m2} R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.74)$$

แทนค่าสมการ (ฉ1.68) ลงใน (ฉ1.63) ดังนั้น

$$i_{in} + g_{m2} \left[ \left( -\frac{g_{m1}}{s C_1} \right) (R_2) i_{BP} \right] = \left( \frac{s R_2 C_2 + 1}{R_2} \right) (R_2) i_{BP} \quad (ฉ1.75)$$

$$i_{in} + \left( -\frac{g_{m1} g_{m2} R_2}{s C_1} \right) i_{BP} = \left( \frac{s R_2 C_2 + 1}{1} \right) i_{BP} \quad (ฉ1.76)$$

$$i_{in} = \left( \frac{s^2 R_2 C_1 C_2 + s C_1 + g_{m1} g_{m2} R_2}{s C_1} \right) i_{BP} \quad (ฉ1.77)$$

จัดรูปสมการ (ฉ1.77) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{i_{BP}}{i_{in}} = \frac{s \left( \frac{1}{R_2 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.78)$$

แทนค่าสมการ (ฉ1.70) ลงใน (ฉ1.63) ดังนั้น

$$i_{in} + g_{m2} \left[ \left( -\frac{g_{m1}}{s C_1} \right) \left( \frac{1}{s C_2} \right) i_{HP} \right] = \left( \frac{s R_2 C_2 + 1}{R_2} \right) \left( \frac{1}{s C_2} \right) i_{HP} \quad (ฉ1.79)$$

$$i_{in} = \left( \frac{s R_2 C_2 + 1}{s R_2 C_2} + \frac{g_{m1} g_{m2}}{s^2 C_1 C_2} \right) i_{HP} \quad (ฉ1.80)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} = \left( \frac{s^2 R_2 C_1 C_2 + s C_1 + g_{m1} g_{m2} R_2}{s^2 R_2 C_1 C_2} \right) i_{HP} \quad (ฉ1.81)$$

จัดรูปสมการ (ฉ1.81) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.82)$$

นำสมการ (ฉ1.82) ลบกับ (ฉ1.74) จะได้

$$\frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 - \left( -\frac{1}{g_{m2} R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.83)$$

$$\frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 + \left( \frac{1}{g_{m2} R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.84)$$

กำหนดให้  $R_1 = 1/g_{m2}$  ดังนั้นจะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{i_{BS}}{i_{in}} = \frac{s^2 + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.85)$$

นำสมการ (ฉ1.82) ลบกับ (ฉ1.78) และลบกับ (ฉ1.74) จะได้

$$\frac{i_{HP} - i_{BP} - i_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{1}{R_2 C_2} \right) - \left( -\frac{1}{g_{m2} R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.86)$$

กำหนดให้  $R_1 = 1/g_{m2}$  ดังนั้นจะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_{AP}}{i_{in}} = \frac{s^2 - s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.87)$$

3) โหมดทรานแอตมิตแดนซ์: กำหนดให้  $v_{in} = v_3$  และ  $v_1 = v_2 = v_4 = i_{in} = 0$   
แทนค่าสมการ (ฉ1.58) และ (ฉ1.59) ลงใน (ฉ1.46) จะได้

$$\left( -\frac{g_{m1}}{sC_1} \right) v_{z2} = v_3 + \left( \frac{sR_2 C_2 + 1}{g_{m2} R_2} \right) v_{z2} \quad (ฉ1.88)$$

และ

$$v_{z1} = v_3 + \left( \frac{sR_2 C_2 + 1}{g_{m2} R_2} \right) \left( -\frac{sC_1}{g_{m1}} \right) v_{z1} \quad (ฉ1.89)$$

แทนค่าสมการ (ฉ1.66) ลงใน (ฉ1.89) ดังนั้น

$$(R_1) i_{LP} = v_3 + \left( \frac{sR_2 C_2 + 1}{g_{m2} R_2} \right) \left( -\frac{sC_1}{g_{m1}} \right) (R_1) i_{LP} \quad (ฉ1.90)$$

$$v_3 = \left( \frac{s^2 R_1 R_2 C_1 C_2 + sR_1 C_1 + g_{m1} g_{m2} R_1 R_2}{g_{m1} g_{m2} R_2} \right) i_{LP} \quad (ฉ1.91)$$

จัดรูปสมการ (ฉ1.91) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{i_{LP}}{v_{in}} = \frac{\left( \frac{1}{R_1} \right) \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ1.92)$$

แทนค่าสมการ (ฉ1.68) ลงใน (ฉ1.88) ดังนั้น

$$\left( -\frac{g_{m1}}{sC_1} \right) (R_2) i_{BP} = v_3 + \left( \frac{sR_2 C_2 + 1}{g_{m2} R_2} \right) (R_2) i_{BP} \quad (ฉ1.93)$$

$$v_3 = \left( \frac{s^2 R_2 C_1 C_2 + sC_1 + g_{m1} g_{m2} R_2}{-sC_1 g_{m2}} \right) i_{BP} \quad (ฉ1.94)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปสมการ (ฉ1.94) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{i_{BP}}{v_{in}} = \frac{(-g_{m2})\left(\frac{1}{R_2 C_2}\right)s}{s^2 + s\left(\frac{1}{R_2 C_2}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ1.95})$$

หากวิเคราะห์ที่กระแสที่ไหลผ่าน  $C_1$  พบว่า

$$i'_{BP} = v_{z1} (sC_1) \quad (\text{ฉ1.96})$$

หรือ

$$v_{z1} = \left(\frac{1}{sC_1}\right) i'_{BP} \quad (\text{ฉ1.97})$$

แทนค่าสมการ (ฉ1.97) ลงใน (ฉ1.89) ดังนั้น

$$\left(\frac{1}{sC_1}\right) i'_{BP} = v_3 + \left(\frac{sR_2 C_2 + 1}{g_{m2} R_2}\right) \left(-\frac{sC_1}{g_{m1}}\right) \left(\frac{1}{sC_1}\right) i'_{BP} \quad (\text{ฉ1.98})$$

$$v_3 = \left(\frac{s^2 R_2 C_1 C_2 + sC_1 + g_{m1} g_{m2} R_2}{sC_1 g_{m1} g_{m2} R_2}\right) i'_{BP} \quad (\text{ฉ1.99})$$

จัดรูปสมการ (ฉ1.99) จะได้ฟังก์ชันกรองผ่านแถบความถี่อีกหนึ่งกรณีเท่ากับ

$$\frac{i_{BP}}{v_{in}} = \frac{(g_{m1} g_{m2} R_2) \left(\frac{1}{R_2 C_2}\right) s}{s^2 + s\left(\frac{1}{R_2 C_2}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ1.100})$$

แทนค่าสมการ (ฉ1.70) ลงใน (ฉ1.88) ดังนั้น

$$\left(-\frac{g_{m1}}{sC_1}\right) \left(\frac{1}{sC_2}\right) i_{HP} = v_3 + \left(\frac{sR_2 C_2 + 1}{g_{m2} R_2}\right) \left(\frac{1}{sC_2}\right) i_{HP} \quad (\text{ฉ1.101})$$

$$-v_3 = \left(\frac{s^2 R_2 C_1 C_2 + sC_1 + g_{m1} g_{m2} R_2}{s^2 C_1 C_2 g_{m2} R_2}\right) i_{HP} \quad (\text{ฉ1.102})$$

จัดรูปสมการ (ฉ1.102) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_{HP}}{v_{in}} = \frac{(-g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.103)$$

นำสมการ (ฉ1.92) ลบกับ (ฉ1.103) จะได้

$$\frac{i_{LP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} - \frac{(-g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.104)$$

$$\frac{i_{LP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right) + (g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.105)$$

กำหนดให้  $R_1 = 1/g_{m2}$  ดังนั้นจะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{i_{BS}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left[s^2 + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)\right]}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.106)$$

นำสมการ (ฉ1.92) บวกกับ (ฉ1.95) และลบกับ (ฉ1.103) จะได้

$$\frac{i_{LP} + i_{BP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right) + (-g_{m2})\left(\frac{1}{R_2C_2}\right)s + (g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.107)$$

กำหนดให้  $R_1 = 1/g_{m2}$  และ  $R_2 = 1/g_{m1}$  ดังนั้นจะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_{AP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left[s^2 - s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)\right]}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)} \quad (ฉ1.108)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) โหมดทรานอิมพีแดนซ์: กำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$   
จากสมการ (ฉ1.64) จะหา  $v_{z1}$  ได้เท่ากับ

$$v_{z1} = \left( \frac{-g_{m1}R_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) i_{in} \quad (\text{ฉ1.109})$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.109) พบว่า

$$v_{o(TIM)} = v_{w1} = v_{z1} = \left( \frac{-g_{m1}R_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) i_{in} \quad (\text{ฉ1.110})$$

จัดรูปสมการ (ฉ1.110) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{v_{o(TIM)}}{i_{in}} = \frac{\left( -\frac{1}{g_{m2}} \right) \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (\text{ฉ1.111})$$

จากสมการ (ฉ1.63) จะหา  $v_{z2}$  ได้เท่ากับ

$$v_{z2} = \left( \frac{sC_1R_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) i_{in} \quad (\text{ฉ1.112})$$

แทนค่าสมการ (ฉ1.3) ลงใน (ฉ1.112) พบว่า

$$v_{out} = v_{w2} = v_{z2} = \left( \frac{sC_1R_2}{s^2R_2C_1C_2 + sC_1 + g_{m1}g_{m2}R_2} \right) i_{in} \quad (\text{ฉ1.113})$$

จัดรูปสมการ (ฉ1.113) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{v_{out}}{i_{in}} = \frac{(R_2) \left( \frac{1}{R_2C_2} \right) s}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)} \quad (\text{ฉ1.114})$$

จากสมการข้างต้น สามารถวิเคราะห์หาค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (ฉ1.115)$$

และ

$$Q = R_2 \sqrt{\frac{g_{m1}g_{m2}C_2}{C_1}} \quad (ฉ1.116)$$

## ฉ2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

ในหัวข้อนี้กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณอันดับสองโหมตผสมที่นำเสนอในรูปแบบที่ ฉ1.1 โดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติซึ่งมีรายละเอียดดังนี้

$$i_p = i_n = 0 \quad (ฉ2.1)$$

$$i_z = \alpha g_m (v_p - v_n) \quad (ฉ2.2)$$

และ

$$v_w = \beta v_z \quad (ฉ2.3)$$

- 1) โหมตแรงดัน: กำหนดให้  $i_{in} = 0$   
 (ก) ฟังก์ชันกรองผ่านความถี่ต่ำ:  $v_{in} = v_1$  และ  $v_2 = v_3 = v_4 = 0$   
 เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (ฉ2.4)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.4) และพิจารณาด้วยกฎของโอห์มจะได้

$$\alpha_1 g_{m1} (v_{p1} - v_{m1}) = sC_1 (v_{z1}) \quad (ฉ2.5)$$

แทนค่า  $v_1 = v_{p1}$  และ  $v_{z2} = v_{m1}$  และจัดรูปสมการ (ฉ2.5) ดังนี้

$$v_{z1} = \left( \frac{\alpha_1 g_{m1}}{sC_1} \right) (v_1 - v_{z2}) \quad (ฉ2.6)$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (ฉ2.7)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.7) พร้อมทั้งอาศัยกฎของโอห์มดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\alpha_2 g_{m2} (v_{p2} - v_{n2}) = v_{z2} \left( \frac{sR_2 C_2 + 1}{R_2} \right) \quad (2.8)$$

แทนค่า  $v_{w1} = v_{p2}$  และ  $v_{n2} = 0$  จะได้

$$\alpha_2 g_{m2} (v_{w1}) = v_{z2} \left( \frac{sR_2 C_2 + 1}{R_2} \right) \quad (2.9)$$

แทนค่าสมการ (2.3) ลงใน (2.9) และจัดรูปสมการดังนั้น

$$v_{w1} = \beta_1 v_{z1} = v_{z2} \left( \frac{sR_2 C_2 + 1}{\alpha_2 g_{m2} R_2} \right) \quad (2.10)$$

เมื่อสมการ (2.6) เท่ากับ (2.10) จะได้

$$\beta_1 \left( \frac{\alpha_1 g_{m1}}{sC_1} \right) (v_1 - v_{z2}) = v_{z2} \left( \frac{sR_2 C_2 + 1}{\alpha_2 g_{m2} R_2} \right) \quad (2.11)$$

$$\left( \frac{\alpha_1 \beta_1 g_{m1}}{sC_1} \right) v_1 = v_{z2} \left[ \left( \frac{sR_2 C_2 + 1}{\alpha_2 g_{m2} R_2} \right) + \left( \frac{\alpha_1 \beta_1 g_{m1}}{sC_1} \right) \right] \quad (2.12)$$

$$\left( \frac{\alpha_1 \beta_1 g_{m1}}{sC_1} \right) v_1 = v_{z2} \left( \frac{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{sC_1 \alpha_2 g_{m2} R_2} \right) \quad (2.13)$$

$$v_{z2} = \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_1 \quad (2.14)$$

แทนค่าสมการ (2.3) ลงใน (2.14) จะได้

$$v_{out} = v_{w2} = \beta_2 v_{z2} = \left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2} R_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_1 \quad (2.15)$$

จัดรูปสมการ (2.15) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{v_{out}}{v_1} = \frac{\left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.16)$$

(ข) ฟังก์ชันกรองผ่านแถบความถี่:  $v_{in} = v_2$  และ  $v_1 = v_3 = v_4 = 0$

เมื่อวิเคราะห์ที่ขั้ว  $z$  ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (ฉ2.17)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.17) และพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$\alpha_1 g_{m1} (v_{p1} - v_{n1}) = sC_1 (v_{z1} - v_2) \quad (ฉ2.18)$$

แทนค่า  $v_{z2} = v_{n1}$  และ  $v_{p1} = 0$  จะได้

$$\alpha_1 g_{m1} (-v_{z2}) = sC_1 (v_{z1} - v_2) \quad (ฉ2.19)$$

หรือ

$$v_{z1} = v_2 - \left( \frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ2.20)$$

เมื่อสมการ (ฉ2.10) เท่ากับ (ฉ2.20) ตั้งนั้น

$$v_{z2} \left( \frac{sR_2 C_2 + 1}{\alpha_2 \beta_1 g_{m2} R_2} \right) = v_2 - \left( \frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ2.21)$$

$$v_{z2} \left( \frac{sR_2 C_2 + 1}{\alpha_2 \beta_1 g_{m2} R_2} + \frac{\alpha_1 g_{m1}}{sC_1} \right) = v_2 \quad (ฉ2.22)$$

$$v_{z2} = \left( \frac{sC_1 \alpha_2 \beta_1 g_{m2} R_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_2 \quad (ฉ2.23)$$

แทนค่าสมการ (ฉ2.3) ลงใน (ฉ2.23) จะได้

$$v_{out} = v_{w2} = \beta_2 v_{z2} = \left( \frac{sC_1 \alpha_2 \beta_1 \beta_2 g_{m2} R_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_2 \quad (ฉ2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปสมการ (ฉ2.24) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{v_{out}}{v_2} = \frac{(R_2 g_{m2}) \left( \frac{\alpha_2 \beta_1 \beta_2}{R_2 C_2} \right) s}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (\text{ฉ2.25})$$

(ค) ฟังก์ชันกรองผ่านความถี่สูง:  $v_{in} = v_4$  และ  $v_1 = v_2 = v_3 = 0$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

$$i_{z1} = i_{c1} \quad (\text{ฉ2.26})$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.26) และพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$\alpha_1 g_{m1} (v_{p1} - v_{n1}) = sC_1 (v_{z1}) \quad (\text{ฉ2.27})$$

แทนค่า  $v_{z2} = v_{n1}$  และ  $v_{p1} = 0$  จะได้

$$\alpha_1 g_{m1} (-v_{z2}) = sC_1 (v_{z1}) \quad (\text{ฉ2.28})$$

ตั้งนั้น

$$v_{z1} = \left( -\frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (\text{ฉ2.29})$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (\text{ฉ2.30})$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.30) พร้อมทั้งพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$\alpha_2 g_{m2} (v_{p2} - v_{n2}) = sC_2 (v_{z2} - v_4) + \frac{v_{z2}}{R_2} \quad (\text{ฉ2.31})$$

แทนค่า  $v_{p2} = v_{w1} = \beta_1 v_{z1}$  และ  $v_{n2} = 0$  จะได้

$$\alpha_2 g_{m2} (\beta_1 v_{z1}) = sC_2 (v_{z2} - v_4) + \frac{v_{z2}}{R_2} \quad (\text{ฉ2.32})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ 
$$v_{z1} = \left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} \right) (v_{z2} - v_4) + \left( \frac{1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (ฉ2.33)$$

เมื่อสมการ (ฉ2.29) เท่ากับ (ฉ2.33) ดังนั้น

$$\left( -\frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} \right) (v_{z2} - v_4) + \left( \frac{1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (ฉ2.34)$$

$$\left( -\frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} \right) v_{z2} - \left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} \right) v_4 + \left( \frac{1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (ฉ2.35)$$

$$\left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} \right) v_4 = \left( \frac{sC_2}{\alpha_2 \beta_1 g_{m2}} + \frac{1}{\alpha_2 \beta_1 g_{m2} R_2} + \frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ2.36)$$

$$(sC_2) v_4 = \left( \frac{s^2 R_2 C_1 C_2}{sR_2 C_1} + \frac{sC_1}{sR_2 C_1} + \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{sR_2 C_1} \right) v_{z2} \quad (ฉ2.37)$$

$$v_{z2} = \left( \frac{s^2 R_2 C_1 C_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_4 \quad (ฉ2.38)$$

แทนค่าสมการ (ฉ2.3) ลงใน (ฉ2.38) จะได้

$$v_{out} = v_{w2} = \beta_2 v_{z2} = \left( \frac{s^2 \beta_2 R_2 C_1 C_2}{s^2 R_2 C_1 C_2 + sC_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_4 \quad (ฉ2.39)$$

จัดรูปสมการ (ฉ2.39) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

$$\frac{v_{out}}{v_4} = \frac{(\beta_2) s^2}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.40)$$

(ง) ฟังก์ชันหยุดแถบความถี่:  $v_{in} = v_1 = v_4$  และ  $v_2 = v_3 = 0$

นำสมการ (ฉ2.16) บวกกับ (ฉ2.40) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{v_{out}}{v_{in}} = \frac{(\beta_2)s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} + \frac{\left(\frac{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (2.41)$$

จัดรูปสมการ (2.41) จะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{v_{out}}{v_{in}} = \frac{(\beta_2) \left[ s^2 + \left( \frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2} \right) \right]}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (2.42)$$

(จ) ฟังก์ชันกรองผ่านทุกความถี่:  $v_{in} = v_1 = v_3 = v_4$  และ  $v_2 = 0$   
เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{z2} = i_{C2} + i_{R2} \quad (2.43)$$

แทนค่าสมการ (2.2) ลงใน (2.43) พร้อมทั้งพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$\alpha_2 g_{m2} (v_{p2} - v_{n2}) = \left( \frac{sR_2C_2 + 1}{R_2} \right) v_{z2} \quad (2.44)$$

แทนค่า  $v_{p2} = v_{w1} = \beta_1 v_{z1}$  และ  $v_3 = v_{n2}$  จะได้

$$\alpha_2 g_{m2} (\beta_1 v_{z1} - v_3) = \left( \frac{sR_2C_2 + 1}{R_2} \right) v_{z2} \quad (2.45)$$

หรือ

$$v_{z1} = \left( \frac{1}{\beta_1} \right) v_3 + \left( \frac{sR_2C_2 + 1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (2.46)$$

เมื่อสมการ (2.29) เท่ากับ (2.46) ดังนั้น

$$\left( -\frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{1}{\beta_1} \right) v_3 + \left( \frac{sR_2C_2 + 1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (2.47)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_3 = \left( -\frac{\alpha_1 \beta_1 g_{m1}}{s C_1} - \frac{s \beta_1 R_2 C_2}{\alpha_2 \beta_1 g_{m2} R_2} - \frac{\beta_1}{\alpha_2 \beta_1 g_{m2} R_2} \right) v_{z2} \quad (ฉ2.48)$$

$$v_{z2} = \left( \frac{-s \alpha_2 R_2 C_1 g_{m2}}{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_3 \quad (ฉ2.49)$$

แทนค่าสมการ (ฉ2.3) ลงใน (ฉ2.49) จะได้

$$v_{out} = v_{w2} = \beta_2 v_{z2} = \left( \frac{-s \alpha_2 \beta_2 R_2 C_1 g_{m2}}{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) v_3 \quad (ฉ2.50)$$

หรือ

$$\frac{v_{out}}{v_3} = \frac{\left( -\frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) s}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.51)$$

นำสมการ (ฉ2.16) บวกกับ (ฉ2.40) และบวกกับ (ฉ2.51) จะได้

$$\frac{v_{out}}{v_{in}} = \frac{(\beta_2) s^2 + \left( -\frac{\alpha_2 \beta_2 g_{m2}}{C_2} \right) s + \left( \frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.52)$$

หรือ

$$\frac{v_{out}}{v_{in}} = \frac{(\beta_2) \left[ s^2 + s \left( \frac{\alpha_2 g_{m2}}{C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.53)$$

กำหนดให้  $\alpha_2 g_{m2} = 1/R_2$  จะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{v_{out}}{v_{in}} = \frac{(\beta_2) \left[ s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right) \right]}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.54)$$

2) โหมดกระแส: กำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{z1} = i_{c1} \quad (ฉ2.55)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.55) และพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$\alpha_1 g_{m1} (v_{p1} - v_{n1}) = sC_1 (v_{z1}) \quad (ฉ2.56)$$

แทนค่า  $v_{p1} = 0$  และ  $v_{n1} = v_{z2}$  จะได้

$$\alpha_1 g_{m1} (-v_{z2}) = sC_1 (v_{z1}) \quad (ฉ2.57)$$

จัดรูปสมการ (ฉ2.57) จะได้ค่าของ  $v_{z1}$  และ  $v_{z2}$  เท่ากับ

$$v_{z1} = \left( -\frac{\alpha_1 g_{m1}}{sC_1} \right) v_{z2} \quad (ฉ2.58)$$

และ

$$v_{z2} = \left( -\frac{sC_1}{\alpha_1 g_{m1}} \right) v_{z1} \quad (ฉ2.59)$$

เมื่อวิเคราะห์ที่โหนด A ด้วยกฎของ KCL จะได้

$$i_{in} + i_{z2} = i_{C2} + i_{R2} \quad (ฉ2.60)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.60) พร้อมทั้งพิจารณาด้วยกฎของโอห์มตั้งนั้น

$$i_{in} + \alpha_2 g_{m2} (v_{p2} - v_{n2}) = \left( \frac{sR_2 C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ2.61)$$

แทนค่า  $v_{p2} = v_{w1} = \beta_1 v_{z1}$  และ  $v_{n2} = 0$  จะได้

$$i_{in} + \alpha_2 g_{m2} (\beta_1 v_{z1}) = \left( \frac{sR_2 C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ2.62)$$

แทนค่าสมการ (ฉ2.58) ลงใน (ฉ2.62) จะได้

$$i_{in} + \alpha_2 g_{m2} \left( -\frac{\alpha_1 \beta_1 g_{m1}}{sC_1} \right) v_{z2} = \left( \frac{sR_2 C_2 + 1}{R_2} \right) v_{z2} \quad (ฉ2.63)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ฉ2.59) ลงใน (ฉ2.62) จะได้

$$i_{in} + \alpha_2 g_{m2} (\beta_1 v_{z1}) = \left( \frac{sR_2 C_2 + 1}{R_2} \right) \left( -\frac{sC_1}{\alpha_1 g_{m1}} \right) v_{z1} \quad (\text{ฉ2.64})$$

วิเคราะห์ห้ขั้ว  $w$  ของวงจร VDBA ตัวที่ 1 ด้วยกฎของโอห์ม และสมการ (ฉ2.3) พบว่า

$$i_{LP} = \frac{v_{w1}}{R_1} = \frac{\beta_1 v_{z1}}{R_1} \quad (\text{ฉ2.65})$$

หรือ 
$$v_{z1} = \left( \frac{R_1}{\beta_1} \right) i_{LP} \quad (\text{ฉ2.66})$$

วิเคราะห์ที่ตำแหน่ง  $R_2$  จะได้

$$i_{BP} = \frac{v_{z2}}{R_2} \quad (\text{ฉ2.67})$$

หรือ 
$$v_{z2} = (R_2) i_{BP} \quad (\text{ฉ2.68})$$

วิเคราะห์ที่ตำแหน่ง  $C_2$  จะได้

$$i_{HP} = v_{z2} (sC_2) \quad (\text{ฉ2.69})$$

หรือ 
$$v_{z2} = \left( \frac{1}{sC_2} \right) i_{HP} \quad (\text{ฉ2.70})$$

แทนค่าสมการ (ฉ2.66) ลงใน (ฉ2.64) ดังนั้น

$$i_{in} + \alpha_2 g_{m2} \left[ \beta_1 \left( \frac{R_1}{\beta_1} \right) i_{LP} \right] = \left( \frac{sR_2 C_2 + 1}{R_2} \right) \left( -\frac{sC_1}{\alpha_1 g_{m1}} \right) \left( \frac{R_1}{\beta_1} \right) i_{LP} \quad (\text{ฉ2.71})$$

$$i_{in} = \left[ \left( \frac{-s^2 R_1 R_2 C_1 C_2 - s R_1 C_1}{\alpha_1 \beta_1 g_{m1} R_2} \right) - (\alpha_2 g_{m2} R_1) \right] i_{LP} \quad (\text{ฉ2.72})$$

$$i_{in} = \left( \frac{-s^2 R_1 R_2 C_1 C_2 - s R_1 C_1 - \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_1 R_2}{\alpha_1 \beta_1 g_{m1} R_2} \right) i_{LP} \quad (\text{ฉ2.73})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปสมการ (ฉ2.73) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{i_{LP}}{i_{in}} = \frac{\left(-\frac{1}{\alpha_2 g_{m2} R_1}\right) \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)}{s^2 + s \left(\frac{1}{R_2 C_2}\right) + \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ2.74})$$

แทนค่าสมการ (ฉ2.68) ลงใน (ฉ2.63) ดังนั้น

$$i_{in} + \alpha_2 g_{m2} \left(-\frac{\alpha_1 \beta_1 g_{m1}}{s C_1}\right) (R_2) i_{BP} = \left(\frac{s R_2 C_2 + 1}{R_2}\right) (R_2) i_{BP} \quad (\text{ฉ2.75})$$

$$i_{in} + \left(-\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{s C_1}\right) i_{BP} = \left(\frac{s R_2 C_2 + 1}{1}\right) i_{BP} \quad (\text{ฉ2.76})$$

$$i_{in} = \left(\frac{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{s C_1}\right) i_{BP} \quad (\text{ฉ2.77})$$

จัดรูปสมการ (ฉ2.77) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{i_{BP}}{i_{in}} = \frac{s \left(\frac{1}{R_2 C_2}\right)}{s^2 + s \left(\frac{1}{R_2 C_2}\right) + \left(\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}\right)} \quad (\text{ฉ2.78})$$

แทนค่าสมการ (ฉ2.70) ลงใน (ฉ2.63) ดังนั้น

$$i_{in} + \alpha_2 g_{m2} \left(-\frac{\alpha_1 \beta_1 g_{m1}}{s C_1}\right) \left(\frac{1}{s C_2}\right) i_{HP} = \left(\frac{s R_2 C_2 + 1}{R_2}\right) \left(\frac{1}{s C_2}\right) i_{HP} \quad (\text{ฉ2.79})$$

$$i_{in} = \left(\frac{s R_2 C_2 + 1}{s R_2 C_2} + \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{s^2 C_1 C_2}\right) i_{HP} \quad (\text{ฉ2.80})$$

$$i_{in} = \left(\frac{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2}{s^2 R_2 C_1 C_2}\right) i_{HP} \quad (\text{ฉ2.81})$$

จัดรูปสมการ (ฉ2.81) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.82)$$

นำสมการ (ฉ2.82) ลบกับ (ฉ2.74) จะได้

$$\frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 - \left( -\frac{1}{\alpha_2 g_{m2} R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.83)$$

$$\frac{i_{HP} - i_{LP}}{i_{in}} = \frac{s^2 + \left( \frac{1}{\alpha_2 g_{m2} R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.84)$$

กำหนดให้  $R_1 = 1/\alpha_2 g_{m2}$  ดังนั้นจะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{i_{BS}}{i_{in}} = \frac{s^2 + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.85)$$

นำสมการ (ฉ2.82) ลบกับ (ฉ2.78) และลบกับ (ฉ2.74) จะได้

$$\frac{i_{HP} - i_{BP} - i_{LP}}{i_{in}} = \frac{s^2 - s \left( \frac{1}{R_2 C_2} \right) - \left( -\frac{1}{\alpha_2 g_{m2} R_1} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.86)$$

กำหนดให้  $R_1 = 1/\alpha_2 g_{m2}$  ดังนั้นจะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_{AP}}{i_{in}} = \frac{s^2 - s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (ฉ2.87)$$

3) โหมดทรานแอตมิตแดนซ์: กำหนดให้  $v_{in} = v_3$  และ  $v_1 = v_2 = v_4 = i_{in} = 0$   
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ฉ2.58) และ (ฉ2.59) ลงใน (ฉ2.46) จะได้

$$\left(-\frac{\alpha_1 g_{m1}}{sC_1}\right)v_{z2} = \left(\frac{1}{\beta_1}\right)v_3 + \left(\frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2}\right)v_{z2} \quad (\text{ฉ2.88})$$

และ

$$v_{z1} = \left(\frac{1}{\beta_1}\right)v_3 + \left(\frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2}\right)\left(-\frac{sC_1}{\alpha_1g_{m1}}\right)v_{z1} \quad (\text{ฉ2.89})$$

แทนค่าสมการ (ฉ2.66) ลงใน (ฉ2.89) ดังนั้น

$$\left(\frac{R_1}{\beta_1}\right)i_{LP} = \left(\frac{1}{\beta_1}\right)v_3 + \left(\frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2}\right)\left(-\frac{sC_1}{\alpha_1g_{m1}}\right)\left(\frac{R_1}{\beta_1}\right)i_{LP} \quad (\text{ฉ2.90})$$

$$v_3 = \left(\frac{s^2R_1R_2C_1C_2 + sR_1C_1 + \alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_1R_2}{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_2}\right)i_{LP} \quad (\text{ฉ2.91})$$

จัดรูปสมการ (ฉ2.91) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{i_{LP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.92})$$

แทนค่าสมการ (ฉ2.68) ลงใน (ฉ2.88) ดังนั้น

$$\left(-\frac{\alpha_1g_{m1}}{sC_1}\right)(R_2)i_{BP} = \left(\frac{1}{\beta_1}\right)v_3 + \left(\frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2}\right)(R_2)i_{BP} \quad (\text{ฉ2.93})$$

$$v_3 = \left(\frac{s^2R_2C_1C_2 + sC_1 + \alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_2}{-sC_1\alpha_2g_{m2}}\right)i_{BP} \quad (\text{ฉ2.94})$$

จัดรูปสมการ (ฉ2.94) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{i_{BP}}{v_{in}} = \frac{(-\alpha_2g_{m2}R_2C_1C_2)\left(\frac{1}{R_2C_2}\right)s}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.95})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากวิเคราะห์กระแสที่ไหลผ่าน  $C_1$  พบว่า

$$i'_{BP} = v_{z1} (sC_1) \quad (ฉ.2.96)$$

หรือ

$$v_{z1} = \left( \frac{1}{sC_1} \right) i'_{BP} \quad (ฉ.2.97)$$

แทนค่าสมการ (ฉ.2.97) ลงใน (ฉ.2.89) ดังนั้น

$$\left( \frac{1}{sC_1} \right) i'_{BP} = \left( \frac{1}{\beta_1} \right) v_3 + \left( \frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2} \right) \left( -\frac{sC_1}{\alpha_1g_{m1}} \right) \left( \frac{1}{sC_1} \right) i'_{BP} \quad (ฉ.2.98)$$

$$v_3 = \left( \frac{s^2R_2C_1C_2 + sC_1 + \alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_2}{sC_1\alpha_1\alpha_2g_{m1}g_{m2}R_2} \right) i'_{BP} \quad (ฉ.2.99)$$

จัดรูปสมการ (ฉ.2.99) จะได้ฟังก์ชันกรองผ่านแถบความถี่อีกหนึ่งกรณีเท่ากับ

$$\frac{i'_{BP}}{v_{in}} = \frac{(\alpha_1\alpha_2g_{m1}g_{m2}R_2) \left( \frac{1}{R_2C_2} \right) s}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ.2.100)$$

แทนค่าสมการ (ฉ.2.70) ลงใน (ฉ.2.88) ดังนั้น

$$\left( -\frac{\alpha_1g_{m1}}{sC_1} \right) \left( \frac{1}{sC_2} \right) i_{HP} = \left( \frac{1}{\beta_1} \right) v_3 + \left( \frac{sR_2C_2 + 1}{\alpha_2\beta_1g_{m2}R_2} \right) \left( \frac{1}{sC_2} \right) i_{HP} \quad (ฉ.2.101)$$

$$-v_3 = \left( \frac{s^2R_2C_1C_2 + sC_1 + \alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_2}{s^2C_1C_2\alpha_2g_{m2}R_2} \right) i_{HP} \quad (ฉ.2.102)$$

จัดรูปสมการ (ฉ.2.102) จะได้ฟังก์ชันกรองผ่านความถี่สูงเท่ากับ

$$\frac{i_{HP}}{v_{in}} = \frac{(-\alpha_2g_{m2})s^2}{s^2 + s \left( \frac{1}{R_2C_2} \right) + \left( \frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2} \right)} \quad (ฉ.2.103)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำสมการ (ฉ2.92) ลบกับ (ฉ2.103) จะได้

$$\frac{i_{LP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right) - (-\alpha_2g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.104})$$

$$\frac{i_{LP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right) + (\alpha_2g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.105})$$

กำหนดให้  $R_1 = 1/\alpha_2g_{m2}$  ดังนั้นจะได้ฟังก์ชันหยุดแถบความถี่เท่ากับ

$$\frac{i_{BS}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left[s^2 + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)\right]}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.106})$$

นำสมการ (ฉ2.92) ลบกับ (ฉ2.100) และลบกับ (ฉ2.103) จะได้

$$\frac{i_{LP} - i_{BP} - i_{HP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right) - (\alpha_1\alpha_2g_{m1}g_{m2}R_2)\left(\frac{1}{R_2C_2}\right)s + (\alpha_2g_{m2})s^2}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.107})$$

กำหนดให้  $R_1 = 1/\alpha_2g_{m2}$  และ  $R_2 = 1/\alpha_1g_{m1}$  ดังนั้นจะได้ฟังก์ชันกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_{AP}}{v_{in}} = \frac{\left(\frac{1}{R_1}\right)\left[s^2 - s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)\right]}{s^2 + s\left(\frac{1}{R_2C_2}\right) + \left(\frac{\alpha_1\alpha_2\beta_1g_{m1}g_{m2}}{C_1C_2}\right)} \quad (\text{ฉ2.108})$$

4) โหมดทรานอิมพีแดนซ์: กำหนดให้  $v_1 = v_2 = v_3 = v_4 = 0$

จากสมการ (ฉ2.64) จะหา  $v_{z1}$  ได้เท่ากับ

$$v_{z1} = \left(\frac{-\alpha_1g_{m1}R_2}{s^2R_2C_1C_2 + sC_1 + \alpha_1\alpha_2\beta_1g_{m1}g_{m2}R_2}\right)i_{in} \quad (\text{ฉ2.109})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ฉ2.3) ลงใน (ฉ2.109) พบว่า

$$v_{o(TIM)} = v_{w1} = \beta_1 v_{z1} = \left( \frac{-\alpha_1 \beta_1 g_{m1} R_2}{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) i_{in} \quad (\text{ฉ2.110})$$

จัดรูปสมการ (ฉ2.110) จะได้ฟังก์ชันกรองผ่านความถี่ต่ำเท่ากับ

$$\frac{v_{o(TIM)}}{i_{in}} = \frac{\left( -\frac{1}{\alpha_2 g_{m2}} \right) \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (\text{ฉ2.111})$$

จากสมการ (ฉ2.63) จะหา  $v_{z2}$  ได้เท่ากับ

$$v_{z2} = \left( \frac{s C_1 R_2}{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) i_{in} \quad (\text{ฉ2.112})$$

แทนค่าสมการ (ฉ2.3) ลงใน (ฉ2.112) พบว่า

$$v_{out} = v_{w2} = \beta_2 v_{z2} = \left( \frac{s \beta_2 C_1 R_2}{s^2 R_2 C_1 C_2 + s C_1 + \alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} R_2} \right) i_{in} \quad (\text{ฉ2.113})$$

จัดรูปสมการ (ฉ2.113) จะได้ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ

$$\frac{v_{out}}{i_{in}} = \frac{(\beta_2 R_2) \left( \frac{1}{R_2 C_2} \right) s}{s^2 + s \left( \frac{1}{R_2 C_2} \right) + \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)} \quad (\text{ฉ2.114})$$

จากสมการในข้างต้นสามารถหาค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพในกรณีนี้ได้เท่ากับ

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}} \quad (\text{ฉ2.115})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 
$$Q = R_2 \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} C_2}{C_1}} \quad (ฉ2.116)$$

### ฉ3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

หัวข้อนี้กล่าวถึงการตรวจสอบคุณสมบัติค่าความไวของค่าความถี่เชิงมุมธรรมชาติ และตัวประกอบคุณภาพ ของวงจรกรองสัญญาณโหมดผสมในรูปที่ ฉ1 โดยจะมีรายละเอียดดังต่อไปนี้

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\omega_o} \cdot \frac{\partial \omega_o}{\partial \alpha_1} \quad (ฉ3.1)$$

แทนค่าสมการ (ฉ2.115) ลงใน (ฉ3.1) จะได้

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \frac{\partial \left( \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}}}{\partial \alpha_1} \quad (ฉ3.2)$$

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \left( \frac{\alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}} \cdot \frac{\partial (\alpha_1)^{\frac{1}{2}}}{\partial \alpha_1} \quad (ฉ3.3)$$

$$S_{\alpha_1}^{\omega_o} = \frac{\alpha_1}{\left[ \frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right]^{\frac{1}{2}}} \cdot \left( \frac{\alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2} \right)^{\frac{1}{2}} \cdot \left( \frac{1}{2} \right) (\alpha_1)^{-\frac{1}{2}} \quad (ฉ3.4)$$

ดังนั้น 
$$S_{\alpha_1}^{\omega_o} = \frac{1}{2} \quad (ฉ3.5)$$

เมื่อทำการวิเคราะห์หาค่าความไวของค่า  $\omega_o$  และ  $Q$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจรโดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นพบว่า

$$S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2} \quad (ฉ3.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2} \quad (ฉ3.7)$$

$$S_{\alpha_1}^{\varrho} = S_{\alpha_2}^{\varrho} = S_{\beta_1}^{\varrho} = S_{g_{m1}}^{\varrho} = S_{g_{m2}}^{\varrho} = \frac{1}{2} \quad (ฉ3.8)$$

และ 
$$S_{R_2}^{\varrho} = 1 \quad , \quad S_{C_1}^{\varrho} = -S_{C_2}^{\varrho} = -\frac{1}{2} \quad (ฉ3.9)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

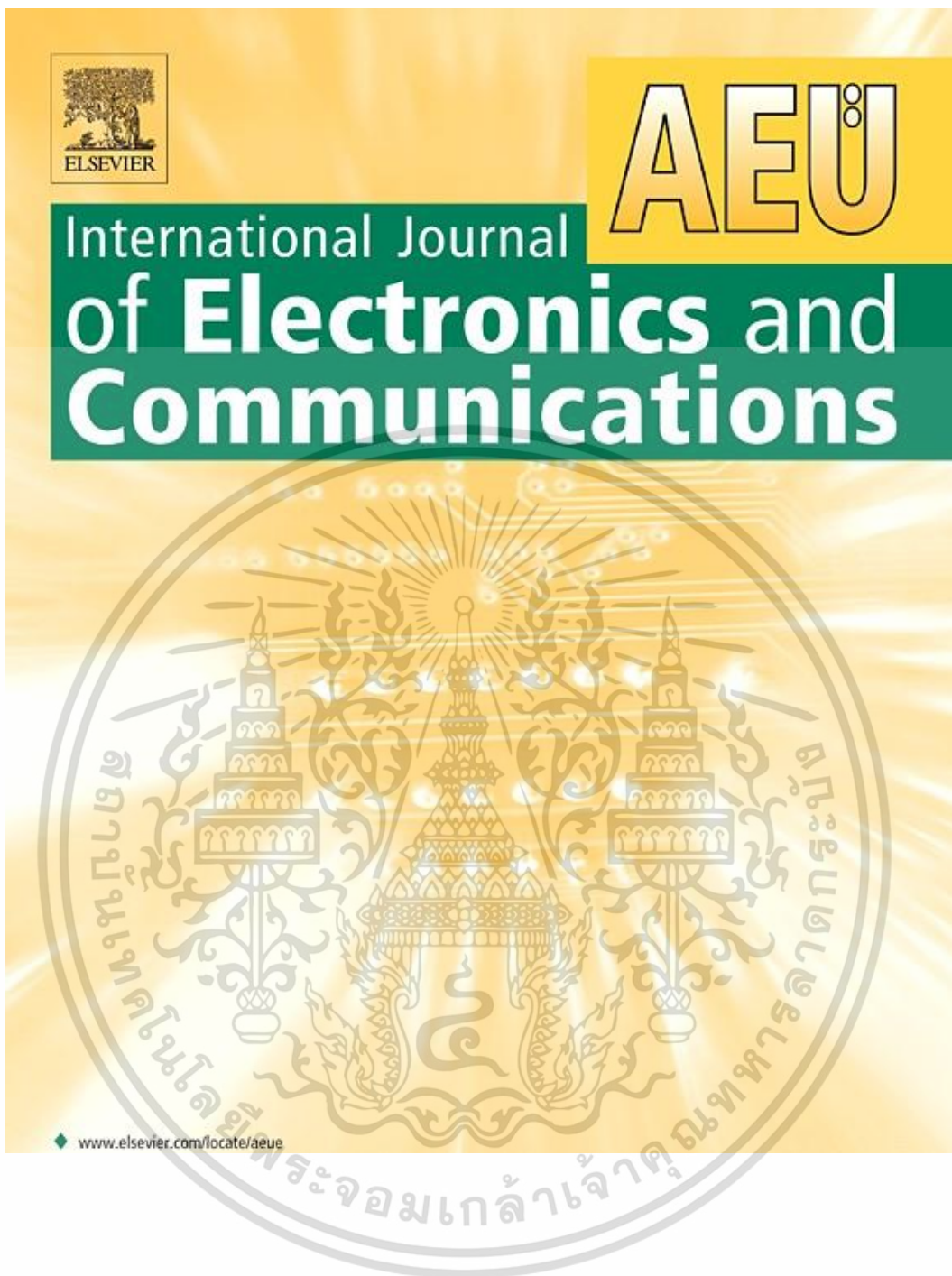
ภาคผนวก ช  
บทความวิจัยที่ได้รับการตีพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัยที่ได้รับการตีพิมพ์ลงในวารสารวิชาการระดับนานาชาติจำนวน 7 บทความ และ  
ในการประชุมวิชาการระดับนานาชาติจำนวน 2 บทความดังต่อไปนี้

- [1] N. Likhitkitwoerakul, N. Roongmuanpha, and W. Tangsrirat, “Floating general immittance function simulator”, **International Journal of Electronics and Communications (AEÜ)**, vol. 132, 153640, 2021.
- [2] N. Roongmuanpha, T. Suesut, and W. Tangsrirat “Electronically tunable triple-input single-output voltage-mode biquadratic filter implemented with single integrated circuit package,” **Advances in Science, Technology and Engineering Systems Journal**, vol. 6, no. 1, pp. 1120–1127, 2021.
- [3] N. Roongmuanpha and W. Tangsrirat, “Practical floating capacitance multiplier implementation with commercially available IC LT1228s,” **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 51, no. 1, pp. 85–94, 2021.
- [4] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, “Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high- $Q$  factor controllability,” **Applied Sciences**, vol. 11, no. 20, p. 9606, 2021.
- [5] N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA,” **Engineering Review**, vol. 41, no. 3, pp. 76–85, 2021.
- [6] N. Roongmuanpha and W. Tangsrirat, “Floating capacitance multiplier realization based on commercially available integrated circuits,” **Sadhana**, vol. 47, no. 2, article number: 93, 2022.
- [7] N. Roongmuanpha, W. Tangsrirat, and T. Pukkalanun, “Single VDGA-based mixed-mode universal filter and dual-mode quadrature oscillator,” **Sensors**, vol. 22, no. 14, p. 5303, 2022.
- [8] N. Roongmuanpha and W. Tangsrirat, “SITO current-mode multifunction biquad using readily available IC LT1228s,” **Proceedings of the 6<sup>th</sup> International Conference on Engineering, Applied Sciences and Technology (ICEAST)**, Chiang Mai, Thailand, 1-4 July, pp. 108–111, 2020.
- [9] J. Satansup, N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, “Realization of lossy parallel inductance simulator using single VDGA and a grounded capacitor”, **Proceedings of the International Electrical Engineering Congress (IEECON)**, Khon Kaen, Thailand, 9-11 March, pp. 1–4, 2022.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Contents lists available at ScienceDirect

## International Journal of Electronics and Communications

journal homepage: [www.elsevier.com/locate/aeue](http://www.elsevier.com/locate/aeue)

Regular paper

## Floating general immittance function simulator



Nutchta Likhitkitwoerakul, Natchanai Roongmuanpha, Worapong Tangsirrat\*

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok 10520, Thailand

## ARTICLE INFO

## Keywords:

Immittance function  
 Floating impedance simulator  
 Frequency-dependent negative resistance (FDNR)  
 Flipped voltage follower  
 Low-voltage circuit

## ABSTRACT

A floating general immittance function simulator circuit is presented using two differential voltage to current converters (DVTCs) and three passive components. The developed DVTC to be used in this work is realized with the flipped voltage follower, achieving low-voltage operation. By selecting proper passive components, the proposed floating simulator circuit can realize synthetic inductor, capacitor, resistor and frequency-dependent negative resistance (FDNR) without changing its configuration. No component matching conditions and cancellation constraints are necessary. Furthermore, non-ideal transfer gain effects on the proposed simulator circuit are discussed. As applications for the proposed floating simulator, a second-order RLC bandpass filter and a fourth-order resistively terminated LC bandpass filter are shown. To verify the theory, the proposed simulator and its applications are simulated using 0.25- $\mu\text{m}$  CMOS process technology.

## 1. Introduction

General immittance function simulators are necessarily employed in many electrical applications ranging from active filter synthesis to sinusoidal oscillator design as well as impedance matching circuitry and parasitic element cancellations. The reasons are, they provide better accuracy, easy tunability and integrability, and also place a less footprint in integrated circuit (IC) design. Since 1967 when Antoniou proposed the operational amplifier (OA)-based structure as a gyrator [1], the circuit has been vastly used in general immittance converter (GIC), active impedance simulation, and active filter and oscillator synthesis [2–3]. However, due to the constant gain-bandwidth product, the OA-based GIC circuits have restricted bandwidth at high closed-loop gains. Also, the use of the OA with its limited slew-rate limits the large-signal and high-frequency performance of the resulting circuits. It is further to be noted that the OA-based structure circuits become very complex, when low-power low-voltage operation and wide bandwidth are simultaneously required [4]. With the introduction of the second-generation current conveyor (CCII) in 1970, this active element becomes intensively used device to eliminate the disadvantageous features of the OA [5–6]. Therefore, the later realizations of the GICs based on CCIs or CCII-based active elements were reported in the open literature [7–16]. However, the main disadvantage of the CCII is that it has only one high-impedance input terminal (the Y terminal). This drawback becomes evident when the CCII is required to provide floating input handling capacity or to handle differential signals. This would result in

the use of a large number of components [7–13]. For example, the simulators reported in [9,13] employ one dual-output CCII (DO-CCII), one plus-type CCII (CCII+), and minus-type CCII (CCII-) as active elements together with three or four passive elements. The work of [9] also needs a single passive component matching condition. In [10], a series of the single-resistance-tunable floating inductor circuits are derived with only two CCIs and three passive components employing nullor equivalence. Further from all the simulation structures, floating frequency-dependent negative resistances (FDNRs) are realizable by achieving RC-CR transformation. In the literature [11], two floating immittance topologies are realized using three/four current-controlled current conveyors (CCCIs) and four passive elements. Using two different types of active devices, i.e. a DO-CCII and an operational transconductance amplifier (OTA), an active circuit for floating GIC simulation is reported in [15]. A solution of floating inductance simulator employing three electronically controllable current conveyors (ECCIs), one differential voltage buffer (DVB), and four passive components is proposed in [16], and unfortunately, only inductance function simulator can be obtained. Therefore, the analog researchers have tried to design and synthesis the active immittance function simulators by making use of a new generation of active elements.

It is a well-known fact that the floating GIC versions have more versatile and flexible than the grounded ones. For these reasons, other implementations of the floating general immittance function simulators have been reported using a wide range of recently modified active elements, such as differential voltage current conveyor (DVCC) [17],

\* Corresponding author.

E-mail address: [worapong.ta@kmitl.ac.th](mailto:worapong.ta@kmitl.ac.th) (W. Tangsirrat).<https://doi.org/10.1016/j.aeue.2021.153640>

Received 28 October 2020; Accepted 24 January 2021

Available online 1 February 2021

1434-8411/© 2021 Elsevier GmbH. All rights reserved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

differential difference current conveyor (DDCC) [18], current feedback amplifier (CFOA) [19], modified current feedback amplifier (MCFOA) [20–21], current backward transconductance amplifier (CBTA) [22–23], current follower transconductance amplifier (CFTA) [24], and voltage differencing differential difference amplifier (VDDDA) [25]. However, only lossy or lossless floating inductance function simulators are realized from the designs in [18,25], which are unsuitable for specific solution purposes. Considering MCFOA in [21], only floating inductors can be realized using two MCFOAs, two floating resistors, and one grounded capacitor. The simulators in [24] use more than two active components for realizing floating immittance function simulators. Some floating active immittance simulators including active building blocks are proposed in [17,19–23], whereas each of the blocks involves more than 18 transistors. They also require high power supply voltages at least  $\pm 1.5$  V, which would consume higher power and occupy a larger silicon chip area.

In recent years, the interest in low-voltage low-power analog circuits has tremendously increased since the shrinking in size and downscaling of CMOS devices has constrained analog integrated circuits to operate with decreasing supply voltages and minimizing power dissipation. In literature, the flipped voltage follower (FVF) which is a useful and versatile analog cell for low-voltage low-power circuit design was

initially introduced [26]. Its basic characteristics include low impedance level, high slew rate, high current driving capability, and reduce power dissipation compared to the conventional voltage follower [27]. Since then several applications of the FVF and its utilization in analog signal processing circuit design have been developed in the literature [28–30].

This study is thus focused on the realization of a floating immittance function simulator circuit. The proposed simulator consists of two differential voltage to current converters (DVTCs) based on FVF with the level shifter (LSFVF) along with three passive elements [31]. Depending on the selection of passive elements, the proposed floating immittance function simulator can simulate inductor, capacitor, resistor, and FDNR without modifying the circuit configuration, and without requiring any component matching choices. In application examples, a second-order RLC bandpass filter has been designed and simulated using the proposed floating capacitance multiplier circuit and floating inductance simulator. Furthermore, the proposed FDNR simulator has also been used to synthesize a fourth-order resistively terminated LC bandpass filter. The workability of the proposed simulator and its filter application have been simulated and certified with the theory through PSPICE program using  $0.25\text{-}\mu\text{m}$  CMOS real process parameter from Taiwan Semiconductor Manufacturing Company. In Table 1, the physical comparison of the proposed floating general immittance function simulator

**Table 1**  
Comparison of the proposed floating immittance function simulator with the previously related floating ones [2–3,7–25].

References	Simulated floating elements	No. of active elements	No. of passive elements	Technology	Power consumption	Supply voltages	Matching condition requirement
[2]	lossless L, FDNR	OA = 2	5	IC 741, RC4136	NA	NA	yes
[3]	lossless L, lossless C, FDNR	OA = 3	8	NA	NA	NA	yes
[7]	lossless L, FDNR	CCII = 2	5	NA	NA	NA	no
[8]	lossless L, lossless C, FDNR	CCII+ = 2, CCII- = 2	4	NA	NA	NA	no
[9]	lossless L, lossless C, FDNR, admittance converter	CCII+ = 1, CCII- = 1, DO-CCII = 1	4	0.35- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V, $\pm 0.5$ V	yes
[10]	lossy L, FDNR	CCII = 2	3	NA	NA	NA	no
[11]	lossless L, lossless C admittance converter, FDNR	Fig. 1: CCII+ = 3, DO-CCII = 1 Fig. 2: CCII+ = 1, DO-CCII = 2	4	BJT NR100N & PR100N	NA	$\pm 2.5$ V	no
[12]	Positive lossless L, negative lossless L, positive lossless C, negative lossless C, positive R, negative R	Figs. 1-2: CCII+ = 2, DO-CCII = 1 Figs. 3-4: CCII+ = 3, DO-CCII = 1 Figs. 5-6: CCII+ = 3, DO-CCII = 1	1	BJT NR100N & PR100N	NA	$\pm 2.5$ V	no
[13]	positive/negative L, C and R	CCII+ = 1, CCII- = 1, DO-CCII = 1	3	0.35- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V, $\pm 0.5$ V	no
[14]	lossless L, lossless C, FDNR admittance converter	DO-CCII = 1, OTA = 1	2	0.35- $\mu\text{m}$ TSMC CMOS	1 mW	$\pm 1.5$ V, $\pm 0.5$ V	no
[15]	lossless L, lossless C and R	ECCII = 3, DVB = 1	4	EL2082, AD830	NA	$\pm 5$ V	yes
[16]	lossless L, lossy L	DVCC = 2	3	0.35- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V, $+0.65$ V	no
[17]	lossless L, lossless C, FDNR	DDCC = 1	3	0.13- $\mu\text{m}$ IBM CMOS	2.08 mW, 1.12 mW	$\pm 0.75$ V, $+0.25$ V	no
[18]	lossy L			AD844	NA	NA	no
[19]	lossless L, lossless C, FDNR, FDNC	CFOA = 2	3 to 5				
[20]	lossless L, lossless C, FDNR	MCFOA = 1	3	0.35- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V, $+0.556$ V	no
[21]	lossless L	MCFOA = 2	3	0.25- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V, $+0.76$ V	no
[22]	positive/negative L, C and R	CBTA = 1	2	0.25- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V	no
[23]	lossless L, lossless C and R, FDNR	CBTA = 2	3	0.25- $\mu\text{m}$ TSMC CMOS	NA	$\pm 1.5$ V	no
[24]	gyrator, lossless C, R and FDNR	Figs. 6-7: CFTA = 3 Fig. 8: CFTA = 4 Fig. 9(a): CFTA = 6	1	BJT NR100N & PR100N	NA	$\pm 1.5$ V	yes
[25]	lossless L, lossy L	VDDDA = 2 VDDDA = 1	2 2	LM13700, AD830 0.18- $\mu\text{m}$ TSMC CMOS	NA	$\pm 5$ V $\pm 0.9$ V, $-0.35$ V	no no
This work	lossless L, lossless C, R and FDNR	DVTC = 2	3	0.25- $\mu\text{m}$ TSMC CMOS	1.18 mW	$\pm 0.75$ V	no

NA : Not Available

with other previously published works [2-3,7-25] is given.

2. Circuit description

The circuit schematic diagram and the schematic symbol of the differential voltage to current converter (DVTC) are shown in Fig. 1, which basically consists of flipped voltage followers ( $M_{1p}$ - $M_{4p}$  and  $M_{1n}$ - $M_{5n}$ ) and current mirrors ( $M_6$ - $M_8$ ,  $M_9$ - $M_{10}$  and  $M_{11}$ - $M_{12}$ ). The circuit is biased with symmetrical supply voltages of  $\pm 0.75$  V and the bias current of  $I_B = 40 \mu\text{A}$ . All the bias current sources  $I_B$  are realized by simple current mirrors  $M_{13}$ - $M_{16}$  and  $M_{17}$ - $M_{19}$ , as depicted in Fig. 1(c). For the simulation purpose, the 0.25- $\mu\text{m}$  CMOS technology has been employed, where the model parameters provided by TSMC Company are as given in Table 2, and the dimensions (W/L) of all the transistors are optimized as given in Table 3.

Consider the circuit shown in Fig. 1(a). The DVTC circuit to be described is mainly based on the flipped voltage follower with the level shifter (LSFVF) shown in Fig. 2 [26]. For this purpose, the LSFVF is employed to obtain very low resistance level at the terminal o and to exhibit the low-voltage low-power operation. It is readily seen that the parasitic resistance looking into node o is

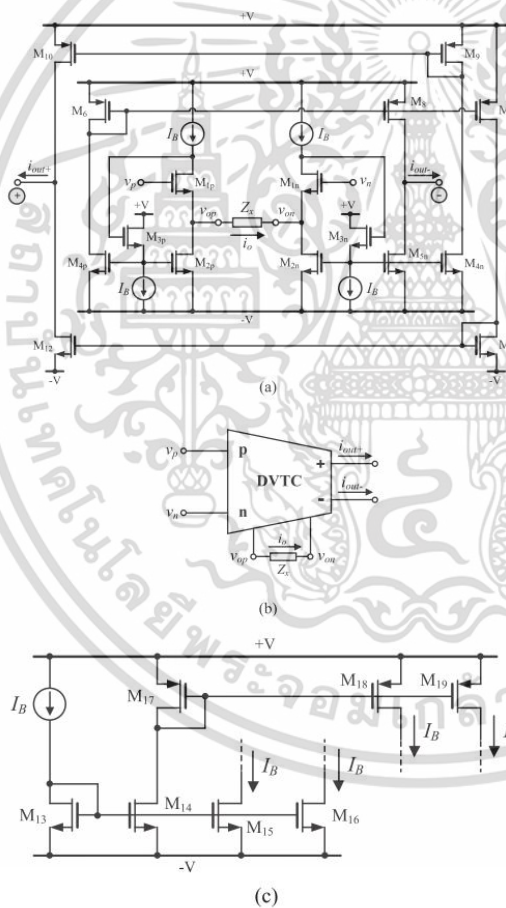


Fig. 1. Differential voltage to current converter (DVTC). (a) schematic circuit diagram (b) schematic circuit symbol (c) biasing current sources realized by current mirrors.

Table 2

Model parameters for a 0.25- $\mu\text{m}$  CMOS process technology from TSMC.

TSMC 0.25- $\mu\text{m}$ CMOS process parameters	
<b>PMOS</b>	
.MODEL CMOSP PMOS (LEVEL = 3 TOX = 5.7E-9 NSUB = 1E17	
+ GAMMA = 0.6348369 PHI = 0.7 VTO = -0.5536085 DELTA = 0	
+ UO = 250 ETA = 0 THETA = 0.1573195 KP = 5.194153E-5	
+ VMAX = 2.295325E5 KAPPA = 0.7448494 RSH = 30.0776952 NFS = 1E12	
+ TPG = -1 XJ = 2E-7 LD = 9.968346E-13 WD = 5.475113E-9	
+ CGDO = 6.66E-10 CGSO = 6.66E-10 CGBO = 1E-10 CJ = 1.893569E-3	
+ PB = 0.9906013 MJ = 0.4664287 CJSW = 3.625544E-10 MJSW = 0.5)	
<b>NMOS</b>	
.MODEL CMOSN NMOS (LEVEL = 3 TOX = 5.7E-9 NSUB = 1E17	
+ GAMMA = 0.4317311 PHI = 0.7 VTO = 0.4238252 DELTA = 0	
+ UO = 425.6466519 ETA = 0 THETA = 0.1754054 KP = 2.501048E-4	
+ VMAX = 8.287851E4 KAPPA = 0.1686779 RSH = 4.062439E-3 NFS = 1E12	
+ TPG = 1 XJ = 3E-7 LD = 3.162278E-11 WD = 1.232881E-8	
+ CGDO = 6.2E-10 CGSO = 6.2E-10 CGBO = 1E-10 CJ = 1.81211E-3	
+ PB = 0.5 MJ = 0.3282553 CJSW = 5.341337E-10 MJSW = 0.5)	

Table 3

Dimensions of the MOS transistors in Fig. 1.

Transistors	W( $\mu\text{m}$ )/L( $\mu\text{m}$ )
$M_{1p}$ - $M_{4p}$ , $M_{1n}$ - $M_{4n}$ , $M_{11}$	2.5/0.25
$M_{5n}$ , $M_{12}$ - $M_{13}$	1.14/0.25
$M_6$ , $M_8$ , $M_9$	3.7/0.25
$M_7$ , $M_{10}$ , $M_{17}$	1.66/0.25
$M_{14}$	1.18/0.25
$M_{15}$ - $M_{16}$	1.15/0.25
$M_{18}$ - $M_{19}$	1.68/0.25

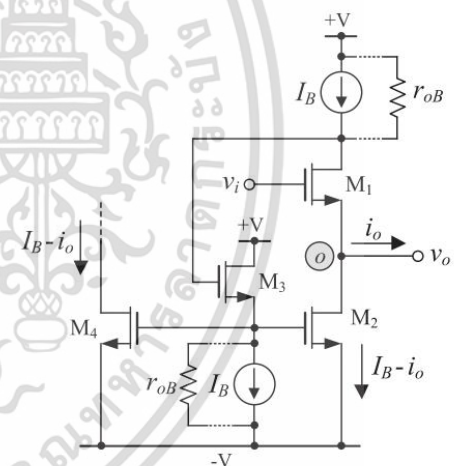


Fig. 2. Flipped voltage follower with level shifter (LSFVF).

$$R_o = \frac{\left(\frac{1}{g_{m1}}\right) \left(1 + \frac{r_{oB}}{r_{o1}}\right) // r_{o2}}{\left(\frac{g_{m2} g_{m3}}{g_{m1} + \frac{1}{r_{o1}} + \frac{1}{r_{oB}}}\right) (g_{m1} r_{o1} // r_{o2} // r_{oB})} \quad (1)$$

where, as usual,  $g_{mi}$  and  $r_{oi}$  are respectively the transconductance and the output resistance of the  $i$ -th transistor, and  $r_{oB}$  is the small-signal output resistance of the bias current source  $I_B$ . If the bias current source  $I_B$  is realized by the simple current mirror, then  $r_{oB} \cong r_{o1}$ . Therefore, the output resistance  $R_o$  at node o is approximated as:

$$R_o \cong \frac{2}{g_{m1}g_{m2}r_{o1}} \quad (2)$$

Note that the LSFVFs  $M_{1p}$ - $M_{4p}$  and  $M_{1n}$ - $M_{5n}$  act as differential voltage to current converter, converting  $(v_p - v_n)$  to  $i_o$  with a transconductance of  $1/Z_x$ . Therefore, the current  $i_o$  flowing through the conversion impedance  $Z_x$  will be equal to  $i_o = (v_p - v_n)/Z_x$ , resulting in drain currents of  $M_{4p}$  ( $M_6$ ) and  $M_{4n}$  ( $M_5$ ) equal to  $(I_B - i_o)$  and  $(I_B + i_o)$ , respectively. These currents have to be conveyed to the output nodes by means of current mirrors  $M_6$ - $M_6$ ,  $M_9$ - $M_{10}$  and  $M_{11}$ - $M_{12}$ . If  $(W/L)_{M5n}/(W/L)_{M2n} = (W/L)_{M7}/(W/L)_{M6} = (W/L)_{M10}/(W/L)_{M9} = (W/L)_{M12}/(W/L)_{M11} = 1/2$ , then the output currents can be expressed as:

$$i_{out+} = -i_{out-} = i_o = \frac{v_p - v_n}{Z_x} \quad (3)$$

In this circuit, the peak-to-peak input/output swing is independent of supply voltage and given by  $2V_T$ , where  $V_T$  is the transistor threshold voltage. The circuit needs a minimum supply voltage equal to  $V_{DS(sat)} + 2V_{GS}$ , where  $V_{DS(sat)}$  is the drain-to-source saturation voltage and  $V_{GS}$  is the gate-to-source voltage. The simulated frequency characteristics of the stray resistances at the terminals p, n, op, on, out+ and out- ( $R_p$ ,  $R_n$ ,  $R_{op}$ ,  $R_{on}$ ,  $R_{out+}$ , and  $R_{out-}$ ) are shown in Fig. 3. It is reported from the simulation results that, at the operating frequencies of 1 kHz, 10 kHz, 100 kHz, 1 MHz, 10 MHz, and 100 MHz, the proposed DVTC gives the values of  $R_p$  and  $R_n$  equal to 38 GΩ, 3.91 GΩ, 390 MΩ, 39 MΩ, 3.91 MΩ, and 391 kΩ, respectively. The static power dissipated by the circuit is only 0.59 mW. In Fig. 4, the simulated DC transfer characteristics of the DVTC in Fig. 1 are represented with  $Z_x = R_x = 1$  kΩ, from which it can be deduced that the circuit has the offset currents of 11.5 fA, 1.24 μA and 1.18 μA for  $i_o$ ,  $i_{out+}$  and  $i_{out-}$ , respectively. Fig. 5 gives the simulated plots

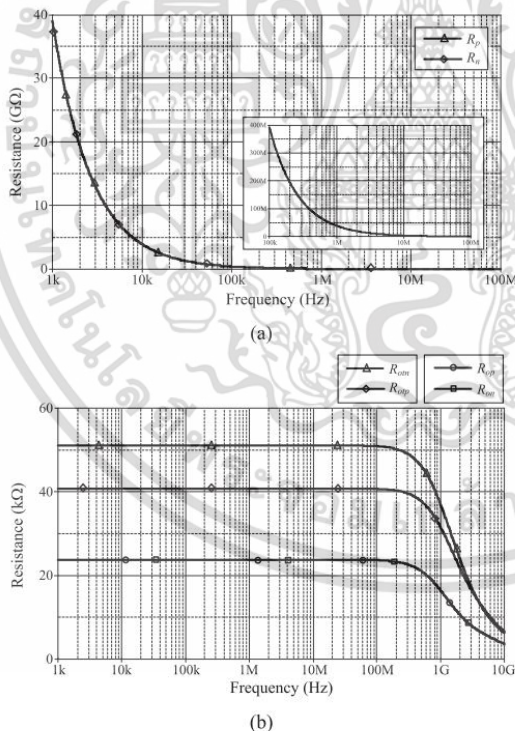


Fig. 3. Simulated frequency responses of terminal resistances of the DVTC in Fig. 1. (a)  $R_p$  and  $R_n$  (b)  $R_{op}$ ,  $R_{on}$ ,  $R_{out+}$  and  $R_{out-}$ .

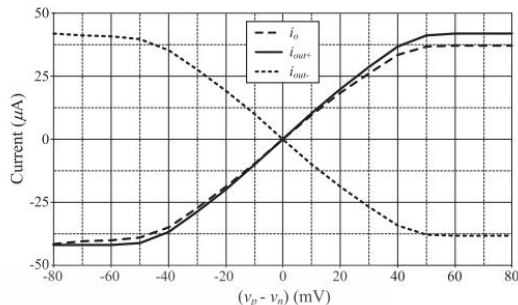


Fig. 4. Simulated DC transfer characteristics of the DVTC in Fig. 1.

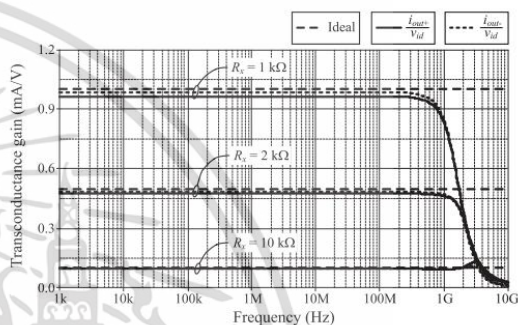


Fig. 5. Frequency characteristics of the transconductance gain of the DVTC in Fig. 1.

of transconductance gain against the frequency of Fig. 1 for three different values of  $R_x$ , i.e.  $R_x = 1$  kΩ, 2 kΩ, and 10 kΩ. For the given converting resistors, the simulated transconductance gains remain constant at 0.987 mA/V, 0.485 mA/V and 0.098 mA/V over frequencies up to roughly 1 GHz. Furthermore, if one chooses  $Z_x = 1/sC_x$ , the ideal and simulated frequency characteristics of the transcapacitance amplifier can be shown in Fig. 6. These resulting characteristics are obtained for  $C_x = 100$  pF, 500 pF and 1 nF, respectively.

### 3. Proposed floating immittance function simulator

Fig. 7(a) shows the circuit of the proposed floating general element simulator [31], which is based on the use of the DVTC in Fig. 1. Its

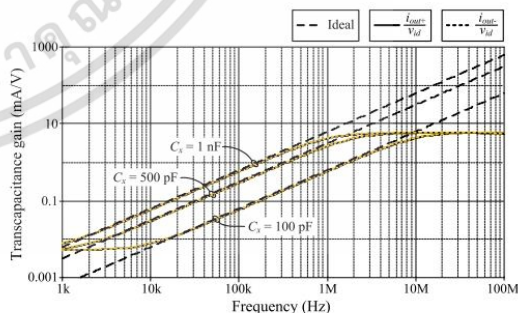


Fig. 6. Frequency characteristics of the transcapacitance gain of the DVTC in Fig. 1.

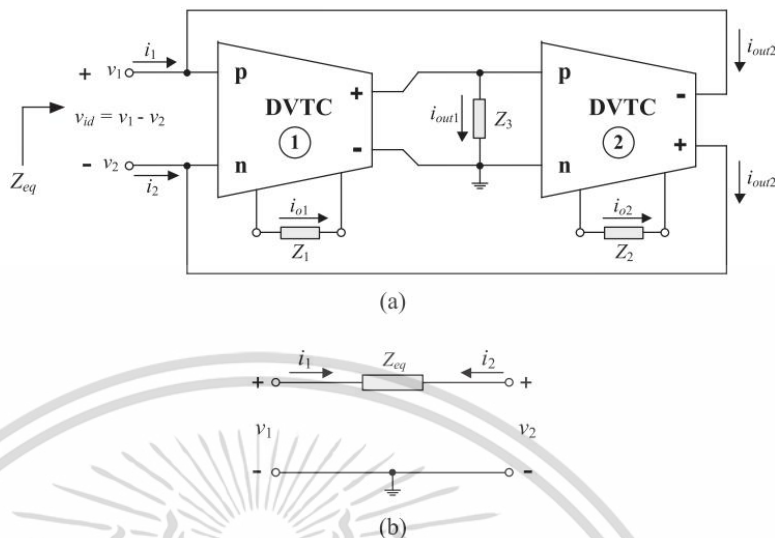


Fig. 7. Proposed floating general immittance function simulator. (a) schematic circuit diagram (b) its equivalent circuit.

terminal behavior can be modeled as a floating driving-point impedance as represented in Fig. 7(b). A straightforward analysis of the circuit results in the following short-circuit admittance matrix as:

$$[Y] = \begin{pmatrix} 1 \\ Z_{eq} \end{pmatrix} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} = \begin{pmatrix} Z_3 \\ Z_1 Z_2 \end{pmatrix} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (4)$$

It is obvious that an equivalent impedance with the value of  $Z_{eq} = Z_1 Z_2 / Z_3$  is simulated by the circuit of Fig. 7(a). Depending on the selection of the passive elements  $Z_1$ ,  $Z_2$  and  $Z_3$  in equation (4), the floating inductor, capacitor, resistor and FDNR can be simulated as follows:

1) If  $Z_1 = R_1$ ,  $Z_2 = R_2$  and  $Z_3 = 1/sC_3$  are chosen, then the floating inductor is realized with

$$Z_{eq} = sL_{eq} = sR_1 R_2 C_3 \quad (5)$$

where  $L_{eq} = R_1 R_2 C_3$ .

2) If  $Z_1 = 1/sC_1$ ,  $Z_2 = R_2$  and  $Z_3 = R_3$  are taken, then the floating capacitor is obtained with

$$Z_{eq} = \frac{1}{sC_{eq}} = \frac{R_2}{sC_1 R_3} \quad (6)$$

where  $C_{eq} = C_1 R_3 / R_2$ .

3) If  $Z_1 = R_1$ ,  $Z_2 = R_2$  and  $Z_3 = R_3$  are selected, then the floating resistor is simulated with

$$Z_{eq} = R_{eq} = \frac{R_1 R_2}{R_3} \quad (7)$$

where  $R_{eq} = R_1 R_2 / R_3$ .

4) If  $Z_1 = 1/sC_1$ ,  $Z_2 = 1/sC_2$  and  $Z_3 = R_3$  are chosen, then the floating FDNR is implemented with

$$Z_{eq} = \frac{1}{s^2 D_{eq}} = \frac{1}{s^2 C_1 C_2 R_3} \quad (8)$$

where  $D_{eq} = C_1 C_2 R_3$ .

It is important to note that the circuit does not need any critical passive component matching choices and/or cancellation conditions. Also, by interchanging the terminals (+) and (-) of the DVTC-2 in Fig. 7 (a), the negative floating general immittance simulator can be obtained. In addition, for choosing either  $v_1 = 0$  or  $v_2 = 0$ , the proposed circuit can be performed as a grounded immittance function simulator. Furthermore, the floating resistors  $R_1$  and  $R_2$  in the proposed simulator circuit can be implemented using MOS resistive circuits configured as electronically tunable floating electronic resistors [32–33]. Similarly, the grounded resistor  $R_3$  can also be replaced by appropriate voltage controlled resistor [34] to exhibit electronic tunability. This will result in a resistorless and electronically controllable floating general immittance function simulator.

#### 4. Effect of Non-Ideal transfer gains of the DVTC

Considering the non-ideal transconductance gain of the DVTC into account, the two output currents of the DVTC in Fig. 1 can be rewritten as:

$$i_{out+} = \frac{\alpha_p(s)(v_p - v_n)}{Z_\alpha} \quad (9)$$

and

$$i_{out-} = \frac{\alpha_n(s)(v_p - v_n)}{Z_\alpha} \quad (10)$$

where  $\alpha_p(s)$  and  $\alpha_n(s)$  are the frequency-dependent non-ideal transconductance gains of the DVTC. Using a single-pole-model approximation, they can be expressed by the following first-order lowpass functions [35–36]:

$$\alpha_p(s) = \frac{\alpha_{op}}{1 + \frac{s}{\omega_p}} \quad (11)$$

and

$$\alpha_n(s) = \frac{\alpha_{on}}{1 + \frac{s}{\omega_n}} \quad (12)$$

The pole frequencies  $\omega_p$  and  $\omega_n$  in above expressions mainly depend

on the actual implementation of the device and are equal to infinity in an ideal case. For frequencies much less than their pole frequencies, they can be approximated as:  $\alpha_p(s) \cong \alpha_{op} = (1 + \varepsilon_p)$  and  $\alpha_n(s) \cong \alpha_{on} = (1 + \varepsilon_n)$ , whereas  $\varepsilon_p$  and  $\varepsilon_n$  are the transconductance errors in which  $(|\varepsilon_p| \ll 1)$  and  $(|\varepsilon_n| \ll 1)$ . Therefore, the useful frequency of the proposed floating general immittance function simulator in Fig. 7(a) can then be defined as:  $f \ll (1/2\pi) \times \min(\omega_{p1}, \omega_{n1})$ .

If the proposed simulator of Fig. 7(a) is working at low and medium frequencies, and the non-ideal transconductance gain effects are considered, its short-circuit admittance matrix is found as:

$$[Y] = \begin{pmatrix} \alpha_{op1} Z_3 \\ Z_1 Z_2 \end{pmatrix} \begin{bmatrix} \alpha_{on2} & -\alpha_{on2} \\ -\alpha_{op2} & \alpha_{op2} \end{bmatrix} \quad (13)$$

In (13),  $\alpha_{opi}$  and  $\alpha_{oni}$  ( $i = 1, 2$ ) represent the non-ideal parameters  $\alpha_{op}$  and  $\alpha_{on}$  of the corresponding DVTC element. As a consequence, the value of equivalent impedance is expected as:  $Z_{eq}|_{v_2=0} = \frac{Z_1 Z_2}{\alpha_{op1} \alpha_{on2} Z_3}$  or  $Z_{eq}|_{v_1=0} = \frac{Z_1 Z_2}{\alpha_{op1} \alpha_{on2} Z_3}$ . Note that the normalized critical active sensitivity of  $Z_{eq}$  is found as:  $S_x^{Z_{eq}} = -1$ , where  $x = \alpha_{op1}, \alpha_{op2}$  and  $\alpha_{on2}$ .

5. Effect of parasitic impedances of the DVTC

In practice, the non-ideal DVTC model including various parasitic elements is shown in Fig. 8. It is to be noted that all the terminals p, n, op, on, out + and out - exhibit of high-value parasitic resistance in parallel with low-value parasitic capacitance or  $(R_p//C_p)$ ,  $(R_n//C_n)$ ,  $(R_{op}//C_{op})$ ,  $(R_{on}//C_{on})$ ,  $(R_{out+}//C_{out+})$ , and  $(R_{out-}//C_{out-})$ , respectively. Thus, in the presence of these parasitic impedances, the short-circuit admittance matrix form of the proposed circuit in Fig. 7(a) can be expressed as:

$$[Y] = \begin{pmatrix} 1 \\ Z_{eq} \end{pmatrix} \begin{bmatrix} 1 + \left( \frac{Z_{eq}}{Z_{p1} // Z_{om2}} \right) & -1 \\ -1 & 1 + \left( \frac{Z_{eq}}{Z_{n1} // Z_{op2}} \right) \end{bmatrix} \quad (14)$$

where  $Z_{eq} = \left( \frac{Z_1 // Z_2}{Z_3 // \alpha_{op1} // \alpha_{on2}} \right)$ ,  $Z_{p1} = (R_{p1} // C_{p1})$ ,  $Z_{n1} = (R_{n1} // C_{n1})$ ,  $Z_{p2} = (R_{p2} // C_{p2})$ ,  $Z_{op1} = (R_{op1} // C_{op1})$ ,  $Z_{op2} = (R_{op2} // C_{op2})$ , and  $Z_{om2} = (R_{om2} // C_{om2})$ . As an example, if  $Z_1 = R_1$ ,  $Z_2 = R_2$  and  $Z_3 = 1/sC_3$  and assuming  $C_3 \gg C_{op1}, C_{p2}$ , then the short-circuit input admittance of Fig. 7(a) derived from (4) is found to be

$$Y_{11} = \frac{1}{Z_{11}} = \frac{1}{Z_{in}} = \left( \frac{1}{sR_1 R_2 C_3 + \frac{R_1 R_2}{R'_{parasitic}}} \right) + \frac{1}{R'_{parasitic}} + sC'_{parasitic} \quad (15)$$

From (15), the non-ideal equivalent circuit of the simulated inductor

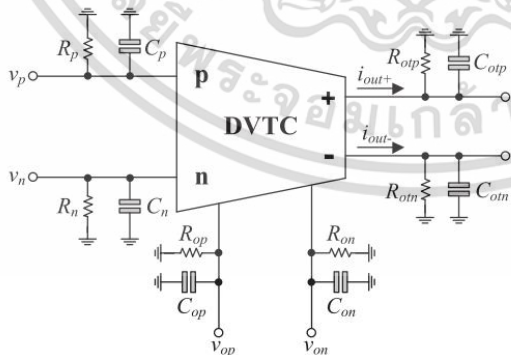


Fig. 8. Non-ideal DVTC model with its parasitic elements.

of Fig. 7(a) can be represented in Fig. 9, where  $R'_{parasitic} = R_{p1} // R_{om2}$ ,  $C'_{parasitic} = C_{p1} + C_{om2}$ ,  $R'_{parasitic} = R_{p2} // R_{op1}$ , and  $L_{eq} = R_1 R_2 C_3$ . It may be further noted that the parasitics  $R'_{parasitic}$  and  $C'_{parasitic}$  would be affected at very high frequency. Consequently, at low and medium frequency regions,  $Z_{in}$  performs like an inductor with  $L_{eq1}$  in series with a very low-value resistor  $R'_{parasitic}$ .

6. Simulation results

The proposed floating immittance function simulator shown in Fig. 7(a) has also been accomplished with PSPICE using the circuit parameters given above. As the first example, the passive components of Fig. 7(a) were taken as:  $R_1 = R_2 = 1 \text{ k}\Omega$  and  $C_3 = 100 \text{ pF}$ . As a result, a floating inductance simulator with  $L_{eq} = 100 \text{ }\mu\text{H}$  is obtained. The simulation results of time-domain responses for a 500-kHz sinusoidal input voltage with peak amplitude of 20 mV are shown in Fig. 10. According to simulation results, the phase shift between  $v_{id}$  ( $=v_1 - v_2$ ) and  $i_1$  has been found to be  $87^\circ$  lagging, which demonstrates that the simulator works as an inductor. Ideal and simulation frequency-domain responses of the proposed simulator are also demonstrated in Fig. 11. The results show that the simulated inductor can be operated appropriately over three decades. The simulation results report that the total power consumption of the simulator is 1.18 mW.

The proposed floating capacitor circuit of Fig. 7(a) was also simulated with  $C_1 = 100 \text{ pF}$ ,  $R_2 = 1 \text{ k}\Omega$  and  $R_3 = 0.5 \text{ k}\Omega$ . Hence,  $C_{eq} = 50 \text{ pF}$  is simulated. Fig. 12 shows the simulated time-domain waveforms for the proposed capacitance multiplier circuit of Fig. 7(a). Both ideal and simulation frequency-domain responses of the simulated capacitor were also determined and are given in Fig. 13. Moreover, the impedance-frequency characteristics for three various values of  $R_3$  are shown in Fig. 14. It has been found that the  $C_{eq}$  value could be varied by changing  $R_3$  and the circuit operates correctly from 30 kHz to 7 MHz.

For the floating FDNR simulator in Fig. 7(a), the simulated impedance characteristics of the simulator relative to frequency and an ideal FDNR for comparison their performances are illustrated in Fig. 15. These results are obtained by keeping  $C_1 = C_2 = 100 \text{ pF}$  and varying  $R_3 = 0.5 \text{ k}\Omega$ ,  $2 \text{ k}\Omega$ , and  $6 \text{ k}\Omega$ , respectively. It is easy to verify that, by these settings, the variation of the  $D_{eq}$  element is entirely determined by  $R_3$ .

7. Performance verification of the proposed floating simulator

The workability of the proposed simulator circuit in Fig. 7(a) has been demonstrated on a second-order RLC bandpass filter realization and a fourth-order resistively terminated LC bandpass filter circuit, respectively.

Fig. 16 depicts the second-order RLC bandpass (BP) filter realization, where the inductor  $L_{BP}$  and capacitor  $C_{BP}$  are simulated by  $L_{eq}$  and  $C_{eq}$  of the proposed simulator circuit in Fig. 7(a). The center frequency ( $f_c$ ) and the quality factor (Q) of the BP filter are respectively given by  $f_c = 1/(2\pi)(L_{eq} C_{eq})^{1/2}$  and  $Q = (1/R_{BP})(L_{eq}/C_{eq})^{1/2}$ . The filter is realized with the following circuit components:  $R_{BP} = 1 \text{ k}\Omega$ ,  $L_{eq} = 100 \text{ }\mu\text{H}$  ( $R_1 = R_2 = 1 \text{ k}\Omega$  and  $C_3 = 100 \text{ pF}$ ), and  $C_{eq} = 100 \text{ }\mu\text{F}$  ( $C_1 = 100 \text{ pF}$  and  $R_2 = R_3 = 1 \text{ k}\Omega$ ),

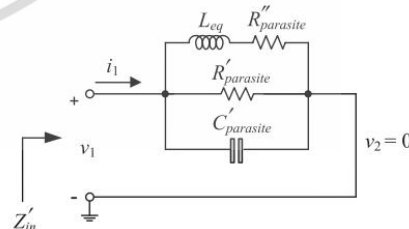


Fig. 9. Non-ideal equivalent circuit of the simulated inductor of Fig. 7(a).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

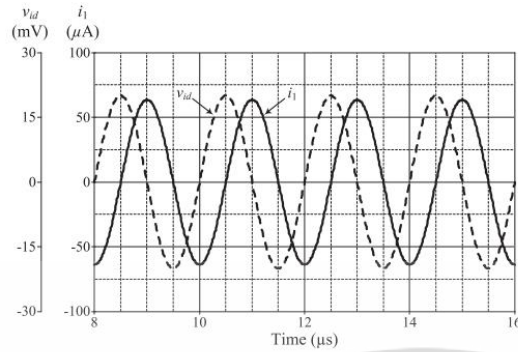


Fig. 10. Simulated time-domain responses of the simulated inductor in Fig. 7(a).

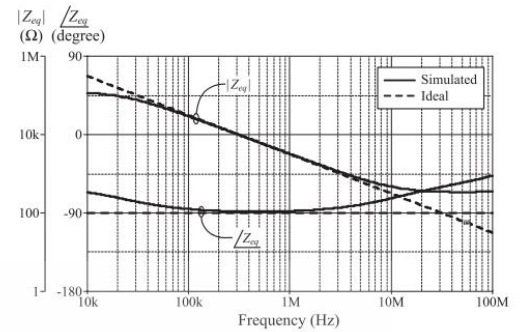


Fig. 13. Ideal and simulated frequency-domain responses of the simulated capacitor in Fig. 7(a).

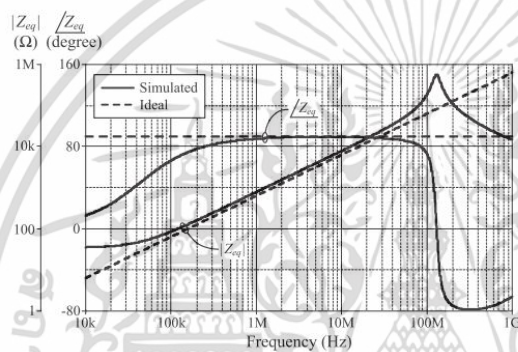


Fig. 11. Ideal and simulated frequency-domain responses of the simulated inductor in Fig. 7(a).

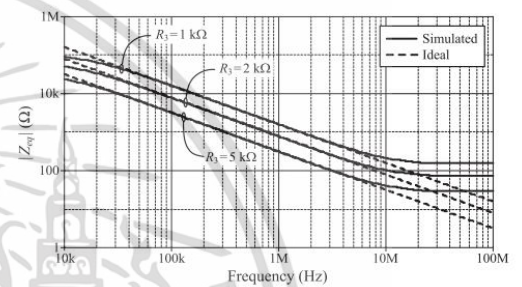


Fig. 14. Impedance-frequency characteristics of the simulated capacitor in Fig. 7(a) with changing  $R_3$ .

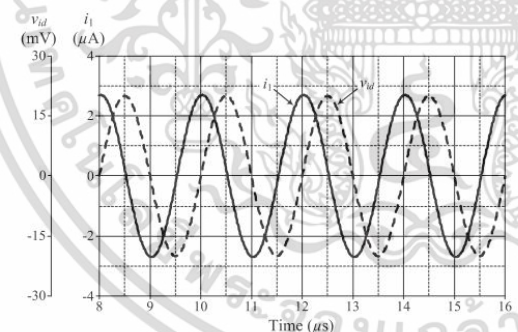


Fig. 12. Simulated time-domain responses of the simulated capacitor in Fig. 7(a).

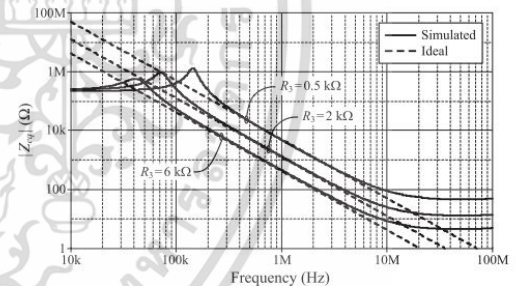


Fig. 15. Impedance-frequency characteristics of the FDNR simulator circuit in Fig. 7(a) with changing  $R_3$ .

yielding  $f_c = 1.59$  MHz and  $Q = 1$ . Therefore, in Fig. 17, the simulated frequency responses of the BP filter in Fig. 16 comparing with the ideal responses are demonstrated. The  $f_c$  of the designed filter is appeared at 1.50 MHz in simulation results, where the corresponding deviation in  $f_c$  is computed to be 5.66%. In addition to the results of the simulation, the total power consumption was found as 2.35 mW, and further, the Fourier spectrum of the BP output signal for an applied frequency of 1.59 MHz is also shown in Fig. 18, with total harmonic distortion (THD)

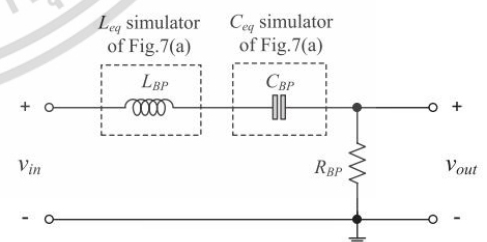


Fig. 16. RLC bandpass filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

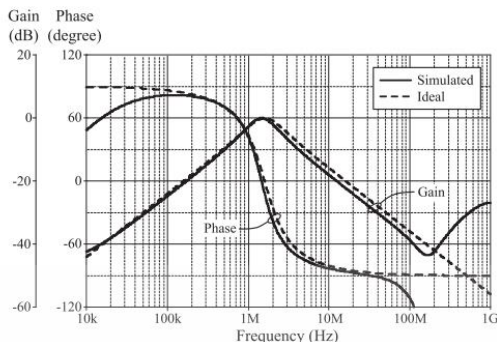


Fig. 17. Ideal and simulated frequency responses of the BP filter in Fig. 16.

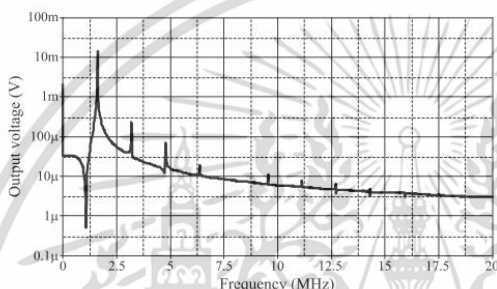


Fig. 18. Fourier spectrum of the BP filter output at 1.59 MHz.

of 2.20%.

The statistical analysis about  $f_c$  of the BP filter with respect to resistors and capacitors has been evaluated by using the well-known Monte Carlo analysis. Assuming 5% Gauss deviation of the values of resistors and capacitors which according to (5) and (6) determine the values of  $L_{BP}$  and  $C_{BP}$ , the statistical plots of  $f_c$  with 200 samples are shown in Fig. 19. As observed, the derived value of the standard deviation for  $f_c$  is equal to 5 kHz.

Likewise, in order to estimate the sensitivity behavior of the filter, the process, voltage, and temperature (PVT) corner analysis has been performed. These process corners depend on the different combinations of a slow, fast or nominal device. The process corners were nominal-nominal corner, fast-fast corner, slow-slow corner, fast-slow corner, and slow-fast corner, voltage supply corners were 740 mV and 760 mV, and temperature corners were 0 °C and 100 °C. The results are shown in

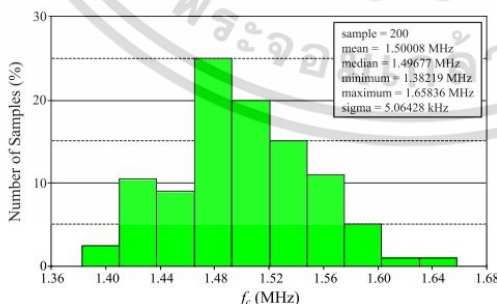


Fig. 19. Monte-Carlo distribution plots for  $f_c$  of the BP filter in Fig. 16.

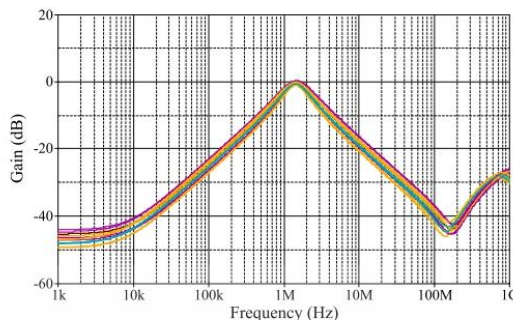


Fig. 20. PVT corner simulations for the BP filter in Fig. 16.

Fig. 20.

To further verify the performance of the proposed floating simulator circuit, we also employ it in the transformation of a fourth-order resistively terminated LC bandpass filter as shown in Fig. 21 (a). To obtain a fourth-order Butterworth characteristic with the center frequency of 50 kHz and the bandwidth of 100 kHz, the passive components of Fig. 21 (a) are derived as :  $R_S = R_L = 1 \Omega$ ,  $L_1 = 716.55 \text{ nH}$ ,  $C_2 = 14.14 \mu\text{F}$ ,  $L_3 = 14.14 \mu\text{H}$  and  $C_4 = 716.55 \text{ nF}$ . Using Bruton's transformation [37] with magnitude scaling factor of  $10^9$ , the RLC filter circuit of Fig. 21 (a) is transformed into the CRD filter circuit shown in Fig. 21 (b) with the following component values:  $C_S = C_L = 1 \text{ nF}$ ,  $R_{1(\text{new})} = 716 \Omega$ ,  $R_{3(\text{new})} = 14.14 \text{ k}\Omega$ ,  $D_{eq2} = 14.14 \text{ fFs}$ , and  $D_{eq4} = 0.717 \text{ fFs}$ . Reference to the FDNR circuit in Fig. 7 (a), the set of circuit component values are taken as :  $C_1 = C_2 = 1 \text{ nF}$ ,  $R_3 = 14.14 \text{ k}\Omega$  for  $D_{eq2}$ , and  $C_1 = C_2 = 1 \text{ nF}$ ,  $R_3 = 717 \Omega$  for  $D_{eq4}$ . The frequency-domain responses for the fourth-order resistively terminated LC bandpass filter example are drawn in Fig. 22. The total power consumption of the filter is found to be 2.34 mW. From Fig. 22, the simulated responses similar to the prototype passive responses can be obtained, whereas the difference in the passband gain mainly stems from the non-ideal transfer gains and parasitic impedances of the DVTCs mentioned above. The output THD versus the amplitude of the input signal has also been recorded and given in Fig. 23. The obtained results

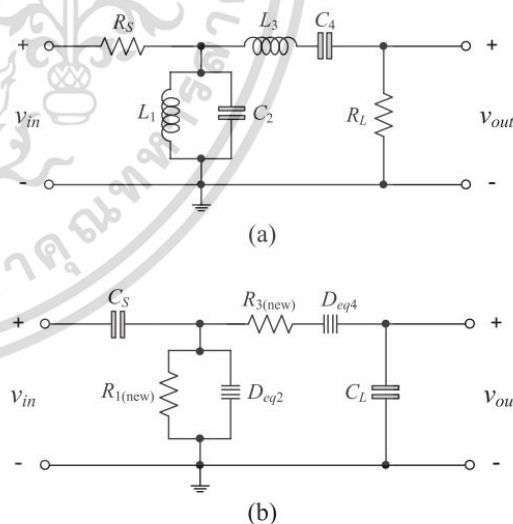


Fig. 21. Fourth-order resistively terminated LC bandpass filter. (a) basic RLC filter (b) transformed CRD filter using FDNRs of Fig. 7(a).

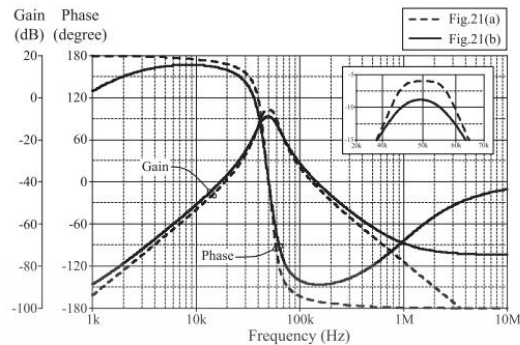


Fig. 22. Gain and phase frequency responses of the bandpass filter in Fig. 21.

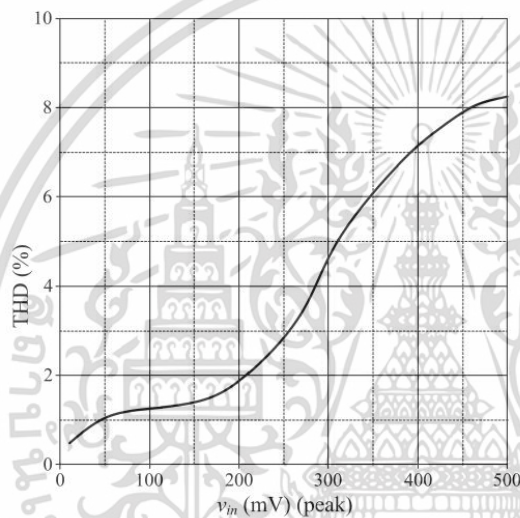


Fig. 23. THD variation of the BP filter versus the applied input signal amplitude.

show that the %THD is confined to range 0.5%-8.2% for the entire range of input signal (10 mV-500 mV).

The variability of the center frequency  $f_c$  of the filter was then estimated using Monte Carlo simulation with 5% Gaussian distributions of all passive element values. After 200 concurrently iterations, the derived statistical histograms concerning the  $f_c$  are shown in Fig. 24, where the mean and standard deviation values are about 49.72 kHz and 818 Hz, respectively.

## 8. Conclusions

In this work, an active circuit configuration is presented for the realization of the floating immittance function simulator circuit using two differential voltage to current converters (DVTCs) and three passive elements. A circuit design technique based on flipped voltage follower with a level shifter is used to obtain a low-voltage DVTC. A variety of floating inductor, capacitor, resistor, and frequency-dependent negative resistance (FDNR) can be derived by the proper selection of the passive elements. The simulator does not require active and passive component-matching. For the simulated performance verification, TSMC 0.25- $\mu\text{m}$  CMOS PSPICE parameters are employed. Second-order RLC bandpass

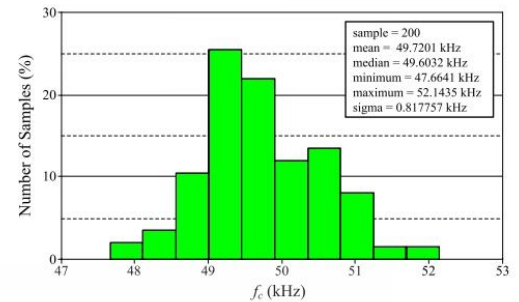


Fig. 24. Monte-Carlo distribution plots for  $f_c$  of the transformed filter in Fig. 21(b).

filter and fourth-order resistively terminated LC bandpass filter are realized as application examples to illustrate the practical functionality of the proposed floating immittance simulator circuit.

## Declaration of Competing Interest

The authors declared that there is no conflict of interest.

## Acknowledgement

This work was supported by King Mongkut's Institute of Technology Ladkrabang. A preliminary version of this work has been published in ECTI-CON 2020 [31].

## References

- [1] Antoniou A. Gyrator using operational amplifier. *Electron Lett* 1967;3:350-2.
- [2] Martin K, Sedra AS. Optimum design of active filters using the generalized immittance converter. *IEEE Trans Circuits Syst* 1977;24:495-503.
- [3] Senani R. Three op amp floating immittance simulators: A retrospective. *IEEE Trans Circuits Syst* 1989;36:1463-5.
- [4] Toumazou C, Lidzey FJ, Haigh DG. *Analog IC Design: The Current-Mode Approach*. London: Peter Peregrinus; 1990. p. 127-8.
- [5] Wadsworth DC. Accurate current conveyor integrated circuit. *Electron Lett* 1989; 25:1251-2.
- [6] Wilson B. Recent development in current conveyors and current mode circuits. *Proc. IEE Ser. G* 1990;137:63-77.
- [7] Senani R. On the realization of floating active elements. *IEEE Trans Circuits Syst* 1986;33:323-4.
- [8] Higashimura M, Fukui Y. Novel method for realizing lossless floating immittance using current conveyor. *Electron Lett* 1987;23:498-9.
- [9] Yuce E. Floating inductance, FDNR and capacitance simulation circuit employing only grounded passive elements. *Int J Electron* 2006;93:679-88.
- [10] Senani R. Floating immittance realization: nullor approach. *Electron Lett* 1988;24: 403-5.
- [11] Yuce E. On the realization of the floating simulators using only grounded passive components. *Analog Integr Circ Sig Process* 2006;49:161-6.
- [12] Yuce E, Minaei S, Cicekoglu O. Resistorless floating immittance function simulators employing current controlled conveyors and a grounded capacitor. *Electri Eng* 2006;88:519-25.
- [13] Yuce E, Cicekoglu O, Minaei S. CCII-based grounded to floating immittance converter and a floating inductance simulator. *Analog Integr Circ Sig Process* 2006; 46:287-91.
- [14] Minaei S, Yuce E, Cicekoglu O. A versatile active circuit for realizing floating inductance, capacitance, FDNR, and admittance converter. *Analog Integr Circ Sig Process* 2006;47:199-202.
- [15] Sagbas M, Ayten UE, Sedef H, Koksak M. Floating immittance function simulator and its applications. *Circuits Syst Signal Process* 2009;28:55-63.
- [16] Sotner R, Herencsar N, Jerabek J, Kartci A, Koton J, Dostal T. Pseudo-differential filter design using novel adjustable floating inductance simulator with electronically controllable current conveyors. *Elektronika ir Elektrotehnika* 2017; 23:31-5.
- [17] Yuce E. A novel floating simulation topology composed of only grounded passive components. *Int J Electron* 2010;97:249-62.
- [18] Abaci A, Yuce E. Single DDCC based new immittance function simulators employing only grounded passive elements and their applications. *Microelectron J* 2019;83:94-103.
- [19] Abuelma'ati M T, Dhar S K, Khalifa Z J. New two-CFOA-based floating immittance simulators. *Analog Integr Circ Sig Process* 2017; 91:479-89.

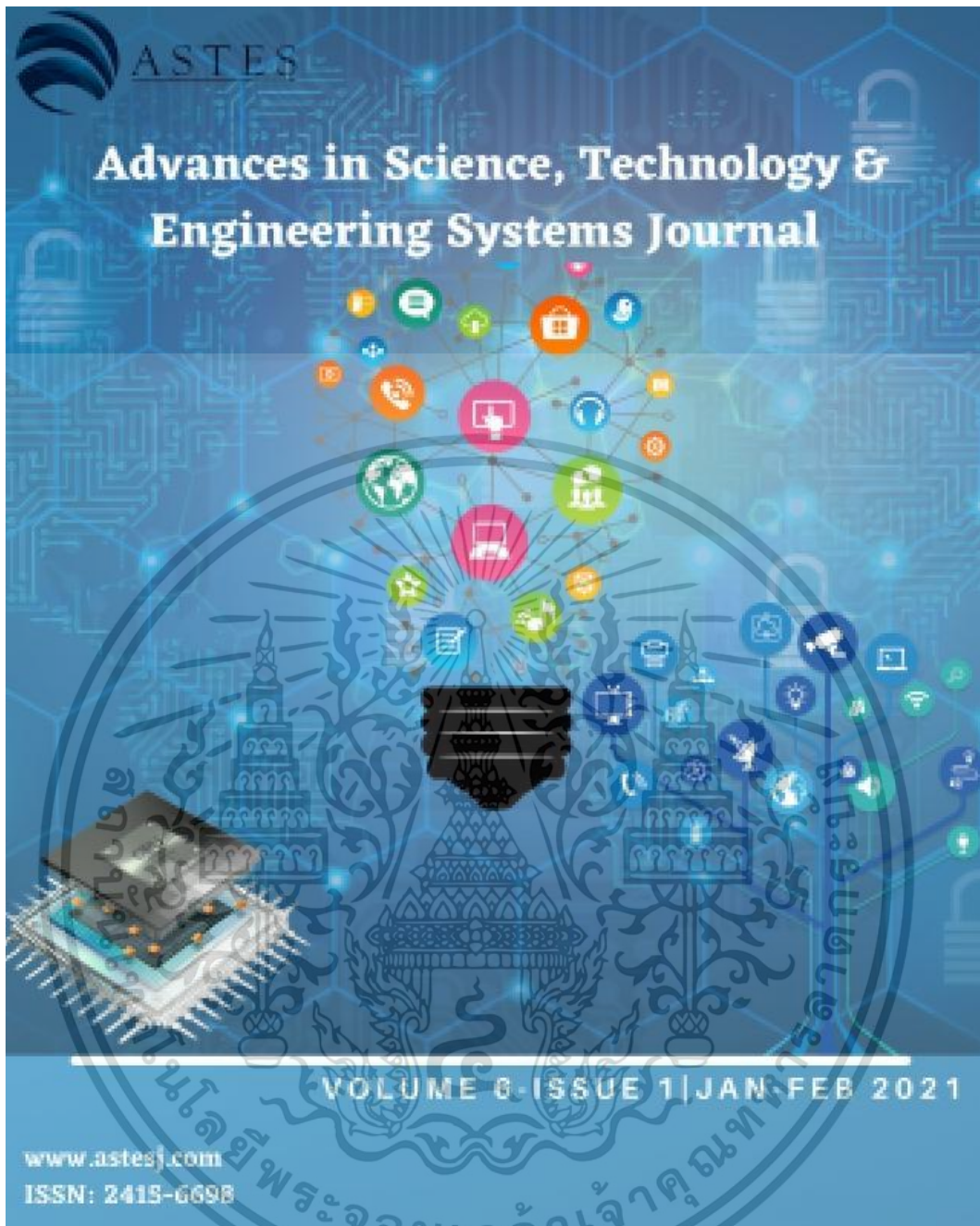
N. Likhitkitwoerakul et al.

AEUE - International Journal of Electronics and Communications 132 (2021) 153640

- [20] Yuce E. On the implementation of the floating simulators employing a single active device. *Int J Electron Commun (AEU)* 2007;61:453–8.
- [21] Yuce E, Minaei S. A modified CFOA and its applications to simulated inductors, capacitance multipliers, and analog filters. *IEEE Trans Circuits Syst I: Regular Papers* 2008;55:266–75.
- [22] Sagbas M. Component reduced floating  $\pm L$ ,  $\pm C$  and  $\pm R$  simulators with grounded passive components. *Int J Electron Commun (AEU)* 2011;65:794–8.
- [23] Ayten UE, Sagbas M, Herencsar N, Koton J. Novel floating general element simulators using CBTA. *Radioengineering* 2012;21:11–9.
- [24] Li YA. A series of new circuits based on CFTAs. *Int J Electron Commun (AEU)* 2012; 66:587–92.
- [25] Jaikla W, Sotner R, Khateb F. Design and analysis of floating inductance simulators using VDDAs and their applications. *Int J Electron Commun (AEU)* 2019:112.
- [26] Carvajal RG, Angulo JR, Lopez-Martin AJ, Torralba A, Galan JAG, Carlosena A, et al. The flipped voltage follower : A useful cell for low-voltage low-power circuit design. *IEEE Trans Circuits Syst I: Regular Papers* 2005;52:1276–91.
- [27] Calvo B, Celma S, Sanz MT, Alegre JP, Aznar F. Low-voltage linearly tunable CMOS transistor with common-mode feedforward. *IEEE Trans Circuits Syst I: Regular Papers* 2008;55:715–21.
- [28] Gupta M, Aggarwal P, Singh P, Jindal NK. Low voltage current mirrors with enhanced bandwidth. *Analog Integr Circ Sig Process* 2009;59:97–103.
- [29] Cakir C, Minaei S, Cicekoglu O. Low voltage low power CMOS current differencing buffered amplifier. *Analog Integr Circ Sig Process* 2010;62:237–44.
- [30] Narang N, Aggarwal B, Gupta M. DTMOs and FD-FVF based low voltage high performance voltage differencing transconductance amplifier (VDTA) and its application in MISO filter. *Microelectron J* 2017;63:66–74.
- [31] Likhitkitwoerakul N, Roongmuanpha N, Tangsrirat W. Floating impedance simulator realization. In: *17th International Conference on Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI-CON) 2020*; p. 345–8.
- [32] Wilson G, Chan PK. Floating CMOS resistor. *Electron Lett* 1993;29:306–7.
- [33] Elwan HO, Mahmoud SA, Soliman AM. CMOS voltage controlled floating resistor. *Int J Electron* 1996;81:571–6.
- [34] Wang Z. 2-MOSFET transresistor with extremely low distortion for output reaching supply voltages. *Electron Lett* 1990;26:951–2.
- [35] Fabre A, Saaid O, Barthelemy H. On the frequency limitations of the circuits based on second generation current conveyors. *Analog Integr Circ Sig Process* 1995;7: 113–29.
- [36] Yuce E, Minaei S, Cicekoglu O. Limitations of the simulated inductors based on a single current conveyor. *IEEE Trans Circuits Syst I: Regular Papers* 2006;53: 2860–7.
- [37] Bruton LT. Network transfer functions using the concept of frequency dependent negative resistance. *IEEE Trans Circuit Theory* 1969;16:406–8.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Electronically Tunable Triple-Input Single-Output Voltage-Mode Biquadratic Filter Implemented with Single Integrated Circuit Package

Natchanai Roongmuanpha, Taweeapol Suesut, Worapong Tangsrirat\*

School of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok 10520, Thailand

### ARTICLE INFO

#### Article history:

Received: 30 September, 2020

Accepted: 31 January, 2021

Online: 25 February, 2021

#### Keywords:

Commercially available IC  
LT1228

Voltage mode circuit

Biquadratic filter

### ABSTRACT

This article proposes a compact and simple design of electronically adjustable voltage-mode biquadratic filter using fundamental active cell implemented on a single integrated circuit (IC) package as LT1228. The proposed circuit having triple inputs and single output (TISO) employs namely one resistor and two capacitors as the passive components. All the five possible biquadratic filtering responses, namely low-pass (LP), band-pass (BP), high-pass (HP), band-stop (BS) and all-pass (AP), are realized by the appropriate selection of the relevant input signals. The pole angular frequency and the quality factor of the proposed TISO filter are electronically tunable through the bias current of the IC chip LT1228. Non-ideal effects and sensitivity performance are carried out. The theoretical results are satisfactorily validated by both PSPICE simulation results and experimental measurements using commercially available LT1228.

### 1. Introduction

Over the decade, analog filters always play a role in many important analog signal processing applications, i.e. communication systems, measurement and instrumentation systems, etc. Nowadays, the realization of an active analog filter using versatile active building blocks has been focused by many researchers due to many advantage features, such as simple circuitry, high linearity, and wide dynamic range. In the literature, many modern active electronic elements have been utilized in analog active filter design, such as current conveyor (CC) [1–7], differential difference current conveyor (DDCC) [8–12], differential voltage current conveyor (DVCC) [13–16], fully differential second-generation current conveyor (FDCCII) [17], current differencing buffered amplifier (CDBA) [18–20], current feedback operational amplifier (CFOA) [21–27], current follower transconductance amplifier (CFTA) [28–29], operational transconductance amplifier (OTA) [30–34], voltage differencing buffered amplifier (VDDBA) [35–36], voltage differencing inverting buffered amplifier (VDIBA) [37], fully balanced voltage differencing buffered amplifier (FB-VDDBA) [38], voltage differencing transconductance amplifier (VDTA) [39–41], and voltage differencing gain amplifier (VDGA) [42–44]. However, so many of them require at least two or more active elements for

their realizations [1–5, 7, 8, 10, 11, 13, 18–27, 30–39, 41, 43, 44]. Moreover, the voltage-mode filters presented in [1–17, 19–29, 38, 42] need a large number of passive resistors, while the articles in [1, 4, 16, 22] also contain three passive capacitors. It is also to be emphasized that the realizations of [1–27] suffer from the lack of electronic tuning capability of their important parameters. Even though some similar works were developed by based on various active building blocks in either bipolar junction transistor or (BJT) or complementary metal oxide semiconductor (CMOS) technologies, they are not commercially available chips and reachable in general. Besides, the performances of the research developments in [1–4, 7–20, 22, 24, 25, 28–37, 39–44] have been demonstrated through only simulation results.

In this communication, an electronically tunable voltage-mode biquadratic filter with three input and one output terminals (TISO) consisting of only single active IC package LT1228, one resistor and two capacitors is introduced. The proposed TISO filter can realize the five standard biquadratic filtering responses, namely low-pass (LP), band-pass (BP), high-pass (HP), band-stop (BS) and all-pass (AP), all at a single output terminal without modifying a circuit structure. It also provides an electronic adjustability of its pole angular frequency ( $\omega_p$ ) and quality factor ( $Q$ ) via the external bias current of the LT1228 IC chip. The theoretical propositions are confirmed by PSPICE simulations with LT1228's model parameters, and the simulated results corroborate the theory. In addition, all conclusions discussed in this work are also verified by

\*Corresponding Author: Worapong Tangsrirat, Email: worapong.ta@kmutl.ac.th  
This paper is an extended version from the proceedings of 2020 8th International Electrical Engineering Congress (IEECON) [45]

[www.astesj.com](http://www.astesj.com)

<https://dx.doi.org/10.25046/aj0601125>

the measurement results of an experimentally test circuit with a single IC package LT1228, and the experimental findings are found to be in agreement with the theoretical values.

**2. Description of IC Package LT1228**

Our design utilizes only one active cell of a commercially available IC LT1228 from Linear Technology Company [46]. An active cell LT1228 is internally a combination of an operational transconductance amplifier (OTA) and a current feedback operational amplifier (CFA) in 8-pin IC package, as demonstrated in Figure 1. This device has three high impedance input terminals (p, n, and z), and one low impedance output terminal (o). It provides the output current  $i_z$  at intermediate terminal z which is the difference of two input voltages  $v_p$  and  $v_n$  ( $v_p - v_n$ ) multiplied by transconductance gain ( $g_m$ ). An external impedance  $Z_z$  is connected to the terminal z, and the potential  $v_z$  developed across  $Z_z$  will transfer to the output voltage  $v_o$  at the terminal o by the CFA. Its ideal terminal characteristics can be described as:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_o \end{bmatrix} \quad (1)$$

Thanks to the LT1228 manufacturing, the  $g_m$ -value can be altered to the desired value through the external DC bias current  $I_B$  by the following relation: [46]

$$g_m = 10I_B \quad (2)$$

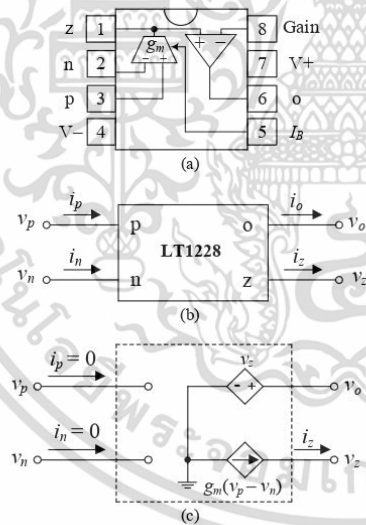


Figure 1: IC device LT1228. (a) active elements in LT1228 (b) schematic representation (c) equivalent circuit.

**3. Proposed TISO Biquadratic Filter**

The realization of an electronically tunable TISO voltage-mode biquadratic filter is given in Figure 2. The proposed TISO filter is

[www.astesj.com](http://www.astesj.com)

implemented with a single LT1228 together with one resistor and two capacitors. A straightforward analysis of the proposed TISO filter reveals the following output voltage function:

$$V_{out}(s) = \frac{s^2 R_1 C_1 C_2 V_3 + s C_1 V_2 + g_m V_1}{D(s)} \quad (3)$$

where the denominator  $D(s)$  is found to be:

$$D(s) = s^2 R_1 C_1 C_2 + s C_1 + g_m \quad (4)$$

From an inspection of Equations (3)-(4), it appears the five standard biquadratic filter functions can be obtained all at the terminal  $v_{out}$  of the proposed circuit by the following conditions.

- (i) The LP response is obtained by setting  $v_m = v_1$  (input voltage signal) and  $v_2 = v_3 = 0$  (grounded).
- (ii) The BP response is obtained by setting  $v_m = v_2$  and  $v_1 = v_3 = 0$ .
- (iii) The HP response is obtained by setting  $v_m = v_3$  and  $v_1 = v_2 = 0$ .
- (iv) The BS response is obtained by setting  $v_m = v_1 = v_3$  and  $v_2 = 0$ .
- (v) The AP response is obtained by setting  $v_m = v_1 = -v_2 = v_3$ .

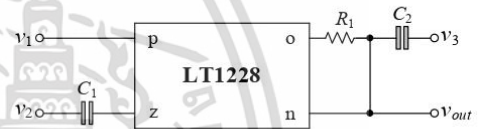


Figure 2: Proposed electronically tunable TISO biquad implementation employing single LT1228.

Therefore, the proposed TISO filter of Figure 2 does not require any element matching conditions or equality constraints for the desired filter function realizations. In all types, the important characteristics  $\omega_b$  and  $Q$  are respectively found as:

$$\omega_b = 2\pi f_o = \sqrt{\frac{g_m}{R_1 C_1 C_2}} \quad (5)$$

and

$$Q = \sqrt{\frac{g_m R_1 C_2}{C_1}} \quad (6)$$

In case of practical design, if  $C = C_1 = C_2$ , then the  $\omega_b$  and  $Q$  simplify to:

$$\omega_o = \frac{1}{C} \sqrt{\frac{g_m}{R_1}} \quad (7)$$

and

$$Q = \sqrt{g_m R_1} \quad (8)$$

In view of the above expressions, the parameters  $\omega_b$  and  $Q$  of the proposed TISO filter can be altered electronically by means of  $g_m$ -value. According to Equation (2), the  $g_m$  variation can be obtained by an adjustment of the bias current. Also note that since the major contribution of this work is to design a compact and

minimum configuration voltage-mode TISO filter with electronic tunability, an orthogonal control of  $\omega_0$  or  $Q$  is not expected.

4. Non-Ideal Analysis and Sensitivity Performance

In consideration of the non-ideal behavior, the terminal behaviors of LT1228 can be rewritten as:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_o \end{bmatrix}, \quad (9)$$

where  $\alpha = (1 - \epsilon_{gm})$  and  $\beta = (1 - \epsilon_v)$ , where  $|\epsilon_{gm}| \ll 1$  and  $|\epsilon_v| \ll 1$  are the transconductance inaccuracy and the voltage transfer error, respectively. Taking this effect into account, the characteristics  $\omega_0$  and  $Q$  given in Equations (5) and (6) are modified to:

$$\omega_0 = \frac{\sqrt{\alpha\beta g_m}}{\sqrt{R_1 C_1 C_2}}, \quad (10)$$

and 
$$Q = \sqrt{\frac{\alpha\beta g_m R_1 C_2}{C_1}}. \quad (11)$$

In this case, all sensitivity coefficients of  $\omega_0$  and  $Q$  with respect to the active and passive components are derived and found to be as follows:

$$S_{\alpha}^{\omega_0} = S_{\beta}^{\omega_0} = S_{g_m}^{\omega_0} = \frac{1}{2}, \quad (12)$$

$$S_{R_1}^{\omega_0} = S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2}, \quad (13)$$

$$S_{\alpha}^Q = S_{\beta}^Q = S_{g_m}^Q = S_{R_1}^Q = S_{C_2}^Q = \frac{1}{2}, \quad (14)$$

and 
$$S_{C_1}^Q = -\frac{1}{2}. \quad (15)$$

It is clear from Equations (12)-(15) that the absolute values of the  $\omega_0$ - and  $Q$ -sensitivities are all equal to 0.5. These values ensure that the sensitivity performance of the circuit is to be of low value.

5. Simulation Results

In this section, the proposed circuit and its filtering responses are simulated and discussed through the PSPICE simulation program. For ideal simulation, the LT1228 macro-model parameters obtained from Linear Technology Company and DC supply voltages of  $\pm 5V$  were employed. To demonstrate the functionality of the proposed filter, the circuit is designed for  $f_0 = 159.15$  kHz and  $Q = 1$ . In this case, the various component values have been set as  $I_B = 100 \mu A$  for  $g_m = 1$  mA/V,  $R_1 = 1$  k $\Omega$  and  $C_1 = C_2 = 1$  nF. The simulation results for all filter responses are shown in Figures 3-7, which demonstrates very close agreement with the theoretical responses. For time-domain responses, a 159-kHz sine-wave input voltage with 50 mV peak amplitude was applied to the filter. The simulation results show that the error in  $f_0$ -value was found to be less than 1%.

[www.astesj.com](http://www.astesj.com)

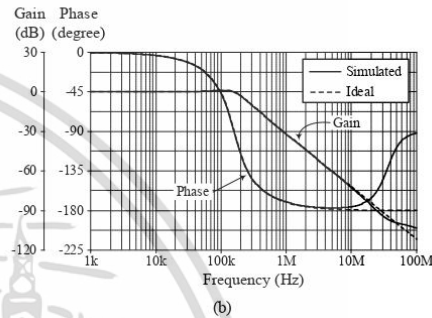
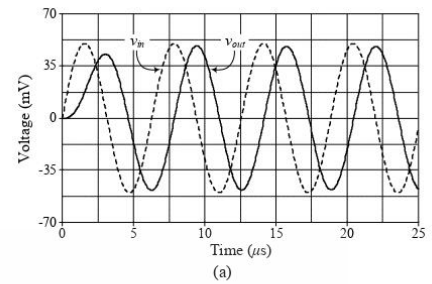


Figure 3: Ideal and simulated LP characteristics (a) time-domain responses (b) frequency responses

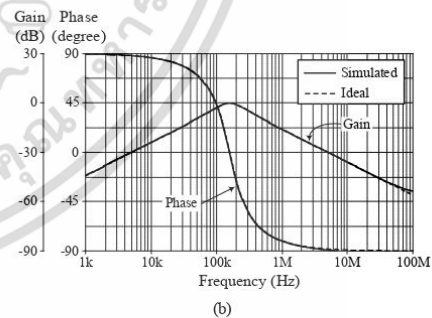
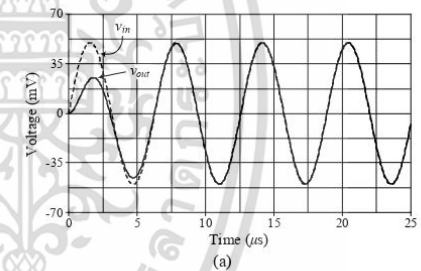


Figure 4: Ideal and simulated BP characteristics (a) time-domain responses (b) frequency responses

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

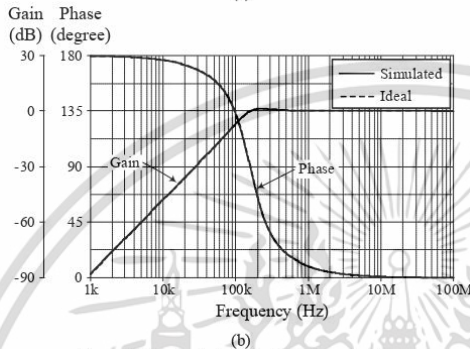
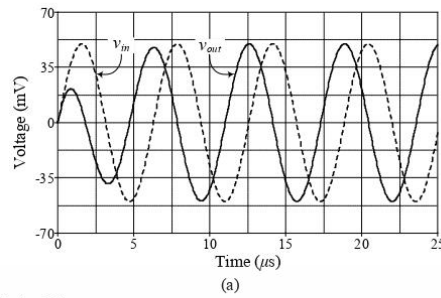


Figure 5: Ideal and simulated HP characteristics (a) time-domain responses (b) frequency responses

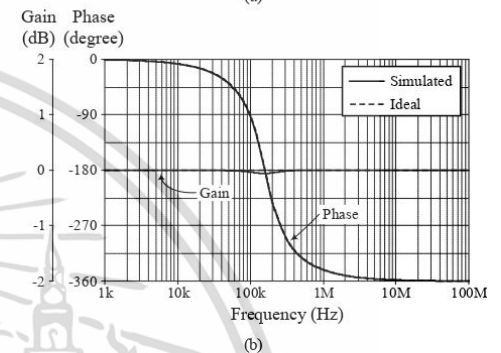
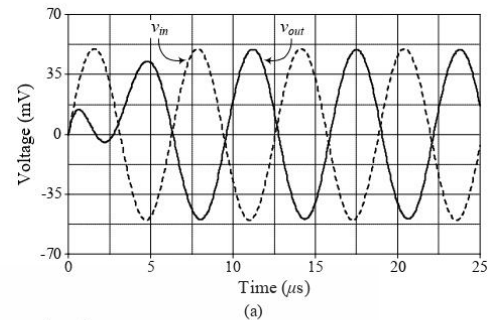


Figure 7: Ideal and simulated AP characteristics (a) time-domain responses (b) frequency responses

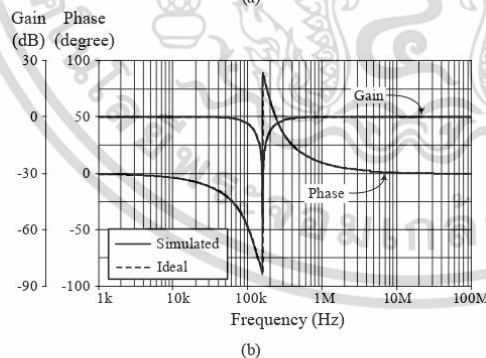
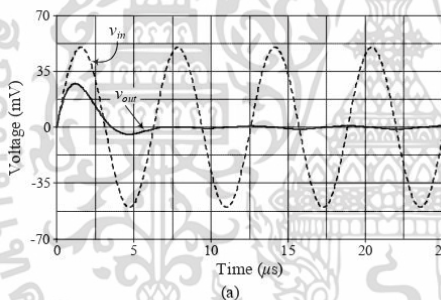


Figure 6: Ideal and simulated BS characteristics (a) time-domain responses (b) frequency responses

Furthermore, the electronic tuning of gain characteristic for BP filter concerning  $I_B$  is observed. The related gain expressions of the proposed BP filter, as shown in Figure 8, are plotted for  $I_B = 50 \mu A$ ,  $200 \mu A$ , and  $500 \mu A$ , which resulted in  $g_m = 0.5 \text{ mA/V}$ ,  $2 \text{ mA/V}$ , and  $5 \text{ mA/V}$ , respectively. From Figure 8, the simulation conditions, and corresponding theoretical and simulated  $f_o$  and  $Q$  are summarized in Table 1.

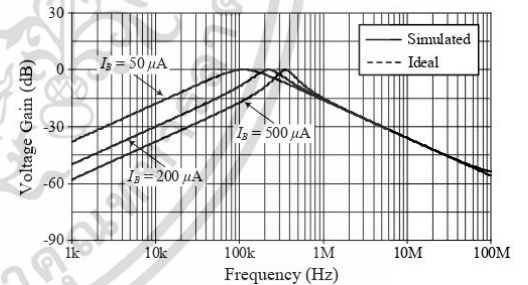


Figure 8: Ideal and simulated frequency responses of the proposed BP filter with an adjustment of  $I_B$ .

### 6. Experimental Results

To further validate the practical workability of the TISO biquadratic filter in Figure 2, the prototype circuit built with readily available IC element LT1228 and discrete passive elements were used to execute experimentally laboratory tests. The circuit was measured using Keysight EDUX1002G digital storage oscilloscope. All of the measured results were performed

Table 1:  $f_o$  and  $Q$  adjustment of the proposed filter by varying  $I_B$

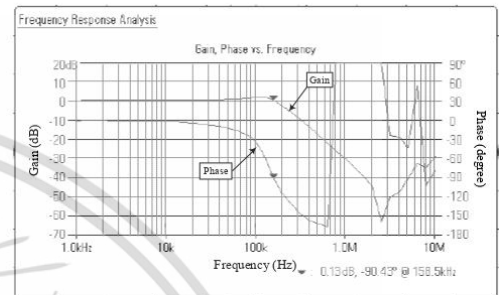
$I_B$ ( $\mu A$ )	$g_m$ (mA/V)	$R_1$ (k $\Omega$ )	$C$ (nF)	$Q$	$f_o$ (kHz)		% $f_o$ deviation
					Simulated	Ideal	
50	0.5	1	1	0.7	111.43	112.54	0.99
100	1	1	1	1	157.70	159.15	0.91
200	2	1	1	1.4	222.84	225.08	0.99
500	5	1	1	2.2	352.37	355.88	0.99

at symmetrical supply voltages of  $\pm 5$  V, and  $I_B = 100 \mu A$  ( $g_m = 1$  mA/V),  $R_1 = 1$  k $\Omega$ , and  $C_1 = C_2 = 1$  nF. This results in  $f_o = 159.15$  kHz and  $Q = 1$ . To observed transient response, the measurement was carried out with a 159-kHz sine-wave signal input of 50 mV peak amplitude. The experimental results for the transient and frequency responses as well as the associated frequency spectrums are displayed in Figures 9-13. Also from Figures 9(c)-13(c), the measured results of the percentage total harmonic distortion (%THD) of the  $v_{out}$  for each filtering responses are noted in Table 2. It can be concluded that the measured results are close to the theoretical analysis, and also verify the functionality of the proposed circuit.

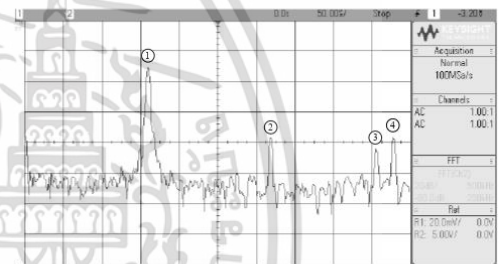
Table 2: Total harmonic distortions of  $v_{out}$  in Figure 2.

Filter	THD (%)
LP	0.67
BP	4.47
HP	0.73
BS	2.4
AP	0.32

Another set of measurements have been carried out to examine the electronic adjustability of the proposed TISO filter. BP filter response is used for illustrative purposes. Figure 14 illustrates the measured BP frequency responses for various bias current  $I_B$ . The  $g_m$ -values of the considered filter have been set as 0.5 mA/V, 2 mA/V, and 5 mA/V, for  $I_B = 50 \mu A$ , 200  $\mu A$ , and 500  $\mu A$ , respectively. As follows from Equations (5) and (6), the  $f_o$  values have been obtained as 112.54 kHz, 225.08 kHz, and 355.88 kHz, while the  $Q$  values have been obtained as 0.7, 1.4, and 2.2, respectively.



(b)

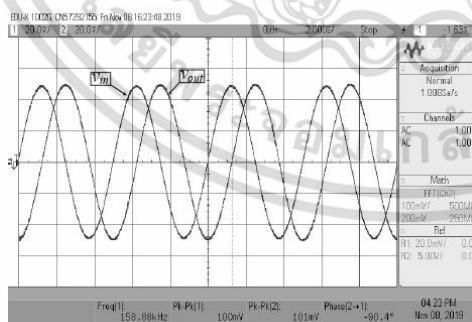


Frequency (kHz)	Gain (dB)
① 159.1	-30.625
② 318.5	-78.875
③ 455.8	-84.375
④ 477.7	-76.250

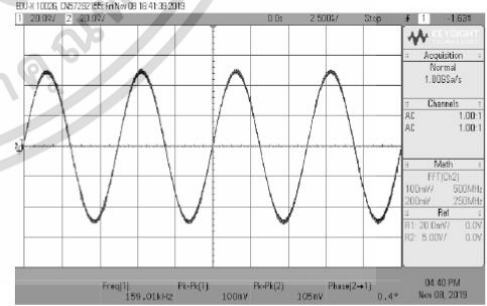
(c)

Figure 9: Experimental results of the proposed LP filter.

(a) time-domain responses (b) frequency responses (c) frequency spectrum

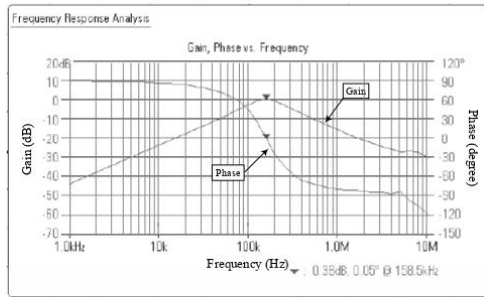


(a)

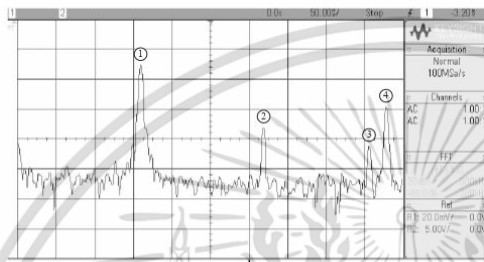


(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



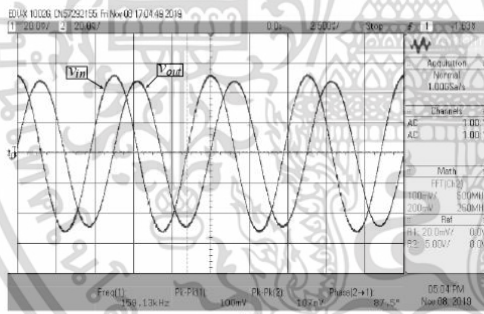
(b)



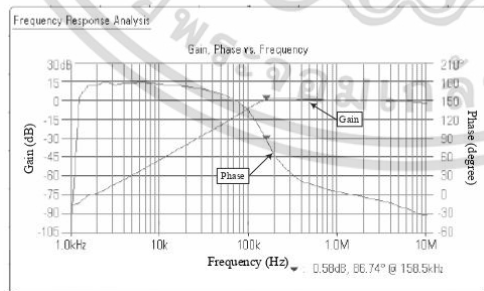
Frequency (kHz)	Gain (dB)
① 159.1	-30.000
② 318.5	-72.500
③ 455.1	-84.375
④ 477.7	-57.125

(c)

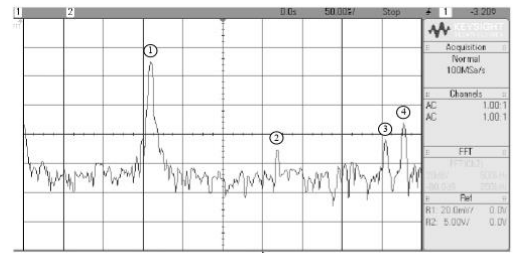
Figure 10: Experimental results of the proposed BP filter (a) time-domain responses (b) frequency responses (c) frequency spectrum



(a)



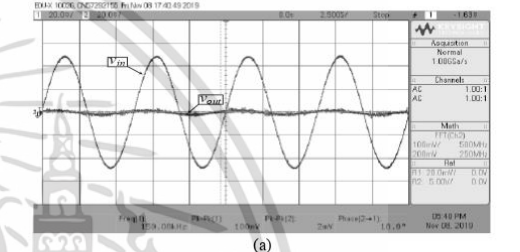
(b)



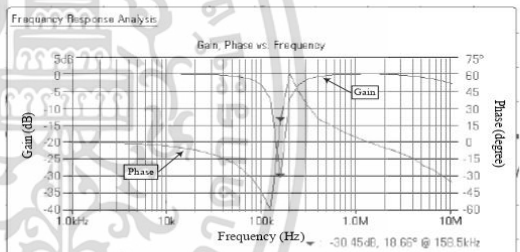
Frequency (kHz)	Gain (dB)
① 159.1	-29.375
② 318.5	-90.625
③ 454.9	-83.750
④ 477.7	-72.500

(c)

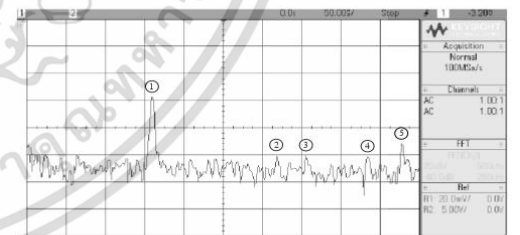
Figure 11: Experimental results of the proposed HP filter (a) time-domain responses (b) frequency responses (c) frequency spectrum



(a)



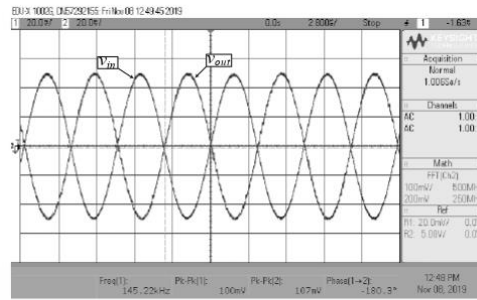
(b)



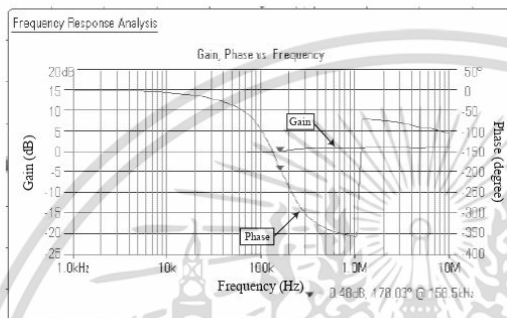
(c)

Figure 12: Experimental results of the proposed BS filter (a) time-domain responses (b) frequency responses (c) frequency spectrum

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

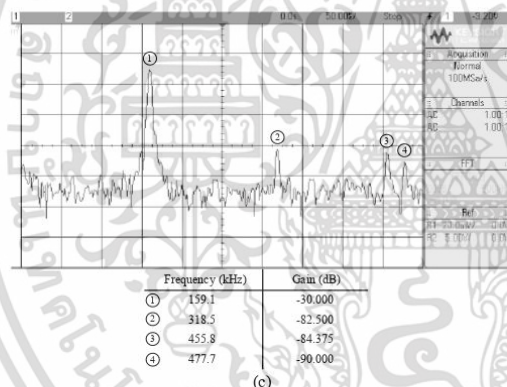
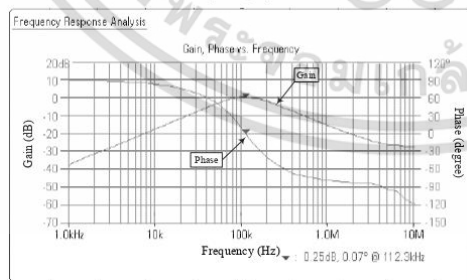
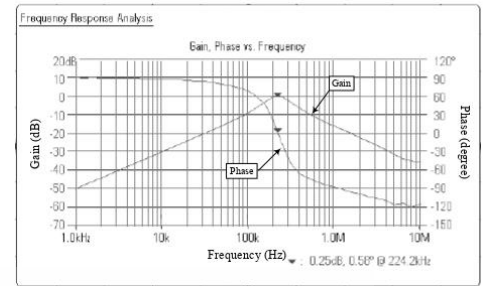


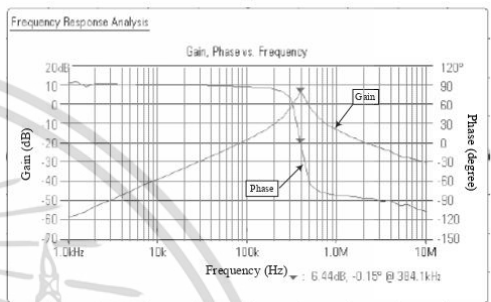
Figure 13: Experimental results of the proposed AP filter (a) time-domain responses (b) frequency responses (c) frequency spectrum



(a)



(b)



(c)

Figure 14: Measured gain responses for the proposed BP filter with an adjustment of  $I_B$ . (a)  $I_B = 50 \mu A$  (b)  $I_B = 200 \mu A$  (c)  $I_B = 500 \mu A$

## 7. Conclusions

This contribution describes the practical implementation of an electronically tunable voltage-mode biquadratic filter with triple input terminals and single output terminal. The proposed filter employs only a single commercially available IC LT1228 together with one resistor and two capacitors. The filter can realize all five standard biquadratic filtering functions all at a single output terminal by an appropriate input signal selection. The characteristics of  $\omega_o$  and  $Q$  can be controlled electronically and linearly in an electronic manner via the external bias current. Simulation results obtained from the PSPICE macro-model of the LT1228 by Linear Technology as well as constructed in prototype hardware using commercially available IC LT1228 are performed to confirm the properties of the proposed circuit.

## Conflict of Interest

The authors declare that they have no conflict of interest.

## Acknowledgment

This work was supported by the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL) under the contract number 2563-02-01-002.

## References

- [1] M. Higashimura, "Realisation of voltage-mode biquads using CCII's" Electron. Lett., 27(15), 1345-1346, 1991. <https://doi.org/10.1049/el:19910847>

- [2] A.M. Soliman, "Kerwin-Huelsman-Newcomb circuit using current conveyors" *Electron. Lett.*, **30**(24), 2019–2020, 1994. <https://doi.org/10.1049/el:19941368>
- [3] M. Higashimura, Y. Fukui, "Universal filter using plus-type CCIIs" *Electron. Lett.*, **32**(9), 810–811, 1996. <https://doi.org/10.1049/el:19960518>
- [4] J. W. Homg, J. R. Lay, C. W. Chang, M. H. Lee, "High input impedance voltage-mode multifunction filters using plus-type CCIIs" *Electron. Lett.*, **33**(6), 472–473, 1997. <https://doi.org/10.1049/el:19970297>
- [5] C. M. Chang, M. J. Lee, "Voltage-mode multifunction filter with single input and three outputs using two compound current conveyors" *IEEE Trans. Circuits Syst.-I: Fundamental Theory and Applications*, **46**(11), 1364–1365, 1999. <https://doi.org/10.1109/81.802827>
- [6] J. W. Homg, "Voltage/current-mode universal biquadratic filter using single CCI+ " *Indian J. Pure & Appl. Phys.*, **48**(10), 749–756, 2010.
- [7] J. W. Homg, Z. R. Wang, C. C. Liu, "Voltage-mode lowpass, bandpass and notch filters using three plus-type CCIIs" *Circuits and Systems*, **2**(1), 34–37, 2011. <https://doi.org/10.4236/cs.2011.21006>
- [8] J. W. Homg, W. Y. Chiu, H. Y. Wei, "Voltage-mode highpass, bandpass and lowpass filters using two DDCCs" *Int. J. Electronics*, **91**(8), 461–464, 2004. <https://doi.org/10.1080/00207210412331294603>
- [9] M. A. Ibrahim, H. Kuntman, O. Cicekoglul, "Single DDCC biquads with high input impedance and minimum number of passive elements" *Analog Integr. Circ. Sig. Process.*, **43**, 71–79, 2005. <https://doi.org/10.1007/s10470-005-6572-0>
- [10] W. Y. Chiu, J. W. Homg, "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs" *IEEE Trans. Circuits Syst.-II: Express Briefs*, **54**(8), 649–652, 2007. <https://doi.org/10.1109/TCSII.2007.899460>
- [11] H. P. Chen, "Universal voltage-mode filter using only plus-type DDCCs" *Analog Integr. Circ. Sig. Process.*, **50**, 137–138, 2007. <https://doi.org/10.1007/s10470-006-9005-9>
- [12] W. Y. Chiu, J. W. Homg, "Voltage-mode highpass, bandpass, lowpass and notch biquadratic filters using single DDCC" *Radioengineering*, **21**(1), 297–303, 2012.
- [13] H. P. Chen, S. S. Shen, "A versatile universal capacitor-grounded voltage-mode filter using DVCCs" *ETRI Journal*, **29**(4), 470–476, 2007. <https://doi.org/10.4218/etrij.07.01.06.0335>
- [14] E. Yuces, "Voltage-mode multifunction filters employing a single DVCC and grounded capacitors" *IEEE Trans. Instrum. Meas.*, **58**(7), 2216–2221, 2009. <https://doi.org/10.1109/tim.2009.2013671>
- [15] W. Tangsrirat, O. Channumsin, "Voltage-mode multifunctional biquadratic filter using single DVCC and minimum number of passive elements" *Indian J. Pure & Appl. Phys.*, **49**(10), 703–707, 2011.
- [16] J. W. Homg, "Voltage-mode multifunction bi-quadratic filter employing single DVCC" *Int. J. Electron.*, **99**(2), 153–162, 2012. <https://doi.org/10.1080/00207217.2011.623268>
- [17] F. Kacar, A. Yesil, "Voltage mode universal filters employing single FDCCII" *Analog Integr. Circ. Sig. Process.*, **63**, 137–142, 2010. <https://doi.org/10.1007/s10470-009-9440-5>
- [18] K. N. Salama, A. M. Soliman, "Voltage mode Kerwin-Huelsman-Newcomb circuit using CDBAs" *Frequenz*, **54**(3–4), 90–93, 2000. <https://doi.org/10.1515/FREQ.2000.54.3-4.90>
- [19] W. Tangsrirat, T. Pukkalanun, W. Surakamponom, "CDBA-based universal biquad filter and quadrature oscillator" *Active and Passive Electron. Components*, **2008**, (247171), 6 pages, 2008. <https://doi.org/10.1155/2008/247171>
- [20] J. Pathak, A. K. Singh, R. Senani, "New voltage mode universal filters using only two CDBAs" *ISRN Electronics*, **2013**(12), (987867, 6 pages), 2013. <https://doi.org/10.1155/2013/987867>
- [21] S. I. Liu, D. S. Wu, "New current-feedback amplifier-based universal biquadratic filter" *IEEE Trans. Instrum. Meas.*, **44**(4), 915–917, 1995. <https://doi.org/10.1109/19.392891>
- [22] J. W. Homg, M. H. Lee, "High input impedance voltage-mode lowpass, bandpass and highpass filter using current-feedback amplifiers" *Electron. Lett.*, **33**(11), 947–948, 1997. <https://doi.org/10.1049/el:19970618>
- [23] J. W. Homg, "New configuration for realizing universal voltage-mode filter using two current feedback amplifiers" *IEEE Trans. Instrum. Meas.*, **49**(5), 1043–1045, 2000. <https://doi.org/10.1109/19.872927>
- [24] N. Shah, M. F. Rather, S. Z. Iqbal, "CFA-based three input and two outputs voltage-mode universal filter" *Indian J. Pure & Appl. Phys.*, **43**(8), 636–639, 2005.
- [25] S. Topaloglu, M. Sagbas, F. Anday, "Three-input single-output second-order filters using current-feedback amplifiers" *Int. J. Electron. Commun. (AEU)*, **66**(8), 683–686, 2012. <https://doi.org/10.1016/j.aeu.2011.12.009>
- [26] V. K. Singh, A. K. Singh, D. R. Bhaskar, R. Senani, "New universal biquads employing CFOAs" *IEEE Trans. Circuits Syst.-II: Express Briefs*, **53**(11), 1299–1303, 2006. <https://doi.org/10.1109/TCSII.2006.882345>
- [27] S. F. Wang, H. P. Chen, Y. Ku, P. Y. Chen, "A CFOA-based voltage-mode multifunction biquadratic filter and a quadrature oscillator using the CFOA-based biquadratic filter" *Appl. Sci.*, **9**(11), 2019. <https://doi.org/10.3390/app9112304>
- [28] W. Tangsrirat, "Novel Current-mode and voltage-mode universal biquad filters using single CFTA" *Indian J. Eng. Mater. Sci.*, **17**(2), 90–104, 2010.
- [29] J. Sirirat, W. Tangsrirat, W. Surakamponom, "Voltage-mode electronically tunable universal filter employing single CFTA" in 2010 International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), Chiang Mai, Thailand, 2010.
- [30] R. Nawrocki, U. Klein, "New OTA-capacitor realisation of a universal biquad" *Electron. Lett.*, **22**(1), 50–51, 1986. <https://doi.org/10.1049/el:19860034>
- [31] J. Wu, E. I. E. Masry, "Universal voltage- and current-mode OTAs based biquads" *Int. J. Electronics*, **85**(5), 553–560, 1998. <https://doi.org/10.1080/002072198133842>
- [32] J. W. Homg, "Voltage-mode universal biquadratic filter using two OTAs" *Active and Passive Elec. Comp.*, **27**, 85–89, 2004. <https://doi.org/10.1080/0882751031000116160>
- [33] M. Kunnigern, M. Somdunyanok, P. Prommee, "High-input impedance voltage-mode multifunction filter with three-input single-output based on simple CMOS OTAs" in 2008 International Symposium on Communications and Information Technologies (ISCIT), Lao, China, 2008. <https://doi.org/10.1109/ISCIT.2008.4700228>
- [34] J. Sarasri, B. Knobob, M. Kunnigern, "Electronically tunable voltage-mode universal filter using simple OTAs" in 2011 IEEE International Conference on Computer Science and Automation Engineering (CSAE), Shanghai, China, 2011. <https://doi.org/10.1109/CSAE.2011.5952912>
- [35] F. Kacar, A. Yesil, A. Noori, "New CMOS realizations of voltage differencing buffered amplifier and its biquad filter applications" *Radioengineering*, **21**(1), 333–339, 2012.
- [36] J. Pimpol, N. Roongmuanpha, W. Tangsrirat, "Low-output-impedance electronically adjustable universal filter using voltage differencing buffered amplifiers" in 2019 International Conference on Informatics, Environment, Energy and Applications (IEEA), Osaka, Japan, 2019. <https://doi.org/10.1145/3323716.3323738>
- [37] O. G. Sokmen, S. A. Tekin, H. Ercan, M. Alci, "A novel design of low-voltage VDIBA and filter application" *Elektronika Ir Elektrotehnika*, **22**(6), 51–56, 2016. <https://doi.org/10.5755/j01.eia.22.6.17224>
- [38] V. Biolkova, Z. Kolka, D. Biolke, "Fully balanced voltage differencing Buffered amplifier and its applications" in 2009 52nd IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), Cancun, Mexico, 2009. <https://doi.org/10.1109/MWSCAS.2009.5236157>
- [39] J. Satansup, T. Pukkalanun, W. Tangsrirat, "Electronically tunable single-input five-output voltage-mode universal filter using VDTAs and grounded passive elements" *Circuits Syst. Signal Process.*, **32**, 945–957, 2013. <https://doi.org/10.1007/s00034-012-9492-0>
- [40] D. Prasad, D. R. Bhaskar, M. Srivastava, "Universal voltage-mode biquad filter using voltage differencing transconductance amplifier" *Indian J. Pure & Appl. Phys.*, **51**, 864–868, 2013.
- [41] W. Tangsrirat, "Linearly tunable CMOS voltage differencing transconductance amplifier (VDTA)" *Informacije MIDEM*, **49**(2), 61–68, 2019. <https://doi.org/10.33180/InfMIDEM2019.202>
- [42] O. Channumsin, W. Tangsrirat, "SITO-type high-input impedance voltage-mode multifunction filter using single active element" in 2019 5th International Conference on Engineering, Applied Sciences and Technology (ICEAST), Luang Prabang, Laos, 2019. <https://doi.org/10.1109/ICEAST.2019.8802603>
- [43] N. Roongmuanpha, T. Dumawipata, W. Tangsrirat, "Triple-input single-output electronically controlled voltage-mode biquadratic filter" in 2019 5th International Conference on Engineering, Applied Sciences and Technology (ICEAST), Luang Prabang, Laos, 2019. <https://doi.org/10.1109/ICEAST.2019.8802540>
- [44] P. Moonnuang, T. Pukkalanun, W. Tangsrirat, "Voltage differencing gain amplifier-based shadow filter: a comparison study" in 2020 6th International Conference on Engineering, Applied Sciences and Technology (ICEAST), Chiang Mai, Thailand, 2020. <https://doi.org/10.1109/ICEAST50382.2020.9165352>
- [45] N. Roongmuanpha, T. Pukkalanun, W. Tangsrirat, "Three-input one-output voltage-mode biquadratic filter using single VDBA" in 2020 8th International Electrical Engineering Congress (IEECON), Chiang Mai, Thailand, 2020. <https://doi.org/10.1109/IEECON48109.2020.229503>
- [46] Linear Technology, "100MHz current feedback amplifier with DC gain control", LT1228 datasheet, 1994.

ISSN 0352-9045

# Informacije MIDEM

Journal of Microelectronics,  
Electronic Components and Materials  
Vol. 51, No. 1(2021), March 2021

Revija za mikroelektroniko,  
elektronske sestavne dele in materiale  
letnik 51, številka 1(2021), Marec 2021



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Practical Floating Capacitance Multiplier Implementation with Commercially Available IC LT1228s

Natchanai Roongmuanpha, Worapong Tangsrirat\*

School of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand

**Abstract:** A practical realization of a tunable floating capacitance multiplier using commercially available integrated circuits, namely LT1228 is proposed. The synthetic capacitor utilizes only two IC LT1228s along with two passive components (one resistor and one capacitor). The capacitance multiplication factor is electronically controllable through the transconductance gain of the LT1228. The effects of non-ideal transfer gains and parasitic elements of the LT1228 on the circuit performance have been evaluated in detail. The applicability of the proposed floating capacitance multiplier as a second-order band-pass filter is also presented. The claimed theory is verified by several PSPICE simulations and experimental test results.

**Keywords:** capacitance multiplier; impedance simulation circuit; commercially available integrated circuit; electronically tunable

## Praktična uporaba množilnika plavajoče kapacitivnosti s komercialnim IC LT1228s

**Izvleček:** Predstavljena je praktična uporaba nastavljivega množilnika plavajoče kapacitivnosti z uporabo komercialnega integriranega vezja LT1228. Sintetičen kondenzator uporablja le dva IC LT1228 in dva pasivna elementa (upor in kondenzator). Faktor množenja je elektronsko nastavljiv s transkonduktančnim ojačenjem LT1228. Natančno so opredeljeni prenosni neidealnih ojačenj parazitnih elementov. Uporabnost množilnika je prikazana na pasovnem filtru drugega reda. Teorija je verificirana v PSPICE simulatorju in z eksperimentalnimi testi.

**Ključne besede:** kapacitetni množilnik; impedančno simulacijsko vezje; komercialno integrirano vezje; elektronska nastavljivost

\* Corresponding Author's e-mail: [drworapong@gmail.com](mailto:drworapong@gmail.com)

### 1 Introduction

It is well known that the capacitance multiplier is a significant electronic block in the fabrication of high capacitance values in integrated circuit (IC) technology [1]-[2]. This is due to the large-value capacitors requiring a large silicon area on the IC chip. To overcome this limiting problem, the capacitance multiplier circuit which performs the multiplication of small capacitance values can be very useful [3]-[4]. Therefore, the design of capacitance multiplier circuits becomes an essential research issue in the area of analog ICs. Over the years, there are various floating capacitance multiplier circuits reported by several researchers employing numerous versatile active elements [5]-[13]. However,

careful observation of the topologies reported in these references reveals that they still suffer from one or more of the following restrictions:

1. They contain three or more active components [5]-[6], [10], [12], which enlarge the area on the chip, and relatively high power dissipation.
2. They need to employ more than two passive components [7], [9]-[10].
3. They are unavailable in commercial IC form [6]-[9], [11]-[12], which cannot be practically implemented using already existing readily available ICs.
4. They lack the electronic adjustability for the capacitance multiplying factor [7], [9]-[10]. The in-

ternal tuning feature would be desirable for modern mixed-signal systems.

5. They use different types of active components for their implementations [5], [12]-[13].

The attention aim of this work is, therefore, to design a floating and tunable capacitance multiplier using already existing commercially available ICs, namely LT1228 [14]. The LT1228 structure internally consists of an operational transconductance amplifier (OTA) and a current feedback operational amplifier (CFOA) in the same IC package. Thus, it may be noted that LT1228 has now become a popular commercial IC for designing several types of analog signal processing circuits and applications [15]-[20]. Two LT1228s and two passive components, i.e. one resistor and one capacitor, are employed in this design. The capacitance scaling factor of the simulated circuit can be altered through the tunable transconductance gains of the LT1228s and/or the resistor in the circuit. A careful non-ideality analysis for the proposed capacitance multiplier circuit is investigated in detail. The second-order RLC band-pass filter implemented with the proposed tunable active capacitor simulator is given as an application. To verify the workability of the proposed circuit, it has been simulated in the PSPICE program using macro-model of IC LT1228, and also experimentally tested in a laboratory using commercially available IC namely LT1228s.

## 2. Circuit description

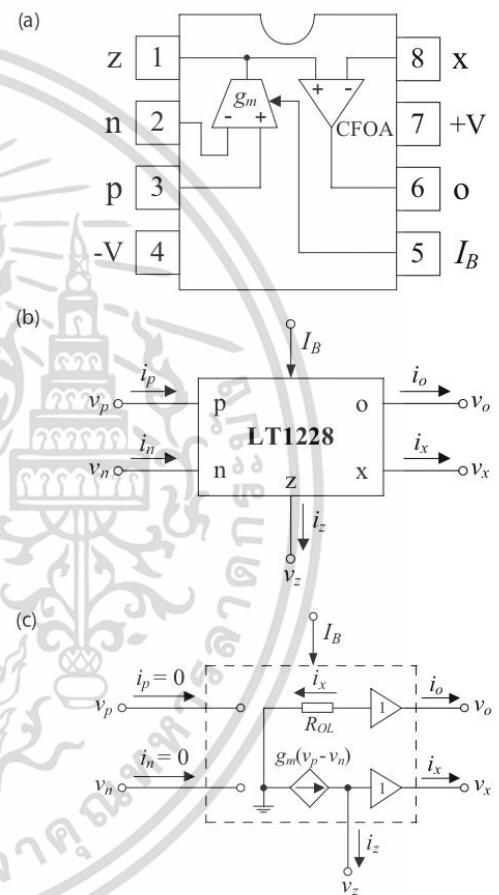
### 2.1. Commercially available IC LT1228

The LT1228 is a commercially available IC manufactured by Linear Technology Corporation [14]. The LT1228 internal circuit, which has the properties of both the operational transconductance amplifier (OTA) and the current feedback operational amplifier (CFOA), is shown in Fig.1(a). The OTA provides an electronic gain control with a differential voltage-to-current converter, whose transconductance gain ( $g_m$ ) depends on an external bias current, while the CFOA is implemented to drive load low-impedance loads with excellent linearity at high frequencies. The circuit representation block of the LT1228 and its equivalent circuit are given in Fig.1(b) and 1(c), respectively. In ideal operation, the function of the LT1228 can be described by the following matrix relation:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_x \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & R_{OL} & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_x \\ i_o \end{bmatrix} \quad (1)$$

In equation (1),  $R_{OL}$  is the transresistance gain of the LT1228, which is ideally considered to be infinite. The  $g_m$ -parameter of this IC can be adaptable electronically with the help of the external bias current  $I_B$  and the expression is given by:

$$g_m = 10I_B \quad (2)$$



**Figure 1:** Commercially available IC LT1228: (a) package information; (b) electrical symbol; (c) equivalent circuit

### 2.2 Proposed floating capacitance multiplier design

The schematic diagram of the proposed floating capacitance multiplier circuit is given in Fig.2(a). It is composed of only two LT1228s, one resistor, and one capacitor. The equivalent circuit for the proposed capacitor implementation of Fig.2(a) is shown in Fig.2(b). Assuming that the matching condition of  $g_m = g_{m1} = g_{m2}$  is satisfied, routing circuit analysis shows that the equivalent

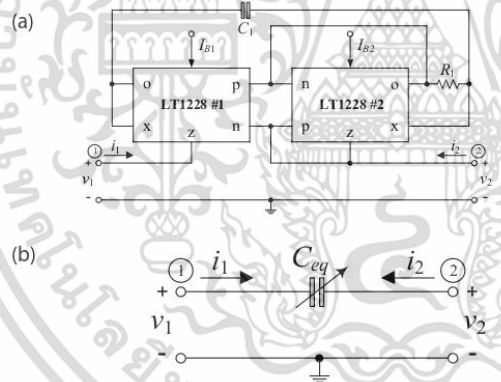
input impedance looking between ports  $v_1$  and  $v_2$  of the proposed circuit in Fig.2(a) can be obtained as:

$$Z_{eq} = \frac{v_{id}}{i_{in}} = \left( \frac{v_1 - v_2}{i_1} \right) = \left( \frac{v_2 - v_1}{i_2} \right) = \frac{1}{sC_{eq}} = \frac{1}{s(g_m R_1 C_1)} \quad (3)$$

It is obvious that the proposed circuit of Fig.2(a) implements a floating tunable lossless capacitance with equivalent capacitance being given by:

$$C_{eq} = (g_m R_1) C_1 = K C_1 \quad (4)$$

where  $K = g_m R_1$  represents the capacitance multiplication factor. The relation in (4) reveals that the capacitance magnification with a large multiplication factor is easily feasible by appropriate choosing  $g_m$  and/or  $R_1$ . Also from equation (2), the electronic tuning capability of the proposed design is evident through the bias currents of the LT1228s. It should be further noted here that two transconductance gains for this implementation need to be equal. This can be done easily by using simple current mirror to supply equal external bias currents to the two LT1228s.



**Figure 2:** Proposed floating capacitance multiplier implementation: (a) circuit diagram; (b) ideal equivalent impedance

2.3 Non-ideality performance analysis

Consider the non-ideal transfer gains of the LT1228, the characteristic of the LT1228 given in equation (1) can be re-described by the following matrix equation:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_x \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 & 0 \\ 0 & 0 & \beta & 0 & 0 \\ 0 & 0 & 0 & R_{OL} & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_x \\ i_o \end{bmatrix} \quad (5)$$

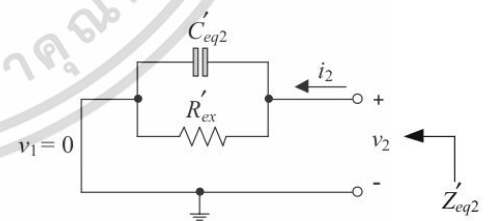
In above equation,  $\alpha = (1 - \epsilon_{gm})$  and  $\beta = (1 - \epsilon_v)$ , where  $|\epsilon_{gm}| \ll 1$  and  $|\epsilon_v| \ll 1$  are the transconductance tracking error and the voltage transfer error, respectively. Therefore, an analysis of the simulator given Fig.2(a) with the consideration of these parasitic gains gives the following expression for the equivalent input impedance looking into port 1 and ground as:

$$Z'_{eq1} = \left. \frac{v_1}{i_1} \right|_{v_2=0} = \frac{1}{sC'_{eq1}} = \frac{1}{s(g_m R_1 C_1)(\alpha_1 \beta_1)} \quad (6)$$

It is obvious that the parasitic gains  $\alpha_1$  and  $\beta_1$  directly deviate the value of the working capacitance  $C_1$ . To compensate for this, it can be governed by tuning the appropriate value for the  $g_m R_1$  product. On the other hand, the non-ideal equivalent impedance looking into port 2 and ground can be approximately found as:

$$Z'_{eq2} = \left. \frac{v_2}{i_2} \right|_{v_1=0} = \frac{1}{sC'_{eq2} + \left( \frac{1}{R'_{ex}} \right)} = \frac{1}{s(R_1 C_1 \beta_2)(g_{m2} \alpha_2) + (\beta_2 - 1)(g_{m2} \alpha_2)} \quad (7)$$

From equation (7), due to the LT1228 non-ideal gains, there is an extra undesired parallel resistance ( $R'_{ex}$ ) appearing in parallel with the non-ideal equivalent capacitance. The non-ideal equivalent circuit for this case can then be represented as in Fig.3, where  $C'_{eq2} = (R_1 C_1 \beta_2)(g_{m2} \alpha_2)$  and  $R'_{ex} = 1/(\beta_2 - 1)(g_{m2} \alpha_2)$ . Since a typical value of  $R'_{ex}$  is of the order of hundreds of k $\Omega$ , the parasitic elements  $C'_{eq2}$  and  $R'_{ex}$  introduce an extra pole at low frequency, which restricts the operating frequency range of the circuit. This effect on the frequency response of  $Z'_{eq2}$  will be shown in the following section.



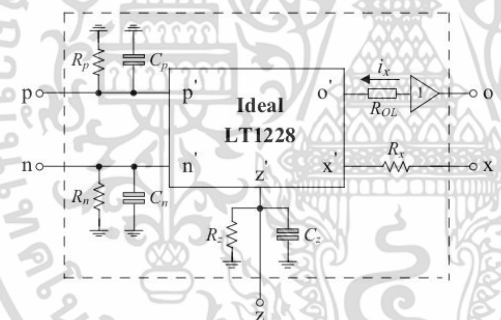
**Figure 3:** Non-ideal equivalent input impedance  $Z'_{eq2}$ .

In practice, if the parasitic impedances at the corresponding LT1228 terminals are taken into account, then the practical circuit model of the LT1228 can be drawn in Fig.4. At terminals p, n and z, there are the parasitic resistances  $R_p$ ,  $R_n$  and  $R_z$  appearing respectively in parallel with the parasitic capacitances  $C_p$ ,  $C_n$  and  $C_z$ . Their

impedance values are theoretically equal to infinity. On the other hand, the parasitic resistance  $R_x$  appears in series at terminal x. By considering  $v_2 = 0$ , the impedance of the designed capacitor with the consideration of the parasitic element effects can be given by:

$$Z''_{eq1} = \left. \frac{v_1}{i_1} \right|_{v_2=0} = \frac{1}{sC''_{eq1}} = \frac{1}{s \left[ \frac{g_{m1}R_1C_1}{1 + \left(\frac{R_{x1}}{R_{OL1}}\right)} - C_{z1} \right] - \left(\frac{1}{R_{z1}}\right)} \quad (8)$$

where  $R_{OLi}$ ,  $R_{xi}$ ,  $R_{zi}$  and  $C_{zi}$  ( $i = 1, 2$ ) are the parasitic elements  $R_{OLi}$ ,  $R_x$ ,  $R_z$  and  $C_z$  of the  $i$ -th LT1228, respectively. For practical realization,  $R_{OL1}$  and  $R_{z1}$  are typically very large, yielding  $R_{OL1} \gg R_{x1}$  and  $R_{z1} \gg 1$ . Therefore, an equivalent capacitance  $C''_{eq1} \cong (g_{m1}R_1C_1 - C_{z1})$  is obtained from equation (8). It is further mentioned that there is not any additional parasitic pole and zero due to the parasitic elements, and the operating frequency limitation can be expressed as:  $f \leq \min [1/2\pi(g_{m1}R_1C_1 - C_{z1})]$ .



**Figure 4:** Practical LT1228 model with parasitic elements.

By defining  $v_1 = 0$  and conducting relevant analyses, we can obtain the following expression for the non-ideal impedance seen between terminal 2 and ground as:

$$Z''_{eq2} = \left. \frac{v_2}{i_2} \right|_{v_1=0} = \frac{1}{sC''_{eq2}} = \frac{1}{s \left[ \frac{g_{m2}R_2C_2}{1 + \left(\frac{R_{x2}}{R_{OL2}}\right)} - C_{z2} \right] - \left[ \frac{g_{m2}}{1 + \left(\frac{R_{OL2}}{R_{z2}}\right)} + \frac{1}{R'_2} \right]} \quad (9)$$

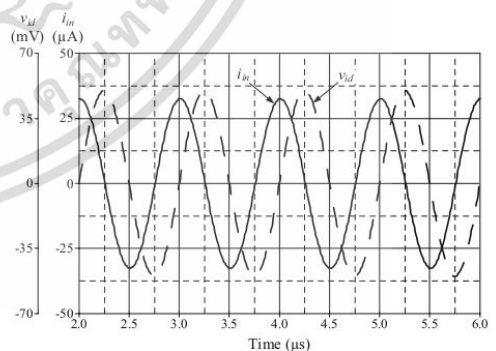
where  $R'_2 = R_{n1} // R_{p2} // R_{z2}$  and  $C'_2 = C_{n1} + C_{z2} + C_{z2}$ . In equation (9), the negative terms exhibit non-ideal behavior of the proposed capacitance simulator by introducing a parallel resistive effect. Since  $R_{OL2} \gg R_{x2}$  and  $R'_2 \gg 1$ , then equation (9) reduces to

$$Z''_{eq2} = \frac{1}{sC''_{eq2}} \cong \frac{1}{s \left[ \frac{g_{m2}R_2C_2}{1 + \left(\frac{R_{x2}}{R_{OL2}}\right)} - C_{z2} \right]} \quad (10)$$

The consideration of the above effect implies that in the frequency range of  $f \leq \min [1/2\pi(g_{m2}R_2C_2 - C_{z2})]$ , and the inequality  $g_{m2}R_2C_2 \ll C_{z2}$ , the simulator operates practically as an expected ideal capacitance multiplier.

### 3 Computer simulation validation

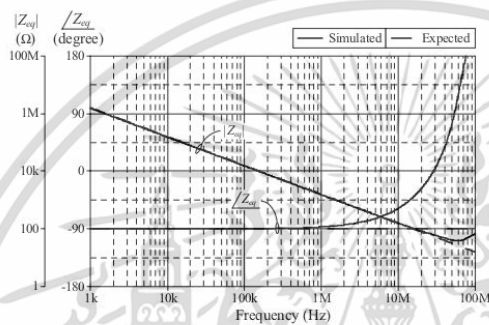
To verify our proposed design, the circuit in Fig.2(a) has been simulated in PSpice program using the macro-model parameters for the LT1228 provided by Linear Technology Corporation [14], with DC supply voltages of  $\pm 5V$ . In simulations, the component values are taken as:  $R_1 = 1 \text{ k}\Omega$ ,  $C_1 = 50 \text{ pF}$  and  $I_{B1} = I_{B2} = 200 \mu A$ . From equation (2), the transconductance gains are calculated as:  $g_m = g_{m1} = g_{m2} = 2 \text{ mA/V}$ . Also, from the relation in (4), the capacitance multiplication factor, and the simulated equivalent capacitance are calculated as:  $K = 2$  and  $C_{eq} = 0.1 \text{ nF}$ , respectively. The simulation results for input signals  $v_{id}$  and  $i_{in}$  of the proposed capacitance multiplier are given in Fig.5, when a 1-MHz sinusoidal signal of an amplitude 50 mV (peak) was applied as an input signal. The phase difference between  $v_{id}$  and  $i_{in}$  was observed to be 86.77° leading, as against the theoretical value of 90°. The corresponding frequency responses are also given in Fig.6. The total power consumption is measured to be 0.12 W when  $v_1$  and  $v_2$  are kept grounded.



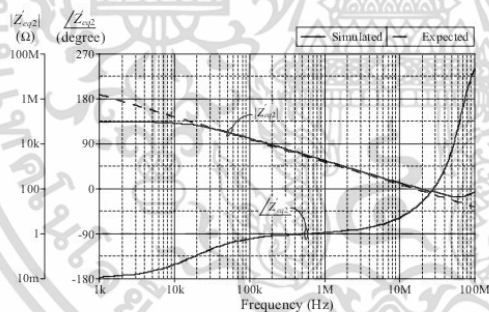
**Figure 5:** Simulation results for  $v_{id}$  and  $i_{in}$  of the proposed floating capacitance multiplier circuit in Fig.2(a).

In order to evaluate the impact of the unwanted parasitic resistance  $R'_x$  the frequency responses of the non-

ideal equivalent impedance  $Z_{eq2}$  ( $Z_{eq2} = v_2/i_2$ ) when  $v_1 = 0$  are depicted in Fig.7. It is observed that, at low frequency range between 1 kHz and 20 kHz,  $R'_{ex}$  mainly causes drop of the magnitude response of the  $Z_{eq2}$  and also some deviates in phase response as depicted. However, some circuit techniques which reduce the parasitic impedance effects can be applied in the proposed capacitance multiplier circuit to improve the frequency performance [21]-[23].



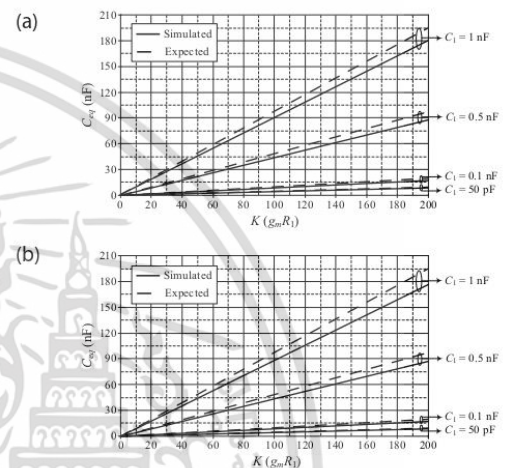
**Figure 6:** Expected and simulated frequency responses of the proposed floating capacitance multiplier circuit in Fig.2(a).



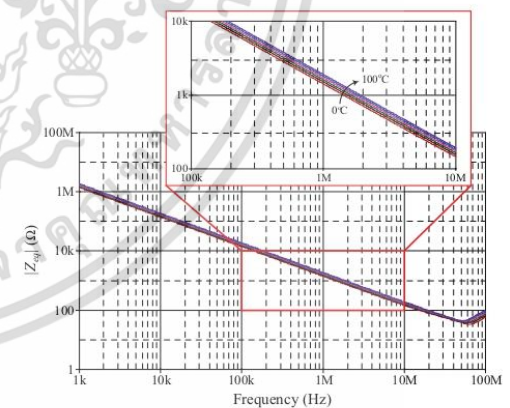
**Figure 7:** Frequency responses of the non-ideal equivalent input impedance  $Z_{eq2}$  in Fig.3.

The adjustability of the proposed capacitance multiplier circuit is assessed by tuning the capacitance multiplication factor ( $K = g_m R_1$ ), and also shown in Fig.8. Variations of  $C_{eq}$  against  $g_m$  and  $R_1$  are demonstrated as examples. The  $C_{eq}$  tuning with  $g_m$  (varied from 0.1 mA/V to 10 mA/V) while keeping  $R_1$  constant at 20 kΩ is shown in Fig.8(a), whereas the results in Fig.8(b) are obtained by setting  $g_m$  fixed at 10 mA/V and varying  $R_1$  from 0.5 kΩ to 20 kΩ. It is evident from the results that the simulated capacitance value  $C_{eq}$  can enhance up to approximately 200 times with the maximum error in all cases less than 10%.

Fig.9 shows the temperature analysis results of the proposed capacitance multiplier circuit in Fig.2(a), where the ambient temperature is changed from 0°C to 100°C in the step of 20°C. From Fig.9, the simulation results demonstrate that the magnitude response has deviated with a variation of -8% ~ +22% over the temperature range of 0°C to 100°C.



**Figure 8:** Variation of  $C_{eq}$  with the multiplication factor ( $K = g_m R_1$ ): (a)  $g_m = 0.1$  mA/V to 10 mA/V ( $I_b = 10$  μA to 1000 μA) and  $R_1 = 20$  kΩ; (b)  $g_m = 10$  mA/V ( $I_b = 1000$  μA) and  $R_1 = 0.5$  kΩ to 20 kΩ

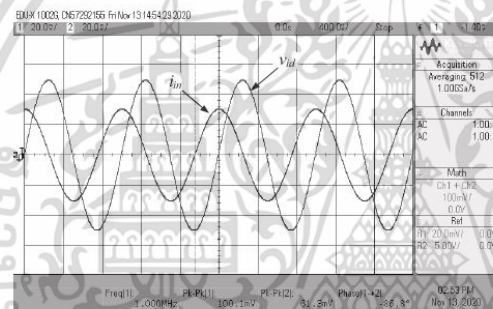


**Figure 9:** Temperature analysis results of the proposed floating capacitance multiplier circuit in Fig.2(a).

#### 4 Experimental Evaluation

In the experimental evaluation, the availability of the proposed floating capacitance multiplier circuit in

Fig.2(a) has been verified in the laboratory using off-shelf IC's LT1228 [14] under  $\pm 5V$  supply voltages. All experimental measurements were performed through Keysight EDU-X 1002G oscilloscope and HP4395A impedance analyzer. To perform the experimental test, the components used have been:  $g_m = 2 \text{ mA/V}$  ( $I_B = 200 \mu\text{A}$ ),  $R_1 = 1 \text{ k}\Omega$ , and  $C_1 = 50 \text{ pF}$ , yielding  $C_{eq} = 0.1 \text{ nF}$ . Fig.10 shows the measured input waveforms  $v_{id}$  and  $i_{in}$  of the proposed circuit in Fig.2(a), when the input signal is  $100 \text{ mV}$  peak-to-peak at  $1 \text{ MHz}$ . The phase shift between  $v_{id}$  and  $i_{in}$  obtained from this experiment is measured as  $86.8^\circ$ . The corresponding frequency responses of the equivalent input impedance  $Z_{eq}$  are also represented in Fig.11. It appears from Figs.10 and 11 that the proposed circuit behaves as a lossless capacitor as expected.



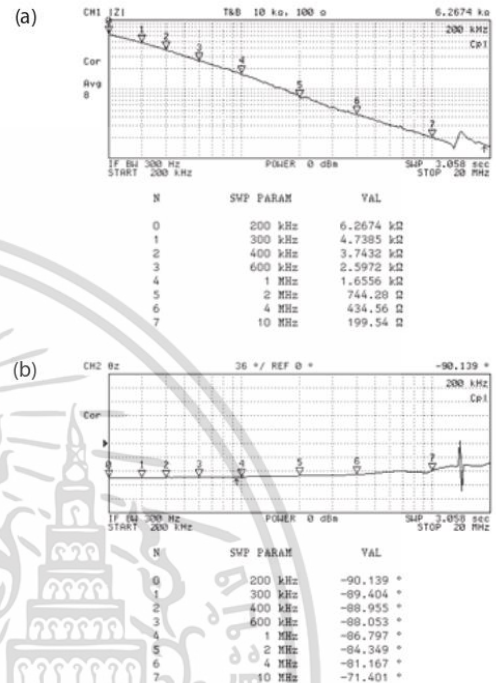
**Figure 10:** Measured time-domain behavior of the proposed floating capacitance multiplier circuit in Fig.2(a).

So as to survey the electronic tunability of the capacitance multiplier circuit, the measured magnitude and phase responses with three different values of  $g_m$  (i.e.  $g_m = 0.5 \text{ mA/V}$ ,  $3 \text{ mA/V}$ , and  $5 \text{ mA/V}$ ) are shown in Fig.12. These results were obtained by taking  $R_1 = 1 \text{ k}\Omega$  and  $C_1 = 50 \text{ pF}$ . This tuning process leads to obtain  $K = 0.5, 3$  and  $5$  ( $C_{eq} = 25 \text{ pF}, 0.15 \text{ nF}$ , and  $0.25 \text{ nF}$ ), respectively.

On the other hand, the magnitude-frequency responses of  $Z_{eq}$  for different values of  $R_1$  are depicted in Fig.13. In Fig.13, setting  $g_m = 1 \text{ mA/V}$  and  $C_1 = 50 \text{ pF}$ , and different values for  $R_1$  as  $5 \text{ k}\Omega$ ,  $10 \text{ k}\Omega$  and  $20 \text{ k}\Omega$ , results in the theoretical equivalent capacitances of  $C_{eq} = 0.25 \text{ nF}$ ,  $0.5 \text{ nF}$ , and  $1 \text{ nF}$ , respectively.

### 5 Illustrative application

In this section, illustrative applicability of the proposed floating capacitance multiplier given in Fig.2(a) has been considered. It may be utilized in the implementation of the second-order RLC voltage-mode band-pass



**Figure 11:** Measured frequency behavior of the proposed floating capacitance multiplier circuit in Fig.2(a). (a) magnitude behavior ( $|Z_{eq}|$ ); (b) phase behavior ( $\angle Z_{eq}$ ) (BP) filter as shown in Fig.14. The transfer function of the filter can be given by:

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{\left(\frac{R_{BP}}{L_{BP}}\right) s}{s^2 + \left(\frac{R_{BP}}{L_{BP}}\right) s + \left(\frac{1}{L_{BP}C_{eq}}\right)} \quad (11)$$

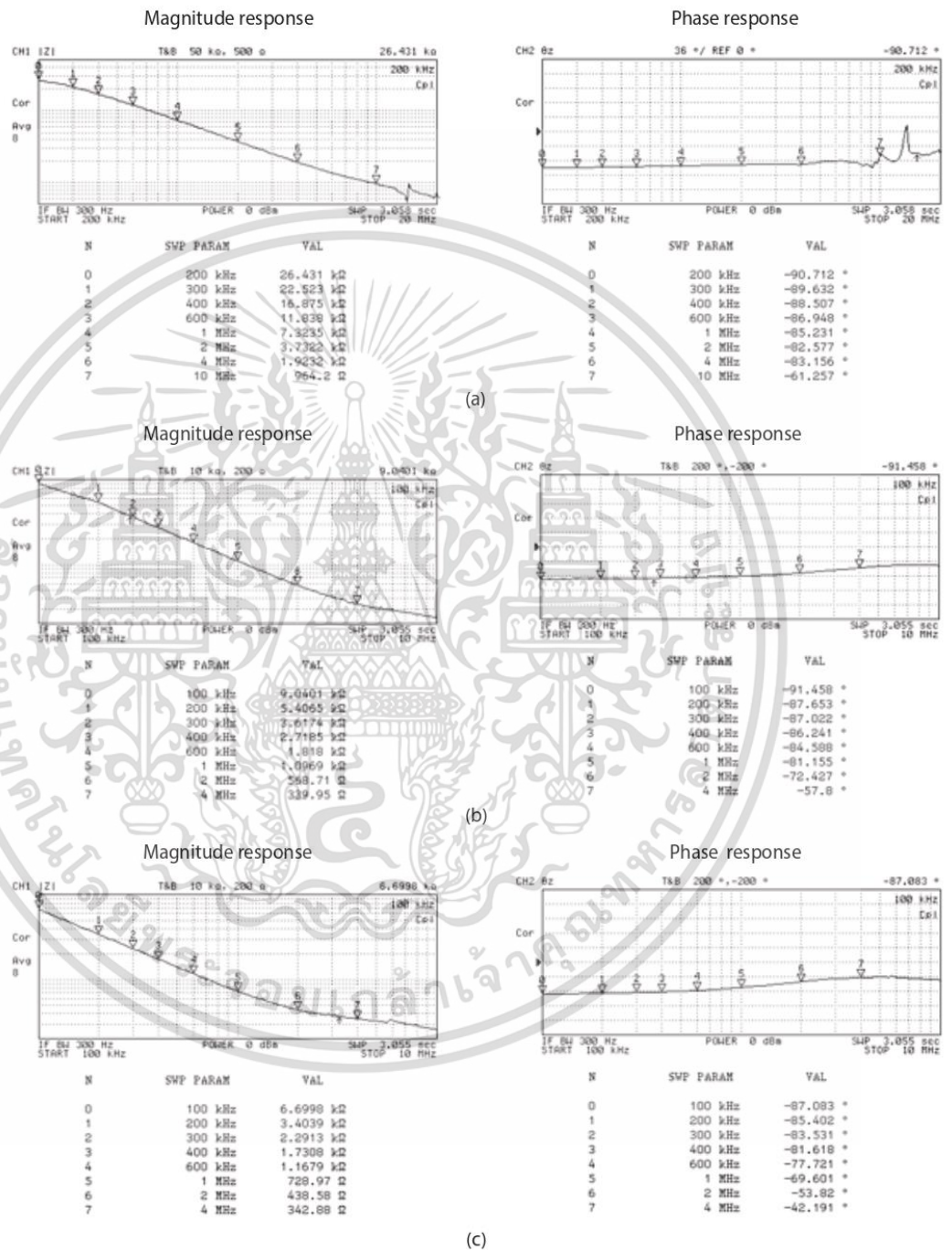
The center frequency ( $\omega_c$ ) and the quality factor ( $Q$ ) are respectively expressed below:

$$\omega_c = 2\pi f_c = \frac{1}{\sqrt{L_{BP}C_{eq}}} \quad (12)$$

and

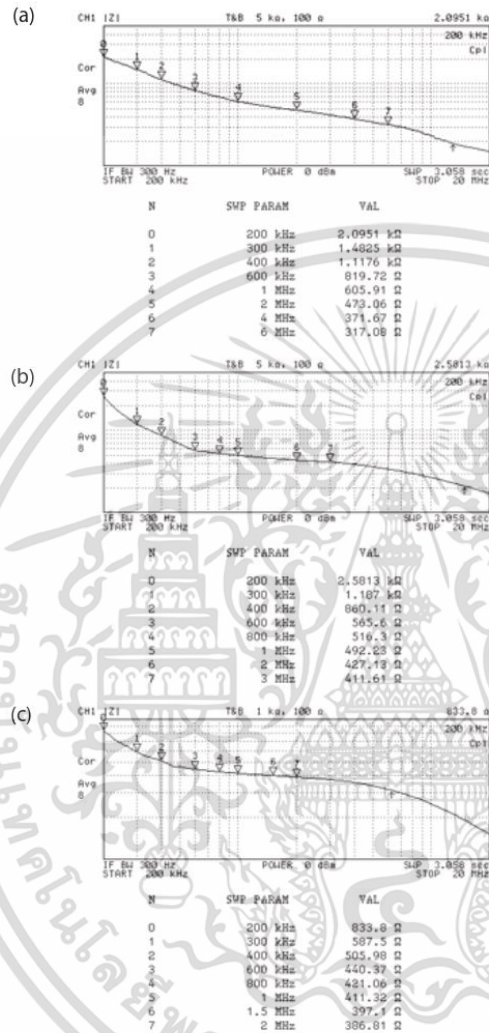
$$Q = \left(\frac{1}{R_{BP}}\right) \sqrt{\frac{L_{BP}}{C_{eq}}} \quad (13)$$

As an example for the circuit simulation, the following passive and active components were chosen as:  $R_{BP} = 3.3 \text{ k}\Omega$ ,  $L_{BP} = 1 \text{ mH}$ , and  $C_{eq} = 0.1 \text{ nF}$  ( $g_m = 2 \text{ mA/V}$ ,  $R_1 = 1$



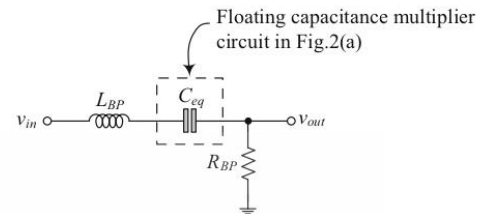
**Figure 12:** Measured frequency responses of  $Z$  for different  $g_m$ . (a)  $g_m = 0.5$  mA/V ( $K=0.5$ ,  $C_{eq} = 25$  pF); (b)  $g_m = 3$  mA/V ( $K=3$ ,  $C_{eq} = 0.15$  nF); (c)  $g_m = 5$  mA/V ( $K=5$ ,  $C_{eq} = 0.25$  nF)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

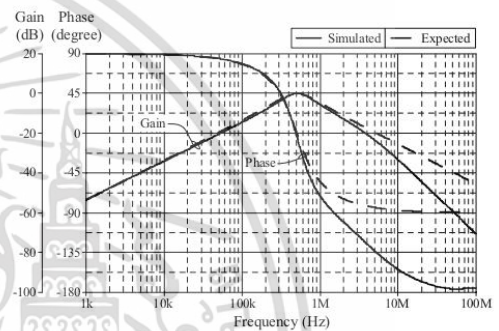


**Figure 13:** Measured magnitude-frequency responses of  $Z_{eq}$  for different  $R_1$  (a)  $R_1 = 5 \text{ k}\Omega$  ( $K = 5$ ,  $C_{eq} = 0.25 \text{ nF}$ ); (b)  $R_1 = 10 \text{ k}\Omega$  ( $K = 10$ ,  $C_{eq} = 0.5 \text{ nF}$ ); (c)  $R_1 = 20 \text{ k}\Omega$  ( $K = 20$ ,  $C_{eq} = 1 \text{ nF}$ )

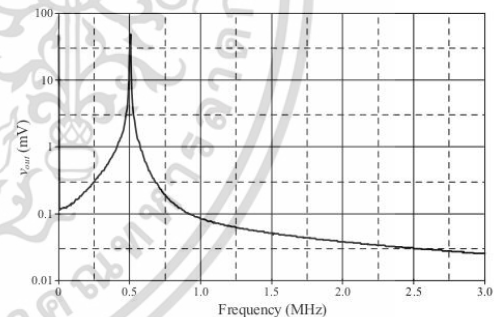
$\text{k}\Omega$ , and  $C_1 = 50 \text{ pF}$ ). The ideal and simulated frequency responses of the filter in Fig.14 are exhibited in Fig.15, in which the calculated and simulated values of  $f_c$  are found to be 503 kHz and 509 kHz, respectively. The simulated frequency characteristics are in good agreement with the predicted responses, thereby confirming the practical utility of the proposed capacitance multiplier circuit. The corresponding frequency spectrum of the output voltage ( $v_{out}$ ) of the BP filter is also recorded in Fig.16, where the total harmonic distortion (THD) values observed is well within 1.17%.



**Figure 14:** Second-order RLC voltage-mode BP filter implemented with  $C_{eq}$  from Fig.2(a).



**Figure 15:** Expected and simulated frequency characteristics of the BP filter in Fig.14.



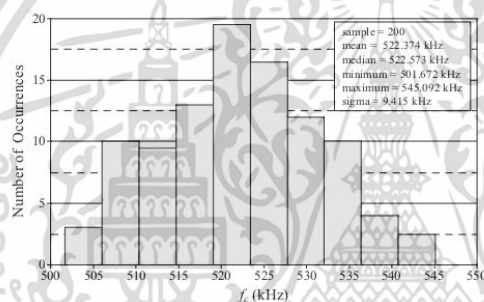
**Figure 16:** Output frequency spectrum of  $v_{out}$ .

Finally, in order to inspect random deviations of the BP filter center frequency due to the process and mismatch variations, Monte-Carlo analysis simulation has been evaluated with the same given parameters that resulted in the frequency characteristic of Fig.15. The simulations were performed 200 times with a 5% Gaussian deviation of relevant  $g_m$ ,  $R_1$ , and  $C_1$ . The histogram of the center frequency is shown in Fig.17. According to statistical analysis results, the mean value is at 522 kHz with a standard deviation of 9.4 kHz, corresponding to 1.8% deviation from the nominal value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6 Conclusive Discussion

This work is an attempt to present a practical realization of the tunable floating capacitance multiplier circuit using a commercially available IC LT1228. The synthetic capacitance simulator is constructed with two LT1228s, one resistor, and one capacitor. The electronic tuning feature of the simulated floating capacitor can be achieved by means of external bias currents of the IC LT1228s. The communication further discusses a second-order RLC voltage-mode band-pass filter to validate the applicability of the proposed capacitor simulation. PSPICE simulation and experimental results of the commercially available IC LT1228 are also included to demonstrate the convincing characteristics of the proposed circuit and its practical significance.



**Figure 17:** Monte-Carlo analysis results showing the deviation in the standard deviations of the BP filter center frequency.

## 7 Acknowledgment

This work was supported by King Mongkut's Institute of Technology Ladkrabang.

## 8 Conflict of interest

The authors confirm that this article content has no conflict of interest.

## 9 References

1. S. Pennisi, "CMOS multiplier for grounded capacitors", *Electron. Lett.*, vol.38, no.15, pp.765-766, 2002  
<https://doi.org/10.1049/el:20020517>
2. M. A. Al-Absi, E. S. Al-Suhaibani, and M. T. Abuelma'atti, "A new compact CMOS C multiplier", *Ana-*

*log Integr. Circ. Sig. Process.*, vol.90, no.3, pp.653-658, 2017.

<https://doi.org/10.1007/s10470-016-0822-1>

3. W. Tangsrirat, "Resistorless tunable capacitance multiplier using single voltage differencing inverting buffered amplifier", *Rev. Roum. Des Sci. Techn.-Electrotechn. et Energ.*, vol.62, no.1, pp.72-75, Jan-March 2017.
4. W. Tangsrirat, O. Channumsin, and J. Pimpol, "Electronically adjustable capacitance multiplier circuit with a single voltage differencing gain amplifier (VDGA)", *Informacije MIDEM- J. Microelectron. Electron. Comp. Materials*, vol.49, no.4, pp.211-217, 2019.  
<https://doi.org/10.33180/InfMIDEM2019.403>
5. M. T. Ahmed, I. A. Khan, and N. Minhaj, "Novel electronically tunable C-multipliers", *Electron. Lett.*, vol.31, no.1, pp.9-11, Jan. 1995  
<https://doi.org/10.1049/el:19950018>
6. M. T. Abuelma'atti and N. A. Tasadduq, "Electronically tunable capacitance multiplier and frequency-dependent negative-resistance simulator using the current-controlled current conveyor", *Microelectron. J.*, vol.30, no.9, pp.869-873, Sep.1999.  
[https://doi.org/10.1016/s0026-2692\(99\)00025-7](https://doi.org/10.1016/s0026-2692(99)00025-7)
7. P. V. A. Mohan, "Floating capacitance simulation using current conveyors", *J. Circuits Syst. Comput.*, vol.14, no.1, pp.123-128, 2005.  
<https://doi.org/10.1142/s0218126605002209>
8. O. Channumsin, and W. Tangsrirat, "Electronically tunable floating capacitance multiplier using FB-VDBAs", *Engineering Letters*, vol. 24, no.3, pp.365-369, 2016.
9. H. Alpaslan, "DVCC-based floating capacitance multiplier design", *Turkish J. Electr. Eng. Comput. Sci.*, vol.25, no.2, pp.1334-1345, 2017.  
<https://doi.org/10.3906/elk-1509-112>
10. M. T. Abuelma'atti, Z. J. Khalifa, and S. K. Dhar, "New CFOA-based lossless floating inductor and capacitance/resistance multipliers for low frequency applications", *J. Active Passive Electron. Devices*, vol.14, pp.229-237, 2019.
11. W. Tangsrirat and O. Channumsin, "Tunable floating capacitance multiplier using single fully balanced voltage differencing buffered amplifier", *J. Commun. Tech. Electron.*, vol.64, no.8, pp.797-803, Aug.2019.  
<https://doi.org/10.1134/s1064226919080163>
12. M. A. Al-Absi, A. A. Al-Khulaifi, "A new floating and tunable capacitance multiplier with large multiplication factor", *IEEE Access*, vol.7, pp.120076-120081, Aug. 2019.  
<https://doi.org/10.1109/ACCESS.2019.2936800>
13. M. A. Al-Absi, M.T. Abulema'atti, "A tunable floating impedance multiplier", *Arab. J. Sci. Eng.*, vol.44,

- no.8, pp.7085–7089, Mar. 2019.  
<https://doi.org/10.1007/s13369-019-03792-z>
14. Linear Technology, "100MHz current feedback amplifier with DC gain control", LT1228 datasheet, 1994.
  15. S. Siripongdee and W. Jaikla, "Universal filter using single commercially available IC: LT1228", Proceedings of 2016 3rd International Conference on Mechatronics and Mechanical Engineering (ICMME-2016), October 21-23, Shanghai, China, p.14002, 2017.  
<https://dx.doi.org/10.1051/mateconf/201795>
  16. A. Chaichana, S. Siripongdee, and W. Jaikla, "Electronically adjustable voltage-mode first-order all-pass filter using single commercially available IC", Proceedings of IOP Conference Series: Materials Science and Engineering, January 19-22, Tokyo, Japan, p.012009, 2019.  
<https://dx.doi.org/10.1088/1757-899X/559/1/012009>
  17. N. Roongmuanpha, T. Suesut, W. Tangsrirat, "Electronically tunable triple-input single-output voltage-mode biquadratic filter implemented with single integrated circuit package", *Advances in Science, Technology and Engineering Systems Journal*, vol.6, no.1, pp.1120-1127, 2021.  
<https://dx.doi.org/10.25046/aj060125>
  18. P. Moonmuang, N. Roongmuanpha, T. Pukkalanun, W. Tangsrirat, "On the realization of simulated lossy inductors using voltage differencing buffered amplifiers", *Proceedings of 2020 8<sup>th</sup> International Electrical Engineering Congress (IEECON)*, Chiang Mai, Thailand, 2020.  
<https://doi.org/10.1109/IEECON48109.2020.229469>
  19. N. Roongmuanpha, W. Tangsrirat, "SITO current-mode multifunction biquad using readily available IC LT1228s", *Proceedings of The 6<sup>th</sup> International Conference on Engineering, Applied Sciences and Technology (ICEAST-2020)*, July 1-4, Thailand, pp. 108-111, 2020.  
<https://doi.org/10.1109/ICEAST50382.2020.9165538>
  20. N. Roongmuanpha, T. Pukkalanun, W. Tangsrirat, "Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA", *Engineering Review*, vol.41, no.3, 2021.  
<https://doi.org/10.30765/er.1547>
  21. A. Fabre and H. Barthelemy, "Composite second-generation current conveyor with reduced parasitic resistance", *Electron. Lett.*, vol.30, no.5, pp.377-378, Mar.1994.  
<https://doi.org/10.1049/el:19940302>
  22. F. Sequin and A. Fabre, "New second-generation current conveyor with reduced parasitic resistance and bandpass filter application", *IEEE Trans. Circuits Syst.I: Fundam. Theory Appl.*, vol.48, no.6, pp.781-785, Jun.2001.  
<https://doi.org/10.1109/81.928161>
  23. G. Feeri, N. C. Guerrini, and M. Diquai, "CCII-based floating inductance simulator with compensated series resistance", *Electron. Lett.*, vol.39, no.22, pp.1560-1562, Oct.2003.  
<https://doi.org/10.1049/el:20031046>



Copyright © 2021 by the Authors.  
 This is an open access article distributed under the Creative Commons Attribution (CC BY) License (<https://creativecommons.org/licenses/by/4.0/>), which permits unrestricted use, distribution, and reproduction in any medium, provided the original work is properly cited.

Arrived: 27. 02. 2021  
 Accepted: 01 .04. 2021



**applied sciences**

an Open Access Journal by MDPI



## Tunable Mixed-Mode Voltage Differencing Buffered Amplifier-Based Universal Filter with Independently High- $Q$ Factor Controllability

Natchanai Roongmuanpha; Mohammad Faseehuddin; Norbert Herencsar; Worapong Tangsirat

*Appl. Sci.* 2021, Volume 11, Issue 20, 9606

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Article

# Tunable Mixed-Mode Voltage Differencing Buffered Amplifier-Based Universal Filter with Independently High-Q Factor Controllability

Natchanai Roongmuanpha <sup>1</sup>, Mohammad Faseehuddin <sup>2</sup>, Norbert Herencsar <sup>3</sup> and Worapong Tangsrirat <sup>1,\*</sup>

<sup>1</sup> School of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand; natchanai.roo@gmail.com

<sup>2</sup> Faculty of Engineering, Symbiosis Institute of Technology (SIT), Symbiosis International University (SIU), Lavale, Mulshi, Pune 412115, Maharashtra, India; faseehuddin03@gmail.com

<sup>3</sup> Department of Telecommunications, Faculty of Electrical Engineering and Communication, Brno University of Technology, Technicka 12, 61600 Brno, Czech Republic; herencsn@ieee.org

\* Correspondence: worapong.ta@kmitl.ac.th



Citation: Roongmuanpha, N.; Faseehuddin, M.; Herencsar, N.; Tangsrirat, W. Tunable Mixed-Mode Voltage Differencing Buffered Amplifier-Based Universal Filter with Independently High-Q Factor Controllability. *Appl. Sci.* **2021**, *11*, 9606. <https://doi.org/10.3390/app11209606>

Academic Editor: Amerigo Capria

Received: 13 September 2021

Accepted: 12 October 2021

Published: 15 October 2021

**Publisher's Note:** MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.



**Copyright:** © 2021 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (<https://creativecommons.org/licenses/by/4.0/>).

**Abstract:** This paper proposes the design of a mixed-mode universal biquad configuration, which realizes generic filter functions in all four possible modes, namely voltage mode (VM), current mode (CM), transadmittance mode (TAM), and transimpedance mode (TIM). The filter architecture employs two voltage differencing buffered amplifiers (VDBAs), two resistors and two capacitors, and can provide lowpass (LP), bandpass (BP), highpass (HP), bandstop (BS), and allpass (AP) biquadratic filtering responses without any circuit alteration. All passive elements used are grounded, except VM. The circuit not only allows for the electronic tuning of the natural angular frequency ( $\omega_0$ ), but also achieves orthogonal tunability of the quality factor ( $Q$ ). It also provides the feature of availability of output voltage at the low-output impedance terminal in VM and TIM, and does not require inverting-type or double-type input signals to realize all the responses. Moreover, in all modes of operation, the high-Q filter can be easily obtained by adjusting a single resistance value. Influences of the VDBA nonidealities and parasitic elements are also discussed in detail. PSPICE simulations with TSMC 0.18- $\mu\text{m}$  CMOS process parameters and experimental testing results with commercially available IC LTI228s have been used to validate the theoretical predictions.

**Keywords:** active filter; mixed mode; universal biquadratic filter; voltage differencing buffered amplifier (VDBA)

## 1. Introduction

The design and synthesis of active frequency-selective filters have a very significant role in the areas of continuous-time signal processing, instrumentation and measurement applications, and wireless communication. In recent years, the design of general mixed-mode universal biquadratic filters with input voltages and/or currents and output voltages and/or currents has received a lot of attention from researchers. Considering the nature of input and output signals, the filters can be classified into four possible modes, i.e., voltage mode (VM), current mode (CM), transadmittance mode (TAM), and transimpedance mode (TIM). The VM and CM operations perform frequency filtering behavior on voltage and current signals, respectively. The TAM and TIM operations can be used as bridges for connecting a VM filter to any of the CM circuits and vice versa. Accordingly, the mixed-mode universal filters that provide all generic filtering responses in all four modes increase the versatility and flexibility of practical filtering applications and requirements. Consequently, these filters are worthy of investigation and research. Therefore, in the recent past, several structures realizing mixed-mode universal biquadratic filters with a variety of high-performance active elements have appeared in the literature [1–46]. Table 1 presents a comparative study of earlier-reported mixed-mode universal filters based on various types of high-performance active components.

A deep investigation of the available literature reveals that several exemplary filter topologies introduced in [1,12,16,19,21,26,29,31,32,37,39,43,44] do not provide the different filtering responses in all four modes of operation. In [1–7,9–13,17,18,20,25,27–30,32,36,38,40,41], they require more than two active components for the design. The use of more active components results in higher power dissipation and a large chip area. Additionally, a multitude of the previously discussed mixed-mode filters [3–8,10,12,16,18,22,23,25,27,31,35,36,38,41,42,44,45] employ an excessive number (at least five) of passive components. It has been observed that the realizations of [3–8,12,14–16,18,21–24,26,27,31,33–35,37–39,41–43,45,46] still used some floating passive components, which is unfavorable from integrated circuit (IC) implementation viewpoint. To obtain various filtering responses or to change the operating mode, the designs in [5,7,27,32,42] need structural modification with a programmable switching technique. This technique needs to employ some external switches, which practically lead to increasing switching noise. The filter structures given in [3–8,10,12,16,18,22,23,25,31,35,36,38,41] do not provide the feature of inbuilt tunability of filter parameters. Furthermore, the important filter parameters, i.e., natural angular frequency ( $\omega_0$ ) and quality factor ( $Q$ ), for the circuits [1,5–7,12,13,15–17,19,20,23,30,33,34,37,38,41] are interactive. Although the circuits of [4,13,22,25,27,30–32,38] allow the realization of different functions of the universal filter with the same topology, they employ two different types of active components, which are not modular, and increase the complexity of the resulting circuit. In other works [8,16,19,24,26,33,39,43,45,46], some mixed-mode universal filters based on a single active element were previously reported. However, the active devices used for these realizations are complex active components, resulting in a complicated internal structure [8,24,33,39,43,45,46]. Furthermore, the single active element-based filter circuits [16,26,39,43] function only in dual modes of operation. Therefore, it should be concluded that the filter structures presented in [1–46] suffer from one or more of the following disadvantages: (i) inability to realize various filtering responses in all four possible modes; (ii) use of a greater number of active components; (iii) use of an excessive number of passive components; (iv) use of ungrounded passive elements; (v) need of some external switches; (vi) lack of built-in tuning capability; (vii) inability to control  $\omega_0$  and  $Q$  independently; (viii) use of a complex active building block; (ix) need for inverting-type or double-type input signals.

Due to its simple structure, versatility, and CMOS integrability, the voltage differencing buffered amplifier (VDBA) is an alternative and suitable active building block for biquad filter solutions [47]. Interestingly, the internal circuit architecture of the VDBA block consists of an operational transconductance amplifier (OTA) and a voltage follower (VF) [48,49]. This simple circuitry implementation leads to low power consumption and small chip area requirements. Therefore, in this work we adopt the advantages provided by the VDBA device to design a mixed-mode universal biquad filter. The designed filter topology possesses the following salient properties: (i) use of a reasonable number of active and passive elements (i.e., two VDBAs, two resistors, and two capacitors); (ii) capability of realizing universal biquadratic filter functions in all four modes; (iii) employment of all grounded passive elements, except for VM; (iv) exhibits inbuilt tuning capability; (v) noninteractive control of  $Q$ ; (vi) low-output impedance for VM and TIM operations. The functionality of the circuit has been evaluated through simulation results based upon TSMC 0.18- $\mu\text{m}$  1P6M CMOS technology parameters, and furthermore through the experimental measurements of the commercially available integrated circuit (IC), LT1228. Additionally, all properties of the proposed mixed-mode filter are mentioned and compared with the previous related works in Table 1. Furthermore, Table 2 presents a comprehensive comparison illustrating the superiority of the proposed mixed-mode universal filter over the earlier reported relevant VDBA-based biquad configurations [50–58]. As can be observed, no earlier VDBA-based filter realization can be operated in all four modes of operation. The passive components used for their realizations are all floating. Although the works proposed in [54,56] use a single VDBA as an active element, they suffer from operating in only a single mode and using at least four floating passive components.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. A comparison chart of previously related mixed-mode universal biquad filters.

Related Works/Year	Configuration	Number of Components Used		Filter Functions Realized					Grounded Passive Elements	Inbuilt Tunability	Independent Control of $\omega_0$ and $Q$	Need for Inverting or Double Input Signal(s)
		Active	Passive	VM	CM	TAM	TIM	Passive Elements				
[1]/2003	MISO	OTA = 6	C = 2	all five	all five	—	—	—	yes	no	no	
[2]/2003	MIMO	DO-CCII = 4	C = 2	LP, BP, HP	LP, BP, HP	LP, BP, BS	LP, BP, HP	—	yes	yes	no	
[3]/2004	MISO	CCII = 5	R = 7, C = 2	all five	all five	all five	all five	—	no	yes	no	
[4]/2004	MISO	CCII = 6	R = 8, C = 2	all five	all five	all five	all five	—	no	yes	yes	
[5]/2005	SIMO	DO-CCII = 1	R = 9, C = 2, switch = 1	all five	all five	all five	all five	—	no	no	no	
[6]/2006	SIMO	CFOA = 4	R = 3, C = 2	LP, BP, HP	LP, BP, HP	BP, HP	LP, BP	—	no	no	no	
[7]/2006	SIMO	FTFN = 3	R = 4, C = 2, switch = 2	all five	all five	all five	all five	—	no	no	no	
[8]/2009	SIMO/MISO	CCII = 3	R = 3, C = 2	all five	all five	BP, HP	all five	—	no	yes	no	
[9]/2009	SIMO	FDCCH = 1	C = 2	LP, BP, HP	LP, BP, HP	LP, BP, HP	LP, BP, HP	—	yes	yes	no	
[10]/2009	SIMO	MO-CCII = 5	R = 3, C = 2, MOS = 6	all five	all five	all five	LP, BP	—	no	yes	no	
[11]/2009	SIMO	DVCC = 3	OTA = 5, C = 2	all five	all five	all five	all five	—	yes	yes	yes	
[12]/2009	MISO	MO-CCII = 3	R = 3, C = 2	—	all five	—	all five	—	no	no	no	
[13]/2010	MISO	OTA = 3	C = 2	all five	all five	all five	all five	—	yes	no	yes	
[14]/2010	MISO/MIMO	DO-OTA = 1	C = 2	all five	all five	all five	all five	—	yes	no	yes	
[15]/2010	MIMO	MO-OTA = 1	R = 2, C = 2	all five	all five	all five	all five	—	yes	yes	no	
[16]/2010	MISO/MIMO	DO-CCII = 2	C = 2	LP, BP	all five	all five	LP, BP	—	yes	no	no	
[17]/2011	SIMO	SCFOA = 1	R = 3, C = 2	all five	LP, BP, BS	—	—	—	no	no	yes	
[18]/2011	SIMO	CCCTA = 3	C = 2	LP, BP, HP	all five	all five	LP, BP, HP	—	yes	no	no	
[19]/2011	MISO	DPCC = 3	R = 4, C = 2	all five	all five	all five	all five	—	no	yes	no	
[20]/2011	MISO	MO-CCCTA = 1	C = 2	—	all five	—	all five	—	yes	no	no	
[21]/2013	MIMO	CCCTA = 4	C = 2	all five	all five	all five	all five	—	yes	no	yes	
[22]/2013	MIMO/MIMO	VDTA = 2	C = 2	all five	all five	all five	all five	—	yes	yes	no	
[23]/2016	MIMO	FDCCH = 1	R = 6, C = 2	all five	all five	all five	all five	—	no	yes	yes	
[24]/2016	MIMO/MIMO	DPCC = 1	R = 5, C = 2	all five	all five	all five	all five	—	no	no	no	
[25]/2016	MISO	MCCTA = 1	R = 2, C = 2	all five	all five	all five	all five	—	yes	yes	no	
[26]/2016	SIMO	DP-CCII = 6	R = 4, C = 2	all five	all five	all five	all five	—	no	yes	yes	
[27]/2016	SISO	VDTA = 1	R = 1, C = 3, switch = 3	LP, BP, HP	LP, BP, HP	—	—	—	yes	yes	no	
[28]/2017	SIMO	DPCC = 5	R = 4, C = 2, switch = 3	all five	all five	all five	all five	—	no	yes	no	
[29]/2017	SIMO	CCCTA = 3	C = 2	all five	all five	all five	LP, BP, HP	—	yes	yes	no	
[30]/2017	SIMO	VDTA = 3	C = 2	LP, BP, HP	—	all five	—	—	yes	yes	no	
[30]/2017	SIMO	MO-OTA = 3	C = 2	all five	all five	all five	all five	—	yes	no	no	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Cont.

Related Works/Year	Configuration	Number of Components Used		VM	Filter Functions Realized		Grounded Passive Elements	Inbuilt Tunability	Independent Control of $\omega_0$ and Q	Need for Inverting or Double Input Signal(s)
		Active	Passive		CM	TAM				
[31]/2017	SIMO	DVCC = 1, MO-CCII = 1	R = 4, C = 2	—	all five	—	no	no	yes	no
[32]/2017	SIMO	OTA = 1, MO-OTA = 3	C = 2, switch = 1	—	LP, BP, HP	LP, BP, HP	yes	yes	yes	no
[33]/2017	MISO	DXCCDITA = 1	R = 2, C = 2	all five	all five	BP, HP	no	yes	no	yes
[34]/2017	MISO	DO-CCII = 2	R = 1, C = 2	all five	all five	BP, HP	no	yes	no	yes
[35]/2018	MISO	FDCCH = 2	R = 4, C = 2	all five	all five	all five	no	no	yes	no
[36]/2018	MISO	DVCC = 5	R = 5, C = 2	all five	all five	all five	yes	no	yes	no
[37]/2018	SIMO	VDGA = 2	C = 3	LP, BP, HP	LP, BP, HP	—	no	yes	no	no
[38]/2019	SIMO	VCHI = 3, I-CB = 1	R = 3, C = 3	LP, BP, HP	HP, BS, AP	LP, BP, HP	no	no	no	no
[39]/2019	MISO	VD-DXCC = 1	R = 2, C = 2	all five	all five	—	no	yes	yes	yes
[40]/2020	MISO	OTA = 5	C = 2	all five	all five	all five	yes	yes	yes	no
[41]/2020	MISO/MIMO	DDCC = 3	R = 4, C = 2	all five	all five	all five	no	no	no	no
[42]/2020	SIMO/MISO	EXCCTA = 2	switch = 1	all five	all five	all five	no	yes	yes	no
[43]/2020	SIMO	VDGA = 1	R = 2, C = 2	LP, BP, HP	LP, BP, HP	—	no	yes	yes	no
[44]/2020	MISO	VD-DDCC = 2	R = 3, C = 2	all five	—	all five	yes	yes	yes	no
[45]/2021	MISO/MIMO	EXCCII = 1	R = 3, C = 2	all five	all five	all five	no	yes	yes	no
[46]/2021	MISO/MIMO	EX-CCII = 1	R = 1, C = 2	all five	all five	all five	yes	yes	yes	yes
Proposed circuit	MISO/SIMO	VDDBA = 2	R = 2, C = 2	all five	all five	all five	yes	yes	yes	no

Notes: “—”: not provided, MISO: multiple-input single-output configuration, MIMO: multiple-input multiple-output configuration, SIMO: single-input multiple-output configuration, SISO: single-output configuration, OTA: operational transconductance amplifier, DO-OTA: dual-output OTA, MO-OTA: multiple-output OTA, DO-CCII: dual-output second-generation current-controlled conveyor, MO-CCII: multiple-outputs current-controlled conveyor, CCII: second-generation current conveyor, DO-CCII: dual-output CCII, MO-CCII: multiple-output CCII, FDCCII: fully differential current conveyor, FDCCH: current feedback operational amplifier, SCFOA: specific CFOA, FTEN: four-terminal floating nullor, DVCC: differential voltage current conveyor, DDCC: differential current conveyor, VD-DDCC: voltage differencing DDCC, CCCCTA: current-controlled current conveyor transconductance amplifier, VDTA: voltage differencing transconductance amplifier, MCCTA: modified current conveyor transconductance amplifier, DXCCDITA: dual X current conveyor differential input transconductance amplifier, DP-CCII: digitally programmable current conveyor, DPFCF: programmable current follower, VF: voltage follower, VDGA: voltage differencing gain amplifier, VD-DXCC: voltage differencing dual X current conveyor, VCCI: second-generation voltage conveyor, I-CB: inverting current buffer, EXCCTA: extra X current conveyor; transconductance amplifier, VD-EXCCII: voltage differencing extra X CCII, EX-CCII: extra X CCII.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2. Performance comparison of the proposed filter with the recently proposed VDBA-based biquad filters.

Related Works/Year	Configuration	Number of Components Used		Filter Functions Realized					Grounded Passive Elements	Inbuilt Tunability	Independent Control of $\omega_0$ and Q	Need for Inverting or Double Input Signal(s)
		Active	Passive	VM	CM	TAM	TIM					
[50]/2009	SIMO	FB-VDBA = 2	R = 4, C = 2 Figure 3:	LP, BP, HP	—	BP, HP	—	no	yes	no	no	
[51]/2012	MISO	VDBA = 2	C = 2 Figure 4:	all five	—	—	—	no	yes	no	yes	
[52]/2016	MISO	VDBA = 2	R = 1, C = 2	all five	—	—	—	no	yes	yes	no	
[53]/2016	MISO	VDBA = 2	C = 2	all five	—	—	—	no	yes	no	yes	
[54]/2017	SISO	VDBA = 1	R = 3+4, C = 2	all five	—	—	—	no	yes	no	yes	
[55]/2017	MIMO	VDBA = 2	C = 2	LP, BP, HP	—	—	—	no	yes	yes	no	
[56]/2018	SIMO	DO-VDBA = 1	R = 2, C = 2	LP, BP, HP, BS	all five	—	—	no	yes	no	no	
[57]/2020	MISO	VDBA = 2	C = 2	all five	—	—	—	no	yes	yes	yes	
[58]/2021	MISO	VDBA = 2	C = 2	LP, BP, HP, BS	—	—	—	no	yes	yes	no	
Proposed circuit	MISO/SIMO	VDBA = 2	R = 2, C = 2	all five	all five	all five	LP, BP	yes (except for VM)	yes	yes	no	

Notes: FB-VDBA: fully balanced voltage differencing buffered amplifier; DO-VDBA: dual-output voltage differencing buffered amplifier.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The paper is organized as follows, Section 2 describes the VDBA. The proposed mixed-mode universal filter is proposed in Section 3. The non-ideal gain effect, sensitivity performance, and parasitic impedance effect are investigated in Sections 4 and 5, respectively. The simulation results are given in Section 6, while the practical circuit implementation and the experimental results are presented in Section 7. Finally, the paper is concluded in Section 8.

## 2. VDBA Description

The electrical symbol of the VDBA is shown in Figure 1. The defining characteristic of the VDBA can be described by the following matrix equation:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \cdot \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix}, \quad (1)$$

where  $g_m$  is the transconductance gain of the VDBA. The transconductance  $g_m$ , as usual, can be tuned by a bias current or voltage, thereby imparting tunability to the structure. Further,  $\alpha$  and  $\beta$  are the non-ideal transconductance gain and nonideal voltage gain, respectively. These non-ideal gains can be defined as  $\alpha = (1 + \varepsilon_\alpha)$  and  $\beta = (1 + \varepsilon_\beta)$ , in which the tracking errors are identified as  $|\varepsilon_\alpha| \ll 1$  and  $|\varepsilon_\beta| \ll 1$ . Accordingly, the values of  $\alpha$  and  $\beta$  are ideally equal to unity.

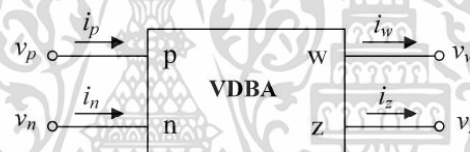


Figure 1. Electrical symbol of the VDBA.

As mentioned above, the VDBA block comprises two essential circuit blocks: an OTA and a VF [47,48]. The simple CMOS implementation of the VDBA used in this work is shown in Figure 2, in which the OTA consists of transistors  $M_1$ – $M_6$ ; and it is followed by a VF formed by transistors  $M_7$ – $M_{14}$ . A pair of diode-connected PMOS active load ( $M_3$ – $M_4$ ) is driven by a source couple pair ( $M_1$ – $M_2$ ). The transconductance gain ( $g_m$ ) of the OTA stage can be externally tuned by the bias current ( $I_B$ ), as described by the following expression:

$$g_m = \sqrt{K_n \left( \frac{W}{L} \right) I_B}, \quad (2)$$

where  $K_n = \mu_n C_{ox}$  is the transconductance parameter, and  $(W/L)$  is the ratio of the width-to-length of the transistors  $M_1$  and  $M_2$ . Note from Equation (2) that the transconductance  $g_m$  is electronically adjustable utilizing  $I_B$ .

Further, the voltage drop across the grounded impedance at terminal  $z$  ( $v_z$ ) is then conveyed to the  $w$  terminal with a unity voltage gain by the VF. Thus, the negative-feedback loop established by  $M_7$ – $M_{11}$  provides a very low output impedance at the  $w$  terminal. For the simulation purpose, the TSMC 0.18- $\mu\text{m}$  level 7 CMOS model parameter has been employed, where the transistor aspect ratios are given in Table 3.

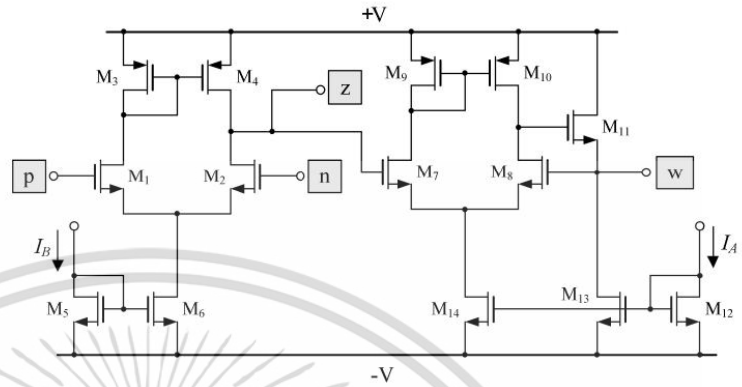


Figure 2. Possible CMOS realization of the VDBA.

Table 3. Transistors’ aspect ratios in Figure 2.

Transistors	W(μm)/L(μm)
M <sub>1</sub> -M <sub>2</sub> , M <sub>5</sub> , M <sub>7</sub> -M <sub>8</sub> , M <sub>12</sub> -M <sub>13</sub>	2.4/0.18
M <sub>3</sub> , M <sub>9</sub> , M <sub>14</sub>	5/0.18
M <sub>4</sub> , M <sub>10</sub>	5.2/0.18
M <sub>6</sub>	3.25/0.18
M <sub>11</sub>	10/0.18

### 3. Proposed Mixed-Mode Universal Biquad Filter

The proposed configuration, which is realized by two VDBAs, two resistors, and two capacitors, is shown in Figure 3. It is important to note that, in this realization, the resistors  $R_1$  and  $R_2$  are permanently grounded. From the proposed circuit in Figure 3, the universal biquadratic filter operated in all four possible modes is available as follows.

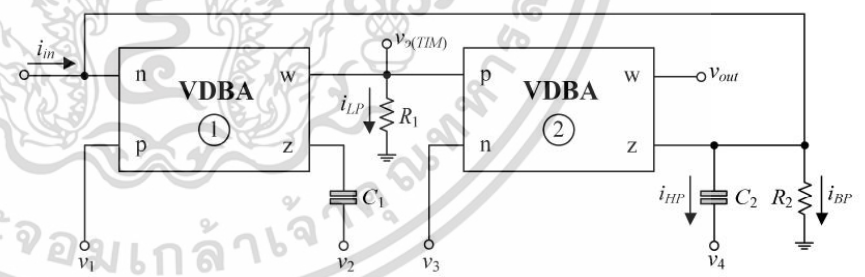


Figure 3. Proposed mixed-mode biquadratic filter using VDBAs.

- For VM operation: Assuming ideal VDBA (i.e.,  $\alpha = \beta = 1$ ) and setting  $i_{in} = 0$ , the general voltage biquadratic transfer functions of this MISO filter can be obtained as follows.
  - With  $v_{in} = v_1$  (input voltage) and  $v_2 = v_3 = v_4 = 0$  (grounded), then the LP response is realized as:

$$T_{LP(VM)} = \frac{v_{out}}{v_{in}} = \frac{\left(\frac{s_{m1}s_{m2}}{C_1 C_2}\right)}{D(s)} \tag{3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- With  $v_{in} = v_2$ ,  $v_1 = v_3 = v_4 = 0$ , and  $g_{m2} = 1/R_2$ , then the BP response is realized as:

$$T_{BP(VM)} = \frac{v_{out}}{v_{in}} = \frac{\left(\frac{g_{m2}}{C_2}\right)s}{D(s)}. \quad (4)$$

- With  $v_{in} = v_4$ , and  $v_1 = v_2 = v_3 = 0$ , then the HP response is realized as:

$$T_{HP(VM)} = \frac{v_{out}}{v_{in}} = \frac{s^2}{D(s)}. \quad (5)$$

- With  $v_{in} = v_1 = v_4$ , and  $v_2 = v_3 = 0$ , then the BS response is realized as:

$$T_{BS(VM)} = \frac{v_{out}}{v_{in}} = \frac{s^2 + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)}. \quad (6)$$

- With  $v_{in} = v_1 = v_3 = v_4$ ,  $v_2 = 0$ , and  $g_{m2} = 1/R_2$ , then the AP response is realized as:

$$T_{AP(VM)} = \frac{v_{out}}{v_{in}} = \frac{s^2 - \left(\frac{g_{m2}}{C_2}\right)s + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)}. \quad (7)$$

where

$$D(s) = s^2 + \left(\frac{s}{R_2C_2}\right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right). \quad (8)$$

Under appropriate conditions, the proposed circuit realizes all five generic bi-quadratic filter responses at  $v_{out}$ , which are taken from the  $w$ -terminal of VDBA2. Thus, the voltage output of the circuit has a very low output impedance, which is suitable for VM cascading. Moreover, in this MISO configuration, there is no requirement for negative and double input voltage signals to realize the desired filter responses.

- For CM operation: If  $v_1 = v_2 = v_3 = v_4 = 0$  (grounded), the CM biquad transfer functions for this SIMO filter, attained from the circuit analysis of Figure 3, are given by

$$T_{LP(CM)} = \frac{i_{LP}}{i_{in}} = \frac{-H_0\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)}, \quad (9)$$

$$T_{BP(CM)} = \frac{i_{BP}}{i_{in}} = \frac{\left(\frac{s}{R_2C_2}\right)}{D(s)}, \quad (10)$$

and

$$T_{HP(CM)} = \frac{i_{HP}}{i_{in}} = \frac{s^2}{D(s)}, \quad (11)$$

where  $H_0$  is the passband gain equal to  $1/g_{m2}R_1$ . Additionally, for  $R_1 = 1/g_{m2}$ , the BS current response can be realized by connecting the appropriate output currents as  $i_{BS} = i_{HP} - i_{LP}$ . In the same way, the AP response can also be obtained by the interconnection of LP, BP, and HP responses as  $i_{AP} = i_{HP} - i_{BP} - i_{LP}$ .

- For TAM operation: With  $v_{in} = v_3$  and  $v_1 = v_2 = v_4 = 0$ , then we obtain the TAM filter functions as follows:

$$T_{LP(TAM)} = \frac{i_{LP}}{v_{in}} = \frac{H_1\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)}{D(s)}, \quad (12)$$

$$T_{BP(TAM)} = \frac{i_{BP}}{v_{in}} = \frac{-H_2\left(\frac{s}{R_2C_2}\right)}{D(s)}, \quad (13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_{HP(TAM)} = \frac{i_{HP}}{v_{in}} = \frac{-H_2 s^2}{D(s)}, \quad (14)$$

$$T_{BS(TAM)} = \frac{(i_{LP} - i_{HP})}{v_{in}} = \frac{H_2 \left( s^2 + \frac{g_{m1}}{R_1 C_1 C_2} \right)}{D(s)}, \quad (15)$$

and

$$T_{AP(TAM)} = \frac{(i_{LP} + i_{BP} - i_{HP})}{v_{in}} = \frac{H_2 \left( s^2 - \frac{s}{R_2 C_2} + \frac{g_{m1}}{R_1 C_1 C_2} \right)}{D(s)}. \quad (16)$$

Equations (12)–(16) represent the TAM filter functions of the LP, BP, HP, BS, and AP responses with controllable passband gains, respectively. Gain constants can be defined as  $H_1 = 1/R_1$  and  $H_2 = g_{m2}$ . It should also be noted from Equations (15) and (16) that a simple component matching condition ( $R_1 = 1/g_{m2}$ ) is required in the case of BS and AP filter realizations.

- For TIM operation: With all input voltages kept grounded ( $v_1 = v_2 = v_3 = v_4 = 0$ ), the configuration in Figure 3 now works in TIM. For this operation, the circuit will realize only two LP and BP biquad filter functions without the requirement of any component matching constraints. The TIM transfer functions related to the outputs  $v_{out}$  and  $v_{o(TIM)}$  of the circuit are given by

$$T_{LP(TIM)} = \frac{v_{o(TIM)}}{i_{in}} = \frac{-\left(\frac{1}{H_2}\right) \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right)}{D(s)}, \quad (17)$$

and

$$T_{BP(TIM)} = \frac{v_{out}}{i_{in}} = \frac{H_3 \left(\frac{s}{R_2 C_2}\right)}{D(s)}, \quad (18)$$

where  $H_3 = R_2$ .

In all the above working modes, the important filter characteristics  $\omega_o$  and  $Q$  according to Equation (8) are found as:

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad (19)$$

and

$$Q = R_2 \sqrt{\frac{g_{m1} g_{m2} C_2}{C_1}}. \quad (20)$$

Inspection of Equations (19) and (20) reveals that the characteristic frequency  $\omega_o$  can be tuned electronically through the transconductance  $g_{mi}$  ( $i = 1, 2$ ) of the corresponding VDBA. Moreover, the filter parameter  $Q$  is independently controllable by the  $R_2$ . Hence, the high- $Q$  filter could be conveniently obtained by simply adjusting a single resistance  $R_2$ .

#### 4. Analysis of the Non-Ideal Gain Effect and Sensitivity Performance

Considering only the influence of the non-ideal gains ( $\alpha = \beta \neq 1$ ), the characteristics  $\omega_o$  and  $Q$  of the proposed filter will be modified as:

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}}, \quad (21)$$

and

$$Q = R_2 \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2} C_2}{C_1}}, \quad (22)$$

where  $\alpha_i$  and  $\beta_i$  ( $i = 1, 2$ ) are the parameters  $\alpha$  and  $\beta$  of the  $i$ -th VDBA, respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The sensitivity analysis of  $\omega_o$  and  $Q$  with respect to active and passive components is also carried out, and the calculation results are obtained as:

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2}, \quad (23)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2}, \quad (24)$$

$$S_{\alpha_1}^Q = S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{g_{m1}}^Q = S_{g_{m2}}^Q = \frac{1}{2}, \quad (25)$$

and

$$S_{R_2}^Q = 1, \quad S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2}. \quad (26)$$

It can be easily deduced that all the sensitivity coefficients of  $\omega_o$  and  $Q$  are not greater than one in all four modes of operation.

### 5. Analysis of the Parasitic Impedance Effect

In this section, the effect of various parasitic impedances of the employed VDBA on the performance of the proposed mixed-mode universal filter in Figure 3 is to be analyzed. In practice, the non-ideal VDBA model with its various terminal parasitics is represented in Figure 4. It appears that the finite parasitic resistances and capacitances at the p, n, and z terminals are in the form  $[R_p // (1/sC_p)]$ ,  $[R_n // (1/sC_n)]$ , and  $[R_z // (1/sC_z)]$ , respectively, while the low-value serial resistance ( $R_w$ ) appears at the w terminal. Ideally, these parasitic values are assumed to be  $R_p = R_n = R_z = \infty$ ,  $R_w = 0$ , and  $C_p = C_n = C_z = 0$ . Under the effect of these parasitics, the non-ideal denominator of all transfer functions in all four working modes becomes:

$$D_n(s) = (s^2 R'_2 R_{z1} C'_1 C'_2 + s R_{z1} C'_1 + s R'_2 C'_2 + 1)(s R_w C_{p2} + 1) + g_{m1} g_{m2} R'_2 R_{z1}, \quad (27)$$

where  $R'_2 = R_2 // R_{z2} // R_{n1}$ ,  $C'_1 = C_1 + C_{z1}$ , and  $C'_2 = C_2 + C_{z2} + C_{n1}$ . Equation (27) illustrates that the order of the filter function is modified due to the parasitic pole  $\omega_{parasite}$  (i.e.,  $\omega_{parasite} = 1/R_w C_{p2}$ ). However, this effect can be diminished if the proposed circuit is designed to operate at a useful frequency much less than  $\omega_{parasite}$  or under the following condition:  $\omega \ll 0.1 \omega_{parasite}$ . As the term  $(s R_w C_{p2} + 1)$  is made close to unity, Equation (27) can be further simplified to

$$D_n(s) \cong s^2 + \left( \frac{1}{R'_2 C'_2} + \frac{1}{R_{z1} C'_1} \right) s + \left( \frac{g_{m1} g_{m2} + \frac{1}{R'_2 R_{z1}}}{C'_1 C'_2} \right). \quad (28)$$

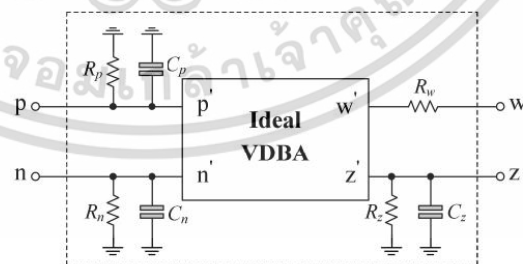


Figure 4. Non-ideal equivalent circuit of the VDBA.

From  $D_n(s)$ , the expressions for  $\omega_o$  and  $Q$  in the presence of parasitic impedances are thus obtained as:

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2} + \frac{1}{R'_2 R_{z1}}}{C'_1 C'_2}}, \quad (29)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and

$$Q = \left( \frac{R'_2 R_{z1} C_1}{R_{z1} C_1 + R'_2 C_2} \right) \sqrt{\frac{\left( g_{m1} g_{m2} + \frac{1}{R'_2 R_{z1}} \right) C_2}{C_1}} \quad (30)$$

Therefore, it may be concluded that the parasitic effects on the  $\omega_o$  and  $Q$  would be alleviated if the following designs must be satisfied:

$$\text{maximum } (R_1, R_2) \ll \text{parasitic resistances } (R_{n1}, R_{p2}, R_{z2}), \quad (31)$$

and

$$\text{minimum } (C_1, C_2) \gg \text{parasitic capacitances } (C_{n1}, C_{z1}, C_{z2}). \quad (32)$$

## 6. Simulation Results

The functionality of the proposed mixed-mode universal filter in Figure 3 was validated by the PSPICE circuit simulation program. The VDBA was modeled using the CMOS structure mentioned in Figure 2 with  $\pm V = 0.75$  V and  $I_A = 15$   $\mu$ A. In all simulations, the capacitor values were chosen with  $C_1 = C_2 = 50$  pF. The circuit was designed for  $f_o = \omega_o/2\pi = 1.52$  MHz and  $Q = 1$ ; the active and passive components were chosen as:  $g_{m1} = g_{m2} = 0.48$  mA/V ( $I_{B1} = I_{B2} = 50$   $\mu$ A), and  $R_1 = R_2 = 2$  k $\Omega$ . Figures 5 and 6 illustrate the ideal and simulated LP, BP, HP, BS, and AP frequency responses for VM and TAM (i.e., when the input is voltage), respectively. Figure 7 shows the ideal and simulated LP, BP, and HP gain responses for CM and LP and BP in TIM (i.e., when the input is current). The simulated  $f_o$  of the BP filter was measured as 1.44 MHz, which is an error of 5.26% concerning its theoretical value. The simulation results of Figure 6 also show that the passband gain  $H_1$  of the LP response for TAM is obtained as  $-66$  dBs, which depends on  $H_1 = 20 \log_{10} (1/R_1)$ . Similarly, the passband gains  $H_2$  for BP, HP, BS, and AP responses are the same as the gain  $H_1$  of the LP filter because of  $H_2 = 20 \log_{10} (g_{m2})$  due to  $g_{m2} = 1/R_1$ .

To examine the transient behavior of the proposed filter, the LP, BP, and HP responses were carried out for the VM operation. The sinusoidal input voltage of 50 mV (peak) at a frequency of 1.52 MHz was applied and the corresponding output current waveforms are given in Figure 8. As can be monitored, the phase differences between the input and LP, BP, and HP outputs are found to be  $-92.73^\circ$ ,  $5.45^\circ$ , and  $87.29^\circ$ , which are consistent with ideal values equal to  $-90^\circ$ ,  $0^\circ$ , and  $90^\circ$ , respectively. The percentages of the total harmonic distortion (THD) for the three filter outputs are 0.22% for LP, 1.12% for BP, and 0.64% for HP. In addition, the THD variations of the LP, BP, and HP output voltages on the input signal amplitudes are also shown in Figure 9. It is shown that when the applied input signal amplitude increases by 100 mV (peak), the THD values are within 2.2%. Through the simulation results, the circuit has a total power consumption of 0.373 mW.

As indicated in Equations (19) and (20), the parameters  $\omega_o$  and  $Q$  of the proposed filter can be set orthogonally. Figure 10 shows the  $Q$ -factor adjustability of the BP responses in VM for various values of  $R_2$ . In this case, the  $Q$ -factors are set as 0.5, 2.4, 9.5, and 95.5 with the  $R_2$  value of 1 k $\Omega$ , 5 k $\Omega$ , 20 k $\Omega$ , and 200 k $\Omega$ , respectively. The results demonstrate that the high- $Q$  tuning can be achieved by adjusting  $R_2$  without influencing  $f_o$ . Figure 11 represents the VM gain responses of the BP filter for three different values of  $I_B$  and  $R_2$ . The BP filter is designed for  $f_o = 1.12$  MHz, 2.15 MHz, and 3.72 MHz, while keeping  $Q$  fixed at 9.5. Table 4 gives the component values used in Figure 11 and the corresponding calculated and simulated  $f_o$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4. Details of component settings used to obtain a specified  $f_o$  in Figure 11.

$I_B = I_{B1} = I_{B2}$ ( $\mu A$ )	$g_m = g_{m1} = g_{m2}$ (mA/V)	$R_2$ (k $\Omega$ )	$f_o$ (MHz)		Deviation in $f_o$ (%)
			Ideal Value	Simulated Value	
30	0.37	25.7	1.12	1.09	2.67
100	0.67	14	2.15	2.24	4.18
300	1.17	8.12	3.72	3.52	5.38

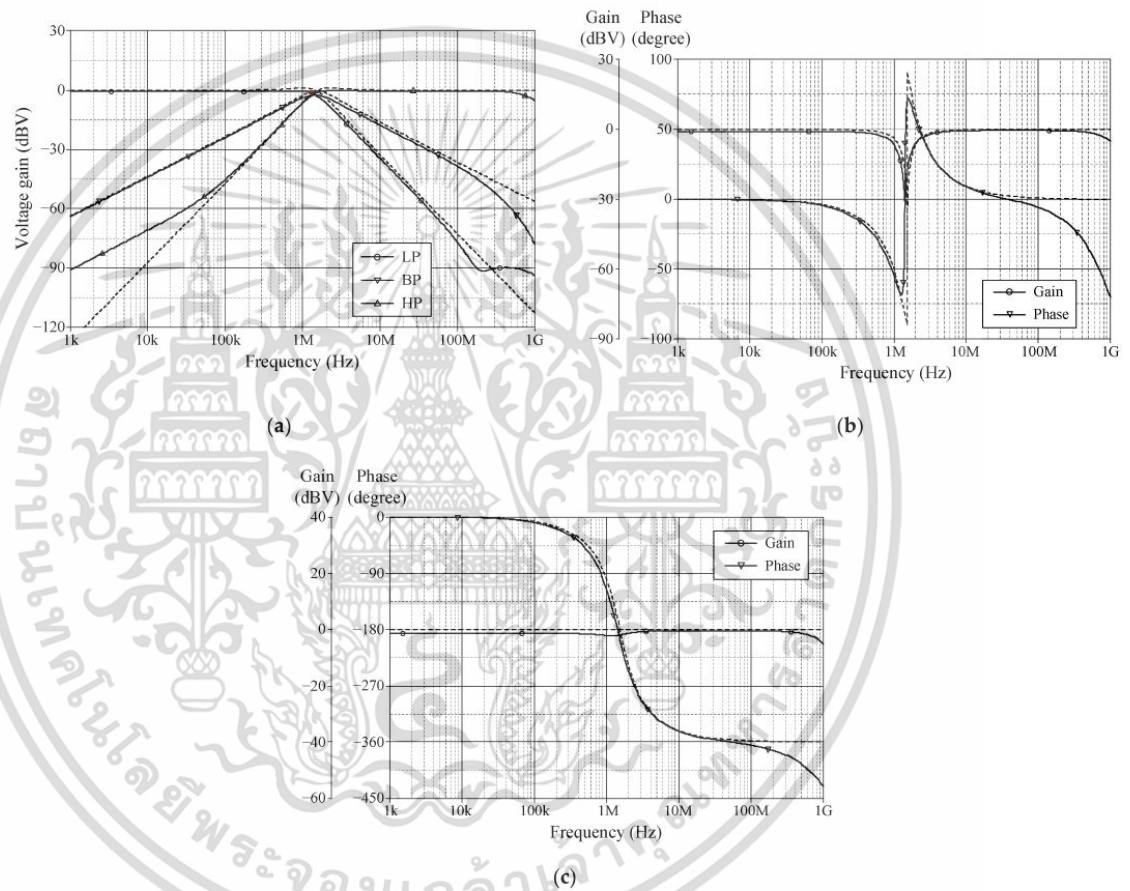
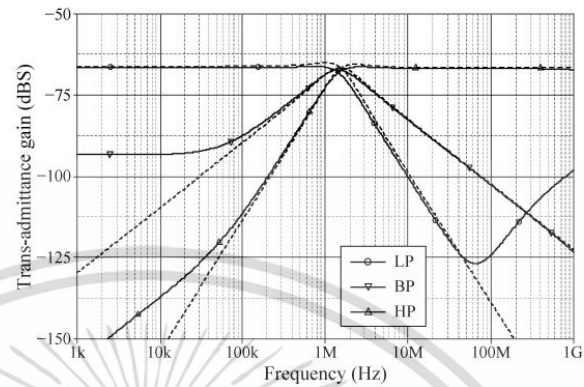
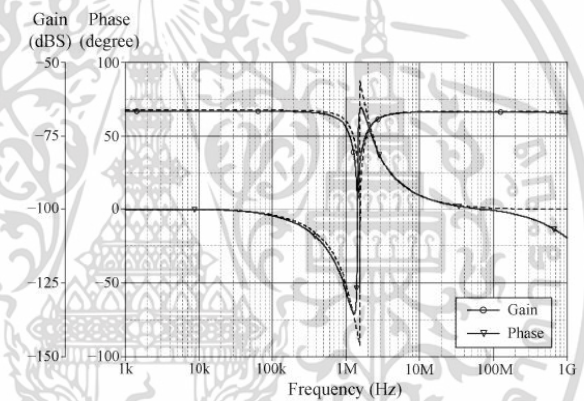


Figure 5. Ideal (dashed line) and simulated (solid line) frequency responses for VM: (a) LP, BP and HP; (b) BS; (c) AP.

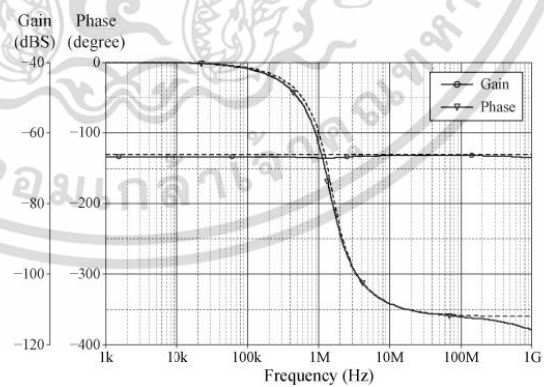
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



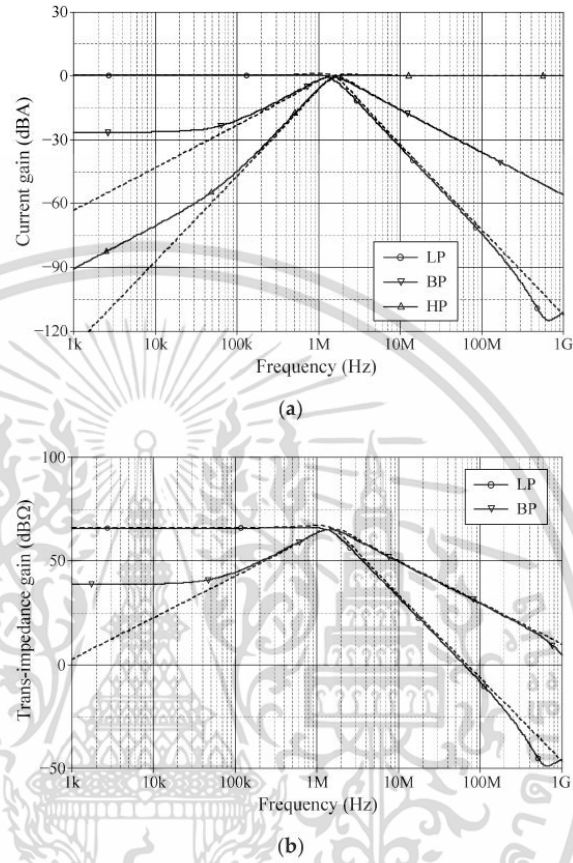
(b)



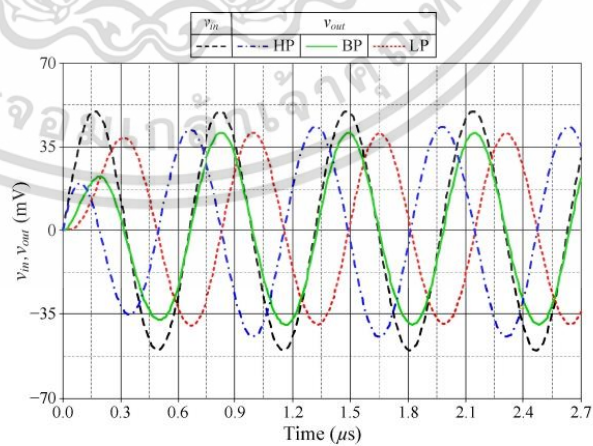
(c)

**Figure 6.** Ideal (dashed line) and simulated (solid line) frequency responses for TAM: (a) LP, BP and HP; (b) BS; (c) AP.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Figure 7.** Ideal (dashed line) and simulated (solid line) frequency responses for CM and TIM: (a) LP, BP, HP in CM; (b) LP and BP in TIM.



**Figure 8.** Transient analysis responses of the proposed filter in VM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

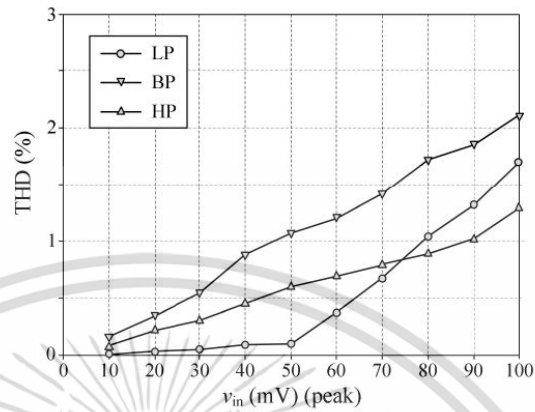


Figure 9. THD variations of the LP, BP, and HP output waveforms in VM.

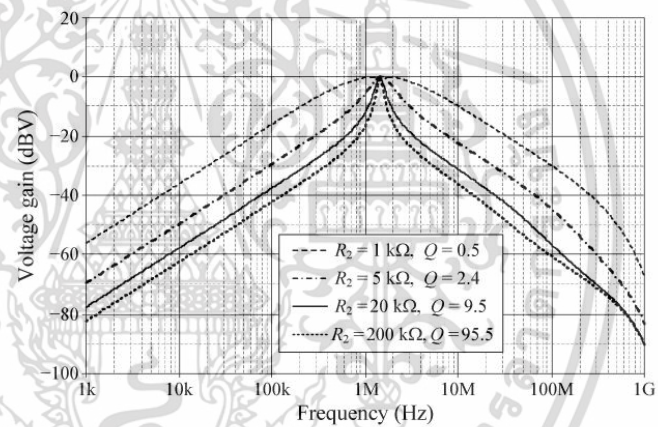


Figure 10. Simulated BP gain responses in VM for variation in  $Q$  with  $f_0 = 1.52$  MHz.

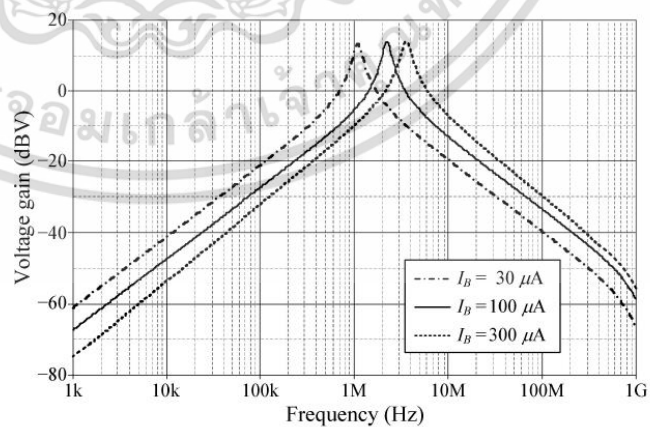


Figure 11. Simulated BP gain responses in VM for variation in  $f_0$  with  $Q = 9.5$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

To study the effect of temperature variations, the proposed filter was analyzed under various ambient temperatures. Figure 12 demonstrates the simulated frequency responses of the AP filter in VM for different temperatures (0 °C, 20 °C, 50 °C, 75 °C, and 100 °C). At the natural angular frequency  $f_o = 1.52$  MHz, the simulation results show that the gain and phase responses lie within the range of  $-1.3$  dBV to  $-2.7$  dBV, and  $-184^\circ$  to  $-228^\circ$ , respectively. This variation does not have a strong effect on the gain and phase responses of the circuit. The noise behavior of the proposed filter versus the frequency has also been evaluated, as shown in Figure 13. The output voltage noises of the BP filter at the frequency of 1.52 MHz were found to be  $20.50$  nV/Hz<sup>1/2</sup> for VM and TIM operations, while the output current noises for CM and TAM were  $8.45$  pA/Hz<sup>1/2</sup>.

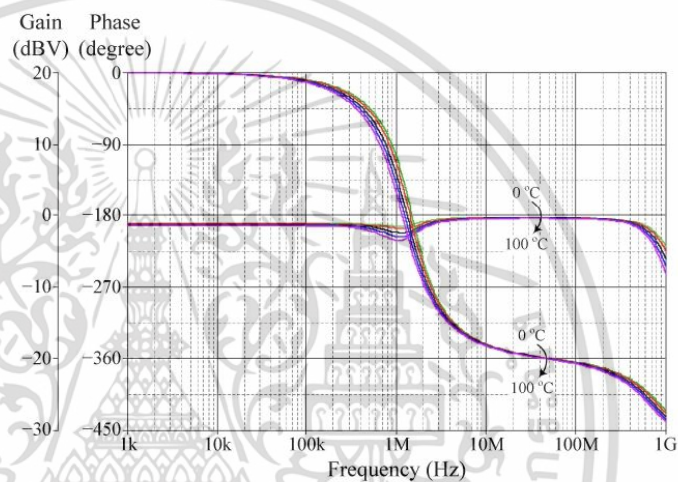


Figure 12. Simulated AP frequency responses for various temperatures (0 °C, 20 °C, 50 °C, 75 °C and 100 °C).

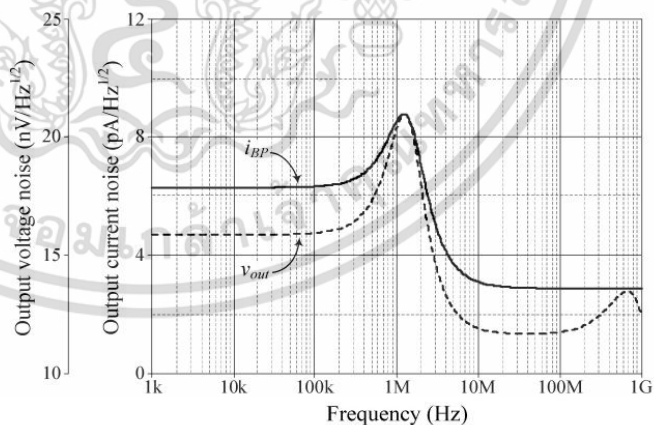


Figure 13. Output voltage and current noises for the BP filters in VM, TIM and CM, TAM.

The Monte Carlo statistical analysis of the proposed filter is next performed to perceive the effects of the passive component deviations on the filter performance. Statistical analysis with 5% random deviation in both resistor and capacitor values was performed simultaneously for 200 samples. The results for LP, BP, and HP responses in VM operation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

are achieved as in Figure 14. Additionally, the corresponding histogram demonstrating the  $f_o$  variations in BP output is shown in Figure 15. According to the statistical results, the mean, median, and standard deviation were, respectively 1.50134 MHz, 1.49936 MHz, and 53.2151 kHz, which implies that the proposed filter exhibits a reasonable sensitivity figure to the passive component tolerances. This further validates the robustness of the design.

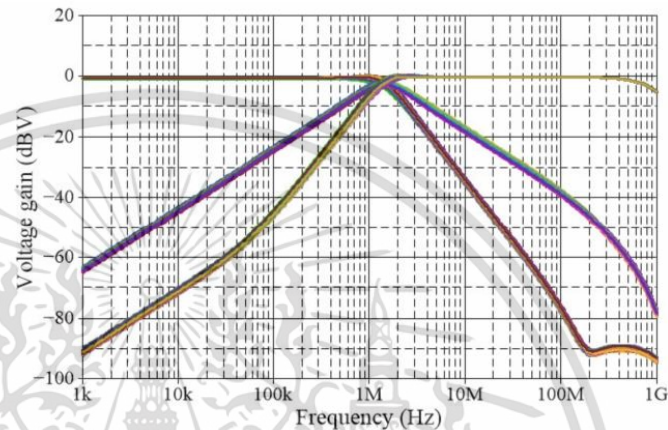


Figure 14. Monte Carlo statistical analysis results for LP, BP, and HP responses in VM.

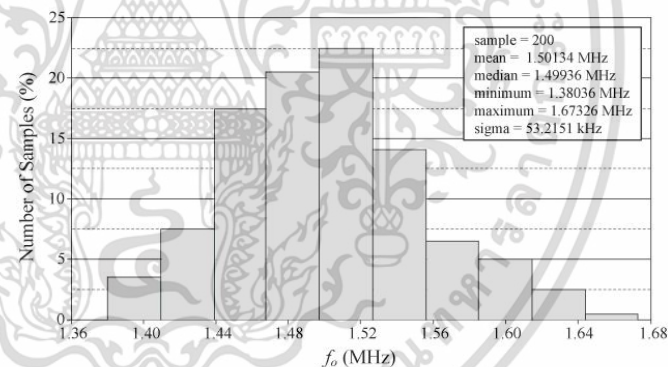


Figure 15. Histogram of  $f_o$  distribution of the BP filter in VM.

## 7. Experimental Results

The features of the proposed mixed-mode universal filter configuration in Figure 3 were also verified by laboratory experiments using a commercially available IC LT1228 from Linear Technology [59]. Figure 16 shows the PCB realized for measurement purposes. The supply voltage used was  $\pm 5$  V. The experimental setup of the proposed mixed-mode universal filter utilizing the PCB board in Figure 16 is also shown in Figure 17. In CM and TIM measurements, an additional AD844 and a conversion resistor  $R_C$  were employed to perform the voltage-to-current conversion (V-to-I), where  $R_C = 1$  k $\Omega$ . On the other hand, to obtain CM and TAM filter results, two AD844s and a resistor  $R_C$  were employed as a current-to-voltage converter (I-to-V). The passive and active components were selected as  $R_1 = R_2 = 1$  k $\Omega$ ,  $C_1 = C_2 = 100$  pF, and  $g_{m1} = g_{m2} = 1$  mA/V ( $I_{B1} = I_{B2} = 100$   $\mu$ A, where  $g_{mi} = 10 I_{Bi}$ ). As a consequence, the theoretical filter parameters for this design were  $f_o = 1.59$  MHz and  $Q = 1$ . Figure 18 shows the experimental measurements in the time domain of the input and output responses in VM operation, for a 50 mV (peak) sinusoidal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

input voltage ( $v_{in}$ ) at 1.59 MHz. The corresponding spectral analyses of the  $v_{out}$  were also measured, and the results are provided in Figure 19. The measured results indicate that the THD figures for the LP, BP, HP, BS, and AP output responses were found to be 1.23%, 2.05%, 1.78%, 0.87%, and 2.04%, respectively. Hence, they have no significant distortion that can be observed in our frequency range of interest. The experimental results of Figure 19 also show that the spurious-free dynamic range (SFDR) for the cases of LP, BP, HP, BS, and AP were determined to be 40.70 dBc, 34.60 dBc, 38.07 dBc, 44.82 dBc, and 34.66 dBc, respectively.

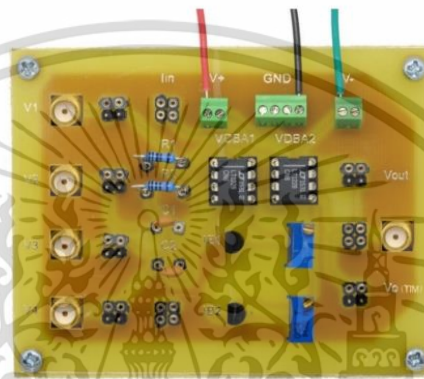


Figure 16. PCB of Figure 3 used for experimental verification.

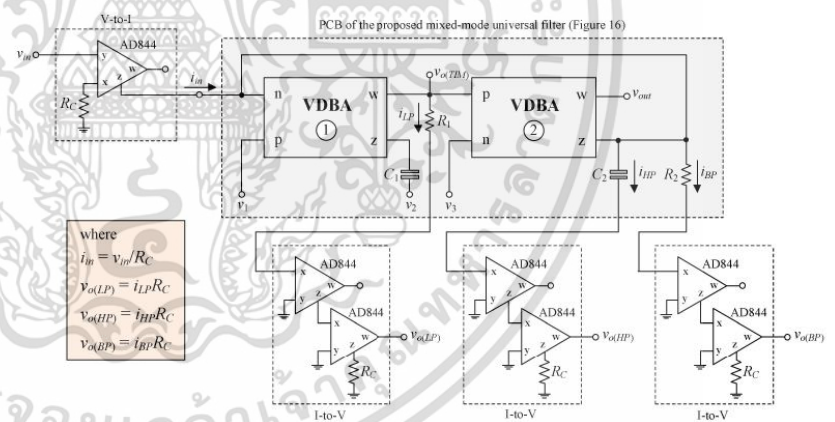


Figure 17. Experimental setup for measuring the CM, TAM, and TIM filter results.

Furthermore, the ideal and experimental results of the frequency-domain responses obtained from the VM, CM, TAM, and TIM filters are given in Figures 20–23, respectively. The results of Figures 20–23 show that a good agreement between experimental measurements and theoretical predictions can be observed, as desired. Additionally, the experimental THD variations of the BP output in all modes of operation are plotted for various input signal amplitudes at  $f = 1.59$  MHz, as given in Figure 24.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

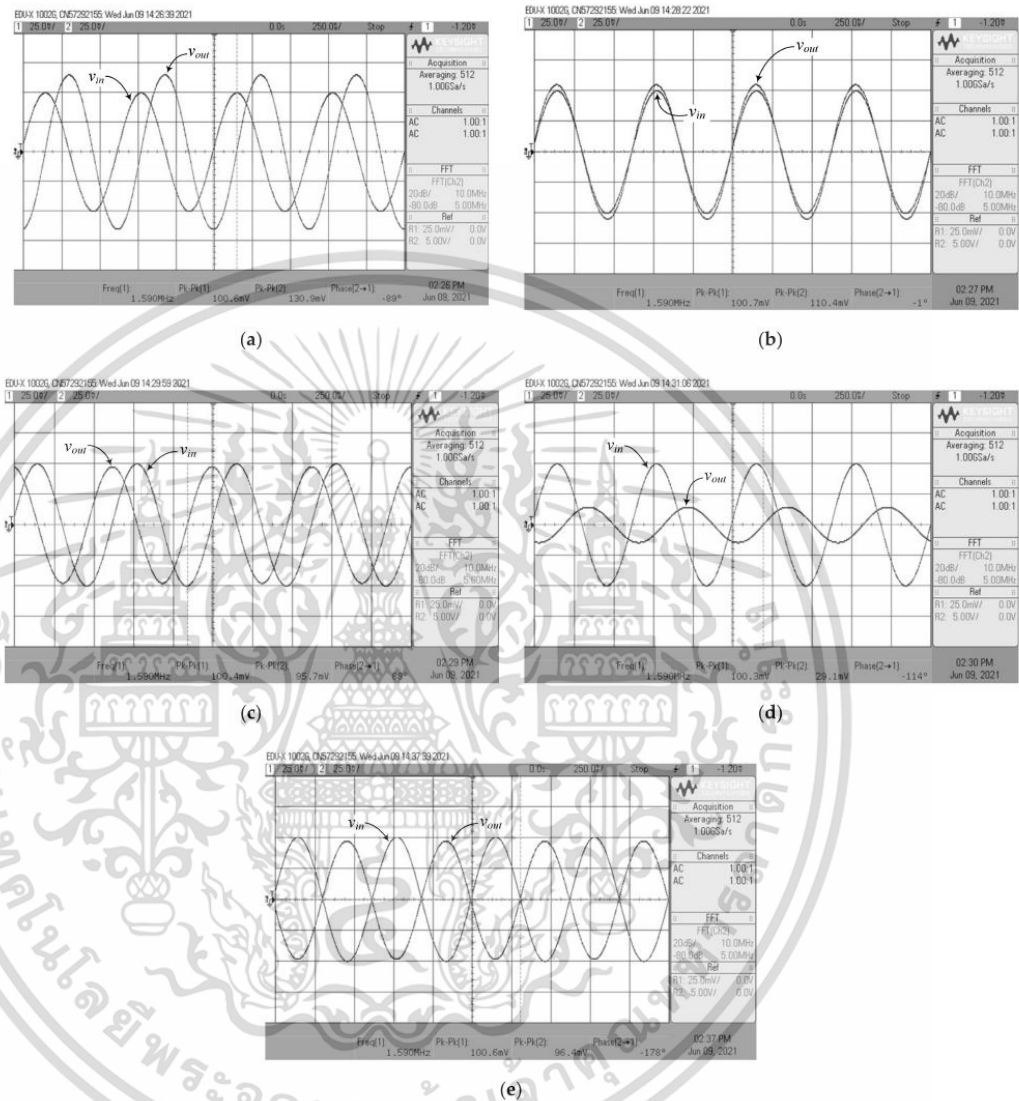


Figure 18. Measured time-domain waveforms of the proposed VM filter: (a) LP; (b) BP; (c) HP; (d) BS; (e) AP.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

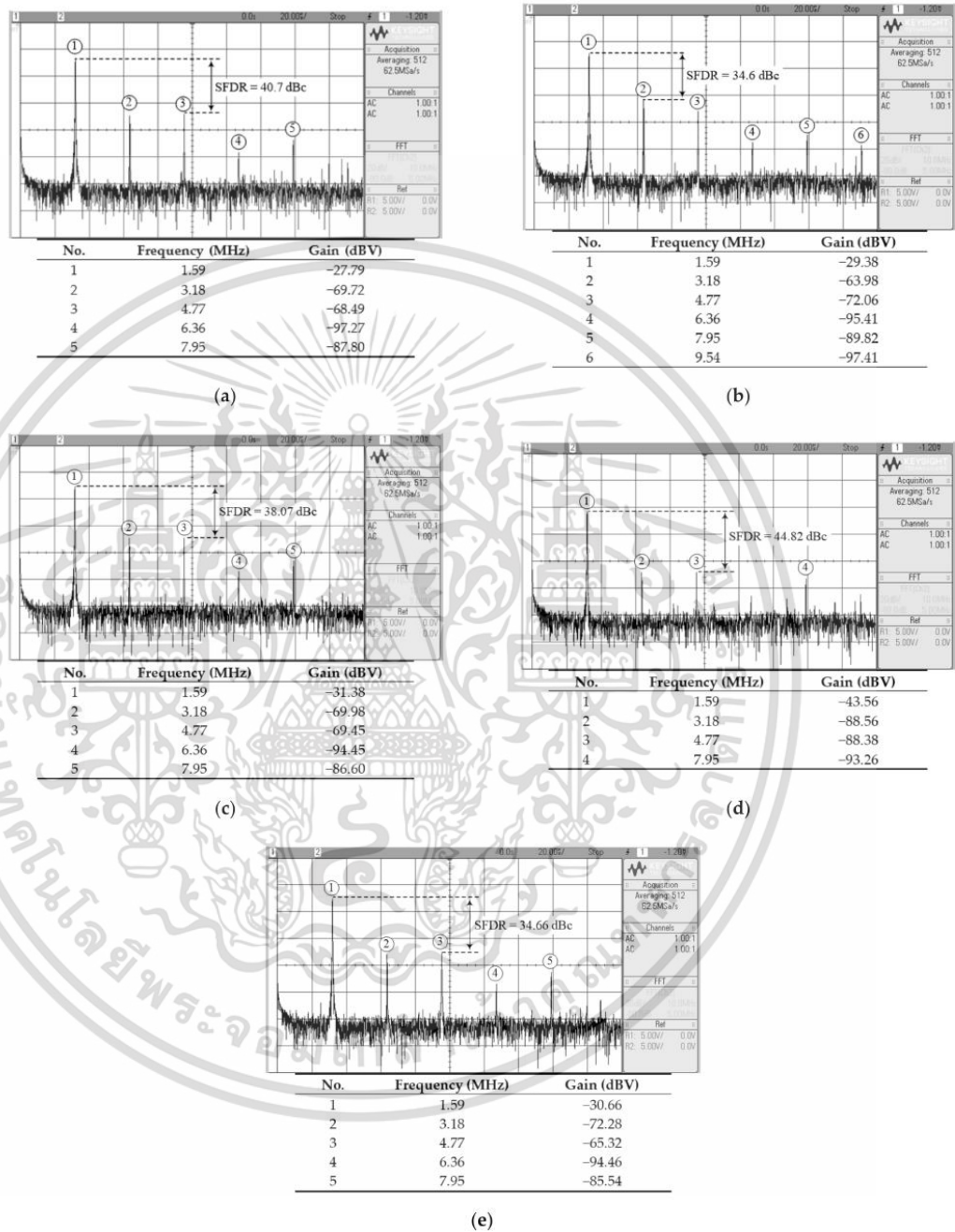
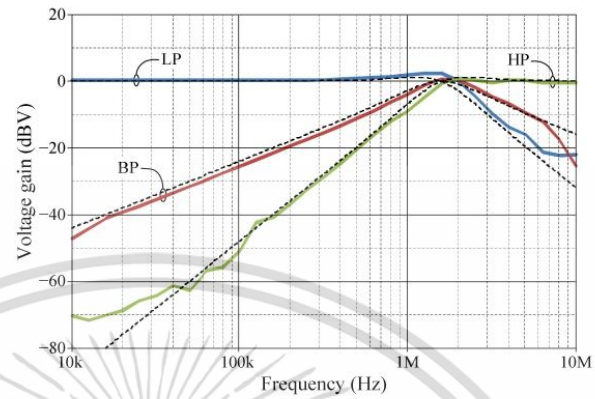
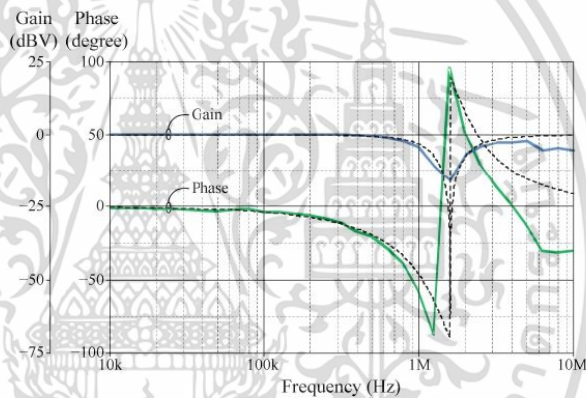


Figure 19. Measured frequency spectrum of  $v_{out}$  of the proposed VM filter: (a) LP; (b) BP; (c) HP; (d) BS; (e) AP.

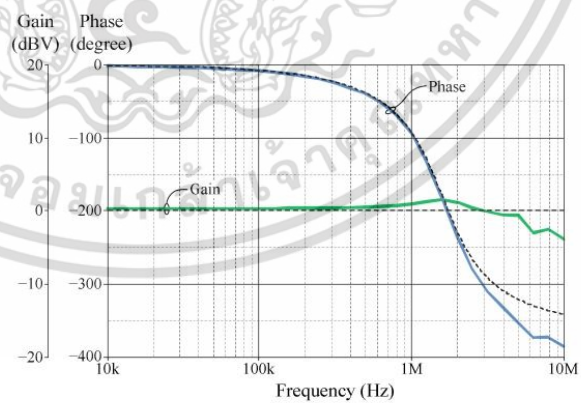
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)



(c)

**Figure 20.** Ideal (dashed line) and measured (solid line) frequency responses for VM: (a) LP, BP and HP; (b) BS; (c) AP.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

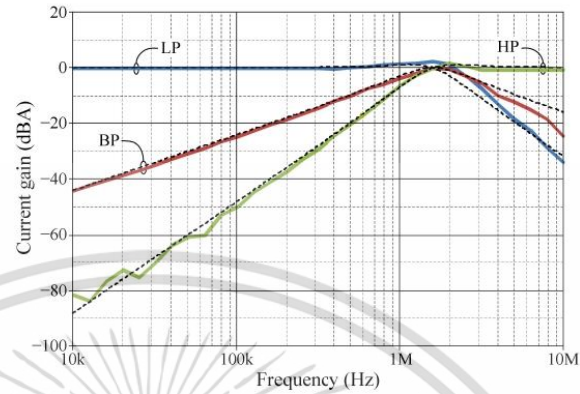


Figure 21. Ideal (dashed line) and measured (solid line) frequency responses for CM.

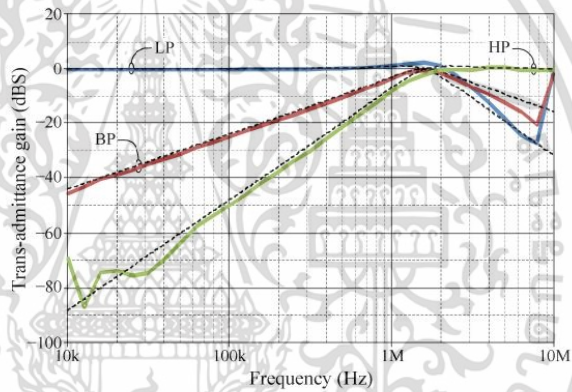


Figure 22. Ideal (dashed line) and measured (solid line) frequency responses for TAM.

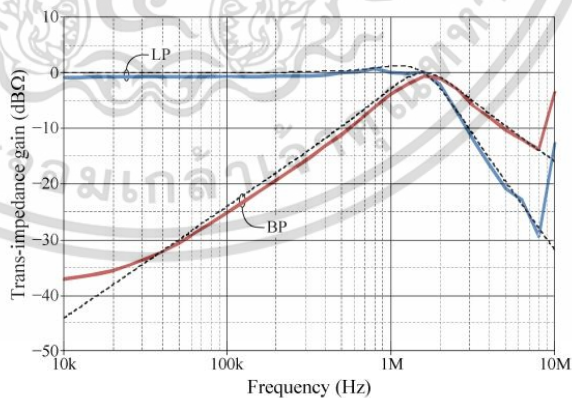
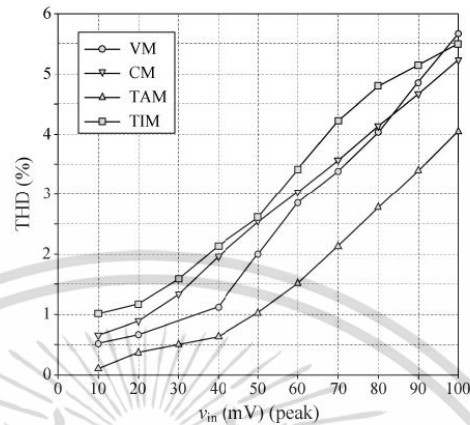


Figure 23. Ideal (dashed line) and measured (solid line) frequency responses for TIM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Figure 24.** Measured THD values of the BP outputs for various sinusoidal input signals at a frequency of 1.59 MHz.

## 8. Conclusions

In this work, a mixed-mode universal filter configuration has been proposed based on only two VDABs, two grounded resistors, and two capacitors. The proposed circuit is capable of realizing all five biquadratic filtering functions in VM, CM, and TAM operation. In TIM operation, the circuit can realize LP and BP responses. The circuit satisfies the major advantages simultaneously such as (i) employment of grounded passive components, except for VM operation; (ii) having electronic tunability for  $\omega_0$ ; (iii) independent controllability of its quality factor; (iv) unemploying inverting-type or double-type input signals; (v) having low output impedance for VM and TIM operations; (vi) low active and passive sensitivity features. The high-Q filter can be easily achieved through a single resistance adjustment. The mathematical analyses such as non-ideal gains, sensitivity performance and parasitic analysis along with the numerical simulation results and experimental measurement results are shown, in order to strengthen the design idea.

**Author Contributions:** Conceptualization, N.R. and W.T.; methodology, N.R. and W.T.; software, N.R. and M.F.; validation, N.H. and W.T.; formal analysis, M.F.; investigation, N.R., M.F., N.H. and W.T.; resources, N.R. and W.T.; data curation, N.R. and W.T.; writing—original draft preparation, N.H. and W.T.; writing—review and editing, N.H. and W.T.; visualization, N.R. and W.T.; supervision, W.T.; project administration, W.T.; funding acquisition, N.R., M.F., N.H. and W.T. All authors have read and agreed to the published version of the manuscript.

**Funding:** This research received no external funding.

**Institutional Review Board Statement:** Not applicable.

**Informed Consent Statement:** Not applicable.

**Data Availability Statement:** The data supporting the results presented in this work are available on request from the authors.

**Acknowledgments:** This work was supported by King Mongkut's Institute of Technology Ladkrabang (KMITL).

**Conflicts of Interest:** The authors declare no conflict of interest.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Symbols

The following symbols are used in this manuscript:

$\alpha$	non-ideal transconductance gain
$\beta$	non-ideal voltage gain
$\varepsilon_\alpha$	tracking error of transconductance gain
$\varepsilon_\beta$	tracking error of voltage gain
$K_n$	transconductance parameter of the transistor
$\mu_n$	mobility of the carriers
$C_{ox}$	gate-oxide capacitance per unit area
$W$	effective channel width
$L$	effective channel length
$\Omega$	Ohm
dBV	voltage decibel
dBA	ampere decibel
dBs	siemens decibel
dB $\Omega$	Ohm decibel
dBc	decibels relative to the carrier
V/Hz <sup>1/2</sup>	the unit of a noise voltage
A/Hz <sup>1/2</sup>	the unit of a noise current

## References

1. Abuelma'Atti, M.T.; Bentrchia, A. A Novel Mixed-Mode OTA-C Filter. *Frequenz* **2003**, *57*, 157–159. [\[CrossRef\]](#)
2. Abuelma'Atti, M.T. A Novel Mixed-Mode Current-Controlled Current-Conveyor-Based Filter. *Act. Passiv. Electron. Components* **2003**, *26*, 185–191. [\[CrossRef\]](#)
3. Abuelma'Atti, M.T.; Bentrchia, A. A novel mixed-mode CCI-based filter. *Act. Passiv. Electron. Compon.* **2004**, *27*, 197–205. [\[CrossRef\]](#)
4. Abuelma'Atti, M.T.; Bentrchia, A.; Al-Shahrani, S.M. A novel mixed-mode current-conveyor-based filter. *Int. J. Electron.* **2004**, *91*, 191–197. [\[CrossRef\]](#)
5. Singh, V.K.; Singh, A.K.; Bhaskar, D.R.; Senani, R. Novel mixed-mode universal biquad configuration. *IEICE Electron. Express* **2005**, *2*, 548–553. [\[CrossRef\]](#)
6. Shah, N.A.; Malik, M.A. Multifunction mixed-mode filter using FTFNs. *Analog. Integr. Circuits Signal Process.* **2006**, *47*, 339–343. [\[CrossRef\]](#)
7. Pandey, N.; Paul, S.K.; Bhattacharyya, A.; Jain, S.B. A new mixed mode biquad using reduced number of active and passive elements. *IEICE Electron. Express* **2006**, *3*, 115–121. [\[CrossRef\]](#)
8. Lee, C.-N.; Chang, C.-M. Single FDCCII-based mixed-mode biquad filter with eight outputs. *AEU-Int. J. Electron. Commun.* **2009**, *63*, 736–742. [\[CrossRef\]](#)
9. Zhijun, L. Mixed-mode universal filter using MCCCII. *AEU-Int. J. Electron. Commun.* **2009**, *63*, 1072–1075. [\[CrossRef\]](#)
10. Minaei, S.; Ibrahim, M.A. A mixed-mode KHN-biquad using DVCC and grounded passive elements suitable for direct cascading. *Int. J. Circuit Theory Appl.* **2009**, *37*, 793–810. [\[CrossRef\]](#)
11. Chen, H.-P.; Liao, Y.-Z.; Lee, W.-T. Tunable mixed-mode OTA-C universal filter. *Analog. Integr. Circuits Signal Process.* **2008**, *58*, 135–141. [\[CrossRef\]](#)
12. Horng, J.W. High-order current-mode and transimpedance-mode universal filters with multiple-inputs and two-outputs using MOCCII. *Radioengineering* **2009**, *18*, 537–543.
13. Lee, C.-N. Multiple-Mode OTA-C Universal Biquad Filters. *Circuits Syst. Signal Process.* **2009**, *29*, 263–274. [\[CrossRef\]](#)
14. Pandey, N.; Paul, S.K.; Bhattacharyya, A.; Jain, S.B. Realization of generalized mixed mode universal filter using CCCII. *J. Act. Passiv. Electron. Devices* **2010**, *5*, 279–293.
15. Singh, S.V.; Maheshwari, S.; Chauhan, D.S. Electronically tunable current/voltage-mode universal biquad filter using CCCCTA. *Int. J. Recent Trends Eng. Technol.* **2010**, *3*, 71–76.
16. Yuca, E. Fully integrable mixed-mode universal biquad with specific application of the CFOA. *AEU-Int. J. Electron. Commun.* **2010**, *64*, 304–309. [\[CrossRef\]](#)
17. Maheshwari, S.; Singh, S.; Chauhan, D. Electronically tunable low-voltage mixed-mode universal biquad filter. *IET Circuits Devices Syst.* **2011**, *5*, 149–158. [\[CrossRef\]](#)
18. Liao, W.B.; Gu, J.C. SIMO type universal mixed-mode biquadratic filter. *Indian J. Eng. Mater. Sci.* **2011**, *18*, 443–448.
19. Singh, S.V.; Maheshwari, S.; Chauhan, D.S. Single MO-CCCCTA-based electronically tunable current/trans-impedance-mode biquad universal filter. *Circuits Syst.* **2011**, *2*, 1–6. [\[CrossRef\]](#)
20. Pandey, N.; Paul, S.K. Mixed mode universal filter. *J. Circuits Syst. Comput.* **2013**, *22*, 1250064. [\[CrossRef\]](#)
21. Yeşil, A.; Kaçar, F. Electronically tunable resistorless mixed mode biquad filters. *Radioengineering* **2013**, *22*, 1016–1025.
22. Lee, C.-N. Independently tunable mixed-mode universal biquad filter with versatile input/output functions. *AEU-Int. J. Electron. Commun.* **2016**, *70*, 1006–1019. [\[CrossRef\]](#)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23. Lee, C.-N. Mixed-Mode Universal Biquadratic Filter with No Need of Matching Conditions. *J. Circuits Syst. Comput.* **2016**, *25*, 1650106. [\[CrossRef\]](#)
24. Singh, S.V.; Tomar, R.S.; Chauhan, D.S. A new electronically tunable universal mixed-mode biquad filter. *J. Eng. Res.* **2016**, *4*, 44–64. [\[CrossRef\]](#)
25. Singh, D.; Afzal, N. Fully Digitally Programmable Generalized Mixed Mode Universal Filter Configuration. *Circuits, Syst. Signal Process.* **2015**, *35*, 1457–1480. [\[CrossRef\]](#)
26. Pandey, R.; Pandey, N.; Singhal, N. Single VDTA Based Dual Mode Single Input Multioutput Biquad Filter. *J. Eng.* **2016**, *2016*, 1–10. [\[CrossRef\]](#)
27. Singh, D.; Afzal, N. Digitally programmable mixed mode universal filter using followers—a minimal realization. *Analog. Integr. Circuits Signal Process.* **2015**, *86*, 289–298. [\[CrossRef\]](#)
28. Chen, H.-P.; Yang, W.-S. Electronically Tunable Current Controlled Current Conveyor Transconductance Amplifier-Based Mixed-Mode Biquadratic Filter with Resistorless and Grounded Capacitors. *Appl. Sci.* **2017**, *7*, 244. [\[CrossRef\]](#)
29. Chamnanphai, V.; Sa-Ngiamvibool, W. Electronically tunable SIMO mixed-mode universal filter using VDTAs. *Prz. Elektrotech.* **2017**, *93*, 207–211. [\[CrossRef\]](#)
30. Parvizi, M.; Taghizadeh, A.; Mahmoodian, H.; Kozeckanani, Z.D. A Low-Power Mixed-Mode SIMO Universal Gm–C Filter. *J. Circuits Syst. Comput.* **2017**, *26*, 1750164. [\[CrossRef\]](#)
31. Horng, J.W.; Wu, C.M.; Herencsar, N. Current-mode and transimpedance-mode universal biquadratic filter using two current conveyors. *Indian J. Eng. Mater. Sci.* **2017**, *24*, 461–468.
32. Cini, U.; Aktan, M. Dual-mode OTA based biquadratic filter suitable for current-mode applications. *AEU-Int. J. Electron. Commun.* **2017**, *80*, 43–47. [\[CrossRef\]](#)
33. Faseehuddin, M.; Sampe, J.; Shireen, S.; Ali, S.H.M. A novel mix-mode universal filter employing a single active element and minimum number of passive components. *Inf. MIDEEM* **2017**, *47*, 211–221.
34. Sampe, J.; Faseehuddin, M.; Ali, S.H.M. DOCCCII based minimum component mix mode universal filter. *Int. J. Advances Sci. Eng. Tech.* **2017**, *5*, 17–22.
35. Chaturvedi, B.; Mohan, J.; Kumar, A. A new versatile universal biquad configuration for emerging signal processing applications. *J. Circuits Syst. Comput.* **2018**, *27*, 1850196. [\[CrossRef\]](#)
36. Tsukutani, T.; Yabuki, N. A DVCC-Based Mixed-Mode Biquadratic Circuit. *J. Electr. Eng.* **2018**, *6*, 52–56. [\[CrossRef\]](#)
37. Channumsin, O.; Tangsrirat, W. Dual-mode multifunction filter using VDGA's. In Proceedings of the International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), Chiang Rai, Thailand, 18–21 July 2018. [\[CrossRef\]](#)
38. Safari, L.; Barile, G.; Ferri, G.; Stornelli, V. A New Low-Voltage Low-Power Dual-Mode VCII-Based SIMO Universal Filter. *Electronics* **2019**, *8*, 765. [\[CrossRef\]](#)
39. Albmi, M.A.; Faseehuddin, M.; Sampe, J.; Ali, S.H.M. Novel Dual Mode Multifunction Filter Employing Highly Versatile VD-DXCC. *Inf. MIDEEM-J. Microelectron. Electron. Components Mater.* **2019**, *49*, 167–176. [\[CrossRef\]](#)
40. Bhaskar, D.R.; Raj, A.; Kumar, P. Mixed-Mode Universal Biquad Filter Using OTAs. *J. Circuits Syst. Comput.* **2019**, *29*, 2050162. [\[CrossRef\]](#)
41. Lee, C.-N.; Yang, W.-C. General Mixed-Mode Single-Output DDCC-based Universal Biquad Filter. *Int. J. Eng. Res.* **2020**, *9*, 744–749. [\[CrossRef\]](#)
42. Albmi, M.I.A.; Mohammad, F.; Herencsar, N.; Sampe, J.; Ali, S.H.M. Novel electronically tunable biquadratic mixed-mode universal filter capable of operating in MISO and SIMO configurations. *Inf. MIDEEM* **2020**, *50*, 189–203. [\[CrossRef\]](#)
43. Tangsrirat, W.; Pukkalanun, T.; Channumsin, O. Single VDGA-based dual-mode multifunction biquadratic filter and quadrature sinusoidal oscillator. *Inf. MIDEEM* **2020**, *50*, 125–136. [\[CrossRef\]](#)
44. Albmi, M.A.; Sampe, J.; Ali, S.H.M.; Zain, A.R.M. Design of VD-DDCC for novel dual mode universal filter with grounded passive components. *Int. J. Nanoelectron. Mater.* **2020**, *13*, 259–266.
45. Faseehuddin, M.; Herencsar, N.; Albmi, M.A.; Sampe, J. Electronically tunable mixed-mode universal filter employing a single active block and a minimum number of passive components. *Appl. Sci.* **2021**, *11*, 55. [\[CrossRef\]](#)
46. Agrawal, D.; Maheshwari, S. High-Performance Electronically Tunable Analog Filter Using a Single EX-CCCII. *Circuits Syst. Signal Process.* **2020**, *40*, 1127–1151. [\[CrossRef\]](#)
47. Biolkova, D.; Senani, R.; Biolkova, V.; Kolka, Z. Active elements for analog signal processing: Classification, review, and new proposals. *Radioengineering* **2008**, *17*, 15–32.
48. Sotner, R.; Jerabek, J.; Herencsar, N. Voltage differencing buffered/inverted amplifiers and their applications for signal generation. *Radioengineering* **2013**, *22*, 490–504.
49. Tangsrirat, W. Actively Floating Lossy Inductance Simulators Using Voltage Differencing Buffered Amplifiers. *IETE J. Res.* **2018**, *65*, 446–459. [\[CrossRef\]](#)
50. Biolkova, V.; Kolka, Z.; Biolkova, D. Fully balanced voltage differencing buffered amplifier and its applications. In Proceedings of the IEEE International Midwest Symposium on Circuits and Systems, Cancun, Mexico, 2–5 August 2009. [\[CrossRef\]](#)
51. Kaçar, F.; Yeşil, A.; Noori, A. New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications. *Radioengineering* **2012**, *21*, 333–339.
52. Ismael, A.R. CMOS implementation of VDBA to design symmetric filters. *J. Multidiscip. Eng. Sci. Tech.* **2016**, *3*, 4178–4181.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

53. Ismael, A.R. The applications employed to design a new kind of filter using the active element (VDBA). *Kirkuk Univ. J. Scientific Stud.* **2016**, *11*, 287–303. [[CrossRef](#)]
54. Gupta, P.; Pandey, R. Single VDBA based Multifunction Filter. *Int. J. Control Theory Appl.* **2017**, *10*, 651–661.
55. Başak, M.E.; Kaçar, F. Ultra-low voltage VDBA design by using PMOS DTMOS transistors. *IU-J. Electr. Electron. Eng.* **2017**, *17*, 3463–3469.
56. Yadav, C.K.; Prasad, D.; Haseeb, Z.; Laxya; Kumar, M. CM-Biquad Filter Using Single DO-VDBA. *Circuits Syst.* **2018**, *9*, 133–139. [[CrossRef](#)]
57. Roongmuanpha, N.; Pukkalanun, T.; Tangsrirat, W. Practical realization of electronically adjustable universal filter using commercially available IC-based VDBA. *Eng. Rev.* **2021**, *41*, 247933. [[CrossRef](#)]
58. Mamatov, I.; Özçelep, Y.; Kaçar, F. Voltage differencing buffered amplifier based low power, high frequency and universal filters using 32 nm CNTFET technology. *Microelectron. J.* **2020**, *107*, 104948. [[CrossRef](#)]
59. Linear Technology, LT1228: 100 MHz Current Feedback Amplifier with DC Gain Control. Available online: <https://www.analog.com/media/en/technical-documentation/data-sheets/1228fd.pdf> (accessed on 9 September 2021).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## PRACTICAL REALIZATION OF ELECTRONICALLY ADJUSTABLE UNIVERSAL FILTER USING COMMERCIALY AVAILABLE IC-BASED VDBA

Natchanai Roongmuanpha – Tattaya Pukkalanun – Worapong Tangsrirat\*

Department of Instrumentation and Control Engineering, Faculty of Engineering, King Mongkut's Institute of  
Technology Ladkrabang (KMITL), Bangkok 10520, Thailand

### ARTICLE INFO

#### Article history:

Received: 09.11.2019.

Received in revised form: 12.01.2020.

Accepted: 14.01.2020.

#### Keywords:

Voltage Differencing Buffered Amplifier  
(VDBA)

Universal filter

Voltage-mode circuits

Commercially available ICs

Electronically adjustable

DOI: <https://doi.org/10.30765/er.1547>

### Abstract:

This paper describes the practical realization of electronically adjustable voltage-mode universal filter with three inputs and single output (TISO) using the commercially available integrated circuit (IC)-based voltage differencing buffered amplifiers (VDBAs). The realization is resistor-less and contains only two VDBAs and two capacitors. The described filter structure can realize all the five standard biquadratic filter functions from the same configuration without needing any component matching criterions. It also exhibits low-output impedance, which enables for easy cascading in voltage-mode operation. Owing to practical VDBA realization, the filter circuit can be easily made electronically tunable with orthogonal  $\omega_c Q$  tuning. The effects of the VDBA non-idealities on the filter performance have been analyzed in detail. To prove the theoretical finding, the performance of the studied circuit was also experimentally measured using the operational transconductance amplifier CA3080 and the operational amplifier LF356 ICs.

### 1 Introduction

In the area of analog signal processing and circuit design, considerable amount of literature has been paid to the implementation of the active filters using a variety of analog active building blocks (ABBs). In 2008, among various types of analog ABBs, the voltage differencing buffered amplifier (VDBA) and its applications for signal generations were introduced [1-6]. The VDBA belongs to a group of modern ABBs so-called voltage differencing units (VDUs), and it is a voltage counterpart of the conventional current differencing buffered amplifier (CDBA) [7]. In the VDBA, the differential input voltage, rather than current as in CDBA, is converted to the current flowing through the terminal z by the transconductance gain. The voltage across the terminal z is then transferred to the voltage at the terminal w. Since the VDBA is composed of a transconductance amplifier followed by the voltage buffered amplifier, this active element is quite suitable for applications in voltage-mode filters with electronically adjustable property. From considerable literature survey, it is found that several specific realizations of active filter using the VDBAs as ABBs have been reported [8-11]. The circuit of [8] uses only two VDBA components and two floating capacitors to implement voltage-mode universal biquad filter configuration with the three inputs and single output (TISO). Other TISO voltage-mode filter in [9] needs a floating resistor for its realization. In [10],  $n^{\text{th}}$ -order transfer function synthesizers can realize only general  $n^{\text{th}}$ -order allpole lowpass voltage responses. As also reported in [11], it is focused on the signal-flow-graph synthesis of general  $n^{\text{th}}$ -order voltage transfer functions using the VDBAs. However, all the above mentioned solutions utilize the VDBA element based on different technologies like CMOS or BiCMOS, which are not commercially available and accessible in general. Therefore the behavior of the previously developed circuits has been only evaluated by computer simulation results. Also, as noted in [12], the employment of commercially available ICs is of practical advantage for such designs.

\* Corresponding author

E-mail address: [worapong.ta@kmitl.ac.th](mailto:worapong.ta@kmitl.ac.th)

This communication deals with the practical TISO voltage-mode universal biquadratic filter realization using recently popularized VDBA elements. The design shows a simple realization for VDBA using commercially available chips. The realized TISO filter requires only two VDBAs and two capacitors and generates all the five standard second-order filter signals namely, lowpass (LP), bandpass (BP), highpass (HP), band stop (BS) and allpass (AP) with no need to impose component choice. The natural angular frequency ( $\omega_0$ ) and the quality factor ( $Q$ ) of the proposed TISO filter can be tuned electronically and orthogonally. As desired, the output voltage is obtained at the low-impedance-output terminal, which results in cascability. The practical consideration due to the non-idealities of the VDBAs has been discussed. To examine the experimental measurements, the filter is realized with commercially available active devices operational transconductance amplifier (OTA) CA3080 and JFET input operational amplifier (Op-Amp) LF356.

## 2 Description of the VDBA and its practical realization

The symbolic notation of the VDBA is illustrated in Figure 1, where p and n are differential voltage input terminals, z is the current output terminal and w behaves as the voltage tracking terminal. Using the standard notation, the ideal terminal characteristics for the VDBA can be expressed by the following matrix expression:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

where  $g_m$  is an effective small-signal transconductance gain of the VDBA. In general, the transconductance  $g_m$  can be tuned by externally supplied DC current providing the possibility of electronic tuning of the VDBA-based circuit's parameters. In the above expression, the differential input voltage applied across the p and n terminals ( $v_p - v_n$ ) is converted as a small-signal output current  $i_z$  to the high-impedance terminal z. Here, a voltage drop at this z-terminal ( $v_z$ ) is then transferred to the output voltage  $v_w$  via a buffered voltage amplifier with unity amplification gain.

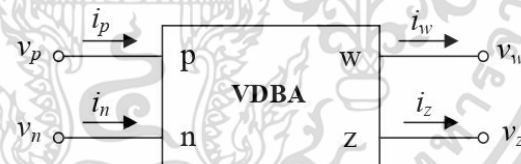


Figure 1. Electrical symbol of the VDBA.

Although the VDBA element is not commercially available as off-the-shelf ICs yet, nevertheless, it can be realized by using other commercially available IC components such as OTA and OA. Figure 2 represents the conception of the VDBA element for practical purposes constructed from commercially available IC devices. In this construction, there is OTA CA3080 by Intersil [13] and Op-Amp LF356 by Texas Instruments [14]. Thanks to the manufactured OTA, an electronic controllability of the transconductance  $g_m$  is easily possible, in which its value is in linear dependence on the external DC biasing current  $I_B$ . In this case, the value of  $g_m$  is determined by:

$$g_m = 20I_B. \quad (2)$$

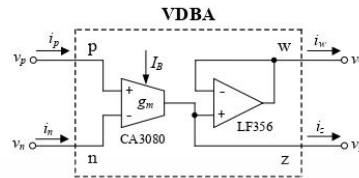


Figure 2. Practical VDBA realization with commercially available CA3080 and LF356 type ICs.

### 3 Practical TISO electronically adjustable universal filter realization

The realization of an electronically adjustable universal filter with the three input and single output terminals is shown in Figure 3, which consists of the two VDBAs and two floating capacitors  $C_1$  and  $C_2$ . Since the circuit uses only two capacitors as passive components, it is resistorless structure. Through nodal voltage analysis, the output voltage for this TISO filter can be expressed mathematically as:

$$V_{out}(s) = \frac{s^2 C_1 C_2 V_3 + s C_1 g_{m2} V_2 + g_{m1} g_{m2} V_1}{D(s)} \tag{3}$$

where  $D(s) = s^2 C_1 C_2 + s C_1 g_{m2} + g_{m1} g_{m2}$  (4)

and  $g_{mi}$  ( $i = 1, 2$ ) is the transconductance gain associated with the  $i$ -th VDBA.

From the above relations, it can be concluded that

- (1) if  $V_2 = V_3 = 0$  (grounded) and  $V_1 =$  input signal voltage, then the lowpass filter (LP) is realized with  $V_{out}/V_1$ ;
- (2) if  $V_1 = V_3 = 0$  and  $V_2 =$  input signal voltage, then the bandpass filter (BP) is realized with  $V_{out}/V_2$ ;
- (3) if  $V_1 = V_2 = 0$  and  $V_3 =$  input signal voltage, then the highpass filter (HP) is realized with  $V_{out}/V_3$ ;
- (4) if  $V_2 = 0$  and  $V_m = V_1 = V_3 =$  input signal voltage, then the bandstop filter (BS) is realized with  $V_{out}/V_m$ ;
- (5) if  $V_m = V_1 = -V_2 = V_3$ , then the allpass filter (AP) is realized with  $V_{out}/V_m$ .

Therefore, all the five generic biquadratic filtering functions can be obtained at the  $V_{out}$  output terminal of the proposed filter in Figure 3. Owing to the output terminal  $V_{out}$  is directly taken from the terminal w of the second VDBA, the proposed filter exhibits the advantageous feature of low output impedance. Note also that there is no any matching component choice for each filter realization.

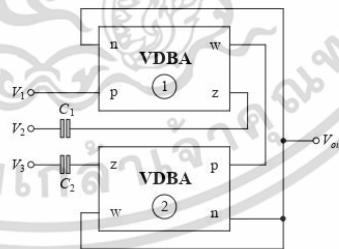


Figure 3. Proposed electronically tunable universal filter.

According to eq. (3) and (4), the natural angular frequency ( $\omega_0$ ), and the quality factor ( $Q$ ) of the filter are obtained as, respectively:

$$\omega_0 = 2\pi f_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \tag{5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and 
$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (6)$$

From the above expressions, they reveal that the  $\omega_o$ -value can be adjusted without disturbing the  $Q$ -value by setting the ratio of  $(g_{m1}/g_{m2})$  or  $(C_2/C_1)$  invariant. Similarly, the parameter  $Q$  can also be tuned independently from the parameter  $\omega_o$  by keeping the product of  $(g_{m1}g_{m2})$  or  $(C_1C_2)$  invariant. Therefore, the mentioned TISO configuration of Figure 3 has orthogonal controllability for the important filter parameters  $\omega_o$  and  $Q$ .

#### 4 Non-ideality effect and circuit sensitivity analysis

For the practical consideration, the effects of the VDBA non idealities are to be considered. In case of the non-ideal VDBA, its terminal characteristics given in eq. (1) can be rewritten as:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (7)$$

where  $\alpha = (1 - \varepsilon_{gm})$  and  $\beta = (1 - \varepsilon_v)$ . Here,  $|\varepsilon_{gm}| \ll 1$  denotes the transconductance inaccuracy factor, and  $|\varepsilon_v| \ll 1$  represents the voltage tracking error from  $z$  to  $w$  terminal, respectively. The effects of the mentioned non-ideal transfer gains of the VDBA modify the denominator  $D(s)$  of eq. (4) to

$$D(s) = s^2 C_1 C_2 + s C_1 \alpha_2 g_{m2} + \alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2} \quad (8)$$

where  $\alpha_i$  and  $\beta_i$  refer to the non-ideal parameters  $\alpha$  and  $\beta$  of the  $i$ -th VDBA. In this case, the  $\omega_o$  and  $Q$  of the filter are now altered to

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (9)$$

and

$$Q = \sqrt{\frac{\alpha_1 \beta_1 \beta_2 g_{m1} C_2}{\alpha_2 g_{m2} C_1}} \quad (10)$$

The influence of variations in active and passive component values on the filter parameters  $\omega_o$  and  $Q$  can be determined by considering relative sensitivity coefficients, which are obtained to be as follows:

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{\beta_2}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = 0.5 \quad (11)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -0.5 \quad (12)$$

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{\beta_2}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = 0.5 \quad (13)$$

and

$$S_{C_1}^Q = -S_{C_2}^Q = -0.5 \quad (14)$$

It can be easily verified from eq. (11)-(14) that all the above relative  $\omega_o$  and  $Q$  sensitivities are independent of the various circuit elements and equal to 0.5 in magnitude. Also note that, for the absolutely stable circuit, the sensitivity values of all  $\omega_o$  and  $Q$  will be no more than unity.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5 Experimental verification of the filter realization and discussions

In this section, the behavior of the filter realization given in Figure 3 has been tested by experimental measurements using Agilent U8031A triple output DC power supply, and KEYSIGHT EDUX1002G digital oscilloscope. For practical implementation of the VDBA shown in Figure 2, the readily available OTA CA3080 and Op-Amp LF356 chips with  $\pm 5V$  DC supply voltages have been employed. In all measurements, the capacitor values were taken as:  $C_1 = C_2 = 1$  nF.

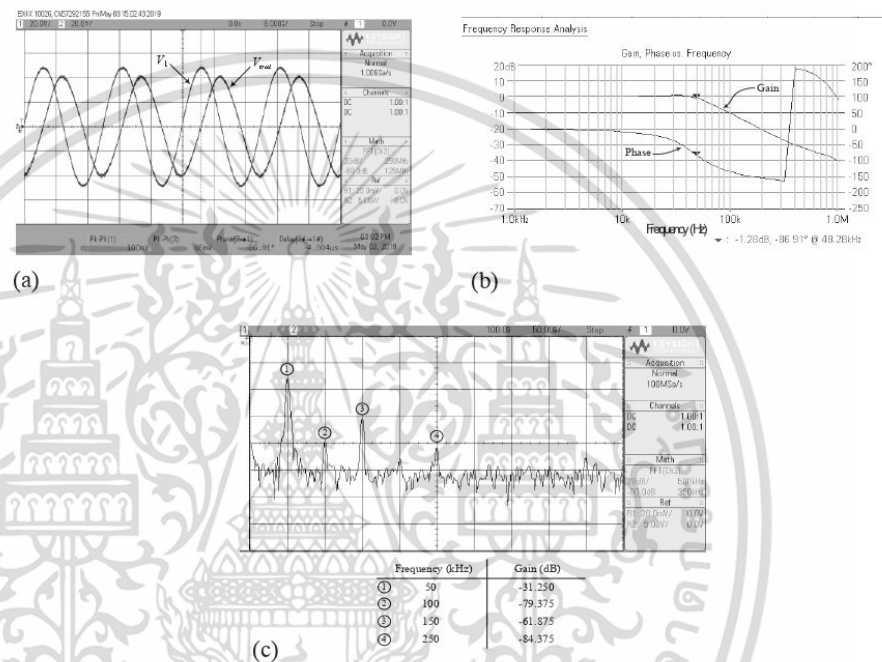


Figure 4. Experimental verification results of the LP filter in Figure 3. (a) time-domain responses (b) measured gain and phase frequency responses (c) frequency spectrum.

As an example to design the filter with the following important characteristics:  $f_o = 50$  kHz and  $Q = 1$ , the experimental component values were set to be:  $g_{m1} = g_{m2} \cong 0.31$  mA/V ( $I_{B1} = I_{B2} = 15.5$   $\mu$ A). In time-domain measurements, a 50-mV peak sinusoidal input voltage at the operating frequency of 50 kHz was applied to the filter. The results of the experimental verification for LP, BP, HP, BS and AP filters are respectively depicted in Figure 4-8. From these results, the errors in  $f_o$  were measured to be less than 4.82%, and the measured total harmonic distortion (THD) of each filter response is summarized in Table 1. It is, therefore, appeared that the experimental results are found to be agreed with the theoretical values, and they verify the functionality of the realized VDBA-based multifunction filter configuration.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

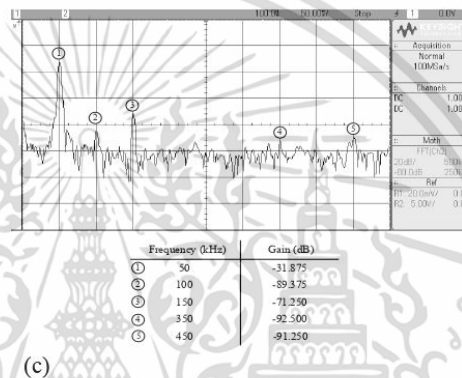
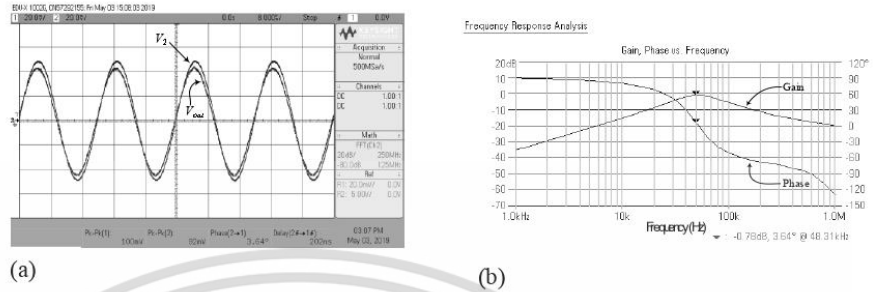


Figure 5. Experimental verification results of the BP filter in Figure 3. (a) time-domain responses (b) measured gain and phase frequency responses (c) frequency spectrum.

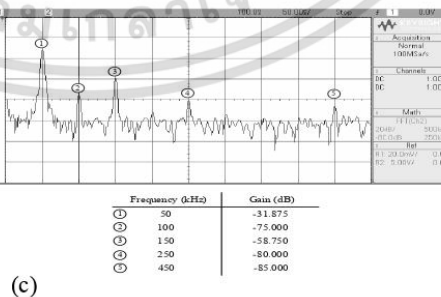
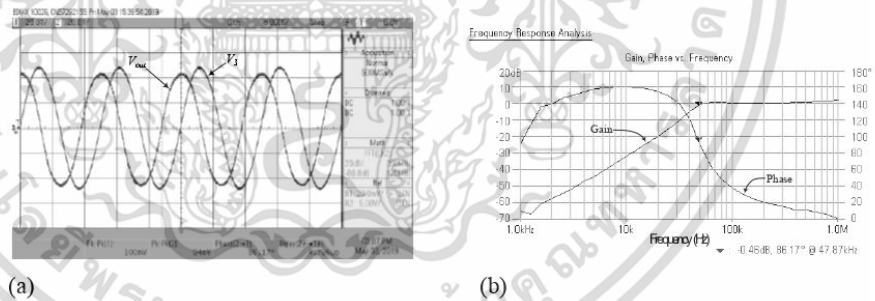


Figure 6. Experimental verification results of the HP filter in Figure 3. (a) time-domain responses (b) measured gain and phase frequency responses (c) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. THD of filter response.

Filter type	THD (%)
LP in Figure 4	2.98
BP in Figure 5	1.09
HP in Figure 6	4.61
BS in Figure 7	0.94
AP in Figure 8	0.98

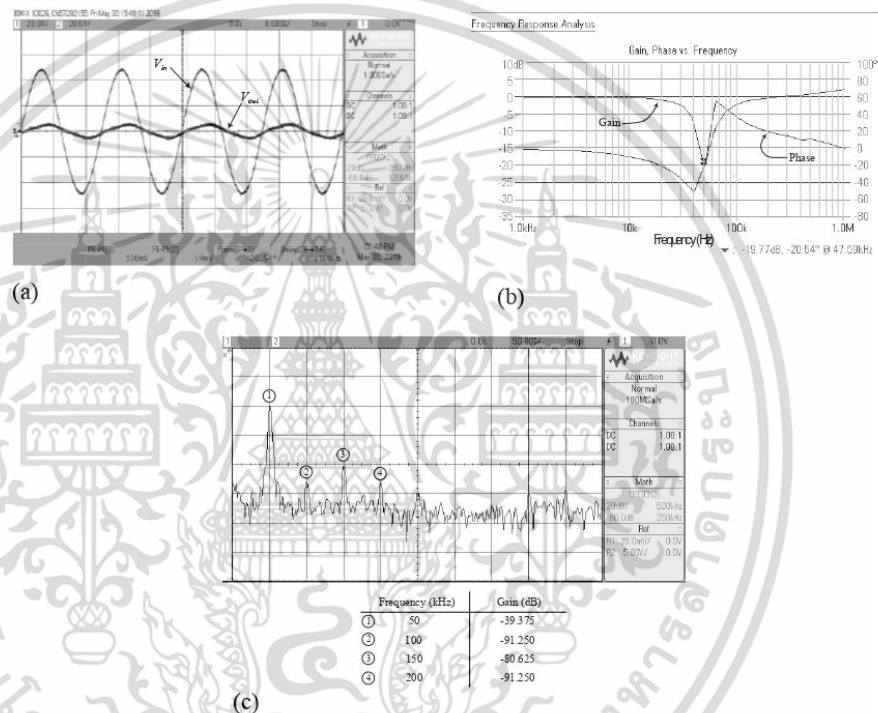
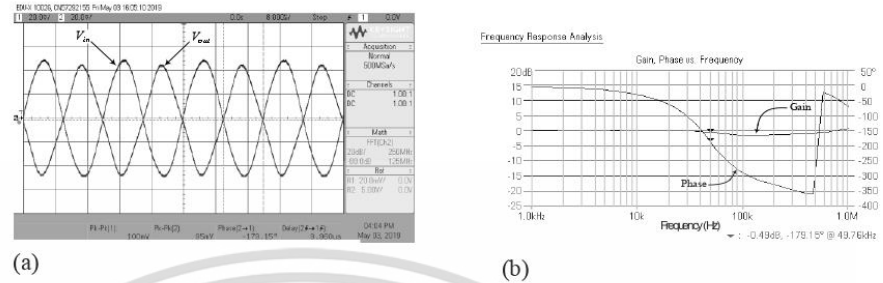


Figure 7. Experimental verification results of the BS filter in Figure 3. (a) time-domain responses (b) measured gain and phase frequency responses (c) frequency spectrum.

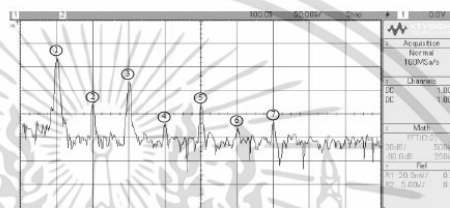
To demonstrate an adjustment of the  $f_o$ -value without changing the  $Q$ -value, the tuning BP characteristics were observed by changing the supplied currents as depicted in Figure 9. For this purpose, the DC bias currents of the VDBAs were adjusted for three different values, i.e.,  $I_B = I_{B1} = I_{B2} = 12.5 \mu\text{A}$  ( $g_m \cong 0.25 \text{ mA/V}$ ),  $25 \mu\text{A}$  ( $g_m \cong 0.50 \text{ mA/V}$ ), and  $31.5 \mu\text{A}$  ( $g_m \cong 0.63 \text{ mA/V}$ ), yielding  $f_o = 40 \text{ kHz}$ ,  $80 \text{ kHz}$ , and  $100 \text{ kHz}$  at  $Q = 1$ . As can be recorded from Figure 9, the corresponding  $f_o$  are obtained as:  $38.74 \text{ kHz}$ ,  $78.39 \text{ kHz}$  and  $98.25 \text{ kHz}$ , respectively. Figure 10 also shows variation of  $f_o$  of the proposed filter on the external control current  $I_B$ . Imperfections above these frequencies are attributed to the non-ideal gain effects and parasitic impedances of the active devices and tolerance in nominal value of the capacitor in laboratory test results. However, the proposed filter is proved to be realizable according to the experimental results despite subtle differences observed in theory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



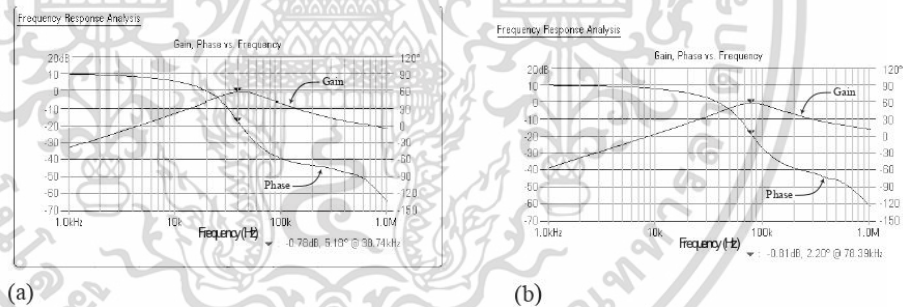
(a)

(b)



(c)

Figure 8. Experimental verification results of the AP filter in Figure 3. (a) time-domain responses (b) measured gain and phase frequency responses (c) frequency spectrum.



(a)

(b)

(c)

Figure 9. Measured BP frequency responses with tuning  $f_0$  (a)  $f_0 = 40$  kHz (b)  $f_0 = 80$  kHz (c)  $f_0 = 100$  kHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

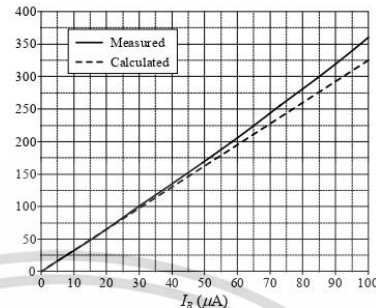


Figure 10. Dependence of  $f_0$  on bias current  $I_B$ .

## 6 Comparison with the previously published works

A comparison of the proposed universal filter with the previously similar works published in the literature [15]-[17] is summarized in Table 2. It is observed from Table 2 that both circuits of [15]-[16] employ external resistors, which are not desired for fully integrated circuit (IC) technology. The circuit of [16] also suffers from the lack of electronic adjustability. Moreover, a DDCC (differential difference current conveyors) in [16] is not available commercially. The work from [17] uses a non-canonical number of active elements, i.e. 6 OTAs (operational transconductance amplifiers) and 2 MOS transistors. Accordingly, it suffers from high-power dissipation and large chip area occupation in ICs. It should be mentioned here that the proposed circuit is only the work that realizes an electronically tunable TISO universal filter using only the VDBA ABBs and capacitors, no passive resistors and does not need any component matching conditions.

Table 2. Comparison of performance of the proposed circuit with other previously published works.

Parameter	[15]	[16]	[17]	This work
Technology	LT1228	0.5- $\mu\text{m}$ MIETEC	LM13600	LT1228
Supply voltages	$\pm 5\text{V}$	$\pm 2.5\text{V}$ , $-1.7\text{V}$	$\pm 5\text{V}$	$\pm 5\text{V}$
No. of input	3	3	4	3
No. of output	1	1	1	1
Input impedance	high	high	high	high
Output impedance	low	low	low	low
No. active elements	LT1228 = 1	DDCC = 3	OTA = 6 MOS = 2	VDBA = 2
No. passive elements	R = 1 C = 2	R = 2 C = 2	C = 2	C = 2
Matching requirement	no	no	no	no
Electronic adjustability	yes	no	yes	yes
Experimental results	yes	no	no	yes

## 7 Conclusion

This paper presents the practical possibility of realizing a voltage-mode biquadratic filter with three inputs and one output employing the recently introduced active element named the VDBA. The practical VDBA is realized with standard commercially available chips OTA CA3080 and OP-Amp LF 356. The presented circuit, consisting of only two practical VDBAs together with two capacitors, can realize the five standard biquadratic filter functions all at a single low-impedance-output terminal, without requiring any element-matching condition. It also exhibits the possibility of independent electronics changing of the natural angular frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and the quality factor through the VDBA transconductances and has low sensitivity coefficients. The results of breadboard implementation of the proposed filter are also accomplished to validate the theoretical analysis and its practical significance.

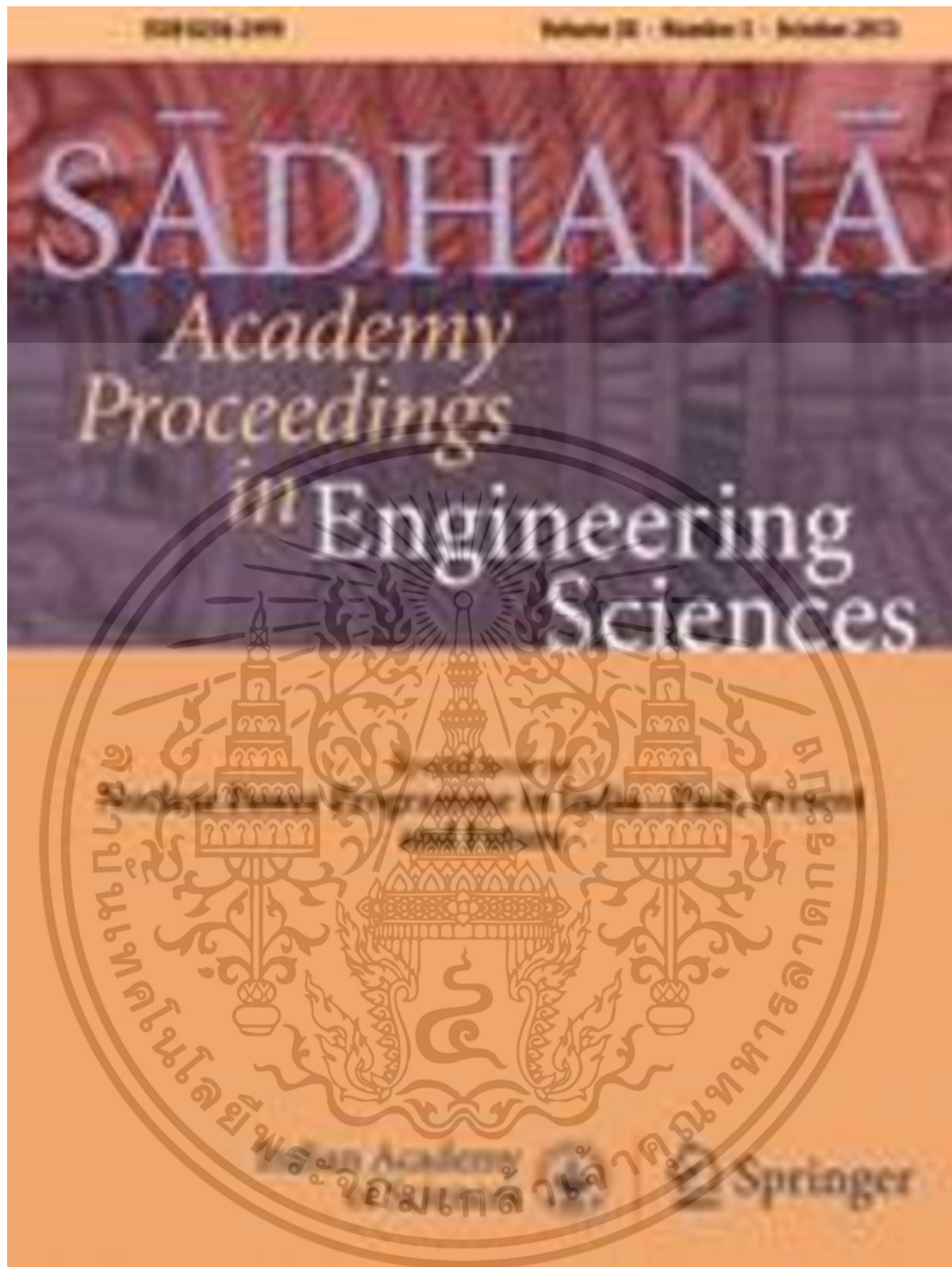
### Acknowledgement

This work was supported by the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Project number 2563-02-01-002.

### References

- [1] Biolek, D., Senani, R., Biolkova, V., Kolka, Z.: *Active elements for analog signal processing: classification, review, and new proposals*, Radioengineering, 17 (2008), 4, 15–32.
- [2] Sotner, R., Jerabek, J., Herencsar, N.: *Voltage differencing buffered/inverted amplifiers and their applications for signal generation*, Radioengineering, 22 (2013), 2, 490-504.
- [3] Tangsrirat, W., Channumsin, O.: *Tunable floating capacitance multiplier using single fully balanced voltage differencing buffered amplifier*, Journal of Communications Technology and Electronics, 64 (2019), 8, 797-803.
- [4] Tangsrirat, W.: *Actively floating lossy inductance simulators using voltage differencing buffered amplifiers*, IETE Journal of Research, 65 (2019), 4, 446-459.
- [5] Gupta, P., Pandey, R.: *Voltage differencing buffered amplifier based voltage mode four quadrant analog multiplier and its applications*, International Journal of Engineering Transaction A: Basics, 32 (2019), 4, 528-535.
- [6] Tangsrirat, W.: *Linearly tunable voltage differencing buffered amplifier*, Revue Roumaine Des Sciences Techniques, 64 (2019), 3, 247-253.
- [7] Tangsrirat, W., Katesuda Klahan, K., Teerasilapa Dumawipata, T., Surakamptom, W.: *Low-voltage NMOS-based current differencing buffered amplifier and its application to current-mode ladder filter design*, International Journal of Electronics, 93 (2006), 11, 777-791.
- [8] Kacar, F., Yesil, A., Noori, A.: *New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications*, Radioengineering, 21 (2012), 1, 333-339.
- [9] Pushkar, K. L., Bhaskar, D. R., Prasad, D.: *Voltage-mode new universal biquad filter configuration using a single VDIBA*, Circuits, Systems and Signal Processing, 33 (2014), 1, 275-285.
- [10] Tangsrirat, W., Onjan, O., Pukkalanun, T.: *SFG synthesis of general  $n^{\text{th}}$ -order allpole voltage transfer functions using VDBAs and grounded capacitors*, Proceedings of The Forth Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE-2014), Chiang Rai, Thailand, 2014, 291-294.
- [11] Onjan, O., Unhavanich, S., Tangsrirat, W.: *SFG actualization of general  $n^{\text{th}}$ -order voltage transfer functions using VDBAs*, Proceedings of The International MultiConference of Engineers and Computer Scientists 2016 (IMECS 2016), Vol II, Hong Kong, 2016, 585-589.
- [12] Maheshwari, S., Ansari, M. S.: *Catalog of realizations for DXCCII using commercially available ICs and applications*, Radioengineering, 21 (2012), 1, 281-289.
- [13] Intersil, "2 MHz, Operational Transconductance Amplifier", CA3080 datasheet, April 2001.
- [14] Texas Instruments Incorporated, "LF356-MIL JFET Input Operational Amplifier", SNOSD55, June 2017.
- [15] Klungtong, S., Thanapatay, D., Jaikla, W. : *Three-input single-output voltage-mode multifunction filter with electronic controllability based on single commercially available IC*, Active and Passive Electronic Components, 2017 (2017), Article ID 5240751, 10 pages.
- [16] Kungern, K., Junnapiya, S.: *Voltage-mode universal filter with three-input single-output using DDCCs*, Proceedings of the 2010 ECTI International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI CON-2010), Chiang Mai, Thailand, 2010, 746-749.
- [17] Kungern, K., Suksaibul, P., Khateb, F.: *Four-input one-output voltage-mode universal filter using simple OTAs*, Journal of Circuits, Systems and Computers, 28 (2019), 5, 1950078.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Floating capacitance multiplier realization based on commercially available integrated circuits

NATCHANAI ROONGMUANPHA and WORAPONG TANGSRIRAT\*

School of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand  
 e-mail: natchanai.roo@gmail.com; drworapong@gmail.com

MS received 12 April 2021; revised 12 April 2021; accepted 28 March 2022

**Abstract.** This article is an attempt to present a tunable floating capacitance multiplier using commercially available integrated circuits, namely LT1228. The proposed design utilizes three LT1228s as active electronic components and only one capacitor as a passive component. The multiplication factor of the capacitance multiplier is electronically tunable via adjusting the external supply currents of the LT1228s. Besides, a careful analysis of the parasitic element effects is also included. To verify the practical features of the proposed floating capacitance multiplier circuit, several simulations using PSPICE program tool and extensive laboratory measurements were performed.

**Keywords.** Capacitance multiplier; commercially available integrated circuit; impedance simulator; electronic control.

### 1. Introduction

Over the years, analog system integration often needs large-valued capacitors characterized by good linearity and accuracy to be realized [1, 2]. However, the large capacitor is impractical to implement in integrated circuit (IC) form. This is due to the well-known fact that the implementation of high valued capacitors has the drawback of requiring a large silicon chip area. The common technique for solving this problem is to employ a capacitance multiplier circuit, where the small physical capacitance is scaled up by using active and passive elements [3, 4]. In view of these circumstances, the employment of capacitance multipliers is very useful for analog IC system design and fabrication technologies.

To the best of the authors' knowledge, the floating capacitance multiplier configuration is more versatile and flexible than the grounded ones. Therefore, in the past, a variety of active floating capacitance multipliers have been created with some active building blocks [5–11]. However, careful inspection of the simulators reported in [5–7, 9] reveals that they suffer from the use of an excessive number of active and passive electronic components. Some of the previously developed capacitance simulations do not exhibit inbuilt electronic adjustability [7–9]. In the advent mixed-signal systems, an inbuilt tuning feature is highly desirable. Besides, the essential active components used in the realization of [6–8, 10, 11] are not available

commercially as a single IC package yet. As a consequence, their behaviors can then be evaluated through the simulation results only. In addition to obtaining the experimental testing of their designs, these active components have to be created by using off-the-shelf ICs. Very few circuits are based on commercially available IC chips, namely operational amplifiers, operational transconductance amplifiers (OTAs), and current feedback operational amplifiers (CFOAs), in the form of an AD844 IC package [5, 9–11]. However, different types of active components are needed for the realization of [5, 10, 11], while the work of [9] still suffers from the lack of electronic adjustability.

This paper attempts to design a floating and tunable capacitance multiplier with a commercially available IC namely LT1228. Since it consists of an OTA and a CFOA in the same IC package, the LT1228 can be considered as electronically controllable modular active element. The design makes use of three LT1228s and only one capacitor. With the introduction of the LT1228, the simulated equivalent capacitance value of the resulting circuit can be tuned electronically through controllable transconductance ( $g_m$ ). The effect of the non-ideality feature of the proposed capacitance simulator circuit is also discussed in detail. An application example in the design of a simple second-order RLC high-pass/notch filter implementation is provided. PSPICE simulation tool and experimental measurements of the commercially available IC LT1228 were performed to confirm the practicability of the proposed floating tunable capacitance multiplier circuit.

\*For correspondence  
 Published online: 30 April 2022

2. LT1228

The LT1228 is a commercially available IC manufactured by Linear Technology Corporation [12]. It contains two amplifiers, namely an OTA and a CFOA, as shown in package information in figure 1a. Since the OTA provides a high-impedance differential input and a current source output with wide output voltage compliance, the LT1228 implements electronic gain control with a voltage-to-current converter whose transconductance gain ( $g_m$ ) is directly proportional to an externally supplied current. The CFOA, having very high input impedance, is designed to drive low-impedance loads with excellent linearity at high frequencies, and therefore it is easy to interface the output of the OTA to other circuitry. As a result of its ideal operation, the behavior model and electrical symbol of the LT1228 are given in figures 1b, c, respectively. Its terminal functions can also be described by Eq. (1) in the matrix form:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_x \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & R_{OL} & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_x \\ i_o \end{bmatrix}, \quad (1)$$

where  $R_{OL}$  is the small-signal transresistance of the LT1228. Note that the value of  $R_{OL}$  is considerably equal to infinite for the ideal case. The realized  $g_m$  in this IC is set by an externally controlled current ( $I_B$ ) with the following relation:

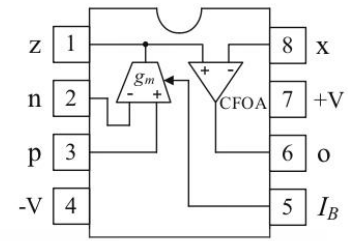
$$g_m = 10I_B. \quad (2)$$

3. Proposed floating capacitance multiplier circuit

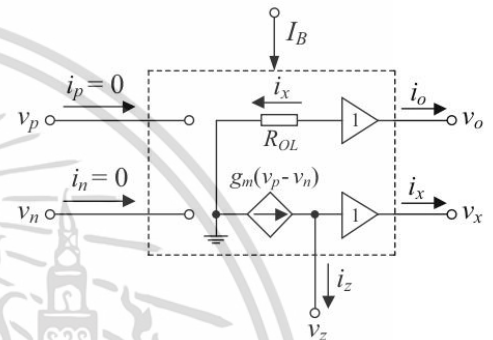
Figure 2a shows the proposed floating capacitance multiplier circuit consisting of three LT1228s and a single capacitor. For the strict matching condition of  $g_{m1} = g_{m3}$ , the input impedance for the proposed circuit in figure 2a is obtained as:

$$Z_{in} = \left( \frac{v_1 - v_2}{i_1} \right) = \left( \frac{v_2 - v_1}{i_2} \right) = \frac{1}{sC_{eq}} = \frac{1}{s \left( \frac{g_m C_x}{g_{m2}} \right)}. \quad (3)$$

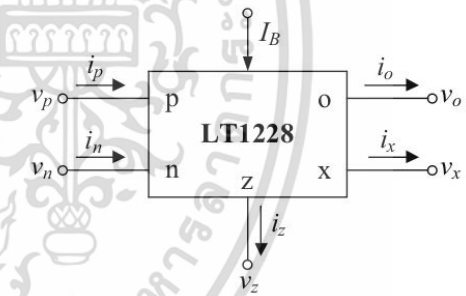
Therefore, the proposed circuit of figure 2a behaves as a floating lossless capacitance whose equivalent capacitance is equal to  $C_{eq} = (g_m/g_{m2})C_x$ . Since the LT1228 transconductance depends on  $I_B$ , this makes it easy to electronically control the  $C_{eq}$  value through  $g_m$  or  $g_{m2}$ . It may be further noted here that, for this simulation,  $I_{B1}$  and  $I_{B3}$  need to be equal (i.e.  $I_B = I_{B1} = I_{B3}$ ). To supply equal DC bias currents to the two LT1228s, this can be easily implemented by employing simple current mirror cells, unlike the passive element matching constraints prevalent in many of the existing synthetic floating simulation circuits.



(a)



(b)



(c)

Figure 1. Commercially available IC LT1228. (a) package information, (b) behavior model and (c) block diagram representation.

4. Parasitic element effects of the proposed floating capacitance multiplier

In practice, the impedance of the proposed circuit has been affected by a number of parasitic impedances at different LT1228 terminals. Thus, in this section, the following parasitic impedances are considered: parasitic resistances  $R_p$ ,  $R_n$  and  $R_z$  and capacitances  $C_p$ ,  $C_n$  and  $C_z$  in parallel at

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

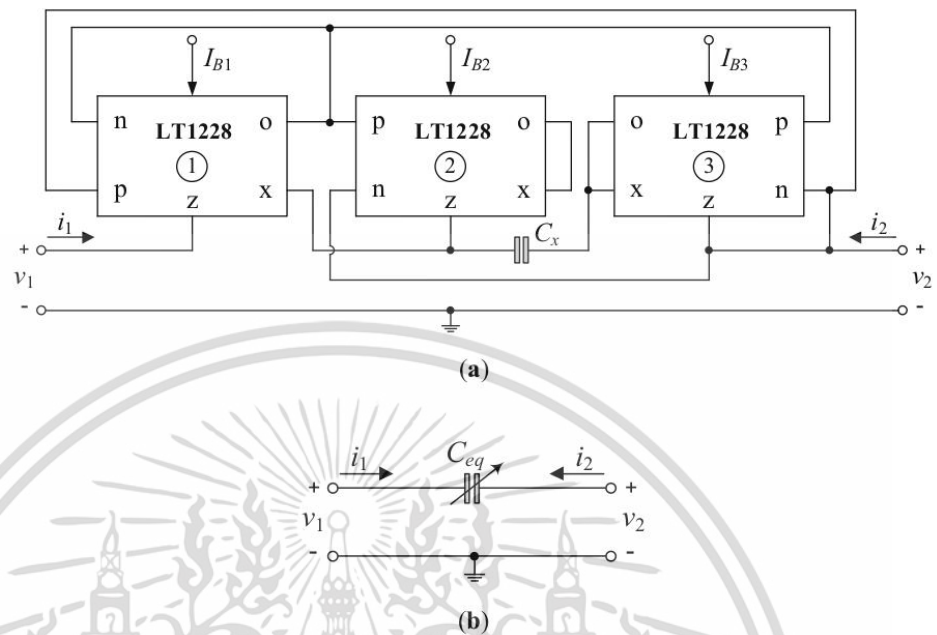


Figure 2. Proposed floating capacitance multiplier circuit. (a) schematic diagram and (b) equivalent circuit.

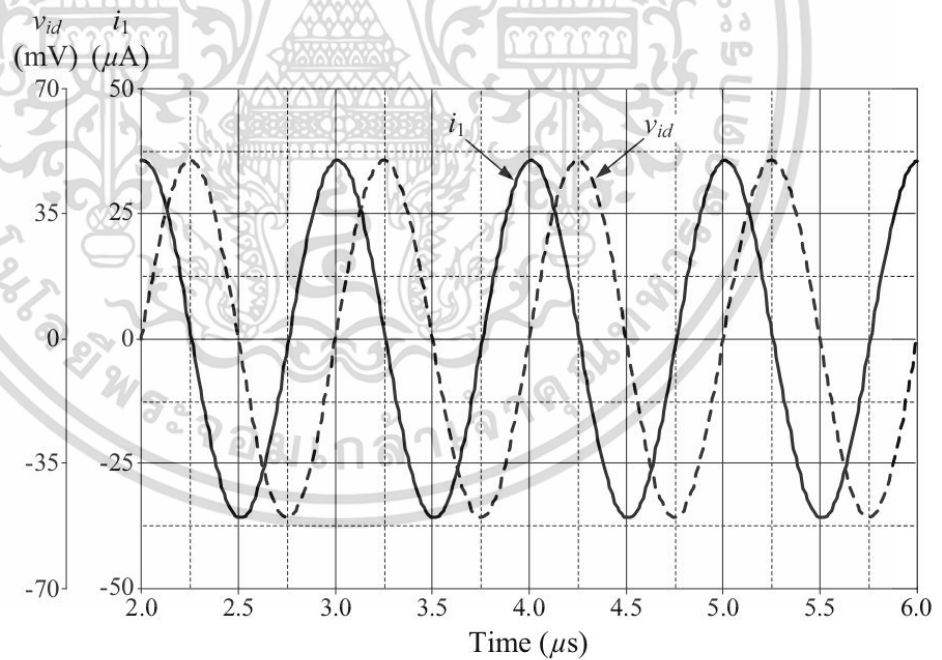


Figure 3. Simulated transient responses of the proposed floating capacitance multiplier circuit in figure 2a.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

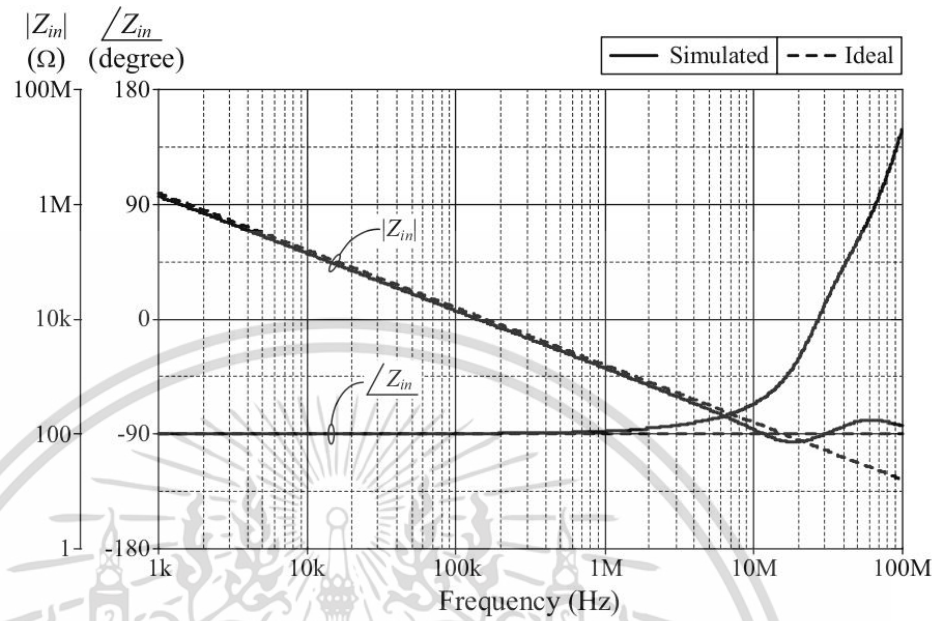


Figure 4. Ideal and simulated frequency responses for  $Z_{in}$  of figure 2a.

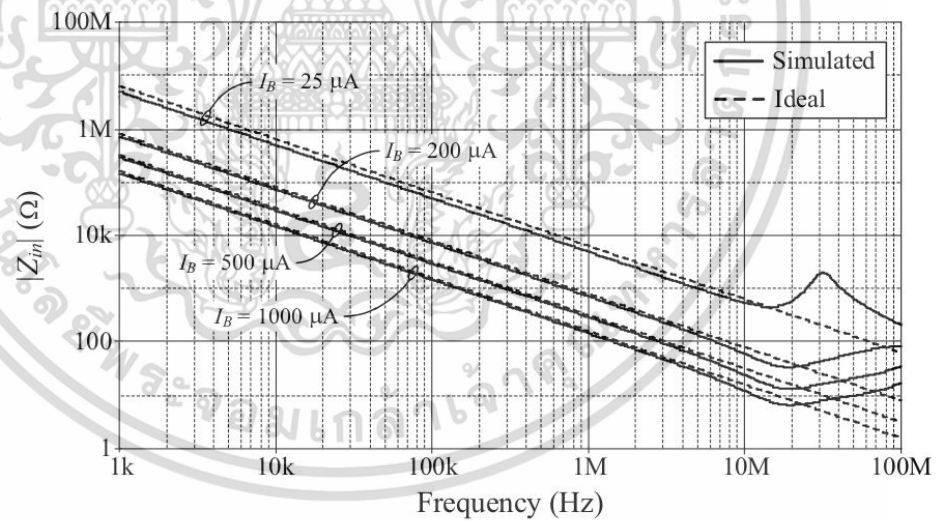


Figure 5. Magnitude frequency responses of  $Z_{in}$  for different bias currents.

terminals p, n, and z, and parasitic resistance  $R_x$  in series at terminal x. Considering these parasitics, the driving point

impedance of the proposed floating capacitance multiplier in figure 2a for  $v_2 = 0$  is found as

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

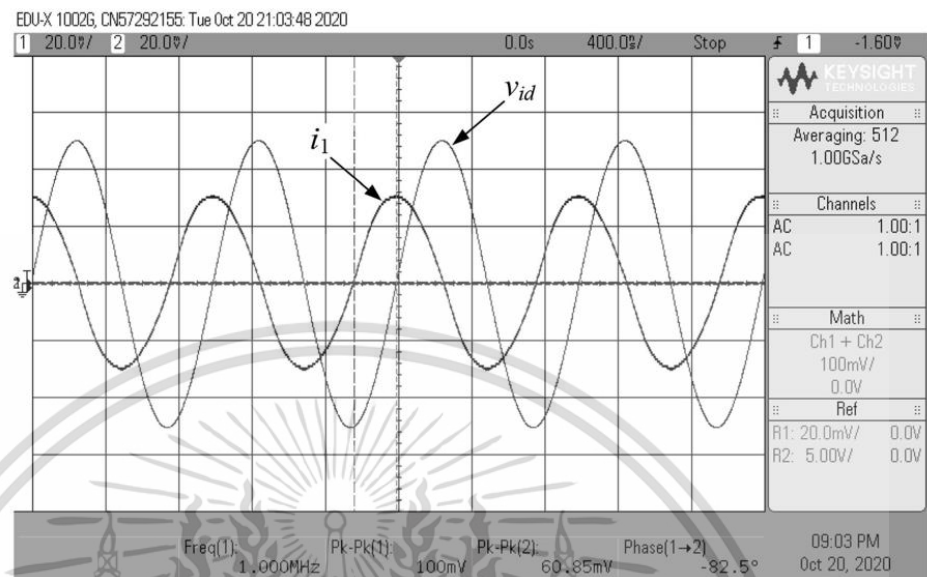


Figure 6. Experimentally measured waveforms for  $v_{id}$  and  $i_1$  of the proposed floating capacitance multiplier circuit in figure 2a.

$$Z'_{in1} = \frac{v_1}{i_1} \Big|_{v_2=0} = \frac{1 + sR_{x1}(C_x + C_{z2})}{\left[ \frac{1}{R_{z2}} + s(C_x + C_{z2}) \right] \left[ \frac{g_{m1}}{g_{m2} + R_{OL1}} \right]}, \quad (4) \quad Z'_{in2} = \frac{v_2}{i_2} \Big|_{v_1=0} = \frac{1}{\frac{1}{R'_3} + s \left( \frac{C_x g_{m3}}{g_{m2}} + C'_3 \right)}, \quad (7)$$

where,  $R_{x1}$ ,  $R_{z2}$ ,  $R_{OL1}$  and  $C_{z2}$  are the corresponding parasitic elements  $R_x$ ,  $R_z$ ,  $R_{OL}$  and  $C_z$  of the  $i$ -th LT1228, respectively. Thus, the approximation of the useful frequency range of the proposed capacitor can be found as:

$$\frac{1}{R_{z2}(C_x + C_{z2})} \ll \omega \ll \frac{1}{R_{x1}(C_x + C_{z2})}. \quad (5)$$

It is obvious that the low and high frequency limitations of the emulated capacitance directly depend on the parasitic impedance products at terminals  $x1$  and  $z2$ . If the operating frequency is in between the above range, Eq. (4) further reduces to:

$$Z'_{in1} = \frac{v_1}{i_1} \Big|_{v_2=0} \cong \frac{1}{s(C_x + C_{z2}) \left( \frac{g_{m1}}{g_{m2} + R_{OL1}} \right)}. \quad (6)$$

The above analysis reveals that, to reduce the parasitic impedance effects, the following conditions should be carefully considered:  $C_x \gg C_{z2}$  and  $g_{m2} \gg 1/R_{OL1}$ .

On the other hand, routine analysis of the circuit considering  $v_1 = 0$  yields the driving point impedance looking into port 2 as the following relation:

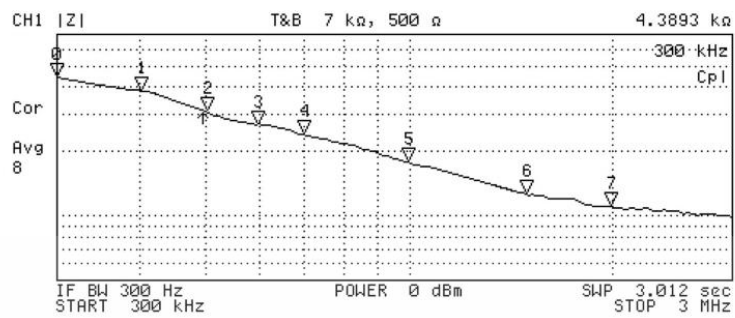
where  $R'_3 = R_{n2} // R_{n3} // R_{z3}$  and  $C'_3 = C_{n2} + C_{n3} + C_{z3}$ . As observed from Eq. (7), there is a crucial low-frequency restriction of the operation affected by the parasitic impedances at terminals  $n2$ ,  $n3$  and  $z3$ . Taking into account that  $\omega \gg \frac{1}{R'_3 \left( \frac{C_x g_{m3}}{g_{m2}} + C'_3 \right)}$  in Eq. (7), the driving point impedance  $Z'_{in2}$  can be further approximated as:

$$Z'_{in2} = \frac{v_2}{i_2} \Big|_{v_1=0} = \frac{1}{s \left( \frac{C_x g_{m3}}{g_{m2}} + C'_3 \right)}. \quad (8)$$

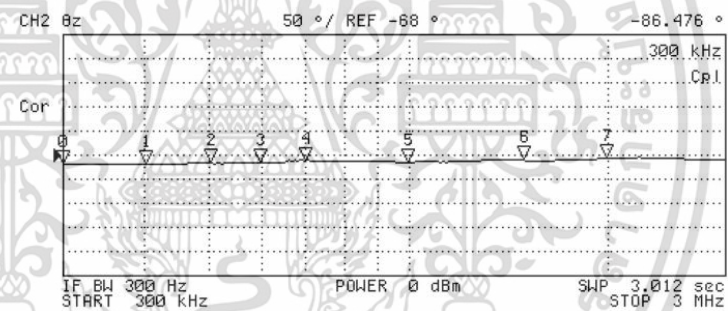
Supposing  $C_x \gg C_{n2} + C_{n3} + C_{z3}$ , the effects of the parasitic elements on the impedance  $Z'_{in2}$  can be alleviated.

## 5. Simulation results and discussions

The proposed floating capacitance multiplier in figure 2a is verified through PSPICE program using the macro-model of the LT1228 by Linear Technology Corporation [12]. The supply voltages are set at  $\pm 5$  V. The value of the passive capacitor is chosen as:  $C_x = 50$  pF, giving the value of the simulated equivalent capacitance equal to  $C_{eq} = 100$  pF for  $g_m = g_{m1} = g_{m3} = 1$  mA/V ( $I_B = I_{B1} = I_{B3} = 100$   $\mu$ A) and  $g_{m2} = 0.5$  mA/V ( $I_{B2} =$



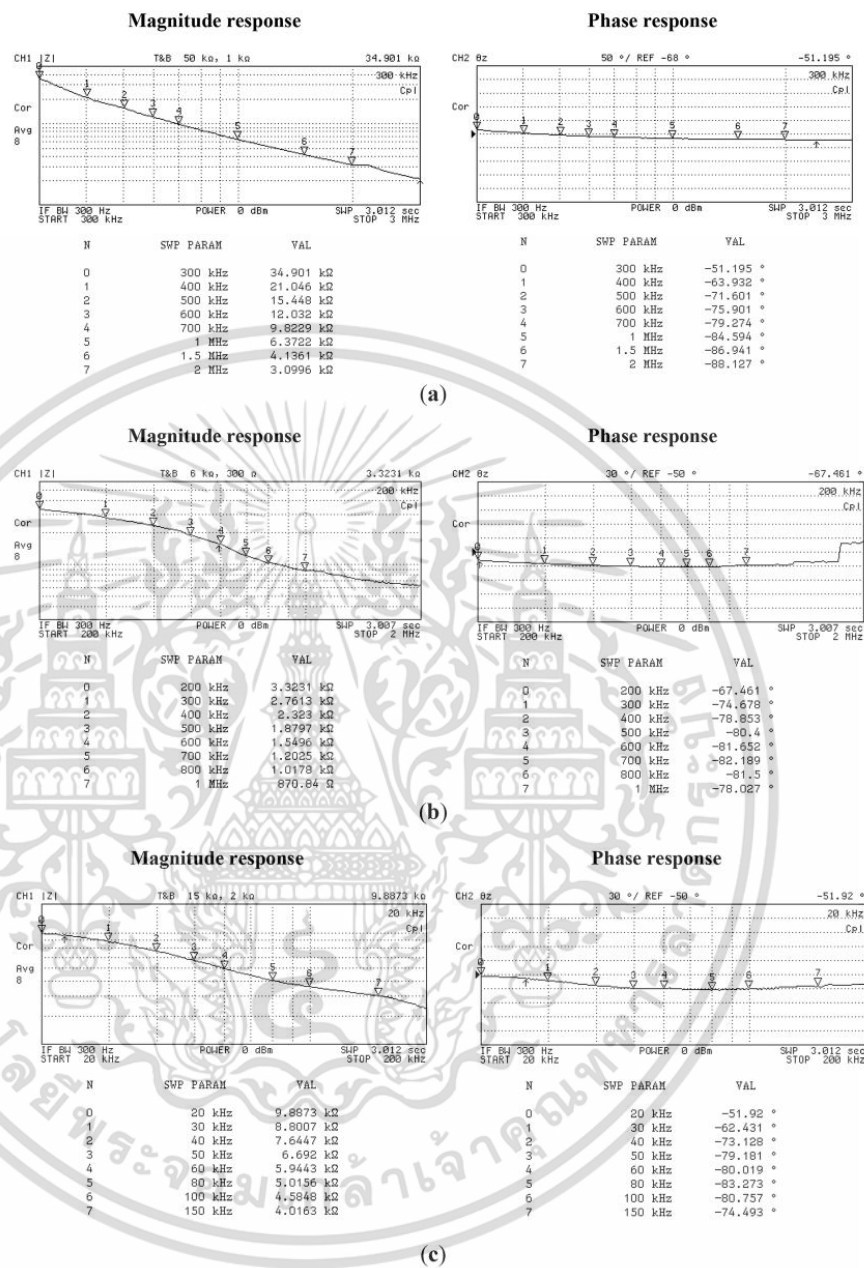
(a)



(b)

**Figure 7.** Experimental frequency response of  $Z_{in}$  of the proposed floating capacitance multiplier circuit in figure 2a. (a) magnitude response and (b) phase response.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

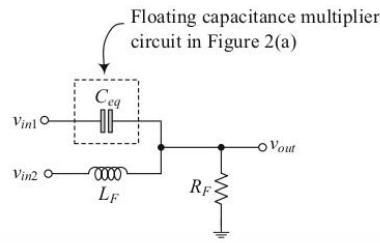


**Figure 8.** Experimental magnitude and phase responses of  $Z_m$  for different bias currents. (a)  $g_m = 0.25$  mA/V ( $I_B = 25$   $\mu$ A), (b)  $g_m = 2$  mA/V ( $I_B = 200$   $\mu$ A) and (c)  $g_m = 5$  mA/V ( $I_B = 500$   $\mu$ A).

50  $\mu$ A). The simulated transient analysis is performed by injecting a 1-MHz sine wave with 100 mV peak-to-peak as an input signal. The resulting waveforms are presented

in figure 3, where the phase difference between current  $i_1$  and voltage  $v_{id}$  ( $= v_1 - v_2$ ) is found to be 86.63°. The frequency response analysis is also performed with the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



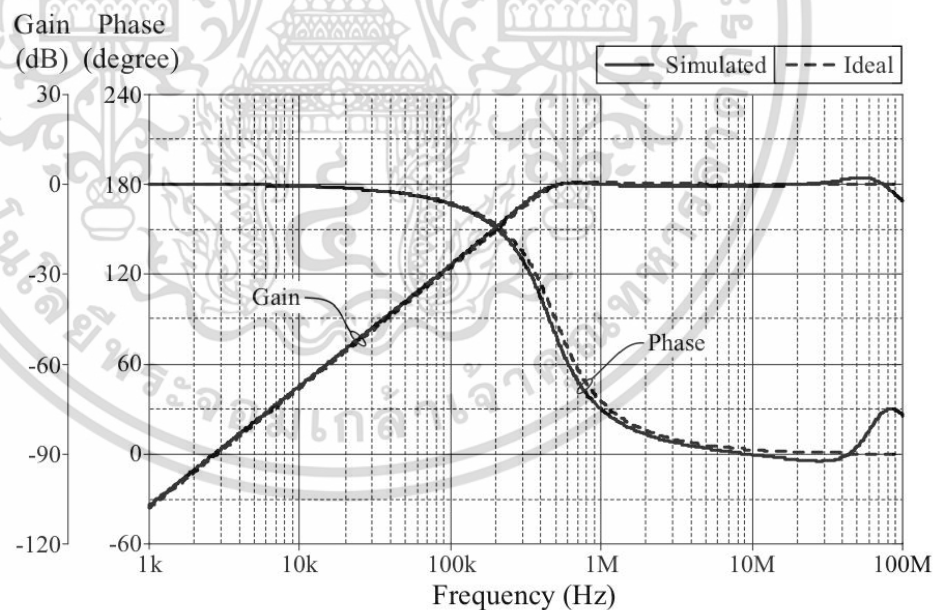
**Figure 9.** Second-order RLC high-pass and notch filter implemented with  $C_{eq}$  from figure 2a.

same designed component values. The associated magnitude and phase responses for the impedance  $Z_{in}$  of figure 2a are given in figure 4. To demonstrate the electronic tunability of the proposed capacitance multiplier circuit, the associated magnitude plots for different values of bias current  $I_B$  (i.e. 25  $\mu$ A, 200  $\mu$ A, 500  $\mu$ A, and 1000  $\mu$ A) are demonstrated in figure 5. The equivalent capacitance values obtained via these tuning parameters are  $C_{eq} = 25$  pF, 200 pF, 500 pF, and 1 nF. From figure 5, it is quite evident that the simulated capacitor is electronically tunable over a wide range of bias currents, in which the  $C_{eq}$  value can be enhanced up to roughly 40 times. The total power consumption is also measured and recorded as only 0.17 W.

**6. Experimental results**

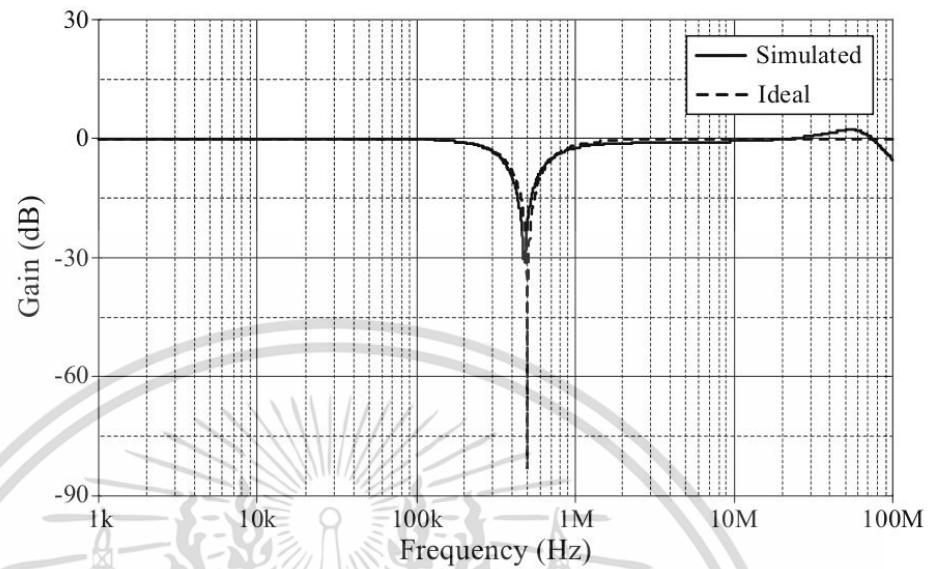
The performance of the proposed floating capacitance multiplier circuit in figure 2a is also experimentally verified by hardware implementation using off-shelf IC’s LT1228 [12]. The symmetrical power supplies of the LT1228 are taken as  $\pm 5$ V. All measurements were performed via Keysight EDU-X 1002G oscilloscope and HP4395A impedance analyzer.

The proposed capacitance multiplier circuit is constructed with the typical component values  $g_m = g_{m1} = g_{m3} = 1$  mA/V,  $g_{m2} = 0.5$  mA/V and  $C_x = 50$  pF, for which the calculated value of  $C_{eq} = 100$  pF is obtained. To observe the phase difference between voltage and current through the proposed circuit, a sinusoidal voltage of 100 mV peak-to-peak in amplitude and 1 MHz in frequency was applied as an input signal. The experimentally observed waveforms of  $v_{id}$  and  $i_1$  are given in figure 6, and they are found to be 82.5° out of phase. In this measurement, the current  $i_1$  was carried out using a current-to-voltage converter with a transresistance gain of  $R_m = 1$  k $\Omega$ . Figure 7 also shows the experimental magnitude and phase responses of the input impedance  $Z_{in}$  of the capacitance simulator. Furthermore, an electronic tuning feature of the circuit is represented in figure 8. The measured curves were obtained by keeping  $g_{m2} = 0.5$  mA/V and  $C_x = 50$  pF, and changing  $g_m$  ( $I_B$ ) for three different values. From this tuning process, the

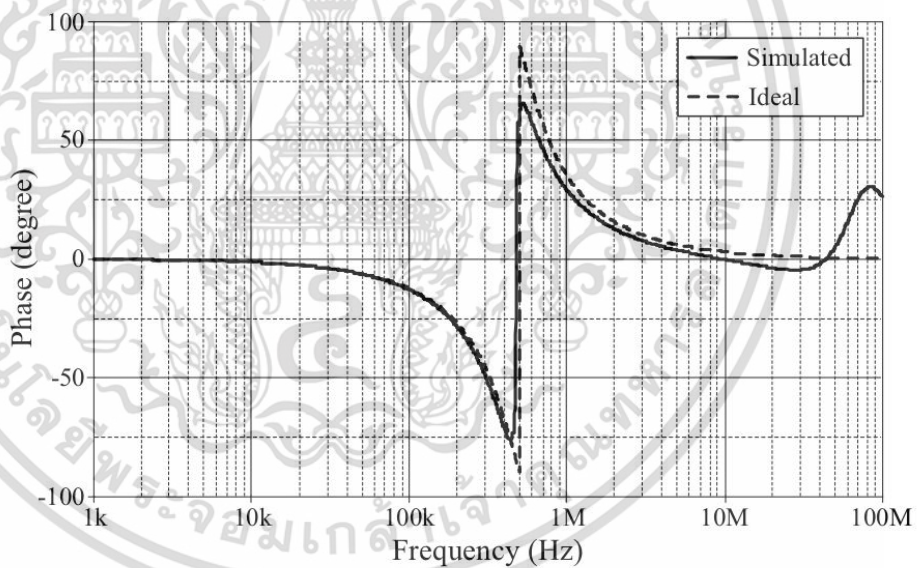


**Figure 10.** Ideal and simulated frequency responses of the high-pass filter in figure 9.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

**Figure 11.** Ideal and simulated frequency responses of the notch filter in figure 9. (a) Gain-frequency characteristics, (b) phase-frequency characteristics.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

corresponding  $C_{eq}$  were obtained as 25 pF, 200 pF, and 500 pF for  $g_m = 0.25$  mA/V, 2 mA/V, and 5 mA/V ( $I_B = 25$   $\mu$ A, 200  $\mu$ A, and 500  $\mu$ A), respectively.

## 7. Application

To ascertain the applicability of the proposed floating capacitance multiplier given in figure 2a, a second-order RLC high-pass and notch filter shown in figure 9 is utilized. The filter transfer functions can be written by:

$$\frac{V_{out}(s)}{V_{in1}(s)} = \frac{s^2}{s^2 + s\left(\frac{1}{R_F C_{eq}}\right) + \left(\frac{1}{L_F C_{eq}}\right)}, \quad (9)$$

$$\text{and } \frac{V_{out}(s)}{V_{in2}(s)} = \frac{s^2 + \left(\frac{1}{L_F C_{eq}}\right)}{s^2 + s\left(\frac{1}{R_F C_{eq}}\right) + \left(\frac{1}{L_F C_{eq}}\right)}. \quad (10)$$

The resonance frequency ( $\omega_o$ ) and the quality factor ( $Q$ ) for both filter cases are respectively evaluated as:

$$\omega_o = 2\pi f_o = \frac{1}{\sqrt{L_F C_{eq}}}, \quad (11)$$

$$\text{and } Q = R_F \sqrt{\frac{C_{eq}}{L_F}}. \quad (12)$$

To realize a filter characteristic with  $f_o = 500$  kHz and  $Q = 1$ , the filter components are  $R_F = 3$  k $\Omega$ ,  $L_F = 1$  mH, and  $C_{eq} = 100$  pF. For this purpose, the  $C_{eq} = 100$  pF is emulated by the capacitance circuit of figure 2a with the following components:  $g_m = g_{m1} = g_{m3} = 1$  mA/V,  $g_{m2} = 0.5$  mA/V and  $C_x = 50$  pF. The ideal and simulated frequency responses for both cases are exhibited in figures 10 and 11, where the simulated  $f_o$  value is found to be 477 kHz. Therefore, the resulting characteristics well confirm the practicability of the application of the proposed capacitance multiplier circuit.

## 8. Conclusions

This paper presents a floating and current-controllable capacitance multiplier circuit implemented with a readily available integrated circuit, namely LT1228. The proposed circuit is composed of only three LT1228s along with a single capacitor. Through the use of LT1228 as active components, the value of the simulated floating capacitance can be varied electronically by adjusting external DC supplied currents. For this simulation, the only component matching constraint is the equality of two transconductance gains, which can be quite easily achieved by using current mirror circuits. The various salient features of the proposed

floating capacitance multiplier circuit are examined through PSPICE simulations and experimental measurements. To demonstrate the worthiness of the proposed floating capacitance multiplier circuit, a second-order RLC high-pass/notch filter has been realized and its performance has also been shown.

## List of Symbols

$g_m$	Transconductance gain
$R_{OL}$	Small-signal transresistance of the LT1228
$I_B$	External DC bias current
$R_p$	Parasitic resistance at terminal p
$R_n$	Parasitic resistance at terminal n
$R_z$	Parasitic resistance at terminal z
$C_p$	Parasitic capacitance at terminal p
$C_n$	Parasitic capacitance at terminal n
$C_z$	Parasitic capacitance at terminal z
$R_x$	Parasitic resistance at terminal x
$\omega$	Angular frequency
$R_m$	Transresistance gain
$\omega_o$	Resonant angular frequency
$f_o$	Resonant frequency
$Q$	Quality factor

## Acknowledgements

This work was supported by King Mongkut's Institute of Technology Ladkrabang.

## References

- [1] Pennisi S 2002 CMOS multiplier for grounded capacitors. *Electron. Lett.* 38(15): 765–766
- [2] Al-Absi M A, Al-Suhaibani E S and Abuelma'atti M T 2017 A new compact CMOS C-multiplier. *Analog Integr. Circ. Sig. Process.* 90(3): 653–658
- [3] Ferri G and Pennisi S 1998 A 1.5-V current-mode capacitance multiplier. In: *Proceedings of the Tenth International Conference on Microelectronics*, pp. 9–12
- [4] Tangsirat W, Channumsin O and Pimpol J 2019 Electronically adjustable capacitance multiplier circuit with a single voltage differencing gain amplifier (VDGA). *Informacije MIDEM - J. Microelectron. Electron. Comp. Materials* 49(4): 211–217
- [5] Ahmed M T, Khan I A and Minhaj N 1995 Novel electronically tunable C-multipliers. *Electron. Lett.* 31(1): 9–11
- [6] Abuelma'atti M T and Tasadduq N A 1999 Electronically tunable capacitance multiplier and frequency-dependent negative-resistance simulator using the current-controlled current conveyor. *Microelectron. J.* 30(9): 869–873

- [7] Mohan P V A 2005 Floating capacitance simulation using current conveyors. *J. Circuits Syst. Comput.* 14(1): 123–128
- [8] Alpaslan H 2017 DVCC-based floating capacitance multiplier design. *Turkish J. Electr. Eng. Comput. Sci.* 25(2): 1334–1345
- [9] Abuelma'atti M T, Khalifa Z J and Dhar S K 2019 New CFOA-based lossless floating inductor and capacitance/resistance multipliers for low frequency applications. *J. Active Passive Electron. Devices.* 14: 229–237
- [10] Al-Absi M A and Al-Khulaifi A A 2019 A new floating and tunable capacitance multiplier with large multiplication factor. *IEEE Access.* 7: 120076–120081
- [11] Al-Absi M A and Abulema'atti M T 2019 A tunable floating impedance multiplier. *Arab. J. Sci. Eng.* 44(8): 7085–7089
- [12] Linear Technology 1994 100 MHz current feedback amplifier with DC gain control. LT1228 datasheet



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**sensors**

an Open Access Journal by MDPI

## Single VDGA-Based Mixed-Mode Universal Filter and Dual-Mode Quadrature Oscillator

Natchanai Roongmuanpha; Worapong Tangsrirat; Tattaya Pukkalanun



*Sensors* 2022, Volume 22, Issue 14, 5303



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Article

# Single VDGA-Based Mixed-Mode Universal Filter and Dual-Mode Quadrature Oscillator

Natchanai Roongmuanpha , Worapong Tangsrirat \*  and Tattaya Pukkalanun

School of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand; natchanai.roo@gmail.com (N.R.); tattaya.pu@kmitl.ac.th (T.P.)

\* Correspondence: worapong.ta@kmitl.ac.th

**Abstract:** This article presents the circuit designs for a mixed-mode universal biquadratic filter and a dual-mode quadrature oscillator, both of which use a single voltage differencing gain amplifier (VDGA), one resistor, and two capacitors. The proposed circuit has the following performance characteristics: (i) simultaneous implementation of standard biquadratic filter functions with three inputs and two outputs in all four possible modes, namely, voltage-mode (VM), current-mode (CM), trans-admittance-mode (TAM), and trans-impedance-mode (TIM); (ii) electronic adjustment of the natural angular frequency and independently single-resistance controllable high-quality factor; (iii) performing a dual-mode quadrature oscillator with simultaneous voltage and current output responses; (iv) orthogonal resistive and/or electronic control of the oscillation condition and frequency; (v) employing all grounded passive components in the quadrature oscillator function; and (vi) simpler topology due to the use of a single VDGA. VDGA non-idealities and parasitic elements are also investigated and analyzed in terms of their influence on circuit performance. To prove the study hypotheses, computer simulations with TSMC 0.18  $\mu\text{m}$  CMOS technology and experimental confirmatory testing with off-the-shelf integrated circuits LM13600 have been performed.

**Keywords:** voltage differencing gain amplifier (VDGA); mixed-mode; universal biquadratic filter; voltage-mode (VM); current-mode (CM); trans-admittance-mode (TAM); trans-impedance-mode (TIM); quadrature oscillator



**Citation:** Roongmuanpha, N.; Tangsrirat, W.; Pukkalanun, T. Single VDGA-Based Mixed-Mode Universal Filter and Dual-Mode Quadrature Oscillator. *Sensors* **2022**, *22*, 5303. <https://doi.org/10.3390/s22145303>

Academic Editor: Roman Sotner

Received: 2 June 2022

Accepted: 8 July 2022

Published: 15 July 2022

**Publisher's Note:** MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.



**Copyright:** © 2022 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (<https://creativecommons.org/licenses/by/4.0/>).

## 1. Introduction

Universal filters are useful active filters that permit all the five typical biquadratic filter functions simultaneously, namely low-pass (LP), band-pass (BP), high-pass (HP), band-stop (BS), and all-pass (AP) responses with the same topology. These circuits are frequently used in the design of a wide variety of electronic instruments, data communications, and control systems since they enable the implementation of various filtering functions based on port selections. In many analog signal processing applications, an active mixed-mode universal biquadratic filter (MUBF) with input voltages and/or currents, and output voltages and/or currents, is necessarily required. Over the last decade, numerous universal biquad filter realizations in mixed-mode operations based on different active components have already been developed in [1–31].

Two periodic waveforms having a  $90^\circ$  phase difference, known as a quadrature oscillator (QO), are frequently required in the design of electronic communication systems. QOs have applications in communication systems to operate quadrature mixers, in instrumentation and measurement systems to test and diagnose electronic devices and circuits, as well as in single-sideband generators. Interesting QO circuits have been reported in the literature, which includes realizations using various active building blocks [32–40].

Note that the above-mentioned realizations only work with the mixed-mode universal biquad filter or the QO circuit. Interestingly, [41–50] suggest circuit realizations that can perform both universal biquad filter and QO with the same circuit design. A comparison of available

related works is made in Table 1. A thorough examination of Table 1 shows that the MUBF realizations in [2,6,8,11,16,19,20,24,41–50] were unable to realize the various filter functions in all four possible operation modes, including voltage-mode (VM), current-mode (CM), trans-admittance-mode (TAM), and trans-impedance-mode (TIM). Furthermore, the QOs in [44,47,49] only generated voltage-mode quadrature signals, while those in [42,43] generated current-mode quadrature signals. In certain modern electronic applications, a QO circuit that provides both voltage and current outputs simultaneously, called a dual-mode QO (DMQO), may be required. However, little effort has been made on the design of DMQO [32–40]. The realizations in [1,2,4–7,9–15,17–20,22,23,25,26,29–31,33,34,37,39,42–47,49,50] need two or more active components. Four or more passive components were used in the circuits described in [2–4,6,8,9,12–16,19,21–24,26,27,29,31,32,34,35,37,39,45,47,48]. Moreover, the inbuilt tunability feature is not provided for the approaches presented in [2–4,6,8,9,12,13,19,22,23,31,32,34,39,47]. The circuits in [2,6–8,10,13,18,21,23,28,31,40,42,43,48,50] also do not allow for independent tuning of the important characteristics, such as the natural angular frequency and quality factor for MUBF, or the oscillation condition and frequency for QO.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Comparison of the proposed circuit to previous related MUBF and QO circuits in [1–50].

Ref./Year	Working as Both MUBF and QO	No. of Active and Passive Used	MUBF					QO			Technology	Power Consumption (W)	Supply Voltages (V)	Supply Voltages (V)
			Filter Function Realized					Independent Tunable Q	Type (VM/CM) and Number of Outputs	Independent Tuning of OC and OF				
			VM	CM	TAM	TIM	LP, BP, HP							
[1]/2003	N	DO-CCII = 4, C = 3	LP, BP, HP	LP, BP, HP	LP, BP, HP	LP, BP, HP	Y	—	—	Y	N/A	±5	—	
[2]/2006	N	UGC = 8, R = 7, C = 2	all five	all five	—	—	N	—	—	N	N/A	±5, -2.35, -3.54	—	
[3]/2009	N	FDCCII = 1, R = 3, C = 2	all five	all five	BP, HP	all five	Y	—	—	N	N/A	±1.25	—	
[4]/2009	N	DVCC = 3, R <sub>mos</sub> = 3, C = 2	LP, BP, BS	all five	all five	LP, BP	Y	—	—	N	5.76 m	±1.5, 0.75	—	
[5]/2009	N	OTA = 5, C = 2	all five	all five	all five	all five	Y	—	—	Y	30.95 m	±1.65, -1	—	
[6]/2009	N	MO-CCII = 3, R = 3, C = 2	—	all five	—	all five	N	—	—	N	N/A	±1.25, -0.65	—	
[7]/2010	N	DO-OTA = 1, MO-OTA = 1, C = 2	all five	all five	all five	all five	N	—	—	Y	N/A	±1.25	—	
[8]/2010	N	SCFOA = 1, R = 3, C = 2	all five	LP, BP, BS	—	—	N	—	—	N	2.53 m	±1.25	—	
[9]/2011	N	DDCC = 3, R = 4, C = 2	all five	all five	all five	all five	Y	—	—	N	N/A	±1.25, +0.41	—	
[10]/2013	N	MO-CCII = 4, C = 2	all five	all five	all five	all five	N	—	—	Y	N/A	±1.25	—	
[11]/2013	N	VDFA = 2, C = 2	all five	—	all five	—	Y	—	—	Y	N/A	±1.5	—	
[12]/2016	N	FDCCII = 1, DDCC = 1, R = 6, C = 2	all five	all five	all five	all five	Y	—	—	N	N/A	±0.9, ±0.38	±15	
[13]/2016	N	FDCCII = 2, R = 5, C = 2	all five	all five	all five	all five	N	—	—	N	N/A	±0.9	—	
[14]/2016	N	DP-CCII = 6, MO-CCII = 2, R = 4, C = 2	all five	all five	all five	all five	Y	—	—	Y	3.26 m	±0.75	—	
[15]/2016	N	DDCF = 5, VF = 2, switch = 3, R = 4, C = 2	all five	all five	all five	all five	Y	—	—	Y	1.2 m	±1.5	—	
[16]/2016	N	VDFA = 1, R = 1, C = 3	LP, BP, HP	LP, BP, HP	—	—	Y	—	—	Y	0.54 m	±0.9	—	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Cont.

Ref./Year	Working as Both MUBF and QO	No. of Active and Passive Used	Filter Function Realized					Independent Tunable Q	Type (VM/CM) and Number of Outputs	OO	Independent Tuning of OC and OF	Inbuilt Tunability	Technology	Supply Voltages (V)	Power Consumption (W)	Technology	Supply Voltages (V)
			VM	CM	TAM	TIM	HP										
[17]/2017	N	CCCCIA = 3, C = 2	all five	all five	all five	LP, BP, HP	Y	-	-	-	Y	TSMC 0.18 μm	±0.9	1.99 m	-	-	
[18]/2017	N	ML-OTA = 3, MO-OTA = 3, C = 2	all five	all five	all five	all five	N	-	-	-	Y	TSMC 0.18 μm	±0.5	75 μ	-	-	
[19]/2017	N	DVCC = 1, MO-CCII = 1, R = 4, C = 2	-	all five	-	all five	Y	-	-	-	N	TSMC 0.18 μm	±0.9, ±0.38	N/A	-	-	
[20]/2017	N	OTA = 1, DO-OTA = 3, switch = 1, C = 2	-	LP, BP, HP	LP, BP, HP	-	Y	-	-	-	Y	TSMC 0.35 μm	N/A	1.3 m	-	-	
[21]/2017	N	DXCCDTA = 1, R = 2, C = 2	all five	all five	BP, HP	all five	N	-	-	-	Y	TSMC 0.35 μm	±1.5, +0.55	N/A	AD844, LMI3700	±5	
[22]/2018	N	FDCCII = 2, R = 4, C = 2	all five	all five	all five	all five	Y	-	-	-	N	TSMC 0.18 μm	±0.9	1.32 m	-	-	
[23]/2019	N	VCH = 3, I-CB = 1, R = 3, C = 3	all five	all five	all five	all five	N	-	-	-	N	TSMC 0.18 μm	±0.9	1.47 μ	-	-	
[24]/2019	N	VD-DXCC = 1, R = 2, C = 2	all five	all five	-	-	Y	-	-	-	Y	PDK 0.18 μm	±1.25	2.237 m	-	-	
[25]/2020	N	OTA = 5, C = 2	all five	all five	all five	all five	Y	-	-	-	Y	PDK 0.18 μm	±0.9, -0.36	0.191 m	-	-	
[26]/2020	N	EXCCIA = 2, switch = 1, R = 4, C = 2	all five	all five	all five	all five	Y	-	-	-	Y	PDK 0.18 μm	±1.25	N/A	-	-	
[27]/2021	N	VD-EXCCII = 1, R = 3, C = 3	all five	all five	all five	all five	Y	-	-	-	Y	PDK 0.18 μm	±1.25	5.76 m	-	-	
[28]/2021	N	EX-CCII = 1, R = 1, C = 2	all five	all five	all five	BP, HP	N	-	-	-	Y	TSMC 0.18 μm	±0.5	1.35 m	AD844	±8	
[29]/2021	N	VDBA = 2, R = 2, C = 2	all five	all five	all five	LP, BP	Y	-	-	-	Y	TSMC 0.18 μm	±0.75	0.373 m	LTI228	±5	
[30]/2022	N	VDBA = 3, R = 1, C = 2	all five	all five	all five	all five	Y	-	-	-	Y	PDK 0.18 μm	±1.25	5.482 m	CA3080, LF356	±5	
[31]/2022	N	DVCC = 3, R = 4, C = 2	LP, BP, HP	all five	BP, HP	LP, BP, HP	N	-	-	-	N	TSMC 0.18 μm	±1.25, +0.55	8.47 m	AD844	±12	
[32]/2006	N	FDCCII = 1, R = 3, C = 2	-	-	-	-	---	VM/CM, VM = 2, CM = 2	Y	-	N	TSMC 0.18 μm	±2.5	118.1 m	-	-	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Cont.

Ref./Year	Working as Both MUBF and QO	No. of Active and Passive Used	Filter Function Realized				Independent Tunable Q	Type (VM/CM) and Number of Outputs	OO	Independent Tuning of OC and OF	Inbuilt Tunability	Technology	Supply Voltages (V)	Power Consumption (W)	Technology	Supply Voltages (V)
			VM	CM	TAM	TIM										
[33]/2009	N	CDTA = 2, R = 1, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	MIETEC 0.5 μm	N/A	N/A	-	-	
[34]/2009	N	DVCC = 3, R = 3, C = 3	-	-	-	-	VM/CM, VM = 5, CM = 2	Y	Y	N	MIETEC 0.5 μm	N/A	N/A	-	-	
[35]/2014	N	DVCCTA = 1, R = 2, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	TSMC 0.18 μm	±0.9, -0.5	2.283 m	-	-	
[36]/2016	N	CCCTA = 1, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	BFL, TSMC 0.35 μm	±1	N/A	-	-	
[37]/2016	N	VDCC = 2, R = 2, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 3	Y	Y	Y	TSMC 0.18 μm	±0.9	N/A	-	-	
[38]/2017	N	VDTA = 1, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	TSMC 0.25 μm	±1.5	2.09 m	-	-	
[39]/2020	N	DX, MOCCH = 2, Rimos = 1, R = 2, C = 2	-	-	-	-	VM/CM, VM = 4, CM = 3	Y	Y	N	TSMC 0.25 μm	±1.25, -0.3, -0.81	6.87 m	AD844	±9.5	
[40]/2022	N	VDGA = 1, R = 1, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	N	Y	TSMC 0.35 μm	±1.5	1.36 m	-	-	
[41]/2011	Y	DVCCCTA = 1, C = 2	LP, BP	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	TSMC 0.25 μm	±1.25	N/A	-	-	
[42]/2014	Y	CDTA = 2, C = 2	-	-	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	TSMC 0.18 μm	±1.5	N/A	AD844, CA3080	±12	
[43]/2014	Y	CDTA = 3, C = 2	-	all five	-	-	VM/CM, VM = 2, CM = 2	N	N	Y	MIETEC 0.5 μm	±2.5	19.6 m	-	-	
[44]/2017	Y	VDJDA = 3, R = 1, C = 2	all five	-	-	-	VM/CM, VM = 2, CM = 4	Y	Y	Y	TSMC 0.18 μm	±0.9	0.343 m	AD830, LMI13700	±5	
[45]/2017	Y	VDCC = 2, switch = 3, R = 2, C = 2	-	all five	-	-	VM/CM, VM = 2, CM = 2	Y	Y	Y	TSMC 0.18 μm	±0.9	N/A	OPA860	N/A	
[46]/2019	Y	CCFTA = 2, C = 2	-	all five	-	-	VM/CM, VM = 2, CM = 4	Y	Y	Y	TSMC 0.18 μm	±1	2 m	-	-	
[47]/2020	Y	CCII = 2, R = 3, C = 2	all five	-	-	-	VM, VM = 2	Y	Y	N	IBM 0.13 μm	±0.75, +0.23	5.03 m	AD844	±6	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Cont.

Ref./Year	Working as Both MUBF and QO	No. of Active and Passive Used	MUBF			QO			Supply Voltages (V)	Power Consumption (W)	Technology	Supply Voltages (V)				
			VM	CM	TAM	TIM	Independent Tunable Q	Type (VM/CM) and Number of Outputs					Inbuilt Tunability			
[48]/2020	Y	VDGA = 1, R = 2, C = 2	LP, BP, HP	LP, BP, HP	-	-	-	Y	VM/CM, VM = 2, CM = 2	N	Y	TSMC 0.25 μm	±1	1.49 m	-	-
[49]/2021	Y	MI-OTA = 3, OTA = 1, C = 2	all five	-	-	-	-	Y	VM, VM = 3	Y	Y	TSMC 0.18 μm	±1.2	96 μ	LMI3700	±5
[50]/2021	Y	VDCC = 2, R = 1, C = 2	-	all five	-	-	-	N	VM/CM, VM = 2, CM = 2	Y	Y	TSMC 0.18 μm	±0.9	N/A	OPA860	N/A
This work	Y	VDGA = 1, R = 1, C = 2	all five	all five	all five	LP, BP	-	Y	VM/CM, VM = 2, CM = 3	Y	Y	TSMC 0.18 μm	±0.9	1.31 m	LMI3600	±5

Notes: Y = Yes, N = No, N/A = not available, “-” = not realized, R = resistor, C = capacitor, Knos = MOS-based electronic resistor, OTA = operational transconductance amplifier, DO-OTA = dual-output OTA, MO-OTA = multiple-output OTA, MI-OTA = multiple-input OTA, CCII = second-generation current conveyor, MO-CCII = multiple-output CCII, DP-CCII = digitally programmable current conveyor, DO-CCII = dual-output second-generation current-controlled conveyor, MO-CCCII = multiple-outputs current-controlled conveyor, FDCII = fully differential current conveyor, CFOA = current feedback operational amplifier, SCFOA = specific CFOA, UGC = unity-gain cell, DVCC = differential voltage current conveyor, DIDCC = differential difference current conveyor, DYCCCTA = differential voltage current conveyor transconductance amplifier, DVCCCTA = differential voltage current-controlled conveyor transconductance amplifier, CCCCTA = current controlled current conveyor transconductance amplifier, VDJA = voltage differencing transconductance amplifier, VDGA = voltage differencing gain amplifier, DPCF = digitally programmable current follower, VF = voltage follower, DXCCDITA = dual X current conveyor differential input transconductance amplifier, YCII = second-generation voltage conveyor, I-CB = inverting current buffer, VD-DXCC = voltage differencing dual X current conveyor, EXCCTA = extra X current conveyor transconductance amplifier, VD-EXCCII = voltage differencing extra X CCII, EX-CCCII = extra X CCCII, VDBA = voltage differencing buffered amplifier, CDJA = current differencing transconductance amplifier, CCFTA = current-controlled current follower transconductance amplifier, VDDDA = voltage differencing differential difference amplifier.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A voltage differencing gain amplifier (VDGA), a recently introduced active element, was introduced in 2013 [51], and has since been used in a variety of analog signal processing applications [52–56]. As previously stated, we found that no attempts have been made to use a single VDGA to implement both MUBF and DMQO with the same configuration. Considering the growing interest in multiple-mode signal processing, this work therefore proposes a MUBF and DMQO circuit designed using a single VDGA. The circuit makes use of only one resistor and two capacitors as passive components. By significantly modifying the design, the proposed circuit can be categorized as either a MUBF or a DMQO. For the proposed mixed-mode filter, it can perform VM, CM, TAM, and TIM biquadratic filters with an orthogonally controlled the natural angular frequency and the quality factor. Furthermore, the high-Q filter may be easily implemented with a single resistor. For the proposed DMQO, the oscillation condition and the oscillation frequency are separately programmable. The performance of the proposed MUBF and DMQO circuit is illustrated by PSPICE simulation results. To further demonstrate the practicability of the circuit, the experimental test results using commercially available ICs are also conducted.

2. Overview of VDGA

The VDGA device, which was recently described in [51], is a versatile active element. A wide range of VDGA-based analog signal processing solutions, including active universal filters [52,53], quadrature oscillators [54,55], and tunable capacitance multiplier [56], have been developed in the technical literature. Its schematic representation is illustrated in Figure 1, with *p* and *n* representing high-impedance voltage input terminals, *z+*, *z-*, *x*, and *o* representing high-impedance current output terminals, and *w* representing a low-impedance voltage output terminal. The ideal terminal property of the VDGA element is represented by the matrix expression [51]:

$$\begin{bmatrix} i_{z+} \\ i_{z-} \\ i_x \\ v_w \\ i_o \end{bmatrix} = \begin{bmatrix} g_{mA} & -g_{mA} & 0 & 0 \\ -g_{mA} & g_{mA} & 0 & 0 \\ 0 & 0 & g_{mB} & 0 \\ 0 & 0 & \beta & 0 \\ 0 & 0 & 0 & -g_{mC} \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_{z+} \\ v_w \end{bmatrix}, \tag{1}$$

where  $g_{mk}$  ( $k = A, B, C$ ) is the transconductance gain and  $\beta$  is the transfer voltage gain of the VDGA.

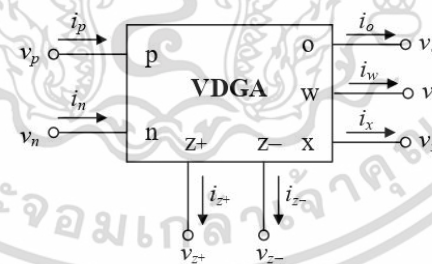


Figure 1. Schematic representation of the VDGA.

Figure 2 shows the probable CMOS-built VDGA internal circuit implementation, which comprises three voltage-controlled floating current sources  $M_{1k}$ – $M_{9k}$ . Each  $M_{1k}$ – $M_{9k}$  implements the corresponding independent adjustable transconductance  $g_{mk}$ , as written below [57]:

$$g_{mk} \cong \left( \frac{g_{1k}g_{2k}}{g_{1k} + g_{2k}} \right) + \left( \frac{g_{3k}g_{4k}}{g_{3k} + g_{4k}} \right), \tag{2}$$

where

$$g_{ik} = \sqrt{\mu C_{ox} \frac{W}{L} I_{Bk}}, \quad (i = 1, 2, 3, 4), \tag{3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\mu$  is the effective channel electronic mobility,  $C_{ox}$  is the gate-oxide capacitance per unit area, and  $W$  and  $L$  are the respective channel width and length of  $M_{1k}$ – $M_{4k}$ . Because each transconductance  $g_{ik}$  is proportional to the square root of the bias current  $I_{Bk}$ , the value of  $g_{mk}$  may be electronically scaled using Equations (2) and (3). A current-controlled voltage amplifier is also accomplished in Figure 2 by a pair of transconductors  $M_{1B}$ – $M_{4B}$  and  $M_{1C}$ – $M_{4C}$  with a voltage gain of  $\beta = v_w/v_{z+} = g_{mB}/g_{mC}$ .

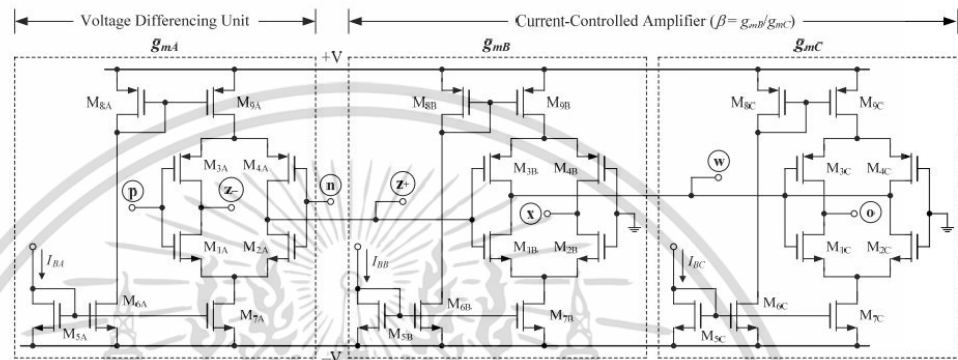


Figure 2. VDGA internal circuit implementation in CMOS technology.

3. Proposed Mixed-Mode Universal Biquadratic Filter

Figure 3 depicts the proposed universal filter configuration, which consists of a single VDGA, one resistor, and two capacitors. This configuration can be used to implement the mixed-mode universal biquad filter, which includes VM, CM, TAM, and TIM, by selecting appropriate input and output signals, as detailed below.

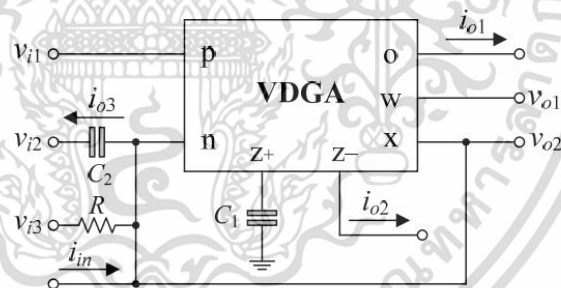


Figure 3. Proposed mixed-mode universal biquadratic filter.

> *VM universal biquadratic filter:* With  $i_{in} = 0$ , all the five general voltage-mode biquadratic filter functions for this three-input two-output universal filter can be achieved as follows.

- With  $v_{in} = v_{i3}$  (input voltage) and  $v_{i1} = v_{i2} = 0$  (grounded), the following LP and BP filter responses are obtained from  $v_{o1}$  and  $v_{o2}$ , respectively:

$$T_{VLP}(s) = \frac{v_{o1}}{v_{in}} = \left( -\frac{1}{g_{mC}R} \right) T_{LP}(s), \tag{4}$$

and

$$T_{VBP}(s) = \frac{v_{o2}}{v_{in}} = T_{BP}(s). \tag{5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\mu$  is the effective channel electronic mobility,  $C_{ox}$  is the gate-oxide capacitance per unit area, and  $W$  and  $L$  are the respective channel width and length of  $M_{1k}$ – $M_{4k}$ . Because each transconductance  $g_{ik}$  is proportional to the square root of the bias current  $I_{Bk}$ , the value of  $g_{mk}$  may be electronically scaled using Equations (2) and (3). A current-controlled voltage amplifier is also accomplished in Figure 2 by a pair of transconductors  $M_{1B}$ – $M_{4B}$  and  $M_{1C}$ – $M_{4C}$  with a voltage gain of  $\beta = v_w/v_{z+} = g_{mB}/g_{mC}$ .

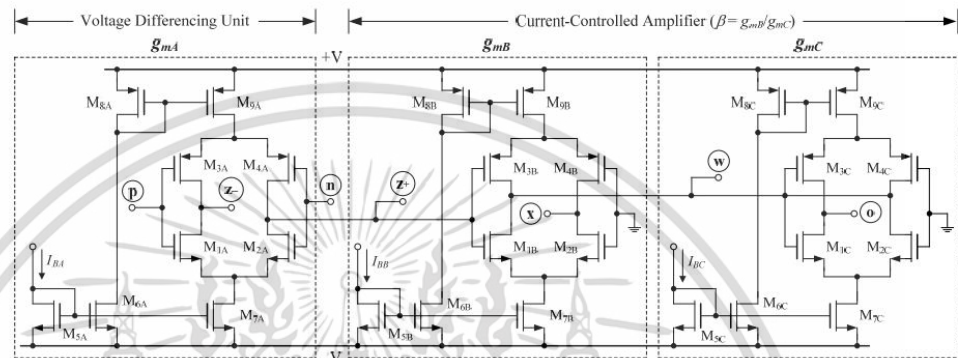


Figure 2. VDGA internal circuit implementation in CMOS technology.

### 3. Proposed Mixed-Mode Universal Biquadratic Filter

Figure 3 depicts the proposed universal filter configuration, which consists of a single VDGA, one resistor, and two capacitors. This configuration can be used to implement the mixed-mode universal biquad filter, which includes VM, CM, TAM, and TIM, by selecting appropriate input and output signals, as detailed below.

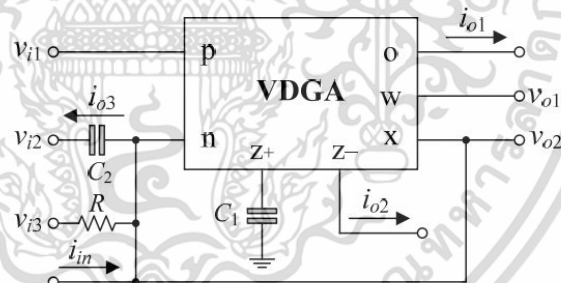


Figure 3. Proposed mixed-mode universal biquadratic filter.

> *VM universal biquadratic filter:* With  $i_{in} = 0$ , all the five general voltage-mode biquadratic filter functions for this three-input two-output universal filter can be achieved as follows.

- With  $v_{in} = v_{i3}$  (input voltage) and  $v_{i1} = v_{i2} = 0$  (grounded), the following LP and BP filter responses are obtained from  $v_{o1}$  and  $v_{o2}$ , respectively:

$$T_{VLP}(s) = \frac{v_{o1}}{v_{in}} = \left( -\frac{1}{g_{mC}R} \right) T_{LP}(s), \tag{4}$$

and

$$T_{VBP}(s) = \frac{v_{o2}}{v_{in}} = T_{BP}(s). \tag{5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Similarly, by retaining  $g_{mA}R = 1$ , the AP current response may be obtained by connecting the three currents  $i_{o1}$ ,  $i_{o2}$ , and  $i_{o3}$  to obtain the following transfer function:

$$T_{IAP}(s) = \frac{i_{o1} - i_{o2} + i_{o3}}{i_{in}} = T_{AP}(s). \quad (19)$$

➤ *TAM universal biquadratic filter*: With  $v_{in} = v_{i3}$ ,  $v_{i1} = v_{i2} = 0$ , and  $i_{in} = 0$ , the TAM filter functions are:

$$T_{YLP}(s) = \frac{i_{o1}}{v_{in}} = \left(\frac{1}{R}\right)T_{LP}(s), \quad (20)$$

$$T_{YBP}(s) = \frac{i_{o2}}{v_{in}} = g_{mA}T_{BP}(s), \quad (21)$$

$$T_{YHP}(s) = \frac{i_{o3}}{v_{in}} = \left(\frac{1}{R}\right)T_{HP}(s), \quad (22)$$

$$T_{YBS}(s) = \frac{(i_{o1} + i_{o3})}{v_{in}} = \left(\frac{1}{R}\right)T_{BS}(s), \quad (23)$$

and

$$T_{YAP}(s) = \frac{(i_{o1} - i_{o2} + i_{o3})}{v_{in}} = \left(\frac{1}{R}\right)T_{AP}(s). \quad (24)$$

Equation (21) represents the TAM filter function of the BP response with an electronically controlled passband gain of  $g_{mA}$ . The passband gains for the LP, HP, BS, and AP filter responses are equal to  $1/R$ . It should be noticed from Equation (24) that, in the case of AP filter realization, a simple element condition,  $g_{mA}R = 1$ , is necessary.

➤ *TIM universal biquadratic filter*: According to Figure 3, if  $v_{i1} = v_{i2} = v_{i3} = 0$ , the configuration is now operating in TIM universal filter. In this case, the two following TIM responses at voltage outputs  $v_{o1}$  and  $v_{o2}$  can simultaneously be obtained as:

$$T_{ZLP}(s) = \frac{v_{o1}}{i_{in}} = \left(-\frac{1}{g_{mC}}\right)T_{LP}(s), \quad (25)$$

and

$$T_{ZBP}(s) = \frac{v_{o2}}{i_{in}} = RT_{BP}(s). \quad (26)$$

Equations (25) and (26) express the TIM filter functions of the LP and BP filters with passband gains of  $(-1/g_{mC})$  and  $R$ , respectively.

As a consequence, the proposed circuit shown in Figure 3 can be considered as a universal mixed-mode biquadratic filter. The natural angular frequency and the quality factor of this filter are given by [53].

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{mA}g_{mB}}{C_1C_2}}, \quad (27)$$

and

$$Q = R\sqrt{\frac{g_{mA}g_{mB}C_2}{C_1}}. \quad (28)$$

It is important to note from Equation (27) that the  $\omega_o$  can be electronically tuned by changing the transconductances  $g_{mA}$  and  $g_{mB}$ . In addition to Equation (28), the high- $Q$  universal filter can be easily realized by tuning the resistor  $R$  without affecting the characteristic frequency  $\omega_o$ .

#### 4. Proposed Dual-Mode Quadrature Oscillator

In Figure 3, by taking  $v_{i1} = v_{i2} = v_{i3} = i_{in} = 0$ , and connecting terminal  $z-$  to  $x$  of the VDGA, the proposed mixed-mode universal biquadratic filter can be worked as a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

quadrature sinusoidal oscillator. Figure 4 shows the proposed dual-mode quadrature oscillator based on the proposed mixed-mode universal filter in Figure 3. It is worth noting that in this design, all of the passive components are grounded. The characteristic equation of the proposed dual-mode quadrature oscillator in Figure 4 is found as [54]:

$$s^2 + \left( \frac{1 - g_{mA}R}{RC_2} \right) s + \left( \frac{g_{mA}g_{mB}}{C_1C_2} \right) = 0. \quad (29)$$

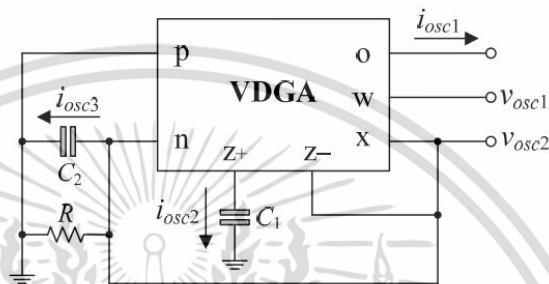


Figure 4. Proposed dual-mode quadrature oscillator.

From Equation (29), the oscillation condition (OC) and the oscillation frequency (OF) are evaluated by [55]:

$$\text{OC} : g_{mA}R = 1, \quad (30)$$

and

$$\text{OF} : \omega_{osc} = 2\pi f_{osc} = \sqrt{\frac{g_{mA}g_{mB}}{C_1C_2}}. \quad (31)$$

As can be observed from Equations (30) and (31), the OC can be controlled simply by changing the value of a grounded resistor  $R$  without altering the OF, which can be tuned separately using the transconductance  $g_{mB}$ . As a result, the parameters OC and OF of the proposed quadrature oscillator in Figure 4 are orthogonal controllable.

For sinusoidal steady state, the relationship between the output voltages  $v_{osc1}$  and  $v_{osc2}$  is

$$v_{osc1} = \left( \frac{g_{mA}g_{mB}}{\omega_{osc}g_{mC}C_1} \right) e^{j90^\circ} v_{osc2}. \quad (32)$$

Thus, the proposed circuit produces the two marked voltages  $v_{osc1}$  and  $v_{osc2}$  in quadrature signal.

Also from Figure 4, the output current relations from  $i_{osc1}$  to  $i_{osc2}$  and  $i_{osc3}$  at the OF are found as:

$$i_{osc1} = \left( \frac{g_{mB}}{\omega_{osc}C_1} \right) e^{j90^\circ} i_{osc2} = \left( \frac{g_{mA}g_{mB}}{\omega_{osc}^2 C_1C_2} \right) e^{j180^\circ} i_{osc3}. \quad (33)$$

According to Equation (33), the phase differences between  $i_{osc1}$  and  $i_{osc2}$ , as well as  $i_{osc1}$  and  $i_{osc3}$ , are  $90^\circ$  and  $180^\circ$ , respectively. This demonstrates that the three output currents are not only  $90^\circ$  out of phase, but also  $180^\circ$  out of phase.

## 5. Non-Ideal Analyses

This section investigates the impact of VDGA non-idealities on the performance of the proposed mixed-mode universal biquad filter and dual-mode quadrature oscillator. In fact, the non-idealities of the VDGA arise mostly from two significant consequences. The first set of effects is caused by finite tracking errors, whereas the second group is caused by the existence of all VDGA terminal parasitics.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1. Effect of Finite Tracking Errors

Considering the tracking errors of the VDGA into account, the terminal property given by Equation (1) may be reformulated as [53–55]:

$$\begin{bmatrix} i_{z+} \\ i_{z-} \\ i_x \\ v_w \\ i_o \end{bmatrix} = \begin{bmatrix} \alpha_A g_{mA} & -\alpha_A g_{mA} & 0 & 0 \\ -\alpha_A g_{mA} & \alpha_A g_{mA} & 0 & 0 \\ 0 & 0 & \alpha_B g_{mB} & 0 \\ 0 & 0 & \delta\beta & 0 \\ 0 & 0 & 0 & -\alpha_C g_{mC} \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_{z+} \\ v_w \end{bmatrix}, \quad (34)$$

where  $\alpha_k$  ( $\alpha_k = 1 - \varepsilon_\alpha$ ) and  $\delta$  ( $\delta = 1 - \varepsilon_\delta$ ) denote the transconductance inaccuracy parameter and the parasitic voltage gain of the VDGA, respectively. These non-ideal parameters differ from unity due to the transfer errors  $\varepsilon_\alpha$  ( $|\varepsilon_\alpha| \ll 1$ ) and  $\varepsilon_\delta$  ( $|\varepsilon_\delta| \ll 1$ ).

In presence of the VDGA tracking defects, the expressions for the parameters  $\omega_o$  and  $Q$  of the proposed mixed-mode universal biquad filter in Figure 3 are modified as:

$$\omega_o = \sqrt{\frac{\alpha_A \alpha_B g_{mA} g_{mB}}{C_1 C_2}}, \quad (35)$$

and

$$Q = R \sqrt{\frac{\alpha_A \alpha_B g_{mA} g_{mB} C_2}{C_1}}. \quad (36)$$

Through the tracking error effects, the values of  $\omega_o$  and  $Q$  clearly depart slightly from their ideal values. These variations may be accommodated by altering the transconductance gains  $g_{mA}$  and  $g_{mB}$  via the bias currents of VDGA.

For the proposed dual-mode quadrature oscillator in Figure 4, the modified OC and OF can be derived as:

$$\text{OC} : \alpha_A g_{mA} R = 1, \quad (37)$$

and

$$\text{OF} : \omega_{osc} = \sqrt{\frac{\alpha_A \alpha_B g_{mA} g_{mB}}{C_1 C_2}}. \quad (38)$$

It is evident that the non-ideal factors clearly cause the OC and OF parameters to deviate slightly. However, the OC and OF can still be altered through adjusting  $R$  and  $g_{mB}$ , respectively.

### 5.2. Effect of Parasitics

The non-ideal behavior model of the VDGA including finite parasitic impedances at each terminal is represented in Figure 5. These parasitics consist of resistance in parallel with capacitance for the  $p$ ,  $n$ ,  $z+$ ,  $z-$ ,  $x$  and  $o$  terminals, and serial resistance at the  $w$  terminal [53–55]. Because of the presence of these undesired parasitics, the circuit performance may differ from ideality. As a result, the suggested circuits in Figures 3 and 4, including the VDGA parasitics, must be thoroughly examined.

Using the non-ideal model of VDGA shown in Figure 5, the non-ideal  $\omega_o$  and  $Q$  of the filter configuration in Figure 3 are found as:

$$\omega_o = \sqrt{\frac{g_{mA} g_{mB} + \frac{1}{R' R_{z+}}}{C_1 C_2}}, \quad (39)$$

and

$$Q = \left( \frac{R' R_{z+} C_1}{R_{z+} C_1 + R' C_2'} \right) \sqrt{\frac{(g_{mA} g_{mB} + \frac{1}{R' R_{z+}}) C_2}{C_1}}. \quad (40)$$

where  $R' = R \parallel R_n \parallel R_x$ ,  $C_1' = C_1 + C_{z+}$ , and  $C_2' = C_2 + C_n + C_x$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

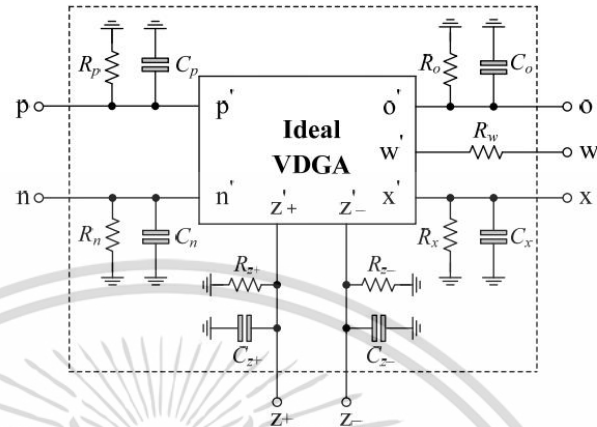


Figure 5. Non-ideal behavior model of the VDGA.

Similarly, the non-ideal OC and OF of the oscillator configuration in Figure 4 are also found as:

$$\text{OC: } \left( g_{mA} - \frac{C_2''}{R_{z+} C_1'} \right) R'' = 1, \quad (41)$$

and

$$\text{OF: } \omega_{osc} = \sqrt{\frac{g_{mA} g_{mB} + \left( \frac{1 - g_{mA} R''}{R'' R_{z+}} \right)}{C_1' C_2''}}. \quad (42)$$

where  $R'' = R \parallel R_n \parallel R_{z-} \parallel R_x$  and  $C_2'' = C_2 + C_n + C_{x-} + C_x$ . From Equations (39)–(42), the frequency characteristics of the proposed filter and oscillator circuits would be unaffected, if the following constraints were fulfilled:

$$\text{maximum } R \ll \text{parasitic resistances } (R_n, R_{z-}, R_x), \quad (43)$$

and

$$\text{minimum } (C_1, C_2) \gg \text{parasitic capacitances } (C_n, C_{z+}, C_{z-}, C_x). \quad (44)$$

## 6. Simulation Results

In this section, a PSPICE simulation program was carried out to demonstrate the performance of the proposed configurations in Figures 3 and 4. The VDGA was simulated using the CMOS circuit of Figure 2 with TSMC 0.18  $\mu\text{m}$  transistor parameters, and with symmetrical supply voltages of  $\pm 0.9$  V. Table 2 illustrates the aspect ratios of the CMOS transistors employed for the VDGA circuit in Figure 2. The capacitor settings for global simulations were  $C_1 = C_2 = 50$  pF.

Table 2. Aspect ratios of the CMOS transistors of the VDGA in Figure 2.

Transistors	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M <sub>1k</sub> –M <sub>2k</sub>	23.5	0.18
M <sub>3k</sub> –M <sub>4k</sub>	30	0.18
M <sub>5k</sub> –M <sub>7k</sub>	5	0.18
M <sub>8k</sub> –M <sub>9k</sub>	5.5	0.18

### 6.1. Simulation Verifications of the Proposed Mixed-Mode Universal Filter

The suggested mixed-mode universal filter in Figure 3 was performed with  $g_{mA} = g_{mB} = g_{mC} = 1$  mA/V ( $I_{BA} = I_{BB} = I_{BC} = 80$   $\mu\text{A}$ ), and  $R = 1$  k $\Omega$ , to actualize all the four-mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

universal filter responses with  $f_0 = 3.18$  MHz and  $Q = 1$ . Figures 6–9 illustrate the simulated and theoretical frequency responses of VM, CM, TAM, and TIM filters, respectively. The disparity between simulated and theoretical gain responses in the HP filters of VM, CM, and TAM, as well as the BP filter of TIM, is greater in the low-frequency range of roughly 1 kHz to 100 kHz. This phenomenon may be explained by the fact that the input or output signals of the circuits were sensed with  $C_2$  and  $R$ , introducing an undesirable pole that caused significant deviations in low operating frequencies. In Figures 6c and 7c, the phase shifting between input and output signals was measured as  $-190.70^\circ$  and  $-192.74^\circ$ , respectively, and the gain response was 0.84 dBV and 1.067 dBA down from zero for the frequency ranges varying from 1 kHz to 1 MHz. The simulated  $f_0$  and corresponding percentage errors are given in Table 3. It is to be observed that all simulation results are found to be in good consistent with the theoretical values. Figures 10–13 depict the transient responses of the proposed filter to the following input signals: (i) a 3.18 MHz sinusoidal input voltage signal with an amplitude of 100 mV (peak-to-peak) applied to the VM and TAM filters; and (ii) 3.18 MHz sinusoidal input current signal with an amplitude of 100  $\mu$ A (peak-to-peak) applied to the CM and TIM filters. Table 4 shows the total harmonic distortions (THDs) and DC components of the VM, CM, TAM, and TIM outputs in Figures 10–13. As can be seen, the THD value is less than 1.92% in all four modes. Thus, there is no significant distortion in the biquad design. The entire power consumption of the circuit was 1.31 mW at  $\pm 0.9$  V biased voltages.

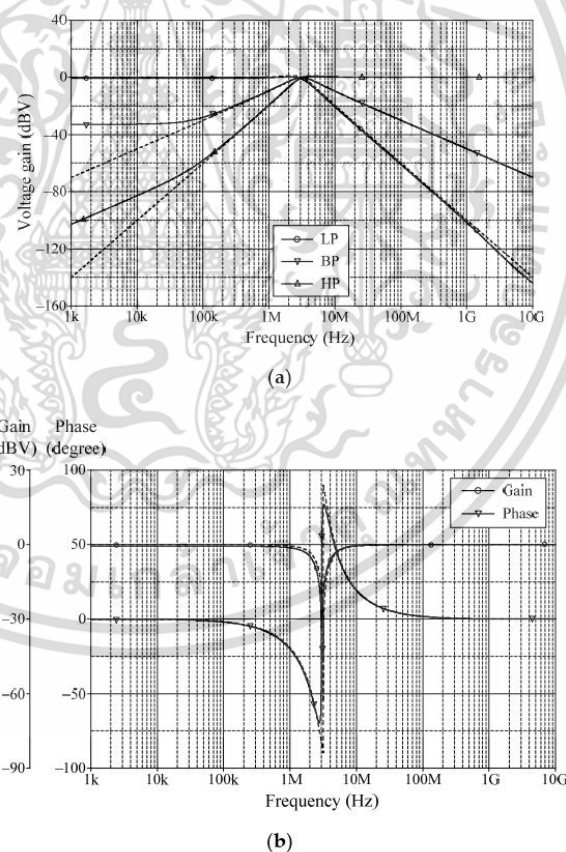
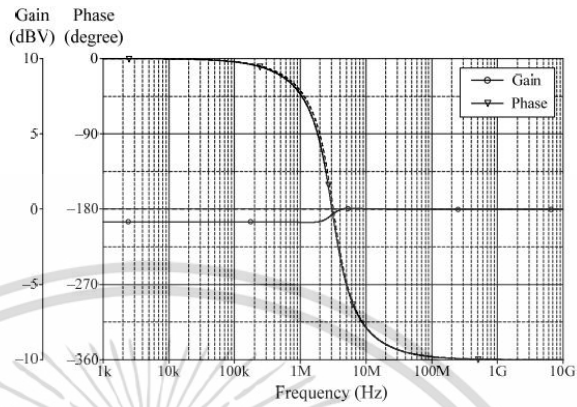


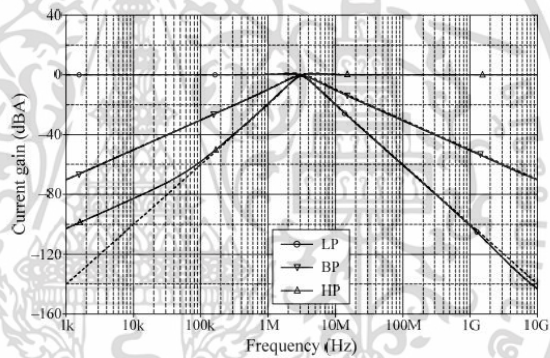
Figure 6. Cont.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

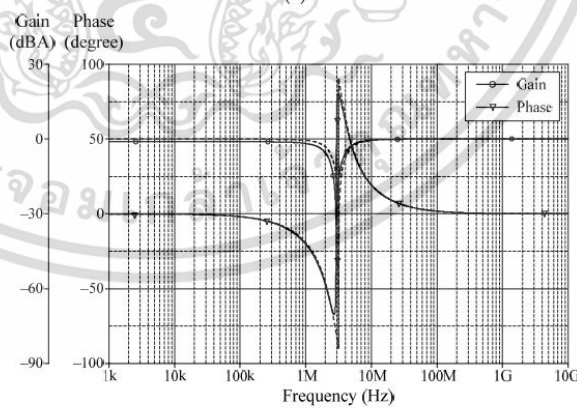


(c)

**Figure 6.** Frequency characteristics for VM (simulated in solid line, theoretical in dashed line): (a) LP, BP, and HP; (b) BS; (c) AP.



(a)



(b)

**Figure 7.** Cont.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

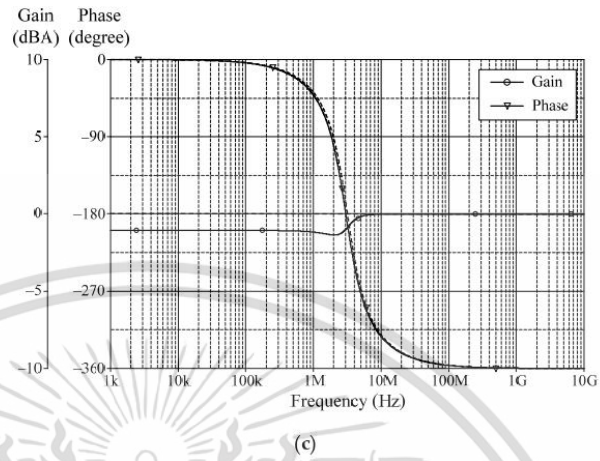


Figure 7. Frequency characteristics for CM (simulated in solid line, theoretical in dashed line): (a) LP, BP, and HP; (b) BS; (c) AP.

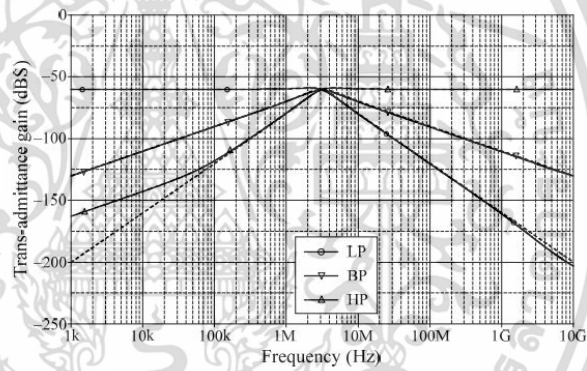


Figure 8. LP, BP, and HP frequency characteristics for TAM (simulated in solid line, theoretical in dashed line).

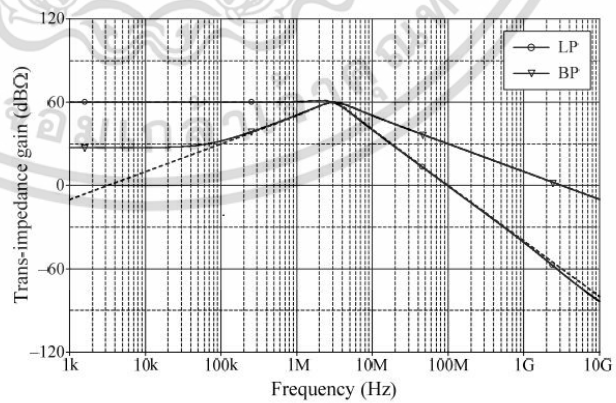
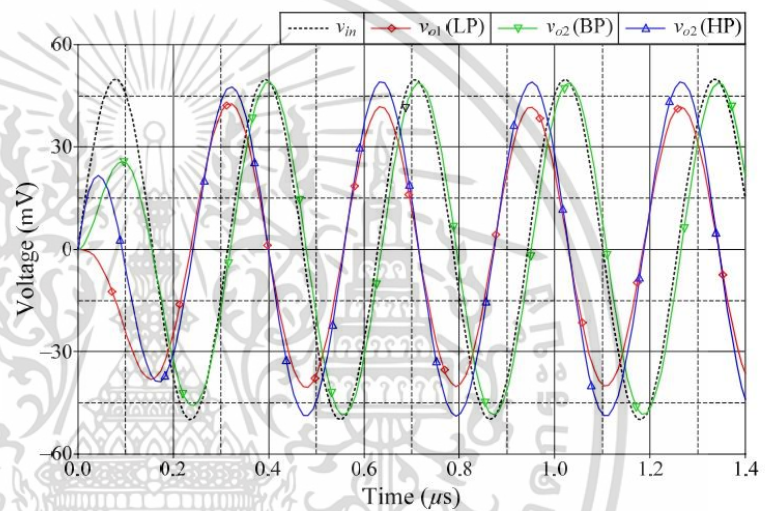


Figure 9. LP and BP frequency characteristics for TIM (simulated in solid line, theoretical in dashed line).

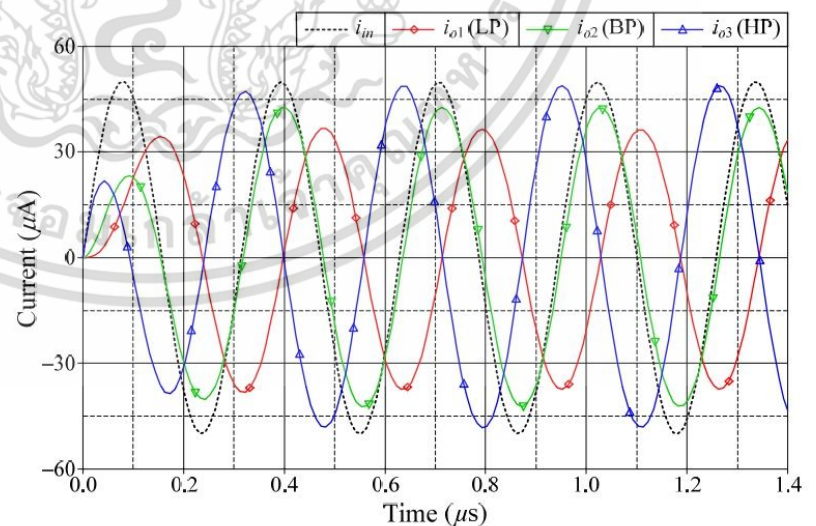
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Table 3.** Simulated  $f_o$  and corresponding percentage errors of the proposed mixed-mode universal biquad filter in Figure 3, where theoretical  $f_o = 3.18$  MHz.

		LP	BP	HP	BS	AP
VM	$f_o$ (MHz)	3.098	3.105	3.064	2.999	3.030
	Error (%)	2.579	2.371	3.638	5.686	4.714
CM	$f_o$ (MHz)	3.099	3.106	3.068	2.964	3.010
	Error (%)	2.547	2.336	3.522	6.786	5.346
TAM	$f_o$ (MHz)	3.100	3.104	3.067	2.964	3.009
	Error (%)	2.525	2.406	3.557	6.786	5.377
TIM	$f_o$ (MHz)	3.100	3.106	—	—	—
	Error (%)	2.519	2.343	—	—	—



**Figure 10.** Time-domain responses of the LP, BP, and HP filters in VM.



**Figure 11.** Time-domain responses of the LP, BP, and HP filters in CM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

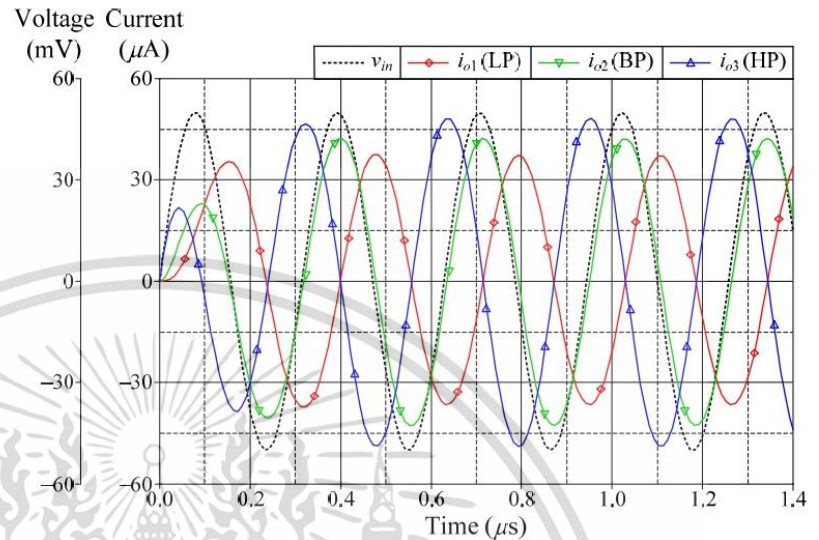


Figure 12. Time-domain responses of the LP, BP, and HP filters in TAM.

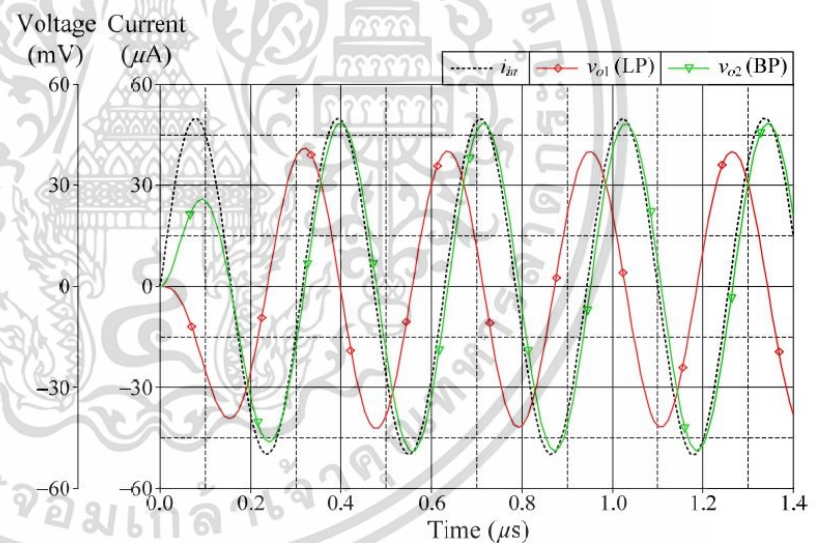


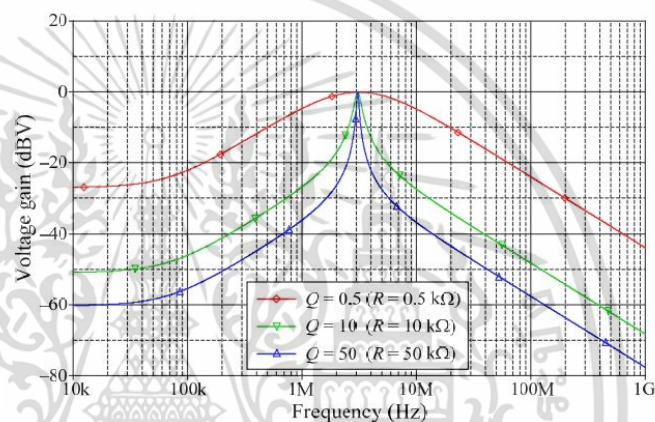
Figure 13. Time-domain responses of the LP and BP filters in TIM.

In addition, the orthogonal tunability of a high- $Q$  value for a BP filter in VM is shown in Figure 14. The filter is designed to operate at  $f_o = 3.18$  MHz with  $g_{mA} = g_{mB} = g_{mC} = 1$  mA/V. By simply adjusting the  $R$  value for 0.5 k $\Omega$ , 10 k $\Omega$ , and 50 k $\Omega$ , the BP responses with various  $Q$  values of 0.5, 10, and 50 are achieved, respectively. Based on the measured data, the  $Q$  value was evaluated as 0.495, 8.273, and 44.25, respectively. The relative variation of the  $Q$  factor remained less than 12%, even when  $Q$  reached 50.

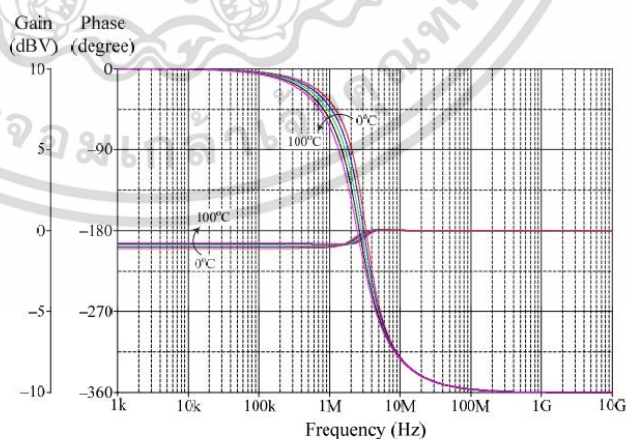
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Table 4.** THDs and DC components of VM, CM, TAM, and TIM outputs with 3.18 MHz sinusoidal input signal.

		LP	BP	HP	BS	AP
VM	THD (%)	0.47	0.45	0.55	1.92	1.29
	DC component (mV)	9.55	2.36	2.37	2.46	3.04
CM	THD (%)	1.5	1.49	0.9	1.87	1.39
	DC component ( $\mu$ A)	10.79	4.42	0.044	10.74	15.17
TAM	THD (%)	1.57	1.45	0.9	1.86	1.26
	DC component ( $\mu$ A)	10.74	4.43	0.015	10.72	15.15
TIM	THD (%)	0.58	0.38	—	—	—
	DC component (mV)	9.62	2.39	—	—	—

**Figure 14.** Tunability of  $Q$  with  $f_0$  unchanged for BP filter in VM.

The effect of temperature variation on the filter parameters is now being investigated. For this purpose, the proposed filter was simulated under ambient temperature changes ranging from 0 to 100 °C with a step of 25 °C. Figure 15 demonstrates the gain and phase variations of the AP filter in VM operation. The findings reveal that, for different temperatures, the gain and phase at  $f_0$  vary from  $-0.44$  to  $-0.5$  dBV and from  $-172$  to  $-223$ °, respectively.

**Figure 15.** Frequency responses of AP filter in VM for different temperatures (0 °C, 25 °C, 50 °C, 75 °C, and 100 °C).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.2. Simulation Verifications of the Proposed Dual-Mode Quadrature Oscillator

Based on previous component settings, the simulated quadrature voltages  $v_{osc1}$  and  $v_{osc2}$  of the proposed dual-mode quadrature oscillator in Figure 4 are displayed in Figure 16. Figure 16a shows the steady-state waveforms of  $v_{osc1}$  and  $v_{osc2}$ , whereas Figure 16b presents the frequency spectrums of the oscillation output voltages. As per the findings, the simulated  $f_{osc}$  was found to be 2.76 MHz, and the phase shift between  $v_{osc1}$  and  $v_{osc2}$  was  $85.76^\circ$ . The attenuations at the second harmonic for  $v_{osc1}$  and  $v_{osc2}$  were 30.30 dBm and 31.45 dBm, respectively. Further, the percentage of THD was 2.46% for  $v_{osc1}$  and 4.28% for  $v_{osc2}$ .

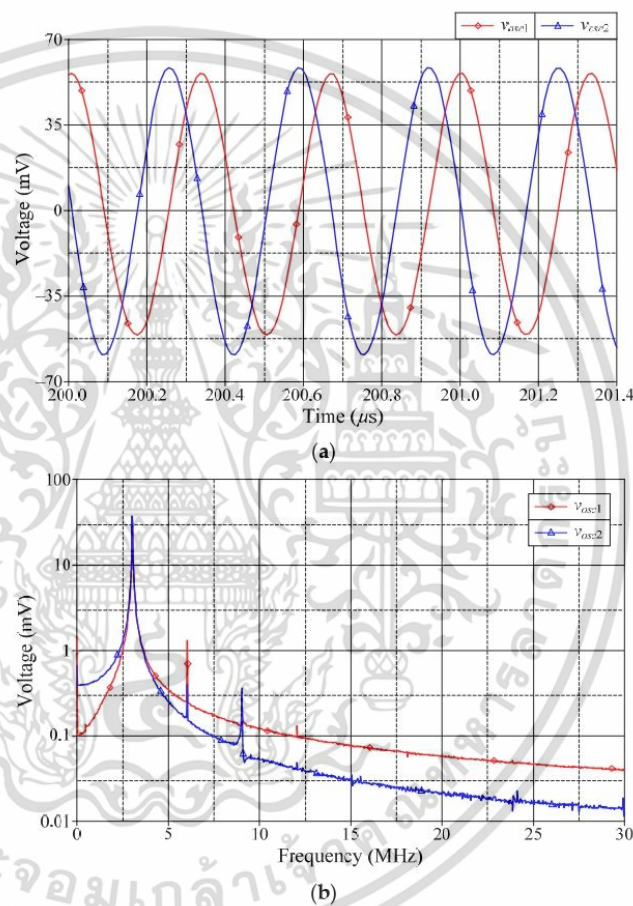
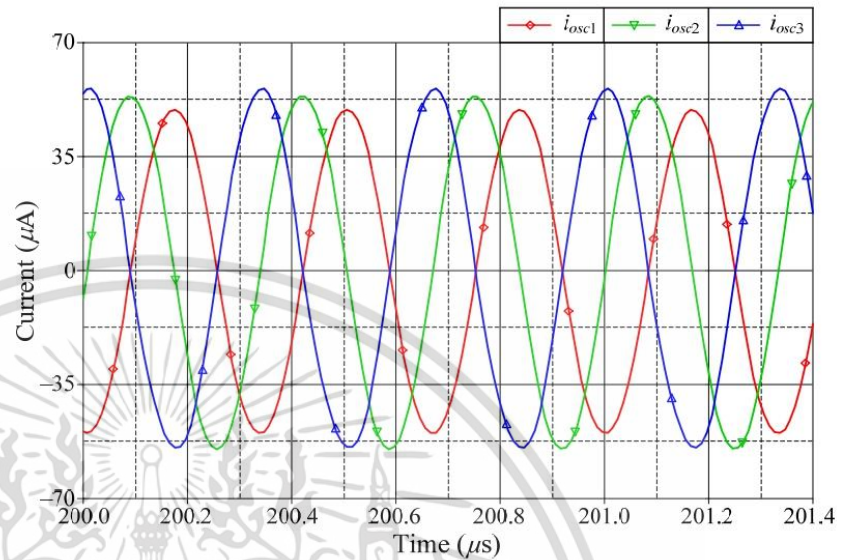


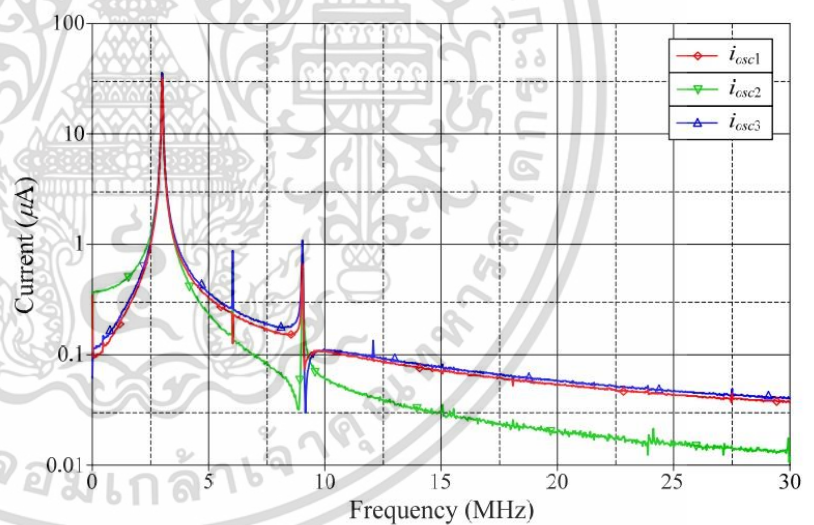
Figure 16. Quadrature output voltages  $v_{osc1}$  and  $v_{osc2}$ : (a) steady-state waveforms; (b) frequency spectrums.

Similarly, the simulated steady-state responses and the corresponding frequency spectrums of  $i_{osc1}$ ,  $i_{osc2}$ , and  $i_{osc3}$  are also given in Figure 17. The phase shifts between  $i_{osc1}$  and  $i_{osc2}$ , and  $i_{osc1}$  and  $i_{osc3}$  were measured to be  $92.73^\circ$  and  $177.82^\circ$ , respectively. The second-harmonic attenuations for  $i_{osc1}$ ,  $i_{osc2}$ , and  $i_{osc3}$  were 30.05 dB $\mu$ , 30.88 dB $\mu$ , and 30.87 dB $\mu$ , respectively, while the percentage THDs of  $i_{osc1}$ ,  $i_{osc2}$ , and  $i_{osc3}$  were 3.86%, 4.16%, and 3.50%, respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

**Figure 17.** Simulated quadrature output currents  $i_{osc1}$ ,  $i_{osc2}$ , and  $i_{osc3}$ : (a) steady-state waveforms; (b) frequency spectrums.

Due to the VDGA transconductance gain  $g_{mk}$  is tuned by the bias current  $I_{Bk}$ , the  $f_{osc}$  of the proposed circuit is a current tunable function. Figure 18 demonstrates the calculation and simulation results for the variations of  $f_{osc}$  as a function of  $I_B$ , where  $I_B = I_{BA} = I_{BB} = I_{BC}$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

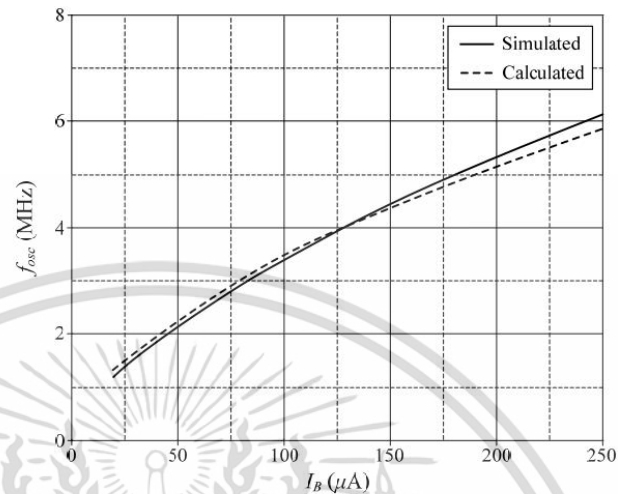


Figure 18. Variations of  $f_{osc}$  against  $I_B$  for the proposed quadrature oscillator in Figure 4.

## 7. Experimental Results

### 7.1. Experimental Verifications of the Proposed Mixed-Mode Universal Filter

To further support the theory, the suggested circuits in Figures 3 and 4 were experimentally verified. As shown in Figure 19, the VDGA was built-in hardware utilizing off-the-shelf IC dual-OTA LM13600s from National Semiconductor [58]. To bias the LM13600, DC supply voltages of  $\pm 5$  V were employed. A prototype hardware setup for verification purposes of the proposed circuit is illustrated in Figure 20. The component values were set as follows:  $g_{mA} = g_{mB} = g_{mC} = 1$  mA/V ( $I_{BA} = I_{BB} = I_{BC} = 50$   $\mu\text{A}$ ),  $R = 1$  k $\Omega$ , and  $C_1 = C_2 = 680$  pF, actually results in  $f_0 = 234$  kHz, and  $Q = 1$ . In order to measure the input signals for the CM and TIM, a voltage-to-current converter with IC AD844 [59] and a converting resistor  $R_C$  of 1 k $\Omega$  was used, as illustrated in Figure 21. In Figure 22, two extra AD844s and  $R_C$  were used as a current-to-voltage conversion for output signal measurements in CM and TAM operations.

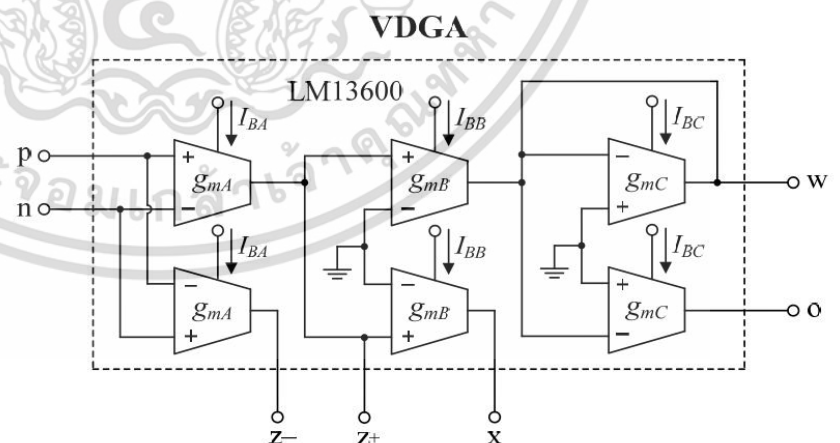


Figure 19. Practical VDGA implementation using off-the-shelf IC LM13600s.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

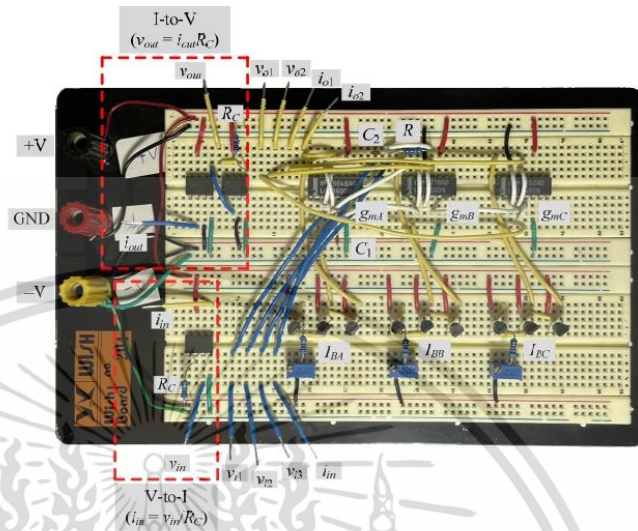


Figure 20. Prototype hardware setup for the experimental verification.

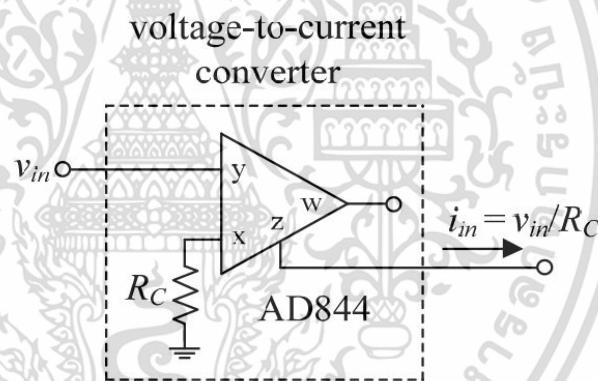


Figure 21. Voltage-to-current conversion for CM and TIM input signal measurements.

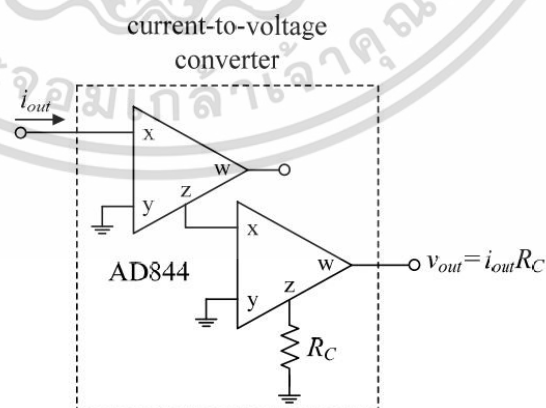
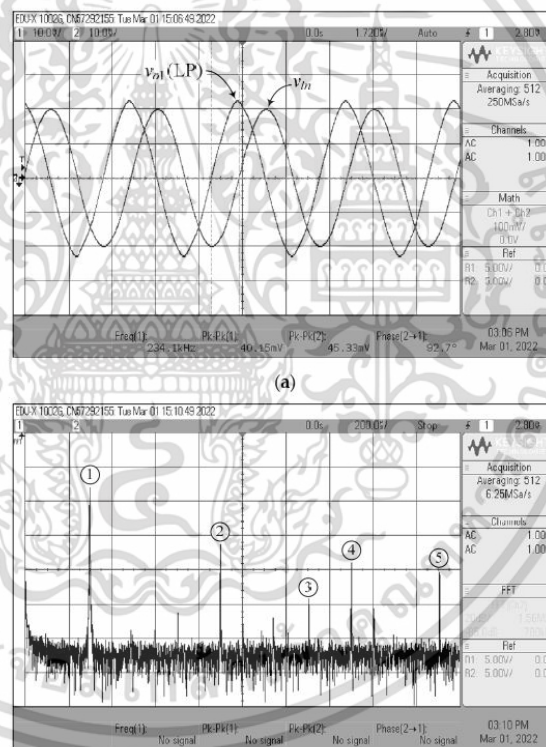


Figure 22. Current-to-voltage conversion for CM and TAM output signal measurements.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figures 23–27 show the measurements of the input and output waveforms and the relevant output spectrums for the proposed VM filter with a 20 mV (peak) sinewave input voltage at 234 kHz. The THD values of the LP, BP, HP, BS, and AP output responses were 1.88%, 0.25%, 0.57%, 1.84%, and 2.66%, respectively. As can be seen from Figures 23b, 24b, 25b, 26b and 27b, the spurious-free dynamic range (SFDR) for the cases of LP, BP, HP, BS, and AP were measured at 35.03 dBc, 52.65 dBc, 45.68 dBc, 36.35 dBc, and 34.33 dBc, respectively. Figure 28 also shows the experimental gain-frequency responses of the proposed VM filter. The measured results of  $f_o$  of VM, CM, TAM, and TIM were found to be 241.13 kHz (error  $\sim +3\%$ ), 227.08 kHz (error  $\sim -2.98\%$ ), 227.38 kHz (error  $\sim -2.87\%$ ), and 233.32 kHz (error  $\sim -0.33\%$ ), respectively. In all cases, the practically observed behavior of the circuit was found to be consistent with the theoretical predictions. The experimental test results, thus, verify the practicability of the suggested design. Nevertheless, one observes that the discrepancy between the theoretical and measured results was originally caused by non-ideal gain and parasitic impedance effects of the LM13600s and AD844s. The stray capacitances generated by the breadboard circuit realization also affect the frequency performance of the circuit in experimental testing.

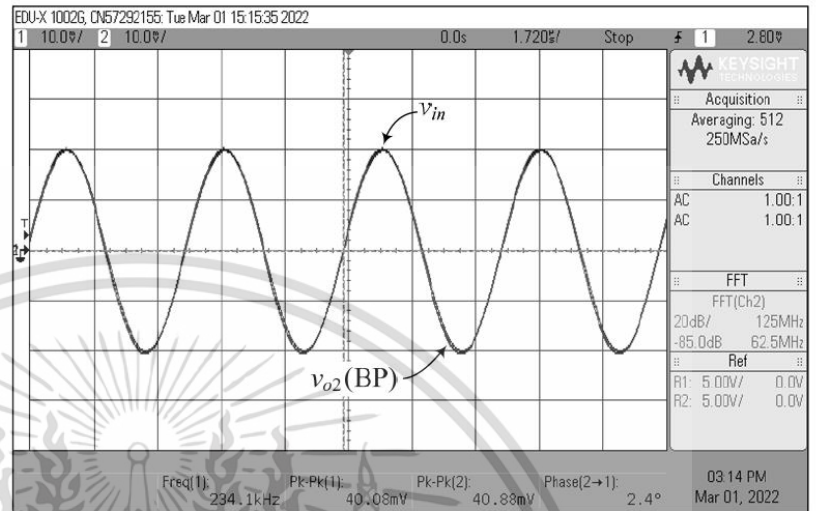


No.	Frequency (kHz)	Gain (dBV)
1	234.05	-37.95
2	702	-72.96
3	1017.90	-103.49
4	1170.78	-82.34
5	1486.68	-90.60

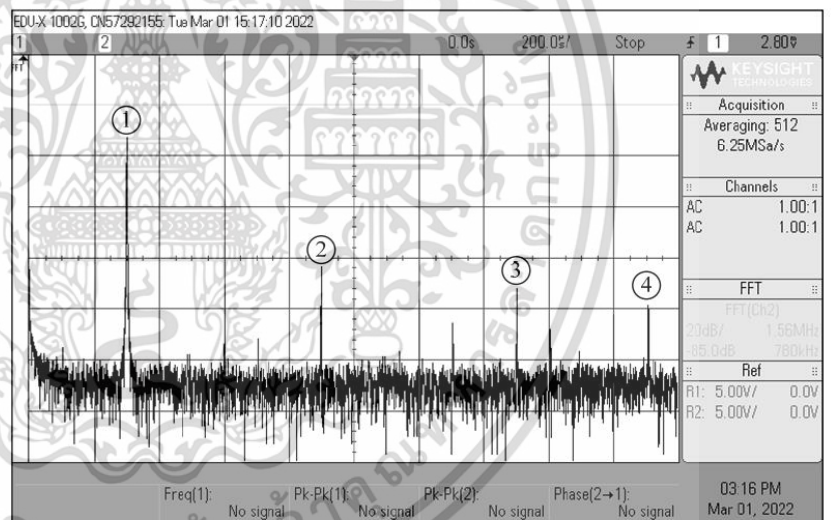
(b)

Figure 23. Measured waveforms of the LP filter in VM: (a) input and output time responses; (b) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

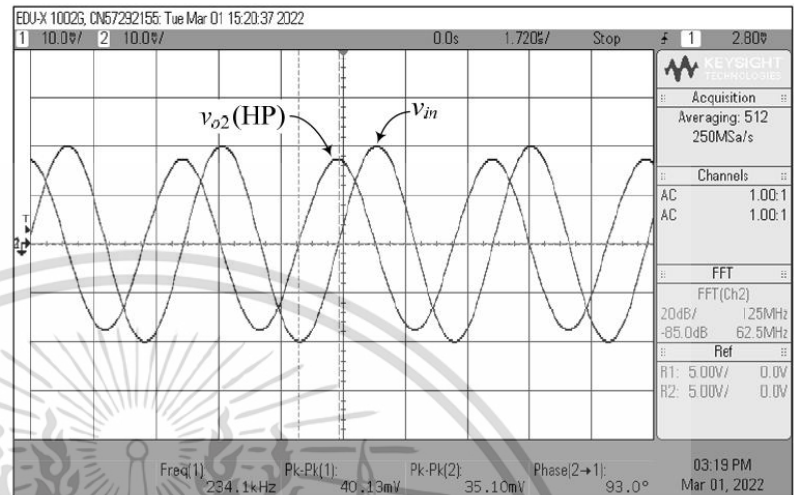


(b)

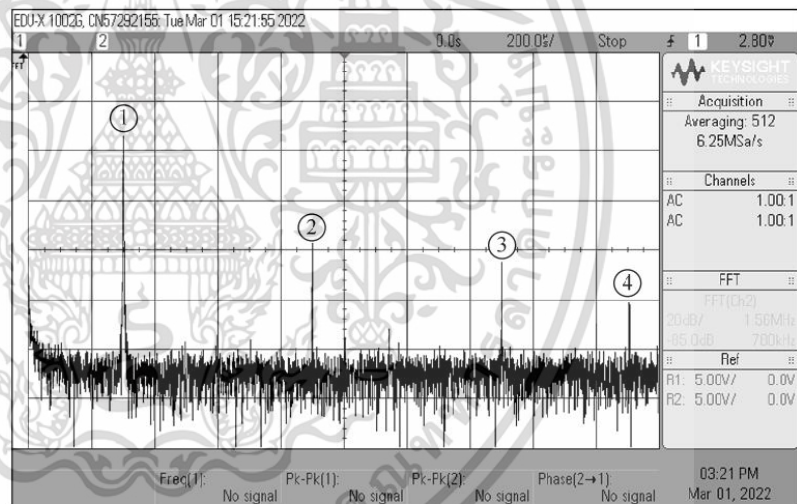
No.	Frequency (kHz)	Gain (dBV)
1	234.05	-38.50
2	702	-91.15
3	1170.78	-98.67
4	1486.68	-107.58

Figure 24. Measured waveforms of the BP filter in VM: (a) input and output time responses; (b) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

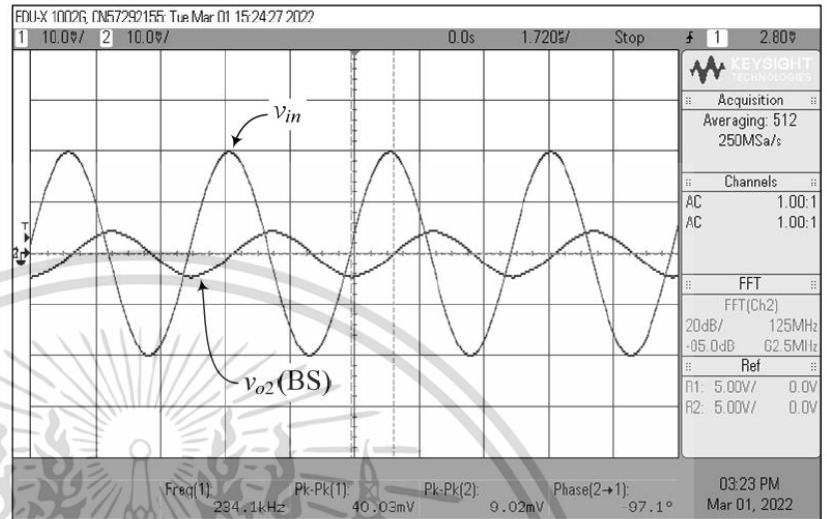


(b)

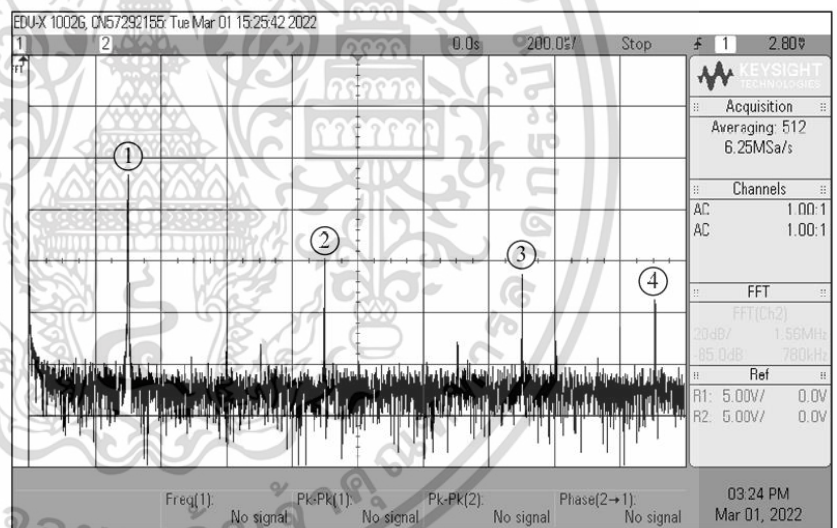
No.	Frequency (kHz)	Gain (dBV)
1	234.05	-39.86
2	702	-85.54
3	1170.78	-92.20
4	1486.68	-108.52

**Figure 25.** Measured waveforms of the HP filter in VM: (a) input and output time responses; (b) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

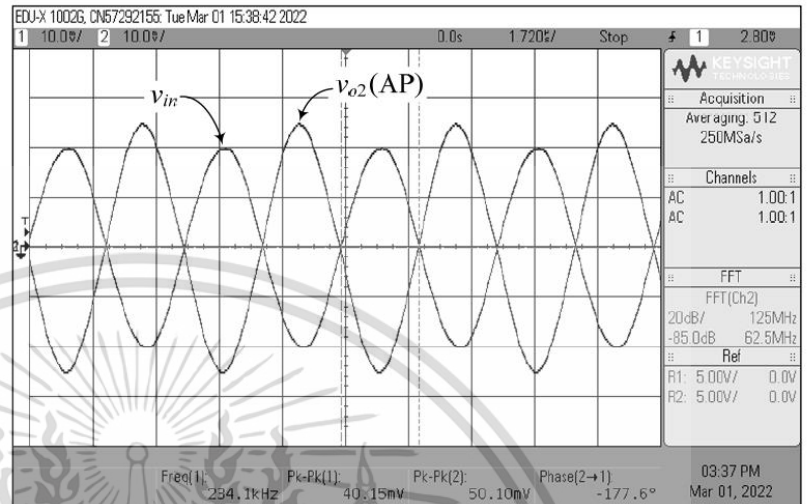


(b)

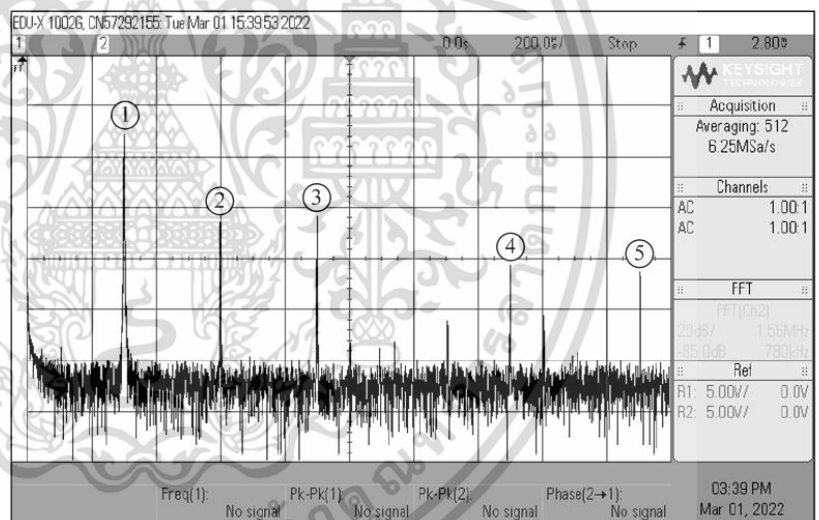
No.	Frequency (kHz)	Gain (dBV)
1	234.05	-52.05
2	702	-88.40
3	1170.78	-91.93
4	1486.68	-104.60

Figure 26. Measured waveforms of the BS filter in VM: (a) input and output time responses; (b) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

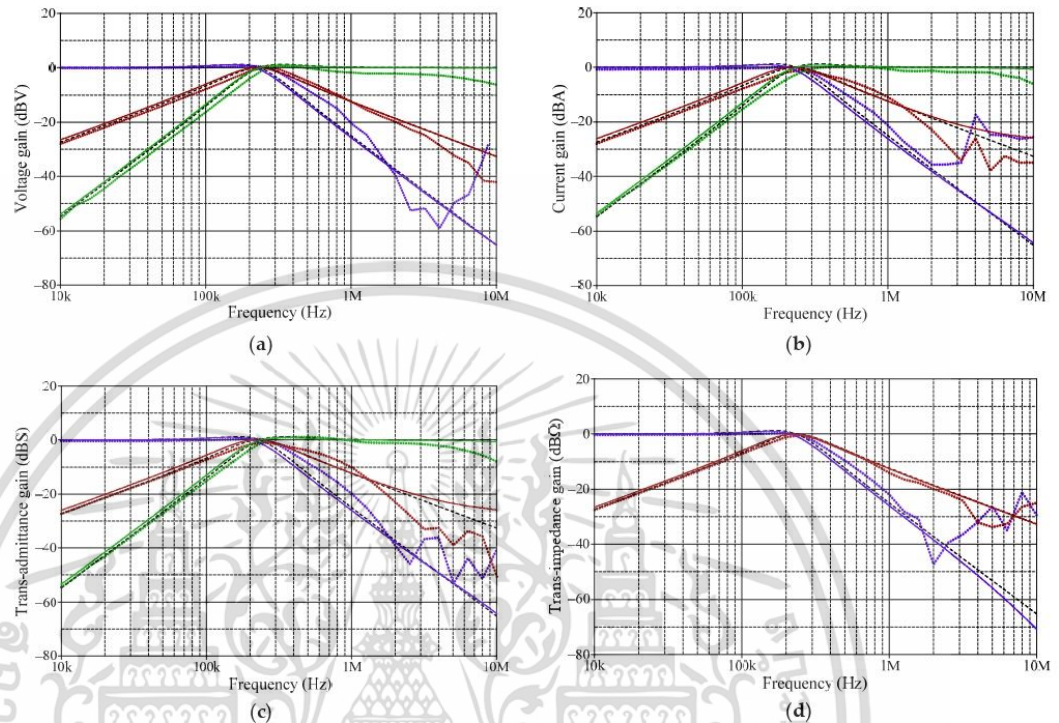


No.	Frequency (kHz)	Gain (dBV)
1	234.05	-36.99
2	468	-71.77
3	702	-71.32
4	1170.78	-89.43
5	1486.68	-94.55

(b)

Figure 27. Measured waveforms of the AP filter in VM: (a) input and output time responses; (b) frequency spectrum.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Figure 28.** Measured and theoretical frequency responses of the proposed filter (measured in solid line, theoretical in dashed line, simulated in dotted lines): (a) LP, BP, and HP responses in VM; (b) LP, BP, and HP responses in CM; (c) LP, BP, and HP responses in TAM; (d) LP and BP responses in TIM.

### 7.2. Experimental Verifications of the Proposed Dual-Mode Quadrature Oscillator

According to the experimental measurements for the proposed dual-mode quadrature oscillator in Figure 4, the oscilloscope output waveforms in time-domain and Lissajous pattern of  $v_{osc1}$  and  $v_{osc2}$  are given in Figure 29. By using the same component values as in the previous filter case, the oscillator was constructed to oscillate at an OF of  $f_{osc} = 234$  kHz. The  $f_{osc}$  observed was 234.1 kHz, which is extremely close to the theoretical value. The phase angle difference between  $v_{osc1}$  and  $v_{osc2}$  was roughly  $95.1^\circ$ , resulting in an absolute phase deviation of 5.67%. Figure 30 also shows the measured frequency spectrum of the  $v_{osc1}$  output. From the experimental testing, the THD and SFDR values for the output  $v_{osc1}$  were 2.85% and 31.38 dBc, respectively.

For  $i_{osc1}$ ,  $i_{osc2}$ , and  $i_{osc3}$  measurements, the current-to-voltage converter circuit as shown in Figure 22 was also employed. The time-domain waveforms and the corresponding Lissajous figures of the oscillator output currents  $i_{osc1}$  and  $i_{osc2}$ , and  $i_{osc2}$  and  $i_{osc3}$  are illustrated in Figures 31 and 32, respectively. The quadrature-phase shifts between  $i_{osc1}$  and  $i_{osc2}$ , and  $i_{osc2}$  and  $i_{osc3}$  were  $96.1^\circ$  and  $85.3^\circ$ , respectively, deviating from the calculations by 6.78% and 5.22%. The frequency spectrum of the  $i_{osc1}$  output was also recorded and exhibited in Figure 33, with percentage THD and SFDR values of 2.05% and 34 dBc, respectively. Clearly, the generated waveforms observed in the experimental data validate the quadrature relationship of the suggested quadrature oscillator in both VM and CM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

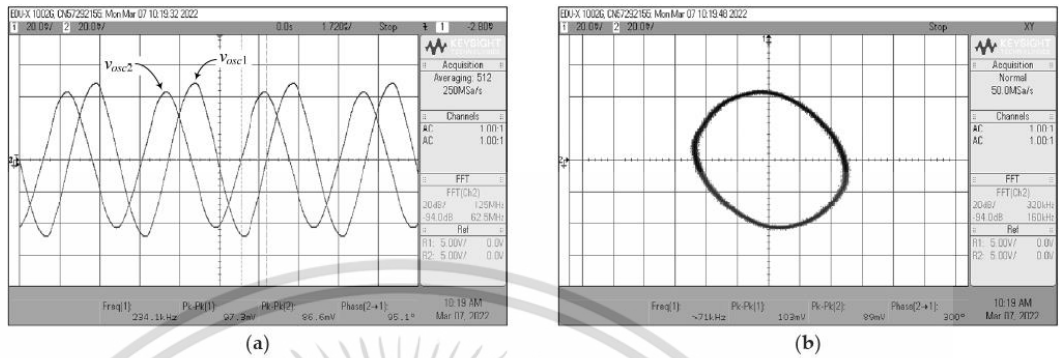
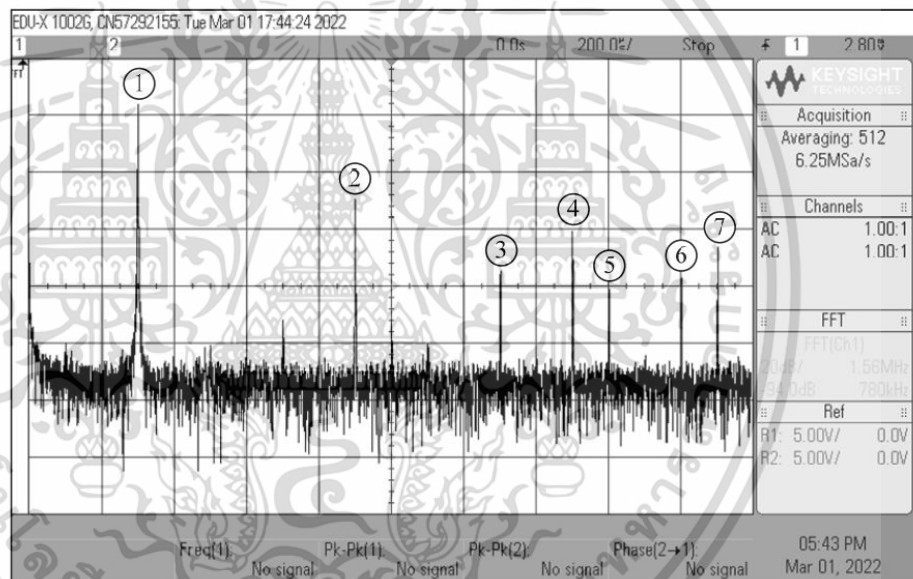


Figure 29. Measured quadrature output voltages  $v_{osc1}$  and  $v_{osc2}$  of Figure 4: (a) time-domain waveforms; (b) Lissajous pattern.



No.	Frequency (kHz)	Gain (dBV)
1	234.05	-33.53
2	702	-64.91
3	1016.34	-90.49
4	1170.78	-74.95
5	1250.34	-95.98
6	1405.56	-94.30
7	1486.68	-83.95

Figure 30. Measured frequency spectrum of  $v_{osc1}$  output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

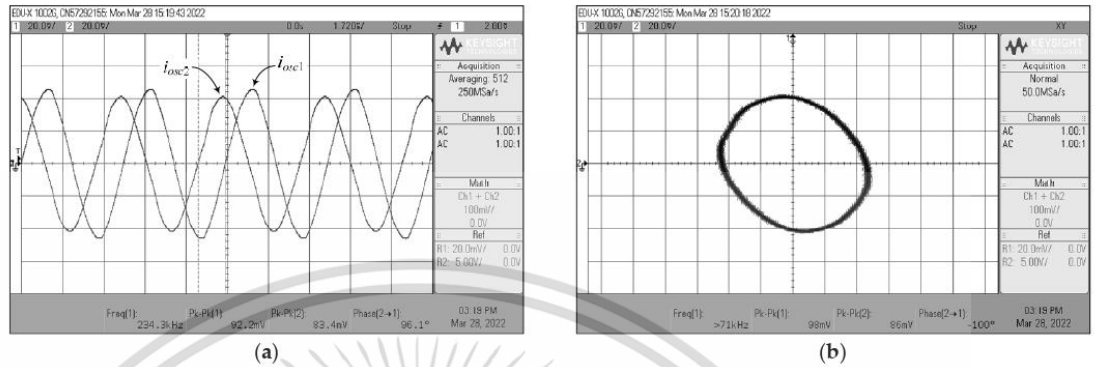


Figure 31. Measured quadrature output currents  $i_{osc1}$  and  $i_{osc2}$  of Figure 4: (a) time-domain waveforms; (b) Lissajous pattern.

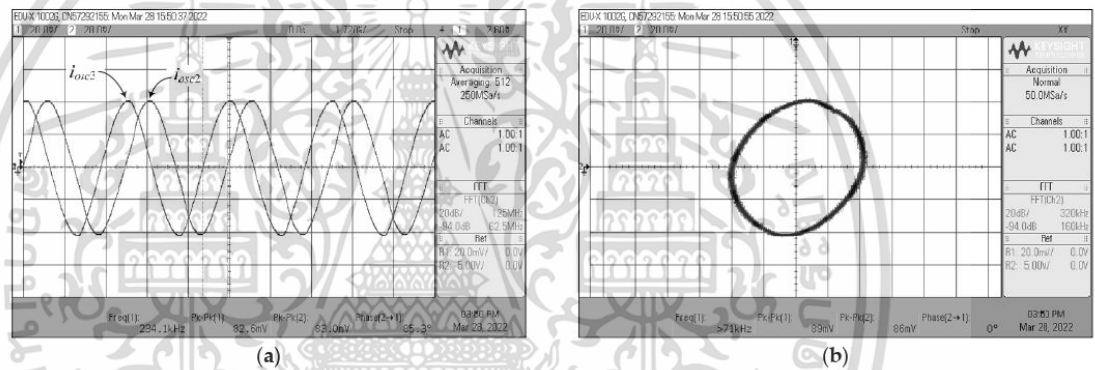
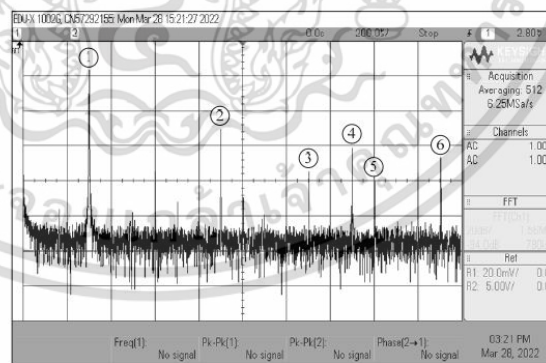


Figure 32. Measured quadrature output currents  $i_{osc2}$  and  $i_{osc3}$  of Figure 4: (a) time-domain waveforms; (b) Lissajous pattern.



No.	Frequency (kHz)	Gain (dBV)
1	234.05	-32.15
2	702	-66.10
3	1016.34	-91.57
4	1170.78	-75.68
5	1250.34	-96.24
6	1486.68	-81.48

Figure 33. Measured frequency spectrum of  $i_{osc1}$  output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8. Discussion

At this point, we would like to briefly discuss the superiority of the proposed MUBF and DMQO design over similar existing designs in the literature. The following observations are based on Table 1.

In contrast to the topologies in [1–40], the proposed circuit uses the same topology to perform both MUBF and DMQO, whereas the works referenced only perform MUBF [1–31] or DMQO [32–40]. With regard to the MUBF topologies introduced in [5,7,9,10,12–15,18,22,23,25–27,30], all five biquadratic filter functions are implemented in all four modes of operation. These circuits, however, employ more active components, especially at least two active components, than the suggested circuit. Some have three or more passive components [9,12–15,22–31] or DMQO [32,33]. In addition to the filters of [2,6,8,11,16,19,20,24], they are limited to only two modes of operation. Designing with a low component count is a simple technique to reduce the total power consumption of the designed circuit. Even though compact MUBF circuits implemented with a single active element have been proposed in [3,8,16,21,24,27,28,41,48], these biquads still use more passive elements than the MUBF circuit proposed in this work. While the designs described in [4,7,12,14,15,18–20,23,26,45,49,50] are interesting, they suffer from the usage of two or more different types of active components, which complicates circuit implementation.

In the QO configurations [47,48], there are floating passive elements that are not encouraged for further integration. Several QO designs operated in either VM [44,47,49] or CM [42,43]. As compared to the proposed DMQO circuit, it not only uses grounded passive elements, but it also provides both voltage and current quadrature outputs simultaneously.

The topologies in [1,2,6–8,10,13,18,21,23,28,31,40,42,43,48,50] do not offer independent adjustment of their important parameters, but even the proposed MUBF and DMQO design allows independent parameter modification through transconductance ( $g_m$ ) or single resistance value. Also in the existing literature [2–4,6,8,9,12,13,19,22,23,31,32,34,39,47], an electronic control of various parameters is not available.

As a conclusion, it should be noted that the proposed MUBF and DMQO circuit in this study is capable of fulfilling all of the performance features described above simultaneously and without trade-offs.

## 9. Conclusions

This work proposes a compact mixed-mode universal biquadratic filter and dual-mode quadrature oscillator circuit using a single voltage differencing gain amplifier (VDGA). In this design, a canonical structure with one resistor and two capacitors is employed. The proposed universal biquad filter is able to realize generic second-order filter functions in all four modes of operation, namely, VM, CM, TAM, and TIM. It has the feature of orthogonal control of  $\omega_0$  and  $Q$  characteristics, and simultaneously the ability to implement a high- $Q$  filter with a single resistance adjustment. The quadrature oscillator, which generates both voltage and current output signals simultaneously, is also feasible by slight modification of the proposed configuration. Both the oscillation condition and the oscillation frequency of the proposed quadrature oscillator are non-interactively controlled. The circuits are subjected to non-ideal analysis, including tracking error and parasitic element effects. The simulation and experimental findings prove that the suggested circuit performs in both the mixed-mode universal biquad filter and the dual-mode quadrature oscillator.

**Author Contributions:** Conceptualization, N.R. and W.T.; methodology, N.R. and W.T.; software, N.R. and T.P.; validation, N.R., W.T., and T.P.; formal analysis, N.R. and W.T.; investigation, N.R., W.T. and T.P.; resources, N.R. and W.T.; data curation, N.R., W.T. and T.P.; writing—original draft preparation, W.T.; writing—review and editing, W.T.; visualization, W.T. and T.P.; supervision, W.T.; project administration, W.T.; funding acquisition, N.R., W.T. and T.P. All authors have read and agreed to the published version of the manuscript.

**Funding:** This research received no external funding.

**Institutional Review Board Statement:** Not applicable.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Informed Consent Statement:** Not applicable.

**Data Availability Statement:** The data supporting the results presented in this work are available on request from the authors.

**Acknowledgments:** This work was supported by King Mongkut's Institute of Technology Ladkrabang (KMITL).

**Conflicts of Interest:** The authors declare no conflict of interest.

**Symbols and Nomenclatures:** The following symbols and nomenclatures are used in this manuscript:

VDGA	voltage differencing gain amplifier
VM	voltage-mode
CM	current-mode
TAM	trans-admittance-mode
TIM	trans-impedance-mode
LP	low-pass
BP	band-pass
HP	high-pass
BS	band-stop
AP	all-pass
MUBF	mixed-mode universal biquadratic filter
QO	quadrature oscillator
DMQO	dual-mode QO
OC	oscillation condition
OF	oscillation frequency
$g_m$	transconductance gain of the VDGA
$\beta$	voltage transfer gain of the VDGA
$\mu$	effective channel electronic mobility
$C_{ox}$	gate-oxide capacitance per unit area
$W$	effective channel width
$L$	effective channel length
$T_V$	transfer function of voltage-mode filter
$T_I$	transfer function of current-mode filter
$T_Y$	transfer function of trans-admittance-mode filter
$T_Z$	transfer function of trans-impedance-mode filter
$\omega_o$	natural angular frequency of biquadratic filter
$f_o$	natural frequency of biquadratic filter
$Q$	quality factor of biquadratic filter
$\omega_{osc}$	natural angular frequency of oscillator
$f_{osc}$	frequency of oscillator
$e^{j90^\circ}$	Euler's formula shows a $90^\circ$ phase difference between two signals
$e^{j180^\circ}$	Euler's formula shows a $180^\circ$ phase difference between two signals
$\alpha$	non-ideal transconductance gain
$\delta$	non-ideal voltage transfer gain
$\epsilon_\alpha$	tracking error of transconductance gain
$\epsilon_\delta$	tracking error of voltage transfer gain
dBV	voltage decibel
dBA	ampere decibel
dBS	siemens decibel
dB $\Omega$	Ohm decibel
dBm	mili decibel
dB $\mu$	micro decibel
dBc	decibels relative to the carrier
THD	total harmonic distortion
SFDR	spurious-free dynamic range

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## References

- Abuelma'atti, M.T. A novel mixed-mode current-controlled current-conveyor-based filter. *Act. Passiv. Electron. Compon.* **2003**, *26*, 185–191. [\[CrossRef\]](#)
- Gupta, S.S.; Senani, R. New voltage-mode/current-mode universal biquad filter using unity-gain cells. *Int. J. Electron.* **2006**, *93*, 769–775. [\[CrossRef\]](#)
- Lee, C.N.; Chang, C.M. Single FDCCII-based mixed-mode biquad filter with eight outputs. *AEU—Int. J. Electron. Commun.* **2009**, *63*, 736–742. [\[CrossRef\]](#)
- Minaei, S.; Ibrahim, M.A. A mixed-mode KHN-biquad using DVCC and grounded passive elements suitable for direct cascading. *Int. J. Circuit Theory Appl.* **2009**, *37*, 793–810. [\[CrossRef\]](#)
- Chen, H.P.; Liao, Y.Z.; Lee, W.T. Tunable mixed-mode OTA-C universal filter. *Analog Integr. Circuits Signal Process.* **2009**, *58*, 135–141. [\[CrossRef\]](#)
- Horng, J.W. High-order current-mode and transimpedance-mode universal filters with multiple-inputs and two-outputs using MOCCIs. *Radioengineering* **2009**, *18*, 537–543.
- Lee, C.N. Multiple-mode OTA-C universal biquad filters. *Circuits Syst. Signal Process.* **2010**, *29*, 263–274. [\[CrossRef\]](#)
- Yuce, E. Fully integrable mixed-mode universal biquad with specific application of the CFOA. *AEU—Int. J. Electron. Commun.* **2010**, *64*, 304–309. [\[CrossRef\]](#)
- Liao, W.B.; Gu, J.C. SIMO type universal mixed-mode biquadratic filter. *Indian J. Eng. Mater. Sci.* **2011**, *18*, 443–448.
- Pandey, N.; Paul, S.K. Mixed mode universal filter. *J. Circuits Syst. Comput.* **2013**, *22*, 1250064. [\[CrossRef\]](#)
- Yeşil, A.; Kaçar, F. Electronically tunable resistorless mixed mode biquad filters. *Radioengineering* **2013**, *22*, 1016–1025.
- Lee, C.N. Independently tunable mixed-mode universal biquad filter with versatile input/output functions. *AEU—Int. J. Electron. Commun.* **2016**, *70*, 1006–1019. [\[CrossRef\]](#)
- Lee, C.N. Mixed-mode universal biquadratic filter with no need of matching conditions. *J. Circuits Syst. Comput.* **2016**, *25*, 1650106. [\[CrossRef\]](#)
- Singh, D.; Afzal, N. Fully digitally programmable generalized mixed mode universal filter configuration. *Circuits Syst. Signal Process.* **2016**, *35*, 1457–1480. [\[CrossRef\]](#)
- Singh, D.; Afzal, N. Digitally programmable mixed mode universal filter using followers—a minimal realization. *Analog Integr. Circuits Signal Process.* **2016**, *86*, 289–298. [\[CrossRef\]](#)
- Pandey, R.; Pandey, N.; Singhal, N. Single VDTA based dual mode single input multioutput biquad filter. *J. Eng.* **2016**, *2016*, 1674343. [\[CrossRef\]](#)
- Chen, H.P.; Yang, W.S. Electronically tunable current controlled current conveyor transconductance amplifier-based mixed-mode biquadratic filter with resistorless and grounded capacitors. *Appl. Sci.* **2017**, *7*, 244. [\[CrossRef\]](#)
- Parvizi, M.; Taghizadeh, A.; Mahmoodian, H.; Kozehkanani, Z.D. A low-power mixed-mode SIMO universal  $G_m$ -C filter. *J. Circuits Syst. Comput.* **2017**, *26*, 1750164. [\[CrossRef\]](#)
- Horng, J.W.; Wu, C.M.; Herencsar, N. Current-mode and transimpedance-mode universal biquadratic filter using two current conveyors. *Indian J. Eng. Mater. Sci.* **2017**, *24*, 461–468.
- Cini, U.; Aktan, M. Dual-mode OTA based biquadratic filter suitable for current-mode applications. *AEU—Int. J. Electron. Commun.* **2017**, *80*, 43–47. [\[CrossRef\]](#)
- Faseehuddin, M.; Sampe, J.; Shireen, S.; Ali, S.H.M. A novel mix-mode universal filter employing a single active element and minimum number of passive components. *Inf. MIDEM* **2017**, *47*, 211–221.
- Chaturvedi, B.; Mohan, J.; Kumar, A. A new versatile universal biquad configuration for emerging signal processing applications. *J. Circuits Syst. Comput.* **2018**, *27*, 1850196. [\[CrossRef\]](#)
- Safari, L.; Barile, G.; Ferri, G.; Stormelli, V. A new low-voltage low-power dual-mode VCII-based SIMO universal filter. *Electronics* **2019**, *8*, 765. [\[CrossRef\]](#)
- Albrni, M.A.; Faseehuddin, M.; Sampe, J.; Ali, S.H.M. Novel dual mode multifunction filter employing highly versatile VD-DXCC. *Inf. MIDEM* **2019**, *49*, 169–176. [\[CrossRef\]](#)
- Bhaskar, D.R.; Raj, A.; Kumar, P. Mixed-mode universal biquad filter using OTAs. *J. Circuits Syst. Comput.* **2020**, *29*, 2050162. [\[CrossRef\]](#)
- Albrni, M.I.A.; Mohammad, F.; Herencsar, N.; Sampe, J.; Ali, S.H.M. Novel electronically tunable biquadratic mixed-mode universal filter capable of operating in MISO and SIMO configurations. *Inf. MIDEM* **2020**, *50*, 189–203. [\[CrossRef\]](#)
- Mohammad, F.; Herencsar, N.; Albrni, M.A.; Sampe, J. Electronically tunable mixed mode universal filter employing a single active block and a minimum number of passive components. *Appl. Sci.* **2021**, *11*, 55. [\[CrossRef\]](#)
- Agrawal, D.; Maheshwari, S. High-performance electronically tunable analog filter using a single EX-CCII. *Circuits Syst. Signal Process.* **2021**, *40*, 1127–1151. [\[CrossRef\]](#)
- Roongmuanpha, N.; Faseehuddin, M.; Herencsar, N.; Tangsrirat, W. Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high-Q factor controllability. *Appl. Sci.* **2021**, *11*, 9606. [\[CrossRef\]](#)
- Faseehuddin, M.; Herencsar, N.; Shireen, S.; Tangsrirat, W.; Md Ali, S.H. Voltage differencing buffered amplifier-based novel truly mixed-mode biquadratic universal filter with versatile input/output features. *Appl. Sci.* **2022**, *12*, 1229. [\[CrossRef\]](#)
- Unuk, T.; Yuce, E. A mixed-mode filter with DVCCs and grounded passive components only. *AEU—Int. J. Electron. Commun.* **2022**, *144*, 154063. [\[CrossRef\]](#)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

32. Hornig, J.W.; Hou, C.L.; Chang, C.M.; Chou, H.P.; Lin, C.T.; Wen, Y.H. Quadrature oscillators with grounded capacitors and resistors using FDCCII. *ETRI J.* **2006**, *28*, 486–493. [CrossRef]
33. Lahiri, A. Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier. *Analog Integr. Circuits Signal Process.* **2009**, *61*, 199–203. [CrossRef]
34. Maheshwari, S. Quadrature oscillator using grounded components with current and voltage outputs. *IET Circuits Devices Syst.* **2009**, *3*, 153–160. [CrossRef]
35. Chen, H.P.; Wang, S.F.; Hsieh, M.Y. Tunable current-mode and voltage-mode quadrature oscillator using a DVCCTA. *IEICE Electron. Express* **2014**, *11*, 1–16. [CrossRef]
36. Tangsrirat, W. Dual-mode sinusoidal quadrature oscillator with single CCTA and grounded capacitors. *Inf. MIDEM* **2016**, *46*, 130–135.
37. Srivastaya, M.; Prasad, D. VDCC based dual-mode sinusoidal quadrature oscillator with outputs at appropriate impedance. *Theor. Appl. Electr. Eng.* **2016**, *14*, 168–177. [CrossRef]
38. Tangsrirat, W. Compact quadrature oscillator with voltage and current outputs using only single VDTA and grounded capacitors. *Indian J. Pure Appl. Phys.* **2017**, *55*, 254–260.
39. Kumar, A.; Kushwaha, A.K.; Paul, S.K. Electronically tunable mixed mode quadrature oscillator using DX-MOCCII. *J. Circuits Syst. Comput.* **2021**, *30*, 2150006. [CrossRef]
40. Channumsin, O.; Bhardwaj, K.; Srivastava, M.; Tangsrirat, W.; Petchmaneeumka, W. Single voltage differencing gain amplifier based dual-mode quadrature oscillator using only grounded passive components. *Eng. Lett.* **2022**, *30*, 255–260.
41. Jaikla, W.; Siripruchyanun, M.; Lahiri, A. Resistorless dual-mode quadrature sinusoidal oscillator using a single active building block. *Microelectron. J.* **2011**, *42*, 135–140. [CrossRef]
42. Jin, J.; Wang, C. Current-mode universal filter and quadrature oscillator using CDTAs. *Turk. J. Electr. Eng. Comput. Sci.* **2014**, *22*, 276–286. [CrossRef]
43. Jin, J. Resistorless active SIMO universal filter and four-phase quadrature oscillator. *Arab. J. Sci. Eng.* **2014**, *39*, 3887–3894. [CrossRef]
44. Tuntrakool, S.; Kumngern, M.; Sotner, R.; Herencsar, N.; Suwanjan, P.; Jaikla, W. High Input Impedance Voltage-Mode Universal Filter and Its Modification as Quadrature Oscillator Using VDDAs. *Indian J. Pure Appl. Phys.* **2017**, *55*, 324–332.
45. Gupta, M.; Arora, T.S. Realization of current mode universal filter and a dual-mode single resistance controlled quadrature oscillator employing VDCC and only grounded passive elements. *Adv. Electr. Electron. Eng.* **2018**, *15*, 833–845. [CrossRef]
46. Kumngern, M.; Khateb, F. Current-mode universal filter and quadrature oscillator using current controlled current follower transconductance amplifiers. *Analog Integr. Circuits Signal Process.* **2019**, *100*, 235–248. [CrossRef]
47. Yuce, F.; Yuce, E. Supplementary CCII based second-order universal filter and quadrature oscillators. *AEU—Int. J. Electron. Commun.* **2020**, *118*, 153138. [CrossRef]
48. Tangsrirat, W.; Pukkalanun, T.; Channumsin, O. Single VDGA-based dual-mode multifunction biquadratic filter and quadrature sinusoidal oscillator. *Inf. MIDEM* **2020**, *50*, 125–136. [CrossRef]
49. Kumngern, M.; Khateb, F.; Kulej, T.; Psychalinos, C. Multiple-input universal filter and quadrature oscillator using multiple-input operational transconductance amplifiers. *IEEE Access* **2021**, *9*, 56253–56263. [CrossRef]
50. Arora, T.S.; Gupta, M.; Gupta, S.N. An explicit output current-mode quadrature sinusoidal oscillator and a universal filter employing only grounded passive components—a minimal realization. *Adv. Electr. Electron. Eng.* **2021**, *19*, 258–271. [CrossRef]
51. Satansup, J.; Tangsrirat, W. CMOS realization of voltage differencing gain amplifier (VDGA) and its application to biquad filter. *Indian J. Eng. Mater. Sci.* **2013**, *20*, 457–464.
52. Taskiran, Z.G.C.; Sedef, H.; Anday, F. Voltage differencing gain amplifier-based nth-order low-pass voltage-mode filter. *J. Circuit Syst. Comp.* **2018**, *27*, 1850089. [CrossRef]
53. Tangsrirat, W.; Pukkalanun, T.; Channumsin, O. Dual-mode multifunction filter realized with single voltage differencing gain amplifier (VDGA). *Eng. Rev.* **2021**, *41*, 1–14. [CrossRef]
54. Channumsin, O.; Tangsrirat, W. Compact electronically tunable quadrature oscillator using single voltage differencing gain amplifier (VDGA) and all grounded passive elements. *Turk. J. Electr. Eng. Comp. Sci.* **2017**, *25*, 2686–2695. [CrossRef]
55. Channumsin, O.; Tangsrirat, W. Voltage differencing gain amplifier-based sinusoidal quadrature oscillator using only two grounded capacitors. *Recent Adv. Electr. Electron. Eng.* **2019**, *12*, 439–444. [CrossRef]
56. Tangsrirat, W.; Channumsin, O.; Pimpol, J. Electronically adjustable capacitance multiplier circuit with a single voltage differencing gain amplifier (VDGA). *Inf. MIDEM* **2019**, *49*, 211–217.
57. Arbel, A.F.; Goldminz, L. Output stage for current-mode feedback amplifiers, theory and applications. *Analog Integr. Circuits Signal Process.* **1992**, *2*, 243–255. [CrossRef]
58. National Semiconductor, LM13600: Dual Operational Transconductance Amplifiers with Linearizing Diodes and Buffers. Available online: <https://pdf1.alldatasheet.com/datasheet-pdf/view/8640/NSC/LM13600N.html> (accessed on 31 May 2022).
59. Analog Devices, AD844: 60 MHz, 2000 V/ $\mu$ s, Monolithic op amp with Quad Low Noise. Available online: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD844.pdf> (accessed on 29 June 2022).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Conference Proceeding



1-4 July 2020

[www.iceast2020.org](http://www.iceast2020.org)


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SITO Current-Mode Multifunction Biquad Using Readily Available IC LT1228s

Natchanai Roongmuanpha      Worapong Tangsrirat  
 Faculty of Engineering,  
 King Mongkut's Institute of Technology Ladkrabang (KMUTT),  
 Bangkok 10520, Thailand  
 natchanai.roo@gmail.com, worapong.ta@kmitl.ac.th

**Abstract**—This paper focuses on the practical realization of current-mode multifunction biquadratic filter with single input and triple outputs (SITO), implementing from two readily available IC LT1228s. Only three grounded passive elements have been used for the realization. Highpass (HP), bandpass (BP) and lowpass (LP) biquadratic filtering functions are simultaneously generated without modifying the circuit structure. The tuning laws of the natural angular frequency ( $\omega$ ) and the quality factor ( $Q$ ) are non-interactive electronic control by changing the external bias current of LT1228s. The critical circuit sensitivities are considered to be low. Computer simulations with PSPICE program are also confirmed with theoretical ones and used to demonstrate the circuit performance.

**Keywords**— biquadratic filter, commercially available IC: LT1228, current-mode circuit, electronically tunable

## I. INTRODUCTION

Nowadays, analog filters designed by using modern active building blocks play a role in the area of analog signal processing applications, such as sensor technology, instrumentation and communication systems [1]-[2]. For this reason, many published articles mostly pay attention to the design of analog active filters up to now. However, most of the earlier works in literature are mainly focused on the filter performance improvement by reducing power dissipation and number of active and passive components, but still preserving outstanding workability. Ones in [3]-[10] realize active biquad filters with different technologies i.e. bipolar [3]-[6], CMOS [7]-[8] and BiCMOS [10], which are not usable and commercially on-shelf available in electronic market. Furthermore, the works in [3], [5]-[7], [9] include three or more active building blocks for their realizations. Likewise, in [3], [9], a large number of passive components is required. In practice, LT1228 is a commercially available IC from Linear Technology Company, which internally comprises the operational transconductance amplifier (OTA) and the current feedback amplifier (CFA) [11]. With this circuit structure, the transconductance gain ( $g_m$ ) of LT1228 IC can be controlled electronically and directly via the external DC bias current. As a consequence, some active filter topologies based on the use of LT1228 have been developed [12]-[14].

Therefore, this paper describes the practical realization of current-mode multifunction biquadratic filter with single input terminal and triple output terminals (SITO). The proposed biquadratic filter contains two LT1228 together with one grounded resistor and two grounded capacitors and can realize the three generic biquadratic filter functions namely, highpass (HP), bandpass (BP) and lowpass (LP) with no need to alter both input current signal and circuit structure. The natural angular frequency ( $\omega$ ) and the quality factor ( $Q$ ) of the proposed SITO filter can be adjusted

electronically and linearly by controlling the transconductance gain of the LT1228. Moreover, analyses of the active and passive sensitivities of the filter parameters are shown to be low. To confirm the performance of the realized filter, PSPICE simulation using LT1228's model parameters obtained from Linear Technology Company are also included.

## II. CIRCUIT DESCRIPTION

### A. Commercially Available IC: LT1228

The block diagram and schematic symbol of a commercially available IC LT1228 are shown in Fig.1 [11]. This IC mainly consists of OTA section cascade with CFA section. The output current ( $i_z$ ) flowing out from the z terminal is proportional to the differential input voltage between pin p and n ( $v_p - v_n$ ) with the transconductance gain ( $g_m$ ). The voltage drop at the z pin ( $v_z$ ) is conveyed to the output voltage ( $v_w$ ) at the w pin with the unity voltage gain. As described, the ideal operation of IC LT1228 can be given by:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

In above equation, the  $g_m$ -value of LT1228 is controllable electronically with the following relationship:

$$g_m = 10I_B \quad (2)$$

where  $I_B$  is the external DC bias current of LT1228.

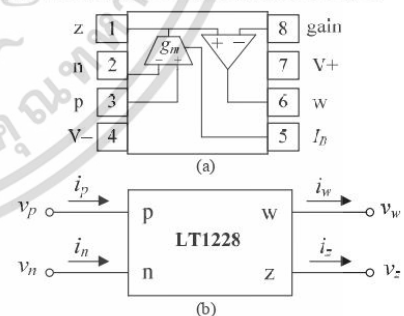


Fig.1 LT1228 IC device.  
 (a) block diagram (b) schematic symbol

### B. Proposed SITO current-mode biquadratic filter

By using two LT1228s and all the three grounded passive elements (i.e. one resistor and two capacitors), the proposed current-mode biquadratic multifunction filter having single input terminal and triple output terminals can be realized as illustrated in Fig.2.

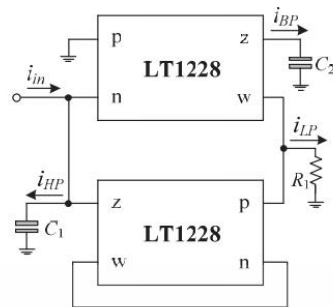


Fig. 2 Proposed SITO current-mode biquadratic multifunction filter.

Analyzing the circuit in Fig.2 using eq.(1) with  $R_1 = 1/g_{m2}$ , the three current transfer functions can be derived as:

$$HP = \frac{I_{HP}(s)}{I_m(s)} = \frac{s^2}{D(s)}, \quad (3)$$

$$BP = \frac{I_{BP}(s)}{I_m(s)} = \frac{\left(-\frac{g_{m1}}{g_{m2}}\right) \left(\frac{s g_{m2}}{C_1}\right)}{D(s)}, \quad (4)$$

$$LP = \frac{I_{LP}(s)}{I_m(s)} = \frac{\left(-\frac{g_{m1} g_{m2}}{C_1 C_2}\right)}{D(s)}, \quad (5)$$

$$D(s) = s^2 + s \left(\frac{g_{m2}}{C_1}\right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right). \quad (6)$$

In all cases, the natural angular frequency ( $\omega_o$ ) and the quality factor ( $Q$ ) are found as, respectively:

$$\omega_o = 2\pi f_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad (7)$$

$$Q = \sqrt{\frac{g_{m1} C_1}{g_{m2} C_2}}. \quad (8)$$

It can be concluded from the above conditions that the important parameters of the proposed filter can be adjusted electronically via the  $g_{m1}$ - and/or  $g_{m2}$ -values of the LT1228 devices.

### C. Non-Ideal performance and circuit sensitivity

The effects of the LT1228's non-ideality on the filter behavior are to be taken into account. In this case, the terminal relations of the non-ideal characteristics can be written as:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix}, \quad (9)$$

where  $\alpha$  denotes the transconductance in-exactitude and  $\beta$  represents the non-ideal voltage transfer gain of the LT1228, respectively. Taking the LT1228 non-idealities in eq.(9) into account and re-analyzing the proposed SITO filter of Fig.2, the modified filter parameters  $\omega_o$  and  $Q$  turn to:

$$\omega_o = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 g_{m1} g_{m2}}{C_1 C_2}}, \quad (10)$$

and

$$Q = \frac{1}{\beta_2} \sqrt{\frac{\alpha_1 \beta_1 g_{m1} C_1}{\alpha_2 g_{m2} C_2}}. \quad (11)$$

The critical sensitivity performance of the filter parameters  $\omega_o$  and  $Q$  with respect to the active and passive components can be expressed as:

$$S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\beta_1}^{\omega_o} = S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = \frac{1}{2}, \quad (12)$$

$$S_{C_1}^{\omega_o} = S_{C_2}^{\omega_o} = -\frac{1}{2}, \quad (13)$$

$$S_{\alpha_1}^Q = S_{\beta_1}^Q = S_{g_{m1}}^Q = S_{C_1}^Q = \frac{1}{2}, \quad (14)$$

$$S_{\alpha_2}^Q = S_{g_{m2}}^Q = S_{C_2}^Q = -\frac{1}{2}, \quad (15)$$

$$S_{\beta_2}^Q = -1. \quad (16)$$

and

Eq.(12)-(16) indicate that all the sensitivity values of the filter parameter are within unity in magnitude.

### III. SIMULATIONS AND DISCUSSIONS

In this section, the proposed SITO current-mode multifunction filter in Fig.2 has been simulated with PSPICE simulation using LT1228's SPICE model provided by Linear Technology Company. The supply voltages used in simulations are  $\pm 5$  V.

The following component selection used in simulations is as follows:  $I_{B1} = I_{B2} = 100 \mu A$  ( $g_{m1} = g_{m2} = 1$  mA/V),  $R_1 = 1$  k $\Omega$  and  $C_1 = C_2 = 100$  pF. The theoretical and simulated frequency responses of the proposed SITO current-mode multifunction biquadratic filter are compared and shown in Fig.3-5. According to eq.(7) and (8), the natural frequency ( $f_o$ ) and quality factor ( $Q$ ) are set as: 1.59 MHz and 1, respectively. From simulation result, the total power dissipation is approximately found to be 114 mW. The time-domain responses of the proposed bandpass filter in Fig.2 is simulated the input signal current ( $i_m$ ) of  $50 \mu A$ (peak) at  $f = 1.59$  MHz is shown in Fig.6. It is recorded from the graph that the phase difference between  $i_m$  and  $i_{out}$  can be measured as around  $11.43^\circ$ , where the theoretical value is equal to  $0^\circ$ .

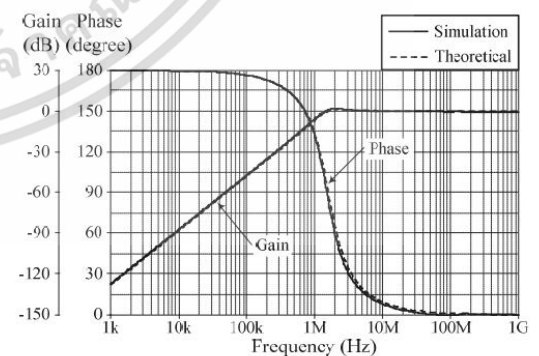


Fig.3 Theoretical and Simulated HP frequency responses.

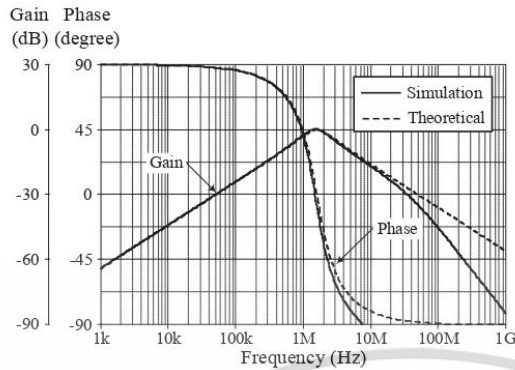


Fig. 4 Theoretical and Simulated BP frequency responses.

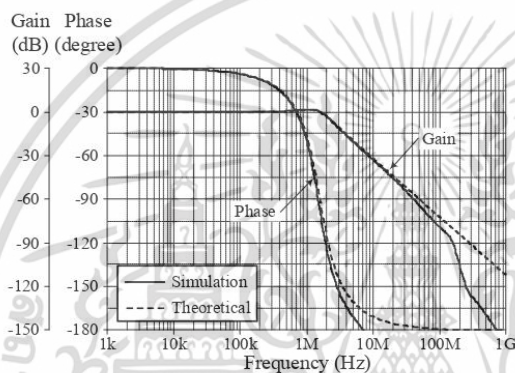


Fig. 5 Theoretical and Simulated LP frequency responses.

To demonstrate the  $f_o$ -value controlling without affecting to the  $Q$ -value, the bias current  $I_{B1}$  and  $I_{B2}$  were simultaneously adjusted for three different values, i.e.  $50 \mu A$ ,  $150 \mu A$  and  $500 \mu A$ , while  $R_1$  was also changing from  $2 \text{ k}\Omega$ ,  $666.67 \Omega$  to  $200 \Omega$ . Table I summarized the component setting values and the resultant  $f_o$  and  $Q$  values. Here, the bandpass responses for three different values of  $f_o$  at  $Q = 1$  are shown in Fig. 7.

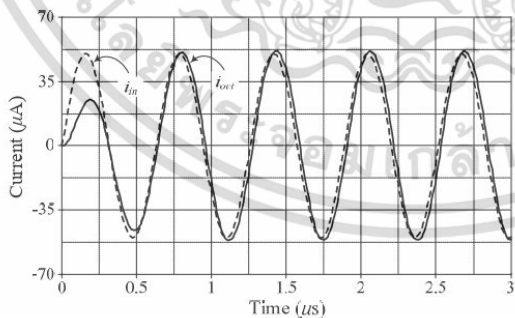


Fig. 6 Simulated time-domain responses of the proposed BP filter.

TABLE I. COMPONENT VALUE SETTING FOR  $f_o$ -VALUE VARIATION.

$I_{B1} = I_{B2}$ ( $\mu A$ )	$g_{m1} = g_{m2}$ (mA/V)	$R_1 = R_2$ (k $\Omega$ )	$C_1 = C_2$ (pF)	$f_o$ (MHz)	$Q$
50	0.5	2	100	0.796	1
150	1.5	0.67	100	2.39	1
500	5	0.2	100	7.96	1

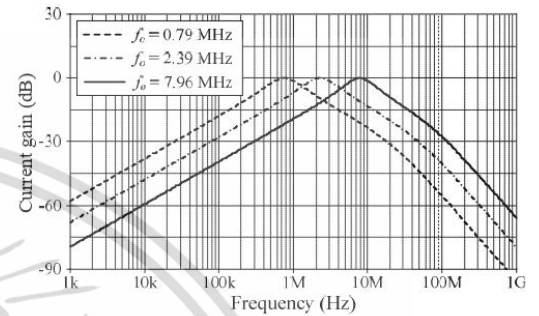


Fig. 7 Simulated BP frequency responses with varying  $f_o$ -value at  $Q = 1$ .

Fig. 8 also shows the electronically adjustment of the  $Q$ -value, while keeping  $f_o$ -value constant at 1.59 MHz. The component values of the bandpass filter were selected as that given in Table II while  $I_{B2}$  was set to be constant at  $100 \mu A$  for  $g_{m2} = 1 \text{ mA/V}$ .

TABLE II. COMPONENT VALUE SETTING FOR  $Q$ -VALUE VARIATION.

$I_{B1}$ ( $\mu A$ )	$g_{m1}$ (mA/V)	$C_1 = C_2$ (pF)	$Q$	$f_o$ (MHz)
50	0.5	70.78	0.7	1.59
150	1.5	122.6	1.22	1.59
500	5	223.83	2.24	1.59

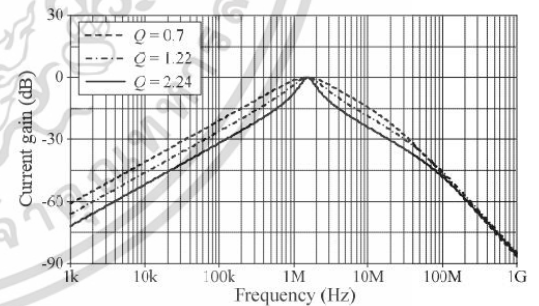


Fig. 8 Simulated BP frequency responses with varying  $Q$ -value at  $f_o = 1.59$  MHz.

Monte-Carlo analysis is performed to evaluate the impact of mismatch and the variation effects on the frequency response. The BP filter was simulated with 5% Gaussian deviation for the passive elements  $R_1$ ,  $C_1$  and  $C_2$ . Fig. 9 shows the Monte Carlo analysis of the natural frequency with 200 simulation runs. It can be indicated from Fig. 9 that the natural frequency is in close agreement to the theoretical

results, which is 1.59 MHz. Therefore, the proposed filter has appropriate sensitivity performances.

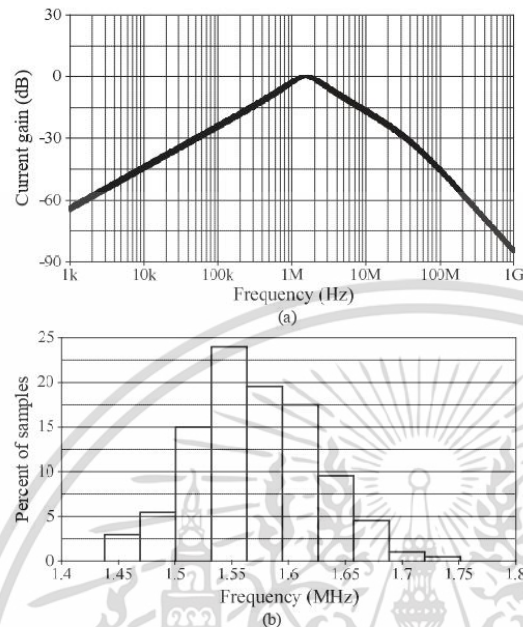


Fig.9 Monte Carlo analysis results for BP filter in Fig.2. (a) simulated gain responses (b) histogram of the  $\omega_0$ .

#### IV. CONCLUSIONS

In this paper, a current-mode multifunction filter with a single input and triple outputs (SITO) has been proposed. The proposed SITO filter is realized by using two commercially available IC LT1228s, one grounded resistor and two grounded capacitors. This circuit is capable of generating three standard biquadratic filtering functions such as highpass (HP), bandpass (BP) and lowpass (LP) without changing the circuit configuration and input current signal. The natural angular frequency and the quality factor can be adjusted via the transconductance gain of LT1228. Both its active and passive components exhibit low sensitivities. Simulation results based on LT1228's model from Linear Technology Company process are performed to testify with the theoretical analysis.

#### ACKNOWLEDGMENT

This work was supported by Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang under the contract number 2563-02-01-022.

#### REFERENCES

- [1] M.E. Van Valkenburg, Analog filter design, Holt Rinehart and Winston, 1982.
- [2] S. Winder, Analog and digital filter design, 2nd ed, Newnes, 2002.
- [3] W. Tangsrirat, S. Unhavanich, T. Dumawipata and W. Surakamptom, "Single-input and three-output current-mode biquadratic filters using multiple-output OMA's", Proceedings of Asia-Pacific Conference on Circuits and Systems (APCCAS 2002), October 28-31, Denpasar, Bali, Indonesia, Indonesia, pp.399-404, 2002.
- [4] M. Siripruchyanun, W. Jaikla, "Current controlled current conveyor transconductance amplifier (CCCCTA): a building block for analog signal processing", Proceedings of 2007 International Symposium on Communications and Information Technologies (ISCIT 2007), October 17-19, Sydney, NSW, Australia, pp.209-212, 2007.
- [5] W. Tangsrirat, "Single-input three-output electronically tunable universal current-mode filter using current follower transconductance amplifiers", Int. J. Electron. Commun. (AEÜ), vol.65, pp.783-787, 2011.
- [6] E. Yuce and S. Minaei, "Universal current-mode filters and parasitic impedance effects on the filter performances", Int. J. Circ. Theor. Appl., vol.36, no.2, pp.161-171, 2008.
- [7] L. Safari, S. Minaei and B. Metin, "A low power current controllable single-input three-output current-mode filter using MOS transistors only", Int. J. Electron. Commun. (AEÜ), vol.68, pp.1205-1213, 2014.
- [8] D. Agrawal and S. Maheshwari, "Current mode filters with reduced complexity using a single EX-CCCII", Int. J. Electron. Commun. (AEÜ), vol.80, pp.86-93, 2017.
- [9] J. Jerabek, J. Dvorak, R. Sotner, B. Metin and K. Vrba, "Multifunctional current-mode filter with dual-parameter control of the pole frequency", Advances in Electrical and Computer Engineering, vol.16, no.3, pp.31-36, 2016.
- [10] O. Onjan, S. Unhavanich and W. Tangsrirat, "SFG actualization of general nth-order voltage transfer functions using VDBAs", Proceedings of The International MultiConference of Engineers and Computer Scientists 2016 (IMECS 2016), vol. II, March 16-18, Hong Kong, pp.585-589, 2016.
- [11] Linear Technology, "100MHz current feedback amplifier with DC gain control", LT1228 datasheet, 1994.
- [12] S. Siripongdee and W. Jaikla, "Universal filter using single commercially available IC: LT1228", Proceedings of 3rd International Conference on Mechatronics and Mechanical Engineering (ICMME 2016), October 21-23, Shanghai, China, pp.1-4, 2016.
- [13] P. Suwanjan, S. Siripongdee and W. Jaikla, "Three-inputs single-output voltage-mode universal filter with orthogonal control using single commercially available IC", Proceedings of 2017 European Conference on Electrical Engineering and Computer Science (EECS 2017), November 17-19, Bern, Switzerland, pp.454-457, 2017.
- [14] S. Klungtong, D. Thanapatay and W. Jaikla, "Three-input single-output voltage-mode multifunction filter with electronic controllability based on single commercially available IC", Active and Passive Electronic Components, vol.2017, Article ID 5240751, 10 pages, 2017.

The 2022 International  
Electrical Engineering Congress

# iEECON 2022

9-11 March 2022  
Khon Kaen, Thailand

Avani Khon Kaen Hotel & Convention Centre

Kumwell IRCT YESSCO Hitachi Energy วิทยาลัยเทคโนโลยีการช่างเทคนิคภาคตะวันออกเฉียงเหนือ

AD AUTO DIDACTIC CO., LTD. บริษัท ออโต้ ไดดักติก จำกัด

EGAT center THAIPLC CENTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Realization of Lossy Parallel Inductance Simulator Using Single VDGA and a Grounded Capacitor

Jetsdaporn Satansup  
Faculty of Engineering,  
Rajamangala University of Technology Rattanakosin (RMUTR),  
Nakhon Pathom 73170, Thailand  
jetsdaporn.s@rmutr.ac.th

Natchanai Roongmuanpha      Tattaya Pukkalanun      Worapong Tangsirat  
School of Engineering,  
King Mongkut's Institute of Technology Ladkrabang (KMITL),  
Bangkok 10520, Thailand  
natchanai.roo@gmail.com, tattaya.pu@kmitl.ac.th, worapong.ta@kmitl.ac.th

**Abstract**—An active lossy parallel type inductance simulator is proposed in this study. Only a single voltage differencing gain amplifier (VDGA) and a grounded capacitor are used in the proposed design. The realized equivalent resistance ( $R_{eq}$ ) and equivalent inductance ( $L_{eq}$ ) can be adjusted electronically via the transconductance gain of the VDGA device. The influence of the non-idealities of the VDGA on the realized simulator is examined in detail. The suggested active inductance simulator is used to realize the second order voltage mode highpass filter, which is simulated using the PSPICE simulation program to ensure that it performs as expected.

**Keywords**—Voltage Differencing Gain Amplifier (VDGA), inductance simulator, electronically adjustable, RLC filter

## I. INTRODUCTION

An inductor, also known as a passive component, is one of the most valuable electronic components in analog and mixed-signal integrated circuit applications such as filter designs, oscillator designs, impedance matching circuitry, and parasitic element cancellation. However, in advanced integrated circuit design, the integration of high-valued inductors is a fundamental issue due to the limited silicon area provided. Moreover, after fabrication, the passive inductor is not easily adjustable. To solve these constraints, many researchers have designed and developed synthetic inductance simulators based on various active components, such as second-generation current conveyor (CCII), operational transresistance amplifier (OTRA), differential voltage current conveyor (DVCC), current feedback operational amplifier (CFOA), current differencing buffered amplifier (CDBA), (fully balanced-)voltage differencing buffered amplifier ((FB-)VDBA), etc. [1]–[10]. From the literature, inductance simulator circuits can be defined as lossless or lossy inductance simulator types. Additionally, the lossy type can also be specified as either a series or a parallel type. It can also be divided into two types based on their structure, such as grounded or floating. By mainly focusing on the grounded parallel inductance simulator, some of them require more than one active element to realize the lossy parallel type inductance simulator [1]–[2]. On the other hand, the circuits in [3]–[10] require only a single active element, but they still use an external resistor in their realization, and besides, in [3]–[4], [10] they employ a floating capacitor, which is inconvenient to implement in an integrated circuit and cannot reduce the parasitic impedance effects of the undesirable active elements. Electronically adjustable features are not furnished by the developed circuits in [1], [3], and [7]. A cancellation condition is also required by the simulator in [3].

In 2013, the active element, namely, voltage differencing gain amplifier (VDGA) was first suggested [11]. This element has been developed from the VDBA by replacing the output stage of the VDBA, which was a voltage buffer, with a current-controlled voltage gain amplifier. Therefore, this article presents a lossy parallel inductance simulator circuit using a single VDGA and only a grounded capacitor. The realized equivalent values can be adjusted electronically by the external bias currents. The designs do not require any component-matching or cancellation conditions. The simulation findings, which are based on TSMC 0.18- $\mu\text{m}$  CMOS technology, show that the designed simulator and its voltage mode highpass filter application are practicable.

## II. VOLTAGE DIFFERENCING GAIN AMPLIFIER (VDGA)

Fig. 1 shows the electrical symbol of the VDGA, where the terminal relation in the ideal situation can be presented as the following equation:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ i_x \\ i_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_{mA} & -g_{mA} & 0 & 0 & 0 \\ 0 & 0 & g_{mB} & 0 & 0 \\ 0 & 0 & \beta & 0 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ v_x \\ i_w \end{bmatrix}, \quad (1)$$

where  $g_{mk}$  ( $k = A, B, C$ ) is a small-signal transconductance gain and  $\beta$  ( $= g_{mB}/g_{mC}$ ) is the voltage transfer gain of the VDGA. The VDGA has two input terminals and three output terminals, with p, n and z, x representing a high-impedance terminals, and w representing low-impedance terminal.

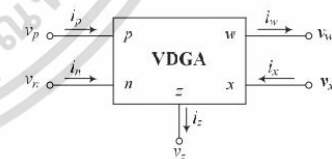


Fig. 1 Electrical symbol of the VDGA.

The transistor level implementation of the VDGA applied in this research is shown in Fig. 2. The transconductance gain ( $g_{mk}$ ) of this structure can be adjusted by the external DC biasing current ( $I_{Bk}$ ) which can be defined as:

$$g_{mk} = \sqrt{\mu C_{ox} \left( \frac{W}{L} \right) I_{Bk}}, \quad (2)$$

where  $\mu$  is the effective carrier mobility,  $C_{ox}$  is the gate-oxide capacitance per unit area,  $W$  and  $L$  represent the effective channel width and length, respectively.

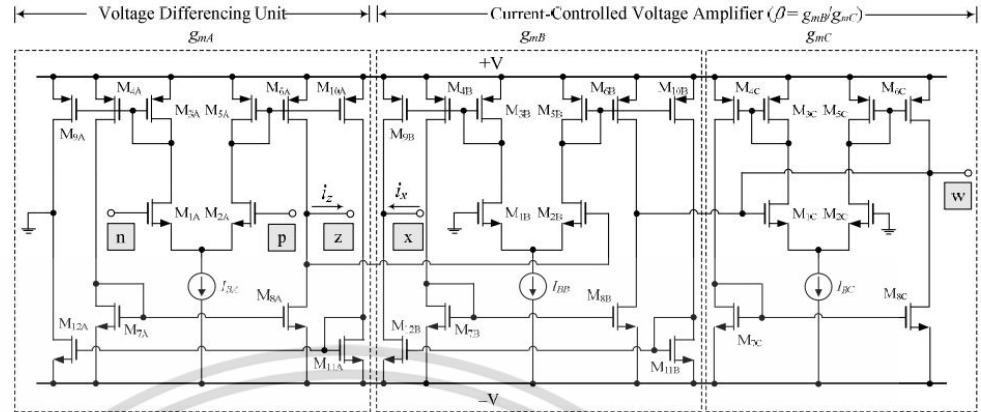


Fig. 2 Possible transistor level implementation of the VDGA

### III. PROPOSED LOSSY PARALLEL TYPE INDUCTANCE SIMULATOR CIRCUIT

The proposed lossy parallel type inductance simulator circuit is shown in Fig. 3. The simulator contains a single VDGA and only a grounded capacitor as an external passive element. Analyzing the proposed simulator with (1), its input admittance ( $Y_{in}$ ) can be realized as:

$$Y_{in} = \frac{i_m}{v_m} = \frac{1}{R_{eq}} + \frac{1}{sL_{eq}} = \beta g_{mA} + \frac{g_{mA}g_{mB}}{sC_1} \quad (3)$$

which the equivalent resistance ( $R_{eq}$ ) in parallel with the equivalent inductance ( $L_{eq}$ ) are equal to:

$$R_{eq} = \frac{1}{\beta g_{mA}} = \frac{g_{mC}}{g_{mA}g_{mB}} \quad (4)$$

and

$$L_{eq} = \frac{C_1}{g_{mA}g_{mB}} \quad (5)$$

The designed circuit in Fig. 3 can simulate a lossy parallel inductance simulator, as shown by (4) and (5). The realized  $R_{eq}$  and  $L_{eq}$  can be tuned electronically through the  $g_{mI}$  value of the VDGA. Furthermore, the  $R_{eq}$  can be tuned without disturbing the  $L_{eq}$  by controlling a  $g_{mC}$  value.

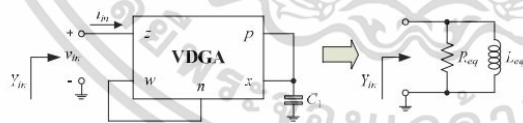


Fig. 3 Proposed lossy parallel type inductance simulator.

### IV. NON-IDEAL EFFECT AND SENSITIVITY PERFORMANCE

In the non-ideal scenario, the VDGA's terminal relations can be rewritten as:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ i_x \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \alpha_A g_{mA} & -\alpha_A g_{mA} & 0 & 0 & 0 \\ 0 & 0 & \alpha_B g_{mB} & 0 & 0 \\ 0 & 0 & \delta\beta & 0 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ v_x \\ i_w \end{bmatrix} \quad (6)$$

where  $\alpha_A$  and  $\delta$  denote inexact transconductance gain, and the non-ideal voltage transfer gain of the VDGA, respectively. By analyzing the suggested simulator utilizing a VDGA characteristic in the non-ideal state, the equivalent resistance and the equivalent inductance are realized as:

$$R_{eq} = \frac{1}{\alpha_A \delta \beta g_{mA}} = \frac{g_{mC}}{\alpha_A \delta g_{mA} g_{mB}} \quad (7)$$

$$L_{eq} = \frac{C_1}{\alpha_A \alpha_B g_{mA} g_{mB}} \quad (8)$$

As can be shown in (7) and (8), the realized equivalent values are slightly influenced by the undesirable VDGA parasitic gains even under non-ideal conditions. As a result, these values can be compensated for at close to the required value by fine-tuning the  $g_{mI}$  value.

The impact of variations in active and passive component values on  $R_{eq}$  and  $L_{eq}$  value can be evaluated utilizing relative sensitivity coefficients, which are calculated as:

$$S_{\alpha_A}^{R_{eq}} = S_{\delta}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_{mA}}^{R_{eq}} = S_{g_{mB}}^{R_{eq}} = -1 \quad (9)$$

$$S_{g_{mC}}^{R_{eq}} = 1 \quad (10)$$

$$S_{\alpha_A}^{L_{eq}} = S_{\alpha_B}^{L_{eq}} = S_{g_{mA}}^{L_{eq}} = S_{g_{mB}}^{L_{eq}} = -1 \quad (11)$$

$$S_{C_1}^{L_{eq}} = 1 \quad (12)$$

All of the sensitivities of the various parameters of the proposed simulator are less than unity, as can be observed from (9) to (12). According to these results, the suggested circuit exhibits low active and passive sensitivity.

### V. SIMULATION AND DISCUSSIONS

The computer simulation software, so-called PSPICE, using 0.18- $\mu\text{m}$  CMOS real process parameters acquired from TSMC, was employed to validate the proposed simulator's performance against the theoretical criteria. The VDGA was simulated employing the internal CMOS structure of Fig. 2 with power supply voltages of  $\pm V = 0.75\text{V}$ . The transistors' aspect ratios ( $W/L$ ) are provided in Table I.

TABLE I. ASPECT RATIOS OF CMOS TRANSISTORS IN FIG. 2.

Transistors	$W(\mu\text{m})/L(\mu\text{m})$
$M_{11k}-M_{2k}, M_{7k}-M_{8k},$ $M_{11k}-M_{12k}$	2.4/0.18
$M_{3k}, M_{5k}$	5/0.18
$M_{6k}, M_{6k}, M_{9k}-M_{10k}$	6/0.18

In the simulation, the component values were taken as:  $v_{in} = 50 \text{ mV}_{(\text{peak})}$ ,  $g_{mA} = g_{mC} = 1 \text{ mA/V}$  ( $I_{BA} = I_{BC} = 220 \mu\text{A}$ ),  $g_{mB} = 0.52 \text{ mA/V}$  ( $I_{BB} = 60 \mu\text{A}$ ),  $C_1 = 100 \text{ pF}$ , providing  $R_{eq} = 1.9 \text{ k}\Omega$  and  $L_{eq} = 190 \mu\text{H}$  where the simulated and theoretical frequency responses are shown in Fig. 4. Furthermore, in Fig. 5, when the sinusoidal input voltage of  $50 \text{ mV}_{(\text{peak})}$  at  $f = 1 \text{ MHz}$  was supplied to the proposed simulator, the ensuing responses claimed the phase of  $v_{in}$  was leading  $i_m$  at roughly  $54.29^\circ$ , whereas the theoretical value is  $57.86^\circ$ . The total DC power consumption of the designed simulator was found to be only  $2.48 \text{ mW}$ .

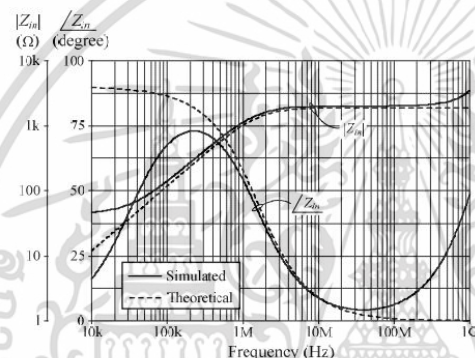


Fig. 4 Simulated and theoretical frequency responses of the proposed circuit in Fig. 3.

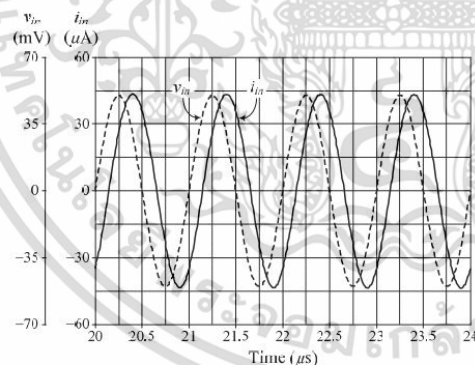
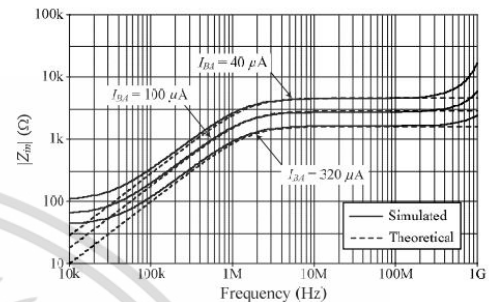
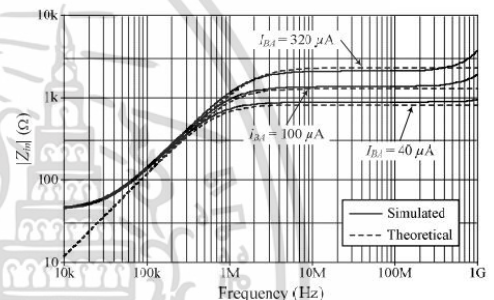


Fig. 5 Simulated time-domain responses of the proposed circuit in Fig. 3.

Fig. 6 illustrates the tunability feature of the proposed simulator by keeping  $C_1 = 100 \text{ pF}$  and adjusting the  $g_{mA}$  into three different values, i.e.  $0.4 \text{ mA/V}$  ( $I_{BA} = 40 \mu\text{A}$ ),  $0.68 \text{ mA/V}$  ( $I_{BA} = 100 \mu\text{A}$ ) and  $1.21 \text{ mA/V}$  ( $I_{BA} = 320 \mu\text{A}$ ) while the  $g_{mB}$  and  $g_{mC}$  were kept constant as  $0.52 \text{ mA/V}$  ( $I_{BB} = 60 \mu\text{A}$ ) and  $1 \text{ mA/V}$  ( $I_{BC} = 220 \mu\text{A}$ ), respectively. The  $R_{eq} = 4.48 \text{ k}\Omega$ ,  $2.84 \text{ k}\Omega$ , and  $1.59 \text{ k}\Omega$ , as well as the  $L_{eq} = 447.64 \mu\text{H}$ ,  $283.11 \mu\text{H}$ , and  $158.26 \mu\text{H}$ , were achieved using the above values in the presented simulator. On the other hand, an orthogonal tuning feature of  $R_{eq}$  is also obtained by

changing  $g_{mC}$  as shown in Fig. 7. When the transconductance gain  $g_{mC}$  was varied through  $0.43 \text{ mA/V}$  ( $I_{BC} = 40 \mu\text{A}$ ),  $0.68 \text{ mA/V}$  ( $I_{BC} = 100 \mu\text{A}$ ),  $1.21 \text{ mA/V}$  ( $I_{BC} = 320 \mu\text{A}$ ) and  $g_{mA} = 1 \text{ mA/V}$  ( $I_{BA} = 220 \mu\text{A}$ ),  $g_{mB} = 0.52 \text{ mA/V}$  ( $I_{BB} = 60 \mu\text{A}$ ),  $C_1 = 100 \text{ pF}$ , yielding  $L_{eq} = 190 \mu\text{H}$  and  $R_{eq}$  was changed by roughly  $815.19 \Omega$ ,  $1.29 \text{ k}\Omega$  and  $2.3 \text{ k}\Omega$ , respectively.

Fig. 6 Simulated frequency responses of  $Z_m$  while varying  $g_{mA}$ .Fig. 7 Simulated frequency responses of  $Z_m$  while varying  $g_{mC}$ .

As indicated in Fig. 8, temperature analysis was also simulated. The temperature was raised from  $0^\circ\text{C}$  to  $100^\circ\text{C}$  in  $25^\circ\text{C}$  increments. As a result, it shows that the proposed simulator has diverged from the ambient temperature by  $-30\% \sim +9\%$ .

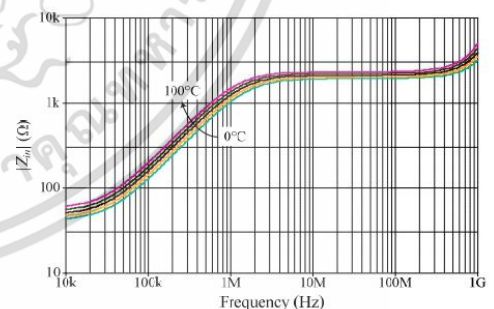


Fig. 8 Temperature analysis of the proposed simulator in Fig. 3.

## VI. APPLICATIONS TO HIGHPASS FILTER REALIZATION

The RLC highpass filter depicted in Fig. 9(a) was chosen as an application example to evaluate the simulator's performance. The prototype filter in Fig. 3 was replaced by the proposed simulator, as shown in Fig. 9(b). The voltage transfer function can be expressed as follows:

$$\frac{v_{out}}{v_{in}} = \frac{s^2}{s^2 + \left( \frac{1}{R_{eq} C_{HP}} \right) s + \left( \frac{1}{L_{eq} C_{HP}} \right)} \quad (13)$$

The natural frequency ( $\omega_o$ ) and the quality factor ( $Q$ ) are respectively defined as:

$$\omega_o = 2\pi f_o = \frac{1}{\sqrt{L_{eq} C_{HP}}} \quad (14)$$

$$Q = R_{eq} \sqrt{\frac{C_{HP}}{L_{eq}}} \quad (15)$$

The designed highpass filter of Fig. 9 was simulated using  $C_{HP} = 100$  pF,  $R_{eq} = 1.9$  k $\Omega$  and  $L_{eq} = 190$   $\mu$ H ( $g_{mA} = g_{mC} = 1$  mA/V,  $g_{mB} = 0.52$  mA/V,  $C_1 = 100$  pF). The simulated and theoretical frequency responses of the designed filter are exhibited in Fig. 10, in which the  $f_o$  and  $Q$  are found to be 1.15 MHz and 1.38, respectively.

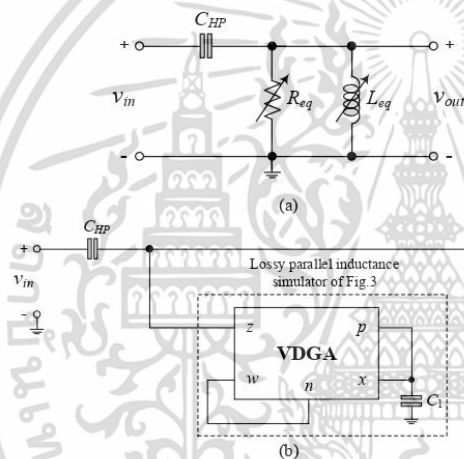


Fig. 9 Voltage mode highpass filter realization. (a) Prototype RLC circuit (b) Actively filter using proposed RL simulator

## VII. CONCLUSIONS

An actively parallel type inductance simulator circuit is reported in this paper. The presented simulator consists of a single VDGA as an active element along with only a grounded capacitor. The VDGA's transconductance gain can be used to electronically control the realized equivalent resistance and inductance values. The non-ideal analysis of the VDGA has also been carried out. The RLC voltage mode highpass filter replaced by the proposed simulator is designed. The simulation results with TSMC 0.18- $\mu$ m CMOS are included to confirm the behavior of the presented circuit.

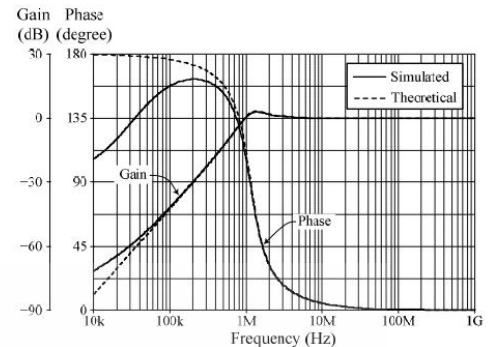


Fig. 10 Simulated and theoretical frequency responses of the realized highpass filter in Fig. 9.

## ACKNOWLEDGMENT

This work was supported by King Mongkut's Institute of Technology Ladkrabang.

## REFERENCES

- [1] M. O. Cicekoglu, "Active simulation of grounded inductors with CCII's and grounded passive elements," *Int. J. Electron.*, vol. 85, no. 4, pp. 455–462, Oct. 1998.
- [2] W. Tangsrirat and W. Surakamptom, "Tunable active grounded lossless and lossy inductance simulators with single grounded capacitor using VDBAs," *Sci. Iran*, in press.
- [3] A. Paul and D. Patranabis, "Active simulation of grounded inductors using a single current conveyor," *IEEE Trans. Circuits Syst.*, vol. 28, no. 2, pp. 164–165, Feb. 1981.
- [4] U. Çam, F. Kaçar, O. Cicekoglu, H. Kuntman, and A. Kuntman, "Novel grounded parallel immittance simulator topologies employing single OTRA," *AEU – Int. J. Electron. Commun.*, vol. 57, no. 4, pp. 287–290, Jan. 2003.
- [5] M. Incekaraoglu and U. Çam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor," *Analog Integr. Circuits Signal Process.*, vol. 43, no. 1, pp. 101–104, Apr. 2005.
- [6] H. Alpaslan and E. Yuçe, "Inverting CFOA based lossless and lossy grounded inductor simulators," *Circuits, Syst. Signal Process.*, vol. 34, no. 10, pp. 3081–3100, Feb. 2015.
- [7] J. K. Pathak, A. K. Singh, and R. Senani, "New canonic lossy inductor using a single CDBA and its application," *Int. J. Electron.*, vol. 103, no. 1, pp. 1–13, Mar. 2015.
- [8] W. Tangsrirat, "Synthetic grounded lossy inductance simulators using single VDIBA," *IETE J. Res.*, vol. 63, no. 1, pp. 134–141, Oct. 2016.
- [9] M. Faseehuddin, J. Sampe, S. Shireen, and S. H. M. Ali, "Lossy and lossless inductance simulators and universal filters employing a new versatile active block," *Informacije MIDEM- J. Microelectron. Electron. Comp. Materials*, vol. 48, no. 2, pp. 97–113, 2018.
- [10] O. Chammumsin, T. Suesut, and W. Tangsrirat, "Active tunable lossy inductance simulation using single fully balanced voltage differencing buffered amplifier," *Eng. Lett.*, vol. 29, no. 1, pp. 223–231, Mar. 2021.
- [11] J. Satansup and W. Tangsrirat, "CMOS realization of voltage differencing gain amplifier (VDGA) and its application to biquad filter," *Indian J. Eng. Mater. Sci.*, vol. 20, no. 6, pp. 457–464, Dec. 2013.

## ประวัติผู้เขียน

ชื่อ-นามสกุล	นายณัชนัยน์ รุ่งเหมือนฟ้า
วัน-เดือน-ปีเกิด	วันที่ 20 ธันวาคม พ.ศ. 2536
ที่อยู่	135 หมู่ 2 ตำบลบางยอ อำเภอพระประแดง จังหวัดสมุทรปราการ 10130
ประวัติการศึกษา	สำเร็จการศึกษาระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2558 และสำเร็จการศึกษาระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2562 ในปีการศึกษา 2563 ได้เข้าศึกษาต่อระดับปริญญาเอก หลักสูตรวิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้