ชุดแสดงผลอุณหภูมิและเวลา

TIME AND TEMPERATURE DISPLAY

1. นายปริญญา เวียงแก้ว รหัสประจำตัว 38013328

2. นายรัชตภาคย์ ปัตตะวงศ์ รหัสประจำตัว 38013332

วัน เดือน ปี 11 ธ.ค. 2541

เลขทะเบียน 038916

เลขเรียกหนังสือ T 10156 ป458ช

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

สาขาวิชาเทคโนโลยีอิเล็กทรอนิคส์

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038916

หัวข้อปริญญานิพนธ์ ชุดแสดงผลอุณหภูมิและเวลา

TIME AND TEMPERATURE DISPLAY

จัดทำโดย นายปริญญา เวียงแก้ว รหัสประจำตัว 38013328

นายรัชตภาคย์ ปัตตะวงศ์ รหัสประจำตัว 38013332

สาขาวิชา เทคโนโลยีอิเล็คทรอนิคส์

อาจารย์ที่ปรึกษา อาจารย์ประดิษฐ์ วัชรพิบูลย์

ปีการศึกษา 2540

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังอนุมัติให้นับปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาหลักสูตรปริญญาอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

_____ประธานกรรมการ

(_____)

_____กรรมการ

(_____)

_____กรรมการ

(_____)

_____กรรมการ

(_____)

_____กรรมการ

(_____)

_____กรรมการ

(_____)

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ชุดแสดงผลอุณหภูมิและเวลา

วัตถุประสงค์

1. เพื่อศึกษาการเขียนโปรแกรมในการควบคุมระบบ
2. เพื่อศึกษาการทำงานของ IC (Intergate circuit)
3. เพื่อศึกษาการออกแบบวงจรของระบบไมโครคอนโทรลเลอร์ โดยใช้ทรัพยากรน้อยที่สุด

ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ความเข้าใจในการเขียนโปรแกรมควบคุมระบบไมโครคอนโทรลเลอร์
2. สามารถเข้าใจการควบคุม IC ซึ่งอ่าน เขียน ข้อมูลแบบอนุกรมได้
3. สามารถช่วยในงานเผยแพร่และประชาสัมพันธ์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ

โครงงาน ชุดแสดงผลอุณหภูมิและเวลา ซึ่งใช้ไมโครคอนโทรลเลอร์ ควบคุมไอซี แบบอนุกรม เป็นการศึกษาไอซีต่างๆ ที่ใช้ประกอบในงานควบคุม โดยเน้นที่การลดขนาดวงจรแต่มีประสิทธิภาพของการทำงานสูงมากเท่าที่จะทำได้ เนื่องจากปกติชุดแสดงอุณหภูมิและเวลาจำเป็นต้องใช้ระบบควบคุมที่ซับซ้อนมาก ทำให้วงจรมีขนาดใหญ่ เมื่อเรานำไอซีที่เป็นการควบคุมแบบอนุกรมมาใช้งาน ทำให้สามารถลดจำนวนของอุปกรณ์ลดลงได้มาก แม้ว่าส่วนของโปรแกรมจะมีความซับซ้อนมากยิ่งขึ้น แต่ก็เพื่อจะเป็นการพัฒนาทักษะในการเขียนโปรแกรมการใช้งานในระบบควบคุ มไ ด้อย่างมีประสิทธิภาพสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Abstract

This Temperature and Time Display Project using integrated circuit controlled by series programmed micro controller is to study the efficiencies of the integrated circuits used in control system. Traditionally the temperature and time display module requires large control system which effects to the size of the circuit itself. The series programmed micro-controller can decrease the size of the circuit and at the same time increase its' efficiency. This project enhances the programming skill for more complicated and efficient control system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ข้าพเจ้าขอขอบคุณเพื่อนๆ ทุกคน ที่ให้ความสนับสนุนและช่วยเหลือในการทำโครงงาน ทำให้โครงงานนี้สามารถดำเนินไปได้ด้วยดี และขอขอบคุณท่านอาจารย์ ประดิษฐ์ วัชรพิบูลย์ เป็นอย่างสูง ในการให้คำปรึกษาชี้แนะ และติชมแก้ไข ซึ่งทำให้โครงงานนี้สำเร็จลุล่วงไปได้ด้วยดี ตามวัตถุประสงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

ในการสร้างแผงแสดงเวลาและอุณหภูมิขึ้นมานี้ เพื่อศึกษาการเขียน การพัฒนาโปรแกรม และการใช้ไมโครคอนโทรลเลอร์ในการควบคุมไอซีแบบอนุกรม โดยวงจรจะมีไอซีควบคุมระบบ ซึ่งมีขาในการใช้งานเพียง 20 ขา และมีรอมในตัว สามารถโปรแกรมลงไปในตัวไอซีได้ 2 กิโลไบท์ มีอินพุทขเอาท์พุท 15 บิท สามารถโปรแกรมได้ 1,000 ครั้ง มีหน่วยความจำข้อมูลแรม 128 ไบท์ เป็นหัวใจหลักของระบบทั้งหมด และใช้ไอซี DS1620 ในการตรวจจับอุณหภูมิ สามารถวัดอุณหภูมิได้ตั้งแต่ -55 องศาเซลเซียส ถึง 125 องศาเซลเซียส รับ-ส่งข้อมูลแบบอนุกรม 3 บิท และใช้ไอซี DS1202 เป็นฐานเวลา, วัน, เดือน, ปี โดยรับ-ส่งข้อมูลแบบอนุกรม 3 บิท และมีวงจรแบคอัพ (Back up) ข้อมูล และวอชด็อก ใช้ไอซี MAX 691ACPE ในการควบคุมส่วนแสดงผลเป็นเซเว่นเซ็กเมนต์ (SEVEN SEGMENT) และใช้ไอซี MAX 7219CNG ในการขับส่วนแสดงผลแบบมัลติเพล็กซ์ (Multiplex)

แผงแสดงเวลาและอุณหภูมินี้ จำเป็นต้องมีการติดต่อกับผู้ใช้ ประกอบไปด้วย 4 ฟังก์ชั่น (Function) คือ

- ตั้งเวลา
- ตั้งวันที่ เดือน ปี
- กำหนดระยะเวลาการแสดงผล
- ปรับความสว่างของตังแสดงผล

(เนื่องจากแผงแสดงผลของเครื่องแสดงเวลาหรือนาฬิกานี้ มีขนาดใหญ่จึงสามารถนำไปประยุกต์ใช้ เพื่อให้เกิดประโยชน์เพิ่มขึ้น เช่น การโชว์อุณหภูมิและเวลาตามแหล่งชุมชน ในห้องประชุม หรือในอาคารขนาดใหญ่ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทที่ 1 หลักการและการทำงานทั่วไป	1
- ภาคคอนโทรลบอร์ด	2
-ภาคแสดงผล	7
บทที่ 2 การพัฒนาการเขียนโปรแกรม	10
-โปรแกรมการใช้งาน	11
บทที่ 3 วิธีการใช้งาน	12
-การตั้งเวลา	48
-การตั้งวันที่	48
-การตั้งเวลาในการแสดงผล	48
-การปรับความเข้ม	49
บทที่ 4 อุปสรรคและแนวทางการแก้ไข	50
ภาคผนวก	
-ภาคผนวก ก รายละเอียดทางฮาร์ดแวร์	
-ภาคผนวก ข DATA SHEET	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
หลักการและการทำงานทั่วไป

จากหลักการทั่วไปจะประกอบด้วยภาค Control และภาค Driver โดยส่วนแสดงผลจะเป็น 7 เซ็กเมนต์ ในการแสดงผล ซึ่งการแสดงผลจะมีอยู่ 3 ส่วนคือ 1. ส่วนของเวลา 2. ส่วนของอุณหภูมิ และ 3. ส่วนของวันที่ สามารถกำหนดการแสดงผลของแต่ละส่วน โดยใช้ ดิพสวิทช์ โดยการแสดงจะเรียงลำดับวนไปเรื่อยๆ โดยจะเริ่มแสดงเวลา อุณหภูมิ และวันที่ สามารถกำหนดให้อะไรแสดงผลหรือไม่แสดงผลก็ได้ โดยกำหนดที่ ดิพสวิทช์เมื่อต้องการให้แสดงตัวไหนก็ปรับที่ดิพสวิทช์ โดยมีหลักการเป็นส่วนๆ ดังต่อไปนี้

1. ภาคคอนโทรล จะประกอบด้วย CPU เบอร์ AT89C2051 ของบริษัท ATMEL นำมาใช้แบบไมโครคอนโทรลเลอร์ชิพเดี่ยว ในการควบคุมไอซีทั้งหมด โดยใช้พอร์ทอินพุท (INPUT) และเอาท์พุท (OUTPUT) ทั้งหมด 14 บิท มีรายละเอียดของบิทต่างๆ ดังนี้
   - P1.0 ใช้เป็นอินพุทและเอาท์พุท จะเป็นการรับ-ส่งข้อมูล (DATA) ของไอซี DS1620, DS1202, MAX7219
   - P1.1 จะเป็นเอาท์พุท โดยทำหน้าที่ กำหนดเป็น High เมื่อต้องการอ่านหรือเขียนข้อมูลลงในตัวไอซี
   - P1.2 เป็นขาที่ใช้ในการกำหนดจังหวะ ในการอ่านข้อมูลของไอซี MAX7219CNG
   - P1.3 เป็นขาที่ใช้ในการกำหนดจังหวะในการอ่าน เขียนข้อมูลไอซี DS1620
   - P1.4 เป็นขาที่ใช้ในการกำหนดจังหวะ ในการอ่าน เขียนข้อมูลไอซี DS1202(RTC)
   - P1.5, P1.6, P1.7 ใช้ในการกำหนด Enable และ Disable ในการแสดงผลเวลา อุณหภูมิ และวันที่ ตามลำดับ
   - P3.0 ถึง P3.3 ใช้เป็นคีย์สวิทช์
   - P3.4 ใช้ในการแสดงการทำงานของระบบ
   - P3.5 ไม่ได้ใช้งาน
   - P3.6 ไม่มี
   - P3.7 ใช้ในการส่ง Pulse ให้ MAX691CPE เพื่อเป็น Watch Dog
2. ภาค Driver จะประกอบด้วย MAX7219CNG เป็นส่วนควบคุมการแสดงผล โดยจะรับข้อมูลจากสายสัญญาณ 3 เส้น และจะทำการแสดงผลออก 7-เซ็กเมนต์ (7-SEGMENT) แบบมัลติเพล็กซ์ (MULTIPLEX) ส่งข้อมูลไปขับการ์ดแสดงผลขนาด 5"X 2.5" โดยใช้ LED กลม สีแดง ต่ออนุกรมกัน เซ็กเมนต์ละ 16 ดวง ทั้งหมด 7 เซ็กเมนต์หก รวม 112

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดวง เป็นจำนวน 6 ดิจิท (DIGIT) และขีดคั่นกลางอีก 2 ขีด ใช้ทรานซิสเตอร์ เบอร์ C548B (NPN TRANSISTOR) โดยใช้ทรานซิสเตอร์เป็นสวิทช์

การทำงาน

จะแบ่งออกเป็น 3 ส่วนใหญ่ๆ ดังต่อไปนี้

1. ภาคคอนโทรลบอร์ด (CONTROL BOARD)
2. ภาคแสดงผล ประอบด้วย
   - 2.1 ส่วนควบคุมการแสดงผลของ 7-เซ็กเมนต์
   - 2.2 ส่วนของ 7-เซ็กเมนต์
3. ภาคแหล่งจ่ายไฟ มี 2 แหล่ง คือ
   - 3.1 แหล่งจ่ายไฟ +5V
   - 3.2 แหล่งจ่ายไฟ +34V

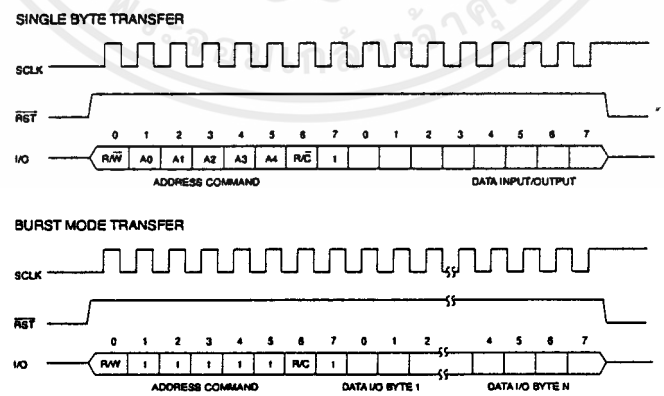
1. **ภาคคอนโทรลบอร์ด (Control Board)**

หลักการทำงานของภาค คอนโทรลบอร์ด ประกอบด้วย

1.1 อ่านข้อมูลจาก RTC (Real Time Clock) ซึ่งให้ไอซี DS1202 ของบริษัท DALLAS SEMI CONDUCTOR โดยจะทำการติดต่อกับไอซี ได้ดังนี้

- กำหนด Address ของคำสั่ง 8 บิท
- กำหนดข้อมูลที่ต้องการเขียน 8 บิท โดยข้อมูลในการอ่านเขียน จะมีดังนี้

DATA TRANSFER SUMMARY Figure 3



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	24	200

รูป Timing diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการ Set ขา RST ที่เป็น High เมื่อต้องการอ่านหรือเขียนข้อมูล จากนั้น ส่งข้อมูล 1 ไบท์ และทำการส่ง Clock Pulse 1 ลูก เพื่อส่งข้อมูล 1 บิท จนครบทุกตัว ในกรณีเขียนข้อมูล ข้อมูลจะถูกส่งไป 16 บิท โดยเป็น ADDRESS COMMAND 8 บิท และ DATA 8 บิท ส่วนการเขียน จะส่ง ADDRESS COMMAND 8 บิท และรับข้อมูล 8 บิท

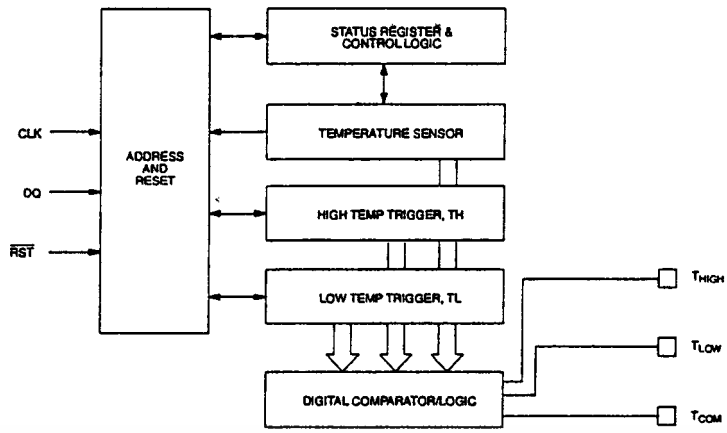
1.2 วงจรที่ต่อกับไอซี DS1202 จะประกอบด้วย CRYTAL มีความถี่ 32.768 KHZ. ต่อเข้าที่ขา X1 (ขา2)และX2(ขา3) และ C ขนาด 10 PF ที่ขา X1 และ X2 ลงกราวด์ และขา I/O (ขา6) ต่อกับ P1.0 ขาRST (ขา5) ต่อกับ P1.1 ขา SLCK (ขา7) ตัดกับ P1.4

1.2.1 อ่านข้อมูลจากไอซี DS1620 ของบริษัท DALLAS Semi conductor

1.2.2 สามารถวัดอุณหภูมิและเวลาได้ตั้งแต่ -55 ถึง +125 องศาเซสเซียส โดยจะอ่านข้อมูลแบบอนุกรมการใช้งานไอซี DS1620 มีหลักการใช้งานดังนี้ใช้ไอซีเบอร์ DS1620 (ตัวไอซีต้องซื้อเพิ่มถ้าต้องการใช้) เป็นทั้งดิจิตอลเทอร์โมมิเตอร์และเทอร์โมสตัต โดยที่ภายในตัวไอซีมีเซนเซอร์อยู่ภายในไม่ต้องต่อภายนอก สามารถวัดอุณหภูมิได้ในช่วง -55 องศาเซสเซียส ถึง -125 องศาเซสเซียส โดยมีความละเอียดที่ 0.5 องศาเซสเซียส สามารถใช้งานแบบอิสระหรือจะต่อกับไมโครคอนโทรลเลอร์ทางด้านฮาร์ดแวร์จะใช้ P1.0 P1.1 และP1.3 โดยการอ่านและเขียนจะใช้แบบอนุกรม เป็นที่ทราบกันอยู่แล้วว่าคอมพิวเตอร์นั้นมีทั้งพอร์ตอนุกรมและพอร์ตขนานเพื่อเชื่อมคอมพิวเตอร์กับอุปกรณ์ภายนอก ซึ่งอาจจะเป็นโมเด็ม พรินเตอร์ เมาส์ หรืออุปกรณ์ต่อพ่วงอื่นๆ โดยทั้งพอร์ตขนานและพอร์ตอนุกรมสามารถนำมาใช้เพื่อการรับส่งข้อมูลอนุกรมแบบซิงโครนัสได้ ซึ่งความเร็วสูงกว่าการส่งสัญญาณอนุกรมซึ่งใช้อยู่บนพอร์ตอนุกรมมาตรฐาน RS-232 เนื่องจากว่าการส่งแบบซิงโครนัสไม่จำเป็นที่จะต้องส่งบิทเริ่มต้น (Start Bit) และบิทปิดท้าย (Stop Bit) รวมไปกบข้อมูลในแต่ละไบต์ และไม่จำเป็นต้องมี UART คอยทำหน้าที่เปลี่ยนสัญญาณแบบอนุกรมให้เป็นขนานอีกครั้งหนึ่งก่อนที่จะป้อนเข้าไปยังซีพียูเหมือนกับแบบอะซิงโครนัส บทความนี้จะแสดงถึงวิธีการรับส่งข้อมูลอนุกรมแบบซิงโครนัสโดยใช้พอร์ตขนานของคอมพิวเตอร์หรือจากขาอินพุทเอาท์พุทของไมโครคอนโทรลเลอร์ โดยใช้ไอซีดิจิตอแลเทอร์โมมิเตอร์และโทโมสตัตเบอร์ DS1620 ของ Dallas Semiconductor ซึ่งไอซีตัวนี้จะใช้การติดต่อสื่อสารแบบอนุกรมโดยใช้สายเพียง 3 เส้น ภายใน DS1620 ไอซี DS1620 เป็นไอซีที่บรรจุอยู่ในตัวถังแบบ DIP 8 ขา ออกแบบมาเพื่อใช้สำหรับเป็นเทอโมมิเตอร์ หรือเป็นตัวตรวจจับอุณหภูมิแบบโปรแกรมได้ รูปที่ 1 จะแสดงให้เห็นถึงตำแหน่งขาและหน้าที่การทำงานของขาต่างๆ ไอซีตัวนี้สามารถตรวจวัดอุณหภูมิได้ตั้งแต่ช่วง-55 อ งศาเซสเซียสไอจนถึง +125 องศาเซสเซียส โดยไม่จำเป็นต้องมีการปรับแต่งใดๆ ทั้งสิ้น จาก 0 องศาเซสเซียสถึง 70 องศาเซสเซียส มีความผิดพลาดในการวัดประมาณเท่ากับ บวกลบ 00.5 องศา และจะเพิ่มเป็นบวกลบ 2 องศา ที่สเกลในการวัดสูงสุด ซึ่งถือว่ายอมรับได้สำหรับการใช้งานทั่วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1620 FUNCTIONAL BLOCK DIAGRAM Figure 1



ไอซี DS1620 จะมีโหมดการทำงานอยู่สองโหมด คือแบบใช้สายเชื่อมต่อ 3 สาย (Three Wire Mode)และแบบทำงานเดี่ยวๆ (Stand Alone) สำหรับแบบ 3 สายนั้น คอมพิวเตอร์จะส่งคำสั่งเพื่อให้ไอซีเริ่มต้นการตรวจจับและแปลงข้อมูล อ่านค่าอุณหภูมิที่ถูกจัดเก็บไว้ภายในไอซีและเขียนค่าไปยังจุดกำหนดค่าสำหรับเตือนอุณหภูมิหรือต่ำกว่าที่กำหนด กำหนดโหมดการทำงาน อ่านค่าสัญญาณที่ได้จากการแปลงและสถานะการเตือน

ในโหมดเชื่อมต่อแบบ 3 สายนั้น คอมพิวเตอร์จะต้องมีขาเอาต์พุทพอร์ต 2 ขา สำหรับเชื่อมต่อเข้ากับขา CLK/CONV และขา RST บนไอซี DS1620 และขาพอร์ตแบบ 2 ทิศทางอีก 1 ขา สำหรับเชื่อมต่อเข้ากับขา DQ ของไอซี DS1620 โดยมีแหล่งจ่ายไฟ 5 โวลต์ จ่ายให้กับตัวไอซีด้วย ไอซี DS1620 จะมีเอาต์พุท เป็นสัญญาณเตือนอยู่ 3 ขา คือขา THIGH จะมีสถานะเป็น HIGH เมื่อค่าอุณหภูมิที่ตรวจวัดมีค่าสูงกว่าค่าที่ตั้งไว้ในรีจิสเตอร์ TH ของ TLOW จะมีสถานะเป็น HIGH เมื่อค่าอุณหภูมิมีค่าต่ำกว่าค่าที่ตั้งไว้ในรีจิสเตอร์ TL และขา TCOM(Combination) จะมีสถานะเป็น HIGH เมื่ออุณหภูมิสูงกว่าค่าในรีจิสเตอร์ GH และจะคงสถานะไว้จนกว่าค่าอุณหภูมิจะต่ำกว่ารีจิสเตอร์ TL เราสามารถที่จะเชื่อมต่อสัญญาณเตือนเหล่านี้เข้ากับพอร์ตอินพุทเอาต์พุท หรือขาอินเตอร์รัปของคอมพิวเตอร์ได้ หรือจะใช้ขา TCOM สำหรับการเปิดฮีตเตอร์ที่อุณหภูมิ 50 องศาเซลเซียส และปิดที่ 10 องศาเซลเซียสก็ยังได้ ในขณะที่ใช้งานในโหมด 3 สาย เราสามารถที่จะกำหนดค่าต่างๆให้กับไอซีเพื่อให้ทำงานในโหมดเดี่ยวๆได้ ในโหมดนี้จะมีข้อจำกัดอยู่มากแต่มันไม่ต้องการการเชื่อมต่อจากคอมพิวเตอร์ก็สามารถทำงานได้โดย จะต้องให้ขา RST และขา CLK/CONV เป็น LOW หรือป้อนให้ขาCLK/CONV เป็น LOW ในขณะที่ต้องการตรวจวัด ซึ่งทั้งสองวิธีสามารถใช้ขาสัญญาณเตือนทั้ง 3 ขา ด้วยการแสดงผลและการควบคุมต่างๆได้ สำหรับการเขียนข้อมูลไปยัง ไอซี DS1620 ในโหมด 3 สายนั้น อันดับแรก จะต้องส่งคำสั่งขนาด 8 บิท ออกไปก่อนเพื่อบอก DS1620 ถึงชนิดของข้อมูลที่จะเขียนลงไป จะแสดงคำสั่ง 9 คำสั่งที่ใช้เพื่อควบคุม DS1620 รีจิสเตอร์ที่ใช้เป็นข้อมูลอุณหภูมินั้นจะมีขนาด 9 บิท เพื่อที่จะเก็บค่าได้ทั้งค่าที่เป็นบวกและค่าเป็นลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะมีความละเอียดของข้อมูลเท่ากับ 0.5 องศา สำหรับค่าอุณหภูมิที่เป็นบวกบิทที่ 8 จะเป็นๆ 0 บิทที่ 1-7 จะเป็นค่าตัวเลขจำนวนเต็มของอุณหภูมิ ส่วนบิท 0 ถ้ามีค่าเป็น 1 หมายความว่าจะต้องบวกค่าอุณหภูมิเข้ากับเลขจำนวนเต็มอีก 0.5 องศา กรณีที่อุณหภูมิเป็นลบนั้นก็คล้ายๆกันคือ บิทที่ 8 จะเป็น 1 และค่าอุณหภูมิจะถูกจัดอยู่ในรูปของ 2 Complement (การหาค่า 2 'Complement ทำได้โดยการกลับค่าตัวเลขฐาน 2 แล้วบวกเข้าไปอีก 1) การอ่านและเขียนค่าไปยัง DS1620 จะต้องทำตามขั้นตอนดังนี้คือ

1. ให้ขาRST เป็นLOW และ CLK/CONV เป็น HIGH กำหนดให้ขาพอร์ตที่ต่ออยู่กับขา GQ เป็นเอาท์พุท
2. เปลี่ยนให้ขา RST เป็นๆ HIGH
3. เปลี่ยนให้ขา CLK/CONV เป็น LOW
4. กำหนดค่าข้อมูลสำหรับบิท 0 ให้กับขา DQ สำหรับการป้อนคำสั่งควบคุม
5. เปลี่ยนให้ขา CLK/CONV เป็น HIGH
6. ทำตามขั้นตอนที่ 3-5 สำหรับคำสั่งควบคุมบิทที่ 1-7 ที่เหลือ การเขียนค่าข้อมูลไปยังไอซี จะต้องทำตามขั้นตอนต่อจากขั้นตอนข้างบนดังนี้คือ

7w. ทำตามขั้นตอนที่ 3-5 สำหรับการเขียนข้อมูลบิท 0-7 หรือบิท 0-8 ไปยังไอซี

8w. ให้ขา RST เป็น LOW อย่างน้อยที่สุด 5 มิลลิวินาที การอ่านค่าข้อมูลจาก Ds1620 จะต้องทำตามขั้นตอนที่ 1-6 แล้วทำตามขั้นตอนต่อไปนี้คือ

7R. เปลี่ยนขาพอร์ตที่ต่ออยู่กับขา DQ ให้เป็นอินพุทสำหรับการอ่านค่าข้อมูล

8R. เปลี่ยนขา CLK/CONV ให้เป็น LOW ทำให้เป็น DQ เป็นเอาท์พุทพร้อมที่จะส่งข้อมูลให้อ่าน

9R. อ่านและเก็บค่าบิท 0 จากขา DQ

10R. เปลี่ยนขา CLK/CONV เป็น HIGH

11R. ทำตามขั้นตอนที่ 8-10 สำหรับการอ่านค่าบิท 1-7 หรือ 1-8 ที่เหลือ

12R. เปลี่ยนให้ขา RST เป็น LOW

13R. เปลี่ยนขาพอร์ตที่ต่อยู่กับขา DQ ให้เป็นเอาท์พุทอีกครั้ง

ดาต้าชีตของ DS1620 ได้กำหนดค่าการหน่วงเวลาต่ำสุดขณะทำงานในแต่ละคำสั่งเอาไว้แต่ก็ไม่จำเป็นต้องใส่ใจมากนัก เนื่องจากค่าเวลาที่กำหนดไว้นี้มีค่าน้อยมาก (125 นาโนวินาที หรือน้อยกว่า) แต่มีอยู่ 2 ช่วงที่จำเป็นจะต้องกำหนดค่าการหน่วงเวลาให้กับมันนั้นคือหลังจากที่เขียนข้อมูลไปยัง DS1620 แล้วจะต้องคงสถานะขา RST เป็น Low ไว้ไม่ต่ำกว่า 5 มิลลิวินาที ช่วงหน่วงเวลานี้ก็เพื่อให้ EEPROM ภายใน DS1620 มีเวลาพอที่จะเก็บข้อมูล นอกจากนี้ DS1620 ยังต้องการเวลาอีก 1 วินาทีหลังจากทำคำสั่งเริ่มต้นการแปลงข้อมูล (EEH) จึงจะสามารถทำคำสั่งสำหรับการอ่านคาผลลัพธ์(AAH) ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

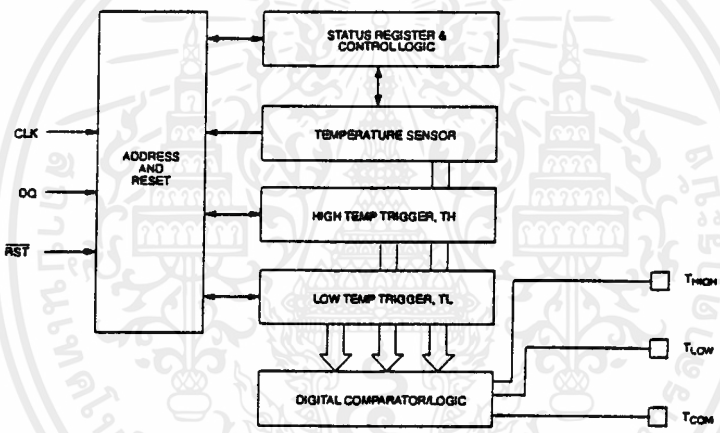
ต่างจากชิปแบบอนุกรมบางตัว สัญญาณนาฬิกาของ DS1620 ไม่มีสัญญาณนาฬิกาต่ำสุด ดังนินเราสามารถใช้สัญญาณนาฬิกาเท่าไหร่ก็ได้ตามที่เราต้องการ แต่สัญญาณนาฬิกาสูงสุดจะอยู่ที่ 4 เมกะเฮิตซ์

การใช้งาน DS1620

มีหลายวิธีที่จะเชื่อมต่อกับไอซี DS1620 เราสามารถที่จะต่อ DS1620 เข้ากับบิทอินพุตของไมโครคอนโทรลเลอร์หรือไอซีที่ทำหน้าที่เป็นพอร์ตอย่าง 8255 ก็ได้ เราสามารถติดต่อสื่อสารโดยใช้พอร์ตขนานของคอมพิวเตอร์ หรือ จะโปรแกรม DS1620 ให้ทำงานเป็นเครื่องเตือนอุณหภูมิสูงหรือต่ำเกินไปโดยไม่จำเป็น ต้องเชื่อมต่อคอมพิวเตอร์เข้ากับมันก็ได้

การเชื่อมต่อเข้ากับไมโครคอนโทรลเลอร์

DS1620 FUNCTIONAL BLOCK DIAGRAM Figure 1



การเชื่อมต่อกับไมโครคอนโทรลเลอร์เป็นวิธีการที่ง่ายที่สุด ถ้ามองในแง่ของฮาร์ดแวร์ไมโครคอนโทรลเลอร์ทั้งหมดนั้นขาพอร์ตอินพุทเอาท์พุทของมันจะเป็นแบบ 2 ทิศทางอยู่แล้วและมีคำสั่งเพื่อควบคุมการทำงานในระดับบิทได้ ดังนี้น เราสามารถที่สั่งให้บิทไหนทำหน้าที่เป็นอินพุทหรือทำหน้าที่เป็นเอาท์พุทก็ได้ การเชื่อมต่อกับไมโครคอนโทรลเลอร์จะเป็นการใช้งานที่ง่ายมาก ถ้าต้องการใช้กับระบบที่มีขนาดเล็ก โดยเพียงแต่เชื่อมบิทอินพุทเอาท์พุทที่ว่างเข้ากับขา CLK/CONV ขา RST และ DQ และสะเชื่อมเข้ากับขา THIGH TLOW และขา TCOM ถ้าต้องการอ่านค่าจากขาเหล่านี้

ในการออกแบบวงจรถ้า DS1620 อยู่บนบอร์ดเดียวกันกับไมโครค่อนโทรลเลอร์และอยู่ห่างกันไม่เกิน 1 ฟุต ก็ไม่จำเป็นต้องต่อบัฟเฟอร์หรือวงจรไดรเวอร์เพื่อขยายสัญญาณ ส่วนในกรณีที่ใช้งานกับไมโครคอนโทรลเลอร์ตระกูล 8051 ต้องจำไว้เสมอว่าจะต้องส่งค่า 1 ออกไปยังบิทที่ต้องการใช้เป็นอินพุทก่อน แล้วจึงค่อยอ่านค่าเข้ามา แต่สำหรับไมโคร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนโทรลเลอร์ นั้นมีอุปกรณ์ที่ทำหน้าที่ควบคุมทิศทางอยู่แล้ว จึงสามารถกำหนดให้แต่ละบิเป็นอินพุทหรือ เอาท์พุทได้โดยตรง DS1620 ใช้มาตรฐานแรงดันเป็นแบบทีทีแอล ซึ่งกำหนดให้เอาท์พุทลอจิก HIGH มีแรงดันมากกว่า 2.4 โวลต์ ขึ้นไป ไมโครคอนโทรลเลอร์ทั้งหมดรวมถึงที่เป็นชนิดซีมอสก็สามารถทำงานได้ที่ระดับแรงดันแบบทีทีแอล ดังนั้นจึงไม่เป็นปัญหาเลยเมื่อต่อ DS1620 โดยตรงกับไมโครคอนโทรลเลอร์ แต่ถ้าจำเป็นต้องต่อเข้ากับขาอินพุทที่เป็นซีมอสก็สามารถพูลอัพขา DQ ด้วยตัวต้านทาน 10 กิโลโอห์ม เพื่อให้แน่ใจว่าที่ลอจิก HIGH มีแรงดันอย่างน้อยที่สุดคือ 3.5 โวลต์

1.3 ชุดสำรองข้อมูลเมื่อไฟดับ และว็อชดอก (Watch Dog) ใช้ IC MAX691CPE ในการสำรองข้อมูล และเป็น Watch Dog Timer แบ่งการทำงานเป็น 2 ส่วน

1.3.1 การสำรองข้อมูล จะทำการต่อแบตเตอรี่ลิเธี่ยม 3 โวลต์ ที่ขา VBATT และแรงดัน VOUT จาก MAX691 ต่อที่ขา VCC ของ RTC(DS1202) ที่ขา VOUT ที่ระดับแรงดันปกติ 5 V จะเสมือนถูกต่อกับ VCC ภายใน MAX691 ดังนั้น เมื่อไฟดับ และระดับแรงไฟตกลงต่ำกว่า VBATT (จากแบตเตอรี่ลิเธี่ยม 3 โวลต์) ที่ขา VOUT ระดับแรงไฟจะเท่ากับแรงดันจากแบตเตอรี่ลิเธี่ยม ทำให้สามารถทำให้ข้อมูลภายใน RTC ไม่มีการสูญหาย

1.3.2 ส่วนของ Watch Dog Timer เป็นวงจรตรวจสอบการทำงานของระบบไมโครว่าทำงานในสภาวะปกติหรือไม่ ถ้าระบบทำงานผิดปกติหรือหยุดทำงาน วงจรส่วนนี้จะทำการส่งสัญญาณไปทำการรีเซตซีพียู ให้เริ่มทำงานใหม่ การใช้งานจะต้องส่งสัญญาณไปกระตุ้นที่ขา WDI (WATCH DOG INPUT) ของ MAX961 โดยที่ขา OSCIN และ OSC SELของ MAX691 ไม่ได้ใช้งานปล่อยเอาไว้จะเป็นการใช้ค่าเวลาในการรับข้อมูลของ WATCH DOG 1.6 SEC เพราะฉะนั้น ซีพียู จะต้องส่งสัญญาณไปกระตุ้นขา WDI ภายใน 1.6 SEC ขา WDI จะต้องกับ PORT P3.7 จะใช้คำสั่ง CPL P3.7 ก่อนเวลา 1.6 SEC ถ้าถึงเวลา 1.6 SEC ไม่มีการเปลี่ยนแปลงของสัญญาณที่ขา WDI IC MAX691 จะส่งสัญญาณไปกระตุ้นที่ขา Reset ของ CPU ทุกๆ 1.6 SEC จนกว่าจะมีการเปลี่ยนแปลงของสัญญาณที่ขา WDI อีกครั้ง

2. ภาคแสดงผล

ประกอบด้วย 2 ส่วนหลัก คือ ส่วนควบคุมการแสดงผลของ 7-SEGMENT และส่วนของ 7-SEGMENT

2.1 ส่วนควบคุมการแสดงผล 7-SEGMENT (7-SEGMENT CONTROL UNIT) จะประกอบด้วย IC MAX7219CNG การแสดงผลการทำงานของระบบไมโครคอมพิวเตอร์นับว่าเป็นส่วนประกอบสำคัญอย่างหนึ่ง ซึ่งการแสดงผลการทำงานของระบบไมโครคอมพิวเตอร์นับว่าเป็นส่วนประกอบสำคัญอย่างหนึ่ง ซึ่งการแสดงผลอาจทำได้มากมายหลายวิธี โดยอาจเลือกใช้อุปกรณ์อิเล็กทรอนิกส์ชนิดต่างๆ มาประยุกต์ใช้งานตามความเหมาะสมของงาน เช่น หลอดแสดงผล LED สีต่างๆแผงแสดงผลแบบตัวเลข 7 ส่วน (7-SEGMENT) จอแสดงผล LCD ลำโพง เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบไมโครคอมพิวเตอร์นั้น การแสดงผลด้วยแผงแสดงผลแบบตัวเลข 7 ส่วน นับเป็นอีกวิธีหนึ่ง ที่กำลังเป็นที่นิยมใช้งานกันอย่างแพร่หลายในปัจจุบัน ซึ่งการแสดงผลด้วยแผงแสดงผลแบบตัวเลข 7 ส่วนนี้ หากต้องใช้การแสดงผลหลายๆหลักแล้ว การควบคุมการแสดงผลอาจมีความยุ่งยาก ทั้งทางด้าน Soft-Ware และ Hard-Ware ซึ่งวิธีการควบคุมการแสดงผลอาจทำได้หลายวิธีเช่น ใช้วิธีการ Latch ข้อมูล ซึ่งวิธีนี้ต้องใช้วงจรและอุปกรณ์ควบคุมหลายตัวและกินกำลังงานสูง หรือหากใช้การสะแกนโดยการเขียนโปรแกรมสั่งงานให้ CPU มาควบคุมการแสดงผลก็มักจะประสบปัญหาเมื่อ CPU มีความจำเป็นต้องไปทำงานอย่างอื่นเป็นเวลานานๆแล้วจะทำให้ส่วนแสดงผลหยุดทำงานหรือดับไป

จากปัญหาดังกล่าว เราจึงใช้ไอซี MAX7219 ทำหน้าที่ควบคุมการแสดงผลของแผงแสดงผลแบบตัวเลข 7 ส่วน จำนวน 8 หลัก ซึ่งให้ IC MAX7219 เป็นตัวควบคุมการแสดงผล ทำให้วงจรมีขนาดเล็กและการเขียนโปรแกรมสั่งงานก็ง่ายและสะดวกมากขึ้น

คุณสมบัติ

●ทำงานที่ความเร็วสูงถึง 10 เมกะเฮิตซ์

●สามารถควบคุมการแสดงผลของแผงแสดงผลแบบตัวเลข 7 ส่วน ชนิดคอมมอนแคโถดได้ 8 หลักต่อบอร์ดควบคุม 1 ชุด และสามารถต่อนุกรมกันเพื่อเพิ่มจำนวนหลักของการแสดงผลให้ได้หลายๆหลักอีกด้วย

●สามารถควบคุมความสว่างของการแสดงผลได้ 16 ระดับ ด้วย Soft-Ware

●ใช้การเชื่อมต่อแบบอนุกรม โดยใช้สัญญาณในการเชื่อมต่อเพียง 3 เส้นทำให้ประหยัดพอร์ตควบคุมได้เป็นอย่างมาก

●ใช้การสั่งงานให้แสดงผลเพียงครั้งเดียว หลังจากนั้นบอร์ดจะทำการควบคุมการแสดงผลของแผงแสดงผลทุกหลักเอง จนกว่าเราต้องการเปลี่ยนค่าการแสดงผลเป็นค่าใหม่ จึงจะส่งข้อมูลและคำสั่งใหม่ให้บอร์ตอีกทำให้ง่ายต่อการเขียนโปรแกรมควบคุมเพราะสามารถให้ CPU ไปทำงานอย่างอื่นได้โดยไม่ต้องกลัวว่าส่วนแสดงผลจะหยุดทำงาน

●ใช้ไฟเลี้ยงเดี่ยว +5 โวลท์ 1 ชุด

●สามารถโปรแกรมโหมด การแสดงผลได้ 2 โหมด คือโหมดแสดงผลด้วยรหัส BCD และโหมดแสดงผลตามค่าที่กำหนดให้

●ขณะไม่มีการแสดงผลกินกำลังงานต่ำมาก เพียง 150 ไมโครแอมป์

●ขณะเปิดเครื่องครั้งแรก จอแสดงผลทุกหลักจะไม่แสดงผล (ว่าง) หมดปัญหาเรื่องการแสดงค่าที่ไม่ต้องการ

●ขนาดเล็กกระทัดรัดเพียง 1.5" x 6.5 " (4cm x 16.5cm)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

● DIN เป็นขาสัญญาณอินพุท ใช้สำหรับรับข้อมูลอินพุทแบบอนุกรม โดยข้อมูลจะถูกโหลดเข้าไปอยู่ในชิฟต์รีจิสเตอร์ ขนาด 16 บิต โดยสัมพันธ์กับสัญญาณนาฬิกา ที่ส่งเข้ามาทางขา CLK โดยข้อมูลจะเริ่มจาก D15..Do

●CLK เป็นขาสัญญาณอินพุท ใช้สำหรับรับสัญญาณนาฬิกาอินพุทจากภายนอก ซึ่งมีอัตราความเร็วสูงสุด 10 เมกะเฮิตซ์ โดยเมื่อสัญญาณนาฬิกาเป็นช่วงขอบขาขึ้น (Rising Edge) สัญญษณข้อมูลจากขา DIN จะถูกเลื่อนเข้าไปสู่ชิฟตรีจิสเตอร์ภายใน เมื่อสัญญาณนาฬิกาเป็นช่วงขอบขาลง (Falling Edge) ข้อมูลที่อยู่ในชิฟตรีจิสเตอร์ตำแหน่างสุดท้าย (D15) จะถูกเลื่อนออกมาที่ขาสัญญาณ DOUT

●LOAD เป็นขาสัญญาณอินพุท ใช้สำหรับควบคุมการโหลดข้อมูลที่ถูกเลื่อนเข้ามารอไว้ในชิฟตรีจิสเตอร์เข้าไปยังหน่วยความจำของ IC MAX7219 โดยค่าในชิฟตรีจิสเตอร์ทั้งหมดจะถูกโหลดเมื่อสัญญาณนาฬิกาที่ขา LOAD เป็นขอบขาขึ้น (Rising Edge)

●DOUT เป็นขาสัญญาณเอาท์พุท ซึ่งเป็นข้อมูลแบบอนุกรมชุดเดียวกันกับ สัญญาณ DIN โดย สัญญาณ DOUT นี้เราใช้สำหรับต่อเข้ากับสัญญาณ DIN ของบอร์ดถัดไป เมื่อต้องการเพิ่มจำนวนหลักแสดงผลให้มากขึ้น

ระบบวอตช์ด็อก

เป็นหน้าที่การทำงานส่วนหนึ่งของไอซี MAX691 โดยช่วยให้การทำงานของระบบมีความแน่นอนมากขึ้น โดยอันดับแรกจะต้องเซตอัมเปอร์เพื่ออินาเบิ้ลวอตซ์ด็อกเสียก่อน แล้วจะต้องเขียนโปรแกรมเพื่อส่งสัญญาณมากระตุ้นที่ขา P1.7 ของซีพียูอย่างสม่ำเสมอ ถ้าการกระตุ้นขาดหายไป MAX691 จะเข้าใจว่าซีพียูหยุดทำงาน MAX691 จะทำการรีเซตระบบโดยทันที เป็นการช่วยให้ระบบกลับเข้าสู่โหมดการทำงานปกติอีกครั้ง

2.2 ส่วนของ 7-SEGMENT ประกอบด้วย LED ต่ออนุกรมและให้ทรานซิสเตอร์ชนิด NPN ในการขับแต่ละ SEGMENT

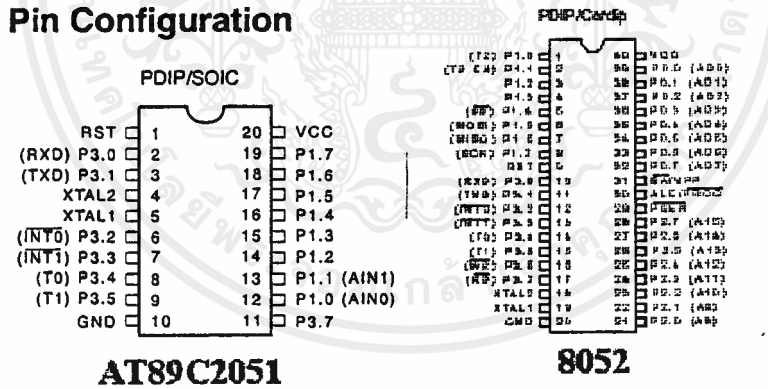
จากวงจร ใช้ทรานซิสเตอร์ชนิด NPN 3 ตัวในการขับ LED และการขับ LED จะรับ INPUT จาก IC MAX7219CNG มาทำการควบคุมวงจร ซึ่ง IC MAX7219 ต้องการ 7-SEGMENT แบบ COMMON CATHODE ในกมรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
การพัฒนาการเขียนโปรแกรมและโปรแกรมการใช้งาน

การพัฒนาการเขียนโปรแกรมไอซีนั้น สามารถทำได้ 2 วิธีคือ

1. การพัฒนาโดยการจำลองพอร์ตต่างๆของไอซี AT89C2051 โดยใช้ไมโครคอนโทรลเลอร์ในตระกูล MCS51 เนื่องจาก IC AT89C2051 เป็นไมโครคอนโทรลเลอร์ในตระกูลดังกล่าว ที่ออกแบบมาให้เหมาะสมกับงานขนาดเล็กมีพอร์ตใช้งานคือ Port P1 และ P3 เราจึงสามารถใช้ไอซีในตระกูล MCS51 ในการทดลอง เนื่องจาก IC AT89C2051 สามารถโปรแกรมได้ 1000 ครั้ง ในการพัฒนาโปรแกรมจะต้องใช้การเขียนและทดลองหลายครั้ง จากไม่สะดวกในการทดลองโปรแกรม จึงต้องใช้ไมโครคอนโทรลเลอร์ เบอร์ 8031,8032,8051,8052 DS5000T หรือไมโครคอนโทรลเลอร์ตัวอื่นนำมาต่อ ROM และใช้อีพรอม อีมูลเลท ในการรับ INTEL HEX FILE จาก COMPUTER มาทำการทดลอง ทำให้สามารถทดลองได้อย่างรวดเร็วและสะดวกมากขึ้น หรือจะใช้ไมโครคอนโทรลเลอร์ เบอร์ DS5000T ในการทดลอง เพราะ DS5000T มีหน่วยความจำภายใน 64K bytes สามารถแบ่งหน่วยความจำเป็น ROM และ RAM ได้ สามารถโปรแกรมลงในตัวไอซีได้ไม่จำกัดจำนวนครั้งในระยะเวลา 10 ปี โดยรับข้อมูล INTEL HEX FILE จาก Port Com ของ Computer ตามมาตรฐาน RS232C



รูปภาพแสดงไมโครคอนโทรลเลอร์ AT89C2051 และไมโครคอนโทรลเลอร์ตระกูล MCS51

2. ใช้วิธีการนำไอซี ไปโปรแกรมโดยเครื่องโปรแกรมและทำการทดลอง แต่จะเป็นการไม่สะดวกเพราะจะต้องทำการถอดตัวไอซีออกจาก SOCKET บ่อยๆอาจทำให้ไอซีได้รับความเสียหายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทดทองแบบที่ 1 ควรจำไว้ว่า IC AT89C2051 ทำงานแบบ Single Ship การอ้างข้อมูลจากหน่วยความจำจะต้องอ้างจากหน่วยความจำภายในเท่านั้น และใช้คำสั่ง Move a.@a+dptr ห้ามใช้ MoveX เพราะในตัวไมโครคอนโทรลเลอร์มีหน่วยความจำภายในขนาด 2K เท่านั้น

โปรแกรมการใช้งาน

ในโปรแกรมการใช้งาน จะประกอบด้วยขั้นตอนการทำงานดังนี้ โดยจะเริ่มแรก CPU จะทำการเซตค่าเริ่มต้นต่างๆให้กับระบบ จากนั้นจะทำการแสดงข้อมูลต่างๆออก 7-SEGMENT โดยเรียงลำดับจากเวลา อุณหภูมิ และวันที่ในการแสดงตรวจสอบจาก DIP SWITCH ซึ่งใช้ในการ Enable และ Disable เวลา อุณหภูมิและวันที่โดยใช้พอร์ต Port P1.5,P1.6,P1.7 ในการตรวจสอบจำเป็นต้องการให้แสดงเวลา อุณหภูมิ และวันที่ ตามลำดับ และจะรอการกด Key จากผู้ใช้เพื่อใช้งาน Functions ต่างๆ ในการเซตค่าต่างๆของระบบ ประกอบด้วย SWITCH A B C โดย SWITCH C จะต่อกับขา P3.2 ซึ่งเป็นขา INTO เมื่อมีการกด SWITCH C จะเข้าไปในโหมดการใช้งาน Function และจะรอรับการกด SWITCH A, B, C, D อีกครั้งเพื่อเซต Function โดยเมื่อกด SWITCH C จะทำการ INTERRUPT ของ INT0 โปรแกรมจะทำการทำงานที่ ADDRESS 03H โดยจะเป็นการรอรับ Key อีกครั้งเพื่อเลือก Function โดย SWITCH A จะเป็นการตั้งเวลา B จะเป็นการตั้งวันที่ C จะเป็นการปรับระยะเวลาการวนแสดงผล 4 ระดับ และ D จะเป็นการปรับความเข้มของ 7-SEGMENT

●Function A เมื่อเลือก Function จะเข้าสู่โหมดการตั้งเวลา โดยจะรอรับ SWITCH A, B, D โดย SWITCH A จะเข้าสู่การตั้งหลักชั่งโมง โดยจะเพิ่มค่าทีละ 1 ค่า จากเวลาที่แสดงอยู่ โดยได้จากการอ่าน RTC แล้วเก็บไว้ในหน่วยความจำและทำค่ามาเพิ่มขึ้นเรื่อยๆ SWITCH B จะเป็นการตั้งหลักนาที โดยเพิ่มค่าขึ้นเรื่อยๆ ส่วน SWITCH D จะเป็นการเซตเวลา และออกจากการ INTERRUPT เข้าสู่โหมดการทำงานปกติ

●Function B จะเป็นการตั้งวันที่ โดยจะรอรับ SWITCH A, B, C และ D โดย SWITCH A จะตั้งวัน SWITCH B จะตั้งเดือน SWITCH C จะตั้งปีโดยการกด 1 ครั้งจะเพิ่มค่า 1 ค่า และ SWITCH D จะเป็นการเซตระบบออกจากการ INTERRUPT เข้าสู่การทำงานปกติ

●Function C จะตั้งค่าหน่วงเวลาการแสดงผลต่างๆ 4 ค่า โดยจะรอรับ Key 4 KEY (A, B, C, D) โดย SWITCH A จะให้ค่าที่น้อยที่สุด และ SWITCH D จะให้ค่ามากที่สุด และจะนำค่าที่ได้ไปเก็บไว้ใน memory ภายใน เพื่อใช้ในการตั้งเวลา จากนั้นจึงออกจากระบบเข้าสู่การทำงานปกติ

●Function D จะเป็นการปรับความเข้มของ 7-SEGMENT โดยจะรอรับ Key A เพื่อปรับระดับความสว่าง ส่วน SWITCH B, C, D จะทำการเซตค่า แล้วออกจากการ INTERRUPT ในการรอรับการกด Key นั้น จะรอเวลาประมาณ 15 วินาที ถ้าไม่มีการกด Key เข้ามา โปรแกรมจะหยุดทำงาน โดยการหยุดอยู่กับที่โดยใช้คำสั่ง JMP $ เพื่อรอรับการีเซตจาก MAX691 เพื่อเข้าสู่การทำงานโหมดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโหมดการควบคุม WATCH DOG จะทำการส่งกลับบิทที่ขา P3.7 โดยใช้คำสั่ง CPL P3.7 กดโดยใช้ INTERRUPT Timer 0

โปรแกรมการใช้งาน

```
    ORG 0000H
  BUNCH EQU 1FH
     JMP MAIN
     JMP INT_0
     ORG 0BH
INT_TIMER0:
     MOV TL0,#00
     MOV TH0,#10          ;Load  value for over flow
     CPL P3.7             ;end pluse for watch dog before 1.6 ms
     CPL P3.4             ;stand by mode status
     RETI
;---------------------------------------
;Sub program for setup value for set date time
INT_0:
     CLR EA
     MOV P3,#0FFH
LOOPX:  JNB P3.2,LOOPX
     CALL SETUP_SHOW
     CALL IN_KEY
     PUSH ACC
     CALL CODEB
     POP ACC
KTIME:
     CJNE A,#1,KDATE
     CALL SETTIMEX
     JMP EXITG
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
KDATE:
    CJNE A,#2,KDELAY
    CALL SETDATEX
    JMP EXITG
KDELAY:
    CJNE A,#3,KINTEN
    CALL SET_DELAY
    JMP EXITG
KINTEN:
    CJNE A,#4,EXITW
    CALL INTEN

EXITG:
    CALL SETUP_WORK
EXITW:
    MOV DPTR,#MAIN1
    MOV SP,#09H
    MOV 07H,#00
    MOV 08H,DPL
    MOV 09,DPH
    SETB EA
    RETI
;---------------------------------------

MAIN:
    MOV 75H,#0FH
MAIN1:
    CALL INIT_7219
    CALL CODEB          ;MODE BCD CODE
    MOV P3,#0FFH
    CLR IT0
    SETB EA
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        SETB EX0

        MOV TMOD,#01H
        SETB ET0            ;INT TIMER 0
        MOV TL0,#0
        MOV TH0,#10
        SETB TR0
        JMP BEGIN

;-------------------------------------------------------------
SETUP_SHOW:
        CALL CODEH
        CALL CBUFFER_H
        MOV 41H,#5BH  ;S
        MOV 42H,#4FH  ;E
        MOV 43H,#0FH  ;T
        MOV 44H,#3EH  ;U
        MOV 45H,#67H  ;P
        MOV 46H,#0
        CALL SCANL
        MOV A,#8FH
        CALL DELAY_MS
        RET

SETUP_WORK:
        CALL CODEH
        MOV 41H,#0
        MOV 42H,#5BH  ;S
        MOV 43H,#4FH  ;E
        MOV 44H,#0FH  ;T
        MOV 45H,#0
        MOV 46H,#0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CALL SCANL
        MOV A,#1
        CALL DELAY_SEC
        CALL CODEB
        RET

BEGIN:
        CALL INIT_7219
START_TIME:
        SETB P1.5
        JB P1.5,READTIMEX
        MOV R7,#1
        JMP READ_THERMO

READTIMEX:
        MOV B,39H
NEW_READ_TIME:
        PUSH B
        CALL INIT_7219
        CALL TIME_DISPLAY      ;READ TIME
        CALL TIME
        MOV A,#2FH
        CALL DELAY_MS
        POP B
        DJNZ B,NEW_READ_TIME
        MOV R7,#0

READ_THERMO:
        SETB P1.6
        JB P1.6,START_THERMO
        INC R7
        JMP READDATEX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;-------------------------------------------------------------------
START_THERMO:
      CALL INIT_7219
      MOV R6,#0FCH
      MOV R7,#09H
      CALL SEND_AD

      MOV A,39H
      SUBB A,#2FH
      MOV B,A
 T1X:  CALL READT
      PUSH B


      MOV 41H,36H
      MOV 42H,37H
      MOV 43H,38H
      MOV 44H,#0FH
      MOV 45H,#0E3H  ;CEL 63H
      MOV 46H,#4EH
      CALL SCANL

       POP B
       DJNZ B,T1X
       MOV R7,#3
       CALL INIT_7219
READDATEX:
      SETB P1.7
      JB P1.7,START_DATE
      CJNE R7,#2,BUFT1
      MOV R7,#1
      JMP READTIMEX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
START_DATE:
        MOV B,39H
NEW_READ_DATE:
        PUSH B
        CALL INIT_7219
        CALL DATE_DISPLAY       ;READ TIME
        CALL DATE
        MOV A,#2FH
        CALL DELAY_MS
        POP B
        DJNZ B,NEW_READ_DATE
        JMP MAIN1
BUFT1:
        JMP BEGIN

;SUB PROGRAM SET TIME
SETTIMEX:
        CALL TIME_DISPLAY
        CALL TIME
        CALL IN_KEY

IN_HOUR:
        CJNE A,#1,IN_MINUTE
        INC 30H
        MOV A,30H

        PUSH ACC
        ANL A,#0FH

        SUBB A,#0AH
        JC NOT_OVER0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        POP ACC
        ANL A,#0F0H
        SWAP A
        INC A
        SWAP A
        MOV 30H,A
        JMP OVER0

NOT_OVER0:
        POP ACC

OVER0:
        SUBB A,#23H
        JC SOK
        MOV 30H,#00
SOK:
        CALL WTIME
        JMP SETTIMEX
;-----------------------------------------XXXXXXXXXXXXXX


IN_MINUTE:
        CJNE A,#2,SET_EXIT
        INC 31H
        MOV A,31H

        PUSH ACC
        ANL A,#0FH

        SUBB A,#0AH
        JC NOT_OVER
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        POP ACC
        ANL A,#0F0H
        SWAP A
        INC A
        SWAP A
        MOV 31H,A
        JMP OVER

NOT_OVER:
        POP ACC
OVER:
        SUBB A,#59H
        JC SOK1
        MOV 31H,#00
SOK1:
        CALL WTIME
        JMP SETTIMEX

SET_EXIT:
        CJNE A,#4,SETTIMEX
        RET


SETDATEX:
        CALL DATE_DISPLAY
        CALL DATE
        CALL IN_KEY

IN_DAY:
        CJNE A,#1,IN_MOUNTH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038916

```
        INC 33H
        MOV A,33H

        PUSH ACC
        ANL A,#0FH

        SUBB A,#0AH
        JC NOT_OVER00

        POP ACC
        ANL A,#0F0H
        SWAP A
        INC A
        SWAP A
        MOV 33H,A
        JMP OVER00

NOT_OVER00:
        POP ACC

OVER00:
        SUBB A,#31H
        JC SOK0
        MOV 33H,#00
SOK0:
        CALL WTIME
        JMP SETDATEX
;-----------------------------------------------XXXXXXXXXXXXXX


IN_MOUNTH:
        CJNE A,#2,IN_YEAR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    INC 34H
    MOV A,34H

    PUSH ACC
    ANL A,#0FH

    SUBB A,#0AH
    JC NOT_OVERM

    POP ACC
    ANL A,#0F0H
    SWAP A
    INC A
    SWAP A
    MOV 34H,A
    JMP OVERM

NOT_OVERM:
    POP ACC
OVERM:
    SUBB A,#12H
    JC SOK1M
    MOV 34H,#00
SOK1M:
    CALL WTIME
    JMP SETDATEX

IN_YEAR:
    CJNE A,#3,SET_EXITD
    INC 35H
    MOV A,35H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    PUSH ACC
    ANL A,#0FH

    SUBB A,#0AH
    JC NOT_OVERY

    POP ACC
    ANL A,#0F0H
    SWAP A
    INC A
    SWAP A
    MOV 35H,A
    JMP OVERY

NOT_OVERY:
    POP ACC
OVERY:
    SUBB A,#99H
    JC SOK1Y
    MOV 35H,#00
SOK1Y:
    CALL WTIME
    JMP SETDATEX
SET_EXITD:
    RET

;=============================================================
;SET DELAY WAIT FUNCTION
SET_DELAY:
    MOV 41H,#0EH
    MOV 42H,#0FH
    MOV 43H,#1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV 44H,#2
        MOV 45H,#3
        MOV 46H,#4
        CALL SCANL
        CALL CBUFFER_B
        CALL IN_KEY
TDELAY1:
        CJNE A,#1,TDELAY2
        MOV 39H,#3FH
        MOV 43H,#1

TDELAY2:
        CJNE A,#2,TDELAY3
        MOV 39H,#8FH
        MOV 44H,#2
TDELAY3:
        CJNE A,#3,TDELAY4
        MOV 39H,#0AFH
        MOV 45H,#3
TDELAY4:
        CJNE A,#4,EXT_FUNC
        MOV 39H,#0FFH
        MOV 46H,#4

EXT_FUNC:
        CALL SCANL
        MOV A,#2
        CALL DELAY_SEC
        RET

INTEN:
        MOV 75H,#0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
INTENX:
        MOV 41H,75H
        MOV 42H,75H
        MOV 43H,75H
        MOV 44H,75H
        MOV 45H,75H
        MOV 46H,75H
        CALL SCANL


        CALL IN_KEY
        CJNE A,#1,EXIT_INTEN
        INC 75H
        MOV A,75H
        SUBB A,#10H
        JC NOT_INOVER
        MOV 75H,#00
NOT_INOVER:

        MOV R6,75H
        MOV R7,#0AH
        CALL SEND_AD
        JMP INTENX
EXIT_INTEN:
        RET
      $INCLUDE "SUBx.ASM"
      END
TMDATA   EQU   P1.0
TMCLCK   EQU   P1.3
TMRSTT   EQU   P1.1

RTC_DATA EQU   P1.0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RTC_CLK  EQU   P1.4
RTC_RST  EQU   P1.1

DATA    EQU   P1.0
LOAD    EQU   P1.1
CLOCK   EQU   P1.2

;SUB PROGRAM
;PROGRAM DELAY TIME
;USED REGISTER A
;SUB DELAY_SEC AND DELAY_MS
;PROGRAM BY RATCHATAPAK PATTWONG. KMITL
DELAY_MS:
    PUSH ACC
    PUSH B
    MOV B,#0
DD:
    CPL P3.7
    DJNZ B,$      ;500 uS AT 12 MHZ
    DJNZ B,$      ;500 uS AT 12 MHZ
    DJNZ ACC,DD
    POP B
    POP ACC
    RET

DELAY_SEC:
    PUSH ACC
    PUSH B
    MOV B,A
DDD:
    MOV A,#250
    CALL DELAY_MS   ;250  mS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL DELAY_MS   ;500 mS
    CALL DELAY_MS   ;750 mS
    CALL DELAY_MS   ;1000 mS
    DJNZ B,DDD
    POP  B
    POP  ACC
    RET

;     PROGRAM BY RATCHATAPAK KMITL      ;

;    PROGRAM INITMAX 7219 AND SUB PROGRAM ;
;    AND SEND ADDRESS,DATA              ;
;    R6 IS DATA BYTE                ;
;    R7 IS ADDRESS BYTE             ;
;-------------------------------------;
;=====================================================;
; USED REGISTER A,B,R6,R7,00          ;
; SAVE REGISTER A,B,R6,R7            ;
; NOT SAVE 00                        ;
;=====================================================;
;-----------------------|
;    DATA  = P1.0    |
;    LOAD  = P1.1    |
;    CLOCK = P1.2    |
;_____________________|

CODEB:
    MOV R6,#0
    CALL SHUT
    MOV R7,#09H
    MOV R6,#0FFH
    CALL SEND_AD
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL CBUFFER_B
    CALL SCANL
    MOV R6,#1
    CALL SHUT
    RET

CODEH: MOV R6,#0
    CALL SHUT
    MOV R7,#09H
    MOV R6,#00H
    CALL SEND_AD
    CALL CBUFFER_H
    CALL SCANL
    MOV R6,#1
    CALL SHUT
    RET


SHUT:  MOV R7,#0CH
    CALL SEND_AD
    RET

INIT_7219:
    MOV   R7,#0CH      ;SHUTDOWN ON
    MOV   R6,#01H      ;1=ON 0=OFF
    CALL  SEND_AD

    MOV   R7,#09H      ;DECODE MODE
    MOV   R6,#0FFH     ;DECODE CODE_B FONT
    CALL  SEND_AD

    MOV   R7,#0BH      ;SCAN LIMIT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   R6,#05H       ;SCAN TOTEL 6 DEG 1,2,3,4,5,6
    CALL  SEND_AD
;
    MOV   R7,#0FH
    MOV   R6,#00H
    CALL  SEND_AD       ;TEST MODE OFF
;
    MOV   R7,#0AH
    MOV   R6,75H        ;INTENSITY MAX
    CALL  SEND_AD
    RET
;-----------------------------------------;
;SUB PROGRAM SEND ADDRESS AND DATA TO MAX7219 ;
;-----------------------------------------;
SEND_AD:
    CLR P1
    PUSH 00H
    MOV 00H,R7
    PUSH ACC
    PUSH B
;-------------------------------------------------;
    SETB  LOAD          ;SET LOAD "1"   ;
    MOV   B,#08                         ;
SENAD1: MOV   A,R7                      ;
    RLC   A                             ;
    MOV   R7,A                          ;
    MOV   DATA,C        ;SEND ADDRESS BYTE 8 BIT   ;
    CALL  MAKE_CLK      ;SHIFT          ;
    DJNZ  B,SENAD1                      ;
    MOV   R7,00H                        ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;------------------------------------------------------ ;
    MOV   00H,R6      ;SEND DATA BYTE 8 BIT     ;
    MOV   B,#08H                          ;
SENAD2: MOV   A,R6                        ;
    RLC   A                               ;
    MOV   R6,A                            ;
    MOV   DATA,C                          ;
    CALL  MAKE_CLK                        ;
    DJNZ  B,SENAD2                        ;
;------------------------------------------------------ ;
    CLR   LOAD        ;latch bits         ;
    SETB  LOAD        ;LATCH BIT          ;
    CLR   LOAD                            ;
    MOV R6,00H                            ;
;------------------------------------------------------ ;
    POP B                                 ;
    POP ACC
    POP 00H
    RET                                   ;
;=======================================================;

;-------------------------------------------------------;
MAKE_CLK:                                 ;
    SETB  CLOCK       ;MAKE CLOCK PLUSE 01      ;
    CLR   CLOCK                           ;
    RET                                   ;
;=======================================================;

;CONVERT THERMO CODE TO TEMPTURE
DTCON:  MOV R3,A
     JNB ACC.0,DTCON2
     RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DTCON2:  MOV R7,#0
         CLR C
         MOV A,R4
         RRC A
         JNC DTCON3
         MOV R7,#1
DTCON3:  MOV DPL,A
         MOV DPH,#0
         CALL HTOD
         MOV A,R7
         RET

; ********** HTOD SUB **********
; HEX TO DECIMAL
; IN  = DPTR
; OUT = R1,R2,R3
; REG = A,R0,R1,R2,R3,R4,R5,DPTR

HTOD:   CLR   A          ;CLEAR OUTPUT
        MOV   R1,A
        MOV   R2,A
        MOV   R3,A

        MOV   R4,#16     ;SHIFT 16 BIT
HTOD1:  MOV   A,DPL
        RLC   A
        MOV   DPL,A
        MOV   A,DPH
        RLC   A
        MOV   DPH,A

        MOV   R5,#3      ;ADD DECIMAL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   R0,#3          ;INDEX TO R3
HTOD2:  MOV   A,@R0
    ADDC  A,ACC
    DA    A
    MOV   @R0,A
    DEC   R0
    DJNZ  R5,HTOD2
    DJNZ  R4,HTOD1
    RET

RTC_WRITE_CH:

    CLR   RTC_CLK        ;low CLK line
    CALL  DELAY
    SETB  RTC_RST        ;high RST line
    CALL  DELAY
    MOV   A,R2           ;write COMMAND byte
    CALL  RTC_WRITE_8BIT
    MOV   A,R3           ;and DATA byte
    CALL  RTC_WRITE_8BIT
    CLR   RTC_RST        ;low RST line
    CALL  DELAY
    RET

;
; Transfer 8-bits data to DS1202
; IN: A = data
;
RTC_WRITE_8BIT:
    MOV   R4,#08H        ;8 bits to transfer
WR8BIT1:
    RRC   A
    MOV   RTC_DATA,C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    SETB   RTC_CLK       ;Rising edge clock
    CALL   DELAY
    CLR    RTC_CLK
    CALL   DELAY
    DJNZ   R4,WR8BIT1
    RET
;
; Perform READ Command and read parameter byte from DS1202 RTC
; IN:  R2 = COMMAND
; OUT: R3 = DATA
;
RTC_READ_CH:
    CLR    RTC_CLK       ;low clk line
    CALL   DELAY
    SETB   RTC_RST       ;high RST line
    CALL   DELAY
    MOV    A,R2          ;write COMMAND byte
    CALL   RTC_WRITE_8BIT
;
    MOV    R4,#8         ;then read DATA byte
    CLR    A
RD_CH1: CLR    RTC_CLK
    CALL   DELAY
    MOV    C,RTC_DATA
    RRC    A
    SETB   RTC_CLK
    CALL   DELAY
    DJNZ   R4,RD_CH1
    MOV    R3,A
;
    CLR    RTC_RST       ;low RST line
    CALL   DELAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    RET

DELAY:
    NOP     ;delay
    RET

TIME_DISPLAY:

    MOV R2,#81H         ;read time from rtc
    CALL RTC_READ_CH    ;READ SECOUND
    MOV 32H,R3

    MOV R2,#83H
    CALL RTC_READ_CH    ;read minute
    MOV 31H,R3

    MOV R2,#85H         ;read sec
    CALL RTC_READ_CH
    MOV 30H,R3
    MOV A,30H


    RET


DATE_DISPLAY:

    MOV R2,#87H
    CALL RTC_READ_CH    ;DATE
    MOV 33H,R3

    MOV R2,#89H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL RTC_READ_CH        ;MOUNTH
    MOV 34H,R3

    MOV R2,#8DH
    CALL RTC_READ_CH        ;YEAR
    MOV 35H,R3
    RET



; ********** DTWR,DTWR8,DTWR16 SUB **********
; WRITE COMMAND,DATA TO DS1620
; IN = R2   COMMAND
;    R3,R4 DATA
; REG = A,R2,R3,R4,R5,R6

DTWR:  CLR  TMCLCK        ;CLK=0
    CALL DTDEL
    SETB TMRSTT         ;RST=1
    CALL DTDEL
    MOV  A,R2           ;COMMAND
    CALL DTWRS
    CLR  TMRSTT         ;RST=0
    CALL DTDEL
    RET

DTWR8: CLR  TMCLCK        ;CLK=0
    CALL DTDEL
    SETB TMRSTT         ;RST=1
    CALL DTDEL
    MOV  A,R2           ;COMMAND
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL DTWRS
    MOV  A,R3          ;DATA
    CALL DTWRS
    CLR  TMRSTT        ;RST=0
    CALL DTDEL
    CALL DTDELE
    RET

DTWRS:  MOV  R5,#8         ;WRITE COMMAND/DATA
DTWRS1: RRC  A
    MOV  TMDATA,C
    NOP
    SETB TMCLCK        ;RISING EDGE CLOCK
    CALL DTDEL
    CLR  TMCLCK
    CALL DTDEL
    DJNZ R5,DTWRS1
    RET

DTDEL:  MOV  R6,#4         ;DELAY
    DJNZ R6,$
    RET

DTDELE: MOV  R5,#40H       ;END DELAY (FOR EEPROM)
DTDELE1: MOV  R6,#0
    DJNZ R6,$
    DJNZ R5,DTDELE1
    RET

; ********** DTRD8,DTRD16 SUB **********
; WRITE COMMAND , READ DATA TO/FROM DS1620
; IN = R2   COMMAND
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
; OUT = R3,R4 DATA (9 BIT)
; REG = A,R2,R3,R4,R5,R6

DTRD8:  CLR   TMCLCK        ;CLK=0
        CALL  DTDEL
        SETB  TMRSTT        ;RST=1
        CALL  DTDEL
        MOV   A,R2          ;COMMAND
        CALL  DTWRS
        CALL  DTRDS
        MOV   R3,A
        CLR   TMRSTT        ;RST=0
        CALL  DTDEL
        RET

DTRD16: CLR   TMCLCK        ;CLK=0
        CALL  DTDEL
        SETB  TMRSTT        ;RST=1
        CALL  DTDEL
        MOV   A,R2          ;COMMAND
        CALL  DTWRS
        CALL  DTRDS
        MOV   R4,A
        CALL  DTRDS
        ANL   A,#00000001B
        MOV   R3,A
        CLR   TMRSTT        ;RST=0
        CALL  DTDEL
        RET

DTRDS:  MOV   R5,#8         ;READ DATA SUB
        CLR   A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DTRDS1: CLR   TMCLCK
        CALL  DTDEL
        MOV   C,TMDATA
        RRC   A
        SETB  TMCLCK
        CALL  DTDEL
        DJNZ  R5,DTRDS1
        RET


BUF_TO_DISBUFF:
;PROGRAM SET BIT MSB LSB TO DISPLAY BUFFER
;IN R0=HEX BUFFER
;R1 DIRECT BUFFER

        PUSH 00
        PUSH 01
        PUSH ACC
        PUSH B

        MOV B,#6

FEC:    MOV A,@R0
        PUSH ACC
        SWAP A
        ANL A,#0FH
        MOV @R1,A
        POP ACC

        ANL A,#0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        INC R1
        MOV @R1,A
        INC R0
        INC R1
        DJNZ B,FEC

        POP B
        POP ACC
        POP 01H
        POP 00H
        RET

CBUFFER_B:      ;clear buffer code bcd
        PUSH 00
        PUSH 01
        MOV R0,#40H
        MOV R1,#24
C1:     MOV @R0,#0FH
        INC R0
        DJNZ R1,C1
        POP 01
        POP 00
        RET


CBUFFER_H:      ;clear buffer code hex
        PUSH 00
        PUSH 01
        MOV R0,#40H
        MOV R1,#24
CH1:    MOV @R0,#00H
        INC R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        DJNZ R1,CH1
        POP 01
        POP 00
        RET


;PROGRAM CLEAR DISPLAY SHIFT LEFT
CLEARL:
        MOV B,#6
 LXOL:  MOV R0,#42H
        MOV R1,#41H
        MOV R3,#6
 LXOL2: MOV A,@R0
        CPL INT1
        MOV @R1,A
        INC R0
        INC R1
        DJNZ R3,LXOL2
        CALL SCANL
        MOV A,#01FH
        CALL DELAY_MS
        DJNZ B,LXOL
        RET


;PROGRAM CLEAR DISPLAY SHIFT RIGHT
CLEARR:
        MOV B,#6
  LOR:  MOV R0,#45H
        MOV R1,#46H
        MOV R3,#6
  LOR2: MOV A,@R0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CPL INT1
        MOV @R1,A
        DEC R0
        DEC R1
        DJNZ R3,LOR2
        CALL SCANL
        MOV A,#01FH
        CALL DELAY_MS
        DJNZ B,LOR
        RET

;NUMBER OF SHIFT LEFT => R2
SCAN_SHL:
        MOV R1,#47H
SX:     PUSH 01
        MOV R0,#41H
        MOV B,#6
S1:     MOV A,@R1
        CPL INT1
        MOV @R0,A
        INC R0
        INC R1
        DJNZ B,S1
        CALL SCANL
        MOV A,#02FH
        CALL DELAY_MS
        POP 01
        INC R1
        DJNZ R2,SX
        RET

TABLE:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    DB 7EH,30H,6DH,79H,33H,5BH,5FH,70H,7FH,7BH
READT:
    CLR TMRSTT
    MOV R2,#0CH
    MOV R3,#00000011B
    MOV R2,#0EEH
    LCALL DTWR
MX:
    MOV R2,#0ACH
    LCALL DTRD8
    MOV A,R3
    JNB ACC.7,MX
    MOV R2,#0AAH
    LCALL DTRD16
    LCALL DTCON
    LCALL CBUFFER_B
    ORL A,00H
    JZ ZEROX

    MOV A,#5
ZEROX: MOV 38H,A     ;0.5,0.0

    MOV 50H,A
    MOV A,R3
    PUSH ACC
    ANL A,#0FH
    SETB ACC.7
    MOV 37H,A     ;LSB TEMP
    MOV 4FH,A
    POP ACC
    SWAP A
    ANL A,#0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV 36H,A     ;MSB TEMP
    MOV 4EH,A
    MOV R2,#7
    RET

TIME:
    CALL TIME_DISPLAY
    MOV R0,#30H              ;read time  from memory
    MOV R1,#41H              ;xx:xx:xx   to x x x x x x
    LCALL BUF_TO_DISBUFF
    MOV A,#80H
    ORL 42H,A
    ORL 44H,A               ;add point
    CALL SCANL               ;scan display at direct memory
    RET

DATE:
    CALL DATE_DISPLAY
    MOV R0,#33H              ;read DATE  from memory
    MOV R1,#41H              ;xx:xx:xx   to x x x x x x
    LCALL BUF_TO_DISBUFF
    MOV A,#80H
    ORL 42H,A
    ORL 44H,A               ;add point
    CALL SCANL               ;scan display at direct memory
    RET

SWA1:
    MOV R0,3AH
    MOV 3BH,@R0
    MOV @R0,#0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        INC R0
        MOV 3EH,@R0
        MOV @R0,#0FH
        CALL SCANL
        MOV A,#3FH
        CALL DELAY_MS
        CPL INT1
        MOV @R0,3EH
        DEC R0
        MOV @R0,3BH
        LCALL SCANL
        MOV A,#3FH
        CALL DELAY_MS

        RET


SCANL:  PUSH 00H      ;SCAN DISPLAY FROM MEMORY 41 ===> 47
        PUSH B
        MOV B,#6
        MOV R7,#06H
        MOV R0,#41H
SCANLX:
        MOV 06H,@R0
        LCALL SEND_AD
        DEC R7
        INC R0
        DJNZ B,SCANLX
        POP B
        POP 00H
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WTIME:
    MOV R2,#8EH
    MOV R3,#00H
    CALL RTC_WRITE_CH

    MOV R2,#80H
     MOV R3,#00
    CALL RTC_WRITE_CH

    MOV R2,#82H
    MOV R3,31H              ;MIN
    CALL RTC_WRITE_CH

    MOV R2,#84H             ;HOUR
    MOV R3,30H
    CALL RTC_WRITE_CH


    MOV R2,#86H             ;DATE
    MOV R3,33H
    CALL RTC_WRITE_CH

    MOV R2,#88H             ;MOUNTH
    MOV R3,34H
    CALL RTC_WRITE_CH

    MOV R2,#8CH             ;YEAR
    MOV R3,35H
    CALL RTC_WRITE_CH

    MOV R2,#8EH
    MOV R3,#80H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL RTC_WRITE_CH
    RET

STD:   CALL CBUFFER_B
     MOV R1,#4DH
    CALL BUF_TO_DISBUFF
    MOV A,#80H
    ORL 4EH,A
    ORL 50H,A
    MOV R2,#7
    CALL SCAN_SHL
    RET

SNOP:
    MOV B,#0FFH
FGH:   PUSH B
    MOV A,33H
    CJNE A,#5FH,CT
    CALL DATE_DISPLAY
    JMP CD
CT: CALL TIME_DISPLAY
CD: CALL TIME
    MOV A,#1FH
    CALL DELAY_MS
    POP B
    DJNZ B,FGH
    MOV 40H,#0FH
    CALL CLEARR
    RET

IN_KEY:
   MOV P3,#0FFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV R5,#0CH
CHKWM:
        MOV  B,#0FFH
CHECK_WAIT:
        MOV R7,#0FFH
CHKWX:  DJNZ R7,KEY1
        DJNZ B,CHECK_WAIT
        DJNZ R5,CHKWM
        MOV A,#0
        JMP  $
KEY1:
        CPL P3.7            ;FOR INTERRUPT
        MOV A,#1
        JB P3.0,KEY2
        JMP SETKEY1
KEY2:
        MOV A,#2
        JB P3.1,KEY3
        JMP SETKEY2
KEY3:
        MOV A,#3
        JB P3.2,KEY4
        JMP SETKEY3
KEY4:
        MOV A,#4
        JB P3.3,CHKWX
        JMP SETKEY4

SETKEY1:
        PUSH ACC
        CPL P3.7
        MOV A,#BUNCH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CALL DELAY_MS
        POP ACC
        JNB P3.0,SETKEY1
        JMP EXIT_KEY
    SETKEY2:
        PUSH ACC
        CPL P3.7
        MOV A,#BUNCH
        CALL DELAY_MS
        POP ACC
        JNB P3.1,SETKEY2
        JMP EXIT_KEY
    SETKEY3:
        PUSH ACC
        MOV A,#BUNCH
        CALL DELAY_MS
        POP ACC
        CPL P3.7
        JNB P3.2,SETKEY3
        JMP EXIT_KEY
    SETKEY4:
        PUSH ACC
        MOV A,#BUNCH
        CALL DELAY_MS
        POP ACC
        CPL P3.7
        JNB P3.3,SETKEY4
    EXIT_KEY:
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
วิธีการใช้งาน

หมายเลข	รายละเอียด	
1	SWITCH RESET	สีแดง
2	SWITCH D	สีเขียว
3	SWITCH C	สีขาว
4	SWITCH B	สีเขียว
5	SWITCH A	สีขาว
6	DIP SWITCH 4 ช่อง	
7	IC DS1620 (วัดอุณหภูมิ)	

เมื่อทำการเสียบปลั๊ก ระบบจะเริ่มทำงาน โดยแสดงเวลา อุณหภูมิ และวันที่ ตามลำดับ สามารถตั้ง ENABLE และ DISABLE ได้โดยทำการเลื่อน DIP SWITCH เมื่อเลื่อนไปที่ ON จะเป็นการ DISABLE การแสดงผลโดย หมายเลข 4 จะเป็นเวลา หมายเลข 3 จะเป็นอุณหภูมิ หมายเลข 2 จะเป็นวันที่

การตั้งเวลา

ทำได้โดยการกด SWITCH C ที่ 7-SEGMENT จะแสดงข้อความ SETUP จากนั้นจะรอรับ SWITCH A, B และ D โดย A จะทำการเพิ่มค่าเวลา ชั่วโมง และ B จะเป็นการเพิ่มค่านาที และ D จะเป็นการเซตเวลาและเข้าสู่การทำงานวนแสดงปกติ

การตั้งวันที่

ทำได้โดยการกด SWITCH C จะมีข้อความขึ้นว่า SET UP ที่ 7-SEGMENT จากนั้นให้กด A, B, C หรือ D โดยที่ SWITCH A ตั้งวันที่ B ตั้งเดือน และ C ตั้งปี ค.ส. ส่วน D เป็นการเซต วัน เดือน ปี ที่แสดงบนหน้าจอ 7-SEGMENT จากนั้นจะมีข้อความที่ 7-SEGMENT ว่า SET เป็นการสิ้นสุดการตั้งวันที่

การตั้งเวลาในการแสดงผล

เมื่อกด SWITCH C จะมีข้อความคำว่า SET UP ที่ 7-SEGMENT จากนั้นจะให้กด SWITCH A, B, C, D เมื่อระดับการแสดงผลโดย A จะน้อยที่สุด และ D จะมากที่สุด เมื่อกดแล้วจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการ เซตเวลาในการแสดงผล และจะมีข้อความว่า SET บนหน้าจอ เป็นการสิ้นสุดการตั้งระยะเวลาในการแสดงผลและเข้าสู่โหมดทำงานปกติ

การปรับความเข้ม

เมื่อกด SWITCH C จะมีข้อความบน 7-SEGMENT ว่า SET UP จากนั้นให้กด SWITCH A เพื่อปรับความเข้ม และ SWITCH B, C, D เพื่อ SET ความเข้มของ 7-SEGMENT จากนั้นเข้าสู่โหมดทำงานปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

บทสรุป อุปสรรคและแนวทางแก้ไข

จากการทำโครงงานชุดแสดงผลอุณหภูมิและเวลา มีอุปสรรคในการทำงานอยู่บ้างพอสมควร ซึ่งสามารถจะเขแก้ไขและปรับปรุงไปได้ด้วยดี ซึ่งปัญหาต่างๆ สามารถกล่าวได้ ดังต่อไปนี้

1. ปัญหาเนื่องจาก IC MAX7218CNG ซึ่งใช้ควบคุม 7-SEGMENT แบบ Multiplex มีการสแกนด้วยความถี่สูง ทำให้เกิดความถี่รบกวน CPU AT89C2051 ทำให้ข้อมูลที่ส่งไปผิดพลาด แก้ไขปัญหาโดยการให้ ขา C 10 UF 16 V อิเล็กโตรไลท์ คร่อมที่ขา VCC และ GND ของ MAX7219CNG จึงสามารถใช้งานได้

2. ปัญหาเนื่องจากการใช้สัญญาณ INTERRUPT 2 สัญญาณ จึงต้องมีการกำหนดลำดับความสำคัญของ INTO มากกว่า IC ทำให้เวลารอการกดคีย์สวิทช์ ไม่มีสัญญาณส่งเข้าไปให้ขา WDI ของ MAX691 จึงต้องแทรกคำสั่ง CPL P3.7 เข้าที่ Function การรับค่าจาก Key Switch

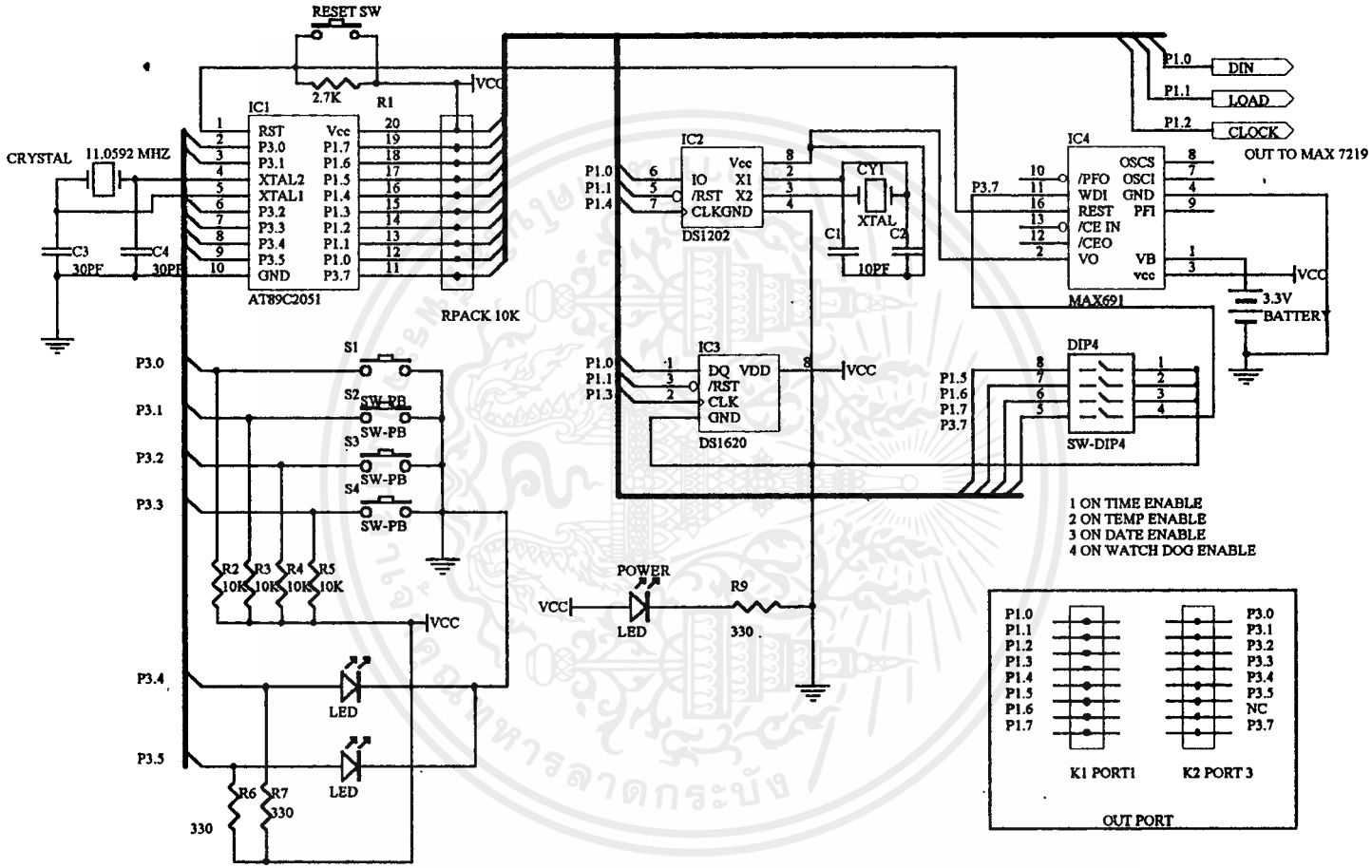
บทสรุป จากการทำโครงงาน ชุดแสดงผลอุณหภูมิและเวลา จากการทำงานและทดลอง ได้เป็นไปตามวัตถุประสงค์คือเพื่อพัฒนาทักษะในการเขียนโปรแกรมและออกแบบศึกาาการใช้งานไอซี ที่อ่าน เขียนข้อมูลแบบอนุกรมได้เป็นอย่างดี ส่วนอุปสรรคที่เกิดขึ้นนั้น ก้สามารถแก้ไขไปได้ด้วยดี ทำให้ได้รับความรู้และประสบการณ์ต่างๆ จากการทำโครงงาน คือ ได้ภึกทักษะการเขียนโปรแกรมควบคุมอุปกรณ์ต่างๆ ในทรัพยากรที่จำกัด เนื่องจากมีหน่วยความจำ ROM เพียง 2 k Bytes และการใช้งานไอซี ซึ่งอ่านเขียนแบบอนุกรม

นอกจากนี้ยังได้เรียนรู้ถึงการทำงานร่วมกันเป็นกลุ่ม ซึ่งเป็นส่วนเสริมที่จะนำไปประยุกต์ใช้กับชีวิตการทำงานในอนาคตได้ดียิ่งขึ้น

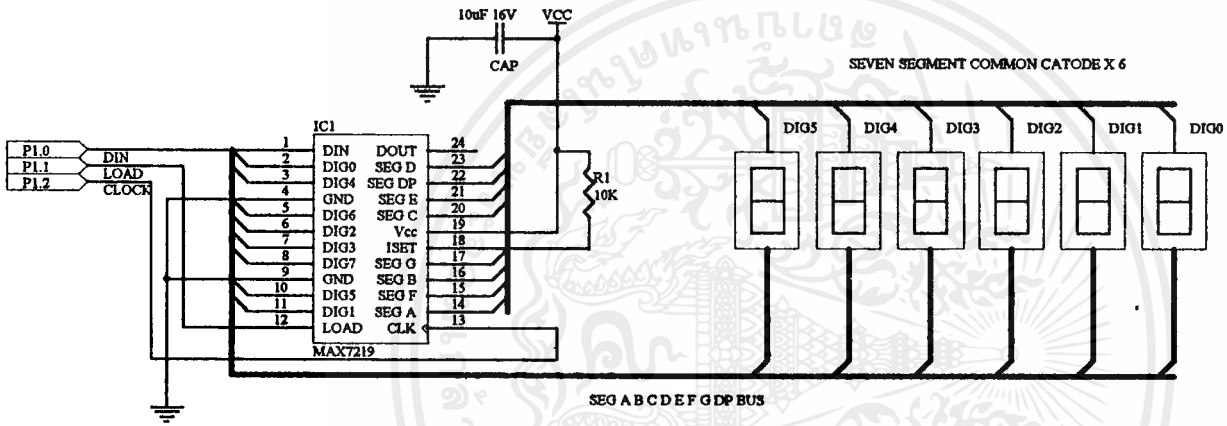
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
รายละเอียดทางฮาร์ดแวร์

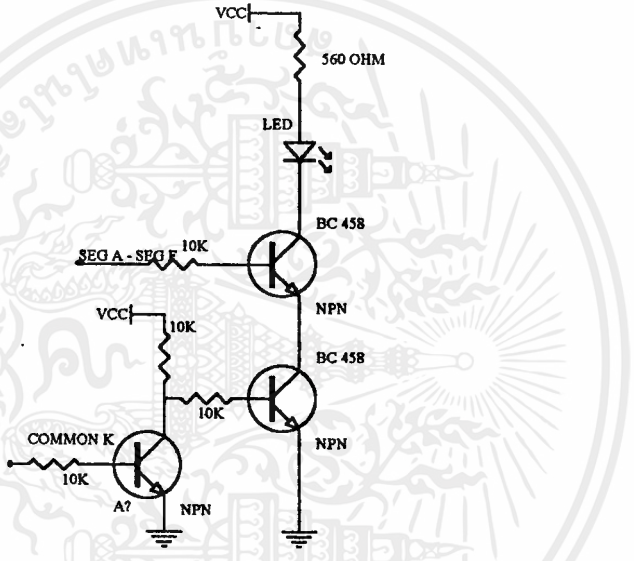
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



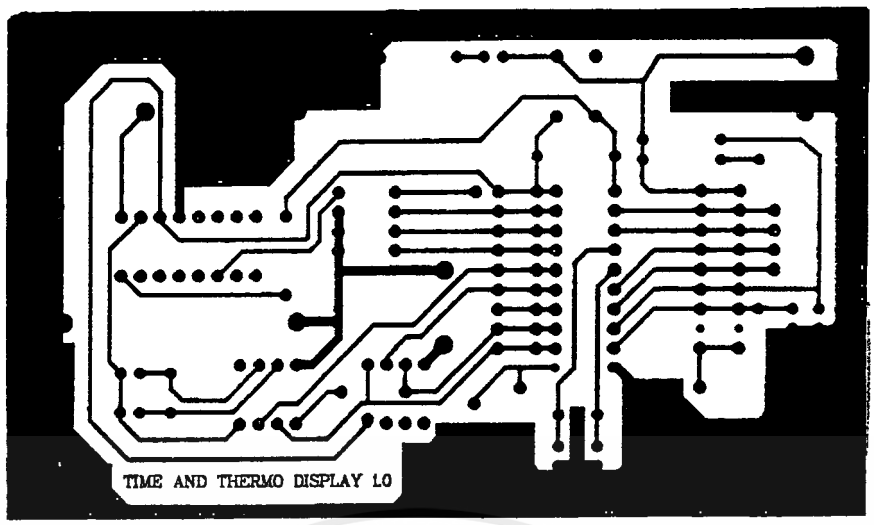
Title: TIME AND TEMO DISPLAY		
Size: A4	Number: 1	Revision
Date: 3-Nov-1997		Sheet of
File: Z:\PROTEL\PROJECT1.SCH		Drawn By: MR. RATCHATAPAK.

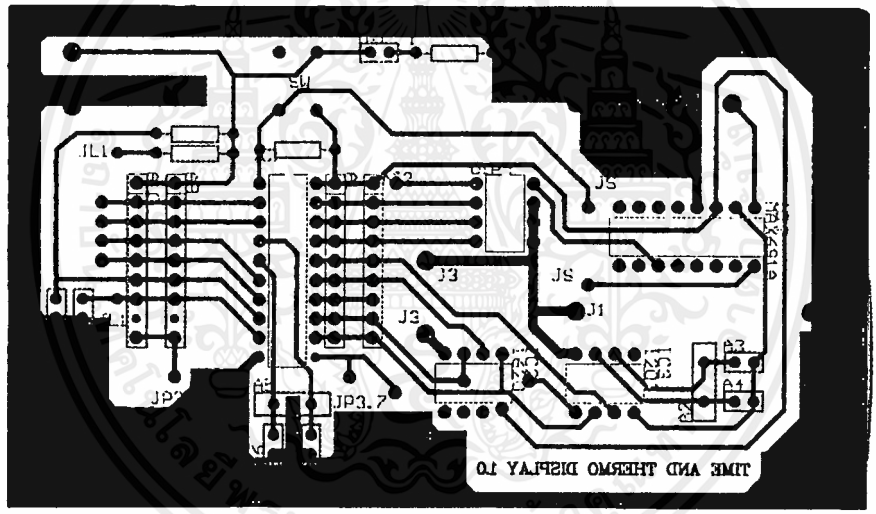


Title	7-SEGMENT DISPLAY DRIVER		
Size A	Number 1		Revision
Date: 3-Nov-1997		Sheet of RATCHATAPAK.	
File: Z:\PROTEL\7219.SCH		Drawn By: RATCHATAPAK.	



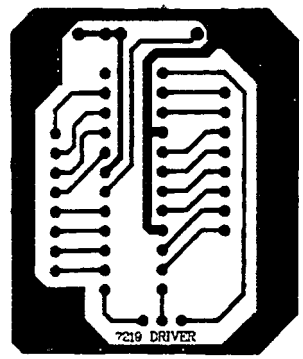
Title		
Size: A4	Number	Revision
Date: 3-Nov-1997		Sheet of
File: Z:\PROTEL\LED_DRIV.SCH		Drawn By:

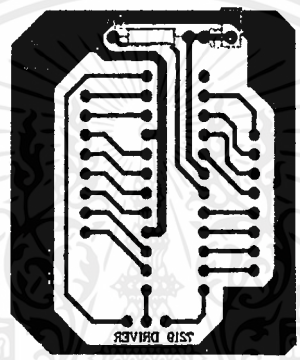




ภาพแสดงลายปริ๊นท์ ของวงจร Time and Temperature Display

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





ภาพแสดงลายปริ๊นท์ ของวงจร 7219 Driver

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

DATA SHEET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS SEMICONDUCTOR

DS1202, DS1202S
Serial Timekeeping Chip

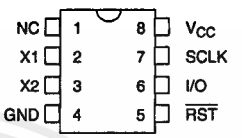
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 24 x 8 RAM for scratchpad data storage
- Serial I/O for minimum pin count
- 2.0–5.5 volt full operation
- Uses less than 300 nA at 2 volts
- Single–byte or multiple–byte (burst mode) data transfer for read or write of clock or RAM data
- 8–pin DIP or optional 16–pin SOIC for surface mount
- Simple 3–wire interface
- TTL–compatible (V_{CC} = 5V)
- Optional industrial temperature range –40°C to +85°C (IND)

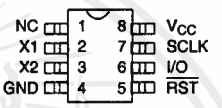
ORDERING INFORMATION

DS1202	8–pin DIP
DS1202S	16–pin SOIC
DS1202S–8	8–pin SOIC
DS1202N	8–pin DIP (IND)
DS1202SN	16–pin SOIC (IND)
DS1202SN–8	8–pin SOIC (IND)

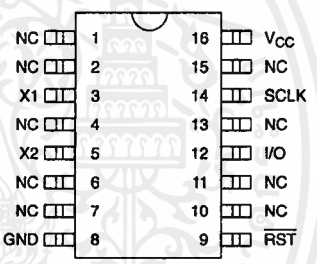
PIN ASSIGNMENT



8–PIN DIP



8–PIN SOIC (208 mil)



16–PIN SOIC

PIN DESCRIPTION

NC	–	No Connection
X1, X2	–	32.768 KHz Crystal Input
GND	–	Ground
$\overline{RST}$	–	Reset
I/O	–	Data Input/Output
SCLK	–	Serial Clock
V_{CC}	–	Power Supply Pin

DESCRIPTION

The DS1202 Serial Timekeeping Chip contains a real time clock/calendar and 24 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24–hour or 12–hour format with an AM/PM indicator. Interfacing the DS1202 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: (1) $\overline{RST}$ (Reset), (2) I/O (Data line), and (3) SCLK (Serial clock). Data can be transferred to and from the clock/RAM one byte at a time or in a burst of up to 24 bytes. The DS1202 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

©Copyright 1997 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

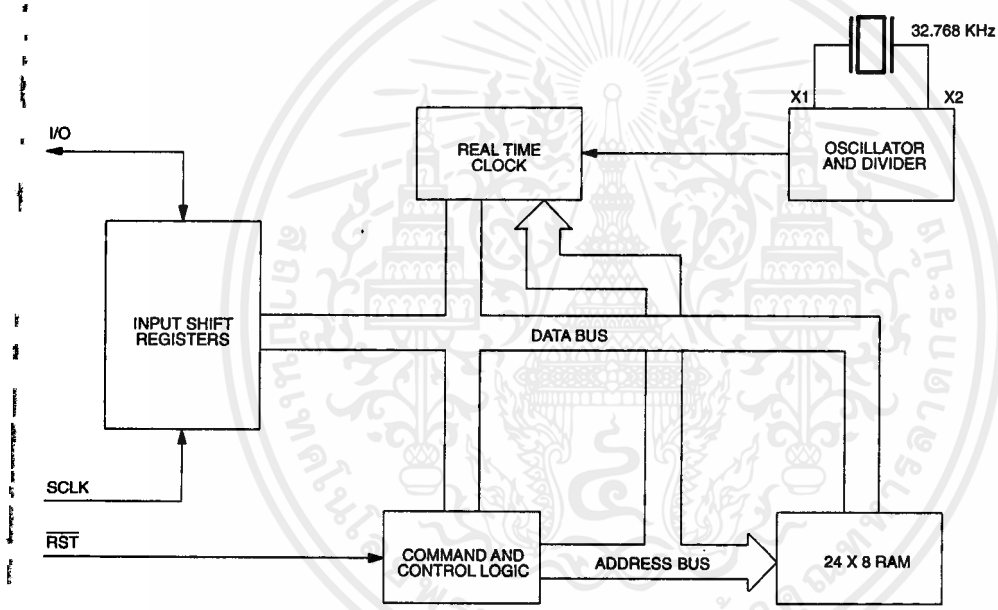
OPERATION

The main elements of the Serial Timekeeper are shown in Figure 1: shift register, control logic, oscillator, real time clock, and RAM. To initiate any transfer of data, $\overline{RST}$ is taken high and eight bits are loaded into the shift register providing both address and command information. Data is serially input on the rising edge of the SCLK. The first eight bits specify which of 32 bytes will be accessed, whether a read or write cycle will take place, and whether a byte or burst mode transfer is to occur. After the first eight clock cycles have occurred which load the command word into the shift register, additional clocks will output data for a read or input data for a write. The number of clock pulses equals eight plus eight for byte mode or eight plus up to 192 for burst mode.

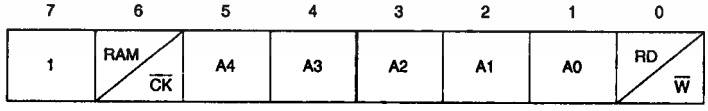
COMMAND BYTE

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic 1. If it is zero, further action will be terminated. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits one through five specify the designated registers to be input or output, and the LSB (Bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

DS1202 BLOCK DIAGRAM Figure 1



ADDRESS/COMMAND BYTE Figure 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RESET AND CLOCK CONTROL

All data transfers are initiated by driving the $\overline{RST}$ input high. The $\overline{RST}$ input serves two functions. First, $\overline{RST}$ turns on the control logic which allows access to the shift register for the address/command sequence. Second, the $\overline{RST}$ signal provides a method of terminating either single byte or multiple byte data transfer. A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on t he falling edge of clock. All data transfer terminates if the $\overline{RST}$ input is low and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3.

DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0. Due to the inherent nature of the logic state machine, writing times containing an absolute value of "59" seconds should be avoided.

DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as $\overline{RST}$ remains high. This operation permits continuous burst mode read capability. Data is output starting with bit 0.

BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits one through five = logical one). As before, bit six specified clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 8 through 31 in the Clock/Calendar Registers or locations 24 through 31 in the RAM registers. When writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred.

However, when writing to RAM in burst mode it is not necessary to write all 24 bytes for the data to transfer. Each byte that is written to will be transferred to RAM regardless of whether all 24 bytes are written or not.

CLOCK/CALENDAR

The clock/calendar is contained in eight write/read registers as shown in Figure 4. Data contained in the clock/calendar registers is in binary coded decimal format (BCD).

CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1202 is placed into a low–power standby mode with a current drain of not more than 100 nanoamps. When this bit is written to logic 0, the clock will start.

AM–PM/12–24 MODE

Bit 7 of the hours register is defined as the 12– or 24–hour mode select bit. When high, the 12–hour mode is selected. In the 12–hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24–hour mode, bit 5 is the second 10 hour bit (20–23 hours).

WRITE PROTECT BIT

Bit 7 of the control register is the write protect bit. The first seven bits (bits 0–6) are forced to zero and will always read a zero when read. Before any write operation to the clock or RAM, bit 7 must be zero. When high, the write protect bit prevents a write operation to any other register.

CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the eight clock/calendar registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

RAM

The static RAM is 24 x 8 bytes addressed consecutively in the RAM address space.

RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 24 RAM registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

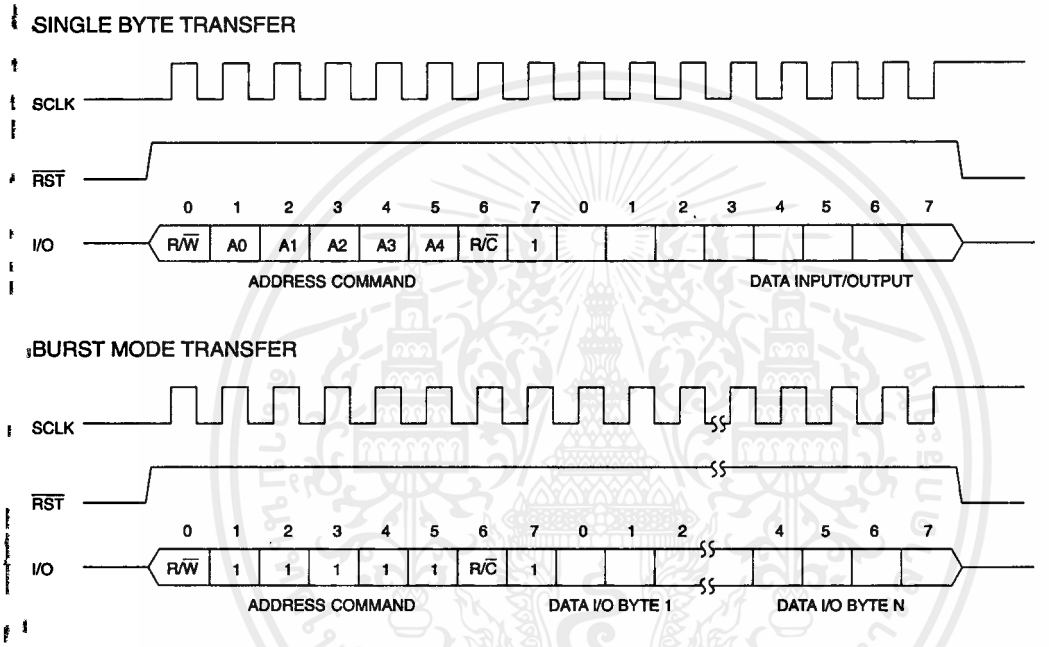
REGISTER SUMMARY

A register data format summary is shown in Figure 4.

CRYSTAL SELECTION

A 32.768 KHz crystal, can be directly connected to the DS1202 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (CL) of 6 pF. The crystal is connected directly to the X1 and X2 pins. There is no need for external capacitors or resistors. Note: X1 and X2 are very high impedance nodes. It is recommended that they and the crystal be guard-ringed with ground and that high frequency signals be kept away from the crystal area. For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks".

DATA TRANSFER SUMMARY Figure 3



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	24	200

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REGISTER ADDRESS/DEFINITION Figure 4

REGISTER ADDRESS

A. CLOCK

	7	6	5	4	3	2	1	0
SEC	1	0	0	0	0	0	0	RD/$\overline{W}$
MIN	1	0	0	0	0	0	1	RD/$\overline{W}$
HR	1	0	0	0	0	1	0	RD/$\overline{W}$
DATE	1	0	0	0	0	1	1	RD/$\overline{W}$
MONTH	1	0	0	0	1	0	0	RD/$\overline{W}$
DAY	1	0	0	0	1	0	1	RD/$\overline{W}$
YEAR	1	0	0	0	1	1	0	RD/$\overline{W}$
CONTROL	1	0	0	0	1	1	1	RD/$\overline{W}$
CLOCK BURST	1	0	1	1	1	1	1	RD/$\overline{W}$

B. RAM

RAM 0	1	1	0	0	0	0	0	RD/$\overline{W}$
RAM 23	1	1	1	0	1	1	1	RD/$\overline{W}$
RAM BURST	1	1	1	1	1	1	1	RD/$\overline{W}$

REGISTER DEFINITION

00–59	CH	10 SEC	SEC		
00–59	0	10 MIN	MIN		
01–12 00–23	12/24	0	10 A/P	HR	HR
01–28/29 01–30 01–31	0	0	10 DATE		DATE
01–12	0	0	0	10 M	MONTH
01–07	0	0	0	0	0 DAY
0–99	10 YEAR				YEAR
	WP	FORCED TO ZERO			

RAM DATA 0								
RAM DATA 23								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.3V to +7.0V
Operating Temperature	0°C to 70°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

(0°C to 70°C)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{CC}		2.0		5.5	V	1
Logic 1 Input	V_{IH}		2.0		V_{CC}+0.3	V	1
Logic 0 Input	V_{IL}	V_{CC}=2.0V	–0.3		+0.3	V	1
		V_{CC}=5V	–0.3		+0.8		

DC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; V_{CC} = 2.0 to 5.5V*)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I_{LI}				+500	µA	6
I/O Leakage	I_{LO}				+500	µA	6
Logic 1 Output	V_{OH}	V_{CC}=2V	1.6			V	2
		V_{CC}=5V	2.4				
Logic 0 Output	V_{OL}	V_{CC}=2V			0.4	V	3
		V_{CC}=5V			0.4		
Active Supply Current	I_{CC}	V_{CC}=2V			0.4	mA	5
		V_{CC}=5V			1.2		
Timekeeping Current	I_{CC1}	V_{CC}=2V			0.3	µA	4
		V_{CC}=5V			1		
Leakage Current	I_{CC2}	V_{CC}=2V			100	nA	10
		V_{CC}=5V			100		

*Unless otherwise noted.

CAPACITANCE

(t_A = 25°C)

PARAMETER	SYMBOL	CONDITION	TYP	MAX	UNITS	NOTES
Input Capacitance	C_I		5		pF	
I/O Capacitance	$C_{I/O}$		10		pF	
Crystal Capacitance	C_X		6		pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS

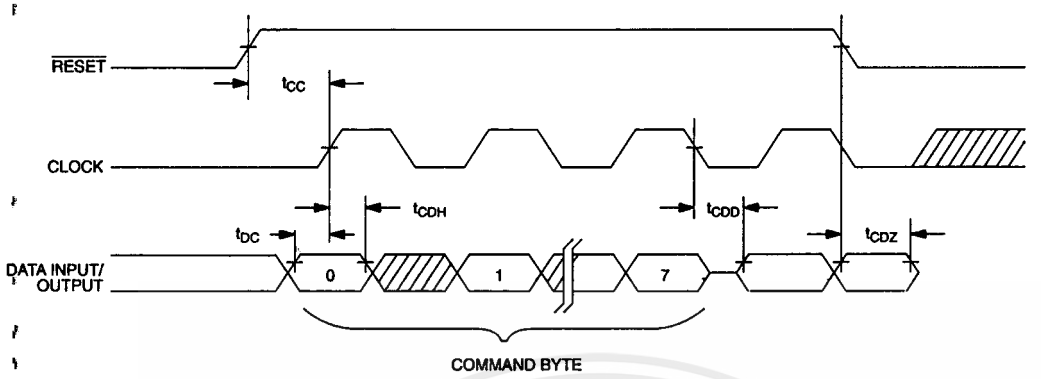
(0°C to 70°C; V_{CC} = 2.0 to 5.5V*)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Data to CLK Setup	t_{DC}	V_{CC}=2V	200			ns	7
		V_{CC}=5V	50				
CLK to Data Hold	t_{CDH}	V_{CC}=2V	280			ns	7
		V_{CC}=5V	70				
CLK to Data Delay	t_{CDD}	V_{CC}=2V			800	ns	7, 8, 9
		V_{CC}=5V			200		
CLK Low Time	t_{CL}	V_{CC}=2V	1000.			ns	7
		V_{CC}=5V	250				
CLK High Time	t_{CH}	V_{CC}=2V	1000			ns	7, 12
		V_{CC}=5V	250				
CLK Frequency	f_{CLK}	V_{CC}=2V			0.5	MHz	7, 12
		V_{CC}=5V	DC		2.0		
CLK Rise and Fall	t_R, t_F	V_{CC}=2V			2000	ns	
		V_{CC}=5V			500		
$\overline{RST}$ to CLK Setup	t_{CC}	V_{CC}=2V	4			µs	7
		V_{CC}=5V	1				
CLK to $\overline{RST}$ Hold	t_{CCH}	V_{CC}=2V	1000			ns	7
		V_{CC}=5V	250				
$\overline{RST}$ Inactive Time	t_{CWH}	V_{CC}=2V	4			µs	7
		V_{CC}=5V	1				
$\overline{RST}$ to I/O High Z	t_{CDZ}	V_{CC}=2V			280	ns	7
		V_{CC}=5V			70		

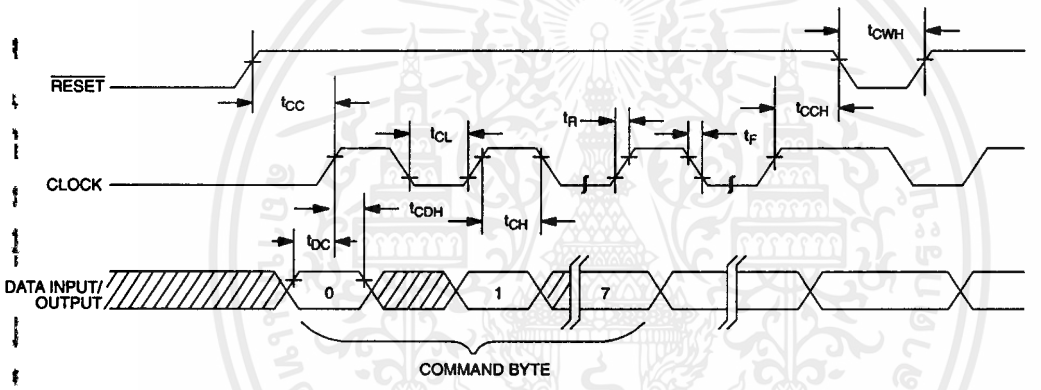
*Unless otherwise noted.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAM: READ DATA TRANSFER Figure 5



TIMING DIAGRAM: WRITE DATA TRANSFER Figure 6



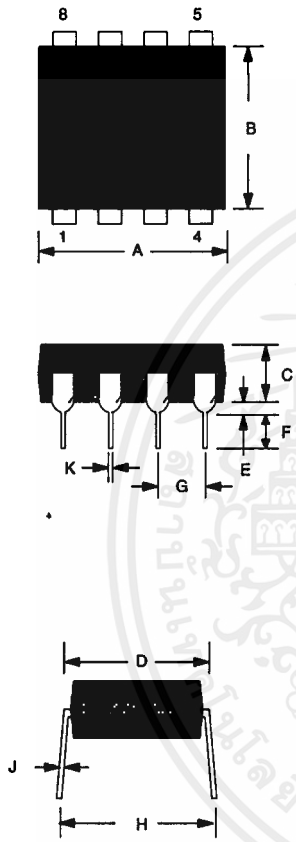
NOTES:

1. All voltages are referenced to ground.
2. Logic one voltages are specified at a source current of 1 mA at V_{CC}=5V and 0.4 mA at V_{CC}=2V, V_{OH}=V_{CC} for capacitive loads.
3. Logic zero voltages are specified at a sink current of 4 mA at V_{CC}=5V and 1.5 mA at V_{CC}=2V.
4. I_{CC1} is specified with I/O open, $\overline{RST}$ set to a logic 0, and clock halt flag=0 (oscillator enabled).
5. I_{CC} is specified with the I/O pin open, $\overline{RST}$ high, SCLK=2 MHz at V_{CC}=5V; SCLK=500 KHz, V_{CC}=2V and clock halt flag=0 (oscillator enabled).
6. $\overline{RST}$, SCLK, and I/O all have 40KΩ pull–down resistors to ground.
7. Measured at V_{IH}=2.0V or V_{IL}=0.8V and 10 ms maximum rise and fall time.
8. Measured at V_{OH}=2.4V or V_{OL}=0.4V.
9. Load capacitance = 50 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. I_{CC2} is specified with $\overline{RST}$, I/O, and SCLK open: The clock halt flag must be set to logic one (oscillator disabled).
11. At power–up, $\overline{RST}$ must be at a logic 0 until $V_{CC} \geqq 2$ volts. Also, SCLK must be at a logic 0 when $\overline{RST}$ is driven to a logic one state.
12. If t_{CH} exceeds 100 ms with $\overline{RST}$ in a logic one state, then I_{CC} may briefly exceed I_{CC} specification.

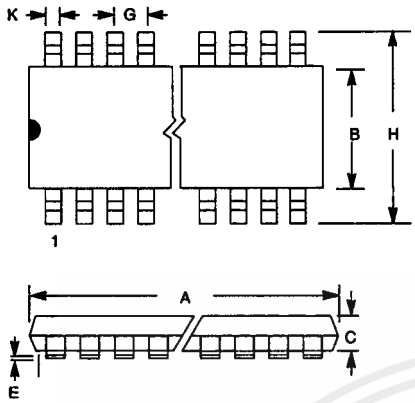
DS1202 SERIAL TIMEKEEPER 8–PIN DIP

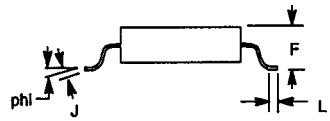


PKG	8–PIN	
DIM	MIN	MAX
A IN. MM	0.360	0.400
B IN. MM	0.240	0.260
C IN. MM	0.120	0.140
D IN. MM	0.300	0.325
E IN. MM	0.015	0.040
F IN. MM	0.110	0.140
G IN. MM	0.090	0.110
H IN. MM	0.320	0.370
J IN. MM	0.008	0.012
K IN. MM	0.015	0.021

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1202S SERIAL TIMEKEEPER 16–PIN SOIC

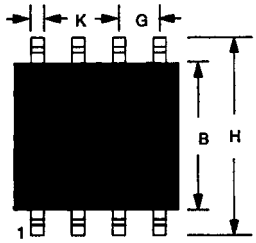


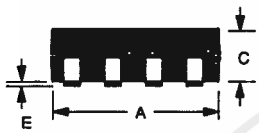


PKG	16–PIN	
DIM	MIN	MAX
A IN. MM	0.500 12.70	0.511 12.99
B IN. MM	0.290 7.37	0.300 7.65
C IN. MM	0.089 2.26	0.095 2.41
E IN. MM	0.004 0.102	0.012 0.30
F IN. MM	0.094 2.38	0.105 2.68
G IN. MM	0.050 BSC 1.27 BSC	
H IN. MM	0.398 10.11	0.416 10.57
J IN. MM	0.009 0.229	0.013 0.33
K IN. MM	0.013 0.33	0.019 0.48
L IN MM	0.016 0.406	0.040 1.20
phi	0°	8°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1202S8 8–PIN SOIC 200 MIL





PKG	8–PIN	
DIM	MIN	MAX
A IN. MM	0.203 5.16	0.213 5.41
B IN. MM	0.203 5.16	0.213 5.41
C IN. MM	0.070 1.78	0.074 1.88
E IN. MM	0.004 0.102	0.010 0.390
F IN. MM	0.074 1.88	0.84 2.13
G IN. MM	0.050 BSC 1.27 BSC	
H IN. MM	0.302 7.67	0.318 8.07
J IN. MM	0.006 0.152	0.010 0.254
K IN. MM	0.013 0.33	0.020 0.508
L IN. MM	0.19 4.83	0.030 0.762

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19-0094; Rev 6; 7/95

MAXIM

Microprocessor Supervisory Circuits

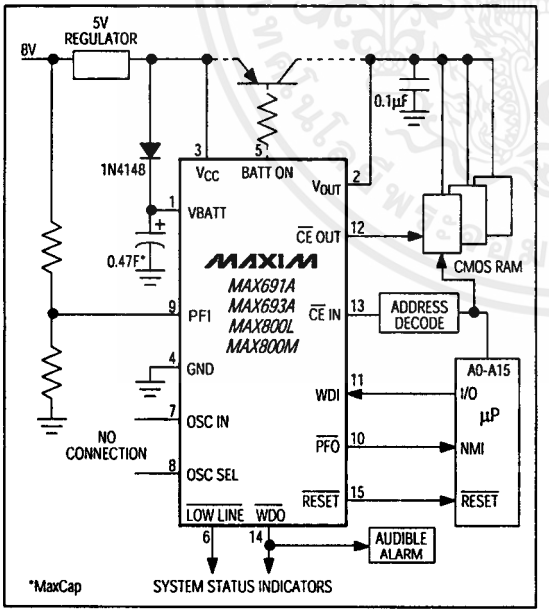
General Description

The MAX691A/MAX693A/MAX800L/MAX800M microprocessor (µP) supervisory circuits are pin-compatible upgrades to the MAX691, MAX693, and MAX695. They improve performance with 30µA supply current, 200ms typ reset active delay on power-up, and 6ns chip-enable propagation delay. Features include write protection of CMOS RAM or EEPROM, separate watchdog outputs, backup-battery switchover, and a $\overline{\text{RESET}}$ output that is valid with V_{CC} down to 1V. The MAX691A/MAX800L have a 4.65V typical reset-threshold voltage, and the MAX693A/MAX800M's reset threshold is 4.4V typical. The MAX800L/MAX800M guarantee power-fail accuracies to ±2%.

Applications

Computers
Controllers
Intelligent Instruments
Automotive Systems
Critical µP Power Monitoring

Typical Operating Circuit



Features

- ♦ **200ms Power-OK/Reset Timeout Period**
- ♦ **1µA Standby Current, 30µA Operating Current**
- ♦ **On-Board Gating of Chip-Enable Signals, 10ns Max Delay**
- ♦ **MaxCap™ or SuperCap™ Compatible**
- ♦ **Guaranteed $\overline{\text{RESET}}$ Assertion to V_{CC} = 1V**
- ♦ **Voltage Monitor for Power-Fail or Low-Battery Warning**
- ♦ **Power-Fail Accuracy Guaranteed to ±2% (MAX800L/M)**
- ♦ **Available in 16-Pin Narrow SO and Plastic DIP Packages**

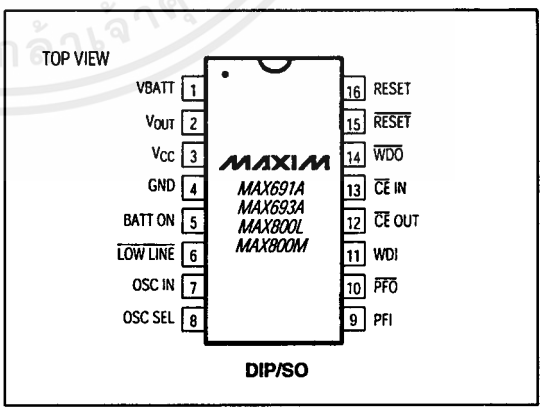
Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX691ACPE	0°C to +70°C	16 Plastic DIP
MAX691ACSE	0°C to +70°C	16 Narrow SO
MAX691ACWE	0°C to +70°C	16 Wide SO
MAX691AC/D	0°C to +70°C	Dice*
MAX691AEPE	-40°C to +85°C	16 Plastic SO
MAX691AESE	-40°C to +85°C	16 Narrow SO
MAX691AEWE	-40°C to +85°C	16 Wide SO
MAX691AEJE	-40°C to +85°C	16 CERDIP
MAX691AMJE	-55°C to +125°C	16 CERDIP

Ordering Information continued on last page.

** Dice are specified at T_A = +25°C.*

Pin Configuration



™ SuperCap is a registered trademark of Baknor Industries. ™ MaxCap is a registered trademark of The Carborundum Corp.

Call toll free 1-800-998-8800 for free samples or literature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

ABSOLUTE MAXIMUM RATINGS

Terminal Voltage (with respect to GND)
- V_{CC} ..... -0.3V to +6V
- VBATT ..... -0.3V to +6V
- All Other Inputs ..... -0.3V to (V_{OUT} + 0.3V)

Input Current
- V_{CC} Peak 1.0A
- V_{CC} Continuous 250mA
- VBATT Peak 250mA
- VBATT Continuous 25mA
- GND, BATT ON 100mA
- All Other Outputs 25mA

Continuous Power Dissipation (T_A = +70°C)
- Plastic DIP (derate 10.53mW/°C above +70°C) 842mW
- Narrow SO (derate 8.70mW/°C above +70°C) 696mW
- Wide SO (derate 9.52mW/°C above +70°C) 762mW
- CERDIP (derate 10.00mW/°C above +70°C) 800mW

Operating Temperature Ranges
- MAX69_AC_ _/MAX800_C_ _ ..... 0°C to +70°C
- MAX69_AE_ _/MAX800_E_ _ ..... -40°C to +85°C
- MAX69_AMJE ..... -55°C to +125°C

Storage Temperature Range ..... -65°C to +160°C

Lead Temperature (soldering, 10sec) ..... +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(MAX691A, MAX800L: V_{CC} = 4.75V to 5.5V, MAX693A, MAX800M: V_{CC} = 4.5V to 5.5V, VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS			MIN	TYP	MAX	UNITS
Operating Voltage Range, V_{CC}, VBATT (Note 1)				0		5.5	V
V_{OUT} Output	V_{CC} = 4.5V	I_{OUT} = 25mA		V_{CC} - 0.05	V_{CC} - 0.02		V
		I_{OUT} = 250mA	MAX69_AC/AE, MAX800_C/E	V_{CC} - 0.3	V_{CC} - 0.2		
			MAX69_AM	V_{CC} - 0.40			
V_{CC}-to-V_{OUT} On-Resistance	V_{CC} = 4.5V	MAX69_AC/AE, MAX800_C/E			0.8	1.2	Ω
		MAX69_AM			0.8	1.6	
V_{OUT} in Battery-Backup Mode	VBATT = 4.5V, I_{OUT} = 20mA			VBATT - 0.3			V
	VBATT = 2.8V, I_{OUT} = 10mA			VBATT - 0.25			
	VBATT = 2.0V, I_{OUT} = 5mA			VBATT - 0.15			
VBATT-to-V_{OUT} On-Resistance	VBATT = 4.5V					15	Ω
	VBATT = 2.8V					25	
	VBATT = 2.0V					30	
Supply Current in Normal Operating Mode (Excludes I_{OUT})	V_{CC} > VBATT - 1V				30	100	µA
Supply Current in Battery-Backup Mode (Excludes I_{OUT}) (Note 2)	V_{CC} < VBATT - 1.2V, VBATT = 2.8V	T_A = +25°C			0.04	1	µA
		T_A = T_{MIN} + T_{MIN}				5	
VBATT Standby Current (Note 3)	VBATT + 0.2V ≤ V_{CC}	T_A = +25°C		-0.1		0.02	µA
		T_A = T_{MIN} + T_{MIN}		-1.0		0.02	
Battery Switchover Threshold	Power-up				VBATT + 0.3		V
	Power-down				VBATT - 0.3		
Battery Switchover Hysteresis					60		mV
BATT ON Output Low Voltage	I_{SINK} = 3.2mA				0.1	0.4	V
	I_{SINK} = 25mA				0.7	1.5	
BATT ON Output Short-Circuit Current	Sink current				60		mA
	Source current			1	15	100	µA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L: V_{CC} = 4.75V to 5.5V, MAX693A, MAX800M: V_{CC} = 4.5V to 5.5V, VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RESET AND WATCHDOG TIMER					
Reset Threshold Voltage	MAX691A, MAX800L	4.50	4.65	4.75	V
	MAX693A, MAX800M	4.25	4.40	4.50	
	MAX800L, T_A = +25°C, V_{CC} falling	4.55		4.70	
	MAX800M, T_A = +25°C, V_{CC} falling	4.30		4.45	
Reset Threshold Hysteresis			15		mV
V_{CC} to RESET Delay	Power-down		80		µs
LOWLINE-to-RESET Delay			800		ns
Reset Active Timeout Period, Internal Oscillator	Power-up	140	200	280	ms
Reset Active Timeout Period, External Clock (Note 4)	Power-up		2048		Clock Cycles
Watchdog Timeout Period, Internal Oscillator	Long period	1.0	1.6	2.25	sec
	Short Period	70	100	140	ms
Watchdog Timeout Period, External Clock (Note 4)	Long Period		4096		Clock Cycles
	Short Period		1024		
Minimum Watchdog Input Pulse Width	V_{IL} = 0.8V, V_{IH} = 0.75 x V_{CC}	100			ns
RESET Output Voltage	I_{SINK} = 50µA, V_{CC} = 1V, VBATT = 0V, V_{CC} falling		0.004	0.3	V
	I_{SINK} = 3.2mA, V_{CC} = 4.25V		0.1	0.4	
	I_{SOURCE} = 1.6mA, V_{CC} = 5V	3.5			
RESET Output Short-Circuit Current	Output source current		7	20	mA
RESET Output Voltage Low (Note 5)	I_{SINK} = 3.2mA	0.1	0.4		V
LOW LINE Output Voltage	I_{SINK} = 3.2mA, V_{CC} = 4.25V			0.4	V
	I_{SOURCE} = 1µA, V_{CC} = 5V	3.5			
LOW LINE Output Short-Circuit Current	Output source current	1	15	100	µA
WDO Output Voltage	I_{SINK} = 3.2mA			0.4	V
	I_{SOURCE} = 500µA, V_{CC} = 5V	3.5			
WDO Output Short-Circuit Current	Output source current		3	10	mA
WDI Threshold Voltage (Note 6)	V_{IH}	0.75 x V_{CC}			V
	V_{IL}			0.8	
WDI Input Current	WDI = 0V	-50	-10		µA
	WDI = V_{OUT}		20	50	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L: V_{CC} = 4.75V to 5.5V, MAX693A, MAX800M: V_{CC} = 4.5V to 5.5V, VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
POWER-FAIL COMPARATOR					
PFI Input Threshold	MAX69_AC/AE/AM, V_{CC} = 5V	1.2	1.25	1.3	V
	MAX800_C/E, V_{CC} = 5V	1.225	1.25	1.275	
PFI Leakage Current			±0.01	±25	nA
$\overline{PFO}$ Output Voltage	I_{SINK} = 3.2mA			0.4	V
	I_{SOURCE} = 1µA, V_{CC} = 5V	3.5			
$\overline{PFO}$ Output Short-Circuit Current	Output source current	1	15	100	µA
PFI-to-PFO Delay	V_{IN} = -20mV, V_{OD} = 15mV		25		µs
	V_{IN} = 20mV, V_{OD} = 15mV		60		
CHIP-ENABLE GATING					
$\overline{CE}$ IN Leakage Current	Disable mode		±0.005	±1	µA
$\overline{CE}$ IN-to-$\overline{CE}$ OUT Resistance (Note 7)	Enable mode		75	150	Ω
$\overline{CE}$ OUT Short-Circuit Current (Reset Active)	Disable mode, $\overline{CE}$ OUT = 0V	0.1	0.75	2.0	mA
$\overline{CE}$ IN-to-$\overline{CE}$ OUT Propagation Delay (Note 8)	50Ω source impedance driver, C_{LOAD} = 50pF		6	10	ns
$\overline{CE}$ OUT Output Voltage High (Reset Active)	V_{CC} = 5V, I_{OUT} = -100µA	3.5			V
	V_{CC} = 0V, VBATT = 2.8V, I_{OUT} = 1µA	2.7			
RESET-to-$\overline{CE}$ OUT Delay	Power-down		12		µs
INTERNAL OSCILLATOR					
OSC IN Leakage Current	OSC SEL = 0V		0.10	±5	µA
OSC IN Input Pull-Up Current	OSC SEL = V_{OUT} or floating, OSC IN = 0V		10	100	µA
OSC SEL Input Pull-Up Current	OSC SEL = 0V		10	100	µA
OSC IN Frequency Range	OSC SEL = 0V		50		kHz
OSC IN External Oscillator Threshold Voltage	V_{IH}	V_{OUT} - 0.4	V_{OUT} - 0.6		V
	V_{IL}		3.65	2.00	
OSC IN Frequency with External Capacitor	OSC SEL = 0V, COSC = 47pF		100		kHz

Note 1: Either V_{CC} or VBATT can go to 0V, if the other is greater than 2.0V.

Note 2: The supply current drawn by the MAX691A/MAX800L/MAX800M from the battery excluding I_{OUT} typically goes to 10µA when (VBATT - 1V) < V_{CC} < VBATT. In most applications, this is a brief period as V_{CC} falls through this region.

Note 3: "+" = battery-discharging current, "–" = battery-charging current.

Note 4: Although presented as typical values, the number of clock cycles for the reset and watchdog timeout periods are fixed and do not vary with process or temperature.

Note 5: RESET is an open-drain output and sinks current only.

Note 6: WDI is internally connected to a voltage divider between V_{OUT} and GND. If unconnected, WDI is driven to 1.6V (typ), disabling the watchdog function.

Note 7: The chip-enable resistance is tested with V_{CC} = 4.75V for the MAX691A/MAX800L and V_{CC} = 4.5V for the MAX693A/MAX800M. $\overline{CE}$ IN = $\overline{CE}$ OUT = V_{CC} / 2.

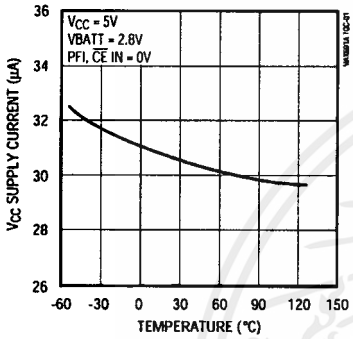
Note 8: The chip-enable propagation delay is measured from the 50% point at $\overline{CE}$ IN to the 50% point at $\overline{CE}$ OUT.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

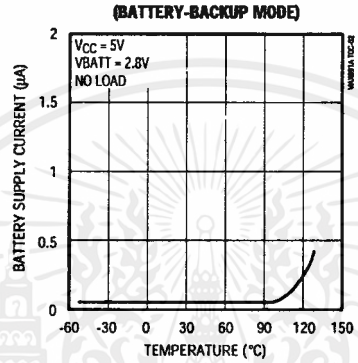
Typical Operating Characteristics

(T_A = +25°C, unless otherwise noted.)

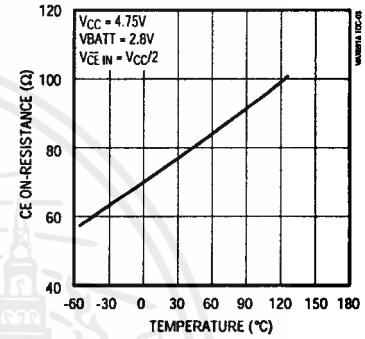
V_{CC} SUPPLY CURRENT vs. TEMPERATURE (NORMAL OPERATING MODE)



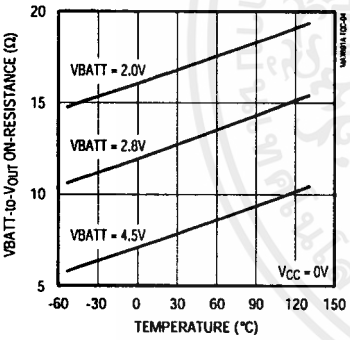
BATTERY SUPPLY CURRENT vs. TEMPERATURE (BATTERY-BACKUP MODE)



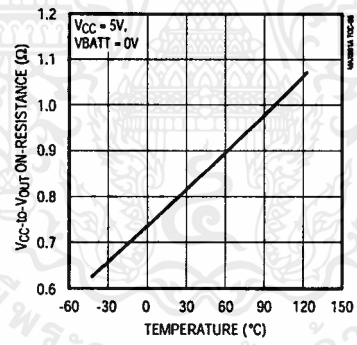
CHIP-ENABLE ON-RESISTANCE vs. TEMPERATURE



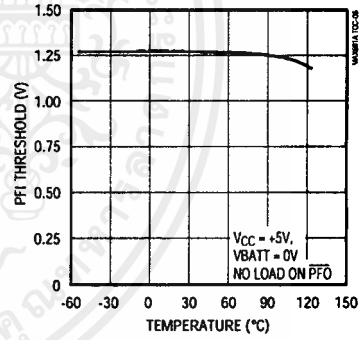
VBATT to V_{OUT} ON-RESISTANCE vs. TEMPERATURE



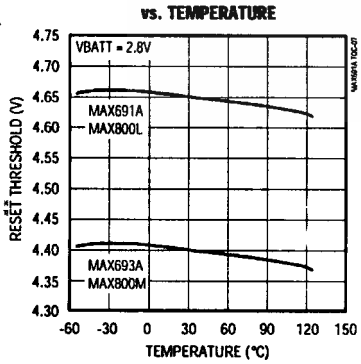
V_{CC} to V_{OUT} ON-RESISTANCE vs. TEMPERATURE



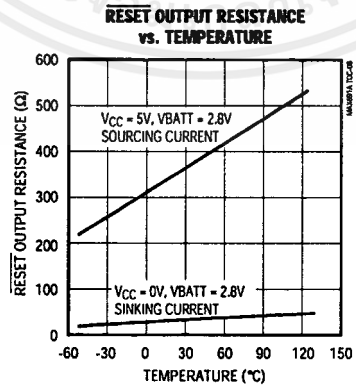
PFI THRESHOLD vs. TEMPERATURE



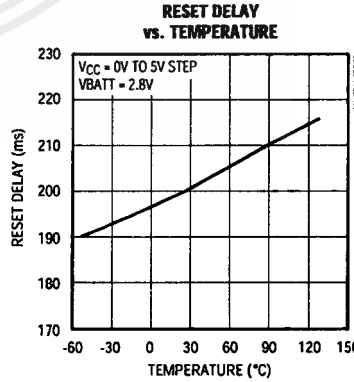
RESET THRESHOLD vs. TEMPERATURE



RESET OUTPUT RESISTANCE vs. TEMPERATURE



RESET DELAY vs. TEMPERATURE



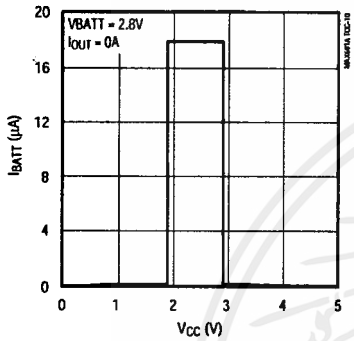
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

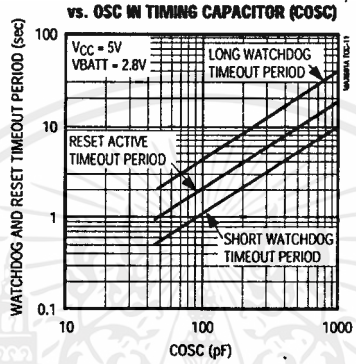
Typical Operating Characteristics (continued)

(T_A = +25°C, unless otherwise noted.)

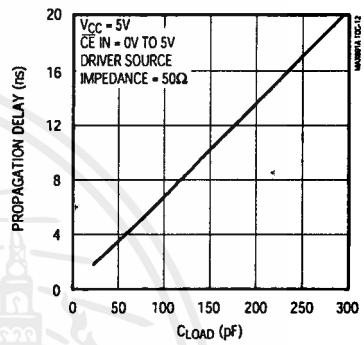
BATTERY CURRENT vs. INPUT SUPPLY VOLTAGE



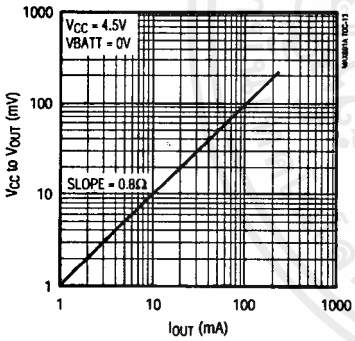
WATCHDOG AND RESET TIMEOUT PERIOD vs. OSC IN TIMING CAPACITOR (COSC)



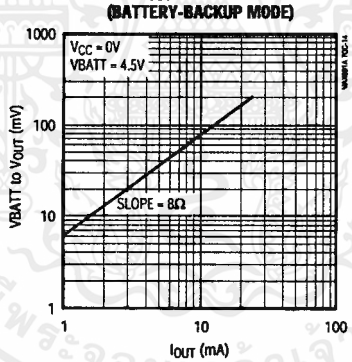
CHIP-ENABLE PROPOGATION DELAY vs. $\overline{CE}$ OUT LOAD CAPACITANCE



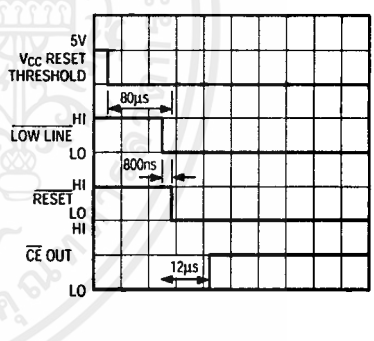
VCC to VOUT vs. OUTPUT CURRENT (NORMAL OPERATING MODE)



VBATT to VOUT vs. OUTPUT CURRENT (BATTERY-BACKUP MODE)



VCC to $\overline{LOW\ LINE}$ AND $\overline{CE}$ OUT DELAY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

PIN	NAME	FUNCTION
1	VBATT	Battery-Backup Input. Connect to external battery or capacitor and charging circuit. If backup battery is not used, connect to GND.
2	V_{OUT}	Output Supply Voltage. When V_{CC} is greater than VBATT and above the reset threshold, V_{OUT} connects to V_{CC}. When V_{CC} falls below VBATT and is below the reset threshold, V_{OUT} connects to VBATT. Connect a 0.1µF capacitor from V_{OUT} to GND. Connect V_{OUT} to V_{CC} if no backup battery is used.
3	V_{CC}	Input Supply Voltage, 5V input.
4	GND	Ground. 0V reference for all signals.
5	BATT ON	Battery On Output. When V_{OUT} switches to VBATT, BATT ON goes high. When V_{OUT} switches to V_{CC}, BATT ON goes low. Connect the base of a PNP through a current-limiting resistor to BATT ON for V_{OUT} current requirements greater than 250mA.
6	$\overline{\text{LOW LINE}}$	$\overline{\text{LOW LINE}}$ output goes low when V_{CC} falls below the reset threshold. It returns high as soon as V_{CC} rises above the reset threshold.
7	OSC IN	External Oscillator Input. When OSC SEL is unconnected or driven high, a 10µA pull-up connects from V_{OUT} to OSC IN, the internal oscillator sets the reset and watchdog timeout periods, and OSC IN selects between fast and slow watchdog timeout periods. When OSC SEL is driven low, the reset and watchdog timeout periods may be set either by a capacitor from OSC IN to ground or by an external clock at OSC IN (see Figure 3.)
8	OSC SEL	Oscillator Select. When OSC SEL is unconnected or driven high, the internal oscillator sets the reset delay and watchdog timeout period. When OSC SEL is low, the external oscillator input (OSC IN) is enabled (see Table 1). OSC SEL has a 10µA internal pull-up.
9	PFI	Power-Fail Input. This is the noninverting input to the power-fail comparator. When PFI is less than 1.25V, $\overline{\text{PFO}}$ goes low. When PFI is not used, connect PFI to GND or V_{OUT}.
10	$\overline{\text{PFO}}$	Power-Fail Output. This is the output of the power-fail comparator. $\overline{\text{PFO}}$ goes low when PFI is less than 1.25V. This is an uncommitted comparator, and has no effect on any other internal circuitry.
11	WDI	Watchdog Input. WDI is a three-level input. If WDI remains either high or low for longer than the watchdog timeout period, $\overline{\text{WDO}}$ goes low and reset is asserted for the reset timeout period. $\overline{\text{WDO}}$ remains low until the next transition at WDI. Leaving WDI unconnected disables the watchdog function. WDI connects to an internal voltage divider between V_{OUT} and GND, which sets it to mid-supply when left unconnected.
12	$\overline{\text{CE}}$ OUT	Chip-Enable Output. $\overline{\text{CE}}$ OUT goes low only when $\overline{\text{CE}}$ IN is low and V_{CC} is above the reset threshold. If CE IN is low when reset is asserted, $\overline{\text{CE}}$ OUT will stay low for 15µs or until $\overline{\text{CE}}$ IN goes high, whichever occurs first.
13	$\overline{\text{CE}}$ IN	Chip-Enable Input. The input to chip-enable gating circuit. If $\overline{\text{CE}}$ IN is not used, connect $\overline{\text{CE}}$ IN to GND or V_{OUT}.
14	$\overline{\text{WDO}}$	Watchdog Output. If WDI remains high or low longer than the watchdog timeout period, $\overline{\text{WDO}}$ goes low and reset is asserted for the reset timeout period. $\overline{\text{WDO}}$ returns high on the next transition at WDI. $\overline{\text{WDO}}$ remains high if WDI is unconnected.
15	$\overline{\text{RESET}}$	$\overline{\text{RESET}}$ Output goes low whenever V_{CC} falls below the reset threshold. $\overline{\text{RESET}}$ will remain low typically for 200ms after V_{CC} crosses the reset threshold on power-up.
16	RESET	RESET is an active-high output. It is open drain, and the inverse of $\overline{\text{RESET}}$.

Detailed Description

$\overline{\text{RESET}}$ and RESET Outputs

The MAX691A/MAX693A/MAX800L/MAX800M's $\overline{\text{RESET}}$ and RESET outputs ensure that the µP (with reset inputs asserted either high or low) powers up in a known state, and prevents code-execution errors during power-down or brownout conditions.

The $\overline{\text{RESET}}$ output is active low, and typically sinks 3.2mA at 0.1V saturation voltage in its active state. When deasserted, $\overline{\text{RESET}}$ sources 1.6mA at typically V_{OUT} - 0.5V. RESET output is open drain, active high, and typically sinks 3.2mA with a saturation voltage of 0.1V. When no backup battery is used, $\overline{\text{RESET}}$ output is guaranteed to be valid down to V_{CC} = 1V, and an external 10kΩ pull-down resistor on $\overline{\text{RESET}}$ insures that it will be valid with V_{CC} down to GND (Figure 1). As V_{CC} goes below 1V, the gate drive to the $\overline{\text{RESET}}$ output switch reduces accordingly, increasing the $r_{DS(ON)}$ and the saturation voltage. The 10kΩ pull-down resistor insures the parallel combination of switch plus resistor is around 10kΩ and the output saturation voltage is below 0.4V while sinking 40µA. When using a 10kΩ external pull-down resistor, the high state for $\overline{\text{RESET}}$ output with V_{CC} = 4.75V will be 4.5V typical. For battery voltages ≥ 2V connected to VBATT, RESET and $\overline{\text{RESET}}$ remain valid for V_{CC} from 0V to 5.5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

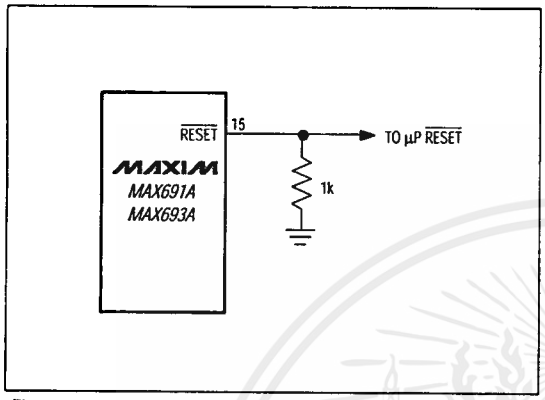


Figure 1. Adding an external pull-down resistor ensures RESET is valid with V_{CC} down to GND.

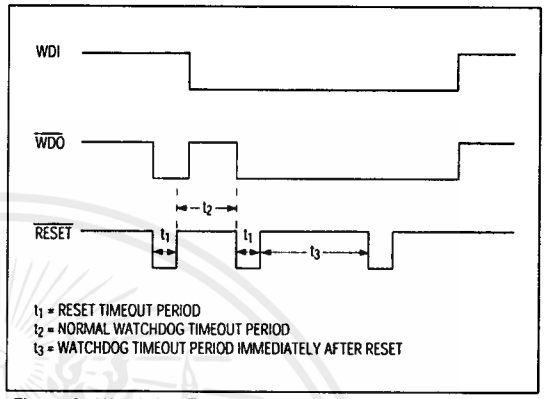


Figure 2. Watchdog Timeout Period and Reset Active Time

RESET and $\overline{RESET}$ are asserted when V_{CC} falls below the reset threshold (4.65V for the MAX691A/MAX800L, 4.4V for the MAX693A/MAX800M) and remain asserted for 200ms typ after V_{CC} rises above the reset threshold on power-up (Figure 5). The devices' battery-switchover comparator does not affect reset assertion. However, both reset outputs are asserted in battery-backup mode since V_{CC} must be below the reset threshold to enter this mode.

Watchdog Function

The watchdog monitors µP activity via the Watchdog Input (WDI). If the µP becomes inactive, $\overline{RESET}$ and RESET are asserted. To use the watchdog function, connect WDI to a bus line or µP I/O line. If WDI remains high or low for longer than the watchdog timeout period (1.6sec nominal), $\overline{WDO}$, RESET, and $\overline{RESET}$ are asserted (see *RESET and $\overline{RESET}$ Outputs* section, and the *Watchdog Output* discussion on this page).

Watchdog Input

A change of state (high to low, low to high, or a minimum 100ns pulse) at the Watchdog Input (WDI) during the watchdog period resets the watchdog timer. The watchdog default timeout is 1.6sec.

To disable the watchdog function, leave WDI floating. An internal resistor network (100kΩ equivalent impedance at WDI) biases WDI to approximately 1.6V. Internal comparators detect this level and disable the watchdog timer. When V_{CC} is below the reset threshold, the watchdog function is disabled and WDI is disconnected from its internal resistor network, thus becoming high impedance.

Watchdog Output

The Watchdog Output ($\overline{WDO}$) remains high if there is a transition or pulse at WDI during the watchdog timeout period. The watchdog function is disabled and $\overline{WDO}$ is a logic high when V_{CC} is below the reset threshold, battery-backup mode is enabled, or WDI is an open circuit. In watchdog mode, if no transition occurs at WDI during the watchdog timeout period, RESET and $\overline{RESET}$ are asserted for the reset timeout period (200ms typical). $\overline{WDO}$ goes low and remains low until the next transition at WDI (Figure 2). If WDI is held high or low indefinitely, RESET and $\overline{RESET}$ will generate 200ms pulses every 1.6sec. $\overline{WDO}$ has a 2 x TTL output characteristic.

Selecting an Alternative Watchdog and Reset Timeout Period

The OSC SEL and OSC IN inputs control the watchdog and reset timeout periods. Floating OSC SEL and OSC IN or tying them both to V_{OUT} selects the nominal 1.6sec watchdog timeout period and 200ms reset timeout period. Connecting OSC IN to GND and floating or connecting OSC SEL to V_{OUT} selects the 100ms normal watchdog timeout delay and 1.6sec delay immediately after reset. The reset timeout delay remains 200ms (Figure 2). Select alternative timeout periods by connecting OSC SEL to GND and connecting a capacitor between OSC IN and GND, or by externally driving OSC IN (Table 1 and Figure 3). OSC IN is internally connected to a ±100nA (typ) current source that charges and discharges the timing capacitor to create the oscillator frequency, which sets the reset and watchdog timeout periods (see *Connecting a Timing Capacitor at OSC IN* in the *Applications Information* section).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Reset Pulse Width and Watchdog Timeout Selections

OSC SEL	OSC IN	Watchdog Timeout Period		Reset Timeout Period
		Normal	Immediately After Reset	
Low	External Clock Input	1024 clks	4096 clks	2048 clks
Low	External Capacitor	(600/47pF x C)ms	(2.4/47pF x C)sec	(1200/47pF x C)ms
Floating	Low	100ms	1.6sec	200ms
Floating	Floating	1.6sec	1.6sec	200ms

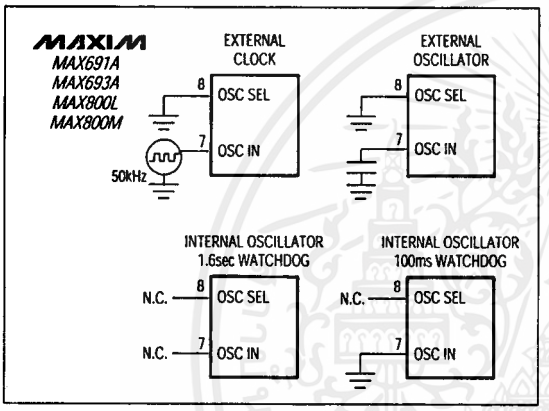


Figure 3. Oscillator Circuits

Chip-Enable Signal Gating

The MAX691A/MAX693A/MAX800L/MAX800M provide internal gating of chip-enable (CE) signals to prevent erroneous data from being written to CMOS RAM in the event of a power failure. During normal operation, the CE gate is enabled and passes all CE transitions. When reset is asserted, this path becomes disabled, preventing erroneous data from corrupting the CMOS RAM. All these parts use a series transmission gate from $\overline{CE}$ IN to $\overline{CE}$ OUT (Figure 4).

The 10ns max CE propagation delay from $\overline{CE}$ IN to $\overline{CE}$ OUT enables the parts to be used with most µPs.

Chip-Enable Input

The Chip-Enable Input ($\overline{CE}$ IN) is high impedance (disabled mode) while RESET and $\overline{RESET}$ are asserted.

During a power-down sequence where V_{CC} falls below the reset threshold or a watchdog fault, $\overline{CE}$ IN assumes a high-impedance state when the voltage at $\overline{CE}$ IN goes high or 15µs after reset is asserted, whichever occurs first (Figure 5).

During a power-up sequence, $\overline{CE}$ IN remains high impedance, regardless of $\overline{CE}$ IN activity, until reset is deasserted following the reset timeout period.

In the high-impedance mode, the leakage currents into this terminal are ±1µA max over temperature. In the low-impedance mode, the impedance of $\overline{CE}$ IN appears as a 75Ω resistor in series with the load at $\overline{CE}$ OUT.

The propagation delay through the CE transmission gate depends on both the source impedance of the drive to $\overline{CE}$ IN and the capacitive loading on the Chip-Enable Output ($\overline{CE}$ OUT) (see Chip-Enable Propagation Delay vs. $\overline{CE}$ OUT Load Capacitance in the *Typical Operating Characteristics*). The CE propagation delay is production tested from the 50% point of $\overline{CE}$ IN to the 50% point of $\overline{CE}$ OUT using a 50Ω driver and 50pF of load capacitance (Figure 6). For minimum propagation delay, minimize the capacitive load at $\overline{CE}$ OUT, and use a low output-impedance driver.

Chip-Enable Output

In the enabled mode, the impedance of $\overline{CE}$ OUT is equivalent to 75Ω in series with the source driving $\overline{CE}$ IN. In the disabled mode, the 75Ω transmission gate is off and $\overline{CE}$ OUT is actively pulled to V_{OUT}. This source turns off when the transmission gate is enabled.

$\overline{LOW\ LINE}$ Output

$\overline{LOW\ LINE}$ is the buffered output of the reset threshold comparator. $\overline{LOW\ LINE}$ typically sinks 3.2mA at 0.1V. For normal operation (V_{CC} above the $\overline{LOW\ LINE}$ threshold), $\overline{LOW\ LINE}$ is pulled to V_{OUT}.

Power-Fail Comparator

The power-fail comparator is an uncommitted comparator that has no effect on the other functions of the IC. Common uses include low-battery indication (Figure 7), and early power-fail warning (see *Typical Operating Circuit*).

Power-Fail Input

PFI is the input to the power-fail comparator. PFI has a guaranteed input leakage of ±25nA max over temperature. The typical comparator delay is 25µs from V_{IL} to V_{OL} (power failing), and 60µs from V_{IH} to V_{OH} (power being restored). If unused, connect this input to ground.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

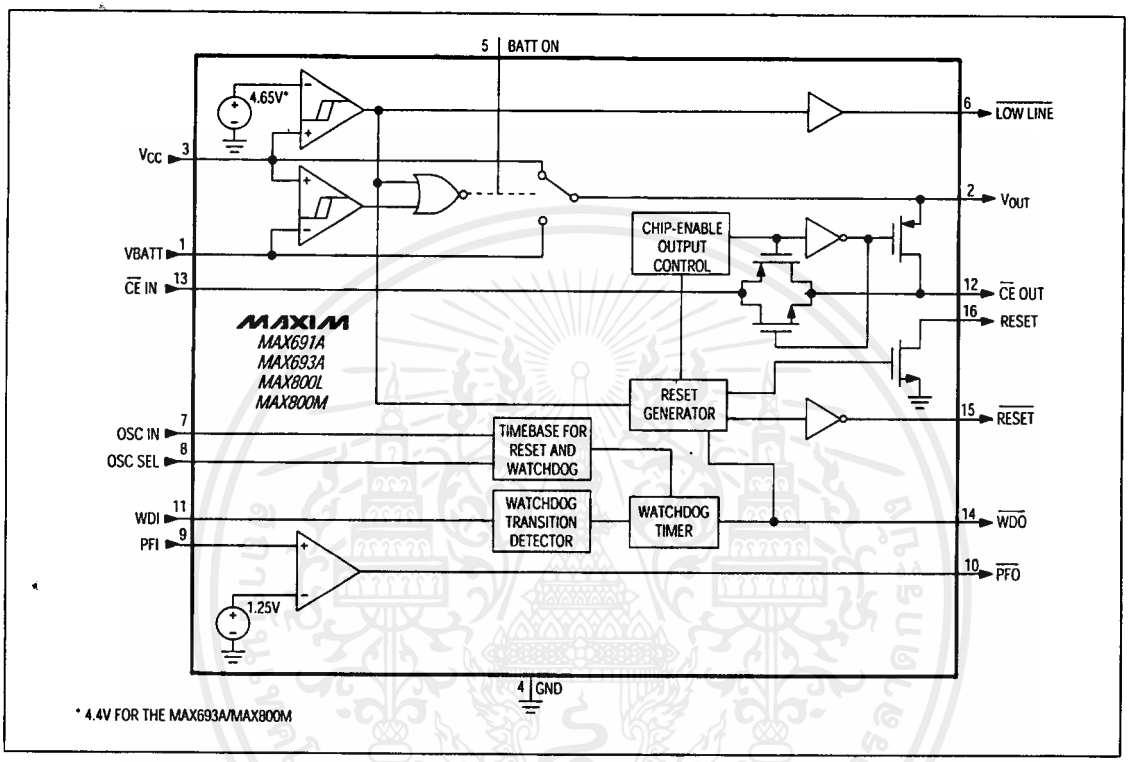


Figure 4. MAX691A/MAX693A/MAX800L/MAX800M Block Diagram

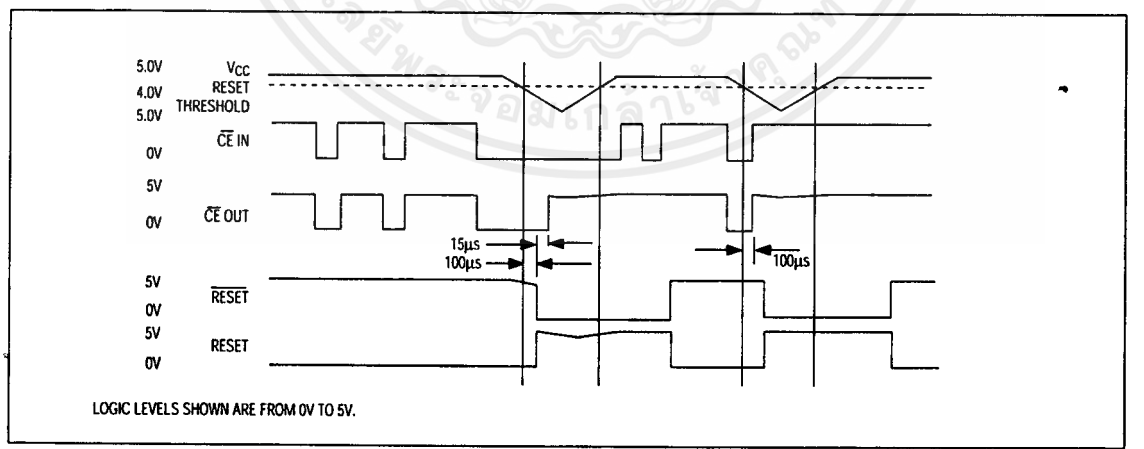


Figure 5. Reset and Chip-Enable Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

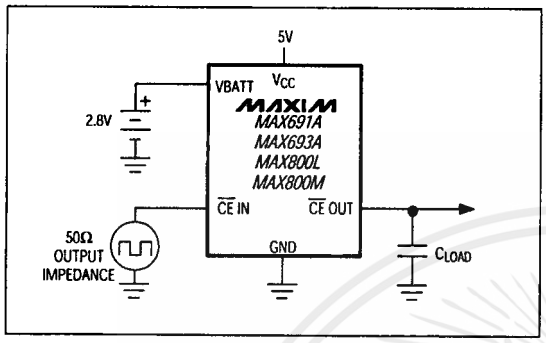


Figure 6. CE Propagation Delay Test Circuit

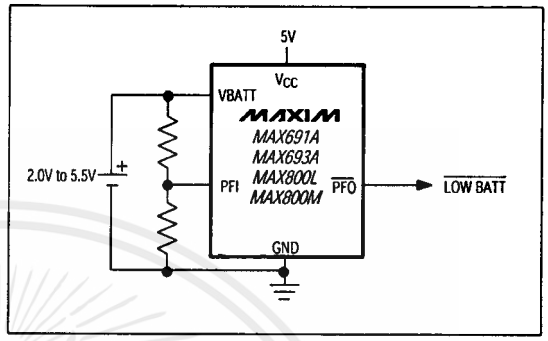


Figure 7. Low-Battery Indicator

Table 2. Input and Output Status in Battery-Backup Mode

PIN	NAME	STATUS
1	VBATT	Supply Current is 1µA max.
2	V_{OUT}	V_{OUT} is connected to VBATT through an internal PMOS switch.
3	V_{CC}	Battery switchover comparator monitors V_{CC} for active switchover.
4	GND	GND 0V, 0V reference for all signals.
5	BATT ON	Logic high. The open-circuit output is equal to V_{OUT}.
6	$\overline{LOWLINE}$	Logic Low*
7	OSC IN	OSC IN is ignored.
8	OSC SEL	OSC SEL is ignored.
9	PFI	The power-fail comparator remains active in the battery-backup mode for $V_{CC} \geq$ VBATT - 1.2V typ.
10	$\overline{PFO}$	The power-fail comparator remains active in the battery-backup mode for $V_{CC} \geq$ VBATT - 1.2V typ. Below this voltage, PFO is forced low.
11	WDI	Watchdog is ignored.
12	$\overline{CE}$ OUT	Logic high. The open-circuit voltage is equal to V_{OUT}.
13	$\overline{CE}$ IN	High Impedance.
14	$\overline{WDO}$	Logic high. The open-circuit voltage is equal to V_{OUT}.
15	$\overline{RESET}$	Logic low*
16	RESET	High Impedance*

** V_{CC} must be below the reset threshold to enter battery-backup mode.*

Power-Fail Output

The Power-Fail Output ($\overline{PFO}$) goes low when PFI goes below 1.25V. It typically sinks 3.2mA with a saturation voltage of 0.1V. With PFI above 1.25V, $\overline{PFO}$ is actively pulled to V_{OUT}.

Battery-Backup Mode

Two conditions are required to switch to battery-backup mode: 1) V_{CC} must be below the reset threshold, and 2) V_{CC} must be below VBATT. Table 2 lists the status of the inputs and outputs in battery-backup mode.

Battery On Output

The Battery On (BATT ON) output indicates the status of the internal V_{CC}/battery-switchover comparator, which controls the internal V_{CC} and VBATT switches. For V_{CC} greater that VBATT (ignoring the small hysteresis effect), BATT ON typically sinks 3.2mA at 0.1V saturation voltage. In battery-backup mode, this terminal sources approximately 10µA from V_{OUT}. Use BATT ON to indicate battery-switchover status or to supply base drive to an external pass transistor for higher-current applications (see *Typical Operating Circuit*).

Input Supply Voltage

The Input Supply Voltage (V_{CC}) should be a regulated 5V. V_{CC} connects to V_{OUT} via a parallel diode and a large PMOS switch. The switch carries the entire current load for currents less than 250mA. The parallel diode carries any current in excess of 250mA. Both the switch and the diode have impedances less than 1Ω each. The maximum continuous current is 250mA, but power-on transients may reach a maximum of 1A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Backup-Battery Input

The Backup-Battery Input (VBATT) is similar to the V_{CC} input except the PMOS switch and parallel diode are much smaller. Accordingly, the on-resistances of the diode and the switch are each approximately 10Ω. Continuous current should be limited to 25mA and peak currents (only during power-up) limited to 250mA. The reverse leakage of this input is less than 1µA over temperature and supply voltage (Figure 8).

Output Supply Voltage

The Output Supply Voltage (V_{OUT}) pin is internally connected to the substrate of the IC and supplies current to the external system and internal circuitry. All open-circuit outputs will, for example, assume the V_{OUT} voltage in their high states rather than the V_{CC} voltage. At the maximum source current of 250mA, V_{OUT} will typically be 200mV below V_{CC}. Decouple this terminal with a 0.1µF capacitor.

Applications Information

The MAX691A/MAX693A/MAX800L/MAX800M are not short-circuit protected. Shorting V_{OUT} to ground, other than power-up transients such as charging a decoupling capacitor, destroys the device.

All open-circuit outputs swing between V_{OUT} and GND rather than V_{CC} and GND.

If long leads connect to the chip inputs, insure that these leads are free from ringing and other conditions that would forward bias the chip's protection diodes.

There are three distinct modes of operation:

1) Normal operating mode with all circuitry powered up. Typical supply current from V_{CC} is 35µA while only leakage currents flow from the battery.
2) Battery-backup mode where V_{CC} is typically within 0.7V below VBATT. All circuitry is powered up and the supply current from the battery is typically less than 60µA.
3) Battery-backup mode where V_{CC} is less than VBATT by at least 0.7V. VBATT supply current is 1µA max.

Using SuperCaps or MaxCaps with the MAX691A/MAX693A/MAX800L/MAX800M

VBATT has the same operating voltage range as V_{CC}, and the battery switchover threshold voltages are typically ±30mV centered at VBATT, allowing use of a SuperCap and a simple charging circuit as a backup source (Figure 9).

If V_{CC} is above the reset threshold and VBATT is 0.5V above V_{CC}, current flows to V_{OUT} and V_{CC} from VBATT until the voltage at VBATT is less than 0.5V above V_{CC}. For example, with a SuperCap connected to VBATT and through a diode to V_{CC}, if V_{CC} quickly changes from 5.4V to 4.9V, the capacitor discharges through V_{OUT} and V_{CC} until VBATT reaches 5.1V typ. Leakage current through the SuperCap charging diode and the internal power diode eventually discharges the SuperCap to V_{CC}. Also, if V_{CC} and VBATT start from 0.1V above the reset threshold and power is lost at V_{CC}, the SuperCap on VBATT discharges through V_{CC} until VBATT reaches the reset threshold; then the battery-backup mode is initiated and the current through V_{CC} goes to zero.

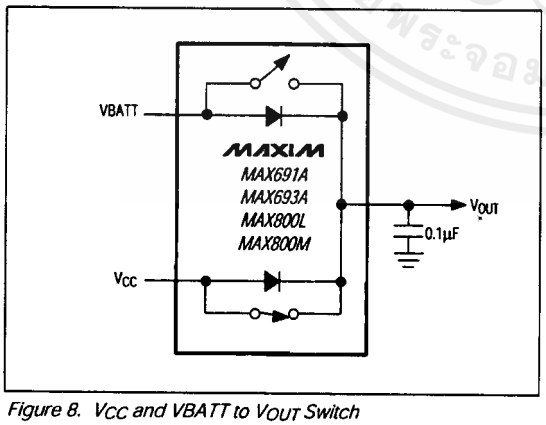


Figure 8. V_{CC} and VBATT to V_{OUT} Switch

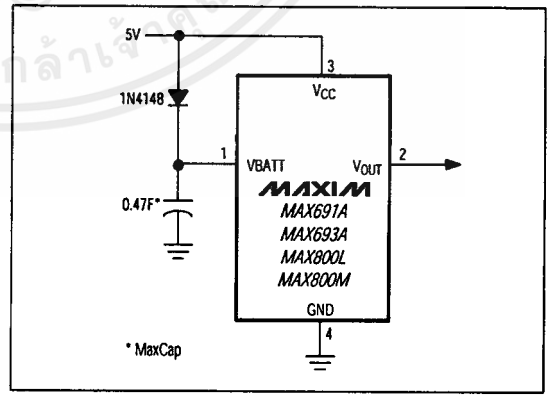


Figure 9. SuperCap or MaxCap on VBATT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

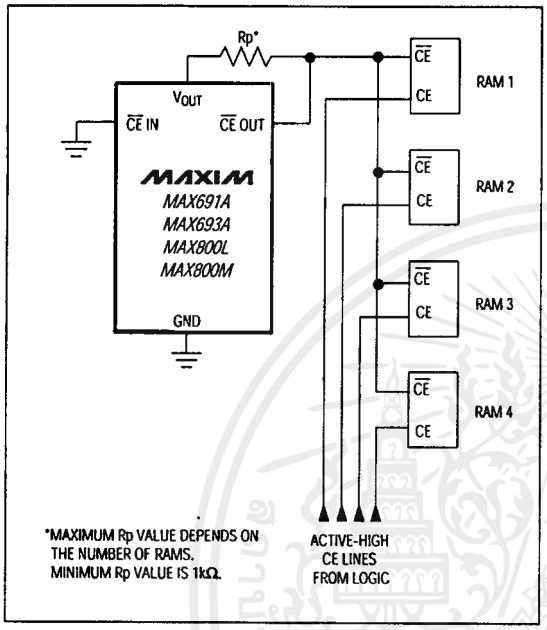


Figure 10. Alternate CE Gating

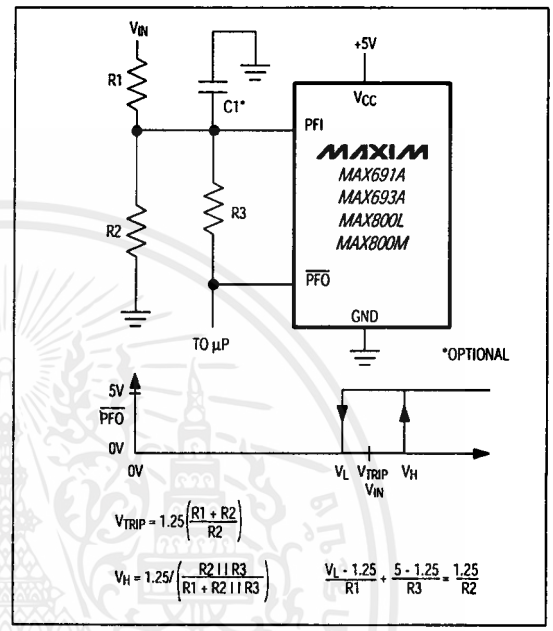


Figure 11. Adding Hysteresis to the Power-Fail Comparator

Using Separate Power Supplies for VBATT and V_{CC}

If using separate power supplies for V_{CC} and VBATT, VBATT must be less than 0.3V above V_{CC} when V_{CC} is above the reset threshold. As described in the previous section, if VBATT exceeds this limit and power is lost at V_{CC}, current flows continuously from VBATT to V_{CC} via the VBATT-to-V_{OUT} diode and the V_{OUT}-to-V_{CC} switch until the circuit is broken (Figure 8).

Alternative Chip-Enable Gating

Using memory devices with both CE and $\overline{CE}$ inputs allows the CE loop to be bypassed. To do this, connect $\overline{CE}$ IN to ground, pull-up $\overline{CE}$ OUT to V_{OUT}, and connect $\overline{CE}$ OUT to the $\overline{CE}$ input of each memory device (Figure 10). The CE input of each part then connects directly to the chip-select logic, which does not have to be gated.

Adding Hysteresis to the Power-Fail Comparator

Hysteresis adds a noise margin to the power-fail comparator and prevents repeated triggering of $\overline{PFO}$ when V_{IN} is near the power-fail comparator trip point. Figure 11 shows how to add hysteresis to the power-fail com-

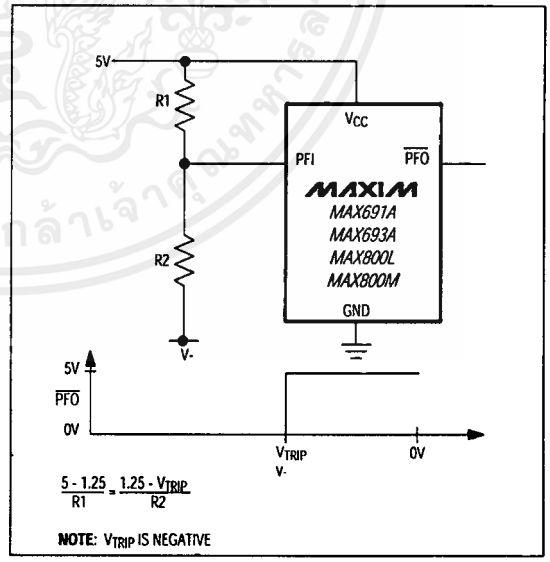


Figure 12. Monitoring a Negative Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

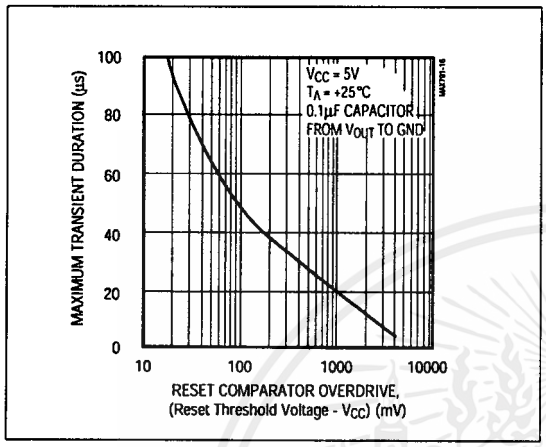


Figure 13. Maximum Transient Duration without Causing a Reset Pulse vs. Reset Comparator Overdrive

parator. Select the ratio of R1 and R2 such that PFI sees 1.25V when V_{IN} falls to the desired trip point (V_{TRIP}). Resistor R3 adds hysteresis. It will typically be an order of magnitude greater than R1 or R2. The current through R1 and R2 should be at least 1µA to ensure that the 25nA (max) PFI input current does not shift the trip point. R3 should be larger than 10kΩ to prevent it from loading down the $\overline{PFO}$ pin. Capacitor C1 adds additional noise rejection.

Monitoring a Negative Voltage

The power-fail comparator can be used to monitor a negative supply voltage using Figure 12's circuit. When the negative supply is valid, $\overline{PFO}$ is low. When the negative supply voltage drops, $\overline{PFO}$ goes high. This circuit's accuracy is affected by the PFI threshold tolerance, the V_{CC} voltage, and resistors R1 and R2.

Backup-Battery Replacement

The backup battery may be disconnected while V_{CC} is above the reset threshold. No precautions are necessary to avoid spurious reset pulses.

Negative-Going Vcc Transients

While issuing resets to the µP during power-up, power-down, and brownout conditions, these supervisors are relatively immune to short-duration, negative-going V_{CC} transients (glitches). It is usually undesirable to reset the µP when V_{CC} experiences only small glitches.

Figure 7 shows maximum transient duration vs. reset-comparator overdrive, for which reset pulses are **not** generated. The graph was produced using negative-going V_{CC} pulses, starting at 5V and ending below the reset threshold by the magnitude indicated (reset comparator overdrive). The graph shows the maximum pulse width a negative-going V_{CC} transient may typically have without causing a reset pulse to be issued. As the amplitude of the transient increases (i.e., goes farther below the reset threshold), the maximum allowable pulse width decreases. Typically, a V_{CC} transient that goes 100mV below the reset threshold and lasts for 40µs or less will not cause a reset pulse to be issued.

A 100nF bypass capacitor mounted close to the V_{CC} pin provides additional transient immunity.

Connecting a Timing Capacitor at OSC IN

When OSC SEL is connected to ground, OSC IN disconnects from its internal 10µA (typ) pull-up and is internally connected to a ±100nA current source. When a capacitor is connected from OSC IN to ground (to select alternative reset and watchdog timeout periods), the current source charges and discharges the timing capacitor to create the oscillator that controls the reset and watchdog timeout period. To prevent timing errors or oscillator start-up problems, minimize external current leakage sources at this pin, and locate the capacitor as close to OSC IN as possible. The sum of PC-board leakage + OSC capacitor leakage must be small compared to ±100nA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Maximum V_{CC} Fall Time

The V_{CC} fall time is limited by the propagation delay of the battery switchover comparator and should not exceed 0.03V/µs. A standard rule of thumb for filter capacitance on most regulators is on the order of 100µF per amp of current. When the power supply is shut off or the main battery is disconnected, the associated initial V_{CC} fall rate is just the inverse or 1A/100µF = 0.01V/µs. The V_{CC} fall rate decreases with time as V_{CC} falls exponentially, which more than satisfies the maximum fall-time requirement.

Watchdog Software Considerations

A way to help the watchdog timer keep a closer watch on software execution involves setting and resetting the watchdog input at different points in the program, rather than "pulsing" the watchdog input high-low-high or low-high-low. This technique avoids a "stuck" loop where the watchdog timer continues to be reset within the loop, keeping the watchdog from timing out. Figure 14 shows an example flow diagram where the I/O driving the watchdog input is set high at the beginning of the program, set low at the beginning of every subroutine or loop, then set high again when the program returns to the beginning. If the program should "hang" in any subroutine, the I/O is continually set low and the watchdog timer is allowed to time out, causing a reset or interrupt to be issued.

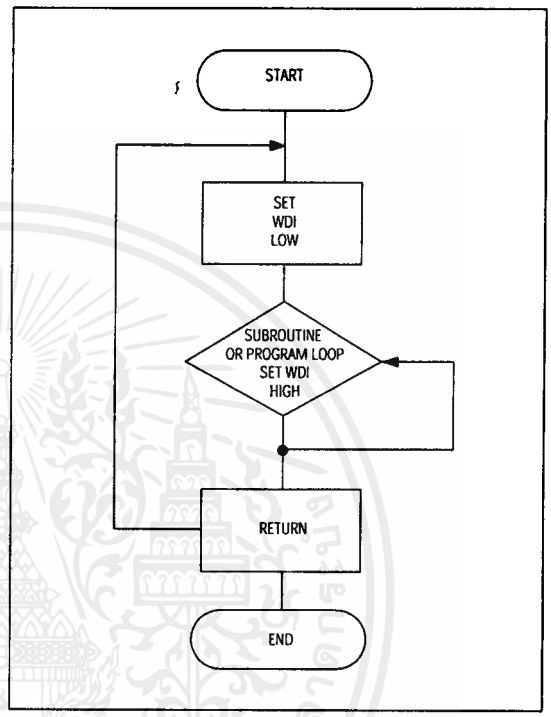


Figure 14. Watchdog Flow Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

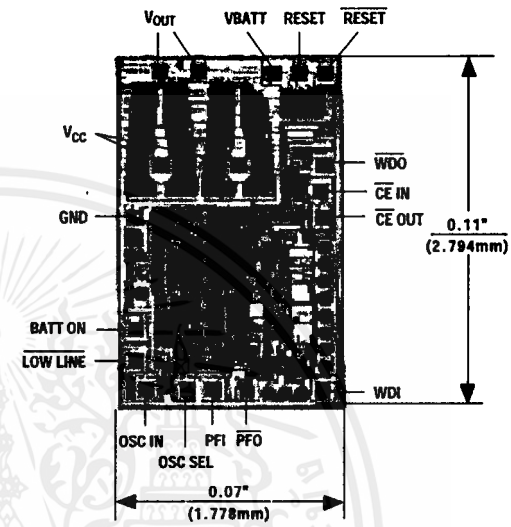
Microprocessor Supervisory Circuits

Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX693ACPE	0°C to +70°C	16 Plastic DIP
MAX693ACSE	0°C to +70°C	16 Narrow SO
MAX693ACWE	0°C to +70°C	16 Wide SO
MAX693AC/D	0°C to +70°C	Dice*
MAX693AEPE	-40°C to +85°C	16 Plastic SO
MAX693AESE	-40°C to +85°C	16 Narrow SO
MAX693AEWE	-40°C to +85°C	16 Wide SO
MAX693AEJE	-40°C to +85°C	16 CERDIP
MAX693AMJE	-55°C to +125°C	16 CERDIP
MAX800LCPE	0°C to +70°C	16 Plastic DIP
MAX800LCSE	0°C to +70°C	16 Narrow SO
MAX800LEPE	-40°C to +85°C	16 Plastic DIP
MAX800LESE	-40°C to +85°C	16 Narrow SO
MAX800MCPE	0°C to +70°C	16 Plastic DIP
MAX800MCSE	0°C to +70°C	16 Narrow SO
MAX800MEPE	-40°C to +85°C	16 Plastic DIP
MAX800MESE	-40°C to +85°C	16 Narrow SO

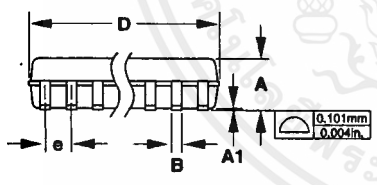
** Dice are specified at T_A = +25°C, DC parameters only.*

Chip Topography

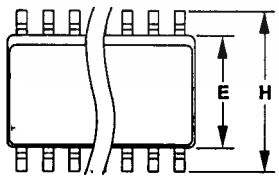


TRANSISTOR COUNT: 729
SUBSTRATE CONNECTED TO VOUT

Package Information



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
E	0.150	0.157	3.80	4.00
e	0.050		1.27	
H	0.228	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27



Narrow SO
SMALL-OUTLINE
PACKAGE
(0.150 in.)

DIM	PINS	INCHES		MILLIMETERS	
		MIN	MAX	MIN	MAX
D	8	0.189	0.197	4.80	5.00
D	14	0.337	0.344	8.55	8.75
D	16	0.386	0.394	9.80	10.00

21-0041A

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

© 1995 Maxim Integrated Products Printed USA MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 2 Kbytes of Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- 2.7 V to 6 V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 15 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-Chip Analog Comparator
- Low Power Idle and Power Down Modes

8-Bit Microcontroller with 2 Kbytes Flash

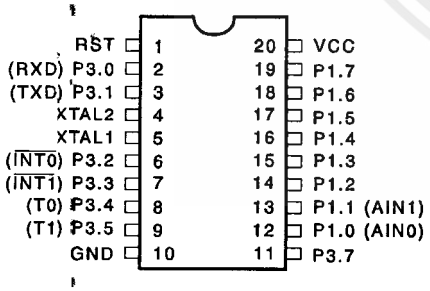
Description

The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2 Kbytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2 Kbytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Configuration

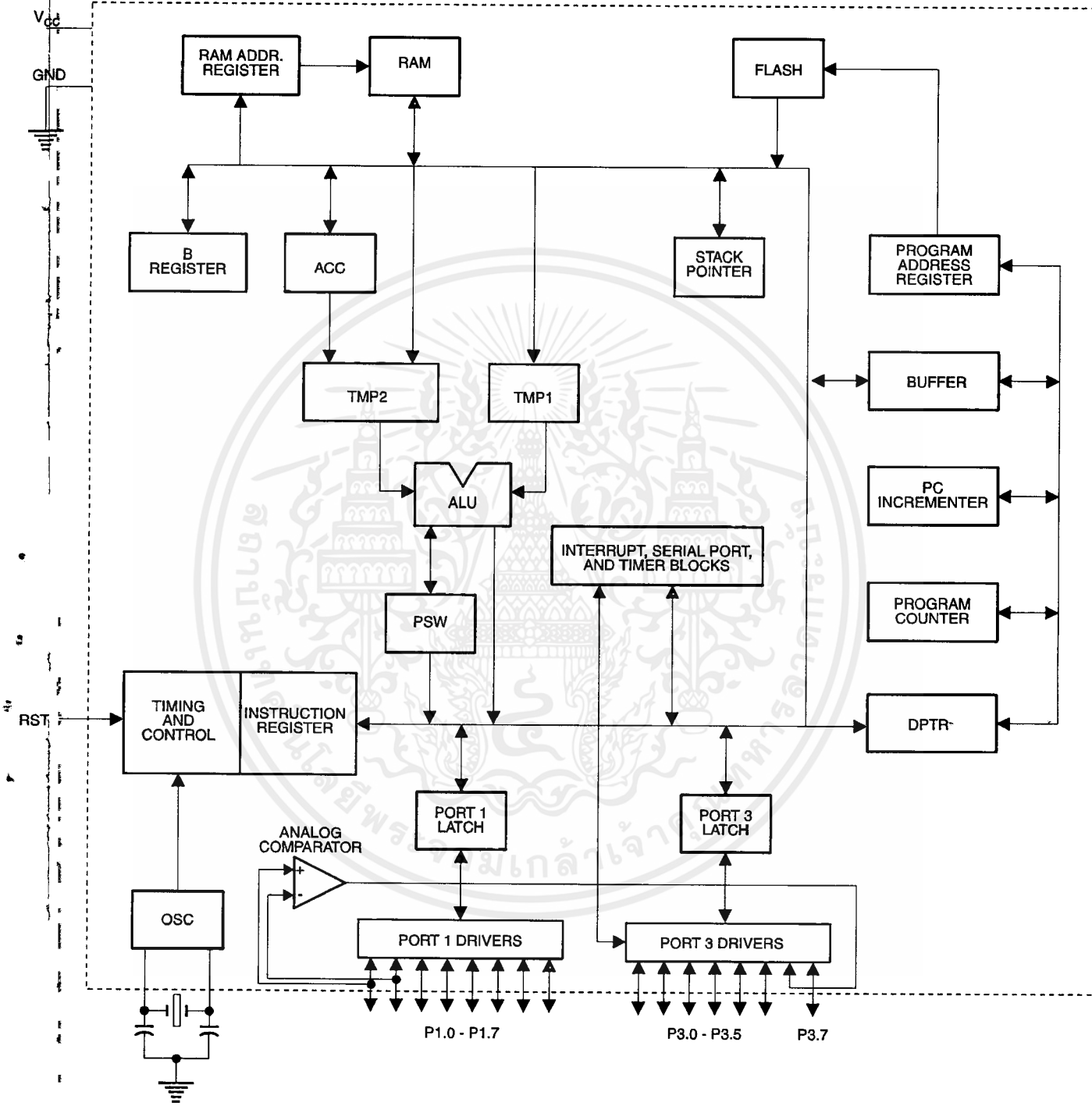
PDIP/SOIC



0368C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

V_{CC}

Supply voltage.

GND

Ground.

Port 1

Port 1 is an 8-bit bidirectional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (I_{IL}) because of the internal pullups.

Port 1 also receives code data during Flash programming and program verification.

Port 3

Port 3 pins P3.0 to P3.5, P3.7 are seven bidirectional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

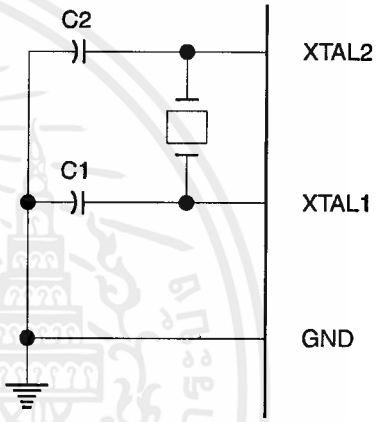
XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

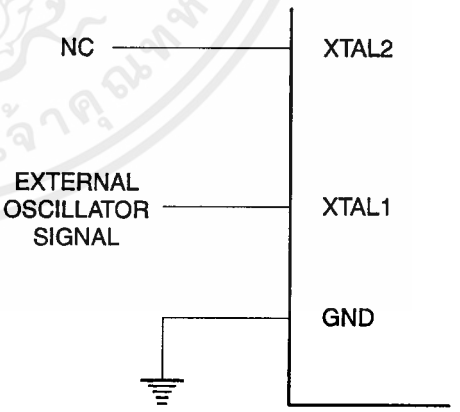
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Table 1. AT89C2051 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000								0D7H
0C8H									0CFH
0C0H									0C7H
0B8H	IP XXX00000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0XX00000								0AFH
0A0H									0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111								97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H		SP 00000111	DPL 00000000	DPH 00000000				PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Restrictions on Certain Instructions

The AT89C2051 and is an economical and cost-effective member of Atmel's growing family of microcontrollers. It contains 2 Kbytes of flash program memory. It is fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program this device.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LJMP 7E0H would be a valid instruction for the AT89C2051 (with 2K of memory), whereas LJMP 900H would not.

1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ
With these conditional branching instructions the same rule above applies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory. Thus, in the AT89C2051 the stack depth is limited to 128 bytes, the amount of available RAM. External DATA memory access is not supported in this device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

Lock Bit Protection Modes[1]

Program Lock Bits			
	LB1	LB2	Protection Type
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before Vcc is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

Programming The Flash

The AT89C2051 is shipped with the 2 Kbytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

Internal Address Counter: The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

Programming Algorithm: To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:
   Apply power between Vcc and GND pins
   Set RST and XTAL1 to GND
   With all other pins floating, wait for greater than 10 milliseconds
2. Set pin RST to 'H'
   Set pin P3.2 to 'H'
3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.

To Program and Verify the Array:

4. Apply data for Code byte at location 000H to P1.0 to P1.7.
5. Raise RST to 12V to enable programming.
6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
7. To verify the programmed data, lower RST from 12V to logic 'H' level and set pins P3.3 to P3.7 to the appropiate levels. Output data can be read at the port P1 pins.
8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port P1 pins.
9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2 Kbytes array or until the end of the object file is reached.
10. Power-off sequence:
    set XTAL1 to 'L'
    set RST to 'L'
    Float all other I/O pins
    Turn Vcc power off

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Polling: The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from 'L' to 'H'.
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire PEROM array (2 Kbytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(001H) = 21H indicates 89C2051

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	P3.2/ PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data[1,3]		12V	⌐\ /‾	L	H	H	H
Read Code Data[1]		H	H	L	L	H	H
Write Lock	Bit - 1	12V	_/	H	H	H	H
	Bit - 2	12V	⌐\ /‾	H	H	L	L
Chip Erase		12V	⌐\ /[2]	H	L	L	L
Read Signature Byte		H	H	L	L	L	L

Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL1 pin.
2. Chip Erase requires a 10 ms PROG pulse.
3. P3.1 is pulled Low during programming to indicate RDY/BSY\.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Programming the Flash Memory

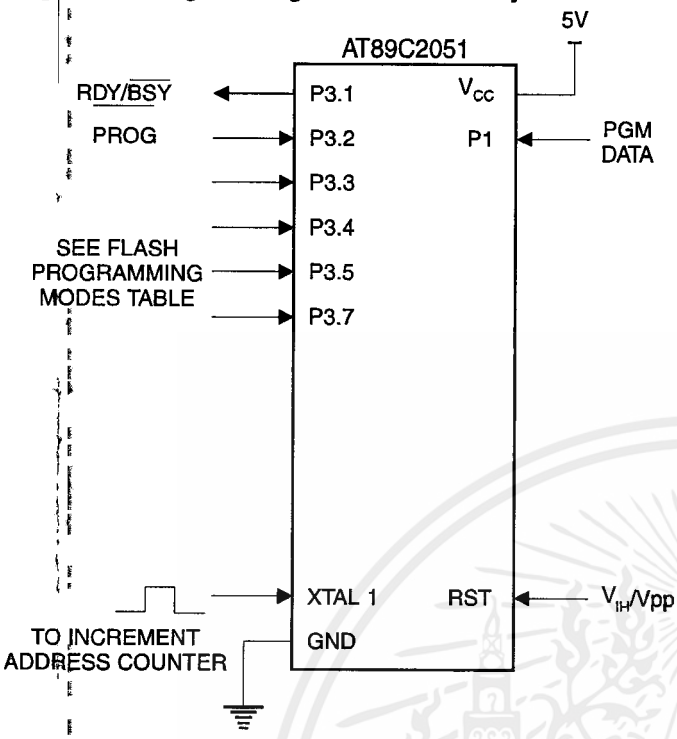
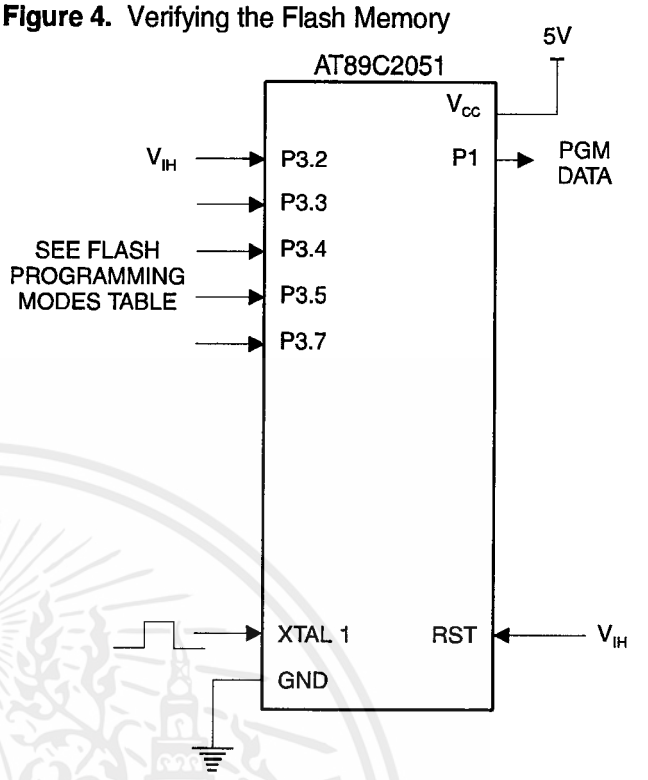


Figure 4. Verifying the Flash Memory



Flash Programming and Verification Characteristics

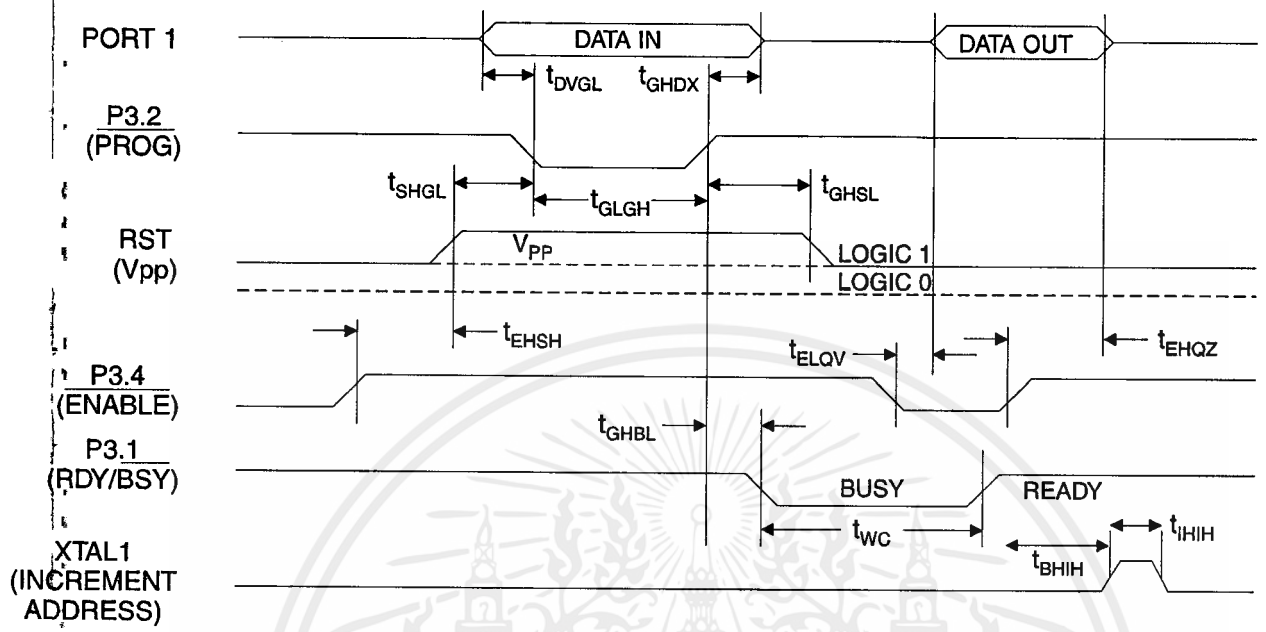
T_A = 21°C to 27°C, V_{CC} = 5.0 ± 10%

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	µA
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	1.0		µs
t_{GHDX}	Data Hold After $\overline{PROG}$	1.0		µs
t_{EHSH}	P3.4 ($\overline{ENABLE}$) High to V_{PP}	1.0		µs
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GHSL}	V_{PP} Hold After $\overline{PROG}$	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		1.0	µs
t_{EHQZ}	Data Float After $\overline{ENABLE}$	0	1.0	µs
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	RDY/$\overline{BSY}$\ to Increment Clock Delay	1.0		µs
t_{IHIL}	Increment Clock High	200		ns

Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms



Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0 V to +7.0 V
Maximum Operating Voltage	6.6 V
DC Output Current	25.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D.C. Characteristics

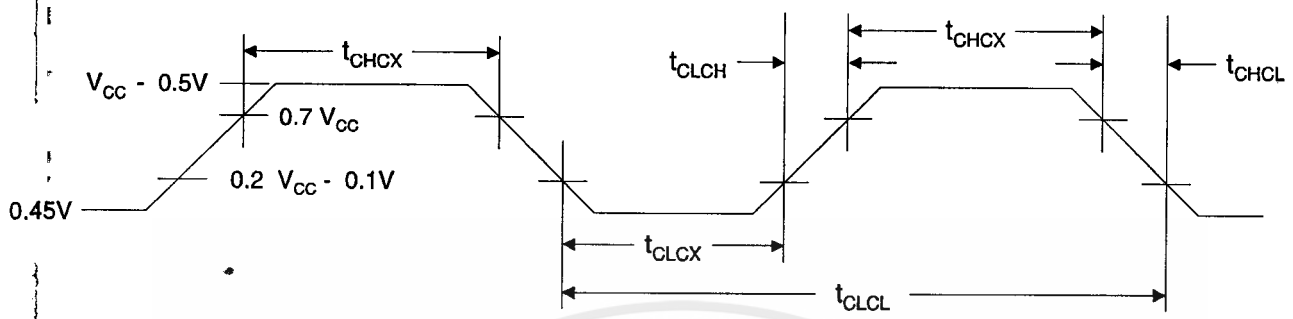
T_A = -40°C to 85°C, V_{CC} = 2.7 V to 6.0 V (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage		-0.5	0.2 V_{CC}-0.1	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC}+0.9	V_{CC}+0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC}+0.5	V
V_{OL}	Output Low Voltage[1] (Ports 1, 3)	I_{OL} = 20 mA, V_{CC} = 5 V I_{OL} = 10 mA, V_{CC} = 2.7 V		0.5	V
V_{OH}	Output High Voltage (Ports 1, 3)	I_{OH} = -80 µA, V_{CC} = 5 V ± 10%	2.4		V
		I_{OH} = -30 µA	0.75 V_{CC}		V
		I_{OH} = -12 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1, 2, 3)	V_{IN} = 0.45 V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1, 2, 3)	V_{IN} = 2 V		-750	µA
I_{LI}	Input Leakage Current (Port P1.0, P1.1)	0 < V_{IN} < V_{CC}		±10	µA
V_{OS}	Comparator Input Offset Voltage	V_{CC} = 5 V		20	mV
V_{CM}	Comparator Input Common Mode Voltage		0	V_{CC}	V
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz, V_{CC} = 6 V/3 V		15/5.5	mA
		Idle Mode, 12 MHz, V_{CC} = 6 V/3 V P1.0 & P1.1 = 0V or V_{CC}		5/1	mA
	Power Down Mode[2]	V_{CC} = 6 V P1.0 & P1.1 = 0V or V_{CC}		100	µA
		V_{CC} = 3 V P1.0 & P1.1 = 0V or V_{CC}		20	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin:20 mA
Maximum total IOL for all output pins:80 mA
If IOL exceeds the test condition, VOL may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power Down is 2 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	V_{CC} = 2.7 V to 6.0 V		V_{CC} = 4.0 V to 6.0 V		Units
		Min	Max	Min	Max	
1/t_{CLCL}	Oscillator Frequency	0	12	0	24	MHz
t_{CLCL}	Clock Period	83.3		41.6		ns
t_{CHCX}	High Time	30		15		ns
t_{CLCX}	Low Time	30		15		ns
t_{CLCH}	Rise Time		20		20	ns
t_{CHCL}	Fall Time		20		20	ns

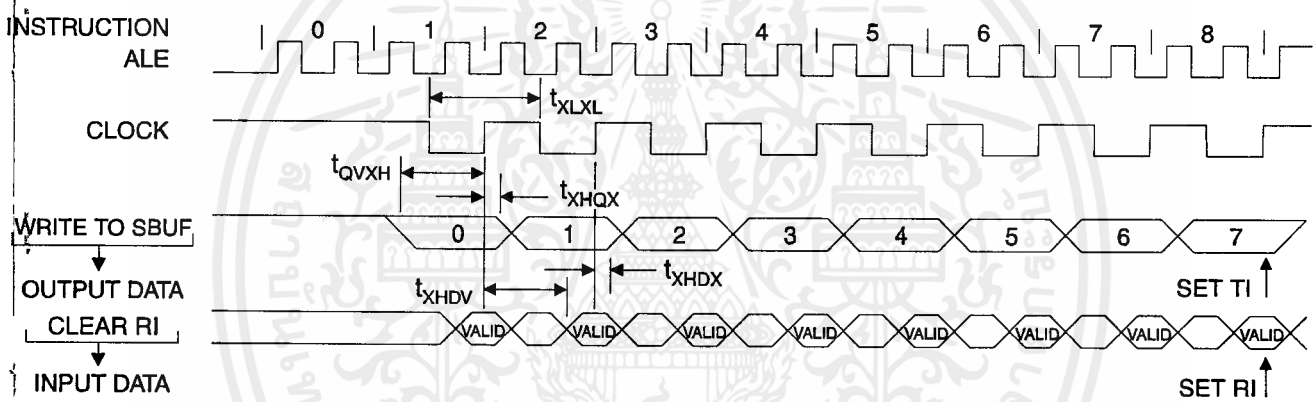
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

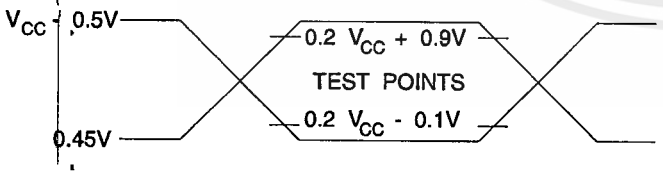
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-33		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		10tCLCL-133	ns

Shift Register Mode Timing Waveforms

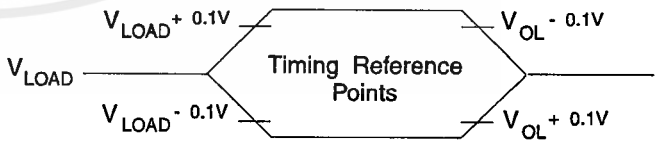


AC Testing Input/Output Waveforms[1]



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5 V for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

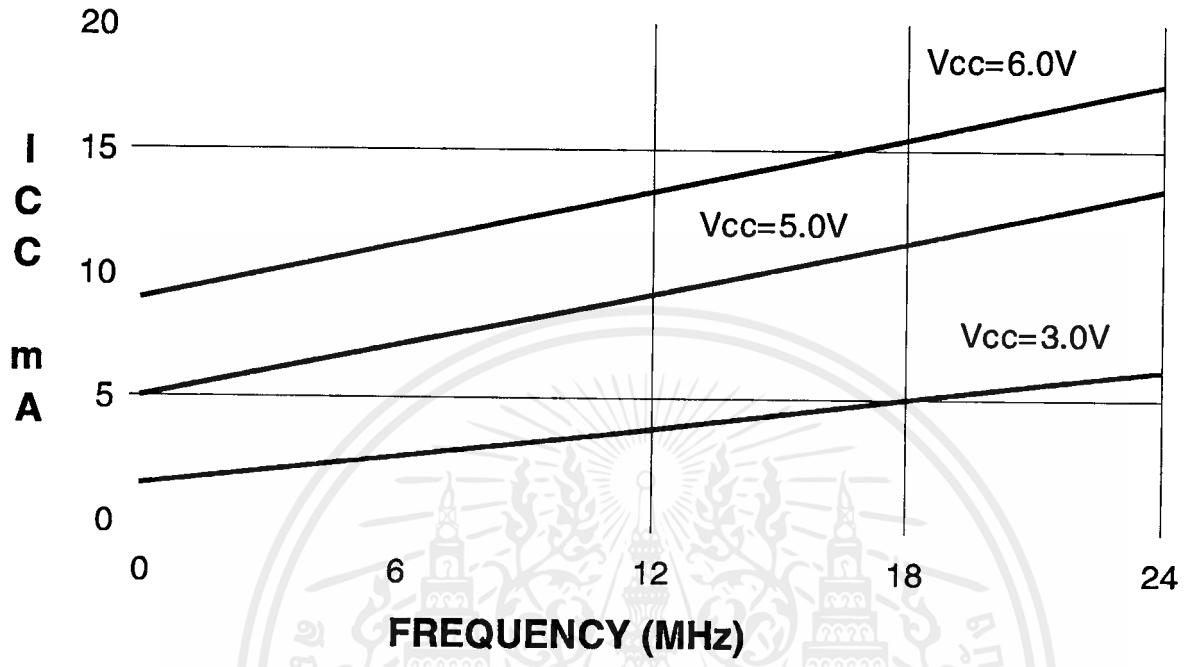
Float Waveforms[1]



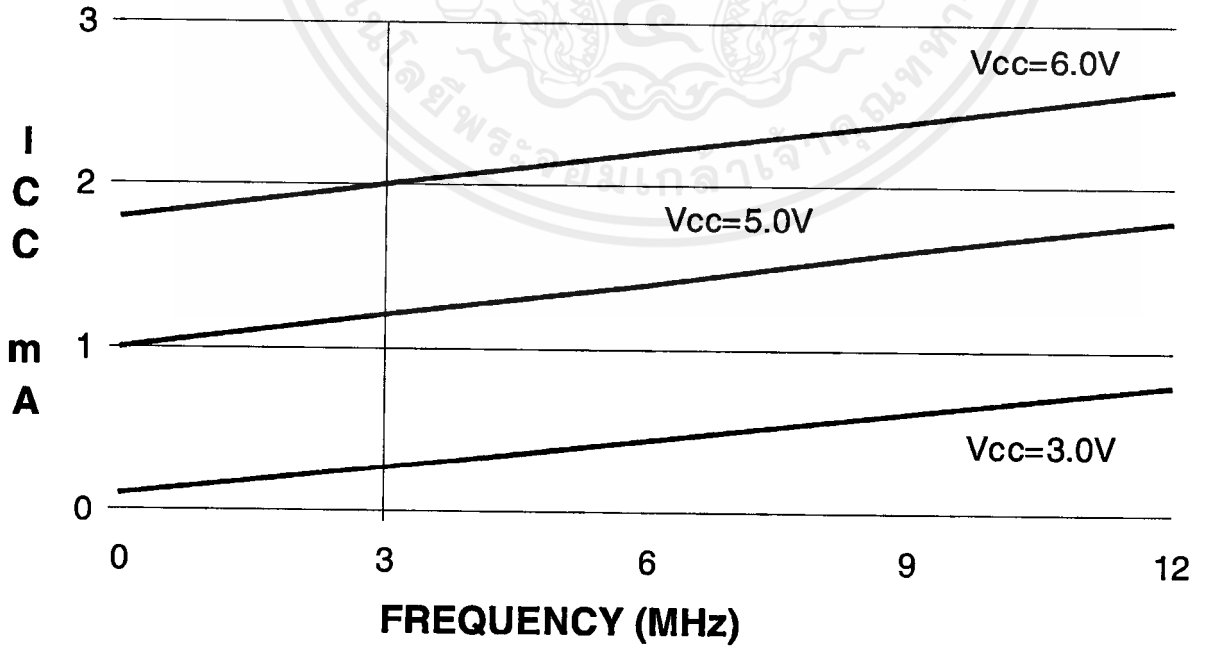
Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C2051
TYPICAL ICC - ACTIVE (85°C)

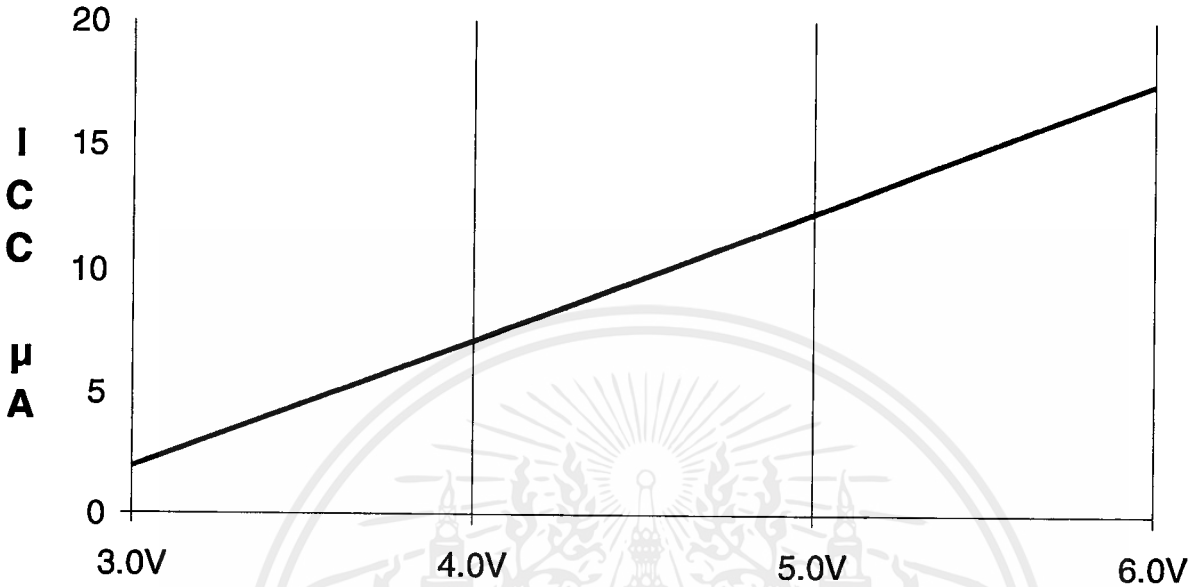


AT89C2051
TYPICAL ICC - IDLE (85°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL ICC vs. VOLTAGE- POWER DOWN (85°C)



1. XTAL1 tied to GND for I_{CC} (power down).
2. P.1.0 and P1.1 = V_{CC} or GND.
3. Lock bits programmed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ering Information

peed lHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7 V to 6.0 V	AT89C2051-12PC AT89C2051-12SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-12PI AT89C2051-12SI	20P3 20S	Industrial (-40°C to 85°C)
24	4.0 V to 6.0 V	AT89C2051-24PC AT89C2051-24SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-24PI AT89C2051-24SI	20P3 20S	Industrial (-40°C to 85°C)

	Package Type
	20 Lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
	20 Lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

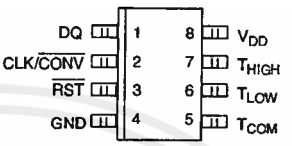
DALLAS SEMICONDUCTOR

DS1620
Digital Thermometer and Thermostat

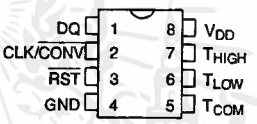
FEATURES

- Requires no external components
- Supply voltage range covers from 2.7V to 5.5V
- Measures temperatures from –55°C to +125°C in 0.5°C increments. Fahrenheit equivalent is –67°F to +257°F in 0.9°F increments
- Temperature is read as a 9–bit value
- Converts temperature to digital word in 1 second (max)
- Thermostatic settings are user–definable and non–volatile
- Data is read from/written via a 3–wire serial interface (CLK, DQ, $\overline{RST}$)
- Applications include thermostatic controls, industrial systems, consumer products, thermometers, or any thermally sensitive system
- 8–pin DIP or SOIC (208 mil) packages

PIN ASSIGNMENT



DS1620S 8–PIN SOIC (208 MIL)
See Mech Drawings Section



DS1620 8–PIN PDIP (300 MIL)
See Mech Drawings Section

PIN DESCRIPTION

DQ	–	3–Wire Input/Output
CLK/$\overline{CONV}$	–	3–Wire Clock Input and Stand–alone Convert Input
$\overline{RST}$	–	3–Wire Reset Input
GND	–	Ground
T_{HIGH}	–	High Temperature Trigger
T_{LOW}	–	Low Temperature Trigger
T_{COM}	–	High/Low Combination Trigger
V_{DD}	–	Power Supply Voltage (3V – 5V)

DESCRIPTION

The DS1620 Digital Thermometer and Thermostat provides 9–bit temperature readings which indicate the temperature of the device. With three thermal alarm outputs, the DS1620 can also act as a thermostat. T_{HIGH} is driven high if the DS1620's temperature is greater than or equal to a user–defined temperature TH. T_{LOW} is driven high if the DS1620's temperature is less than or equal to a user–defined temperature TL. T_{COM} is driven high when the temperature exceeds TH and stays high until the temperature falls below that of TL.

User–defined temperature settings are stored in non–volatile memory, so parts can be programmed prior to insertion in a system, as well as used in stand–alone applications without a CPU. Temperature settings and temperature readings are all communicated to/from the DS1620 over a simple 3–wire interface.

©Copyright 1995 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION–MEASURING TEMPERATURE

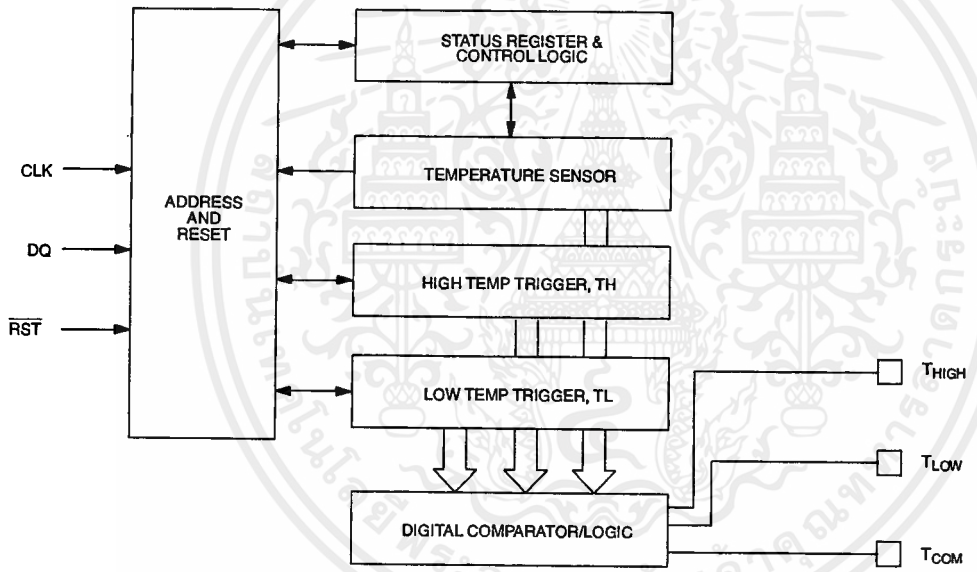
A block diagram of the DS1620 is shown in Figure 1. The DS1620 measures temperatures through the use of an on–board proprietary temperature measurement technique. A block diagram of the temperature measurement circuitry is shown in Figure 2.

The DS1620 measures temperature by counting the number of clock cycles that an oscillator with a low temperature coefficient goes through during a gate period determined by a high temperature coefficient oscillator. The counter is preset with a base count that corresponds to –55°C. If the counter reaches zero before the gate period is over, the temperature register, which is also preset to the –55°C value, is incremented, indicating that the temperature is higher than –55°C.

At the same time, the counter is then preset with a value determined by the slope accumulator circuitry. This circuitry is needed to compensate for the parabolic behavior of the oscillators over temperature. The counter is then clocked again until it reaches zero. If the gate period is still not finished, then this process repeats.

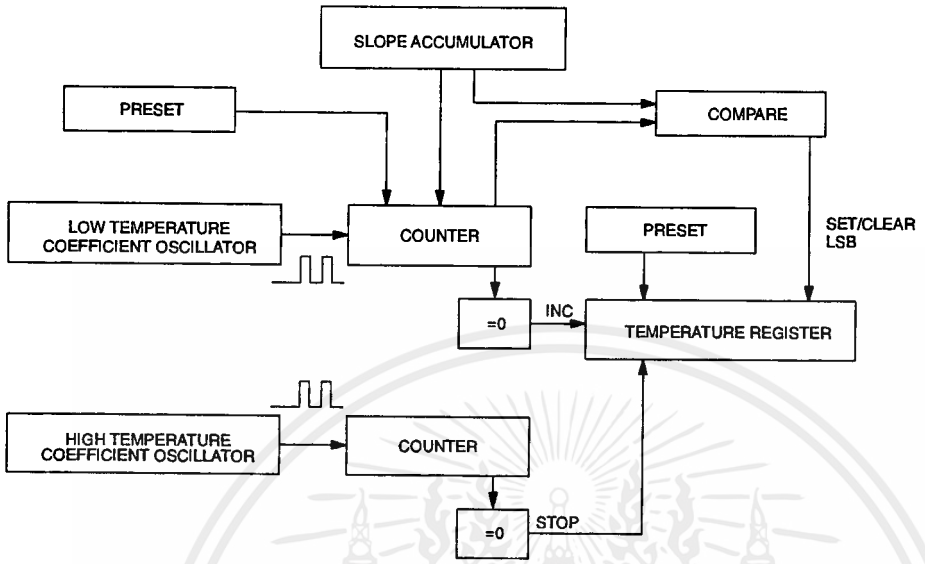
The slope accumulator is used to compensate for the nonlinear behavior of the oscillators over temperature, yielding a high resolution temperature measurement. This is done by changing the number of counts necessary for the counter to go through for each incremental degree in temperature. To obtain the desired resolution, therefore, both the value of the counter and the number of counts per degree C (the value of the slope accumulator) at a given temperature must be known.

DS1620 FUNCTIONAL BLOCK DIAGRAM Figure 1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE MEASURING CIRCUITRY Figure 2



This calculation is done inside the DS1620 to provide 0.5°C resolution. The temperature reading is provided in a 9–bit, two's complement reading by issuing a READ TEMPERATURE command. Table 1 describes the exact relationship of output data to measured temperature. The data is transmitted serially through the 3–wire serial interface, LSB first. The DS1620 can measure temperature over the range of –55°C to +125°C in 0.5°C increments. For Fahrenheit usage, a lookup table or conversion factor must be used.

TEMPERATURE/DATA RELATIONSHIPS
Table 1

TEMP	DIGITAL OUTPUT (Binary)	DIGITAL OUTPUT (Hex)
+125°C	0 11111010	00FA
+25°C	0 00110010	0032h
$+^1/_2$°C	0 00000001	0001h
+0°C	0 00000000	0000h
$-^1/_2$°C	1 11111111	01FFh
–25°C	1 11001110	01CEh
–55°C	1 10010010	0192h

Since data is transmitted over the 3–wire bus LSB first, temperature data can be written to/read from the DS1620 as either a 9–bit word (taking $\overline{RST}$ low after the 9th (MSB) bit), or as two transfers of 8–bit words, with the most significant 7 bits being ignored or set to zero, as illustrated in Table 1. After the MSB, the DS1620 will output 0s.

Note that temperature is represented in the DS1620 in terms of a $^1/_2$°C LSB, yielding the following 9–bit format:

MSB								LSB							
X	X	X	X	X	X	X	1	1	1	0	0	1	1	1	0

T = –25°C

Higher resolutions may be obtained by reading the temperature, and truncating the 0.5°C bit (the LSB) from the read value. This value is TEMP_READ. The value left in the counter may then be read by issuing a READ COUNTER command. This value is the count remaining (COUNT_REMAIN) after the gate period has ceased. By loading the value of the slope accumulator into the count register (using the READ SLOPE command), this value may then be read, yielding the number of counts per degree C (COUNT_PER_C) at that temperature. The actual temperature may be then be calculated by the user using the following:

$$\text{TEMPERATURE} = \text{TEMP_READ} - 0.25 + \frac{(\text{COUNT_PER_C} - \text{COUNT_REMAIN})}{\text{COUNT_PER_C}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED PIN DESCRIPTION Table 2

PIN	SYMBOL	DESCRIPTION
1	DQ	**Data Input/Output pin** for 3–wire communication port.
2	CLK/$\overline{CONV}$	**Clock Input pin** for 3–wire communication port. When the DS1620 is used in a stand–alone application with no 3–wire port, this pin can be used as a convert pin. Temperature conversion will begin on the falling edge of $\overline{CONV}$.
3	$\overline{RST}$	**Reset Input pin** for 3–wire communication port.
4	GND	**Ground pin.**
5	T_{COM}	**High/Low Combination Trigger.** Goes high when temperature exceeds TH; will reset to low when temperature falls below TL.
6	T_{LOW}	**Low Temperature Trigger.** Goes high when temperature falls below TL.
7	T_{HIGH}	**High Temperature Trigger.** Goes high when temperature exceeds TH.
8	V_{DD}	**Supply Voltage.** 2.7V – 5.5V input power pin.

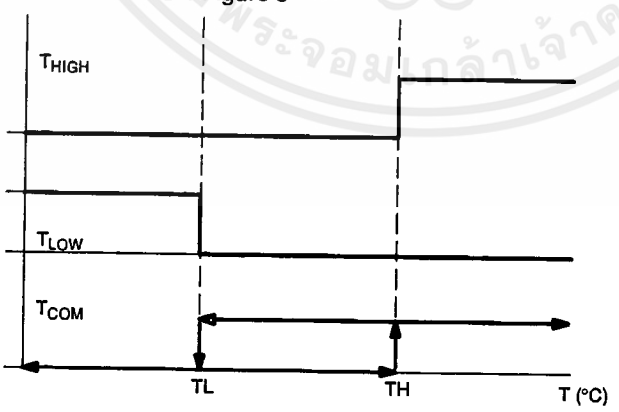
OPERATION–THERMOSTAT CONTROLS

Three thermally triggered outputs, T_{HIGH}, T_{LOW}, and T_{COM}, are provided to allow the DS1620 to be used as a thermostat, as shown in Figure 3. When the DS1620's temperature meets or exceeds the value stored in the high temperature trip register, the output T_{HIGH} becomes active (high) and remains active until the DS1620's measured temperature becomes less than the stored value in the high temperature register, TH. The T_{HIGH} output can be used to indicate that a high temperature tolerance boundary has been met or exceeded, or as part of a closed loop system can be used to activate a cooling system and to deactivate it when the system temperature returns to tolerance.

The T_{LOW} output functions similarly to the T_{HIGH} output. When the DS1620's measured temperature equals or falls below the value stored in the low temperature register, the T_{LOW} output becomes active. T_{LOW} remains active until the DS1620's temperature becomes greater than the value stored in the low temperature register, TL. The T_{LOW} output can be used to indicate that a low temperature tolerance boundary has been met or exceeded, or as part of a closed loop system, can be used to activate a heating system and to deactivate it when the system temperature returns to tolerance.

The T_{COM} output goes high when the measured temperature meets or exceeds TH, and will stay high until the temperature equals or falls below TL. In this way, any amount of hysteresis can be obtained.

THERMOSTAT OUTPUT OPERATION Figure 3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION AND CONTROL

The DS1620 must have temperature settings resident in the TH and TL registers for thermostatic operation. A configuration/status register is also used to determine the method of operation that the DS1620 will use in a particular application, as well as indicating the status of the temperature conversion operation. The configuration register is defined as follows:

CONFIGURATION/STATUS REGISTER

DONE	THF	TLF	NVB	1	0	CPU	1SHOT

where

DONE = Conversion Done bit. 1=conversion complete, 0=conversion in progress.

THF = Temperature High Flag. This bit will be set to 1 when the temperature is greater than or equal to the value of TH. It will remain 1 until reset by writing 0 into this location or by removing power from the device. This feature provides a method of determining if the DS1620 has ever been subjected to temperatures above TH while power has been applied.

TLF = Temperature Low Flag. This bit will be set to 1 when the temperature is less than or equal to the value of TL. It will remain 1 until reset by writing 0 into this location or by removing power from the device. This feature provides a method of determining if the DS1620 has ever been subjected to temperatures below TL while power has been applied.

NVB = Nonvolatile Memory Busy Flag. 1=write to an E^2 memory cell in progress. 0=nonvolatile memory is not busy. A copy to E^2 may take up to 10 ms.

CPU = CPU use bit. If CPU=0, the CLK/$\overline{\text{CONV}}$ pin acts as a conversion start control, when $\overline{\text{RST}}$ is low. If CPU is 1, the DS1620 will be used with a CPU communicating to it over the 3–wire port, and the operation of the CLK/$\overline{\text{CONV}}$ pin is as a normal clock in concert with DQ and $\overline{\text{RST}}$. This bit is stored in nonvolatile E^2 memory, capable of at least 50,000 writes. The DS1620 is shipped with CPU=0.

1SHOT = One–Shot Mode. If 1SHOT is 1, the DS1620 will perform one temperature conversion upon reception of the Start Convert T protocol. If 1SHOT is 0, the DS1620 will continuously perform temperature conversion. This bit is stored in nonvolatile E^2 memory, capable of at least 50,000 writes. The DS1620 is shipped with 1SHOT=0.

For typical thermostat operation, the DS1620 will operate in continuous mode. However, for applications where only one reading is needed at certain times, and to conserve power, the one–shot mode may be used. Note that the thermostat outputs (T_{HIGH}, T_{LOW}, T_{COM}) will remain in the state they were in after the last valid temperature conversion cycle when operating in one–shot mode.

OPERATION IN STAND–ALONE MODE

In applications where the DS1620 is used as a simple thermostat, no CPU is required. Since the temperature limits are nonvolatile, the DS1620 can be programmed prior to insertion in the system. In order to facilitate operation without a CPU, the CLK/$\overline{\text{CONV}}$ pin (pin 2) can be used to initiate conversions. Note that the CPU bit must be set to 0 in the configuration register to use this mode of operation. Whether CPU=0 or 1, the 3–wire port is active. Setting CPU=1 disables the stand–alone mode.

To use the CLK/$\overline{\text{CONV}}$ pin to initiate conversions, $\overline{\text{RST}}$ must be low and CLK/$\overline{\text{CONV}}$ must be high. If CLK/$\overline{\text{CONV}}$ is driven low and then brought high in less than 10 ms, one temperature conversion will be performed and then the DS1620 will return to an idle state. If CLK/$\overline{\text{CONV}}$ is driven low and remains low, continuous conversions will take place until CLK/$\overline{\text{CONV}}$ is brought high again. With the CPU bit set to 0, the CLK/$\overline{\text{CONV}}$ will override the 1–shot bit if it is equal to 1. This means that even if the part is set for one–shot mode, driving CLK/$\overline{\text{CONV}}$ low will initiate conversions.

3–WIRE COMMUNICATIONS

The 3–wire bus is comprised of three signals. These are the $\overline{\text{RST}}$ (reset) signal, the CLK (clock) signal, and the DQ (data) signal. All data transfers are initiated by driving the $\overline{\text{RST}}$ input high. Driving the $\overline{\text{RST}}$ input low terminates communication. (See Figures 4 and 5.) A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, the data must be valid during the rising edge of a clock cycle. Data bits are output on the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

falling edge of the clock, and remain valid through the rising edge.

When reading data from the DS1620, the DQ pin goes to a high impedance state while the clock is high. Taking $\overline{RST}$ low will terminate any communication and cause the DQ pin to go to a high impedance state.

Data over the 3–wire interface is communicated LSB first. The command set for the 3–wire interface as shown in Table 3 is as follows.

Read Temperature [AAh]
This command reads the contents of the register which contains the last temperature conversion result. The next nine clock cycles will output the contents of this register.

Write TH [01h]
This command writes to the TH (HIGH TEMPERATURE) register. After issuing this command, the next nine clock cycles clock in the 9–bit temperature limit which will set the threshold for operation of the T_{HIGH} output.

Write TL [02h]
This command writes to the TL (LOW TEMPERATURE) register. After issuing this command, the next nine clock cycles clock in the 9–bit temperature limit which will set the threshold for operation of the T_{LOW} output.

Read TH [A1h]
This command reads the value of the TH (HIGH TEMPERATURE) register. After issuing this command, the next nine clock cycles clock out the 9–bit temperature limit which sets the threshold for operation of the T_{HIGH} output.

Read TL [A2h]
This command reads the value of the TL (LOW TEMPERATURE) register. After issuing this command, the next nine clock cycles clock out the 9–bit temperature limit which sets the threshold for operation of the T_{LOW} output.

Read Counter [A0h]
This command reads the value of the counter byte. The next nine clock cycles will output the contents of this register.

Read Slope [A9h]
This command reads the value of the slope counter byte from the DS1620. The next nine clock cycles will output the contents of this register.

Start Convert T [EEh]
This command begins a temperature conversion. No further data is required. In one–shot mode, the temperature conversion will be performed and then the DS1620 will remain idle. In continuous mode, this command will initiate continuous conversions.

Stop Convert T [22h]
This command stops temperature conversion. No further data is required. This command may be used to halt a DS1620 in continuous conversion mode. After issuing this command, the current temperature measurement will be completed, and then the DS1620 will remain idle until a Start Convert T is issued to resume continuous operation.

Write Config [0Ch]
This command writes to the configuration register. After issuing this command, the next eight clock cycles clock in the value of the configuration register.

Read Config [ACh]
This command reads the value in the configuration register. After issuing this command, the next eight clock cycles output the value of the configuration register.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1620 COMMAND SET Table 3

INSTRUCTION	DESCRIPTION	PROTOCOL	3–WIRE BUS DATA AFTER ISSUING PROTOCOL	NOTES
TEMPERATURE CONVERSION COMMANDS				
Read Temperature	Reads last converted temperature value from temperature register.	AAh	<read data>	
Read Counter	Reads value of count remaining from counter.	A0h	<read data>	
Read Slope	Reads value of the slope accumulator.	A9h	<read data>	
Start Convert T	Initiates temperature conversion.	EEh	Idle	1
Stop Convert T	Halts temperature conversion.	22h	Idle	1
THERMOSTAT COMMANDS				
Write TH	Writes high temperature limit value into TH register.	01h	<write data>	2
Write TL	Writes low temperature limit value into TL register.	02h	<write data>	2
Read TH	Reads stored value of high temperature limit from TH register.	A1h	<read data>	2
Read TL	Reads stored value of low temperature limit from TL register.	A2h	<read data>	2
Write Config	Writes configuration data to configuration register.	0Ch	<write data>	2
Read Config	Reads configuration data from configuration register.	ACh	<read data>	2

NOTES:

1. In continuous conversion mode, a Stop Convert T command will halt continuous conversion. To restart, the Start Convert T command must be issued. In one–shot mode, a Start Convert T command must be issued for every temperature reading desired.
2. Writing to the E^2 typically requires 10 ms at room temperature. After issuing a write command, no further writes should be requested for at least 10 ms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

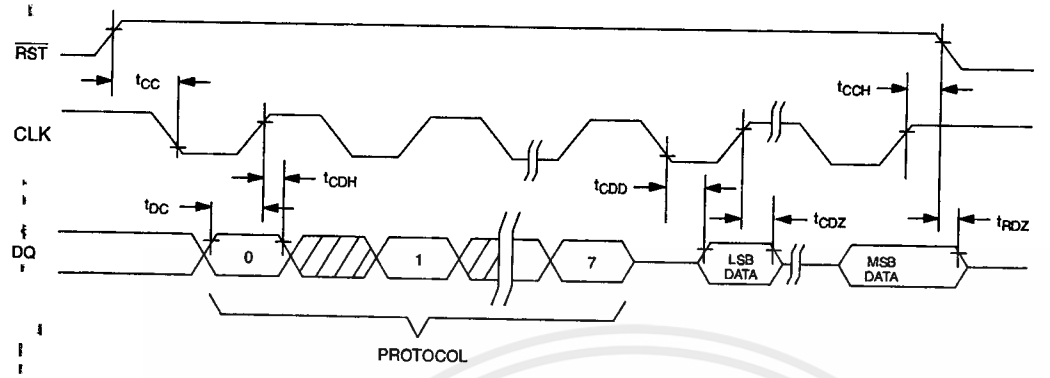
FUNCTION EXAMPLE

Example: CPU sets up DS1620 for continuous conversion and thermostatic function.

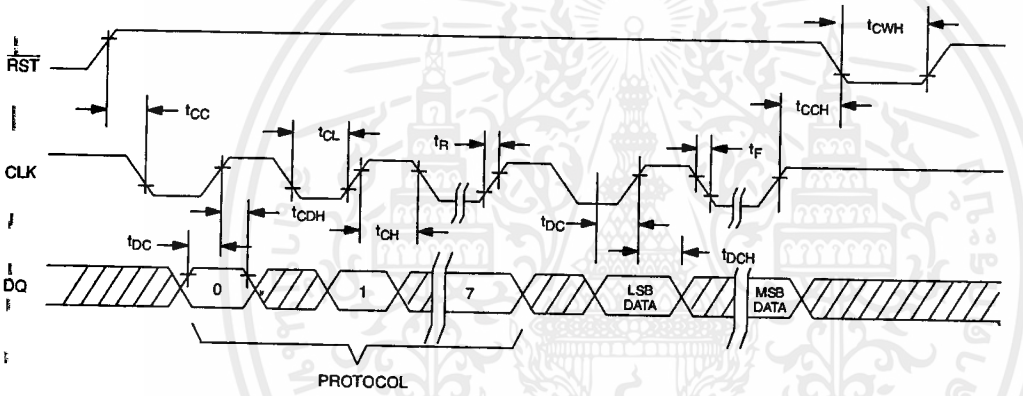
CPU MODE	DS1620 MODE (3–WIRE)	DATA (LSB FIRST)	COMMENTS
TX	RX	0Ch	CPU issues Write Config command
TX	RX	00h	CPU sets DS1620 up for continuous conversion
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620
TX	RX	01h	CPU issues Write TH command
TX	RX	0050h	CPU sends data for TH limit of +40°C
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620
TX	RX	02h	CPU issues Write TL command
TX	RX	0014h	CPU sends data for TL limit of +10°C
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620
TX	RX	A1h	CPU issues Read TH command
RX	TX	0050h	DS1620 sends back stored value of TH for CPU to verify
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620
TX	RX	A2h	CPU issues Read TL command
RX	TX	0014h	DS1620 sends back stored value of TL for CPU to verify
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620
TX	RX	EEh	CPU issues Start Convert T command
TX	RX	Toggle $\overline{RST}$	CPU issues Reset to DS1620

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ DATA TRANSFER Figure 4



WRITE DATA TRANSFER Figure 5



NOTE: t_{CL}, t_{CH}, t_R, and t_F apply to both read and write data transfer.

RELATED APPLICATION NOTES

The following Application Notes can be applied to the DS1620. These notes can be obtained from the Dallas Semiconductor "Application Note Book", via our website at http:\\www.dalsemi.com/, or through our faxback service at (972) 371–4441.

Application Note 67: "Applying and Using the DS1620 in Temperature Control Applications"

Application Note 85: "Interfacing the DS1620 to the Motorola SPI Bus"

Application Note 105: "High Resolution Temperature Measurement with Dallas Direct–to–Digital Temperature Sensors"

Sample Ds1620 subroutines that can be used in conjunction with AN105 can be downloaded from the website or our Anonymous FTP Site.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.5V to +7.0V
Operating Temperature	–55°C to +125°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

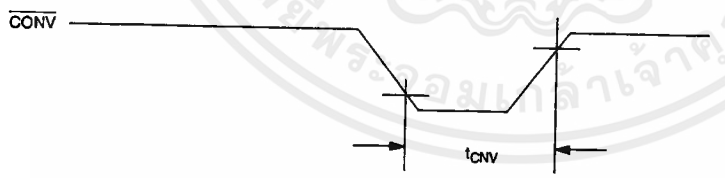
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply	V_{DD}	2.7		5.5	V	1
Logic 1	V_{IH}	2.0		V_{CC}+0.3	V	1
Logic 0	V_{IL}	–0.3		+0.6	V	1

DC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=2.7V to 5.5V)

PARAMETER	SYMBOL	CONDITION	MIN	MAX	UNITS	NOTES
Thermometer Error	T_{ERR}	0°C to +70°C –55°C to +0°C and 70°C to 125°C	See Typical Curve	±1/2	°C	10, 11
Logic 0 Output	V_{OL}			0.4	V	3
Logic 1 Output	V_{OH}		2.4		V	2
Input Resistance	R_I	$\overline{RST}$ to GND DQ,CLK to V_{DD}	1 1		MΩ MΩ	
Active Supply Current	I_{CC}	0°C to +70°C		1	mA	4, 5
Standby Supply Current	I_{STBY}	0°C to +70°C		1	µA	4, 5

SINGLE CONVERT TIMING DIAGRAM (STAND–ALONE MODE)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=2.7V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Temperature Conversion Time	T_{TC}		400	1000	ms	
Data to CLK Setup	t_{DC}	35			ns	6
CLK to Data Hold	t_{CDH}	40			ns	6
CLK to Data Delay	t_{CDD}			100	ns	6, 7, 8
CLK Low Time	t_{CL}	285			ns	6
CLK High Time	t_{CH}	285			ns	6
CLK Frequency	f_{CLK}	DC		1.75	MHz	6
CLK Rise and Fall	t_R, t_F			500	ns	
$\overline{RST}$ to CLK Setup	t_{CC}	100			ns	6
CLK to $\overline{RST}$ Hold	t_{CCH}	40			ns	6
$\overline{RST}$ Inactive Time	t_{CWH}	125			ns	6, 9
CLK High to I/O High–Z	t_{CDZ}			50	ns	6
$\overline{RST}$ Low to I/O High–Z	t_{RDZ}			50	ns	6
Convert Pulse Width	t_{CNV}	250 ns		500 ms		
NV Write Cycle Time	t_{WR}		10	50	ms	12

AC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=2.7V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Capacitance	C_I		5		pF	
I/O Capacitance	$C_{I/O}$		10		pF	

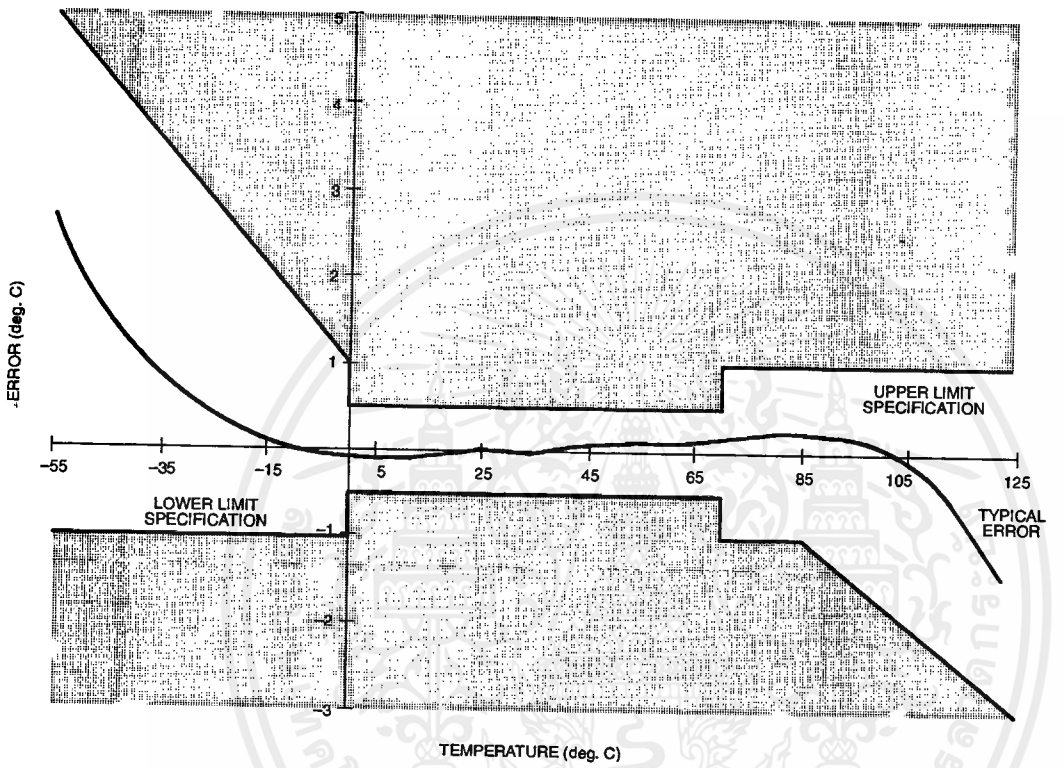
NOTES:

1. All voltages are referenced to ground.
2. Logic one voltages are specified at a source current of 1 mA.
3. Logic zero voltages are specified at a sink current of 4 mA.
4. I_{CC} specified with DQ pin open and CLK pin at V_{DD}.
5. I_{CC} specified with V_{CC} at 5.0V and $\overline{RST}$=GND.
6. Measured at V_{IH} = 2.0V or V_{IL} = 0.8V.
7. Measured at V_{OH} = 2.4V or V_{OL} = 0.4V.
8. Load capacitance = 50 pF.
9. t_{CWH} must be 10 ms minimum following any write command that involves the E^2 memory.
10. See typical curve for specification limits outside 0°C to 70°C range.
11. Thermometer error reflects temperature accuracy as tested during calibration.
12. Writing to the nonvolatile memory should only take place in the 0°C to 70°C temperature range.
13. Valid for design revisions D1 and above. The supply range for Rev. C2 and below is 4.5V ≤ 5.5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CURVE

DS1620 DIGITAL THERMOMETER AND THERMOSTAT
TEMPERATURE READING ERROR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ผศ.สมยศ จุณณะปิยะ,การใช้งานไมโครคอนโทรลเลอร์ ตระกูล MCS-51,พ.ศ.2537
2. วารสารเซมิคอนดักเตอร์ อิเล็คทรอนิคส์,ตรวจวัดอุณหภูมิกับการส่งข้อมูลอนุกรมแบบซิงโคนัส,ฉบับที่171 เดือนพฤษภาคม,พ.ศ. 2540
3. http://www.atmel.com/
4. http://www.intel.com/
5. http://www.dallas.com/
6. http://www.mxim.com/

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้