แหล่งจ่ายไฟต่อเนื่อง

UNINTERRUPTED POWER SUPPLY

จัดทำโดย

วัตสัตวัส มหากุศล

VATSATTAVAS MAHAKUSOL

วิเชียร เทพสุทธินันท์

VICHIAN THEPSUTHINUNTHA

อาจารย์ที่ปรึกษา

ADVISOR

อ.พิชิต ลายอง

Mr.PICHIT LUMYONG

B.ENG (HONS), M.ENG

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2533

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญานิพนธ์ปีการศึกษา 2533

เรื่อง แหล่งจ่ายไฟต่อเนื่อง (UNINTERRUPTED POWER SUPPLY)

ผู้จัดทำ

1. นาย วัตสัตวัส มหากุศล
2. นาย วิเชียร เทพสุทธินันท์

อาจารย์ที่ปรึกษา

(อ. พิชิต ลายอง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟแบบต่อเนื่อง

วัตลัตวัส มหากุศล
วิเชียร เทพสุทธินันท์

อ.พิชิต ลำยอง

บทคัดย่อ

ในภาวะที่เกิดการผิดปกติขึ้นที่ระบบไฟจากการไฟฟ้า เช่น ไฟดับ,ไฟตก,ไฟเกิน หรือ เกิดการขัดข้องของระบบไฟขณะใช้โหลดสำคัญต่าง ๆ จำเป็นที่จะต้องมีแหล่งจ่ายไฟต่อเนื่อง ซึ่งจะให้สภาวะไฟที่ปกติแก่โหลด เช่น Computer,เครื่องมือวัดต่าง ๆ ใน UPS ทั่วไปจะมีส่วนประกอบของ DC Rectifier,แบตเตอร์รี่ และ อินเวอร์เตอร์

ในโครงงานนี้ ได้ศึกษาเพียงส่วนของอินเวอร์เตอร์ เท่านั้น ซึ่งจะใช้แหล่งจ่ายจากแบตเตอรี่ และควบคุมการสวิทชิ่งของ MOSFET โดยใช้ PWM ลักษณะลูกคลื่นที่ปรากฏออกมาหลังจากผ่านวงจรกรองความถี่แล้วจะมีฮาโมนิคส์ปนออกมาน้อย ส่วนของสัญญาณ PWM นั้น สร้างโดยใช้วงจร Analog ทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Uninterrupted Power Supply

Vatsattavas Mahakusol

Vichian Thepsuthinuntha

Mr.Pichit Lumyong

ABSTRACT

In the case of abnormal electrical feeder such as undervoltage,overvoltage or noise on line. The critical load must be supplied continuously. Then the UPS will stabilize the system. The general UPS consists of rectifier, battery and inverter

This project considers only the inverter characteristic, supplied from battery. MOSFET,the switching device, is controlled by PWM signal. This signal causes low hamonics sinusoidal output. And PWM signal is generated by analog circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี UPS	2
บทที่ 3 แบตเตอรี่	17
บทที่ 4 อินเวอร์เตอร์	22
บทที่ 5 ระบบควบคุม	39
- ทฤษฎี FET	40
- วงจรสร้างสัญญาณ PWM	54
- ระบบ Feedback	62
- วงจร Gate driver	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปริญญานิพนธ์ฉบับนี้ได้รวบรวมเรื่องต่าง ๆ ของUPSไว้ ทั้งในส่วนที่เป็น UPS ที่ใช้งานอยู่จริง ซึ่งกล่าวโดยหลักการทั่ว ๆ ไป และ UPS ในงานวิจัย ซึ่งได้กล่าวโดยรายละเอียดถึงส่วนประกอบแต่ละส่วนซึ่งได้ทำการศึกษา,ค้นคว้า และทดลองขึ้นในการศึกษาวิชา Project I และ Project II ซึ่งในปริญญานิพนธ์นี้ได้แบ่งเนื้อหาออกเป็นแต่ละบทดังนี้

ส่วนที่ 1 เกี่ยวกับส่วนประกอบทั่วไปของ UPS

ส่วนที่ 2 เป็นส่วนประกอบและหลักการของ BATTERY

ส่วนที่ 3 INVERTER และ การวิเคราะห์ฮาร์มนิกส์ รวมทั้งวงจรกรองความถี่

ส่วนที่ 4 ทฤษฎี MOSFET

ส่วนที่ 5 วงจรควบคุม (ส่วนสร้างสัญญาณ PWM)

ส่วนที่ 6 วงจรส่วนป้อนกลับ (Feedback)

ส่วนที่ 7 Gate Drive Circuit

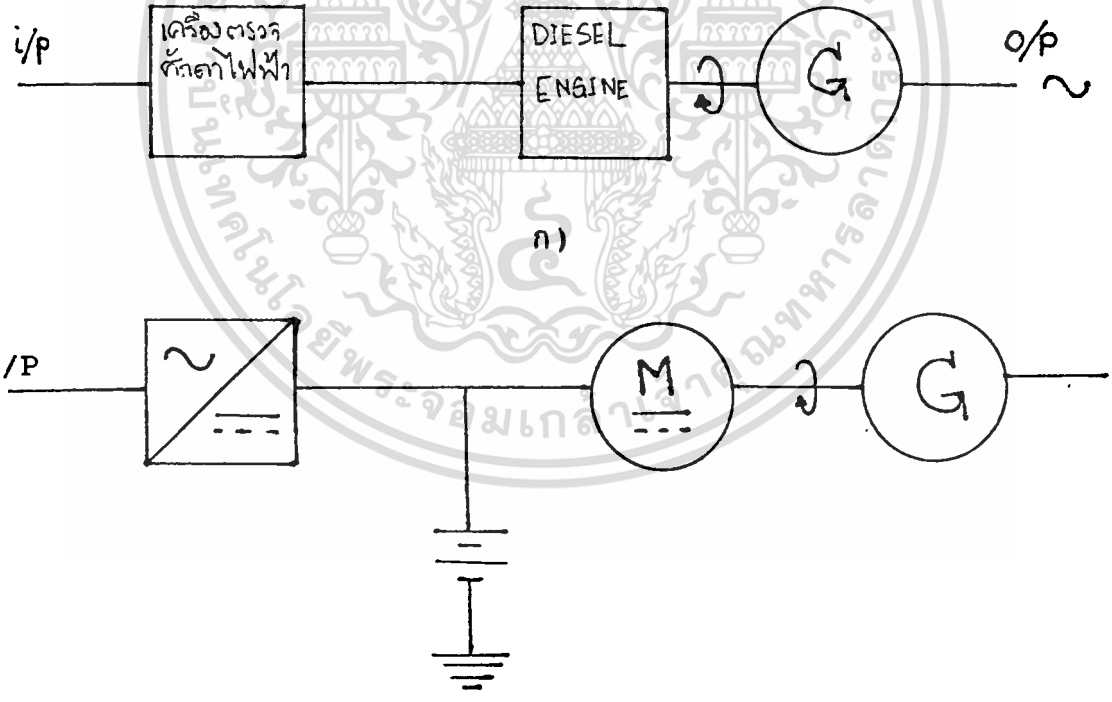
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี UPS

<u>ชนิดของ UPS</u> มีหน้าที่เหมือนแหล่งจ่ายไฟสำรอง คือ จะเริ่มจ่ายไฟเมื่อเกิดไฟดับ แบ่งออกเป็น 2 พวกใหญ่ ๆ คือ

1. แหล่งกำเนิดกำลังหมุน (DYNAMIC UPS) ซึ่งเป็นระบบที่เริ่มแรกในการสร้างขึ้น โดยจะใช้ต้นกำลังต่อร่วมกับเครื่องกำเนิดไฟฟ้า ซึ่งต้นกำลังก็มักจะเป็นเครื่อง--ยนต์ หรือ มอเตอร์ ขึ้นอยู่กับการ DESIGN ซึ่งระบบนี้จะทำงานเมื่อเกิดไฟดับ หรือใช้จ่ายโหลดในกรณีที่ระบบไฟฟ้าเกิดการผิดปกติมาก เช่น การเกิดไฟตกกว่าโหลดจะยอมรับได้ ซึ่งจะสามารถแสดงได้ดังรูป โดย UPS แบบนี้จะจ่ายให้กับโหลดที่มีความสำคัญเท่านั้น เช่น ระบบจ่ายไฟให้กับห้องผ่าตัด หรือ ลิฟต์ ซึ่งอาจเรียกว่า พวกโหลดวิกฤต (CRITICAL LOAD)



ก)

ข)

รูปที่ 2.1 ก) ระบบที่ใช้เครื่องยนต์เป็นต้นกำลัง ข)มอเตอร์เป็นต้นกำลัง

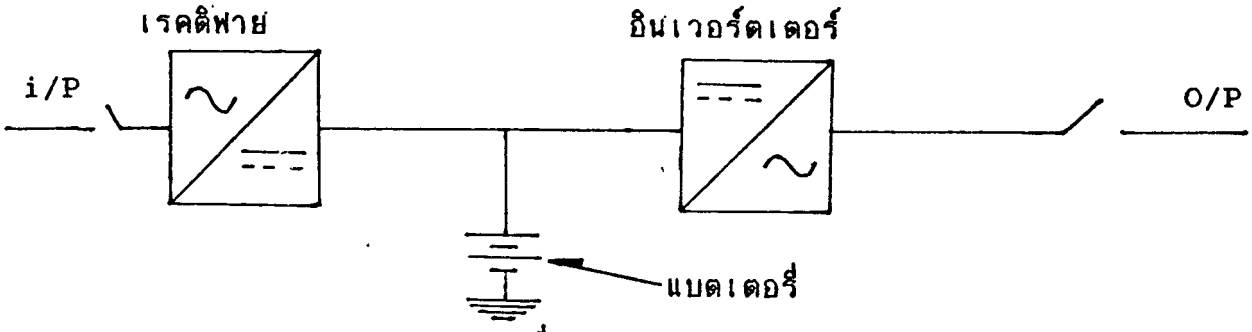
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในความจริงแล้วนั้น ระบบที่จ่ายออกมาจาก GEN. นั้น มีความเป็น SINE มาก และ มีความเชื่อถือได้อีกด้วย แต่สภาพของระบบโครงข่ายจะเป็นตัวรบกวน ซึ่งอาจเกิดจากการเปลี่ยนแปลงโหลดในระบบ หรือการเกิดผิดปกติ (FAULT) ซึ่งถ้าเป็นอุปกรณ์พวกอิเลคโทรนิคส์หรือคอมพิวเตอร์ต่อเข้ากับระบบที่ผิดปกตินั้น ก็จะทำให้เกิดปัญหาการใช้งานขึ้นมา ซึ่งอาจแก้ไขโดยใช้เครื่องปรับสภาวะในสาย (LINE CONDITIONER) แต่ก็จะแก้ไขได้ในพวกที่เกิดการรบกวนสไปด์ (SPIKE) , ไฟตก , ไฟเกิน (ปัญหาในระบบไฟฟ้าของไทยที่สำคัญคือ NOISE,SPIKE,SURGE,FAILURE) ซึ่งจะมีวิธีการแก้ไขในแต่ละตัวที่แตกต่างกันออกไป แต่ถ้าเกิดปัญหาไฟดับขึ้นมา เครื่องปรับสภาวะในสายจะช่วยอะไรไม่ได้เลย โดยเฉพาะอย่างยิ่งถ้าอุปกรณ์ไฟฟ้าที่ใช้อยู่นั้นเป็นพวกคอมพิวเตอร์ จะทำให้เกิดปัญหาต่าง ๆ มากมาย ซึ่งถ้าเป็นระบบธุรกิจหรือเศรษฐกิจที่อาศัยคอมพิวเตอร์สื่อสารเป็นตัวหลักด้วยแล้วจะเกิดปัญหาอย่างมาก ซึ่งอาจทำให้เกิดความเสียหายทางเศรษฐกิจ หรือเกิดการหยุดชะงักของเศรษฐกิจขึ้นได้

ดังนั้นเพื่อไม่ให้เกิดปัญหาไฟดับ หรือ เกิดกระพริบของไฟซึ่งมีผลต่อคอมพิวเตอร์ จึงออกแบบให้เกิด UPS (UNINTERUPTIBLE POWER SUPPLY) เพื่อเข้ามาแก้ไขปัญหาต่าง ๆ

2. ระบบสเตติก UPS (STATIC UPS) จะมีลักษณะต่างจากแบบแรกคือ แทนที่จะใช้พวกเครื่องจักรกลไฟฟ้า เป็นตัวกำเนิดไฟฟ้าจ่ายให้กับโหลดในกรณีที่ระบบไฟฟ้าเกิดมีปัญหา ก็จะใช้พวก อิเลคทรอนิค คอนเวอร์เตอร์ เข้ามาเป็นอุปกรณ์ประกอบหลักร่วมกับแบตเตอรี่ โดยจะไม่มีเครื่องกำเนิดไฟฟ้าเข้ามาเกี่ยวข้อง แต่จะใช้อุปกรณ์อิเลคทรอนิคเข้ามาเป็นตัวกำเนิดไฟฟ้าแทน ดังนั้นระบบนี้จะไม่มีส่วนใดที่ต้องหมุนเคลื่อนที่เลย และจัดว่าเป็นระบบที่มีความเร็วและความเชื่อถือได้สูง จึงเป็นที่นิยมกันอยู่ในปัจจุบัน ซึ่งกลายเป็น UPS แบบใหม่ (MODERN UPS) ซึ่งระบบหลัก ๆ นั้นจะแสดงได้ดังรูปที่ 2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



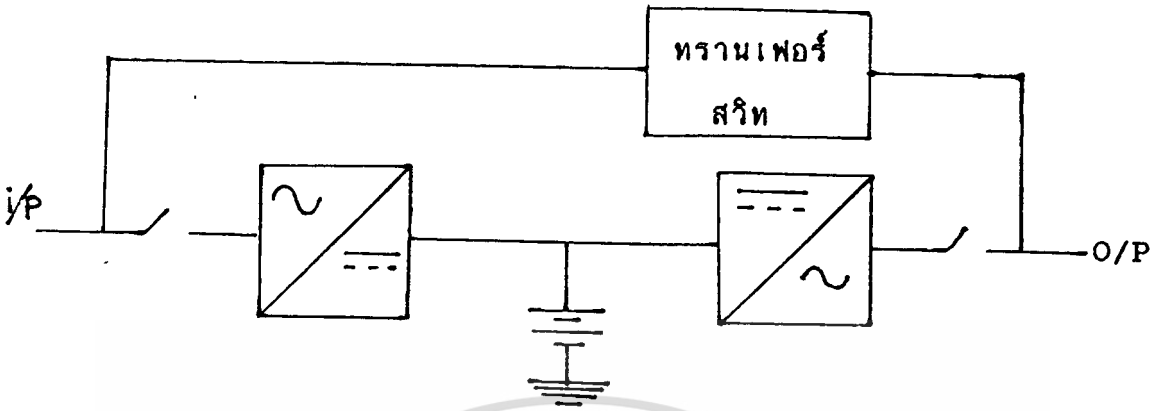
รูปที่ 2.2

ซึ่งอินเวอร์ตเตอร์จะจ่ายกำลังไฟฟ้าที่ถูกปรับทั้งความถี่และแรงดันให้คงที่ แล้วออกไปให้โหลดโดยจะไม่มีผลของ NOISE ไปหาโหลดเลย และไฟตรงที่จะจ่ายให้กับอินเวอร์ตเตอร์นั้นจะต้องผ่านวงจรเรียงกระแสจากกระแสไฟฟ้าสลับให้เป็นกระแสตรง ซึ่งส่วนหนึ่งจะต้องนำไปอัดไฟให้แบตเตอรี่ และอีกส่วนจ่ายให้กับอินเวอร์ตเตอร์เพื่อเปลี่ยนแรงดันกระแสตรงให้เป็นแรงดันกระแสสลับ เพื่อจ่ายให้กับโหลดต่อไป

ภายใต้สภาวะที่เกิดไฟดับ (FAILURE) ของระบบไฟฟ้าหลักของการไฟฟ้า หรือเกิดจากเรคติฟายผิดปกติ คือไม่สามารถจ่ายกระแสตรงออกมาได้นั้น แบตเตอรี่จะเป็นตัวจ่ายแรงดันไฟฟ้ากระแสตรงให้กับอินเวอร์ตเตอร์อย่างอัตโนมัติ ซึ่งโหลดที่ใช้อยู่นั้นจะเป็นตัวกำหนดขนาดของแบตเตอรี่ ซึ่งโดยทั่วไปจะถูกออกแบบให้จ่ายได้นานประมาณ 10 - 30 นาที ที่พิกัดกำลัง คือ ยิ่งพิกัดกำลังมีค่ามากขึ้นเท่าไร ขนาดของแบตเตอรี่ก็จะต้องใหญ่มากขึ้นเท่านั้น แต่ราคาของแบตเตอรี่สูงมาก ดังนั้น เพื่อการประหยัดบางทีก็ต้องใช้แหล่งกำ-
-เนิดกำลังหมุนเข้ามาร่วมกับระบบ STATIC UPS เช่น การจ่ายไฟให้กับระบบปรับอากาศที่ระบบคอมพิวเตอร์บางระบบจำเป็นต้องใช้

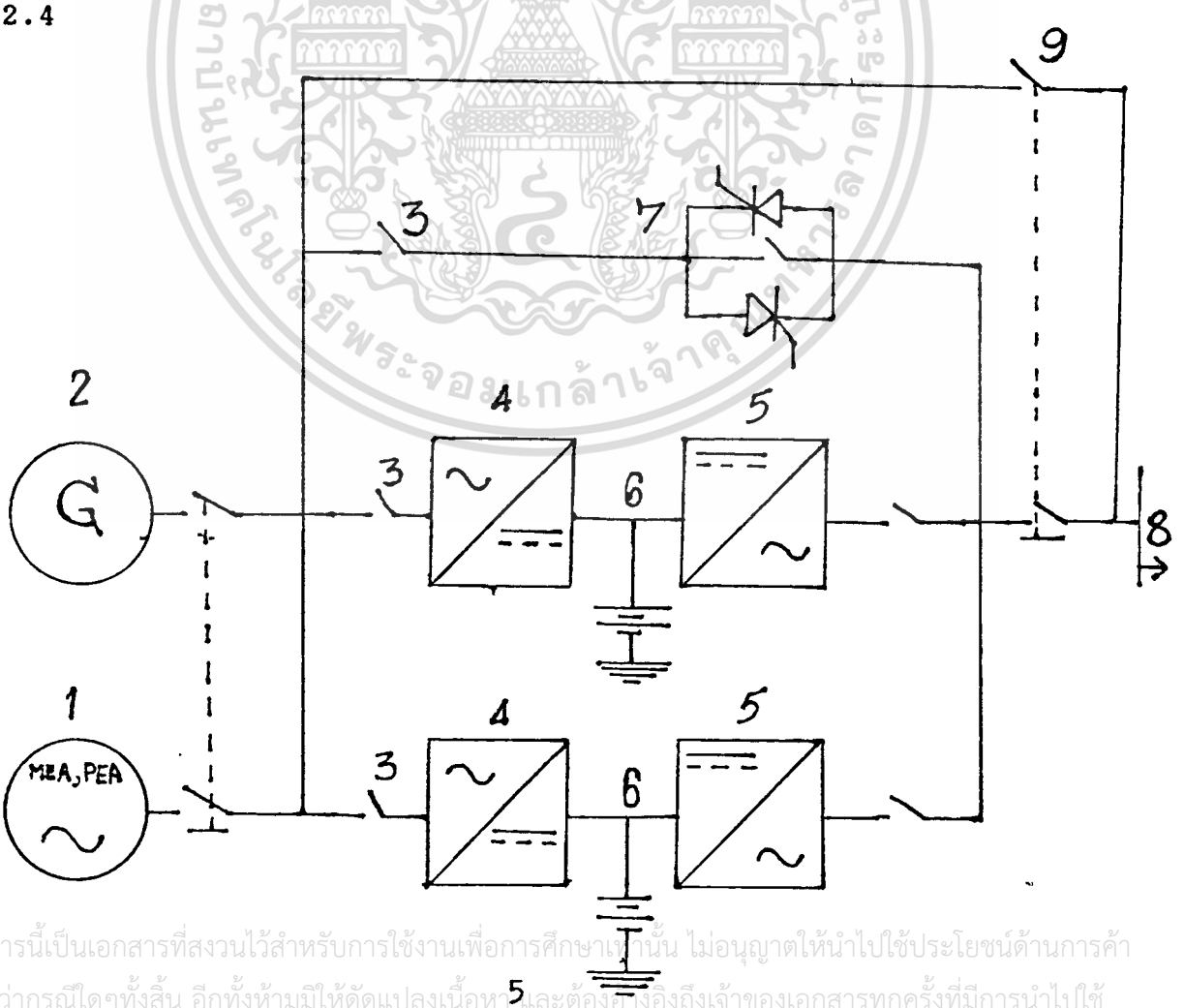
ถ้าต้องการเอา UPS ไปจ่ายไฟให้กับระบบที่ใช้ความถี่เดียวกันก็มักจะติดตั้งทรานเฟอร์สวิท เอาไว้ด้วย หรืออาจเรียกว่า บายพาสสวิท ก็ได้ ซึ่งอาจแสดงให้เห็นดังรูปที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3

ลักษณะการนำไปใช้งานของ UPS นั้น จะขึ้นอยู่กับการนำไปใช้งานที่แตกต่างกันออกไป ซึ่งขึ้นอยู่กับขนาดของพิกัดกำลังและตัวแปรต่าง ๆ ที่ต้องการ เช่น ถ้าขนาดของพิกัดกำลังมากก็จะเอา UPS ย่อยมาขนานกันเพื่อเพิ่มขนาดพิกัดที่จะไปจ่ายโหลด ดังรูปที่ 2.4



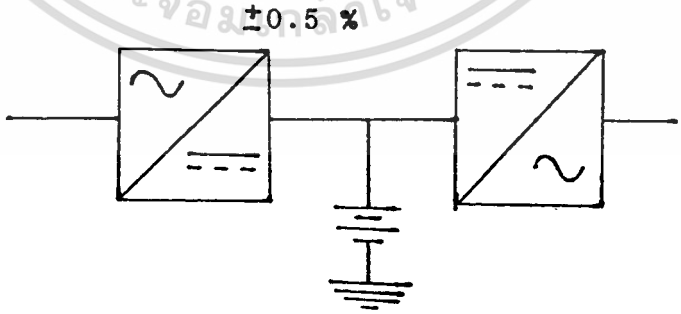
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) ระบบ (NETWORK)
2) ระบบแหล่งจ่ายไฟสำรอง
3) ตัวตัดวงจร (DISCONNECTOR)
4) เรคติฟาย
5) อินเวอร์เตอร์
6) แบตเตอรี่
7) อิเลคทรอนิค
8) ระบบจำหน่าย (LOAD DISTRIBUTION)
9) ทรานเฟอร์สวิท สำหรับบำรุงรักษาระบบ

รูปที่ 2.4 แสดงถึงUPSที่นำมาขนานกัน

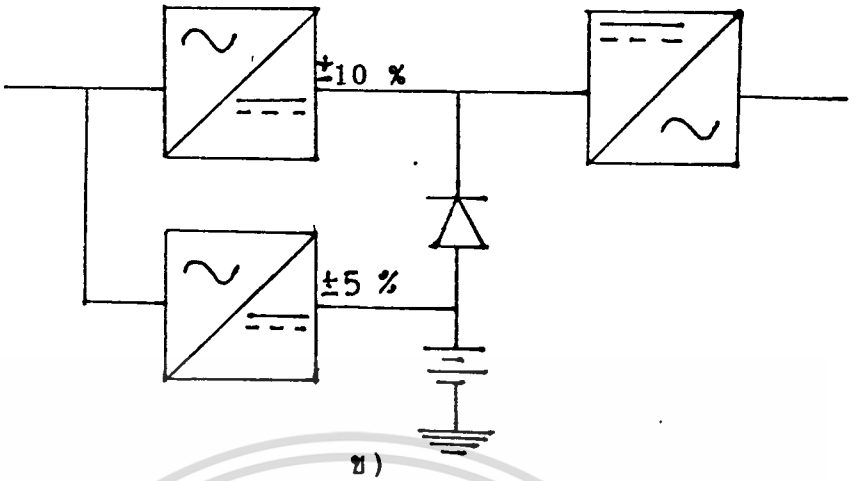
<u>ส่วนประกอบของ UPS</u> ส่วนประกอบของ UPS ที่จะกล่าวถึงจะเป็นแบบสเตติก UPS เท่านั้น โดยสามารถแบ่งเป็นอุปกรณ์หลัก ๆ ได้ดังนี้

1. เรคติฟาย/เครื่องอัดไฟ ในการออกแบบเรคติฟายจะต้องทำให้จ่ายไฟกระแสตรงให้กับอินเวอร์เตอร์ และในขณะเดียวกันก็ต้องอัดไฟให้กับแบตเตอรี่ที่ระดับศักดาให้ถูกต้องด้วย ซึ่งจะเกิดปัญหาตามมา นั่นก็คือ ค่าเรคกูเรชั่น (REGULATION) ของอินเวอร์เตอร์มีค่าเท่าไร ซึ่งเรคติฟายจะต้องช่วยปรับด้วยเพื่อให้ระดับแรงดันขาออกคงที่ แต่ค่าเรคกูเรชั่นไม่ดีทำให้แรงดันที่อัดไฟให้กับแบตเตอรี่มากเกินไปจนแบตเตอรี่พังได้ ดังนั้นจึงได้ขจัดปัญหาเรื่องนี้โดยใช้เรคติฟาย 2 ชุด ดังรูปที่ 2.5



ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข)

รูปที่ 2.5 ก) ระบบที่จ่ายให้กับอินเวอร์เตอร์และแบตเตอรี่

ข) แสดงการแยกชุดเรคติฟายออกเป็น 2 ชุด ที่มีเรกูเลชั่นต่างกัน ทำให้เรกูเลชั่นของระบบดีขึ้น

ในชุดที่ทำการอัดไฟให้กับแบตเตอรี่นั้น เราต้องการความถูกต้องของแรงดันไฟฟ้า จึงทำให้มีเรกูเลชั่นที่ดี เพราะจะทำให้อายุการใช้งานของแบตเตอรี่ยาวนาน และทำงานอย่างเต็มประสิทธิภาพ โดยที่ไดโอดตามรูปที่2.5 ข) จะทำหน้าที่เป็นสวิทปิดกั้นในสภาวะปกติซึ่งอาจจะใช้ไทริสเตอร์แทนก็ได้ แต่ก็ต้องเพิ่มวงจรจุดชนวนอีก ซึ่งจะเป็นการเพิ่มความยุ่งยากให้กับวงจร

สวิทจะทำงานในกรณีที่เกิดสภาวะวิกฤตเท่านั้น เช่น ในกรณีที่เกิดไฟตับ ก็จะมีการเปิดวงจรโดยไดโอดอย่างอัตโนมัติ นอกจากนี้ไดโอดยังมีหน้าที่กั้นการกระเพื่อมที่ป้อนกลับมาจากวงจรอินเวอร์เตอร์ ที่เกิดจากการโหลดของแบตเตอรี่อีกด้วย ซึ่งส่วนประกอบของเรคติฟายจะประกอบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

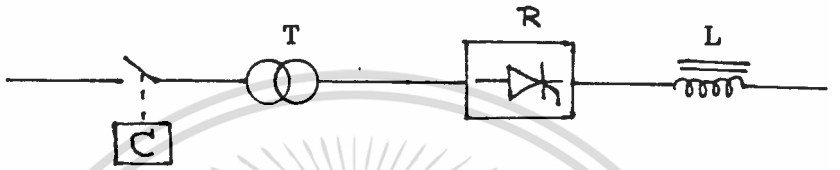
1) เซอร์กิตเบรคเกอร์ หรือ สวิทคอนแทคแม่เหล็ก

2) หม้อแปลงไฟฟ้า

3) บริดจ์เรคติฟาย

4) วงจรกรองกระแส (FILTER)

ซึ่งแสดงดังรูปที่ 2.6



C : สวิทคอนแทคแม่เหล็ก

T : หม้อแปลงไฟฟ้า

R : บริดจ์เรคติฟาย

L : ตัวเหนี่ยวนำ

รูปที่ 2.6 แสดงถึงส่วนประกอบหลักของเรคติฟายและเครื่องอัดไฟ

หม้อแปลงแบบ 2 ขด สามารถแทนด้วย ออโตทรานฟอร์เมอร์ได้ ซึ่งหมายความว่า ไม่มีการแยกออกจากด้านอินพุท แต่ในด้านดีของออโตทรานฟอร์เมอร์ก็คือ จะปรับค่าประสิทธิภาพของวงจรคอนเวอร์ตเตอร์ และยังลดเนื้อที่ น้ำหนักของ UPS ด้วย

การเกิดกระเพื่อม(RIPPLE)ขึ้นนั้น จะส่งผลกระทบต่อการใช้งานของแบตเตอรี่ให้สั้นลง ดังนั้นจึงจำเป็นต้องใส่วงจรกรอง(FILTER) เพื่อลด RIPPLE ให้น้อยลง

วงจรบริดจ์เรคติฟาย มักจะต้องประกอบด้วย ไทรีสเตอร์ ถ้าต้องการให้ค่าฮาร์โมนิคส์ที่จะจ่ายกลับเข้าระบบ(ที่เกิดจากการสวิท) และ ให้กระแสดีซีออกมาเรียบ ก็จะทำได้โดยการเพิ่มจำนวนพัลส์(PULSE) ซึ่งก็คือการเพิ่มจำนวนของอุปกรณ์อิเลคทรอนิคกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(SCR) นั่นเอง โดยที่ฮาร์โมนิคส์และพัลส์มีความสัมพันธ์คือ $n = kp + 1$ โดยที่ n คือ อันดับของฮาร์โมนิคส์ , k คือเลขจำนวนเต็ม , p คือ จำนวนพัลส์ และ ขนาดแอมปลิจูดของฮาร์โมนิคส์จะมีความสัมพันธ์เป็นส่วนกลับของอันดับ คือ ยิ่งอันดับต่ำค่าแอมปลิจูดก็จะมาก ซึ่งก็คือ ค่าฮาร์โมนิคส์ของเรคติฟายที่ใช้ 12 พัลส์จะน้อยกว่า 6 พัลส์

ลักษณะการทำงานของเรคติฟายนั้นจะทำตัวเป็นทั้งเครื่องอัดไฟ และ ตัวจ่ายไฟให้กับอินเวอร์ตเตอร์ ซึ่งลักษณะการอัดไฟมีการทำงานง่าย ๆ คือ เรคกูเลชั่นของแรงดันที่ต้องการควบคุมที่ลักษณะการชาร์จแบบโฟลท์ (FLOAT) คือ 2.23 V/เซล สำหรับแบตเตอรี่แบบกรด-ตะกั่ว หรือ 1.4 V/เซล ในแบตเตอรี่แบบนิเกิล-แคดเมี่ยม ซึ่งการชาร์จแบบนี้จะทำในสภาวะปกติทั่วไป และการชาร์จไฟภายหลังจากการจ่ายไฟไปแล้วนั้นก็จะต้องทำการชาร์จจะสูงกว่าแบบโฟลท์ชาร์จ

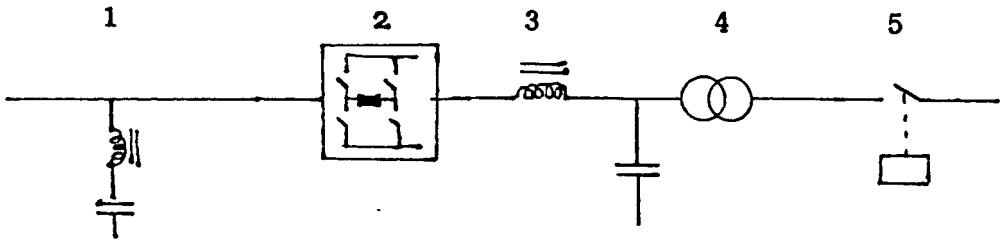
2. อินเวอร์ตเตอร์ จะเป็นตัวเปลี่ยนแรงดันไฟที่ได้รับจากแบตเตอรี่ หรือ เรคติฟายให้เป็นแรงดันไฟสลับ ซึ่งแรงดันด้านนอกจะต้องทำให้เป็นแรงดันรูปซายน์ ซึ่งอาจเป็นแบบ 3 เฟส หรือ 1 เฟส ก็ได้โดยมีส่วนประกอบหลัก ๆ คือ

1. วงจรกรองด้านอินพุท
2. วงจรอินเวอร์ตเตอร์แบบบริดจ์
3. วงจรกรองด้านเอาท์พุท
4. หม้อแปลงทางเอาท์พุท
5. เซอร์กิตเบรคเกอร์ หรือ คอนแทคแม่เหล็ก

ซึ่งวงจรทางด้านอินพุทจะเป็นตัวจำกัดการเกิดริปเปิล การเกิดริปเปิลที่ป้อนกลับไปยังแบตเตอรี่ หรือ วงจรทางด้านอินพุท และวงจรอินเวอร์ตเตอร์แบบบริดจ์นั้นจะเป็นตัวเปลี่ยนแรงดันไฟตรงเป็นแรงดันไฟสลับ โดยมักจะใช้พวก SCR เป็นอุปกรณ์สวิทในขนาดพิกัดใหญ่ ๆ และใช้ทรานซิสเตอร์กำลัง เป็นอุปกรณ์สวิทในขนาดพิกัดเล็กลงมา ซึ่งเอาท์พุทที่ออกมาจะผ่านวงจรกรองทางด้านเอาท์พุท ซึ่งจะเป็นตัวลดฮาร์โมนิคส์ให้ได้เอาท์พุทออกมาเป็นคลื่นรูปซายน์จริง ๆ โดยมีหม้อแปลงทางเอาท์พุทเป็นตัวแยกโหลดออกจากแบตเตอรี่และวงจรอินเวอร์ตเตอร์ พร้อมทั้งยังแปลงระดับแรงดันให้อยู่ในระดับที่ใช้งานอีกด้วย โดยแสดงดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

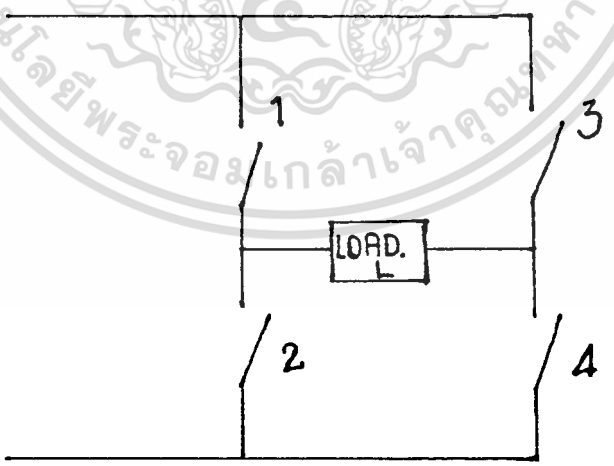
012875?



1) วงจรกรองทางอินพุท 2) วงจรอินเวอร์ตเตอร์แบบบริดจ์

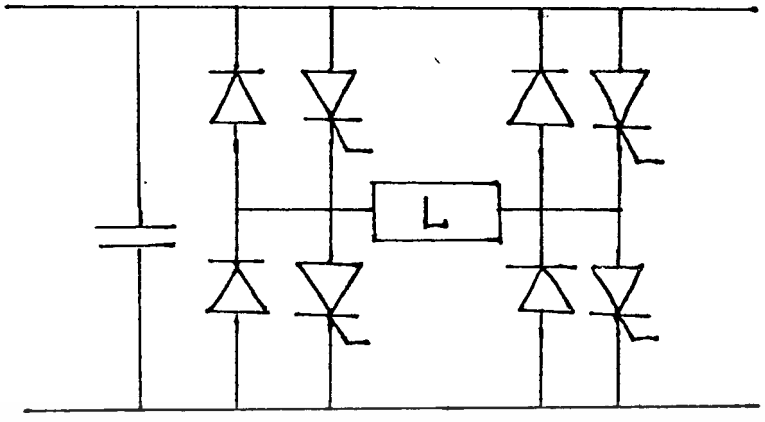
3) วงจรกรองทางเอาท์พุท 4) หม้อแปลง 5) สวิทคอนแทคแม่เหล็ก

ซึ่งแรงดันไฟสลับทางด้านเอาท์พุทจะเกิดการสวิงกลับไปมาของขั้วบวก และขั้วลบของแบตเตอรี่ ซึ่งตามรูปที่ 2.8 แสดงถึงวงจรอินเวอร์ตเตอร์แบบ 1 เฟส ที่ใช้สวิทแบบกล(พื้นฐาน) ซึ่งในความจริงแล้วไม่นิยมใช้กัน เพราะเกี่ยวกับความถี่และอายุการใช้งานของสวิท แต่จะใช้อุปกรณ์พวกเซมิคอนดัคเตอร์แทน ซึ่งได้แก่ พวกอิเลคทรอนิคกำลังทั้งหลายแสดงในรูป ริพลาลิตี้ของแรงดันไฟฟ้าที่เทอร์มินัลด้านเอาท์พุทเกิดจากการเลือกคู่สวิทโดยมีไดโอดคอยทำหน้าที่เป็นคอมมิวเตติ้งไดโอด(COMMUTATING DIODE) เพื่อคอยนำกระแสให้กับโหลดที่เป็นพวกโหลดความเหนี่ยวนำ(INDUCTIVE LOAD) ซึ่งการใส่คาปาซิเตอร์เข้าไปดังรูปที่ 2.9 นั้นก็เพื่อทำให้ค่าอิมพิแดนซ์ของแหล่งจ่ายนั้นน้อยลง



รูปที่ 2.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



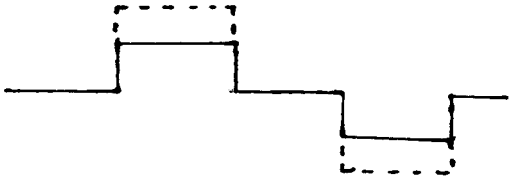
รูปที่ 2.9

ซึ่งถ้าเป็นกรณีที่เลือกใช้อุปกรณ์สวิทเป็นพวกSCR ก็จำเป็นต้องมีวงจรคอมมิวเตชั่นเพื่อทำให้ SCR หยุดนำกระแสโดยการสร้างแรงดันกลับขั้วไปตกคร่อม SCR หรืออาจใช้วิธี GTO (GATE TURN THYRISTOR) โดยการให้กระแสเกทกลับทางซึ่งเป็นวิธีการหยุดนำกระแสอย่างหนึ่ง

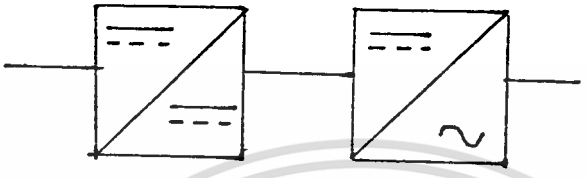
เพื่อชดเชยแรงดันของแบตเตอรี่ที่เปลี่ยนแปลงไปเนื่องจากการจ่ายกระแสและค่าของแรงดันตก ที่เกิดจากการเปลี่ยนแปลงของกระแสโหลด เพื่อต้องการรักษาระดับแรงดันให้คงที่ จึงต้องมีอุปกรณ์ที่จะเข้ามาช่วยควบคุมให้ระดับแรงดันนั้นคงที่ ซึ่งก็มีอยู่หลายวิธีดังนี้

ก) การควบคุมระดับแรงดันไฟตรงที่จะเข้าอินเวอร์เตอร์ให้เปลี่ยนแปลงได้ โดยมักจะใช้วิธีการพวกชอปเปอร์(CHOPPER)หรือไม่ก็ใช้วิธีสวิทชิ่งเพาเวอร์ซัพพลาย(SWITCH--ING POWER SUPPLY) เข้ามาเปลี่ยนแรงดัน โดยการเปลี่ยนค่าแรงดันเฉลี่ย เพราะลักษณะการเกิดชอปเปอร์ หรือการใช้สวิทชิ่งเพาเวอร์ซัพพลายจะมีการตัดแรงดันไฟตรงเป็นลูกคลื่น แล้วแรงดันไฟตรงก็คือ ค่าเฉลี่ยของแรงดันที่เกิดจากการตัด ซึ่งแสดงดังรูปที่ 2.10 ในกรณีที่แรงดันไฟด้านเอาท์พุทของอินเวอร์เตอร์ตกลงซึ่งต้องการแรงดันด้านอินพุทสูงขึ้น วงจรชอปเปอร์หรือสวิทชิ่งเพาเวอร์ซัพพลายก็จะเป็นตัวเปลี่ยนระดับแรงดันไฟตรงด้านอินพุทของอินเวอร์เตอร์ให้สูงขึ้น โดยการเปลี่ยนความกว้างของพัลส์ ซึ่งก็จะทำให้แรงดันด้านเอาท์พุทของอินเวอร์เตอร์สูงขึ้น ซึ่งอาจแสดงได้ดังรูปที่ 2.11 และรูปที่ 2.12

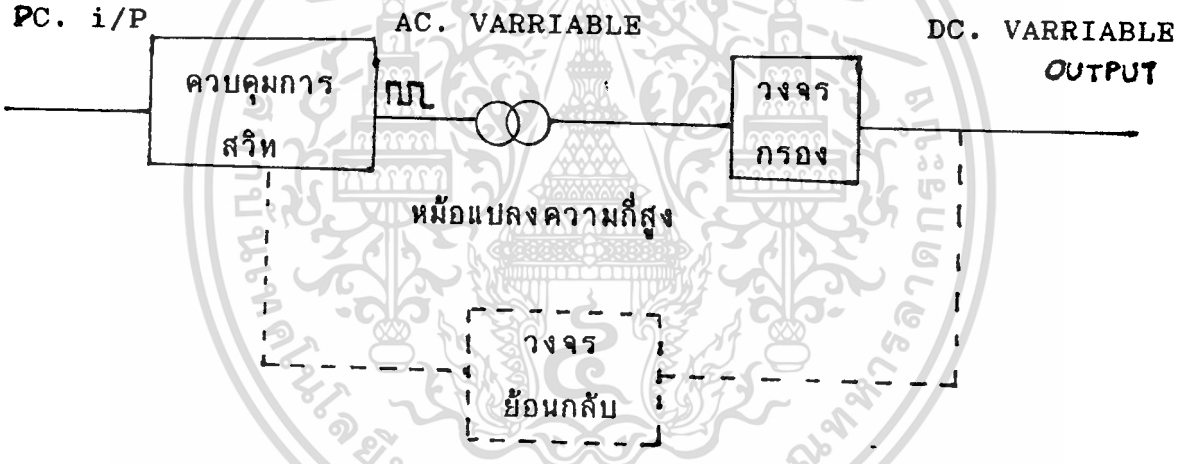
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10



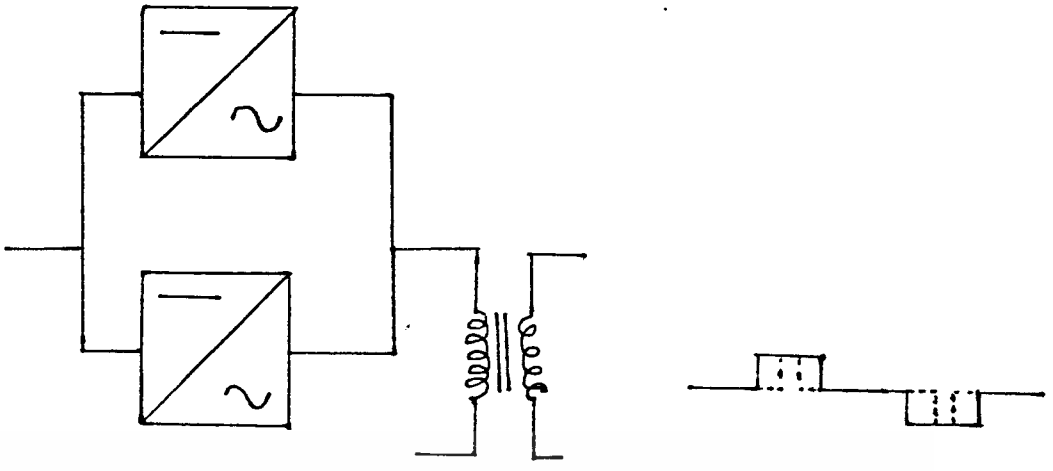
รูปที่ 2.11 ไดอะแกรมของ CHOPPER



รูปที่ 2.12 ไดอะแกรมของสวิทชิ่งเพาเวอร์ซัพพลาย

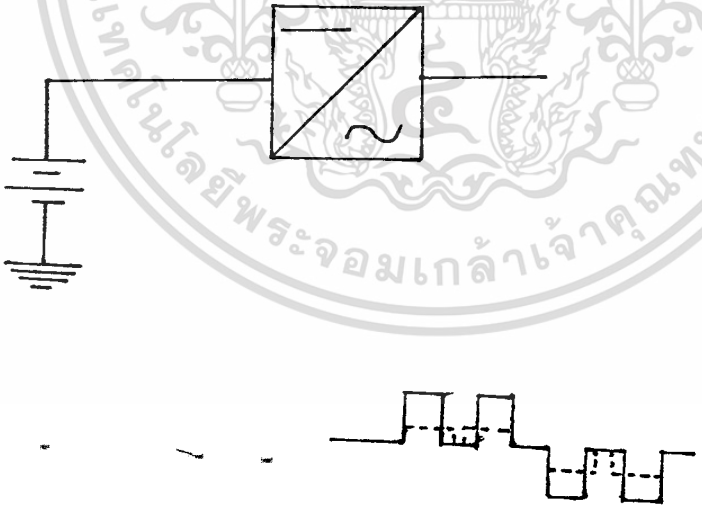
ข) การเปลี่ยนแปลงเฟส(PHASE DISPLACEMENT) ระหว่างอินเวอร์เตอร์ 2 ตัว โดยการควบคุมความกว้างพัลส์ของแรงดันด้านเอาท์พุทที่แสดงดังรูปที่2.13ซึ่งลักษณะการเพิ่มขึ้นของแรงดันทางด้านเอาท์พุทนั้น เกิดจากการรวมกันของแรงดันเอาท์พุทของแต่ละวงจร โดยที่แรงดันกระแสตรงที่จ่ายให้กับอินเวอร์เตอร์ยังคงที่อยู่ โดยค่าความถี่ของแรงดันไฟด้านเอาท์พุทยังคงที่อยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 การควบคุมแบบ PHASE DISPLACEMENT

ค) แบบ PMW (PULSE WIDTH MODULATION) ซึ่งค่าแรงดันจะเปลี่ยนแปลงไปโดยใช้การเปลี่ยนความกว้างของพัลส์ที่เกิดขึ้นหลายพัลส์ใน 1 ไซเคิล ทั้งนี้ขึ้นอยู่กับอัตราส่วนของการมอดูเลชั่น(MODULATION) หรือ Wr ซึ่งการควบคุมแบบนี้ไม่ใช่การเปลี่ยนแปลงอัตราส่วนของการมอดูเลชั่น แต่จะไปเพิ่มหรือลดความกว้างของพัลส์ ซึ่งแสดงได้ดังรูปที่ 2.14

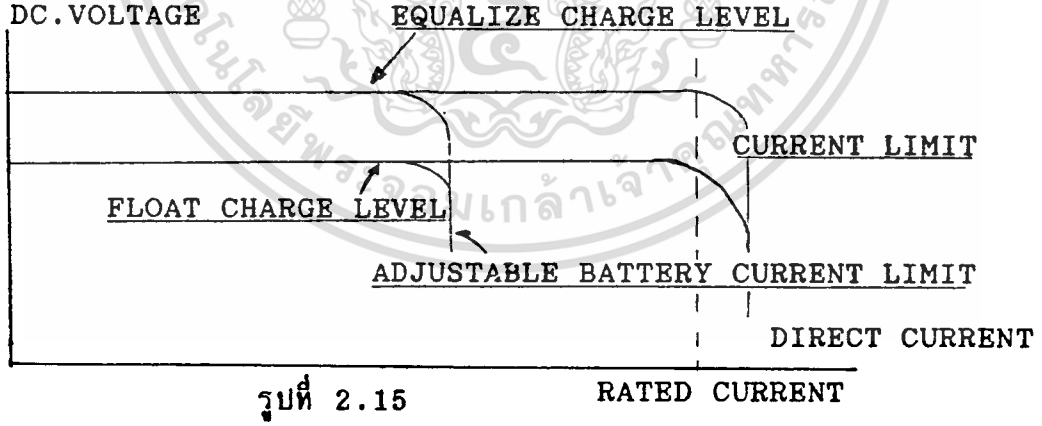


รูปที่ 2.14 การควบคุมแบบ PMW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลดีของการควบคุมแต่ละแบบก็มีอยู่ คือ แบบ ก) อันดับฮาร์โมนิคส์ที่ออกมานั้นไม่เปลี่ยนแปลง เพราะเป็นการเพิ่มของแรงดันไฟตรงโดยที่ความกว้างของพัลส์ไม่เปลี่ยน ซึ่งก็คือแอมปลิจูดของฮาร์โมนิคส์ก็จะเปลี่ยนไป แต่อันดับที่ออกมาไม่เปลี่ยน ซึ่งก็ผิดกับวิธีที่ 2 และ 3 ซึ่งอันดับของฮาร์โมนิคส์ที่ปนออกมาจะเปลี่ยนไปด้วย ซึ่งขึ้นอยู่กับการควบคุม

3. กลุ่มของแบตเตอรี่ จะเป็นส่วนที่ทำหน้าที่สะสมพลังงานในรูปของเคมีแล้วจ่ายออกมาในรูปของพลังงานไฟฟ้า ซึ่งแบบที่นิยมใช้กันก็คือ แบตเตอรี่แบบตะกั่ว-กรด (LEAD-ACID) ซึ่งมักจะพบเห็นทั่วไปในชีวิตประจำวันก็คือแบตเตอรี่ที่ใช้กับรถยนต์ทั่วไป อีกแบบก็คือ แบตเตอรี่แบบนิเกิล-แคดเมี่ยม (Ni-Cd) ซึ่งจะต่างกันอยู่ตรงแรงดันไฟฟ้าต่อเซลคือแบบ Pb-ACID จะให้แรงดันประมาณ 2.2V/ เซล แต่แบบ Ni-Cd จะให้แรงดันประมาณ 1.4V/เซล ดังที่ได้กล่าวมาแล้วคือ ลักษณะการชาร์จแบตเตอรี่มีอยู่ 2 ลักษณะคือ ฟลัทชาร์จ และ อิควอไลซ์ชาร์จ ซึ่งระดับแรงดันก็จะต่างกัน โดยที่ฟลัทชาร์จจะเป็นการชาร์จทั่วไปตามปกติเช่น แบตเตอรี่แรงดัน 48 V ก็จะฟลัทชาร์จที่แรงดันประมาณ 51.6 V ส่วนการอิควอไลซ์ชาร์จนั้นจะใช้แรงดันที่สูงกว่า คือประมาณ 54 V ซึ่งลักษณะการชาร์จทั้ง2 จะแตกต่างกัน คือ อิควอไลซ์ชาร์จจะต้องการภายหลังจากการดิสชาร์จจ่ายไฟให้กับโหลดไปแล้ว ดังนั้นเพื่อเป็นการประหยัดระยะเวลาในการชาร์จ จึงต้องชาร์จที่ระดับแรงดันสูงกว่าปกติ ซึ่งลักษณะการชาร์จจะแสดงดังรูปที่ 2.15

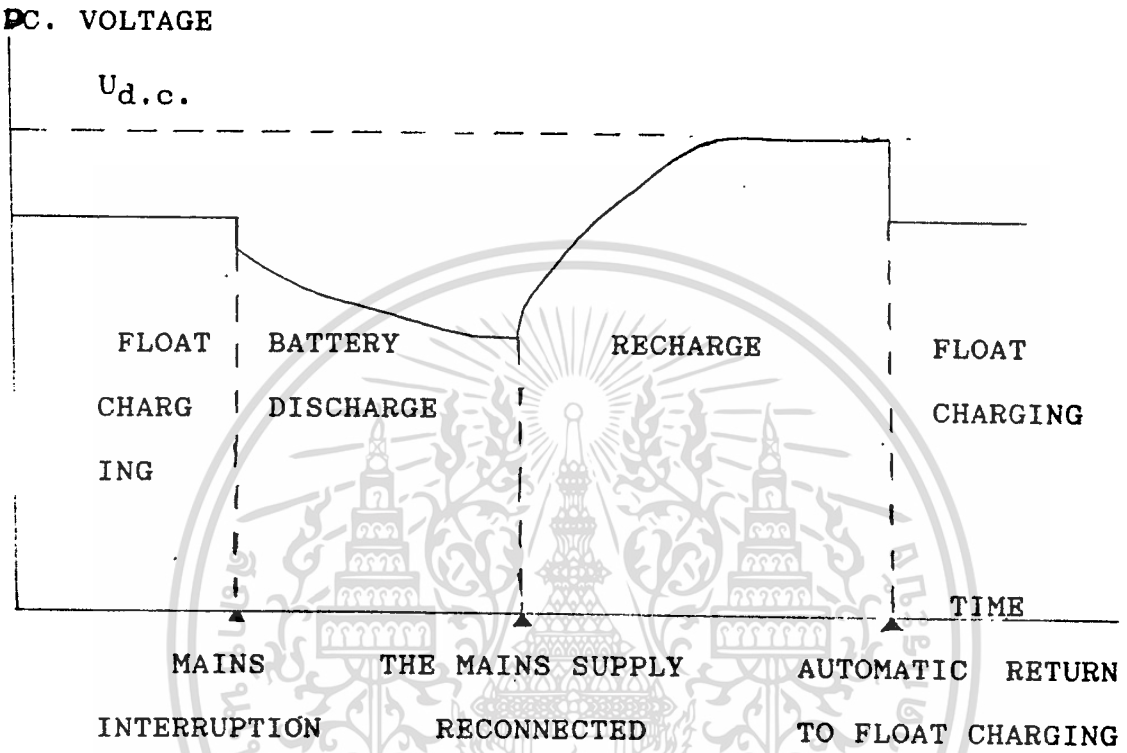


รูปที่ 2.15

โดยที่อันตรายที่จะเกิดกับแบตเตอรี่ก็เช่น การชาร์จเกิน (กระแสเกิน) ดังนั้นภายในตัวเรคติฟายจึงต้องมีตัวจำกัดกระแสโดยจะไปลดระดับแรงดันไฟฟ้าถ้ากระแสเกิน แต่ในขณะที่เกิดไฟดับแล้วแบตเตอรี่จ่ายกระแสให้กับโหลด ค่าศักย์ดาไฟฟ้าที่ขั้วของแบตเตอรี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

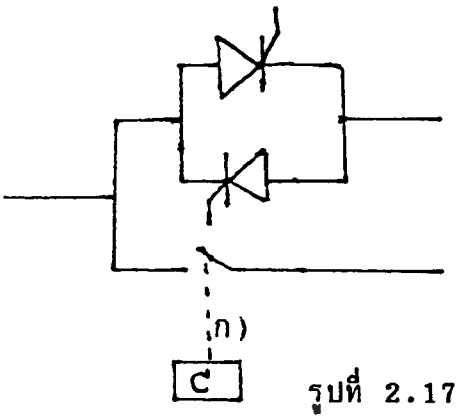
จะค่อย ๆ ลดลง ซึ่งถ้าต้องการแรงดันเอาท์พุทที่คงที่ ก็จะต้องอาศัยอุปกรณ์ควบคุมแรงดันเป็นตัวช่วย ซึ่งลักษณะวัฏจักรของการชาร์จและดิสชาร์จจะแสดงได้ดังรูปที่ 2.16 ซึ่งถึงค่าระดับแรงดันไฟตรงกับเวลาที่ใช้ไปในสภาวะการต่าง



รูปที่ 2.16 แสดงลักษณะต่าง ๆ ของแบตเตอรี่

4. บายพาสสวิทหรือทรานเฟอร์สวิท ลักษณะของสวิทอาจเป็นคอนแทคแม่เหล็กหรือแบบอิเลคทรอนิคส์ (SCR) โดยที่พวก SCR จะเป็นตัวควบคุมการปิดเปิดทางเดินกระแสไฟฟ้า ซึ่งทำงานได้ง่าย รวดเร็ว และมีประสิทธิภาพสูงกว่า เนื่องจากมีความเร็วสูง ดังนั้นเมื่อเกิดเหตุการณ์ผิดปกติขึ้นมาแล้ว สวิทอิเลคทรอนิคส์จะไม่มีการขาดตอน โดยจะทำงานทันทีที่เกิดเหตุการณ์ผิดปกติขึ้นที่ส่วนต่าง ๆ ของ UPS ซึ่งลักษณะของวงจรก็จะเป็นตามรูป 12.7 ก)โดยที่จะมีสวิทต่อร่วมด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17

ส่วนอีกแบบนั้นจะใช้สวิทแบบกลอย่างเดียว เช่น พวกคอนแทคแม่เหล็ก ดังรูปที่2.17ข) ซึ่งสวิทประเภทนี้จะทำงาน โดยอาศัยคุณสมบัติของแม่เหล็กไฟฟ้าเป็นตัวหน่วงที่จะเปิดปิดวงจรเมื่อเกิดการผิดปกติของ UPS แต่การทำงานจะช้ากว่าแบบอิเลคทรอนิคส์มาก แต่ทว่ามีความทนทานสูงกว่าแบบอิเลคทรอนิคส์ คือ ทนกระแสโหลดได้นานกว่า

ซึ่งการทำงานของบายพาสสวิทจะเกิดขึ้น เช่น ในสภาวะที่การทำงานของอินเวอร์เตอร์ไม่เข้ากับระบบไฟฟ้า (SYNCRONIZED กับ SYSTEM) อุปกรณ์พวกเรคติฟายอินเวอร์เตอร์เสียหรือเกิดความถี่ผิดเพี้ยน ซึ่งการที่บายพาสสวิทจะทำงานนั้นขึ้นอยู่กับค่าจำกัดที่ได้ตั้งไว้ในการตรวจจับ ซึ่งเมื่อเกินกว่าค่าที่ยอมรับได้นั้น โหลดก็จะถูกย้ายจากการจ่ายด้วย UPS ไปต่อเข้าโดยตรงกับสายหลัก (MAIN LINE)

นอกจากนี้เมื่อการผิดปกติได้หายไปแล้ว ทรานเฟอร์สวิทก็จะต้องตัดวงจรกลับคืนให้ UPS เป็นตัวจ่ายไฟให้กับโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

แบตเตอรี่

แบตเตอรี่ เป็นแหล่งสะสมพลังงานทางไฟฟ้าชนิดหนึ่ง ซึ่งจะจ่ายพลังงานออกมาในรูปไฟฟ้ากระแสตรง แบตเตอรี่ในความหมายทางไฟฟ้าจะต้องประกอบด้วยเซลที่นำมาต่ออนุกรมกัน

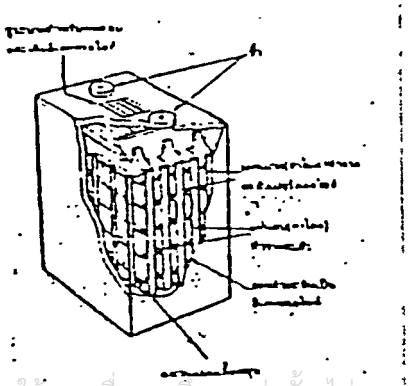
เซลของแบตเตอรี่แบ่งได้เป็น

1. เซลปฐมภูมิ (PRIMARY CELL) เซลชนิดนี้เมื่อสร้างเสร็จก็สามารถนำไปใช้เพื่อจ่ายกระแสไฟฟ้าได้ทันที และเมื่อนำไปใช้แล้วพลังงานไฟฟ้าที่จ่ายออกมาก็จะหมดไป จะไม่สามารถนำเซลชนิดนี้ออกมาใช้ได้อีก

2. เซลทุติยภูมิ (SECONDARY CELL) เซลชนิดนี้เมื่อสร้างขึ้นมาแล้วจะต้องนำไปทำการประจุไฟหรือชาร์จไฟเสียก่อน จึงจะจ่ายกระแสไฟออกมาได้ และเมื่อใช้กระแสไฟฟ้าไป (DISCHARGE) จนกระทั่งกระแสอ่อนลง ก็สามารถนำไปประจุไฟใหม่เพื่อนำไปใช้อีกได้

จากคุณสมบัติของเซลทุติยภูมิที่กล่าวว่า เมื่อเซลถูกใช้จนไฟหมดแล้วสามารถจะนำไปประจุไฟใหม่เพื่อจะได้ใช้ต่อไป ด้วยคุณสมบัติอันนี้ เราจึงนำเซลของแบตเตอรี่ชนิดทุติยภูมิมาใช้เป็นแหล่งจ่ายไฟกระแสตรงให้กับวงจรภาค INVERTER ได้

เซลทุติยภูมิที่จะใช้เป็นเซลแบบตะกั่ว-กรด (LEAD-ACID) ซึ่งใช้ทั่วไปในรถยนต์ ดังแสดงในรูป 3.1

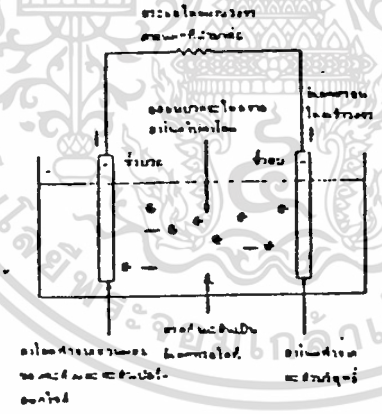


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

รูปที่ 3.1 แสดงโครงสร้างของเซลแบบตะกั่ว-กรด

เซลแบบตะกั่ว-กรด จะประกอบไปด้วยแผ่นคาโธดและแผ่นอาโนดวางสลับกัน โดยจะจุ่มอยู่ในสารอิเลคโตรไลท์ ซึ่งทำมาจากสารละลายกรดกำมะถัน แผ่นเพลทจะวางสลับกันเพื่อจะได้มีพื้นที่ผิวสัมผัสกับสารอิเลคโตรไลท์ได้มาก โดยที่มีปริมาตรน้อยที่สุดเท่าที่จะเป็นไปได้ และการที่มีพื้นที่ผิวสัมผัสระหว่างแผ่นอิเลคโตรด และ สารอิเลคโตรไลท์มากเท่าใด ปฏิกริยาเคมีที่จะเกิดก็มากขึ้นเท่านั้น นอกจากนี้ค่าความต้านทานภายในเซลก็จะยิ่งมีค่าน้อยลงด้วย ดังนั้นเราจึงใช้แบบที่เป็นแผ่นบาง ๆ และคั่นด้วยฉนวนแบบมีรูพรุน

อิเลคโตรดที่เป็นอาโนด จะสร้างขึ้นมาจากตะกั่วบริสุทธิ์ และคาโธดจะสร้างจากส่วนผสมของตะกั่วและตะกั่วเปอร์ออกไซด์ ในขณะที่เซลคายประจุให้กระแสไฟฟ้าออกมา อะตอมของตะกั่วจากแผ่นอาโนดจะแตกตัวเป็นอิออนที่มีประจุบวกเข้าไปรวมอยู่ในสารอิเลค--โตรไลท์ และปล่อยอิเลคตรอนให้ไหลสู่วงจรที่นำมาต่อจากภายนอก ดังแสดงในรูปที่ 3.2



รูปที่ 3.2

ที่คาโธด ตะกั่วเปอร์ออกไซด์จะแตกตัวเป็นอิออนของตะกั่ว ซึ่งจะมีทั้งอิออนประจุบวกและอิออนประจุลบ อิออนที่มีประจุบวกจะดึงเอาอิเลคตรอนจากวงจรจากภายนอกมารวมตัวกลายเป็นอิออนของตะกั่วที่มีประจุบวก ซึ่งเป็นชนิดเดียวกับที่อาโนด ทำให้เกิดกระแสไหลจากคาโธดผ่านไปยังวงจรภายนอก

อิออนของตะกั่วจากแผ่นอิเลคโตรดทั้งสอง จะทำปฏิกริยากับกรดกำมะถันซึ่งเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อิเลคโตรไลท์ กลายเป็นตะกั่วซัลเฟตและกาซไฮโดรเจน (ซึ่งจะรวมกับอิออนของออก--ซิเจนจากคาโธดกลายเป็นน้ำ)

เราสามารถเขียนสูตรของปฏิกริยาเคมีที่เกิดขึ้นได้ดังนี้

$$PbO_2 + Pb + 2H_2SO_4 = 2PbSO_4 + 2H_2O$$

ซึ่งแสดงว่าปฏิกริยานี้เป็นปฏิกริยาที่พันกลับได้ ดังนั้นจึงสามารถที่จะประจุเซลใหม่ได้ โดยการต่อวงจรซึ่งจะจับอิเลคตรอนให้ไหลจากคาโธดกลับไปสู่อาโนด

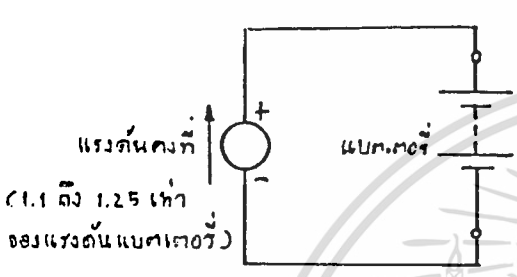
สูตรทางเคมีแสดงให้เห็นว่าสารละลายอิเลคโตรไลท์จะเจือจางลง โดยโมเลกุลของน้ำที่เกิดขึ้น ซึ่งเป็นขณะเดียวกับที่เซลคายประจุ ทำให้เราสามารถใช้เป็นวิธีหาสถานะการประจุและการคายประจุของเซลได้ โดยวัดความถ่วงจำเพาะของอิเลคโตรไลท์ ซึ่งจะบอกว่าเซลใกล้จะถึงสถานะที่คายประจุจนหมดหรือยัง เพื่อที่จะได้ทำการประจุไฟเข้าไปใหม่ โดยค่าความถ่วงจำเพาะของเซลที่มีประจุเต็มที่จะมีค่าประมาณ 1.25 และค่าความถ่วงจำเพาะของเซลที่คายประจุจนหมดจะมีค่าประมาณ 1.2 โดยเราจะใช้ไฮโดรมิเตอร์ในการวัดแรงดันของเซลซึ่งโดยปกติมีค่าเท่ากับ 2 โวลท์

การประจุเซลแบบตะกั่ว-กรด โดยการป้อนกระแสกลับทางเข้าไปในแบตเตอรี่เพื่อบังคับให้ปฏิกริยาเคมีเกิดขึ้น โดยจะเกิดจากทางขวามือไปทางซ้ายมือ ซึ่งจะเปลี่ยนตะกั่วซัลเฟตให้กลับเป็นตะกั่วและกรดกำมะถันตามเดิม วิธีการป้อนกระแสกลับทางทำได้โดยการต่อคาโธดและอาโนดเข้ากับขั้วบวกและขั้วลบของแหล่งจ่ายไฟภายนอก ซึ่งจะมีแรงดันของแหล่งจ่ายไฟภายนอกอยู่ในช่วง 1.1-1.25 ของแรงดันเซลปกติ

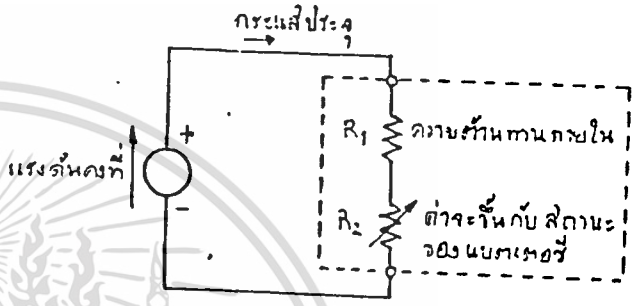
กระแสที่ป้อนเข้าไปเมื่อประจุไฟใหม่นั้นจะขึ้นอยู่กับแรงดันที่ป้อนเข้าไป นอกจากนี้ยังขึ้นอยู่กับสถานะของเซลอีกด้วยว่าคายประจุหรือยัง ถ้าแรงดันที่ป้อนเข้าประจุไฟมีค่าสูงและเซลคายประจุหมดเต็มที่แล้ว ก็จะทำให้กระแสที่ไหลเข้าประจุเซลมีค่ามากตามไปด้วย หรือถ้าเซลถูกใช้แบบเป็นวงรอบ คือจากสถานะประจุเต็มไปสู่สถานะหมดประจุเต็มที่แล้วจึงค่อยประจุใหม่อีกครั้งหนึ่ง ในการประจุจะใช้กระแสมาก แต่ถ้าเซลถูกใช้งานพร้อมกับประจุไฟเข้าตลอดเวลา กระแสที่ใช้ในการประจุจะมีค่าต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่ใช้ในการประจุแบตเตอรี่แบบตะกั่ว-กรดจะแสดงดังรูป 3.3ก



รูปที่ 3.3ก



รูปที่ 3.3ข

ซึ่งแสดงให้เห็นแหล่งจ่ายไฟที่มีแรงดันคงที่ต่ออยู่กับแบตเตอรี่ วงจรสมมูลย์ของรูป 3.3ก จะแสดงให้เห็นในรูป 3.3ข ซึ่งเราจะเห็นได้ว่า แบตเตอรี่จะเปรียบเสมือนว่าประกอบด้วยตัวต้านทาน 2 ตัว โดย R_1 เป็นความต้านทานภายในของแบตเตอรี่ ไม่ว่าจะกำลังประจุหรือคายประจุอยู่ ส่วนตัวต้านทาน R_2 จะมีค่าเปลี่ยนแปลงโดยจะขึ้นอยู่กับสถานะการหมดประจุของแบตเตอรี่ เมื่อแบตเตอรี่คายประจุหมดเต็มที่ ค่าความต้านทานตัวนี้จะมีค่าต่ำ ดังนั้นกระแสในการประจุจึงมีค่าสูง อย่างไรก็ตามเมื่อแบตเตอรี่กลับประจุเต็มที่แล้ว ค่าความต้านทาน R_2 จะมีค่าสูงขึ้นทำให้กระแสที่ใช้ในการประจุลดลง เราจะสามารถตรวจสอบสถานะของแบตเตอรี่ได้ โดยสังเกตค่าของกระแสที่ใช้ในการประจุ ซึ่งจะใช้ได้ก็ต่อเมื่อแรงดันที่ใช้ในการประจุมีค่าคงที่

ในส่วนของวงจรอัดประจุแบตเตอรี่จึงเป็นส่วนที่จำเป็นมากสำหรับ UPS เพราะ LOAD จะใช้กระแสจากแบตเตอรี่ตลอดเวลา นั่นย่อมทำให้ระดับของแบตเตอรี่ลดลง เมื่อโหลดใช้กระแสมากหรือเป็นเวลานาน เราจึงต้องใช้การอัดประจุแบตเตอรี่เพื่อที่จะให้ได้ระดับตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่ให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการ

ในเครื่องอัดประจุแบตเตอรี่โดยทั่วไปจะมีหลักการใหญ่ ๆ อยู่ 3 ประการคือ ใช้อัดด้วยแรงดันคงที่ กระแสคงที่ หรืออัดเป็นจังหวะ หรืออาจจะใช้หลายอย่างผสมกันก็ได้ จากวงจรที่เราออกแบบนี้จะใช้ในการอัดประจุให้แบตเตอรี่ขนาด 12 โวลต์ โดยจะแบ่งช่วงการอัดประจุออกเป็น 3 ช่วง

ในช่วงแรกของการอัดประจุจะเป็นช่วงซึ่งแบตเตอรี่ถูกใช้งานจนหมดเกลี้ยง จะถูกกำหนดให้อัดประจุด้วยกระแสค่อนข้างน้อย คือมีค่าประมาณ 5% ของค่าแอมแปร์-ชม (Ampere-Hour เป็นค่าความจุไสการใช้งานของแบตเตอรี่ว่ามากน้อยเพียงใด) เท่านั้น เพราะว่าการที่เครื่องอัดแบตเตอรี่ยิ่งจ่ายกระแสมากในขณะที่แบตเตอรี่มีแรงดันน้อย กำลังที่สูญเสียไปในทรานซิสเตอร์ในเครื่องอัดแบตเตอรี่จะยิ่งสูงมาก จึงเป็นการเพิ่มขนาดทนกำลังของทรานซิสเตอร์โดยไม่จำเป็น แรงดันของแบตเตอรี่ในช่วงนี้ จะถูกกำหนดไว้ตั้งแต่ 0-10 โวลต์ และในทันทีที่แรงดันของแบตเตอรี่มีค่าเพิ่มขึ้นถึง 10 โวลต์ การอัดประจุก็จะเข้าสู่ในช่วงที่สองทันที ซึ่งในช่วงที่สองของการอัดประจุนี้ จะมีการเพิ่มอัตราการอัดขึ้นทันทีด้วยกระแสที่มีค่าเป็น 20% ของค่าแอมแปร์-ชั่วโมง เมื่อแรงดันของแบตเตอรี่เพิ่มขึ้นไปอีกจนถึง 14.4 โวลต์ (หรือใกล้เคียง) กระแสที่อัดอยู่จะตกลงไปทันที เนื่องจากถือได้ว่าแบตเตอรี่มีค่าเต็มที่แล้ว จึงนับเป็นช่วงที่สามของการอัดประจุ แต่ในช่วงที่สามนี้ก็ยังไม่เลิกอัดประจุเสียทีเดียว เพียงแต่จะอัดค่าน้อย ๆ เท่านั้น และจะค่อย ๆ ลดลงจนกระทั่งเป็นศูนย์เมื่อแรงดันของแบตเตอรี่ขึ้นถึงประมาณ 16.5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรอินเวอร์ตเตอร์

วงจรอินเวอร์ตเตอร์ คือ วงจรที่ทำหน้าที่แปลงพลังงานไฟฟ้าจากไฟตรง (D.C.) ไปเป็นไฟสลับ (A.C.) และสามารถปรับแรงดัน , ความถี่ของไฟสลับได้ การนำวงจรอินเวอร์ตเตอร์ไปประยุกต์ใช้งานได้มีมากมาย ดังตัวอย่าง

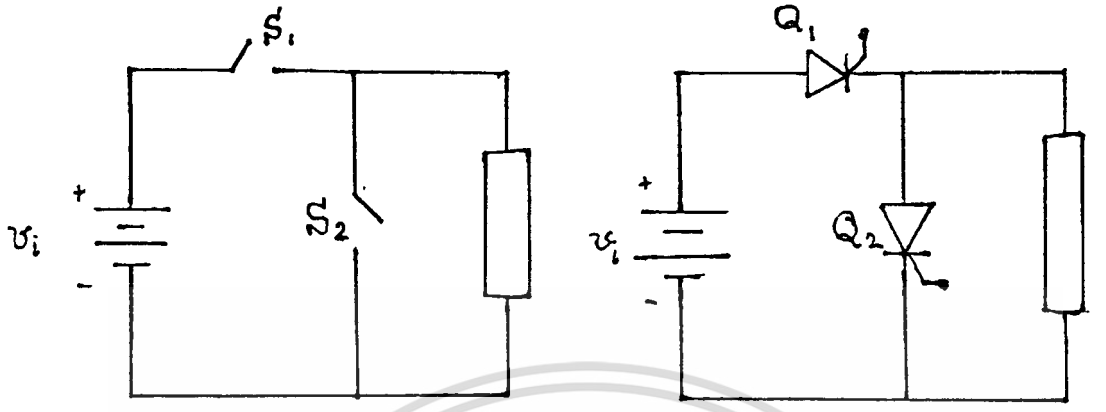
- แหล่งจ่ายไฟสลับสำรอง
- แหล่งจ่ายไฟที่ไม่เคยขัดข้อง
- Motor Drive
- Induction Heating

เพื่อประสิทธิภาพในการแปลงพลังงาน การทำงานของอินเวอร์ตเตอร์จะเป็นลักษณะการ switching มิใช่แบบเชิงเส้น (linear) ดังนั้นรูปคลื่นของแรงดันไฟสลับมักจะมีลักษณะสี่เหลี่ยมหรือลักษณะอื่นที่ไม่ใช่ซายน์ (ยกเว้นจะมีการกรอง เพื่อปรับสัญญาณรูปคลื่นให้เกือบเป็นซายน์) ในลักษณะของการขับมาเตอร์ จะมีลักษณะการพิจารณามุมจุดชนวน แต่ในแหล่งจ่ายไฟสลับจะใช้วงจรกรองความถี่ (filter) โดยในอินเวอร์ตเตอร์จะมีอุปกรณ์หลักคือ อุปกรณ์ switching อาจเป็น Thyrister หรือ Transister ก็ได้ ในการเลือกใช้งาน Thyrister จะหนกำลังได้สูงกว่าแต่ทำงานที่ความถี่สูงไม่ดี (มากกว่า 10 Mhz) และหยุดนำกระแสได้ยากกว่า

โครงสร้างของอินเวอร์ตเตอร์

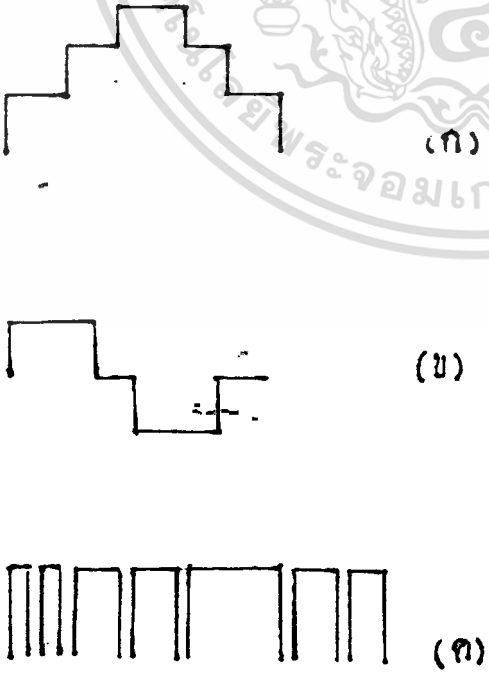
อินเวอร์ตเตอร์จะประกอบด้วย แหล่งไฟตรงที่เป็นแหล่งแรงดันและแหล่งกระแส (แต่ในโครงการนี้พิจารณาใช้เป็นแหล่งกระแส) , ตัว switching Device และ โหลด ซึ่งการตัดต่อสวิทช์ทำให้เกิดการสลับทิศทางหรือขั้วของกระแสหรือแรงดันที่โหลด ก็คือเกิดการแปลงพลังงานจากไฟตรงเป็นไฟสลับนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 อินเวอร์เตอร์พื้นฐาน

ดังรูป ลักษณะ Voltage ที่ปรากฏคร่อมโหลดจะเป็นไปตามการ switching ของ S_1, S_2 ซึ่งจะถูกควบคุมจากวงจรควบคุมที่ gate ของตัวสวิทช์ ซึ่งรูปแบบที่นิยมก็ดังเช่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2ก) แบบ step ข)แบบ quasi ค)แบบ PWM

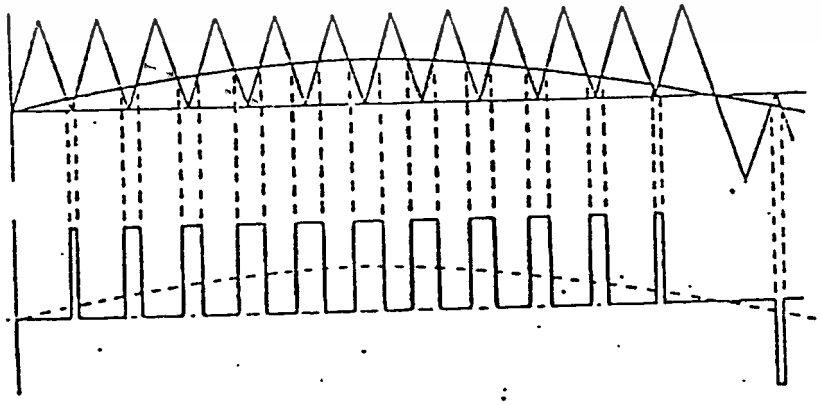
รูปแบบการสวิทช์แบบต่าง ๆ มีความเหมาะสมแตกต่างกันออกไป คือ แบบควอซี่ (Quasi Square) จะสามารถใช้ได้เฉพาะโหลดบางอย่าง เพราะเอาท์พุทจะมีความถี่ฮาร์โมนิคส์อยู่มาก คือมีฮาร์โมนิคส์ที่3และ5ออกมา จึงสามารถใช้กับโหลดพวก Machine

แบบขั้น (Step) ทำให้สัญญาณเอาท์พุทคล้ายกับซายน์ โดยใช้การสวิทช์อุปกรณ์ให้ได้สัญญาณเอาท์พุทเป็นขั้น ๆ จะเห็นในอินเวอร์เตอร์กำลังสูง (มากกว่า 5 KVA)

แบบการมอดูเลตแบบตามความกว้าง (Pulse Width Modulation ; PWM) เป็นการสวิทช์ที่มีฮาร์โมนิคส์มาปะปนน้อยที่สุด เกิดจากการนำสัญญาณสามเหลี่ยมมาเปรียบ-เทียบ (compare) กับสัญญาณซายน์

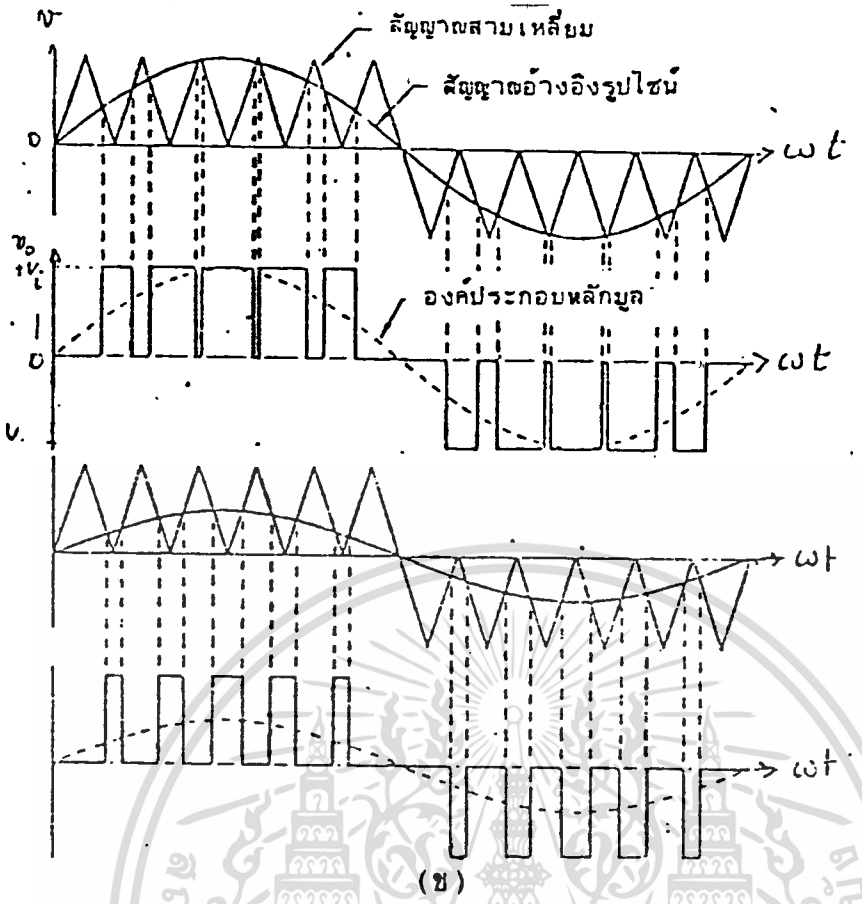
ในงานวิจัยนี้ เลือกใช้รูปแบบการ switching แบบPWM ก็จะพิจารณาที่ PWM ซึ่งจะถูกแบ่งเป็น แบบ 3-Level และ 2-Level

แบบ 3-Level จะให้รูปคลื่นที่มีพัลส์บวกครึ่งวัฏจักร (cycle) และพัลส์ลบครึ่งวัฏจักร ความกว้างของพัลส์จะไม่คงที่ แต่จะแปรเปลี่ยนไปอย่างเหมาะสม เพื่อให้ได้องค์ประกอบหลักมูลตามที่ต้องการ โดยที่ฮาร์โมนิคส์มีอยู่น้อย การมอดูเลตแบบนี้มักจะได้มาโดยการเทียบ (compare) สัญญาณสามเหลี่ยมความถี่สูง เรียกว่า carrier กับสัญญาณซายน์ อ้างอิงที่ความถี่หลักมูล (fundamental)



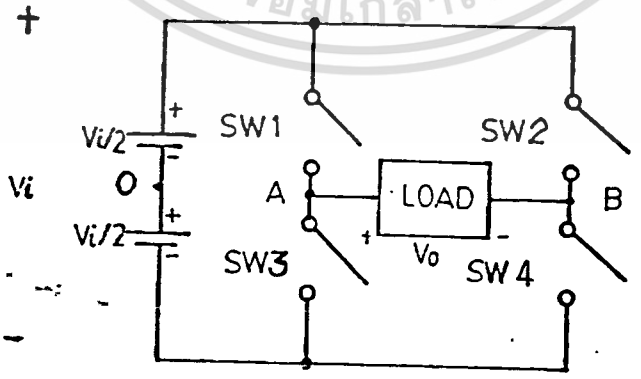
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก)



รูปที่ 4.3ก) รูปคลื่น PWM 3-level

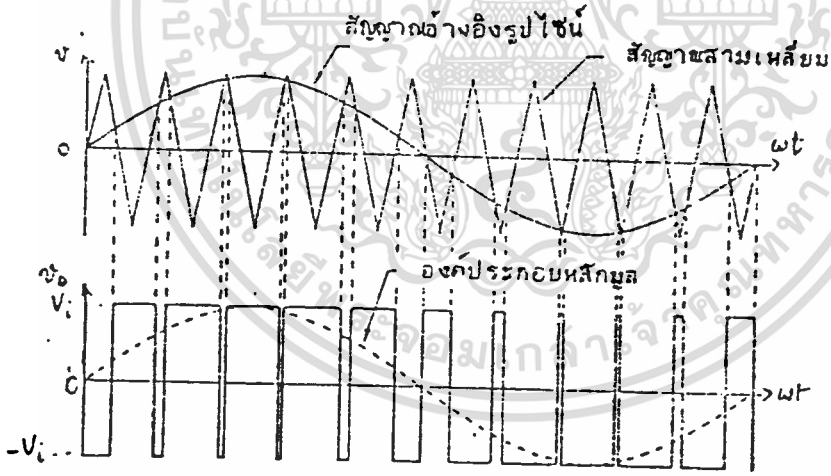
ข) รูปคลื่น PWM ที่ยอดของไซน์อ้างอิงเปลี่ยนไป



รูปที่ 4.4 single phase bridge inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของ inverter ดังรูปที่แสดงไว้นี้ อาศัยการทำงานของสวิท จะใช้การตัดต่อของ SW_1, SW_4 ในครึ่งวัฏจักรบวก และ SW_2, SW_3 ในครึ่งวัฏจักรลบ การมอดูเลตแบบพัลส์-ซายน์ชนิด 2-Level จะเป็นการต่อแหล่งไฟโดยตรงคร่อมโหลดสลับไปมาตลอดเวลา โดยช่วงที่แรงดันคร่อมโหลดเป็นศูนย์ สามารถทำได้โดย ให้ SW_1, SW_4 ทำงานพร้อมกัน และ SW_2, SW_3 ทำงานพร้อมกันอีกคู่หนึ่ง โดยสวิทช์ทั้งสองคู่ทำงานแบบประกอบ คือ คู่หนึ่งต่อวงจรในขณะที่อีกคู่ตัดวงจร การกำหนดขณะของการสวิทช์ก็ใช้การเทียบระหว่างสัญญาณสามเหลี่ยมกับสัญญาณซายน์อ้างอิง แต่สัญญาณสามเหลี่ยมที่เป็น carrier ต่างกับของแบบ 3-Level ดังรูป 4.5



รูปที่ 4.5 แสดงการกำหนดการสวิตช์และรูปคลื่นของแรงดันขาออก ในกรณีการมอดูเลตแบบพัลส์-ไซน์ 2-level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

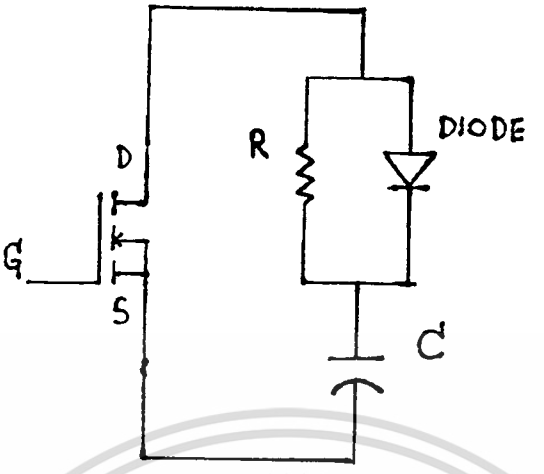
อินเวอร์ตเตอร์ที่ใช้งานในปัจจุบันมีหลายชนิด เช่น แบบBridge , Push-Pull , Mc Merray-Bedford , ไซโคลอินเวอร์ตเตอร์

แต่ในงานวิจัยนี้เป็นแบบ Single-phase Bridge ที่มี Power MOSFET 4 ตัว เป็นสวิทชิ่ง และมีไดโอดเป็น free wheeling ซึ่งความจริงแล้วต้องมีวงจร snubber ช่วยลดการ spike เนื่องจากdv/dtขณะเกิดการสวิทชิ่ง แต่ในการทดลองปรากฏ spike น้อย จึงไม่ได้ทำการต่อ

<u>วงจร snubber</u>

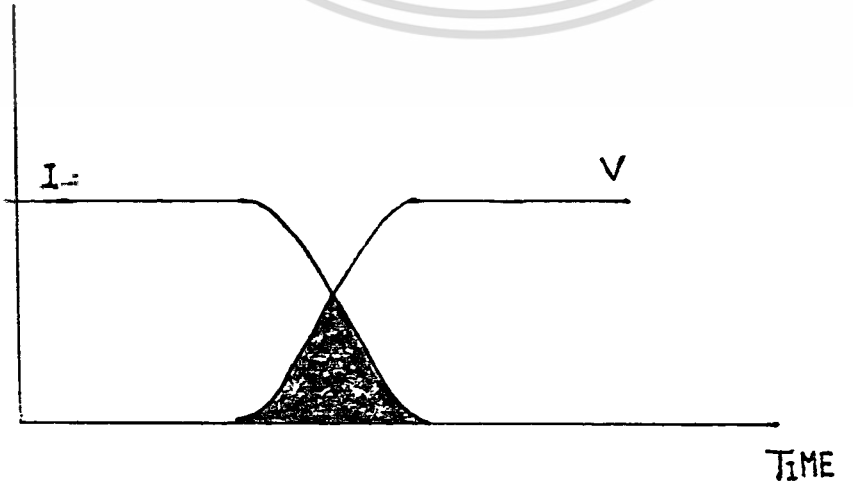
วงจร snubber มีหลักการทำงานคือ เมื่อเพาเวอร์มอสเฟตเกิดการสวิทช์ จะทำให้มีค่า dv/dt(เป็น Switching loss)ขึ้นมา การแก้ไขก็คือ เพิ่มคาปาซิเตอร์เข้าไปลด dv/dtจะเปลี่ยนรูปของ I เข้าไปชาร์จคาปาซิเตอร์ ซึ่งก็คือการช่วยลดค่าdv/dt นั่นเอง ทั้งนี้ก็จะรวมถึงการเกิดสไปค์(spike)ด้วย การประจุคาปาซิเตอร์จะดำเนินไปอย่างต่อเนื่อง ในขณะที่เพาเวอร์มอสเฟตยังนำกระแส โดยการประจุผ่านไดโอดแทนการผ่านความต้านทาน และในกรณีที่เพาเวอร์มอสเฟตหยุดนำกระแส จะทำให้คาปาซิเตอร์คายประจุที่ได้เก็บเอาไว้ออกมาในรูปของฟังก์ชันเอ็กซ์โปเนนเชียล (exponential) ทั้งนี้ขึ้นอยู่กับค่าเวลาคงที่ (time constant) ที่สอดคล้องกับการทำงาน นอกจากค่าความ--ต้านที่จะเป็นตัวกำหนดค่าเวลาคงที่แล้ว ยังมีหน้าที่ช่วยจำกัดกระแสที่ไหลผ่านคาปาซิเตอร์ด้วย โดยค่า R และ C จะขึ้นกับ แรงดันที่ป้อนวงจร และ ขนาดของสไปค์(dv/dt)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 วงจร snubber

การออกแบบวงจรสนับเบอร์ เรารู้แล้วว่าเมื่อมอสเฟตหากระแส ตัวเก็บประจุ C จะทำการชาร์จประจุโดยผ่านไดโอด โดยค่าแรงดันที่ทำการชาร์จคือVcc-Vdเมื่อมอสเฟตหยุดนำกระแส ตัวเก็บประจุก็จะถ่ายเทประจุออกมาโดยผ่านตัวต้านทาน ดังนั้นสนับเบอร์จะทำหน้าที่คอยรับพลังงานช่วงที่เกิดการสวิทช์ ในการออกแบบจะต้องคำนึงถึงพลังงานในช่วงเวลาหยุดนำกระแส



รูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในพื้นที่แรเงาจะเป็นพลังงานในกรณีที่เป็นโหลดของตัวเหนี่ยวนำ ซึ่งพลังงานคือ

$$E = 1/2\ CV^2_{ds} = [\ IdV_{ds}\ (\ T_r + T_f\ )\ ]\ /\ 2$$

โดยกำหนด Id = ค่ากระแสที่ขาเดรนสูงสุด

V_{ds} = ค่าแรงดันระหว่างขา เดรน และ ซอร์ส สูงสุด

T_f = Fall time

T_r = Rise time

ได้ว่า $C = Id\ (\ T_r + T_f\ )\ /\ V_{ds}$

โดยมีค่าแรงดันตกคร่อมเป็น

$$V_c = V_{ds} * \exp - (\ Ton\ /\ RC\ )$$

ตัวเก็บประจุจะทำการประจุในช่วงเวลาหยุดนำกระแสได้หมดนั้น เราจะต้องเลือกค่า RC เพื่อทำให้ค่า exp - (Ton / RC) เท่ากับ 1 และในขณะเดียวกัน เราก็จะต้องเลือกค่า RC เพื่อที่จะคายประจุหมดในช่วงเวลาที่มอสเฟตนำกระแส เราจะกำหนดให้เวลานั้นคือ 5 เท่าของค่าเวลาคงที่ (time constant,5T) สำหรับตัวเก็บประจุที่คายประจุให้หมดผ่านความต้านทานนั้น กำหนดเป็น 3 เท่าของค่าเวลาคงที่ (3T)

ดังนั้นจะหาค่าตัวต้านทานนี้ได้

$$R = Ton\ /\ 3C$$

ค่า R ที่คำนวณได้นี้ต้องนำไปเทียบกับค่ากระแสดิสชาร์จ โดยผ่านมอสเฟตในช่วงเวลาการนำกระแส

$$I_{dis} = V_{Ds}\ /\ R$$

ถ้าค่าความต้านทานต่ำมากจนกระแสดิสชาร์จมากกว่า 25 % ของกระแสเดรน เราต้องปรับความต้านทาน ที่ให้ค่ากระแสดิสชาร์จมีค่า 25 % ของกระแสเดรน หาค่ากำลังของความต้านทาน

$$Pr = 1/2\ CV^2_{ds}f$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะของฮาร์โมนิคส์จากเครื่องแปลงพันกำลังแบบสถิต

เครื่องแปลงพันกำลังแบบสถิต (static power converter) เป็นอุปกรณ์ทางอิเลคทรอนิคส์กำลัง (power electronics) นั้น ส่วนมากจะให้คลื่นรูปแรงดันออกไม่เป็นแบบอุดมคติ กล่าวคือ แรงดันออกแบบทิศทางเดียวจะมีคลื่นพริ้ว (ripple) ซึ่งมีการเปลี่ยนแปลงเป็นคาบ ๆ รวมอยู่ด้วย แรงดันแบบนี้จึงไม่ราบเรียบสนิทแบบแรงดันกระแสตรงในทฤษฎีและแรงดันออกที่เป็นแบบสลับ ซึ่งมีการเปลี่ยนแปลงทิศทางกลับไปกลับมาเป็นคาบ ๆ นั้น โดยมากจะมีรูปคลื่นที่ไม่เป็นแบบไซนูซอยด์ (sinusoid) ความหมายก็คือรูปคลื่นทั้งหลายนี้มีส่วนประกอบที่เป็นฮาร์โมนิคส์บนอยู่นั่นเอง ซึ่งฮาร์โมนิคส์เหล่านี้ จะมีผลกระทบต่อโหลดที่เครื่องแปลงพันกำลังแบบสถิตนี้จ่ายกำลังให้ด้วย

ในงานวิจัยนี้ จะพิจารณาเพียงส่วนของฮาร์โมนิคส์ในอินเวอร์เตอร์เท่านั้น

การวิเคราะห์ฮาร์โมนิคส์

โดยทั่วไปรูปคลื่นของแรงดันและกระแส ที่เกี่ยวข้องกับเครื่องแปลงพันกำลังแบบสถิตจะมีลักษณะเป็นคาบ ไม่ว่าเอาท์พุทของวงจรอินเวอร์เตอร์ที่ใช้การควบคุมทั้งชนิดควอซี่สแควร์ , PWM หรือ แบบ STEP ก็ตาม จะมีฮาร์โมนิคส์ออกมาด้วยทั้งสิ้น ขึ้นอยู่กับว่าชนิดไหนจะให้ฮาร์โมนิคส์อันดับต่ำออกมามากกว่ากัน ฮาร์โมนิคส์อันดับต่ำจะมีผลต่อความถี่มูลฐานมากกว่าฮาร์โมนิคส์อันดับสูง ดังนั้นจะต้องทำการวิเคราะห์ฮาร์โมนิคส์โดยใช้เครื่องมือที่เรียกว่า waveform analyser หรือ วิเคราะห์โดยใช้อนุกรมฟูริเยร์ก็ได้

อนุกรมฟูริเยร์ของฟังก์ชันเป็นคาบ f(x) ซึ่งนิยามในช่วง $c<=x<=c+2L$ โดย c และ L เป็นค่าคงตัว ($L > 0$) จะได้เป็น

$$f(x) = a_0/2 + \sum_{n=1}^{\infty}[a_n\cos(n\pi x/L) + b_n\sin(n\pi x/L)]$$

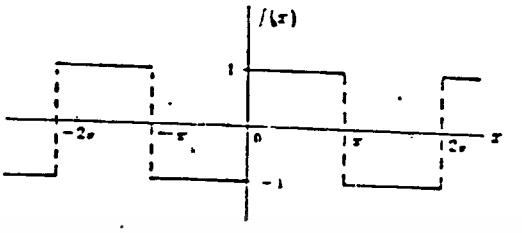
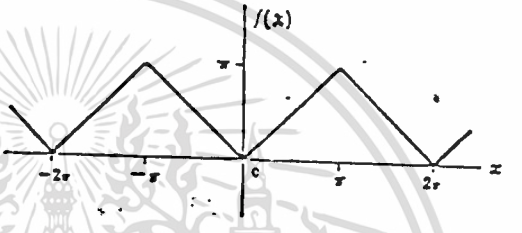
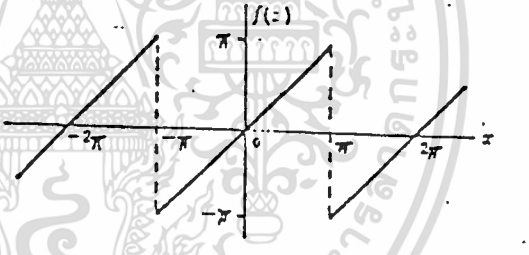
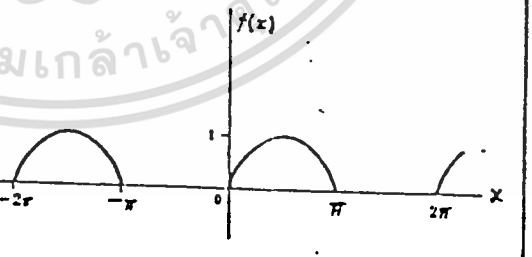
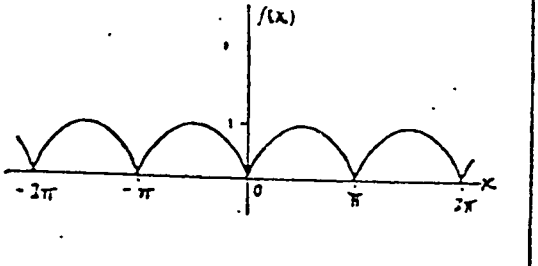
$$a_n = (1/L)\int_{c}^{c+2L} f(x)\cos(n\pi x/L)dx$$

$$b_n = (1/L)\int_{c}^{c+2L} f(x)\sin(n\pi x/L)dx$$

จะแสดงตัวอย่างอนุกรมฟูริเยร์ของฟังก์ชันคาบ f(x) บางฟังก์ชันในตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

ตารางที่ 4-1 ตัวอย่างอนุกรมฟูริเยร์ของฟังก์ชันเป็นคาบบางฟังก์ชัน

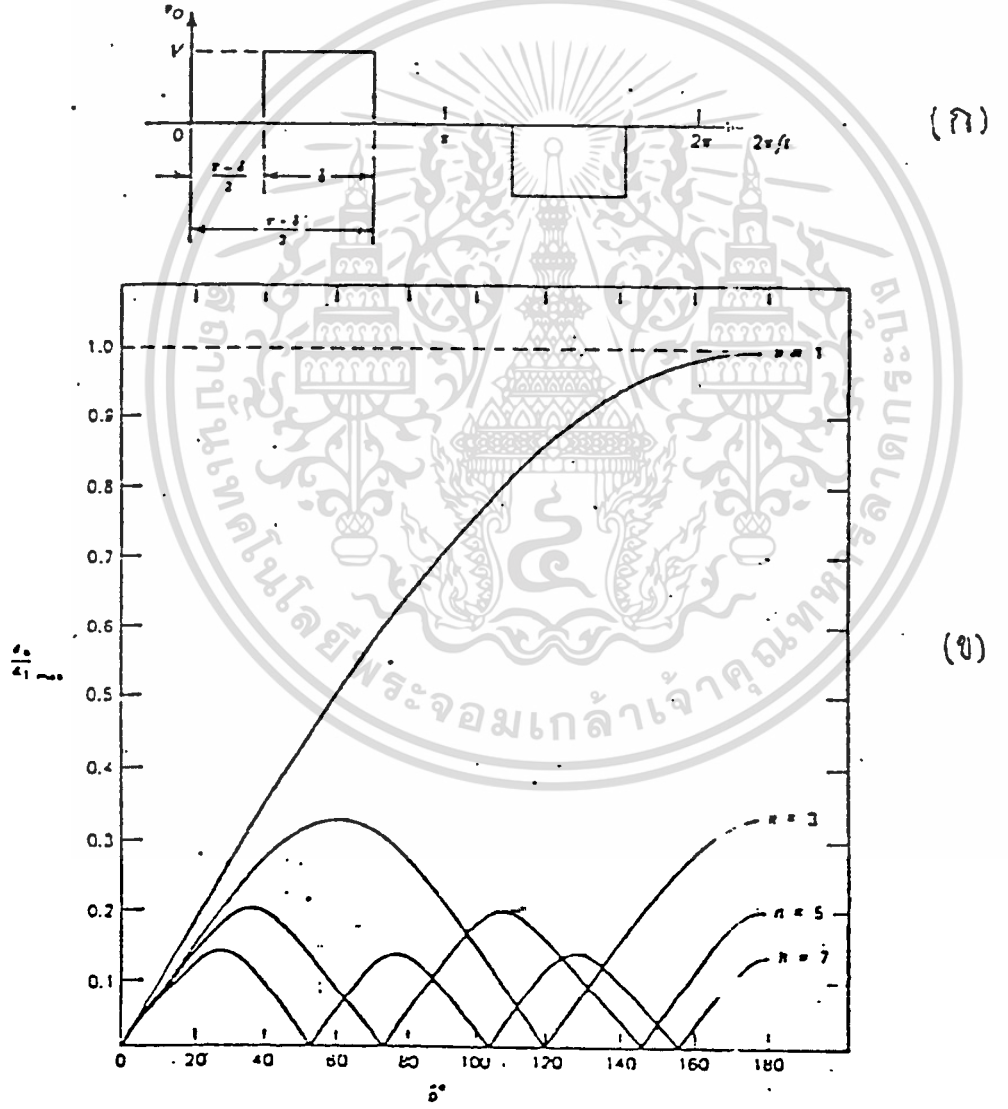
1. $f(x) = \begin{cases} 1 & 0 < x < \pi \\ -1 & -\pi < x < 0 \end{cases}$	
$\frac{4}{\pi}\left(\frac{\sin x}{1} + \frac{\sin 3x}{3} + \frac{\sin 5x}{5} + \cdots\right)$	
2. $f(x) = \lvert x \rvert = \begin{cases} x & 0 < x < \pi \\ -x & -\pi < x < 0 \end{cases}$	
$\frac{\pi}{2} - \frac{4}{\pi}\left(\frac{\cos x}{1^2} + \frac{\cos 3x}{3^2} + \frac{\cos 5x}{5^2} + \cdots\right)$	
3. $f(x) = x, \ -\pi < x < \pi$	
$2\left(\frac{\sin x}{1} - \frac{\sin 2x}{2} + \frac{\sin 3x}{3} - \cdots\right)$	
4. $f(x) = \begin{cases} \sin x & 0 < x < \pi \\ 0 & \pi < x < 2\pi \end{cases}$	
$\frac{1}{\pi} + \frac{1}{2}\sin x - \frac{2}{\pi}\left(\frac{\cos 2x}{1 \cdot 3} + \frac{\cos 4x}{3 \cdot 5} + \frac{\cos 6x}{5 \cdot 7} + \cdots\right)$	
5. $f(x) = \lvert \sin x \rvert, \ -\pi < x < \pi$	
$\frac{2}{\pi} - \frac{4}{\pi}\left(\frac{\cos 2x}{1 \cdot 3} + \frac{\cos 4x}{3 \cdot 5} + \frac{\cos 6x}{5 \cdot 7} + \cdots\right)$	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>ฮาร์โมนิคส์ในแรงดันด้านออกของอินเวอร์เตอร์</u>

สำหรับรูปคลื่นแรงดันออกที่เป็นคลื่น square ตามรูป 4.8เราจะสามารถหาอนุกรมฟูริเยร์จากตารางได้เป็น

$$v_o = \sum_{N=1,\ 3,\ 5,\ \ldots} (4V/n\pi)\sin(nwt)$$

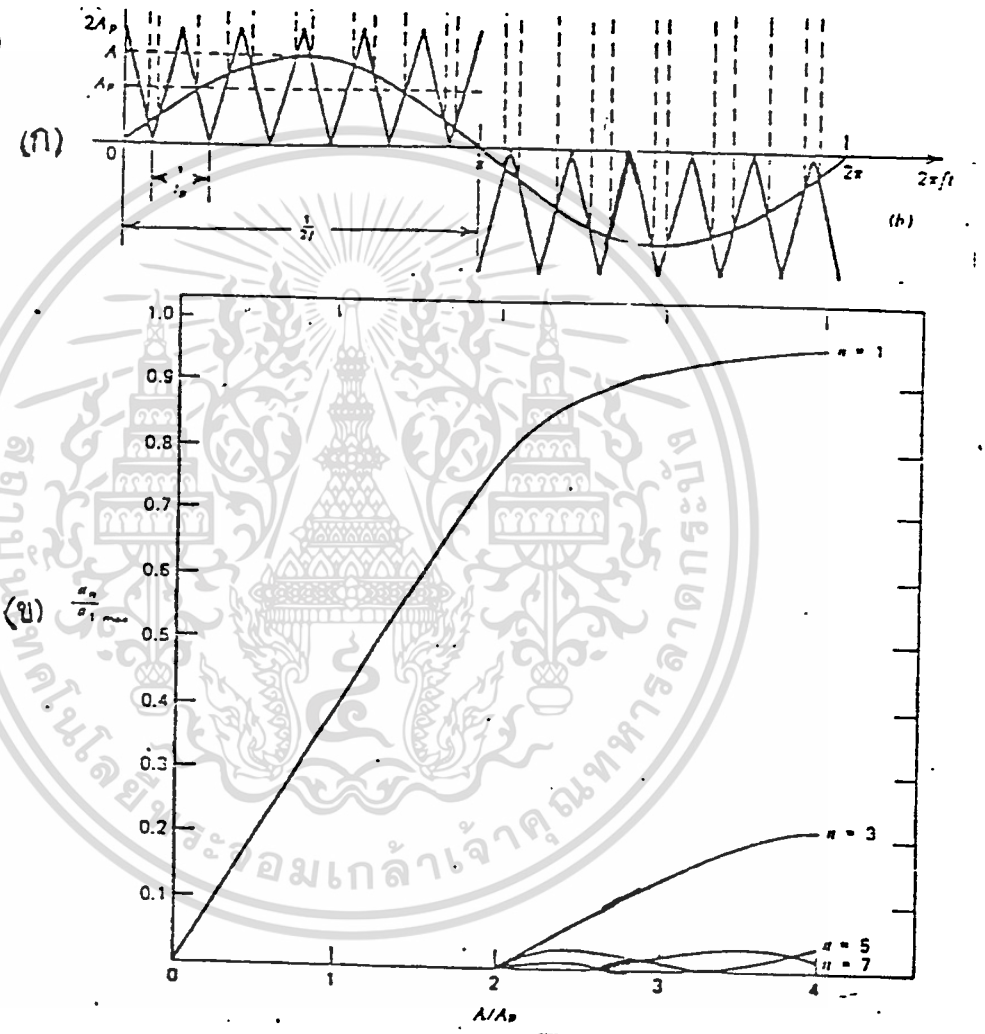


รูปที่ 4.8 (ก) พัลส์คู่เดียวที่แปรความกว้างได้ใน 1 รอบ
(ข) ปริมาณฮาร์มอนิกในรูปคลื่นพัลส์คู่เดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปนี้แสดงถึงรูปคลื่นsquare และการแปรค่าฮาร์โมนิคส์ตามพารามิเตอร์ของสัญ-
-ญาณนี้ a_{1max} คือ แอมปลิจูดขององค์ประกอบหลักมูล เมื่อความกว้างพัลส์ S = π
เรเดียน

สำหรับการวิเคราะห์ฮาร์โมนิคส์จากการมอดูเลตตามความกว้างพัลส์ (PWM) ได้
แสดงไว้ดังรูป 4.9



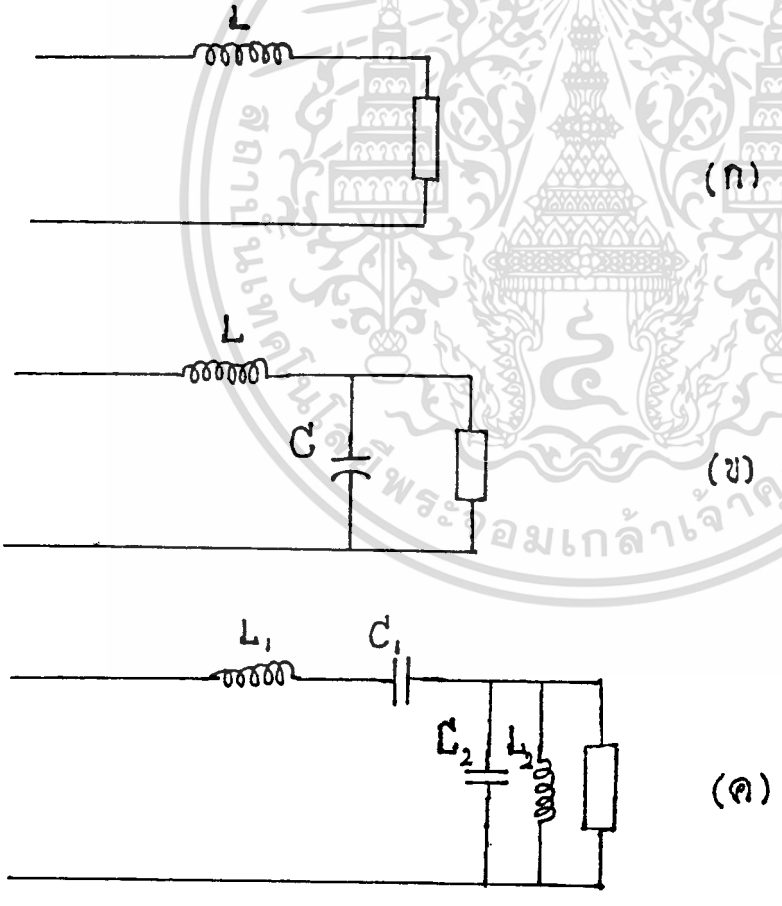
รูปนี้แสดงรูปคลื่นแรงดันด้านออกจากอินเวอร์เตอร์ ในลักษณะของพัลส์ที่มีการ
มอดูเลตความกว้างโดยให้เป็นฟังก์ชันซายน์ของตำแหน่งเชิงมุมของพัลส์ ดังที่แสดงไว้ในรูป
โดย A เป็นแอมปลิจูดของคลื่นซายน์ที่เป็นตัวมอดูเลต ส่วน Ap เป็นครึ่งหนึ่งของค่ายอด
ของรูปคลื่นสามเหลี่ยมที่ตัดกับคลื่นซายน์ดังกล่าว การแปรค่าของฮาร์โมนิคส์ต่าง ๆ ในรูป
คลื่นตามรูปดังกล่าวเทียบกับ A/Ap มีแสดงไว้ในรูปที่4.9ข ในรูปนี้ a_{1max} หมายถึงแอมปลิจูด
ของส่วนประกอบหลักมูล เมื่อคลื่นในรูปที่ 4.9ก กลายเป็นรูปคลื่น square

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรความถี่และการออกแบบ

เนื่องจากอุปกรณ์ทางอิเลคทรอนิคส์ที่เกิดจากการสวิทช์นั้นย่อมทำให้เกิดฮาร์โมนิคส์ออกมารบกวนระบบไฟฟ้าที่เป็นโหลด เช่น ในคอมพิวเตอร์ที่ใช้ UPS ต่อ Back up ไว้นั้น ลักษณะของไฟที่เข้าไปเลี้ยงวงจรCPU ของคอมพิวเตอร์ต้องมีลักษณะใกล้เคียงซายน์มากที่สุด จึงต้องทำการต่อวงจรกรองความถี่ไว้ด้วย เพราะเรารู้แล้วว่า แม้ลักษณะคลื่นPWM ที่ออกจากอินเวอร์ตเตอร์จะมีฮาร์โมนิคส์อันดับต่ำออกมาน้อยก็ตาม แต่ก็ยังมีความจำเป็นต้องมีวงจรกรองอยู่ด้วย

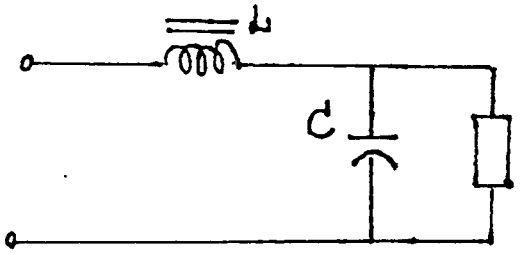
ลักษณะทั่ว ๆ ไปของวงจรกรองมีดังนี้



รูปที่ 4.10 ก)Simple output ข)Second order ค)Resonant tap

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

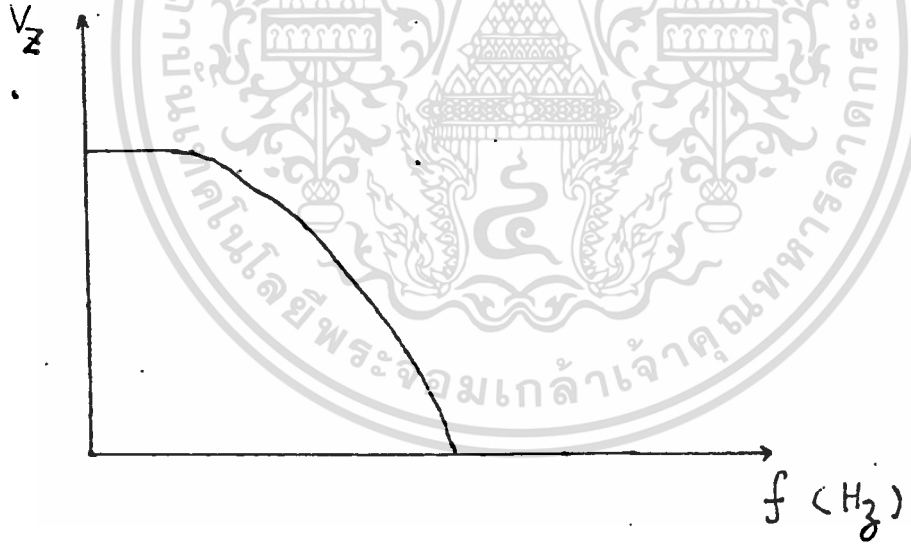
ในงานวิจัยนี้จะเลือกใช้แบบ LOW-PASS เพราะไม่ซับซ้อน และมีค่าอุปกรณ์ที่ต้อง
พิจารณาเพียงค่า L และ C ตามวงจร



จากสมการความสัมพันธ์

$$2\pi f = 1/(LC)^{1/2}$$

ค่า f_c ที่ใช้ควรเลือกให้มีค่าสูงกว่าความถี่ ของความถี่หลักมูล อธิบายได้จาก
กราฟในรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะลักษณะของกราฟในรูปจะเห็นว่าถ้าเรากำหนด f_c ค่าเกินไป จะมีผลทำให้แรงดันตกคร่อมวงจรกรองสูงเกินไป จึงต้องเลือกให้เหมาะสม แม้ว่าในทางทฤษฎีเราต้องการกรองความถี่ที่สูงกว่าความถี่หลักมูลออกไปก็ตาม

<u>ตัวอย่างจากการทดลอง</u>

ความถี่หลักมูล (f_o) = 50 Hz

(f_c) = 200 Hz

จากสมการ (1) ได้ค่า

$C = 7*10^{-6}$ F

$L = 1/4\pi^2 * (250)^2 * 7 * 10^{-6}$

$= 90.25$ mH

เนื่องจากข้อกำหนดของวงจร C ต้องไม่มีขั้วและทนแรงดันได้มากกว่า 250 V_{AC} และ L ที่ได้ ต้องเป็น L จากแกนเหล็ก E-I เพราะการพันLจากแกนเหล็ก จะได้ค่า L ที่มากและจำนวนรอบต่ำ รวมทั้งยังสามารถปรับค่าได้จากความกว้างของ air gap

จากความสัมพันธ์

$L = \mu N^2 A_C / g$

$\mu = 4\pi * 10^{-7}$

A_C = พื้นที่หน้าตัดแกนเหล็ก (m^2)

g = ความกว้างช่องอากาศ (m)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

* หมายเหตุ *

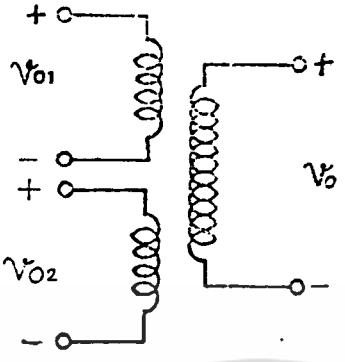
ในการออกแบบวงจรกรองโดยการคำนวณข้างต้นจะได้ค่า L,C แล้วก็ตาม แต่ในทางปฏิบัติจริง จำเป็นต้องลองปรับค่า L,C ให้เหมาะสมตามความเป็นจริง

การลดฮาร์โมนิคส์นั้นมีความจำเป็นมากน้อยต่างกันไปตามสภาวะการนำอินเวอร์ด-เตอร์ไปประยุกต์ใช้งานต่าง ๆ กัน และวิธีการลดฮาร์โมนิคส์ก็มีวิธีการหลายแบบ เช่น การใช้ PWM ในส่วนควบคุมการสวิทชิ่ง , ใช้วงจรกรองความถี่ , การบวกสัญญาณโดยหม้อแปลง หรือ การใช้เทคนิคการสวิทชิ่งที่มุมจุดชนวนของอุปกรณ์สวิทชิ่ง ซึ่งเป็นแบบที่นิยมใช้ในงานควบคุมความเร็วของมอเตอร์กระแสสลับ

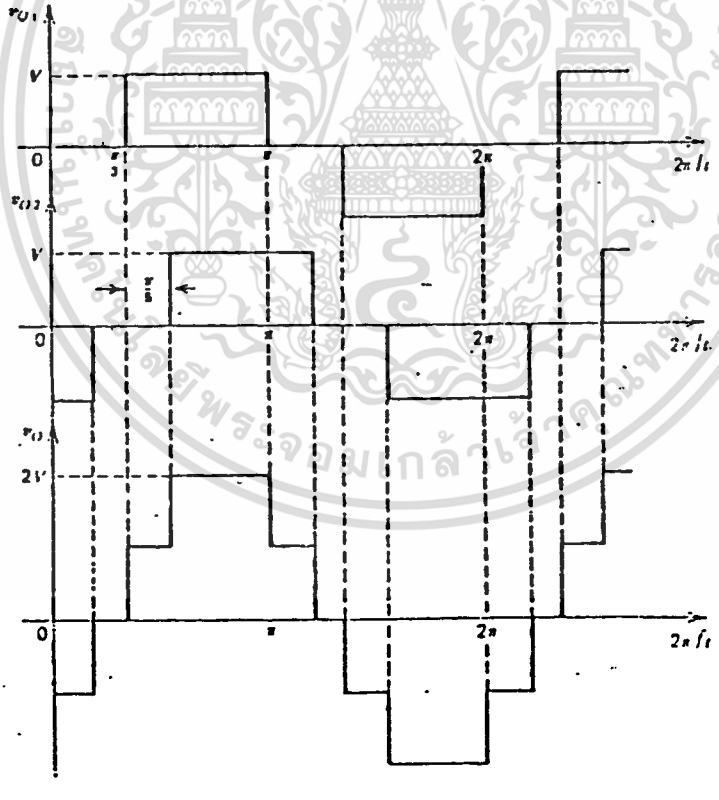
การบวกสัญญาณโดยใช้หม้อแปลง

วิธีนี้ รูปคลื่นที่นำมาบวกกันก็มักจะมีเฟสเหลื่อมกัน และเราก็จะปรับเฟสที่เหลื่อมกันนี้ให้เหมาะสม ดังตัวอย่างเช่น ถ้านำเอารูปคลื่นเกือบสี่เหลี่ยม V_{01} และ V_{02} ซึ่งเหลื่อมกันสองรูปมาบวกกันโดยใช้หม้อแปลงดังรูป เราจะสามารถกำจัดฮาร์โมนิคส์ค่าหนึ่งออกไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. แสดงการต่อหม้อแปลงเพื่อลดฮาร์โมนิกส์



ข. การกำจัดฮาร์โมนิกส์ที่ห้าโดยใช้การต่อหม้อแปลง

รูป 4.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ระบบควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทฤษฎีพื้นฐานของ FET

Field-Effect Transistor หรือที่เรียกย่อ ๆ ว่า FET เป็นอุปกรณ์สารกึ่งตัวนำที่ค่อนข้างจะใหม่สำหรับวงการอิเลคโทรนิคในประเทศไทย ถ้าพูดถึงลักษณะการทำงานแล้ว FET มีลักษณะการทำงานคล้ายกับทรานซิสเตอร์มาก แต่ก็มีข้อแตกต่างอยู่บ้าง ข้อแตกต่างที่สำคัญที่ทำให้ FET แตกต่างจากทรานซิสเตอร์คือ FET มีความต้านทานทางด้าน input สูงมาก นั่นหมายความว่าการควบคุมขา gate ของ FET ใช้เพียงแต่ความต่างศักย์ เท่านั้น โดยต้องการกระแสเพียงเล็กน้อยเท่านั้น จึงทำให้การควบคุมขา gate ของ FET โดยเฉพาะวงจรgate driver ง่ายมาก เนื่องจากใช้กำลังงาน (Low power level)

จากลักษณะการควบคุม FET ดังกล่าว ทำให้ FET มีลักษณะคล้าย หลอดสูญญากาศ ซึ่งควบคุมด้วยความต่างศักย์อย่างเดียว ในขณะที่ทรานซิสเตอร์จะต้องควบคุมด้วยกระแส จากเหตุผลข้างต้นทำให้ FET มีข้อดีกว่าทรานซิสเตอร์ ในด้านการควบคุมทางด้าน input และดีกว่าหลอดสูญญากาศ ในด้านขนาดและการสูญเสียในด้านความร้อน

ชนิดของ FET

FET สามารถแบ่งออกเป็นประเภทใหญ่ ๆ ได้ 2 ประเภท คือ

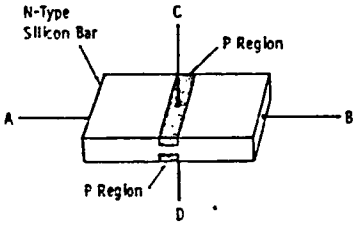
1. Junction FET (JFET)
2. Metal-Oxide Semiconductor FET (MOSFET)

แบ่งตามลักษณะการใช้งานเป็น 2 ประเภท คือ

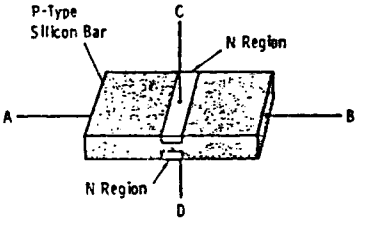
1. N-channel FET
2. P-channel FET

ลักษณะโครงสร้างของ P-channel และ N-channel JFET แสดงไว้ในรูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(A) N-channel JFET.



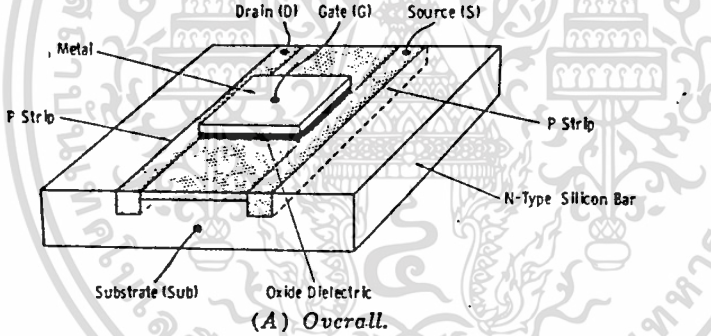
(B) P-channel JFET.

รูปที่ 1 แสดงโครงสร้างของ P-channel และ N-channel JFET

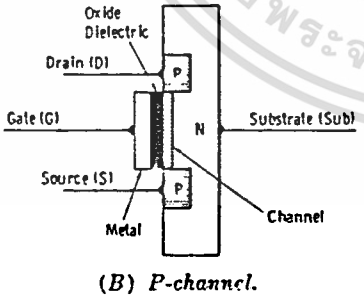
แบ่งตามลักษณะการทำงานของ FET ออกเป็น 2 ประเภท คือ

1. Depletion mode
2. Enhancement mode

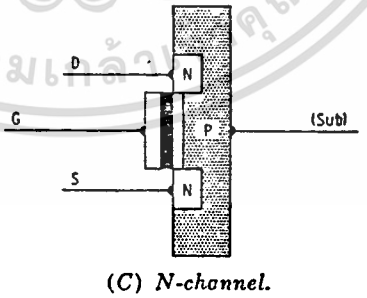
ลักษณะโครงสร้างของ Depletion mode และ Enhancement mode ของ MOSFET แสดงไว้ในรูปที่ 2(ก) และ 2(ข) ซึ่งรายละเอียดของ Depletion mode และ Enhancement mode นั้น จะได้อธิบายต่อไปดังนี้



(A) Overall.



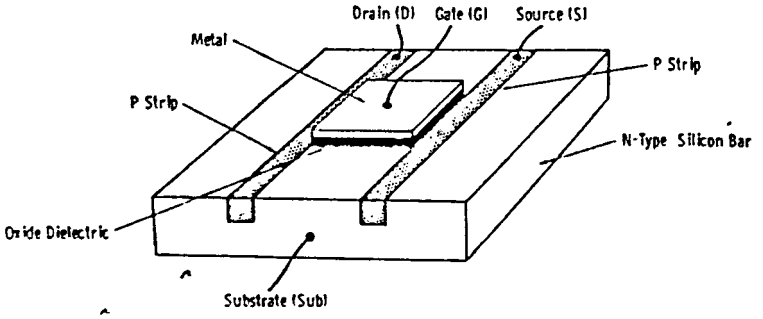
(B) P-channel.



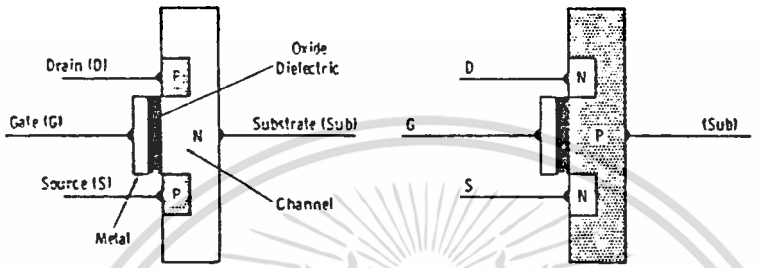
(C) N-channel.

รูปที่ 2(ก) แบบ Enhancement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(A) Overall.



(B) P-channel. *(C) N-channel.*

รูปที่ 2(ข) แบบ Depletion

Depletion mode

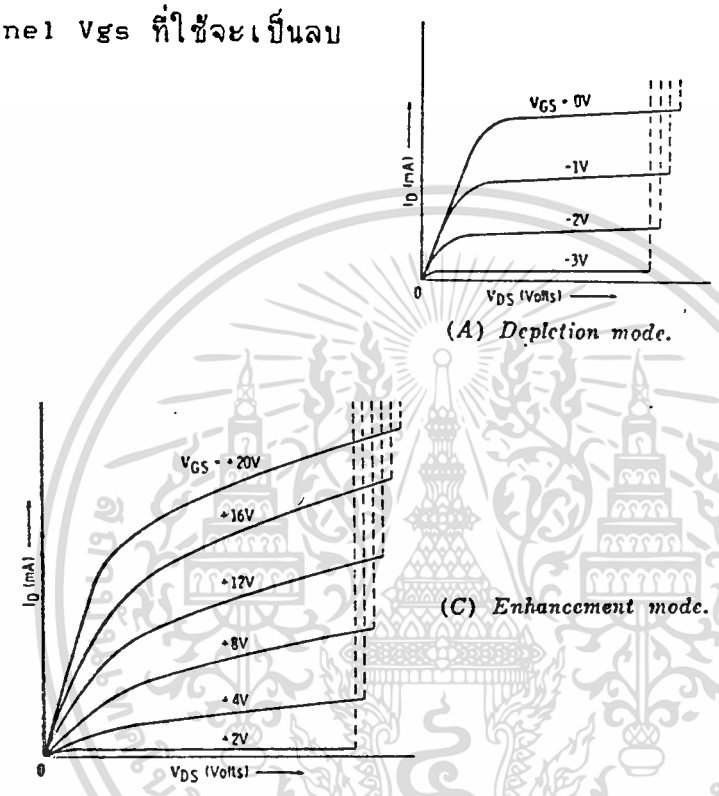
การทำงานของ FET ใน mode นี้คือ ในสภาวะปกติ ตัว FET จะนำกระแสถ้าไม่ให้ bias (Vgs) ที่ขา gate ซึ่งการนำกระแสในขณะที่ไม่มี bias FET จะทำหน้าที่เสมือนไดโอด คือจะยอมให้กระแสไหลในทิศทางเดียวเท่านั้น เมื่อป้อน bias ที่ ขา gate จะทำให้การนำกระแสของ FET ลดลง จะลดลงมากหรือน้อยขึ้นอยู่กับขนาดของ Vgs ที่ bias ตัว FET อยู่

ตัวอย่างความสัมพันธ์ระหว่าง Vgs และ กระแส Drain (Id) แสดงไว้ในรูปที่ 4 และตัวอย่างการทำงานของ Depletion N-channel JFET แสดงไว้ในรูปที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ehancement mode

ลักษณะการทำงานของ FET แบบ Enhancement mode นี้ มีลักษณะการทำงานเหมือนกับทรานซิสเตอร์ คือ ในสภาวะปกติจะไม่นำกระแส เมื่อมี bias Vgs จึงเริ่มนำกระแส ส่วน Vgs ที่ใช้จะเป็นบวกหรือลบ ขึ้นอยู่กับว่า FET นั้นเป็นแบบ N-channel หรือ P-channel ถ้าเป็นแบบ N-channel Vgs ที่ใช้จะเป็นบวก ถ้าเป็น P-channel Vgs ที่ใช้จะเป็นลบ



รูปที่ 4 แสดงความสัมพันธ์ระหว่าง Id และ Vds ที่ค่า Vgs ต่าง ๆ

เราสามารถเขียนแผนผังการแบ่งประเภท,ลักษณะการทำงานและลักษณะการใช้งานของ FET ได้ดังรูปที่ 6 จากแผนผังจะเห็นว่า JFET นั้น จะทำงานเป็น Depletion mode เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

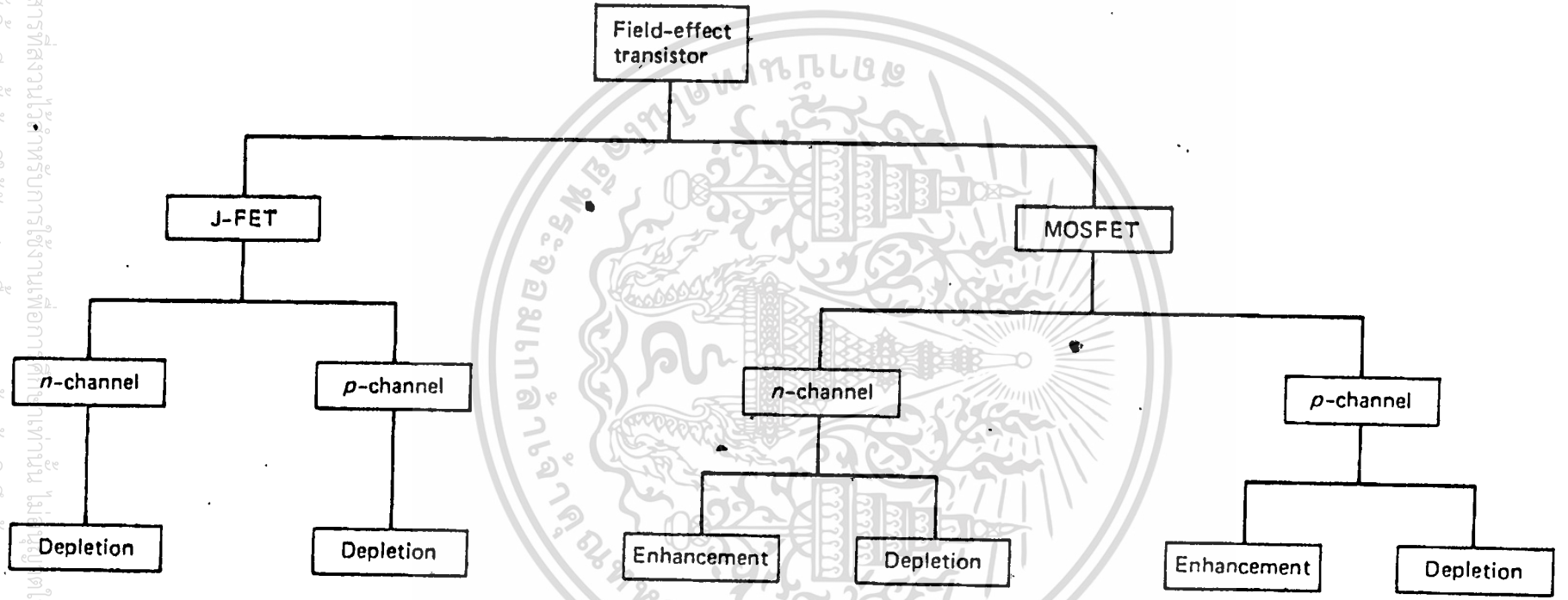
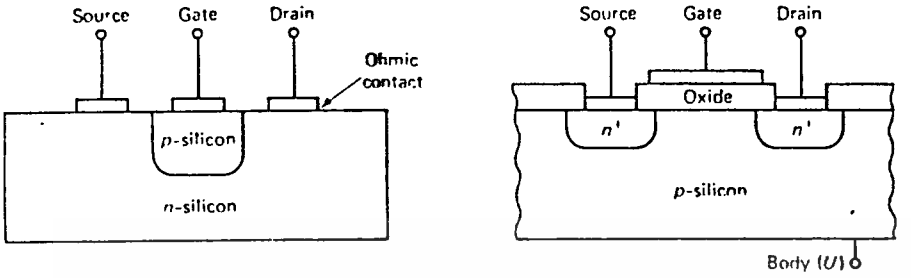


Figure 1.1 Family tree of field-effect transistors, showing the various classifications possible.

รูปที่ 6 แผนผังการแบ่งประเภทของ FET

ข้อแตกต่างระหว่าง JFET และ MOSFET

1. ความแตกต่างด้านโครงสร้างของตัว FET ซึ่งเป็นไปตามรูปที่ 7



JFET MOSFET

รูปที่ 7 แสดงโครงสร้างของ JFET และ MOSFET

2. ขาเกทของ JFET นั้น ติดกับเนื้อสารกึ่งตัวนำโดยตรง แต่ใน MOSFET นั้น ขา gate จะถูกแยกออกจากเนื้อสารด้วยฉนวน ซึ่งโดยทั่วไปจะเป็นออกไซด์ของโลหะ
3. JFET นั้นมีแต่ Depletion mode แต่ MOSFET มีทั้ง Depletion mode และ Enhancement mode

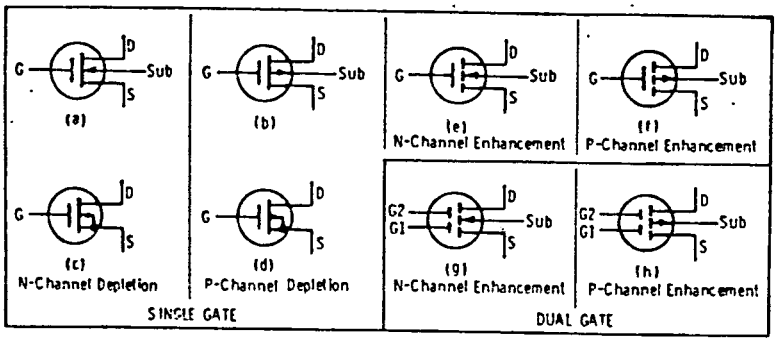
สัญลักษณ์ของ JFET และ MOSFET

สัญลักษณ์ของ JFET และ MOSFET แบบต่าง ๆ แสดงไว้ในรูปที่ 8(ก) และ 8(ข)

(A) *Single gate.* (B) *Dual gate.*

8(ก) JFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(A) Single gate. *(B) Dual gate.*

8(ข) MOSFET

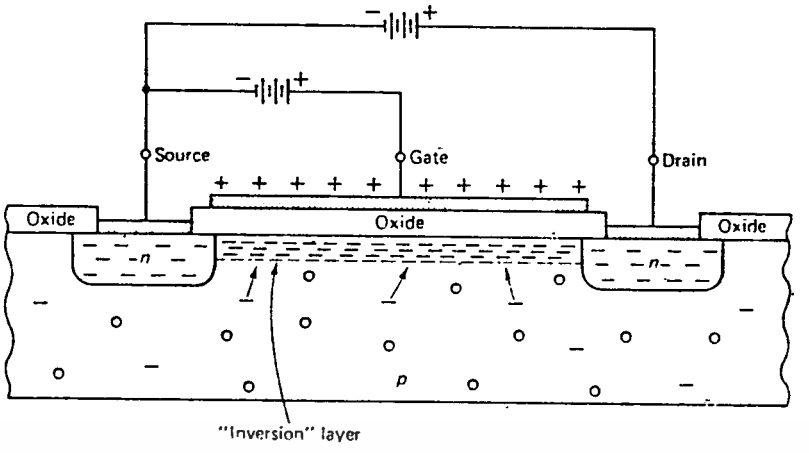
รูปที่ 8 แสดงของ JFET และ MOSFET

ในโครงงานนี้ ใช้ MOSFET ชนิด N-channel แบบ Enhancement ดังนั้น จึงขออธิบายเกี่ยวกับ MOSFET แบบ Enhancement เท่านั้น

1. N-channel, enhancement-mode MOSFET

ลักษณะโครงสร้างและการ bias แสดงไว้ในรูปที่ 9 ซึ่งสามารถอธิบายการทำงานได้ ดังนี้ คือ ในสภาวะปกติที่ไม่มีการ bias นั้น ที่ channel ของ FET ตรงส่วนที่ติดกับออกไซด์จะไม่มีอิเลคตรอนอิสระอยู่เลย หรือถ้ามีก็น้อยมาก ในสภาวะนี้ FET จะไม่สามารถนำกระแสได้ แต่เมื่อมีการ bias ที่เป็นบวกให้ที่ขาเกทของ MOSFET ศักย์ไฟฟ้าที่เป็นบวกจะดึงเอาอิเลคตรอนมาที่ channel ตรงส่วนที่ใกล้กับออกไซด์ ในสภาวะเช่นนี้ FET จะสามารถนำกระแสได้เมื่อป้อนแรงดันคร่อม drain และ source (Vds)

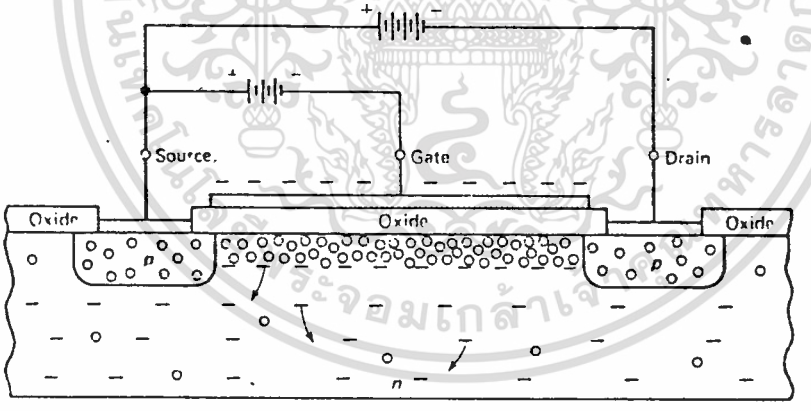
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9 แสดงการทำงานและการ bias MOSFET ชนิด N-channel

2. P-channel, enhancement-mode MOSFET

ลักษณะโครงสร้างและการ bias แสดงไว้ในรูปที่ 10 การทำงานนั้นมีลักษณะคล้ายกับแบบ N-channel คือเมื่อมีการ bias ด้วยความต่างศักย์ที่เป็นลบ ก็จะมีการผลักอิเลคตรอนออกไปจาก channel ภายใน channel จะเหลือแต่ hole เท่านั้น ในลักษณะนี้จะทำให้ FET อยู่ในสภาวะนำกระแส



รูปที่ 10 แสดงการทำงานและการ bias MOSFET ชนิด P-channel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทำงานของ MOSFET จะเห็นว่าที่ gate และ suorce เสมือนมี capacitorอยู่ เมื่อมีการป้อนศักย์ดาคร่อม gate และsource ก็จะเป็นการ charge capacitor ดังนั้น ความเร็วในการ switching ของ MOSFET จึงขึ้นอยู่กับ ค่า capacitance นี้ คือ ถ้าค่าcapacitance นี้ มีค่ามาก ก็จะทำให้การ switching ช้า แต่ปกติแล้วค่า capacitance นี้ จะมีค่าน้อยมาก อยู่ในระดับ pF จึงทำให้ FET ตอบสนองความถี่ ได้สูงมาก การที่ FET สามารถตอบสนองความถี่ได้สูงมากนี้ เป็นข้อได้เปรียบอย่างหนึ่งของ FET ที่มีต่ออุปกรณ์ switching อื่น ๆ

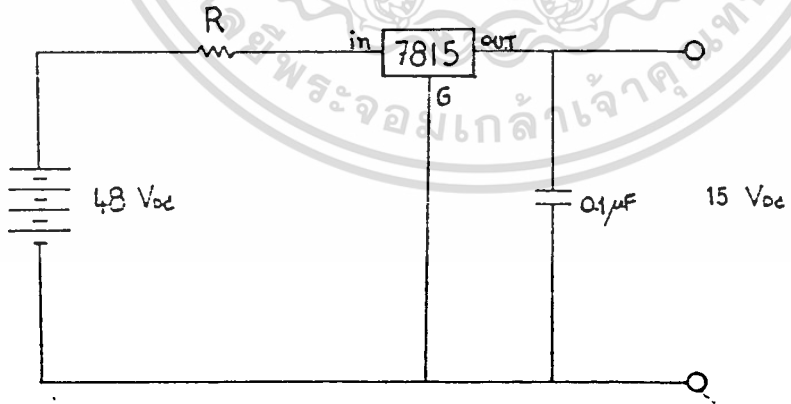
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power Supply และ Switching Power Supply

ในโครงงานนี้ แหล่งจ่ายไฟหลักนั้นใช้แบตเตอรี ขนาด 12 V 4 ตัว มาต่ออนุกรมกันเพื่อให้ได้ 48 V การนำแบตเตอรี มาต่ออนุกรมเพื่อให้ได้แรงดัน 48 V แทนที่จะนำมาต่อขนานกันให้ได้ 12 V หรือ 24 V นั้น เนื่องจากการใช้แรงดันสูง จะทำให้สามารถลดขนาดกระแสลงได้ในการจ่ายกำลังที่เท่ากัน การลดขนาดกระแสนั้น มีประโยชน์อย่างมาก เพราะเป็นการลดกระแสที่ผ่านอุปกรณ์ที่นำมาต่อเป็นวงจร Inverter (Switching device) ซึ่งอุปกรณ์เหล่านี้ ถ้ามีพิกัดกระแสสูงแล้ว ราคาจะแพงมาก ทำให้สิ้นเปลืองค่าใช้จ่าย นอกจากค่าใช้จ่ายจะสูงแล้ว อุปกรณ์ที่มีพิกัดกระแสสูงเมื่อนำมาใช้ที่พิกัด จะทำให้เกิดปัญหาการระบายความร้อนอีกด้วย

ด้วยเหตุผลดังกล่าวข้างต้น โครงงานนี้จึงใช้แหล่งจ่ายไฟหลักขนาด 48 V มาเป็นแหล่งจ่ายไฟของโครงงานนี้ทั้งระบบ

ในส่วนของวงจรสร้างสัญญาน PWM และวงจร Feedback นั้นจำเป็นจะต้องใช้แหล่งจ่ายไฟขนาด +15 V และ -15 V เพราะอุปกรณ์ส่วนใหญ่เป็น IC Op-amp ซึ่งต้องใช้แหล่งจ่ายไฟบวกและลบ สำหรับแหล่งจ่าย +15 V นั้น ทำได้โดยใช้ IC Regulator 15 V เป็นตัวลดขนาดแรงดันให้เหลือ 15 V การที่นำแหล่งจ่ายไฟ 48 V มาผ่าน IC Regulator 15 V จะทำให้มีแรงดันตกคร่อมตัว IC ถึง 38 V ในระดับแรงดันตกคร่อมสูงขนาดนี้ เมื่อมีกระแสไหลผ่านตัว IC เพียงเล็กน้อย ก็จะทำให้มีความร้อนเกิดขึ้นอย่างมากภายในตัว IC ซึ่งจะทำให้ตัว IC เสียหายได้ จึงจำเป็นจะต้องมีความต้านทานมาต่ออนุกรมกับตัว IC เพื่อลดแรงดันที่ตกคร่อมตัว IC ดังวงจรในรูปที่ 11



รูปที่ 11 แสดงการวงจร power supply +15 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ

และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวัดกระแสที่ผ่านวงจรทางด้านไฟบวกมีค่าประมาณ 800 mA เนื่องจาก IC Regulate จำเป็นต้องมีแรงดันตกคร่อมประมาณ 5 V ดังนั้น จะต้องให้มีแรงดันตกคร่อมความต้านทาน R 28 V ที่กระแส 800 mA ซึ่งสามารถหาค่า R ได้

$$R = \frac{28}{0.8} = 35 \text{ โอห์ม}$$

และจะต้องมีพิกัดกำลัง

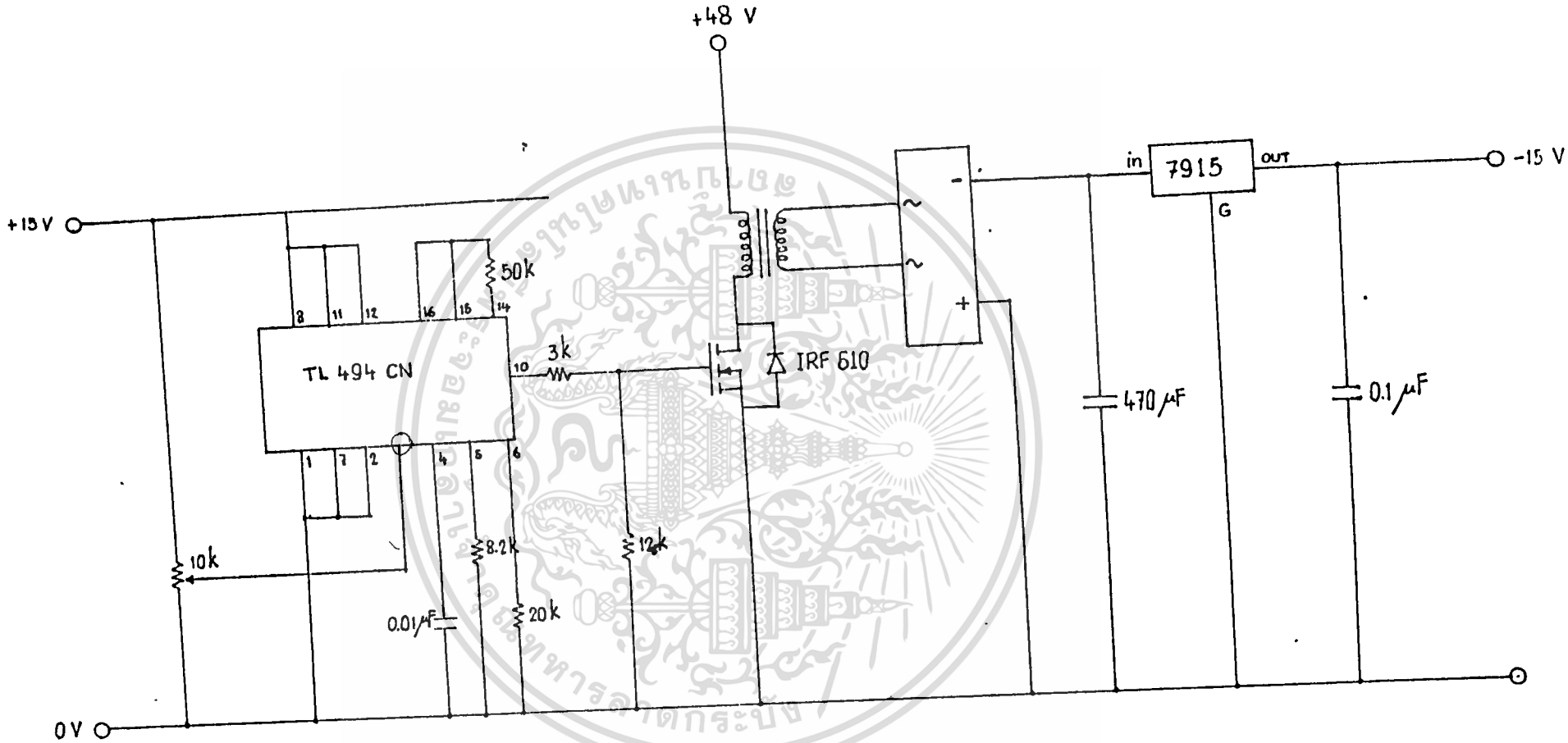
$$P = (0.8)^2 \times 35 = 22.4 \text{ วัตต์}$$

Switching Power supply

ส่วนของไฟลบนั้นใช้ switching power supply สร้างขึ้น โดยใช้ IC 494 เป็นตัวสร้างความถี่ โดยแหล่งจ่ายไฟที่ป้อนให้กับ IC นั้นเป็น +15 V ซึ่งสร้างโดย วงจรตามรูปที่ 11 สัญญาณที่ได้จาก IC 494 มีความถี่ 25 kHz สาเหตุที่ใช้ความถี่สูงถึง 25kHz นั้น เพื่อให้สูงเกิน ความถี่สูงสุดที่คนเราจะสามารถรับได้ และไม่เกินความถี่สูงสุดที่อุปกรณ์ switching จะทำงานได้ ซึ่งในโครงงานนี้ ใช้ FET เบอร์ IRF 610 เป็นตัว switching โดยใช้แหล่งจ่ายไฟ 48 V ผ่านหม้อแปลงที่ใช้แกนเฟอร์ไรท์

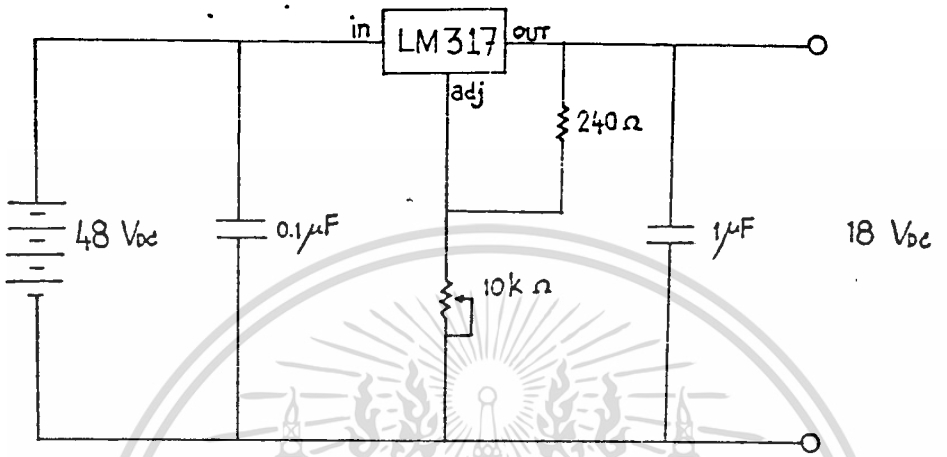
วงจร switching power supply แสดงไว้ในรูปที่ 12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 12 วงจร Switching power supply

นอกจากนี้แล้วยังมีแหล่งจ่ายไฟที่ป้อนให้กับ IC Opto isolate ซึ่งจำเป็นต้องใช้แหล่งจ่ายไฟ 18 V ในการ Drive Power FET แหล่งจ่ายไฟ 18 V นี้ สร้างขึ้นโดยใช้ IC LM317 (adjustable regulator) การต่อวงจรแสดงไว้ในรูปที่ 13



รูปที่ 13 แสดงการต่อวงจร power supply +18 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

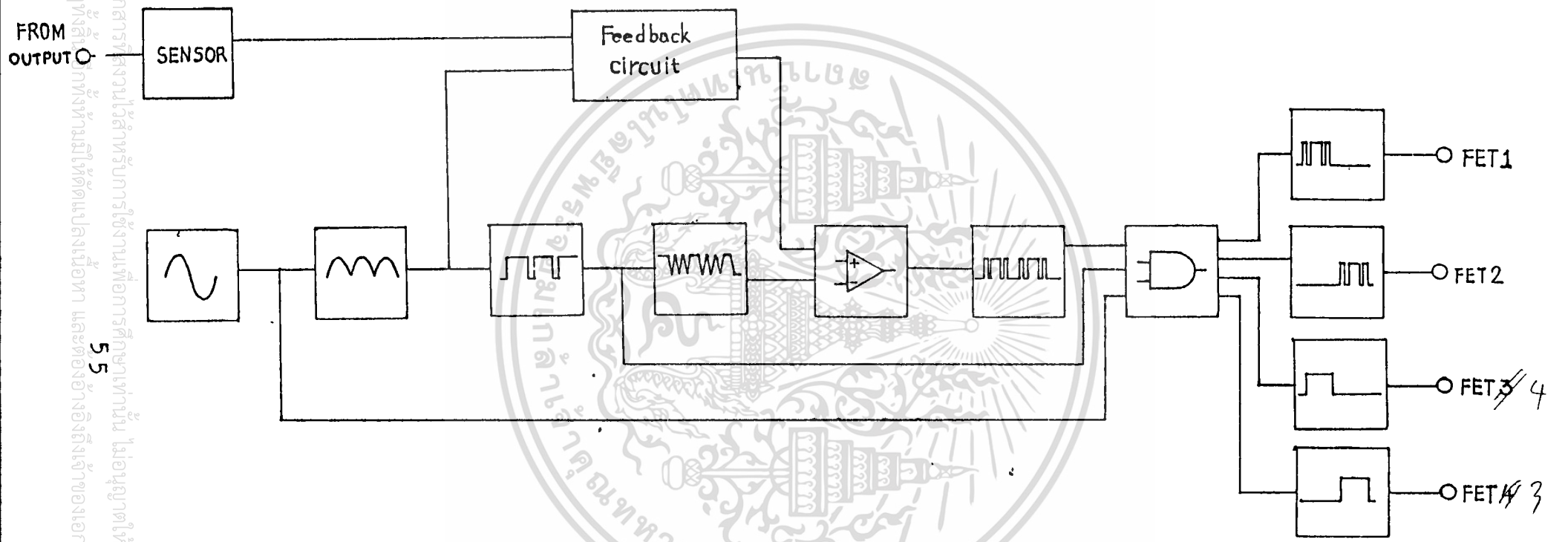
วงจรสร้างสัญญาน PWM

วงจรสร้างสัญญาน PWM โดยทั่วไปแล้วมักจะสร้างโดยระบบ Digital โดยการใช้ Microprocessor อ่านข้อมูลจากหน่วยความจำ แล้วจึงแปลงจาก Digital เป็น Analog ซึ่งถ้ารวมทั้งระบบแล้ว จะเป็นระบบที่ใหญ่ ด้วยเหตุนี้ การสร้างสัญญาน PWM ในโครงงานนี้ จึงสร้างขึ้นโดยใช้วงจร Analog ทั้งหมด เพื่อลดขนาดของวงจรสร้างสัญญาน PWM ให้มีขนาดเล็กที่สุดเท่าที่จะเล็กได้ ซึ่งเป็นจุดประสงค์หนึ่งของโครงงานนี้

แต่อย่างไรก็ตาม ถ้าจะกล่าวถึงเสถียรภาพของวงจรและสัญญานแล้ว การสร้างสัญญานโดยใช้วงจร Digital จะมีเสถียรภาพดีกว่า แต่ทั้งนี้ก็มิได้หมายความว่า การสร้างโดยวงจร Analog จะมีเสถียรภาพต่ำ เสถียรภาพของสัญญานนั้นจะขึ้นอยู่กับ วงจรที่นำมาสร้างสัญญานต่าง ๆ ,คุณภาพของอุปกรณ์ เช่น capacitor, transistor, IC เป็นต้น และที่สำคัญคือ เทคนิคการป้องกันสัญญานรบกวน (noise) ทั้งจากภายนอกและจากภายในวงจรเอง

ขั้นตอนการสร้างสัญญาน PWM ทั้งหมด ในโครงงานนี้จะสามารถเข้าใจได้ง่าย โดยดูจาก Block diagram ในรูปที่ 14 ส่วนรายละเอียดการทำงานของวงจรจะอธิบายเป็นลำดับไป ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

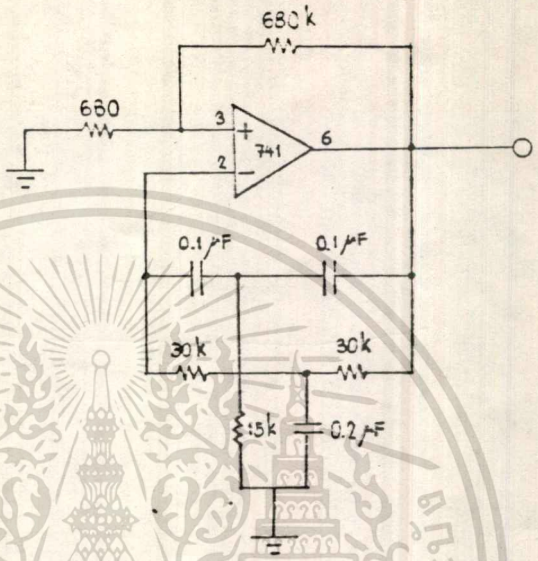


รูปที่ 14 แผนผังของวงจรสร้างสัญญาน PWM

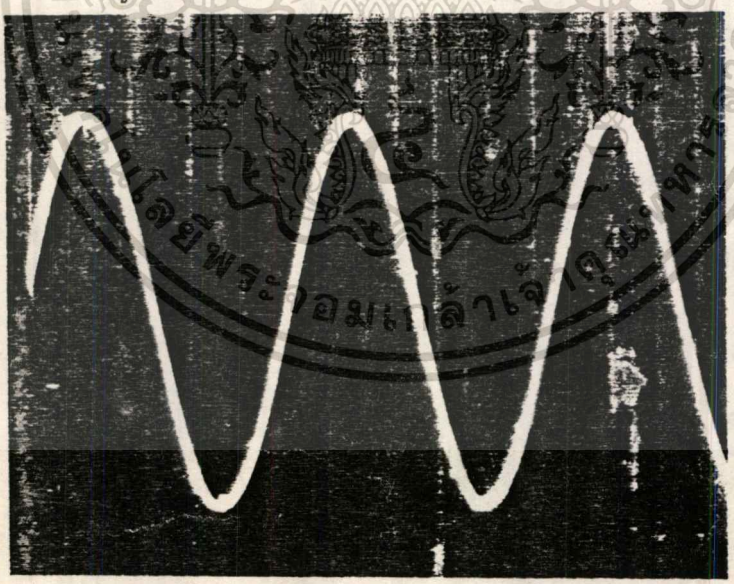
55

1. วงจรสร้างสัญญาน Sine wave 50 Hz

วงจรสร้างสัญญาน sine wave ในโครงงานนี้ เป็นวงจร Oscillatorให้กำเนิดสัญญาน sine wave ความถี่ 50 Hz ซึ่งเป็นวงจรที่ใช้กันอยู่ทั่วไป โดยใช้ IC Op-amp เบอร์ 741 เป็นตัวสร้าง ลักษณะการต่อวงจรเป็นไปตามวงจรใน รูปที่ 15 และสัญญานที่ได้ ดังรูปที่ 16



รูปที่ 15 วงจรกำเนิด sine wave



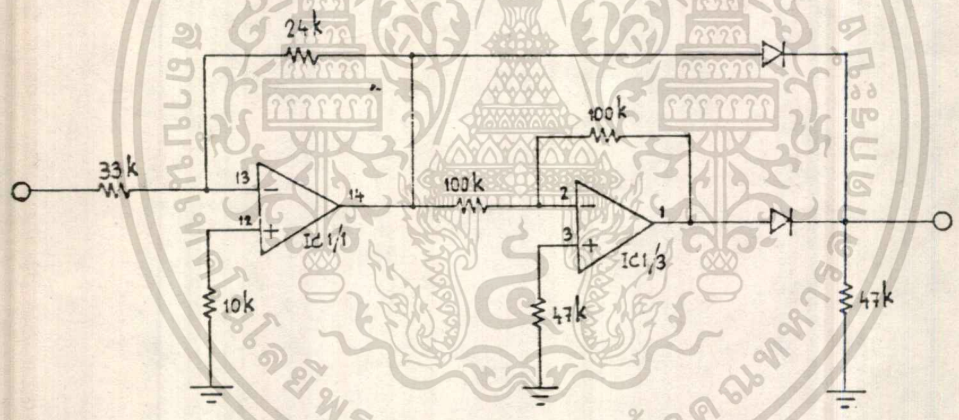
รูปที่ 16 แสดง sine wave ที่ได้จากวงจรในรูปที่ 15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรเปลี่ยน sine wave ให้เป็น Full wave rectified

จากวงจรสร้างสัญญาน sine wave สัญญาน sine wave ที่ได้ เป็นสัญญานหลักของวงจรสร้างสัญญาน PWM เพราะวงจรสร้างสัญญานอื่น ๆ ที่เหลือจำเป็นที่จะต้องทำงานสัมพันธ์ (Synchronize) กับสัญญาน sine wave นี้

สำหรับวงจรเปลี่ยนสัญญาน sine wave ให้เป็น Full wave rectified นั้น เริ่มจากการที่ IC1/1 รับสัญญาน sine wave เข้ามา ตัว IC1/1 ทำหน้าที่เป็น inverting amplifier เพื่อปรับระดับของสัญญาน sine wave ให้ได้ขนาดที่พอเหมาะและ IC1/1 ยังทำหน้าที่เป็น Buffer ด้วย สัญญานที่ได้จะผ่านไดโอด เพราะต้องการเฉพาะซีกบวกเท่านั้น ส่วนของสัญญานอีกครึ่งลูกนั้นสร้างได้โดยนำสัญญาน sine wave จาก IC1/1 มากลับเฟส โดยผ่าน IC1/3 และเลือกแต่ซีกบวกโดยผ่านไดโอด สัญญานที่ได้ จะถูกส่งไปยังระบบ Feedback และนำไปเป็นฐานเวลาให้กับการสร้าง Triangle wave ต่อไป ลักษณะการต่อวงจร แสดงไว้ในรูปที่ 17

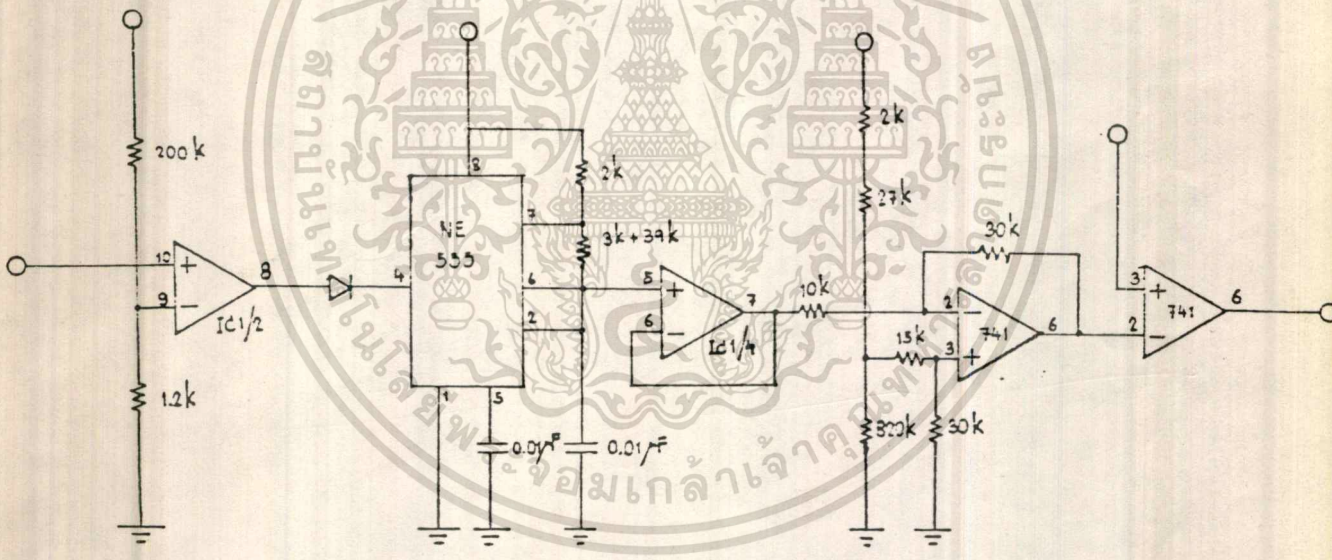


รูปที่ 17 แสดงวงจรเปลี่ยนสัญญานให้เป็น Full wave rectified

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

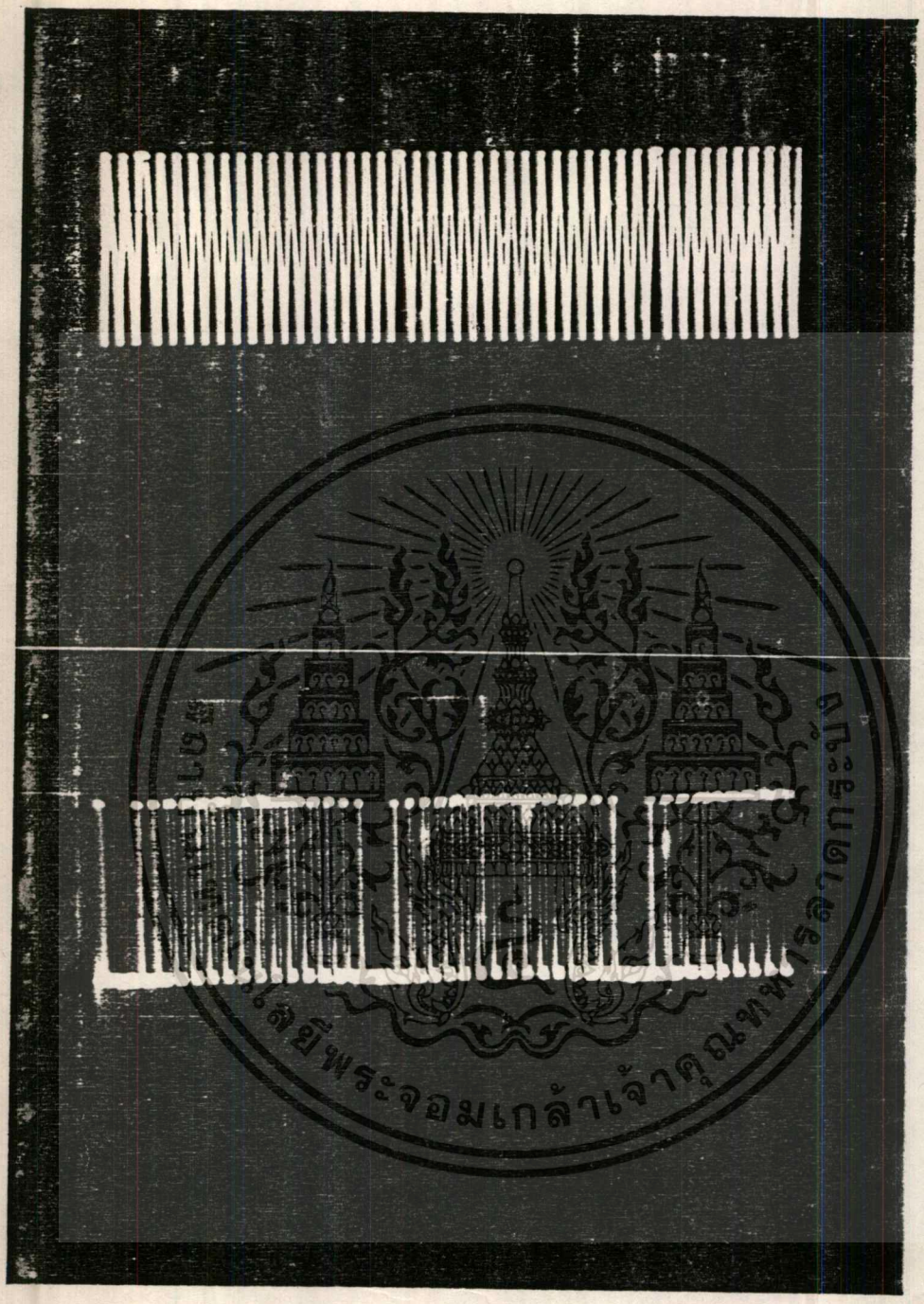
3. วงจรสร้าง Triangle wave

Triangle wave เป็นสัญญาณที่จะนำไปเปรียบเทียบกับ sine wave เพื่อให้ได้สัญญาน PWM ออกมา ขั้นตอนการสร้าง เริ่มจากการรับสัญญาน Full wave rectified จากวงจรในรูปที่ 17 นำมาเปรียบเทียบกับสัญญาน dc ต่ำ ๆ ค่าหนึ่งในวงจรนี้ใช้ 0.08 V เพื่อให้เกิด Dead time 0.6 ms (Dead time เป็นช่วงเวลาระหว่างสัญญานช่วงสั้น ๆ ที่จำเป็นจะต้องมีไว้เพื่อป้องกันการเหลื่อมกันของสัญญานทางด้านวงจร Inverter ซึ่งจะทำให้เกิดการลัดวงจรได้) แล้วจึงนำสัญญานนี้ไป Trig IC 555 ให้สร้างสัญญาน Triangle ขนาดเล็ก ๆ ออกมา ผ่าน Buffer แล้วจึงนำไปป้อนให้กับวงจร Differential amplifier เพื่อให้ได้ Triangle wave ที่สมบูรณ์ หลังจากนั้นจึงไปเข้า IC 741 ทำหน้าที่เป็น comparator เปรียบเทียบสัญญาน Triangle กับสัญญาน Full wave rectified จากระบบ Feedback ลักษณะการต่อวงจรเป็นไปตามรูปที่ 18 โดยสัญญาน Trig IC 555 และสัญญานที่ได้ ดังรูปที่ 19



รูปที่ 18 แสดงวงจรสร้าง Triangle wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

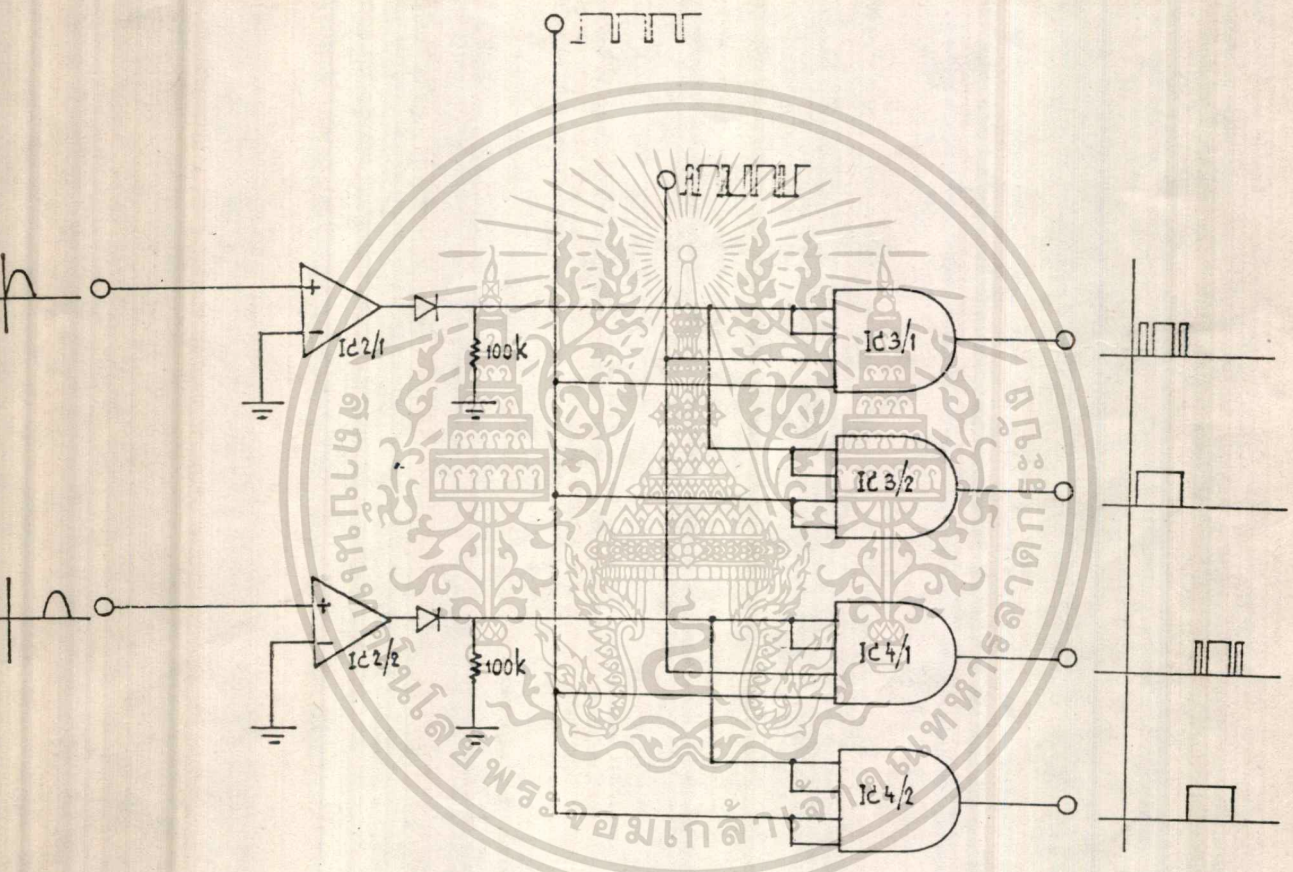


รูปที่ 19 แสดง Triangle wave และสัญญาน PWM ต่อเนื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

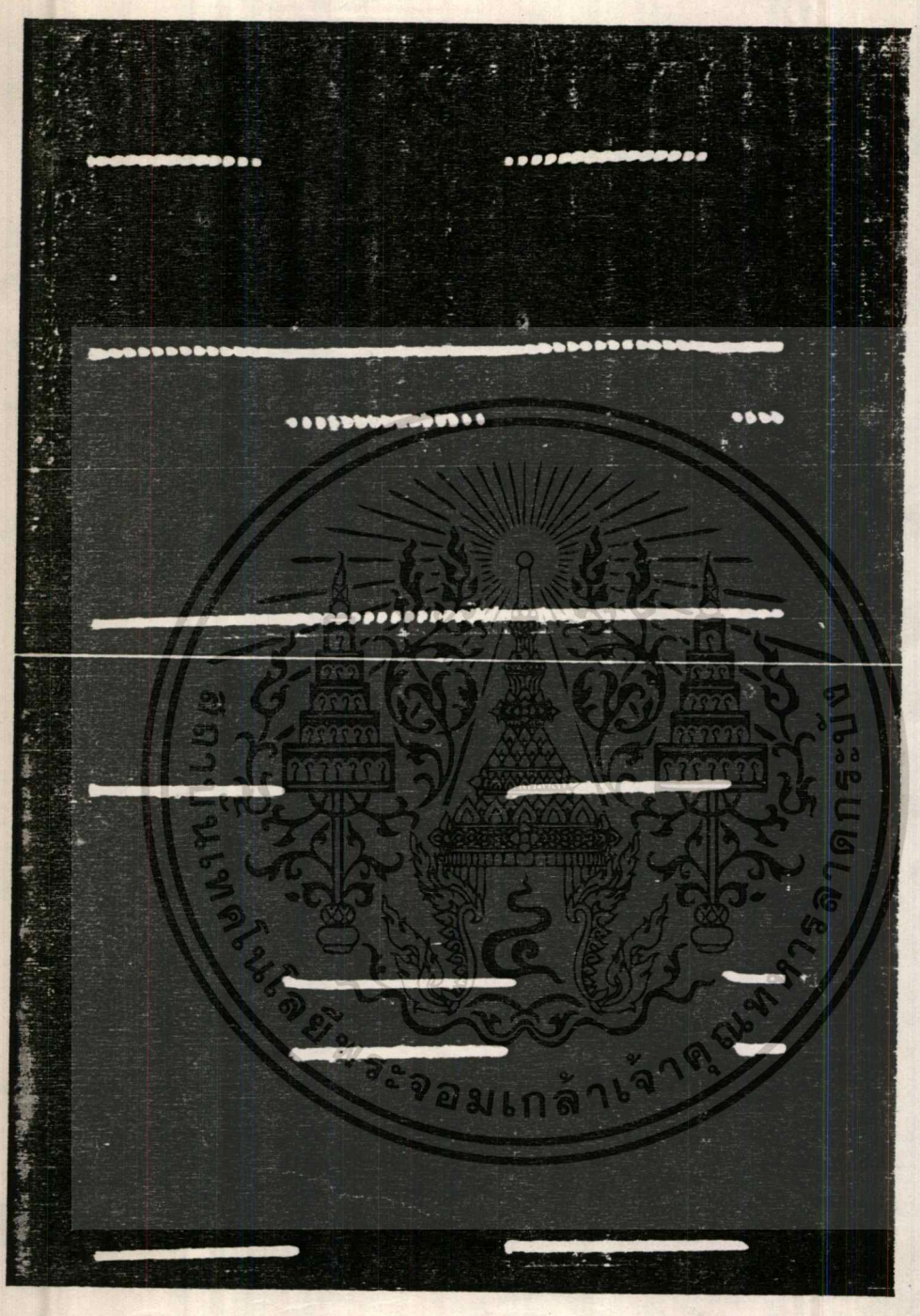
4. วงจรแยกสัญญาน PWM

สัญญาน PWM ที่ได้จากวงจรในรูปที่ 18 เป็นสัญญาน PWM ที่ต่อเนื่อง จำเป็นจะผ่านการแยกสัญญานออกจากกันก่อนที่จะนำไป Trig FET โดยใช้ AND gate 4 ตัว แยกสัญญาน PWM ออกเป็น 2 ส่วน และสัญญาน Square wave 50 Hz ที่มี Dead time อีก 2 ส่วน ซึ่งเป็นไปตาม Block diagram การต่อวงจรดูได้จากรูปที่ 20 และลักษณะสัญญานดูได้จากรูปที่ 21



รูปที่ 20 แสดงวงจรแยกสัญญาน PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 21 สัญญาน PWM และ Square wave ที่ใช้ควบคุม FET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบ Feedback

ระบบ Feedback เป็นอีกส่วนหนึ่งที่สำคัญมากใน UPS เนื่องจาก UPS จะต้องแปลงไฟฟ้ากระแสตรงซึ่งมีแรงดันต่ำ ให้มีแรงดันสูง โดยใช้หม้อแปลงเป็นตัวเพิ่มระดับแรงดัน โดยธรรมชาติของหม้อแปลงแล้ว เมื่อมีการเปลี่ยนแปลงของโหลด จะทำให้เกิดการเปลี่ยนแปลงของระดับแรงดันด้วย ซึ่งเกิดจาก Regulation ของตัวหม้อแปลงนั่นเอง ดังนั้น ระบบของ UPS จึงจำเป็นต้องมี ระบบ Feedback เพื่อรักษาระดับแรงดันทางด้าน output ของหม้อแปลงให้คงที่อยู่ตลอดเวลา

ระบบ Feedback ของโครงงานนี้ สามารถอธิบายได้อย่างคร่าว ๆ ดังนี้ คือ เริ่มจากการรับสัญญานไฟกระแสสลับมาเปลี่ยนเป็นไฟฟ้ากระแสตรง แล้วจึงนำมาเปรียบเทียบกับระดับแรงดันอ้างอิง เพื่อตรวจสอบดูว่า ต่ำกว่าหรือสูงกว่าระดับแรงดันอ้างอิงหรือไม่ ถ้าระดับแรงดันที่รับมาต่ำกว่าหรือสูงกว่าก็จะทำการเพิ่มหรือลดระดับของสัญญาน sine wave ที่จะนำไปเปรียบเทียบกับสัญญาน Triangle wave เพื่อให้ความกว้างของสัญญาน PWM เปลี่ยนไป ซึ่งจะทำให้ระดับแรงดัน output เปลี่ยนแปลงเข้าสู่ระดับที่กำหนดไว้

วงจร Feedback

วงจรโดยสมบูรณ์ของระบบ Feedback แสดงไว้ในรูปที่ 22 ซึ่งสามารถอธิบายการทำงานของวงจรอย่างละเอียดได้ดังนี้

สัญญาน Feedback จากทางด้าน output ผ่านหม้อแปลงลดระดับแรงดันเหลือ 9 Vrms แล้วจึงผ่าน bridge rectifier และ filter เพื่อแปลงเป็นไฟฟ้ากระแสตรง สำหรับใช้ในการเปรียบเทียบ ส่วน filter นี้ เป็นส่วนสำคัญของระบบ feedback เพราะระบบจะทำงาน ช้าหรือเร็ว ก็ขึ้นอยู่กับขนาดของ C และ R ใน filter ถ้าจะให้ได้ผลตอบสนองที่เร็วแล้ว ขนาดของ C หรือ R จะต้องน้อย แต่ก็มีผลเสีย คือ จะทำให้เกิด ripple voltage สูง ซึ่งจะเป็นอุปสรรคในการนำไปเปรียบเทียบ ฉะนั้น การออกแบบ filter จึงควรให้มีขนาดที่พอเหมาะ เมื่อได้สัญญานส่วนนี้แล้ว จะนำไปผ่าน buffer คือ IC3/2 สัญญานส่วนนี้ให้มีค่า V2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญานอ้างอิง ใช้ voltage devider ปรับค่าแรงดันให้ได้ระดับประมาณ 12.8 V (เป็นค่า Peak ของ sine wave ที่มีระดับแรงดัน 9 Vrms) สัญญานส่วนนี้ให้มีค่า V1

แรงดัน V1 และ V2 จะผ่าน IC Op-amp ที่ทำหน้าที่เป็น Differential amplifier สัญญาน output ที่ได้จะเป็น (V2 - V1)β โดยที่ β คือ อัตราขยายของ differential amp. ซึ่งกำหนดโดยค่า R ภายในวงจร output ออกจาก differential amp. ก็คือ ripple voltage ที่ถูกขยายนั่นเอง สัญญานที่ได้นี้จะถูกกำหนดให้อยู่ในขอบเขตที่จำกัด คือ +13 V และ -13 V ถ้าสัญญานนี้เกินจาก +13 V จะเป็นลักษณะของแรงดันเกิน และถ้าต่ำกว่า -13 V จะเป็นลักษณะแรงดันตก การจำกัดขอบเขตนั้นใช้ Op-amp 2 ตัว เป็น comparator ถ้าแรงดันตก output ของ IC3/4 จะเป็น +15 V ถ้าแรงดันเกิน output ของ IC741 จะเป็น +15 V

สัญญานจาก comparator ทั้งสองตัวจะผ่านไดโอดเพื่อให้ได้ output ที่เป็น +15 V กับ ground เท่านั้นเพื่อที่จะป้อนให้กับ IC 4048 (Tri-state expandable 8-function 8-input gate) สาเหตุที่ใช้ IC ตัวนี้ เนื่องจาก IC 4048 นี้ ให้ output ที่เป็น 3 สถานะ คือ +15 V , ground และ High impedance (ข้อมูลการใช้ IC 4048 ดูใน Appendix) ซึ่งจะแยกให้ทราบได้ว่า แรงดันตก , แรงดันเกิน หรือแรงดันเป็นไปตามที่กำหนดไว้แล้ว

การต่อวงจรของ IC 4048 เพื่อให้ได้ output ที่ต้องการ ทำได้โดย ต่อ input ของ IC ให้คงที่ไว้ค่าหนึ่งแล้วจึงใช้สัญญานจาก comparator มาทำการเปลี่ยน function ของ IC ให้เป็น OR gate หรือ AND gate ซึ่งจะทำให้ output เป็นไปตามตารางดังนี้

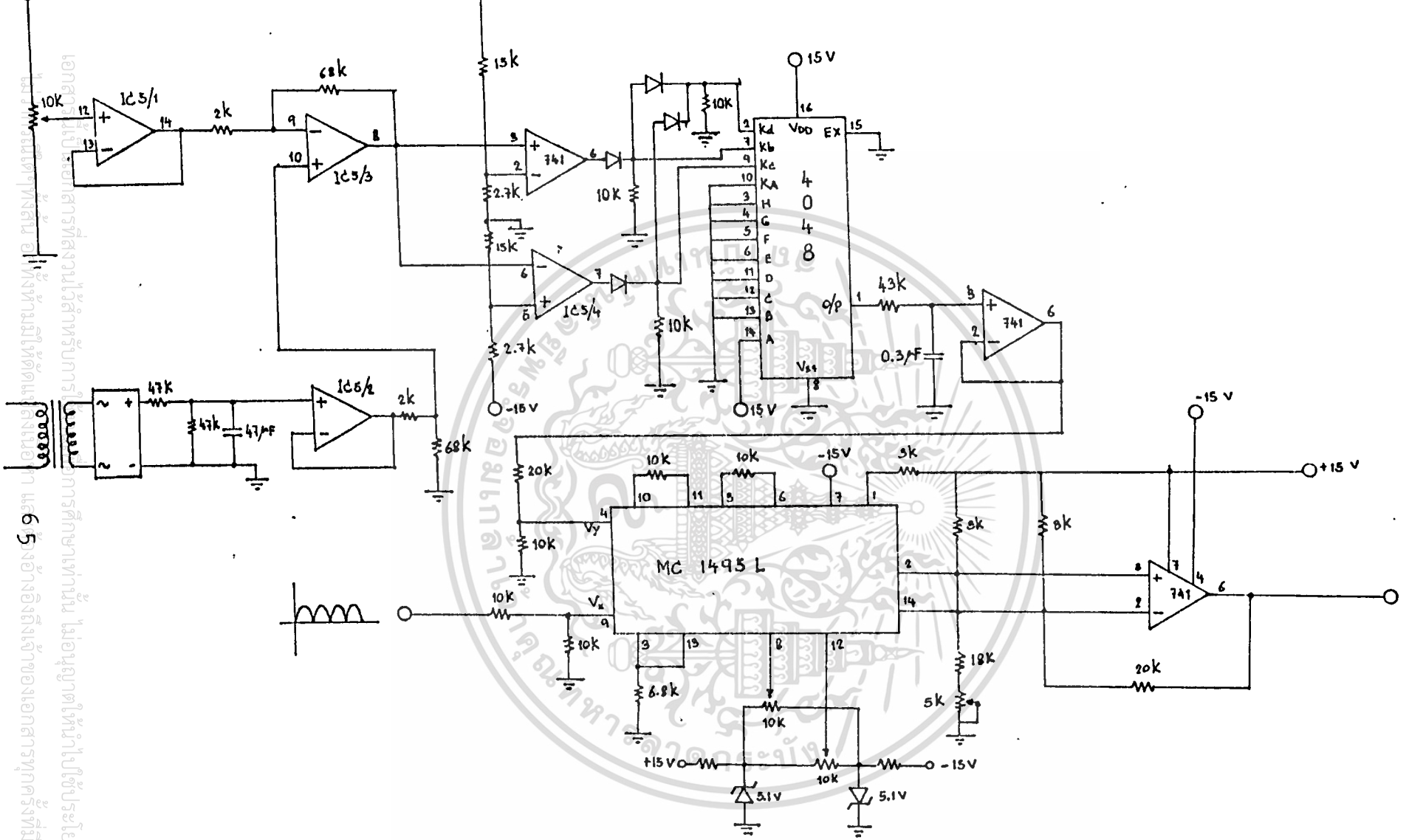
control input			output
Kb	Kc	Kd	
0	1	1	1
1	0	1	0
0	0	0	High impedance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

output ที่ได้จาก IC 4048 นี้ จะเป็นสัญญาณที่จะนำไป charge ,discharge หรือ คงค่าแรงดันของ C ไว้ การ charge หรือ discharge ค่า C จะผ่านความต้านทานตัวหนึ่ง ซึ่งเป็นตัวกำหนดอัตราการเพิ่มหรือลดระดับแรงดันที่คร่อม C แรงดันที่คร่อม C จะผ่าน buffer โดยใช้ IC 741 ซึ่งมี input impedance สูงมาก

output จาก IC 741 ซึ่งก็คือระดับแรงดันของ C จะถูกส่งเข้า IC 1495 (Linear four-quardrant Multiplier) ซึ่งเป็น IC ที่ทำหน้าที่คูณสัญญาน dc ที่ได้จาก IC741 กับสัญญาน Full wave rectified ดังนั้นเมื่อระดับแรงดันที่คร่อม C เปลี่ยนไป ก็จะทำให้ระดับสัญญาน Full wave rectified เปลี่ยนไปด้วย สัญญานนี้ก็จะถูกนำไป เปรียบเทียบกับสัญญาน Triengle wave ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 22 วงจร Feedback

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

วงจร Gate driver

สัญญาน PWM ที่ได้จากวงจรสร้างสัญญาน PWM ไม่สามารถที่จะนำไปป้อนให้กับ FET โดยตรงได้ จำเป็นที่จะต้องมีวงจรที่แยกระบบ Power และ ระบบ contol ออกจากกัน

ในโครงงานนี้ การ drive FET คู่บนของวงจร Bridge Inverter: วงจร Bridge inverter แสดงไว้ใน รูปที่ 25) ใช้ Pulse transformer และ FET คู่ล่างใช้ Opto Isolator สาเหตุที่ FET คู่บนต้องใช้ Pulse transformer เนื่องจากปัญหาเรื่องระบบ ground ซึ่งจากวงจร Bridge Inverter ในรูปที่ 25 จะเห็นว่าแรงดันที่จะมา drive FET ซึ่งก็คือ Vgs (gate to source voltage) ไม่สามารถที่จะใช้ ground ร่วมกับ ground ของ supply หลักได้ ถ้าจะใช้ Opto-Isolator เป็นตัว drive FETคู่บนแล้ว จำเป็นจะต้องสร้าง supply ขึ้นมาใหม่อีกเพียงเพื่อที่จะแยกระบบ ground ออกจากกัน ดังนั้นการใช้ Pulse transformer จึงเป็นวิธีหนึ่งที่สามารถแก้ปัญหานี้ได้

การออกแบบ Pulse Transformer

Pulse Transformer ที่ใช้ในวงจรนี้ใช้แกนซนิดเฟอร์ไรท์ ซึ่งสามารถทำงานที่ความถี่สูงได้โดยไม่เกิดความร้อนในแกน อย่างที่เกิดขึ้นในแกนเหล็ก

การออกแบบ Pulse transformer ในโครงงานนี้ ออกแบบให้สามารถทำงานกับ Pulse ที่กว้างไม่เกิน 1 ms ซึ่งกว้างเป็น 2 เท่าของความกว้างที่กว้างที่สุดของสัญญาน PWM ที่ใช้อยู่ ขั้นตอนและสมการที่ใช้ในการออกแบบมีดังนี้

แกนเฟอร์ไรท์ ที่ใช้มีพื้นที่หน้าตัด 0.01 x 0.01 m^2 และมี gap กว้าง 2 mm ในการออกแบบใช้ค่า B = 0.1 T และใช้ supply 15 V

การออกแบบเริ่มจากการหาค่ากระแสทั้งหมดที่ทำให้ได้ค่า B = 0.1 T

จากสมการ $B = \mu H$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \mu \frac{Ni}{\ell}$$

ดังนั้น $$Ni = \frac{B\ell}{\mu}$$

โดยที่ $\mu = 4\pi \times 10^{-7}$

N = จำนวนรอบของขดลวด (T)

ℓ = ระยะห่างของ gap (m)

i = กระแสที่ไหลในขดลวดต่อหนึ่งรอบ (A)

แทนค่าในสมการจะได้ $$Ni = \frac{0.1 \times 2 \times 10^{-3} \times 10^{7}}{4\pi}$$

$$= 159 \text{ A-T}$$

หาค่า Reluctance ของแกน $$R = \frac{1}{\mu A}$$

$$= \frac{2 \times 10^{-3} \times 10^{7}}{4\pi \times 0.01 \times 0.01}$$

$$= 16 \times 10^{6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ $e = L \frac{di}{dt}$; $L = \frac{N^2}{R}$

$$= \frac{N^2}{R} \frac{di}{dt}$$

$$= \frac{N}{R} \frac{dNi}{dt}$$

$$= \frac{N}{R} \frac{\Delta Ni}{\Delta t}$$

ดังนั้น $$N = \frac{eR \Delta t}{\Delta Ni}$$

$$= \frac{15 \times 16 \times 10^{6} \times 1 \times 10^{-3}}{159} = 1500 \quad T$$

จำนวนรอบที่ได้นำมาหา voltage per turn จะได้

$$\frac{V}{N} = \frac{15}{1500} = 0.01 \quad V/T$$

ทางด้าน output นั้น ต้องการ voltage = 25 V
ดังนั้น สามารถหาจำนวนรอบด้าน secondary ของ Pulse transformer ได้ดังนี้

$$N_2 = \frac{25}{0.01} = 2500 \quad T$$

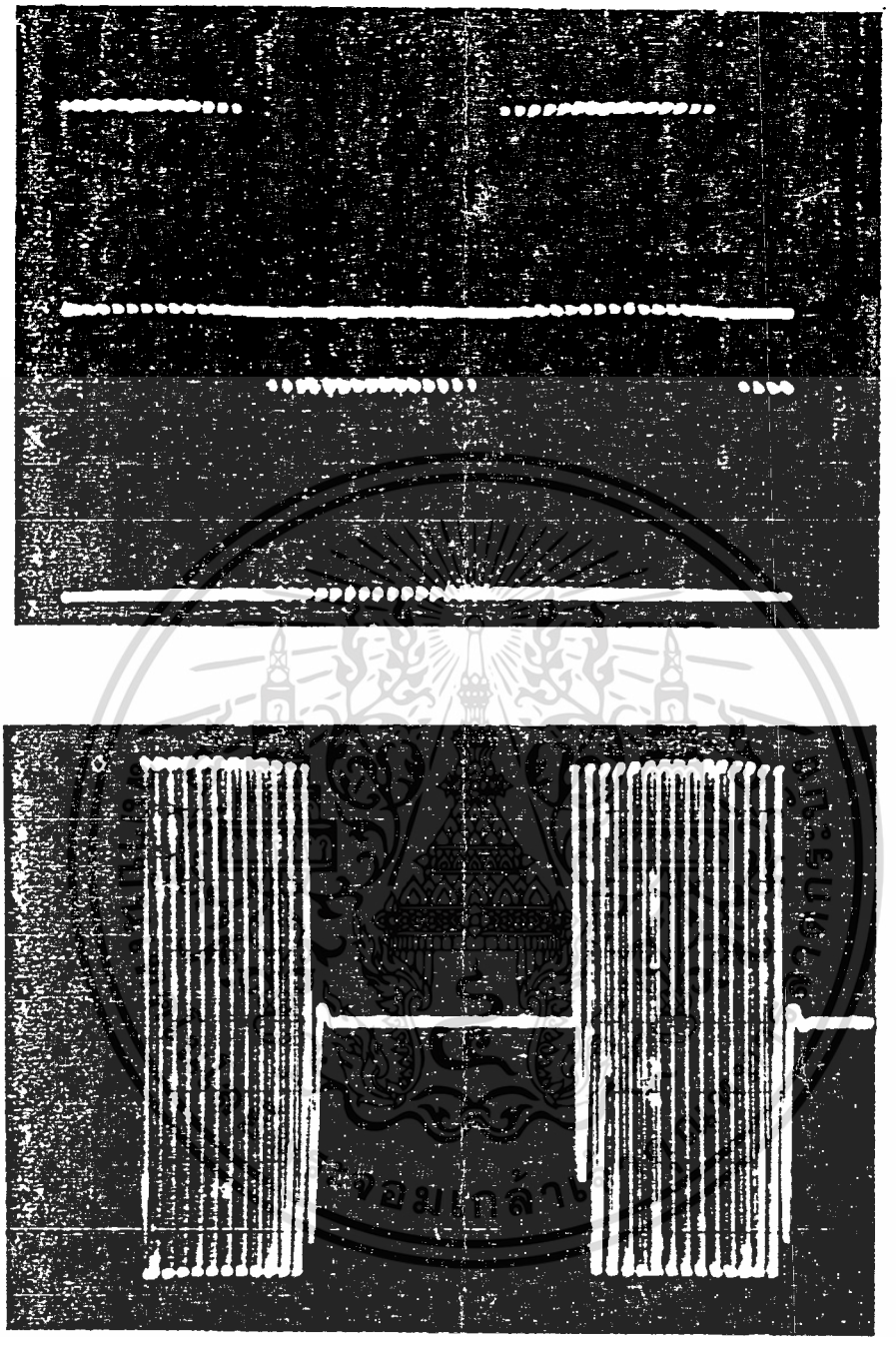
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงงานนี้ เมื่อนำหม้อแปลงที่ออกแบบมาทดสอบ ปรากฏว่าได้ผลใกล้เคียงกับการคำนวนตามทฤษฎี ซึ่ง input ทางด้าน primary และ output ทางด้าน secondary ของ pulse transformer แสดงไว้ในรูปที่ 25

เมื่อนำมาใช้ จะใช้ซีเนอร์ไดโอด ขนาด 18 V ลดแรงดันให้เหลือ 18 V เพื่อใช้ในการควบคุม FET

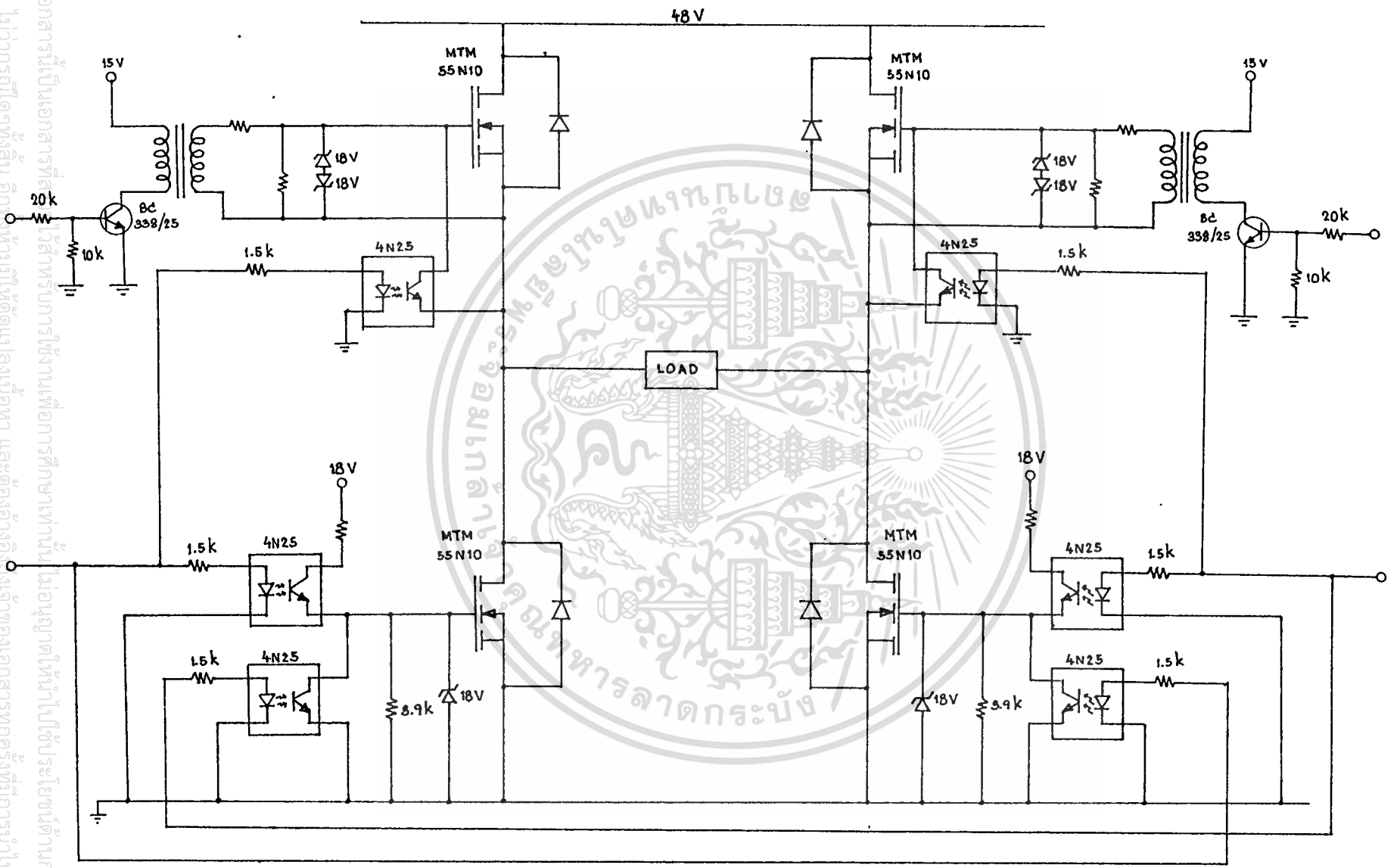
วงจร Drive FET และวงจร Bridge Inverter แสดงไว้ในรูปที่ 26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 25 แสดง Input และ Output ของ Pulse transformer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



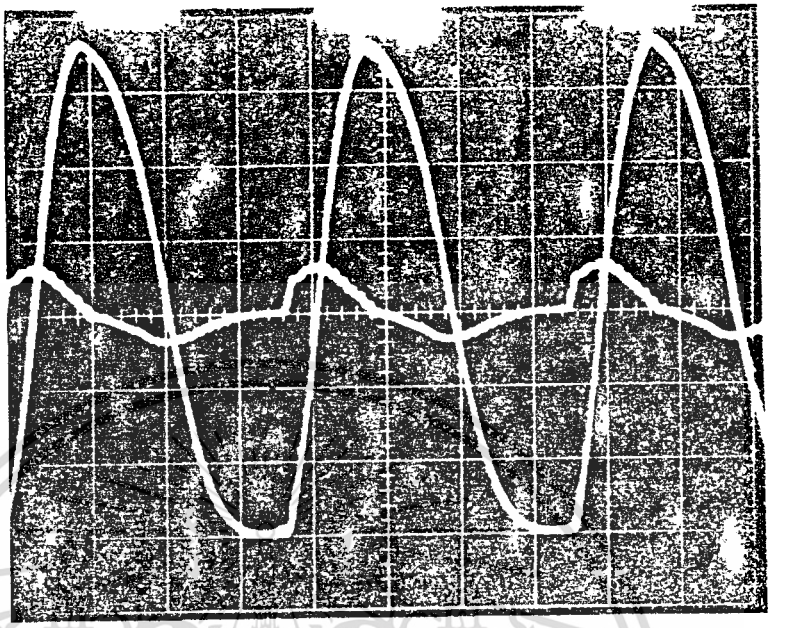
รูปที่ 26 วงจร Inverter และ วงจร Gate driver

ผลการทดลอง

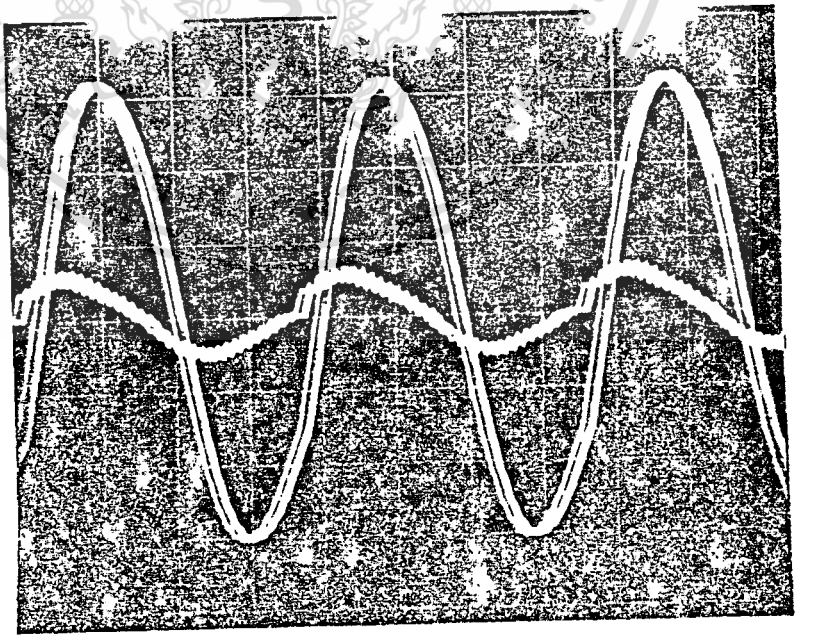
โหลด (Watt)	Input			Output			ประสิทธิภาพ (%)
	V_{in}	I_{in}	P_{in}	V_L	I_L	P_L	
No load	48	0.6	28	232	0	0	-
100	48	2.6	124	215	0.4	86	69
200	48	5.8	278	220	0.8	176	63
300	48	7.0	336	210	1.2	252	75
400	48	12.1	580	203	1.6	324	55
500	48	14.4	691	185	2.0	370	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะรูปคลื่น แรงดัน - กระแส OUTPUT

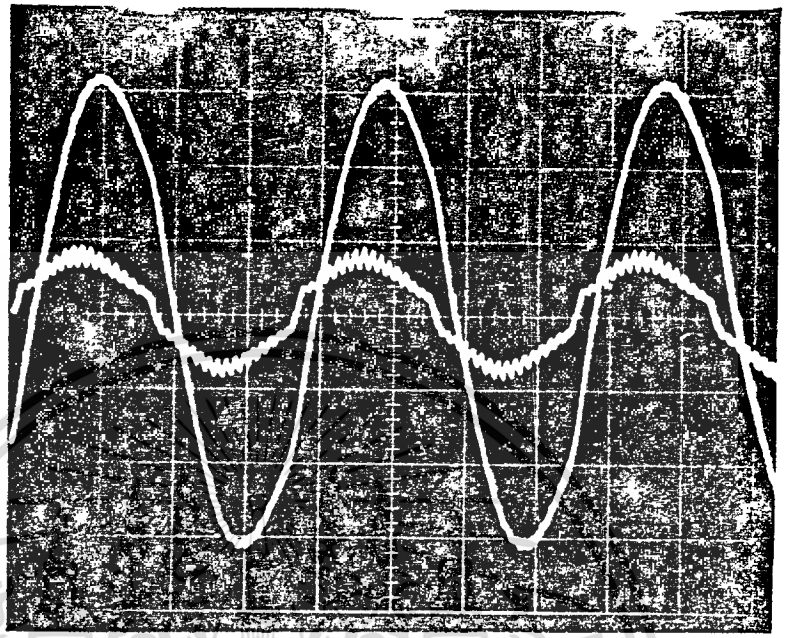


(ก) No-load

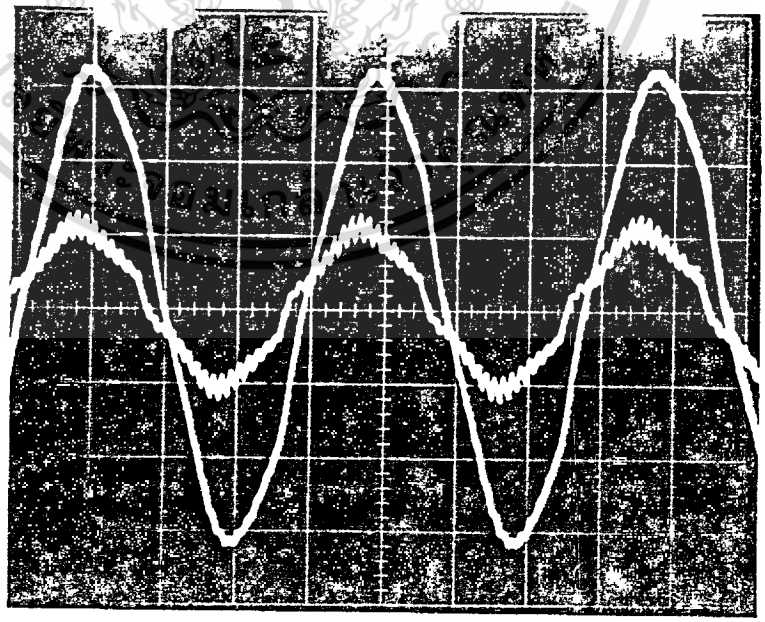


(ข) load หลอดไฟ 100 Watt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

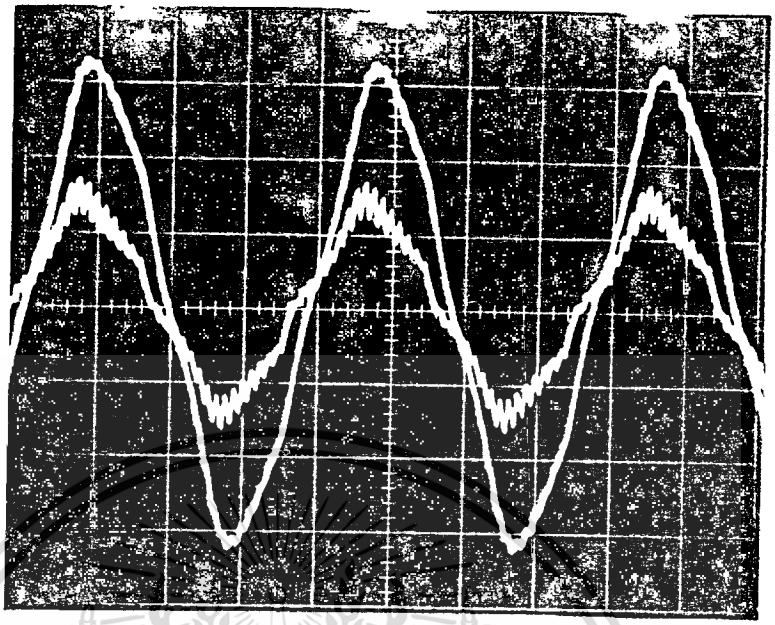


(ก) load หลอดไฟ 200 Watt

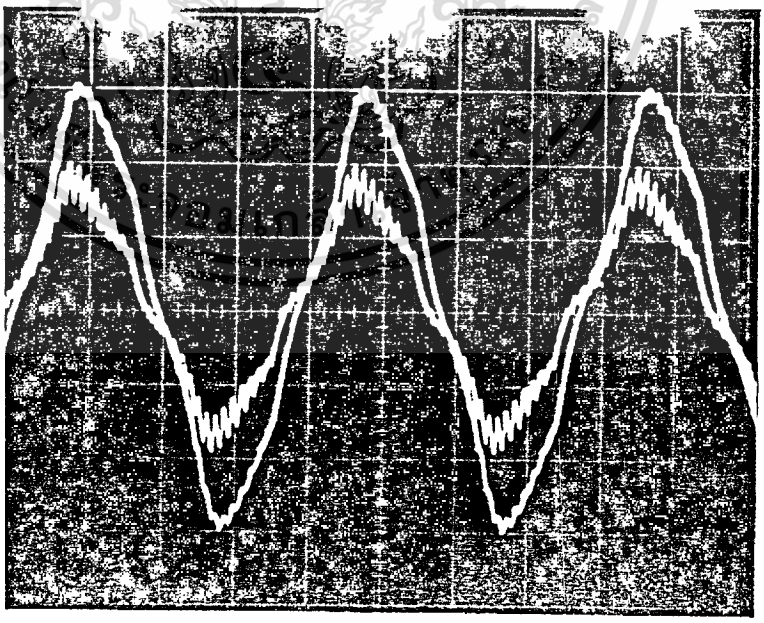


(ข) load หลอดไฟ 300 Watt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

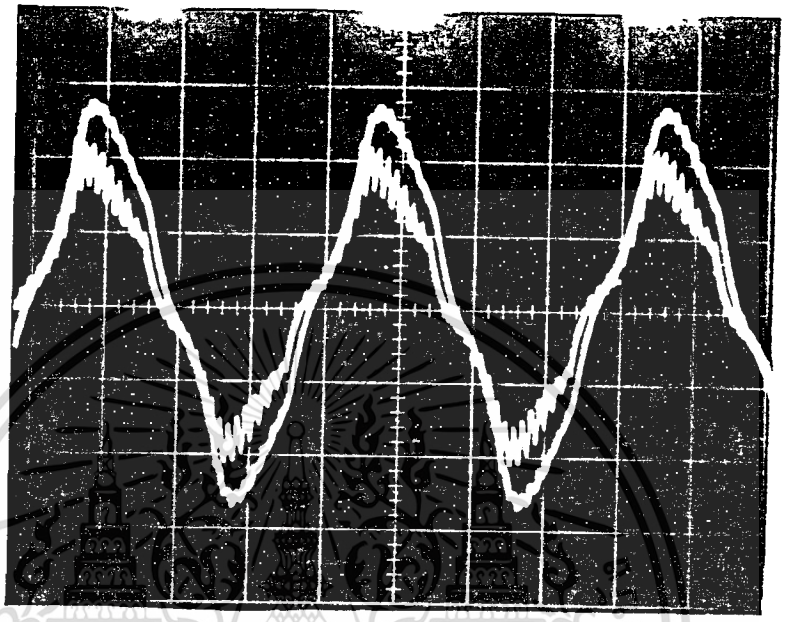


(ก) load หลอดไฟ 400 Watt



(ข) load หลอดไฟ 500 Watt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



(ง) load หลอดไฟ 600 Watt

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

สรุปผลการทดลองและวิจารณ์

ระบบของ UPS เป็นระบบที่ใหญ่ ประกอบด้วยหลายส่วนด้วยกัน ในโครงงานนี้ได้ศึกษาเฉพาะส่วนที่สำคัญของ UPS คือ ส่วน Inverter 50 H_z และ ส่วนป้อนกลับ(Feedback)เพื่อควบคุมระดับแรงดันทางด้านโหลดให้คงที่ ซึ่งสามารถที่จะนำกระแสไฟฟ้าจากแบตเตอรี่ มาเปลี่ยนเป็นไฟฟ้า กระแสสลับ 50 H_zได้ โดยในการทดลองนั้น ได้ทดลองใช้กับโหลดที่เป็นหลอดไฟ หลอดละ 100 วัตต์ จำนวน 5 หลอด จากผลการทดลอง จะเห็นว่า เมื่อเพิ่มจำนวนหลอดไฟถึงหลอดที่ 4 ระดับแรงดันทางโหลดลดลงไปมาก ทั้งนี้เนื่องจากระบบป้อนกลับได้เพิ่มเปอร์เซ็นการมอดดูเลตระหว่าง sine wave และ triangle wave ถึง 100 % แล้ว ก็ยังไม่สามารถเพิ่มระดับแรงดันทางโหลดให้อยู่ในระดับที่ต้องการได้ วิธีแก้มี 2 วิธี คือ

1. เพิ่มอัตราส่วน (ratio)ของหม้อแปลงให้สูงขึ้นอีก ในการทดลองนั้นได้เพิ่มอัตราส่วนของหม้อแปลงตัวที่ใช้อยู่จนสูงที่สุดแล้ว

2. เพิ่มแรงดันของแบตเตอรี่ ขึ้นไปอีก โดยนำแบตเตอรี่มาต่ออนุกรมเพิ่มเข้าไปอีก เพื่อเป็นการเพิ่มแรงดันต่อรอบ(voltage per turn)ในหม้อแปลงให้สูงขึ้น ซึ่งจะทำให้ได้แรงดันทางด้าน secondary ของหม้อแปลงสูงขึ้น

จากลักษณะสัญญาณทางด้านโหลด จะเห็นว่า ลักษณะสัญญาณเพี้ยนไปจาก sine wave เล็กน้อย เนื่องจากใช้ Filter ที่เป็น Low pass filter ซึ่งถ้าต้องการลักษณะสัญญาณที่ ใกล้ sine wave มากกว่านี้ ควรใช้ Filter ที่เป็น Band pass filter ซึ่งจะสามารถลด Hamonics ต่าง ๆ ลงไปได้มาก

ตามจุดประสงค์ของโครงงานคือ

1. <u>ศึกษาการใช้งาน MOSFET</u> จากการใช้งาน MOSFET ในโครงงานนี้ พบว่า MOSFET มีข้อดีและข้อเสีย ดังนี้

ข้อดีของ MOSFET

ก) ควบคุมการทำงานได้ง่ายกว่าอุปกรณ์สวิทชิ่งชนิดอื่นมาก คือวงจร Drive MOSFET นั้น ต้องการกระแสต่ำมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

คณะผู้จัดทำขอกราบขอบพระคุณอาจารย์ พิชิต ลายองอาจารย์ที่ปรึกษา เป็นอย่างสูงที่ได้ให้คำปรึกษา ชี้แนะแนวทางต่างๆมาโดยตลอด และขอขอบพระคุณ คุณ อภิชาญ มาไพศาลสิน วิศวกร บริษัท ABB ที่ได้เอื้อเฟื้อข้อมูลและแนวทางการศึกษาวิทยานิพนธ์นี้ ขอขอบคุณ รุ่นพี่ เพื่อนๆทุกท่าน ที่ให้ความกรุณาช่วยเหลือ และให้กำลังใจมาโดยตลอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

ABC´s of FET´s ; Turner, Rufus P.

Power FETs and their application ; Oxner, Edwin S.

Op-Amps their principles and applications ; Dance, J.Brain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION

Device	Temperature Range	Package
MC1495L	0°C to +70°C	Ceramic DIP
MC1595L	−55°C to +125°C	Ceramic DIP

MC1495L

Specifications and Applications Information

WIDEBAND MONOLITHIC FOUR-QUADRANT MULTIPLIER

. . . designed for uses where the output is a linear product of two input voltages. Maximum versatility is assured by allowing the user to select the level shift method. Typical applications include: multiply, divide*, square root*, mean square*, phase detector, frequency doubler, balanced modulator/demodulator, electronic gain control.

*When used with an operational amplifier.

- Wide Bandwidth
- Excellent Linearity – 1% max Error on X-Input, 2% max Error on Y-Input – MC1595L
- Excellent Linearity – 2% max Error on X-Input, 4% max Error on Y-Input – MC1495L
- Adjustable Scale Factor, K
- Excellent Temperature Stability
- Wide Input Voltage Range – ± 10 Volts
- ± 15 Volt Operation

LINEAR FOUR-QUAD MULTIPLIER

SILICON MONOLITHIC INTEGRATED CIRCUIT

L SUFFIX
CERAMIC PACKAGE
CASE 632-03

FIGURE 1 – FOUR-QUADRANT MULTIPLIER TRANSFER CHARACTERISTIC

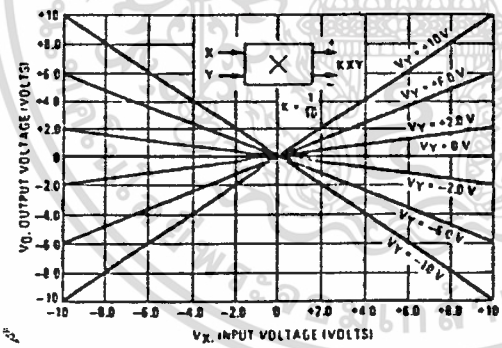


FIGURE 2 – TRANSCONDUCTANCE BANDWIDTH

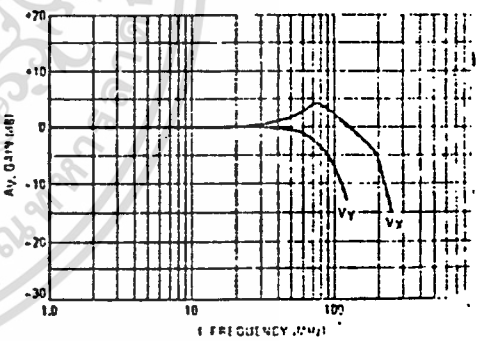
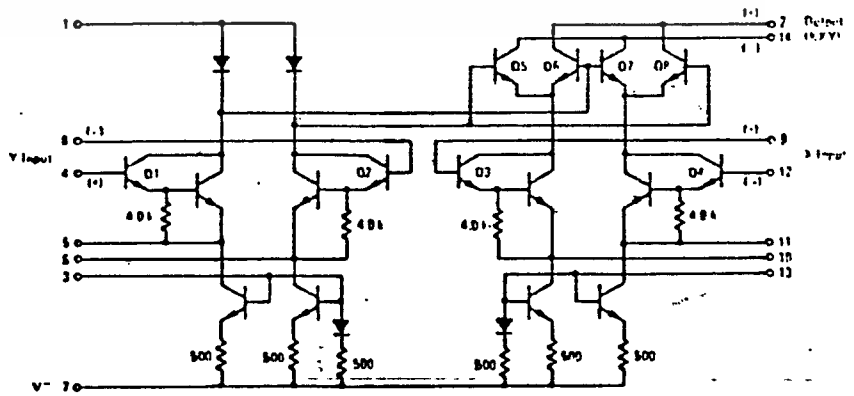


FIGURE 3 – CIRCUIT SCHEMATIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS ($V^+ = +32$ V, $V^- = -15$ V, $T_A = +25°C$, $I_3 = I_{13} = 1.0$ mA, $R_X = R_Y = 15$ kΩ, $R_L = 11$ kΩ unless otherwise noted)

Characteristic		Figure	Symbol	Min	Typ	Max	Unit
Linearity: Output Error in Percent of Full Scale:		5					%
$T_A = +25°C$							
$-10 < V_X < +10$ ($V_Y = \pm 10$ V)	MC1495		E_{RX}	—	±1.0	±2.0	
	MC1595			—	±0.5	±1.0	
$-10 < V_Y < +10$ ($V_X = \pm 10$ V)	MC1495		E_{RY}	—	±2.0	±4.0	
	MC1595			—	±1.0	±2.0	
$T_A = 0$ to $+70°C$	MC1495						
$-10 < V_X < +10$ ($V_Y = \pm 10$ V)			E_{RX}	—	±1.5	—	
$-10 < V_Y < +10$ ($V_X = +10$ V)	MC1595		E_{RY}	—	±3.0	—	
$T_A = -55°C$ to $+125°C$							
$-10 < V_X < +10$ ($V_Y = \pm 10$ V)			E_{RX}	—	±0.75	—	
$-10 < V_Y < +10$ ($V_X = \pm 10$ V)			E_{RY}	—	±1.5	—	
Squaring Factor Error: Accuracy in Percent of Full Scale After Offset and Scale Factor Adjustment		5	E_{SQ}				%
$T_A = +25°C$	MC1495			—	±0.75	—	
	MC1595			—	±0.5	—	
$T_A = 0$ to $+70°C$	MC1495			—	±1.0	—	
$T_A = -55°C$ to $+125°C$	MC1595			—	±0.75	—	
Scale Factor (Adjustable) $(K = \frac{10 V}{I_3 R_L})$		—	K	—	0.1	—	
Input Resistance (f = 20 Hz)	MC1495	7	R_{INX}	—	30	—	MΩ
	MC1595			—	35	—	
	MC1495		R_{INY}	—	20	—	
	MC1595			—	35	—	
Differential Output Resistance (f = 20 Hz)		8	R_O	—	300	—	kΩ
Input Bias Current $I_{bx} = \frac{(I_9 + I_{12})}{2}$, $I_{by} = \frac{(I_4 + I_8)}{2}$		6					μA
	MC1495		I_{bx}	—	2.0	12	
	MC1595			—	2.0	8.0	
	MC1495		I_{by}	—	2.0	12	
	MC1595			—	2.0	8.0	
Input Offset Current $\lvert I_9 - I_{12} \rvert$		6					μA
	MC1495		$\lvert I_{iox} \rvert$	—	0.4	2.0	
	MC1595			—	0.2	1.0	
$\lvert I_4 - I_8 \rvert$	MC1495		$\lvert I_{ioy} \rvert$	—	0.4	2.0	
	MC1595			—	0.2	1.0	
Average Temperature Coefficient of Input Offset Current		6	$\lvert TC_{Iio} \rvert$				nA/°C
$(T_A = 0$ to $+70°C)$	MC1495			—	2.5	—	
$(T_A = -55°C$ to $+125°C)$	MC1595			—	2.5	—	
Output Offset Current $\lvert I_{14} - I_2 \rvert$	MC1495	6	$\lvert I_{oo} \rvert$		20	100	μA
	MC1595			—	10	50	
Average Temperature Coefficient of Output Offset Current		6	$\lvert TC_{Ioo} \rvert$				nA/°C
$(T_A = 0$ to $+70°C)$	MC1495			—	20	—	
$(T_A = -55°C$ to $+125°C)$	MC1595			—	20	—	
Frequency Response		9,10					
3.0 dB Bandwidth, $R_L = 11$ kΩ			BW_{3dB}	—	3.0	—	MHz
3.0 dB Bandwidth, $R_L = 50$ Ω (Transconductance Bandwidth)			$T_{BW3\,dB}$	—	80	—	MHz
3° Relative Phase Shift Between V_X and V_Y			f_ϕ	—	750	—	kHz
1% Absolute Error Due to Input-Output Phase Shift			f_θ	—	30	—	kHz
Common-Mode Input Swing (Either Input)	MC1495	11	CMV	±10.5	±12	—	Vdc
	MC1595			±11.5	±13	—	
Common-Mode Gain (Either Input)	MC1495	11	A_{CM}	−40	−50	—	dB
	MC1595			−50	−60	—	
Common-Mode Quiescent Output Voltage		12	V_{o1}	—	21	—	Vdc
			V_{o2}	—	21	—	
Differential Output Voltage Swing Capability		9	V_o	—	±14	—	V_{peak}
Power Supply Sensitivity		12	S^+	—	6.0	—	mV/V
			S^-	—	10	—	
Power Supply Current		12	I_7	—	6.0	7.0	mA
DC Power Dissipation		12	P_D	—	135	170	mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 6 – INPUT AND OUTPUT CURRENT

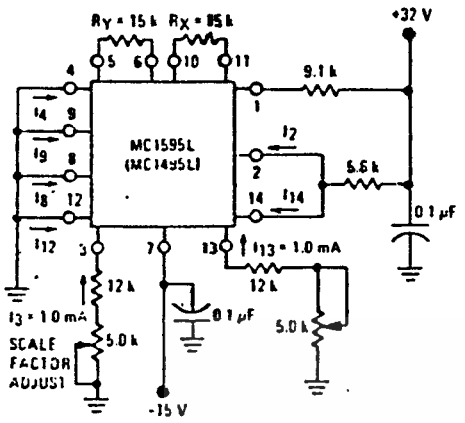


FIGURE 7 – INPUT RESISTANCE

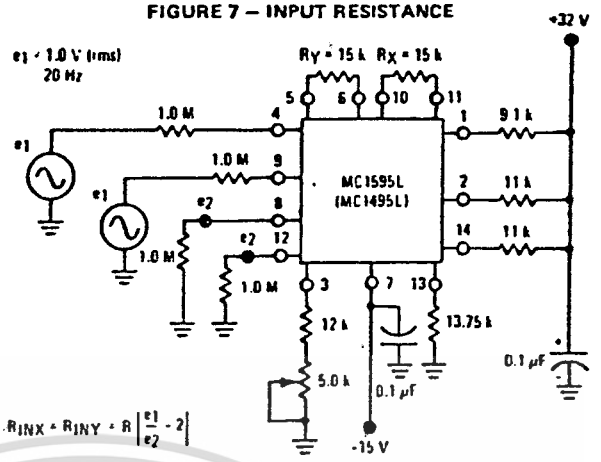


FIGURE 8 – OUTPUT RESISTANCE

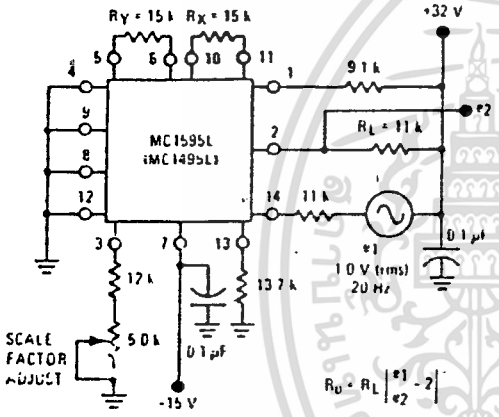


FIGURE 9 – BANDWIDTH (R_L = 11 kΩ)

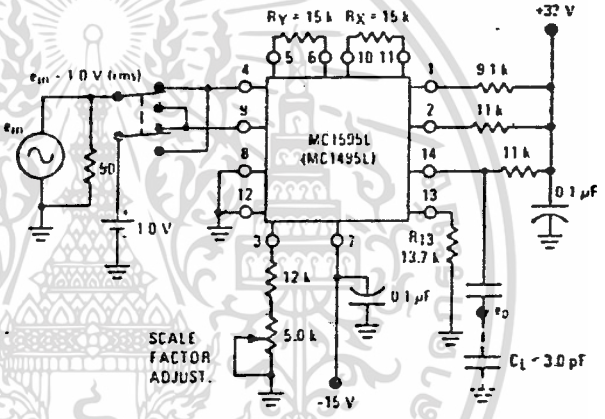


FIGURE 10 – BANDWIDTH (R_L = 50 Ω)

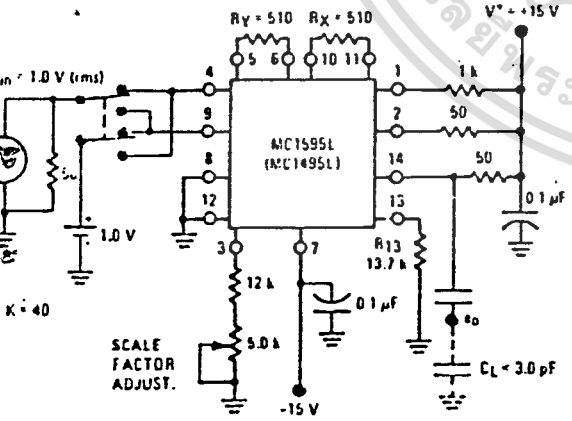
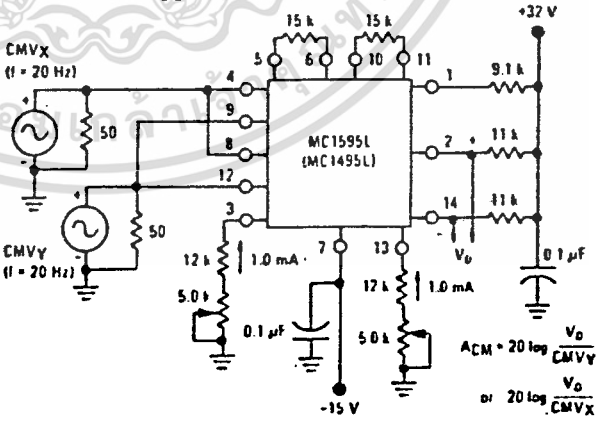


FIGURE 11 – COMMON-MODE GAIN and COMMON-MODE INPUT SWING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS (continued)

FIGURE 12 – POWER SUPPLY SENSITIVITY

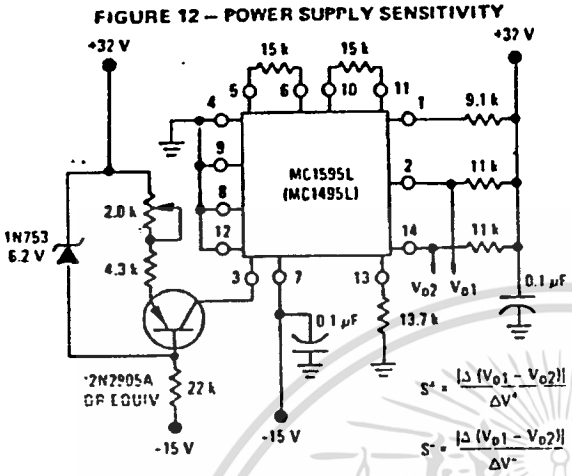
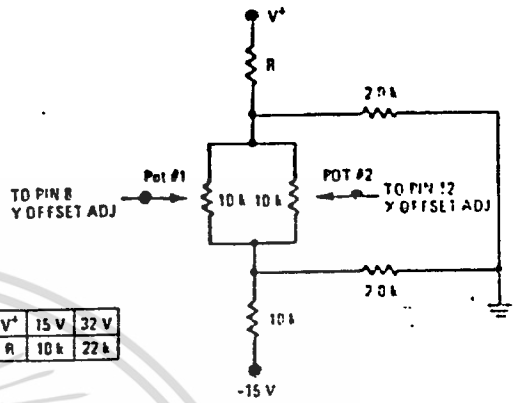
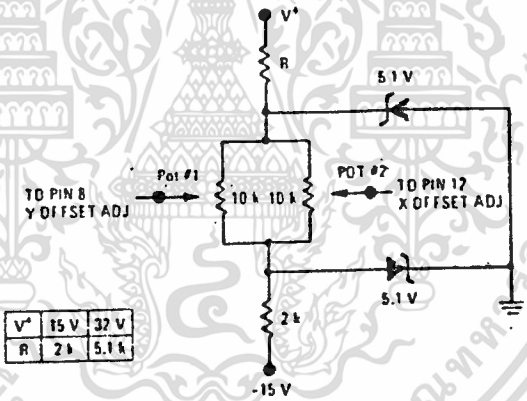


FIGURE 13 – OFFSET ADJUST CIRCUIT



V^+	15 V	32 V
R	10 k	22 k

FIGURE 14 – OFFSET ADJUST CIRCUIT (ALTERNATE)



V^+	15 V	32 V
R	2 k	5.1 k

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

FIGURE 15 – LINEARITY versus TEMPERATURE

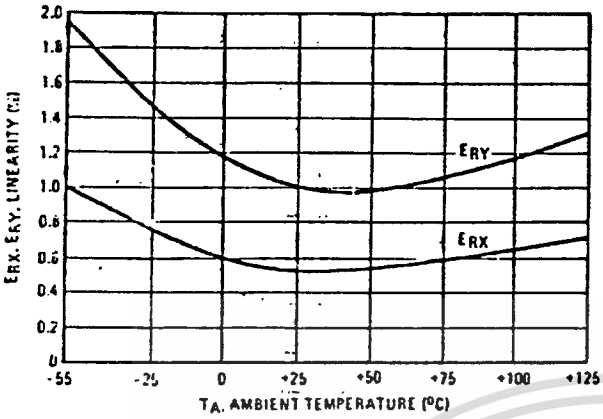


FIGURE 16 – SCALE FACTOR versus TEMPERATURE

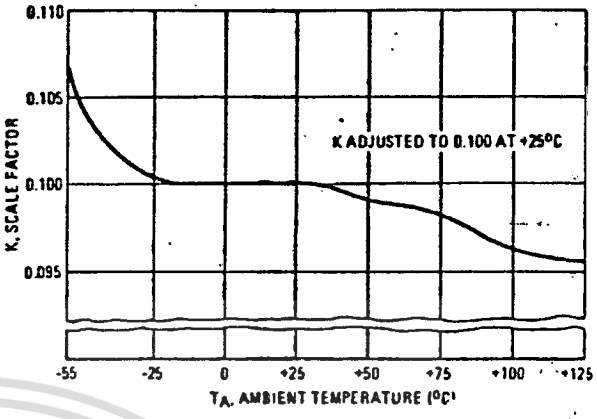


FIGURE 17 – ERROR CONTRIBUTED BY INPUT DIFFERENTIAL AMPLIFIER

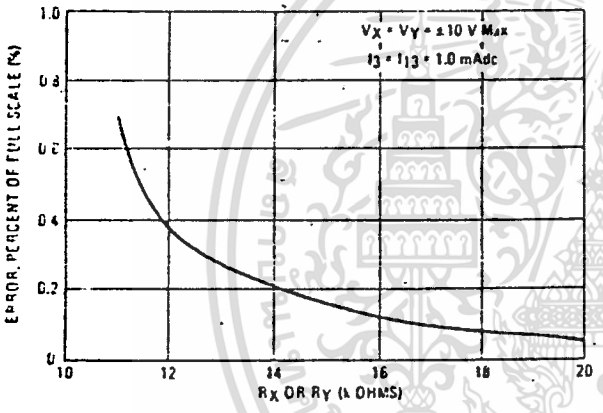


FIGURE 18 – ERROR CONTRIBUTED BY INPUT DIFFERENTIAL AMPLIFIER

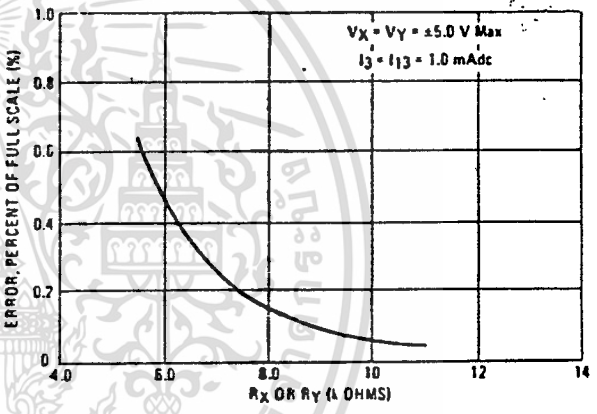
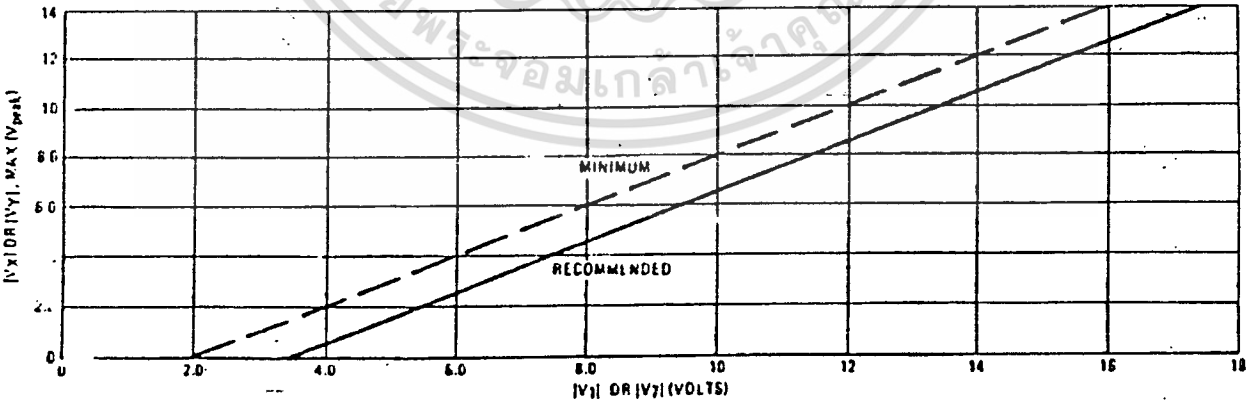


FIGURE 19 – MAXIMUM ALLOWABLE INPUT VOLTAGE versus VOLTAGE AT PIN 1 OR PIN 7



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Theory of Operation

The MC1595 (MC1495) is a monolithic, four-quadrant multiplier which operates on the principle of variable transconductance. The detailed theory of operation is covered in Application Note AN-489, Analysis and Basic Operation of the MC1595. The result of this analysis is that the differential output current of the multiplier is given by

$$I_A - I_B = \Delta I = \frac{2V_XV_Y}{R_XR_YI_3}$$

where I_A and I_B are the currents into pins 14 and 2, respectively, and V_X and V_Y are the X and Y input voltages at the multiplier input terminals.

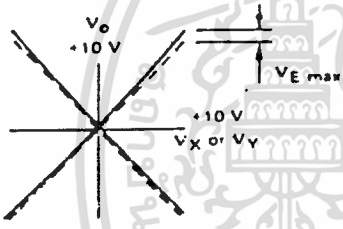
2. Design Considerations

2.1 General

The MC1595 (MC1495) permits the designer to tailor the multiplier to a specific application by proper selection of external components. External components may be selected to optimize a given parameter (e.g. bandwidth) which may in turn restrict another parameter (e.g. maximum output voltage swing). Each important parameter is discussed in detail in the following paragraphs.

2.1.1 Linearity, Output Error, E_{RX} or E_{RY}

Linearity error is defined as the maximum deviation of output voltage from a straight line transfer function. It is expressed as error in percent of full scale (see figure below).



For example, if the maximum deviation, $V_{E(max)}$, is ±100 mV and the full scale output is 10 volts, then the percentage error is

$$E_R = \frac{V_{E(max)}}{V_{o(max)}} \times 100 = \frac{100 \times 10^{-3}}{10} \times 100 = \pm 1.0\%.$$

Linearity error may be measured by either of the following methods:

1. Using an X – Y plotter with the circuit shown in Figure 5, obtain plots for X and Y similar to the one shown above.
2. Use the circuit of Figure 4. This method nulls the level shifted output of the multiplier with the original input. The peak output of the null operational amplifier will be equal to the error voltage, $V_{E(max)}$.

One source of linearity error can arise from large signal nonlinearity in the X and Y input differential amplifiers. To avoid introducing error from this source, the emitter degeneration resistors R_X and R_Y must be chosen large enough so that nonlinear base-emitter voltage variation can be ignored. Figures 17 and 18 show the error expected from this source as a function of the values of R_X and R_Y with an operating current of 1.0 mA in each side of the differential amplifiers (i.e., $I_3 = I_{13} = 1.0$ mA).

2.1.2 3 dB Bandwidth and Phase Shift

Bandwidth is primarily determined by the load resistors and the stray multiplier output capacitance and/or the operational amplifier used to level shift the output. If wideband operation is desired, low value load resistors and/or a wideband operational amplifier should be used. Stray output capacitance will depend to a large extent on circuit layout.

Phase shift in the multiplier circuit results from two sources: phase shift common to both X and Y channels (due to the load resistor-output capacitance pole mentioned above) and relative phase shift between X and Y channels (due to differences in transadmittance in the X and Y channels). If the input to output phase shift is only 0.6°, the output product of two sine waves will exhibit a vector error of 1%. A 3° relative phase shift between V_X and V_Y results in a vector error of 5%.

2.1.3 Maximum Input Voltage

$V_{X(max)}$, $V_{Y(max)}$ maximum input voltages must be such that:

$$V_{X(max)} < I_{13}R_Y$$

$$V_{Y(max)} < I_3R_Y.$$

Exceeding this value will drive one side of the input amplifier to "cutoff" and cause non-linear operation.

Currents I_3 and I_{13} are chosen at a convenient value (observing power dissipation limitation) between 0.5 mA and 2.0 mA, approximately 1.0 mA. Then R_X and R_Y can be determined by considering the input signal handling requirements.

For $V_{X(max)} = V_{Y(max)} = 10$ volts:

$$R_X = R_Y > \frac{10\ V}{1.0\ mA} = 10\ k\Omega.$$

The equation $I_A - I_B = \frac{2V_XV_Y}{R_XR_YI_3}$

is derived from $I_A - I_B = \frac{2V_XV_Y}{(R_X + \frac{2kT}{qI_{13}})(R_Y + \frac{2kT}{qI_3})I_3}$

with the assumption $R_X \gg \frac{2kT}{qI_{13}}$ and $R_Y \gg \frac{2kT}{qI_3}$.

At $T_A = +25°C$ and $I_{13} = I_3 = 1$ mA,

$$\frac{2kT}{qI_{13}} = \frac{2kT}{qI_3} = 52\ \Omega.$$

Therefore, with $R_X = R_Y = 10\ k\Omega$ the above assumption is valid. Reference to Figure 19 will indicate limitations of $V_{X(max)}$ or $V_{Y(max)}$ due to V_1 and V_7. Exceeding these limits will cause saturation or "cutoff" of the input transistors. See Step 4 of Section 3 (General Design Procedure) for further details.

2.1.4 Maximum Output Voltage Swing

The maximum output voltage swing is dependent upon the factors mentioned below and upon the particular circuit being considered.

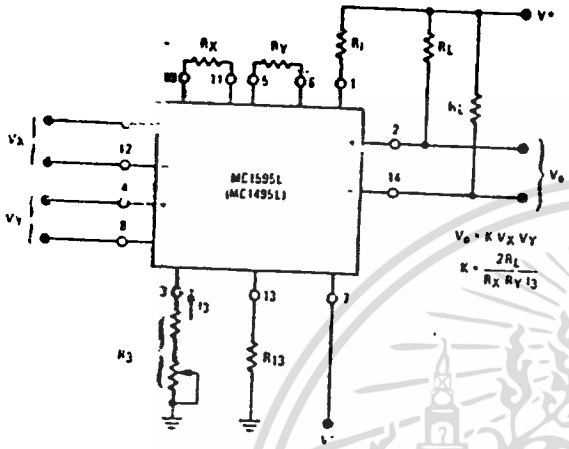
For Figure 20 the maximum output swing is dependent upon V^+ for positive swing and upon the voltage at pin 1 for negative swing. The potential at pin 1 determines the quiescent level for transistors Q_5, Q_6, Q_7, and Q_8. This potential

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION AND APPLICATIONS INFORMATION (continued)

should be related so that negative swing at pins 2 or 14 does not saturate these transistors. See Section 3 for further information regarding selection of these potentials.

FIGURE 20 – BASIC MULTIPLIER



If an operational amplifier is used for level shift, as shown in Figure 21, the output swing (of the multiplier) is greatly reduced. See Section 3 for further details.

3. General Design Procedure

Selection of component values is best demonstrated by the following example: assume resistive dividers are used at the X and Y inputs to limit the maximum multiplier input to ±5.0 volts ($V_X = V_{Y(max)}$) for a ±10-volt input ($V_X = V_{Y(max)}$). (See Figure 21). If an overall scale factor of 1/10 is desired, then

$$V_o = \frac{V_X \cdot V_Y}{10} = \frac{(2V_X)(2V_Y)}{10} = 4/10\, V_X V_Y.$$

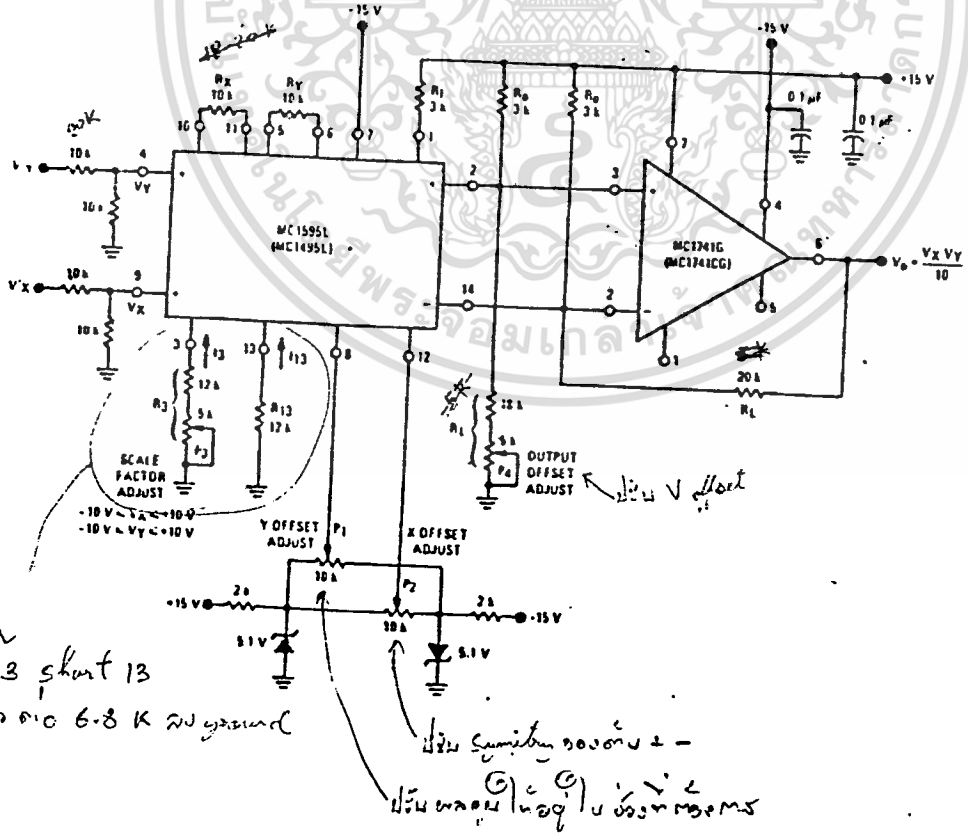
Therefore, K = 4/10 for the multiplier (excluding the divider network).

Step 1. The first step is to select current I_3 and current I_{13}. There are no restrictions on the selection of either of these currents except the power dissipation of the device. I_3 and I_{13} will normally be one or two milliamperes. Further, I_3 does not have to be equal to I_{13}, and there is normally no need to make them different. For this example, let

$$I_3 = I_{13} = 1\ mA.$$

To set currents I_3 and I_{13} to the desired value, it is only necessary to connect a resistor between pin 13 and ground, and between pin 3 and ground. From the schematic shown in Figure 3,

FIGURE 21 – MULTIPLIER WITH OP-AMP. LEVEL SHIFT



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ ห้ามมิให้ผู้ใดนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION AND APPLICATIONS INFORMATION (continued)

It can be seen that the resistor values necessary are given by:

$$R_{13} + 500\ \Omega = \frac{|V^-| - 0.7\ V}{I_{13}}$$

$$R_3 + 500\ \Omega = \frac{|V^-| - 0.7\ V}{I_3}$$

Let $V^- = -15$ V

Then $R_{13} + 500 = \frac{14.3\ V}{1\ mA}$ or $R_{13} = 13.8\ k\Omega$

Let $R_{13} = 12\ k\Omega$

Similarly, $R_3 = 13.8\ k\Omega$

Let $R_3 = 15\ k\Omega$

However, for applications which require an accurate scale factor, the adjustment of R_3 and consequently, I_3, offers a convenient method of making a final trim of the scale factor. For this reason, as shown in Figure 21, resistor R_3 is shown as a fixed resistor in series with a potentiometer.

For applications not requiring an exact scale factor (balanced modulator, frequency doubler, AGC amplifier, etc.), pins 3 and 13 can be connected together and a single resistor from pin 3 to ground can be used. In this case, the single resistor would have a value of one-half the above calculated value for R_{13}.

Step 2. The next step is to select R_X and R_Y. To insure that the input transistors will always be active, the following conditions should be met:

$$\frac{V_X}{R_X} < I_{13} \qquad \frac{V_Y}{R_Y} < I_3.$$

A good rule of thumb is to make $I_3 R_Y \geq 1.5\ V_{Y(max)}$ and $I_{13} R_X \geq 1.5\ V_{X(max)}$.

The larger the $I_3 R_Y$ and $I_{13} R_X$ product in relation to V_Y and V_X respectively, the more accurate the multiplier will be (see Figures 17 and 18).

Let $R_X = R_Y = 10\ k\Omega$

Then $I_3 R_Y = 10$ V

$I_{13} R_X = 10$ V

since $V_{X(max)} = V_{Y(max)} \leq 5.0$ volts the value of $R_X = R_Y = 10\ k\Omega$ is sufficient.

Step 3. Now that R_X, R_Y and I_3 have been chosen, R_L can be determined:

$$K = \frac{2R_L}{R_X R_Y I_3} = \frac{4}{10}$$

or $$\frac{(2)(R_L)}{(10\ k)(10\ k)(1\ mA)} = \frac{4}{10}$$

Thus $R_L = 20\ k\Omega$.

Step 4. To determine what power-supply voltage is necessary for this application, attention must be given to the circuit schematic shown in Figure 3. From the circuit schematic it can be seen that in order to maintain transistors Q_1, Q_2, Q_3 and Q_4 in an active region when the maximum input voltages are applied ($V_X' = V_Y' = 10$ V or $V_X = 5.0$ V, $V_Y = 5.0$ V), their respective collector voltage should be at least a few tenths of a volt higher than the maximum input voltage. It should also be noticed that the collector voltage of transistors Q_3 and Q_4 are at a potential which is two diode-drops below the voltage at pin 1. Thus, the voltage at pin 1 should be about two volts higher than the maximum input voltage. Therefore, to handle +5.0 volts at the inputs, the voltage at pin 1 must be at least +7.0 volts. Let $V_1 = 9.0$ volts.

Since the current flowing into pin 1 is always equal to $2I_3$, the voltage at pin 1 can be set by placing a resistor, R_1 from pin 1 to the positive supply:

$$R_1 = \frac{V^+ - V_1}{2I_3}$$

Let $V^+ = +15$ V

Then $R_1 = \frac{15\ V - 9\ V}{(2)(1\ mA)}$

$R_1 = 3\ k\Omega$.

Note that the voltage at the base of transistors Q_5, Q_6, Q_7 and Q_8 is one diode-drop below the voltage at pin 1. Thus, in order that these transistors stay active, the voltage at pins 2 and 14 should be approximately halfway between the voltage at pin 1 and the positive-supply voltage. For this example, the voltage at pins 2 and 14 should be approximately 11 volts.

Step 5. Level Shifting

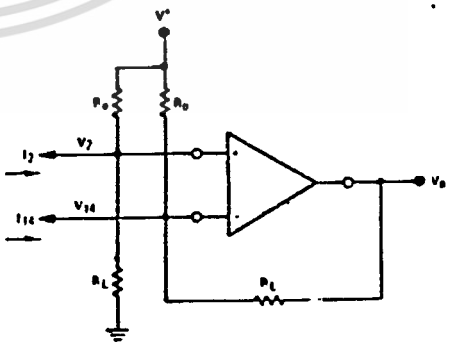
For dc applications, such as the multiply, divide and square-root functions, it is usually desirable to convert the differential output to a single-ended output voltage referenced to ground. The circuit shown in Figure 22 performs this function. It can be shown that the output voltage of this circuit is given by:

$$V_o = (I_2 - I_{14}) R_L$$

And since $I_A - I_B = I_2 - I_{14} = \frac{2I_X I_Y}{I_3} = \frac{2 V_X V_Y}{I_3 R_X R_Y}$

Then $V_o = \frac{2R_L V_X' V_Y'}{4R_X R_Y I_3}$ where $V_X' V_Y'$ is the voltage at the input to the voltage dividers.

FIGURE 22 – LEVEL SHIFT CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The choice of an operational amplifier for this application should have low bias currents, low offset current, and a high common-mode input voltage range as well as a high common-mode rejection ratio. The MC1556, and MC1741 operational amplifiers meet these requirements.

Referring to Figure 21, the level shift components will be determined. When $V_X = V_Y = 0$, the currents I_2 and I_{14} will be equal to I_{13}. In Step 3, R_L was found to be 20 kΩ and in Step 4, V_2 and V_{14} were found to be approximately 11 volts. From this information, R_o can be found easily from the following equation (neglecting the operational amplifiers bias current):

$$\frac{V_2}{R_L} + I_{13} = \frac{V^+ - V_2}{R_o}$$

And for example, $\frac{11\ V}{20\ k\Omega} + 1\ mA = \frac{15\ V - 11\ V}{R_o}$

Solving for R_o, $R_o = 2.6\ k\Omega$

Thus select $R_o = 3.0\ k\Omega$

For $R_o = 3.0\ k\Omega$, the voltage at pins 2 and 14 is calculated to be

$$V_2 = V_{14} = 10.4\ volts.$$

The linearity of this circuit (Figure 21) is likely to be as good or better than the circuit of Figure 5. Further improvements are possible as shown in Figure 23 where R_Y has been increased substantially to improve the Y linearity, and R_X decreased somewhat so as not to materially affect the X linearity, this avoids increasing R_L significantly in order to maintain a K of 0.1.

The versatility of the MC1595 (MC1495) allows the user to to optimize its performance for various input and output signal levels.

4. Offset and Scale Factor Adjustment

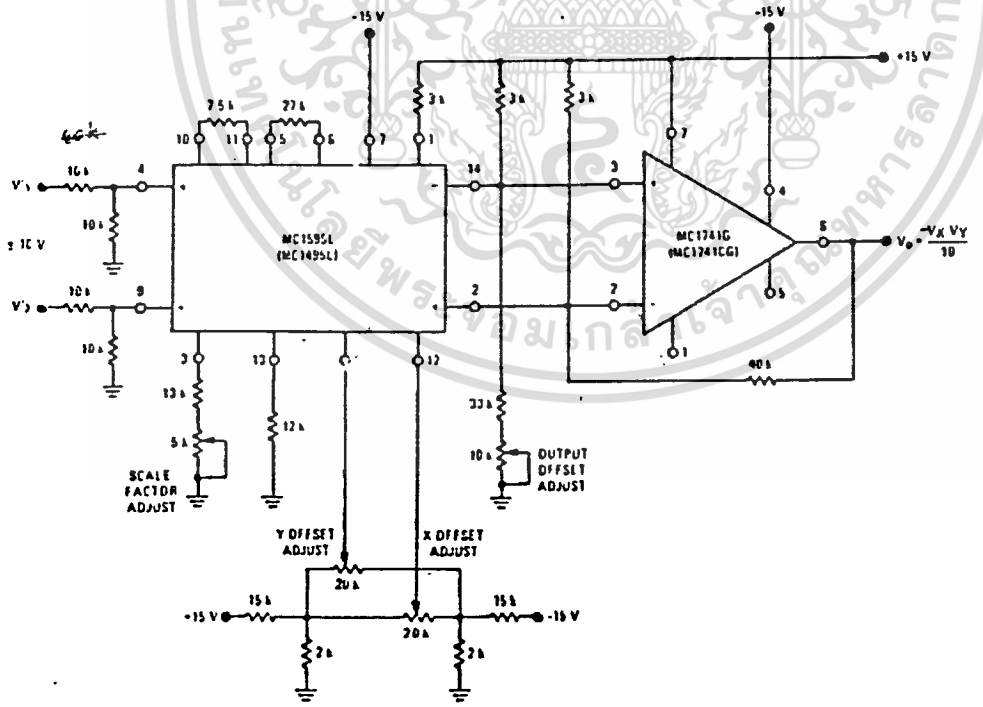
4.1 Offset Voltages

Within the monolithic multiplier (Figure 3) transistor base-emitter junctions are typically matched within 1 mV and resistors are typically matched within 2%. Even with this careful matching, an output error can occur. This output error is comprised of X-input offset voltage, Y-input offset voltage, and output-offset voltage. These errors can be adjusted to zero with the techniques shown in Figure 21. Offset terms can be shown analytically by the transfer function:

$$V_o = K(V_X \pm V_{IOX} \pm V_{X\,off})(V_Y \pm V_{IOY} \pm V_{Y\,off}) \pm V_{oo} \quad (1)$$

Where K = scale factor
V_X = X input voltage
V_Y = Y input voltage
V_{IOX} = X input offset voltage
V_{IOY} = Y input offset voltage
$V_{X\,off}$ = X input offset adjust voltage
$V_{Y\,off}$ = Y input offset adjust voltage
V_{oo} = output offset voltage.

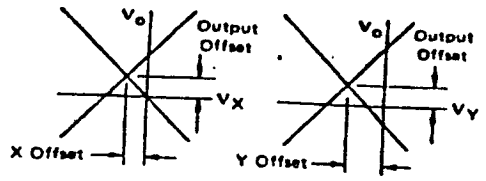
FIGURE 23 – MULTIPLIER WITH IMPROVED LINEARITY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

OPERATION AND APPLICATIONS INFORMATION (continued)

X, Y and Output Offset Voltages



For most dc applications, all three offset adjust potentiometers (P_1, P_2, P_4) will be necessary. One or more offset adjust potentiometers can be eliminated for ac applications (See Figures 28, 29, 30, 31).

If well regulated supply voltages are available, the offset adjust circuit of Figure 13 is recommended. Otherwise, the circuit of Figure 14 will greatly reduce the sensitivity to power supply changes.

4.2 Scale Factor

The scale factor, K, is set by P_3 (Figure 21). P_3 varies I_3 which inversely controls the scale factor K. It should be noted that current I_3 is one-half the current through R_1. R_1 sets the bias level for Q_5, Q_6, Q_7, and Q_8 (See Figure 3). Therefore, to be sure that these devices remain active under all conditions of input and output swing, care should be exercised in adjusting P_3 over wide voltage ranges (see Section 3, General Design Procedure).

4.3 Adjustment Procedures

The following adjustment procedure should be used to null the offsets and set the scale factor for the multiply mode of operation. (See Figure 21)

1. X Input Offset
   (a) Connect oscillator (1 kHz, 5 Vpp sinewave) to the "Y" input (pin 4)
   (b) Connect "X" input (pin 9) to ground
   (c) Adjust X offset potentiometer, P_2, for an ac null at the output
2. Y Input Offset
   (a) Connect oscillator (1 kHz, 5 Vpp sinewave) to the "X" input (pin 9)
   (b) Connect "Y" input (pin 4) to ground
   (c) Adjust "Y" offset potentiometer, P_1, for an ac null at the output
3. Output Offset
   (a) Connect both "X" and "Y" inputs to ground
   (b) Adjust output offset potentiometer, P_4, until the output voltage V_o is zero volts dc
4. Scale Factor
   (a) Apply +10 Vdc to both the "X" and "Y" inputs
   (b) Adjust P_3 to achieve + 10.00 V at the output.
5. Repeat steps 1 through 4 as necessary.

The ability to accurately adjust the MC1595 (MC1495) depends upon the characteristics of potentiometers P_1 through P_4. Multi-turn, infinite resolution potentiometers with low-temperature coefficients are recommended.

5. DC Applications

5.1 Multiply

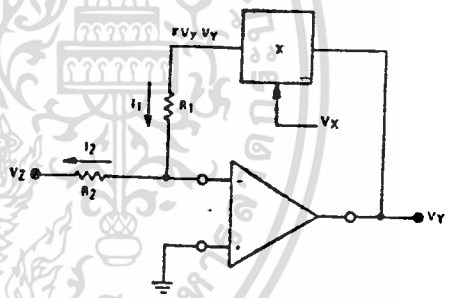
The circuit shown in Figure 21 may be used to multiply signals from dc to 100 kHz. Input levels to the actual multiplier are 5.0 V (max). With resistive voltage dividers the maximum could be very large – however, for this application two-to-one dividers have been used so that the maximum input level is 10 V. The maximum output level has also been designed for 10 V (max).

5.2 Squaring Circuit

If the two inputs are tied together, the resultant function is squaring; that is $V_o = KV^2$ where K is the scale factor. (Note that all error terms can be eliminated with only three adjustment potentiometers, thus eliminating one of the input offset adjustments. Procedures for nulling with adjustments are given as follows:

1. AC Procedure:
   (a) Connect oscillator (1 kHz, 15 Vpp) to input
   (b) Monitor output at 2 kHz with tuned voltmeter and adjust P_3 for desired gain (be sure to peak response of the voltmeter)
   (c) Tune voltmeter to 1 kHz and adjust P_1 for a minimum output voltage
   (d) Ground input and adjust P_4 (output offset) for zero volts dc output
   (e) Repeat steps a through d as necessary.
2. DC Procedure:
   (a) Set $V_X = V_Y = 0$ V and adjust P_4 (output offset potentiometer) such that $V_o = 0.0$ Vdc
   (b) Set $V_X = V_Y = 1.0$ V and adjust P_1 (Y input offset potentiometer) such that the output voltage is + 0.100 volts
   (c) Set $V_X = V_Y = 10$ Vdc and adjust P_3 such that the output voltage is + 10.00 volts
   (d) Set $V_X = V_Y = -10$ Vdc. Repeat steps a through d as necessary.

FIGURE 24 – BASIC DIVIDE CIRCUIT



5.3 Divide Circuit

Consider the circuit shown in Figure 24 in which the multiplier is placed in the feedback path of an operational amplifier. For this configuration, the operational amplifier will maintain a "virtual ground" at the inverting (–) input. Assuming that the bias current of the operational amplifier is negligible, then $I_1 = I_2$ and

$$\frac{KV_XV_Y}{R1} = \frac{-V_Z}{R2} \quad (1)$$

Solving for V_Y,

$$V_Y = \frac{-R1}{R2\,K}\,\frac{V_Z}{V_X}. \quad (2)$$

If $R1 = R2$

$$V_Y = \frac{-V_Z}{KV_X} \quad (3)$$

If $R1 = KR2$

$$V_Y = \frac{-V_Z}{V_X}. \quad (4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION AND APPLICATIONS INFORMATION (continued)

Hence, the output voltage is the ratio of V_Z to V_X and provides a divide function. This analysis is, of course, the ideal condition. If the multiplier error is taken into account, the output voltage is found to be

$$V_Y = -\left[\frac{R1}{R2\,K}\right]\frac{V_Z}{V_X} + \frac{\Delta E}{K V_X} \quad (5)$$

where ΔE is the error voltage at the output of the multiplier. From this equation, it is seen that divide accuracy is strongly dependent upon the accuracy at which the multiplier can be set, particularly at small values of V_Y. For example, assume that R1 = R2, and K = 1/10. For these conditions the output of the divide circuit is given by:

$$V_Y = \frac{-10\,V_Z}{V_X} + \frac{10\,\Delta E}{V_X} \quad (6)$$

From equation 6, it is seen that only when V_X = 10 V is the error voltage of the divide circuit as low as the error of the multiply circuit. For example, when V_X is small, (0.1 volt) the error voltage of the divide circuit can be expected to be a hundred times the error of the basic multiplier circuit.

In terms of percentage error,

$$\text{percentage error} = \frac{\text{error}}{\text{actual}} \times 100\%$$

or from equation (5),

$$P.E._D = \frac{\frac{\Delta E}{K V_X}}{\left[\frac{R1}{R2\,K}\right]\frac{V_Z}{V_X}} = \left[\frac{R2}{R1}\right]\frac{\Delta E}{V_Z} \quad (7)$$

From equation 7, the percentage error is inversely related to voltage V_Z (i.e., for increasing values of V_Z, the percentage error decreases).

A circuit that performs the divide function is shown in Figure 25.

Two things should be emphasized concerning Figure 25.

1. The input voltage (V_X) must be greater than zero and must be positive. This insures that the current out of pin 2 of the multiplier will always be in a direction compatible with the polarity of V_Z.
2. Pins 2 and 14 of the multiplier have been interchanged in respect to the operational amplifiers input terminals. In this instance, Figure 25 differs from the circuit connection shown in Figure 21; necessitated to insure negative feedback around the loop.

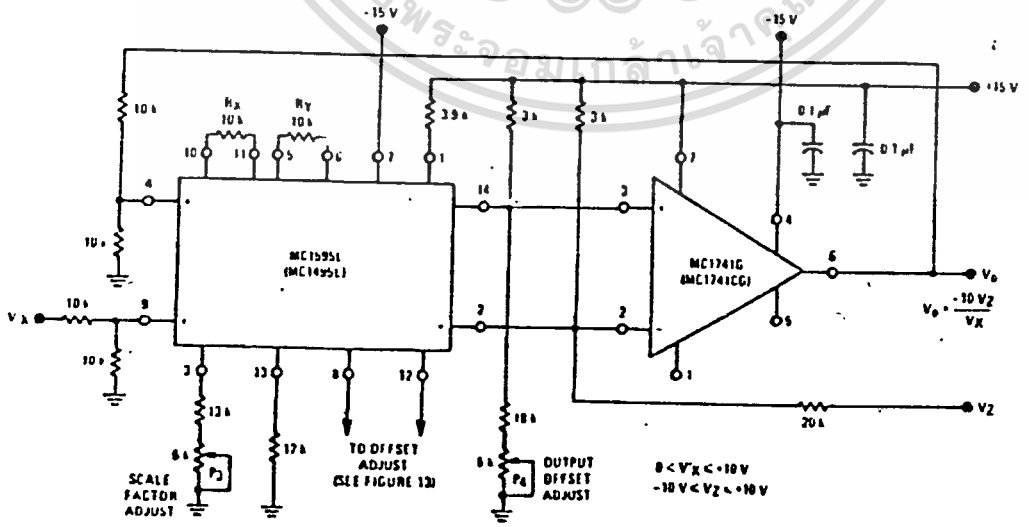
A Suggested Adjustment Procedure for the Divide Circuit

1. Set V_Z = 0 volts and adjust the output offset potentiometer (P_4) until the output voltage (V_O) remains at some (not necessarily zero) constant value as V_X is varied between +1.0 volt and +10 volts.
2. Keep V_Z at 0 volts, set V_X at +10 volts and adjust the Y input offset potentiometer (P_1) until V_O = 0 volts.
3. Let $V_X = V_Z$ and adjust the X input offset potentiometer (P_2) until the output voltage remains at some (not necessarily - 10 volts) constant value as $V_Z = V_X$ is varied between +1.0 and +10 volts.
4. Keep $V_X = V_Z$ and adjust the scale factor potentiometer (P_3) until the average value of V_O is - 10 volts as $V_Z = V_X$ is varied between +1.0 volt and +10 volts.
5. Repeat steps 1 through 4 as necessary to achieve optimum performance.

5.4 Square Root

A special case of the divide circuit in which the two inputs to the multiplier are connected together is the square root function

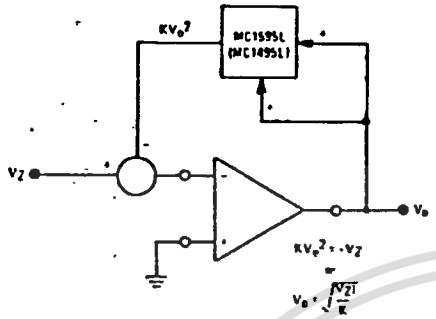
FIGURE 25 – DIVIDE CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

OPERATION AND APPLICATIONS INFORMATION (continued)

FIGURE 26 – BASIC SQUARE ROOT CIRCUIT



as indicated in Figure 26. This circuit may suffer from latch-up problems similar to those of the divide circuit. Note that only one polarity of input is allowed and diode clamping (see Figure 27) protects against accidental latch-up.

This circuit also may be adjusted in the closed-loop mode as follows:

1. Set V_Z to −0.01 volts and adjust P_4 (output offset) for V_o = +0.316 volts, being careful to approach the output from the positive side to preclude the effect of the output diode clamping.
2. Set V_Z to −0.9 volts and adjust P_2 (X adjust) for V_o = +3.0 volts.
3. Set V_Z to −10 volts and adjust P_3 (scale factor adjust) for V_o = +10 volts.
4. Steps 1 through 3 may be repeated as necessary to achieve desired accuracy.

6. AC Applications

The applications that follow demonstrate the versatility of the monolithic multiplier. If a potted multiplier is used for these cases, the results generally would not be as good because the potted units have circuits that, although they optimize dc multiplication operation, can hinder ac applications.

6.1 Frequency doubling often is done with a mode where the fundamental plus a series of harmonics are generated. However, extensive filtering is required to obtain the desired harmonic, and the second harmonic obtained under this technique usually is small in magnitude and requires amplification.

When a multiplier is used to double frequency, the second harmonic is obtained directly, except for a dc term which can be removed with ac coupling.

$$e_o = KE^2 \cos^2 \omega t$$

$$e_o = \frac{KE^2}{2}(1 + \cos 2\omega t).$$

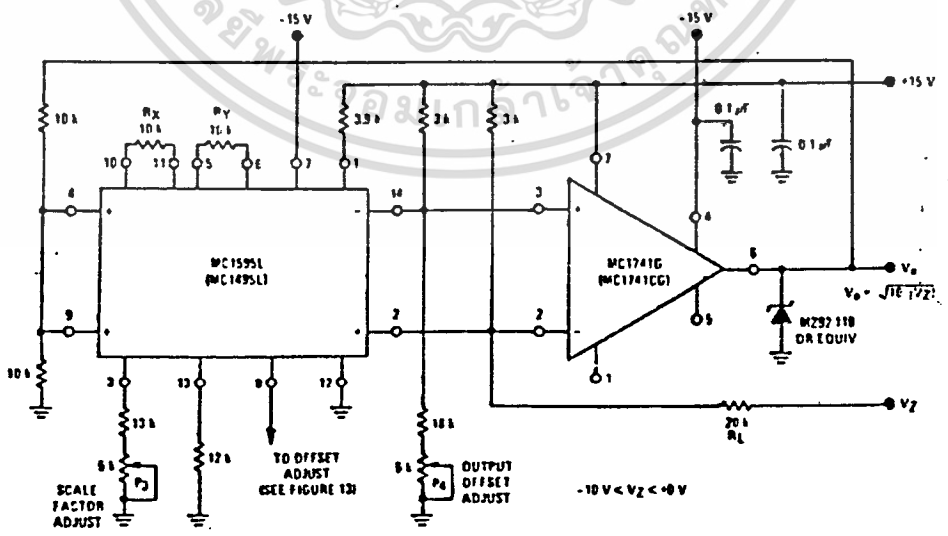
A potted multiplier can be used to obtain the double frequency component, but frequency would be limited by its internal level-shift amplifier. In the monolithic units, the amplifier is omitted.

In a typical doubler circuit, conventional ±15-volt supplies are used. An input dynamic range of 5.0 volts peak-to-peak is allowed. The circuit generates waveforms that are double frequency; less than 1% distortion is encountered without filtering. The configuration has been successfully used in excess of 200 kHz; reducing the scale factor by decreasing the load resistors can further expand the bandwidth.

A slightly modified version of the MC1595 (MC1495) – the MC1596 (MC1496) – has been successfully used as a doubler to obtain 400 MHz. (See Figure 28.)

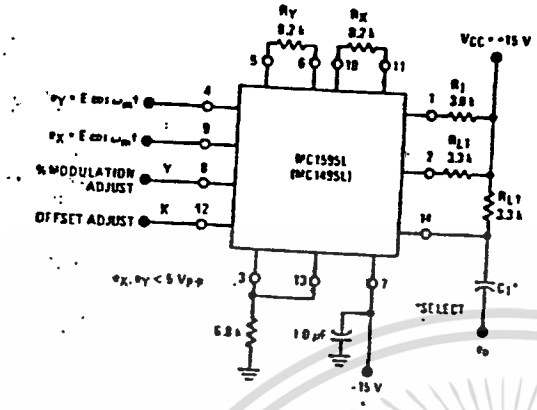
6.2 Figure 29 represents an application for the monolithic multiplier as a balanced modulator. Here, the audio input signal is 1.6 kHz and the carrier is 40 kHz.

FIGURE 27 – SQUARE ROOT CIRCUIT

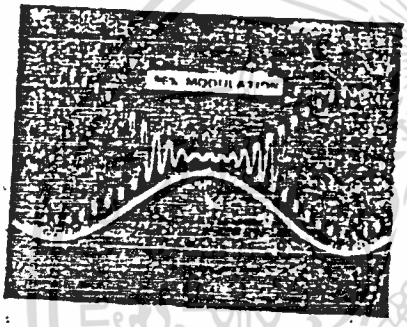


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

FIGURE 30 – AMPLITUDE MODULATION



(B)



The signal is applied to the unit's Y input. Since the total input range is limited to 1.0 volt p-p, a 2.0 volt swing, a current source of 2.0 mA and an R_Y value of 1.0 kilohm is chosen. This takes best advantage of the dynamic range and insures linear operation in the Y-channel.

Since the X input varies between 0 and +1.0 volt, the current source selected was 1.0 mA and the R_X value chosen was 2.0 kilohms. This also insures linear operation over the X input dynamic range.

Choosing $R_L = 100$ assures wide-bandwidth operation. Hence, the scale factor for this configuration is

$$K = \frac{R_L}{R_X R_Y I_3}$$

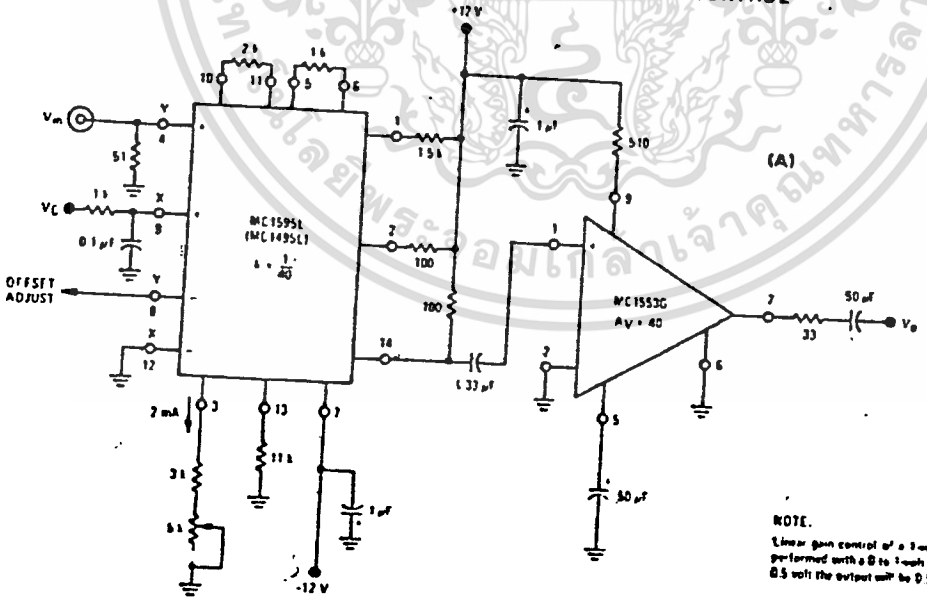
$$= \frac{100}{(2\text{ k})(1\text{ k})(2 \times 10^{-3})}\ V^{-1}$$

$$= \frac{1}{40}\ V^{-1}.$$

The 2 in the numerator of the equation is missing in this scale-factor expression because the output is single-ended and ac coupled.

To recover the gain, an MC1552 video amplifier with a gain of 40 is used. An operational amplifier also could have been used with frequency compensation to allow a gain of 40 at 200 kHz. The MC1539 operational amplifier can be tailored for this use; and the MC1520 operational amplifier does it directly.

FIGURE 31 – LINEAR GAIN CONTROL



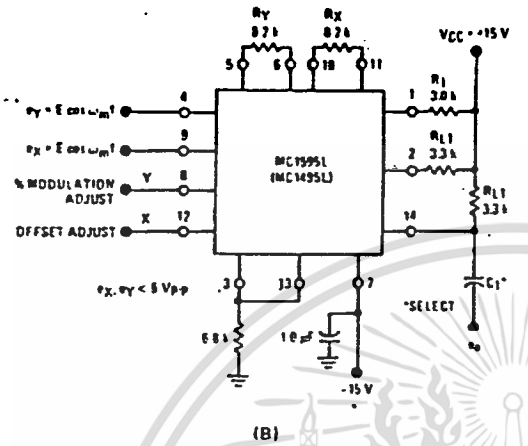
NOTE:

Linear gain control of a 1-volt peak-to-peak signal is performed with a 0 to 1-volt control voltage. If V_C is 0.5 volt the output will be 0.5 volt p-p.

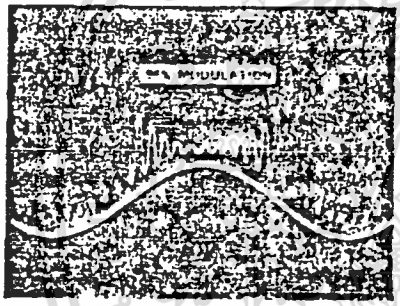
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น สงวนลิขสิทธิ์ตามกฎหมาย

OPERATION AND APPLICATIONS INFORMATION (continued)

FIGURE 30 – AMPLITUDE MODULATION



(B)



The signal is applied to the unit's Y input. Since the total input range is limited to 1.0 volt p-p, a 2.0-volt swing, a current source of 2.0 mA and an R_Y value of 1.0 kilohm is chosen. This takes best advantage of the dynamic range and insures linear operation in the Y-channel.

Since the X input varies between 0 and +1.0 volt, the current source selected was 1.0 mA and the R_X value chosen was 2.0 kilohms. This also insures linear operation over the X input dynamic range.

Choosing $R_L = 100$ assures wide bandwidth operation. Hence, the scale factor for this configuration is

$$K = \frac{R_L}{R_X R_Y I_3}$$

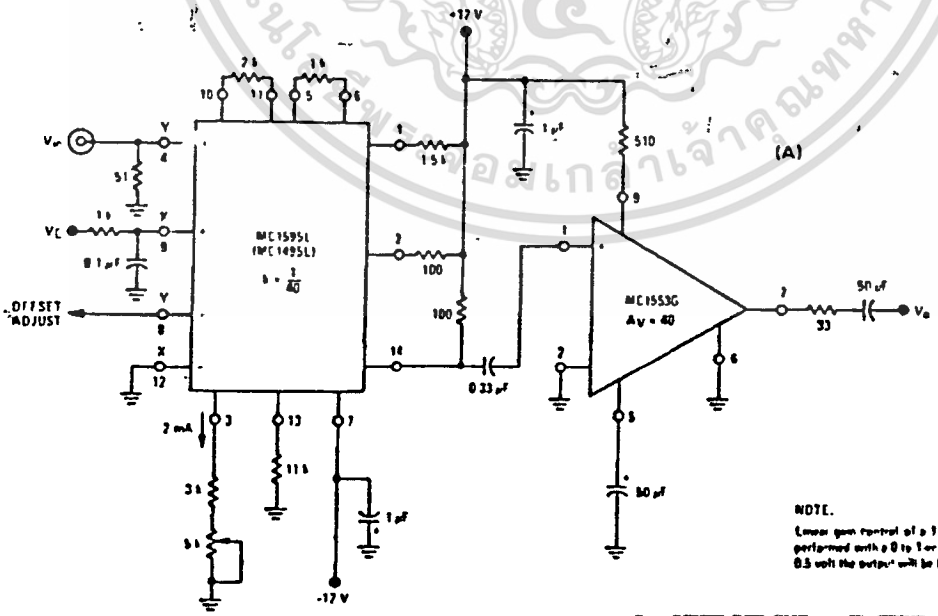
$$= \frac{100}{(2\ k)(1\ k)(2 \times 10^{-3})}\ V^{-1}$$

$$= \frac{1}{40}\ V^{-1}.$$

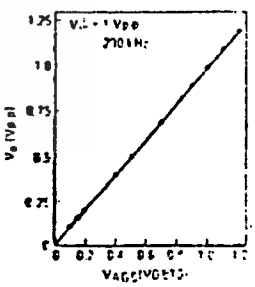
The 2 in the numerator of the equation is missing in this scale factor expression because the output is single-ended and ac coupled.

To recover the gain, an MC1552 video amplifier with a gain of 40 is used. An operational amplifier also could have been used with frequency compensation to allow a gain of 40 at 200 kHz. The MC1539 operational amplifier can be tailored for this use; and the MC1520 operational amplifier does it directly.

FIGURE 31 – LINEAR GAIN CONTROL



(B)



NOTE.

Linear gain control of a 1 volt peak to peak signal is performed with a 0 to 1 volt control voltage. If V_C is 0.5 volt the output will be 0.5 volt p-p.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

MTM55N08
MTM55N10
MTM60N05
MTM60N06

MOTOROLA

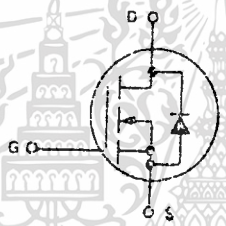
Designer's Data Sheet

N-CHANNEL ENHANCEMENT MODE SILICON GATE TMOS POWER FIELD EFFECT TRANSISTOR

These TMOS Power FETs are designed for low voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS}, $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

TMOS™



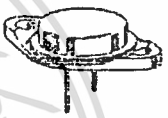
55 and 60 AMPERE

N-CHANNEL TMOS POWER FETs

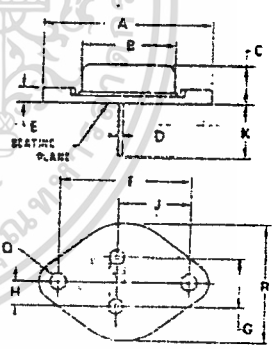
$r_{DS(on)}$ = 0.04 OHM
80 and 100 VOLTS

$r_{DS(on)}$ = 0.028 OHM
50 and 60 VOLTS

MTM55N08
MTM55N10
MTM60N05
MTM60N06



PIN 1: GATE
2: SOURCE
CASE: DRAIN



DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	38.35	39.37	1.510	1.550
B	19.30	21.08	0.760	0.830
C	7.25	7.62	0.285	0.300
D	1.45	1.60	0.057	0.063
E	—	3.43	—	0.135
F	29.90	30.43	1.177	1.197
G	10.67	11.18	0.420	0.440
H	5.21	5.72	0.205	0.225
J	16.64	17.15	0.655	0.675
K	11.18	12.19	0.440	0.480
Q	3.84	4.09	0.151	0.161
R	24.85	26.67	0.980	1.050

CASE 197-01
TO-204AE
(TO-3 TYPE)

MAXIMUM RATINGS

Rating	Symbol	MTM 60N05	MTM 60N06	MTM 55N08	MTM 55N10	Unit
Drain-Source Voltage	V_{DSS}	50	60	80	100	Vdc
Drain-Gate Voltage (R_{GS} = 1.0 MΩ)	V_{DGR}	50	60	80	100	Vdc
Gate-Source Voltage	V_{GS}	±20				Vdc
Drain Current — Continuous	I_D	60		55		Adc
Drain Current — Pulsed	I_{DM}	300		275		Adc
Gate Current — Pulsed	I_{GM}	1.5				Adc
Total Power Dissipation @ T_C = 25°C	P_D	250				Watts
Derate above 25°C		1.43				W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	−55 to 150				°C

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case	$R_{\theta JC}$	0.7	°C/W
Maximum Lead Temp. for Soldering Purposes, 1/8" from case for 5 seconds	T_L	275	°C

Designer's Data for "Worst Case" Conditions

The Designer's Data Sheet permits the design of most circuits entirely from the information presented. Limit data — representing device characteristics boundaries — are given to facilitate "worst case" design.

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Max	Unit
OFF CHARACTERISTICS					
Drain-Source Breakdown Voltage (V_{GS} = 0, I_D = 5.0 mA)	MTM50N05 MTM60N06 MTM55N06 MTM55N10	$V_{BR(DSS)}$	50 60 80 100	— — — —	Vdc
Zero Gate Voltage Drain Current (V_{DS} = 0.85 Rated V_{DS}, V_{GS} = 0) T_C = 100°C		I_{DSS}	— —	0.25 2.5	mAdc
Gate-Body Leakage Current (V_{GS} = 20 Vdc, V_{DS} = 0)		I_{GSS}	—	500	nAdc
ON CHARACTERISTICS*					
Gate Threshold Voltage (I_D = 1.0 mA, V_{DS} = V_{GS}) T_J = 100 °C		$V_{GS(th)}$	2.0 1.5	4.5 4.0	Vdc
Static Drain-Source On-Resistance (V_{GS} = 10 Vdc, I_D = 30 Adc) (V_{GS} = 10 Vdc, I_D = 27.5 Adc)	MTM60N05/MTM60N06 MTM55N06/MTM55N10	$r_{DS(on)}$	— —	0.028 0.04	Ohm
Drain-Source On-Voltage (V_{GS} = 10 V) (I_D = 60 Adc) (I_D = 30 Adc, T_J = 100°C) (I_D = 55 Adc) (I_D = 27.5 Adc, T_C = 100°C)	MTM60N05/MTM60N06 MTM60N05/MTM60N06 MTM55N06/MTM55N10 MTM55N06/MTM55N10	$V_{DS(on)}$	— — — —	1.98 1.05 2.00 2.20	Vdc
Forward Transconductance (V_{DS} = 15 V, I_D = 30 A) (V_{DS} = 15 V, I_D = 27.5 A)	MTM60N05/MTM60N06 MTM55N06/MTM55N10	g_{fs}	10 10	— —	mhos
DYNAMIC CHARACTERISTICS					
Input Capacitance	(V_{DS} = 25 V, V_{GS} = 0, f = 1.0 MHz)	C_{iss}	—	5000	pF
Output Capacitance		C_{oss}	—	2500	
Reverse Transfer Capacitance		C_{rss}	—	1000	
SWITCHING CHARACTERISTICS* (T_J = 100°C)					
Turn-On Delay Time	(V_{DD} = 25 V, I_D = 0.5 Rated I_D, R_{gen} = 50 ohms) See Figures 1 and 2	$t_{d(on)}$	—	60	ns
Rise Time		t_r	—	300	
Turn-Off Delay Time		$t_{d(off)}$	—	150	
Fall Time		t_f	—	100	

SOURCE-DRAIN DIODE CHARACTERISTICS*

Characteristic		Symbol	Typ	Unit
Forward On-Voltage	(I_S = Rated I_D, V_{GS} = 0)	V_{SD}	1.0	Vdc
Forward Turn-On Time		t_{on}	150	ns
Reverse Recovery Time		t_{rr}	200	ns

*Pulse Test: Pulse Width = 300 μs, Duty Cycle = 2.0%.

RESISTIVE SWITCHING

FIGURE 1 — SWITCHING TEST CIRCUIT

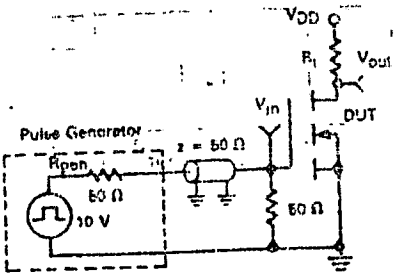
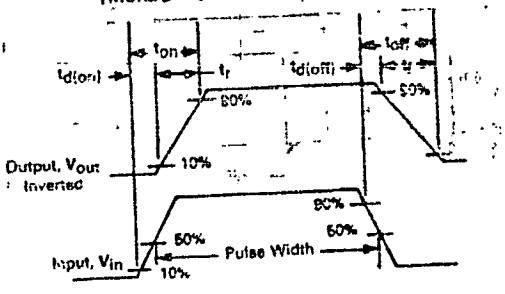


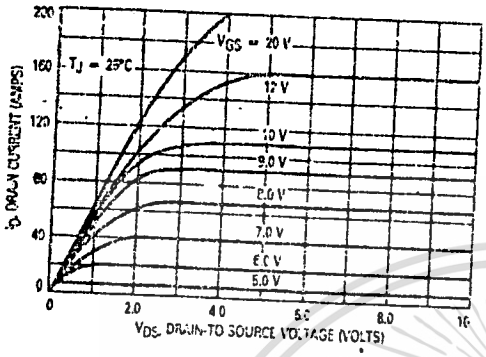
FIGURE 2 — SWITCHING WAVEFORMS



TYPICAL CHARACTERISTICS

MTM60N05, MTM60N06

FIGURE 3 — ON-REGION CHARACTERISTICS



MTM55N05, MTM55N10

FIGURE 4 — ON-REGION CHARACTERISTICS

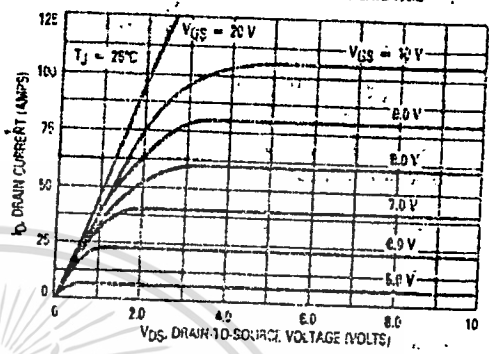


FIGURE 5 — TRANSFER CHARACTERISTICS

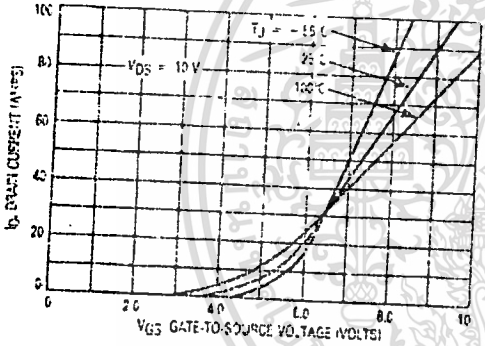


FIGURE 6 — TRANSFER CHARACTERISTICS

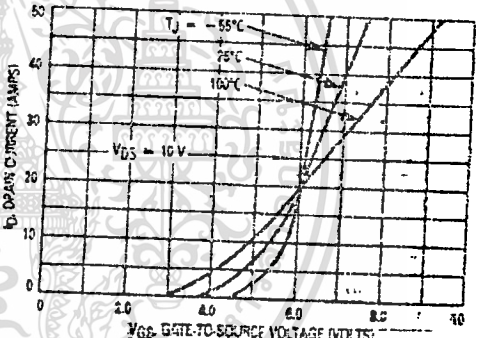


FIGURE 7 — ON-RESISTANCE versus DRAIN CURRENT

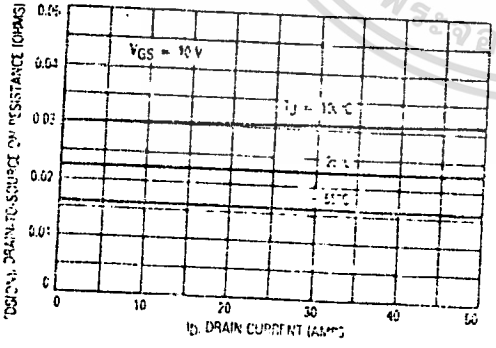
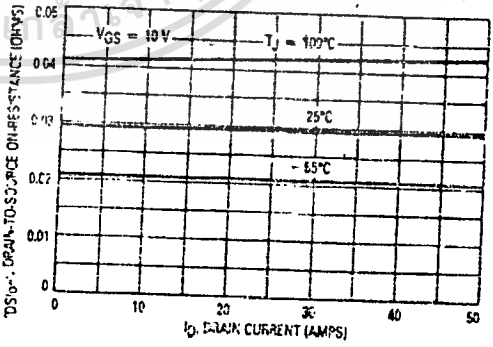


FIGURE 8 — ON-RESISTANCE versus DRAIN CURRENT



TYPICAL CHARACTERISTICS

FIGURE 9 — GATE-THRESHOLD VOLTAGE VARIATION WITH TEMPERATURE

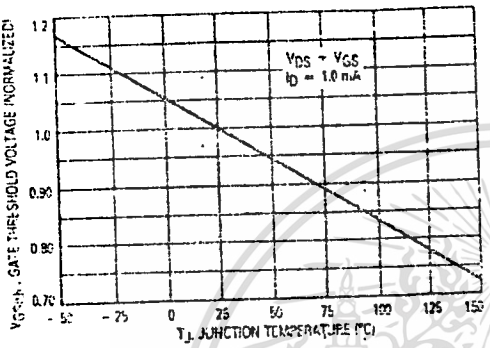
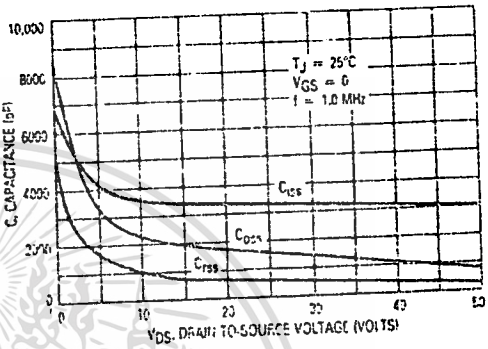
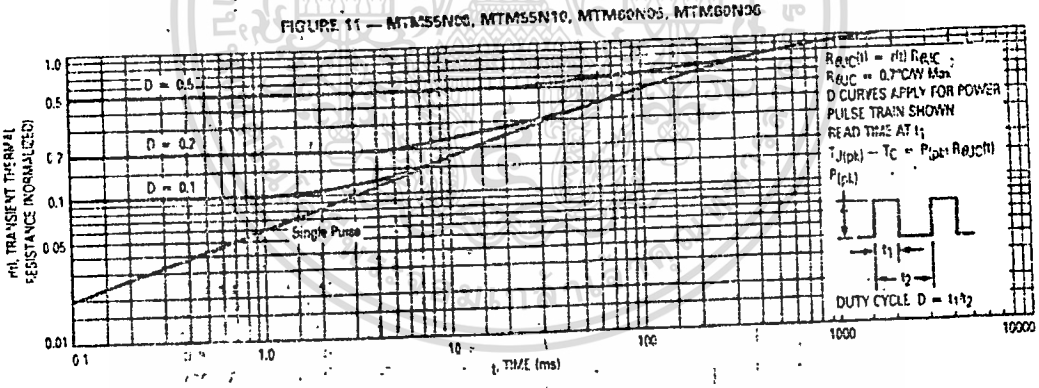


FIGURE 10 — CAPACITANCE VARIATION



THERMAL RESPONSE

FIGURE 11 — MTM55N06, MTM55N10, MTM60N05, MTM60N06



SAFE OPERATING AREA INFORMATION

MAXIMUM RATED FORWARD BIASED SAFE OPERATING AREA

FIGURE 12 — MTM60N05, MTM60N06

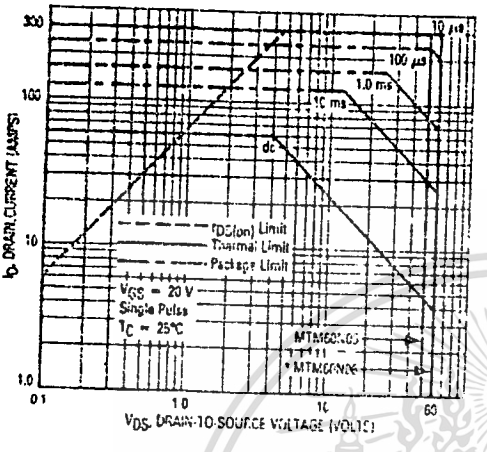
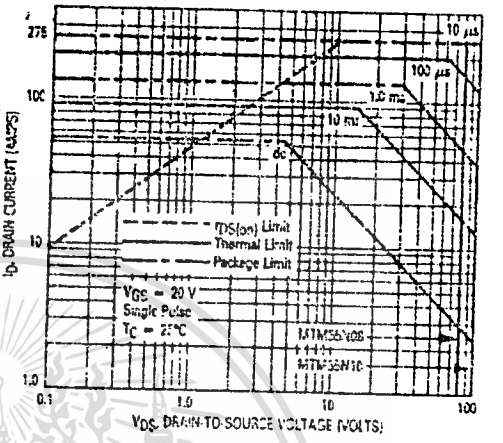


FIGURE 13 — MTM55N08, MTM55N10



FORWARD BIASED SAFE OPERATING AREA

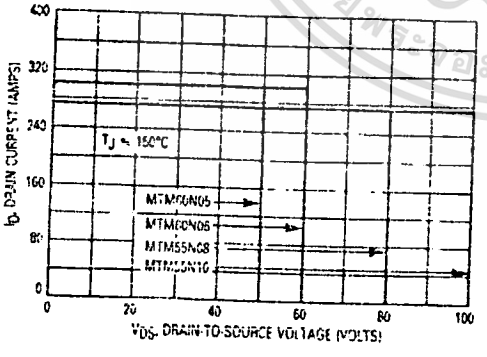
The dc data of Figures 12 and 13 is based on a case temperature (T_C) of 25°C and a maximum junction temperature (T_{Jmax}) of 150°. The actual junction temperature depends on the power dissipated in the device and its case temperature. For various pulse widths, duty cycles, and case temperatures, the peak allowable drain current (I_{DM}) may be calculated with the aid of the following equation:

$$I_{DM} = I_{D(25°C)} \left[\frac{T_{J(max)} - T_C}{P_D \cdot R_{\theta JC} \cdot r(t)} \right]$$

where

$I_{D(25°C)}$ = the dc drain current at T_C = 25°C from Figures 12 and 13
$T_{J(max)}$ = rated maximum junction temperature
T_C = device case temperature
P_D = rated power dissipation at T_C = 25°C
$R_{\theta JC}$ = rated steady state thermal resistance
$r(t)$ = normalized thermal response from Figure 11.

FIGURE 14 — MAXIMUM RATED SWITCHING SAFE OPERATING AREA



SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 14, is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 14 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

IRF610
IRF611
IRF612
IRF613

MOTOROLA

Advance Information

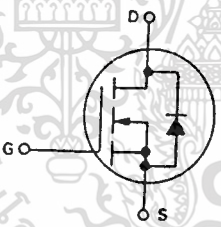
Part Number	V_{DS}	$r_{DS(on)}$	I_D
IRF610	200 V	1.5 Ω	2.5 A
IRF611	150 V	1.5 Ω	2.5 A
IRF612	200 V	2.4 Ω	2.0 A
IRF613	150 V	2.4 Ω	2.0 A

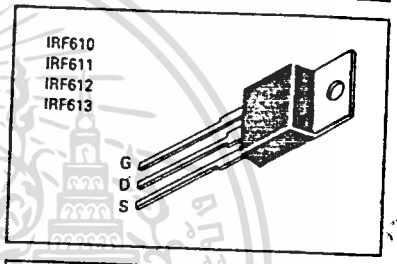
N-CHANNEL ENHANCEMENT MODE SILICON GATE TMOS POWER FIELD EFFECT TRANSISTOR

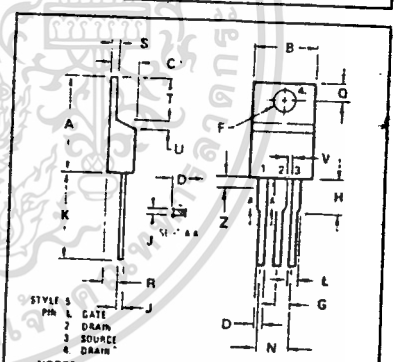
These TMOS Power FETs are designed for low voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

TMOS™







NOTES:
1. DIMENSION H APPLIES TO ALL LEADS.
2. DIMENSION L APPLIES TO LEADS 1 AND 3 ONLY.
3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.
4. DIMENSIONING AND TOLERANCING PER ANSI Y14.5 1973.
5. CONTROLLING DIMENSION: INCH.

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	15.11	15.75	0.595	0.620
B	9.65	10.29	0.380	0.405
C	4.06	4.82	0.160	0.190
D	0.64	0.89	0.025	0.035
F	3.61	3.73	0.142	0.147
G	2.41	2.67	0.095	0.105
H	2.79	3.30	0.110	0.130
J	0.36	0.56	0.014	0.022
K	12.70	14.27	0.500	0.562
L	1.14	1.39	0.045	0.055
N	4.83	5.33	0.190	0.210
Q	2.54	3.04	0.100	0.120
R	2.04	2.79	0.080	0.110
S	1.14	1.39	0.045	0.055
T	5.97	6.48	0.235	0.255
U	0.76	1.27	0.030	0.050
V	1.14	—	0.045	—
Z	—	2.03	—	0.080

CASE 221A-02
TO-220AB

MAXIMUM RATINGS

Rating	Symbol	IRF 610	611	612	613	Unit
Drain-Source Voltage	V_{DSS}	200	150	200	150	Vdc
Drain-Gate Voltage (R_{GS} = 1.0 MΩ)	V_{DGR}	200	150	200	150	Vdc
Gate-Source Voltage	V_{GS}	± 20				Vdc
Continuous Drain Current T_C = 25°C	I_D	2.5	2.5	2.0	2.0	Adc
Continuous Drain Current T_C = 100°C	I_D	1.5	1.5	1.25	1.25	Adc
Drain Current — Pulsed	I_{DM}	10	10	8.0	8.0	Adc
Gate Current — Pulsed	I_{GM}	1.5				Adc
Total Power Dissipation @ T_C = 25°C Derate above 25°C	P_D	20 0.16				Watts W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	−55 to 150				°C

THERMAL CHARACTERISTICS

Thermal Resistance Junction to Case	$R_{\theta JC}$	6.4	°C/W
Maximum Lead Temp. for Soldering Purposes, 1/8" from case for 5 seconds	T_L	300	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS						
Drain-Source Breakdown Voltage (V_{GS} = 0, I_D = 250 μA)	IRF610,612 IRF611,613	$V_{(BR)DSS}$	200 150	— —	— —	Vdc
Zero Gate Voltage Drain Current (V_{GS} = 0 V, V_{DS} = Rated V_{DSS}) (V_{GS} = 0 V, V_{DS} = 0.8 Rated V_{DSS}, T_C = 125°C)		I_{DSS}	— —	— —	0.25 1.0	mAdc
Forward Gate-Body Leakage Current (V_{GS} = 20 V, V_{DS} = 0)		I_{GSSF}	—	—	100	nAdc
Reverse Gate-Body Leakage Current (V_{GS} = −20 V, V_{DS} = 0)		I_{GSSR}	—	—	−100	nAdc
ON CHARACTERISTICS*						
Gate Threshold Voltage (V_{DS} = V_{GS}, I_D = 250 μA)		$V_{GS(th)}$	2.0	—	4.0	Vdc
On-State Drain Current (V_{DS} = 25 V, V_{GS} = 10 V)	IRF610,611 IRF612,613	$I_{D(on)}$	2.5 2.0	— —	— —	Adc
Static Drain-Source On-Resistance (V_{GS} = 10 V, I_D = 1.25 A)	IRF610,611 IRF612,613	$r_{DS(on)}$	— —	— —	1.5 2.4	Ohms
Forward Transconductance (V_{DS} = 15 V, I_D = 1.25 A)		g_{fs}	0.8	—	—	mhos
DYNAMIC CHARACTERISTICS						
Input Capacitance	(V_{DS} = 25 V, V_{GS} = 0, f = 1.0 MHz)	C_{iss}	—	—	150	pF
Output Capacitance		C_{oss}	—	—	80	
Reverse Transfer Capacitance		C_{rss}	—	—	25	
SWITCHING CHARACTERISTICS* (T_J = 100°C)						
Turn-On Delay Time	(V_{DD} = 0.5 V_{DSS}, I_D = 1.25 A, Z_o = 50 Ω)	$t_{d(on)}$	—	—	15	ns
Rise Time		t_r	—	—	25	
Turn-Off Delay Time		$t_{d(off)}$	—	—	15	
Fall Time		t_f	—	—	15	

SOURCE DRAIN DIODE CHARACTERISTICS*				
Characteristic		Symbol	Typ	Unit
Forward On-Voltage	(I_S = Rated I_D, V_{GS} = 0)	V_{SD}	1.8	Vdc
Reverse Recovery Time		t_{rr}	290	ns

*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0 %.

FIGURE 1 — SWITCHING TEST CIRCUIT

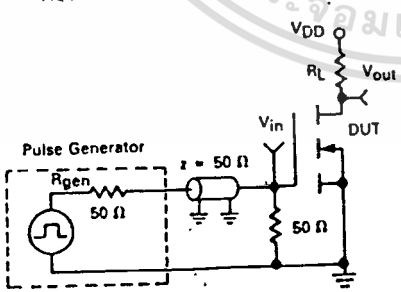
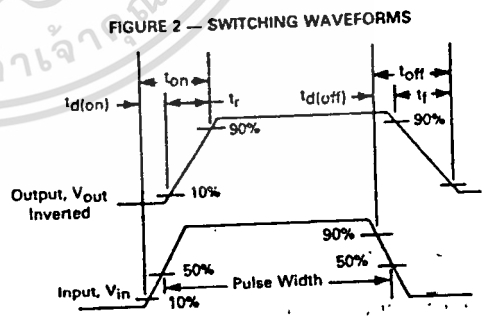



FIGURE 2 — SWITCHING WAVEFORMS