ปีการศึกษา 2530

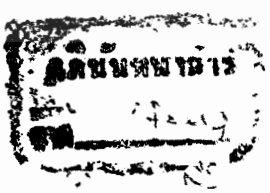
คอนโทรลยูนิต

โดย

นาย พิสิษฐ สุวรรณมาลี

อาจารย์ที่ปรึกษา

อ. ศศิธร ครีนภารัตน์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M 024720 29 มี.ค. 2533

ปริญญานิพนธ์ปีการศึกษา 2530

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง คอนโทรลยูนิต

ผู้จัดทำ

นาย พิสิษฐ สุวรรณมาลี

..... อาจารย์ที่ปรึกษา

(อ. ศศิธร ศรีนภารัตน์)

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

024720

คอนโทรลยูนิต (CONTROL UNIT)

พิสิษฐ สุวรรณมาลี
ศศิธร ศรีนภารัตน์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2530

บทคัดย่อ

คอนโทรลยูนิต คือระบบควบคุมอัตโนมัติที่ใช้ในกระบวนการทางอุตสาหกรรม เป็นระบบควบคุมอัตโนมัติที่ใช้วิธีการของดิจิตอลคอมพิวเตอร์คอนโทรล (DIGITAL COMPUTER CONTROL) โดยใช้ไมโครคอมพิวเตอร์ ไอบีเอ็มเอ็กซ์ที (IBM XT) ทำหน้าที่เป็นตัวควบคุม ทั้งระบบจะแบ่งออกเป็นซิสเต็มยูนิต (SYSTEM UNIT) คือตัวคอมพิวเตอร์ไอบีเอ็มเอ็กซ์ทีเอง และคอนโทรลยูนิต คอนโทรลยูนิตประกอบด้วยส่วนของ เอ็กซ์แพนชั่นยูนิต (EXPANSION UNIT) และอินดัสเตรียลการ์ด (INDUSTRIAL CARD) อินดัสเตรียลการ์ดจะมีอยู่หลายชนิดด้วยกันขึ้นอยู่กับลักษณะของการใช้งาน ส่วนเอ็กซ์แพนชั่นยูนิตคือ ส่วนที่ทำหน้าที่ขยายเพิ่มไอ/โอสล็อต (I/O SLOT) ของเครื่องคอมพิวเตอร์ไอบีเอ็มเอ็กซ์ที ซึ่งแต่เดิมมีอยู่ 8 สล็อต จะขยายเพิ่มขึ้นอีก 8 สล็อต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONTROL UNIT

Pisit Suwanmalee

Sasithorn Srinaparat Advisor

1987

Abstract

Control Unit is automatic control systems which use in industrial process. It is the method of Digital Computer Control by which microcomputer(IBM XT) is the controller. Systems will devide in System Unit and Control Unit. System Unit is the microcomputer(IBM XT) while Control Unit consists of Expansion Unit and Industrial Cards. There are many kinds of Industrial Cards depend on aplication. Expansion Unit is modification part. It will expands I/O slot of microcomputer(IBM XT). Microcomputer (IBM XT) has eight slots but if we use Expansion Unit, the slots will increase one time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	การควบคุมอัตโนมัติ	1
	1.1 บทนำ	1
	1.2 การควบคุมคืออะไร	2
	1.3 การควบคุมด้วยมือ	2
	1.4 การควบคุมอัตโนมัติ	5
	1.4.1 วิธีการควบคุมกระบวนการแบบทั่วไป	9
	1.4.2 วิธีการดาต้าลอกกิ้ง (DATA LOGGING)	9
	1.4.3 วิธีซุปเปอร์ไวเซอร์คอนโทรล (SUPERVISOR CONTROL)	10
	1.4.4 วิธีดิจิตอลคอมพิวเตอร์คอนโทรล (DIGITAL COMPUTER CONTROL)	11
	1.5 คอนโทรลยูนิต (CONTROL UNIT)	12
บทที่ 2	หลักการของคอนโทรลยูนิต	13
	2.1 อินดัสเตรียลการ์ด (INDUSTRIAL CARD)	14
	2.2 เอ็กซ์แพนชั่นยูนิต (EXPANSION UNIT)	16
	2.2.1 เอ็กซ์แพนชั่นบอร์ด (EXPANSION BOARD)	16
	2.2.2 เพาเวอร์ซัพพลาย (POWER SUPPLY)	18
	2.2.3 เอ็กซ์เทนเดอร์การ์ด (EXTENDER CARD)	18
	2.2.4 รีซีฟเวอร์การ์ด (RECEIVER CARD)	28
บทที่ 3	ขั้นตอนการดำเนินงานและการสร้าง	30
	3.1 ขั้นตอนการดำเนินงาน	30
	3.2 ปัญหาที่เกิดขึ้นในระหว่างดำเนินงาน	30
บทที่ 4	การปรับและทดสอบ	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

การควบคุมอัตโนมัติ

(AUTOMATIC CONTROL)

1.1 บทนำ

สิ่งของสำเร็จรูปที่เราใช้ในชีวิตประจำวันของเรา เกือบทุกชนิด เป็นสิ่งที่ได้จากการนำวัตถุดิบมาผ่านขบวนการผลิตทั้งนั้น ช้อนที่เราใช้ทานข้าวก็ทำมาจากเหล็ก กระดาษที่ใช้เขียนก็ทำมาจากไม้ ถุงพลาสติกก็มาจากน้ำมัน วัตถุดิบเหล่านี้จะต้องผ่านขบวนการผลิตหลายขั้นตอน ซึ่งได้แก่การเปลี่ยนสภาพและคุณสมบัติทาง เคมี ฟิสิกส์ กว่าจะสำเร็จเป็นสินค้าสำเร็จรูปมาให้เราใช้ได้ จากวัตถุดิบซึ่งมีสถานะทั้ง ของแข็ง ของเหลว และก๊าซ จนถึงสินค้าสำเร็จรูปนี้ ในขบวนการผลิตทุกชนิดจะต้องมีการควบคุมค่าของปริมาณต่างๆซึ่ง เกี่ยวข้องในการผลิต เช่น อุณหภูมิ , การไหล แรงดัน , ระดับของ เหลว , ความหนาแน่น , ค่า pH , ปริมาณ O_2 , ความ เข้ม ข้นของสาร เคมี , ความหนืด , ค่า ถพ. , น้ำหนัก , ความเร็วรอบฯ ปริมาณ เหล่านี้เป็น เงื่อนไขที่สำคัญที่จะประกันได้ว่า สินค้าที่ผ่านการผลิตจะมีคุณภาพดีตามที่ต้องการ การวัดและการควบคุมปริมาณเหล่านี้ให้เป็นไปตามที่ต้องการโดยอัตโนมัติ เราเรียกว่า การควบคุมกระบวนการ (PROCESS CONTROL) การควบคุมกระบวนการที่ดีและถูกต้อง จะเพิ่มประสิทธิภาพการผลิตทำให้สินค้ามีคุณภาพดี ลดต้นทุน และประหยัดพลังงาน

การควบคุมกระบวนการในปัจจุบันได้รับการพัฒนาไปมาก จากการวัดและควบคุมด้วยมือจนถึงการควบคุมโดยอัตโนมัติ การควบคุมที่สลับซับซ้อน ใช้เครื่องคอมพิวเตอร์ เข้ามาช่วย ขั้นตอนการพัฒนาการควบคุมกระบวนการสามารถแบ่ง เป็นขั้นตอนได้ดังนี้

สมัยที่ 1 วัดอย่าง เดียว เครื่องวัดแบบง่ายๆได้แก่ เทอร์โมมิเตอร์ เครื่องชั่งน้ำหนัก เป็นการวัดเพื่อตรวจสอบสภาพการผลิต เครื่องวัดบางชนิดไม่สามารถวัดอย่างต่อ เนื่องได้ การควบคุม เป็นการควบคุมด้วยมือ (MANUAL CONTROL)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมัยที่ 2 วัดและควบคุม เครื่องวัดไฟฟ้า และเครื่องวัดอุตสาหกรรมแบบ FIELD INSTRUMENT มีการควบคุมแบบง่ายๆ

สมัยที่ 3 ระบบเครื่องวัด TRANSMITTER , INSTRUMENT PANEL, เครื่องวัดและบันทึกข้อมูลแบบหลายจุด การควบคุมแบบ ON-OFF

สมัยที่ 4 ควบคุมอัตโนมัติ การควบคุมแบบป้อนกลับ มีลูป (LOOP) การควบคุมหลายๆลูปในโรงงาน

สมัยที่ 5 ระบบควบคุมอัตโนมัติ การควบคุมแบบซิเควันซ์ ผสมกับการควบคุมแบบป้อนกลับ ทำให้ขบวนการผลิตทุกขั้นตอนเป็นอัตโนมัติ

สมัยที่ 6 ออพติมัม คอนโทรล (OPTIMAL CONTROL) การควบคุมที่ซับซ้อน การควบคุมโดยใช้คอมพิวเตอร์ เพื่อให้การผลิตมีประสิทธิภาพสูงสุด ลดต้นทุนและประหยัดพลังงาน

1.2 การควบคุมคืออะไร

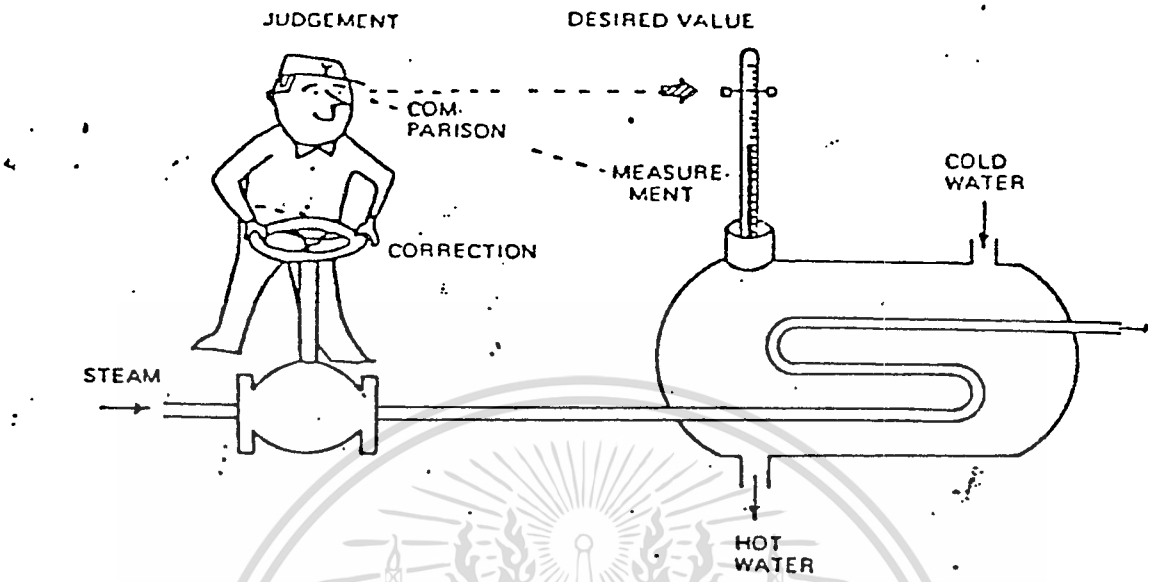
การควบคุม คือ การกระทำเพื่อให้บรรลุสภาพหรือคุณภาพทางฟิสิกส์ แบ่งตามพื้นฐานออกเป็น 2 แบบใหญ่ๆ คือ

- การควบคุมด้วยมือ (MANUAL CONTROL)
- การควบคุมอัตโนมัติ (AUTOMATIC CONTROL)

1.3 การควบคุมด้วยมือ

จะอธิบายถึงลักษณะของการควบคุมด้วยมือโดยการยกตัวอย่าง การควบคุมอุณหภูมิแบบง่ายๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

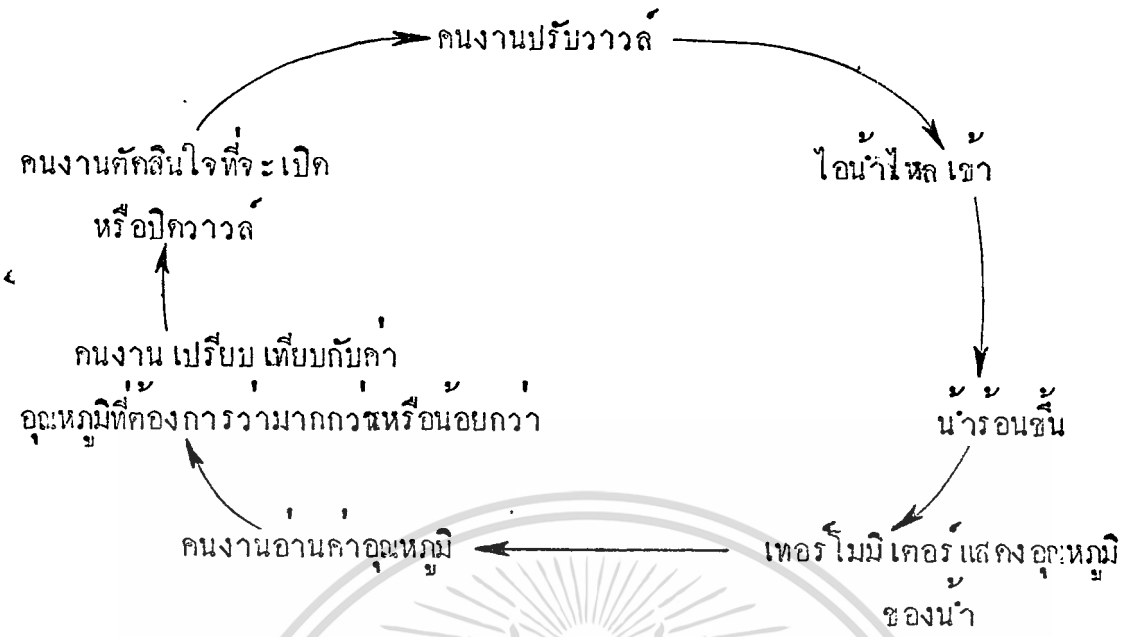


รูปที่ 1 การควบคุมอุณหภูมิด้วยมือ

รูป 1 แสดงหลักการของ ฮีท เอกซ์เชนเจอร์ (HEAT EXCHANGER) ซึ่งความร้อนจากไอน้ำจะถูกส่งผ่านไปยังน้ำเย็น เพื่อทำให้อุณหภูมิของน้ำร้อนขึ้น ไอน้ำจะไหลเข้าเครื่องโดยผ่านวาวล์ซึ่งคนงานสามารถปรับปริมาณของไอน้ำได้ ถ้าคนงานเปิดวาวล์เต็มที่ น้ำจะร้อนเกินไป และถ้าปิดวาวล์มากเกินไป น้ำจะไม่ร้อนเท่าที่ต้องการ

เพื่อให้น้ำร้อนตามอุณหภูมิที่ต้องการ คนงานต้องคอยเปิดปิดวาวล์เพื่อปรับปริมาณไอน้ำ ในขณะปรับวาวล์ คนงานจะต้องดูเทอร์โมมิเตอร์ซึ่งวัดอุณหภูมิของน้ำ ลำดับการควบคุมอุณหภูมิด้วยมือแบบนี้ สามารถเขียนเป็นวงจรการกระทำได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

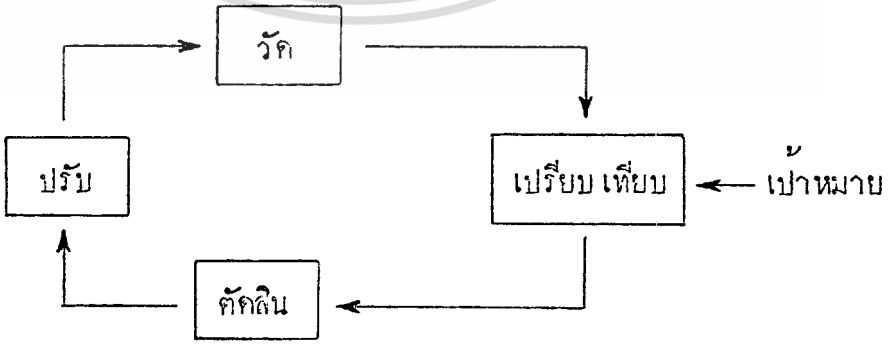


วงรอบการกระทำนี้ แสดงให้เห็นถึงลำดับการกระทำต่างๆ ซึ่งจะถูกทำซ้ำหลายๆครั้ง เป็นวงรอบจนกว่าอุณหภูมิของน้ำจะได้ตามเป้าหมาย

ในวงรอบนี้ คนงานสามารถรู้ค่าอุณหภูมิของน้ำได้จากการอ่านค่าที่เทอร์โมมิเตอร์ เทอร์โมมิเตอร์เป็นตัววัดอุณหภูมิของน้ำ ดังนั้นจึงสรุปได้อย่างหนึ่งว่า การวัด (MEASUREMENT) เป็นองค์ประกอบสำคัญอันหนึ่งในวงรอบการควบคุม

"การควบคุมไม่สามารถกระทำได้ถ้าขาดการวัด"

วงรอบการกระทำของคนงานสามารถสรุปเป็นองค์ประกอบสำคัญๆ 4 ประการ ดังนี้



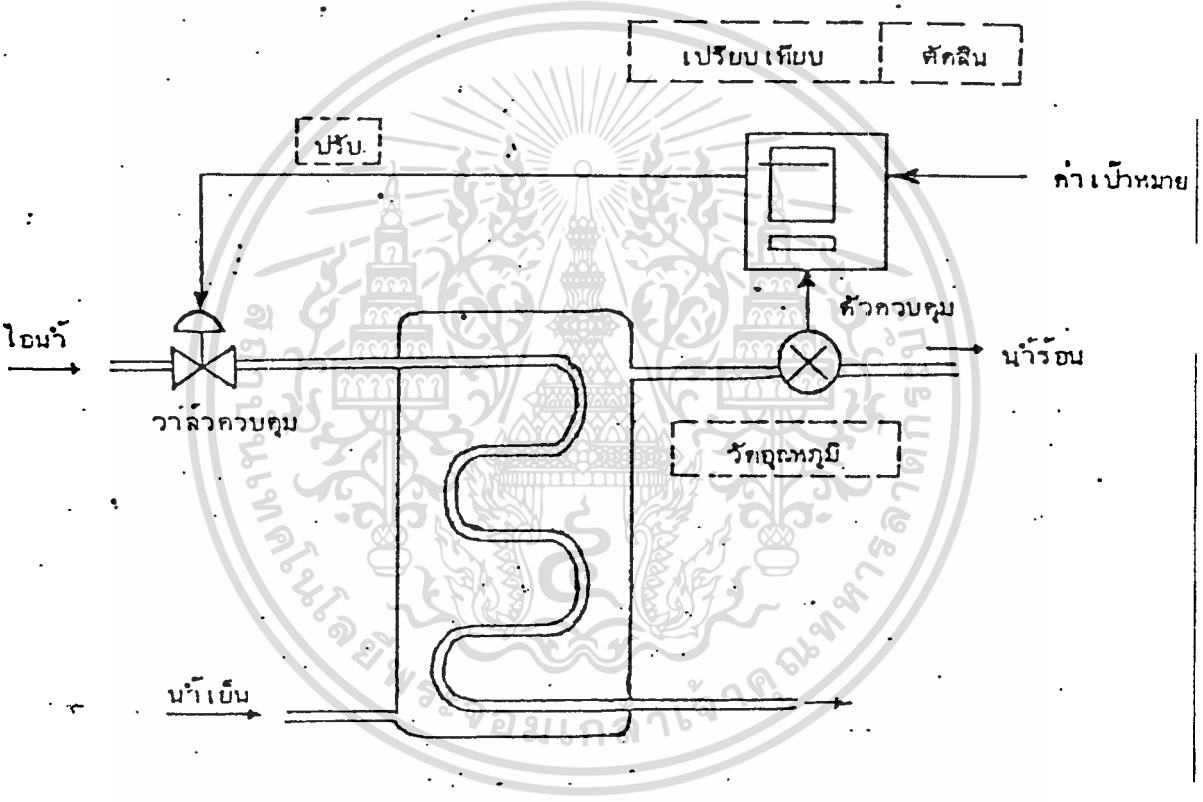
รูปที่ 2 องค์ประกอบสำคัญของการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมอุณหภูมิด้วยคนงานแบบนี้การวัดการ เปรียบ เทียบ การตัดสิน และการปรับถูกกระทำด้วยมนุษย์ ดังนั้น จึง เรียกการควบคุมแบบนี้ว่า การควบคุมด้วยมือ

1.4 การควบคุมอัตโนมัติ

การควบคุมอัตโนมัติก็คือ การใช้ตัวควบคุม (CONTROLLER) ทำหน้าที่ เปรียบ เทียบ ตัดสินและปรับแทนมนุษย์นั่น เอง การควบคุมอุณหภูมิด้วยมือตามตัวอย่างสามารถแทนด้วยการควบคุมอัตโนมัติ ดังแสดงในรูป 3



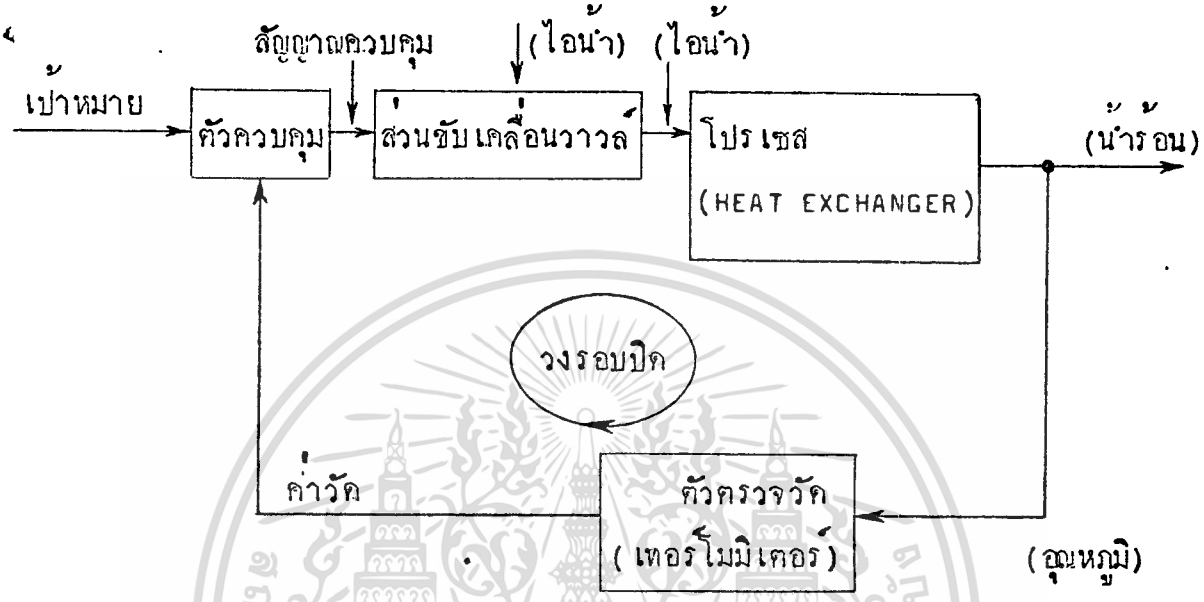
รูปที่ 3 การควบคุมอุณหภูมิอัตโนมัติ

จากรูปจะ เห็นว่าต้องมีตัววัดอุณหภูมิ เพื่อวัดและส่งสัญญาณซึ่ง เป็นค่าวัดไปให้ตัวควบคุม ตัวควบคุมจะ เปรียบ เทียบค่านี้กับค่าเป้าหมาย (SET POINT) และทำการตัดสิน เพื่อส่งสัญญาณออกไป เพื่อปรับขนาดการ เปิดของวาวล์ควบคุม ปริมาณไอน้ำจะไหล เข้าฮีท เอกซ์เชน เจอร์ ตามขนาดการ เปิดของวาวล์ เครื่องมือ เหล่านี้จะทำงาน 4 องค์ประกอบสำคัญของการควบคุมแทนมนุษย์ได้ จะ เห็นว่าการควบคุมอัตโนมัตินี้ก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้หลักการเหมือนกับการควบคุมด้วยมือนั่นเอง

การควบคุมทั่วไปสามารถเขียนเป็น บล็อค ไดอะแกรม (BLOCK DIAGRAM) ดังนี้



รูป 4 บล็อค ไดอะแกรมของการควบคุม

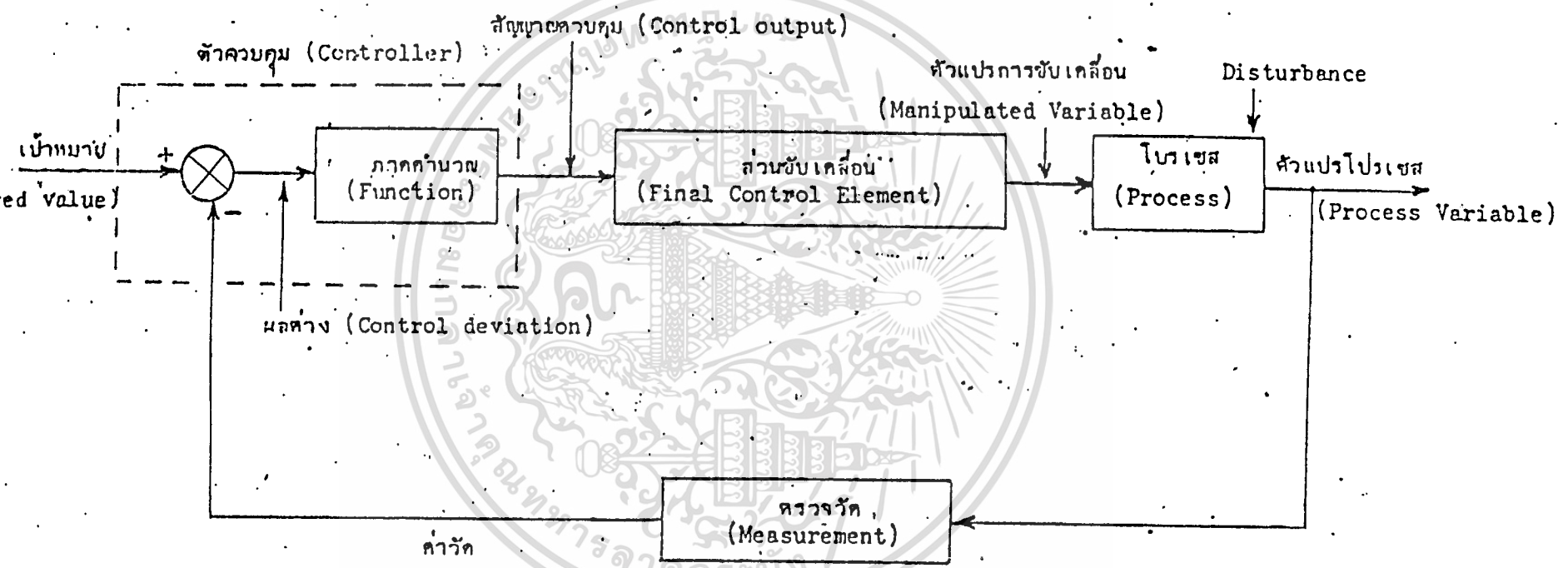
การควบคุมไม่ว่าจะเป็นการควบคุมด้วยมือหรืออัตโนมัติ ผลการควบคุมจะถูกวัดและป้อนกลับไปยังตัวควบคุม เพื่อทำการเปรียบเทียบ ตัดสิน และออกคำสั่งปรับใหม่ การกระทำจะดำเนินไปซ้ำๆกัน เช่นนี้ โดยลำดับ การกระทำจะตามลูกศร จนกว่าค่าวัดจะเข้าใกล้ค่าที่ต้องการมากที่สุด จะสังเกตเห็นว่าสัญญาณที่ไหลในการควบคุม จะไหลเป็นวงจรปิด การควบคุมแบบนี้บางครั้งก็เรียกว่า การควบคุมวงจรปิด (CLOSED LOOP CONTROL) เพื่อแยกจากการควบคุมแบบวงรอบเปิด (OPEN LOOP CONTROL) ซึ่งมีแต่คำสั่งควบคุมแต่ไม่มีการป้อนกลับเพื่อตรวจสอบผลการควบคุม

ในวงรอบตัวควบคุมจะทำหน้าที่หาผลต่างระหว่างระหว่างสัญญาณการวัดกับค่าเป้าหมาย ผลต่างนี้เรียกว่า คอนโทรล ดิวิเอชั่น (CONTROL DEVIATION) ผลต่างนี้จะถูกนำมาคำนวณ เพื่อหาสัญญาณปรับที่เหมาะสมเพื่อส่งออกไปให้ส่วนขับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคลื่อน ซึ่งมีหน้าที่แปลคำสั่ง เป็นการกระทำเพื่อควบคุมโปรเซสอีกทีหนึ่ง บล็อคไดอะแกรม ของระบบควบคุมอัตโนมัติจึงมักเขียนดังรูปที่ 5

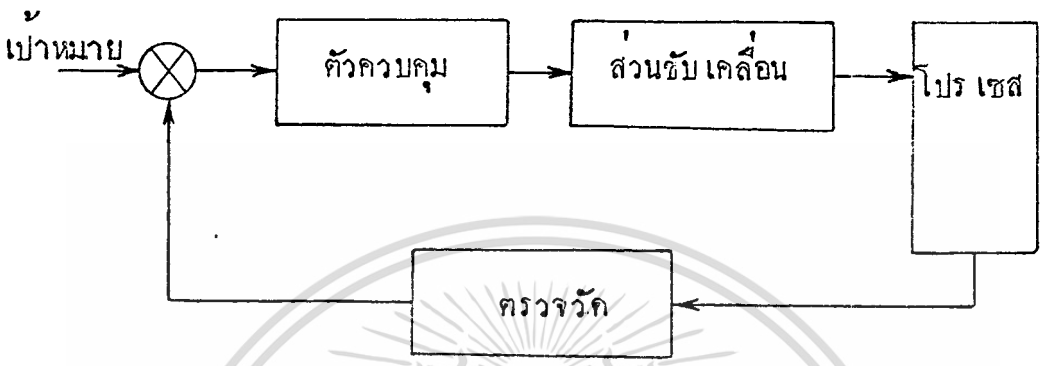
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 บล็อคไดอะแกรมของระบบควบคุมอัตโนมัติ

นอกจากนี้การควบคุมอัตโนมัติ ยังแบ่งออกเป็นวิธีการได้เป็น 4 วิธีใหญ่ๆ คือ

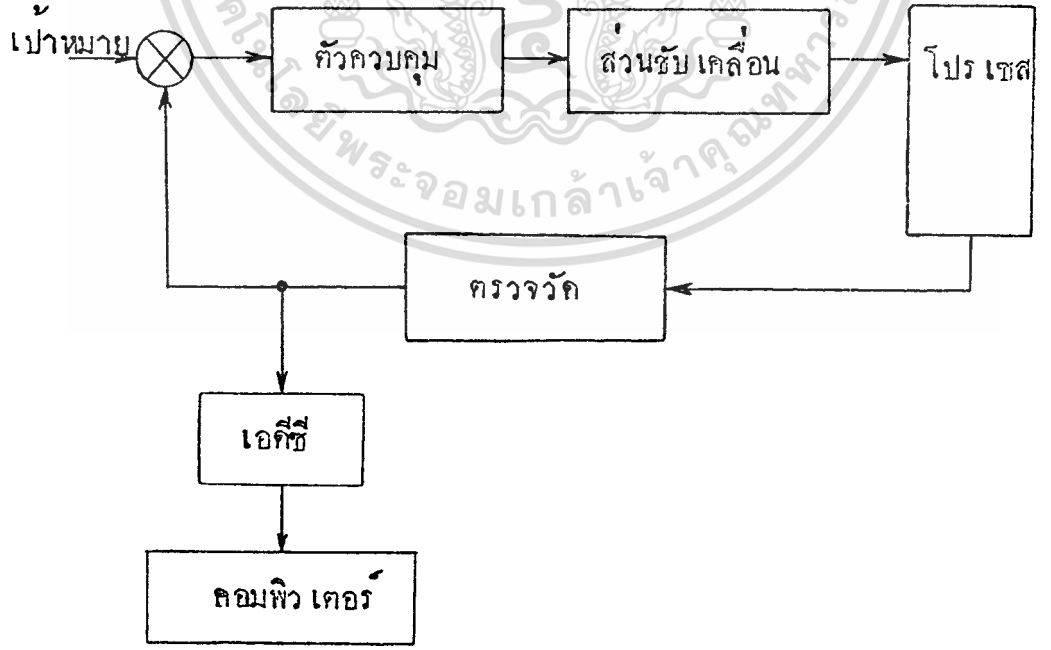
1.4.1 วิธีการควบคุมกระบวนการแบบทั่วไป (GENERAL PROCESS CONTROL LOOP)



รูปที่ 6 บล็อคไดอะแกรมแสดงวิธีการควบคุมแบบทั่วไป

เป็นวิธีการควบคุมตามแบบอย่างที่กล่าวมาแล้วนั้น

1.4.2 วิธีการต้าล็อกกิ้ง (DATA LOGGING)



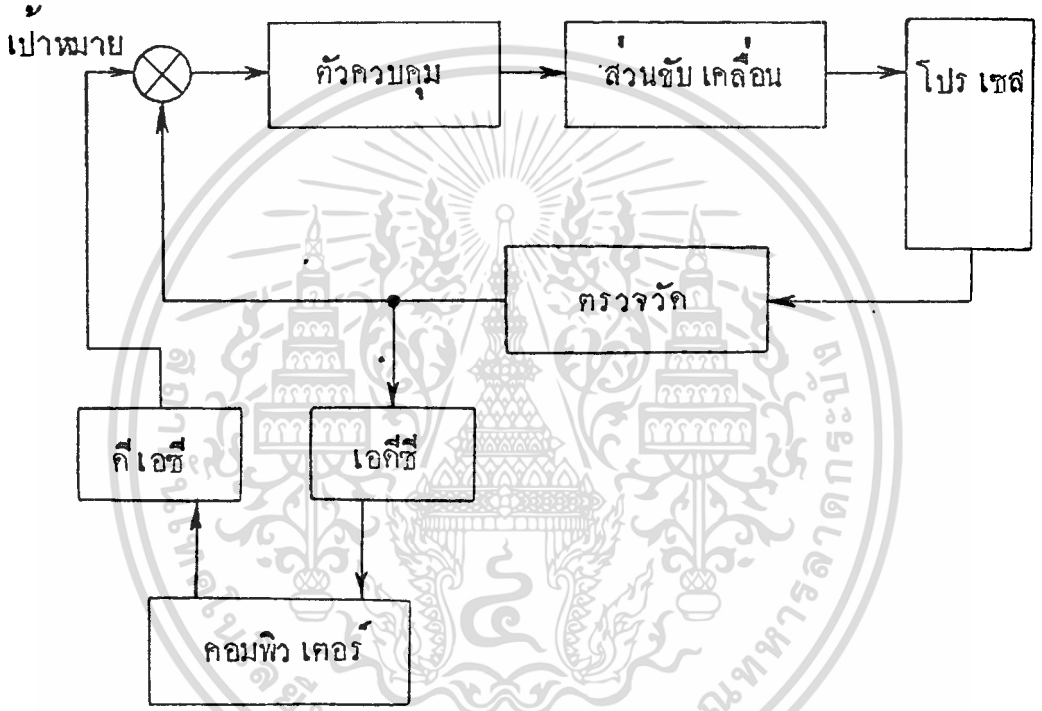
รูปที่ 7 บล็อคไดอะแกรมแสดงวิธีการต้าล็อกกิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

024720

จะมีลักษณะการทำงานเหมือนกันกับวิธีแรก เพียงแต่ว่าสัญญาณที่ได้จากการตรวจวัดซึ่งเป็นสัญญาณอนาล็อก (ANALOG) นั้น จะถูกส่งผ่านเข้าคอมพิวเตอร์โดยผ่านวงจรแปลสัญญาณอนาล็อกเป็นดิจิตอล (ANALOG TO DIGITAL CONVERTER) เสียก่อน วิธีนี้คอมพิวเตอร์จะทำหน้าที่เป็นตัวบันทึกและแสดงผลของข้อมูลที่เปลี่ยนแปลงไปในกระบวนการ

1.4.3 วิธีซุปเปอร์ไวเซอร์ คอนโทรล (SUPERVISOR CONTROL)



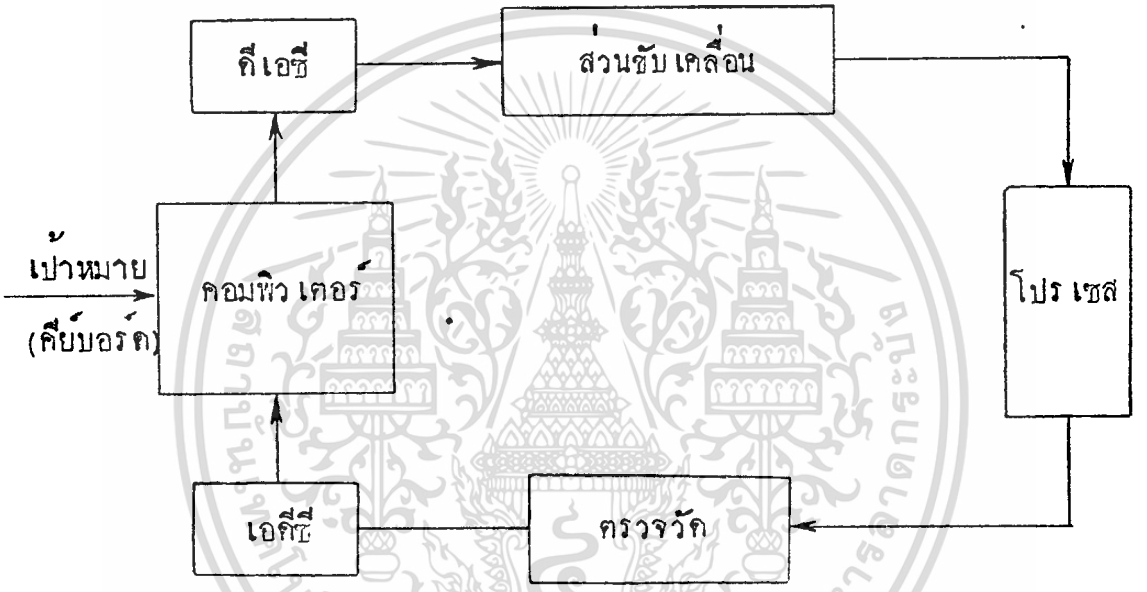
รูปที่ 8 บล็อคไดอะแกรมแสดงวิธีซุปเปอร์ไวเซอร์ คอนโทรล

เป็นวิธีที่มีลักษณะของการทำงานปรับปรุงเพิ่มเติมจากวิธีคาต้าล็อกกล่าวคือ นอกจากจะใช้คอมพิวเตอร์เป็นตัวบันทึกและแสดงผลข้อมูลในกระบวนการแล้ว เรายังจะใช้คอมพิวเตอร์เป็นตัวกำหนดค่าที่ต้องการควบคุม (SET POINT) อีกด้วย ตามรูปบล็อคไดอะแกรม สัญญาณที่ได้จากการตรวจวัดซึ่งเป็นสัญญาณอนาล็อกนั้น จะส่งผ่านเข้าไปยังวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล และสัญญาณดิจิตอลที่ได้ก็จะถูกส่งเข้าไปยังคอมพิวเตอร์ เพื่อให้คอมพิวเตอร์ทำการบันทึกและแสดงผลของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าที่วัดได้ ที่ตัวคอมพิว เตอร์จะมีคีย์บอร์ดสำหรับป้อนข้อมูลของค่าที่ต้องการควบคุมอีกที่ โดยจะมี เอาท์พุทจากตัวคอมพิว เตอร์ เป็นสัญญาณดิจิตอลตามค่าที่ใส่ เข้าไป สัญญาณเอาท์พุทนี้จะถูกส่งผ่าน เข้าไปยังวงจรแปลงสัญญาณดิจิตอล เป็นอนาล็อก และสัญญาณที่ได้จากวงจรแปลงสัญญาณดิจิตอล เป็นอนาล็อกนี้ จะเป็นสัญญาณที่จะเป็นตัวกำหนดค่าที่ต้องการควบคุม ซึ่งสัญญาณนี้จะถูกป้อนให้กับตัวควบคุมอีกทีนั่น เอง

1.4.4 วิธีดิจิตอลคอมพิว เตอร์ คอนโทรล (DIGITAL COMPUTOR CONTROL)



รูปที่ 9 บล็อคไดอะแกรมแสดงวิธีดิจิตอลคอมพิว เตอร์ คอนโทรล

วิธีนี้เป็นวิธีที่เริ่มได้รับความนิยมใช้กันมากในปัจจุบัน ตัวคอมพิว เตอร์จะทำหน้าที่ทั้งหมด คือ ทำหน้าที่บันทึกผล แสดงผล กำหนดค่าที่ต้องการควบคุมและค่าอื่นๆที่มีผลต่อการควบคุมระบบโดยป้อนข้อมูลผ่านคีย์บอร์ด (KEYBOARD) แล้วก็ยังทำหน้าที่เป็นตัวควบคุมอีกด้วย ตามรูปบล็อคไดอะแกรม ค่าการ เปลี่ยนแปลงในกระบวนการ (PROCESS VARIABLE) จะถูกวัดเป็นสัญญาณอนาล็อกและส่งผ่าน เข้าวงจรแปลงสัญญาณอนาล็อก เป็นดิจิตอล เพื่อนำสัญญาณดิจิตอล เข้าไปประมวลผล (PROCESSING) ในคอมพิว เตอร์ ค่าที่ได้จากการประมวลผลจะเป็นสัญญาณดิจิตอลจึงจำเป็นต้อง เปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นสัญญาณอนาล็อกอีกที โดยวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก สัญญาณที่ได้จากวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกนี้จะเป็นสัญญาณมาตรฐาน คือ กระแสไฟ 4-20 mA หรือแรงดันไฟฟ้า 1-5 V ซึ่งจะส่งไปยังไฟแนลคอนโทรลอิลิเมนต์ (FINAL CONTROL ELEMENT) เพื่อควบคุมตัวแปรในกระบวนการให้เป็นไปตามที่ต้องการได้

1.5 คอนโทรล ยูนิต (CONTROL UNIT)

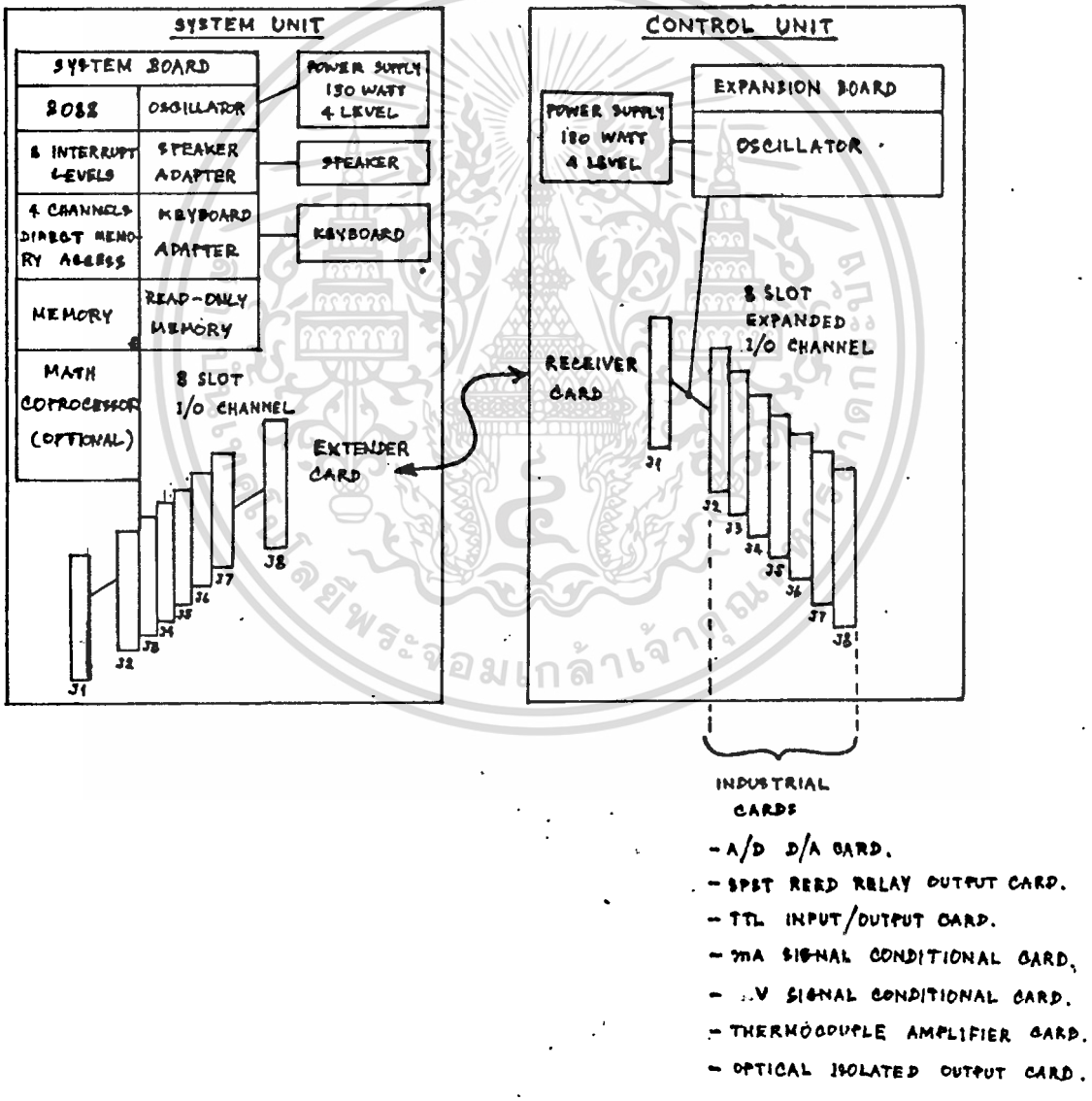
คือระบบควบคุมอัตโนมัติที่ใช้วิธีการของดิจิตอลคอมพิวเตอร์ คอนโทรลในการควบคุมกระบวนการในทางอุตสาหกรรม โดยใช้งานร่วมกับคอมพิวเตอร์ไอบีเอ็มเอ็กซ์ที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

หลักการของคอนโทรล ยูนิต

คอนโทรล ยูนิต คือ ระบบดิจิตอลคอมพิวเตอร์คอนโทรล์ ที่ใช้ควบคุมโปรเซสในกระบวนการทางอุตสาหกรรม โดยใช้คอมพิวเตอร์ ไอบีเอ็ม เอกซ์ที่เป็นตัวควบคุม ส่วนประกอบใหญ่ๆของระบบจะแสดงได้ดังบล็อคไดอะแกรมต่อไปนี้



รูปที่ 10 แสดงบล็อกไดอะแกรมของคอนโทรล ยูนิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามบล็อกไดอะแกรม ซิสเต็ม ยูนิต (SYSTEM UNIT) ก็คือ คอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที นั่นเอง ซึ่งเป็นไมโครคอมพิวเตอร์ที่ใช้ในการควบคุมระบบโดยใช้ ซีพียู (CPU) เบอร์ 8088 ที่เมนบอร์ด (MAIN BOARD) ภายในของเครื่องคอมพิวเตอร์ไอบีเอ็ม เอกซ์ทีนี้ จะมีสล็อต (SLOT) อยู่ 8 สล็อตด้วยกัน ซึ่งใช้สำหรับเสียบอินเตอร์เฟส การ์ด ชนิดต่างๆ เพื่อให้สามารถใช้งานร่วมกับอุปกรณ์เพอริเฟอรัล (PERIPHERAL DEVICE) ได้ การ์ดแต่ละการ์ดที่จะต้องเป็นการ์ดที่ออกแบบขึ้นมาเพื่อใช้กับเครื่องคอมพิวเตอร์ ไอบีเอ็ม โดยเฉพาะ อาทิ เช่น ดิสค์ไดรว์ อะแดปเตอร์ การ์ด (DISK DRIVE ADAPTER CARD) โมโนโครม อินเตอร์เฟส การ์ด (MONOCHROME INTERFACE CARD) พรินท์เตอร์ อะแดปเตอร์ การ์ด (PRINTER ADAPTER CARD) เป็นต้น

ส่วนของคอนโทรล ยูนิต จะประกอบไปด้วย

– เอกซ์แพนชั่น ยูนิต (EXPANSION UNIT)

– อินดัส เตรียล การ์ด (INDUSTRIAL CARD)

2.1 อินดัส เตรียล การ์ด เป็นอินเตอร์เฟส การ์ดจำพวกหนึ่ง ซึ่งออกแบบขึ้นมาให้ใช้งานร่วมกับคอมพิวเตอร์ ไอบีเอ็ม ซึ่งอินดัส เตรียลการ์ดนี้มีอยู่ด้วยกันหลายชนิด ตามลักษณะของการใช้งานคือ

– เอนาล็อก–ดีจิตอล เอ การ์ด (A/D- D/A CARD) เป็นการ์ดที่รับสัญญาณอินพุท เป็นอนาล็อกแล้วแปลง เป็นสัญญาณดิจิตอล เพื่อส่งให้กับคอมพิวเตอร์ ไอบีเอ็ม เพื่อทำการประมวลผลอีกที ผลที่ได้จากการประมวลผลจะเป็นเอาท์พุทสัญญาณดิจิตอล ซึ่งจะถูกการ์ดนี้แปลงกับ เป็นสัญญาณอนาล็อกอีกที

– เอ็สพีเอ็สที–รีด–รีเลย์–เอาท์พุท–การ์ด (SPST REED RELAY OUTPUT CARD) เป็นการ์ดที่รับสัญญาณจากการประมวลผลของคอมพิวเตอร์ และส่งผล เป็นเอาท์พุท เป็นลักษณะของหน้าสัมผัส (CONTACT) ของรีเลย์ ซึ่งหน้าสัมผัสของรีเลย์นี้จะเป็นแบบ ซิงเกิลโพล ซิงเกิลโทรล (SINGLE POLE SINGLE THROW)

– ทีทีแอล อินพุท/ เอาท์พุท การ์ด (TTL INPUT / OUTPUT CARD) เป็นการ์ดที่รับสัญญาณอินพุทดิจิตอลจากไอซีทีทีแอล และส่งเข้าไปประมวลผลในคอมพิวเตอร์ ไอบีเอ็ม ผลที่ได้จากการประมวลแล้วจะเป็นสัญญาณ เอาท์พุทแบบดิจิตอล ที่เป็นสัญญาณจากไอซีทีทีแอล เช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

– มิลลิแอมป์–ซิกแนล–คอนดิชั่นแนล–การ์ด (mA SIGNAL CONDITIONAL CARD) เป็นการ์ดที่รับสัญญาณกระแสไฟมาตรฐาน 4 ถึง 20 mA เข้ามา เปลี่ยน เป็นสัญญาณดิจิตอล เพื่อส่ง เข้าไปประมวลผลในตัวคอมพิว เตอร์อีกที

– โวลท์–ซิกแนล–คอนดิชั่นแนล–การ์ด (V SIGNAL CONDITIONAL CARD) เป็นการ์ดที่รับสัญญาณแรงดันไฟฟ้ามาตรฐาน 1 ถึง5 V เข้ามา เปลี่ยน เป็นสัญญาณดิจิตอล เพื่อส่ง เข้าไปประมวลผลในตัวคอมพิว เตอร์อีกที

– เทอร์โมคัป เปิ้ล–แอมปลิไฟเออร์–การ์ด (THERMOCOUPLE AMPLIFIER CARD) เป็นการ์ดที่รับสัญญาณไฟฟ้าจากตัว เทอร์โมคัป เปิ้ลได้โดยตรง ซึ่ง เป็นสัญญาณอนาล็อก ดังนั้นการ์ดนี้ก็จะทำหน้าที่แปลงสัญญาณที่ได้นี้ เป็นสัญญาณดิจิตอลด้วย เพื่อจะส่ง เข้าไปประมวลผลในตัวคอมพิว เตอร์อีกที

– ดีโคด–ไอ/โอ–การ์ด (DECODE I/O CARD) เป็นการ์ดที่ทำหน้าที่ถอดรหัสอุปกรณ์อินพุท–เอาท์พุท

– ออพติคัล–ไอโซเลท–เอาท์พุท–การ์ด (OPTICAL ISOLATED OUTPUT CARD) เป็นการ์ดที่รับสัญญาณจากการประมวลผลของคอมพิว เตอร์ และส่งผล เป็นเอาท์พุท โดยผ่านสัญญาณทางแสง

ความจริงแล้ว อินดัส เตรียลการ์ดสามารถจะใช้งานกับ เครื่องคอมพิว เตอร์ ไอบี เอ็ม เอ็กซ์ที ได้โดยตรง แต่ เนื่องจาก เครื่องคอมพิว เตอร์ ไอบี เอ็ม เอกซ์ที ขณะใช้งานจริงจะมีการ์ดเสียบใช้งานอยู่แล้วประมาณ 3 ถึง 4 สล็อต อาทิ เช่น อะซิงโครนัส–คอมมูนิเคชั่น–อะแดปเตอร์–การ์ด (ASYNCHRONOUS COMMUNICATION ADAPTER CARD) โมโนโครมดิส เพลย์และพรินท์เตอร์อะแดปเตอร์การ์ด (MONOCHROME DISPLAY AND PRINTER ADAPTER CARD) ดิสค์ไดรว์อะแดปเตอร์การ์ด (DISK DRIVE ADAPTER CARD) เป็นต้น จึง เหลือสล็อตให้ใช้งานได้อีกประมาณ 4 สล็อต เท่านั้น ซึ่งความจริงแล้วสล็อตทั้งหมดคือ สล็อต๑๑ถึง๑๘นี้ จะใช้งานได้เฉพาะสล็อต ๑๑ถึง ๑๗เท่านั้น ส่วนสล็อต๑๘นั้น ไม่สามารถนำมาใช้งานทั่วไปได้ เพราะว่าสล็อต ๑๘ถูกออกแบบขึ้น เพื่อใช้งานกับ เอ็กซ์แพนชั่น ยูนิต โดยเฉพาะ

ด้วยเหตุนี้ ถ้าหากจะใช้งานอินดัส เตรียลการ์ดมากกว่า 4 ถึง 5 การ์ดขึ้นไปจะไม่สามารถทำได้ เพราะว่าสล็อตภายใน เครื่องคอมพิว เตอร์ไอบี เอ็ม เอกซ์ที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะไม่เพียงพอ จึงจำเป็นต้องทำการ เพิ่มขยายสล็อตของ เครื่องขึ้นมาอีกให้เพียงพอ กับความต้องการได้ อีกสาเหตุหนึ่งที่ทำให้ต้องมีการ เพิ่มขยายสล็อตของ เครื่องขึ้นมาอีกก็เพราะว่า ถ้าหากจะใช้อินดัสเตรียลการ์ดมากกว่า 4 การ์ด ภายใน เครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที เองแล้ว เพาเวอร์ ซัพพลาย (POWER SUPPLY) ภายใน เครื่อง เองจะจ่ายกระแสไฟได้ไม่เพียงพอ จึงจำเป็นต้องมีการ เพิ่มขยายสล็อตขึ้นโดยให้สล็อตที่เพิ่มขึ้นมานี้ มีไฟเลี้ยงจาก เพาเวอร์ซัพพลายตัวใหม่แยกต่างหากจาก เพาเวอร์ซัพพลายภายใน เครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ทีเอง ด้วยวิธีนี้จะทำให้กระแสไฟฟ้าจาก เพาเวอร์ซัพพลายตัวใหม่มีเพียงพอที่จะจ่ายให้กับอินดัสเตรียลการ์ดได้

2.2 เอกซ์แพนชัน ยูนิต คือ ส่วนที่ทำการ เพิ่มสล็อตของ เครื่องคอมพิวเตอร์ไอบีเอ็ม เอ็กซ์ทีขึ้นมาอีก 8 สล็อต โดยที่สัญญาณต่างๆที่สล็อตเหล่านี้จะเหมือนกับสัญญาณที่สล็อตที่เมนบอร์ดของ เครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที เอง

ส่วนของ เอกซ์แพนชัน ยูนิตนี้ จะประกอบด้วย 4 ส่วนใหญ่ๆด้วยกัน คือ

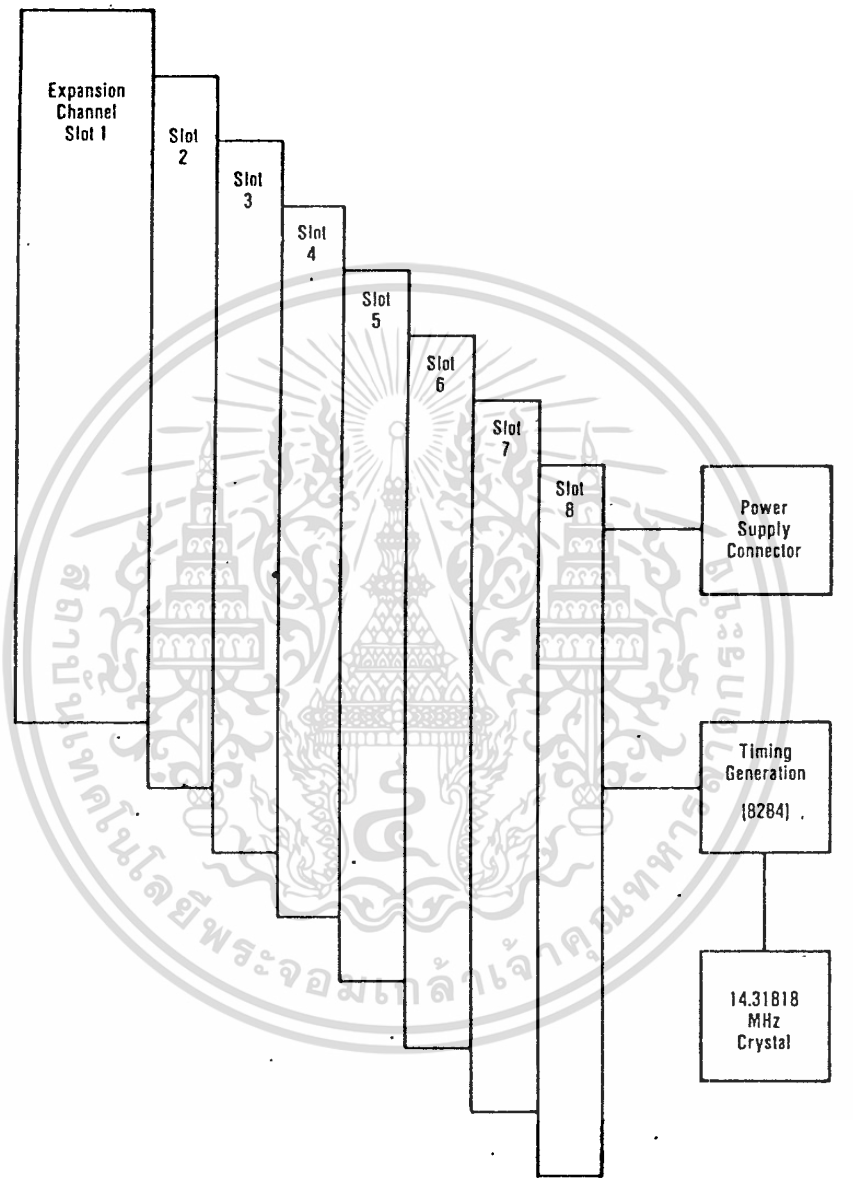
- เอกซ์แพนชันบอร์ด (EXPANSION BOARD)
- เพาเวอร์ซัพพลาย (POWER SUPPLY)
- เอกซ์เทนเดอร์การ์ด (EXTENDER CARD)
- รีซีฟเวอร์การ์ด (RECEIVER CARD)

2.2.1 เอกซ์แพนชันบอร์ด

เป็นบอร์ดที่ประกอบด้วยสล็อตที่สร้าง เพิ่มขึ้นจากระบบ เดิมของคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที ที่มีอยู่แล้ว 8 สล็อต โดย เพิ่มขึ้นอีก 8 สล็อต ที่ขาต่างๆของสล็อตนี้ จะมีสัญญาณต่างๆ เหมือนกันกับสัญญาณที่สล็อตบน เมนบอร์ดของคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที ทุกประการ โดยที่สัญญาณต่างๆนี้รวม เรียกว่า ไอ/โอ–แชนแนล–ซิกแนล (I/O CHANNEL SIGNAL) ซึ่งเป็นสัญญาณที่ได้จากทั้งการรับและส่งจากรีซีฟเวอร์การ์ดและอินเตอร์เฟสการ์ด (อินดัสเตรียลการ์ดนั่นเอง) ที่เสียบอยู่บน เอ็กซ์แพนชันบอร์ดนี้ จะมีก็แต่สัญญาณ OSC ที่มีความถี่ 14.31818 เมกกะเฮิรตซ์ ที่ทำการสร้างขึ้นมาใหม่บน เอ็กซ์แพนชันบอร์ดนี้ และแรงไฟ +5v , -5v , +12 v, -12 v ต่างๆนี้ก็ได้จาก เพาเวอร์ซัพพลายตัวใหม่ เช่นกัน สาเหตุที่ต้องสร้างสัญญาณ OSC ขึ้นมาใหม่บน เมนบอร์ดนี้ เพราะว่าสัญญาณ OSC นี้ ไม่สามารถส่งไปบนสาย เอ็กซ์แพนชัน เคเบิลได้ คาปาซิเตอร์บน เอ็กซ์แพนชันบอร์ดนี้ ทำหน้าที่ดีคัปปลิ้ง (DECOUPLING) เพื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรองสัญญาณรบกวน (NOISE) ให้หมดไป



Expansion Board Block Diagram

รูปที่ 11 บล็อคไดอะแกรมของ เอกซ์แพนชั่นบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 เพาเวอร์ซัพพลาย

เป็นเพาเวอร์ซัพพลายที่มีคุณสมบัติเช่นเดียวกันกับเพาเวอร์ซัพพลายที่ใช้ภายในเครื่องคอมพิวเตอร์ ไอบีเอ็ม เอกซ์ทีเอง กล่าวคือ เป็นเพาเวอร์ซัพพลายแบบสวิทชิ่งเร็กกูเรเตอร์ (SWITCHING REGULATOR) ขนาด 130 วัตต์ ให้แรงดันไฟฟ้า 4 ระดับคือ

1) + 5 VDC ± 5% 15 A

2) +12 VDC± 5% 4.2A

3) - 5 VDC ±10% 300mA

4) - 12 VDC ±10% 250mA

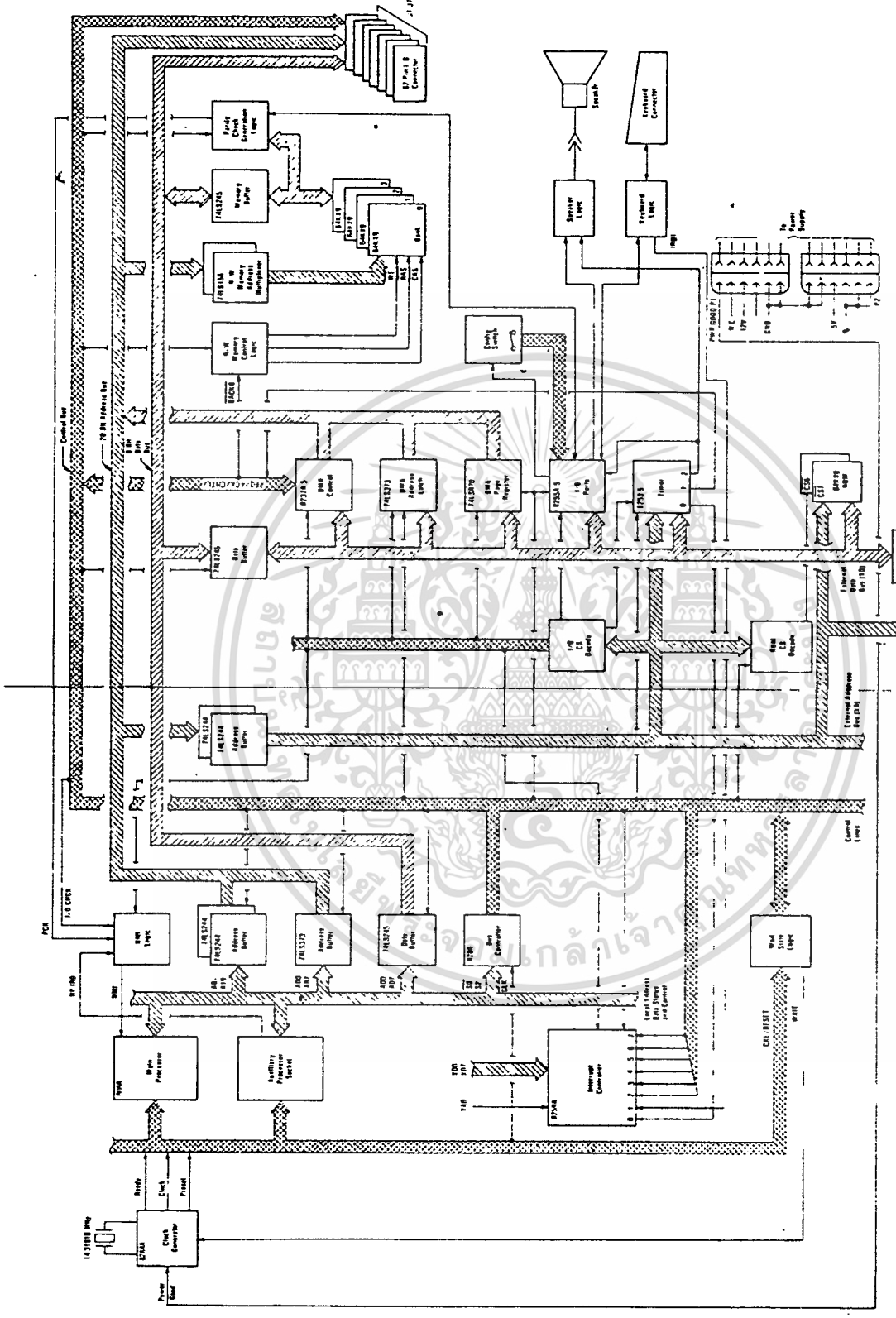
2.2.3 เอ็กซ์เทนเดอร์การ์ด

เป็นการ์ดที่เสียบอยู่บนสล็อตJ8 ที่เมนบอร์ดของเครื่องคอมพิวเตอร์ไอบีเอ็ม เอกซ์ที สาเหตุที่ต้องเสียบที่สล็อตJ8 นั้น เพราะว่าสล็อต J8 ถูกออกแบบขึ้นเพื่อใช้งานกับเอกซ์แพนชันยูนิตโดยเฉพาะ สล็อตทั้งหมดบนเมนบอร์ดของเครื่องคอมพิวเตอร์ ไอบีเอ็มนั้น มีอยู่ควนกัน 8 สล็อตคือ สล็อต J1 ถึง J8 สล็อต J1 ถึง J7 นั้นจะต่อขนานกันอยู่ กล่าวคือ ขาทุกขาของสล็อต J1 ถึง J7จะต่อถึงกันหมด ดังนั้นสัญญาณที่ขาต่างๆบนสล็อต J1 ถึง J7 จะมีลักษณะเหมือนกัน แต่สล็อต J8 จะมีสัญญาณบางขาที่แตกต่างไปจากสล็อต J1 ถึง J7 นี้ ดังจะสังเกตได้จากบล็อกไดอะแกรมของเครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที ดังรูปที่ 12 นี้

จากรูปที่ 12 จะเห็นว่า สล็อตJ1 ถึงJ7 จะมีสัญญาณจากดาต้าบัส (DATA BUS) แอดเดรสบัส (ADDESS BUS) และคอนโทรลบัส (CONTROL BUS) ชุดเดียวกัน ส่วนสล็อต J8 สัญญาณจากดาต้าบัสและแอดเดรสบัสจะมาจากบัฟเฟอร์ (BUFFER) อีกชุดหนึ่งแยกต่างหาก รวมทั้งสัญญาณ $\overline{\text{XIOR}}$, $\overline{\text{XIOW}}$, $\overline{\text{XMEMR}}$, $\overline{\text{XMEMW}}$ และ $\overline{\text{CARD SELECTED}}$ ก็จะแตกต่างไปจากสล็อต J1 ถึง J7 ด้วย

สัญญาณที่แต่ละขาของสล็อตของเครื่อง ไอบีเอ็ม เอ็กซ์ที จะประกอบด้วยดาต้าบัส 2 ทิศทางแบบ 8 บิท แอดเดรสบัสขนาด 20 บิท สัญญาณควบคุมสำหรับการอ่านหรือเขียนกับหน่วยความจำหรืออุปกรณ์อินพุท/เอาท์พุท สัญญาณควบคุมเวลาสำหรับการรีเฟรช (REFRESH) หน่วยความจำ สัญญาณตรวจสอบแชนแนล (CHANNEL)

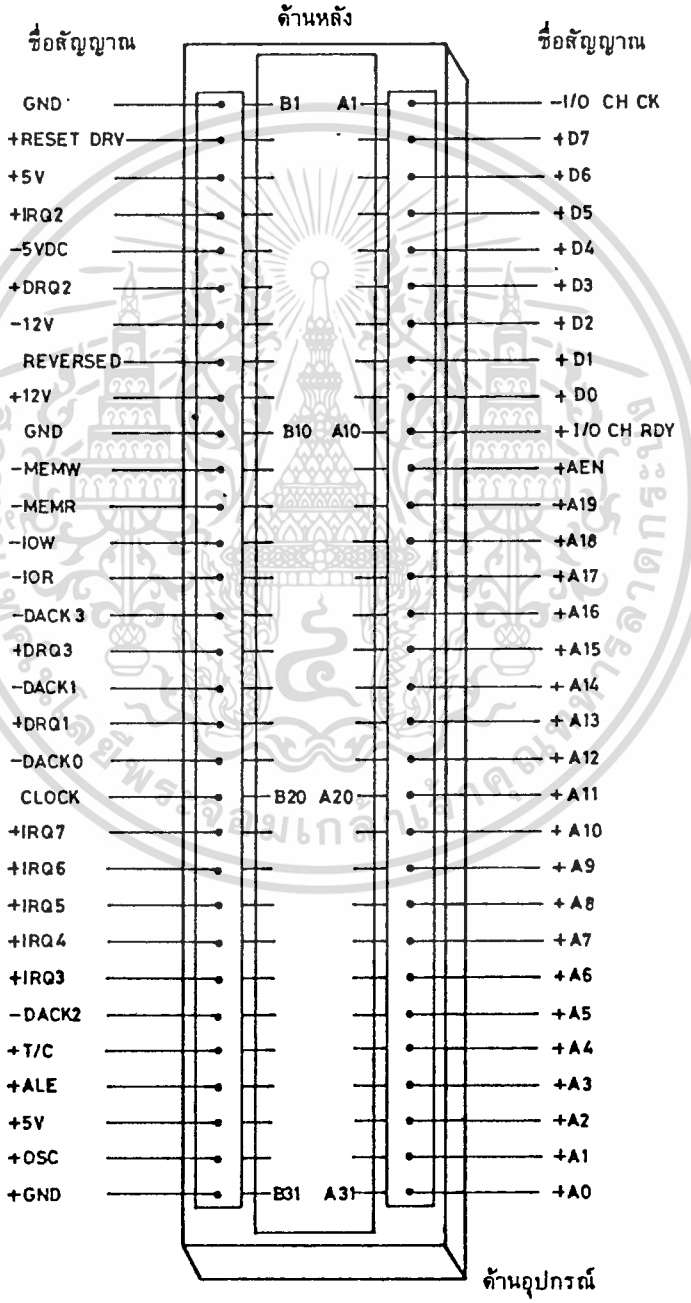
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 12 บล็อกไดอะแกรมคอมพิวเตอร์ไอบีเอ็มเอ็กซ์ที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนาฬิกาและไทม์มิ่ง (TIMING) สัญญาณควบคุมการติดต่อ DMA ได้ 3 แชนแนล และแรงดันไฟเลี้ยงและกราวนด์สำหรับอินเตอร์เฟสการ์ดต่างๆ ซึ่งจะมีแรงดันไฟฟ้า 4 ระดับด้วยกันคือ +5 VDC , −5 VDC , +12VDC , −12 VDC สัญญาณเหล่านี้มีลักษณะการจัดเรียงตามขาของสล็อต ดังรูปที่ 13



รูปที่ 13 แสดงสัญญาณต่างๆที่เชื่อมอยู่กับสล็อต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยแต่ละสัญญาณมีความหมายดังตารางต่อไปนี้

ชื่อสัญญาณ	I/O	ความหมาย
OSC	O	สัญญาณนาฬิกามีความกว้าง 70 นาโนเซคคัน ความถี่ 14.31818 เมกกะเฮิทซ์ มีดิวตี้ไซเคิล 50% (DUTY CYCLE = 50%)
CLK	O	สัญญาณนาฬิกาของระบบมีความกว้าง 210 นาโนเซคคัน มีความถี่ 4.77 เมกกะเฮิทซ์ มีดิวตี้ไซเคิล 33%
RESET DRV	O	สายสัญญาณนี้ใช้ในการรีเซตระบบ ในขณะเริ่มเปิดเครื่องสัญญาณนี้จะซิงโครไนซ์ (SYNCHRONIZE) กับสัญญาณนาฬิกาขอบขาลง และเป็นแบบแอคทีฟไฮ (ACTIVE HIGH)
A0-A19	O	แอดเดรสบัส 0– 19 เป็นสัญญาณที่ใช้ในการอ้างถึงตำแหน่งของหน่วยความจำ และอุปกรณ์อินพุท/เอาท์พุทภายในระบบ โดยสามารถอ้างถึงหน่วยความจำได้สูงสุด 20 เม็กกะไบท์
D0-D7	I/O	บัสข้อมูลบิท 0 ถึงบิท 7 เป็นสัญญาณที่กำหนดข้อมูลให้กับโปรเซสเซอร์ (PROCESSOR) หน่วยความจำ และอุปกรณ์อินพุท/เอาท์พุท
ALE	O	ทำการแลชช์แอดเดรส (LATCH ADDESS) สัญญาณนี้ถูกกำหนดขึ้นโดย ไอซี 8288 ที่ทำหน้าที่ควบคุมบัส สัญญาณนี้จะเป็นตัวกำหนดการแลชช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อสัญญาณ	I/O	ความหมาย
		แอดเดรสที่มาจากโปรเซสเซอร์ แอดเดรสจากโปรเซสเซอร์จะถูกแลทช์ที่ขอบขาลงของสัญญาณ ALE นี้
I/O CH CK	I	เป็นสัญญาณตรวจสอบแชนแนล I/O สัญญาณนี้จะมีผลต่อเนื่องมา เพื่อควบคุมระบบ โดยส่งผลมาในลักษณะพาริตี้ เออร์เร่อร์ (PARITY ERROR) เมื่อสัญญาณนี้แอคตีฟโลว์ (ACTIVE LOW) จะแสดงถึงการเกิดพารอตี้ เออร์เร่อร์ขึ้น
I/O CH RDY	I	สัญญาณตรวจสอบความพร้อม สัญญาณนี้ปกติเป็น "0" สัญญาณนี้จะทำให้เกิดการซิงโครไนซ์อุปกรณ์อินพุท เอาท์พุทที่ทำงานช้าให้เข้ากับระบบได้ ขณะที่อุปกรณ์อินพุท เอาท์พุทยังไม่พร้อมที่จะทำงาน สัญญาณที่ขานี้จะมีสภาวะเป็น "1" แต่จะเป็น "1" อยู่ไม่เกิน 10 ลูกคลื่นของสัญญาณนาฬิกาของระบบ
IRQ2-IRQ7	I	เป็นสัญญาณการขออินเตอร์รัพต์ 2 ถึง 7 สัญญาณเหล่านี้จะบอกให้โปรเซสเซอร์ทราบว่า อุปกรณ์อินพุท เอาท์พุทต้องการติดต่อด้วย สัญญาณเหล่านี้มีการจัดลำดับความสำคัญด้วย โดยกำหนดให้ IRQ 2 มีความสำคัญสูงสุด และเรื่อยลงมาจนถึง IRQ 7 ที่มีความสำคัญต่ำสุด การร้องขออินเตอร์รัพต์จะเกิดขึ้น เมื่อสัญญาณเหล่านี้อันใดอันหนึ่ง เปลี่ยนสภาวะจากโลว์เป็นไฮ และค้างสภาวะไฮไว้จนกระทั่ง โปรเซสเซอร์รับรู้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อสัญญาณ	I/O	ความหมาย
$\overline{IOR}$	O	สัญญาณอ่านอินพุท เอาท์พุท สัญญาณนี้จะมีผลทำให้อุปกรณ์อินพุท เอาท์พุท ส่งข้อมูลของมันลงมาที่คาต้าบัส สัญญาณนี้จะมาจากโปรเซสเซอร์หรือดีเอ็มเอ คอนโทรลเลอร์ (DMA CONTROLLER) และสัญญาณนี้แอคตีฟโลว์
$\overline{IOW}$	O	สัญญาณการเขียนอินพุท เอาท์พุท สัญญาณนี้จะมีผลทำให้อุปกรณ์อินพุท เอาท์พุทอ่าน เอาข้อมูลจากคาต้าบัสไป สัญญาณนี้จะมาจากโปรเซสเซอร์หรือดีเอ็มเอ คอนโทรลเลอร์ และสัญญาณนี้แอคตีฟโลว์
$\overline{MEMR}$	O	สัญญาณอ่านหน่วยความจำ สัญญาณนี้จะมีผลทำให้หน่วยความจำส่งข้อมูลของมันลงมาที่คาต้าบัส สัญญาณนี้มาจากโปรเซสเซอร์หรือดีเอ็มเอ คอนโทรลเลอร์ และสัญญาณนี้แอคตีฟโลว์
$\overline{MEMW}$	O	สัญญาณการเขียนหน่วยความจำ สัญญาณนี้จะมีผลทำให้หน่วยความจำรับเอาข้อมูลบนคาต้าบัสไปเก็บไว้ สัญญาณนี้มาจากโปรเซสเซอร์หรือดีเอ็มเอ คอนโทรลเลอร์เช่นกัน และสัญญาณนี้แอคตีฟโลว์
DRQ1-DRQ3	I	สัญญาณการขอ ดีเอ็มเอ 1 ถึง 3 สัญญาณเหล่านี้อุปกรณ์เพอริเฟอรัลจะเป็นผู้ส่งเข้ามาเพื่อร้องขอการทำดีเอ็มเอขึ้น โดยที่สัญญาณเหล่านี้มีการจัดลำดับความสำคัญด้วย โดยกำหนดให้ DRQ 1

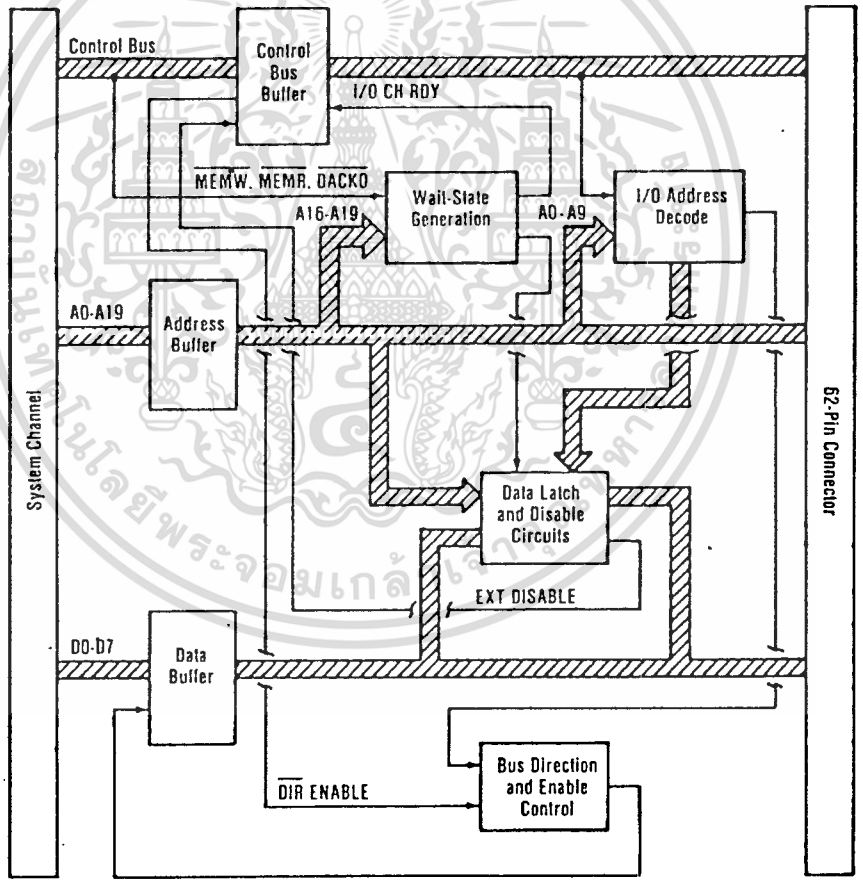
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อสัญญาณ	I /O	ความหมาย
		มีความสำคัญสูงสุด และ DRQ3 มีความสำคัญต่ำสุด การร้องขอดีเอ็มเอนี้จะเกิดขึ้น เมื่อสัญญาณเหล่านี้ อันใดอันหนึ่งอยู่ที่ระดับไฮ และค้างสภาวะไฮไว้ จนกระทั่งเกิดการตอบรับ คือ สัญญาณที่ขา DACK เกิดแอคตีฟขึ้นเช่นกัน
$\overline{\text{DACK0}}$-$\overline{\text{DACK3}}$	O	สัญญาณตอบรับการขอดีเอ็มเอ 0 ถึง 3 สัญญาณเหล่านี้ใช้สำหรับตอบรับแสดงการรับรู้ถึงการขอดีเอ็มเอ (DRQ1-DRQ3) และสัญญาณ DACK0 ยังใช้สำหรับระบบรีเฟรชหน่วยความจำแบบไดนามิคอีกด้วย สัญญาณนี้แอคตีฟโลว์
AEN	O	สัญญาณการอีเนเบิ้ลแอดเดรส สัญญาณนี้ใช้สำหรับทำให้โปร์เซสเซอร์และอุปกรณ์อื่นๆ ถูกตัดออกจาก ไอ/โอ แชนแนล (เป็นสภาวะไฮอิมพีแดนซ์) และยอมให้มีกระทำดีเอ็มเอเกิดขึ้นแทน เมื่อสัญญาณนี้แอคตีฟ (เป็นไฮ) ดีเอ็มเอ คอนโทรลเลอร์จะเข้าควบคุมแอดเดรสบัส ดาต้าบัสและสายสัญญาณอื่นๆ ที่ทำหน้าที่อ่านและเขียนกับอุปกรณ์อินพุท เอาท์พุท และหน่วยความจำ
T/C	O	สัญญาณการนับเทอร์มินัล สัญญาณที่ขานี้จะมีลักษณะเป็นพัลซ์ และเป็นแบบแอคตีฟไฮ
$\overline{\text{CARD SLCTD}}$	I	สัญญาณเลือกการ์ด เป็นสัญญาณที่ส่งมาจากเอกซ์เทนเดอร์การ์ดเมื่อต้องการจะอ่านหรือเขียนกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อสัญญาณ	I/O	ความหมาย
$\overline{\text{CARD SLCTD}}$	I	ซิสเต็มบอร์ด สัญญาณนี้จะทำให้เสมือนว่าสล็อต J1 ถึง J8 ต่อขนานกันหมด

สายสัญญาณที่เหลือคือ สายสัญญาณไฟเลี้ยงที่จะต้องจ่ายให้กับระบบที่จะเชื่อมต่อและสายกราวนด์



Extender Card Block Diagram

รูปที่ 14 แสดงบล็อคไดอะแกรมของ เอ็กซ์เทนเดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอ็กซ์เทนเดอร์การ์ด จะทำหน้าที่ขับเพิ่มกำลังของสัญญาณต่างๆทั้งจากสล็อตของเครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ที และที่มาจากรีซีฟเวอร์การ์ด ยกเว้นสัญญาณ OSC การขับเพิ่มกำลังของสัญญาณนี้ก็ เพื่อที่จะหลีกเลี่ยงผลของคาปาซิตีฟเอฟเฟค (CAPACITIVE EFFECT) ที่เกิดขึ้นบนสายริบบอน (RIBBON) ที่เชื่อมต่ออยู่ระหว่าง รีซีฟเวอร์การ์ดกับเอ็กซ์เทนเดอร์การ์ดนี้ ซึ่งสายนี้เรียกว่า เอ็กซ์แพนชันเคเบิล (EXPANSION CABLE) ดังนั้น ที่เอ็กซ์เทนเดอร์การ์ดนี้จะมีคอนเน็กเตอร์สำหรับต่อสายริบบอนไปยังรีซีฟเวอร์การ์ดด้วย

เอ็กซ์เทนเดอร์การ์ดจะมีตัวผลิตสัญญาณเวทสเตท (WAIT STATE GENERATION) ซึ่งจะทำหน้าที่สอดใส่สัญญาณเวทสเตทที่ช่วงการทำงานของ "เมมโมรี่รีด" (MEMORY READ) และ "เมมเมอรี่ไรท์" (MEMORY WRITE) (ยกเว้นการรีเฟรชหน่วยความจำ) ของหน่วยความจำทั้งหมดที่ขยายเพิ่มเติมอยู่บนการ์ดที่เสียบอยู่กับสล็อตของเอ็กซ์แพนชันยูนิตนี้ ช่วงแอดเดรสที่จะให้มีการผลิตสัญญาณเวทสเตทขึ้นนี้ จะถูกควบคุมโดยการตั้งดิพสวิทช์ (DIP SWITCH) ที่อยู่บนเอ็กซ์เทนเดอร์การ์ดนี้

ดิพสวิทช์ที่เอ็กซ์เทนเดอร์การ์ดนี้ จะตั้งไว้ที่ตำแหน่งสูงสุดของหน่วยความจำแบบแรม (RAM) ที่มีอยู่ซิสเต็ม ยูนิต (ที่เมนบอร์ดของเครื่องคอมพิวเตอร์ไอบีเอ็ม เอ็กซ์ทีนั่นเอง) ตำแหน่งของสวิทช์ 1 ถึง 4 จะควบคุมแอดเดรสบิท A 19 ถึง A16 ตามลำดับ ดิพสวิทช์นี้จะเป็นตัวกำหนดแอดเดรส เซกเมนท์ (ADDESS SEGMENT) ที่จะให้มีสภาวะเวทสเตทสอดแทรกอยู่ในระหว่างช่วงการทำงาน "เมมโมรี่รีด" และ "เมมโมรี่ไรท์" สภาวะเวทสเตทนี้มีความสำคัญมากต่อหน่วยความจำบนการ์ดที่ใช้งานกับเอ็กซ์แพนชันยูนิตนี้ รวมทั้งหน่วยความจำแบบรอม (ROM) บนการ์ดที่ใช้งานกับเอ็กซ์แพนชันยูนิตนี้ด้วย แต่จะไม่มีสัญญาณเวทสเตทเกิดขึ้นในช่วงแอดเดรส ตั้งแต่ F0000 ถึง FFFFF (H) (SEGMENT F) ทั้งนี้เพราะว่าแอดเดรสในช่วงนี้เป็นของเบสซิสเต็มรอมไบออสและเบสิค (BASE SYSTEM ROM BIOS AND BASIC)

พิจารณาการโปรแกรมเอ็กซ์เทนเดอร์การ์ด

ส่วนของเอ็กซ์แพนชันยูนิตจะมีรีจิสเตอร์อยู่หลายตำแหน่งด้วยกัน ซึ่งจะสามารถทำการโปรแกรมและอ่านข้อมูลออกมาดูเพื่อวินิจฉัยการทำงานได้ ตารางต่อไปนี้จะแสดงถึงตำแหน่งและหน้าที่ของรีจิสเตอร์ต่างๆที่มีอยู่บนเอ็กซ์เทนเดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่ง	หน้าที่
หน่วยความจำ FXXXX (*)	เขียนลงหน่วยความจำเพื่อแลทช์แอดเดรสบิท (LATCH ADDESS BITS)
พอร์ท (PORT) 210	เขียน เพื่อแลทช์ เอ็กซ์แพนชั่นบัสดาต้า (LATCH EXPANSION BUS DATA) (ED 0—ED7)
พอร์ท 210	อ่าน เพื่อตรวจสอบ เอ็กซ์แพนชั่นบัสดาต้า (ED 0—ED 7)
พอร์ท 211	อ่านไฮออเดอร์แอดเดรสบิท (HIGH-ORDER ADDESS BITS) (A8—A15)
พอร์ท 211	เขียน เพื่อเคลียร์ เวทเทสต์แลทช์ (WAIT TEST LATCH)
พอร์ท 212	อ่านโลว์ออเดอร์แอดเดรสบิท (LOW-ORDER ADDESS BITS) (A0—A7)
พอร์ท 213	เขียน 0 0 เพื่อดิสเอเบิล (DISABLE) เอ็กซ์แพนชั่นยูนิต
พอร์ท 213	เขียน 0 1 เพื่ออีเนเบิล (ENABLE) เอ็กซ์แพนชั่นยูนิต
พอร์ท 213	อ่านสถานะของ เอ็กซ์แพนชั่นยูนิต D0 = อีเนเบิล / ดิสเอเบิล D1 = แฟลกแสดงการร้องขอเวทสเตท D2-D3 = ไม่ได้ใช้ D4-D7 = แสดงตำแหน่งของดิพสวิทช์โดยที่ 1 = OFF 0 = ON

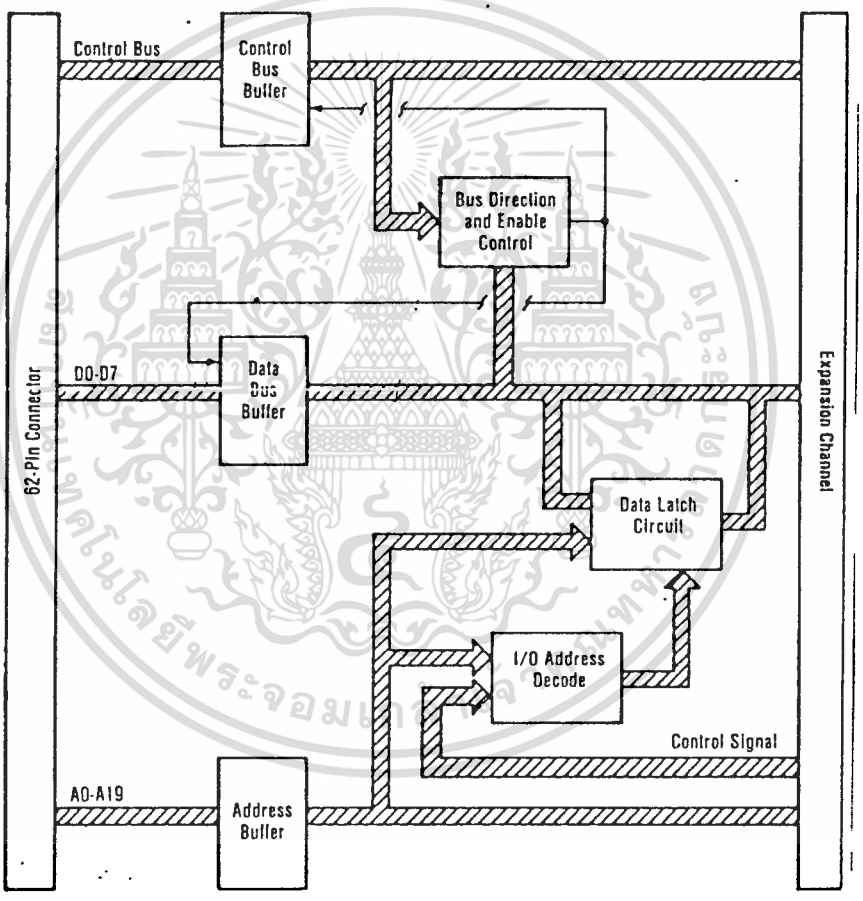
(*) ตัวอย่าง : เขียนลงหน่วยความจำที่ตำแหน่ง F1234 = 00
ลองอ่านค่าที่พอร์ท 211 ได้เท่ากับ 12
อ่านค่าที่พอร์ท 212 ได้เท่ากับ 34
(ค่าทั้งหมดในตารางนี้เป็นเลขฐานสิบหก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อจ่ายไฟให้กับ เอ็กซ์แพนชั่นยูนิต มันจะถูกอีเน เบิ้ลโดยอัตโนมัติ และ ถ้าหาก เอ็กซ์แพนชั่นยูนิตไม่ถูกดิส เอ เบิ้ลไว้ ก็จะสามารถเขียนข้อมูลลงไปยัง เอ็กซ์ เทน เดอร์การ์ดและรีซีฟเวอร์การ์ดได้

2.2.4 รีซีฟเวอร์การ์ด

เป็นการ์ดที่เสียบอยู่บนสล็อตใดสล็อตหนึ่งของ เอ็กซ์แพนชั่นบอร์ด โดยที่การ์ดนี้จะมีคอน เนค เตอร์สำหรับตอสายริบบอนไปยัง เอ็กซ์ เทน เดอร์การ์ดอีกที



Receiver Card Block Diagram

รูปที่ 15 แสดงบล็อคไดอะแกรมของรีซีฟเวอร์การ์ด

รีซีฟเวอร์การ์ดจะทำหน้าที่ขับ เพิ่มกำลังของสัญญาณ ทั้งที่มาจาก เอ็กซ์ เทน เดอร์การ์ดและสัญญาณจากการ์ดต่างๆ ที่เสียบอยู่บนสล็อตของ เอ็กซ์แพนชั่นบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุที่ต้องขับ เพิ่มกำลังของสัญญาณนี้ ก็เพื่อจะเพิ่มประสิทธิภาพของสัญญาณที่จะส่งให้กับการ์ดต่างๆที่เสียบอยู่บน เอ็กซ์แพนชั่นบอร์ด และเพื่อหลีกเลี่ยงผลของคาปาซิตีฟเอ็ฟเฟคที่เกิดขึ้นบนสายริบบอน บนรีซีฟเวอร์การ์ดนี้จะมีไดเร็คชั่นแนล คอนโทรลโลจิก (DIRECTIONAL CONTROL LOGIC) ทำหน้าที่ควบคุมทิศทางการไหลของสัญญาณของบัส 2 ทิศทางคือ คอนโทรลบัส และดาต้าบัส และการส่งถ่ายข้อมูลโดยตรงสัญญาณจากการ์ดต่างๆที่เสียบอยู่บน เอ็กซ์แพนชั่นบอร์ด เมื่อต้องการส่งไปให้กับซิสเต็มยูนิตจะต้องส่งผ่าน เข้ารีซีฟเวอร์การ์ดนี้ เพื่อขับเพิ่มกำลังของสัญญาณแล้วจึงส่งไปตามสาย เอ็กซ์แพนชั่น เคเบิ้ลไปยัง เอ็กซ์เทนเดอร์การ์ดอีกที

พิจารณาการโปรแกรมรีซีฟเวอร์การ์ด

ส่วนของ เอ็กซ์แพนชั่นยูนิตจะมีรีจิสเตอร์อยู่หลายตำแหน่งด้วยกัน ซึ่งจะสามารถทำการโปรแกรมและอ่านข้อมูลออกมาดูเพื่อวินิจฉัยการทำงานได้ ตารางต่อไปนี้จะแสดงถึงตำแหน่งและหน้าที่ของรีจิสเตอร์ต่างๆที่มีอยู่บนรีซีฟเวอร์การ์ด

ตำแหน่ง	หน้าที่
หน่วยความจำ FXXXX (*)	เขียนลงหน่วยความจำเพื่อแลทช์แอดเดรสบิท
พอร์ท 214	เขียน เพื่อแลทช์ข้อมูลบนดาต้าบัส (D0-D7)
พอร์ท 214	อ่านข้อมูลบนดาต้าบัส (D0-D7)
พอร์ท 215	อ่านไฮออเดอร์แอดเดรสบิท (A8—A15)
พอร์ท 216	อ่านโลว์ออเดอร์แอดเดรสบิท (A0—A7)

(*) ตัวอย่าง : เขียนลงหน่วยความจำตำแหน่ง F1234 = 00

ลองอ่านค่าที่พอร์ท 215 ได้เท่ากับ 12

อ่านค่าพอร์ทที่ 216 ได้เท่ากับ 34

(ค่าทั้งหมดในตารางนี้เป็น เลขฐานสิบหก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
ขั้นตอนการดำเนินงานและการสร้าง

3.1 ขั้นตอนการดำเนินงาน

3.1.1 ศึกษาโครงสร้างของเครื่องไมโครคอมพิวเตอร์ไอบีเอ็ม เอ็กซ์ที่

3.1.2 ศึกษาสัญญาณต่างๆ ที่ขา ไอ/โอ แชนแนลสล็อต

3.1.3 ศึกษาการทำงานของ เอ็กซ์แพนชั่นยูนิต

3.1.4 ศึกษาการใช้โปรแกรมสำเร็จรูปออกแบบลายวงจรสมาร์ทเวิร์ค (SMARTWORK)

3.1.5 ร่างผังของแผ่นวงจรพิมพ์เอ็กซ์แพนชั่นยูนิตทั้ง 3 ส่วนขึ้น

3.1.6 ออกแบบลายวงจรของ เอ็กซ์แพนชั่นยูนิตโดยใช้สมาร์ทเวิร์ค โดยแบ่งออกเป็น 3 ส่วนด้วยกันคือ

- เอ็กซ์แพนชั่นบอร์ด
- เอ็กซ์เทนเดอร์การ์ด
- รีซีฟเวอร์การ์ด

3.1.7 ทำแผ่นวงจรพิมพ์

3.1.8 ประกอบวงจร

3.1.9 ทดสอบวงจร

3.2 ปัญหาที่เกิดขึ้นในระหว่างดำเนินงาน

เมื่อเริ่มออกแบบลายวงจรของ เอ็กซ์แพนชั่นยูนิตทั้ง 3 ส่วน ปัญหาที่เกิดขึ้นคือ จะออกแบบโดยดูจากวงจร เลยไม่ได้ ในกรณีที่วงจรนั้นมีความยุ่งยากซับซ้อนมากๆ ถ้าหากออกแบบทันทีโดยไม่ศึกษาลายวงจรให้ดีเสียก่อน ก็จะทำให้ลายวงจรที่ออกแบบเกิดความสับสน มีโอกาสผิดพลาดได้ง่าย และทำให้แผ่นวงจรพิมพ์มีขนาดใหญ่เกินความจำเป็น หรือเกินขนาดที่กำหนดไป ถ้าวงจรที่ต้องการออกแบบลายมีความยุ่งยากซับซ้อนมากๆแล้ว เช่น วงจรของ เอ็กซ์เทนเดอร์การ์ด ซึ่งแบ่งออกเป็น 3 หน้ากระดาษ และวงจรของรีซีฟเวอร์การ์ด ซึ่งแบ่งออกเป็น 3 หน้ากระดาษเช่นกันก็จำเป็นที่จะต้องศึกษาดูอุปกรณ์ที่ต่ออยู่ในวงจรแต่ละตัวให้ดีเสียก่อนว่า ตัวใดอยู่ใกล้ตัวบ้างแล้วจึงทำการร่างผังของแผ่นวงจรพิมพ์ โดยวางอุปกรณ์แต่ละตัวลงในตำแหน่งที่คิดว่า เหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สุด จากนั้นจึง เริ่มลากลาย เส้นของอุปกรณ์แต่ละตัว เข้าหากันตามวงจรจนหมด โดยที่การลากลาย เส้นนี้ให้ลากตัดทับกันไปมาได้ เมื่อทำเช่นนี้แล้วจึงค่อนนำผังของ แผ่นวงจรพิมพ์นี้ไปทำการ ออกแบบแผ่นวงจรพิมพ์ของจริง โดยใช้สมาร์ท เวิร์คอีกที

ถึงกระนั้นก็ตาม เนื่องจากขนาดของ เอ็กซ์เทน เดอร์การ์ด และ รีซีฟเวอร์การ์ดถูกกำหนดไว้ให้มีขนาดไม่ เกินขนาดมาตรฐานของการ์ดที่ใช้ใน เครื่องคอมพิว เตอร์โอบี เอ็ม เอ็กซ์ที คือ มีขนาดกว้างไม่ เกิน 4.2 นิ้ว และยาวไม่ เกิน 13.13นิ้ว ด้วย เหตุนี้ เองปัญหาที่ เกิดขึ้น เสมอในขณะที่ทำการ ออกแบบลายวงจรโดยสมาร์ท เวิร์คอยู่ก็คือ การที่หา เส้นทาง เดินของลายวงจรบาง เส้นไม่ได้ ทั้งๆที่ออกแบบ เป็นแบบปริ้นท์ 2 หน้าแล้วก็ตาม จึงจำเป็นต้องขยับขยายอุปกรณ์บางตัวให้ห่างออกจากกันอีก หรือ เปลี่ยน เส้นทาง เดินของลายวงจรบาง เส้น เพื่อให้สามารถ เดินลาย เส้นที่ต้องการได้ ทำให้ เสีย เวลา เป็นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การปรับและทดสอบ

หลังจากทำการสร้างส่วนของ เอ็กซ์แพนชั่นยูนิต เรียบร้อยแล้ว ขั้นตอนต่อไปก็จะเป็นการปรับและทดลอง ส่วนของ เอ็กซ์แพนชั่นยูนิตจะประกอบด้วย 4 ส่วนด้วยกันคือ เอ็กซ์แพนชั่นบอร์ด เอ็กซ์เทนเดอร์การ์ด รีซีฟเวอร์การ์ด และเพาเวอร์ซัพพลาย เริ่มแรกให้นำเอ็กซ์เทนเดอร์การ์ดเสียบเข้าที่สล็อต ว 8 ที่เมนบอร์ดของเครื่องคอมพิวเตอร์ไอบีเอ็ม เอ็กซ์ที เสียบขั้วต่อของ เพาเวอร์ซัพพลาย เข้าที่เอ็กซ์แพนชั่นบอร์ด เสียบรีซีฟเวอร์การ์ดเข้าที่สล็อตใดสล็อตหนึ่งของ เอ็กซ์แพนชั่นบอร์ด เชื่อมโยงระหว่าง เอ็กซ์เทนเดอร์การ์ดและรีซีฟเวอร์การ์ดด้วย เอ็กซ์แพนชั่นเคเบิ้ล โดยการ เสียบคอนเนคเตอร์ตัว เมียที่อยู่ปลายสายทั้งสอง เข้าที่ขั้วคอนเนคเตอร์ตัวผู้ของแต่ละการ์ด ต่อไปให้ปรับดิพสวิทช์ที่ เอ็กซ์เทนเดอร์การ์ด ไปตามขนาดของหน่วยความจำที่มีอยู่ภายใน เครื่องคอมพิวเตอร์ ไอบีเอ็ม เอ็กซ์ทีเอง โดยการตั้งดิพสวิทช์นี้จะกระทำได้ตามรูปที่ 16

ขั้นต่อไปทดสอบทั้งระบบ โดยการ เปิดสวิทช์จ่ายไฟเข้า เครื่องทั้งของคอมพิวเตอร์ไอบีเอ็ม เอ็กซ์ทีเอง และของ เอ็กซ์แพนชั่นยูนิต โดย เปิดสวิทช์จ่ายไฟเข้าพร้อมๆกัน

ทดสอบการทำงานของ เอ็กซ์เทนการ์ดโดย

เขียนข้อมูลลงหน่วยความจำที่ตำแหน่ง F1234H = 00

ทดลองอ่านข้อมูลที่พอร์ท 211H จะต้องได้เท่ากับ 12 H

ทดลองอ่านข้อมูลที่พอร์ท 212H จะต้องได้เท่ากับ 34 H

ถ้าไม่ได้ตามนี้แสดงว่า เอ็กซ์เทนเดอร์การ์ดไม่ทำงาน

ทดสอบการทำงานของรีซีฟเวอร์การ์ดโดย

เขียนข้อมูลลงหน่วยความจำที่ตำแหน่ง F1234 = 00

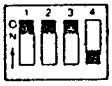
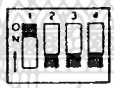
ทดลองอ่านข้อมูลที่พอร์ท 215H จะต้องได้เท่ากับ 12H

ทดลองอ่านข้อมูลที่พอร์ท 216H จะต้องได้เท่ากับ 34 H

ถ้าไม่ได้ตามนี้แสดงว่ารีซีฟเวอร์การ์ดไม่ทำงาน

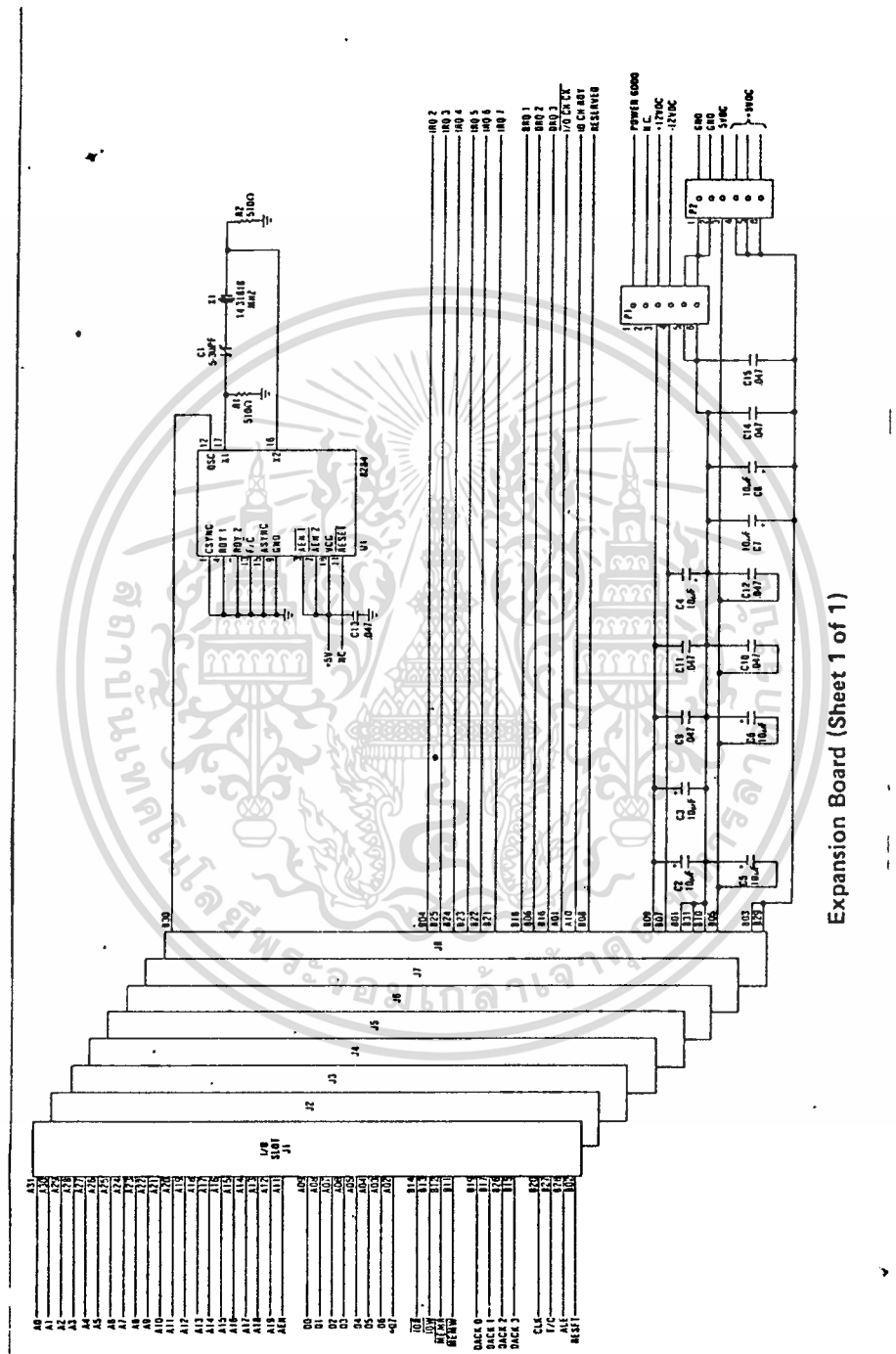
ถ้าผลการทดสอบได้ตามที่กล่าวมาทั้งหมด แสดงว่าคอนโทรลยูนิตพร้อมที่จะทำงานได้แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

System Memory		Memory Segment
16K to 64K		1
96K to 128K		2
160K to 192K		3
224K to 256K		4
288K to 320K		5
352K to 384K		6
416K to 448K		7
480K to 512K		8
544K to 576K		9
608K to 640K		A

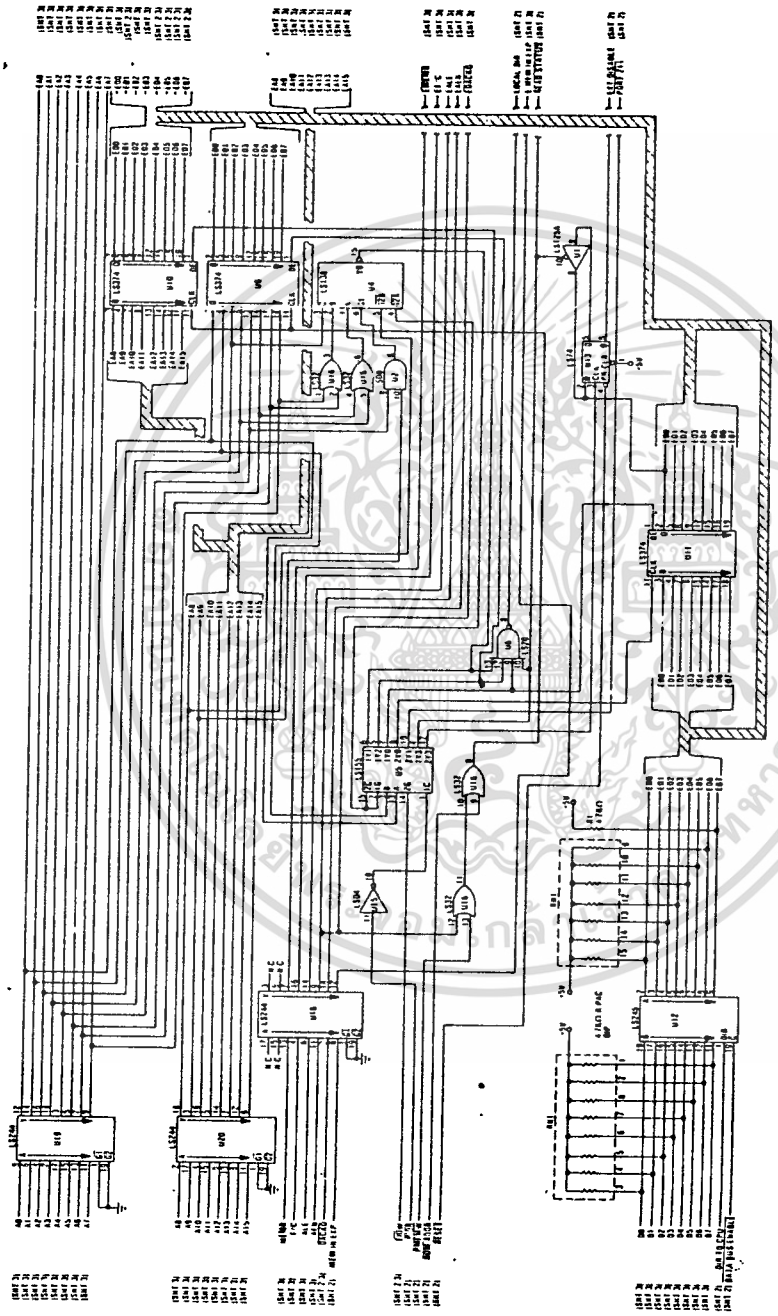
รูปที่ 16
แสดงการตั้งดิพสวิทช์ที่เอ็กซ์เทนเดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



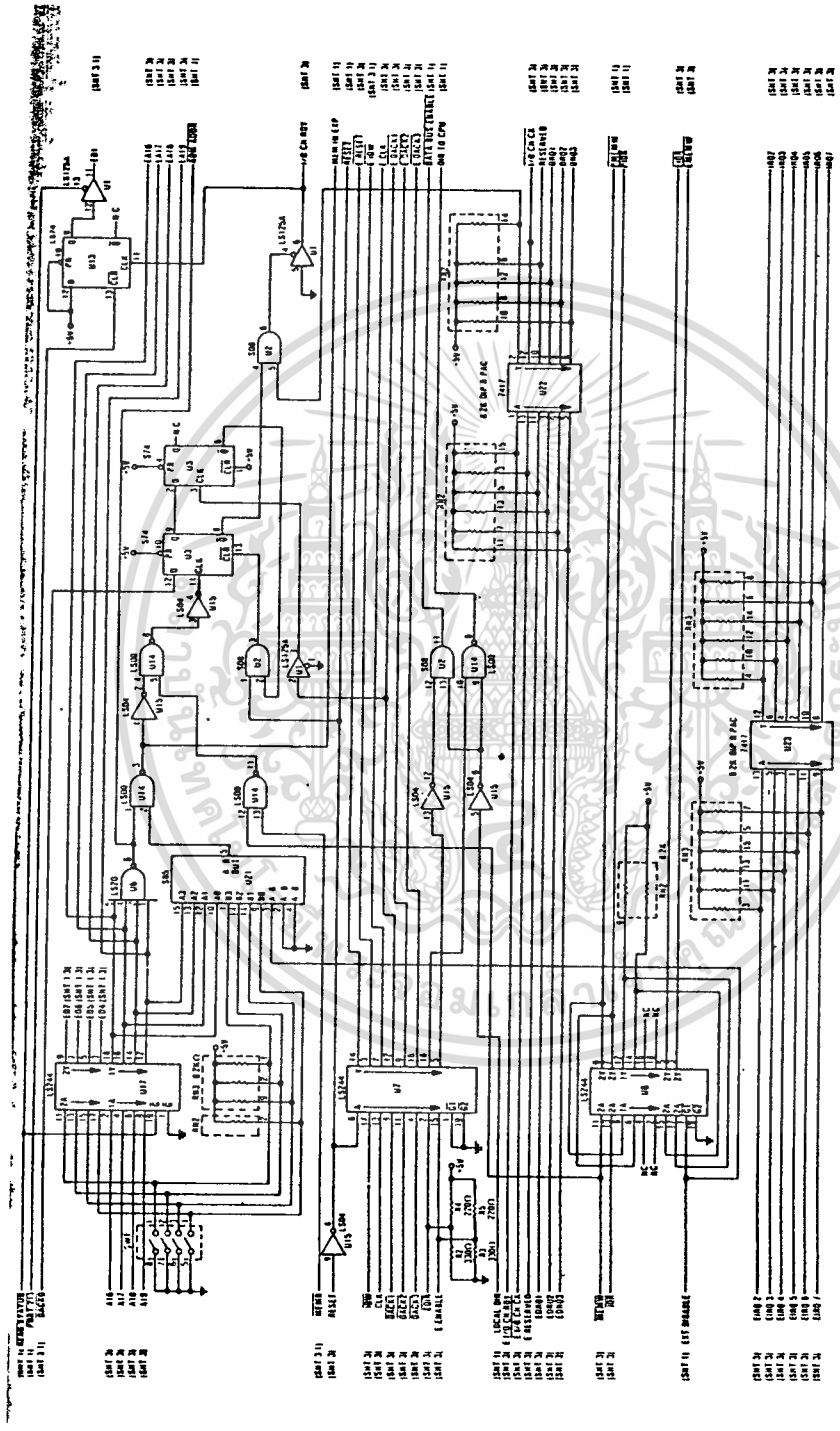
รูปที่ 17 แสดงวงจรของเอ็กซแพนชันบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



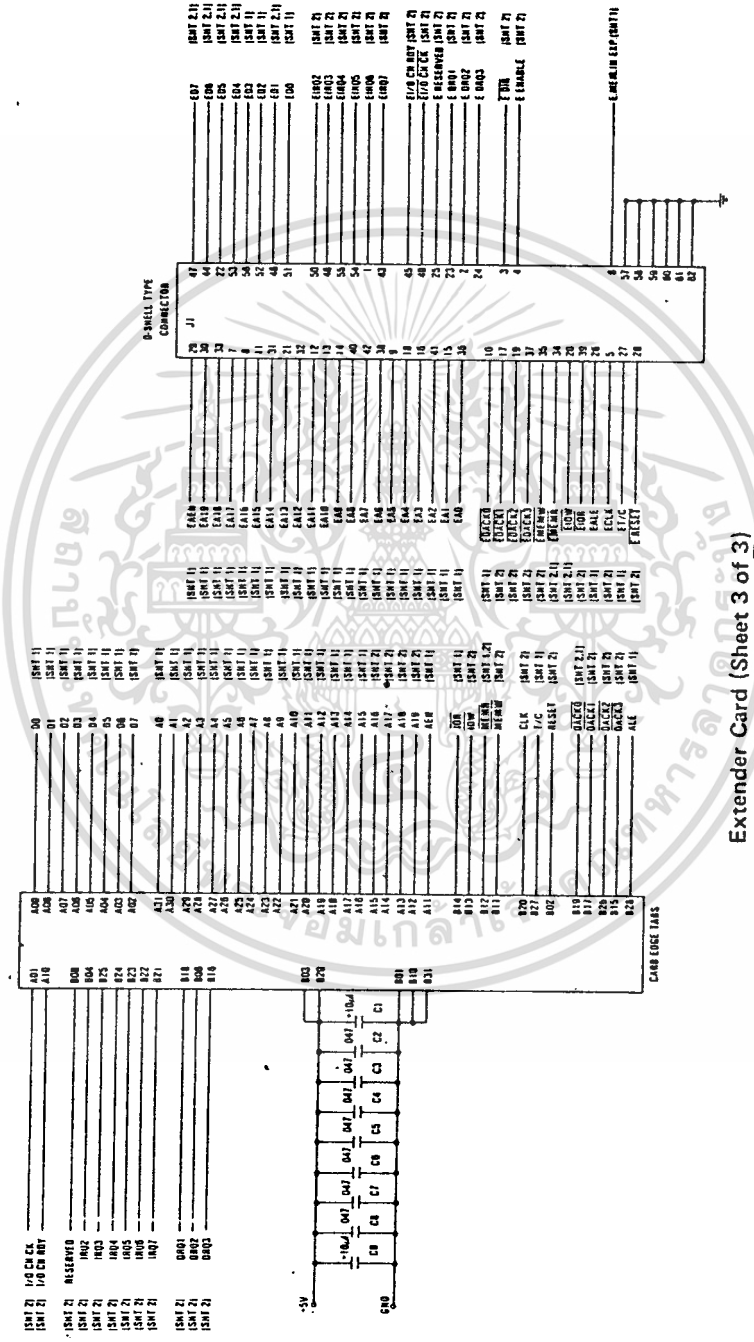
รูปที่ 18.1 แสดงวงจรของ เอ็กซ์เทนเดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



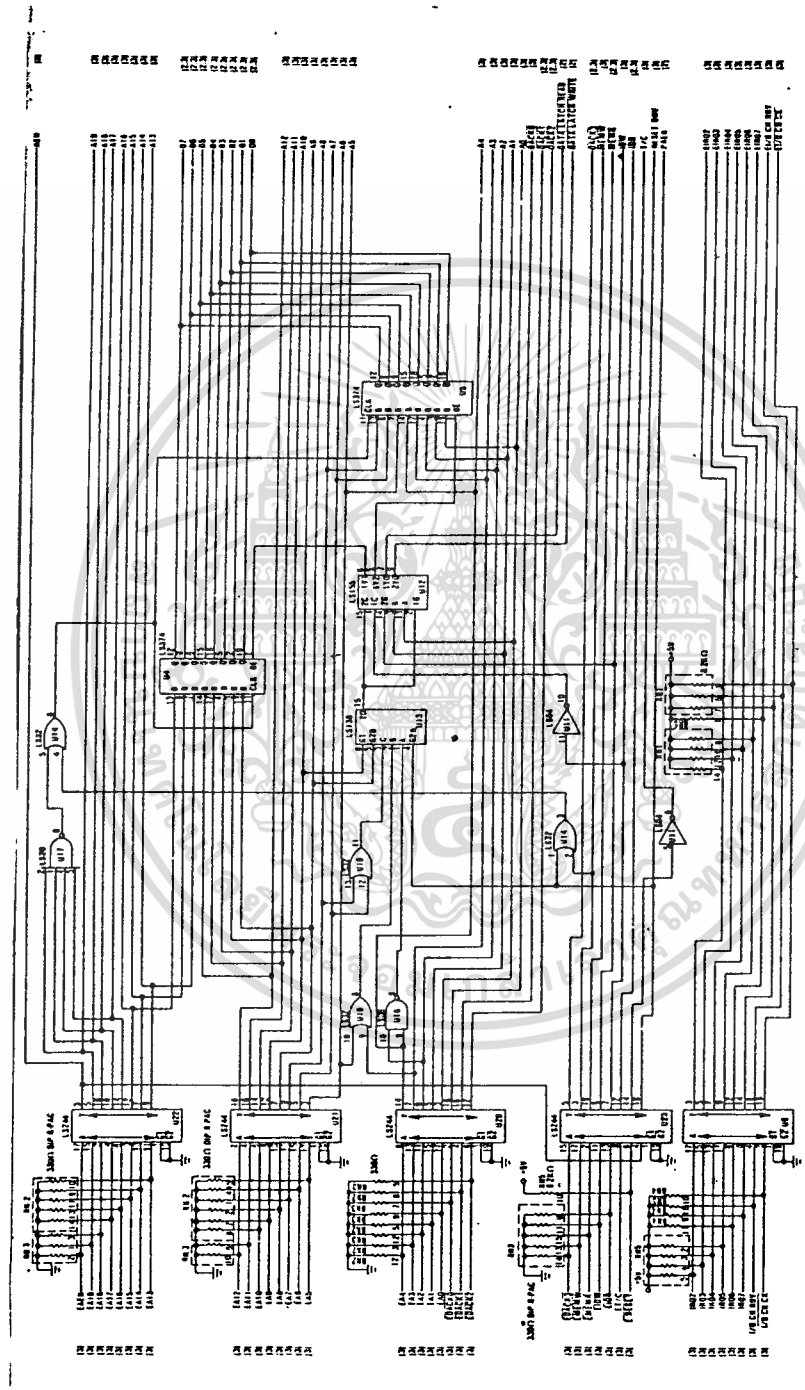
รูปที่ 18.2 แสดงวงจรของ เอ็กซ์เทน เดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



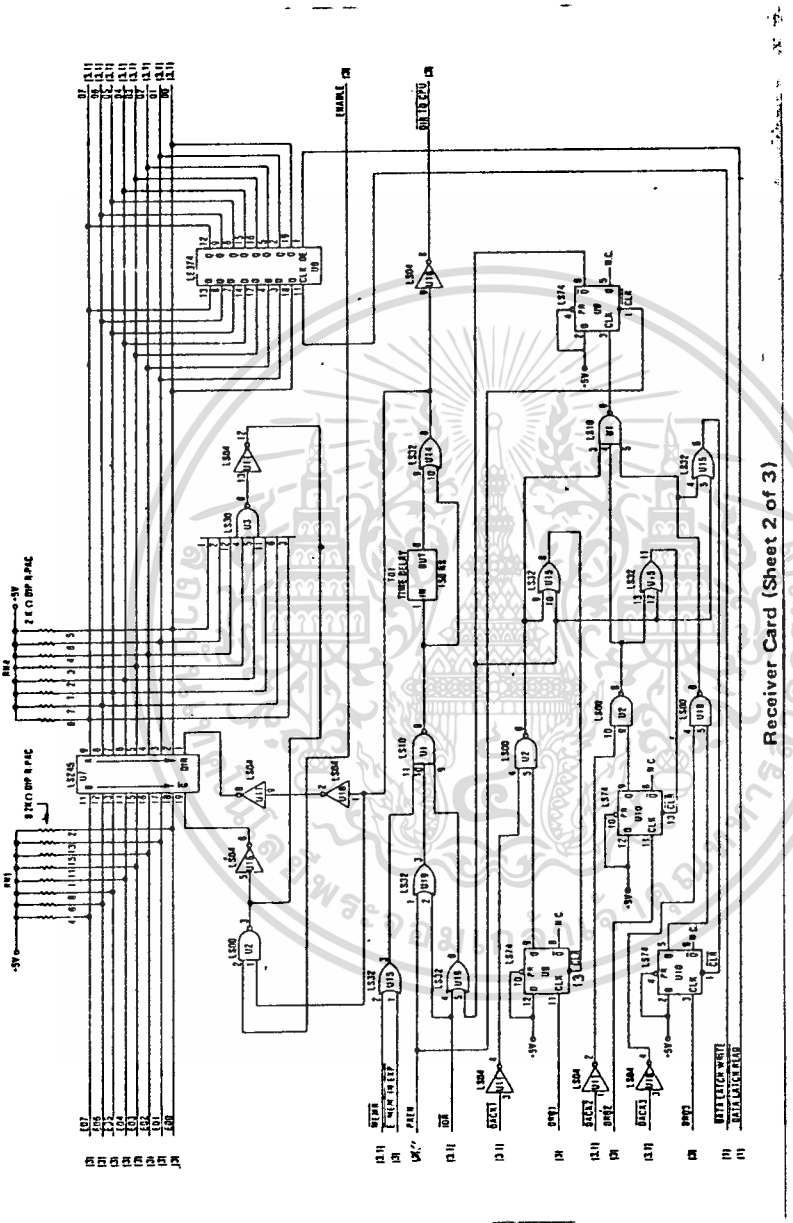
รูปที่ 18.3 แสดงวงจรของเอ็กซเทนเดอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



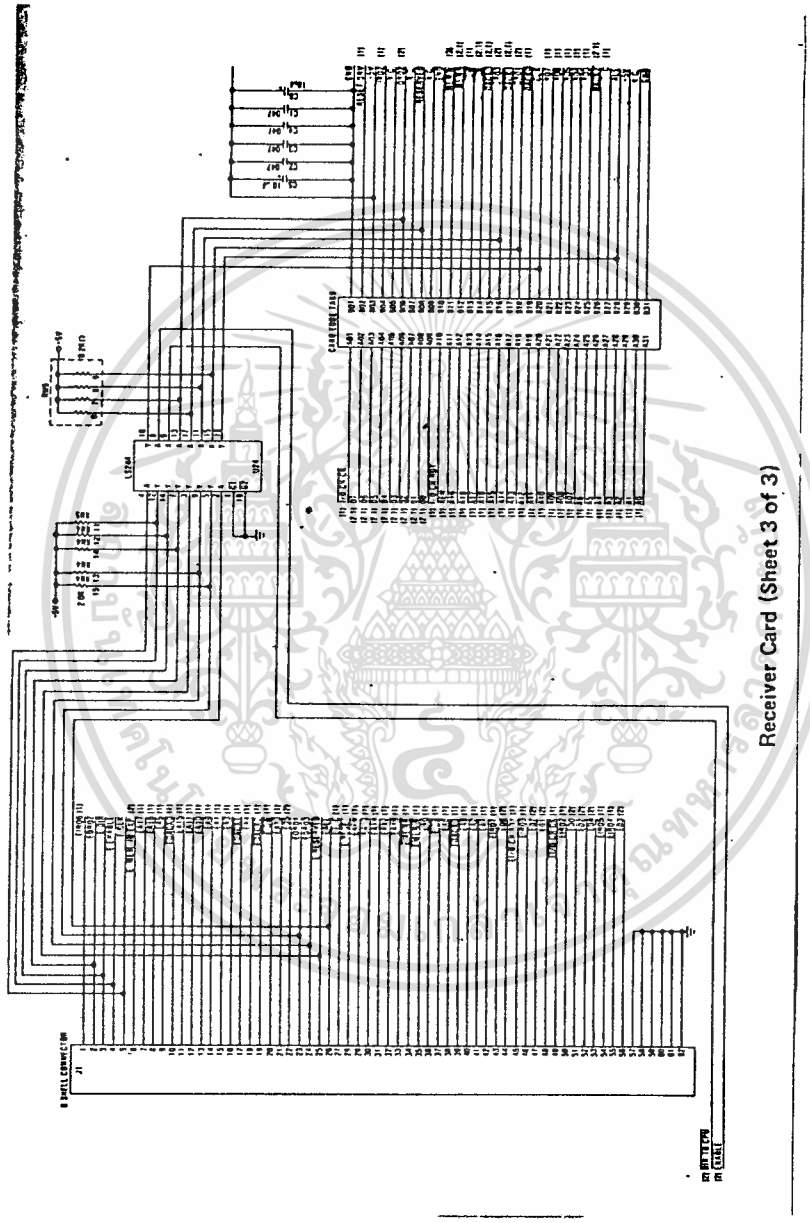
รูปที่ 19.1 แสดงวงจรของรีซีฟเวอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 19.2 แสดงวงจรของรีซีฟเวอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 19.3 แสดงวงจรของรีซีฟเวอร์การ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การทำวิทยานิพนธ์ฉบับนี้ ผู้จัดทำขอขอบพระคุณ อาจารย์ศศิธร ศรีนภารัตน์ อาจารย์ที่ปรึกษา ที่ได้ให้คำแนะนำช่วยเหลือมาตลอด และขอขอบพระคุณอาจารย์และเพื่อนๆทุกท่าน ที่คอยให้คำแนะนำและกำลังใจ จนกระทั่งวิทยานิพนธ์ชิ้นนี้สำเร็จลุล่วงด้วยดี

นาย พิสิษฐ สุวรรณมาลี
ผู้จัดทำ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. กฤษดา วิศวชีรานนท์ พินิจ กฤติยรังสรรค์ , " การควบคุมอัตโนมัติเบื้องต้น " , สมาคมส่งเสริมเทคโนโลยีไทย–ญี่ปุ่น , 49 หน้า.

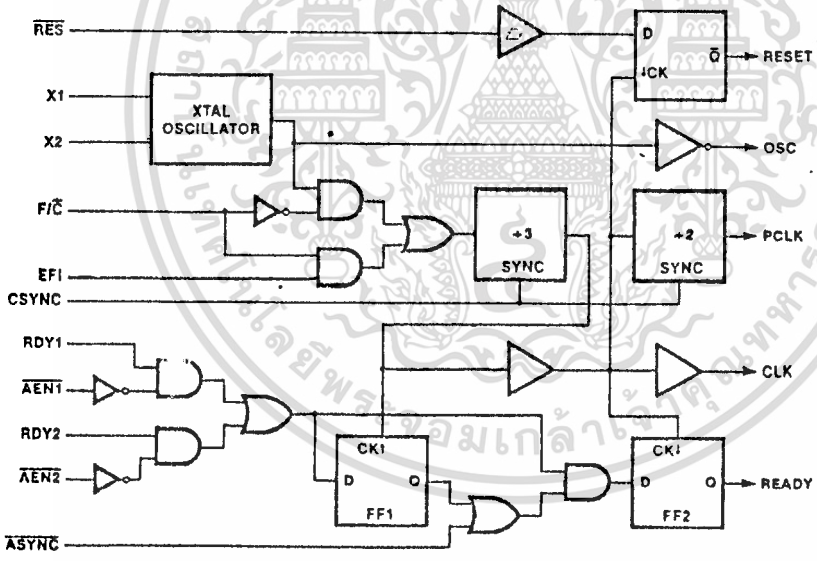
2. ยืน ภู่วรวรรณ ดร.ชัยยงค์ วงค์ชัยสุวัฒน์ ดร.ไพศาล สงวนหมู่ , " เทคโนโลยีไมโครคอมพิวเตอร์ 16 บิท " , สำนักพิมพ์ซีเอ็ดยูเคชั่น , 342 หน้า , 2530

3. IBM , " Technical Reference Personal Computer IBM XT " , 1983.

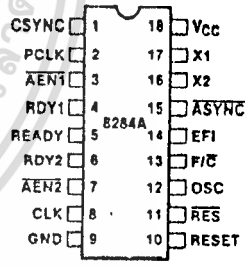
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8284A/8284A-1
CLOCK GENERATOR AND DRIVER FOR iAPX 86, 88 PROCESSORS

- Generates the System Clock for the iAPX 86, 88 Processors:
  5 MHz, 8 MHz with 8284A
  10 MHz with 8284A-1
- Uses a Crystal or a TTL Signal for Frequency Source
- Provides Local READY and MULTIBUS® READY Synchronization
- 18-Pin Package
- Single +5V Power Supply
- Generates System Reset Output from Schmitt Trigger Input
- Capable of Clock Synchronization with Other 8284As
- Available in EXPRESS
  - Standard Temperature Range
  - Extended Temperature Range



8284A/8284A-1 Block Diagram



8284A/8284A-1 Pin Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Pin Description

Symbol	Type	Name and Function
$\overline{AEN1}$, $\overline{AEN2}$	I	**Address Enable:** $\overline{AEN}$ is an active LOW signal. AEN serves to qualify its respective Bus Ready Signal (RDY1 or RDY2). $\overline{AEN1}$ validates RDY1 while $\overline{AEN2}$ validates RDY2. Two AEN signal inputs are useful in system configurations which permit the processor to access two Multi-Master System Busses. In non Multi-Master configurations the $\overline{AEN}$ signal inputs are tied true (LOW).
RDY1, RDY2	I	**Bus Ready:** (Transfer Complete). RDY is an active HIGH signal which is an indication from a device located on the system data bus that data has been received, or is available. RDY1 is qualified by $\overline{AEN1}$ while RDY2 is qualified by $\overline{AEN2}$.
$\overline{ASYNC}$	I	**Ready Synchronization Select:** $\overline{ASYNC}$ is an input which defines the synchronization mode of the READY logic. When $\overline{ASYNC}$ is low, two stages of READY synchronization are provided. When $\overline{ASYNC}$ is left open (internal pull-up resistor is provided) or HIGH a single stage of READY synchronization is provided.
READY	O	**Ready:** READY is an active HIGH signal which is the synchronized RDY signal input. READY is cleared after the guaranteed hold time to the processor has been met.
X1, X2	I	**Crystal In:** X1 and X2 are the pins to which a crystal is attached. The crystal frequency is 3 times the desired processor clock frequency.
F/$\overline{C}$	I	**Frequency/Crystal Select:** F/$\overline{C}$ is a strapping option. When strapped LOW, F/$\overline{C}$ permits the processor's clock to be generated by the crystal. When F/$\overline{C}$ is strapped HIGH, CLK is generated from the EFI input.
EFI	I	**External Frequency:** When F/$\overline{C}$ is strapped HIGH, CLK is generated from the input frequency appearing on this pin. The input signal is a square wave 3 times the frequency of the desired CLK output.

Symbol	Type	Name and Function
CLK	O	**Processor Clock:** CLK is the clock output used by the processor and all devices which directly connect to the processor's local bus (i.e., the bipolar support chips and other MOS devices). CLK has an output frequency which is ⅓ of the crystal or EFI input frequency and a ⅓ duty cycle. An output HIGH of 4.5 volts (V_{CC} = 5V) is provided on this pin to drive MOS devices.
PCLK	O	**Peripheral Clock:** PCLK is a TTL level peripheral clock signal whose output frequency is ½ that of CLK and has a 50% duty cycle.
OSC	O	**Oscillator Output:** OSC is the TTL level output of the internal oscillator circuitry. Its frequency is equal to that of the crystal.
$\overline{RES}$	I	**Reset In:** $\overline{RES}$ is an active LOW signal which is used to generate RESET. The 8284A provides a Schmitt trigger input so that an RC connection can be used to establish the power-up reset of proper duration.
RESET	O	**Reset:** RESET is an active HIGH signal which is used to reset the 8086 family processors. Its timing characteristics are determined by $\overline{RES}$.
CSYNC	I	**Clock Synchronization:** CSYNC is an active HIGH signal which allows multiple 8284As to be synchronized to provide clocks that are in phase. When CSYNC is HIGH the internal counters are reset. When CSYNC goes LOW the internal counters are allowed to resume counting. CSYNC needs to be externally synchronized to EFI. When using the internal oscillator CSYNC should be hardwired to ground.
GND		**Ground.**
V_{CC}		**Power:** +5V supply.

FUNCTIONAL DESCRIPTION

General

The 8284A is a single chip clock generator/driver for the iAPX 86, 88 processors. The chip contains a crystal-controlled oscillator, a divide-by-three counter, complete MULTIBUS "Ready" synchronization and reset logic. Refer to Figure 1 for Block Diagram and Figure 2 for Pin Configuration.

Oscillator

The oscillator circuit of the 8284A is designed primarily for use with an external series resonant, fundamental mode, crystal from which the basic operating frequency is derived.

The crystal frequency should be selected at three times the required CPU clock. X1 and X2 are the two crystal input crystal connections. For the most stable operation of the oscillator (OSC) output circuit, two series resistors ($R_1 = R_2 = 510\ \Omega$) as shown in the waveform figures are recommended. The output of the oscillator is buffered and brought out on OSC so that other system timing signals can be derived from this stable, crystal-controlled source.

For systems which have a V_{CC} ramp time ≥ 1V/ms and/or have inherent board capacitance between X1 or X2, exceeding 10 pF (not including 8284A pin capacitance), the two 510Ω resistors should be used. This circuit provides optimum stability for the oscillator in such extreme conditions. It is advisable to limit stray capacitances to less than 10 pF on X1 and X2 to minimize deviation from operating at the fundamental frequency.

If EFI is used and no crystal is connected, it is recommended that X_1 or X_2 should be tied to V_{CC} through a 510Ω resistor to prevent the oscillator from free running which might produce HF noise and additional I_{CC} current.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Clock Generator

The clock generator consists of a synchronous divide-by-three counter with a special clear input that inhibits the counting. This clear input (CSYNC) allows the output clock to be synchronized with an external event (such as another 8284A clock). It is necessary to synchronize the CSYNC input to the EFI clock external to the 8284A. This is accomplished with two Schottky flip-flops. The counter output is a 33% duty cycle clock at one-third the input frequency.

The F/$\overline{C}$ input is a strapping pin that selects either the crystal oscillator or the EFI input as the clock for the ÷3 counter. If the EFI input is selected as the clock source, the oscillator section can be used independently for another clock source. Output is taken from OSC.

Clock Outputs

The CLK output is a 33% duty cycle MOS clock driver designed to drive the iAPX 86, 88 processors directly. PCLK is a TTL level peripheral clock signal whose output frequency is ½ that of CLK. PCLK has a 50% duty cycle.

Reset Logic

The reset logic provides a Schmitt trigger input ($\overline{RES}$) and a synchronizing flip-flop to generate the reset timing. The reset signal is synchronized to the falling edge of CLK. A simple RC network can be used to provide power-on reset by utilizing this function of the 8284A.

READY Synchronization

Two READY inputs (RDY1, RDY2) are provided to accommodate two Multi-Master system busses. Each input has a qualifier ($\overline{AEN1}$ and $\overline{AEN2}$, respectively). The $\overline{AEN}$ signals validate their respective RDY signals. If a Multi-Master system is not being used the $\overline{AEN}$ pin should be tied LOW.

Synchronization is required for all asynchronous active-going edges of either RDY input to guarantee that the RDY setup and hold times are met. Inactive-going edges of RDY in normally ready systems do not require synchronization but must satisfy RDY setup and hold as a matter of proper system design.

The $\overline{ASYNC}$ input defines two modes of READY synchronization operation.

When $\overline{ASYNC}$ is LOW, two stages of synchronization are provided for active READY input signals. Positive-going asynchronous READY inputs will first be synchronized to flip-flop one at the rising edge of CLK and then synchronized to flip-flop two at the next falling edge of CLK, after which time the READY output will go active (HIGH). Negative-going asynchronous READY inputs will be synchronized directly to flip-flop two at the falling edge of CLK, after which time the READY output will go inactive. This mode of operation is intended for use by asynchronous (normally not ready) devices in the system which cannot be guaranteed by design to meet the required RDY setup timing, T_{R1VCL}, on each bus cycle.

When $\overline{ASYNC}$ is high or left open, the first READY flip-flop is bypassed in the READY synchronization logic. READY inputs are synchronized by flip-flop two on the falling edge of CLK before they are presented to the processor. This mode is available for synchronous devices that can be guaranteed to meet the required RDY setup time.

$\overline{ASYNC}$ can be changed on every bus cycle to select the appropriate mode of synchronization for each device in the system.

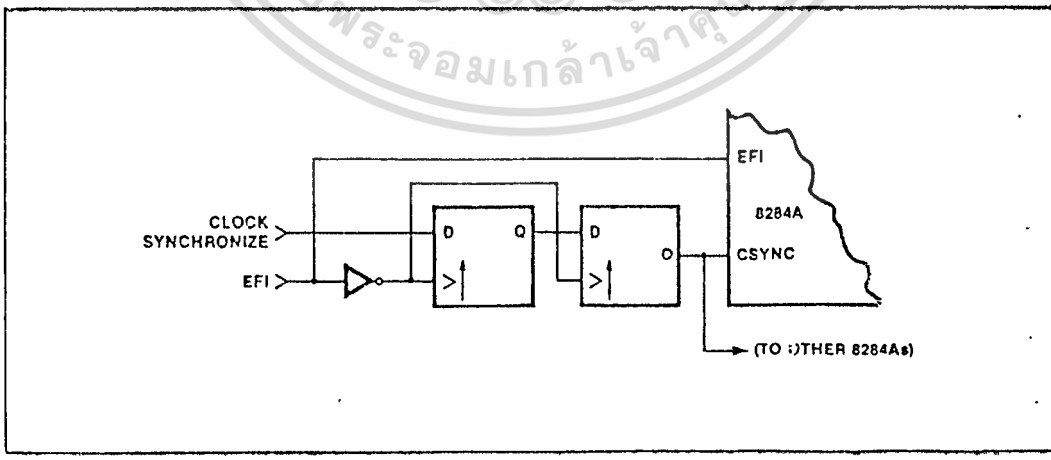


Figure 3. CSYNC Synchronization

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Temperature Under Bias ..... 0°C to 70°C
Storage Temperature ..... −65°C to +150°C
All Output and Supply Voltages ..... −0.5V to +7V
All Input Voltages ..... −1.0V to +5.5V
Power Dissipation ..... 1 Watt

NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. CHARACTERISTICS (T_A = 0°C to 70°C, V_{CC} = 5V ± 10%)

Symbol	Parameter	Min.	Max.	Units	Test Conditions
I_F	Forward Input Current ($\overline{ASYNC}$) Other Inputs		−1.3 −0.5	mA mA	V_F = 0.45V V_F = 0.45V
I_R	Reverse Input Current ($\overline{ASYNC}$) Other Inputs		50 50	μA μA	$V_R = V_{CC}$ V_R = 5.25V
V_C	Input Forward Clamp Voltage		−1.0	V	I_C = −5mA
I_{CC}	Power Supply Current		162	mA	
V_{IL}	Input LOW Voltage		0.8	V	
V_{IH}	Input HIGH Voltage	2.0		V	
V_{IHR}	Reset Input HIGH Voltage	2.6		V	
V_{OL}	Output LOW Voltage		0.45	V	5mA
V_{OH}	Output HIGH Voltage CLK Other Outputs	4 2.4		V V	−1mA −1mA
$V_{IHR} - V_{ILR}$	$\overline{RES}$ Input Hysteresis	0.25		V	

A.C. CHARACTERISTICS (T_A = 0°C to 70°C, V_{CC} = 5V ± 10%)

TIMING REQUIREMENTS

Symbol	Parameter	Min.	Max.	Units	Test Conditions
t_{EHEL}	External Frequency HIGH Time	13		ns	90% - 90% V_{IN}
t_{ELEH}	External Frequency LOW Time	13		ns	10% - 10% V_{IN}
t_{ELEL}	EFI Period	33		ns	(Note 1)
	XTAL Frequency	12	25	MHz	
t_{R1VCL}	RDY1, RDY2 Active Setup to CLK	35		ns	$\overline{ASYNC}$ = HIGH
t_{R1VCH}	RDY1, RDY2 Active Setup to CLK	35		ns	$\overline{ASYNC}$ = LOW
t_{R1VCL}	RDY1, RDY2 Inactive Setup to CLK	35		ns	
t_{CLR1X}	RDY1, RDY2 Hold to CLK	0		ns	
t_{AYVCL}	$\overline{ASYNC}$ Setup to CLK	50		ns	
t_{CLAYX}	$\overline{ASYNC}$ Hold to CLK	0		ns	
t_{A1VR1V}	$\overline{AEN1}$, $\overline{AEN2}$ Setup to RDY1, RDY2	15		ns	
t_{CLA1X}	$\overline{AEN1}$, $\overline{AEN2}$ Hold to CLK	0		ns	
t_{YHEH}	CSYNC Setup to EFI	20		ns	
t_{EHYL}	CSYNC Hold to EFI	10		ns	
t_{YHYL}	CSYNC Width	$2 \cdot t_{ELEL}$		ns	
t_{R1VCL}	$\overline{RES}$ Setup to CLK	65		ns	(Note 1)
t_{CLR1H}	$\overline{RES}$ Hold to CLK	20		ns	(Note 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. CHARACTERISTICS (Continued)

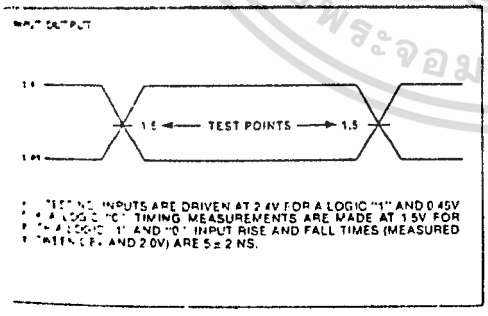
TIMING RESPONSES

Symbol	Parameter	Min. 8284A	Min. 8284A-1	Max.	Units	Test Conditions
t_{CLCL}	CLK Cycle Period	125	100		ns	
t_{CLCH}	CLK HIGH Time	$(\frac{1}{3}\ t_{CLCL})+2$	39		ns	
t_{CHCL}	CLK LOW Time	$(\frac{2}{3}\ t_{CLCL})-15$	53		ns	
t_{CH1CH2} t_{CL2CL1}	CLK Rise or Fall Time			10	ns	1.0V to 3.5V
t_{PHPL}	PCLK HIGH Time	$t_{CLCL}-20$	$t_{CLCL}-20$		ns	
t_{PLPH}	PCLK LOW Time	$t_{CLCL}-20$	$t_{CLCL}-20$		ns	
t_{RYHCL}	Ready Inactive to CLK (See Note 3)	−8	−8		ns	
t_{RYCL}	Ready Active to CLK (See Note 2)	$(\frac{2}{3}\ t_{CLCL})-15$	53		ns	
t_{CLRSL}	CLK to Reset Delay			40	ns	
t_{CLPH}	CLK to PCLK HIGH DELAY			22	ns	
t_{CLPL}	CLK to PCLK LOW Delay			22	ns	
t_{OSCH}	OSC to CLK HIGH Delay	−5	−5	22	ns	
t_{OSCL}	OSC to CLK LOW Delay	2	2	35	ns	
t_{OLOH}	Output Rise Time (except CLK)			20	ns	From 0.8V to 2.0V
t_{OHOL}	Output Fall Time (except CLK)			12	ns	From 2.0V to 0.8V

NOTES

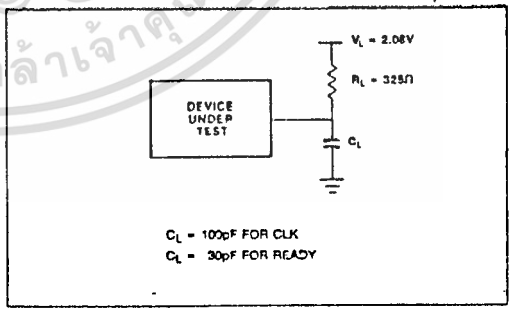
1. Setup and hold necessary only to guarantee recognition at next clock.
2. Applies only to T3 and TW states.
3. Applies only to T2 states.

A.C. TESTING INPUT, OUTPUT WAVEFORM



A.C. TESTING INPUTS ARE DRIVEN AT 2.4V FOR A LOGIC "1" AND 0.45V FOR A LOGIC "0". TIMING MEASUREMENTS ARE MADE AT 1.5V FOR BOTH A LOGIC "1" AND "0". INPUT RISE AND FALL TIMES (MEASURED BETWEEN 0.8V AND 2.0V) ARE 5 ± 2 NS.

A.C. TESTING LOAD CIRCUIT

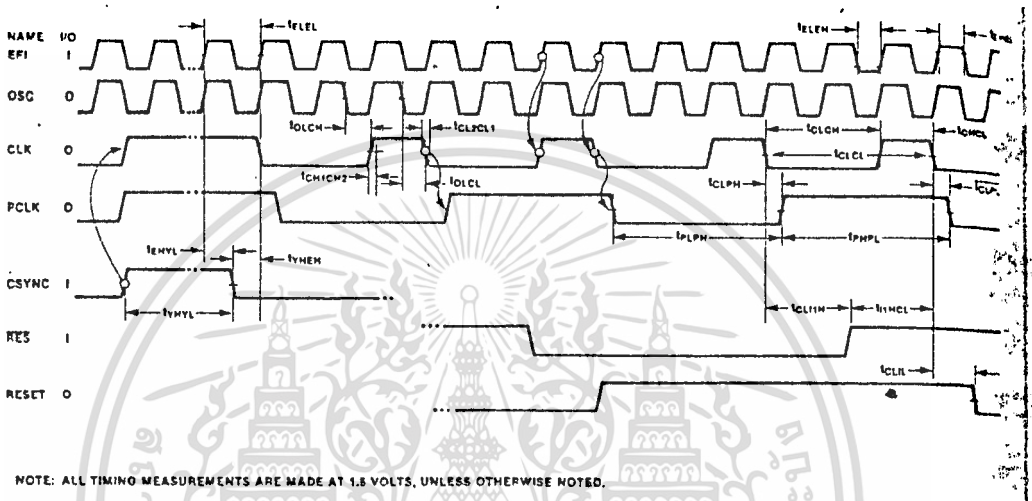


C_L = 100pF FOR CLK
C_L = 30pF FOR READY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

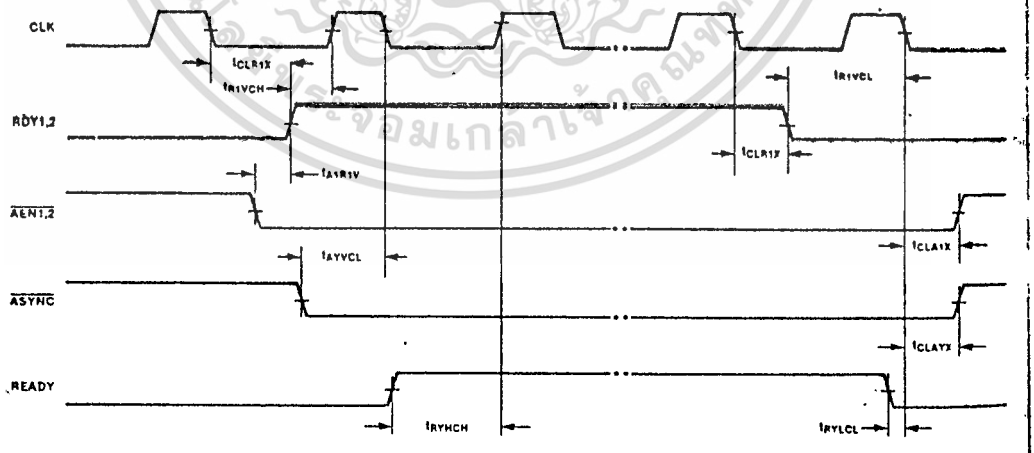
WAVEFORMS

CLOCKS AND RESET SIGNALS



NOTE: ALL TIMING MEASUREMENTS ARE MADE AT 1.5 VOLTS, UNLESS OTHERWISE NOTED.

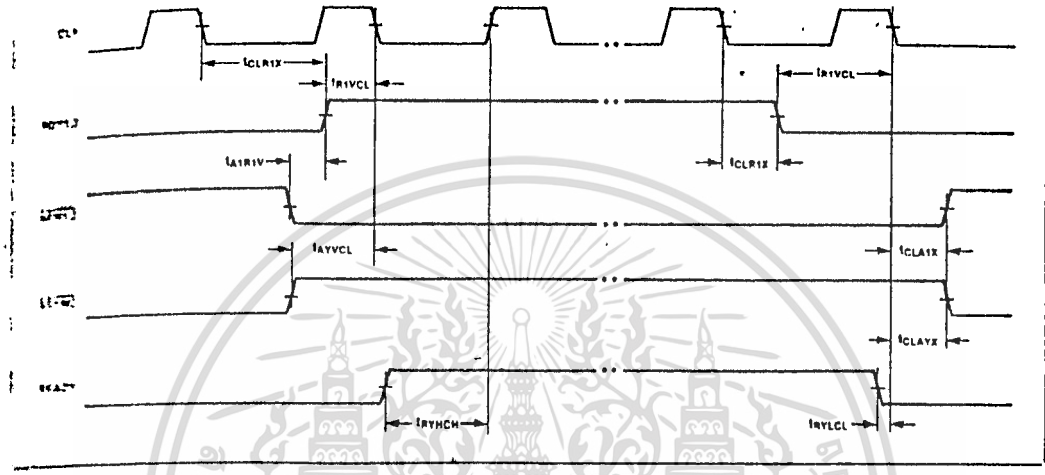
READY SIGNALS (FOR ASYNCHRONOUS DEVICES)

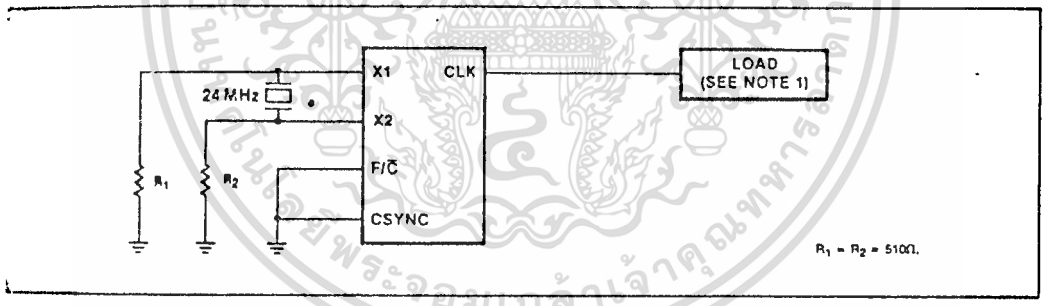


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

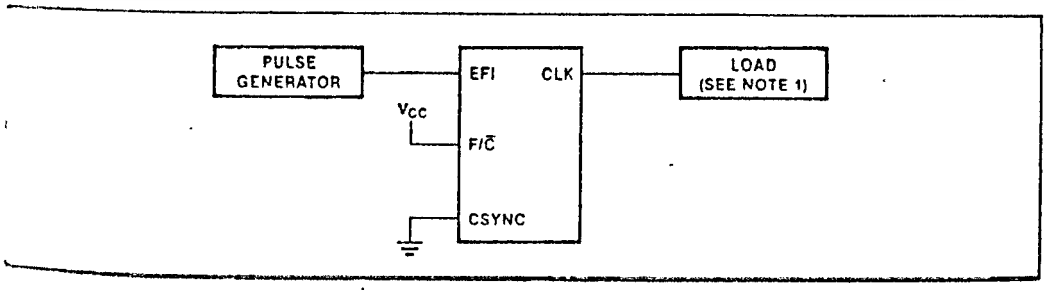
WAVEFORMS (Continued)

READY SIGNALS (FOR SYNCHRONOUS DEVICES)



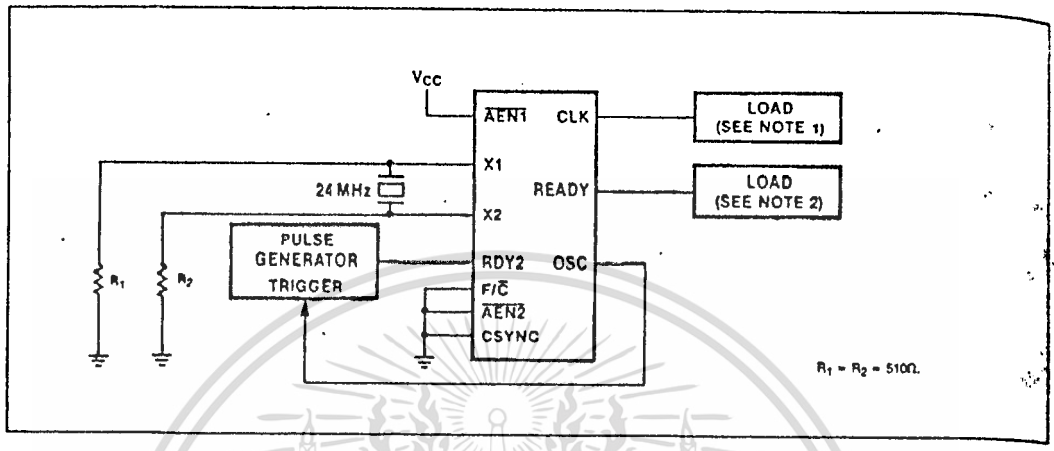


Clock High and Low Time (Using X1, X2)

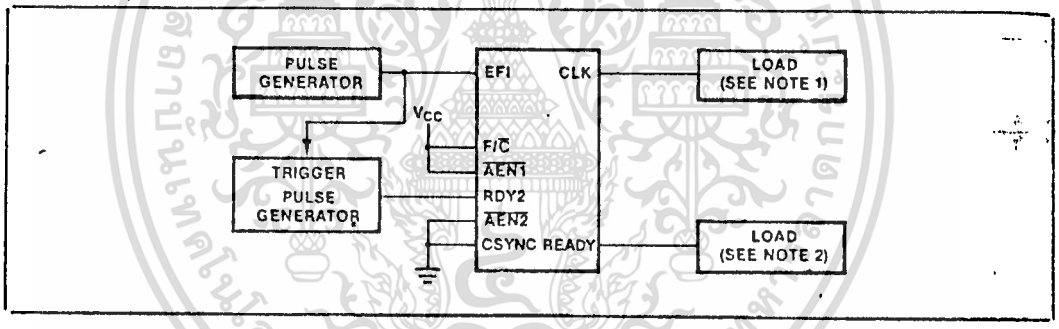


Clock High and Low Time (Using EFI)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ready to Clock (Using X1, X2)



Ready to Clock (Using EFI)

NOTES:
1. C_L = 100 pF
2. C_L = 30 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5400/7400 Quadruple 2-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T. I.	SN54S00	J①	N①		W①	SN54H00	J①			W①	SN54LS00	J①			W①	SN5400	J①			W②	SN54L00	J①	N①	T②	
	SN74S00	J①	N①			SN74H00	J①	N①			SN74LS00	J①	N①			SN7400	J①	N①			SN74L00	J①	N①	T②	
FAIRCHILD	FM54S00/FM9S00	D①				FM54H00/FM9H00	D①			F②	[illegible]	[illegible]			[illegible]	FM 5400/FM9N00	D①			F②					
	FC74S00/FC9S00	D①	P①			FC74H00/FC9H00	D①	P①			[illegible]	[illegible]	[illegible]		[illegible]	FC7400/FC9N00	D①	P①							
MOTOROLA						MC3100	L①			F②						MC5400	L①			F②					
						MC3000	L①	P①		F②	SN74LS00		P①			MC7400	L①	P①		F②					
N. S. C.						DM54H00	J①	N①			DM54LS00					DM5400	J①	N①		W②	DM54L00	J①	N①		F②
	DM74S00		N①			DM74H00	J①	N①			DM74LS00					DM7400	J①	N①			DM74L00	J①	N①		F②
PHILIPS																									
	N74S00		①			DJH131/74H00		①			N74LS00		①			FJH131/7400		①							
SIGNETICS	N54S00	F①	A①		W①	S54H00	F①	A①		W②						S5400	F①	A①		W②					
	N74S00	F①	A①			N74H00	F①	A①			N74LS00		A①			N7400	F①	A①							
SIEMENS																									
																FLH101		①							
FUJITSU																									
						MB601	①	M①			74LS00		M①			MB400	①	M①							
HITACHI	HD74S00	①	P①								HD74LS00		P①			HD7400/HD2503	①	P①							
MITSUBISHI	M55000		P①								M74LS00		P①			M53200		P①							
NEC	μPB2500	D①									74LS00		C①			μPB701	D①	C①							
TOSHIBA																TD3400A		P①							

Electrical Characteristics SN54LS00/SN74LS00

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

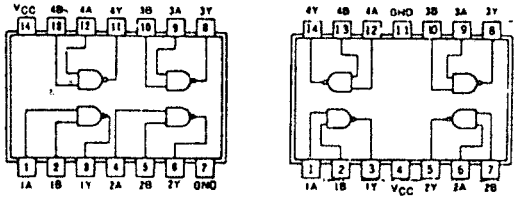
	SN54LS00			SN74LS00			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA			0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−18		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		4	8	mA
I_{CCL}	Supply current		Total, outputs low		12	22	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ			9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

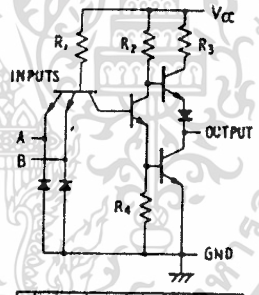
Pin Assignments (Top View)

① ②



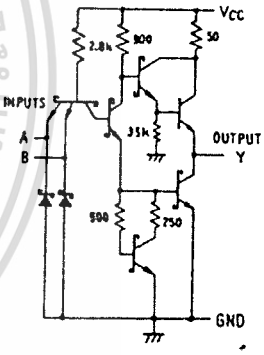
positive logic:
$Y = \overline{AB}$

Schematics (each gate)

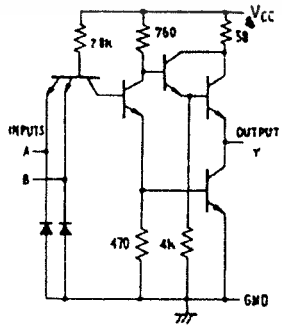


CIRCUIT	R_1	R_2	R_3	R_4
'00	4k	1.6k	130	1k
'L00	40k	20k	500	12k

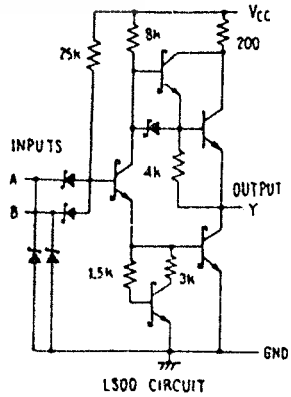
Input clamp diodes not on SN54L'/SN74L' circuits.
'00, 'L00 CIRCUITS



'S00 CIRCUIT



'H00 CIRCUIT



LS00 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
* Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5404/7404 Hex Inverter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T. I.	SN54S04	J①			W①	SN54H04	J①			W①	SN54LS04	J①			W②	SN5404	J			W①	SN54L04	J①	N①	T②	
	SN74S04	J①	N①			SN74H04	J	N①			SN74LS04	J①	N①			SN7404	J①	N①			SN74L04	J①	N①	T②	
FAIRCHILD	FM54S04 FM74S04	D①				FM54H04/FM74H04	D①			F②	FM54LS04/FM74LS04	D①			F①	FM5404 FM7404	D			F②					
	5C74S04/FC9S04	D①	P①			FC74H04/FC9H04	D①	P①			FC74LS04/FC9LS04	D①	P①		F①	FM7404/FC9H04	D	P①							
MOTOROLA						MC3108	L①			F①						MC5404	L			F②					
						MC3008	L①	P①		F①	SN74LS04		P①			MC7404	L	P							
N. S. C.	DM74S04		N①			DM54H04	J①	N①			DM54LS04					DM5404	J①	N		W②	DM54L04	J①	N①		
						DM74H04	J①	N			DM74LS04					DM7404	J①	N			DM74L04	J①	N①		
PHILIPS	N74S04		①			N74H04		①			N74LS04					FJH241/7404									
SIGNETICS	S54S04	F①	A①		W①	S54H04	F①	A①		W②						S5404	F①	A		W②					
	N74S04	F①	A①		W①	N74H04	F①	A①			N74LS04		A①			N7404	F①	A							
SIEMENS																FLH211									
FUJITSU											74LS04		M①			MB416		M							
HITACHI	HD74S04	①	P①								HD74LS04		P①			HD7404/HD2522	①	P							
MITSUBISHI	M5S004		P①								M74L904		P①			M53204		P①							
NEC	74S04		C①								74LS04		C①			μPB235	D①								
TOSHIBA																TD3404A		P①							

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

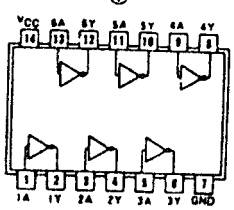
	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

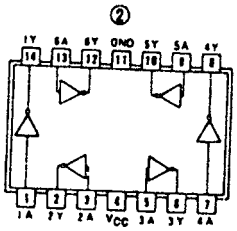
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		1.2	2.4	mA
I_{CCL}	Supply current		Total, outputs low		3.6	6.6	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15PF,	T_A = 25°C, R_L = 2KΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)

①



②



positive logic :
$Y = \overline{A}$

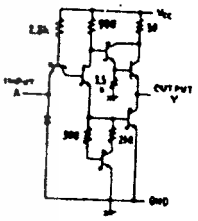
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡ All typical values are at V_{CC} = 5V, T_A = 25°C
* Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S' duration of short-circuit should not exceed 1 second.

Schematics (each gate)

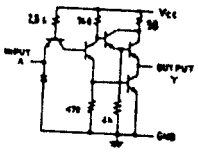
CIRCUIT	R1	R2	R3	R4
'04	4k	1.6k	130	1k
'L04	40k	20k	500	12k

Input clamp diodes not on SN54LS/74LS' circuits

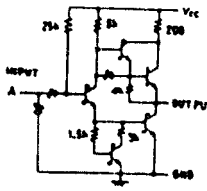
'04, 'L04 CIRCUITS



S04 CIRCUIT



'H04 CIRCUIT



'LS04 CIRCUIT

Resistor values shown are nominal and in ohms.

5408/7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S08	J			W						SN54LS08	J			W	SN5408	J	N		W					
	SN74S08	J	N								SN74LS08	J	N			SN7408	J	N							
FAIRCHILD	FM54S08/FM95S08	D			F	FM54H08 FM9H08	D			F	FM54LS08/FM95LS08	D			F	FM5408 FM9N08	D			F					
	FC74S08/FC95S08	D	P		F	FC74H08/FC9H08	D	P		F	FC74LS08 FC95LS08	D	P		F	FC7408 FC9N08	D	P							
MOTOROLA						MC3101	L			F						MC7408		P							
						MC3001	L	P		F	SN74LS08		P			DM5408	J	N		W	DM54L08				
N.S.C.						DM54H08	J	N			DM54LS08		P			DM7408	J	N			DM74L08				
						DM74H08	J	N			DM74LS08		P												
PHILIPS	N74S08		I			N74H08		T			N74LS08		I			N7408									
SIGNETICS						S54H08	F	A		W						S5408	F	A		W					
	N74S08		A			N74H08	F	A			N74LS08		A			N7408	F	A							
SIEMENS																FLH381		I							
FUJITSU											74LS08		M												
HITACHI											HD74LS08		P			HD7408/HD2550		P							
MITSUBISHI											M74LS08		P			M5320B		P							
NEC											74LS08		C			μPB234	D								
TOSHIBA																TD3408		P							

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		65°C to 150°C

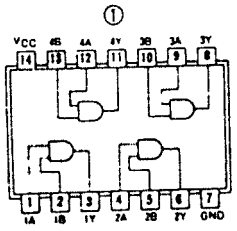
recommended operating conditions

	SN54LS08 MIN	NOM	MAX	SN74LS08 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short circuit output current ◆	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		2.4	4.8	mA
I_{CCL}	Supply current		Total, outputs low		4.4	8.8	mA
I_{CC}	Supply current	V_{CC} = 5V,	Average per gate (50% duty cycle)		0.85		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	20	ns

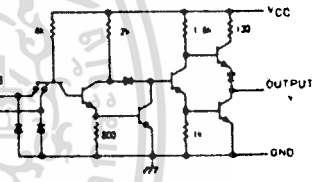
Pin Assignment (Top View)



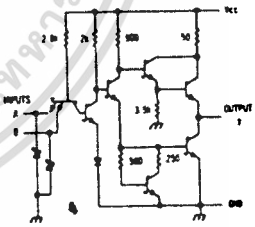
positive logic:

Y = AB

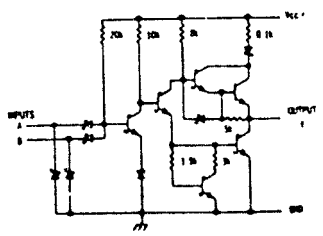
Schematics (each gate)



'08 CIRCUIT



'S08 CIRCUIT



'LS08 CIRCUIT

Resistor values shown are nominal and in ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5410/7410 Triple 3-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S10	J①			W①	SN54H10	J①			W②	SN54LS10	J①			W①	SN5410	J①			W②	SN54L10	J①	N①	T②	
	SN74S10	J①	N①			SN74H10	J①	N①			SN74LS10	J①	N①			SN7410	J①	N①			SN74L10	J①	N①	T②	
FAIRCHILD	μA9610/μA9810	R①			F①	FJH 54H10/FJH 74H10	D①			F②	μA54LS10/μA74LS10	R①			F①	FJH5410/FJH74H10	D①			F②					
	FC74S10/FC54S10	R①	P①			FC74H10/FC54H10	D①	P①			FC74LS10/FC54LS10	R①	P①		F①	FC7410/FC54H10	D①								
MOTOROLA						MC3105	L①			F①						MC5410	L①			F②					
						MC3806	L①	P①		F①	SN74LS10		P①			MC7410	L①	P①		F②					
N.S.C.	DM54S10		①			DM54H10	J①	N①			DM54LS10					DM5410	J①	N①		F②					
	DM74S10		N①			DM74H10	J①	N①			DM74LS10					DM7410	J①	N①		F②					
PHILIPS	N74S10		①			GJH121/74H10..		①			N74LS10		①			FJH121/7410		①							
SIGNETICS	S54S10					S54H10	F①	A①		W②						S5410	F①	A①		W②					
	N74S10					N74H10	F①	A①			N74LS10		A①			N7410	F①	A①							
SIEMENS																FLH111		①							
FUJITSU						MB602	①	M①			74LS10		M①			MB401	①	M①							
HITACHI	HD74S10	①	P①								HD74LS10		P①			HD7410/HD2507	①	P①							
MITSUBISHI	M55810		P①								M74LS10		P①			M53210		P①							
NEC	μPB2810	D①									74LS10		C①			μPB202	D①	D①							
TOSHIBA																TD3410A		P①							

Electrical Characteristics SN54LS10/SN74LS10

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

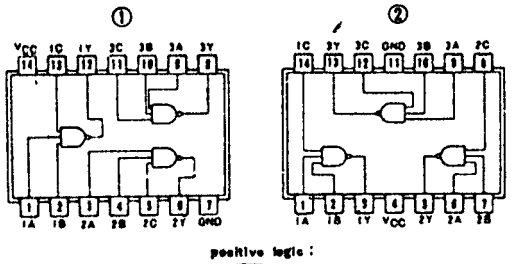
recommended operating conditions

	SN54LS10 MIN	NOM	MAX	SN74LS10 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrics over recommended operating over free-air temperature range

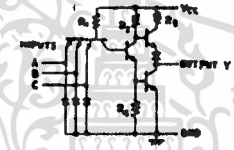
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IL} = V_{IL} max,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IH} = 2V,			0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		0.6	1.2	mA
I_{CCL}	Supply current		Total, outputs low		1.8	3.3	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)



positive logic :
$Y = \overline{ABC}$

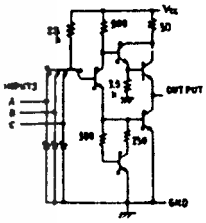
Schematics (each gate)



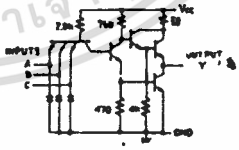
CIRCUIT	R_1	R_2	R_3	R_4
'10	4kΩ	1.5kΩ	130Ω	1kΩ
'L10	40kΩ	20kΩ	500Ω	12kΩ

Input clamp diodes not on SN54L*/SN74L* circuits.

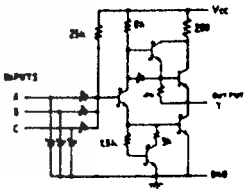
'10, 'L10 CIRCUITS



'S10 CIRCUIT



'H10 CIRCUIT



'LS10 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time, and for SN54H/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5414/7414 Hex Schmitt-Trigger Inverter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.											SN54LS14	J			W	SN5414	J			W					
											SN74LS14	J	N			SN7414	J	N							
FAIRCHILD											[illegible]	D			F	[illegible]	D								
											[illegible]	D	P		F	[illegible]	D	P							
MOTOROLA											SN74LS14		P			MC7414		P							
N. S. C.											DM54LS14					DM5414	J	N	L	W					
											DM74LS14					DM7414	J	N		W					
PHILIPS											N74LS14					N7414									
																N5414	F	B							
SIGNETICS											N74LS14		A			N7414		B							
SIEMENS																									
FUJITSU											74LS14		M												
HITACHI											HD74LS14		P			HD7414		P							
MITSUBISHI											M74LS14		P			M53214		P							
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS14/SN74LS14

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

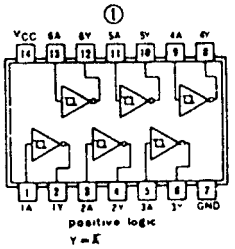
recommended operating conditions

	SN54LS14			SN74LS14			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

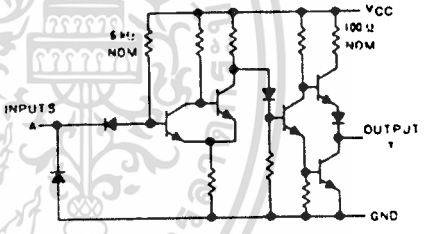
PARAMETER		TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage	V_{CC}=5V	1.4	1.6	1.9	V
V_{T-}	Negative-going threshold voltage	V_{CC}=5V	0.5	0.8	1	V
	Hysteresis ($V_{T+}-V_{T-}$)	V_{CC}=5V	0.4	0.8		V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_I=V_{T-} min, I_{OH}=MAX	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_I=V_{T+} max, I_{OL}=4mA		0.25	0.4	V
I_{T+}	Input current at positive-going threshold	V_{CC}=5V, V_I=V_{T+}		−0.14		mA
I_{T-}	Input current at negative-going threshold	V_{CC}=5V V_I=V_{T-}		−0.18		mA
I_I	Input current at maximum input voltage	V_{CC}=MAX V_I=7V			0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX V_I=2.7V			20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V			−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC}=MAX	−20		−100	mA
I_{CC}	Supply current, Total, output high	V_{CC}=MAX,		8.6	16	mA
	Total, output low			12	21	
	Average per gate	V_{CC}=5V, 50% duty cycle		1.72		
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V T_A=25°C,		15	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L=15PF R_L=2kΩ		15	22	ns

Pin Assignment (Top View)

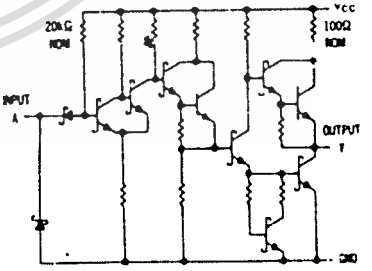


positive logic
$Y=\overline{A}$

Schematics (each gate)



'14 CIRCUIT



LS14 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
* Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5417/7417 Hex Buffer/Driver with Open-Collector High-Voltage Output

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.																SN5417	J①			W①					
																SN7417	J①	N①							
FAIRCHILD																FM5417/FM9N17	D①			F①					
																FC7417/FC9N17	D①	P①							
MOTOROLA																SN7417		P①							
																DM5417	J①	N①		W①					
N.S.C.																DM7417	J①	N①							
PHILIPS																N7417		①							
																S5417	F①	A①		W①					
SIGNETICS																N7417	F①	A①							
SIEMENS																FLH491T		①							
FUJITSU																									
HITACHI																HD7417	①	P①							
MITSUBISHI																M7417		P①							
NEC																									
TOSHIBA																TD7417		P①							

Electrical Characteristics SN5417/SN7417

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54	−55°C to 125°C
Input voltage	5.5V		SN74	0°C to 70°C
Off-state (high-level) voltage applied to open-collector outputs	15V	Storage temperature range		−65°C to 150°C

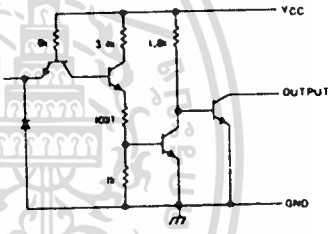
recommended operating conditions

	SN5417 MIN	NOM	MAX	SN7417 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V_{OH}			15			15	V
Low-level output current, I_{OL}			30			40	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −12mA				−1.5	V
I_{OH}	High-level output current	V_{CC} = MIN, V_{IH} = 2V, V_{OH} = MAX				250	μA
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OL} = 16mA				0.4	V
		V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OL} = MAX				0.7	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 5.5V				1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.4V				40	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−1.6	mA
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		29	41	mA
I_{CCL}	Supply current		Total, outputs low		21	30	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		4.17		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF	T_A = 25°C, R_L = 110Ω		6	10	ns
t_{PHL}	Propagation delay time, high-to-low-level output				20	30	ns

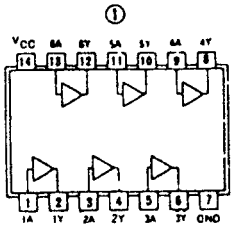
Schematic (each gate)



'17 CIRCUIT

Resistor values shown are nominal and in ohms.

Pin Assignment (Top View)



positive logic

Y = A

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5420/7420 Dual 4-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S20	J①			W①	SN54H20	J①			W②	SN54LS20	J①			W①	SN5420	J①			W②	SN54L20	J①	N①	T②	W②
	SN74S20	J①	N①			SN74H20	J①	N①			SN74LS20	J①	N①			SN7420	J①	N①			SN74L20	J①	N①	T②	
FAIRCHILD	FM54S20/FM9S20	D①				FM54H20/FM9H20	D①			F②						FM5420/FM9N20	D①			F②					
	FC74S20/FC9S20	D①	P①			FC74H20/FC9H20	D①	P①			FC74LS20/FC9LS20	R①	P①		F①	FC7420/FC9N20	D①	P①							
MOTOROLA						MC3110	L①			F②						MC5420	L①			F②					
						MC3010	L①	P①		F②	SN74LS20		P①			MC7420	L①	P①		F②					
N. S. C.						DM54H20	J①	N①			DM54LS20					DM5420	J①	N①		W②	DM54L20	J①	N①		F②
	DM74S20		N①			DM74H20	J①	N①			DM74LS20					DM7420	J①	N①			DM74L20	J①	N①		F②
PHILIPS																									
	N74S20		①			OJH111/74H20		①			N74LS20		①			FJH111/7420		①							
SIGNETICS	S54S20	F①	A①		W①	S54H20	F①	A①		W②						S5420	F①	A①		W②					
	N74S20	F①	A①			N74H20	F①	A①			N74LS20		A①			N7420	F①	A①							
SIEMENS																									
																FLH121		①							
FUJITSU						MB603	①	M①			74LS20		M①			MB402	①	M①							
						MB603																			
HITACHI	HD74S20		①	P①							HD74LS20		P①			HD7420/HD2504		①	P①						
MITSUBISHI	M5S020		①	P①							M74LS20		P①			M53220			P①						
NEC	μPB2S20	D①									74LS20		Q①			μPB203	D①		C①						
TOSHIBA																TD3420A			P①						

Electrical Characteristics SN54LS20/SN74LS20

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

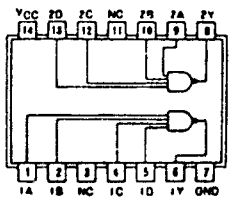
	SN54LS20 MIN	NOM	MAX	SN74LS20 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

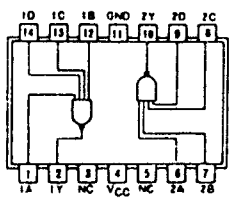
PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX,	V_{IL} = V_{IL} max.	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IH} = 2V,			0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		0.4	0.8	mA
I_{CCL}	Supply current		Total, outputs low		1.2	2.2	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)

(1)



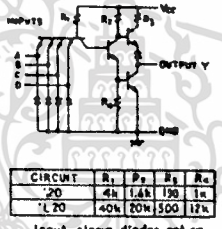
(2)



positive logic : $Y = \overline{ABCD}$

NC = No internal connection

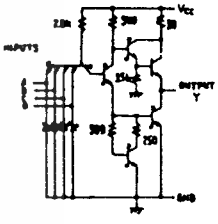
Schematics(each gate)



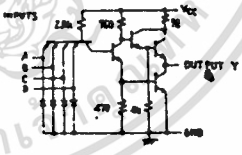
CIRCUIT	R_1	R_2	R_3	R_4
'20	4kΩ	1.6kΩ	130Ω	1kΩ
'L20	40kΩ	20kΩ	500Ω	12kΩ

Input clamp diodes not on SN54L'/SN74L' circuits.

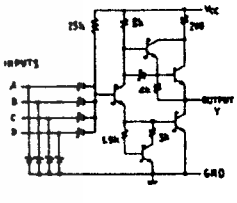
'20, 'L20 CIRCUITS



'S20 CIRCUIT



'H20 CIRCUIT



'LS20 CIRCUIT

Resistor values shown are nominal and in ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5430/7430 8-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S30	J①			W①	SN54H30	J①			W①	SN54LS30	J①			W①	SN5430	J①			W②	SN54L30	J①	N①	T②	
	SN74S30	J①	N①			SN74H30	J①	N①			SN74LS30	J①	N①			SN7430	J①	N①			SN74L30	J①	N①	T②	
FAIRCHILD	[illegible]	J①			F①	FM54H30/FM5H30	D①			F②	[illegible]	J①			F①	FM5430/FM5N30	D①			F②					
	[illegible]	J①	P①		F①	FC74H30/FC5H30	D①	P①			[illegible]	J①	P①		F①	FC7430/FC5N30	D①	P①							
MOTOROLA						MC3116	L①			F①						MC5430	L①			F②					
						MC3016	L①	P①		F①	SN74LS30		P①			MC7430	L①	P①		F②					
N.S.C.						DM54H30	J①	N①			DM54LS30					DM5430	J①	N①		W②	DM54L30	J①	N①		F②
	DM74S30					DM74H30	J①	N①			DM74LS30					DM7430	J①	N①			DM74L30	J①	N①		F②
PHILIPS																									
						OJH101/74H30		①			N74LS30		①			FJH101/7430		①							
SIGNETICS						S54H30	F①	A①		W②						S5430	F①	A①		W②					
	N74S30		A①			N74H30	F①	A①		W②	N74LS30		A①			N7430	F①	A①							
SIEMENS																FLH131		①							
FUJITSU						MB604	①	M①			74LS30		M①			MB403	①	M①							
HITACHI											HD74LS30		P①			HD7430/HD2508	①	P①							
MITSUBISHI	M5S030		P①								M74LS30		P①			M53230/M5310		P①							
NEC																									
											74LS30		C①			μPB204	D①	C①							
TOSHIBA																TD3430A		P①							

Electrical Characteristics SN54LS30/SN74LS30

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

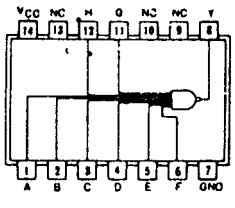
	SN54LS30 MIN	NOM	MAX	SN74LS30 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

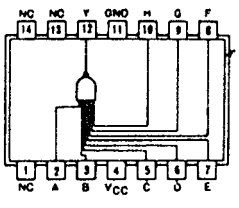
PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		0.35	0.5	mA
I_{CCL}	Supply current		Total, outputs low		0.6	1.1	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.48		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ			8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				13	20	ns

Pin Assignments (Top View)

①

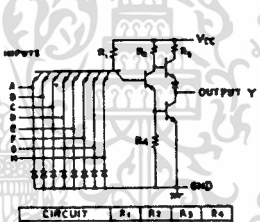


②



posibve logic:
$Y = \overline{ABCDEFGH}$
NC = No internal connection

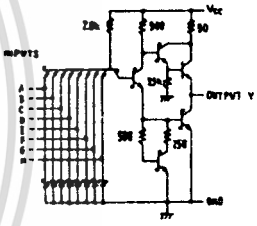
Schematics (each gate)



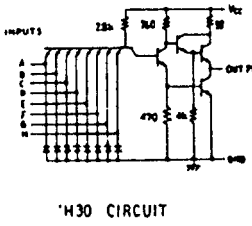
CIRCUIT	R_1	R_2	R_3	R_4
'30	4k	12k	130	1k
'L30	40k	20k	120	12k

Input clamp diodes not on SN54L'/SN74L' circuits.

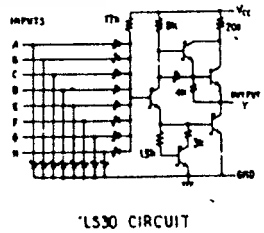
'30 'L30 CIRCUITS



'S30 CIRCUIT



'H30 CIRCUIT



'LS30 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S/SN74S' duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S32	J①			W①						SN54LS32	J①			W①	SN5432	J①			W①					
	SN74S32	J①	N①								SN74LS32	J①	N①			SN7432	J①	N①							
FAIRCHILD	[illegible]	J①			F①						[illegible]	J①			F①	FM5432/FM9N32	D①			F①					
	[illegible]	J①	P①		F①						[illegible]	J①	P①		F①	FC7432/FC9N32	D①	P①							
MOTOROLA																									
											SN74LS32		P①												
N.S.C.											DM74LS32		①			DM5432	J①	N①		W①	DM54L32				
											DM54LS32		①			DM7432	J①	N①			DM74L32				
PHILIPS																									
	N74S32		①								N74LS32		①			N7432		①							
SIGNETICS																[illegible]	F①	J①		W①					
											N74LS32		A①			[illegible]	F①	J①							
SIEMENS																									
																FLH631		①							
FUJITSU																									
											74LS32		M①												
HITACHI																									
											HD74LS32		P①			HD7432		P①							
MITSUBISHI																									
											M53L32		P①												
NEC																									
											74LS32		C①												
TOSHIBA																									

Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

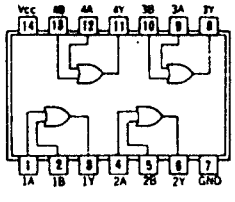
	SN54LS32 MIN	NOM	MAX	SN74LS32 MIN	NOM	MAX	Unit
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IH} = 2V,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IL} = V_{IL} max,		0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		3.1	6.2	mA
I_{CCL}	Supply current		Total, outputs low		4.9	9.8	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		1.0		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		14	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				14	22	ns

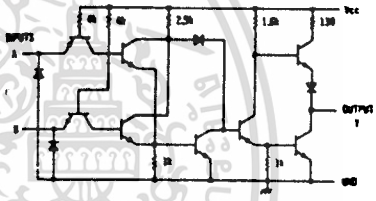
Pin Assignment (Top View)

①

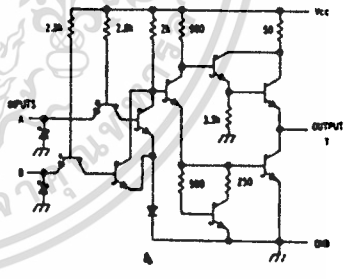


positive logic:
Y = A + B

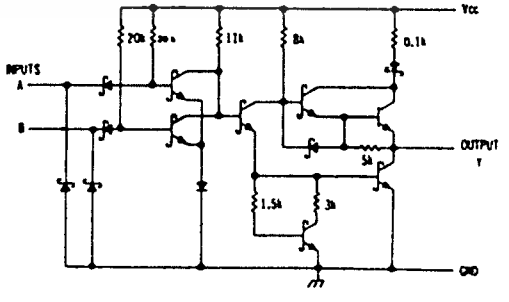
Schematics (each gate)



'32 CIRCUIT



'S32 CIRCUIT



'LS32 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S74	J①			W①	SN54H74	J①			W②	SN54LS74	J①			W①	SN5474	J①			W②	SN54L74	J①	N①	T②	
	SN74S74	J①	N①			SN74H74	J①	N①			SN74LS74	J①	N①			SN7474	J①	N①			SN74L74	J①	N①	T②	
FAIRCHILD	FM54S74/FM84S74	D①				FM54H74/FM84H74	D①			F②	[illegible]	[illegible]			F②	FM54174/FM84174	D①			F②					
	FC74S74/FC84S74	D①	P①			FC74H74/FC84H74	D①	P①		F②	[illegible]	[illegible]	P①		F②	FC74174/FC84174	D①	P①							
MOTOROLA											SN74LS74		P①												
N.S.C.	DM74S74		N①			DM54H74	J①	N①			DM54LS74		P①			DM5474	J①	N①		W②	DM54L74	J①	N①		F②
						DM74H74	J①	N①			DM74LS74					DM7474	J①	N①			DM74L74	J①	N①		F②
PHILIPS	N74S74		①			OJJ131/74H74		①			N74LS74		①			FJJ131/7474		①							
SIGNETICS	S54S74					S54H74	F①	A①		W①						S5474	F①	A①		W②					
	N74S74					N74H74	F①	A①			N74LS74		A①			N7474	F①	A①							
SIEMENS																FLJ141		①							
FUJITSU											74LS74		M①			MB420	①	M①							
HITACHI	HD74S74	①	P①								HD74LS74		P①			HD7474/HD2518	①	P①							
MITSUBISHI	M74S74		P①								M74LS74		P①			M5327/M5374		P①							
NEC	74S74		C①								74LS74		C①			μPB214	D①	C①							
TOSHIBA																TD3474A		P①							

Electrical Characteristics SN54LS74/SN74LS74

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

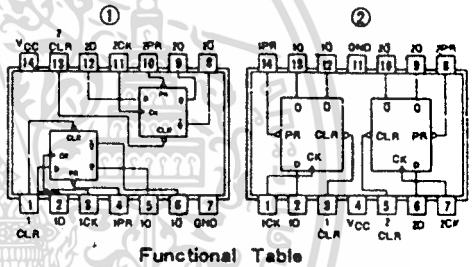
		SN54LS74 MIN	NOM	MAX	SN74LS74 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400	μA
Low-level output current, I_{OL}				4			8	mA
Pulse width, t_w	Clock high	25			25			ns
	Preset or clear low	25			25			
Input setup time, t_{setup}	High-level data	25↑			25↑			ns
	Low-level data	20↑			20↑			
Input hold time, t_{hold}		5↑			5↑			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage		2			V
V_{IL}	Low-level input voltage				0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=MAX	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=4mA		0.25	0.4	V
I_I	Input current at maximum input voltage: D, J, K	V_{CC}=MAX, V_I=7V			0.1	mA
	Clear				0.2	
	Preset				0.2	
	Clock				0.1	
I_{IH}	High-level input current: D, J, K	V_{CC}=MAX, V_I=2.7V			20	μA
	Clear				40	
	Preset				40	
	Clock				20	
I_{IL}	Low-level input current: D, J, K	V_{CC}=MAX, V_I=0.4V			−0.4	mA
	Clear				−0.8	
	preset				−0.8	
	Clock				−0.4	
I_{OS}	Short-circuit output current* Series 54LS	V_{CC}=MAX	−20		−100	mA
	Series 74LS		−20		−100	
I_{CC}	Supply current (Average per flip-flop)	V_{CC}=MAX, See Note 1		4	8	mA
f	clock frequency	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ	25	33		MHz
t_{PLH}	from clear, preset or clock (as appropriate) to Q or $\bar{Q}$			13	25	ns
t_{PHL}				25	40	

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC}=5V, T_A=25°C.
*Not more than one output should be shorted at a time.
t_{PLH} = propagation delay time, low-to-high-level output.

Pin Assignments (Top-View)

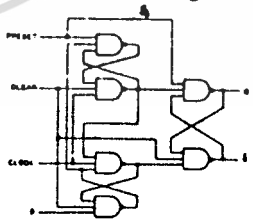


Functional Table

'74, 'H74, 'LS74, 'S74 (See Note 2)

INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$

Functional Block Diagram



'74, 'S74, 'H74, 'LS74, 'L74 DUAL D-FLIP-FLOP WITH CLEAR AND PRESET

NOTES: 1. With all outputs open, I_{CC} is measured with the Q and $\bar{Q}$ outputs high in turn. At the time of measurement, the clock input is grounded.
2. H = high level (steady state), L = low level (steady state), X = irrelevant
↑ = transition from low to high level
Q_0 = the level of Q before the indicated input conditions were established
* This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5485/7485 4-Bit Magnitude Comparator

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S85	J ①			W ①						SN54LS85	J ①			W ①	SN5485	J ①			⑩	SN54L85	J ②			
	SN74S85	J ①	N ①								SN74LS85	J ①	N ①			SN7485	J ①	N ①			SL74L85	J ②	N ②		
FAIRCHILD																PN5485/PN7485	N ②								
																FC7485/FC3885		N ②							
MOTOROLA																MC7485		P							
N.S.C.											DM54LS85		J								CM54L85	J ②	N ②		F ②
											DM74LS85		J			DM7485		N			CM74L85	J ②	N ②		F ②
PHILIPS	N74S85		①								N74LS85		T			N7485									
SIGNETICS	N74S85		A ①								N74LS85		A ①			N7485									
																S5485									
SIEMENS																FLH431									
FUJITSU											74LS85		MJ			MB448		1 ⑩							
HITACHI											HD74LS85		P ①			HD7485		P ①							
MITSUBISHI	M74S85		P ①								M74LS85		P ①			M53285		P ①							
NEC																μPB2085	D ①								
TOSHIBA																									

Electrical Characteristics SN54LS85/SN74LS85

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage (see Note)	5.5V	Storage temperature range		−65°C to 150°C

recommended opering conditions

	SN54LS85			SN74LS85			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-temperature, T_A	−55		125	0		70	°C

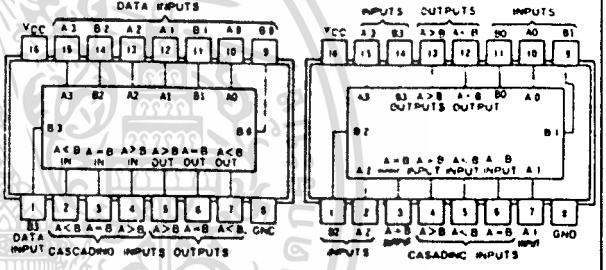
electrical characterics over recommended oprating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 4mA			0.25	0.4	V
I_I	Input current at maximum input voltage: A<B, A>B inputs	V_{CC} = MAX, V_I = 7V				0.1	mA
	all other input					0.3	
I_{IH}	High-level input current: A<B, A>B inputs	V_{CC} = MAX, V_I = 2.7V				20	μA
	all other inputs					60	
I_{IL}	Low-level input current: A<B, A>B inputs	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
	all other inputs					−1.2	
I_{OS}	Short-circuit output current*	V_{CC} = MAX, V_O = 0	SN54LS85	−20		−100	mA
			SN74LS85	−20		−100	
I_{CC}	Supply current	V_{CC} = MAX, See Note			10.4	20	mA
t_{PLH}	from Any A or B data input to output A<B, A>B	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	NUMBER OF GATE LEVELS 1		18		ns
			2		19		
			3		24	36	
	from Any A or B data input to output A=B		4		27	45	
t_{PHL}	from Any A or B data input to output A<B, A>B		1		11		ns
			2		15		
	from Any A or B data input to output A=B		3		20	30	
			4		23	45	
t_{PLH}	from A<B or A=B to output A>B		1		14	22	ns
t_{PHL}			1		11	17	ns
t_{PLH}	from A=B to output A<B		2		13	20	ns
t_{PHL}			2		13	26	ns
t_{PLH}	from A>B or A=B to output A<B		1		14	22	ns
t_{PHL}			1		11	17	ns

NOTE: I_{CC} is measured with outputs open, A=B grounded, and all other inputs at 4.5V

Pin Assignments (Top View)

① ②



positive logic: see function tables

positive logic: see function tables

Function Table

COMPARING INPUTS			CASCADING INPUTS			OUTPUTS		
A3, B3	A2, B2	A1, B1	A0, B0	A>B	A<B	A=B	A>B	A<B	A=B
A3>B3	X	X	X	X	X	X	H	L	L
A3<B3	X	X	X	X	X	X	L	H	L
A3=B3	A2>B2	X	X	X	X	X	H	L	L
A3=B3	A2<B2	X	X	X	X	X	L	H	L
A3=B3	A2=B2	A1>B1	X	X	X	X	H	L	L
A3=B3	A2=B2	A1<B1	X	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0>B0	X	X	X	H	L	L
A3=B3	A2=B2	A1=B1	A0<B0	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	L	L	H	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	H	L	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	H	L	L	H

'85 'S85 LS85

A3=B3	A2=B2	A1=B1	A0=B0	X	X	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	H	H	L	L	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	L	H	H	L

L85

A3=B3	A2=B2	A1=B1	A0=B0	L	H	H	L	H	H
A3=B3	A2=B2	A1=B1	A0=B0	H	L	H	H	L	H
A3=B3	A2=B2	A1=B1	A0=B0	H	H	H	H	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	H	L	H	H	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	L	L	L	L

H = high level, L = low level, X = irrelevant

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type

‡ All typical values are at V_{CC} = 5V, T_A = 25°C

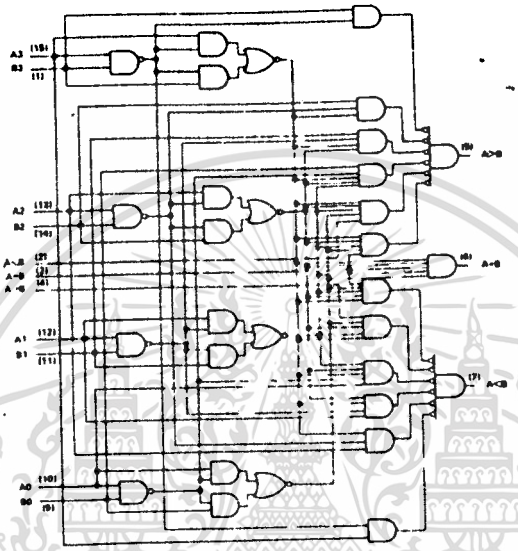
* Not more than one output should be shorted at a time

t_{PLH} = propagation delay time, low-to-high-level output

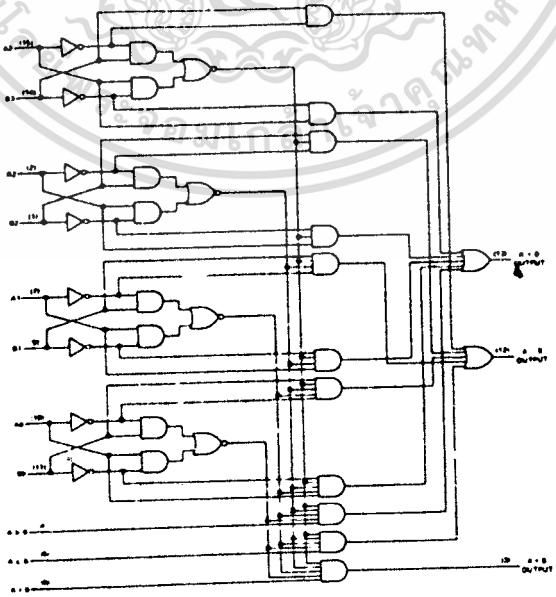
CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagrams



'85, 'S85, 'LS85 4-BIT MAGNITUDE COMPARATOR



'L85 4-BIT MAGNITUDE COMPARATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

54125/74125 Quadruple Bus Buffer Gate with Three-State Output

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Tow-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Deviçe Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.																SN54125	J①			W①					
																SN74125	J①	N①							
FAIRCHILD											F74LS125		P①												
MOTOROLA											SN74LS125		P①												
N.S.C.											DM54LS125		①												
											DM74LS125		①			DM78125		N①							
PHILIPS											N74LS125		①												
SIGNETICS																54125									
																74125									
SIEMENS																									
FUJITSU																									
HITACHI																HD74125		P①							
MITSUBISHI																M74125		P①							
NEC																									
TOSHIBA																									

Electrical Cheristics SN54LS125/SN74LS125

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

	SN54LS125			SN74LS125			Unit
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−1			−2.6	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature T_A	−55		125	0		70	°C

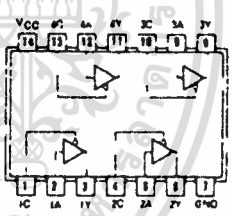
electrical charactenstics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = MAX	54LS Family	2.4			V
			74LS Family	2.4			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V,	I_{OL} = MAX		0.35	0.5	V
$I_{O(off)}$	Off-state(high-impedance state) output current	V_{CC} = MAX, V_{IH} = 2V, V_{IL} = 0.8V	V_O = 7.6V			20	μA
			V_O = 0.4V			−20	
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX	54LS Family	−30		−225	mA
			74LS Family	−40		−225	
I_{CC}	Supply current	V_{CC} = MAX, DATA INPUT = 0V, OUTPUT CONTROL = 4.5V			11	20	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, T_A = 25°C	C_L = 45PF, R_L = 667Ω		9	15	ns
t_{PHL}	Propagation delay time high-to-low-level output				7	18	ns
t_{ZH}	Output enable time to high level				12	20	ns
t_{ZL}	Output enable time to level				15	25	ns
t_{HZ}	Output disable time from high level		C_L = 5 pF, R_L = 667Ω			20	ns
t_{LZ}	Output disable time from low level					20	ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions

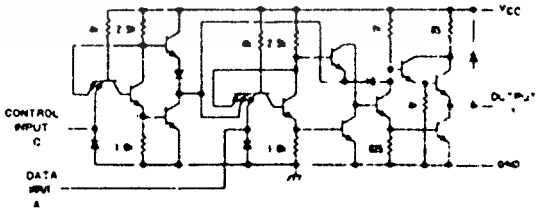
‡ All typical values are at V_{CC} = 5V, T_A = 25°C

Pin Assignment (Top View)



positive logic:
Y = A
Output is off (disabled) when C is high.

Schematic (each gate)



'125 CIRCUIT

Resistor values shown are nominal and in ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54138/74138 . 3-Line-to-8-Line Decoder

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S138	J①			W①						SN54LS138	J①			W①									
	SN74S138	J①	N①								SN74LS138	J①	N①											
FAIRCHILD	/93S138	R①									93LS138/93LS138	R①			F①									
	PC74S138/PC93S138	R①									PC74LS138/PC93LS138	R①	P①		F①									
MOTOROLA											SN74LS138		P①											
											DM74LS138		①											
N.S.C.	DM74S138		①								DM54LS138		①											
PHILIPS	N74S138		①								N74LS138		①											
SIGNETICS	S54S138	F①	B①		W①						N74LS138		A①											
	N74S138	F①	B①																					
SIEMENS																								
FUJITSU											74LS138		M①											
HITACHI											HD74LS138		P①											
MITSUBISHI	M74S138		P①								M74LS138		P①											
NEC											74LS138		C①											
TOSHIBA																								

Electrical Characteristics SN54LS138/SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

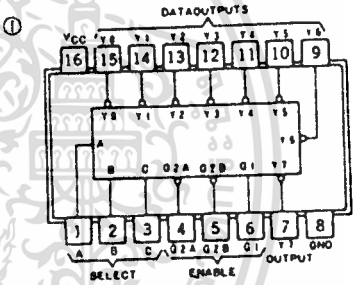
recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA	SN54LS	2.5	3.4		V
			SN74LS	2.7	3.4		
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC} = MAX		−20		−100	mA
I_{CC}	Supply current	V_{CC} = MAX, Outputs enabled and open			6.3	10	mA
t_{PLH}	from Binary select to Any output	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	levels of delay 2		13	20	ns
t_{PHL}					27	41	
t_{PLH}			3		18	27	ns
t_{PHL}					26	39	
t_{PLH}	from Enable to Any output		2		12	18	ns
t_{PHL}					21	32	
t_{PLH}			3		17	26	ns
t_{PHL}					25	38	

Pin Assignment (Top View)



positive logic:
see function table

Function Table

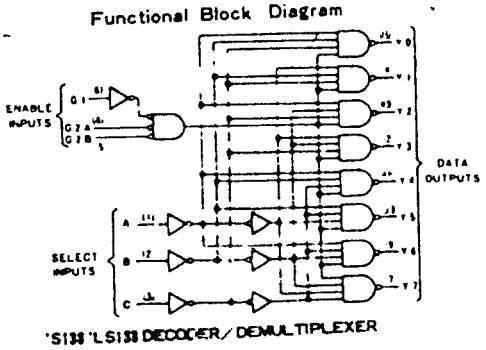
'S138 'LS138

INPUTS						OUTPUTS							
ENABLE		SELECT											
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* G2 = G2A + G2B

H = high level, L = low level, X = irrelevant

Functional Block Diagram



'S138 'LS138 DECODER/DEMULTIPLEXER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54155/74155 Dual 2-Line-to-4-Line Decoder Demultiplexer

	Schottky TTL					High-Speed TTL					Low-power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Tyqe	Package C	P	M	CF	Device Typo	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	C
T. I.											SN54LS155 SN74LS155	J1 J1	N1		W 	SN54154 SN74154	J1 J1	N1		W1 					
FAIRCHILD											FNH/LS155/FNHLS155 FC74LS155 FCHLS155	M1 D1	P1		F1 F1	FC74155	M1	P1							
MOTOROLA											SN74LS155		P1			N74155		P1							
N. S. C.											DM54LS155 DM74LS155		↑ 1			DM 54155 DM 74155	J1 J1	↓ N1		W1 W1					
PHILIPS											N74LS155		1			N74155		↑							
SIGNETICS											—		—			S 54155 N 74155	F1	B1 B1		W1 					
SIEMENS																FLY151		1							
FUJITSU											74LS155		P1												
HITACHI											HD74LS155		P1			HD74155		P1							
MITSUBISHI											M74LS155		P1			M 53356		P1							
NEC											74LS155		C1			μPB 2155		D1							
TOSHIBA																									

Electrical Characteristics SN54LS155/SN74LS155

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55 °C to 125 °C
Input voltage	7V		SN74LS	0 °C to 70 °C
		Storage temperature range		−65 °C to 150 °C

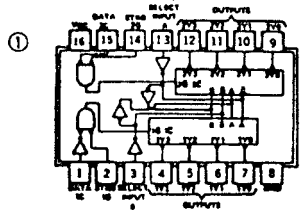
recommended operating conditions

	SN54LS155 MIN	NOM	MAX	SN74LS155 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4[1]			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†			MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = 0.8 V,	V_{IH} = 2 V, I_{OL} = −400 μA		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IL} = 0.8 V,	V_{IH} = 2 V, I_{OL} = 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.4 V				−0.4	mA
I_{OS}	Short-circuit output current ⊕	V_{CC} = MAX		54LS155	−6		−40	mA
				74LS155	−5		−42	
I_{CC}	Supply current	V_{CC} = MAX, See Note		54LS155		6.1	10	mA
				74LS155		6.1	10	
t_{PLH}	from A, B, 2C, 1G, or 2G to output Y	LEVELS OF LOGIC	2	V_{CC} = 5 V, T_A = 25 °C, C_L = 15 pF, R_L = 2kΩ		10	15	ns
t_{PHL}			2			19	30	ns
t_{PLH}	from A or B to output Y		3			17	26	ns
t_{PLH}			3			19	30	ns
t_{PLH}	from 1C to output Y		3			18	27	ns
t_{PHL}			3			18	27	ns

Pin Assignment (Top View)



Function Tables

2-LINE TO-4-LINE DECODER
'155, LS155 OR 1-LINE-TO-4-LINE DEMULTIPLEXER

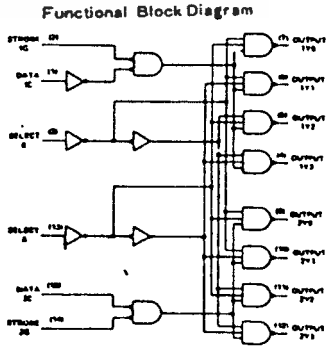
INPUTS SELECT B	A	STROBE 1G	2G	DATA 1C	2C	OUTPUTS 1Y0	1Y1	1Y2	1Y3	2Y0	2Y1	2Y2	2Y3
X	X	H		X	X	H	H	H	H	H	H	H	H
X	X		H	X	X	H	H	H	H	H	H	H	H
L	L	L		H		L	H	H	H	L	H	H	H
L	L		L	H		L	H	H	H	L	H	H	H
H	L	L			H	H	L	H	H	H	L	H	H
H	L		L		H	H	L	H	H	H	L	H	H
L	H	L			H	H	H	L	H	H	H	L	H
L	H		L		H	H	H	L	H	H	H	L	H
H	H	L			H	H	H	H	L	H	H	H	L
H	H		L		H	H	H	H	L	H	H	H	L

3-LINE-TO-8-LINE DECODER
'125, LS155 OR 1-LINE-TO-8-LINE DEMULTIPLEXER

INPUTS SELECT C	B	A	STROBE OR DATA G1	OUTPUTS (0) 2Y0	(1) 2Y1	(2) 2Y2	(3) 2Y3	(4) 1Y0	(5) 1Y1	(6) 1Y2	(7) 1Y3
X	X	X	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H
H	H	L	L	H	H	H	H	H	H	L	H
H	H	H	L	H	H	H	H	H	H	H	L

†C = inputs 1C and 2C connected together
‡G = inputs 1G and 2G connected together
H = high level, L = low level, X = irrelevant

Functional Block Diagram



'155, LS155 DUAL 2-LINE-TO-4-LINE DECODER/DEMULTIPLEXER

NOTE: I_{CC} is measured with outputs open, A, B, and 1C inputs at 4.5V, and 2C, 1G, and 2G inputs grounded.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54244/74244 Octal Buffers/Line Drivers/Line Receivers

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T. I.											SN54LS244	J													
											SN74LS244	J	N①												
FAIRCHILD																									
MOTOROLA																									
N. S. C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS244/SN74LS244

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		65°C to 150°C

recommended operating conditions

	LS54LS244			SN74LS244			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			12			15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

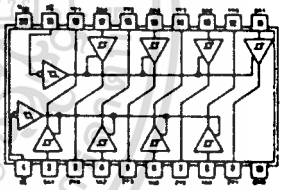
PARAMETER		TEST CONDITIONS †		SN74LS MIN	SN74LS TYP‡	SN74LS MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
	Hysteresis ($V_{T+} - V_{T-}$)	V_{CC} = MIN		0.2	0.4		V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = −3mA		2.4	3.4		V
		V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.5V, I_{OH} = MAX		2			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 12mA			0.4	V
			I_{OL} = 24mA			0.5	
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_{IL} = V_{IL} max	V_O = 2.7V			20	μA
I_{OZL}	Off-state output current, low-level voltage applied		V_O = 0.4V			−20	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current, any input	V_{CC} = MAX,	V_I = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.2	mA
I_{OS}	Short-circuit output current ⊕	V_{CC} = MAX		−40		−225	mA
I_{CC}	Supply current, Outputs high	V_{CC} MAX, Outputs open	AH		13	23	mA
	Outputs low		'LS244		27	46	
	All outputs disabled		'LS244		32	54	

switching characteristics, V_{CC} 5V, T_A 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output			9	14	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L = 45pF, R_L = 667Ω, See Note 2		12	18	ns
t_{PZL}	Output enable time to low level			20	30	ns
t_{PZH}	Output enable time to high level			15	23	ns
t_{PLZ}	Output disable time from low level	C_L 5pF, R_L = 667Ω, See Note 2		15	25	ns
t_{PHZ}	Output disable time from high level			10	18	ns

Pin Assignment (Top View)

①



SN54LS244 (J) SN74LS244 (J, N)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54245/74245 Octal Bus Transceivers with 3-state Outputs

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T I.											SN54LS245	J			W										
											SN74LS245	J	N												
FAIRCHILD																									
MOTOROLA																									
N. S. C																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS245/SN74LS245

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7 V	Operating free-air temperature range	SN54LS	55°C to 125°C
Input voltage	7 V		SN74LS	0°C to 70°C
		Storage temperature range		65°C to 150°C

recommended operating conditions

	SN54LS245			SN74LS245			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−12			15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

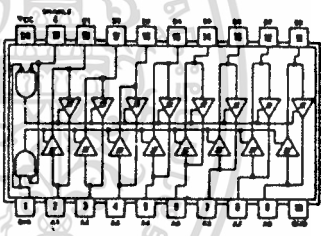
electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		SN74LS245 MIN	SN74LS245 TYP‡	SN74LS245 MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN,	I_I = −18mA			−1.5	V
	Hysteresis ($V_{T+} - V_{T-}$) A or B input	V_{CC} = MIN			0.2	0.4	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OH} = −3mA	2.4	3.4		V
			I_{OH} = MAX	2			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 12mA			0.4	V
			I_{OL} = 24mA			0.5	
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, G at 2V	V_O = 2.7 V			10	μA
I_{OZL}	Off-state output current, low-level voltage applied		V_O = 0.4V			−200	
I_I	Input current at maximum input voltage, A or B	V_{CC} = MAX,	V_I = 5.5V			0.1	mA
	Input current at maximum input voltage, DIR or G		V_I = 7V			0.1	
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.2	mA
I_{OS}	Short-circuit output current	V_{CC} = MAX		−40		−225	mA
I_{CC}	Supply current: Total, outputs high	V_{CC} = MAX, Outputs open			48	70	mA
	Supply current: Total, outputs low				62	90	
	Supply current: Outputs at Hi-Z				64	95	

switching characteristics, V_{CC} 5V, T_A 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 45pF, R_L = 667Ω, See Note 2		8	12	ns
t_{PHL}	Propagation delay time, high-to-low-level output			8	12	ns
t_{PZL}	Output enable time to low level			27	40	ns
t_{PZL}	Output enable time to high level			25	40	ns
t_{PLZ}	Output disable time from low level	C_L = 5pF, R_L = 667Ω, See Note 2		15	25	ns
t_{PHZ}	Output disable time from high level			15	25	ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.



SN54LS245 (J) SN74LS245 (J, N)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S374	J ①									SN54LS374	J ①													
	SN74S374	J	N ①								SN74LS374	J ①	N ①												
FAIRCHILD																									
MOTOROLA																									
N.S.C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommend operating conditions

		SN54LS374 MIN	NOM	MAX	SN74LS374 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V_{OH}				−400			−400	μA
High-level output current, I_{OH}				16			16	mA
Width of clock enabling pulse, t_w	High	15			15			ns
	Low	15			15			
Data hold time, t_{hold}		0↑			0↑			ns
Setup time, t_{setup}		20↑			20↑			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS‡		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = MAX		2.4	3.1		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 24mA		0.35	0.5	V
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 2.7V				20	μA
I_{OZL}	Off-state output current, low-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 0.4V				−20	μA
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current §	V_{CC} = MAX		−30		130	mA
I_{CC}	Supply current	V_{CC} = MAX, Output control at 4.5V	LS374		27	48	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C

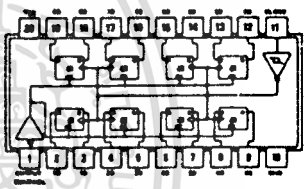
PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f_{max}			C_L = 45pF, R_L = 667Ω, See Notes 2 and 3	35	50		MHz
t_{PLH}	Data	Any Q					
t_{PHL}							
t_{PLH}	Clock or enable	Any Q			15	25	ns
t_{PHL}					18	25	
t_{PZH}	Output Control	Any Q			20	25	ns
t_{PZL}					21	25	
t_{PHZ}	Output Control	Any Q	C_L = 5pF, R_L = 667Ω, See Note 3		12	25	ns
t_{PLZ}					14	25	

† For conditions shown as MIN or MAX, see the appropriate value specified under recommended operating conditions.

NOTES: 2. Maximum clock frequency is tested with all outputs loaded
3. See load circuits and waveforms on page 3-11
f_{max} = maximum clock frequency

Pin Assignment (Top View)

①



SN54LS374 (J)　SN74LS374 (J, N)
SN54S374 (J)　SN74S374 (J, N)

'LS374, 'S374 FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้