

การสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่  
บนพื้นฐานวงจร RLC อนุกรมที่มีอินพุตอิมพีแดนซ์สูง  
และเอาต์พุตอิมพีแดนซ์ต่ำ

SYNTHESIS AND DESIGN OF RLC SERIES BASED SECOND-ORDER  
MULTIFUNCTION FILTER WITH HIGH INPUT AND  
LOW OUTPUT IMPEDANCES



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร  
คณะครุศาสตรบัณฑิตและเทคโนโลยี  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2564

KMITL-2021-ED-M-231-004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYNTHESIS AND DESIGN OF RLC SERIES BASED SECOND-ORDER  
MULTIFUNCTION FILTER WITH HIGH INPUT AND  
LOW OUTPUT IMPEDANCES



WORAWUT KULAPONG

A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION  
IN ELECTRICAL COMMUNICATIONS ENGINEERING  
SCHOOL OF INDUSTRIAL EDUCATION AND TECHNOLOGY  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2021

KMITL-2021-ED-M-231-004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2021

SCHOOL OF INDUSTRIAL EDUCATION AND TECHNOLOGY

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์

การสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่  
บนพื้นฐานวงจร RLC อนุกรมที่มีอินพุตอิมพีแดนซ์สูง  
และเอาต์พุตอิมพีแดนซ์ต่ำ  
SYNTHESIS AND DESIGN OF RLC SERIES BASED SECOND-ORDER  
MULTIFUNCTION FILTER WITH HIGH INPUT  
AND LOW OUTPUT IMPEDANCES

นักศึกษา

นายวรุฒม์ กุลพงษ์

รหัสประจำตัว

62603066

ปริญญา

หลักสูตรครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชา






วิศวกรรมไฟฟ้าสื่อสาร

อาจารย์ที่ปรึกษาวิทยานิพนธ์

รองศาสตราจารย์ ดร.สุรพงษ์ สิริพงษ์ดี

อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

รองศาสตราจารย์ ดร.วินัย ใจกล้า

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
รองศาสตราจารย์ ดร.มนตรี ศิริปรัชญานันท์	
รองศาสตราจารย์ ดร.สุรพงษ์ สิริพงษ์ดี	
รองศาสตราจารย์ ดร.วินัย ใจกล้า	
รองศาสตราจารย์ ดร.วิสุทธิ์ สุนทรกนกพงศ์	
รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์	

วัน/เดือน/ ปี ที่สอบ

2 ธันวาคม 2564 เวลา 09.00 น. เป็นต้นไป

สถานที่สอบ

สอบออนไลน์โดยใช้โปรแกรม Microsoft Teams

คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยีรับรองแล้ว



(รองศาสตราจารย์ ดร.กิติพงษ์ มะโน)

คณบดี คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี

วันที่...15...เดือน...ธันวาคม.....พ.ศ. 2564

หัวข้อวิทยานิพนธ์	การสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่ บนพื้นฐานวงจร RLC อนุกรม ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ
นักศึกษา	นายวรวิทย์ กุลพงษ์
รหัสประจำตัว	62603066
ปริญญา	ครุศาสตรบัณฑิต สาขาบริหารการศึกษา
สาขาวิชา	วิศวกรรมไฟฟ้าสื่อสาร
พ.ศ.	2564
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.สุรพงษ์ สิริพงษ์ดี
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	รศ.ดร.ดร.วินัย ใจกล้า

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่ บนพื้นฐานวงจร RLC อนุกรม ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ โดยใช้อุปกรณ์แอกทีฟ คือ วงจรขยายผลต่างแรงดันเอาต์พุต (Voltage Differencing Differential Difference Amplifier : VDDDA) ซึ่งมีโครงสร้างจากไอซีเชิงพาณิชย์เบอร์ LT1228 และเบอร์ AD830 วงจรที่นำเสนอประกอบด้วย VDDDA จำนวนสองตัว และตัวเก็บประจุต่อลงกราวด์สองตัว โหนดอินพุตทุกจุดมีอิมพีแดนซ์สูง และโหนดเอาต์พุตมีอิมพีแดนซ์ต่ำ ซึ่งเหมาะสำหรับการนำไปต่อคาสเคดในโหมดแรงดันโดยไม่ต้องใช้วงจรบัฟเฟอร์ วงจรที่นำเสนอสามารถตอบสนองการทำงานได้ ทำฟังก์ชัน ดังนี้ ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส การเลือกฟังก์ชันกรองความถี่ ไม่ต้องการวงจรกลับเฟสสัญญาณและวงจรถ่ายแรงดันที่อัตราขยายสองเท่าที่อินพุตเพิ่มเติม อีกทั้งวงจรไม่ต้องการความเข้ากันของอุปกรณ์ ความถี่ธรรมชาติสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ ด้วยคุณสมบัตินี้ทำให้วงจรที่นำเสนอสะดวกต่อการควบคุมด้วยไมโครคอนโทรลเลอร์ ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอ ด้วยโปรแกรม PSPICE และการต่อวงจรจริงโดยใช้ VDDDA ที่มีโครงสร้างเป็นไอซีที่มีในเชิงพาณิชย์สอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ ค่าความถี่ธรรมชาติที่ได้จากการจำลองการทำงานและการต่อวงจรจริงสำหรับฟังก์ชันกรองผ่านแถบความถี่เบี่ยงเบนไปจากค่าทางอุดมคติเท่ากับ 1.56% และ 6.30% ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis Title</b>	Synthesis and Design of RLC Series Based Second-order Multifunction Filter with High Input and Low Output Impedances
<b>Student</b>	Mr. Worawut Kulapong
<b>Student ID.</b>	62603066
<b>Degree</b>	Master of Science in Industrial Education
<b>Program</b>	Electrical Communication Engineering
<b>Year</b>	2021
<b>Thesis Advisor Assoc.</b>	Assoc Professor Dr. Surapong Siripongdee
<b>Thesis Co-Advisor</b>	Assoc Professor Dr. Winai Jaikla

## ABSTRACT

This thesis presents a synthesis and design of a multifunction second order filter circuit based on series RLC circuit with high impedance input and low impedance output. The implementation of VDDDA is constructed from off-the-shelf available ICs, LT1228 and AD830. The proposed filter consists of two VDDDA and two grounded capacitors. It has high impedance for all input voltage nodes and low impedance for output voltage node which is ideal for cascading in voltage-mode circuit without the use of buffer circuits. It can provide five output voltage functions which are low-pass (LP), band-pass (BP), band-reject (BR), high-pass (HP), and all-pass (AP) responses. For low-pass and band-pass functions, the non-inverting responses can be achieved. The passband voltage gain for all filtering function is equal to one. The control of the natural frequency can be done electronically. The matching condition, the inverting and double gain amplifier are not required which is easy to be controlled by microcontroller. To verify the validity of proposed filter, the PSPICE simulation and experimental results using VDDDA constructed from commercially available IC are included. PSPICE simulation and experimental results of the proposed filter correspond to the theory. The simulated and experimental natural frequency for band-pass function deviate from the theoretical value 1.56% and 6.30%, respectively.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ด้วยความเมตตากรุณาจากบุคคลหลายท่าน เนื่องจากผู้วิจัยได้รับความช่วยเหลือ ได้รับโอกาส ข้อเสนอแนะ คำปรึกษา รวมถึงกำลังใจอย่างล้นพ้น ขอกราบขอบพระคุณท่านอาจารย์ รศ.ดร.สุรพงษ์ สิริพงษ์ดี อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ได้ให้คำแนะนำ ให้คำปรึกษาทั้งในเรื่องการศึกษาและเรื่องการเดินทาง โดยเฉพาะในช่วงที่ผู้วิจัยกำลังเผชิญกับมรสุมชีวิตอย่างหนัก ท่านได้กรุณาให้กำลังใจและความช่วยเหลือ จนผู้วิจัยสามารถผ่านพ้นวิกฤติในชีวิตมาได้ ขอกราบขอบพระคุณท่านอาจารย์ รศ.ดร.วินัย ใจกล้า อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ท่านได้กรุณาให้ความรู้ และคำแนะนำในเชิงวิชาการ แม้ในยามนอกเวลาราชการยังได้เสียสละเวลาส่วนตัวของท่านเพื่อให้คำปรึกษาอย่างเต็มที่ พร้อมทั้งยังตรวจสอบและให้คำแนะนำในการปรับปรุงวิทยานิพนธ์อย่างละเอียดทุกขั้นตอนด้วยความใส่ใจ โดยไม่หวังผลตอบแทน ผู้วิจัยจึงมีความซาบซึ้งในความกรุณาอย่างยิ่ง ขอกราบขอบพระคุณท่านอาจารย์ รศ.ดร.มนตรี ศิริปรัชญานันท์ รศ.ดร.วิสุทธิ์ สุนทรกนกพงศ์ และ รศ.ดร.พีระวุฒิ สุวรรณจันทร์ ที่ให้ความกรุณาตรวจสอบ ชี้แนะจุดที่บกพร่องด้วยความเมตตาเสมอมา เพื่อให้ผู้วิจัยนำไปปรับปรุงวิทยานิพนธ์ให้มีความถูกต้องสมบูรณ์

ขอขอบพระคุณท่านอาจารย์ทั้งในอดีตถึงปัจจุบันทุกท่าน ที่ได้ให้ความรู้ แนวความคิด และแนวทางการฝึกฝนฝีมือ จนสามารถนำมาประยุกต์ใช้ให้เกิดประโยชน์ต่องานวิจัยฉบับนี้ รวมถึงขอขอบพระคุณ ดร.ชัยศักดิ์ ศรีเศรษฐนิล ผู้บริหารของผู้วิจัย ที่ได้สนับสนุนและส่งเสริมให้ผู้วิจัยได้พัฒนาศักยภาพทางการศึกษา และคุณพีรพงษ์ ยอดมงคล เพื่อนร่วมงานของผู้วิจัย ที่ช่วยสนับสนุน เพื่อให้ผู้วิจัยได้ใช้เวลาในการศึกษาได้อย่างเต็มที่ สุดท้ายนี้ขอกราบขอบพระคุณ บิดา มารดา และครอบครัว ผู้ที่เป็นกำลังใจเสมอมา คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบให้แก่ บิดา มารดา ครูอาจารย์ และผู้มีพระคุณทุกท่านด้วยความเคารพยิ่ง

วรวุฒิ กุลพงษ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	4
1.3 กรอบแนวคิดในการวิจัย.....	4
1.4 ขอบเขตการวิจัย.....	5
1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย.....	6
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	7
2.1 หลักการวงจรรองความถี่.....	7
2.2 หลักการการเลียนแบบตัวเหนี่ยวนำ.....	16
2.3 หลักการเบื้องต้นของวงจรขยายผลต่างแรงดันเอาต์พุต.....	20
2.4 งานวิจัยที่เกี่ยวข้อง.....	21
บทที่ 3 วิธีดำเนินการวิจัย.....	38
3.1 การศึกษาวงจรรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนหนึ่งตัว.....	38
3.2 การสังเคราะห์วงจรรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนสองตัว.....	48
3.3 การวิเคราะห์สมรรถนะวงจรรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนสองตัว.....	51
3.4 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุต ของ VDDDA.....	58
3.5 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงที่ขั้วของ VDDDA.....	61
3.6 วงจรรองความถี่อันดับสองหลายหน้าที่บนพื้นฐานวงจร RLC อนุกรม.....	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และตี IV อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 4 ผลการวิจัยและวิเคราะห์ข้อมูล.....	68
4.1 ผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE.....	68
4.2 ผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง .....	73
4.3 ผลตอบสนองการทำงานของวงจรรองความถี่ที่นำเสนอจากการออกแบบวงจร .....	844
บทที่ 5 สรุปผล อภิปรายผล และข้อเสนอแนะ.....	85
5.1 สรุปผลการวิจัย.....	85
5.2 อภิปรายผลงานวิจัย.....	87
5.3 ข้อเสนอแนะในงานวิจัย.....	89
บรรณานุกรม.....	92
ประวัติผู้เขียน.....	96

# สารบัญตาราง

ตารางที่	หน้า
3.1 การกำหนดตัวแปรแรงดันอินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ต่างๆ.....	53
4.1 ผลตอบสนองทางความถี่ที่ได้จากการคำนวณเทียบกับผลจาก PSPICE.....	70
4.2 ย่านการรับแรงดันอินพุตของฟังก์ชันกรองความถี่ที่ให้ความผิดเพี้ยนไม่เกิน 1%.....	72
4.3 ผลตอบสนองทางความถี่ที่ได้จากการคำนวณเทียบกับผลจากการต่อวงจรจริง .....	77
5.1 เปรียบเทียบคุณลักษณะของวงจรในงานวิจัยที่นำเสนอกับงานวิจัยที่เกี่ยวข้อง.....	88
5.2 การเลือกฟังก์ชันกรองความถี่จากสวิตช์ที่ควบคุมด้วยไมโครคอนโทรลเลอร์ .....	91



# สารบัญภาพ

ภาพที่	หน้า
1.1 กรอบแนวคิดบนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ.....	4
2.1 กราฟผลตอบสนองเชิงความถี่ในอุดมคติของวงจรกรองผ่านความถี่ต่ำ.....	8
2.2 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านความถี่ต่ำ .....	9
2.3 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านความถี่สูง .....	10
2.4 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านความถี่สูง.....	10
2.5 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านแถบความถี่ .....	11
2.6 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านแถบความถี่.....	12
2.7 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรหยุดแถบความถี่ .....	13
2.8 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรหยุดแถบความถี่ .....	13
2.9 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านทุกความถี่ .....	14
2.10 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านทุกความถี่.....	15
2.11 หลักการเลียนแบบตัวเหนี่ยวนำ.....	17
2.12 โครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำ.....	19
2.13 สัญลักษณ์ของวงจร VDDDA.....	20
2.14 โครงสร้างของวงจร VDDDA.....	20
2.15 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว.....	22
2.16 วงจรกรองความถี่แบบหลายอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว .....	24
2.17 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว.....	26
2.18 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว .....	28
2.19 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว.....	29
2.20 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว.....	31
2.21 วงจรกรองความถี่แบบสามอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว.....	33
2.22 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว .....	35
2.23 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว .....	36
3.1 วงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานโดยใช้ VDDDA หนึ่งตัว .....	38
3.2 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA จำนวนหนึ่งตัว.....	40
3.3 วงจรเทียบเคียงที่มีความต้านทาน และความจุแฝงที่ชั่วของ VDDDA.....	45
3.4 วงจรตามภาพที่ 3.2 เมื่อคำนึงถึงความต้านทาน และความจุแฝง .....	45
3.5 วงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานที่ใช้ VDDDA สองตัว.....	48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และตี VII อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญภาพ (ต่อ)

ภาพที่	หน้า
3.6 วงจรกรองความถี่หลายหน้าสามอินพุต หนึ่งเอาต์พุตที่ใช้ VDDDA สองตัว .....	51
3.7 วงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง .....	54
3.8 วงจรกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่งจะทำให้ได้ฟังก์ชัน โอนย้ายแรงดันดังนี้.....	54
3.9 วงจรกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง .....	55
3.10 วงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง .....	56
3.11 วงจรกรองผ่านทุกความถี่แบบกลับเฟส .....	57
3.12 วงจรกรองความถี่ในภาพที่ 3.6 เมื่อคำนึงถึงความต้านทานและความจุแฝง.....	61
3.13 ความต้านทานและความจุแฝงระหว่างเอาต์พุต $V_{w1}$ และอินพุต $V_{+2}$ .....	63
4.1 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบ ความถี่ และกรองผ่านความถี่สูง .....	69
4.2 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส .....	69
4.3 เปรียบเทียบผลตอบสนองทางเวลา สัญญาณอินพุตและเอาต์พุตของฟังก์ชัน กรองผ่านแถบ ความถี่แบบไม่กลับเฟสที่ความถี่ $f_0$ .....	70
4.4 ผลการควบคุมความถี่ฟังก์ชันกรองผ่านแถบความถี่โดยปรับค่า $I_b$ .....	71
4.5 ความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LP, HP, BP, HP และ AP เทียบกับแรงดัน .....	72
4.6 ผลกระทบจากอุณหภูมิที่มีผลต่อความถี่ธรรมชาติ.....	73
4.7 แหล่งจ่ายไฟฟ้ากระแสตรง รุ่น GPS-3303 .....	74
4.8 ออสซิลโลสโคป รุ่น DSOX1102G.....	74
4.9 การต่อวงจรบนบอร์ดทดลองเพื่อทดสอบสมรรถนะ.....	75
4.10 การทดสอบสมรรถนะด้วยเครื่องมือและบอร์ดทดลอง.....	75
4.11 การต่อวงจรบนบอร์ดทดลองเพื่อให้ได้ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส.....	75
4.12 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบ ความถี่ และกรองผ่านความถี่สูงจากการต่อวงจรจริง.....	76
4.13 ผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ จากการต่อวงจรจริง.....	77
4.14 ผลตอบสนองฟังก์ชันกรองผ่านแถบความถี่ จากการต่อวงจรจริงโดยการปรับค่า $I_b$ .....	78
4.15 เปรียบเทียบสัญญาณที่จุด $V_{in}$ และ $V_o$ ของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟส (ก) $f =$ 20kHz, (ข) $f = 196.56\text{kHz}$ และ (ค) $f = 1\text{MHz}$ .....	79

## สารบัญภาพ (ต่อ)

ภาพที่	หน้า
4.16 เปรียบเทียบสัญญาณที่จุด $V_{in}$ และ $V_o$ ของวงจรกรองผ่านแถบความถี่แบบไม่กลับเฟส (ก) $f = 20\text{kHz}$ , (ข) $f = 196.56\text{kHz}$ และ (ค) $f = 1\text{MHz}$ .....	80
4.17 เปรียบเทียบสัญญาณที่จุด $V_{in}$ และ $V_o$ ของวงจรกรองหยุดแถบความถี่ แบบกลับเฟส (ก) $f = 20\text{kHz}$ , (ข) $f = 196.56\text{kHz}$ และ (ค) $f = 1\text{MHz}$ .....	81
4.18 เปรียบเทียบสัญญาณที่จุด $V_{in}$ และ $V_o$ ของวงจรกรองผ่านความถี่สูงแบบกลับเฟส (ก) $f = 20\text{kHz}$ , (ข) $f = 196.56\text{kHz}$ และ (ค) $f = 1\text{MHz}$ .....	82
4.19 เปรียบเทียบสัญญาณที่จุด $V_{in}$ และ $V_o$ ของวงจรกรองผ่านทุกความถี่ (ก) $f = 20\text{kHz}$ , (ข) $f = 196.56\text{kHz}$ และ (ค) $f = 1\text{MHz}$ .....	83
4.20 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส และฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส .....	84
5.1 วงจรกรองความถี่ตามภาพที่ 3.2 ที่ปรับปรุงเป็นวงจรถูกกำเนิดสัญญาณ.....	89
5.2 วงจรสำหรับเลือกฟังก์ชันกรองความถี่ควบคุมด้วยไมโครคอนโทรลเลอร์ .....	91

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองความถี่เป็นวงจรประมวลผลสัญญาณที่มีความสำคัญมากต่องานด้านวิศวกรรมไฟฟ้า อิเล็กทรอนิกส์และโทรคมนาคม (Yuce and Minaei, 2017 : 1-14) โดยเฉพาะวงจรกรองความถี่หลายหน้าที่ (Universal Filter) เป็นวงจรที่ได้รับความสนใจในการออกแบบ เนื่องจากสามารถให้ผลตอบสนองการกรองได้หลายรูปแบบภายในวงจรเดียวกัน (Chiu and Horng, 2007 : 649-652) เช่น กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ เป็นต้น วงจรกรองความถี่หลายหน้าที่ส่วนใหญ่จะเป็นวงจรกรองความถี่อันดับสอง (Second Order) เนื่องจากสามารถให้ผลตอบสนองครบทั้งห้าแบบภายในวงจรเดียวกัน เมื่อแบ่งตามจำนวนอินพุตและเอาต์พุตวงจรกรองความถี่หลายหน้าที่จะมีอยู่สามลักษณะ คือ แบบหนึ่งอินพุต-หลายเอาต์พุต (Single Input-Multiple Outputs : SIMO) (Tarunkumar, et. al. 2017 : 87-98) แบบหลายอินพุต-หนึ่งเอาต์พุต (Multiple Inputs-Single Output : MISO) (Chen, 2014 : 280-290) และแบบหลายอินพุต-หลายเอาต์พุต (Multiple Inputs-Multiple Outputs : MIMO) (Wang, et. al. 2019)

ในการออกแบบวงจรอิเล็กทรอนิกส์มีการมุ่งพัฒนาการทำงานของวงจร เพื่อลดการใช้พลังงาน ลดการสูญเสียกำลังงาน ลดความซับซ้อนในการประกอบวงจรและขนาดของอุปกรณ์อิเล็กทรอนิกส์ ซึ่งตัวเหนี่ยวนำเป็นอุปกรณ์อิเล็กทรอนิกส์ที่ถูกนำไปใช้งานในอุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ มากมาย เช่น นำไปเป็นส่วนประกอบของวงจรกรองความถี่ในเครื่องรับวิทยุ หรือใช้สร้างเป็นหม้อแปลงไฟฟ้า ซึ่งใช้ขดลวดและแกนเป็นอุปกรณ์หลัก โดยที่จำนวนรอบในการพันขดลวดรอบแกนชนิดของแกน ความยาวของแกน รวมถึงพื้นที่หน้าตัดของแกนทั้งหมด มีผลต่อค่าความเหนี่ยวนำ ตัวเหนี่ยวนำแบ่งออกเป็นสองประเภทได้แก่ ตัวเหนี่ยวนำแบบค่าคงที่ และตัวเหนี่ยวนำแบบปรับค่าได้ ซึ่งตัวเหนี่ยวนำแบบค่าคงที่ที่ถูกสร้างมาจากขดลวด จะไม่นิยมสร้างเป็นวงจรรวม เนื่องจากมีขนาดใหญ่ ในขณะที่ตัวเหนี่ยวนำแบบปรับค่าได้จะใช้การหมุนสกรูเพื่อเปลี่ยนตำแหน่งของขดลวด เพื่อให้ได้ค่าความเหนี่ยวนำตามต้องการ แต่จะมีการเสื่อมสภาพตามอายุการใช้งานที่เพิ่มมากขึ้น ทำให้ค่าความเหนี่ยวนำมีการเปลี่ยนแปลงไปไม่ตรงกับที่ค่าต้องการ โดยเฉพาะเมื่อต้องการนำตัวเหนี่ยวนำมาเป็นส่วนหนึ่งในการออกแบบวงจรกรองความถี่ ดังนั้น จึงมีการนำเสนอวงจรเหนี่ยวนำแบบแอคทีฟ (Active) หรือที่เรียกว่าวงจรเลียนแบบตัวเหนี่ยวนำ (Inductance Simulator) ขึ้นมาเพื่อแก้ปัญหาดังกล่าว (Metin and Cicekoglu, 2006 : 483-486)

การสังเคราะห์และออกแบบวงจรกรองความถี่แบบแอกทีฟโดยอาศัยหลักการของ วงจรพาสซีฟตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ (Passive RLC Circuit) ได้รับความนิยม เนื่องจากหลักการสังเคราะห์และออกแบบไม่ซับซ้อน ทำให้ง่ายต่อการออกแบบ เพียงนำวงจรแอกทีฟที่สามารถทำหน้าที่แทนตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำเข้าไปต่อแทนที่อุปกรณ์พาสซีฟ ก็จะได้วงจรกรองความถี่ตามต้องการ (Horng, 2010 : 407-413; Kacar, 2010 : 109-113; Yesil, et. al. 2014 : 143-150) ซึ่งการออกแบบวงจรกรองความถี่ดังกล่าว สามารถทำได้ตั้งแต่การออกแบบวงจรกรองอันดับหนึ่ง (First Order) วงจรกรองความถี่อันดับสอง หรือวงจรกรองความถี่อันดับสูงขึ้นไป (Higher Order) โดยวงจรเลียนแบบตัวเหนี่ยวนำได้รับความนิยมสูงที่สุดที่จะนำมาใช้สำหรับการออกแบบวงจรกรองความถี่ โดยเฉพาะอย่างยิ่งหากวงจรเลียนแบบตัวเหนี่ยวนำสามารถปรับค่าความเหนี่ยวนำได้แบบอิเล็กทรอนิกส์ จะทำให้เมื่อนำไปออกแบบวงจรกรองความถี่จะทำให้คุณสมบัติของวงจรกรองความถี่สามารถปรับได้แบบอิเล็กทรอนิกส์ เช่น ความถี่คัทออฟ (Cutoff Frequency :  $\omega_c$ ) ความถี่ธรรมชาติ (Natural Frequency :  $\omega_0$ ) หรือแบนวิธ (Bandwidth : BW) เป็นต้น (Kacar, et. al. 2014 : 73-78; Sagbas, et. al. 2009 : 423-427)

วงจรรขยายผลต่างแรงดันเอาต์พุต (Voltage Differencing Differential Difference Amplifier: VDDDA) มีโครงสร้างจากวงจรรขยายผลต่างแรงดันหรือ Voltage Differencing Differential Difference Unit (VDDDU) ต่อร่วมกับวงจรรขยายความนำถ่ายโอนหรือ Operational Transconductance Amplifier (OTA) (Herencsar, et. al. 2013 : 17-20) ทำให้อุปกรณ์ VDDDA สามารถปรับค่าความนำถ่ายโอน ( $g_m$ ) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอก ( $I_b$ ) เนื่องจาก VDDDA มีอินพุตแรงดันผลต่างถึงสองชุด (ชุดแรกอยู่ที่ OTA และชุดที่สองอยู่ที่ VDDDU) ทำให้มีความเหมาะสมที่จะนำไปออกแบบวงจรประมวลผลสัญญาณในโหมดแรงดัน โดยที่ไม่ต้องใช้วงจรบวก-ลบสัญญาณจากภายนอก อีกทั้งมีขั้วเอาต์พุตแรงดันที่มีอิมพีแดนซ์ต่ำ ซึ่งสะดวกต่อการต่อคาสเคด (Cascade) ไปวงจรภาคอื่นๆ โดยที่ไม่ต้องใช้วงจรกันชน (Buffer) ภายนอกเพิ่มเติม เนื่องด้วย VDDDA มีจุดเด่นดังที่ได้กล่าวมาข้างต้น จึงมีการนำ VDDDA มาเป็นอุปกรณ์แอกทีฟในการออกแบบวงจรประมวลผลสัญญาณแอนะล็อก (Analog) อย่างกว้างขวาง เช่น วงจรเลียนแบบตัวเหนี่ยวนำ (Jaikla, et. al. 2019; Auttaphut, 2015 : 93-103) วงจรกำเนิดสัญญาณไซน์ (Chaichana, et. al. 2015 : 79-82; Tuntrakool, et. al. 2019 : 324-332) วงจรเลื่อนเฟส (Herencsar, et. al. 2013 : 17-20) เป็นต้น

จากการศึกษาพบว่าวงจรกรองความถี่ที่ใช้ VDDDA มาเป็นอุปกรณ์แอกทีฟในการสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสอง ถูกนำเสนออย่างต่อเนื่อง โดยมีเทคนิคการสังเคราะห์วงจรมาจากพื้นฐานของวงจรรอินทิเกรเตอร์ (Integrator) แบบหนึ่งอินพุต-หลายเอาต์พุต (Tuntrakool, et. al. 2019 : 324-332; Soisang, et. al. 2015 : 155-159; Huaihongthong, et. al. 2019 : 13-23) แบบหลายอินพุต-หนึ่งเอาต์พุต (Sangyaem, et. al. 2017 : 14-25; Supavarasuwat, et. al. 2018 : 290-299) และแบบหลายอินพุต-หลายเอาต์พุต (Koton, et. al.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2014 : 53-60) วงจรรองความถี่เหล่านี้จะให้จุดเด่นที่ ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด มี อินพุตอิมพีแดนซ์สูงทุกโนด ไม่ต้องการวงจรกลับเฟสสัญญาณ และวงจรขยายแรงดันที่อัตราขยาย สองเท่าที่อินพุตเพื่อให้ได้ฟังก์ชันที่ต้องการ สามารถควบคุมความถี่ธรรมชาติได้แบบอิเล็กทรอนิกส์ บางวงจรสามารถให้เอาต์พุตอิมพีแดนซ์ต่ำทุกโนด (Koton, et. al. 2014 : 53-60; Sangyaem, et. al. 2017 : 14-25; Supavarasuwat, et. al. 2018 : 290-299) บางวงจรยังสามารถให้ค่าอัตราขยาย แลผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ (Tuntrakool, et. al. 2019 : 324-332; Soisang, et. al. 2015 : 155–159; Sangyaem, et. al. 2017 : 14-25; Supavarasuwat, et. al. 2018 : 290-299) ในขณะที่บางวงจรสามารถให้ฟังก์ชันรองความถี่ได้ ครบทุกฟังก์ชัน (Tuntrakool, et. al. 2019 : 324-332; Koton, et. al. 2014 : 53-60; Sangyaem, et. al. 2017 : 14-25; Supavarasuwat, et. al. 2018 : 290-299; Huaihongthong, et. al. 2019 : 13-23)

ถึงแม้ว่า บางวงจรสามารถควบคุมควอลิตี้แฟกเตอร์ (Quality Factor) ได้อย่างอิสระจาก ความถี่ธรรมชาติได้แบบอิเล็กทรอนิกส์ (Tuntrakool, et. al. 2019 : 324-332; Koton, et. al. 2014 : 53-60; Supavarasuwat, et. al. 2018 : 290-299; Huaihongthong, et. al. 2019 : 13-23) อย่างไรก็ตาม วงจรเหล่านี้ยังต้องใช้ VDDDA ถึงสามตัว บางวงจรยังต้องการอุปกรณ์พาสซีฟมากกว่าสองตัว (Tuntrakool, et. al. 2019 : 324-332; Koton, et. al. 2014 : 53-60; Soisang, et. al. 2015 : 155–159; Supavarasuwat, et. al. 2018 : 290-299; Huaihongthong, et. al. 2019 : 13-23) ไม่สามารถให้เอาต์พุตอิมพีแดนซ์ต่ำทุกโนด (Tuntrakool, et. al. 2019 : 324-332; Soisang, et. al. 2015 : 155–159; Huaihongthong, et. al. 2019 : 13-23) และบางวงจรไม่สามารถให้ ฟังก์ชันรองความถี่ได้ครบทุกฟังก์ชัน (Soisang, et. al. 2015 : 155–159) รวมไปถึงเทคนิคการ สังเคราะห์วงจรที่มาจากพื้นฐานของวงจรอินทิเกรเตอร์นั้น จะมีกระบวนการในการสังเคราะห์ ค่อนข้างซับซ้อนเมื่อเทียบการสังเคราะห์วงจรโดยอาศัยพื้นฐานของวงจร RLC โดยเฉพาะอย่างยิ่งกับ นักวิจัยหน้าใหม่ที่ยังไม่มีประสบการณ์หรือคุ้นเคยกับการสังเคราะห์วงจร เนื่องจากการสังเคราะห์ต้อง อาศัยวงจรอินทิเกรเตอร์ต่อร่วมกับวงจรบวก-ลบสัญญาณ และวงจรขยายสัญญาณ รวมทั้งต้องมีการ เชื่อมโยงสายสัญญาณป้อนกลับระหว่างเอาต์พุตไปยังอินพุต เพื่อให้ได้ฟังก์ชันรองต่างๆ

ส่วนวงจรรองความถี่ที่ใช้ VDDDA ที่ได้จากเทคนิคการสังเคราะห์วงจร จากหลักการของ วงจรพาสซีฟ RLC นั้น เป็นแบบหลายอินพุต-หนึ่งเอาต์พุต (Siripongdee and Jaikla. 2015 : 39-42; Chaichana, et. al. 2017; Thinthaworn, et. al. 2020 : 903-907) วงจรรองความถี่เหล่านี้ จะให้จุดเด่นคือ ใช้ VDDDA เพียงหนึ่งตัว สามารถควบคุมความถี่ธรรมชาติได้แบบอิเล็กทรอนิกส์ สามารถให้ค่าอัตราขยายแลผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ และสามารถให้ฟังก์ชันรองความถี่ได้ครบทุกฟังก์ชัน อย่างไรก็ตามวงจรเหล่านี้จะใช้ VDDDA เพียงหนึ่งตัว แต่ก็ยังต้องการอุปกรณ์พาสซีฟมากกว่าสองตัว ใช้ตัวเก็บประจุแบบลอย และ ไม่สามารถให้อินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำทุกโนดได้ (Thinthaworn, et. al. 2020

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

: 903-907; Siripongdee and Jaikla. 2015 : 39-42; Chaichana, et. al. 2017) บางวงจรยังต้องการวงจรกลับเฟสสัญญาณที่อินพุต (Chaichana, et. al. 2017; Thinthaworn, et. al. 2020 : 903-907) ในขณะที่บางวงจรต้องการทั้งวงจรกลับเฟสสัญญาณ และวงจรขยายแรงดันที่อัตราขยายสองเท่าที่อินพุต (Siripongdee and Jaikla. 2015 : 39-42)

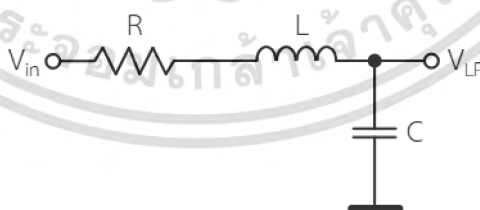
จากหลักการที่ได้กล่าวมาข้างต้นงานวิจัยนี้มีวัตถุประสงค์เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่ ที่มีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำ หลักการสังเคราะห์จะอยู่บนพื้นฐานของวงจรพาสซีฟ RLC ความถี่ธรรมชาติสามารถควบคุมได้แบบอิเล็กทรอนิกส์ วงจรสามารถให้ฟังก์ชันเอาต์พุตได้ครบทั้งห้าฟังก์ชัน

## 1.2 วัตถุประสงค์ของการวิจัย

1. เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA
2. เพื่อวิเคราะห์สมรรถนะของวงจรกรองความถี่ที่ได้สังเคราะห์ไว้
3. เพื่อทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้ออกแบบไว้ ด้วยการจำลองจากโปรแกรม PSPICE และต่อวงจรจริง เทียบกับการคำนวณ

## 1.3 กรอบแนวคิดในการวิจัย

แนวความคิดในสังเคราะห์วงจรกรองความถี่ที่นำเสนออยู่บนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ (RLC Series Circuit) จะแสดงได้ดังภาพที่ 1.1 ซึ่งจะพบว่าแรงดันเอาต์พุตที่ตกคร่อมตัวเก็บประจุจะได้ฟังก์ชันกรองผ่านความถี่ต่ำ จากวงจรจะได้ฟังก์ชันถ่ายโอน (Transfer Function) ดังนี้



ภาพที่ 1.1 กรอบแนวคิดบนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{1}{LC}}{s^2 + s\frac{R}{L} + \frac{1}{LC}} \quad (1.1)$$

จากสมการที่ (1.1) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{1}{LC}} \quad (1.2)$$

$$Q = \frac{1}{R} \sqrt{\frac{L}{C}} \quad (1.3)$$

จากกรอบแนวความคิดข้างต้น เมื่อแทนที่อุปกรณ์พาสซีฟด้วยวงจรเลียนแบบตัวเหนี่ยวนำหรือวงจรเลียนแบบตัวต้านทาน ซึ่งมีโครงสร้างวงจรจากอุปกรณ์วงจรขยายผลต่างแรงดันเอาต์พุต ซึ่งมีอินพุตที่เป็นขั้วบวก-ขั้วลบ ในตัวเอง จึงสามารถใช้ในการกำหนดจุดอินพุตดังกล่าวในการสังเคราะห์วงจร เพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่ได้ครบทั้ง ห้าฟังก์ชัน ซึ่งจะกล่าวต่อไปในบทที่ 3

#### 1.4 ขอบเขตการวิจัย

1. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ สามารถควบคุมค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์
2. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ใช้อุปกรณ์ VDDDA ไม่เกินสองตัว และใช้อุปกรณ์พาสซีฟเป็นตัวเก็บประจุ สองตัว ต่อลงกราวด์ทั้งหมด
3. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ไม่ต้องการความเข้ากัน (Matching) ของอุปกรณ์พาสซีฟ
4. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ให้ฟังก์ชันทางเอาต์พุต ห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่
5. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ที่มีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำ
6. วงจรสามารถทำงานได้ในช่วงความถี่กลาง (300-3,000 kHz)
7. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ถูกทดสอบสมรรถนะจากการจำลองด้วยโปรแกรม PSPICE และต่อวงจรจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย

เพื่อให้การวิจัยเป็นไปตามวัตถุประสงค์อย่างถูกต้อง ผู้วิจัยจึงนิยามศัพท์เฉพาะ และคำศัพท์ต่างๆ ที่ใช้ในการวิจัยดังนี้

1. การควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ (Electronics Control) หมายถึง วิธีการปรับความถี่ธรรมชาติ (Natural Frequency :  $\omega_0$ ) หรือความถี่โพล (Pole Frequency) โดยการปรับค่ากระแสหรือแรงดันจากภายนอก
2. การสังเคราะห์ (Synthesis) หมายถึง การนำอุปกรณ์ VDDA และตัวเก็บประจุมาต่อร่วมกันเพื่อให้ได้วงจรกรองความถี่หลายหน้าที่ที่สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์
3. การออกแบบ (Design) หมายถึง การนำวงจรกรองความถี่ที่ได้สังเคราะห์ไว้มาปรับค่าอุปกรณ์เพื่อให้ได้ผลการตอบสนองทางความถี่และคุณสมบัติตามต้องการ
4. วงจรกรองความถี่หลายหน้าที่ (Universal Filter) หมายถึง วงจรกรองที่สามารถให้ผลตอบสนองความถี่ได้หลายรูปแบบ
5. วงจรกรองความถี่ชนิดพาสซีฟ (Passive Filters) หมายถึง วงจรกรองความถี่ที่ประกอบไปด้วยอุปกรณ์พาสซีฟ คือ ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ
6. วงจรกรองความถี่ชนิดแอกทีฟ (Active Filters) หมายถึง วงจรกรองความถี่ที่ประกอบไปด้วยอุปกรณ์แอกทีฟ เช่นทรานซิสเตอร์หรือออปแอมป์ ที่ต่อร่วมกับอุปกรณ์พาสซีฟเช่นตัวต้านทาน ตัวเก็บประจุ หรือตัวเหนี่ยวนำ

## บทที่ 2

# เอกสารและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะนำเสนอทฤษฎีที่เกี่ยวข้องกับหลักการพื้นฐานที่มีความสำคัญต่อการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่ ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ บนพื้นฐานวงจร RLC อนุกรม โดยใช้ VDDDA เป็นอุปกรณ์แอกทีฟ อีกทั้งจะนำเสนอผลการศึกษางานวิจัยที่เกี่ยวข้อง เพื่อให้ทราบถึงจุดเด่นและด้อยของงานวิจัยที่ผ่านมา ซึ่งรายละเอียดเหล่านั้นจะเป็นข้อมูลที่สำคัญที่จะถูกนำมาใช้พัฒนางจรให้มีประสิทธิภาพมากยิ่งขึ้น ซึ่งผู้วิจัยได้จำแนกออกเป็นหัวข้อดังนี้

- 2.1 หลักการวงจรกรองความถี่
- 2.2 หลักการการเลียนแบบตัวเหนี่ยวนำ
- 2.3 หลักการเบื้องต้นของวงจรขยายผลต่างแรงดันเอาต์พุต
- 2.4 งานวิจัยที่เกี่ยวข้อง

### 2.1 หลักการวงจรกรองความถี่

วงจรกรองความถี่ (Filters) หมายถึง วงจรที่ทำหน้าที่เลือกให้เฉพาะความถี่ที่กำหนดไว้สามารถผ่านออกไปได้หรือเลือกความถี่ที่ไม่ต้องการไม่ให้ผ่านออกไปได้โดยการลดทอนขนาดของสัญญาณ โดยผลที่ได้จะเรียกว่า ผลตอบสนองเชิงความถี่ (Frequency Response) การจะสามารถเปลี่ยนแปลงฟังก์ชันของวงจรกรองความถี่ รวมถึงคุณสมบัติของวงจรกรองความถี่ได้ ทำได้โดยการเปลี่ยนแปลงรูปแบบวงจรหรือค่าของอุปกรณ์ต่าง ๆ ในวงจรกรองความถี่ วงจรกรองความถี่สามารถแบ่งออกเป็นสองชนิดหลัก ๆ คือชนิดพาสซีฟ (Passive Filters) ซึ่งวงจรชนิดนี้จะประกอบไปด้วยอุปกรณ์พาสซีฟ เช่น ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ และชนิดแอกทีฟ (Active Filters) ซึ่งวงจรชนิดนี้จะประกอบไปด้วยอุปกรณ์แอกทีฟ เช่น ทรานซิสเตอร์หรือวงจรรวมประเภทออปแอมป์ ที่ต่อร่วมกับอุปกรณ์พาสซีฟเช่นตัวต้านทาน หรือตัวเก็บประจุ และยังสามารถแบ่งออกวงจรกรองความถี่ตามฟังก์ชันต่าง ๆ ดังนี้ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ ในแต่ละชนิดของวงจรกรองผ่านความถี่ยังสามารถแบ่งออกเป็นอันดับ (Order) ได้ตั้งแต่อันดับที่หนึ่ง (First order: 1<sup>st</sup> Order) และอันดับที่สูงขึ้นไปอีก (Higher order) เช่น วงจรกรองผ่านความถี่อันดับที่สอง (Second order: 2<sup>nd</sup> Order) วงจรกรองผ่านความถี่อันดับที่สาม (Third order: 3<sup>rd</sup> Order) เพิ่มอันดับสูงขึ้นไปเรื่อย ๆ จนถึงวงจรกรองผ่านความถี่อันดับที่ n วงจรกรองผ่านความถี่จะตอบสนองความถี่ตาม

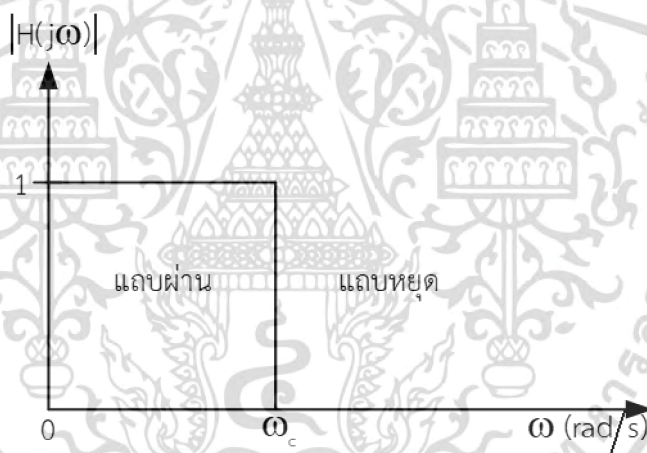
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันที่ออกแบบไว้ โดยเมื่อความถี่อินพุตเปลี่ยนแปลงถึงความถี่ที่กำหนดไว้หรือที่เรียกว่าความถี่คัทออฟ (Cutoff Frequency :  $\omega_c$ )

โดยอัตราการเปลี่ยนแปลงนี้จะขึ้นอยู่กับอันดับของวงจรกรองผ่านความถี่ เมื่ออันดับยิ่งสูง การตอบสนองความถี่ก็จะยิ่งใกล้เคียงกับอุดมคติมากขึ้น แต่ก็จะเพิ่มความซับซ้อนในการออกแบบ และการคำนวณวงจรกรองผ่านความถี่มากขึ้นเช่นกัน โดยการวิจัยนี้จะมุ่งเน้นไปที่วงจรกรองผ่านความถี่อันดับที่สอง

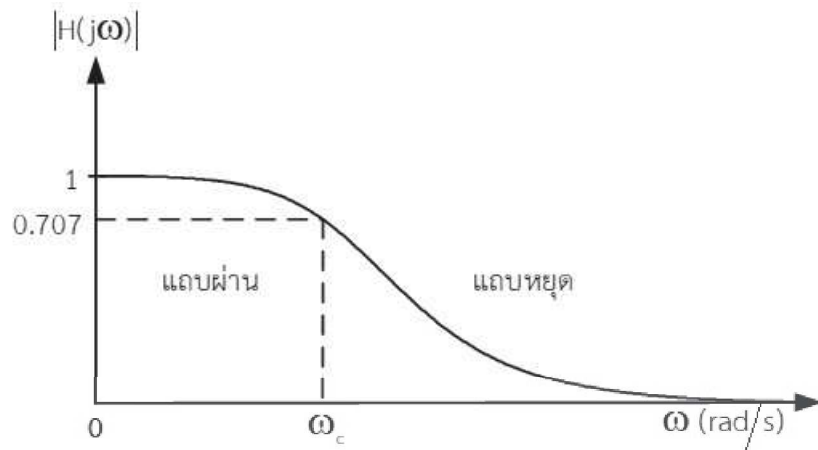
### 2.1.1 วงจรกรองผ่านความถี่ต่ำ

วงจรกรองผ่านความถี่ต่ำในทางอุดมคตินั้นหมายถึงวงจรที่ยอมให้สัญญาณความถี่ตั้งแต่ความถี่ศูนย์เฮิรตซ์ จนถึงความถี่คัทออฟ ( $\omega_c$ ) ให้ผ่านไปได้โดยไม่มีการลดทอนขนาดของสัญญาณ เมื่อวงจรกรองมีอัตราขยายช่วงแถบผ่านเท่ากับหนึ่ง อัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีจะค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB และเมื่อความถี่มีค่าสูงกว่า  $\omega_c$  ขนาดของสัญญาณจะมีค่าเป็นศูนย์ จะได้ผลตอบสนองเชิงความถี่ในทางอุดมคติดังภาพที่ 2.1



ภาพที่ 2.1 กราฟผลตอบสนองเชิงความถี่ในอุดมคติของวงจรกรองผ่านความถี่ต่ำ

เมื่อพิจารณาอัตราการตอบสนองเชิงความถี่ในทางปฏิบัติ ที่ความถี่ศูนย์เฮิรตซ์อัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีขนาดลดลงจนถึง  $\omega_c$  ขนาดจะมีค่า 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่มีค่าสูงกว่า  $\omega_c$  ขนาดของสัญญาณจะถูกลดทอนจนมีค่าน้อยลงดังภาพที่ 2.2



ภาพที่ 2.2 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านความถี่ต่ำทรานส์เฟอร์ฟังก์ชันวงจรกรองผ่านความถี่ต่ำอันดับสอง

$$T(s) = \frac{\omega_c^2}{s^2 + \frac{\omega_c}{Q}s + \omega_c^2} \quad (2.1)$$

จากสมการที่ (2.1) หาผลตอบสนองทางขนาด และเฟสได้จากสมการที่ (2.2) และ (2.3)

$$|T(j\omega)| = \frac{1}{\sqrt{\left(1 - \frac{\omega^2}{\omega_c^2}\right)^2 + \left(\frac{\omega}{Q\omega_c}\right)^2}} \quad (2.2)$$

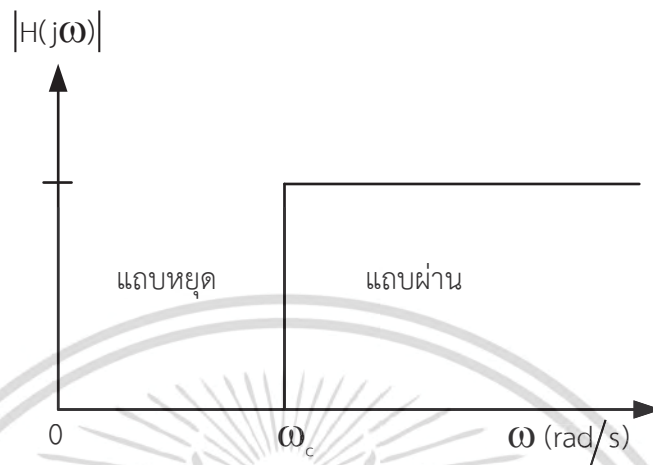
$$\theta_{T(j\omega)} = -\tan^{-1} \frac{\left(\frac{\omega}{Q\omega_c}\right)}{\left(1 - \frac{\omega^2}{\omega_c^2}\right)} \quad (2.3)$$

### 2.1.2 วงจรกรองผ่านความถี่สูง

วงจรกรองผ่านความถี่สูง ในทางอุดมคตินั้นหมายถึงวงจรที่จะลดทอนขนาดของสัญญาณที่มีค่าเป็นศูนย์ ตั้งแต่ความถี่ศูนย์เฮิรตซ์ จนถึงความถี่คัทออฟ ( $\omega_c$ ) และจะยอมให้ความถี่ที่สูงกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

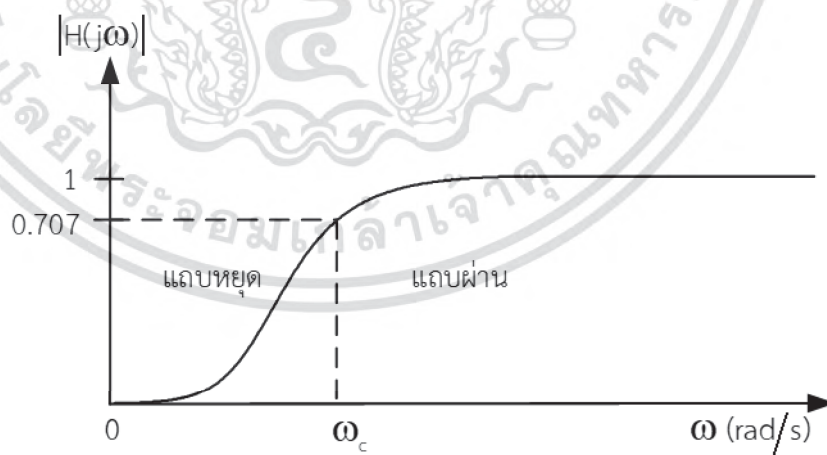
$\omega_c$  ผ่านไปได้โดยไม่มีการลดทอนของสัญญาณโดยอัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าหนึ่งเท่า หรือเท่ากับ 0dB จะได้ผลตอบสนองเชิงความถี่ในทางอุดมคติดังภาพที่ 2.3



ภาพที่ 2.3 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านความถี่สูง

เมื่อพิจารณาอัตราการตอบสนองเชิงความถี่ในทางปฏิบัติ ที่ความถี่ศูนย์กลางเอิร์ดซ์อัตราส่วนของเอาต์พุตต่ออินพุตของวงจรจะมีขนาดเพิ่มขึ้น เมื่อถึง  $\omega_c$  ขนาดจะมีค่า 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่มีค่าสูงกว่า  $\omega_c$  อัตราส่วนของเอาต์พุตต่ออินพุตจะเพิ่มขึ้นจนมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB ดัง

ภาพที่ 2.4



ภาพที่ 2.4 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านความถี่สูงอันดับสอง  
ทรานส์เฟอร์ฟังก์ชันวงจรกรองผ่านความถี่สูงอันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T(s) = \frac{s^2}{s^2 + \frac{\omega_c}{Q}s + \omega_c^2} \quad (2.4)$$

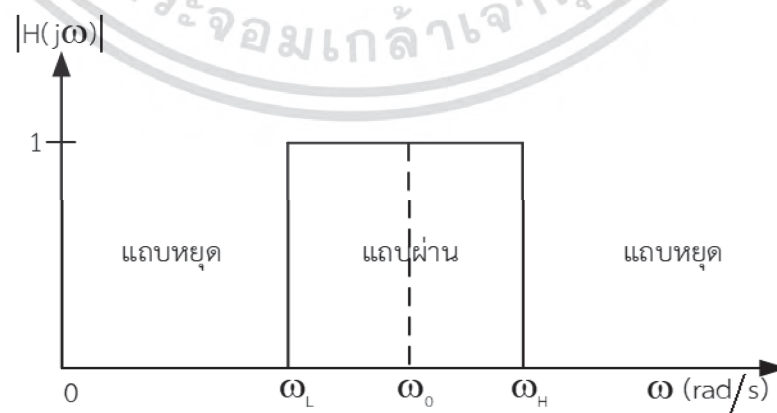
จากสมการ (2.4) หาผลตอบสนองทางขนาด และเฟสได้ตั้งสมการที่ (2.5) และ (2.6)

$$|T(j\omega)| = \frac{1}{\sqrt{\left(\frac{\omega_c^2}{\omega^2} - 1\right)^2 + \left(\frac{\omega_c}{\omega Q}\right)^2}} \quad (2.5)$$

$$\theta_{T(j\omega)} = \pi - \tan^{-1} \frac{\left(\frac{\omega_c}{\omega Q}\right)}{\left(\frac{\omega_c^2}{\omega^2} - 1\right)} \quad (2.6)$$

### 2.1.3 วงจรกรองผ่านแถบความถี่

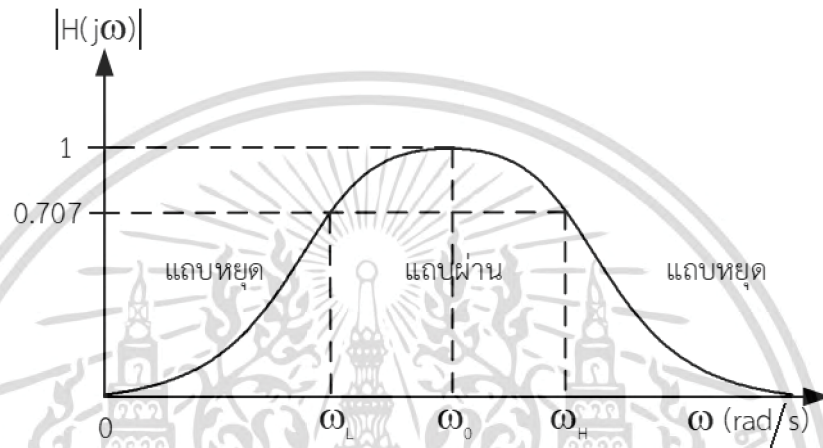
วงจรกรองผ่านแถบความถี่ ในทางอุดมคตินั้นหมายถึงวงจรที่ยอมให้ความถี่ที่สูงกว่าความถี่ด้านต่ำ ( $\omega_L$ ) ไปจนถึงความถี่ด้านสูง ( $\omega_H$ ) ผ่านไปได้โดยไม่มีการลดทอนของสัญญาณโดยมีอัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB และจะลดทอนขนาดของสัญญาณตั้งแต่ความถี่ที่ต่ำกว่า  $\omega_L$  ลงไปถึงศูนย์เฮิรตซ์ และความถี่ที่สูงกว่า  $\omega_H$  จนถึงอนันต์ให้มีค่าเป็นศูนย์ เมื่อผลต่างความถี่ระหว่าง  $\omega_H$  และ  $\omega_L$  คือค่าแบนวิธ (Bandwidth : BW) หรืออธิบายได้โดย  $BW = \omega_H - \omega_L$  มีผลตอบสนองเชิงความถี่ในทางอุดมคติดังภาพที่ 2.5



ภาพที่ 2.5 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาอัตราการตอบสนองเชิงความถี่ในทางปฏิบัติ ที่ความถี่ศูนย์เฮิร์ตซ์อัตราส่วนของเอาต์พุตต่ออินพุตของวงจรจะมีขนาดเพิ่มขึ้น และเมื่อถึง  $\omega_L$  ขนาดจะมีค่า 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่สูงขึ้นจนถึงความถี่ธรรมชาติ ( $\omega_0$ ) ขนาดจะเพิ่มขึ้นจนมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB และเมื่อความถี่สูงขึ้นจนถึง  $\omega_H$  ขนาดจะลดลงจนมีค่าเป็น 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่มีค่าสูงกว่า  $\omega_H$  ขนาดของสัญญาณจะถูกลดทอนจนมีค่าน้อยลงดังภาพที่ 2.6



ภาพที่ 2.6 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรกรองผ่านแถบความถี่ทรานส์เฟอร์ฟังก์ชันวงจรกรองผ่านแถบความถี่อันดับสอง

$$T(s) = \frac{\frac{\omega_0}{Q}s}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.7)$$

จากสมการที่ (2.7) หาผลตอบสนองทางขนาด และเฟสได้ดังสมการที่ (2.8) และ (2.9)

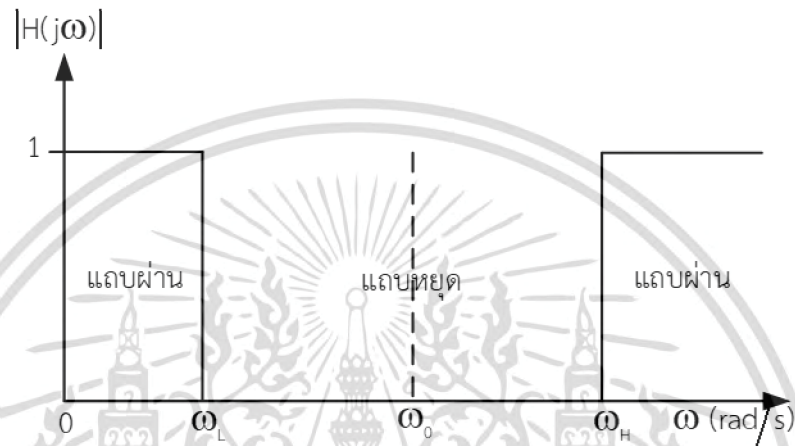
$$|T(j\omega)| = \frac{1}{\sqrt{\left(\frac{Q\omega_0}{\omega} - \frac{Q\omega}{\omega_0}\right)^2 + (1)^2}} \quad (2.8)$$

$$\theta_{T(j\omega)} = \frac{\pi}{2} - \tan^{-1} \frac{1}{\left(\frac{Q\omega_0}{\omega} - \frac{Q\omega}{\omega_0}\right)} \quad (2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

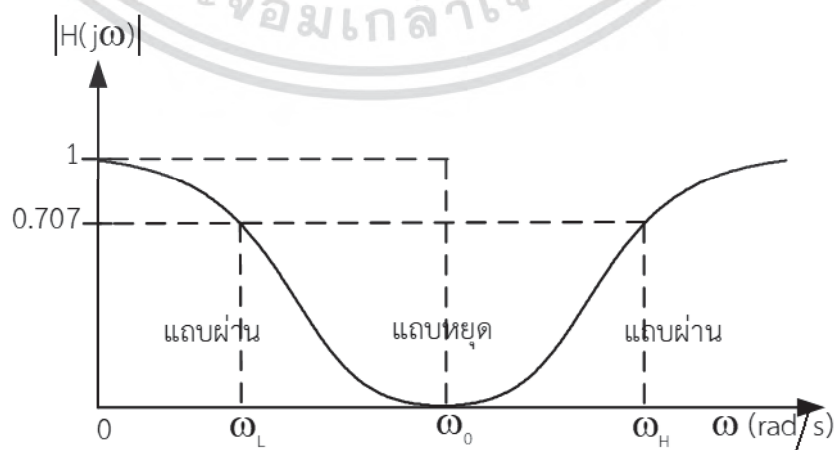
### 2.1.4 วงจรกรองหยุดแถบความถี่

วงจรกรองหยุดแถบความถี่ในทางอุดมคตินั้นหมายถึงวงจรที่ลดทอนขนาดของสัญญาณความถี่ที่สูงกว่าความถี่ต่ำ (  $\omega_L$  ) ไปจนถึงความถี่ด้านสูง (  $\omega_H$  ) ให้มีค่าเป็นศูนย์ และจะยอมให้สัญญาณตั้งแต่ความถี่ที่ต่ำกว่า  $\omega_L$  ลงไปถึงศูนย์เฮิรตซ์ และความถี่ที่สูงกว่า  $\omega_H$  จนถึงอนันต์ผ่านไปได้โดยไม่มีการลดทอนของสัญญาณโดยมีอัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB โดยมีผลตอบสนองเชิงความถี่ในทางอุดมคติดังภาพที่ 2.7



ภาพที่ 2.7 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรหยุดแถบความถี่

เมื่อพิจารณาอัตราการตอบสนองเชิงความถี่ในทางปฏิบัติ ที่ความถี่ศูนย์เฮิรตซ์อัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าหนึ่งเท่า หรือเท่ากับ 0dB และลดลงอย่างต่อเนื่องและเมื่อถึง  $\omega_L$  ขนาดจะมีค่า 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่สูงขึ้นจนถึงความถี่ธรรมชาติ (  $\omega_0$  ) ขนาดถูกลดทอนจนมีค่าเท่ากับศูนย์ และเมื่อความถี่สูงขึ้นจนถึง  $\omega_H$  ขนาดจะเพิ่มขึ้นจนมีค่าเป็น 0.707 เท่า หรือเท่ากับ -3dB และเมื่อความถี่มีค่าสูงกว่า  $\omega_H$  ขนาดจะเพิ่มขึ้นจนมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB ดังภาพที่ 2.8



ภาพที่ 2.8 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรหยุดแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานส์เฟอ์ฟังก์ชันวงจรถอดแแถบความถี่อันดับสอง

$$T(s) = \frac{s^2 + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.10)$$

จากสมการที่ (2.10) หาผลตอบสนองทางขนาด และเฟสได้ดังสมการที่ (2.11) และ (2.12)

$$|T(j\omega)| = \frac{1}{\sqrt{(1)^2 + \left(\frac{\omega\omega_0}{Q(\omega_0^2 - \omega^2)}\right)^2}} \quad (2.11)$$

$$\theta_{T(j\omega)} = -\tan^{-1} \left( \frac{\omega\omega_0}{Q(\omega_0^2 - \omega^2)} \right) \quad (2.12)$$

### 2.1.5 วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่ในทางอุดมคตินั้นหมายถึงวงจรที่ทุกความถี่ตั้งแต่ความถี่ต่ำไปจนถึงความถี่ที่มีค่าเป็นอนันต์ สามารถผ่านไปได้โดยไม่มีการลดทอนของสัญญาณโดยมีอัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าเป็นหนึ่งเท่า หรือเท่ากับ 0dB ตลอดช่วงความถี่ แต่ความถี่จะส่งผลต่อการตอบสนองทางเฟสของวงจร โดยมีผลตอบสนองเชิงความถี่ในทางอุดมคติดังภาพที่ 2.9

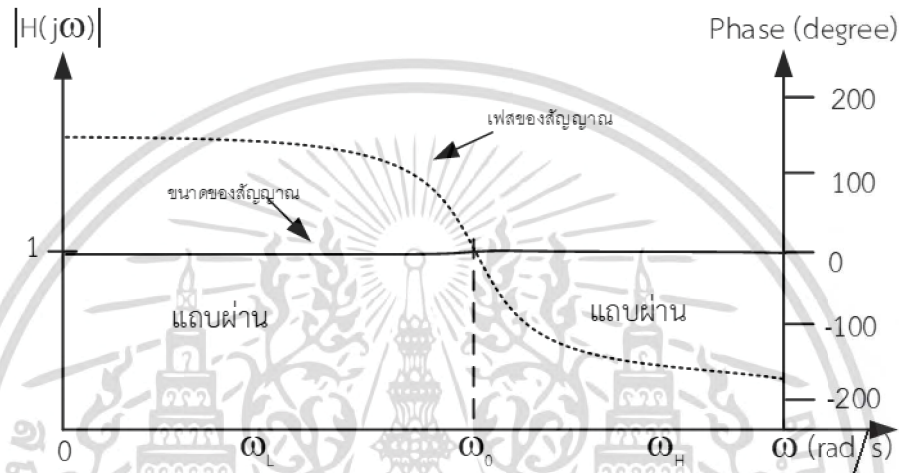


ภาพที่ 2.9 กราฟแสดงผลตอบสนองเชิงความถี่ของวงจรกรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาอัตราผลตอบแทนเชิงความถี่ในทางปฏิบัติ ที่ความถี่ต่ำไปจนถึงความถี่ที่มีค่าเป็นอนันต์ จะมีอัตราส่วนของเอาต์พุตต่ออินพุตของวงจรมีค่าใกล้เคียง หนึ่งเท่า หรือเท่ากับ 0dB ตลอดช่วงความถี่ โดยเบี่ยงเบนที่เกิดขึ้นเนื่องมาจากความไม่เป็นอุดมคติของอุปกรณ์

และเมื่อพิจารณาผลตอบสนองทางเฟส จะพบว่าที่ความถี่  $\omega_L$  เฟสจะมีค่าเป็น 180 องศา และเมื่อความถี่สูงขึ้นจนถึงความถี่ธรรมชาติ ( $\omega_0$ ) เฟสจะมีค่าลดจนมีค่าเท่ากับศูนย์ และเมื่อความถี่สูงขึ้นจนถึง  $\omega_H$  ไปจนถึงอนันต์ เฟสจะลดลงจนมีค่าเป็น -180 องศา ดังภาพที่ 2.10



ภาพที่ 2.10 กราฟผลตอบสนองเชิงความถี่ในทางปฏิบัติของวงจรรองผ่านทุกความถี่ทรานส์เฟอร์ฟังก์ชันวงจรรองผ่านทุกความถี่อันดับสอง

$$T(s) = \frac{s^2 - \frac{\omega_0}{Q}s + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.13)$$

จากสมการที่ (2.13) สามารถหาขนาด และเฟสได้ดังสมการที่ (2.14) และ (2.15)

$$|T(j\omega)| = 1 \quad (2.14)$$

$$\theta_{T(j\omega)} = -2 \tan^{-1} \left\{ \frac{\left( \frac{\omega}{\omega_0} \right)}{Q \left[ 1 - \left( \frac{\omega}{\omega_0} \right)^2 \right]} \right\} \quad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.6 วงจรกรองความถี่หลายหน้าที่อันดับที่สอง

วงจรกรองความถี่หลายหน้าที่ เป็นวงจรที่ได้รับความนิยมในการออกแบบเนื่องจากสามารถให้ผลตอบสนองการกรองได้หลายรูปแบบภายในวงจรเดียวกัน (Chiu and Horng. 2007 : 649-652) เช่น กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ เป็นต้น ส่วนมากวงจรกรองความถี่หลายหน้าที่มักจะเป็นวงจรกรองความถี่อันดับสอง (Second Order) เนื่องจากสามารถให้ผลตอบสนองครบทั้งห้าแบบภายในวงจรเดียวกัน เรียกวงจรแบบนี้ว่า วงจรกรองความถี่ไบควอดราติก (Biquadratic Filter) โดยฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบไบควอดราติก (Biquadratic Function) เรียกสั้นๆว่า “ไบควอด” จะมีรูปแบบมาตรฐานดังสมการที่ (2.16) (อัจฉราวรรณ เนื่องนิตย์. 2546 : 19-29)

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.16)$$

## 2.2 หลักการการเลียนแบบตัวเหนี่ยวนำ

หลักการทำงานทั่วไปของตัวเหนี่ยวนำเริ่มเมื่อมีกระแสไหลผ่านขดลวดจะส่งผลให้เกิดพลังงานสนามแม่เหล็ก และเมื่อมีการเปลี่ยนแปลงกระแสที่ไหลผ่านขดลวดจะทำให้เกิดแรงดันแรงดันที่เกิดขึ้นจะมีค่าแปรผันตรงระหว่างค่าความเหนี่ยวนำกับอัตราการเปลี่ยนแปลงกระแสเทียบกับเวลาตามสมการที่ (2.17)

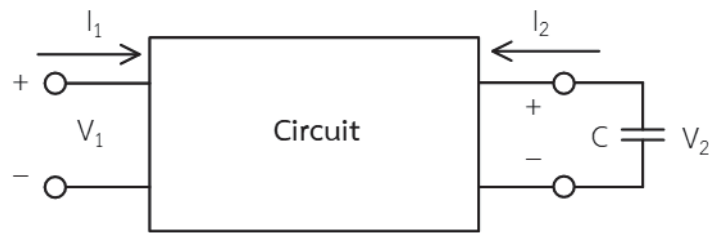
$$V_L = L \frac{dI_L}{dt} \quad (2.17)$$

โดยที่  $V_L$  คือ แรงดันที่ตกคร่อมขดลวดตัวเหนี่ยวนำ

$I_L$  คือ กระแสที่ไหลเข้าขดลวดตัวเหนี่ยวนำ

$L$  คือ ค่าความเหนี่ยวนำ

จากหลักการทำงานของตัวเหนี่ยวนำในสมการที่ (2.17) สามารถสร้างวงจรเลียนแบบตัวเหนี่ยวนำได้โดยใช้วงจรที่มีสองขั้ว ซึ่งขั้วด้านที่หนึ่งต้องการอินพุตอิมพีแดนซ์เป็นค่าความเหนี่ยวนำ และขั้วที่สองต่อเข้ากับตัวเก็บประจุดังภาพที่ 2.11 (สมคิด แซ่ไฉ่ : 2546)



ภาพที่ 2.11 หลักการเลียนแบบตัวเหนี่ยวนำ

จากความสัมพันธ์ของแรงดัน และกระแสที่ขั้วหนึ่งและสองมีค่าตามนี้

$$V_1 = L \frac{di_1}{dt} \quad (2.18)$$

และ

$$I_2 = -C \frac{dV_2}{dt} \quad (2.19)$$

จากสมการที่ (2.18) และ สมการที่ (2.19) จะได้

$$V_1 = R_{11}I_1 + R_{12}I_2 \quad (2.20)$$

และ

$$V_2 = R_{21}I_1 + R_{22}I_2 \quad (2.21)$$

โดยที่  $R_{11}$  คือความต้านทานของอินพุตเมื่อเปิดวงจรที่เอาต์พุต

$R_{21}$  คือความต้านทานการส่งผ่านเมื่อเปิดวงจรที่เอาต์พุต

$R_{12}$  คือความต้านทานการส่งผ่านเมื่อเปิดวงจรที่อินพุต

$R_{22}$  คือความต้านทานของเอาต์พุตเมื่อเปิดวงจรที่อินพุต

นำสมการ (2.19) และสมการที่ (2.21) แทนลงในสมการที่ (2.20) จะได้ว่า

$$V_1 = R_{11}I_1 - CR_{12}R_{21} \frac{di_1}{dt} - CR_{12}R_{22} \frac{di_2}{dt} \quad (2.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.20) และ สมการที่ (2.22) พบว่า

$$R_{11} = R_{22} = 0 \quad (2.23)$$

จะได้

$$R_{12}R_{21} = -\frac{L}{C} \quad (2.24)$$

จากสมการที่ (2.24) ค่าบวกของอินพุตอิมพีแดนซ์จะได้เงื่อนไขดังนี้

$$R_1 = -R_{12}, R_2 = R_{21} \quad (2.25)$$

สมการที่ (2.20) สมการที่ (2.21) และสมการที่ (2.25) สามารถเขียนสมการใหม่ได้ดังต่อไปนี้

$$\frac{V_2}{-R_2} = I_2 = G(V_2) \quad (2.26)$$

และ

$$\frac{V_2}{-R_2} = I_2 = G(V_2) \quad (2.27)$$

โดยที่ F และ G เป็นตัวแปรผันแรงดันเป็นกระแส (Voltage to Current Converter : V to I) สมการดังนี้

$$I_C = F(V_L) \quad (2.28)$$

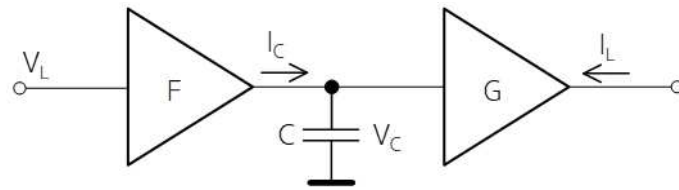
และ

$$I_L = G(V_C) \quad (2.29)$$

จากสมการที่ (2.28) และสมการที่ (2.29) จะได้ดัง

ภาพที่ 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.12 โครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำ

จากสมการที่ (2.28) และสมการที่(2.29) สามารถหาอนุพันธ์ได้ว่า

$$\frac{dI_L}{dt} = \frac{dG(V_C)}{dt} \cdot \frac{dV_C}{dt} \quad (2.30)$$

แทนค่า  $\frac{dV_C}{dt} = \frac{I_C}{C}$  ลงในสมการที่ (2.30) จะได้ว่า

$$\frac{dI_L}{dt} = \frac{V_L}{L} = \frac{dG(V_C)}{dV_C} \cdot \frac{F(V_L)}{C} \quad (2.31)$$

ถ้ากำหนดให้ G คือ ฟังก์ชันเชิงเส้นจะได้

$$I_L = G(V_L) \equiv G_{m2} V_C \quad (2.32)$$

จากสมการที่ (2.31) จะได้ F เป็นฟังก์ชัน

$$I_C \equiv G_{m1} V_L \quad (2.33)$$

จากสมการที่ (2.32) และสมการที่ (2.33) จะได้

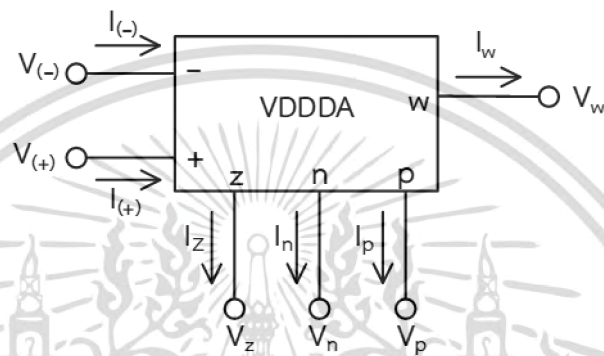
$$L = \frac{C}{G_{m1} G_{m2}} \quad (2.34)$$

เมื่อ  $G_{m1}$  คือตัวแปรผันแรงดันเป็นกระแส F และ  $G_{m2}$  เป็นตัวแปรผันแรงดันเป็นกระแส G ตามวงจรใน ภาพที่ 2.12

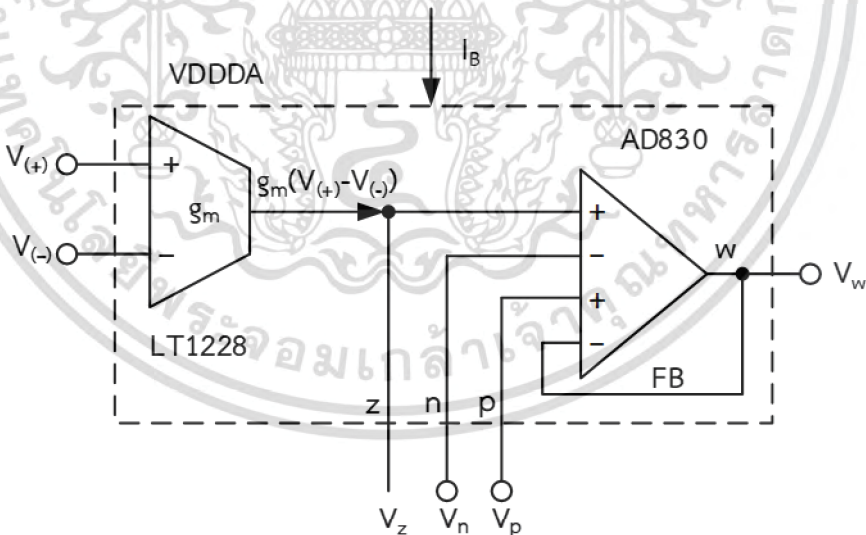
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 หลักการเบื้องต้นของวงจรขยายผลต่างแรงดันเอาต์พุต

วงจรขยายผลต่างแรงดันเอาต์พุต (Voltage Differencing Differential Difference Amplifier : VDDDA) มีโครงสร้างมาจากวงจรขยายผลต่างแรงดัน (Voltage Differencing Differential Difference Unit : VDDDU) นำมาต่อรวมกันกับวงจรขยายความนำถ่ายโอน (Operational Transconductance Amplifier : OTA) (Herencsar, et. al. 2013 : 17-20)



ภาพที่ 2.13 สัญลักษณ์ของวงจร VDDDA



ภาพที่ 2.14 โครงสร้างของวงจร VDDDA

โดยภาพที่ 2.13 แสดงให้เห็นว่าอุปกรณ์แอกทีฟชนิดนี้มีหกขั้ว แบ่งเป็นขั้วอินพุตสี่ขั้ว และขั้วเอาต์พุตสองขั้ว โดยขั้วอินพุตคือ  $v_{(+)}$ ,  $v_{(-)}$ ,  $p$ ,  $n$  มีค่าอิมพีแดนซ์สูง ขั้วเอาต์พุตคือ  $w$  มีค่าอิมพีแดนซ์ต่ำ และ  $z$  มีค่าอิมพีแดนซ์สูง ในภาพที่ 2.14 แสดงโครงสร้างของอุปกรณ์ที่ใช้ในงานวิจัยนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยเลือกใช้อิซี (IC) หมายเลข AD830 เป็นวงจรรขยายผลต่างแรงดัน และ LT1228 เป็นวงจรรขยายความนำถ่ายไอออนซึ่งสามารถปรับค่าความนำถ่ายไอออน ( $g_m$ ) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมจากกระแสไบอัสภายนอก ( $I_B$ ) โดยค่าความนำถ่ายไอออนของ LT1228 เป็นดังสมการที่ (2.35)

$$g_m = \frac{I_B}{3.87V_T} \quad (2.35)$$

เมื่อ  $V_T$  คือ ศักดาความร้อน (Thermal voltage) ดังสมการที่ (2.36)

$$V_T = \frac{kT}{q} \quad (2.36)$$

$k$  คือค่าคงที่ของโบลต์ซมานน์ มีค่าเท่ากับ  $1.3806503 \times 10^{-23} \text{ JK}^{-1}$

$T$  คืออุณหภูมิ

$q$  คือประจุของอิเล็กตรอน มีค่าเท่ากับ  $1.602176487 \times 10^{-19} \text{ C}$

จากภาพที่ 2.14 และสมการที่ (2.35) จะได้ค่าความสัมพันธ์ของกระแสกับแรงดันของ LT1228 เป็นดังสมการที่ (2.37)

$$I_z = g_m (V_{(+)} - V_{(-)}) \quad (2.37)$$

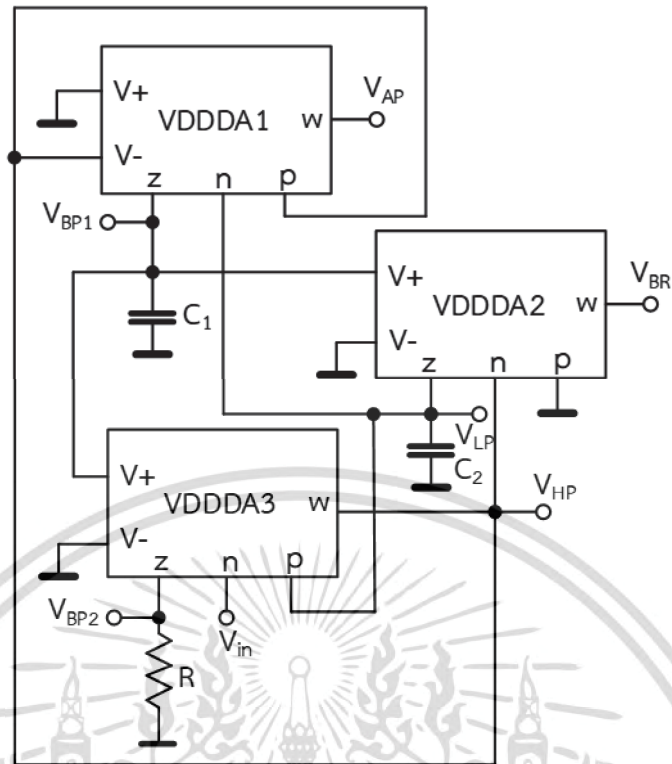
จากภาพที่ 2.14 และสมการที่ (2.37) จะได้ความสัมพันธ์ทางแรงดันทางไฟฟ้าของ AD830 ดังสมการที่ (2.38)

$$V_w = V_z - V_n + V_p \quad (2.38)$$

## 2.4 งานวิจัยที่เกี่ยวข้อง

2.4.1 Tuntrakool, et. al. (2019 : 324-332) ได้นำเสนอวงจรรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว ต่อกับตัวต้านทานหนึ่งตัว และตัวเก็บประจุสองตัวดังภาพที่ 2.15 โดยในงานวิจัยนี้ได้ใช้โครงสร้างภายในของ VDDDA เป็นซีมอสทรานซิสเตอร์เทคโนโลยี  $0.18\mu\text{m}$  TSMC CMOS technology โดยวงจรรองความถี่ในงานวิจัยนี้มีการสูญเสียกำลังงาน (Power dissipation)  $0.34\text{mW}$  และใช้แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 0.9\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.15 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว

จากวงจรในภาพที่ 2.15 จะได้สมการฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต ดังต่อไปนี้

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่สูง

$$HP(s) = \frac{V_{HP}}{V_{in}} = \frac{s^2}{D(s)} \quad (2.39)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่ต่ำ

$$LP(s) = \frac{V_{LP}}{V_{in}} = \frac{\left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (2.40)$$

สมการฟังก์ชันถ่ายโอนของวงจรหยุดแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$BR(s) = \frac{V_{BR}}{V_{in}} = \frac{S^2 + \left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (2.41)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่

$$AP(s) = \frac{V_{AP}}{V_{in}} = \frac{- \left( S^2 - \frac{g_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \quad (2.42)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบความถี่แบบที่ 1

$$BP_1(s) = \frac{V_{BP1}}{V_{in}} = \frac{\frac{g_{m1}}{C_1} s}{D(s)} \quad (2.43)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบความถี่แบบที่ 2

$$BP_2(s) = \frac{V_{BP2}}{V_{in}} = \frac{\frac{g_{m1}g_{m3}R}{C_1} s}{D(s)} \quad (2.44)$$

เมื่อ

$$D(s) = s^2 + \frac{g_{m1}g_{m3}R}{C_1} s + \frac{g_{m1}g_{m2}}{C_1C_2} \quad (2.45)$$

จากสมการที่ (2.39) ถึง (2.45) เมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1C_2}} \quad (2.46)$$

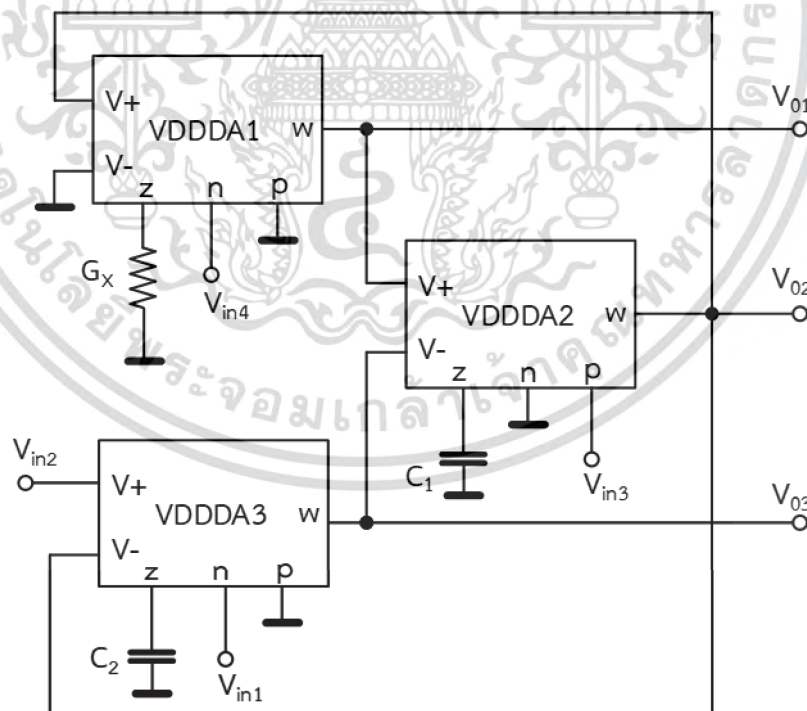
$$Q = \frac{1}{g_{m3}R} \sqrt{\frac{C_1}{C_2}} \quad (2.47)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง สามารถปรับควอลิตี้แฟกเตอร์โดยไม่กระทบกับความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ ให้ค่าอัตราขยายแถบผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ไม่ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่คือ วงจรใช้อุปกรณ์แอคทีฟ VDDDA สามตัว วงจรใช้อุปกรณ์พาสซีฟสามตัว และไม่สามารถให้อาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ทุกโนด โดยให้อาต์พุตอิมพีแดนซ์ที่มีค่าต่ำที่โนด  $V_{BR}$

2.4.2 Koton, et. al. (2014 : 53-60) ได้นำเสนอวงจรกรองความถี่แบบหลายอินพุต-หลายเอาต์พุตโดยใช้ VDDDA จำนวนสามตัว ต่อร่วมกับตัวต้านทานหนึ่งตัว และตัวเก็บประจุสองตัว ดังภาพที่ 2.16 โดยในงานวิจัยนี้ได้ใช้โครงสร้างภายในของ VDDDA เป็นซีมอสทรานซิสเตอร์ เทคโนโลยี  $0.18\mu\text{m}$  TSMC CMOS technology โดยวงจรกรองความถี่ในงานวิจัยนี้มีใช้แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 0.9\text{V}$



ภาพที่ 2.16 วงจรกรองความถี่แบบหลายอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 2.16 จะได้สมการฟังก์ชันถ่ายโอนของวงจรความถี่แบบสี่อินพุต-สามเอาต์พุต ดังสมการที่ (2.48)

สมการฟังก์ชันถ่ายโอนของเอาต์พุตที่ 1

$$V_{O1} = \frac{s^2 C_1 C_2 g_{m1} V_{in3} - s g_{m1} g_{m2} C_2 V_{in1} + g_{m1} g_{m2} g_{m3} V_{in2}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 V_{in1} + g_{m2} g_{m3} G_x} \quad (2.48)$$

สมการฟังก์ชันถ่ายโอนของเอาต์พุตที่ 2

$$V_{O2} = \frac{s^2 C_1 C_2 g_{m1} V_{in3} - s g_{m1} G_x C_2 V_{in1} + g_{m2} g_{m3} G_x V_{in2}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 + g_{m2} g_{m3} G_x} \quad (2.49)$$

สมการฟังก์ชันถ่ายโอนของเอาต์พุตที่ 3

$$V_{O3} = \frac{-s C_1 g_{m3} G_x V_{in3} + g_{m2} g_{m3} G_x V_{in4}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 + g_{m2} g_{m3} G_x} \quad (2.50)$$

จากสมการที่ (2.48) ถึง (2.50) เมื่อกำหนดให้  $g_{m2} = g_{m3} = g_m$  จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1 C_2}} \quad (2.51)$$

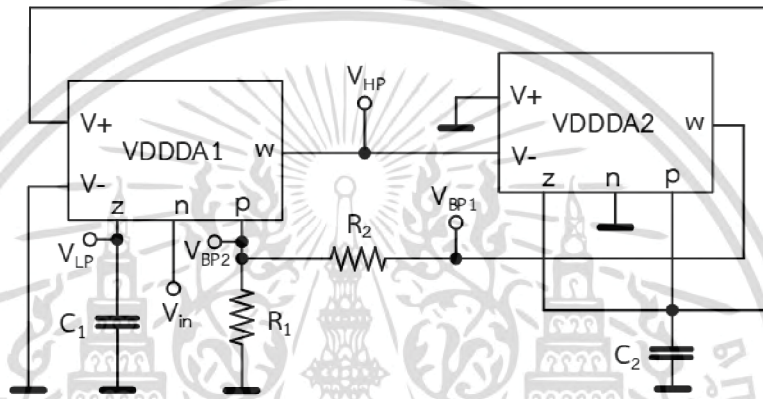
$$Q = \sqrt{\frac{C_1 G_x}{C_2 g_{m1}}} \quad (2.52)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมดสามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง และเอาต์พุตอิมพีแดนซ์ที่มีค่าต่ำ สามารถปรับควอลิตี้แฟกเตอร์โดยไม่กระทบกับความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ และไม่ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่คือ วงจรใช้อุปกรณ์แอกทีฟ VDDDA สามตัว วงจรใช้อุปกรณ์พาสซีฟสามตัว

2.4.3 Soisang, et. al. (2015 : 155–159) ได้นำเสนอวงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว ต่อร่วมกับตัวต้านทานสองตัว และตัวเก็บประจุสองตัว ดังภาพที่ 2.17 โดยในงานวิจัยนี้ได้ใช้โครงสร้างภายในของ VDDDA เป็นซีมอสทรานซิสเตอร์ เทคโนโลยี  $0.18\mu\text{m}$  TSMC CMOS technology โดยวงจรกรองความถี่ในงานวิจัยนี้ใช้แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 0.9\text{V}$



ภาพที่ 2.17 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว

จากวงจรในภาพที่ 2.17 จะได้สมการฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต ดังสมการที่ (2.39)

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่ต่ำ

$$\frac{V_{LP}}{V_{in}} = \frac{g_{m1}g_{m2}}{s^2C_1C_2 + 2ksC_1g_{m2} + g_{m1}g_{m2}} \quad (2.53)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่สูง

$$\frac{V_{HP}}{V_{in}} = \frac{-s^2C_1C_2}{s^2C_1C_2 + 2ksC_1g_{m2} + g_{m1}g_{m2}} \quad (2.54)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่แบบที่หนึ่ง

$$\frac{V_{BP1}}{V_{in}} = \frac{2sC_1g_{m2}}{s^2C_1C_2 + 2ksC_1g_{m2} + g_{m1}g_{m2}} \quad (2.55)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่แบบที่สอง

$$\frac{V_{BP2}}{V_{in}} = \frac{2skC_1g_{m2}}{s^2C_1C_2 + 2ksC_1g_{m2} + g_{m1}g_{m2}} \quad (2.56)$$

เมื่อกำหนดให้

$$K = \frac{R_1}{R_1 + R_2} \quad (2.57)$$

และเมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  จากสมการที่ (2.53) ถึง (2.57) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1C_2}} \quad (2.58)$$

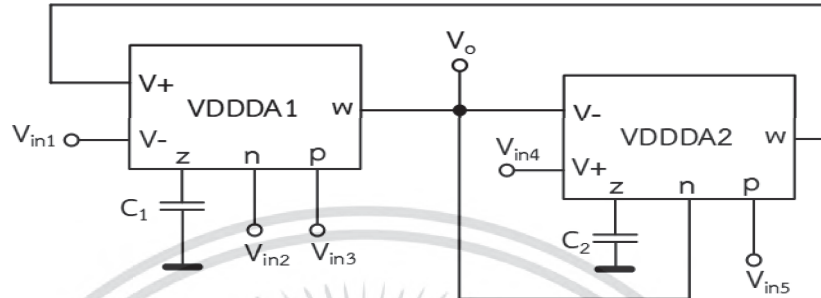
$$Q = \frac{(R_1 + R_2)}{2R_1C_1} \sqrt{\frac{1}{C_1C_2}} \quad (2.59)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ วงจรใช้อุปกรณ์แอคทีฟ VDDDA สองตัว ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง สามารถให้ค่าอัตราขยายแถบผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ และไม่ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่คือ วงจรใช้อุปกรณ์พาสซีฟสี่ตัว ไม่สามารถให้อาตพุตอิมพีแดนซ์ที่มีค่าต่ำได้ทุกจุด สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้เพียงสามแบบ ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านแถบความถี่ และฟังก์ชันกรองผ่านความถี่สูง

2.4.4 Sangyaem, et. al. (2017 : 14-25) ได้นำเสนอวงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว ต่อร่วมตัวเก็บประจุสองตัวดังภาพที่ 2.18 โดยในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานวิจัยนี้ได้ใช้โดยใช้อะไหล่เชิงพาณิชย์เบอร์ LT1228 และ AD830 เป็นโครงสร้างของอุปกรณ์ที่ใช้ในทดสอบ ใช้แรงดัน  $\pm 5\text{VDC}$  ในการทดสอบการทำงานของวงจรจะทำการจำลองผ่านโปรแกรม PSpice ร่วมกับการต่อวงจรจริง



ภาพที่ 2.18 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสองตัว

จากวงจรในภาพที่ 2.18 จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่แบบ ห้าอินพุต หนึ่งเอาต์พุต ดังสมการที่ (2.60)

$$V_o = \frac{s^2 V_{in3} - s^2 V_{in2} + s \frac{g_{m1}}{C_1} V_{in5} - s \frac{g_{m1}}{C_1} V_{in1} + \frac{g_{m1} g_{m2}}{C_1 C_2} V_{in4}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (2.60)$$

และเมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  จากสมการที่ (2.60) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1 C_2}} \quad (2.61)$$

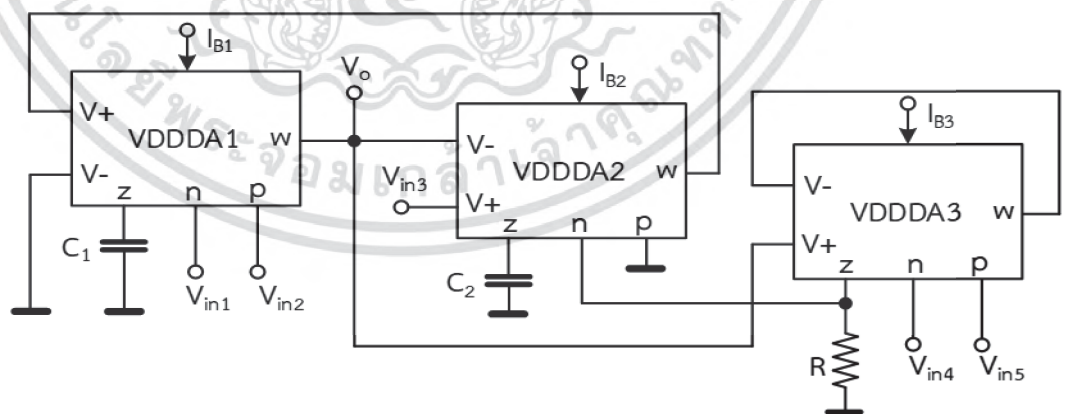
$$Q = \sqrt{\frac{C_1}{C_2}} \quad (2.62)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ วงจรใช้อุปกรณ์แอกทีฟ VDDDA สองตัว ใช้อุปกรณ์พาสซีฟสองตัว ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด สามารถให้อินพุตอิมพีแดนซ์ที่มีค่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูง และเอาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ สามารถให้ค่าอัตราขยายแถบผ่านคงที่ทุกฟังก์ชัน ในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ไม่ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

อย่างไรก็ตาม การสังเคราะห์วงจรกรองความถี่ที่น่าเสนอในงานวิจัยนี้ อยู่บนพื้นฐานของการต่อร่วมกันของวงจรอินทิเกรเตอร์ ซึ่งกระบวนการในการสังเคราะห์ค่อนข้างซับซ้อนเมื่อเทียบการสังเคราะห์วงจรโดยอาศัยพื้นฐานของวงจร RLC โดยเฉพาะอย่างยิ่งกับนักวิจัยหน้าใหม่ที่ยังไม่มีประสบการณ์ หรือคุ้นเคยกับการสังเคราะห์วงจร เนื่องจากการสังเคราะห์จากวงจรอินทิเกรเตอร์ต้องอาศัยวงจรอินทิเกรเตอร์ต่อรวมกับวงจรบวก-ลบสัญญาณ และวงจรขยายสัญญาณ รวมทั้งต้องมีการเชื่อมโยงสายสัญญาณป้อนกลับระหว่างเอาต์พุตไปยังอินพุต เพื่อให้ได้ฟังก์ชันกรองต่างๆ ในขณะที่การสังเคราะห์วงจรโดยอาศัยพื้นฐานของวงจร RLC นั้นใช้หลักการแทนอุปกรณ์แอคทีฟที่ทำหน้าที่เลียนแบบอุปกรณ์พาสซีฟ ลงในวงจรกรองความถี่แบบพื้นฐานของวงจร RLC เท่านั้น และเนื่องจากอุปกรณ์แอคทีฟ VDDDA มีอินพุตที่เป็นขั้วบวก-ขั้วลบ ในตัวเอง จึงสามารถใช้การกำหนดจุดอินพุตดังกล่าวในการสังเคราะห์วงจร เพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่ได้ครบทั้ง ห้าฟังก์ชัน

2.4.5 Supavarasuwat, et. al. (2018 : 290-299) ได้นำเสนอวงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว ต่อรวมตัวต้านทานหนึ่งตัว และตัวเก็บประจุสองตัวตั้ง โดยในงานวิจัยนี้ได้ใช้ไอซีเชิงพาณิชย์เบอร์ LT1228 และ AD830 เป็นโครงสร้างของอุปกรณ์ VDDDA ใช้แรงดัน  $\pm 5\text{VDC}$



ภาพที่ 2.19 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว

จากวงจรในภาพที่ 2.19 จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่แบบ ห้าอินพุต หนึ่งเอาต์พุต ดังสมการที่ (2.63)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{s^2 V_{in2} - s^2 V_{in1} + \frac{sg_{m1}}{C_1} V_{in5} - \frac{sg_{m1}}{C_1} V_{in4} + \frac{g_{m1}g_{m2}}{C_1 C_2} V_{in3}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1 C_2}} \quad (2.63)$$

และกำหนดให้ค่า k คือ

$$k = \frac{g_{m3} R}{g_{m3} R + 1} \quad (2.64)$$

และเมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  จากสมการที่ (2.63) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1 C_2}} \quad (2.65)$$

$$Q = \frac{g_{m3} R + 1}{g_{m3} R} \sqrt{\frac{C_1}{C_2}} \quad (2.66)$$

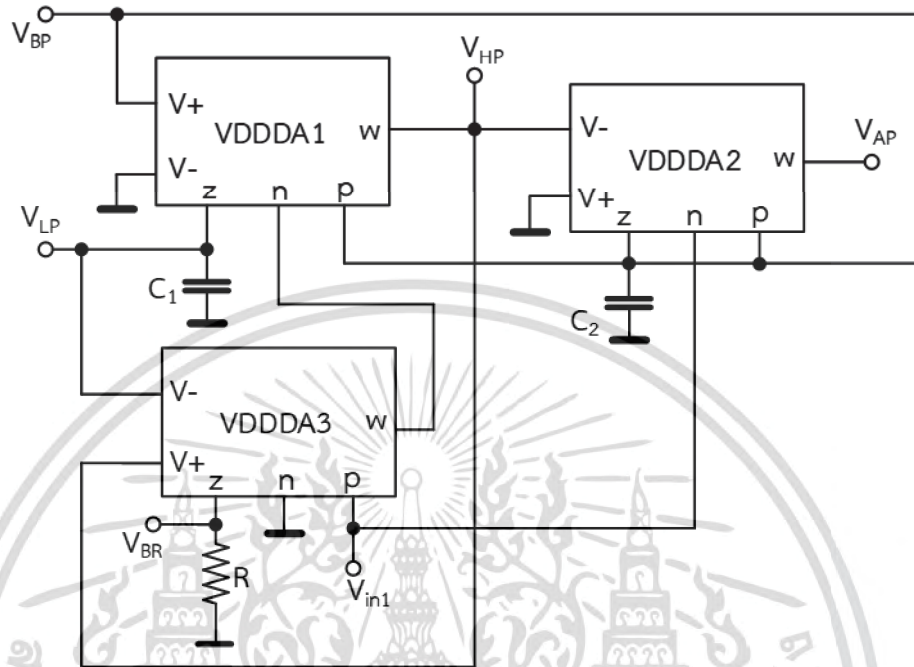
จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง และให้อเอาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ สามารถปรับควอลิตี้แฟกเตอร์โดยไม่กระทบกับความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ สามารถให้ค่าอัตราขยายแถบผ่านคั้งที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ไม่ต้องการวงจรถลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่คือ วงจรใช้อุปกรณ์แอคทีฟ VDDDA สามตัว และวงจรใช้อุปกรณ์พาสซีฟสามตัว

2.4.6 Huaihongthong, et. al. (2019 : 13-23) ได้นำเสนอวงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต (Single Input-Multiple Outputs : SIMO) โดยใช้ VDDDA จำนวนสามตัว ต่อร่วมตัวต้านทานหนึ่งตัว และตัวเก็บประจุสองตัวดังภาพที่ 2.22 ในงานวิจัยนี้ได้ใช้โครงสร้างภายในของ VDDDA เป็นซีมอสทรานซิสเตอร์เทคโนโลยี 0.18 $\mu$ m TSMC CMOS technology โดยวงจรกรองความถี่ในงานวิจัยนี้ใช้แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 0.9V$  สำหรับ VDDDA ที่มีโครงสร้างเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS นอกจากนี้ยังมีการทดสอบวงจรโดยใช้ไอซีเชิงพาณิชย์เบอร์ LT1228 และ AD830 เป็นโครงสร้างของ VDDDA ที่แหล่งจ่ายแรงดัน  $\pm 5\text{VDC}$



ภาพที่ 2.20 วงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต โดยใช้ VDDDA จำนวนสามตัว

จากวงจรในภาพที่ 2.20 จะได้สมการฟังก์ชันถ่ายโอนของวงจรกรองความถี่แบบหนึ่งอินพุต-หลายเอาต์พุต ดังต่อไปนี้  
สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่สูง

$$\frac{V_{HP}}{V_{in}} = -K \frac{s^2}{D(s)} \tag{2.67}$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่ต่ำ

$$\frac{V_{LP}}{V_{in}} = K \frac{\left( \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{D(s)} \tag{2.68}$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_{BP}}{V_{in}} = \frac{s \frac{g_{m2}}{C_2 (1 + g_{m3} R)}}{D(s)} \quad (2.69)$$

สมการฟังก์ชันถ่ายโอนของวงจรหยุดแถบความถี่

$$\frac{V_{BR}}{V_{in}} = -K_{BR} \frac{s^2 + \frac{g_{m1} g_{m2}}{C_1 C_2}}{D(s)} \quad (2.70)$$

สมการฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่

$$\frac{V_{AP}}{V_{in}} = \frac{-s^2 + s \frac{g_{m2}}{C_2 (1 + g_{m3} R)} - \frac{g_{m1} g_{m2}}{C_1 C_2}}{D(s)} \quad (2.71)$$

เมื่อกำหนดให้ค่า  $D(s)$  คือ

$$D(s) = s^2 + s \frac{g_{m2}}{C_2 (1 + g_{m3} R)} + \frac{g_{m1} g_{m2}}{C_1 C_2} \quad (2.72)$$

และกำหนดให้ค่า  $K$  และ  $K_{BR}$  คือ

$$K = \frac{1}{1 + g_{m3} R} \quad (2.73)$$

$$K_{BR} = \frac{g_{m3} R}{1 + g_{m3} R} \quad (2.74)$$

และเมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  จากสมการที่ (2.67) ถึง (2.72) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = g_m \sqrt{\frac{1}{C_1 C_2}} \quad (2.75)$$

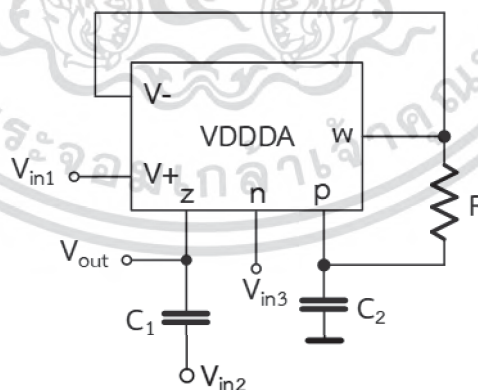
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \frac{1}{g_{m3} R} \sqrt{\frac{C_1}{C_2}} \quad (2.76)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง สามารถปรับควอลิตี้แฟกเตอร์โดยไม่กระทบกับความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ ไม่ต้องการวงจรกลับเฟสสัญญาณหรือ วงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่ คือ วงจรใช้อุปกรณ์แอกทีฟ VDDDA สามตัว วงจรใช้อุปกรณ์พาสซีฟสามตัว ไม่สามารถให้อาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ทุกจุด

2.4.7 Siripongdee and Jaikla. (2015 : 39-42) ได้นำเสนองจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต (Multiple Inputs-Single Output : MISO) โดยใช้ VDDDA จำนวนหนึ่งตัว ต่อร่วมกับตัวต้านทานหนึ่งตัว และตัวเก็บประจุสองตัว ดังภาพที่ 2.21 จะพบว่าโครงสร้างวงจรไม่ซับซ้อนเพราะใช้อุปกรณ์แอกทีฟเพียงตัวเดียว โดยในงานวิจัยนี้ได้ใช้โครงสร้างภายในของ VDDDA เป็นซีมอสทรานซิสเตอร์เทคโนโลยี  $0.25\mu\text{m}$  TSMC CMOS Technology โดยวงจรกรองความถี่ในงานวิจัยนี้มีการสูญเสียกำลังงาน (Power dissipation)  $1.58\text{ mW}$  ที่แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 1.25\text{V}$



ภาพที่ 2.21 วงจรกรองความถี่แบบสามอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว

จากวงจรในภาพที่ 2.21 จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่แบบ สามอินพุต หนึ่งเอาต์พุต ดังสมการที่ (2.77)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{s^2 V_{in2} + s \frac{g_m}{C_2} V_{in1} + \left( s \frac{g_m}{C_2} + \frac{g_m}{C_1 C_2 R} \right) V_{in3}}{s^2 + s \frac{g_m}{C_2} + \frac{g_m}{C_1 C_2 R}} \quad (2.77)$$

จากสมการที่ (2.77) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

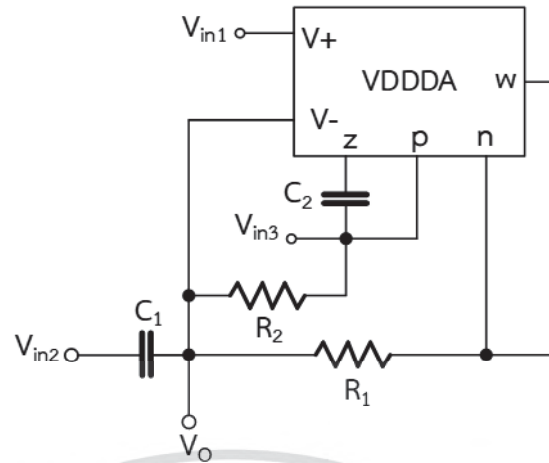
$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (2.78)$$

$$Q = \sqrt{\frac{C_2}{C_1 g_m R}} \quad (2.79)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ วงจรใช้อุปกรณ์แอคทีฟ VDDDA หนึ่งตัวสามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ และสามารถให้ค่าอัตราขยายแถบผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่ คือ วงจรใช้อุปกรณ์พาสซีฟสามตัว ใช้ตัวเก็บประจุแบบลอยสองตัว ไม่สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง และไม่สามารถให้อาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

2.4.8 Chaichana, et. al. (2017) ได้นำเสนอวงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต (Multiple Inputs-Single Output : MISO) โดยใช้ VDDDA จำนวนหนึ่งตัว ต่อร่วมกับตัวเก็บประจุสองตัว และตัวต้านทานสองตัวดังภาพที่ 2.22 โดยใช้  $0.25\mu\text{m}$  TSMC CMOS technology เป็นโครงสร้างของอุปกรณ์ที่ใช้ในทดสอบ กำลังงานมีค่า  $1.58\text{mW}$  และใช้แหล่งจ่ายแรงดันเลี้ยงวงจรเป็น  $\pm 1.25\text{V}$



ภาพที่ 2.22 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว

จากวงจรในภาพที่ 2.22 จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่แบบสามอินพุต หนึ่งเอาต์พุต ดังสมการที่ (2.80)

$$V_o = \frac{s^2 V_{in2} + s \frac{1}{C_1 R_1} \left( 1 + \frac{R_1}{R_2} \right) V_{in3} + \frac{g_m V_{in1}}{2C_1 C_2 R_1}}{s^2 + s \frac{1}{C_1 R_1} \left( 1 + \frac{R_1}{R_2} \right) + \frac{g_m}{2C_1 C_2 R_1}} \quad (2.80)$$

จากสมการที่ (2.80) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{2C_1 C_2 R_1}} \quad (2.81)$$

$$Q = \frac{1}{1 + \frac{R_1}{R_2}} \sqrt{\frac{g_m C_1 R_1}{2C_2}} \quad (2.82)$$

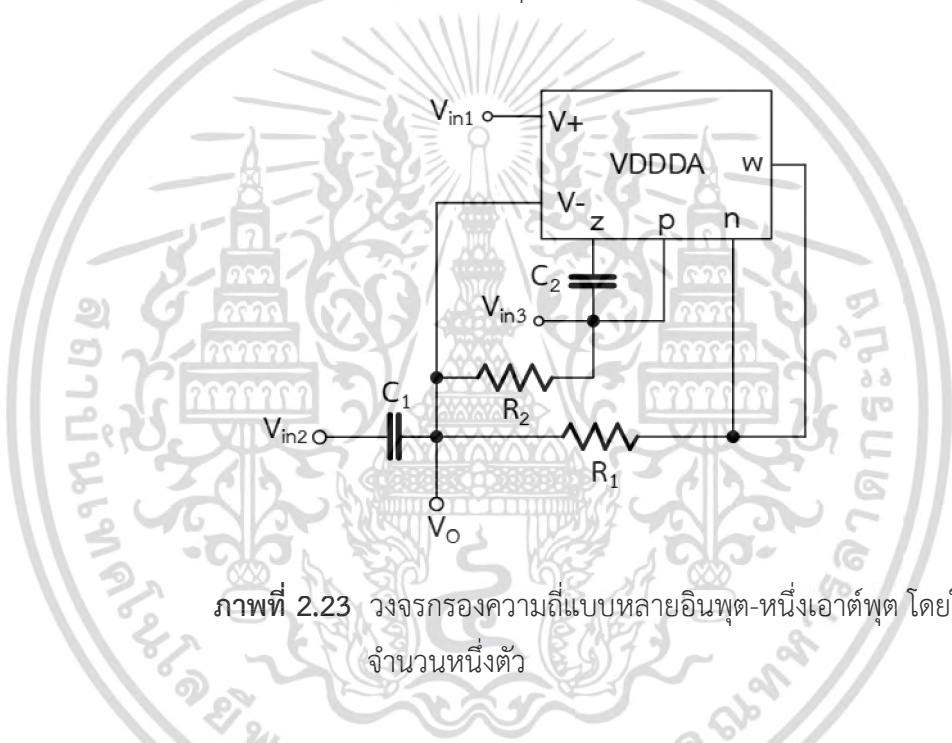
จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ วงจรใช้อุปกรณ์แอคทีฟ VDDDA หนึ่งตัว สามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านทุกความถี่ และสามารถให้ค่าอัตราขยายแถบผ่านคงที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่ คือ วงจรใช้อุปกรณ์พาสซีฟสี่ตัว ใช้ตัวเก็บประจุแบบลอยสองตัว ไม่สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง และไม่สามารถให้อาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

2.4.9 Thinthaworn, et. al. (2020 : 903-907) ได้นำเสนอวงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต (Multiple Inputs-Single Output : MISO) โดยใช้ VDDDA จำนวนหนึ่งตัว ต่อกับตัวเก็บประจุอีกสองตัว และความต้านทานอีกสองตัว ดังภาพที่ 2.23 โดยใช้โอซีเชิงพาณิชย์เบอร์ LM13700 และ AD830 เป็นโครงสร้างของอุปกรณ์ VDDDA ใช้แรงดัน  $\pm 5VDC$



ภาพที่ 2.23 วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ VDDDA จำนวนหนึ่งตัว

จากวงจรในภาพที่ 2.23 จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่แบบสี่อินพุต หนึ่งเอาต์พุต ดังสมการที่ (2.83)

$$V_o = \frac{s \frac{g_m}{C_2} v_{i4} + s^2 v_{i3} + s \frac{1}{C_2 R_2} v_{i2} + \frac{g_m}{C_1 C_2 R_1} v_{i1}}{s^2 + s \frac{1}{C_2 R_2} + \frac{g_m}{C_1 C_2 R_1}} \tag{2.83}$$

จากสมการที่ (2.83) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R_1}} \quad (2.84)$$

$$Q = R_2 \sqrt{\frac{C_2 g_m}{C_1 R_1}} \quad (2.85)$$

จากการศึกษาพบว่า ข้อดีของงานวิจัยนี้คือ วงจรใช้อุปกรณ์แอกทีฟ VDDDA หนึ่งตัวสามารถทำหน้าที่เป็นวงจรกรองความถี่มาตรฐานได้ ห้าแบบ ได้แก่ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ และสามารถให้ค่าอัตราขยายแถบผ่านคั้งที่ทุกฟังก์ชันในขณะที่ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์

อย่างไรก็ตาม วงจรกรองความถี่นี้ยังมีข้อด้อยอยู่ คือ วงจรใช้อุปกรณ์พาสซีฟสี่ตัว ใช้ตัวเก็บประจุแบบลอยหนึ่งตัว ไม่สามารถให้อินพุตอิมพีแดนซ์ที่มีค่าสูง และไม่สามารถให้อเอาต์พุตอิมพีแดนซ์ที่มีค่าต่ำได้ ต้องการวงจรกลับเฟสสัญญาณหรือวงจรขยายแรงดันที่อัตราขยายสองเท่าเพิ่มเติม

# บทที่ 3

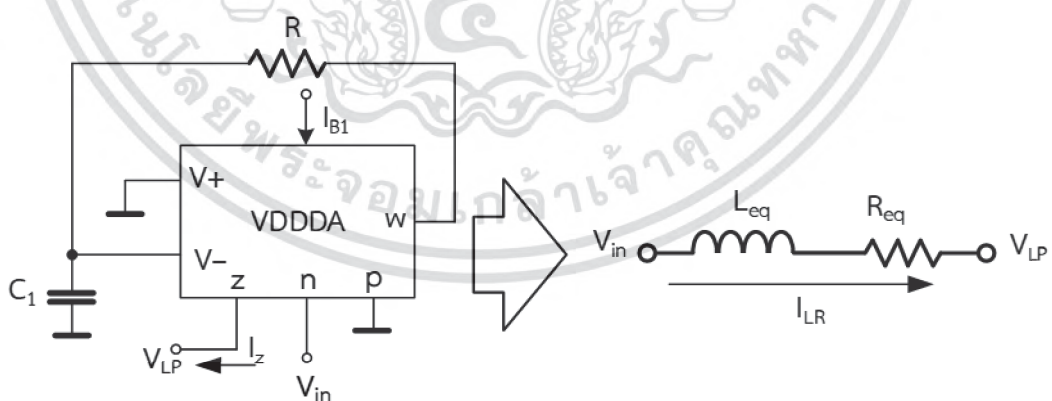
## วิธีดำเนินการวิจัย

ในบทนี้จะนำเสนอการสังเคราะห์ และออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่ที่มีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำ โดยการสังเคราะห์จะอยู่บนพื้นฐานของวงจรมอดูมพาสซีฟ RLC เพื่อให้เป็นไปตามขอบเขตการวิจัยที่กำหนดไว้ในบทที่หนึ่ง โดยจะเน้นการใช้อุปกรณ์ VDDDA จำนวนน้อย ๆ ร่วมกับตัวเก็บประจุที่ต่อลงกราวด์ วงจรกรองความถี่จะต้องให้ฟังก์ชันทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่

### 3.1 การศึกษาวงจรกรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนหนึ่งตัว

จากกรอบแนวคิดในภาพที่ 1.1 โดยที่ในส่วนของวงจรมอดูม RL จะเป็นวงจรเลียนแบบตัวเหนี่ยวนำต่ออนุกรมกับตัวต้านทานที่ออกแบบโดยใช้ VDDDA เป็นอุปกรณ์หลักดังภาพที่ 3.1 วงจรนี้ได้รับการปรับปรุงมาจากวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานแบบลอยที่นำเสนอใน (Jaikla, et. al. 2019) ซึ่งวงจรดังกล่าวจะใช้ VDDDA จำนวนสองตัว แต่ในการออกแบบนี้จะใช้ VDDDA เพียงหนึ่งตัว

#### 3.1.1 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนหนึ่งตัว



ภาพที่ 3.1 วงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานโดยใช้ VDDDA หนึ่งตัว

เมื่อพิจารณาวงจรมอดูมพาสซีฟ RL ในภาพที่ 3.1 สามารถเขียนสมการกระแสที่ไหลผ่านตัวเหนี่ยวนำ และตัวต้านทาน ( $I_{LR}$ ) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{LR} = \frac{V_{in} - V_{LP}}{sL_{eq} + R_{eq}} \quad (3.1)$$

เมื่อกระแส  $I_z$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานของวงจรช่ายมือในภาพที่ 3.1 เทียบเคียงได้กับกระแส  $I_{LR}$  ที่ไหลผ่านตัวเหนี่ยวนำ และตัวต้านทานแบบพาสซีฟของวงจรขวามือในภาพที่ 3.1 ดังนั้นสามารถวิเคราะห์หาความสัมพันธ์ของกระแส  $I_z$  กับ  $V_{in}$  และ  $V_{LP}$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานได้ดังนี้

$$I_z = -g_m V_{(-)} \quad (3.2)$$

จากวงจรในภาพที่ 3.1 สามารถเขียนสมการแรงดันที่ขั้ว  $V_{(-)}$  ได้ดังนี้

$$V_{(-)} = \frac{1}{sC_1R + 1} V_w \quad (3.3)$$

แทนสมการที่ (3.2) ลงในสมการที่ (3.3) จะได้

$$I_z = -\frac{g_m}{sC_1R + 1} V_w \quad (3.4)$$

จากวงจรในภาพที่ 3.1 เมื่อใช้คุณสมบัติในทางอุดมคติของ VDDDA จะได้สมการแรงดันที่ขั้ว  $w$  ดังนี้

$$V_w = V_{LP} - V_{in} \quad (3.5)$$

แทนสมการที่ (3.4) ลงในสมการที่ (3.5) จะได้

$$I_z = \frac{V_{in} - V_{LP}}{s \frac{C_1R}{g_m} + \frac{1}{g_m}} \quad (3.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

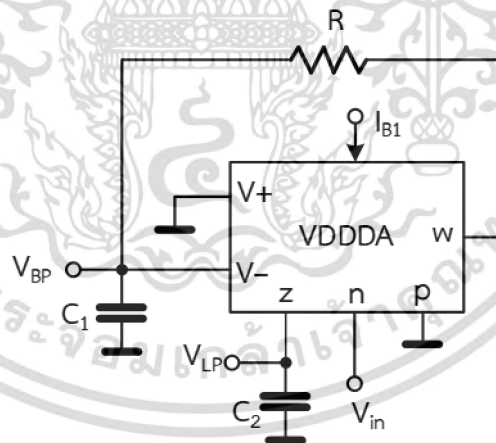
เมื่อเทียบสมการที่ (3.6) กับสมการที่ (3.1) จะพบว่า วงจรด้านซ้ายมือของภาพที่ 3.1 ทำหน้าที่เหมือนกับวงจรอนุกรม RL ด้านขวามือ ซึ่งจะได้สมการตัวเหนี่ยวนำเสมือน และความต้านทานเสมือนดังนี้

$$L_{eq} = \frac{C_1 R}{g_m} \quad (3.7)$$

$$R_{eq} = \frac{1}{g_m} \quad (3.8)$$

ในการสังเคราะห์วงจรกรองความถี่หลายหน้าที่ตามหลักการในภาพที่ 3.1 จะนำตัวเก็บประจุ  $C_2$  ไปต่อที่ขั้ว z ของ VDDDA หรือที่โหนด  $V_{LP}$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานในภาพที่ 3.1 จะทำให้ได้วงจรกรองความถี่ที่น่าเสนอดังภาพที่ 3.2

การสังเคราะห์วงจรโดยอาศัยพื้นฐานของวงจร RLC ที่นำเสนอในงานวิจัยนี้จะลดความซับซ้อนของกระบวนการอยู่มากเมื่อเทียบกับการสังเคราะห์โดยอาศัยวงจรอินทิเกรเตอร์ เนื่องจากสังเคราะห์โดยอาศัยวงจรอินทิเกรเตอร์จะใช้วิธีการต่อเอาต์พุตและอินพุตของวงจรอินทิเกรเตอร์หลายตัวเข้าด้วยกันเพื่อให้ได้วงจรที่สามารถตอบสนองฟังก์ชันครบตามที่กำหนดไว้ ทำให้การสังเคราะห์มีความซับซ้อนมากขึ้น



ภาพที่ 3.2 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA จำนวนหนึ่งตัว

จากวงจรจะพบว่า วงจรกรองความถี่ที่น่าเสนอมิได้โครงสร้างไม่ซับซ้อน เนื่องจากประกอบไปด้วย VDDDA จำนวนหนึ่งตัว และใช้ตัวเก็บประจุสองตัวแบบต่อลงกราวด์ทั้งหมด อีกทั้งจุดป้อนอินพุตแรงดันมีความต้านทานสูง และวงจรสามารถให้ฟังก์ชันกรองความถี่จำนวนสองฟังก์ชันพร้อมกันได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ (โหนด  $V_{LP}$ ) และฟังก์ชันกรองแถบความถี่ผ่าน (โหนด  $V_{BP}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.2 การวิเคราะห์สมรรถนะวงจรรองความถี่หลายหน้าที่ ที่ใช้ VDDDA จำนวนหนึ่ง ตัวในทางอุดมคติ

เมื่อ VDDDA ที่ใช้ในวงจรมีคุณสมบัติเป็นไปตามอุดมคติ สามารถวิเคราะห์วงจรรองความถี่ในภาพที่ 3.2 ได้ดังนี้

$$I_z = -g_m V_{BP} \quad (3.9)$$

จากวงจรในภาพที่ 3.2 สามารถเขียนสมการแรงดันที่ขั้ว  $V_{BP}$  ได้ดังนี้

$$V_{BP} = \frac{1}{sC_1R + 1} v_w \quad (3.10)$$

แทนสมการที่ (3.9) ลงในสมการที่ (3.10) จะได้

$$I_z = -\frac{g_m}{sC_1R + 1} v_w \quad (3.11)$$

จากวงจรในภาพที่ 3.2 และใช้คุณสมบัติในทางอุดมคติของ VDDDA จะได้สมการแรงดันที่  
ขั้ว  $w$  ดังนี้

$$V_w = V_{LP} - V_{in} \quad (3.12)$$

แทนสมการที่ (3.11) ลงในสมการที่ (3.12) จะได้

$$I_z = \frac{V_{in} - V_{LP}}{s \frac{C_1R}{g_m} + \frac{1}{g_m}} \quad (3.13)$$

จากวงจรในภาพที่ 3.2 พบว่า  $V_{LP}$  จะเป็นผลคูณของ  $I_z$  กับอิมพีแดนซ์ของตัวเก็บประจุ  
 $C_2$  ดังนี้

$$V_{LP} = \frac{I_z}{sC_2} \quad (3.14)$$

แทนสมการที่ (3.13) ลงในสมการที่ (3.14) จะได้

$$V_{LP} = \frac{1}{s^2 \frac{C_1 C_2 R}{g_m} + s \frac{C_2}{g_m} + 1} V_{in} \quad (3.15)$$

จัดสมการที่ (3.15) ให้อยู่ในฟังก์ชันมาตรฐานของฟังก์ชันกรองความถี่อันดับสองได้ดังนี้

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{g_m}{C_1 C_2 R}}{s^2 + s \frac{1}{C_1 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.16)$$

จากสมการที่ (3.16) จะพบว่า ฟังก์ชันกรองผ่านความถี่ต่ำจะเป็นแบบไม่กลับเฟส และอัตราขยายช่วงแถบผ่าน (Passband Voltage Gain) ของฟังก์ชันกรองผ่านความถี่ต่ำจะเท่ากับหนึ่งจากภาพที่ 3.2 สามารถเขียนสมการแรงดัน  $V_{LP}$  ได้เป็น

$$V_{LP} = -\frac{g_m}{s C_2} V_{BP} \quad (3.17)$$

จากสมการที่ (3.17) ย้ายสมการเพื่อหา  $V_{BP}$  ได้ดังนี้

$$V_{BP} = -\frac{s C_2}{g_m} V_{LP} \quad (3.18)$$

แทนสมการที่ (3.16) ลงในสมการที่ (3.18) ได้ดังนี้

$$\frac{V_{BP}}{V_{in}} = \frac{-\frac{1}{C_1 R}}{s^2 + s \frac{1}{C_1 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.19)$$

จากสมการที่ (3.19) จะพบว่า ฟังก์ชันกรองผ่านแถบความถี่จะเป็นแบบกลับเฟส และอัตราขยายช่วงแถบผ่านของฟังก์ชันกรองผ่านแถบความถี่จะเท่ากับหนึ่ง และจะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (3.20)$$

$$Q = \sqrt{\frac{C_1 R g_m}{C_2}} \quad (3.21)$$

จากสมการที่ (3.20) และ (3.21) จะพบว่า ความถี่ธรรมชาติ สามารถปรับได้แบบอิเล็กทรอนิกส์ที่  $g_m$  อย่างไรก็ตาม จะพบว่าวงจกรองความถี่ในภาพที่ 3.2 จะให้ฟังก์ชันทางเอาต์พุตได้เพียง สองฟังก์ชันเท่านั้นซึ่งจะไม่เป็นไปตามของเขตของงานวิจัยที่ตั้งไว้ โดยข้อจำกัดนี้จะถูกนำมาพัฒนางจรในลำดับต่อไป

### 3.1.3 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA

เมื่อ VDDDA ที่ใช้ในวงจรมีการทำงานไม่เป็นไปตามอุดมคติที่เป็นผลมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุต (Voltage Transfer Errors) สามารถแสดงคุณสมบัติของ VDDDA ได้ใหม่ดังนี้

$$\begin{pmatrix} I_{V+} \\ I_{V-} \\ I_Z \\ I_N \\ I_P \\ V_W \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ g_m & g_m & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \beta_z & -\beta_n & \beta_p & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_Z \\ V_N \\ V_P \\ I_W \end{pmatrix} \quad (3.22)$$

เมื่อ  $\beta_z$  คือ ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว z ไปขั้ว w

$\beta_n$  คือ ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว n ไปขั้ว w

$\beta_p$  คือ ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว p ไปขั้ว w

เมื่อคำนึงถึงความผิดพลาดดังกล่าวสามารถวิเคราะห์วงจรในภาพที่ 3.2 ของ VDDDA ตามสมการที่ (3.22) จะได้สมการแรงดันที่ขั้ว w ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_w = \beta_z V_{LP} - \beta_n V_{in} \quad (3.23)$$

แทนสมการที่ (3.23) ลงในสมการที่ (3.13) จะได้

$$I_z = \frac{\beta_n V_{in} - \beta_z V_{LP}}{s \frac{C_1 R}{g_m} + \frac{1}{g_m}} \quad (3.24)$$

แทนสมการที่ (3.24) ลงในสมการที่ (3.14) จะได้

$$V_{LP} = \frac{\beta_n}{s^2 \frac{C_1 C_2 R}{g_m} + s \frac{C_2}{g_m} + \beta_z} V_{in} \quad (3.25)$$

จัดสมการที่ (3.25) ให้อยู่ในฟังก์ชันมาตรฐานของฟังก์ชันกรองความถี่อันดับสองได้ดังนี้

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{\beta_n g_m}{C_1 C_2 R}}{s^2 + s \frac{1}{C_1 R} + \frac{\beta_z g_m}{C_1 C_2 R}} \quad (3.26)$$

จากสมการที่ (3.26) จะพบว่า อัตราขยายช่วงแถบผ่านของฟังก์ชันกรองผ่านความถี่ต่ำจะเท่ากับ  $\beta_n / \beta_z$  ซึ่งจะพบว่า ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว n ไปขั้ว w และความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว z ไปขั้ว w จะส่งผลกระทบต่ออัตราขยายช่วงแถบผ่านของฟังก์ชันกรองผ่านความถี่ต่ำ แทนสมการที่ (3.26) ลงในสมการที่ (3.18) ได้ดังนี้

$$\frac{V_{BP}}{V_{in}} = \frac{-\frac{\beta_n}{C_1 R} s}{s^2 + s \frac{1}{C_1 R} + \frac{\beta_z g_m}{C_1 C_2 R}} \quad (3.27)$$

จากสมการที่ (3.27) พบว่า อัตราขยายช่วงแถบผ่านของฟังก์ชันกรองผ่านแถบความถี่จะเท่ากับ  $-\beta_n$  ซึ่งจะพบว่า ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว n ไปขั้ว w จะส่งผลกระทบต่อ

อัตราขยายช่วงแถบผ่านของฟังก์ชันกรองผ่านแถบความถี่ จากสมการที่ (3.27) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

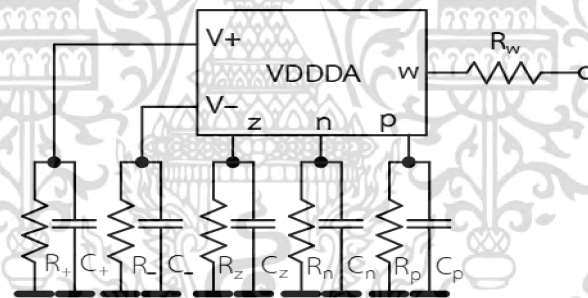
$$\omega_0 = \sqrt{\frac{\beta_z g_m}{C_1 C_2 R}} \quad (3.28)$$

$$Q = \sqrt{\frac{\beta_z C_1 R g_m}{C_2}} \quad (3.29)$$

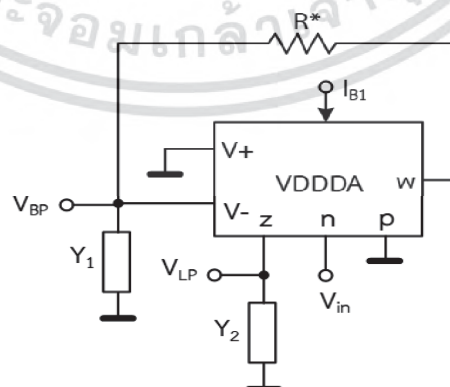
จากสมการที่ (3.28) และ (3.29) จะพบว่า ความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว z ไปขั้ว w จะส่งผลกระทบต่อทั้งความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

### 3.1.4 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงที่ขั้วของ VDDDA

เมื่อ VDDDA ที่ใช้ในวงจรมีการทำงานไม่เป็นไปตามอุดมคติที่เป็นผลมาจากความต้านทานและความจุแฝงในตัว VDDDA สามารถแสดงวงจรเทียบเคียงอุปกรณ์แฝงที่ขั้วต่างๆ ของ VDDDA ได้ดังภาพที่ 3.3 โดยสามารถเขียนเป็นวงจรเทียบเคียงอุปกรณ์แฝงในรูปของค่าความนำตามภาพที่ 3.4



ภาพที่ 3.3 วงจรเทียบเคียงที่มีความต้านทาน และความจุแฝงที่ขั้วของ VDDDA



ภาพที่ 3.4 วงจรตามภาพที่ 3.2 เมื่อคำนึงถึงความต้านทาน และความจุแฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภาพที่ 3.4 เมื่อกำหนดให้

$$Y_1 = s(C_1 + C_-) + G_- \quad (3.30)$$

$$Y_2 = s(C_2 + C_z) + G_z \quad (3.31)$$

$$R^* = R + R_w \quad (3.32)$$

เมื่อคำนึงถึงผลกระทบของตัวต้านทาน และตัวเก็บประจุแฝงที่ขั้วของ VDDDA สามารถวิเคราะห์วงจรในภาพที่ 3.4 ได้ดังนี้

$$i_z = -g_m V_{BP} \quad (3.33)$$

จากวงจรในภาพที่ 3.4 สามารถเขียนสมการแรงดันที่ขั้ว  $V_{BP}$  ได้ดังนี้

$$V_{BP} = \frac{1}{Y_1 R^* + 1} V_w \quad (3.34)$$

แทนสมการที่ (3.34) ลงในสมการที่ (3.33) จะได้

$$i_z = -\frac{g_m}{Y_1 R^* + 1} V_w \quad (3.35)$$

จากวงจรในภาพที่ 3.4 จะได้สมการแรงดันที่ขั้ว  $w$  ดังนี้

$$V_w = V_{LP} - V_{in} \quad (3.36)$$

แทนสมการที่ (3.36) ลงในสมการที่ (3.35) จะได้

$$i_z = \frac{V_{in} - V_{LP}}{\frac{Y_1 R^*}{g_m} + \frac{1}{g_m}} \quad (3.37)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 3.4 พบว่า  $V_{LP}$  จะเป็นผลคูณของ  $i_z$  กับแอดมิตแตนซ์  $Y_2$  ดังนี้

$$V_{LP} = \frac{i_z}{Y_2} \quad (3.38)$$

แทนสมการที่ (3.37) ลงในสมการที่ (3.38) จะได้

$$V_{LP} = \frac{1}{\frac{Y_1 Y_2 R^*}{g_m} + \frac{Y_2}{g_m} + 1} V_{in} \quad (3.39)$$

แทนสมการที่ (3.30) และ (3.31) ลงในสมการที่ (3.39) จะได้

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{g_m}{C_1^* C_2^* R}}{s^2 + \frac{s}{C_1^* C_2^*} \left( C_1^* G_z + C_2^* G_- + \frac{C_2^*}{R} \right) + \frac{G_z G_- + \frac{G_z}{C_1^* C_2^* R} + \frac{g_m}{C_1^* C_2^* R}}{C_1^* C_2^* R}} \quad (3.40)$$

เมื่อ  $C_1^* = C_1 + C_-$ ,  $C_2^* = C_2 + C_z$  จากภาพที่ 3.4 สามารถเขียนสมการแรงดัน  $V_{LP}$  ได้เป็น

$$V_{LP} = -\frac{g_m}{Y_2} V_{BP} \quad (3.41)$$

จากสมการที่ (3.41) ย้ายสมการเพื่อหา  $V_{BP}$  ได้ดังนี้

$$V_{BP} = -\frac{Y_2}{g_m} V_{LP} \quad (3.42)$$

แทนสมการที่ (3.40) ลงในสมการที่ (3.42) ได้ดังนี้

$$\frac{V_{BP}}{V_{in}} = \frac{-s \frac{1}{C_1^* R^*} - \frac{G_z}{R^* C_1^* C_2^*}}{s^2 + \frac{s}{C_1^* C_2^*} \left( C_1^* G_z + C_2^* G_- + \frac{C_2^*}{R^*} \right) + \frac{G_z G_-}{C_1^* C_2^*} + \frac{G_z}{R^* C_1^* C_2^*} + \frac{g_m}{C_1^* C_2^* R^*}} \quad (3.43)$$

จากสมการที่ (3.43) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

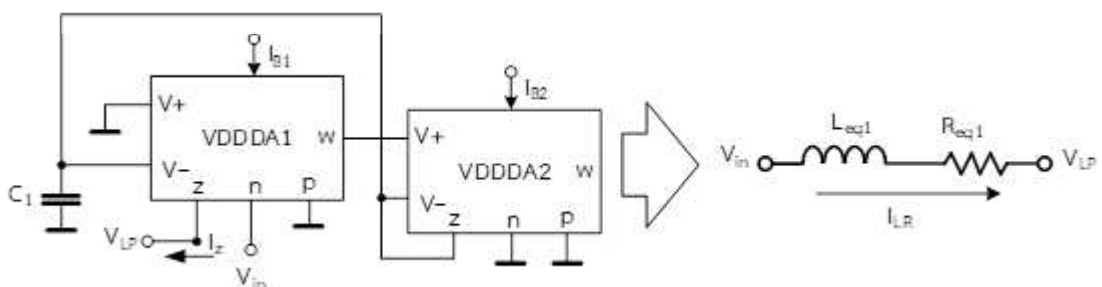
$$\omega_0 = \sqrt{\frac{G_z G_-}{C_1^* C_2^*} + \frac{G_z}{R^* C_1^* C_2^*} + \frac{g_m}{C_1^* C_2^* R^*}} \quad (3.44)$$

$$Q = \frac{C_1^* C_2^*}{C_1^* G_z + C_2^* G_- + \frac{C_2^*}{R^*}} \sqrt{\frac{G_z G_-}{C_1^* C_2^*} + \frac{G_z}{R^* C_1^* C_2^*} + \frac{g_m}{C_1^* C_2^* R^*}} \quad (3.45)$$

จากสมการที่ (3.43), (3.44) และ (3.45) จะพบว่า ความต้านทาน และความจุแฝงจะส่งผลกระทบต่ออัตราขยายช่วงแถบผ่าน ความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

### 3.2 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนสองตัว

จากวงจรเลียนแบบตัวเหนี่ยวนำที่ประกอบไปด้วยตัวต้านทานแบบลอยหนึ่งตัว ซึ่งได้ทำการศึกษาไปแล้วในตอนต้นตามภาพที่ 3.1 นั้น จากการศึกษาพบว่าวงจรดังกล่าวไม่สามารถควบคุมความต้านทานเสมือน และความเหนี่ยวนำเสมือนได้อย่างอิสระจากกันแบบอิเล็กทรอนิกส์ และไม่สามารถให้ฟังก์ชันกรองผ่านความถี่ได้ครบ ดังนั้นในหัวข้อนี้จะทำการพัฒนาจุดต่อดังกล่าวโดยเพิ่ม VDDDA อีกหนึ่งตัว เพื่อให้ VDDDA ตัวที่สองทำหน้าที่เป็นวงจรเลียนแบบตัวต้านทาน ซึ่งจะได้โครงสร้างวงจรที่ใช้ VDDDA จำนวนสองตัว ดังภาพที่ 3.5



ภาพที่ 3.5 วงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานที่ใช้ VDDDA สองตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาวงจรอนุกรมพาสซีฟ RL ในภาพที่ 3.5 สามารถเขียนสมการกระแส ( $I_{LR}$ ) ที่ไหลผ่านตัวเหนี่ยวนำ และตัวต้านทานได้ดังนี้

$$I_{LR} = \frac{V_{in} - V_{LP}}{sL_{eq} + R_{eq}} \quad (3.46)$$

เมื่อกระแส  $I_{LR}$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานของวงจรซ้ายมือในภาพที่ 3.5 เทียบเคียงได้กับกระแส  $I_{LR}$  ที่ไหลผ่านตัวเหนี่ยวนำ และตัวต้านทานแบบพาสซีฟของวงจรขวามือในภาพที่ 3.5 ดังนั้นสามารถวิเคราะห์หาความสัมพันธ์ของกระแส  $I_z$  กับ  $V_{in}$  และ  $V_{LP}$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานได้ดังนี้

$$I_{z1} = -g_{m1} V_{(-)1} \quad (3.47)$$

จากวงจรในภาพที่ 3.5 แรงดัน  $V_{(-)1} = V_{(-)2}$  และ  $V_{(-)2}$  มีค่าเท่ากัน ใช้ KCL เขียนสมการกระแสที่โหนด  $V_{(-)1}$  ได้ดังนี้

$$I_{C1} = I_{z2} \quad (3.48)$$

เมื่อ  $V_{(-)1}$  คือแรงดันตกคร่อม  $C_1$  และ  $V_{(-)1} = V_{(-)2}$  จากสมการที่ (3.46) จะได้

$$V_{(-)1} sC_1 = g_{m2} (V_{w1} - V_{(-)1}) \quad (3.49)$$

จัดสมการที่ (3.49) ได้ใหม่ดังนี้

$$V_{(-)1} sC_1 = g_{m2} (V_{w1} - V_{(-)1}) \quad (3.50)$$

$$V_{(-)1} = \frac{1}{s \frac{C_1}{g_{m2}} + 1} V_{w1} \quad (3.51)$$

แทนสมการที่ (3.51) ลงในสมการที่ (3.47) จะได้

$$I_{z1} = -\frac{g_{m1}}{s \frac{C_1}{g_{m2}} + 1} V_{w1} \quad (3.52)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 3.5 และใช้คุณสมบัติในทางอุดมคติของ VDDDA จะได้สมการแรงดันที่ขั้ว  $w_1$  ดังนี้

$$V_{w1} = V_{LP} - V_{in} \quad (3.53)$$

แทนสมการที่ (3.52) ลงในสมการที่ (3.53) จะได้

$$I_z = \frac{V_{in} - V_{LP}}{s \frac{C_1}{g_{m1}g_{m2}} + \frac{1}{g_{m1}}} \quad (3.54)$$

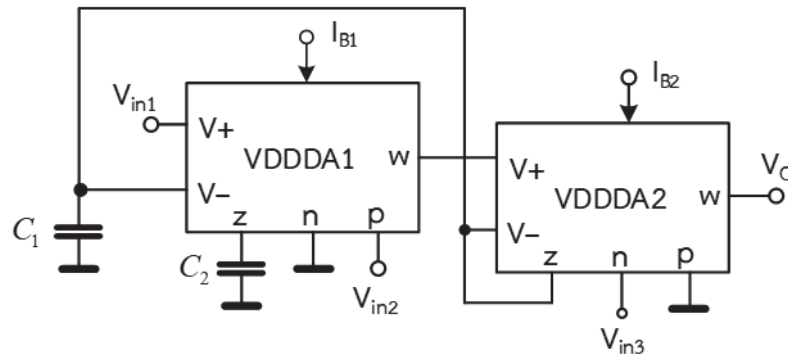
เมื่อเทียบสมการที่ (3.54) กับสมการที่ (3.46) จะพบว่าวงจรด้านซ้ายมือของภาพที่ 3.5 ทำหน้าที่เหมือนกับวงจรอนุกรม RL ด้านขวามือ ซึ่งจะได้สมการความเหนี่ยวนำเสมือน และความต้านทานเสมือนดังนี้

$$L_{eq1} = \frac{C_1}{g_{m1}g_{m2}} \quad (3.55)$$

$$R_{eq1} = \frac{1}{g_{m1}} \quad (3.56)$$

จากสมการที่ (3.55) และสมการที่ (3.56) จะพบว่าความเหนี่ยวนำเสมือนสามารถควบคุมได้อย่างอิสระจากความต้านทานเสมือนแบบอิเล็กทรอนิกส์ที่  $g_{m2}$  แต่จะไม่สามารถควบคุมความต้านทานเสมือนได้อย่างอิสระจากความเหนี่ยวนำเสมือน เนื่องจากใช้ค่า  $g_{m1}$  ร่วมกัน

ในการสังเคราะห์วงจรกรองความถี่หลายหน้าที่ตามหลักการในภาพที่ 3.5 จะนำตัวเก็บประจุ  $C_2$  ไปต่อที่ขั้ว  $Z_1$  ของ VDDDA1 หรือที่โหนด  $V_{LP}$  ของวงจรเลียนแบบตัวเหนี่ยวนำอนุกรมกับตัวต้านทานในภาพที่ 3.5 จะทำให้ได้วงจรกรองความถี่ที่นำเสนอตั้งภาพที่ 3.6 ซึ่งจะเป็นวงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุต จากวงจรจะพบว่าวงจรกรองความถี่ที่นำเสนอไม่ต้องใช้ตัวต้านทานชนิดพาสซีฟในการออกแบบวงจร และใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด อีกทั้งจุดป้อนอินพุตแรงดันมีความต้านทานสูง และจุดเอาต์พุตแรงดันมีความต้านทานต่ำ



ภาพที่ 3.6 วงจรกรองความถี่หลายหน้าสามอินพุต หนึ่งเอาต์พุตที่ใช้ VDDDA สองตัว

### 3.3 การวิเคราะห์สมรรถนะวงจรกรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนสองตัว

#### 3.3.5 การวิเคราะห์วงจรในทางอุดมคติ

เมื่อ VDDDA ที่ใช้ในวงจรมีคุณสมบัติเป็นไปตามอุดมคติ สามารถวิเคราะห์วงจรกรองความถี่ในภาพที่ 3.6 ได้ดังนี้

$$I_{z1} = g_{m1} (V_{in1} - V_{(-)1}) \quad (3.57)$$

จากวงจรในภาพที่ 3.6 จะพบว่า  $V_{(-)1} = V_{(-)2}$  ดังนั้นสามารถเขียนสมการแรงดันที่ขั้ว  $V_{(-)1}$  ได้ดังนี้

$$V_{(-)1} = \frac{g_{m2}}{sC_1} (V_{w1} - V_{(-)1}) \quad (3.58)$$

จัดรูปแบบสมการที่ (3.58) ได้ใหม่ดังนี้

$$V_{w1} = \frac{1}{g_{m2}} (sC_1 + g_{m2}) V_{(-)1} \quad (3.59)$$

จากวงจรในภาพที่ 3.6 และใช้คุณสมบัติในทางอุดมคติของ VDDDA จะได้สมการแรงดันที่ขั้ว  $w1$  ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{w1} = V_{z1} + V_{in2} \quad (3.60)$$

โดย  $V_{z1}$  จะเป็นผลคูณของ  $I_{z1}$  กับอิมพีแดนซ์ของตัวเก็บประจุ  $C_2$  ดังนี้

$$V_{z1} = \frac{I_{z1}}{sC_2} \quad (3.61)$$

แทนสมการที่ (3.57) ลงในสมการที่ (3.61) จะได้

$$V_{z1} = \frac{g_{m1} (V_{in1} - V_{(-)1})}{sC_2} \quad (3.62)$$

แทนสมการที่ (3.62) ลงในสมการที่ (3.60) จะได้

$$V_{w1} = \frac{g_{m1} (V_{in1} - V_{(-)1})}{sC_2} + V_{in2} \quad (3.63)$$

แทนสมการที่ (3.59) ลงในสมการที่ (3.63) จะได้

$$\frac{g_{m1} (V_{in1} - V_{(-)1})}{sC_2} + V_{in2} = \frac{1}{g_{m2}} (sC_1 + g_{m2}) V_{(-)1} \quad (3.64)$$

จัดรูปแบบสมการที่ (3.64) ได้ใหม่ดังนี้

$$V_{(-)1} = \frac{g_{m1} g_{m2} V_{in1} + sC_2 g_{m2} V_{in2}}{s^2 C_1 C_2 + sC_2 g_{m2} + g_{m1} g_{m2}} \quad (3.65)$$

จากวงจรในภาพที่ 3.6 เมื่อ  $V_{(-)1} = V_{z2}$  และใช้คุณสมบัติในทางอุดมคติของ VDDDA จะได้สมการแรงดันที่ขั้ว  $w_2$  ซึ่งก็คือ  $V_o$  ได้ดังนี้

$$V_o = V_{(-)1} - V_{in3} \quad (3.66)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (3.65) ลงในสมการที่ (3.66) จะได้

$$V_o = \frac{g_{m1}g_{m2}V_{in1} + sC_2g_{m2}V_{in2}}{s^2C_1C_2 + sC_2g_{m2} + g_{m1}g_{m2}} - V_{in3} \quad (3.67)$$

จัดสมการที่ (3.67) จะได้

$$V_o = \frac{g_{m1}g_{m2}V_{in1} + sC_2g_{m2}V_{in2} - (s^2C_1C_2 + sC_2g_{m2} + g_{m1}g_{m2})V_{in3}}{s^2C_1C_2 + sC_2g_{m2} + g_{m1}g_{m2}} \quad (3.68)$$

นำ  $C_1C_2$  ทหารทั้งเศษ และส่วนของสมการที่ (3.68) จะได้

$$V_o = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}V_{in1} + s\frac{g_{m2}}{C_1}V_{in2} - \left( s^2 + s\frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2} \right) V_{in3}}{s^2 + s\frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.69)$$

จากสมการที่ (3.69) สามารถเลือกฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยการเลือกป้อน อินพุตเข้าที่จุด  $V_{in1}$ ,  $V_{in2}$  และ  $V_{in3}$  ซึ่งมีรายละเอียดดังตารางที่ 3.1

ตารางที่ 3.1 การกำหนดตัวแปรแรงดันอินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ต่างๆ

ผลตอบสนองฟังก์ชันกรองความถี่	$V_{in1}$	$V_{in2}$	$V_{in3}$	$Z_2$
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	1	0	0	0
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	0	1	0	0
ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส	0	1	1	0
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	1	1	1	0
ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส	0	1	1	$p_2$

สามารถอธิบายความหมายในตารางได้ดังนี้

ค่า 1 หมายถึง การกำหนดให้ขั้วดังกล่าวเชื่อมต่อกับ  $V_{in}$

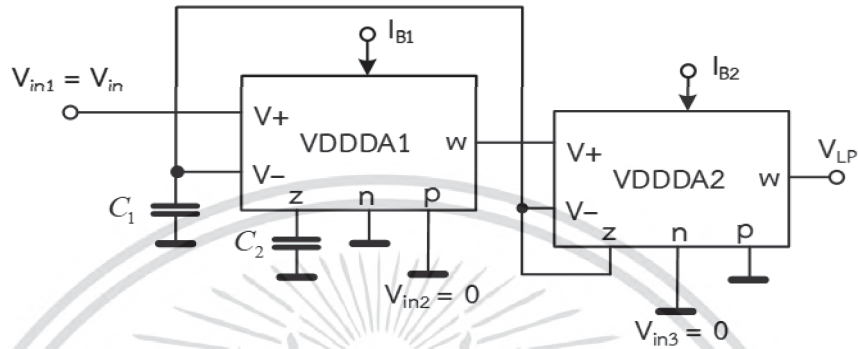
ค่า 0 หมายถึง การกำหนดให้ขั้วดังกล่าวเชื่อมต่อกับกราวด์

ค่า  $p_2$  หมายถึง การกำหนดให้ขั้วดังกล่าวเชื่อมต่อกับ  $p_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.6 ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

จากตารางที่ 3.1 สามารถเลือกผลตอบสนองฟังก์ชันกรองความถี่ต่ำแบบไม่กลับเฟสตามที่นำเสนอ โดยป้อนสัญญาณอินพุตเข้าที่จุด  $V_{in1}$  แล้วต่อจุด  $V_{in2}$  และ  $V_{in3}$  ลงกราวด์ ดังแสดงวงจรในภาพที่ 3.7



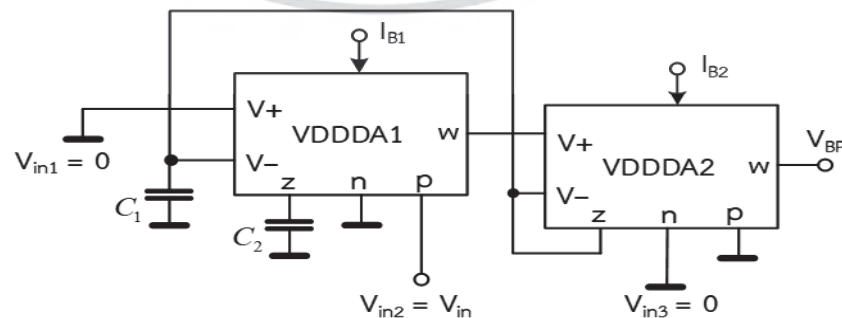
ภาพที่ 3.7 วงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

จะทำให้ได้ฟังก์ชันโอนย้ายแรงดันดังนี้

$$\frac{V_o}{V_{in}} = \frac{g_{m1}g_{m2}}{s^2 + s\frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.70)$$

3.3.7 ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

จากตารางที่ 3.1 สามารถเลือกผลตอบสนองฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสตามที่นำเสนอ โดยป้อนสัญญาณอินพุตเข้าที่จุด  $V_{in2}$  แล้วต่อจุด  $V_{in1}$  และ  $V_{in3}$  ลงกราวด์ ดังแสดงวงจรในภาพที่ 3.8

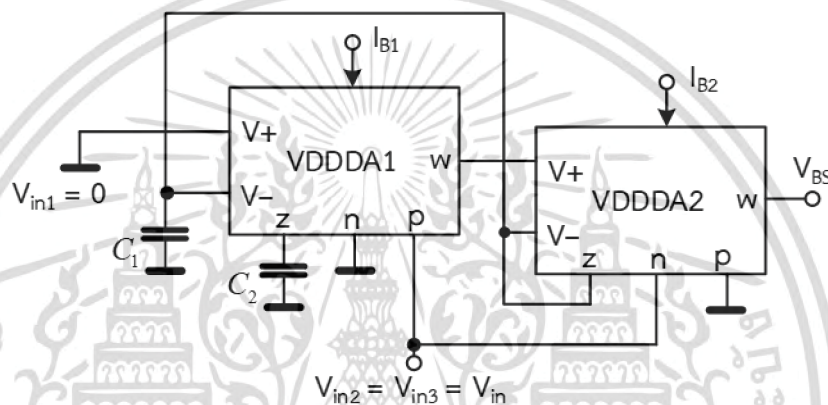


ภาพที่ 3.8 วงจรกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่งจะทำให้ได้ฟังก์ชันโอนย้ายแรงดันดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{s \frac{g_{m2}}{C_1}}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1 C_2}} \quad (3.71)$$

3.3.8 ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง จากตารางที่ 3.1 สามารถเลือกผลตอบสนองฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส โดยป้อนสัญญาณอินพุตเข้าที่จุด  $V_{in2}$  และ  $V_{in3}$  แล้วต่อจุด  $V_{in1}$  ลงกราวด์ ดังแสดงในภาพที่ 3.9

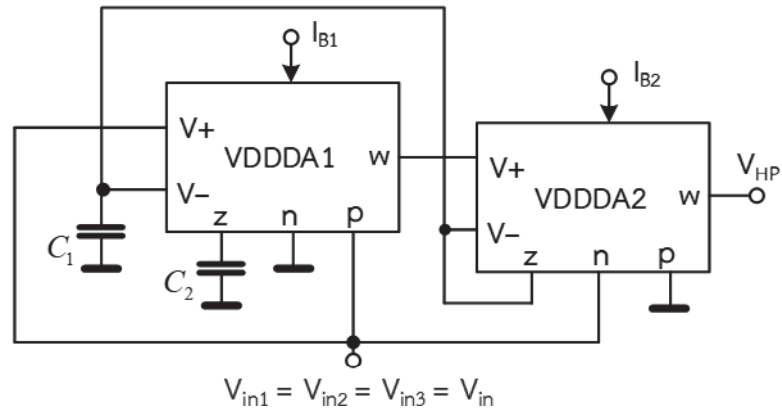


ภาพที่ 3.9 วงจรกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

จะทำให้ได้ฟังก์ชันโอนย้ายแรงดันดังนี้

$$\frac{V_o}{V_{in}} = \frac{-\left(s^2 + \frac{g_{m1}g_{m2}}{C_1 C_2}\right)}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1 C_2}} \quad (3.72)$$

3.3.9 ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง จากตารางที่ 3.1 สามารถเลือกผลตอบสนองฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส โดยป้อนสัญญาณอินพุตเข้าที่จุด  $V_{in1}$   $V_{in2}$  และ  $V_{in3}$  ดังแสดงวงจรในภาพที่ 3.10



ภาพที่ 3.10 วงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากันหนึ่ง

จะทำให้ได้ฟังก์ชันโอนย้ายแรงดันดังนี้

$$\frac{V_o}{V_{in}} = \frac{-s^2}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.73)$$

จากสมการที่ (3.70) ถึง (3.73) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.74)$$

$$Q = \sqrt{\frac{C_1g_{m1}}{C_2g_{m2}}} \quad (3.75)$$

เมื่อพิจารณาจากข้อมูลไอซีเบอร์ LT1228 ได้กำหนดอัตราขยายกระแสของวงจรความนำถ่ายโอนหรือ  $g_m$  ไว้คือ

$$g_m = \frac{I_B}{3.87V_T} \quad (3.76)$$

เมื่อ  $V_T$  คือ ศักดาความร้อน (Thermal voltage) ดังสมการที่ (2.36)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

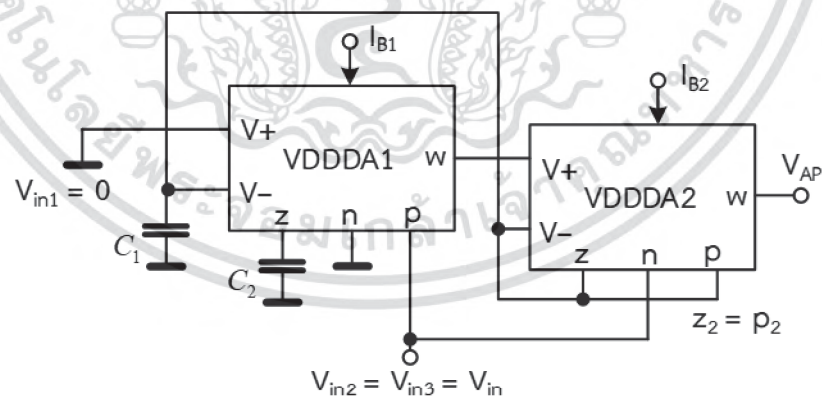
เมื่อ  $I_B$  คือค่ากระแสไบอัสจากภายนอก และที่อุณหภูมิห้อง  $26^\circ\text{C}$  ค่า  $V_T$  จะมีค่าประมาณ  $26\text{mV}$  เมื่อแทนค่า  $g_m$  ตามสมการที่ (3.76) ลงในสมการที่ (3.74) และ (3.75) จะพบว่าสามารถปรับความถี่ธรรมชาติได้แบบอิเล็กทรอนิกส์ที่  $I_{B1}$  หรือ  $I_{B2}$  และเมื่อปรับ  $I_{B1}$  และ  $I_{B2}$  ให้มีขนาดเท่ากัน และปรับไปพร้อมกันจะพบว่า สามารถปรับความถี่ธรรมชาติได้โดยไม่ส่งผลกระทบต่อค่าควอลิตี้แฟกเตอร์ ดังสมการที่ (3.77) และ (3.78) แต่จะพบว่าควอลิตี้แฟกเตอร์ไม่สามารถปรับได้ได้อิสระจากความถี่ธรรมชาติ

$$\omega_0 = \frac{1}{3.87V_T} \sqrt{\frac{I_{B1}I_{B2}}{C_1C_2}} \quad (3.77)$$

$$Q = \sqrt{\frac{C_1I_{B1}}{C_2I_{B2}}} \quad (3.78)$$

### 3.3.10 ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส

สามารถพัฒนางจรเพื่อให้ฟังก์ชันกรองผ่านทุกความถี่ได้โดยการต่อขั้ว  $z_2$  และ  $p_2$  ของ VDDDA ตัวที่สองเข้าด้วยกัน และจากตารางที่ 3.1 ให้ต่ออินพุตเข้าที่ขั้ว  $V_{in2}$  และ  $V_{in3}$  ส่วนขั้ว  $V_{in1}$  ต่อลงกราวด์ดังแสดงวงจรในภาพที่ 3.11



ภาพที่ 3.11 วงจรกรองผ่านทุกความถี่แบบกลับเฟส

จากวงจรสามารถเขียนสมการแรงดันที่ขั้ว  $w_2$  ซึ่งก็คือ  $v_o$  ได้ดังนี้

$$V_o = 2V_{(-)1} - V_{in} \quad (3.79)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (3.65) (เมื่อ  $V_{in} = 0$  และ  $V_{in} = V_{in2} = V_{in3}$ ) ลงในสมการที่ (3.79) จะได้

$$\frac{V_o}{V_{in}} = \frac{-\left(s^2 - s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.80)$$

วงจรในภาพที่ 3.11 จะได้ผลตอบสนองทางขนาด และทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ดังนี้

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (3.81)$$

$$\theta_{\frac{V_o}{V_{in}}} = 180 - \tan^{-1} \left( \frac{\omega g_{m2} C_2}{g_{m1} g_{m2} - \omega^2 C_1 C_2} \right) \quad (3.82)$$

จากสมการที่ (3.81) และ (3.82) จะพบว่าขนาดของสัญญาณอินพุต และเอาต์พุตจะมีขนาดเท่ากัน และสามารถปรับมุมเลื่อนเฟสของสัญญาณอินพุต และเอาต์พุตได้ตั้งแต่ 180 องศา ถึง -180 องศา

### 3.4 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA

เมื่อคำนึงถึงความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA สามารถวิเคราะห์วงจรในภาพที่ 3.6 ใหม่ได้ดังนี้ โดยเมื่อใช้คุณสมบัติในของ VDDDA ในสมการที่ (3.22) จะได้สมการแรงดันที่ขั้ว  $w_1$  ดังนี้

$$V_{w1} = \beta_{z1} V_{z1} + \beta_{p1} V_{in2} \quad (3.83)$$

แทนสมการที่ (3.62) ลงในสมการที่ (3.83) จะได้

$$V_{w1} = \frac{\beta_{z1} g_{m1} (V_{in1} - V_{(-)1})}{sC_2} + \beta_{p1} V_{in2} \quad (3.84)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จับสมการที่ (3.59) เท่ากับสมการที่ (3.84) จะได้

$$\frac{1}{g_{m2}}(sC_1 + 1)V_{(-1)} = \frac{\beta_{z1}g_{m1}(V_{in1} - V_{(-1)})}{sC_2} + \beta_{p1}V_{in2} \quad (3.85)$$

จัดรูปแบบสมการที่ (3.85) ได้ใหม่ดังนี้

$$V_{(-1)} = \frac{\beta_{z1}g_{m1}g_{m2}V_{in1} + \beta_{p1}sC_2g_{m2}V_{in2}}{s^2C_1C_2 + sC_2g_{m2} + \beta_{z1}g_{m1}g_{m2}} \quad (3.86)$$

จากวงจรในภาพที่ 3.6 เมื่อ  $V_{(-1)} = V_{z2}$  และใช้คุณสมบัติของ VDDDA ในสมการที่ (3.22) จะได้สมการแรงดันที่ขั้ว  $w_2$  ซึ่งก็คือ  $v_o$  ได้ดังนี้

$$v_o = \beta_{z2}V_{(-1)} - \beta_{n2}V_{in3} \quad (3.87)$$

แทนสมการที่ (3.86) ลงในสมการที่ (3.87) จะได้

$$v_o = \left[ \begin{array}{c} \beta_{z1}\beta_{z2}\frac{g_{m1}g_{m2}}{C_1C_2}V_{in1} + \beta_{z2}\beta_{p1}s\frac{g_{m2}}{C_1}V_{in2} \\ -\beta_{n2}\left(s^2 + s\frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)V_{in3} \end{array} \right] \quad (3.88)$$

$$= \frac{\beta_{z1}g_{m1}g_{m2}}{s^2 + s\frac{g_{m2}}{C_1} + \frac{\beta_{z1}g_{m1}g_{m2}}{C_1C_2}}$$

จากสมการที่ (3.88) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{\beta_{z1}g_{m1}g_{m2}}{C_1C_2}} \quad (3.89)$$

$$Q = \sqrt{\frac{\beta_{z1}C_1g_{m1}}{C_2g_{m2}}} \quad (3.90)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.89) และ (3.90) จะพบว่าความผิดพลาดในการส่งผ่านแรงดันที่ขั้ว  $Z_1$  ไปขั้ว  $w_1$  จะส่งผลกระทบต่อทั้งความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

วงจรกรองผ่านทุกความถี่ในภาพที่ 3.11 สามารถวิเคราะห์หาผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA ได้จากสมการแรงดันที่ขั้ว  $w_2$  ซึ่งก็คือ  $v_o$  ดังนี้

$$v_o = (\beta_{z2} + \beta_{p2})v_{(-)1} - \beta_{n2}v_{in} \quad (3.91)$$

แทนสมการที่ (3.86) (เมื่อ  $v_{in1} = 0$  และ  $v_{in} = v_{in2} = v_{in3}$ ) ลงในสมการที่ (3.91) จะได้

$$\frac{v_o}{v_{in}} = \frac{-s^2 C_1 C_2 + s C_2 g_{m2} [\beta_{p1} (\beta_{z2} + \beta_{p2}) - 1] - \beta_{z1} g_{m1} g_{m2}}{s^2 C_1 C_2 + s C_2 g_{m2} + \beta_{z1} g_{m1} g_{m2}} \quad (3.92)$$

จะได้ผลตอบสนองทางขนาด และทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ดังนี้

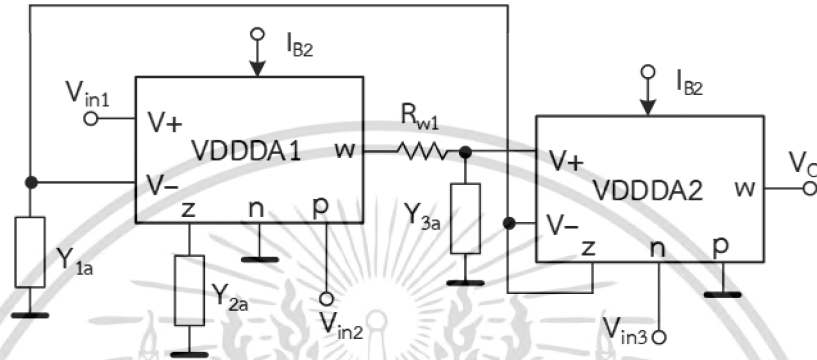
$$\left| \frac{v_o}{v_{in}} \right| = \sqrt{\frac{(\omega^2 C_1 C_2 - \beta_{z1} g_{m1} g_{m2})^2 + \left\{ \omega C_2 g_{m2} [\beta_{p1} (\beta_{z2} + \beta_{p2}) - 1] \right\}^2}{(\beta_{z1} g_{m1} g_{m2} - \omega^2 C_1 C_2)^2 + (\omega C_2 g_{m2})^2}} \quad (3.93)$$

$$\theta_{\frac{v_o}{v_{in}}} = \tan^{-1} \left\{ \frac{\omega C_2 g_{m2} [\beta_{p1} (\beta_{z2} + \beta_{p2}) - 1]}{\omega^2 C_1 C_2 - \beta_{z1} g_{m1} g_{m2}} \right\} - \tan^{-1} \left( \frac{\omega g_{m2} C_2}{\beta_{z1} g_{m1} g_{m2} - \omega^2 C_1 C_2} \right) \quad (3.94)$$

จากสมการที่ (3.93) และ (3.94) จะพบว่า ความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA ส่งผลกระทบต่อทั้งขนาด และเฟสของฟังก์ชันกรองผ่านทุกความถี่

### 3.5 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงที่ขั้วของ VDDDA

เมื่อ VDDDA ที่ใช้ในวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุตในภาพที่ 3.6 มีการทำงานไม่เป็นไปตามอุดมคติที่เป็นผลมาจากความต้านทาน และความจุแฝงในตัว VDDDA ตามที่แสดงไว้ในภาพที่ 3.12



ภาพที่ 3.12 วงจรกรองความถี่ในภาพที่ 3.6 เมื่อคำนึงถึงความต้านทานและความจุแฝง

สามารถวิเคราะห์คุณสมบัติของวงจรดังรายละเอียดต่อไปนี้ จากภาพที่ 3.12 เมื่อกำหนดให้

$$Y_{1a} = s(C_1 + C_{-1} + C_{-2} + C_{z2}) + G_{-1} + G_{-2} + G_{z2} \quad (3.95)$$

$$Y_{2a} = s(C_2 + C_{z1}) + G_{z1} \quad (3.96)$$

$$Y_{3a} = sC_{+2} + G_{+2} \quad (3.97)$$

จากวงจรในภาพที่ 3.12 สามารถเขียนสมการแรงดันที่ขั้ว  $V_{(-)1}$  ได้ดังนี้

$$V_{(-)1} = \frac{g_{m2}}{Y_{1a}} (V_{(+2)} - V_{(-)1}) \quad (3.98)$$

จัดรูปแบบสมการที่ (3.98) ได้ใหม่ดังนี้

$$V_{(+2)} = \frac{1}{g_{m2}} (Y_{1a} + g_{m2}) V_{(-)1} \quad (3.99)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในภาพที่ 3.12 จะได้สมการแรงดันที่ขั้ว  $V_{(+),2}$  ดังนี้

$$V_{(+),2} = \frac{1}{1 + R_{w1} Y_{3a}} V_{w1} \quad (3.100)$$

แทนสมการที่ (3.100) ลงในสมการที่ (3.99) จะได้

$$V_{w1} = \frac{1}{g_{m2}} (Y_{1a} + g_{m2}) (1 + R_{w1} Y_{3a}) V_{(-),1} \quad (3.101)$$

จากวงจรในภาพที่ 3.12 จะได้สมการแรงดันที่ขั้ว  $w_1$  ดังนี้

$$V_{w1} = V_{z1} + V_{in2} \quad (3.102)$$

โดย  $V_{z1}$  จะเป็นผลคูณของ  $i_{z1}$  กับส่วนกลับของแอดมิตแตนซ์  $Y_{2a}$  ดังนี้

$$V_{z1} = \frac{i_{z1}}{Y_{2a}} \quad (3.103)$$

แทนสมการที่ (3.57) ลงในสมการที่ (3.103) จะได้

$$V_{z1} = \frac{g_{m1} (V_{in1} - V_{(-),1})}{Y_{2a}} \quad (3.104)$$

แทนสมการที่ (3.104) ลงในสมการที่ (3.102) จะได้

$$V_{w1} = \frac{g_{m1} (V_{in1} - V_{(-),1})}{Y_{2a}} + V_{in2} \quad (3.105)$$

นำสมการที่ (3.23) เท้ากับสมการที่ (3.105) จะได้

$$\frac{1}{g_{m2}}(Y_{1a} + g_{m2})(1 + R_{w1} Y_{3a})V_{(-)1} = \frac{g_{m1}(V_{in1} - V_{(-)1})}{Y_{2a}} + V_{in2} \quad (3.106)$$

จัดรูปแบบสมการที่ (3.106) ได้ใหม่ดังนี้

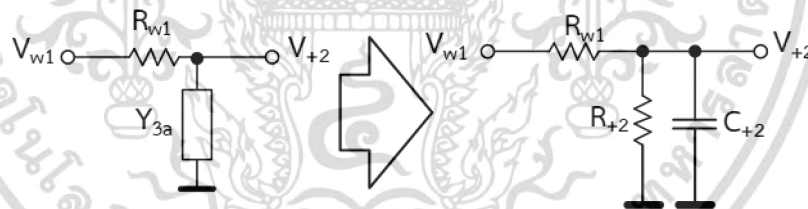
$$V_{(-)1} = \frac{g_{m1}g_{m2}V_{in1} + g_{m2}Y_{2a}V_{in2}}{Y_{2a}(Y_{1a} + g_{m2})(1 + R_{w1}Y_{3a}) + g_{m1}g_{m2}} \quad (3.107)$$

จากวงจรในภาพที่ 3.12 เมื่อ  $V_{(-)1} = V_{z2}$  จะได้สมการแรงดันที่ขั้ว  $w_2$  ซึ่งก็คือ  $V_o$  ได้ดังนี้

$$V_o = V_{(-)1} - V_{in3} \quad (3.108)$$

แทนสมการที่ (3.107) ลงในสมการที่ (3.108) จะได้

$$V_o = \frac{g_{m1}g_{m2}V_{in1} + g_{m2}Y_{2a}V_{in2} - [Y_{2a}(Y_{1a} + g_{m2})(1 + R_{w1}Y_{3a}) + g_{m1}g_{m2}]V_{in3}}{Y_{2a}(Y_{1a} + g_{m2})(1 + R_{w1}Y_{3a}) + g_{m1}g_{m2}} \quad (3.109)$$



ภาพที่ 3.13 ความต้านทานและความจุแฝงระหว่างเอาต์พุต  $V_{w1}$  และอินพุต  $V_{+2}$

จากวงจรตามภาพที่ 3.12 เพื่อจะลดรูปสมการที่ (3.109) จึงพิจารณาผลกระทบจาก  $R_{w1}$  ซึ่งเป็นความต้านทานแฝงที่เอาต์พุตของ VDDDA1 และ  $Y_{a3}$  เป็นความต้านทานแฝง และตัวเก็บประจุแฝงที่อินพุตของ VDDDA2 ซึ่งจะได้เป็นวงจรในภาพที่ 3.13 และได้สมการถ่ายโอนดังนี้

$$\frac{V_{+2}}{V_{w1}} = \frac{\left( \frac{1}{C_2 R_{w1}} \right)}{s + \left( \frac{R_{+2} + R_{w1}}{C_2 R_{w1} R_{+2}} \right)} \quad (3.110)$$

$$T(s)_{LP} = \frac{k\omega_0}{s + \omega_0} = \frac{\left( \frac{1}{C_2 R_{w1}} \right)}{s + \left( \frac{R_{+2} + R_{w1}}{C_2 R_{w1} R_{+2}} \right)} \quad (3.111)$$

เมื่อเทียบเคียงสมการที่ (3.110) กับสมการถ่ายโอนมาตรฐานของวงจรกรองผ่านความถี่ต่ำอันดับหนึ่ง ดังสมการที่ (3.111) จะสามารถหาอัตราขยายแถบผ่าน (Gain : k) และความถี่โพลของวงจรในภาพที่ 3.13 ( $f_{0(LP)}$ ) ได้ดังสมการที่ (3.112) และ (3.113) ตามลำดับ

$$k = \frac{R_{+2}}{R_{w1} + R_{+2}} \quad (3.112)$$

$$f_{0(LP)} = \frac{1}{2\pi C_{+2}} \left( \frac{1}{R_{+2}} + \frac{1}{R_{w1}} \right) \quad (3.113)$$

จากการทดสอบเพื่อหาค่าความต้านทานแฝง  $R_{w1}$  และค่าตัวเก็บประจุแฝง  $C_{+2}$  ที่ใช้โครงสร้าง VDDDA ที่สร้างมาจาก LT1228 และ AD830 ด้วยโปรแกรม PSPICE และหาค่า  $R_{+2}$  ได้จากข้อมูลไอซี LT1228 เมื่อ VDDDA ได้รับกระแสไบอัส  $I_b = 100\mu A$  จะได้ค่า  $R_{w1} = 77.253\Omega$ ,  $R_{+2} = 200k\Omega$  และ  $C_{+2} = 5.026pF$

สามารถคำนวณหาความถี่ที่เริ่มมีผลกระทบจากค่าความต้านทานแฝง และค่าตัวเก็บประจุแฝง โดยการแทนค่า  $R_{w1}$ ,  $R_{+2}$  และ  $C_{+2}$  ที่หามาได้ ลงในสมการที่ (3.113) จะได้ค่าความถี่โพล  $f_{0(LP)} = 410.072MHz$  ซึ่งสูงกว่าค่าความถี่ใช้งาน (Operational frequency:  $F_{op}$ ) มากๆ โดยได้ระบุไว้ในขอบเขตงานวิจัยนี้ว่า ความถี่ใช้งานสูงสุดเท่ากับ 3MHz

$$F_{op} \ll \frac{1}{2\pi C_{+2}} \left( \frac{1}{R_{+2}} + \frac{1}{R_{w1}} \right) \quad (3.114)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.114) แสดงให้เห็นว่าค่าความถี่โพล  $f_{o(LP)}$  มีค่าสูงกว่าความถี่ใช้งาน  $F_{op}$  มากๆ ดังนั้นเมื่อพิจารณาผลกระทบจากเทอม  $(1 + R_{w1} Y_{3a})$  ของสมการที่ (3.109) เมื่อค่า  $R_{w1} Y_{3a}$  มีค่าน้อยกว่าหนึ่งมากๆ จนเข้าใกล้ศูนย์ ( $R_{w1} Y_{3a} \ll 1$ ) จึงสามารถประมาณสมการที่ (3.109) ได้ดังสมการที่ (3.115)

$$V_o = \frac{g_{m1} g_{m2} V_{in1} + g_{m2} Y_{2a} V_{in2} - (Y_{1a} Y_{2a} + Y_{2a} g_{m2} + g_{m1} g_{m2}) V_{in3}}{Y_{1a} Y_{2a} + Y_{2a} g_{m2} + g_{m1} g_{m2}} \quad (3.115)$$

แทนสมการที่ (3.95) และ (3.96) ลงในสมการที่ (3.115) จะได้

$$V_o = \frac{\frac{g_{m1} g_{m2}}{C_{1a}^* C_{2a}^*} V_{in1} + \left( s \frac{g_{m2}}{C_{1a}^*} + \frac{G_{z1} g_{m2}}{C_{1a}^* C_{2a}^*} \right) V_{in2} - D(s) V_{in3}}{D(s)} \quad (3.116)$$

เมื่อ  $C_{1a}^* = C_1 + C_{-1} + C_{-2} + C_{z2}$ ,  $G_{1a}^* = G_{-1} + G_{-2} + G_{z2}$ ,  $C_{2a}^* = C_2 + C_z$  และ

$$D(s) = \left[ \begin{array}{l} s^2 + s \frac{1}{C_{1a}^* C_{2a}^*} (C_{2a}^* G_{1a}^* + C_{1a}^* G_{z1} + C_{2a}^* g_{m2}) \\ + \frac{G_{1a}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2}}{C_{1a}^* C_{2a}^*} \end{array} \right] \quad (3.117)$$

จากสมการที่ (3.117) จะได้สมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{G_{1a}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2}}{C_{1a}^* C_{2a}^*}} \quad (3.118)$$

$$Q = \frac{C_{1a}^* C_{2a}^*}{C_{2a}^* G_{1a}^* + C_{1a}^* G_{z1} + C_{2a}^* g_{m2}} \sqrt{\frac{G_{1a}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2}}{C_{1a}^* C_{2a}^*}} \quad (3.119)$$

จากสมการที่ (3.116) ถึง (3.119) จะพบว่าความต้านทานแฝง และความจุแฝงจะส่งผลกระทบต่ออัตราขยายช่วงแถบผ่าน ความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองผ่านทุกความถี่แบบกลับเฟสในภาพที่ 3.11 สามารถวิเคราะห์หาผลกระทบบ  
จากความต้านทาน และความจุแฝงได้โดยนำสมการที่ (3.115) มาพิจารณา เมื่อ  $V_{in1} = 0$   
และ  $V_{in} = V_{in2} = V_{in3}$  จะได้

$$\frac{V_o}{V_{in}} = \frac{-(Y_{1b}Y_{2a} - Y_{2a}g_{m2} + g_{m1}g_{m2})}{Y_{1b}Y_{2a} + Y_{2a}g_{m2} + g_{m1}g_{m2}} \quad (3.120)$$

เมื่อ

$$Y_{1b} = s(C_1 + C_{-1} + C_{-2} + C_{z2} + C_{p2}) + G_{-1} + G_{-2} + G_{z2} + G_{p2} \quad (3.121)$$

แทนสมการที่ (3.96) และ (3.121) ลงในสมการที่ (3.115) จะได้

$$V_o = \frac{\begin{bmatrix} -s^2 + s \frac{1}{C_{1b}^* C_{2a}^*} (C_{2a}^* G_{1b}^* + C_{1b}^* G_{z1} + C_{2a}^* g_{m2}) \\ G_{1b}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2} \\ C_{1b}^* C_{2a}^* \end{bmatrix}}{\begin{bmatrix} s^2 + s \frac{1}{C_{1b}^* C_{2a}^*} (C_{2a}^* G_{1b}^* + C_{1b}^* G_{z1} + C_{2a}^* g_{m2}) \\ G_{1b}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2} \\ C_{1b}^* C_{2a}^* \end{bmatrix}} \quad (3.122)$$

เมื่อ  $C_{1b}^* = C_1 + C_{-1} + C_{-2} + C_{z2} + C_{p2}$  และ  $G_{1b}^* = G_{-1} + G_{-2} + G_{z2} + G_{p2}$  จะได้  
ผลตอบสนองทางขนาด และทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ดังนี้

$$\left| \frac{V_o}{V_{in}} \right| = 1 \quad (3.123)$$

$$\theta_{\frac{V_o}{V_{in}}} = 180 - \tan^{-1} \left[ \frac{\omega (C_{2a}^* G_{1b}^* + C_{1b}^* G_{z1} + C_{2a}^* g_{m2})}{(G_{1b}^* G_{z1} + G_{z1} g_{m2} + g_{m1} g_{m2}) - \omega^2 C_{1b}^* C_{2a}^*} \right] \quad (3.124)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.124) จะพบว่า ความต้านทาน และความจุแฝงใน VDDDA ส่งผลกระทบต่อเฟสของฟังก์ชันกรองผ่านทุกความถี่

### 3.6 การออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่บนพื้นฐานวงจร RLC

#### อนุกรม

เมื่อสังเคราะห์วงจรและไดโวลีเคราะห์สมรรถนะของวงจรกรองความถี่อันดับสองหลายหน้าที่บนพื้นฐานวงจร RLC อนุกรม ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ สามอินพุต-หนึ่งเอาต์พุต ที่สามารถควบคุมความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์แล้ว สามารถนำสมการความถี่ธรรมชาติ และควอลิตี้แฟกเตอร์ของวงจรที่ไดโวลีเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติมาทำการออกแบบค่าอุปกรณ์ โดยจะแสดงตัวอย่างการออกแบบวงจรดังต่อไปนี้

จากโครงสร้างไอซี VDDDA ดังภาพที่ 2.14 ในงานวิจัยนี้จะใช้ไอซีเชิงพาณิชย์เบอร์ LT1228 เพื่อทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเชิงพาณิชย์เบอร์ AD830 เพื่อทำหน้าที่เป็นวงจรผลต่างแรงดันประกอบขึ้นเป็นโครงสร้างของ VDDDA โดยจากข้อมูลไอซีเบอร์ LT1228 ได้กำหนดอัตราขยายกระแสของวงจรความนำถ่ายโอนหรือ  $g_m$  ไว้ดังสมการที่ (2.35)

**ตัวอย่างที่ 1** การออกแบบวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง กำหนดให้  $f_0 = 196.56\text{kHz}$  ค่า  $Q = 1$  และให้  $I_{B1} = I_{B2} = I_B$  เมื่อกำหนดให้  $C_1 = 1\text{nF}$  จากสมการที่ (3.77) ย้ายข้างสมการเพื่อหาค่า  $C_2$  จะได้  $C_1 = C_2$  ทำให้จะได้ค่า  $C_1 = C_2 = 1\text{nF}$  และกำหนดให้  $I_{B1} = I_{B2} = I_B$  และ  $\omega_0 = 2\pi f_0$  ย้ายข้างสมการเพื่อหาค่า  $I_B$  ได้สมการที่ (3.125)

$$I_B = \omega_0 3.87 V_T C \quad (3.125)$$

แทนค่า  $C$  และค่า  $f_0$  ลงในสมการที่ (3.125) ดังนี้

$$I_B = 2\pi \times 196.56\text{kHz} \times 1\text{nF} \times 3.87 \times 26\text{mV} = 123.50\mu\text{A} \quad (3.126)$$

ดังนั้นเพื่อให้วงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง มีความถี่ธรรมชาติ  $f_0 = 196.56\text{kHz}$  แล้วนั้นจะต้องกำหนด  $C_1$  และ  $C_2 = 1\text{nF}$  และปรับกระแส  $I_{B1}$  และ  $I_{B2}$  เท่ากับ  $123.50\mu\text{A}$

## บทที่ 4

### ผลการวิจัยและวิเคราะห์ข้อมูล

ในบทนี้จะนำเสนอผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE ควบคู่ไปกับการต่อวงจรจริง เพื่อเป็นการยืนยันสมรรถนะของวงจรกรองความถี่ที่นำเสนอว่ามีคุณสมบัติไปตามวัตถุประสงค์ และเป็นไปตามหลักการที่ได้สังเคราะห์ วิเคราะห์ และออกแบบไว้

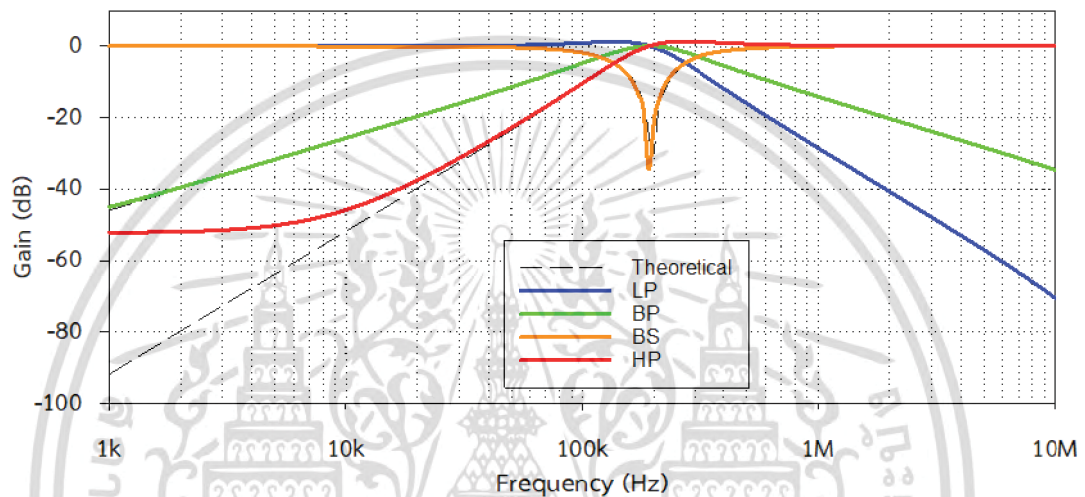
#### 4.1 ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE

การทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอไว้ในบทที่ 3 ดังภาพที่ 3.6 สามารถยืนยันผลการทดสอบด้วยโปรแกรม PSPICE โดยในงานวิจัยนี้ ได้ใช้ไอซีเชิงพาณิชย์เบอร์ LT1228 เพื่อทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเชิงพาณิชย์เบอร์ AD830 เพื่อทำหน้าที่เป็นวงจรผลต่างแรงดันประกอบขึ้นเป็นโครงสร้างของ VDDDA โดยทดสอบวงจรโดยใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง  $\pm 5V$  ค่าพารามิเตอร์ส่วนประกอบของวงจรที่ได้วิเคราะห์ไว้ในสมการที่ (3.74) และ (3.75) จะพบว่าความถี่ธรรมชาติสามารถปรับได้แบบอิเล็กทรอนิกส์ที่  $g_m = I_{B1}/3.87V_T$  และ  $g_m = I_{B2}/3.87V_T$  โดยกำหนดให้  $C_1 = C_2 = 1nF$  และค่า  $R_1$  และ  $R_2$  เท่ากับ  $30k\Omega$  เพื่อให้ได้  $I_{B1} = I_{B2} = 123.50\mu A$  ค่าความถี่ธรรมชาติ  $f_o$  ของวงจรจากการคำนวณในทางอุดมคติ คือ  $196.56kHz$  และควอลิตี้แฟกเตอร์ หรือ  $Q = 1$

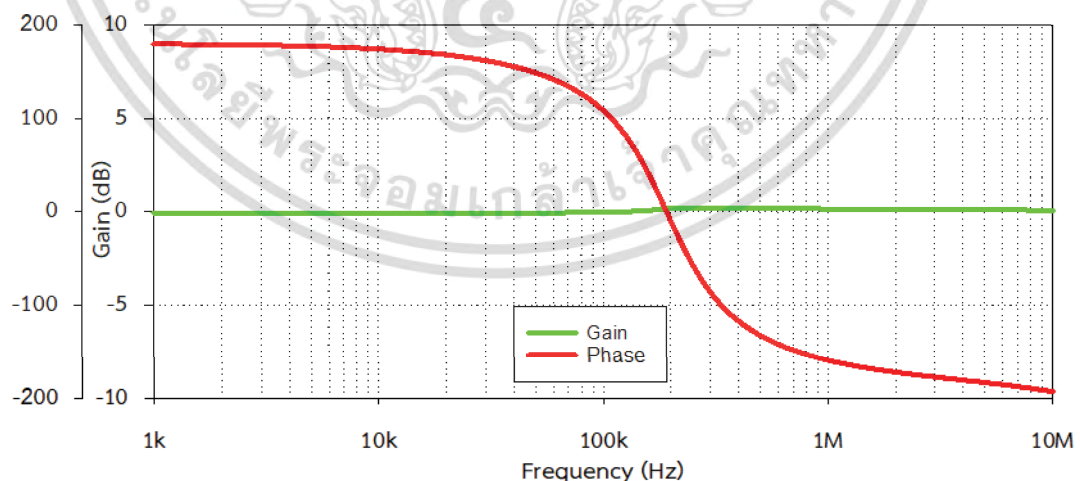
การทดสอบผลการตอบสนองทางความถี่โดยป้อนสัญญาณไซน์ที่อินพุตให้กับวงจรตามภาพที่ 3.6 เพื่อให้วงจรตอบสนองฟังก์ชันการทำงานตามหัวข้อที่ 3.3.6 ถึง 3.3.10 พบว่าวงจรสามารถตอบสนองฟังก์ชันกรองความถี่ได้ ห้าฟังก์ชัน ดังนี้ ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

โดยทั้งสี่ฟังก์ชันที่กล่าวในข้างต้นนี้ สามารถเลือกการทำงานได้โดยวิธีควบคุมการจ่ายสัญญาณที่อินพุตของวงจร ตามที่ได้วิเคราะห์ไว้ในสมการที่ (3.70) ถึง (3.73) ตามลำดับ และเลือกการทำงาน ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส ตามที่ได้วิเคราะห์ไว้ในสมการที่ (3.80) ผลตอบสนองทางความถี่ของขนาดและเฟส แสดงดังภาพที่ 4.1 และภาพที่ 4.2

จากผลการทดสอบพบว่าวงจรทำงานตอบสนองความถี่  $f_0$  ดังรายละเอียดในตารางที่ 4.1 ซึ่งมีค่าเบี่ยงเบนไปจากการคำนวณ โดยมีสาเหตุมาจากที่วงจรทำงานไม่เป็นไปตามอุดมคติ อันเนื่องมาจากผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA ซึ่งได้วิเคราะห์ไว้ในสมการที่ (3.88) และ (3.92) และผลกระทบเนื่องจากความต้านทานและค่าความจุแฝงในตัว VDDDA ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.116), (3.117) และ (3.122) ซึ่งผลกระทบค่าความต้านทานแฝงและค่าความจุแฝงในวงจรทำให้ผลที่ได้จากการทดสอบด้วย PSPICE มีค่าเบี่ยงเบนไปจากทฤษฎี



ภาพที่ 4.1 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุด แถบความถี่ และกรองผ่านความถี่สูง



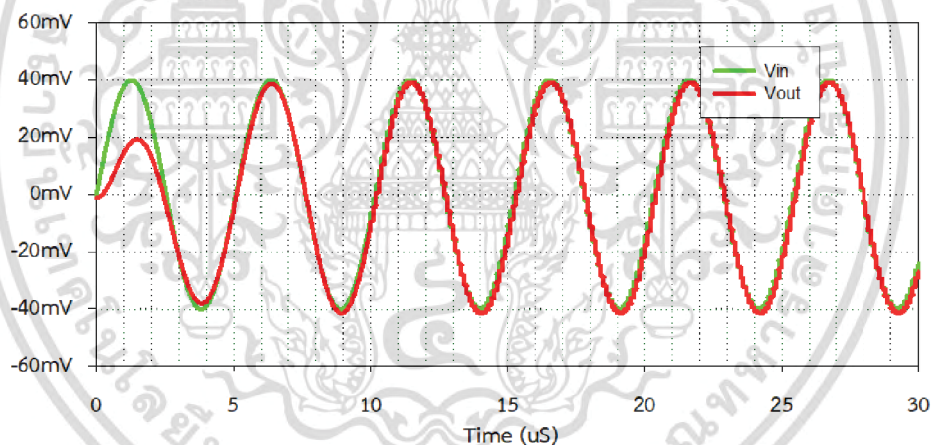
ภาพที่ 4.2 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ผลตอบสนองทางความถี่ที่ได้จากการคำนวณเทียบกับผลจาก PSPICE

	$f_0$ จากการคำนวณ	$f_0$ จาก PSPICE	เบี่ยงเบนจากทฤษฎี
LP	196.56kHz	194.06kHz	1.27%
HP	196.56kHz	190.46kHz	3.10%
BP	196.56kHz	193.49kHz	1.56%
BS	196.56kHz	192.21kHz	2.21%
AP	196.56kHz	192.20kHz	2.22%

เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ 40mV กำหนดความถี่ให้กับวงจรกรองความถี่ที่นำเสนอด้วยความถี่ธรรมชาติ  $f_0 = 196.56\text{kHz}$  เพื่อทดสอบผลตอบสนองทางเวลา (Transient) ของรูปคลื่นจากในสถานะชั่วขณะช่วงเริ่มต้นการทำงานจนถึงสถานะคงตัวของรูปคลื่นเปรียบเทียบความสัมพันธ์แรงดันสัญญาณอินพุต และสัญญาณเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส พบว่าการตอบสนองทางเวลาที่สถานะคงตัวของสัญญาณเอาต์พุตมีขนาดเท่ากับสัญญาณอินพุต ซึ่งมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ ดังภาพที่ 4.3

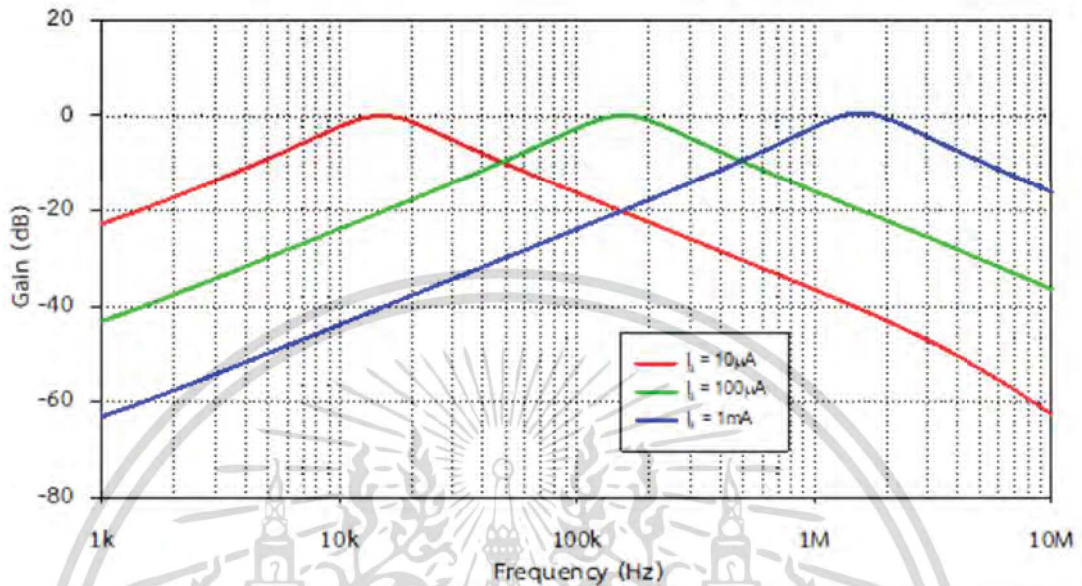


ภาพที่ 4.3 เปรียบเทียบผลตอบสนองทางเวลา สัญญาณอินพุตและเอาต์พุตของฟังก์ชัน กรองผ่านแถบความถี่แบบไม่กลับเฟสที่ความถี่  $f_0$

การทดสอบสมรรถนะการควบคุมความถี่ด้วยวิธีทางอิเล็กทรอนิกส์ ทำได้โดยการเปลี่ยนค่า  $g_m$  ซึ่งสัมพันธ์กับการปรับกระแส  $I_B$  การจะปรับเปลี่ยนความถี่  $f_0$  เพื่อจำลองการทำงานของวงจรกรองความถี่ที่นำเสนอ นั้นจะกำหนดค่า  $I_{B1}$  และ  $I_{B2}$  ด้วยค่ากระแส  $10\mu\text{A}$ ,  $100\mu\text{A}$  และ  $1\text{mA}$  ตามลำดับ โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส จากสมการที่ (3.74) และ (3.75) ออกแบบวงจรให้  $C_1 = C_2 = 1\text{nF}$  ทำให้ได้ค่าควอลิตี้แฟกเตอร์หรือ  $Q = 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

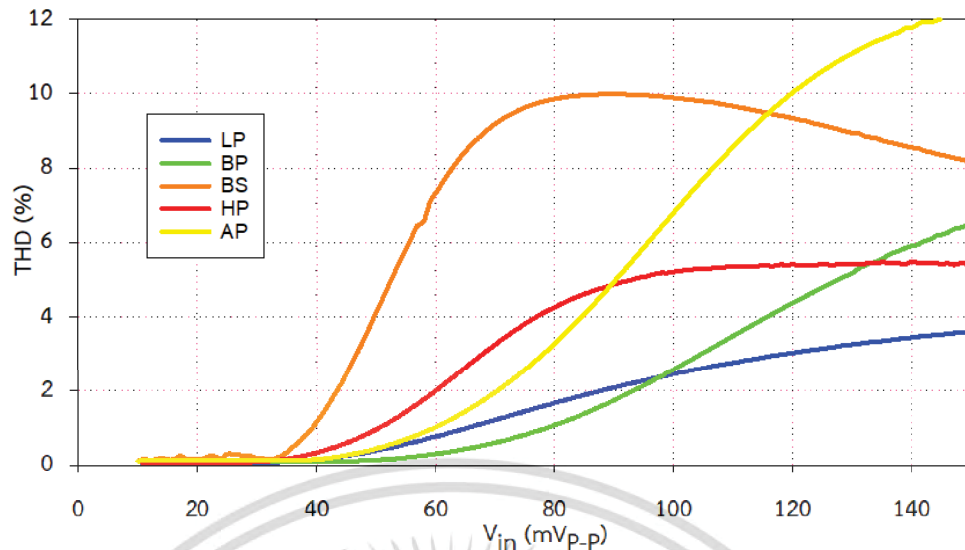
ผลการทดสอบสมรรถนะของวงจรพบว่า วงจรกรองความถี่ที่นำเสนอสามารถตอบสนอง ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสด้วยการปรับค่ากระแสได้ ทำให้ค่า  $f_0$  เปลี่ยนเป็น 15.14kHz, 158.49kHz และ 1.59MHz ตามลำดับดังที่แสดงในภาพที่ 4.4



ภาพที่ 4.4 ผลการควบคุมความถี่ฟังก์ชันกรองผ่านแถบความถี่โดยปรับค่า  $I_B$

การทดสอบย่านการรับระดับแรงดันสัญญาณอินพุต (Input Dynamic Range) ของวงจรกรองความถี่ที่นำเสนอ โดยป้อนสัญญาณไซน์ที่ขั้วอินพุตของวงจรที่ความถี่ 196.56kHz และปรับสัญญาณแรงดันอินพุตตั้งแต่ 10mV - 150mV ป้อนกระแสไบอัสคงที่  $I_{B1} = I_{B2} = 123.5\mu A$  จากการทดสอบที่ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส วัดที่แรงดันเอาต์พุต เพื่อหาค่าความผิดเพี้ยนทางฮาร์โมนิก (Total Harmonic Distortion : THD) แสดงดังภาพที่ 4.5 พบว่าย่านการรับแรงดันอินพุตที่ให้ความผิดเพี้ยนไม่เกิน 1% ของแต่ละฟังก์ชันแสดงได้ดังตารางที่ 4.2 เมื่อค่าแรงดันอินพุตที่ป้อนสูงขึ้นจะส่งผลให้ค่าความผิดเพี้ยนทางฮาร์โมนิกสูงขึ้นตามไปด้วย ส่วนค่ากำลังไฟฟ้าสูญเสียรวมของวงจร (Total Power Dissipation) ที่ได้จากการทดสอบผ่านโปรแกรม PSPICE คือ 394mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

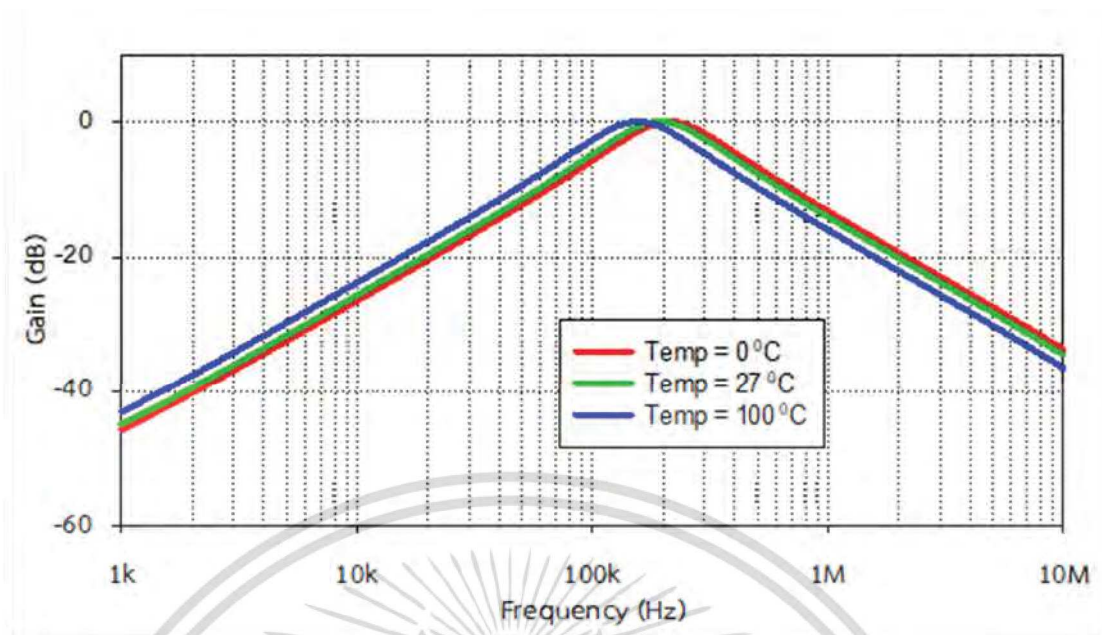


ภาพที่ 4.5 ความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LP, HP, BP, HP และ AP เทียบกับแรงดันอินพุตตั้งแต่ 10mV – 150mV

ตารางที่ 4.2 ย่านการรับแรงดันอินพุตของฟังก์ชันกรองความถี่ที่ให้ความผิดเพี้ยนไม่เกิน 1%

ฟังก์ชันกรองความถี่	ช่วงแรงดันอินพุตที่ทำให้ค่า THD ไม่เกิน 1%
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	10mV ถึง 60mV
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	10mV ถึง 80mV
ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส	10mV ถึง 40mV
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	10mV ถึง 50mV
ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส	10mV ถึง 60mV

การทดสอบผลกระทบจากอุณหภูมิที่มีต่อวงจรกรองความถี่ที่นำเสนอ ด้วยโปรแกรม PSPICE โดยการควบคุมค่าอุณหภูมิไปที่  $0^{\circ}\text{C}$ ,  $27^{\circ}\text{C}$  และ  $100^{\circ}\text{C}$  ตามลำดับ ป้อนแรงดันอินพุต 40mV ป้อนกระแสไบอัสคงที่  $I_{B1} = I_{B2} = 123.5\mu\text{A}$  ทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ได้ผลตอบสนองทางความถี่ดังภาพที่ 4.6



ภาพที่ 4.6 ผลกระทบจากอุณหภูมิที่มีผลต่อความถี่ธรรมชาติ

แสดงดังในภาพที่ 4.6 พบว่าค่าของ  $f_0$  มีการเปลี่ยนแปลงแบบแปรผกผันกับอุณหภูมิ กล่าวคือเมื่ออุณหภูมิสูงขึ้นจะทำให้ค่า  $f_0$  ลดต่ำลง ซึ่งมีผลมาจากค่าของ  $g_m$  มีการเปลี่ยนแปลงตามอุณหภูมิ ดังที่แสดงไว้ในสมการที่ (3.76)

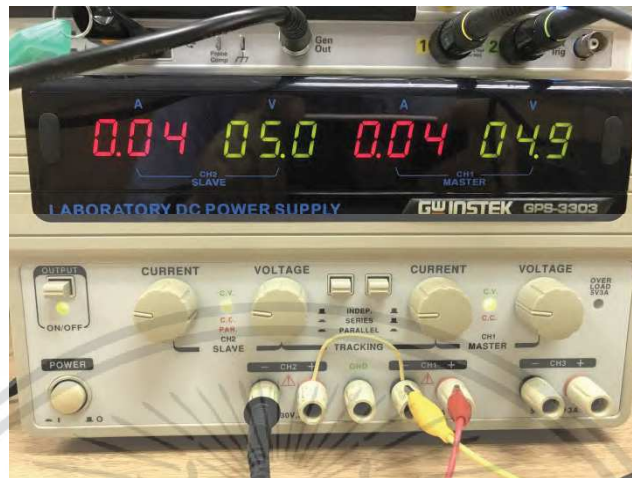
#### 4.2 ผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง

งานวิจัยนี้ได้มีการนำวงจรรองความถี่ที่นำเสนอมาทดสอบสมรรถนะ โดยการทดสอบวงจรจะใช้ไอซีสำเร็จรูปที่มีในเชิงพาณิชย์ เบอร์ LT1228 ทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเบอร์ AD830 ทำหน้าที่เป็นวงจรผลต่างแรงดัน ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง  $\pm 5V$  ตัวเก็บประจุ  $C_1$  และ  $C_2$  กำหนดให้มีค่า  $1nF$  กำหนดตัวต้านทาน  $R_1$  และ  $R_2$  มีค่า  $30k\Omega$  เพื่อให้ได้  $I_{B1}$  และ  $I_{B2}$  ที่มีค่าเท่ากับ  $123.5\mu A$  ป้อนอินพุตวงจรด้วยสัญญาณไซน์  $40mV$  แสดงการต่อวงจรดังภาพที่ 4.9 ในการทดสอบจะปรับค่าความถี่ของสัญญาณไซน์ที่ป้อนให้อินพุตของวงจรที่  $1kHz - 10MHz$  จากนั้นวัดค่าสัญญาณแรงดันด้านเอาต์พุตเปรียบเทียบกับสัญญาณแรงดันอินพุตของวงจร หาค่าการตอบสนองความถี่ของสัญญาณแรงดันเอาต์พุตของวงจรในแต่ละช่วงความถี่ โดยมีเครื่องมือที่ใช้ในการทดสอบดังนี้

1. แหล่งจ่ายไฟฟ้ากระแสตรง (Power Supply) ยี่ห้อ GW INSTRON รุ่น GPS-3303 ดังภาพที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เครื่องวัดสัญญาณทางไฟฟ้าดิจิทัลออสซิลโลสโคป (Digital Oscilloscope)  
ยี่ห้อ KEYSIGHT รุ่น DSOX1102G ดังภาพที่ 4.8

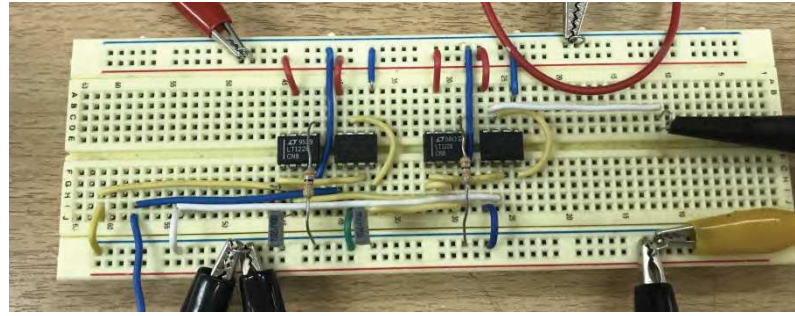


ภาพที่ 4.7 แหล่งจ่ายไฟฟ้ากระแสตรง รุ่น GPS-3303

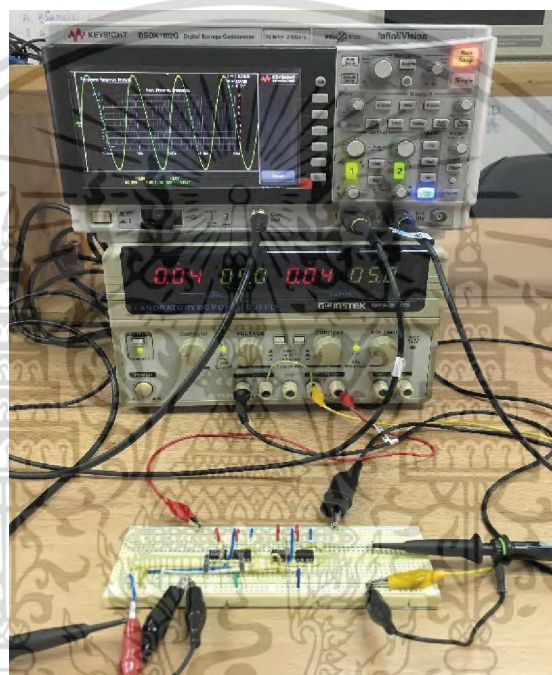


ภาพที่ 4.8 ออสซิลโลสโคป รุ่น DSOX1102G

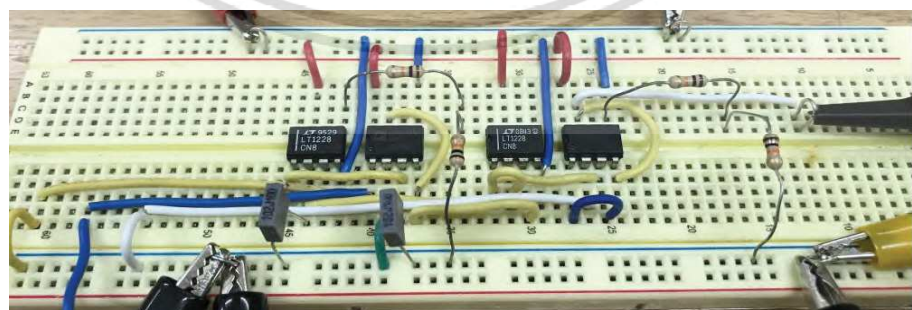
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.9 การต่อวงจรบนบอร์ดทดลองเพื่อทดสอบสมรรถนะ



ภาพที่ 4.10 การทดสอบสมรรถนะด้วยเครื่องมือและบอร์ดทดลอง

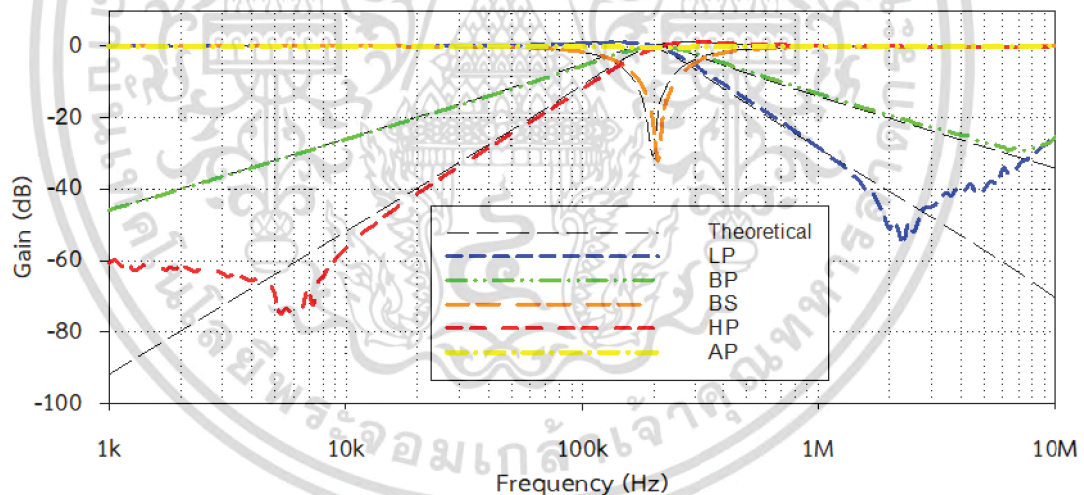


ภาพที่ 4.11 การต่อวงจรบนบอร์ดทดลองเพื่อให้ได้ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส

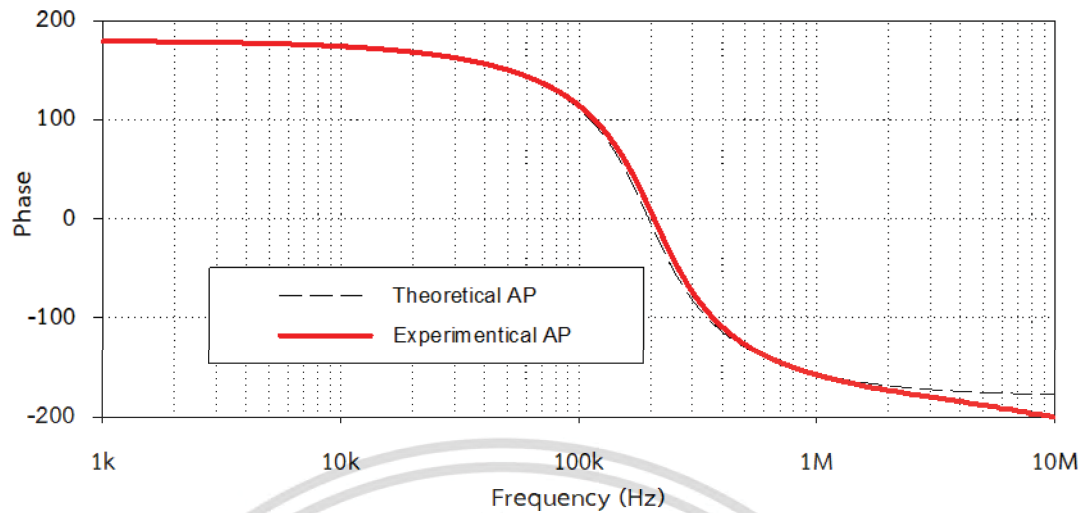
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองโดยการต่อวงจรจริงจะใช้บอร์ดทดลองดังภาพที่ 4.9 ทำการต่อวงจรเพื่อทดสอบฟังก์ชันต่าง ๆ โดยภาพที่ 4.10 แสดงตัวอย่างขณะทำการวัดผลตอบสนองของวงจร และภาพที่ 4.11 เป็นตัวอย่างการต่อวงจรบนบอร์ดทดลองเพื่อให้ได้กรองผ่านทุกความถี่แบบกลับเฟส

จากการทดสอบและบันทึกผลสมรรถนะของวงจรกรองความถี่ ที่ได้จากการต่อวงจรจริง ได้ผลตอบสนองความถี่ธรรมชาติ  $f_0$  โดยมีรายละเอียดดังตารางที่ 4.3 และได้กราฟของผลตอบสนองของฟังก์ชันกรองผ่านความถี่ทั้งห้าฟังก์ชัน แสดงในภาพที่ 4.12 และกราฟผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส แสดงในภาพที่ 4.13 เมื่อพิจารณาผลตอบสนองความถี่แสดงในตารางที่ 4.3 และ ภาพที่ 4.12 จะพบว่ามีความเบี่ยงเบนไปจากการคำนวณทางทฤษฎี เนื่องจากผลกระทบของค่าความต้านทานแฝง และค่าความจุแฝงในวงจร ที่เกิดจากการต่อวงจรจริงเพื่อทดสอบ ทั้งที่เกิดมาจากตัวอุปกรณ์และที่เกิดจากจุดเชื่อมต่อของบอร์ดทดลอง รวมถึงสายไฟที่ใช้ทำเป็นสายเชื่อมต่อระหว่างจุด หน้าสัมผัสของช่องเสียบอุปกรณ์ของบอร์ดทดลอง ปัจจัยที่กล่าวมานี้ส่งผลให้ค่าที่วัดได้จากดิจิตอลออสซิลโลสโคป มีความเบี่ยงเบนไปจากทฤษฎีอย่างชัดเจนที่ความถี่ประมาณ 2MHz ซึ่งเป็นผลกระทบมาจากค่าความต้านทานแฝงและค่าความจุแฝงในวงจร รวมไปถึงจุดเชื่อมต่อของบอร์ดทดลอง ความยาวสายไฟที่ใช้ทำเป็นสายเชื่อมต่อระหว่างจุด หน้าสัมผัสของช่องเสียบอุปกรณ์ของบอร์ดทดลอง



ภาพที่ 4.12 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านความถี่สูงจากการต่อวงจรจริง



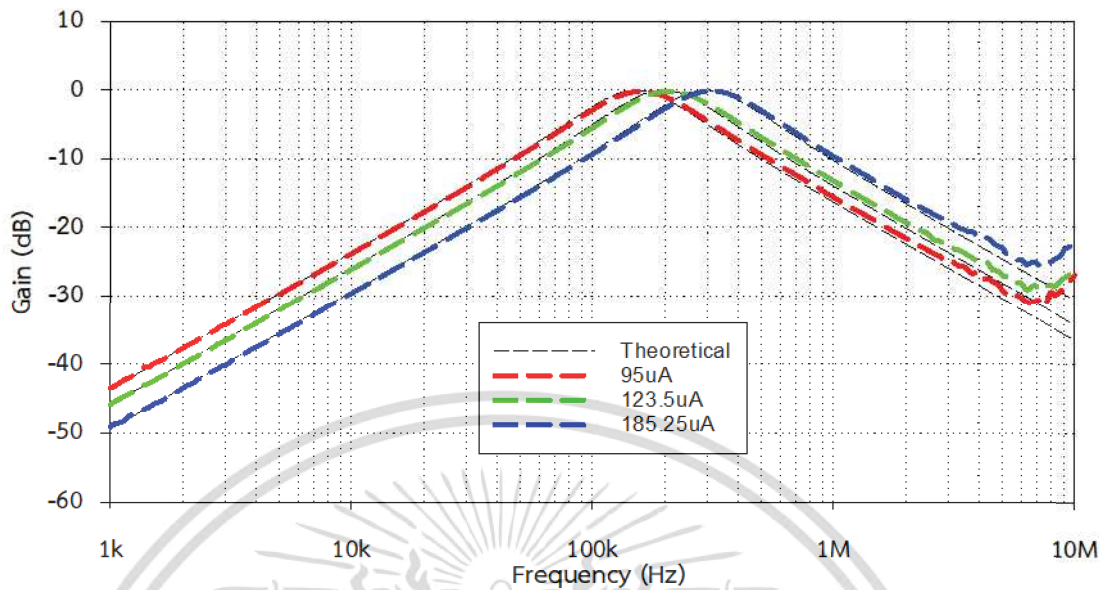
ภาพที่ 4.13 ผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ จากการต่อวงจรจริง

ตารางที่ 4.3 ผลตอบสนองทางความถี่ที่ได้จากการคำนวณเทียบกับผลจากการต่อวงจรจริง

	$f_0$ จากการคำนวณ	$f_0$ จากการต่อวงจร	เบี่ยงเบนจากทฤษฎี
LP	196.56kHz	199.53kHz	1.51%
HP	196.56kHz	208.93kHz	6.30%
BP	196.56kHz	208.93kHz	6.30%
BS	196.56kHz	208.93kHz	6.30%
AP	196.56kHz	208.93kHz	6.30%

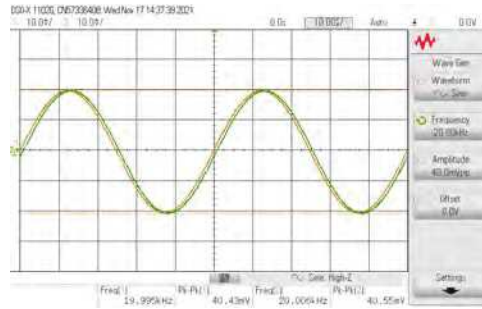
การทดสอบสมรรถนะการควบคุมความถี่ด้วยวิธีทางอิเล็กทรอนิกส์จากการต่อวงจรจริงจากวงจรในภาพที่ 3.6 ทำการทดสอบวงจรโดยการป้อนแรงดันอินพุตสัญญาณไซน์ขนาด 40mV และทำการปรับกระแส  $I_{B1}$  และ  $I_{B2}$  เพื่อเปลี่ยนความถี่  $f_0$  โดยการปรับค่าความต้านทาน  $R_1$  และ  $R_2$  ด้วยค่าเท่ากับ  $39k\Omega$ ,  $30k\Omega$  และ  $20k\Omega$  เพื่อให้ได้ค่ากระแส  $I_B$  เท่ากับ  $95\mu A$ ,  $123.5\mu A$  และ  $185.25\mu A$  ตามลำดับ โดยจะทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

ผลการทดสอบสมรรถนะจากการต่อวงจรจริงพบว่า วงจรสามารถตอบสนองฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสด้วยการปรับค่ากระแส  $I_B$  ได้ ทำให้ค่า  $f_0$  เปลี่ยนเป็น 158.49kHz, 208kHz และ 302kHz ตามลำดับดังที่แสดงในภาพที่ 4.14

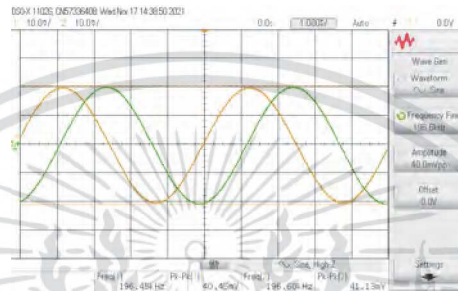


ภาพที่ 4.14 ผลตอบสนองฟังก์ชันกรองผ่านแถบความถี่ จากการต่อวงจรจริงโดยการปรับค่า  $I_B$

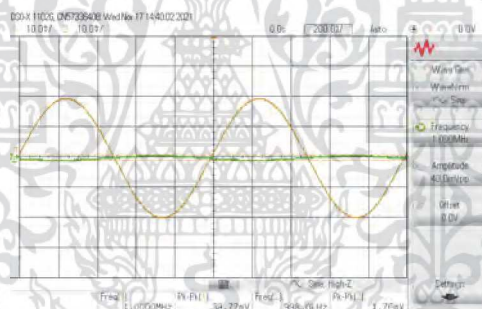
จากสมการที่ (3.69) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ 40mV ที่ขั้วอินพุต  $V_{in1} = V_{in}$  และ  $V_{in2} = V_{in3} = 0$  หรือต่อลงกราวด์ และจากวงจรในภาพที่ 3.6 กำหนดให้ขั้วอินพุต  $P_2 = 0$  หรือต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า  $f_0$  คือ  $f = 20\text{kHz}$  และความถี่เท่ากับ  $f_0$  คือ  $f = 196.56\text{kHz}$  การตอบสนองแรงดันเอาต์พุตจะเท่ากับอินพุตเป็นช่วงผ่านแถบความถี่ ดังภาพที่ 4.15 (ก), (ข) และเมื่อความถี่มากกว่า  $f_0$  คือ  $f = 1\text{MHz}$  การตอบสนองแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลง เป็นช่วงหยุดแถบความถี่ และเกิดการเลื่อนเฟสไปดังภาพที่ 4.15 (ค)



(ก)



(ข)

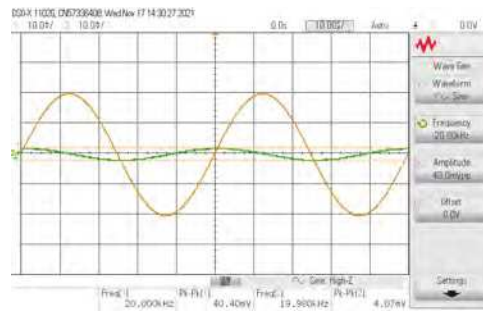


(ค)

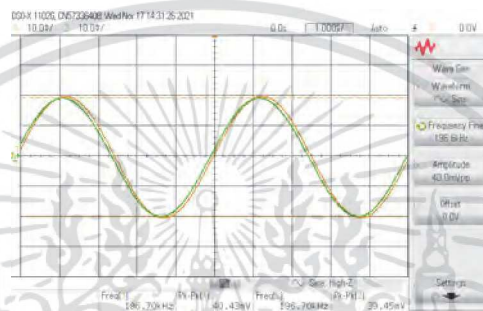
ภาพที่ 4.15 เปรียบเทียบสัญญาณที่จุด  $V_{in}$  และ  $V_o$  ของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟส (ก)  $f = 20\text{kHz}$ , (ข)  $f = 196.56\text{kHz}$  และ (ค)  $f = 1\text{MHz}$

จากสมการที่ (3.69) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ 40mV ที่ขั้วอินพุต  $V_{in2} = V_{in}$  และ  $V_{in1} = V_{in3} = 0$  หรือต่อลงกราวด์ และจากวงจรในภาพที่ 3.6 กำหนดให้ขั้วอินพุต  $P_2 = 0$  หรือต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสพบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า  $f_0$  คือ  $f = 20\text{kHz}$  หรือความถี่มากกว่า  $f_0$  คือ  $f = 1\text{MHz}$  การตอบสนองแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเป็นช่วงหยุดแถบความถี่ และเกิดการเลื่อนเฟสไปดังภาพที่ 4.16 (ก), (ค) เมื่อความถี่เท่ากับ  $f_0$  คือ  $f = 196.56\text{kHz}$  การตอบสนองแรงดันเอาต์พุตจะเท่ากับอินพุตเป็นช่วงผ่านแถบความถี่ ดังภาพที่ 4.16 (ข)

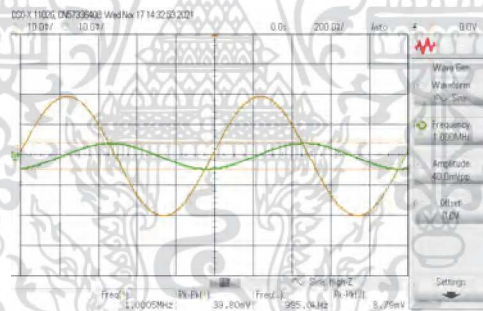
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)



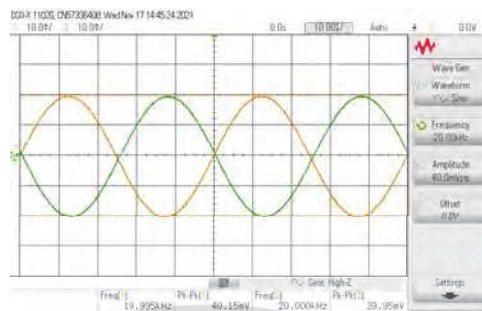
(ค)

ภาพที่ 4.16 เปรียบเทียบสัญญาณที่จุด  $V_{in}$  และ  $V_o$  ของวงจรกรองผ่านแถบความถี่แบบไม่กลับเฟส (ก)  $f = 20\text{kHz}$ , (ข)  $f = 196.56\text{kHz}$  และ (ค)  $f = 1\text{MHz}$

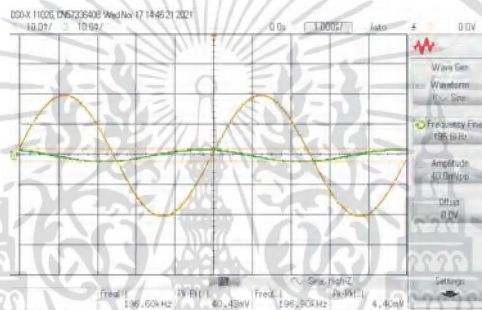
จากสมการที่ (3.69) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ  $40\text{mV}$  ที่ขั้วอินพุต  $V_{in2} = V_{in3} = V_{in}$  และ  $V_{in1} = 0$  หรือต่อลงกราวด์ และจากวงจรในภาพที่ 3.6 กำหนดให้ขั้วอินพุต  $P_2 = 0$  หรือต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า  $f_0$  คือ  $f = 20\text{kHz}$  หรือความถี่มากกว่า  $f_0$  คือ  $f = 1\text{MHz}$  การตอบสนองแรงดันเอาต์พุตจะเท่ากับอินพุตเป็นช่วงผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

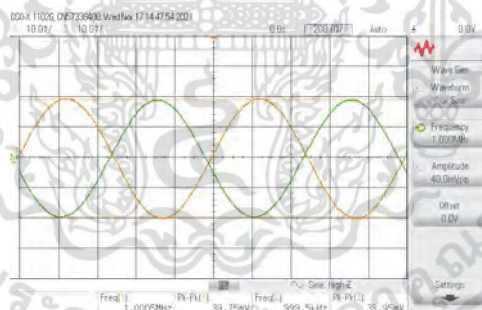
และเกิดการเลื่อนเฟสไปด้ (ก), (ค) เมื่อความถี่เท่ากับ  $f_0$  คือ  $f = 196.56\text{kHz}$  การตอบสนองแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเป็นช่วงหยุดแถบความถี่ ดังภาพที่ 4.17 (ข)



(ก)



(ข)



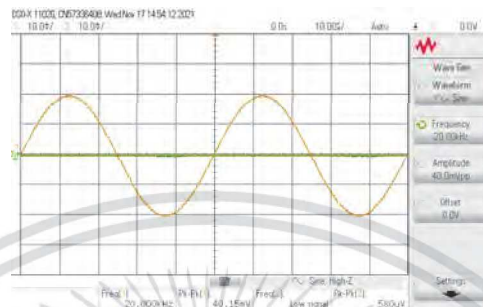
(ค)

ภาพที่ 4.17 เปรียบเทียบสัญญาณที่จุด  $V_{in}$  และ  $V_o$  ของวงจรกรองหยุดแถบความถี่ แบบกลับเฟส (ก)  $f = 20\text{kHz}$ , (ข)  $f = 196.56\text{kHz}$  และ (ค)  $f = 1\text{MHz}$

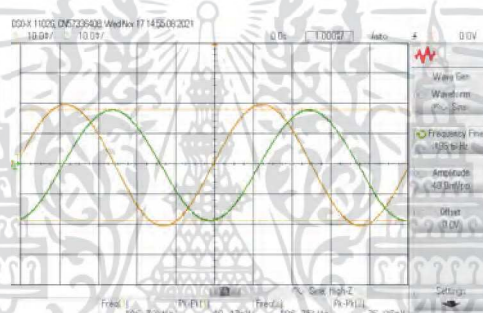
จากสมการที่ (3.69) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ  $40\text{mV}$  ที่ขั้วอินพุต  $V_{in1} = V_{in2} = V_{in3} = V_{in}$  และจากวงจรในภาพที่ 3.6 กำหนดให้ขั้วอินพุต  $P_2 = 0$  หรือต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า  $f_0$  คือ  $f = 20\text{kHz}$  การตอบสนองแรงดันเอาต์พุตจะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลดทอนให้ต่ำลง เป็นช่วงหยุดแถบความถี่ดังภาพที่ 4.18 (ก) และเมื่อความถี่เท่ากับ  $f_0$  คือ  $f = 196.56\text{kHz}$  หรือความถี่มากกว่า  $f_0$  คือ  $f = 1\text{MHz}$  การตอบสนองแรงดันเอาต์พุตจะเท่ากับ อินพุตเป็นช่วงผ่านแถบความถี่ และสัญญาณเอาต์พุตที่ได้จะมีการเกิดการเลื่อนเฟสไปจนถึง เปลี่ยนเป็นเฟสตรงข้ามกับสัญญาณอินพุตดังภาพที่ 4.18 (ข), (ค)



(ก)



(ข)



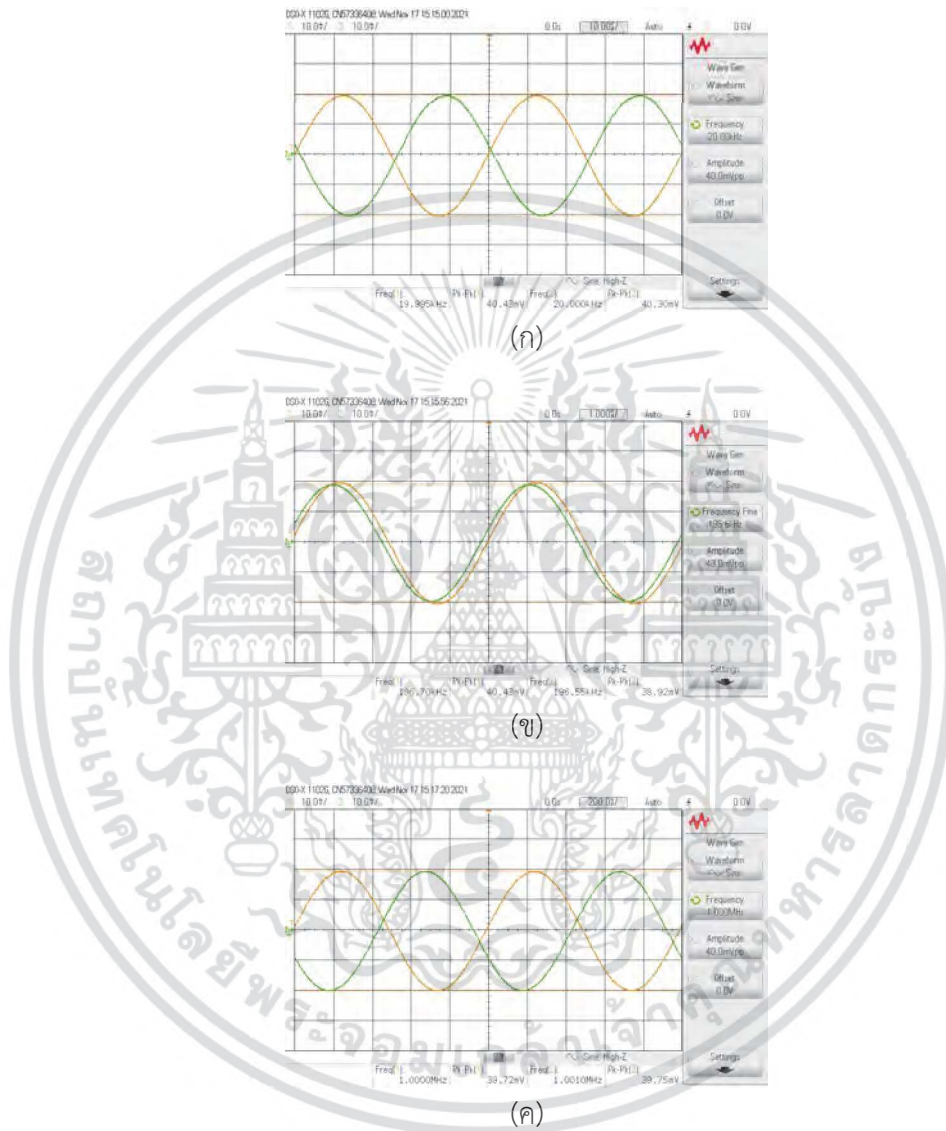
(ค)

ภาพที่ 4.18 เปรียบเทียบสัญญาณที่จุด  $V_{in}$  และ  $V_o$  ของวงจรกรองผ่าน ความถี่สูงแบบกลับเฟส (ก)  $f = 20\text{kHz}$ , (ข)  $f = 196.56\text{kHz}$  และ (ค)  $f = 1\text{MHz}$

จากสมการที่ (3.69) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีขนาดเท่ากับ  $40\text{mV}$  ที่ขั้ว อินพุต  $V_{in1} = 0$  และ  $V_{in2} = V_{in3} = V_{in}$  และจากวงจรในภาพที่ 3.6 กำหนดให้ขั้วอินพุต  $P_2 = Z_2$  เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส พบว่าผลการทดลองที่ได้สอดคล้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า  $f_0$  คือ  $f = 20\text{kHz}$  ที่ความถี่เท่ากับ  $f_0$  คือ  $f = 196.56\text{kHz}$  และที่ความถี่มากกว่า  $f_0$  คือ  $f = 1\text{MHz}$  การตอบสนองแรงดันเอาต์พุตจะเท่ากับอินพุตเป็นช่วงผ่านแถบความถี่ และสัญญาณเอาต์พุตที่ได้จะมีการเกิดการเลื่อนเฟสไปตามแต่ละช่วงความถี่ ดังแสดงไว้ในภาพที่ 4.19 (ก), (ข) และ (ค)



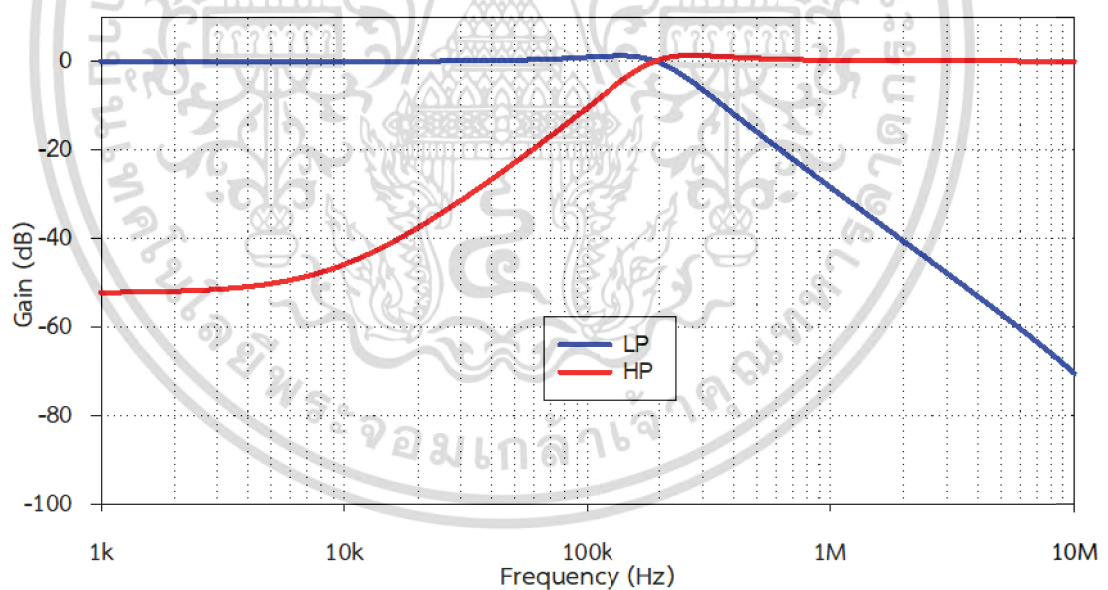
ภาพที่ 4.19 เปรียบเทียบสัญญาณที่จุด  $V_{in}$  และ  $V_o$  ของวงจรกรองผ่านทุกความถี่ (ก)  $f = 20\text{kHz}$ , (ข)  $f = 196.56\text{kHz}$  และ (ค)  $f = 1\text{MHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 ผลตอบสนองการทำงานของวงจรกรองความถี่ที่นำเสนอจากการออกแบบวงจร

จากการออกแบบวงจรกรองความถี่อันดับสองหลายหน้าที่บนพื้นฐานวงจร RLC อนุกรม ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ สามอินพุต-หนึ่งเอาต์พุต ในหัวข้อที่ 3.6 ได้นำสมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ของวงจรที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติ มาออกแบบค่าอุปกรณ์ ในหัวข้อนี้จะนำค่าของอุปกรณ์ที่ออกแบบไว้แล้วนั้น มาจำลองผลการทำงานด้วยโปรแกรม PSPICE โดยจะจำลองผลตอบสนองของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง

เมื่อจำลองการทำงานใช้โปรแกรม PSPICE โดยกำหนดให้  $f_0 = 196.56\text{kHz}$  ค่า  $Q = 1$  ค่า  $I_{B1}$  และ  $I_{B2} = 123.50\mu\text{A}$  และ  $C_1$  และ  $C_2 = 1\text{nF}$  สำหรับวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่งนั้น ได้ค่าความถี่คัตออฟเท่ากับ  $194.06\text{kHz}$  ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี  $1.27\%$  ส่วนวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ได้ค่าความถี่คัตออฟเท่ากับ  $190.46\text{kHz}$  ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี  $3.10\%$  โดยแสดงผลตอบสนองการทำงานทั้งสองฟังก์ชันดังภาพที่ 4.20



ภาพที่ 4.20 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส และฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

## บทที่ 5

### สรุปผล อภิปรายผล และข้อเสนอแนะ

งานวิจัยฉบับนี้เป็นการสังเคราะห์ และออกแบบวงจรกรองความถี่หลายหน้าที่ ที่มีอินพุต อิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ โดยใช้หลักการอยู่บนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ (RLC Series Circuit) ทำงานร่วมกับวงจรรวมสัญญาณ จากนั้นทำการสังเคราะห์ วิเคราะห์ และออกแบบวงจรจากกรอบแนวคิด โครงสร้างของวงจรประกอบด้วยอุปกรณ์ VDDDA เป็นอุปกรณ์แอกทีฟ จำนวนสองตัว ต่อร่วมกับตัวเก็บประจุจำนวนสองตัวต่อลงกราวด์ ทำงานในโหมดแรงดัน วงจรสามารถตอบสนองการทำงานได้ ห้าฟังก์ชัน คือ ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส สามารถเลือกฟังก์ชันการทำงานได้จากการเลือกป้อนสัญญาณที่จุดอินพุตของวงจร โดยที่ไม่ต้องการความเข้ากันของอุปกรณ์ ไม่ต้องใช้วงจรกลับเฟสสัญญาณอินพุตและวงจรเพิ่มแรงดันสองเท่าอินพุตเพิ่มเติม สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยสามารถปรับค่าความถี่ธรรมชาติได้ด้วย  $I_{B1}$  และ  $I_{B2}$  ทำให้วงจรสามารถประยุกต์เพื่อให้สามารถควบคุมฟังก์ชันด้วยไมโครคอนโทรลเลอร์ได้ ผู้วิจัยได้นำวงจรที่ออกแบบทดสอบการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริง เมื่อได้ผลการทดสอบแล้วว่าเป็นไปตามทฤษฎีที่ออกแบบไว้ จึงนำไปเปรียบเทียบกับงานวิจัยที่เกี่ยวข้อง สรุปผล อภิปรายผล และข้อเสนอแนะของงานวิจัยดังต่อไปนี้

#### 5.1 สรุปผลการวิจัย

ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE โดยใช้ อุปกรณ์ VDDDA โครงสร้างใช้ไอซีเบอร์ LT1228 ทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเบอร์ AD830 ทำหน้าที่เป็นวงจรผลต่างแรงดัน ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง  $\pm 5V$  กำหนดให้  $C_1 = C_2 = 1nF$  และ  $I_{B1} = I_{B2} = 123.50\mu A$  ได้ค่าความถี่ธรรมชาติ  $f_0$  จากการคำนวณในทางอุดมคติ คือ 196.56kHz และ  $Q = 1$  เมื่อทดสอบด้วย PSPICE พบว่าวงจรสามารถตอบสนองฟังก์ชันกรองความถี่ได้ ห้าฟังก์ชัน คือฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส และผลที่ได้ของทั้งห้าฟังก์ชันมีค่าเบี่ยงเบนไปจากการคำนวณทางทฤษฎีโดยเฉลี่ย 2.07% เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ขนาด 40mV ความถี่  $f_0 = 196.56kHz$  เพื่อทดสอบผลตอบสนองทางเวลา จากช่วงเริ่มต้นการทำงานจนถึงสภาวะคงตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่แบบไม่กลับเฟส พบว่าเข้าสู่ภาวะคงตัว ค่าแรงดันสัญญาณเอาต์พุตมีขนาดเท่ากับสัญญาณอินพุต มีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ การทดสอบสมรรถนะการควบคุมความถี่ธรรมชาติด้วยวิธีทางอิเล็กทรอนิกส์ เพื่อจะปรับความถี่  $f_0$  ทำให้ได้โดยการปรับค่ากระแสไบอัส  $I_{B1} = I_{B2} = 10\mu\text{A}$ ,  $100\mu\text{A}$  และ  $1\text{mA}$  ตามลำดับ โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ให้  $C_1 = C_2 = 1\text{nF}$  ทำให้ได้ค่าควอลิตี้แฟกเตอร์หรือ  $Q = 1$  ผลการทดสอบสมรรถนะของวงจรพบว่า วงจรกรองความถี่ที่น่าเสนอสามารถตอบสนองฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสด้วยการปรับค่ากระแสได้ ทำให้ค่า  $f_0$  เปลี่ยนเป็น  $15.14\text{kHz}$ ,  $158.49\text{kHz}$  และ  $1.59\text{MHz}$  ตามลำดับ

การทดสอบย่านการรับระดับแรงดันสัญญาณอินพุตของวงจร โดยป้อนสัญญาณไซน์ที่ขั้วอินพุตของวงจรที่ความถี่  $196.56\text{kHz}$  และปรับสัญญาณแรงดันอินพุตตั้งแต่  $10\text{mV} - 150\text{mV}$  ป้อนกระแสไบอัสคงที่  $I_{B1} = I_{B2} = 123.5\mu\text{A}$  จากการทดสอบที่ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส วัดที่แรงดันเอาต์พุตเพื่อหาค่าความผิดเพี้ยนทางฮาร์โมนิก พบว่าย่านการรับแรงดันอินพุตที่ให้ความผิดเพี้ยนไม่เกิน 1% ของแต่ละฟังก์ชันแสดงได้ดังตารางที่ 4.2 ส่วนค่ากำลังไฟฟ้าสูญเสียรวมของวงจรที่ได้จากการทดสอบผ่านโปรแกรม PSPICE คือ  $394\text{mW}$

ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริง ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง  $\pm 5\text{V}$  ตัวเก็บประจุ  $C_1$  และ  $C_2$  ค่า  $1\text{nF}$  กระแสไบอัส  $I_{B1}$  และ  $I_{B2}$  ที่  $123.5\mu\text{A}$  ป้อนอินพุตวงจรด้วยสัญญาณไซน์  $40\text{mV}$  ปรับค่าความถี่ที่  $1\text{kHz} - 10\text{MHz}$  วัดผลตอบสนองความถี่ของ ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส และฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส ได้ค่าความถี่ธรรมชาติเท่ากับ  $208\text{kHz}$  พบว่าผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริงเบี่ยงเบนไปจากผลการคำนวณในทางทฤษฎีโดยเฉลี่ย 5.34% การทดสอบสมรรถนะการควบคุมความถี่ด้วยวิธีทางอิเล็กทรอนิกส์ ทดสอบโดยการป้อนแรงดันอินพุตสัญญาณไซน์ขนาด  $40\text{mV}$  และทำการปรับกระแส  $I_{B1}$  และ  $I_{B2}$  เท่ากับ  $95\mu\text{A}$ ,  $123.5\mu\text{A}$  และ  $185.25\mu\text{A}$  โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส พบว่าค่า  $f_0$  เปลี่ยนเป็น  $158.49\text{kHz}$ ,  $208\text{kHz}$  และ  $302\text{kHz}$  ตามลำดับ จึงเป็นการยืนยันได้ว่าวงจรกรองความถี่ที่น่าเสนอสามารถปรับค่าความถี่  $f_0$  ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัส  $I_B$  ให้กับวงจร

ผลตอบสนองของวงจรที่น่าเสนอด้วยค่าของอุปกรณ์ที่ออกแบบสำหรับวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ที่กำหนดให้  $f_0 = 196.56\text{kHz}$  ค่า  $Q = 1$  ค่า  $I_{B1}$  และ  $I_{B2} = 123.50\mu\text{A}$  และ  $C_1$  และ  $C_2 = 1\text{nF}$  เมื่อจำลองการทำงานด้วย PSPICE ผลตอบสนองของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่งนั้น ได้ค่าความถี่คัตออฟเท่ากับ

194.06kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 1.27% ส่วนวงจรกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ได้ค่าความถี่คัตออฟเท่ากับ 190.46kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 3.10%

จากผลการทดสอบดังที่กล่าวในข้างต้นนั้นจึงสามารถสรุปได้ว่าวงจรกรองความถี่อันดับสองหลายหน้าที่ บนพื้นฐานวงจร RLC อนุกรม ที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำที่นำเสนอ นั้น มีสมรรถนะการทำงานของวงจรสอดคล้องกับการวิเคราะห์ทั้งในทางทฤษฎีและการต่อวงจรจริง ยืนยันผลได้จากการทดสอบด้วยโปรแกรม PSPICE และการต่อวงจรจริง

## 5.2 อภิปรายผลงานวิจัย

ในบทที่หนึ่ง และบทที่สอง นั้น ได้กล่าวถึงการศึกษางานวิจัยที่เกี่ยวข้องหรือใกล้เคียงกับงานวิจัยที่นำเสนอ โดยที่ผู้วิจัยก่อนหน้าได้นำเสนอจุดเด่น จุดด้อยและข้อจำกัดต่างๆ ของงานวิจัยจากการศึกษาในบทที่สามและบทที่สี่ ผู้วิจัยพบว่างานวิจัยที่นำเสนอตรงตามขอบเขตการวิจัยและสามารถพัฒนาแก้ไขข้อจำกัดของงานวิจัยก่อนหน้า และเมื่อเปรียบเทียบกับงานวิจัยอื่นๆ ดังที่ได้สรุปไว้ดังตารางที่ 5.1 จะพบได้ว่างานวิจัยที่นำเสนอมียุคเด่นดังนี้โดยสรุปมีดังนี้

1. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ใช้กรอบแนวคิดบนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ ซึ่งวงจรใน (Sangyaem, et. al. 2017 : 14-25) ตารางที่ 5.1 มีลักษณะโครงสร้างที่มีจำนวนอุปกรณ์เท่ากับงานวิจัยนี้ อย่างไรก็ตาม วงจรใน (Sangyaem, et. al. 2017 : 14-25) นั้น ได้สังเคราะห์มาจากหลักการของวงจรอินทิเกรเตอร์ ซึ่งจะมีความซับซ้อนของกระบวนการอยู่มากเมื่อเทียบกับการสังเคราะห์วงจรโดยอาศัยพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ
2. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ สามารถควบคุมค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์
3. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ใช้อุปกรณ์ VDDDA สองตัว และใช้อุปกรณ์พาสซีฟสองตัว
4. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ไม่ต้องการความเข้ากัน (Matching) ของอุปกรณ์พาสซีฟ
5. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ให้ฟังก์ชันทางเอาต์พุต ห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่
6. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ใช้ตัวเก็บประจุต่อลงกราวด์ทั้งหมด
7. วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์ ที่มีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. การเลือกฟังก์ชันกรองความถี่ ไม่ต้องการวงจรกลับเฟสสัญญาณอินพุต ไม่ต้องการ วงจรขยายแรงดันที่อัตราขยายสองเท่าที่อินพุต

ดังนั้นจากคุณสมบัติที่เป็นจุดเด่นที่กล่าวมาข้างต้นสามารถยืนยันได้ว่า งานวิจัยนี้ได้พัฒนา แก๊ไขข้อจำกัดต่างๆ ของงานวิจัยก่อนหน้า ทำให้สะดวกต่อการนำไปพัฒนาและประยุกต์ใช้งานเป็น วงจรกรองความถี่หลายหน้าที่ ตลอดจนสามารถรองรับการประยุกต์ใช้งานที่หลากหลายต่อไป

ตารางที่ 5.1 เปรียบเทียบคุณลักษณะของวงจรในงานวิจัยที่นำเสนอกับงานวิจัยที่เกี่ยวข้อง

งานวิจัย	โครงสร้างของวงจร	จำนวน VDDDA	จำนวน R, C	ใช้ C แบบแรงกราดทั้งหมด	อินพุตเป็นแรงดันสูงทุกขั้ว	เอาต์พุตมีที่แคบซึ่งทำซ้ำ	ปรับความถี่รวมขนาด ด้วยวิธีอิเล็กทรอนิกส์	เทคนิคการสังเคราะห์	ฟังก์ชันกรองความถี่ที่ได้	เทคโนโลยีที่ใช้ในวงจร	ต้องการวงจรเพิ่มเติม	แหล่งจ่ายไฟ และกำลังงานสูญเสีย
Tuntrakool, et. al. 2019 : 324-332	SIMO	3	1 + 2	ใช่	ใช่	ไม่	ใช่	อินทิเกรเตอร์	LP, BP, HP, BR, AP	0.18um CMOS	ไม่	+0.9V & 0.34mW
Koton, et. al. 2014 : 53-60	MIMO	3	1 + 2	ใช่	ใช่	ใช่	ใช่	อินทิเกรเตอร์	LP, BP, HP, BR, AP	0.18um CMOS	ไม่	+0.9V & N/A
Soisang, et. al. 2015 : 155-159	SIMO	2	2 + 2	ใช่	ใช่	ไม่	ใช่	อินทิเกรเตอร์	LP, BP, HP	0.18um CMOS	ไม่	+0.9V & N/A
Sangyaem, et. al. 2017 : 14-25	MISO	2	0 + 2	ใช่	ใช่	ใช่	ใช่	อินทิเกรเตอร์	LP, BP, HP, BR, AP	ICs	ไม่	+5V & N/A
Supavarasuwat, et. al. 2018 : 290-299	MISO	3	1 + 2	ใช่	ใช่	ใช่	ใช่	อินทิเกรเตอร์	LP, BP, HP, BR, AP	ICs	ไม่	+5V & N/A
Huaihongthong, et. al. 2019 : 13-23	SIMO	3	1 + 2	ใช่	ใช่	ไม่	ใช่	อินทิเกรเตอร์	LP, BP, HP, BR, AP	0.18um CMOS	ไม่	+0.9V & 0.73mW
Siripongdee and Jaikla. 2015 : 39-42	MISO	1	1 + 2	ไม่	ไม่	ไม่	ใช่	RLC	LP, BP, HP, BR, AP	0.25um CMOS	Inverted และ Double Gain	+1.25V & 1.58mW
Chaichana, et. al. 2017	MISO	1	2 + 2	ไม่	ไม่	ไม่	ใช่	RLC	LP, BP, HP, BR, AP	0.25um CMOS	Inverted	+1.25V & N/A
Thinthaworn, et. al. 2020 : 903-907	MISO	1	2 + 2	ไม่	ไม่	ไม่	ใช่	RLC	LP, BP, HP, BR, AP	ICs	Inverted	+5V & N/A
งานวิจัยฉบับนี้	MISO	2	0 + 2	ใช่	ใช่	ใช่	ใช่	RLC	LP, BP, HP, BR, AP	ICs	ไม่	+5V & 394mW

โดยมีคำนิยามศัพท์เฉพาะที่ใช้ในตารางที่ 5.1 ดังต่อไปนี้

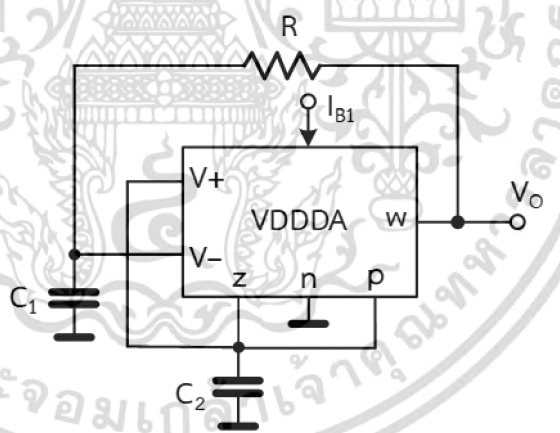
1. Inverted หมายถึง วงจรกลับเฟสสัญญาณ
2. Double Gain หมายถึง วงจรขยายแรงดันที่อัตราขยายสองเท่า
3. N/A หมายถึง ไม่พบข้อมูล
4. ICs หมายถึง ไอซีเชิงพาณิชย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 ข้อเสนอแนะในงานวิจัย

จากแนวความคิดในสังเคราะห์วงจรกรองความถี่หลายหน้าที่อยู่บนพื้นฐานวงจรอนุกรมตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ (RLC Series Circuit) ที่แสดงไว้ในวิทยานิพนธ์ฉบับนี้ จากผลการทำงานของวงจรจะเห็นได้ว่าวงจรกรองความถี่ที่นำเสนอ เมื่อเปรียบเทียบกับงานวิจัยก่อนหน้าพบว่าสามารถพัฒนาแก้ไขข้อจำกัดซึ่งทำให้งานวิจัยนี้มีความสะดวกในการนำไปประยุกต์ใช้งาน ดังนั้นเพื่อให้มีการพัฒนาให้ดีขึ้นไปอีก และสามารถนำไปประยุกต์ใช้งานด้านต่างๆ ต่อไป ผู้วิจัยจึงขอเสนอแนะแนวทางการพัฒนา และปัญหาที่สำคัญของการทำวิทยานิพนธ์ฉบับนี้ ดังต่อไปนี้

1. พัฒนาวจรให้สามารถปรับค่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อิสระจากกัน
2. พัฒนาวจรให้เป็นวงจรกรองความถี่สามารถปรับอัตราขยายได้ด้วยวิธีทางอิเล็กทรอนิกส์ เพื่อให้ใช้งานสะดวกขึ้นและเพื่อจะลดการทำวงจรรขยายภายนอกเพิ่มเติมเมื่อนำไปประยุกต์ใช้ในงานอื่นๆ
3. สามารถนำวงจรกรองความถี่หลายหน้าที่ที่ใช้ VDDDA จำนวนหนึ่งตัว ดังที่ได้นำเสนอในภาพที่ 3.2 มาพัฒนาให้เป็นวงจรถ่ายสัญญาณไซน์ โดยการนำขั้ว  $V_+$  ต่อเข้ากับขั้ว z และขั้ว p ต่อเข้ากับขั้ว z และให้ขั้ว n ต่อดงกราวด์ โดยกำหนดให้ขั้ว w เป็นเอาต์พุตของวงจรถ่ายสัญญาณ ดังภาพที่ 5.1



ภาพที่ 5.1 วงจรกรองความถี่ตามภาพที่ 3.2 ที่ปรับปรุงเป็นวงจรถ่ายสัญญาณ

จากวงจรตามภาพที่ 5.1 สามารถวิเคราะห์ห้วงจรถ่ายสัญญาณได้ดังสมการที่ (5.1)

$$s^2 C_1 C_2 R + s C_2 - s C_1 R g_m + g_m = 0 \quad (5.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสมการที่ (5.1) พบว่ามีความถี่ในการกำเนิดสัญญาณ (Frequency of Oscillation : FO) และเงื่อนไขในการกำเนิดสัญญาณ (Condition of Oscillation : CO) ดังสมการที่ (5.2) และสมการที่ (5.3)

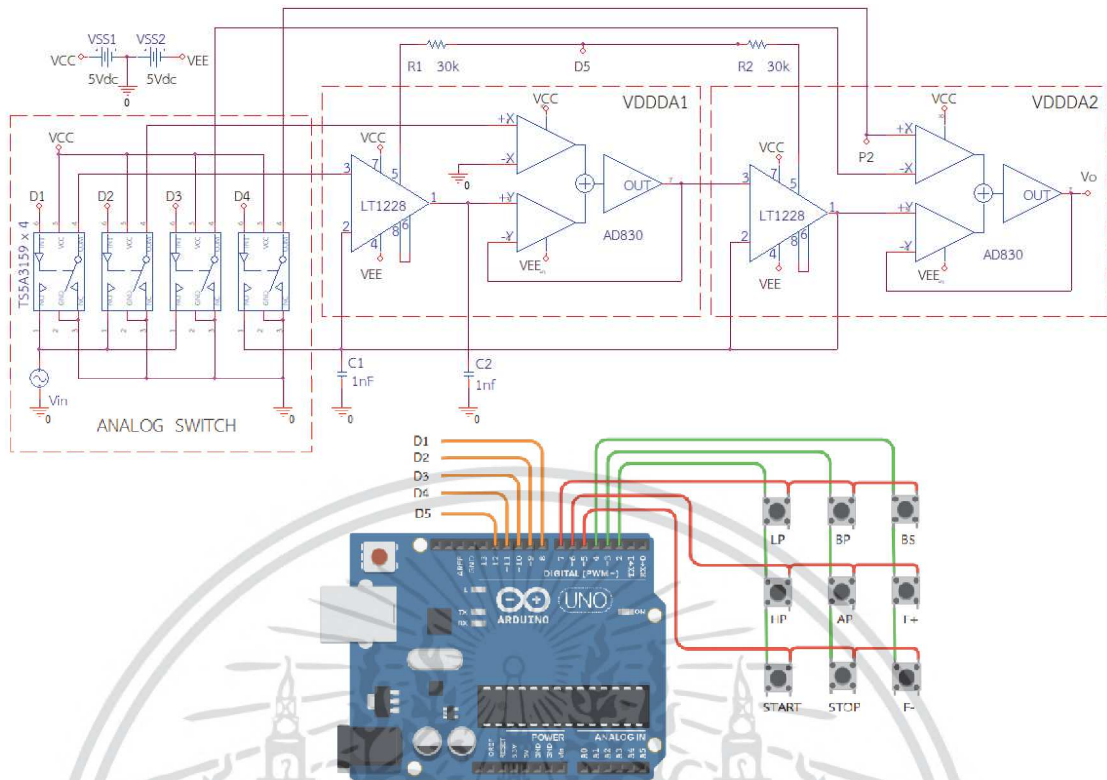
$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (5.2)$$

$$C_1 g_m R \geq C_2 \quad (5.3)$$

จากสมการที่ (5.2) และสมการที่ (5.3) จะพบว่าสามารถควบคุมความถี่ในการกำเนิดสัญญาณ และเงื่อนไขในการกำเนิดสัญญาณ ด้วยวิธีทางอิเล็กทรอนิกส์ผ่านทาง  $g_m$

4. สามารถนำวงจรรองความถี่ ไปออกแบบวงจรเลือกฟังก์ชันกรองความถี่ควบคุมด้วยไมโครคอนโทรลเลอร์ วงจรรองความถี่ที่นำเสนอในงานวิจัยนี้ เมื่อกำหนดการบ่อนินพุตที่  $V_{in1}$ ,  $V_{in2}$ ,  $V_{in3}$  และการกำหนดที่อินพุต  $P_2$  ของวงจรรูปที่ 3.6 ให้เป็นไปตามตารางที่ 3.1 จะทำให้วงจรรองความถี่ที่นำเสนอสามารถตอบสนองฟังก์ชันกรองความถี่ได้ทั้งห้าฟังก์ชัน ซึ่งประกอบไปด้วย ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟสที่มีอัตราขยายแถบผ่านเท่ากับหนึ่ง และฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส

ซึ่งในปัจจุบันอุปกรณ์อิเล็กทรอนิกส์ส่วนใหญ่จะทำงานด้วยการกดปุ่มหรือสัมผัสเพื่อลดปัญหาความยุ่งยากในการเลือกฟังก์ชัน ในงานวิจัยนี้จึงออกแบบวงจรสำหรับเลือกฟังก์ชันกรองความถี่ควบคุมด้วยไมโครคอนโทรลเลอร์ โดยการนำวงจรในภาพที่ 3.6 มาต่อรวมกับไอซีแอนะล็อก สวิตช์ 1 ขั้ว 2 ทาง เบอร์ TS5A3159 และไมโครคอนโทรลเลอร์ Arduino รุ่น UNO ดังวงจรในภาพที่ 5.2 และจากวงจรดังกล่าวสามารถเลือกฟังก์ชันกรองความถี่ได้ด้วยเงื่อนไขดังตารางที่ 5.2 ทั้งนี้ วงจรในภาพที่ 5.2 เป็นเพียงการออกแบบในเบื้องต้นเท่านั้น ยังไม่มีการนำไปทดสอบจริง



ภาพที่ 5.2 วงจรสำหรับเลือกฟังก์ชันกรองความถี่ควบคุมด้วยไมโครคอนโทรลเลอร์

ตารางที่ 5.2 การเลือกฟังก์ชันกรองความถี่จากสวิตช์ที่ควบคุมด้วยไมโครคอนโทรลเลอร์

ฟังก์ชันกรองความถี่	SWITCH	D1	D2	D3	D4	D5
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	LP	1	0	0	0	ขึ้นกับปุ่ม F
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	BP	0	1	0	0	ขึ้นกับปุ่ม F
ฟังก์ชันกรองหยุดแถบความถี่แบบกลับเฟส	BS	0	1	1	0	ขึ้นกับปุ่ม F
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	HP	1	1	1	0	ขึ้นกับปุ่ม F
ฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส	AP	0	1	1	1	ขึ้นกับปุ่ม F
เพิ่มความถี่คัตออฟ	F+	คงฟังก์ชันเดิมไว้				F+
ลดความถี่คัตออฟ	F-	คงฟังก์ชันเดิมไว้				F-
เริ่มทำงานวงจร	START	คงฟังก์ชันเดิมไว้				ขึ้นกับปุ่ม F
หยุดทำงานวงจร	STOP	0	0	0	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

- สมคิด แซ่โจ้ว. 2546. "วงจรถ่ายแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอสในย่านความถี่สูง." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- อัจฉรวรรณ เนื่องนิต. 2546. "วงจรรองความถี่หลายหน้าที่โหมดกระแสที่มีสามอินพุตหนึ่งเอาต์พุตโดยใช้ CCII's." วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- D. Biolk, R. Senani, V. Biolkova, Z. Kolka. 2008. "Active elements for analog signal processing, classification, review and new proposals." **Radioengineering**. 17 : 15–32.
- Yuce, E., Minaei, S. 2017. "Commercially Available Active Device Based Grounded Inductor Simulator and Universal Filter with Improved Low Frequency Performances." **Journal of Circuits, Systems and Computers**. vol. 26. no. 4. Article ID.1750052 : 1-14.
- W. Y. Chiu and J. W. Horng. 2007. "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs." **IEEE Transactions on Circuits and Systems II-Express Briefs**. vol. 54 : 649-652.
- H. Tarunkumar, A. Ranjan, S. Perumalla, and N. M. Pheiroijam. 2017. "Four Input Single Output based third order universal filter using Four Terminal Floating Nullor." **Analog Integrated Circuits and Signal Processing**. vol. 93 : 87-98.
- H. P. Chen. 2014. "High-input impedance voltage-mode differential difference current conveyor transconductance amplifier-based universal filter with single input and five outputs using only grounded passive components." **IET Circuits Devices & Systems**. vol. 8 : 280-290.
- S.-F. Wang, H.-P. Chen, Y. Ku, and C.-M. Yang. 2019 "Independently tunable voltage-mode OTA-C biquadratic filter with five inputs and three outputs and its fully-uncoupled quadrature sinusoidal oscillator application." **AEU-International Journal of Electronics and Communications**. vol. 110
- B. Metin and O. Cicekoglu. 2006. "A novel floating lossy inductance realization topology with NICs using current conveyors." **IEEE Transactions on Circuits and Systems II-Express Briefs**. vol. 53 : 483-486.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม (ต่อ)

- J. W. Horng. 2010 "Lossless inductance simulation and voltage-mode universal biquadratic filter with one input and five outputs using DVCCs." **Analog Integrated Circuits and Signal Processing**. vol. 62 : 407-413.
- F. Kacar. 2010. "New lossless inductance simulators realization using a minimum active and passive components." **Microelectronics Journal**. vol. 41 : 109-113.
- A. Yesil, F. Kacar, and K. Gurkan. 2014. "Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application." **AEÜ -International Journal of Electronics and Communications**. vol. 68 : 143-150.
- F. Kacar, A. Yesil, S. Minaei, and H. Kuntman. 2014 "Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements." **AEÜ - International Journal of Electronics and Communications**. vol. 68 : 73-78.
- M. Sagbas, U. E. Ayten, H. Sedef, and M. Koksai. 2009 "Electronically tunable floating inductance simulator." **AEÜ - International Journal of Electronics and Communications**. vol. 63 : 423-427.
- Herencsar, N., Sotner, R., Metin, B., Koton, J., Vrba, K. 2013. "VDDDA - New 'voltage differencing' device for analog signal processing" **Proc. 8th International Conference on Electrical and Electronics Engineering (ELECO 2013)** : 17-20.
- Jaikla, W., Sotner, R., Khateb, F. 2019. "Design and analysis of floating inductance simulators using VDDDA and their applications." **AEÜ - International Journal of Electronics and Communications**. vol. 112.
- Auttaphut, P. 2015. "Active parallel-resistor-inductor with electronic controllability for analog signal processing." **Far East Journal of Electronics and Communications**, vol. 14. no. 2 : 93-103.

## บรรณานุกรม (ต่อ)

- Chaichana, A., Jaikla, W., Suwanjan, P., Tuntrakool, S. 2015. "A new quadrature sinusoidal oscillator for telecommunication system using VDDDA." **Proc. International Conference on Intelligent Informatics and Biomedical Science (ICIIBMS 2015)** : 79-82
- Tuntrakool, S., Kumngern, M., Sotner, R., Herencsar, N., Suwanjan, P., Jaikla, W. 2019 . "High input impedance voltage-mode universal filter and its modification as quadrature oscillator using VDDDA." **Indian Journal of Pure and Applied Physics**. vol. 55. no. 5 : 324-332.
- J. Koton, N. Herencsar, K. Vrba, and B. Metin. 2014. "Voltage-mode multifunction filter with mutually independent Q and control feature using VDDDA." **Analog Integrated Circuits and Signal Processing**. vol. 81 : 53-60.
- S. Soisang, K. Jirasereemomkul, W. Jaikla, and K. Higuchi. 2015. "Voltage-Mode Multifunctional Biquadratic Filter Using VDDDA." **Applied Mechanics and Materials**. 781 : 155-159.
- S. Sangyaem, S. Siripongdee, W. Jaikla, and F. Khateb. 2017. "Five-inputs single-output voltage mode universal filter with high input and low output impedance using VDDDA." **Optik**. vol. 128 : 14-25.
- P. Supavarasuwat, M. Kumngern, S. Sangyaem, W. Jaikla, and F. Khateb. 2018. "Cascadable independently and electronically tunable voltage-mode universal filter with grounded passive components." **AEÜ - International Journal of Electronics and Communications**. vol. 84 : 290-299.
- P. Huaihongthong, A. Chaichana, P. Suwanjan, S. Siripongdee, W. Sunthonkanokpong, P. Supavarasuwat, et al. 2019. "Single-input multiple-output voltage-mode shadow filter based on VDDDA." **AEÜ - International Journal of Electronics and Communications**. vol. 103 : 13-23.
- S. Siripongdee and W. Jaikla. 2015. "Single VDDDA-based Voltage-mode multifunction second order filter for analog signal processing." in **2015 International Conference on Intelligent Informatics and Biomedical Sciences (ICIIBMS)** : 39-42.

## บรรณานุกรม (ต่อ)

- A. Chaichana, S. Sangyaem, and W. Jaikla. 2017. "Multifunction Voltage-Mode Filter Using Single Voltage Differencing Differential Difference Amplifier." in **3rd International Conference on Mechatronics and Mechanical Engineering, Shanghai, China.**
- K. Thinthaworn, W. Jaikla, P. Suwanjan, S. Adhan, N. Srichaiya, A. Kwawsibsame, et al. 2020. "A Compact Electronically Controllable Biquad Filter Synthesizing from Parallel Passive RLC Configuration." in **2020 59th Annual Conference of the Society of Instrument and Control Engineers of Japan (SICE) : 903-907.**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ-สกุล	นายวรวิทย์ กุลพงษ์
วัน-เดือน-ปีเกิด	4 กุมภาพันธ์ พ.ศ. 2521
สถานที่เกิด	จังหวัดฉะเชิงเทรา
ที่อยู่ปัจจุบัน	จังหวัดสมุทรปราการ
ประวัติการศึกษา	ปีการศึกษา 2540 สำเร็จการศึกษา ระดับประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) แผนกวิชาช่างอิเล็กทรอนิกส์ สถาบันเทคโนโลยีราชมงคล วิทยาเขตเทคนิคกรุงเทพฯ ปีการศึกษา 2544 สำเร็จการศึกษา วิศวกรรมศาสตรบัณฑิต (วศ.บ) สาขาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2564 สำเร็จการศึกษา ครุศาสตร์อุตสาหกรรมมหาบัณฑิต (ค.อ.ม.) สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	2543 บริษัทอินโฟเน็ต จำกัด 2543-2547 บริษัทไอพี จำกัด 2547-2562 บริษัทระบบขนส่งมวลชนกรุงเทพ จำกัด (มหาชน) 2562-ปัจจุบัน บริษัทพีทีเอส อินฟราสตรัคเจอร์ ดีเวลลอปเม้นท์ จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้