



รายงานสหกิจศึกษาฉบับสมบูรณ์

เครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver

นายวิชาญพัศ ชำนาญหอม

ภาควิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2561



รายงานสหกิจศึกษาฉบับสมบูรณ์

เครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver

นายวิษญาพัศ ชำนาญหอม

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2561

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการสหกิจศึกษา เรื่อง เครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver

ชื่อ-สกุล นักศึกษา นาย วิชญาพัศ ชำนาญหมอ

คณะ วิศวกรรมศาสตร์ ภาควิชา อิเล็กทรอนิกส์

ชื่อ-สกุล อาจารย์นิเทศ ผศ.เกรียงไกร สุขสุด และ อ.ชินภัทร นันทจิวารชัย

ชื่อ-สกุล ผู้นิเทศงาน นาย ศรุตี ไพไหล และ นางสาว ปรียา วิลาจันทร

สถานประกอบการ NXP Manufacturing Thailand Ltd.

บทคัดย่อ

การถูกกล่าวร้ายเป็นหนึ่งในตัวแปรสำคัญที่สุดสำหรับข้อร้องเรียน (COHA) ในส่วนของอุปกรณ์ประเภท High speed CAN ซึ่งจำเป็นต้องเพิ่มประสิทธิภาพทางเทคนิคเพื่อให้บรรลุเป้าหมายทางธุรกิจ อย่างไรก็ตาม การกำจัดและดูแลรักษา เวลาที่สูญเสียไป อัตราความล้มเหลวของการทดสอบคุณลักษณะทางไฟฟ้า และ การจำกัดความผิดพลาด เป็นเรื่องที่ไม่ง่าย โดยเฉพาะอย่างยิ่งการไม่สามารถเข้าถึงได้ของโหมตทดสอบและความซับซ้อนสูงในวงจรไฟฟ้า โดยหัวข้อโครงการนี้เกี่ยวกับการพัฒนาเครื่องกำเนิดโหมตทดสอบเพื่อวิเคราะห์ความผิดพลาด โดยจะมุ่งไปที่โครงสร้างโหมตทดสอบของอุปกรณ์ประเภท High speed CAN transceiver ซึ่งเป็นอุปกรณ์ที่สำคัญในระบบรถยนต์ในยุคใหม่

Cooperative Title: Test mode generator for High speed CAN transceiver

Student intern name: Witchayaphat Chamnarnmor

Faculty: Engineering **Department:** Electronics Engineering

Advisor name: Asst. Prof. Kriangkrai Sooksood and Chinnapat Nantajiwakornchai

Mentor name: Saruti Phailai and Preeya Wilachan

Company: NXP Manufacturing Thailand Ltd.

Abstract

Detractor is one of the most critical parameters of Complaint Handling (COHA) for high speed CAN product which is often derived by optimization techniques to achieve business goals. However, in waste time and unsuccessful rate of electrical testing and fault localization not easy to eliminate and maintain, especially test mode does not accessible and the high complexity in the circuit. This article concerns the development of test mode generator for failure analysis. Then, we focus on the test mode architecture of high speed can product which is an important device in modern vehicle.

กิตติกรรมประกาศ

การวิจัยเรื่องเครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver นี้สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากทางผู้จัดทำได้รับความช่วยเหลือและคำแนะนำจากวิศวกรที่ปรึกษา ได้แก่ นายศรุตี ไพไธล และ นางสาวปรียา วิชาจันทร์ ซึ่งทั้งสองท่านคอยให้ความช่วยเหลือและแนะนำแนวทางการแก้ไขปัญหาในการวิจัยครั้งนี้ อีกทั้งยังต้องขอขอบคุณ วิศวกรทุกท่านในทีม Automotive ที่ให้ความรู้ในหลายๆด้านเกี่ยวกับอุปกรณ์ประเภท High speed CAN transceiver และขอขอบคุณวิศวกรทุกท่านในแผนก Failure Analysis ที่ช่วยแนะนำการทดสอบเพื่อวิเคราะห์จุดผิดปกติของวงจรย่อยในวงจรรวม และขอขอบคุณวิศวกร และ พนักงาน ทุกท่านในแผนก PE/TE ที่คอยให้ความช่วยเหลือและการดูแลในทุกๆด้าน และขอขอบคุณบริษัท NXP Manufacturing Thailand Ltd. ที่ให้ความกรุณาในหลายๆด้านทั้งความรู้ การแก้ปัญหา สถานที่เครื่องมืออุปกรณ์ในการวิจัย และการให้โอกาสครั้งสำคัญสำหรับผู้จัดทำในการเข้าร่วมโครงการสหกิจศึกษากับทางบริษัท และขอขอบคุณ ภาควิชาอิเล็กทรอนิกส์ และ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่เล็งเห็นถึงความสำคัญของสหกิจศึกษา และอีกหลายท่านที่ไม่ได้กล่าวถึง ทางคณะผู้จัดทำโครงการขอขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณครอบครัวที่เป็นกำลังใจให้กับผู้จัดทำในการวิจัยในครั้งนี้ และรวมถึงเพื่อนๆที่คอยแนะนำและแก้ปัญหาที่เกิดขึ้น รวมถึงการเป็นกำลังใจซึ่งกันและกันจนทำให้การวิจัยในครั้งนี้สำเร็จลุล่วงไปได้ด้วยดี

ทางคณะผู้จัดทำหวังว่าโครงการนี้จะเป็นประโยชน์สำหรับผู้สนใจและผู้ที่น่าผลงานนี้ไปใช้งานหรือนำไปต่อยอดต่อไปในอนาคต

วิชาญพัศ

ชำนาญหมอ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VI
สารบัญตาราง	IX
บทที่ 1 บทนำ	
1.1 ความเป็นมาและความสำคัญ	1
1.2 วัตถุประสงค์ของการวิจัย	1
1.3 ขอบเขตของการวิจัย	1
1.4 วิธีการดำเนินการวิจัย	1
1.5 ประโยชน์ที่จะได้รับ	2
บทที่ 2 แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	3
2.1 ไมโครคอนโทรลเลอร์	3
2.2 Arduino UNO	4
2.3 Atmega328 แบบต่อเอง Arduino StandAlone	8
2.4 Controller Area Network(CAN-bus)	10
2.5 สวิตช์	14
2.6 จอภาพผลึกเหลว(liquid crystal display: LCD)	19
2.7 วงจร Pull-Up และ Pull-Down	21
บทที่ 3 วิธีดำเนินการวิจัย	23
3.1 การออกแบบซอฟต์แวร์	23
3.2 การออกแบบฮาร์ดแวร์	26
บทที่ 4 ผลการวิจัย	28
4.1 ผลการทดสอบทางคุณสมบัติทางไฟฟ้า	28
4.2 ผลการทดสอบการจับเวลาการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบ	32
4.3 ผลการทดสอบการใช้งานเครื่องกำเนิดโหมดทดสอบกับแผนกวิเคราะห์ข้อผิดพลาด (Failure Analysis) เพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวม	34
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	36
5.1 สรุปผลการทดสอบ	36
5.2 อุปสรรคและปัญหา	36
5.3 ข้อเสนอแนะ	36

สารบัญ(ต่อ)

บรรณานุกรม
ภาคผนวก

หน้า
37
38



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
บทที่ 2 แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	3
2.1 วงจรรวมของขนาด อินเทล 8742 ไมโครคอนโทรลเลอร์ 8 บิตในซีพียู ความเร็ว 12 MHz 3 แรมขนาด 128 ไบต์, EPROM ขนาด 2048 ไบต์ และ I/O ในชิป เดียวกัน	3
2.2 บอร์ด Arduino ต่อกับ LRD และ บอร์ด XBee Shield	4
2.3 การเชื่อมต่อระหว่างคอมพิวเตอร์และบอร์ด Arduino	5
2.4 เลือกหุ่นบอร์ด Arduino ที่ต้องการ upload	5
2.5 เลือกหมายเลข Comport ของบอร์ด	6
2.6 การ Upload โค้ดโปรแกรม	6
2.7 Layout & Pin out Arduino Board (Model: Arduino UNO R3)	7
2.8 วงจรรวม ATmega328	8
2.9 การต่อวงจร ATmega328 เพื่อใช้งานแบบ StandAlone	9
2.10 ระบบต่างๆของรถยนต์	10
2.11 โมดูลต่างๆในระบบของรถยนต์	12
2.12 การสื่อสารข้อมูลในระบบของรถยนต์	12
2.13 สัญลักษณ์ของสวิตช์	13
2.14 สวิตช์แบบเลื่อน	15
2.15 สวิตช์กระดก	15
2.16 สวิตช์กด	16
2.17 สวิตช์แบบก้านยาว	16
2.18 สวิตช์แบบหมุน	17
2.19 สวิตช์แบบไมโคร	17
2.20 สวิตช์แบบดิฟ	18
2.21 วงจรสวิตช์เปิด	18
2.22 วงจรสวิตช์ปิด	18
2.23 ตัวอย่างการทำงานของสวิตช์ ในวงจรไฟฟ้าย่างง่าย	19
2.24 พิกเซลย่อยของจอผลึกเหลวสี	20
2.25 วงจร Pull-up	21
2.26 วงจร Pull-down	22
บทที่ 3 วิธีดำเนินการวิจัย	23
3.1 โค้ดโปรแกรมสำหรับการสร้างสัญญาณทดสอบตัวอย่าง	24
3.2 สัญญาณตัวอย่างทดสอบจาก Arduino	24

สารบัญรูป(ต่อ)

	หน้า
3.3 อุปกรณ์เมื่ออยู่ในโหมดทดสอบ	24
3.4 การทำงานของ Arduino ร่วมกับ DIP switch เพื่อควบคุมรูปแบบสัญญาณทดสอบ	25
3.5 การทำงานของ Arduino ร่วมกับ Keypad switch และ หน้าจอ LCD เพื่อควบคุมรูปแบบสัญญาณทดสอบ	25
3.6 การออกแบบ Schematic สำหรับเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver	26
3.7 การออกแบบ PCB สำหรับเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver	26
3.8 เครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver	27
บทที่ 4 ผลการทดลอง	28
4.1 การทดสอบเครื่องกำเนิดโหมดทดสอบกับอุปกรณ์ประเภท High speed CAN transceiver	28
4.2 รูปแบบโหมดทดสอบโหมดที่ 1 จากเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ A	29
4.3 อุปกรณ์ A ทำงานในโหมดทดสอบที่ 1 หลังจากเครื่องกำเนิดโหมดทดสอบทำงาน	29
4.4 อุปกรณ์ A ก่อนที่จะทำงานโหมดทดสอบโหมดที่ 2	30
4.5 อุปกรณ์ A หลังจากทำงานโหมดทดสอบโหมดที่ 2	30
4.6 เริ่มทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยวิธีดั้งเดิม	32
4.7 หลังจากทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยวิธีดั้งเดิมเป็นเวลา 1 ชั่วโมง 45 นาที	33
4.8 เริ่มทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิดโหมดทดสอบ	33
4.9 หลังจากทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิดโหมดทดสอบเป็นเวลา 11 นาที	34
4.10 เครื่อง Optical Beam Induced Resistance Change (OBIRCH) และ Photon Emission Microscopy (PEM)	34
4.11 การทำงานร่วมกันระหว่างเครื่องกำเนิดโหมดทดสอบ กับ เครื่อง Optical Beam Induced Resistance Change(OBIRCH) และ Photon Emission Microscopy (PEM)	35

สารบัญรูป(ต่อ)

4.12 การทดสอบเพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวม

หน้า

35



สารบัญตาราง

	หน้า
บทที่ 4 ผลการทดลอง	28
4.1 ผลการทดสอบคุณสมบัติทางไฟฟ้าของอุปกรณ์ A ในโหมดทดสอบต่างๆ และเปรียบเทียบกับค่าอ้างอิง	32



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญ

เนื่องมาจากการทดสอบคุณลักษณะทางไฟฟ้าในโหมดทดสอบ ซึ่งเป็นโหมดทดสอบพิเศษเพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวมสำหรับอุปกรณ์ประเภท High speed CAN transceiver ซึ่งเป็นอุปกรณ์ที่สำคัญในระบบรถยนต์ในยุคใหม่ ยังคงมีบอร์ดทดสอบที่รองรับการใช้งานในโหมดทดสอบไม่ครอบคลุมทั้งหมด ทำให้การทดสอบในโหมดทดสอบต้องทำด้วยระบบมือ ซึ่งมีความซับซ้อนและใช้เวลาในการทดสอบค่อนข้างสูง ทำให้จำเป็นต้องทำการทดสอบด้วยวิศวกรที่มีทักษะและความสามารถในระดับสูง และการใช้งานโหมดทดสอบที่ต้องทดสอบด้วยระบบมือนั้นมักเกิดความผิดพลาดและความเสียหายบ่อยครั้ง ซึ่งความผิดพลาดนี้ส่งผลกระทบต่อความน่าเชื่อถือของลูกค้าที่มีต่อบริษัท โดยอาจส่งผลร้ายแรงมากมายต่อบริษัทมากมายในอนาคต ดังนั้นการศึกษาหัวข้อโครงการนี้จึงถูกทำขึ้น เพื่อให้มีบอร์ดทดสอบรองรับในการทดสอบคุณลักษณะทางไฟฟ้าในโหมดทดสอบเพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวมมีความครอบคลุมมากยิ่งขึ้นเพื่อที่จะไม่ต้องใช้ระบบมือในการใช้งานโหมดทดสอบ และ ทำให้การใช้งานโหมดทดสอบสะดวกยิ่งขึ้นเพื่อลดความผิดพลาดและเวลาในการทดสอบ

1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อลดเวลาที่สูญไปโดยเปล่าประโยชน์ระหว่างการทดสอบเพื่อวิเคราะห์หาความผิดพลาดสำหรับอุปกรณ์ประเภท High speed CAN transceiver

1.2.2 เพื่อลดความเสียหายจากการวิเคราะห์หาความผิดพลาดที่ต้องใช้โหมดทดสอบ

1.2.3 เพื่อให้มีบอร์ดทดสอบรองรับในการทดสอบคุณลักษณะทางไฟฟ้าในโหมดทดสอบมากยิ่งขึ้น

1.3 ขอบเขตของการวิจัย

สามารถควบคุมการใช้งานโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver เพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยจากวงจรรวมของอุปกรณ์ได้ง่ายยิ่งขึ้นและลดความเสี่ยงที่จะเกิดความเสียหายจากการทดสอบ

1.4 วิธีการดำเนินการวิจัย

1.4.1 ศึกษาและทำความเข้าใจเกี่ยวกับอุปกรณ์ประเภท High speed CAN transceiver

1.4.2 ศึกษาทำความเข้าใจเกี่ยวกับโหมดทดสอบ

1.4.3 ทดลองใช้งานโหมดทดสอบด้วยวิธีดั้งเดิม

1.4.4 ออกแบบเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN

transceiver ทั้งฮาร์ดแวร์และซอฟต์แวร์

1.4.5 ทดลองใช้งานเครื่องกำเนิดโหมดทดสอบกับอุปกรณ์

1.4.6 เปรียบเทียบผลลัพธ์การทดสอบคุณลักษณะทางไฟฟ้าของอุปกรณ์กับค่าอ้างอิง

1.5 ประโยชน์ที่จะได้รับ

1.5.1 ได้นำทักษะทางด้านวิศวกรรมมาประยุกต์ใช้ในการออกแบบทั้งในส่วนฮาร์ดแวร์และซอฟต์แวร์

1.5.2 เพื่อให้มีบอร์ดทดสอบครอบคลุมการใช้งานโหมดทดสอบมากยิ่งขึ้น

1.5.3 เพื่อลดความเสี่ยงที่จะเกิดความเสียหายและเวลาในการใช้งานโหมดทดสอบ

1.5.4 เพื่อลดค่าใช้จ่ายของบริษัทในการใช้งานโหมดทดสอบเพื่อวิเคราะห์ความผิดพลาด

1.5.5 ได้ฝึกทักษะในการทำงานและฝึกฝนการทำงานร่วมกับผู้อื่น

1.5.6 สามารถนำความรู้ที่ได้จากการทำโครงการงานเรื่องนี้ไปประยุกต์ได้



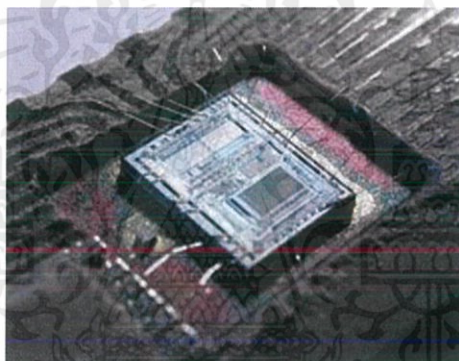
บทที่ 2

แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงความเป็นมาและความสำคัญของอุปกรณ์ประเภท High speed CAN transceiver ซึ่งเป็นอุปกรณ์ที่สำคัญในระบบรถยนต์ในยุคใหม่ และการใช้งานโหมดทดสอบเพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรรย่อยจากวงจรรวมของอุปกรณ์ รวมไปถึงแนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้องกับโครงการ

2.1 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ (อังกฤษ: microcontroller มักย่อว่า μC , $u C$ หรือ MCU) คือ อุปกรณ์ควบคุมขนาดเล็ก ซึ่งบรรจุความสามารถที่คล้ายคลึงกับระบบคอมพิวเตอร์ โดยในไมโครคอนโทรลเลอร์ได้รวมเอาซีพียู, หน่วยความจำ และพอร์ต ซึ่งเป็นส่วนประกอบหลักสำคัญของระบบคอมพิวเตอร์เข้าไว้ด้วยกัน โดยทำการบรรจุเข้าไว้ในตัวถังเดียวกัน



รูปที่ 2.1 วงจรรวมของอินเทล 8742 ไมโครคอนโทรลเลอร์ขนาด 8 บิตในซีพียู ความเร็ว 12 MHz แรมขนาด 128 ไบต์, EPROM ขนาด 2048 ไบต์ และ I/O ในชิปเดียวกัน

2.1.1 โครงสร้างทั่วไป

โครงสร้างโดยทั่วไป ของไมโครคอนโทรลเลอร์นั้น สามารถแบ่งออกมาได้เป็น 5 ส่วนใหญ่ๆ ดังต่อไปนี้

2.1.1.1 หน่วยประมวลผลกลางหรือซีพียู (CPU : Central Processing Unit)

2.1.1.2 หน่วยความจำ (Memory) สามารถแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำที่มีไว้สำหรับเก็บโปรแกรมหลัก (Program Memory) เปรียบเสมือนฮาร์ดดิสก์ของเครื่องคอมพิวเตอร์ตั้งโต๊ะ คือข้อมูลใดๆ ที่ถูกเก็บไว้ในนี้จะไม่สูญหายไปแม้ไม่มีไฟเลี้ยง อีกส่วนหนึ่งคือหน่วยความจำข้อมูล (Data Memory) ใช้เป็นเหมือนกับกระดานขดในการคำนวณของซีพียู และเป็นที่พักข้อมูลชั่วคราวขณะทำงาน แต่หากไม่มีไฟเลี้ยง ข้อมูลก็จะหายไปคล้ายกับหน่วยความจำแรม (RAM) ในเครื่องคอมพิวเตอร์ทั่วไป แต่สำหรับไมโครคอนโทรลเลอร์สมัยใหม่ หน่วยความจำข้อมูลจะมีทั้งที่เป็นหน่วยความจำแรม ซึ่งข้อมูลจะหายไปเมื่อไม่มีไฟเลี้ยง และเป็นอีอีพรอม (EEPROM : Electrically Erasable Programmable Read-Only Memory) ซึ่งสามารถเก็บข้อมูลได้แม้ไม่มีไฟเลี้ยงก็ตาม

2.1.1.3 ส่วนติดต่อกับอุปกรณ์ภายนอก หรือพอร์ต (Port) มี 2 ลักษณะคือ พอร์ตอินพุต (Input Port) และพอร์ตส่งสัญญาณหรือพอร์ตเอาต์พุต (Output Port) ส่วนนี้จะใช้ในการเชื่อมต่อกับอุปกรณ์ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับก ารใช้งานเพื่อการร าคึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถือว่าเป็นส่วนที่สำคัญมาก ใช้ร่วมกันระหว่างพอร์ตอินพุต เพื่อรับสัญญาณ อาจจะใช้การกดสวิตช์ เพื่อนำไปประมวลผลและส่งไปพอร์ตเอาต์พุต เพื่อแสดงผลเช่น การติดสว่างของหลอดไฟ เป็นต้น

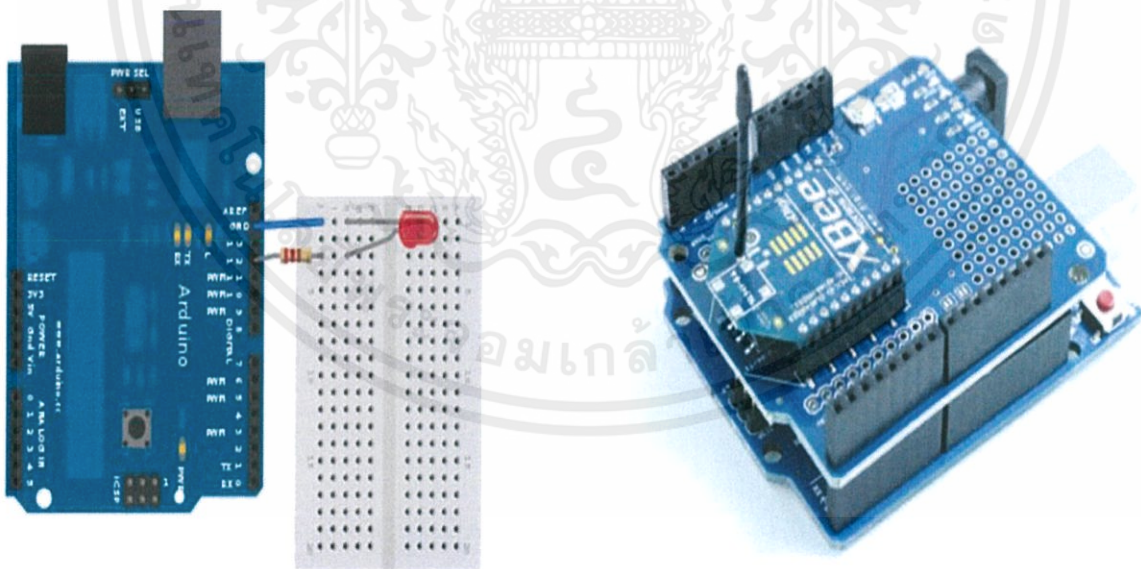
2.1.1.4 ช่องทางเดินของสัญญาณ หรือบัส (BUS) คือเส้นทางการแลกเปลี่ยนสัญญาณข้อมูลระหว่าง ซีพียู หน่วยความจำและพอร์ต เป็นลักษณะของสายสัญญาณ จำนวนมากอยู่ภายในตัวไมโครคอนโทรลเลอร์ โดยแบ่งเป็นบัสข้อมูล (Data Bus) , บัสแอดเดรส (Address Bus) และบัสควบคุม (Control Bus)

2.1.1.5 วงจรกำเนิดสัญญาณนาฬิกา เป็นองค์ประกอบที่สำคัญมากอีกส่วนหนึ่ง เนื่องจากการทำงานที่เกิดขึ้นในตัวไมโครคอนโทรลเลอร์ จะขึ้นอยู่กับกำหนดจังหวะ หากสัญญาณนาฬิกามีความถี่สูง จังหวะการทำงานก็จะสามารถทำได้ถี่ขึ้นส่งผลให้ไมโครคอนโทรลเลอร์ตัวนั้น มีความเร็วในการประมวลผลสูงตามไปด้วย

2.2 Arduino UNO

Arduino อ่านว่า (อา-ดู-อิ-โน่ หรือ อาดูยโน่) เป็นบอร์ดไมโครคอนโทรลเลอร์ตระกูล AVR ที่มีการพัฒนาแบบ Open Source คือมีการเปิดเผยข้อมูลทั้งด้าน Hardware และ Software ตัว บอร์ด Arduino ถูกออกแบบมาให้ใช้งานได้ง่าย ดังนั้นจึงเหมาะสำหรับผู้เริ่มต้นศึกษา ทั้งนี้ผู้ใช้งานยังสามารถดัดแปลงเพิ่มเติม พัฒนาต่อยอดทั้งตัวบอร์ด หรือโปรแกรมต่อได้อีกด้วย

ความง่ายของบอร์ด Arduino ในการต่ออุปกรณ์เสริมต่างๆ คือผู้ใช้งานสามารถต่อวงจรอิเล็กทรอนิกส์จากภายนอกแล้วเชื่อมต่อเข้ามาที่ขา I/O ของบอร์ด (ดูตัวอย่างรูปที่ 1) หรือเพื่อความสะดวกสามารถเลือกต่อกับบอร์ดเสริม (Arduino Shield) ประเภทต่างๆ (ดูตัวอย่างรูปที่ 2) เช่น Arduino XBee Shield, Arduino Music Shield, Arduino Relay Shield, Arduino Wireless Shield, Arduino GPRS Shield เป็นต้น มาเปรียบกับบอร์ดบนบอร์ด Arduino แล้วเขียนโปรแกรมพัฒนาต่อได้เลย



รูปที่ 2.2 บอร์ด Arduino ต่อกับ LRD และ บอร์ด XBee Shield

2.2.1 จุดเด่นที่ทำให้บอร์ด Arduino เป็นที่นิยม

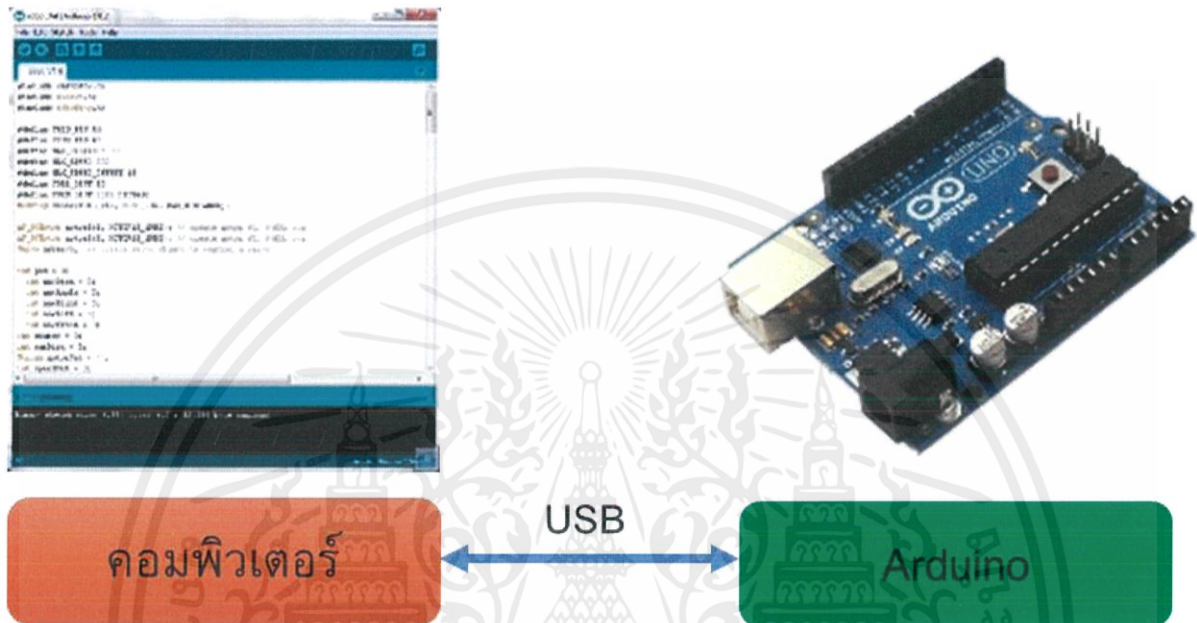
- ง่ายต่อการพัฒนา มีรูปแบบคำสั่งพื้นฐาน ไม่ซับซ้อนเหมาะสำหรับผู้เริ่มต้น
- มี Arduino Community กลุ่มคนที่ร่วมกันพัฒนาที่แข็งแรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

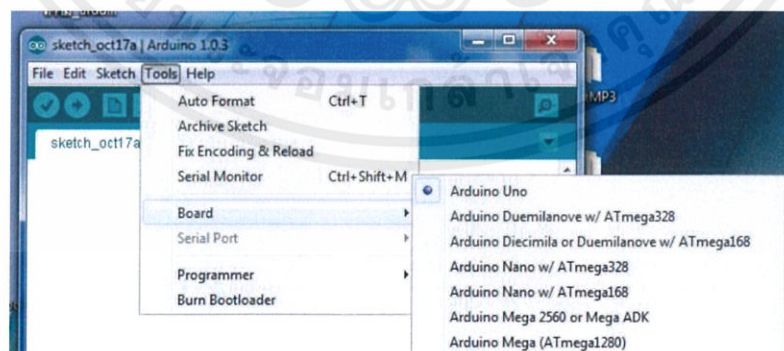
- Open Hardware ทำให้ผู้ใช้สามารถนำบอร์ดไปต่อยอดใช้งานได้หลายด้าน
- ราคาไม่แพง
- Cross Platform สามารถพัฒนาโปรแกรมบน OS ใดก็ได้

2.2.2 รูปแบบการเขียนโปรแกรมบน Arduino



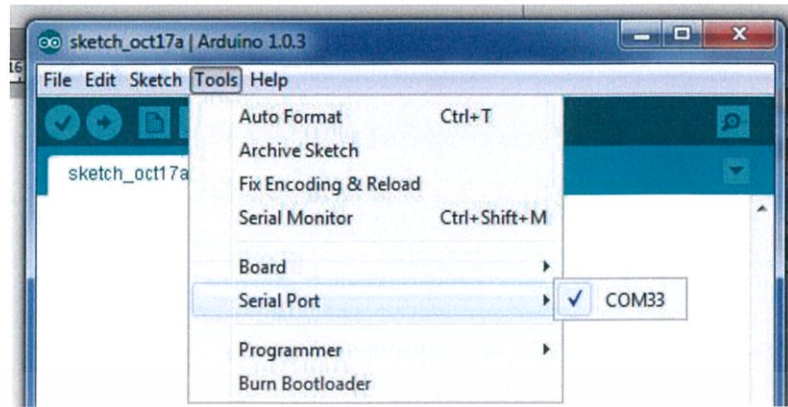
รูปที่ 2.3 การเชื่อมต่อระหว่างคอมพิวเตอร์และบอร์ด Arduino

1. เขียนโปรแกรมบนคอมพิวเตอร์ ผ่านทางโปรแกรม ArduinoIDE ซึ่งสามารถดาวน์โหลดได้จาก Arduino.cc/en/main/software
2. หลังจากที่เขียนโค้ดโปรแกรมเรียบร้อยแล้ว ให้ผู้ใช้งานเลือกรุ่นบอร์ด Arduino ที่ใช้และหมายเลข Com port



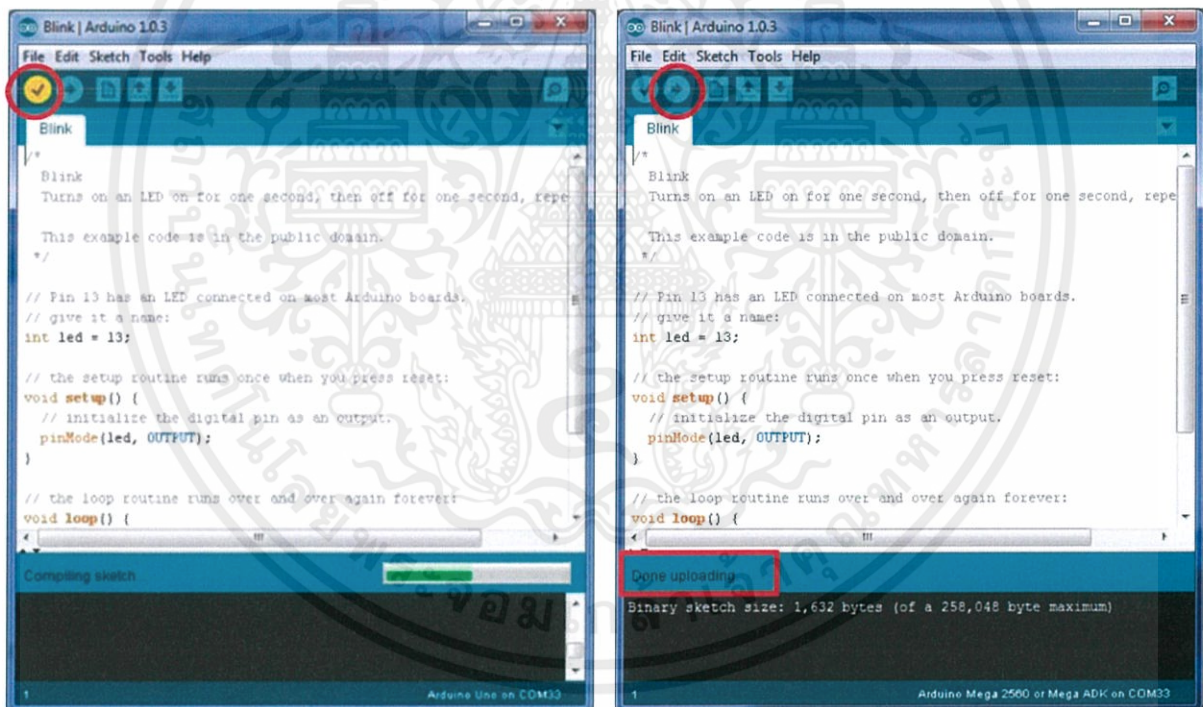
รูปที่ 2.4 เลือกุ่นบอร์ด Arduino ที่ต้องการ upload

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



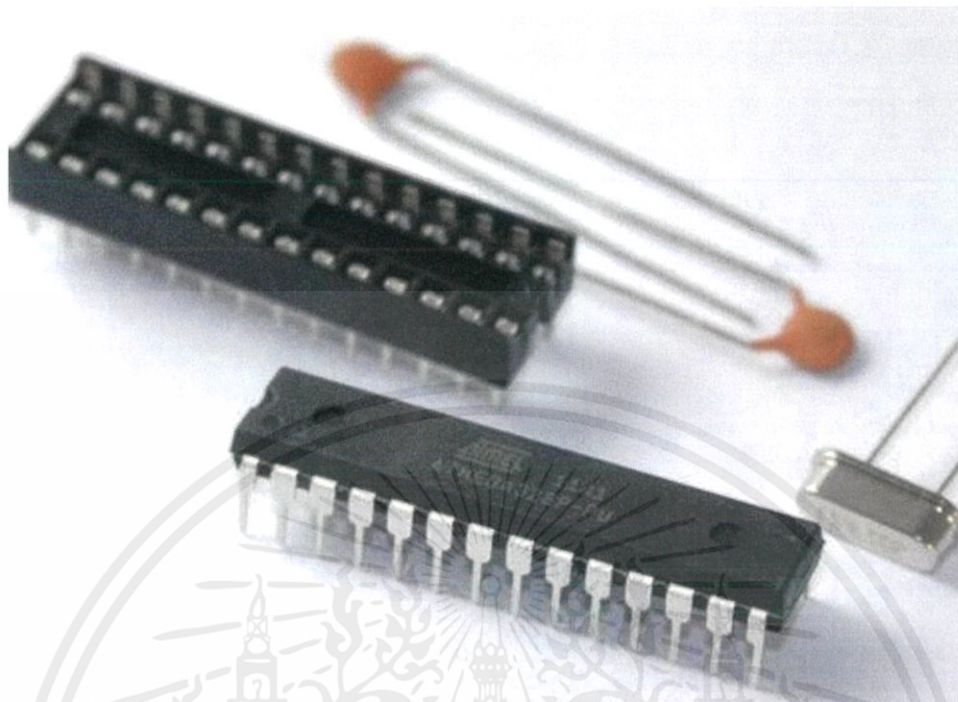
รูปที่ 2.5 เลือกหมายเลข Comport ของบอร์ด

3. กดปุ่ม Verify เพื่อตรวจสอบความถูกต้องและ Compile โค้ดโปรแกรม จากนั้นกดปุ่ม Upload โค้ดโปรแกรมไปยังบอร์ด Arduino ผ่านทางสาย USB เมื่ออัปโหลดเรียบร้อยแล้ว จะแสดงข้อความแถบข้างล่าง “Done uploading” และบอร์ดจะเริ่มทำงานตามที่เขียนโปรแกรมไว้ได้ทันที



รูปที่ 2.6 การ Upload โค้ดโปรแกรม

2.3 Atmega328 แบบต่อเอง Arduino StandAlone



รูปที่ 2.8 วงจรรวม ATmega328

บทความนี้เป็นการแนะนำใช้งาน Arduino แบบต่อเอง ถ้าได้ทดลองเขียนโปรแกรมบน Arduino Uno จนเป็นที่พอใจแล้ว ถ้าหากจะนำไปใช้งานจริงอาจจะไม่เหมาะสม เพราะบอร์ด Arduino Uno มีขนาดใหญ่ ราคาแพง ถ้าหากต้องการให้ได้วงจรที่เหมือนกับ Arduino Uno ทุกอย่าง แต่มีขนาดเล็กและราคาถูกลง การต่อใช้งาน Arduino แบบ StandAlone เป็นวิธีที่แนะนำ ดังนั้นเรามาลองต่อ Arduino แบบ StandAlone

2.3.1 อุปกรณ์สำหรับทำ Arduino StandAlone

- IC Arduino Atmega328 ที่ลง Bootloader แล้ว 1 ตัว
- Crystal 16 Mhz 1 ตัว
- ตัวเก็บประจุ 22pf 2 ตัว

2.3.2 วิธีการใช้งาน Arduino StandAlone

แบบที่ 1 นำไอซีมาเสียบแทน ไอซีตัวเดิม แล้วใช้งานได้แบบปกติเลย

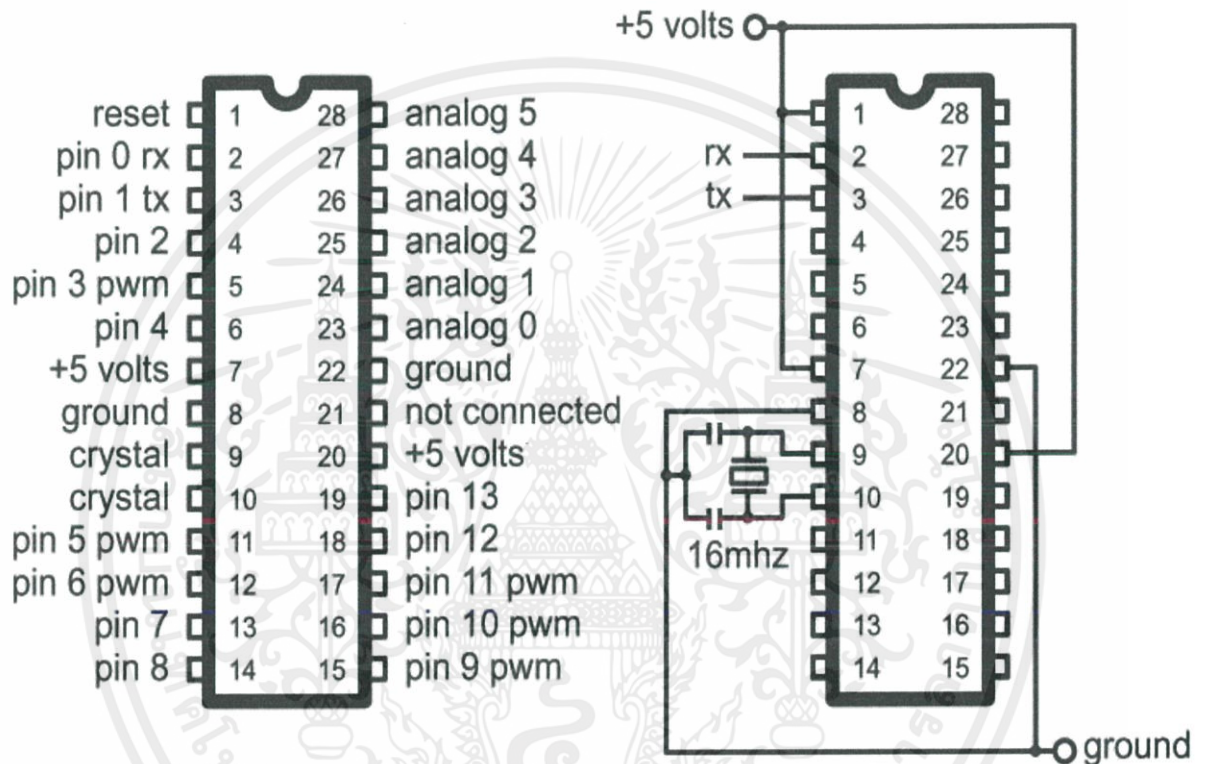
แบบที่ 2 ในกรณีที่ไม่ได้ใช้บอร์ด Arduino สามารถใช้ โมดูล USB TTL เพื่อโปรแกรม Arduino ผ่านทาง USB TTL ได้

2.3.2.1 นำไอซี Arduino Atmega8 หรือ IC Atmega328 มาเสียบแทนบนบอร์ด Arduino Uno

2.3.2.2 เลือกบอร์ดให้ตรงกับ IC ถ้าเป็น IC Arduino Atmega328 เลือกบอร์ดเป็น Arduino Uno ส่วนเป็น IC Arduino Atmega8 เลือกบอร์ดเป็น Arduino NG/Atmega8

2.3.2.3 อัปเดตโปรแกรมลงไป

เมื่อได้ IC arduino ที่ลงโปรแกรมตามที่ต้องการแล้ว ถอด IC ออกมาแล้วต่อวงจรตามรูป



รูปที่ 2.9 การต่อวงจรATmega328 เพื่อใช้งานแบบ StandAlone

2.3.3 ตัวอย่าง โปรแกรม Arduino Atmega328 แบบตัวเอง Arduino StandAlone

```
int led = 13;
```

```
// the setup routine runs once when you press reset:
```

```
void setup() {
```

```
  // initialize the digital pin as an output.
```

```
  pinMode(led, OUTPUT);
```

```
}
```

```
// the loop routine runs over and over again forever:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

void loop() {
  digitalWrite(led, HIGH); // turn the LED on (HIGH is the voltage level)
  delay(1000);           // wait for a second
  digitalWrite(led, LOW); // turn the LED off by making the voltage LOW
  delay(1000);           // wait for a second
}

```

ต่อ LED ขั้วบวกที่ขา 19 ของ IC (PIN 13 ของบอร์ด Arduino) จ่ายไฟ 5V แล้วจะเห็นไฟกระพริบ

2.4 Controller Area Network (CAN – bus)

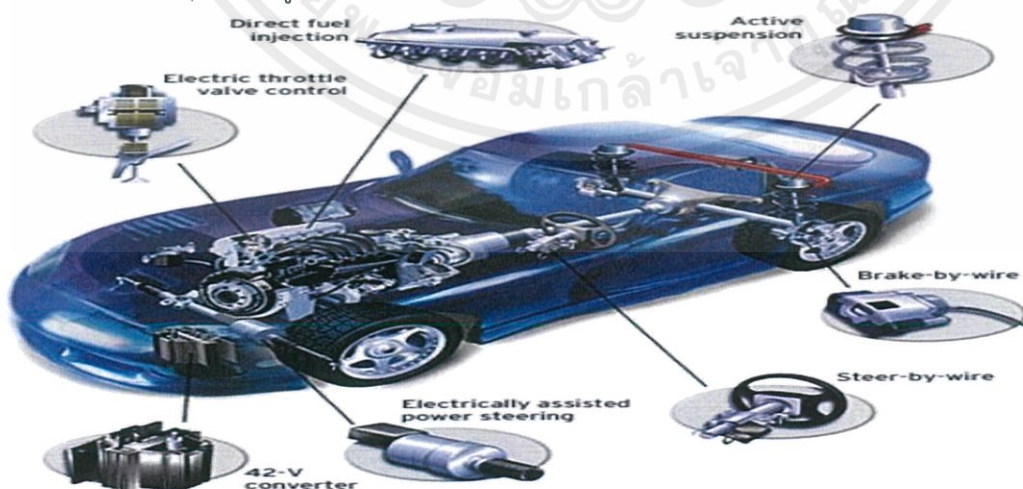
รถยนต์ที่ผลิตตั้งแต่ปี 2003 เป็นต้นมา ได้เริ่มนำระบบสื่อสารแบบ CAN มาใช้ ซึ่งทำให้การสื่อสารระหว่างโมดูลต่างๆของระบบรถยนต์ เช่น Power train Control Module (ระบบต้นกำลัง = เครื่องยนต์),ระบบเบรก ABS,ระบบ SCS (Stability Control System) หรือ ESP (Electronic Stability Program) หรือ ระบบปรับสมดุลของช่วงล่างในสภาพถนนต่างๆ ,ระบบแอร์ แคน,ตลอดจนระบบเกียร์อัตโนมัติ ซึ่งนับวันระบบ หรือ โมดูลต่างๆ ได้ถูกนำมาติดตั้งใช้งานในรถยนต์กันมากขึ้น ดังนั้นการติดต่อสื่อสารระหว่างโมดูลต่างๆ ต้องมีความรวดเร็วตอบสนองการขับขี่ได้อย่างดีเยี่ยม

ระบบ CAN เป็นคำตอบสำหรับสถาปัตยกรรมของรถยนต์สมัยใหม่ ด้วยการสื่อสารผ่าน Serial Data Bus ของระบบสายไฟในรถยนต์

ด้วยคุณสมบัติที่ดีของ ระบบ CAN คือ ความเร็วในการสื่อสารของข้อมูล ดังนั้นจึง เหมาะที่ใช้นิในรถยนต์ที่มีโมดูล (ECU) หลากหล่น ได้แก่ Power train Control Module (เครื่องยนต์ + เกียร์),ABS,AIR Bag,TPMS (Tire Pressure Monitoring System),ESP (Electronic Stability Program)

CAN ถูกพัฒนามาตั้งแต่ปี 1984 โดย Robert Bosch ในปี 1992 ได้นำไปใช้ในรถ Benz หลากหล่น,ในปี 2008 เป็นต้นมา รถในสหรัฐได้ใช้ระบบ CAN เกือบทั้งหมดและนับจากนี้ไป CAN Protocol ก็จักกลายโปรโตคอลที่สำคัญที่ใช้ในรถยนต์ทุกคัน

แม้ความเร็วในการสื่อสารของระบบ CAN จะสูง แต่สำหรับระบบที่ไม่จำเป็นต้องการการตอบสนองที่รวดเร็ว ก็ไม่จำเป็นต้องใช้โปรโตคอลนี้ ดังนั้นในรถยนต์คันหนึ่งก็มักพบว่ามีระดับความเร็วในการสื่อสารหลายระดับอยู่ในคันเดียวกัน



รูปที่ 2.10 ระบบต่างๆของรถยนต์

2.4.1 Speed Class of Data Bus (ความเร็วในการสื่อสารระดับต่างๆ)

2.4.1.1 Class A ความเร็วในการรับส่งข้อมูลน้อยกว่า 10 k bit / sec (10 kbps) ระบบที่ใช้ได้แก่ กระจกไฟฟ้า,เบาะไฟฟ้า,ระบบล็อคต่างๆ,รีโมท,ระบบไฟส่องสว่าง เป็นต้น

2.4.1.2 Class B ความเร็วในการสื่อสารอยู่ระหว่าง 10 – 125 kbps ซึ่งก็ได้แก่ Protocol ISO 9141 – 2 หรือ SAE J 1850 (ใช้ในรถตระกูล Ford , GM และ ระบุยุโรป + ญี่ปุ่น ทั่วไป) ระบบนี้จะมี

ความเร็วเพียงพอในการสื่อสารข้อมูลที่มีความซับซ้อน ได้แก่ ระบบเกียร์อัตโนมัติ,ระบบปรับอากาศ,ระบบ Immobilize,ระบบอิเล็กทรอนิกส์บริเวณแผงควบคุมต่างๆ เป็นต้น

2.4.1.3 Class C ทำความเร็วในการสื่อสารอยู่ที่ประมาณ 1 Mbps หรือ 1000 kbps หรือประมาณ 10 เท่าของ Class B แต่โดยทั่วไปจะใช้ที่ความเร็วประมาณ 500 Kbps ซึ่งมีความเร็วเพียงพอสำหรับระบบ Air Bag,ABS,Stability Control,Traction Control,Power Train Control Module (ระบบต้นกำลัง หมายถึง เครื่องยนต์ + เกียร์ เป็นหลัก)

2.4.1.4 Class D ความเร็วในการสื่อสารประมาณ 1 Mbps ใช้ในระบบ Onboard Entertainment เช่น Video Streaming หรือ ระบบติดต่อสื่อสารกับดาวเทียม หรือ ระบบ Internet 3 G ที่อนาคตจะนำมาใช้ในรถยนต์

โปรโตคอลที่มีความเร็วใกล้เคียงกับ CAN ได้แก่ SAE J 1939 , GMLAN , OBD 2 ,SAE J 1587,LIN ซึ่งเป็นหน้าที่ของวิศวกรยานยนต์ที่จะเลือกใช้โปรโตคอลให้เหมาะสมกับยานยนต์นั้นๆซึ่งหากยานยนต์นั้นๆ ต้องการความเร็วในการสื่อสารมากๆ การเลือกใช้ Fiber Optic แทนสายไฟธรรมดา อาจเป็นสิ่งที่ต้องพิจารณาต่อไป

ในปี 1995 GM ได้เริ่มใช้โปรโตคอล Class B ที่มีความเร็วประมาณ 10.4 kbps หรือที่รู้จักในนาม VPW ซึ่ง ณ เวลานั้นที่มีความเร็วเพียงพอในการสื่อสารระหว่าง Electronic module ต่างๆ ได้

ในปี 2004 GM ได้พัฒนามาใช้ GMLAN (GM Local Area Network) โดย GM LAN มีความเร็ว 2 ระดับคือ 33.33 kbps และ 500 kbps

GM LAN 33.33 Kbps ใช้สายไฟเส้นเดียวเป็น Bus ใช้ในระบบที่เกี่ยวข้องกับ Body รถยนต์ เช่น ระบบไฟส่องสว่าง , ประตู , กระจกไฟฟ้า เป็นต้น

ในขณะที่ GM LAN 500 Kbps จะใช้ใน Power train , Transmission , ABS และ Air Bag เป็นต้น

ระบบ 33.33 Kbps และ 500 Kbps จะติดต่อเชื่อมโยงกันด้วย Gateway Node ยกตัวอย่าง 33.33 Kbps Bus หรือ Low Speed Bus คือ ระบบเพิ่มระดับความดังของเครื่องเสียงความเร็วรถยนต์และความเร็วรอบของรถยนต์ เพื่อขจัดเสียงรบกวนจากการขับขี่ อย่างนี้เป็นต้น กรณีของรถ Benz ก็เช่นกัน ได้มีการใช้ความเร็วของ Bus ในระดับต่างๆกันในรถคันเดียวกัน ขึ้นอยู่กับ Application ที่ใช้ เช่น

ใช้ 500 Kbps หรือ High Speed Bus (CAN – C) ในระบบกำลัง,ระบบเกียร์,ระบบ ABS เป็นต้นใช้ 83 Kbps

หรือ CAN – B สำหรับ Body Control Module

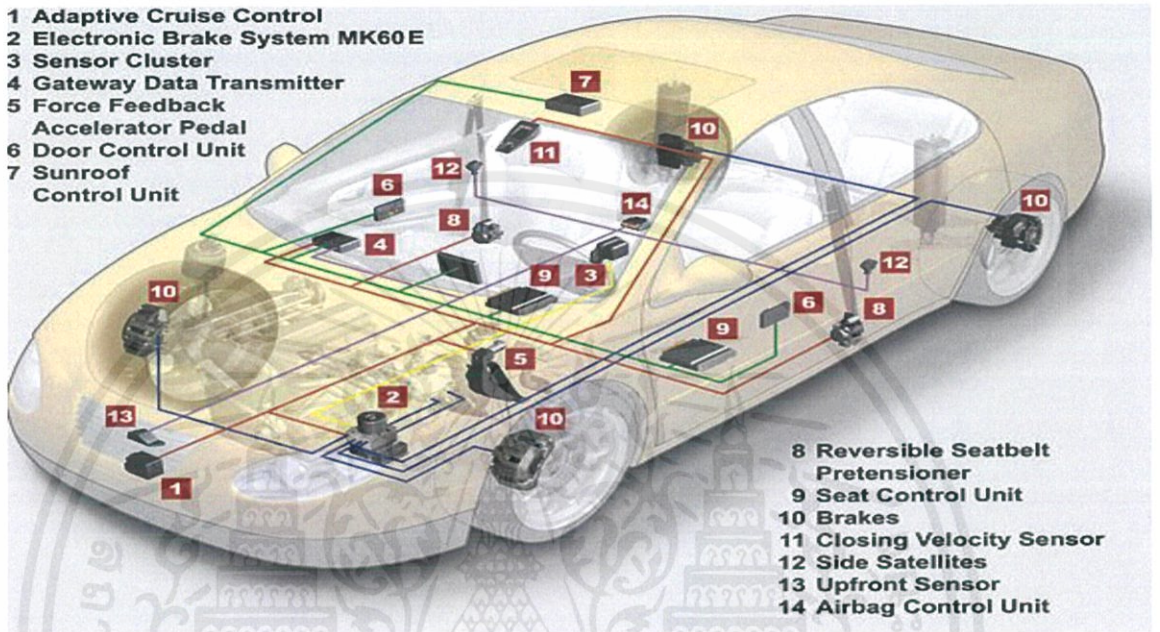
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รถ Benz บางรุ่นใช้ CAN – B Module ต่างๆถึง 30 Modules

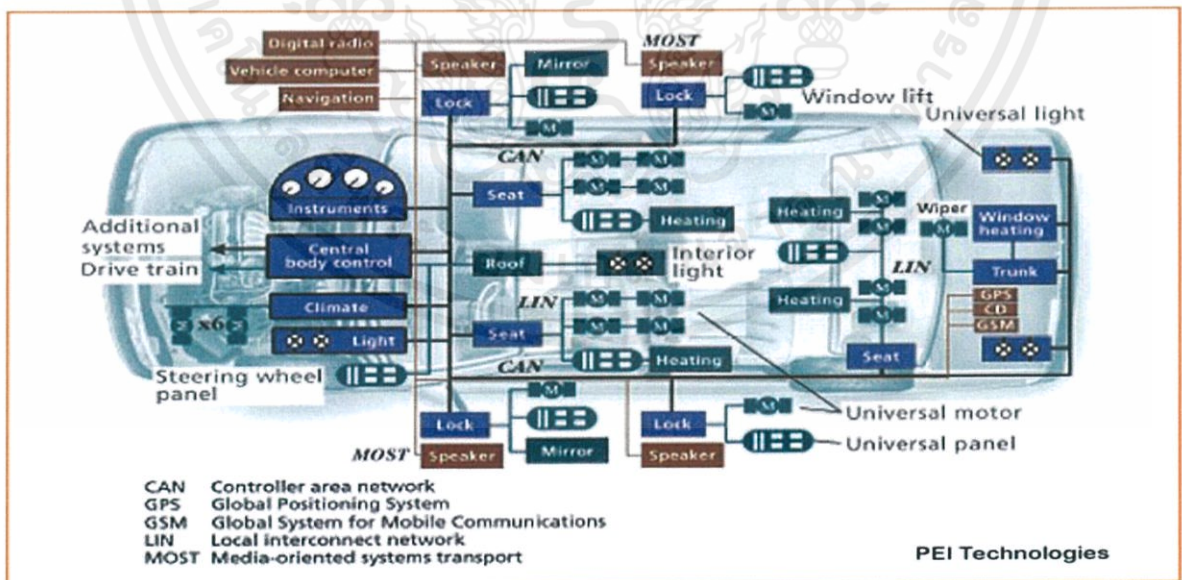
ในปี 2002 Benz ใช้ CAN – B , CAN – C ในระบบจุดระเบิด (EIS Module)

หลังจาก ปี 2002 Benz ใช้ CAN – D (Speed มากกว่า 1 Mbps) เป็น Gateway สำหรับติดต่อสื่อสารกับ Module ต่างๆ (Inter – Module Communication) รวมทั้งระบบ Onboard Diagnostic ด้วยที่ต้องผ่าน CAN – D Gateway



รูปที่ 2.11 โมดูลต่างๆในระบบของรถยนต์

2.4.2 การติดต่อสื่อสารระหว่างโมดูล



รูปที่ 2.12 การสื่อสารข้อมูลในระบบของรถยนต์

โมดูลต่างๆในระบบ CAN จะถูกจัดเป็น Node และมี Address ที่แน่นอน เมื่อแต่ละ Node สื่อสารกันก็จะรู้ว่ามาจาก Node ไหน ด้วยการส่ง Code ของ Node นั้นๆ ไปด้วย ทำให้แต่ละ Module หรือ Node รู้จักกัน

การสื่อสารข้อมูลจะส่งเป็นสัญญาณ digital หรือ 0,1 คือ แรงดันไฟฟ้าระดับต่ำ คือ 0 และ แรงดันไฟฟ้าระดับสูงคือ 1 ซึ่งจะแตกต่างกันไปแล้วแต่ผู้ผลิตรถยนต์ แต่โดยทั่วไปจะใช้ค่าระหว่าง 5 ถึง 7 โวลต์

2.4.3 ข้อดีของระบบ CAN

2.4.3.1 มีความเร็วในการสื่อสารข้อมูล ทำให้การตอบสนองของแต่ละโมดูลมีประสิทธิภาพ และ จำเป็นอย่างยิ่งสำหรับบางระบบ เช่น ABS

2.4.3.2 รองรับ Video Streaming

2.4.3.3 สามารถใส่โมดูลต่างๆ เข้าไปได้มาก

2.4.3.4 มีสายไฟน้อยกว่า เพราะใช้ระบบ Network Cable หรือ Gateway

2.4.4 ข้อเสียของระบบ CAN

2.4.4.1 จุดต่อของ Node ต่างๆ อาจหลวม หรือ เป็นสนิม ทำให้การติดต่อสื่อสารมีปัญหา

2.4.4.2 หาก Node หรือ Module มีการช็อตลงกราวด์ก็อาจทำให้ระบบทั้งหมดล่มเหลวได้

2.4.4.3 กรณีระดับแรงดันไฟฟ้าต่ำ การติดต่อสื่อสารอาจล่มเหลวได้

2.4.4.4 กรณีแบตเตอรี่ไม่เพียงพอ หรือมีการถอดออก อาจทำให้ต้อง Set ค่า Module ใหม่ ติดต่อกับเครือข่ายได้ หรือเรียกว่าการทำ Relearn ใหม่ หรือ Re - establish

2.4.4.5 การถอดสายไฟ หรือ อุปกรณ์บางตัวไม่ทำงาน อาจทำให้ระบบนั้นล่มเหลวได้ เช่น ระบบ ปรับอากาศจะไม่ทำงาน หาก Step Motor ควบคุมการผสมอากาศเย็นกับ Heater ไม่ทำงาน รถยนต์คัน นั้นก็จะใช้ระบบปรับอากาศไม่ได้เลย เป็นต้น

การติดต่อสื่อสารของ Node ต่างๆ ใน Serial Bus นั้น หากมีปัญหาเกิดขึ้น ระบบ DTC หรือ MIL ก็จะมีขึ้นโชว์และหากใช้เครื่องสแกนจับคู่ก็จะพบโค้ดที่ขึ้นต้นด้วย U เช่น U 1026 ของ GM คือ Loss of communication between the controller and transmission controller หรือ การติดต่อระหว่าง โมดูลเครื่องยนต์กับโมดูลระบบส่งกำลังล่มเหลว

2.4.5 การตรวจสอบปัญหา

ทำได้โดยการ

2.4.5.1 ตรวจระบบกราวด์ มีการช็อตลงกราวด์หรือไม่

2.4.5.2 ตรวจระดับแรงดันไฟฟ้าอยู่ในมาตรฐานหรือไม่

2.4.5.3 ตรวจสอบสายไฟ

หากตรวจทั้ง 3 รายการแล้วไม่พบข้อบกพร่องใดๆ แสดงว่าโมดูลนั้นๆมีปัญหา (ส่วนมากต้อง เปลี่ยนใหม่)

เนื่องจากระบบ CAN มีโมดูลต่างๆ ต่อพ่วงกันแบบเครือข่ายไว้มากมาย ดังนั้นแต่ละโมดูล จำเป็นต้องมีระบบ Sleep Mode ในขณะที่ดับเครื่องยนต์ เพื่อป้องกันไม่ให้แบตเตอรี่หมด ยกเว้นระบบ ป้องกันขโมยที่ไม่มี Sleep Mode หรือ ระบบ Air Bag ที่ต้องใช้เวลาสักครู่หลังดับเครื่องยนต์ จึงจะเข้าสู่ Sleep Mode

2.4.6 ความจำเป็นของเครื่อง Scan Tool

จากสถิติในปี 2007 ที่ประเทศอังกฤษพบว่า อุบัติเหตุทางท้องถนน 182,115 ครั้ง เกิดจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- คนขับรถความระมัดระวัง 50 %
- ความบกพร่องของรถยนต์ 25 %
- สภาพถนน ทักษะนิสัย 25 %

ซึ่งแน่นอน เป็นสิ่งที่หลีกเลี่ยงไม่ได้ แต่เราสามารถลด 25 % จากความบกพร่องของรถยนต์ลงได้ ด้วยระบบควบคุมที่ทันสมัย หรือระบบ Diagnostic ที่ใช้ในรถยนต์ และสิ่งจำเป็นต่อมา คือ เครื่องมือ Scan Tool ซึ่งในอนาคตอาจจำเป็นต้องมีประจำรถด้วยซ้ำ

2.4.7 เครื่อง Diagnostic

ประเภทต่างๆ ได้แก่

2.4.7.1 Diagnostic Tester สำหรับระบบตรวจสอบเครื่องยนต์,เกียร์,ABS,Air Bag,Electronic device ต่างๆ

2.4.7.2 Coil and Plug Tester สำหรับตรวจสอบสภาพของคอยล์จุดระเบิดและหัวเทียน

2.4.7.3 Battery Management and Tester สำหรับตรวจสอบสภาพแบตเตอรี่,ชาร์จไฟฟ้า เป็นต้น

2.4.7.4 Air Condition Equipment and Tool ได้แก่ เครื่องมือเช็คการรั่วซึมของระบบแอร์, อุปกรณ์ซ่อมบำรุงอื่นๆ เป็นต้น

2.4.7.5 Emission Analyzer อุปกรณ์ตรวจสอบการปลดปล่อยไอเสีย

2.4.7.6 Key Programming Tool อุปกรณ์ทำกุญแจสำรองแบบที่ไม่มีโครชิพ

2.4.7.7 Data Recorder อุปกรณ์บันทึกการขับขี่ หรือ บันทึกการทำงานของรถยนต์ ซึ่งในอนาคตจะมีการนำอุปกรณ์บันทึกข้อมูลเหมือนกล่องดำบนเครื่องบิน โดยบันทึกการขับขี่ตลอดจนสภาพต่างๆขณะเกิดการชน ได้แก่ เวลา,ทิศทางการชน,ความเร็ว,ความรุนแรง,อัตราเร่ง-หน่วง,การเบรก เป็นต้น ซึ่งทำให้การ Claim ประกัน หรือ การพิจารณาของผู้พิพากษาทำได้ง่ายขึ้น

2.5 สวิตซ์

คือ อุปกรณ์ที่ทำหน้าที่ควบคุมการไหลของกระแสไฟฟ้าภายในวงจร หรือกล่าวง่าย ๆ คือ อุปกรณ์เปิด ปิดกระแสไฟฟ้าภายในวงจรไฟฟ้า โดยใช้สัญลักษณ์ดังรูป

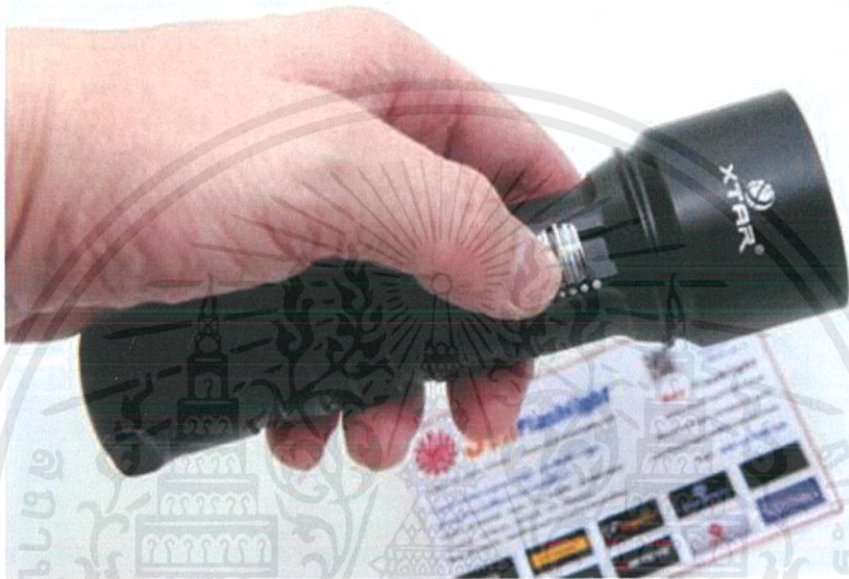


รูปที่ 2.13 สัญลักษณ์ของสวิตซ์

สวิตซ์ที่ใช้ในงานอิเล็กทรอนิกส์มีหลายชนิด เช่น สวิตซ์เลื่อน สวิตซ์กระดก สวิตซ์หมุน สวิตซ์กด สวิตซ์ไมโคร สวิตซ์กุญแจ ฯลฯ

2.5.1 สวิตช์เลื่อน

เป็นสวิตช์ชนิดหนึ่งที่ใช้เปิด ปิด การทำงานของอุปกรณ์ ใช้งานโดยการเลื่อน การควบคุมตัดต่อ สวิตช์ ทำได้โดยผลักเลื่อนสวิตช์ขึ้นบนหรือลงล่าง การเลื่อนสวิตช์ขึ้นบนเป็นการต่อ (ON) การเลื่อนสวิตช์ลงล่างเป็นการตัด (OFF) นิยมใช้เป็นอุปกรณ์เปิด ปิด สิ่งของประเภทของเล่นเด็ก และเครื่องใช้ต่างๆ เช่น นาฬิกาปลุก ไฟฉาย



รูปที่ 2.14 สวิตช์แบบเลื่อน

2.5.2 สวิตช์กระดก

เป็นสวิตช์ที่ใช้งานโดยการกด เมื่อต้องการเปิดสวิตช์ก็ให้กดด้านที่ระบุว่าเป็นการเปิดสวิตช์ลง ส่วนอีกด้านที่เหลือก็จะกระดกขึ้น โดยส่วนใหญ่แล้วจะมีตัวอักษรระบุการทำงานบนตัวสวิตช์ เช่น เปิด ปิด On-OFF เราจะพบเห็นการใช้สวิตช์กระดกนี้กับหลอดไฟ ปลั๊กราง หรือเครื่องใช้ไฟฟ้าต่างๆ



รูปที่ 2.15 สวิตช์กระดก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.3 สวิตช์กด

ใช้งานโดยการกดเปิด ปิด ในปุ่มเดียวกัน คือ กดปุ่มที่อยู่ส่วนกลางสวิตช์ กดปุ่มสวิตช์หนึ่งครั้ง สวิตช์ต่อ (ON) และเมื่อกดปุ่มสวิตช์อีกครั้งหนึ่งครั้งสวิตช์ตัด (OFF) การทำงานเป็นเช่นนี้ตลอดเวลา แต่สวิตช์แบบกดบางแบบอาจเป็นชนิดกดติดปล่อยดับ (Momentary) คือขณะกดปุ่มสวิตช์เป็นการต่อ (ON) เมื่อปล่อยมือออกจากปุ่มสวิตช์เป็นการตัด (OFF) ทันที เช่น ปุ่มปิด เปิดโทรทัศน์ รีโมท คอมพิวเตอร์



รูปที่ 2.16 สวิตช์กด

2.5.4 สวิตช์แบบก้านยาว (Toggle Switch)

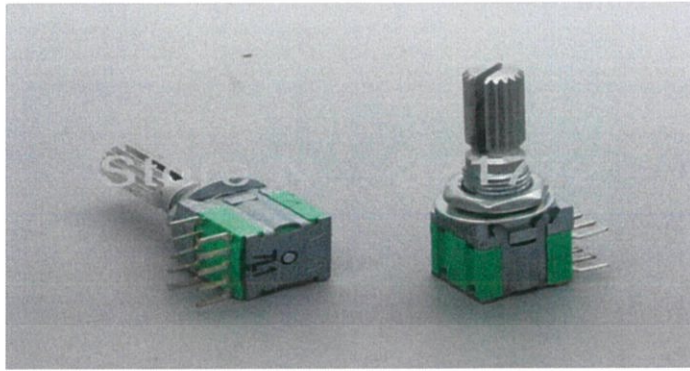
เป็นสวิตช์ที่เวลาใช้งานต้องโยกก้านสวิตช์ไปมาโดยมีก้านสวิตช์โยกยื่นยาวออกมาจากตัวสวิตช์ การควบคุมตัดต่อสวิตช์ ทำได้โดยโยกก้านสวิตช์ให้ขึ้นบนหรือลงล่าง ในการโยกก้านสวิตช์ขึ้นมักจะเป็นการต่อ (ON) และโยกก้านสวิตช์ลงมักจะเป็นการตัด (OFF)



รูปที่ 2.17 สวิตช์แบบก้านยาว

2.5.5 สวิตช์แบบหมุน (Rotary Switch)

หรือเรียกว่าสวิตช์แบบเลือกค่า (Selector Switch) เป็นสวิตช์ที่ต้องหมุนก้านสวิตช์ไปโดยรอบเป็นวงกลม สามารถเลือกตำแหน่งการตัดต่อได้หลายตำแหน่ง มีหน้าสัมผัสสวิตช์ให้เลือกต่อมากหลายตำแหน่ง เช่น 2, 3, 4 หรือ 5 ตำแหน่ง เป็นต้น



รูปที่ 2.18 สวิตช์แบบหมุน

2.5.6 สวิตช์แบบไมโคร (Microswitch)

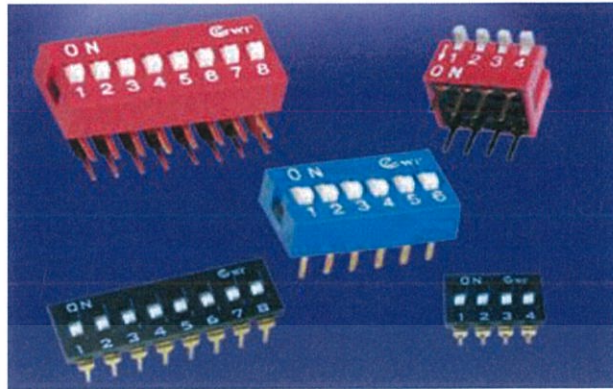
คือสวิตช์แบบกดชนิดกดติดปล่อยดับนั่นเอง แต่เป็นสวิตช์ที่สามารถใช้แรงจํานวนน้อยๆ กดปุ่มสวิตช์ได้ ก้านสวิตช์แบบไมโครสวิตช์มีด้วยกันหลายแบบ อาจเป็นปุ่มกดเฉยๆ หรืออาจมีก้านแบบโยกได้มากกดปุ่มสวิตช์อีกทีหนึ่ง การควบคุมติดต่อสวิตช์ ทำได้โดยกดปุ่มสวิตช์หรือกดก้านคันโยกเป็นการต่อ (ON) และเมื่อปล่อยมือออกจากปุ่มหรือก้านคันโยกเป็นการตัด (OFF)



รูปที่ 2.19 สวิตช์แบบไมโคร

2.5.7 สวิตช์แบบดิฟ (DIP Switch)

คำว่าดิฟ (DIP) มาจากคำเต็มว่าคู่อลอินไลน์แพ็คเกจ (Dual Inline Package) เป็นสวิตช์ขนาดเล็กใช้งานร่วมกับวงจรถือเล็กทรอนิกส์ที่สร้างขึ้นในรูปชิพ (Chip) ที่มีขนาดเล็กๆ หรือใช้งานกับไอซี (IC=Integrated Circuit) ลักษณะสวิตช์สามารถตัดหรือต่อวงจรได้ การควบคุมติดต่อสวิตช์แบบดิฟจะต้องใช้ปลายมปากกาหรือปลายดินสอในการปรับเลื่อนสวิตช์ สวิตช์แบบดิฟมักถูกติดตั้งบนแผ่นวงจรพิมพ์ (Printed Circuit Board) ใช้กับกระแสไม่เกิน 30mA ที่แรงดัน 30VD



รูปที่ 2.20 สวิตช์แบบดีพ

2.5.8 การทำงานของสวิตช์

ส่วนประกอบพื้นฐานของสวิตช์จะมีส่วนที่เรียกว่า หน้าสัมผัส อยู่ภายในซึ่งคล้ายกับสะพานเชื่อมให้กระแสไฟฟ้าไหลในวงจรไฟฟ้าได้ สวิตช์ทำหน้าที่เปิด ปิด วงจรไฟฟ้า ทำให้วงจรไฟฟ้าเกิดการทำงานอยู่ 2 ลักษณะคือ วงจรเปิดและวงจรปิด วงจรเปิด คือลักษณะที่หน้าสัมผัสของสวิตช์ไม่เชื่อมต่อกันทำให้กระแสไฟฟ้าไม่สามารถไหลไปในวงจรได้ และวงจรปิด คือ การที่หน้าสัมผัสของสวิตช์เชื่อมต่อกันทำให้กระแสไฟฟ้าไหลในวงจรได้

2.5.9 วงจรเปิด

หน้าสัมผัสไม่เชื่อมต่อกัน กระแสไฟฟ้าไม่สามารถไหลในวงจรได้ ทำให้อุปกรณ์ไฟฟ้าไม่ทำงาน แต่เรามักจะเรียกกันว่าเป็นการปิดสวิตช์ ซึ่งหมายถึงการปิดการทำงานของอุปกรณ์ไฟฟ้านั้นเอง



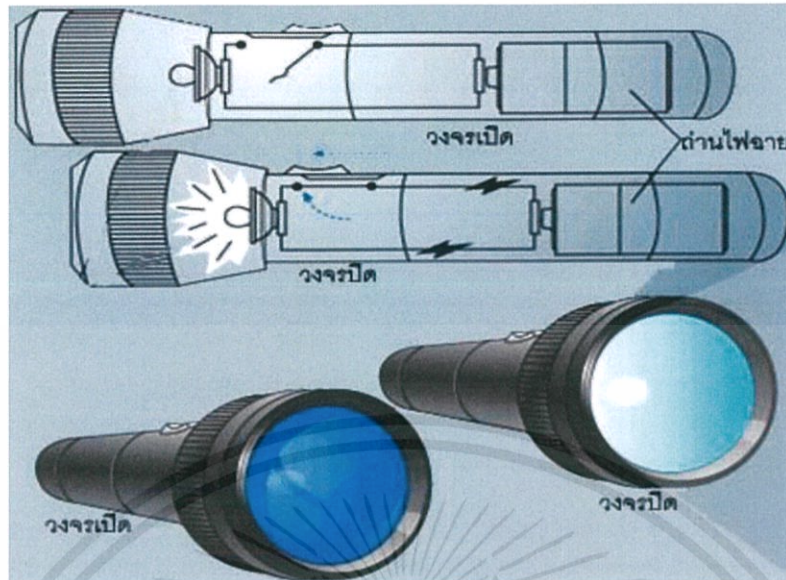
รูปที่ 2.21 วงจรสวิตช์เปิด

2.5.10 วงจรปิด

หน้าสัมผัสเชื่อมต่อกัน กระแสไฟฟ้าสามารถไหลในวงจรได้ ทำให้อุปกรณ์ไฟฟ้าทำงาน แต่เรามักจะเรียกกันว่าเป็นการเปิดสวิตช์ ซึ่งหมายถึงการเปิดการทำงานของอุปกรณ์ไฟฟ้า



รูปที่ 2.22 วงจรสวิตช์ปิด



รูปที่ 2.23 ตัวอย่างการทำงานของสวิตช์ ในวงจรไฟฟ้าอย่างง่าย

โดยทั่วไป เมื่อเราเลื่อนสวิตช์ไฟฉายลง จะทำให้สวิตช์ในวงจรเปิด กระแสไฟฟ้าจะไม่สามารถไหลภายในวงจรได้ เนื่องจากไม่มีสะพานเชื่อมกระแสไฟฟ้าให้ไหลจากถ่านไฟฉายไปสู่หลอดไฟได้ ส่งผลให้หลอดไฟดับ ขณะเดียวกันเมื่อเราเลื่อนสวิตช์ไฟฉายขึ้น จะทำให้สวิตช์ในวงจรเปิด กระแสไฟฟ้าจะสามารถไหลจากถ่านไฟฉายไปสู่หลอดไฟได้ ทำให้หลอดไฟสว่าง

สวิตช์มีหลายรูปแบบ ซึ่งแต่ละรูปแบบจะถูกออกแบบและสร้างมาเพื่อการใช้งานในลักษณะที่ต่างกันไป นอกจากนี้แล้วสวิตช์บางประเภทยังบอกคุณลักษณะการทนกระแสไฟฟ้าและแรงดันไฟฟ้าอีกด้วย ดังนั้นเพื่อให้เกิดประสิทธิภาพในการใช้งานสูงสุด จึงควรเลือกใช้สวิตช์ให้เหมาะสมกับวัตถุประสงค์ของการทำงาน และควรศึกษาคูณลักษณะเฉพาะของสวิตช์แต่ละรูปแบบให้เข้าใจก่อนตัดสินใจเลือกใช้

2.6 จอภาพผลึกเหลว (liquid crystal display: LCD)

เป็นอุปกรณ์จอภาพแบบแบน บาง สร้างขึ้นจากพิกเซลสี หรือพิกเซลโมโนโครมจำนวนมาก ที่เรียงอยู่ด้านหน้าของแหล่งกำเนิดแสง หรือตัวสะท้อนแสง นับเป็นจอภาพที่ได้รับความนิยมมากขึ้นในปัจจุบัน เพราะใช้กำลังไฟฟ้าน้อยมาก ด้วยเหตุนี้ จึงเหมาะสำหรับการใช้งานที่มีแหล่งจ่ายไฟเป็นแบตเตอรี่

แต่ละพิกเซลของจอผลึกเหลวนั้นประกอบด้วยชั้นโมเลกุลผลึกเหลวที่แขวนลอยอยู่ระหว่างขั้วไฟฟ้าโปร่งแสงสองขั้ว ที่ทำด้วยวัสดุอินเดียมทินออกไซด์ (Indium tin oxide) และตัวกรอง หรือฟิลเตอร์แบบโพลาไรซ์สองตัว แกนโพลาไรซ์ของฟิลเตอร์นั้นจะตั้งฉากกัน เมื่อไม่มีผลึกเหลวอยู่ระหว่างกลาง แสงที่ผ่านทะลุตัวกรองตัวหนึ่งก็จะถูกกั้นด้วยตัวกรองอีกตัวหนึ่ง

ก่อนที่มีการจ่ายประจุไฟฟ้าเข้าไป โมเลกุลผลึกเหลวจะอยู่ในสภาวะไม่เป็นระบบ (chaotic state) ประจุบนโมเลกุลเหล่านี้ทำให้โมเลกุลทั้งหลายปรับเรียงตัวตามร่องขนาดเล็กจิ๋วบนขั้วอิเล็กโตรด ร่องบนขั้วทั้งสองวางตั้งฉากกัน ทำให้โมเลกุลเหล่านี้เรียงตัวในลักษณะโครงสร้างแบบเกลียว หรือไขว้ (ผลึก) แสงที่ผ่านทะลุตัวกรองตัวหนึ่ง จะถูกหมุนปรับทิศทางเมื่อมันผ่านทะลุผลึกเหลว ทำให้มันผ่านทะลุตัวกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โพลาริซซ์ตัวที่สองได้ แสงครึ่งหนึ่งถูกดูดกลืนโดยตัวกรองโพลาริซซ์ตัวแรก แต่อีกครึ่งหนึ่งผ่านทะลุตัวกรองอีกตัว

เมื่อประจุไฟฟ้าถูกจ่ายไปยังขั้วไฟฟ้า โมเลกุลของผลึกเหลวก็ถูกถึงขนานกับสนามไฟฟ้า ทำให้ลดการหมุนของแสงที่ผ่านเข้าไป หากผลึกเหลวถูกหมุนปรับทิศทางโดยสมบรูณ์ แสงที่ผ่านทะลุก็จะถูกปรับโพลาริซซ์ให้ตั้งฉากกับตัวกรองตัวที่สอง ทำให้เกิดการปิดกั้นแสงโดยสมบรูณ์ พิกเซลนั้นก็จะมีมืด จากการควบคุมการหมุนของผลึกเหลวในแต่ละพิกเซล ทำให้แสงผ่านทะลุได้ในปริมาณต่างๆ กัน ทำให้พิกเซลมีความสว่างแตกต่างกันไป

โดยปกติการปรับฟิลเตอร์โพลาริซซ์เพื่อพิกเซลโปร่งแสง เมื่อพักตัว และทึบแสงเมื่ออยู่ในสนามไฟฟ้า อย่างไรก็ตาม บางครั้งก็เกิดผลตรงกันข้าม สำหรับเอฟเฟกต์แบบพิเศษ

2.6.1 ชนิดของจอภาพ

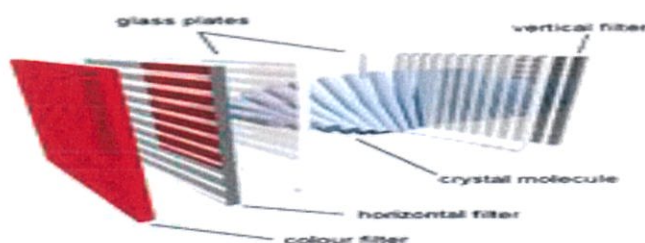
1. TN+Film (Twisted Nematic) เป็นเทคโนโลยีของจอผลึกเหลว ที่นิยมใช้อย่างแพร่หลาย เนื่องจากมีต้นทุนการผลิตที่ต่ำ และการพัฒนาอย่างต่อเนื่อง ซึ่งในปัจจุบัน พัฒนาจนสามารถทำให้มีความเร็วของการตอบสนองด้วยความเร็วสูงเพียงพอที่จะทำให้เงาบนภาพเคลื่อนไหวลดลงได้มาก ทำให้จอแบบ TN+Film มีจุดเด่นด้านการตอบสนองได้อย่างรวดเร็ว (จอTN+Film จะใช้การวัดการตอบสนอง เป็นแบบ grey to grey ซึ่งจะแตกต่างจากค่า ISO ที่วัดแบบ black to white) แต่จุดเสียของจอแบบ TN+Film นั้นคือมีรัศมีการมองเห็นที่แคบ โดยเฉพาะแนวตั้ง และส่วนใหญ่จะไม่สามารถแสดงสีได้ครบ 16.7ล้านสี (24-bit truecolor)

2. IPS (In-Plane Switching) คิดค้นโดยบริษัท Hitachi ในปี พ.ศ. 2539 ซึ่งมีคุณสมบัติเด่นกว่า TN+Film ทั้งด้านรัศมีการมองเห็น และการแสดงสีที่ 8-bitแต่การปรับปรุงดังกล่าว ทำให้เกิดการตอบสนองที่ช้ากว่า ถึง 50ms และยังแพงมากอีกด้วย

จากนั้นในปี พ.ศ. 2541 Hitachi ได้นำระบบ S-IPS (Super-IPS) ออกมาแทนที่ระบบ IPS เดิม ซึ่งได้มีการปรับปรุงประสิทธิภาพในด้านการตอบสนองที่ดีขึ้น และสีที่ใกล้เคียงจอภาพแบบ CRT พบได้ในโทรทัศน์ระบบจอผลึกเหลว

4. MVA เป็นการรวมข้อดีระหว่าง TN+Film กับ IPS เข้าด้วยกันทำให้มี Response Time ที่ต่ำ และ View Angle ที่กว้างเป็นพิเศษ แต่มีราคาแพงมาก

5. PVA เป็นการพัฒนาจากแบบ MVA ให้มีราคาถูกลงซึ่งทำให้มีค่า Contrast Ratio ที่สูงมาก และมี Response Time ที่ต่ำ ใช้ในจอภาพแบบผลึกเหลวระดับสูง

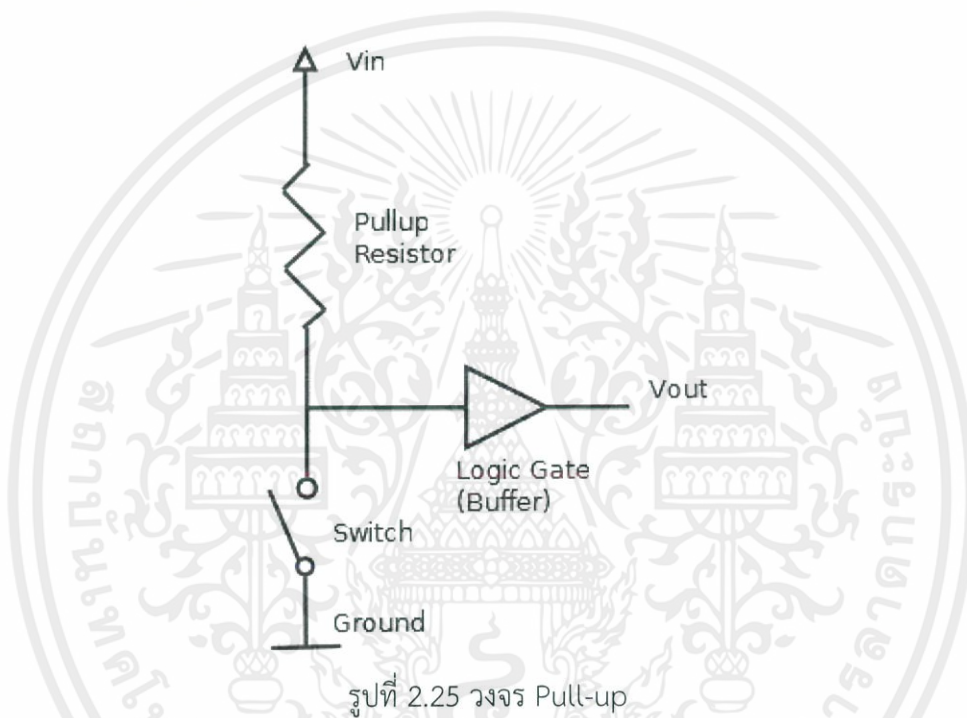


รูปที่ 2.24 พิกเซลย่อยของจอผลึกเหลวสี

2.7 วงจร Pull-Up และ Pull-Down

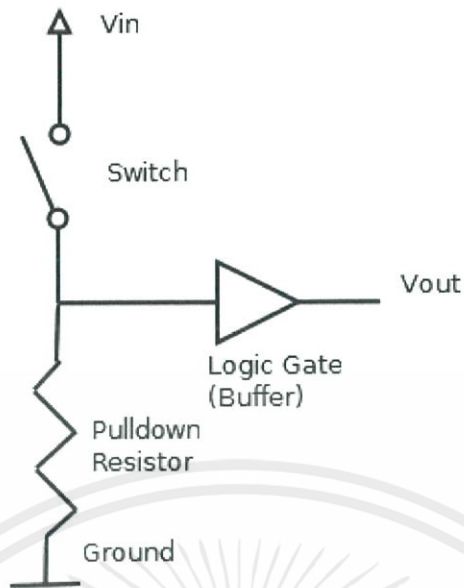
สถานะที่กำหนดให้ขาของอุปกรณ์อิเล็กทรอนิกส์ ารรับอินพุต (INPUT) ขาพอร์ตจะเป็น High Impedance คือมีความต้านทานสูงมากต่ออยู่ ทำให้ขาพอร์ตนั้น เหมือนถูกปล่อยลอย ค่าอินพุตที่อ่านกลับมาได้ มันไม่แน่นอน

ดังนั้นในงานขาพอร์ตอินพุต วงจรของสวิตช์ จำเป็นมากที่ต้องมี Pull-up Resistor หรือ Pull-down Resistor เพื่อที่จะกำหนดสถานะดิจิทัลที่แน่นอน ให้กับอุปกรณ์อิเล็กทรอนิกส์ (ไม่ได้เฉพาะเจาะจงว่าเป็นแค่ arduino ทุกอุปกรณ์อิเล็กทรอนิกส์เลยที่บอกว่าขาอินพุตเป็น High Impedance) ตามปกติ ตัวต้านทานที่ใช้ในวงจร Pull-up หรือ Pull-down จะใช้ประมาณ 5k Ohm -20k Ohm



2.7.1 Pull-up Resistor

คือการนำตัวต้านทานต่อเข้ากับ Vcc (+5V) เพื่อให้แรงดันอยู่คงที่ ทำให้อยู่ในสถานะ “HIGH” หรือ “1” ตลอดเวลา และเมื่อกดสวิตช์ กระแสไฟฟ้าจะไหลลง Ground ทันที ซึ่งทำให้สถานะเป็นลอจิก “LOW” หรือ “0” และ การทำงานลักษณะนี้ จะเรียกว่า Active Low เพราะว่าเขียนโปรแกรมที่ทำงาน เมื่อลอจิกเป็น “LOW” ส่วนใหญ่ เราจะเห็นต่อสวิตช์ นิยมใช้แบบ Pull-up มากกว่า



รูปที่ 2.26 วงจร Pull-down

2.7.2 Pull-down Resistor

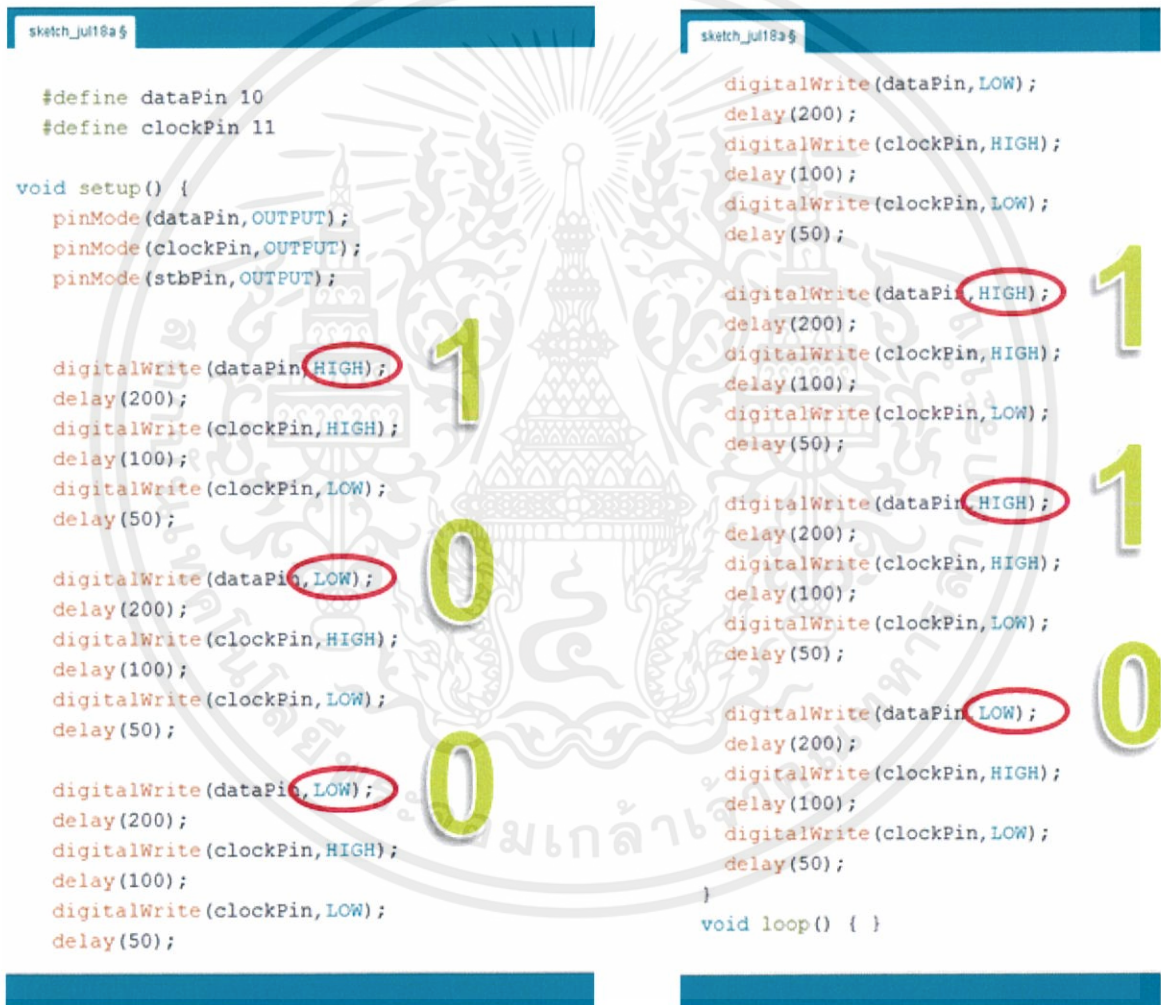
โดยใน Pull-down จะมีลักษณะคล้ายกับ Pull-up Resistor แตกต่าง ตรงที่ สภาวะปกติของ Pull-down จะเป็นลอจิก “LOW” หรือ “0” เมื่อมีการกดปุ่ม กระแสไฟจะไหลเข้าขาอินพุท ทำให้ ลอจิก เป็น “HIGH” หรือ “1” ได้ การทำงานในลักษณะนี้ จะเรียกว่า Active High

บทที่ 3 วิธีดำเนินการวิจัย

3.1 การออกแบบซอฟต์แวร์

การออกแบบระบบซอฟต์แวร์ของเครื่องเกิดโหมตทดสอบเพื่ออุปกรณ์ประเภท High speed CAN transceiver โดยใช้หลักการสร้างสัญญาณจาก Arduino UNO เพื่อเป็นสัญญาณรูปแบบโหมตทดสอบส่งไปยังอุปกรณ์เพื่อควบคุมให้อุปกรณ์เข้าสู่โหมตตามที่ต้องการ

โดยการสร้างสัญญาณรูปแบบทดสอบ ได้นำหลักการของการสื่อสาร SPI ของ Arduino มาประยุกต์ใช้ในการสร้างสัญญาณ และพัฒนาให้มีความเหมาะสมต่อการใช้งานมากยิ่งขึ้น

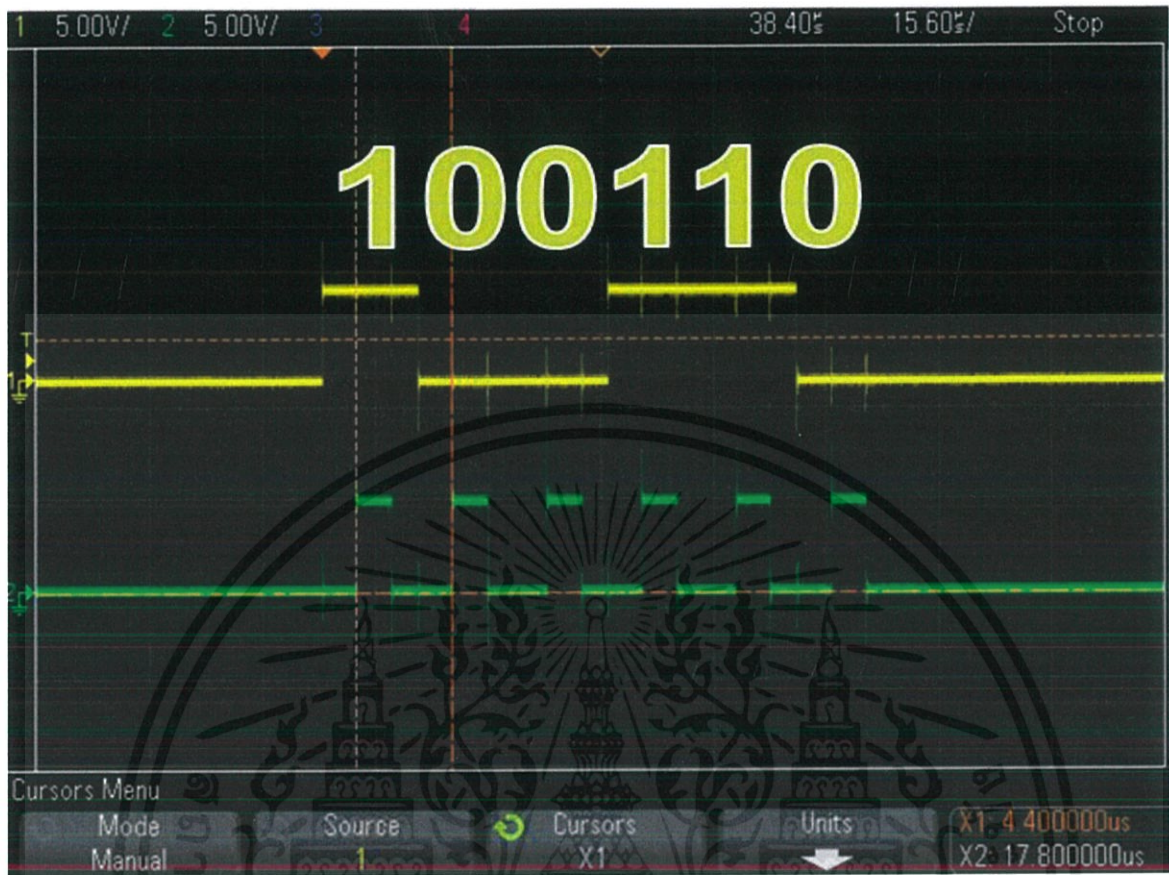


```
sketch_jul18a.g  
#define dataPin 10  
#define clockPin 11  
  
void setup() {  
  pinMode(dataPin, OUTPUT);  
  pinMode(clockPin, OUTPUT);  
  pinMode(stbPin, OUTPUT);  
  
  digitalWrite(dataPin, HIGH);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
  
  digitalWrite(dataPin, LOW);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
  
  digitalWrite(dataPin, LOW);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
}  
  
void loop() { }
```

```
sketch_jul18a.g  
  digitalWrite(dataPin, LOW);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
  
  digitalWrite(dataPin, HIGH);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
  
  digitalWrite(dataPin, HIGH);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
  
  digitalWrite(dataPin, LOW);  
  delay(200);  
  digitalWrite(clockPin, HIGH);  
  delay(100);  
  digitalWrite(clockPin, LOW);  
  delay(50);  
}
```

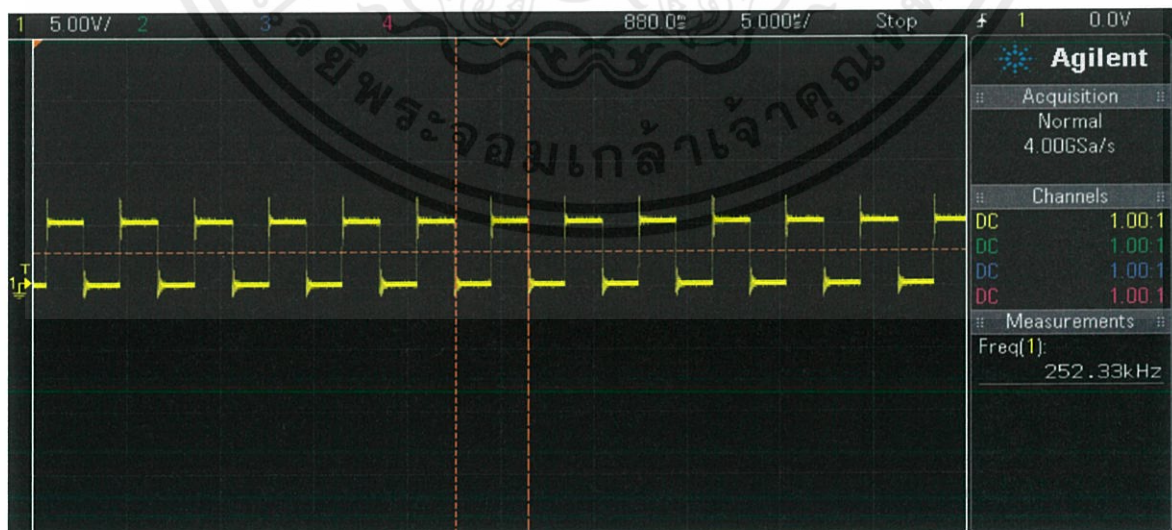
รูปที่ 3.1 โค้ดโปรแกรมสำหรับการสร้างสัญญาณทดสอบตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 สัญญาณตัวอย่างทดสอบจาก Arduino

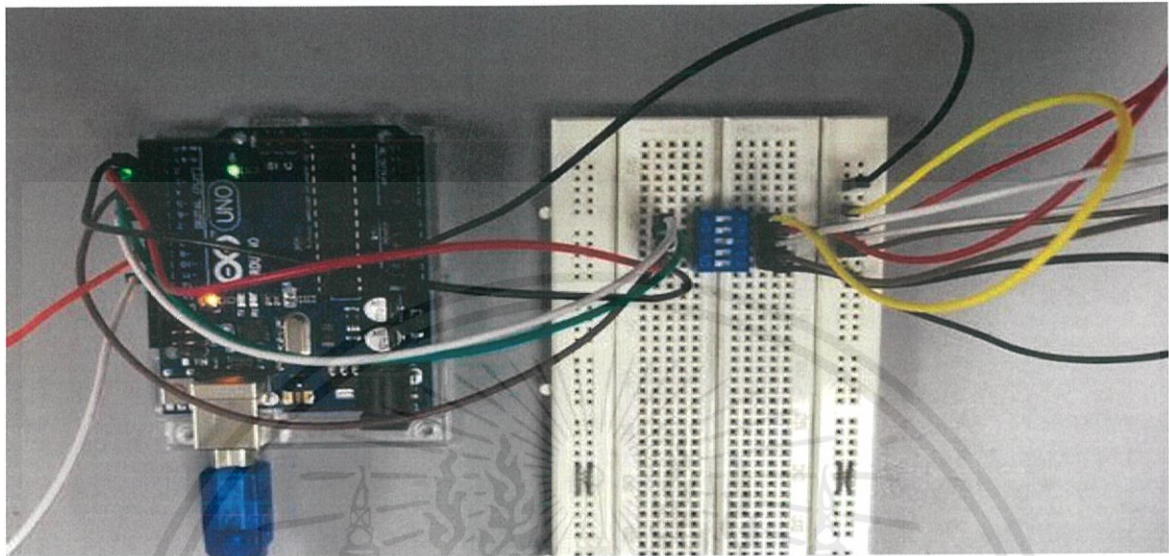
เมื่อสามารถสร้างสัญญาณรูปแบบทดสอบได้สำเร็จแล้ว หลังจากนั้นทำการทดลองควบคุมอุปกรณ์ให้อยู่ในโหมดทดสอบตามที่ต้องการ



รูปที่ 3.3 อุปกรณ์เมื่ออยู่ในโหมดทดสอบ

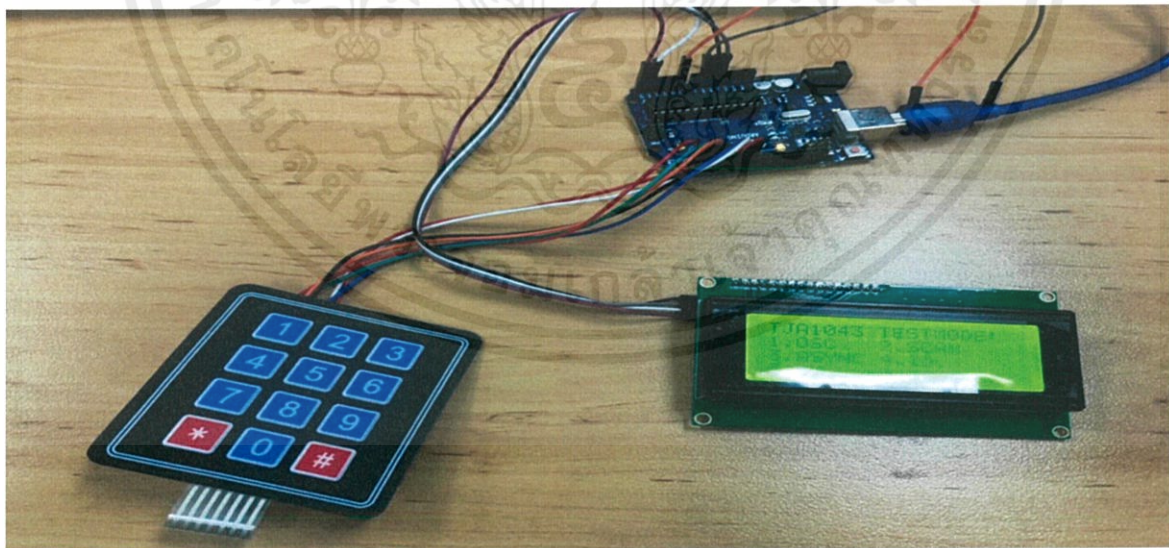
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อพัฒนาเครื่องกำเนิดโหมตทดสอบให้มีการใช้งานที่ความสะดวกมากยิ่งขึ้น โดยการนำ DIP switch มาใช้งานร่วมกับ Arduino เพื่อที่จะควบคุมรูปแบบสัญญาณทดสอบโดยที่ไม่จำเป็นต้องใช้คอมพิวเตอร์ในการป้อนโค้ดโปรแกรมต่อการส่งสัญญาณในหนึ่งครั้ง



รูปที่ 3.4 การทำงานของ Arduino ร่วมกับ DIP switch เพื่อควบคุมรูปแบบสัญญาณทดสอบ

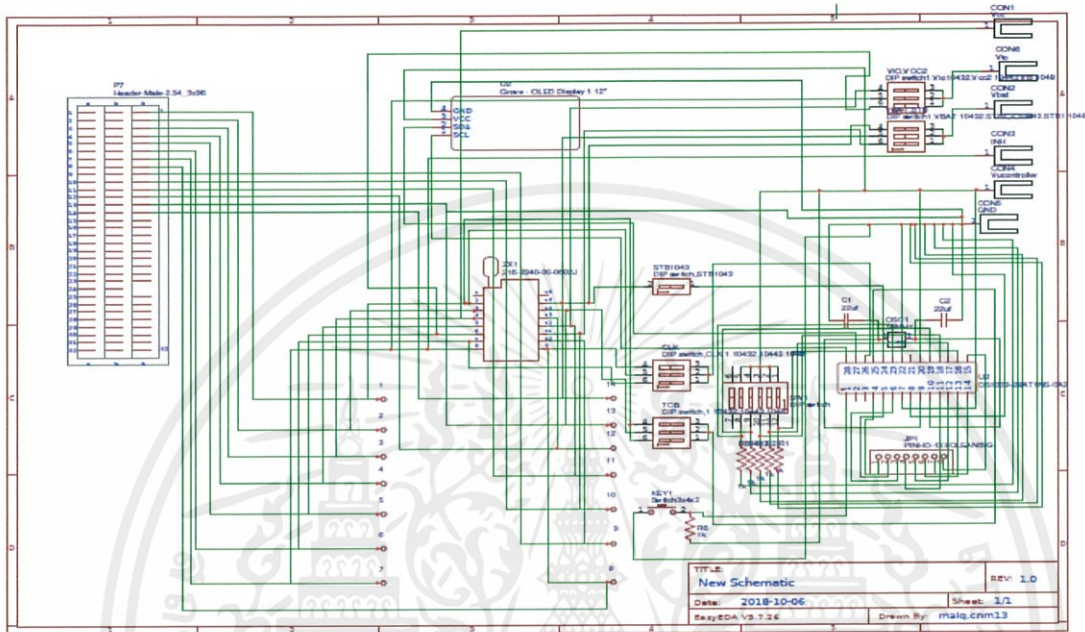
เพื่อให้การใช้งานที่สะดวกยิ่งขึ้น ทางผู้จัดทำได้นำ Keypad switch และ หน้าจอ LCD มาใช้งานร่วมกับ Arduino โดยทำการป้อนโค้ดโปรแกรมตัวเลือกโหมตทดสอบต่างๆให้กับ Arduino เพื่อให้ผู้ใช้งานสามารถควบคุมการส่งสัญญาณรูปแบบโหมตทดสอบได้สะดวกมากยิ่งขึ้น



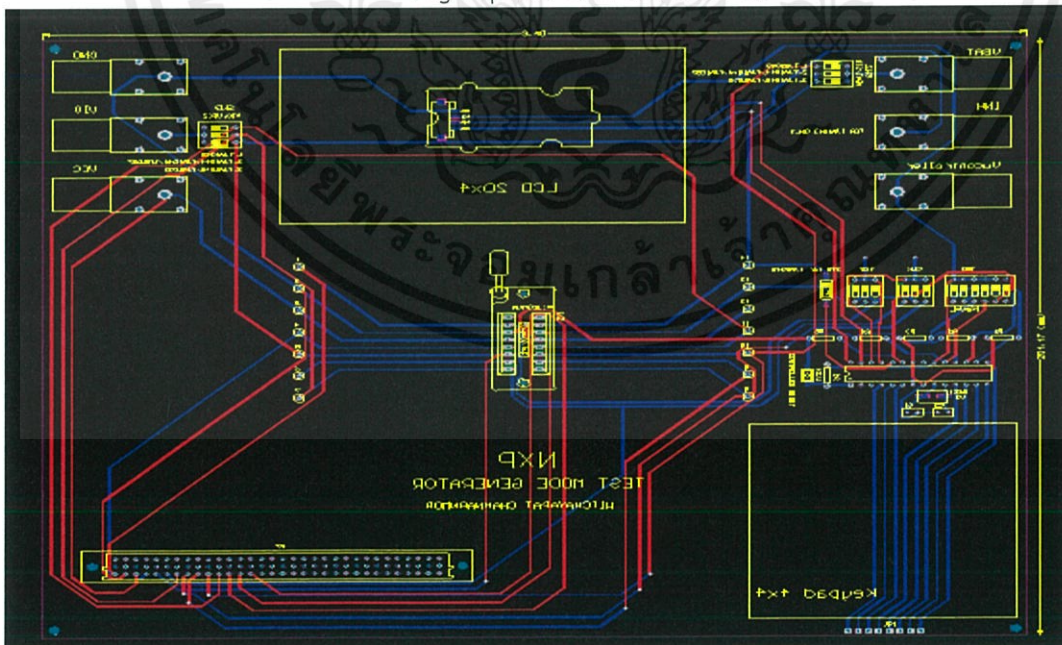
รูปที่ 3.5 การทำงานของ Arduino ร่วมกับ Keypad switch และ หน้าจอ LCD เพื่อควบคุมรูปแบบสัญญาณทดสอบ

3.2 การออกแบบฮาร์ดแวร์

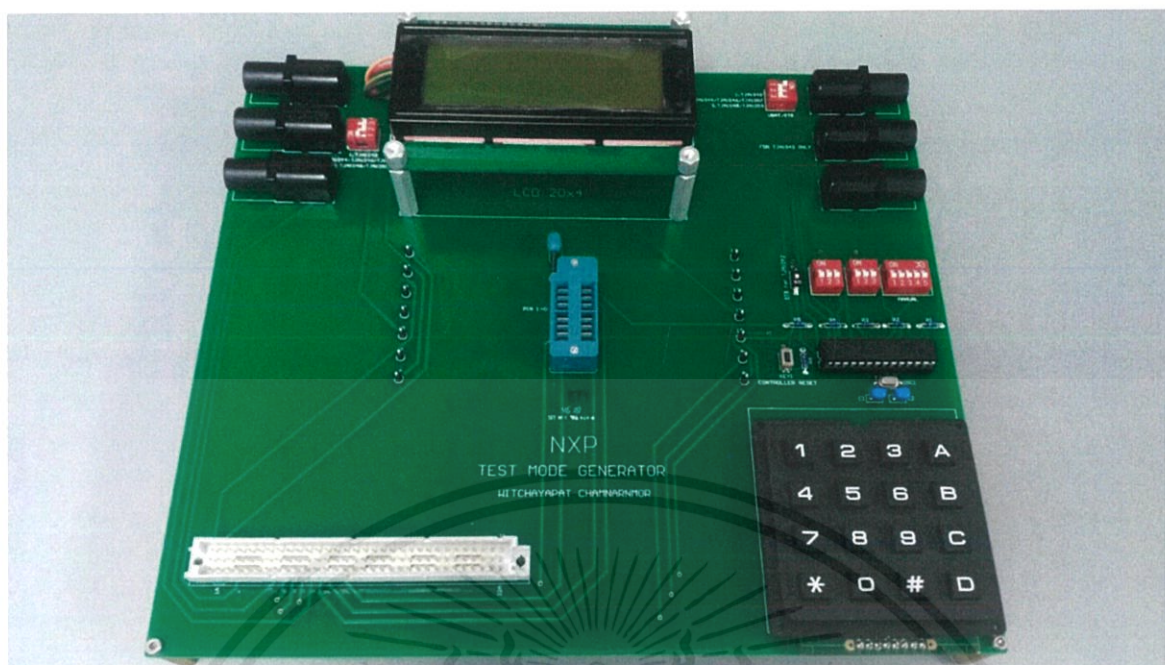
เพื่อการใช้งานที่สะดวกและครอบคลุมอุปกรณ์ที่จำเป็นต้องใช้โหมตทดสอบในวิเคราะห์ปัญหาต่างๆ ของอุปกรณ์ ทางผู้จัดทำทำการปรึกษาร่วมวิศวกรในส่วนของ IVN COHA ในการออกแบบในส่วนของ ฮาร์ดแวร์สำหรับเครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver ให้มีความเหมาะสมที่สุด



รูปที่ 3.6 การออกแบบ Schematic สำหรับเครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver



รูปที่ 3.7 การออกแบบ PCB สำหรับเครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver



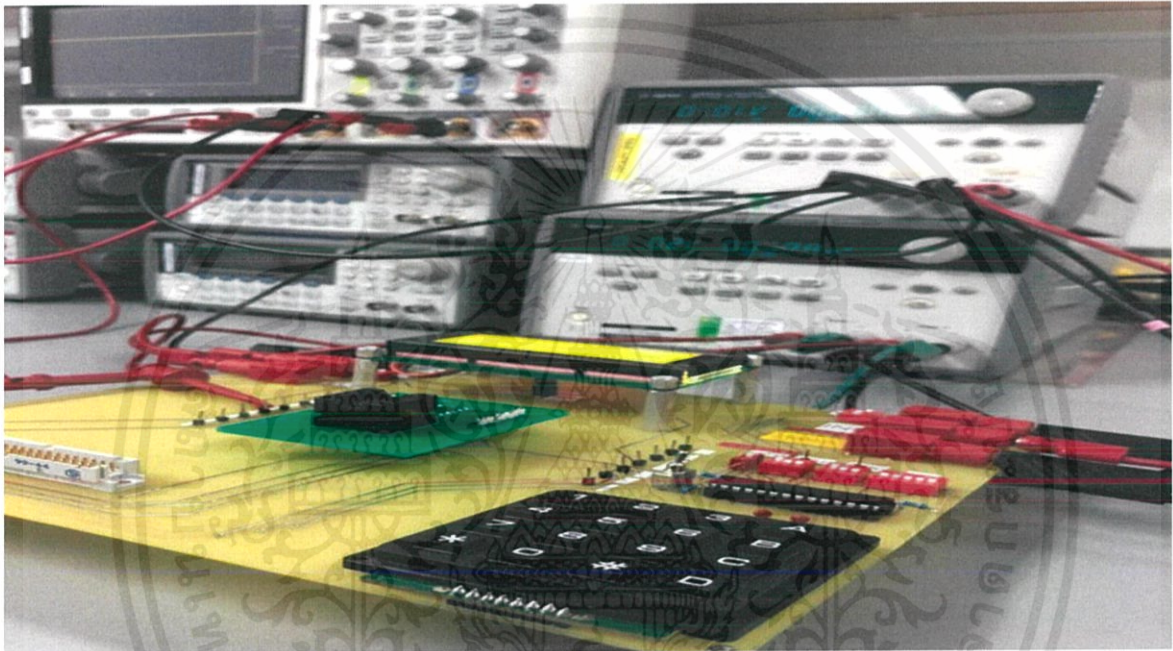
รูปที่ 3.8 เครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver



บทที่ 4 ผลการวิจัย

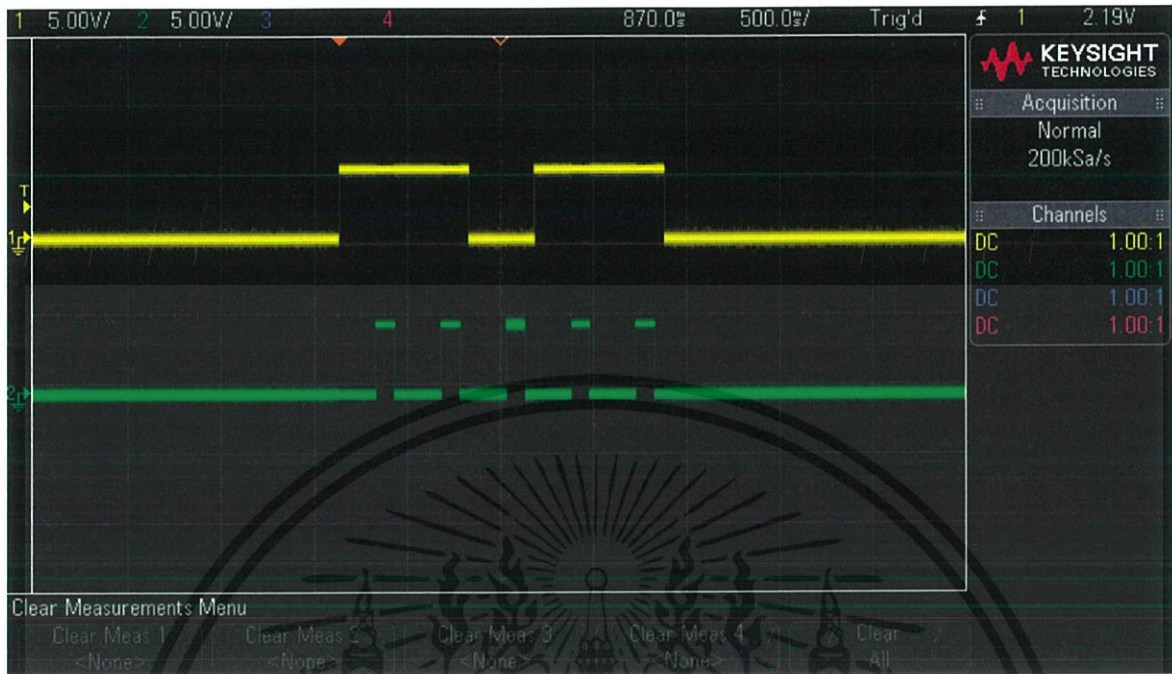
4.1 ผลการทดสอบทางคุณสมบัติทางไฟฟ้า

หลังจากที่ได้ทำการออกแบบเครื่องกำเนิดโหมตทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver ทั้งในด้านฮาร์ดแวร์และซอฟต์แวร์เป็นที่เรียบร้อยแล้ว หลังจากนั้นได้ทำการทดลองใช้งานเครื่องกำเนิดโหมตทดสอบกับอุปกรณ์และทำการเปรียบเทียบผลการทดลองที่ได้กับค่าอ้างอิง โดยพบว่าเครื่องกำเนิดโหมตทดสอบสามารถทำให้อุปกรณ์เข้าสู่โหมตทดสอบในแต่ละโหมตตามที่ต้องการ

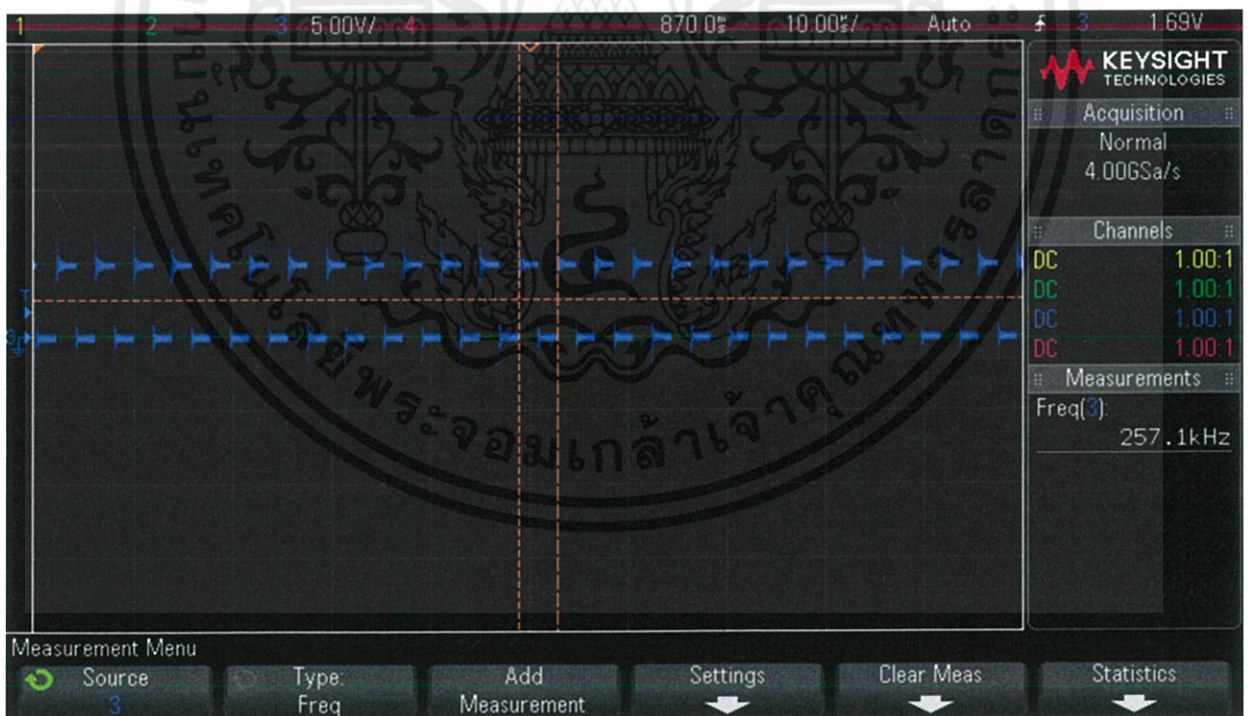


รูปที่ 4.1 การทดสอบเครื่องกำเนิดโหมตทดสอบกับอุปกรณ์ประเภท High speed CAN transceiver

4.1.1 ผลการทดสอบคุณสมบัติทางไฟฟ้าของอุปกรณ์ A ในโหมดทดสอบที่ 1

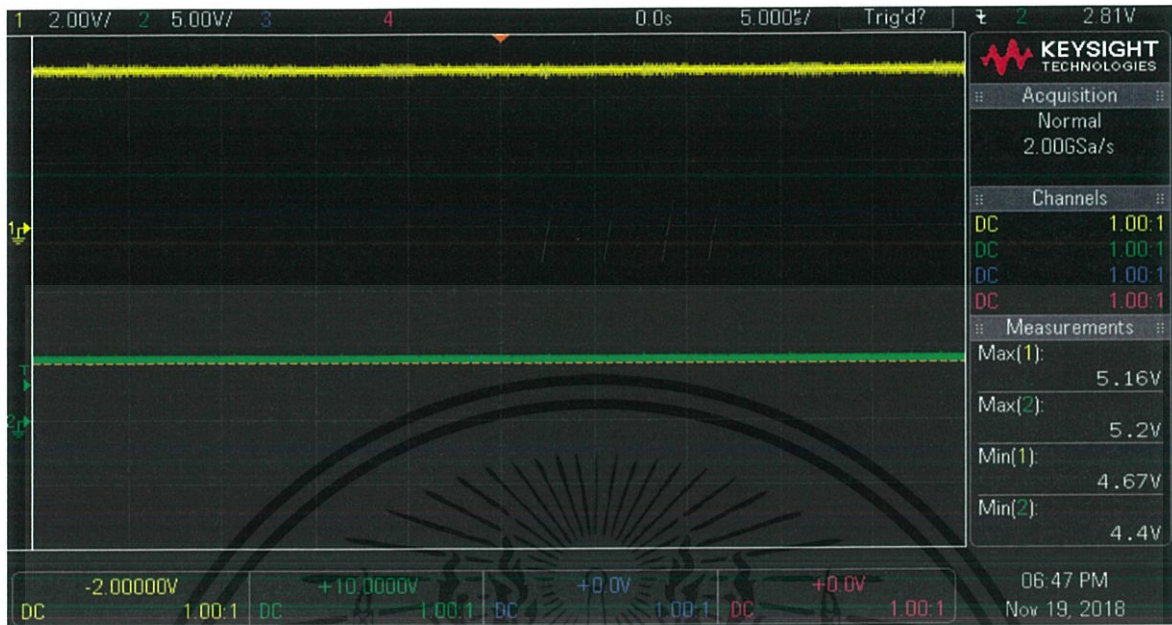


รูปที่ 4.2 รูปแบบโหมดทดสอบโหมดที่ 1 จากเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ A

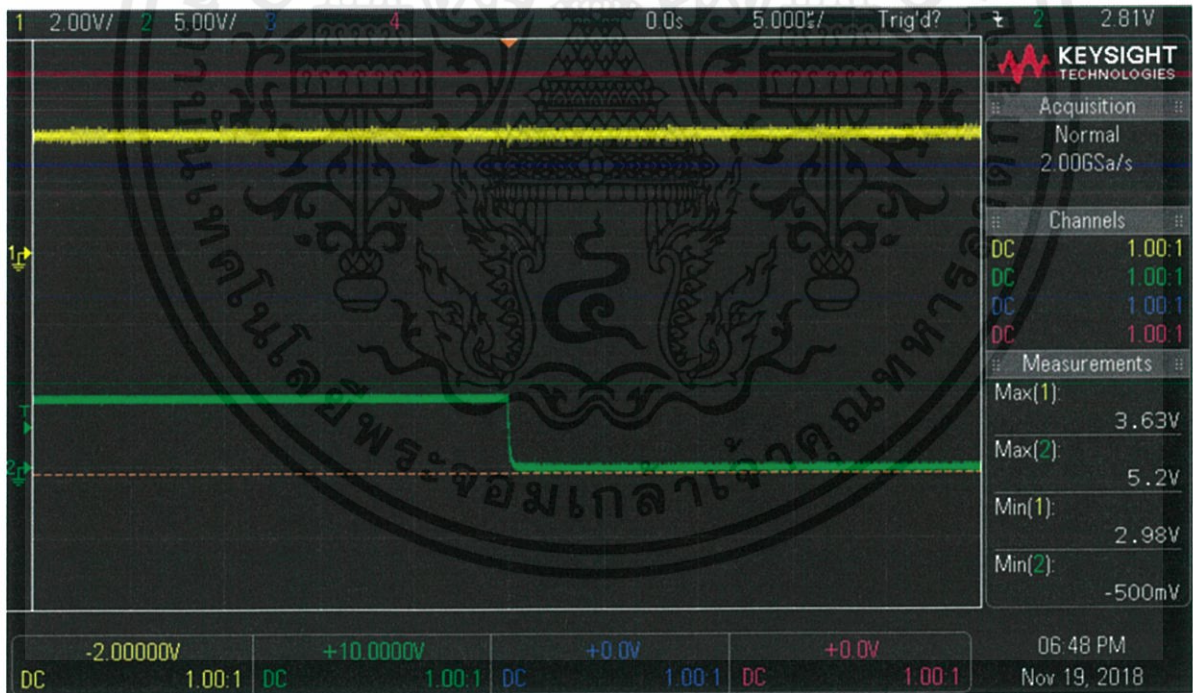


รูปที่ 4.3 อุปกรณ์ A ทำงานในโหมดทดสอบที่ 1 หลังจากเครื่องกำเนิดโหมดทดสอบทำงาน

4.1.2 ผลการทดสอบคุณสมบัติทางไฟฟ้าของอุปกรณ์ A ในโหมดทดสอบที่ 2



รูปที่ 4.4 อุปกรณ์ A ก่อนที่จะทำงานโหมดทดสอบโหมดที่ 2



รูปที่ 4.5 อุปกรณ์ A หลังจากทำงานโหมดทดสอบโหมดที่ 2

4.1.3 ผลการทดสอบคุณสมบัติทางไฟฟ้าของอุปกรณ์ A ในโหมดทดสอบอื่นๆ

ตารางที่ 4.1 ผลการทดสอบคุณสมบัติทางไฟฟ้าของอุปกรณ์ A ในโหมดทดสอบต่างๆ และเปรียบเทียบกับค่าอ้างอิง

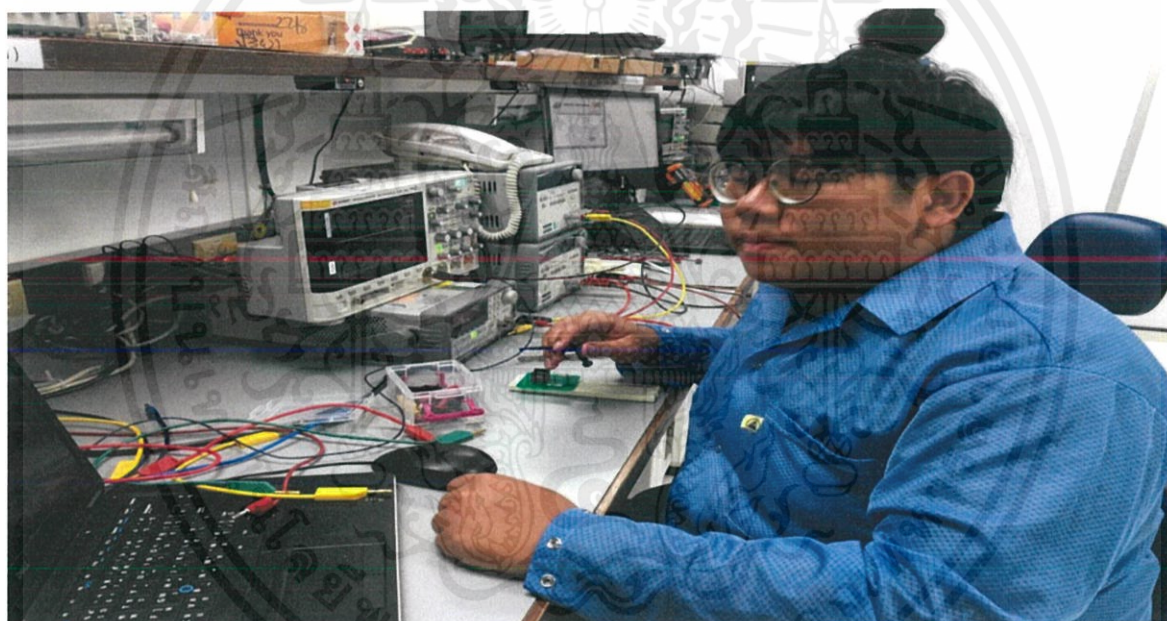
Mode	Test number	Result from test mode generator	Result from data log			
			Result	Min	Max	Units
OSC/Overtemperature	X1	257.1 KHz	249.995	187.5	312.5	KHz
Undervoltage	X2	3.63 V	3.642	3	4.3	V
TXD/EN	X3	-5.95 mA	-3.324	-11.5	-1	mA
	X4	6.29 mA	3.9	2	14	mA
NSTB/WAKE/SPLIT	X5	0.7 uA	0.7	0.01	5	uA
	X6	38.3 uA	41.97	10	100	uA
	X7	1021.7 uA	856.859	600	1600	uA
	X8	38.4 uA	41.971	10	100	uA
	X9	1021 uA	856.159	600	1600	uA
	X10	0.1 V	0.001	-4	5	uA
Transmitter	X11	2.496	2.22	2	3	V
	X12	2.496 V	2.21	2	3	V
	X13	0 V	-0.781	-50	50	mV
	X14	0.224 mA	0.224	-3	3	mA
	X15	0.0396 mA	0.0368	-3	3	mA
Normal Receiver	X16	0.7 uA	0.698	0.1	10	uA
	X17	43.1 uA	48.092	10	150	uA
	X18	775.2 uA	776.828	400	3000	uA
	X19	43.2 uA	48.093	10	150	uA
	X20	774.5 uA	776.13	400	3000	uA
	X21	0.1 uA	0.001	-3	3	uA
Low Power Receiver	X22	0.7 uA	0.703	0.01	10	uA
	X23	38.4 uA	42.043	20	80	uA
	X24	0.7 uA	0.7	0.01	10	uA
	X25	44.7 uA	48.063	20	80	uA
	X26	0 uA	-0.003	-10	10	uA
	X27	6.3 uA	6.02	1	17	uA

4.2 ผลการทดสอบการจับเวลาการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบ

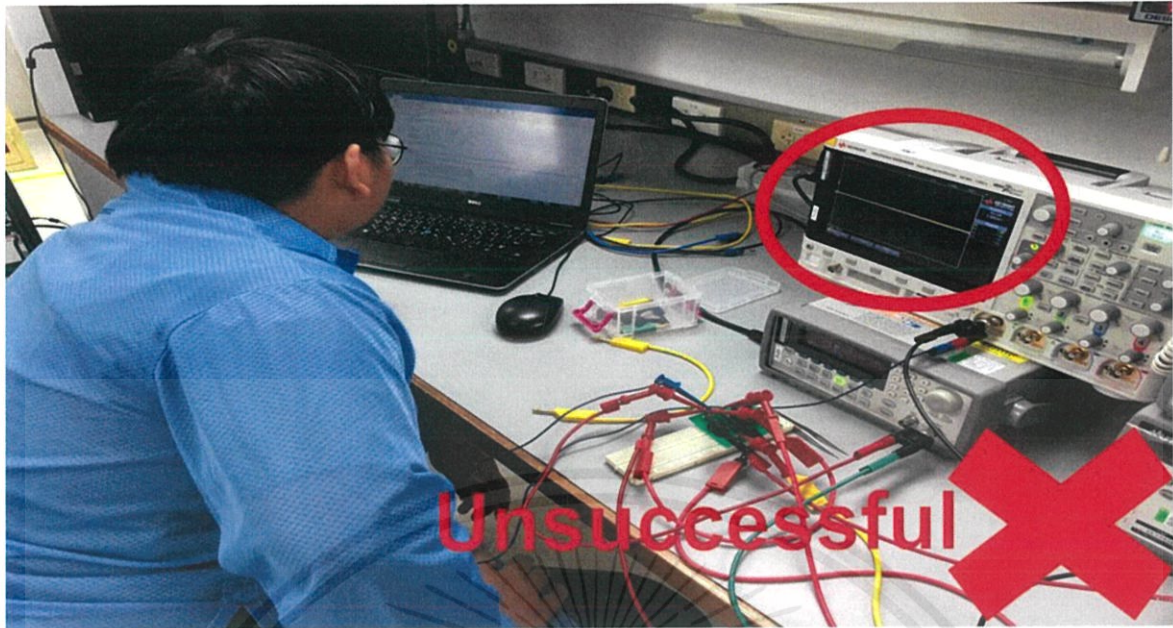
หลังจากที่ได้ทำการทดสอบคุณสมบัติทางไฟฟ้ากับอุปกรณ์ A ในโหมดทดสอบต่างๆกับเครื่องกำเนิดโหมดทดสอบ แล้วทำการเปรียบเทียบผลการทดลองที่ได้กับค่าอ้างอิง ทำให้ทราบว่าเครื่องกำเนิดโหมดทดสอบสามารถใช้งานในการควบคุมอุปกรณ์ให้เข้าสู่โหมดทดสอบได้ เพื่อให้เห็นถึงการใช้งานที่ง่ายขึ้นของการใช้งานเครื่องกำเนิดโหมดทดสอบอย่างชัดเจน ผู้จัดทำจึงได้ทำการทดสอบการจับเวลาโดยให้ผู้ที่ มีทักษะทางด้านวิศวกรรมไม่สูงมาทำการทดสอบ ซึ่งผู้ทดสอบไม่สามารถควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบได้หากทำการทดสอบด้วยวิธีดั้งเดิม แต่เมื่อได้ทำการใช้งานเครื่องกำเนิดโหมดทดสอบแล้ว ผลลัพธ์ที่ได้คือผู้ทดสอบสามารถควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบได้ในเวลาที่รวดเร็ว

4.2.1 ผลการทดสอบการจับเวลาการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบด้วยวิธีดั้งเดิม

หลังจากผู้ทดสอบได้ทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยวิธีดั้งเดิมเป็นเวลา 1 ชั่วโมง 45 นาที พบว่าผู้ทดสอบไม่สามารถควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบได้ตามที่ต้องการ



รูปที่ 4.6 เริ่มทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยวิธีดั้งเดิม



รูปที่ 4.7 หลังจากทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยวิธีดั้งเดิมเป็นเวลา 1 ชั่วโมง 45 นาที

4.2.2 ผลการทดสอบการจับเวลาการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิดโหมดทดสอบ

หลังจากผู้ทดสอบได้ทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิดโหมดทดสอบเป็นเวลา 11 นาที พบว่าผู้ทดสอบสามารถควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบได้ตามที่ต้องการ



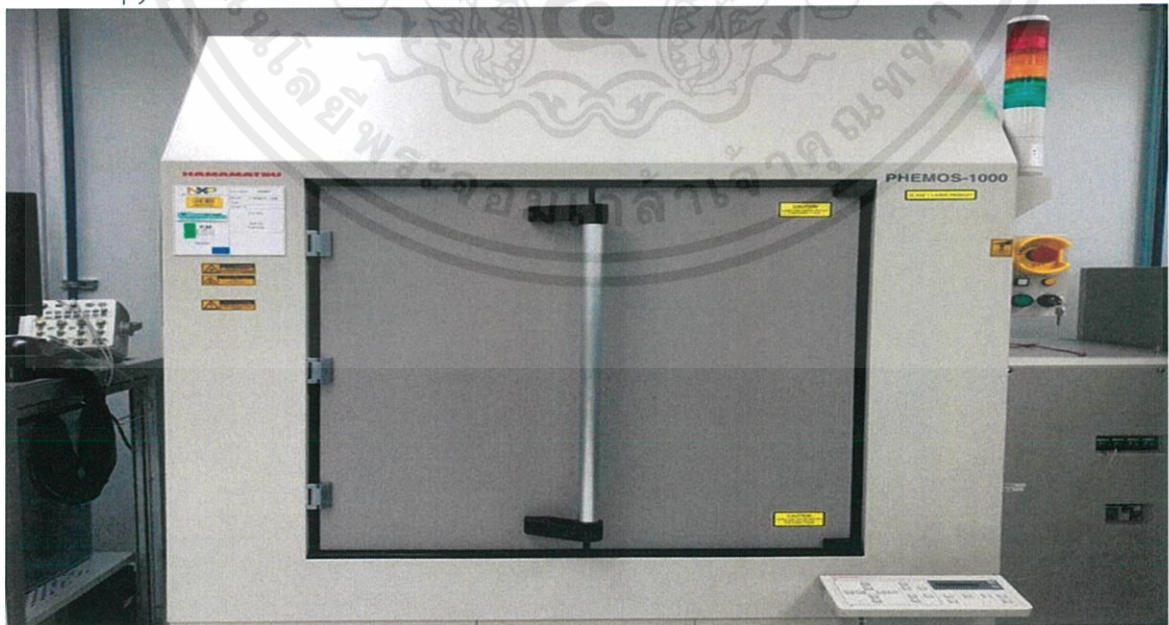
รูปที่ 4.8 เริ่มทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิดโหมดทดสอบ



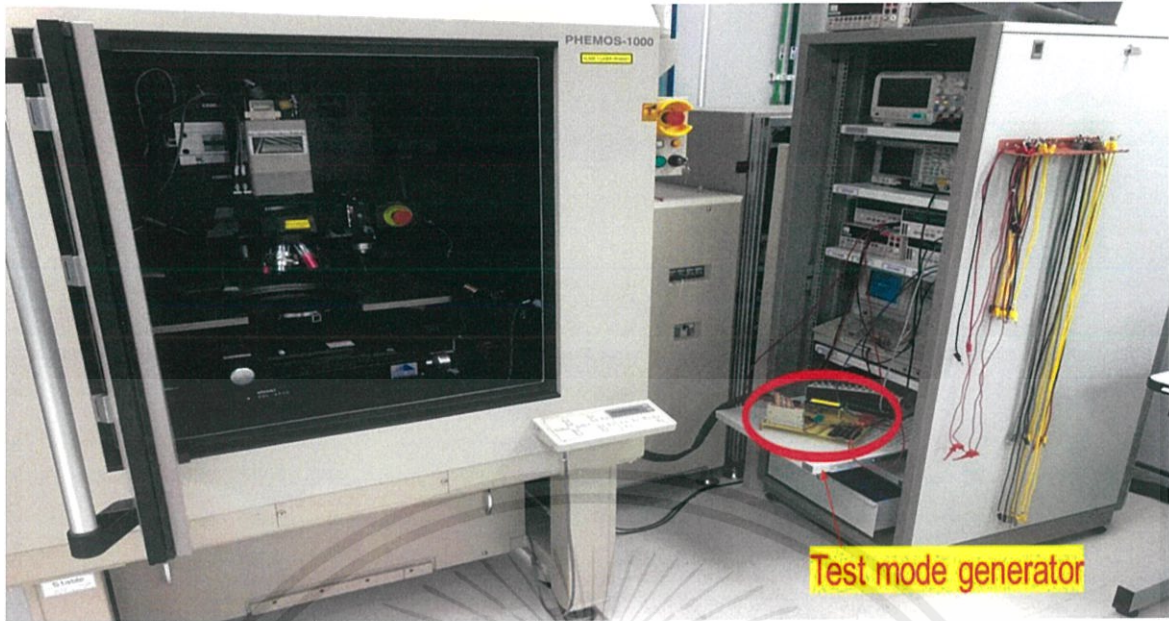
รูปที่ 4.9 หลังจากทำการทดสอบการควบคุมอุปกรณ์ให้ทำงานในโหมดทดสอบโดยการใช้งานเครื่องกำเนิด โหมดทดสอบเป็นเวลา 11 นาที

4.3 ผลการทดสอบการใช้งานเครื่องกำเนิดโหมดทดสอบกับแผนวิเคราะห์ข้อผิดพลาด(Failure Analysis) เพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวม

เพื่อการวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวมขณะที่อุปกรณ์ทำงานในโหมดทดสอบ จึงจำเป็นต้องทำการทดสอบเครื่องกำเนิดโหมดทดสอบกับเครื่อง Optical Beam Induced Resistance Change(OBIRCH) และ Photon Emission Microscopy (PEM) เพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวมเมื่อทำงานในโหมดทดสอบ ซึ่งเครื่องกำเนิดโหมดทดสอบสามารถทำงานร่วมกับเครื่อง Optical Beam Induced Resistance Change(OBIRCH) และ Photon Emission Microscopy (PEM) เพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรย่อยของวงจรรวมได้อย่างแม่นยำ



รูปที่ 4.10 เครื่อง Optical Beam Induced Resistance Change(OBIRCH) และ Photon Emission Microscopy (PEM)



รูปที่ 4.11 การทำงานร่วมกันระหว่างเครื่องกำเนิดโหมตทดสอบ กับ เครื่อง Optical Beam Induced Resistance Change(OBIRCH) และ Photon Emission Microscopy (PEM)



รูปที่ 4.12 การทดสอบเพื่อวิเคราะห์ตำแหน่งที่ผิดปกติภายในวงจรรย่อยของวงจรรวม

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการทดสอบ

จากเดิมที่อุปกรณ์ประเภท High speed CAN transceiver ที่จำเป็นต้องใช้งานโหมดทดสอบเพื่อวิเคราะห์จุดผิดปกติของวงจรย่อยในวงจรรวมของอุปกรณ์ยังมีบอร์ดทดสอบในการควบคุมการใช้งานในโหมดทดสอบไม่ครอบคลุมทั้งหมด จึงจำเป็นต้องกระทำด้วยระบบมือซึ่งมีความเสี่ยงสูงที่ส่งผลให้อุปกรณ์เกิดความเสียหายและใช้เวลาในการทดสอบสูง ทำให้มีผลกระทบต่อความน่าเชื่อถือของลูกค้าซึ่งทำให้บริษัทอาจจะสูญเสียผลประโยชน์ทางธุรกิจได้ ซึ่งจากการวิจัยในหัวข้อเครื่องกำเนิดโหมดทดสอบสำหรับอุปกรณ์ประเภท High speed CAN transceiver ส่งผลให้อุปกรณ์มีบอร์ดทดสอบรองรับในการใช้งานโหมดทดสอบเพื่อวิเคราะห์จุดผิดปกติของวงจรย่อยในวงจรรวมของอุปกรณ์ประเภท High speed CAN transceiver ซึ่งจากเดิมที่มีบอร์ดรองรับในการใช้งานโหมดทดสอบเพียง 42.22% เพิ่มขึ้นเป็น 75% ของอุปกรณ์ทั้งหมด โดยอุปกรณ์ 25% ที่เหลือไม่จำเป็นต้องใช้โหมดทดสอบ ซึ่งการใช้งานในโหมดทดสอบมีความง่ายยิ่งขึ้นทำให้ลดเวลาที่สูญเสียไปในการทดสอบลงจากเดิมถึง 83% ซึ่งทำให้ลดค่าใช้จ่ายในการทดสอบถึง 3000 ดอลลาร์สหรัฐ ต่อ ซอร์ซิ่งเรียนที่มีต่อบริษัทในหนึ่งครั้ง ซึ่งผลการวิจัยในครั้งนี้ทำให้ทางบริษัทมีบอร์ดทดสอบเป็นครั้งแรก

จากผลประโยชน์ที่กล่าวมาข้างต้นล้วนเป็นผลประโยชน์ในทางธุรกิจที่เป็นรูปธรรมที่เห็นผลชัดเจนอย่างเห็นได้ชัด แต่ผลประโยชน์ในทางธุรกิจที่มากยิ่งขึ้นไปกว่านั้นก็คือความน่าเชื่อถือของลูกค้าที่มีต่อบริษัท ซึ่งเป็นผลประโยชน์ในทางธุรกิจที่เป็นนามธรรม ซึ่งเป็นผลประโยชน์สูงสุดที่ไม่สามารถประเมินค่าได้

5.2 อุปสรรคและปัญหา

5.2.1 เนื่องจากการควบคุมการใช้งานโหมดทดสอบของอุปกรณ์ประเภท High speed CAN transceiver แต่ละตัว มีความแตกต่างกันทำให้การออกแบบเครื่องกำเนิดโหมดทดสอบเพื่อให้ครอบคลุมมากที่สุด มีความยากมากยิ่งขึ้น

5.2.2 การใช้งานโหมดทดสอบมีความซับซ้อนค่อนข้างสูง ทำให้ต้องใช้เวลาในการศึกษาค่อนข้างนาน เพื่อที่จะออกแบบได้อย่างถูกต้อง

5.2.3 เนื่องจากต้องทำการออกแบบทั้งด้านฮาร์ดแวร์และซอฟต์แวร์ด้วยตัวเอง ทำให้ต้องใช้เวลาในการออกแบบค่อนข้างสูง

5.3 ข้อเสนอแนะ

5.3.1 การใช้ในการทดสอบควรทดลองกับตัวงานอ้างอิงก่อนที่จะทดลองกับตัวงานจริงเรียน เพื่อป้องกันความเสียหายที่จะเกิดขึ้น

5.3.2 จากการวิจัยในครั้งนี้ควรมีการพัฒนาต่อเนื่องในอนาคต เพื่อให้การก่อประโยชน์สูงสุดต่อการใช้งาน

เอกสารอ้างอิง

1. ไมโครคอนโทรลเลอร์ (ออนไลน์). สืบค้นจาก :<https://th.wikipedia.org/wiki> [3 มกราคม 2562]
2. Arduino UNO (ออนไลน์). สืบค้นจาก :<https://www.thaieasyelec.com/article-wiki/basic-electronics> [3 มกราคม 2562]
3. Atmega328 แบบต่อเอง Arduino StandAlone (ออนไลน์). สืบค้นจาก :<https://www.arduinoall.com/article/12/arduino-standalone> [4 มกราคม 2562]
4. Controller Area Network (CAN – bus) (ออนไลน์). สืบค้นจาก :<http://www.obdteam.com/?fbclid=IwAR1Y7oz45UDIAZqu3JFwlcNG> [4 มกราคม 2562]
5. ความรู้เบื้องต้นเกี่ยวกับสวิตช์ (ออนไลน์). สืบค้นจาก :<http://www.psptech.co.th> [5 มกราคม 2562]
6. จอภาพผลึกเหลว (liquid crystal display:LCD) (ออนไลน์). สืบค้นจาก :<https://th.wikipedia.org/wiki> [6 มกราคม 2562]
7. วงจร Pull-Up และ Pull-Down (ออนไลน์). สืบค้นจาก :<http://sutthiboon.blogspot.com/2016/01/pull-up-pull-down.html> [7 มกราคม 2562]





Introduction

The Atmel® picoPower® ATmega328/P is a low-power CMOS 8-bit microcontroller based on the AVR® enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega328/P achieves throughputs close to 1MIPS per MHz. This empowers system designer to optimize the device for power consumption versus processing speed.

Feature

High Performance, Low Power Atmel®AVR® 8-Bit Microcontroller Family

- Advanced RISC Architecture
 - 131 Powerful Instructions
 - Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 20 MIPS Throughput at 20MHz
 - On-chip 2-cycle Multiplier
- High Endurance Non-volatile Memory Segments
 - 32KBytes of In-System Self-Programmable Flash program Memory
 - 1KBytes EEPROM
 - 2KBytes Internal SRAM
 - Write/Erase Cycles: 10,000 Flash/100,000 EEPROM
 - Data Retention: 20 years at 85°C/100 years at 25°C⁽¹⁾
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
 - Programming Lock for Software Security
- Atmel® QTouch® Library Support
 - Capacitive Touch Buttons, Sliders and Wheels
 - QTouch and QMatrix® Acquisition
 - Up to 64 sense channels

- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescaler and Compare Mode
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Six PWM Channels
 - 8-channel 10-bit ADC in TQFP and QFN/MLF package
 - Temperature Measurement
 - 6-channel 10-bit ADC in PDIP Package
 - Temperature Measurement
 - Two Master/Slave SPI Serial Interface
 - One Programmable Serial USART
 - One Byte-oriented 2-wire Serial Interface (Philips I²C compatible)
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - One On-chip Analog Comparator
 - Interrupt and Wake-up on Pin Change
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated Oscillator
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby, and Extended Standby
- I/O and Packages
 - 23 Programmable I/O Lines
 - 28-pin PDIP, 32-lead TQFP, 28-pad QFN/MLF and 32-pad QFN/MLF
- Operating Voltage:
 - 1.8 - 5.5V
- Temperature Range:
 - -40°C to 105°C
- Speed Grade:
 - 0 - 4MHz @ 1.8 - 5.5V
 - 0 - 10MHz @ 2.7 - 5.5V
 - 0 - 20MHz @ 4.5 - 5.5V
- Power Consumption at 1MHz, 1.8V, 25°C
 - Active Mode: 0.2mA
 - Power-down Mode: 0.1µA
 - Power-save Mode: 0.75µA (Including 32kHz RTC)

Table of Contents

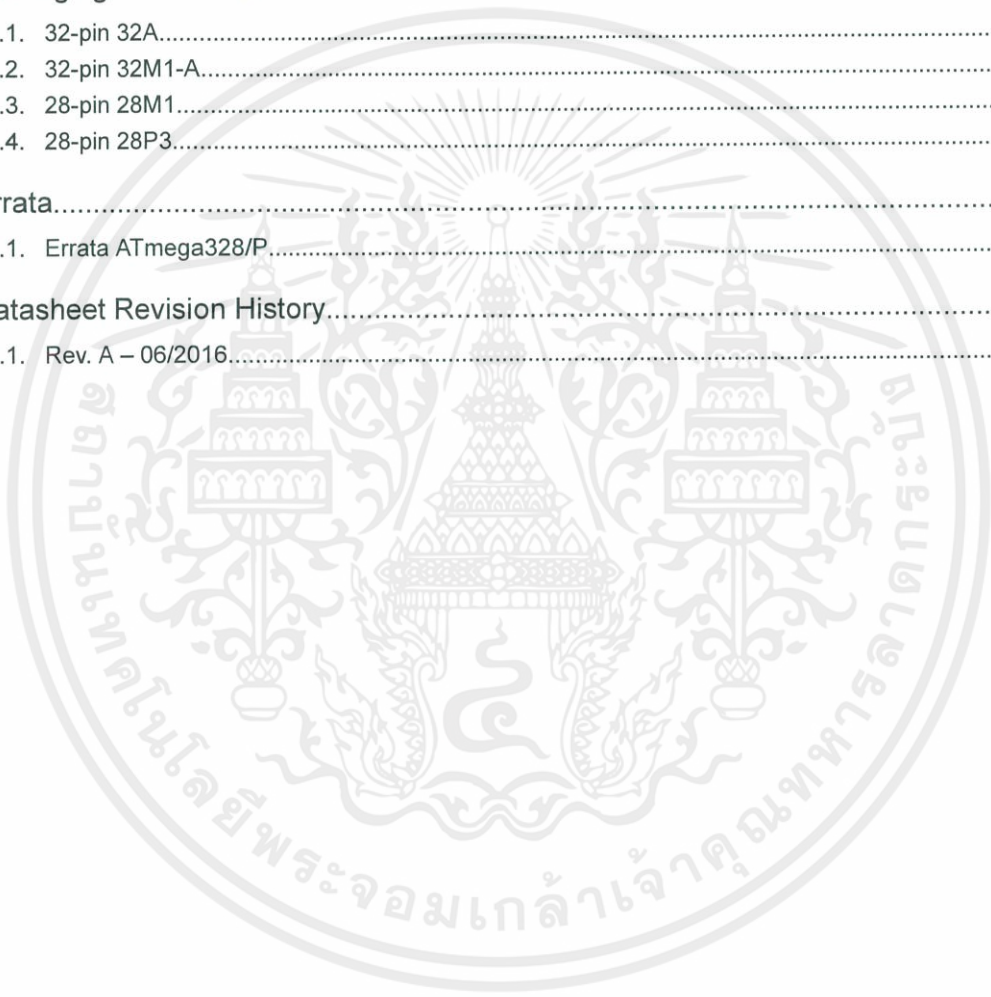
Introduction.....	1
Feature.....	1
1. Description.....	9
2. Configuration Summary.....	10
3. Ordering Information	11
3.1. ATmega328	11
3.2. ATmega328P	12
4. Block Diagram.....	13
5. Pin Configurations.....	14
5.1. Pin-out.....	14
5.2. Pin Descriptions.....	17
6. I/O Multiplexing.....	19
7. Resources.....	21
8. Data Retention.....	22
9. About Code Examples.....	23
10. Capacitive Touch Sensing.....	24
10.1. QTouch Library.....	24
11. AVR CPU Core.....	25
11.1. Overview.....	25
11.2. ALU – Arithmetic Logic Unit.....	26
11.3. Status Register.....	26
11.4. General Purpose Register File.....	28
11.5. Stack Pointer.....	29
11.6. Instruction Execution Timing.....	31
11.7. Reset and Interrupt Handling.....	32
12. AVR Memories.....	34
12.1. Overview.....	34
12.2. In-System Reprogrammable Flash Program Memory.....	34
12.3. SRAM Data Memory.....	35
12.4. EEPROM Data Memory.....	36
12.5. I/O Memory.....	37
12.6. Register Description.....	38
13. System Clock and Clock Options.....	48

13.1. Clock Systems and Their Distribution.....	48
13.2. Clock Sources.....	49
13.3. Low Power Crystal Oscillator.....	51
13.4. Full Swing Crystal Oscillator.....	52
13.5. Low Frequency Crystal Oscillator.....	53
13.6. Calibrated Internal RC Oscillator.....	54
13.7. 128kHz Internal Oscillator.....	55
13.8. External Clock.....	56
13.9. Timer/Counter Oscillator.....	57
13.10. Clock Output Buffer.....	57
13.11. System Clock Prescaler.....	57
13.12. Register Description.....	58
14. PM - Power Management and Sleep Modes.....	62
14.1. Overview.....	62
14.2. Sleep Modes.....	62
14.3. BOD Disable.....	63
14.4. Idle Mode.....	63
14.5. ADC Noise Reduction Mode.....	63
14.6. Power-Down Mode.....	64
14.7. Power-save Mode.....	64
14.8. Standby Mode.....	65
14.9. Extended Standby Mode.....	65
14.10. Power Reduction Register.....	65
14.11. Minimizing Power Consumption.....	65
14.12. Register Description.....	67
15. SCRST - System Control and Reset.....	72
15.1. Resetting the AVR.....	72
15.2. Reset Sources.....	72
15.3. Power-on Reset.....	73
15.4. External Reset.....	74
15.5. Brown-out Detection.....	74
15.6. Watchdog System Reset.....	75
15.7. Internal Voltage Reference.....	75
15.8. Watchdog Timer.....	76
15.9. Register Description.....	78
16. Interrupts.....	82
16.1. Interrupt Vectors in ATmega328/P.....	82
16.2. Register Description.....	84
17. EXINT - External Interrupts.....	87
17.1. Pin Change Interrupt Timing.....	87
17.2. Register Description.....	88
18. I/O-Ports.....	97
18.1. Overview.....	97
18.2. Ports as General Digital I/O.....	98

18.3. Alternate Port Functions.....	101
18.4. Register Description.....	113
19. TC0 - 8-bit Timer/Counter0 with PWM.....	125
19.1. Features.....	125
19.2. Overview.....	125
19.3. Timer/Counter Clock Sources.....	127
19.4. Counter Unit.....	127
19.5. Output Compare Unit.....	128
19.6. Compare Match Output Unit.....	130
19.7. Modes of Operation.....	131
19.8. Timer/Counter Timing Diagrams.....	135
19.9. Register Description.....	137
20. TC1 - 16-bit Timer/Counter1 with PWM.....	149
20.1. Overview.....	149
20.2. Features.....	149
20.3. Block Diagram.....	149
20.4. Definitions.....	150
20.5. Registers.....	151
20.6. Accessing 16-bit Registers.....	151
20.7. Timer/Counter Clock Sources.....	154
20.8. Counter Unit.....	154
20.9. Input Capture Unit.....	155
20.10. Output Compare Units.....	157
20.11. Compare Match Output Unit.....	159
20.12. Modes of Operation.....	160
20.13. Timer/Counter Timing Diagrams.....	168
20.14. Register Description.....	169
21. Timer/Counter 0, 1 Prescalers.....	186
21.1. Internal Clock Source.....	186
21.2. Prescaler Reset.....	186
21.3. External Clock Source.....	186
21.4. Register Description.....	187
22. TC2 - 8-bit Timer/Counter2 with PWM and Asynchronous Operation.....	189
22.1. Features.....	189
22.2. Overview.....	189
22.3. Timer/Counter Clock Sources.....	191
22.4. Counter Unit.....	191
22.5. Output Compare Unit.....	192
22.6. Compare Match Output Unit.....	194
22.7. Modes of Operation.....	195
22.8. Timer/Counter Timing Diagrams.....	199
22.9. Asynchronous Operation of Timer/Counter2.....	200
22.10. Timer/Counter Prescaler.....	202
22.11. Register Description.....	202

23. SPI – Serial Peripheral Interface.....	215
23.1. Features.....	215
23.2. Overview.....	215
23.3. \overline{SS} Pin Functionality.....	219
23.4. Data Modes.....	219
23.5. Register Description.....	220
24. USART - Universal Synchronous Asynchronous Receiver Transceiver.....	225
24.1. Features.....	225
24.2. Overview.....	225
24.3. Block Diagram.....	225
24.4. Clock Generation.....	226
24.5. Frame Formats.....	229
24.6. USART Initialization.....	230
24.7. Data Transmission – The USART Transmitter.....	231
24.8. Data Reception – The USART Receiver.....	233
24.9. Asynchronous Data Reception.....	237
24.10. Multi-Processor Communication Mode.....	239
24.11. Examples of Baud Rate Setting.....	240
24.12. Register Description.....	243
25. USARTSPI - USART in SPI Mode.....	254
25.1. Features.....	254
25.2. Overview.....	254
25.3. Clock Generation.....	254
25.4. SPI Data Modes and Timing.....	255
25.5. Frame Formats.....	255
25.6. Data Transfer.....	257
25.7. AVR USART MSPIM vs. AVR SPI.....	258
25.8. Register Description.....	259
26. TWI - 2-wire Serial Interface.....	260
26.1. Features.....	260
26.2. Two-Wire Serial Interface Bus Definition.....	260
26.3. Data Transfer and Frame Format.....	261
26.4. Multi-master Bus Systems, Arbitration and Synchronization.....	264
26.5. Overview of the TWI Module.....	266
26.6. Using the TWI.....	268
26.7. Transmission Modes.....	271
26.8. Multi-master Systems and Arbitration.....	289
26.9. Register Description.....	291
27. AC - Analog Comparator.....	299
27.1. Overview.....	299
27.2. Analog Comparator Multiplexed Input.....	299
27.3. Register Description.....	300
28. ADC - Analog to Digital Converter.....	305

33. Typical Characteristics ($T_A = -40^{\circ}\text{C}$ to 85°C).....	378
33.1. ATmega328 Typical Characteristics.....	378
34. Typical Characteristics ($T_A = -40^{\circ}\text{C}$ to 105°C).....	403
34.1. ATmega328P Typical Characteristics.....	403
35. Register Summary.....	428
35.1. Note.....	430
36. Instruction Set Summary.....	432
37. Packaging Information.....	436
37.1. 32-pin 32A.....	436
37.2. 32-pin 32M1-A.....	437
37.3. 28-pin 28M1.....	438
37.4. 28-pin 28P3.....	439
38. Errata.....	440
38.1. Errata ATmega328/P.....	440
39. Datasheet Revision History.....	443
39.1. Rev. A – 06/2016.....	443



2. Configuration Summary

Features	ATmega328/P
Pin Count	28/32
Flash (Bytes)	32K
SRAM (Bytes)	2K
EEPROM (Bytes)	1K
General Purpose I/O Lines	23
SPI	2
TWI (I ² C)	1
USART	1
ADC	10-bit 15kSPS
ADC Channels	8
8-bit Timer/Counters	2
16-bit Timer/Counters	1

3. Ordering Information

3.1. ATmega328

Speed [MHz] ⁽³⁾	Power Supply [V]	Ordering Code ⁽²⁾	Package ⁽¹⁾	Operational Range
20	1.8 - 5.5	ATmega328-AU ATmega328-AUR ⁽⁵⁾ ATmega328-MMH ⁽⁴⁾ ATmega328-MMHR ⁽⁴⁾⁽⁵⁾ ATmega328-MU ATmega328-MUR ⁽⁵⁾ ATmega328-PU	32A 32A 28M1 28M1 32M1-A 32M1-A 28P3	Industrial (-40°C to 85°C)

Note:

1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.
2. Pb-free packaging, complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.
3. Please refer to *Speed Grades* for Speed vs. V_{CC}
4. Tape & Reel.
5. NiPdAu Lead Finish.

Package Type	
28M1	28-pad, 4 x 4 x 1.0 body, Lead Pitch 0.45mm Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)
28P3	28-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
32M1-A	32-pad, 5 x 5 x 1.0 body, Lead Pitch 0.50mm Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)
32A	32-lead, Thin (1.0mm) Plastic Quad Flat Package (TQFP)

3.2. ATmega328P

Speed [MHz] ⁽³⁾	Power Supply [V]	Ordering Code ⁽²⁾	Package ⁽¹⁾	Operational Range
20	1.8 - 5.5	ATmega328P-AU	32A	Industrial (-40°C to 85°C)
		ATmega328P-AUR ⁽⁵⁾	32A	
		ATmega328P-MMH ⁽⁴⁾	28M1	
		ATmega328P-MMHR ⁽⁴⁾⁽⁵⁾	28M1	
		ATmega328P-MU	32M1-A	
		ATmega328P-MUR ⁽⁵⁾	32M1-A	
		ATmega328P-PU	28P3	
		ATmega328P-AN	32A	Industrial (-40°C to 105°C)
		ATmega328P-ANR ⁽⁵⁾	32A	
		ATmega328P-MN	32M1-A	
		ATmega328P-MNR ⁽⁵⁾	32M1-A	
		ATmega328P-PN	28P3	

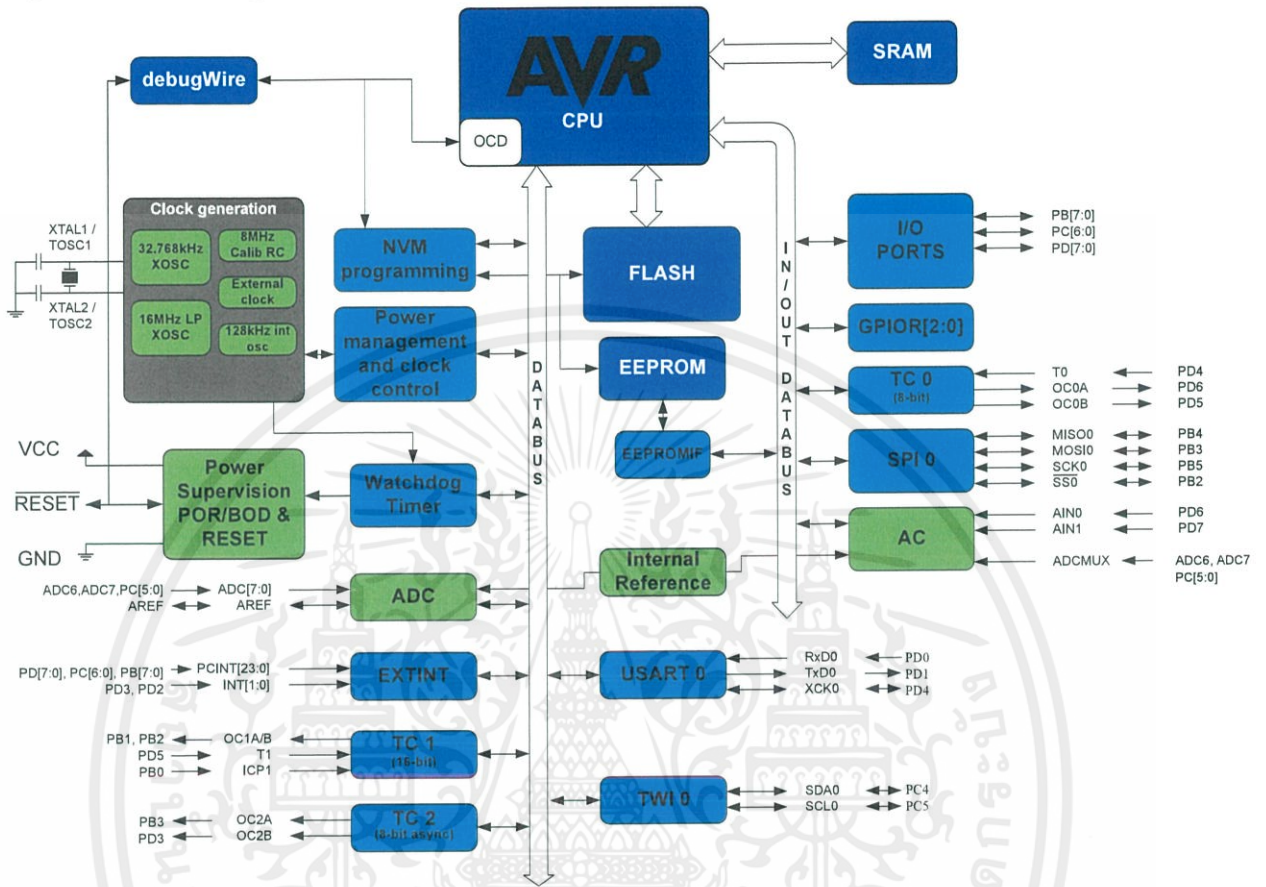
Note:

1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.
2. Pb-free packaging, complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.
3. Please refer to *Speed Grades* for Speed vs. V_{CC}
4. Tape & Reel.
5. NiPdAu Lead Finish.

Package Type	
28M1	28-pad, 4 x 4 x 1.0 body, Lead Pitch 0.45mm Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)
28P3	28-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
32M1-A	32-pad, 5 x 5 x 1.0 body, Lead Pitch 0.50mm Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)
32A	32-lead, Thin (1.0mm) Plastic Quad Flat Package (TQFP)

4. Block Diagram

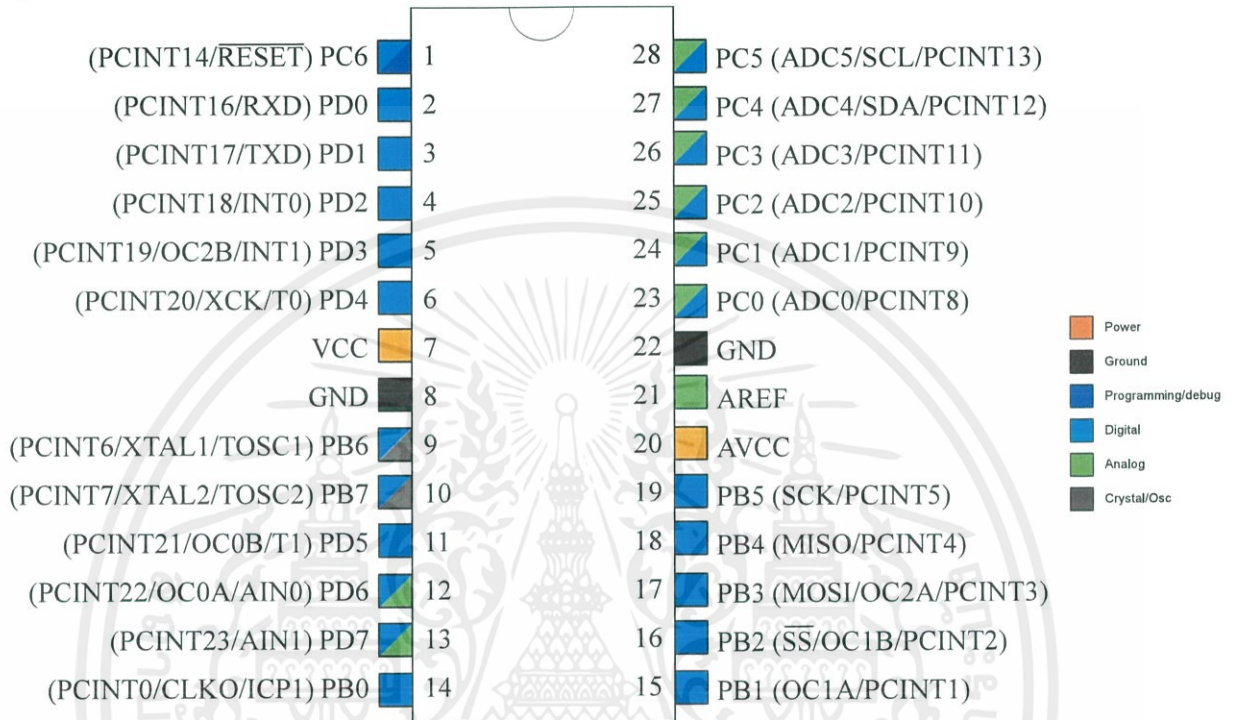
Figure 4-1. Block Diagram



5. Pin Configurations

5.1. Pin-out

Figure 5-1. 28-pin PDIP



TJA1043

High-speed CAN transceiver

Rev. 6 — 10 November 2017

Product data sheet

1. General description

The TJA1043 high-speed CAN transceiver provides an interface between a Controller Area Network (CAN) protocol controller and the physical two-wire CAN bus. The transceiver is designed for high-speed CAN applications in the automotive industry, providing differential transmit and receive capability to (a microcontroller with) a CAN protocol controller.

The TJA1043 belongs to the third generation of high-speed CAN transceivers from NXP Semiconductors, offering significant improvements over first- and second-generation devices such as the TJA1041A. It offers improved ElectroMagnetic Compatibility (EMC) and ElectroStatic Discharge (ESD) performance, very low power consumption, and passive behavior when the supply voltage is turned off. Advanced features include:

- Low-power management controls the power supply throughout the node while supporting local and remote wake-up with wake-up source recognition
- Several protection and diagnostic functions including bus line short-circuit detection and battery connection detection
- Can be interfaced directly to microcontrollers with supply voltages from 3 V to 5 V

The TJA1043 implements the CAN physical layer as defined in ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5. This implementation enables reliable communication in the CAN FD fast phase at data rates up to 5 Mbit/s.

These features make the TJA1043 the ideal choice for high speed CAN networks containing nodes that need to be available all times, even when the internal V_{IO} and V_{CC} supplies are switched off.

2. Features and benefits

2.1 General

- ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5 compliant
- Loop delay symmetry timing enables reliable communication at data rates up to 5 Mbit/s in the CAN FD fast phase
- Suitable for 12 V and 24 V systems
- Low ElectroMagnetic Emission (EME) and high ElectroMagnetic Immunity (EMI)
- V_{IO} input allows for direct interfacing with 3 V and 5 V microcontrollers
- SPLIT voltage output for stabilizing the recessive bus level
- Listen-only mode for node diagnosis and failure containment
- Available in SO14 and HVSON14 packages



- Leadless HVSON14 package (3.0 mm × 4.5 mm) with improved Automated Optical Inspection (AOI) capability
- AEC-Q100 qualified
- Dark green product (halogen free and Restriction of Hazardous Substances (RoHS) compliant)

2.2 Low-power management

- Very low current Standby and Sleep modes, with local and remote wake-up
- Capability to power down the entire node while supporting local, remote and host wake-up
- Wake-up source recognition
- Transceiver disengages from the bus (zero load) when V_{BAT} absent
- Functional behavior predictable under all supply conditions

2.3 Protection and diagnosis (detection and signalling)

- High ESD handling capability on the bus pins
- Bus pins and V_{BAT} protected against transients in automotive environments
- Transmit Data (TXD) dominant time-out function with diagnosis
- TXD-to-RXD short-circuit handler with diagnosis
- Thermal protection with diagnosis
- Undervoltage detection and recovery on pins V_{CC} , V_{IO} and V_{BAT}
- Bus line short-circuit diagnosis
- Bus dominant clamping diagnosis
- Cold start diagnosis (first battery connection)

3. Quick reference data

Table 1. Quick reference data

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V_{CC}	supply voltage		4.5	-	5.5	V
V_{IO}	supply voltage on pin V_{IO}		2.8	-	5.5	V
$V_{uvd}(V_{CC})$	undervoltage detection voltage on pin V_{CC}		3	3.5	4.3	V
$V_{uvd}(V_{IO})$	undervoltage detection voltage on pin V_{IO}	V_{BAT} or $V_{CC} > 4.5$ V	0.8	1.8	2.5	V
I_{CC}	supply current	Normal mode; bus dominant	30	48	65	mA
		Normal or Listen-only mode; bus recessive	3	6	9	mA
		Standby or Sleep mode	0	0.75	2	μ A
I_{IO}	supply current on pin V_{IO}	Normal mode; $V_{TXD} = 0$ V (dominant)	-	150	500	μ A
		Normal or Listen-only mode; $V_{TXD} = V_{IO}$ (recessive)	0	1	4	μ A
		Standby or Sleep mode	0	1	4	μ A
V_{ESD}	electrostatic discharge voltage	IEC 61000-4-2 at pins CANH and CANL	-8	-	+8	kV

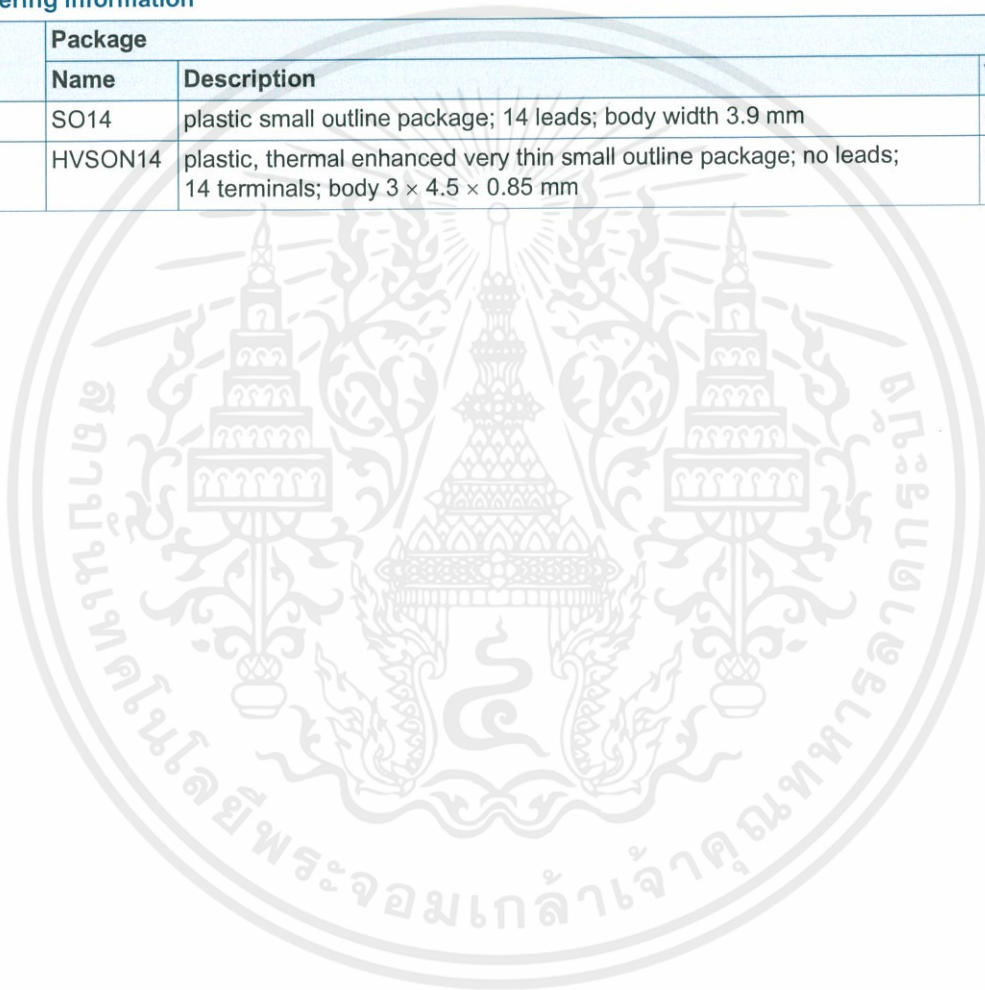
Table 1. Quick reference data ...continued

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{CANH}	voltage on pin CANH		-58	-	+58	V
V _{CANL}	voltage on pin CANL		-58	-	+58	V
T _{vj}	virtual junction temperature		-40	-	+150	°C

4. Ordering information

Table 2. Ordering information

Type number	Package		Version
	Name	Description	
TJA1043T	SO14	plastic small outline package; 14 leads; body width 3.9 mm	SOT108-1
TJA1043TK	HVSON14	plastic, thermal enhanced very thin small outline package; no leads; 14 terminals; body 3 × 4.5 × 0.85 mm	SOT1086-2



5. Block diagram

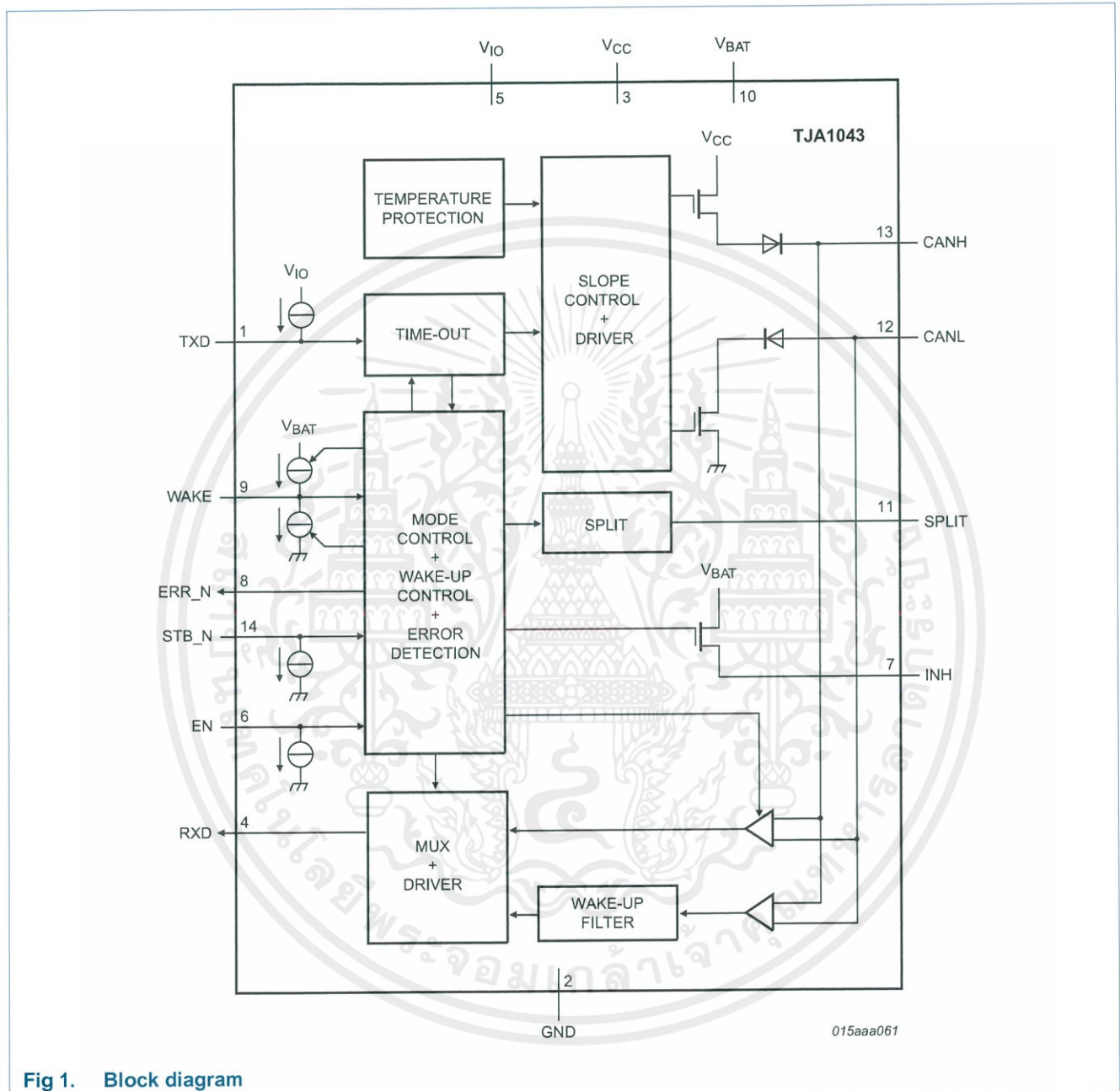


Fig 1. Block diagram

6. Pinning information

6.1 Pinning

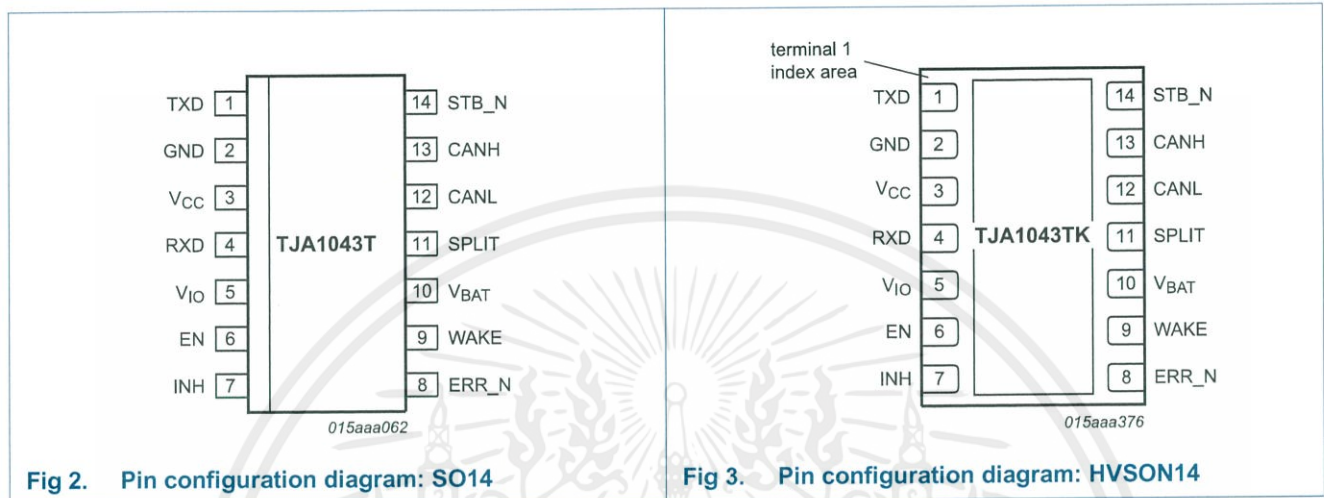


Fig 2. Pin configuration diagram: SO14

Fig 3. Pin configuration diagram: HVSON14

6.2 Pin description

Table 3. Pin description

Symbol	Pin	Description
TXD	1	transmit data input
GND ^[1]	2	ground supply
V _{CC}	3	transceiver supply voltage
RXD	4	receive data output; reads out data from the bus lines
V _{IO}	5	supply voltage for I/O level adaptor
EN	6	enable control input
INH	7	inhibit output for switching external voltage regulators
ERR_N	8	error and power-on indication output (active LOW)
WAKE	9	local wake-up input
V _{BAT}	10	battery supply voltage
SPLIT	11	common-mode stabilization output
CANL	12	LOW-level CAN bus line
CANH	13	HIGH-level CAN bus line
STB_N	14	standby control input (active LOW)

[1] HVSON14 package die supply ground is connected to both the GND pin and the exposed center pad. The GND pin must be soldered to board ground. For enhanced thermal and electrical performance, it is recommended that the exposed center pad also be soldered to board ground.

7. Functional description

The TJA1043 is a stand-alone high-speed CAN transceiver with a number of operating modes, fail-safe features and diagnostic features that offer enhanced system reliability and advanced power management. The transceiver combines the functionality of the

TJA1041A with improved EMC and ESD capability and quiescent current performance. Improved slope control and high DC handling capability on the bus pins provide additional application flexibility.

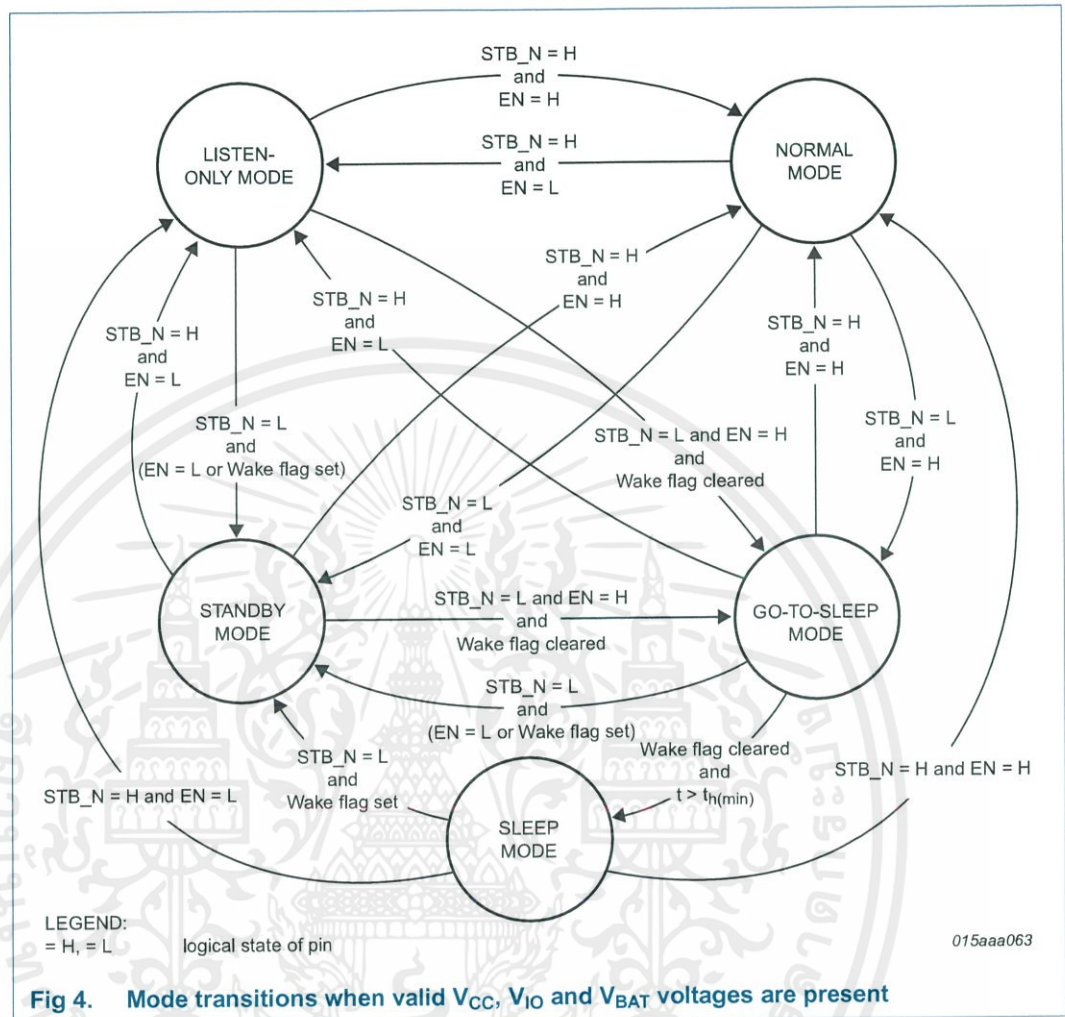
7.1 Operating modes

The TJA1043 supports five operating modes. Control pins STB_N and EN are used to select the operating mode. Switching between modes allows access to a number of diagnostics flags via pin ERR_N. [Table 4](#) describes how to switch between modes. [Figure 4](#) illustrates the mode transitions when V_{CC}, V_{IO} and V_{BAT} are valid.

Table 4. Operating mode selection

Internal flags			Control pins		Operating mode	Pin INH
UV _{NOM} ^[1]	UV _{BAT}	Wake ^[2]	STB_N ^[3]	EN		
From Normal, Listen-only, Standby and Go-to-Sleep modes						
set	X	X	X	X	Sleep mode	floating
cleared	set	X	HIGH	X	Standby mode	HIGH
cleared	X	set	LOW	X	Standby mode	HIGH
cleared	X	cleared	LOW	LOW	Standby mode	HIGH
cleared	X	cleared	LOW	HIGH	Go-to-Sleep mode ^[4]	HIGH ^[4]
cleared	cleared	X	HIGH	LOW	Listen-only mode	HIGH
cleared	cleared	X	HIGH	HIGH	Normal mode	HIGH
From Sleep mode						
set	X	X	X	X	Sleep mode	floating
cleared	set	X	HIGH	X	Standby mode	HIGH
cleared	X	set	LOW	X	Standby mode	HIGH
cleared	X	cleared	LOW	X	Sleep mode	floating
cleared	cleared	X	HIGH	LOW	Listen-only mode	HIGH
cleared	cleared	X	HIGH	HIGH	Normal mode	HIGH

- [1] Setting the UV_{NOM} flag will clear the WAKE flag.
- [2] Setting the Wake flag will clear the UV_{NOM} flag.
- [3] A LOW-to-HIGH transition on pin STB_N will clear the UV_{NOM} flag
- [4] After the minimum hold time, in Go-to-Sleep mode, t_{h(min)}, the transceiver will enter Sleep mode and pin INH will be set floating.



7.1.1 Normal mode

In Normal mode, the transceiver can transmit and receive data via the bus lines CANH and CANL (see Figure 1 for the block diagram). The differential receiver converts the analog data on the bus lines into digital data which is output to pin RXD. The slopes of the output signals on the bus lines are controlled internally and are optimized in a way that guarantees the lowest possible EME. The bus pins are biased to $0.5V_{CC}$ (via R_i). Pin INH is active, so voltage regulators controlled by pin INH (see Figure 9) will be active too.

7.1.2 Listen-only mode

In Listen-only mode, the transceiver's transmitter is disabled, effectively providing a transceiver listen-only feature. The receiver will still convert the analog bus signal on pins CANH and CANL into digital data, available for output on pin RXD. As in Normal mode, the bus pins are biased at $0.5V_{CC}$ and pin INH remains active.

7.1.3 Standby mode

Standby mode is the TJA1043's first-level power saving mode, offering reduced current consumption. In Standby mode, the transceiver is unable to transmit or receive data and the low-power receiver is activated to monitor bus activity. The bus pins are biased at ground level (via R_i). Pin INH is still active, so voltage regulators controlled by this pin will also be active.

Pins RXD and ERR_N will reflect any active wake-up requests (provided that V_{IO} and V_{BAT} are present).

7.1.4 Go-to-Sleep mode

Go-to-Sleep mode is the controlled route for entering Sleep mode. In Go-to-Sleep mode, the transceiver behaves as in Standby mode, with the addition that a go-to-sleep command is issued to the transceiver. The transceiver will remain in Go-to-Sleep mode for the minimum hold time ($t_{h(min)}$) before entering Sleep mode. The transceiver will not enter Sleep mode if the state of pin STB_N or pin EN is changed or if the Wake flag is set before $t_{h(min)}$ has elapsed.

7.1.5 Sleep mode

Sleep mode is second-level power saving mode of the TJA1043. Sleep mode is entered via Go-to-Sleep mode, and also when the undervoltage detection time on either V_{CC} or V_{IO} elapses before the relevant voltage level has recovered. In Sleep mode, the transceiver behaves as described for Standby mode, with the exception that pin INH is set floating. Voltage regulators controlled by this pin will be switched off, and the current into pin V_{BAT} will be reduced to a minimum. Pins STB_N, EN and the Wake flag can be used to wake up a node from Sleep mode (see [Table 4](#)).

7.2 Internal flags

The TJA1043 makes use of seven internal flags for its fail-safe fallback mode control and system diagnosis support. Five of these flags can be polled by the controller via pin ERR_N. Which flag is available on pin ERR_N at any time depends on the active operating mode and on a number of other conditions. [Table 5](#) describes how to access these flags.

Table 5. Accessing internal flags via pin ERR_N

Internal flag	Flag is available on pin ERR_N ^[1]	Flag is cleared
UV _{NOM}	no	by setting the Pwon or Wake flags, by a LOW-to-HIGH transition on STB_N or when both V_{IO} and V_{BAT} have recovered.
UV _{BAT}	no	when V_{BAT} has recovered
Pwon	in Listen-only mode (coming from Standby mode, Go-to-Sleep mode, or Sleep mode)	on entering Normal mode
Wake	in Standby mode, Go-to-Sleep mode, and Sleep mode (provided that V_{IO} and V_{BAT} are present)	on entering Normal mode or by setting the UV _{NOM} flag

Table 5. Accessing internal flags via pin ERR_N ...continued

Internal flag	Flag is available on pin ERR_N ^[1]	Flag is cleared
Wake-up source	in Normal mode (before the fourth dominant-to-recessive edge on pin TXD ^[2])	on leaving Normal mode
Bus failure	in Normal mode (after the fourth dominant-to-recessive edge on pin TXD ^[2])	on re-entering Normal mode or by setting the Pwon flag
Local failure	in Listen-only mode (coming from Normal mode)	on entering Normal mode or when RXD is dominant while TXD is recessive (provided that all local failures are resolved) or by setting the Pwon flag

[1] Pin ERR_N is an active-LOW output, so a LOW-level indicates a set flag and a HIGH-level indicates a cleared flag. Allow pin ERR_N to stabilize for at least 8 μs after changing operating modes.

[2] Allow for a TXD dominant time of at least 4 μs per dominant-recessive cycle.

7.2.1 UV_{NOM} flag

UV_{NOM} is the V_{CC} and V_{IO} undervoltage detection flag. The flag is set when the voltage on pin V_{CC} drops below the V_{CC} undervoltage detection voltage, V_{uvd(VCC)}, for longer than the undervoltage detection time, t_{det(uv)}, or when the voltage on pin V_{IO} drops below V_{uvd(VIO)} for longer than t_{det(uv)}. When the UV_{NOM} flag is set, the transceiver enters Sleep mode to save power and to ensure the bus is not disturbed. In Sleep mode the voltage regulators connected to pin INH are disabled, avoiding any extra power consumption that might be generated as a result of a short-circuit condition.

Any wake-up request, setting the Pwon flag or a LOW-to-HIGH transition on STB_N will clear UV_{NOM} and the timers, allowing the voltage regulators to be reactivated (at least until UV_{NOM} is set again). UV_{NOM} will also be cleared if both V_{CC} and V_{IO} recover for longer than the undervoltage recovery time, t_{rec(uv)}. The transceiver will then switch to the operating mode indicated by the logic levels on pins STB_N and EN (see Table 4).

7.2.2 UV_{BAT} flag

UV_{BAT} is the V_{BAT} undervoltage detection flag. This flag is set when the voltage on pin V_{BAT} drops below V_{uvd(VBAT)}. When UV_{BAT} is set, the transceiver will try to enter Standby mode to save power and will disengage from the bus (zero load). UV_{BAT} is cleared when the voltage on pin V_{BAT} recovers. The transceiver will then switch to the operating mode indicated by the logic levels on pins STB_N and EN (see Table 4).

7.2.3 Pwon flag

Pwon is the V_{BAT} power-on flag. This flag is set when the voltage on pin V_{BAT} recovers after previously dropping below V_{uvd(VBAT)} (usually because the battery was disconnected). Setting the Pwon flag clears the UV_{NOM} flag and timers. The Wake and Wake-up source flags are set to ensure consistent system power-up under all supply conditions. In Listen-only mode the Pwon flag can be polled via pin ERR_N (see Table 5). The flag is cleared when the transceiver enters Normal mode.

7.2.4 Wake flag

The Wake flag is set when the transceiver detects a local or remote wake-up request. A local wake-up request is detected when the logic level on pin WAKE changes, and the new level remains stable for at least t_{wake}. The Wake flag can be set in Standby mode, Go-to-Sleep mode or Sleep mode. Setting the Wake flag clears the UV_{NOM} flag and

timers. Once set, the Wake flag status is immediately available on pins ERR_N and RXD (provided V_{IO} and V_{BAT} are present). This flag is also set at power-on and cleared when the UV_{NOM} flag is set or the transceiver enters Normal mode.

7.2.5 Remote wake-up (via the CAN bus)

The TJA1043 wakes up from Standby or Sleep mode when a dedicated wake-up pattern (specified in ISO 11898-2: 2016) is detected on the bus. This filtering helps avoid spurious wake-up events. A spurious wake-up sequence could be triggered by, for example, a dominant clamped bus or by dominant phases due to noise or spikes on the bus.

The wake-up pattern consists of:

- a dominant phase of at least $t_{wake(busdom)}$ followed by
- a recessive phase of at least $t_{wake(busrec)}$ followed by
- a dominant phase of at least $t_{wake(busdom)}$

Dominant or recessive bits between the above mentioned phases that are shorter than $t_{wake(busdom)}$ and $t_{wake(busrec)}$ respectively are ignored.

The complete dominant-recessive-dominant pattern must be received within $t_{to(wake)bus}$ to be recognized as a valid wake-up pattern (see Figure 5). Otherwise, the internal wake-up logic is reset. The complete wake-up pattern will then need to be retransmitted to trigger a wake-up event. Pin RXD remains HIGH until the wake-up event has been triggered.

A wake-up event is not flagged on RXD if any of the following events occurs while a valid wake-up pattern is being received:

- The TJA1043 switches to Normal mode
- The complete wake-up pattern was not received within $t_{to(wake)bus}$
- A V_{CC} or V_{IO} undervoltage is detected (UV_{NOM} flag set; see Section 7.2.1)

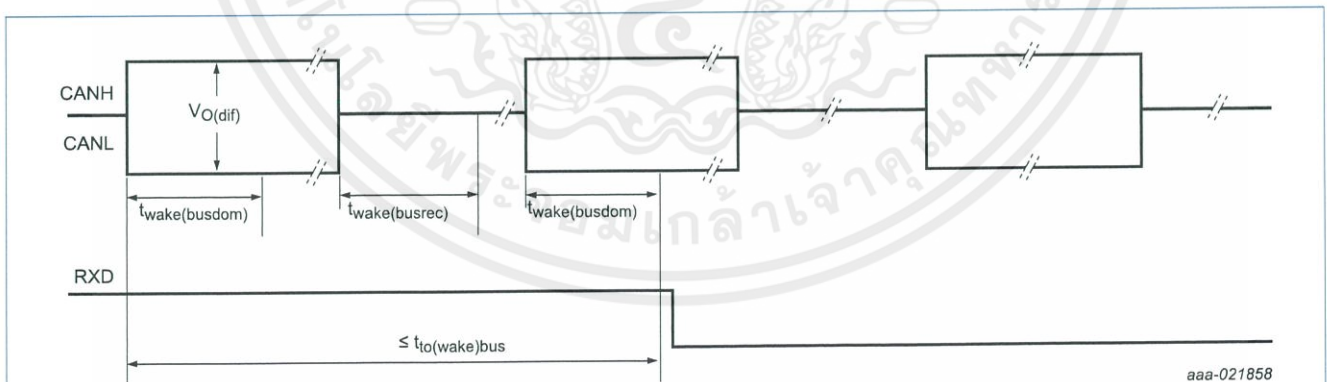


Fig 5. Wake-up timing

7.2.6 Wake-up source flag

Wake-up source recognition is provided via the Wake-up source flag, which is set when the Wake flag is set by a local wake-up request via the WAKE pin. The Wake-up source flag can be polled via the ERR_N pin in Normal mode (see Table 5). This flag is also set at power-on and cleared when the transceiver leaves Normal mode.

7.2.7 Bus failure flag

The Bus failure flag is set if the transceiver detects a bus line short-circuit condition to V_{BAT} , V_{CC} or GND during four consecutive dominant-recessive cycles on pin TXD, while trying to drive the bus lines dominant. The Bus failure flag can be polled via the ERR_N pin in Normal mode (see [Table 5](#)). This flag is cleared at power-on or when the transceiver re-enters Normal mode.

7.2.8 Local failure flag

In Normal and Listen-only modes, the transceiver can distinguish four different local failure events, any of which will cause the Local failure flag to be set. The four local failure events are: TXD dominant clamping, TXD-to-RXD short circuit, bus dominant clamping and an overtemperature event. The nature and detection of these local failures is described in [Section 7.3](#). The Local failure flag can be polled via the ERR_N pin in Listen-only mode (see [Table 5](#)). This flag is cleared at power-on, when entering Normal mode or when RXD is dominant while TXD is recessive, provided that all local failures have been resolved.

7.3 Local failures

The TJA1043 can detect four different local failure conditions. Any of these failures will set the Local failure flag, and in most cases the transmitter of the transceiver will be disabled.

7.3.1 TXD dominant time-out function

A permanent LOW level on pin TXD (due to a hardware or software application failure) would drive the CAN bus into a permanent dominant state, blocking all network communications. The TXD dominant time-out function prevents such a network lock-up by disabling the transmitter if pin TXD remains LOW for longer than the TXD dominant time-out time $t_{to(dom)TXD}$. The $t_{to(dom)TXD}$ timer defines the minimum possible bit rate of 40 kbit/s. The transmitter remains disabled until the Local failure flag has been cleared.

7.3.2 TXD-to-RXD short-circuit detection

A short-circuit between pins RXD and TXD would lock the bus in a permanent dominant state once it had been driven dominant, because the low-side driver of RXD is typically stronger than the high-side driver of the controller connected to TXD. TXD-to-RXD short-circuit detection prevents such a network lock-up by disabling the transmitter. The transmitter remains disabled until the Local failure flag has been cleared.

7.3.3 Bus dominant time-out function

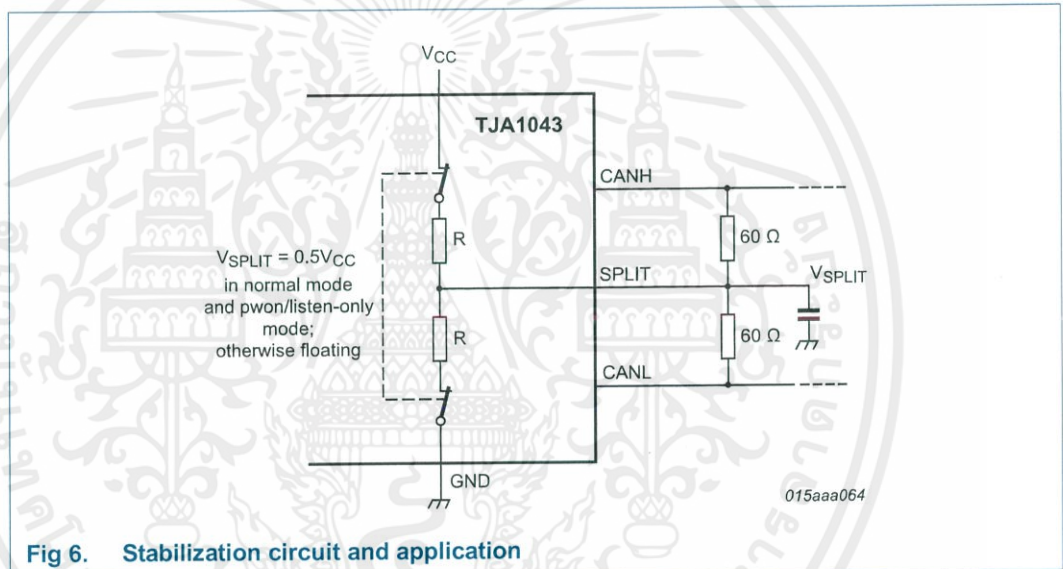
A CAN bus short circuit (to V_{BAT} , V_{CC} or GND) or a failure in one of the other network nodes could result in a differential voltage on the bus high enough to represent a bus dominant state. Because a node will not start transmission if the bus is dominant, the normal bus failure detection will not detect this failure, but the bus dominant clamping detection will. The Local failure flag is set if the dominant state on the bus persists for longer than $t_{to(dom)bus}$. By checking this flag, the controller can determine if a clamped bus is blocking network communications. There is no need to disable the transmitter. Note that the Local failure flag does not retain a bus dominant clamping failure, and is released as soon as the bus returns to recessive state.

7.3.4 Overtemperature detection

If the junction temperature becomes excessive, the transmitter will shut down in time to protect the output drivers from overheating without compromising the maximum operating temperature. The transmitter will remain disabled until the Local failure flag has been cleared.

7.4 SPLIT pin

Using the SPLIT pin on the TJA1043 in conjunction with a split termination network (see Figure 6 and Figure 9) can help to stabilize the recessive voltage level on the bus. This will reduce EME in networks with DC leakage to ground (e.g. from deactivated nodes with poor bus leakage performance). In Normal and Listen-only modes, pin SPLIT delivers a DC output voltage of $0.5V_{CC}$. In Standby, Go-to-Sleep and Sleep modes, pin SPLIT is floating.



7.5 V_{IO} supply pin

Pin V_{IO} should be connected to the microcontroller supply voltage (see Figure 9). This will cause the signal levels of pins TXD, RXD, STB_N, EN and ERR_N to be adjusted to the I/O levels of the microcontroller, facilitating direct interfacing without the need for glue logic.

7.6 WAKE pin

A local wake-up event is triggered by a LOW-to-HIGH or HIGH-to-LOW transition on the WAKE pin, allowing for maximum flexibility when designing a local wake-up circuit. To minimize current consumption, the internal bias voltage will follow the logic state on the pin after a delay of t_{wake}. A HIGH level on pin WAKE is followed by an internal pull-up to V_{BAT}. A LOW level on pin WAKE is followed by an internal pull-down towards GND. In applications that don't make use of the local wake-up facility, it is recommended that the WAKE pin be connected to V_{BAT} or GND to ensure optimal EMI performance.



TJA1044

High-speed CAN transceiver with Standby mode

Rev. 6 — 24 August 2017

Product data sheet

1. General description

The TJA1044 is part of the Mantis family of high-speed CAN transceivers. It provides an interface between a Controller Area Network (CAN) protocol controller and the physical two-wire CAN bus. The transceiver is designed for high-speed CAN applications in the automotive industry, providing the differential transmit and receive capability to (a microcontroller with) a CAN protocol controller.

The TJA1044 offers a feature set optimized for 12 V automotive applications, with significant improvements over NXP's first- and second-generation CAN transceivers, such as the TJA1040 and TJA1042, and excellent ElectroMagnetic Compatibility (EMC) performance. Additionally, the TJA1044 features:

- Ideal passive behavior to the CAN bus when the supply voltage is off
- A very low-current Standby mode with bus wake-up capability
- Excellent EMC performance at speeds up to 500 kbit/s, even without a common mode choke
- TJA1044GT/3 and TJA1044GTK/3 can be interfaced directly to microcontrollers with supply voltages from 3 V to 5 V

These features make the TJA1044 an excellent choice for all types of HS-CAN networks, in nodes that require a low-power mode with wake-up capability via the CAN bus.

The TJA1044 implements the CAN physical layer as defined in ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5. The TJA1044T is specified for data rates up to 1 Mbit/s. Additional timing parameters defining loop delay symmetry are specified for the other variants. This implementation enables reliable communication in the CAN FD fast phase at data rates up to 5 Mbit/s.

2. Features and benefits

2.1 General

- Fully ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5 compliant
- Very low-current Standby mode with host and bus wake-up capability
- Optimized for use in 12 V automotive systems
- EMC performance satisfies 'Hardware Requirements for LIN, CAN and FlexRay Interfaces in Automotive Applications', Version 1.3, May 2012.
- AEC-Q100 qualified
- Dark green product (halogen free and Restriction of Hazardous Substances (RoHS) compliant)

- V_{IO} input on TJA1044x/3 variants allows for direct interfacing with 3 V to 5 V microcontrollers. Variants without a V_{IO} pin can interface with 3.3 V and 5 V-supplied microcontrollers, provided the microcontroller I/Os are 5 V tolerant.
- Both V_{IO} and non- V_{IO} variants are available in SO8 and leadless HVSON8 (3.0 mm × 3.0 mm) packages; HVSON8 with improved Automated Optical Inspection (AOI) capability.

2.2 Predictable and fail-safe behavior

- Functional behavior predictable under all supply conditions
- Transceiver disengages from bus when not powered (zero load)
- Transmit Data (TXD) and bus dominant time-out functions
- Internal biasing of TXD and STB input pins

2.3 Protection

- High ESD handling capability on the bus pins (8 kV IEC and HBM)
- Bus pins protected against transients in automotive environments
- Undervoltage detection on pins V_{CC} and V_{IO}
- Thermally protected

2.4 TJA1044 CAN FD (applicable to all product variants except TJA1044T)

- Timing guaranteed for CAN FD data rates up to 5 Mbit/s
- Improved TXD to RXD propagation delay of 210 ns

3. Quick reference data

Table 1. Quick reference data

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{CC}	supply voltage		4.75	-	5.25	V
I _{CC}	supply current	Standby mode; variants without a V _{IO} pin	-	10	15	μA
		Standby mode; variants with a V _{IO} pin	-	-	5	μA
		Normal mode; bus recessive	2	5	10	mA
		Normal mode; bus dominant	20	45	70	mA
V _{Uvd(stb)(VCC)}	standby undervoltage detection voltage on pin V _{CC}		3.5	4	4.3	V
V _{Uvd(swoff)(VCC)}	switch-off undervoltage detection voltage on pin V _{CC}	valid for variants without a V _{IO} pin	1.3	2.4	3.4	V
V _{IO}	supply voltage on pin V _{IO}		2.95	-	5.25	V
I _{IO}	supply current on pin V _{IO}	Standby mode	-	10	16.5	μA
		Normal mode; bus recessive	10	80	200	μA
		Normal mode; bus dominant	-	350	1000	μA
V _{Uvd(swoff)(VIO)}	switch-off undervoltage detection voltage on pin V _{IO}		2.4	2.6	2.8	V
V _{ESD}	electrostatic discharge voltage	IEC 61000-4-2 at pins CANH and CANL	-8	-	+8	kV
V _{CANH}	voltage on pin CANH	limiting value according to IEC60134	-42	-	+42	V
V _{CANL}	voltage on pin CANL	limiting value according to IEC60134	-42	-	+42	V
T _{vj}	virtual junction temperature		-40	-	+150	°C

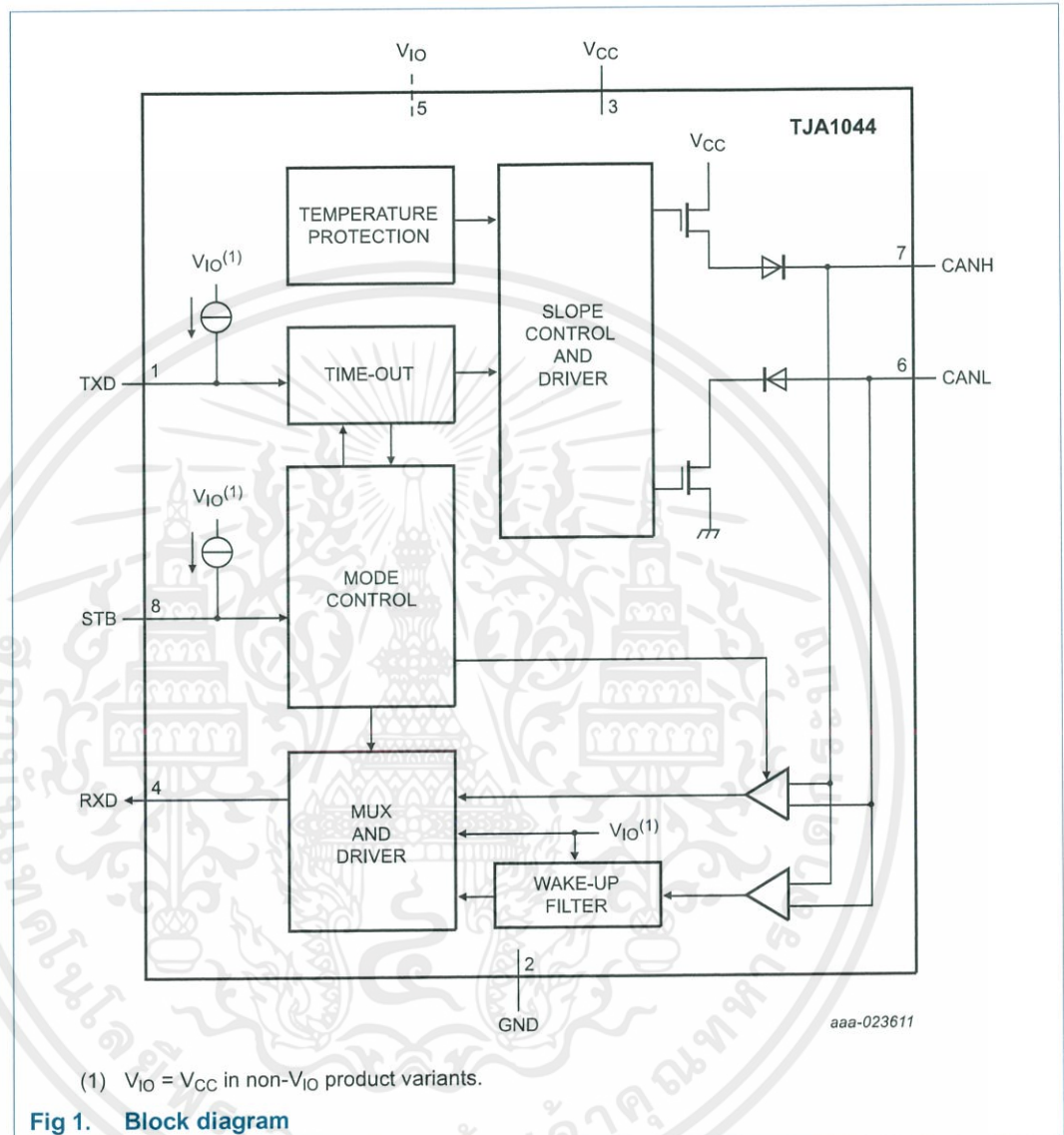
4. Ordering information

Table 2. Ordering information

Type number ^[1]	Package		Version
	Name	Description	
TJA1044T TJA1044GT TJA1044GT/3	SO8	plastic small outline package; 8 leads; body width 3.9 mm	SOT96-1
TJA1044GTK TJA1044GTK/3	HVSON8	plastic thermal enhanced very thin small outline package; no leads; 8 terminals; body 3 × 3 × 0.85 mm	SOT782-1

[1] TJA1044GT/3 and TJA1044GTK/3 with V_{IO} pin; all variants other than TJA1044T support CAN FD.

5. Block diagram



6. Pinning information

6.1 Pinning

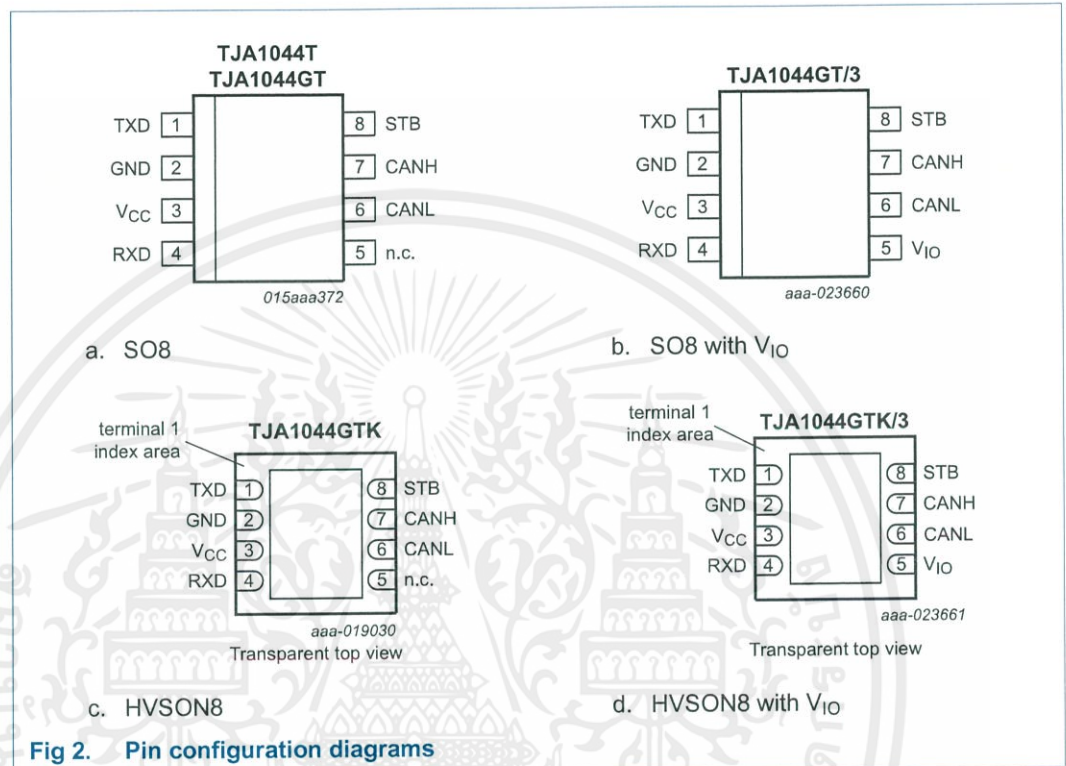


Fig 2. Pin configuration diagrams

6.2 Pin description

Table 3. Pin description

Symbol	Pin	Description
TXD	1	transmit data input
GND ^[1]	2	ground supply
V _{CC}	3	supply voltage
RXD	4	receive data output; reads out data from the bus lines
n.c.	5	not connected; TJA1044T, TJA1044GT and TJA1044GTK only
V _{IO}	5	supply voltage for I/O level adapter; TJA1044x/3 variants only
CANL	6	LOW-level CAN bus line
CANH	7	HIGH-level CAN bus line
STB	8	Standby mode control input

[1] HVSON8 package die supply ground is connected to both the GND pin and the exposed center pad. The GND pin must be soldered to board ground. For enhanced thermal and electrical performance, it is recommended that the exposed center pad also be soldered to board ground.

7. Functional description

7.1 Operating modes

The TJA1044 supports two operating modes, Normal and Standby. The operating mode is selected via pin STB. See [Table 4](#) for a description of the operating modes under normal supply conditions.

Table 4. Operating modes

Mode	Inputs		Outputs	
	Pin STB	Pin TXD	CAN driver	Pin RXD
Normal	LOW	LOW	dominant	LOW
		HIGH	recessive	LOW when bus dominant HIGH when bus recessive
Standby	HIGH	x ^[1]	biased to ground	follows BUS when wake-up detected HIGH when no wake-up detected

[1] 'x' = don't care.

7.1.1 Normal mode

A LOW level on pin STB selects Normal mode. In this mode, the transceiver can transmit and receive data via the bus lines CANH and CANL (see [Figure 1](#) for the block diagram). The differential receiver converts the analog data on the bus lines into digital data which is output on pin RXD. The slopes of the output signals on the bus lines are controlled internally and are optimized in a way that guarantees the lowest possible EME.

7.1.2 Standby mode

A HIGH level on pin STB selects Standby mode. In Standby mode, the transceiver is not able to transmit or correctly receive data via the bus lines. The transmitter and Normal-mode receiver blocks are switched off to reduce supply current, and only a low-power differential receiver monitors the bus lines for activity.

In Standby mode, the bus lines are biased to ground to minimize system supply current. The low-power receiver is supplied from V_{IO} (V_{CC} in non- V_{IO} variants) and can detect CAN bus activity even if V_{IO} is the only available supply voltage. Pin RXD follows the bus after a wake-up request has been detected. A transition to Normal mode is triggered when STB is forced LOW.

7.2 Remote wake-up (via the CAN bus)

The TJA1044 wakes up from Standby mode when a dedicated wake-up pattern (specified in ISO 11898-2:2016) is detected on the bus. This filtering helps avoid spurious wake-up events. A spurious wake-up sequence could be triggered by, for example, a dominant clamped bus or by dominant phases due to noise or spikes on the bus.

The wake-up pattern consists of:

- a dominant phase of at least $t_{wake(busdom)}$ followed by
- a recessive phase of at least $t_{wake(busrec)}$ followed by
- a dominant phase of at least $t_{wake(busdom)}$

Dominant or recessive bits between the above mentioned phases that are shorter than $t_{wake(busdom)}$ and $t_{wake(busrec)}$ respectively are ignored.

The complete dominant-recessive-dominant pattern must be received within $t_{to(wake)bus}$ to be recognized as a valid wake-up pattern (see Figure 3). Otherwise, the internal wake-up logic is reset. The complete wake-up pattern will then need to be retransmitted to trigger a wake-up event. Pin RXD remains HIGH until the wake-up event has been triggered.

After a wake-up sequence has been detected, the TJA1044 will remain in Standby mode with the bus signals reflected on RXD. Note that dominant or recessive phases lasting less than $t_{fltr(wake)bus}$ will not be detected by the low-power differential receiver and will not be reflected on RXD in Standby mode.

A wake-up event is not flagged on RXD if any of the following events occurs while a valid wake-up pattern is being received:

- The TJA1044 switches to Normal mode
- The complete wake-up pattern was not received within $t_{to(wake)bus}$
- A V_{CC} or V_{IO} undervoltage is detected ($V_{CC} < V_{uvd(swoff)}(V_{CC})$ or $V_{IO} < V_{uvd(swoff)}(V_{IO})$; see Section 7.3.3)

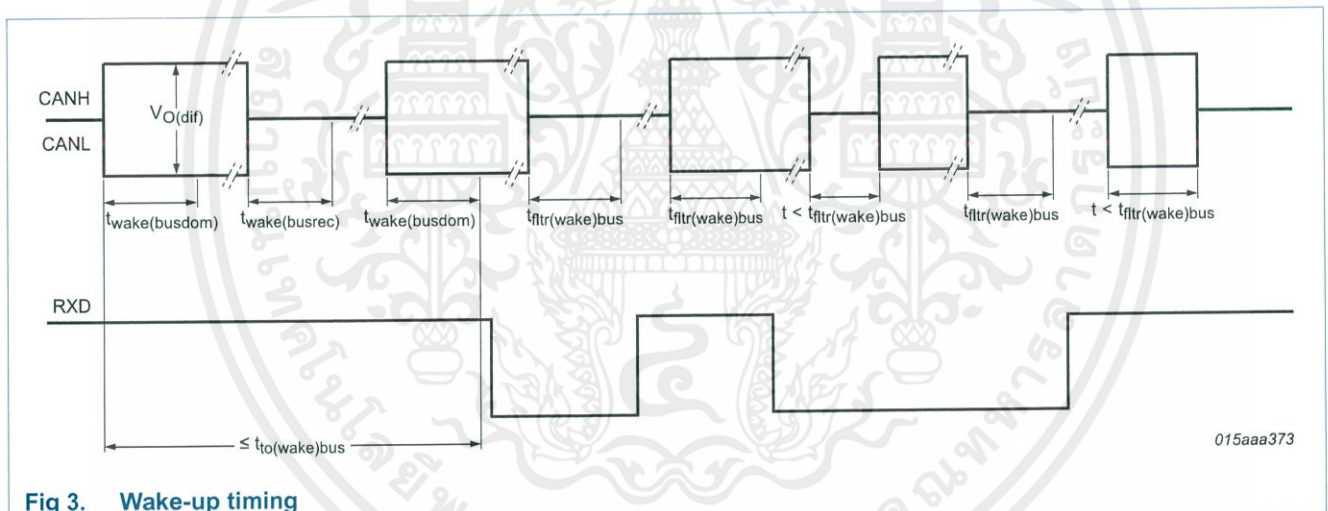


Fig 3. Wake-up timing

7.3 Fail-safe features

7.3.1 TXD dominant time-out function

A 'TXD dominant time-out' timer is started when pin TXD is set LOW. If the LOW state on this pin persists for longer than $t_{to(dom)TXD}$, the transmitter is disabled, releasing the bus lines to recessive state. This function prevents a hardware and/or software application failure from driving the bus lines to a permanent dominant state (blocking all network communications). The TXD dominant time-out timer is reset when pin TXD is set HIGH. The TXD dominant time-out time also defines the minimum possible bit rate of approximately 25 kbit/s.

7.3.2 Internal biasing of TXD and STB input pins

Pins TXD and STB have internal pull-ups to V_{CC} (V_{IO} for variants with a V_{IO} pin) to ensure a safe, defined state in case one or both of these pins are left floating. Pull-up currents flow in these pins in all states; both pins should be held HIGH in Standby mode to minimize supply current.

7.3.3 Undervoltage detection on pins V_{CC} and V_{IO}

If V_{CC} drops below the standby undervoltage detection level, $V_{uvd(stb)}(V_{CC})$, the transceiver switches to Standby mode. The logic state of pin STB is ignored until V_{CC} has recovered.

In versions with a V_{IO} pin, if V_{IO} drops below the switch-off undervoltage detection level ($V_{uvd(swoff)}(V_{IO})$), the transceiver switches off and disengages from the bus (zero load) until V_{IO} has recovered.

In versions without a V_{IO} pin, if V_{CC} drops below the switch-off undervoltage detection level ($V_{uvd(swoff)}(V_{CC})$), the transceiver switches off and disengages from the bus (zero load) until V_{CC} has recovered.

7.3.4 Overtemperature protection

The output drivers are protected against overtemperature conditions. If the virtual junction temperature exceeds the shutdown junction temperature, $T_{j(sd)}$, both output drivers are disabled. When the virtual junction temperature drops below $T_{j(sd)}$ again, the output drivers recover once TXD has been reset to HIGH. Including the TXD condition prevents output driver oscillation due to small variations in temperature.

7.4 V_{IO} supply pin (TJA1044x/3 variants)

Pin V_{IO} should be connected to the microcontroller supply voltage (see [Figure 7](#)). This will adjust the signal levels of pins TXD, RXD and STB to the I/O levels of the microcontroller. Pin V_{IO} also provides the internal supply voltage for the low-power differential receiver in the transceiver. For applications running in low-power mode, this allows the bus lines to be monitored for activity even if there is no supply voltage on pin V_{CC} .

For variants of the TJA1044 without a V_{IO} pin, all circuitry is connected to V_{CC} (pin 5 is not bonded). The signal levels of pins TXD, RXD and STB are then compatible with 5 V microcontrollers. This allows the device to interface with both 3.3 V and 5 V-supplied microcontrollers, provided the microcontroller I/Os are 5 V tolerant.

TJA1048

Dual high-speed CAN transceiver with Standby mode

Rev. 6 — 19 March 2018

Product data sheet

1. General description

The TJA1048 is a dual high-speed CAN transceiver that provides an interface between a Controller Area Network (CAN) protocol controller and the physical two-wire CAN bus. The transceiver is designed for high-speed CAN applications in the automotive industry, providing the differential transmit and receive capability to (a microcontroller with) a CAN protocol controller.

The TJA1048 belongs to the third generation of high-speed CAN transceivers from NXP Semiconductors, offering significant improvements over first- and second-generation devices such as the TJA1040. It offers improved Electro Magnetic Compatibility (EMC) and ElectroStatic Discharge (ESD) performance, and also features:

- Ideal passive behavior to the CAN bus when the supply voltage is off
- A very low-current Standby mode with bus wake-up capability on both channels
- Can be interfaced directly to microcontrollers with supply voltages from 3 V to 5 V

The TJA1048 implements the CAN physical layer as defined in ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5. This implementation enables reliable communication in the CAN FD fast phase at data rates up to 5 Mbit/s.

These features make the TJA1048 an excellent choice for all types of HS-CAN networks containing more than one HS-CAN interface that require a low-power mode with wake-up capability via the CAN bus, especially for Body Control and Gateway units.

2. Features and benefits

2.1 General

- Two TJA1042/3 HS-CAN transceivers combined monolithically in a single package
- ISO 11898-2:2016 and SAE J2284-1 to SAE J2284-5 compliant
- Timing guaranteed for data rates up to 5 Mbit/s in the CAN FD fast phase
- Suitable for 12 V and 24 V systems
- Low ElectroMagnetic Emission (EME) and high ElectroMagnetic Immunity (EMI)
- V_{IO} input allows for direct interfacing with 3 V to 5 V microcontrollers
- Available in SO14 and HVSON14 packages
- Leadless HVSON14 package (3.0 mm × 4.5 mm) with improved Automated Optical Inspection (AOI) capability
- Dark green product (halogen free and Restriction of Hazardous Substances (RoHS) compliant)
- AEC-Q100 qualified



2.2 Low-power management

- Very low-current Standby mode with host and bus wake-up capability
- Functional behavior predictable under all supply conditions
- Transceiver disengages from the bus when not powered up (zero load)
- Wake-up receiver powered by V_{IO} ; allows shut down of V_{CC}

2.3 Protection

- High ESD handling capability on the bus pins
- Bus pins protected against transients in automotive environments
- Transmit Data (TXD) dominant time-out function
- Undervoltage detection on pins V_{CC} and V_{IO}
- Thermally protected

3. Quick reference data

Table 1. Quick reference data

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V_{CC}	supply voltage		4.5	-	5.5	V
V_{IO}	supply voltage on pin V_{IO}		2.8	-	5.5	V
$V_{uvd}(V_{CC})$	undervoltage detection voltage on pin V_{CC}		3.5	-	4.5	V
$V_{uvd}(V_{IO})$	undervoltage detection voltage on pin V_{IO}		1.3	2.0	2.7	V
I_{CC}	supply current	Standby mode	-	0.5	2	μ A
		Normal mode				
		both channels recessive	-	-	20	mA
		one channel dominant	-	-	80	mA
I_{IO}	supply current on pin V_{IO}	both channels dominant	-	90	140	mA
		Standby mode; $V_{TXD} = V_{IO}$	-	16.5	26	μ A
		Normal mode				
		both channels recessive	-	-	35	μ A
		one channel dominant	-	-	300	μ A
		both channels dominant	-	-	550	μ A
V_{ESD}	electrostatic discharge voltage	IEC 61000-4-2 at pins CANHx and CANLx	-6	-	+6	kV
V_{CANH}	voltage on pin CANH	pins CANH1 and CANH2	-58	-	+58	V
V_{CANL}	voltage on pin CANL	pins CANL1 and CANL2	-58	-	+58	V
T_{vj}	virtual junction temperature		-40	-	+150	$^{\circ}$ C

4. Ordering information

Table 2. Ordering information

Type number	Package		Version
	Name	Description	
TJA1048T	SO14	plastic small outline package; 14 leads; body width 3.9 mm	SOT108-1
TJA1048TK	HVSON14	plastic, thermal enhanced very thin small outline package; no leads; 14 terminals; body 3 × 4.5 × 0.85 mm	SOT1086-2



5. Block diagram

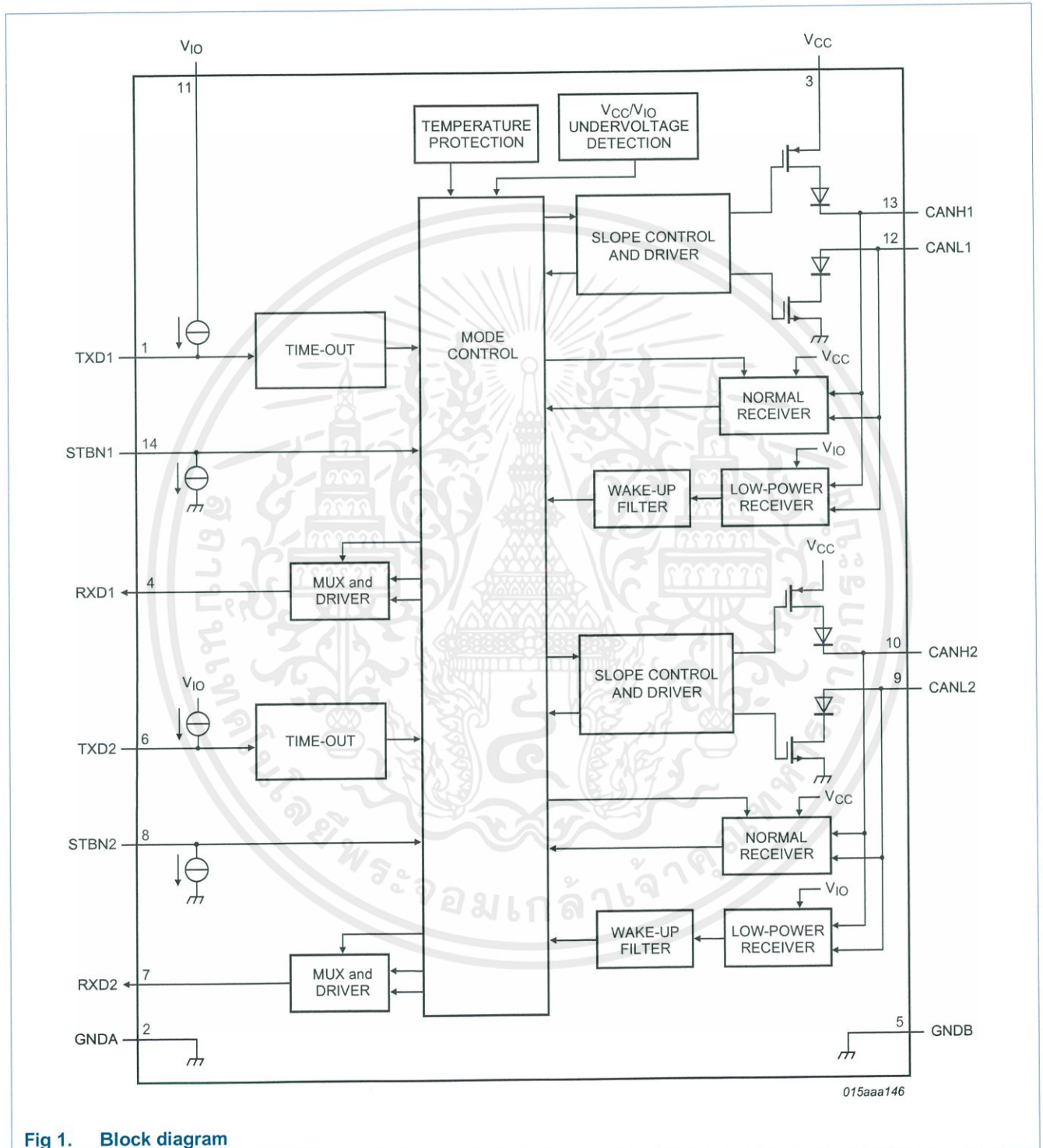
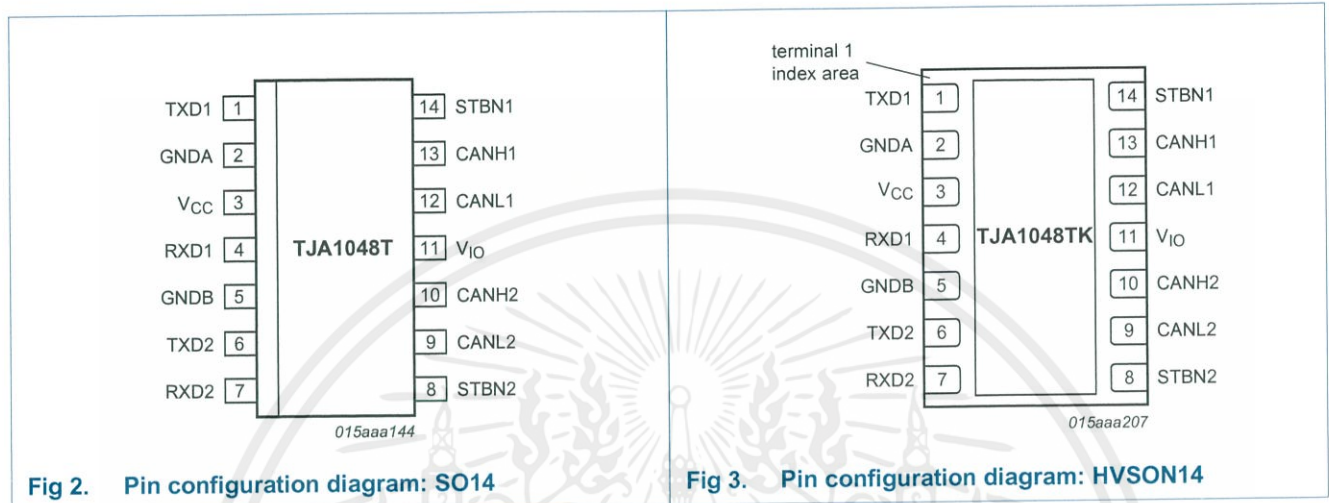


Fig 1. Block diagram

6. Pinning information

6.1 Pinning



6.2 Pin description

Table 3. Pin description

Symbol	Pin	Description
TXD1	1	transmit data input 1
GNDA	2 ^[1]	transceiver ground
V _{CC}	3	transceiver supply voltage
RXD1	4	receive data output 1; reads out data from bus line 1
GNDB	5 ^[1]	transceiver ground
TXD2	6	transmit data input 2
RXD2	7	receive data output 2; reads out data from bus line 2
STBN2	8	standby control input 2 (HIGH = Normal mode, LOW = Standby mode)
CANL2	9	LOW-level CAN bus line 2
CANH2	10	HIGH-level CAN bus line 2
V _{IO}	11	supply voltage for I/O level adapter
CANL1	12	LOW-level CAN bus line 1
CANH1	13	HIGH-level CAN bus line 1
STBN1	14	standby control input 1 (HIGH = Normal mode, LOW = Standby mode)

[1] Pins 2 and 5 must be connected together externally in the application. HVSON14 package die supply ground is connected to both the GND pin and the exposed center pad. The GND pin must be soldered to board ground. For enhanced thermal and electrical performance, it is recommended that the exposed center pad also be soldered to board ground.

7. Functional description

The TJA1048 is a dual HS-CAN stand-alone transceiver with Standby mode and robust ESD handling capability. It combines the functionality of two TJA1042/3 transceivers with improved EMC and quiescent current performance. Improved slope control and high DC handling capability on the bus pins provide additional application flexibility.

7.1 Operating modes

The TJA1048 supports two operating modes per transceiver, Normal and Standby. The operating mode can be selected independently for each transceiver via pins STBN1 and STBN2 (see [Table 4](#)).

Table 4. Operating modes

Mode	Pin STBN1/STBN2	Pin RXD1/RXD2	
		LOW	HIGH
Normal	HIGH	bus dominant	bus recessive
Standby	LOW	wake-up request detected	no wake-up request detected

7.1.1 Normal mode

A HIGH level on pin STBN1/STBN2 selects Normal mode. In this mode, the transceiver can transmit and receive data via the bus lines CANH1/CANL1 and CANH2/CANL2 (see [Figure 1](#) for the block diagram). The differential receiver converts the analog data on the bus lines into digital data which is output on pin RXD1/RXD2. The slopes of the output signals on the bus lines are controlled internally and are optimized in a way that guarantees the lowest possible EME.

7.1.2 Standby mode

A LOW level on pin STBN1/STBN2 selects Standby mode. In Standby mode, the transceiver is not able to transmit or correctly receive data via the bus lines. The transmitter and Normal-mode receiver blocks are switched off to reduce supply current, and only a low-power differential receiver monitors the bus lines for activity.

In Standby mode, the bus lines are biased to ground to minimize the system supply current. The low-power receiver is supplied by V_{IO} , and is capable of detecting CAN bus activity even if V_{IO} is the only supply voltage available. When pin RXD1/RXD2 goes LOW to signal a wake-up request, a transition to Normal mode will not be triggered until STBN1/STBN2 is forced HIGH.

7.1.3 Remote wake-up (via the CAN bus)

A dedicated wake-up sequence (specified in ISO 11898-2:2016) must be received to wake-up the TJA1048 from a low-power mode. This filtering is necessary to avoid spurious wake-up events due to a dominant clamped CAN bus or dominant phases caused by noise or spikes on the bus.

A valid wake-up pattern consists of:

- A dominant phase of at least $t_{wake(busdom)}$ followed by
- A recessive phase of at least $t_{wake(busrec)}$ followed by
- A dominant phase of at least $t_{wake(busdom)}$

The complete dominant-recessive-dominant pattern must be received within $t_{to(wake)bus}$ to be recognized as a valid wake-up pattern (see Figure 4). Pin RXD1/RXD2 will remain recessive until the wake-up event has been triggered.

After a wake-up sequence has been detected, the TJA1048 will remain in Standby mode with the bus signals reflected on RXD1/RXD2. Note that dominant or recessive phases lasting less than $t_{fltr(wake)bus}$ will not be detected by the low-power differential receiver and will not be reflected on RXD1/RXD2 in Standby mode.

A wake-up event will not be registered if any of the following events occurs while a wake-up sequence is being transmitted:

- The TJA1048 switches to Normal mode
- The complete wake-up pattern was not received within $t_{to(wake)bus}$
- A V_{IO} undervoltage is detected ($V_{IO} < V_{uvd(VIO)}$; see Section 7.2.3)

If any of these events occurs while a wake-up sequence is being received, the internal wake-up logic will be reset and the complete wake-up sequence will have to be re-transmitted to trigger a wake-up event.

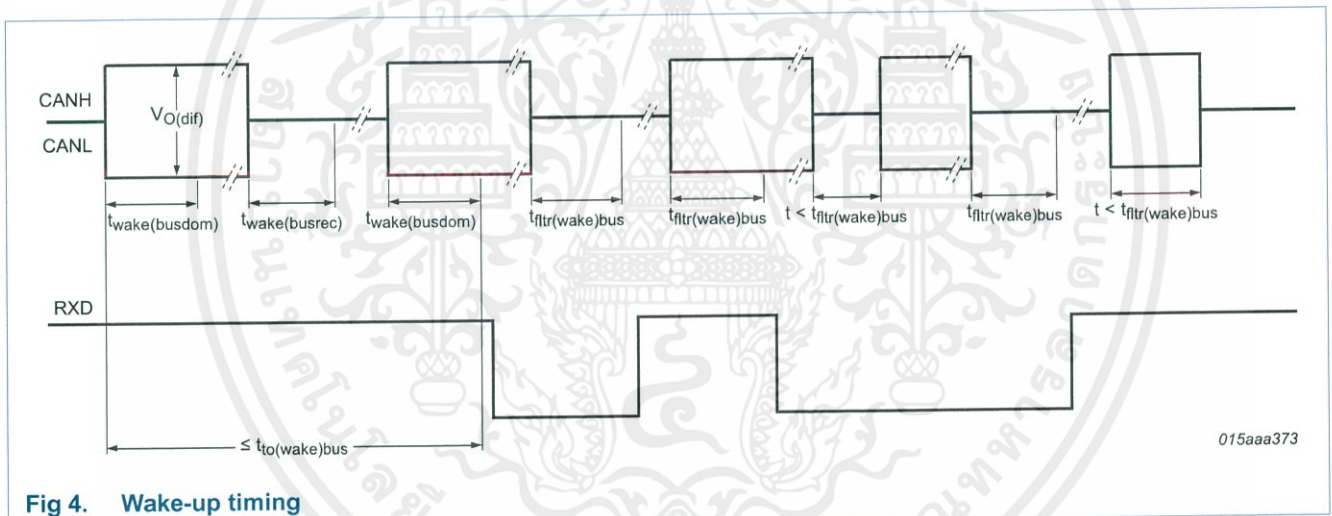


Fig 4. Wake-up timing

7.2 Fail-safe features

7.2.1 TXD dominant time-out function

A 'TXD dominant time-out' timer is started when pin TXD1/TXD2 is set LOW. If the LOW state on this pin persists for longer than $t_{to(dom)TXD}$, the transmitter is disabled, releasing the bus lines to recessive state. This function prevents a hardware and/or software application failure from driving the bus lines to a permanent dominant state (blocking all network communications). The TXD dominant time-out timer is reset when pin TXD1/TXD2 is set HIGH. The TXD dominant time-out time also defines the minimum possible bit rate of 40 kbit/s. The TJA1048 has two TXD dominant time-out timers that operate independently of each other.

7.2.2 Internal biasing of TXD1, TXD2, STBN1 and STBN2 input pins

Pins TXD1 and TXD2 have internal pull-ups to V_{IO} and pins STBN1 and STBN2 have internal pull-downs to GNDA and GNDB. This ensures a safe, defined state if any of these pins is left floating. Pins GNDA and GNDB must be connected together in the application.

Pull-up/pull-down currents flow in these pins in all states. Pins TXD1 and TXD2 should be held HIGH in Standby mode to minimize the supply current; pins STBN1 and STBN2 should be held LOW.

7.2.3 Undervoltage detection on pins V_{CC} and V_{IO}

Should V_{CC} drop below the V_{CC} undervoltage detection level, $V_{uvd}(V_{CC})$, both transceivers will switch to Standby mode. The logic state of pins STBN1 and STBN2 will be ignored until V_{CC} has recovered.

Should V_{IO} drop below the V_{IO} undervoltage detection level, $V_{uvd}(V_{IO})$, the transceivers will switch off and disengage from the bus (zero load) until V_{IO} has recovered.

7.2.4 Overtemperature protection

The output drivers are protected against overtemperature conditions. If the virtual junction temperature exceeds the shutdown junction temperature, $T_{j(sd)}$, both output drivers will be disabled. When the virtual junction temperature drops below $T_{j(sd)}$ again, the output drivers will recover independently once TXD1/TXD2 has been reset to HIGH. Including the TXD1/TXD2 condition prevents output driver oscillation due to small variations in temperature.

7.3 V_{IO} supply pin

Pin V_{IO} should be connected to the microcontroller supply voltage (see [Figure 7](#)). This will adjust the signal levels of pins TXD1, TXD2, RXD1, RXD2, STBN1 and STBN2 to the I/O levels of the microcontroller. Pin V_{IO} also provides the internal supply voltage for the transceiver's low-power differential receiver. For applications running in low-power mode, this allows the bus lines to be monitored for activity even if there is no supply voltage on pin V_{CC} .

TJA1055

Enhanced fault-tolerant CAN transceiver

Rev. 04 — 17 February 2009

Product data sheet

1. General description

The TJA1055 is the interface between the protocol controller and the physical bus wires in a Controller Area Network (CAN). It is primarily intended for low-speed applications up to 125 kBd in passenger cars. The device provides differential receive and transmit capability but will switch to single-wire transmitter and/or receiver in error conditions. The TJA1055 is the enhanced version of the TJA1054 and TJA1054A. TJA1055 has the same functionality but in addition offering a number of improvements. The most important improvements of the TJA1055 with respect to the TJA1054 and TJA1054A are:

- Improved ElectroStatic Discharge (ESD) performance
- Lower current consumption in sleep mode
- Wake-up signalling on RXD and $\overline{\text{ERR}}$ without V_{CC} active
- 3 V interfacing with microcontroller possible with TJA1055T/3

2. Features

2.1 Optimized for in-car low-speed communication

- Pin-to-pin compatible with TJA1054 and TJA1054A
- Baud rate up to 125 kBd
- Up to 32 nodes can be connected
- Supports unshielded bus wires
- Very low ElectroMagnetic Emission (EME) due to built-in slope control function and a very good matching of the CANL and CANH bus outputs
- Very high ElectroMagnetic Immunity (EMI) in normal operating mode and in low power modes
- Fully integrated receiver filters
- Transmit Data (TxD) dominant time-out function
- High ESD robustness:
 - ◆ ± 8 kV Electrostatic Discharge (ESD) protection Human Body Model (HBM) for off-board pins
 - ◆ ± 6 kV Electrostatic Discharge (ESD) protection IEC 61000-4-2 for off-board pins
- Low-voltage microcontroller support

2.2 Bus failure management

- Supports single-wire transmission modes with ground offset voltages up to 1.5 V
- Automatic switching to single-wire mode in the event of bus failures, even when the CANH bus wire is short-circuited to V_{CC}



- Automatic reset to differential mode if bus failure is removed
- Full wake-up capability during failure modes

2.3 Protections

- Bus pins short-circuit safe to battery and to ground
- Thermally protected
- Bus lines protected against transients in an automotive environment
- An unpowered node does not disturb the bus lines
- Microcontroller interface without reverse current paths, if unpowered

2.4 Support for low power modes

- Low current sleep mode and standby mode with wake-up via the bus lines
- Software accessible power-on reset flag

3. Quick reference data

Table 1. Quick reference data

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{CC}	supply voltage		4.75	-	5.25	V
V _{BAT}	battery supply voltage	no time limit	-0.3	-	+40	V
		operating mode	5.0	-	40	V
		load dump	-	-	58	V
I _{BAT}	battery supply current	sleep mode at V _{RTL} = V _{WAKE} = V _{INH} = V _{BAT} = 14 V; T _{amb} = -40 °C to +125 °C	-	25	40	µA
V _{CANH}	voltage on pin CANH	V _{CC} = 0 V to 5.0 V; V _{BAT} ≥ 0 V; no time limit; with respect to any other pin	-58	-	+58	V
V _{CANL}	voltage on pin CANL	V _{CC} = 0 V to 5.0 V; V _{BAT} ≥ 0 V; no time limit; with respect to any other pin	-58	-	+58	V
V _{O(dom)}	dominant output voltage	V _{TXD} = 0 V; V _{EN} = V _{CC}				
	on pin CANH	I _{CANH} = -40 mA	V _{CC} - 1.4	-	-	V
	on pin CANL	I _{CANL} = 40 mA	-	-	1.4	V
t _{PD(L)}	propagation delay TXD (LOW) to RXD (LOW)	no failures; R _{CAN_L} = R _{CAN_H} = 125 Ω; C _{CAN_L} = C _{CAN_H} = 1 nF; see Figure 4 to Figure 6	-	-	1.5	µs
T _{vj}	virtual junction temperature		[1] -40	-	+150	°C

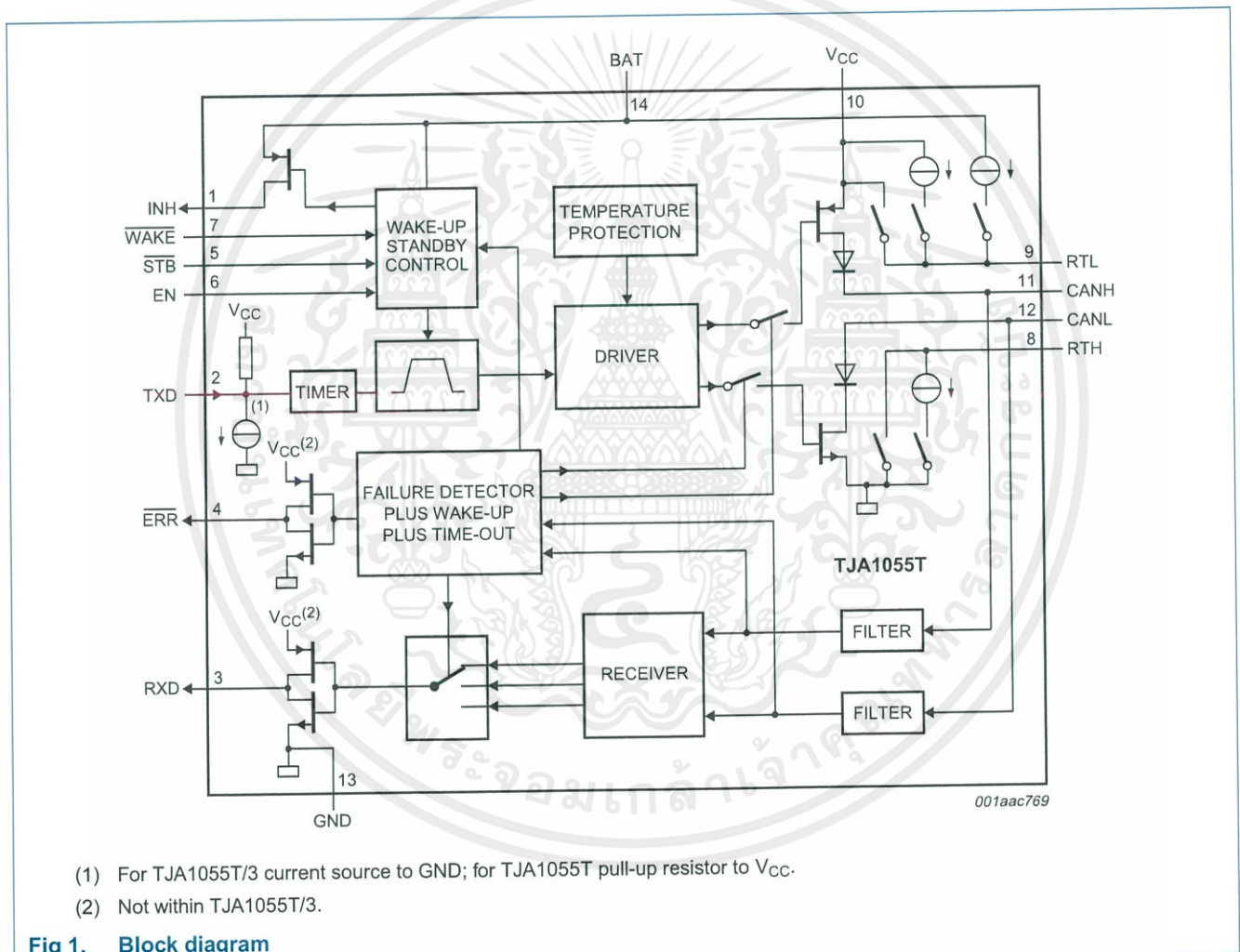
[1] Junction temperature in accordance with "IEC 60747-1". An alternative definition is: $T_{vj} = T_{amb} + P \times R_{th(vj-a)}$ where $R_{th(vj-a)}$ is a fixed value to be used for the calculation of T_{vj} . The rating for T_{vj} limits the allowable combinations of power dissipation (P) and operating ambient temperature (T_{amb}).

4. Ordering information

Table 2. Ordering information

Type number	Package		Version
	Name	Description	
TJA1055T	SO14	plastic small outline package; 14 leads; body width 3.9 mm	SOT108-1
TJA1055T/3			

5. Block diagram



7. Functional description

The TJA1055 is the interface between the CAN protocol controller and the physical wires of the CAN bus (see [Figure 9](#) and [Figure 10](#)). It is primarily intended for low-speed applications, up to 125 kBd, in passenger cars. The device provides differential transmit capability to the CAN bus and differential receive capability to the CAN controller.

To reduce EME, the rise and fall slopes are limited. This allows the use of an unshielded twisted pair or a parallel pair of wires for the bus lines. Moreover, the device supports transmission capability on either bus line if one of the wires is corrupted. The failure detection logic automatically selects a suitable transmission mode.

In normal operating mode (no wiring failures) the differential receiver is output on pin RXD (see [Figure 1](#)). The differential receiver inputs are connected to pins CANH and CANL through integrated filters. The filtered input signals are also used for the single-wire receivers. The receivers connected to pins CANH and CANL have threshold voltages that ensure a maximum noise margin in single-wire mode.

A timer function (TxD dominant time-out function) has been integrated to prevent the bus lines from being driven into a permanent dominant state (thus blocking the entire network communication) due to a situation in which pin TXD is permanently forced to a LOW level, caused by a hardware and/or software application failure.

If the duration of the LOW level on pin TXD exceeds a certain time, the transmitter will be disabled. The timer will be reset by a HIGH level on pin TXD.

7.1 Failure detector

The failure detector is fully active in the normal operating mode. After the detection of a single bus failure the detector switches to the appropriate mode (see [Table 4](#)). The differential receiver threshold voltage is set at -3.2 V typical ($V_{CC} = 5$ V). This ensures correct reception with a noise margin as high as possible in the normal operating mode and in the event of failures 1, 2, 5 and 6a. These failures, or recovery from them, do not destroy ongoing transmissions. The output drivers remain active, the termination does not change and the receiver remains in differential mode (see [Table 4](#)).

Failures 3, 3a and 6 are detected by comparators connected to the CANH and CANL bus lines. Failures 3 and 3a are detected in a two-step approach. If the CANH bus line exceeds a certain voltage level, the differential comparator signals a continuous dominant condition. Because of inter operability reasons with the predecessor products TJA1054 and TJA1054A, after a first time-out the transceiver switches to single-wire operation through CANH. If the CANH bus line is still exceeding the CANH detection voltage for a second time-out, the TJA1055 switches to CANL operation; the CANH driver is switched off and the RTH bias changes to the pull-down current source. The time-outs (delays) are needed to avoid false triggering by external RF fields.

Table 4. Bus failures

Failure	Description	Termination CANH (RTH)	Termination CANL (RTL)	CANH driver	CANL driver	Receiver mode
1	CANH wire interrupted	on	on	on	on	differential
2	CANL wire interrupted	on	on	on	on	differential
3	CANH short-circuited to battery	weak ^[1]	on	off	on	CANL
3a	CANH short-circuited to V _{CC}	weak ^[1]	on	off	on	CANL
4	CANL short-circuited to ground	on	weak ^[2]	on	off	CANH
5	CANH short-circuited to ground	on	on	on	on	differential
6	CANL short-circuited to battery	on	weak ^[2]	on	off	CANH
6a	CANL short-circuited to V _{CC}	on	on	on	on	differential
7	CANL and CANH mutually short-circuited	on	weak ^[2]	on	off	CANH

[1] A weak termination implies a pull-down current source behavior of 75 µA typical.

[2] A weak termination implies a pull-up current source behavior of 75 µA typical.

Failure 6 is detected if the CANL bus line exceeds its comparator threshold for a certain period of time. This delay is needed to avoid false triggering by external RF fields. After detection of failure 6, the reception is switched to the single-wire mode through CANH; the CANL driver is switched off and the RTL bias changes to the pull-up current source.

Recovery from failures 3, 3a and 6 is detected automatically after reading a consecutive recessive level by corresponding comparators for a certain period of time.

Failures 4 and 7 initially result in a permanent dominant level on pin RXD. After a time-out the CANL driver is switched off and the RTL bias changes to the pull-up current source. Reception continues by switching to the single-wire mode via pins CANH or CANL. When failures 4 or 7 are removed, the recessive bus levels are restored. If the differential voltage remains below the recessive threshold level for a certain period of time, reception and transmission switch back to the differential mode.

If any of the wiring failure occurs, the output signal on pin $\overline{\text{ERR}}$ will be set to LOW. On error recovery, the output signal on pin $\overline{\text{ERR}}$ will be set to HIGH again. In case of an interrupted open bus wire, this failure will be detected and signalled only if there is an open wire between the transmitting and receiving node(s). Thus, during open wire failures, pin $\overline{\text{ERR}}$ typically toggles.

During all single-wire transmissions, EMC performance (both immunity and emission) is worse than in the differential mode. The integrated receiver filters suppress any HF noise induced into the bus wires. The cut-off frequency of these filters is a compromise between propagation delay and HF suppression. In single-wire mode, LF noise cannot be distinguished from the required signal.

7.2 Low power modes

The transceiver provides three low power modes which can be entered and exited via $\overline{\text{STB}}$ and EN (see [Table 5](#) and [Figure 3](#)).

The sleep mode is the mode with the lowest power consumption. Pin INH is switched to HIGH-impedance for deactivation of the external voltage regulator. Pin CANL is biased to the battery voltage via pin RTL. Pins RXD and $\overline{\text{ERR}}$ will signal the wake-up interrupt even in case V_{CC} is not present.

The standby mode operates in the same way as the sleep mode but with a HIGH level on pin INH.

The power-on standby mode is the same as the standby mode, however, in this mode the battery power-on flag is shown on pin $\overline{\text{ERR}}$ instead of the wake-up interrupt signal. The output on pin RXD will show the wake-up interrupt. This mode is only for reading out the power-on flag.

Table 5. Normal operating and low power modes

Mode	Pin $\overline{\text{STB}}$	Pin EN	Pin $\overline{\text{ERR}}$		Pin RXD		Pin RTL switched to
			LOW	HIGH	LOW	HIGH	
Goto-sleep command	LOW	HIGH	wake-up interrupt signal ^[1]	[2][3]	wake-up interrupt signal ^[1]	[2][3]	V_{BAT}
Sleep	LOW	LOW ^[4]					
Standby	LOW	LOW					
Power-on standby	HIGH	LOW	V_{BAT} power-on flag ^[5]		wake-up interrupt signal ^[1]		V_{BAT}
Normal operating	HIGH	HIGH	error flag	no error flag	dominant received data	recessive received data	V_{CC}

[1] Wake-up interrupts are released when entering normal operating mode.

[2] For TJA1055T a diode is added in series with the high-side driver of $\overline{\text{ERR}}$ and RXD to prevent a reverse current from $\overline{\text{ERR}}$ to V_{CC} in the unpowered state.

[3] For TJA1055T/3, $\overline{\text{ERR}}$ and RXD are open-drain.

[4] In case the goto-sleep command was used before. When V_{CC} drops, pin EN will become LOW, but due to the fail-safe functionality this does not effect the internal functions.

[5] V_{BAT} power-on flag will be reset when entering normal operating mode.

Wake-up requests are recognized by the transceiver through two possible channels:

- The bus lines for remote wake-up
- Pin $\overline{\text{WAKE}}$ for local wake-up

In order to wake-up the transceiver remotely through the bus lines, a filter mechanism is integrated. This mechanism makes sure that noise and any present bus failure conditions do not result into an erroneous wake-up. Because of this mechanism it is not sufficient to simply pull the CANH or CANL bus lines to a dominant level for a certain time. To guarantee a successful remote wake-up under all conditions, a message frame with a dominant phase of at least the maximum specified $t_{\text{dom(CANH)}}$ or $t_{\text{dom(CANL)}}$ in it is required.

A local wake-up through pin $\overline{\text{WAKE}}$ is detected by a rising or falling edge with a consecutive level exceeding the maximum specified t_{WAKE} .

On a wake-up request the transceiver will set the output on pin INH to HIGH which can be used to activate the external supply voltage regulator.

A wake-up request is signalled on $\overline{\text{ERR}}$ or RXD with an active LOW signal. So the external microcontroller can activate the transceiver (switch to normal operating mode) via pins $\overline{\text{STB}}$ and EN.

To prevent a false remote wake-up due to transients or RF fields, the wake-up voltage levels have to be maintained for a certain period of time. In the low power modes the failure detection circuit remains partly active to prevent an increased power consumption in the event of failures 3, 3a, 4 and 7.

To prevent a false local wake-up during an open wire at pin $\overline{\text{WAKE}}$, this pin has a weak pull-up current source towards V_{BAT} . However, in order to protect the transceiver against any EMC immunity issues, it is recommended to connect a not used pin $\overline{\text{WAKE}}$ to pin BAT. Pin INH is set to floating only if the goto-sleep command is entered successfully. To enter a successful goto-sleep command under all conditions, this command must be kept stable for the maximum specified $t_{\text{d(sleep)}}$.

Pin INH will be set to a HIGH level again by the following events only:

- V_{BAT} power-on (cold start)
- Rising or falling edge on pin $\overline{\text{WAKE}}$
- A message frame with a dominant phase of at least the maximum specified $t_{\text{dom(CANH)}}$ or $t_{\text{dom(CANL)}}$, while pin EN or pin $\overline{\text{STB}}$ is at a LOW level
- Pin $\overline{\text{STB}}$ goes to a HIGH level with V_{CC} active

To provide fail-safe functionality, the signals on pins $\overline{\text{STB}}$ and EN will internally be set to LOW when V_{CC} is below a certain threshold voltage ($V_{\text{CC(stb)}}$). An unused output pin INH can simply be left open within the application.

7.3 Power-on

After power-on (V_{BAT} switched on) the signal on pin INH will become HIGH and an internal power-on flag will be set. This flag can be read in the power-on standby mode through pin ERR ($\overline{\text{STB}} = 1$; EN = 0) and will be reset by entering the normal operating mode.

7.4 Protections

A current limiting circuit protects the transmitter output stages against short-circuit to positive and negative battery voltage.

If the junction temperature exceeds the typical value of 175 °C, the transmitter output stages are disabled. Because the transmitter is responsible for the major part of the power dissipation, this will result in a reduced power dissipation and hence a lower chip temperature. All other parts of the device will continue to operate.

The pins CANH and CANL are protected against electrical transients which may occur in an automotive environment.

ประวัติผู้เขียน

ชื่อ-นามสกุล นายวิชาพัศ ชำนาญหมอ
วัน เดือน ปีเกิด วันเสาร์ที่ 10 สิงหาคม 2539
สถานที่เกิด อำเภอเมือง จังหวัดนครสวรรค์
ที่อยู่ 99/54 หมู่ที่ 4 ตำบลนครสวรรค์ตก อำเภอเมือง จังหวัดนครสวรรค์ 60000
โทรศัพท์ 0835743375
ประวัติการศึกษา มัธยมศึกษาชั้นปีที่ 6 โรงเรียนนครสวรรค์
วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้