



วงจรถรวจวัดแรงกดด้วยตัวต้านทานแบบผลต่างโดยใช้กระบวนการเดลต้า ซิกมา

Force sensing using differential resistive sensors and delta-sigma
modulation

โดย

นายพรมงคล บุญชูวิทย์

รหัสนักศึกษา 58010840

Mr.Pornmongkol Boonchuwit

Student ID 58010840

อาจารย์ที่ปรึกษา

ศ.ดร. วรากร เกษมสุวรรณ

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2561



วงจรรววจวัดแรงกดด้วยตัวต้านทานแบบผลต่างโดยใช้กระบวนการเดลต้า ซิกม่า

Force sensing using differential resistive sensors and delta-sigma modulation

โดย

นายพรมงคล บุญชูวิทย์

รหัสนักศึกษา 58010840

Mr.Pornmongkol Boonchuwit

Student ID 58010840

อาจารย์ที่ปรึกษา

ศ.ดร. วรากร เกษมสุวรรณย์

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2561

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรรววจวัดแรงกดด้วยตัวต้านทานแบบผลต่างโดยใช้กระบวนการเดลต้า ซิกม่า

Force sensing using differential resistive sensors and delta-sigma modulation

โดย

นายพรมงคล บุญชูวิทย์

รหัสนักศึกษา 58010840

Mr.Pornmongkol Boonchuwit

Student ID 58010840

อาจารย์ที่ปรึกษา

ศ.ดร. วรากร เกษมสุวรรณ

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2561

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2561

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญาานิพนธ์

หัวข้อปริญญาานิพนธ์ วงจรตรวจวัดแรงกดด้วยตัวต้านทานแบบผลต่างโดยใช้การแปลงสัญญาณแบบ
เดลต้า ซิกมา

Force sensing using differential resistive sensors and delta-sigma
modulation

นักศึกษาผู้จัดทำ นาย พรมงคล บุญชูวิทย์ รหัสนักศึกษา 58010840

ปริญญา วิศวกรรมศาสตรบัณฑิต

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

ปีการศึกษา 2561

ปริญญาานิพนธ์นี้ผ่านการตรวจโดยอาจารย์ที่ปรึกษาแล้ว

(ศ.ดร. วรากร เกษมสุวรรณ)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	วงจรถรวจวัดแรงกดด้วยตัวต้านทานแบบผลต่างโดยใช้การแปลงสัญญาณแบบ เดลต้า ชิกรม่า
นักศึกษา	นายพรมงคล บุญชูวิทย์ รหัสนักศึกษา 58010840
ปริญญา	วิศวกรรมศาสตรบัณฑิต
ภาควิชา	วิศวกรรมอิเล็กทรอนิกส์
ปีการศึกษา	2561
อาจารย์ที่ปรึกษา	ศ.ดร. วรากร เกษมสุวรรณ

บทคัดย่อ

Internet of Things (IoTs) มีแนวโน้มจะได้รับการพัฒนาและนำมาใช้อย่างแพร่หลายในอนาคตโดยอุปกรณ์ต่างๆ จะถูกติดตั้งด้วยเซนเซอร์นาโนชนิด โครงงานนี้จะเป็นการออกแบบวงจรรวมที่ทำหน้าที่เป็นเซนเซอร์ตรวจจับแรงกด เนื่องจากแรงกดเป็นสัญญาณอนาล็อกชนิดหนึ่ง โครงงานนี้จึงนำเสนอวงจรถวลต้า ชิกรม่า ซึ่งทำหน้าที่ในการแปลงสัญญาณอนาล็อกให้เป็นดิจิทัล ที่มีความละเอียดสูง (Resolution) วงจรหลักในโครงงานนี้ได้แก่ 1. วงจรสร้างแรงดันอ้างอิงแบบด์แกป (Bandgap Reference) 2. วงจรขยายเชิงปฏิบัติการ (Operation Amplifier, OP-Amp) 3. วงจรเปรียบเทียบแรงดันแบบใช้สัญญาณนาฬิกา (Clocked Comparator) 4. วงจรกรอง (Decimation filter) โครงงานนี้ใช้เซนเซอร์ชนิดตัวต้านทานแบบผลต่าง (Differential resistors) เป็นอุปกรณ์ตรวจจับแรงกดที่มากกระทำ สัญญาณดิจิทัลที่ได้สามารถนำไปใช้ในการคำนวณและประมวลผลต่อไป

Project title	Force sensing using differential resistive sensors and delta-sigma modulation	
Student	Mr.Pornmongkol Boonchuwit	Student ID 58010840
Degree	Bachelor of Engineering	
Program	Electronics Engineering	
Year	2018	
Project Advisor	Prof. Dr. Varakorn Kasemsuwan	

Abstract

Internet of things (IoT) has very high potential to be developed and widely applied in the very near future. Many devices are installed with different sensors. The aim of this project is to design a smart sensor consisting of an integrated circuit that performs convert an applied force to digital. Since force is an analog signal, this project proposes an analog to digital converter using delta sigma to convert the analog to digital signal with high resolution. Our circuit consists of four main building blocks which are 1) Bandgap voltage reference, 2) Operational amplifier (Op-Amp), 3. Clocked comparator and 4) Decimation filter. Differential resistive sensors is used in this project to sense the applied force. The obtained digital signal can then be used to process for further application.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ตามความตั้งใจของผู้เขียนได้ด้วยความอนุเคราะห์ของบุคคลหลายๆท่าน ที่ให้คำปรึกษาในทุก ๆ ด้าน ท่านแรกขอขอบพระคุณ ศ.ดร. วรากร เกษมสุวรรณ ที่กรุณารับเป็นที่ปรึกษาและเสียสละเวลาในการให้คำปรึกษาเกี่ยวกับแนวคิดในการทำวิทยานิพนธ์ ตรวจสอบแก้ไขความเรียบร้อย ตลอดจนให้คำแนะนำที่ดีเสมอมา ขอกราบขอบพระคุณอาจารย์ทุกท่านที่ให้ความรู้และให้คำแนะนำเพิ่มเติม ขอขอบคุณเพื่อนและพี่ในภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่คอยช่วยเหลือกันเกื้อกูลกันเป็นอย่างดี สุดท้ายนี้ขอกราบขอบพระคุณบิดามารดาและญาติพี่น้องสำหรับความห่วงใย กำลังใจจากครอบครัว และสนับสนุนด้านการศึกษาเพื่อรอความสำเร็จของผู้จัดทำและเป็นแรงใจสำคัญจนทำให้งานวิจัยครั้งนี้สำเร็จลุล่วงไปได้ด้วยดี

ผู้จัดทำ

พรมงคล บุญชูวิทย์



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญรูป	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของงานวิจัย	1
1.4 สมมุติฐานของการศึกษา	2
1.5 วิธีการดำเนินงาน	2
1.6 ประโยชน์ที่ได้รับจากการทำวิจัย	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	3
2.1 หลักการเดลต้า ซิกมาร์ (Delta-sigma)	3
2.2 การนำวงจรมายางเชิงปฏิบัติการมาทำหน้าที่เป็นวงจรมหาตัวรวม	5
2.3 วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	6
บทที่ 3 วิธีการดำเนินงานวิจัย	11
3.1 หลักการและแนวคิด	11
3.2 การจำลองวงจรบนโปรแกรม LT spice	11
3.2.1 การออกแบบวงจรสร้างแรงดันอ้างอิงแบบดีแคป	11
3.2.2 วงจรมายางเชิงปฏิบัติการ	13
3.2.3 วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	16
3.2.4 วงจรสร้างสัญญาณนาฬิกา	17
บทที่ 4 ผลการวิจัย	19
4.1 ผลการจำลองของวงจรสร้างแรงดันอ้างอิงแบบดีแคป	19
4.2 ผลการจำลองวงจรมายางเชิงปฏิบัติการ	20
4.3 ผลการจำลองวงจรมายางเชิงเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	24
4.4 ผลการจำลองวงจรสร้างสัญญาณนาฬิกา	25

สารบัญ

	หน้า
4.5 ผลการจำลองวงจรที่ทำการแปลงค่าความต้านทาน ให้เป็นสัญญาณทางดิจิทัล	26
บทที่ 5 สรุปผลงานวิจัยและข้อเสนอแนะ	31
5.1 สรุปผลการวิจัย	31
5.2 ข้อเสนอแนะ	31
เอกสารอ้างอิง	32



สารบัญตาราง

ตารางที่		หน้า
3.1	ตารางแสดงขนาดของทรานซิสเตอร์ วงจรสร้างแรงดันอ้างอิงแบนด์แกป	13
3.2	ตารางแสดงขนาดของทรานซิสเตอร์ ของวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	17
3.3	ตารางแสดงขนาดของทรานซิสเตอร์ ของวงจรสร้างสัญญาณนาฬิกา	18



สารบัญรูป

รูปที่		หน้า
2.1	รูปเปรียบเทียบกระบวนกรซิกมาร์ทเดลด้า	3
2.2	การนำหลักการเดลด้าซิกมาร์ทมาสร้างเป็นวงจร	4
2.3	การป้อนกลับแบบลบโดยใช้วงจรรขยายเชิงปฏิบัติการ	4
2.4	วงจร integrator	5
2.5	ผลลัพธ์ของวงจร integrator	6
2.6	วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	6
2.7	การทำงานของวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา	7
2.8	วงจรที่ใช้ในการแปลงความต้านทานเป็นสัญญาณดิจิตอล	7
2.9	สัญญาณ output เมื่อ $R1 = R2$	8
2.10	สัญญาณ output เมื่อ $R1 > R2$	9
2.11	สัญญาณ output เมื่อ $R1 < R2$	10
3.1	วงจรถ้าเนิดแรงดันอ้างอิงแบบแบนด์แกป	12
3.2	วงจรรขยายเชิงปฏิบัติการที่มี 2 ภาค	14
3.3	วงจรเปรียบเทียบแรงดันและSR LATCH ที่ใช้ในการจำลองการทำงาน	16
3.4	วงจรสร้างสัญญาณนาฬิกา	18
4.1	ผล V_{out} ที่อุณหภูมิ 0-100 °C และ ไฟเลี้ยง 0-4 V	19
4.2	อัตราขยายเปิดวงจรรขยายเชิงปฏิบัติการ	20
4.3	วงจรที่ใช้ในการทดสอบหาอัตราขยายเปิดวงจรร	20
4.4	อัตราขยาย common mode ของวงจรรขยายเชิงปฏิบัติการ	21
4.5	วงจรที่ใช้ในการทดสอบหาอัตราขยาย common mode	21
4.6	ICMR ของวงจรรขยายเชิงปฏิบัติการ	22
4.7	ภาพวงจรรที่ใช้ในการทดสอบหา ICMR	22
4.8	slew rate ของวงจรรขยายเชิงปฏิบัติการ	23
4.9	แสดงภาพวงจรรที่ใช้ในการทดสอบหา Slew rate	23
4.10	การเปรียบเทียบแรงดัน V_{in+} และ V_{in-}	24
4.11	ผลการจำลองวงจรรสร้างสัญญาณนาฬิกา	25
4.12	ภาพวงจรรที่ใช้สร้างสัญญาณนาฬิกา	25

สารบัญรูป

รูปที่		หน้า
4.13	ผลการแปลงสัญญาณให้เป็นดิจิทัลในกรณีที่ $R1 = R2$	26
4.14	ผลการแปลงสัญญาณให้เป็นดิจิทัลในกรณีที่ $R1 > R2$	27
4.15	ผลการแปลงสัญญาณให้เป็นดิจิทัลในกรณีที่ $R1 < R2$	28
4.16	ผลการแปลงค่าเฉลี่ยของสัญญาณดิจิทัลกลับไปเป็นค่าความต้านทาน	29
4.17	ค่าความต้านทานของ sensor ที่ใช้ในโรงงาน	29



บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

การแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลนั้นมีความสำคัญอย่างมากเนื่องจากในปัจจุบันมีการนำไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์มาใช้ในการควบคุมอุปกรณ์ต่างๆ มากมาย จึงได้ทำการศึกษาวิธีการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ซึ่งวิธีการแปลงสัญญาณนั้นก็มีหลากหลายวิธี

Delta-Sigma modulation คือ วิธีหนึ่งที่สามารถช่วยในการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลที่มีความละเอียดสูงได้ โดยมีการใช้วงจรเปรียบเทียบแรงดันในการเปรียบเทียบแรงดันขาเข้ากับแรงดันอ้างอิงจากนั้นนำเอาที่พุดที่ได้ไปทำการควบคุมกระบวนการเพิ่มลดแรงดันขาเข้าให้มีการแกว่งอยู่รอบๆ แรงดันอ้างอิง

จากทฤษฎีข้างต้นทางคณะผู้จัดทำจึงมีความสนใจในการออกแบบวงจรในการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลโดยใช้กระบวนการซิกม่า เดลต้า

1.2 วัตถุประสงค์

1. เพื่อศึกษาการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลโดยใช้กระบวนการซิกม่า เดลต้า
2. เพื่อศึกษาวงจรต่างๆ ที่นำมาใช้ในกระบวนการแปลงสัญญาณ
3. เพื่อทดสอบประสิทธิภาพความแม่นยำของกระบวนการนี้

1.3 ขอบเขตงานวิจัย

1. ทำการออกแบบวงจรโดยใช้เทคโนโลยี cmos 0.35um
2. ใช้ตัวรับสัญญาณอินพุตเป็นตัวต้านทานแบบผลต่าง

1.4 สมมุติฐานของการศึกษา

1. วงจรนี้สามารถนำไปใช้งานในการตรวจวัดแรงกดซึ่งเป็นสัญญาณนาฬิกาให้อยู่ในรูปของสัญญาณดิจิทัลได้

1.5 วิธีการดำเนินงาน

1. ศึกษากระบวนการซิกมาร์ทเลสต้า
2. ศึกษาและออกแบบวงจรสร้างแรงดันอ้างอิง
3. ศึกษาและออกแบบวงจรขยายเชิงปฏิบัติการ
4. ศึกษาและออกแบบวงจรเปรียบเทียบแรงดันแบบใช้สัญญาณนาฬิกา

1.6 ประโยชน์ที่ได้รับจากการทำการวิจัย

1. ได้รับความรู้เรื่องการแปลงสัญญาณโดยใช้กระบวนการซิกมาร์ทเลสต้า

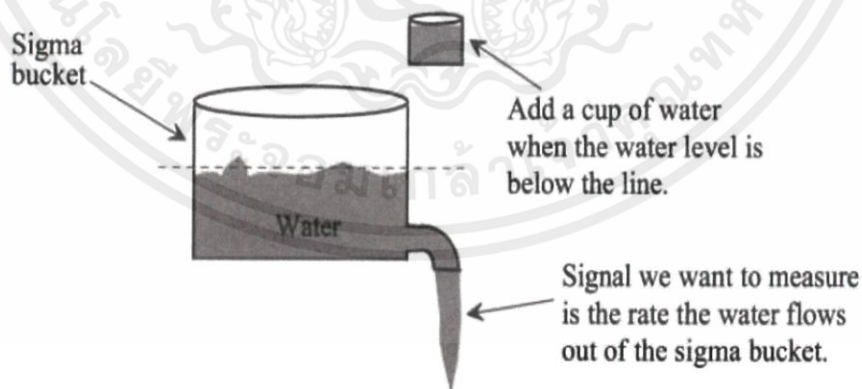
บทที่ 2

แนวคิด ทฤษฎี งานวิจัยที่เกี่ยวข้อง

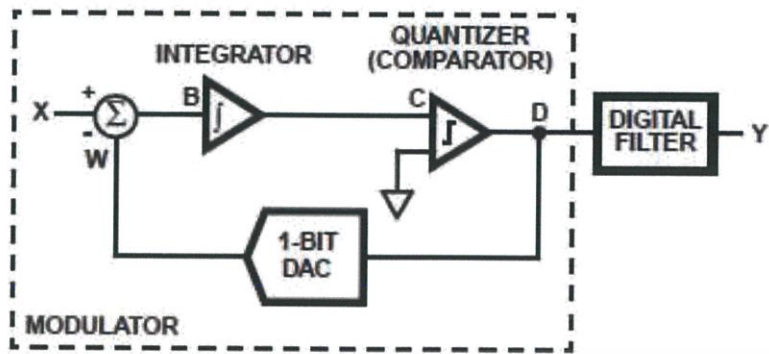
2.1 หลักการเดลต้า ซิกมาร์ (Delta-sigma)

การแปลงสัญญาณสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลแบบซิกมาร์เดลต้าเป็นที่นิยมมากวิธีหนึ่ง หลักการทำงานคือใช้การเปรียบเทียบแรงดันอินพุตกับแรงดันอ้างอิงที่รู้ค่า จากนั้นก็ใช้กระบวนการป้อนกลับแบบลบเพื่อทำการรักษาระดับแรงดันเอาต์พุตให้มีค่าเฉลี่ยเท่ากับแรงดันอ้างอิงนั้น สัญญาณเอาต์พุตที่จากวงจรแปลงแบบซิกมาร์เดลต้ามีลักษณะเป็นพัลส์ (pulse train) ซึ่งจะถูกแปลงให้เป็นค่าทางดิจิทัล การทำงานของซิกมาร์เดลต้าอธิบายได้ดังนี้

หากต้องการวัดอัตราการไหลของน้ำที่ไหลออกจากถัง เราจะใช้หลักการซิกมาร์เดลต้า เป็นที่ทราบกันว่าหากปล่อยให้น้ำไหลทิ้ง ระดับน้ำภายในถังจะลดลงเรื่อยๆ แต่ถ้าเราเติมน้ำโดยเติมเข้าไปมีปริมาณเท่ากับน้ำที่ไหลออก ผลคือระดับน้ำในถังนั้นก็จะมีค่าคงที่ จากหลักการที่กล่าวมานั้น เราสามารถทำการวัดปริมาณน้ำที่ไหลออกได้ เนื่องจากทราบปริมาณน้ำที่เติมเข้าไปทำให้เราสามารถนำอัตราส่วนจำนวนครั้งที่ทำการเติมน้ำต่อด้วยจำนวนครั้งทั้งหมด มาคำนวณปริมาณที่ไหลออกได้โดยยังมีจำนวนครั้งทั้งหมดมากเท่าไรจะทำให้ได้ความละเอียดมากขึ้น

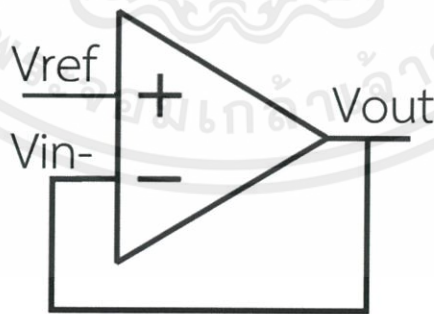


รูปที่ 2.1 รูปเปรียบเทียบกระบวนการซิกมาร์เดลต้า



รูปที่ 2.2 การนำหลักการเดลต้าซิกมามาสร้างเป็นวงจร

หลักการข้างต้นสามารถนำมาสร้างเป็นวงจรดังแสดงในรูปที่ 2.2 กล่าวคือ X คือ สัญญาณ input ซึ่งเป็นสัญญาณ analog จะทำการหักล้างกับสัญญาณ W ซึ่งได้ทำการ feed back มาจาก output ทำให้ได้สัญญาณ $B = X - W$ เมื่อผ่านวงจร integrator จะเกิดการรวมสัญญาณ B กับ สัญญาณ $C_{เก่า}$ (ค่าก่อนหน้า) และทำการเก็บค่าไว้ $C_{ใหม่} = B + C_{เก่า}$ เมื่อได้ค่า $C_{ใหม่}$ จะทำการเปรียบเทียบกับแรงดันอ้างอิงโดยใช้วงจร Comparator/Quantizer จะได้ output ที่เป็นสัญญาณ digital (สัญญาณ D) หลังจากนั้นจะทำการ feed back สัญญาณ D และทำการแปลงสัญญาณกลับเป็นสัญญาณ Analog (สัญญาณ W) เพื่อที่จะนำกลับไปหักล้างกับสัญญาณ input เป็นลูปเช่นนี้ไปเรื่อยๆ เราจะเห็นได้ว่า การแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลแบบซิกมาร์เดลต้าใช้การป้อนกลับแบบลบ การป้อนกลับแบบลบหมายถึงการนำบางส่วนของสัญญาณเอาต์พุตป้อนกลับมายังอินพุตในลักษณะที่หักล้างกัน หากต้องการทำการป้อนกลับให้เป็นแบบลบ ในกรณีของ Op-amp เราสามารถทำได้โดยการนำเอาต์พุตป้อนกลับเข้ามายังขาลบของสัญญาณอินพุต หรือ inverting input เช่นวงจรบัฟเฟอร์ดังรูปที่ 2.3 เพื่อให้ระดับแรงดันเอาต์พุตมีค่าเท่ากับแรงดันอ้างอิงที่ขาบวก



รูปที่ 2.3 การป้อนกลับแบบลบโดยใช้วงจรขยายเชิงปฏิบัติการ

2.2 การนำวงจรขยายเชิงปฏิบัติการมาทำหน้าที่เป็นวงจร integrator

รูปที่ 2.4 เป็นวงจรที่ทำหน้าที่ในการสร้างสัญญาณเอาต์พุตที่ตอบสนองต่อสัญญาณอินพุตตลอดเวลาโดยเอาต์พุตที่ได้จะขึ้นกับค่าปริพันธ์ของสัญญาณอินพุต ขนาดของสัญญาณเอาต์พุตสามารถหาได้จากช่วงเวลาของแรงดันที่มีส่วนทำให้มีกระแสเกิดการ charge และ discharge ตัวเก็บประจุที่อยู่ในส่วนของการป้อนกลับ รูปที่ 2.5 แสดงสัญญาณอินพุตกับเอาต์พุต โดย สัญญาณ input และสัญญาณ output มีความสัมพันธ์กันดังนี้

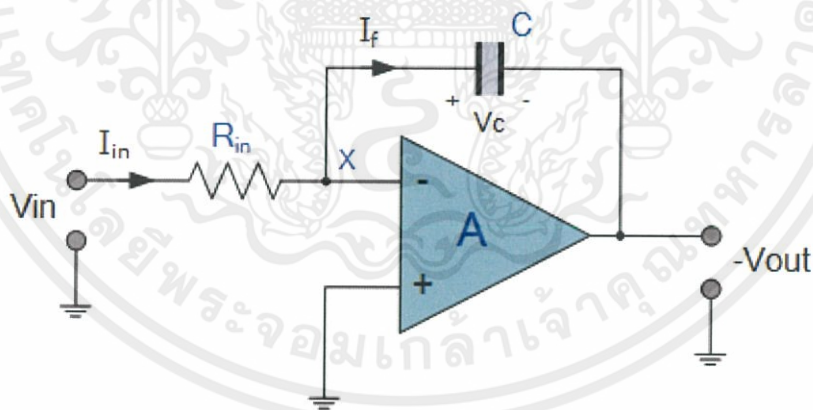
เนื่องจากว่าไม่มีกระแสไหลเข้าหรือไหลออกที่ขา + และ - ของ op-amp เพราะฉะนั้น $I_{in} = I_f$

$$\frac{V_{in}}{R} = C * \frac{dV_c}{dt} = C * \frac{d(0 - V_{out})}{dt} \quad (1)$$

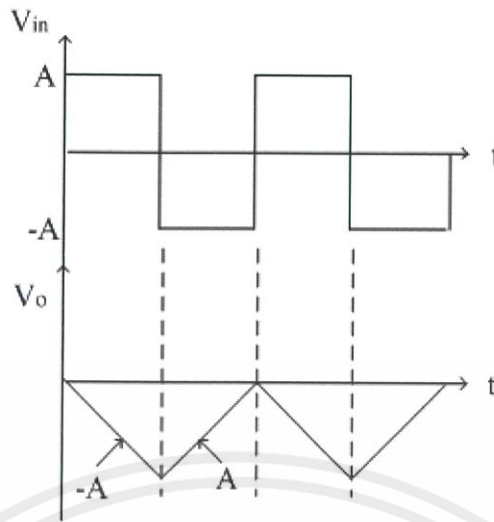
$$\frac{dV_{out}}{dt} = -\frac{1}{RC} * V_{in} \quad (2)$$

$$V_{out}(t) = -\frac{1}{RC} * \int_0^t V_{in}(t) dt \quad (3)$$

จากสมการข้างต้นนั้นเราจะเห็นได้ว่า slope ของ output นั้นมีความสัมพันธ์แบบผกผันกับค่า R ค่า C และแปรผันตรงกับ V_{in}



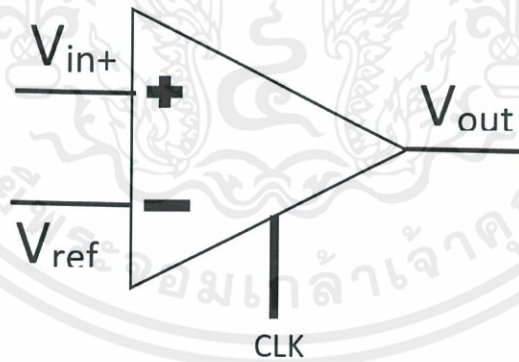
รูปที่ 2.4 วงจร integrator



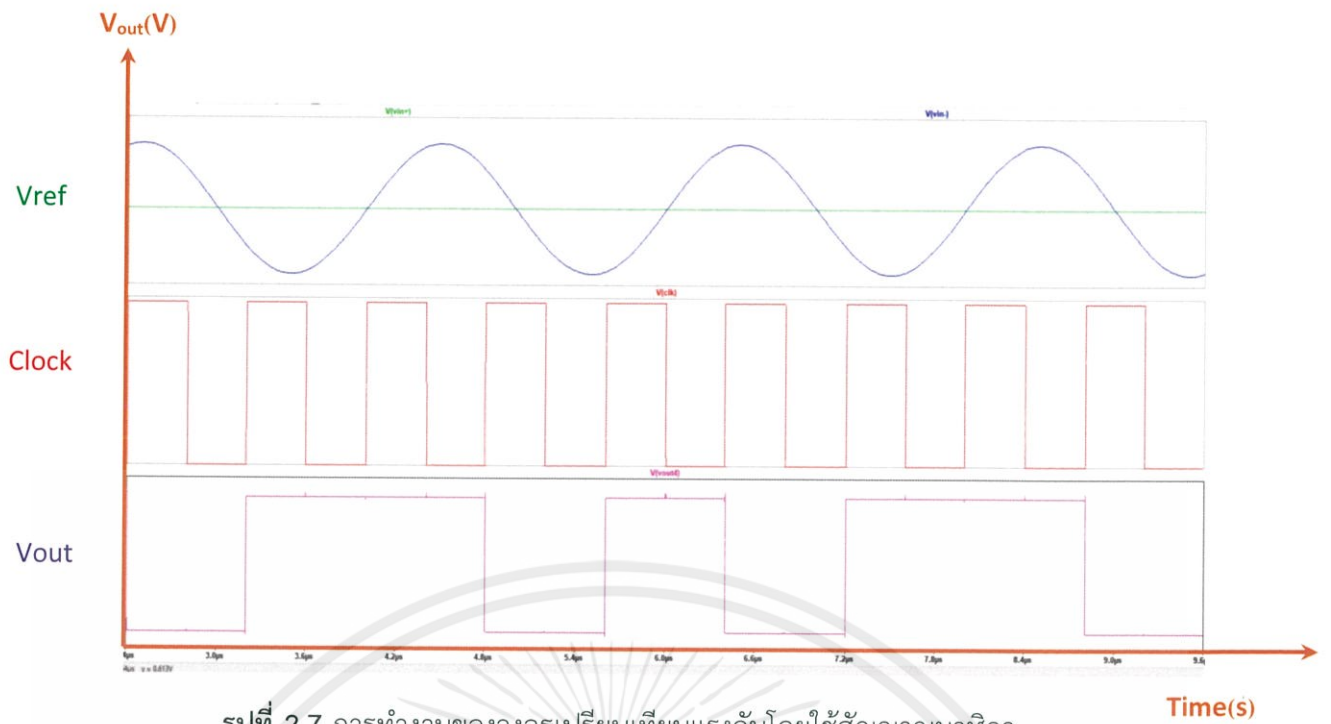
รูปที่ 2.5 ผลลัพธ์ของวงจร integrator

2.3 วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา

รูปที่ 2.6 แสดงวงจรเปรียบเทียบแรงดันและรูปที่ 2.7 แสดงหลักการทำงานของ วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา การทำงานคือ เริ่มจากพิจารณาที่ขอบขาขึ้นของ clock หาก V_{in} มีค่ามากกว่า V_{ref} จะทำให้ได้ V_{out} เป็น high, ถ้า V_{in} มีค่าน้อยกว่า V_{ref} จะทำให้ได้ V_{out} เป็น low และ วงจรจะทำการ hold ค่า output ที่ได้จากการเปรียบเทียบที่ขอบขาขึ้นของ Clock ไว้ในขณะที่ Clock เป็น low ด้วย

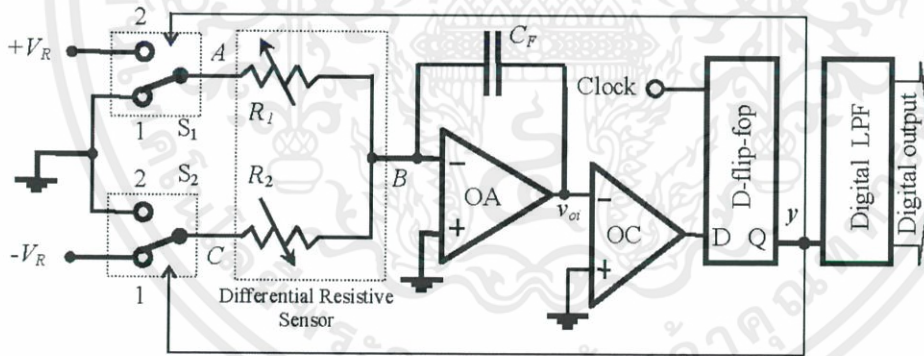


รูปที่ 2.6 วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา



รูปที่ 2.7 การทำงานของวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา

รูปที่ 2.8 คือวงจรต้นแบบเพื่อใช้สร้างรูปที่ 2.2 โดยที่ OA คือ OP-AMP และ OC คือ วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา และใช้หลักการที่ได้กล่าวไว้ก่อนหน้ามาเปลี่ยนให้อยู่ในรูปของวงจรเพื่อทำการแปลงค่าแรงที่มากกระทำให้เป็นสัญญาณทางดิจิทัล เมื่อมีแรงกระทำจะส่งผลทำให้ค่าความต้านทาน R1 และ R2 เปลี่ยนไป ดังนี้



รูปที่ 2.8 วงจรที่ใช้ในการแปลงความต้านทานเป็นสัญญาณดิจิทัล

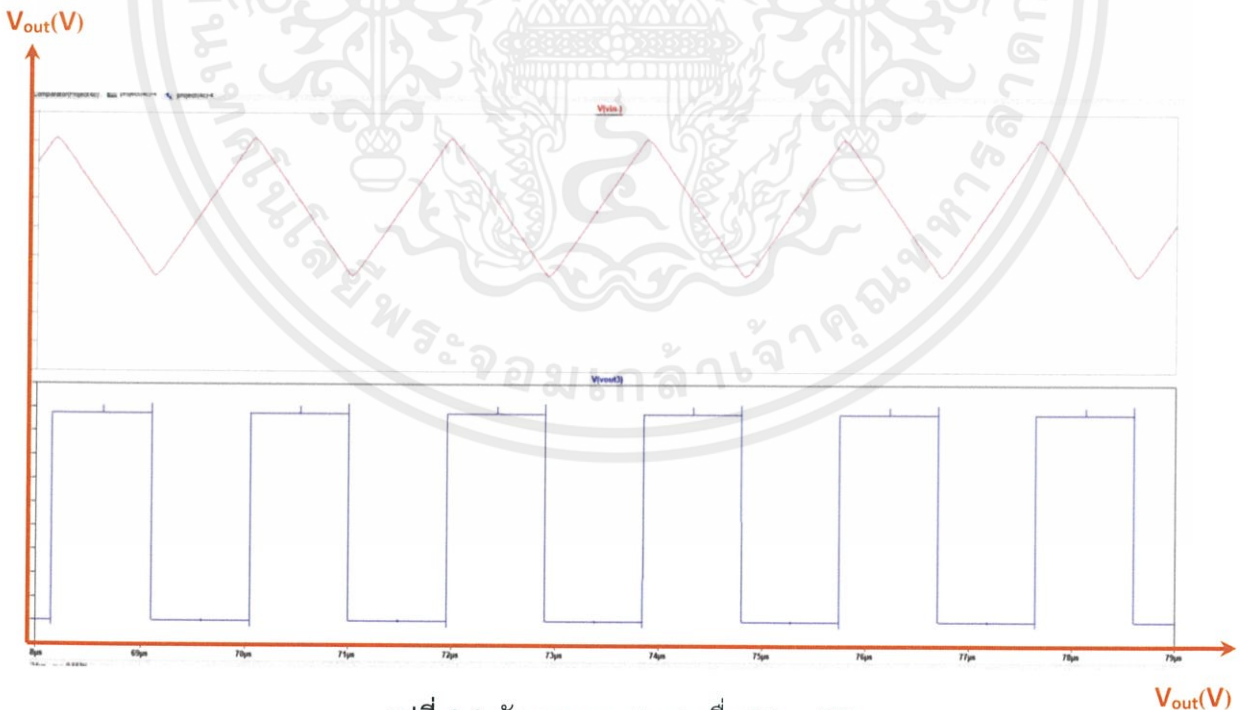
การพิจารณาการทำงาน เราอาจพิจารณาขณะที่ switch อยู่ในตำแหน่งที่ 1 เนื่องจากกระบวนการป้อนกลับแบบลบจะทำให้ V_B มีค่าเท่ากับ GND ส่วน node A เชื่อมต่อกับ GND ทำให้ไม่มีกระแสไหลผ่าน R1 ส่วน node C ต่อกับ -V_R ทำให้มีกระแสไหลจาก node B ไปยัง node C ส่งผลให้ V_{oi} มีค่าเพิ่มขึ้นแบบ ramp หลังจากนั้นถ้า V_{oi} ค่ามากกว่า V_{ref} จะทำให้เอาต์พุตของ Comparator นั้นมีค่าเป็น low และเมื่อถึงขอบขาขึ้นของสัญญาณนาฬิกา D-flip-flop จะให้ค่าเอาต์พุตตามสัญญาณอินพุต เพื่อไปควบคุม switch ให้ไปอยู่ในตำแหน่งที่ 2

เมื่อเราพิจารณาขณะที่ switch อยู่ในตำแหน่งที่ 2 เนื่องจากกระบวนการป้อนกลับแบบลบจะทำให้ V_B มีค่าเท่ากับ GND ส่วน node C เชื่อมต่อกับ GND ทำให้ไม่มีกระแสไหลผ่าน R_2 ส่วน node A ต่อกับ $+V_R$ ทำให้มีกระแสไหลจาก node A ไปยัง node B ส่งผลให้ V_{oi} มีค่าลดลงแบบ ramp หลังจากนั้นถ้า V_{oi} ค่าน้อยกว่า V_{ref} จะทำให้เอาต์พุตของ Comparator นั้นมีค่าเป็น High และเมื่อถึงขอบขาขึ้นของสัญญาณนาฬิกา D-flip-flop จะให้ค่าเอาต์พุตตามสัญญาณอินพุต เพื่อไปควบคุม switch ให้ไปอยู่ในตำแหน่งที่ 1

กระบวนการนี้จะวนซ้ำไปซ้ำมาตามหลักการข้างต้นตลอดเวลาเพื่อรักษาแรงดัน V_{oi} ให้มีค่าเข้าใกล้กับ V_{ref} เราสามารถแบ่งความแตกต่างออกเป็น 3 กรณี ก็คือ กรณีที่ 1) ไม่มีแรงมากระทำหรือกรณีที่ R_1 มีค่าเท่ากับ R_2 ($R_1 = R_2$) กรณีที่ 2) มีแรงมากระทำส่งผลให้ $R_1 > R_2$ และ กรณีที่ 3) มีแรงมากระทำส่งผลให้ $R_1 < R_2$

กรณีที่ 1 ไม่มีแรงมากระทำ ($R_1 = R_2$)

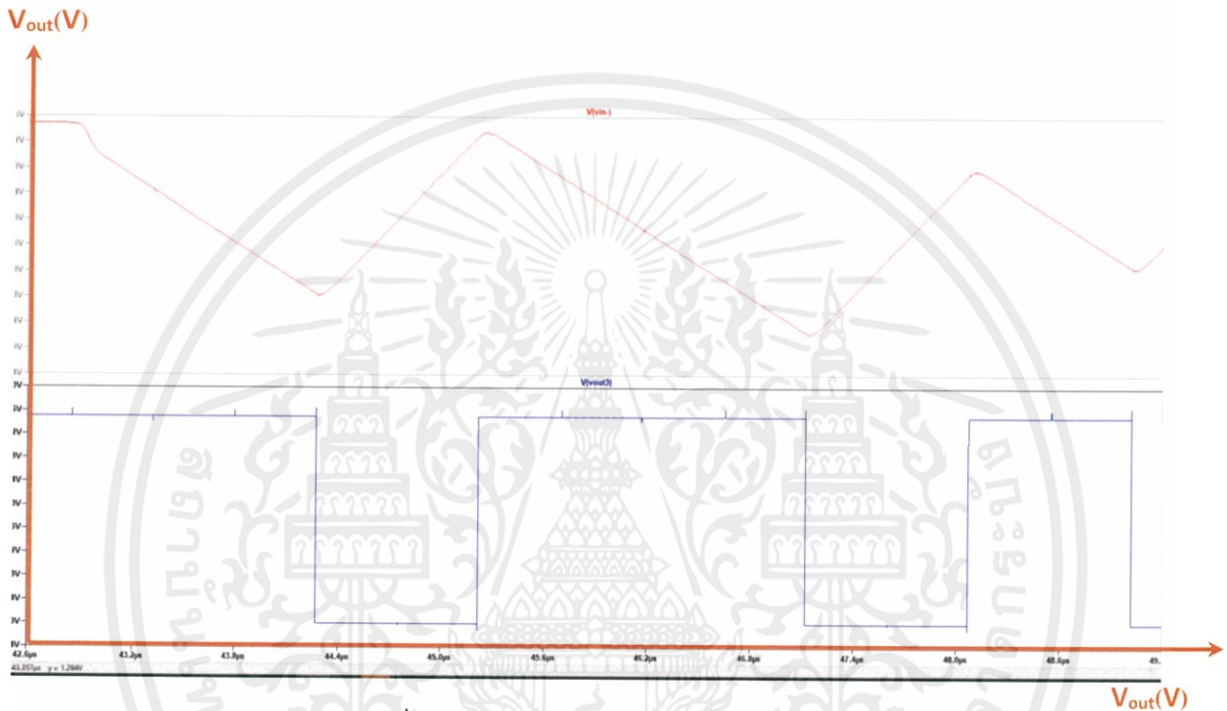
จากทฤษฎีของวงจร integrator จะเห็นได้ว่าถ้า $R_1 = R_2$ จะทำให้ output ของวงจร integrator นั้นมี slope ขาขึ้นและลงมีความชันที่เท่ากันส่งผลให้เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มี 50% Duty cycle ดังรูปที่ 2.9



รูปที่ 2.9 สัญญาณ output เมื่อ $R_1 = R_2$

กรณีที่ 2 มีแรงกระทำและ $R1 > R2$

ถ้า $R1 > R2$ จะส่งผลให้กระแสที่ผ่าน $R1$ หรือกระแสที่ทำการชาร์จ C_f มีค่าน้อย output ของ วงจร integrator จะมี slope ขาลงที่มีความชันน้อย ตรงกันข้ามกับ $R2$ ที่มีค่าน้อยจะทำให้กระแสที่ผ่าน $R2$ หรือกระแสที่ทำการ discharge C_f มีค่ามาก output ของวงจร integrator จะมี slope ขาขึ้นที่มีความชันมาก เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มีค่ามากกว่า 50% Duty cycle ดังรูปที่ 2.10



รูปที่ 2.10 สัญญาณ output เมื่อ $R1 > R2$

กรณีที่ 3 มีแรงมากกระทำและ $R1 < R2$

ถ้า $R1 < R2$ จะส่งผลให้กระแสที่ผ่าน $R1$ หรือกระแสที่ทำการชาร์จ C_f มีค่ามาก output ของ วงจร integrator จะมี slope ขาลงที่มีความชันมาก ตรงกันข้ามกับ $R2$ ที่มีค่ามากจะทำให้กระแสที่ผ่าน $R2$ หรือกระแสที่ทำการ discharge C_f มีค่าน้อย output ของวงจร integrator จะมี slope ขาขึ้นที่มีความชันน้อย เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มีค่าน้อยกว่า 50% Duty cycle ดังรูปที่ 2.11



รูปที่ 2.11 สัญญาณ output เมื่อ $R1 < R2$

บทที่ 3

วิธีการดำเนินงาน

3.1 หลักการและแนวคิด

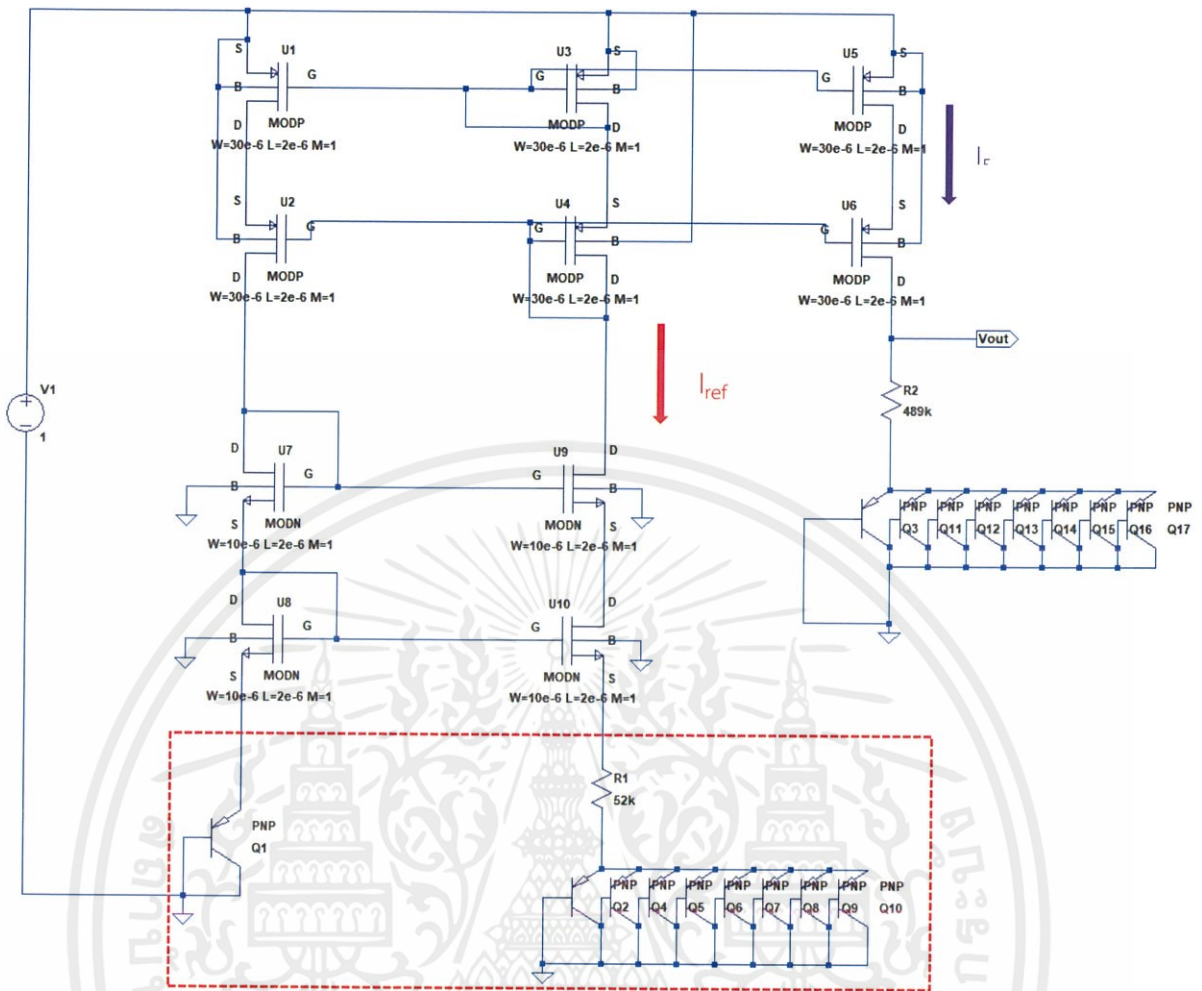
งานวิจัยนี้ได้แนวความคิดมาจากในปัจจุบันได้มีอุปกรณ์หลายอย่างที่ต้องถูกควบคุมด้วยไมโครคอนโทรลเลอร์การควบคุมสามารถทำได้สะดวกมากขึ้นหากเราใช้สัญญาณดิจิทัลในการควบคุม แต่เนื่องจากว่าสัญญาณทั่วไปตามธรรมชาตินั้นเป็นสัญญาณอนาล็อก ผู้วิจัยจึงมีความสนใจในการศึกษากระบวนการในการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัล ในบทความนี้ได้ทำการเลือกวิธีซิกมาร์ทเดลด้าเนื่องจากว่าเป็นวิธีที่มีความละเอียดที่สูงและนิยมใช้กันอย่างแพร่หลาย และเลือกรับอินพุตโดยใช้เซนเซอร์ตัวต้านทานแบบผลต่างเพื่อทำการตรวจวัดแรงกดซึ่งเป็นสัญญาณอนาล็อกโดยแรงกดที่มากระทำนั้นจะส่งผลให้ความต้านทานเปลี่ยนแปลงไป โดยงานวิจัยนี้จะทำการจำลองวงจรบนโปรแกรม LT spice

3.2 การจำลองวงจรบนโปรแกรม LT spice

ในการออกแบบนั้นผู้วิจัยเริ่มศึกษาทฤษฎีของกระบวนการซิกมาร์ทเดลด้า รวมถึงวงจรที่เป็นส่วนประกอบต่างๆ ที่เกี่ยวข้อง ในการวิจัยนี้ได้นำกระบวนการซิกมาร์ทเดลด้านั้นมาใช้ในการตรวจวัดแรงกดซึ่งจะมีการใช้เซนเซอร์ตัวต้านทานแบบผลต่างเป็นตัวรับอินพุต จากการศึกษาเราพบว่าได้มีการใช้วงจร integrator โดยเอาพุตที่ได้จะเกิดจากการ charge และ discharge ตัวเก็บประจุ ซึ่งปริมาณกระแสที่ทำการ charge หรือ discharge จะมีค่ามากหรือน้อยเป็นผลมาจากการเปลี่ยนแปลงของค่าความต้านทาน จากนั้นนำเอาท์พุตที่ได้ไปทำการเปรียบเทียบกับแรงดันอ้างอิง ด้วยวงจรเปรียบเทียบแรงดันอ้างอิงซึ่งจะให้เอาท์พุตออกมาเป็น pulse และได้มีการนำเอาท์พุตนี้ไปทำหาค่าเฉลี่ยรวมถึงการควบคุม switch เพื่อควบคุมให้ระบบมีการรักษาแรงดันมีค่าประมาณแรงดันอ้างอิงโดยใช้กระบวนการป้อนกลับแบบลบ

3.2.1 การออกแบบวงจรสร้างแรงดันอ้างอิงแบนด์แกป (Bandgap voltage reference)

วงจรอ้างอิงแบนด์แกป คือวงจรสร้างแรงดันอ้างอิงที่ไม่ขึ้นกับไฟเลี้ยง (Vdd) และไม่ขึ้นกับอุณหภูมิรอบข้าง ซึ่งหลักการทำงานคือ อาศัยการหักล้างกันของวงจรที่มีค่าสัมประสิทธิ์อุณหภูมิเชิงบวก (positive temperature coefficient) และวงจรที่มีค่าสัมประสิทธิ์อุณหภูมิเชิงลบ (negative temperature coefficient)



รูปที่ 3.1 วงจรกำเนิดแรงดันอ้างอิงแบบแบนด์แกป

จากรูปที่ 3.1 หากทำการออกแบบขนาดของทรานซิสเตอร์ Q2 ให้มีขนาดใหญ่กว่า n เท่า ของทรานซิสเตอร์ Q1 จะทำให้กระแสอิ่มตัว (I_s) ของ Q2 มีค่ามากกว่ากระแสอิ่มตัวของ Q1 จากสมการ $V_{be} = V_{th} \ln(I_c/I_s)$ เมื่อทำการพิจารณาในกรอบสีแดงและใช้หลัก KVL โดย $V_{gs8} = V_{gs10}$ จะทำให้สามารถคำนวณหาค่า I_{ref} ได้จาก

$$I_{ref} = \frac{\ln(n)V_{th}}{R_1} \quad (3.1)$$

กระแส I_{ref} ที่ได้นั้นจะสะท้อนไปยัง U5 และ U6 ($I_{ref} = I_5$) ค่าแรงดันอ้างอิง V_{out} จะสามารถคำนวณได้จาก

$$V_{out} = \ln(n)V_{th}R_2/R_1 + V_{be3} \quad (3.2)$$

เราสามารถคำนวณหาค่า R1 ได้จากสมการที่ (3.1) โดยให้กระแสที่ไหลผ่าน = 1 uA , ใช้จำนวนเท่าของทรานซิสเตอร์ n = 8 (log 8 ≈ 2 ซึ่งง่ายต่อการคำนวณ) จะทำให้ได้ค่า R1 = 52 kΩ

เราสามารถคำนวณหาค่า R2 ได้จากสมการ

$$R2 = L \cdot R1 \quad (3.3)$$

การเปลี่ยนแปลงของ V_{out} กับอุณหภูมิคือ

$$\frac{\partial V_{out}}{\partial T} = \frac{\partial V_d}{\partial T} + L \cdot \ln(n) \cdot \frac{\partial V_t}{\partial T} \quad (3.4)$$

โดยที่ $\frac{\partial V_t}{\partial T} = 0.085 \text{ mV}/^\circ\text{C}$, $\frac{\partial V_d}{\partial T} = -1.6 \text{ mV}/^\circ\text{C}$

ในการหาค่า L เราจะพิจารณาให้ V_{out} มีค่าเป็นศูนย์ ทำให้ได้

$$L = \frac{1.6}{\ln(n) \cdot 0.085} \quad (3.5)$$

เมื่อทำการแทนค่า n = 8 ลงไปในสมการที่ (3.5) จะทำให้ได้ L = 9.41 จากนั้นแทนค่า R1 = 52 kΩ และ L = 9.41 ลงไปในสมการที่ (3.3) จะได้ R2 มีค่าเท่ากับ 489 kΩ

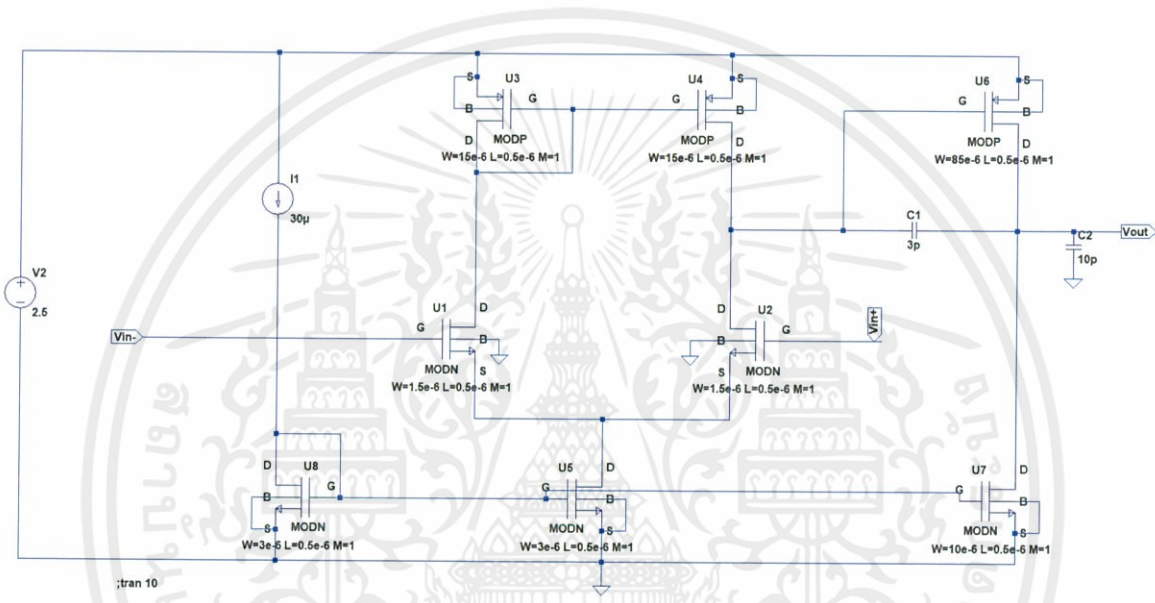
ตาราง 3.1 ตารางแสดงขนาดของทรานซิสเตอร์ วงจรสร้างแรงดันอ้างอิงแบบดิฟเฟอเรนเชียล

transistor	ขนาด W/L (μm)
U1, U2,U3,U4,U5,U6	30/2
U7,U8,U9,U10	10/2

3.2.2 วงจรขยายเชิงปฏิบัติการ

รูปที่ 3.2 แสดงวงจรขยายเชิงปฏิบัติการ โดยจะใช้เป็น 2 Stage Op Amps ในส่วนแรกนั้นจะเป็น Differential Amplifier circuit และส่วนที่ 2 จะเป็นวงจรขยาย Common source การทำงานของวงจรอธิบายได้ดังนี้ วงจรขยายผลต่างมีลักษณะเหมือนวงจรขยาย Common source 2 วงจรที่เหมือนกันประกอบไปด้วย U1,U2,U3,U4 แต่มีการเพิ่ม U5 ซึ่งทำหน้าที่ในการไบอัสทรานซิสเตอร์ U1 และ U2 โดยจะมีการออกแบบทรานซิสเตอร์ให้มีลักษณะเหมือนกันทุกประการรวมถึง U3 และ U4 ดังนั้นจะสังเกตเห็นได้ว่าวงจรขยายผลต่างนั้นมีโครงสร้างที่สมมาตร ถ้าสัญญาณอินพุตของวงจรมีขนาดที่เท่ากันแต่มีเฟสตรงข้ามกันและสมมติให้มีสัญญาณรบกวนปะปนกับแหล่งจ่ายไฟ เมื่อเรานำสัญญาณเอาต์พุตในลักษณะผลต่างมาใช้จะสังเกตเห็นได้ว่าไม่มีสัญญาณรบกวนปรากฏและสัญญาณเอาต์พุตที่ได้จะมีขนาดใหญ่เป็น 2 เท่า

วงจรรขยาย Common source ในส่วนที่ 2 ประกอบไปด้วย U6 และ U7 นั้นจะรับอินพุตมาจากวงจร Differential Amplifier และช่วยเพิ่มอัตราขยายให้กับวงจร เนื่องจากในโครงงานนี้มีการป้อนกลับแบบลบ เพราะฉะนั้นจึงต้องมีการต่อ C1 ซึ่งทำหน้าที่ในการชดเชยความถี่ ในโครงงานนี้จะมีการนำวงจรรขยายเชิงปฏิบัติการมาใช้เป็นวงจร integrator เพื่อให้ได้เอาต์พุตเป็นค่าปริพันธ์ของสัญญาณอินพุต ซึ่งสามารถทำได้ โดยการนำตัวเก็บประจุและตัวต้านทานมาต่อกับวงจรรขยายเชิงปฏิบัติการในลักษณะของการป้อนกลับแบบลบ



รูปที่ 3.2 วงจรรขยายเชิงปฏิบัติการที่มี 2 ภาค

ขั้นตอนการออกแบบมีทั้งหมด 9 ขั้นตอน [3]

ขั้นตอนที่ 1 จากเงื่อนไขการสร้าง 60 phase margin จะสามารถคำนวณ ค่า minimum ของ ตัวเก็บประจุ (Compensation capacitor) จากสมการ

$$C_c > 0.22 C_L \quad (3.6)$$

จะทำให้ได้ค่า $C_c > 2.2 \text{ pF}$, เลือกใช้ค่า $C_c = 3 \text{ pF}$

ขั้นตอนที่ 2 ทำการออกแบบ Tail current โดยใช้ความสัมพันธ์ของ slew rate และ C_c

$$I_{ss} = \text{Slew rate} \cdot C_c \quad (3.7)$$

จะทำให้ได้ค่า $I_{ss} = 30 \text{ }\mu\text{A}$

ขั้นตอนที่ 3 ทำการออกแบบขนาด $(W/L)_3$ โดยใช้ ICMR

$$(W/L)_3 = \frac{I_{ss}}{K[V_{dd}-V_{in(max)}-V_{t3(max)}+V_{t1(min)}]^2} \quad (3.8)$$

จะได้ $(W/L)_3 = (W/L)_4 = 30$

ทำการคำนวณค่า g_{m1} จากความสัมพันธ์ของ Gainbandwidth และ C_c

$$g_{m1} = GB \cdot C_c \quad (3.9)$$

จะได้ค่า $g_{m1} = 94.25 \mu S$

ขั้นตอนที่ 4 ทำการตรวจเช็ค pole ตัวที่ 3 ว่ามีมีขนาดใหญ่กว่า 10 GB ($p3 = -g_{m3}/2C_{gs3}$) จะได้ค่าเท่ากับ 199 MHz ซึ่ง $\gg 10GB$

ขั้นตอนที่ 5 ทำการออกแบบขนาด $(W/L)_1$ และ $(W/L)_2$ จาก

$$(W/L)_1 = (W/L)_2 = g_m^2 / 2K_n I_1 \quad (3.10)$$

จะได้ $(W/L)_1 = (W/L)_2 = 2.47 \approx 3$

ขั้นตอนที่ 6 ทำการออกแบบ $(W/L)_5$ จาก $V_{ds5(sat)}$

$$(W/L)_5 = 2I_5 / K_5 \cdot V_{ds5(sat)}^2 \quad (3.11)$$

จะได้ $(W/L)_5 = 5.16 \approx 6$

ขั้นตอนที่ 7 ทำการออกแบบ $(W/L)_6$ จากความสัมพันธ์ $g_{m1} \geq 10g_{m6}$

$$(W/L)_6 = (g_{m6} / g_{m4}) \cdot S_4 \quad (3.12)$$

จะได้ $(W/L)_6 = 188.5 \approx 190$

ขั้นตอนที่ 8 ทำการคำนวณกระแส I_6 จาก $I_6 = g_m^2 / 2K_6 S_6$ จะได้ $I_6 = 95 \mu A$

ขั้นตอนที่ 9 ทำการออกแบบ $(W/L)_7$ จาก

$$(W/L)_7 = S_7 \cdot (I_6 / I_7) S_5 \quad (3.13)$$

จะได้ $(W/L)_7 = 19 \approx 20$

3.2.3 วงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา

รูปที่ 3.3 แสดงวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา การทำงานของวงจรอธิบายได้ดังนี้ พิจารณาหมายเลขของทรานซิสเตอร์ตามหมายเลขสีแดงในภาพ

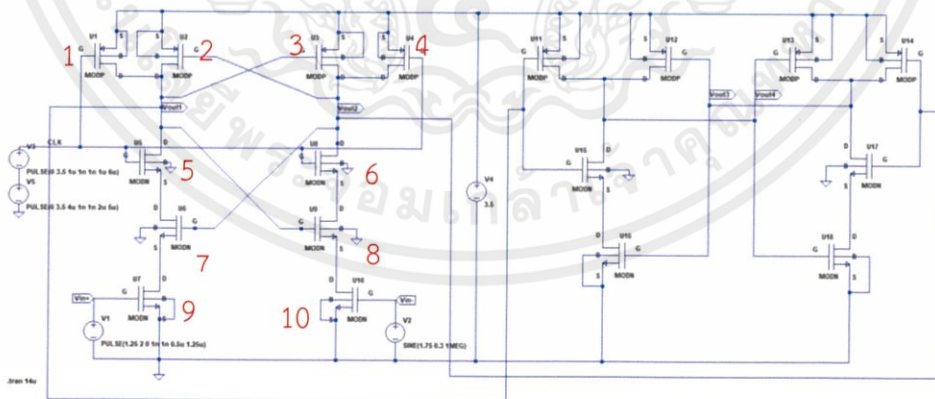
- เมื่อสัญญาณ Clk เป็น High (สมมติให้ V_{in+} เป็น high และ V_{in-} เป็น low)

V_{in+} เป็น high ทำให้มีกระแสไหลผ่าน U5,U7,U9 มากส่งผลให้ node V_{out-} นั้นลดลง U3 จึง turn on และ U8 จะ cut off และไม่มีกระแสจาก V_{dd} ไหลผ่าน U6, U8, U10 ลง GND และส่งผลให้ในที่สุด V_{out+} ค่อยๆ มีค่าเพิ่มมากขึ้น ส่วน V_{out-} มีค่าลดลง จะเห็นได้ว่าวงจรนี้จะมีการเปรียบเทียบค่าแรงดันของ V_{in+} และ V_{in-} ในขณะที่สัญญาณ CLK เป็น high

- เมื่อสัญญาณ Clk เป็น Low

U1, U4 จะ turn on และ U5, U6 จะ turn off ส่งผลให้ V_{out+} , V_{out-} มีค่าเป็น Logic High เมื่อทำการพิจารณาที่ NAND GATE วงจรจะให้ output ค่าเดิมออกมา (ทำการ hold ค่า output ที่ได้จากการเปรียบเทียบก่อนหน้านี้ จนกว่าจะถึงการเปรียบเทียบในครั้งถัดไปหรือก็คือจนกว่าจะถึงขอบขาขึ้นของสัญญาณนาฬิกาถูกลัดไป

เอาท์พุทของวงจรนี้มีลักษณะเป็น pulse trains ซึ่งใช้ในการบ่งบอกค่าของสัญญาณอินพุตยังมีความสำคัญอีกหนึ่งอย่างในการควบคุม switch เพื่อให้วงจรนี้สามารถรักษาระดับแรงดันใช้ให้ใกล้เคียงกับแรงดันอ้างอิง โคจรงานนี้ได้ทำการออกแบบขนาด $W_p / W_n = 2$



รูปที่ 3.3 วงจรเปรียบเทียบแรงดันและSR LATCH ที่ใช้ในการจำลองการทำงาน

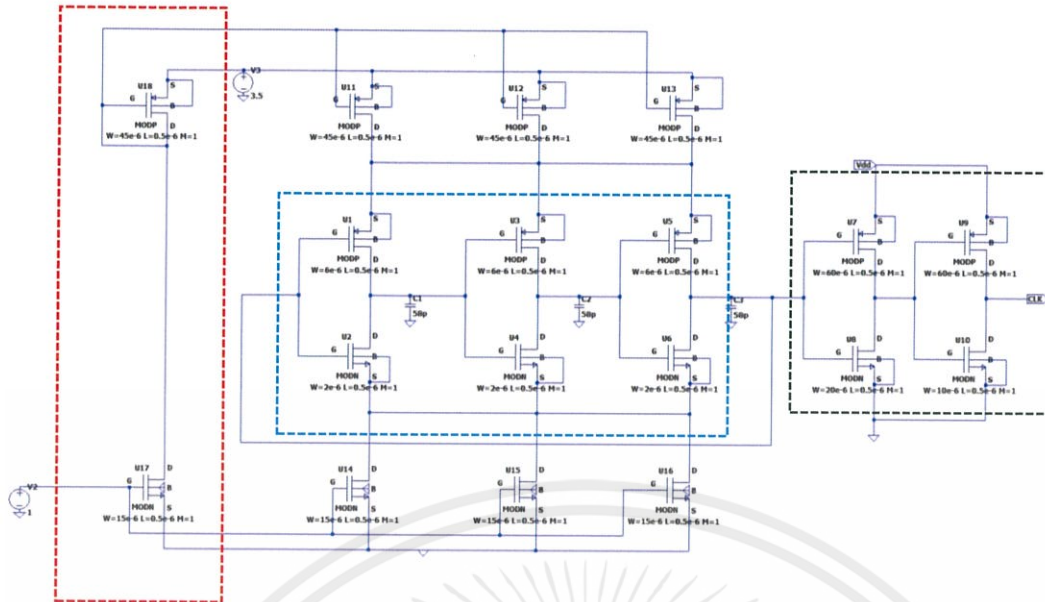
ตาราง 3.2 ตารางแสดงขนาดของทรานซิสเตอร์ ของวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา

transistor	ขนาด W/L (μm)
U1,U2,U3,U4	20/1
U5,U6,U7,U8,U9,U10	10/1
U11,U12,U13,U14	2/1
U15,U16,U17,U18	1/1

3.2.4 วงจรสร้างสัญญาณนาฬิกา

เป็นวงจรที่กำเนิดสัญญาณที่มีความต่อเนื่องและมีคาบเวลาคงที่ทั้งที่เป็นพัลส์บวกและพัลส์ลบ ใช้ในการควบคุมการทำงานของของวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา โดยจะมีการแบ่งวงจรออกเป็น 3 ส่วน ในแต่ละส่วนจะมีหน้าที่ ดังนี้

- 1) วงจรภายในเส้นประสีแดง ทำหน้าที่เป็นวงจรสะท้อนกระแส
- 2) วงจรภายในเส้นประสีฟ้า ทำหน้าที่ในการสร้าง delay เป็นการนำ inverter มาต่อกันและมีการ feed back สัญญาณ output กลับมาที่ input เพื่อให้เกิดเป็น loop
- 3) วงจรในเส้นประสีดำ ทำหน้าที่เพิ่มอัตราขยายของสัญญาณเพื่อให้ได้สัญญาณ CLK ที่มีความใกล้เคียงกับสัญญาณในอุดมคติมากขึ้น



รูปที่ 3.4 วงจรสร้างสัญญาณนาฬิกา

วิธีการออกแบบ เราสามารถพิจารณาจากสมการความถี่ที่ได้จากสมการ

$$f_{osc} = \frac{I_d}{NC_{tot}V_{dd}} \quad (3.14)$$

เมื่อ N คือ จำนวน stage ของ inverter, C_{tot} คือ total capacitance และ V_{dd} คือ supply voltage

$$C_{tot} \text{ สามารถหาได้จาก } C_{tot} = \frac{5}{2} C_{tot}(L_p W_p + L_n W_n) \text{ และ } I_d = \frac{K}{2} (V_{gs} - V_t)^2$$

ตาราง 3.3 ตารางแสดงขนาดของทรานซิสเตอร์ ของวงจรสร้างสัญญาณนาฬิกา

Transistor	ขนาด W/L (μm)
U1,U3,U5,	1.5/0.5
U2,U4,U6	0.5/0.5
U7,U9	1.5/0.5
U8,U10	0.5/0.5
U11,U12,U13,U18	45/0.5
U14,U15,U16,U17	15/0.5

บทที่ 4

ผลการวิจัย

บทนี้แสดงผลการจำลองการทำงานของวงจรต่างๆ ที่ได้นำเสนอในบทที่ 3 ประกอบไปด้วย วงจรสร้างแรงดันอ้างอิงแบบดิฟเฟอเรนเชียล วงจรขยายเชิงปฏิบัติการ วงจรเปรียบเทียบแรงดันอ้างอิงโดยใช้สัญญาณนาฬิกา วงจรสร้างสัญญาณนาฬิกา โดยมีผลการทดลองดังต่อไปนี้

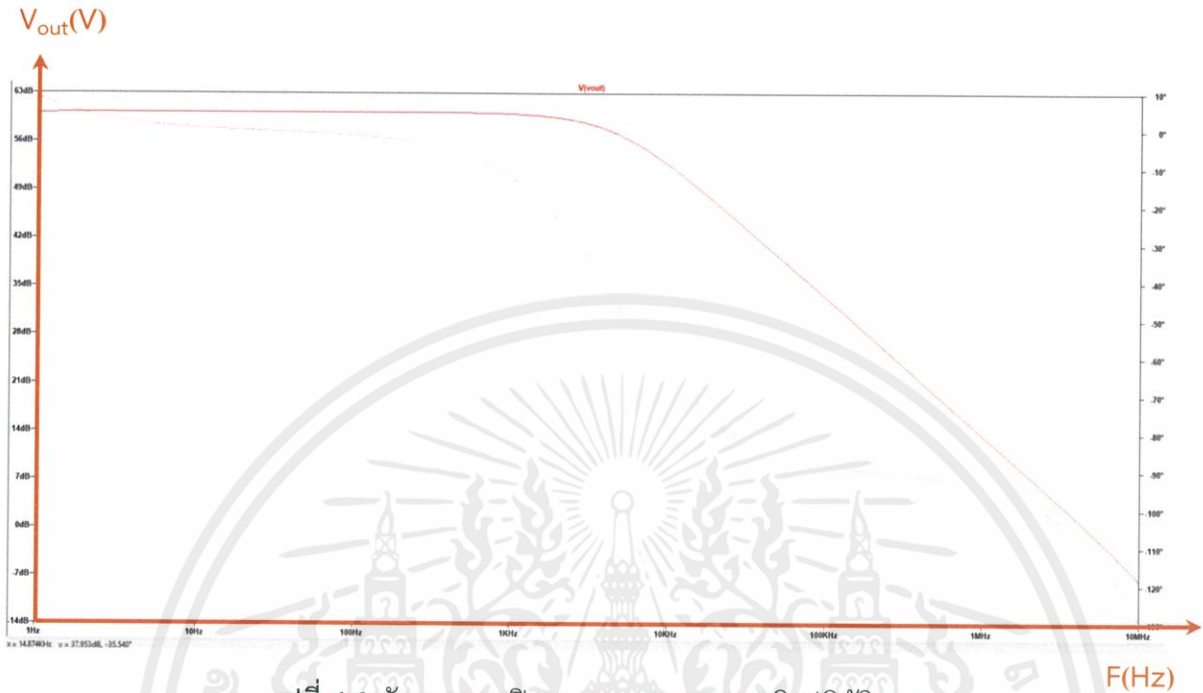
4.1 ผลการจำลองของวงจรสร้างแรงดันอ้างอิงแบบดิฟเฟอเรนเชียล



$T = 0\text{ }^{\circ}\text{C}$ $T = 25\text{ }^{\circ}\text{C}$ $T = 50\text{ }^{\circ}\text{C}$ $T = 75\text{ }^{\circ}\text{C}$ $T = 100\text{ }^{\circ}\text{C}$

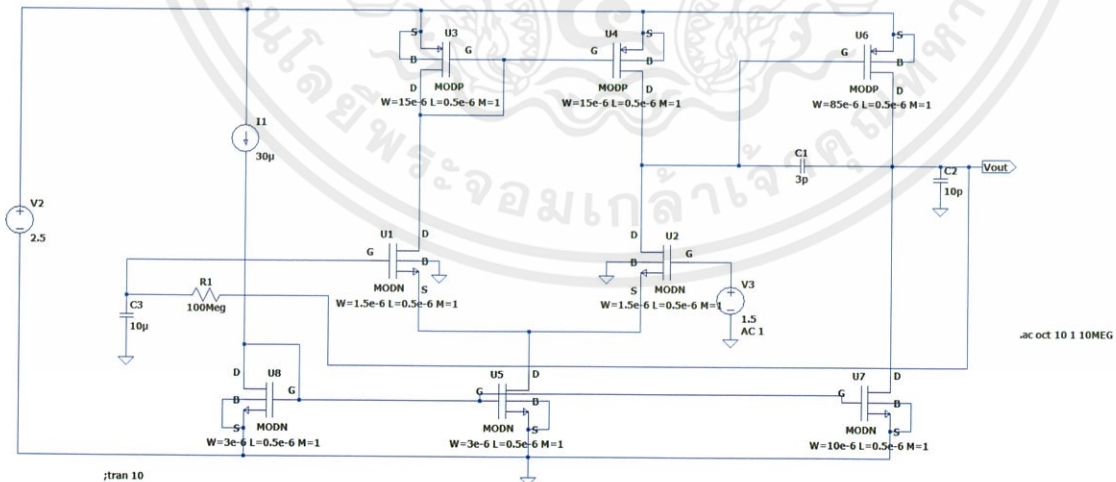
จากรูปที่ 4.1 พบว่า วงจรนี้จะสร้างแรงดันคงที่ประมาณ 1 V เมื่อไฟเลี้ยงวงจรมีค่ามากกว่าประมาณ 2.4 Volt นอกจากนี้ยังสังเกตได้ว่าเมื่ออุณหภูมิมีการเปลี่ยนแปลงเอาต์พุตที่ได้จากวงจรนี้ยังคงให้ค่าใกล้เคียงกับค่าเดิม โดยเมื่อเทียบระหว่างอุณหภูมิ 0 °C และ 100 °C วงจรนี้ให้เอาต์พุตที่ความแตกต่างกัน 40 mV

4.2 ผลการจำลองวงจรขยายเชิงปฏิบัติการ

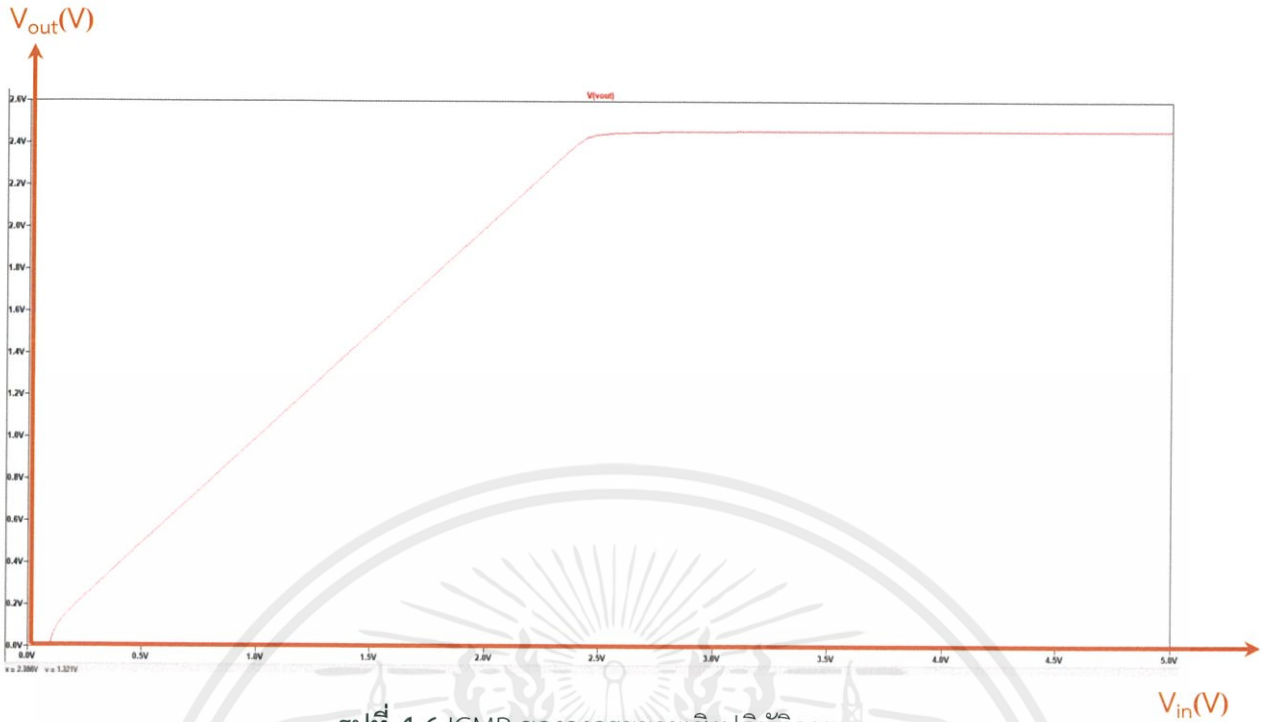


รูปที่ 4.2 อัตราขยายเปิดวงจรของวงจรขยายเชิงปฏิบัติการ

จากรูปที่ 4.2 พบว่าวงจรนี้มีอัตราขยายเปิดวงจรมีค่าเท่ากับ 60.19 dB และเฟสมีค่าเท่ากับ 72° รูปที่ 4.3 แสดงการต่อวงจรเพื่อทำการหาอัตราขยายเปิดวงจรโดยจะมีการนำ R และ C ที่มีขนาดใหญ่ มาต่อกับวงจรในลักษณะ Feed back เพื่อให้ $V_{in+} = V_{in-}$

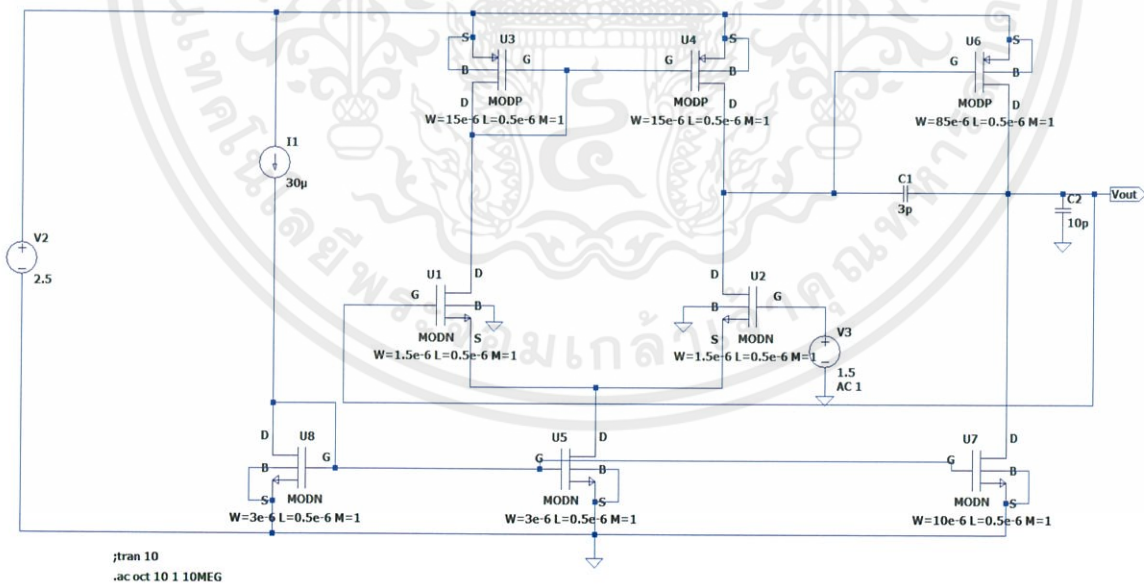


รูปที่ 4.3 วงจรที่ใช้ในการทดสอบหาอัตราขยายเปิดวงจร

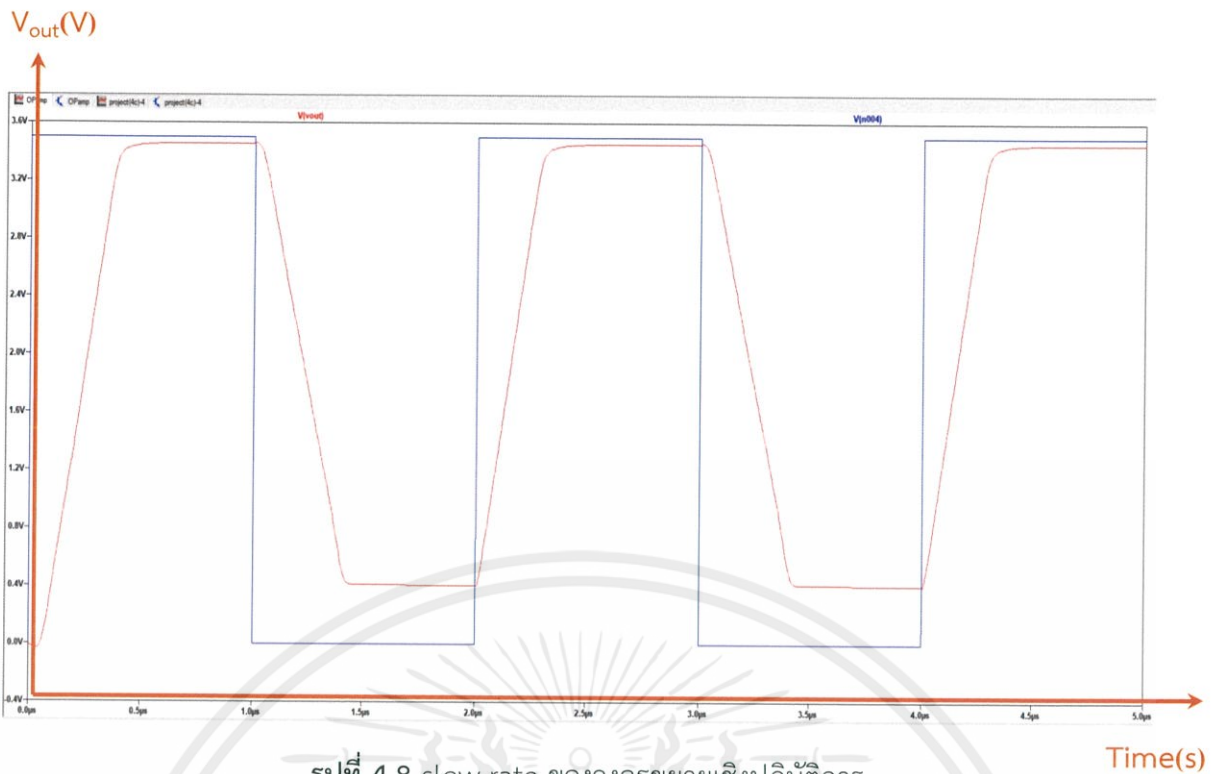


รูปที่ 4.6 ICMR ของวงจรขยายเชิงปฏิบัติการ

รูปที่ 4.6 แสดง ICMR ของวงจรขยายเชิงปฏิบัติการ จากรูปเราพบว่าเมื่อนำวงจรขยายเชิงปฏิบัติการไปต่อแบบ buffer และทำการ sweep V_{in} ดังรูปที่ 4.7 จะมีช่วงที่ให้ $output = input$ คือช่วงที่ V_{in} มีค่าอยู่ในช่วง 0.1 - 2.4 V



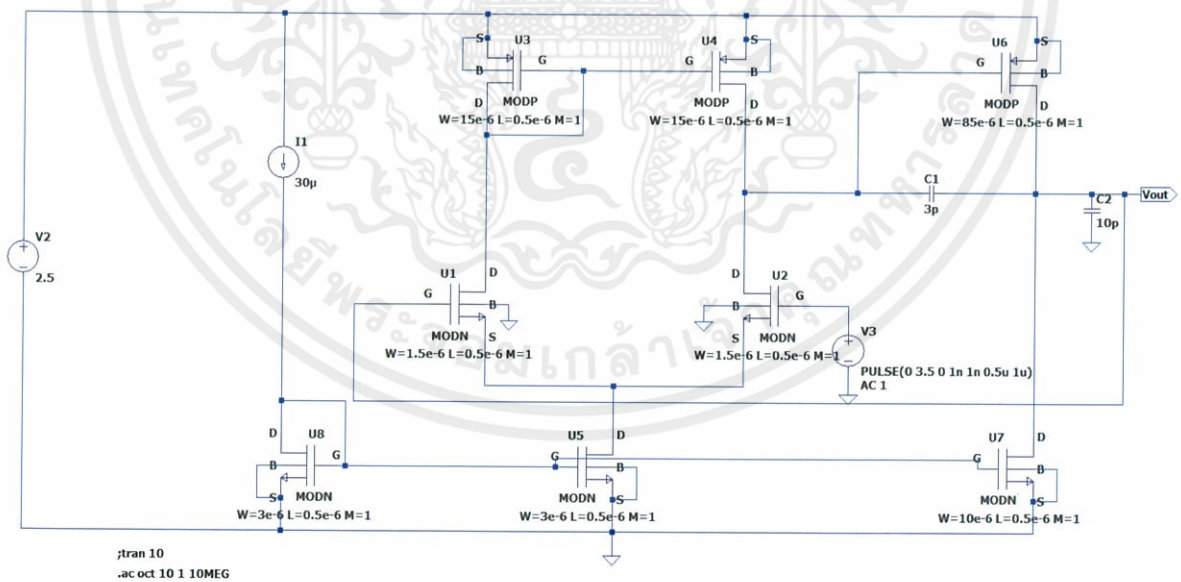
รูปที่ 4.7 ภาพวงจรที่ใช้ในการทดสอบหา ICIMR



รูปที่ 4.8 slew rate ของวงจรถ่ายเชิงปฏิบัติการ

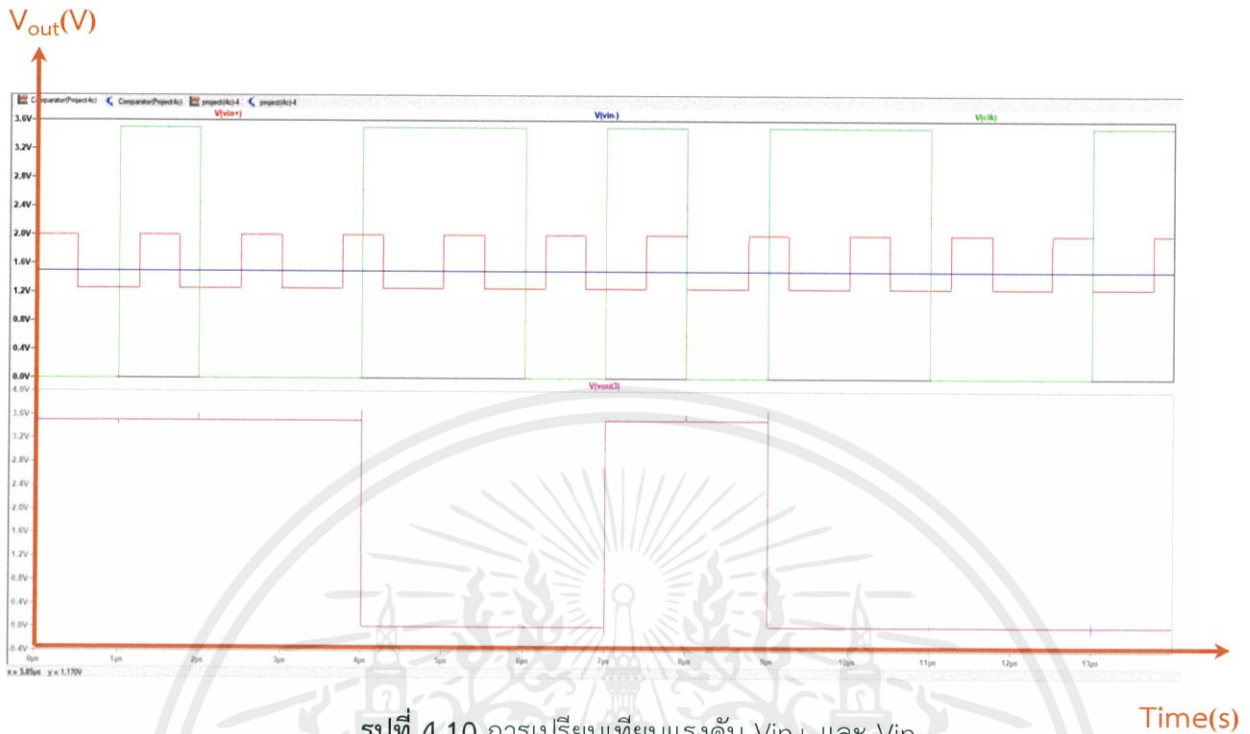
จากรูปที่ 4.8 จะเห็นว่าวงจรมี slew rate ขาขึ้น = $10 \frac{V}{\mu s}$, slew rate ขาลง = $7.8 \frac{V}{\mu s}$

สามารถทำการทดสอบหา slew rate ด้วยการนำวงจรไปต่อแบบ buffer หลังจากนั้นทำการป้อน input ที่มีลักษณะเป็น pulse ขนาด 0 – 3.5 Volt และมีคาบเท่ากับ $1 \mu s$ ดังรูปที่ 4.9



รูปที่ 4.9 แสดงภาพวงจรที่ใช้ในการทดสอบหา Slew rate

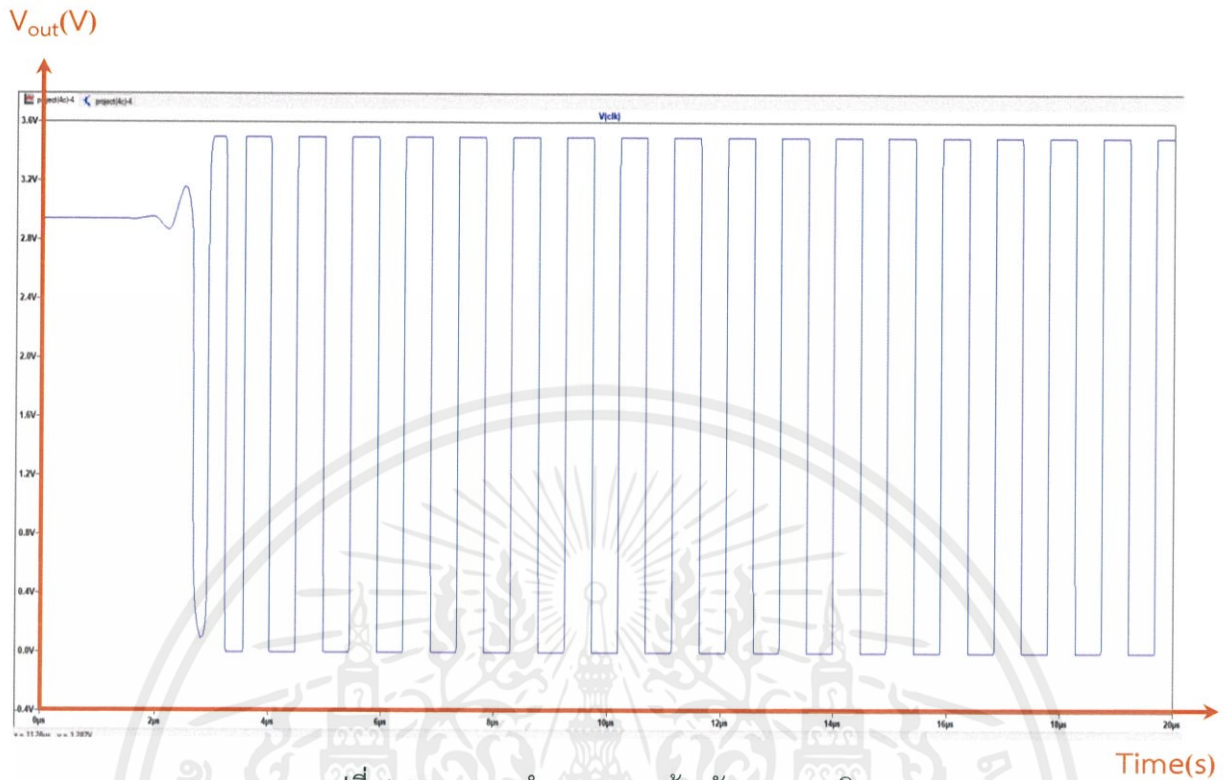
4.3 ผลการจำลองวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา



รูปที่ 4.10 การเปรียบเทียบแรงดัน V_{in+} และ V_{in-}

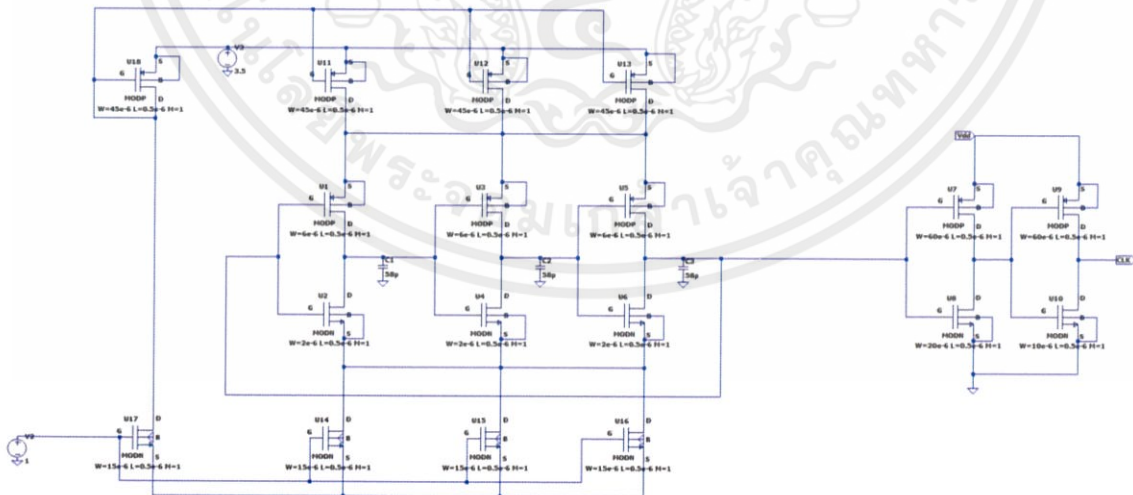
รูปที่ 4.10 แสดงการเปรียบเทียบแรงดัน V_{in+} และ V_{in-} จากรูปเราพบว่าทุกๆขอบขาขึ้นของสัญญาณนาฬิกา (สีเขียว) ถ้าหาก V_{in+} (สีแดง) มีค่ามากกว่า V_{in-} (สีน้ำเงิน) จะได้ V_{out} เป็น high ส่วนถ้าหาก V_{in+} (สีแดง) มีค่าน้อยกว่า V_{in-} (สีน้ำเงิน) จะได้ V_{out} เป็น low และจะยังคงทำการเก็บค่า V_{out} ที่ได้ในขณะที่สัญญาณนาฬิกามีค่าเป็น low โดยจะทำการเปรียบเทียบอีกครั้งที่ขอบขาขึ้นของสัญญาณนาฬิกาถัดไป

4.4 ผลการจำลองวงจรสร้างสัญญาณนาฬิกา



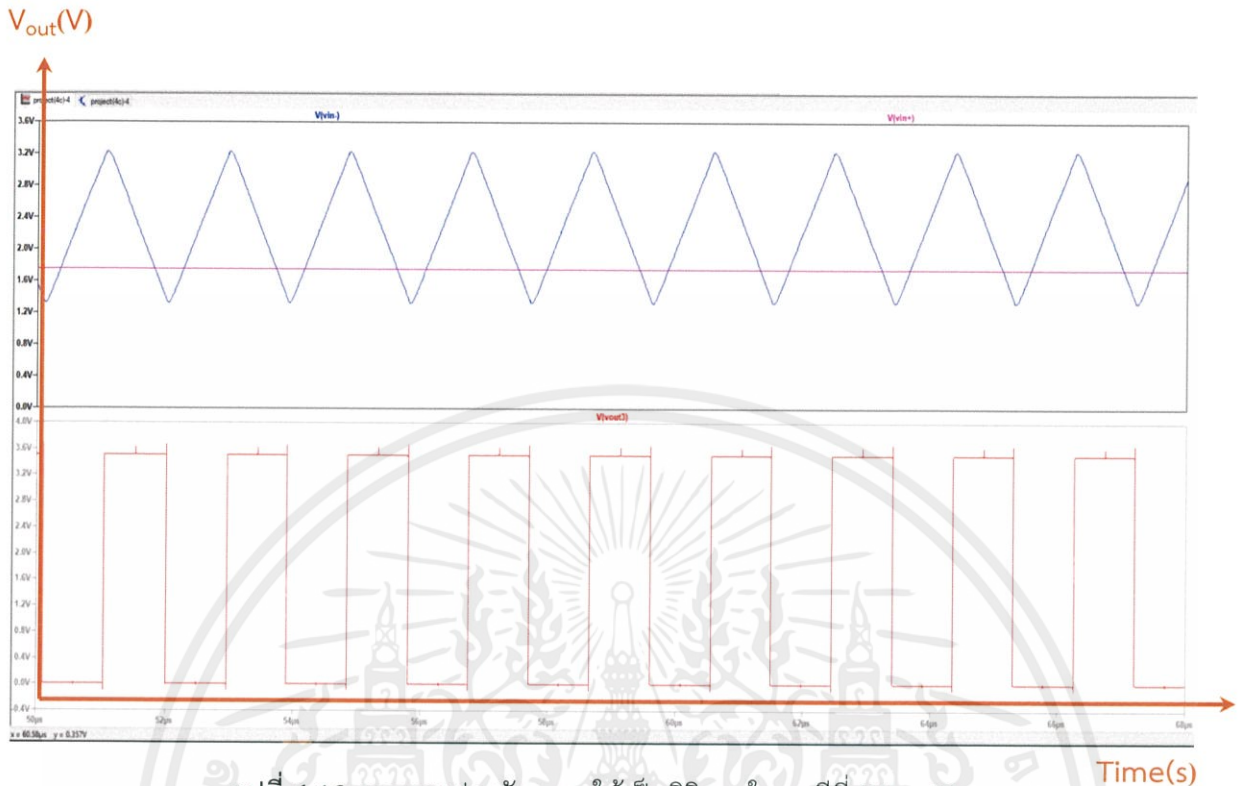
รูปที่ 4.11 ผลการจำลองวงจรสร้างสัญญาณนาฬิกา

รูปที่ 4.11 แสดงผลการจำลองวงจรสร้างสัญญาณนาฬิกา จากรูปเราพบว่าวงจรนี้สร้างสัญญาณ pulse ที่มีควมถี่ = 1.0585 MHz โดยต่อวงจรดังรูปที่ 4.12 และทำการป้อน $V_{in} = 1$ Volt



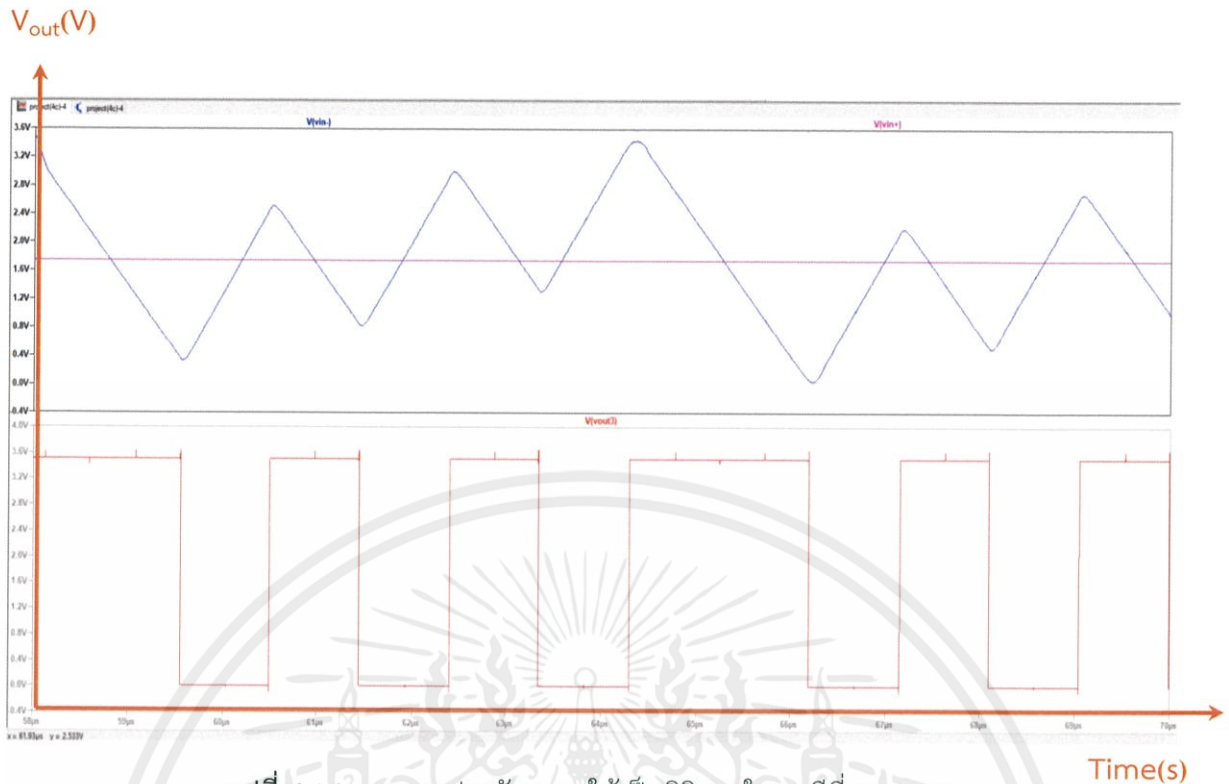
รูปที่ 4.12 ภาพวงจรที่ใช้สร้างสัญญาณนาฬิกา

4.5 ผลการจำลองวงจรที่ทำการแปลงค่าความต้านทานให้เป็นสัญญาณทางดิจิทัล



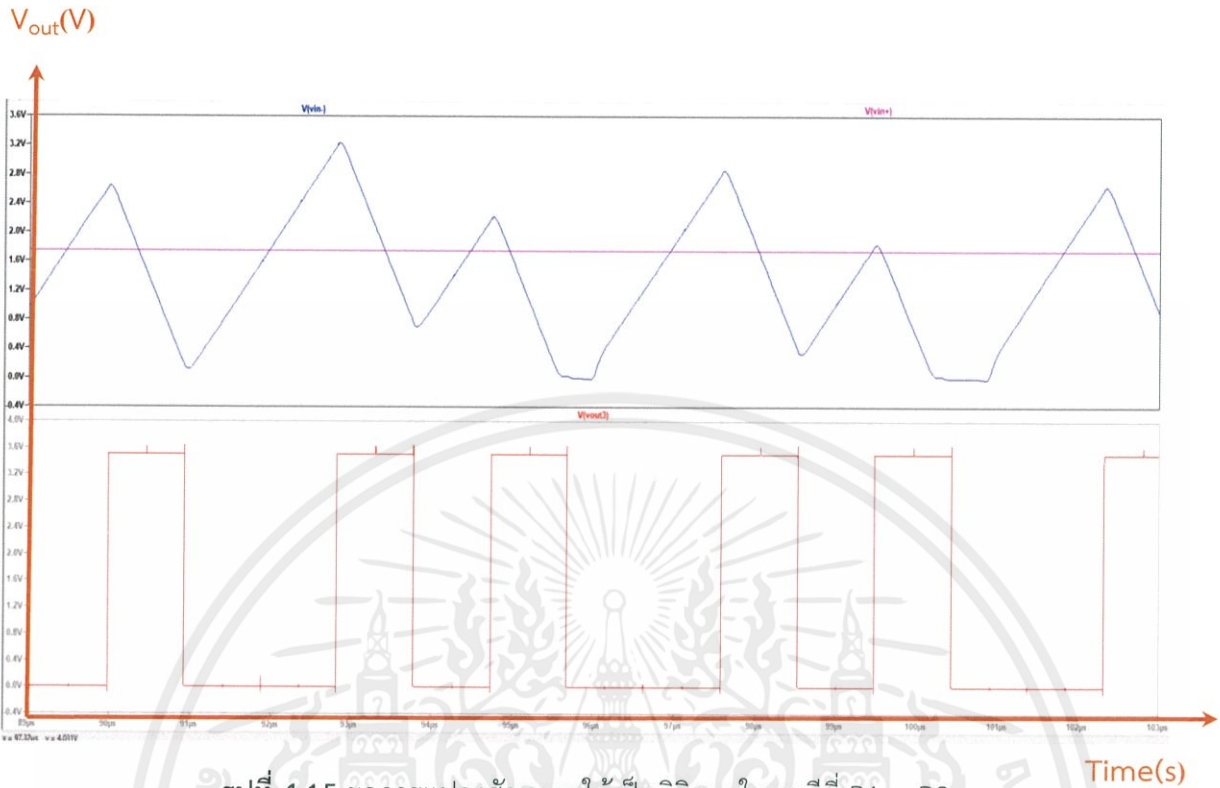
รูปที่ 4.13 ผลการแปลงสัญญาณให้เป็นดิจิทัลในกรณีที่ $R_1 = R_2$

จากรูปที่ 4.13 ผลการแปลงสัญญาณให้เป็นดิจิทัลในกรณีที่ $R_1 = R_2$ จะเห็นได้ว่าถ้า $R_1=R_2$ จะทำให้ output ของวงจร integrator นั้นมี slope ขาขึ้นและลงมีความชันที่เท่ากันส่งผลให้เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มี 50% Duty cycle



รูปที่ 4.14 ผลการแปลงสัญญาณให้เป็นดิจิตอลในกรณีที่ $R1 > R2$

รูปที่ 4.14 แสดงผลการแปลงสัญญาณให้เป็นดิจิตอลในกรณีที่ $R1 > R2$ จากรูปเราพบว่าถ้า $R1 > R2$ จะส่งผลให้กระแสที่ผ่าน $R1$ หรือกระแสที่ทำการชาร์จ C_f มีค่าน้อย output ของวงจร integrator จะมี slope ขาลงที่มีความชันน้อย ตรงกันข้ามกับ $R2$ ที่มีค่าน้อยจะทำให้กระแสที่ผ่าน $R2$ หรือกระแสที่ทำการ discharge C_f มีค่ามาก output ของวงจร integrator จะมี slope ขาขึ้นที่มีความชันมาก เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มีค่ามากกว่า 50% Duty cycle



รูปที่ 4.15 ผลการแปลงสัญญาณให้เป็นดิจิตอลในกรณีที่ $R1 < R2$

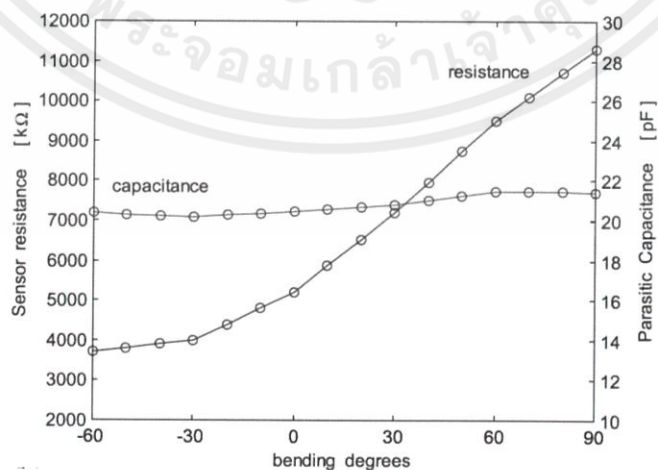
รูปที่ 4.15 แสดงผลการแปลงสัญญาณให้เป็นดิจิตอลในกรณีที่ $R1 < R2$ จากรูปพบว่าถ้า $R1 < R2$ จะส่งผลให้กระแสที่ผ่าน $R1$ หรือกระแสที่ทำการชาร์จ C_f มีค่ามาก output ของวงจร integrator จะมี slope ขาลงที่มีความชันมาก ตรงกันข้ามกับ $R2$ ที่มีค่ามากจะทำให้กระแสที่ผ่าน $R2$ หรือกระแสที่ทำการ discharge C_f มีค่าน้อย output ของวงจร integrator จะมี slope ขาขึ้นที่มีความชันน้อย เมื่อทำการเปรียบเทียบกับแรงดันอ้างอิงด้วยวงจรเปรียบเทียบแรงดันโดยใช้สัญญาณนาฬิกา จะทำให้ได้ output ที่เป็น pulse trains ที่มีค่าน้อยกว่า 50% Duty cycle



รูปที่ 4.16 ผลการแปลงค่าเฉลี่ยของสัญญาณดิจิตอลกลับไปเป็นค่าความต้านทาน

รูปที่ 4.16 แสดงให้เห็นถึงค่าความต้านทานที่ได้จากการวัดโดยวงจรที่ได้จากการออกแบบเทียบกับค่าความต้านทานที่ได้จากค่าความต้านทานที่ใช้จริง ซึ่งค่าความต้านทานที่ใช้ในการทดสอบนั้น คือ $5\text{M}\Omega - 11\text{M}\Omega$ ซึ่งเป็นช่วงที่ sensor ที่ใช้ในโครงงานนี้มีความเป็น linear ดังรูปที่ 4.17 โดยเริ่มที่ความต้านทาน $8\text{M}\Omega$ และทำการ step ครั้งละ $1\text{K}\Omega$ จากนั้นนำค่าเฉลี่ยของ output ที่เป็น pulse train มาคำนวณด้วยสมการที่ 4.1 เมื่อนำค่าความต้านทานที่ได้จากการคำนวณเทียบกับค่าความต้านทานที่ใช้จริง มีความคลาดเคลื่อนมากที่สุดประมาณ ± 2 เปอร์เซ็นต์

$$R_{\text{sense}} = (8 \times 10^6) \pm (5.15 \times 10^6) \cdot (\text{ค่าเฉลี่ย} - 1.7524) \quad (4.1)$$



รูปที่ 4.17 ค่าความต้านทานของ sensor ที่ใช้ในโครงงาน

ที่มาของสมการ (4.1) เนื่องจากช่วงความต้านทานของเซนเซอร์ที่ใช้มีความเป็นเส้นตรง จึงได้ทำการเลือกใช้สมการเส้นตรง $y = mx+c$ ที่มีการเปรียบเทียบกันระหว่างค่าความต้านทาน (แกน Y) และค่าเฉลี่ยที่ได้จาก pulse trains (แกน X) โดย c = ค่า nominal ของเซนเซอร์มีค่าเท่ากับ $8 \text{ M}\Omega$ ค่าเฉลี่ยของ pulse trains ในขณะที่เซนเซอร์มีค่าเท่ากับ $8 \text{ M}\Omega$ คือ 1.7524 และ ค่าเฉลี่ยของ pulse trains ในขณะที่เซนเซอร์มีค่าเท่ากับ $11 \text{ M}\Omega$ คือ 2.3349 ทำให้สามารถคำนวณหา m = ความชันของกราฟโดยมีค่าเท่ากับ $(11 \times 10^6 - 8 \times 10^6) / (2.3349 - 1.7524)$



บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

สรุปผลการวิจัย

โครงการนี้เป็นการออกแบบวงจรแปลงสัญญาณ Analog ให้เป็นสัญญาณทาง digital ซึ่งก็คือการแปลงแรงที่มากกระทำต่อ sensor โดยมีการใช้ sensor ในรูปแบบ differential resistive sensor เมื่อมีแรงมากระทำจะทำให้ค่าความต้านทานของ sensor ทั้งสองตัวนั้นเปลี่ยนไปในอัตราส่วนการเพิ่มและลดที่เท่ากัน เอาท์พุทที่ได้จากวงจรนี้มีลักษณะเป็น pulse trains โดยผลลัพธ์ที่ได้จะแบ่งออกมาได้เป็น 3 กรณีนั้นก็คือ 1) ได้ pulse trains ที่มี duty cycle เท่ากับ 50% 2) ได้ pulse train ที่มี duty cycle มากกว่า 50% 3) ได้ pulse trains ที่มี duty cycle น้อยกว่า 50% ซึ่งสามารถนำค่าเฉลี่ยของ pulse trains มาทำการคำนวณเพื่อหาค่าความต้านทานของเซนเซอร์ในขณะนั้นได้ ช่วงความต้านทานของ sensor ที่นำมาใช้อยู่ในช่วง $5M\Omega - 11M\Omega$ ความถี่ของสัญญาณนาฬิกาที่ใช้มีค่าเท่ากับ 1 MHz เนื่องจากต้องการข้อมูล (N) 1000 ค่า ในช่วงเวลา 1 ms จากการจำลองผลลัพธ์ที่ได้มีความคลาดเคลื่อนมากที่สุดประมาณ ± 2 เปอร์เซ็นต์ มี power dissipation 1.2057 mW

ข้อเสนอแนะ

การใช้ differential resistive sensor ควรเลือกใช้ sensor ที่มีความเป็น linear เพื่อให้มีอัตราส่วนในการเพิ่มและลดค่าความต้านทานในอัตราส่วนที่เท่ากันและถ้าหากเลือกใช้ sensor ที่มีความต่างระหว่างค่า maximum และค่า minimum มากจะทำให้ค่าความแตกต่างของค่าเฉลี่ย pulse train ที่ละเอียดมากขึ้น รวมถึงการเพิ่มจำนวนในการพิจารณา (N) จะช่วยลดความคลาดเคลื่อนได้

บรรณานุกรม

- [1] CMOS_Circuit_Design__Layout__and_Simulation__3rd_Edition.R Jacob Baker,1964
- [2] Design of Analog CMOS Integrated Circuits [Behzad Razavi]_August 15, 2000
- [3] http://pallen.ece.gatech.edu/Academic/ECE_6412/Spring_2005/ece_6412_sp2005.htm

