

การศึกษาการออกแบบและสร้างนาโนเฟตด้วยโปรแกรมจำลองแบบ TCAD
Study of Design and Fabrication for NanoFET by TCAD Simulation



ปริญญาานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2561

การศึกษาการออกแบบและสร้างนาโนเฟตด้วยโปรแกรมจำลองแบบ TCAD
Study of Design and Fabrication for NanoFET by TCAD Simulation

โดย

ณัฐพงศ์ มั่นศักดิ์ รหัส 58010404

دنุสรณ์ ประสาทพันธ์ รหัส 58010442

อาจารย์ที่ปรึกษา

ผศ.ดร. วีระ เพ็งจันทร์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2561

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง


เรื่อง การศึกษาการออกแบบและสร้างนาโนเฟตด้วยโปรแกรมจำลองแบบ TCAD
Study of Design and Fabrication for NanoFET by TCAD Simulation

ผู้จัดทำ นายณัฐพงศ์ มั่นศักดิ์ รหัสประจำตัว 58010404

นายدنุสรณ์ ประสาทพันธ์ รหัสประจำตัว 58010442

ปริญญานิพนธ์นี้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว




(ผศ.ดร. วีระ เพ็งจันทร์)
อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	การศึกษาการออกแบบและสร้างนาโนเฟทด้วยโปรแกรมจำลองแบบ TCAD		
นักศึกษา	นายณัฐพงศ์ มั่นศักดิ์	รหัสประจำตัว	58010404
	นายดนุสรณ์ ประสาทพันธ์	รหัสประจำตัว	58010442
ปริญญา	วิศวกรรมศาสตรบัณฑิต		
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์		
ปีการศึกษา	2561		
อาจารย์ที่ปรึกษาปริญญานิพนธ์	ผศ.ดร.วีระ เพ็งจันทร์		

บทคัดย่อ

โครงการฉบับนี้เป็นการศึกษาการออกแบบและกระบวนการสร้างนาโนเฟทด้วยโปรแกรมจำลองแบบ TCAD (Technology Computer Aided Design) โดยมีจุดประสงค์เพื่อศึกษากระบวนการสร้างนาโนเฟท คุณสมบัติทางไฟฟ้าของนาโนเฟท เพื่อให้ได้โครงสร้างและคุณสมบัติทางไฟฟ้าโดยใช้โปรแกรมจำลองแบบ TCAD เริ่มต้นการศึกษการใช้โปรแกรมการจำลองแบบ TCAD เบื้องต้น และศึกษาขั้นตอนกระบวนการสร้างนาโนเฟท จากนั้นทำการจำลองแบบและศึกษาคุณสมบัติทางไฟฟ้าที่เกี่ยวข้อง โดยสรุปได้ว่าการลดความยาวช่องทางเดินกระแสและความหนาของชั้นออกไซด์หรือการเพิ่มความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแส ทำให้ได้กระแสตรงช่วงอิมิต์สูงชัน การลดความยาวช่องทางเดินกระแสและความหนาของชั้นออกไซด์หรือการเพิ่มความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแส ทำให้นาโนเฟทมีแรงดันขีดเริ่มต่ำลง และควรใช้งานวัสดุ High-K แทนการใช้งาน SiO_2 เพื่อลดการเกิด Short Channel Effect และในการนำนาโนเฟทไปประยุกต์ใช้ในวงจรร โดยการทดสอบกับวงจรรีจิสเตอร์ นอร์เกต และแนนด์เกต พบว่านาโนเฟทชนิดพีที่มีความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแสขนาด 16 นาโนเมตร และนาโนเฟทชนิดเอ็นที่มีความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแสขนาด 12 นาโนเมตร สามารถให้อินพุทและเอาท์พุทของอินเวอร์เตอร์ในอัตราส่วน 1:1 และให้ผลถูกต้องตรงตามหลักการของนอร์เกต และนอร์เกต

Project Title	Study of Design and Fabrication for NanoFET by TCAD Simulation		
Student	Mr. Nattapong	Mansak	Student ID. 58010404
	Mr. Danusorn	Prasartpan	Student ID. 58010442
Degree	Bachelor of Engineering		
Program	Electronic Engineering		
Year	2018		
Thesis Advisor	Dr. Weera Pengchan		

Abstract

This project is studied of Design and Process Fabrication for NanoFET by using TCAD (Technology Computer Aided Design) simulation program. The purpose of this project is to study the fabrication of NanoFET and electrical properties by using TCAD Simulation program. First, we study the work instructions of TCAD simulation program. Next, we study the fabrication of NanoFET. Then, we examine the result and measure the electrical properties such as current and voltage characteristic, current drain and voltage gate and threshold voltage that show a structure and properties like the theoretical. Simulated results can be displayed in 3D structure and can be showed electrical properties as a graph.

กิตติกรรมประกาศ

ขอขอบพระคุณ บิดา มารดา เป็นกำลังใจที่สำคัญในการศึกษาเล่าเรียน และช่วยสนับสนุนค่าใช้จ่ายต่างๆ ในการทำวิจัยครั้งนี้

ขอขอบพระคุณ ผศ.ดร. วีระ เพ็งจันทร์ อาจารย์ที่ปรึกษา ที่ให้คำปรึกษาแนะนำในการทำงานศึกษาวิจัยนี้ จนสำเร็จลุล่วงด้วยดี

ขอขอบพระคุณอาจารย์และเพื่อนๆ ทุกท่านที่ให้การสนับสนุนและกำลังใจในการศึกษาเล่าเรียน
สุดท้ายนี้ คณะผู้วิจัยขอขอบพระคุณ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และบริษัท Global TCAD Solutions GmbH ที่ได้สนับสนุนอุปกรณ์และโปรแกรมสำหรับการทำวิจัย

ผู้จัดทำจึงขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

นายณัฐพงศ์ มั่นศักดิ์
ดนูสรณ์ ประสาทพันธ์



สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	i
บทคัดย่อภาษาอังกฤษ.....	ii
กิตติกรรมประกาศ.....	iii
สารบัญ.....	iv
สารบัญรูป.....	vii
สารบัญตาราง.....	xii
บทที่ 1 บทนำ	
1.1 ที่มาและความสำคัญ.....	1
1.2 วัตถุประสงค์ของการศึกษา.....	2
1.3 ขอบเขตของโครงการ.....	2
1.4 ขั้นตอนการดำเนินงาน.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	2
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	
2.1 สารกึ่งตัวนำ.....	3
2.1.1 สารกึ่งตัวนำประเภทเอ็น (N-Type).....	3
2.1.2 สารกึ่งตัวนำประเภทพี (P-Type).....	3
2.2 เทคโนโลยีของมอส.....	4
2.2.1 โครงสร้างและสัญลักษณ์ของมอสเฟต.....	5
2.2.2 การไบอัสและคุณสมบัติทางไฟฟ้าของมอสเฟต.....	7
2.2.3 การทำงานของมอสทรานซิสเตอร์แบบเอ็นฮานเมนท์.....	11

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

2.2.4 แรงดันขีดเริ่ม	13
2.3 เส้นลวดนาโนเฟท (NanowireFET).....	15
2.3.1 ที่มาและความสำคัญ.....	15
2.3.2 การผลิตเส้นลวดนาโน	15
2.3.3 แบบจำลองการเคลื่อนที่แบบบอลลิสติกชนิดหนึ่งมิติ (แบบจำลองนาโตริ)	20
2.3.4 แนวคิดพื้นฐานสำหรับแบบจำลองเส้นลวดนาโนเฟทในเชิงการเคลื่อนที่แบบบอลลิสติก	20
2.3.5 ความจุไฟฟ้าเชิงควอนตัม (Quantum Capacitance)	21
2.3.6 การหาค่าโดยใช้สมการ	22
2.3.7 การแปลงสมการเพื่อง่ายต่อการอภิปราย	25
2.3.8 ตัวอย่างการคำนวณ	25
2.4 การประยุกต์ใช้งานเส้นลวดนาโนเฟท.....	26
2.4.1 วงจรอินเวอร์เตอร์.....	26
2.4.2 วงจรแนนด์เกต	26
2.4.3 วงจรแอนด์เกต.....	27
2.4.4 วงจรนอร์เกต	28
2.4.5 วงจรออร์เกต.....	29

บทที่ 3 วิธีการดำเนินงาน

3.1 Technology CAD	31
3.2 GTS Framework	31
3.2.1 คุณสมบัติของโปรแกรม	31

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
3.2.2 หน้าต่างของโปรแกรม	32
3.2.2.1 Tools	32
3.2.2.2 Projects	34
3.2.3 Tools Column	34
3.2.4 Mixed Mode	36
3.2.4.1 การเปิดใช้ Mixed Mode	36
3.2.4.2 ส่วนประกอบใน Mixed Mode	37
3.2.4.3 การตั้งค่าพารามิเตอร์ และการตั้งค่าให้แสดงผล Output	37
บทที่ 4 ผลการทดลองและการอภิปรายผล	
4.1 การทดลองสร้างเส้นลวดนาโนเฟทชนิดเอ็นและชนิดพี	39
4.1.1 วิธีการสร้าง	39
4.1.2 โครงสร้างของเส้นลวดนาโนเฟท	41
4.1.3 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดเอ็น (NWFET N-type)	41
4.1.3.1 คุณลักษณะกระแสเดรน – แรงดันเดรน	41
4.1.3.2 คุณลักษณะกระแสเดรน – แรงดันเกต	42
4.1.4 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดพี (NWFET P-type)	42
4.1.4.1 คุณลักษณะกระแสเดรน – แรงดันเดรน	42
4.1.4.2 คุณลักษณะกระแสเดรน – แรงดันเกต	43
4.1.5 โครงสร้างของเส้นลวดนาโนเฟทแบบ SOI	43
4.1.6 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดเอ็นแบบ SOI (SNWFET N-type)	44

สารบัญ(ต่อ)

หน้า

4.1.6.1 คุณสมบัติของกระแสเดรน – แรงดันเดรน	44
4.1.6.2 คุณสมบัติของกระแสเดรน – แรงดันเกต	44
4.1.7 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟตชนิดพีแบบ SOI (SNWFET P-type)	45
4.1.7.1 คุณสมบัติของกระแสเดรน – แรงดันเดรน	45
4.1.7.2 คุณสมบัติของกระแสเดรน – แรงดันเกต	45
4.2 การศึกษาการปรับเปลี่ยนวัสดุฉนวนขั้วเกต.....	46
4.2.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)	47
4.2.1.1 วัสดุฉนวน HfO_2	47
4.2.1.2 วัสดุฉนวน ZrO_2	48
4.2.1.3 วัสดุฉนวน Si_3N_4	49
4.2.1.4 วัสดุฉนวน SiO_2	50
4.2.1.5 เปรียบเทียบคุณสมบัติทางไฟฟ้าของวัสดุฉนวนขั้วเกต	51
4.2.2 เส้นลวดนาโนเฟตชนิดพี (SNWFET P-type)	53
4.2.2.1 วัสดุฉนวน HfO_2	53
4.2.2.2 วัสดุฉนวน ZrO_2	54
4.2.2.3 วัสดุฉนวน Si_3N_4	55
4.2.2.4 วัสดุฉนวน SiO_2	56
4.2.2.5 เปรียบเทียบคุณสมบัติทางไฟฟ้าของวัสดุฉนวนขั้วเกต	57
4.3 การศึกษาการปรับเปลี่ยนความยาวช่องทางเดินกระแส.....	60
4.3.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)	61
4.3.1.1 ช่องทางเดินกระแสขนาด 8 นาโนเมตร	61
4.3.1.2 ช่องทางเดินกระแสขนาด 10 นาโนเมตร.....	62

สารบัญ(ต่อ)

หน้า

4.3.1.3 ช่องทางเดินกระแสขนาด 12 นาโนเมตร.....	63
4.3.1.4 ช่องทางเดินกระแสขนาด 14 นาโนเมตร.....	64
4.3.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความยาวช่องทางเดินกระแส	65
4.3.2 เส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)	66
4.3.2.1 ช่องทางเดินกระแสขนาด 8 นาโนเมตร.....	66
4.3.2.2 ช่องทางเดินกระแสขนาด 10 นาโนเมตร.....	68
4.3.2.3 ช่องทางเดินกระแสขนาด 12 นาโนเมตร.....	69
4.3.2.4 ช่องทางเดินกระแสขนาด 14 นาโนเมตร.....	70
4.3.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความยาวช่องทางเดินกระแส	71
4.4 การศึกษาการปรับเปลี่ยนขนาดความหนาเกตออกไซด์.....	72
4.4.1 เส้นลวดนาโนเฟทชนิดเอ็น (SNWFET N-type)	73
4.4.1.1 ความหนาเกตออกไซด์ขนาด 1 นาโนเมตร	73
4.4.1.2 ความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร	74
4.4.1.3 ความหนาเกตออกไซด์ขนาด 2 นาโนเมตร	75
4.4.1.4 ความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร	76
4.4.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดความหนาเกตออกไซด์	77
4.4.2 เส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)	79
4.4.2.1 ความหนาเกตออกไซด์ขนาด 1 นาโนเมตร	79
4.4.2.2 ความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร	80
4.4.2.3 ความหนาเกตออกไซด์ขนาด 2 นาโนเมตร	81
4.4.2.4 ความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร	82
4.4.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดความหนาเกตออกไซด์	83

สารบัญ(ต่อ)

	หน้า
4.5 การศึกษาการปรับเปลี่ยนขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน.....	85
4.5.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)	85
4.5.1.1 เส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	85
4.5.1.2 เส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	87
4.5.1.3 เส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	88
4.5.1.4 เส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร	89
4.5.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน	90
4.5.2 เส้นลวดนาโนเฟตชนิดพี (SNWFET P-type)	91
4.5.2.1 เส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	91
4.5.2.2 เส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	92
4.5.2.3 เส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	93
4.5.2.4 เส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร	94
4.5.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน	96
4.6 การทดลองวงจรตรรกะ	97
4.6.1 วงจรอินเวอร์เตอร์	97
4.6.1 วงจรอินแนนด์เกต	99
4.6.1 วงจรนอร์ตเกต	100
บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ	
5.1 สรุปผลการทดลอง.....	102
5.2 ข้อเสนอแนะ	102
เอกสารอ้างอิง.....	103

สารบัญ(ต่อ)

หน้า

ภาคผนวก

ภาคผนวก ก. การคำนวณค่าแรงขีดเริ่ม 106



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 สมบัติการนำไฟฟ้าของธาตุชนิดต่างๆ	3
2.2 ผลึกสารกึ่งตัวนำประเภทเอ็น	4
2.3 ผลึกสารกึ่งตัวนำ ปประเภทพี	4
2.4 แผนผังของเทคโนโลยีวงจรรวม	5
2.5 โครงสร้าง และสัญลักษณ์ ของ D – MOSFET แบบ N – Channel	5
2.6 โครงสร้าง และสัญลักษณ์ ของ D – MOSFET แบบ P – Channel	6
2.7 โครงสร้าง และสัญลักษณ์ ของ E – MOSFET แบบ N – Channel	6
2.8 โครงสร้าง และสัญลักษณ์ ของ E – MOSFET แบบ P – Channel	7
2.9 การไบอัส D – MOSFET แบบ N – Channel	7
2.10 การไบอัส D – MOSFET แบบ P – Channel	8
2.11 การไบอัส E – MOSFET แบบ N – Channel	9
2.12 การไบอัส E – MOSFET แบบ P – Channel	9
2.13 กราฟการนำกระแสของ D – MOSFET แบบ N – Channel และแบบ P – Channel	10
2.14 กราฟการนำกระแสของ E – MOSFET แบบ N – Channel และแบบ P – Channel	10
2.15 การทำงานของมอสทรานซิสเตอร์ในย่านต่างๆ	13
2.16 วงจรวัดทดสอบแรงดันขีดเริ่มของมอสทรานซิสเตอร์ (ก) ชนิดเอ็น (ข) ชนิดพี	14
2.17 กราฟความสัมพันธ์กระแสเดรนและแรงดันเกต	14
2.18 (ก) อนุภาคทองจะอยู่ที่ Substrate ของการก่อตัว (ข) VLS ที่ ก่อตัวขึ้นโดยใช้ Silane เป็นสารตั้งต้นซิลิคอน	16
2.19 เส้นลวดนาโนที่ก่อตัวด้วยกระบวนการ VLS	17
2.20 เส้นลวดนาโนซิลิคอนแบบแนวนอนที่สร้างแบบจากบนลงล่าง	18
2.21 ตัวอย่างของเส้นลวดนาโนซิลิคอนแบบแนวตั้งที่ได้จากการสร้างแบบบนลงล่าง	19

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.22	แผนภาพตามขวางของแถบโครงสร้าง ณ จุดคอขวด 21
2.23	แผนภาพของแถบตามแนวขวาง 23
2.24	แสดงค่า Eimin และ ค่า Eimax ที่มีการเพิ่ม (ลด) ข้างท้ายในวงจรร้อยของแถบลำดับ i-th 25
2.25	มุมมองการตัดขวางของ FET ในเกททั้งหมดที่อยู่รอบๆโครงสร้าง..... 26
2.26	ตัวอย่างลักษณะเฉพาะ Id-Vd ณ อุณหภูมิห้อง (T = 300 K)..... 27
2.27	สัญลักษณ์อินเวอร์เตอร์ และวงจรรินเวอร์เตอร์ 28
2.28	สัญลักษณ์แนนด์เกท และวงจรรินแนนด์เกท 29
2.29	สัญลักษณ์ของแอนด์เกท และวงจรรินแอนด์เกท 30
2.30	สัญลักษณ์นอร์เกท และวงจรรินนอร์เกท 31
2.31	สัญลักษณ์ออร์เกท และวงจรรินออร์เกท..... 31
3.1	หน้าต่าง Tools ของ GTS Framework 32
3.2	หน้าต่าง Projects ของ GTS Framework 33
3.3	หน้าต่าง System ของ GTS Framework 34
3.4	ส่วนประกอบต่างๆของโปรแกรม 34
3.5	การใช้งานใน Mixed Mode 36
3.6	ส่วนประกอบใน Mixed Mode..... 36
3.7	หัวข้อที่ใช้ในการปรับแต่งค่าของอุปกรณ์ Voltage source 37
3.8	การตั้งค่าพารามิเตอร์ของ Voltage source 37
3.9	หัวข้อการตั้งค่าสาย..... 38
4.1	การ Add Segment 39
4.2	การ Dopants 40
4.3	การ Add Grids 40

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.4 โครงสร้างของเส้นลวดนาโนเฟท	41
4.5 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ NWFET N-type	41
4.6 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ NWFET N-type	42
4.7 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ NWFET P-type	42
4.8 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ NWFET P-type	43
4.9 โครงสร้างของเส้นลวดนาโนเฟทแบบ SOI	43
4.10 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ SNWFET N-type.....	44
4.11 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ SNWFET N-type.....	44
4.12 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ SNWFET P-type ที่แรงดันเกตค่าต่างๆ	45
4.13 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ SNWFET P-type.....	45
4.14 โครงสร้างของเส้นลวดนาโนเฟทที่ใช้ในการทดลองการปรับเปลี่ยนวัสดุฉนวนขั้วเกต	46
4.15 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO_2	47
4.16 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO_2	47
4.17 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ZrO_2	48
4.18 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ZrO_2	48
4.19 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4	49
4.20 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4	49
4.21 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2	50
4.22 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2	50
4.23 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ในกรณี $V_g = 0 \text{ V}$	51
4.24 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ในกรณี $V_g = 1 \text{ V}$	51
4.25 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกตในกรณี $V_d = 2 \text{ V}$... 52	

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.26	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO_2 53
4.27	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO_2 54
4.28	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ZrO_2 54
4.29	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ZrO_2 55
4.30	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4 55
4.31	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4 56
4.32	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2 56
4.33	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2 57
4.34	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ในกรณี $V_g = 0 \text{ V}$ 57
4.35	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ในกรณี $V_g = -1 \text{ V}$ 58
4.36	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ ในกรณี $V_d = -2 \text{ V}$ 59
4.38	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร..... 61
4.39	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร 61
4.40	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร..... 62
4.41	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร 62
4.42	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร..... 63
4.43	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร 63
4.44	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร..... 64
4.45	คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร 64
4.46	คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกัน ในกรณี $V_g = 1 \text{ V}$ 65

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.47 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกันในกรณี $V_D = 1\text{ V}$	65
4.48 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร.....	67
4.49 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร	67
4.50 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร.....	68
4.51 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร	68
4.52 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร.....	69
4.53 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร	69
4.54 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร.....	70
4.55 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร	70
4.56 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกันในกรณี $V_g = -1\text{ V}$	71
4.57 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกันในกรณี $V_D = -1\text{ V}$	71
4.58 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร.....	73
4.59 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร .74	
4.60 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร.....	74
4.61 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร	75
4.62 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร.....	75

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.63 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร .76	
4.64 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร.....76	
4.65 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร	77
4.66 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกัน ในกรณี $V_g = 1\text{ V}$	77
4.67 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกันในกรณี V_D $= 1\text{ V}$	78
4.68 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร.....	79
4.69 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร	80
4.70 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร.....	80
4.71 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร	81
4.72 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร.....	81
4.73 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร .82	
4.74 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร.....	82
4.75 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร	83
4.76 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกัน ในกรณี $V_g = 1\text{ V}$	83

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.77 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเขตออกไซด์แตกต่างกัน ในกรณี $V_g = 1 \text{ V}$	84
4.78 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	86
4.79 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	86
4.80 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	87
4.81 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	87
4.82 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	88
4.83 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	88
4.84 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร	89
4.85 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร	89
4.86 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางแตกต่างกัน ในกรณี $V_g = 1 \text{ V}$	90
4.87 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเขตออกไซด์แตกต่างกันในกรณี V_D $= 1 \text{ V}$	90
4.88 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	92
4.89 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร	92
4.90 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	93
4.91 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร	93
4.92 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	94
4.93 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร	94

สารบัญญรูป(ต่อ)

รูปที่	หน้า
4.94 คุณสมบัติของกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด -9 นาโนเมตร	95
4.95 คุณสมบัติของกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร	95
4.96 คุณสมบัติของกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางแตกต่างกันในกรณี $V_g = -1$ V	96
4.97 คุณสมบัติของกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกันในกรณี $V_D = -1$ V	96
4.98 วงจรอินเวอร์เตอร์บนโปรแกรม GTS Framework	98
4.99 ความสัมพันธ์ระหว่างแรงดันอินพุทกับแรงดันเอาต์พุทของวงจรอินเวอร์เตอร์	98
4.100 วงจรแหนด์เกตบนโปรแกรม GTS Framework	99
4.101 วงจรนอร์เกตบนโปรแกรม GTS Framework	100

สารบัญตาราง

ตารางที่	หน้า
2.1 ตารางความจริงของอินเวอร์เตอร์	30
2.2 ตารางค่าความจริงของแนนด์เกท	30
2.3 ตารางค่าความจริงของแอนด์เกท	31
2.4 ตารางค่าความจริงของนอร์เกท	32
2.5 ตารางค่าความจริงของออร์เกท	32
4.1 ความสูงกำแพงศักย์และค่าคงที่ฉนวนไฟฟ้าของวัสดุฉนวนขั้วเกท	48
4.2 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับวัสดุฉนวนขั้วเกท	54
4.3 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับวัสดุฉนวนขั้วเกท	60
4.4 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความยาวช่องทางเดินกระแส	66
4.5 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความยาวช่องทางเดินกระแส	72
4.6 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความหนาเกตออกไซด์	78
4.7 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความหนาเกตออกไซด์	84
4.8 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน	91
4.9 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน	97
4.10 คุณลักษณะทางไฟฟ้าของวงจรถืออินเวอร์เตอร์ที่ใช้โครงสร้างเส้นลวดนาโนเฟท	99
4.11 คุณลักษณะทางไฟฟ้าของวงจรถือแนนด์เกทที่ใช้โครงสร้างเส้นลวดนาโนเฟท	100
4.12 คุณลักษณะทางไฟฟ้าของวงจรถือนอร์เกทที่ใช้โครงสร้างเส้นลวดนาโนเฟท	101

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

คอมพิวเตอร์และอุปกรณ์ไมโครอิเล็กทรอนิกส์ในปัจจุบัน ทำงานได้โดยการใช้สนามไฟฟ้าในการควบคุมการไหลของกระแสไฟฟ้าผ่านทรานซิสเตอร์ (Field Effect Transistor) ซึ่งถือว่าเป็นองค์ประกอบพื้นฐานที่เล็กที่สุดของชิปคอมพิวเตอร์ในปัจจุบัน โดยที่ทรานซิสเตอร์จะทำหน้าที่เป็นสวิตช์อย่างง่าย ๆ ที่เปิดและปิดโดยการส่งผ่านกระแสไฟฟ้าผ่านตัวควบคุมที่เรียกว่า “เกท” โดยใช้เลขฐานสอง (binary state 0 หรือ 1) ในการแทนค่าสถานะของทรานซิสเตอร์ กล่าวคือ เมื่อมีกระแสไฟฟ้าไหลผ่านเกท ทรานซิสเตอร์จะมีสถานะเป็น “1” แต่ถ้าไม่มีกระแสไฟฟ้าไหลผ่านเกท ทรานซิสเตอร์จะมีสถานะเป็น “0” เมื่อต่อรวมทรานซิสเตอร์หลายๆ ตัวเข้าด้วยกันก็จะสามารถใช้ประกอบเป็นโครงสร้างทางตรรกะระดับสูงขึ้นมาเรียกว่า “เกททางตรรกะ (logic gate)” ซึ่งสามารถทำงานทางด้านหลักเหตุผลต่อสัญญาณที่ส่งเข้ามา โดยมีสถานะสถานะพื้นฐาน 3 แบบ คือ และ (AND) หรือ (OR) ไม่ (NOT) เมื่อเชื่อมเกททางตรรกะเหล่านี้เข้ากับหน่วยความจำ มันจะสามารถทำหน้าที่ทางด้านการประมวลผลและคำนวณได้ ซึ่งถือว่าเป็นหัวใจหลักของคอมพิวเตอร์นั่นเอง จากที่กล่าวมาทั้งหมดจะเห็นได้ว่าทรานซิสเตอร์เป็นองค์ประกอบพื้นฐานที่สำคัญที่สุดของคอมพิวเตอร์ การที่คอมพิวเตอร์จะทำงานได้เร็วขึ้นโดยมีขนาดที่เล็กลงได้หรือไม่ขึ้นขึ้นอยู่กับจำนวนและขนาดของทรานซิสเตอร์ที่ถูกบรรจุอยู่ในชิปคอมพิวเตอร์นั่นเอง ซึ่งเป็นเวลานานเกือบ 4 ทศวรรษมาแล้วที่พัฒนาการของแผงวงจรรวม (Integrated Circuits หรือ IC) เป็นไปตามที่ กอร์ดอน มัวร์ (Gordon Moore) ผู้ก่อตั้งบริษัทอินเทล ได้กล่าวไว้ว่า “จำนวนทรานซิสเตอร์บนแผงวงจรรวมจะมีจำนวนมากขึ้นเป็นสองเท่าทุก 18 เดือน” โดยกฎของมัวร์ (Moore’s law) ดังกล่าวได้กลายเป็นทั้งแรงผลักดันและแรงกดดันให้วิศวกรทุกคนต้องพยายามแสวงหาวิธีการลดขนาดและเพิ่มจำนวนทรานซิสเตอร์บนแผงวงจรรวมให้มากขึ้นมาโดยตลอด

ดังนั้น งานวิจัยของเราจึงสนใจที่จะทำการศึกษาเรื่อง การศึกษาการออกแบบและสร้างนาโนเฟทด้วยโปรแกรมจำลองแบบ TCAD เพราะตระหนักถึงความสำคัญและประโยชน์ในการออกแบบทรานซิสเตอร์ในระดับนาโนสเกลให้ได้คุณลักษณะทางไฟฟ้าที่ดี ตรงตามความต้องการ และเป็นการเพิ่มความหนาแน่นของทรานซิสเตอร์บนแผงวงจรรวมให้มากขึ้น การออกแบบและจำลองกระบวนการสร้างก่อนการนำไปผลิต ทำให้สามารถทราบถึงปัญหาที่อาจจะเกิดขึ้นในตัวอุปกรณ์และยังช่วยให้เกิดความผิดพลาดน้อยลงรวมถึงประหยัดค่าใช้จ่ายในการออกแบบและทดลอง จึงได้ทำการศึกษาการใช้โปรแกรมจำลองแบบ TCAD ซึ่งเป็นโปรแกรมที่ใช้ในการจำลองแบบกระบวนการสร้างอุปกรณ์สารกึ่งตัวนำ และนำความรู้ในการใช้โปรแกรม TCAD มาทดลองสร้างทรานซิสเตอร์ในระดับนาโนสเกล เพื่อช่วยในการวัดปริมาณทางไฟฟ้าและศึกษาความสัมพันธ์ของค่าพารามิเตอร์ต่างๆที่มีผลต่อการทำงานของอุปกรณ์ และเพื่อนำความรู้ในการใช้โปรแกรมนี้ไปพัฒนาสร้างอุปกรณ์สารกึ่งตัวนำใหม่ๆขึ้นมาใช้งานในอนาคตต่อไป

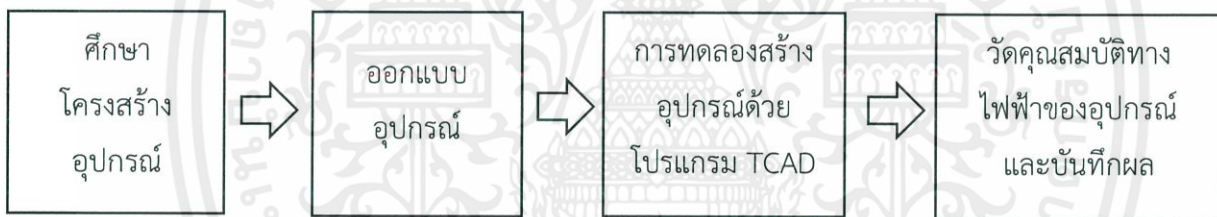
1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาการทำงาน คุณสมบัติและโครงสร้างของ NanoFET
2. เพื่อศึกษาผลลัพธ์ที่ได้เมื่อเปลี่ยนโครงสร้างและวัสดุของ NanoFET
3. เพื่อศึกษาการสร้าง NanoFET โดยใช้โปรแกรมจำลองแบบ TCAD

1.3 ขอบเขตของโครงการ

1. ศึกษาถึงการทำงาน คุณสมบัติและโครงสร้างของ NanoFET
2. ศึกษาตัวแปรพารามิเตอร์ที่ผลต่อคุณสมบัติไฟฟ้าของ NanoFET
3. ศึกษาการสร้าง NanoFET โดยใช้โปรแกรมจำลองแบบ TCAD

1.4 ขั้นตอนการดำเนินงาน



1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ความเข้าใจเกี่ยวกับการทำงาน คุณสมบัติและโครงสร้างของ NanoFET
2. ได้รับความรู้ความเข้าใจเกี่ยวกับขั้นตอนและกระบวนการสร้างของอุปกรณ์แบบสารกึ่งตัวนำ อิเล็กทรอนิกส์
3. ได้รับความรู้ความเข้าใจเกี่ยวกับขั้นตอนและวิธีการใช้โปรแกรมจำลองแบบ TCAD อย่างถูกต้อง
4. นำความรู้ที่ได้ไปสร้างอุปกรณ์แบบสารกึ่งตัวนำอิเล็กทรอนิกส์ซึ่งประกอบด้วย NanoFET ได้
5. นำความรู้และประสบการณ์ที่ได้ไปพัฒนาและประยุกต์ใช้ในการออกแบบอุปกรณ์สารกึ่งตัวนำ อิเล็กทรอนิกส์อื่นๆและนำไปใช้ในการทำงานในโรงงานอุตสาหกรรมได้

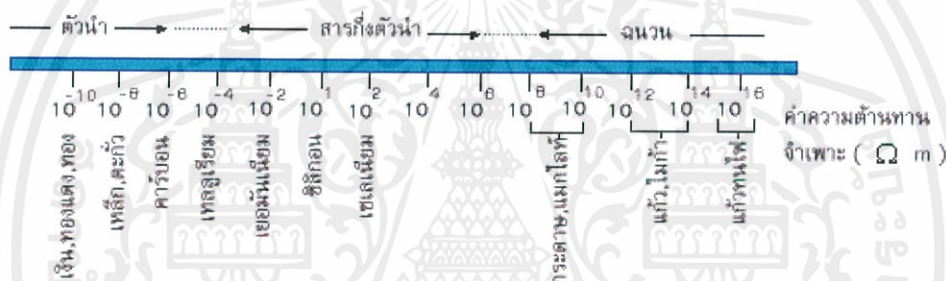
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

2.1 สารกึ่งตัวนำ

สารกึ่งตัวนำเป็นสารที่มีคุณสมบัติอยู่ระหว่างตัวนำและฉนวน เช่น ซิลิคอน เยอรมันเนียม เทลลูเรียม เป็นต้น สารดังกล่าวเหล่านี้มีคุณสมบัติเป็นสารกึ่งตัวนำ คือมีจำนวนอิเล็กตรอนอิสระอยู่น้อยจึงไม่สามารถให้กระแสไฟฟ้าไหลเป็นจำนวนมาก ดังนั้นเพื่อที่จะให้ได้กระแสไฟฟ้าไหลเป็นจำนวนมาก จึงต้องมีการปรุงแต่งโดยการเจือปนอะตอมของธาตุอื่นลงไปในเนื้อสารเนื้อเดียวเหล่านี้ หรือเอาอะตอมของธาตุบางชนิดมาทำปฏิกิริยากันให้ได้สารประกอบที่มีคุณสมบัติตามที่ต้องการ สารกึ่งตัวนำที่สร้างขึ้นโดยวิธีดังกล่าวนี้เรียกว่า สารกึ่งตัวนำไม่บริสุทธิ์ หรือสารกึ่งตัวนำแบบสารประกอบตามลำดับ ซึ่งจะเป็นสารที่ใช้ทำทรานซิสเตอร์ และไดโอดชนิดต่าง ๆ สำหรับสารกึ่งตัวนำที่มีเฉพาะอะตอมของธาตุชนิดเดียว คือไม่มีอะตอมของธาตุชนิดอื่นปนอยู่เลยแสดงดังรูป



รูปที่ 2.1 สมบัติการนำไฟฟ้าของธาตุชนิดต่างๆ

(ที่มา : https://web.ku.ac.th/schoolnet/snet7/phy3_1.htm)

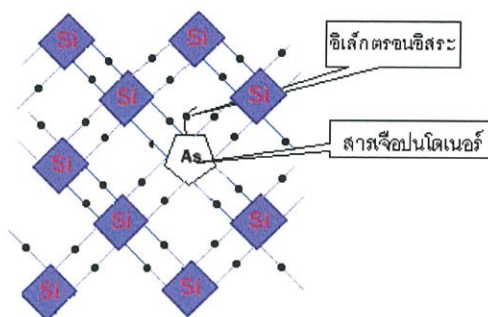
สารกึ่งตัวนำไม่บริสุทธิ์ เป็นสารที่เกิดขึ้นจากการเติมสารเจือปนลงไปในสารกึ่งตัวนำแท้ เช่น ซิลิคอน หรือเยอรมันเนียม เพื่อให้ได้สารกึ่งตัวนำที่มีสภาพการนำไฟฟ้าที่ดีขึ้น สารกึ่งตัวนำไม่บริสุทธิ์นี้แบ่งออกเป็น 2 ประเภทคือ สารกึ่งตัวนำประเภทเอ็น (N-Type) และสารกึ่งตัวนำประเภทพี (P-Type)

2.1.1 สารกึ่งตัวนำประเภทเอ็น (N-Type)

เป็นสารกึ่งตัวนำที่เกิดจากการจับตัวของอะตอมซิลิคอนกับอะตอมของสารหนู ทำให้มีอิเล็กตรอนเกินขึ้นมา 1 ตัว เรียกว่าอิเล็กตรอนอิสระซึ่งสามารถเคลื่อนที่ได้อย่างอิสระในก้อนผลึกนั้นจึงยอมให้กระแสไฟฟ้าไหลได้เช่นเดียวกับตัวนำทั่วไป

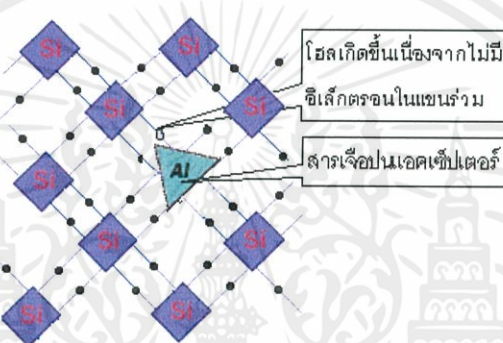
2.1.2 สารกึ่งตัวนำประเภทพี (P-Type)

เป็นสารกึ่งตัวนำที่เกิดจากการจับตัวของอะตอมซิลิคอนกับอะตอมของอะลูมิเนียม ทำให้เกิดที่ว่างซึ่งเรียกว่า โฮล (Hole) ขึ้นในแขนร่วมของอิเล็กตรอน อิเล็กตรอนข้างโฮลจะเคลื่อนที่ไปอยู่ในโฮลทำให้ดูคล้ายกับโฮลเคลื่อนที่ได้จึงทำให้กระแสไหลได้



รูปที่ 2.2 ผลึกสารกึ่งตัวนำประเภทเอ็น

(ที่มา : https://web.ku.ac.th/schoolnet/snet7/phy3_1.htm)



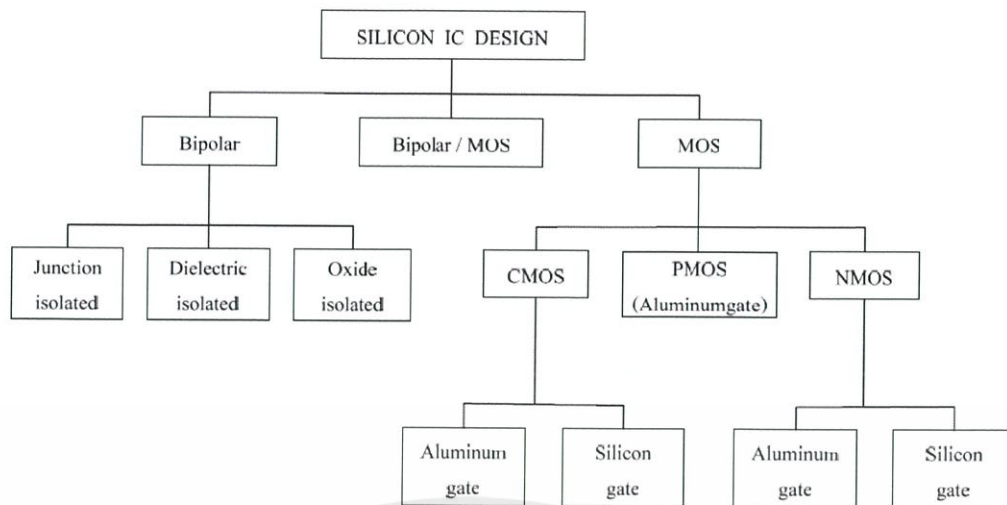
รูปที่ 2.3 ผลึกสารกึ่งตัวนำประเภทพี

(ที่มา : https://web.ku.ac.th/schoolnet/snet7/phy3_1.htm)

2.2 เทคโนโลยีของมอส

การพัฒนาการของอุปกรณ์มอสทรานซิสเตอร์ เป็นการผลิตรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าอุปกรณ์ไบโพลาร์ทรานซิสเตอร์ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ วิธีการออกแบบวงจรรวม นิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ทรานซิสเตอร์ (BJT) และแบบมอสทรานซิสเตอร์ (MOSFET) โดยจะแบ่งเป็นส่วนย่อย ๆ ดังรูปที่ 2.4 ทั้งหมดจะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิคอน (Silicon Integrated Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้น จะใช้เทคโนโลยีของไบโพลาร์ทรานซิสเตอร์ แต่ในยุคปัจจุบันเทคโนโลยีของมอสทรานซิสเตอร์ได้เจริญเติบโตขึ้นอย่างมากซึ่งในส่วนเทคโนโลยีของมอสทรานซิสเตอร์ทำให้สามารถบรรจุวงจรถูกออกแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor)

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



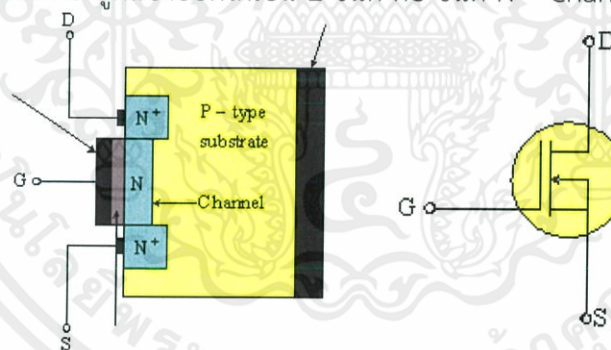
รูปที่ 2.4 แผนผังของเทคโนโลยีวงจรรวม

(ที่มา : www.research-system.siam.edu/images/...and...of.../6งานวิจัย49_บทท_2_.pdf)

2.2.1 โครงสร้างและสัญลักษณ์ของมอสเฟต

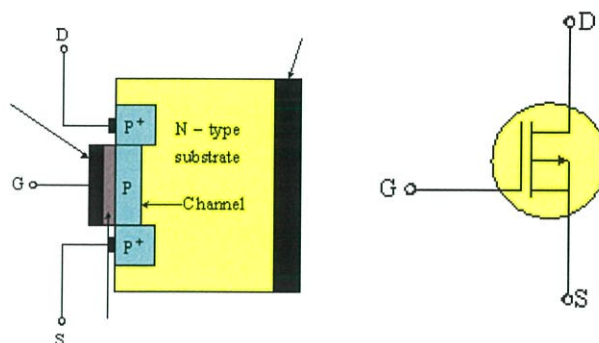
มอสเฟต ถูกแบ่งออกเป็น 2 ชนิด คือ D – MOSFET และ E – MOSFET ซึ่งในแต่ละชนิดยัง ถูกแบ่งออกเป็นชนิด N – Channel และ P – Channel

1) มอสเฟตแบบดีพลีชัน (Depletion type MOSFET ; D-MOSFET) โครงสร้างของดีมอสเฟต ประกอบด้วยขาหรือขั้วที่ต่อใช้งาน 3 ขาเช่นเดียวกับเจเฟต คือขาเดรน (Drain) ขาซอส (Source) และ ขาเกต (Gate) นอกจากนี้ดีมอสเฟตยังถูกแบ่งออกได้เป็น 2 ชนิด คือ ชนิด N – Channel และ P – Channel



รูปที่ 2.5 โครงสร้าง และสัญลักษณ์ ของ D – MOSFET แบบ N – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-vj>)



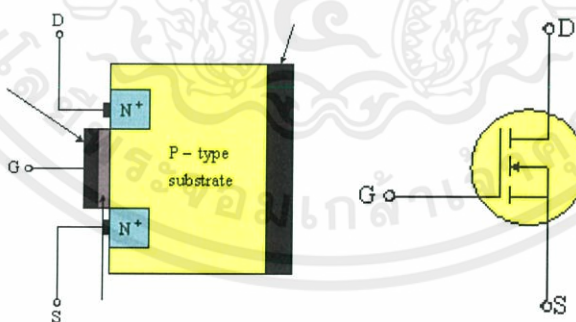
รูปที่ 2.6 โครงสร้าง และสัญลักษณ์ ของ D – MOSFET แบบ P – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

จากรูปที่ 2.5 เป็นโครงสร้างของ D-MOSFET แบบ N-Channel จะมีสารกึ่งตัวนำหลัก คือสารชนิด P (P – type substrate) ส่วนในรูปที่ 2.6 จะเป็นลักษณะโครงสร้างของ D-MOSFET แบบ P – Channel ซึ่งจะมีสารกึ่งตัวนำหลัก คือ สารชนิด N (N – type substrate) Channel N หรือ P จะกว้างมากหรือน้อยขึ้นอยู่กับ การไบอัสที่เกิด บริเวณ Channel จะมีฉนวนซิลิคอนไดออกไซด์ (SiO_2) กั้นไว้ ไม่ให้สัมผัสกับขาคัดโดยตรงและที่ขาคัดจะมีแผ่นโลหะที่จะทำให้เกิดสนามไฟฟ้า เพื่อไปควบคุมช่องทางความแคบหรือกว้างของ Channel

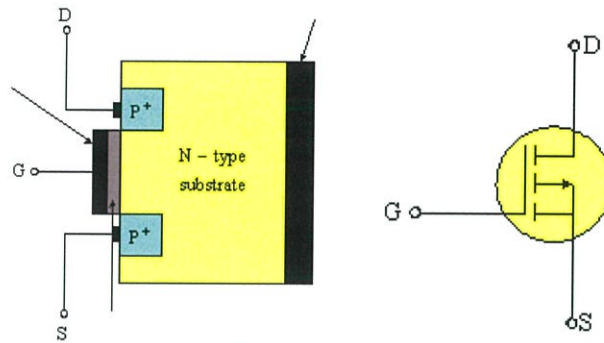
D – MOSFET แบบ N – Channel จะทำการเติมสารเจือปน (Dope) บนสารกึ่งตัวนำหลักชนิด P ให้กลายเป็นสารกึ่งตัวนำ N (N^+) เพื่อให้เกิดเป็นขั้วเดรน (D) กับ ขั้วซอส (S) และถ้าเป็นใน ส่วนของ D-MOSFET แบบ P – Channel ก็จะมีลักษณะตรงกันข้ามคือจะทำการเติมสารเจือปน บนสารกึ่งตัวนำหลักชนิด N ให้กลายเป็นสารกึ่งตัวนำ P (P^+) เพื่อให้เกิดเป็นขั้วเดรน (D) กับขั้ว ซอส (S) เช่นกัน

2) เอนฮานซ์เมนต์ หรือ อิมอสเฟท (Enhancement type MOSFET ; E-MOSFET) จะแตกต่างกับดีมอสเฟท ตรงที่ไม่มี Channel แต่สามารถทำให้เกิด Channel ได้โดยวิธีการไบอัส ซึ่งจะกล่าวถึงต่อไป



รูปที่ 2.7 โครงสร้าง และสัญลักษณ์ ของ E – MOSFET แบบ N – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)



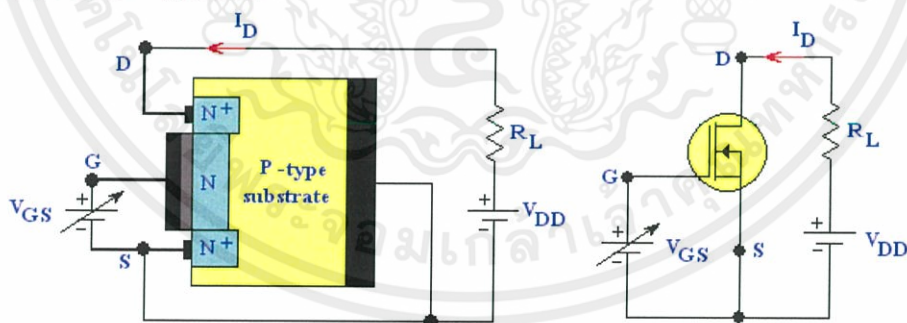
รูปที่ 2.8 โครงสร้าง และสัญลักษณ์ ของ E – MOSFET แบบ P – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

จากรูปที่ 2.7 เป็นโครงสร้างและสัญลักษณ์ของ E – MOSFET แบบ N – Channel จะเห็นได้ว่า โครงสร้างบริเวณขั้วหรือขาเกต จะมีซิลิคอนไดออกไซด์ทำหน้าที่เป็นฉนวนกันส่วนที่เป็นโลหะ ไม่ให้สัมผัสกับเนื้อสารหลัก (P - type substrate) ซึ่งจะเห็นว่าบริเวณเนื้อสารหลักจะยังไม่มีChannel แต่จะเห็นมีขั้วเดรนกับขั้วซอสอยู่ที่ส่วนหัวท้าย ส่วนสัญลักษณ์จะมีลักษณะเป็นเส้นปะและส่วนเส้นปะที่อยู่กึ่งกลางจะมีหัวลูกศรชี้เข้าหาติดอยู่ สำหรับในรูปที่ 2.8 นั้น จะเป็นลักษณะโครงสร้างและสัญลักษณ์ของ E – MOSFET แบบ P – Channel ซึ่งก็จะเห็นได้ว่าโครงสร้างบริเวณขั้วหรือขาเกตจะมีซิลิคอนไดออกไซด์เป็นฉนวนกันส่วนที่เป็นโลหะ ไม่ให้สัมผัสกับเนื้อสารหลัก (N - type substrate) เช่นเดียวกันและก็จะเห็นว่าบริเวณเนื้อสารหลักจะยังไม่มี Channel แต่จะเห็นมีขั้วเดรนกับขั้วซอสอยู่ที่ส่วนหัวท้ายเช่นเดียวกับ E – MOSFET แบบ N – Channel ในส่วนสัญลักษณ์ก็จะมีลักษณะเป็นเส้นปะและส่วนเส้นปะที่อยู่กึ่งกลางจะมีหัวลูกศรชี้ออกด้านนอกติดอยู่

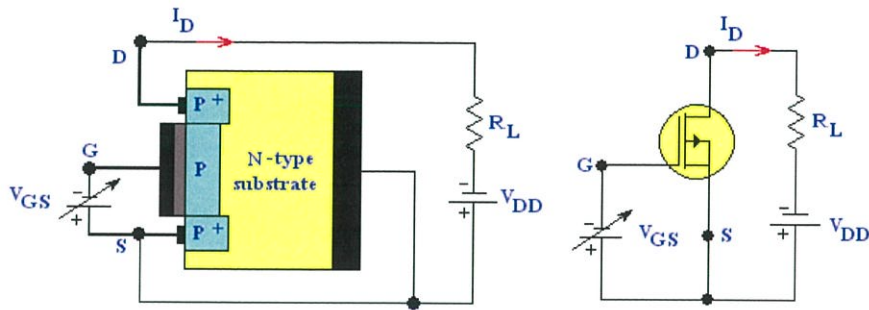
2.2.2 การไบอัสและคุณลักษณะทางไฟฟ้าของมอสเฟต

1) การไบอัส D – MOSFET



รูปที่ 2.9 การไบอัส D – MOSFET แบบ N – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)



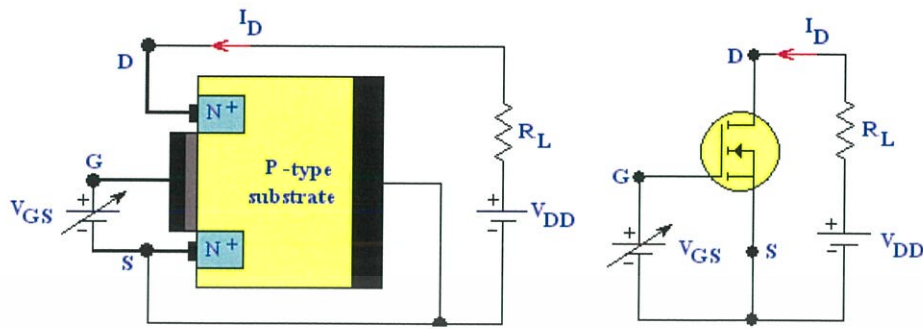
รูปที่ 2.10 การไบอัส D – MOSFET แบบ P – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

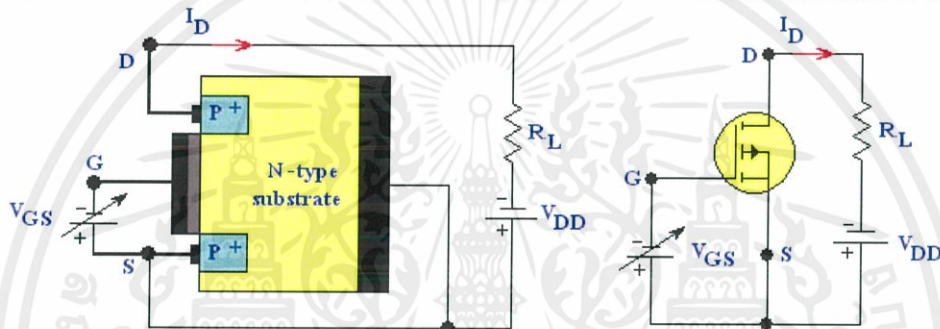
พิจารณารูปการไบอัส D – MOSFET ในรูปที่ 2.9 ในกรณีที่ทำการจ่ายค่าแรงดัน V_{DD} ที่ค่า ๆ หนึ่ง แล้วให้ $V_{GS} = 0$ ขณะนี้จะมีกระแสเดรน (I_D) ไหลผ่านจาก D ไป S ได้ เนื่องจากขั้ว D, Channel และขั้ว S ต่างเป็นสารชนิด N ทั้งหมดจึงเสมือนเป็นตัวต้านทานตัวหนึ่งกระแสจึงไหลจาก D ไป S ได้ ถ้าปรับเพิ่ม V_{GS} ให้มีค่าเป็นบวกมากกว่าศูนย์ Channel N จะขยายกว้างมากขึ้น ทั้งนี้ก็เนื่องจากสนามไฟฟ้าบวกที่แผ่นโลหะ (Metal) มีจำนวนมากขึ้น จึงส่งผลให้เกิดแรงดึงดูดกับอิเล็กตรอนที่กระจุกกระจายอยู่ใน P - type substrate ให้เคลื่อนที่มารวมตัวกันที่ Channel ดังนั้น Channel จึงกว้างขึ้นทำให้กระแสไฟฟ้า I_D ไหลได้สะดวกและมีปริมาณเพิ่มมากขึ้นถ้าปรับ V_{GS} ให้เป็นลบเพิ่มมากขึ้น Channel N จะแคบลงจนถึงขั้นไม่มี Channel เลย เนื่องจากสนามไฟฟ้าลบที่แผ่นโลหะ มีอำนาจในการผลักดันกับอิเล็กตรอนตรงบริเวณ Channel ทำให้ Channel เกิดเป็นพื้นที่ว่างหรือที่โฮล (Hole) ว่าง Channel จึงแปรสภาพเข้าสู่ลักษณะของสารชนิด P และไปขวางทางเดินของกระแส I_D พิจารณารูปการไบอัส D – MOSFET ในรูปที่ 2.10 ในกรณีที่ทำการจ่ายค่าแรงดัน V_{DD} ที่ค่า ๆ หนึ่ง แล้วให้ $V_{GS} = 0$ ขณะนี้จะมีกระแสเดรน (I_D) ไหลผ่านจาก S ไป D ได้ เนื่องจากขั้ว D, Channel และขั้ว S ต่างเป็นสารชนิด P ทั้งหมดจึงเสมือนเป็นตัวต้านทานตัวหนึ่งกระแสจึงไหลจาก S ไป D ได้ ถ้าปรับเพิ่ม V_{GS} ให้มีค่าเป็นลบมากกว่าศูนย์ Channel P จะขยายกว้างมากขึ้น ทั้งนี้ก็เนื่องจากสนามไฟฟ้าลบที่แผ่นโลหะ (Metal) มีจำนวนมากขึ้น จึงส่งผลให้เกิดแรงผลักดันกับอิเล็กตรอนที่กระจุกกระจายอยู่ใน N - type substrate ให้เคลื่อนที่ห่างออกจาก Channel ดังนั้น Channel P จึงกว้างขึ้นทำให้กระแสไฟฟ้า I_D ไหลได้สะดวกและมีปริมาณเพิ่มมากขึ้น ถ้าปรับ V_{GS} ให้เป็นบวกเพิ่มมากขึ้น Channel P จะแคบลงจนถึงขั้นไม่มี Channel เลย เนื่องจากสนามไฟฟ้าบวกที่แผ่นโลหะ มีอำนาจในการดึงดูดกับอิเล็กตรอนตรงบริเวณ Channel ทำให้ Channel เกิดมีอิเล็กตรอนเป็นจำนวนมาก Channel จึงแปรสภาพเข้าสู่ลักษณะของสารชนิด N และไปขวางทางเดินของกระแส I_D

สรุปได้ว่า ดิโอมอสเฟท สามารถนำกระแสได้โดยการควบคุมการไบอัสที่ขาเกต และแรงดันที่ขาเกตที่ทำให้เกิดการไหลของกระแส I_D สามารถเป็นได้ทั้งแรงดันบวกและลบ ในส่วนของดิโอมอสเฟทแบบ P – Channel ก็จะมีลักษณะการทำงานเช่นเดียวกันกับแบบ N – Channel ต่างกัน เพียงขั้วของแหล่งจ่าย V_{GS} จะมีลักษณะตรงข้ามกัน

2) การไบอัส E – MOSFET



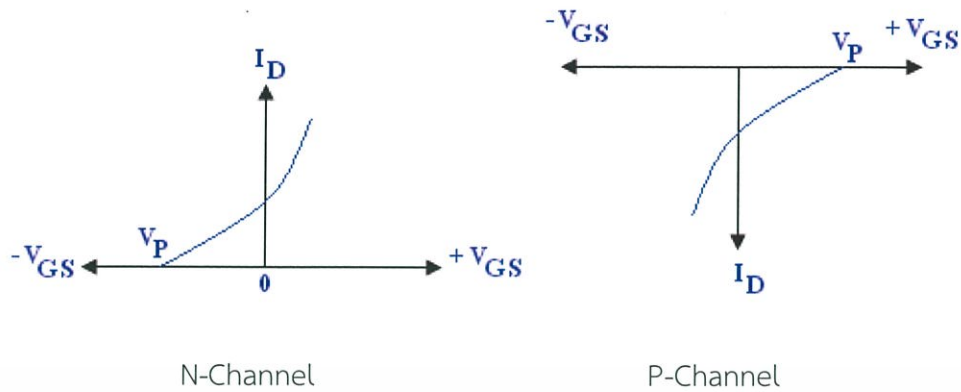
รูปที่ 2.11 การไบอัส E – MOSFET แบบ N – Channel

(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

รูปที่ 2.12 การไบอัส E – MOSFET แบบ P – Channel

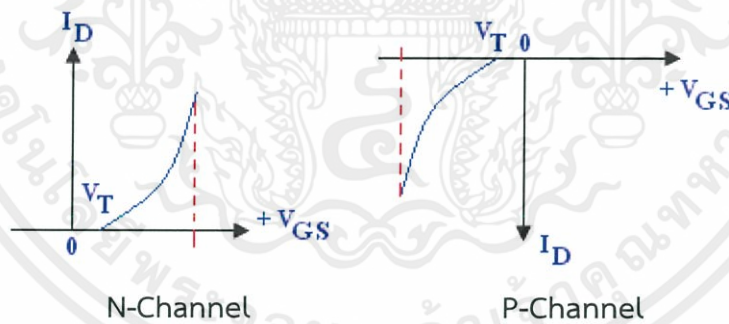
(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

พิจารณารูปการไบอัส E – MOSFET ในรูปที่ 2.11 ถ้าจ่ายแรงดันไฟฟ้า V_{DD} ที่ค่า ๆ หนึ่ง แล้วให้ $V_{GS} = 0$ ขณะนี้ จะไม่มีกระแส I_D ไหลผ่านจากขา D ไปยัง S เนื่องจากบริเวณ Channel ยังเป็นสารชนิด P อยู่ จึงเสมือนรอยต่อได้รับไบอัสกลับ ถ้าทำ การปรับเพิ่มค่า V_{GS} ให้มีค่าเป็นบวกมากขึ้น จะเห็นว่าสนามไฟฟ้าบวกที่แผ่นโลหะจะมีอำนาจดึงดูดอิเล็กตรอนที่กระจัดกระจายอยู่ในสารกึ่งตัวนำหลัก P (P - type substrate) ให้มารวมตัวกันอยู่บริเวณติดกับฉนวนซิลิคอนไดออกไซด์ (SiO_2) กลายเป็นสะพานเชื่อมทางเดินให้กับกระแส I_D ไหลผ่านจากขา D ไปยัง S ได้ นั่นคือบริเวณติดกับฉนวนจะเกิด Channel N ขึ้น จากการไบอัสที่เกตนั้นเอง ยิ่งเพิ่ม V_{GS} ให้เป็นบวกมาก ๆ ก็จะทำให้ Channel มีพื้นที่มากขึ้น I_D ก็จะมากตามไปด้วย แต่ถ้าปรับ V_{GS} ให้เป็นลบจะไม่เกิด Channel เลย เพราะอิเล็กตรอนบริเวณที่ติดกับฉนวนจะยิ่งถูกผลักให้ห่างออกไป ดังนั้นจึงกล่าวได้ว่า E – MOSFET แบบ N – Channel จะเกิดการไหลของ I_D ได้ ก็ต่อเมื่อทำการไบอัสเกตด้วยไฟบวก และในทำนองเดียวกันถ้าพิจารณา รูปที่ 2.12 E – MOSFET แบบ P – Channel จะมีหลักการเช่นเดียวกับ E – MOSFET แบบ N – Channel เพียงแต่ต้องไบอัสเกตด้วยแรงดันไฟลบ จึงจะทำให้เกิดกระแส I_D ไหลผ่านวงจรได้ เพราะอำนาจไฟฟ้าลบจากขั้วลบของแหล่งจ่าย จะไปผลักดันอิเล็กตรอนที่อยู่ใกล้กับขั้วเกตให้ห่างออกไป ทำให้มีพื้นที่ว่างมากขึ้นซึ่งเสมือนเป็นพื้นที่ของ P จึงเกิดเป็น Channel P ขึ้นมาเชื่อมต่อทางเดินของกระแส I_D ให้สามารถไหลผ่านในวงจรได้



รูปที่ 2.13 กราฟการนำกระแสของ D – MOSFET แบบ N – Channel และแบบ P – Channel
(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

จากรูปที่ 2.13 เมื่อนำการไบอัส D – MOSFET แบบ N – Channel มาทำการเขียนกราฟจะเห็นว่า จุดเริ่มนำกระแสของ D – MOSFET แบบ N – Channel จะเริ่มต้นที่ค่าแรงดัน V_{GS} เป็นลบ แต่เมื่อทำการลดค่าแรงดันเป็นลบของ V_{GS} ให้น้อยลงและเพิ่มค่าแรงดัน V_{GS} ให้เป็นบวกมากขึ้น การไหลกระแสเดรน (I_D) ก็จะมีค่ามากขึ้นไปเรื่อย ๆ จนถึงจุดพิกัดที่มันทนได้ ดังนั้น จึงกล่าวได้ว่า D – MOSFET แบบ N – Channel สามารถนำกระแสได้ตั้งแต่ค่าแรงดัน V_{GS} เป็นลบ ไปจนถึงค่าแรงดัน V_{GS} เป็นบวกส่วนในการไบอัส D – MOSFET แบบ P – Channel มาทำการเขียนกราฟก็จะเห็นว่า จุดเริ่มนำกระแสของ D – MOSFET แบบ P – Channel จะเริ่มต้นที่ค่าแรงดัน V_{GS} เป็นบวก แต่เมื่อทำการลดค่าแรงดันเป็นบวกของ V_{GS} ให้น้อยลงและเพิ่มค่าแรงดัน V_{GS} ให้เป็นลบมากขึ้น การไหลกระแสเดรน (I_D) ก็จะมีค่ามากขึ้นไปเรื่อย ๆ จนถึงจุดพิกัดที่มันทนได้ที่ค่าหนึ่งเช่นเดียวกัน ดังนั้น จึงกล่าวได้ว่า D – MOSFET แบบ P – Channel สามารถนำกระแสได้ตั้งแต่ค่าแรงดัน V_{GS} เป็นบวก ไปจนถึงค่าแรงดัน V_{GS} เป็นลบ



รูปที่ 2.14 กราฟการนำกระแสของ E – MOSFETแบบ N – Channel และแบบ P – Channel
(ที่มา : <http://www.ctc.ac.th/ctc/index.php/download/category/65-2016-12-20-02-14-57?download=794%3A-14-๗>)

จากรูปที่ 2.14 เมื่อนำการไบอัส E – MOSFET แบบ N – Channel มาทำการเขียนกราฟจะเห็นว่าจุดเริ่มนำกระแสของ E-MOSFET แบบ N-Channel จะเริ่มต้นที่ค่าแรงดัน V_{GS} เป็นบวก เพียงอย่างเดียว และเมื่อทำการเพิ่มค่าของแรงดัน V_{GS} ให้เป็นบวกมากขึ้น การไหลกระแสเดรน (I_D) ก็จะมีค่ามากขึ้นไปเรื่อย ๆ จนถึงจุดพิกัดที่มันทนได้ ดังนั้น จึงอาจกล่าวได้ว่า E – MOSFET แบบ N – Channel สามารถนำกระแสได้ที่ค่าแรงดัน V_{GS} เป็นบวกเท่านั้น ต่อไปเมื่อนำการไบอัส E – MOSFET แบบ P – Channel มาทำการเขียนกราฟจะเห็นว่าจุดเริ่มนำกระแสของ E-MOSFET แบบ P- Channel จะเริ่มต้นที่ค่าแรงดัน V_{GS} เป็นลบเพียง

อย่างเดียว และเมื่อทำการเพิ่มค่าของแรงดัน V_{GS} ให้เป็นลบมากขึ้น การไหลกระแสเดรน (ID) ก็จะมีค่ามากขึ้นไปเรื่อย ๆ จนถึงจุดพิคกที่มันทนได้ ดังนั้น จึงอาจกล่าวได้ว่า E – MOSFET แบบ P – Channel สามารถนำกระแสได้ที่ค่าแรงดัน V_{GS} เป็นลบเท่านั้น

2.2.3 การทำงานของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์

การให้แรงดันไบอัสแก่มอสเฟท ทำได้โดย แรงดันที่เกต (V_G) จะถูกไบอัสเพื่อควบคุมให้มีการเหนี่ยวนำประจุพาหะชนิดเดียวกับส่วนซอสและเดรน นั่นคือการควบคุมให้เกิดแชนแนลระหว่างซอสและเดรน ขั้วของซอสและฐานรองจะถูกต่อลงกราวด์ และส่วนเดรนได้รับศักดาซึ่งทำให้รอยต่อพี-เอ็นที่ส่วนเดรนเป็นไบอัสย้อนกลับ (Reverse Bias) ดังนั้น ดังนั้นในกรณีของเอ็นแชนแนลศักดาที่ขาเกตและเดรนจึงมีค่าเป็นบวก ในทำนองเดียวกันกรณีของพีแชนแนล ศักดาที่ขาเกตและเดรนจึงมีค่าเป็นลบ

1) กรณีที่ $0 < V_{GS} < V_T$ และ $V_{DS} > 0$ (ไม่ทำงาน: Cut Off)

เมื่อป้อนแรงดันค่าบวกเข้าที่ขาเกตเทียบกับขาซอส (V_{GS}) ที่มีค่าบวกค่าหนึ่ง แต่น้อยกว่าแรงดันขีดเริ่ม (Threshold Voltage, V_T) หรือ $0 < V_{GS} < V_T$ สนามไฟฟ้าในชั้นออกไซด์ที่เกิดจากแรงดันเกตซอส จะผลักให้โฮลในสารกึ่งตัวนำ ที่ผิวสัมผัส $SiO_2 - Si$ เคลื่อนที่ห่างออกไป ความหนาแน่นของโฮลในบริเวณดังกล่าวจึงมีค่าลดลงจากเดิม ผลดังกล่าวทำให้เกิดบริเวณปลอดพาหะ (Depletion Region) ขึ้นในสารกึ่งตัวนำที่อยู่ใต้ส่วนเกต ดังนั้นในกรณีนี้ ซอสและเดรนยังคงถูกแยกจากกันด้วยชั้นของบริเวณปลอดพาหะที่เกิดขึ้นใต้ส่วนเกตและเป็นชั้นที่มีความนำไฟฟ้าต่ำ ดังนั้น เมื่อแรงดันเดรนซอสมีค่าเพิ่มขึ้น กระแสเดราก็จะมีการไหลเล็กน้อยแต่มีค่าน้อยมากๆ ประมาณว่าเป็น ศูนย์ $I_d \approx 0$ และในสภาวะนี้มอสเฟทยังคงอยู่ในสภาวะคัทออฟ หรือ สถานะ OFF เช่นเดิม

2) กรณี $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย (ย่านเชิงเส้น: Linear Region)

เมื่อแรงดันเกตซอส (V_{GS}) มีค่าเป็นบวกเพิ่มขึ้น ในที่สุดแรงดันเกตซอสจะเท่ากับแรงดันขีดเริ่ม V_T หรือมีค่าสูงกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ ในขณะนี้สนามไฟฟ้าในชั้นฉนวนออกไซด์ที่เกิดขึ้นเนื่องจากแรงดันเกตซอส จะมีค่ามากพอที่จะเหนี่ยวนำให้เกิดชั้นกลับชนิดเอ็น (N – Inversion Layer) หรือ แชนแนลชนิดเอ็น ในสารกึ่งตัวนำที่ผิวสัมผัสระหว่าง $SiO_2 - Si$ บริเวณใต้ส่วนเกต แชนแนลนี้จะมีลักษณะเป็นแผ่นประจุบางๆ (Sheet of Charge) ภายในแชนแนลนี้จะมีอิเล็กตรอนซึ่งถูกเหนี่ยวนำอยู่ในแชนแนล จะมีค่าขึ้นกับสนามไฟฟ้าในชั้นออกไซด์ หรือแรงดันที่ตกคร่อมชั้นออกไซด์ เมื่อแรงดันเกตซอสคงที่ และแรงดันเดรนเป็นศูนย์เท่ากับแรงดันที่ซอส แรงดันที่ตกคร่อมออกไซด์จะมีค่าเท่าๆกันทุกจุดในแชนแนล แต่เมื่อแรงดันเดรนซอส (V_{DS}) มีค่าเป็นบวก สนามไฟฟ้าในชั้นออกไซด์ ที่จุดต่างๆที่ห่างออกมาจากด้านซอสจะมีค่าลดลง เพราะแรงดันตกคร่อมชั้นออกไซด์ที่จุดใกล้ด้านเดรนจะมีค่าลดลง ผลดังกล่าวทำให้ความหนาแน่นของอิเล็กตรอนในแชนแนลที่เข้าไปใกล้มาทางด้านเดรนมีค่าลดลงด้วย และจะมีค่าน้อยที่สุดที่ปลายด้านเดรน

สมการกระแสเดรนของมอสเฟทถูกคิดขึ้นโดย Sah ,H. Shichman และ D. Hodges ดังสมการที่ (2.1) แสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = \mu_0 C_{ox} \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} ; V_{GS} > V_T \quad (2.1)$$

โดยที่

μ_0	= ค่าความคล่องโวลต์ หรืออิเล็กตรอน (cm^2/V)
C_{OX}	= ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์ (F/cm^2)
W	= ความกว้างของแชนแนล (cm)
L	= ความยาวของแชนแนล (cm)
V_{GS}	= แรงดันระหว่างขาเกต กับ ซอส (V)
V_T	= แรงดันขีดเริ่ม (V)
V_{DS}	= แรงดันระหว่างขาเดรน กับ ซอส (V)
I_D	= กระแสเดรน (A)

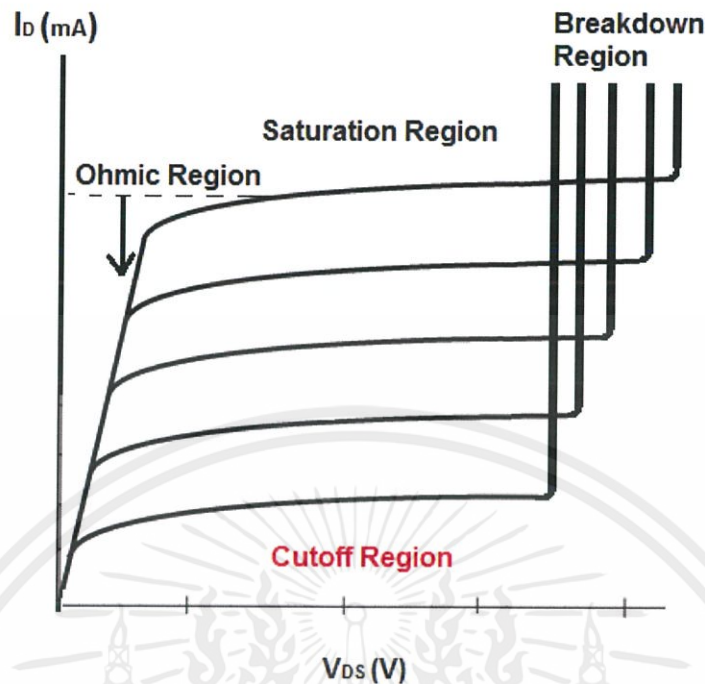
3) กรณี $V_{GS} > V_T$ และ $V_{DS} > V_{DS(SAT)}$ (ย่านอิ่มตัว: Saturation Region)

เมื่อแรงดันเดรนขอสมีค่ามากกว่าแรงดันอิ่มตัวหรือ $V_{DS} > V_{DS(SAT)}$ ทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ ที่บริเวณใกล้ๆปลายด้านเดรน มีค่าน้อยกว่าแรงดันขีดเริ่ม หรือ $V_{GS} - V_{DS} < V_T$ ดังนั้น ในบริเวณดังกล่าวนี้ จะไม่มีแชนแนลเกิดขึ้น จึงคล้ายกับว่า จุดพินชออฟเกิดขึ้นเลื่อนจากจุดเดรนเข้าไปทางด้านซอส และที่ตำแหน่ง X ใดๆ ที่เป็นจุดพินชออฟ เงื่อนไขของ $(V_{GS} - V_{DS}(X)) = V_T$ ยังคงไม่เปลี่ยนแปลง ดังนั้นเมื่อแรงดันเดรนมีค่าสูงกว่า $V_{DS(SAT)}$ จุดพินชออฟจะเลื่อนเข้าไปใกล้ด้านซอส ทำให้เกิดบริเวณปลอดพาหะระหว่างจุดพินชออฟกับส่วนเดรนซึ่งมีระยะกว้างเท่ากับ ΔL หากพิจารณาว่า โมสเฟตเป็นชนิด Long Channel และ $\Delta L \ll L$ ดังนั้น ความยาวของแชนแนลจึงมีขนาดสั้นลงจากเดรนน้อยมากกระทั่งประมาณว่ามีขนาดความยาวเท่าเดิมไม่เปลี่ยนแปลง ดังนั้น ความต้านทานของแชนแนล R_{n-ch} จะมีค่าประมาณเท่าเดิม แม้ว่าแรงดันเดรนจะมีค่าเพิ่มขึ้นก็ตาม และแรงดันที่ตกคร่อมระหว่างซอสถึงจุดพินชออฟจะมีค่าคงที่เสมอ โดยไม่เปลี่ยนแปลงกับแรงดันเดรนซอส ดังนั้นเมื่อแรงดันเดรนขอสเพิ่มขึ้นสูงกว่า $V_{DS(SAT)}$ กระแสเดรนจะประมาณได้ว่ามีค่าคงที่ และเท่ากับค่าของ $I_{D(SAT)}$ ซึ่งเป็นกระแสเดรนอิ่มตัว สามารถหากระแสเดรน (I_D) ได้ดังนี้คือ

$$I_D = \frac{1}{2} \mu_0 C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 ; V_{GS} > V_T \quad (2.2)$$

4) ย่านพังทลาย (Breakdown Region)

เนื่องจากแรงดันไบอัสที่ให้แก่ รอยต่อพี-เอ็น ระหว่างเดรน-ฐานรอง เป็นไบอัสย้อนกลับ ดังนั้น เมื่อแรงดันเดรนมีค่าเพิ่มขึ้น และสูงถึงค่าหนึ่งซึ่งเรียกว่า “แรงดันพังทลาย” (Breakdown Voltage: V_B) จะทำให้รอยต่อเกิดการพังทลายแบบอวาลันซ์ (Avalanche Breakdown) กระแสเดรนที่อยู่ย่านอิ่มตัวจะเพิ่มขึ้นอย่างรวดเร็ว และไม่สามารถควบคุมได้ ทำให้โมสเฟตเข้าสู่สภาวะการพังทลาย

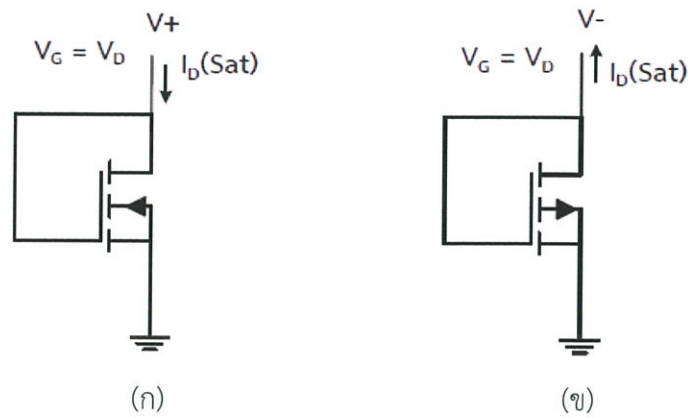


รูปที่ 2.15 การทำงานของมอสทรานซิสเตอร์ในย่านต่างๆ

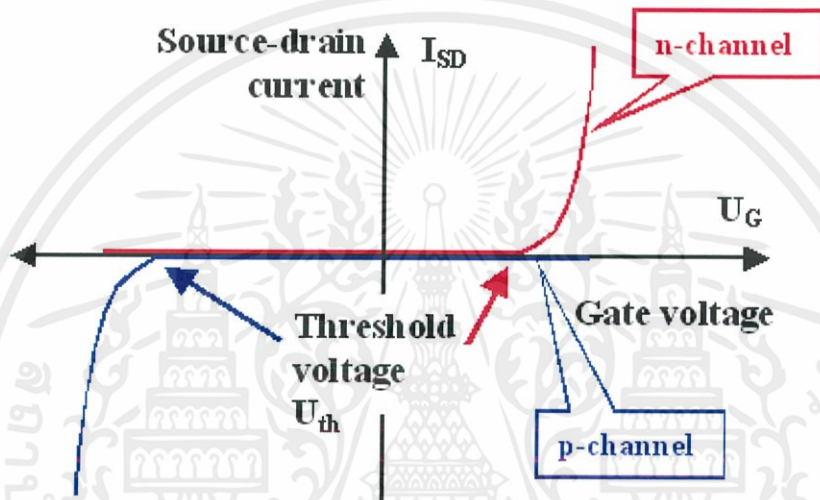
(ที่มา : <http://www.learningaboutelectronics.com/Articles/What-is-the-ohmic-region-of-a-FET-transistor>)

2.2.4 แรงดันขีดเริ่ม

แรงดันขีดเริ่ม (Threshold Voltage: V_{th}) เป็นระดับแรงดันไฟฟ้าที่ป้อนให้กับขั้วเกตน้อยที่สุด ซึ่งทำให้เกิดสถานะ “สตรองอินเวอร์ชัน” (strong inversion) เมื่อให้แรงดันไบอัสบวกที่ขั้วเกต พบว่า ส่วนขั้วเกตกับฐานรองจะแสดงตัวในลักษณะของตัวเก็บประจุ ประจุบวกจะถูกสะสมที่แผ่นโลหะ ของส่วนขั้วเกต และดึงดูดประจุลบขึ้นที่บริเวณผิวของสารกึ่งตัวนำ ทำให้เกิดเป็นช่องทางเดินกระแส และบริเวณปลอดพาหะ เมื่อเกิดภาวะสตรองอินเวอร์ชัน ถึงแม้ว่าจะเพิ่มแรงดันเกตขึ้น จะไม่มีผลกับการ เปลี่ยนแปลงความหนาของบริเวณปลอดพาหะ แต่จะเกิดเป็นชั้นบางๆ ของอิเล็กตรอนเรียกว่าช่องทางเดินกระแส ทำให้เกิดเป็นชั้นกลับเชื่อมระหว่างส่วนขั้วซอสและส่วนขั้วเดรน ขนาดของช่องทางเดินกระแสสามารถทำให้เพิ่มขึ้นได้ด้วยการป้อนแรงดันไบอัสที่ขั้วเกต ซึ่งวิธีการวัดแรงดันขีดเริ่ม ในการวัดทดสอบแรงดันขีดเริ่มของมอสทรานซิสเตอร์ทำได้โดยใช้งานวงจรดังแสดงในรูปที่ 2.16 (ก) ในกรณีทำการวัดแรงดันขีดเริ่มของมอสทรานซิสเตอร์ชนิดเอ็น โดยการเชื่อมต่อระหว่างขั้วเกตและขั้วเดรนร่วมกัน และทำการไบอัสแรงดันเดรนด้วยไฟบวก เมื่อกระแสเดรนมีการเปลี่ยนแปลงเป็นช่วงอิมพัลส์ จึงทำการอ่านค่าแรงดันขีดเริ่ม และในกรณีของมอสทรานซิสเตอร์ชนิดพี ดังแสดงในรูปที่ 2.16 (ข) สามารถใช้งานวงจรวัดทดสอบเหมือนกัน แต่ไบอัสด้วยแรงดันลบ หลังจากทำการทดสอบด้วย วงจรวัด ได้คุณลักษณะกระแสเดรน-แรงดันเกต ดังแสดงในรูปที่ 2.16



รูปที่ 2.16 วงจรวัดทดสอบแรงดันขีดเริ่มของมอสทรานซิสเตอร์ (ก) ชนิดเอ็น (ข) ชนิดพี



รูปที่ 2.17 กราฟความสัมพันธ์กระแสเดรนและแรงดันเกต

(ที่มา : https://www.tf.uni-kiel.de/matwis/amat/semitech_en/kap_5/backbone/r5_1_5.html)

หรือในกรณีทำการออกแบบ สามารถหาแรงดันขีดเริ่มได้จากสมการที่ (2.3)

$$V_T = \phi_{ms} - \frac{Q_{dm}}{C_{ox}} + 2\phi_F \quad (2.3)$$

ซึ่ง V_T คือ แรงดันขีดเริ่ม

ϕ_{ms} คือ ผลต่างเวิร์คฟังก์ชันของโลหะขั้วเกตกับสารกึ่งตัวนำ

Q_{dm} คือ ประจุในเนื้อสารกึ่งตัวนำ

C_{ox} คือค่าความจุไฟฟ้าภายในชั้นฉนวนขั้วเกต

$2\phi_F$ คือ ศักย์ไฟฟ้าที่ผิวโลหะขั้วเกต

2.3 เส้นลวดนาโนเฟท (Nanowire FET)

2.3.1 ที่มาและความสำคัญ

เส้นลวดนาโนเป็นโครงสร้างระดับนาโน มีเส้นผ่านศูนย์กลางในระดับนาโนเมตร ไม่เกิน 10 นาโนเมตร มีเส้นลวดนาโนหลายชนิด ทั้งเป็นโลหะ (นิกเกิล แพลตตินัม ทองคำ) สารกึ่งตัวนำ (เช่น ซิลิคอน inP GaN) และฉนวน เช่น (SiO₂ TiO₂) เส้นลวดนาโนในระดับโมเลกุลประกอบด้วยโมเลกุลซ้ำๆกัน จะเป็นสารอินทรีย์หรืออนินทรีย์ก็ได้ ตัวอย่างของเส้นลวดนาโนรวมทั้งเส้นลวดนาโนระดับโมเลกุลที่เป็นสารอินทรีย์ที่มีเส้นผ่านศูนย์กลาง 0.9 nm และยาวได้หลายร้อยไมโครเมตร ตัวอย่างอื่นๆที่สำคัญ เป็นพวกสารกึ่งตัวนำ เช่น ซิลิคอน InP GaN สารที่มีอิเล็กตรอนคู่ เช่น (SiO₂ TiO₂) หรือโลหะ เช่น นิกเกิล แพลตตินัม มีการนำเส้นลวดนาโนไปใช้อย่างหลากหลายในทางอิเล็กทรอนิกส์ และนาโนอิเล็กทรอนิกส์ รอยต่อโลหะในอุปกรณ์ควอนตัมระดับนาโน หรือตัวนำของนาโนเซนเซอร์ในทางชีวโมเลกุล

เส้นลวดนาโนสามารถใช้แทนท่อนาโนคาร์บอนได้ เช่นใช้ในการสร้างอุปกรณ์คอมพิวเตอร์ ในการออกแบบอุปกรณ์อิเล็กทรอนิกส์ที่สามารถทำงานได้ โดยต้องเพิ่มบางอย่างเข้าไปในเส้นลวดนาโนของสารกึ่งตัวนำ ซึ่งสามารถใช้เส้นลวดนาโนในการสร้างสารกึ่งตัวนำชนิด P และชนิด n ได้ แล้วสร้างรอยต่อระหว่าง n-p ซึ่งเป็นอุปกรณ์อิเล็กทรอนิกส์อย่างง่าย ซึ่งทำได้สองทาง อย่างแรก คือการข้ามของชนิด p ด้วยเส้นลวดชนิด n แบบที่สองเกี่ยวกับลักษณะทางเคมีบนเส้นลวดโดยการเติมสารที่แตกต่างกันไปตามความยาวของเส้นลวด ทำให้สามารถสร้างรอยต่อ n-p บนเส้นลวดเส้นเดียวได้ หลังจากการสร้างรอยต่อ n-p ขั้นตอนต่อมาคือการสร้างทางผ่านโดยการเชื่อมรอยต่อ n-p หลายอันเข้าด้วยกัน สามารถสร้างวงจรถัดทั้งหมดด้วยทางผ่าน AND OR หรือ NOT จากการตัดผ่านด้วยเส้นลวดนาโนของสารกึ่งตัวนำ มีความเป็นไปได้ว่าการตัดผ่านด้วยเส้นลวดนาโนของสารกึ่งตัวนำมีความสำคัญในอนาคต เกี่ยวกับการคำนวณเชิงดิจิทัล ซึ่งมีข้อดีทางอิเล็กทรอนิกส์ที่ใช้นาโนมีเตอร์

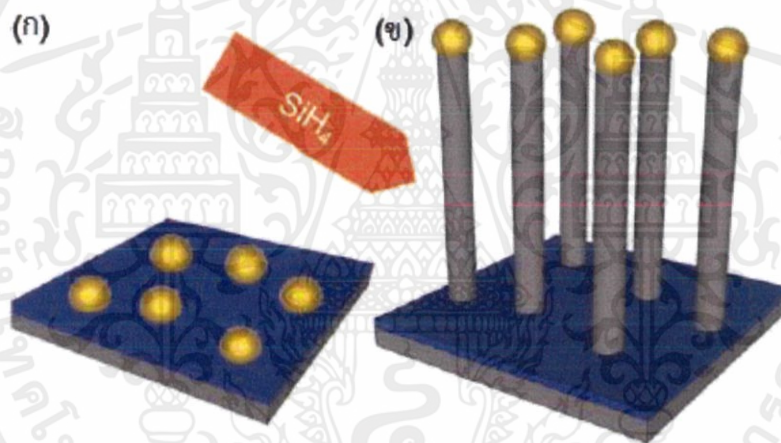
2.3.2 การผลิตเส้นลวดนาโนเฟท

ปกติแล้วเทคโนโลยีเซมิคอนดักเตอร์จะหาจากบนลงล่างด้วยเทคนิค photolithography ซึ่งสามารถลดขนาดชิ้นส่วนลงได้ถึงในช่วง 10 นาโนเมตร ส่วนการทำจากล่างขึ้นบนมีโอกาสที่จะสร้างโครงสร้างซับซ้อนได้โดยไม่ต้องใช้มาสก์ วางรายละเอียดมากนัก อย่างไรก็ตามการทำจากล่างขึ้นบนก็ยังมีจุดอ่อนในตัวจึงไม่สามารถเป็นทางเลือกในการผลิตได้ หากว่าด้วยเรื่องเส้นลวดนาโนซิลิคอนแล้วนั้น สามารถผลิตจากล่างขึ้นบนหรือกลับกันก็ได้ และสองวิธีนี้ก็มีข้อเด่นข้อด้อยต่างกันไป หากเป็นวิธีจากบนลงล่าง จะสามารถเชื่อมต่อกับอุปกรณ์ planar และ FinFet กับอุปกรณ์เส้นลวดนาโน ได้ แต่การสกัดเส้นลวดนาโนออกจากซิลิคอนจะทำให้เกิดรูปร่างที่ไม่สมบูรณ์นัก และยังต้องใช้เทคนิคพิมพ์หินหรือ lithography ระดับสูง อีกด้านหนึ่งวิธีแบบล่างขึ้นบนอาจทำให้ผลึกที่ได้มีคุณภาพสูงและมีขนาดเล็กด้วยวิธีการที่เรียบง่ายกว่า แต่การจัดวางตำแหน่งที่แม่นยำและการสร้างโครงสร้างซับซ้อนสูงอย่าง IC ยังมีปัญหาอยู่ ฉะนั้นจึงมีการคิดถึงการจับทั้งสองวิธีมารวมกัน อีกวิธีคือใช้แม่แบบทำจากวัสดุฉนวนเช่น ซิลิคอนไดออกไซด์หรืออลูมิเนียมออกไซด์ มาเจาะรูแล้วใส่ซิลิคอนหรือวัสดุกึ่งเหี่ยวนำเข้าไปตามต้องการ ซึ่งอาจถือได้ว่าเป็นกระบวนการบนลงล่างสำหรับเส้นลวดนาโน

โนแนวตั้ง ซึ่งวิธีการบนลงล่างแบบปกติจะทำได้เป็นแนวนอน แม้ว่าวิธีสกัดเส้นลวดออกจากผลึกจะเป็นไปได้ในทางหลักการ

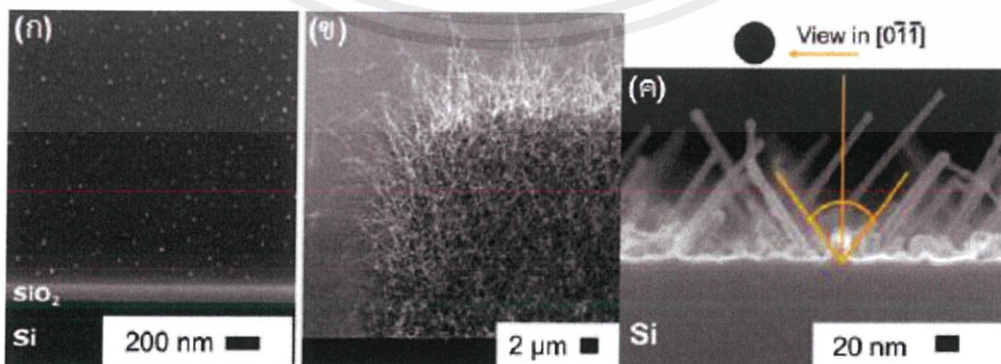
วิธีการสังเคราะห์เส้นลวดนาโนที่เด่นที่สุดคือวิธี Vapor Liquid Solid (VLS) ซึ่ง Wagner และ Ellis [1] ได้อธิบายไว้ว่าเส้นลวดจะขยายตัวได้ด้วยการเปลี่ยนสถานะ ที่ควบคุมด้วยอนุภาคตัวเร่งปฏิกิริยา หมายความว่าวัสดุเป้าหมายที่จะให้ขยายตัวหรือในที่นี้คือซิลิคอนจะอยู่ในสถานะแก๊ส (จะเป็นแบบโมเลกุลหรือสารประกอบก็ได้) ก่อนส่งเข้าไปในห้องขยายตัว รูปที่ 2.18 แสดงภาพร่างของเทคนิคก่อตัวแบบ VLS ที่ใช้กัน

ในกรณีของซิลิคอน โมเลกุลตั้งต้นของซิลิคอนจะถูกทำระเหยเป็นไอด้วย Si diffusion cell หรือการตกเคลือบด้วยไอทางกายภาพ (Physical Vapor Deposition, PVD) สารตั้งต้นแก๊สซิลิคอนรวมถึง mono-silane (SiH_4), trichlorosilane (SiHCl_3) หรือไซเลนระดับสูงกว่า อนุภาคเร่งปฏิกิริยา (Catalyst) จะเป็นตัวเก็บซิลิคอน และหากใช้สารตั้งต้นเป็นแก๊ส ตัวเร่งปฏิกิริยาจะทำให้พลังงานสลายพันธะลดลง และทำให้อะตอมซิลิคอนมารวมตัวกันบนผิวหน้าของสารเร่งปฏิกิริยา และทำให้มันแพร่เข้าไปใน Cluster



รูปที่ 2.18 แสดงการก่อตัวของเส้นลวดนาโนซิลิคอน (ก) อนุภาคทองจะอยู่ที่ Substrate ของการก่อตัว (ข) VLS ที่ ก่อตัวขึ้นโดยใช้ Silane เป็นสารตั้งต้นซิลิคอน

(ที่มา : <https://pdfs.semanticscholar.org/68c8/bbfd8d4525e98927ca249afdb51e93f7899b.pdf>)



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.19 เส้นลวดนาโนที่ก่อตัวด้วยกระบวนการ VLS

(ที่มา : <https://pdfs.semanticscholar.org/68c8/bbfd8d4525e98927ca249afdb51e93f7899b.pdf>)

ภาพ (ก) คืออนุภาคทองที่เป็นตัวเร่งปฏิกิริยาก่อตัวจากการ สบัตเตอริงและเชื่อมประสานกันของทอง ประกอบกับการอบร้อนในไฮโดรเจนที่ 450°C เป็นเวลา 300 วินาที และปรับสภาพผิวด้วยพลาสมา อีกครั้ง (ข) เส้นลวดนาโนที่ก่อตัวจากสารตั้งต้นซิลิคอนและ (ค) ภาพระยะใกล้ของเส้นลวดนาโนที่ก่อตัวบนสารผลึกตั้งต้น ซิลิคอนแบบ [100] หนึ่งอัน

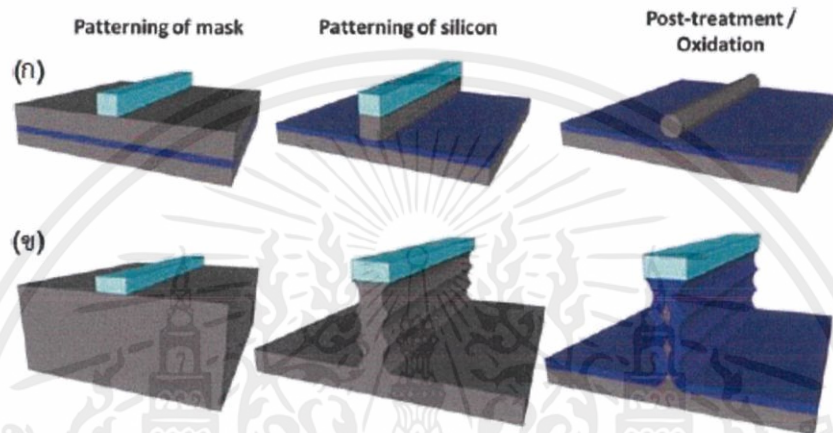
ในกรณีที่ใช้คลัสเตอร์ทองเป็นตัวเร่งปฏิกิริยา ระบบทอง-ซิลิคอนอาจควบแน่นเป็นของเหลวที่อุณหภูมิยูเทคติก (Eutectic temperature) หรือ 363 องศาเซลเซียส หากมีอัตราส่วนของซิลิคอนมากพอ (เช่น 18.6 at.% ที่อุณหภูมิยูเทคติก) หากซิลิคอนไหลเวียนตลอดเวลา อะตอมของซิลิคอนจะแพร่เข้าไปในสารหลอมเหลวทองคำ-ซิลิคอนเรื่อยไป แต่ในกรณีนี้ สารจะมีความเสถียรด้านเทอร์โมไดนามิกส์ต่ำ ซึ่งอะตอมซิลิคอนที่เข้มข้นสูงหรืออะตอมส่วนเกินจะกลายเป็นของแข็ง โดยการเกิดนิวเคลียสผลึก (Nucleation) ของซิลิคอน จะเริ่มที่ “รอยแตก” ของสารเร่งทอง-ซิลิคอนเป็นชั้นๆ จากนั้นแท่งซิลิคอน หรือเส้นลวดนาโนจะก่อตัว รูปภาพที่ 2.19 แสดงตัวเร่งทองในรูปภาพ 2.19a ซึ่งเส้นลวดนาโน จะก่อตัวบนแผ่นเวเฟอร์ของซิลิคอนที่ออกซิไดซ์แล้ว ในรูปที่ 2.19b และมีภาพขยายใกล้ของโครงสร้างผลึก [110] เส้นลวดนาโนซิลิคอนก่อตัวบนแผ่นเวเฟอร์ ของผลึกซิลิคอน [100] โดยกลไกที่สำคัญของ VLS คือขนาดคลัสเตอร์ทองจะกำหนดเส้นผ่าศูนย์กลางของเส้นลวดนาโนเองโดยไม่ต้องทำการสกัดหรือพิมพ์อีก นอกจากนี้ตำแหน่งของตัวเร่งปฏิกิริยาบนสารตั้งต้นจะเป็นตัวกำหนดตำแหน่งของเส้นลวดนาโนที่ก่อตัวได้ด้วย

ตามที่อธิบายไว้ก่อนหน้านี้คือส่วนใหญ่แล้วอนุภาคทองคำจะเป็นตัวเร่ง ที่จะใส่ไว้บนผิวสารตั้งต้น อาจจะใช้การไปรยอนุภาคทองคำที่สังเคราะห์มาล่วงหน้า หรือเอาแผ่นฟิล์มทองคำบางๆ มาแปะเข้าไป โดยวิธีหลังนี้มักจะทำได้ด้วยการเอาแผ่นฟิล์มทองที่บางระดับน้อยกว่านาโนเมตรแปะเข้าไปด้วยวิธี PVD จากนั้นค่อยประกอบด้วยการใช้ความร้อนหรือปรับสภาพผิวด้วยพลาสมา หรือทั้งสองอย่าง อย่างไรก็ตามมีการคิดค้นวิธีการที่ไม่ต้องใช้ทองขึ้นมาเช่นกันในยุค 1970 เพื่อให้สามารถนำไปใช้ผลิต CMOS ปกติได้ โดย Givagozov ได้กล่าวว่าเส้นลวดนาโนที่ก่อตัวจะเล็กได้ถึงจุดๆ หนึ่งเท่านั้น เพราะมีปัจจัยเรื่องเทอร์โมไดนามิกส์เข้ามา จนกระทั่งปี 1998 Morales และ Lieber แสดงให้เห็นว่าสามารถสร้างเส้นลวดนาโนที่เล็กกว่า 20 นาโนเมตรได้ ซึ่งวิธีการก่อตัวเส้นลวดนาโนโดยละเอียดนี้จะดูได้จาก [2]

ข้อดีของ VLS คือสามารถใช้สารตั้งต้นต่างๆ กันสร้างเส้นลวดนาโนได้ โดยมีตัวอย่างว่าเทอร์โมไดนามิกส์เป็นตัวกำหนดทิศทางการก่อตัวของเส้นลวดนาโนแม้ว่าลวดจะก่อตัวขึ้นบนสารตั้งต้นที่ “ไร้รูปร่าง” หรือไม่มีการกำหนดทิศทางของผลึกไว้ล่วงหน้า นอกจากนี้สัมพันธ์ของทิศทางผลึกและเส้นผ่าศูนย์กลางของเส้นลวดนาโนก็เด่นชัดมาก [3,4] Schmidt อธิบายว่าสัมพันธ์นี้เกิดจากอิทธิพลของอะตอมซิลิคอนชั้นนอกต่อพลังงานโดยรวม ซึ่งหากใช้สารตั้งต้นเป็นซิลิคอน ก็จะสามารถก่อตัวซ้อนกันเป็นแถวผลึกเดี่ยว (Epitaxial growth) ได้ นอกจากนี้ยังสามารถย้ายลวดที่ก่อตัวแล้วไปใส่สารตั้งต้นตัวอื่นแม้ว่าจะปลุกจากตัวนั้นโดยตรงไม่ได้ก็ตาม แต่ในกรณีนั้นจะไม่สามารถรักษาโครงสร้างแนวตั้งเดิมของเส้นลวดนาโนได้ นอกจากนี้วิธี CVD แล้วก็มีวิธีปลูกอื่นๆ อีกมากมายตามสารเร่งปฏิกิริยา วิธีหนึ่งก็คืออบร้อนในสภาพบรรยากาศปฏิกิริยา (reactive atmosphere) เช่นไฮโดรเจนเพื่อสร้างเส้นลวดนาโนจากสารตั้งต้นโดยตรง อีกวิธีคือ Laser ablation และ

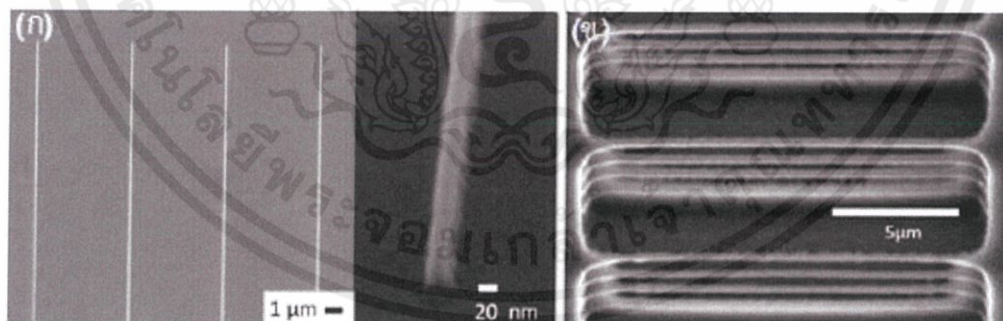
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

molecular beam epitaxy สำหรับการผลิตเส้นลวดนาโนแบบจากบนลงล่างจะมีเทคโนโลยีจาก silicon VLSI circuit technology ที่ใช้กันมานานและเชื่อถือได้ สำหรับการปลูกเส้นลวดนาโนแนวอนที่มีการแยกด้านไฟฟ้าจากสารตั้งต้นจะมีสองวิธีที่ใช้กันทั่วไป วิธีที่ง่ายที่สุดคือใช้สารตั้งต้น Silicon On Insulator (SOI) และสลักเส้นลวดนาโนเข้าไปในชั้นซิลิคอน active ด้วยกระบวนการ anisotropic etching อีกวิธีหนึ่งจะใช้ซิลิคอนหยาบและกระบวนการ deep reactive ion etch (DRIE) เพื่อสร้างชั้นเส้นลวดนาโนขึ้นมา ซึ่งรูปที่ 2.20 จะแสดงทั้งสองวิธีการ โดยวิธีหลังนี้จะมีข้อดีคือรอยเท้าเล็ก และจะมีเส้นลวดนาโนที่ขนานกันจำนวนมากที่จะนำกระแสไฟฟ้าในอุปกรณ์ รูปที่ 2.21 จะแสดงตัวอย่างของเส้นลวดนาโนที่สร้างจากทั้งสองวิธี



รูปที่ 2.20 เส้นลวดนาโนซิลิคอนแบบแนวอนที่สร้างแบบจากบนลงล่าง (ก) เริ่มจากสารตั้งต้น SOI และกระบวนการสลักแบบ anisotropic reactive ion etching (ข) เริ่มจากสารตั้งต้นหยาบและสลักด้วย deep reactive ion etching และออกซิไดซ์ที่หลัง

(ที่มา : <https://pdfs.semanticscholar.org/68c8/bbfd8d4525e98927ca249afdb51e93f7899b.pdf>)



รูปที่ 2.21 ตัวอย่างของเส้นลวดนาโนซิลิคอนแบบแนวตั้งที่ได้จากการสร้างแบบบนลงล่าง (ก) เส้นลวดนาโนที่สูง 20nm และกว้าง 25nm สร้างจากสารตั้งต้น SOI (ข) ภาพระยะใกล้ของ nanowire ที่ก่อตัวจากสารตั้งต้น SOI ซึ่งสร้างด้วยกระบวนการ reactive ion etch (DRIE)

(ที่มา : <https://pdfs.semanticscholar.org/68c8/bbfd8d4525e98927ca249afdb51e93f7899b.pdf>)

ดังที่กล่าวไปแล้วคือขั้นตอนสร้างแบบล่างขึ้นบนจะทำให้เกิดโครงสร้างเส้นลวดนาโนแบบแนวตั้งและการสร้างแบบบนลงล่างจะทำให้เกิดแบบแนวอน หากต้องสร้างแบบแนวอนด้วยวิธีล่างขึ้นบน การจัดทำตำแหน่งจะสำคัญมาก หลักๆ คือเส้นลวดนาโนที่เกิดจะกระจายไปทั่วสารตั้งต้นที่จะปลูก สำหรับการวิจัยเอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พื้นฐานแล้ว เทคนิค direct writing lithography ก็เพียงพอสำหรับสร้างอุปกรณ์ แต่ว่าสำหรับการผลิตจำนวนมาก จะต้องจัดโครงสร้างให้ดีขึ้นด้วย แม้ว่าจะมีวิธีที่น่าสนใจเกิดขึ้นมาจำนวนมาก แต่ก็ไม่มีวิธีไหนที่มีความน่าเชื่อถือพอสำหรับการผลิตจำนวนมากเลย ฉะนั้นวิธีแบบจากบนลงล่างจึงเป็นวิธีการที่ใช้ผลิตซิลิคอนแนวนอน สำหรับการผลิตจำนวนมาก และใช้ซิลิคอนเป็นสารตั้งต้น นอกจากนี้สายลวดแบบแนวตั้งก็สามารถสร้างได้ด้วยการพิมพ์หินหรือ lithography และ anisotropic etching เทคนิคนี้จะมีข้อเสียตรงที่ว่าอัตราส่วน aspect ratio ต้องสูงและต้องควบคุมมิติกว้างยาวสูงให้ได้ ส่วนวิธีสร้างแบบจากล่างขึ้นบนนั้นไม่ต้องทำอะไรเพิ่มเพราะมันเป็นแนวตั้งโดยธรรมชาติอยู่แล้ว และสามารถกำหนดตำแหน่งได้อย่างแม่นยำด้วยการวางอนุภาคแรง อีกวิธีหนึ่งคือการใช้แม่แบบเพื่อกำหนดโครงสร้างเส้นลวดนาโนแนวตั้งได้อย่างอ่อนตัว [5] ในวิธีนั้นจะต้องฝังชั้นแม่แบบเข้าไปก่อน ใน [5] นั้นจะมีเทคนิคล่างขึ้นบนหลายตัวที่ใช้ทาแม่แบบข้างต้น วิธีที่นิยมที่สุดคือแบบ anodized aluminum oxidized (AAO) อย่างไรก็ตาม อาจจะใช้วัสดุไดอิเล็กตริกที่เหมาะสมฝังเข้าไปและเจาะรูชั้นนั้นด้วยวิธี lithography แบบบนลงล่างเพื่อสร้างแม่แบบก็ได้ จากนั้นใช้วัสดุ เส้นลวดนาโนมาใส่รูด้วยกระบวนการ CVD หรือ epitaxial growth ข้อเสียคือในกรณีวัสดุกึ่งเหินยานาโนอย่างเส้นลวดนาโนซิลิคอนที่เกิดขึ้นจะเป็นผลึกรวมไม่ใช่ผลึกเดี่ยว หากจะให้ผลึกเดี่ยวก็อาจใช้วิธีนี้ร่วมกับการปลูกเส้นลวดนาโนแนวตั้งด้วยการใช้สารเร่ง หากรูที่เกิดขึ้นเกิดจากกระบวนการจัดตำแหน่งเอง ก็อาจจะถือได้ว่าเป็นวิธีการสร้างแบบล่างขึ้นบนโดยแท้จริงเหมือนกัน

นอกจากการทำเส้นลวดนาโนเองแล้วขั้นตอนที่จะขาดเสียมิได้ก็คือการสร้างอุปกรณ์อิเล็กทรอนิกส์ ที่สำคัญคือการจัดเรียงตัวของเส้นลวดนาโนหากต้องใช้วิธีปลูกแบบล่างขึ้นบน นอกจากนี้มีการกระตุ้นเส้นลวด (doping) รูปแบบก่อตัวของคอนแทคกับเส้นลวดและสุดท้ายคือเปลือกไดอิเล็กตริกที่ชัดเจน

สำหรับการจัดเรียงตัวนั้นมีหลายวิธีที่เสนอขึ้นมา และเส้นลวดนาโนที่มีขั้วสามารถจัดเรียงได้ในสนามไฟฟ้ากำลังสูง [6] การทำไดอิเล็กโตรโฟลีสซิส ก็ให้ผลสำเร็จ [7,8] Microfluidic alignment [9], contact printing [10, 11] Langmuir-Blodgett [12-14] ก็ใช้ได้ ช่วงหลังมานี้มีเทคนิคแบบ nanoscale combing [15] ที่ให้ผลน่าประทับใจ อย่างไรก็ตามทั้งหมดที่กล่าวมาก็ยังมีปัญหาเรื่องความหนาแน่นของเส้นลวดสำหรับการทำ High integration หรือผลผลิตโครงสร้างที่ต่ำ หรือทั้งสองอย่าง ฉะนั้นสำหรับวงจรความหนาแน่นสูงที่ล้ำยุคหรือใกล้เคียงแล้ววิธีทำจากบนลงล่างแบบ CMOS ก็ยังเป็นตัวเลือกที่ดีกว่าสำหรับวางตำแหน่งเส้นลวดนาโน อย่างไรก็ตามสำหรับการใช้สารตั้งต้นที่อ่อนตัวหรือในเซนเซอร์ที่มีเส้นลวดนาโนแบบขนาน วิธีการเช่น contact printing ก็เพียงพออยู่แล้ว

การกระตุ้นโครงสร้างเส้นลวดนาโนก็เป็นเรื่องที่สำคัญมาก ในการผลิต CMOS สมัยใหม่ การกระตุ้นส่วนใหญ่ทำด้วยการฝังไอออน อย่างไรก็ตามการฝังก็ไม่ได้ทำกันตรงๆ เพราะรูปร่างของเส้นลวดนาโนซิลิคอนเอง โดยเฉพาะอย่างยิ่งการกระตุ้นเส้นลวดแบบแนวตั้งนั้นมีปัญหามาก สำหรับโครงสร้างแบบนี้มีทางเลือกหลายตัวสำหรับการกระตุ้นในช่วงการปลูก ส่วนกรณีปลูกแบบใช้สารเร่ง การเอาตัวสารเร่งที่มีอยู่แล้วมาเป็นตัวกระตุ้น (dopant) ก็น่าสนใจ ในกรณีส่วนใหญ่แล้วมีสารเร่งจำนวนชนิดเดียวจริงๆ ที่ถ่ายไปยังตัวเส้นลวดนาโน อย่างไรก็ตามการกระตุ้นโดยเฉพาะการ p-dope ด้วยสารเร่งอะลูมิเนียมก็ให้ผลน่าสนใจ สำหรับขั้นตอนการผลิตในสถานะแก๊ส สามารถใช้แก๊สตั้งต้นอีกตัวมาใช้เสริมการกระตุ้นได้ แต่ต้องใช้ความระมัดระวังในการกระจายสารกระตุ้นทั้งในแกนตั้งและแกนนอน เพราะการคอนแทคเส้นลวดนาโน ต้องใช้โลหะ จึงอาจเป็นข้อจำกัดในการสร้างอุปกรณ์ โดยการใช้ metal silicide เป็นวิธีที่นิยมกัน โดยเฉพาะอย่างยิ่งคอนแทคแบบ intruded nickel silicide เพราะเป็นวิธีที่โลหะเข้ากับเส้นลวดนาโนซิลิคอนที่ง่ายมาก

สุดท้ายแล้วเพื่อให้อุปกรณ์มีคุณสมบัติที่ทำได้ การเคลือบผิวเส้นลวดนาโนและสร้างเกตฉนวน สำหรับ field effect transistor (FET) นั้นสำคัญมาก เพราะออกไซด์ธรรมชาติของซิลิคอนเป็นเหตุผลหลักที่

ทำให้มันมีประสิทธิภาพเหนือวัสดุเหนียวนำอื่นๆ ทั้งหมดในวงจรความจุสูงและประสิทธิภาพสูงอย่างมีนัยสำคัญ ฉะนั้นการใช้ซิลิคอนไดออกไซด์ในอุปกรณ์เส้นลวดนาโนซิลิคอนจึงเป็นวิธีที่ดี และมีคุณสมบัติยอดเยี่ยม และค่า k ที่สูงของวัสดุเช่น hafnium dioxide (HfO_2) ซึ่งใช้กันในเทคโนโลยี CMOS ทุกวันนี้ก็เป็นประโยชน์ ด้วย Atomic layer deposition (ALD) เป็นเทคนิคที่เหมาะสมที่สุดสำหรับการฝังไดอิเล็กทริกไว้บนเส้นลวดนาโน เพราะสามารถสร้างชั้นเคลือบบนรูปร่างแบบไหนก็ได้ อุปกรณ์เส้นลวดนาโนที่มี aluminum (Al_2O_3), oxide และ HfO_2 gate dielectric นั้นได้ใช้ในอุปกรณ์เซนเซอร์ และหน่วยความจำถาวร แต่การสร้างหน้าสัมผัสระหว่างซิลิคอนและไดอิเล็กทริกนั้นต้องทำด้วยความระมัดระวังเพื่อป้องกันจุดบอดและจุดกักประจุ ในชั้น high-k ข้อดีของไดอิเล็กทริกที่ฝังไว้ก็คืออาจจะนำไปประกอบกับวัสดุเหนียวนำอื่นเช่น Germanium หรือ GaAs และใช้งานได้แม้จะไม่มีออกไซด์ธรรมชาติประสิทธิภาพสูงอย่างซิลิคอน

2.3.3 แบบจำลองการเคลื่อนที่แบบบอลลิสติกชนิดหนึ่งมิติ (แบบจำลองนาโตริ)

ลักษณะเฉพาะการเคลื่อนที่แบบบอลลิสติกของ SiNW-FETs (Silicon Nanowire field-effect Transistors) นั้นได้มาจากโครงสร้างแถบพลังงานที่กำหนดขึ้นที่ การประมาณค่าลักษณะเฉพาะการเคลื่อนที่แบบบอลลิสติกนี้สามารถกระทำการหาค่าได้จากแบบทดลองนาโตริ [16,17] แบบจำลองนี้สร้างขึ้นมาจากกระแสไฟฟ้าที่เกิดจากการเคลื่อนที่ของอิเล็กตรอนแบบบอลลิสติกชนิดหนึ่งมิติ หรือเรียกว่า กระแสไฟฟ้าเชิงบอลลิสติกชนิดหนึ่งมิติ ค่ากระแสไฟฟ้าไหลออกที่คำนวณได้บ่งบอกถึงค่าสูงสุดเชิงทฤษฎีที่ได้มาจากสถานะเดียวกัน ในการทดสอบประสิทธิภาพในแต่ละ SiNW-FET นั้น เรายังได้เปรียบเทียบพารามิเตอร์ของการเคลื่อนที่นี้ ซึ่งนั่นก็คือ ระดับพลังงานเฟอร์มีของแหล่งกำเนิด μ_s ความหนาแน่นของประจุไฟฟ้าเชิงเส้น $|Q|$ ความเร็วของการเกิดประจุมั่ว v_{sat} และกระแสไฟฟ้าที่ไหลอยู่ในเส้นลวดเส้นเดียว I_{ON} นอกเหนือจากการพิจารณาเกี่ยวกับพารามิเตอร์เหล่านี้แล้วนั้น ยังมีการพิจารณาแบบจำลองพลังงานศักย์สำหรับเส้นลวดนาโนเฟท สมการต่างๆ ความจุไฟฟ้าเชิงควอนตัม (Quantum Capacitance) การคำนวณหาค่าในตัวอย่าง และอื่นๆ นั้นได้อธิบายไว้ในหัวข้อย่อยดังต่อไปนี้

2.3.4 แนวคิดพื้นฐานสำหรับแบบจำลองเส้นลวดนาโนเฟทในเชิงการเคลื่อนที่แบบบอลลิสติก

แบบจำลองพลังงานศักย์สำหรับเส้นลวด FET นั้นจะอธิบายไว้โดยย่อต่อไปนี้ ดังรูปที่ 2.22 (ก) ได้แสดงรายละเอียดโครงสร้างพลังงานศักย์จากแหล่งกำเนิดไปยังจุดการไหลออก ซึ่งพลังงานศักย์ตามช่องทางนั้นมีค่ามากที่สุด และไม่มีควมชัน ณ จุดคอขวด ประจุไฟฟ้าที่เกิดจากกระแสไฟฟ้าไหลกลับป้อนกลับมา ณ จุดคอขวดของช่องทางนั้นนำไปใช้ในการประมาณค่ากระแสไฟฟ้าไหลออกเชิงบอลลิสติก ส่วนในรูปที่ 2.22 (ข) นั้นแสดงการกระจายตามความถี่ $E-k$ ของช่องทาง และสร้างระดับพลังงานเฟอร์มี ณ จุดคอขวด เมื่อมีแรงดันไฟฟ้าของเกต V_g อยู่เหนือแรงดันไฟฟ้าตามเกณฑ์ V_{th} โดย μ_s และ μ_d นั้นเป็นค่าระดับพลังงานเฟอร์มีของแหล่งกำเนิดพลังงานและการไหลออกของพลังงานโดยเรียงตามลำดับ ของแหล่งกำเนิดและท่อระบายน้ำตามลำดับ ซึ่ง μ_s และ μ_d นั้นมีความมีความสัมพันธ์กันโดย

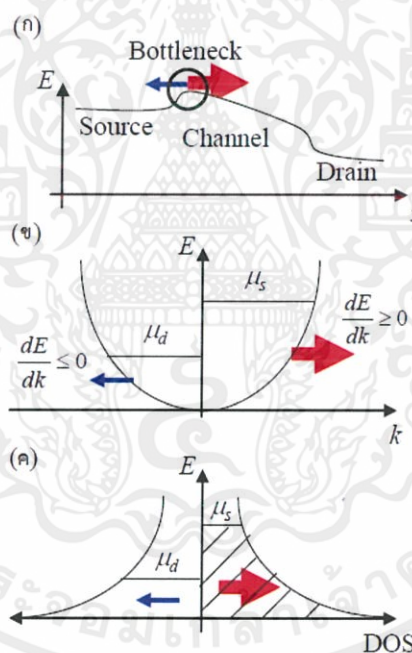
$$\mu_d = \mu_s - qV_d, \quad (2.4)$$

เมื่อ V_d หมายถึงแรงดันไฟฟ้าที่ไหลออก ซึ่งสถานะของ $dE/dk \geq 0$ และ $dE/dk \leq 0$ สำหรับกระแสไฟฟ้าไหลไปและไหลกลับโดยเรียงตามลำดับ การประจุไฟฟ้าของแต่ละกระแสไฟฟ้าในแสดงไว้ในรูปที่ 2.22 (ค) ซึ่งแสดงความสัมพันธ์ระหว่างความหนาแน่นของสถานะ (Density of State: DOS) กับระดับพลังงาน ค่าต่างประจุ

ไฟฟ้าระหว่างกระแสไฟฟ้าไหลไปกับกระแสไฟฟ้าไหลกลับซึ่งเป็นความหนาแน่นของสถานะเชิงปริพันธ์เหนือค่าเฉลี่ยระดับพลังงานจาก μ_d ถึง μ_s ณ $T = 0$ K, กำหนดให้กระแสไฟฟ้าไหลออกต่อเส้นสวดหนึ่งเส้น I_d

2.3.5 ความจุไฟฟ้าเชิงควอนตัม (Quantum Capacitance)

แผนภาพตามขวางของแถบโครงสร้าง ณ จุดคอขวดได้แสดงในรูป 3.2 มีการใช้เกตโอเวอร์ไดรฟ์ (Gate overdrive) ($V_g - V_{th}$) สำหรับเปลี่ยนแปลงภายในฉนวนไฟฟ้า ϕ_i และการลดลงของแถบ ($\mu_s - E_{0min}$ หรือ $\mu_d - E_{0min}$) ภายในช่องทาง การเพิ่มจำนวนความจุไฟฟ้าของเกต C_g กับ ϕ_i นั้นมีเพิ่มเท่ากันกับประจุไฟฟ้า และพาหะของประจุไฟฟ้า เว้นเสียแต่จะมีการลดลงของแถบ พาหะของประจุไฟฟ้าที่มีอยู่เพียงพอนั้นไม่สามารถเก็บประจุไฟฟ้าในช่องทางได้ การลดลงของแถบทำให้ไม่สามารถนำเกตโอเวอร์ไดรฟ์ ($V_g - V_{th}$) มาใช้ได้กับความจุไฟฟ้าของเกต C_g และดูเหมือนว่าการลดลงของความจุไฟฟ้าของนั้นก็เช่นเดียวกัน ($V_g - V_{th}$) การลดลงของความจุไฟฟ้านั้นแสดงเป็นขีดเสริมของความจุไฟฟ้าที่มีการต่อแบบอนุกรม และความจุไฟฟ้าที่มีเชื่อมต่อแบบอนุกรมนั้นเรียกว่า ความจุไฟฟ้าเชิงควอนตัม C_q (Quantum Capacitance) ความจุไฟฟ้าที่มีประสิทธิผล (Effective Capacitance: C_{eff}) ก็นำมาใช้รวมถึงความจุไฟฟ้าเชิงควอนตัมด้วยเช่นกัน

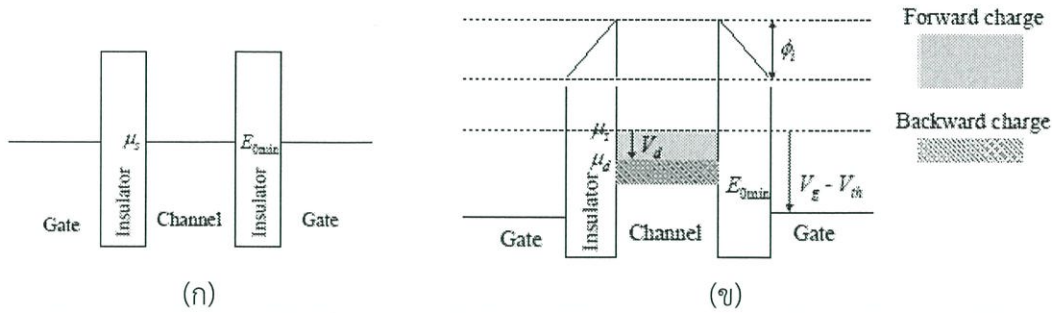


รูปที่ 2.22 แผนภาพตามขวางของแถบโครงสร้าง ณ จุดคอขวด

(ที่มา : <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>)

รูปที่ 3.1 (ก) แสดงรายละเอียดโครงสร้างพลังงานศักย์จากแหล่งกำเนิดไปยังจุดการไหลออกของเส้นลวดนาโน FET โดยมีการหาค่า ณ จุดคอขวดที่มีกระแสไฟฟ้าไหลไปและไหลกลับ (ข) การกระจายตัวของพลังงานศักย์เชิงพาราโบลา และการสร้างระดับพลังงานเฟอร์มิ ณ จุดคอขวดเมื่อ V_g และ V_d นั้นถูกนำมาใช้ สถานะของ $dE/dk \geq 0$ ($dE/dk \leq 0$) กลายเป็นค่ากระแสไฟฟ้าไหลไป (ไหลกลับ) (ค) ความสัมพันธ์ระหว่าง DOS กับระดับพลังงาน ในส่วนด้านขวามือพื้นที่แรงา (ด้านซ้ายโล่ง) ระบุปริมาณประจุไฟฟ้าสำหรับกระแสไฟฟ้าไหลไป (ไหลกลับ) โดย $T = 0$ K

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 แผนภาพของแถบตามแนวขวาง

(ที่มา : <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>)

รูปที่ 2.23 (ก) แสดงแผนภาพของแถบตามแนวขวาง เมื่อค่าเกทโอเวอร์ไดรฟ์มีค่าเท่าเป็นศูนย์ ($V_g - V_{th}=0$) ค่าพลังงานต่ำสุดของแถบย่อยลำดับ 0_{th} (E_{0min}) นั้นเป็นค่าเดียวกันกับระดับพลังงานเฟอร์มีของแหล่งกำเนิดพลังงาน μ_s (ข) แสดงแผนภาพของแถบตามแนวขวาง เมื่อ $(V_g - V_{th})$ และค่าแรงดันไฟฟ้าที่ไหลออก V_d มีค่ามากกว่าศูนย์ พื้นที่สีเทาและพื้นที่ที่แรเงานั้นบ่งบอกปริมาณประจุไฟฟ้าของพาหะประจุไฟฟ้าทั้งไหลไปและไหลกลับโดยเรียงตามลำดับ ϕ_i หมายถึงความเปลี่ยนแปลงภายในฉนวนไฟฟ้า

2.3.6 การหาค่าโดยใช้สมการ

ค่าการไหลของกระแสไฟฟ้าจากช่องทางไหลออกชนิดหนึ่งมิติทำให้ง่ายขึ้นโดยการไม่คำนึงการส่งผ่านของสถานะที่อยู่ด้านล่างของพลังงานศักย์ ณ จุดคอขวด ดังนั้นการหาค่าการไหลของกระแสไฟฟ้าชนิดหนึ่งมิตินั้น คือ

$$I_d = \frac{q}{\pi h} \sum_i \int_{E_{imin}}^{\infty} [f(E, \mu_s) - f(E, \mu_d)] dE \quad (2.5)$$

เมื่อ q และ h หมายถึงหน่วยพื้นฐานของประจุไฟฟ้า และการลดค่าคงที่ Plank โดยเรียงตามลำดับ ในข้อย่อยที่ 2 หน่วยพื้นฐานของประจุไฟฟ้าแสดงค่าโดย e , และ e นั้นโดยปกติใช้เป็นหน่วยพื้นฐานของประจุไฟฟ้าทางฟิสิกส์ E_{imin} หมายถึงค่าพลังงานต่ำสุดของแถบย่อยลำดับ i_{th} โดยที่ค่าต่ำสุดของแถบย่อยซึ่งเป็นค่าต่ำสุดของแถบการนำไฟฟ้า (CBM) มีค่าเท่ากับ E_{0min} และ $f(E, \mu_s)$ หมายถึงฟังก์ชันการกระจายตัวของพลังงานเฟอร์มี ดังอธิบายได้ว่า

$$f(E, \mu_s) = \frac{1}{1 + \exp\left(\frac{E - \mu_s}{k_B T}\right)} \quad (2.6)$$

การนำเข้าของโครงสร้างแถบพลังงานซึ่งมีแถบมากที่สุด E_{imax} หรือ วงจรย่อย สมการของการอินทิเกรชัน (3.1) สามารถนำมาใช้ได้ ดังนั้นสามารถหาค่า I_d ได้จาก

$$I_d = \frac{qk_B T}{\pi h} \sum_i g_i \left\{ \sum_{dE(k)/dE \leq 0 \text{ branch}} \ln \left(\frac{1 + \exp\left[\frac{\mu_s - E_{imin}^+}{k_B T}\right]}{1 + \exp\left[\frac{\mu_d - E_{imax}^+}{k_B T}\right]} \right) - \sum_{dE(k)/dE \geq 0 \text{ branch}} \ln \left(\frac{1 + \exp\left[\frac{\mu_s - E_{imin}^-}{k_B T}\right]}{1 + \exp\left[\frac{\mu_d - E_{imax}^-}{k_B T}\right]} \right) \right\} \quad (2.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ g_i หมายถึงระดับพลังงานที่เท่ากันของแถบย่อยลำดับ i -th และเมื่อ E_{imin} และ E_{imax} ที่มีการเพิ่ม (การลด) ส่วนเสริมท้ายบ่งบอกระดับพลังงานสูงสุด และต่ำสุดในเชิงบวก (เชิงลบ) ความเร็ววงจรร้อยของแถบย่อยลำดับ i -th ดังแสดงในรูปที่ 3.3 อย่างไรก็ตามค่า E_{imax} นั้นไม่ต้องคำนึงถึงหากค่านั้นสูงกว่าระดับพลังงานเฟอร์มีของแหล่งกำเนิด μ_s ในการคำนวณของเรานั้น ค่า E_{imax} นั้นไม่นำมาคำนวณด้วยเนื่องจาก ค่า E_{imax} นั้นสูงกว่าค่าระดับพลังงานเฟอร์มีของแหล่งกำเนิด μ_s อย่างมาก เพราะฉะนั้นกระแสไฟฟ้าที่ไหลออก I_d นั้นสามารถทำให้ลดลงได้โดย

$$I_d = G_0 \left(\frac{k_B T}{q} \right) \sum_i \sum_{branch} g_i \ln \left(\frac{1 + \exp[(\mu_s - E_{i, min}) / k_B T]}{1 + \exp[(\mu_d - E_{i, min}) / k_B T]} \right). \quad (2.8)$$

เมื่อค่ากระแสไฟฟ้าโดยรวมคือยอดรวมของการไหลเวียนของพาหะประจุไฟฟ้าในแต่ละแถบย่อยและแต่ละวงจรร้อย ค่า $G_0 (= q^2 / \pi h)$ หมายถึงความนำไฟฟ้าเชิงควอนตัม (Quantum Conductance) มีค่าเท่ากับ 77.8 ของแหล่งกำเนิด μ_s สมการ (3.3) นั้นเป็นสมการที่ทำให้ง่ายขึ้นต่อการคำนวณโดยไม่คำนึงค่าพลังงานสูงสุดของแถบย่อยซึ่งมีค่าสูงกว่าระดับพลังงานของแหล่งกำเนิด μ_s สำหรับสมการนี้นั้น เราไม่คำนึงถึงกระแสไฟฟ้าที่ไหลในช่องทางด้วยเช่นกัน ในการคำนวณหาค่าตามสมการที่ (3.3) เราต้องการแหล่งกำเนิด μ_s อนึ่งนั้นเพราะ E_{imin} เมื่อใดที่เกตโอเวอร์ไดรฟ์ ($V_g - V_{th}$) และความจุไฟฟ้าเชิงเส้นของเกตกำหนดค่าให้แล้ว การหาค่าพลังงานของแหล่งกำเนิด μ_s นั้นสามารถคำนวณได้โดย

$$\frac{|Q|}{C_g} = (V_g - V_{th}) - \frac{\mu_s - E_{0, min}}{q}. \quad (2.9)$$

เมื่อ $|Q|$ หมายถึงความหนาแน่นเชิงเส้นของพาหะของประจุไฟฟ้าตลอดช่องทาง และความจุไฟฟ้าเชิงควอนตัม C_g หาค่าได้จากช่วงระยะที่สองของฝั่งขวามือของสมการที่ (3.4) ดังแสดงในรูปที่ 3.2 (b). ค่า $|Q|$ สามารถอธิบายได้ว่า

$$|Q| = 2q \sum_i g_i \left(\sum_{dE(k) \in dk \geq 0 \text{ branch}} \int_{E_{i, min}}^{E_{i, max}} D_{i+}(E) f(E, \mu_s) dE + \sum_{dE(k) \in dk \leq 0 \text{ branch}} \int_{E_{i, min}}^{E_{i, max}} D_{i-}(E) f(E, \mu_d) dE \right). \quad (2.10)$$

เมื่อ $D_{i+}(E)$ และ $D_{i-}(E)$ หมายถึงความหนาแน่นของสถานะของความเร็วของวงจรร้อยของแถบย่อยลำดับ i -th ทั้งเชิงบวก และเชิงลบ ในกรณีนี้นั้น ไม่ต้องคำนึงถึง ค่า E_{imax} ด้วยเช่นกัน การอินทิเกรชันเหนือค่า E ในสมการที่ (2.10) นั้นก็ได้เปลี่ยนมาเป็นการอินทิเกรชันเหนือค่า k เพื่อให้ง่ายขึ้นต่อการคำนวณโดยหาค่าได้จากการกระจายตัวของ $E-k$ ดังนั้น ค่า $|Q|$ จึงสามารถทำให้ลดลงได้โดย

$$|Q| = \frac{q}{\pi} \sum_i g_i \int_{-z}^z \left[\frac{1}{1 + \exp\left(\frac{E_i(k) - \mu_s}{k_B T}\right)} + \frac{1}{1 + \exp\left(\frac{E_i(k) - \mu_d}{k_B T}\right)} \right] dk. \quad (2.11)$$

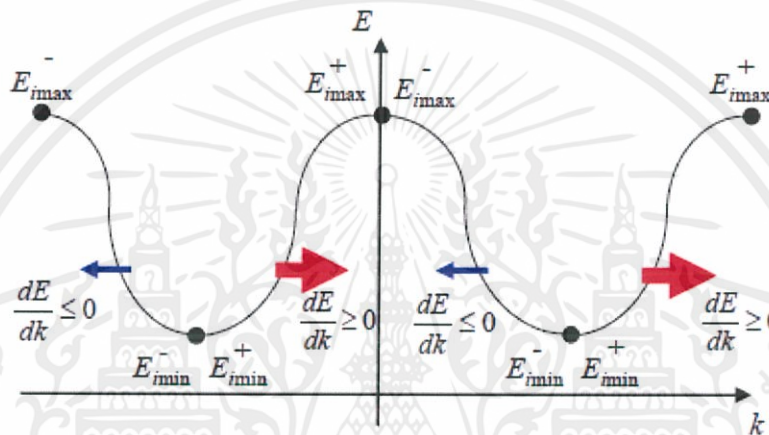
ฟังก์ชันการกระจายตัวของระดับพลังงานเฟอร์มีนั้นได้อินทิเกรตไว้ในภายในของเขต Brillouin ค่าความจุไฟฟ้าของเกตทั้งหมดที่อยู่รอบๆ โครงสร้างของการตัดขวางแบบสี่เหลี่ยม (Square Cross Section) นั้นไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

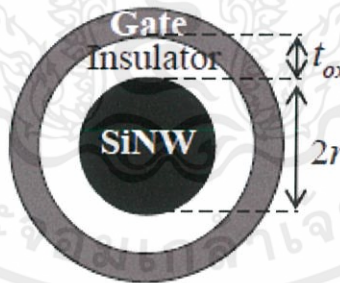
สามารถประมาณค่าได้ในเชิงวิเคราะห์ ดังนั้นโดยประมาณ เราจะปรับใช้แบบจำลองรูปทรงกระบอก ดังแสดงไว้ในรูปที่ 2.25 ค่า C_g ของแบบจำลองรูปทรงกระบอกสามารถหาค่าได้จาก

$$C_g = \frac{2\pi\epsilon}{\ln\left(\frac{r+t_{ox}}{r}\right)} \quad (2.12)$$

เมื่อ r หมายถึงรัศมีของวงกลมที่มีพื้นที่ตัดขวางเหมือนกันกับการตัดขวางแบบสี่เหลี่ยมของ SiNW ที่ปรับใช้สำหรับการคำนวณโครงสร้างแถบ และ ϵ แสดงค่าคงที่ไดอิเล็กทริก (Dielectric Constant) ของฉนวนไฟฟ้า ค่า μ_s สามารถหาค่าได้จากสมการ (3.4) และ (3.6) พร้อมๆ ในช่วงท้ายสุด หากค่า μ_s นั้นแทนที่ด้วยสมการที่ (2.5) เราก็จะสามารถหาค่า I_d ได้



รูปที่ 2.24 แสดงค่า E_{imin} และ ค่า E_{imax} ที่มีการเพิ่ม (ลด) ข้างซ้ายในวงจรร้อยของแถบย่อยลำดับ i -th (ที่มา : <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>)



รูปที่ 2.25 มุมมองการตัดขวางของ FET ในเกททั้งหมดที่อยู่รอบๆโครงสร้าง (ที่มา : <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>)

เราสมมติฐานว่า SiO_2 ที่มีค่า t_{ox} เท่ากับ 1 nm ตามความหนาของฉนวนไฟฟ้าในการคำนวณของเรา แบบจำลองรูปทรงกระบอกที่มีพื้นที่ตัดขวางเหมือนกันถูกปรับนำมาใช้สำหรับการประมาณค่า C_g

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.7 การแปลงสมการเพื่อง่ายต่อการอภิปราย

โดยปกติแล้วนั้น ค่า I_d เชิงบอลลิสติกสามารถแสดงค่าด้วยสมการดังต่อไปนี้

$$I_d = C_{eff}(V_g - V_{th})v_{inj} \quad (2.13)$$

เมื่อ v_{inj} หมายถึงค่าเฉลี่ยกลางของความเร็วประจุไฟฟ้า ณ จุดคอขวด ซึ่งเรียกว่าค่าเฉลี่ยกลางของความเร็วในการฉีด ส่วน C_{eff} หมายถึงความจุไฟฟ้าที่มีประสิทธิผลเชิงเส้น โดยพิจารณาจากความจุไฟฟ้าเชิงควอนตัม C_q ซึ่งหาค่าได้จาก

$$C_{eff}(V_g - V_{th}) = C_g \left\{ (V_g - V_{th}) - \frac{\mu_s - E_{0min}}{q} \right\} \quad (2.14)$$

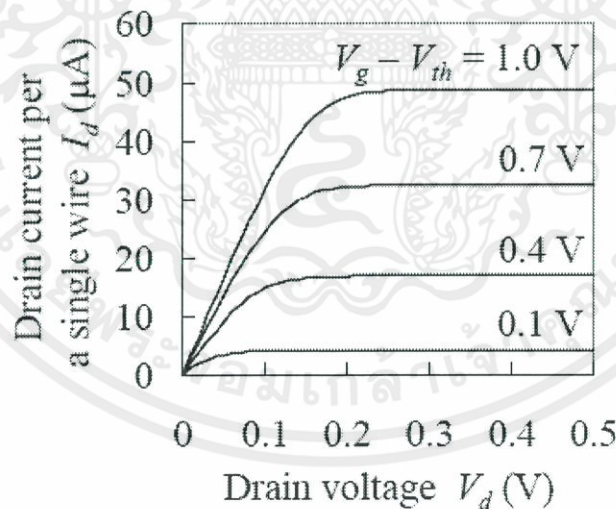
การแทนค่า v_{inj} ด้วยค่าเฉลี่ยกลางของความเร็วในการฉีดอิมิต v_{sat} ในสมการที่ (3.8) ที่ประกอบด้วยเพียงกระแสไฟฟ้าไหลไปเท่านั้น ยกเว้นกระแสไฟฟ้าไหลกลับ แล้วนั้นก็จะได้ค่าอิมิต I_d ในตรงนี้ที่มีกระแสไฟฟ้าไหลเวียนอยู่นั้น กำหนดให้เป็นค่าอิมิต I_d . นอกจากนี้การแทนค่า $C_{eff}(V_g - V_{th})$ ด้วยค่า $|Q|$ ในสมการที่ (2.13) แล้วนั้น กระแสไฟฟ้าไหลเวียนในเส้นเดียว I_{ON} สามารถอธิบายได้ว่า

$$I_{ON} = |Q|v_{sat} \quad (2.15)$$

การพิจารณาผลลัพธ์ด้วยสมการที่ (2.15) นั้นช่วยให้เข้าใจพารามิเตอร์เพื่อกำหนดค่า I_{ON}

2.3.8 ตัวอย่างการทำงาน

รูปที่ 2.26 แสดงตัวอย่างการคำนวณหาลักษณะเฉพาะ I_d-V_d ของ [100] SiNW ที่มี wSiNW หนา 2.69 nm ซึ่งนำมาคำนวณในค่าหลากหลายของเกตโอเวอร์ไดรฟ์ ($V_g - V_{th} = 0.1, 0.4, 0.7$ และ 1.0 V) ณ อุณหภูมิห้อง ($T = 300$ K) SiO_2 มีค่า t_{ox} เท่ากับ 1 nm ที่นำมาปรับใช้เป็นเกตควอนตัมไฟฟ้า



รูปที่ 2.26 ตัวอย่างลักษณะเฉพาะ I_d-V_d ณ อุณหภูมิห้อง ($T = 300$ K) ใช้แบบจำลอง SiNW แบบสี่เหลี่ยมที่มีความหนาของ wSiNW เท่ากับ 2.69 nm โดยใช้ค่าเกตโอเวอร์ไดรฟ์ตั้งแต่ 0.1 V ถึง 1.0 V

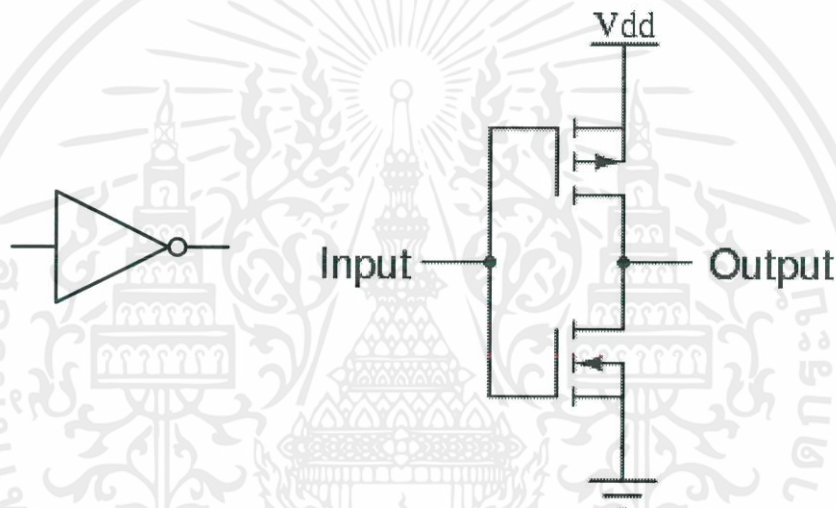
(ที่มา : <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>)

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การประยุกต์ใช้งานเส้นลวดนาโนเฟท

2.4.1 วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ เป็นวงจรพื้นฐานในกลุ่มลอจิกเกต (Logic Gates) ประกอบด้วยมอสเฟทสองตัว ชนิดเอ็น และชนิดพี โดยให้ซอสของมอสเฟทชนิดพีเป็น V_{DD} ซอสของมอสเฟทชนิดเอ็นเป็น V_{SS} เดรนของมอสเฟททั้งสองต่อรวมกันเป็นจุดเอาต์พุต และเชื่อมต่อกเกตของมอสเฟททั้งสองเป็นอินพุต การทำงานของวงจรอินเวอร์เตอร์คือ ทำการเปลี่ยนระดับแรงดันอินพุตให้ตรงข้ามกับแรงดันเอาต์พุต ขณะไม่มีแรงดันอินพุตเข้าสู่วงจร เอาต์พุตของวงจรจะมีระดับแรงดันเท่ากับแหล่งจ่าย เนื่องจากเมื่อไม่มีแรงดันอินพุต มอสเฟทชนิดเอ็นไม่ได้รับการไบอัสเกตทำให้ไม่นำกระแส หรือทำงานเป็นตัวต้านทานพูลดาวน์ สำหรับมอสเฟทชนิดพี เมื่อไม่ได้รับการไบอัสด้วยแรงดันที่มากกว่า 0 โวลต์ จะให้แรงดันเอาต์พุตเท่ากับแหล่งจ่าย จากนั้นเมื่ออินพุตได้รับแรงดันอินพุต เอาต์พุตจะเปลี่ยนแปลงเป็น 0 โวลต์ ซึ่งทำงานเป็นตัวต้านทานพูลอัพ ซึ่งสัญลักษณ์ และวงจรอินเวอร์เตอร์แสดงดังรูปที่ 2.27 และตารางค่าความจริงของอินเวอร์เตอร์แสดงในตารางที่ 2.1



รูปที่ 2.27 สัญลักษณ์อินเวอร์เตอร์ และวงจรอินเวอร์เตอร์

ตารางที่ 2.1 ตารางค่าความจริงของอินเวอร์เตอร์

X	F
0	1
1	0

จากตารางค่าความจริงสามารถเขียนเป็นสมการของอินเวอร์เตอร์ได้ดังสมการที่ (2.16)

$$F = \overline{X} \quad (2.16)$$

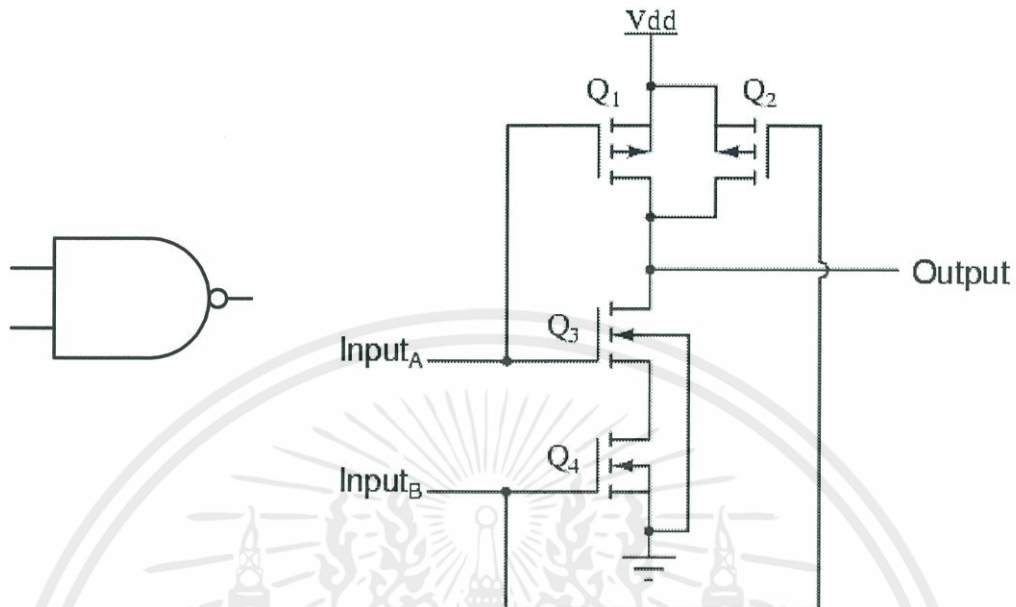
ซึ่ง X คือ อินพุต และ F คือ เอาต์พุต

2.4.2 วงจรแนนด์เกต

วงจรแนนด์เกต เป็นวงจรเพื่อใช้งานเป็นตัวปฏิบัติการนอร์ การทำงานของวงจรแนนด์เกต เป็นการใช้งานแรงดันอินพุตในการกำหนดการทำงานของมอสเฟททั้งวงจร ขณะไม่มีอินพุตทั้งสองจุด (A, B) มอสเฟทชนิดเอ็นไม่ได้รับการไบอัส และมอสเฟทชนิดพีทำงาน ทำให้เอาต์พุตมีค่าเท่ากับแหล่งจ่าย แต่เมื่อมีการป้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุต มอสเฟตชนิดเอ็นทำงานและทำหน้าที่เป็นตัวต้านทานพลุดาว์น ทำให้เอาต์พุตมีค่าเป็น 0 ไม่ว่าจะมีการป้อนอินพุตใดๆ หรืออินพุตทั้งสอง สัญลักษณ์ของแอนด์เกตแสดงในรูปที่ 2.29 และตารางค่าความจริงของแอนด์เกต แสดงในตารางที่ 2.2



รูปที่ 2.28 สัญลักษณ์แอนด์เกต และวงจรแอนด์เกต

(ที่มา : <https://www.allaboutcircuits.com/textbook/digital/chpt-3/cmos-gate-circuitry/>)

ตารางที่ 2.2 ตารางค่าความจริงของแอนด์เกต

Input		Output
A	B	(F)
0	0	1
0	1	1
1	0	1
1	1	0

จากตารางความจริงสามารถเขียนเป็นสมการของแอนด์เกตได้ดังสมการที่ (2.17)

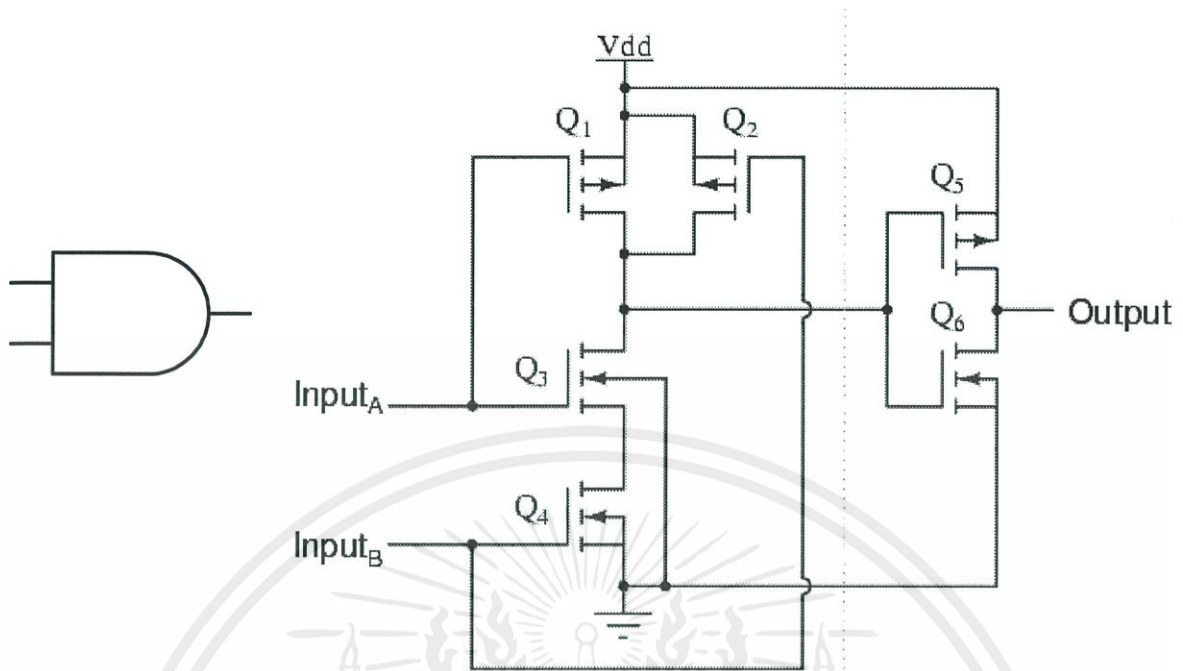
$$F = \overline{A \cdot B} \quad (2.17)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

2.4.3 วงจรแอนด์เกต

วงจรแอนด์เกต ได้รับการปรับปรุงจากวงจรแอนด์เกต โดยการเชื่อมต่อกับวงจรอินเวอร์เตอร์ เพื่อทำการกลับค่าเอาต์พุต ให้ทำงานตามตัวปฏิบัติการแอน สัญลักษณ์ของแอนด์เกตและวงจรแอนด์เกต แสดงดังรูปที่ 2.30 ตารางค่าความจริงของแอนด์เกต แสดงในตารางที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.29 สัญลักษณ์ของแอนด์เกต และวงจรแอนด์เกต

(ที่มา : <https://www.allaboutcircuits.com/textbook/digital/chpt-3/cmos-gate-circuitry/>)

ตารางที่ 2.3 ตารางค่าความจริงของแอนด์เกต

Input		Output (F)
A	B	
0	0	0
0	1	0
1	0	0
1	1	1

จากตารางที่ 2.4 สามารถเขียนเป็นสมการได้ดังสมการที่ (2.18)

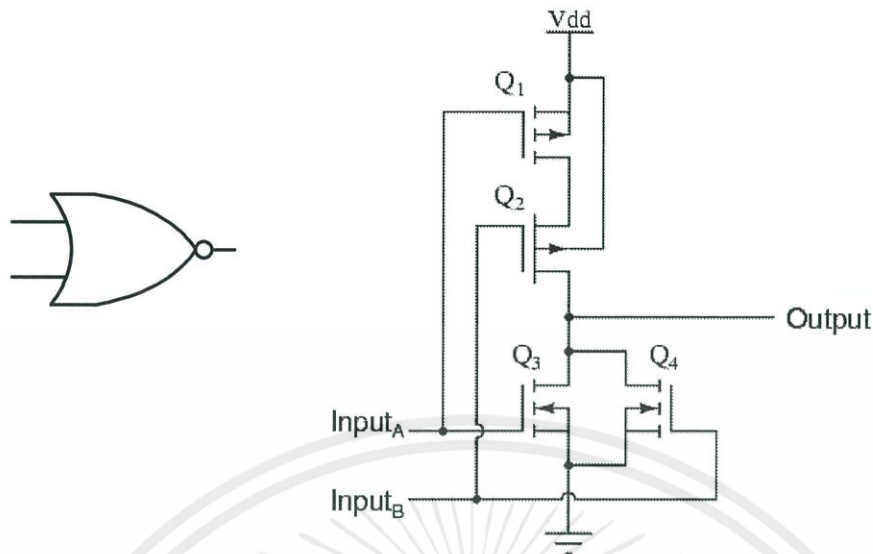
$$F = A \cdot B \quad (2.18)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

2.4.4 วงจรนอร์เกต

วงจรรนอร์เกต เป็นวงจรที่สร้างเพื่อใช้งานแทนตัวปฏิบัติการนอร์ ซึ่งสร้างมาจากซีมอส 2 ชุด ในขณะที่อินพุตทั้งสองมีค่าเท่ากับ 0 โวลต์ ทราานซิสเตอร์ชนิดพีทั้งสองทำงาน และให้อาต์พุตเท่ากับแรงดันของแหล่งจ่าย แต่เมื่ออินพุตใดอินพุตหนึ่งมีแรงดันมากกว่า 0 โวลต์ มอสทราานซิสเตอร์ชนิดพีทั้งสองจะหยุดทำงาน และทราานซิสเตอร์ชนิดเอ็นทั้งสองทำงาน ทำให้อาต์พุตเป็น 0 โวลต์ทันที วงจรรนอร์เกตแสดงในรูปที่ 2.31 และค่าความจริงของนอร์เกต แสดงในตารางที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 สัญลักษณ์นอร์เกท และวงจรรนอร์เกท

(ที่มา : <https://www.allaboutcircuits.com/textbook/digital/chpt-3/cmos-gate-circuitry/>)

ตารางที่ 2.4 ตารางค่าความจริงของนอร์เกท

Input		Output (F)
A	B	
0	0	1
0	1	0
1	0	0
1	1	0

จากตารางค่าความจริงของนอร์เกท สามารถเขียนเป็นสมการได้ดังสมการที่ (2.29)

$$F = \overline{A+B} \quad (2.29)$$

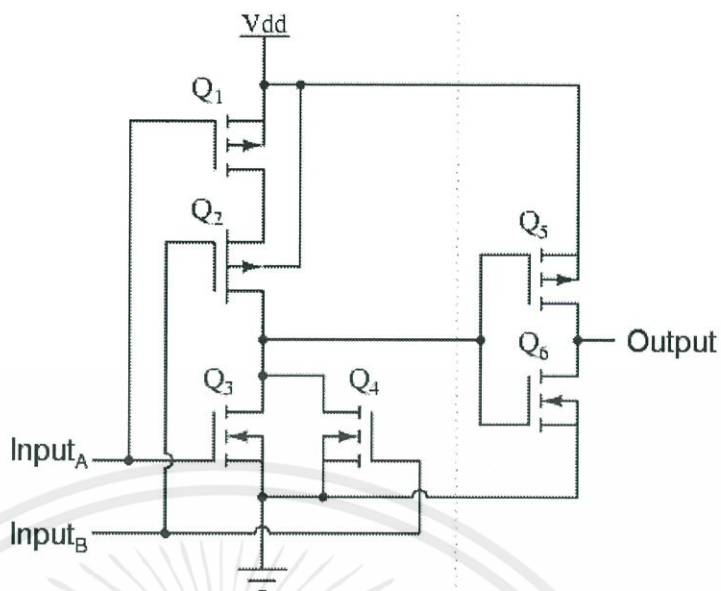
ซึ่ง F คือ เอาต์พุต A คือ อินพุต A และ B คือ อินพุต B

2.4.5 วงจรรนอร์เกท

วงจรรนอร์เกทคือ วงจรรนอร์เกท ซึ่งนำเอาต์พุตมาเชื่อมต่อกับวงจรรนอร์เกทให้ได้ผลกลับ ทำให้เมื่อมีอินพุตใดอินพุตหนึ่งมีแรงดันมากกว่า 0 โวลต์ เอาต์พุตจึงออกมาเป็น 1 เนื่องจากกลับกันกับนอร์เกท สัญลักษณ์ของนอร์เกท และวงจรรนอร์เกท แสดงในรูปที่ 2.32 ตารางค่าความจริงของนอร์เกท แสดงในตารางที่ 2.5



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.31 สัญลักษณ์ออร์เกต และวงจรออร์เกต

(ที่มา : <https://www.allaboutcircuits.com/textbook/digital/chpt-3/cmos-gate-circuitry/>)

ตารางที่ 2.5 ตารางค่าความจริงของออร์เกต

Input		Output
A	B	(F)
0	0	0
0	1	1
1	0	1
1	1	1

จากตารางค่าความจริงของออร์เกตสามารถเขียนเป็นสมการได้ดังสมการที่ (2.30)

$$F = A + B \quad (2.30)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

บทที่ 3

วิธีการดำเนินงาน

3.1 Technology CAD

Technology CAD (Technology Computer Aided Design) คือโปรแกรมหนึ่งที่ใช้คอมพิวเตอร์ในการจำลองการทำงาน เพื่อพัฒนาขั้นตอนขบวนการสร้างหรือพัฒนาตัวอุปกรณ์ที่เกี่ยวข้องกับเทคโนโลยีทางด้านสารกึ่งตัวนำให้ดีที่สุด การจำลองการทำงาน TCAD ถูกนำมาใช้กันอย่างกว้างขวางโดยเฉพาะกับงานด้านอุตสาหกรรมเซมิคอนดักเตอร์ (semiconductor Industry) เพื่อลดค่าใช้จ่ายและเพิ่มความเร็วในการค้นคว้าวิจัยหรือพัฒนาขั้นตอนขบวนการสร้างที่เกี่ยวข้อง ซึ่งผู้ผลิตตัวอุปกรณ์เซมิคอนดักเตอร์ (semiconductor device) ใช้ TCAD สำหรับการวิเคราะห์ผลซึ่งก็คือการตรวจสอบ, วิเคราะห์, การศึกษาวิธีที่ดีที่สุดในระดับขั้นตอนขบวนการสร้างและยังสามารถวิเคราะห์ผลกระทบของการเปลี่ยนแปลงขั้นตอนกระบวนการสร้างในวงจรรวมได้อีกด้วย โดย TCAD แสดงให้เห็นส่วนประกอบต่างๆ ที่เกี่ยวข้องกับตัวอุปกรณ์ เช่น โครงสร้าง, ความเข้มข้นอะตอมสารเจือ, สนามไฟฟ้า, กระแสไฟฟ้า, การฉีดพาหะ และการเบี่ยงเบนของพาหะ เนื่องจากผลของสนามแม่เหล็ก โดย TCAD ประกอบด้วยส่วนหลักๆ อยู่ 2 ส่วนในการจำลองการทำงานได้แก่ การจำลองการทำงานที่เกี่ยวข้องกับขั้นตอนกระบวนการสร้าง (process simulation) และการจำลองการทำงานที่เกี่ยวข้องกับตัวอุปกรณ์สารกึ่งตัวนำ (device simulation) ซึ่งจะได้กล่าวถึงรายละเอียดต่างๆ ต่อไป

3.2 GTS Framework

GTS Framework เป็นโปรแกรมที่ครอบคลุมการทำงานสำหรับโปรแกรมประยุกต์ Technology CAD (TCAD) เช่น การจำลองอุปกรณ์สารกึ่งตัวนำ ออกแบบโดยประกอบด้วยโปรแกรมย่อยต่างๆ เพื่ออำนวยความสะดวกการใช้งาน ปรับปรุงขั้นตอนการทำงาน (workflow) จัดเก็บข้อมูลง่าย และมีเครื่องมือติดต่อผู้ใช้ (user interface) ทั้งหมด

GTS Framework ถูกพัฒนาและได้รับการดูแลรักษาโดย GTS ซึ่งเป็นบริษัทเอกชนในกรุงเวียนนา และร่วมมือกับมหาวิทยาลัยเทคโนโลยีเวียนนา (Vienna University of Technology) ประเทศออสเตรีย

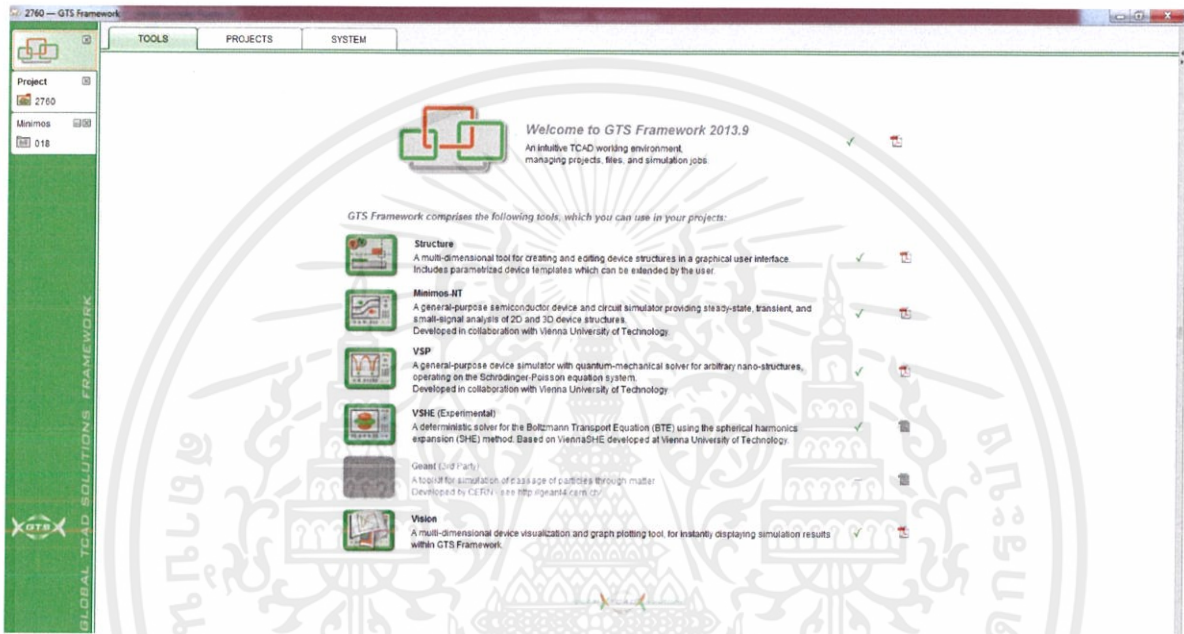
3.2.1 คุณสมบัติของโปรแกรม

- 1) ง่ายต่อการใช้ โดยมีส่วนติดต่อผู้ใช้แบบกราฟิกที่สอดคล้องกันสำหรับเครื่องมือทั้งหมด
- 2) มีแพลตฟอร์ม (platforms) ที่หลากหลาย มีการจัดลำดับที่เข้าใจง่าย มีมุมมองที่ดี
- 3) มีการจัดการและการวิเคราะห์การจำลองที่ซับซ้อน แต่มีการจัดการขั้นตอนการทำงานที่ง่าย
- 4) มีการแสดงผลแบบ 1D/2D/3D
- 5) สามารถดำเนินการจำลองได้ในระยะไกลและมีเทคโนโลยีการประมวลผลแบบกระจาย

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 6) มีการจัดเก็บข้อมูลโครงการและแบ่งปันข้อมูลในเวิร์กกรุ๊ป
- 7) สามารถแชร์ผลการจำลองลงบนอินเทอร์เน็ตและแสดงผลการจำลองแบบในแบบ 3 มิติ
- 8) สามารถใช้งานได้ทั้งบนระบบปฏิบัติการ Windows และ Linux
- 9) มีบทเรียนแนะนำวิธีการจำลองและตัวอย่างการจำลอง

3.2.2 หน้าต่างของโปรแกรม



รูปที่ 3.1 หน้าต่าง Tools ของ GTS Framework

3.2.2.1 Tools

หน้า Tools ประกอบด้วยโปรแกรมย่อยต่างๆ เช่น Minimos NT, Structure และ Vision ทำหน้าที่เป็นหน้าจอต้อนรับเมื่อเปิดโปรแกรม ประกอบด้วยคำอธิบายสั้นๆของโปรแกรมย่อยต่างๆและเอกสารคู่มือที่สามารถดาวน์โหลดเพื่อประกอบการเริ่มต้นใช้งานโปรแกรมย่อยนั้นๆ ซึ่งการใช้โปรแกรมย่อยต่างๆได้ ขึ้นอยู่กับใบอนุญาตที่ได้รับ โปรแกรมย่อยที่ได้รับอนุญาตจาก GTS ที่สามารถใช้งานได้ในปัจจุบันมีดังนี้

1) Structure เป็นเครื่องมือที่ใช้งานง่ายใช้สำหรับการกำหนดและแก้ไขโครงสร้างอุปกรณ์ มีการอำนวยความสะดวกสำหรับผู้ใช้งานด้วย art graphical และมีประสิทธิภาพสูงสำหรับใช้งาน

Structure เป็นทางเลือกสำหรับการสร้างอุปกรณ์ทดสอบอย่างง่ายก่อนที่จะทำโครงสร้างจริงที่มีความซับซ้อน เป็นอุปกรณ์ที่สามารถออกแบบแก้ไขได้โดยใช้ตัวโปรแกรม 2D/3D CAD สามารถนำเข้าจากรูปแบบTCAD อื่นๆ หรือสามารถสร้างขึ้นบนพื้นฐานของพารามิเตอร์แม่แบบซึ่งเป็นอีกทางเลือกหนึ่ง และเป็นส่วนพิเศษที่เพิ่มขึ้นเมื่อเร็วๆนี้ สำหรับรูปแบบรุ่นสามารถอ่านไฟล์ GDSII mask สำหรับผู้ใช้ การจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริมาณ เป็นการจำลอง dopings หรือวัสดุ สามารถกำหนดและแก้ไขฟังก์ชันโดยการวิเคราะห์เครื่องมือใน CAD Editor, หรือยืนยันจากข้อมูลการวัด นอกจากนี้ Structure ยังใช้งานง่าย สอดคล้องสำหรับการสร้างโครงสร้างสุทธิที่ไม่มีโครงสร้างใน 2D และ 3D โดยมีคู่มือและระบบอัตโนมัติสำหรับเลือก refinement ต่างๆ

2) Minimos-NT ใช้ในวัตถุประสงค์เพื่อจำลองอุปกรณ์สารกึ่งตัวนำ ทั้งแบบให้คงที่ (steady-state), ชั่วคราว (transient), การวิเคราะห์สัญญาณขนาดเล็กของอุปกรณ์ในรูปแบบ 2 มิติและ 3 มิติ, อุปกรณ์ในโหมดผสม (mixed-mode) และการจำลองวงจร

ครอบคลุมแบบจำลองทางกายภาพ ช่วยในการจำลองชนิดโครงสร้างของอุปกรณ์ชั้นสูง เช่น อุปกรณ์ CMOS อุปกรณ์ซิลิคอนบนฉนวน (SOI) และอุปกรณ์อื่น โครงสร้าง คำนี้ถึงธรรมชาติของกักตักและสารเจือ minimos NT มีความน่าเชื่อถือและการเปลี่ยนแปลงการปรับแรงดันสูง

3) GTS Vision เป็นเครื่องมือสำหรับการสร้างอุปกรณ์หลายมิติและพล็อตกราฟแบบลือก เครื่องมือนี้สามารถใช้สำหรับการแสดงผลและการดูผลการจำลองของอุปกรณ์ GTS Vision แสดงได้ในหลายวิธี ช่วยในการแสดงภาพโครงสร้างอุปกรณ์ 1D/2D/3D การแสดงภาพเรขาคณิตและ doping profile การจำลองข้อมูล เวกเตอร์ชนิดสเกลาร์แสดงบนพื้นผิว SOI นอกจากนี้โมดูลการพล็อตเส้นโค้งจะแสดงพื้นพาราเมตริกและปริมาณที่กำหนดโดยใช้ลักษณะเส้นสัญลักษณ์และสีต่างๆ GTS Vision ช่วยให้การสร้างข้อมูลมีความชัดเจน โดยส่วนใหญ่ใช้งานง่ายช่วยให้วิศวกรทำนายผลการทดลองได้อย่างรวดเร็วและสร้างชิ้นงานที่มีประสิทธิภาพในเวลาเพียงไม่นาน

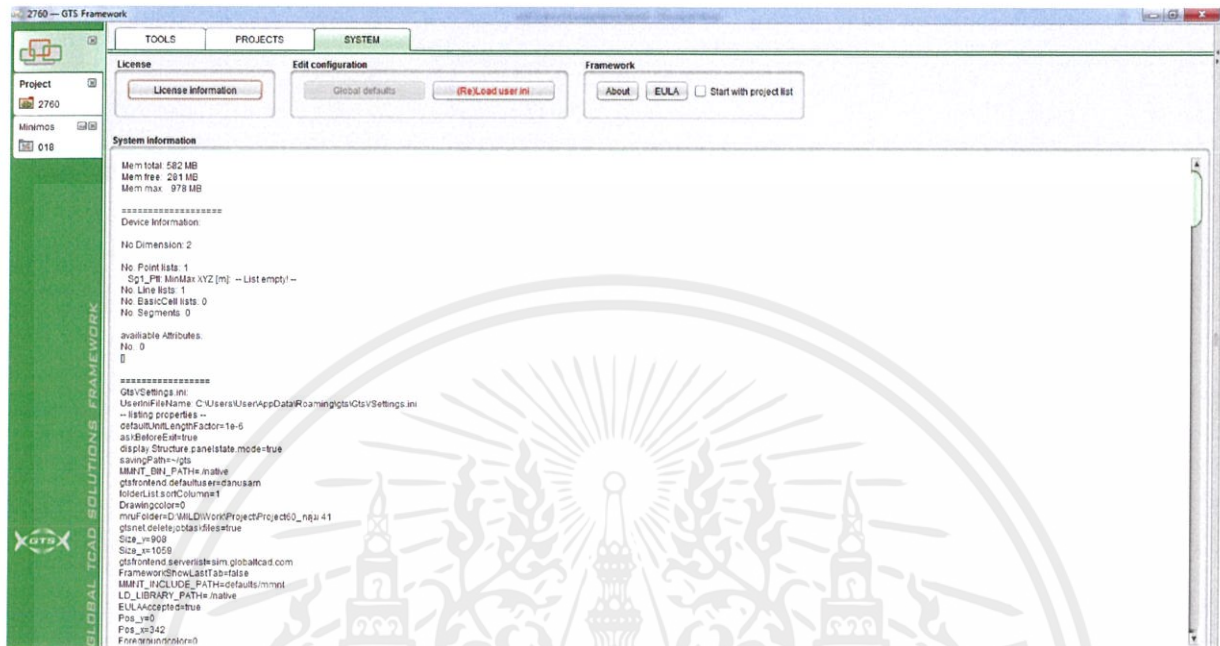
ID	Project name	Description	Rating	Owner	Last modified
0199	GettingStates	Tutorial: Basic handling of the GTS framework.	GTS		2017-10-12 04:39:54
0200	DeviceSimulation	Tutorial: Exemplary device simulation capabilities of Minimos-NT.	GTS		2017-10-02 07:17:01
0201	DeviceEditor	Tutorial: Exemplary device editing capabilities of GTS Structure.	GTS		2017-10-02 07:18:17
0282	MixedMode	Tutorial: Mixed-mode simulation capabilities of Minimos-NT.	GTS		2016-11-24 05:06:14
0379	LDMOS	Tutorial: LDMOS transistor for the 50V range. The influence of geometric variations on the o...	GTS		2013-05-14 11:10:55
0274	SOI_FinFET	Example: This example demonstrates a basic simulation flow on the basis of an SOI FinFET.	GTS		2017-10-30 00:21:12
0277	CMOS_Irradiation	Example: This example illustrates the simulation of irradiation events in CMOS structures.	GTS		2017-11-13 03:45:30
0280	FinFET_DiscreteOpantsAndTraps	Example: This example demonstrates the capabilities of Minimos-NT to capture the atoms...	GTS		2018-01-08 06:44:28
0281	Reliability_BTI	Example: A 3d pMOS structure is investigated concerning reliability issues.	GTS		2013-05-14 02:22:20
0282	Reliability_HCD	Example: This example demonstrates the hot-carrier degradation model implemented in th...	GTS		2015-07-27 02:27:15
0297	CMOS_Logic	Example: This example demonstrates the mixed-mode simulation capabilities of the GTS T...	GTS		2016-07-27 02:31:09
0623	GaN_HEMT	Example: GaN HEMT from Dissertation of S. Vitnov	GTS		2016-11-20 02:41:07
0624	SiC_vertical_Diodes	Example: SiC vertical CMOS	GTS		2016-08-09 04:08:33
0625	SiC_Schottky_Diode	Example: SiC Schottky Barrier Diode	GTS		2016-02-15 03:23:35
2997	NMOS_test		*****	danusam	2018-03-24 12:28:37
2999	PMOS_test		*****	danusam	2018-03-29 08:00:55
2726	NMOS NO Temp		*****	danusam	2018-03-24 12:25:33
2731	NMOS_1		*****	danusam	2018-03-29 08:06:22

รูปที่ 3.2 หน้าต่าง Projects ของ GTS Framework

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2.2 Projects

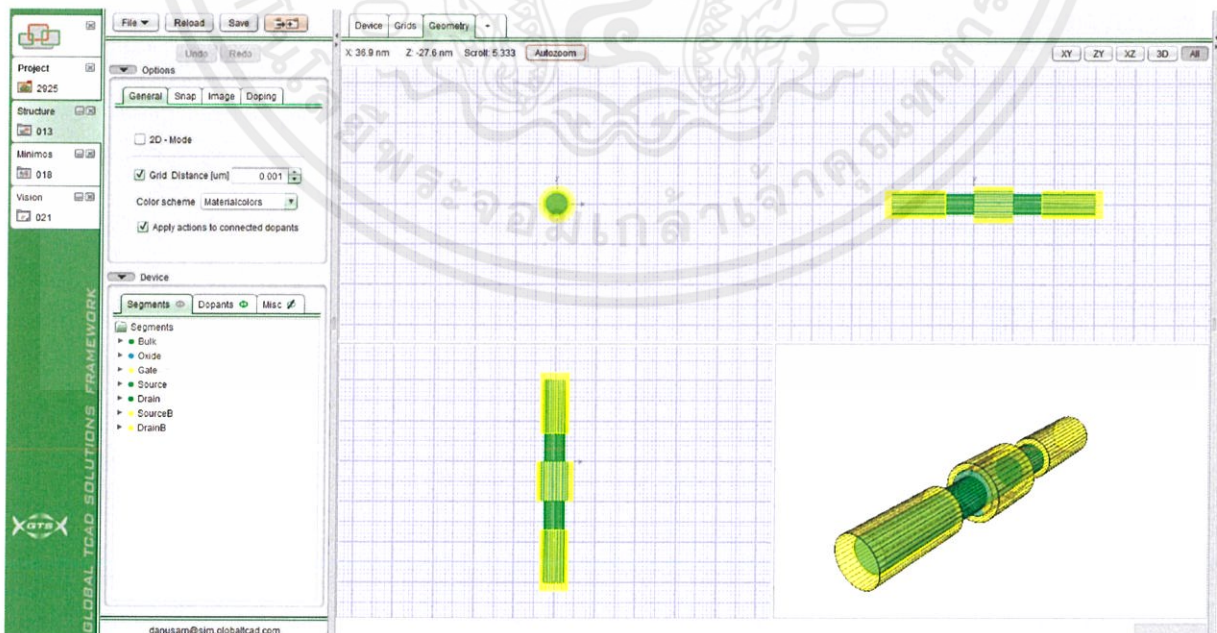
หน้า Projects เป็นส่วนที่แสดงรายการของงานที่บันทึกไว้และเพื่อสร้างงานใหม่หรือเปิดไฟล์ที่บันทึกไว้ขึ้นมาสร้างต่อ เราสามารถใช้ไฟล์ Tutorial มาใช้งานได้



รูปที่ 3.3 หน้าต่าง System ของ GTS Framework

หน้า System เป็นส่วนอธิบายถึง License สามารถแก้ไขหรือเพิ่ม License ได้ในกรณีที่ติดตั้งโปรแกรมครั้งแรก

3.2.3 Tools Column



รูปที่ 3.4 ส่วนประกอบต่างๆของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แถบเครื่องมือที่เป็นแนวตั้งแถบสีเขียว ที่ขอบซ้ายของหน้าต่างแสดงให้เห็นตัวแปรและจำนวนรายการในแถบอินเตอร์เฟซ เช่น

- ส่วนบนสุดของคอลัมน์เป็นจุดที่เริ่มต้นสำหรับการสร้างโปรเจกต์ซึ่งประกอบไปด้วยสาม pages labelled ซึ่งเป็นเครื่องมือ โครงสร้างและระบบ
- ถ้าเปิดโปรเจกต์และต้องการสร้าง Project Home ทำได้โดยเลือกส่วนที่สองถัดจาก Framework home
- นอกจากนี้ยังคอลัมน์เครื่องมือที่แสดงให้เห็นเครื่องมือทั้งหมดที่เปิดอยู่ในปัจจุบัน
GTS Structure ทำงานใน ToolFolder 013
GTS Minimos-NT ทำงานใน ToolFolder 018
GTS Vision ที่ทำงานใน ToolFolder 021

เครื่องมือที่ใช้งานในโหมดนี้จะแสดงแถบเครื่องมือและ ToolFolder ที่เกี่ยวข้อง สีพื้นหลังสีเขียว แสดงให้เห็นว่าเป็นรายการที่ใช้งานในปัจจุบัน สามารถสลับการใช้งานระหว่างรายการได้โดยการใช้เมาส์เลื่อนขึ้นหรือลง เมื่อเครื่องมือ Bar ทำการโฟกัส (ถ้าไม่ได้กดปุ่ม Tab เพื่อย้ายโฟกัส)

รายการทั้งหมดในคอลัมน์เครื่องมือ จะมีปุ่มปิด การปิดเครื่องมือที่เกี่ยวข้อง หรือการปิด Framework Home ออกจาก framework เมื่อใช้การปิดต้องมีการบันทึก files เพื่อที่จะเปิดเครื่องมือได้ในครั้งต่อไป

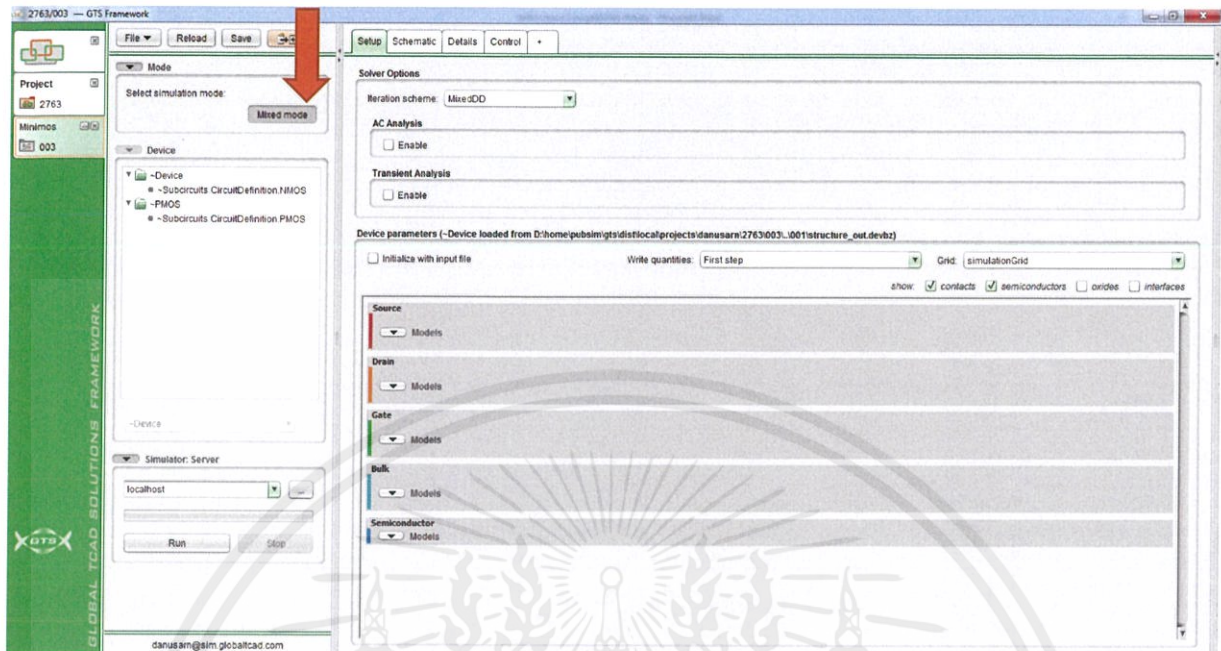
ปุ่มปิดเป็นทางลัดเพื่อปิดตัวเลือกในเมนู context menu ของแต่ละรายการ ที่สามารถเปิด โดยคลิกขวาที่ Tab นั้น ๆ การที่สามารถเข้าถึงเมนูได้โดยการเมนูกดแถบพื้นที่เมื่อได้ Tab ที่ต้องการโฟกัส (ใช้แป้น tab เพื่อย้ายโฟกัส) แต่ละรายการของเมนู มีตัวเลือกเพิ่มเติมจะแสดงโดย "... " ปุ่มซ้ายกับปุ่มปิด สามารถคลิกปุ่มนี้เพื่อเข้าถึงรายการเมนู โดยประกอบด้วยตัวเลือกเหล่านี้

Explore คือ การเปิดตัว ToolFolder / การทำงานของเครื่องมือในเบราว์เซอร์ file ของระบบปฏิบัติการ

Close คือ การปิดเครื่องมือ (เหมือนปุ่มปิด)

Delete คือ การปิดเครื่องมือและลบ ToolFolder (เพื่อป้องกันการลบโดยไม่ตั้งใจข้อมูลอื่นๆ ในโพลเดอร์ ตัวเลือกนี้จะใช้ได้เฉพาะเครื่องมือที่ทำงานในโหมด Framework ที่จะสันนิษฐานว่าไฟล์ไม่อยู่ในโพลเดอร์)

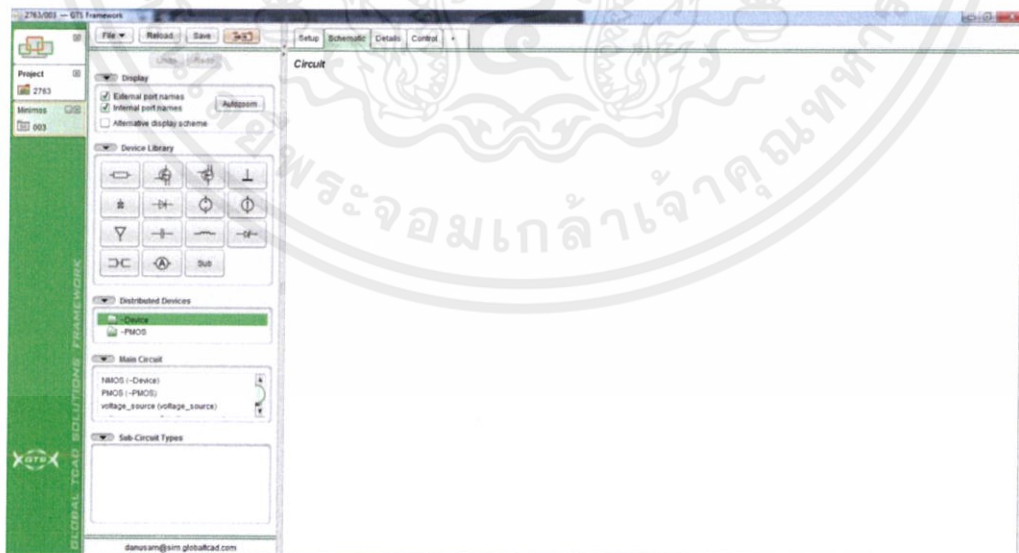
3.2.4 Mixed Mode



รูปที่ 3.5 การใช้งานใน Mixed Mode

3.2.4.1 การเปิดใช้ Mixed Mode

- 1) เปิดหน้า Minimos
- 2) คลิกที่ Mode
- 3) คลิกที่ Mixed Mode



รูปที่ 3.6 ส่วนประกอบใน Mixed Mode

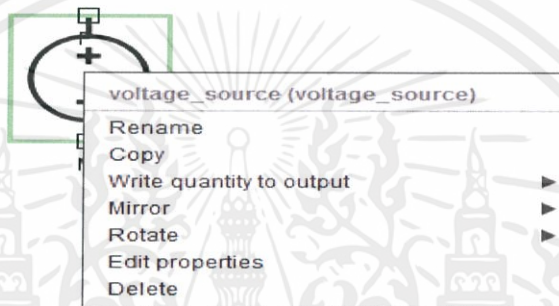
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4.2 ส่วนประกอบใน Mixed Mode

- 1) แถบหน้าต่างต่าง
- 2) Display ส่วนไว้ใช้ในการปรับแต่งในการแสดงชื่อ และรายละเอียดของอุปกรณ์
- 3) Device Library ส่วนในการเรียกใช้อุปกรณ์ต่างๆ
- 4) Distributed Devices การเรียกใช้อุปกรณ์ที่สร้างขึ้นในโหมด Structure
- 5) Circuits ส่วนในการออกแบบวงจร

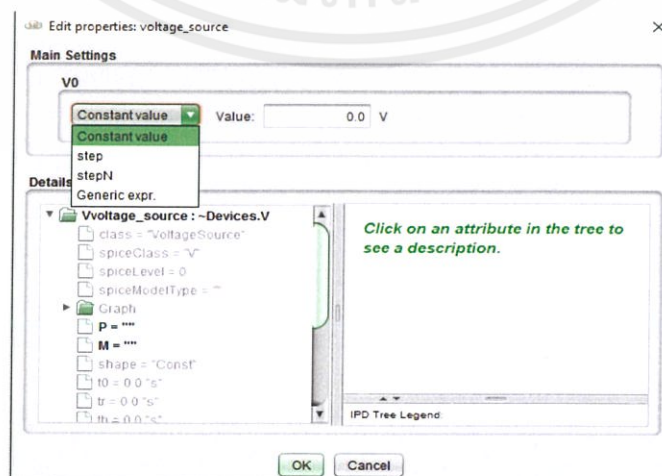
3.2.4.3 การตั้งค่าพารามิเตอร์ และการตั้งค่าให้แสดงผล Output

- 1) การตั้งค่าพารามิเตอร์ที่ Voltage source โดยการคลิกขวาที่อุปกรณ์



รูปที่ 3.7 หัวข้อที่ใช้ในการปรับแต่งค่าของอุปกรณ์ Voltage source

- Rename การเปลี่ยนชื่ออุปกรณ์
- Copy คัดลอกอุปกรณ์
- Write quantity to output ตั้งค่าให้แสดงผลเป็น output
- Mirror กลับด้านอุปกรณ์
- Rotate หมุนอุปกรณ์
- Edit properties ตั้งค่าและเซตพารามิเตอร์
- Delete ลบอุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.8 การตั้งค่าพารามิเตอร์ของ Voltage source

- 2) การตั้งค่าสาย (Wire) โดยการคลิกขวาที่สาย
- Rename เปลี่ยนชื่อให้อุปกรณ์
 - Change wire orientation ปรับตำแหน่งสาย
 - Delete wire ลบสาย
 - Set initial Voltage ตั้งค่าแรงดันให้สาย
 - Write node to output ให้แสดงผลเป็น output



รูปที่ 3.9 หัวข้อการตั้งค่าสาย

บทที่ 4

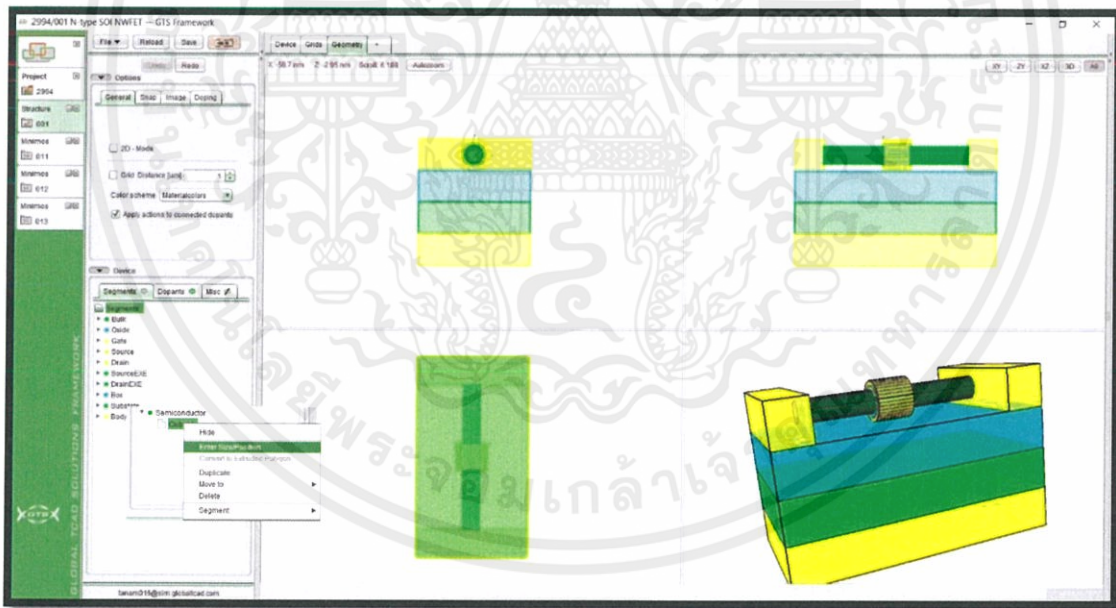
ผลการทดลองและการอภิปรายผล

ในบทนี้กล่าวถึง การวิเคราะห์คุณลักษณะทางไฟฟ้า และผลกระทบทางฟิสิกส์ จากการปรับแต่งโครงสร้าง ประกอบด้วย การเปลี่ยนวัสดุฉนวนขั้วเกท ขนาดความยาวช่องทางเดินกระแส ขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโนซิลิคอน ขนาดความหนาของชั้นฉนวนขั้วเกท และการจำลองวงจรทรานซิสเตอร์โดยใช้โครงสร้างของเส้นลวดนาโนเฟททั้งชนิดเอ็นและชนิดพี

4.1 การทดลองสร้างเส้นลวดนาโนเฟทชนิดเอ็นและชนิดพี

4.1.1 วิธีการสร้าง

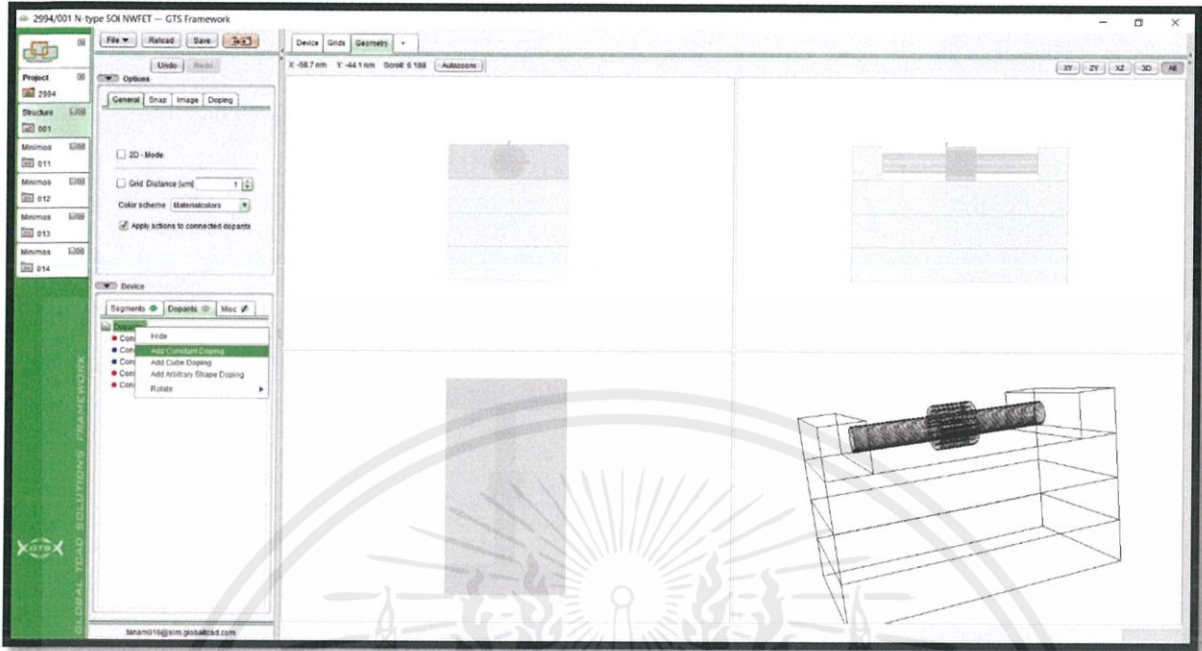
- 1) เปิดไปที่หน้า Geometry แล้วคลิก Segment
- 2) ทำการ Add Segment ขึ้นมาและสร้างเป็นโครงสร้างเส้นลวดนาโนเฟทดังรูป โดยสามารถปรับแต่งขนาดได้โดยการคลิกขวาที่ Cuboid และเลือก Enter Size/Position



รูปที่ 4.1 การ Add Segment

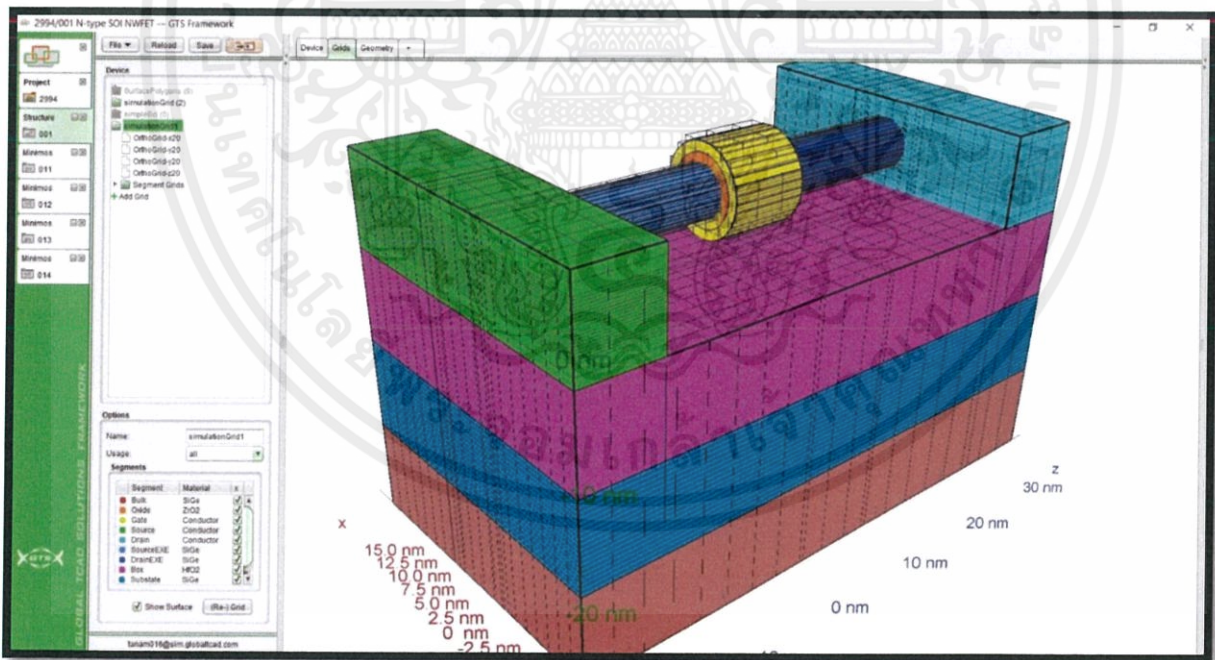
- 3) เลือก Dopants แล้วทำการ Add Dopants

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 การ Dopants

4) เปิดไปที่หน้า Grids และทำการ Add Grids จะได้ลักษณะดังรูป

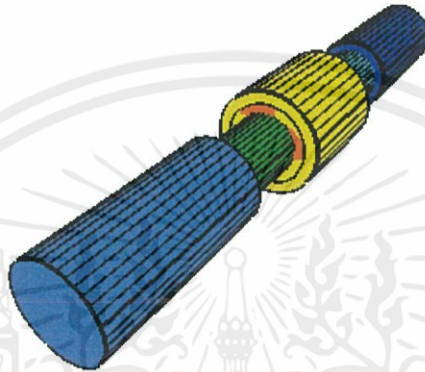


รูปที่ 4.3 การ Add Grids

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 โครงสร้างของเส้นลวดนาโนเฟท

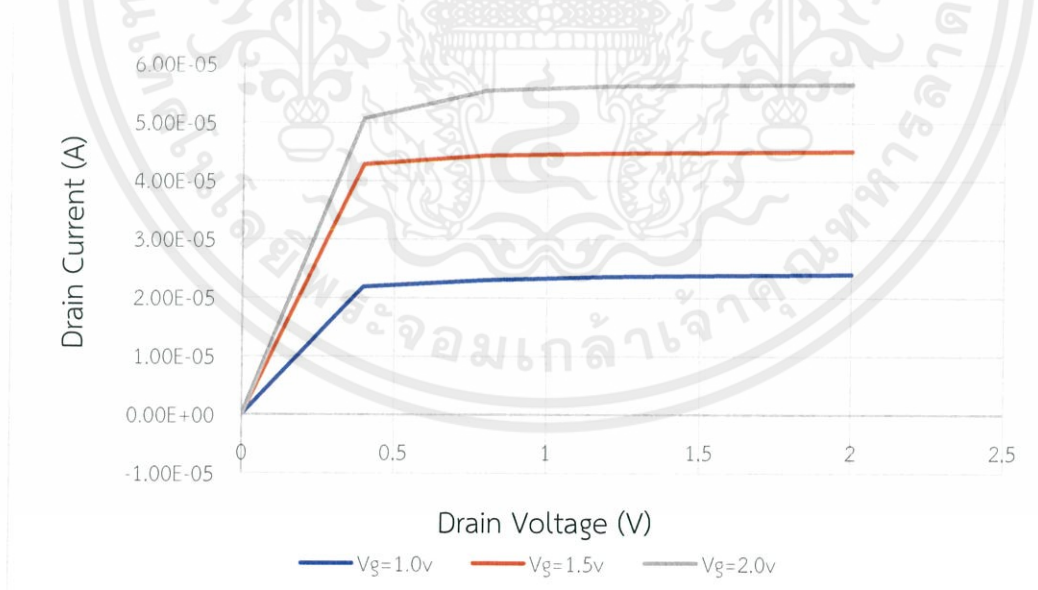
โครงสร้างเส้นลวดนาโนเฟทที่สร้างขึ้นแสดงในรูปที่ 4.4 เส้นลวดนาโน Silicon ทำหน้าที่เป็นช่องทางเดินกระแสโดยมีเส้นผ่าศูนย์กลาง 5 นาโนเมตร ส่วนที่ทำหน้าที่เป็นช่องทางเดินกระแสมีความยาว 10 นาโนเมตร ใช้วัสดุ SiO_2 เป็นฉนวนขั้วเกตโดยมีความหนา 1 นาโนเมตร



รูปที่ 4.4 โครงสร้างของเส้นลวดนาโนเฟท

4.1.3 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดเอ็น (NWFET N-type)

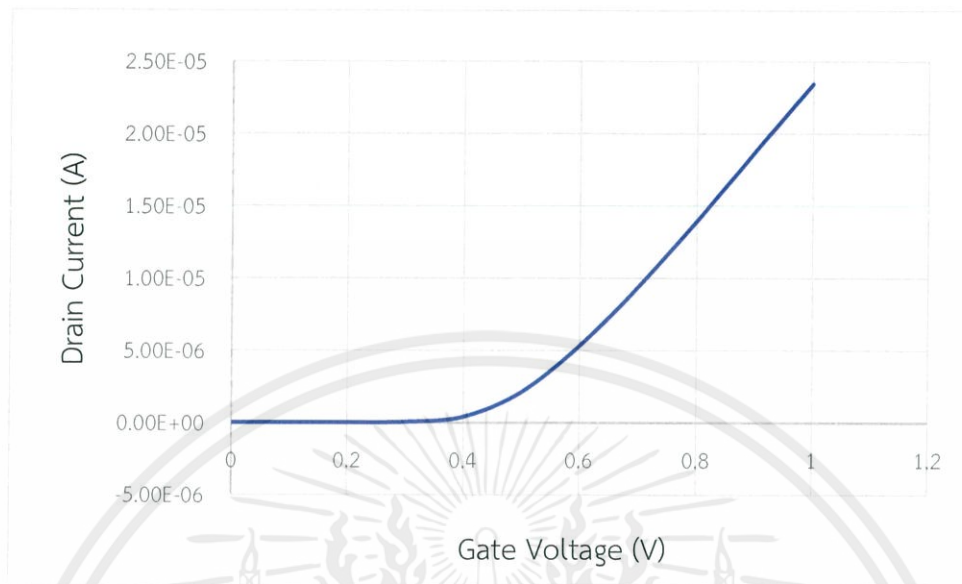
4.1.3.1 คุณลักษณะกระแสเดรน – แรงดันเดรน



รูปที่ 4.5 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ NWFET N-type

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3.2 คุณลักษณะกระแสเดรน – แรงดันเกต

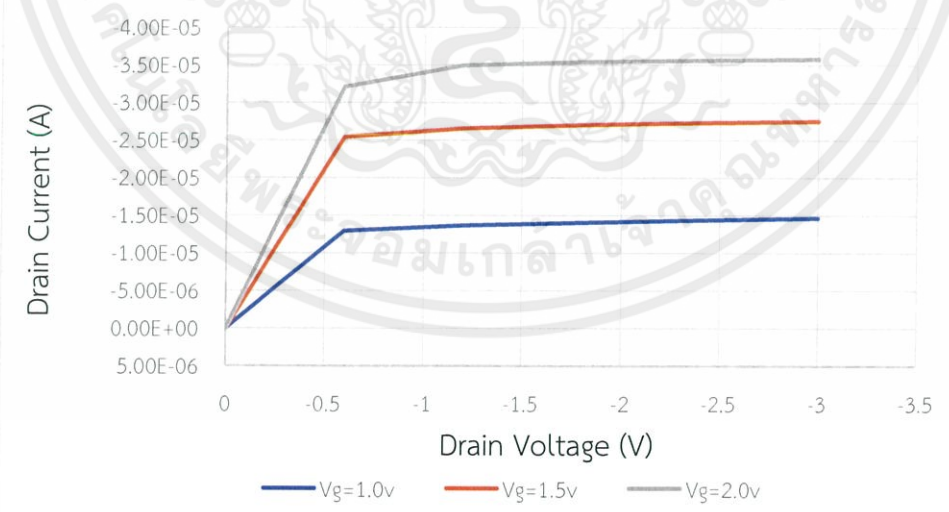


รูปที่ 4.6 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ NWFET N-type

จากการวัดทดสอบคุณลักษณะทางไฟฟ้า นำผลที่ได้มาวิเคราะห์หาแรงดันขีดเริ่ม จะได้ว่า $V_{th} = 0.32 \text{ V}$

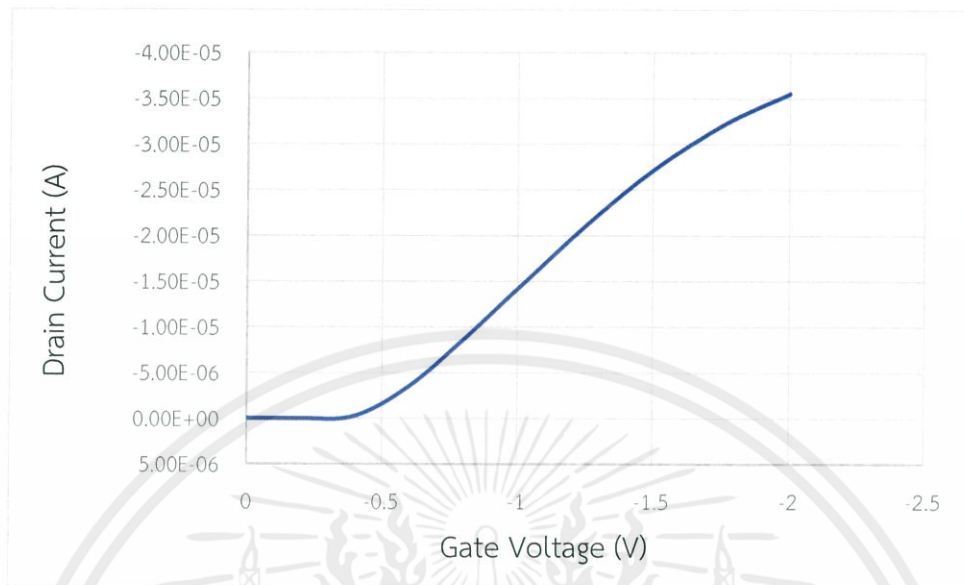
4.1.4 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟตชนิดพี (NWFET P-type)

4.1.4.1 คุณลักษณะกระแสเดรน – แรงดันเดรน



รูปที่ 4.7 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ NWFET P-type

4.1.4.2 คุณสมบัติของกระแสเดรน – แรงดันเกต

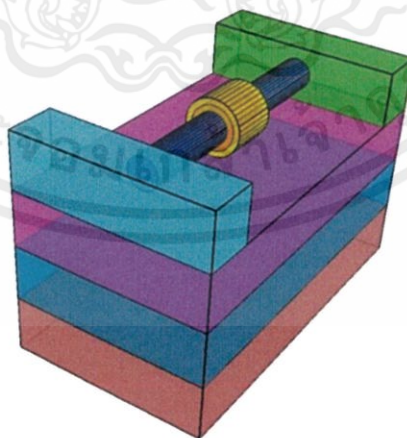


รูปที่ 4.8 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ NWFET P-type

จากการวัดทดสอบคุณลักษณะทางไฟฟ้า นำผลที่ได้มาวิเคราะห์หาแรงดันขีดเริ่ม จะได้ว่า $V_{th} = -0.37 \text{ V}$

4.1.5 โครงสร้างของเส้นลวดนาโนเฟทแบบ SOI

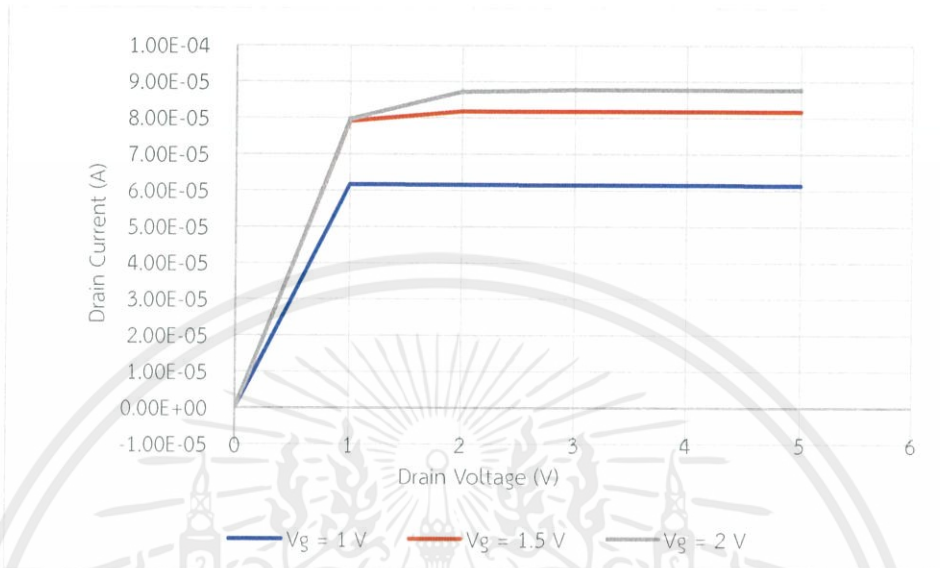
โครงสร้างเส้นลวดนาโนเฟทที่สร้างขึ้นแสดงในรูปที่ 4.9 เส้นลวดนาโน SiGe ทำหน้าที่เป็นช่องทางเดินกระแสโดยมีเส้นผ่าศูนย์กลาง 5 นาโนเมตร ส่วนที่ทำหน้าที่เป็นช่องทางเดินกระแสมีความยาว 8 นาโนเมตร ใช้วัสดุ HfO_2 เป็นฉนวนขั้วเกตโดยมีความหนา 1 นาโนเมตร



รูปที่ 4.9 โครงสร้างของเส้นลวดนาโนเฟทแบบ SOI

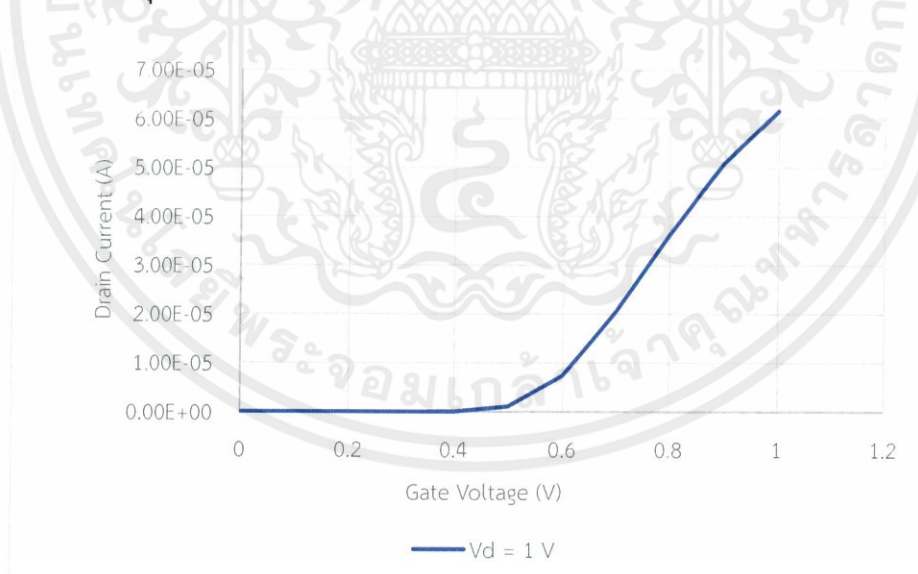
4.1.6 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดเอ็นแบบ SOI (SNWFET N-type)

4.1.6.1 คุณสมบัติกระแสเดรน - แรงดันเดรน



รูปที่ 4.10 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ SNWFET N-type ที่แรงดันเกตค่าต่างๆ

4.1.6.2 คุณสมบัติกระแสเดรน - แรงดันเกต

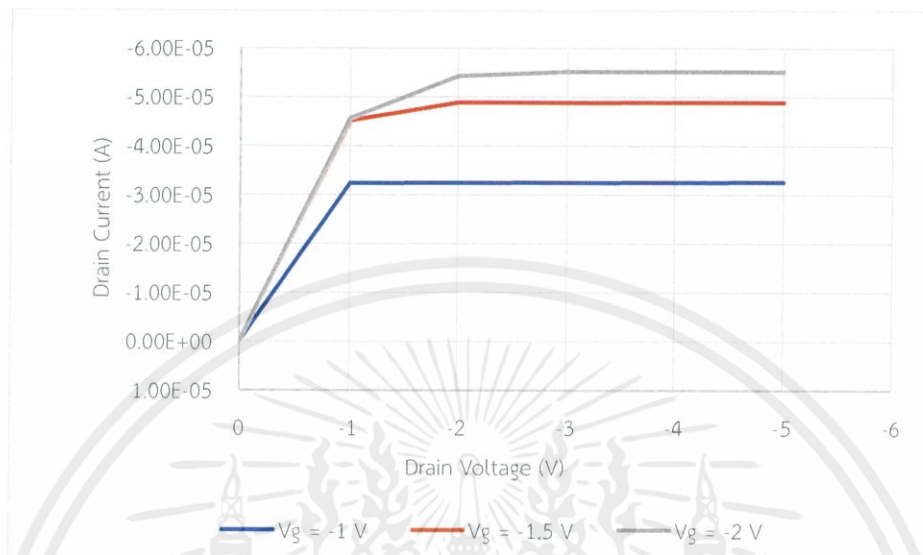


รูปที่ 4.11 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ SNWFET N-type

จากการวัดทดสอบคุณสมบัติทางไฟฟ้า นำผลที่ได้มาวิเคราะห์ หาแรงดันขีดเริ่ม จะได้ว่า $V_{th} = 0.44 \text{ V}$

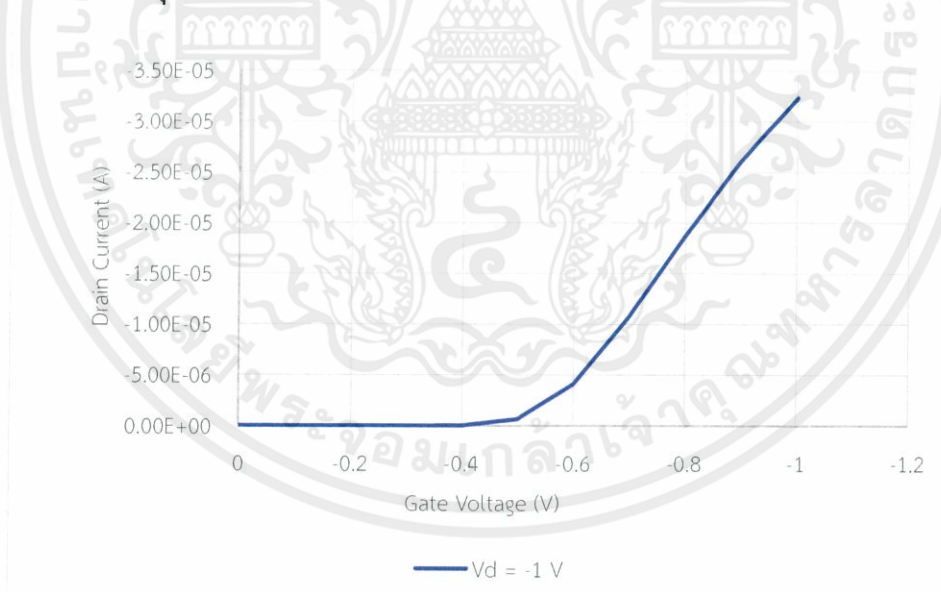
4.1.7 การศึกษาคุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)

4.1.7.1 คุณลักษณะกระแสเดรน – แรงดันเดรน



รูปที่ 4.12 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของ SNWFET N-type ที่แรงดันเกตค่าต่างๆ

4.1.7.2 คุณลักษณะกระแสเดรน – แรงดันเกต

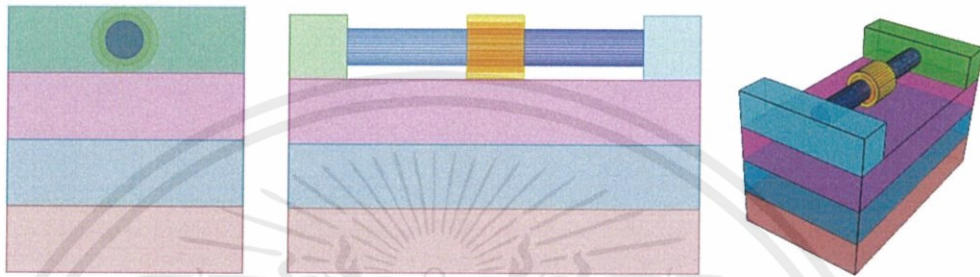


รูปที่ 4.13 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของ SNWFET P-type

จากการวัดทดสอบคุณลักษณะทางไฟฟ้า นำผลที่ได้มาวิเคราะห์หาแรงดันขีดเริ่ม จะได้ว่า $V_{th} = -0.43$ V

4.2 การศึกษาการปรับเปลี่ยนวัสดุฉนวนขั้วเกต

ในการทดลองนี้ทำการปรับเปลี่ยนวัสดุฉนวนขั้วเกต โดยวิเคราะห์ผลกระทบของการใช้วัสดุฉนวน High-K (HfO_2 และ ZrO_2) และวัสดุฉนวน Low-K (Si_3N_4 และ SiO_2) ที่มีผลต่อคุณลักษณะ-ทางไฟฟ้า โดยทดสอบบนโครงสร้างเส้นลวดนาโนเฟทที่ประกอบด้วย $L_g = 8 \text{ nm}$ Dimeter = 5 nm และ $t_{\text{ox}} = 1 \text{ nm}$ ดังแสดงในรูปที่ 4.14



รูปที่ 4.14 โครงสร้างของเส้นลวดนาโนเฟทที่ใช้ในการทดลองการปรับเปลี่ยนวัสดุฉนวนขั้วเกต

ในการทดลองเปลี่ยนวัสดุฉนวนเกต ตัวแปรของวัสดุที่แตกต่างคือค่าคงที่ความเป็นฉนวนไฟฟ้า (Dielectric Constant) แทนด้วย ϵ หรือ K และความสูงกำแพงศักย์ แสดงในตารางที่ 4.1

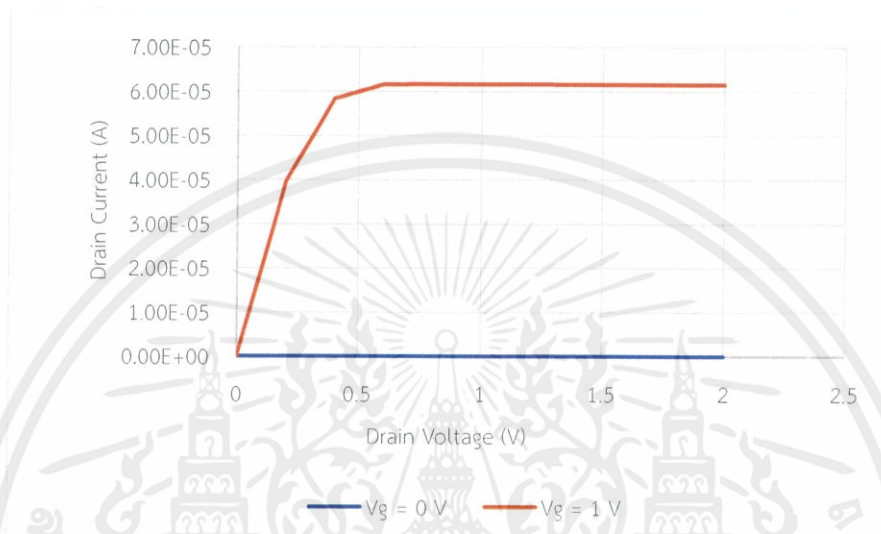
ตารางที่ 4.1 ความสูงกำแพงศักย์และค่าคงที่ฉนวนไฟฟ้าของวัสดุฉนวนขั้วเกต

Insulator Material	Barrier Height (eV)	Permittivity (ϵ)
HfO_2	1.50	25
ZrO_2	1.40	15
Si_3N_4	2.00	7
SiO_2	3.15	3.9

4.2.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)

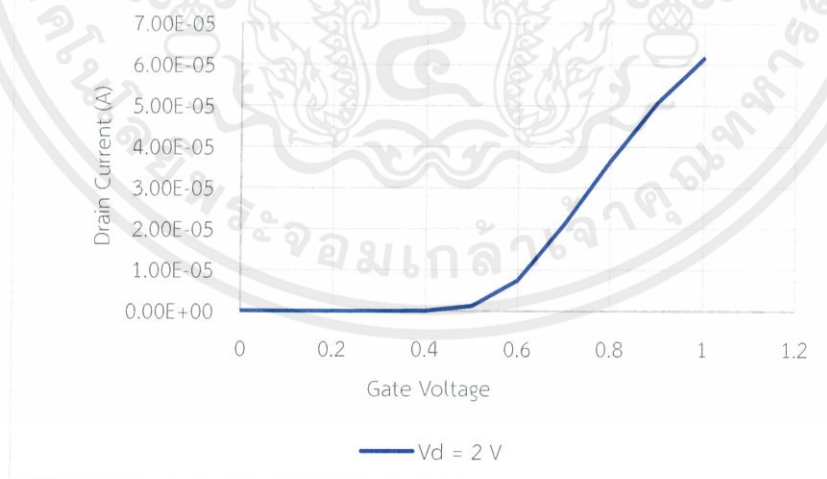
4.2.1.1 วัสดุฉนวน HfO_2

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 2 V ขั้นละ 0.2 V



รูปที่ 4.15 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟตที่ใช้งานวัสดุฉนวนชั้นเกต HfO_2

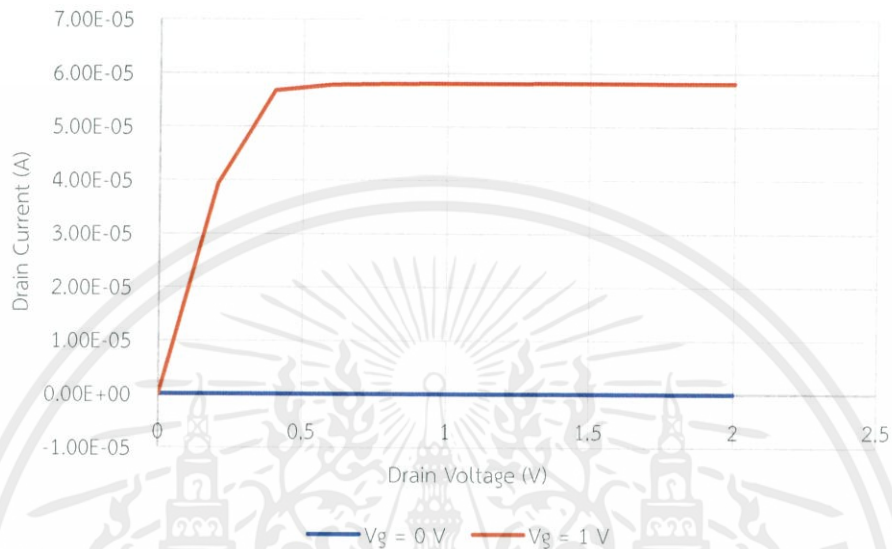
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.16 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟตที่ใช้งานวัสดุฉนวนชั้นเกต HfO_2

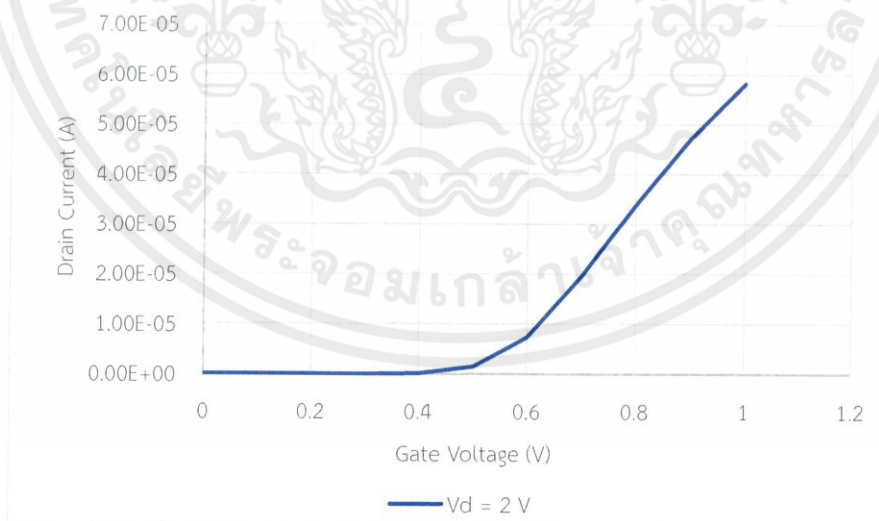
4.2.1.2 วัสดุฉนวน ZrO_2

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 2 V ขั้นละ 0.2 V



รูปที่ 4.17 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้ฉนวนขั้วเกต ZrO_2

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V

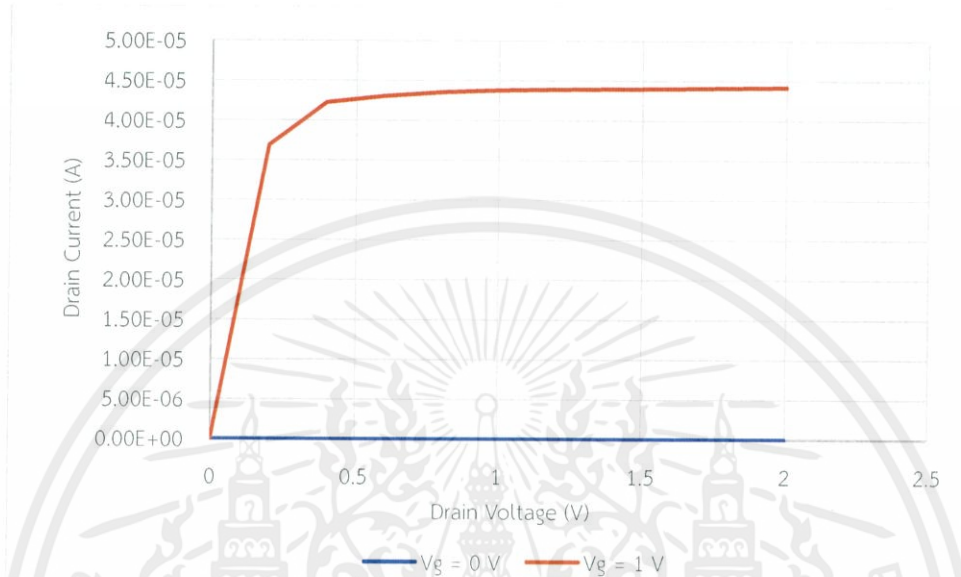


รูปที่ 4.18 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้ฉนวนขั้วเกต ZrO_2

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

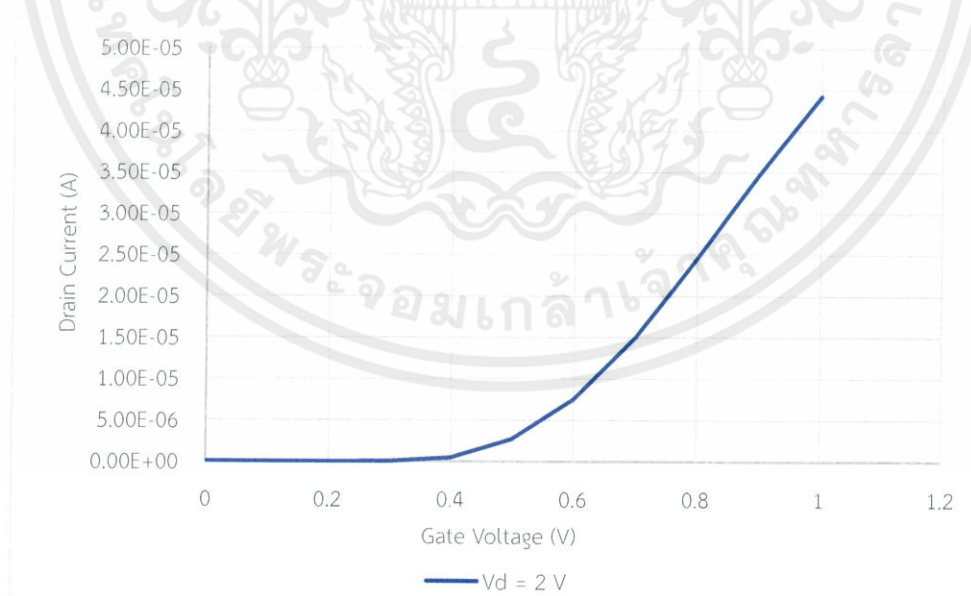
4.2.1.3 วัสดุฉนวน Si_3N_4

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 2 V ขั้นละ 0.2 V



รูปที่ 4.19 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V

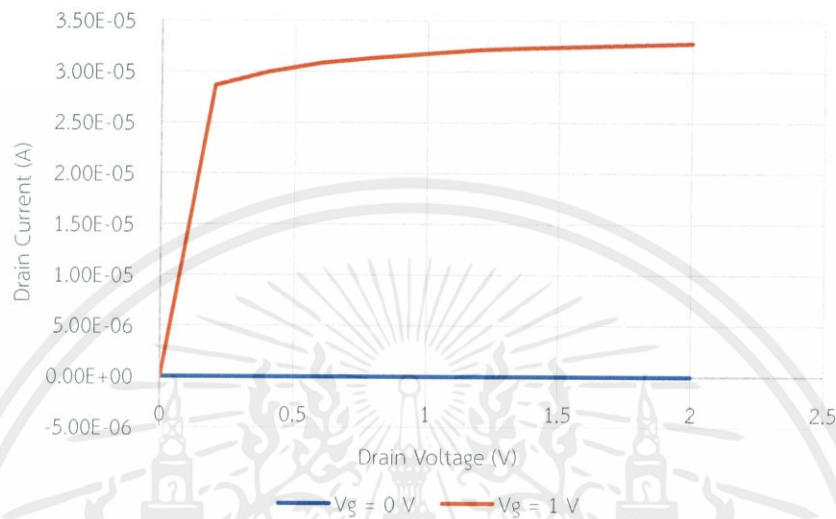


รูปที่ 4.20 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

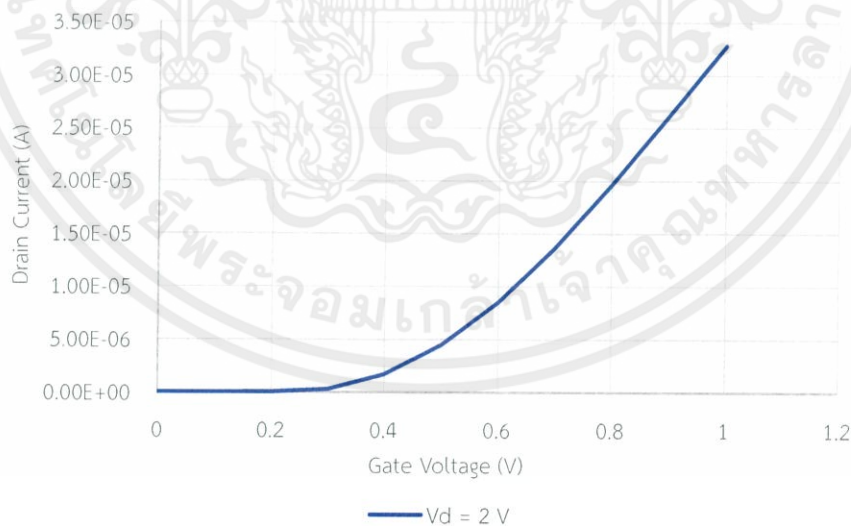
4.2.1.4 วัสดุฉนวน SiO₂

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 2 V ขั้นละ 0.2 V



รูปที่ 4.21 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนชั้นเกต SiO₂

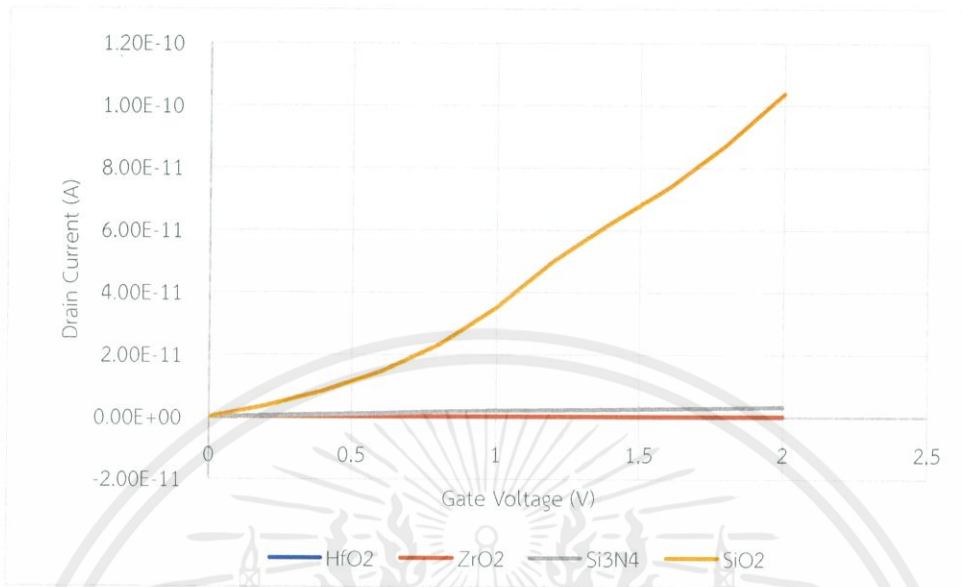
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.22 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนชั้นเกต SiO₂

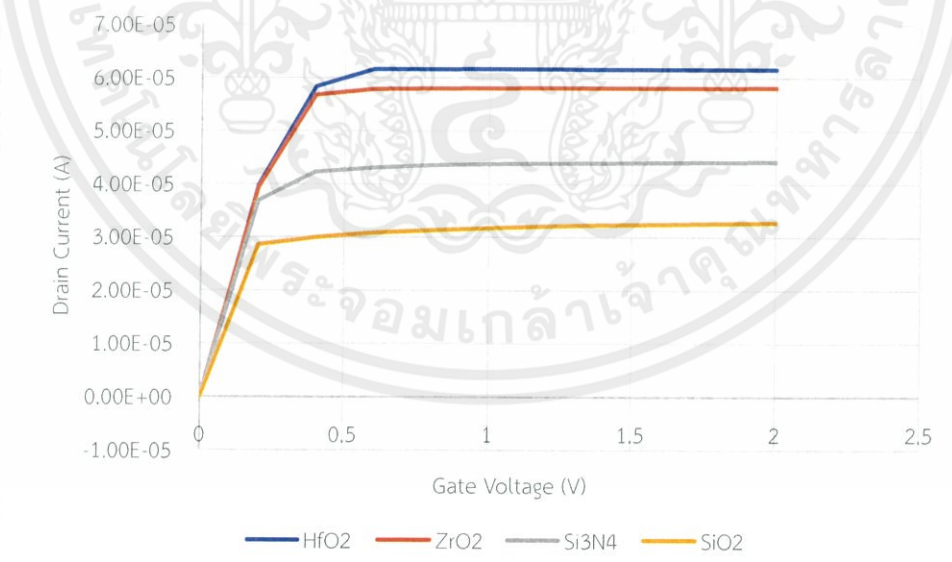
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของวัสดุฉนวนขั้วเกต



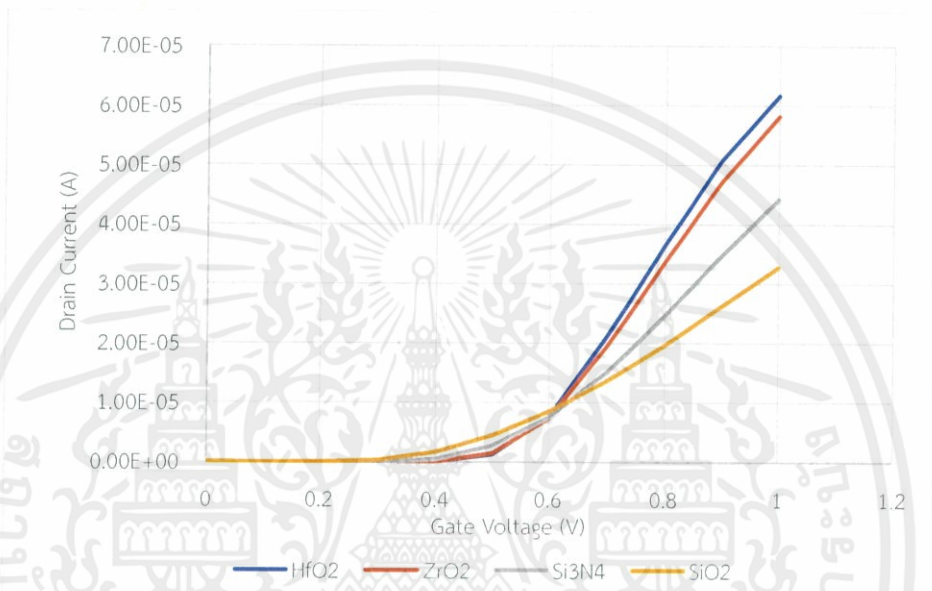
รูปที่ 4.23 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้ฉนวนขั้วเกตแตกต่างกัน ในกรณี $V_{gs} = 0$ V

จากรูปที่ 4.23 หลังจากทำการวัดทดสอบพบว่า ที่กระแสเดรนขณะแรงดันเกตเท่ากับ 0 โวลต์ โครงสร้างเส้นลวดนาโนเฟทที่มีวัสดุฉนวนขั้วเกตเป็น SiO₂ มีกระแสรั่วไหลสูงที่สุด ขณะไม่ได้รับแรงดันไบอัสที่ขั้วเกต



รูปที่ 4.24 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้ฉนวนขั้วเกตแตกต่างกัน ในกรณี $V_{gs} = 1$ V

จากรูปที่ 4.24 การเปลี่ยนวัสดุฉนวนขั้วเกตมีผลให้ค่าความจุไฟฟ้าในเกตเปลี่ยน โดยที่วัสดุที่มีค่าเปอร์มีตติวิตีสูง จะให้ค่าความจุไฟฟ้าสูงที่สุดแต่ยังมีจุดที่แตกต่างนอกจากค่า ϵ คือค่าความสูงของกำแพงศักย์ ทำให้โครงสร้างเส้นลวดนาโนเฟทที่ใช้งาน HfO_2 และ ZrO_2 ให้กระแสเดรนช่วงอิมตัวสูง เนื่องจากการมีค่า C_{ox} สูง และมีกำแพงศักย์ต่ำ ในส่วนของ Si_3N_4 มีค่า C_{ox} น้อยลงมาให้กระแสเดรนในช่วงปานกลาง แต่ตามหลักการผลิตไม่มีการนำซิลิคอนไนไตรต์มาใช้งานเป็นวัสดุเกต และ SiO_2 ให้กระแสเดรนน้อยที่สุด เนื่องจากมีค่า C_{ox} น้อย และมีกำแพงศักย์สูง



รูปที่ 4.25 คุณลักษณะกระแสเดรน–แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกตแตกต่างกันในกรณี $V_D = 2 \text{ V}$

จากรูปที่ 4.25 กระแสเดรนของเส้นลวดนาโนเฟทในช่วงเชิงเส้นมีค่าแตกต่างกันตามวัสดุ พบว่าค่า C_{ox} ของพินเฟทที่ใช้งานวัสดุ ประเภท High-K มีค่ากระแสสูงกว่า พินเฟทที่ใช้งานวัสดุ Low-K และมีผลให้แรงดันขีดเริ่มของพินเฟทมีค่าสูงตาม

จากผลการวิเคราะห์ด้วยไฟฟ้ากระแสตรงพบว่า วัสดุ High-K ช่วยให้พินเฟทมีกระแสเอาต์พุตที่สูงขึ้น แต่การเพิ่มขึ้นของแรงดันขีดเริ่มเป็นสิ่งที่ต้องมีการพัฒนาวัสดุหลักแทนการใช้งานซิลิคอน หรือเพิ่มขนาดของชั้นเกตออกไซด์ เพื่อลดค่า C_{ox} จะทำให้สามารถลดค่าแรงดันขีดเริ่มของโครงสร้างเส้นลวดนาโนเฟท

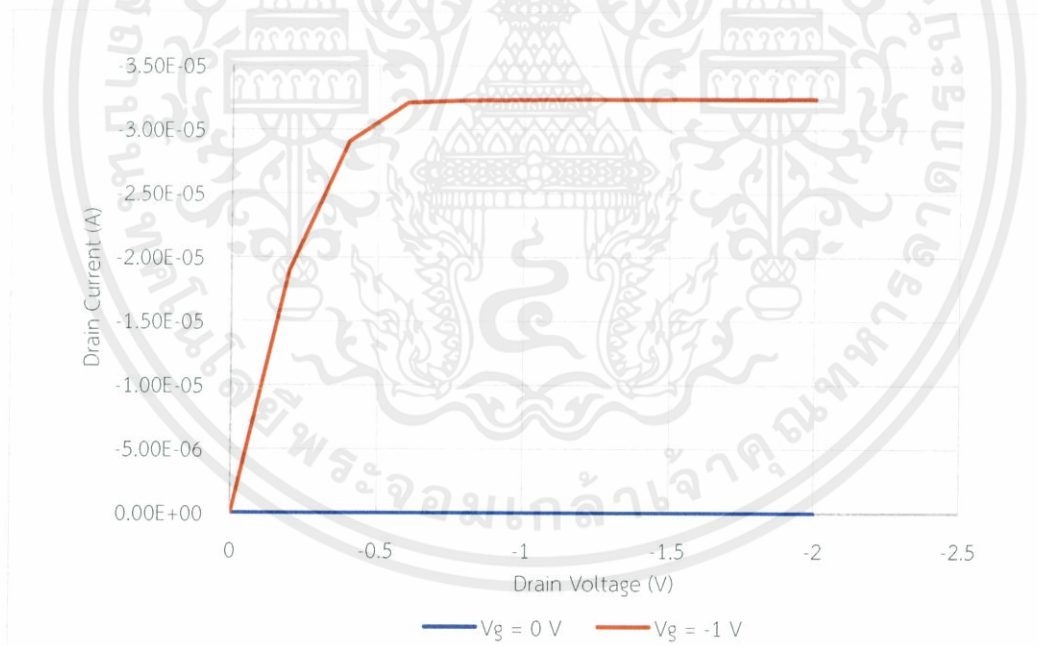
ตารางที่ 4.2 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับวัสดุฉนวนขั้วเกต

คุณลักษณะทางไฟฟ้า วัสดุฉนวนขั้วเกต	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
HfO ₂	61.6	0.439
ZrO ₂	58.1	0.427
Si ₃ N ₄	44.2	0.348
SiO ₂	32.8	0.241

4.2.2 เส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)

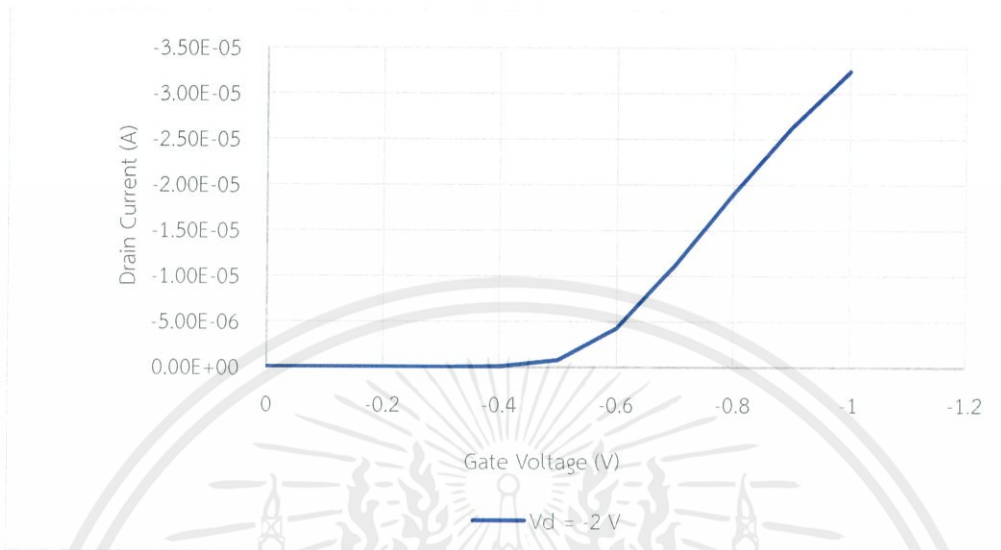
4.2.2.1 วัสดุฉนวน HfO₂

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -2 V ขั้นละ 0.2 V



รูปที่ 4.26 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO₂

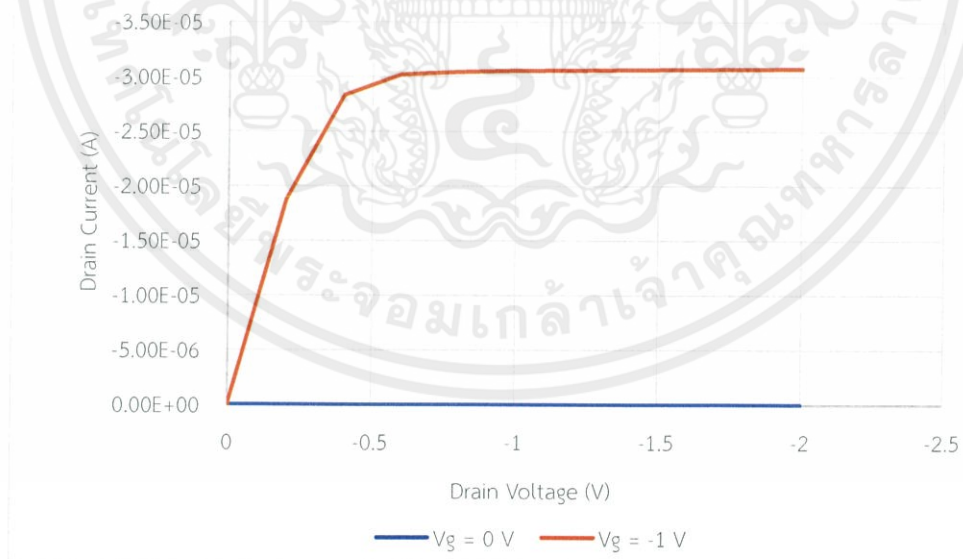
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.27 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต HfO₂

4.2.2.2 วัสดุฉนวน ZrO₂

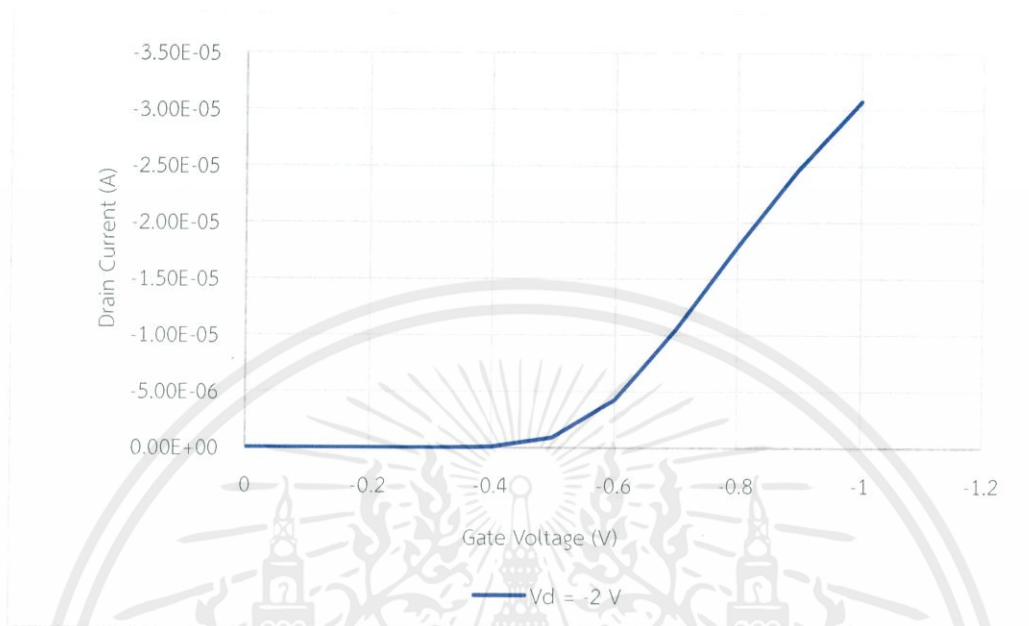
ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -2 V ขั้นละ -0.2 V



รูปที่ 4.28 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต ZrO₂

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

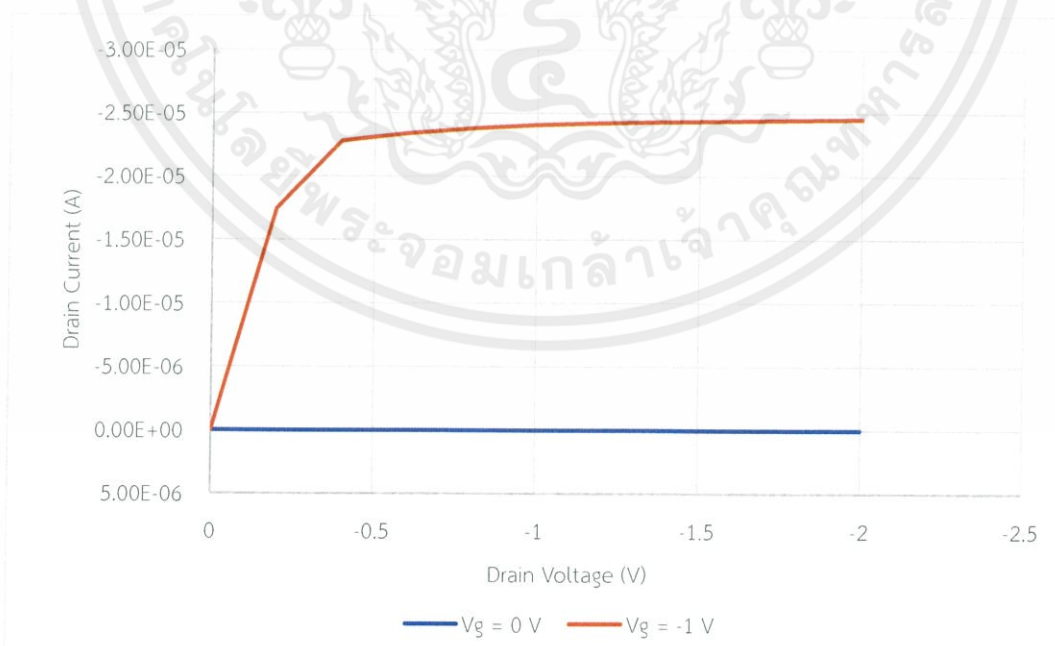
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.29 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนซัลไฟด์ ZrO₂

4.2.2.3 วัสดุฉนวน Si₃N₄

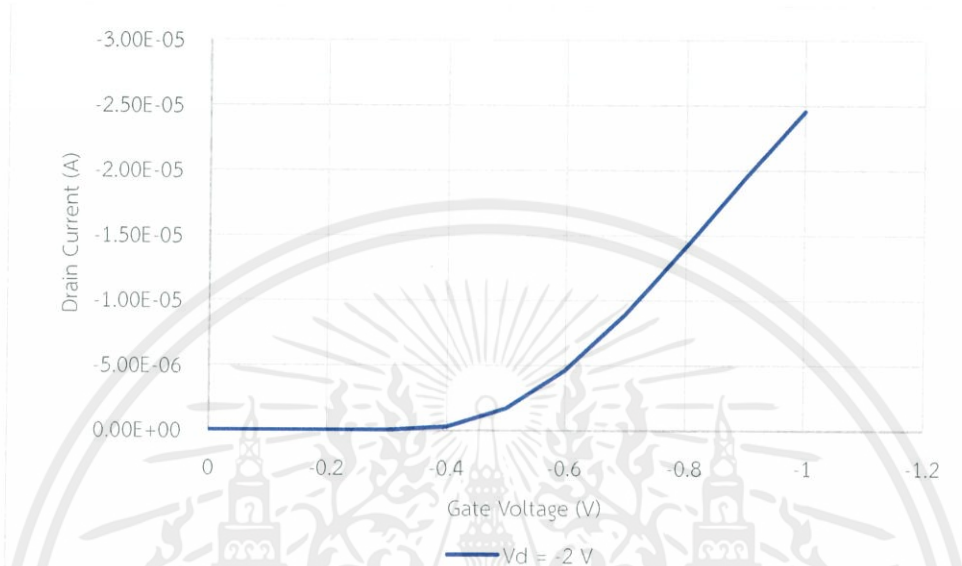
ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -2 V ขั้นละ -0.2 V



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.30 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4

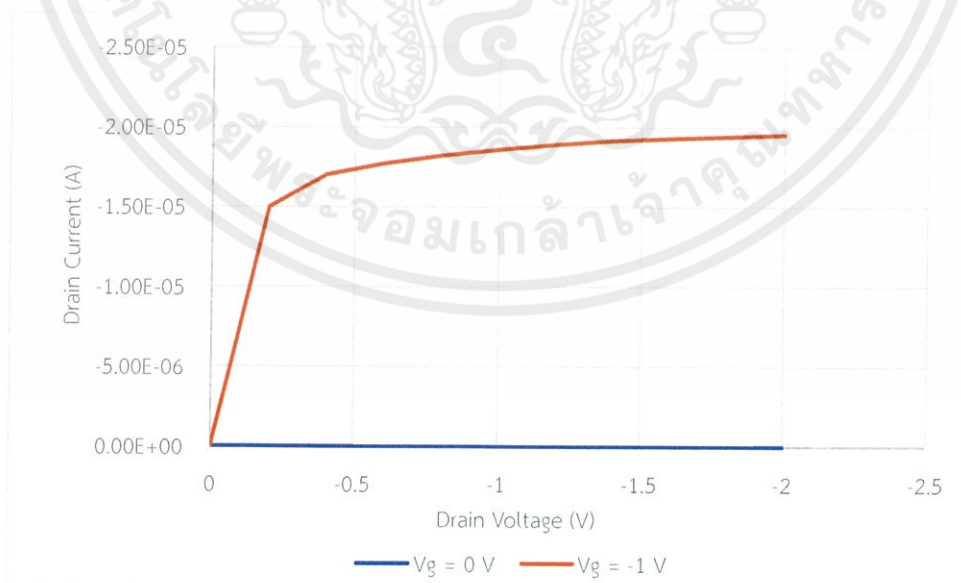
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.31 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต Si_3N_4

4.2.2.4 วัสดุฉนวน SiO_2

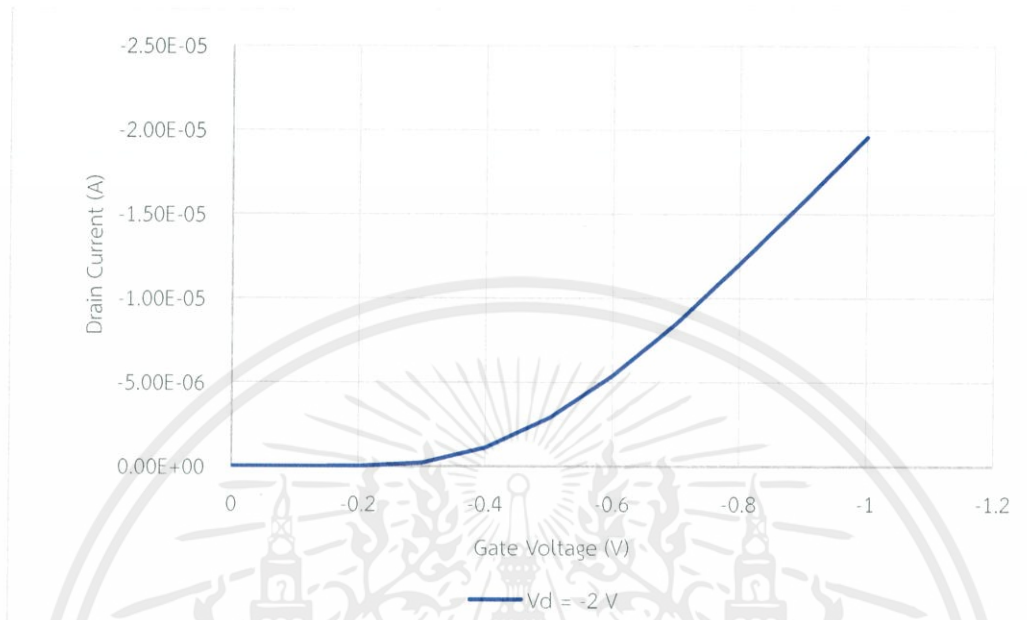
ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -2 V ขั้นละ -0.2 V



รูปที่ 4.32 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2

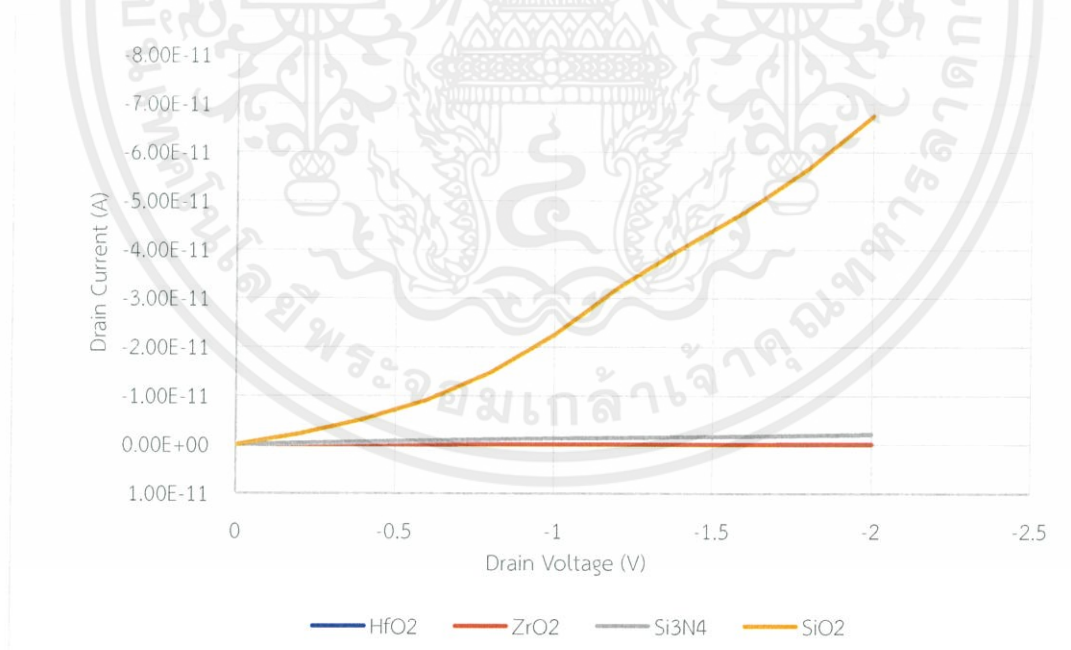
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -2 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.33 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกต SiO_2

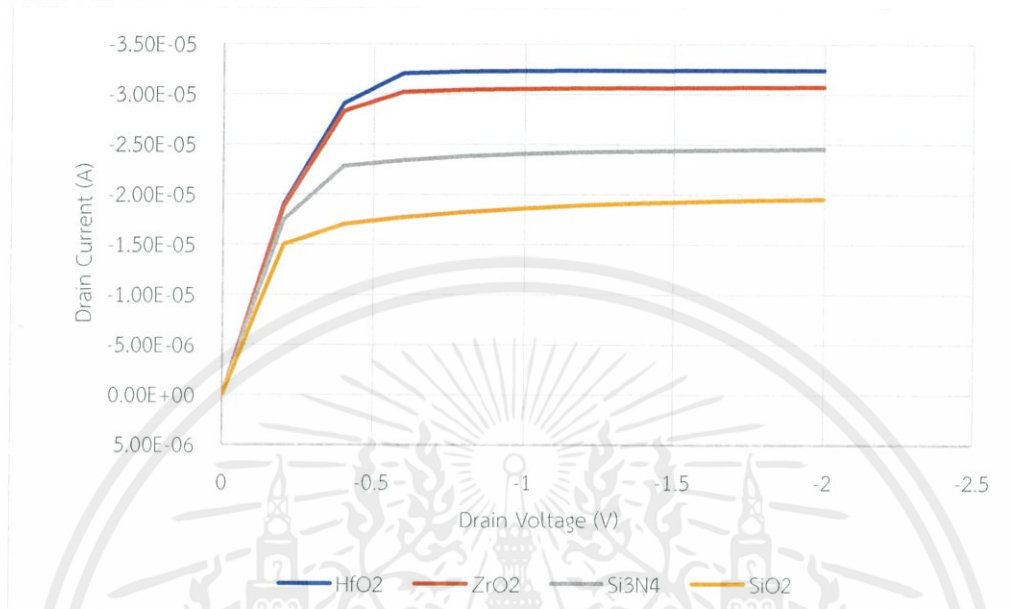
4.2.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของวัสดุฉนวนขั้วเกต



รูปที่ 4.34 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกตแตกต่างกัน ในกรณี $V_g = 0\text{ V}$

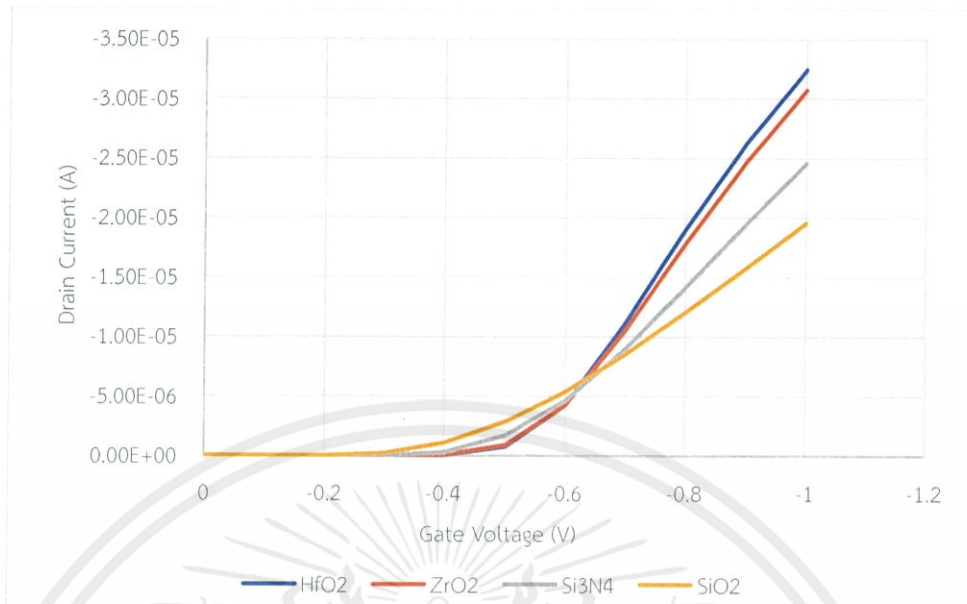
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.34 หลังจากทำการวัดทดสอบพบว่า ที่กระแสเดรนขณะแรงดันเกตเท่ากับ 0 โวลต์ โครงสร้างเส้นลวดนาโนเฟทที่มีวัสดุฉนวนขั้วเกตเป็น SiO_2 มีกระแสรั่วไหลสูงที่สุด ขณะไม่ได้รับแรงดันไบอัสที่ขั้วเกต



รูปที่ 4.35 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่ใช้ฉนวนวัสดุฉนวนขั้วเกตแตกต่างกัน ในกรณี $V_g = -1 \text{ V}$

จากรูปที่ 4.35 การเปลี่ยนวัสดุฉนวนขั้วเกตมีผลให้ค่าความจุไฟฟ้าในเกตเปลี่ยน โดยที่วัสดุที่มีค่าเพอร์มิตติวิตีสูง จะให้ค่าความจุไฟฟ้าสูงที่สุดแต่ยังมีจุดที่แตกต่างนอกจากค่า ϵ คือค่าความสูงของกำแพงศักย์ ทำให้โครงสร้างเส้นลวดนาโนเฟทที่ใช้ฉนวน HfO_2 และ ZrO_2 ให้กระแสเดรนช่วงอิมิตัวสูง เนื่องจากการมีค่า C_{ox} สูง และมีค่ากำแพงศักย์ต่ำ ในส่วนของ Si_3N_4 มีค่า C_{ox} น้อยลงมาให้กระแสเดรนในช่วงปานกลาง แต่ตามหลักการผลิตไม่มีการนำซิลิคอนไนไตรมาใช้งานเป็นวัสดุเกต และ SiO_2 ให้กระแสเดรนน้อยที่สุด เนื่องจากการมีค่า C_{ox} น้อย และมีกำแพงศักย์สูง



รูปที่ 4.36 คุณสมบัติกระแสตรง-แรงดันเกตของเส้นลวดนาโนเฟทที่ใช้งานวัสดุฉนวนขั้วเกตแตกต่างกัน ในกรณี $V_D = -2$ V

จากรูปที่ 4.36 กระแสตรงของเส้นลวดนาโนเฟทในช่วงเชิงเส้นมีค่าแตกต่างกันตามวัสดุ พบว่าค่า C_{ox} ของฟินเฟทที่ใช้งานวัสดุ ประเภท High-K มีค่ากระแสสูงกว่า ฟินเฟทที่ใช้งานวัสดุ Low-K และมีผลให้แรงดันขีดเริ่มของฟินเฟทมีค่าสูงตาม

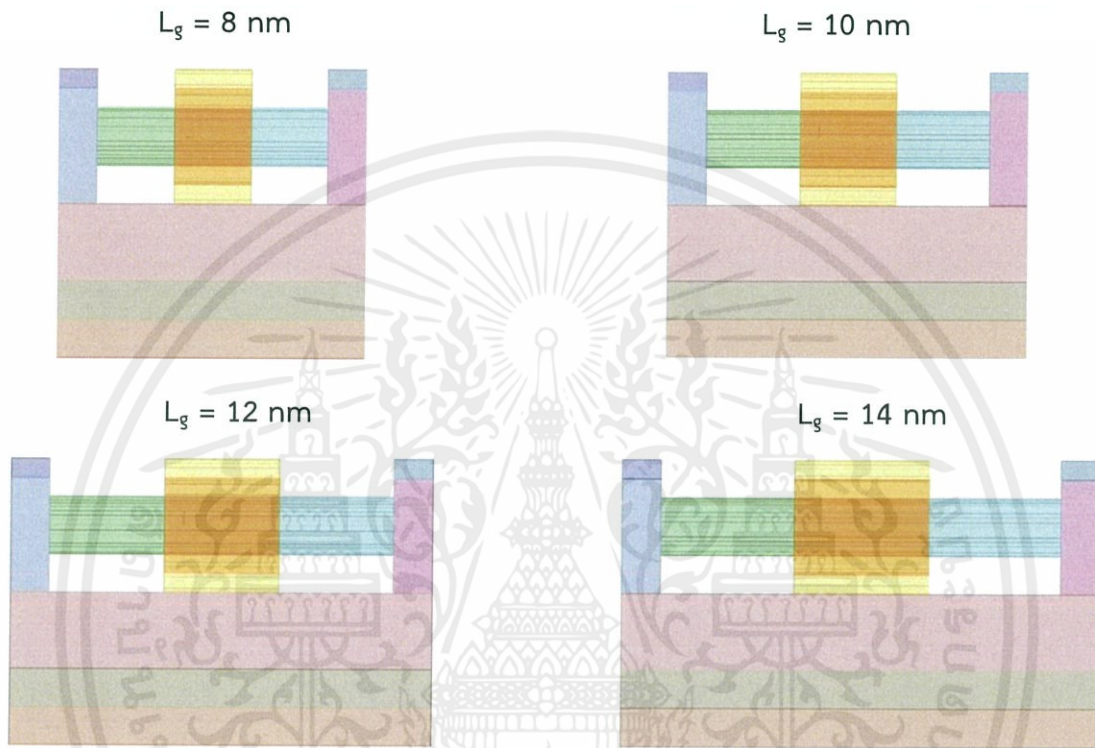
จากผลการวิเคราะห์ด้วยไฟฟ้ากระแสตรงพบว่า วัสดุ High-K ช่วยให้ฟินเฟทมีกระแสเอาต์พุตที่สูงขึ้น แต่การเพิ่มขึ้นของแรงดันขีดเริ่มเป็นสิ่งที่ต้องมีการพัฒนาวัสดุหลักแทนการใช้งานซิลิคอน หรือเพิ่มขนาดของชั้นเกตออกไซด์ เพื่อลดค่า C_{ox} จะทำให้สามารถลดค่าแรงดันขีดเริ่มของโครงสร้างฟินเฟท

ตารางที่ 4.3 คุณสมบัติทางไฟฟ้าของเส้นลวดนาโนเฟทกับวัสดุฉนวนขั้วเกต

คุณสมบัติทางไฟฟ้า วัสดุฉนวนขั้วเกต	กระแสตรงอิมิตัว (μ A)	แรงดันขีดเริ่ม (V)
HfO ₂	-32.4	-0.431
ZrO ₂	-30.7	-0.421
Si ₃ N ₄	-24.6	-0.345
SiO ₂	-19.6	-0.262

4.3 การศึกษาการปรับเปลี่ยนความยาวช่องทางเดินกระแส

ในการทดลองนี้ทำการปรับความยาวเกต (L_g) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดความยาวของช่องทางเดินกระแสที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยความยาว 8 10 12 และ 14 นาโนเมตร Diameter = 6 นาโนเมตร และ $t_{ox} = 2$ nm โดยใช้วัสดุ HfO_2 เป็นฉนวนชั้นเกต ในมุมมองด้านข้าง แสดงดังรูป

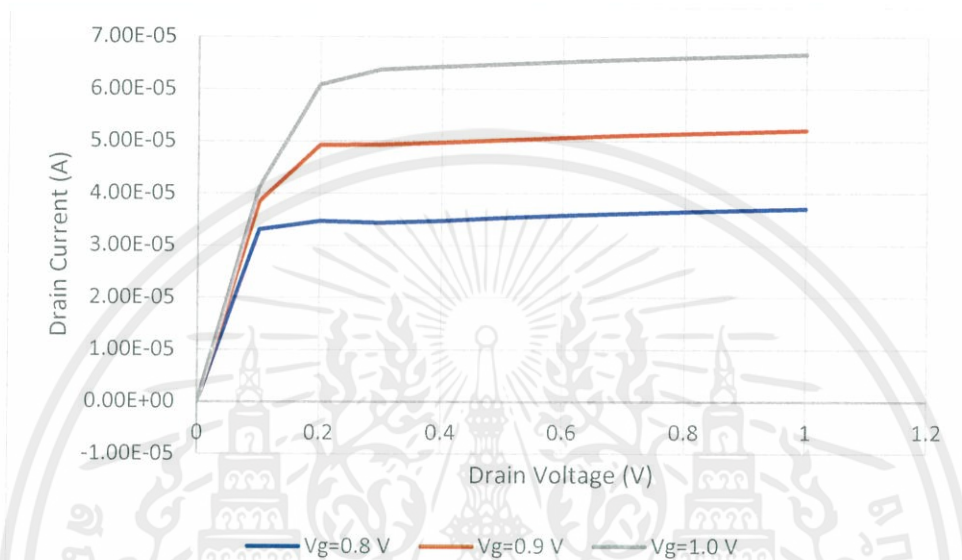


เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)

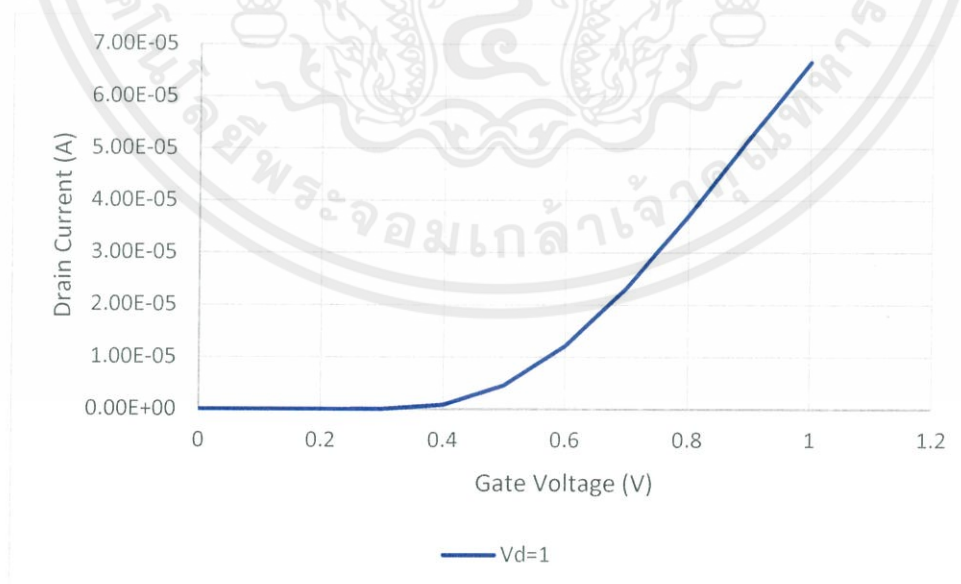
4.3.1.1 ช่องทางเดินกระแสขนาด 8 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.38 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟตที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V

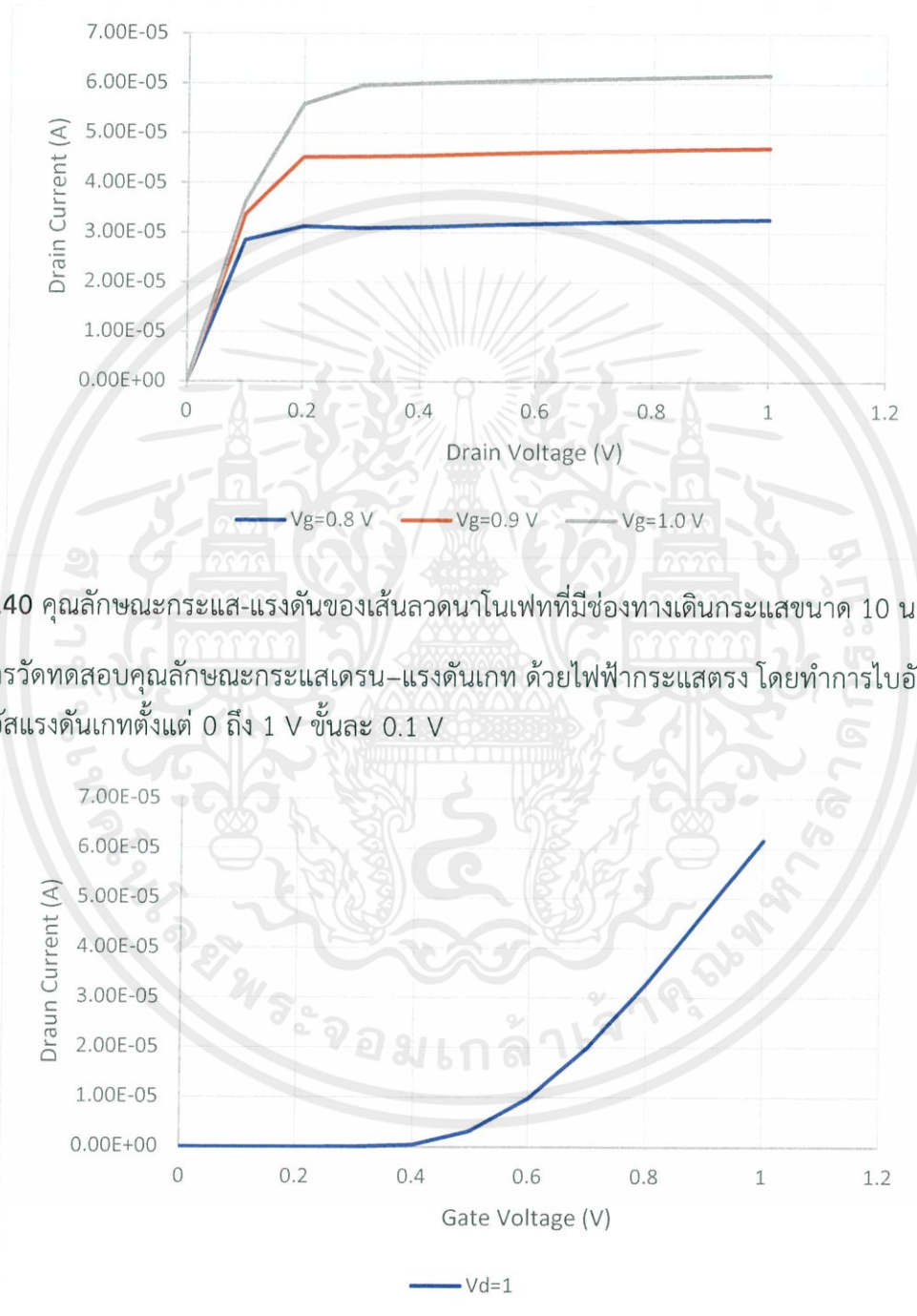


รูปที่ 4.39 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟตที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

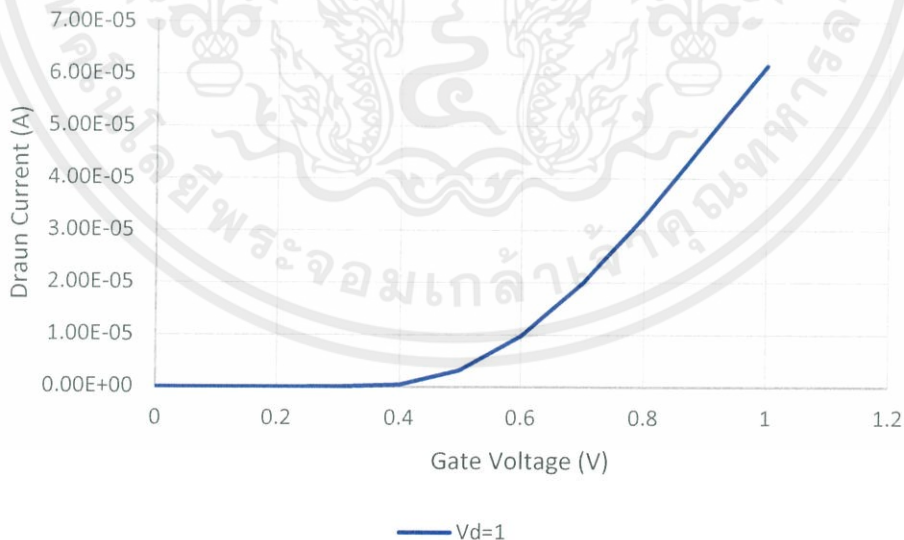
4.3.1.2 ช่องทางเดินกระแสขนาด 10 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.40 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร

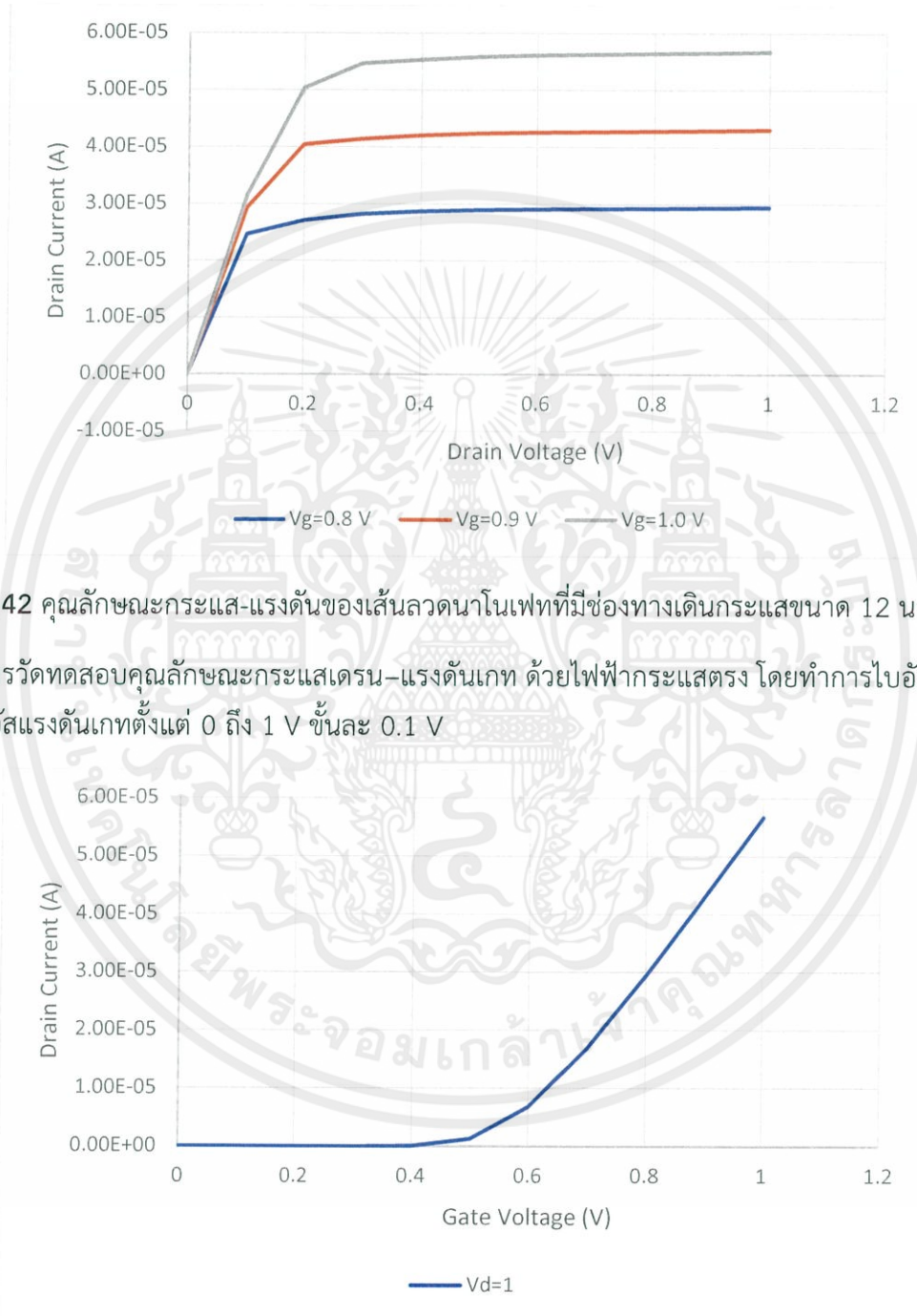
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.41 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร

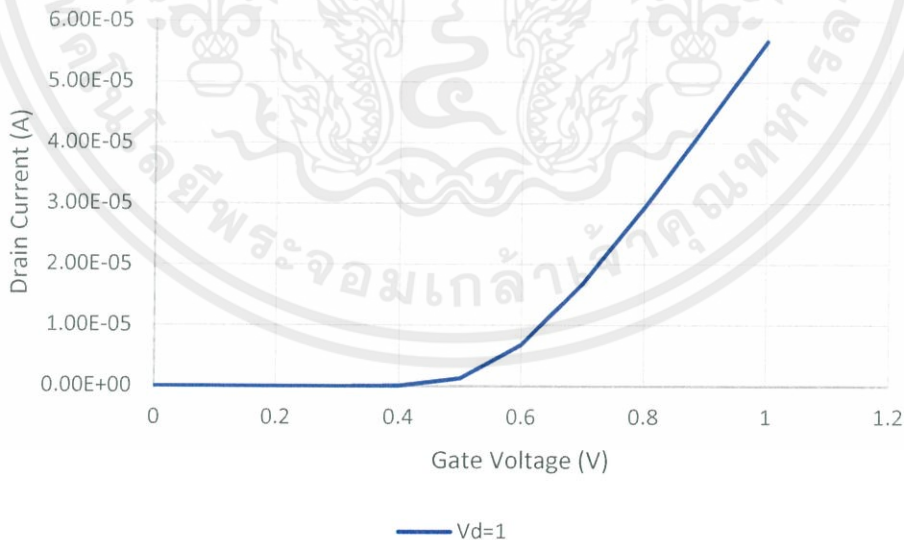
4.3.1.3 ช่องทางเดินกระแสขนาด 12 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.42 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเพทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V

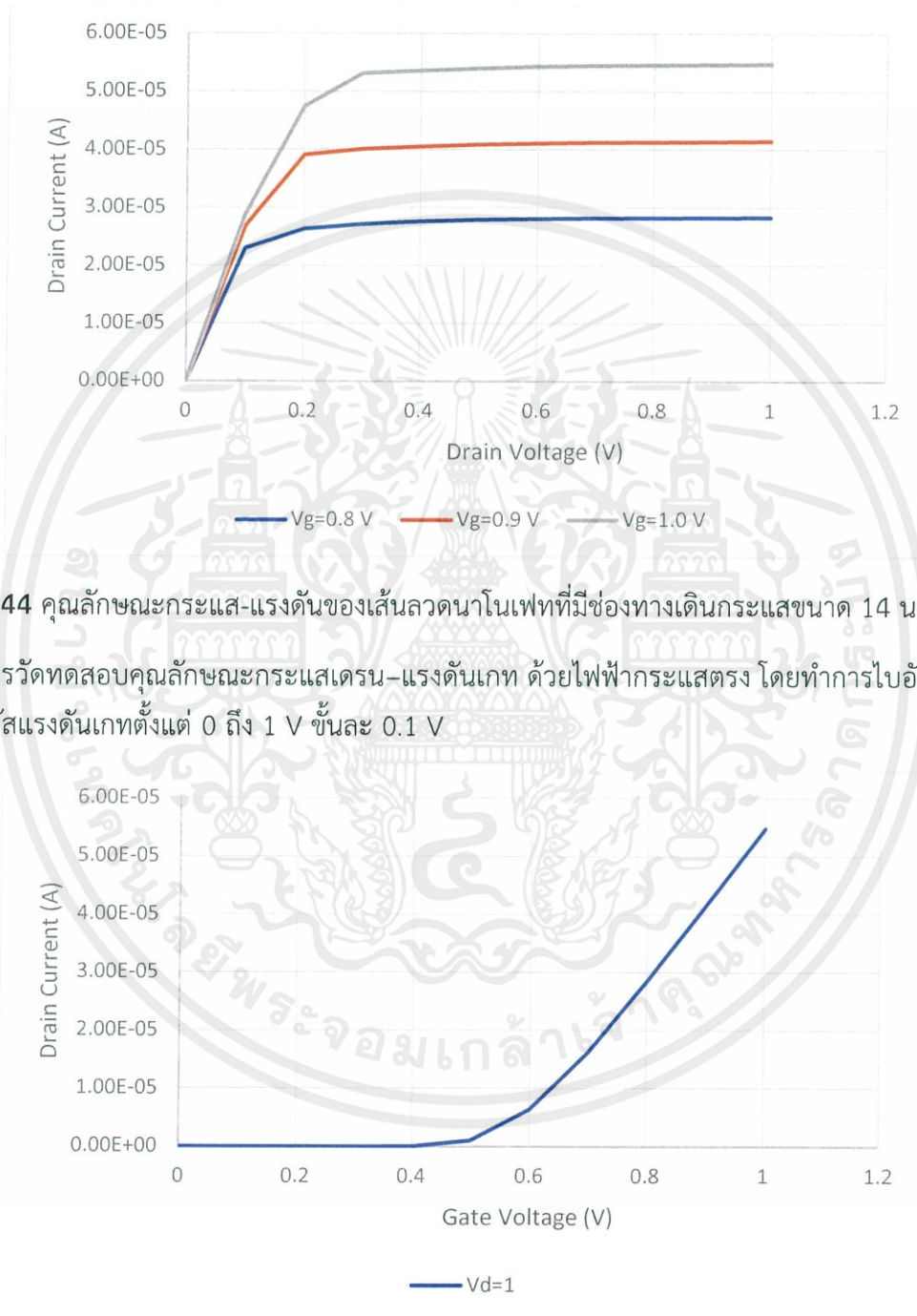


รูปที่ 4.43 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเพทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

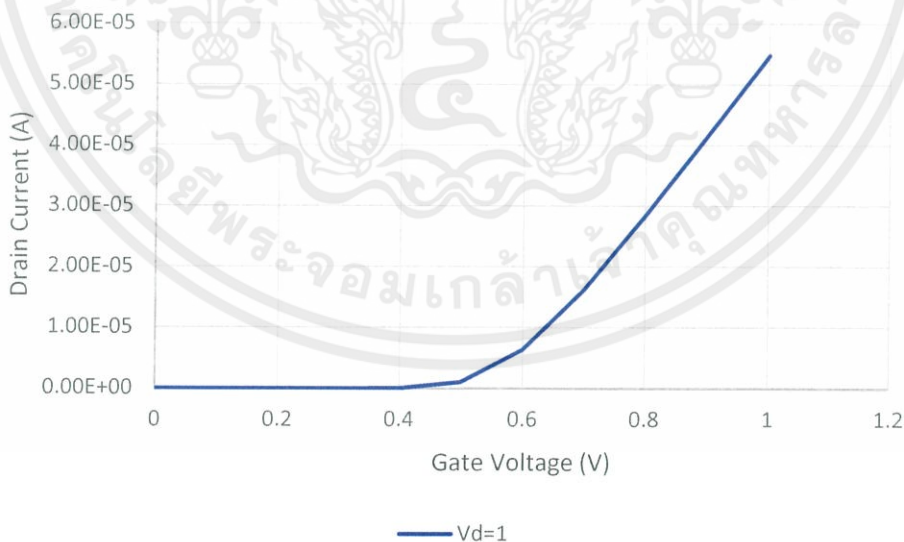
4.3.1.4 ช่องทางเดินกระแสขนาด 14 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไป้อสแรงดันเกต 0.8 0.9 และ 1 V และไป้อสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.44 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร

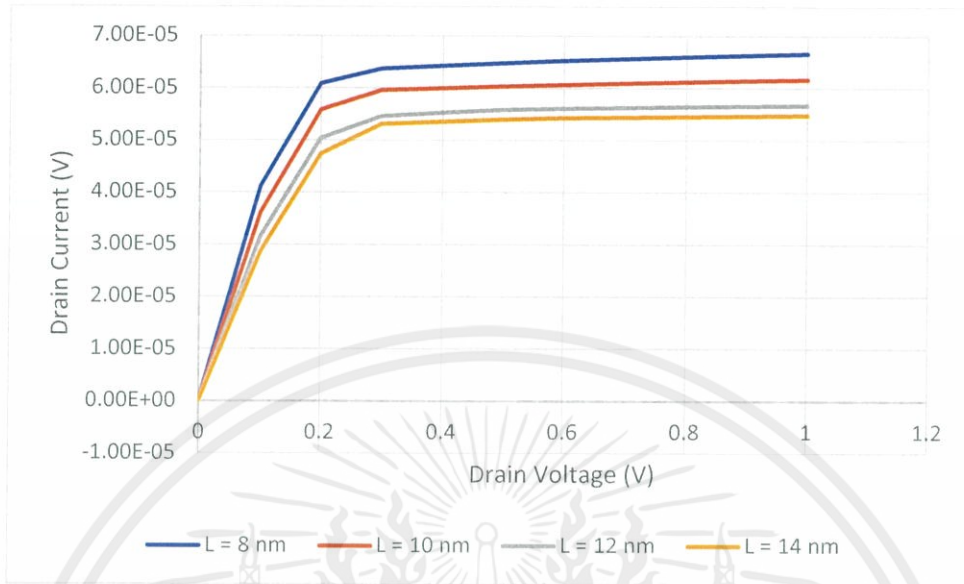
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไป้อสแรงดันเดรน 1 V และไป้อสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.45 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร

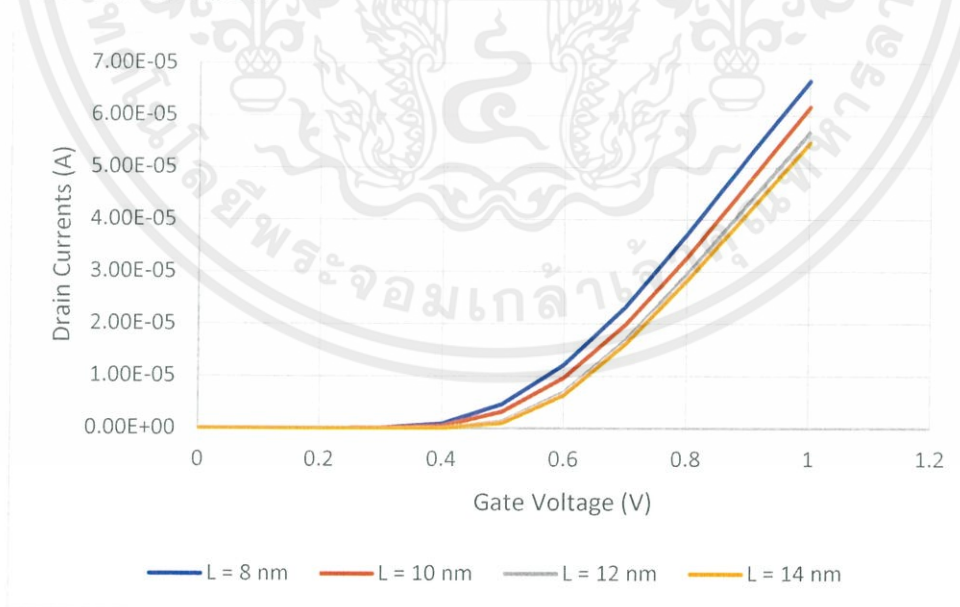
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความยาวช่องทางเดินกระแส



รูปที่ 4.46 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกัน ในกรณี $V_g = 1 \text{ V}$

จากรูปที่ 4.46 ขณะทำการไบอัสแรงดันเกต 1 โวลต์ ค่ากระแสเดรนในช่วงอิ่มตัวของเส้นลวดนาโนเฟทที่มีขนาดความยาวช่องทางเดินกระแส 8 นาโนเมตร มีค่าสูงที่สุด และเส้นลวดนาโนเฟทที่มีขนาดช่องทางเดินกระแสมากขึ้น จะให้ค่ากระแสในช่วงอิ่มตัวน้อยลง เนื่องจากค่าความต้านทานภายในช่องทางเดินกระแสของเส้นลวดนาโนเฟทที่เพิ่มขึ้นตามความยาว



รูปที่ 4.47 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกันในกรณี $V_D = 1 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.47 หลังจากทำการวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกตพบว่า กระแสเดรนของโครงสร้างฟินเฟทที่มีขนาดความยาวช่องทางเดินกระแสสั้น จะเริ่มเปลี่ยนแปลงเข้าสู่ช่วงซบเซาโดยแรงดันเกตน้อยที่สุด

ตารางที่ 4.4 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความยาวช่องทางเดินกระแส

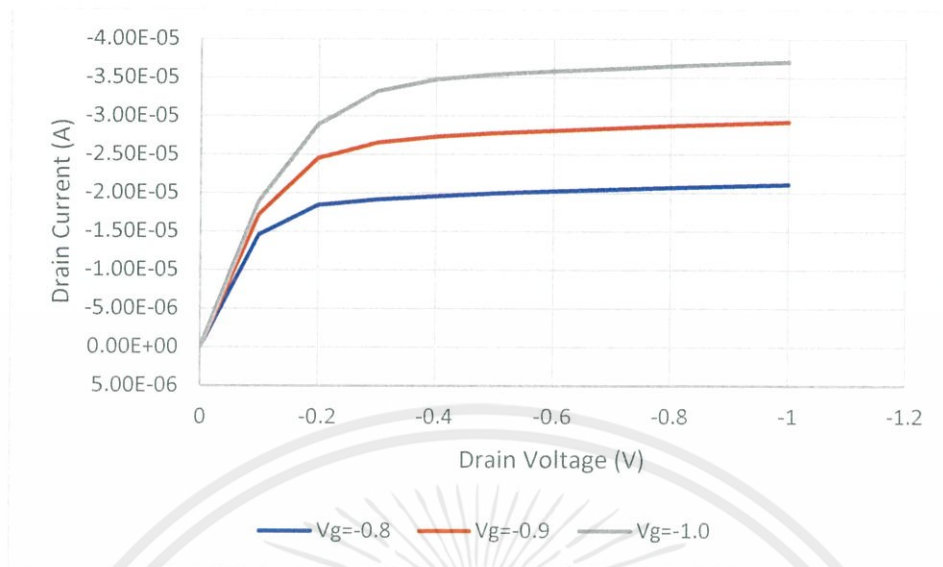
คุณลักษณะทางไฟฟ้า ความยาวช่องทางเดินกระแส (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
8	66.6	0.333
10	61.6	0.366
12	56.7	0.425
14	54.8	0.430

จากตารางที่ 4.4 เมื่อช่องทางเดินกระแสของเส้นลวดนาโนเฟทมีขนาดความยาวมากขึ้น ทำให้กระแสเดรนอิ่มตัวลดลง แต่ทำให้ค่าแรงดันขีดเริ่มเพิ่มขึ้น จากการศึกษาการปรับเปลี่ยนขนาดความยาวช่องทางเดินกระแส ของเส้นลวดนาโนเฟทพบว่า เส้นลวดนาโนเฟทควรมีขนาดความยาวช่องทางเดินกระแสสั้น จึงจะให้ค่าแรงดันขีดเริ่มต่ำ และกระแสเดรนอิ่มตัวสูง

4.3.2 เส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)

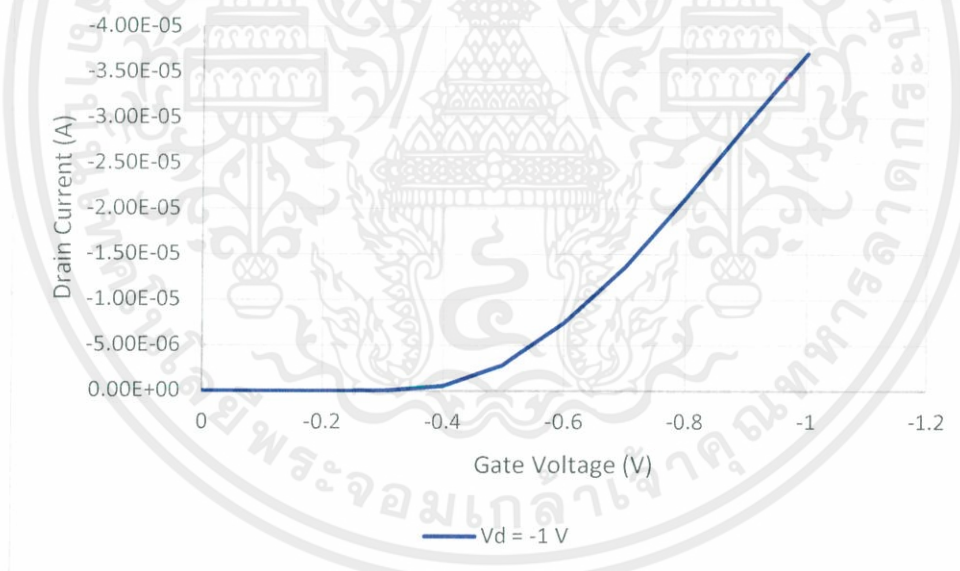
4.3.2.1 ช่องทางเดินกระแสขนาด 8 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.48 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร

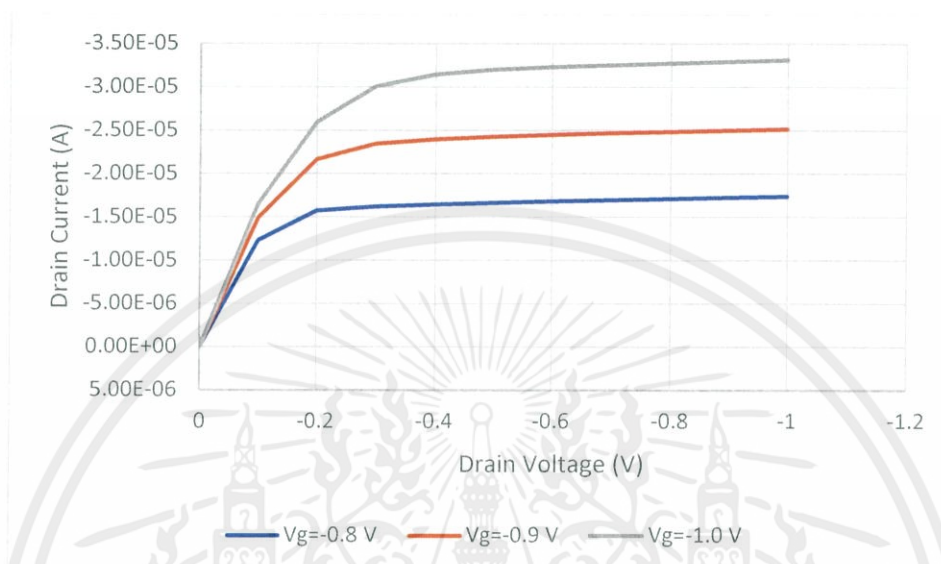
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.49 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 8 นาโนเมตร

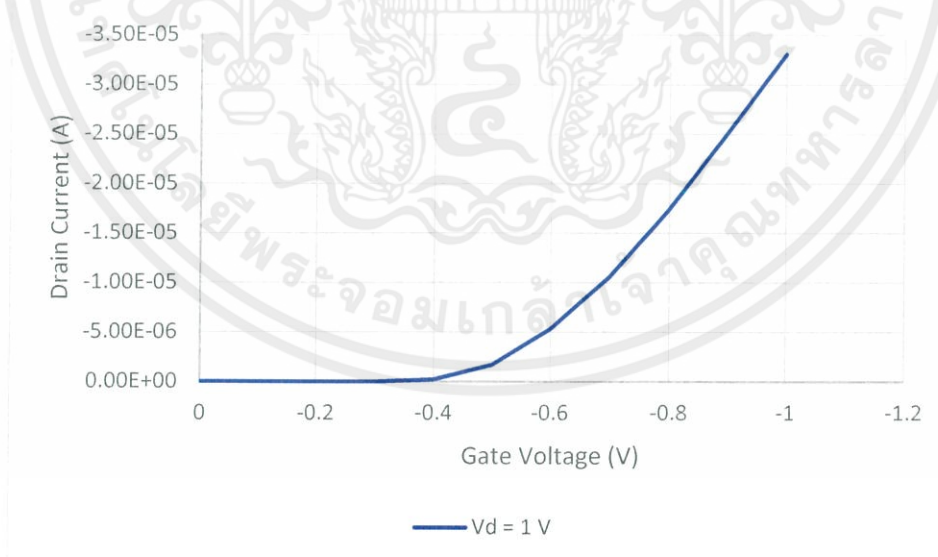
4.3.2.2 ช่องทางเดินกระแสขนาด 10 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.50 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร

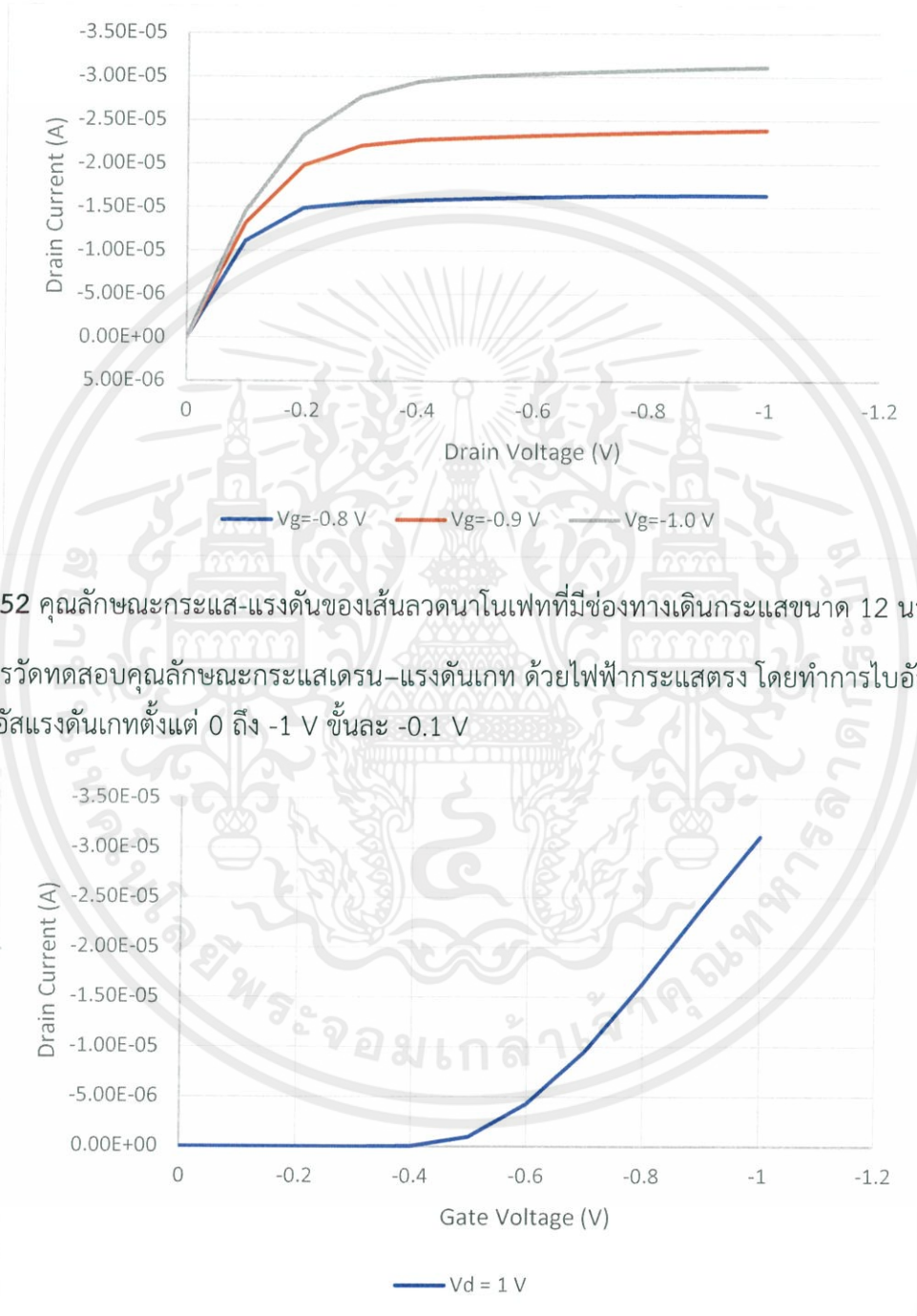
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



รูปที่ 4.51 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 10 นาโนเมตร

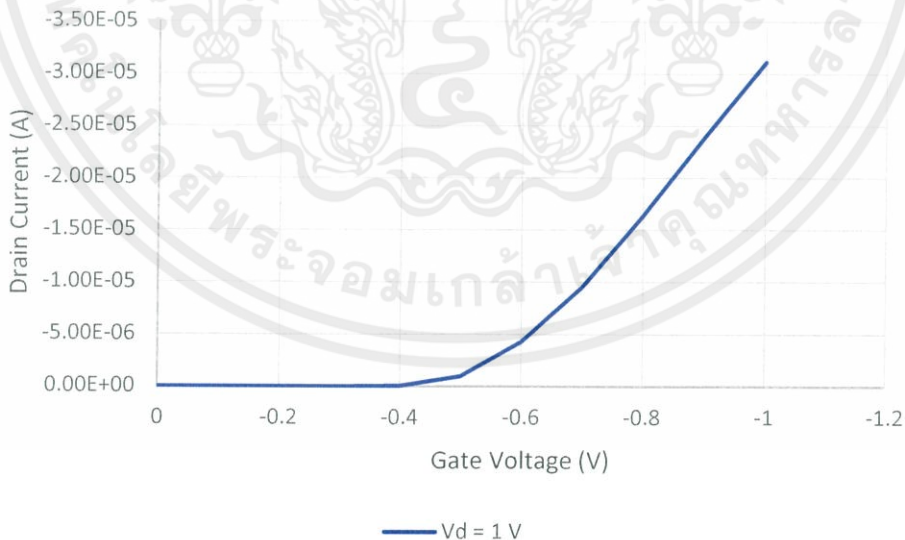
4.3.2.3 ช่องทางเดินกระแสขนาด 12 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.52 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร

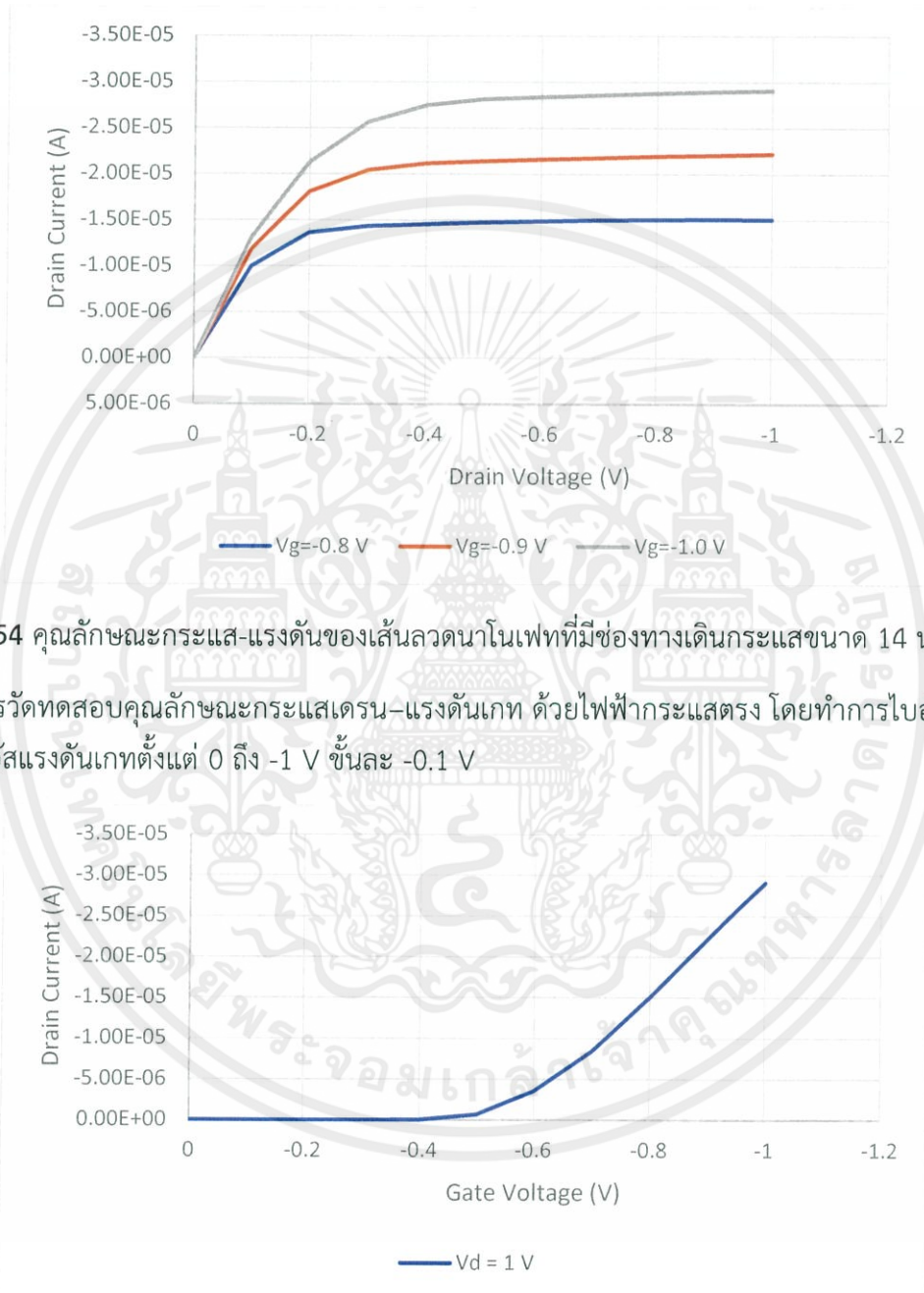
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.53 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีช่องทางเดินกระแสขนาด 12 นาโนเมตร

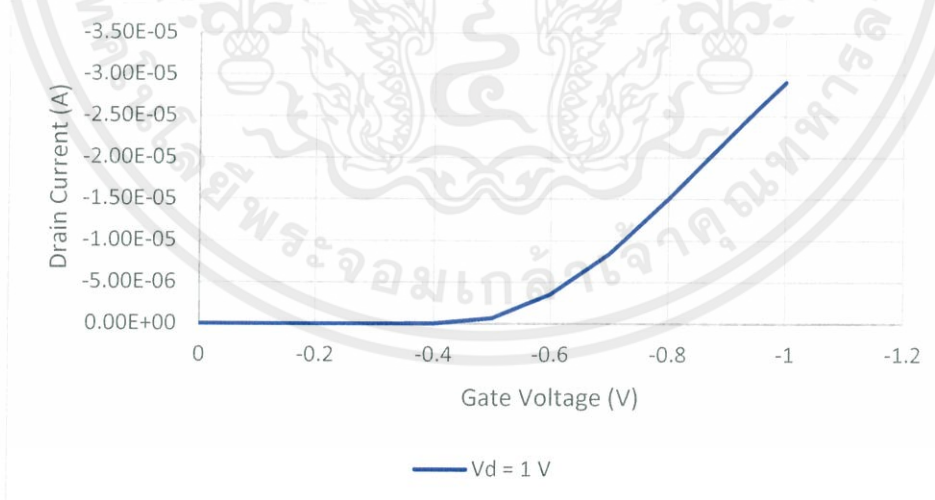
4.3.2.4 ช่องทางเดินกระแสขนาด 14 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไป้อสแรงดันเกต -0.8 -0.9 และ -1 V และไป้อสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



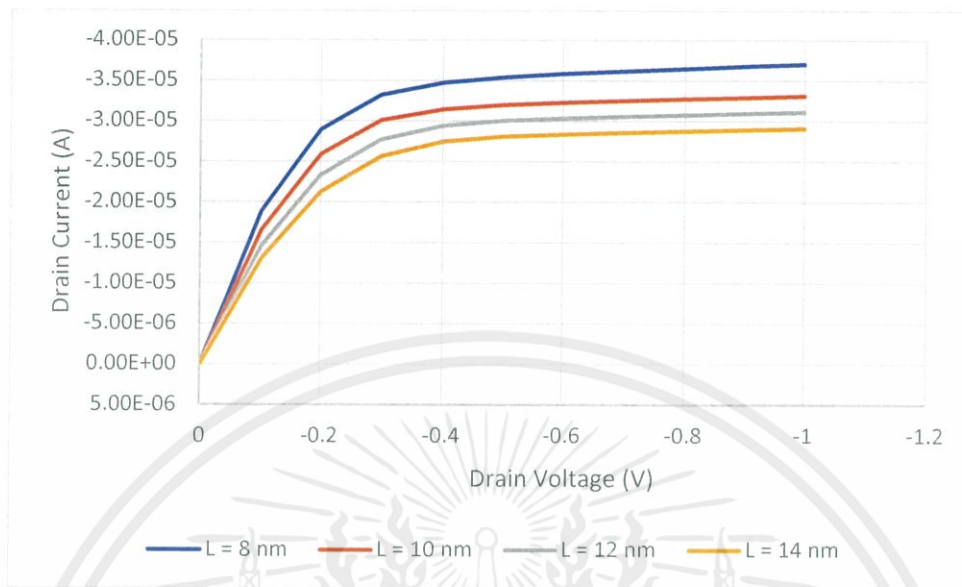
รูปที่ 4.54 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเพทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไป้อสแรงดันเดรน -1 V และไป้อสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



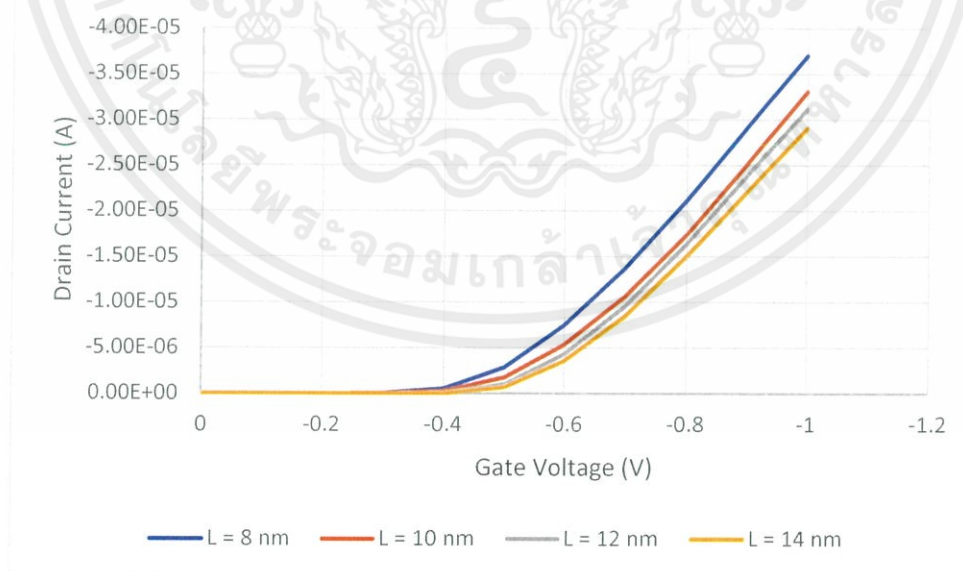
รูปที่ 4.55 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเพทที่มีช่องทางเดินกระแสขนาด 14 นาโนเมตร

4.3.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความยาวช่องทางเดินกระแส



รูปที่ 4.56 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกัน ในกรณี $V_g = -1$ V

จากรูปที่ 4.56 ขณะทำการไบอัสแรงดันเกต -1 โวลต์ ค่ากระแสเดรนในช่วงอิ่มตัวของเส้นลวดนาโนเฟทที่มีขนาดความยาวช่องทางเดินกระแส 8 นาโนเมตร มีค่าสูงที่สุด และเส้นลวดนาโนเฟทที่มีขนาดช่องทางเดินกระแสมากขึ้น จะให้ค่ากระแสในช่วงอิ่มตัวน้อยลง เนื่องจากค่าความต้านทานภายในช่องทางเดินกระแสของเส้นลวดนาโนเฟทที่เพิ่มขึ้นตามความยาว



รูปที่ 4.57 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความยาวช่องทางเดินกระแสแตกต่างกันในกรณี $V_D = -1$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.57 หลังจากทำการวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกตพบว่า กระแสเดรนของโครงสร้างเส้นลวดนาโนเฟทที่มีขนาดความยาวช่องทางเดินกระแสสั้น จะเริ่มเปลี่ยนแปลงเข้าสู่ช่วงซับเทรชโฮลด์ด้วยแรงดันเกตน้อยที่สุด

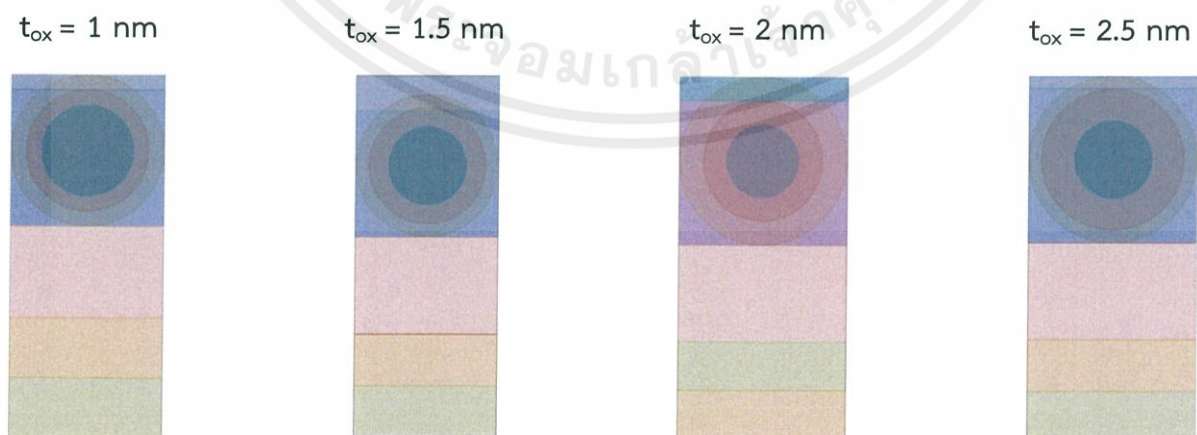
ตารางที่ 4.5 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความยาวช่องทางเดินกระแส

คุณลักษณะทางไฟฟ้า ความยาวช่องทางเดินกระแส (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
8	37.0	-0.333
10	33.1	-0.354
12	31.1	-0.385
14	29.1	-0.391

จากตารางที่ 4.5 เมื่อช่องทางเดินกระแสของเส้นลวดนาโนเฟทมีขนาดความยาวมากขึ้น ทำให้กระแสเดรนอิ่มตัวลดลง แต่ทำให้ค่าแรงดันขีดเริ่มเพิ่มขึ้น จากการศึกษาการปรับเปลี่ยนขนาดความยาวช่องทางเดินกระแส ของเส้นลวดนาโนเฟทพบว่า เส้นลวดนาโนเฟทควรมีขนาดความยาวช่องทางเดินกระแสสั้น จึงจะให้ค่าแรงดันขีดเริ่มต่ำ และกระแสเดรนอิ่มตัวสูง

4.4 การศึกษาการปรับเปลี่ยนขนาดความหนาเกตออกไซด์

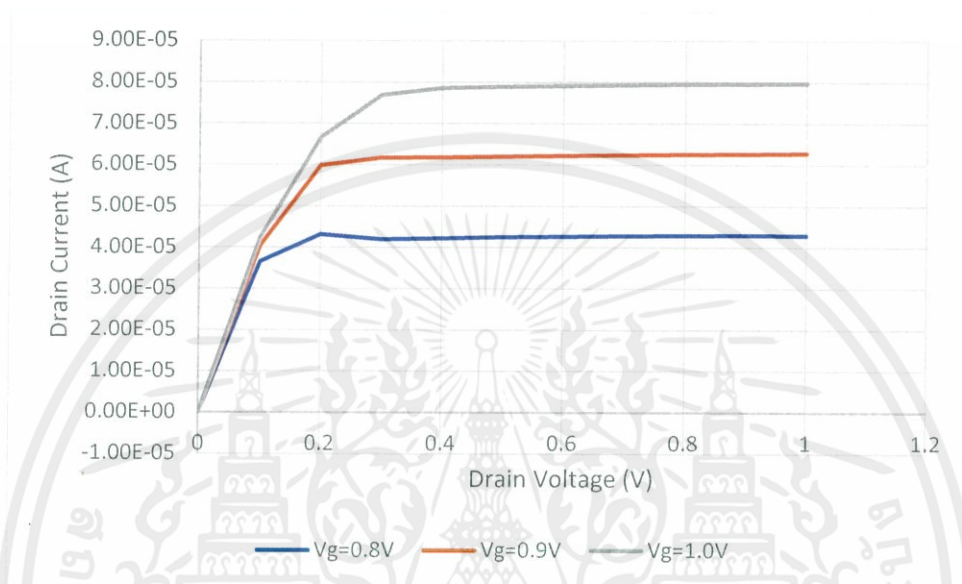
ในการทดลองทำการปรับความหนาชั้นฉนวนขั้วเกต (t_{ox}) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดความหนาชั้นเกตออกไซด์ที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยขนาดความหนา 1 1.5 2 และ 2.5 nm ความยาวช่องทางเดินกระแส 8 nm และ เส้นผ่าศูนย์กลางชั้นซิลิคอนเจอมาเนียม 6 nm โดยใช้วัสดุ HfO_2 เป็นฉนวนขั้วเกต



4.4.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)

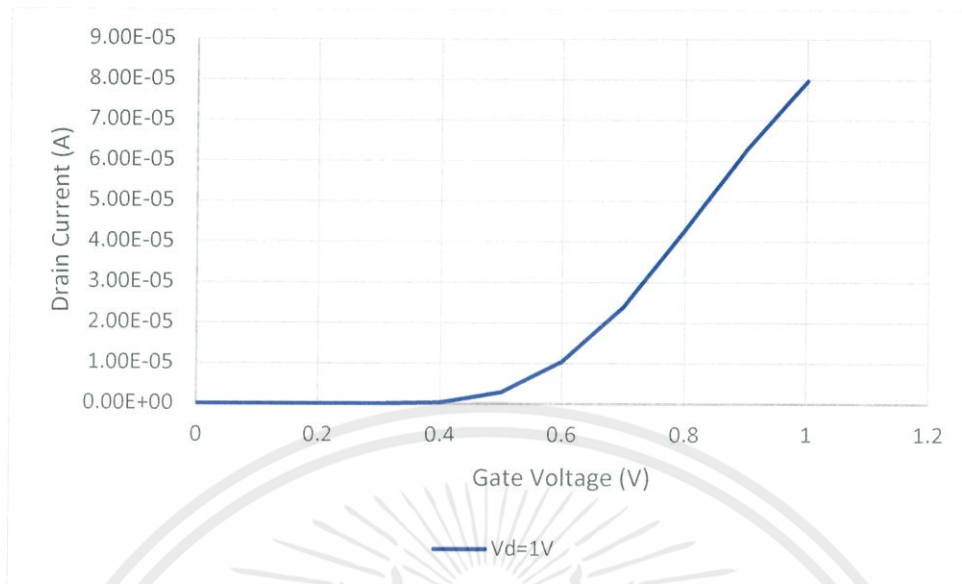
4.4.1.1 ความหนาเทออกไซด์ขนาด 1 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไป้อสแรงดันเกต 0.8 0.9 และ 1 V และไป้อสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.58 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟตที่มีความหนาเทออกไซด์ขนาด 1 นาโนเมตร

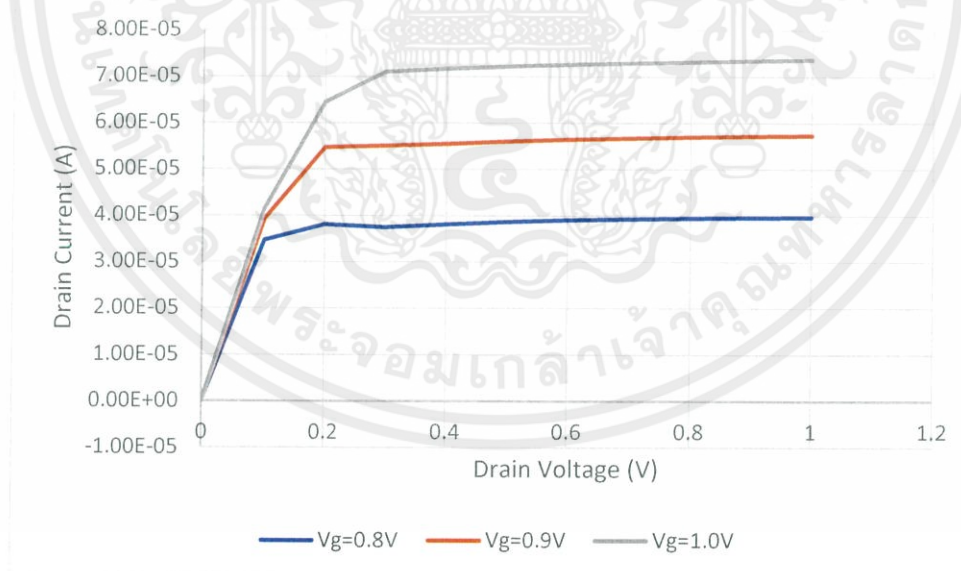
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไป้อสแรงดันเดรน 1 V และไป้อสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.59 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเพทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร

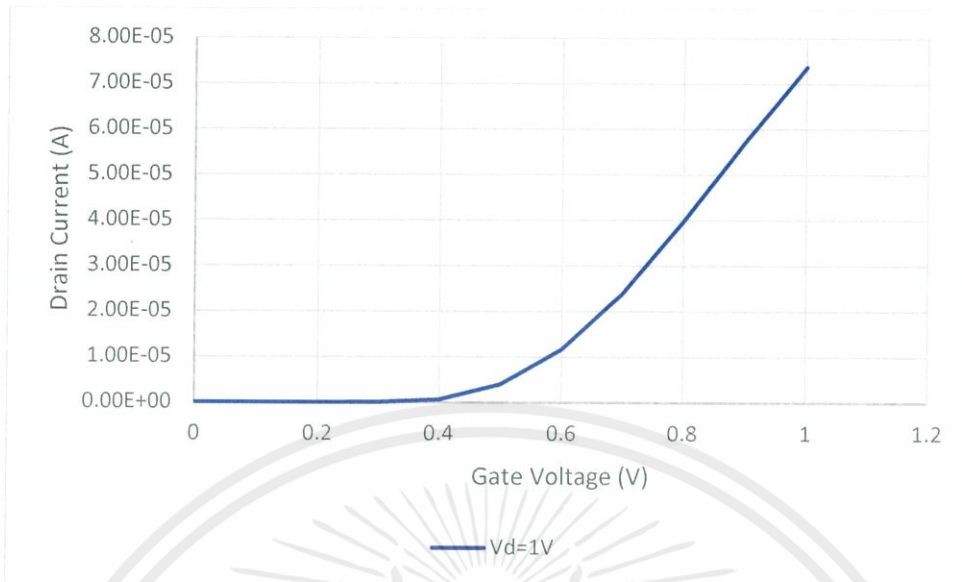
4.4.1.2 ความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.60 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเพทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

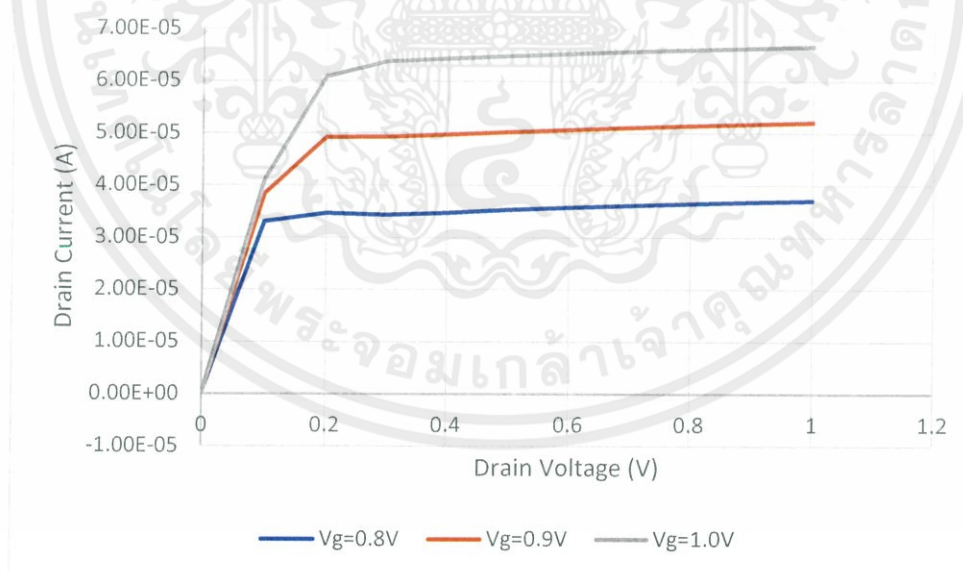
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.61 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

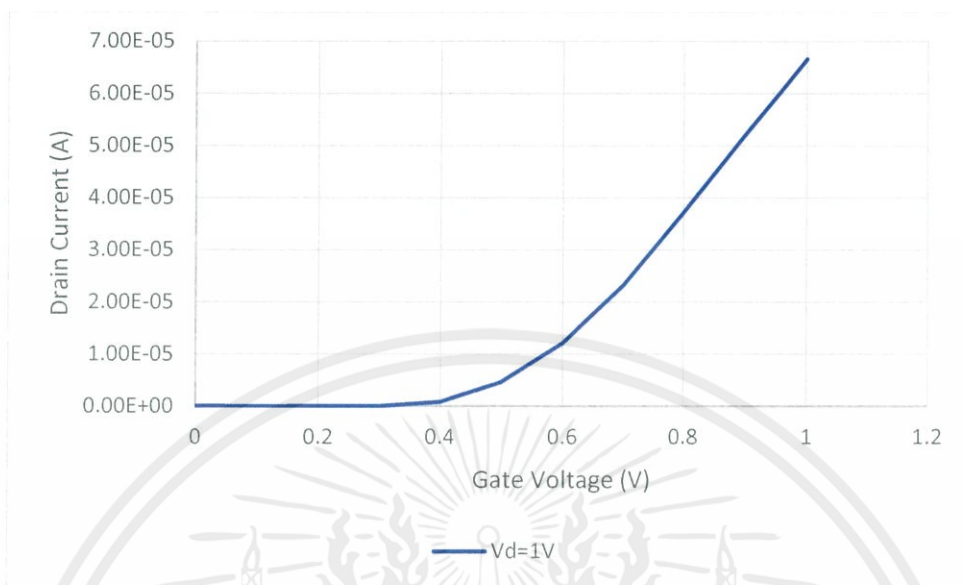
4.4.1.3 ความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.62 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

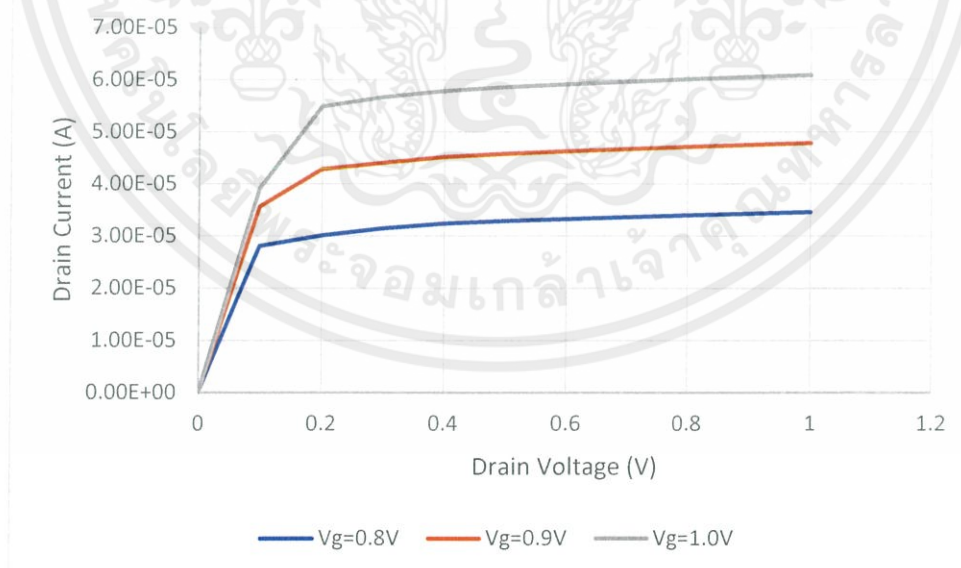
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.63 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

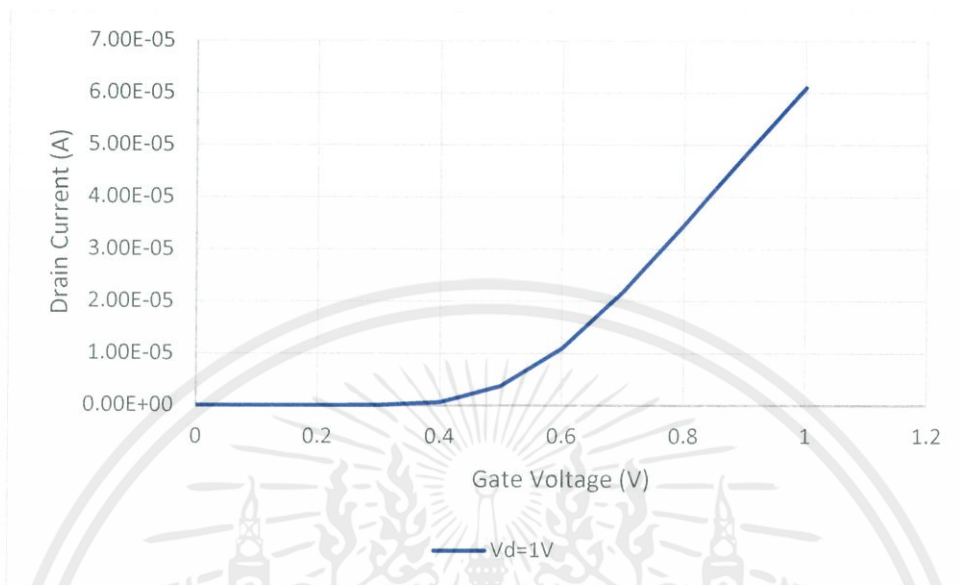
4.4.1.4 ความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



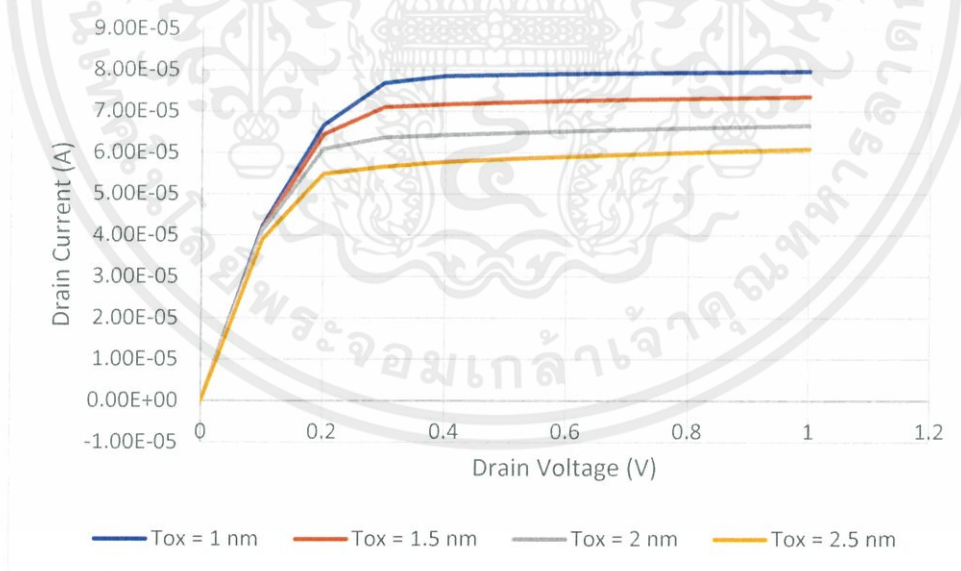
รูปที่ 4.64 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแสทราน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.65 คุณลักษณะกระแสทราน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

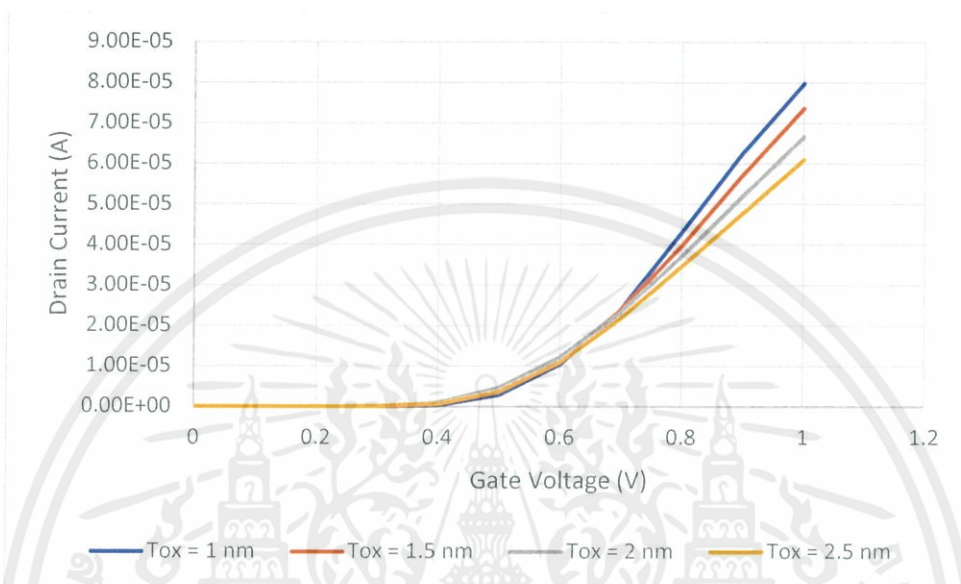
4.4.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความหนาเกตออกไซด์



รูปที่ 4.66 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกัน ในกรณี $V_g = 1$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.66 พบว่าโครงสร้างเส้นลวดนาโนเฟทที่มีขนาดความหนาเกตออกไซด์น้อย ให้กระแสเดรนสูง และเมื่อทำการเพิ่ม t_{ox} ทำให้กระแสเดรนลดลง เนื่องจากการเพิ่มขึ้นของความหนาชั้นเกตออกไซด์ มีผลกับค่าความจุไฟฟ้าในชั้นออกไซด์ (C_{ox}) มีค่าลดลงจึงส่งผลให้กระแสเดรนในช่วงเชิงเส้น และกระแสเดรนในช่วงอิ่มตัวลดลง



รูปที่ 4.67 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกันในกรณี $V_D = 1$ V

จากรูปที่ 4.67 หลังจากทำการวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกตพบว่า เมื่อโครงสร้างเส้นลวดนาโนเฟทมีค่า C_{ox} น้อยลงจะทำให้แรงดันขีดเริ่มลดลงตาม ซึ่งสัมพันธ์กับกระแสเดรนในช่วงเชิงเส้นด้วย

ตารางที่ 4.6 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความหนาเกตออกไซด์

คุณลักษณะทางไฟฟ้า ความหนาเกตออกไซด์ (nm)	กระแสเดรนอิ่มตัว (μ A)	แรงดันขีดเริ่ม (V)
1	79.7	0.279
1.5	73.6	0.285
2	66.6	0.330
2.5	60.9	0.346

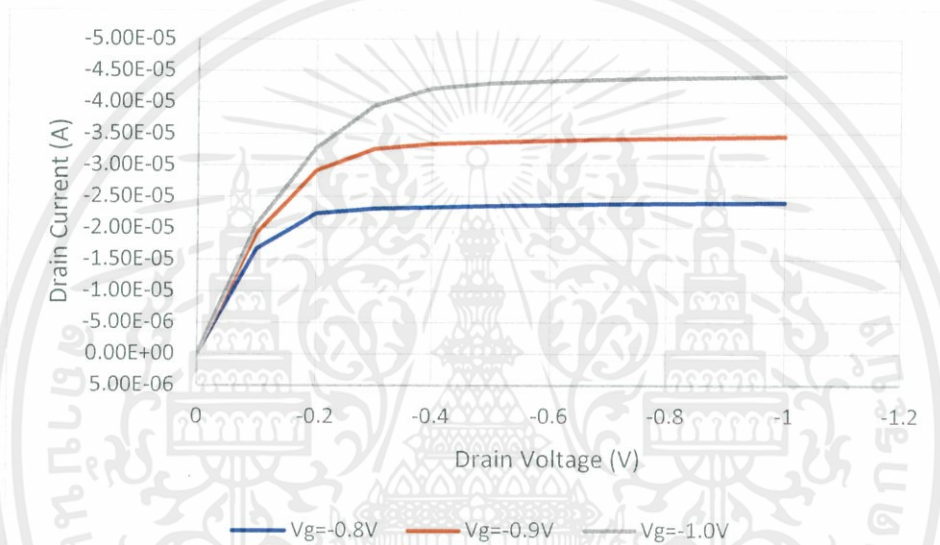
จากตารางที่ 4.6 การเพิ่มขึ้นของค่าความหนาเกตออกไซด์ ทำให้กระแสเดรนช่วงอิ่มตัว ลดลง แต่แรงดันขีดเริ่ม เพิ่มขึ้น เนื่องจากการลดลงของค่าความจุไฟฟ้าในชั้นออกไซด์เนื่องจากการเพิ่มขึ้นของ t_{ox}

จากการศึกษาในหัวข้อนี้ การออกแบบความหนาของชั้นเกตออกไซด์ควรให้มีความหนาน้อยที่สุด (สำหรับวัสดุฉนวนแบบ High-K) เพื่อให้กระแสตรงมาก และเพื่อป้องกันอิทธิพลของสนามไฟฟ้า รวมถึงควบคุมความจุไฟฟ้าภายในโครงสร้าง

4.4.2 เส้นลวดนาโนเฟตชนิดพี (SNWFET P-type)

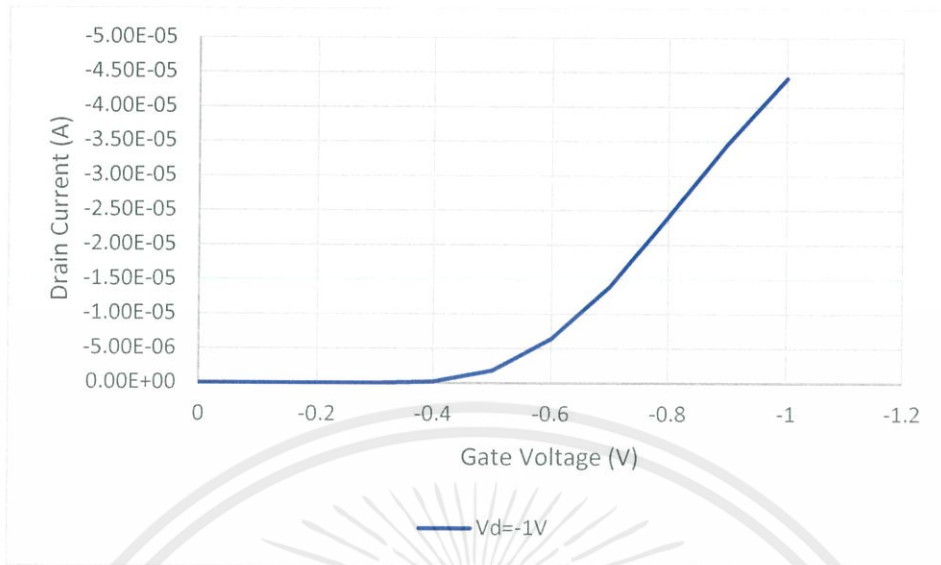
4.4.2.1 ความหนาเกตออกไซด์ขนาด 1 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไป้อสแรงดันเกต -0.8 -0.9 และ -1 V และไป้อสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.68 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟตที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร

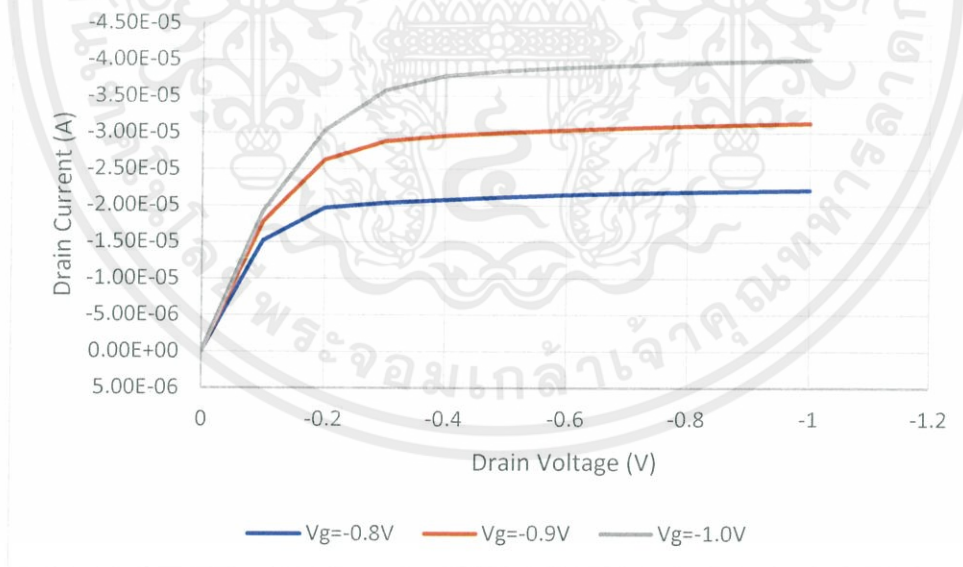
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไป้อสแรงดันเดรน -1 V และไป้อสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.69 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1 นาโนเมตร

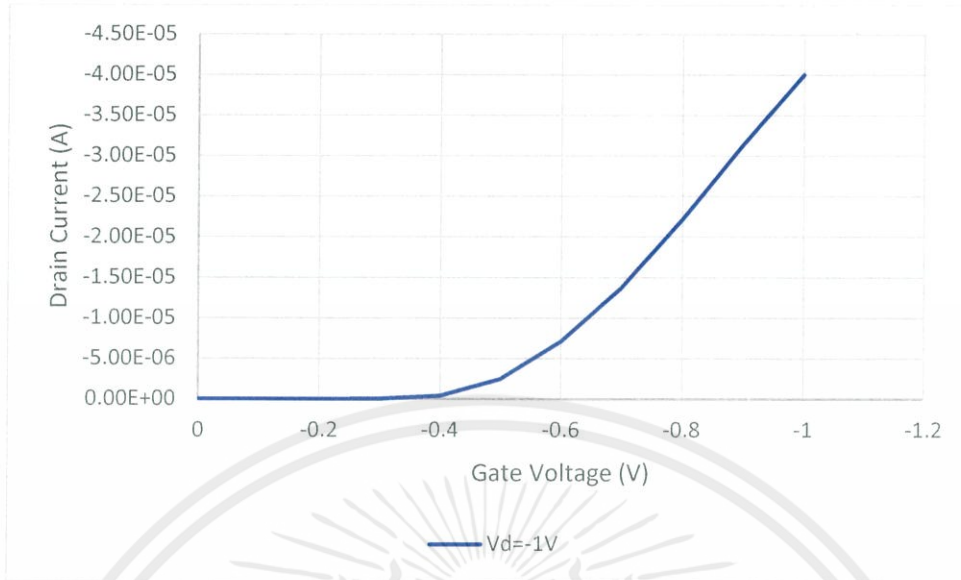
4.4.2.2 ความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.70 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

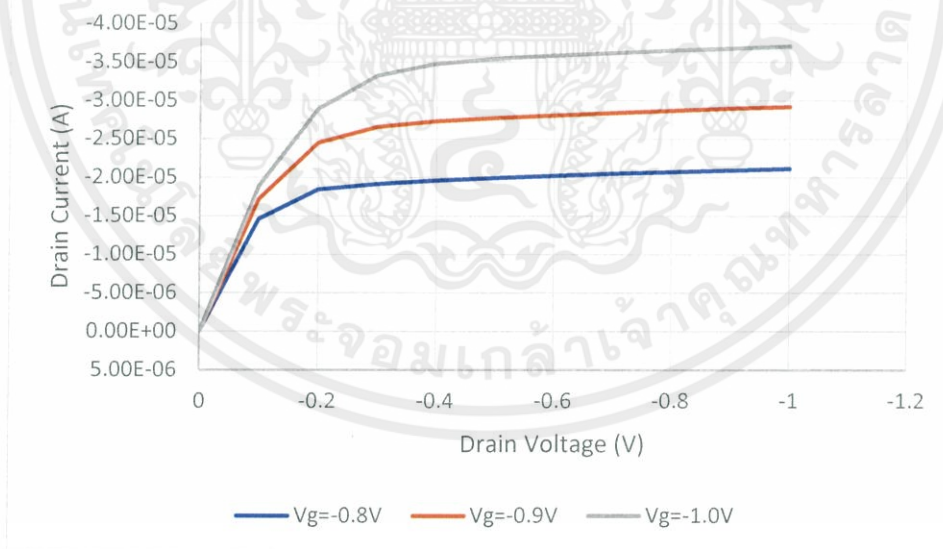
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.71 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 1.5 นาโนเมตร

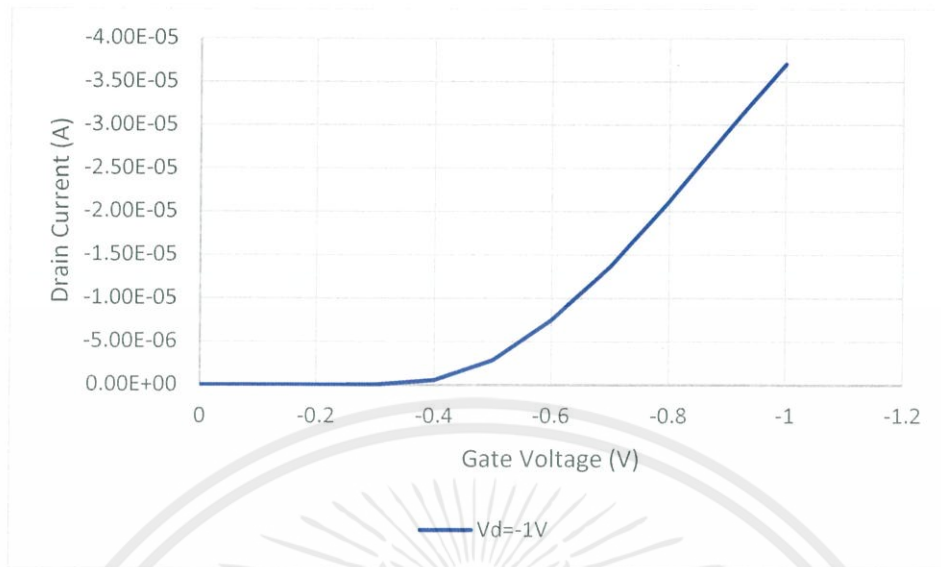
4.4.2.3 ความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.72 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

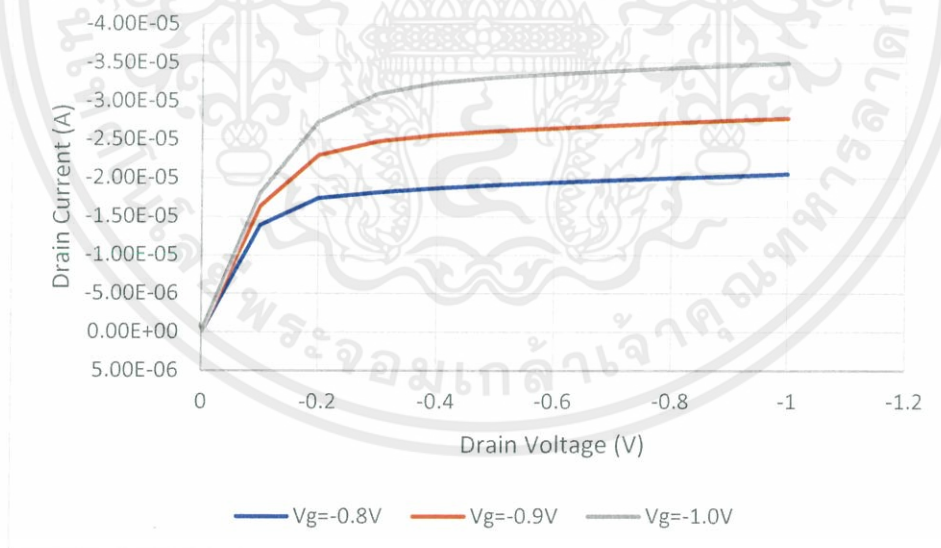
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.73 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2 นาโนเมตร

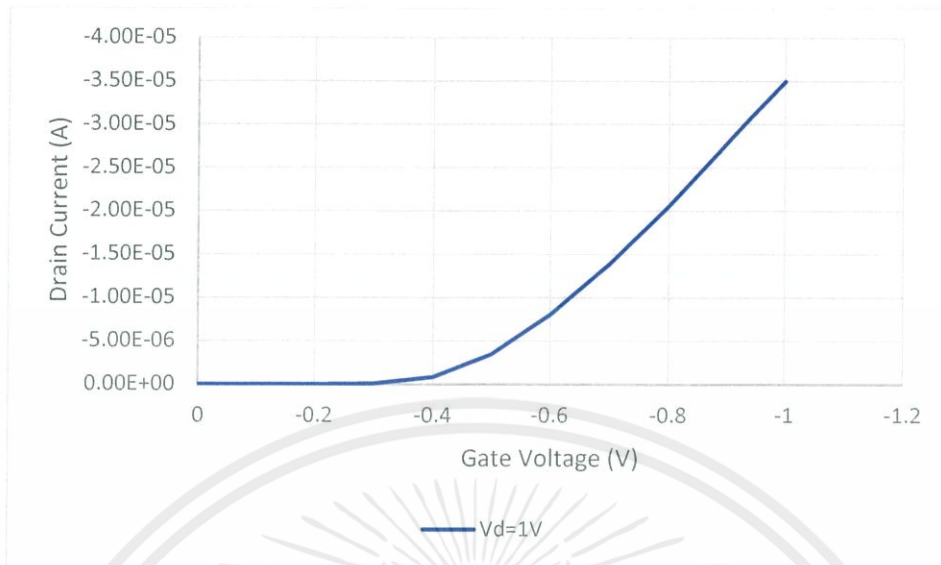
4.4.2.4 ความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



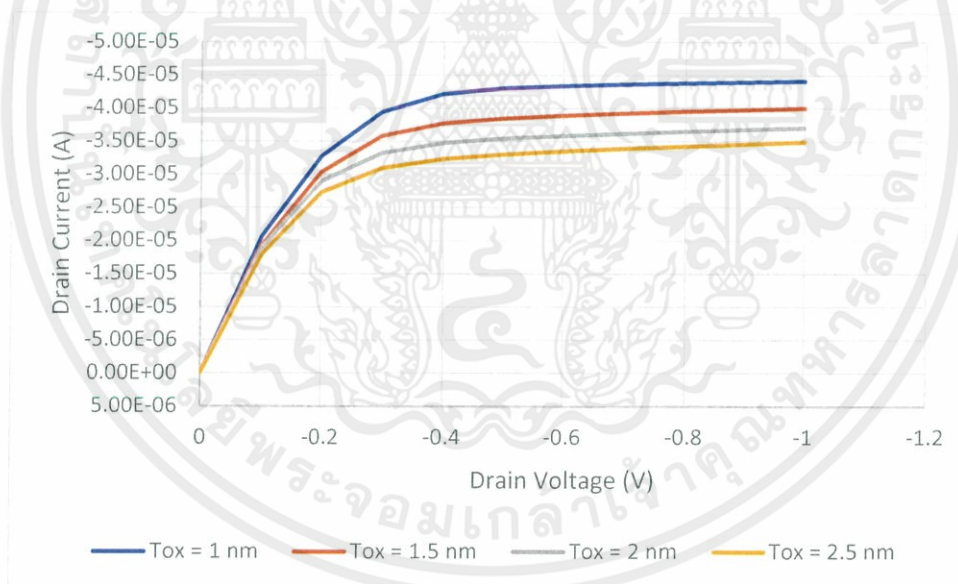
รูปที่ 4.74 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.75 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์ขนาด 2.5 นาโนเมตร

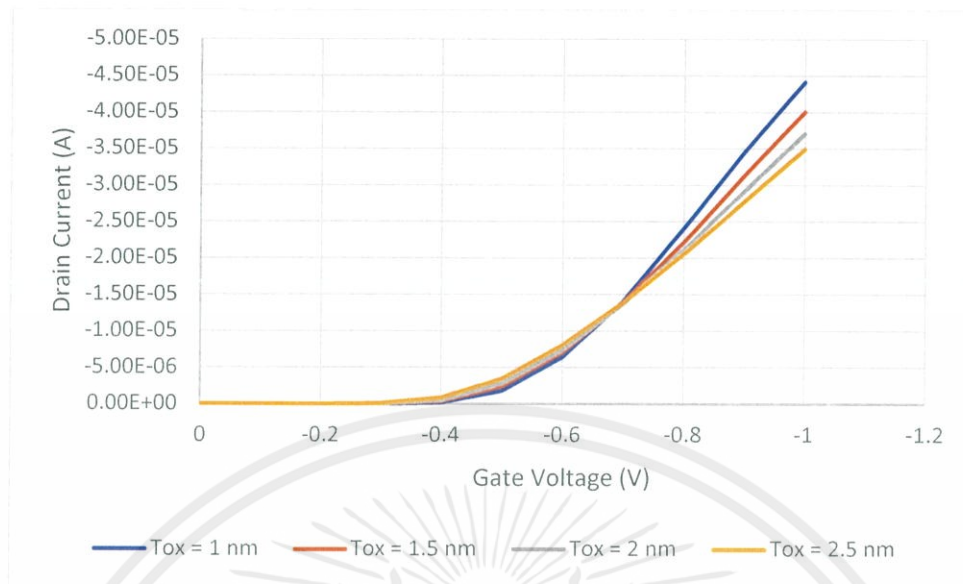
4.4.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของความหนาเกตออกไซด์



รูปที่ 4.76 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกัน ในกรณี $V_g = 1 \text{ V}$

จากรูปที่ 4.76 พบว่าโครงสร้างเส้นลวดนาโนเฟทที่มีขนาดความหนาเกตออกไซด์น้อย ให้กระแสตรงสูง และเมื่อทำการเพิ่ม t_{ox} ทำให้กระแสตรงลดลง เนื่องจากการเพิ่มขึ้นของความหนาชั้นเกตออกไซด์ มีผลกับค่าความจุไฟฟ้าในชั้นออกไซด์ (C_{ox}) มีค่าลดลงจึงส่งผลให้กระแสตรงในช่วงเชิงเส้น และกระแสตรงในช่วงอิ่มตัวลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.77 คุณลักษณะกระแสตรง-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกทออกไซด์แตกต่างกันในกรณี $V_D = 1$ V

จากรูปที่ 4.77 หลังจากทำการวัดทดสอบคุณลักษณะกระแสตรง-แรงดันเกตพบว่า เมื่อโครงสร้างเส้นลวดนาโนเฟทมีค่า C_{ox} น้อยลงจะทำให้แรงดันขีดเริ่มลดลงตาม ซึ่งสัมพันธ์กับกระแสตรงในช่วงเชิงเส้นด้วย

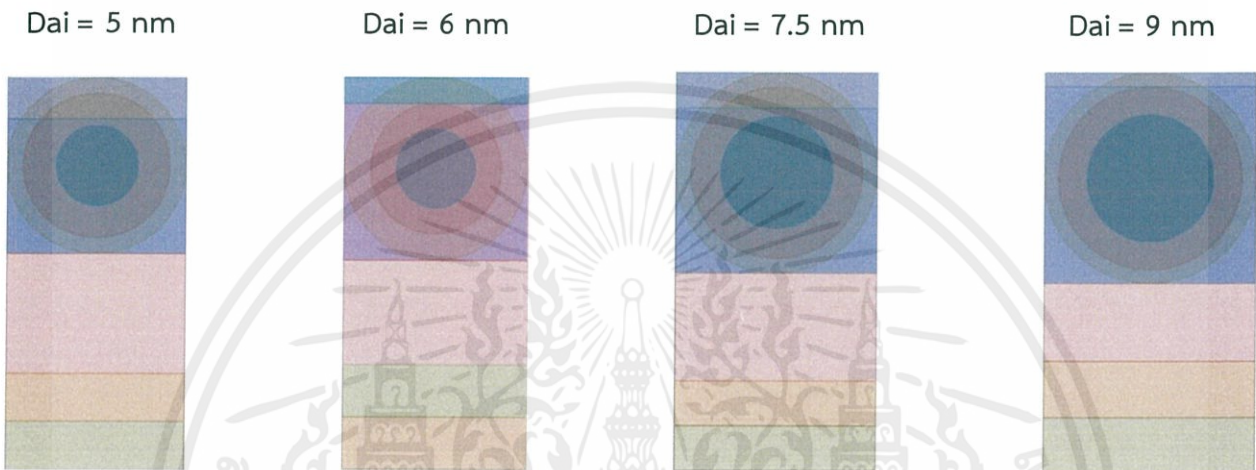
ตารางที่ 4.7 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับความหนาเกทออกไซด์

คุณลักษณะทางไฟฟ้า ความหนาเกทออกไซด์ (nm)	กระแสตรงอิมิต (μ A)	แรงดันขีดเริ่ม (V)
1	44.1	-0.297
1.5	40.0	-0.333
2	37.0	-0.346
2.5	34.9	-0.369

จากตารางที่ 4.7 การเพิ่มขึ้นของค่าความหนาเกทออกไซด์ ทำให้กระแสตรงช่วงอิมิตลดลง แต่แรงดันขีดเริ่มเพิ่มขึ้น เนื่องจากการลดลงของค่าความจุไฟฟ้าในชั้นออกไซด์เนื่องจากการเพิ่มขึ้นของ t_{ox} จากการศึกษาในหัวข้อนี้ การออกแบบความหนาของชั้นเกทออกไซด์ควรให้มีความหนาน้อยที่สุด (สำหรับวัสดุฉนวนแบบ High-K) เพื่อให้กระแสตรงมาก และเพื่อป้องกันอิทธิพลของสนามไฟฟ้า รวมถึงควบคุมความจุไฟฟ้าภายในโครงสร้าง

4.5 การศึกษาการปรับเปลี่ยนขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน

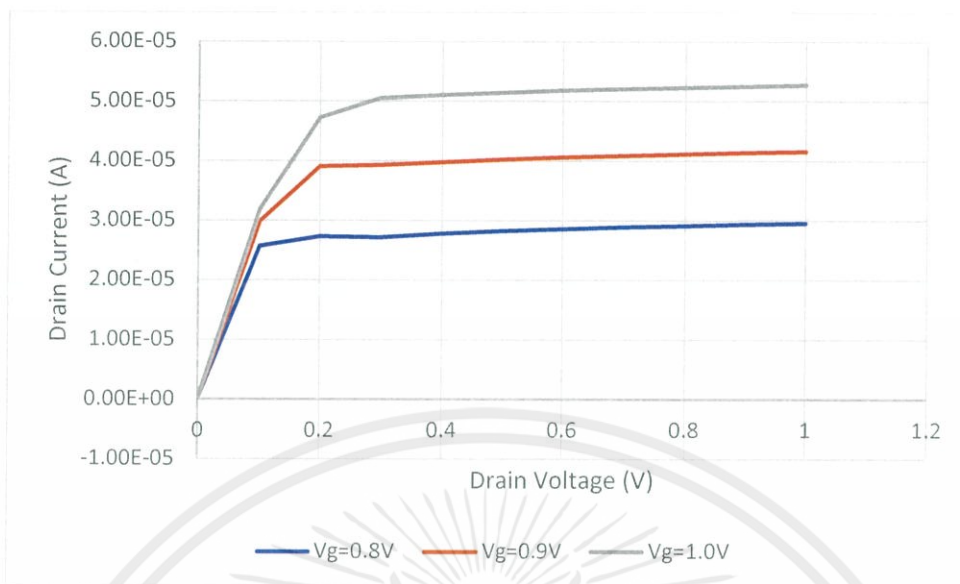
ในการทดลองทำการปรับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน (Diameter) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโนที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยขนาดเส้นผ่าศูนย์กลาง 5 6 7.5 และ 9 nm ความยาวช่องทางเดินกระแส 8 nm และ ขนาดความหนาเกตออกไซด์ 2 nm โดยใช้วัสดุ HfO_2 เป็นฉนวนขั้วเกต แสดงดังรูป



4.5.1 เส้นลวดนาโนเฟตชนิดเอ็น (SNWFET N-type)

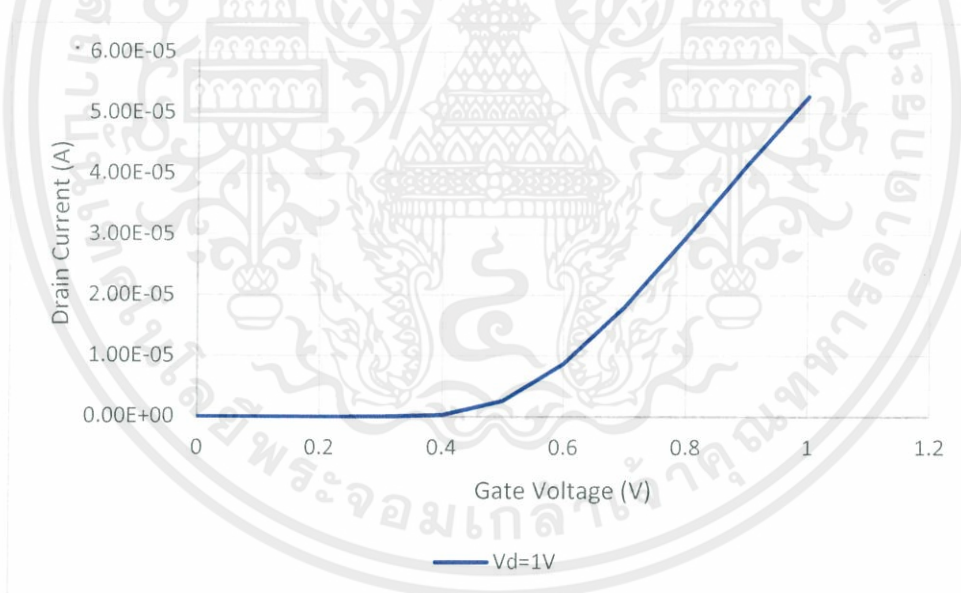
4.5.1.1 เส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.78 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

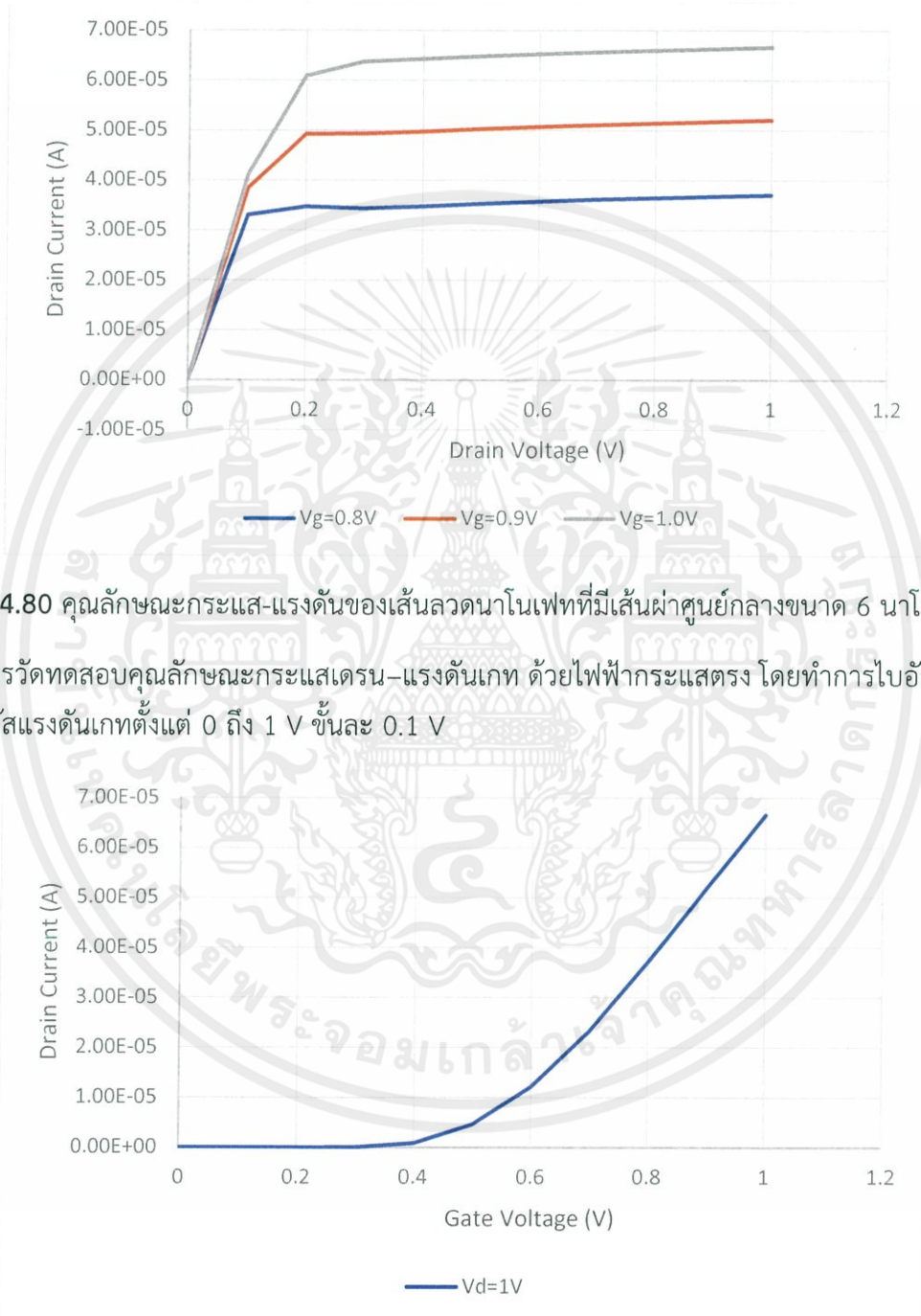
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.79 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

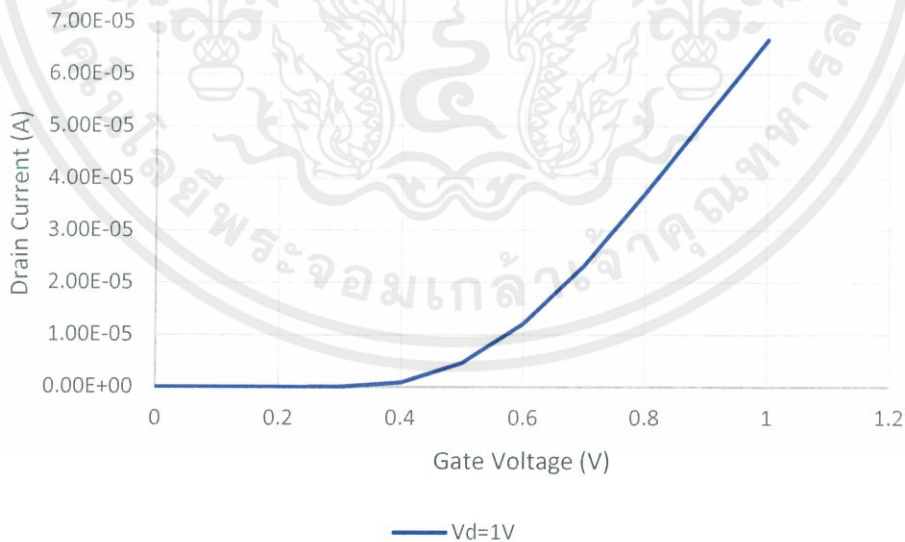
4.5.1.2 เส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.80 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

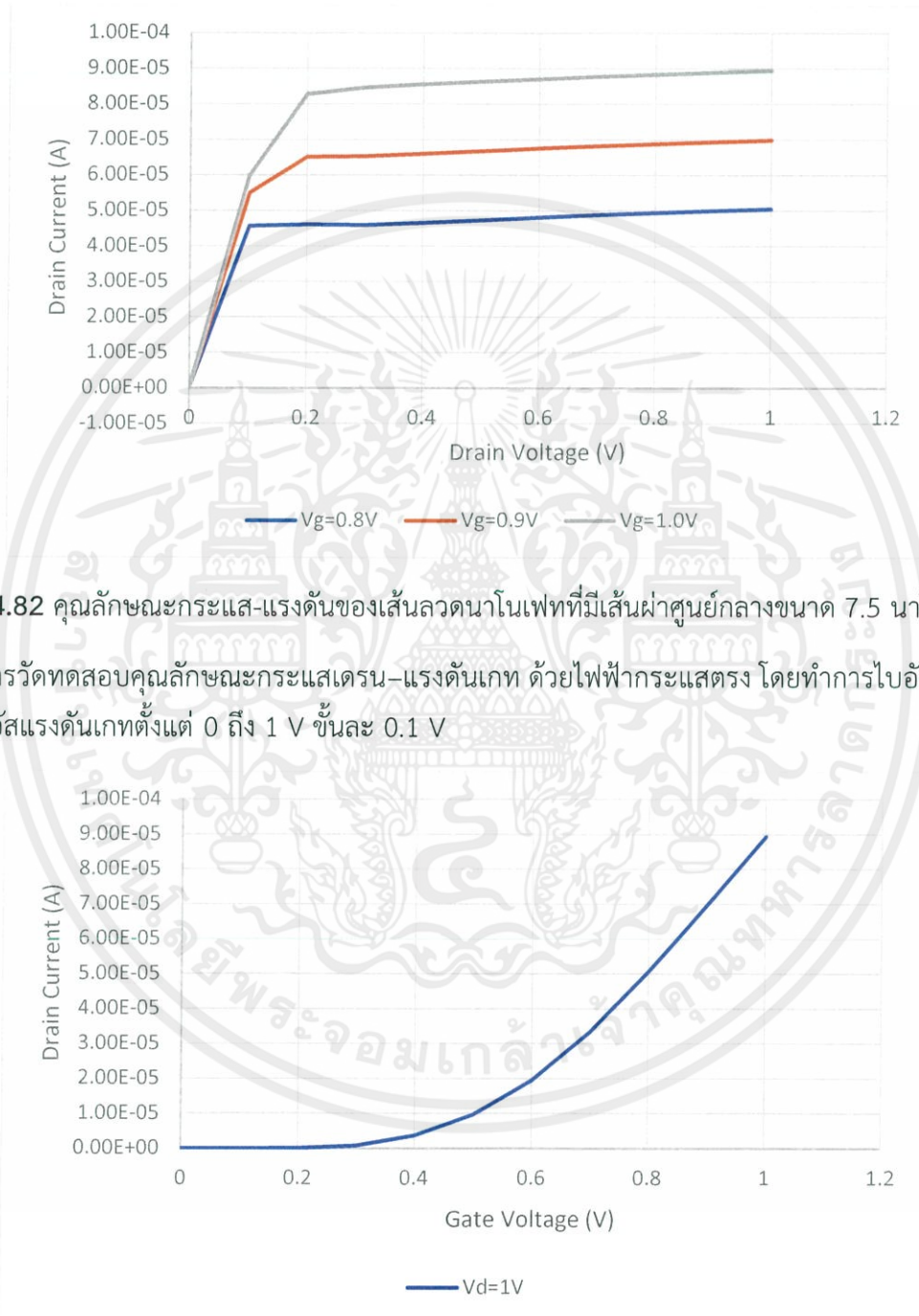
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.81 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

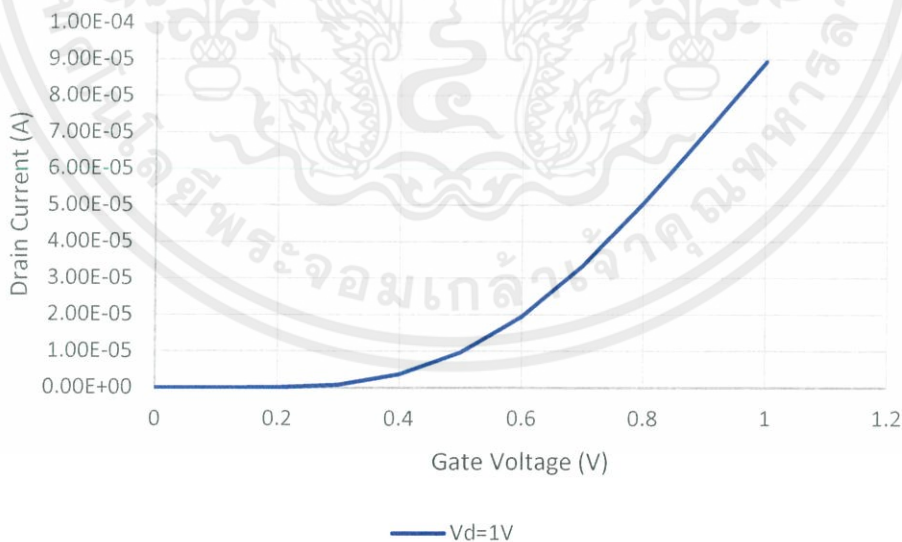
4.5.1.3 เส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.82 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

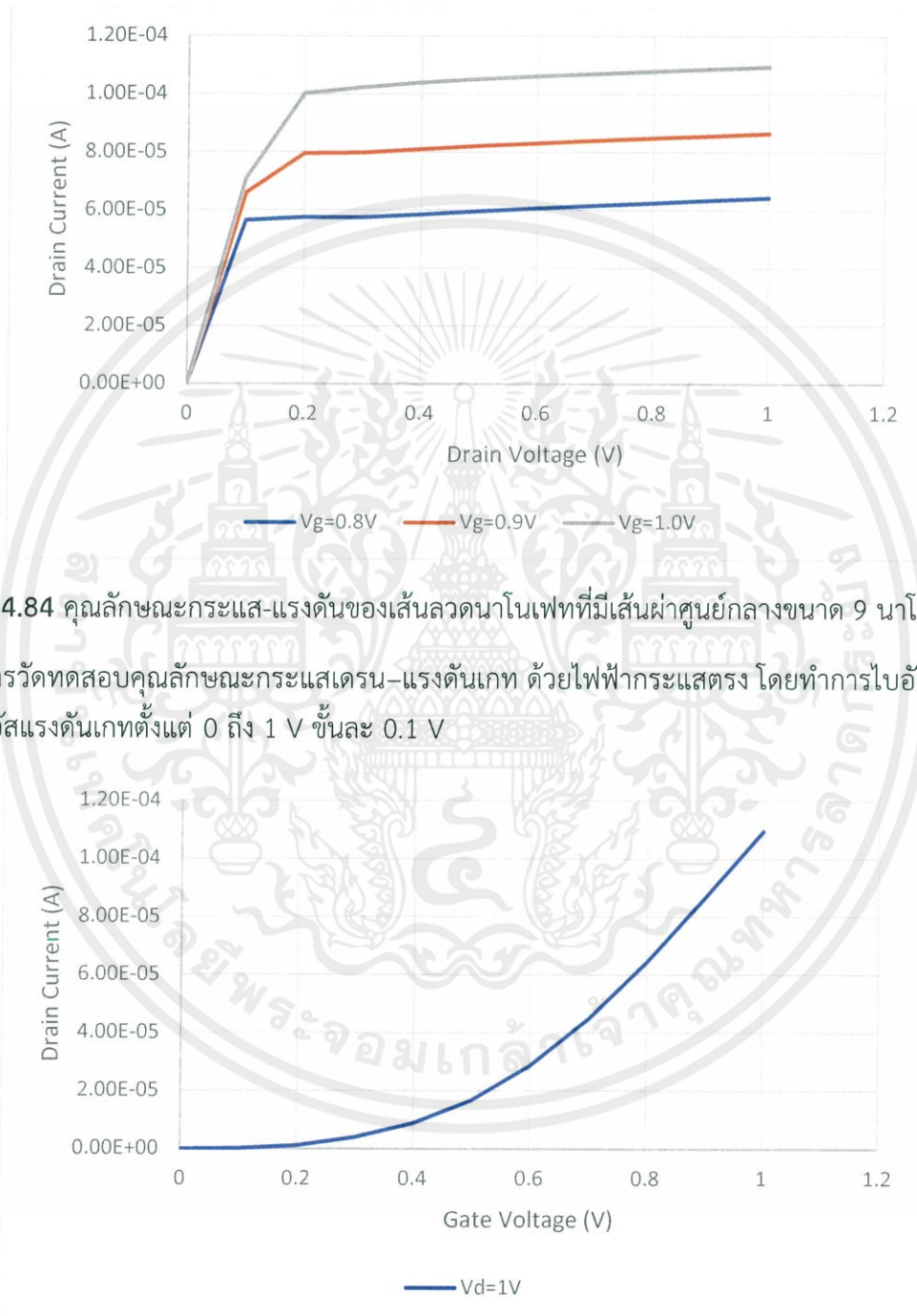
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.83 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

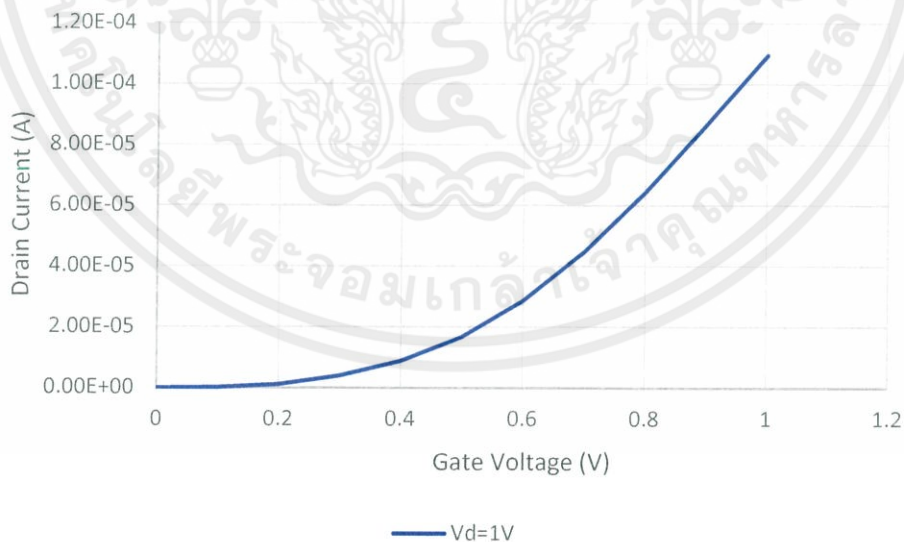
4.5.1.4 เส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0.8 0.9 และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.84 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

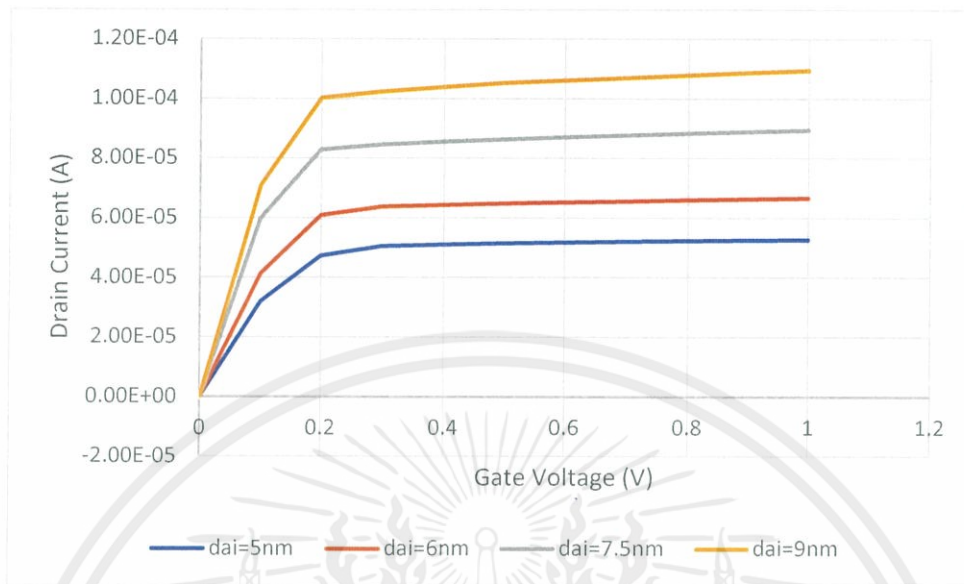
การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.85 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

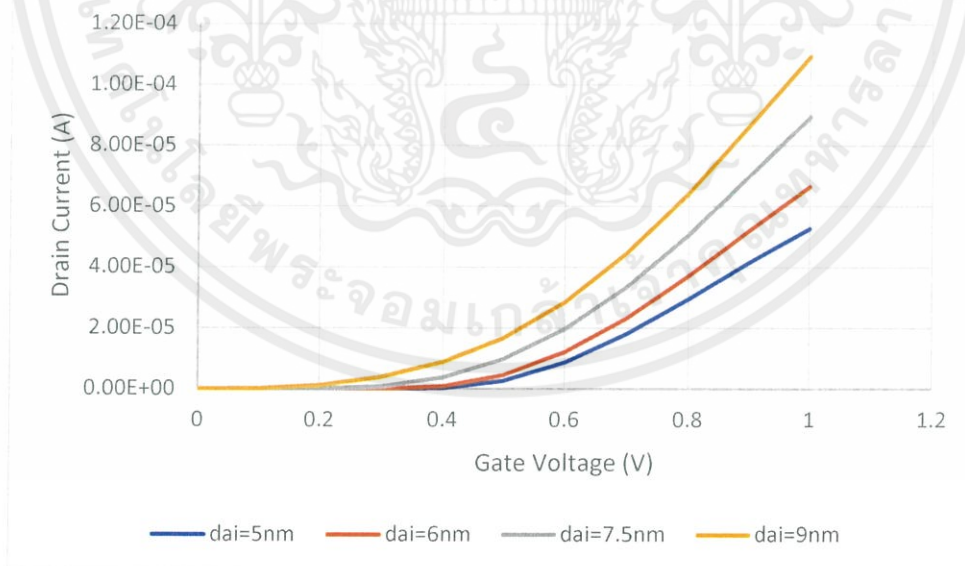
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.1.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน



รูปที่ 4.86 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางแตกต่างกัน ในกรณี $V_{gs} = 1\text{ V}$

จากรูปที่ 4.86 หลังจากทำการปรับแรงดันไบอัสเกตไปที่ 1 โวลต์พบว่า กระแสเดรนในช่วงอิมิตัวของเส้นลวดนาโนเฟทเพิ่มขึ้นตามขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน เนื่องจากขนาดเส้นผ่าศูนย์กลาง มีผลกับค่าความกว้างช่องทางเดินกระแส



รูปที่ 4.87 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกตออกไซด์แตกต่างกัน ในกรณี $V_D = 1\text{ V}$

จากรูปที่ 4.87 หลังจากทำการวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกตพบว่า กระแสเดรนของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางมาก กระแสเดรนจะเปลี่ยนจากช่วงคัตออฟเข้าสู่ช่วงเชิงเส้นด้วยแรงดันเกตที่น้อย และการเพิ่มขึ้นของขนาดเส้นผ่าศูนย์กลาง เป็นผลให้โครงสร้างเส้นลวดนาโนเฟทมีแรงดันขีดเริ่มลดลง ด้วย เนื่องจากมีพื้นที่ให้พาหะเคลื่อนที่จากซอสไปสู่ส่วนของเดรนได้มากขึ้น

ตารางที่ 4.8 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน

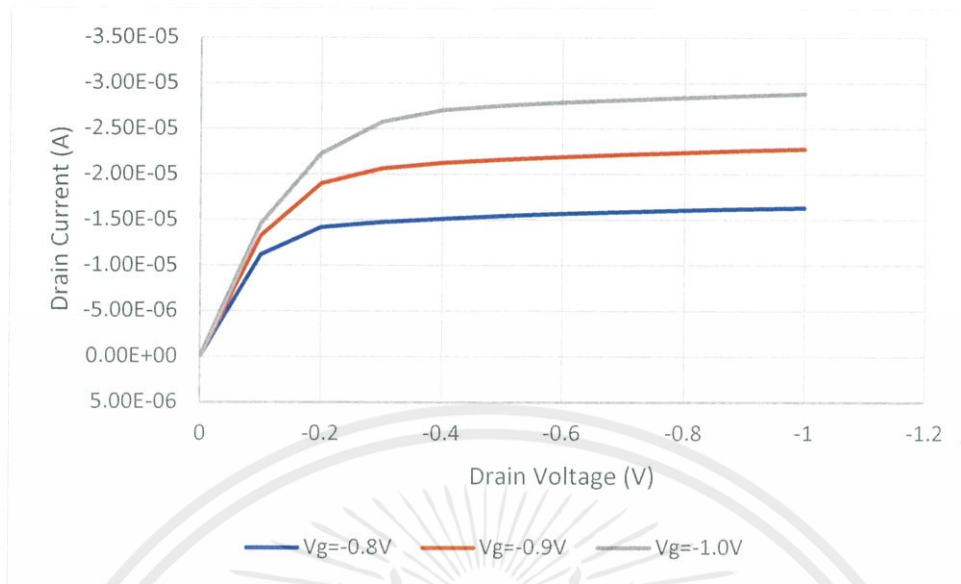
คุณลักษณะทางไฟฟ้า เส้นผ่าศูนย์กลางของเส้นลวด นาโน (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
5	52.7	0.360
6	66.6	0.330
7.5	89.4	0.258
9	109.0	0.161

จากตารางที่ 4.8 การปรับเปลี่ยนขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโนให้มีความมากขึ้น ทำให้พื้นที่ผิวของชั้นซิลิคอนเจมาเนียมมีพื้นที่มากขึ้น ส่งผลทำให้กระแสเดรนในช่วงอิ่มตัวสูงขึ้นตาม แต่ทำให้แรงดันขีดเริ่มลดลง

4.5.2 เส้นลวดนาโนเฟทชนิดพี (SNWFET P-type)

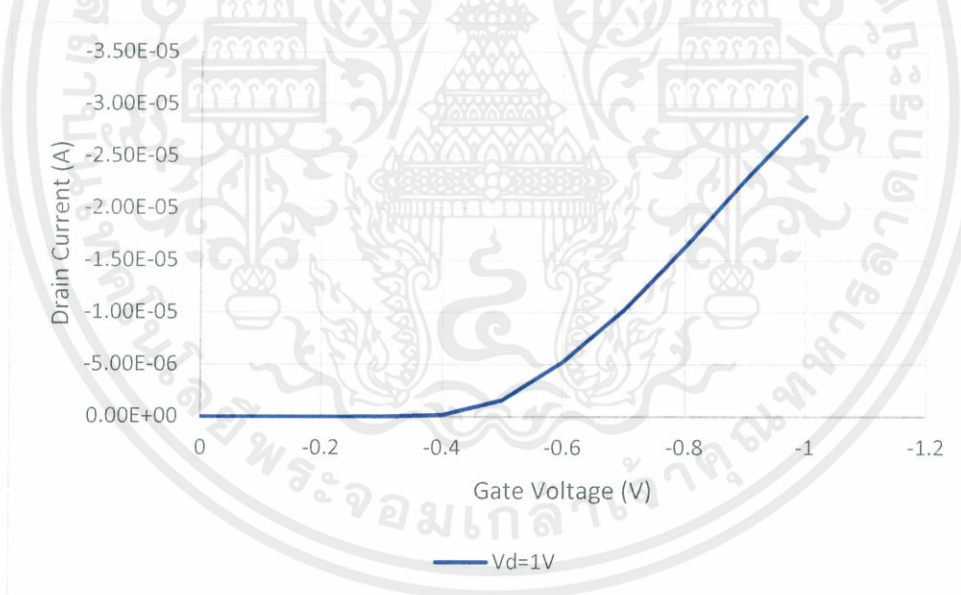
4.5.2.1 เส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.88 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

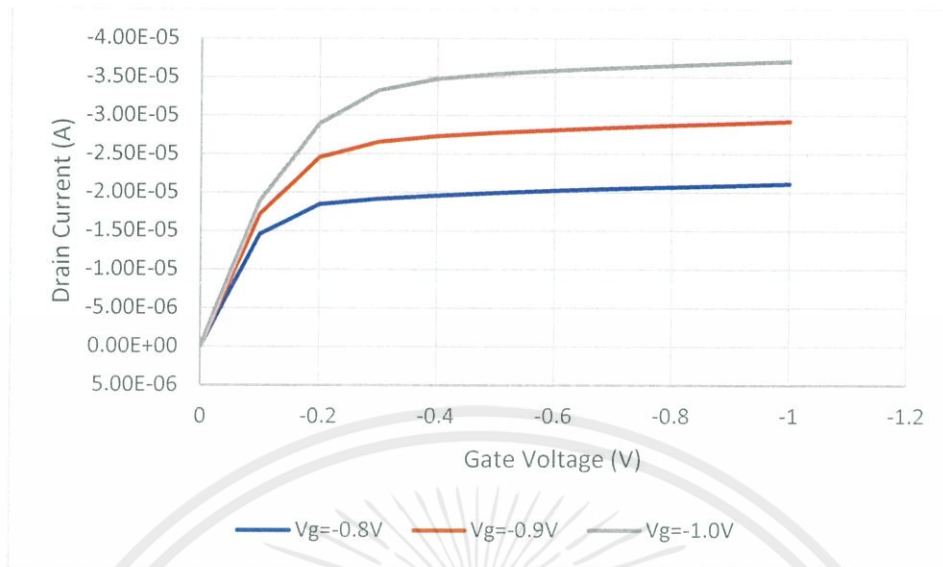
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.89 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 5 นาโนเมตร

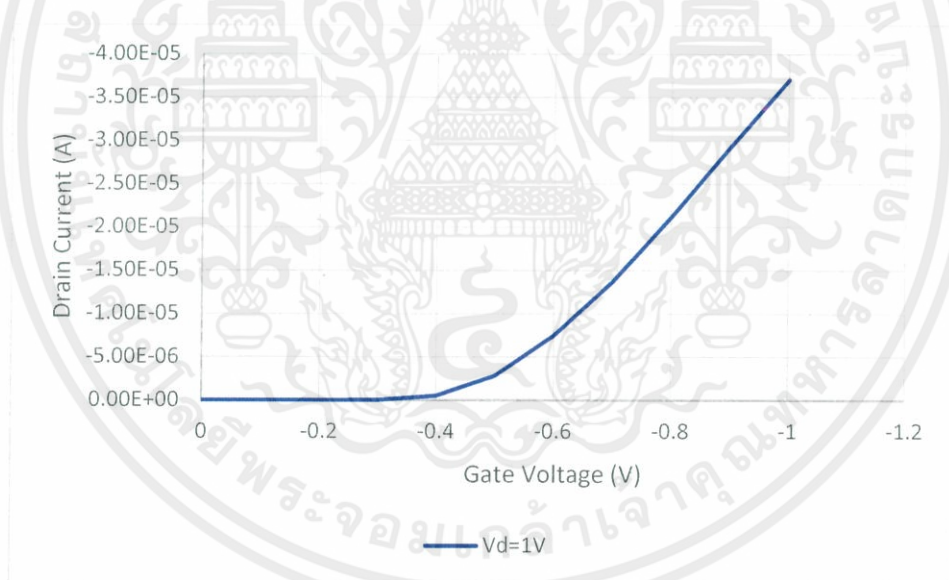
4.5.2.2 เส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8- 0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.90 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

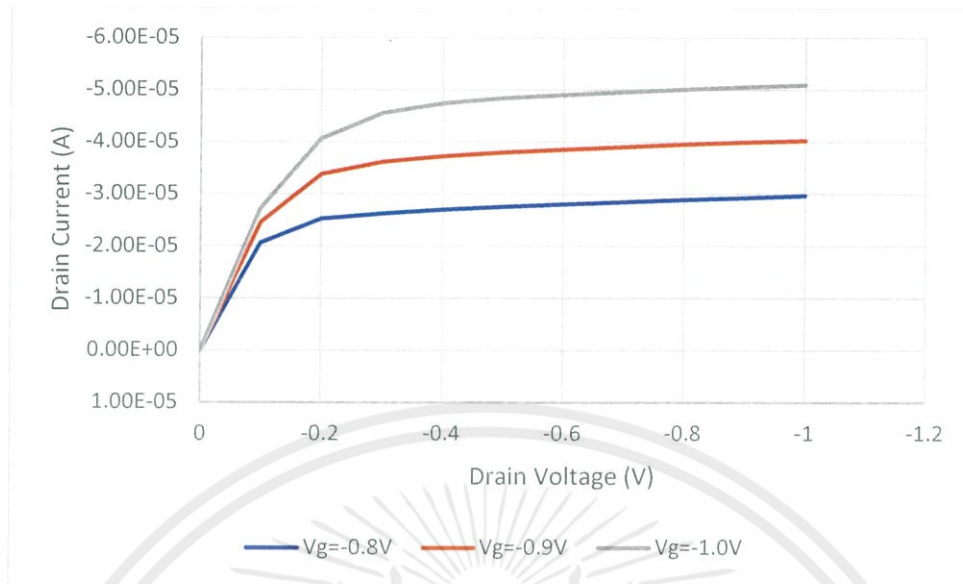
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.91 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 6 นาโนเมตร

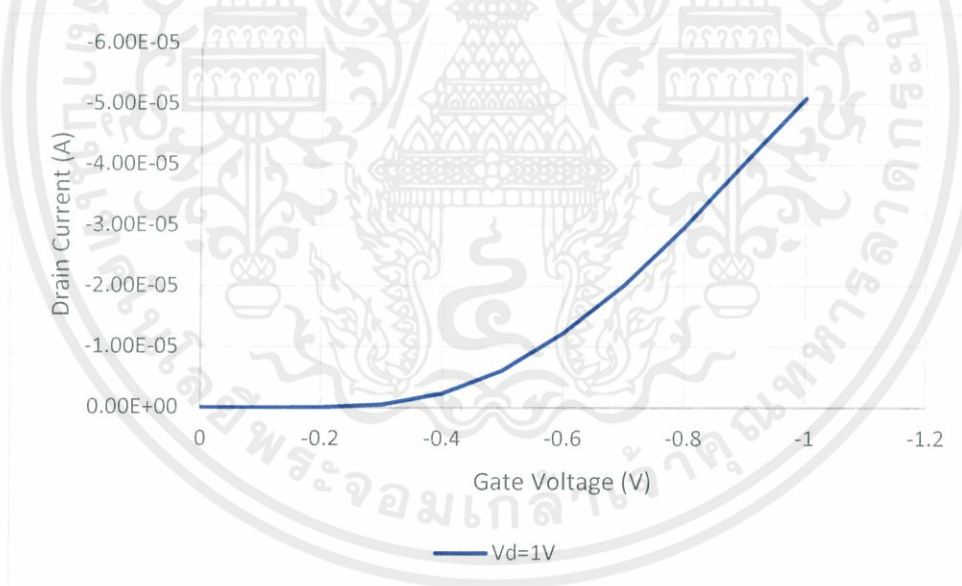
4.5.2.3 เส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.92 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

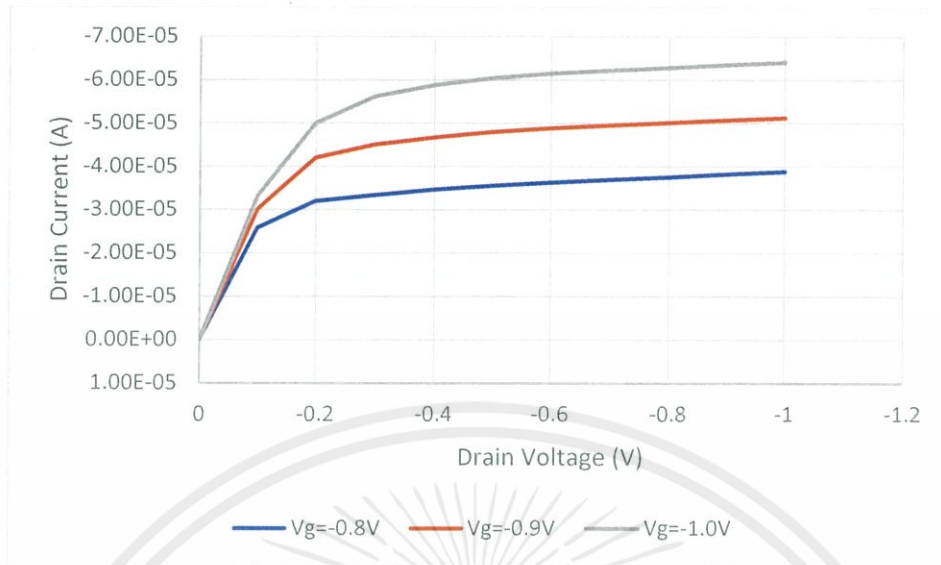
การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ชั้นละ -0.1 V



รูปที่ 4.93 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 7.5 นาโนเมตร

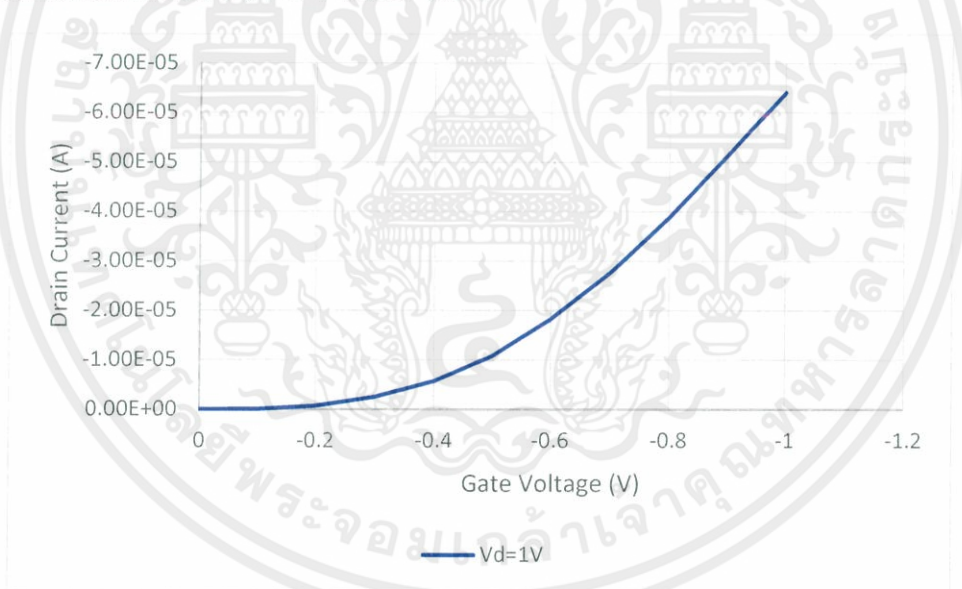
4.5.2.4 เส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต -0.8 -0.9 และ -1 V และไบอัสแรงดันเดรนจาก 0 ถึง -1 V ชั้นละ -0.1 V



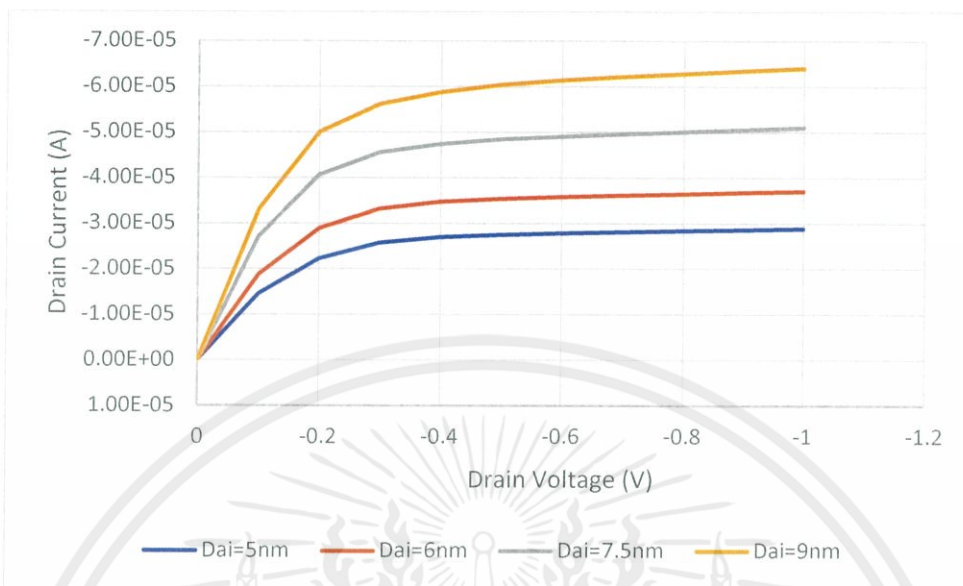
รูปที่ 4.94 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

การวัดทดสอบคุณลักษณะกระแส-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน -1 V และไบอัสแรงดันเกตตั้งแต่ 0 ถึง -1 V ขั้นละ -0.1 V



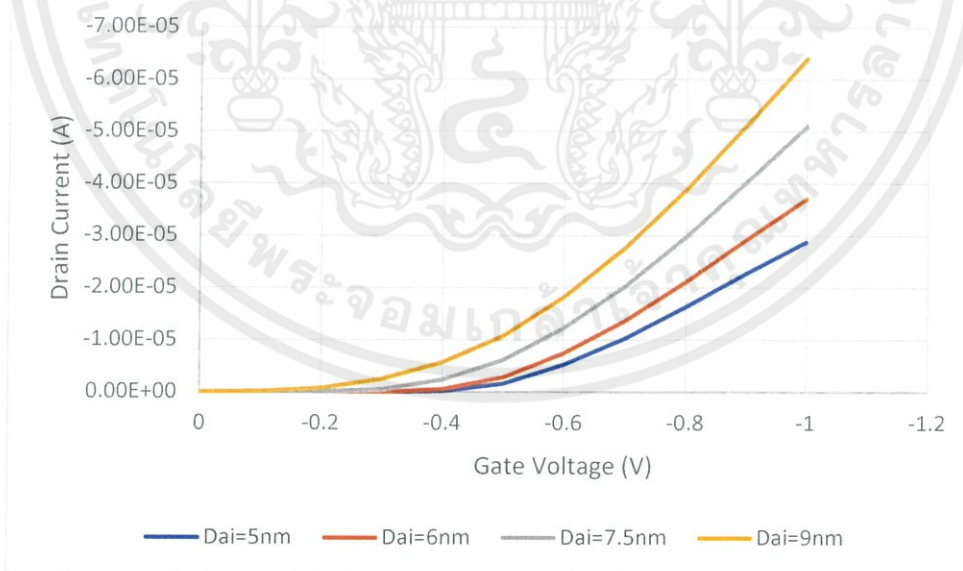
รูปที่ 4.95 คุณลักษณะกระแส-แรงดันเกตของเส้นลวดนาโนเฟทที่มีเส้นผ่าศูนย์กลางขนาด 9 นาโนเมตร

4.5.2.5 เปรียบเทียบคุณลักษณะทางไฟฟ้าของขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน



รูปที่ 4.96 คุณลักษณะกระแส-แรงดันของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางแตกต่างกัน ในกรณี $V_g = -1$ V

จากรูปที่ 4.96 หลังจากทำการปรับแรงดันไบอัสเกตไปที่ -1 โวลต์พบว่า กระแสเดรนในช่วงอิมิตัวของเส้นลวดนาโนเฟทเพิ่มขึ้นตามขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน เนื่องจากขนาดเส้นผ่าศูนย์กลาง มีผลกับความกว้างช่องทางเดินกระแส



รูปที่ 4.97 คุณลักษณะกระแสเดรน-แรงดันเกตของเส้นลวดนาโนเฟทที่มีความหนาเกทออกไซด์แตกต่างกันในกรณี $V_d = -1$ V

จากรูปที่ 4.97 หลังจากทำการวัดทดสอบคุณลักษณะกระแสตรง-แรงดันเกตพบว่า กระแสตรงของเส้นลวดนาโนเฟทที่มีขนาดเส้นผ่าศูนย์กลางมาก กระแสตรงจะเปลี่ยนจากช่วงคัตออฟเข้าสู่ช่วงเชิงเส้นด้วยแรงดันเกตที่น้อย และการเพิ่มขึ้นของขนาดเส้นผ่าศูนย์กลาง เป็นผลให้โครงสร้างเส้นลวดนาโนเฟทมีแรงดันขีดเริ่มลดลง ด้วย เนื่องจากมีพื้นที่ให้พาหะเคลื่อนที่จากขอสไปสู่ส่วนของเดรนได้มากขึ้น

ตารางที่ 4.9 คุณลักษณะทางไฟฟ้าของเส้นลวดนาโนเฟทกับขนาดเส้นผ่าศูนย์กลางของเส้นลวดนาโน

คุณลักษณะทางไฟฟ้า	กระแสตรงอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
เส้นผ่าศูนย์กลางของเส้นลวดนาโน (nm)		
5	28.8	-0.365
6	37.0	-0.333
7.5	50.9	-0.256
9	64.0	-0.163

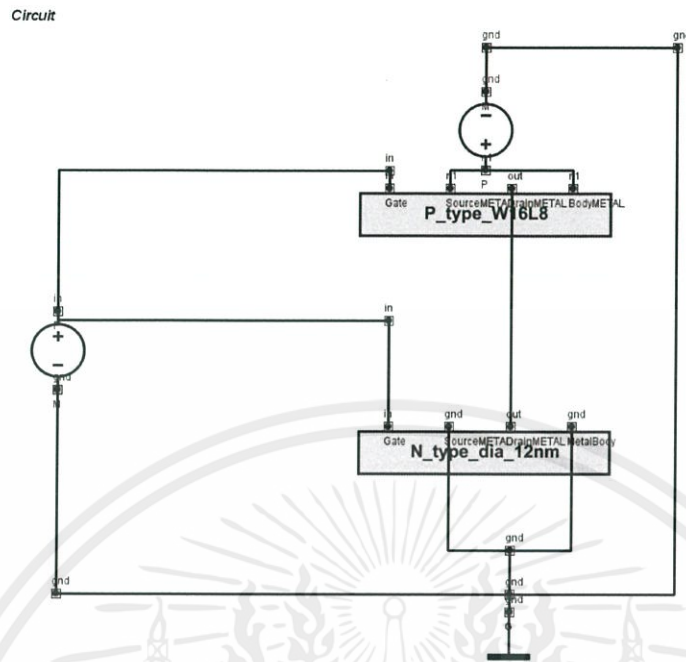
จากตารางที่ 4.9 การปรับเปลี่ยนขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโนให้มีความมากขึ้น ทำให้พื้นที่ผิวของชั้นซิลิคอนเจมมาเนียมมีพื้นที่มากขึ้น ส่งผลทำให้กระแสตรงในช่วงอิ่มตัวสูงขึ้นตาม แต่ทำให้แรงดันขีดเริ่มลดลง

4.6 การทดลองวงจรรรณะ

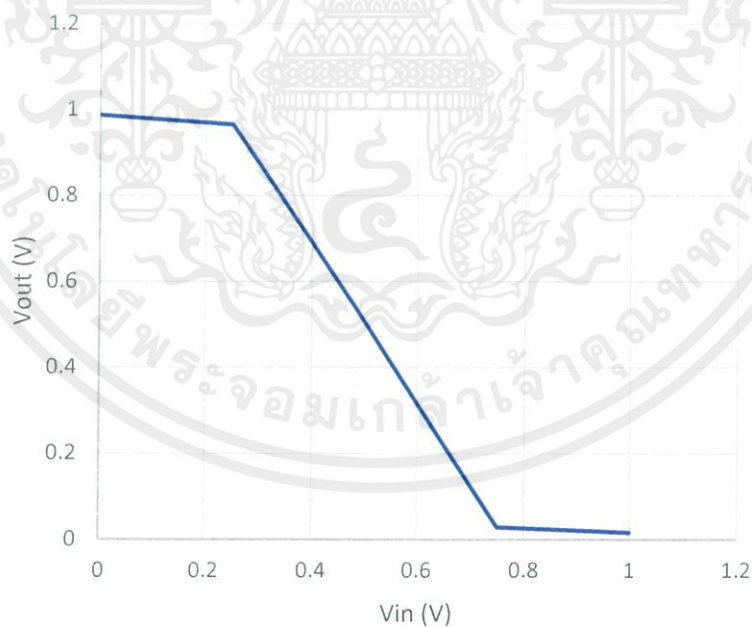
ในการทดลองนี้ทำการจำลองแบบวงจรรรณะด้วยโครงสร้างเส้นลวดนาโนเฟทชนิดเอ็นที่มีขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน 12 nm ความยาวเกต 8 nm ความหนาเกตออกไซด์ 2 nm และใช้งานโครงสร้างฟินเฟทชนิดพี ที่มีขนาดเส้นผ่าศูนย์กลางเส้นลวดนาโน 16 nm ความยาวเกต 8 nm ความหนาเกตออกไซด์ 2 nm

4.6.1 วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ในงานวิจัยนี้ใช้เส้นลวดนาโนเฟทชนิดเอ็น และชนิดพีเป็นส่วนประกอบโดยทำการเชื่อมต่อขั้วเดรนร่วมกันเป็นเอาต์พุต และขาเกตร่วมกันเป็นอินพุต โดยให้ขาขอสของเส้นลวดนาโนเฟทชนิดพี เป็น V_{DD} และขาขอสของฟินเฟทชนิดเอ็นเป็น V_{SS} และทำการบ่อนอินพุตของวงจรรด้วยแหล่งจ่ายไฟฟ้าแบบคงที่ขนาด 0 และ 1 โวลต์ และให้แรงดันเลี้ยงวงจรร 1 โวลต์ ดังแสดงในรูปที่ 4.98



รูปที่ 4.98 วงจรอินเวอร์เตอร์บนโปรแกรม GTS Framework



รูปที่ 4.99 ความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตของวงจรถ่ายกลับ

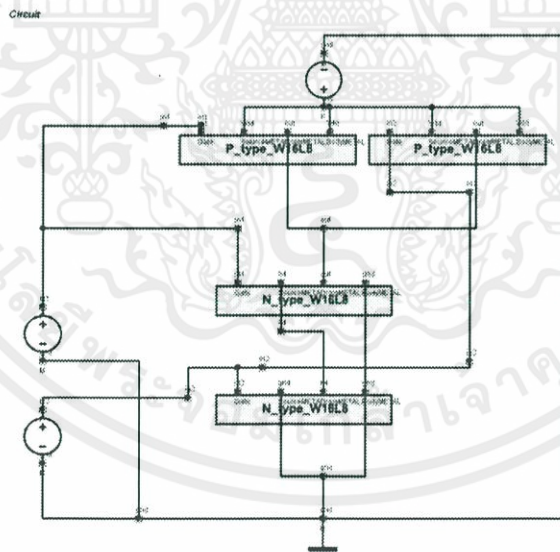
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.10 คุณลักษณะทางไฟฟ้าของวงจรรีจิสเตอร์ที่ใช้โครงสร้างเส้นลวดนาโนเฟท

Vin (V)	Vout (V)
0	0.98757
0.25	0.96547
0.5	0.5046
0.75	0.0284
1	0.0164

4.6.2 วงจรแนนด์เกต

วงจรรแนนด์เกตประกอบด้วยเส้นลวดนาโนเฟทชนิดเอ็นสองตัว และชนิดพีสองตัว โดยให้เส้นลวดนาโนเฟทชนิดพี เป็นขั้วโหลดแบบต่อขนานกัน หรือเรียกว่าวงจรรแนนด์เกต และใช้พินเฟทชนิดเอ็นเป็นอินพุตซึ่งต่ออนุกรมกัน ดังแสดงในรูปที่ 5.7 โดยทำการบิอินพุต 00 01 10 และ 11 วงจรแสดงดังรูป 4.100 และความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตของวงจรรแนนด์เกตดังตารางที่ 4.11



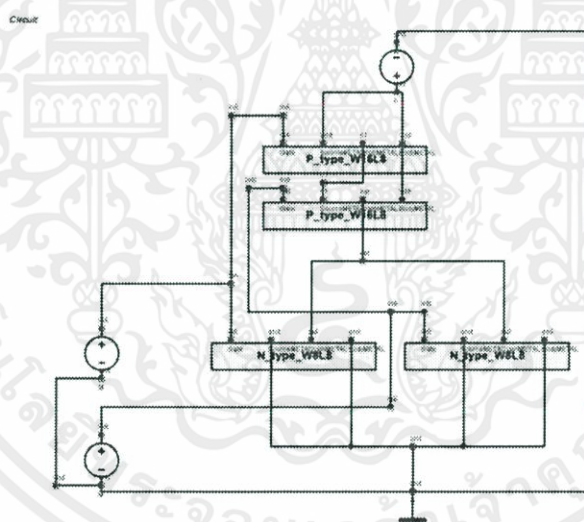
รูปที่ 4.100 วงจรรแนนด์เกตบนโปรแกรม GTS Framework

ตารางที่ 4.11 คุณสมบัติทางไฟฟ้าของวงจรรแนดเกทที่ใช้โครงสร้างเส้นลวดนาโนเฟท

Input A (V)	Input B (V)	Vout (V)
0	0	0.9970
0	1	0.9812
1	0	0.9829
1	1	0.0936

4.6.3 วงจรรนอร์เกท

วงจรรนอร์เกทประกอบด้วยเส้นลวดนาโนเฟทชนิดเอ็นและชนิดพี โดยให้เส้นลวดนาโนเฟทชนิดพีเป็นชุดโหนดสองตัวต่ออนุกรมกัน และใช้เส้นลวดนาโนเฟทชนิดเอ็นเป็นอินพุตต่อขนานกันในลักษณะของวงจรรแนดเกท โดยทำการบ็อนอินพุต 00 01 10 และ 11 ตามลำดับ ขนาด 1 โวลต์



รูปที่ 4.101 วงจรรนอร์เกทบนโปรแกรม GTS Framework

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.12 คุณลักษณะทางไฟฟ้าของวงจรรนอร์เกทที่ใช้โครงสร้างเส้นลวดนาโนเฟท

Input A (V)	Input B (V)	Vout (V)
0	0	0.9999
0	1	0.0147
1	0	0.0134
1	1	0.0023



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองและข้อเสนอแนะ

5.1 สรุปผลการทดลอง

ปริณญาณินพนธ์เล่มนี้นำเสนอการศึกษาหลักการออกแบบนาโนเฟท วิธีการจำลองแบบ และวิเคราะห์คุณลักษณะทางไฟฟ้าของนาโนเฟทโดยใช้โปรแกรมจำลองแบบ TCAD

การวิเคราะห์คุณลักษณะทางไฟฟ้าของนาโนเฟทโดยปรับเปลี่ยนพารามิเตอร์ที่เกี่ยวข้องกับโครงสร้างของอุปกรณ์ เช่น ความยาวช่องทางเดินกระแส ความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแส ความหนาของชั้นออกไซด์ และวัสดุของชั้นเกตออกไซด์ โดยสรุปได้ว่าการลดความยาวช่องทางเดินกระแสและความหนาของชั้นออกไซด์หรือการเพิ่มความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแส ทำให้ได้กระแสเดรนช่วงอิมิต์สูงขึ้น การลดความยาวช่องทางเดินกระแสและความหนาของชั้นออกไซด์หรือการเพิ่มความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแส ทำให้นาโนเฟทมีแรงดันขีดเริ่มต่ำลง และควรใช้งานวัสดุ High-K แทนการใช้งาน SiO_2 เพื่อลดการเกิด Short Channel Effect

ในการนำนาโนเฟทไปประยุกต์ใช้ในวงจรร โดยการทดสอบกับวงจรรอินเวอร์เตอร์ นอร์เกต และแนนด์เกต พบว่านาโนเฟทชนิดพีที่มีความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแสขนาด 16 นาโนเมตร และนาโนเฟทชนิดเอ็นที่มีความยาวเส้นผ่านศูนย์กลางช่องทางเดินกระแสขนาด 12 นาโนเมตร สามารถให้อินพุทและเอาต์พุทของอินเวอร์เตอร์ในอัตราส่วน 1:1 และให้ผลถูกต้องตรงตามหลักการของนอร์เกต และแนนด์เกต

5.2 ข้อเสนอแนะ

ข้อจำกัดของซอร์ฟแวร์ซึ่งใช้ในการจำลองแบบโครงสร้างนาโนเฟท สำหรับงานวิจัยนี้ใช้โปรแกรม GTS Framework แบบออนไลน์ซึ่งเป็นลิขสิทธิ์ฟรีจากบริษัท Global TCAD Solution เนื่องด้วยเป็นการใช้โปรแกรมใช้งานแบบไม่เสียค่าใช้จ่าย ซึ่งผู้พัฒนาทำการปิดฟังก์ชันการทำงานของโปรแกรมส่วนสำคัญหลายส่วน เป็นผลให้ผู้วิจัยไม่สามารถทำการทดลอง และทำการศึกษาในส่วนสำคัญของโครงสร้างเส้นลวดนาโนเฟทในทางฟิสิกส์บางประการได้ ควรใช้งานโปรแกรมด้วยลิขสิทธิ์แบบเสียค่าใช้จ่าย เพื่อทำการใช้งานฟังก์ชันวิเคราะห์โครงสร้างนาโนเฟทในเชิงลึก และทำให้องค์ความรู้เกี่ยวกับทรานซิสเตอร์ชนิดใหม่นี้ มีความถูกต้องชัดเจนมากขึ้น

บรรณานุกรม

- [1] R.S. Wagner, W.C. Ellis, Vapor-liquid-solid mechanism of single crystal growth. *Appl. Phys. Lett.* 4, 89–90 (1964)
- [2] V. Schmidt, J.V. Wittemann, S. Senz, U. Goesele, Silicon nanowires: a review on aspects of their growth and their electrical properties. *Adv. Mater.* 21, 2681–2702 (2009)
- [3] V. Schmidt, S. Senz, U. Gösele, Diameter dependent growth direction of epitaxial silicon nanowires. *Nano Lett.* 5, 931–935 (2005)
- [4] Y. Cui, L.J. Lauhon, M. Gudixsen, J. Wang, C.M. Lieber, Diameter controlled synthesis of single-crystal silicon nanowires. *Appl. Phys. Lett.* 78, 2214–2216 (2011)
- [5] H. Shang, G. Cao, Template- based synthesis of nanorod or nanowire arrays. *Handbook of Nanotechnology*, pp. 161–178 (Springer, New York, 2007)
- [6] C.H. Lee, D.R. Kim, X. Zheng, Orientation-controlled alignment of axially modulated pn silicon nanowires. *Nano Lett.* 10, 5116–5122 (2010)
- [7] E.M. Freer, O. Grachev, X. Duan, S. Martin, D.P. Stumbo, High-yield self-limiting singlenanowire assembly with dielectrophoresis. *Nat. Nanotechnol.* 5, 525–530 (2010)
- [8] S. Raychaudhuri, S.A. Dayeh, D. Wang, E.T. Yu, Precise semiconductor nanowire placement through dielectrophoresis. *Nano Lett.* 9, 2260–2266 (2009)
- [9] Y. Huang, X. Duan, Q. Wei, C.M. Lieber. Directed assembly of one-dimensional nanostructures into functional networks. *Science* 291, 630–633 (2001)
- [10] Z. Fan, J.C. Ho, Z.A. Jacobson, R. Yerushalmi, R.L. Alley, H. Razavi, A. Javey, Wafer- scale assembly of highly ordered semiconductor nanowire arrays by contact printing. *Nano Lett.* 8, 20–25 (2008)
- [11] S. Pregl, W.M. Weber, D. Nozaki, J. Kunstmann, L. Baraban, J. Opitz, T. Mikolajick, G. Cuniberti, Parallel arrays of Schottky barrier nanowire field effect transistors: nanoscopic effects for macroscopic current output. *Nano Res.* 6, 381–388 (2013)
- [12] D. Whang, S. Jin, Y. Wu, C.M. Lieber, *Nano Lett.* 3, 1255–1259 (2003)

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] A. Tao, F. Kim, C. Hess, J. Goldberger, R. He, Y. Sun, Y. Xia, P. Yang, *Nano Lett.* 3, 1229–1233 (2003)
- [14] S. Acharya, A.B. Panda, N. Belman, S. Efrima, Y. Golan, A semiconductor-nanowire assembly of ultrahigh junction density by the Langmuir-Blodgett technique. *Adv. Mater.* 18, 210–213 (2006)
- [15] J. Yao, C.M. Lieber, A nanoscale combing technique for the large-scale assembly of highly aligned nanowires. *Nat. Nanotechnol.* 8, 329–335 (2013)
- [16] K. Natori: *IEEE Trans. Electron Devices* 55 (2008), 2877.
- [17] E. Gnani, A. Gnudi, S. Reggiani and G. Bacarani: *IEEE Trans. Electron Devices* 55
- [18] สารกึ่งตัวนำ. ค้นเมื่อ 7 ตุลาคม 2561, จาก https://web.ku.ac.th/schoolnet/snet7/phy3_1.htm
- [19] เทคโนโลยีซีมอสและทฤษฎีซีมอสเฟต. ค้นเมื่อ 8 ตุลาคม 2561, จาก www.research-system.siam.edu/images/...and...of.../6งานวิจัย49_บทที่_2_
- [20] Global TCAD Solutions GmbH. (2012). **Tutorial: Getting Started.** ค้นเมื่อ 12 ตุลาคม 2561 จาก <http://www.globaltcad.com/en/home.html>
- [21] Global TCAD Solutions GmbH. (2012). **GtsStructure-Manual.** ค้นเมื่อ 13 ตุลาคม 2561 จาก <http://www.globaltcad.com/en/home.html>
- [22] Global TCAD Solutions GmbH. (2012). **GtsMinimosNT-Manual.** ค้นเมื่อ 15 ตุลาคม 2561 จาก <http://www.globaltcad.com/en/home.html>
- [23] วงจรขยายมอสเฟต. ค้นเมื่อ 20 ตุลาคม 2561 , จาก pws.npru.ac.th/.../บทที่%206%20วงจรขยายมอสเฟต%20และการประยุกต์ใช้งาน
- [24] **Silicon Nanowires: Fabrication and Applications.** ค้นเมื่อ 25 ตุลาคม 2561 จาก <https://pdfs.semanticscholar.org/68c8/bbfd8d4525e98927ca249afdb51e93f7899b.pdf>
- [25] Si nanowire FET technology. ค้นเมื่อ 27 ตุลาคม 2561 จาก <http://www.iwailab.ep.titech.ac.jp/pdf/200910mthesis/lee.pdf>
- [26] CMOS Gate Circuitry. ค้นเมื่อ 25 ตุลาคม 2561 จาก <https://www.allaboutcircuits.com/textbook/digital/chpt-3/cmos-gate-circuitry/>



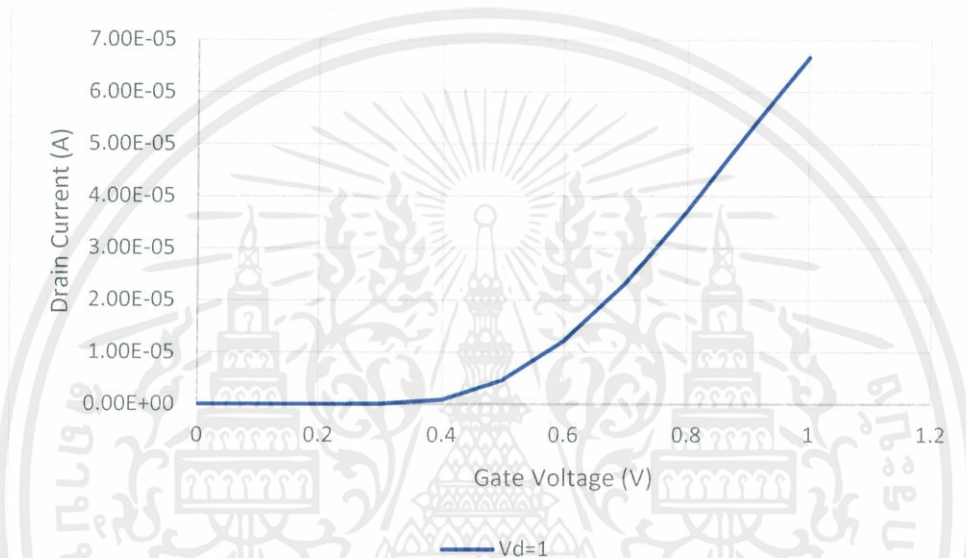
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

การคำนวณค่าแรงดันขีดเริ่ม

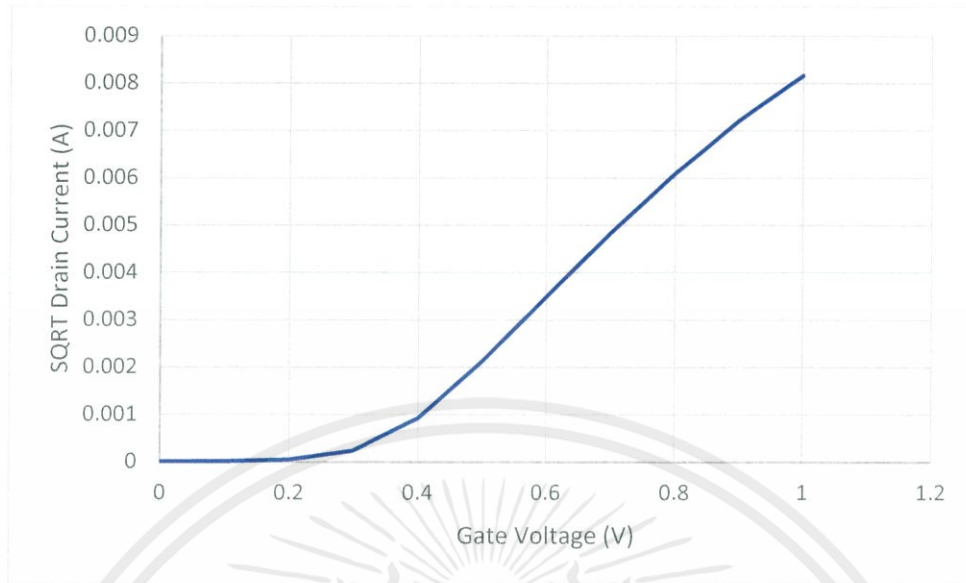
ก. หาค่า Threshold Voltage

ก.1 ค่ากระแสที่ได้จากแรงดันเกต ที่แรงดันเดรน = 1 V



รูปที่ ก.1 ค่ากระแสที่ได้จากแรงดันเกต ที่แรงดันเดรน = 1 V

ก.2 นำค่ากระแสจากรูปที่ ก.1 มาถอดรากที่สอง

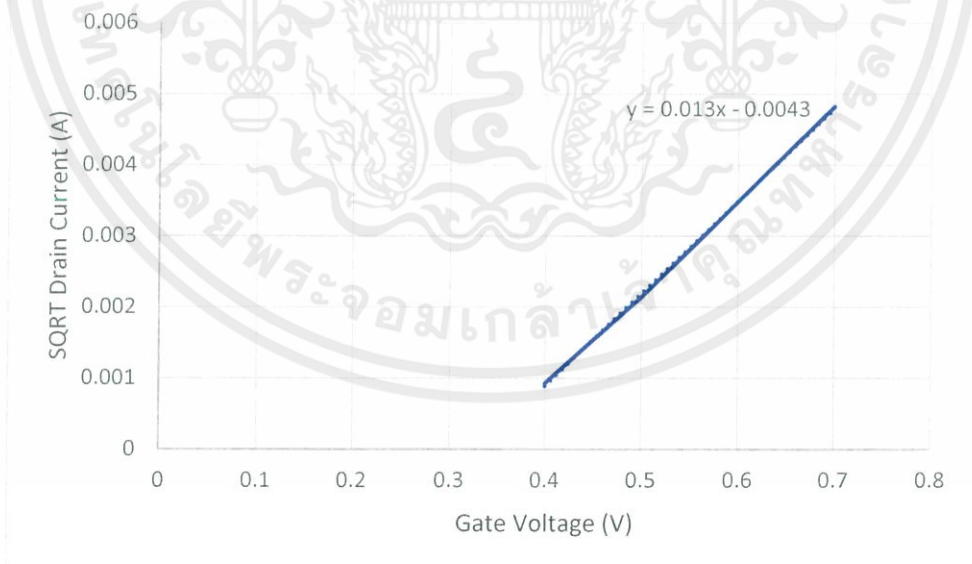


รูปที่ ก.2 ค่าของรากที่สองของรูปที่ ก.1

ก.3 เลือกช่วงที่เริ่มขึ้นจากสูงจนถึงช่วงที่ดูเป็นเชิงเส้นมากที่สุด

ในที่นี้คือช่วงแรงดันเกต = 0.4 – 0.7 V

ก.4 ให้แสดงค่าสมการของกราฟ



รูปที่ ก.3 กราฟความสัมพันธ์ในช่วงที่เลือกเพื่อหาค่าแรงดันขีดเริ่ม

ก.5 คำนวณว่าสมการตัดกับแกน X ที่เท่าไร

ให้ $y = 0$

จะได้ $x = 0.0043/0.013$

ดังนั้น $x = 0.333$

นั่นคือ $V_{th} = 0.333 \text{ V}$

