

การศึกษาออกแบบและสร้างฟินเฟตชนิด SOI ด้วยโปรแกรมจำลองแบบ TCAD

Study of Design and Fabrication for SOI-FINFET by TCAD Simulation



กรชนก โสภาคะยัง

Kornchanok Sophakhayoung

ณัฐณัฐ มั่งนิมิต

Nutthanut Mungnimit

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

การศึกษาออกแบบและสร้างฟินเฟตชนิด SOI ด้วยโปรแกรมจำลองแบบ TCAD

Study of Design and Fabrication for SOI-FINFET by TCAD Simulation

โดย

กรชนก โสภาคะยัง

ณัฐณัฐ มั่งนิมิต

อาจารย์ที่ปรึกษา

ผู้ช่วยศาสตราจารย์ ดร. วีระ เพ็งจันทร์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2561

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์


สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง การศึกษาออกแบบและสร้างฟินเฟตชนิด SOI ด้วยโปรแกรมจำลองแบบ TCAD
Study of Design and Fabrication for SOI-FINFET by TCAD Simulation

ผู้จัดทำ นางสาวกรชนก โสภาคะยัง รหัสนักศึกษา 58010404

นายณัฐณัฐ มั่งนิมิต รหัสนักศึกษา 58010442

ปริญญาานิพนธ์นี้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว




(ผศ.ดร. วีระ เพ็งจันทร์)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการ	การศึกษาออกแบบและสร้างฟิเนตชนิด SOI ด้วยโปรแกรมจำลองแบบ TCAD	
นักศึกษา	นางสาวกรชนก โสภาคะยัง รหัสประจำตัว 58010018	
	นายณัฐณัฐ มั่งนิมิตร	รหัสประจำตัว 58010377
ปริญญา	วิศวกรรมศาสตรบัณฑิต	
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์	
ปีการศึกษา	2561	
อาจารย์ที่ปรึกษา	ผศ.ดร.วีระ	เพ็ญจันทร์

บทคัดย่อ

โครงการวิจัยนี้เกี่ยวกับการศึกษาออกแบบและสร้างฟิเนต ด้วยโปรแกรมจำลองแบบ TCAD วัตถุประสงค์เพื่อใช้โปรแกรมทำการจำลองแบบอุปกรณ์อิเล็กทรอนิกส์ ให้ได้โครงสร้างและคุณสมบัติตามที่ต้องการ รวมทั้งศึกษาการใช้โปรแกรมจำลองแบบอุปกรณ์อิเล็กทรอนิกส์ และศึกษาคุณสมบัติทางกายภาพ และทางไฟฟ้าที่เกี่ยวข้องเช่น คุณสมบัติกระแสและแรงดัน และการเปลี่ยนแปลงสมบัติของพารามิเตอร์ต่าง ๆ พบว่า โครงสร้างฟิเนตที่ดี ควรออกแบบความยาวช่องทางเดินกระแส (L_g) ความกว้างชั้นซิลิคอน (W_g) ให้มีค่าน้อย ซึ่งทำให้ฟิเนตมีแรงดันขีดเริ่มต่ำ และให้กระแสเดรนช่วงอิมิตสูง สำหรับความหนาชั้นเกตออกไซด์ ควรให้ชั้นเกตออกไซด์มีความบางมากที่สุด และสำหรับความหนาชั้นซิลิคอน ในกรณีมีความหนามากจะทำให้ได้กระแสเดรนที่สูงขึ้น จากสมการ $I_{D(sat)} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_t)^2 (1 + \lambda V_{ds})$ และซึ่งฟิเนตที่ได้จากการจำลองแบบมีโครงสร้างจริงในโรงงานอุตสาหกรรม การใช้โปรแกรมโปรแกรมจำลองแบบอุปกรณ์อิเล็กทรอนิกส์ Global TCAD (GTS) Solution Framework นี้ ทำให้สามารถทดลองการเปลี่ยนแปลงของค่าพารามิเตอร์ต่าง ๆ ตามที่ต้องการ และสามารถแสดงคุณสมบัติของความสัมพันธ์เป็นเส้นกราฟ เพื่อนำไปเปรียบเทียบค่าและประยุกต์ใช้กับวงจรทรานซิสเตอร์

Project title	Study of Design and Fabrication for SOI-FINFET by TCAD Simulation
Students	Miss Kornchanok Sophakhayoung Student ID 57010138 Mr. Nutthanut Mungnimit Student ID 58010377
Degree	Bachelor of Engineering
Program	Electronics Engineering
Academic Year	2018
Project Advisor	Assistant Professor Weera Pongchunpen

Abstract

This project Study of Design and Fabrication for SOI-FINFET by TCAD Simulation to use electronics simulation program, the simulates electronic devices to obtain the desired structure and properties. To study the use of the Global TCAD (GTS), and to study the physical and electrical properties involved. Current and Voltage Features The results of the experiment showed that if the channel was decreased It will increase the flow. And the starting voltage increases from the equation $I_{D(sat)} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_t)^2 (1 + \lambda V_{ds})$ The finFET element model is actually structured in the factory. The use of the Global TCAD (GTS) makes it possible to experiment with various parameter changes. And the properties of the relationship as a graph. To compare and can use the finite structure obtained from the simulation of this value to be applied to logic circuits.

กิตติกรรมประกาศ

คณะผู้วิจัยขอขอบพระคุณคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้สนับสนุนอุปกรณ์และโปรแกรมสำหรับทำโครงการ

ขอขอบพระคุณ บิดา มารดา ที่ให้กำลังใจในการศึกษาเล่าเรียนรวมถึงค่าใช้จ่ายต่าง ๆ ในการทำวิจัยครั้งนี้

ขอขอบพระคุณ ดร. วีระ เพ็งจันทร์ อาจารย์ที่ปรึกษา ที่ให้ความช่วยเหลือในการการทำงานวิจัย และแนะนำวิธีการจัดทำรูปเล่มจนเสร็จสมบูรณ์ด้วยดี

สุดท้ายนี้ขอขอบพระคุณ คุณณัฐพงษ์ พิศรศาสตร์รา ที่ได้ให้ความช่วยเหลือแนะนำการใช้โปรแกรมจำลองแบบ TCAD จนสำเร็จลุล่วงด้วยดี

คณะผู้จัดทำจึงขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

กรชนก โสภาคะยัง
นายณัฐณัฐ มั่งนิมิตร



เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	i
บทคัดย่อภาษาอังกฤษ	ii
กิตติกรรมประกาศ	iii
สารบัญ	iv
สารบัญตาราง	vii
สารบัญรูป	iv
บทที่ 1 บทนำ	
1.1 ที่มาและความสำคัญ	1
1.2 วัตถุประสงค์ของการศึกษา	2
1.3 ขอบเขตการวิจัยและขั้นตอนการวิจัย	2
1.4 ประโยชน์ที่คาดว่าจะได้รับ	3
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	
2.1 โครงสร้างมอส	4
2.1.1 โครงสร้างตัวเก็บประจุมอส	4
2.1.2 โครงสร้างซิลิคอนบนชั้นฉนวน	5
2.2 โครงสร้างและสัญลักษณ์ของมอสทรานซิสเตอร์	6
2.2.1 สัญลักษณ์ทางไฟฟ้าของมอสทรานซิสเตอร์	6
2.2.2 ชนิดของมอสทรานซิสเตอร์	7
2.3 แรงดันขีดเริ่ม	9
2.4 คุณสมบัติและการทำงานของมอสทรานซิสเตอร์	11
2.4.1 ช่วงคัทออฟ.....	11
2.4.2 ช่วงเชิงเส้น.....	11
2.4.3 ช่วงกระแสอิ่มตัว.....	12
2.5 ทรานซิสเตอร์สนามไฟฟ้าชนิดฟินเฟต.....	12
2.5.1 วิวัฒนาการของฟินเฟต.....	12
2.5.2 โครงสร้างและสัญลักษณ์ของฟินเฟต.....	15
2.6 การทำงานและคุณลักษณะทางไฟฟ้าของฟินเฟต	18
2.6.1 การทำงานเบื้องต้นของฟินเฟต	18

สารบัญ(ต่อ)

	หน้า
2.6.2 คุณสมบัติทางไฟฟ้าของพินเฟด.....	19
2.7 ทฤษฎีการประยุกต์ใช้งานพินเฟด.....	24
บทที่ 3 วิธีดำเนินการวิจัย	
3.1 หลักการในการจำลองแบบโครงสร้างพินเฟด.....	30
3.2 ส่วนประกอบของโปรแกรมจำลองแบบ.....	30
3.2.1 หน้าต่างลงชื่อใช้งานโปรแกรม.....	30
3.2.2 หน้าต่างเครื่องมือ.....	30
3.2.3 หน้าต่างโปรเจค (Project)	31
3.2.4 หน้าต่างระบบ (System)	32
3.2.5 หน้าต่างสร้างโปรเจคใหม่.....	32
3.2.6 หน้าต่างโพลเดอร์โปรเจค.....	33
3.2.7 หน้าต่างเลือกเครื่องมือ.....	33
3.2.8 หน้าต่างเครื่องมือ Structure	34
3.2.9 หน้าต่างเลือกต้นแบบโครงสร้างอุปกรณ์.....	35
3.2.10 แถบ Grid ภายในเครื่องมือ Structure.....	35
3.2.11 แถบ Geometry ภายในเครื่องมือ Structure.....	36
3.2.12 หน้าต่างเครื่องมือ Minimos-NT.....	36
3.2.13 แถบ Details ภายในเครื่องมือ Minimos-NT.....	37
3.2.14 แถบ Control ภายในเครื่องมือ Minimos-NT	37
3.2.15 แถบ Device ภายในเครื่องมือ Minimos-NT	38
3.2.16 แถบ Curved ภายในเครื่องมือ Minimos-NT.....	38
3.3 โครงสร้างพินเฟด.....	39
3.4 การสร้างพินเฟดชนิดเอ็นและพีโดยใช้แม่แบบ (Template)	40
3.5 วิธีการนำพินเฟดมาประยุกต์ใช้กับวงจรตรรกะ	49
บทที่ 4 ผลการทดลองและการอภิปรายผล	
4.1 การศึกษาการปรับความยาวช่องทางเดินกระแส.....	51

สารบัญ(ต่อ)

	หน้า
4.1.1 คุณลักษณะกระแส – แรงดัน.....	52
4.1.2 คุณลักษณะกระแสเดรน – แรงดันเกท.....	54
4.2 การศึกษาการปรับเปลี่ยนขนาดความกว้างของชั้นซิลิคอน.....	57
4.2.1 คุณลักษณะกระแส-แรงดัน.....	58
4.2.2 คุณลักษณะกระแสเดรน – แรงดันเกท.....	60
4.3 การศึกษาการปรับเปลี่ยนขนาดความหนาเกตออกไซด์.....	63
4.3.1 คุณลักษณะกระแส-แรงดัน.....	64
4.3.2 คุณลักษณะกระแสเดรน – แรงดันเกท.....	66
4.4 การศึกษาการปรับขนาดความหนาชั้นซิลิคอน	69
4.4.1 คุณลักษณะกระแส-แรงดัน.....	70
4.4.2 คุณลักษณะกระแสเดรน – แรงดันเกท.....	72
4.5 การประยุกต์ใช้งานฟินเฟต	74
บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ	
5.1 สรุปผลการทดลอง	85
5.2 ข้อเสนอแนะ	85
บรรณานุกรม	86
ภาคผนวก	87

สารบัญตาราง

ตารางที่	หน้า
2.1 เปรียบเทียบข้อดีและข้อเสียของฟินเฟทแบบ STI และแบบ SOI	19
2.2 ตารางความจริงของอินเวอร์เตอร์	25
2.3 ตารางค่าความจริงของแอนด์เกต	26
2.4 ตารางค่าความจริงของแอนด์เกต	27
2.5 ตารางค่าความจริงของนอร์เกต	28
2.6 ตารางค่าความจริงของออร์เกต	29
4.1 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดเอ็นกับความยาวช่องทางเดินกระแส.....	55
4.2 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดพีกับความยาวช่องทางเดินกระแส.....	56
4.3 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดเอ็นกับความกว้างชั้นซิลิคอน.....	61
4.4 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดพีกับความกว้างชั้นซิลิคอน	62
4.5 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดเอ็นกับความหนาชั้นเกตออกไซด์	67
4.6 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดพีกับความหนาชั้นเกตออกไซด์	68
4.7 คุณลักษณะทางไฟฟ้าของฟินเฟทชนิดเอ็นกับความหนาชั้นซิลิคอน	73
4.8 คุณลักษณะทางไฟฟ้าของฟินเฟทเอ็นกับความหนาชั้นซิลิคอน	74
4.9 ตารางความจริงของอินเวอร์เตอร์	75
4.10 ตารางค่าความจริงของแอนด์เกต	77
4.11 ตารางค่าความจริงของแอนด์เกต	79
4.12 ตารางค่าความจริงของนอร์เกต	81
4.13 ตารางค่าความจริงของออร์เกต	82

สารบัญญรูป

รูปที่	หน้า
1.1 โครงสร้างฟินเฟตแบบ SOI และ STI(Bulk)	2
2.1 ลักษณะโครงสร้างตัวเก็บประจุแบบมอส	4
2.2 โครงสร้างซิลิคอนบนชั้นฉนวน	5
2.3 สัญลักษณ์มอสเฟต แบบเอ็นฮานซ์เมนท์โหมดชนิดเอ็น แบบเอ็นฮานซ์เมนท์โหมดชนิดพี สัญลักษณ์มอสเฟตแบบดีพลีชันโหมดชนิดเอ็น และ แบบดีพลีชันโหมดชนิดพี	6
2.4 โครงสร้างมอสทรานซิสเตอร์ชนิดเอ็น	7
2.5 โครงสร้างมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนท์โหมด ชนิดเอ็น ชนิดพี	8
2.6 โครงสร้างมอสทรานซิสเตอร์ชนิดดีพลีชันโหมด (ก) ชนิดเอ็น (ข) ชนิดพี	8
2.7 การกำหนดจุดการทำงานให้มอสเฟต เมื่อ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย	9
2.8 กราฟความสัมพันธ์ระหว่างกระแสเดรนและแรงดัน V_{DS} ที่มีค่าน้อย	10
2.9 การกำหนดจุดการทำงานให้มอสเฟต เมื่อ $V_{GS} > V_T$ และปรับค่า V_{DS} มีค่ามากกว่าเมื่อ $V_{GS} - V_T$	10
2.10 ช่วงคัทออฟ	11
2.11 ช่วงเชิงเส้น	11
2.12 คุณสมบัติกระแสแรงดันของมอสเฟตชนิด NMOS	12
2.13 โครงสร้างมอสเฟตแบบบางมาก (Ultra-thin body: UTB)	14
2.14 โครงสร้างเดลต้าเฟตของ D. Hisamoto	14
2.15 โครงสร้างดับเบิลเกตฟินเฟตชนิดเอ็น	15
2.16 โครงสร้างฟินเฟตสามเกต	15
2.17 สัญลักษณ์ฟินเฟต ชนิดเอ็น และ ชนิดพี	16
2.18 โครงสร้างฟินเฟตแบบ SOI และ STI	17

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.19 ตัวแปรบนโครงสร้างพินเฟต	17
2.20 กราฟคุณสมบัติกระแส - แรงดันของพินเฟต	19
2.21 กราฟคุณสมบัติกระแสเดรนและแรงดันเกต	21
2.22 วิธีการหาค่าแรงดันขีดเริ่มจากกราฟ I_D-V_g	22
2.23 วิธีหาค่าขั้วเทรซไฮลด์สวิง์จากกราฟ $\log(I_D) - V_g$	23
2.24 สัญลักษณ์อินเวอร์เตอร์ และวงจรมอนิเตอร์	25
2.25 สัญลักษณ์แอนด์เกต และวงจรมอนิเตอร์	26
2.26 สัญลักษณ์ของแอนด์เกต และวงจรมอนิเตอร์	27
2.27 สัญลักษณ์นอร์เกต และวงจรมอนิเตอร์	28
2.28 สัญลักษณ์ออร์เกต และวงจรมอนิเตอร์	29
3.1 หน้าต่างลงชื่อเข้าใช้งานโปรแกรม GTS Framework Online	30
3.2 หน้าต่างเครื่องมือ	31
3.3 หน้าต่างโปรเจค	32
3.4 หน้าต่างระบบ	32
3.5 หน้าต่างสร้างโปรเจคใหม่	33
3.6 หน้าต่างสร้างโปรเจคใหม่	33
3.7 หน้าต่างโพลเดอร์โปรเจค	34
3.8 หน้าต่างเครื่องมือ Structure	34
3.9 หน้าต่างต้นแบบ	35
3.10 แถบ Grid ในหน้าต่างเครื่องมือ Structure.....	36

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.11 แถบ Geometry ภายในเครื่องมือ Structure.....	36
3.12 หน้าต่างเครื่องมือ Minimos-NT.....	37
3.13 แถบ Detail ภายในเครื่องมือ	37
3.14 แถบ Control ภายในเครื่องมือ Minimos-NT	38
3.15 แถบ Device ภายในเครื่องมือ Minimos-NT.....	38
3.16 แถบ Curve ภายในเครื่องมือ Minimos-NT.....	39
3.17 โครงสร้างฟินเฟด มุมมองด้านข้าง มุมมองภาคตัดขวาง มุมมองด้านบน มุมมองสามมิติ.....	39
3.18 เลือก Create empty project	40
3.19 ขั้นตอนการสร้าง New Project	41
3.20 ขั้นตอนการเลือก New Structure	41
3.21 ขั้นตอนการสร้าง New Device	42
3.22 การเลือกใช้ Template.....	42
3.23 การสร้างอุปกรณ์จากแม่แบบ	43
3.24 การเปลี่ยนพารามิเตอร์จากแม่แบบ	44
3.25 การตัดลอกการจำลองก่อนหน้า สัญลักษณ์ “Next tool”	45
3.26 การตัดลอกการจำลองก่อนหน้า หน้าต่าง “Choose next tool”	45
3.27 การกำหนดค่าแรงดันเกท	46
3.28 การกำหนดค่าแรงดันเดรน	47
3.29 “Set as X axis “	47
3.30 การกำหนดคุณสมบัติในแกน X และแกน Y	48

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.31 กราฟแรงดันขีดเริ่มของมอสทรานซิสเตอร์ชนิดเอ็น (Vth)	49
3.32 หน้าต่าง Mixed mode	49
3.33 หน้า Schematic ใน Mixed mode	50
3.34 เลือกอุปกรณ์มาต่อเป็นวงจรตรรกะ	50
4.1 โครงสร้างพินเฟตที่แสดงความยาวช่องทางเดินกระแส.....	51
4.2 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดเอ็นที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V	52
4.3 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดเอ็นที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V.....	52
4.4 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดพีที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V	53
4.5 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดพีที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V	53
4.6 กราฟแสดงคุณลักษณะกระแส-แรงดันเกตของโครงสร้างพินเฟตชนิดพีที่มีความยาวช่องทางเดิน กระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 100 mV	54
4.7 คุณลักษณะกระแส-แรงดันเกตของโครงสร้างพินเฟตชนิดเอ็นที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 1\text{ V}$	54
4.8 คุณลักษณะกระแส-แรงดันเกตของโครงสร้างพินเฟตชนิดพีที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 100\text{ mV}$	55
4.9 คุณลักษณะกระแส-แรงดันเกตของโครงสร้างพินเฟตชนิดพีที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 1\text{ V}$	56

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.10 โครงสร้างพินเฟตที่แสดงขนาดความกว้างชั้นซิลิคอนต่างกัน.....	57
4.11 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดเอ็นที่มีความกว้างของชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V	58
4.12 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดเอ็นที่มีความกว้างของชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V.....	58
4.13 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดพีที่มีความกว้างของชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V.....	59
4.14 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างพินเฟตชนิดพีที่มีความกว้างของชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V	59
4.15 คุณลักษณะกระแส-แรงดันเกตของพินเฟตชนิดเอ็นที่มีขนาดความกว้างชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 100$ mV	60
4.16 คุณลักษณะกระแส-แรงดันเกตของพินเฟตชนิดเอ็นที่มีขนาดความกว้างชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 1$ V	60
4.17 คุณลักษณะกระแส-แรงดันเกตของพินเฟตชนิดพีที่มีขนาดความกว้างชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 100$ mV.....	61
4.18 คุณลักษณะกระแส-แรงดันเกตของพินเฟตชนิดพีที่มีขนาดความกว้างชั้นซิลิคอน เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 1$ V	62
4.19 โครงสร้างพินเฟตที่แสดงความหนาชั้นเกตออกไซด์	63
4.20 กราฟแสดงคุณลักษณะกระแส-แรงดันของพินเฟตชนิดเอ็นที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 100$ mV	64

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.21 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดเอ็นที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$	64
4.22 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดพีที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 100 \text{ mV}$	65
4.23 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดพีที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$	65
4.24 คุณลักษณะกระแส-แรงดันเกตของฟิโนเพตชนิดเอ็นที่มีความหนาชั้นออกไซด์ชั่วคราว 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 100 \text{ mV}$	66
4.25 คุณลักษณะกระแส-แรงดันเกตของฟิโนเพตชนิดเอ็นที่มีความหนาชั้นออกไซด์ชั่วคราว 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 1 \text{ V}$	66
4.26 คุณลักษณะกระแส-แรงดันเกตของฟิโนเพตชนิดพีที่มีความหนาชั้นออกไซด์ชั่วคราว 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 100 \text{ mV}$	67
4.27 คุณลักษณะกระแส-แรงดันเกตของฟิโนเพตชนิดพีที่มีความหนาชั้นออกไซด์ชั่วคราว 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 1 \text{ V}$	68
4.28 โครงสร้างฟิโนเพตที่แสดงความหนาชั้นซิลิคอน	69
4.29 คุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 0 \text{ V}$	70
4.30 คุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$	70
4.31 คุณลักษณะกระแส-แรงดันของฟิโนเพตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 100 \text{ mV}$	71

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.32 คุณลักษณะกระแส-แรงดันของความพินเฟตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$	71
4.33 คุณลักษณะกระแสเดรน-แรงดันเกตของพินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 100 \text{ mV}$	72
4.34 คุณลักษณะกระแสเดรน-แรงดันเกตของพินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 1 \text{ V}$	72
4.35 คุณลักษณะกระแสเดรน-แรงดันเกตของพินเฟตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 100 \text{ mV}$	73
4.36 คุณลักษณะกระแสเดรน-แรงดันเกตของพินเฟตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 1 \text{ V}$	74
4.37 วงจรอินเวอร์เตอร์	75
4.38 ไตอะแกรมเวลาของวงจรอินเวอร์เตอร์	76
4.39 วงจรแนนด์เกต	77
4.40 ไตอะแกรมเวลาของวงจรแนนด์เกต	78
4.41 วงจรแอนด์เกต	79
4.42 ไตอะแกรมเวลาของวงจรแอนด์เกต	80
4.43 วงจรนอร์เกต	81
4.44 ไตอะแกรมเวลาของวงจรแนนด์เกต	82
4.45 วงจรออร์เกต	83
4.46 ไตอะแกรมเวลาของวงจรออร์เกต	84

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

ในปัจจุบันเทคโนโลยีการสร้างมอสเฟตเข้ามามีบทบาทในชีวิตเรามากขึ้น โดยกลายเป็นอุปกรณ์อิเล็กทรอนิกส์ที่มีความสำคัญมากในโทรศัพท์มือถือ เทคนิคฟินเฟตนี้ช่วยให้กฎของมัวร์สามารถดำเนินต่อไปได้อีก และช่วยให้การออกแบบซีพียู, หน่วยความจำ สามารถพัฒนาให้ขนาดเล็กลงได้มากยิ่งขึ้น รวมถึงมีความเร็วที่สูงกว่าเดิม และยังใช้พลังงานในการทำงานน้อยลงอีกด้วย

ฟินเฟต (Fin Field Effect Transistor: FinFET) เป็นอุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งที่มีโครงสร้างในลักษณะ 3 มิติ (3D - Structure) ได้รับการพัฒนาต่อยอดจากมอสเฟต โดยมีวัตถุประสงค์หลักเพื่อทำการลดขนาดโครงสร้างของอุปกรณ์ลง ซึ่งเป็นการลดทอนกระแสรั่วไหล และผลกระทบที่เกิดขึ้นบนโครงสร้างแบบพลาเนา (Planar) เนื่องจากความพยายามในการแก้ปัญหา

ทั้งการประยุกต์ใช้สร้างโครงสร้างแบบชั้นซิลิคอนบนฉนวน ร่วมกับโครงสร้างมอสเฟต ไม่สามารถที่จะลดทอนกระแสรั่วไหล และผลกระทบจากฐานรองได้อย่างสมบูรณ์ ฟินเฟตจึงเป็นโครงสร้างที่ถูกนำมาทำการสร้าง และทดสอบประสิทธิภาพอย่างแพร่หลาย ในปัจจุบันมีผลิตภัณฑ์หลากหลายที่นำทรานซิสเตอร์แบบใหม่นี้เข้ามาใช้งาน ฟินเฟตจึงกลายเป็นหัวใจสำคัญของโครงสร้างซึ่งตอบโจทย์ในด้านของขนาด ปริมาณ และคุณภาพ ตามกฎของมัวร์

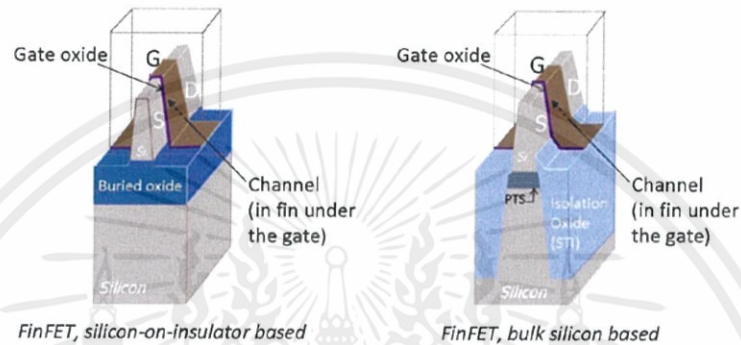
ลักษณะโครงสร้างพื้นฐานของฟินเฟต ได้รับอิทธิพลจากมอสเฟต 2 โครงสร้างหลัก คือโครงสร้างแบบ Silicon-on-insulator (SOI) และโครงสร้างแบบ Shallow trench insulator (STI หรือ Bulk) ดังแสดงในรูปที่ 1.1 ซึ่งโครงสร้างแบบ SOI ได้รับอิทธิพลมาจากมอสเฟตแบบ Ultra-Thin-Body (UTB) หรือ Fully depleted SOI เนื่องจากขีดจำกัดในการพัฒนาความสามารถของทรานซิสเตอร์ โครงสร้างมอสเฟตแบบพลาเนา จึงก่อให้เกิดการพัฒนาต่อยอดโครงสร้าง FDSOI ให้อยู่ในลักษณะของ 3D ซึ่งทำให้ได้กระแสเอาต์พุตมากขึ้น โดยสามารถเปรียบเทียบได้ด้วยกราฟความสัมพันธ์กระแสเดรนและแรงดันเกต (I_D-V_G)

ลักษณะการทำงานของฟินเฟตคล้ายกับมอสเฟตแบบ FDSOI เนื่องจากขนาดของลำตัวที่มีขนาดเล็กในระดับนาโนเมตร โดยวัสดุที่นำมาใช้เป็นฐานรองคือ ซิลิคอน (Si) ซึ่งโครงสร้างประกอบด้วย

ส่วนของซัวซอส ซัวเกต และซัวเดรน ใช้ฐานรองที่ผ่านกระบวนการสร้างชั้นฉนวน หรือฐานรองแบบ SOI จากนั้นจึงใช้กระบวนการ self-aligned double patterning (SADP) และ Litho-etch-litho-etch (LELE) ในการสร้างโครงสร้างทรานซิสเตอร์ และอีกส่วนหนึ่งที่สำคัญ คือการปรับปรุงวัสดุฉนวนซัวเกตจากการใช้งาน SiO_2 เป็นแฮฟเนียมไดออกไซด์ (HfO_2) เนื่องจากเป็นวัสดุที่มีค่าคงที่ฉนวนไฟฟ้าสูง (High-K) ซึ่งทำให้กระแสรั่วไหลต่ำลง และกระแสเอาต์พุตสูงขึ้น รวมถึงสามารถลด

การเกิดปรากฏการณ์ Drain-induced barrier lowering (DIBL) และ Short channel effect (SCE) ด้วย ซึ่งโครงสร้างของฟินเฟตแบบ SOI

ดังนั้นโครงการนี้จึงสนใจที่จะทำการศึกษาเรื่องการศึกษาออกแบบและสร้างฟินเฟตชนิด SOI ด้วยโปรแกรมจำลองแบบ TCAD ซึ่งจะมีประโยชน์ต่อการศึกษาและพัฒนาอุปกรณ์อิเล็กทรอนิกส์ให้มีประสิทธิภาพดีขึ้นในอนาคต



รูปที่ 1.1 โครงสร้างฟินเฟตแบบ SOI และ STI(Bulk)

ที่มา <https://www.edn.com/design/consumer/4407369/Fully-depleted-silicon-technology-to-underlie-energy-efficient-designs-at-28-nm-and-beyond>

1.2 วัตถุประสงค์ของการศึกษา

1. เพื่อศึกษาการออกแบบโครงสร้าง รวมถึงปรับปรุงประสิทธิภาพฟินเฟต แบบ SOI ด้วยวิธีการจำลองแบบ จากโปรแกรม Global TCAD Solution (GTS) Framework
2. เพื่อศึกษาปรากฏการณ์และคุณลักษณะทางไฟฟ้าของฟินเฟตแบบ SOI
3. เพื่อศึกษาการใช้งานโปรแกรมจำลองแบบอุปกรณ์อิเล็กทรอนิกส์ Global TCAD Solution (GTS) Framework

1.3 ขอบเขตการวิจัยและขั้นตอนการวิจัย

1. ศึกษาการออกแบบโครงสร้างฟินเฟต แบบ SOI
2. ศึกษาโปรแกรมจำลองแบบอุปกรณ์อิเล็กทรอนิกส์ Global TCAD (GTS) Solution Framework
3. ศึกษาการปรับปรุงขนาดของส่วนประกอบต่าง ๆ ของโครงสร้างฟินเฟตแบบ SOI
4. ศึกษาการวัดทดสอบ และวิเคราะห์คุณลักษณะทางไฟฟ้าของฟินเฟต
5. ศึกษาการนำฟินเฟตชนิด SOI มาประยุกต์ใช้ในวงจรทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ประโยชน์ที่คาดว่าจะได้รับ

1. เป็นแนวทางในการออกแบบโครงสร้างฟินเพต เพื่อทำการพัฒนา หรือปรับปรุงประสิทธิภาพ
2. สามารถออกแบบ และประยุกต์ใช้งานฟินเพต
3. มีความเข้าใจในการใช้งานโปรแกรมจำลองแบบอิลีกทรอนิกส์ GTS Framework
4. สามารถนำองค์ความรู้ที่ได้จากการศึกษาไปพัฒนาและออกแบบอุปกรณ์ฟินเพตต่อไป



บทที่ 2

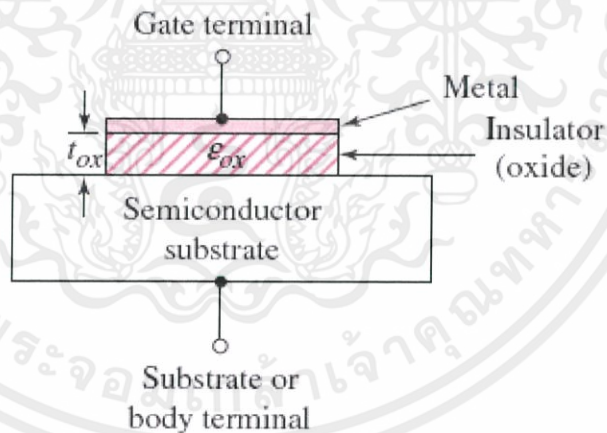
ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

2.1 โครงสร้างมอสเฟต

โครงสร้าง Metal-Oxide-Semiconductor หรือเรียกสั้นๆว่า โครงสร้างมอส (MOS Structure) โครงสร้างประกอบด้วย ชั้นโลหะเกต (Metal) ชั้นออกไซด์ที่เป็นฉนวน (Oxide) และชั้นสารกึ่งตัวนำ (Semiconductor) ในส่วนชั้นสารกึ่งตัวนำอาจหมายถึงสารกึ่งตัวนำใดๆ แต่เนื่องจากซิลิคอนเป็นสารกึ่งตัวนำที่มีการนำมาใช้งานมากที่สุด จึงมีความหมายเป็นชั้นของซิลิคอน

2.1.1 โครงสร้างตัวเก็บประจุมอสเฟต

ขณะนำโครงสร้างมอสไปใช้งาน มักจะมีการต่อขั้วสัมผัส หรือขั้วไฟฟ้าสองขั้ว โดยเรียกโครงสร้างนี้ได้ว่า โครงสร้างตัวเก็บประจุแบบมอส (MOS Capacitor) ซึ่งมีโครงสร้างแสดงในรูปที่ 2.1 ประกอบด้วยชั้นของโลหะ ซึ่งปกตินิยมใช้โลหะอลูมิเนียม แต่บางครั้งใช้ชั้นผลึกโพลีซิลิคอนที่มีความนำไฟฟ้าสูงซึ่งถูกเจือสารอย่างเข้มข้น ชั้นของฉนวน เป็นชั้นซิลิคอนไดออกไซด์ (SiO_2) และชั้นของผลึกสารกึ่งตัวนำ เป็นซิลิคอนชนิดเอ็นหรือชนิดพี เรียกว่า "ฐานรอง" (Substrate)



รูปที่ 2.1 ลักษณะโครงสร้างตัวเก็บประจุแบบมอส

ที่มา <http://www.ce.kmitl.ac.th/download.php?DOWNLOAD>

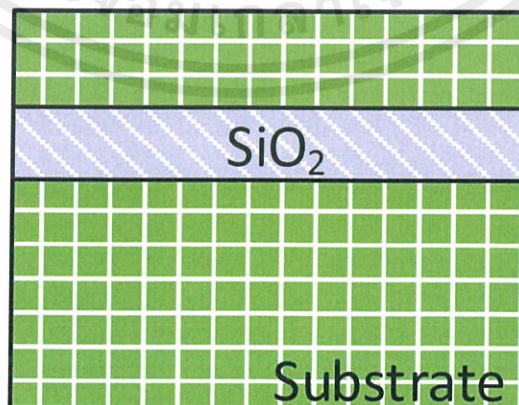
การวิเคราะห์คุณสมบัติโครงสร้างตัวเก็บประจุแบบมอส พิจารณาตามคุณสมบัติโครงสร้างทาง
อุดมคติดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1) ชั้นโลหะ มีความหนาเพียงพอที่จะพิจารณาได้ว่าในขณะที่ได้รับแรงดันไบอัส จะทำให้ศักย์ไฟฟ้ากระจายสม่ำเสมอเท่ากันตลอด (equipotential region) หรือค่าความต้านทานชั้นโลหะมีค่าน้อยมากเข้าใกล้ศูนย์
- 2) ชั้นฉนวนออกไซด์ มีคุณสมบัติเป็นฉนวนที่สมบูรณ์ (Perfect Insulator) คือ ไม่มีกระแสใด ๆ ไหลผ่านแม้จะได้รับแรงดันไบอัส หรือชั้นออกไซด์มีความต้านทานไฟฟ้าสูงเป็นอนันต์
- 3) ไม่มีประจุไฟฟ้าใด ๆ ภายในชั้นออกไซด์
- 4) ประจุ มีได้เพียงสองบริเวณคือ ในชั้นสารกึ่งตัวนำ และบริเวณผิวสัมผัสของสารกึ่งตัวนำกับชั้นออกไซด์
- 5) ชั้นฐานรองสารกึ่งตัวนำ ถูกเติมอะตอมสารเจืออย่างสม่ำเสมอ และมีความหนาเพียงพอที่จะเกิดบริเวณปลอดสนามไฟฟ้า (Field free region)
- 6) ขั้วไฟฟ้าทั้งสองด้านของโครงสร้างมอส มีคุณสมบัติเป็นรอยสัมผัสโอห์ม
- 7) ค่าฟังก์ชันงานของโลหะ และค่าฟังก์ชันงานของสารกึ่งตัวนำมีค่าเท่ากัน

2.1.2 โครงสร้างซิลิคอนบนชั้นฉนวน

โครงสร้างซิลิคอนบนชั้นฉนวน (Silicon on insulator : SOI) เป็นโครงสร้างที่ประกอบด้วยชั้นซิลิคอน ชั้นฉนวน และชั้นซิลิคอนดังแสดงในรูปที่ 2.2 โครงสร้างนี้สามารถลดผลกระทบจากฐานรองที่มีผลต่อส่วนโครงสร้างของมอสเฟต ลดค่าความจุไฟฟ้า และลดปัญหา Short channel effect ภายในโครงสร้าง-มอสเฟต เนื่องจากโครงสร้างมอสเฟตแยกออกจากฐานรอง ทำให้อิเล็กตรอนภายในฐานรองไม่สร้างผลกระทบกับช่องทางเดินกระแสของมอสเฟต สำหรับโครงสร้างมอสเฟต สามารถแยกด้วยเทคนิคการทำฉนวนแบบร่องตื้น (Shallow trench insulator : STI) และยังสามารถแยกโครงสร้างมอสเฟตออกจากกันด้วยโครงสร้าง SOI ซึ่งมีการคิดค้นเทคนิคการผลิตหลายแบบ โดยจะกล่าวถึงในหัวข้อกระบวนการสร้างฟิสิกส์ต่อไป



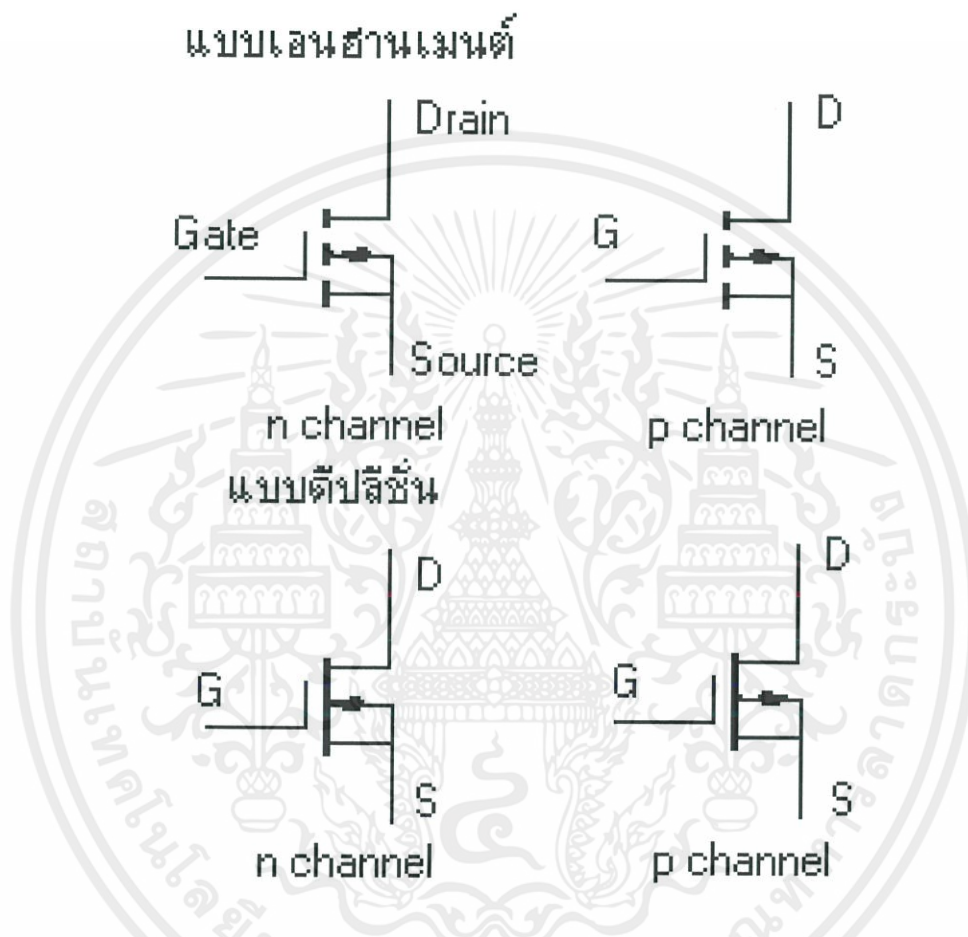
รูปที่ 2.2 โครงสร้างซิลิคอนบนชั้นฉนวน

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 โครงสร้างและสัญลักษณ์ของมอสทรานซิสเตอร์

2.2.1 สัญลักษณ์ทางไฟฟ้าของมอสทรานซิสเตอร์

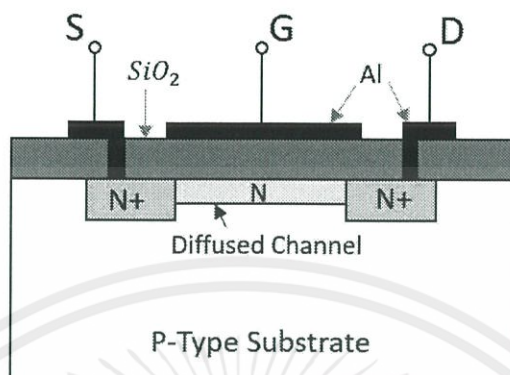
สัญลักษณ์ทางไฟฟ้าของมอสเฟต ประกอบด้วยขั้วไฟฟ้า 4 ขั้ว คือขั้วเดรน (Drain: D) ขั้วเกท (Gate: G) ขั้วซอส (Source: S) และขั้วฐานรอง (Bulk : B) จากส่วนประกอบที่กล่าวถึง สัญลักษณ์ของมอสทรานซิสเตอร์แสดงในรูปที่ 2.3



รูปที่ 2.3 สัญลักษณ์มอสเฟต แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็น แบบเอ็นฮานซ์เมนต์โหมดชนิดพี สัญลักษณ์มอสเฟตแบบตีปลีสันโหมดชนิดเอ็น และ แบบตีปลีสันโหมดชนิดพี
ที่มา <http://pibul2.psu.ac.th/~prasit/elect/electro2.htm>

มอสทรานซิสเตอร์ (MOS Field Effect Transistor) หรือมอสเฟต (MOSFET) ได้มีการนำไปใช้อย่างแพร่หลาย โดยเฉพาะถูกพัฒนาให้อยู่ในรูปของวงจรรวม (Integrated Circuits) การประยุกต์ใช้งาน โดยใช้โครงสร้างส่วนเกตของทรานซิสเตอร์ เพื่ออาศัยผลของสนามไฟฟ้าเหนี่ยวนำประจุในสารกึ่งตัวนำ ทำให้เกิดชั้นกลับ (Inversion Layer) หรือเรียกว่า “ช่องทางเดินกระแส” (Channel) ซึ่งเป็นช่องทางเดินกระแสระหว่างขั้วซอส และขั้วเดรน ความหนาแน่นของประจุที่ถูกเหนี่ยวนำขึ้นมาใน

ช่องทางเดินกระแสจะขึ้นกับแรงดันที่ขั้วเกต ดังนั้นแรงดันที่ขั้วเกตซึ่งเป็นแรงดันด้านอินพุตจึงสามารถควบคุมการนำกระแสระหว่างขั้วซอส และขั้วเดรน ซึ่งเป็นกระแสด้านเอาต์พุตได้ โครงสร้างของมอสทรานซิสเตอร์แสดงในรูปที่ 2.4



Structure of N-channel MOSFET

รูปที่ 2.4 โครงสร้างมอสทรานซิสเตอร์ชนิดเอ็น

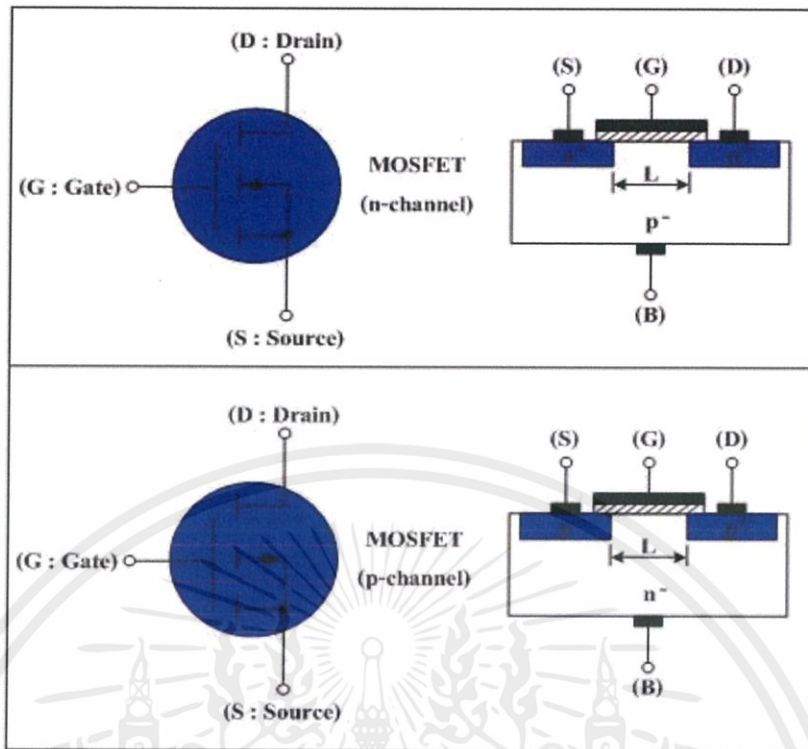
ที่มา https://www.tutorialspoint.com/basic_electronics/basic_electronics_mosfet.htm

2.2.2 ชนิดของมอสทรานซิสเตอร์

เมื่อพิจารณาจากโหมดการทำงาน และชนิดพาหะที่นำกระแส สามารถแบ่งมอสเฟตได้เป็นสองชนิดดังนี้

มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็น (n-Channel Enhancement Mode MOSFET) หรือเอ็นมอส (nMOS) คือมอสทรานซิสเตอร์ที่ทำงานโดยการนำไฟฟ้าของอิเล็กตรอน

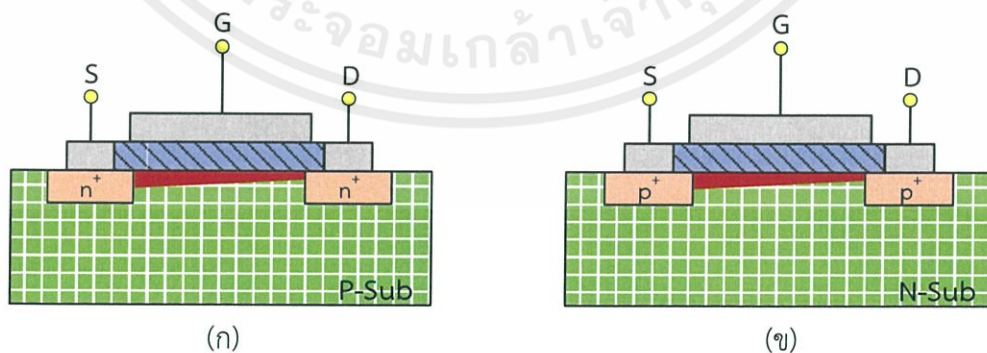
มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดที่มีช่องทางเดินกระแสชนิดพี (p-Channel Enhancement Mode MOSFET) หรือพีมอส (pMOS) คือมอสทรานซิสเตอร์ที่ทำงานโดยการนำไฟฟ้าของโฮลในช่องทางเดินกระแส



รูปที่ 2.5 โครงสร้างมอสทรานซิสเตอร์ชนิดเอ็นแชนแนลชนิดเดิพลิชันโหมด ชนิดเอ็น ชนิดพี ที่มา <http://mosfet.freetzi.com/mosfet2.htm>

มอสทรานซิสเตอร์แบบดีพลีชันโหมดที่มีช่องทางเดินกระแสชนิดเอ็น (n-Channel Depletion Mode MOSFET) หรือเอ็นมอส (nMOS) คือมอสทรานซิสเตอร์ที่ทำงานโดยการนำไฟฟ้าของอิเล็กตรอนในช่องทางเดินกระแส ดังแสดงในรูปที่ 2.6 (ก)

มอสทรานซิสเตอร์แบบดีพลีชันโหมดที่มีช่องทางเดินกระแสชนิดพี (p-Channel Depletion Mode MOSFET) หรือพีมอส (pMOS) คือมอสทรานซิสเตอร์ที่ทำงานโดยการนำไฟฟ้าของโฮลในช่องทางเดินกระแส ดังแสดงในรูปที่ 2.6 (ข)

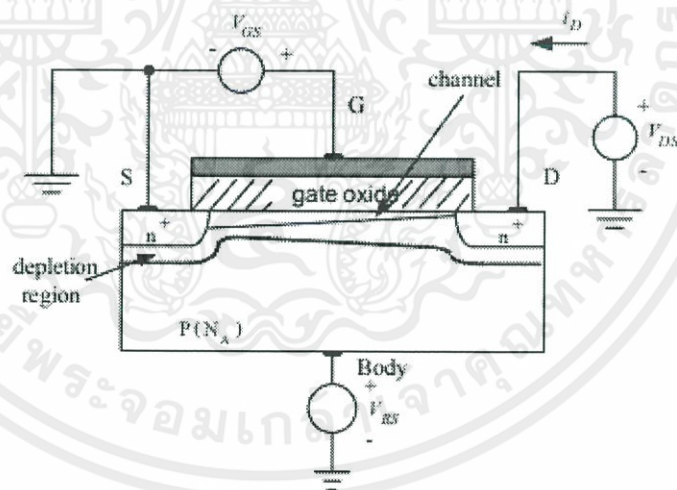


รูปที่ 2.6 โครงสร้างมอสทรานซิสเตอร์ชนิดดีพลีชันโหมด (ก) ชนิดเอ็น (ข) ชนิดพี

2.3 แรงดันขีดเริ่ม

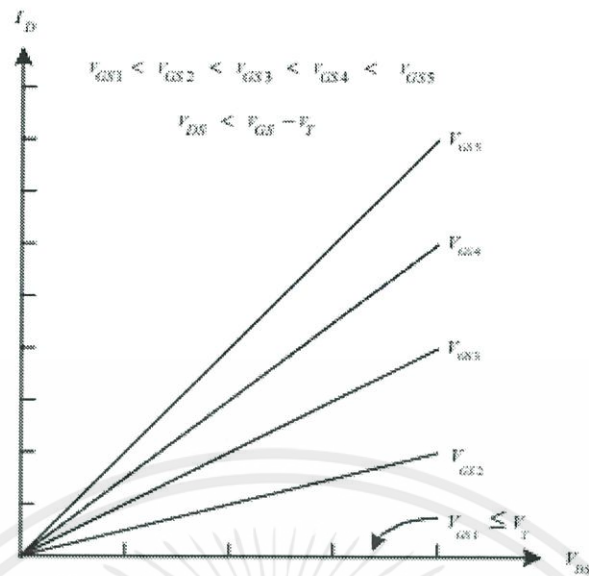
การป้องกันแรงดันค่าบวกเข้าที่ขาเกตเทียบกับขาซอส (V_{gs}) ซึ่งแรงดัน V_{gs} มีขนาดเพียงพอจะทำให้เกิดช่องทางเดินกระแสระหว่างขาซอส และขาเดรน ค่าแรงดันที่ทำให้เกิดช่องทางเดินกระแสเรียกว่า “แรงดันขีดเริ่ม (Threshold Voltage : V_t หรือ V_{th})” กระแสไหลผ่านช่องทางเดินกระแสมีค่าเท่ากับศูนย์เนื่องจากความต่างศักย์ระหว่างขาเดรนและขาซอสมีค่าเท่ากับศูนย์ สำหรับการเกิดช่องทางเดินกระแสในมอสเฟตแบบเอ็นฮานซ์เม้นท์ชนิดพี (PMOS) สามารถทำได้โดยป้อนแรงดันค่าลบเข้าที่ขาเกตเทียบกับขาซอสให้มีค่าเท่ากับหรือน้อยกว่าแรงดันขีดเริ่ม

เมื่อป้อนแรงดันบวกระหว่างขาเกตเทียบกับขาซอสให้มีค่ามากกว่าแรงดันขีดเริ่ม และการป้องกันแรงดันค่าบวกเข้าที่ขาเดรนกับขาซอสดังแสดงในรูปที่ 2.7 ทำให้เกิดความต่างศักย์ระหว่างขั้วทั้งสอง ($V_{ds} < V_{gs} - V_t$) กระแสเดรนจะไหลผ่านช่องทางเดินกระแสจากขาเดรนไปยังขาซอส โดยคุณสมบัติของกระแสเดรน (I_d) เมื่อเทียบกับแรงดันที่ตกคร่อมระหว่างขาเดรนและขาซอส (V_{ds}) ดังที่แสดงในรูปที่ 2.8 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ตกคร่อมระหว่างขาเดรนและขาซอสจะเป็นแบบเชิงเส้น (Linear Region) ลักษณะการทำงานของมอสเฟตในช่วงนี้มีลักษณะความต้านทานเชิงเส้นที่ถูกควบคุมโดยแรงดันที่ขาเกตเทียบกับขาซอส

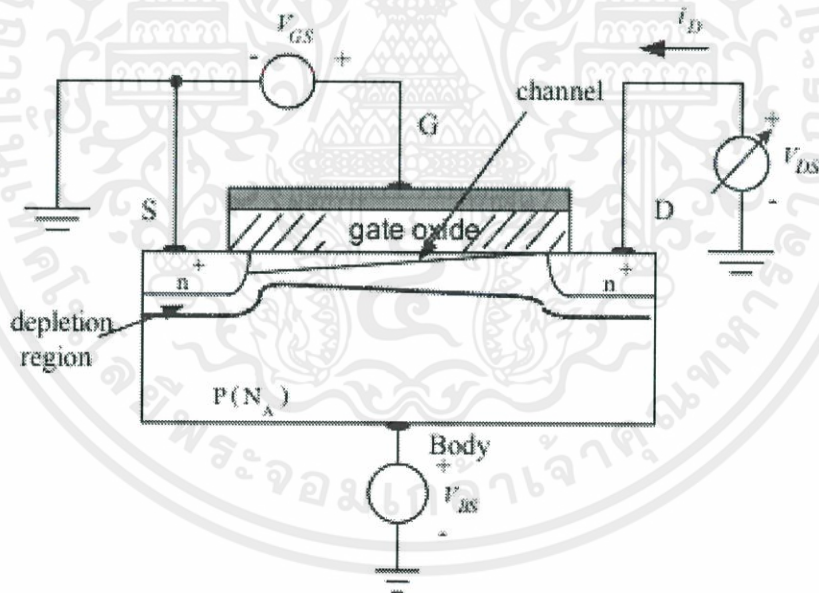


รูปที่ 2.7 การกำหนดจุดการทำงานใหม่มอสเฟต เมื่อ $V_{gs} > V_t$ และ V_{ds} มีค่าน้อย

ที่มา <http://pws.npru.ac.th/thawatchait>



รูปที่ 2.8 กราฟความสัมพันธ์ระหว่างกระแสเดรนและแรงดัน V_{DS} ที่มีค่าน้อย
ที่มา <http://pws.npru.ac.th/thawatchait>



รูปที่ 2.9 การกำหนดจุดการทำงานให้มอสเฟต เมื่อ $V_{GS} > V_t$ และปรับค่า V_{DS} มีค่ามากกว่า
เมื่อ $V_{GS} - V_t$

ที่มา <http://pws.npru.ac.th/thawatchait>

เมื่อปรับค่าแรงดัน V_{DS} ให้มีค่ามากขึ้นจนกระทั่ง $V_{DS} \geq V_{GS} - V_t$ ดังรูปที่ 2.9 ลักษณะของช่องทางเดินกระแสจะมีลักษณะที่ลาดเอียงไปทางส่วนของเดรนจนถึงจุดที่เรียกว่าจุดพินช์ออฟ (Pinched Off) ศักย์ตาไฟฟ้าที่จุดพินช์ออฟนี้จะมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{dsat} = V_{gs} - V_t$ สภาวะดังกล่าวมอสเฟตจะทำงานในย่านอิ่มตัว (Saturation Region)

2.4 คุณสมบัติและการทำงานของมอสทรานซิสเตอร์

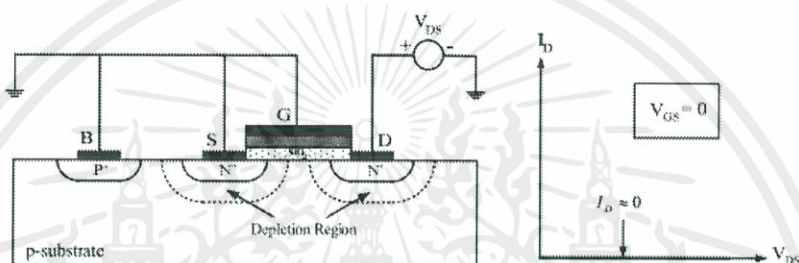
การแบ่งย่านการทำงานของมอสเฟตพิจารณาจากการจัดไบอัสของมอสเฟตซึ่งได้แก่ แรงดัน

V_{gs} , V_{ds} และ V_t สามารถแบ่งย่านการทำงานได้เป็น 3 ย่าน (Region)

2.4.1 ช่วงคัทออฟ (Cutoff Region); ($V_{gs} < V_t$)

ช่วงคัทออฟ คือ ช่วงที่มอสเฟตไม่ทำงาน กรณีนี้จะไม่มีช่องทางเดินกระแสจึงทำให้มอสเฟตไม่สามารถนำกระแสเดรน(I_D)ได้ดังแสดงในรูปที่ 2.10

$$I_D = 0 \tag{2.1}$$



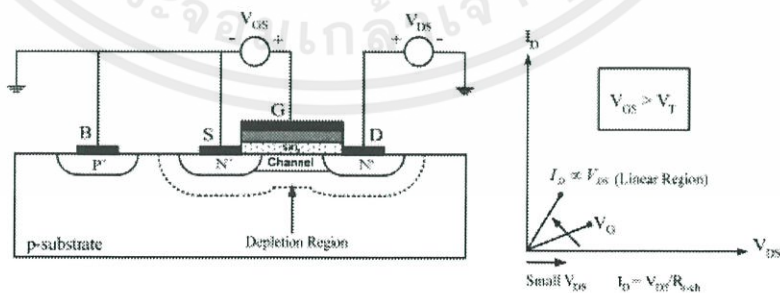
รูปที่ 2.10 ช่วงคัทออฟ

ที่มา <http://www.researchsystem.siam.edu>

2.4.2 ช่วงเชิงเส้น (Linear Region); ($V_{ds} < V_{gs} - V_t$)

ช่วงเชิงเส้น เป็นช่วงที่แรงดันไบอัสที่ขาเกต และขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{gs} > V_t$) และแรงดันระหว่าง V_{ds} มีค่าน้อยกว่า $V_{gs} - V_t$ ดังในรูปที่ 2.11 โดยสามารถหากระแส I_D ได้ดังนี้

$$I_D = k[(V_{gs} - V_t)V_{ds} - \frac{V_{ds}^2}{2}] \tag{2.2}$$



รูปที่ 2.11 ช่วงเชิงเส้น

ที่มา <http://www.researchsystem.siam.edu>

2.4.3 ช่วงกระแสอิ่มตัว (Saturation Region); ($V_{ds} \geq V_{gs} - V_t$)

ช่วงอิ่มตัวเป็นช่วงที่แรงดันที่ขาเกต และขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{gs} < V_t$) และแรงดัน V_{ds} มีค่ามากกว่าหรือเท่ากับ $V_{gs} - V_t$ ดังแสดงในรูปที่ 2.12 สามารถหาค่ากระแสได้ ดังนี้

$$I_{D(sat)} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_t)^2 (1 + \lambda V_{ds}) \quad (2.3)$$

ซึ่ง μ คือ ความคล่องตัวพาหะ

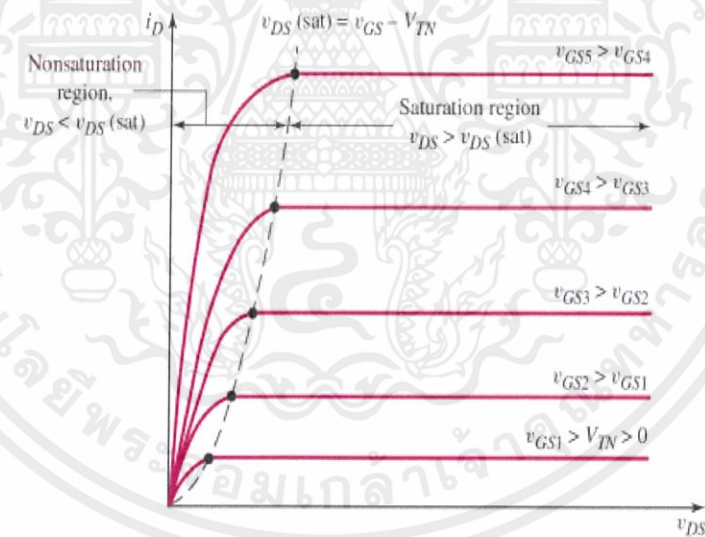
C_{ox} คือ ค่าความจุไฟฟ้าภายในเกตออกไซด์

V_{gs} คือ แรงดันเกตเทียบซอส

V_t คือ แรงดันเทรชโฮลด์

V_{ds} คือ แรงดันเดรนเทียบซอส

λ คือ การมอดูเลชันของความยาวช่องทางเดินกระแส



รูปที่ 2.12 คุณสมบัติกระแสแรงดันของมอสเฟตชนิด NMOS

ที่มา <http://pws.npru.ac.th/thawatchait>

2.5 ทรานซิสเตอร์สนามไฟฟ้าชนิดพินเฟต

2.5.1 วิวัฒนาการของพินเฟต

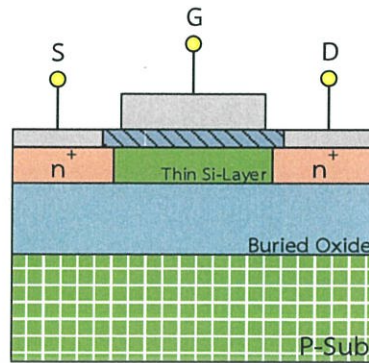
แนวคิดเบื้องต้นของทรานซิสเตอร์สนามไฟฟ้า (FET) ได้รับการจดสิทธิบัตรโดย Julius Edgar Lilienfeld ใน ค.ศ. 1930 แต่ไม่ได้รับการดำเนินการในขณะนั้น เนื่องจากไม่มีความเป็นไปได้ในทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปฏิบัติ และหลังจากนั้นได้มีการสร้างชั้นออกไซด์ด้วยระบบไออน้ำความดันสูงโดย Dawon Kahng และ Martin M. Atalla เพื่อสร้างโครงสร้างมอสเฟตครั้งแรกในปี ค.ศ. 1960 ต่อมาในปี ค.ศ. 1963 Andy Grove Bruce Deal และ Ed Snow ทำการพัฒนากระบวนการสร้างมอสเฟตทางการค้าที่มีความเสถียรภาพสูงเป็นครั้งแรก จากช่วงทศวรรษ 1960 โครงสร้างมอสเฟตแบบพลาสมาได้รับการประยุกต์เป็นวงจรรวม เพื่อทำให้ราคาถูกลงและมีประสิทธิภาพดีสำหรับการใช้งานทางดิจิทัล การประมวลผลสัญญาณ การขยายสัญญาณ การคำนวณและอุปกรณ์จัดเก็บข้อมูล ในช่วงทศวรรษ 1980 มอสเป็นเทคโนโลยีที่มีความโดดเด่นในอุตสาหกรรมไมโครอิเล็กทรอนิกส์ และได้รับการปรับลดขนาดลงตามช่วงของเทคโนโลยีการผลิต ส่งผลให้มีความมั่นคงในการปรับปรุงประสิทธิภาพของวงจรรวม ความหนาแน่นในการทำงานจรรวม และต้นทุนต่อฟังก์ชันใช้งาน ความยาวขั้วเกตของมอสเฟต ได้รับการปรับลดขนาดจากช่วงไมครอน (μm) ไปจนถึงระดับหลักสิบนานาเมตร มอสเฟตแบบฐานรองซิลิคอนที่มีขนาดในระดับนาโนเมตร ประสบปัญหาการเพิ่มขึ้นของกระแสปิด (I_{OFF}) เนื่องมาจาก ผลกระทบจากปรากฏการณ์ช่องทางเดินกระแสสั้น (Short channel effect: SCE) มีหนึ่งวิธีที่ทำให้ลดการเกิด SCE คือการลดความหนาแน่นออกไซด์ขั้วเกต แต่การที่ชั้นออกไซด์ขั้วเกตบาง ทำให้มีกระแสรั่วสูงขึ้น อุปกรณ์ที่มีขนาดระดับนาโนเมตร ควรมีความต้านทานต่ำ ความลึกรอยต่อ ขอสและเดรนที่ตื้น ชั้นเกตออกไซด์ใช้วัสดุค่าไดอิเล็กตริกสูงที่มีความบางมาก และโลหะขั้วเกตที่มีค่าความต้านทานต่ำ เพื่อให้ตรงกับข้อมูลจำเพาะของ International Technology Roadmap for Semiconductors (ITRS)

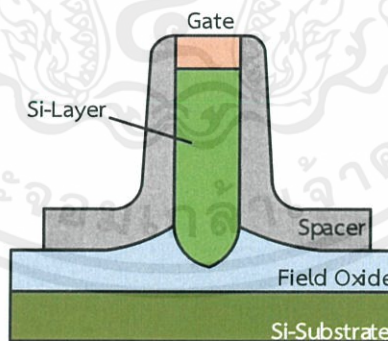
จากความต้องการนี้ ทำให้ทราบว่า การลดขนาดช่องทางเดินกระแสของมอสเฟตแบบเดิมไปสู่ขนาด 20 นาโนเมตรเป็นสิ่งที่เป็นไปได้ เทคโนโลยีหนึ่งที่เป็นตัวเร่งสำหรับการเข้าสู่ยุคใหม่ของเทคโนโลยีคือโครงสร้างของอุปกรณ์ โครงสร้างของอุปกรณ์ระดับสูงประกอบด้วย โครงสร้างซิลิคอนที่มีความบางมากบนฉนวน (SOI) ทรานซิสเตอร์เกตเดี่ยว และทรานซิสเตอร์สองหรือสามเกต (หลายเกต) ทั้งคู่เป็นอุปกรณ์ที่มีความยืดหยุ่นการปรับลดขนาดได้ดีกว่ามอสเฟตแบบคลาสสิก ดังนั้นสถาปัตยกรรมของอุปกรณ์ที่มีการปรับลดขนาด จึงเป็นประโยชน์ในการสร้างอุปกรณ์ มอสเฟตแบบสองเกต ซึ่งประกอบด้วยขั้วเกตบนและล่าง หรือซ้ายและขวา ได้รับการยอมรับในเรื่องของการควบคุม SCE มอสเฟตแบบสามเกตได้แสดงพฤติกรรมเหมือนกับมอสเฟตแบบสองเกต แต่มีขั้วเกตสามด้านบนโครงสร้างรูปทรงสี่เหลี่ยมผืนผ้า เรียกว่า “ฟินเฟต” จนกระทั่งฟินเฟตกลายเป็นเทคโนโลยีที่มีความโดดเด่นในด้านการผลิตที่มีความง่าย และเข้ากันได้กับรูปแบบการผลิตมอสเฟต

การพัฒนาโครงสร้างมอสเฟตแบบคลาสสิกหรือ STI MOSFET ให้เป็นโครงสร้างแบบบาง (Thin Body) เป็นรูปแบบโครงสร้างเบื้องต้นแสดงในรูปที่ 2.13



รูปที่ 2.13 โครงสร้างมอสเฟตแบบบางมาก (Ultra-thin body: UTB)

โครงสร้างมอสเฟตแบบ UTB นำไปสู่การพัฒนาทรานซิสเตอร์สนามไฟฟ้าแบบฟิน หรือฟินเฟต ซึ่งเริ่มมีการทดลองสร้างและนำเสนอโดย D. Hisamoto T. Kaga Y. Kawamoto และ E. Takeda ทีมนักวิจัยจาก Hitachi Central Research Laboratory โดยตีพิมพ์บทความลงใน IEEE Electron Device Letters ฉบับที่ 11 ปี ค.ศ. 1990 ในหัวข้องานวิจัย A fully depleted lean-channel transistor (DELTA) – a novel vertical ultrathin SOI MOSFET [8] บทความได้นำเสนอโครงสร้างมอสเฟตที่มีลักษณะเป็นแนวตั้งแยกตัวจากฐานรองด้วยชั้นฉนวน SiO_2 โดยมีขั้วเกตพาดอยู่บนโครงสร้างมอสที่มีลักษณะแนวตั้ง โดยผู้วิจัยให้ชื่อโครงสร้างนี้ว่า DELTA ดังแสดงในรูปที่ 2.14 ผลการทดลองได้ให้โครงสร้างทรานซิสเตอร์ที่มีความยาวเกต 0.57 ไมโครเมตร และมีความกว้างเกตน้อยกว่า 0.3 ไมโครเมตร และยังสามารถควบคุมเกตได้ดีขึ้นอีกด้วย

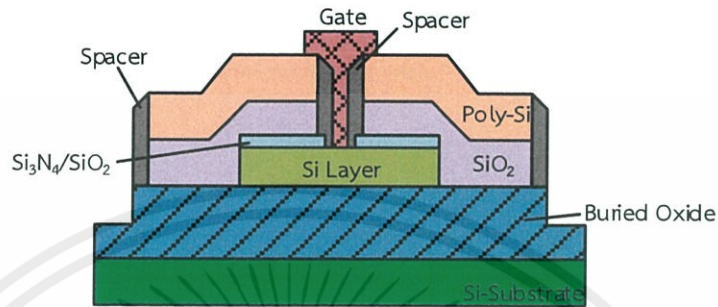


รูปที่ 2.14 โครงสร้างเดลต้าเฟตของ D. Hisamoto

ในปี ค.ศ. 1998 กลุ่มผู้วิจัยเดิมทำการทดลองสร้างโครงสร้างฟินเฟตชนิดเอ็น (n-Channel FinFET) สำเร็จ และตีพิมพ์งานวิจัยในหัวข้อ A folded-channel MOSFET for deep-sub-tenth micron โดยผลการทดลองในงานวิจัยนี้นำเสนอโครงสร้างฟินเฟตชนิดเอ็น ที่มีความยาวเกต 30 นาโนเมตรแสดงดังรูปที่ 2.15 และทดลองสร้างฟินเฟตที่มีความยาวเกต 17 นาโนเมตรได้สำเร็จ ต่อมาใน

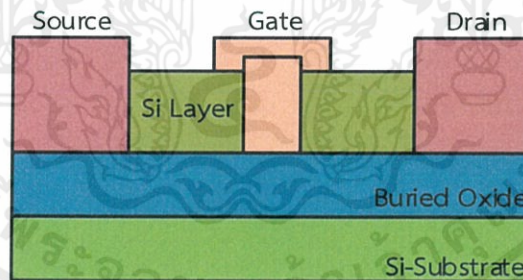
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปี 2000 วงการอุตสาหกรรมได้ให้ความสนใจในการวิจัยและนำมาผลิตเป็นผลิตภัณฑ์ โดยบริษัท Semiconductor Research Corporation (SRC) และ Advance Micro Device (AMD) ได้ลงทุนกับการพัฒนากระบวนการสร้างฟินเฟตให้เข้ากันได้กับกระบวนการสร้างซีมอสแบบพลาสมา พร้อมกับ การนำเสนอโครงสร้างฟินเฟตที่เข้ากันได้กับกระบวนการผลิต



รูปที่ 2.15 โครงสร้างดับเบิลเกตฟินเฟตชนิดเอ็น

จากการวิจัยอย่างต่อเนื่องในปี ค.ศ. 2001 Y.-K. Choi และผู้ร่วมวิจัยได้นำเสนอโครงสร้างฟินเฟตที่มีความยาวเกต 15 นาโนเมตร ในหัวข้องานวิจัย Sub-20nm CMOS FinFET Technologies โดยงานวิจัยนี้ได้นำเสนอคุณลักษณะทางไฟฟ้าของโครงสร้างฟินเฟต ซึ่งโครงสร้างซีมอสในงานวิจัยนี้ ประกอบด้วย โครงสร้างฟินเฟตชนิดเอ็น และชนิดพี โดยมีความยาวเกต 15 นาโนเมตร ดังแสดงในรูปที่ 2.16



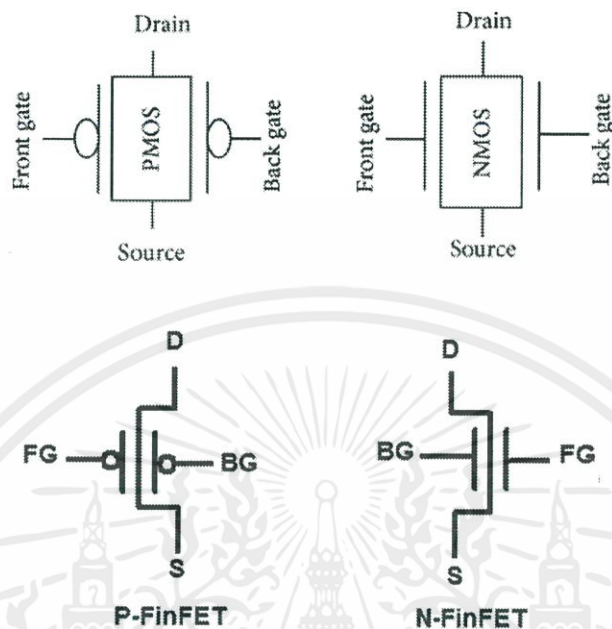
รูปที่ 2.16 โครงสร้างฟินเฟตสามเกต

ตั้งแต่ ค.ศ. 1990 จนถึงปัจจุบัน ผลิตภัณฑ์ทางอุตสาหกรรมได้นำโครงสร้างฟินเฟตเข้ามาใช้งาน แทนโครงสร้างมอสเฟตแบบบางมาก (Ultra-Thin-Body MOSFET) อย่างแพร่หลาย และในทางด้านการวิจัยยังคงมีการพัฒนาและเผยแพร่กันอย่างต่อเนื่อง เนื่องจากเทคโนโลยีในปัจจุบันมีความต้องการในการลดขนาดของอุปกรณ์อย่างมาก และฟินเฟตได้ตอบสนองความต้องการที่ได้กล่าวมา

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 โครงสร้างและสัญลักษณ์ของฟินเฟต

2.5.2.1 สัญลักษณ์ทางไฟฟ้าของฟินเฟต



รูปที่ 2.17 สัญลักษณ์ฟินเฟต ชนิดเอ็น และ ชนิดพี

ที่มา https://www.researchgate.net/figure/Symbols-of-n-type-and-p-type-of-4T-FinFET-devices_fig2_303696904

จากรูปที่ 2.17 ประกอบด้วยขั้วไฟฟ้าสำหรับต่อใช้งาน 4 ขั้วคือ ขั้วเกต (Gate) ขั้วฐานรอง (Back Gate) ขั้วซอส (Source) และขั้วเดรน (Drain) จากรูปที่ 2.17 แสดงสัญลักษณ์ฟินเฟต ชนิดเอ็น และ แสดงฟินเฟตชนิดพี โดยฟินเฟตชนิดพี มีสัญลักษณ์วงกลมบริเวณขั้วเกต

2.5.2.2 โครงสร้างของฟินเฟต

โครงสร้างฟินเฟตแบบเอสโอไอ (SOI FINFET)

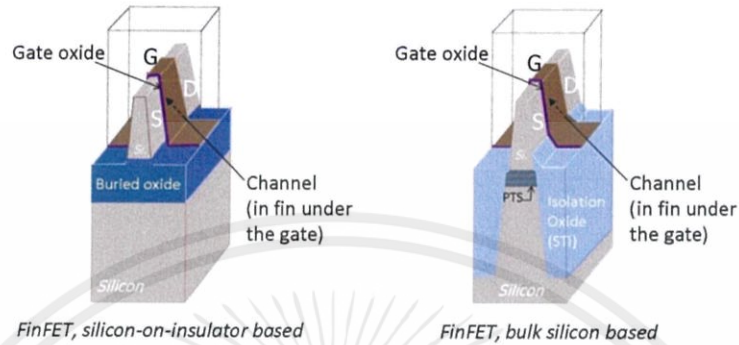
อีกหนึ่งรูปแบบโครงสร้างของฟินเฟตประกอบด้วยฐานรองแบบ Silicon-on-insulator (SOI) ซึ่งมีการวิจัยและพัฒนาตั้งแต่เริ่มต้น ประกอบด้วยชั้นฐานรองซิลิคอน ชั้นออกไซด์ฝัง ชั้นซิลิคอนบนฉนวน ฉนวนเกต และชั้นตัวนำเกต ดังแสดงในรูปที่ 2.18

โครงสร้างฟินเฟตแบบฐานรอง (STI FINFET หรือ Bulk)

ฟินเฟตจัดเป็นทรานซิสเตอร์ที่มีโครงสร้างมอสทรานซิสเตอร์เป็นต้นแบบ แต่มีโครงสร้างในลักษณะสามมิติ โครงสร้างฟินเฟตในมุมมองภาคตัดขวาง ประกอบด้วยชั้นฐานรองซิลิคอน ชั้นฉนวนตัน (STI) ชั้นอิพิทาสี (ชั้นซิลิคอนฟิน) ชั้นเกตออกไซด์ และชั้นหน้าสัมผัสเกต และเพื่อการป้องกัน

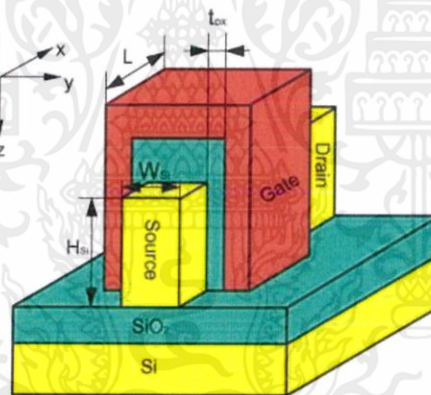
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลกระทบจากฐานรอง มีการใช้เทคนิคการฝังประจุเพื่อป้องกันพันซ์ทรู (Punch-through stop: PTS) ดังแสดงในรูปที่ 2.18



รูปที่ 2.18 โครงสร้างฟินเฟตแบบ SOI และ STI

ที่มา <https://www.edn.com/design/consumer/4407369/Fully-depleted-silicon-technology-to-underlie-energy-efficient-designs-at-28-nm-and-beyond>



รูปที่ 2.19 ตัวแปรบนโครงสร้างฟินเฟต

ที่มา <https://cologneseandrea.wordpress.com/2013/03/20/finfet-technology-for-dummies-like-me/>
จากรูปที่ 2.19 ลักษณะทางกายภาพของโครงสร้างฟินเฟต ประกอบด้วยตัวแปรสำคัญดังนี้

- L_g คือ ค่าความยาวขั้วเกต
- W_{Si} คือ ความกว้างชั้นซิลิคอน
- t_{Si} หรือ H_{Si} คือ ความหนาชั้นซิลิคอน

เนื่องจากฟินเฟต มีโครงสร้างในลักษณะสามมิติ จึงไม่ปรากฏค่าความกว้างช่องทางเดินกระแส เหมือนกับมอสเฟต จากตัวแปรสำคัญสามารถนำมาคำนวณหาค่า W_g ได้ดังสมการที่ (2.6)

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$W_g = 2t_{si} + w_{si} \quad (2.4)$$

ซึ่ง W_g คือ ความกว้างช่องทางเดินกระแส

t_{si} คือ ความหนาชั้นซิลิคอน

w_{si} คือ ความกว้างชั้นซิลิคอน

โครงสร้างฟินเฟตทั้งสองแบบมีทั้งข้อดีข้อเสียต่างกัน สามารถสรุปได้ดังตารางที่ 2.1

ตารางที่ 2.1 เปรียบเทียบข้อดีและข้อเสียของฟินเฟตแบบ STI และแบบ SOI

Bulk		Silicon-on-Insulator (SOI)	
ข้อดี	ข้อเสีย	ข้อดี	ข้อเสีย
ต้นทุนต่ำ	ใช้พื้นที่ของอุปกรณ์มาก	ใช้พื้นที่ของอุปกรณ์น้อย	ต้นทุนการผลิตสูง
ขั้นตอนในกระบวนการผลิตไม่ซับซ้อน	ได้รับผลกระทบจากฐานรอง	ผลกระทบจากฐานรองน้อย	ขั้นตอนในกระบวนการผลิตซับซ้อน
ไม่ได้รับผลกระทบจาก self-heating phenomenon ในกระบวนการผลิต	ได้รับผลกระทบจาก Short channel effect	ลดการเกิด short channel effect	ได้รับผลกระทบจากอุณหภูมิสูงในกระบวนการผลิต
มีการทำกระบวนการลิโธกราฟฟีน้อยกว่า	กระแสรั่วสูง	สามารถทำงานได้ดีกับวงจรความถี่สูง	ให้อุณหภูมิสูงขณะทำงาน

2.6 การทำงานและคุณลักษณะทางไฟฟ้าของฟินเฟต

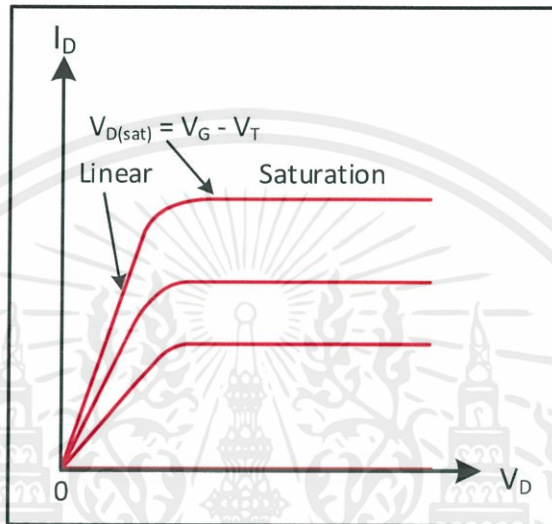
2.6.1 การทำงานเบื้องต้นของฟินเฟต

ฟินเฟตมีการทำงานเหมือนกับมอสเฟต แต่การทำงานบนพื้นผิวซิลิคอนขนาดเล็กด้วยหลักการอิเล็กทรอนิกส์ทันเนลิ่ง (Electron Tunneling) การเกิดช่องทางเดินกระแส และการทำงานยังคงเกิดขึ้นบนพื้นผิวของวัสดุ และการทำงานของฟินเฟต ให้คุณลักษณะทางไฟฟ้า เช่น คุณลักษณะกระแส-แรงดัน คุณลักษณะกระแส-แรงดันเกต และคุณลักษณะความจุไฟฟ้า-แรงดันเกต

2.6.2 คุณสมบัติทางไฟฟ้าของฟิเนต

2.6.2.1 คุณสมบัติทางกระแส - แรงดัน

คุณลักษณะนี้เหมือนกับมอสเฟตทุกประการ สิ่งที่แตกต่างกัน คือ ค่าแรงดันเดรน และผลของกระแสที่ได้ ดังรูปที่ 2.20 เนื่องจากฟิเนตเป็นอุปกรณ์ขนาดเล็ก แม้ว่าจะประกอบด้วยเกตหลายเกต แต่ผลกระแสยังคงต่ำกว่า ซึ่งสามารถวิเคราะห์แต่ละช่วงการทำงานได้ดังนี้.



รูปที่ 2.20 กราฟคุณลักษณะกระแส - แรงดันของฟิเนต

ช่วงคัทออฟ

ช่วงการทำงานแบบคัทออฟ คือ ช่วงที่ $V_G < V_T$ ดังนั้นไม่มีการเกิดช่องทางเดินกระแสระหว่างซอสและเดรน ในกรณีความเข้มข้นของอิเล็กตรอนต่ำ เนื่องมาจากการที่มีสนามไฟฟ้าต่ำตามแนวของช่องทางเดินกระแส ทำให้กระแสซัทเทอร์โฮลด์ ตกค้างเป็นส่วนมากจากการแพร่ของพาหะ สามารถวิเคราะห์กระแสเดรนช่วงการทำงานนี้ได้จากสมการที่ (2.5)

$$I_{DS} = \mu \frac{W_g}{L_g} kT n_i t_{si} e^{\frac{q(V_G - \Delta\phi)}{kT}} \left(1 - e^{-\frac{qV_{DS}}{kT}} \right) \quad (2.5)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง

I_{DS} คือ กระแสเดรน

μ คือ ความคล่องตัวพาหะ

L_g คือ ความยาวเกต

K คือ ค่าคงที่โบทซ์มันต์

T คือ อุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

n_i คือ ความเข้มข้นอินทรินซิก

t_{si} คือ ความหนาชั้นซิลิคอนพิน

q คือ ค่าคงที่ประจุไฟฟ้า

V_g คือ แรงดันเกต

$\Delta\phi$ คือ ผลต่างเวิร์คฟังก์ชันของวัสดุ

V_{ds} คือ แรงดันเดรนเทียบซอส

ช่วงเชิงเส้น

การไบอัสโครงสร้างพินเฟต โดยให้ $V_G < 0$ เล็กน้อย และ $V_D > 0$ เล็กน้อย หรือ ช่วงที่ I_{DS} แปรผันตาม V_{DS} สามารถวิเคราะห์กระแสเดรนในช่วงเชิงเส้นจากสมการที่ (2.6)

$$I_{ds} = 2\mu C_{ox} \frac{W}{L} \left(V_g - V_t - \frac{V_{ds}}{2} \right) V_{ds} \quad (2.6)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง I_{ds} คือ กระแสเดรน (ช่วงคัทออฟ)

C_{ox} คือ ค่าความจุไฟฟ้าเกตออกไซด์

V_g คือ แรงดันเกต

V_t คือ แรงดันขีดเริ่ม

V_{ds} คือ แรงดันเดรนเทียบซอส

จากตัวแปร C_{ox} ในสมการที่ 2.6 สามารถหาค่าได้จาก สมการที่ (2.7)

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (2.7)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง C_{ox} คือ ค่าความจุไฟฟ้าเกตออกไซด์

ϵ_{ox} คือ ค่าเปอร์มิตติวิตีของออกไซด์

t_{ox} คือ ค่าความหนาชั้นเกตออกไซด์

ช่วงอิ่มตัว

ไม่มีการเปลี่ยนแปลงของ I_{ds} ขณะ V_{ds} เพิ่มขึ้นสามารถวิเคราะห์ได้จากสมการที่ (2.8)

$$I_{DS} = \mu C_{ox} \frac{W_g}{L_g} \frac{(V_g - V_t)^2}{2m} \quad (2.8)$$

ที่มา <https://people.eecs.berkeley.edu>

ตัวแปร m ในสมการที่ 2.8 สามารถหาค่าได้จากสมการที่ (2.9)

$$m = 1 + \frac{3t_{ox}}{x_d} \quad (2.9)$$

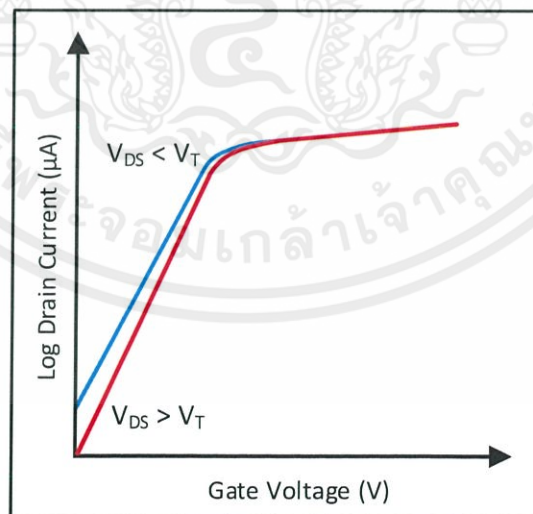
ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง x_d คือ ความหนาชั้นดีฟลิชัน

t_{ox} คือ ค่าความหนาชั้นเกตออกไซด์

2.6.2.2 คุณสมบัติกระแสเตรน-แรงดันเกต

ในปัจจุบันการวัดคุณสมบัติของอุปกรณ์ทรานซิสเตอร์สามารถทำได้จากการหาความสัมพันธ์ของกระแสเตรน และแรงดันเกต เนื่องจากสามารถบอกกระแสปิด (I_{off}) เพื่อวิเคราะห์กระแสรั่วไหล และกระแสเปิด (I_{on}) หรือกระแสขณะทำงาน ได้จากคุณลักษณะนี้ ในแต่ละส่วนของคุณลักษณะนี้ อธิบายดังรูปที่ 2.21



รูปที่ 2.21 กราฟคุณลักษณะกระแสเตรนและแรงดันเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงเริ่มต้นของกราฟคุณลักษณะกระแสเดรน - แรงดันเกต เป็นจุดบ่งบอกกระแสรั่วไหลของ โครงสร้างฟินเฟต พบความแตกต่างได้ในกรณี $V_g < V_t$ กระแสเปิดมีค่ามากกว่ากรณีของ $V_g > V_t$ ซึ่งสามารถหาแรงดันขีดเริ่มได้จากคุณลักษณะนี้จากสมการที่ (2.10) หรือสามารถหาค่าได้ได้จากผลการวัดดังแสดงในรูปที่ 2.21

$$V_{th} = \phi_{ms} + n \frac{kT}{q} \ln \left(\frac{2C_{ox}kT}{q^2 n_i t_{si}} \right) + \frac{h^2 \pi^2}{2m_{ds} w_{si}^2} \quad (2.10)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง V_{th} คือ แรงดันขีดเริ่ม

ϕ_{ms} คือ ฟังก์ชันงานของวัสดุโลหะขั้วเกต

C_{ox} คือ ค่าความจุไฟฟ้าเกตออกไซด์

n_i คือ ความเข้มข้นอะตอมอินทรินซิก

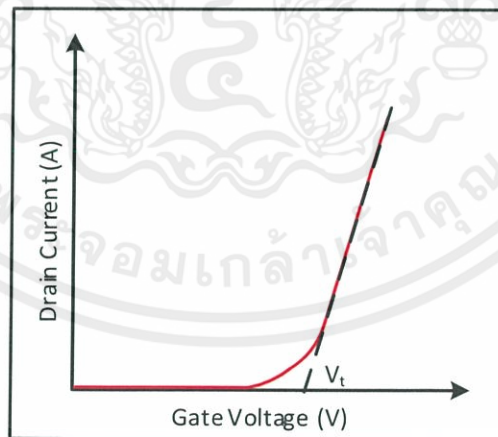
t_{si} คือ ความหนาชั้นซิลิคอน

n คือ จำนวนของอิเล็กตรอน

h คือ ค่าคงที่พลังค์

m_{ds} คือ ค่าความลึกรอยต่อเดรน-ซอส

w_{si} คือ ค่าความกว้างชั้นซิลิคอน



รูปที่ 2.22 วิธีการหาค่าแรงดันขีดเริ่มจากกราฟ $I_d - V_g$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.22 สามารถหาค่าจากกราฟคุณลักษณะกระแสเดรน-แรงดันเกตได้โดยการหาจุดตัดบนแกน x โดยการลากเส้นตรงตามส่วนที่เป็นส่วนเชิงเส้นลงมาตัดกับแกน โดยให้ทำการหารากที่สองของค่ากระแสเดรนก่อน จึงทำการลากเส้นหาจุดตัดเพื่อหาค่าแรงดันขีดเริ่มในทางปฏิบัติ

นอกจากการหาค่าแรงดันขีดเริ่มของฟินเฟต คุณลักษณะกระแสเดรน-แรงดันเกต สามารถนำมาหาค่าซับเทรชโฮลด์สวิง (Subthreshold Swing: SS) ได้ ซึ่งเป็นตัวแปรสำคัญสำหรับการวิเคราะห์การทำงาน เนื่องจากเป็นตัวแปรที่บ่งบอกปริมาณของอัตราส่วนระหว่างกระแสเปิด (I_{off}) และกระแสเปิด (I_{on}) ในการชี้วัดประสิทธิภาพของมอสทรานซิสเตอร์ จึงมีความต้องการให้ซับเทรชโฮลด์สวิง มีค่าต่ำเป็นผลให้แรงดัน-ขั้วเกตสามารถลดกระแสเดรนต่อพื้นที่ที่มากขึ้น ซึ่งสามารถหาค่า SS ได้จากสมการที่ (2.11) หรือสามารถหาค่าได้โดยวิธีในรูปที่ 2.21

$$SS = \left(1 + \frac{C_d}{C_{ox}}\right) V_T \ln(10) \quad (2.11)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง SS คือ ค่าซับเทรชโฮลด์สวิง

C_d คือ ค่าความจุไฟฟ้าชั้นดีฟลิชัน

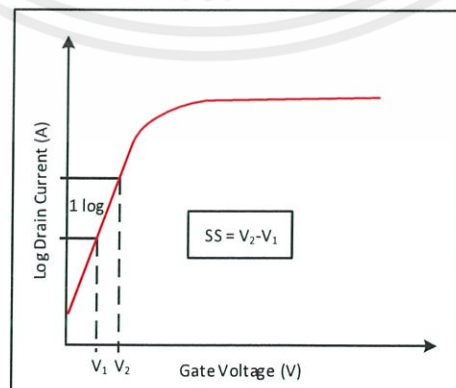
จากสมการที่ 2.14 ตัวแปร C_d สามารถหาค่าได้จากสมการ (2.12)

$$C_d = \frac{\epsilon_s}{W_d} \quad (2.12)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง ϵ_s คือ ค่าเปอร์มิตติวิตีของซิลิคอน

W_d คือ ค่าความกว้างชั้นดีฟลิชัน



รูปที่ 2.23 วิธีหาค่าซับเทรชโฮลด์สวิงจากกราฟ $\log(I_d) - V_g$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.23 วิธีการหาค่าชั้บเทรชโฮลด์สวิงก์ทำได้โดยการตัดจุดบนเส้นกระแสเดรนในช่วง 1 log เพื่อให้ได้แรงดันเกท 2 จุด จากนั้นทำการหาผลต่างระหว่างแรงดันเกทด้วยสมการที่ (2.13)

$$SS = V_2 - V_1 \quad (2.13)$$

ที่มา <https://people.eecs.berkeley.edu>

ซึ่ง SS คือ ค่าชั้บเทรชโฮลด์สวิงก์

S_1 คือ แรงดันที่จุดตัดจุดแรก

S_2 คือ แรงดันที่จุดตัดจุดที่สอง

คุณลักษณะที่สำคัญนี้ นอกจากเป็นการบ่งบอกค่าแรงดันขีดเริ่ม กระแสรั่วไหล ยังบ่งบอกการเกิดผลกระทบต่าง ๆ เช่น ผลกระทบจากกลไกควอนตัม เนื่องจากผลกระทบของกลไกนี้ทำให้ความหนาแน่นของพาหะเปลี่ยนแปลง และส่งผลต่อการเพิ่มขึ้นของแรงดันขีดเริ่ม เมื่อพื้นที่ของช่องทางเดินพาหะถูกจำกัดในมิติเดียว ผลกระทบจากช่องทางเดินกระแสสั้น เนื่องจากความยาวช่องทางเดินกระแสยังผล (Effective channel length : L_{eff}) ได้รับการปรับปรุงเพื่อควบคุม Short Channel Effect ทำให้บริเวณของซอส และเดรนเหลื่อมล้ำเข้าไปในชั้นกลับของช่องทางเดินกระแส ส่งผลให้แรงดันขีดเริ่มเพิ่มขึ้น และผลกระทบจากการเจือสารแบบสุม เนื่องจากลักษณะโครงสร้างแบบ UTB อยู่ในระดับนาโนเมตร และการเจืออะตอมสารอื่นเพื่อแยกส่วนบนโครงสร้างมีความเป็นไปได้ ในกรณีของ N_B หรือค่าความเข้มข้นอะตอมสารเจือในชั้นซิลิคอนหลังจากการเจือสารลงไปบนโครงสร้าง ซึ่งอาจมีค่าสูงถึง $1 \times 10^{17} \text{ cm}^{-3}$ และเมื่อทำการสร้างส่วนของซอส หรือเดรน การเจือสารทำให้ค่า N_B ส่วนของชั้นซิลิคอนเปลี่ยนแปลง และส่งผลกระทบต่อค่าแรงดันขีดเริ่ม ดังนั้นจากผลกระทบต่างๆที่เกิดจากปรากฏการณ์ทางฟิสิกส์ และโครงสร้าง

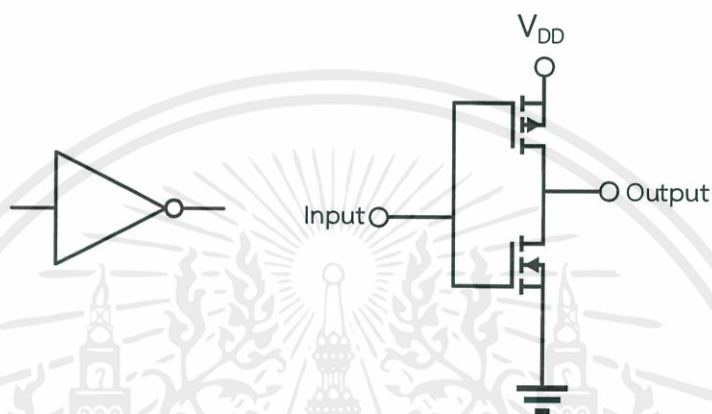
2.7 ทฤษฎีการประยุกต์ใช้งานฟินเฟต

2.7.1 ทฤษฎีวงจรรรเก

2.7.1.1 วงจรอินเวอร์เตอร์

วงจรรอินเวอร์เตอร์ เป็นวงจรรพื้นฐานในกลุ่มตรรกะเกท (Logic Gates) ประกอบด้วยมอสเฟตสองตัว ชนิดเอ็น และชนิดพี โดยให้ซอสของมอสเฟตชนิดพีเป็น V_{DD} ซอสของมอสเฟตชนิดเอ็นเป็น V_{SS} เดรนของมอสเฟตทั้งสองต่อร่วมกันเป็นจุดเอาต์พุต และเชื่อมต่อเกทของมอสเฟตทั้งสองเป็นอินพุต การทำงานของวงจรรอินเวอร์เตอร์คือ ทำการเปลี่ยนระดับแรงดันอินพุตให้ตรงข้ามกับแรงดันเอาต์พุต ขณะไม่มีแรงดันอินพุตเข้าสู่วงจรร เอาต์พุตของวงจรรจะมีระดับแรงดันเท่ากับแหล่งจ่าย

เนื่องจากเมื่อไม่มีแรงดันอินพุต มอสเฟตชนิดเอ็นไม่ได้รับการไบอัสเกตทำให้ไม่นำกระแส หรือทำงานเป็นตัวต้านทานพูลดาวน์ สำหรับมอสเฟตชนิดพี เมื่อไม่ได้รับการไบอัสด้วยแรงดันที่มากกว่า 0 โวลต์ จะให้แรงดันเอาต์พุตเท่ากับแหล่งจ่าย จากนั้นเมื่ออินพุตได้รับแรงดันอินพุต เอาต์พุตจะเปลี่ยนแปลงเป็น 0 โวลต์ ซึ่งทำงานเป็นตัวต้านทานพูลอัพ ซึ่งสัญลักษณ์ และวงจรอินเวอร์เตอร์แสดงดังรูปที่ 2.23 และตารางค่าความจริงของอินเวอร์เตอร์แสดงในตารางที่ 2.2



รูปที่ 2.24 สัญลักษณ์อินเวอร์เตอร์ และวงจรอินเวอร์เตอร์

ตารางที่ 2.2 ตารางความจริงของอินเวอร์เตอร์

X	F
0	1
1	0

จากตารางความจริงสามารถเขียนเป็นสมการของอินเวอร์เตอร์ได้ดังสมการที่ (2.13)

$$F = \bar{X} \quad (2.13)$$

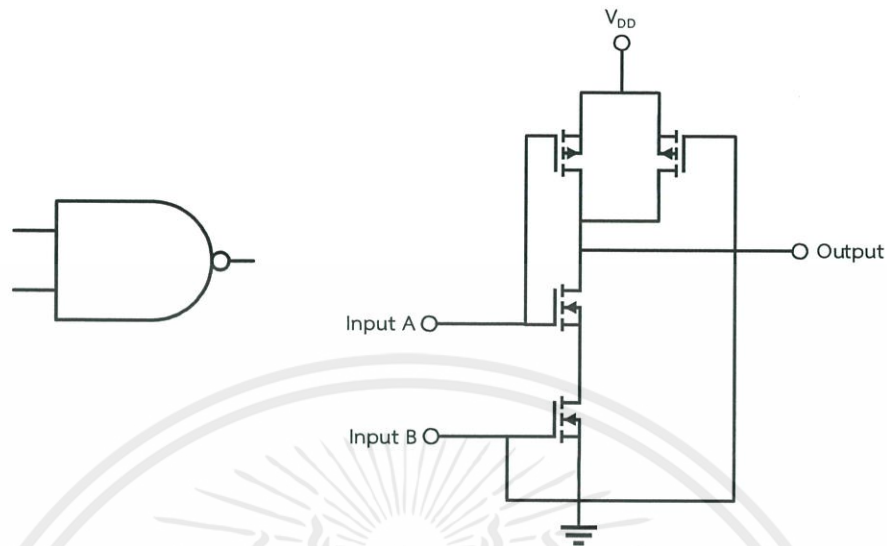
ซึ่ง X คือ อินพุต และ F คือ เอาต์พุต

2.7.1.2 วงจรแนนด์เกต

วงจรแนนด์เกต เป็นวงจรเพื่อใช้งานเป็นตัวปฏิบัติการนอร์ การทำงานของวงจรแนนด์เกตเป็นการใช้งานแรงดันอินพุตในการกำหนดการทำงานของมอสเฟตทั้งวงจร ขณะไม่มีอินพุตทั้งสองจุด (A , B) มอสเฟตชนิดเอ็นไม่ได้รับการไบอัส และมอสเฟตชนิดพีทำงาน ทำให้อาต์พุตมีค่าเท่ากับแหล่งจ่าย แต่เมื่อมีการป้อนอินพุต มอสเฟตชนิดเอ็นทำงานและทำหน้าที่เป็นตัวต้านทานพูลดาวน์

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำให้เอาต์พุตมีค่าเป็น 0 ไม่ว่าจะมีการป้อนอินพุตใดๆ หรืออินพุตทั้งสอง สัญลักษณ์ของแนนด์เกต แสดงในรูปที่ 2.24 และตารางค่าความจริงของแนนด์เกต แสดงในตารางที่ 2.3



รูปที่ 2.25 สัญลักษณ์แนนด์เกต และวงจรแนนด์เกต

ตารางที่ 2.3 ตารางค่าความจริงของแนนด์เกต

Input		Output (F)
A	B	
0	0	1
0	1	1
1	0	1
1	1	0

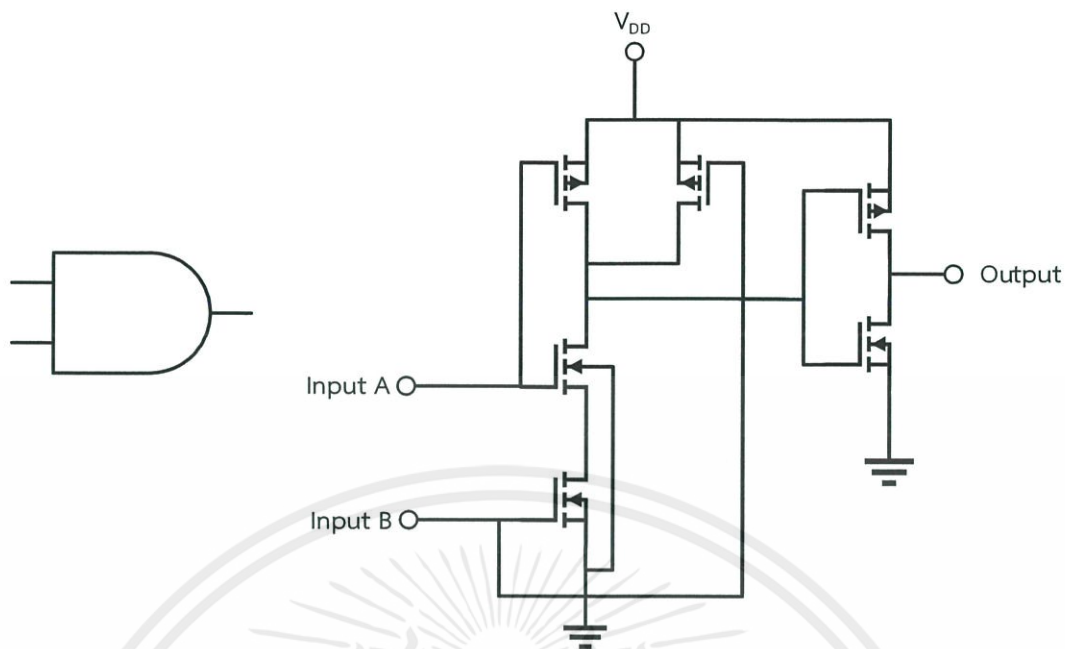
จากตารางความจริงสามารถเขียนเป็นสมการของแนนด์เกตได้ดังสมการที่ (2.14)

$$F = A \cdot B \quad (2.14)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

2.7.1.3 วงจรแอนด์เกต

วงจรแอนด์เกต ได้รับการปรับปรุงจากวงจรแนนด์เกต โดยการเชื่อมต่อกับวงจรอินเวอร์เตอร์เพื่อทำการกลับค่าเอาต์พุต ให้ทำงานตามตัวปฏิบัติการแอนด์ สัญลักษณ์ของแอนด์เกต และวงจรแอนด์เกต แสดงดังรูปที่ 2.26 ตารางค่าความจริงของแอนด์เกต แสดงในตารางที่ 2.4



รูปที่ 2.26 สัญลักษณ์ของแอนด์เกต และวงจรแอนด์เกต

ตารางที่ 2.4 ตารางค่าความจริงของแอนด์เกต

Input		Output
A	B	(F)
0	0	0
0	1	0
1	0	0
1	1	1

จากตารางที่ 2.4 สามารถเขียนเป็นสมการได้ดังสมการที่ (2.15)

$$F = A \cdot B \quad (2.15)$$

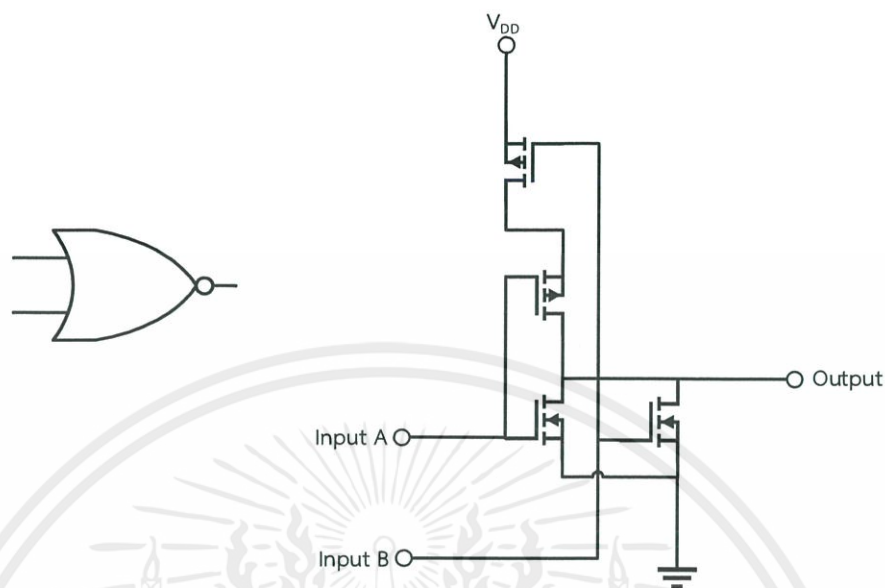
ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

2.7.1.4 วงจรนอร์เกต

วงจรถนอร์เกต เป็นวงจรถที่สร้างเพื่อใช้งานแทนตัวปฏิบัติการนอร์ ซึ่งสร้างมาจากซีมอส 2 ชุด ในขณะที่อินพุตทั้งสองมีค่าเท่ากับ 0 โวลต์ ทรานซิสเตอร์ชนิดพีทั้งสองทำงาน และให้เอาต์พุตเท่ากับแรงดันของแหล่งจ่าย แต่เมื่ออินพุตใดอินพุตหนึ่งมีแรงดันมากกว่า 0 โวลต์ มอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดที่ทั้งสองจะหยุดทำงาน และทรานซิสเตอร์ชนิดเอ็นทั้งสองทำงาน ทำให้เอาต์พุตเป็น 0 โวลต์ทันที วงจรนอร์เกตแสดงในรูปที่ 2.27 และค่าความจริงของนอร์เกต แสดงในตารางที่ 2.5



รูปที่ 2.27 สัญลักษณ์นอร์เกต และวงจรรนอร์เกต

ตารางที่ 2.5 ตารางค่าความจริงของนอร์เกต

Input		Output
A	B	(F)
0	0	1
0	1	0
1	0	0
1	1	0

จากตารางค่าความจริงของนอร์เกต สามารถเขียนเป็นสมการได้ดังสมการที่ (2.16)

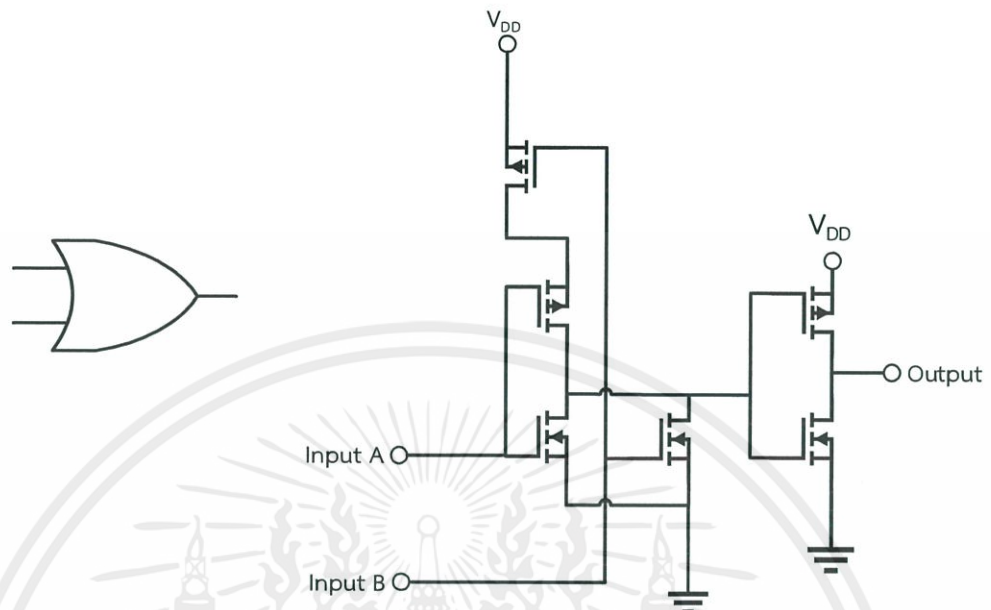
$$F = \overline{A + B} \quad (2.16)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A และ B คือ อินพุต B

2.7.1.5 วงจรออร์เกต

วงจรรออร์เกตคือ วงจรรนอร์เกต ซึ่งนำเอาต์พุตมาเชื่อมต่อกับวงจรรวมอินเวอร์เตอร์ให้ได้ผลกลับ ทำให้เมื่อมีอินพุตใดอินพุตหนึ่งมีแรงดันมากกว่า 0 โวลต์ เอาต์พุตจึงออกมาเป็น 1 เนื่องจากกลับกัน

กับนอร์เกต สัญลักษณ์ของออร์เกต และวงจรรอ์เกต แสดงในรูปที่ 2.28 ตารางค่าความจริงของออร์เกต แสดงในตารางที่ 2.6



รูปที่ 2.28 สัญลักษณ์ออร์เกต และวงจรรอ์เกต

ตารางที่ 2.6 ตารางค่าความจริงของออร์เกต

Input		Output
A	B	(F)
0	0	0
0	1	1
1	0	1
1	1	1

จากตารางค่าความจริงของออร์เกตสามารถเขียนเป็นสมการได้ดังสมการที่ (2.17)

$$F = A + B \quad (2.17)$$

ซึ่ง F คือ เอาต์พุต A คือ อินพุต A B คือ อินพุต B

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วิธีการดำเนินงาน

3.1 หลักการในการจำลองแบบโครงสร้างฟินเฟด

3.1.2 การจำลองแบบโดยโปรแกรม GTS Framework

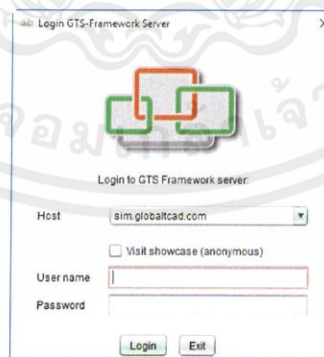
GTS Framework เป็นโปรแกรมที่ครอบคลุมการทำงานสำหรับเทคโนโลยีโปรแกรมประยุกต์ CAD (TCAD) เช่น การจำลองอุปกรณ์สารกึ่งตัวนำ ออกแบบโดยประกอบด้วยโปรแกรมย่อยต่าง ๆ เพื่ออำนวยความสะดวกในการใช้งาน ปรับปรุงขั้นตอนการทำงาน (workflow), สนับสนุนโครงสร้างการจัดเก็บข้อมูลให้สอดคล้องกัน ส่วนติดต่อผู้ใช้ (user interface) สำหรับเก็บเครื่องมือทั้งหมด

GTS Framework ถูกพัฒนาและได้รับการดูแลรักษาโดย GTS ซึ่งเป็นบริษัทเอกชนในกรุงเวียนนาและร่วมมือกับมหาวิทยาลัยเทคโนโลยีเวียนนา (Vienna University of Technology) ประเทศออสเตรีย

3.2 ส่วนประกอบของโปรแกรมจำลองแบบ

3.2.1 หน้าต่างลงชื่อเข้าใช้งานโปรแกรม

หน้าต่างนี้เป็นหน้าต่างแรกในการเข้าใช้งานโปรแกรม ประกอบด้วยส่วนของ Host เพื่อเลือกเซิร์ฟเวอร์ในการเชื่อมต่อ ตัวเลือก Visit Showcase (anonymous) เพื่อเข้าดูตัวอย่างงานและโครงสร้าง ซึ่งไม่สามารถทำงานได้ User name ช่องกรอกชื่อผู้ใช้ Password ช่องกรอกรหัสผู้ใช้ เมื่อต้องการเข้าใช้งานให้กรอก Username และ Password จากนั้นกดปุ่ม Login ซึ่งชื่อผู้ใช้ และรหัสสามารถสมัครสมาชิกได้บนเว็บไซต์ www.globaltcad.com ดังแสดงในรูปที่ 3.1



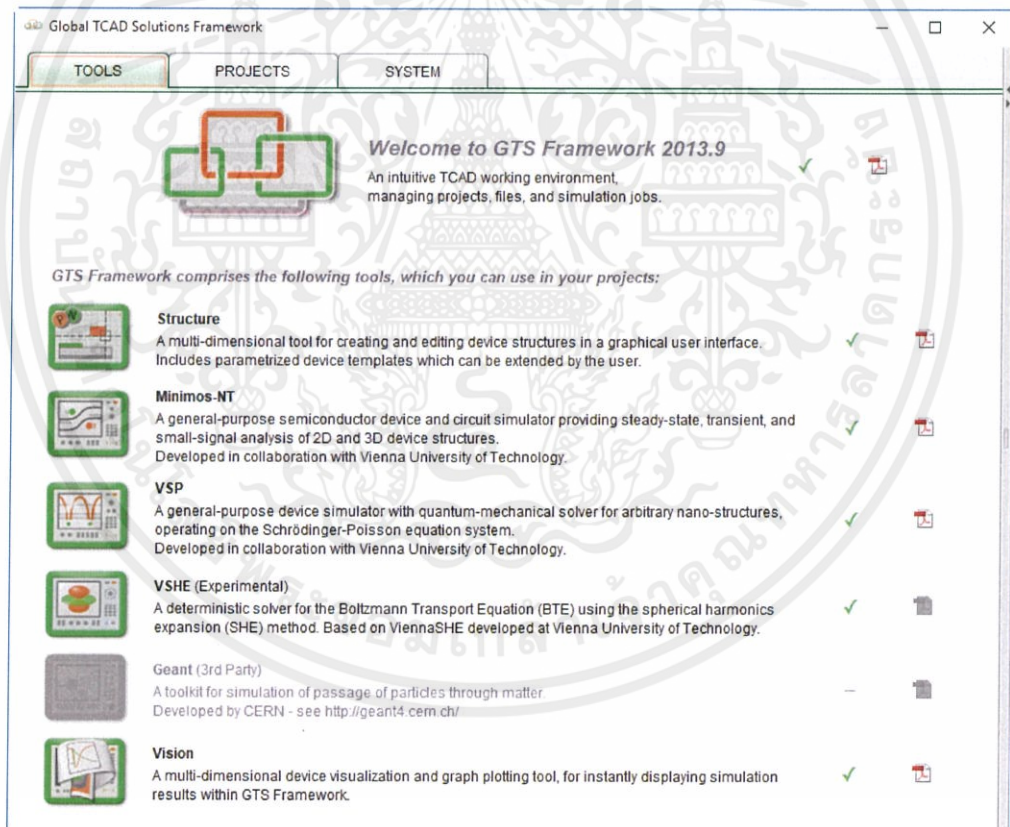
รูปที่ 3.1 หน้าต่างลงชื่อเข้าใช้งานโปรแกรม GTS Framework Online

3.2.2 หน้าต่างเครื่องมือ

หลังจากทำการ Login เข้าสู่ระบบ หน้าต่างเครื่องมือ ประกอบด้วย

- Structure คือ เครื่องมือสำหรับออกแบบโครงสร้างและกำหนดพารามิเตอร์ต่าง ๆ ให้กับโครงสร้างอุปกรณ์ รวมถึงการใช้งานโครงสร้างจากเทมเพลต
- Minimos-NT คือ เครื่องมือสำหรับทำการวัดทดสอบคุณลักษณะต่าง ๆ ของโครงสร้างอุปกรณ์ ซึ่งได้รับการสร้างจากเครื่องมือ Structure
- VSP คือ เครื่องมือสำหรับจำลองการทำงานของโครงสร้างอุปกรณ์สารกึ่งตัวนำระดับนาโนเมตร ด้วยโปรแกรมแก้สมการกลศาสตร์ควอนตัม
- VSHE คือ เครื่องมือแก้สมการด้วย Boltzmann Transport Equation ด้วยวิธีการ spherical harmonics expansion

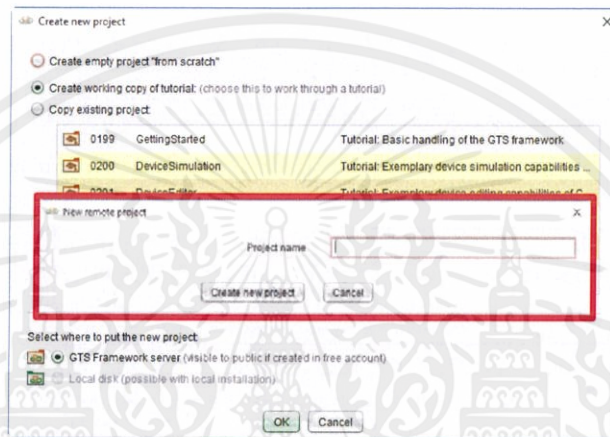
ซึ่งผู้ใช้งานสามารถเริ่มใช้งานเครื่องมือต่าง ๆ จากหน้าต่างนี้ได้ทันที ดังแสดงในรูปที่ 3.2



รูปที่ 3.2 หน้าต่างเครื่องมือ

3.2.5 หน้าต่างสร้างโปรเจคใหม่

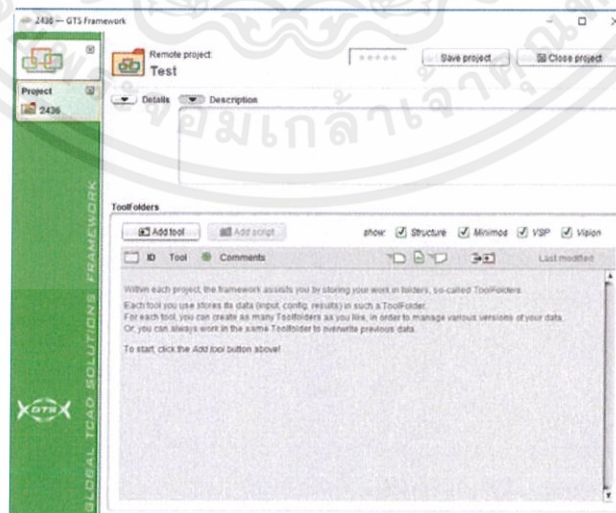
หลังจากคลิกปุ่ม New project จะปรากฏหน้าต่าง Create new project ขึ้นมา ภายในหน้าต่างประกอบด้วยตัวเลือก สร้างโปรเจคว่าง (Create empty project "from scratch") สร้างโปรเจคด้วยการคัดลอกจากตัวอย่าง (Create working copy of tutorial) และ คัดลอกงานที่มีอยู่ (Copy existing project) โดยทั่วไปจะเริ่มทำงาน เพื่อการสร้างโปรเจคว่าง โดยเลือกปุ่ม Create empty project "from scratch" แล้วคลิก OK จะปรากฏหน้าต่างสำหรับตั้งชื่อ ให้ทำการกรอกชื่อโปรเจค และคลิกปุ่ม Create New Project ดังแสดงในรูปที่ 3.5



รูปที่ 3.5 หน้าต่างสร้างโปรเจคใหม่

3.2.6 หน้าต่างโพลเดอร์โปรเจค

หลังจากสร้างโปรเจคแล้ว จะปรากฏหน้าต่างภายในแฟ้มโปรเจคในรูปที่ 3.6

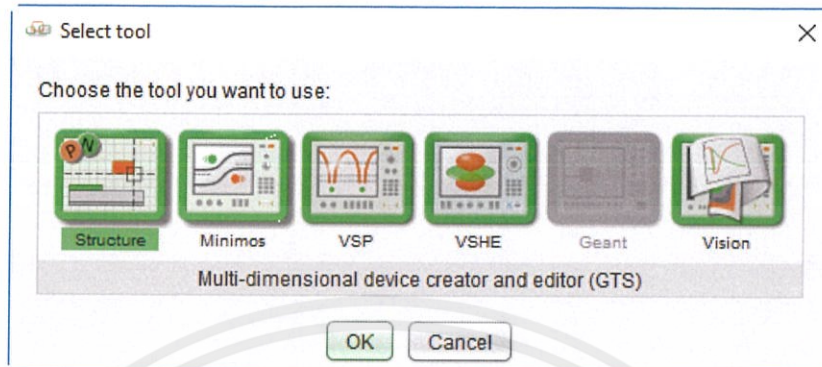


รูปที่ 3.6 หน้าต่างโพลเดอร์โปรเจค

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.7 หน้าต่างเลือกเครื่องมือ

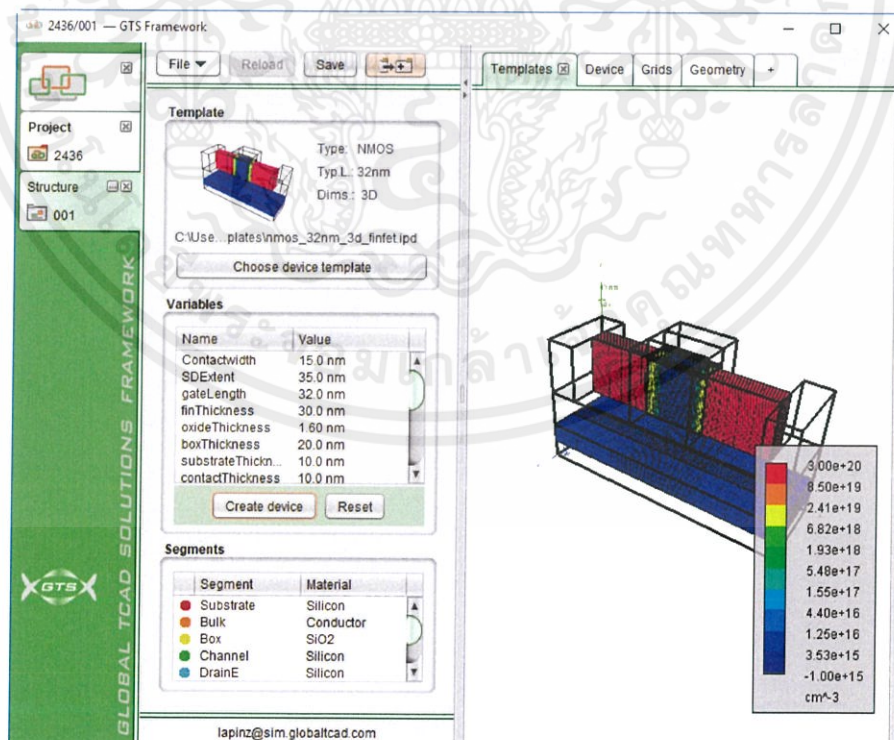
ภายในหน้าต่างแฟ้มโปรเจค สามารถทำการเพิ่มแฟ้มเครื่องมือต่าง ๆ ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 หน้าต่างโพลเดอร์โปรเจค

3.2.8 หน้าต่างเครื่องมือ Structure

หลังจากทำการสร้างแฟ้มเครื่องมือ Structure จะปรากฏแฟ้มงานขึ้น จากนั้นทำการเขียนแบบโครงสร้างอุปกรณ์ หรือเลือกใช้โครงสร้างอุปกรณ์จาก Template ซึ่งจะกล่าวต่อไป ดังแสดงในรูปที่ 3.8

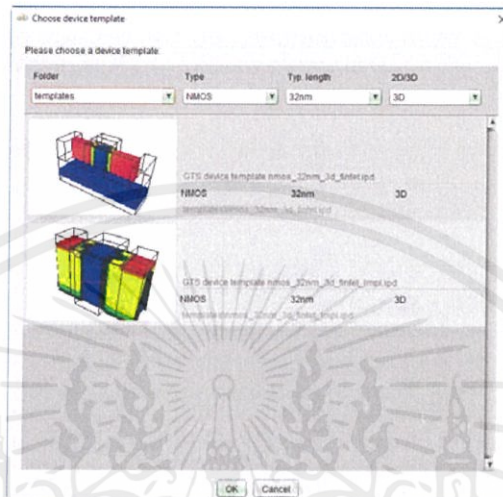


รูปที่ 3.8 หน้าต่างเครื่องมือ Structure

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.9 หน้าต่างเลือกต้นแบบโครงสร้างอุปกรณ์

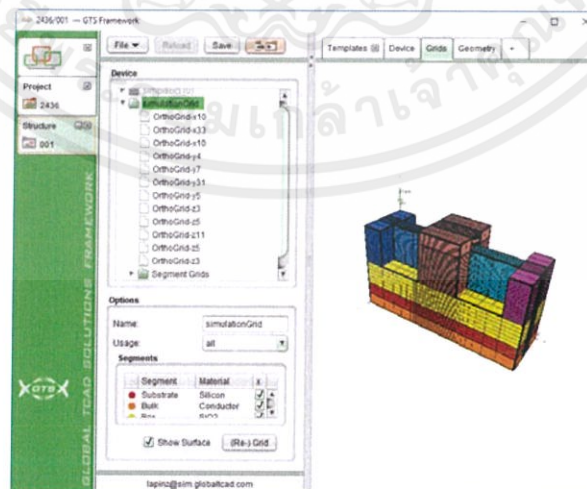
สำหรับเวอร์ชันออนไลน์ของ GTS Framework ต้นแบบ (Template) มีให้เลือกใช้งานทั้งแบบ 2 มิติ (2D) และ 3 มิติ (3D) รวมถึงสามารถเลือกประเภทของอุปกรณ์ได้ ทั้ง NMOS และ PMOS ซึ่งมีให้เลือกใช้งานหลายรูปแบบ และหลายขนาด ดังแสดงในรูปที่ 3.9



รูปที่ 3.9 หน้าต่างต้นแบบ

3.2.10 แถบ Grid ภายในเครื่องมือ Structure

หลังจากทำการสร้างโครงสร้างหรือเลือกใช้งานต้นแบบ สามารถกำหนดค่า Grid ได้ภายในหน้าต่างของเครื่องมือ Structure ผ่านแถบงาน Grids ซึ่งสามารถปรับค่า Grid ได้ทั้งแบบอัตโนมัติและเลือกเขียนเอง ดังแสดงในรูปที่ 3.10

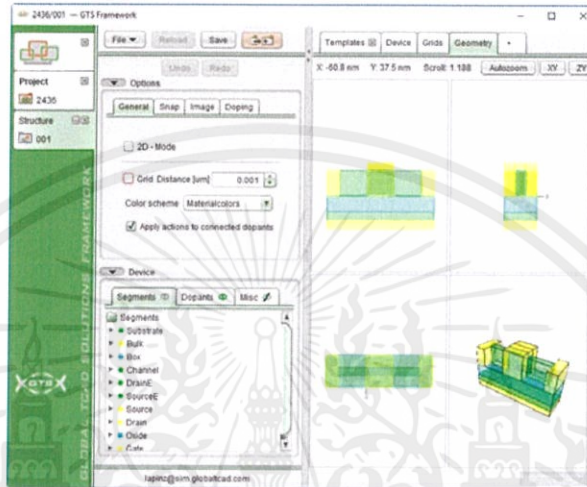


รูปที่ 3.10 แถบ Grid ในหน้าต่างเครื่องมือ Structure

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.11 แถบ Geometry ภายในเครื่องมือ Structure

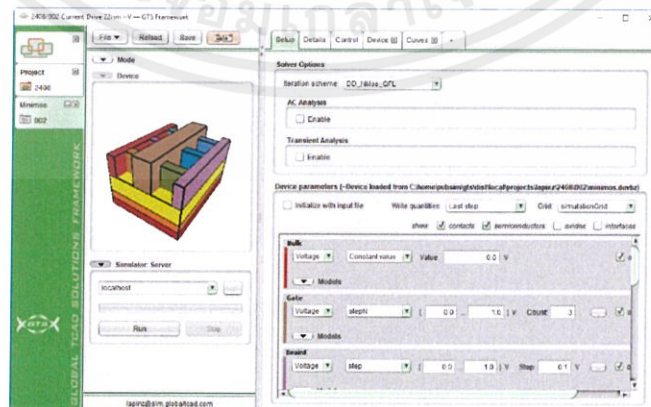
แถบงานนี้คือหัวใจสำคัญของการจำลองแบบโครงสร้างอุปกรณ์สารกึ่งตัวนำ เพราะเป็นส่วนหลักในการออกแบบ และสามารถแบ่งโครงสร้างออกเป็นส่วนต่าง ๆ เพื่อช่วยให้สามารถแก้ไข และปรับปรุงงานได้ง่ายขึ้น ภายในแถบ Geometry ประกอบด้วยสองส่วนหลักคือ Segment และ Dopants เป็นตัวจัดการส่วนประกอบของโครงสร้าง และจัดการการเจือสารในโครงสร้าง ดังแสดงในรูปที่ 3.11



รูปที่ 3.11 แถบ Geometry ภายในเครื่องมือ Structure

3.2.12 หน้าต่างเครื่องมือ Minimos-NT

ภายในหน้าต่างหลักของเครื่องมือนี้ประกอบด้วยตัวเลือกรูปแบบการคำนวณ ซึ่งมีความจำเป็นในการทำความเข้าใจก่อนใช้งาน และเครื่องมือสำหรับการวัดทดสอบคุณลักษณะทางไฟฟ้าต่าง ๆ รวมถึงสามารถเลือกตัวเลือกการเก็บข้อมูลของโครงสร้างได้ ทั้งเก็บข้อมูลช่วงเริ่มต้น เก็บข้อมูลหลังจากเสร็จสิ้น รวมถึงเก็บข้อมูลทุก ๆ ลำดับการทดลอง เป็นต้น ดังแสดงในรูปที่ 3.12

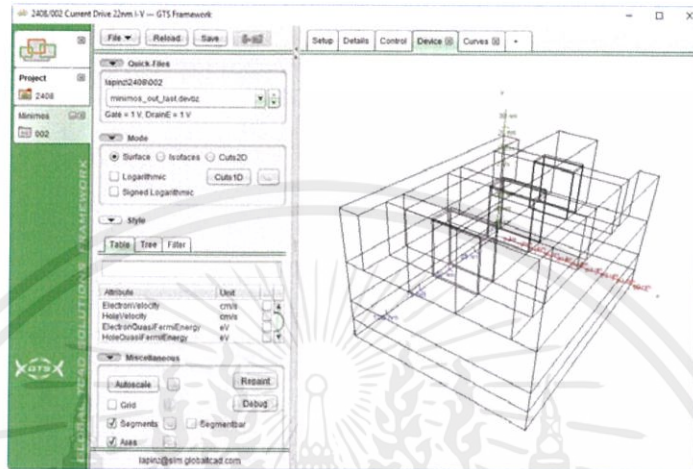


รูปที่ 3.12 หน้าต่างเครื่องมือ Minimos-NT

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.15 แถบ Device ภายในเครื่องมือ Minimos-NT

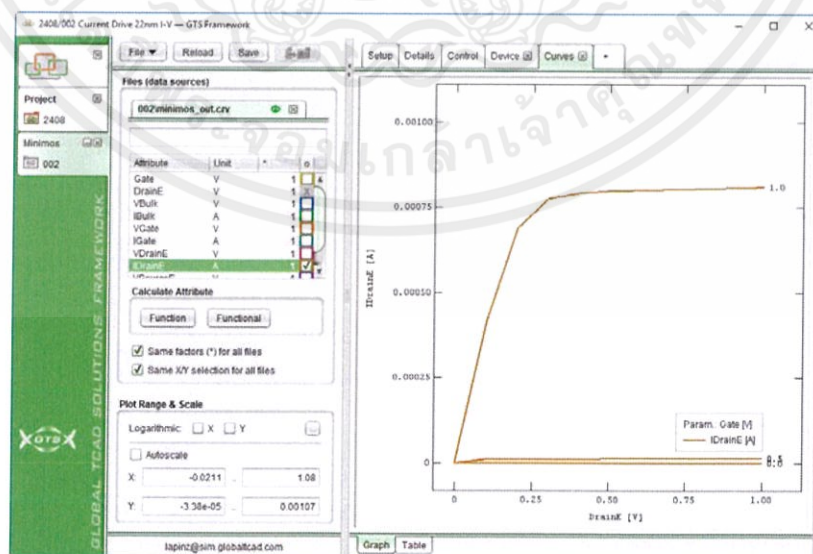
ภายในแถบ Device เป็นส่วนแสดงผลคุณลักษณะทางฟิสิกส์ของโครงสร้างอุปกรณ์ ผู้ใช้สามารถเรียกดูคุณลักษณะได้มากกว่า 64 แถบ โดยแสดงผลเป็นระดับสี และสามารถใช้ฟังก์ชัน Cut เพื่อนำค่าส่วนที่แสดงผลแบบกราฟฟิค มาแสดงในแบบของกราฟ ดังแสดงในรูปที่ 3.15



รูปที่ 3.15 แถบ Device ภายในเครื่องมือ Minimos-NT

3.2.16 แถบ Curved ภายในเครื่องมือ Minimos-NT

ภายในแถบ Curved เป็นส่วนแสดงผลการวัดทดสอบคุณลักษณะทางไฟฟ้าจากการตั้งค่าในหน้าหลักของเครื่องมือ Minimos-NT ผลการวัดทดสอบอยู่ในรูปแบบของคุณลักษณะของโครงสร้าง ดังแสดงในรูปที่ 3.16

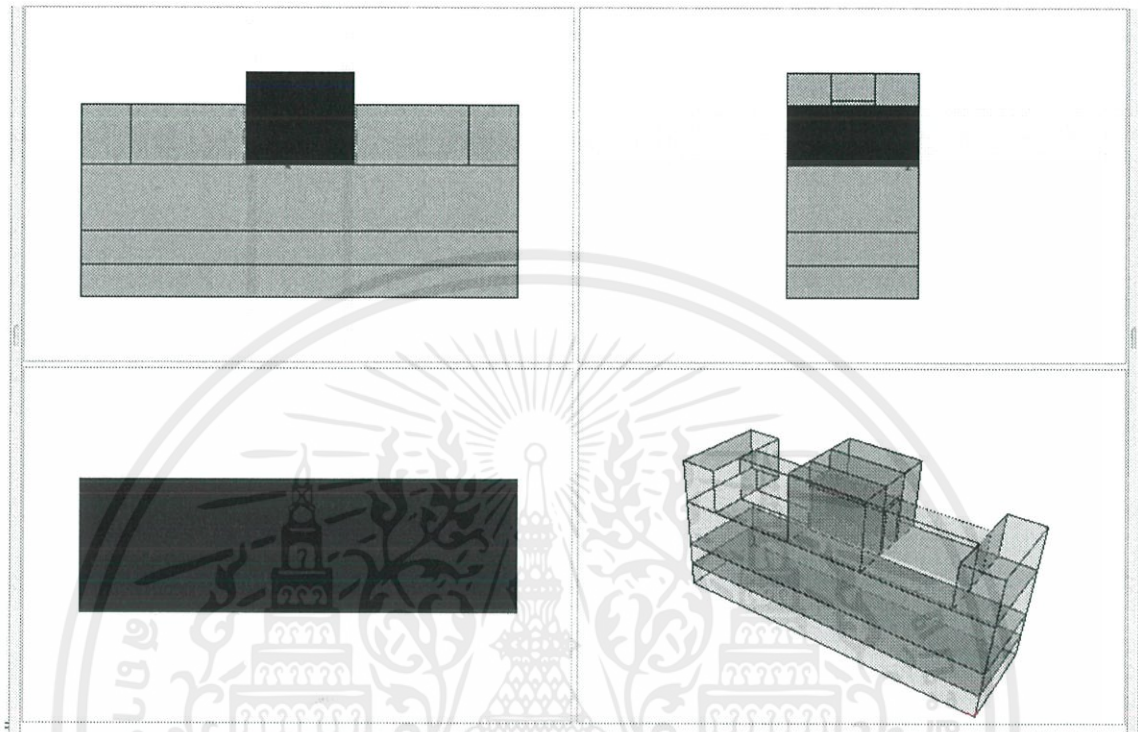


รูปที่ 3.16 แถบ Curve ภายในเครื่องมือ Minimos-NT

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 โครงสร้างฟินเฟต

ในหัวข้อนี้เป็นการอธิบายโครงสร้างฟินเฟต โดยโครงสร้างที่ใช้ในการจำลองเป็นโครงสร้างสามเกตฟินเฟตชนิดเอ็นแบบ SOI แสดงดังรูปที่ 3.17



รูปที่ 3.17 โครงสร้างฟินเฟต มุมมองด้านข้าง มุมมองภาคตัดขวาง มุมมองด้านบน มุมมองสามมิติ

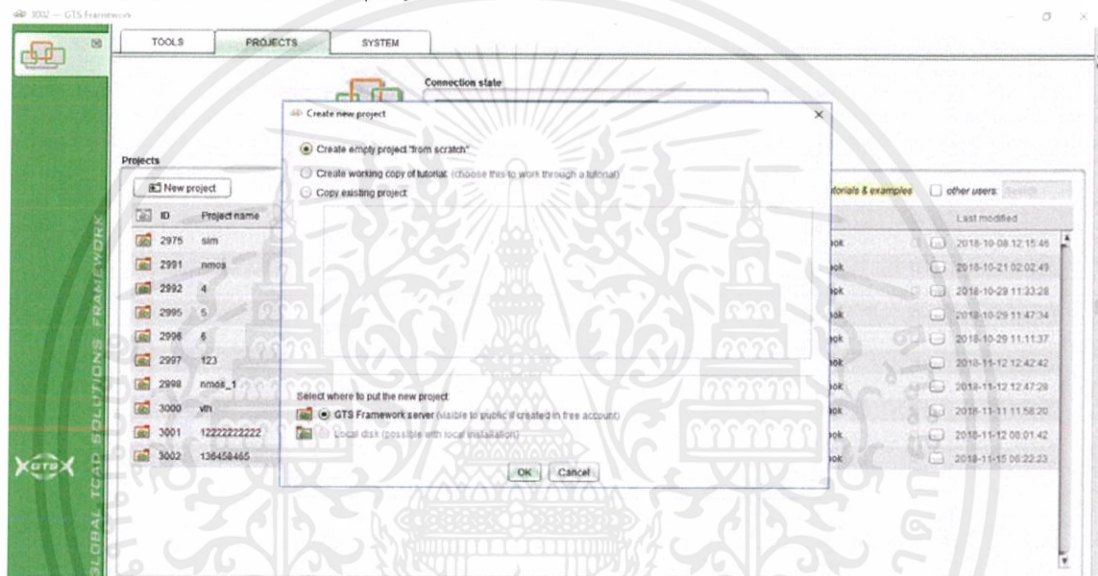
จากรูปที่ 3.17 โครงสร้างฟินเฟตในงานวิจัยนี้ประกอบด้วย ชั้นชั่วคราวรองชั้นฐานรองซิลิคอนชั้นออกไซด์ฝัง และ ชั้นซิลิคอนบนฉนวน หรือชั้น SOI

โดยมีขั้วไฟฟ้า ซอส เทรน และเกต แสดงชั้นเกตออกไซด์ โครงสร้างที่กล่าวถึงเป็นโครงสร้างพื้นฐานของฟินเฟตแบบ SOI ใช้สำหรับการศึกษา และวิจัยพัฒนาฟินเฟต โดยต้นแบบนี้พัฒนาโดยบริษัท Global TCAD Solution ซึ่งมีทั้งฟินเฟตชนิดเอ็น และชนิดพี แต่ผู้วิจัยทำการนำโครงสร้างต้นแบบมาปรับแต่งขนาด และลักษณะการเจือสาร ให้มีความแตกต่างและเหมาะสมกับงานวิจัยนี้มากขึ้น

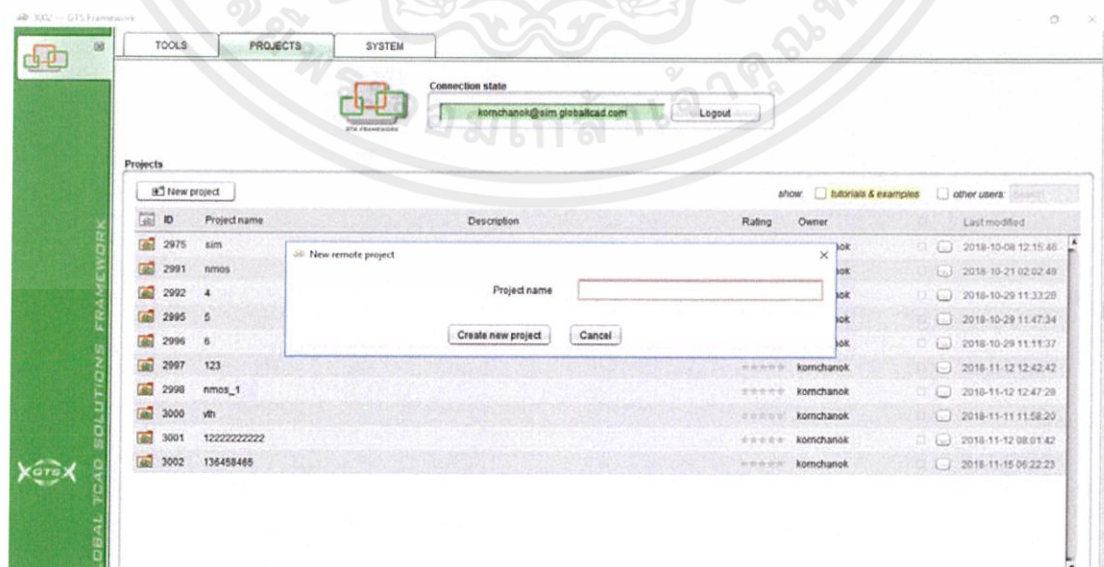
3.4 การสร้างพินเฟตชนิดเอ็นและพีโดยใช้แม่แบบ (Template)

3.4.1 วิธีการสร้างโปรเจกใหม่ (New Project)

1. เปิดโปรแกรม GTS Framework
2. คลิกแท็บที่ชื่อ Projects
3. เลือก New project
4. เลือก Create empty project "from scratch เพื่อสร้างอุปกรณ์ขึ้นมาใหม่
5. ตั้งชื่อ Projects ที่จะสร้าง
6. คลิก Create new project



รูปที่ 3.18 เลือก Create empty project

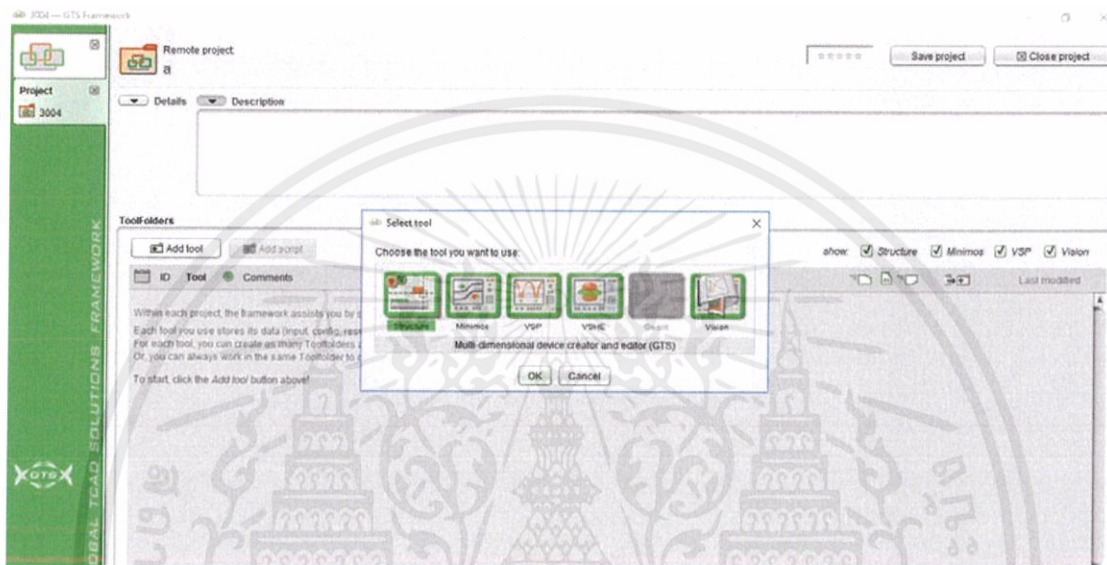


รูปที่ 3.19 ขั้นตอนการสร้าง New Project

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 วิธีการสร้างโครงสร้างใหม่ (New Structure)

1. คลิกที่ “Add tool”
2. เลือกที่โปรแกรมย่อย “Structure”
- 3.. คลิก OK

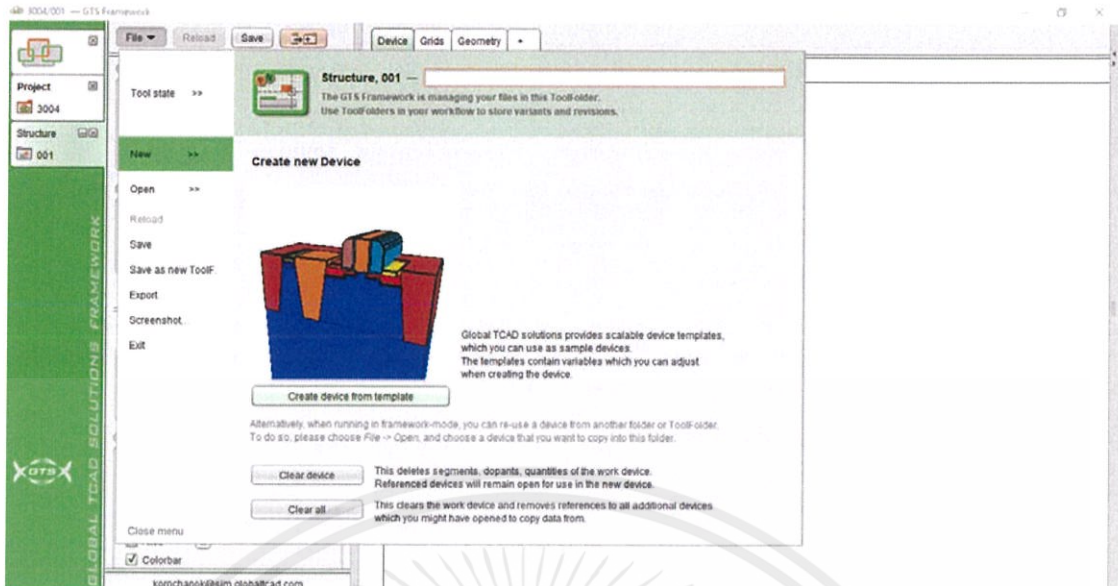


รูปที่ 3.20 ขั้นตอนการสร้าง New Structure

3.4.3 วิธีการสร้างอุปกรณ์ใหม่ (New Device)

ในหน้าของโปรแกรมย่อย Structure เพื่อสร้างอุปกรณ์ขึ้นมาใหม่โดยใช้ Template จากโปรแกรม ให้เลือกตามขั้นตอนดังต่อไปนี้

1. คลิกที่ “File” และ “New” ตามลำดับ
2. เลือก “Create device from template” เพื่อไปสู่หน้าจอที่ปรากฏ Template แบบต่าง ๆ ที่สามารถเลือกได้ตามต้องการ

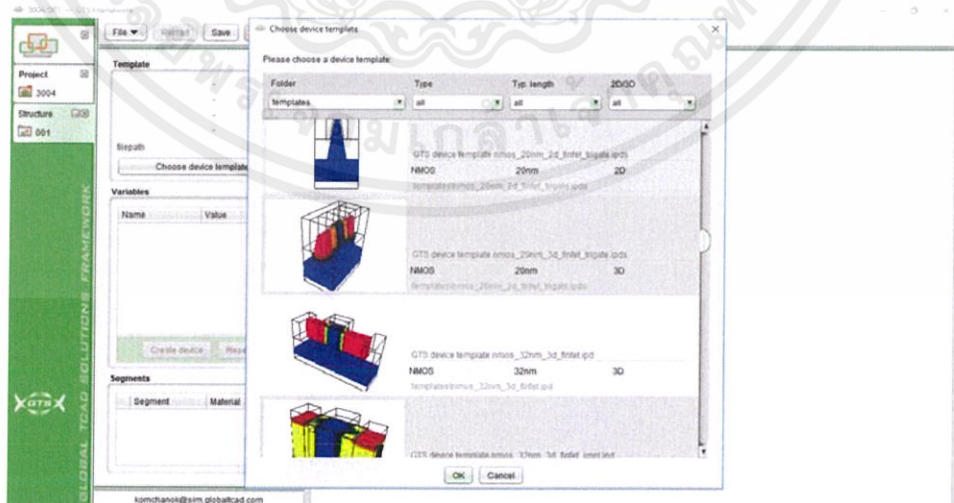


รูปที่ 3.21 ขั้นตอนการสร้าง New Device

3.4.4 การใช้อุปกรณ์แม่แบบ (Device Template)

หลังจากทำตามขั้นตอนที่ 3.1.3 แล้วจะปรากฏแท็บที่มีชื่อว่า Template ขึ้นมา ซึ่งประกอบด้วยแม่แบบที่มีรูปแบบต่าง ๆ สามารถเลือกใช้ได้ตามต้องการ การเลือกใช้มีขั้นตอนดังต่อไปนี้

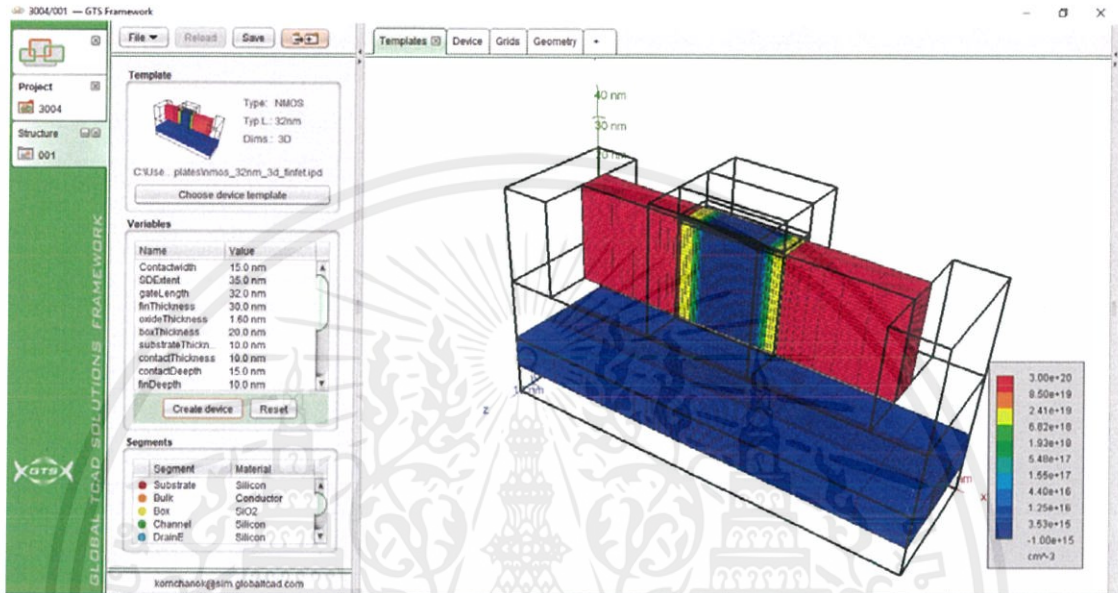
1. คลิกเลือก Template ที่ต้องการโดยในการทดลองนี้ใช้ “nmos_32nm_3d_finfet.ipd” และ “pmos_32nm_3d_finfet.ipd”



รูปที่ 3.22 การเลือกใช้ Template

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. เมื่อเลือกแล้วให้คลิก OK
4. ปรับค่าพารามิเตอร์ตามที่ต้องการ
5. เลือก “Create device” เพื่อสร้างอุปกรณ์จาก Template ที่เลือกซึ่งจะปรากฏหน้าจอ ดังรูปที่ 3.24



รูปที่ 3.23 การสร้างอุปกรณ์จากแม่แบบ

3.4.5 วิธีการเปลี่ยนพารามิเตอร์

พารามิเตอร์ต่าง ๆ จะปรากฏในกรอบสี่เหลี่ยมด้านซ้ายมือที่มีชื่อว่า Variables ดังนี้

- gateLength
- oxideThickness
- sourceWellLength
- drainWellLength
- sourcespacerLength
- drainSpacerLength
- Bulkthickness
- contactThickness

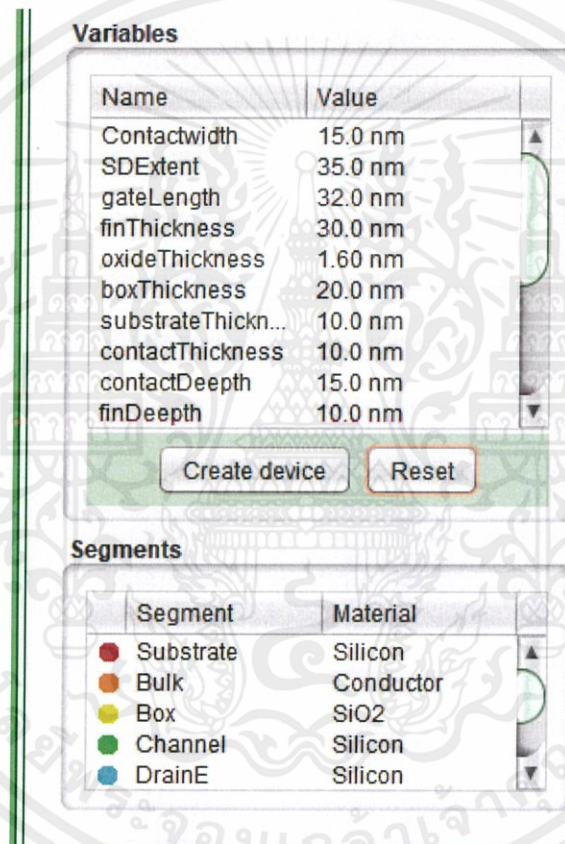
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- numPointsX
- numPointsY

สามารถเปลี่ยนค่าต่าง ๆ ได้โดยการคลิกที่ Value ของพารามิเตอร์นั้น ๆ หลังจากเปลี่ยนพารามิเตอร์เสร็จแล้ว เลือก “Create device” อีกครั้ง

หมายเหตุ

1. สามารถกดปุ่ม “Reset” เพื่อย้อนกลับไปพารามิเตอร์เริ่มต้นได้
2. ตรวจสอบให้แน่ใจว่าแก้ไขพารามิเตอร์เสร็จแล้วด้วยการคลิกที่ช่องอื่น



รูปที่ 3.24 การเปลี่ยนพารามิเตอร์จากแม่แบบ

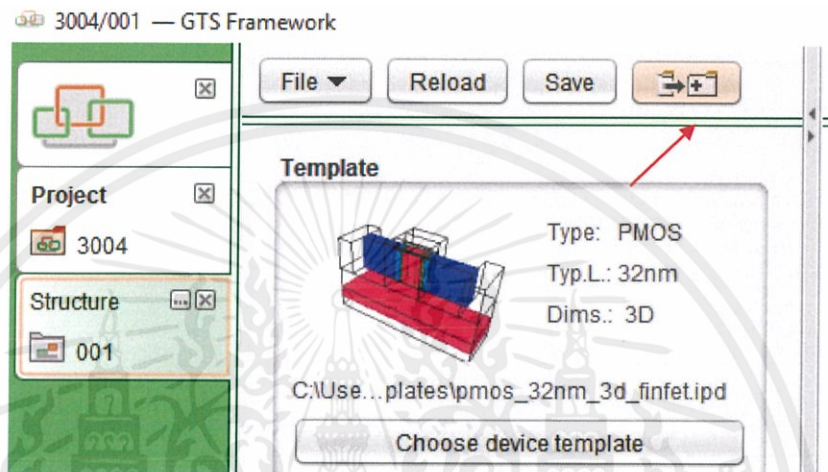
3.4.9 กราฟคุณลักษณะพินเฟตชนิดเอ็นและพี (IdVd)

การเขียนกราฟคุณลักษณะของมอสทรานซิสเตอร์ชนิดเอ็นเพื่อดูความสัมพันธ์ระหว่างกระแสและแรงดันที่เดรน มีขั้นตอนดังนี้

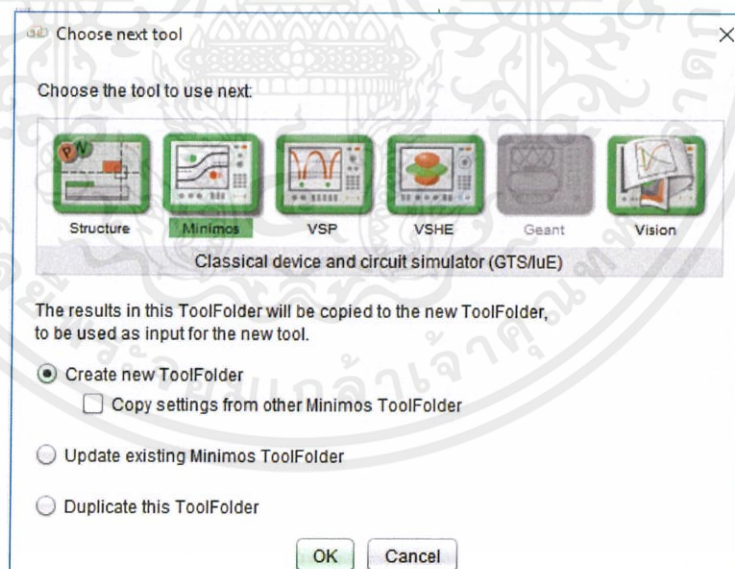
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. กดที่สัญลักษณ์ “Next tool” ของ Minimos-NT ToolFolder ก่อนหน้า
2. รอหน้าต่าง “Choose next tool”
3. กด “OK” เพื่อยืนยัน

การกระทำข้างต้น เป็นการคัดลอกการจำลองก่อนหน้าให้สามารถเปลี่ยนแปลงค่าพารามิเตอร์ต่าง ๆ เพื่อทำการทดลองต่อไป



รูปที่ 3.25 การคัดลอกการจำลองก่อนหน้า สัญลักษณ์ “Next tool”

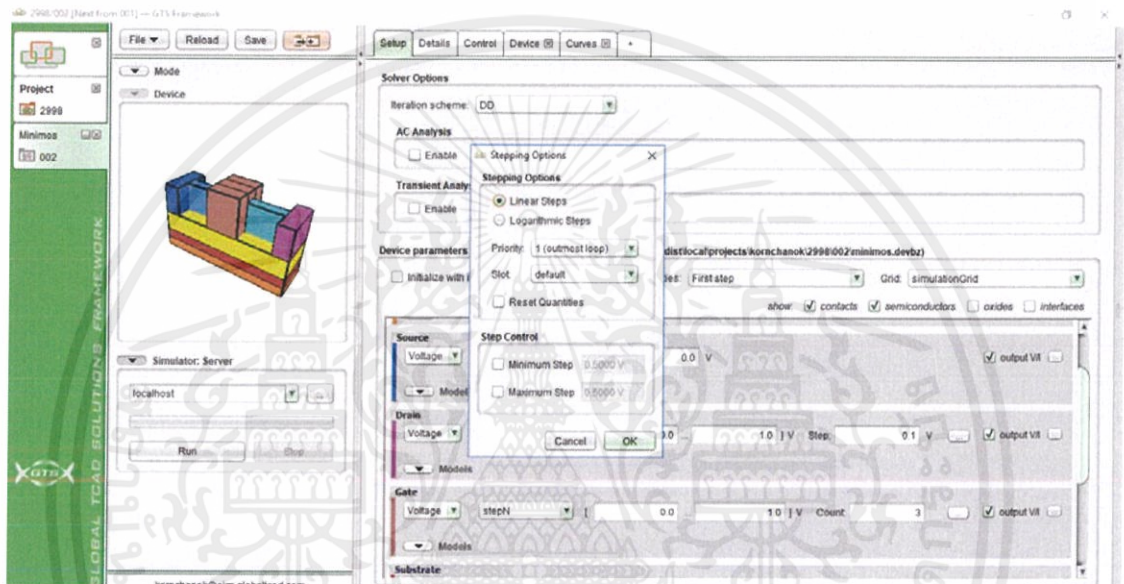


รูปที่ 3.26 การคัดลอกการจำลองก่อนหน้า หน้าต่าง “Choose next tool”

จากรูปที่ 3.27 และ เมื่อทำการคัดลอกการจำลองก่อนหน้าเสร็จแล้วให้ตั้งชื่อไฟล์ใหม่ก่อนการแก้ไขพารามิเตอร์เสมอเพื่อไม่ให้เกิดการสับสนชื่อไฟล์ หลังจากนั้นให้ไปที่หน้า Setup และกำหนดค่าต่าง ๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

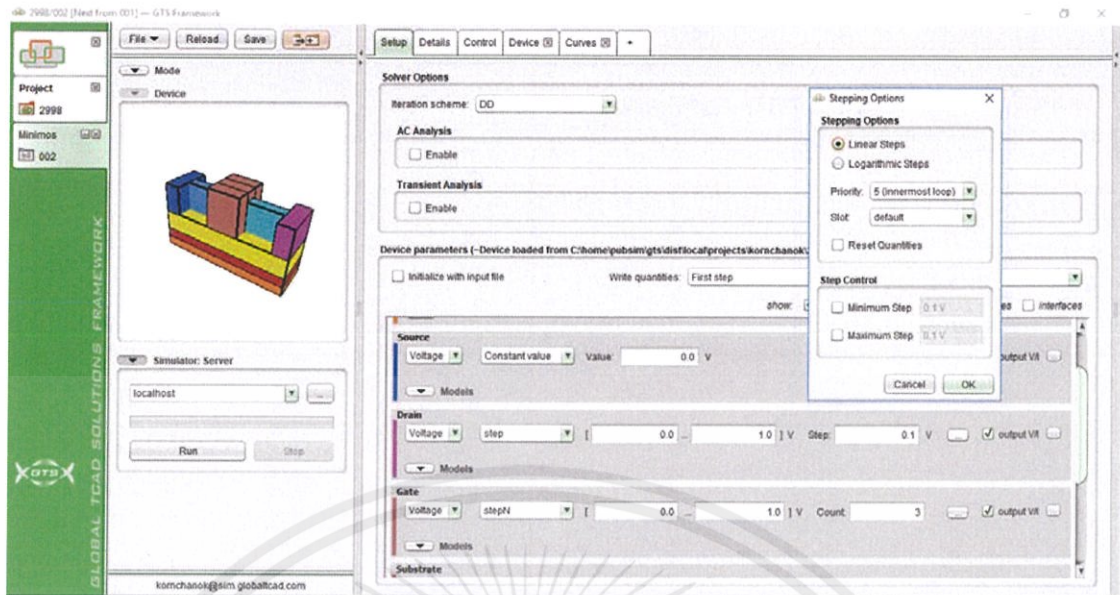
1. ตรวจสอบดูให้แน่ใจว่าการจ่ายจ่ายแรงดันที่เกทเป็นแบบ “stepN” แล้ว
2. กำหนดค่าเป็น 0.0 V และ 1.0 V และให้ count = 3 (ในกรณีชนิดพีให้ กำหนดค่าเป็น -1.0 V และ 0.0 V และให้ count =3)
3. คลิกที่เครื่องหมาย “...” เพื่อเปิดหน้าเมนู “Stepping Options”
4. เลือกที่ priority เป็น 1
5. กด “OK”



รูปที่ 3.27 การกำหนดค่าแรงดันเกท

ต่อไปจะเป็นการกำหนดค่าที่ขั้วเดรน โดยมีขั้นตอนดังนี้

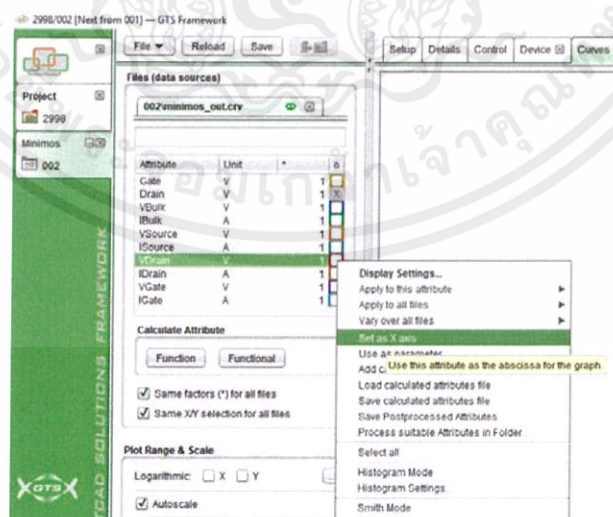
1. เลือกการจ่ายแรงดันของเดรนเป็นแบบ “step”
2. กำหนดค่าเป็น 0.0 V ถึง 1.0 V และให้ step = 0.1 V (ในกรณีชนิดพีให้ กำหนดค่าเป็น -1.0 V และ 0.0 V และให้ step = 0.1 V)
3. คลิกที่เครื่องหมาย “...” เพื่อเปิดหน้าเมนู “Stepping Options”
4. เลือกที่ priority เป็น 5
5. กด Run



รูปที่ 3.28 การกำหนดค่าแรงดันเดรน

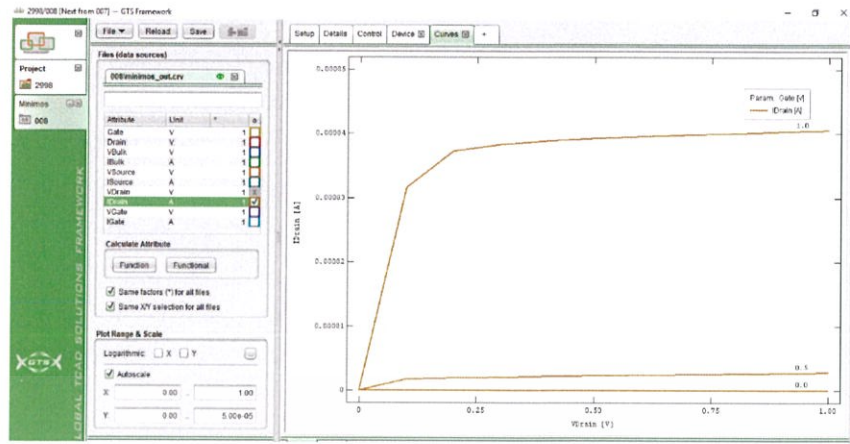
หลังจากนั้นจะปรากฏหน้า “Curves” ขึ้นที่แถบเครื่องมือด้านบน ให้ทำการกำหนดความสัมพันธ์ของปริมาณที่ต้องการพล็อตกราฟดังนี้

1. เปิดไปที่หน้า “Curves”
2. คลิกขวาที่ vDain
3. เลือก “Set as X axis” ในเมนูที่ปรากฏขึ้น
4. คลิกเลือก iDain ให้เป็นแกน Y



รูปที่ 3.29 “Set as X axis”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.30 การกำหนดคุณสมบัติในแกน X และแกน Y

3.4.9 กราฟแรงดันขีดเริ่มของพินเฟตชนิดเอ็นและพี (Vth)

การเขียนกราฟVthของมอสทรานซิสเตอร์ชนิดเอ็นเพื่อดูความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกต มีขั้นตอนคล้ายกับการเขียนกราฟคุณลักษณะของมอสทรานซิสเตอร์ชนิดเอ็นดังนี้

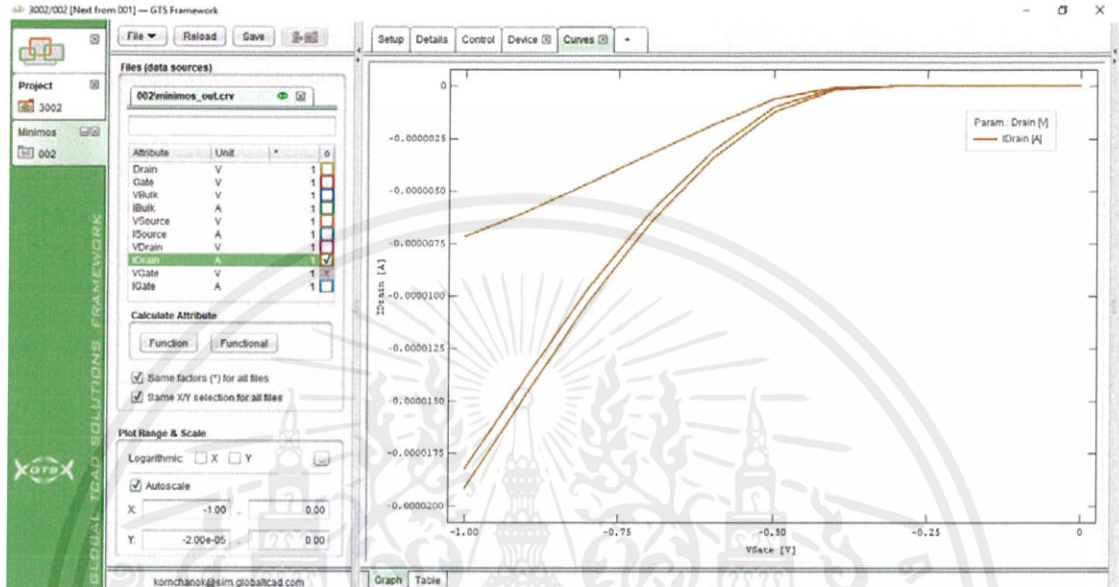
1. ตรวจสอบให้แน่ใจว่าการจ่ายแรงดันที่เกตเป็นแบบ “step” แล้ว
2. กำหนดค่าเป็น 0.0 V ถึง 1.0 V และให้ step = 0.1 (ในกรณีชนิดพีให้ กำหนดค่าเป็น -1.0 V และ 0.0 V และให้ step = 0.1 V)
3. คลิกที่เครื่องหมาย “...” เพื่อเปิดหน้าต่างเมนู “Stepping Options”
4. เลือกที่ priority เป็น 5
5. กด “OK”

ต่อไปจะเป็นการกำหนดค่าที่ขั้วเดรน โดยมีขั้นตอนดังนี้

1. เลือกการจ่ายแรงดันของเดรนเป็นแบบ “stepN”
2. กำหนดค่าเป็น 0.05 V และ 1.0 V และให้ count = 3 (ในกรณีชนิดพีให้ กำหนดค่าเป็น -1.0 V และ -0.05 V และให้ step = 0.1 V)
3. คลิกที่เครื่องหมาย “...” เพื่อเปิดหน้าต่างเมนู “Stepping Options”
4. เลือกที่ priority เป็น 1
5. กด Run

หลังจากนั้นจะปรากฏหน้าต่าง “Curves” ขึ้นที่แถบเครื่องมือด้านบน ให้ทำการกำหนดความสัมพันธ์ของปริมาณที่ต้องการพล็อตกราฟดังนี้

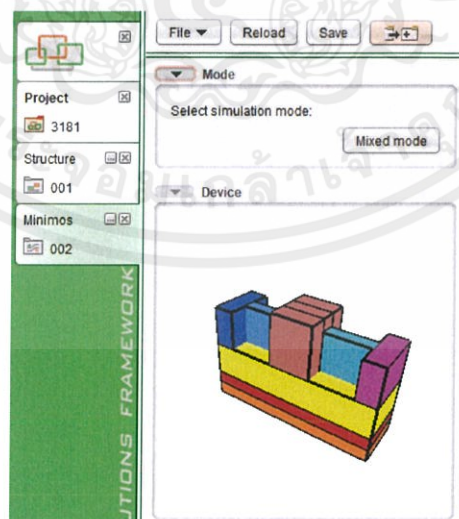
1. เปิดไปที่หน้า “Curves”
2. คลิกขวาที่ vGate
3. เลือก “Set as X axis” ในเมนูที่ปรากฏขึ้น
4. คลิกเลือก iDain ให้เป็นแกน Y



รูปที่ 3.31 กราฟแรงดันขีดเริ่มของมอสทรานซิสเตอร์ชนิดเอ็น (Vth)

3.5 วิธีการนำพินเฟตมาประยุกต์ใช้กับวงจรทรานซิสเตอร์

1. เมื่ออยู่ในหน้า Minimos-NT ให้เลือกไปที่ Mode และเลือก Mixed mode ดังแสดงในรูปที่ 3.34

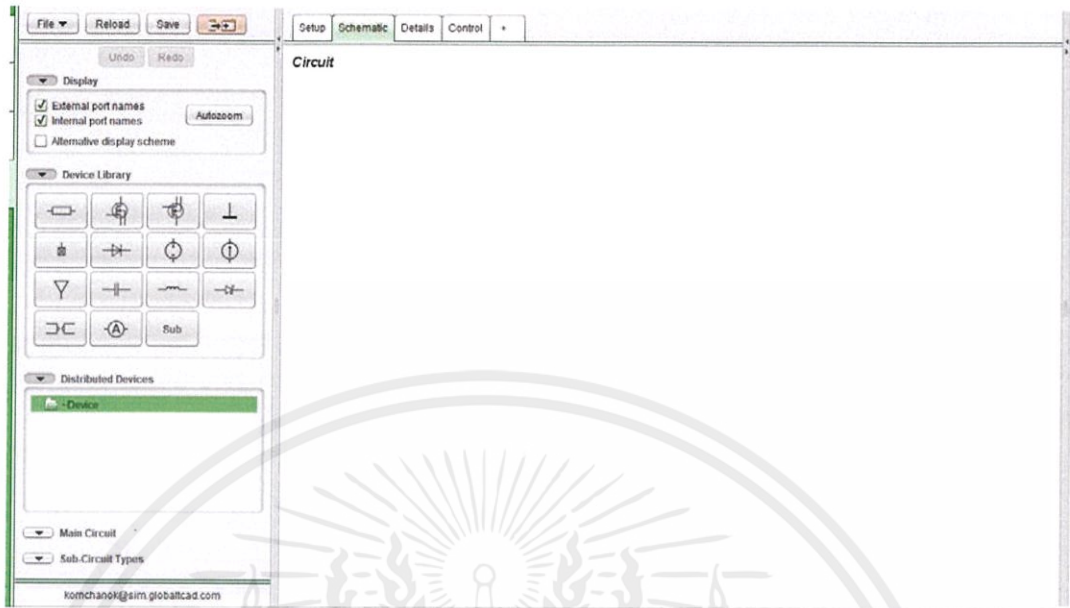


รูปที่ 3.32 หน้าต่าง Mixed mode

2. เมื่อกดที่ Mixed mode จะพบหน้าต่าง Switch mode ให้คลิกเลือก ปุ่ม OK

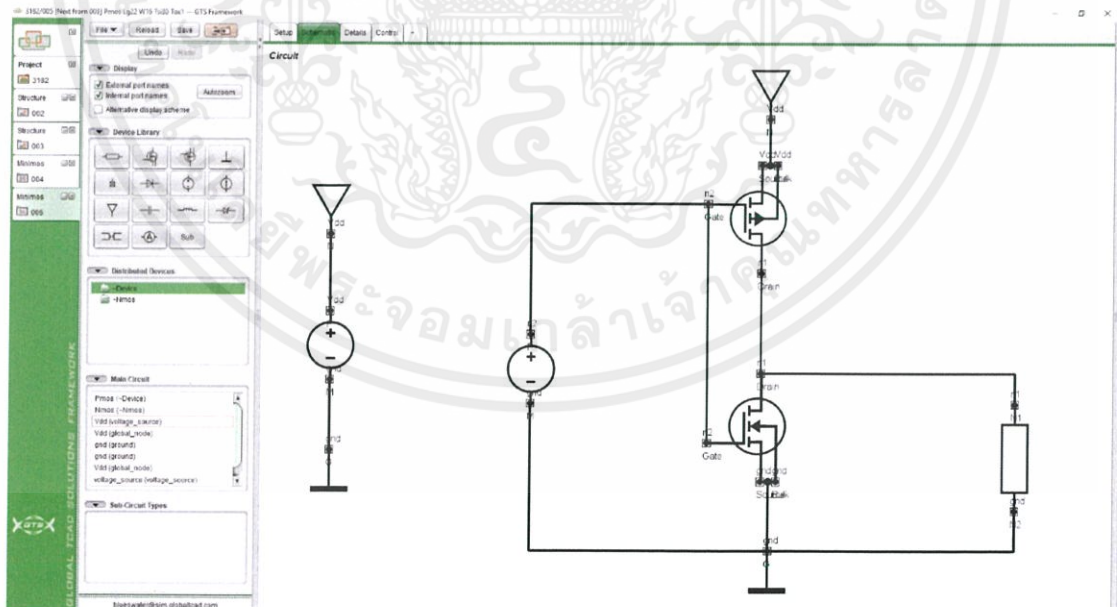
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. จะปรากฏหน้า Schematic ขึ้น ดังแสดงในรูปที่ 3.35



รูปที่3.33 หน้า Schematic ใน Mixed mode

4. เลือกอุปกรณ์มาต่อเป็นวงจรตรรกะ และปรับค่าแรงดัน
5. เลือกหน้า Control และ Run ค่า จะได้กราฟตามที่ต้องการ



รูปที่3.34 เลือกอุปกรณ์มาต่อเป็นวงจรตรรกะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

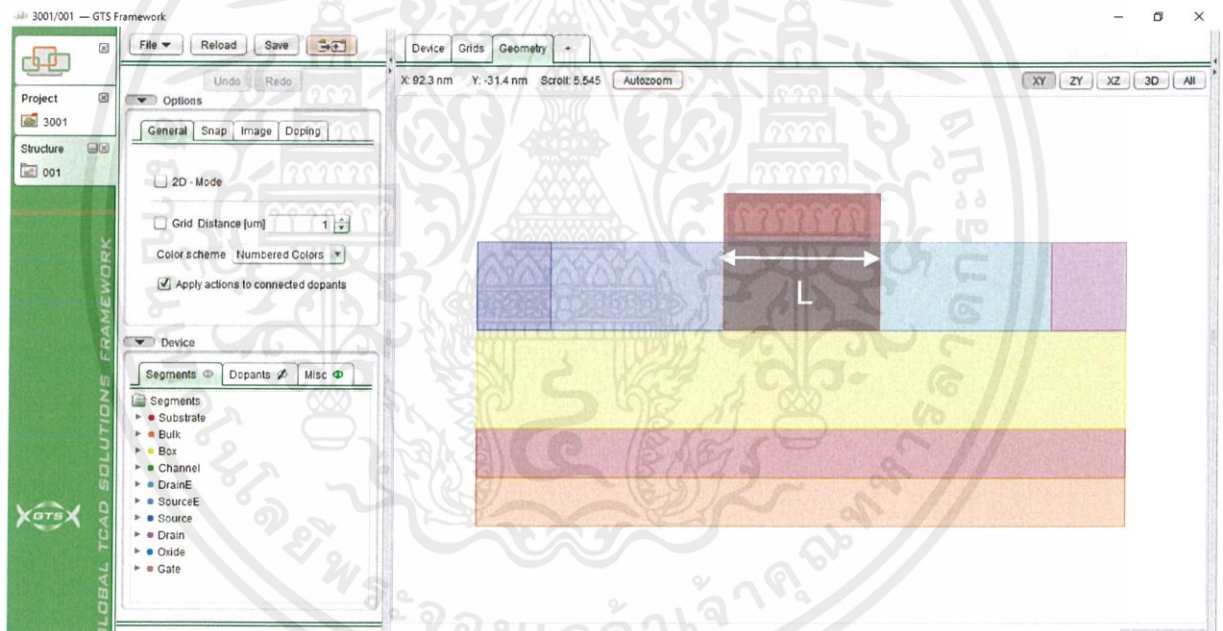
บทที่ 4

ผลการทดลองและการอภิปรายผล

ในบทนี้กล่าวถึง การวิเคราะห์คุณลักษณะทางไฟฟ้า และผลกระทบทางฟิสิกส์ จากการปรับแต่งโครงสร้าง ประกอบด้วย ขนาดความยาวช่องทางเดินกระแส ขนาดความกว้างของชั้นซิลิคอน ขนาดความหนาของชั้นออกไซด์ ขนาดความหนาชั้นซิลิคอน และการประยุกต์ใช้งานของฟิเนตชนิดเอ็นและชนิดพีแบบ SOI

4.1 การศึกษาการปรับความยาวช่องทางเดินกระแส

ในการทดลองนี้ทำการปรับความยาวเกต (L_g) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดความยาวของช่องทางเดินกระแสที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยความยาว 14 16 22 28 และ 32 นาโนเมตร $W_{si} = 10$ นาโนเมตร $t_{si} = 25$ นาโนเมตร และ $t_{ox} = 1$ นาโนเมตร โดยใช้วัสดุ HfO_2 เป็นฉนวนชั้นเกต ในมุมมองด้านข้าง แสดงในรูปที่ 4.1

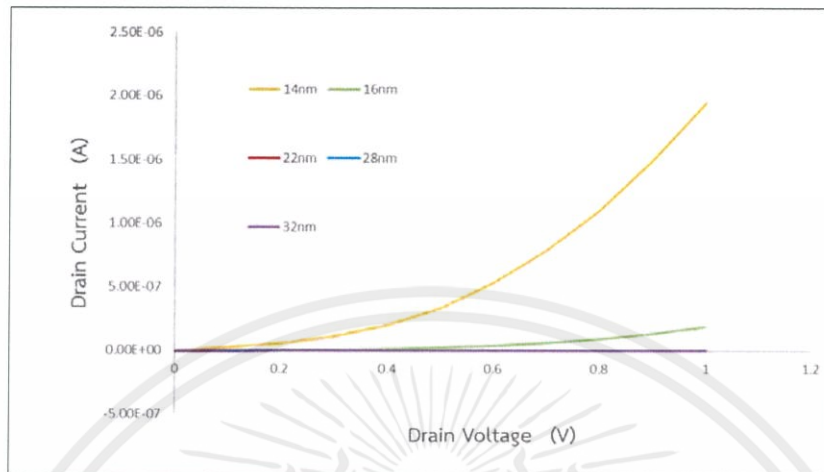


รูปที่ 4.1 โครงสร้างฟิเนตที่แสดงขนาดความยาวช่องทางเดินกระแส

จากโครงสร้างฟิเนตในรูปที่ 4.1 ในหัวข้อนี้ทำการวัดทดสอบคุณลักษณะกระแส-แรงดัน และคุณลักษณะกระแส-แรงดันเกต และทำการวิเคราะห์คุณลักษณะทางไฟฟ้าต่าง ๆ จากผลการวัดทดสอบ ประกอบด้วย กระแสเดรนอิ่มตัว แรงดันขีดเริ่ม

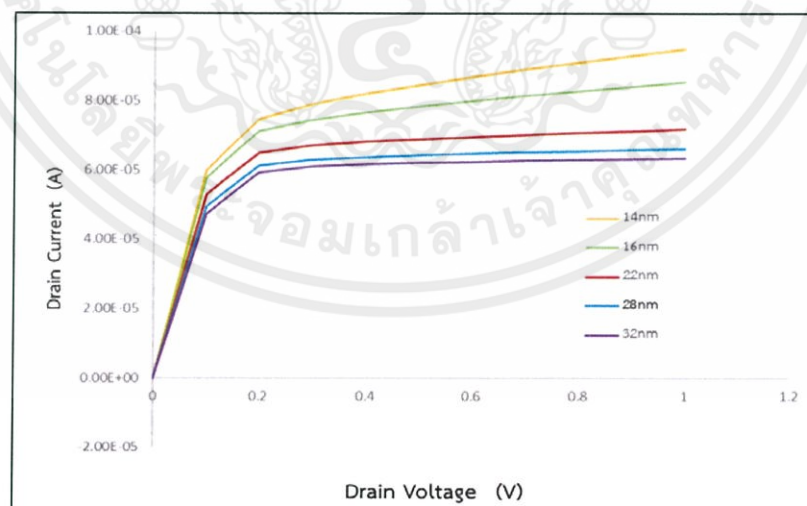
4.1.1 คุณลักษณะกระแส - แรงดัน

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.2 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟินเฟตชนิดเอ็นที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V

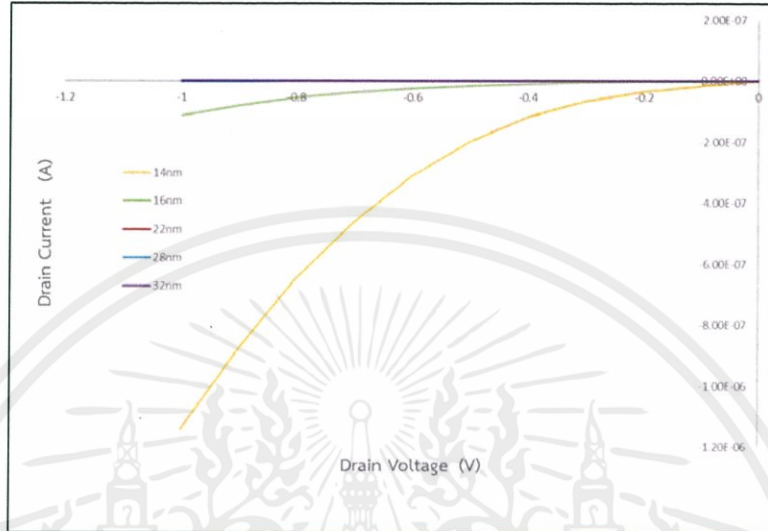
จากรูปที่ 4.2 พบว่าพบว่า ที่กระแสเดรนขณะแรงดันเกตเท่ากับ 0 โวลต์ โครงสร้างฟินเฟตชนิดเอ็นมอสที่มี $L_g = 14$ nm มีค่าสูงสุดเนื่องจากเมื่อขนาด L_g น้อย ทำให้ค่า R_{ch} มีค่าน้อยตาม ทำให้ฟินเฟตที่มี L_g น้อยให้กระแสรั่วไหลสูง ขณะไม่ได้รับแรงดันไบอัสที่ขั้วเกต



รูปที่ 4.3 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟินเฟตชนิดเอ็นที่มีความยาวช่องทางเดินกระแส เท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V

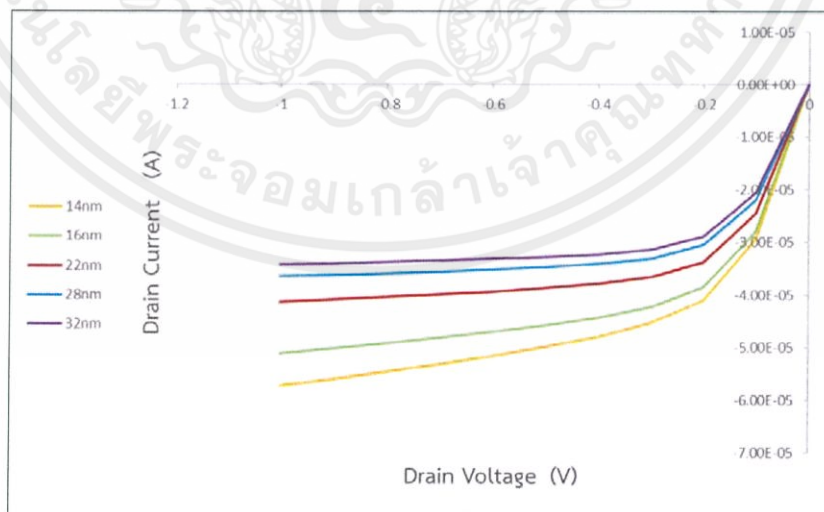
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.3 แสดงให้เห็นว่าขณะทำการไบอัสแรงดันเกต 1 โวลต์ ค่ากระแสเดรนในช่วงอิมิตัวของฟินเฟตชนิดเอ็นที่มีขนาดความยาวช่องทางเดินกระแส 14 นาโนเมตร มีค่าสูงสุด และฟินเฟตที่มีขนาดช่องทางเดินกระแสมากขึ้น จะให้ค่ากระแสในช่วงอิมิตัวน้อยลง เนื่องจากค่าความต้านทานภายในช่องทางเดินกระแสของฟินเฟตที่เพิ่มขึ้นตามความยาว



รูปที่4.4 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟินเฟตชนิดพีที่มีความยาวช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V

จากรูปที่ 4.4 หลังจากทำการวัดทดสอบพบว่า ที่กระแสเดรนขณะแรงดันเกตเท่ากับ 0 โวลต์ โครงสร้างฟินเฟตชนิดพีมอสที่มี $L_g = 14$ nm มีค่าต่ำสุดตรงข้ามกับชนิดเอ็น



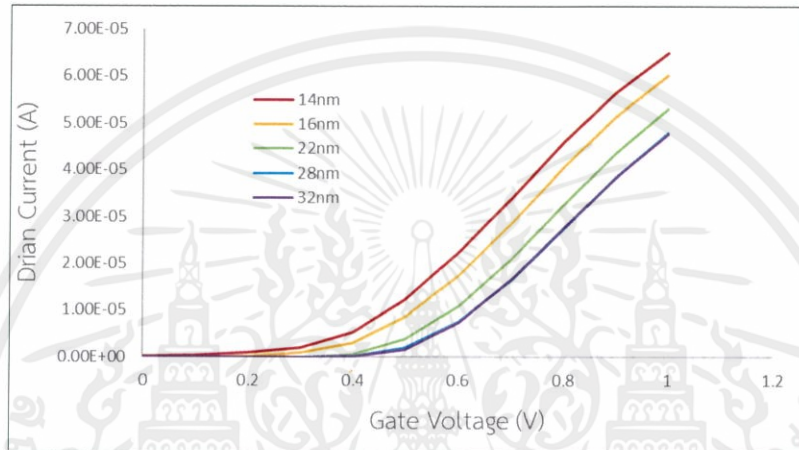
รูปที่4.5 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟินเฟตชนิดพีที่มีความยาวช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

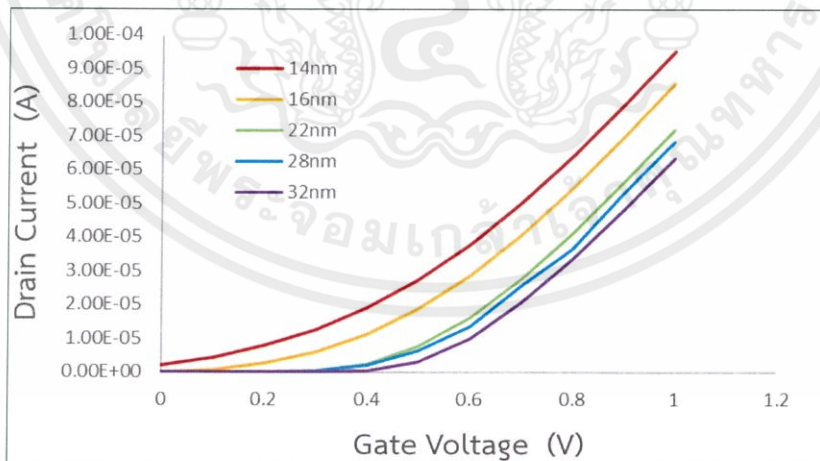
จากรูปที่ 4.5 แสดงให้เห็นว่าขณะทำการไบอัสแรงดันเกต 1 โวลต์ ค่ากระแสเดรนในช่วงอิมิตัวของฟิโนเพตชนิดพีที่มี $L_g = 14$ นาโนเมตร มีค่าต่ำสุดตรงข้ามกับชนิดเอ็น

4.1.2 คุณสมบัติกระแสเดรน - แรงดันเกต

การวัดทดสอบคุณสมบัติกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 100 mV และ 1 V และไบอัสแรงดันเกตตั้งแต่ 100 mV ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.6 กราฟแสดงคุณสมบัติกระแสเดรน-แรงดันเกตของโครงสร้างฟิโนเพตชนิดพีที่มีความยาวช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 100 mV



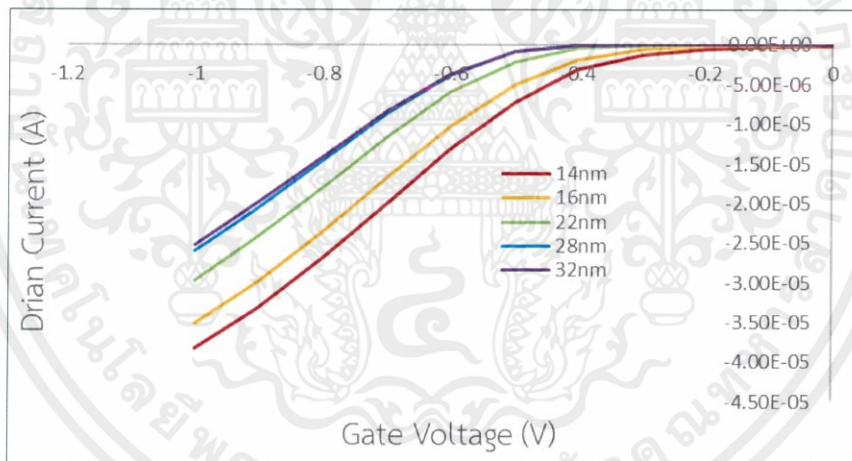
รูปที่ 4.7 คุณสมบัติกระแสเดรน-แรงดันเกตของโครงสร้างฟิโนเพตชนิดเอ็นที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 1$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

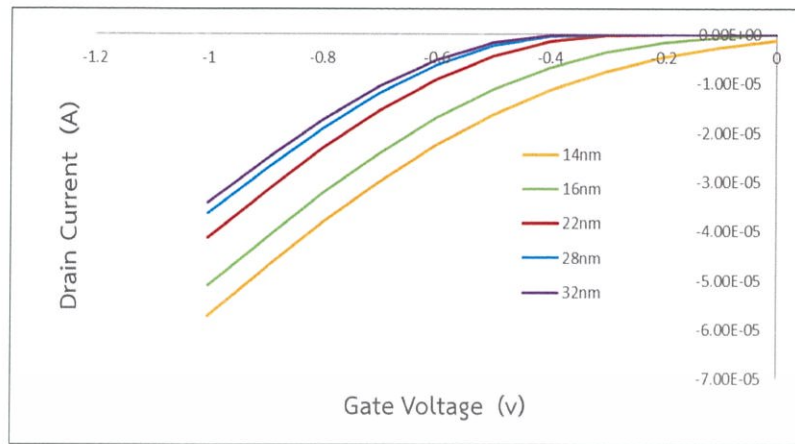
ตารางที่ 4.1 คุณลักษณะทางไฟฟ้าของฟินเฟตชนิดเอ็นกับความยาวช่องทางเดินกระแส

คุณลักษณะทางไฟฟ้า ความยาวช่อง ทางเดินกระแส (nm)	กระแสเดรนอิมิตัว (μA)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1 \text{ V}$	
14	84.63	0.0588	760
16	79.98	0.0606	260
22	68.95	0.2689	90
28	64.28	0.3280	50
32	62.06	0.3587	60

หลังจากทำการเพิ่มแรงดันเดรนเป็น 1 โวลต์ พบว่ากระแสเดรนมีการเปลี่ยนแปลงเข้าสู่ช่วงอิมิตัว ในช่วงแรงดันเกตประมาณเท่ากับ 0.3587 โวลต์ และกระแสเดรนของโครงสร้างฟินเฟตเอ็นที่มีขนาดความยาวช่องทางเดินกระแสน้อย



รูปที่ 4.8 คุณลักษณะกระแสเดรน-แรงดันเกตของโครงสร้างฟินเฟตชนิดพีที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 100 \text{ mV}$



รูปที่ 4.9 คุณลักษณะกระแสเดรน-แรงดันเกตของโครงสร้างฟินเฟตชนิดพีที่มีช่องทางเดินกระแสเท่ากับ 14 16 22 28 และ 32 นาโนเมตร กรณี $V_D = 1$ V

หลังจากทำการเพิ่มแรงดันเดรนเป็น 1 โวลต์ พบว่ากระแสเดรนมีการเปลี่ยนแปลงเข้าสู่ช่วงอิ่มตัว ในช่วงแรงดันเกตประมาณเท่ากับ -0.361 โวลต์ และกระแสเดรนของโครงสร้างฟินเฟตพีที่มีขนาดความยาวช่องทางเดินกระแสมาก

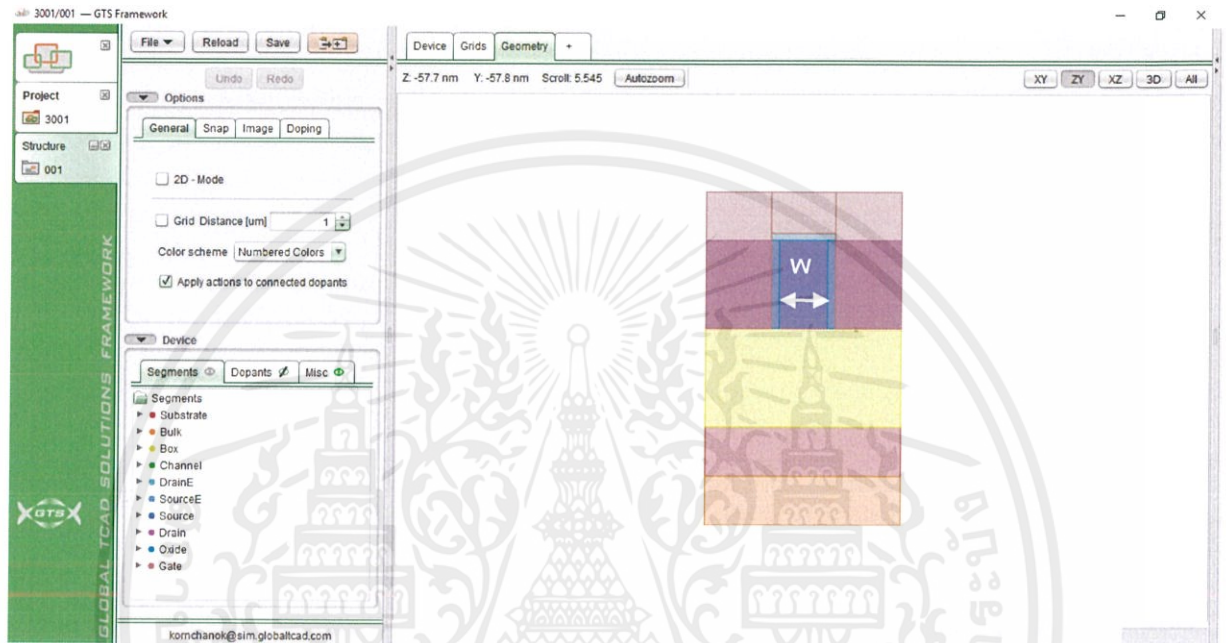
ตารางที่ 4.2 คุณลักษณะทางไฟฟ้าของฟินเฟตชนิดพีกับความยาวช่องทางเดินกระแส

คุณลักษณะทางไฟฟ้า ความยาวของ ทางเดินกระแส (nm)	กระแสเดรนอิ่มตัว (μ A)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1$ V	
14	-49.77	-0.641	360
16	-45.69	-0.649	320
22	-38.66	-0.267	90
28	-34.71	-0.340	70
32	-32.77	-0.361	80

จากตารางที่ 4.2 เมื่อช่องทางเดินกระแสของฟินเฟตชนิดพีมีขนาดความยาวมากขึ้น ทำให้กระแสเดรนอิ่มตัว ค่าซับเทรชโฮลด์สวิตช์ แต่ทำให้ค่าแรงดันขีดเริ่มเพิ่มขึ้น จากการศึกษาการปรับเปลี่ยนขนาดความยาวช่องทางเดินกระแส ของฟินเฟตพบว่า ฟินเฟตควรมีขนาดความยาวช่องทางเดินกระแสน้อย จึงจะให้ค่าแรงดันขีดเริ่มต่ำ และกระแสเดรนอิ่มตัวสูง

4.2 การศึกษาการปรับเปลี่ยนขนาดความกว้างของชั้นซิลิคอน

ในการทดลองนี้ทำการปรับความกว้างชั้นซิลิคอน (wsi) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดความกว้างชั้นซิลิคอนที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยความกว้าง 10 12 14 16 และ 18 นาโนเมตร ความยาวช่องทางเดินกระแส 32 นาโนเมตร ความหนาชั้นซิลิคอน 25 นาโนเมตร และ ความหนาชั้นเกตออกไซด์ 1 นาโนเมตร โดยใช้วัสดุ HfO_2 เป็นฉนวนขั้วเกต ดังในรูปที่ 4.10

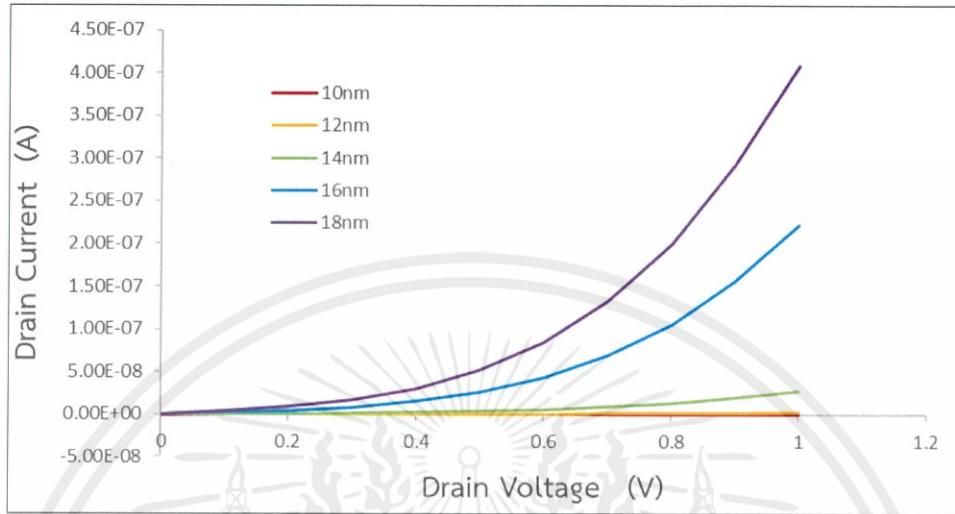


รูปที่ 4.10 โครงสร้างฟินเฟตที่แสดงขนาดความกว้างชั้นซิลิคอนต่างกัน

จากโครงสร้างฟินเฟตในรูปที่ 4.10 ในหัวข้อนี้ทำการวัดทดสอบคุณลักษณะกระแส-แรงดัน และคุณลักษณะกระแส-แรงดันเกต และทำการวิเคราะห์คุณลักษณะทางไฟฟ้าต่าง ๆ จากผลการวัดทดสอบประกอบด้วย กระแสเดรนอิ่มตัว แรงดันขีดเริ่ม

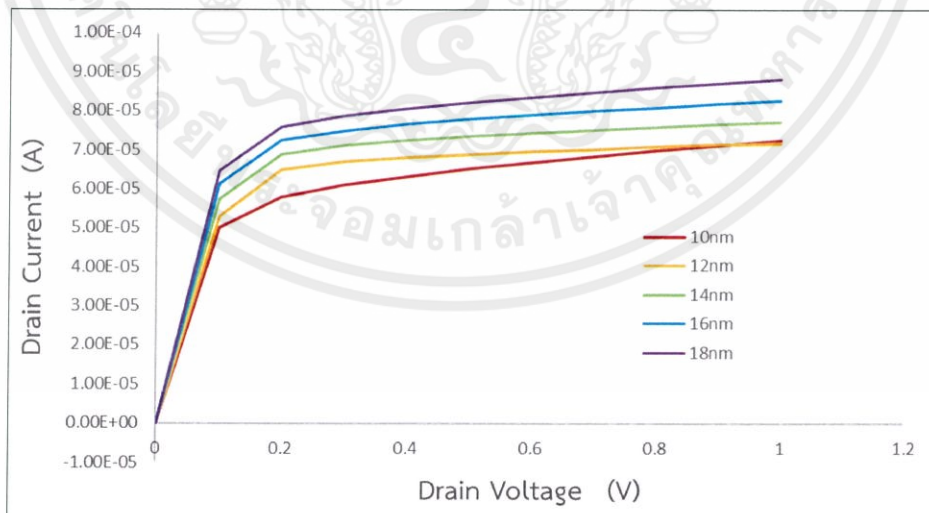
4.2.1 คุณสมบัติกระแส-แรงดัน

ในการวัดทดสอบคุณสมบัติกระแสและแรงดัน ด้วยไฟฟ้ากระแสตรง โดยไบอัสแรงดันเกต 0 V และ 1 V และไบอัสแรงดันเดรนจาก 0 V ถึง 1 V ชั้นละ 0.1 V



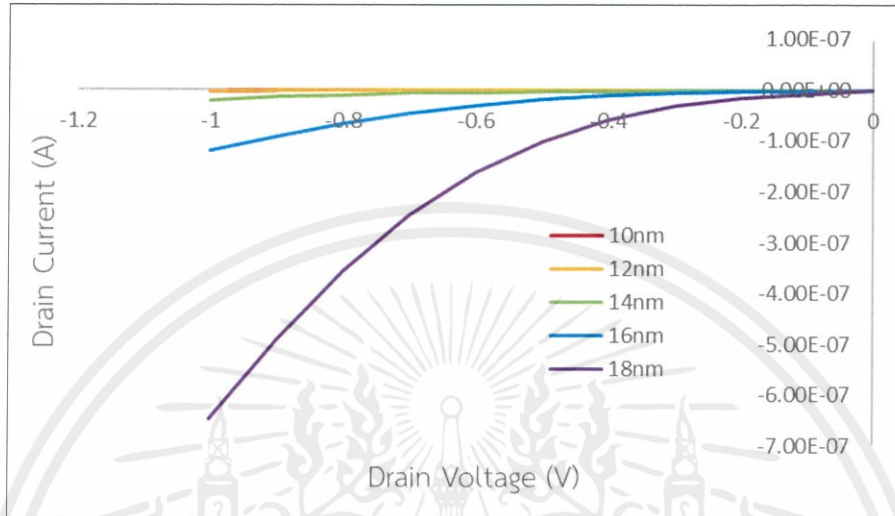
รูปที่4.11 กราฟแสดงคุณสมบัติกระแส-แรงดันของโครงสร้างฟินเฟตชนิดเอ็นที่มีความกว้างของชั้นซิลิคอนเท่ากับ 10 12 14 16 และ18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V

จากรูปที่4.11 เมื่อขนาดของความกว้างชั้นซิลิคอนของโครงสร้างฟินเฟตชนิดเอ็นมีค่ามากขึ้น ทำให้กระแสรั่วไหลมีค่าสูงขึ้นตาม ขณะที่ขั้วเกตไม่ได้รับแรงดันไบอัส เนื่องจากตัวแปร w_{si} มีผลกับตัวแปร W_S

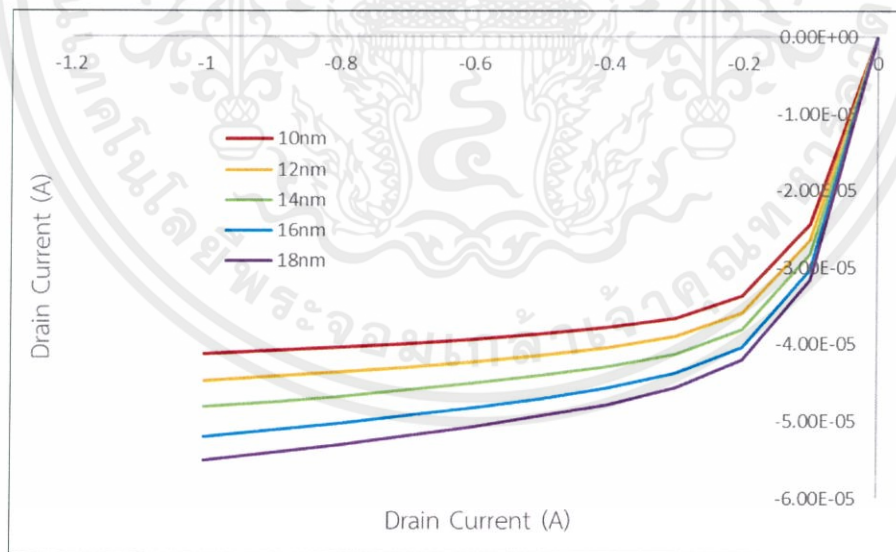


รูปที่4.12 กราฟแสดงคุณสมบัติกระแส-แรงดันของโครงสร้างฟินเฟตชนิดเอ็นที่มีความกว้างของชั้นซิลิคอนเท่ากับ 10 12 14 16 และ18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V

จากรูปที่ 4.12 ขณะแรงดันเกตเท่ากับ 1 โวลต์ ฟิเนลเพตชนิดเอ็นที่มีความกว้างชั้นซิลิคอน 18 นาโนเมตร ให้กระแสตรงสูงที่สุด เนื่องจากตัวแปร W_g ของเกิดมีค่าเพิ่มขึ้นจากการเปลี่ยนแปลงขนาดความกว้างชั้นซิลิคอนเป็นผลให้กระแสตรงมีค่าสูง



รูปที่4.13 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟิเนลเพตชนิดพีที่มีความกว้างของชั้นซิลิคอนเท่ากับ 10 12 14 16 และ18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 0 V



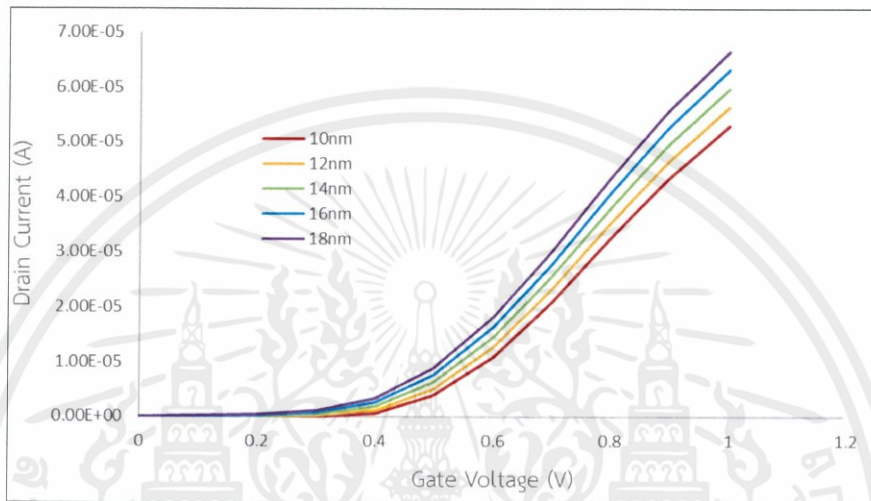
รูปที่4.14 กราฟแสดงคุณลักษณะกระแส-แรงดันของโครงสร้างฟิเนลเพตชนิดพีที่มีความกว้างของชั้นซิลิคอนเท่ากับ 10 12 14 16 และ18 นาโนเมตร ในกรณีแรงดันเกตเท่ากับ 1 V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

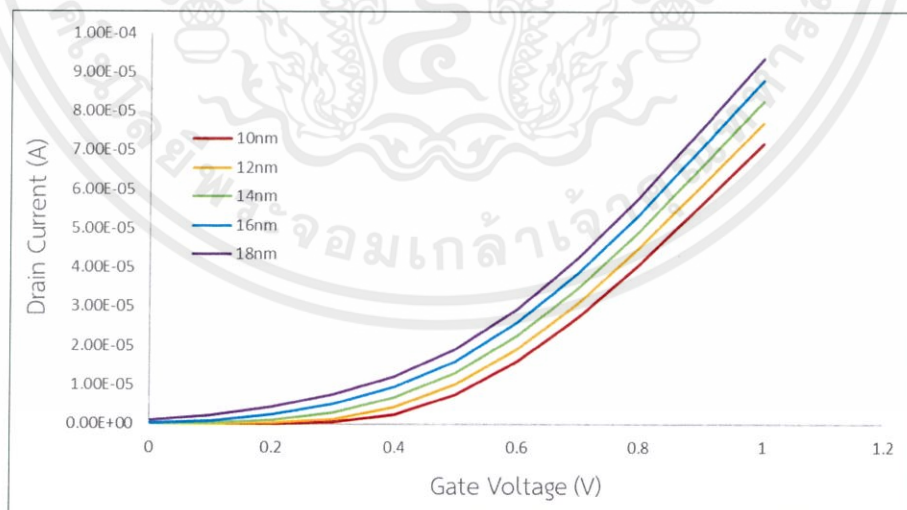
จากรูปที่ 4.14 ขณะแรงดันเกตเท่ากับ 1 โวลต์ ฟินเฟตชนิดพีที่มีความกว้างชั้นซิลิคอน 18 นาโนเมตร ให้กระแสเดรนต่ำ ตรงข้ามกับชนิดเอ็น

4.2.2 คุณสมบัติกระแสเดรน – แรงดันเกต

การวัดทดสอบคุณสมบัติกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 0V และ 1 โวลต์ และทำการปรับแรงดันเกตตั้งแต่ 100 mV ถึง 1 V ชั้นละ 0.1 V



รูปที่ 4.15 คุณสมบัติกระแสเดรน-แรงดันเกตของฟินเฟตชนิดเอ็นที่มีขนาดความกว้างชั้นซิลิคอนเท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 100$ mV



รูปที่ 4.16 คุณสมบัติกระแสเดรน-แรงดันเกตของฟินเฟตชนิดเอ็นที่มีขนาดความกว้างชั้นซิลิคอนเท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 1$ V

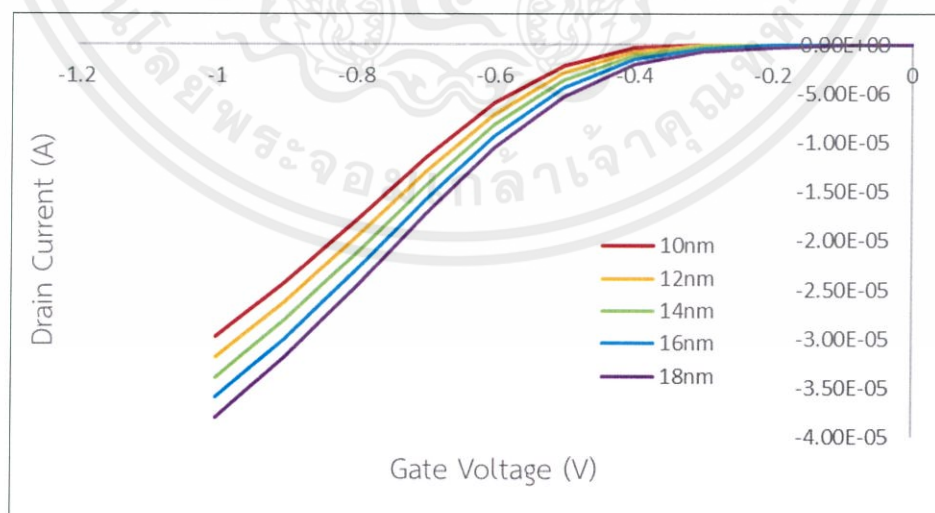
เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 คุณสมบัติทางไฟฟ้าของฟินเฟตชนิดเอ็นกับความกว้างชั้นซิลิคอน

ความกว้าง ชั้นซิลิคอน (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1\text{ V}$	
10	69.64	0.2689	90
12	74.32	0.2173	120
15	78.95	0.1711	250
18	83.55	0.1363	300
20	88.78	0.0925	350

จากตารางที่ 4.3 การปรับเปลี่ยนความกว้างชั้นซิลิคอนให้มากขึ้น ทำให้พื้นผิวในส่วนบนของชั้นซิลิคอนมีพื้นที่มากขึ้น และทำให้กระแสเดรนอิ่มตัว ซับเทรชโฮลด์สวิง มีค่าเพิ่มขึ้น แต่แรงดันขีดเริ่มมีค่าลดลง

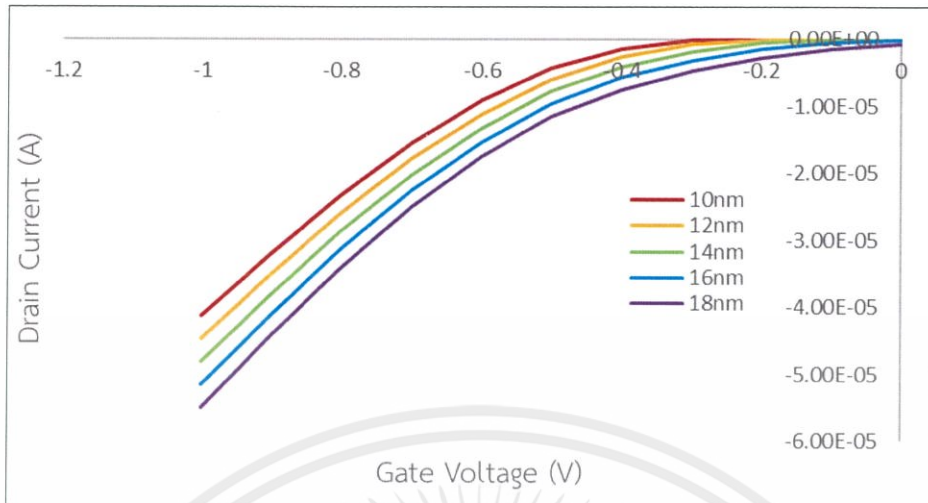
เมื่อแรงดัน ขั้วเดรนเป็น 1 โวลต์ และในรูปที่ 4.16 พบว่า โครงสร้างที่มีค่า w_{si} มาก กระแสเดรนจะเปลี่ยนแปลงเข้าสู่ช่วงเชิงเส้นด้วยค่าแรงดันเกตน้อย ซึ่งเป็นผลให้มีค่าแรงดันขีดเริ่มต่ำ เนื่องจากมีพื้นที่ให้เกิดช่องทางเดินกระแสมากขึ้น รวมถึงการมีพื้นที่มากทำให้ความคล่องตัวของอิเล็กตรอนมีค่ามาก เนื่องจากการทดลองไม่ได้ทำการเปลี่ยนแปลงค่าความเข้มข้นสารเจือในช่องทางเดินกระแส



รูปที่ 4.17 คุณสมบัติกระแสเดรน-แรงดันเกตของฟินเฟตชนิดพีที่มีขนาดความกว้างชั้นซิลิคอน

เท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 100\text{ mV}$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 คุณลักษณะกระแสตรง-แรงดันเกตของฟินเฟตชนิดพีที่มีขนาดความกว้างชั้นซิลิคอนเท่ากับ 10 12 14 16 และ 18 นาโนเมตร ในกรณี $V_D = 1V$

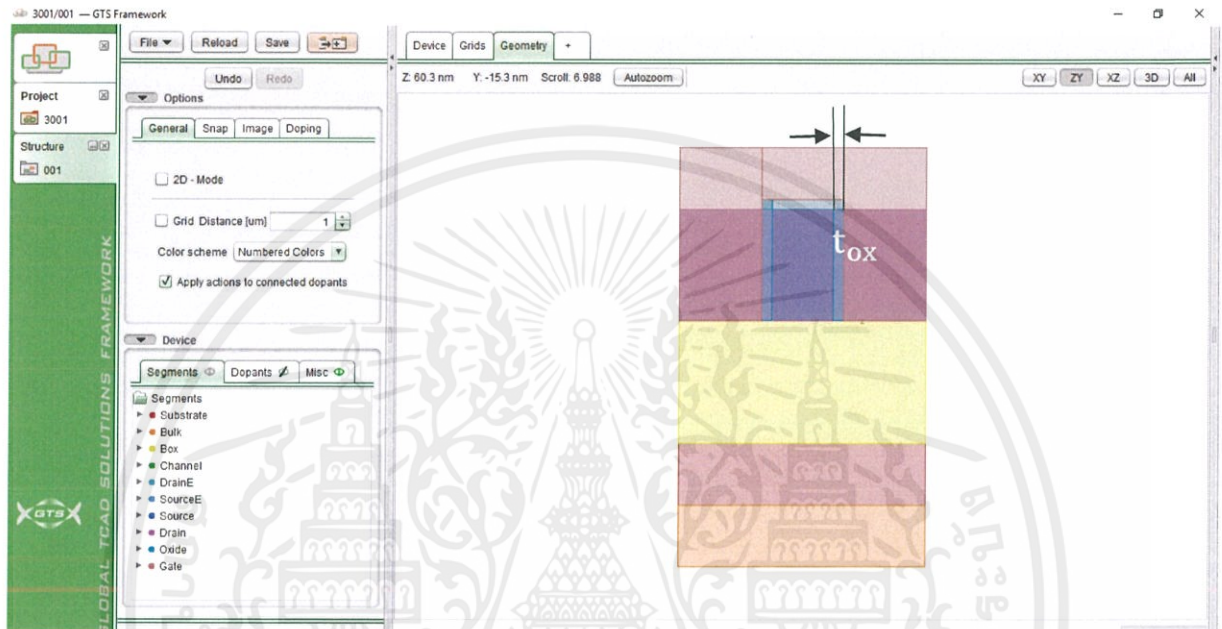
ตารางที่ 4.4 คุณลักษณะทางไฟฟ้าของฟินเฟตชนิดพีกับความกว้างชั้นซิลิคอน

คุณลักษณะทางไฟฟ้า ความกว้าง ชั้นซิลิคอน (nm)	กระแสตรงอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1V$	
10	-36.65	-0.2667	80
12	-42.23	-0.2184	100
15	-45.08	-0.1667	160
18	-48.28	-0.1111	440
20	-50.70	-0.0632	440

จากตารางที่ 4.4 การปรับเปลี่ยนความกว้างชั้นซิลิคอนให้มากขึ้น ทำให้พื้นที่ผิวในส่วนบนของชั้นซิลิคอนมีพื้นที่มากขึ้น และทำให้กระแสตรงอิ่มตัว ชับเทรชโฮลด์สวิงก์ มีค่าลดลง แต่แรงดันขีดเริ่มมีค่าเพิ่มขึ้น

4.3 การศึกษาการปรับเปลี่ยนขนาดความหนาเกตออกไซด์

ในการทดลองทำการปรับความหนาชั้นฉนวนชั้นเกต (t_{ox}) เพื่อทำการวิเคราะห์ผลกระทบต่อผลกระทบบจากการปรับขนาดความหนาชั้นเกตออกไซด์ที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยขนาดความหนา 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ความยาวช่องทางเดินกระแส 22 นาโนเมตร ความกว้างชั้นซิลิคอน 10 นาโนเมตร และความหนาชั้นซิลิคอน 25 นาโนเมตร โดยใช้วัสดุ HfO_2 เป็นฉนวนชั้นเกต

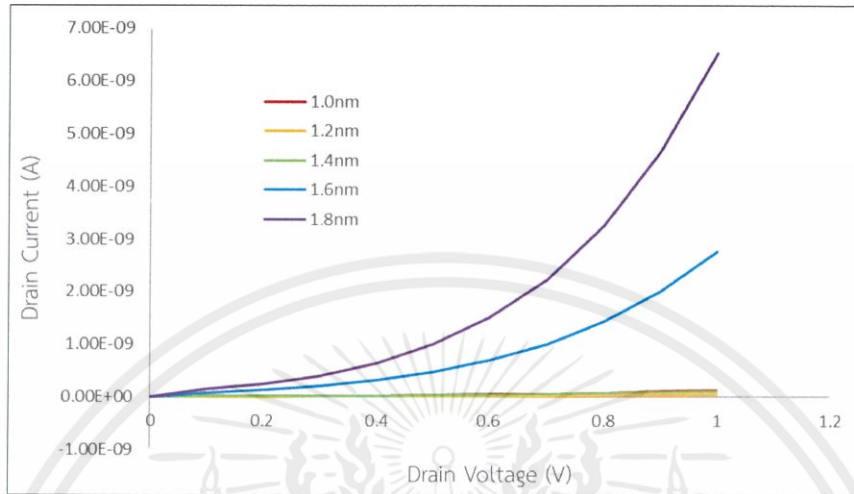


รูปที่ 4.19 โครงสร้างฟินเฟตที่แสดงขนาดความหนาชั้นเกตออกไซด์

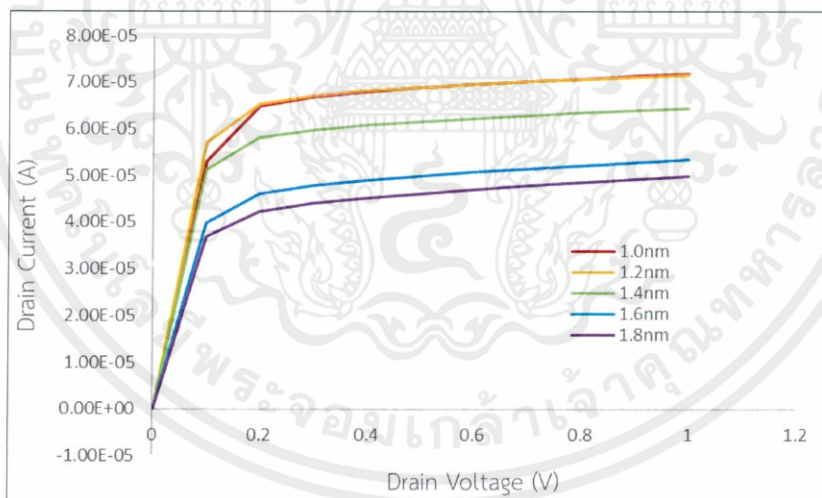
จากโครงสร้างฟินเฟตในรูปที่ 4.19 ในหัวข้อนี้ทำการวัดทดสอบคุณลักษณะกระแส-แรงดัน และคุณลักษณะกระแส-แรงดันเกต และทำการวิเคราะห์คุณลักษณะทางไฟฟ้าต่าง ๆ จากผลการวัดทดสอบประกอบด้วย กระแสเดรนอิ่มตัว แรงดันขีดเริ่ม

4.3.1 คุณลักษณะกระแส-แรงดัน

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน โดยไบอัสแรงดันเกต 0 กับ 1 V และไบอัสแรงดันเดรนจาก 100 mV ถึง 1 V ขั้นละ 0.1 V



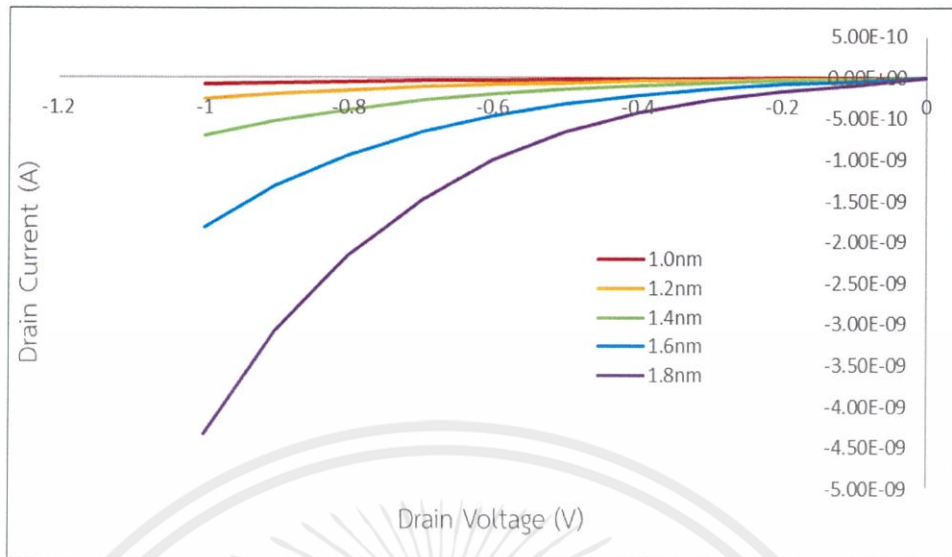
รูปที่4.20 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟินเฟตชนิดเอ็นที่มีความหนาชั้นเกตออกไซด์1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 100$ mV



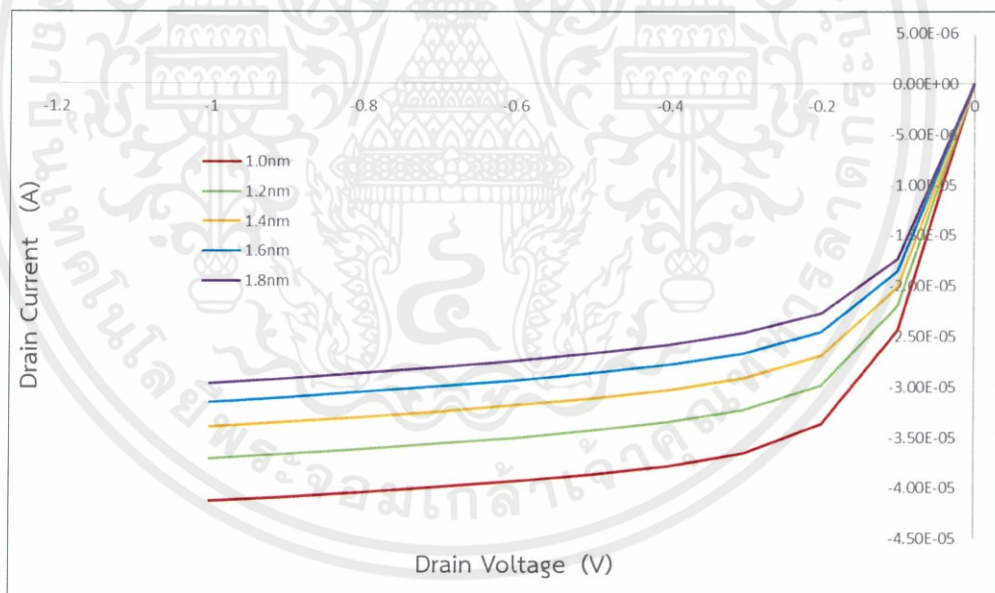
รูปที่4.21 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟินเฟตชนิดเอ็นที่มีความหนาชั้นเกตออกไซด์1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 1$ V

จากรูปที่ 4.21 พบว่าโครงสร้างฟินเฟตที่มีขนาดความหนาเกตออกไซด์น้อย ให้กระแสเดรนสูง และเมื่อทำการเพิ่ม t_{ox} ทำให้กระแสเดรนลดลง เนื่องจากการเพิ่มขึ้นของความหนาชั้นเกตออกไซด์ มีผลกับค่าความจุไฟฟ้าในชั้นออกไซด์ (C_{ox}) มีค่าลดลงจึงส่งผลให้กระแสเดรนในช่วงเชิงเส้น และกระแสเดรนในช่วงอิ่มตัวลดลง และพบ SCE บนโครงสร้างฟินเฟตที่มีขนาด t_{ox} มากกว่า 1 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟินเฟตชนิดพีที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 100 \text{ mV}$



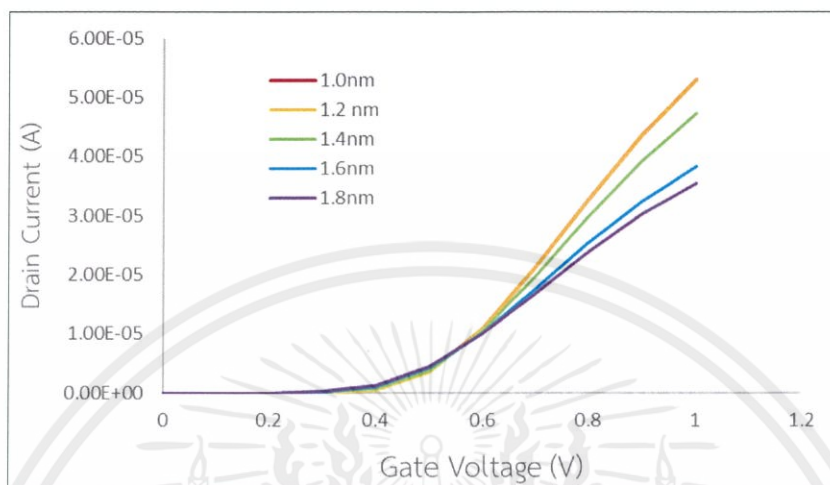
รูปที่ 4.23 กราฟแสดงคุณลักษณะกระแส-แรงดันของฟินเฟตชนิดพีที่มีความหนาชั้นเกตออกไซด์ 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$

จากรูปที่ 4.23 พบว่าโครงสร้างฟินเฟตที่มีขนาดความหนาเกตออกไซด์น้อย ให้กระแสเดรนน้อย และเมื่อทำการเพิ่ม t_{ox} ทำให้กระแสเดรนลดลง ตรงข้ามกับชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

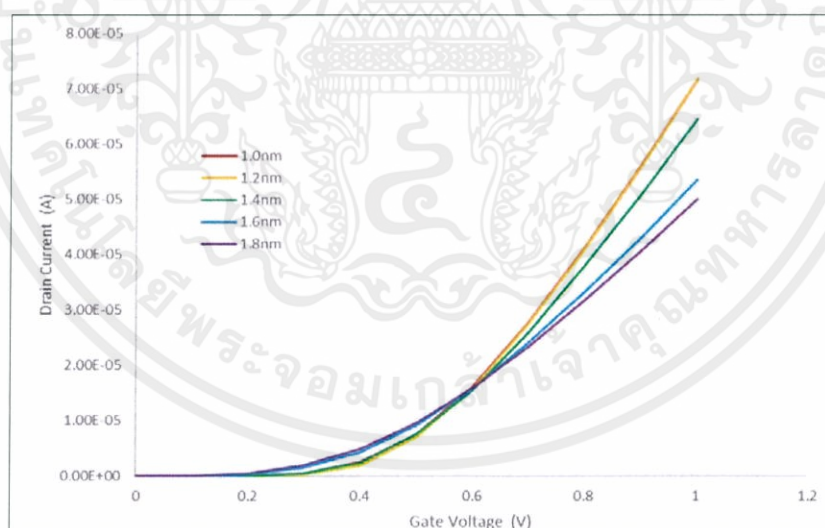
4.3.2 คุณลักษณะกระแสเดรน – แรงดันเกต

การวัดทดสอบคุณลักษณะกระแสเดรน–แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 1 V และไบอัสแรงดันเกตตั้งแต่ 100 mV ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.24 คุณลักษณะกระแสเดรน–แรงดันเกตของฟินเฟตชนิดเอ็นที่มีความหนาชั้นออกไซด์ขั้วเกต

1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 100$ mV



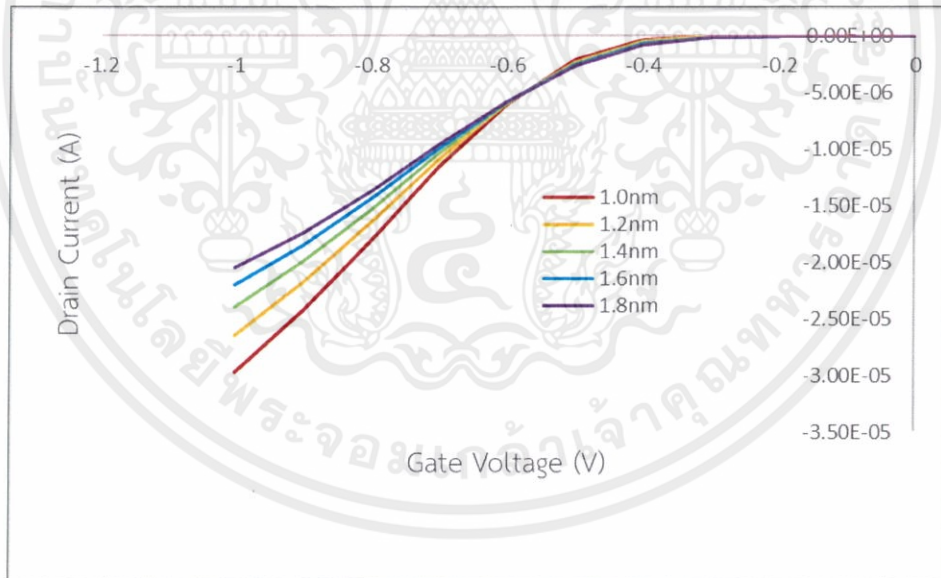
รูปที่ 4.25 คุณลักษณะกระแสเดรน–แรงดันเกตของฟินเฟตชนิดเอ็นที่มีความหนาชั้นออกไซด์ขั้วเกต

1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 1$ V

ตารางที่ 4.5 คุณสมบัติทางไฟฟ้าของฟินเฟตชนิดเอ็นกับความหนาชั้นเกตออกไซด์

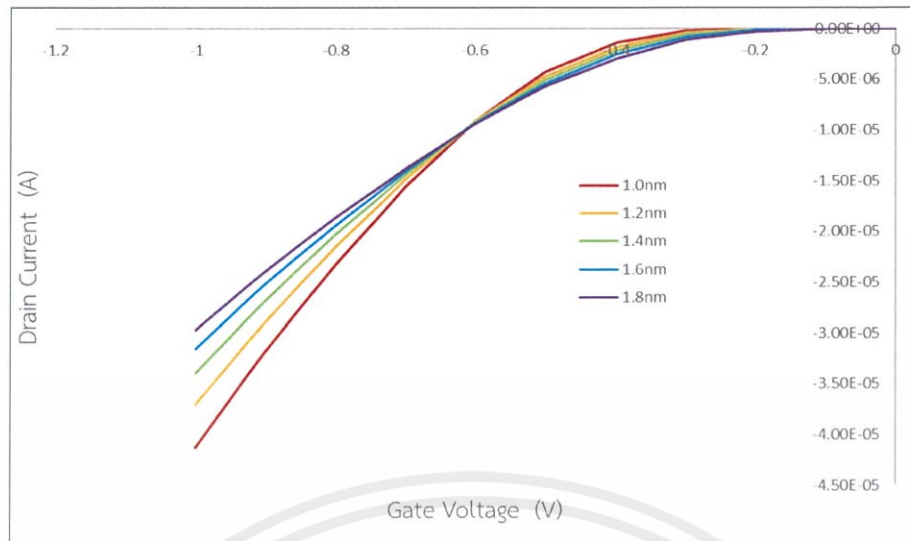
คุณสมบัติทางไฟฟ้า ความหนาชั้น เกตออกไซด์ (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)
1.0	69.64	0.2689
1.2	69.66	0.2764
1.4	62.35	0.2609
1.6	51.50	0.2687
1.8	47.88	0.2687

ในรูปที่ 4.5 เมื่อแรงดันเกต 1 โวลต์ กระแสเดรนในช่วงเชิงเส้นของฟินเฟตชนิดเอ็น ลดลงตามขนาดของ t_{ox} โดยความชันช่วงเชิงเส้นของกระแสเดรน จะลดลงตามการเพิ่มขึ้นของ t_{ox} เนื่องจากค่า C_{ox} ของโครงสร้างเปลี่ยนแปลงตามขนาดของ t_{ox}



รูปที่ 4.26 คุณสมบัติกระแสเดรน-แรงดันเกตของฟินเฟตชนิดพีที่มีความหนาชั้นออกไซด์ช่วงเกต

1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 100 \text{ mV}$



รูปที่ 4.27 คุณลักษณะกระแสทราน-แรงดันเกตของฟินเฟตชนิดพีที่มีความหนาชั้นออกไซด์ขั้วเกต 1.0 1.2 1.4 1.6 และ 1.8 นาโนเมตร ในกรณี $V_D = 1$ V

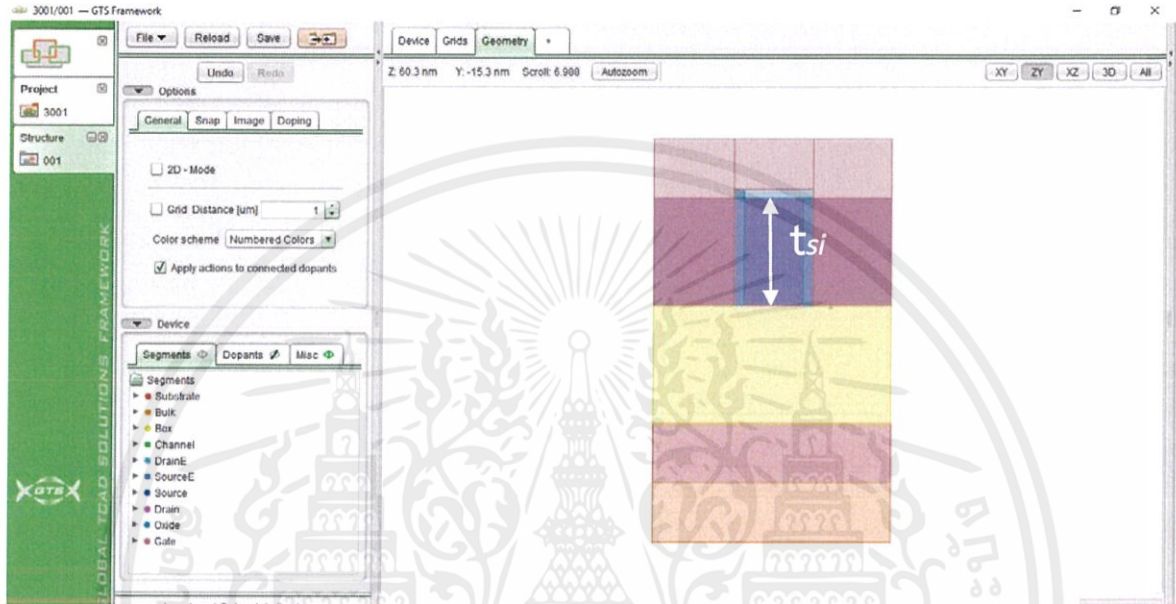
ตารางที่ 4.6 คุณลักษณะทางไฟฟ้าของฟินเฟตชนิดพีกับความหนาชั้นเกตออกไซด์

คุณลักษณะทางไฟฟ้า ความหนาชั้น เกตออกไซด์ (nm)	กระแสทรานส์มิท (μ A)	แรงดันขีดเริ่ม (V)
1.0	-38.66	-0.2317
1.2	-34.33	-0.2609
1.4	-31.12	-0.2667
1.6	-28.64	-0.2531
1.8	-26.67	-0.2690

ในรูปที่ 4.6 เมื่อแรงดันเกต 1 โวลต์ กระแสทรานในช่วงเชิงเส้นของฟินเฟตชนิดพี เพิ่มขึ้นตรงข้ามกับขนาดของความหนาชั้นออกไซด์ โดยความชันช่วงเชิงเส้นของกระแสทราน

4.4 การศึกษาการปรับขนาดความหนาชั้นซิลิคอน

ในการทดลองนี้ทำการปรับความหนาชั้นซิลิคอน (t_{Si}) เพื่อทำการวิเคราะห์ผลกระทบจากการปรับขนาดความกว้างชั้นซิลิคอนที่มีผลต่อคุณลักษณะทางไฟฟ้า ประกอบด้วยความกว้าง 18 20 22 25 และ 30 นาโนเมตร ความยาวช่องทางเดินกระแส 22 นาโนเมตร ความกว้างชั้นซิลิคอน 10 นาโนเมตร และความหนาชั้นเกทออกไซด์ 1 นาโนเมตร

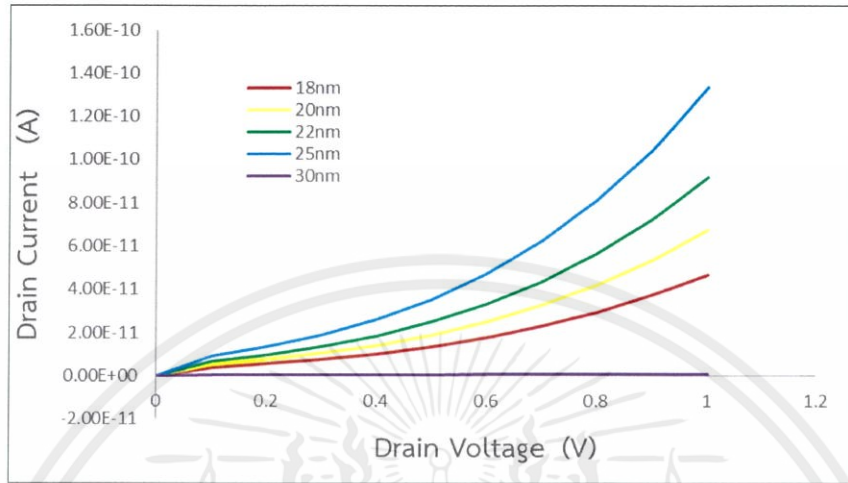


รูปที่ 4.28 โครงสร้างฟินเฟตที่แสดงความหนาชั้นซิลิคอน

จากโครงสร้างฟินเฟตในรูปที่ 4.27 ในหัวข้อนี้ทำการวัดทดสอบคุณลักษณะกระแส-แรงดัน และคุณลักษณะกระแส-แรงดันเกท และทำการวิเคราะห์คุณลักษณะทางไฟฟ้าต่าง ๆ จากผลการวัดทดสอบประกอบด้วย กระแสเดรนอิ่มตัว แรงดันขีดเริ่ม

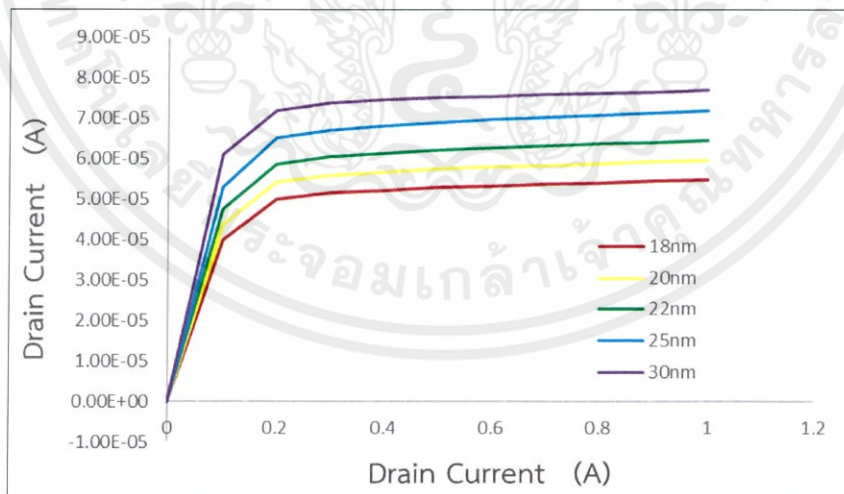
4.4.1 คุณลักษณะกระแส-แรงดัน

ในการวัดทดสอบคุณลักษณะกระแสและแรงดัน โดยไบอัสแรงดันเกต 0 กับ 1 V และไบอัสแรงดันเดรนจาก 100 mV ถึง 1 V ขั้นละ 0.1 V



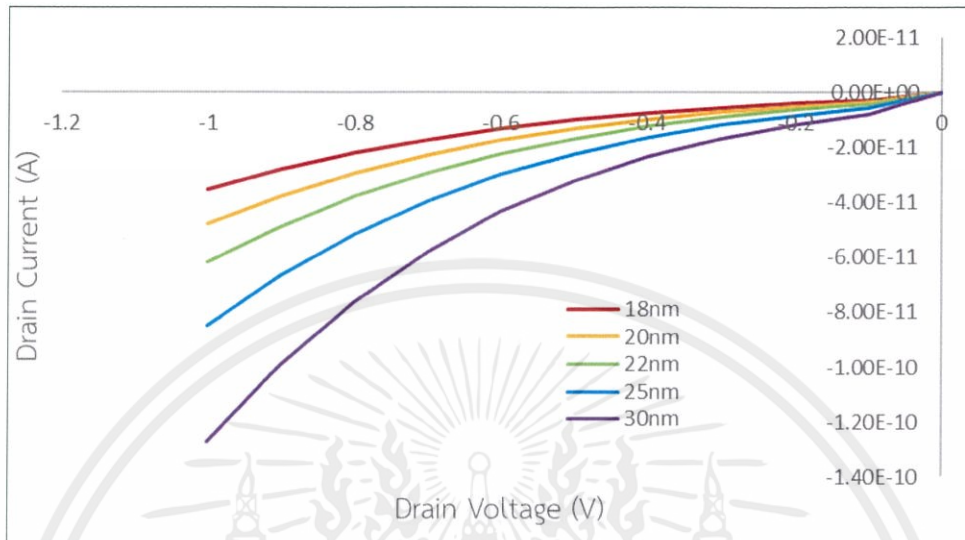
รูปที่ 4.29 คุณลักษณะกระแส-แรงดันของความพินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 0$ V

จากรูปที่ 4.28 เมื่อขนาดของความหนาชั้นซิลิคอนของโครงสร้างพินเฟตชนิดเอ็นมีค่ามากขึ้น ทำให้กระแสรั่วไหลมีค่าสูงขึ้นตาม ขณะที่ขั้วเกตไม่ได้รับแรงดันไบอัส และเนื่องจากตัวแปร t_{si} มีผลกับตัวแปร W_g

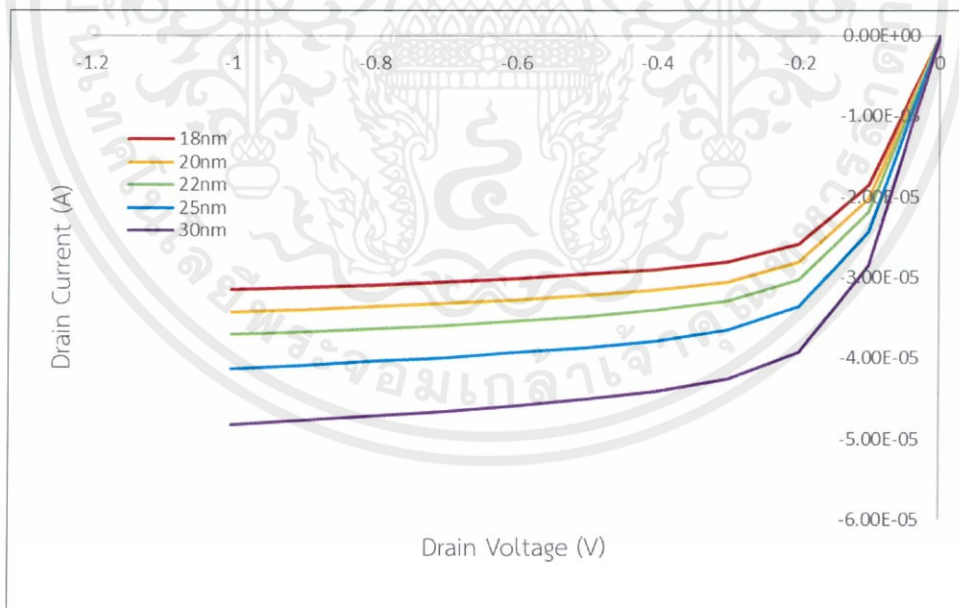


รูปที่ 4.30 คุณลักษณะกระแส-แรงดันของความพินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 1$ V

จากรูปที่ 4.29 หลังจากทำการปรับแรงดันไบอัสเกตไปที่ 1 โวลต์พบว่า กระแสเดรนในช่วงอิมิตัวของ ฟินเฟตชนิดเอ็นเพิ่มขึ้นตามค่าความหนาชั้นซิลิคอน เนื่องจากค่า t_{si} มีผลกับค่าความกว้างช่องทางเดินกระแส (W_g)



รูปที่ 4.31 คุณลักษณะกระแส-แรงดันของความฟิเนตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 100 \text{ mV}$

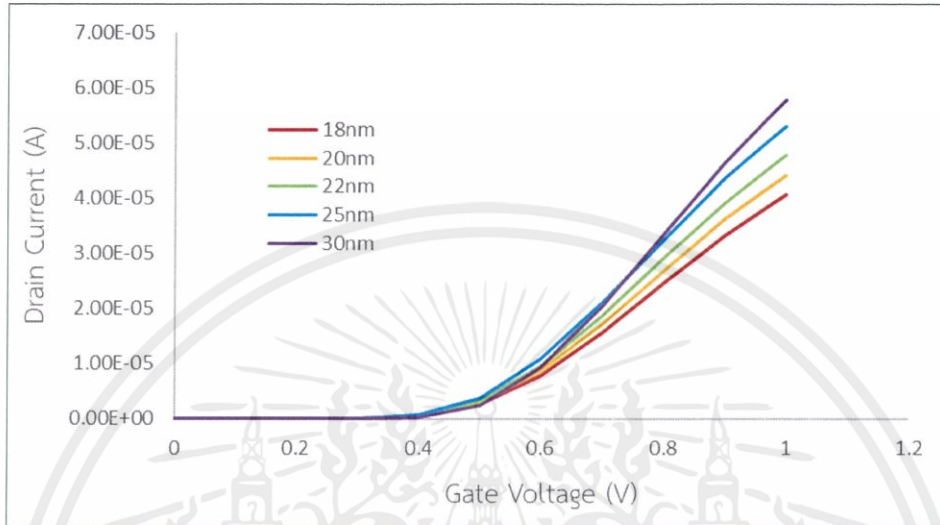


รูปที่ 4.32 คุณลักษณะกระแส-แรงดันของความฟิเนตชนิดพีที่มีความหนาชั้นซิลิคอน 18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_g = 1 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

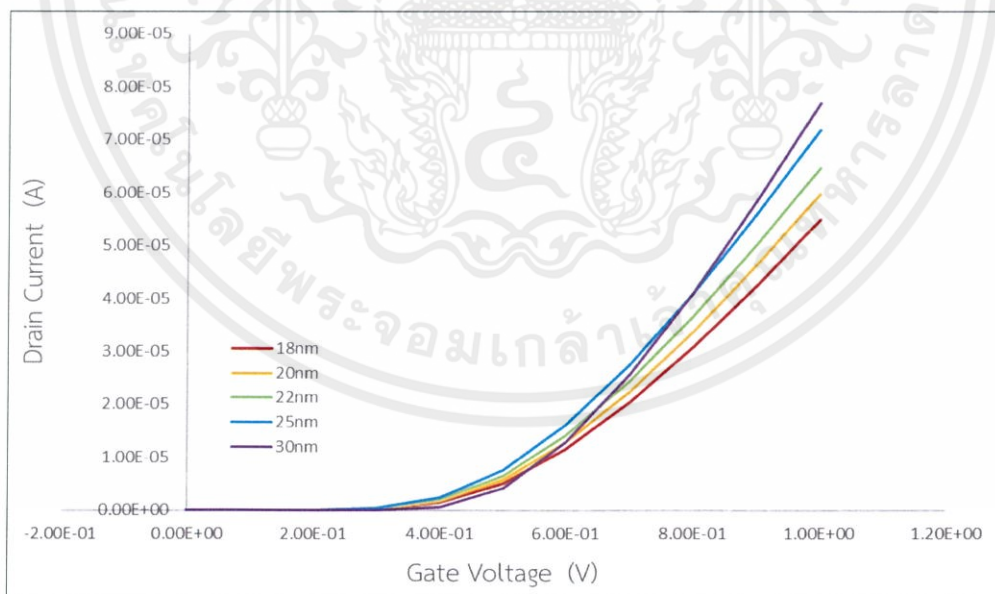
4.4.2 คุณลักษณะกระแสเดรน – แรงดันเกต

การวัดทดสอบคุณลักษณะกระแสเดรน-แรงดันเกต ด้วยไฟฟ้ากระแสตรง โดยทำการไบอัสแรงดันเดรน 0 V และ 1 V และไบอัสแรงดันเกตตั้งแต่ 100 mV ถึง 1 V ขั้นละ 0.1 V



รูปที่ 4.33 คุณลักษณะกระแสเดรน-แรงดันเกตของฟินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน

18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 100 \text{ mV}$



รูปที่ 4.34 คุณลักษณะกระแสเดรน-แรงดันเกตของฟินเฟตชนิดเอ็นที่มีความหนาชั้นซิลิคอน

18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_d = 1 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

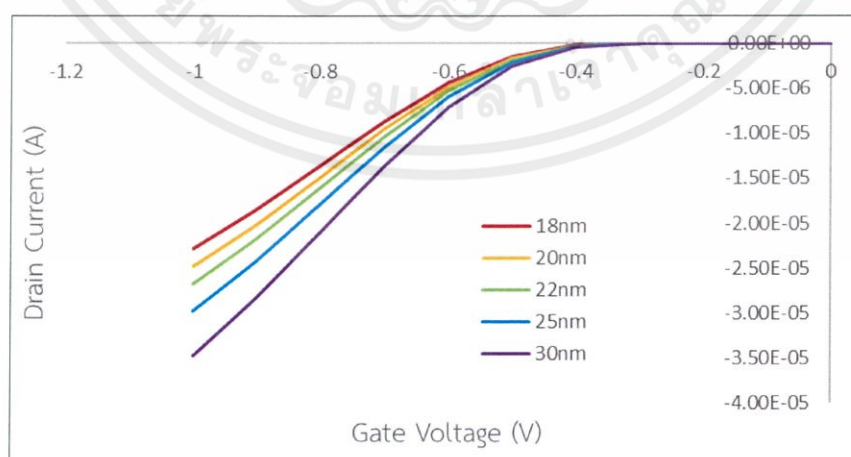
หลังจากทำการไบอัสแรงดันเดรน 0 และ 1 โวลต์ ในรูปที่ 4.33 พบว่ากระแสเดรนของฟินเฟตที่มีขนาดความหนาชั้นซิลิคอนมาก กระแสเดรนจะเปลี่ยนจากช่วงคัตออฟเข้าสู่ช่วงเชิงเส้นด้วยแรงดันเกตที่น้อย เนื่องจากตัวแปร t_{si} มีผลกับสมการกระแสของฟินเฟต และในสมการแรงดันขีดเริ่ม

โดยการเพิ่มขึ้นของพื้นที่ผิวด้านข้างของชั้นซิลิคอน เป็นผลให้โครงสร้างฟินเฟตมีแรงดันขีดเริ่มลงด้วย เนื่องจากมีพื้นที่ให้พาหะเคลื่อนที่จากขอสไปสู่ส่วนของเดรนได้มากขึ้น เนื่องจากไม่ทำการเพิ่มความเข้มข้นสารเจือ ความคล่องตัวของพาหะภายในช่องทางเดินกระแสจึงมีค่าสูง

ตารางที่ 4.7 คุณลักษณะทางไฟฟ้าของฟินเฟตชนิดเอ็นกับขนาดความหนาชั้นซิลิคอน

คุณลักษณะทางไฟฟ้า ความหนา ชั้นซิลิคอน (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1\text{ V}$	
18	53.32	0.2897	100
20	57.98	0.2792	90
22	62.65	0.2719	90
25	69.64	0.2689	90
30	75.51	0.2638	70

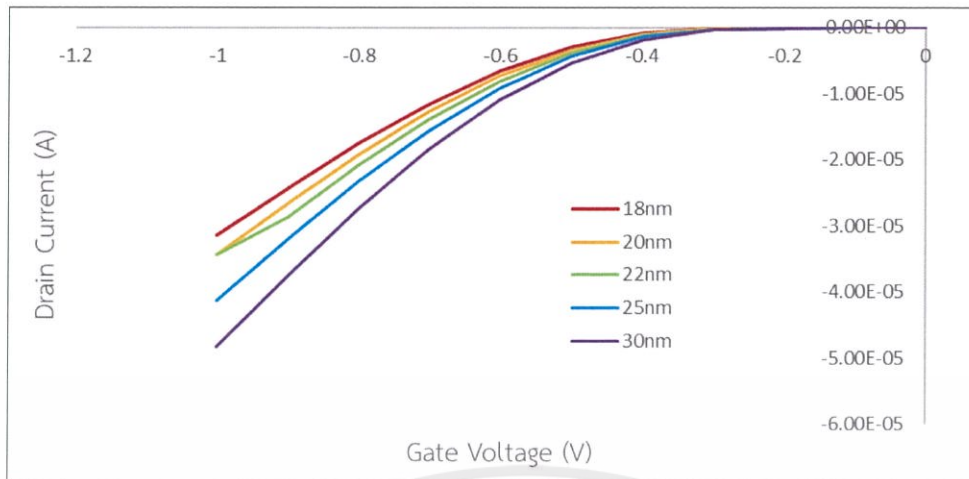
จากตารางที่ 4.7 การปรับเปลี่ยนขนาดความหนาของชั้นซิลิคอนให้มีค่ามากขึ้น ทำให้พื้นที่ผิวบริเวณด้านข้างของชั้นซิลิคอนมีพื้นที่มากขึ้น โดยทำให้กระแสเดรนในช่วงอิ่มตัวสูงขึ้นตาม รวมถึงซับเทรชโฮลด์สวิง และทำให้แรงดันขีดเริ่มลดลง



รูปที่ 4.35 คุณลักษณะกระแสเดรน-แรงดันเกตของฟินเฟตชนิดพีที่มีความหนาชั้นซิลิคอน

18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_D = 100\text{ mV}$

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.36 คุณลักษณะกระแสเดรน-แรงดันเกตของฟิสิกส์ของฟิสิกส์ที่มีความหนาชั้นซิลิคอน

18 20 22 25 และ 30 นาโนเมตร ในกรณี $V_D = 1 \text{ V}$

ตารางที่ 4.8 คุณลักษณะทางไฟฟ้าของฟิสิกส์ของฟิสิกส์ที่มีความหนาชั้นซิลิคอน

คุณลักษณะทางไฟฟ้า ความหนา ชั้นซิลิคอน (nm)	กระแสเดรนอิ่มตัว (μA)	แรงดันขีดเริ่ม (V)	Subthreshold Swing (mV/dec)
		$V_D = 1 \text{ V}$	
18	-29.30	-0.2839	90
20	-32.22	-0.2771	90
22	-34.80	-0.2674	80
25	-38.66	-0.2667	80
30	-45.88	-0.2604	80

จากตารางที่ 4.8 การปรับเปลี่ยนขนาดความหนาของชั้นซิลิคอนให้มีค่ามากขึ้น ทำให้พื้นที่ผิวบริเวณด้านข้างของชั้นซิลิคอนมีพื้นที่มากขึ้น โดยทำให้กระแสเดรนในช่วงอิ่มตัวลดลง รวมถึงซับเทรชโฮลด์สวิง และทำให้แรงดันขีดเริ่มเพิ่มขึ้น

4.5 การประยุกต์ใช้งานฟิสิกส์

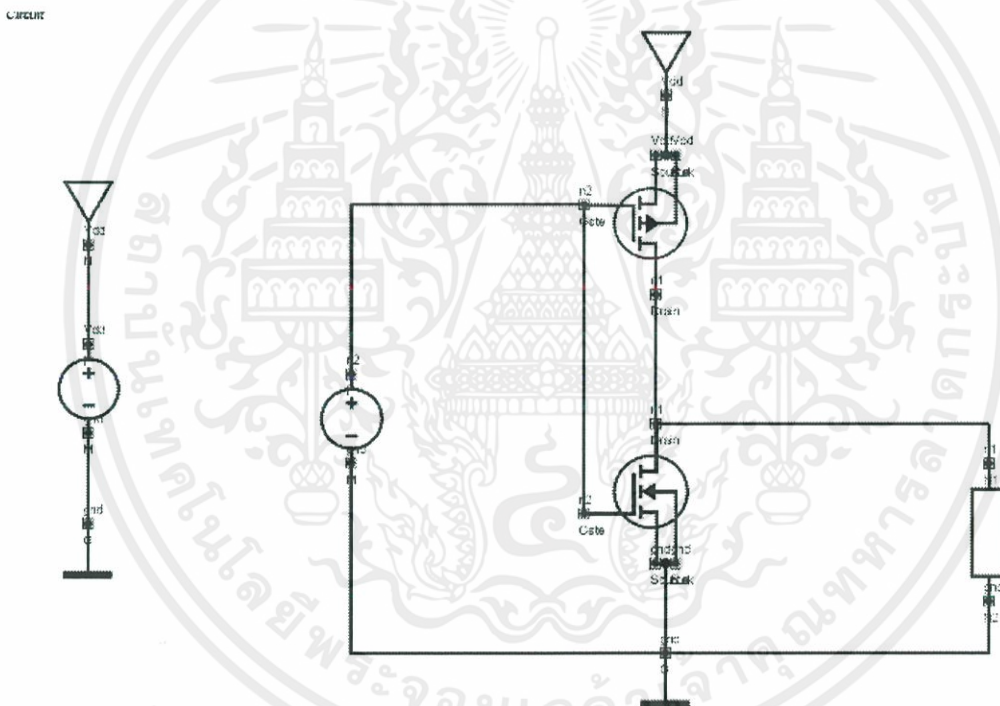
4.5.1 โครงสร้างฟิสิกส์ของฟิสิกส์สำหรับการจำลองแบบวงจร

ในหัวข้อนี้กล่าวถึงการออกแบบโครงสร้างฟิสิกส์ของฟิสิกส์ เพื่อใช้ร่วมกับฟิสิกส์ของฟิสิกส์ สำหรับการจำลองแบบวงจร ในการออกแบบฟิสิกส์ของฟิสิกส์โดยปกติแล้วสามารถทำตามกฎการออกแบบฟิสิกส์ เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์ โดยให้ค่า $W_p/W_n = 1$ สำหรับโครงสร้างฟินเฟตหลังจากทำการออกแบบ จำลองแบบ และวัดทดสอบคุณลักษณะแรงดันเอาต์พุต-แรงดันอินพุต ให้มีการเปลี่ยนแปลงของแรงดันเอาต์พุตจาก 1 โวลต์ ไปสู่ 0 โวลต์ มีค่าครึ่งหนึ่งของแรงดันอินพุต ซึ่งในการวัดทดสอบทำโดยการไบอัส V_{DD} ที่ 1 โวลต์ และไบอัสอินพุตของวงจรตั้งแต่ 0 ถึง 1 โวลต์ ขั้นละ 0.1 โวลต์ โดยที่เอาต์พุตต์เชื่อมต่อด้านทาน 1 M Ω ไว้เพื่อทำหน้าที่เป็นโหลด โดยวงจรวัดทดสอบใช้งานวงจรอินเวอร์เตอร์

4.5.1.1 วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ในงานวิจัยนี้ใช้ฟินเฟตชนิดเอ็น และชนิดพีเป็นส่วนประกอบโดยทำการเชื่อมต่อขั้วเดรนร่วมกันเป็นเอาต์พุต และขั้วเกทร่วมกันเป็นอินพุต โดยให้ขั้วซอสของฟินเฟตชนิดพี เป็น V_{DD} และขั้วซอสของฟินเฟตชนิดเอ็นเป็น V_S

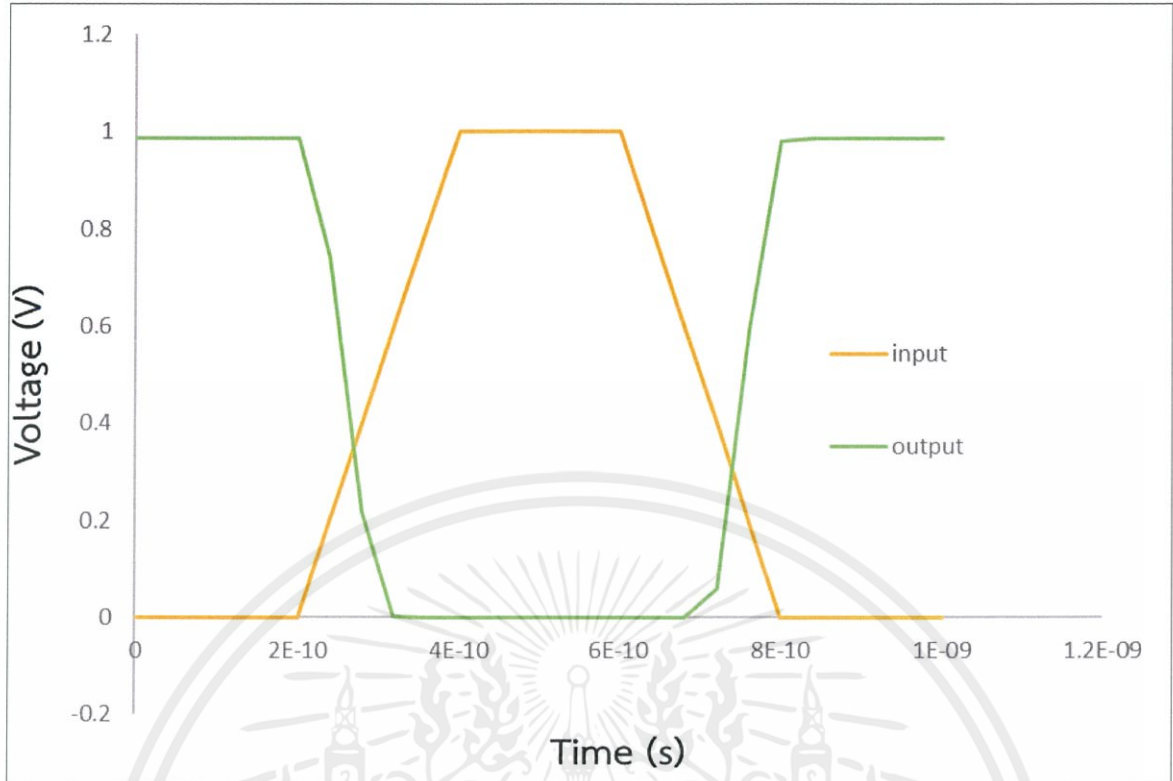


รูปที่ 4.37 วงจรอินเวอร์เตอร์

ตารางที่ 4.9 ตารางความจริงของอินเวอร์เตอร์

X	F
0	1
1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



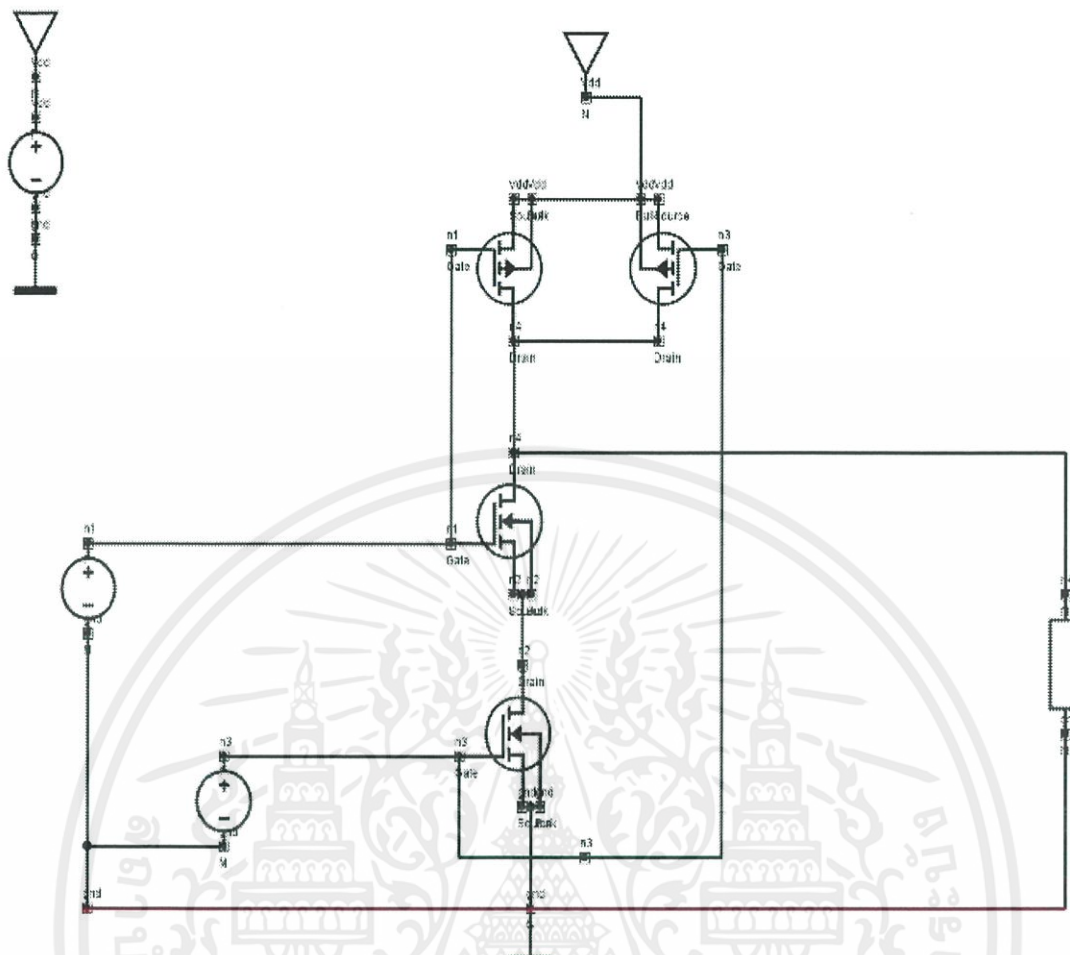
รูปที่ 4.38 ไตอะแกรมเวลาของวงจรอินเวอร์เตอร์

จากรูปที่ 4.36 และ ตารางที่ 4.8 เมื่อสัญญาณอินพุตเปลี่ยนแปลง จากตรรกะ 0 และปรับค่าไปสู่ ตรรกะ 1 ช่วงเวลาเอาต์พุตของวงจรเกิดการเปลี่ยนแปลงจาก High เป็น Low เกิดจากพินเฟตชนิดพีได้รับแรงดันไบอัสเกท 1 โวลต์ เปลี่ยนจากการทำงานจากย่านอิมิตัวสู่อันคัตออฟ ทำให้ส่วนของพินเฟตชนิดพีซึ่งมีหน้าที่เป็นโหลดไม่นำกระแส และพินเฟตชนิดเอ็นได้รับแรงดันไบอัสซั้วเกท ทำให้เกิดการเปลี่ยนแปลงการทำงานเข้าสู่สภาวะอิมิตัว จึงได้เอาต์พุตเท่ากับ 0 โดยในการเปลี่ยนแปลง T_{fall} เท่ากับ 40 ps ซึ่งสรุปผลสัญญาณตรรกะได้ดังตารางที่ 4.9

4.5.1.2 วงจรแนนด์เกท

วงจรแนนด์เกทประกอบด้วยพินเฟตชนิดเอ็นสองตัว และชนิดพีสองตัว โดยให้พินเฟตชนิดพี เป็นชุดโหลดแบบต่อขนานกัน หรือเรียกว่าวงจรแคสเคท และใช้พินเฟตชนิดเอ็นเป็นอินพุตซึ่งต่ออนุกรมกัน

Circuit

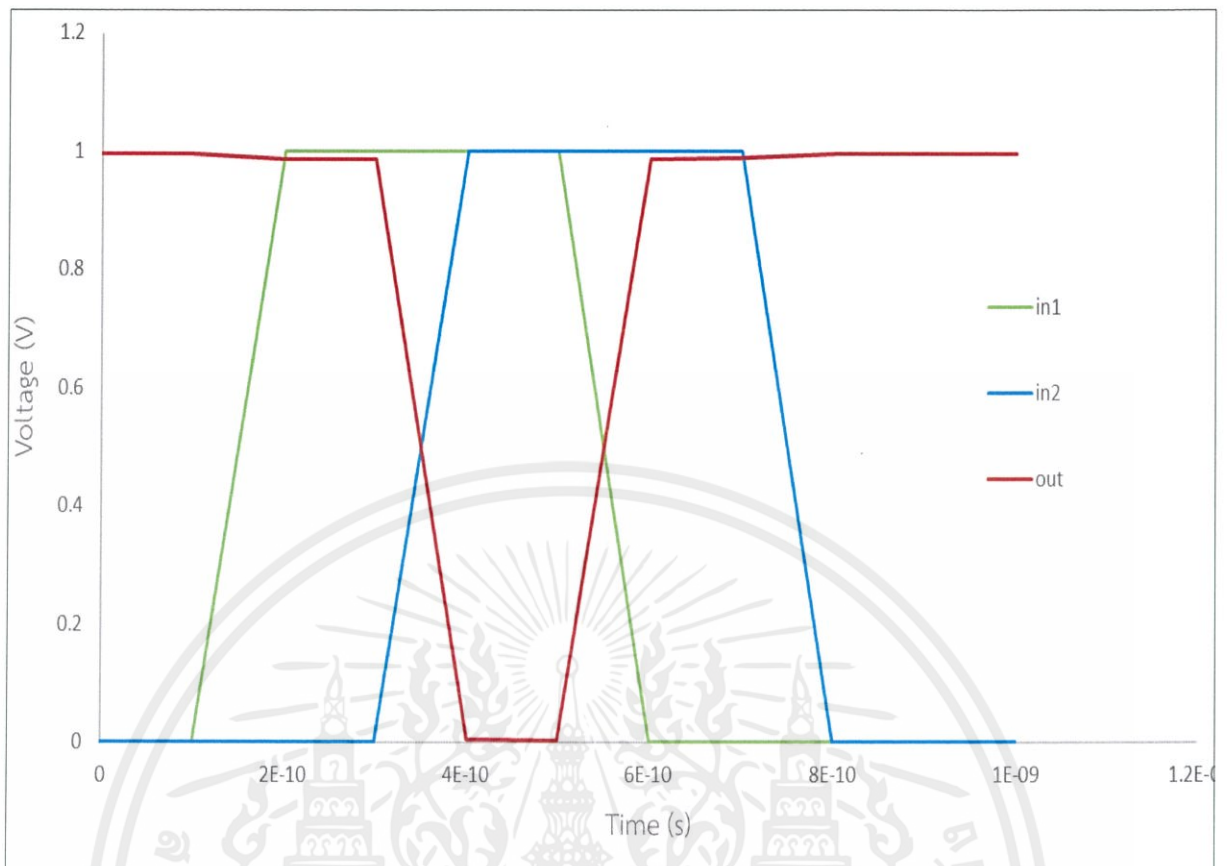


รูปที่ 4.39 วงจรแนนด์เกท

ตารางที่ 4.10 ตารางค่าความจริงของแนนด์เกท

Input		Output (F)
A	B	
0	0	1
0	1	1
1	0	1
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.40 ไตอะแกรมเวลาของวงจรแอนด์เกท

จากรูปที่ 4.39 ผลการวัดทดสอบวงจรแอนด์เกท หลังจากทำการป้อนสัญญาณพัลส์ 1 GHz อินพุต A = 0, B = 0 สัญญาณเอาต์พุตเท่ากับ 1 เนื่องจาก TR1 และ TR2 ทำหน้าที่เป็นตัวต้านทานพูลตาวาน์

อินพุต A = 0, B = 1 เอาต์พุตเท่ากับ 1 เมื่อช่วงเวลาที่อินพุตเปลี่ยนแปลงจาก 0 ไปสู่ 1 TR1 และ TR3 ได้รับการไบอัสแรงดันเกทเท่ากับ 0 เอาต์พุตของวงจรจึงเท่ากับ 1

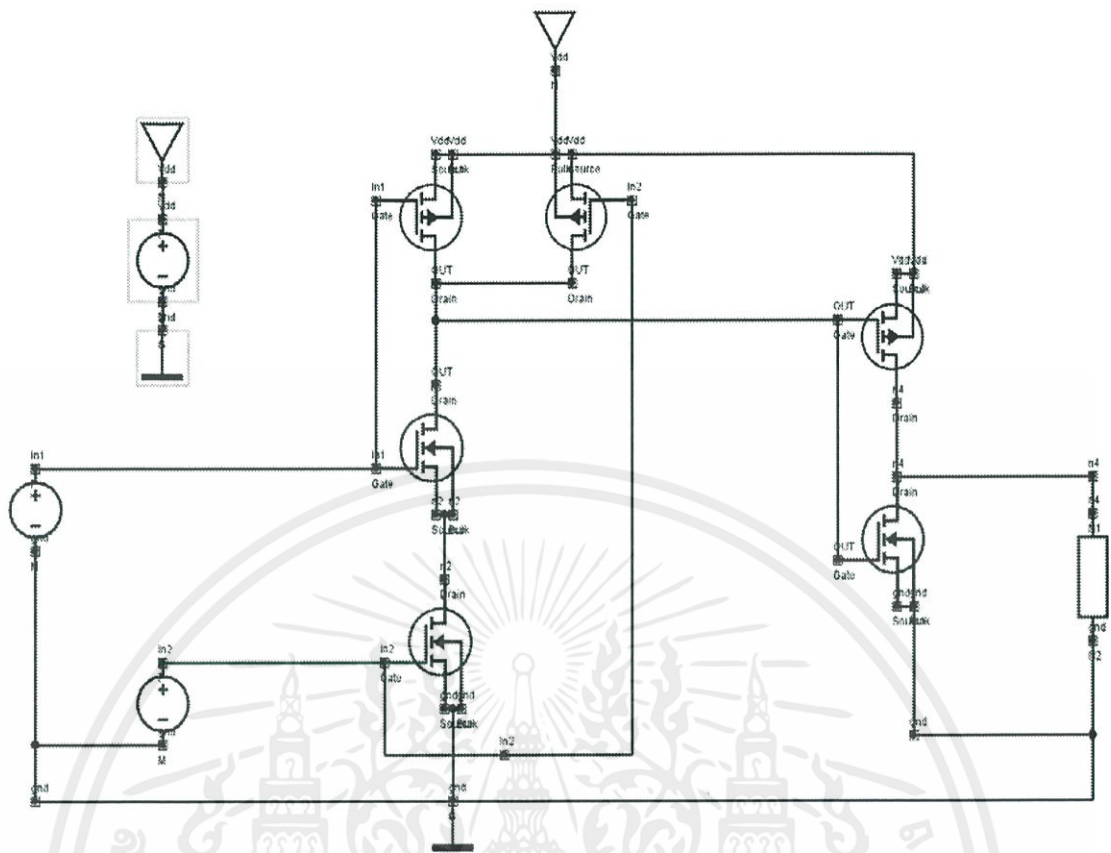
อินพุต A = 1, B = 0 เอาต์พุตของวงจรเท่ากับ 1 เมื่อช่วงเวลาที่อินพุตเปลี่ยนแปลงจาก 0 ไปสู่ TR2 และ TR4 ได้รับแรงดันเกทเป็น 0 เท่ากับ 1

ขณะทำการป้อนอินพุต A = 1, B = 1 เอาต์พุตของวงจรเท่ากับ 0 เมื่อช่วงเวลาที่อินพุตเปลี่ยนแปลงจาก 0 ไปสู่ 1 ฟิเนตชนิดพีทั้งสองได้รับการไบอัสแรงดันเกทเท่ากับ 1 จึงทำงานในย่านคัตออฟ เอาต์พุตของวงจรจึงเท่ากับ 0

4.5.1.3 วงจรแอนด์เกท

วงจรแอนด์เกทประกอบด้วยฟิเนตชนิดเอ็นและชนิดพี โดยให้ฟิเนตชนิดพี เป็นขุดโหลตสองตัวต่อขนานกัน และใช้ฟิเนตชนิดเอ็นเป็นอินพุตต่ออนุกรมกัน โดยทำการนำเอาต์พุตของวงจร เชื่อมต่อกับวงจรอินเวอร์เตอร์ เพื่อกลับค่า และวัดเอาต์พุตตกคล้อมตัวต้านทาน

rcuit

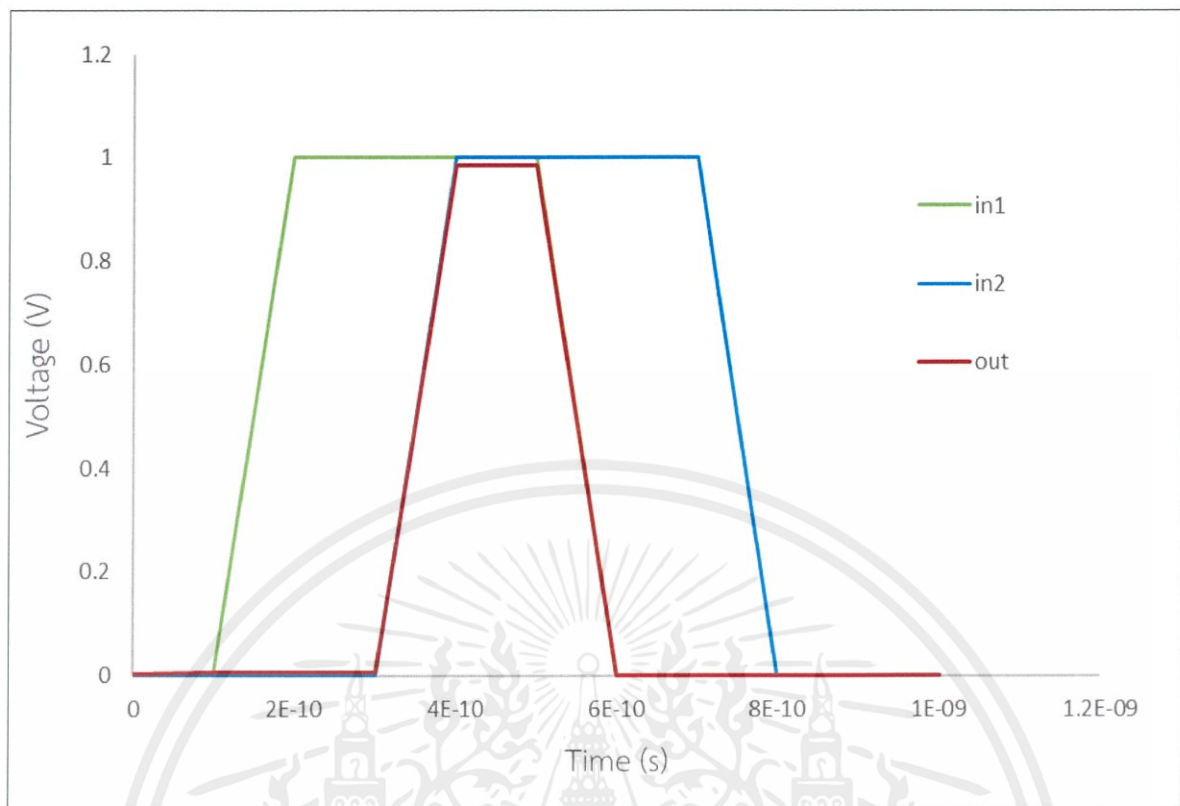


รูปที่ 4.41 วงจรแอนด์เกต

ตารางที่ 4.11 ตารางค่าความจริงของแอนด์เกต

Input		Output (F)
A	B	
0	0	0
0	1	0
1	0	0
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.42 ไตอะแกรมเวลาของวงจรแอนด์เกท

จากรูปที่ 4.41 ผลการวัดทดสอบวงจรแอนด์เกท หลังจากทำการป้อนสัญญาณพัลส์ 1 GHz อินพุต A = 0, B = 0 สัญญาณเอาต์พุตเท่ากับ 0

อินพุต A = 0, B = 1 เอาต์พุตเท่ากับ 0

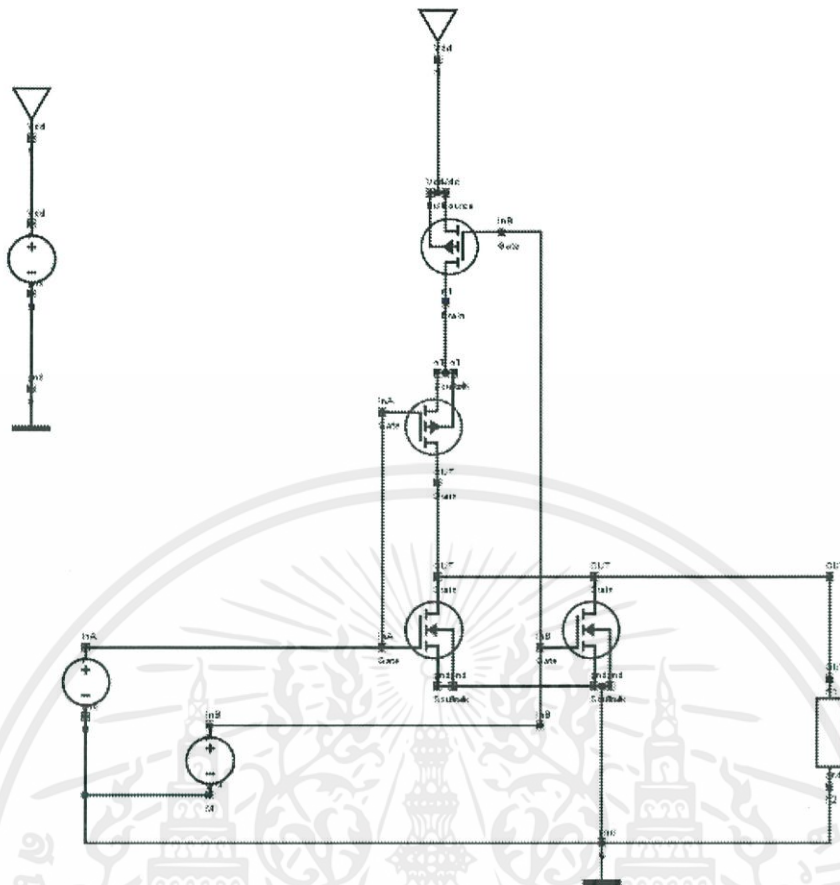
อินพุต A = 1, B = 0 เอาต์พุตของวงจรเท่ากับ 0

ขณะทำการป้อนอินพุต A = 1, B = 1 เอาต์พุตของวงจรเท่ากับ 1

4.5.1.4 วงจรนอร์เกท

วงจรนอร์เกทประกอบด้วยพินเฟตชนิดเอ็นและชนิดพี โดยให้พินเฟตชนิดพี เป็นขุดโหลดสองตัวต่ออนุกรมกัน และใช้พินเฟตชนิดเอ็นเป็นอินพุตต่อขนานกันในลักษณะของวงจรแคสเคด และวัดเอาต์พุตตกคล่อมตัว ต้านทานค่า 1 M Ω

Circuit

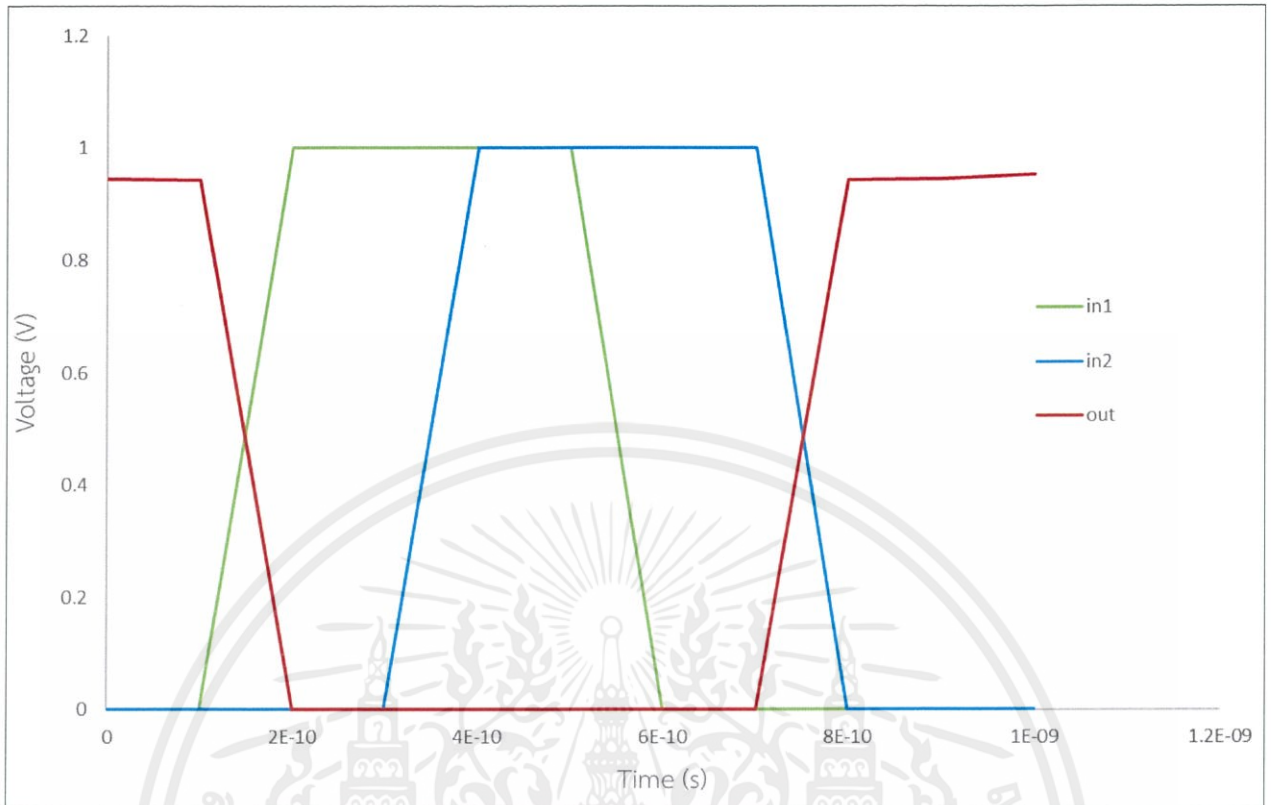


รูปที่ 4.43 วงจรนอร์เกต

ตารางที่ 4.12 ตารางค่าความจริงของนอร์เกต

Input		Output (F)
A	B	
0	0	1
0	1	0
1	0	0
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.44 ไตอะแกรมเวลาของวงจรแอนด์เกท

จากรูปที่ 4.43 อินพุต $A = 0, B = 0$ สัญญาณเอาต์พุตของวงจรเท่ากับ 1 เนื่องจาก ทำหน้าที่เสมือนตัวต้านทานพูลดาวน์

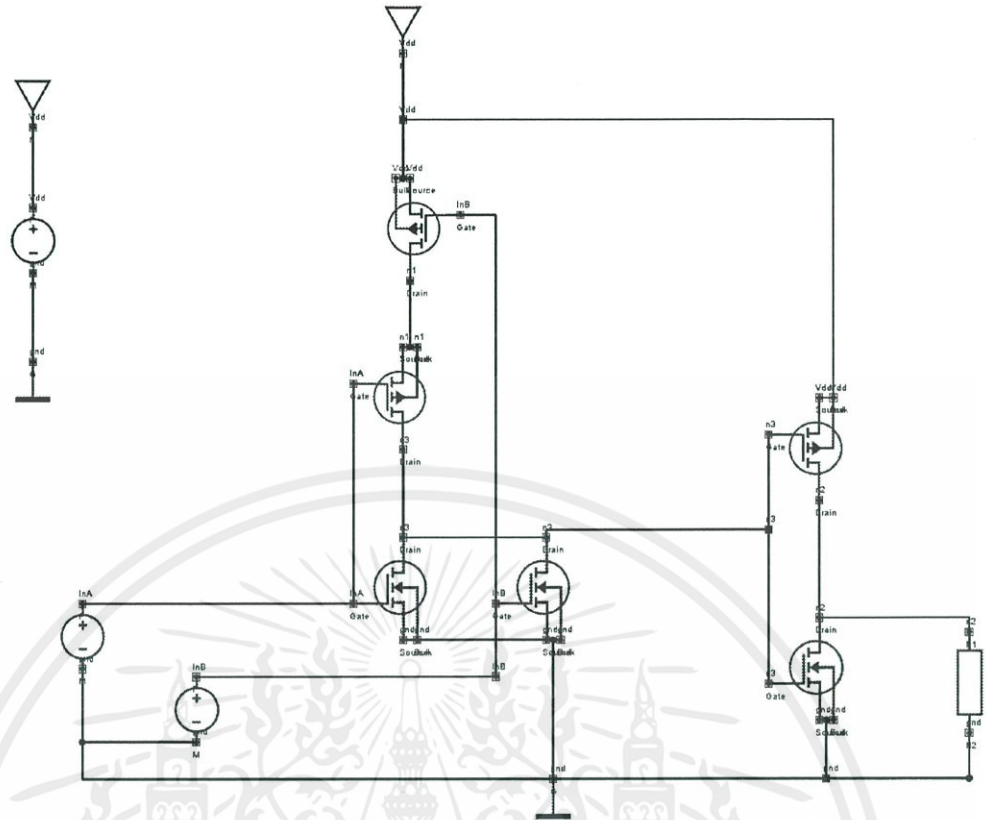
อินพุต $A = 0, B = 1$ เอาต์พุตเท่ากับ 0 เนื่องจาก ได้รับอินพุต 1 จึงทำหน้าที่เสมือนตัวต้านทานพูลอัพ ทำให้เอาต์พุตของวงจรแอนด์เกทจึงเท่ากับ 0

อินพุต $A = 1, B = 0$ เอาต์พุตของวงจรเท่ากับ 0 เนื่องจาก ทำหน้าที่เป็นตัวต้านทานพูลดาวน์ เอาต์พุตของวงจรแอนด์เกทจึงเท่ากับ 0

อินพุต $A = 1, B = 1$ เอาต์พุตของวงจรเท่ากับ 0 เนื่องจาก ทำหน้าที่เสมือนตัวต้านทานพูลอัพ

4.5.1.5 วงจรออร์เกท

วงจรออร์เกทประกอบด้วยพินเพตชนิดเอ็นและชนิดพี โดยให้พินเพตชนิดพี เป็นชุดโหนดสองตัว และใช้พินเพตชนิดเอ็นเป็นอินพุต และทำการเชื่อมต่อเอาต์พุตเข้ากับวงจรอินเวอร์เตอร์เพื่อทำการกลับค่า และวัดเอาต์พุตรวมตัวต้านทาน

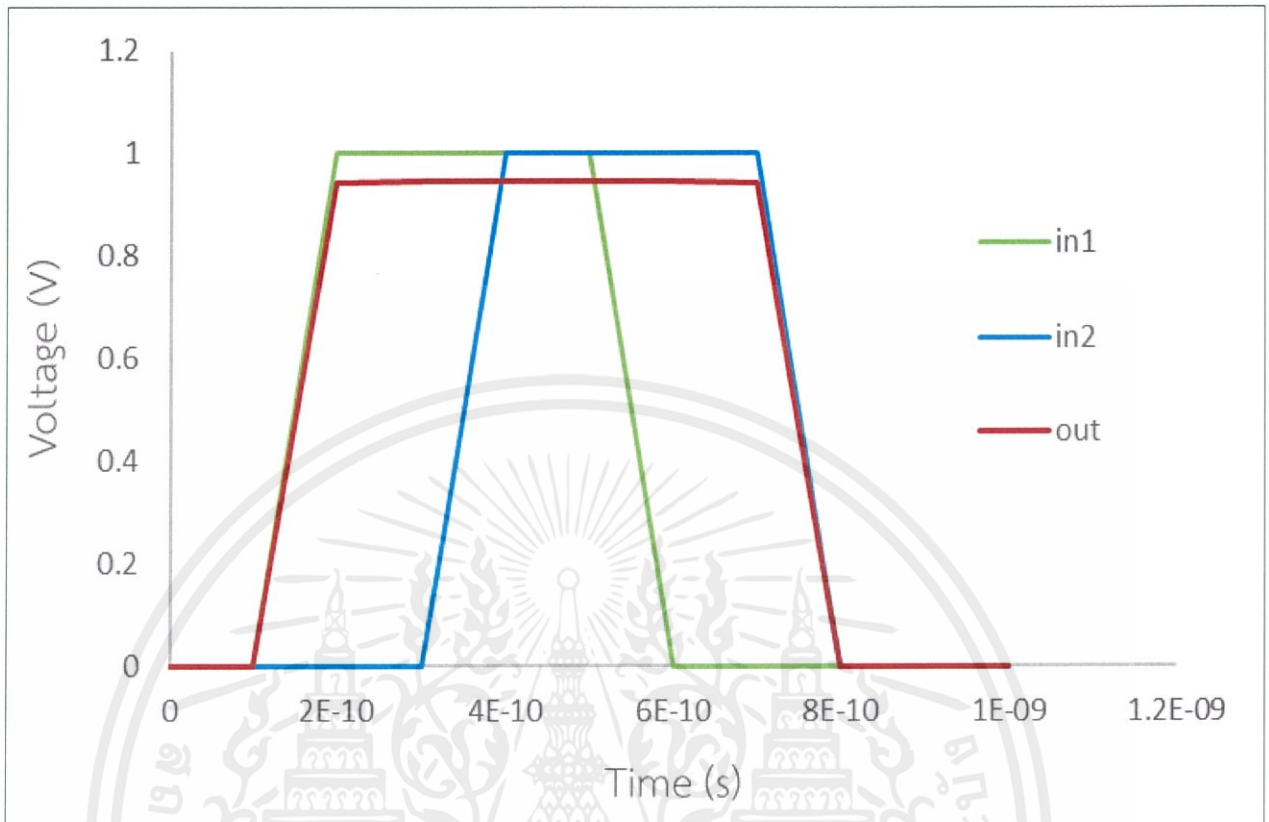


รูปที่ 4.45 วงจรออร์เกท

ตารางที่ 4.13 ตารางค่าความจริงของออร์เกท

Input		Output
A	B	(F)
0	0	0
0	1	1
1	0	1
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.46 ไตอะแกรมเวลาของวงจรรอ์เกต

ผลการวัดทดสอบวงจรรอ์เกตฟิเนต หลังจากทำการป้อนสัญญาณอินพุต $A = 0, B = 0$ สัญญาณเอาต์พุตของวงจรถูกเท่ากับ 0 เนื่องจาก ได้รับอินพุต 0 ทำหน้าที่เสมือนตัวต้านทานพูลดาว เอาต์พุตของวงจรรอ์เกตจึงเท่ากับ 1 และทำการกลับด้วยอินเวอร์เตอร์

เมื่อทำการป้อนอินพุต $A = 0, B = 1$ เอาต์พุตเท่ากับ 1 ทำหน้าที่เสมือนตัวต้านทานพูลอัพ ทำให้เอาต์พุตของวงจรรอ์เกตจึงเท่ากับ 0 และทำการกลับด้วยอินเวอร์เตอร์

เมื่อทำการป้อนอินพุต $A = 0, B = 1$ เอาต์พุตเท่ากับ 1 ทำหน้าที่เสมือนตัวต้านทานพูลอัพ ทำให้เอาต์พุตของวงจรรอ์เกตจึงเท่ากับ 0 และทำการกลับด้วยอินเวอร์เตอร์

และเมื่อทำการป้อนอินพุต $A = 1, B = 1$ เอาต์พุตของวงจรถูกเท่ากับ 1 ทำงานเสมือนตัวต้านทานพูลอัพ เนื่องจากได้รับอินพุต 1 โวลต์ ทำให้เอาต์พุตของวงจรรอ์เกตจึงเท่ากับ 0 และทำการกลับด้วยอินเวอร์เตอร์

บทที่ 5

สรุปผลการทดลองและข้อเสนอแนะ

5.1 สรุปผลการทดลอง

รายงานเล่มนี้นำเสนอการศึกษาหลักการออกแบบฟินเฟต วิธีการจำลองแบบ และวิเคราะห์คุณลักษณะทางไฟฟ้าของฟินเฟต โดยใช้งานโครงสร้างฟินเฟตแบบ SOI การวัดทดสอบคุณลักษณะทางไฟฟ้าจากการศึกษา พบว่า โครงสร้างฟินเฟตที่ดี ควรออกแบบความยาวช่องทางเดินกระแส (L_D) ความกว้างชั้นซิลิคอน (W_D) ให้มีค่าน้อย ซึ่งทำให้ฟินเฟตมีแรงดันขีดเริ่มต่ำ และให้กระแสเดรนช่วงอิมิต์สูง สำหรับความหนาชั้นเกตออกไซด์ ควรให้ชั้นเกตออกไซด์มีความบางมากที่สุด และสำหรับความหนาชั้นซิลิคอน ในกรณีที่มีความหนามากจะทำให้ได้กระแสเดรนที่สูงขึ้น แต่การออกแบบควรอ้างอิงเทคโนโลยีการผลิต

ในส่วนของการประยุกต์ใช้งานวงจรตรรกะ วงจรอินเวอร์เตอร์ ให้อัตราส่วนระหว่างแรงดันเอาต์พุตกับแรงดันอินพุตใกล้เคียงที่สุด 1:1 ซึ่งเหมาะกับการนำไปประยุกต์ทำเป็นวงจรตรรกะ

สำหรับการประยุกต์ใช้งานฟินเฟตกับวงจรตรรกะ ประกอบด้วย วงจรอินเวอร์เตอร์ วงจรแนนด์เกต วงจรแอนด์เกต วงจรนอร์เกต และวงจรรอร์เกต พบว่าวงจรตรรกะ สามารถทำงานกับสัญญาณพัลส์ ความถี่ 1 GHz โดย ขนาด 1 โวลต์ ให้เอาต์พุตเป็นไปตามทฤษฎี และในช่วงการเปลี่ยนแปลงของแรงดันเอาต์พุตพบว่ามีช่วงเวลาเพิ่มขึ้นจากอินพุต 1 เท่า

5.2 ข้อเสนอแนะ

1. ในด้านข้อจำกัดของซอฟต์แวร์ซึ่งใช้ในการจำลองแบบโครงสร้างฟินเฟต สำหรับโครงการนี้ใช้โปรแกรม GTS Framework แบบออนไลน์ซึ่งเป็นลิขสิทธิ์ฟรีจากบริษัท Global TCAD Solution เนื่องด้วยเป็นโปรแกรมใช้งานแบบไม่เสียค่าใช้จ่าย จึงเพียงพอต่อการทำการทดลองและยังช่วยประหยัดค่าใช้จ่าย
2. ในการวิจัยในครั้งต่อไปสามารถออกแบบตัวอุปกรณ์ที่มีขนาดเล็กกว่านี้ได้
3. ในการวิจัยในครั้งต่อไปสามารถทำแบบจำลองที่ซับซ้อนกว่านี้ได้

บรรณานุกรม

[1] คุณลักษณะมอสเฟต และวงจรไบอัส.[ระบบออนไลน์]. ค้นเมื่อ 19กันยายน 2561

แหล่งที่มา <http://pws.npru.ac.th/thawatchait/data/files/>

[2] เทคโนโลยี ของช องมอสและทฤษฎีของมอสเฟต [ระบบออนไลน์]. ค้นเมื่อ 23 กันยายน 2561

แหล่งที่มา <http://www.research-system.siam.edu/images/researchin>

[/Analysis_and_Design_of_CMOS_Voltage_Controlled_Grounding_Resistance_](#)

[Circuit/](#)

[3]มอสเฟต.[ระบบออนไลน์]. ค้นเมื่อ 5ตุลาคม 2561

แหล่งที่มา <file:///C:/Users/Admin/Documents/14%20-%20pdf.pdf>

[4] Philipp Laube Construction of a FinFET

แหล่งที่มา <https://www.halbleiter.org/en/fundamentals/construction-of-a-finfet/>

[5] บริษัท GTS. การใช้งานโปรแกรม GTS Framework. ค้นเมื่อ 6 ตุลาคม 2561, จาก แหล่งที่มา

<http://www.globaltcad.com/en/home.html>

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

การวิเคราะห์หาค่าแรงดันขีดเริ่ม , กระแสอิ่มตัว

1.การหาค่าแรงดันขีดเริ่ม

1.1 ค่ากระแสที่ได้จากแรงดันเกต ที่แรงดันเดรน = 1 V

ตารางที่ 1x แรงดันขีดเริ่ม (V_{th}) ที่ แรงดันเดรน (V_d) = 1 V

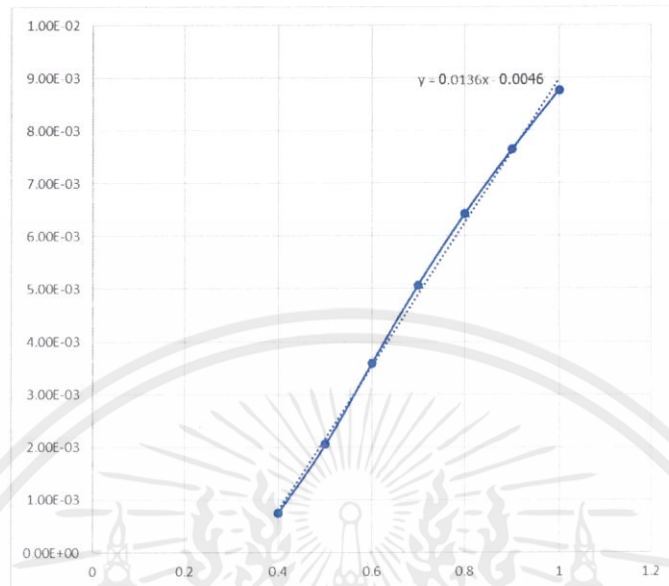
แรงดันขีดเริ่ม (V_{th}) ที่ แรงดันเดรน (V_d) = 1 V					
V_g	14nm	18nm	22nm	28nm	32nm
0	4.71E-11	6.77E-11	9.18E-11	1.34E-10	1.10E-12
0.1	8.83E-10	1.24E-09	1.65E-09	2.35E-09	3.40E-11
0.2	1.52E-08	2.07E-08	2.68E-08	3.70E-08	1.02E-09
0.3	2.04E-07	2.62E-07	3.24E-07	4.22E-07	2.84E-08
0.4	1.46E-06	1.74E-06	2.02E-06	2.45E-06	5.62E-07
0.5	5.09E-06	5.79E-06	6.49E-06	7.54E-06	4.20E-06
0.6	1.15E-05	1.28E-05	1.41E-05	1.60E-05	1.29E-05
0.7	2.04E-05	2.24E-05	2.44E-05	2.75E-05	2.57E-05
0.8	3.09E-05	3.38E-05	3.67E-05	4.11E-05	4.12E-05
0.9	4.25E-05	4.64E-05	5.02E-05	5.60E-05	5.85E-05
1	5.49E-05	5.97E-05	6.46E-05	7.18E-05	7.69E-05

1.2 นำค่ากระแสจากตารางที่ ข.1 มาถอดกราฟที่สอง

1.3 นำค่ากระแสเดรนมาสร้างกราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

1.4 เลือกช่วงที่เริ่มขึ้นจากสูงจนถึงช่วงที่ดูเป็นเชิงเส้นมากที่สุด

1.5 ให้แสดงค่าสมการของกราฟ



รูปที่ข.1 กราฟความสัมพันธ์ในช่วงที่เลือกเพื่อหาค่าแรงดันขีดเริ่ม

1.6 คำนวณว่าสมการตัดกับแกน X ที่เท่าไร

$$\text{ให้ } y = 0$$

$$\text{จะได้ } x = 0.0046 - 0.0136$$

$$\text{ดังนั้น } x = 0.3382529$$

$$\text{นั่นคือ } V_{th} = 0.3382529$$

2.การหาค่ากระแสอิมิตัว

2.1 หาค่า V_t โดยนำค่า V_{th} ไปลบกับค่า V_g

$$V_t = V_g - V_{th}$$

$$V_t = 1.000 - 0.3382$$

$$V_t = 0.6618$$

2.2 นำค่า V_t ไปดูในค่ากระแสที่เกิดจากแรงดันเดรน ที่แรงดันเกต = 1 V

เอกสารนี้เป็นเอกสารที่สงวนไว้ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้