



รายงานการวิจัยฉบับสมบูรณ์

การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุม
พร้อมการตรวจวัดสภาพแวดล้อม

Development of Multi Extruder 3-D Printer and Ambient Environment Control
with Data Acquisition System

นาย วันชัย ธีรสุธา

นางสาว พรรณดี เพชรมณีดำคำ

นาย อภินัย ฤกษ์รัตน์

นาย ธีรชัย ธรรมารักษ์วัฒน์

ได้รับทุนสนับสนุนงานวิจัยจากกองทุนวิจัย ประจำปีงบประมาณ 2557

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายงานการวิจัยฉบับสมบูรณ์

การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุม
พร้อมการตรวจวัดสภาพแวดล้อม

Development of Multi Extruder 3-D Printer and Ambient Environment Control
with Data Acquisition System

นาย วันชัย ธีรสุธา

นางสาว วรรณดี เพชรมณีดำคำ

นาย อภินัย ฤกษ์รัตน์

นาย ธีรชัย ธรรมารักษ์วัฒน์

ได้รับทุนสนับสนุนงานวิจัยจากกองทุนวิจัย ประจำปีงบประมาณ 2557

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการ (ภาษาไทย) “การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัด
สภาพแวดล้อม”

แหล่งเงิน

กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประจำปีงบประมาณ 2557 จำนวนเงินที่ได้รับการสนับสนุน 3,000,000.- บาท
ระยะเวลาทำการวิจัย 3 ปี ตั้งแต่ มีนาคม 2557 ถึง มีนาคม 2560

ชื่อ-สกุล หัวหน้าโครงการ

นาย วันชัย ธีรจุฑา

ชื่อ-สกุล ผู้ร่วมวิจัย

นางสาว วรณดี เพชรณีนีลาคำ

นาย อภินัย ฤกษ์รัตน์

นาย สิริชัย ธรรมารักษ์วัฒนะ

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520

โทรศัพท์ 02-739-0758 โทรสาร 02-739-0758

E-mail : vanchai.r@kmitl.ac.th, wandee.pe@kmitl.ac.th,

apinai@gmail.com, sirichai.ta@kmitl.ac.th,

บทคัดย่อ

โครงการวิจัยนี้นำเสนอการพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม โดยโครงการที่พัฒนาขึ้นมาจะประกอบด้วย เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ เครื่องพิมพ์สามมิติสำหรับอาหาร ระบบควบคุมสภาพแวดล้อมสำหรับเครื่องพิมพ์สามมิติ และระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม นอกจากนี้ทางผู้วิจัยยังได้ทำการพัฒนางานวิจัยสำหรับตรวจจับตำแหน่งการเคลื่อนที่ของมอเตอร์หัวพิมพ์และการเคลื่อนที่ของฐานรองชิ้นงานสำหรับเครื่องพิมพ์สามมิติ จากผลการทดสอบระบบในส่วนเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่พัฒนาขึ้นมาที่ฟิลาเมนต์แบบ PLA ผลปรากฏว่าระบบที่พัฒนาขึ้นมาสามารถพิมพ์ชิ้นงานสามมิติออกมาได้ตามโมเดลที่ได้ออกแบบไว้ สำหรับการทดสอบเครื่องพิมพ์สามมิติสำหรับอาหารกับช็อกโกแลตขาวและดำ ผลปรากฏว่าระบบที่พัฒนาขึ้นมาสามารถนำไปประยุกต์ใช้ในงานพิมพ์อาหารในรูปแบบสามมิติได้เป็นอย่างดี สำหรับในการทดสอบระบบควบคุมสภาพแวดล้อมสำหรับเครื่องพิมพ์สามมิติ ผลปรากฏว่าระบบที่พัฒนาขึ้นมาสามารถดักกลิ่นและมลภาวะอันเนื่องมาจากการพิมพ์ชิ้นงานสามมิติได้เป็นอย่างดี สำหรับในการทดสอบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม ระบบที่พัฒนาขึ้นมาสามารถเก็บข้อมูลอุณหภูมิ ความชื้น และปริมาณแสงพร้อมทั้งเวลาที่ทำการเก็บข้อมูลเพื่อนำข้อมูลที่ได้ไปใช้ในการวิจัยทางด้านการเกษตรหรือการวิเคราะห์คุณภาพอากาศในเมืองต่อไป สำหรับในการทดสอบส่วนงานวิจัยสำหรับตรวจจับตำแหน่งการเคลื่อนที่ของมอเตอร์หัวพิมพ์และการเคลื่อนที่ของฐานรองชิ้นงานสำหรับเครื่องพิมพ์สามมิติ ผลปรากฏว่างานวิจัยที่พัฒนาขึ้นมาสามารถทำงานได้อย่างมีประสิทธิภาพและสามารถชดเชยผลกระทบเนื่องจากการเปลี่ยนแปลงของอุณหภูมิ

คำสำคัญ : เครื่องพิมพ์สามมิติ, เครื่องพิมพ์สามมิติสำหรับอาหาร, ระบบควบคุมสภาพแวดล้อม,
ระบบเก็บข้อมูลสภาพแวดล้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Research Title: “Development of Multi Extruder 3-D Printer and Ambient Environment Control with Data Acquisition System”

Researcher: Mr. Vanchai Riewruja, Ms. Wandee Petchmaneelumka, Mr. Apinai Rerkratn and Mr. Sirichai Tammaruckwattana

Faculty: Faculty of Engineering, King Mongkut’s Institute of Technology Ladkrabang.

ABSTRACT

This research project presents the development of multi extruder 3D printer and ambient environment control with data acquisition system. The developed project consists of a multi extruder 3D printer, a 3D food printer, an ambient environment control system for 3D printer and a system for measurement and data acquisition of ambient environment variable. Moreover, the position detectors for the motor movements of extruder and base for 3D printer are designed. The result of the developed multi extruder 3D printer with PLA filament printing showing the developed printer can construct the 3D workpiece as design. The result of the developed 3D food printer demonstrating the 3D food printer can create 3D chocolate for white and dark chocolate very well. For testing of the ambient environment control system for 3D printer, it appears that the system can quite minimize the smelt and pollution from 3D printing. For testing of the system for measurement and data acquisition of ambient environment variable, the developed system can collect the data of temperature, humidity, light quantity and also time for collection. The obtained environment data can employ for the further research in the agriculture field and air quality analysis. The result of the position detectors for the motor movements of extruder and base of 3D printer shows that it can efficiently operate and compensate the temperature effect.

Keywords: 3D Printing, 3D Food Printing, Weather Control System, Weather Monitoring and Collecting System

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการวิจัยนี้สำเร็จลุล่วงได้ดี ทางผู้วิจัยขอขอบพระคุณในความช่วยเหลือเป็นอย่างมากจาก อาจารย์และเจ้าหน้าที่ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทั้งทางด้านเครื่องมือ อุปกรณ์ ตลอดจนคำแนะนำและเอื้อเฟื้อข้อมูลต่างๆ สำหรับใช้ในการเขียนรายงานโครงการวิจัย

ขอขอบคุณคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่สนับสนุนเครื่องมือ อุปกรณ์ และสถานที่ในการทำโครงการวิจัยครั้งนี้

ขอขอบคุณผู้แต่งและเอกสารอ้างอิงต่างๆ ที่ผู้วิจัยนำมาใช้อ้างอิงเพื่อทำการวิจัยและเขียนรายงานโครงการวิจัย

ขอขอบคุณสำนักบริหารงานวิจัยและนวัตกรรมพระจอมเกล้าลาดกระบัง

การวิจัยครั้งนี้ได้รับการสนับสนุนทุนวิจัยจากกองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขรหัสโครงการ KREF115701 ประจำปีงบประมาณ พ.ศ. 2557



นาย วันชัย ธีรจุฑา
นางสาว อรรณดี เพชรมณีล้ำค่า
นาย อภินัย ถุกษ์รัตน์
นาย สิริชัย ธรรมารักษ์วัฒนะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตั้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	1
1.3 เป้าหมาย/ผลงานหลักที่คาดว่าจะได้รับของโครงการ (Outputs).....	2
1.4 ผู้ได้รับผลประโยชน์/ผู้นำผลงานไปใช้.....	2
1.5 ผลกระทบของโครงการ (Impacts).....	2
1.6 การทบทวนวรรณกรรมที่เกี่ยวข้อง (Literature review).....	3
1.7 เอกสารอ้างอิง.....	4
1.8 ระเบียบวิธีวิจัย (Methodology).....	4
1.9 แผนงานวิจัย.....	5
1.10 ตารางแสดงแผนงานวิจัย.....	5
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	7
2.1 เครื่องพิมพ์สามมิติสำหรับวัสดุ.....	7
2.1.1 เครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก.....	7
2.1.1.1 Cartesian Style.....	9
2.1.1.2 Delta Style.....	9
2.1.2 เครื่องพิมพ์สามมิติระบบเรซิน.....	16
2.1.2.1 Direct Light Process (DLP).....	17
2.1.2.2 Stereo lithography (SLA).....	17
2.1.3 เครื่องพิมพ์สามมิติระบบผงยิปซัม (Powder 3D Printer).....	18
2.1.4 เครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS).....	18
2.1.5 เครื่องพิมพ์สามมิติระบบ Material Jetting (PolyJet/MultiJet Modeling).....	19
2.2 เครื่องพิมพ์สามมิติสำหรับอาหาร.....	21
2.3 บทสรุป.....	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 3 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	23
3.1 โครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	23
3.1.1 ระบบควบคุมหลัก (Main Controller).....	24
3.1.2 ชุดขับสเต็ปเปอร์มอเตอร์ (Stepper Motor Driver).....	25
3.1.3 ชุดแสดงผลแอลซีดี (LCD Display).....	26
3.1.4 โซลิดสเตตรีเลย์ (Solid State Relay).....	26
3.1.5 ฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (3D Printing Stage).....	27
3.1.6 โปรแกรมสำหรับควบคุมการทำงานเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	32
3.2 การทดสอบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	32
3.2.1 การทดสอบโดยใช้หัวพิมพ์เดียว.....	34
3.2.2 การทดสอบโดยใช้แบบหลายหัวพิมพ์.....	38
3.3 บทสรุป.....	40
บทที่ 4 เครื่องพิมพ์สามมิติสำหรับอาหาร.....	41
4.1 แนวความคิดของเครื่องพิมพ์สามมิติสำหรับอาหาร.....	41
4.2 เทคนิคของเครื่องพิมพ์สามมิติสำหรับอาหาร.....	42
4.2.1 Selective Laser Sintering/Hot Air Sintering.....	43
4.2.2 Hot-Melt Extrusion/Room Temperature Extrusion.....	44
4.2.3 Binder Jetting.....	44
4.2.4 Inkjet Printing.....	45
4.3 การออกแบบและสร้างเครื่องพิมพ์สามมิติสำหรับอาหาร.....	46
4.3.1 ระบบควบคุมหลัก (Main Controller).....	48
4.3.2 แผงควบคุม RAMPS 1.4.....	49
4.3.3 ชุดขับสเต็ปเปอร์มอเตอร์ (Stepper Motor Driver).....	50
4.3.4 ชุดแสดงผลแอลซีดี (LCD Display).....	50
4.3.5 ฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (3D Food Printing Stage).....	51
4.3.6 โปรแกรมสำหรับควบคุมการทำงานเครื่องพิมพ์สามมิติสำหรับอาหาร.....	55
4.4 การทดสอบเครื่องพิมพ์สามมิติสำหรับอาหาร.....	56
4.5 บทสรุป.....	65
4.6 เอกสารอ้างอิง.....	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 5 ระบบควบคุมสภาพแวดล้อม.....	66
5.1 ตู้สำหรับระบบควบคุมสภาพแวดล้อม.....	67
5.2 เซนเซอร์วัดอุณหภูมิ.....	68
5.3 เพลเทียร์ (Peltier).....	69
5.4 พัดลมระบายอากาศ.....	70
5.5 บอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3.....	71
5.6 ชุดขับมอเตอร์ (Motor Driver).....	72
5.7 โซลิดสเตตรีเลย์ (Solid State Relay).....	73
5.8 ระบบกรองอากาศ.....	74
5.9 หน้าจอแสดงผลแอลซีดี (LCD).....	75
5.10 ระบบควบคุมสภาพแวดล้อม.....	76
5.11 การทดสอบระบบควบคุมสภาพแวดล้อม.....	79
5.11.1 การทดสอบระบบควบคุมสภาพแวดล้อมกรณีไม่เปิดระบบควบคุมอุณหภูมิ.....	80
5.11.2 การทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิดระบบควบคุมอุณหภูมิ.....	80
5.12 บทสรุป.....	81
บทที่ 6 ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	82
6.1 โครงสร้างและส่วนประกอบของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	82
6.1.1 เซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10.....	83
6.1.2 เซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color.....	84
6.1.3 โมดูล ET-MINI DS3232.....	84
6.1.4 บอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WIDo.....	85
6.2 ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	86
6.3 ผลการทดสอบต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	89
6.4 บทสรุป.....	90
บทที่ 7 วงจรแปลงสัญญาณจากรีโซลเวอร์.....	91
7.1 บทนำ.....	91
7.2 หลักการทำงานของวงจรแปลงสัญญาณรีโซลเวอร์ที่นำเสนอ.....	91
7.3 การวิเคราะห์การทำงานของวงจรที่นำเสนอ.....	97
7.4 การทดสอบและผลการทดสอบการทำงานของวงจร.....	98
7.5 บทสรุป.....	104

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
7.6 เอกสารอ้างอิง.....	104
บทที่ 8 วงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิทัลโดยอาศัยวงจรหาตำแหน่งค่ายอด.....	106
8.1 บทนำ.....	106
8.2 หลักการทำงานของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิทัลโดยอาศัยวงจ หาตำแหน่งค่ายอด.....	107
8.2.1 หลักการทำงานของวงจรหาตำแหน่งค่ายอดที่นำเสนอ.....	117
8.2.2 โครงสร้างของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิทัลที่นำเสนอ.....	108
8.2.3 วงจรปรับความถี่และเอียงศูนย์.....	111
8.3 การวิเคราะห์สมรรถนะการทำงานของวงจร.....	111
8.4 การทดสอบและผลการทดสอบการทำงานของวงจร.....	113
8.5 บทสรุป.....	118
8.6 เอกสารอ้างอิง.....	118
บทที่ 9 การสังเคราะห์วงจรชุดเขยอณหภูมิของ LVDT.....	121
9.1 บทนำ.....	121
9.2 หลักการสังเคราะห์วงจรชุดเขยอณหภูมิของ LVDT วงจรแรกที่นำเสนอ.....	121
9.2.1 การวิเคราะห์สมรรถนะของวงจรแรกที่นำเสนอ.....	125
9.2.2 การทดสอบและผลการทดสอบการทำงานของวงจรแรกที่นำเสนอ.....	128
9.2.3 บทสรุป.....	121
9.2.4 เอกสารอ้างอิงของวงจรแรกที่นำเสนอ.....	130
9.3 หลักการสังเคราะห์วงจรชุดเขยอณหภูมิของ LVDT วงจรที่สองที่นำเสนอ.....	131
9.3.1 การวิเคราะห์สมรรถนะของวงจรที่สองที่นำเสนอ.....	136
9.3.2 การทดสอบและผลการทดสอบการทำงานของวงจรที่สองที่นำเสนอ.....	138
9.3.3 บทสรุป.....	140
9.2.4 เอกสารอ้างอิงของวงจรที่สองที่นำเสนอ.....	141
บทที่ 10 วงจรขยายย่านการวัดของ LVDT.....	143
10.1 บทนำ.....	143
10.2 คุณสมบัติของ LVDT.....	143
10.3 วงจรขยายย่านการวัดของ LVDT ที่นำเสนอ.....	145
10.4 การวิเคราะห์สมรรถนะการทำงานของวงจร.....	148

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
10.5 การทดสอบและผลการทดสอบการทำงานของวงจร.....	149
10.6 บทสรุป.....	153
10.7 เอกสารอ้างอิง.....	153
ภาคผนวก ก เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	155
ภาคผนวก ข เครื่องพิมพ์สามมิติสำหรับอาหาร.....	156
ภาคผนวก ค ระบบควบคุมสภาพแวดล้อม.....	157
ภาคผนวก ง ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	158
ภาคผนวก จ ผลงานบทความวิจัย	
ภาคผนวก ฉ สรุปค่าใช้จ่ายการดำเนินงานโครงการวิจัย	
ภาคผนวก ช ข้อมูลประวัติผู้วิจัย	

The seal of Rajabhat Buriram University is a circular emblem. It features a central five-tiered umbrella (parasol) with a sunburst at the top. The emblem is flanked by two traditional Thai stupa-like structures. The entire design is set against a background of stylized floral and geometric patterns. The Thai text around the border of the seal reads "มหาวิทยาลัยราชภัฏบรจรม" (Mahavithayalai Rajabhat Buriram) at the top and "พระจอมเกล้าเจ้าคุณทหารลาดกระบัง" (Phra Chomklao Chao Khan Thara Ladkrabang) at the bottom.

สารบัญตาราง

ตารางที่		หน้า
1.1	แผนงานวิจัยของโครงการ.....	6
3.1	คุณสมบัติของโซลิดสเตตรีเลย์รุ่น SSR-60DD.....	27
4.1	ตัวอย่างเครื่องพิมพ์สามมิติสำหรับอาหารของบริษัทต่างๆ.....	46
4.2	คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ ATmega2560.....	48
4.3	คุณสมบัติของบอร์ด A4988.....	50
5.1	คุณสมบัติของเพลทีเยอร์ รุ่น TEC1-12706.....	70
5.2	คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์Arduino UNO R3.....	72
5.3	คุณสมบัติของบอร์ด 2A Motor Drive Shield (L298P).....	73
5.4	คุณสมบัติของโซลิดสเตตรีเลย์รุ่น SSR-40DD.....	74
6.1	คุณสมบัติของเซนเซอร์ตรวจจับอุณหภูมิและความชื้นรุ่น SHT-10.....	83
6.2	คุณสมบัติของเซนเซอร์ตรวจจับสี รุ่น Grove - 12C Color.....	84
6.3	คุณสมบัติของโมดูล ET-MINI DS3232.....	85
6.4	คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo.....	86
7.1	ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ.....	99
7.2	แอมพลิจูดของส่วนประกอบความถี่.....	101
8.1	ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ.....	114
10.1	ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ.....	149

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	เครื่องพิมพ์สองมิติและเครื่องพิมพ์สามมิติ.....	7
2.2	โครงสร้างของเครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก.....	8
2.3	ตัวอย่างของเครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก.....	8
2.4	ตัวอย่างของเครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก Cartesian Style.....	9
2.5	ตัวอย่างของเครื่องพิมพ์สามมิติ Delta Style.....	9
2.6	กราฟแสดงคุณสมบัติพลาสติกแบบPLA.....	10
2.7	ตัวอย่างของพลาสติกแบบPLA.....	10
2.8	กราฟแสดงคุณสมบัติพลาสติกแบบABS	11
2.9	ตัวอย่างของพลาสติกแบบABS	11
2.10	กราฟแสดงคุณสมบัติพลาสติกแบบ PET.....	12
2.11	ตัวอย่างของพลาสติกแบบ PET.....	12
2.12	กราฟแสดงคุณสมบัติพลาสติกแบบ Nylon.....	13
2.13	ตัวอย่างของพลาสติกแบบ Nylon.....	13
2.14	กราฟแสดงคุณสมบัติพลาสติกแบบ TPU.....	14
2.15	ตัวอย่างของพลาสติกแบบ TPU.....	14
2.16	กราฟแสดงคุณสมบัติพลาสติกแบบ PC.....	15
2.17	ตัวอย่างของพลาสติกแบบ PC.....	15
2.18	ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซิน.....	16
2.19	ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซินแบบ DLP.....	17
2.20	ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซินแบบ SLA.....	17
2.21	ตัวอย่างเครื่องพิมพ์สามมิติระบบผงยิปซัม.....	18
2.22	หลักการทํางานเครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS).....	19
2.23	ตัวอย่างเครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS).....	19
2.24	หลักการทํางานเครื่องพิมพ์สามมิติระบบ Material Jetting.....	20
2.25	ตัวอย่างเครื่องพิมพ์สามมิติระบบ Material Jetting.....	20
2.26	หลักการทํางานของเครื่องพิมพ์สามมิติสำหรับอาหาร.....	21
2.27	ตัวอย่างเครื่องพิมพ์สามมิติสำหรับอาหาร.....	22
3.1	โครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	23
3.2	ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0.....	24
3.3	ขนาดของบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 (mm).....	24
3.4	การเชื่อมต่อบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 (mm).....	25
3.5	ลักษณะของบอร์ด A4988.....	25
3.6	ลักษณะการเชื่อมต่อใช้งานของบอร์ด A4988.....	26
3.7	บอร์ดจอแอลซีดีรุ่น MKS TFT32_L V3.0.....	26
3.8	ลักษณะรูปร่างของโซลิดสเตตรีเลย์รุ่น SSR-60DD.....	27

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

X

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.9 ตัวอย่างการเชื่อมต่อใช้งานโซลิตสเตตรีเลียร์รุ่น SSR-60DD.....	27
3.10 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านหน้า).....	28
3.11 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านข้าง).....	28
3.12 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านบน).....	29
3.13 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านหน้า).....	29
3.14 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านข้าง).....	30
3.15 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านบน).....	30
3.16 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์พร้อมฐานรองที่สามารถเคลื่อนที่ได้.....	31
3.17 ตัวอย่างหน้าจอของโปรแกรม Repetier Host.....	32
3.18 ตัวอย่างของฟิลาเมนต์แบบ PLA (PLA Filament) ที่ใช้ในการทดสอบเครื่องพิมพ์สามมิติ แบบหลายหัวพิมพ์.....	33
3.19 รูปต้นแบบของชิ้นงานสามมิติแบบ Elephant ก่อนที่จะนำไปทำการพิมพ์.....	34
3.20 ชิ้นงานสามมิติแบบ Elephant ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ.....	34
3.21 ชิ้นงานสามมิติแบบ Elephant ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีส้ม.....	35
3.22 ชิ้นงานสามมิติแบบ Elephant ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีฟ้า.....	35
3.23 รูปต้นแบบของชิ้นงานสามมิติแบบ Fish Fossil ก่อนที่จะนำไปทำการพิมพ์.....	36
3.24 ชิ้นงานสามมิติแบบ Fish Fossil ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ.....	36
3.25 รูปต้นแบบของชิ้นงานสามมิติแบบ Blinking Iris Googles ก่อนที่จะนำไปทำการพิมพ์.....	37
3.26 ชิ้นงานสามมิติแบบ Blinking Iris Googles ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ.....	37
3.27 รูปต้นแบบของชิ้นงานสามมิติแบบ Cupcake ก่อนที่จะนำไปทำการพิมพ์.....	38
3.28 ชิ้นงานสามมิติแบบ Cupcake ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีขาวและสีฟ้า.....	38
3.29 รูปต้นแบบของชิ้นงานสามมิติแบบ Fish Fossil ก่อนที่จะนำไปทำการพิมพ์.....	39
3.30 ชิ้นงานสามมิติแบบ Fish Fossil ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีขาวและสีฟ้า.....	39
4.1 แนวความคิดของเครื่องพิมพ์สามมิติสำหรับอาหาร.....	42
4.2 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Selective Laser Sintering.....	43
4.3 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Selective Hot Air Sintering.....	43
4.4 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Hot-Melt Extrusion.....	44
4.5 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Binder Jetting.....	45
4.6 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Inkjet Printing.....	45
4.7 บล็อกไดอะแกรมของเครื่องพิมพ์สามมิติสำหรับอาหารที่จะพัฒนาขึ้นมา.....	47
4.8 ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ ATmega2560.....	48
4.9 ลักษณะของแผงควบคุม RAMPS 1.4.....	49
4.10 ลักษณะการเชื่อมต่ออุปกรณ์ต่างๆ ของแผงควบคุม RAMPS 1.4.....	49
4.11 ลักษณะของบอร์ด A4988.....	50
4.12 บอร์ดจอแอลซีดีรุ่น 2004 LCD Control Board.....	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.13	โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านหน้า).....51
4.14	โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านข้าง).....52
4.15	โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านบน).....52
4.16	เครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านหน้า)....53
4.17	เครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ (ด้านบน).....54
4.18	หัวพิมพ์ที่สร้างขึ้นสำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ (ด้านบน).....55
4.19	ตัวอย่างหน้าจอของโปรแกรม Repetier Host.....55
4.20	ซ็อกเก็ตสำหรับใช้ในการทดสอบต้นแบบเครื่องพิมพ์สามมิติสำหรับอาหาร.....56
4.21	รูปต้นแบบของชิ้นงานสามมิติแบบหกเหลี่ยมก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier.....57
4.22	หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติแบบหกเหลี่ยม.....57
4.23	หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติแบบหกเหลี่ยมเสร็จสิ้น.....58
4.24	ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ซ็อกเก็ตดำ (ด้านหน้า).....58
4.25	ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ซ็อกเก็ตดำ (ด้านบน).....59
4.26	ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ซ็อกเก็ตดำ (ด้านข้าง).....59
4.27	รูปต้นแบบของชิ้นงานสามมิติรูปหัวใจก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier..60
4.28	หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติรูปหัวใจ.....60
4.29	หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติรูปหัวใจเสร็จสิ้น.....61
4.30	ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ซ็อกเก็ตขาว (ด้านหน้า).....61
4.31	ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ซ็อกเก็ตขาว (ด้านบน).....62
4.32	ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ซ็อกเก็ตขาว (ด้านข้าง).....62
4.33	รูปต้นแบบของชิ้นงานสามมิติรูปโมไอ(Moai) ก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier.....63
4.34	หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติรูปโมไอ (Moai).....63
4.35	หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติรูปโมไอ(Moai)เสร็จสิ้น.....64
4.36	ชิ้นงานสามมิติรูปโมไอ(Moai) ที่พิมพ์โดยใช้ซ็อกเก็ตดำ (ด้านหน้า).....64
4.37	ชิ้นงานสามมิติรูปโมไอ(Moai) ที่พิมพ์โดยใช้ซ็อกเก็ตดำ (ด้านข้าง).....65
5.1	โครงสร้างของระบบควบคุมสภาพแวดล้อม.....66
5.2	ลักษณะโครงสร้างของตู้สำหรับระบบควบคุมสภาพแวดล้อม.....67
5.3	ตู้สำหรับระบบควบคุมสภาพแวดล้อมที่ทำการสร้างขึ้น.....68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
5.4	ลักษณะของIC เบอร์ DS18B20.....	68
5.5	ค่าดิจิตอลเอาต์พุตที่ค่าอุณหภูมิต่างๆของIC เบอร์ DS18B20.....	69
5.6	โครงสร้างของเพลเทียร์.....	69
5.7	ลักษณะของเพลเทียร์ รุ่น TEC1-12706.....	70
5.8	การติดตั้งพัดลมระบายอากาศกับแผ่นระบายความร้อน.....	71
5.9	ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3.....	71
5.10	ลักษณะของบอร์ด 2A Motor Drive Shield (L298P).....	72
5.11	ลักษณะโซลิดสเตตรีเลย์รุ่น SSR-40DD.....	73
5.12	ลักษณะของสารกรองคาร์บอน.....	74
5.13	ลักษณะของคอลัมน์สำหรับกรองอากาศโดยใช้สารกรองคาร์บอน.....	75
5.14	จอแอลซีดีจะใช้รุ่น 1602 Blue LCD Module HD44780 16x2 Displays Characters.....	75
5.15	โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านหน้า).....	76
5.16	โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านข้าง).....	76
5.17	โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านบน).....	77
5.18	ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านหน้า).....	77
5.19	ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านข้าง).....	78
5.20	ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านบน).....	78
5.21	ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมาเมื่อนำมาใช้งานร่วมกับเครื่องพิมพ์สามมิติ.....	79
5.22	การติดตั้งอุปกรณ์เพื่อทำการทดสอบระบบควบคุมสภาพแวดล้อม.....	80
5.23	ผลการทดสอบระบบควบคุมสภาพแวดล้อมกรณีไม่เปิดระบบควบคุมอุณหภูมิ.....	80
5.24	ผลการทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิดระบบควบคุมอุณหภูมิ.....	81
5.25	ผลเปรียบเทียบการทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิด-ปิดระบบควบคุมอุณหภูมิ.....	81
6.1	โครงสร้างของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	82
6.2	ลักษณะของเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10.....	83
6.3	ลักษณะของเซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color.....	84
6.4	ลักษณะของโมดูล ET-MINI DS3232.....	85
6.5	ลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo.....	86
6.6	ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านบน).....	87
6.7	ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านหน้า).....	88
6.8	ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านข้าง).....	88
6.9	กราฟแสดงค่าอุณหภูมิที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง.....	89
6.10	กราฟแสดงค่าความชื้นสัมพัทธ์ที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง.....	90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ทางการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
7.1	(ก) วงจรสมมูลของรีโซลเวอร์ (ข) บล็อกไดอะแกรมของวงจรที่นำเสนอ.....	92
7.2	(ก) โครงสร้างของวงจรแปลงสัญญาณรีโซลเวอร์ที่นำเสนอ (ข) สัญญาณจากการทำงาน ของวงจรที่เสนอ.....	94
7.3	(ก) วงจรจัดรูปสัญญาณเชิงเส้นที่นำเสนอ (ข) สัญญาณจากการทำงานของวงจรที่นำเสนอ..	96
7.4	การจัดตั้งอุปกรณ์เพื่อทำการทดสอบการทำงาน.....	100
7.5	กราฟสัญญาณที่ได้จากการทดสอบวงจรแปลงสัญญาณที่นำเสนอ.....	100
7.6	สัญญาณสามเหลี่ยมและสเปกตรัมที่วัดได้.....	102
7.7	(ก) สัญญาณที่ได้จากการวัด (ข) ค่าความผิดพลาดสัมบูรณ์ (ค) ค่าความผิดพลาด.....	102
7.8	(ก) ช่วงเวลาตอบสนองของวงจรแปลงสัญญาณ (ข) ช่วงเวลาตอบสนองของวงจร จัดรูปเชิงเส้น.....	103
8.1	บล็อกไดอะแกรมของวงจรแปลงสัญญาณ EVDT เป็นสัญญาณดิจิทัลโดยอาศัย วงจรหาตำแหน่งค่ายอด.....	106
8.2	วงจรหาตำแหน่งค่ายอดที่นำเสนอ.....	107
8.3	โครงสร้างของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิทัลโดยอาศัย วงจรหาตำแหน่งค่ายอด.....	109
8.4	กราฟสัญญาณแสดงการทำงานของวงจรแปลงสัญญาณ LVDT ที่ตำแหน่งต่างๆ.....	110
8.5	วงจรปรับความชันและเอียงศูนย์.....	111
8.6	การทดสอบสมรรถนะการทำงานของวงจรแปลงสัญญาณที่นำเสนอ.....	115
8.7	กราฟสัญญาณที่ได้จากการทดสอบวงจรแปลงสัญญาณที่นำเสนอ.....	115
8.8	การทดสอบความเป็นเชิงเส้นของวงจรแปลงสัญญาณที่นำเสนอ.....	116
8.9	สัญญาณเอาต์พุต v_o และค่าแรงดันผิดพลาดของสัญญาณ v_e	116
8.10	กราฟแสดงช่วงเวลาตอบสนองของวงจรแปลงสัญญาณที่นำเสนอ.....	117
8.11	กราฟแสดงประสิทธิภาพและความแม่นยำของวงจรแปลงสัญญาณที่นำเสนอ.....	118
9.1	(ก) หลักการสังเคราะห์ห้วงจรชดเชยอณูหภูมิของ LVDT (ข) บล็อกไดอะแกรม.....	122
9.2	วงจรชดเชยอณูหภูมิที่นำเสนอ.....	124
9.3	บล็อกไดอะแกรมของรูปที่ 9.2.....	127
9.4	แรงดันที่วัดได้ ณ จุด v_{ex} และ v_{sum}	129
9.5	ค่าความผิดพลาด (ก) ไม่มีการชดเชยอณูหภูมิและ (ข) มีการชดเชยอณูหภูมิ.....	129
9.6	แรงดันออฟเซตกับการเปลี่ยนแปลงของอณูหภูมิ.....	130
9.7	(ก) โครงสร้างของการสร้างสัญญาณป้อนกลับ v_{fs} (ข) บล็อกไดอะแกรม.....	132
9.8	โครงสร้างของวงจรป้อนกลับ.....	132
9.9	(ก) วิธีการป้อนกลับที่นำเสนอ (ข) บล็อกไดอะแกรมจากรูปที่ 9.9(ก) ที่ถูกลดรูป.....	134
9.10	โครงสร้างของวงจรที่นำเสนอในรูปที่ 9.9(ข).....	135
9.11	กราฟของสัญญาณ v_{exo} และสัญญาณ v_{fs}	139

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
9.12 กราฟของสัญญาณ v_{ex0} และสัญญาณ v_{fs}	139
9.13 (ก) เปอร์เซนต์ความผิดพลาดเมื่อยังไม่ได้ทำการชดเชย(ข)เปอร์เซนต์ความผิดพลาดเมื่อทำการชดเชย.....	140
9.14 (ก) การจัดวางอุปกรณ์เพื่อทดสอบการทำงานของวงจร (ข) วงจรต้นแบบของวิธีการที่นำเสนอ.....	140
10.1 โครงสร้างภายในของ (ข) วงจรสมมูล (ก)LVDT คุณสมบัติระยะถ่ายโอนของ (ค) LVDT.....	144
10.2 (ก) การสังเคราะห์ฟังก์ชันคุณลักษณะถ่ายโอนอินเวอร์ส (ข)บล็อกไดอะแกรมของการสังเคราะห์ฟังก์ชันคุณลักษณะถ่ายโอนอินเวอร์ส (ค) โครงสร้างวงจรของรูปที่10.2(ข).	146
10.3 กราฟจำลองการทำงานของสัญญาณ (ก) v_e กราฟจำลองการทำงานของสัญญาณ (ข) v_o สัญญาณ (ค) v_o และค่าความผิดพลาดสัมบูรณ์ δ_{ab}	147
10.4 (ข) วงจรต้นแบบของวิธีการที่นำเสนอ (ก)การจัดตั้งอุปกรณ์เพื่อทำการทดสอบสมรรถนะการทำงานการทดสอบการทำงานของวงจร (ค)	150
10.5 สัญญาณ (ก)LVDT ที่วัดได้ต่อตำแหน่งแกน l สัญญาณ (ข)LVDT จากการจำลองสัญญาณโดยคอมพิวเตอร์ที่วัดได้.....	151
10.6 (ก) คุณสมบัติระยะถ่ายโอนอินเวอร์ส (ข) สัญญาณ v_m จากการจำลอง (ค) สัญญาณเอาต์พุต v_o ต่อตำแหน่งแกน l (ง) ความผิดพลาดสัมบูรณ์ δ_{ab}	152
1ก เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์.....	155
1ข เครื่องพิมพ์สามมิติสำหรับอาหาร.....	156
1ค ระบบควบคุมสภาพแวดล้อม.....	157
1ง ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม.....	158

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การขึ้นรูปผลิตภัณฑ์ต้นแบบโดยทั่วไปจะใช้การขึ้นรูปด้วยเครื่องจักรกล CNC การสร้างผลิตภัณฑ์ต้นแบบจะมีค่าใช้จ่ายที่สูง โดยเฉพาะต้นแบบที่มีความซับซ้อนหรือมีลวดลายที่ละเอียดมากจะใช้เวลามากในการออกแบบเขียนโปรแกรมสำหรับเครื่องจักรกล CNC และผู้ใช้งานจะต้องมีความชำนาญสูง เป็นผลให้มีต้นทุนค่าใช้จ่ายที่สูงซึ่งส่งผลกระทบต่อผู้ผลิตส่วนใหญ่ในประเทศที่มีเงินทุนน้อยหรืออุตสาหกรรมในกลุ่ม SME ที่จำเป็นต้องลดต้นทุนเพื่อการแข่งขันกับผู้ผลิตจากต่างประเทศ ปัจจุบันเทคโนโลยีเครื่องพิมพ์สามมิติได้มีการพัฒนาไปอย่างมากและมีการนำมาประยุกต์ใช้ในงานสร้างชิ้นงานต้นแบบในภาคอุตสาหกรรมมากขึ้น จึงมีการสร้างเครื่องพิมพ์สามมิติที่มีราคาถูกออกจำหน่ายภายในประเทศบ้าง โดยมีราคาในหลักแสนบาทขึ้นไป สำหรับพื้นที่ทำงานประมาณหนึ่งตารางฟุต แต่อย่างไรก็ตามเครื่องพิมพ์สามมิติที่มีราคาถูกจะมีข้อจำกัดมากในการสร้างชิ้นงานต้นแบบ เนื่องจากระบบควบคุมทั้งหมดเป็นแบบวงเปิดและการควบคุมความร้อนในการหลอมละลายวัสดุที่ใช้ขึ้นรูปเป็นแบบเปิด/ปิด ตลอดจนการสร้างเครื่องพิมพ์สามมิติจะเป็นการสร้างในลักษณะของการนำเข้าอุปกรณ์สำเร็จรูปมาประกอบเป็นตัวเครื่อง มิได้เป็นการพัฒนาเทคโนโลยีขึ้นเอง จึงเป็นอุปสรรคต่อการพัฒนาเพื่อเพิ่มสมรรถนะ และทำให้ไม่สามารถใช้สร้างชิ้นงานที่มีความซับซ้อนสูงได้ ในขณะที่เครื่องพิมพ์สามมิติที่มีคุณภาพสูงจะมีราคาเครื่องที่สูงกว่าเครื่องคุณภาพต่ำอยู่มากกว่าสี่เท่าตัวในขนาดพื้นที่ทำงานหรือโต๊ะงานเท่ากัน นอกจากนี้เครื่องพิมพ์สามมิติทั่วไปที่มีขายในท้องตลาดที่ใช้หัวพิมพ์แบบความร้อนจะไม่มีระบบควบคุมสภาพแวดล้อม ยังผลให้การใช้งานไม่สามารถใช้ในพื้นที่จำกัดได้

สำหรับผลิตผลทางการเกษตรและอาหารสามารถประยุกต์ใช้เครื่องพิมพ์สามมิติในการสร้างบรรจุภัณฑ์เฉพาะแบบขึ้นหรือการสร้างบรรจุภัณฑ์ให้มีรูปร่างตามที่ต้องการได้ ซึ่งเป็นการเพิ่มมูลค่าของผลิตภัณฑ์และเพิ่มโอกาสในการแข่งขันทางธุรกิจ เครื่องพิมพ์สามมิติที่ใช้ในการผลิตภัณฑอาหารส่วนใหญ่จะเป็นแบบสั่งทำขึ้นเฉพาะและมีราคาสูงมาก ไม่คุ้มค่างบประมาณการลงทุนสำหรับกลุ่มอุตสาหกรรมที่มีเงินทุนน้อย ซึ่งเป็นกลุ่มอุตสาหกรรมที่มีจำนวนมากในประเทศ

เพื่อให้เกิดการพัฒนาการผลิตสินค้าที่มีประสิทธิภาพและเพิ่มสัดส่วนการแข่งขันให้กับอุตสาหกรรมในประเทศ การพัฒนาเทคโนโลยีเพื่อการสนับสนุนการผลิตและการเพิ่มมูลค่าจึงมีความสำคัญอย่างยิ่ง โดยเฉพาะเทคโนโลยีที่สามารถพัฒนาขึ้นเองโดยใช้ปัจจัยต่างๆที่มีอยู่ในประเทศเป็นหลักจะทำให้การพัฒนาทางด้านอุตสาหกรรมในประเทศเป็นไปอย่างยั่งยืน

1.2 วัตถุประสงค์ของโครงการ

โครงการนี้มีวัตถุประสงค์หลัก 3 ประการคือ

1. เพื่อการพัฒนาเครื่องต้นแบบของเครื่องพิมพ์สามมิติที่มีความแม่นยำสูงและสามารถใช้งานได้ด้วยวัสดุจำพวกพลาสติก PLA ABS หรือไนลอน โดยเครื่องพิมพ์จะทำงานอยู่ในพื้นที่ปิดที่มีระบบควบคุมสภาพแวดล้อมเพื่อบำบัดควันและกลิ่นที่เกิดจากความร้อนในการทำงานของเครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เพื่อการพัฒนาเครื่องต้นแบบของเครื่องพิมพ์สามมิติที่ใช้สำหรับอาหาร โดยการพัฒนาหัวอัดแรงดันแทนหัวพิมพ์แบบความร้อน

3. เพื่อการพัฒนาระบบต้นแบบสำหรับการตรวจวัดสภาพแวดล้อมที่สามารถนำไปใช้ในภาคสนามสำหรับเก็บข้อมูลสภาพแวดล้อมเพื่อการวิจัยทางการเกษตร การอนุรักษ์พันธุ์ไม้ที่ใกล้สูญพันธุ์ โดยเฉพาะกล้วยไม้รองเท้านารี ตลอดจนการวิเคราะห์คุณภาพอากาศในเมืองที่เป็นผลพลอยได้จากโครงการวิจัยนี้

ในโครงการวิจัยนี้จึงมุ่งเน้นในการพัฒนาเครื่องพิมพ์สามมิติที่มีระบบการป้องกันตรวจสอบสถานะตัวเองอยู่ตลอดเวลา และเป็นการพัฒนาเทคโนโลยีขั้นใช้เอง ไม่ต้องพึ่งพาอุปกรณ์สำเร็จรูปที่ต้องนำเข้าจากต่างประเทศ อันส่งผลให้สามารถปรับปรุงสมรรถนะและขนาดของพื้นที่ใช้งานได้ตามต้องการ

1.3 เป้าหมาย/ผลงานหลักที่คาดว่าจะได้รับของโครงการ (Outputs)

ผลงานหลักประกอบด้วย

1. เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ จำนวน 1 เครื่อง
2. เครื่องพิมพ์สามมิติสำหรับอาหาร จำนวน 1 เครื่อง
3. ระบบควบคุมสภาพแวดล้อม จำนวน 1 เครื่อง
4. ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม จำนวน 1 เครื่อง

1.4 ผู้ได้รับผลประโยชน์/ผู้นำผลงานไปใช้

ในโครงการนี้จะเป็นการพัฒนาเทคโนโลยีเพื่อการพึ่งตนเองเป็นหลัก ในส่วนของผลงานทางวิชาการที่ได้จากโครงการนี้จะเป็นผลงานในลักษณะของบทความวิจัยที่ตีพิมพ์ในระดับนานาชาติซึ่งผู้ร่วมวิจัยสามารถนำไปใช้ในการเรียนการสอนและการเข้าสู่ตำแหน่งทางวิชาการ ในส่วนของชิ้นงานเครื่องพิมพ์แบบสามมิติสามารถนำมาใช้ในการเรียนการสอนและการสร้างชิ้นงานต้นแบบในเชิงธุรกิจได้ สำหรับในส่วนของระบบการตรวจวัดสภาพแวดล้อมผู้ใช้งานส่วนใหญ่จะเป็นนักวิจัยนำมาใช้ในการวิเคราะห์คุณภาพอากาศ งานวิจัยทางการเกษตรและอนุรักษ์พันธุ์ไม้ที่ใกล้สูญพันธุ์

1.5 ผลกระทบของโครงการ (Impacts)

ในปัจจุบันเครื่องพิมพ์สามมิติที่มีคุณภาพยังคงเป็นการนำเข้าจากต่างประเทศที่มีราคาสูงมาก ขณะที่เครื่องพิมพ์สามมิติราคาถูกที่ผลิตในประเทศจะเป็นลักษณะของการซื้ออุปกรณ์สำเร็จรูปจากต่างประเทศมาประกอบขายและเป็นแบบไม่มีการควบคุมป้องกัน ซึ่งชิ้นงานที่ได้จะมีคุณภาพต่ำและมีอัตราการเสียหายมาก ตลอดจนยังไม่มีระบบควบคุมสภาพแวดล้อม การพัฒนาเทคโนโลยีเครื่องพิมพ์สามมิติที่มีประสิทธิภาพสูงขั้นใช้เองในประเทศจะสามารถลดปัญหาเรื่องคุณภาพและความเสียหายของชิ้นงานได้ มีต้นทุนที่ต่ำและสามารถควบคุมสภาพแวดล้อมการใช้งานได้อย่างเหมาะสมและปลอดภัยต่อผู้ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.6 การทบทวนวรรณกรรมที่เกี่ยวข้อง (Literature review)

เครื่องพิมพ์สามมิติเริ่มถูกนำมาใช้งานในปี ค.ศ. 1980 [1] โดยใช้วัสดุจำพวกผงพลาสติกและขึ้นรูปด้วยความร้อนจากแสงเลเซอร์และทำการสร้างชิ้นงานจากด้านฐานสู่ด้านบน เครื่องพิมพ์สามมิติได้มีการพัฒนาอย่างต่อเนื่องมาโดยตลอดและการขึ้นรูปชิ้นงานจะใช้เทคนิคจากด้านล่างสู่ด้านบน [2]–[4] เครื่องพิมพ์ที่ได้กล่าวถึงนี้จะมีราคาที่สูงมากและมีใช้งานในอุตสาหกรรมขนาดใหญ่ เครื่องพิมพ์สามมิติในปัจจุบันที่ได้รับความนิยมนำมาใช้งานมากขึ้นเมื่อมีการพัฒนาเทคนิคการขึ้นรูปด้วยวัสดุขึ้นรูปแบบเส้นพลาสติก PLA ABS หรือไนลอนโดยใช้วิธีการ extrude [1] การพิมพ์ภาพสามมิติจะเริ่มจากด้านฐานสู่ด้านบนเช่นกันแต่จะใช้วิธีละลายเส้นพลาสติกและเรียงขึ้นรูปทีละชั้น ซึ่งเป็นเทคนิคที่ใช้มาโดยตลอดตั้งแต่เริ่มแรก เครื่องพิมพ์ชนิดนี้เริ่มมีราคาที่ถูกลงเมื่อมีการพัฒนาทั้งโปรแกรมใช้งานและชิ้นส่วนทางกลโดยองค์กร RepRap ในปี ค.ศ. 2005 [5] ส่งผลให้มีการใช้งานเครื่องพิมพ์สามมิติอย่างกว้างขวาง แต่อย่างไรก็ตามระบบที่พัฒนาโดย RepRap จะเป็นระบบแบบง่ายที่ไม่มีก้านในการตรวจสอบตำแหน่งและสถานะต่างๆ ซึ่งทำให้ชิ้นงานที่ได้มีค่าผิดพลาดสูงและไม่เหมาะสมกับการนำมาใช้ในเชิงพาณิชย์ เนื่องจากชิ้นงานต้นแบบจะมีปัจจัยหลายอย่างที่ไม่สามารถควบคุมได้และมีความผิดพลาดของชิ้นงานสูง ในขณะที่ตัวก้านกลและคว้นจากการหลอมเหลวของเส้นพลาสติกยังระคายเคืองต่อระบบหายใจและก่อให้เกิดภูมิแพ้ของผู้ใช้งานและบุคคลรอบข้างอีกด้วย ทั้งนี้เกิดจากการไม่มีชุดตรวจสอบสภาพแวดล้อมและบำบัดอากาศให้ปลอดภัยต่อผู้ใช้งาน ในการใช้งานเชิงพาณิชย์สำหรับธุรกิจขนาดเล็กหรืออุตสาหกรรมในกลุ่ม SME ถ้ามีเครื่องพิมพ์สามมิติที่มีราคาที่ถูกและมีประสิทธิภาพการทำงานที่ดีจะสามารถส่งเสริมให้มีความสามารถในการแข่งขันกับบริษัทที่มีเงินทุนสูงหรือบริษัทข้ามชาติได้ และมีส่วนในการส่งเสริมการสร้างงานที่เพิ่มขึ้นเมื่อธุรกิจเกิดการขยายตัวอย่างยั่งยืน

เครื่องพิมพ์สามมิติยังถูกพัฒนาขึ้นเพื่อใช้สำหรับการตกแต่งและการสร้างรูปลักษณะตามที่ต้องการสำหรับอาหารสิ่งพิเศษ [6] เพื่อให้มีเอกลักษณ์เฉพาะตัวของร้านค้าหรือธุรกิจอาหารตามสั่ง ซึ่งเป็นการเพิ่มมูลค่าของสินค้า โดยเครื่องพิมพ์ชนิดนี้จะต้องสั่งทำขึ้นโดยเฉพาะและในปัจจุบันต้องสั่งจากต่างประเทศเท่านั้น ทำให้มีราคาที่สูงมากธุรกิจอาหารทั่วไปจะไม่สามารถมีไว้ใช้งานได้ การพัฒนาเครื่องพิมพ์ชนิดนี้ให้มีราคาต่ำลงจึงเป็นงานที่จำเป็นเพื่อเป็นการเพิ่มมูลค่าของสินค้า เนื่องจากประเทศไทยเป็นประเทศที่มีศักยภาพทางด้านการผลิตอาหารสูงมาก

สำหรับระบบควบคุมสภาพแวดล้อมเป็นสิ่งจำเป็นโดยเฉพาะสำหรับเครื่องพิมพ์สามมิติที่ใช้วิธีการ extrude เพื่อกำจัดกลิ่นและคว้นจากการหลอมเหลวของพลาสติกซึ่งไม่มีระบบนี้อยู่ในเครื่องพิมพ์ทั่วไป ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นจะสามารถประยุกต์ไปใช้ในการเก็บข้อมูลสภาพอากาศสำหรับงาน วิจัยและอนุรักษ์พันธุ์พืชหายาก ตลอดจนการพัฒนารั้วพืชเพื่อการเพิ่มมูลค่า โดยการนำระบบควบคุมสภาพแวดล้อมเฉพาะในส่วนการเก็บข้อมูลตรวจวัดอุณหภูมิ ความชื้น และปริมาณแสง มาใช้งานเพื่อศึกษาและวิเคราะห์ความเป็นอยู่ของพืชเป้าหมาย [7] โดยทั่วไปเครื่องมือเหล่านี้ถูกออกแบบให้ใช้งานแต่เฉพาะในห้องปฏิบัติการซึ่งมีราคาที่สูงมากและไม่สามารถนำมาใช้ในภาคสนามได้ การพัฒนาระบบควบคุมสภาพแวดล้อมขึ้นใช้ในโครงการนี้จะสามารถตอบสนองต่อวัตถุประสงค์นี้ได้ด้วยและมีราคาที่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.7 เอกสารอ้างอิง

- [1] E. Canessa, C. Fonda and M. Zennaro, Low-cost 3D Printing for Science, Education & Sustainable Development, The Abdus Salam International Centre for Theoretical Physics (ICTP), 2013.
- [2] E.M. Sachs, M.J. Cima, P. Williams, D. Brancazio, J. Cornie, "Three-Dimensional Printing: Rapid Tooling and Prototypes Directly from a CAD Model"; J. Eng. Ind., 114 pp. 481-488 1992.
- [3] E. Sachs, M. Cima, J. Cornie, D. Brancazio, J. Brecht, A. Curodeau, M. Esterman, T. Fan, C. Harris, K. Kremmin, J. Lee, B. Pruit, "Three-Dimensional Printing: Rapid Tooling and Prototypes Directly from CAD Representation"; Proceedings of the 1991 NSF Design and Manufacturing Systems Conference, Austin, Texas, Society of Manufacturing Engineers, Dearborn, Michigan, p. 569-575, 1991.
- [4] Shaban A. Khaleda, Jonathan C. Burleya, Morgan R. Alexandera, Clive J. Roberts. "Desktop 3D printing of controlled release pharmaceutical bilayer tablets" International Journal of Pharmaceutics pp. 105-111, 2014.
- [5] J. M. Pearce, C. M. Blair, K. J. Laciak, R. Andrews, A. Nosrat, I. Zelenika-Zovko, "3-D Printing of Open Source Appropriate Technologies for Self-Directed Sustainable Development", Journal of Sustainable Development Vol. 3, No. 4, pp. 17-29, 2010.
- [6] J. Lipton and H. Lipson "Adventures in Food Printing", IEEE Spectrum, May, 2013.
- [7] J, Xiao, N. Liang, "Monitoring the Environmental Factors of Endangered Plant Paphiopedilum Armeniacum", TELKOMNIKA, Vol. 11, No. 11, pp. 6943-6950, 2013.

1.8 ระเบียบวิธีวิจัย (Methodology)

ในงานวิจัยนี้แบ่งโครงการออกเป็น 3 ส่วน ได้แก่ เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ใช้วิธี extrude เครื่องพิมพ์สามมิติที่ใช้สำหรับอาหาร และระบบควบคุมสภาพแวดล้อม

ส่วนของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์จะใช้วัสดุจำพวกพลาสติกในรูปแบบที่เป็นเส้นที่สามารถหาได้ทั่วไปในประเทศ โต๊ะงานที่เคลื่อนที่จะใช้เซอร์โวมอเตอร์ในการควบคุมตำแหน่งทั้งสองแกน สำหรับส่วนทำความร้อนของหัวพิมพ์จะสามารถโปรแกรมได้และควบคุมด้วยตัวควบคุมแบบ PID (Proportional plus Integral plus derivative) ส่วนการเคลื่อนที่ของหัวพิมพ์ในแนวตั้งจะใช้เซอร์โวมอเตอร์ที่สามารถควบคุมให้เคลื่อนที่แบบขั้นหรือแบบต่อเนื่องได้ เพื่อการควบคุมความหนาของวัสดุให้เป็นไปตามต้องการ ตลอดจนการควบคุมอุณหภูมิของชิ้นงานด้วยกระแสลมรอบด้านที่พัฒนาขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องพิมพ์สามมิติที่ใช้สำหรับอาหารจะใช้ไต้ะงานและการเคลื่อนที่ของหัวพิมพ์แบบเดียวกับเครื่องพิมพ์แบบแรกแต่วัสดุที่ใช้สร้างไต้ะงานจะเป็นชนิดที่ใช้กับอาหาร ส่วนหัวพิมพ์จะใช้ในรูปแบบที่เป็นท่อสำหรับฉีดวัสดุโดยการควบคุมด้วยความดัน

สำหรับชุดระบบควบคุมสภาพแวดล้อมจะใช้จุมุกอิเล็กทรอนิกส์ในการตรวจคุณภาพของอากาศรอบด้าน ตลอดจนการตรวจสอบอุณหภูมิและความชื้นพร้อมการเก็บข้อมูลเพื่อการวิเคราะห์ โดยคุณภาพของอากาศจะถูกบำบัดด้วยผงคาร์บอนเป็นหลัก และตรวจสอบอีกครั้งด้วยจุมุกอิเล็กทรอนิกส์ ในส่วนของการตรวจสอบอุณหภูมิและความชื้นจะถูกพัฒนาให้ใช้พลังงานต่ำและใช้แบตเตอรี่เป็นหลัก เพื่อให้สามารถนำไปใช้เก็บข้อมูลได้เป็นระยะเวลาอย่างน้อยมากกว่า 1 เดือน

1.9 แผนงานวิจัย

โครงการวิจัยนี้แบ่งเป็น 4 ส่วนที่ได้ผลงานเป็น 4 ผลงานดังนี้

1. เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (วันชัย อภินัย สิริชัย)
ออกแบบชุดกลไกทั้งสามแกน (x, y, z)
ออกแบบชุดขับเคลื่อนเซอร์โวมอเตอร์
ออกแบบชุดควบคุมรวม
ออกแบบหัวพิมพ์ความร้อน
รวมระบบและปรับปรุงให้สามารถใช้งานได้อย่างถูกต้อง
2. เครื่องพิมพ์สามมิติแบบใช้กับอาหาร (วันชัย วรรณดี สิริชัย)
ออกแบบไต้ะงานโดยใช้วัสดุที่ใช้กับอาหาร
ออกแบบชุดหัวฉีดแรงดันโดยใช้มอเตอร์ไฟฟ้า
ปรับปรุงโครงสร้างเครื่องพิมพ์แบบสามมิติให้สามารถใช้งานกับไต้ะงานที่ออกแบบขึ้น
ทดสอบการทำงานและปรับปรุงให้ใช้งานได้ถูกต้อง
3. ระบบควบคุมสภาพแวดล้อม (วันชัย อภินัย วรรณดี สิริชัย)
ออกแบบระบบตรวจวัดคุณภาพอากาศโดยใช้จุมุกอิเล็กทรอนิกส์
ออกแบบระบบบำบัดกลิ่นและควันจากการหลอมเหลวของพลาสติก
ทดสอบการทำงานและปรับปรุงให้เหมาะสมกับไต้ะงานของเครื่องพิมพ์ที่ออกแบบขึ้น
4. ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม (วันชัย วรรณดี อภินัย)
ออกแบบระบบตรวจวัดสภาพแวดล้อม (อุณหภูมิ ความชื้น แสงสว่าง และค่าความเป็นกรดต่าง)
ออกแบบระบบเก็บข้อมูลพลังงานต่ำ
ออกแบบโปรแกรมคอมพิวเตอร์ที่ใช้ในการอ่านและวิเคราะห์ข้อมูล
ทดสอบการทำงานในภาคสนาม

1.10 ตารางแสดงแผนงานวิจัย (จัดทำตารางสรุปแสดงกิจกรรมต่างๆ ที่เสนอว่าจะดำเนินการพร้อมระบุเวลาที่ต้องใช้ของแต่ละกิจกรรม นับตั้งแต่เริ่มโครงการ จนถึงสิ้นสุดโครงการ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.1 แผนงานวิจัยของโครงการ

แผนงานวิจัย	ผู้รับผิดชอบ	เดือนที่									
		1-4	5-8	9-12	13-16	17-20	21-24	25-28	29-32	33-36	
ออกแบบชุดกลไกทั้งสามแกน (x, y, z)	สิริชัย	←→									
ออกแบบชุดขับเคลื่อนเซอร์โวมอเตอร์	อภิณัย		←→								
ออกแบบชุดควบคุมรวม	วันชัย			←→							
ออกแบบหัวพิมพ์ความร้อน	วันชัย		←→								
ปรับปรุงให้สามารถใช้งานได้อย่างถูกต้อง	วันชัย สิริชัย					←→					
ออกแบบโต๊ะงาน โดยใช้วัสดุสำหรับอาหาร	วันชัย สิริชัย				←→						
ออกแบบชุดหัวฉีดแรงดันโดยใช้มอเตอร์ไฟฟ้า	วันชัย วรรณดี						←→				
ปรับปรุงโครงสร้างเครื่องพิมพ์แบบสามมิติให้สามารถใช้งานกับโต๊ะงานที่ออกแบบขึ้น	สิริชัย							←→			
ทดสอบการทำงานและปรับปรุงให้ใช้งานได้ถูกต้อง	วรรณดี								←→		
ออกแบบระบบตรวจวัดคุณภาพอากาศโดยใช้จุ่มกอลลีเล็ทรอนิกส์	วันชัย วรรณดี				←→						
ออกแบบระบบบำบัดกลิ่นและควันจากการหลอมเหลวของพลาสติก	อภิณัย สิริชัย				←→						
ทดสอบการทำงานและปรับปรุงให้เหมาะสมกับโต๊ะงานของเครื่องพิมพ์ที่ออกแบบขึ้น	วรรณดี อภิณัย							←→			
ออกแบบระบบตรวจวัดสภาพแวดล้อม	วันชัย					←→					
ออกแบบระบบเก็บข้อมูลพลังงานต่ำ	อภิณัย					←→					
ออกแบบโปรแกรมคอมพิวเตอร์ที่ใช้ในการอ่านและวิเคราะห์ข้อมูล	วรรณดี						←→				
ทดสอบการทำงานในภาคสนาม	อภิณัย							←→			

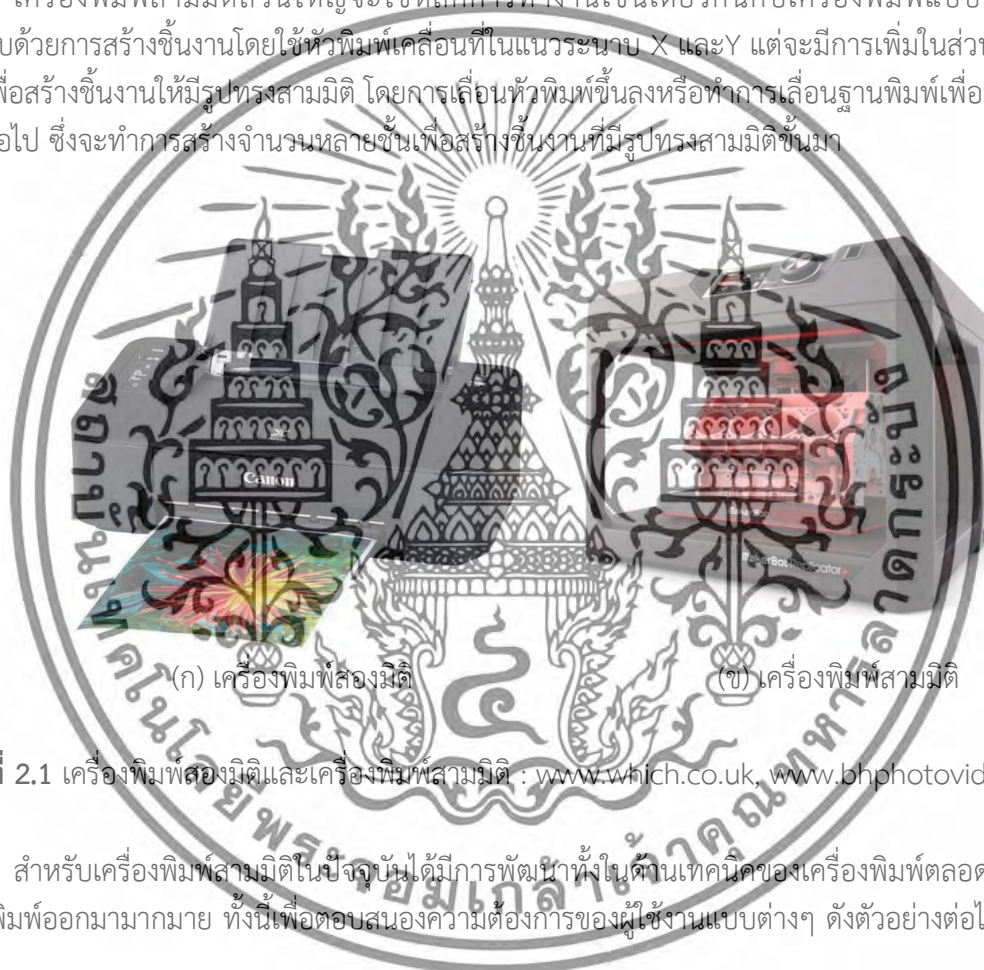
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

2.1 เครื่องพิมพ์สามมิติสำหรับวัสดุ

ในปัจจุบันความก้าวหน้าด้านการพิมพ์แบบสามมิติมีความก้าวหน้าอย่างรวดเร็ว เนื่องจากมีการพัฒนาทั้งในด้านเทคโนโลยีทางฮาร์ดแวร์และซอฟต์แวร์ของเครื่องพิมพ์สามมิติ ตลอดจนการนำเอาเครื่องพิมพ์สามมิติไปประยุกต์ใช้งานในด้านต่างๆ เช่น การสร้างโมเดลเสมือนจริงการขึ้นรูปชิ้นงานต้นแบบต่างๆ

เครื่องพิมพ์สามมิติส่วนใหญ่จะใช้หลักการทำงานเช่นเดียวกับกับเครื่องพิมพ์แบบสองมิติ คือ ประกอบด้วยการสร้างชิ้นงานโดยใช้หัวพิมพ์เคลื่อนที่ในแนวระนาบ X และ Y แต่จะมีการเพิ่มในส่วนแกน Z ขึ้นมาเพื่อสร้างชิ้นงานให้มีรูปทรงสามมิติ โดยการเลื่อนหัวพิมพ์ขึ้นลงหรือทำการเลื่อนฐานพิมพ์เพื่อสร้างชิ้นงานในชั้นต่อไป ซึ่งจะทำให้การสร้างจำนวนหลายชั้นเพื่อสร้างชิ้นงานที่มีรูปทรงสามมิติขึ้นมา



รูปที่ 2.1 เครื่องพิมพ์สองมิติและเครื่องพิมพ์สามมิติ : www.which.co.uk, www.bhphotovideo.com

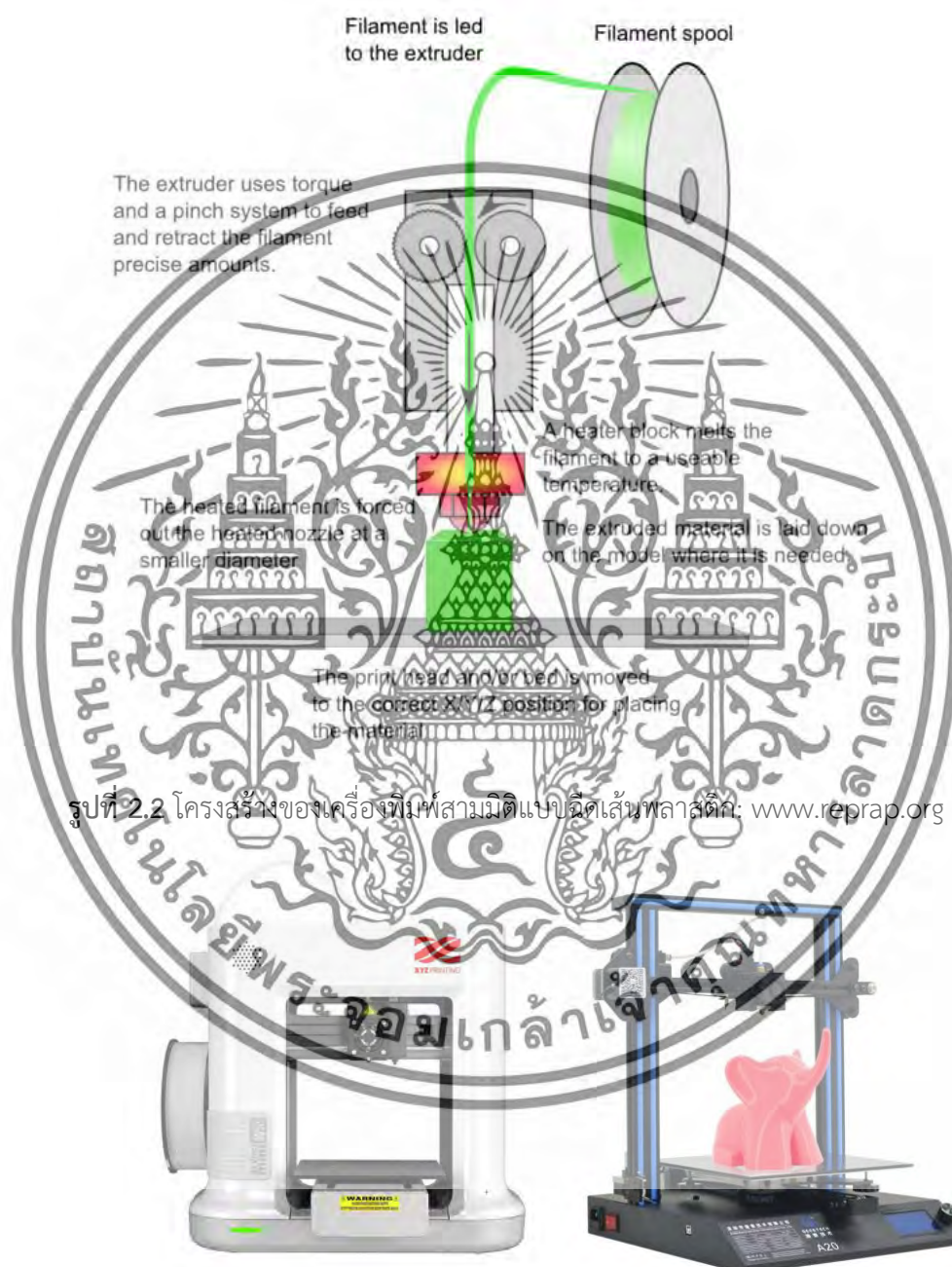
สำหรับเครื่องพิมพ์สามมิติในปัจจุบันได้มีการพัฒนาทั้งในด้านเทคนิคของเครื่องพิมพ์ตลอดจนวัสดุที่ใช้ในการพิมพ์ออกมามากมาย ทั้งนี้เพื่อตอบสนองความต้องการของผู้ใช้งานแบบต่างๆ ดังตัวอย่างต่อไปนี้

2.1.1 เครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก

เครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก (Fused Filament Fabrication:FFF)นับว่าเป็นเครื่องพิมพ์สามมิติที่นิยมใช้กันมากที่สุดในปัจจุบันเนื่องจากมีจากมีโครงสร้างและหลักการทำงานไม่ซับซ้อน สามารถนำมาประยุกต์ใช้งานได้หลายประเภท นอกจากนี้ชิ้นงานที่พิมพ์ขึ้นมายังสามารถนำมาตกแต่งปรับปรุงได้ง่ายโดยหลักการทำงานของเครื่องพิมพ์สามมิติชนิดนี้คือ การป้อนเส้นพลาสติก (Filament) เข้าไปในหัวพิมพ์ที่มีชุดทำความร้อนเพื่อหลอมเส้นพลาสติกให้กลายเป็นของเหลวแล้วจึงทำการฉีดออกมาเป็นเส้นโดยผ่านหัวฉีด (Nozzle) ลงบนฐานพิมพ์ในแนวระนาบ เมื่อทำการวาดเสร็จชั้นหนึ่งแล้วก็ทำการเลื่อนฐานพิมพ์เพื่อสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชั้นงานในชั้นต่อไป การทำงานของเครื่องพิมพ์จะพิมพ์ในชั้นต่อไปเรื่อยๆ จนได้ชั้นงานที่มีรูปทรงสามมิติตามที่ต้องการแบบไว้โดยวัสดุที่ใช้กับเครื่องพิมพ์สามมิติชนิดนี้ส่วนมากจะเป็น Polylactic acid (PLA) และ Acrylonitrile Butadiene Styrene (ABS) เป็นต้น สำหรับตัวอย่างโครงสร้างของเครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติกสามารถแสดงได้ดังรูปที่ 2.2



สำหรับเครื่องพิมพ์สามมิติที่ใช้เทคนิคแบบฉีดเส้นพลาสติกนั้นมีการออกแบบขึ้นมาใช้งานหลายรูปแบบดังตัวอย่างต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1.1 Cartesian Style

สำหรับเครื่องพิมพ์สามมิติแบบนี้จะใช้ลักษณะการพิมพ์ตามระบบพิกัด X, Y, Z โดยการเคลื่อนที่ของหัวฉีดเส้นพลาสติกจะขยับตามแกน X และแกน Y เป็นหลัก ส่วนแกน Z จะมีทั้งการเคลื่อนชุดหัวฉีดเส้นพลาสติกเข้าหาฐานพิมพ์ หรือจะเคลื่อนฐานพิมพ์เข้าหาหัวฉีด ซึ่งทั้งสองรูปแบบเป็นที่นิยมใช้กันมาก ในเครื่องพิมพ์ที่พบเห็นทั่วไปในท้องตลาด ดังตัวอย่างของเครื่องพิมพ์สามมิติของบริษัท MakerBot หรือ Ultimaker ในรูปที่ 2.4



รูปที่ 2.4 ตัวอย่างของเครื่องพิมพ์สามมิติแบบฉีดเส้นพลาสติก Cartesian Style :www.3dhubs.com

2.1.1.2 Delta Style

สำหรับเครื่องพิมพ์สามมิติแบบนี้จะใช้หลักการขยับแขนยึดไปตามรางที่ยึดติดอยู่กับเสา ด้านข้าง 3 เสา ซึ่งทำให้หัวฉีดเส้นพลาสติกสามารถเคลื่อนที่ได้อย่างอิสระทั้งสามแกน X, Y และ Z โดยควบคุมการเคลื่อนที่ของหัวฉีดเส้นพลาสติกจะทำงานสัมพันธ์กันของมอเตอร์ทั้งที่ติดตั้งไว้ที่เสาทั้งสามตัวเพื่อสร้างชิ้นงานสามมิติขึ้นมาบนฐานพิมพ์ที่อยู่กับที่ตั้งบนเครื่องพิมพ์สามมิติแบบนี้จึงเหมาะกับการสร้างชิ้นงานทรงสูงต่างๆ เช่น แบบจำลองตึก แจกัน เขี่ยอกัน้ำ เป็นต้นสำหรับตัวอย่างของเครื่องพิมพ์สามมิติ Delta Style สามารถแสดงได้ดังรูปที่ 2.5



รูปที่ 2.5 ตัวอย่างของเครื่องพิมพ์สามมิติ Delta Style :www.th.geekbuying.com

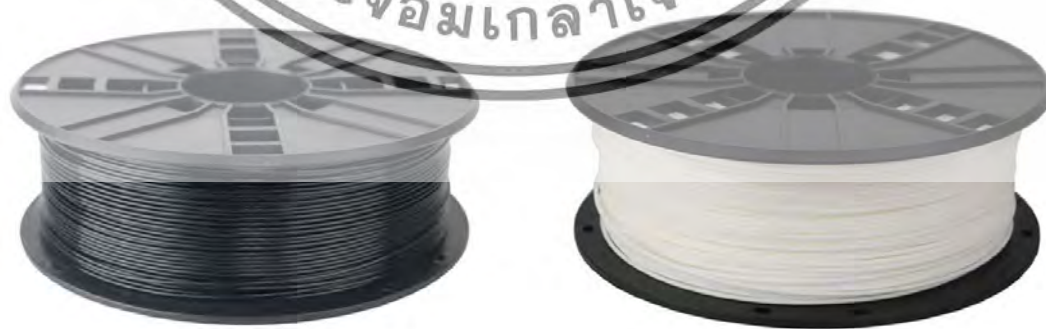
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.4 และรูปที่ 2.5 แสดงให้เห็นลักษณะของเครื่องพิมพ์สามมิติทั้ง Cartesian Style และ Delta Style ซึ่งมีการผลิตออกมาจำหน่ายตามท้องตลาดมากมายหลายรุ่น หลายขนาดตามที่ผู้ใช้งานต้องการ ซึ่งสิ่งสำคัญอย่างหนึ่งก็คือการเลือกพลาสติกสำหรับนำมาใช้ในการพิมพ์ชิ้นงาน เพราะในปัจจุบันมีการผลิตพลาสติกหลายชนิดให้ผู้ใช้งานเลือกใช้เนื่องจากพลาสติกแต่ละชนิดจะมีข้อดีข้อเสียแตกต่างกันไปดังตัวอย่างต่อไปนี้

1) Polylactic Acid (PLA)

พลาสติก PLA เป็นพลาสติกที่ผลิตมาจากผลผลิตมาจากพืช เช่น ข้าวโพด มันสำปะหลัง และ อ้อย เป็นต้น เมื่อถูกความร้อนสามารถหลอมละลายเปลี่ยนรูปร่างต่างๆได้ เนื่องจากเป็นวัสดุที่ผลิตจากวัสดุทางธรรมชาติ ทำให้เมื่อทำการให้ความร้อนเพื่อหลอมละลายในการพิมพ์ชิ้นงานจึงมีกลิ่นไม่เหมือนพลาสติกทั่วไปจึง และเป็นมิตรกับสิ่งแวดล้อมโดยลักษณะของงานที่พิมพ์ออกมาจากพลาสติกชนิดนี้จะมีลักษณะแข็ง ใสและมันเงาคล้ายแก้วแต่จะไม่ทนต่อการบิดและการดึงตึงนั้นพลาสติกแบบ PLA จึงเหมาะกับการพิมพ์ชิ้นงานประเภท โมเดลจำลอง หรือ วัตถุที่ต้องการความมันเงาแต่ไม่ต้องการแรงบิดหรือแรงดึงมากนักและดูดซับความชื้นได้ง่าย ทำให้ไม่เหมาะกับงานที่ใช้กลางแจ้ง

รูปที่ 2.6 กราฟแสดงคุณสมบัติพลาสติกแบบ PLA : www.my3dmatter.com



รูปที่ 2.7 ตัวอย่างของพลาสติกแบบ PLA : www.technologyoutlet.co.uk

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) Acrylonitrile-Butadiene-Styrene (ABS)

พลาสติกแบบ ABS เป็นพลาสติกประเภทเทอร์โมพลาสติก (Thermoplastic) หรือ พลาสติกที่สามารถทำการหลอมใหม่ได้ที่ใช้กับแพร่หลายเนื่องจากมีคุณสมบัติที่สามารถทนทานต่อสภาพอากาศได้ดีมีความยืดหยุ่นและ แข็งแรงทนทาน ทำให้ขึ้นรูปได้ง่ายมักนิยมใช้ในการผลิตถ้วยหรือภาชนะเป็นต้น นอกจากนี้พลาสติกแบบ ABS ยังสามารถทนต่อแรงบิดหรือแรงดึงได้ดีจึงมีการนำไปประยุกต์ใช้ในการพิมพ์ชิ้นงานที่รับแรงต่างๆเช่น ข้อต่อต่างๆ,โซ่ หรือ ตาข่าย และสามารถนำไปใช้ในภายนอกได้ดีเนื่องจากเป็นผลผลิตจากปิโตรเลียมทำให้ทนต่อสภาพอากาศได้เป็นอย่างดีสำหรับข้อเสียของพลาสติก ABS คือมีกลิ่นค่อนข้างแรงในขณะที่ทำการพิมพ์ชิ้นงาน เนื่องส่วนประกอบหลักเป็นพลาสติก เมื่อโดนความร้อนขณะถูกฉีดออกมาจากหัวพิมพ์ จะมีกลิ่นเหมือนพลาสติกไหม้



รูปที่ 2.8 กราฟแสดงคุณสมบัติพลาสติกแบบABS : www.my3dmatter.com

รูปที่ 2.9 ตัวอย่างของพลาสติกแบบABS : www.technologyoutlet.co.uk

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) Polyethylene terephthalate (PET)

พลาสติกแบบ PET เป็นพลาสติกประเภทเทอร์โมพลาสติก (หลอมที่อุณหภูมิสูงและแข็งตัวเมื่อเย็น) ที่มีคุณสมบัติที่สามารถทำเป็นพลาสติกที่มีลักษณะกึ่งแข็งไปจนถึงเป็นของแข็งได้โดยการปรับความหนา และมีน้ำหนักเบา สามารถนำภาชนะบรรจุก๊าซและแอลกอฮอล์ได้ดี พลาสติกแบบ PET สามารถนำมาใช้เป็นวัสดุในการพิมพ์ชิ้นงานสามมิติได้ง่ายกว่าพลาสติกแบบ ABS มาก แต่ยังสู้พลาสติกแบบ PLA ไม่ได้ นอกจากนี้ ชิ้นงานสามมิติที่สร้างจากพลาสติกแบบ PET ยังมีการเชื่อมติดกันระหว่างแต่ละชั้นของชิ้นงานดีกว่า ABS และสามารถนำไปประยุกต์ใช้เป็นภาชนะบรรจุอาหารได้



รูปที่ 2.10 กราฟแสดงคุณสมบัติพลาสติกแบบ PET : www.my3dmatter.com

รูปที่ 2.11 ตัวอย่างของพลาสติกแบบ PET : www.technologyoutlet.co.uk

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) Nylon

สำหรับ Nylon หรือ Polyamide เป็นพลาสติกคุณสมบัติเด่นมากมายคือ ความแข็งแรง, ความเหนียว, สามารถขยายตัวได้มาก, ทนต่อสารเคมี, ทนต่อการขีดข่วนและการขีดสี, และมีความทนทานต่อความร้อนได้สูง เมื่อเทียบกับพลาสติกแบบต่างๆ ดังที่กล่าวมาข้างต้นไม่ว่าจะเป็นพลาสติกแบบ PLA, ABS และ PET ส่วนข้อเสียของพลาสติก Nylon คือการเชื่อมเกาะติดกันระหว่างชั้นหรือเลเยอร์ของชิ้นงานสามมิตินั้นทำได้ยาก



รูปที่ 2.12 กราฟแสดงคุณสมบัติพลาสติกแบบ Nylon : www.my3dmatter.com

รูปที่ 2.13 ตัวอย่างของพลาสติกแบบ Nylon : www.technologyoutlet.co.uk

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) Thermoplastic polyurethane (TPU)

พลาสติกแบบ TPU เป็นพลาสติกอ่อนที่มีลักษณะคล้ายกับซิลิโคน คือนิ่มและยืดหยุ่นได้ดี ซึ่งในการใช้งานส่วนใหญ่จะนำมาใช้เป็นอย่างกันกระแทกเนื่องจากเป็นพลาสติกที่สามารถทนแรงกระแทกได้เป็นอย่างดีและมีความยืดหยุ่นสูงสามารถยืดได้ยาวมากก่อนที่จะขาดแต่มีข้อเสียในการนำมาใช้เป็นวัสดุที่ใช้ในการพิมพ์ชิ้นงานสามมิติเนื่องจากมีคุณสมบัติในการยืดหยุ่นสูงจึงทำให้เกิดการปลิ้นออกของเส้นพลาสติกแบบ TPU ออกจากหัวพิมพ์ได้ง่าย ดังนั้นในการใช้งานต้องใช้หัวพิมพ์ที่ออกแบบมาสำหรับพิมพ์พลาสติกแบบ TPU โดยเฉพาะเท่านั้น



รูปที่ 2.14 กราฟแสดงคุณสมบัติพลาสติกแบบ TPU : www.my3dmatter.com

รูปที่ 2.15 ตัวอย่างของพลาสติกแบบ TPU : www.3d-printingfilament.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6) Polycarbonate (PC)

พลาสติกแบบPCเป็นพลาสติกคุณภาพสูง โปร่งใส จึงเป็นที่นิยมในการใช้ทำผลิตภัณฑ์แทนแก้วหรือกระจก พลาสติกแบบ PC ยังมีความเหนียว แข็ง ยึดเกาะตัวได้ดี คงรูปได้ง่าย อีกทั้งยังมีน้ำหนักที่เบา นอกจากนี้ยังทนความร้อนได้สูงรวมถึงความแข็งแรงของชิ้นงานที่สามารถรับแรงได้มาก แต่ข้อเสียของพลาสติกแบบPC คือการยืดตัวของชิ้นงานที่ต่ำมาก



รูปที่ 2.16 กราฟแสดงคุณสมบัติพลาสติกแบบ PC : www.my3dmatter.com

รูปที่ 2.17 ตัวอย่างของพลาสติกแบบ PC : www.diyelectronics.co.za

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 เครื่องพิมพ์สามมิติระบบเรซิน

ระบบ SLA หรือระบบ DLP นั้นมีหลักการทำงานเหมือนกันคือ อาศัยการแข็งตัวของเรซิน เมื่อกระทบแสง ดังนั้นเครื่องพิมพ์สามมิติระบบนี้จะทำการฉายแสงไปยังเรซินไวแสง (Photo Resin/Photopolymer) ที่บรรจุอยู่ในถาด เมื่อเรซินถูกแสงจะเกิดการแข็งตัวเฉพาะส่วนที่โดนแสง ดังนั้นหากผู้ใช้งานต้องการรูปร่างของชิ้นงานแบบใดก็จะทำการจัดแสงให้ฉายไปยังเรซินไวแสงส่วนนั้นทำให้เกิดรูปร่างตามที่ผู้ใช้ต้องการขึ้นมา โดย เมื่อทำให้เกิดรูปร่างขึ้นในชั้นหนึ่งๆ แล้วก็จะทำการเลื่อนฐานพิมพ์เพื่อทำให้เรซินแข็งเป็นรูปร่างในชั้นต่อไปจนเกินเป็นชิ้นงานสามมิติขึ้นมาตามต้องการ ซึ่งปกติเครื่องพิมพ์สามมิติระบบเรซินมักนิยมนำไปใช้กับงานที่ต้องการความละเอียดสูงและขนาดชิ้นงานไม่ใหญ่มากนัก เช่น เครื่องประดับ อุปกรณ์ชิ้นส่วนทางอุตสาหกรรม เป็นต้น



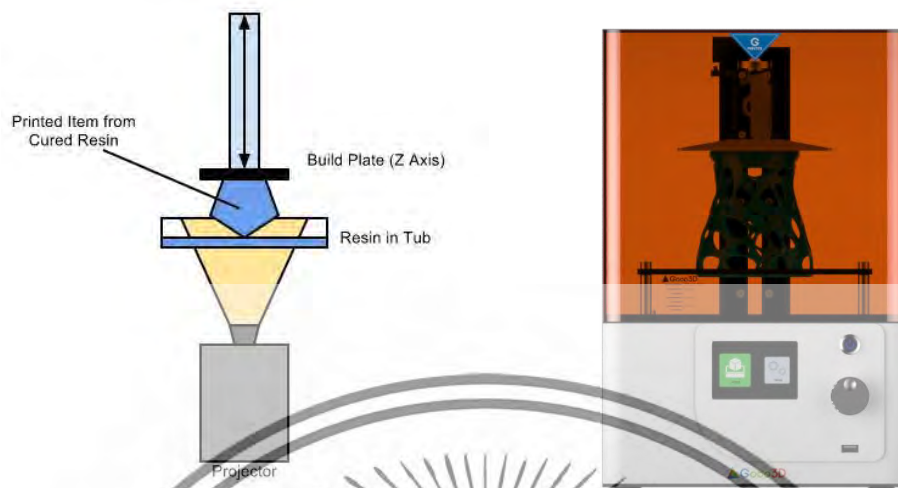
รูปที่ 2.18 ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซิน : www.amazon.com , www.3ders.org

เครื่องพิมพ์สามมิติระบบเรซินจะมีอยู่ 2 เทคนิคคือ ระบบ Digital Light Processing (DLP) และระบบ Stereolithography (SLA) ดังรายละเอียดต่อไปนี้

2.1.2.1 Direct Light Process (DLP)

สำหรับเครื่องพิมพ์สามมิติระบบเรซินแบบ DLP นี้ จะใช้โปรเจกเตอร์ฉายภาพไปที่ถาดซึ่งบรรจุเรซินไวแสงไว้ ซึ่งทั้งภาพจะถูกฉายไปทั้งเลเยอร์บนถาดเรซินไวแสง ซึ่งวิธีนี้จะทำให้เวลาในการพิมพ์ชิ้นงานสามมิติได้รวดเร็ว แต่ขนาดของเครื่องจะมีขนาดใหญ่เนื่องจากต้องมีพื้นที่สำหรับวางโปรเจกเตอร์สำหรับฉายภาพ สำหรับตัวอย่างเครื่องพิมพ์สามมิติระบบเรซินแบบ DLP ที่มีจำหน่ายในท้องตลาด เช่น B9Creator, Kudos3D และ mUVE3D เป็นต้น

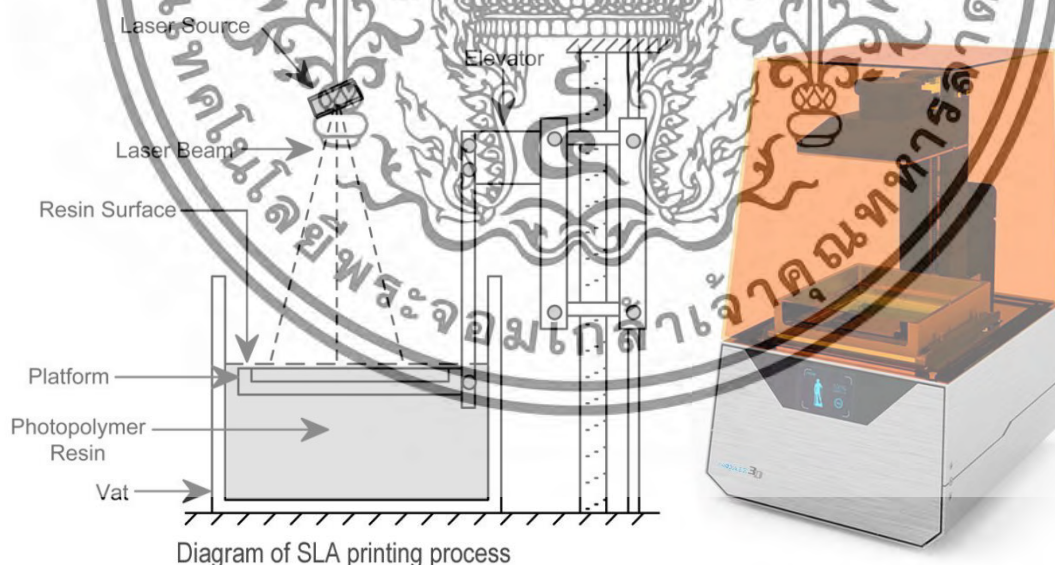
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซินแบบ DLP : www.print3dd.com,
www.wow3dprinter.com

2.1.2.2 Stereo lithography (SLA)

สำหรับเครื่องพิมพ์สามมิติระบบเรซินแบบ SLA จะใช้แหล่งกำเนิดแสงด้วยแสงเลเซอร์ โดยเครื่องจะทำการยิงเลเซอร์ไปที่เรซินในแสงที่บรรจุอยู่ในถาดและวาดเส้นเลเซอร์ไปบนเรซินในแสงไปเรื่อยๆ จนครบตามชิ้นงานที่ผู้ใช้ต้องการ ดังนั้นถ้าต้องการพิมพ์ชิ้นงานสามมิติขนาดใหญ่จะต้องใช้ระยะเวลาในการพิมพ์ที่นาน แต่มีข้อดีคือขนาดของเครื่องพิมพ์สามมิติระบบเรซินแบบ SLA จะมีขนาดของเครื่องที่เล็กกว่าแบบ DLP

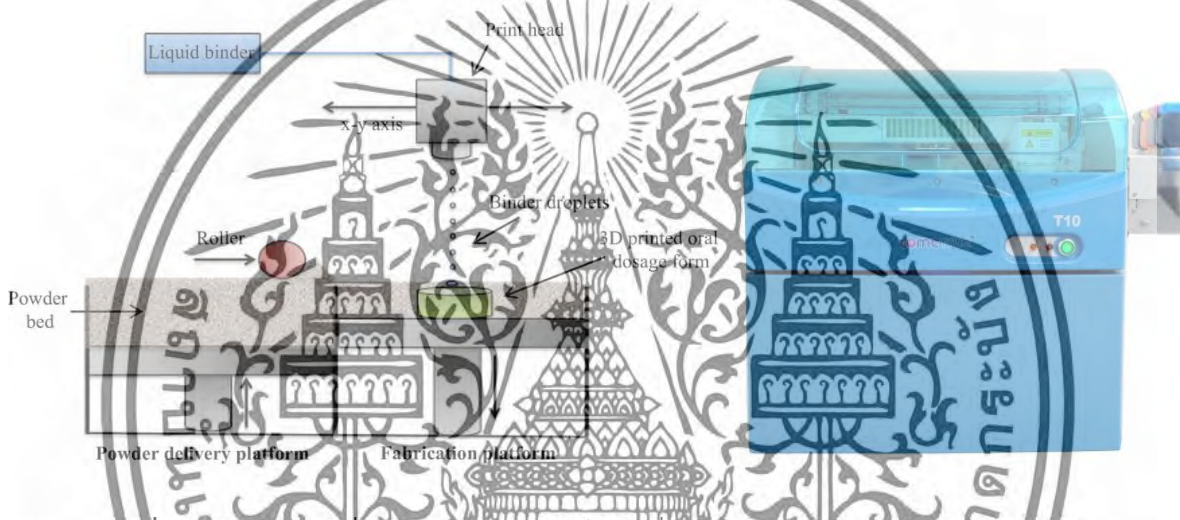


รูปที่ 2.20 ตัวอย่างเครื่องพิมพ์สามมิติระบบเรซินแบบ SLA : www.print3dd.com,
www.wow3dprinter.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 เครื่องพิมพ์สามมิติระบบผงยิปซัม (Powder 3D Printer)

เครื่องพิมพ์สามมิติระบบผงยิปซัมเป็นระบบที่ใช้ผงยิปซัมหรือผงพลาสติก เป็นตัวกลางในการขึ้นรูปชิ้นงานสามมิติ โดยการพิมพ์หมึกพิมพ์ลงไปในผงยิปซัมและใส่สีเข้าไปด้วย ในขณะที่พิมพ์จะฉีดสารยึดเกาะ (Binder) ซึ่งสารในกลุ่มนี้ช่วยเพิ่มการเกาะตัวของวัตถุดิบที่เป็นผง หรืออีกนัยหนึ่งคือ สารยึดเกาะเป็นสารที่ทำให้วัตถุต่าง ๆ ซึ่งเป็นผงรวมกันเป็นเม็ดได้ลงไปผสมกันให้เข้ากันเป็นรูปร่างชิ้นงานที่เราต้องการ เมื่อทำการสร้างเสร็จในชั้นหนึ่งเครื่องจะเกลี่ยผงยิปซัมมาทับเป็นชั้นบางๆ เพื่อสร้างในชั้นต่อไป ซึ่งข้อดีของเครื่องพิมพ์สามมิติระบบผงยิปซัมคือการให้สีได้สมจริง เหมาะกับงานศิลปะเหมือนจริงหรือชิ้นงานที่ต้องการเห็นสีที่สมจริง แต่อย่างไรก็ตามชิ้นงานที่ได้จากเครื่องพิมพ์สามมิติระบบผงยิปซัมจะมีลักษณะเปราะบางไม่แข็งแรง และในระหว่างการพิมพ์จะมีการเกิดฝุ่นมากอยากต่อการทำความสะอาด

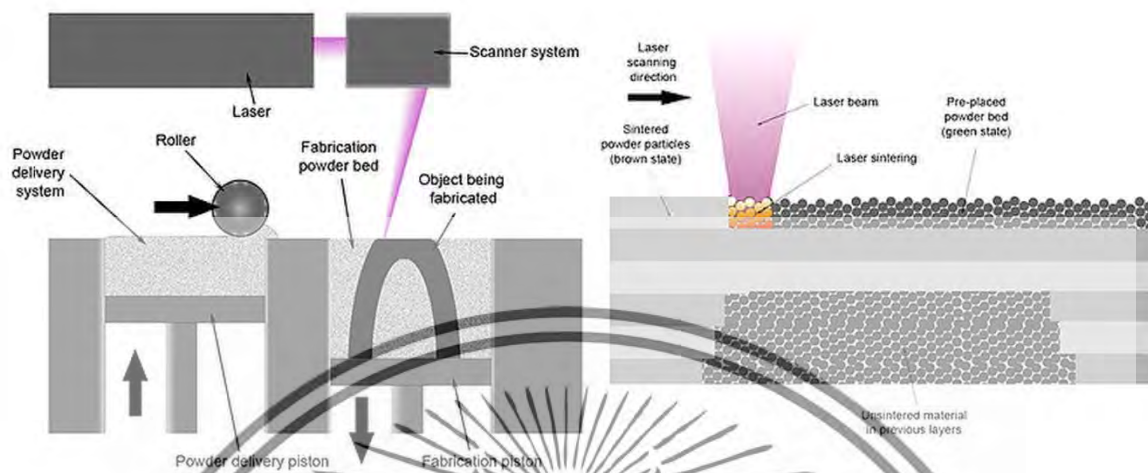


รูปที่ 2.21 ตัวอย่างเครื่องพิมพ์สามมิติระบบผงยิปซัม : www.media.springernature.com,
www.calgary3dprinting.ca/

2.1.4 เครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS)

สำหรับเครื่องพิมพ์สามมิติระบบ SLS จะใช้แสงเลเซอร์ความเข้มสูงในการหลอมผงวัสดุที่ต้องการสร้างชิ้นงาน เช่น ผง Nylon ผงทองเหลือง ผงพลาสติก เป็นต้น ซึ่งผงวัสดุเหล่านี้เมื่อถูกแสงเลเซอร์จะเกิดความร้อนสูงหลอมตัวรวมเป็นรูปร่างที่ตำแหน่งนั้นๆ พอพิมพ์เสร็จครบตำแหน่งที่ต้องการในเลเยอร์หนึ่งๆ แล้ว เครื่องก็จะทำการเกลี่ยผงวัสดุบางๆ มาทับในชั้นต่อไป เพื่อเริ่มกระบวนการยิงเลเซอร์เพื่อทำการหลอมละลายใหม่ ซึ่งระบบจะทำซ้ำไปเรื่อยๆ เป็นชั้นต่างๆ เพื่อขึ้นรูปเป็นรูปทรงสามมิติตามที่เราต้องการ สำหรับเครื่องพิมพ์สามมิติระบบ SLS นี้ถูกใช้อย่างแพร่หลายในการทำต้นแบบที่ใช้งานได้จริง รวมถึงผลิตภัณฑ์สำเร็จรูปต่างๆ ข้อได้เปรียบประการสำคัญของระบบนี้คือเราสามารถออกแบบได้อย่างอิสระ เนื่องจากผงวัสดุที่ไม่ได้ถูกหลอมจะทำหน้าที่เป็นซัพพอร์ต (Support) ให้กับชิ้นงาน ดังนั้นงานที่มีความสลับซับซ้อน มีส่วนยื่นออกมากี่ไม่มีความจำเป็นต้องสร้างซัพพอร์ตเพิ่มเติม แต่เนื่องจากระบบนี้ต้องการเวลาในการระบายความร้อนค่อนข้างนาน จึงทำให้ต้องใช้เวลารวมในการสร้างชิ้นงานนาน และราคาของเครื่องที่ค่อนข้างสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 หลักการทำงานเครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS) : www.livescience.com

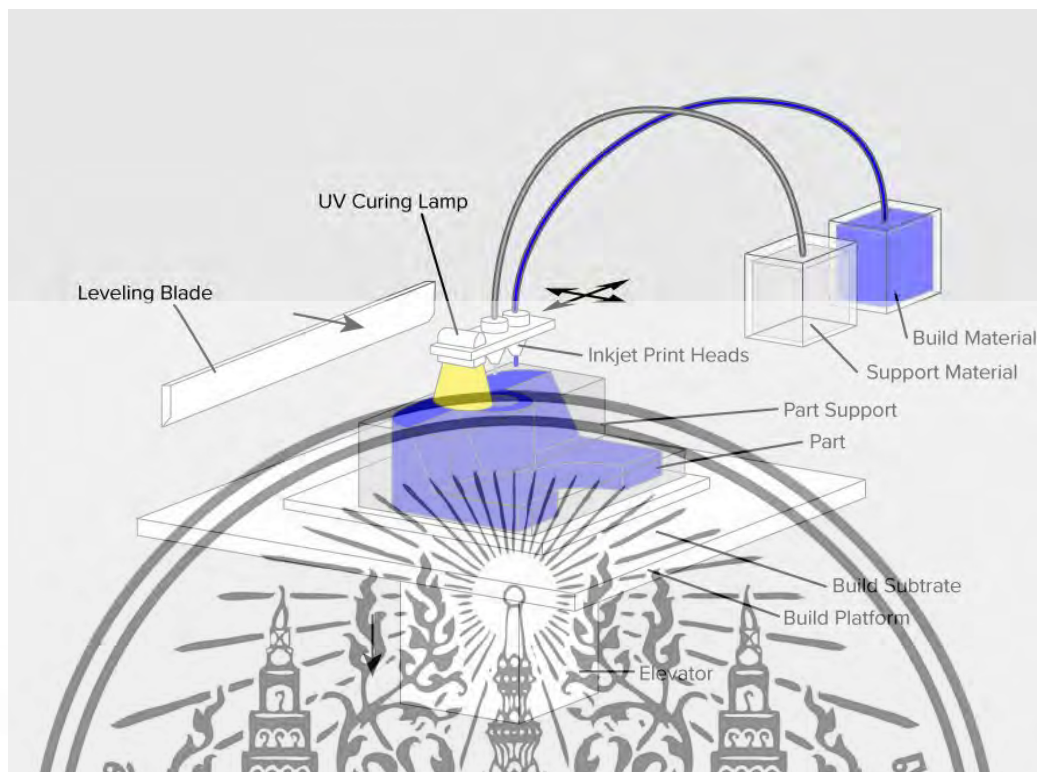


รูปที่ 2.23 ตัวอย่างเครื่องพิมพ์สามมิติระบบ Selective Laser Sintering (SLS) : www.directindustry.com

2.1.5 เครื่องพิมพ์สามมิติระบบ Material Jetting (PolyJet / MultiJet Modeling)

เครื่องพิมพ์ระบบ Material jetting จะมีลักษณะการทำงานคล้ายกับเครื่องพิมพ์อิงค์เจตโดยการฉีดวัสดุโพลีเมอร์เจลลงบนฐานพิมพ์ทีละชั้น แล้วใช้แสงยูวีทำให้แข็งตัวในทันที เป็นเทคโนโลยีที่ใช้ในเครื่องพิมพ์ระดับอุตสาหกรรม สามารถสร้างชิ้นงานที่มีคุณสมบัติหลายแบบ เช่น พลาสติกแข็ง วัสดุใส วัสดุยืดหยุ่น (หรือพิมพ์วัสดุหลายประเภทในชิ้นงานเดียว) ถือเป็นเครื่องพิมพ์ที่มีความละเอียดและเรียบเนียนสูงเหมาะสำหรับการนำไปประยุกต์ใช้สำหรับทำชิ้นงานต้นแบบที่มีความเหมือนจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 หลักการทำงานเครื่องพิมพ์สามมิติระบบ Material Jetting : www.best3dprinter.org

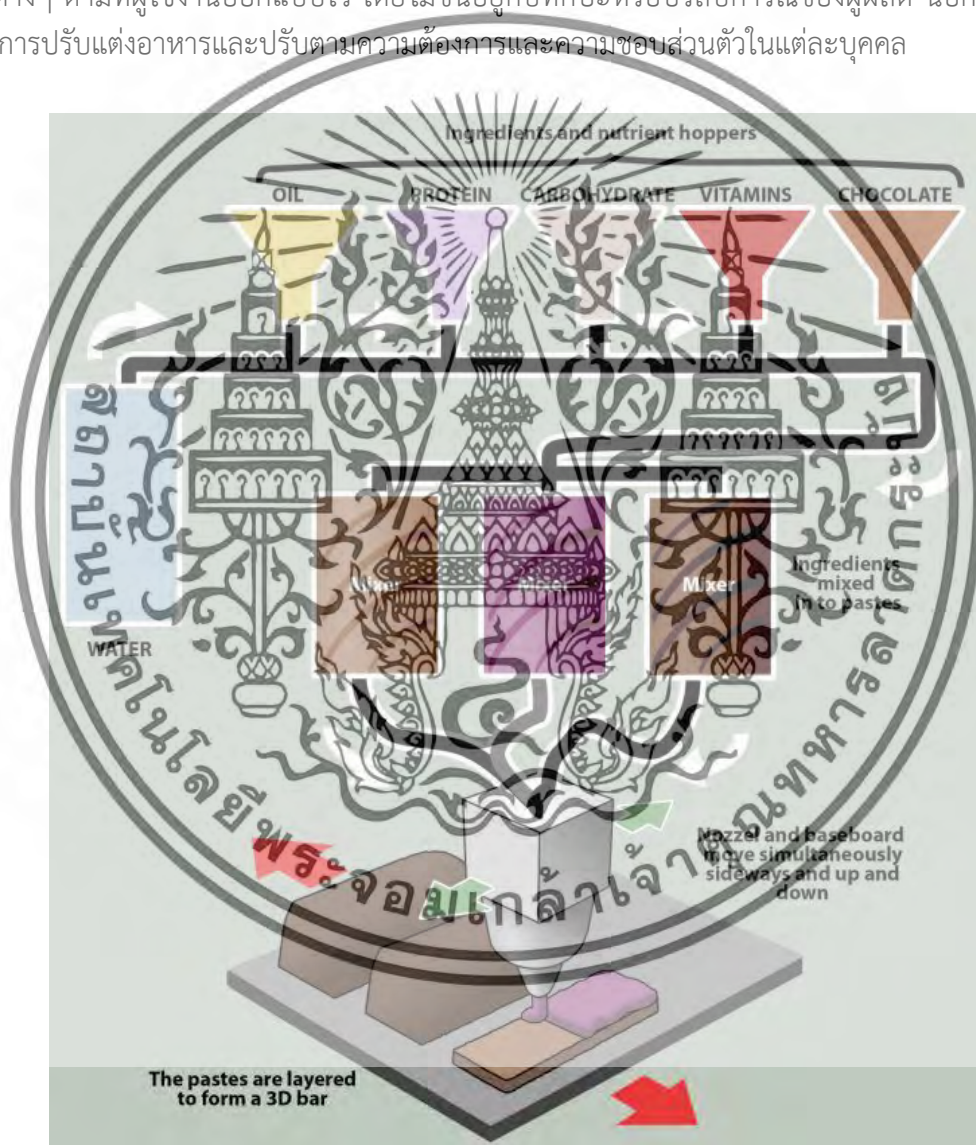


รูปที่ 2.25 ตัวอย่างเครื่องพิมพ์สามมิติระบบ Material Jetting : www.computerworld.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 เครื่องพิมพ์สามมิติสำหรับอาหาร

เครื่องพิมพ์สามมิติสำหรับอาหารเป็นเครื่องพิมพ์ที่ออกแบบมาเพื่อพิมพ์อาหารโดยเฉพาะ โดยมีหลักการทำงานง่ายๆ คือ จะมีหลอดหรือแคปซูลที่บรรจุวัตถุดิบหรืออาหารสำหรับการพิมพ์ลงไป เช่น ช็อคโกแลต น้ำตาล หรือแป้งขนม เป็นต้น จากนั้นก็จะทำการปล่อยให้เป็นหน้าที่ของเครื่องพิมพ์ในการบีบอัดวัตถุดิบหรืออาหารผ่านหัวฉีดออกเป็นรูปร่างต่างๆ ตามที่ผู้ใช้งานออกแบบไว้ ซึ่งการพิมพ์อาหารสามมิติจะทำให้เกิดความสะดวกแก่ผู้ใช้งานในการผลิตอาหารที่มีรูปร่างเหมือนกันปริมาณมากๆ หรือสามารถผลิตอาหารที่มีรูปร่างต่างๆ ตามที่ผู้ใช้งานออกแบบไว้ โดยไม่ขึ้นอยู่กับทักษะหรือประสบการณ์ของผู้ผลิต นอกจากนี้ยังเปิดประตูสู่การปรับแต่งอาหารและปรับตามความต้องการและความชอบส่วนตัวในแต่ละบุคคล



รูปที่ 2.26 หลักการทำงานของเครื่องพิมพ์สามมิติสำหรับอาหาร : www.dailymail.co.uk

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 ตัวอย่างเครื่องพิมพ์สามมิติสำหรับอาหาร : www.3dnatives.com

2.3 บทสรุป

จากรายละเอียดของเครื่องพิมพ์สามมิติ เทคนิคในการพิมพ์และวัสดุต่างๆ ที่ใช้ในเครื่องพิมพ์สามมิติ ดังที่กล่าวมาข้างต้น ทำให้ผู้วิจัยเกิดแนวความคิดที่จะพัฒนาเครื่องพิมพ์สามมิติขึ้นมาโดยจะมุ่งเน้นในการพัฒนา เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ เครื่องพิมพ์สามมิติแบบใช้กับอาหาร ระบบควบคุมสภาพแวดล้อม และระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม ตลอดจนการพัฒนาเทคนิคในการตรวจจับ ตำแหน่งการเคลื่อนที่ของหัวพิมพ์และฐานพิมพ์สำหรับเครื่องพิมพ์สามมิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

จากรายละเอียดของเครื่องพิมพ์สามมิติแบบต่างๆ ที่กล่าวไปแล้ว เครื่องพิมพ์สามมิติได้มีการพัฒนาอย่างต่อเนื่องมาโดยตลอดทั้งส่วนของฮาร์ดแวร์และเทคโนโลยีของการการขึ้นรูปชิ้นงานสามมิติแบบต่างๆ สำหรับในบทนี้ทางผู้วิจัยจะได้นำเสนอการออกแบบและสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์โดยใช้วัสดุจำพวกพลาสติกในรูปแบบที่เป็นเส้นเป็นวัสดุในการพิมพ์ขึ้นงาน โดยรายละเอียดของโครงสร้างตลอดจนส่วนประกอบต่างๆ ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมาสามารถแสดงได้ดังนี้

3.1 โครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

สำหรับโครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์สามารถแสดงได้ดังรูปที่ 3.1



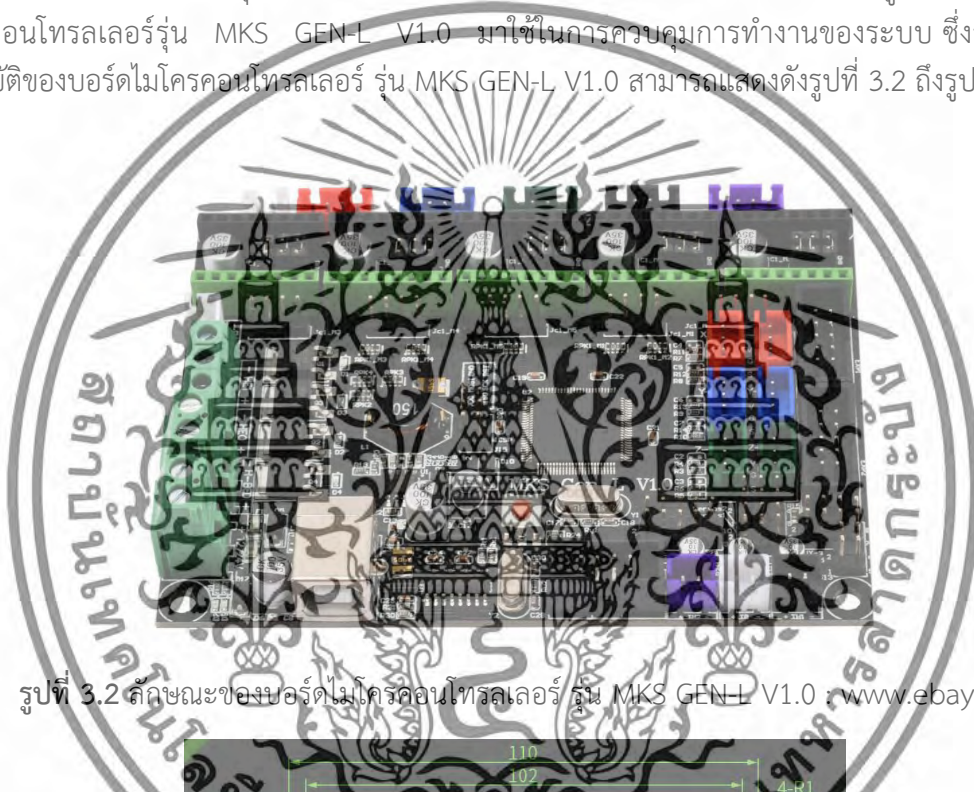
รูปที่ 3.1 โครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.1 แสดงโครงสร้างเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่จะทำการพัฒนาขึ้นมาซึ่งประกอบด้วยส่วนประกอบหลักต่างๆ ได้แก่ คอมพิวเตอร์สำหรับควบคุมระบบ (Computer Control) ระบบควบคุมหลัก (Main Controller) ชุดขับเคลื่อนมอเตอร์ (Stepper Motor Driver) ชุดขับขดลวดความร้อน (Heater Driver) ชุดแสดงผลแอลซีดี (LCD Display) และส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (3D Printing Stage) โดยรายละเอียดของอุปกรณ์แต่ละส่วนสามารถแสดงได้ดังนี้

3.1.1 ระบบควบคุมหลัก (Main Controller)

สำหรับส่วนควบคุมหลักของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ ทางผู้วิจัยเลือกใช้บอร์ดไมโครคอนโทรลเลอร์รุ่น MKS GEN-L V1.0 มาใช้ในการควบคุมการทำงานของระบบ ซึ่งลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 สามารถแสดงดังรูปที่ 3.2 ถึงรูปที่และตารางที่ 3.1

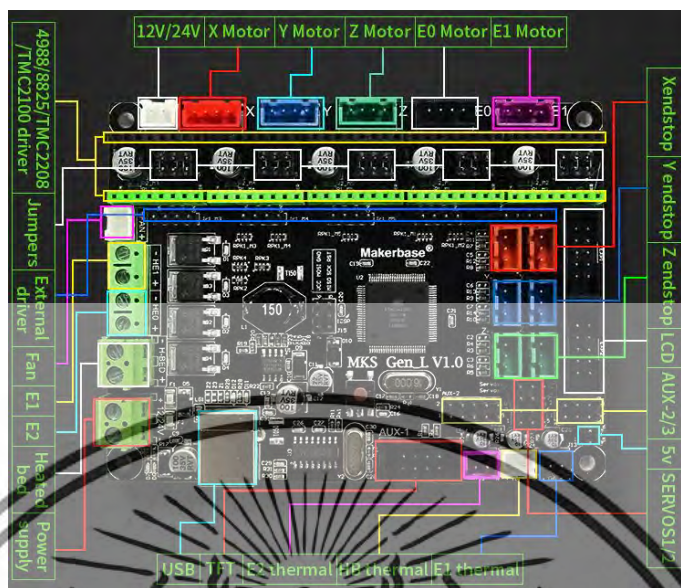


รูปที่ 3.2 ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 : www.ebay.ca



รูปที่ 3.3 ขนาดของบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 (mm) : www.vi.aliexpress.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 การเชื่อมต่อบอร์ดไมโครคอนโทรลเลอร์ รุ่น MKS GEN-L V1.0 (mm) : www.vi.aliexpress.com

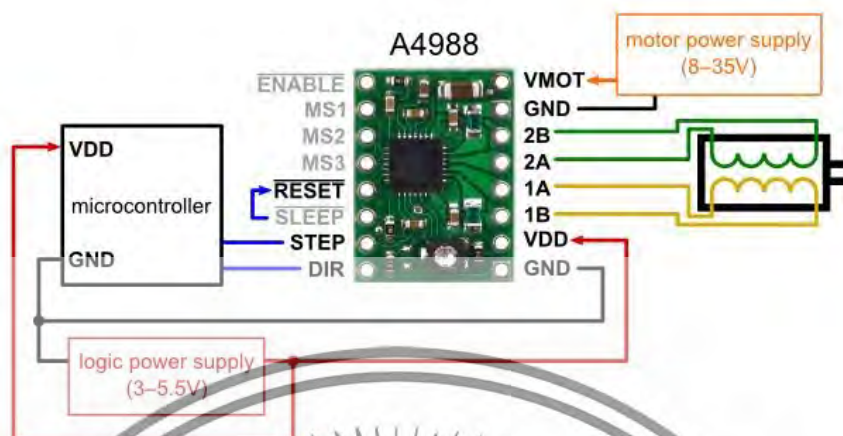
3.1.2 ชุดขับสเต็ปเปอร์มอเตอร์ (Stepper Motor Driver)

สำหรับชุดขับสเต็ปเปอร์มอเตอร์ทางผู้วิจัยเลือกใช้บอร์ด A4988 ซึ่งเป็นบอร์ดที่ได้รับความนิยมสูงถูกออกแบบมาสำหรับขับสเต็ปเปอร์มอเตอร์โดยเฉพาะ สามารถนำไปประยุกต์ใช้ได้หลากหลายรูปแบบ เช่น หุ่นยนต์ เครื่องซีเอ็นซี (CNC) หรือ เครื่องพิมพ์สามมิติ เป็นต้น โดยในโครงการวิจัยนี้จะใช้บอร์ด A4988 ในการขับสเต็ปเปอร์มอเตอร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ โดยลักษณะและการเชื่อมต่อใช้งานของบอร์ด A4988 สามารถแสดงดังรูปที่ 3.5 และรูปที่ 3.6



รูปที่ 3.5 ลักษณะของบอร์ด A4988 : www.makerfabs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ลักษณะการเชื่อมต่อใช้งานของบอร์ด A4988 : www.pololu.com

3.1.3 ชุดแสดงผลแอลซีดี (LCD Display)

สำหรับชุดแสดงผลแอลซีดีจะใช้สำหรับควบคุมและแสดงผลการทำงานของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ ซึ่งผู้วิจัยเลือกใช้บอร์ดจอแอลซีดีรุ่น MKS TFT32_L V3.0 ซึ่งมีลักษณะดังรูปที่ 3.7

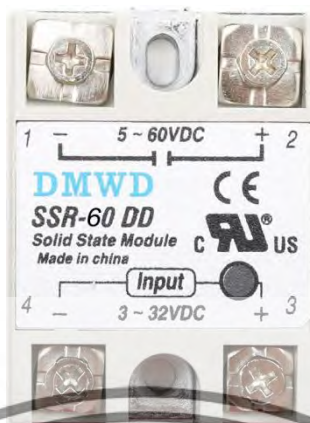


รูปที่ 3.7 บอร์ดจอแอลซีดีรุ่น MKS TFT32_L V3.0 : www.aliexpress.com

3.1.4 โซลิดสเตตรีเลย์ (Solid State Relay)

โซลิดสเตตรีเลย์เป็นอุปกรณ์ที่นิยมใช้ในการควบคุมการปิดเปิดทำงานของอุปกรณ์ทั้งในโหลดชนิดความต้านทาน (Resistive Load) เช่น ฮีตเตอร์ (Heater) หลอดไฟหรือ โหลดชนิดตัวเหนียว (Inductive Load) เช่น มอเตอร์ (Motor) ขดลวดความร้อนเนื่องจากโซลิดสเตตรีเลย์ไม่ใช้หน้าสัมผัสในการปิดเปิดแต่ใช้เทคโนโลยีของอุปกรณ์สารกึ่งตัวนำ (Semiconductor) แทนทำให้ไม่มีชิ้นส่วนที่เคลื่อนที่จึงทำให้ลดเสียงรบกวนที่เกิดขึ้นจากรีเลย์แบบหน้าสัมผัส เหมาะสมกับงานที่มีความถี่ในการตัดต่อบ่อย ลดปัญหาการสึกหรอของหน้าสัมผัส (Contact) เนื่องจากการเกิดอาร์ค (Arc) และอายุการใช้งานของโซลิดสเตตรีเลย์นานกว่าสำหรับในเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ จะใช้โซลิดสเตตรีเลย์ในการปิดเปิดการทำงานของฐานทำความร้อน (Heat bed) โดยรับสัญญาณการควบคุมมาจากบอร์ดไมโครคอนโทรลเลอร์รุ่น MKS GEN-L V1.0 โดยโซลิดสเตตรีเลย์ที่ใช้จะใช้รุ่น SSR-60DD ซึ่งมีลักษณะรูปร่าง การเชื่อมต่อใช้งาน และคุณสมบัติดังรูปที่ 3.8 ถึงรูปที่ 3.9 และตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ลักษณะรูปร่างของโซลิตสเตตรีเลย์รุ่น SSR-60DD : www.th.aliexpress.com



รูปที่ 3.9 ตัวอย่างการเชื่อมต่อใช้งานโซลิตสเตตรีเลย์รุ่น SSR-60DD : www.spanish.alibaba.com

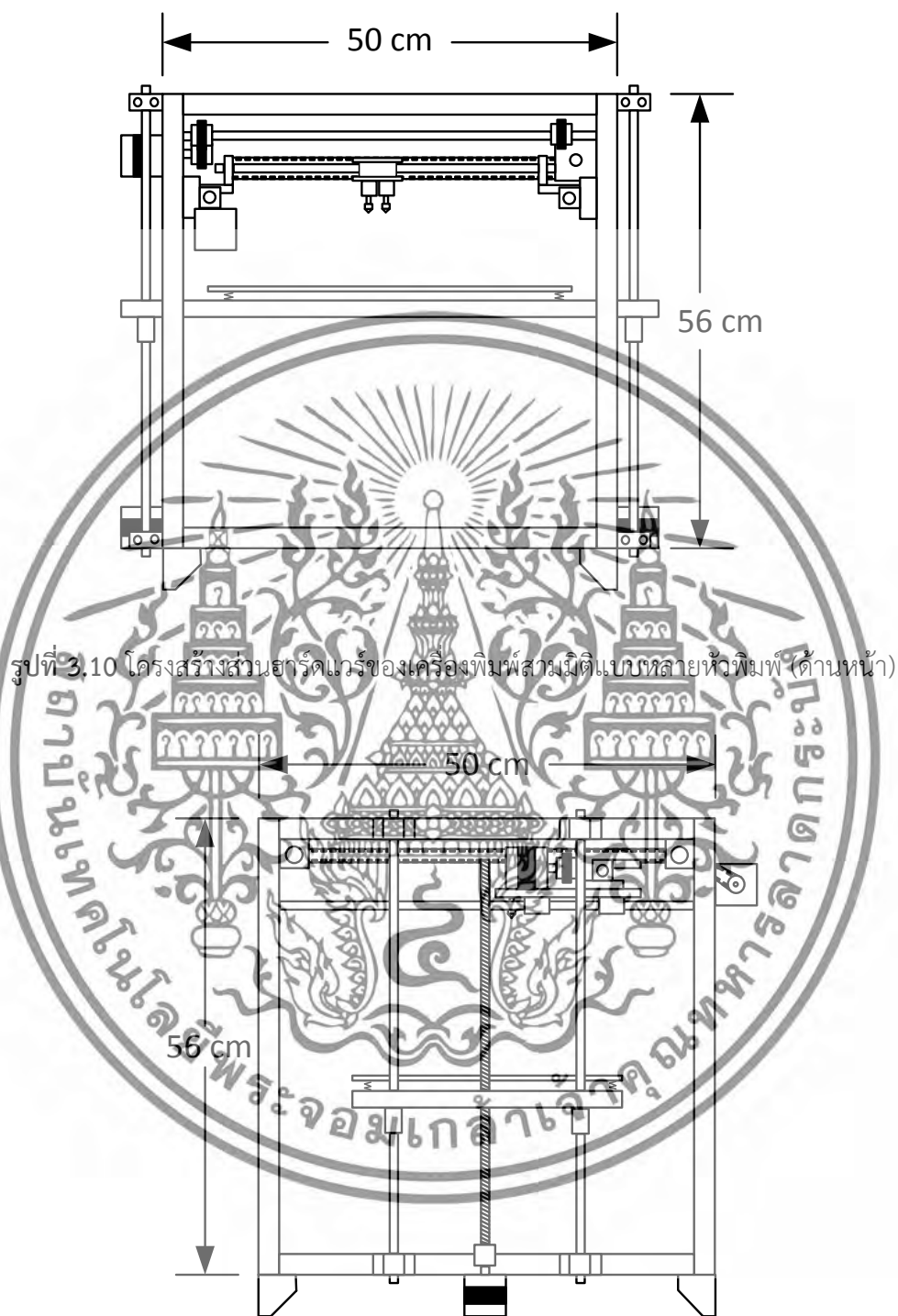
ตารางที่ 3.1 คุณสมบัติของโซลิตสเตตรีเลย์รุ่น SSR-60DD

Input	3-32VDC 12mA & 12V
Output	3-32VDC/5-60VDC(60Amp)
Control type	Isolated by Photocouple
Response time	ON<10ms/OFF<20ms
Voltage withstand	Over 2.5Kvac/1Min
Insulating strength	Over 50m/500DC
Dimmension	63*45*23.2mm

3.1.5 ฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (3D Printing Stage)

สำหรับในส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ ทางผู้วิจัยได้ทำการออกแบบและทำการสร้างโครงสร้างส่วนต่างๆขึ้นมา โดยลักษณะโครงสร้างของต้นแบบที่ทางผู้วิจัยพัฒนาขึ้นมาสามารถแสดงได้ดังรูปที่ 3.10 ถึงรูปที่ 3.12

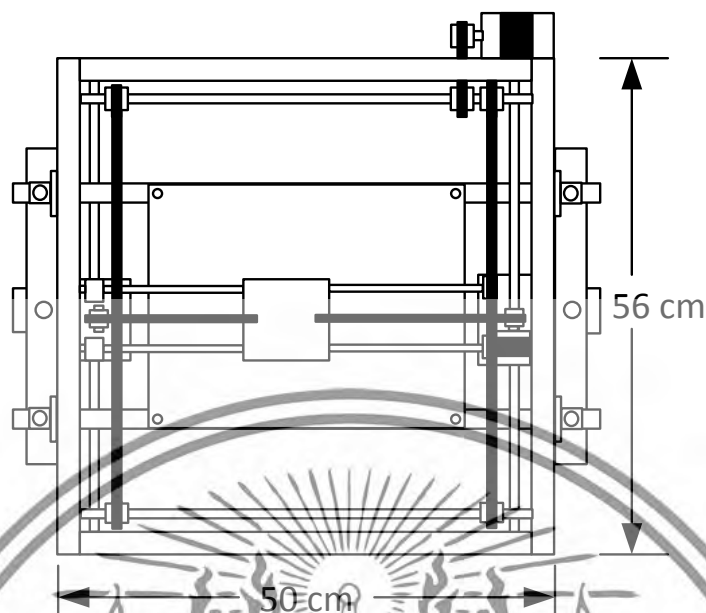
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านหน้า)

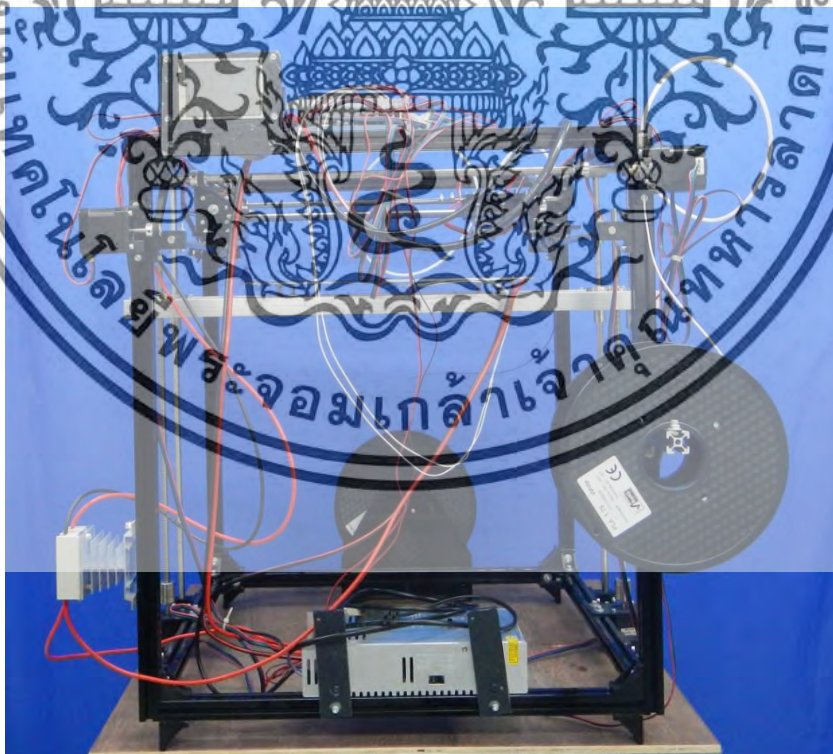
รูปที่ 3.11 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านข้าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



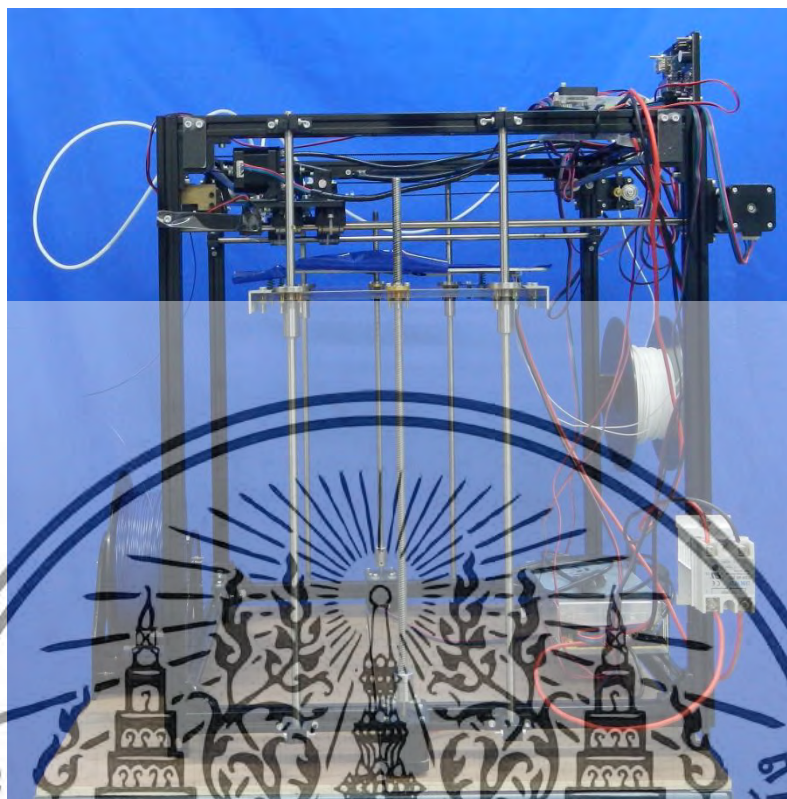
รูปที่ 3.12 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ (ด้านบน)

จากรูปที่ 3.10 ถึงรูปที่ 3.12 แสดงโครงสร้างของต้นแบบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ ที่ทางผู้วิจัยได้ทำการออกแบบขึ้นมา ทางผู้วิจัยนำโครงสร้างที่ออกแบบไปสร้างต้นแบบโดยใช้ลูนีเนียมโพรไฟล์มาทำการสร้าง โดยลักษณะโครงสร้างของต้นแบบที่ทางผู้วิจัยสร้างขึ้นมาสามารถแสดงได้ดังรูปที่ 3.13 ถึงรูปที่ 3.16

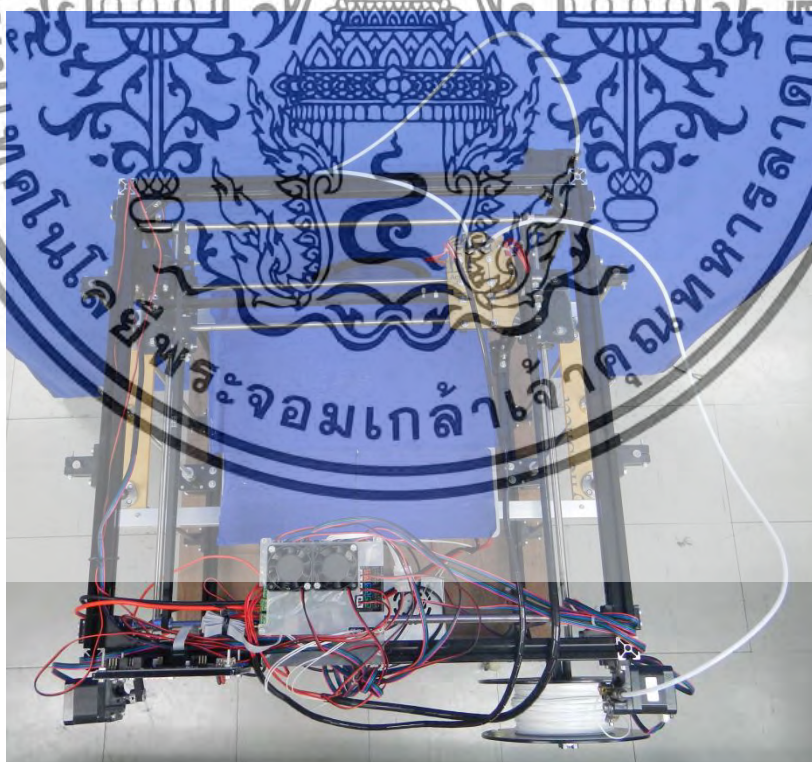


รูปที่ 3.13 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

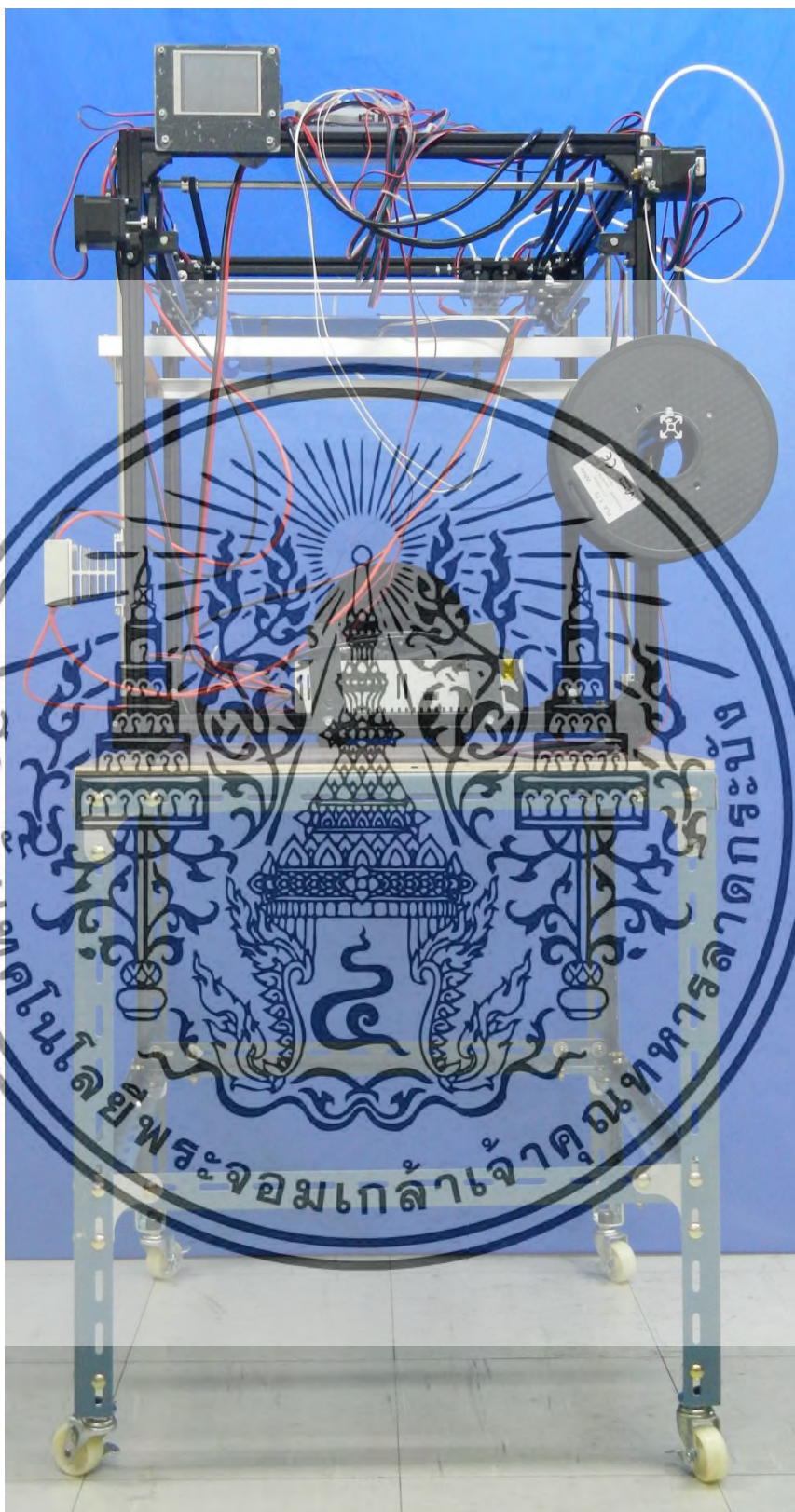


รูปที่ 3.14 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านข้าง)



รูปที่ 3.15 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

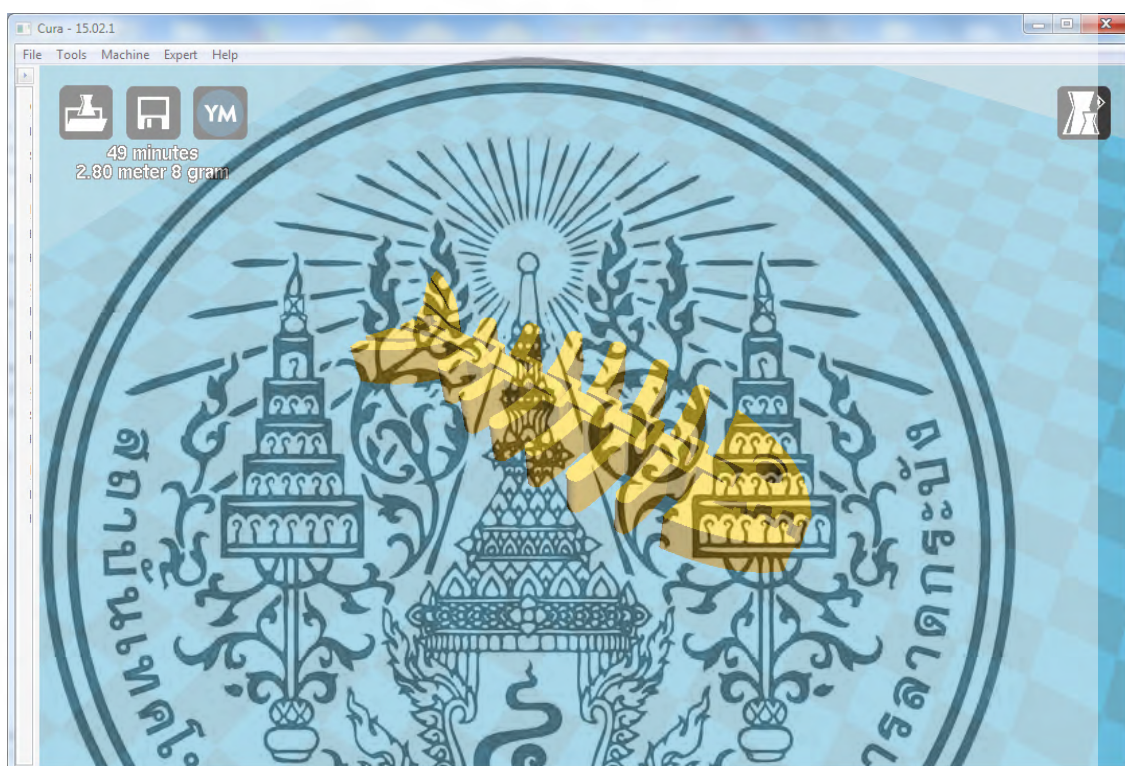


รูปที่ 3.16 เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์พร้อมฐานรองที่สามารถเคลื่อนที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.6 โปรแกรมสำหรับควบคุมการทำงานของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

สำหรับโปรแกรมควบคุมการทำงานของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ ทางผู้วิจัยเลือกใช้โปรแกรม Cura ซึ่งเป็นโปรแกรม Open source ที่ใช้ในการคำนวณเส้นทางเดินของหัวพิมพ์ (Tool path) ซึ่งเรียกว่า Slicer โดย โปรแกรม Slicer จะทำหน้าที่ในการแบ่งโมเดลสามมิติที่ออกแบบไว้ให้เป็นชั้นๆและคำนวณหาเส้นทางเดินของหัวพิมพ์ ซึ่งตัวอย่างหน้าจอของโปรแกรม Cura สามารถแสดงได้ดังรูปที่ 3.17



รูปที่ 3.17 ตัวอย่างหน้าจอของโปรแกรม Cura

3.2 การทดสอบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

จากโครงสร้างของเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ทางผู้วิจัยได้ทำการออกแบบและสร้างต้นแบบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ขึ้นมา ทางผู้วิจัยจะได้ทำการทดสอบเครื่องต้นแบบกับฟิลาเมนต์แบบ PLA (PLA Filament) หรือ Polylactic-acid Filament ซึ่งเป็นพลาสติกได้มาจากส่วนผสม วัสดุทางธรรมชาติ เช่น ส่วนประกอบข้าวโพด หรือ ธัญญาพืช ดังตัวอย่างแสดงในรูปที่ 3.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



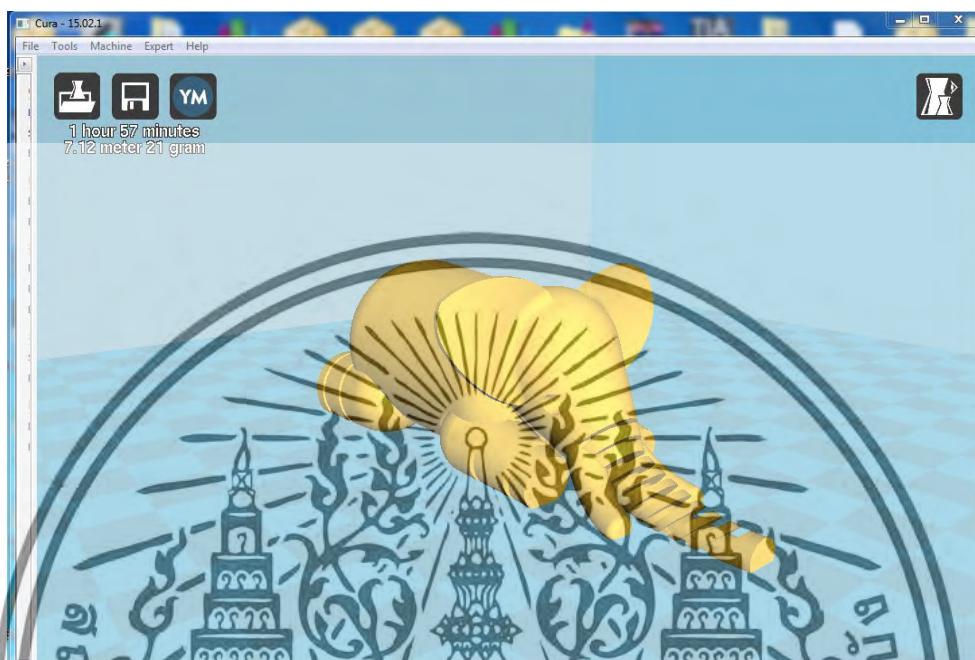
รูปที่ 3.18 ตัวอย่างของฟิลาเมนต์แบบ PLA (PLA Filament) ที่ใช้ในการทดสอบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ : www.technologyoutlet.co.uk

สำหรับการทดสอบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ทำการสร้างขึ้นมา จะใช้ต้นแบบชิ้นงานสำหรับการพิมพ์จากเว็บไซต์ของ Thingiverse (<https://www.thingiverse.com/>) มาใช้ในการทดสอบการพิมพ์ชิ้นงานของเครื่องต้นแบบที่พัฒนาขึ้นมาโดยในการทดสอบจะแยกออกเป็น 2 แบบ คือการทดสอบโดยใช้หัวพิมพ์เดียว และการทดสอบโดยใช้หลายหัวพิมพ์ ดังรายละเอียดต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 การทดสอบโดยใช้หัวพิมพ์เดียว

สำหรับการทดสอบนี้ จะใช้เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ทำการสร้างขึ้นมาเพียงหัวพิมพ์เดียวในการพิมพ์ชิ้นงาน ดังแสดงในรูปที่ 3.19 ถึง รูปที่ 3.26



รูปที่ 3.19 รูปต้นแบบของชิ้นงานสามมิติแบบ Elephant ก่อนที่จะนำไปทำการพิมพ์



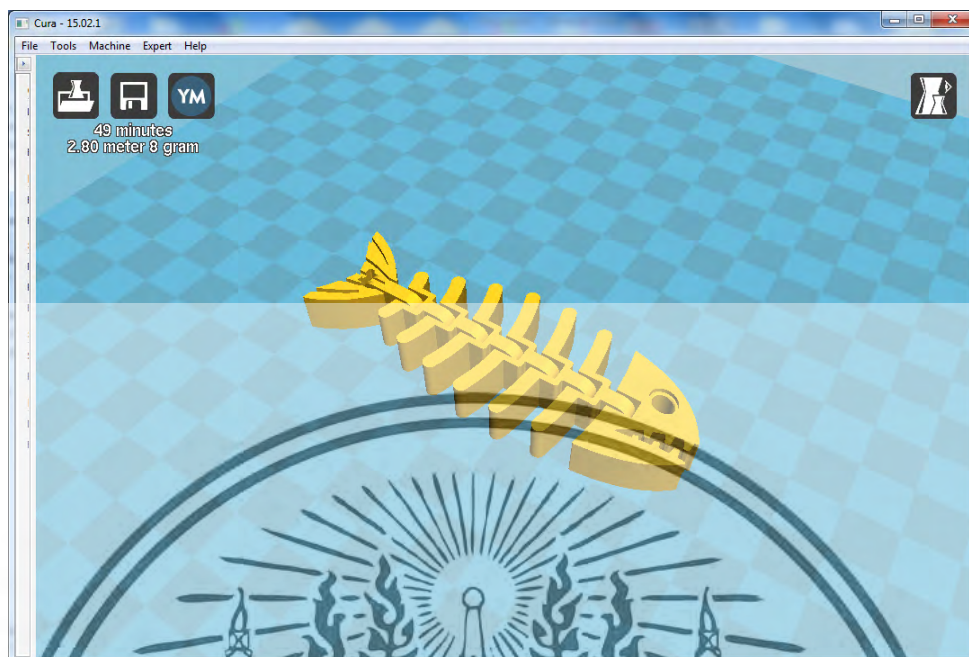
รูปที่ 3.20 ชิ้นงานสามมิติแบบ Elephant ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 ชิ้นงานสามมิติแบบ Elephant ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

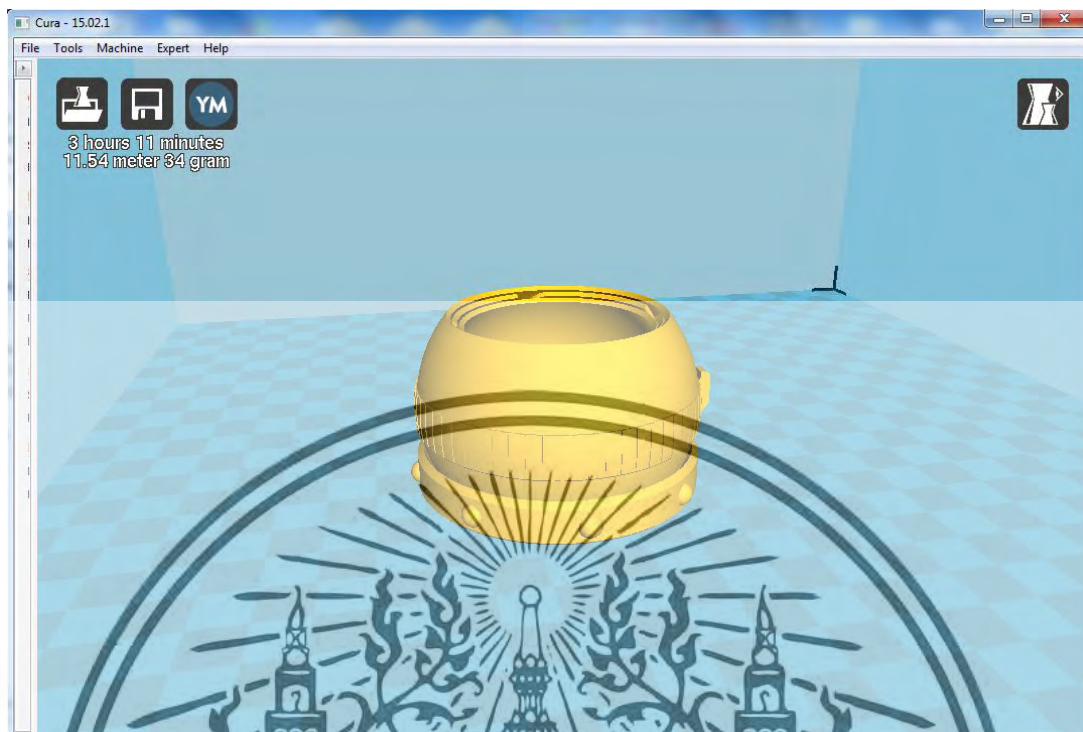


รูปที่ 3.23 รูปต้นแบบของชิ้นงานสามมิติแบบ Fish Fossil ก่อนที่จะนำไปทำการพิมพ์



รูปที่ 3.24 ชิ้นงานสามมิติแบบ Fish Fossil ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 รูปต้นแบบของชิ้นงานสามมิติแบบ Blinking Iris Google ก่อนที่จะนำไปทำการพิมพ์

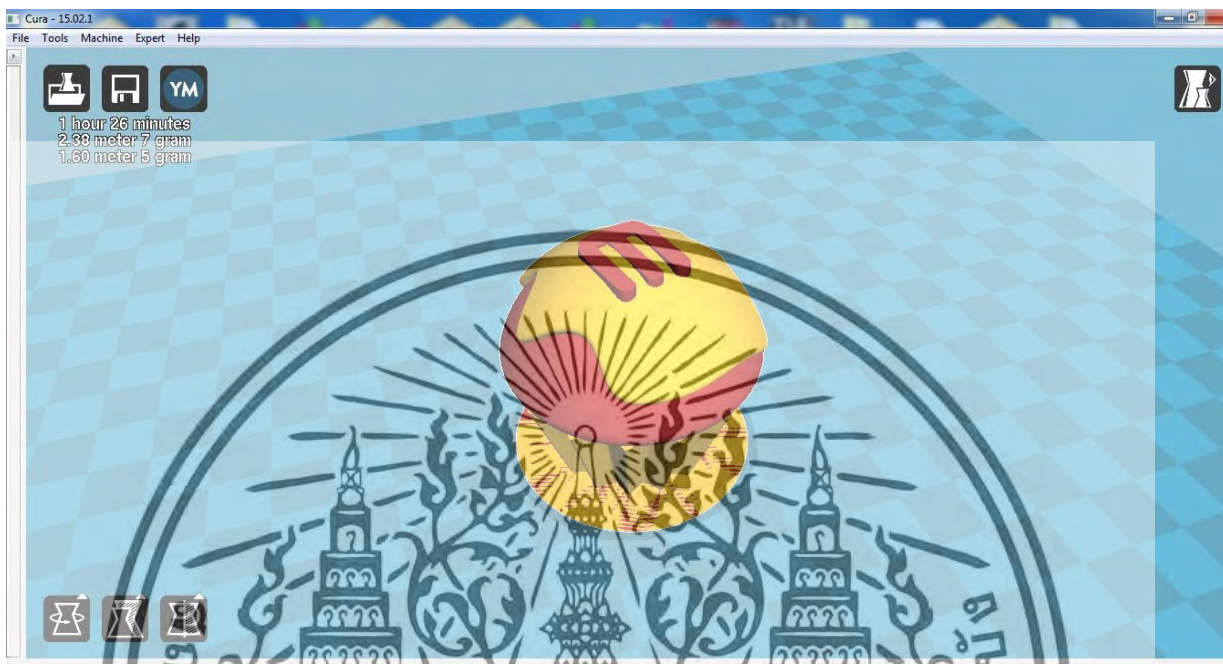


รูปที่ 3.26 ชิ้นงานสามมิติแบบ Blinking Iris Google ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 การทดสอบโดยใช้แบบหลายหัวพิมพ์

สำหรับการทดสอบนี้จะใช้เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่ทำการสร้างโดยใช้หลายหัวพิมพ์ในการพิมพ์ชิ้นงาน ดังแสดงในรูปที่ 3.27 ถึงรูปที่ 3.30



รูปที่ 3.27 รูปต้นแบบของชิ้นงานสามมิติแบบ Cupcake ก่อนที่จะนำไปทำการพิมพ์



รูปที่ 3.28 ชิ้นงานสามมิติแบบ Cupcake ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีขาวและสีฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.29 รูปต้นแบบของชิ้นงานสามมิติแบบ Fish Fossil ก่อนที่จะนำไปทำการพิมพ์



รูปที่ 3.30 ชิ้นงานสามมิติแบบ Fish Fossil ที่พิมพ์โดยใช้ฟิลาเมนต์แบบ PLA สีขาวและสีฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 บทสรุป

จากการพัฒนา สร้าง และทดสอบเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ดังรายละเอียดที่กล่าวมาข้างต้น แสดงให้เห็นว่าเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์ที่พัฒนาขึ้นมาสามารถพิมพ์ชิ้นงานสามมิติในรูปแบบต่างๆ ได้เป็นอย่างดี โดยใช้วัสดุในการพิมพ์ที่เป็นฟิลาเมนต์แบบ PLA (PLA Filament) หรือ Polylactic-acid Filament



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

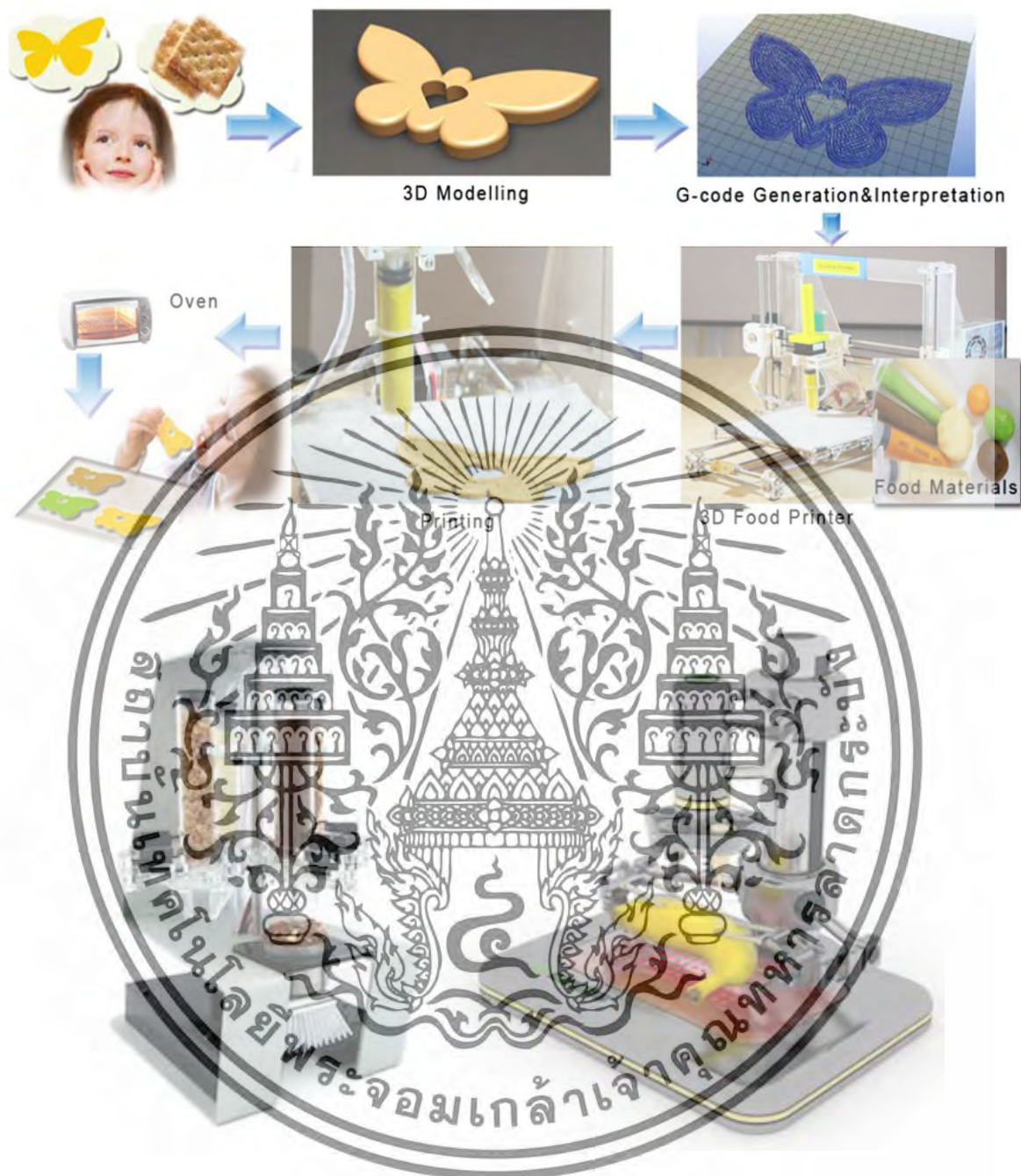
บทที่ 4

เครื่องพิมพ์สามมิติสำหรับอาหาร

สำหรับในบทนี้ผู้วิจัยจะได้กล่าวถึงการออกแบบและสร้างเครื่องพิมพ์สามมิติสำหรับอาหาร[1] เนื่องจากในปัจจุบันประเทศไทยมีนโยบายจากรัฐบาลในทางที่จะทำให้ประเทศไทยเป็น “ครัวของโลก” ส่งผลทำให้มีการเร่งพัฒนาระบบต่างๆ ที่จะนำมาช่วยในการผลิต ควบคุม ดูแล และตรวจสอบคุณภาพของอาหารให้มีความปลอดภัยทุกขั้นตอนตั้งแต่กระบวนการผลิตวัตถุดิบให้มีสะอาดและความปลอดภัยจากสารพิษต่างๆ และสามารถตรวจสอบที่มาของวัตถุดิบได้ การแปรรูปวัตถุดิบให้เป็นสินค้าด้วยเทคโนโลยีที่ทันสมัยและปลอดภัย และการจัดจำหน่ายที่มีประสิทธิภาพ รวดเร็ว และปลอดภัย ทั้งนี้เพื่อสร้างความเชื่อมั่นให้กับผู้บริโภคทั้งในและต่างประเทศ [2] ดังนั้นโครงการวิจัยนี้จึงได้มีแนวความคิดในการพัฒนาเครื่องพิมพ์สามมิติสำหรับอาหารขึ้นมาโดยใช้วัสดุและเทคโนโลยีภายในประเทศเพื่อเป็นแนวทางในการส่งเสริมการผลิตอาหารที่มีความสะอาดและปลอดภัยสูง นอกจากนี้ยังทำให้เกิดความรวดเร็วในการผลิตสินค้าที่มีลักษณะรูปแบบเดียวกันโดยไม่ต้องพึ่งความชำนาญของผู้ผลิต ซึ่งจะช่วยให้ประเทศไทยเป็น “ครัวของโลก” ได้เป็นอย่างดี โดยรายละเอียดของเครื่องพิมพ์สามมิติที่จะทำการพัฒนาขึ้นมาสามารถแสดงได้ดังรายละเอียดต่อไปนี้

4.1 แนวความคิดของเครื่องพิมพ์สามมิติสำหรับอาหาร

สำหรับแนวความคิดในการพัฒนาเครื่องพิมพ์สามมิติสำหรับอาหารนั้น ในปัจจุบันได้มีการศึกษาค้นคว้าและการทำวิจัยขึ้นมามากมาย ไม่ว่าจะเป็นการพัฒนาทางด้านของตัวเครื่องพิมพ์สามมิติสำหรับอาหาร วัสดุอาหารในการทำการพิมพ์ ตลอดจนเทคนิคในการออกแบบ โมเดลของอาหารและเทคนิคในการพิมพ์อาหารแบบต่างๆ ซึ่งทางผู้วิจัยจะได้อธิบายรายละเอียดดังต่อไปนี้ แนวคิดของเครื่องพิมพ์สามมิติสำหรับอาหารเริ่มมาจากความต้องการผลิตขนมหรืออาหารที่มีลักษณะรูปร่างต่างๆ ของผู้บริโภค ซึ่งจากความต้องของผู้บริโภคจะถูกนำมาสร้างโมเดลในรูปแบบสามมิติด้วยโปรแกรมต่างๆ เช่น AutoCAD, Solid Work, 3Ds Max, Zbrush, Maya, SketchUp และ Adobe Photoshop เป็นต้น จากนั้นจะนำโมเดลที่ได้มาแปลงให้อยู่ในรูปแบบ G-code ซึ่งเป็นภาษาที่เครื่องพิมพ์สามมิติใช้ในการควบคุมตัวเครื่องด้วยโปรแกรมสำหรับใช้กับเครื่องพิมพ์สามมิติ เช่น Cura, Simplify3, Kisslicer, และ Slic3R เป็นต้น G-code ที่ได้จะถูกส่งไปควบคุมการพิมพ์ขนมหรืออาหารตามรูปแบบที่ออกแบบไว้ ดังขั้นตอนที่แสดงดังในรูปที่ 4.1



รูปที่ 4.1 แนวความคิดของเครื่องพิมพ์สามมิติสำหรับอาหาร [1], www.futuristspeaker.com

4.2 เทคนิคของเครื่องพิมพ์สามมิติสำหรับอาหาร

ในปัจจุบันได้มีการพัฒนาเครื่องพิมพ์สามมิติสำหรับอาหารด้วยเทคนิคต่างๆ ขึ้นมามากมาย ซึ่งแต่ละเทคนิคก็มีข้อดีข้อเสียแตกต่างกันไปดังรายละเอียดต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1 Selective Laser Sintering/Hot Air Sintering

สำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้ใช้เลเซอร์ (Laser) หรืออากาศร้อน (Hot Air) ในการสร้างความร้อนเพื่อเผาผงน้ำตาลหรือผงแป้งให้หลอมรวมกันเป็นของแข็งตามรูปร่างที่เราต้องการ โดยการเคลื่อนที่ฐานรองชิ้นงานในแนวระนาบแกน X และ Y เมื่อทำการสร้างเสร็จหนึ่งชั้นจะทำการเกลี่ยผงน้ำตาลหรือผงแป้งเพื่อทำการสร้างชิ้นงานชั้นต่อไป ซึ่งเครื่องพิมพ์จะทำแบบนี้ไปเรื่อยๆ ในแต่ละชั้นจนได้ขนมหรืออาหารในรูปแบบสามมิติตามลักษณะที่ออกแบบไว้ โดยลักษณะโครงสร้างของเครื่องพิมพ์สามมิติสำหรับอาหารที่ใช้เทคนิคนี้สามารถแสดงได้ดังรูปที่ 4.2 และรูปที่ 4.3



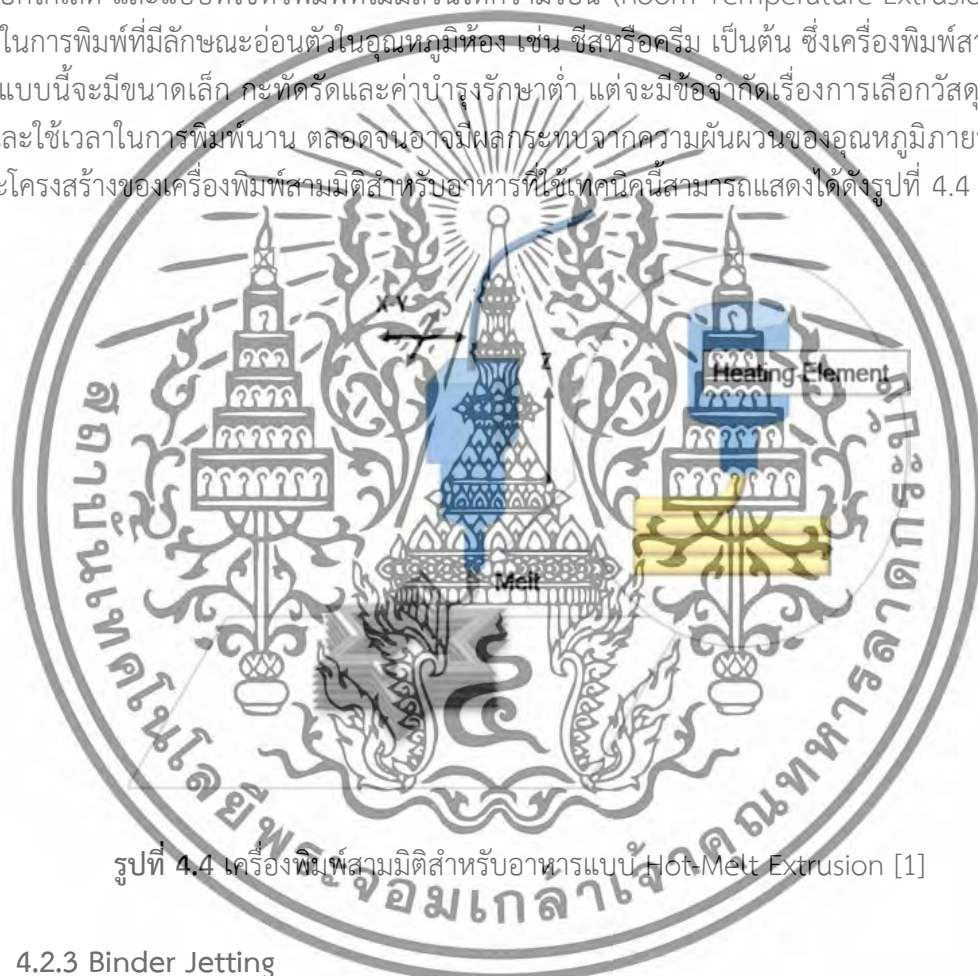
รูปที่ 4.2 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Selective Laser Sintering [1]

รูปที่ 4.3 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Selective Hot Air Sintering [1]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 Hot-Melt Extrusion/Room Temperature Extrusion

สำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้จะใช้เทคนิคการอัดส่วนประกอบของขนมหรืออาหาร เช่น ช็อคโกแลต ซีส ครีม เป็นต้น ผ่านหัวพิมพ์เพื่อสร้างชิ้นงานให้มีรูปแบบตามต้องการโดยการเลื่อนฐานรองชิ้นงานในแนวระนาบแกน X และ Y ให้ได้รูปร่างตามต้องการ เมื่อทำการสร้างเสร็จหนึ่งชั้นก็จะทำการเลื่อนหัวพิมพ์ขึ้นเพื่อสร้างชิ้นงานในชั้นถัดไป ซึ่งเครื่องพิมพ์จะทำแบบนี้ไปเรื่อยๆ ในแต่ละชั้นจนได้ขนมหรืออาหารในรูปแบบสามมิติตามลักษณะที่ออกแบบไว้ ซึ่งเทคนิคนี้จะมีทั้งแบบใช้หัวพิมพ์ที่มีส่วนให้ความร้อน (Hot-Melt Extrusion) ซึ่งเหมาะสำหรับวัสดุในการพิมพ์ที่ต้องการความร้อนในการหลอมละลาย เช่น ช็อคโกแลต และแบบที่ใช้หัวพิมพ์ที่ไม่มีส่วนให้ความร้อน (Room Temperature Extrusion) ซึ่งเหมาะกับวัสดุในการพิมพ์ที่มีลักษณะอ่อนตัวในอุณหภูมิห้อง เช่น ซีสหรือครีม เป็นต้น ซึ่งเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้จะมีขนาดเล็ก กะทัดรัดและค่าบำรุงรักษาต่ำ แต่จะมีข้อจำกัดเรื่องการเลือกวัสดุในการนำมาพิมพ์ และใช้เวลาในการพิมพ์นาน ตลอดจนอาจมีผลกระทบจากความผันผวนของอุณหภูมิภายนอก สำหรับลักษณะโครงสร้างของเครื่องพิมพ์สามมิติสำหรับอาหารที่ใช้เทคนิคนี้สามารถแสดงได้ดังรูปที่ 4.4

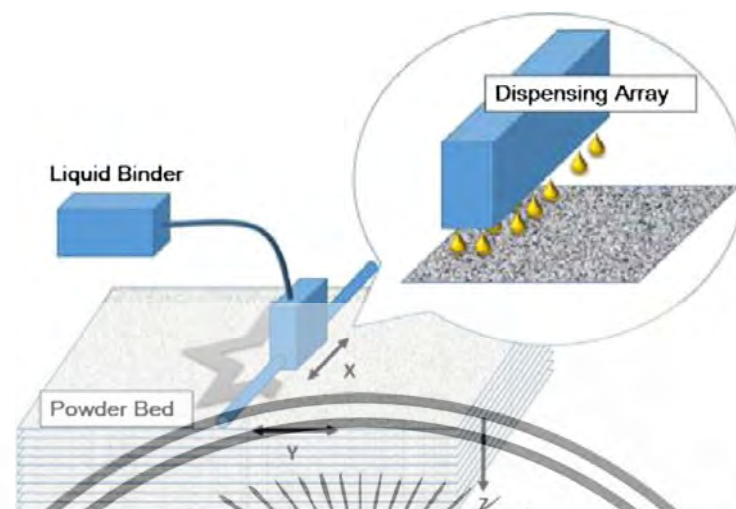


รูปที่ 4.4 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Hot-Melt Extrusion [1]

4.2.3 Binder Jetting

สำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้จะอาศัยการใช้หัวพิมพ์พ่นสารยึดเกาะที่ทานได้ลงไปบนฐานรองที่เป็นผงแป้งหรือน้ำตาลทำให้การเกาะตัวของแป้งหรือน้ำตาลให้เป็นรูปร่างตามต้องการ โดยตัวเครื่องจะทำการการเลื่อนหัวพิมพ์ในแนวระนาบแกน X และ Y เพื่อทำการพ่นสารยึดเกาะให้ได้รูปร่างตามต้องการ เมื่อทำการสร้างเสร็จหนึ่งชั้นจะทำการเกลี่ยผงน้ำตาลหรือผงแป้งเพื่อทำการสร้างชิ้นงานชั้นต่อไป ซึ่งเครื่องพิมพ์จะทำแบบนี้ไปเรื่อยๆ ในแต่ละชั้นจนได้ขนมหรืออาหารในรูปแบบสามมิติตามลักษณะที่ออกแบบไว้ สำหรับลักษณะโครงสร้างของเครื่องพิมพ์สามมิติสำหรับอาหารที่ใช้เทคนิคนี้สามารถแสดงได้ดังรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Binder Jetting [1]

4.2.4 Inkjet Printing

สำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้จะมีหลักการทำงานคล้ายกับเครื่องพิมพ์แบบอิงค์เจ็ทดังแสดงในรูปที่ 4.6 ซึ่งเครื่องพิมพ์แบบนี้จะใช้หัวพิมพ์ที่มีลักษณะเหลวในการพิมพ์โดยใช้หัวฉีดที่ขับเคลื่อนโดยเมมเบรนนิวเมติก (Pneumatic membrane nozzle jets) เพื่อขับวัสดุพิมพ์ให้หยดลงบนฐานรองเกิดเป็นรูปร่างตามต้องการ เมื่อทำการพิมพ์เสร็จหนึ่งชั้นจะทวนหัวพิมพ์ขึ้นเพื่อทำการสร้างชั้นงานชั้นต่อไป ซึ่งเครื่องพิมพ์จะทำงานแบบนี้ไปเรื่อยๆ จนได้ขนมหรืออาหารในรูปแบบสามมิติตามลักษณะที่ออกแบบไว้ ซึ่งปกติแล้วเครื่องพิมพ์สามมิติสำหรับอาหารแบบนี้จะเหมาะๆ สำหรับตกแต่งหรือเติมพื้นผิว อาหาร เช่น การตกแต่งหน้า พิซซ่า ขนมปังกรอบและเค้ก เป็นต้น



รูปที่ 4.6 เครื่องพิมพ์สามมิติสำหรับอาหารแบบ Inkjet Printing [1]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรายละเอียดของเครื่องพิมพ์สามมิติสำหรับอาหารด้วยเทคนิคต่างๆ ดังที่กล่าวมาซึ่งในแต่ละเทคนิคได้มีการนำมาประยุกต์ใช้ในการผลิตทางการค้าดังตัวอย่างในตารางที่ 4.1

ตารางที่ 4.1 ตัวอย่างเครื่องพิมพ์สามมิติสำหรับอาหารของบริษัทต่างๆ [1]

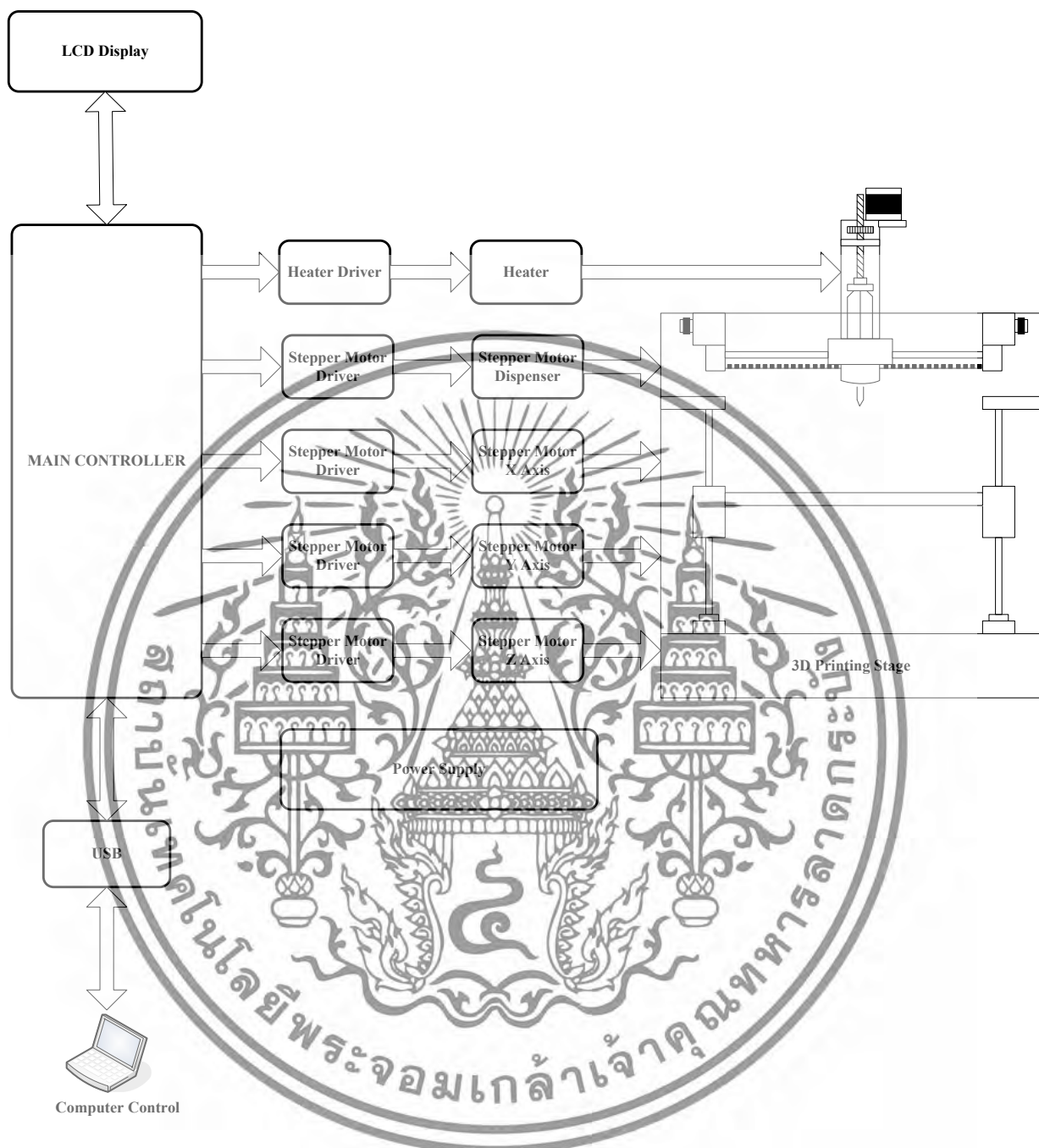
Company	Chocedge	Natural Machines	3D systems	De Good Innovationsa
Machine	Choc Creator	Foodini	ChefJet	FoodJet
Technologies	Hot-melt extrusion	Room temperature extrusion	Inkjet powder printing	Inkjet printing
Materials	Food polymer powder such as chocolate	Semisolid high-viscosity material such as dough	Powder such as sugars starch, corn flour, flavors, and liquid binder	such as paste or puree
Platforms	Motorized stage Heating unit Extrusion device	Motorized stage Extrusion device	Motorized stage Inkjet binder printhead Powder bed	Motorized stage Inkjet printhead Thermal control unit
Fabricated products	Customized chocolate	Customized pizza and cookies	Sugar cube in full color	Customized cookies, bench-top food paste shaping

สำหรับในโครงการวิจัยนี้จะนำเอาเทคนิค Hot-Melt-Extrusion มาใช้ในการพัฒนาเครื่องพิมพ์สามมิติสำหรับอาหารดังรายละเอียดต่อไปนี้

4.3 การออกแบบและสร้างเครื่องพิมพ์สามมิติสำหรับอาหาร

สำหรับเครื่องพิมพ์สามมิติสำหรับอาหารที่จะทำการพัฒนาจะประกอบด้วยส่วนประกอบหลักต่างๆ ได้แก่ คอมพิวเตอร์สำหรับควบคุมระบบ (Computer Control) ระบบควบคุมหลัก (Main Controller) ชุดขับเคลื่อนมอเตอร์ (Stepper Motor Driver) ชุดขับเคลื่อนความร้อน (Heater Driver) ชุดแสดงผลแอลซีดี (LCD Display) และส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (3D Food Printing Stage) ซึ่งสามารถแสดงได้ดังบล็อกไดอะแกรมในรูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



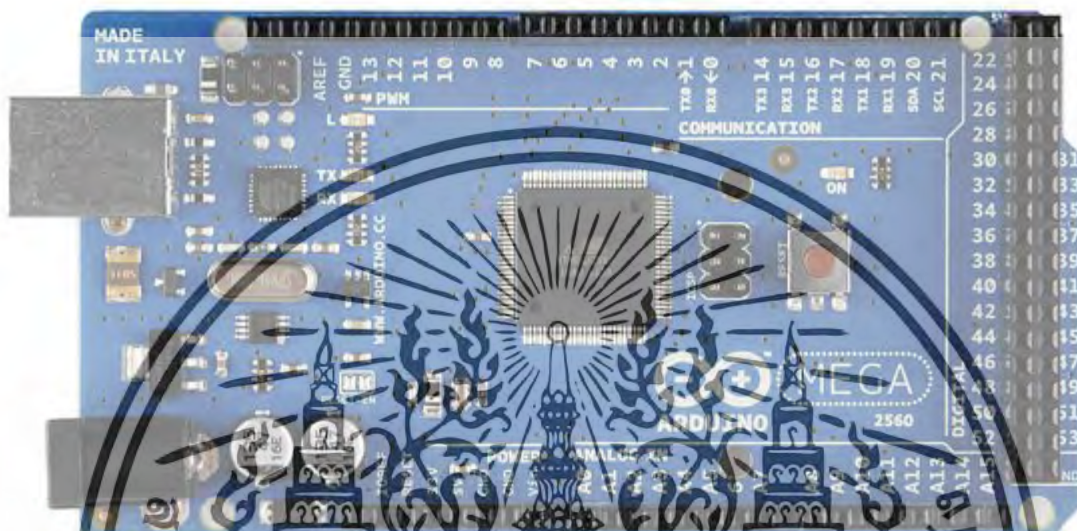
รูปที่ 4.7 บล็อกไดอะแกรมของเครื่องพิมพ์สามมิติสำหรับอาหารที่จะพัฒนาขึ้นมา

จากรูปที่ 4.7 แสดงบล็อกไดอะแกรมของเครื่องพิมพ์สามมิติสำหรับอาหารที่จะพัฒนาขึ้นมาซึ่งรายละเอียดของอุปกรณ์แต่ละส่วนสามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 ระบบควบคุมหลัก (Main Controller)

สำหรับส่วนควบคุมหลักของเครื่องพิมพ์สามมิติสำหรับอาหาร ทางผู้วิจัยเลือกใช้บอร์ดไมโครคอนโทรลเลอร์ ATmega2560 มาใช้ในการควบคุมการทำงานของระบบ ซึ่งลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ ATmega2560 สามารถแสดงดังรูปที่ 4.8 และตารางที่ 4.2



รูปที่ 4.8 ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ ATmega2560: www.arduinoall.com

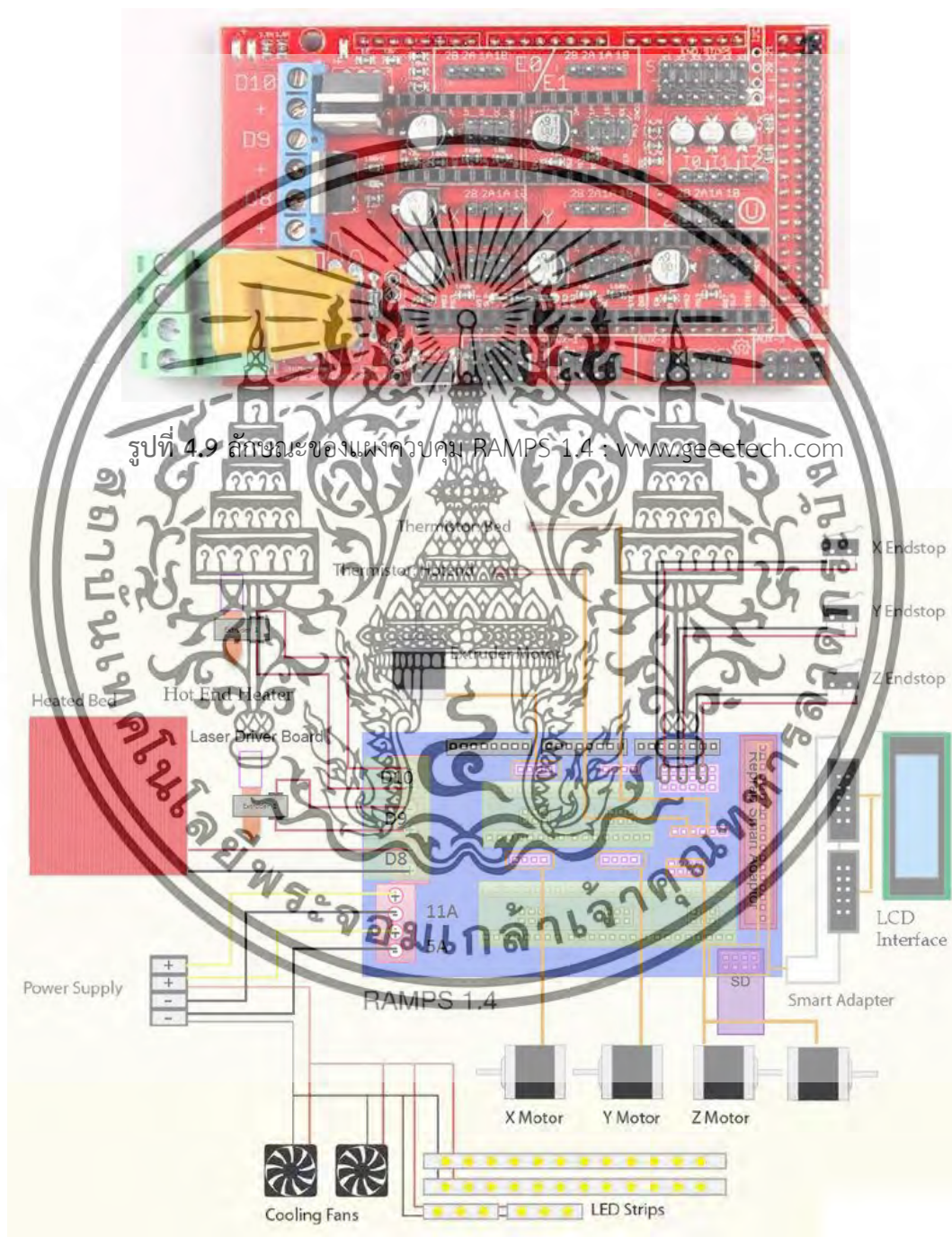
ตารางที่ 4.2 คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ ATmega2560

Microcontroller	ATmega2560
Operating Voltage	5V
Input Voltage (recommended)	7-12V
Input Voltage (limits)	6-20V
Digital I/O Pins	14 provide PWM output
Analog Input Pins	16
DC Current per I/O Pin	40 mA
DC Current for 3.3V Pin	50 mA
Flash Memory	256 KB of which 4 KB used by bootloader
SRAM	8 KB
EEPROM	4 KB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 แผงควบคุม RAMPS 1.4

แผงควบคุม RAMPS 1.4 ใช้สำหรับการเชื่อมต่อบอร์ดไมโครคอนโทรลเลอร์ ATmega2560 อุปกรณ์ต่างๆ ของเครื่องพิมพ์สามมิติสำหรับอาหาร เช่น หัวพิมพ์ ชุดสเต็ปเปอร์มอเตอร์ เป็นต้น โดยลักษณะของตัวบอร์ดและการเชื่อมต่ออุปกรณ์ต่างๆ ของแผงควบคุม RAMPS 1.4 สามารถแสดงได้ดังรูปที่ 4.9 และรูปที่ 4.10



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 ชุดขับสเต็ปเปอร์มอเตอร์ (Stepper Motor Driver)

สำหรับชุดขับสเต็ปเปอร์มอเตอร์ทางผู้วิจัยเลือกใช้บอร์ด A4988 ซึ่งเป็นบอร์ดที่ได้รับความนิยมสูงถูกออกแบบมาสำหรับขับสเต็ปเปอร์มอเตอร์โดยเฉพาะ สามารถนำไปประยุกต์ใช้ได้หลากหลายรูปแบบ เช่น หุ่นยนต์ เครื่องซีเอ็นซี (CNC) หรือ เครื่องพิมพ์สามมิติ เป็นต้น โดยลักษณะและคุณสมบัติของบอร์ด A4988 สามารถแสดงดังรูปที่ 4.11 และตารางที่ 4.3



รูปที่ 4.11 ลักษณะของบอร์ด A4988: www.kuonshun.en.made-in-china.com

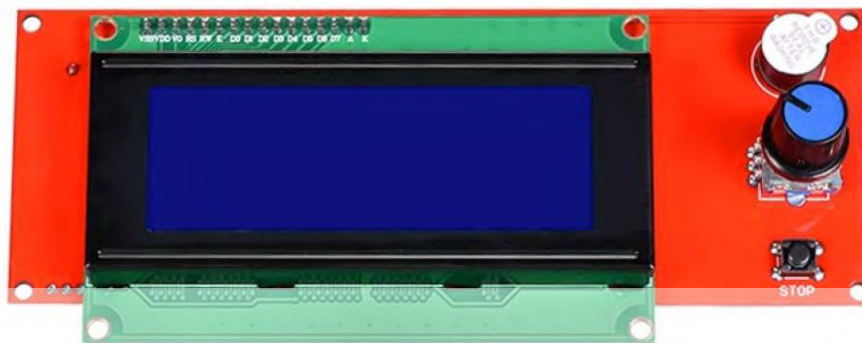
ตารางที่ 4.3 คุณสมบัติของบอร์ด A4988

Technical Specs	Value
Operating Voltage	8 - 35 V
Logic Voltage	3 - 5.5 V
Continuous current per phase	1 A
Maximum current per phase	2 A
Microstep resolutions	Full, 1/2, 1/4, 1/8, and 1/16

4.3.4 ชุดแสดงผลแอลซีดี (LCD Display)

สำหรับชุดแสดงผลแอลซีดีจะใช้สำหรับควบคุมและแสดงผลการทำงานของเครื่องพิมพ์สามมิติสำหรับอาหาร ซึ่งผู้วิจัยเลือกใช้บอร์ดจอแอลซีดีรุ่น 2004 LCD Control Board ซึ่งมีลักษณะดังรูปที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 บอร์ดจอแอลซีดีรุ่น 2004 LCD Control Board : www.thai.bestpriceupdate.com

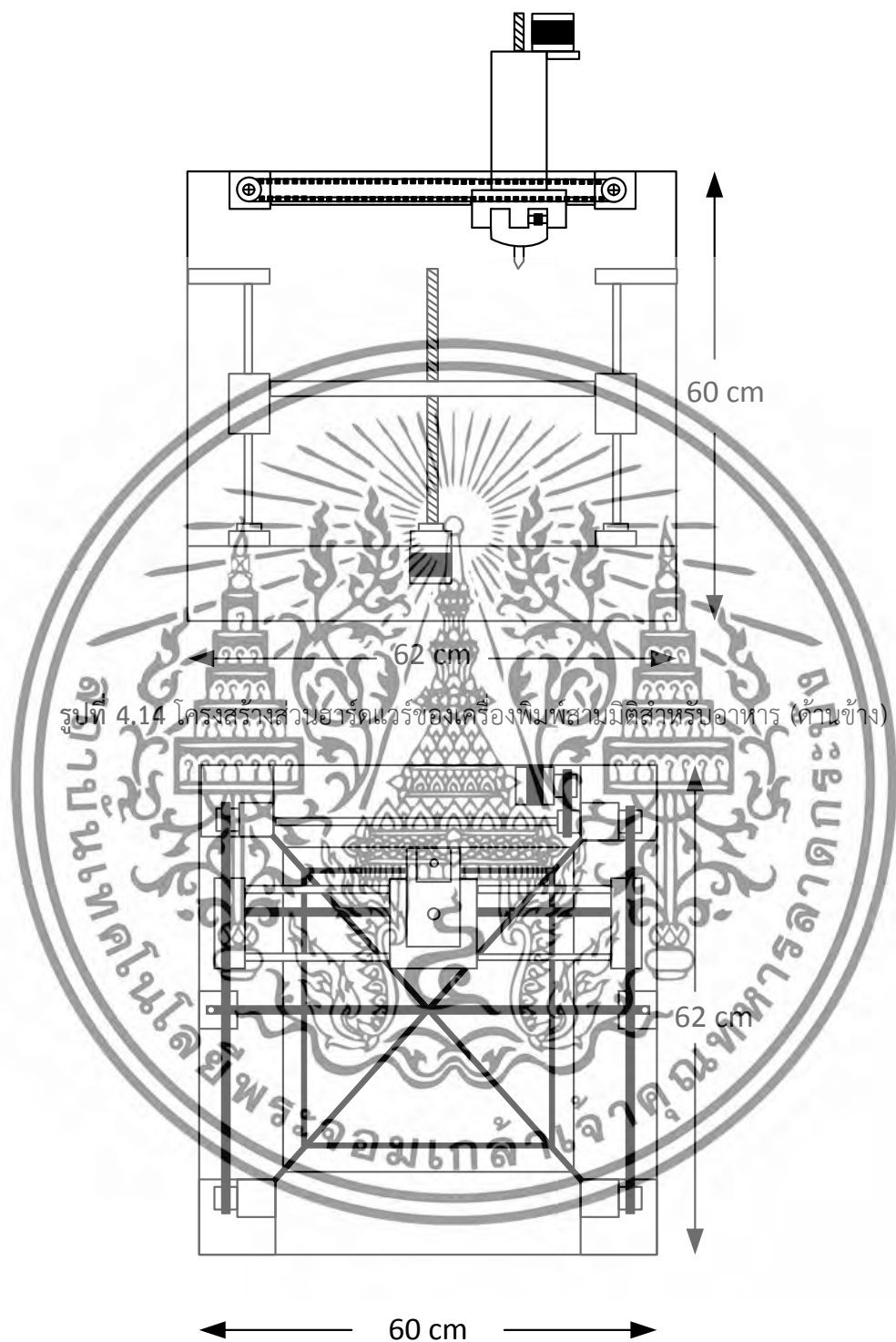
4.3.5 ฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (3D Food Printing Stage)

สำหรับในส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหารทางผู้วิจัยได้ทำการออกแบบและทำการสร้างโครงสร้างส่วนต่างๆขึ้นมา โดยลักษณะโครงสร้างของต้นแบบที่ทางผู้วิจัยพัฒนาขึ้นมาสามารถแสดงได้ดังรูปที่ 4.13 ถึงรูปที่ 4.15



รูปที่ 4.13 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านข้าง)

รูปที่ 4.15 โครงสร้างส่วนฮาร์ดแวร์ของเครื่องพิมพ์สามมิติสำหรับอาหาร (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.12 ถึงรูปที่ 4.14 แสดงโครงสร้างของต้นแบบเครื่องพิมพ์สามมิติสำหรับอาหาร ที่ทางผู้วิจัยได้ทำการออกแบบขึ้นมา ทางผู้วิจัยนำโครงสร้างที่ออกแบบไปสร้างต้นแบบโดยใช้แผ่นอะคริลิก (Acrylic) มาทำการสร้าง โดยลักษณะโครงสร้างของต้นแบบที่ทางผู้วิจัยสร้างขึ้นมาสามารถแสดงได้ดังรูปที่ 4.16 ถึงรูปที่ 4.18



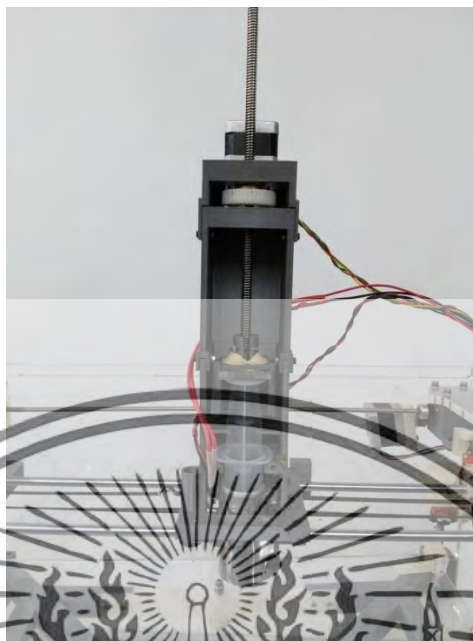
รูปที่ 4.16 เครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ที่ได้ออกแบบพัฒนาขึ้นมา (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 เครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ (ด้านบน)

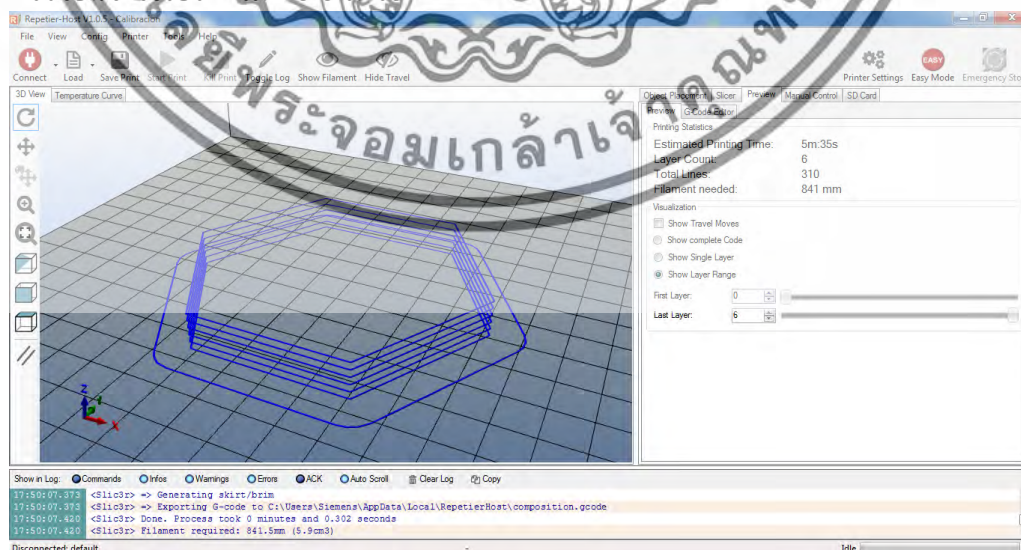
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 หัวพิมพ์ที่สร้างขึ้นสำหรับเครื่องพิมพ์สามมิติสำหรับอาหารแบบหนึ่งหัวพิมพ์ (ด้านบน)

4.3.6 โปรแกรมสำหรับควบคุมการทำงานของเครื่องพิมพ์สามมิติสำหรับอาหาร

สำหรับโปรแกรมควบคุมการทำงานของเครื่องพิมพ์สามมิติสำหรับอาหาร ทางผู้วิจัยเลือกใช้โปรแกรม Repetier Host ซึ่งเป็นโปรแกรม Open source ที่ใช้ในการติดต่อกับการเครื่องพิมพ์สามมิติสำหรับอาหาร โดยโปรแกรม Repetier Host จะทำหน้าที่ในการติดต่อสื่อสารกับเครื่องพิมพ์สามมิติสำหรับอาหารและเรียกโปรแกรมที่ใช้ในการคำนวณเส้นทางเดินของหัวพิมพ์ (Tool path) ซึ่งเรียกว่า Slicer เช่น โปรแกรม Cura โปรแกรม Slic3R เป็นต้น โดยโปรแกรม Slicer จะทำหน้าที่ในการแบ่งโมเดลสามมิติที่ออกแบบไว้ให้เป็นชั้นๆ และคำนวณหาเส้นทางเดินของหัวพิมพ์ ซึ่งโปรแกรม Slicer ที่ใช้ในโครงการวิจัยนี้จะใช้โปรแกรม Cura มาใช้



รูปที่ 4.19 ตัวอย่างหน้าจอของโปรแกรม Repetier Host

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดสอบเครื่องพิมพ์สามมิติสำหรับอาหาร

จากเครื่องพิมพ์สามมิติสำหรับอาหารที่ได้ทำการสร้างขึ้นมา ทางผู้วิจัยได้ทำการทดสอบเครื่องต้นแบบโดยใช้ช็อกโกแลตขาว (White chocolate) และช็อกโกแลตดำ (Dark Chocolate) มาใช้เป็นวัสดุในการทดสอบการพิมพ์ดังแสดงในรูปที่ 4.20



(ก) ช็อกโกแลตขาว (White chocolate) : www.bakerstreet.co.th

(ข) ช็อกโกแลตดำ (Dark Chocolate) : www.bakerstreet.co.th

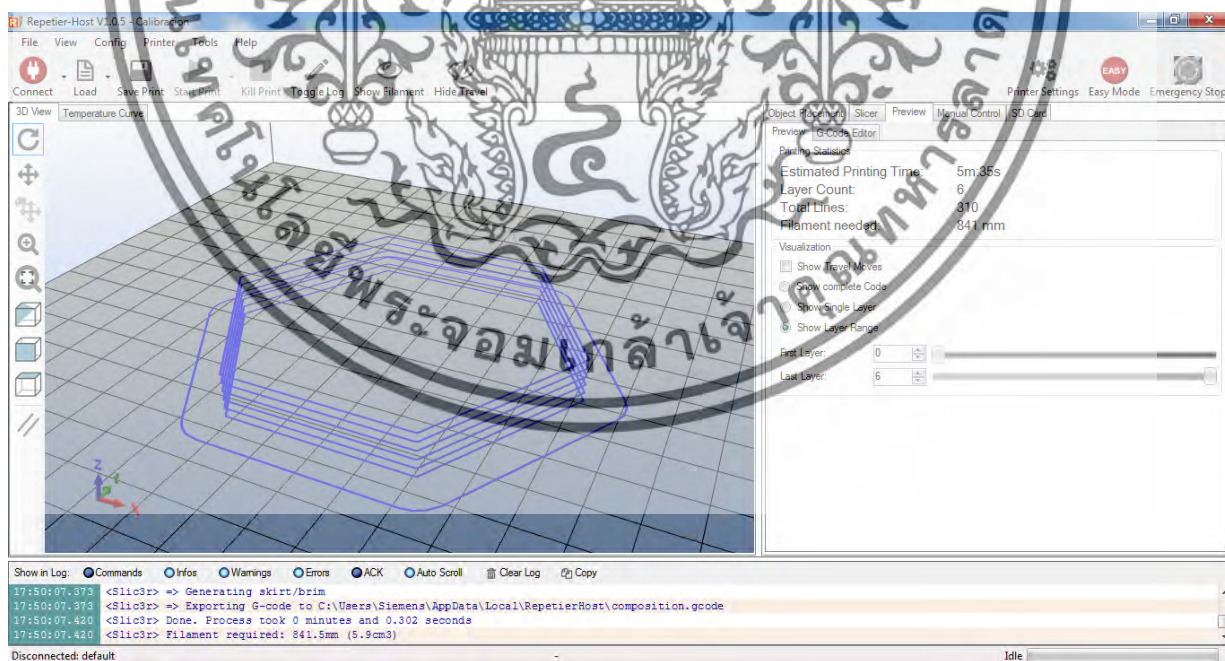
รูปที่ 4.20 ช็อกโกแลต สำหรับใช้ในการทดสอบต้นแบบเครื่องพิมพ์สามมิติสำหรับอาหาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในการทดสอบจะทำการออกแบบชิ้นงานที่จะทำการพิมพ์ด้วยโปรแกรม Solidworks และทำการพิมพ์ชิ้นงานที่ออกแบบขึ้นด้วยต้นแบบเครื่องพิมพ์สามมิติสำหรับอาหารที่พัฒนาขึ้นมา ซึ่งสามารถแสดงได้ในรูปที่ 4.21 ถึงรูปที่ 4.37

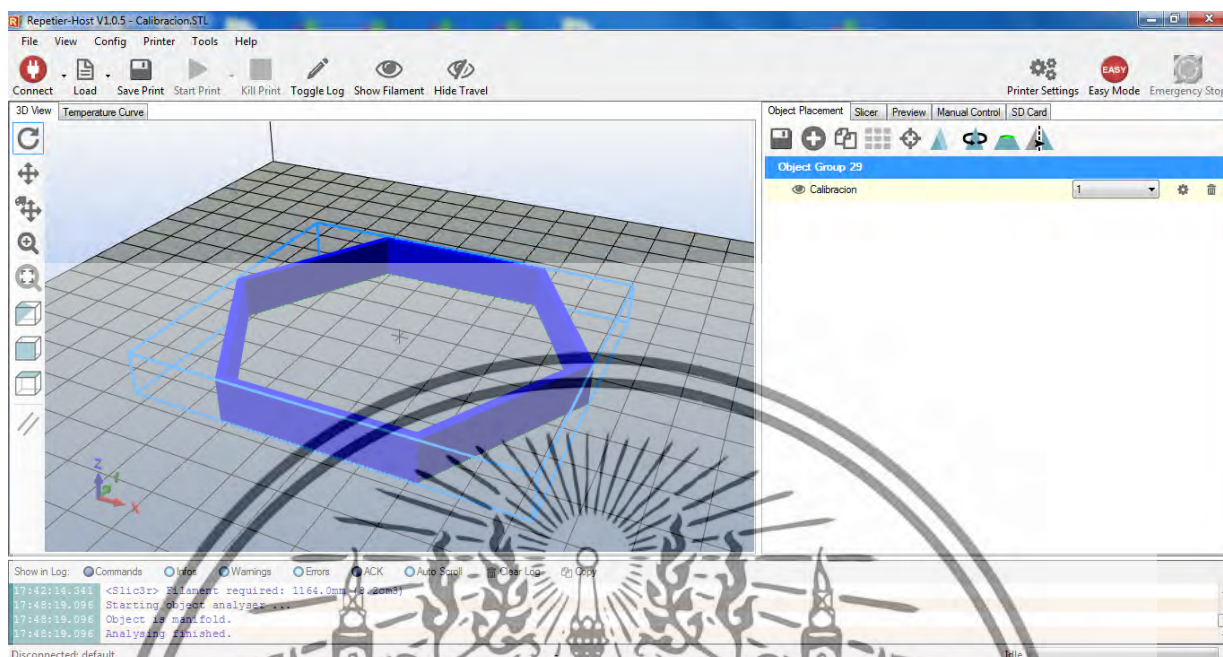


รูปที่ 4.21 รูปต้นแบบของชิ้นงานสามมิติแบบหกเหลี่ยมก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier



รูปที่ 4.22 หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติแบบหกเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.23 หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติแบบหกเหลี่ยมเสร็จสิ้น

รูปที่ 4.24 ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ช็อกโกแลตดำ (ด้านหน้า)

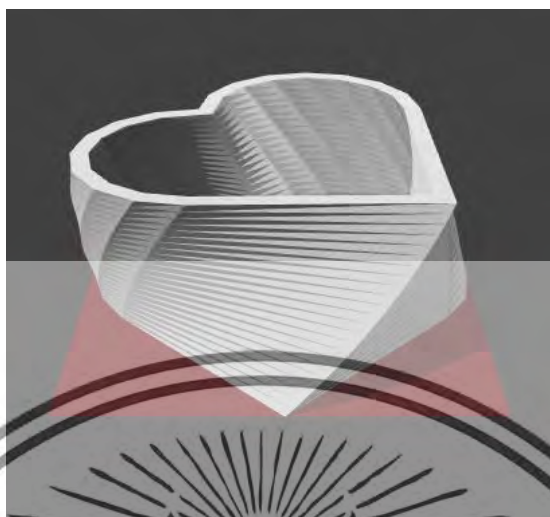
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



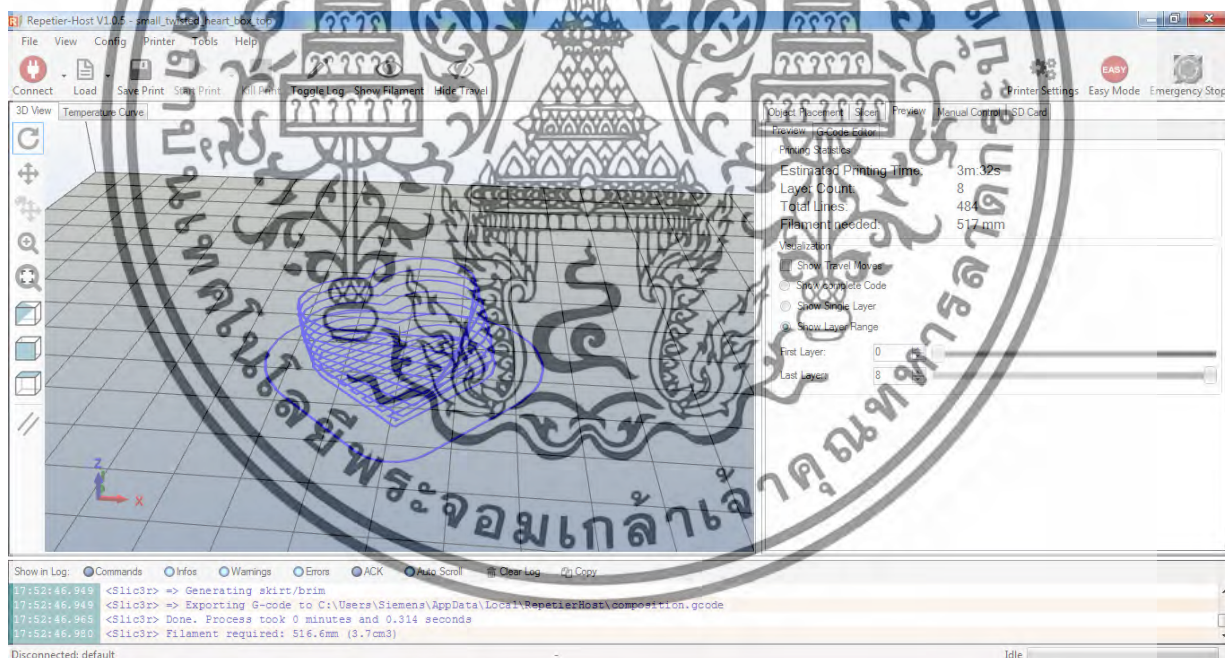
รูปที่ 4.25 ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ช็อกโกแลตดำ (ด้านบน)

รูปที่ 4.26 ชิ้นงานสามมิติแบบหกเหลี่ยมที่พิมพ์โดยใช้ช็อกโกแลตดำ (ด้านข้าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

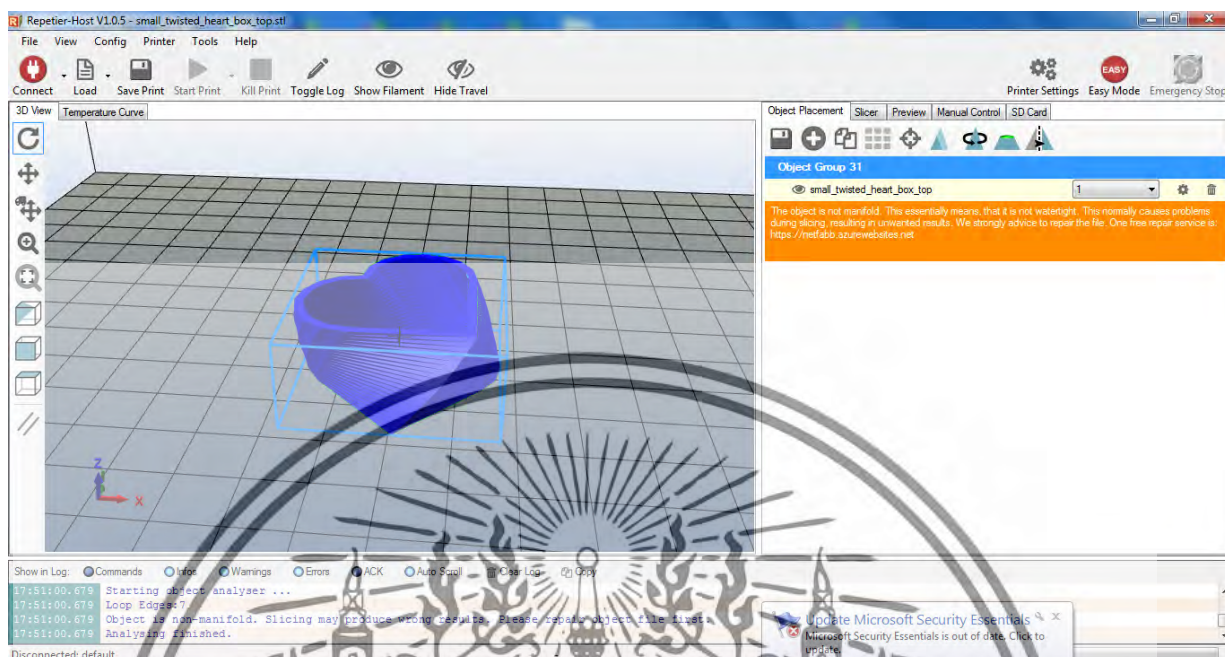


รูปที่ 4.27 รูปต้นแบบของชิ้นงานสามมิติรูปหัวใจก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier



รูปที่ 4.28 หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติรูปหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.29 หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติรูปหัวใจเสร็จสิ้น

รูปที่ 4.30 ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ช็อกโกแลตขาว (ด้านหน้า)

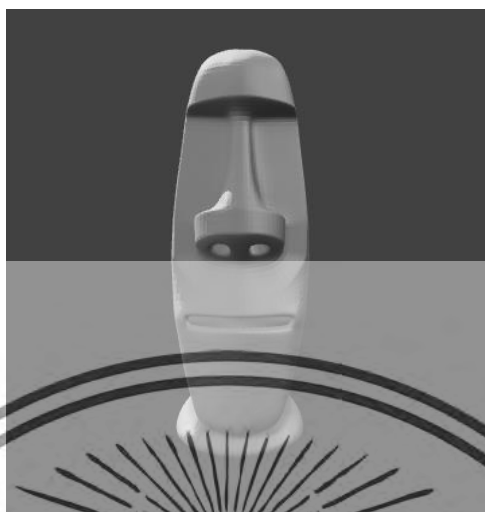
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



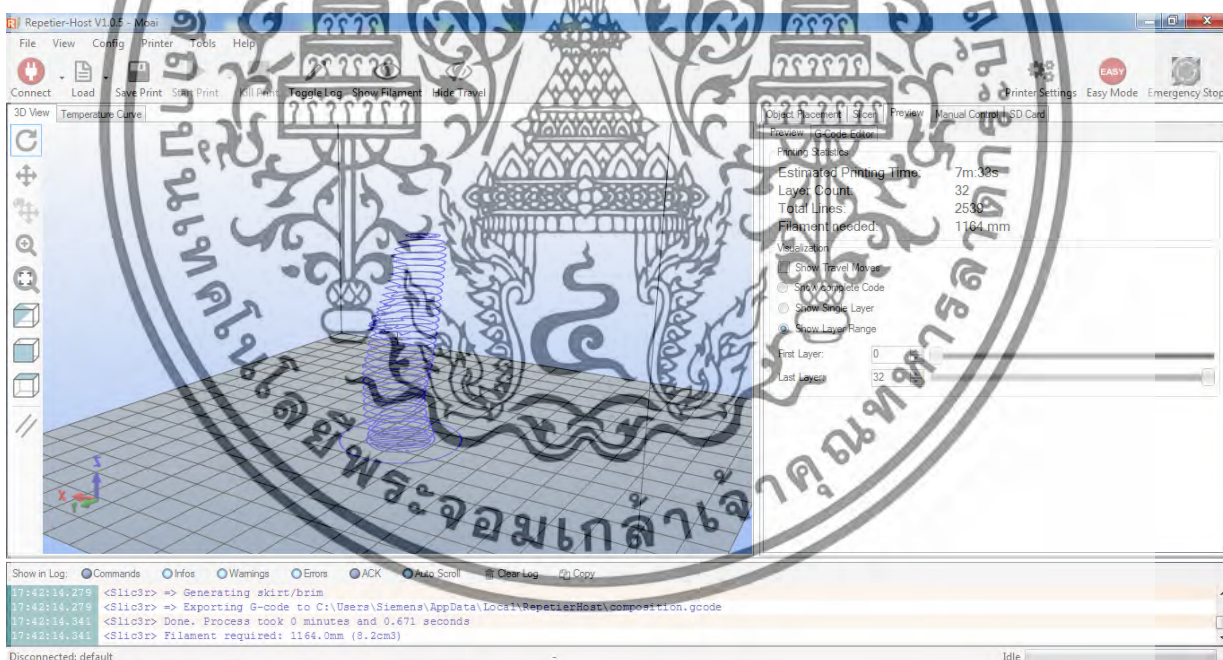
รูปที่ 4.31 ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ช็อกโกแลตขาว (ด้านบน)

รูปที่ 4.32 ชิ้นงานสามมิติรูปหัวใจที่พิมพ์โดยใช้ช็อกโกแลตขาว (ด้านข้าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

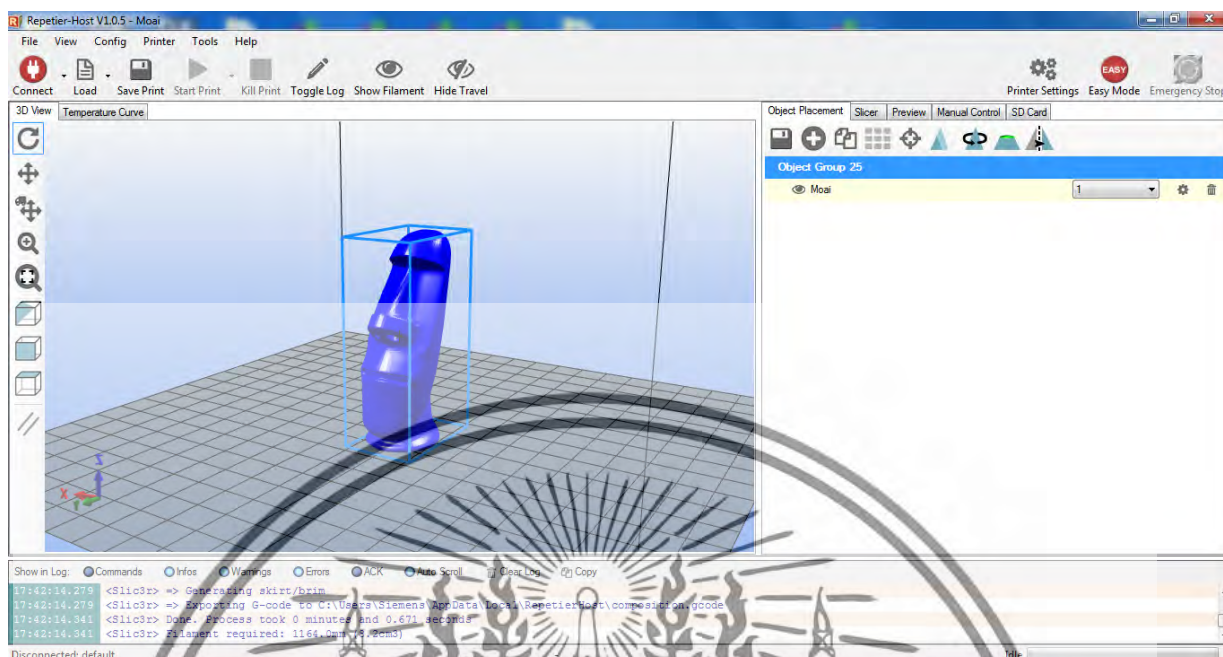


รูปที่ 4.33 รูปต้นแบบของชิ้นงานสามมิติรูปโมไอ (Moai) ก่อนที่จะนำไปทำการพิมพ์ด้วยโปรแกรม Repetier



รูปที่ 4.34 หน้าจอของโปรแกรม Repetier ในส่วนของการจำลองการพิมพ์ชิ้นงานสามมิติรูปโมไอ (Moai)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.35 หน้าจอของโปรแกรม Repetier เมื่อการจำลองการพิมพ์ชิ้นงานสามมิติรูปโมเอ (Moai) เสร็จสิ้น



รูปที่ 4.36 ชิ้นงานสามมิติรูปโมเอ (Moai) ที่พิมพ์โดยใช้ซ็อกโกแลตดำ (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.37 ชิ้นงานสามมิติรูปโมไอ (Moai) ที่พิมพ์โดยใช้ช็อกโกแลตดำ (ด้านข้าง)

4.5 บทสรุป

จากการพัฒนา สร้าง และทดสอบเครื่องพิมพ์สามมิติสำหรับอาหารตั้งรายละเอียดที่กล่าวมาข้างต้นแสดงให้เห็นว่าเครื่องพิมพ์สามมิติสำหรับอาหารที่พัฒนาขึ้นมาสามารถพิมพ์ชิ้นงานสามมิติในรูปแบบต่างๆ ได้เป็นอย่างดี โดยใช้วัสดุในการพิมพ์ที่เป็นช็อกโกแลตขาวและช็อกโกแลตดำ

4.6 เอกสารอ้างอิง

- [1] Jie Sun, Weibiao Zhou, Dejian Huang, Jerry Y. H. Fuh, and Geok Soon Hong, “An Overview of 3D Printing Technologies for Food Fabrication”, Food and Bioprocess Technology, August 2015, Volume 8, Issue 8, pp. 1605–1615.
- [2] ผลักดันประเทศไทยเป็น “ครัวของโลก” โดย Porraphat Jutraku | วันที่ 21 มิถุนายน 2561
<https://www.thaihealth.or.th/Content/43081>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 ระบบควบคุมสภาพแวดล้อม

จากผลกระทบจากการทำงานของเครื่องพิมพ์สามมิติที่ก่อให้เกิดกลิ่นและควันเนื่องจากไอระเหยของวัสดุที่ใช้ในการพิมพ์ ซึ่งอาจส่งผลกระทบต่อสุขภาพของผู้ใช้งานได้ ในโครงการวิจัยนี้จึงได้นำเสนอการออกแบบและสร้างตู้ควบคุมมลพิษของเครื่องพิมพ์สามมิติ โดยมีวัตถุประสงค์เพื่อแก้ไขและปรับปรุงข้อเสียที่เกิดจากการใช้งานเครื่องพิมพ์สามมิติ โดยหลักการการทำงานของเครื่องพิมพ์สามมิติพบว่า จะก่อให้เกิดกลิ่นและควัน ซึ่งส่งผลกระทบต่อสุขภาพของผู้ใช้งาน นอกจากนี้ตัวแปรที่สำคัญคือ อุณหภูมิที่จะต้องมีการควบคุมเพื่อให้คงประสิทธิภาพของตัวชิ้นงาน ในการทำงานของตู้ควบคุมมลพิษของเครื่องพิมพ์สามมิตินี้ ใช้แผงคาร์บอนในการกรองมลพิษอันเกิดจากกลิ่นและควันของเครื่องพิมพ์สามมิติ การทำงานอีกส่วนจะเป็นการควบคุมอุณหภูมิโดยการทำงานปกติของเครื่องพิมพ์สามมิตินั้นพบว่า อุณหภูมิโดยรอบจะเพิ่มขึ้นเรื่อยๆ ในโครงการนี้ได้ทำการติดตั้งเซนเซอร์วัดอุณหภูมิเพื่อนำไปใช้ในการควบคุมอุณหภูมิไม่ให้เกินกว่าค่าที่ตั้งไว้ โดยการใช้แผ่นเพลเทียร์ทำหน้าที่ในการช่วยลดอุณหภูมิให้มีอุณหภูมิอยู่ในช่วง 30-35 องศาเซลเซียสโดยลักษณะของโครงสร้างของระบบที่พัฒนาขึ้นมาสามารถแสดงได้ดังรูปที่ 5.1



รูปที่ 5.1 โครงสร้างของระบบควบคุมสภาพแวดล้อม

จากรูปที่ 5.1 แสดงโครงสร้างของระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมาซึ่งจะประกอบด้วยส่วนต่างๆ ซึ่งสามารถแสดงรายละเอียดได้ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1 ผู้สำหรับระบบควบคุมสภาพแวดล้อม

สำหรับผู้สำหรับควบคุมสภาพแวดล้อมจะทำหน้าที่ในการควบคุมอุณหภูมิของเครื่องพิมพ์สามมิติซึ่งบรรจุอยู่ในตู้ให้มีอุณหภูมิที่เหมาะสมในการพิมพ์ชิ้นงานสามมิติ และยังทำหน้าที่กรองกลิ่นและควันซึ่งส่งผลกระทบต่อสุขภาพของผู้ใช้งานเนื่องมาจากการทำงานของเครื่องพิมพ์สามมิติโดยโครงสร้างของผู้สำหรับระบบควบคุมสภาพแวดล้อมจะสร้างจากแผ่นอะคริลิก (Acrylic)ใส เพื่อให้ผู้ใช้งานสามารถมองเห็นการทำงานของเครื่องพิมพ์สามมิติที่อยู่ภายในได้ชัดเจน โดยลักษณะโครงสร้างของผู้สำหรับระบบควบคุมสภาพแวดล้อมสามารถแสดงได้ดังรูปที่ 5.2และรูปที่ 5.3



รูปที่ 5.2 ลักษณะโครงสร้างของผู้สำหรับระบบควบคุมสภาพแวดล้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 ตู้สำหรับระบบควบคุมสภาพแวดล้อมที่ทำการสร้างขึ้น

5.2 เซนเซอร์วัดอุณหภูมิ

เซนเซอร์วัดอุณหภูมิจะทำหน้าที่ในการวัดค่าอุณหภูมิตู้สำหรับระบบควบคุมสภาพแวดล้อมเพื่อนำค่าอุณหภูมิที่ได้ส่งไปยังไมโครคอนโทรลเลอร์เพื่อทำการประมวลผลและส่งค่าการควบคุมไปยังพัดลมและเพลเทียร์ (Peltier) เพื่อใช้ในการควบคุมอุณหภูมิภายในตู้ให้เหมาะสม สำหรับเซนเซอร์วัดอุณหภูมิที่ใช้ทางผู้วิจัยได้เลือกใช้ IC เบอร์ DS18B20 ซึ่งเป็นไอซีสำหรับวัดอุณหภูมิและให้ค่าแบบดิจิตอลโดยการเชื่อมต่อในรูปแบบของบัสที่เรียกว่า 1-Wire ซึ่งลักษณะของ IC เบอร์ DS18B20 และค่าดิจิตอลเอาต์พุตที่ค่าอุณหภูมิต่างๆ สามารถแสดงได้ดังรูปที่ 5.4 และรูปที่ 5.5



รูปที่ 5.4 ลักษณะของ IC เบอร์ DS18B20 : www.makelab-electronics.com,
www.hobbytronics.co.uk

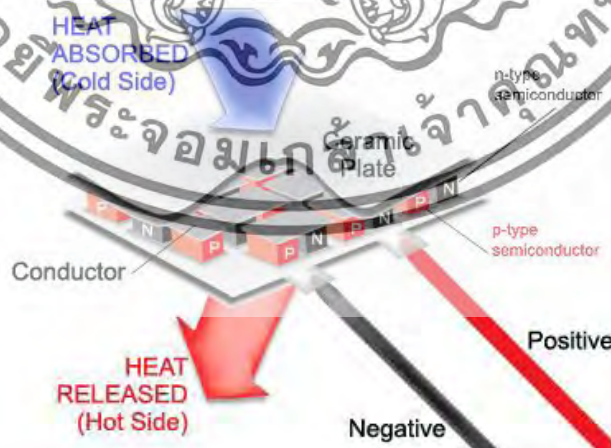
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE (°C)	DIGITAL OUTPUT (BINARY)	DIGITAL OUTPUT (HEX)
+125	0000 0111 1101 0000	07D0h
+85*	0000 0101 0101 0000	0550h
+25.0625	0000 0001 1001 0001	0191h
+10.125	0000 0000 1010 0010	00A2h
+0.5	0000 0000 0000 1000	0008h
0	0000 0000 0000 0000	0000h
-0.5	1111 1111 1111 1000	FFF8h
-10.125	1111 1111 0101 1110	FF5Eh
-25.0625	1111 1110 0110 1111	FE6Fh
-55	1111 1100 1001 0000	FC90h

รูปที่ 5.5 ค่าดิจิทัลเอาต์พุตที่ค่าอุณหภูมิต่างๆของIC เบอร์ DS18B20 :
www.datasheets.maximintegrated.com

5.3 เพลเทียร์ (Peltier)

เพลเทียร์เป็นอุปกรณ์ชนิดหนึ่งที่ใช้หลักการเทอร์โมอิเล็กทริกในการทำความเย็น โดยเมื่อทำการป้อนไฟฟ้ากระแสตรงให้กับเพลเทียร์ที่เป็นสารกึ่งตัวนำแบบ พี-เอ็น (P-N type) กระแสไฟฟ้าที่ไหลผ่านวัสดุที่ทำจากสารกึ่งตัวนำต่างชนิดกันจะทำให้เกิดการดูดกลืนของของอิเล็กตรอนที่เคลื่อนที่จากพลังงานระดับต่ำในสารกึ่งตัวนำแบบพีสู่พลังงานระดับสูงในสารกึ่งตัวนำแบบเอ็น ส่งผลให้เกิดการดูดกลืนความร้อนที่ด้านเย็น (Cold side) และในขณะเดียวกันก็เกิดการดูดกลืนของอิเล็กตรอนที่เคลื่อนที่จากพลังงานระดับสูงในสารกึ่งตัวนำแบบเอ็นสู่พลังงานระดับต่ำในสารกึ่งตัวนำแบบพีส่งผลให้เกิดการคายความร้อนที่ด้านร้อน (Hot side) ขึ้น



รูปที่ 5.6 โครงสร้างของเพลเทียร์ : www.windsolargadget.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในโครงการวิจัยนี้จะใช้เพลเทียร์ในการช่วยลดความร้อนภายในตู้สำหรับระบบควบคุมสภาพแวดล้อมที่ทำการสร้างขึ้นมาโดยเลือกใช้เพลเทียร์ รุ่น TEC1-12706 ซึ่งมีลักษณะและคุณสมบัติดังแสดงในรูปที่ 5.7 และตารางที่ 5.1



รูปที่ 5.7 ลักษณะของเพลเทียร์ รุ่น TEC1-12706 : www.amazon.com

ตารางที่ 5.1 คุณสมบัติของเพลเทียร์ รุ่น TEC1-12706

Model number	TEC1-12706
Voltage	12V
V _{max} (V)	15.4V
I _{max} (A)	6A
Q _{Max} (W)	92W
Internal Resistance	1.98 Ohm +/- 10%
Dimensions	40mm x 40mm x 3.6mm
Type	Cooling Cells
Operating Temperature (Max)	138 °C
Life expectancy	200,000 hours

5.4 พัฒนาระบายอากาศ

สำหรับพัฒนาระบายอากาศจะทำหน้าที่ในการระบายความร้อนออกจากด้านร้อน (Hot side) ของเพลเทียร์ออกไปภายนอกเพื่อเพิ่มประสิทธิภาพในการสร้างความเย็นของเพลเทียร์ โดยพัฒนาระบายอากาศจะถูกติดตั้งอยู่กับแผ่นระบายความร้อน (Heatsink) ดังตัวอย่างในรูปที่ 5.8

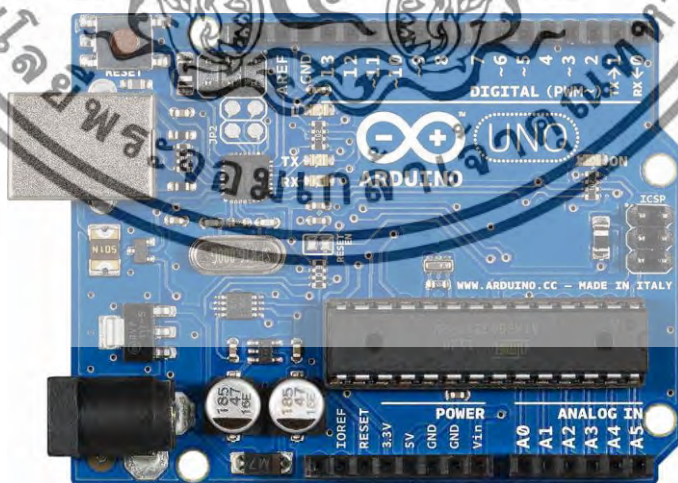
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 การติดตั้งพัดลมระบายอากาศกับแผ่นระบายความร้อน

5.5 บอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3

สำหรับบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3 จะถูกใช้ในการควบคุมอุณหภูมิและการทำงานของตู้สำหรับระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา โดยไมโครคอนโทรลเลอร์จะรับค่าอุณหภูมิจากเซนเซอร์วัดอุณหภูมิโดย IC เบอร์ DS18B20 มาทำการประมวลผลด้วยฟังก์ชันพีไอดี (PID) ที่พัฒนาขึ้นมา โดยใช้ไมโครคอนโทรลเลอร์ ค่าเอาต์พุตที่ได้จะส่งไปควบคุมการทำงานของเพลเทียร์และพัดลมระบายอากาศโดยมีลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3 สามารถแสดงได้ดังรูปที่ 5.9 และตารางที่ 5.2



รูปที่ 5.9 ลักษณะของบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3 : www.roboteshop.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2 คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3

Microcontroller	ATmega328
Operating Voltage	5V
Input Voltage (recommended)	7-12V
Input Voltage (limits)	6-20V
Digital I/O Pins	14 (of which 6 provide PWM output)
Analog Input Pins	6
DC Current per I/O Pin	40 mA
DC Current for 3.3V Pin	50 mA
Flash Memory	32 KB (ATmega328) of which 0.5 KB used by bootloader
SRAM	2 KB(ATmega328)
EEPROM	1 KB (ATmega328)
Clock Speed	16 MHz

5.6 ชุดขับมอเตอร์ (Motor Driver)

สำหรับชุดขับมอเตอร์จะใช้ในการขยายกระแสจากเอาต์พุตจากบอร์ดไมโครคอนโทรลเลอร์ Arduino UNO R3 เพื่อส่งไปขับพัดลมระบายอากาศตามคำสั่งที่มาจากไมโครคอนโทรลเลอร์ โดยในโครงการวิจัยนี้ได้เลือกใช้บอร์ด 2A Motor Drive Shield (L298P) ในการขับกระแสให้กับพัดลมระบายอากาศโดยมีลักษณะและคุณสมบัติของบอร์ด 2A Motor Drive Shield (L298P) สามารถแสดงได้ดังรูปที่ 5.10 และตารางที่ 5.3



รูปที่ 5.10 ลักษณะของบอร์ด 2A Motor Drive Shield (L298P) : www.robotsiam.com

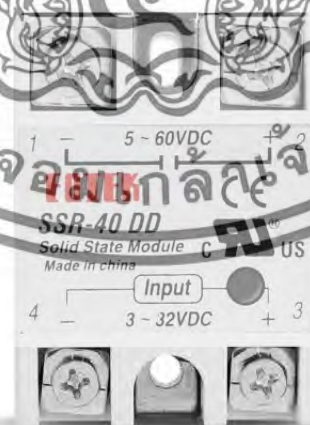
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.3 คุณสมบัติของบอร์ด 2A Motor Drive Shield (L298P)

Logic Control Voltage	5V
Motor Driven Voltage	6.5~12v(VINPower Supply) 4.8~35V (External Power Source)
Motor drive	2 Ways
Logic supply current (Iss)	≤36mA
Motor Driven current (Io)	≤2A
Maximum power consumption	25W(T=75°C)
Signals control electrical level	High level: 2.3V≤Vin≤5V Low level: 0.3V≤Vin≤1.5V
Working temperature	-25°C~+130°C
Board Size:	68 * 53mm

5.7 โซลิตสเตตรีเลย์ (Solid State Relay)

โซลิตสเตตรีเลย์เป็นอุปกรณ์ที่นิยมใช้ในการควบคุมการปิดเปิดทำงานของอุปกรณ์ทั้งในโหลดชนิดความต้านทาน (Resistive Load) เช่น ฮีตเตอร์ (Heater) หลอดไฟหรือ โหลดชนิดตัวเหนี่ยวนำ (Inductive Load) เช่น มอเตอร์ (Motor) ขดลวดความร้อนเนื่องจากโซลิตสเตตรีเลย์ไม่ใช้หน้าสัมผัสในการปิดเปิดแต่ใช้เทคโนโลยีของอุปกรณ์สารกึ่งตัวนำ (Semiconductor) แทนทำให้ไม่มีชิ้นส่วนที่เคลื่อนที่ซึ่งทำให้ลดเสียงรบกวนที่เกิดขึ้นจากรีเลย์แบบหน้าสัมผัส เหมาะสมกับงานที่มีความถี่ในการตัดต่อบ่อย ลดปัญหาการสึกหรอของหน้าสัมผัส (Contact) เนื่องจากการเกิดอาร์ค (Arc) และอายุการใช้งานของโซลิตสเตตรีเลย์นานกว่า สำหรับในโครงการวิจัยนี้ใช้โซลิตสเตตรีเลย์ในการปิดเปิดการทำงานของเพเลเทียร์โดยรับสัญญาณการควบคุมจากไมโครคอนโทรลเลอร์ โดยโซลิตสเตตรีเลย์ที่ใช้จะใช้รุ่น SSR-40DD ซึ่งมีลักษณะและคุณสมบัติดังรูปที่ 5.11 และตารางที่ 5.4



รูปที่ 5.11 ลักษณะโซลิตสเตตรีเลย์รุ่น SSR-40DD : www.myarduino.net

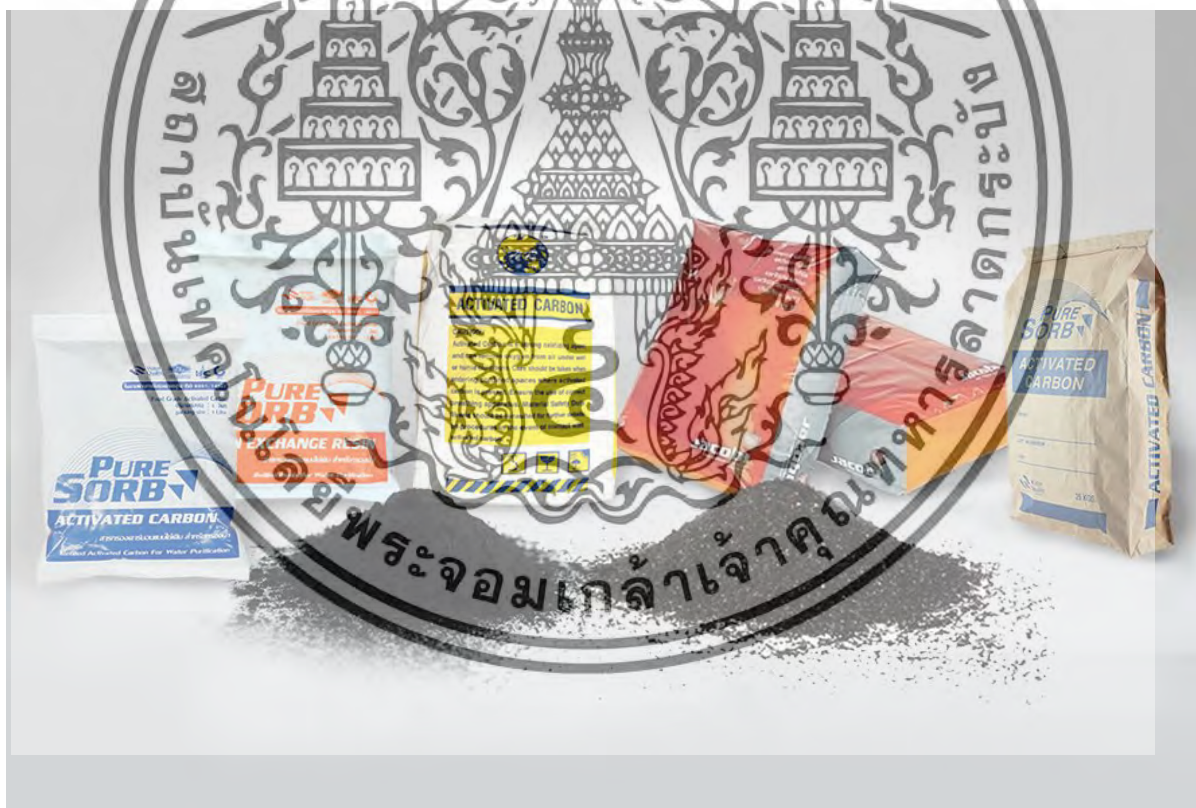
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.4 คุณสมบัติของโซลิตสเตตรีเลียร์รุ่น SSR-40DD

Input	3-32VDC 12mA &12V
Output	5-60VDC/5-200VAC(5-80Amp)
Control type	Isolated by photocouple
Response time	ON<10ms/OFF<20ms
Voltage withstand	Over 2.5Kvac/1Min
Insulating strength	Over 50m/500DC
Dimmension	63*45*23.2mm

5.8 ระบบกรองอากาศ

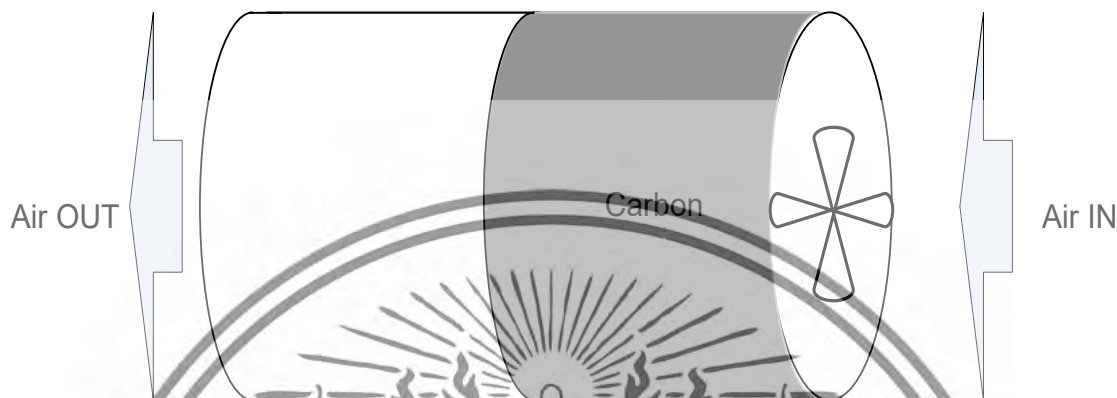
สำหรับระบบกรองอากาศที่ใช้ในระบบควบคุมสภาพแวดล้อมนี้ จะใช้สารกรองคาร์บอน(Carbon)สำหรับใช้ในเครื่องกรองน้ำซึ่งมีคุณสมบัติเป็นตัวดูดซับกรองกลิ่นและควันได้เหมาะต่อการนำมาประยุกต์ใช้ในการกรองกลิ่นที่เกิดจากการพิมพ์ชิ้นงานสามมิติ โดยลักษณะของสารกรองคาร์บอนที่ใช้สามารถแสดงได้ดังรูปที่ 5.12



รูปที่ 5.12 ลักษณะของสารกรองคาร์บอน : www.rightsolution.co.th

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสารกรองคาร์บอนในรูปที่ 5.12 เราจะนำมาบรรจุใส่คอลัมน์เพื่อให้อากาศไหลผ่านโดยใช้พัดลมช่วยในการดึงอากาศที่มีกลิ่นและควันเข้าไปผ่าน รกรองคาร์บอนเพื่อขจัดกลิ่นที่ไม่พึงประสงค์ออกไปโดยลักษณะของคอลัมน์สำหรับกรองอากาศจะมีลักษณะดังรูปที่ 5.13



รูปที่ 5.13 ลักษณะของคอลัมน์สำหรับกรองอากาศโดยใช้สารกรองคาร์บอน

5.9 หน้าจอแสดงผลแอลซีดี (LCD)

หน้าจอแสดงผลสำหรับระบบควบคุมสภาพแวดล้อมจะใช้จอแอลซีดีขนาด 16 ตัวอักษร 2 บรรทัด พร้อมไฟแบคไลท์สีน้ำเงินโดยจะทำหน้าที่แสดงค่าอุณหภูมิภายในตู้ควบคุมสภาพอากาศ ซึ่งจอแอลซีดีจะใช้รุ่น 1602 Blue LCD Module HD44780 16x2 Displays Characters ซึ่งมีลักษณะดังรูปที่ 5.14



รูปที่ 5.14 จอแอลซีดีจะใช้รุ่น 1602 Blue LCD Module HD44780 16x2 Displays Characters :
www.buydisplay.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.10 ระบบควบคุมสภาพแวดล้อม

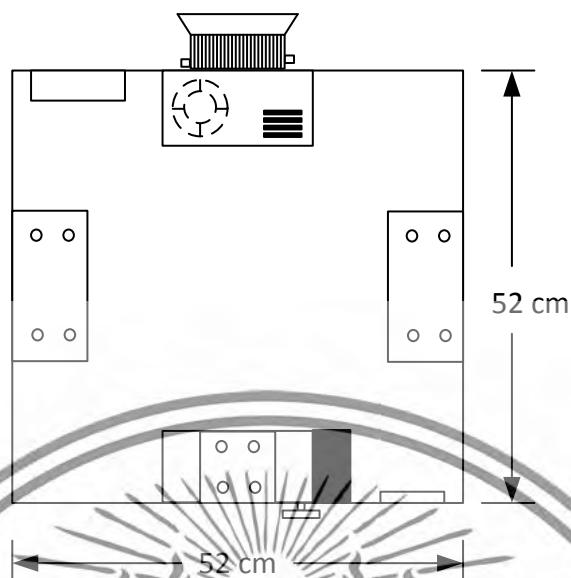
จากส่วนประกอบต่างๆ ของระบบควบคุมสภาพแวดล้อมที่กล่าวมาทั้งหมด ทางผู้วิจัยได้นำมาประกอบเป็นตัวเครื่องระบบควบคุมสภาพแวดล้อมดังแสดงในแบบโครงสร้างของระบบควบคุมสภาพแวดล้อม ดังแสดงในรูปที่ 5.15 ถึงรูปที่ 5.17



รูปที่ 5.15 โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านหน้า)

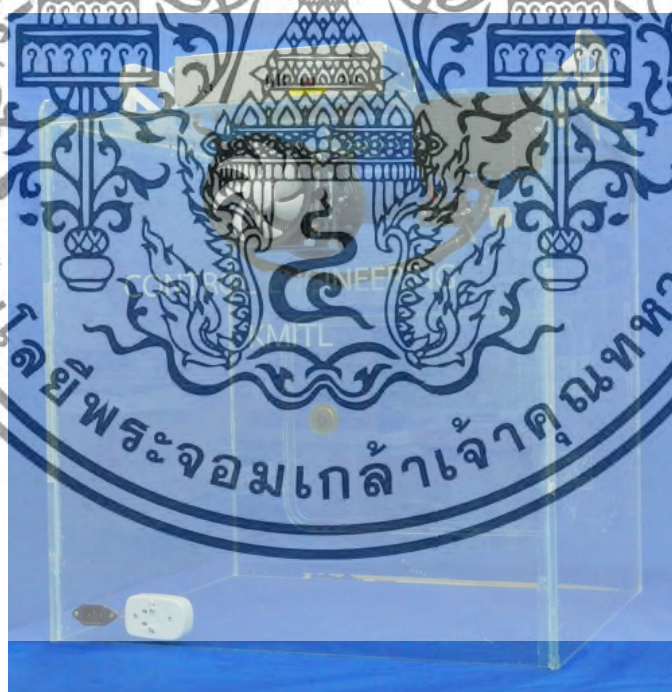
รูปที่ 5.16 โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านข้าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.17 โครงสร้างของระบบควบคุมสภาพแวดล้อม (ด้านบน)

จากแบบโครงสร้างของระบบควบคุมสภาพแวดล้อมที่ออกแบบไว้ ทางผู้วิจัยได้นำมาสร้างระบบควบคุมสภาพแวดล้อมสำหรับใช้งานจริงซึ่งสามารถแสดงได้ดังรูปที่ 5.18 ถึงรูปที่ 5.21



รูปที่ 5.18 ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.19 ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านข้าง)

รูปที่ 5.20 ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.21 ระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมาเมื่อนำมาใช้งานร่วมกับเครื่องพิมพ์สามมิติ

จากรูปที่ 5.15 ถึงรูปที่ 5.18 แสดงระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา โดยต่อไปทางผู้วิจัยจะได้นำระบบที่พัฒนาขึ้นมาไปทดสอบประสิทธิภาพดังรายละเอียดในหัวข้อถัดไป

5.11 การทดสอบระบบควบคุมสภาพแวดล้อม

สำหรับหัวข้อนี้จะเป็นการทดสอบระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมา โดยจะนำเครื่องพิมพ์สามมิติบรรจุไว้ในระบบควบคุมสภาพแวดล้อมแล้วทำการทดสอบวัตถุอุณหภูมิภายใต้เงื่อนไขต่างๆ โดยการติดตั้งเครื่องมือสำหรับการทดสอบระบบที่พัฒนาขึ้นมาสามารถแสดงได้ดังรูปที่ 5.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



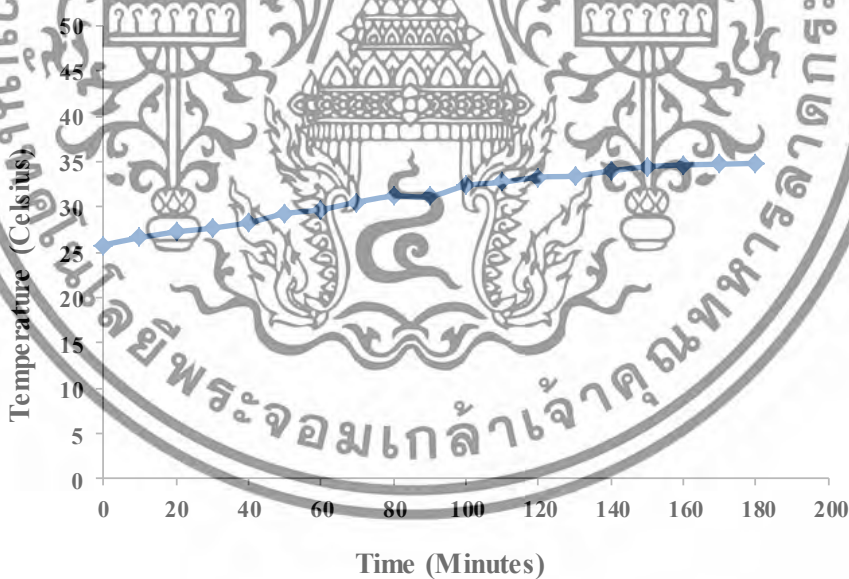
Yokogawa 7563 Digital Thermometer

รูปที่ 5.22 การติดตั้งอุปกรณ์เพื่อทำการทดสอบระบบควบคุมสภาพแวดล้อม

จากรูปที่ 5.22 การติดตั้งอุปกรณ์เพื่อทำการทดสอบระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมาจะแบ่งรูปแบบในการทดสอบดังนี้

5.11.1 การทดสอบระบบควบคุมสภาพแวดล้อมกรณีไม่เปิดระบบควบคุมอุณหภูมิ

สำหรับการทดสอบนี้จะทำการทดสอบโดยการพิมพ์ชิ้นงานด้วยเครื่องพิมพ์สามมิติที่บรรจุอยู่ในระบบควบคุมสภาพแวดล้อมเป็นเวลา 180 นาที โดยไม่เปิดระบบควบคุมอุณหภูมิ แล้วทำการวัดอุณหภูมิภายในระบบทุก 10 นาที

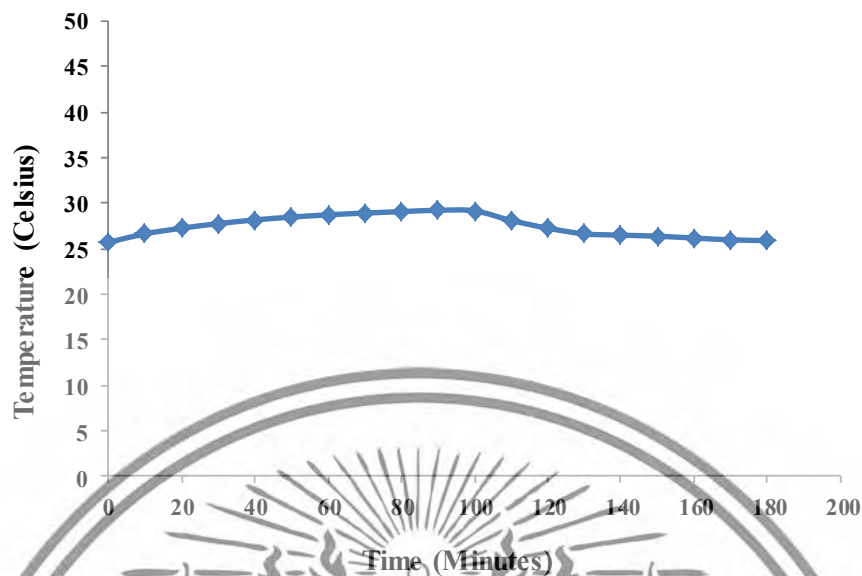


รูปที่ 5.23 ผลการทดสอบระบบควบคุมสภาพแวดล้อมกรณีไม่เปิดระบบควบคุมอุณหภูมิ

5.11.2 การทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิดระบบควบคุมอุณหภูมิ

สำหรับการทดสอบนี้จะทำการทดสอบโดยการพิมพ์ชิ้นงานด้วยเครื่องพิมพ์สามมิติที่บรรจุอยู่ในระบบควบคุมสภาพแวดล้อมเป็นเวลา 180 นาที โดยเปิดระบบควบคุมอุณหภูมิ แล้วทำการวัดอุณหภูมิภายในระบบทุก 10 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.24 ผลการทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิดระบบควบคุมอุณหภูมิ



รูปที่ 5.25 ผลเปรียบเทียบการทดสอบระบบควบคุมสภาพแวดล้อมกรณีเปิด-ปิดระบบควบคุมอุณหภูมิ

5.12 บทสรุป

จากรายละเอียดของการพัฒนาระบบควบคุมสภาพแวดล้อม การทดสอบ ตลอดจนผลการทดสอบระบบดังกล่าวมาทั้งหมดแสดงให้เห็นว่าระบบควบคุมสภาพแวดล้อมที่พัฒนาขึ้นมาสามารถควบคุมอุณหภูมิและลดมลภาวะอันเนื่องมาจากควันและกลิ่นอันเนื่องมาจากการพิมพ์ชิ้นงานของเครื่องพิมพ์สามมิติที่บรรจุอยู่ภายในระบบควบคุมสภาพแวดล้อมได้เป็นอย่างดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

สำหรับในบทนี้ทางผู้วิจัยจะได้กล่าวถึงรายละเอียดในการออกแบบและทำการสร้างระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม เพื่อนำผลงานที่ได้ไปประยุกต์ไปใช้งานในการเก็บข้อมูลสภาพอากาศสำหรับงาน วิจัย และอนุรักษ์พันธุ์พืชหายาก ตลอดจนการพัฒนาพันธุ์พืชเพื่อการเพิ่มมูลค่า โดยมุ่งเน้นการพัฒนาในส่วนของการเก็บข้อมูลในการตรวจวัดอุณหภูมิ ความชื้น และปริมาณแสง มาใช้งานเพื่อศึกษาและวิเคราะห์ความเป็นอยู่ของพืชเป้าหมาย ซึ่งโดยทั่วไปแล้วเครื่องมือเหล่านี้ถูกออกแบบให้ใช้งานแต่เฉพาะในท้องปฏิบัติการ ซึ่งมีราคาที่สูงมากและไม่สามารถนำมาใช้ในภาคสนามได้ การพัฒนาระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมขึ้นมาใช้ในโครงการนี้จะสามารถตอบสนองต่อวัตถุประสงค์นี้ได้ด้วยและมีราคาที่ต่ำกว่าราคาของเครื่องมือวัดที่จำหน่ายตามท้องตลาด โดยรายละเอียดของการออกแบบและสร้างเครื่องสามารถอธิบายได้ดังนี้

6.1 โครงสร้างและส่วนประกอบของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

สำหรับระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่พัฒนาขึ้นมาจะประกอบด้วย เซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10 เซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color และบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo สำหรับการควบคุมการทำงานของระบบทั้งหมด



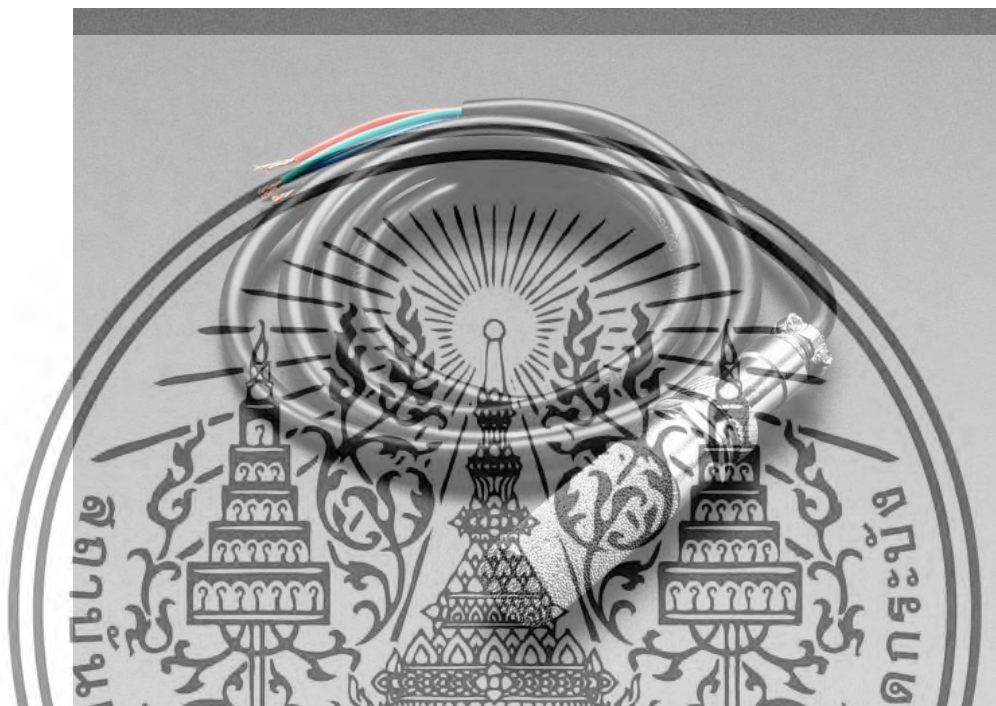
รูปที่ 6.1 โครงสร้างของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

จากรูปที่ 6.1 แสดงโครงสร้างของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่จะทำการสร้างขึ้นมาซึ่งรายละเอียดต่างๆ สามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.1 เซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10

สำหรับเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10 เป็นเซนเซอร์วัดอุณหภูมิและความชื้นแบบกันน้ำที่นิยมนำมาประยุกต์ใช้งานในการวัดความชื้นในอากาศและในดินที่ไม่มีน้ำท่วม โดยให้การวัดที่มีความแม่นยำและทนทานต่อสภาวะแวดล้อมได้ดี โดยลักษณะและคุณสมบัติของเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10 สามารถแสดงได้ดังรูปที่ 6.2 และตารางที่ 6.1



รูปที่ 6.2 ลักษณะของเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10: www.adafruit.com

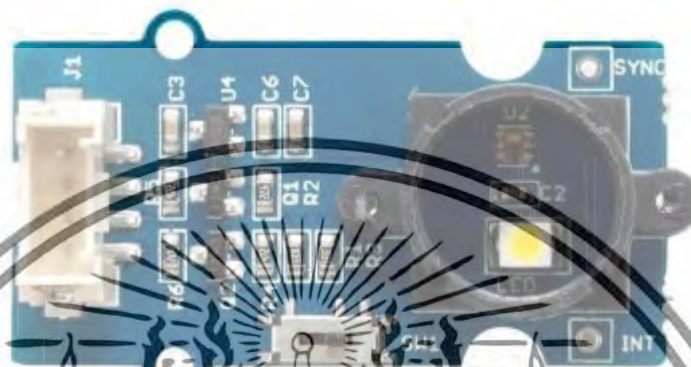
ตารางที่ 6.1 คุณสมบัติของเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10

Body dimensions	14mm diameter, 50mm long
Cable length	1 meter
Humidity readings accuracy	+/- 4.5%RH
Temperature readings accuracy	+/- 0.5C
Working Temperature	-40°C ~ 120°C
Humidity range	0~100% RH
Response Time	8 Second/ Humidity 5-30 Second / Temperature
Operating Supply Voltage	2.4V - 5.5V
Four wires	Red = VCC (3-5VDC), Black or Green = Ground, Yellow = Clock, Blue = Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.2 เซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color

สำหรับเซนเซอร์ตรวจวัดสีรุ่น Grove - I2C Color นี้ใช้เซ็นเซอร์สี TCS34725FN ที่ให้เอาต์พุต I2C แบบดิจิทัลสำหรับการเชื่อมต่อกับไมโครคอนโทรลเลอร์ และให้ค่าความแม่นยำในการวัดสูง โดยลักษณะและคุณสมบัติของเซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color สามารถแสดงได้ดังรูปที่ 6.3 และตารางที่ 6.2



รูปที่ 6.3 ลักษณะของเซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color : www.seeedstudio.com

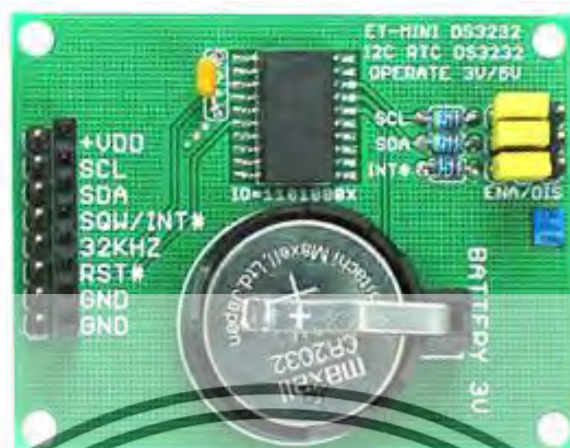
ตารางที่ 6.2 คุณสมบัติของเซนเซอร์ตรวจวัดสี รุ่น Grove - I2C Color

Dimensions	42mm x 23mm x 10mm
Weight	G.W. 11g
Battery	Exclude
Supply Voltage	3.3/5V
Operating temperature range	-40°C to 85°C
Interface	I2C
I2C Speed	400 kHz
Interface connector	2.0mm pitch pin header
Operating temperature range	-40°C to 85°C

6.1.3 โมดูล ET-MINI DS3232

โมดูล ET-MINI DS3232 เป็น Module Real Time Clock (RTC) ซึ่งทำหน้าที่ในการจัดการเกี่ยวกับฐานเวลาในลักษณะของ นาฬิกา เวลาและปฏิทิน และวัดอุณหภูมิ เชื่อมต่อใช้งานในระบบ I2C ทำงานที่ไฟเลี้ยง 3.3V-5V โดยใช้โมดูลจะใช้ไอซี DS3232 ซึ่งเป็นไอซีประเภท RTC (Real-Time Clock) ของบริษัท Dallas Semiconductor / Maxim ทำหน้าที่เป็นระบบฐานเวลา (ทำหน้าที่เป็นเสมือนนาฬิกาของระบบ) เก็บข้อมูลอย่างเช่น วินาที นาที ชั่วโมง (แบบ 12 หรือ 24) วันเดือนและปีในปัจจุบัน และเชื่อมต่อสื่อสารแบบบัส I2C กับไมโครคอนโทรลเลอร์ได้ โดยลักษณะและคุณสมบัติของโมดูล ET-MINI DS3232 สามารถแสดงได้ดังรูปที่ 6.4 และตารางที่ 6.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.4 ลักษณะของโมดูล ET-MINI DS3232 : www.ebay.com

ตารางที่ 6.3 คุณสมบัติของโมดูล ET-MINI DS3232

Manufacturer	ETT
Chip	DS3232 Real Time Clock
Interface	Standard Fast I2C Bus
Operation Voltage	3.3V or 5V
Board Dimensions	45 x 55 mm

6.1.4 บอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo

สำหรับบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo จะทำหน้าที่ในการควบคุมการทำงานของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมทั้งหมด ตั้งแต่การอ่านค่าอุณหภูมิและค่าความชื้นจากเซนเซอร์ตรวจวัดอุณหภูมิและความชื้นรุ่น SHT-10 และค่าความเข้มแสงเซนเซอร์ตรวจวัดสีรุ่น Grove - I2C Color จากนั้นจึงนำค่าต่างๆ มาบันทึกพร้อมเวลาที่ทำการวัดลงอุปกรณ์ Micro SD Cards โดยลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo สามารถแสดงได้ดังรูปที่ 6.5 และตารางที่ 6.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.5 ลักษณะและคุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo : www.iot-store.com.au

ตารางที่ 6.4 คุณสมบัติของบอร์ดไมโครคอนโทรลเลอร์รุ่น DFRobot WiDo

Board Name	WiDo
SKU	DFR0321
Microcontroller	CC3000
Power supply Interface	USB or DC2.1
USB Powered or External (V)	7 - 12
Operating Voltage (V)	5V
CPU Frequency (MHz)	16
Analog pins	6
Digital pins	14
Wi-Fi protocol	802.11b/g
Frequency range	2.4 GHz
Interface	1 UART, 1 I2C, 1 I2S, 1 SPI
Compatible IDE	Arduino IDE 1.6+
Download Mode	Micro USB
Arduino UNO Compatible	√
Dimension(mm)	75*54
Weight (g)	30 g

6.2 ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

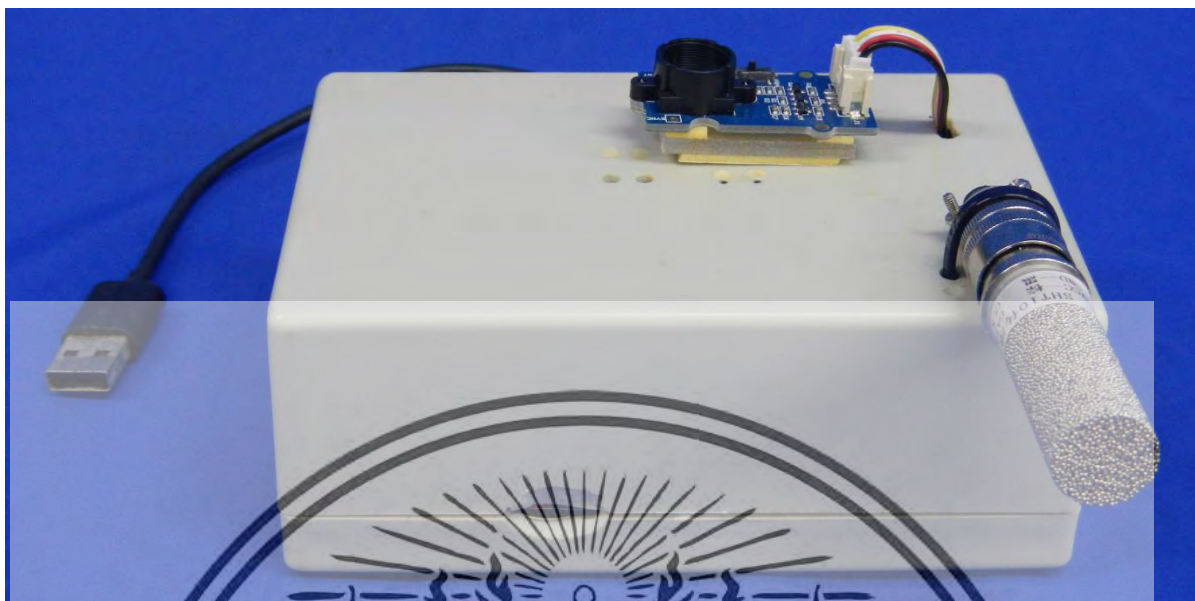
จากรายละเอียดและโครงสร้างของระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ได้อธิบายรายละเอียดในหัวข้อ 6.1 ทางผู้วิจัยได้นำมาสร้างเป็นเครื่องต้นแบบเพื่อใช้ในการทดสอบดังแสดงในรูปที่ 6.6 และรูปที่ 6.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านหน้า)

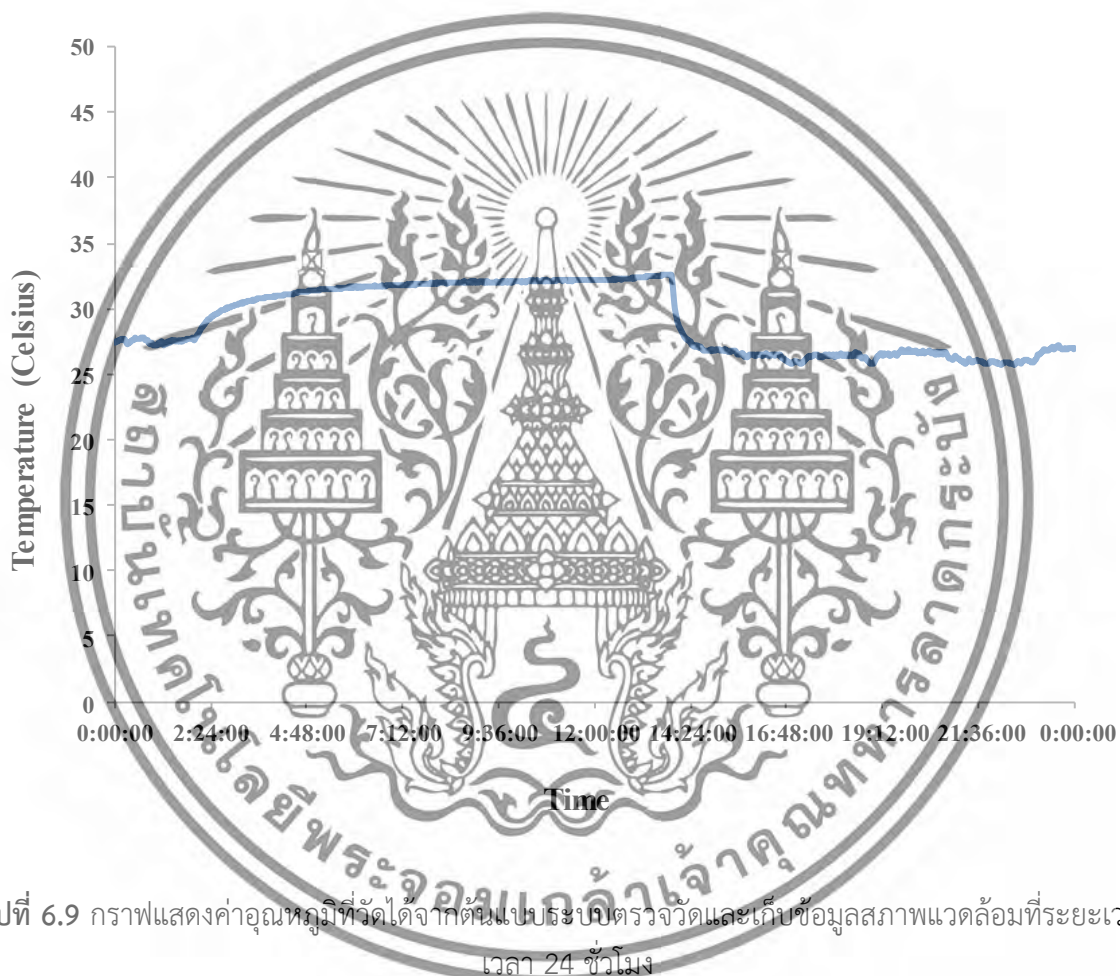


รูปที่ 6.8 ต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ทำการพัฒนาขึ้นมา (ด้านข้าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ผลการทดสอบต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

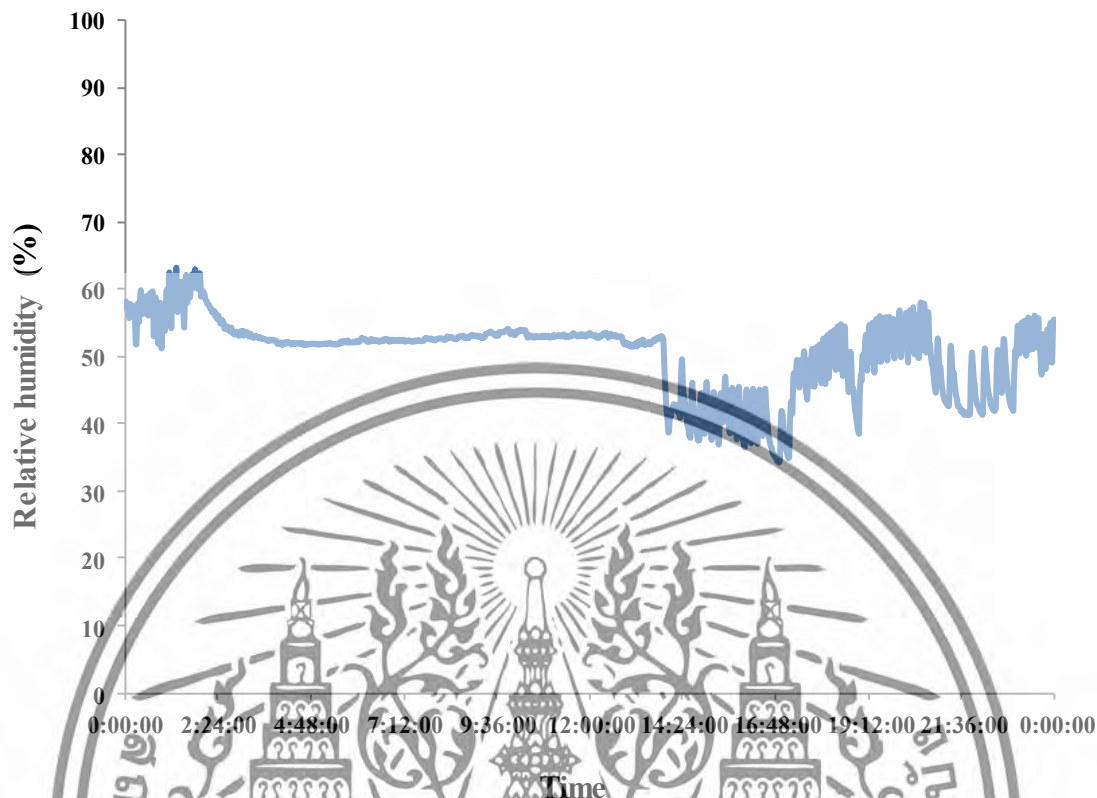
จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ได้ทำการสร้างขึ้นมา ทางผู้วิจัยได้ทำการทดสอบเก็บข้อมูลเป็นเวลา 24 ชั่วโมง โดยข้อมูลที่วัดได้จะถูกบันทึกลงหน่วยความจำ Micro SD Cards เพื่อความสะดวกในการนำข้อมูลที่บันทึกไว้มาใช้งาน จากนั้นทางผู้วิจัยจึงนำค่าอุณหภูมิและค่าความชื้นสัมพัทธ์มาพล็อตกราฟดังแสดงในรูปที่ 6.9 และ รูปที่ 6.10 ตามลำดับ



รูปที่ 6.9 กราฟแสดงค่าอุณหภูมิที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง

จากรูปที่ 6.9 แสดงกราฟค่าอุณหภูมิที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง โดยจากกราฟแสดงการเก็บข้อมูลทุกๆ หนึ่งนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.10 กราฟแสดงค่าความชื้นสัมพัทธ์ที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง

จากรูปที่ 6.10 แสดงกราฟค่าความชื้นสัมพัทธ์ที่วัดได้จากต้นแบบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่ระยะเวลาเวลา 24 ชั่วโมง โดยจากกราฟแสดงการเก็บข้อมูลทุกๆ หนึ่งนาที่

6.4 บทสรุป

จากการพัฒนา สร้าง และทดสอบระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมดังรายละเอียดที่กล่าวมาข้างต้นแสดงให้เห็นว่าระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่พัฒนาขึ้นมาสามารถทำการวัดค่าอุณหภูมิและค่าความชื้นสัมพัทธ์พร้อมทั้งบันทึกค่าต่างๆ ที่ทำการวัดลงอุปกรณ์ Micro SD Cards ทำให้สามารถนำข้อมูลค่าอุณหภูมิและค่าความชื้นสัมพัทธ์ที่วัดได้มาใช้ในการศึกษาและวิเคราะห์ผลกระทบจากอุณหภูมิและค่าความชื้นสัมพัทธ์ต่อ พืช ผัก หรือสิ่งที่เราต้องการศึกษาได้เป็นอย่างดี นอกจากนี้ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อมที่พัฒนาขึ้นมายังมีราคาที่ต่ำกว่าราคาของเครื่องมือวัดที่จำหน่ายทั่วไปตามท้องตลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณจากรีโซลเวอร์

7.1 บทนำ

สำหรับการพัฒนาวงจรสำหรับตรวจจับตำแหน่งการเคลื่อนที่ของมอเตอร์หัวพิมพ์จะใช้รีโซลเวอร์ซึ่งเป็นทรานสดิวเซอร์ชนิดขดลวดเหนี่ยวนำประเภทหนึ่งที่ทำหน้าที่ตรวจวัด มุมการหมุน ตำแหน่ง และความเร็วรอบ ข้อดีของรีโซลเวอร์คือค่าที่ได้จากการวัดมีความน่าเชื่อถือ อีกทั้งตัวอุปกรณ์ยังมีความทนทานต่อสภาพแวดล้อม รีโซลเวอร์ถูกนำไปประยุกต์ใช้งานทางด้านต่างๆ มากมาย เช่น หุ่นยนต์ อุปกรณ์ทางการทหาร อุปกรณ์ทางการแพทย์ ระบบอิเล็กทรอนิกส์ในยานพาหนะ เป็นต้น เนื่องจากโครงสร้างภายในของรีโซลเวอร์ส่งผลให้สัญญาณเอาต์พุตที่ได้อยู่ในรูปของสัญญาณมอดูเลตทางขนาด (AMSC) ซึ่งขนาดของสัญญาณจะเป็นสัดส่วนกับฟังก์ชันของสัญญาณไซน์และโคไซน์ของตำแหน่งแกนที่โรเตอร์หมุนไป ในการนำสัญญาณเอาต์พุตไปใช้งานจึงต้องมีการดีมอดูเลตสัญญาณเพื่อแปลงค่าให้อยู่ในรูปสัญญาณไซน์และโคไซน์ วิธีการที่นิยมใช้งานกันทั่วไปคือการดีมอดูเลตสัญญาณแบบซิงโครนัส โดยอาศัยวงจรคูณสัญญาณแบบแอนะล็อกและวงจรกรองผ่านความถี่ต่ำ เพื่อจับค่าสัญญาณไซน์และโคไซน์ที่เกิดจากการหมุน แต่วิธีนี้มีข้อเสียคือต้องนำสัญญาณกระตุ้นที่จ่ายให้กับรีโซลเวอร์มาเป็นสัญญาณอ้างอิง ซึ่งทำให้ค่าที่ได้เกิดการเลื่อนของเฟส เนื่องจากการทำงานที่ไม่เป็นอุดมคติของอุปกรณ์และค่าไพลของวงจรกรองผ่านความถี่ต่ำ วิธีอื่นๆ ที่ได้มีการนำเสนอในอดีตก็มีผลการทำงานมีข้อเสียเช่น มีโครงสร้างขนาดใหญ่ มีเวลาตอบสนองที่ช้า หรือมีค่าความผิดพลาดที่สูง

ในบทนี้จึงได้นำเสนอวิธีการแปลงสัญญาณจากรีโซลเวอร์อีกวิธีหนึ่ง โดยการนำสัญญาณเอาต์พุตจากรีโซลเวอร์มาใช้เป็นสัญญาณอ้างอิงในการแปลงค่าสัญญาณโดยตรง จึงสามารถหลีกเลี่ยงค่าความผิดพลาดที่เกิดจากการความถี่ของเฟสระหว่างสัญญาณกระตุ้นและสัญญาณเอาต์พุตได้ อีกทั้งวงจรที่นำเสนอไม่ต้องอาศัยวงจรกรองผ่านความถี่ต่ำ แต่แปลงสัญญาณโดยใช้วงจรสุ่มและคงค่าแทน จึงทำให้มีผลตอบสนองต่อวงจรที่รวดเร็ว อีกทั้งวงจรที่นำเสนอยังสามารถนำสัญญาณไซน์ที่ได้หมุนของโรเตอร์ไปแปลงเป็นสัญญาณสามเหลี่ยมโดยอาศัยวงจรอินเวอร์สฟังก์ชันไซน์ และสามารถแปลงสัญญาณสามเหลี่ยมเป็นสัญญาณฟันเลื่อยได้ รายละเอียดของวงจรที่นำเสนอจะกล่าวถึงต่อไป

7.2 หลักการทำงานของวงจรแปลงสัญญาณรีโซลเวอร์ที่นำเสนอ

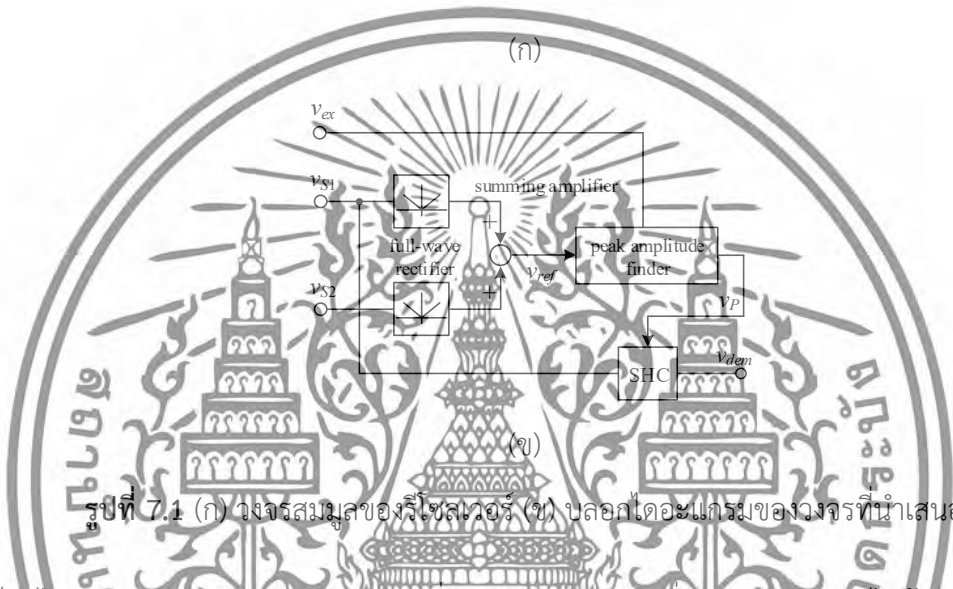
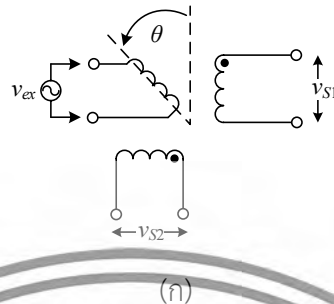
หลักการทำงานของรีโซลเวอร์แสดงดังรูปที่ 7.1(ก) เมื่อป้อนสัญญาณกระตุ้น $v_x = v_E \sin(\omega_{ex}t)$ ให้กับขดลวดปฐมภูมิ โดยที่ $\omega_{ex} = 2\pi f_{ex}$ คือ ความถี่มุม และ f_{ex} คือความถี่ของสัญญาณกระตุ้น สัญญาณเอาต์พุตจากขดลวดทุติยภูมิจะอยู่ในรูปของสัญญาณไซน์ที่ถูกมอดูเลตแบบสมดุลงดังสมการ

$$v_{S1} = k_R V_E \sin(\omega_{ex}t - \phi) \sin \theta \tag{7.1ก}$$

$$v_{S2} = k_R V_E \sin(\omega_{ex}t - \phi) \cos \theta \tag{7.1ข}$$

เมื่อ K_R คือ อัตราส่วนของวงจรแปลงสัญญาณ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- V_E คือ แอมพลิจูดของสัญญาณกระตุ้น
- φ คือ ความต่างเฟสของขดลวดปฐมภูมิและขดลวดทุติยภูมิ
- θ คือ มุมของแกนหมุน



รูปที่ 7.1 (ก) วงจรสมมูลของรีโซลเวอร์ (ข) บล็อกไดอะแกรมของวงจรที่นำเสนอ

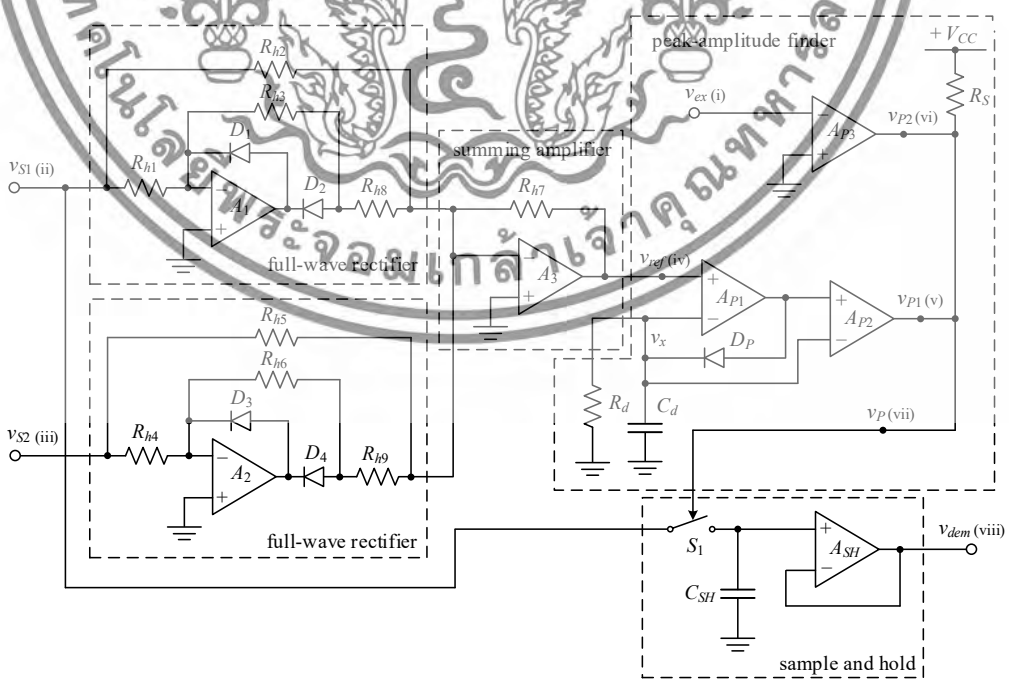
บล็อกไดอะแกรมของวงจรแปลงสัญญาณที่นำเสนอแสดงดังรูปที่ 7.1(ข) ประกอบไปด้วย วงจรหาค่ายอด วงจรขยายผลรวม และวงจรเรียงกระแสเต็มลูกคลื่น วงจรเรียงกระแสเต็มลูกคลื่นและวงจรขยายผลรวมจะทำหน้าที่สร้างสัญญาณอ้างอิง V_{SM} จากสัญญาณรีโซลเวอร์ V_{S1} และ V_{S2} จากนั้นวงจรหาค่ายอดจะทำหน้าที่สร้างสัญญาณควบคุม V_{SH} ที่ตำแหน่งยอดของสัญญาณอ้างอิง V_{SM} และตำแหน่งแอมพลิจูดสูงสุดของสัญญาณกระตุ้น V_{ex} เกิดเป็นสัญญาณพัลส์ที่มีความกว้างพัลส์แคบๆ ซึ่งเป็นสัญญาณควบคุมการทำงานของวงจรสุ่มและคงค่า SHC โดยจะทำการสุ่มค่ายอดของสัญญาณมอดูเลตหรือสัญญาณที่เกิดจากแกนหมุน V_{dem} จากรีโซลเวอร์ ซึ่งจากการทำงานของวงจรที่นำเสนอจะเห็นว่า ค่าความต่างเฟส φ ระหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิจะไม่ส่งผลกระทบต่อค่าสัญญาณ

โครงสร้างของวงจรที่นำเสนอแสดงดังรูปที่ 7.2(ก) โดยอาศัยวงจรเรียงกระแสเต็มลูกคลื่นและวงจรขยายผลรวมดังที่นำเสนอใน [6] หรืออาจใช้วงจรที่นำเสนอใน [21-24] แทนได้ วงจรหาค่ายอดประกอบไปด้วยออปแอมป์ A_{p1} ไดโอด D_p ตัวเปรียบเทียบสัญญาณ A_{p2} และ A_{p3} ตัวต้านทาน R_d และตัวเก็บประจุ C_d การทำงานของวงจรหาค่ายอดสามารถอธิบายได้ดังนี้ เมื่อแรงดันทางด้าบบวกของสัญญาณ V_{SM} ทำให้ไดโอด D_p ทำงาน และสัญญาณแรงดัน V_x มีค่าเพิ่มขึ้นจนถึงค่าแอมพลิจูดของสัญญาณ V_{SM} ค่าคงที่ทางเวลา $t_d = R_d C_d$ จะหน่วงเวลาเพื่อปิดการทำงานของไดโอด D_p เพื่อให้สัญญาณ V_{SM} ไต่ลงจากค่าแอมพลิจูดสูงสุด การทำงานของไดโอด D_p จะถูกสั่งการด้วยตัวเปรียบเทียบสัญญาณ A_{p2} เพื่อสร้างสัญญาณ V_{SH1} ขึ้นมา ตัวเปรียบเทียบสัญญาณ A_{p3} จะมีหน้าที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

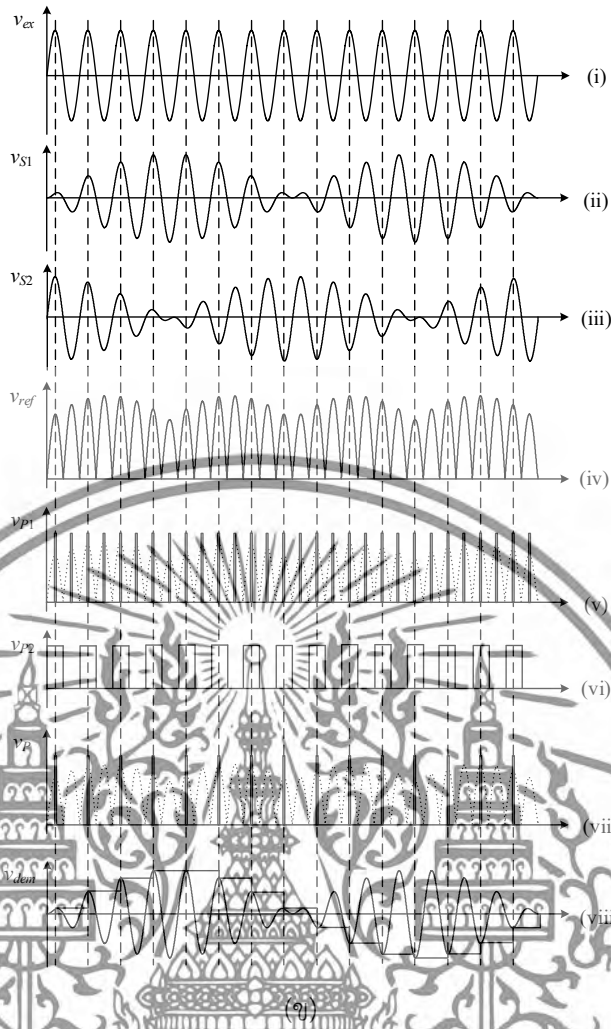
เปรียบเทียบสัญญาณกระตุ้น v_{ex} เพื่อสร้างสัญญาณ v_{SH2} โดยแอมพลิฟิเคชันทางด้านบวกของสัญญาณกระตุ้นจะถูกแทนด้วยลอจิก “1” และแอมพลิฟิเคชันทางด้านลบถูกแทนด้วยลอจิก “0” สัญญาณเอาต์พุตจากตัวเปรียบเทียบสัญญาณ A_{p2} และ A_{p3} จะถูกเชื่อมต่อกับการ “AND” โดยทำการซิงค์สัญญาณ v_{SH1} และสัญญาณกระตุ้น v_{ex} เข้าด้วยกัน เพื่อสร้างสัญญาณ v_{SH} ออกมา สัญญาณควบคุม v_{SH} จะมีลักษณะเป็นสัญญาณพัลส์แคบๆ โดยที่ลอจิก “1” และ “0” จะเป็นตัวควบคุมการทำงานของวงจร SHC ให้ทำการสุ่มและคงค่า ตามลำดับ โครงสร้างของวงจรสุ่มและคงค่าประกอบด้วยออปแอมป์ A_{SH} แอนะล็อกสวิตช์ S_1 ตัวเก็บประจุ C_{SH} ในวงจรที่แสดงนี้จะมีเพียงสัญญาณ v_{S1} เท่านั้นที่ถูกนำมาป้อนเป็นสัญญาณอินพุตของวงจร SHC เพื่อสังเคราะห์สัญญาณไซน์ที่เกิดจากการจับค่าการหมุนของแกนโรเตอร์ สัญญาณที่เกิดจากการทำงานของวงจรที่นำเสนอในรูปที่ 7.2(ก) แสดงดังรูปที่ 7.2(ข) สัญญาณเอาต์พุตจากวงจร SHC v_{dem} จะได้มาจากการจับค่าขอบของสัญญาณตีมอดูเลเตอร์จากรีโซลเวอร์ โดยจะทำการแปลงสัญญาณ v_{dem} เป็นสัญญาณเชิงเส้นโดยวงจรจัดรูปสัญญาณเชิงเส้นที่นำเสนอในรูปที่ 7.3(ก) จากรูปที่ 7.3(ก) จงจรโอทีเอ O_1 จะถูกต่อเป็นส่วนป้อนกลับของออปแอมป์ A_{T1} กระแสเอาต์พุต i_{o1} จากโอทีเอ O_1 สามารถอธิบายอยู่ในรูปของฟังก์ชันไฮเปอร์โบลิกแทนเจนต์ได้ดังสมการ

$$i_{o1} = I_{B1} \tan\left(\frac{v_A}{2V_T}\right) \tag{7.2}$$

เมื่อ I_{B1} คือ กระแสไบอัสของโอทีเอ O_1
 V_T คือ แรงดันที่ขึ้นอุณหภูมิตั้ง
 V_A คือ แรงดันเอาต์พุตของออปแอมป์ A_{T1}



(ก)
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.2 (ก) โครงสร้างของวงจรแปลงสัญญาณรีโซลเวอร์ที่นำเสนอสัญญาณจากการทำงานของวงจรที่นำเสนอสัญญาณ

จากสมการที่ (7.2) ค่าแอมพลิจูดสูงสุดของกระแส i_{o1} จะต้องมีค่าต่ำกว่ากระแสไบอัส I_{B1} เพื่อป้องกันไม่ให้เทอมของไฮเพอร์โบลิกแทนเจนต์มีค่าเป็นอนันต์ โดยปกติกระแสเอาต์พุตของโอทีเอจะมีค่าใกล้เคียงกับกระแสไบอัสที่ $v_A = nV_T$ เมื่อ $n \geq 3$ จากทวิโคระห์วงจรในรูปที่ 7.3(ก) จะได้ความสัมพันธ์ระหว่างแรงดัน v_A และสัญญาณ v_{dem} ดังนี้

$$v_A = -2V_T \tanh^{-1} \left(\frac{I_{o1}}{I_{B1}} \right) = -2V_T \tanh^{-1} \left(\frac{v_{dem}}{I_{B1}R_1} \right) \quad (7.3)$$

ขนาดของสัญญาณ v_A ในสมการที่ 7.3 จะเป็นตัวกำหนดระยะการทำงานเชิงเส้นของโอทีเอ O_2 ในเงื่อนไข $|\alpha v_A| < V_T$ เมื่อ α คือตัวแปรปรับลดแรงดัน ซึ่งมีค่าเท่ากับ $1/n$ เมื่อ $n \geq 3$ โดยการปรับค่าตัวต้านทานแบบปรับค่าได้ R_{v1} ดังนั้นกระแส i_{o2} สามารถแสดงได้ดังสมการ

$$i_{o2} = -agm_2 v_A = -\frac{\alpha I_{B2} V_A}{2V_T} \quad (7.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $gm_2 = I_{B2}/2V_T$ และ I_{B2} คือกระแสไบอัสของโอทีเอ O_2 กระแส $i_d = v_{dem}/R_3$, $i_p = -V_p/R_4$ และ i_{o2} จะถูกรวมเข้าด้วยกันด้วยวงจรขยายผลรวมมราประกอบด้วยออปแอมป์ A_{T2} และตัวต้านทาน R_2-R_4 ในทางปฏิบัติตัวต้านทาน R_1, R_2 และ R_4 จะถูกเลือกให้มีค่าเท่ากัน ดังนั้นสัญญาณเอาต์พุต v_{tri} ของออปแอมป์ A_{T2} จะมีค่าเท่ากับ

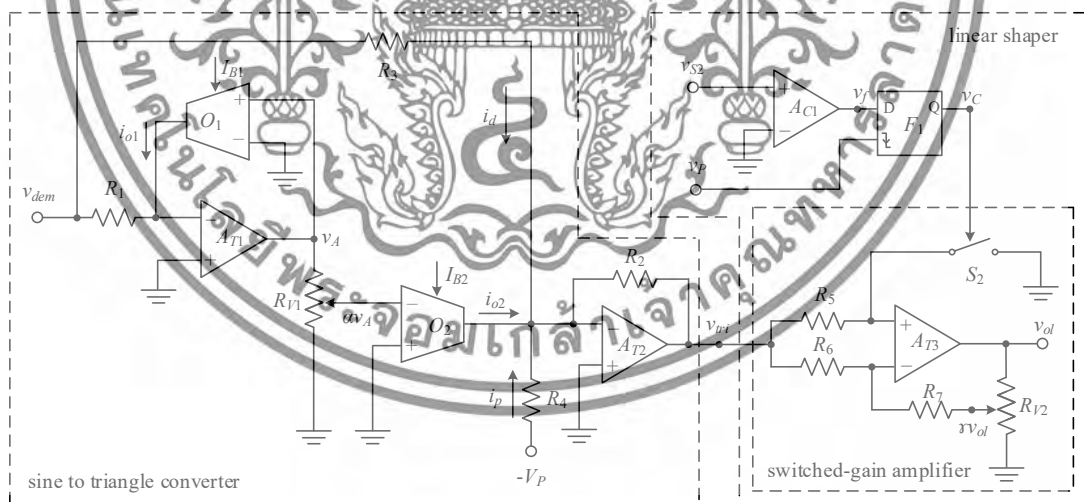
$$v_{tri} = - \left[\beta v_{dem} + \alpha I_{B2} R_2 \tanh^{-1} \left(\frac{v_{dem}}{I_{B1} R_1} \right) \right] + V_p \tag{7.5}$$

เมื่อ $\beta = R_2/R_3$ คือสัมประสิทธิ์อัตราขยาย และ V_p คือแรงดันดีซีออฟเซตที่มีค่าเท่ากับแอมพลิจูดสูงสุดของเทอมที่อยู่ในวงเล็บในสมการที่ (7.5) จากสมการที่ (7.5) สัญญาณ v_{dem} จะถูกปรับด้วยตัวแปรปรับค่า m เพื่อป้องกันโอทีเอ O_1 จากการขับกระแสเกิน จึงสามารถเขียนสมการที่ (7.5) ได้ว่า

$$v_{tri} = - \left[\beta m v_{dem} + \alpha I_{B2} R_2 \tanh^{-1} \left(\frac{m v_{dem}}{I_{B1} R_1} \right) \right] + V_p \tag{7.6}$$

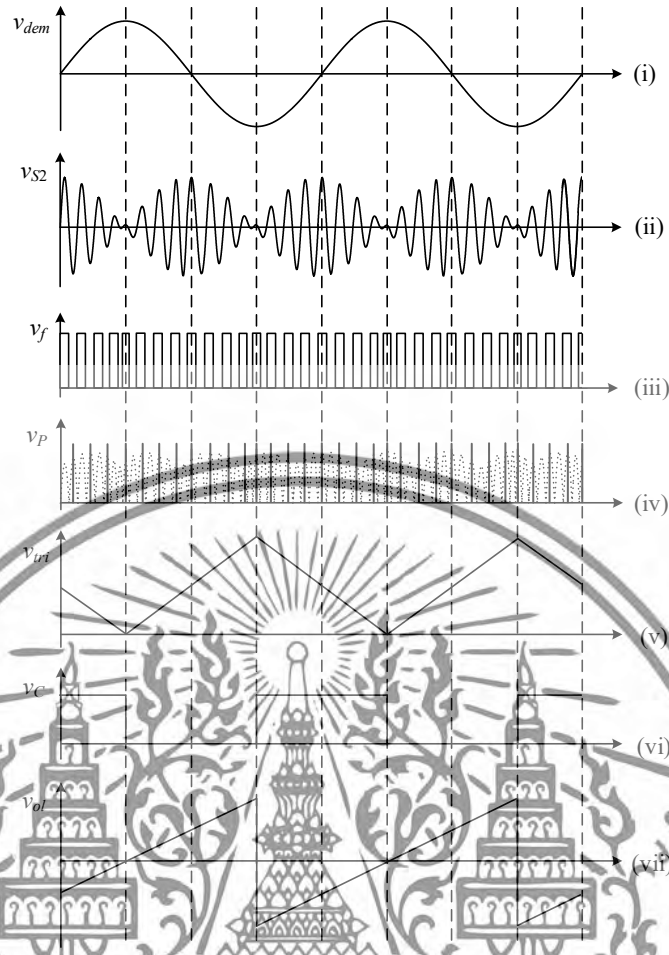
ตัวแปรปรับค่า m สามารถคำนวณได้ด้วยวิธีการประมาณเป็นเชิงเส้นของคุณลักษณะของสัญญาณขนาดใหญ่ของโอทีเอ O_1 ที่แอมพลิจูดสูงสุดของสัญญาณ v_{dem} ได้ว่า [25]

$$m = \tanh \left(\frac{V_{A(max)}}{2V_T} \right) \tag{7.7}$$



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.3 (ก) วงจรจัดรูปสัญญาณเชิงเส้นที่นำเสนอ
 (ข) สัญญาณจากการทำงานของวงจรที่นำเสนอ

เมื่อ $V_{A(max)} = V_T (\cosh n - \sinh n + n + 1)$

จากสมการที่ (7.6) เทอมของ $I_{B1}R_1 = I_{B2}R_2$ ดังนั้นสัญญาณ v_{tri} จะสามารถประมาณค่าด้วยฟังก์ชันอินเวอร์สไซน์ และสามารถเขียนสมการของสัญญาณ v_{tri} ได้ว่า

$$v_{tri} = - \left[(\alpha + \beta) I_{B1}R_1 \sin^{-1} \left(\frac{mv_{dem}}{I_{B1}R_1} \right) \right] + V_p \tag{7.8}$$

จากสมการที่ (7.8) ฟังก์ชันอินเวอร์สไซน์จะมีค่าเท่ากับ $\pi/2$ ที่ตำแหน่งแอมพลิจูดทางด้านบวกของสัญญาณ v_{dem} ดังนั้นค่าสัมประสิทธิ์อัตราขยาย β สามารถหาได้จากสมการที่ (7.6) และ (7.8) โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\beta = \frac{\alpha \left[\left(\tanh^{-1} m \right) - \frac{\pi}{2} \right]}{\left(\frac{\pi}{2} - m \right)} \quad (7.9)$$

แรงดันดีซีออฟเซต V_p จะถูกตั้งค่าให้เท่ากับแอมพลิจูดสูงสุดของเทอมในวงเล็บสี่เหลี่ยมของสมการที่ (7.6) และสามารถเขียนเป็นสมการได้ว่า

$$V_p = I_{B1} R_1 \left(\beta m + \alpha \tanh^{-1} m \right) \quad (7.10)$$

สัญญาณ v_{tri} ในสมการที่ (7.8) คือสัญญาณสามเหลี่ยม หรือสัญญาณฟังก์ชันอินเวอร์ชันของสัญญาณ v_{dem} บวกกับสัญญาณดีซีออฟเซต ดังแสดงในกราฟ (v) ในรูปที่ 7.3(ข) ค่าความต้านทาน R_3 จะถูกกำหนดค่าด้วยตัวแปร m โดย $R_3 = R_1 / m \beta$ เพื่อป้องกันไม่ให้โอทีเอ O_1 มีการขับกระแสเกินตัวต้านทาน $R_5 - R_7$ จะถูกกำหนดให้มีค่าเท่ากัน ดังนั้นจะได้อัตราขยายแรงดัน $A_v = 1/\gamma$ สัญญาณ v_{tri} จะถูกจัดรูปใหม่โดยสวิตช์เพิ่มอัตราขยาย เพื่อสร้างสัญญาณเชิงเส้น v_{ol} การทำงานของสวิตช์เพิ่มอัตราขยายจะถูกควบคุมด้วยแอนะล็อกสวิตช์ S_2 เพื่อแปลงสัญญาณ v_{tri} เป็นสัญญาณเชิงเส้น v_{ol} สัญญาณควบคุม v_c สำหรับสวิตช์ S_2 จะได้อาจมาจากตัวเปรียบเทียบสัญญาณ A_{C1} และดีฟลิปฟล็อป F_1 ตัวเปรียบเทียบสัญญาณ A_{C1} จะทำการแปลงแอมพลิจูดทางด้านบวกของสัญญาณรีโซลเวอร์ v_2 ให้เป็นสัญญาณพัลส์ v_f และนำไปป้อนเข้าดีฟลิปฟล็อปพร้อมกับสัญญาณ v_{SH} เพื่อสร้างสัญญาณ v_c สัญญาณเอาต์พุตของสวิตช์เพิ่มอัตราขยายหรือสัญญาณเชิงเส้น v_o แสดงได้ดังสมการ

$$v_o = \begin{cases} v_{tri} & \text{for } v_c = "0" \\ \gamma & \\ -\frac{v_{tri}}{\gamma} & \text{for } v_c = "1" \end{cases} \quad (7.11)$$

กราฟแสดงการทำงานของวงจรในรูปที่ 7.3(ค) แสดงดังรูปที่ 7.3(ข) ในท้ายที่สุดสัญญาณ v_{tri} จะถูกแปลงเป็นสัญญาณเชิงเส้น v_{ol} ซึ่งจะมีค่าเป็นส่วนหนึ่งของแกนเรเตอร์ที่วัดได้

7.3 การวิเคราะห์การทำงานของวงจรที่นำเสนอ

สมรรถนะของวงจรที่นำเสนอในหัวข้อข้างต้นนั้น เป็นการคิดเมื่ออุปกรณ์ทุกตัวมีการทำงานตรงตามอุดมคติ แต่ในทางปฏิบัติแล้วจะมี 3 ตัวแปรหลักที่ส่งผลให้การทำงานของวงจรที่นำเสนอไม่เป็นที่ตามอุดมคติ ตัวแปรแรกได้แก่ ฟังก์ชันถ่ายโอนของออปแอมป์ในวงจรขยายผลรวม ที่ทำให้เกิดการความต่างเฟสระหว่างสัญญาณ v_{SM} และสัญญาณจากรีโซลเวอร์ ดังนั้นตำแหน่งที่สัญญาณควบคุม v_{SH} ส่งผลให้ทำการสุ่มค่าคลาดเคลื่อนไปจากตำแหน่งแอมพลิจูดสูงสุดของสัญญาณ v_{SM} ส่งผลให้ทำการสุ่มและคงค่าของวงจร SHC คลาดเคลื่อนไปด้วย ค่าความต่างเฟส θ_o ของสัญญาณ v_{SM} ต่อสัญญาณรีโซลเวอร์สามารถหาได้จากสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_a = \tan^{-1} \left[\left(1 + \frac{R_{h7}}{R_{h8}} \right) \frac{f_{ex}}{UGB} \right] \quad (7.12)$$

เมื่อ f_{ex} คือ ความถี่ของสัญญาณกระตุ้น

UGB คือ แบนด์วิธของสัญญาณเมื่อออปแอมป์มีอัตราขยายเท่ากับหนึ่ง

หาก $R_{h8} = 5k\Omega$, $R_{h7} = 10k\Omega$, $f_{ex} = 3kHz$ และ $UGB = 4MHz$ สำหรับออปแอมป์เบอร์ LF353 ที่ใช้ในวงจรที่นำเสนอนี้ ดังนั้นความต่างเฟส θ_a จะมีค่าประมาณ -0.08° ความต่างเฟสนี้สามารถลดได้โดยการใช้ออปแอมป์ที่มีค่า UGB กว้างๆ

ตัวแปรตัวที่สองที่ส่งผลต่อการทำงานของวงจรคือ ค่าคงที่ทางเวลา t_d จากวงจรหาค่ายอดที่สร้างขึ้นมาจากตัวต้านทาน R_d และตัวเก็บประจุ C_d ซึ่งทำให้เกิดความไม่ต่อเนื่องของสัญญาณ V_{SH} ค่าคงที่ทางเวลานี้จะขึ้นอยู่กับความเร็วสูงสุดของโรเตอร์ของรีโซลเวอร์และความถี่ของสัญญาณกระตุ้น ค่าที่เหมาะสมที่สุดของ t_d สามารถหาได้จาก

$$t_d = R_d C_d = \frac{t_{ex}}{2 \ln \left[\frac{\sqrt{2} T_m}{T_m - 2(\sqrt{2} - 1) T_{ex}} \right]} \quad (7.13)$$

เมื่อ T_m คือ เวลาต่อการหมุน 1 รอบของโรเตอร์ที่ความเร็วสูงสุด และ $T_{ex} = 1/f_{ex}$ ถ้ารีโซลเวอร์หมุนด้วยความเร็วรอบสูงสุด 3,000 rpm (หรือ 50 r/s) และความถี่ของสัญญาณกระตุ้นเท่ากับ 3kHz จะได้ค่าคงที่ทางเวลาประมาณ 0.46ms ดังนั้นจะสามารถคำนวณ R_d ได้เท่ากับ $46.23k\Omega$ สำหรับตัวเก็บประจุ $C_d = 0.01\mu F$

ตัวแปรที่สามได้แก่ค่าพารามิเตอร์ที่ไม่เป็นอุดมคติของการประมาณค่าฟังก์ชันอินเวอร์ไซน์ที่ทำให้เกิดความผิดพลาดที่สัญญาณ v_{ol} เปอร์เซนต์ความผิดพลาด ϵ_{ol} ของสัญญาณเชิงเส้น v_{ol} ที่ตำแหน่งแกนโรเตอร์ 90° หรือ $\pi/2$ สามารถประมาณค่าได้ดังสมการ

$$\epsilon_{ol} = \frac{2}{\pi} \left| \frac{\beta m + \alpha \tanh^{-1} m}{\alpha + \beta} \right| \frac{\pi}{2} \times 100\% \quad (7.14)$$

เมื่อ $n=4$, $m=0.987$, $\alpha=0.25$ และ $\beta=0.404$ จากสมการที่ (7.14) จะได้เปอร์เซนต์ความผิดพลาด ϵ_{ol} เท่ากับ 0.012%

7.4 การทดสอบและผลการทดสอบการทำงานของวงจร

สมรรถนะการทำงานของวงจรแปลงสัญญาณที่นำเสนอในบทนี้ สามารถทดสอบโดยการสร้างวงจรแปลงสัญญาณที่นำเสนอขึ้นมา โดยใช้ค่าของอุปกรณ์ต่างๆ ที่ใช้ในการทดสอบแสดงดังตารางที่ 7.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

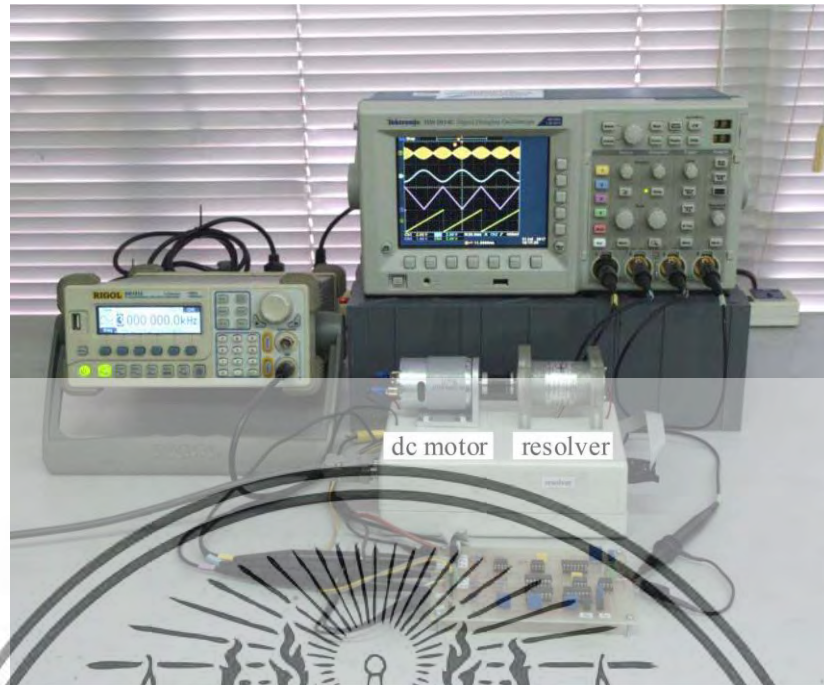
ตารางที่ 7.1 ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ

อุปกรณ์ที่ใช้	เบอร์ไอซี/ค่าพารามิเตอร์
ไดโอด	1N4148
ออปแอมป์	LF353
แอนะล็อกสวิตช์	CD4066
ดีฟลิปฟลอป	CD4013
โอทีเอ	CA3280
ตัวเปรียบเทียบสัญญาณ	LM339
$R_{h1} - R_{h7}$	20k Ω
$R_1, R_2, R_4, R_{h8} - R_{h9}$	10k Ω
$R_5 - R_7$	30k Ω
R_5	2k Ω
$R_{v1} - R_{v2}$	1k Ω

รีโซลเวอร์ที่ใช้ในการทดสอบมีอัตราส่วนการแปลงสัญญาณที่ 0.37 สัญญาณไซน์กระตุ้นมีค่าเท่ากับ 3kHz ขนาด 2.7V_p เพื่อให้สัญญาณเอาต์พุตของรีโซลเวอร์มีขนาด 1V เมื่อคำนวณ T_{ex} ได้เท่ากับ 0.33ms ดังนั้นแอมพลิจูดของมุมแกนหมุน v_{om} จึงมีค่าเท่ากับ 1V ความต่างเฟส ϕ ระหว่างสัญญาณรีโซลเวอร์และสัญญาณกระตุ้นมีค่าประมาณ 28°

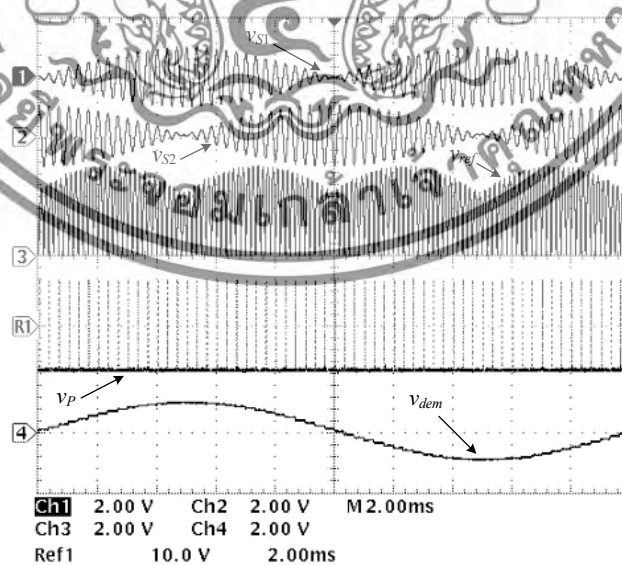
วิธีการในการหาค่าแรงดันออฟเซต V_p อัตราขยายแรงดัน A_v และกระแสไบอัส I_{B1} และตัวต้านทาน R_4 และ R_3 สามารถหาได้ดังนี้ จากสมการที่ (7.7) ตัวแปร m จะมีค่าเท่ากับ 0.987 เมื่อ $n=4$ จากสมการที่ (7.9) ตัวแปร $\alpha=1/n$ และ β สามารถคำนวณได้เท่ากับ 0.25 และ 0.404 ตามลำดับ จากสมการที่ (7.10) แรงดันออฟเซต V_p คำนวณได้เท่ากับ -1.027V ในทางปฏิบัติแรงดัน V_p สามารถแปรค่าได้เล็กน้อย เพื่อกำจัดแรงดันออฟเซตที่เกิดจากออปแอมป์ A_{T1} และ A_{T2} และโอทีเอ O_1 และ O_2 แอมพลิจูดสูงสุดของสัญญาณ v_{tr} สามารถคำนวณได้จากสมการที่ (7.6) เท่ากับ 2.054V แอมพลิจูดของสัญญาณ v_{o1} ถูกตั้งไว้ที่ $\pm 5V$ เมื่อมุมของแกนหมุนจาก 0° ถึง 360° ดังนั้นอัตราขยายแรงดัน A_v จึงมีค่าเท่ากับ 2.434 โดยการปรับตัวต้านทานปรับค่าได้ R_{v2} ตัวต้านทาน $R_3=R_1/m\beta$ ในทางปฏิบัติ ตัวต้านทาน R_3 จะถูกแทนด้วยตัวต้านทานแบบปรับค่าได้เพื่อปรับค่าความต้านทานอย่างละเอียด กระแสไบอัส I_{B2} ถูกกำหนดไว้ที่ 100 μA กระแสไบอัส $I_{B1}=I_{B2}/m$ ถูกกำหนดไว้เพื่อป้องกันการจ่ายกระแสเกินของโอทีเอ O_1 ดังนั้นกระแส I_{B1} จึงมีค่าเท่ากับ 101.3 μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.4 การจัดตั้งอุปกรณ์เพื่อทำการทดสอบการทำงาน

ในการทดลอง รีโซลเวอร์จะถูกขับด้วยมอเตอร์ที่มีความเร็วรอบ 3000rpm หรือ 50r/s เพื่อสร้างสัญญาณของวงจรแปลงสัญญาณที่นำเสนอ โดยมีค่าเวลาต่อการหมุนหนึ่งรอบที่ $T_m=0.02s$ สามารถคำนวณค่าของตัวต้านทาน R_d จากสมการที่ (7.13) ได้เท่ากับ $46.21k\Omega$ เมื่อเลือกใช้ตัวเก็บประจุ $C_d=0.01\mu F$ รูปที่ 7.4 แสดงถึงการจัดตั้งอุปกรณ์เพื่อทำการทดสอบการทำงาน รูปที่ 7.5 แสดงถึงสัญญาณการทำงานของวงจรที่นำเสนอในรูปที่ 7.2(ก)



รูปที่ 7.5 กราฟสัญญาณที่ได้จากการทดสอบวงจรแปลงสัญญาณที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อสังเคราะห์สัญญาณจากการหมุน v_{dem} ตำแหน่งของสัญญาณควบคุม v_{SH} จะอยู่ที่ตำแหน่งของสัญญาณ v_{S1} จากรีโซลเวอร์ ในการทดลองนี้จะมีเพียงสัญญาณ v_{S1} จากรีโซลเวอร์เท่านั้นที่ถูกนำมาแปลงเป็นสัญญาณเชิงเส้น การทำงานของวงจรจัดรูปสัญญาณเชิงเส้นที่นำเสนอได้ถูกทดสอบด้วยสัญญาณรีโซลเวอร์ที่หมุนด้วยความเร็วรอบ 900rpm และป้อนสัญญาณออฟเซต $V_p = 0V$ ให้กับวงจร และใช้การวิเคราะห์สเปกตรัมในการตรวจสอบลักษณะของสัญญาณสามเหลี่ยมดังแสดงในรูปที่ (7.6) ขนาดของส่วนประกอบความถี่แต่ละจุดแสดงดังตารางที่ 7.2 ค่าเปอร์เซ็นต์ความผิดพลาด ϵ_{tri} ที่แอมพลิจูดสูงสุดของสัญญาณสามเหลี่ยม v_{tri} หาได้จากสมการ

$$\epsilon_{tri} = \left| \frac{\sum_{i=1}^j fs_i - \sum_{i=1}^j fr_i}{\sum_{i=1}^j fr_i} \right| \times 100\% \quad (7.15)$$

เมื่อ fs_i คือ ขนาดของส่วนประกอบความถี่ที่ i ของสัญญาณสามเหลี่ยม v_{tri}
 fr_i คือ ขนาดของส่วนประกอบความถี่ที่ i ของสัญญาณสามเหลี่ยมอุดมคติ
 j คือ จำนวนที่มากที่สุดของส่วนประกอบความถี่

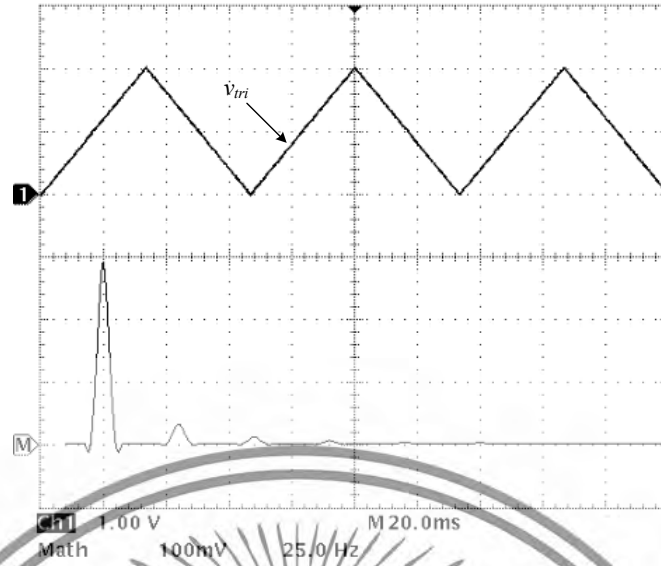
ตารางที่ 7.2 แอมพลิจูดของส่วนประกอบความถี่

ส่วนประกอบความถี่ (Hz)	ค่าในอุดมคติ (mV)	ค่าที่วัดได้ (mV)
15	586	586
45	65.11	65.22
75	23.44	23.44
105	11.96	11.86
135	7.24	7.32
165	4.84	4.88

จากตารางที่ 7.2 ค่าเปอร์เซ็นต์ความผิดพลาดมีค่าประมาณ 0.02% รูปที่ 7.7(ก) แสดงสัญญาณสามเหลี่ยม v_{tri} ที่วัดได้เมื่อป้อนแรงดันออฟเซต $-1.024V$ ค่าความผิดพลาดสัมบูรณ์ $\Delta\theta_e$ ระหว่างมุมที่คำนวณได้จากสัญญาณเชิงเส้น v_{ol} และ มุมที่จากการหมุนทางทฤษฎี θ_o ของรีโซลเวอร์แสดงในรูปที่ 7.7(ข) ค่าความผิดพลาดสัมบูรณ์สูงสุดมีค่าประมาณ 0.014° ค่าความผิดพลาด $\Delta\theta_r$ ของมุมโรเตอร์สามารถหาได้จากสมการ

$$\Delta\theta_r = \frac{\Delta\theta_e}{\theta_o} \times 100\% \quad (7.16)$$

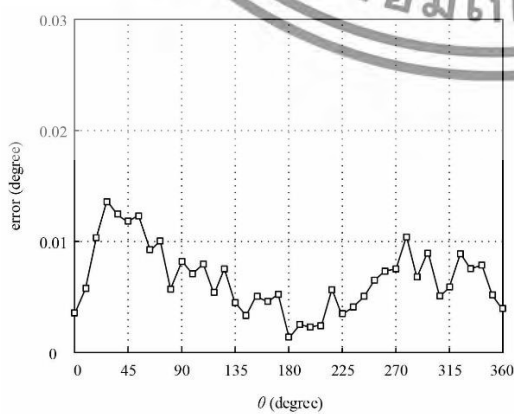
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



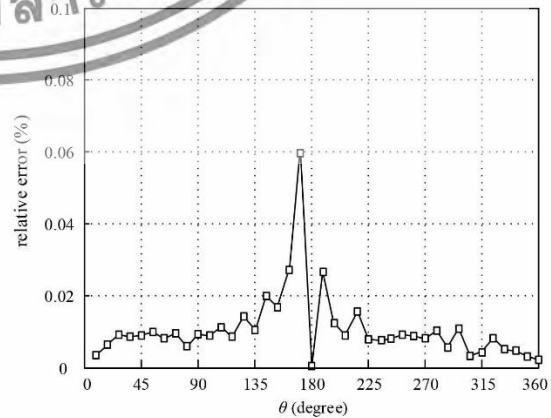
รูปที่ 7.6 สัญญาณสามเหลี่ยมและสเปกตรัมที่วัดได้



(ก)



(ข)



(ค)

รูปที่ 7.7 (ก) สัญญาณที่ได้จากการวัด (ข) ค่าความผิดพลาดสมบูรณ์ (ค) ค่าความผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ควรกรณิใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความผิดพลาด $\Delta\theta$, แสดงในรูปที่ 7.7(ค) ค่าความผิดพลาดสูงสุดมีค่าประมาณ 0.06% ช่วงเวลาตอบสนองของวงจรแปลงสัญญาณที่นำเสนอแสดงดังรูปที่ 7.8(ก) โดยทำการสร้างสัญญาณมอดูเลตทางขนาดขึ้นมาจากวงจรคูณสัญญาณแอนะล็อก โดยใช้สัญญาณพาห้ความถี่ 3kHz ขนาด 1V คูณกับสัญญาณสี่เหลี่ยมความถี่ 5Hz ขนาด $\pm 0.707V$ และนำไปป้อนให้กับวงจรแทนสัญญาณจากรีโซลเวอร์ซึ่งเปลี่ยนจากมุม 45° ไปเป็น 135° ได้ผลตอบสนองต่อสัญญาณระดับเป็นสัญญาณ vol ดังแสดงในรูปที่ 7.8(ก) และ 7.8(ข) จากรูปที่ 7.8(ก) ช่วงเวลาคงตัวของวงจรแปลงสัญญาณที่นำเสนอจะอยู่ที่ $83\mu s$ และได้ช่วงเวลาตอบสนองของวงจรจัดรูปสัญญาณเชิงเส้นที่นำเสนอสามารถวัดได้ $27\mu s$ ดังนั้นช่วงเวลาตอบสนองของวงจรแปลงสัญญาณที่นำเสนอจะมีค่าประมาณ 11ms จากผลการทดลองการทำงานของวงจรแปลงสัญญาณที่นำเสนอแสดงให้เห็นว่า วงจรแปลงสัญญาณนี้มีความถูกต้องแม่นยำ มีผลตอบสนองต่อสัญญาณที่รวดเร็ว อีกทั้งความไม่สมดุลของแอมพลิจูดของสัญญาณเอาต์พุตจากรีโซลเวอร์นั้นไม่ส่งผลต่อการทำงานของวงจรที่นำเสนอ



รูปที่ 7.8 (ก) ช่วงเวลาตอบสนองของวงจรแปลงสัญญาณ

(ข) ช่วงเวลาตอบสนองของวงจรจัดรูปเชิงเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.5 บทสรุป

ในบทนี้ได้นำเสนอวงจรแปลงสัญญาณรีโซลเวอร์ด้วยวิธีการที่มีโครงสร้างเรียบง่ายไม่ซับซ้อน วิธีการที่นำเสนอนี้สามารถตัดผลกระทบที่เกิดจากความไม่สมดุลของแอมพลิจูดของสัญญาณเอาต์พุตจากรีโซลเวอร์ได้ วงจรที่นำเสนอมีผลตอบสนองต่อสัญญาณที่รวดเร็ว สมรรถนะการทำงานของวงจรที่นำเสนอแสดงให้เห็นว่าวงจรที่นำเสนอมีความถูกต้องแม่นยำ และมีราคาถูกเนื่องจากใช้อุปกรณ์ที่หาซื้อได้ทั่วตามท้องตลาด

7.6 เอกสารอ้างอิง

- [1] Attaianese, C., & Tomasso, G. (2007). Position measurement in industrial drives by means of low-cost resolver-to-digital converter. *IEEE Transactions on Instrumentation and Measurement*, 56, 2155–2159.
- [2] Wang, Y., Zhu, Z., & Zuo, Z. (2015). A novel design method for resolver-to-digital conversion. *IEEE Transactions on Industrial Electronics*, 62, 3724–3731.
- [3] Al-Emadi, N., Ben-Brahim, L., & Benammar, M. (2014). A new tracking technique for mechanical angle measurement. *Measurement*, 54, 58–64.
- [4] Benammar, M., Ben-Brahim, L., & Alhamadi, M. A. (2004). A novel resolver-to-360° linearized converter. *IEEE Sensors Journal*, 4, 96–101.
- [5] Benammar, M., Ben-Brahim, L., & Alhamadi, M. A. (2005). A high precision resolver-to-DC converter. *IEEE Transactions on Instrumentation and Measurement*, 54, 2289–2296.
- [6] Benammar, M., & Gonzales, A. S. P., Jr. (2016a). A novel PLL resolver angle position indicator. *IEEE Transactions on Instrumentation and Measurement*, 65, 123–131.
- [7] Benammar, M., & Gonzales, A. S. P., Jr. (2016b). Position measurement using sinusoidal encoders and all-analog PLL converter with improved dynamic performance. *IEEE Transactions on Industrial Electronics*, 63, 2414–2423.
- [8] Benammar, M., Khattab, A., Saleh, S., Bensaali, F., & Touati, F. (2017). A sinusoidal encoder-to-digital converter based on an improved tangent method. *IEEE Sensors Journal*, 17, 5169–5179.
- [9] Ben-Brahim, L., Benammar, M., & Alhamadi, M. A. (2009). A resolver angle estimator based on its excitation signal. *IEEE Transactions on Industrial Electronics*, 56, 574–580.
- [10] Ben-Brahim, L., Benammar, M., Alhamadi, M. A., Al-Emadi, N., & Al-Hitmi, M. A. (2008). A new low cost linear resolver converter. *IEEE Sensors Journal*, 8, 1620–1627.
- [11] Hwang, S. H., Kim, H. J., Kim, J. M., Liu, L., & Li, H. (2011). Compensation of amplitude imbalance and imperfect quadrature in resolver signals for PMSM drives. *IEEE Transactions on Industry Applications*, 47, 134–143.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [12] Han, Z., Zhang, H., He, Q., & Shang, C. (2009). Resolver-to-digital converter based on tangent algorithm. Proceedings of ISIE 2009, IEEE International Symposium, Seoul, Korea, 329–332.
- [13] Sarma, S., Agrawal, V. K., & Udupa, S. (2008). Software-based resolver-to-digital conversion using a DSP. IEEE Transactions on Industrial Electronics, 55, 371–379.
- [14] Mienkina, M., Pekarek, P., & Dobes, F. (2005). 56F80x resolver driver and hardware interface (Appl. Note AN1942), Freescale Semiconductor.
- [15] Staebler, M. (2000). TMS320F240 DSP solution for obtaining resolver angular position and speed (Appl. Report SPRA605), Texas Instruments.
- [16] Szymczak, J., O'Meara, S., Gealon, J. S., & De La Rama, C. N. (2014). Precision resolver-to-digital converter measures angular position and velocity. Analog Dialogue, 48, 3–8.
- [17] Lukić, J. R., Živanović, D. B., & Denić, D. B. (2015). A compact and cost-effective linearization circuit used for angular position sensors. Facta Universitatis, Series. Automatic Control and Robotics, 14, 123–134.
- [18] Yim, C. H., Ha, I. J., & Ko, M. S. (1992). A resolver-to-digital conversion method for fast tracking. IEEE Transactions on Industrial Electronics, 39, 369–378.
- [19] Johns, D. A., & Martin, K. (1997). Analog integrated circuit design. New York, NY: John Wiley & Sons.
- [20] Petchmaneelumka, W., Songsuwankit, K., & Riewruja, V. (2016). Accurate LVDT signal converter. International Review of Electrical Engineering, 11, 340–347.
- [21] Gift, S. J. G. (2000). A high-performance full-wave rectifier circuit. International Journal of Electronics, 87, 925–930.
- [22] Gift, S. J. G. (2002). An improved precision full-wave rectifier. International Journal of Electronics, 89, 259–265.
- [23] Kumngern, M., & Dejhan, J. (2006). High frequency and high precision CMOS full-wave rectifier. International Journal of Electronics, 93, 185–199.
- [24] Monppapassom, A. (2013). Low output impedance dual CCII full-wave rectifier. International Journal of Electronics, 100, 648–654.
- [25] Riewruja, V., & Kaewpoonsuk, A. (2006). OTA-based sine-to-triangular wave converter. Circuits Systems Signal Processing, 25, 753–765.
- [26] Qamar, N. A., Hatziaioniu, C. J., & Wang, H., (2015). Speed error mitigation for a DSP-based resolver-to-digital converter using autotuning filters. IEEE Transactions on Industrial Electronics, 62, 1134–1139.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

วงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลโดยอาศัยวงจรหาตำแหน่งค่ายอด

8.1 บทนำ

สำหรับการพัฒนางจรสำหรับการตรวจจ็ระยะการเคลื่อนที่ของฐานรองชิ้นงานสำหรับเครื่องพิมพ์สามมิติ ในโครงการวิจัยนี้จะเลือก LVDT มาใช้ในการศึกษา โดยจะนำเสนอวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลซึ่งอาศัยการทำงานของวงจรมุมและคงค่าในการแปลงสัญญาณที่เกิดจากการวัดระยะของ LVDT แทนการใช้วงจรกรองผ่านความถี่ต่ำในวิธีการแบบดั้งเดิม ข้อดีของวิธีการนี้คือสามารถหลีกเลี่ยงค่าความผิดพลาดจากการเลื่อนเฟสเนื่องจากค่าโพลาของวงจรรองผ่านความถี่ต่ำที่ใช้ในการดีมอดูเลตสัญญาณแบบซิงโครนัสได้ อีกทั้งยังส่งผลให้วงจรแปลงสัญญาณ LVDT ที่นำเสนอมีช่วงเวลาตอบสนองต่อสัญญาณอินพุตที่รวดเร็วขึ้น วงจรแปลงสัญญาณที่นำเสนอในบทนี้จะนำสัญญาณเอาต์พุตที่ได้จาก LVDT มาเป็นสัญญาณอ้างอิง เพื่อสร้างสัญญาณควบคุมโดยอาศัยวงจรรหาตำแหน่งค่ายอดที่ออกแบบขึ้นมา จึงสามารถหลีกเลี่ยงค่าความผิดพลาดจากการสุ่มค่าได้ วงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่นำเสนอในบทนี้ถูกออกแบบโดยใช้อุปกรณ์อิเล็กทรอนิกส์ที่หาซื้อได้ทั่วไปตามท้องตลาด จึงสามารถสร้างขึ้นได้โดยง่ายและมีราคาถูก

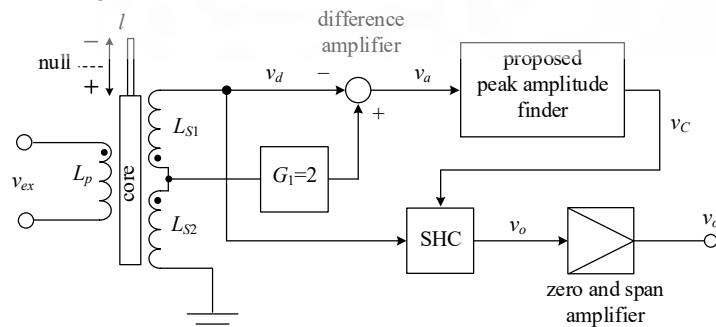
เนื้อหาในบทนี้จะกล่าวถึงโครงสร้างและการทำงานของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลโดยอาศัยวงจรรหาตำแหน่งค่ายอดที่นำเสนอ และแสดงการวิเคราะห์การทำงาน อีกทั้งยังได้ทดสอบสมรรถนะการทำงานโดยสร้างวงจรมุมและคงค่าที่นำเสนอขึ้นมา และทำการแปลงค่าสัญญาณที่เกิดจากการวัดระยะของ LVDT ดังที่จะกล่าวถึงต่อไป

8.2 หลักการทำงานของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลโดยอาศัยวงจรรหาตำแหน่งค่ายอด

เมื่อขดลวดปฐมภูมิของ LVDT ได้รับสัญญาณแรงดันไซน์กระตุ่มมีค่าเท่ากับ $v_{ex} = V_x \sin \omega t$ จะเกิดสัญญาณแรงดันไฟฟ้าที่ขดลวดทุติยภูมิ v_{S1} และ v_{S2} สัญญาณ v_d จาก LVDT เป็นผลต่างระหว่างสัญญาณจากขดลวดทุติยภูมิทั้งสองขด และแปรไปตามระยะ l ที่แกนเหนียวนำเคลื่อนที่ไปตั้งสมการ

$$v_d = v_{S2} - v_{S1} = 2k_T V_x l \sin(\omega t - \phi_p) \quad (8.1)$$

หลักการการทำงานของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่นำเสนอในบทนี้สามารถแสดงดังบล็อกไดอะแกรมรูปที่ 8.1



รูปที่ 8.1 บล็อกไดอะแกรมของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอล

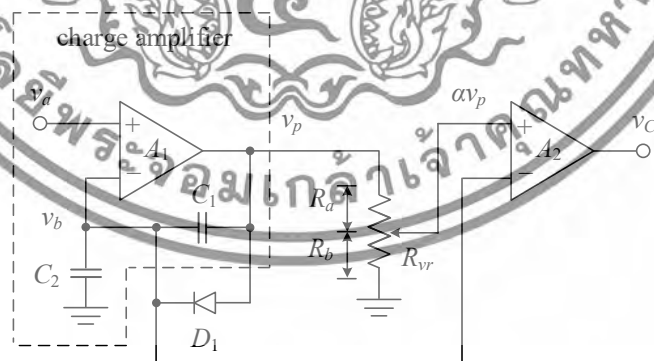
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้โดยอาศัยวงจรรหาตำแหน่งค่ายอด โดยผู้ออกแบบให้แนวทางไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณที่นำเสนอในบทนี้ประกอบไปด้วยวงจรขยายความแตกต่าง (difference amplifier) วงจรหาตำแหน่งค่ายอด วงจรสุ่มและคงค่า และวงจรปรับความชันและเยื้องศูนย์ (zero and span amplifier)

เมื่อป้อนสัญญาณไซน์กระตุ้นให้กับ LVDT จะเกิดสัญญาณเอาต์พุต v_d ทางด้านขดลวดทุติยภูมิโดยมีขนาดขึ้นอยู่กับตำแหน่งที่แกน l เคลื่อนที่ไปตั้งสมการที่ (8.1) วงจรขยายความแตกต่างจะถูกนำมาใช้เป็นจตุรรมสัญญาณเพื่อสร้างสัญญาณ v_o ที่เป็นผลต่างของสัญญาณ v_d จาก LVDT และสัญญาณ v_{s2} จากขดลวดทุติยภูมิ L_{s2} โดยมีอัตราขยายสัญญาณ v_{s2} เท่ากับ 2 สัญญาณ v_o จากจตุรรมสัญญาณจะถูกส่งไปยังวงจรหาตำแหน่งค่ายอดที่ออกแบบขึ้นเพื่อสร้างสัญญาณพัลส์ v_c สำหรับควบคุมการทำงานของสวิตช์ในวงจรสุ่มและคงค่าหรือ SHC โดยทำการสุ่มและคงค่าสัญญาณเอาต์พุต v_d ที่ตำแหน่งแอมพลิจูดสูงสุดเมื่อ l เคลื่อนที่ไปในช่วงบวก และที่ตำแหน่งแอมพลิจูดต่ำสุดเมื่อ l เคลื่อนที่ไปในช่วงลบ ได้เป็นสัญญาณ v_o อยู่ในรูปของสัญญาณแรงดันดีซี จากนั้นสัญญาณ v_o จะถูกส่งไปยังวงจรปรับความชันและเยื้องศูนย์เพื่อปรับตัวแบ่งศูนย์และขยายสัญญาณเอาต์พุต v_{oa} ให้มีค่าอยู่ในช่วงการใช้งานที่ต้องการ

8.2.1 หลักการทำงานของวงจรหาตำแหน่งค่ายอดที่นำเสนอ

วงจรหาตำแหน่งค่ายอดที่นำเสนอในบทนี้ประกอบไปด้วยออปแอมป์ A_1 วงจรเปรียบเทียบสัญญาณ A_2 ตัวเก็บประจุ C_1 และ C_2 ไดโอด D_1 และตัวต้านทานแบบปรับค่าได้ R_{vr} วงจรหาตำแหน่งค่ายอดที่นำเสนอจะทำงานโดยอาศัยคุณสมบัติของวงจรขยายประจุ (charge amplifier) ประกอบไปด้วยออปแอมป์ A_1 และตัวเก็บประจุ C_1 และ C_2 โดยมีไดโอด D_1 ทำหน้าที่เป็นตัวจำกัดค่าแรงดันที่วิ่งผ่านตัวเก็บประจุ C_1 อัตราขยายแรงดันของวงจรขยายประจุมีค่าเท่ากับ $\left(1 + \frac{C_2}{C_1}\right)$ จากวงจรในรูปที่ 4.2 สัญญาณแรงดัน V_1 ซึ่งเป็นค่าแรงดันเฉลี่ยระหว่างสัญญาณ v_o และแรงดันอิมิตัวค่าลบทางด้านเอาต์พุตของออปแอมป์ A_1 มีค่าตั้งสมการ



รูปที่ 8.2 วงจรหาตำแหน่งค่ายอดที่นำเสนอ

$$V_1 = \frac{C_2}{(C_1 + C_2)} V_{ap} + \frac{C_1}{(C_1 + C_2)} (V_{nsat} - V_D) \quad (8.2)$$

เมื่อ V_{ap} คือ แอมพลิจูดสูงสุดทางด้านบวกของสัญญาณแรงดัน v_o เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_D คือ แรงดันจุดเริ่มเปลี่ยนของไดโอด D_1

V_{nsat} คือ แรงดันอิ่มตัวค่าลบทางด้านเอาต์พุตของออปแอมป์ A_1

สัญญาณ v_b เป็นผลมาจากสัญญาณแรงดัน v_a ที่ถูกจำกัดค่าทางด้านซีกลบออกไป กำหนดด้วยแรงดัน V_1 มีค่าดังสมการ

$$v_b = \begin{cases} v_a & ; v_a > V_1 \\ V_1 & ; v_a \leq V_1 \end{cases} \quad (8.3)$$

ออปแอมป์ A_1 จะให้สัญญาณเอาต์พุต v_p เมื่อสัญญาณ v_a มีขนาดใหญ่กว่าค่าของแรงดัน V_1 ดังนั้นสัญญาณ v_p จะมีค่าดังสมการ

$$v_p = \begin{cases} \left(1 + \frac{C_2}{C_1}\right)(v_a - V_1) + v_{nsat} & ; v_a > V_1 \\ v_{nsat} & ; v_a \leq V_1 \end{cases} \quad (8.4)$$

สัญญาณ v_p สามารถลดทอนด้วยการปรับตัวแปร α เมื่อ

$$\alpha = \frac{R_b}{(R_a + R_b)} \quad (8.5)$$

ค่าของ α สามารถปรับได้ด้วยตัวต้านทานแบบปรับค่าได้ R_b ดังนั้นคายอดของสัญญาณ v_a จึงสามารถหาได้โดยการเปรียบเทียบสัญญาณ αv_p และ v_b โดยใช้วงจรเปรียบเทียบสัญญาณ A_2 ได้ สัญญาณเอาต์พุต v_c ซึ่งเป็นสัญญาณพัลส์ขนาดเล็กสำหรับควบคุมการทำงานของวงจรสุ่มและคงค่าเพื่อทำการคงค่าสัญญาณ v_a จาก LVDT ณ ตำแหน่ง 1/4 ของคาบสัญญาณ กราฟสัญญาณแสดงการทำงานของวงจรหาตำแหน่งคายอดแสดงดังรูปที่ 8.4 กราฟ (ii)

8.2.2 โครงสร้างของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่นำเสนอ

โครงสร้างของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่นำเสนอในบทนี้แสดงดังรูปที่ 8.3 เมื่อป้อนสัญญาณไซน์ให้กับ LVDT จะเกิดสัญญาณเอาต์พุต v_d และถูกส่งไปยังวงจรขยายความแตกต่างซึ่งประกอบไปด้วยออปแอมป์ $A_3 - A_4$ และตัวต้านทาน $R_1 - R_2$ โดยออปแอมป์ A_3 ทำหน้าที่เป็นวงจรตามแรงดัน (voltage follower) ทำให้สัญญาณเอาต์พุต v_{da} จากออปแอมป์ A_3 มีขนาดเท่ากับสัญญาณ v_d จากนั้นวงจรขยายความแตกต่างจะทำการรวมสัญญาณ v_d และสัญญาณ v_{s2} ได้เป็นสัญญาณ v_a ดังนี้

$$v_a = \left(1 + \frac{R_2}{R_1}\right)v_{s2} - \left(\frac{R_2}{R_1}\right)(v_{s2} - v_{s1}) \quad (8.6)$$

หากกำหนดให้ตัวต้านทาน R_1 และ R_2 มีค่าเท่ากันจะได้

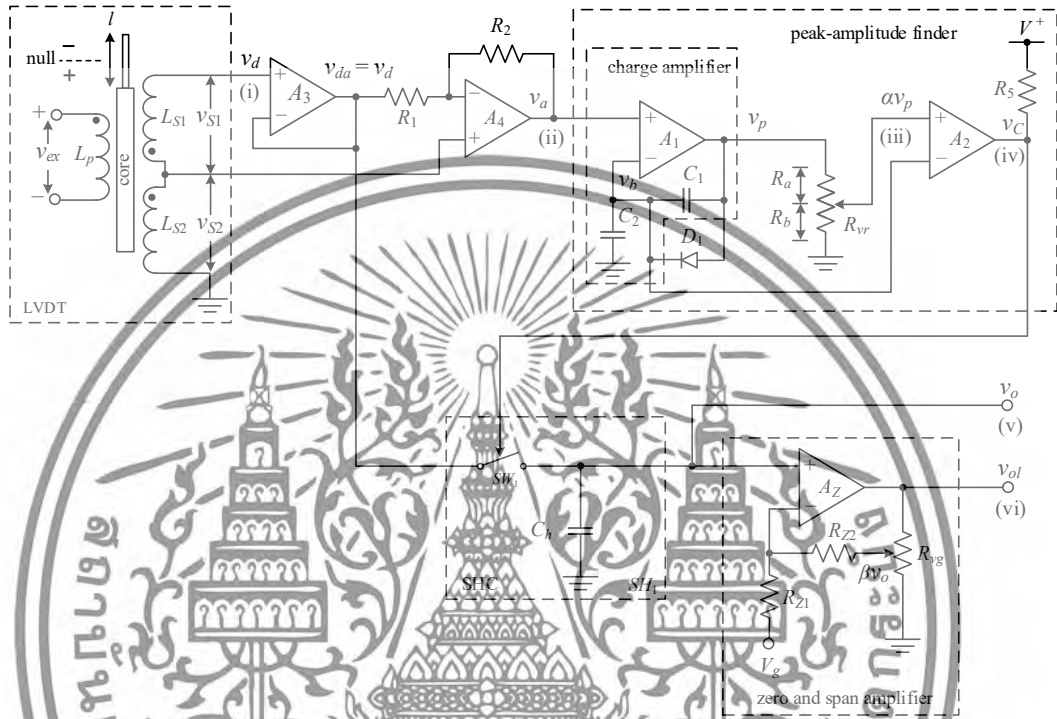
$$v_a = 2v_{s2} - (v_{s2} - v_{s1}) = v_{s1} + v_{s2} \quad (8.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแทนค่า v_{S1} และ v_{S2} ลงในสมการที่ (8.7) จะได้

$$v_a = 2k_T V_x I_{null} \sin(\omega t - \phi_p) \tag{8.8}$$

เมื่อ l_{null} คือ ตำแหน่งศูนย์ของ LVDT



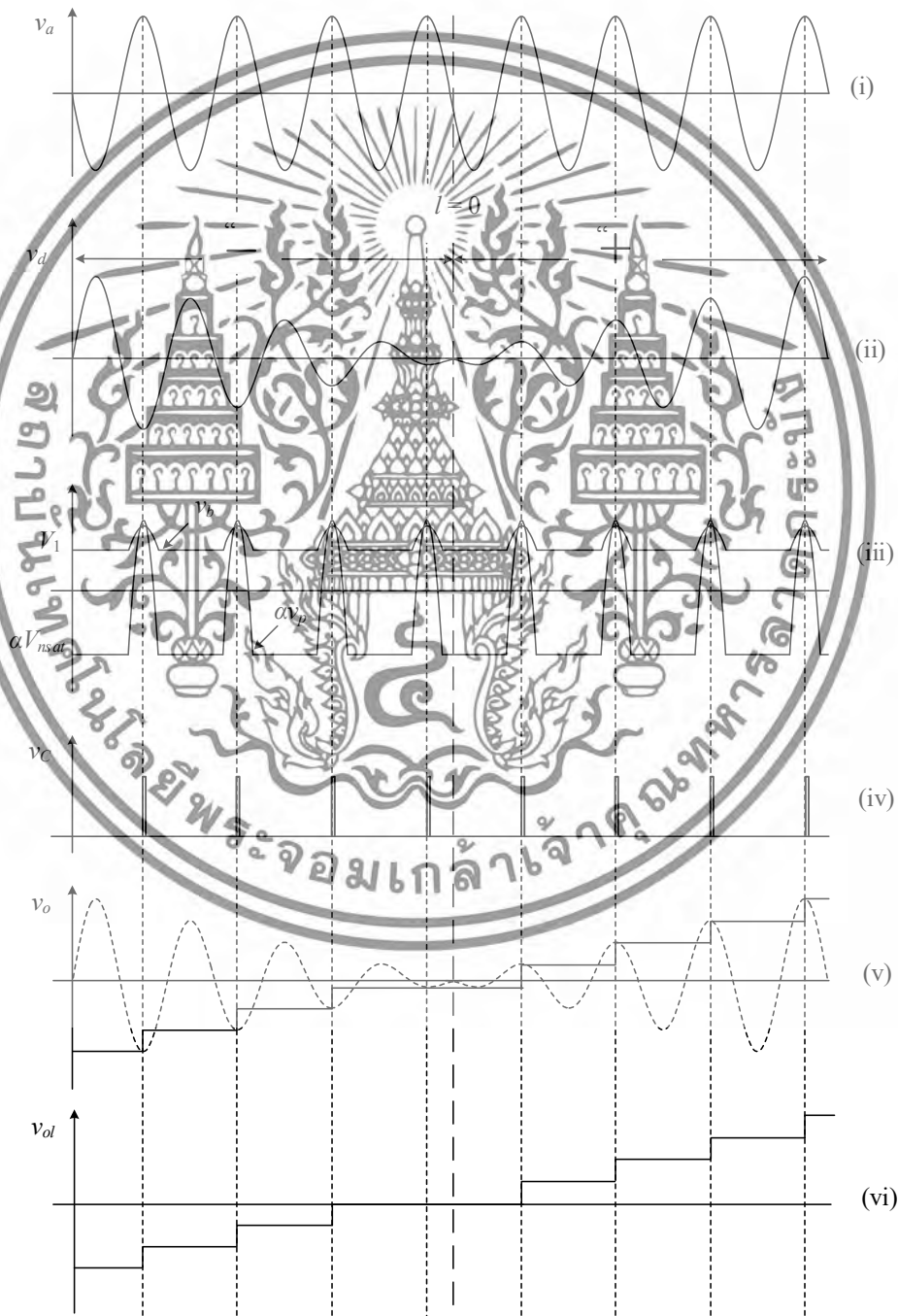
รูปที่ 8.3 โครงสร้างของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิทัล โดยอาศัยวงจรหาตำแหน่งค่ายอด

จากสมการที่ (8.8) เห็นได้ว่าสัญญาณ v_o มีแอมพลิจูดคงที่ เนื่องจากตัวแปร l ที่มีค่าเปลี่ยนแปลงไปตามระยะการวัดได้ถูกกำจัดออกไป จึงสามารถนำสัญญาณ v_o ไปใช้เป็นสัญญาณอ้างอิงเพื่อสร้างสัญญาณพัลส์ควบคุมวงจรสุ่มและคงค่าได้ วงจรหาตำแหน่งค่ายอดทำหน้าที่สร้างสัญญาณควบคุม v_C และปรับความกว้างพัลส์ของสัญญาณ v_C ให้มีขนาดที่เล็กที่สุด เพื่อหลีกเลี่ยงการกระเพื่อมของสัญญาณเอาต์พุตที่ได้จากการสุ่มและคงค่า โดยการปรับค่า α ของตัวต้านทานแบบปรับค่าได้ R_{vr} ให้มีค่าที่เหมาะสม สัญญาณพัลส์ v_C จะควบคุมวงจรสุ่มและคงค่าให้ทำการสุ่มและคงค่าสัญญาณ v_d ที่เป็นสัญญาณเอาต์พุตจากการวัดของ LVDT ที่ตำแหน่งแอมพลิจูดสูงสุดและต่ำสุด โดยเมื่อตำแหน่งของแกน l อยู่ในช่วง “+” สัญญาณพัลส์ v_C จะสั่งให้สุ่มและคงค่าสัญญาณที่ตำแหน่งแอมพลิจูดสูงสุดของสัญญาณ v_d ทางด้านบวก และเมื่อตำแหน่งแกน l อยู่ในช่วง “-” หรือสัญญาณ v_d มีเฟสเปลี่ยนไปจากเดิม 180° วงจรสุ่มและคงค่าจะทำการสุ่มและคงค่าที่ตำแหน่งแอมพลิจูดต่ำสุดทางด้านลบของสัญญาณ v_d จากคุณสมบัติการทำงานดังกล่าว สัญญาณเอาต์พุต v_o ที่ได้จากวงจรแปลงสัญญาณที่นำเสนอจึงมีลักษณะเป็นสัญญาณแรงดันดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟสัญญาณการทำงานที่จุดต่างๆ ของวงจรสามารถแสดงดังรูปที่ 8.4 สัญญาณ v_d ในกราฟที่ (i) เป็นสัญญาณไซน์ที่มีแอมพลิจูดและเฟสคงที่ตลอดการทำงาน สัญญาณ v_d ในกราฟที่ (ii) ถูกแสดงด้วยสัญญาณมอดูเลตทางขนาดแทนสัญญาณที่เกิดจากการเคลื่อนที่ของแกน l ตลอดระยะเวลาการวัดของ LVDT กราฟที่ (iii) แสดงถึงผลการทำงานของวงจรหาตำแหน่งค่ายอด และนำสัญญาณ v_b มาเป็นสัญญาณเปรียบเทียบเพื่อสร้างสัญญาณพัลส์ควบคุม v_c ดังกราฟที่ (iv) โดยที่

$$v_c = \begin{cases} 1 & ; \alpha v_p > v_b \\ 0 & ; \alpha v_p \leq v_b \end{cases} \quad (8.9)$$



รูปที่ 8.4 กราฟสัญญาณแสดงการทำงานของวงจรแปลงสัญญาณ LVDT ที่ตำแหน่งต่างๆ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้หาไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ v_o ซึ่งเป็นผลมาจากการสุมและคงค่าสัญญาณ v_d มีค่าแปรผันเป็นสัดส่วนโดยตรงกับตำแหน่งที่แกน l ของ LVDT โดยที่

$$v_o = 2k_T V_x l \quad (8.10)$$

จากกราฟที่ (v) จะเห็นได้ว่าที่ตำแหน่งศูนย์ของ LVDT เกิดค่าแรงดันออฟเซตขึ้น จึงต้องนำวงจรปรับความชันและเยื้องศูนย์มาต่อร่วมด้วยเพื่อปรับค่าออฟเซตที่ตำแหน่ง $l = 0$ ให้มีค่าแรงดันเท่ากับศูนย์ และขยายสัญญาณ v_o ให้อยู่ในช่วงการใช้งานที่ต้องการ ได้ออกมาเป็นสัญญาณแรงดัน v_{ol} ดังแสดงในกราฟที่ (vi)

8.2.3 วงจรปรับความชันและเยื้องศูนย์



รูปที่ 8.5 วงจรปรับความชันและเยื้องศูนย์

โครงสร้างของวงจรปรับความชันและเยื้องศูนย์ประกอบไปด้วยออปแอมป์ A_2 ตัวต้านทาน R_{Z1} และ R_{Z2} และตัวต้านทานปรับค่าได้ R_{Vg} หากกำหนดให้ค่าของ $R_{Z2} \gg R_{Vg}$ ค่าของสัญญาณเอาต์พุต v_{ol} จะสามารถประมาณค่าได้ดังสมการ

$$v_{ol} = \left(1 + \frac{R_{Z2}}{R_{Z1}}\right) \left(\frac{2k_T V_x l}{\beta}\right) \left(\frac{R_{Z2} V_s}{R_{Z1} \beta}\right) \quad (8.11)$$

เมื่อ $0 < \beta \leq 1$ คือ อัตราขยายแรงดัน
 V_s คือ ค่าแรงดันดีซีออฟเซตที่ใช้ในการปรับตำแหน่งศูนย์ของ LVDT

8.3 การวิเคราะห์สมรรถนะการทำงานของวงจร

วงจรแปลงสัญญาณจาก LVDT เป็นสัญญาณดิซีที่นำเสนอในบทนี้มีตัวแปรสำคัญที่ส่งผลกระทบต่อการทำงานของวงจรแปลงสัญญาณที่นำเสนอ 3 ตัวแปรดังนี้

ตัวแปรตัวแรกคือค่าความต่างเฟส $\Delta\theta_a$ ระหว่างสัญญาณ v_p และสัญญาณ v_o อันเป็นผลมาจากการทำงานของวงจรหาตำแหน่งค่ายอด โดยทั่วไปแล้วฟังก์ชันถ่ายโอนของออปแอมป์จะประมาณได้ด้วยระบบอันดับหนึ่ง ดังนั้นค่าความต่างเฟส $\Delta\theta_a$ จะแสดงได้ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta\theta_a = -\tan^{-1} \left[\frac{(C_1 + C_2)}{C_1} \frac{f_{ex}}{UGB} \right] \quad (8.12)$$

เมื่อ f_{ex} คือ ความถี่ของสัญญาณกระตุ้น

UGB คือ ความกว้างแถบอัตราขยายหนึ่ง (unity gain bandwidth)

ถ้าตัวต้านทาน $C_1 = 0.001\mu\text{F}$ $C_2 = 0.01\mu\text{F}$ $f_{ex} = 5\text{kHz}$ และ $UGB = 4\text{MHz}$ ดังนั้นความต่างเฟส $\Delta\theta_a$ จะมีค่าประมาณ -0.78° ค่าความต่างเฟส $\Delta\theta_a$ จะส่งผลให้ตำแหน่งของสัญญาณพัลส์ควบคุม v_C เลื่อนไปจากตำแหน่งแอมพลิจูดสูงสุดของสัญญาณ v_d จากตำแหน่ง 90° เป็นตำแหน่ง 90.78° เมื่อแกน l ของ LVDT อยู่ในช่วง “+” และจากตำแหน่ง -90° เป็นตำแหน่ง -90.78° เมื่อแกน l ของ LVDT อยู่ในช่วง “-”

ตัวแปรตัวที่สองที่ส่งผลต่อการทำงานของวงจรถือความกว้างของสัญญาณพัลส์ควบคุม v_C ซึ่งเป็นตัวควบคุมให้วงจรถูก SHC ทำการสุ่มและคงค่าสัญญาณ v_d จาก LVDT ที่ตำแหน่ง 1/4 ของคาบสัญญาณ v_d หากความกว้างพัลส์ของสัญญาณควบคุมมีค่าที่ไม่เหมาะสมจะส่งผลให้สัญญาณเอาต์พุตที่ได้จากการสุ่มและคงค่ามีออฟเซตเกิดขึ้น เนื่องจากวงจรถูก SHC จะทำการสุ่มและคงค่าสัญญาณที่ตำแหน่งต่ำกว่าแอมพลิจูดสูงสุด ดังนั้นแรงดันที่ถูกคงค่าไว้จะมีค่าน้อยกว่าแอมพลิจูดสูงสุดของสัญญาณ v_d เพื่อเป็นการลดค่าความผิดพลาดที่เกิดขึ้นจากสาเหตุดังกล่าว สัญญาณพัลส์ v_C จึงถูกปรับให้มีค่าใกล้เคียงกับช่วงเวลา t_{ac} ที่สวิทช์ SW_1 ของวงจรถูกสุ่มและคงค่าทำงาน ความสัมพันธ์ระหว่างตัวแปร α และค่าเวลา t_{ac} สามารถอธิบายได้ดังสมการ

$$\alpha = \frac{V_{ap} \sin \left[90^\circ \left(1 - 2 \frac{t_{ac}}{T_{ex}} \right) \right]}{k(V_{ap} - V_{nsat}) + V_{nsat}} \quad (8.13)$$

เมื่อ $k = (1 + C_2/C_1)$ คือ อัตราขยายแรงดันของวงจรถูกขยายประจุ

$T_{ex} = 1/f_{ex}$ คือ คาบเวลาของสัญญาณกระตุ้น

จากการทดลองต่อวงจรจริง เมื่อค่าตัวแปรในสมการที่ (8.13) มีค่าดังนี้ $f_{ex} = 5\text{kHz}$ $k = 11$ $V_1 = 2.28\text{V}$ $V_{ap} = 2.92\text{V}$ $V_{nsat} = -3.52\text{V}$ ถ้าเวลา t_{ac} ที่สวิทช์ของวงจรถูกสุ่มและคงค่า SH_1 ทำงานมีค่าเท่ากับ $1.8\mu\text{s}$ ดังนั้นค่าของ α ที่ได้มาจากการปรับค่าความต้านทาน R_a และ R_b ของตัวต้านทานปรับค่าได้ R_v จะมีค่าเท่ากับ 0.83 ตำแหน่งขอบขาขึ้น θ_r และขอบขาลง θ_l ของสัญญาณพัลส์ควบคุม v_C จะมีค่าดังสมการ

$$\theta_r = \sin^{-1} \left[\frac{\alpha(kV_1 - V_{nsat})}{(\alpha k - 1)V_{ap}} \right] - \Delta\theta_a \quad (8.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$\theta_f = 180^\circ + 2\Delta\theta_a - \theta_r \quad (8.15)$$

ตำแหน่งของขอบขาขึ้น θ_r และขอบขาลง θ_f มีค่าประมาณ 90.11° และ 91.45° ตามลำดับ ที่ตำแหน่งขอบขาลง สัญญาณควบคุม v_C จะสั่งให้วงจรสุ่มและคงค่า SH_1 ทำการคงค่าสัญญาณ v_C ที่ตำแหน่ง $\theta_f = 91.45^\circ$ ดังนั้นค่าเปอร์เซ็นต์ความผิดพลาด ε_1 จากค่าจริงที่ได้จากสัญญาณเอาต์พุต v_O ซึ่งเกิดจากตำแหน่งของขอบขาลง θ_f มีค่าดังสมการ

$$\varepsilon_1 = (\sin \theta_f - 1) \times 100\% \quad (8.16)$$

เมื่อ $\theta_f = 91.45^\circ$ จะสามารถหาค่าเปอร์เซ็นต์ความผิดพลาด ε_1 ได้เท่ากับ -0.03% จึงสามารถเห็นได้ว่าค่าแรงดันที่ถูกหวนวงไว้จะมีค่าต่ำกว่าแอมพลิจูดสูงสุดของสัญญาณ v_O

ตัวแปรสุดท้ายที่ส่งผลต่อการทำงานของวงจรถือ ความต่างเฟสระหว่างสัญญาณ v_{S1} และ v_{S2} อันเกิดจากการทำงานที่ไม่เป็นไปตามอุดมคติของ LVDT ส่งผลให้สัญญาณ v_O มีเฟสนำหน้าสัญญาณ v_C จากคุณสมบัติของ LVDT ค่าความต่างเฟส $\Delta\theta_s$ ระหว่างแอมพลิจูดสูงสุดของสัญญาณ v_O และ v_C สามารถหาได้จากสมการ

$$\Delta\theta_s = 90^\circ - \tan^{-1} \left(\frac{2l_{null}}{l \sin \phi_s} \right) \quad (8.17)$$

เมื่อ ϕ_s คือ คือความต่างเฟสระหว่างสัญญาณ v_{S1} และ v_{S2}

ถ้าแกนของ LVDT เคลื่อนไปยังตำแหน่งที่มีค่าสูงสุดและต่ำสุดที่ $\pm 12.5\text{mm}$ จะสามารถวัดค่าของ l_{null} และ ϕ_s ได้เท่ากับ 42.319mm และ 1.617° ตามลำดับ เมื่อแทนค่าลงในสมการที่ (4.17) จะได้ค่าความต่างเฟส $\Delta\theta_s$ ประมาณ 0.24° จากสมการที่ (4.16) ตำแหน่งขอบขาลงของสัญญาณควบคุม v_C ต่อสัญญาณ v_O จะเคลื่อนจากตำแหน่ง θ_f ไปยังตำแหน่ง $\theta_f - \Delta\theta_s$ ดังนั้นเปอร์เซ็นต์ความผิดพลาด ε_2 ของสัญญาณแรงดันเอาต์พุต v_O จากการสุ่มและคงค่าจะมีค่าดังสมการ

$$\varepsilon_2 = [\sin(\theta_f - \Delta\theta_s) - 1] \times 100\% \quad (8.18)$$

เมื่อ $\theta_f = 91.45^\circ$ และ $\Delta\theta_s = 0.24^\circ$ ค่าเปอร์เซ็นต์ความผิดพลาด ε_2 ที่ได้มีค่าประมาณ -0.02%

8.4 การทดสอบและผลการทดสอบการทำงานของวงจร

สมรรถนะการทำงานของวงจรแปลงสัญญาณที่นำเสนอในบทนี้ สามารถทดสอบโดยการสร้างวงจรแปลงสัญญาณ LDVT เป็นสัญญาณดิจิตอลที่นำเสนอขึ้นมา และนำมาต่อร่วมกับ LVDT เพื่อทำการวัดค่าสัญญาณที่ได้จากการเคลื่อนที่ของแกน l โดยอุปกรณ์ที่ใช้สร้างวงจรแปลงสัญญาณที่นำเสนอจะเป็นอุปกรณ์อิเล็กทรอนิกส์ที่หาซื้อได้ทั่วไปตามท้องตลาด ค่าของอุปกรณ์ต่างๆ ที่ใช้ในการทดสอบแสดงดังตารางที่ 8.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 8.1 ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ

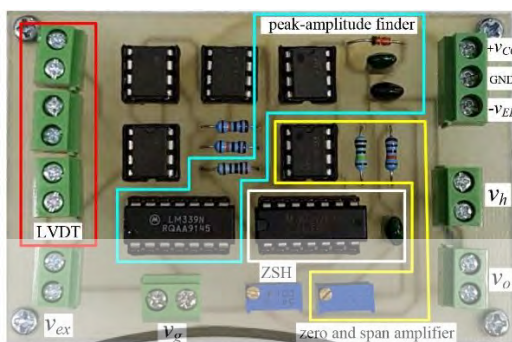
อุปกรณ์ที่ใช้	เบอร์ไอซี/ค่าพารามิเตอร์
วงจรเปรียบเทียบสัญญาณ A_2	LM339
ออปแอมป์ A_1 A_3 A_4 และ A_Z	LM351
แอนะล็อกสวิตช์ SW_1	CD4066
ไดโอด D_1	1N4148
R_1 R_2 และ R_{Z2}	100k Ω
R_{Z1}	1M Ω
R_5	2k Ω
R_{V_1} และ R_{V_5}	5k Ω
C_1	0.001 μ F
C_n และ C_2	0.01 μ F

ในการทดสอบการทำงานได้ป้อนแหล่งจ่ายแรงดันขนาด $\pm 5V$ ให้กับวงจร สัญญาณกระตุ้น v_{ex} ที่จ่ายให้กับ LVDT เป็นสัญญาณไซน์ความถี่ 5kHz แอมพลิจูด 1V_p ทรานสดิวเซอร์ที่ใช้ในการทดสอบเป็น LVDT ที่มีระยะการวัด ± 12.5 mm มีความไวเท่ากับ 69mV/mm/V ที่ความถี่ของสัญญาณกระตุ้น 5kHz จากบริษัท Solartron Metrology รุ่น OP12.5 วงจรปรับความชื้นและเยื้องศูนย์มีอัตราขยายแรงดันเท่ากับ 1.45 เพื่อขยายค่าความไวของวงจรแปลงสัญญาณที่นำเสนอให้เท่ากับ 100mV/mm/V หรือมีค่าแรงดันดีซีเท่ากับ $\pm 1.25V$ ที่ระยะการวัด ± 12.5 mm โดยทำการปรับตัวต้านทานแบบปรับค่าได้ R_5 และทำการจ่ายค่าแรงดันดีซี V_g เพื่อกำจัดแรงดันออฟเซตที่เกิดขึ้นที่ตำแหน่ง $l = 0$ ของสัญญาณ v_o เพื่อให้สัญญาณดีซีเอาต์พุต v_o ที่ตำแหน่งนี้มีค่าเป็นศูนย์ รูปที่ 8.6(ก) และ (ข) แสดงบอร์ดวงจรแปลงสัญญาณและการจัดตั้งอุปกรณ์เพื่อทำการทดลองตามลำดับ เวลา t_{oc} ของวงจรวงจรสุ่มและคงค่ามีค่าจากการคำนวณประมาณ 1.8 μ s ค่าแรงดันอิ่มตัวหรือค่า V_{nsat} ของออปแอมป์ A_1 และค่าความต่างเฟส ϕ_c ที่ได้จากวัดค่าด้วยการต่อวงจรจริงมีค่าเท่ากับ $-3.52V$ และ 1.617° ตามลำดับ แอมพลิจูดสูงสุดของสัญญาณ v_o วัดค่าได้เท่ากับ 2.92V และสามารถนำค่า v_o ที่ได้มาคำนวณหาตำแหน่งศูนย์ของ LVDT หรือ l_{null} โดยอาศัยสมการที่ (8.8) ได้ตำแหน่ง l_{null} ของ LVDT ตัวนี้ที่ระยะ 42.319mm

รูปที่ 8.7 และ 8.8 แสดงผลการดำเนินงานที่ได้จากการต่อวงจรจริง โดยที่รูปที่ 8.7 แสดงกราฟของสัญญาณ v_{ex} v_d v_o และ v_b จะเห็นได้ว่าสัญญาณกระตุ้น v_{ex} และสัญญาณเอาต์พุต v_d จาก LVDT มีเฟสที่ต่างกันประมาณ 18° รูปที่ 8.8 แสดงการวัดความเป็นเชิงเส้นของวงจรแปลงสัญญาณที่นำเสนอ โดยทำการทดสอบด้วยการป้อนสัญญาณมอดูเลตทางขนาดที่เกิดจากการคูณกันของสัญญาณไซน์ความถี่ 5kHz แอมพลิจูด 1V_p กับสัญญาณไซน์ความถี่ 450Hz ที่มีแอมพลิจูดแปรค่าไประหว่าง $-0.69V$ ถึง $0.69V$ สัญญาณ AM นี้ถูกนำมาใช้แทนสัญญาณ v_d ในช่วงการวัด ± 10 mm จากรูปที่ 4.8 สัญญาณ v_o เป็นสัญญาณไซน์ที่มีแอมพลิจูดคงที่และถูกนำมาใช้เป็นสัญญาณอ้างอิง

เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ซึ่งอนุญาตให้เผยแพร่เพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้

เกิดจากการสุมและคงค่าสัญญาณ v_d ที่ตำแหน่งแอมพลิจูดสูงสุดเมื่อแกน l ของ LVDT เคลื่อนที่ไปในช่วง “+” และที่ตำแหน่งแอมพลิจูดต่ำสุดเมื่อแกน l เคลื่อนที่ไปในช่วง “-”

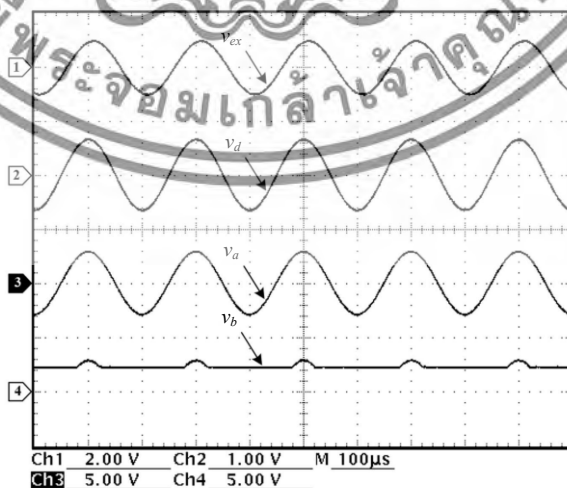


(ก)



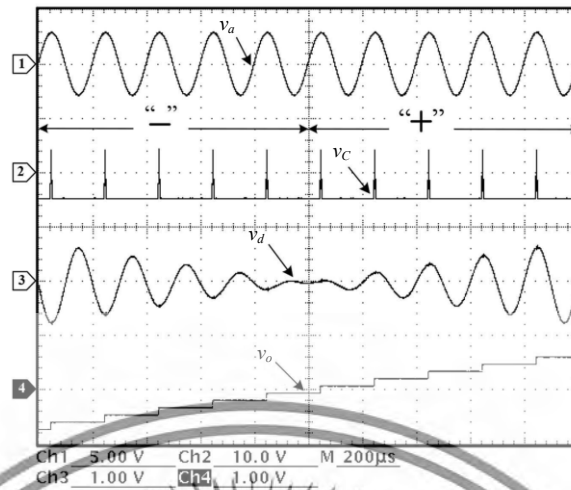
(ข)

รูปที่ 8.6 การทดสอบสมรรถนะการทำงานของวงจรแปลงสัญญาณที่นำเสนอ
 (ก) บอร์ดวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่ถูกรวบรวมขึ้นมา
 (ข) การจัดตั้งอุปกรณ์เพื่อทำการทดสอบสมรรถนะการทำงาน

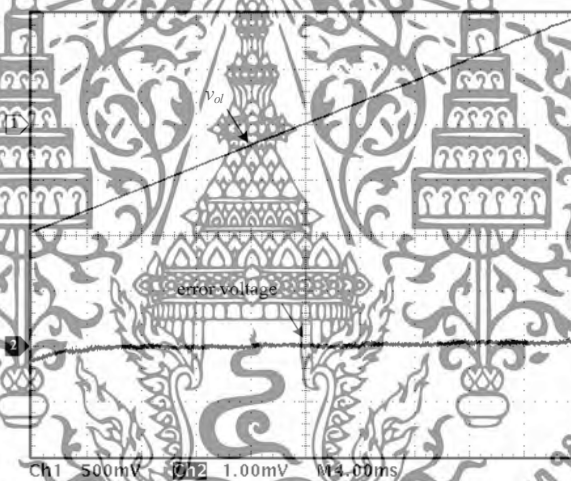


รูปที่ 8.7 กราฟสัญญาณที่ได้จากการทดสอบวงจรแปลงสัญญาณที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.8 การทดสอบความเป็นเชิงเส้นของวงจรแปลงสัญญาณที่นำเสนอ

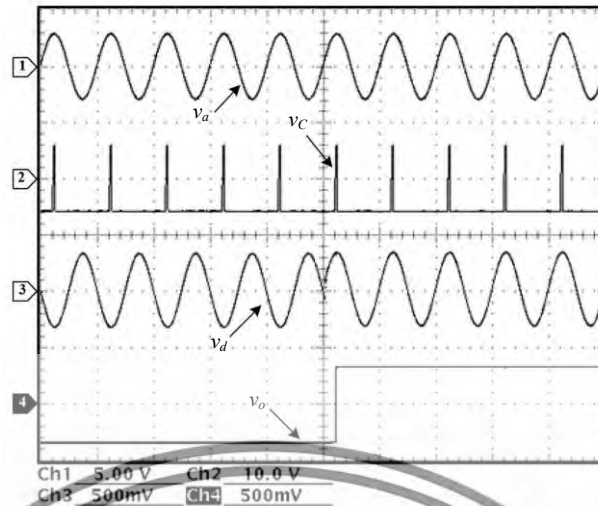


รูปที่ 8.9 สัญญาณเอาต์พุต V_o และค่าแรงดันผิดพลาดของสัญญาณ V_o

รูปที่ 8.9 แสดงถึงสัญญาณเอาต์พุต V_o และค่าความผิดพลาดทางแรงดันของสัญญาณเอาต์พุต V_o เมื่อสัญญาณมอดูเลตมีความถี่ 25Hz สามารถวัดค่าความผิดพลาดสูงสุดได้ประมาณ -0.25mV เมื่อสัญญาณเอาต์พุต V_o มีค่าเท่ากับ -1V ที่ระยะ -10mm จากตำแหน่งศูนย์ของ LVDT

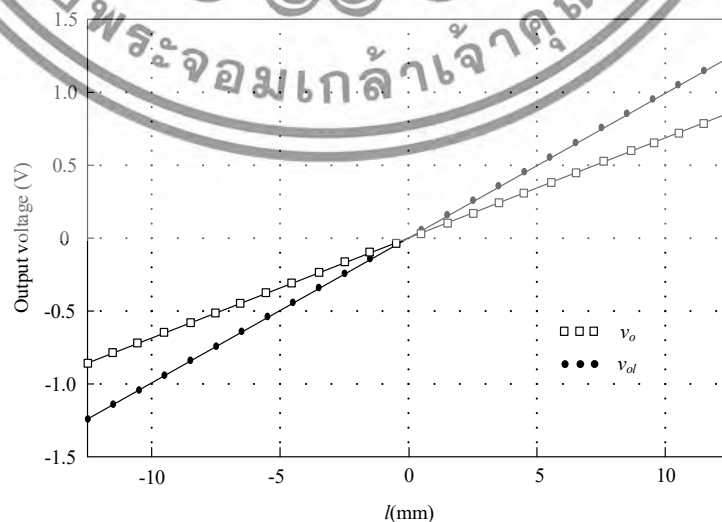
ผลตอบสนองทางเวลาของวงจรแปลงสัญญาณที่นำเสนอสามารถทดสอบโดยการป้อนสัญญาณมอดูเลตรูปสี่เหลี่ยมความถี่ 10Hz แอมพลิจูด 0.345V แทนระยะการวัดของ LVDT ที่ตำแหน่ง -5mm และ 5mm ได้สัญญาณ V_o ดังรูปที่ 8.10 ช่วงเวลาตอบสนองของสัญญาณ V_o จะถูกกำหนดให้มีค่าอยู่ในช่วง $1/4$ ของคาบสัญญาณอ้างอิง V_o

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



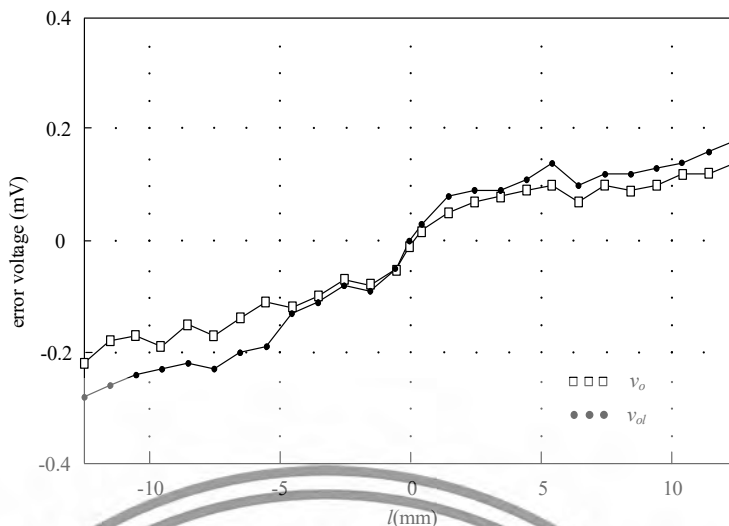
รูปที่ 8.10 กราฟแสดงช่วงเวลาตอบสนองของวงจรแปลงสัญญาณที่นำเสนอ

ประสิทธิภาพและความแม่นยำของวงจรแปลงสัญญาณที่นำเสนอแสดงดังรูปที่ 8.11 โดยทำการวัดสัญญาณที่เอาต์พุตต่อระยะ l ของ LVDT ที่มีค่าแปรไปในช่วง ± 12.5 mm โดยสัญญาณ v_o เป็นสัญญาณเอาต์พุตจากวงจรแปลงสัญญาณโดยตรง และสัญญาณ v_{ol} เป็นสัญญาณที่ผ่านวงจรปรับความชันและเยื้องศูนย์ จากรูปที่ 8.11(ก) สามารถคำนวณหาค่าความไวของวงจรแปลงสัญญาณที่นำเสนอได้เท่ากับ 68.88 mV/mm/V สำหรับสัญญาณเอาต์พุต v_o และเท่ากับ 100.02 mV/mm/V สำหรับสัญญาณเอาต์พุต v_{ol} ค่าความผิดพลาดของสัญญาณเอาต์พุต v_o และ v_{ol} แสดงดังรูปที่ 8.11(ข) จะเห็นได้ว่าความผิดพลาดของสัญญาณเอาต์พุต v_o และ v_{ol} มีค่าสูงสุดเมื่อแกน l อยู่ที่ตำแหน่ง -12.5 mm มีค่าความผิดพลาดเท่ากับ -0.22 mV และ -0.28 mV ตามลำดับ จากผลการทดลองต่อวงจรจริงสามารถสรุปได้ว่า วงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิซีที่นำเสนอในบทนี้สามารถแปลงค่าสัญญาณจาก LVDT ให้กลายเป็นสัญญาณแรงดันดิซีได้อย่างมีประสิทธิภาพ มีความเป็นเชิงเส้น และมีความถูกต้องแม่นยำ



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.11 กราฟแสดงประสิทธิภาพและความแม่นยำของวงจรแปลงสัญญาณที่นำเสนอ
 (ก) กราฟแสดงสัญญาณเอาต์พุต V_o และ V_{ol} ต่อระยะการวัด l
 (ข) กราฟแสดงค่าความผิดพลาดของสัญญาณเอาต์พุต V_o และ V_{ol}

8.5 บทสรุป

ในบทนี้ได้นำเสนอวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลซึ่งสามารถทำงานได้อย่างมีประสิทธิภาพ วงจรแปลงสัญญาณที่นำเสนอทำงานโดยอาศัยวงจรหาตำแหน่งคีย์ขดในการสร้างสัญญาณควบคุมวงจรสุ่มและคงค่า เพื่อทำการแปลงสัญญาณไซน์ซึ่งมีแอมพลิจูดแปรไปตามการเคลื่อนที่ของแกน LVDT ให้กลายเป็นสัญญาณดิจิตอล สมรรถนะของวงจรแปลงสัญญาณ LVDT เป็นสัญญาณดิจิตอลที่นำเสนอในบทนี้ได้ทดสอบด้วยการต่อวงจรจริง และวัดระยะที่เกิดจากการเคลื่อนที่ของแกน l จากผลการทดสอบสามารถยืนยันได้ว่าวงจรแปลงสัญญาณ LVDT ที่นำเสนอในบทนี้สามารถนำไปใช้งานได้จริง สัญญาณเอาต์พุตที่ได้จากวงจรแปลงสัญญาณที่นำเสนอ มีความเป็นเชิงเส้น มีความถูกต้องและแม่นยำสูง อีกทั้งยังมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน และสามารถนำไปประยุกต์ใช้งานได้ง่าย

8.6 เอกสารอ้างอิง

[1] K. Ara, "A Differential Transformer with Temperature and Excitation-Independent Output", *IEEE Transaction on Instrumentation and Measurement*, vol. IM-21, no. 3 pp. 249-255, 1972.

[2] S. C. Saxena and S. B. L. Seksen, "A Self-Compensated Smart LVDT Transducer", *IEEE Transaction on Instrumentation and Measurement*, vol. 38, no. 3 pp. 748-753, 1989.

[3] R. Pallas-Areny and J. G. Webster, **Sensor and Signal Condition**, John Wiley & Sons, 2001.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [4] S. Cetinkunt, **Mechatronics**, John Wiley & Sons, 2006.
- [5] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, “Analysis of a Ferrofluid Core LVDT Displacement Sensor”, **The 36th Annual Conference on IEEE Industrial Electronics Society**, Glendale, USA., 2010, pp. 1769-1772.
- [6] A. Drumea, A. Vasile, M. Comes and M. Blejan, “System on Chip Signal Conditioner for LVDT Sensors”, **Electronics System Integrator Technology Conference**, Dresden, Germany, 2006, pp. 629-634.
- [7] H. Zumbahlen, **Linear Circuit Design Handbook**, Analog Device, 2008.
- [8] R. M. Ford, R. S. Weissbash and D. R. Loker, “A DSP-Based Modified Costas Receiver for LVDT Position Sensors”, **IEEE Transaction on Instrumentation and Measurement**, vol. 3, pp. 1448-1452, 2000.
- [9] K. Banerjee, B. Dam and K. Majumdar, “A Novel FPGA-Based LVDT Signal Condition”, **IEEE International Symposium on Industrial Electronics**, Taipei, Taiwan, 2013.
- [10] R. Casanella, O. Casas and R. Pallas-Areny, “Differential Synchronous Demodulator for Modulating Sensors and Impedance measurements” **Measurement Science and Technology**, vol. 16, pp. 1637-1643, 2005.
- [11] R. Casanella, O. Casas, M. Ferrari, V. Ferrari and R. Pallas-Areny, “Synchronous Demodulator for Autonomous Sensors” **IEEE Transaction on Instrumentation and Measurement**, vol. 56, no. 4, pp. 1219-1223, 2007.
- [12] D. A. Johns and K. Martin, **Analog Integrated Circuit Design**, John Wiley & Sons, 1997.
- [13] C. S. Koukourlis, V. K. Trigonidis and J. N. Sahalos, “Differential Synchronous Demodulation for Small-Signal Amplitude Estimation” **IEEE Transaction on Instrumentation and Measurement**, vol. 42, no. 5, pp. 926-931, 1993.
- [14] A. Ota, W. Petchmaneelumka, A. Rerkratn and V. Riewruja, “Simple Resolver Demodulation”, **JSSST, International Conference on Simulation Technology**, Tokyo, Japan, 2013.
- [15] J. Tongcharoen, W. Petchmaneelumka, T. Cheypoca and V. Riewruja, “Resolver-to-Triangular Wave Converter”, **SICE Annual Conference**, Sapporo, Japan, pp. 1181-1184, 2014.
- [16] J. Tongcharoen, W. Petchmaneelumka and V. Riewruja, “Low-Cost Resolver-to-DC Converter”, **The 15th International Conference on Control, Automation and Systems**, Busan Korea, pp. 1699-1702, 2015.
- [17] A. Ota, W. Petchmaneelumka, T. Cheypoca, A. Rerkratn and V. Riewruja, “Front-End Interfacing Circuit for Capacitive Sensor”, **The 7th International Conference on Information Technology and Electrical Engineering**, Chang Mai, Thailand, pp. 313-316, 2015.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [18] R. Casanella, O. Casas, M. Ferrari, V. Ferrari and R. Pallas-Areny, "Synchronous Demodulator for Autonomous Sensors" **IEEE Transaction on Instrumentation and Measurement**, vol. 56, no. 4, pp. 1219-1223, 2007.
- [19] V. Riewruja and A. Rerkratn, "Four-quadrant Analog Multiplier using Operational Amplifier", **International Journal of Electronics**, vol. 98, no. 4, pp. 459-474, 2011.
- [20] A. S. Sedra and K. Smith, **Microelectronic Circuits**, Oxford University Press, 2009.
- [21] D. H. Sheingold, **Analog-Digital Conversion Handbook**, Prentice- Hall, 1986.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 9

การสังเคราะห์วงจรถดเชยอุณหภูมิของ LVDT

9.1 บทนำ

สำหรับหนึ่งในปัจจัยสำคัญส่งผลกระทบต่อการทำงานและสัญญาณเอาต์พุตของ LVDT คือ อุณหภูมิ โดยทั่วไปแล้ว LVDT มักถูกใช้งานในโรงงานอุตสาหกรรม หรือในสภาพแวดล้อมที่มีการเปลี่ยนแปลงอุณหภูมิ ดังนั้นสัญญาณเอาต์พุตของ LVDT จึงสามารถถูกรบกวนจากการเปลี่ยนแปลงอุณหภูมิได้ เนื่องจากความต้านทานของขดลวดภายใน LVDT มีค่าแปรผันตามอุณหภูมิ เมื่ออุณหภูมิเพิ่มขึ้น ความต้านทานไฟฟ้าของขดลวดจะเพิ่มขึ้น กระแสที่ไหลผ่านขดลวดจึงมีค่าลดลง ส่งผลให้แรงดันเอาต์พุตของ LVDT มีค่าที่ลดลงด้วย ในบทนี้จึงได้นำเสนอวงจรแปลงสัญญาณ LVDT ที่สามารถชดเชยผลกระทบที่เกิดจากการเปลี่ยนแปลงอุณหภูมิสองวงจร ซึ่งรายละเอียดของการสังเคราะห์ออกแบบ และการทดสอบประสิทธิภาพจะได้กล่าวในหัวข้อต่อไป

9.2 หลักการสังเคราะห์วงจรถดเชยอุณหภูมิของ LVDT วงจรแรกที่น่าสนใจ

โครงสร้างของวงจรถดเชยอุณหภูมิของ LVDT ที่ใช้เทคนิคการป้อนกลับ สามารถแสดงด้วยไดอะแกรมอย่างง่ายดังรูปที่ 9.1(ก) โดยส่วนของบล็อกที่ล้อมด้วยเส้นประแสดงวงจรสมมูลอย่างง่ายของ LVDT จะเห็นได้ว่าสัญญาณเอาต์พุตของ LVDT เป็นผลต่างของสัญญาณจากขดลวดทุติยภูมิทั้งสอง หากป้อนสัญญาณไซน์กระแต้น $v_{ex} = V_p \sin \omega_{ex} t$ ให้แก่ขดลวดปฐมภูมิ โดยที่ $\omega_{ex} = 2\pi f_{ex}$ และ f_{ex} คือความถี่ของสัญญาณกระต้น สัญญาณจากขดลวดทุติยภูมิทั้งสองสามารถเขียนได้ดังสมการ

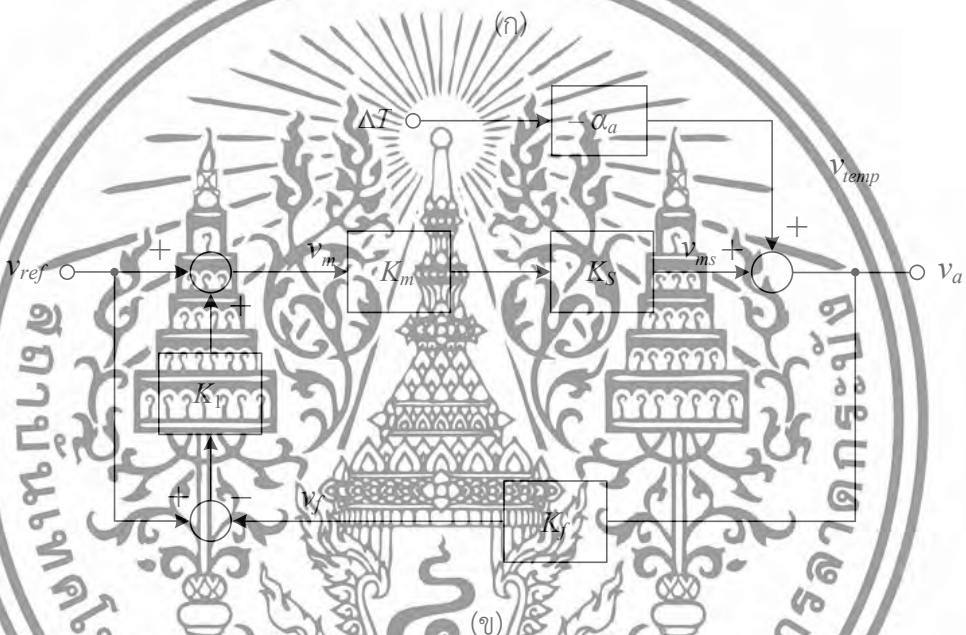
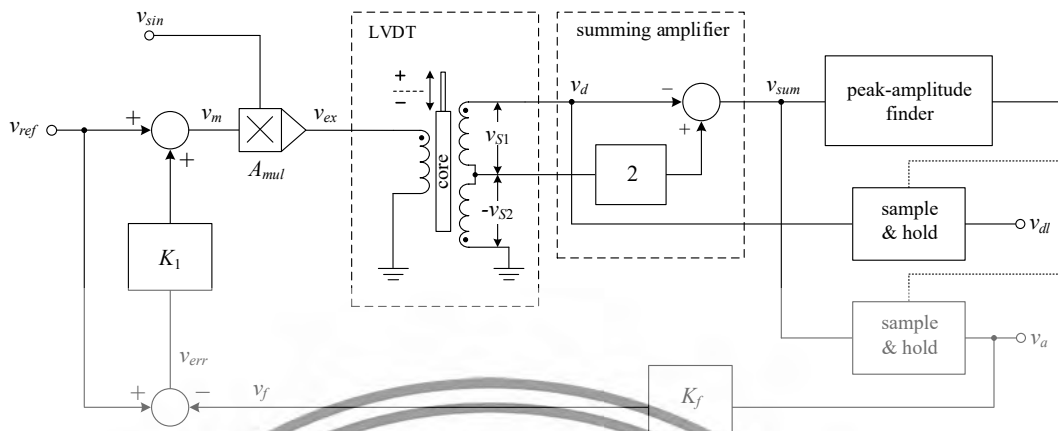
$$v_{s1} = K_L l_C \left(1 + \frac{l}{l_C} \right) (1 - \alpha \Delta T) V_p \sin(\omega_{ex} t + \phi_s) \quad (9.2.1ก)$$

และ

$$v_{s2} = K_L l_C \left(1 - \frac{l}{l_C} \right) (1 + \alpha \Delta T) V_p \sin(\omega_{ex} t + \phi_s) \quad (9.2.1ข)$$

- เมื่อ K_L คือ ความไวของ LVDT
 l_C คือ ตำแหน่งกึ่งกลางของ LVDT
 l คือ ตำแหน่งที่แกนเหนียวนาเคลื่อนที่ไปจากตำแหน่งกึ่งกลาง
 α คือ สัมประสิทธิ์อุณหภูมิ
 ΔT คือ อุณหภูมิที่เปลี่ยนแปลงไปจากอุณหภูมิห้อง 25 °C
 ϕ_s คือ ความต่างเฟสระหว่างขดปฐมภูมิและขดลวดทุติยภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9.1 (ก) หลักการสังเคราะห์วงจรชดเชยอุณหภูมิของ LVDT (ข) บล็อกไดอะแกรม

จากรูปที่ 9.1 (ก) สัญญาณเอาต์พุต v_d ของ LVDT คือผลต่างของสัญญาณจากขดลวดทุติยภูมิทั้งสอง แสดงดังสมการ

$$v_d = v_{s1} - v_{s2} = 2K_L l ((1 - \alpha \Delta T) (V_P \sin(\omega_{ex} t + \phi_S))) \tag{9.2.2}$$

จะเห็นว่าขนาดของสัญญาณ v_d ในสมการที่ (9.2.2) เป็นสัดส่วนกับตำแหน่งแกน l และการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT จากรูปที่ 9.1(ก) ตัวขยายผลรวมสามารถเขียนสมการแรงดันผลรวม v_{sum} ได้ว่า

$$v_{sum} = -K_S (1 - \alpha \Delta T) (V_P \sin(\omega_{ex} t + \phi_S)) \tag{9.2.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าสัญญาณ v_d และ v_{sum} มีเฟสต่างกัน 180° จากสมการที่ (9.2.3) จะพบว่า v_{sum} มีค่าแปรผันตรงกับการเปลี่ยนแปลงอุณหภูมิแวดล้อม โดยไม่ขึ้นกับระยะแกน l เพื่อชดเชยผลกระทบจากอุณหภูมิ ค่าขนาดสูงสุดด้านบวกของสัญญาณ v_{sum} จะถูกเปลี่ยนเป็นแรงดันตีสี v_a เพื่อใช้เปรียบเทียบกับแรงดันอ้างอิง v_{ref} ดังแสดงในรูปที่ 9.1(ก) การทำงานของวิธีการที่นำเสนอจะอยู่ภายใต้สมมติฐานที่คาบเวลาของสัญญาณกระตุ้นจะต่อน้อยกว่าการเปลี่ยนแปลงอุณหภูมิแวดล้อม โดยตัวหาค่ายอดขนาดสัญญาณ จะมีหน้าที่สร้างสัญญาณควบคุมสำหรับวงจรสุ่มและคงค่าทั้งสองวงจร เพื่อสุ่มค่ายอดสัญญาณด้านบวกของสัญญาณ v_{sum} และสัญญาณ v_d เพื่อนำไปสร้างสัญญาณ v_a และสัญญาณจากแกนที่เคลื่อนที่ไป v_d โดยที่ค่า v_a จะถูกลดทอนด้วยตัวแปร K_f เพื่อสร้างสัญญาณ v_f ซึ่งเป็นสัญญาณป้อนกลับ จากรูปที่ 9.1(ก) แรงดันอ้างอิง v_{ref} และแรงดัน v_f จะถูกป้อนเข้าที่ตัวหาค่าผลต่างและผลรวมเพื่อสร้างสัญญาณ v_m สำหรับวงจรขยายควบคุมด้วยแรงดัน A_{mul} ในการทำงานที่สถานะคงตัว แรงดัน v_f จะถูกบังคับให้มีค่าเท่ากับ v_{ref} โดยสัญญาณ v_{sin} ถูกปรับขนาดด้วยสัญญาณ v_m เพื่อสร้างสัญญาณกระตุ้น v_{ex} เพื่อจ่ายให้ LVDT ขณะที่สัญญาณ v_{err} คือผลต่างระหว่างสัญญาณ v_{ref} และ v_f ซึ่งถูกประมวลผลโดยบล็อกไดอะแกรม K_1 เพื่อรวมกับแรงดันอ้างอิง v_{ref} ความสัมพันธ์ของสัญญาณ v_m , v_{ref} และ v_f สามารถแสดงได้ดังนี้

$$v_m = v_{ref} + K_1 (v_{ref} - v_f) \tag{9.2.4}$$

จากที่ 9.2.1(ก) สัญญาณ v_m ถูกกำหนดให้มีขนาดและความถี่คงที่ และเมื่อรวมผลกระทบของอุณหภูมิสามารถเขียนให้ง่ายขึ้นดังรูปที่ 9.1(ข) โดยที่ K_m คือ อัตราการขยายแรงดันของตัวขยายควบคุมด้วยแรงดัน A_{mul} และ $\alpha_a = \alpha K_s$ เมื่อนำสัญญาณ v_a มาเปรียบเทียบกับแรงดันอ้างอิง v_{ref} และการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT ดังนั้นสามารถหาความสัมพันธ์ได้ว่า

$$v_a = \frac{K_m K_s v_{ref} (1 + K_1)}{1 + K_1 K_f K_m K_s} - \frac{\alpha_a}{1 + K_1 K_f K_m K_s} \Delta T \tag{9.2.5}$$

ถ้ากำหนดให้อัตราการขยาย $K_f = \frac{1}{K_m K_s}$ จะได้ว่า

$$v_a = K_m K_s v_{ref} - \frac{\alpha_a}{1 + K_1} \Delta T \tag{9.2.6}$$

ในการออกแบบการป้อนกลับจะแทนบล็อกไดอะแกรมของ K_1 ด้วยวงจรขยาย ดังนั้นสัญญาณ v_{err} ของค่าผลต่างและผลบวกด้วยการกระทำอินทิกรัลสามารถหาได้จากสมการ

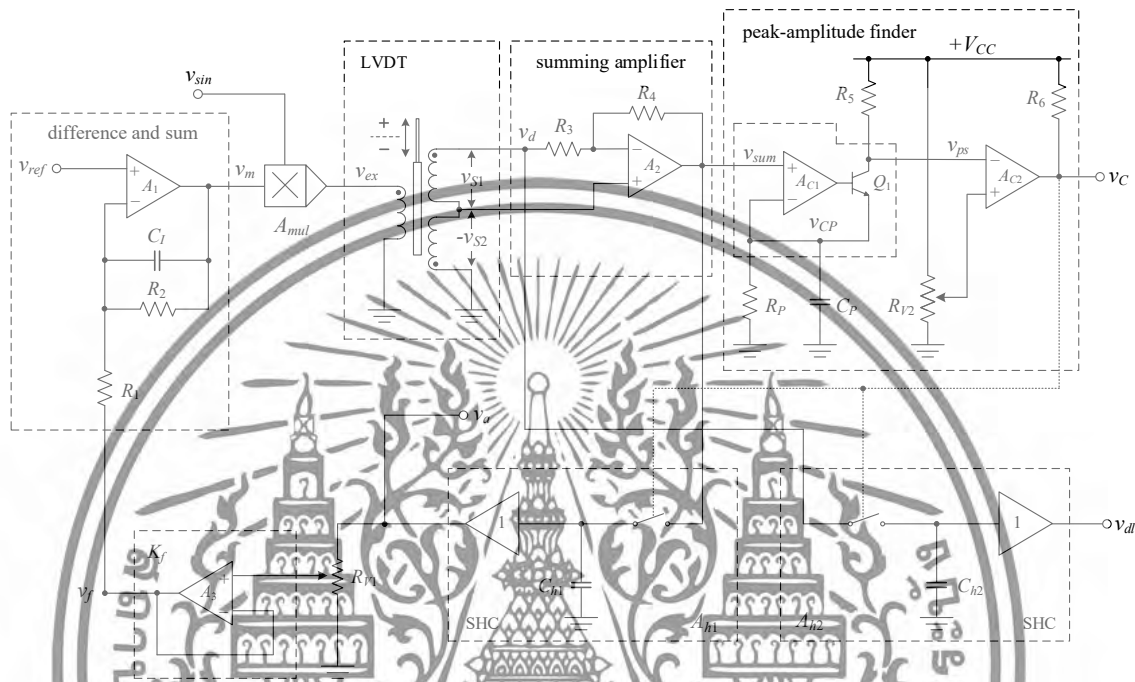
$$v_{err}(s) = v_{ref}(s) + K_1 (v_{ref}(s) - v_f(s)) \tag{9.2.7}$$

โดยที่ T_I คือค่าเวลาอินทิกรัลของตัวขยายอินทิเกรต ดังนั้นสามารถเขียนสมการ v_a ได้ใหม่ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a(s) = K_m K_s v_{ref}(s) - \frac{\alpha_a T_f s}{1 + T_f s} \Delta T(s) \tag{9.2.8}$$

จากบล็อกโตะแกรมในรูปที่ 9.1(ข) สามารถแสดงโครงสร้างของวงจรได้ดังรูปที่ 9.2



รูปที่ 9.2 วงจรชดเชยอุณหภูมิที่นำเสนอ

จากรูปที่ 9.2 สามารถอธิบายการทำงานของวงจรได้ดังนี้ เมื่อน้ำสัญญาณเอาต์พุต v_f และสัญญาณ v_{s2} มารวมกันโดยวงจรขยายผล; ที่สร้างด้วยออปแอมป์ A_2 ตัวต้านทาน R_3 และ R_4 เพื่อกำหนดสัญญาณ v_{sum} ขนาดขอดีบวกของสัญญาณ v_{sum} สามารถตรองจับได้โดยวงจรหาค่ายอดขนาดสัญญาณ ซึ่งประกอบด้วยตัวเปรียบเทียบสัญญาณ A_{C1} , A_{C2} ทราซิสเตอร์ Q_1 ตัวเก็บประจุ C_P ตัวต้านทานปรับค่าได้ R_{12} และตัวต้านทาน R_P , R_5 และ R_6 โดยตัวหาค่ายอดขนาดสัญญาณจะสร้างสัญญาณควบคุม v_C ในลักษณะของพัลส์แคบๆ เพื่อควบคุมวงจรสุ่มและคงค่า A_{h1} และ A_{h2} เพื่อให้ได้สัญญาณ v_a และ v_d จากนั้นค่าขนาดยอดของสัญญาณ v_a จะถูกลดทอนโดยความต้านทานปรับค่าได้ R_{12} ก่อนป้อนเข้าออปแอมป์ A_3 เพื่อเป็นแรงดันป้อนกลับ $v_f = K_f v_a$ ที่อุณหภูมิ 25°C สัญญาณ v_f จะเท่ากับแรงดันอ้างอิง v_{ref} โดยออปแอมป์ A_1 ตัวเก็บประจุ C_1 และตัวต้านทาน $R_1 - R_2$ จะถูกออกแบบเพื่อทำหน้าที่เป็นเป็นตัวขยายผลต่าง และรวมเข้ากับตัวกระทำอินทิกรัล โดยที่ตัวต้านทาน R_2 มีไว้เพื่อป้องกันการดำเนินงานที่ไม่เสถียรของออปแอมป์ A_1 เนื่องจากค่าความจุไฟฟ้าแฝง ซึ่งแรงดันขาออก v_m ของออปแอมป์ A_1 สามารถแสดงดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_m(s) = \frac{(R_1 + R_2)}{R_1} \left(\frac{R_1 R_2}{(R_2 + R_1)} s C_1 + 1 \right) v_{ref}(s) - \frac{R_2}{(1 + s C_1 R_2) R_1} v_f(s) \quad (9.2.9)$$

ในทางปฏิบัติ ค่าความต้านทาน R_2 จะมีค่ามากกว่า R_1 มากๆ ดังนั้นสมการที่ (9.2.9) ที่ $\omega > 0$ สามารถประมาณได้ว่า

$$v_m(s) = \frac{R_1 C_1 s + 1}{R_1 C_1 s} v_{ref}(s) - \frac{R_2}{R_1 C_1 s} v_f(s) \quad (9.2.10)$$

หากป้อนแรงดัน v_m ให้ตัวขยายควบคุมด้วยแรงดัน A_{mul} เพื่อปรับขนาดของสัญญาณ v_{sin} ดังนั้นสัญญาณ v_a สามารถเขียนได้ว่า

$$v_a(s) = K_m K_s v_{ref}(s) \frac{\alpha R_1 C_1 s}{1 + R_1 C_1 s} \Delta T(s) \quad (9.2.11)$$

จากสมการที่ (9.2.8) และ (9.2.11) ช่วงเวลาอินทิเกรต $T_I = R_1 C_1$ จะเห็นได้ว่าพจน์แรกด้านขวามือของสมการ (9.2.11) แสดงค่าความไวของ LVDT โดยไม่มีผลกับเทคนิคป้อนกลับแต่จะมีผลกับพจน์ที่สองเท่านั้น ซึ่งผลกระทบจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT สามารถถูกกำจัดไปได้ด้วยการกระทำอินทิกรัล นอกจากนี้ตำแหน่งแกน L สามารถหาได้จากขนาดยอดบวกของสัญญาณเอาต์พุต v_d ของ LVDT ในรูปของสัญญาณการเคลื่อนที่ v_{dl} โดยใช้วงจรสุ่มและคงค่า A_{h2} ดังนั้นผลกระทบของอุณหภูมิแวดล้อมจะถูกลดทอนลดลงไปด้วย

9.2.1 การวิเคราะห์สมรรถนะของวงจรมอเตอร์ที่นำเสนอ

การวิเคราะห์สมรรถนะของวงจรมอเตอร์ที่นำเสนอสามารถอธิบายได้ดังนี้ ตัวหาค่ายอดขนาดสัญญาณที่ใช้สร้างสัญญาณควบคุม v_C อาจเกิดความไม่ต่อเนื่องได้หากกำหนดค่าคงตัวเวลา $T_P = R_P C_P$ ไม่เหมาะสมเพื่อป้องกันไม่ให้เกิดความไม่ต่อเนื่องของพัลส์ของสัญญาณควบคุม v_C จะต้องกำหนดค่าคงตัวเวลา T_P เท่ากับ $(T_{ex} - T_q)$ เมื่อ T_{ex} และ T_q คือคาบเวลาของความถี่กระตุ้นและเวลาการควบของวงจรมอเตอร์และคงค่าตามลำดับ จากรูปที่ 9.2 ขนาดยอดบวกของแรงดัน v_{sum} เท่ากับ $K_S C_P$ โดยที่แรงดัน v_C จะลดลงเป็น $K_S V_p \sin[(1/2)\pi - (2\pi T_q / T_{ex})]$ ในช่วงคาบเวลา $(T_{ex} - T_q)$ หลังจากตำแหน่งขนาดยอดของแรงดัน v_{sum} ดังนั้นสามารถพิจารณาค่าคงตัวเวลาได้จาก

$$R_P C_P = \frac{T_{ex} - T_q}{1 - \ln \left(\frac{\pi T_{ex} - 4\pi T_q}{2 T_{ex}} \right)} \quad (9.2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อลดแรงดันกระเพื่อมของเอาต์พุตจากวงจรมุมและคงค่าให้มีค่าน้อยสุด จะต้องกำหนดความกว้างของพัลส์ของสัญญาณควบคุม v_C ให้มีค่าเท่ากับเวลาการควมรวม T_q ของวงจรมุมและคงค่า โดยกำหนดให้ค่าคงตัวเวลา $T_W = R_5 C_P$ จากรูปที่ 9.2 ตัวต้านทาน R_5 ใช้ในการแปลงค่ากระแสคอลเล็กเตอร์ i_{C1} ของทรานซิสเตอร์ Q_1 ไปเป็นสัญญาณแรงดัน v_{ps} ส่วนตัวเปรียบเทียบ A_{C2} และตัวต้านทานปรับค่าได้ R_{12} ทำหน้าที่ปรับแต่งสัญญาณ v_{ps} ให้เป็นสัญญาณควบคุม v_C กระแสคอลเล็กเตอร์ i_{C1} ของทรานซิสเตอร์ Q_1 จะไหลผ่านตัวเก็บประจุ C_P และตัวต้านทาน R_P ซึ่งสามารถแสดงความสัมพันธ์ได้ดังนี้

$$i_{C1} = \frac{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right] C_P}{T_q} \quad (9.2.13)$$

โดยที่ V_{OP} คือขนาดยอดของสัญญาณแรงดัน v_{sum} แรงดันตกคร่อมตัวต้านทาน R_5 มีค่าเท่ากับ $i_{C1} R_5$ หรือ $(V_{CC} - V_{OP})$ ดังนั้นจะเขียนความสัมพันธ์ของค่าคงตัวเวลา T_W และ T_q ได้เป็น

$$T_W = R_5 C_P = \frac{(V_{CC} - V_{OP}) T_q}{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right]} \quad (9.2.14)$$

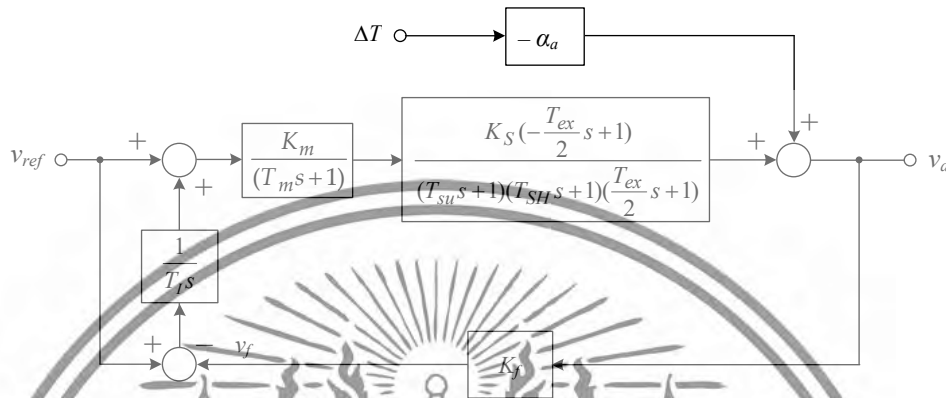
ถ้า $T_q = 6.5 \mu s$, $f_{ex} = 75 \text{ kHz}$, $V_{OP} = 2.92 \text{ V}$, $V_{CC} = 12 \text{ V}$, และ $C_P = 0.1 \mu \text{ F}$ ค่าความต้านทาน R_P และ R_5 จะมีค่าเท่ากับ $92.16 \text{ k}\Omega$ และ $9.7 \text{ k}\Omega$ ตามลำดับ สำหรับการพิจารณาเสถียรภาพของวงจรมุมจะใช้ฟังก์ชันการถ่ายโอน $F_{SH}(s)$ ของวงจรมุมและคงค่าที่สามารถประมาณค่าได้ด้วยวิธีการประมาณค่าอันดับหนึ่งของ Padé สำหรับช่วงเวลาการมุม T_{ex} ได้ว่า

$$F_{SH}(s) = \frac{e^{-T_{ex}s}}{(1 + T_{SH}s)} = \frac{\left(\frac{T_{ex}}{2} s + 1 \right)}{\left(\frac{T_{ex}}{2} s + 1 \right) (T_{SH}s + 1)} \quad (9.2.15)$$

โดยที่ T_{SH} และ T_{ex} คือช่วงเวลาการตอบสนองของวงจรมุมและคงค่าและคาบเวลาของความถี่กระตุ้นตามลำดับ รูปที่ 9.3 แสดงบล็อกไดอะแกรมของรูปที่ 9.2 ซึ่งได้รวมคุณลักษณะความไม่เป็นอุดมคติของอุปกรณ์ไว้ด้วย จากรูปที่ 9.3 T_{su} เป็นค่าคงตัวเวลาของออปแอมป์ A_2 ซึ่งมีอัตราขยายเท่ากับหนึ่ง และ T_m เป็นเวลาตอบสนองของตัวขยายแบบควบคุมด้วยแรงดัน A_{mul} ค่าคงตัวเวลา T_{su} ของออปแอมป์ A_2 มีค่าเท่ากับ $1/GBP$ เมื่อ GBP คือผลคูณของอัตราขยายกับแบนด์วิธของออปแอมป์ A_2 ค่าคงตัวเวลาของ T_{su} , T_m และ T_{SH} มีค่าน้อยกว่าคาบเวลาของความถี่กระตุ้น ดังนั้นฟังก์ชันการโอนย้ายในรูปที่ 9.3 สามารถประมาณได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2} \right) s + 1 \right] K_m K_S}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2} \right) s + K_m K_S K_f} v_{ref}(s) - \frac{\alpha_a T_I s \left[\left(T_m + T_{su} - \frac{T_{ex}}{2} \right) s + 1 \right]}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2} \right) s + K_m K_S K_f} \Delta T(s) \quad (9.2.16)$$



รูปที่ 9.3 บล็อกไดอะแกรมของรูปที่ 9.2

ในทางปฏิบัติอัตราขยายป้อนกลับ K_f กำหนดให้เป็น $1/K_m K_S$ และการเปลี่ยนแปลงอุณหภูมิแวดล้อมจะช้ากว่าค่าคาบเวลาความถี่กระตุ้น ดังนั้นซีโรโพลในพจน์ที่สองทางด้านขวาของสมการที่ (9.2.16) จะสอดคล้องกับเงื่อนไขของ $(T_m + T_{SU} - T_{ex}/2)\omega \ll 1$ จึงสามารถประมาณได้ดังนี้

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2} \right) s + 1 \right] K_m K_S}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} v_{ref}(s) - \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s) \quad (9.2.17)$$

จากสมการ (9.2.17) กำหนดเงื่อนไขให้ $T_I > T_{ex}/2$ เพื่อพิจารณาเสถียรภาพในสภาวะคงตัวเมื่อเทียบกับสัญญาณ v_{ref} สำหรับที่ $K_m = 1$ จะได้ว่า

$$v_a = K_S v_{ref} = 2K_{LC} v_{ref} \quad (9.2.18)$$

จะเห็นว่าขนาดของสัญญาณ v_a จะขึ้นอยู่กับความไวของ LVDT โดยไม่มีผลของอุณหภูมิ ΔT ถ้าพิจารณาการเปลี่ยนแปลงของอุณหภูมิแวดล้อม ΔT การเบี่ยงเบนของสัญญาณ v_a เมื่อเทียบกับอุณหภูมิ ΔT สามารถเขียนสมการได้ว่า

$$v_a(s) = \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s) \quad (9.2.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติการเปลี่ยนแปลงอุณหภูมิแวดล้อมจะเกิดขึ้น ΔT อย่างช้าๆ เมื่อเทียบกับความถี่กระตุ้น และค่าคงตัวเวลา T_I ต้องมีค่ามากกว่าคาบเวลาของ T_{ex} ของความถี่กระตุ้นเพื่อป้องกันการเปลี่ยนเฟส เนื่องจากสัญญาณจากการสุ่มของวงจรมุมและคงค่า ดังนั้นสมการ (9.2.19) สามารถประมาณได้ว่า

$$v_a(s) = \frac{\alpha_a T_I s}{T_I s + 1} \Delta T(s) \quad (9.2.20)$$

ค่าเวลาอินทิกรัล T_I สามารถกำหนดให้เป็น $T_I \geq 10T_{ex}$ เพื่อความสะดวกในการออกแบบและคำนวณ จากวงจรในรูปที่ 9.2 ค่าเวลาเข้าสู่สภาวะสงบนิ่ง T_S สำหรับการเปลี่ยนแปลงอุณหภูมิแวดล้อมอย่างฉับพลัน ΔT สามารถวัดได้จากช่วงเวลาของการเปลี่ยนแปลงสูงสุดของสัญญาณ v_a ถึงค่าลดลงเหลือ 0.1% ของการเปลี่ยนแปลงสูงสุด จะสามารถหาได้จากสมการ

$$T_S = 6.908T_I \quad (9.2.21)$$

ในทางปฏิบัติค่าเวลาอินทิกรัล T_I กำหนดให้เท่ากับ $10T_{ex}$ สำหรับเวลาตอบสนองที่รวดเร็ว เวลาการแกว่ง T_S จะประมาณเท่ากับ 15.816ms

9.2.2 การทดสอบและผลการทดลองการทำงานของวงจรรุ่นที่นำเสนอ

วงจรรุ่นที่นำเสนอในรูปที่ 9.2 นำมาสร้างเพื่อยืนยันประสิทธิภาพของวงจร โดยอุปกรณ์ที่ใช้ในงานวงจรเป็นอุปกรณ์ที่มีจำหน่ายในท้องตลาดได้แก่ ออปแอมป์ LF351 สำหรับวงจร A_1 และ A_2 ตัวขยายควบคุมด้วยแรงดัน A_{mul} สร้างขึ้นโดยใช้ตัวคูณแอนะล็อก AD633 วงจรมุมและคงค่า A_{h1} และ A_{h2} จะใช้ออปแอมป์ LF398 วงจรเปรียบเทียบกับสัญญาณ A_{C2} เลือกใช้ LM339 และ LM311 สำหรับวงจร A_{C2} โดยที่ GBP ของออปแอมป์ A_1 และ A_2 มีค่าประมาณ 3MHz ค่าคงตัวเวลา T_{SV} มีค่าประมาณ 53ns LVDT ที่ใช้ในการทดลองนี้มีช่วงการวัด $\pm 12.5\text{mm}$ และมีความไว 69mV/mm/V ที่ความถี่ 5kHz กำหนดอัตราการขยายแรงดัน K_m ของตัวขยายที่ควบคุมด้วยแรงดัน A_{mul} เท่ากับหนึ่ง และกำหนดให้ค่าความต้านทาน $R_3 = R_4 = 30\text{k}\Omega$ และ $R_{V1} = R_{V2} = 10\text{k}\Omega$ ใช้แหล่งจ่ายแรงดันดีซีเท่ากับ $\pm 12\text{V}$ สำหรับสัญญาณกระตุ้น v_{sin} ใช้ความถี่ 5kHz ขนาด 2V_{pp} แรงดันไฟฟ้าอ้างอิง v_{ref} มีค่า 1V ตัวเก็บประจุ $C_{h1} = C_{h2} = 0.1\mu\text{F}$ ใช้สำหรับวงจรมุมและคงค่า A_{h1} และ A_{h2} ซึ่งทำให้เวลาการควบรวมมีค่าประมาณ $T_q = 6.5\mu\text{s}$ สำหรับตัวหาค่ายอดขนาดสัญญาณใช้ตัวเก็บประจุ $C_p = 0.1\mu\text{s}$ ดังนั้นความต้านทาน R_p และ R_5 มีค่าเท่ากับ 92.16k Ω และ 9.73k Ω ตามลำดับ ค่าเวลาอินทิกรัล T_I ถูกกำหนดให้เท่ากับ $10T_{ex}$ หรือ 2ms ดังนั้นจาก $T_I = R_1 C_1$ เมื่อกำหนดให้ตัวเก็บประจุ $C_1 = 0.1\mu\text{s}$ ดังนั้นค่าความต้านทาน $R_1 = 20\text{k}\Omega$ และ $R_2 = 300\text{k}\Omega$ ตามเงื่อนไขของ $R_2 \gg R_1$ เพื่อหลีกเลี่ยงการทำงานของออปแอมป์ A_1 ตัวต้านทานปรับค่าได้ R_{V1} จะปรับเพื่อให้แรงดัน v_f เท่ากับแรงดันอ้างอิง v_{ref} ที่อุณหภูมิห้อง 25°C รูปที่ 9.4 แสดงรูปคลื่นสัญญาณ v_{ex} และ v_{sum} ของวงจรในรูปที่ 9.2 พบว่าการเลื่อนเฟสระหว่างสัญญาณ v_{ex} และ v_{sum} มีค่าประมาณ 18° แรงดันเอาต์พุต v_a ของวงจรมุมและคงค่า A_{h1} มีค่าเท่ากับขนาดยอดของสัญญาณ v_{sum} เพราะสัญญาณสุ่ม v_c เกิดขึ้นที่ตำแหน่งยอดของสัญญาณ v_{sum} และเพื่อเป็นการตรวจสอบประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของวงจรที่นำเสนอต่อผลกระทบจากอุณหภูมิแวดล้อมของ LVDT จึงทำการทดสอบที่อุณหภูมิในช่วง 20–70°C โดยค่าตำแหน่งแกนของ LVDT เปลี่ยนแปลงตั้งแต่ -10 ถึง 10 mm ซึ่งสามารถคำนวณค่าความผิดพลาดที่สัมพันธ์กับผลลัพธ์ที่วัดได้จากสมการ

$$relative\ error\ (\%) = \frac{|\Delta l|}{l} \times 100\% \tag{9.2.22}$$

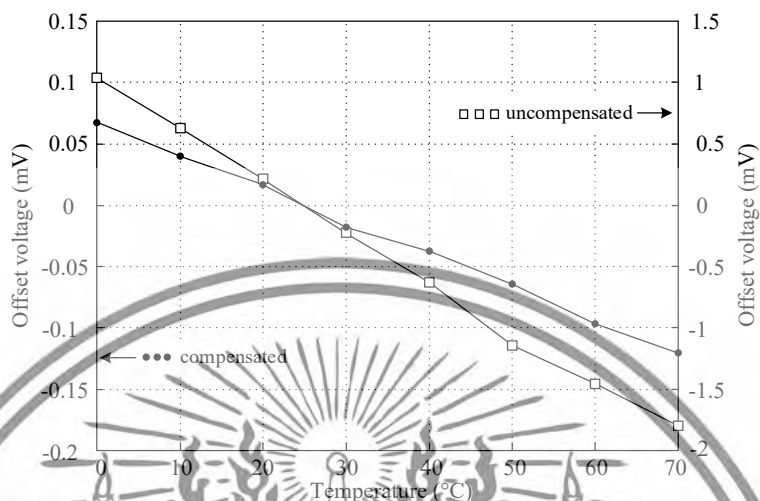
เมื่อ Δl แสดงความผิดพลาดระหว่างค่าที่วัดได้และค่าที่แท้จริง



รูปที่ 9.5(ก) แสดงผลกระทบต่ออุณหภูมิของสัญญาณเอาต์พุตเมื่อไม่มีการชดเชย รูปที่ 9.5(ข) แสดงผลกระทบต่ออุณหภูมิของสัญญาณเอาต์พุตเมื่อมีการชดเชย ซึ่งพบว่าเทคนิคที่นำเสนอสามารถลดค่าความผิดพลาดจากค่าสูงสุด 6.52% เป็น 0.098% รูปที่ 9.6 แสดงการเลื่อนของแรงดันออฟเซตของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาต์พุต v_{d1} กับการเปลี่ยนอุณหภูมิแวดล้อม ตั้งแต่ $0-70^{\circ}\text{C}$ ที่ตำแหน่งแกน 0mm . ซึ่งจากรูปที่ 9.6 พบว่าแรงดันออฟเซตสูงสุดประมาณ -0.12 mV



รูปที่ 9.6 แรงดันออฟเซตกับการเปลี่ยนแปลงของอุณหภูมิ

9.2.3 บทสรุป

ในหัวข้อนี้ได้นำเสนอเทคนิคการบ่อนกลับที่ใช้ตัวควบคุมแบบสัดส่วนบวกอินทิกรัล โดยมีวงจรขยายควบคุมแรงดันเพื่อปรับขนาดของสัญญาณกระตุ้นเพื่อชดเชยผลกระทบจากอุณหภูมิที่สัญญาณเอาต์พุตของ LVDT โดยไม่สูญเสียความไว โดยขนาดสูงสุดของเอาต์พุตของ LVDT จะถูกสุ่มโดยวงจรสุ่มและคงค่า ขณะที่สัญญาณควบคุมวงจรสุ่มและคงค่าจะได้ออกมาจากเอาต์พุตของ LVDT จากผลการทดลองพบว่าวงจรที่นำเสนอมีค่าความผิดพลาดของสัญญาณเอาต์พุตลดลงจาก 6.52% เหลือเพียง 0.098% ที่อุณหภูมิ 70 องศาเซลเซียส แสดงให้เห็นว่าวงจรนี้มีประสิทธิภาพเพียงพอสำหรับการใช้งานในสภาพแวดล้อมที่มีการเปลี่ยนแปลงของอุณหภูมิสูง เช่น ราวควบคุมไอน้ำ กังหันเครื่องปฏิกรณ์นิวเคลียร์ ระบบควบคุมการบิน ระบบกันสะเทือน เป็นต้น

9.2.4 เอกสารอ้างอิงของวงจรแรกที่น่าสนใจ

- [1] R. Pallas-Areny and J. G. Webster: Sensor and Signal Condition (Wiley, New York, 2001) p. 229.
- [2] S. Cetinkunt: Mechatronics (Wiley, New York, 2006) p. 227.
- [3] S. Lee and W. Kim: IEEE Trans. Control Syst. Technol. **18** (2010) 859.
- [4] M. Felix, A. Lizarraga, A. Islas, and A. Gonzales: 36th Conf. IEEE Industrial Electronics Society (IECON, 2010) 1769–1772.
- [5] G. Chen, B. Zhang, P. Liu, and H. Ding: IEEE Sensors J. **15** (2015) 2248.
- [6] J. Lee, K. C. Lee, S. Cho, and S. H. Sim: Sensors **17** (2017) 2317.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [7] W. Petchmaneelumka, K. Songsuwankit, A. Rerkratn, and V. Riewruja: 3rd Int. Conf. Control, Automation and Robotics (ICCAR 2017) 758–761.
- [8] W. Petchmaneelumka, K. Songsuwankit, and V. Riewruja: Int. Rev. Electr. Eng. **11** (2016) 340.
- [9] W. Petchmaneelumka, K. Songsuwankit, and V. Riewruja: 9th Int. Conf. Computer and Automation Engineering (ICCAE 2017) 193–197.
- [10] A. Drumea, A. Vasile, M. Comes, and M. Blejan: 1st Electronic Systemintegration Technology Conf. (ESTC 2006) 629–634.
- [11] R. Casanella, O. Casas, and R. Pallas-Areny: Meas. Sci. Tech. **16** (2005) 1637.
- [12] C. S. Koukourlis, V. K. Trigonidis, and J. N. Sahalos: IEEE Trans. Instrum. Meas. **42** (1993) 926.
- [13] D. A. Johns and K. Martin: Analog Integrated Circuit Design (Wiley, New York, 1997) p. 389.
- [14] K. Ara: IEEE Trans. Instrum. Meas. IM-21 (1972) 249.
- [15] S. C. Saxena and S. B. L. Seksepa: IEEE Trans. Instrum. Meas. **38** (1989) 748.
- [16] T. S. Smith: U.S. Patent US 5087866 A (1991).
- [17] F. Golnaraghi and B. C. Kuo: Automatic Control System (Wiley, New York, 2010) p. 206.

9.3 หลักการสังเคราะห์ทางจรขดเคี้ยวของ LVDT วงจรที่สองที่นำเสนอ

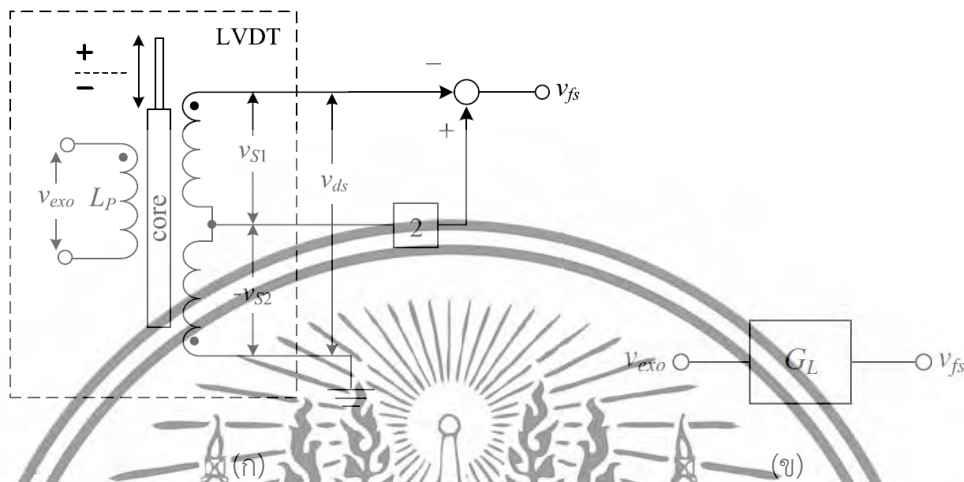
วงจรขดเคี้ยวของ LVDT ที่ส่งผลกระทบต่อ LVDT วงจรที่สองที่นำเสนอในบทนี้ ทำงานโดยอาศัยการป้อนกลับด้วยวิธีการที่นำเสนอเพื่อลดค่าของส่วนประกอบแอสซีทีพีที่ใช้ในวงจร จากโครงสร้างของ LVDT ที่ได้กล่าวไว้หัวข้อที่ 9.2 เมื่อป้อนสัญญาณกระตุ้นให้ LVDT จะได้รับสัญญาณจากขดลวดปฐมภูมิทั้งสองดังสมการที่ (9.2.1(ก)) และ (9.2.1(ข)) สัญญาณเอาต์พุตจาก LVDT จะเป็นผลต่างของสัญญาณทั้งสอง ดังสมการ

$$v_d = v_{S1} - v_{S2} = 2K_L l \left((1 - \alpha \Delta T) (V_P \sin(\omega_{ex} t + \phi_S)) \right) \quad (9.3.1)$$

จากสมการที่ (9.3.1) แอมพลิจูดของสัญญาณ v_d จะมีค่าแปรผันเป็นส่วนกลับของความคลาดเคลื่อนของอุณหภูมิแวดล้อม ผลของอุณหภูมิที่แสดงในสมการที่ (9.3.1) สามารถปรับลดได้ด้วยวิธีการป้อนกลับแบบวงปิด อย่างไรก็ตามสัญญาณเอาต์พุตของ LVDT จะมีค่าขึ้นอยู่กับตำแหน่งที่แกนเหนี่ยวนำเคลื่อนที่ไป ซึ่งไม่เหมาะกับการนำไปเป็นสัญญาณป้อนกลับ วงจรที่นำเสนอในหัวข้อนี้จึงได้นำผลรวมของสัญญาณจากขดลวดทุติยภูมิทั้งสองมาเป็นสัญญาณป้อนกลับแทน บล็อกไดอะแกรมของการสร้างสัญญาณป้อนกลับ v_{fs} แสดงดังรูปที่ 9.7(ก) ซึ่งสามารถแสดงเป็นบล็อกการทำงานได้ดังรูปที่ 9.7(ข) สัญญาณ v_{fs} จากรูปที่ 9.7 สามารถแสดงได้ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

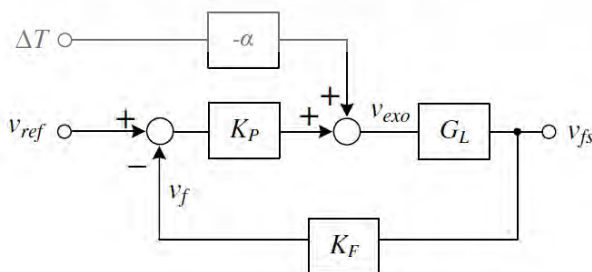
$$v_{fs} = -(v_{S1} + v_{S2}) = -2K_L l_C (1 - \alpha \Delta T) V_p \sin(\omega_{ex} t + \phi_S) \tag{9.3.2}$$



รูปที่ 9.7 (ก) โครงสร้างของการสร้างสัญญาณป้อนกลับ v_{fs} (ข) บล็อกไดอะแกรม จะเห็นได้ว่าแอมพลิจูดของสัญญาณ v_{fs} จะแปรผันตามการเปลี่ยนแปลงของอุณหภูมิ โดยไม่มีค่า I หรือตำแหน่งที่แกนเคลื่อนที่ไปเข้ามาเกี่ยวข้อง โครงสร้างของการป้อนกลับวงปิดแสดงดังรูปที่ 9.8 โดยมีอัตราขยายการป้อนกลับ $G_L = 2K_L l_C$ ดังสมการ

$$v_{fs} = \frac{2K_p K_L l_C v_{ref}}{1 + 2K_p K_F K_L l_C} \frac{\alpha_{LT} \Delta T}{1 + 2K_p K_F K_L l_C} \tag{9.3.3}$$

เมื่อ K_p คือ อัตราขยายแปรผันตรง, K_f คือ ตัวแปรปรับขนาด และ $\alpha_{LT} = 2\alpha K_L l_C$ คือพจน์ของอุณหภูมิของ LVDT จากสมการที่ (9.3.3) ตัวแปร α มีค่าขึ้นอยู่กับเทอม $1 + 2K_p K_F K_L l_C$ ดังนั้นผลของอุณหภูมิที่กระทบต่อสัญญาณ v_{fs} จึงมีค่าลดลง นอกจากนี้เทอมทางด้านขวาของสมการที่ (9.3.3) ยังแสดงถึงความไวของ LVDT จากการป้อนกลับดังรูปที่ 9.8 ซึ่งมีค่าน้อยกว่าความไว K_L ของตัว LVDT ค่าความไวของ LVDT ที่ถูกป้อนกลับสามารถเพิ่มขึ้นได้ด้วยการปรับอัตราขยาย K_p แต่ค่า K_p ที่สูงจะทำให้เสถียรภาพของการป้อนกลับลดลง



รูปที่ 9.8 โครงสร้างของวงจรป้อนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการที่นำเสนอในหัวข้อนี้จะเป็นการนำการป้อนกลับดังรูปที่ 9.8 มาพัฒนา โครงสร้างของวิธีการป้อนกลับที่นำเสนอในหัวข้อนี้แสดงดังรูปที่ 9.9(ก) ตัวแปรปรับขนาด K_F จะมีค่าเท่ากับขนาดของสัญญาณ v_{ref} และ v_f อัตราขยายป้อนกลับของบล็อกไดอะแกรมในรูปที่ 9.9(ก) แสดงดังสมการ

$$v_{fs} = \frac{(1+K_P)2K_L l_C v_{ref}}{1+2K_P K_F K_L l_C} - \frac{\alpha_{LT} \Delta T}{1+2K_P K_F K_L l_C} \quad (9.3.4)$$

ถ้า $K_F = 1/2K_L l_C$ จะสามารถเขียนสมการได้ใหม่ว่า

$$v_{fs} = 2K_L l_C v_{ref} - \frac{\alpha_{LT} \Delta T}{1+K_P} \quad (9.3.5)$$

เทอมแรกทางขวามือในสมการที่ (9.3.5) แสดงค่าความไวของการป้อนกลับ ซึ่งจะเท่ากับความไวของ LVDT ในทางปฏิบัติลักษณะสัญญาณของ LVDT จะมีความต่างเฟสระหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิ ฟังก์ชันถ่ายโอน $G_L(s)$ สามารถประมาณได้ดังสมการ

$$G_L(s) = \frac{2K_L l_C s}{T_C s + 1} \quad (9.3.6)$$

ค่าความต่างเฟส θ_L ในสมการที่ (9.3.6) มีค่าเท่ากับ

$$\theta_L = 90^\circ - \tan^{-1}(\omega_{exo} T_C) \quad (9.3.7)$$

เมื่อ $\omega_{exo} = 2\pi f_{ex}$ และ f_{ex} คือความถี่ของสัญญาณกระตุ้น จากสมการที่ (9.3.7) เฟสของสัญญาณป้อนกลับ v_{fs} จะนำหน้าสัญญาณอ้างอิง v_{ref} ค่าเฟส θ_L จะทำให้เกิดการเลื่อนเฟสของสัญญาณความผิดพลาด v_{err} ในรูปที่ 9.9(ก) ส่งผลให้ประสิทธิภาพของวงจรมีการป้อนกลับที่นำเสนอลดลง ในวิธีการที่นำเสนอนี้เฟสของ สัญญาณ v_{ref} และสัญญาณ v_f จะต้องมีเฟสที่ตรงกัน ดังนั้นจึงต้องมีการใส่ตัวเลื่อนเฟส $G_F(s)$ ให้กับ สัญญาณ v_{fs} ฟังก์ชันถ่ายโอนของ $G_F(s)$ แสดงดังสมการ

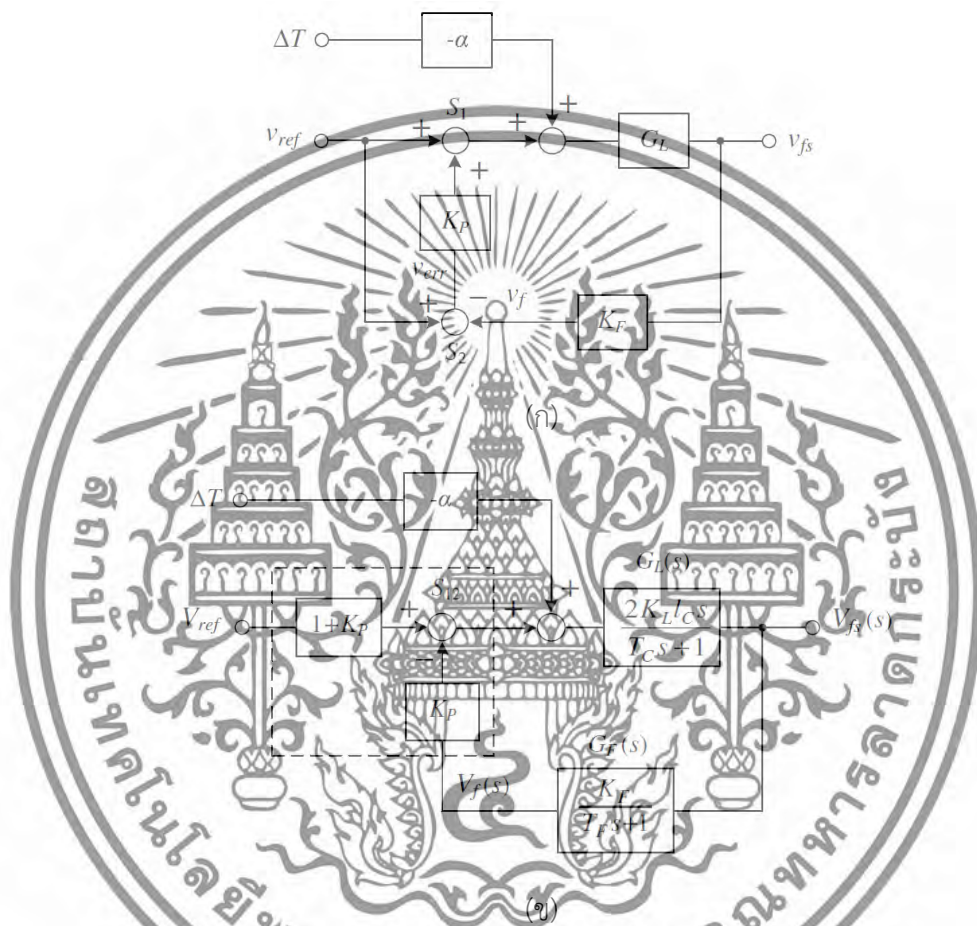
$$G_F(s) = \frac{K_F}{(T_F s + 1)} \quad (9.3.8)$$

ค่าคงที่ทางเวลา T_F มีค่าเท่ากับ

$$T_F = \frac{\tan \theta_L}{\omega_{exo}} \quad (9.3.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรม G_L และ K_F ในรูปที่ 9.9(ก) จะถูกแทนด้วยฟังก์ชันถ่ายโอนของ LVDT และตัวเลื่อนเฟสตามลำดับ ดังแสดงในรูปที่ 9.9(ข) ค่าของผลรวม S_1 , ค่าของผลต่าง S_2 และอัตราขยาย K_P ในรูปที่ 9.9(ก) สามารถรวมเป็นวงจรถยายผลบวก S_{12} ได้ดังรูปที่ 9.9(ข) ฟังก์ชันถ่ายโอนวงปิดของบล็อกไดอะแกรมในรูปที่ 9.9(ข) แสดงดังสมการ



รูปที่ 9.9 (ก) วิธีการป้อนกลับที่นำเสนอ (ข) บล็อกไดอะแกรมจากรูปที่ 9.9(ก) ที่ถูกลดรูป

$$V_{fs}(s) = \frac{(1+K_P)2K_L l_C s V_{ref}(s)}{T_C T_F s^2 + (T_F + T_C + 2K_F K_P K_L l_C) s + 1} - \frac{\alpha_{LT} (T_F s + 1) s \Delta T}{T_C T_F s^2 + (T_F + T_C + 2K_F K_P K_L l_C) s + 1} \quad (9.3.10)$$

เมื่อ T_C คือ ค่าคงที่ทางเวลาของ LVDT และ T_F คือค่าคงที่ทางเวลาของตัวเลื่อนเฟส จากสมการที่ (9.3.10) ถ้า $K_F = 1/2K_L l_C$ และ $K_P \gg (T_C + T_F)$ จะสามารถเขียนสมการได้ใหม่ดังนี้

$$V_{fs}(s) = \frac{(1+K_P)2K_L l_C s V_{ref}(s)}{K_P s + 1} - \frac{\alpha_{LT} (T_F s + 1) s \Delta T}{K_P s + 1} \quad (9.3.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการใช้งาน LVDT จะต้องมีการป้อนสัญญาณไซน์ที่เป็นสัญญาณที่สถานะคงตัวเพื่อเป็นสัญญาณกระตุ้น ดังนั้น ตัวแปร s ในสมการที่ (9.3.11) สามารถแทนที่ด้วย $j\omega_{exo}$ เมื่อ ω_{exo} คือความถี่ของสัญญาณกระตุ้น ส่วนกลับของค่าคงที่ทางเวลา T_F ในสมการที่ (9.3.10) หรือ $1/T_F$ มีค่าประมาณ $3\omega_{exo}$ สำหรับ LVDT ที่ใช้ในวงจรที่นำเสนอนี้ สัญญาณกระตุ้นมันจะมีค่าในช่วง krad/s ดังนั้นขนาดสมการที่ (9.3.11) สามารถประมาณได้ว่า

$$V_{fs} = \frac{(1 + K_P) 2K_L l_C V_{ref}(s)}{K_P} \frac{1.33\alpha_{LT} \Delta T}{K_P} \tag{9.3.12}$$

ถ้า $K_P \gg 1$ ขนาดของ v_{fs} ในสมการที่ (9.3.5) และ (9.3.12) สามารถประมาณค่าให้เท่ากันได้ วงจรของบล็อกไดอะแกรมในรูปที่ 9.9(ข) แสดงดังรูปที่ 9.10 วงจรที่นำเสนอประกอบด้วยออปแอมป์ 3 ตัว การทำงานของวงจรสามารถอธิบายได้ดังนี้ วงจรขยายผลบวก S_{12} สร้างขึ้นจากออปแอมป์ A_1 ตัวต้านทาน R_1 และ R_2 ในวงจรมีการต่อตัวเก็บประจุ C_c เพื่อป้องกันความไม่เสถียรของวงจรที่นำเสนอ สัญญาณแรงดัน v_{exo} แสดงได้ดังสมการ

$$v_{exo} = \left(1 + \frac{R_1}{R_2}\right) (v_{ref} + v_{fs}) \tag{9.3.13}$$



รูปที่ 9.10 โครงสร้างของวงจรที่นำเสนอในรูปที่ 9.9(ข)

จากสมการที่ (9.3.13) เทอม R_1/R_2 สามารถแทนด้วยตัวแปร K_P สัญญาณกระตุ้นที่ป้อนให้กับ LVDT คือสัญญาณเอาต์พุต v_{exo} จากออปแอมป์ A_1 วงจรขยายผลบวกประกอบด้วยออปแอมป์ A_2 , ตัวต้านทาน R_3 และ R_4 ให้เอาต์พุตเป็นสัญญาณ v_{fs} เพื่อนำไปป้อนกลับ สามารถเขียนได้ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{fs} = -\left(\frac{R_3}{R_4}\right)(v_{s1} - v_{s2}) - \left(1 + \frac{R_3}{R_4}\right)v_{s2} \quad (9.3.14)$$

จากสมการที่ (9.3.14) หากกำหนดให้ $R_3 = R_4$ สัญญาณ v_{fs} จะมีค่าเท่ากับ $-(v_{s1} + v_{s2})$ โดยที่สัญญาณ v_{fs} และสัญญาณ v_{exo} จะมีเฟสต่างกัน 180° จากรูปที่ 9.9(ก) ตัวแปร K_F จะถูกแทนที่ด้วยตัวเลื่อนเฟสที่ประกอบไปด้วยออปแอมป์ A_3 , ตัวเก็บประจุ C_1 และตัวต้านทาน R_5 และ R_6 ฟังก์ชันถ่ายโอนของตัวเลื่อน เฟสมีค่าดังสมการ

$$V_f(s) = -\frac{K_F}{(T_F s + 1)} V_{fs}(s) \quad (9.3.15)$$

เมื่อ $T_F = R_5 C_1$ คือค่าคงที่ทางเวลาที่ใช้เพื่อชดเชยเฟสหน้า θ_L ของ LVDT และ $K_F = R_5 / R_6$ คือตัวแปรปรับขนาด โดยที่สัญญาณ v_f และ v_{fs} มีเฟสต่างกัน 180° ดังนั้นสัญญาณ v_f และ v_{exo} จะมีเฟสตรงกัน ค่าเฟสตามที่เกิดจากโพลของสมการที่ (9.3.15) มีค่าเท่ากับ

$$\theta_F = -\tan^{-1} \omega_{exo} T_F \quad (9.3.16)$$

ค่าคงที่ทางเวลา T_F สามารถหาได้จาก θ_L ดังสมการ

$$T_F = R_5 C_1 = \tan \frac{\theta_L}{\omega_{exo}} \quad (9.3.17)$$

ในทางปฏิบัติค่าของ $K_F = R_5 / R_6$ ในสมการที่ (9.3.17) ถูกกำหนดให้มีค่าเท่ากับ $1/2K_L I_C$

9.3.1 การวิเคราะห์สมรรถนะของวงจรถ่วงที่นำเสนอ

สมรรถนะของวงจรถ่วงที่นำเสนอนี้จะพิจารณาในเทอมของเสถียรภาพในการทำงาน สัญญาณป้อนกลับ v_f และสัญญาณอ้างอิง v_{ref} ควรจะมีเฟสที่ตรงกันเพื่อหลีกเลี่ยงผลกระทบที่จะเกิดต่อ วงจร สมรรถนะของวงจรถ่วงที่นำเสนอถูกกำหนดด้วยคุณลักษณะที่ไม่เป็นอุดมคติของอุปกรณ์ที่ใช้ในการ สร้างวงจร

ตัวแปรแรกที่ส่งผลต่อการทำงานทางอุดมคติของวงจรถ่วงคือ ความต่างเฟสระหว่างสัญญาณ v_{ref} และสัญญาณป้อนกลับ v_f ในรูปที่ 9.9 ซึ่งควรจะมีค่าเป็นศูนย์หรือมีค่าเป็นบวก เพื่อป้องกันความไม่เสถียรของวงจรถ่วง ดังนั้นค่าเฟส θ_L ที่ได้จากตัวเลื่อนเฟสควรจะต้องคล้องกับเงื่อนไข $(\theta_L + \theta_F) \geq 0$ ในทางปฏิบัติ $|\theta_F|$ จะมีค่าน้อยกว่า $|\theta_L|$ เล็กน้อย อย่างไรก็ตามหากเฟสของสัญญาณอ้างอิง v_{ref} และ v_f มีค่าที่ต่างกันมากเกินไป ก็จะส่งผลถึงเสถียรภาพในการทำงานเช่นกัน

ตัวแปรที่สองที่ส่งผลต่อเสถียรภาพของวงจรถ่วงที่นำเสนอคือ ค่าความต่างเฟสของสัญญาณผลรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรมหาผลรวม S_{12} และ S_f ค่าเฟสของ S_{12} จะขึ้นอยู่กับ GBP_1 ของออปแอมป์ A_1 ความสัมพันธ์ของสัญญาณผลต่าง ($v_{ref} - v_f$) และสัญญาณ v_{exo} ของออปแอมป์ A_1 ประมาณได้ดังสมการ

$$V_{exo}(s) = \frac{1}{\left(\frac{K_P s}{GBP_1} + 1\right)} \left[\left((1 + K_P) V_{ref}(s) - K_P V_f(s) \right) \right] \quad (9.3.18)$$

เมื่อ $K_P = R_1 / R_2$ จะเห็นได้ว่าผลตอบสนองความถี่ของวงจรมหาผลรวม S_{12} จะถูกลดทอนประสิทธิภาพด้วย K_P ที่มีค่ามาก ค่าเฟส θ_{ab} ของโพลในสมการที่ (9.3.18) สามารถเขียนได้ดังสมการ

$$\theta_{ab} = -\tan^{-1} \left(\frac{K_P \omega_{exo}}{GBP_1} \right) \quad (9.3.19)$$

จากสมการที่ (9.3.19) เฟส θ_{ab} มีค่าเท่ากับ -45° ที่ความถี่มุม GBP / K_P เพื่อหลีกเลี่ยงผลกระทบของค่าเฟส θ_{ab} โพลของวงจรมหาผลรวม S_{12} ควรมีค่ามากกว่าความถี่ ω_{exo} อย่างน้อยสิบเท่า และอัตราขยาย K_P ควรมีค่ามากที่สุดเท่ากับ

$$K_P \leq \frac{GBP_1}{10 \omega_{exo}} \quad (9.3.20)$$

ถ้า K_P มีค่ามากที่สุดดังสมการที่ (9.3.20) วงจรที่นำเสนอจะไม่มีเสถียรภาพ ในทางปฏิบัติค่าความต้านทานแฝงจะมีการแกว่งที่ความถี่สูง ดังนั้นโพลของ S_{12} จะต้องถูกตั้งค่าอย่างเหมาะสมเพื่อเลี่ยงความไม่เสถียรในการทำงาน ซึ่งสามารถทำได้โดยการต่อตัวเก็บประจุ C_C ขนานกันตัวต้านทาน R_1 จากสมการที่ (9.3.13) และ (9.3.18) ผลกระทบของค่าโพลต่อสัญญาณ v_{exo} สามารถอธิบายได้ดังสมการ

$$V_{exo}(s) = \frac{1}{\left(\frac{K_P s}{GBP_1} + 1\right)} \left[\left((1 + K_P) V_{ref}(s) - \frac{K_P}{(R_1 C_C s)} V_f(s) \right) \right] \quad (9.3.21)$$

ค่าโพลจากสมการที่ (9.3.21) จะไปปรากฏอยู่ที่การบ่อนกลับ ค่าเฟส θ_C ที่เกิดขึ้นมีค่าดังสมการ

$$\theta_C = -\tan^{-1} (R_1 C_1 \omega_{exo}) \quad (9.3.22)$$

เพื่อไม่ให้ค่าเฟส θ_C ไปกระทบกับการทำงานของวงจร จึงต้องเลือกความถี่มุม $\omega_C = 1/R_1 C_C$ ของโพล $(R_1 C_C + 1)^{-1}$ ให้มีค่าสูงกว่าความถี่ของสัญญาณกระตุ้นอย่างน้อยสิบเท่า ดังนั้นจะได้ค่าของตัวเก็บประจุ C_C ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_C = \frac{1}{10\omega_{exo}R_1} \quad (9.3.23)$$

สำหรับวงจรถายผลรวม S_f อัตราขยายแรงดันจะเท่ากับ -1 และฟังก์ชันถ่ายโอน $S_f(s)$ มีค่าดังสมการ

$$S_f(s) = \frac{-1}{\left(\frac{s}{GBP_2} + 1\right)} \quad (9.3.24)$$

ดังนั้นความถี่มุมของวงจรถายผลรวม S_f จะเท่ากับ GBP_2 ของออปแอมป์ A_2 โดยที่เฟส θ_f ของโพลในสมการที่ (9.3.24) ที่ความถี่สัญญาณกระตุ้น ω_{exo} จะมีค่าดังสมการ

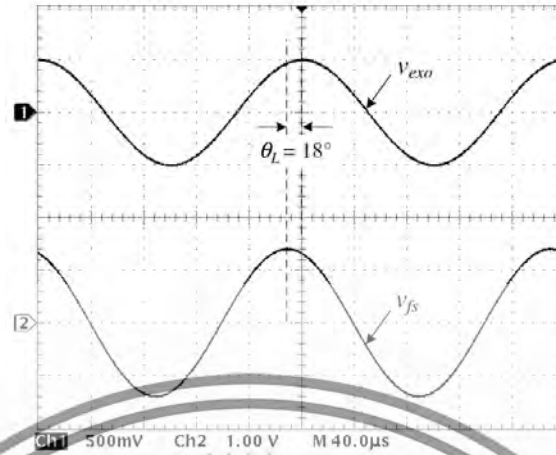
$$\theta_f = -\tan^{-1}\left(\frac{\omega_{exo}}{GBP_2}\right) \quad (9.3.25)$$

ในทางปฏิบัติ GBP_2 ของออปแอมป์ A_2 จะมีค่ามากกว่า ω_{exo} มากๆ หรือ $GBP_2 \gg \omega_{exo}$ ดังนั้นจึงสามารถ ละผลกระทบบางอย่างของเฟส θ_f ต่อวงจรที่นำเสนอได้

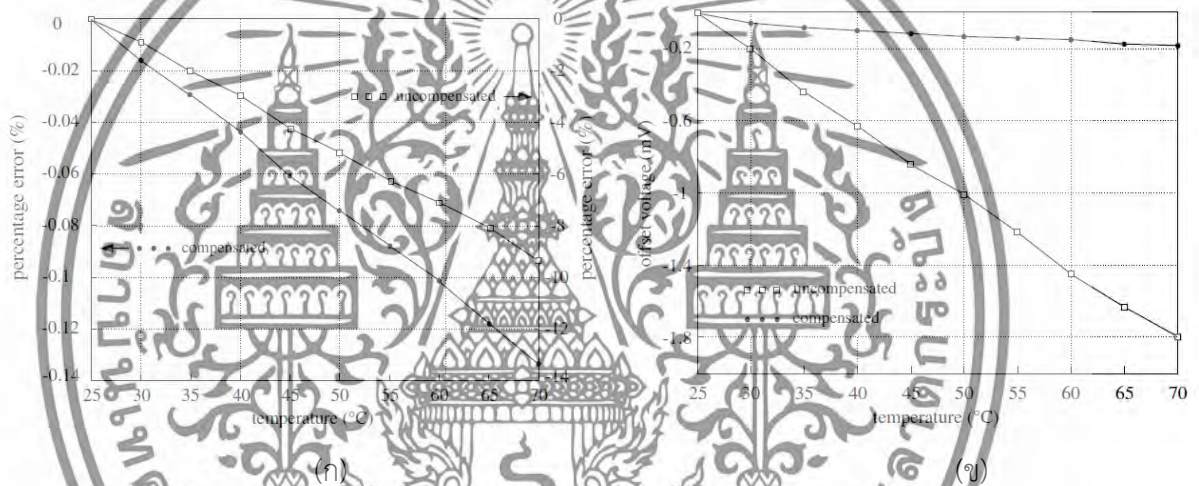
9.3.2 การทดสอบและผลการทดสอบการทำงานของวงจรถายผลรวมที่นำเสนอ

ในการทดสอบสมรรถนะของวงจรถายผลรวมที่นำเสนอในรูปที่ 9.10 สามารถกระทำได้โดยการต่อวงจรถายผลรวมที่นำเสนอในหัวข้อนี้ขึ้นมา ด้วยอุปกรณ์แอคทีฟและพาสซีฟซึ่งหาซื้อได้ตามท้องตลาดทั่วไป แรงดันที่จ่ายให้กับวงจรมีค่า $\pm 5V$ LVDT ที่ใช้ในการทดลองนี้ เป็น LVDT ที่หาซื้อได้ทั่วไปซึ่งมีระยะการวัดที่ $\pm 12mm$ มีความไวเท่ากับ $34.5mV/mm/V$ สัญญาณอ้างอิง v_{ref} เป็นสัญญาณไซน์ขนาด $1V_{pp}$ ความถี่ $5kHz$ หรือมีขนาดเท่ากับ $0.5V_p$ ออปแอมป์ A_1 $-4s$ เป็นออปแอมป์เบอร์ LF353 มี $GBP=3MHz$ ตัวต้านทาน $R_2 = R_3 = R_4 = 5k\Omega$ สัญญาณ v_{fs} และสัญญาณ v_{exo} แสดงดังรูปที่ 9.11 ความต่างเฟส θ_L ระหว่างสัญญาณ v_{fs} และ v_{exo} สามารถวัดได้เท่ากับ 18° จากรูปที่ 9.11 แอมพลิจูดสูงสุดของสัญญาณ v_{fs} เท่ากับ $1.46V$ เมื่อแกนอยู่ที่ตำแหน่งกึ่งกลาง l_c ดังนั้นค่า $K_{L/C}$ ของ LVDT ในสมการที่ (9.3.2) เท่ากับ 1.46 สามารถคำนวณตำแหน่ง l_c ได้เท่ากับ $42.319mm$ เมื่อ $\Delta T=0$ อัตราขยาย K_p สามารถหาได้จากสมการที่ (9.3.20) เท่ากับ 60 ดังนั้นจึงได้ค่าของ $R_1 = 300k\Omega$ จากสมการที่ (9.3.13) กำหนดให้ค่าของ $K_F = 1/2K_{L/C}$ เท่ากับ 0.34 จึงได้ค่าของ $R_5 = 3.4k\Omega$ และ $R_6 = 10k\Omega$ ตัวเก็บประจุ $C_1 = 3.04nF$ จากการคำนวณด้วยสมการที่ (9.3.17) และได้ค่าของ C_C จากสมการที่ (9.3.23) เท่ากับ $10.6nF$ รูปที่ 9.12(ก) และ (ข) แสดงค่าเปอร์เซ็นต์ความผิดพลาดที่ได้จากการวัดสัญญาณ v_{fs} และสัญญาณออฟเซต v_{ds} ที่ตำแหน่ง $l=0$ เมื่ออุณหภูมิแปรค่าไปตั้งแต่ $25^\circ C$ ถึง $70^\circ C$ ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



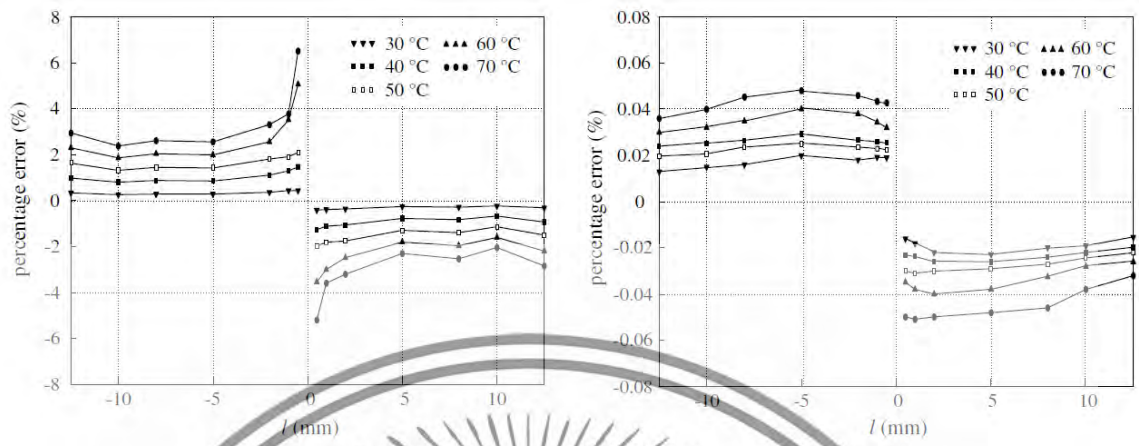
รูปที่ 9.11 กราฟของสัญญาณ v_{exo} และสัญญาณ v_{fs}



รูปที่ 9.12 กราฟของสัญญาณ v_{exo} และสัญญาณ v_{fs}

จากรูปที่ 9.12(ก) เปอร์เซ็นต์ความผิดพลาดสูงสุดของสัญญาณที่ยังไม่ได้มีการชดเชยมีค่าเท่ากับ -9.25% และเมื่อทำการชดเชยแล้วเปอร์เซ็นต์ความผิดพลาดมีค่าลดลงเท่ากับ -0.13% ที่อุณหภูมิ 70°C จากรูปที่ 9.12(ข) ค่าแรงดันออฟเซต v_{fs} สามารถลดลงจากค่าที่ไม่ได้มีการชดเชย -1.797mV เป็น -0.18mV เมื่อทำการชดเชยแล้ว วงจรที่นำเสนอใน [17] จะถูกนำมาใช้เพื่อแปลงสัญญาณเอาต์พุต v_{ds} จาก LVDT เพื่อวัดค่าสัญญาณของ LVDT เมื่อทำการแปรอุณหภูมิแวดล้อมจาก 25°C ไปจนถึง 70°C รูปที่ 9.13(ก) และ (ข) แสดงค่าเปอร์เซ็นต์ความผิดพลาดที่วัดได้จากสัญญาณ v_{ds} จาก LVDT เมื่อยังไม่ได้ชดเชย และเมื่อทำการชดเชยแล้ว ตามลำดับ โดยทำการแปรค่าตำแหน่งของแกนในช่อง $\pm 12\text{mm}$ จะเห็นได้ว่าค่าความผิดพลาดสูงสุดของสัญญาณ v_{ds} ที่อุณหภูมิ 70°C สามารถลดลงได้จาก 6.25% ดังรูปที่ 9.13(ก) เป็น 0.05% ดังรูปที่ 9.13(ข) การจัดวางอุปกรณ์เพื่อทดสอบการทำงานของวงจรแสดง ดังรูปที่ 9.14(ก) และรูปที่ 9.14(ข) แสดงวงจรต้นแบบของวิธีการที่นำเสนอในหัวข้อนี้จากผลการทดลองสามารถสรุปได้ว่า วงจรชดเชยอุณหภูมิที่นำเสนอในหัวข้อนี้สามารถทำงานได้อย่างถูกต้องและมีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เปอร์เซ็นต์ความผิดพลาดเมื่อยังไม่ได้ทำการชดเชย
 (ข) เปอร์เซ็นต์ความผิดพลาดเมื่อทำการชดเชย



รูปที่ 9.14 (ก) การจัดวางอุปกรณ์เพื่อทดสอบการทำงานของวงจร
 (ข) วงจรต้นแบบของวิธีการที่นำเสนอ

9.3.3 บทสรุป

ในหัวข้อนี้ได้นำเสนอวงจรชดเชยผลของอุณหภูมิต่อ LVDT ที่อาศัยวิธีการป้อนกลับอีกวิธีหนึ่ง สัญญาณที่ใช้สำหรับป้อนกลับจะได้มาจากผลรวมของสัญญาณจากขดลวดทุติยภูมิทั้งสองของ LVDT ดังนั้นจึงสามารถลดผลกระทบจากอุณหภูมิแวดล้อมต่อ LVDT ได้ ความไวของวงจรที่นำเสนอมีค่าใกล้เคียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับความไวของ LVDT สมรรถนะของวงจรที่นำเสนอสามารถพิสูจน์ได้ด้วยผลการทดลอง ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอสามารถทำงานได้อย่างมีประสิทธิภาพ

9.2.4 เอกสารอ้างอิงของวงจรที่สองที่นำเสนอ

- [1] R. Pallas-Areny and J. G. Webster, *Sensors and Signal Conditioning* (John Wiley & Sons, New York, 2001), pp. 229–238.
- [2] S. Lee and W. Kim, Active suspension control with direct-drive tubular linear brushless permanent-magnet motor, *IEEE Trans. Control Syst. Technol.* 18 (2010) 859–870.
- [3] G. Chen, B. Zhang, P. Liu and H. Ding, An adaptive analog circuit for LVDT's nanometer measurement without losing sensitivity and range, *IEEE Sens. J.* 15 (2015) 2248–2254.
- [4] S. Cetinkunt, *Mechatronics* (John Wiley & Sons, New York, 2006), pp. 227–232.
- [5] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, Analysis of a ferrofluid core LVDT displacement sensor, *36th Conf. IEEE Industrial Electronics Society (IECON) 2010*, Glendale, USA, 2010, pp. 1769–1772.
- [6] Z. Zhang, S. H. Rau, W. J. Lee, T. Gammon and B. C. Johnson, Arc flash pressure measurement system design, *IEEE Trans. Ind. Appl.* 52 (2016) 5241–5247.
- [7] K. Ara, A differential transformer with temperature and excitation-independent output, *IEEE Trans. Instrum. Meas.* IM-21 (1972) 249–255.
- [8] S. C. Saxena and S. B. L. Seksen, A self-compensated smart LVDT transducer, *IEEE Trans. Instrum. Meas.* 38 (1989) 748–753.
- [9] A. Masi, S. Danzeca, R. Losito, P. Peronnard, R. Secondo and G. Spiezia, A high precision radiation-tolerant LVDT conditioning module, *Nucl. Instrum. Meth. Phys. Res. A* 745 (2014) 73–81.
- [10] Q. Li and F. Ding, Novel displacement Eddy current sensor with temperature compensation for electrohydraulic valves, *Sens. Actuators A* 122 (2005) 83–87.
- [11] A. Drumea, A. Vasile, M. Comes and M. Blejan, System on chip signal conditioner for LVDT sensors, *Electronics System-integration Technology Conf. (ESTC) (2006)*, Dresden, Germany, 2006, pp. 629–634.
- [12] R. M. Ford, R. S. Weissbach and D. R. Loker, A DSP-based modified costas receiver for LVDT position sensors, *IEEE Trans. Instrum. Meas.* 3 (2000) 1448–1452.
- [13] R. Casanella, O. Casas and R. Pallas-Areny, Differential synchronous demodulator for modulating, sensors and impedance measurements, *Meas. Sci. Technol.* 16 (2005) 1637–1643.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [14] C. S.Koukourlis, V. K. Trigonidis and J. N. Sahalos, Differential synchronous demodulation for small-signal amplitude estimation, *IEEE Trans. Instrum. Meas.* 42 (1993) 926–931.
- [15] A. Ota, W. Petchmaneelumka, A. Rerkratn and V. Riewruja, Simple resolver demodulation, *32nd JSST Int. Conf. Simulation Technology* (2013), Tokyo, Japan, 2013.
- [16] J. Tongcharoen, W. Petchmaneelumka and V. Riewruja, Low-cost resolver-to-DC converter, *ICCAS 2015, Busan, Korea, 2015*, pp. 1699–1702.
- [17] W. Petchmaneelumka, K. Songsuwankit and V. Riewruja, Accurate LVDT signal converter, *Int. Rev. Electr. Eng.* 11 (2016) 340–347.
- [18] R. Liu and H. Bu, Design on LVDT displacement sensor based on AD598, *Sens. Transducers* 160 (2013) 68–73.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 10 วงจรรขยายย่านการวัดของ LVDT

10.1 บทนำ

เนื้อหาในบทนี้จะกล่าวถึงโครงสร้างและคุณลักษณะของ LVDT และนำเสนอวิธีการขยายย่านการวัดสัญญาณของ LVDT ให้มีค่าเพิ่มมากขึ้น เพื่อที่จะสามารถนำ LVDT ขนาดเล็กๆ ไปประยุกต์ใช้กับงานที่มีย่านการวัดสูงๆ ได้ การทำงานของวงจรรขยายย่านการวัดของ LVDT ที่นำเสนอ การวิเคราะห์การทำงาน และการทดสอบสมรรถนะการทำงานจะกล่าวถึงในหัวข้อต่อไป

10.2 คุณลักษณะของ LVDT

วงจรรวมมูลของ LVDT และโครงสร้างภายในของ LVDT แสดงดังรูปที่ 10.1(ก) และ (ข) ตำแหน่งของขดลวดปฐมภูมิจะอยู่ระหว่างขดลวดทุติยภูมิทั้งสองซึ่งมีรัศมี r_c ความยาวของขดลวดปฐมภูมิและทุติยภูมิเท่ากับ b และ m ตามลำดับ แกนเหนี่ยวนำที่สามารถเคลื่อนที่ได้ของ LVDT มีรัศมี r_c และความยาว L ระยะห่างระหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิเท่ากับ d จำนวนรอบของขดลวดปฐมภูมิและขดลวดทุติยภูมิคือ n_p และ n_s ตามลำดับ เมื่อขดลวดปฐมภูมิของ LVDT ได้รับสัญญาณแรงดันไซน์กระตุ่มมีค่าเท่ากับ $v_x = V_x \sin \omega t$ จะเกิดสัญญาณแรงดันไฟฟ้าที่ขดลวดทุติยภูมิ v_{s1} และ v_{s2} ดังสมการ

$$v_{s1} = \frac{2\pi^2 \omega_{ex}^2 n_p n_s (2l_2 + b)}{10^7 m L_c Z_p \ln(r_o/r_c)} I_1^2 \quad (10.1a)$$

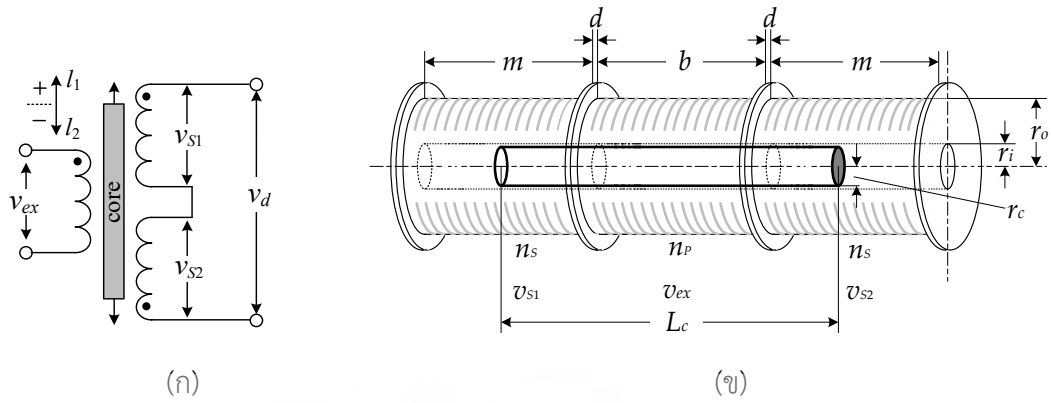
และ

$$v_{s2} = \frac{2\pi^2 \omega_{ex}^2 n_p n_s (2l_1 + b)}{10^7 m L_c Z_p \ln(r_o/r_c)} I_2^2 \quad (10.1b)$$

- เมื่อ Z_p คือ อิมพีแดนซ์ของขดลวดปฐมภูมิ
 l_1 คือ ระยะที่แกนเหนี่ยวนำเคลื่อนที่เข้าไปในขดลวด S_1
 l_2 คือ ระยะที่แกนเหนี่ยวนำเคลื่อนที่เข้าไปในขดลวด S_2

ขดลวดทุติยภูมิทั้งสองจะมีจำนวนรอบของขดลวดที่เท่ากันแต่พันในทิศทางตรงกันข้าม จึงได้สัญญาณเอาต์พุต $v_d = v_{s1} - v_{s2}$ ของ LVDT ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10.1 (ก) วงจรสมมูล (ข) โครงสร้างภายในของ LVDT (ค) คุณสมบัติระยะถ่ายโอนของ LVDT

$$v_d = K_1 l (1 - K_2 l^2) \tag{10.2}$$

เมื่อ

$$K_1 = \frac{8\omega_{ex} v_{ex} n_p n_s (b + 2d + l_0) l_0}{10^7 m L_c Z_p \ln(r_o/r_i)}$$

$$K_2 = \frac{l}{(b + 2d + l_0) l_0}$$

เมื่อ $l_0 = (l_1 + l_2)/2$ และ $l = (l_1 - l_2)/2$ ในทางปฏิบัติ ระยะ d มีค่าน้อยกว่าค่า b จากขดลวดปฐมภูมิมากๆ หรือ $b \gg d$ ถ้าในสมการที่ (10.2) เงื่อนไขของ $L_c = (3b + 2d)$ เมื่อ $b \gg d$ จะสามารถเขียนสมการของ v_d ได้ใหม่ดังนี้

$$v_d = \frac{8\pi^2 \omega_{ex} v_{ex} n_p n_s}{10^7 Z_p \ln(r_o/r_i)} \frac{2b}{3m} \left(l - \frac{l^3}{2b^2} \right) = k_l l (1 - k_n l^2) \tag{10.3}$$

เมื่อ k_l และ k_n คือ ความไวและตัวแปรที่ไม่เป็นเชิงเส้นของ LVDT ตามลำดับ โดยทั่วไปสัญญาณ v_d จาก LVDT จะถูกตีโมดูลेटด้วยวิธีการมอดูเลตแบบซิงโครนัสเพื่อสังเคราะห์สัญญาณที่เกิดจากการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคลื่อนที่ของแกน LVDT ออกมา จากสมการที่ (10.3) จะสามารถเห็นได้ว่าค่าที่ได้จะไม่เป็นเชิงเส้น ซึ่งจะมีค่าสัญญาณดังแสดงในรูปที่ 7.1(ค) ถ้าระยะ l ของแกนเหนี่ยวนำมีการแปรค่าในระยะสั้นๆ สัญญาณ v_d จะมีค่าแปรผันตรงกับระยะ l ที่แกนเคลื่อนที่ไป ดังสมการ

$$v_d = k_l l \tag{10.4}$$

ค่าของสัญญาณ v_d ช่วงที่เป็นเชิงเส้นจะถูกจำกัดอยู่ในช่วง l_l โดยที่

$$l_l = \pm \sqrt{\frac{\xi_l}{k_n}} \tag{10.5}$$

เมื่อ ξ_l คือค่าความผิดพลาดที่ยอมรับได้ของสัญญาณ v_d จาก LVDT ที่ระยะความเป็นเชิงเส้น l_l

10.3 วงจรขยายย่านการวัดของ LVDT ที่นำเสนอ

วงจรที่นำเสนอในบทรูปนี้ทำงานโดยอาศัยเทคนิคการสังเคราะห์คุณลักษณะของฟังก์ชันอินเวอร์ส ซึ่งอยู่บนพื้นฐานของวงจรถ่ายแบบกลับเฟสโดยใช้โอปแอมป์ ดังแสดงในรูปที่ 7.2(ก) จากรูปที่ 7.2(ก) บล็อกของฟังก์ชัน $f(\bullet)$ จะแทนคุณลักษณะถ่ายโอนของ LVDT กระแส i_i และ i_f จะได้มาจาก v_{in}/R_{d1} และ v_f/R_{d2} ตามลำดับ และแรงดัน v_o คือฟังก์ชันของสัญญาณแรงดันเอาต์พุต v_o ดังนั้นสัญญาณ v_o สามารถหาได้จากผลรวมของสัญญาณกระแสที่โหนด A ดังสมการ

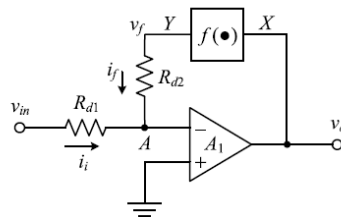
$$\frac{v_{in}}{R_{d1}} - \frac{v_o}{R_{d2}} = f(v_o) \tag{10.6}$$

จากสมการที่ (10.6) ถ้า $R_{d1} = R_{d2}$ ดังนั้นสัญญาณเอาต์พุต v_o จะเขียนได้ดังสมการ

$$v_o = -f^{-1}(v_{in}) \tag{10.7}$$

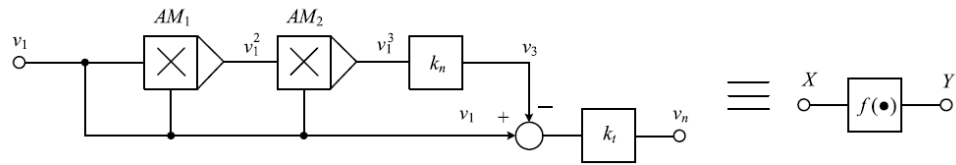
จะสามารถเห็นได้ว่าสัญญาณ v_o คือฟังก์ชันอินเวอร์สของสัญญาณแรงดันอินพุต v_{in} จากรูปที่ 10.2(ก) ฟังก์ชัน $f(\bullet)$ จะถูกแทนที่ด้วยบล็อกไดอะแกรมในรูปที่ 10.2(ข) โดยอาศัยวงจรถ่ายคุณสัญญาณแอนะล็อก จากรูปที่ 10.2(ข) สามารถเขียนสมการของสัญญาณ v_n ได้ว่า

$$v_n = k_1(1 - k_2 v_1^2)v_1 \tag{10.8}$$

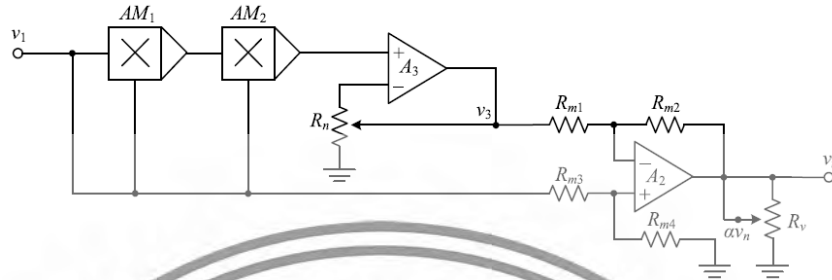


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)



(ค)

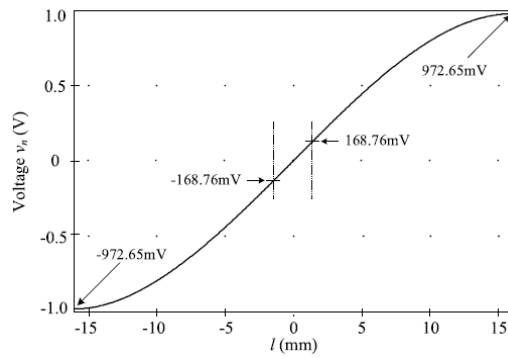
รูปที่ 10.2 (ก) การสังเคราะห์ฟังก์ชันคุณลักษณะถ่ายโอนอินเวอร์ส
 (ข) บล็อกโตอะแกรมของกรรสังเคราะห์ฟังก์ชันคุณลักษณะถ่ายโอนอินเวอร์ส
 (ค) โครงสร้างวงจรของรูปที่ 10.2(ข)

เมื่อ k_1 และ k_2 ถูกตั้งค่าให้สอดคล้องกับค่า k_1 และ k_2 ของ LVDT ตามลำดับ โครงสร้างของวงจรที่นำเสนอในรูปที่ 10.2(ข) สามารถสร้างเป็นวงจรได้ดังรูปที่ 10.2(ค) ออปแอมป์ A_3 และ ตัวต้านทานปรับค่าได้ R_n ทำหน้าที่เป็นวงจรขยายเพื่อชดเชยและปรับค่าตัวแปร k_2 ในสมการที่ (10.8) สัญญาณผลต่าง v_1 และสัญญาณ v_3 ซึ่งเป็นสัญญาณอันดับสาม จะได้มาจากการเปรียบเทียบวงจรขยายผลต่างแบบกลับเฟส ที่สร้างขึ้นจากออปแอมป์ A_3 ตัวต้านทาน $R_{m1}-R_{m4}$ และตัวต้านทานแบบปรับค่าได้ R_v โดยที่ R_v จะถูกปรับให้มีความต้านทานเท่ากับตัวต้านทาน R_{m4} มากๆ ตัวแปรที่ไม่เป็นเชิงเส้น k_n สามารถหาได้จากแอมพลิจูดสูงสุดของคุณลักษณะถ่ายโอนของ LVDT จากสมการที่ (10.3) แสดงได้ดังสมการ

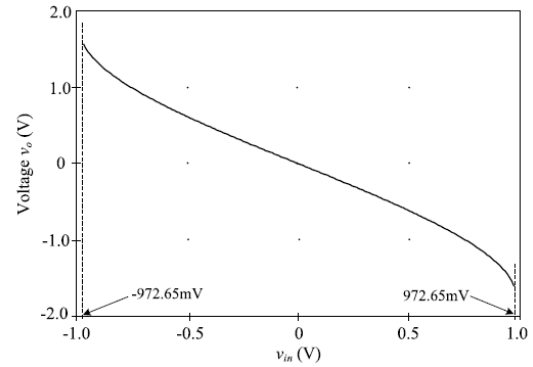
$$k_n = \frac{k_1 l_p v_{dp}}{k_1 l_p^3} \tag{10.9}$$

เมื่อ v_{dp} และ l_p คือแอมพลิจูดสูงสุดของคุณลักษณะถ่ายโอนของ LVDT และ ตำแหน่งของแกนที่ทำให้ทำให้แอมพลิจูด v_{dp} มีค่าสูงที่สุด ตามลำดับ LVDT ที่ใช้ในการทดลองวงจรที่นำเสนอในบทนี้สามารถวัดค่าตัวแปรต่างๆ ได้ดังนี้ ค่าความผิดพลาดเท่ากับ 0.5% ที่ระยะเชิงเส้น $l_i = \pm 16\text{mm}$ และ $k_n = 1.103\text{mV/mm}^2$ เมื่อสัญญาณกระตุ้นที่ป้อนให้ LVDT อยู่ในรูปของสัญญาณไซน์ขนาด $1V_p$ ผลตอบสนองของวงจรในรูปที่ 10.2(ค) ถูกทดสอบด้วยการจำลองการทำงานด้วยโปรแกรม PSPICE โดยที่สัญญาณ v_1 จะถูกค่าแปรจาก -1.6V ถึง 1.6V เพื่อแทน ระยะที่แกน LVDT เคลื่อนที่จาก -16mm ถึง 16mm

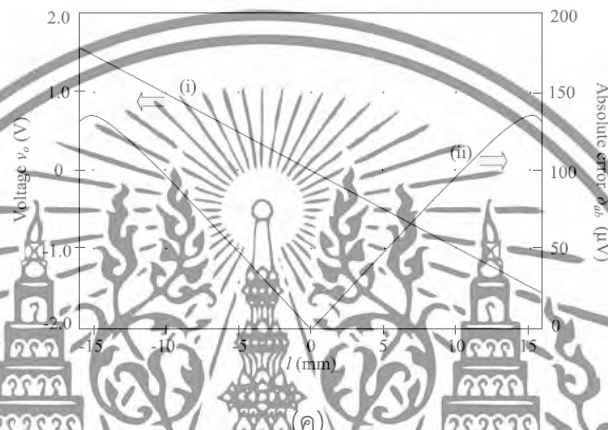
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)



(ค)

รูปที่ 10.3

(ก) กราฟจำลองการทำงานของสัญญาณ v_n
 (ข) กราฟจำลองการทำงานของสัญญาณ v_o
 (ค) สัญญาณ v_o และค่าความผิดพลาดสัมบูรณ์ δ_{ab}

ค่าความไว v_o/v_n ของคุณลักษณะถ่ายโอนของ LVDT ที่สังเคราะห์ออกมาจะมีค่าเท่ากับ 100mV/mm/V ดังนั้นจึงกำหนดค่าตัวแปร k_1 และ k_2 เท่ากับ 0.8462 และ 0.1103 ตามลำดับ ผลการจำลองการทำงานของวงจรเมื่อป้อนสัญญาณเชิงเส้น v_n ให้กับวงจรในรูปที่ 10.2(ค) แสดงดังรูปที่ 10.3(ก) จะสามารถเห็นได้ว่าระยะการวัดเชิงเส้น $l_r = \pm 2\text{mm}$ ของ LVDT ที่ใช้ในการทดสอบนี้ จะมีค่าสอดคล้องกับขนาดของสัญญาณ v_n ที่แปรระยะในช่วง $\pm 168.76\text{mV}$ และขนาดของสัญญาณที่วัดได้จากตำแหน่งการวัดสูงสุด $\pm 16\text{mm}$ มีค่าเท่ากับ $\pm 972.65\text{mV}$ จากรูปที่ 10.2(ข) คุณลักษณะถ่ายโอนอินเวอร์สของ LVDT สามารถหาได้โดยการนำบล็อกไดอะแกรมในรูปที่ 10.2(ข) ไปแทนที่ในบล็อก $f(\bullet)$ ผลตอบสนองของสัญญาณเอาต์พุตของสัญญาณ v_o ที่เกิดจากการจำลองการทำงานของวงจรแสดงดังรูปที่ 10.3(ข) เมื่อสัญญาณ v_{in} มีค่าแปรเป็นเชิงเส้นจาก -972.65mV ถึง 972.65mV รูปที่ 10.3(ค) แสดงถึงสัญญาณ v_o เมื่อแกนของ LVDT แปรค่าในช่วง $\pm 16\text{mm}$ และสัญญาณ v_d จาก LVDT ที่แอมพลิจูด $\pm 972.65\text{mV}$ ถูกมอดูเลตด้วยวิธีการทำเสนอใน [11] และนำมาป้อนให้วงจรแทนสัญญาณ v_n ค่าความผิดพลาด δ_{ab} ของสัญญาณ v_o แสดงในกราฟ (ii) ค่าความผิดพลาดสูงสุดมีค่าประมาณ $136\mu\text{V}$ ซึ่งเท่ากับ $1.36\mu\text{m}$ ดังนั้นระยะวัดเชิงเส้นของ LVDT ที่ใช้สำหรับวงจรที่นำเสนอนี้จึงสามารถขยายจาก $\pm 168.765\text{mV}$ เป็น $\pm 1.5\text{V}$ หรือจากระยะ $\pm 2\text{mm}$ เป็นระยะ $\pm 15\text{mm}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10.4 การวิเคราะห์สมรรถนะการทำงานของวงจรถ่าย

วงจรถ่ายย่านการวัดของ LVDT ที่นำเสนอในบทนี้ มีผลกระทบจากคุณลักษณะของความไม่เป็นเชิงเส้นของอุปกรณ์ที่ใช้ในการสร้างวงจรถ่ายที่นำเสนอ ซึ่งการทำงานที่เป็นอุดมคติของวงจรถ่ายที่นำเสนอนั้นจะขึ้นอยู่กับความถูกต้องของวงจรถ่ายสังเคราะห์คุณลักษณะถ่ายโอนของ LVDT สัญญาณแรงดัน v_3 จากรูปที่ 10.2(ค) ที่มีผลของความไม่เป็นเชิงเส้น ε_{m1} และ ε_{m2} ของวงจรถ่ายคุณสัญญาณแอนะล็อก AM_1 และ AM_2 ตามลำดับ สามารถประมาณได้ดังสมการ

$$v_3 = v_1^3 (1 + \varepsilon_{m1} + \varepsilon_{m2}) \quad (10.10)$$

ความต้านทานของตัวต้านทาน $R_{m1} - R_{m4}$ ในวงจรถ่ายความแตกต่างและ $R_{d1} - R_{d2}$ ในวงจรถ่ายแบบกลับเฟส ทำให้เกิดความคลาดเคลื่อนของฟังก์ชัน $f(\bullet)$ ถ้า Δm_1 คือค่าความต้านทานในตัวต้านทาน R_{m1} และ R_{m3} , Δm_2 คือค่าความต้านทานของตัวต้านทาน R_{m2} และ R_{m4} และ Δ_I คือค่าความต้านทานในตัวต้านทาน R_{d1} และ R_{d2} ในวงจรถ่ายแบบกลับเฟส ดังนั้นค่าความผิดพลาดทางแรงดัน ε_n ของสัญญาณ v_n จากคุณลักษณะถ่ายโอนของ LVDT และ ε_o ของสัญญาณ v_o จากคุณลักษณะถ่ายโอนอินเวอร์สของ LVDT สามารถเขียนได้ดังสมการ

$$\varepsilon_n = \frac{R_{d2}(\Delta m_2 R_{m1} - \Delta m_1 R_{m2})}{\alpha R_{d1} R_{m1} R_{m2} (R_{m1} + R_{m2})} \quad (10.11)$$

และ

$$\varepsilon_o = - \left(\Delta_I v_{dm} + \frac{(\Delta m_2 R_{m1} - \Delta m_1 R_{m2}) R_{d2}}{\alpha R_{d1} R_{m1} R_{m2} (R_{m1} + R_{m2})} v_{op} + \frac{R_{d2}}{\alpha R_{d1}} k_2 (\varepsilon_{m1} + \varepsilon_{m2}) v_{op}^3 \right) \quad (10.12)$$

เมื่อ v_{dm} คือ แอมพลิจูดของสัญญาณคุณลักษณะถ่ายโอนของ LVDT ที่ระยะวัดสูงสุด และ v_{op} คือแรงดันเอาต์พุต v_o ตามทฤษฎีจวงจรถ่ายแบบกลับเฟส ที่ระยะวัดสูงสุดของ LVDT จากรูปที่ 10.2(ค) ถ้าความต้านทาน $R_{m1} = R_{m3}$ และ $R_{m2} = R_{m4}$ ค่าของตัวแปร α จะถูกปรับให้อัตราขยาย k_1 ของวงจรถ่ายผลต่างสอดคล้องกับความไว k_v นอกจากนี้ยังกำหนดค่าความต้านทาน R_{d1} และ R_{d2} ให้เท่ากัน ดังนั้นค่าความผิดพลาด ε_n และ ε_o ในสมการที่ (10.11) และ (10.12) สามารถเขียนใหม่ได้ดังนี้

$$\varepsilon_n = \frac{k_1 (\Delta m_2 R_{m1} - \Delta m_1 R_{m2})}{R_{m1} R_{m2} (R_{m1} + R_{m2})} v_1 \quad (10.13)$$

และ

$$\varepsilon_o = - \left(\Delta_I v_{dm} + \frac{(\Delta m_2 R_{m1} - \Delta m_1 R_{m2}) k_1}{R_{m1} R_{m2} (R_{m1} + R_{m2})} v_{op} + k_1 k_2 (\varepsilon_{m1} + \varepsilon_{m2}) v_{op}^3 \right) \quad (10.14)$$

จากสมการที่ (10.14) ความต้านทาน Δ_I สามารถปรับลดได้ด้วยการใช้ตัวต้านทานแบบปรับค่าได้ไปแทนตัวต้านทาน R_{d2} และปรับให้มีค่าใกล้เคียงกับความต้านทาน R_{d1} ในทางปฏิบัติตัวแปร ε_{m1} และ ε_{m2} สามารถวัดได้จากทดลองต่อวงจรถ่าย โดยวัดที่วงจรถ่ายคุณสัญญาณแอนะล็อก AM_1 และ AM_2 ตามลำดับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองจะเลือกใช้ตัวต้านทาน R_{m1}, R_{m3} และ R_{m2}, R_{m4} ให้มีค่าความผิดพลาดความต้านทาน 1% หรือ $\Delta_{m1} = \Delta_{m2} = 1 \times 10^{-2}$ ตัวต้านทาน R_{d2} จะถูกแทนที่ด้วยตัวต้านทานแบบปรับค่าได้และปรับค่าให้ใกล้เคียงกับ R_{d1} สำหรับ Δ_I ที่ 1×10^{-3} จากรูปที่ 10.1(ก) เมื่อป้อนสัญญาณกระตุ้น v_{ex} ขนาด $1V_p$ ให้กับ LVDT สัญญาณเอาต์พุตของ LVDT จะถูกตีมอดูเลตด้วยวิธีการที่นำเสนอใน [11] และนำสัญญาณที่ได้จากการตีมอดูเลตไปป้อนแทนสัญญาณ v_i ในรูปที่ 10.2(ค) แอมพลิจูดของสัญญาณ v_{dm} ที่ระยะการวัด 15 mm สามารถวัดได้เท่ากับ 955.31mV สำหรับ v_{op} ที่ 1.5V ค่าตัวแปรที่ไม่เป็นเชิงเส้น ϵ_{m1} และ ϵ_{m2} จากวงจรคูณสัญญาณ AM_1 และ AM_2 มีค่าที่ได้จากการวัดเท่ากับ 6×10^{-3} จากสมการที่ (10.14) ค่าความผิดพลาด ϵ_o สูงสุดที่ระยะวัดสูงสุด 15mm คำนวณได้เท่ากับ 0.933mV หรือมีค่าเท่ากับระยะ 9.93 μ m ดังนั้นจะได้เปอร์เซ็นต์ความผิดพลาดประมาณ 0.066% ค่าความผิดพลาด ϵ_o สามารถปรับลดได้ด้วยตัวต้านทาน R_{d2} ให้มีค่าใกล้เคียงกับ R_{d1} อย่างไรก็ตามค่าเปอร์เซ็นต์ความผิดพลาดต่ำสุดจะถูกจำกัดด้วยคุณลักษณะของความไม่เป็นอุดมคติของทั้งอุปกรณ์แอกทิฟและอุปกรณ์พาสซีฟที่ใช้การสร้างวงจรที่นำเสนอ

10.5 การทดสอบและผลการทดสอบการทำงานของวงจร

สมรรถนะการทำงานของวงจรมีการวัดที่นำเสนอในบทนี้ สามารถทดสอบโดยการสร้างวงจรที่นำเสนอขึ้นมา และนำมาต่อร่วมกับ LVDT และทำการวัดค่าสัญญาณต่างๆ โดยอุปกรณ์ที่ใช้สร้างวงจรแปลงสัญญาณที่นำเสนอจะเป็นอุปกรณ์อิเล็กทรอนิกส์ที่หาซื้อได้ทั่วไปตามท้องตลาด ค่าของอุปกรณ์ต่างๆ ที่ใช้ในการทดสอบแสดงดังตารางที่ 10.1

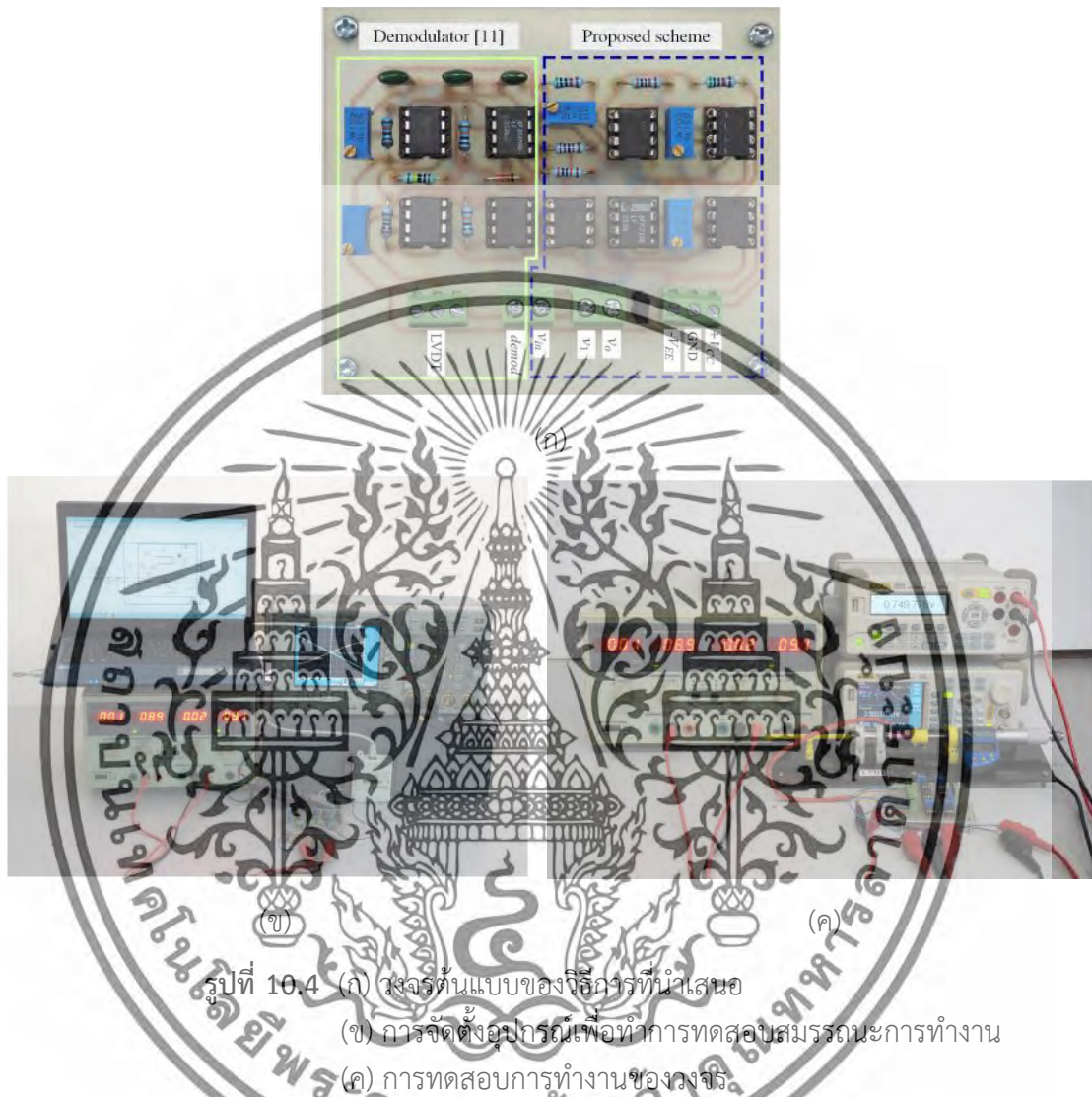
ตารางที่ 10.1 ตารางแสดงค่าของอุปกรณ์ต่างๆ ที่ใช้ในการสร้างวงจรแปลงสัญญาณที่นำเสนอ

อุปกรณ์ที่ใช้	เบอร์ไอซี/ค่าพารามิเตอร์
ออปแอมป์	LF353
วงจรคูณสัญญาณแอนะล็อก	MPY534
R_{m1} และ R_{m3}	50k Ω
R_{m2} และ R_{m4}	20k Ω
Δ_{m1} และ Δ_{m2}	1×10^{-2}
R_{d1}	20k Ω
R_{d2} เป็นตัวต้านทานปรับค่าได้	30k Ω

ในการทดสอบการทำงานได้ป้อนแหล่งจ่ายแรงดันขนาด $\pm 9V$ ให้กับวงจร ทรานซิสเตอร์ที่ใช้ในการทดสอบเป็น LVDT ที่หาซื้อได้ตามท้องตลาด มีระยะการวัด ± 2 mm มีค่าความไว 94.5mV/mm/V ที่ความถี่ของสัญญาณกระตุ้น 2.5kHz ในการทดลองได้จ่ายสัญญาณกระตุ้น v_{ex} ไซน์ความถี่ 2.5kHz แอมพลิจูด $1V_p$ ให้กับ LVDT เพื่อวัดคุณลักษณะถ่ายโอนของอุปกรณ์ วงจรแปลงสัญญาณจาก LVDT ที่นำเสนอใน [11] ถูกนำมาใช้เพื่อแปลงสัญญาณ v_d ที่เกิดจากการวัดระยะของ LVDT ให้เป็นสัญญาณดิจิทัล จากนั้นจึงนำสัญญาณที่ถูกตีมอดูเลตแล้วไปป้อนเป็นสัญญาณอินพุตของวงจรมีการนำ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของเจ้าของเอกสารฉบับนี้ และผู้เขียนหนังสือฉบับนี้ขอสงวนสิทธิ์ในเนื้อหา ไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดที่นำเสนอเพื่อทดสอบการทำงานของวงจร วงจรต้นแบบของวิธีการที่นำเสนอแสดงดังรูปที่ 10.4(ก) ภายในกรอบเส้นประ การจัดตั้งอุปกรณ์เพื่อทำการทดสอบสมรรถนะการทำงาน และการทดสอบการทำงานของวงจรแสดงดังรูปที่ 10.4(ข) และ 10.4(ค) ตามลำดับ



คุณลักษณะถ่ายโอนของ LVDT จากการวัดสามารถแสดงได้ดังรูปที่ 10.5(ก) จากรูปที่ 10.5(ก) ความไว k_t ของ LVDT วัดได้เท่ากับ 84.71mV/mm/V และได้แอมพลิจูดสูงสุด $v_{dp} = 972.65\text{mV}$ ที่ระยะการวัดสูงสุด l_p ที่ 16mm ตัวแปรความไม่เป็นเชิงเส้น k_n สามารถหาได้จากสัญญาณ v_{dp} โดยใช้สมการที่ (10.9) ได้เท่ากับ 1.103mV/mm^2 จากสมการที่ (10.5) สามารถคำนวณระยะการวัดเชิงเส้น l_t ได้เท่ากับ $\pm 2\text{mm}$ โดยมีความผิดพลาดของสัญญาณเอาต์พุต v_d จาก LVDT ที่ยอมรับได้ ζ_t เท่ากับ 0.44% หรือ 4.4×10^{-3} ตัวต้านทานปรับค่าได้ R_v และ R_n มีค่าเท่ากับ $1\text{k}\Omega$ และ $10\text{k}\Omega$ ตามลำดับ ระยะการวัดของ LVDT สูงสุดที่คาดการณ์ไว้มีค่าเท่ากับ $\pm 16\text{mm}$ ซึ่งสอดคล้องกับสัญญาณแรงดันเอาต์พุตเท่ากับ $\pm 1.6\text{V}$ ดังนั้นตัวต้านทานปรับค่าได้ R_v จึงถูกนำมาใช้เพื่อปรับค่าตัวแปร k_t ด้วยการปรับค่าของตัวแปร α ของวงจรขยายผลต่าง ให้มีค่าเท่ากับ 0.8471 ซึ่งมีค่าสอดคล้องกับความไว k_t นอกจากนี้ตัวต้านทานปรับค่าได้ R_n ทำหน้าที่ปรับค่าของตัวแปร $k_2 = 0.1103$ ซึ่งสอดคล้องกับค่าตัวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปรความไม่เป็นเชิงเส้น k_n จากสมการที่ (10.8) ตัวแปร k_2 จะมีค่าของอัตราขยายชดเชยของวงจรคุณสัญญาณแอนะล็อกทั้งสองตัว ซึ่งมีค่าเท่ากับ 100 ดังนั้นตัวแปร k_2 จึงมีค่าเท่ากับ 11.03 เพื่อชดเชยค่าของตัวแปรที่ลดลงของวงจรคุณ สามารถวัดค่าของตัวแปรความไม่เป็นเชิงเส้นของวงจรคุณแอนะล็อกได้เท่ากับ 0.6% หรือ $\varepsilon_{m1} = \varepsilon_{m1} = 6 \times 10^{-3}$



รูปที่ 10.5 (ก) สัญญาณ LVDT ที่วัดได้ต่อตำแหน่งแกน l

(ข) สัญญาณ LVDT จากการจำลองสัญญาณโดยคอมพิวเตอร์ที่วัดได้

ผลตอบสนองไดนามิกของ LVDT จะได้มาจากการการใช้โปรแกรม PSPICE จำลองการทำงานของวงจร ร่วมกับบอร์ดวงจรแอนะล็อกอินพุต/เอาต์พุตรุ่น NI-USB-6009 จากบริษัท National Instruments ค่าของคุณลักษณะถ่ายโอนของ LVDT ในสมการที่ (10.3) ถูกสังเคราะห์ขึ้นมาโดยโปรแกรม LABVIEW โดยให้มีพารามิเตอร์ต่างๆ เท่ากับ LVDT ที่ใช้ในการทดลอง จากรูปที่ 10.3(ค) ค่าความผิดพลาดสัมบูรณ์ δ_{ab} สูงสุดที่ได้จากการจำลองการทำงานของวงจรอยู่ที่ตำแหน่ง ± 15 mm ดังนั้นจึงกำหนดระยะการวัดสูงสุดที่ใช้ในการทดสอบการทำงานของวงจรให้เท่ากับ ± 15 mm โปรแกรม PSPICE จะทำการสร้างสัญญาณคุณลักษณะถ่ายโอนของ LVDT ออกมาและส่งไปยังบอร์ดเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อใดๆ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร NI-USB-6009 เพื่อสังเคราะห์สัญญาณที่ได้จาก LVDT ป้อนให้กับวงจรที่นำเสนอ ได้ผลของสัญญาณดังแสดงในรูปที่ 10.5(ข) แอมพลิจูดของสัญญาณคุณลักษณะของ LVDT ที่ตำแหน่ง $\pm 15\text{mm}$ มีค่าเท่ากับ $\pm 955.331\text{mV}$ สามารถเห็นได้ว่าสัญญาณเอาต์พุตที่วัดได้จากบอร์ด NI-USB-6009 จะมีความเชิงเส้นอยู่ในช่วง $\pm 2\text{mm}$ และมีระยะการวัดที่เป็นเชิงเส้นเท่ากับ $\pm 15\text{mm}$ ซึ่งใกล้เคียงกับผลตอบสนองของ LVDT ในรูปที่ 10.5(ก) สัญญาณอินพุต v_{in} ในรูปที่ 10.2(ค) มีค่าแปรเป็นเชิงเส้นในช่วง $\pm 955.31\text{mV}$ ที่ระยะเชิงเส้น $\pm 15\text{mm}$ ของ LVDT ที่ใช้ในการทดลองนี้ สัญญาณคุณลักษณะถ่ายโอนอินเวอร์สของ LVDT ที่สร้างขึ้นมาโดยอาศัยวงจรที่นำเสนอแสดงดังรูปที่ 10.6(ก) รูปที่ 10.6(ข) แสดงสัญญาณเอาต์พุตที่วัดได้จากวงจรที่นำเสนอในรูปที่ 10.2(ก) เมื่อสัญญาณอินพุต v_{in} คือสัญญาณที่ถูกสังเคราะห์ขึ้นมามีดังรูปที่ 10.5(ข) จะเห็นได้ว่าสัญญาณเอาต์พุตจากการที่นำเสนอสามารถขยายย่านการวัดได้จากระยะ $\pm 2\text{mm}$ ไปเป็น $\pm 15\text{mm}$ ซึ่งใกล้เคียงกับค่าที่ได้จากการจำลองการทำงานในกราฟที่ (i) จากรูปที่ 10.3(ค)



รูปที่ 10.6 (ก) คุณลักษณะถ่ายโอนอินเวอร์ส (ข) สัญญาณ v_{in} จากการจำลอง
(ค) สัญญาณเอาต์พุต v_o ต่อตำแหน่งแกน l (ง) ความผิดพลาดสัมบูรณ์ δ_{ab}

รูปที่ 10.6(ค) แสดงค่าที่ได้จากการวัดสัญญาณเอาต์พุต v_o ต่อตำแหน่งที่แกน l เคลื่อนที่ไปจากระยะ -15mm ถึง 15mm เมื่อสัญญาณอินพุต v_{in} เป็นสัญญาณ LVDT ที่ได้จากการดีมอดูเลต จากผลการทดลองในรูปที่ 10.6(ค) ค่าความผิดพลาดของสัญญาณเอาต์พุตเมื่อแกนของ LVDT แปรค่าในช่วงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\pm 15\text{mm}$ แสดงดังรูปที่ 10.6(ง) ค่าความผิดพลาดสูงสุดมีค่าประมาณ 1.023mV หรือเท่ากับ $10.23\mu\text{m}$ ที่ตำแหน่ง $\pm 15\text{mm}$ ค่าความผิดพลาดเต็มระยะ σ_{fs} สามารถแสดงได้ดังสมการ

$$\sigma_{fs} = \frac{\max(\delta_{ab})}{\text{full stroke range}} \times 100\% \quad (10.15)$$

จากสมการที่ (10.15) จะได้ค่าความผิดพลาดเต็มระยะประมาณ 0.068% สำหรับค่าความผิดพลาดสูงสุดที่ $10.23\mu\text{m}$ ที่ตำแหน่ง 15mm จะเห็นได้ว่าวงจรถยาย่านการวัดที่นำเสนอสามารถขยายย่านการวัดได้มากกว่า 7 เท่าคือจาก $\pm 2\text{mm}$ ไปเป็น $\pm 15\text{mm}$ จึงสามารถสรุปได้ว่าวงจรถยาย่านสามารถทำงานได้อย่างมีประสิทธิภาพ

10.6 บทสรุป

ในบทนี้ได้นำเสนอวงจรถยาย่านการวัดของ LVDT ที่สามารถทำงานได้อย่างมีประสิทธิภาพ วงจรถยาย่านทำงานโดยอาศัยคุณสมบัติของคุณลักษณะถ่ายโอนอินเวอร์สของ LVDT ที่สร้างขึ้นมาโดยอาศัยวงจรถยาย่านแบบเออนะล็อกและวงจรถยาย่านผลต่าง วงจรถยาย่านมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน และใช้อุปกรณ์จำนวนน้อยทำให้วงจรถยาย่านมีขนาดเล็ก จากผลการทดสอบการทำงานของวงจรถยาย่านทั้งจากการจำลองการทำงานและการต่อวงจรจริง สามารถยืนยันได้ว่าวงจรถยาย่านในบทนี้สามารถนำไปใช้งานได้ตรงตามทฤษฎี และสามารถทำงานได้จริงอย่างมีประสิทธิภาพ สัญญาณเอาต์พุตที่มีความเป็นเชิงเส้น มีความถูกต้องและแม่นยำสูง

10.7 เอกสารอ้างอิง

- [1] R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition*, John Wiley & Sons, 2001.
- [2] K. Ara, "A Differential Transformer with Temperature and Excitation-Independent Output", *IEEE Transaction on Instrumentation and Measurement*, vol. IM-21, no. 3 pp. 249-255, 1972.
- [3] S. C. Saxena and S. B. L. Seksen, "A Self-Compensated Smart LVDT Transducer", *IEEE Transaction on Instrumentation and Measurement*, vol. 38, no. 3 pp. 748-753, 1989.
- [4] H. K. P. Neubert, *Instrument Transducers: An Introduction to Their Performance and Design*. London, U.K.: Oxford Univ. Press, 1975.
- [5] S. Cetinkunt, *Mechatronics*, Hoboken, NJ, USA: Wiley, 2007.
- [6] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, "Analysis of a Ferrofluid Core LVDT Displacement Sensor", *The 36th Annual Conference on IEEE Industrial Electronics Society*, Glendale, USA., 2010, pp. 1769-1772.
- [7] R. M. Ford, R. S. Weissbash and D. R. Loker, "A DSP-Based Modified Costas Receiver for LVDT Position Sensors", *IEEE Transaction on Instrumentation and Measurement*, vol. 3, pp. 1448-1452, 2000.

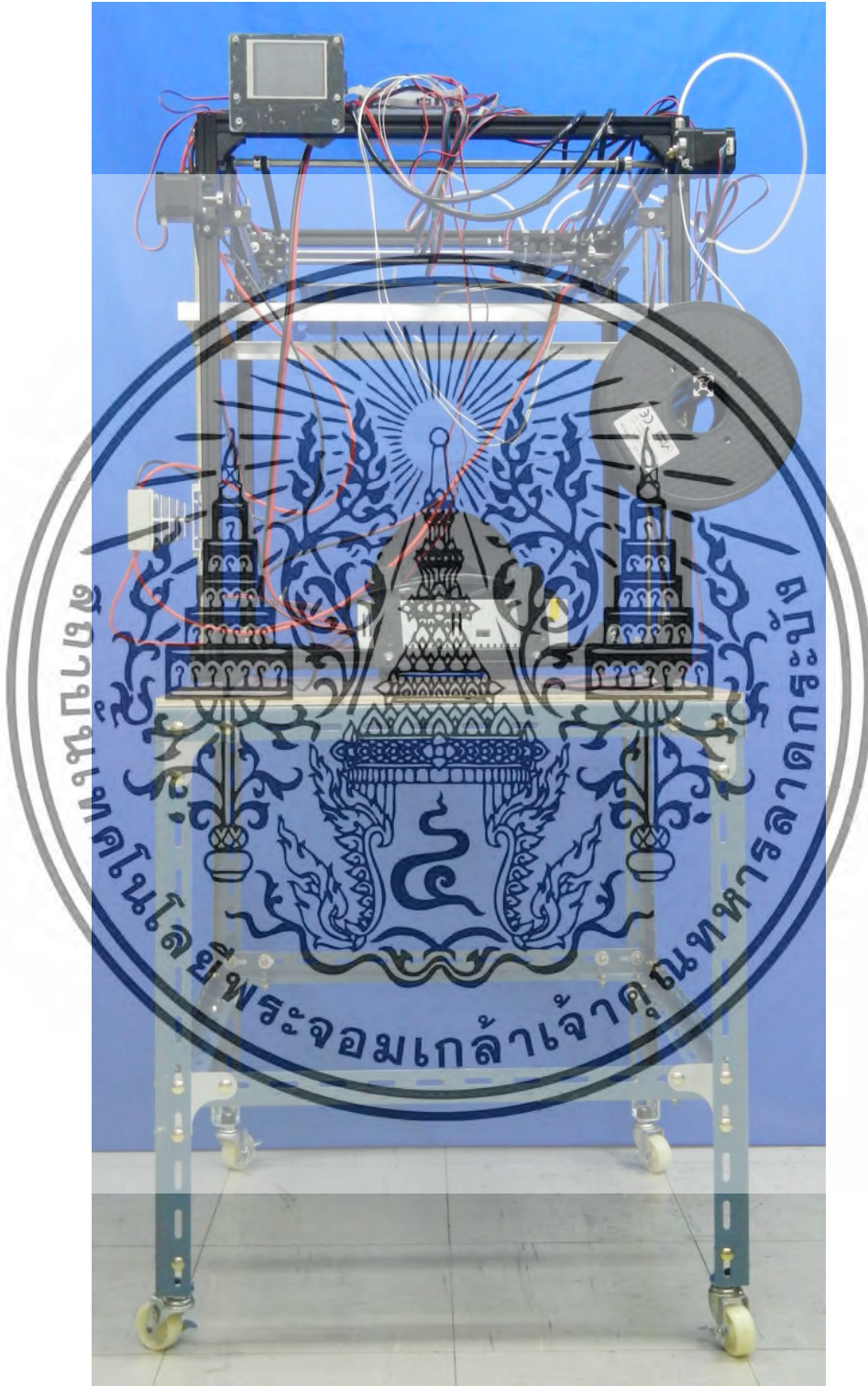
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [8] S. Lee and W.-J. Kim, "Active suspension control with direct-drive tubular linear brushless permanent-magnet motor," *IEEE Trans. Control Syst. Technol.*, vol. 18, no. 4, pp. 859–870, Jul. 2010.
- [9] G. Chen, B. Zhang, P. Liu, and H. Ding, "An adaptive analog circuit for LVDTs nanometer measurement without losing sensitivity and range," *IEEE Sensors J.*, vol. 15, no. 4, pp. 2248–2254, Apr. 2015.
- [10] Z. Zhang, S.-H. Rau, W. Lee, T. Gammon, and B. C. Johnson, "Arc flash pressure measurement system design," *IEEE Trans. Ind. Appl.*, vol. 52, no. 6, pp. 5241–5247, Nov./Dec. 2016.
- [11] W. Petchmaneelumka, K. Songsuwankit, and V. Riewruja, "Accurate LVDT signal converter," *Int. Rev. Elect. Eng.*, vol. 11, no. 3, pp. 340–347, 2016.
- [12] A. Drumea, A. Vasile, M. Comes, and M. Blejan, "System on chip signal conditioner for LVDT sensors," in *Proc. 1st Electron. Systemintegr. Technol. Conf.*, Dresden, Germany, Sep. 2006, pp. 629–634.
- [13] K. Banerjee, B. Dam, and K. Majumdar, "A novel FPGA-based LVDT signal conditioner," in *Proc. IEEE Int. Symp. Ind. Electron.*, Taipei, Taiwan, May 2013, pp. 1–6.
- [14] R. Casanella, O. Casas, and R. Pallas-Areny, "Differential synchronous demodulator for modulating sensors and impedance measurements," *Meas. Sci. Technol.*, vol. 16, no. 8, pp. 1637–1643, Jul. 2005.
- [15] R. Casanella, O. Casas, M. Ferrari, V. Ferrari, and R. Pallas-Areny, "Synchronous demodulator for autonomous sensors," *IEEE Trans. Instrum. Meas.*, vol. 56, no. 4, pp. 1219–1223, Aug. 2007.
- [16] S. K. Mishra, G. Panda, and D. P. Das, "A novel method of extending the linearity range of linear variable differential transformer using artificial neural network," *IEEE Trans. Instrum. Meas.*, vol. 59, no. 4, pp. 947–953, 2010.
- [17] P. Veeraian, U. Gandhi, and U. Mangalanathan, "Fractional order linear variable differential transformer: Design and analysis," *Int. J. Electron. Commun.*, vol. 79, pp. 141–150, Sep. 2017.
- [18] S. Das, D. P. Das, and S. K. Behera, "Enhancing the linearity of LVDT by two-stage functional link artificial neural network with high accuracy and precision," in *Proc. IEEE 8th Conf. Ind. Electron. Appl.*, Melbourne, VIC, Australia, Jun. 2013, pp. 1358–1363.
- [19] J. G. Webster and H. Eren, *The Measurement, Instrumentation, and Sensors: Handbook*. New York, NJ, USA: IEEE Press, 1999, pp. 5–6.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์



รูปที่ 1ก เครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

เครื่องพิมพ์สามมิติสำหรับอาหาร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

ระบบควบคุมสภาพแวดล้อม

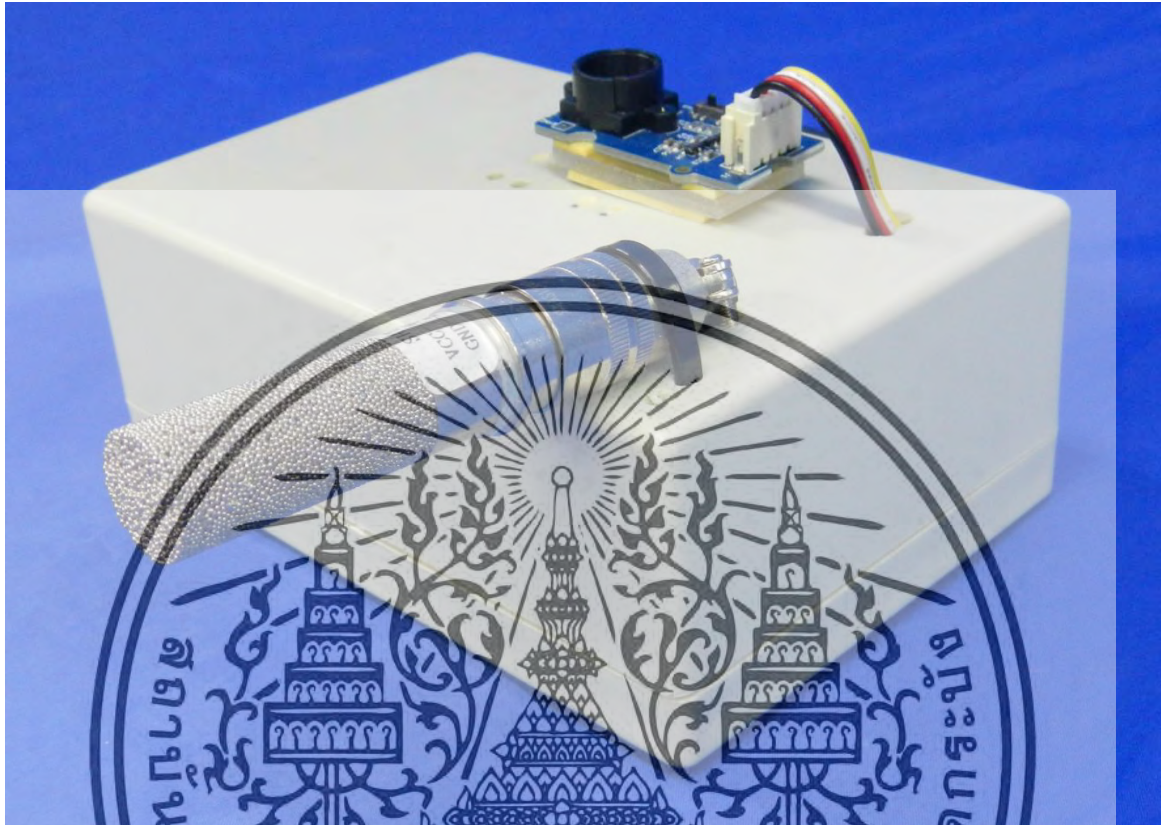


รูปที่ 1ค ระบบควบคุมสภาพแวดล้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง

ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม



รูปที่ 19 ระบบตรวจวัดและเก็บข้อมูลสภาพแวดล้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ

ผลงานบทความวิจัย

วารสารวิชาการระดับนานาชาติ จำนวน 5 บทความ

1. Wandee Petchmaneelumka, Wittaya Koodtalang, and Vanchai Riewruja. "Simple Technique for Linear-Range Extension of Linear Variable Differential Transformer", IEEE Sensors Journal, March 2019.
2. Petchmaneelumka, W., Rerkratn, A., Luangpol, A., Riewruja, V. "Compensation of temperature effect for LVDT transducer", Journal of Circuits, Systems and Computers, Volume 27, Issue 12, 1 November 2018,
3. Petchmaneelumka, W., Mano, P., Songsuwankit, K., Riewruja, V. "High-accuracy resolver-to-linear signal converter", International Journal of Electronics, Volume 105, Issue 9, 2 September 2018, Pages 1520-1534.
4. Petchmaneelumka, W., Mano, P., Riewruja, V. "Linear variable differential transformer temperature compensation technique", Sensors and Materials, Volume 30, Issue 10, 2018, Pages 2171-2181.
5. Petchmaneelumka, W., Songsuwankit, K., Riewruja, V. "Accurate LVDT signal converter", International Review of Electrical Engineering, Volume 11, Issue 3, 2016, Pages 340-347.

การประชุมวิชาการระดับนานาชาติ จำนวน 10 บทความ

1. Petchmaneelumka, W., Koodtalang, W., Songsuwankit, K., Riewruja, V. "Linear-range extension for linear variable differential transformer using triangular signal", 18th International Conference on Control Automation and Systems, ICCAS 2018, YongPyong Resort, PyeongChang, South Korea, 17-20 October 2018, Pages 751-755.
2. Petchmaneelumka, W., Koodtalang, W., Songsuwankit, K., Riewruja, V. "Linear range extension for LVDT using analog lookup table", 4th International Conference on Engineering, Applied Sciences and Technology, ICEAST 2018, Swisotel Resort Phuket, Patong BeachPhuket, Thailand, 4-7 July 2018.
3. Petchmaneelumka, W., Mano, P., Riewruja, V. "LVDT demodulator based on amplitude detector", 3rd International Conference on Control and Robotics Engineering, ICCRE 2018, Nagoya Institute of Technology Nagoya, Japan, 20-23 April 2018, Pages 218-221.
4. Petchmaneelumka, W., Mano, P., Wutikun, T., Riewruja, V. "A versatile interface circuit for capacitive and resistive sensors", 17th International Conference on Control, Automation and Systems, ICCAS 2017, Ramada PlazaJeju, South Korea, 18-21 October 2017, Pages 310-313.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. Petchmaneelumka, W., Songsuwankit, K., Rerkratn, A., Riewruja, V. "Simple LVDT signal conditioner", 3rd International Conference on Control, Automation and Robotics, ICCAR 2017, Nagoya, Japan, 22-24 April 2017, Pages 758-761.
6. Petchmaneelumka, W., Songsuwankit, K., Riewruja, V. "Simple LVDT signal to DC converter", 9th International Conference on Computer and Automation Engineering, ICCAE 2017, Macquarie University Sydney, Australia, 18-21 February 2017, Pages 193-197.
7. Petchmaneelumka, W., Wutikun, T., Rerkratn, A., Riewruja, V. "Simple capacitance-to-time converter", 9th International Conference on Computer and Automation Engineering, ICCAE 2017, Macquarie University Sydney; Australia, 18-21 February 2017, Pages 198-201.
8. Apisitticharoonlert, P., Petchmaneelumka, W., Riewruja, V. "Inverse sine function circuit with temperature compensation", International Multiconference of Engineers and Computer Scientists 2016, IMECS 2016, The Royal Garden Hotel Tsimshatsui, Kowloon, Hong Kong, 16-18 March 2016, Pages 616-619.
9. Tongcharoen, J., Petchmaneelumka, W., Riewruja, V. "Low-cost resolver-to-DC converter", 15th International Conference on Control, Automation and Systems, ICCAS 2015, BEXCO Convention Hall, Busan, South Korea, 13-16 October 2015, Pages 1699-1702.
10. Ota, A., Petchmaneelumka, W., Cheypoca, T., Rerkratn, A., Riewruja, V. "Front-end interfacing circuit for capacitive sensor", 7th International Conference on Information Technology and Electrical Engineering, ICITEE 2015, Le Meridien Chiang Mai Hotel, Chiang Mai, Thailand, 29-30 October 2015. Pages 313-316.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IEEE

SENSORS JOURNAL

A PUBLICATION OF THE IEEE SENSORS COUNCIL

WWW.IEEE.ORG/SENSORS

APRIL 1, 2018

VOLUME 18

NUMBER 7

ISJEAZ

(ISSN 1558-1748)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Impact Factor

3.076 3.115

2018 5 year

JCR® Category	Rank in Category	Quartile in Category
ENGINEERING, ELECTRICAL & ELECTRONIC	87 of 265	Q2
INSTRUMENTS & INSTRUMENTATION	13 of 61	Q1
PHYSICS, APPLIED	42 of 148	Q2

Data from the 2018 edition of Journal Citation Reports

Publisher

IEEE-INST ELECTRICAL ELECTRONICS ENGINEERS INC, 445 HOES LANE, PISCATAWAY, NJ 08855-4141 USA

ISSN: 1530-437X

eISSN: 1558-1790

Research Domain

Engineering
 Instruments & Instrumentation
 Physics

Close Window

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simple Technique for Linear-Range Extension of Linear Variable Differential Transformer

Wandee Petchmaneelumka, Wittaya Koodtalang, and Vanchai Riewruja

Abstract—A technique for extending the linear range of a linear variable differential transformer (LVDT) is introduced in this paper. The linear operating range of a commercial LVDT is narrow compared to the full stroke range due to its nonlinear transfer characteristic. The narrow linear range of the commercial LVDT can be extended to maximum stroke range using the proposed technique based on LVDT inverse transfer characteristic. The circuit building block provided the third-order inverse transfer characteristic of the LVDT is established using analog multipliers and operational amplifiers (opamps). The proposed technique requires only commercially available devices, which is attractive in terms of a simple configuration and low cost. Performances of the proposed technique are discussed in detail and confirmed by simulation and experimental results using the commercial LVDT. As a result, the linear range of the LVDT used in this paper can be extended from $\pm 2\text{mm}$ to $\pm 15\text{mm}$ with the maximum absolute error of about $10.23\ \mu\text{m}$ or the full-scale error of about 0.068%. It is shown that the linear range of LVDT can be extended greater than seven times.

Index Terms—linear variable differential transformer, inductive transducer, linear range extension, operational amplifier

I. INTRODUCTION

LINEAR variable differential transformer (LVDT) is a kind of an inductive transducer which provides the outstanding features in the terms of high resolution and durability [1]–[3]. The LVDT structure consists of one primary winding, two secondary windings and a moving core. The secondary windings of the LVDT are connected in the opposite direction to generate the difference signal which is depended on the core position [1], [4]. Practically, the LVDT is used to measure of the displacement, position, level, flow, force and pressure that are extensively utilized in engineering, industries, automobiles, military, scientific and medical equipment [1]–[3], [5]–[10]. When the excitation signal is applied to the primary winding and the difference signal from the secondary windings or the LVDT output signal is in the form of amplitude modulation with suppressed carrier (AMSC) [11]. To extract the core displacement signal from AMSC signal, a synchronous demodulator is required. Several synchronous demodulators employed to extract the core displacement signal from the AMSC signal

Manuscript received December 12, 2018; revised February 25, 2019; accepted February 27, 2019. Date of publication March 5, 2019; date of current version June 4, 2019. This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMUTL), Thailand, under Grant KREF115701. The associate editor coordinating the review of this paper and approving it for publication was Prof. Octavian Postolache. (Corresponding author: Wandee Petchmaneelumka.)

The authors are with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand (e-mail: wandee.pe@kmitl.ac.th; wittaya.k@eng.kmutnb.ac.th; vanchai.ri@kmitl.ac.th).

Digital Object Identifier 10.1109/JSEN.2019.2902879

are proposed in [5] and [11]–[15]. However, the transfer characteristic of the LVDT for the core varied in the maximum stroke range is exhibited in the form of a nonlinear behavior which can be approximately expressed by the third order series of a sinusoidal function from $-\pi/2$ to $\pi/2$ or from negative peak amplitude to positive peak amplitude [4], [16]. It should be noted that the linear operating range of the LVDT is linear only in the narrow range closed to the zero crossing of the LVDT transfer characteristic curve. Generally, a large linear operating range required a large and sophisticated structure, while a large linear operating range of LVDT with a small structure is needed for embedded measurement system. This is due to that the LVDT with small structure contributed to the compact scale of the measurement system. Unfortunately, the application of LVDT is limited to its structure. Recently, the fractional order LVDT which provides the large linear operating range [17] is introduced. However, the LVDT of this approach requires a specific design. Therefore, the application of this LVDT is inconvenient compared to the commercially available LVDT. The linear range extension of the LVDT based on artificial neural network (ANN) is presented [16], [18]. This technique can compensate the nonlinear transfer characteristic of the LVDT for the large linear operating range using an adaptive inverse model. Unfortunately, this approach requires a high-speed processor to determine the adaptive inverse model that results in a large circuit configuration and is uneconomical attention. Another disadvantage of this technique is that the large response time to achieve the linear signal from the LVDT output signal is obtained. In this paper, the analog circuit technique for realization of the LVDT inverse transfer characteristic is introduced. The third order series of the inverse transfer characteristic of the LVDT is implemented using the commercially available devices. The proposed technique is based on a closed-loop configuration of an opamp to obtain the inverse transfer characteristic of the LVDT. The linear operating range of the LVDT can be extended to be greater than seven times from the original linear range. The performance of the proposed circuit is discussed in detail. Experimental and simulation results demonstrated the circuit performance are also included. The maximum percentage error of the proposed technique for the core varied to the maximum stroke range of the LVDT used in this paper of about 0.068% is observed. The purpose of the proposed scheme is to obtain a simple circuit configuration at low cost.

II. PRINCIPLE OF LVDT

The schematic diagram and structure of the LVDT are depicted in Figs. 1(a) and 1(b), respectively. The primary

1558-1748 © 2019 IEEE. Personal use is permitted, but republication/redistribution requires IEEE permission.

See http://www.ieee.org/publications_standards/publications/rights/index.html for more information.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ขออนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

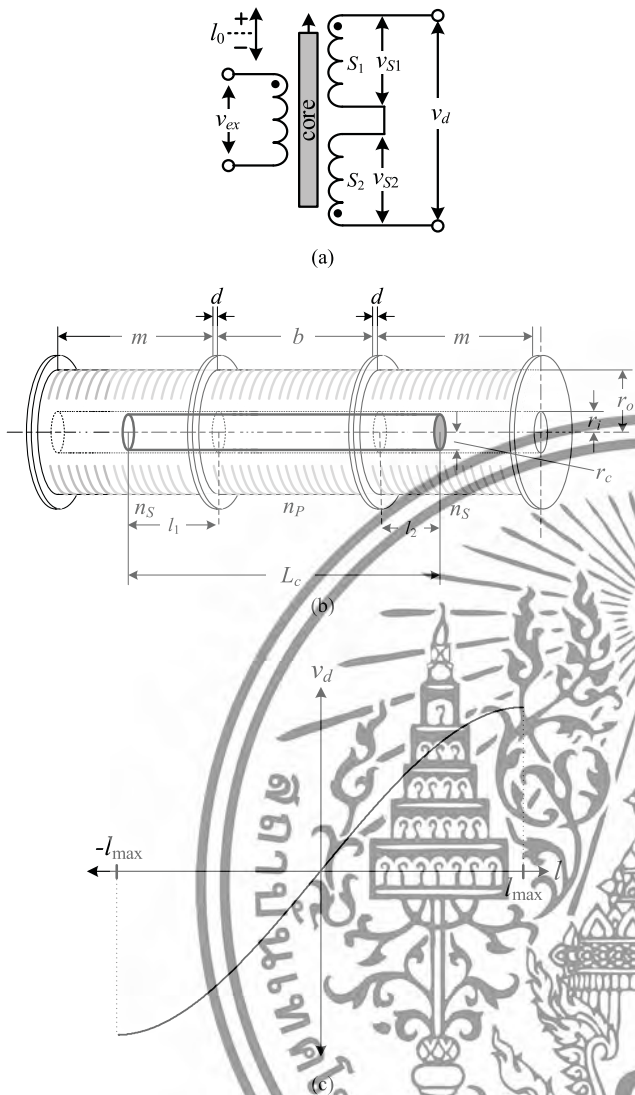


Fig. 1. Principle of LVDT: (a) simplified diagram, (b) structure, (c) transfer characteristic.

winding is placed between two identical secondary windings with a radius r_o . The lengths of the primary winding and two secondary windings are assigned as b and m , respectively. The moving core of the LVDT is a ferromagnetic core with a radius r_c and length L_c . The gaps between both sides of the primary winding and the secondary windings are equal to d . The number of the turns of the primary winding and the secondary windings are given by n_p and n_s , respectively. If an excitation signal $v_{ex} = V_{ex}\sin(\omega_{ex}t)$ is applied to the primary winding, then the secondary winding signals v_{S1} and v_{S2} can be expressed as [4], [16]

$$v_{S1} = \frac{2\pi^2\omega_{ex}v_{ex}n_p n_s(2l_2 + b)}{10^7 m L_c Z_P \ln(r_o/r_c)} l_1^2 \quad (1a)$$

and

$$v_{S2} = \frac{2\pi^2\omega_{ex}v_{ex}n_p n_s(2l_1 + b)}{10^7 m L_c Z_P \ln(r_o/r_c)} l_2^2 \quad (1b)$$

where Z_P is the impedance of the primary winding, l_1 and l_2 are the distances of the core penetrated into the secondary

windings S_1 and S_2 , respectively. The secondary windings are connected in opposite direction to achieve the difference signal $v_d = v_{S1} - v_{S2}$ as

$$v_d = K_1 l(1 - K_2 l^2) \quad (2)$$

$$\text{for } K_1 = \frac{8\omega_{ex}v_{ex}n_p n_s(b + 2d + l_0)l_0}{10^7 m L_c Z_P \ln(r_o/r_c)}$$

$$\text{and } K_2 = \frac{1}{(b + 2d + l_0)l_0},$$

where $l_0 = (l_1 + l_2)/2$ and $l = (l_1 - l_2)/2$. Practically, the gap d is much smaller than the length b of the primary winding or $b \gg d$. If the condition of $L_c = (3b + 2d)$ for $b \gg d$ is taken for (2), then the difference signal v_d can be rewritten as [4], [16]

$$v_d = \frac{8\pi^2\omega_{ex}v_{ex}n_p n_s}{10^7 Z_P \ln(r_o/r_c)} \frac{2b}{3m} \left(l - \frac{l^3}{2b^2} \right) = k_l l (1 - k_n l^2) \quad (3)$$

where k_l and k_n denote a sensitivity and a nonlinear coefficient of the LVDT, respectively. Practically, the LVDT signal v_d is demodulated using synchronous demodulator to extract the peak amplitude of the signal v_d [11]. It can be seen that the behavior of the LVDT in (3) exhibits a nonlinear transfer characteristic as shown in Fig. 1(c). If the length l of the moving core is varied in a narrow range, then the difference signal v_d is linearly proportional to the moving core varied to the length l as

$$v_d = k_l l \quad (4)$$

The linear range of the difference signal v_d in (4) is limited to the linear stroke length l as

$$l = \pm \sqrt{\frac{\xi_l}{k_n}} \quad (5)$$

where ξ_l denotes an acceptable value of a relative error for the LVDT signal v_d at the end of the linear stroke length l .

III. PROPOSED LVDT LINEAR-RANGE EXTENSION TECHNIQUE

The technique to synthesize the inverse transfer characteristic in this paper is based on the principle of an inverting amplifier using an operational amplifier (opamp) as shown in Fig. 2(a). The function block $f(\cdot)$ in Fig. 2(a) contains the transfer characteristic of the LVDT. From Fig. 2(a), the currents i_i and i_f can be obtained from v_{in}/R_{d1} and v_f/R_{d2} , respectively, and the voltage v_f is the function of the output voltage v_o . Thus, the output signal v_o can be determined from the sum of the current signals at node A as

$$\frac{v_{in}}{R_{d1}} = -\frac{f(v_o)}{R_{d2}} \quad (6)$$

From (6), if the condition of $R_{d1} = R_{d2}$ is assigned, then the output signal v_o can be given by

$$v_o = -f^{-1}(v_{in}) \quad (7)$$

It can be seen that the output signal v_o is an inverse function of the input signal v_{in} . To generate the inverse transfer characteristic of the LVDT, the principle in Fig. 2(a) is achieved

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

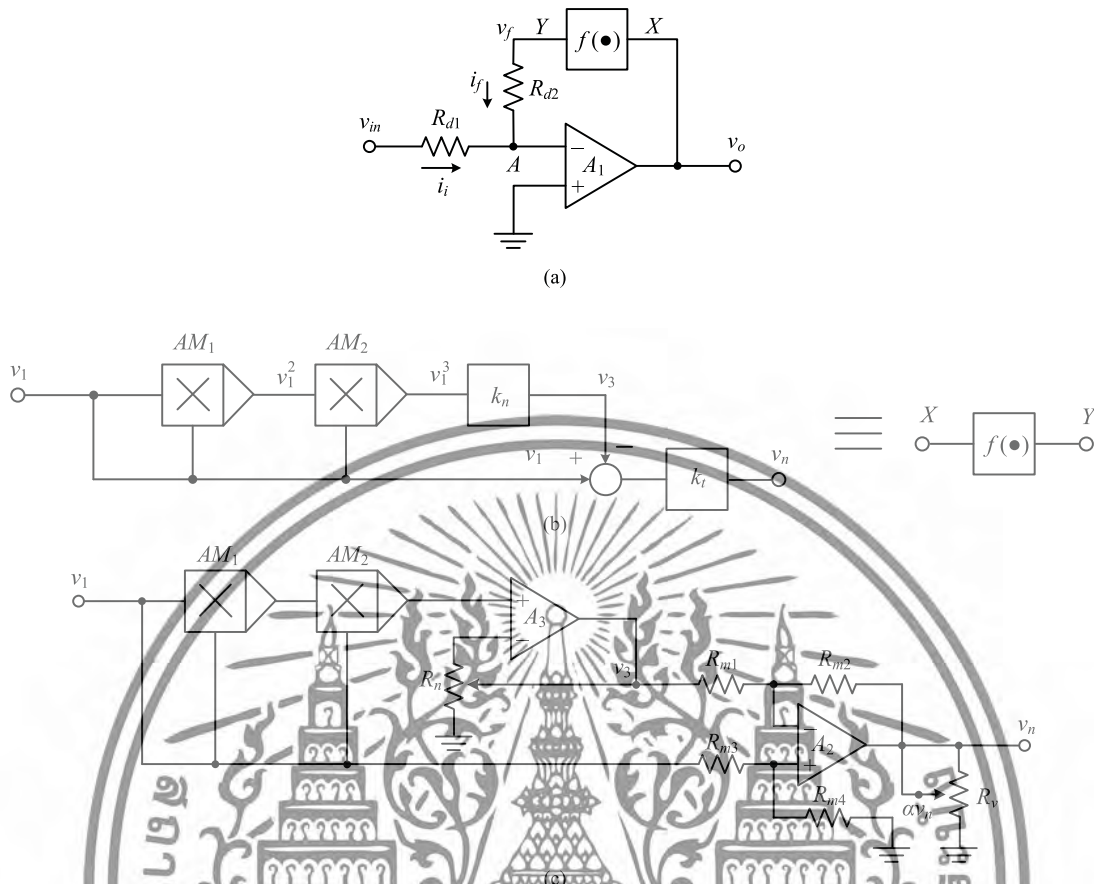


Fig. 2. Proposed technique: (a) synthesis of inverse transfer characteristic, (b) block diagram for synthesis transfer characteristic, (c) circuit diagram of Fig. 2(b).

by replacing the function block $f(\cdot)$ with the circuit building block for synthesizing the LVDT transfer characteristic. The LVDT transfer characteristic in (3) can be simply synthesized using the analog multipliers as shown in Fig. 2(b). From Fig. 2(b), the output signal v_n can be written as

$$v_n = k_1 (1 - k_2 v_1^2) v_1 \quad (8)$$

where k_1 and k_2 are set to correspond to the LVDT sensitivity k_t and nonlinear coefficient k_n , respectively. The circuit configuration of the block diagram in Fig. 2(b) is depicted in Fig. 2(c). An opamp A_3 and a variable resistor R_n are utilized for the gain compensation and adjusting the coefficient k_2 of (8). The difference of the signal v_1 and its third order signal v_3 is determined from the difference amplifier comprising an opamp A_2 , the resistors $R_{m1} - R_{m4}$ and the variable resistor R_v , where the resistance of the variable resistor R_v is assigned to be much less than the resistance R_{m2} . The nonlinear coefficient k_n can be determined from the maximum amplitude of the measured transfer characteristic of the LVDT. From (3), the coefficient k_n can be stated as

$$k_n = \frac{k_t l_p - v_{dp}}{k_t l_p^3} \quad (9)$$

where v_{dp} and l_p denote the maximum amplitude of the LVDT transfer characteristic and the position of the moving core at the maximum stroke range to obtain the maximum amplitude v_{dp} , respectively. The LVDT used in this paper provides the measured parameters for the relative error of 0.5% at linear stroke range $l_l = \pm 2$ mm, $k_t = 84.617$ mV/mm/V, $l_p = \pm 16$ mm and $k_n = 1.103$ mV/mm², where the LVDT excitation signal is set to a sinusoidal wave with 1V peak amplitude. The circuit configuration of Fig. 2(c) is simulated using PSPICE analog simulation program to demonstrate the response of the signal v_n . From Fig. 2(c), the signal v_1 varied from -1.6 V to 1.6 V is assigned to represent the LVDT core moved from -16 mm to 16 mm.

It should be noted that the sensitivity v_n/v_1 of the synthesized LVDT transfer characteristic is equal to 100mV/mm/V. Therefore, the coefficients k_1 and k_2 are set to 0.8462 and 0.1103, respectively. The simulation result for a linear input signal v_1 of Fig. 2(c) is depicted in Fig. 3(a). It can be seen that the linear stroke range $l_l = \pm 2$ mm of the LVDT used in this paper corresponds to the magnitude of the LVDT difference signal v_d in the range of ± 168.76 mV. Also, the maximum magnitude of ± 972.65 mV is measured at the maximum stroke range ± 16 mm. From Fig. 2(a), the inverse transfer characteristic of the LVDT can be achieved by replacing the block diagram in Fig. 2(b) into the function block $f(\cdot)$. The output

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น มิอนุญาตให้นำไปเผยแพร่ขึ้นต้นการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

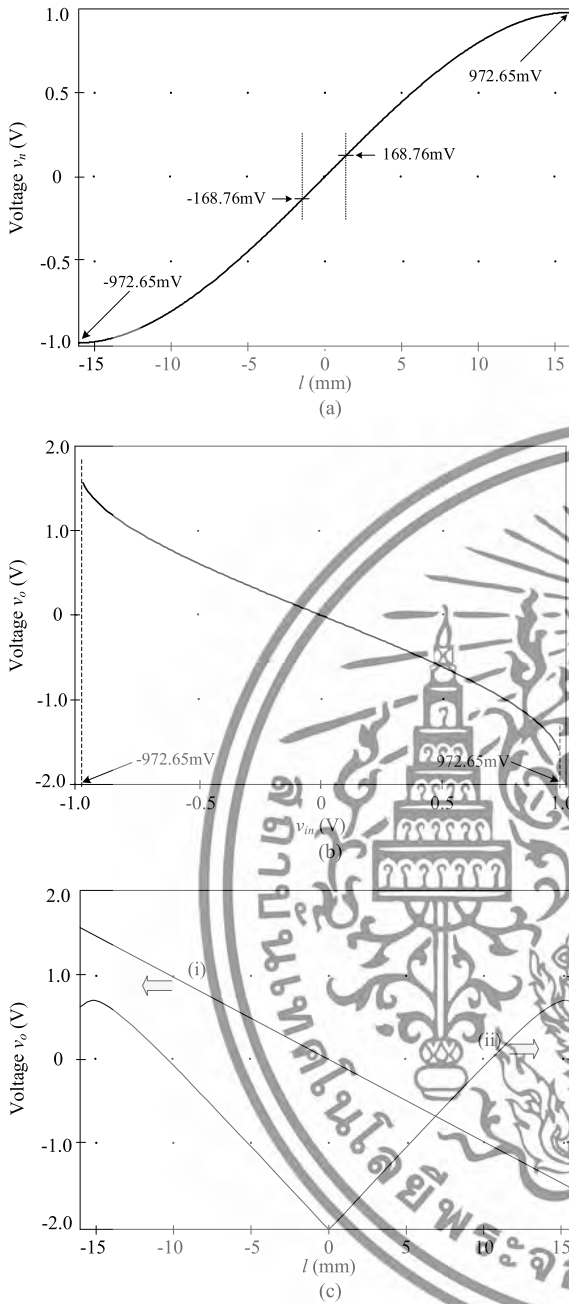


Fig. 3. Simulation results: (a) simulated LVDT transfer characteristic v_n , (b) simulated inverse LVDT transfer characteristic v_o , (c) simulated signal v_o and absolute error δ_{ab} .

response of the signal v_o is simulated and shown in Fig. 3(b), where the signal v_{in} is linearly varied from -972.65mV to 972.65mV . Also, the simulated result of the signal v_o for the LVDT core varied in the range of $\pm 16\text{ mm}$ is shown in curve (i) of Fig. 3(c), where the LVDT difference signal v_d for the peak amplitude of $\pm 972.65\text{mV}$ is demodulated using the technique presented in [11] and applied as the signal v_{in} . The absolute error δ_{ab} of the signal v_o is shown in curve (ii) of Fig. 3(c). It should be noted that the maximum absolute error δ_{ab} is occurred at the stroke range of $\pm 15\text{ mm}$. From Fig. 3(c), the maximum absolute error δ_{ab} of about $1.36\text{ }\mu\text{V}$ corresponding

to $1.36\text{ }\mu\text{m}$ is observed. Therefore, the linear range of the LVDT used in this paper can be extended from $\pm 168.76\text{mV}$ to $\pm 1.5\text{V}$ corresponding to the LVDT stroke range of $\pm 2\text{ mm}$ to $\pm 15\text{ mm}$.

IV. PERFORMANCE ANALYSIS

The performance of the proposed technique can be interfered by the non-ideal characteristic of the devices used in the scheme. The derivation from the ideal performance of the proposed technique depends on the accuracy of the synthesis of the LVDT transfer characteristic. The voltage signal v_3 of Fig. 2(c) including the nonlinearity factors ε_{m1} and ε_{m2} of the analog multipliers AM_1 and AM_2 , respectively, can be approximated as

$$v_3 = v_1^3(1 + \varepsilon_{m1} + \varepsilon_{m2}) \quad (10)$$

The tolerance in the resistors $R_{m1} - R_{m4}$ and $R_{d1} - R_{d2}$ of the difference amplifier and the inverting amplifier, respectively, contributes to the inaccuracy of the function block $f(\cdot)$. If Δ_{m1} and Δ_{m2} are the tolerance in the resistors (R_{m1} and R_{m3}) and (R_{m2} and R_{m4}), respectively, and Δ_I is the tolerance in the resistors R_{d1} and R_{d2} of the inverting amplifier. Then the voltage errors ε_n and ε_o of the LVDT transfer characteristic signal v_n and its inverse transfer characteristic signal v_o can be, respectively, given as

$$\varepsilon_n = \frac{R_{d2}(\Delta_{m2}R_{m1} - \Delta_{m1}R_{m2})}{\alpha R_{d1}R_{m1}R_{m2}(R_{m1} + R_{m2})}v_1 \quad (11)$$

$$\text{and} \quad \varepsilon_o = \left(\Delta_I v_{dm} + \frac{(\Delta_{m2}R_{m1} - \Delta_{m1}R_{m2})R_{d2}}{\alpha R_{d1}R_{m1}R_{m2}(R_{m1} + R_{m2})}v_{op} + \frac{R_{d2}}{\alpha R_{d1}}k_2(\varepsilon_{m1} + \varepsilon_{m2})v_{op}^3 \right) \quad (12)$$

where v_{dm} denotes the amplitude of the LVDT transfer characteristic signal at the maximum stroke length and v_{op} is the expected output voltage v_o of the inverting amplifier at the maximum stroke length of the LVDT. In Fig. 2(c), if the resistances $R_{m1} = R_{m3}$ and $R_{m2} = R_{m4}$ are assigned, the value of the coefficient α is adjusted to be such that the gain k_1 of the difference amplifier is consistent with the sensitivity k_I . In addition, the resistances R_{d1} and R_{d2} are assigned to equal. Then, the error ε_n and ε_o in (11) and (12), respectively, can be rewritten as

$$\varepsilon_n = \frac{k_1(\Delta_{m2}R_{m1} - \Delta_{m1}R_{m2})}{R_{m1}R_{m2}(R_{m1} + R_{m2})}v_1 \quad (13)$$

$$\varepsilon_o = - \left(\Delta_I v_{dm} + \frac{(\Delta_{m2}R_{m1} - \Delta_{m1}R_{m2})k_1}{R_{m1}R_{m2}(R_{m1} + R_{m2})}v_{op} + k_1k_2(\varepsilon_{m1} + \varepsilon_{m2})v_{op}^3 \right) \quad (14)$$

From (14), the tolerance Δ_I can be reduced by replacing the resistor R_{d2} with a variable resistor and fine tune its resistance as close as the resistance R_{d1} . Practically, the factors ε_{m1} and ε_{m2} can be measured from the experimental result of the analog multipliers AM_1 and AM_2 , respectively. From an

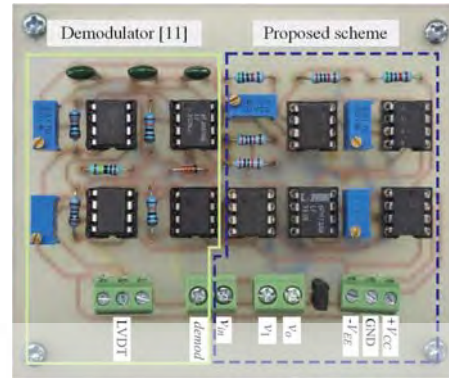
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

experimental implementation, the resistors (R_{m1} and R_{m3}) and (R_{m2} and R_{m4}) are selectively matched with the tolerances of 1% or $\Delta_{m1} = \Delta_{m2} = 1 \times 10^{-2}$. The resistor R_{d2} is replaced by the variable resistor and adjusted to be close to the resistance R_{d1} for the tolerance Δ_I of 1×10^{-3} . From Fig. 1(a), the excitation signal v_{ex} with the peak amplitude of 1V is applied to the primary winding of the LVDT. The LVDT output signal is demodulated using the technique proposed in [11] where the demodulated signal is used as the signal v_1 in Fig. 2(c). The peak amplitude of the signal v_{dm} of about 955.31mV at the core position of 15 mm is measured for the expected output voltage v_{op} of 1.5V. The nonlinearity factors ϵ_{m1} and ϵ_{m2} of the analog multipliers AM_1 and AM_2 , respectively, are measured of about 6×10^{-3} . From (14), the maximum error ϵ_o at the maximum stroke of 15 mm is calculated as 0.993mV corresponding to the core position of 9.93 μ m. Therefore, the percentage error of about 0.066% is observed. It should be noted that the voltage error ϵ_o can be further reduced by tuning the resistor R_{d2} to close to the resistor R_{d1} . However, the minimum percentage error is limited by the nonideal characteristics of both the active and passive devices used in the proposed scheme.

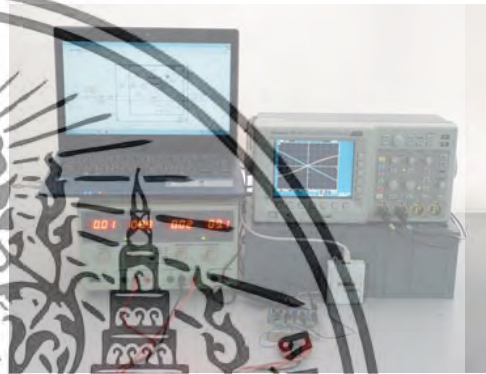
V. EXPERIMENTAL RESULTS

The proposed scheme in Fig. 2(c) is implemented to observe the circuit performance using commercial dual opamps LF353 and analog multipliers MPY534 as active devices. The resistors $R_{m1} = R_{m3} = 50k\Omega$ and $R_{m2} = R_{m4} = 20k\Omega$ are selectively matched with the tolerance 1% or $\Delta_{m1} = \Delta_{m2} = 1 \times 10^{-2}$. The resistance R_{d1} of 20k Ω is chosen and the resistor R_{d2} is replaced by the variable resistor of 50k Ω in order to tune its resistance closed to the resistance R_{d1} for a tolerance better than 0.1%. The power supply voltages are set to $\pm 9V$. The LVDT used in this paper is a commercially available device with the linear stroke range of ± 2 mm and $k_t = 94.5mV/mm/V$. The excitation signal of 1V peak amplitude at 2.5 kHz sinusoidal wave is applied to the LVDT in order to measure its transfer characteristic. The LVDT demodulator in [11] is used to extract the envelope of the LVDT difference signal v_d . The demodulated signal is applied as the input signal of the proposed scheme for experimental implementation. The prototype of the proposed scheme is shown in the dash line frame of Fig. 4(a) and the experimental set up in order to demonstrate the response using the LVDT synthesized signal and the practical LVDT signal are shown in Fig. 4(b) and 4(c), respectively.

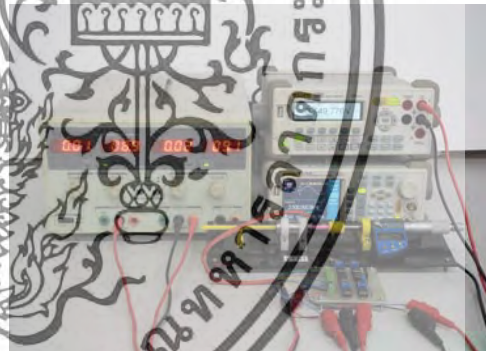
The transfer characteristic of the LVDT is measured as shown in Fig. 5(a). From Fig. 5(a), the sensitivity k_t of the LVDT is measured as 84.71mV/mm/V and the maximum amplitude $v_{dp} = 972.65mV$ at the maximum stroke l_p of 16 mm. The nonlinear coefficient k_n can be determined from the voltage v_{dp} by using (9) as 1.103mV/mm². From (5), the linear stroke range l_l is calculated as ± 2 mm, where the accepted relative error ζ_l of the LVDT output signal v_d is 0.44% or 4.4×10^{-3} . The variable resistors R_o and R_n are chosen as 1k Ω and 10k Ω , respectively. The maximum stroke range of the LVDT is expected as ± 16 mm corresponding



(a)



(b)



(c)

Fig. 4. Experimental setup: (a) prototype, (b) for LVDT signal synthesis by computer control board, (c) for signal from practical LVDT.

to the maximum output signal v_o of $\pm 1.6V$. Therefore, the variable resistor R_o is used to adjust the coefficient k_1 by tuning the parameter α of the difference amplifier which is equal to 0.8471 corresponding to the sensitivity k_t . Also, the variable resistor R_n is adjusted for the coefficient $k_2 = 0.1103$ corresponding to the nonlinear coefficient k_n . It should be noted that the analog multipliers MPY534 used in this paper provide the inherent attenuation factor of 0.1. From (8), the coefficient k_2 is now included the gain compensation of 100 for two analog multipliers. Therefore, the coefficient k_2 is assigned as 11.03 to compensate the attenuation factor of the analog multiplier. In addition, the nonlinearity factors of the analog multipliers of about 0.6% or ϵ_{m1} and ϵ_{m2} are measured.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

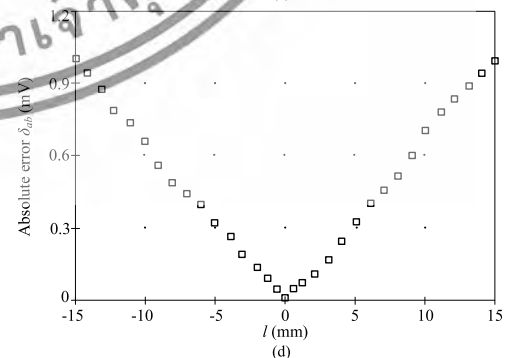
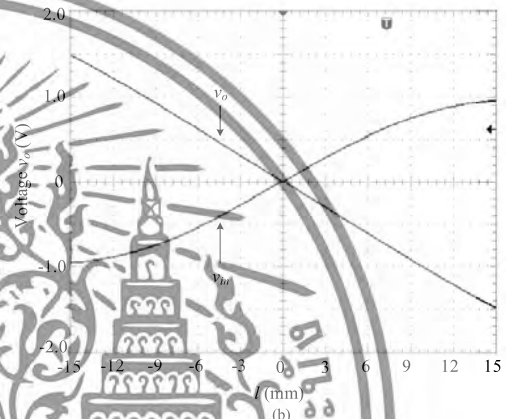
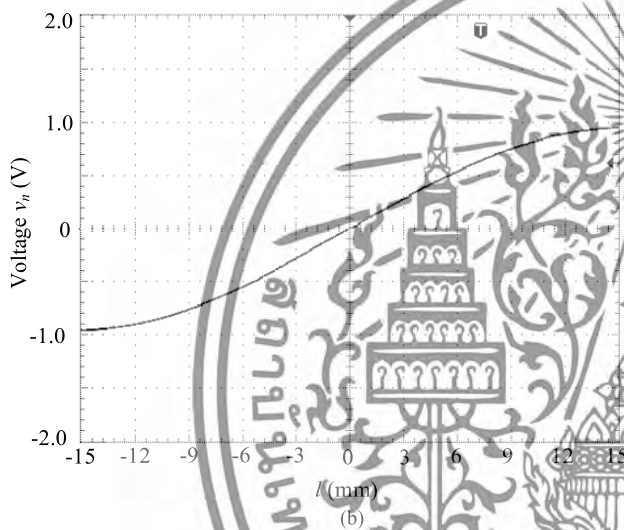
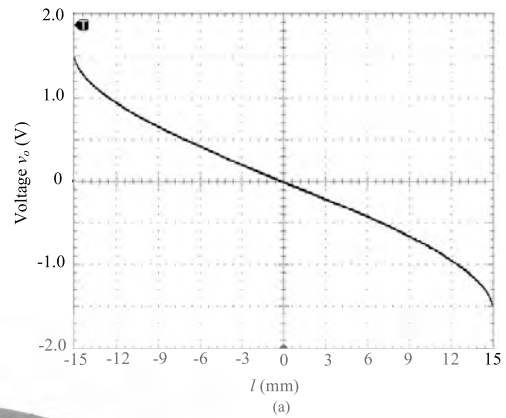
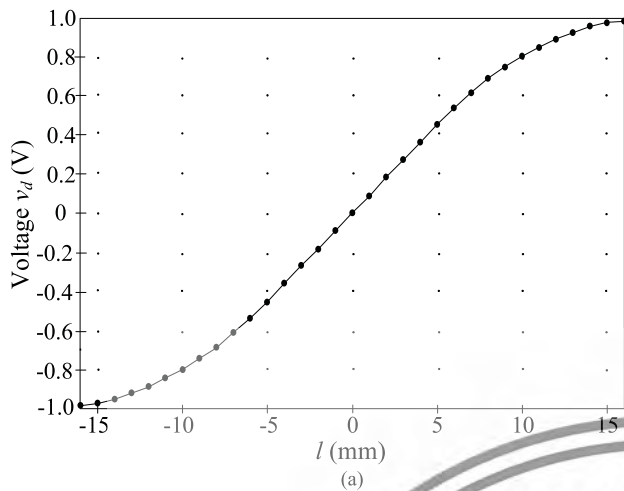


Fig. 5. LVDT transfer characteristic: (a) measured LVDT signal versus core position l , (b) measured LVDT signal synthesis by computer control board.

The LabVIEW computer simulation program incorporated with analog input/output board from National Instruments (NI-USB-6009) are used to demonstrate the dynamic response of the LVDT. To confirm the circuit performance, the LVDT transfer characteristic in (3) is synthesized where the parameters of the LabVIEW program are set equally to the practical LVDT used in this paper. From Fig. 3(c), the maximum absolute error δ_{ab} from the simulation result is occurred at the core position of ± 15 mm. Therefore, the maximum stroke range used to verify the performance of the proposed scheme in this experiment is assigned to ± 15 mm. The LVDT transfer characteristic produced by LabVIEW program is transferred to the NI-USB-6009 board to synthesize the LVDT signal for the proposed scheme. The measured response of the LVDT transfer characteristic synthesized using LabVIEW program incorporated with NI-USB-6009 is shown in Fig. 5(b). The peak amplitude of the LVDT transfer characteristic generated for a stroke range of ± 15 mm is observed as ± 955.31 mV. It can be seen that the measured response from the output of the computer-controlled board NI-USB-6009 provides the

Fig. 6. Experimental results: (a) measured inverse transfer characteristic, (b) measured signal for simulated input v_{in} , (c) plot of output voltage v_o against core varied in range of ± 15 mm, (d) plot of absolute error δ_{ab} .

linear range of about ± 2 mm and the stroke range of ± 15 mm closed to the LVDT response in Fig. 5(a). The input signal v_1 in Fig. 2(c) is linearly varied in the range of ± 955.31 mV

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE I

COMPARISON BETWEEN PROPOSED TECHNIQUE AND RECENT WORKS

	Percentage of linearity
Proposed technique	0.0680%
Reference [16]	0.5105%
Reference [17]	0.2937%

corresponding to the stroke range of ±15 mm for the LVDT used in this paper. The inverse function of the LVDT transfer characteristic generated by the proposed technique is measured as shown in Fig. 6(a). Fig. 6(b) shows the measured results for the output signal of the proposed technique in Fig. 2(a), where the input signal v_{in} is the synthesized signal as shown in Fig. 5(b). It can be seen that the output signal of the proposed scheme can be linearly extended from ±2 mm to ±15 mm close to the simulation result in curve (i) of Fig. 3(c).

Fig. 6(c) shows the measured result of the output signal v_o for the core of the LVDT varied from -15 mm to 15 mm, where the input signal v_{in} is the demodulated signal from the LVDT used in this paper. From experimental result in Fig. 6(c), the absolute error δ_{ab} of the output signal v_o for the core varied in the range of ±15 mm is shown in Fig. 6(d). From Fig. 6(d), the maximum absolute error δ_{ab} of about 1.023 mV corresponding to 10.23 μm is occurred at the position of the LVDT core as ±15 mm. The full scale error σ_{fs} for the core varied to the maximum stroke range, usually described in term of the percentage of linearity [19], can be defined as

$$\sigma_{fs} = \frac{\max(\delta_{ab})}{full\ stroke\ range} \times 100\% \quad (15)$$

From (15), the full scale error σ_{fs} is achieved as 0.068% for the maximum absolute error δ_{ab} of 10.23 μm at the maximum position of the LVDT core of 15 mm. It can be seen that the linear range of the LVDT used in this paper can be linearly extended more than seven times from ±2 mm to ±15 mm. The recent works proposed in [16] and [17] are referenced for comparison with the proposed technique in term of the percentage of linearity. It should be noted that the results of the recent works mentioned above are achieved only from simulation results. Table I shows the comparison between the percentage of linearity obtained from the proposed technique and those of recent works. It is evident that the proposed technique can extend the linear operating range of the LVDT with high linearity.

VI. CONCLUSION

The nonlinearity compensation of the LVDT behavior has been proposed in this paper. The technique is based on the inverse transfer characteristic of the LVDT generated by the analog multipliers and the difference amplifier. The configuration of the proposed technique requires a minimum number of devices that offers a small-size scheme. The linear operating range of the LVDT is extended close to the maximum stroke range with high linearity. The performances of the proposed scheme have been demonstrated by simulation and experimental results. The results confirming the performances of the proposed technique coincide with theoretical expectations.

ACKNOWLEDGMENT

The authors would like to thank the reviewers for their valuable comments and suggestions to the improvements of this paper.

REFERENCES

- [1] R. Pallás-Areny and J. G. Webster, *Sensors and Signal Conditioning*. New York, NY, USA: Wiley, 2001.
- [2] K. Ara, "A differential transformer with temperature- and excitation-independent output," *IEEE Trans. Instrum. Meas.*, vol. IM-21, no. 3, pp. 249–255, Aug. 1972.
- [3] S. C. Saxena and S. B. L. Seksen, "A self-compensated smart LVDT transducer," *IEEE Trans. Instrum. Meas.*, vol. 38, no. 3, pp. 748–753, Jun. 1989.
- [4] H. K. P. Neubert, *Instrument Transducers: An Introduction to Their Performance and Design*. London, U.K.: Oxford Univ. Press, 1975.
- [5] S. Cetinkunt, *Mechatronics*. Hoboken, NJ, USA: Wiley, 2007.
- [6] M. Félix, A. Lizárraga, A. Islas, and A. González, "Analysis of a ferrofluid core LVDT displacement sensor," in *Proc. 36th Annu. Conf. IEEE Ind. Electron. Soc. (IECON)*, Glendale, AZ, USA, Nov. 2010, Art. no. 11726426.
- [7] R. M. Ford, R. S. Weissbach, and D. R. Loker, "A DSP-based modified Costas receiver for LVDT position sensors," in *Proc. 17th IEEE Instrum. Meas. Technol. Conf.*, Baltimore, MD, USA, May 2000, pp. 1448–1452.
- [8] S. Lee and W.-J. Kim, "Active suspension control with direct-drive tubular linear brushless permanent-magnet motor," *IEEE Trans. Control Syst. Technol.*, vol. 18, no. 4, pp. 859–870, Jul. 2010.
- [9] G. Chen, B. Zhang, P. Liu, and H. Ding, "An adaptive analog circuit for LVDTs nanometer measurement without losing sensitivity and range," *IEEE Sensors J.*, vol. 15, no. 4, pp. 2248–2254, Apr. 2015.
- [10] Z. Zhang, S.-H. Rau, W. Lee, T. Gammon, and B. C. Johnson, "Arc flash pressure measurement system design," *IEEE Trans. Ind. Appl.*, vol. 52, no. 6, pp. 5247–5247, Nov./Dec. 2016.
- [11] W. Petchmaneelumka, K. Songsuwanlitt, and V. Riewruja, "Accurate LVDT signal converter," *Int. Rev. Electr. Eng.*, vol. 11, no. 3, pp. 340–347, 2016.
- [12] A. Drumea, A. Vasile, M. Comes, and M. Blejan, "System on chip signal conditioner for LVDT sensors," in *Proc. 1st Electron. System Integr. Technol. Conf.*, Dresden, Germany, Sep. 2006, pp. 629–634.
- [13] K. Banerjee, B. Dam, and K. Majumdar, "A novel FPGA-based LVDT signal conditioner," in *Proc. IEEE Int. Symp. Ind. Electron.*, Taipei, Taiwan, May 2013, pp. 1–6.
- [14] R. Casanella, O. Casas, and R. Pallás-Areny, "Differential synchronous demodulator for modulating sensors and impedance measurements," *Meas. Sci. Technol.*, vol. 16, no. 8, pp. 1637–1643, Jul. 2005.
- [15] R. Casanella, O. Casas, M. Ferrari, V. Ferrari, and R. Pallás-Areny, "Synchronous demodulator for autonomous sensors," *IEEE Trans. Instrum. Meas.*, vol. 56, no. 4, pp. 1219–1223, Aug. 2007.
- [16] S. K. Mishra, G. Panda, and D. P. Das, "A novel method of extending the linearity range of linear variable differential transformer using artificial neural network," *IEEE Trans. Instrum. Meas.*, vol. 59, no. 4, pp. 947–953, Apr. 2010.
- [17] P. Veeraijan, U. Gandhi, and U. Mangalanathan, "Fractional order linear variable differential transformer: Design and analysis," *Int. J. Electron. Commun.*, vol. 79, pp. 141–150, Sep. 2017.
- [18] S. Das, D. P. Das, and S. K. Behera, "Enhancing the linearity of LVDT by two-stage functional link artificial neural network with high accuracy and precision," in *Proc. IEEE 8th Conf. Ind. Electron. Appl.*, Melbourne, VIC, Australia, Jun. 2013, pp. 1358–1363.
- [19] J. G. Webster and H. Eren, *The Measurement, Instrumentation, and Sensors: Handbook*. New York, NJ, USA: IEEE Press, 1999, pp. 5–6.



Wandee Petchmaneelumka was born in Rayong, Thailand. She received the D.Eng. degree in electrical engineering from the King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 2009. She is currently an Assistant Professor of Electrical Engineering with the Faculty of Engineering, KMITL. Her research interests include Fieldbus communication network, signal processing, instrumentation and measurement systems, and system dynamics and modeling.

เพื่อสำรวจและเป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Wittaya Koodtalang was born in Roi Et, Thailand. He received the M.S. degree in electrical engineering from the Blekinge Institute of Technology, Karlskrona, Sweden, in 2013. He is currently pursuing the D.Eng. degree in electrical engineering with the King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand. His research interests include analog signal processing, industrial instrumentation, image processing, and machine learning.



Vanchai Riewruja was born in Bangkok, Thailand. He received the D.Eng. degree in electrical engineering from the King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, in 1992. He is currently a Professor of Electrical Engineering with the Faculty of Engineering, KMITL. His research interests include industrial communication systems, instrumentation and measurement systems, VLSI design, and analog circuits and devices.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Impact Factor

0.939 **0.822**

2017 5 year

JCR® Category	Rank in Category	Quartile in Category
ENGINEERING, ELECTRICAL & ELECTRONIC	205 of 260	Q4

Data from the 2017 edition of Journal Citation Reports

Publisher

TAYLOR & FRANCIS LTD, 2-4 PARK SQUARE, MILTON PARK, ABINGDON OX14 4RN, OXON, ENGLAND

ISSN: 0020-7217

eISSN: 1362-3060

Research Domain

Engineering



Close Window

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



High-accuracy resolver-to-linear signal converter

W. Petchmaneelumka, P. Mano, K. Songsuwankit and V. Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand

ABSTRACT

A high-accuracy resolver-to-linear signal converter for the measurement of angular displacement is proposed in this paper. The proposed converter comprises two sections: a demodulator and linear shaper. In the first section, the demodulator makes use of the sample-and-hold circuit (SHC) to sample the peak amplitude of the resolver signal. The control signal of the SHC is provided from the resolver signals instead of the excitation signal used in traditional approaches. The proposed demodulator requires no analogue multiplier and low-pass filter. Therefore, the fast response time of the proposed demodulator is achieved. In the second section, the linear shaper consists of the inverse-sine function scheme together with a switched-gain amplifier to produce the linear signal proportional to the shaft angle. The hyperbolic tangent characteristic of the operational transconductance amplifier is utilised to realise the inverse-sine function scheme. The proposed technique requires one phase of the resolver signal to obtain the linear signal. Therefore, the position error caused by amplitude imbalance between the two resolver signals is avoided. The performances of the proposed converter are discussed in detail and demonstrated by an experimental implementation using commercial devices. The experimental results show that the maximum relative error and response time for the excitation frequency of 3 kHz are measured as 0.06% and 0.11 ms, respectively.

ARTICLE HISTORY

Received 23 February 2017
Accepted 11 February 2018

KEYWORDS

Inductive transducer; resolver; inverse-sine function circuit; sample-and-hold circuit; switched-gain amplifier

1. Introduction

A resolver is a type of inductive transducer that is useful for measurements of angular displacement, position and speed. The resolver is known for high reliability and can be operated in harsh environments. Many applications of the resolver can be found in robots, military equipment, medical equipment, electric vehicles, aerospace industry and radar (Attaianesse & Tomasso 2007; Wang, Zhu, & Zuo, 2015). The structure of a resolver comprises two secondary windings configured at right angles from each other as the stator and the primary winding as the rotor. The primary winding is forced by the excitation signal in sinusoidal form. Two output signals of the resolver from the secondary windings are the amplitude modulation with suppressed carrier (AMSC), where the amplitudes are proportional to the sine and cosine function of the shaft angle of the rotor. Traditionally, the output signals of the resolver are demodulated by the synchronous demodulators based on an analogue multiplier and a low-pass filter to extract the shaft-angle signals in sine and cosine terms. The disadvantage of this technique is that the reference signal for the synchronous demodulator is usually provided from the excitation signal. Practically, the phase shift between the output signal of the resolver and the excitation signal is caused by the transfer characteristic of the resolver itself. In addition, the dominant pole caused by the low-pass filter in the synchronous

CONTACT W. Petchmaneelumka ✉ wandee.pe@kmitl.ac.th Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand

และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

demodulator produces a phase shift in the demodulated signal or shaft-angle signal. These phase shifts contribute to error in the shaft-angle signal. There are several techniques to convert the shaft-angle signal to a linear signal (Al-Emadi, Ben-Brahim, & Benammar, 2014; Attaianesse & Tomasso, 2007; Benammar, Ben-Brahim, & Alhamadi, 2004, 2005; Ben-Brahim, Benammar, Alhamadi, Al-Emadi, & Al-Hitmi, 2008; Ben-Brahim, Benammar, & Alhamadi, 2009; Hwang, Kim, Kim, Liu, & Li, 2011; Sarma, Agrawal, & Udupa, 2008; Wang et al., 2015). Previously, the quotient of two quadratic signals, sine and cosine, was provided for the inverse tangent to determine the shaft angle (Han, Zhang, He, & Shang, 2009; Mienkina, Pekarek, & Dobes, 2005; Staebler, 2000). The closed-loop approaches based on the angular tracking observer (ATO) receive the most attention for use in commercial devices (Szymczak, O'Meara, Gealon, & De La Rama, 2014). However, both the inverse tangent technique and the ATO require a high-speed digital signal processing (DSP) system, resulting in increased complexity and large configuration. Alternately, the pseudo-linear segment and phase-locked loop (PLL) techniques were reported in Benammar et al. (2004), Benammar et al. (2005), Benammar, Khattab, Saleh, Bensaali, and Touati (2017), Benammar and Gonzales (2016a, 2016b), Lukić, Živanović, and Denić (2015), Wang et al. (2015) and Yim, Ha, and Ko (1992). The use of the PLL technique provides a loop filter that deteriorates the response time and stability of converter. Note that the aforementioned approaches require two resolver signals with equal amplitude. Practically, the two output signals of the resolver exhibit the amplitude imbalance due to the non-ideal structure of the resolver. Therefore, an error is found for the determination of the shaft angle.

In this paper, the reference signal for the extraction of the shaft-angle signal is arranged from the output signals of the resolver instead of the excitation signal to overcome the phase shift due to the transfer characteristic of the resolver. The phase shift due to the dominant pole, obtained by the low-pass filter, can be prevented using the sample-and-hold circuit (SHC) in the demodulator because the transfer function of the SHC exhibits a 'sinc' function and provides a similar behaviour to a low-pass filter (Johns & Martin, 1997; Petchmaneeumka, Songsuwankit, & Riewruja, 2016). The linear signal proportional to the shaft angle is obtained from one phase of the resolver output signal to prevent the error caused by the amplitude imbalance. The resolver output signal in sine term is chosen to extract the shaft-angle signal. The shaft-angle signal is converted to a triangular signal using the inverse sine function technique proposed in Riewruja and Kaewpoonsuk (2006). The achieved triangular signal is transformed into a linear signal by the switched-gain amplifier. The control signal for the switched-gain amplifier is directly provided from the resolver signal in the cosine term. As a result, the linear signal is obtained with high accuracy and fast response. The experimental results verifying the performance of the proposed converter are given.

2. Proposed conversion technique

The principle of the resolver is depicted in Figure 1(a). The signal $v_{ex} = V_E \sin(\omega_{ex}t)$ is the excitation signal applied to the primary winding, where $\omega_{ex} = 2\pi f_{ex}$ denotes the angular frequency, and f_{ex} is the frequency of the excitation signal. The resolver signals produced from the secondary windings in the form of quadrature sinusoidal signals with amplitude balance can be expressed as

$$v_{S1} = k_R V_E \sin(\omega_{ex}t - \varphi) \sin(\theta) \quad (1a)$$

$$v_{S2} = k_R V_E \sin(\omega_{ex}t - \varphi) \cos(\theta) \quad (1b)$$

where k_R and V_E are the transformation ratio and the amplitude of the excitation signal, respectively, φ denotes the phase shift of the signal transferred between the primary winding and secondary winding, and θ is the shaft angle. Traditionally, two shaft-position signals, $\sin(\theta)$ and $\cos(\theta)$, can be obtained using the synchronous demodulator. Usually, the reference signal for the synchronous demodulator is provided from the excitation signal. However, the accuracy of the demodulated

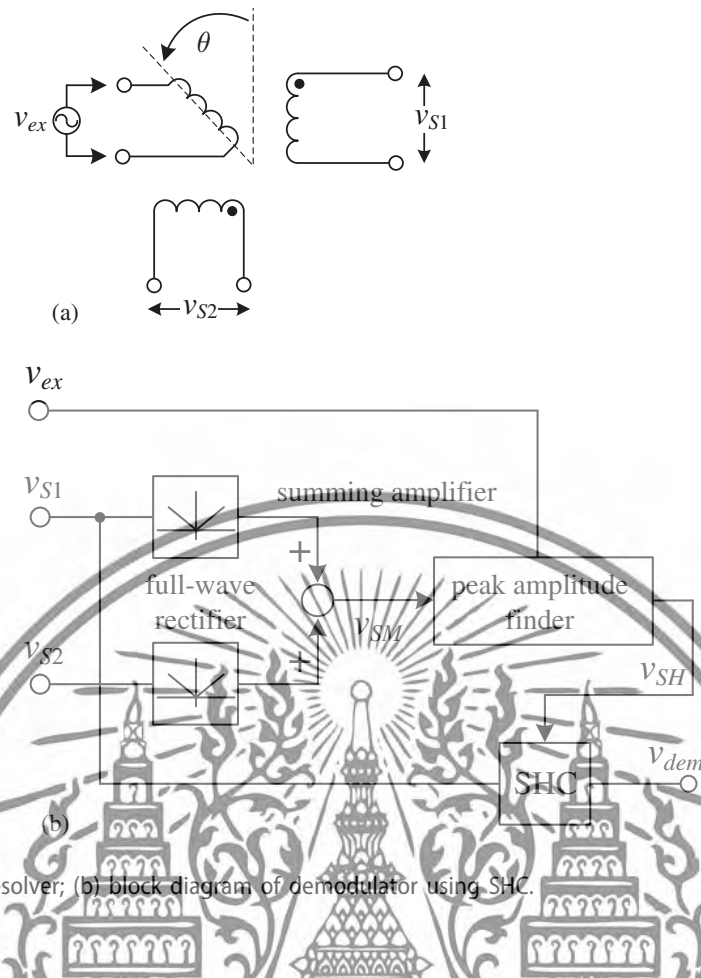


Figure 1. (a) Principle of resolver; (b) block diagram of demodulator using SHC.

signal is disturbed by the phase shift of the dominant pole in the synchronous demodulator and the phase shift φ . These disadvantages can be overcome using an SHC with the control signal provided from the resolver signals instead of the excitation signal, where the control signal is laid on the peak-amplitude position of the resolver signal. Figure 1(b) shows the block diagram of the demodulator that consists of the SHC, the peak-amplitude finder, the summing amplifier and the full-wave rectifier. The full-wave rectifier and the summing amplifier generate the reference signal v_{SM} from the resolver signals v_{S1} and v_{S2} . The peak-amplitude finder arranges the control signal v_{SH} occurred at the peak-amplitude position of the reference signal v_{SM} and the positive amplitude of the excitation signal v_{ex} . In addition, the narrow pulse width of the control signal v_{SH} is provided. Therefore, the SHC is forced by the control signal v_{SH} to sample only the peak amplitude of the resolver signal to obtain the demodulated signal v_{dem} or the shaft-angle signal. The phase shift φ is found to be unaffected to the control signal v_{SH} . The simple circuit of the full-wave rectifiers and summing amplifier are depicted in the left of Figure 2(a) (Benammar & Gonzales 2016a, Coughlim & Driscoll, 2001). However, several schemes of the full-wave rectifier reported in Gift (2000), Gift (2002), Kumngern and Dejhan (2006) and Monppapassorn (2013) can also be provided for the proposed technique. The peak-amplitude finder comprises opamp A_{P1} , diode D_P , comparators A_{P2} and A_{P3} , resistor R_d and capacitor C_d , as shown in the right of Figure 2(a). The operation of the peak-amplitude finder can be explained as follows. The positive voltage of the reference signal v_{SM} forces diode D_P to conduct, and the voltage signal v_x is raised to the peak amplitude of the signal v_{SM} . The time constant $t_d = R_d C_d$ provides the delay time to turn off the diode D_P for the signal v_{SM} left from its peak amplitude. The operation of diode D_P is observed by the comparator A_{P2} to provide the signal v_{SH1} . The comparator A_{P3} is used to investigate the excitation signal v_{ex} to provide the logic signal v_{SH2} , where the positive amplitude of the excitation signal v_{ex} is represented by logic '1'; otherwise, it is given by logic '0'. The output of the comparators A_{P2} and A_{P3} are connected together to form the 'AND' operation, which is used for the synchronisation of the signal v_{SH1} with the positive amplitude of the excitation signal v_{ex} to generate

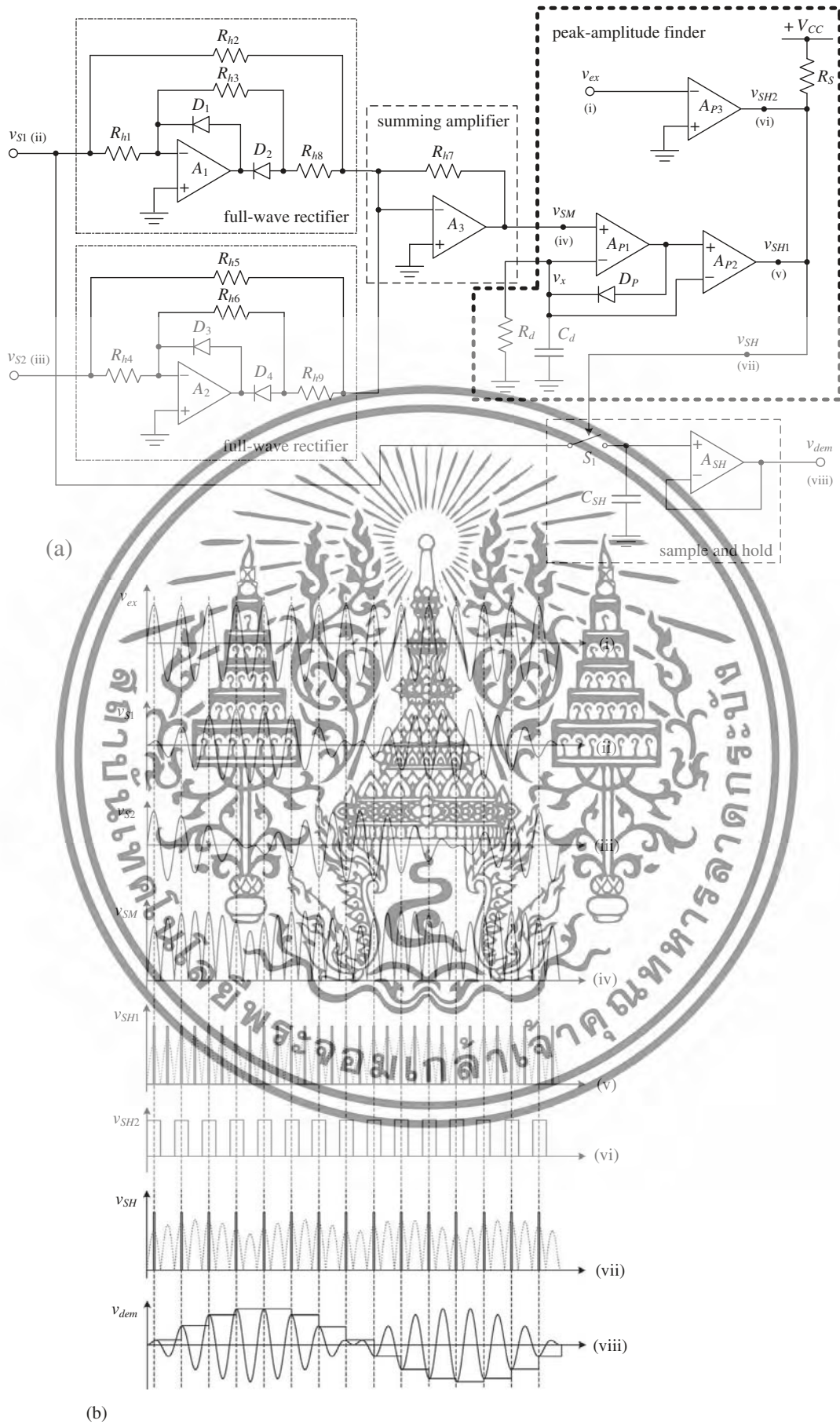


Figure 2. Proposed demodulator using SHC: (a) demodulator scheme; (b) operating curves

เอกลีกรีนเป็นเอกลีกรีนที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the control signal v_{SH} . The control signal v_{SH} is provided as the narrow pulse width, where logic ‘1’ and ‘0’ force the operating mode of the SHC to sample and hold, respectively. The simple configuration of the SHC consisted of opamp A_{SH} , analogue switch S_1 and capacitor C_{SH} is shown in the bottom right of Figure 2(a). Only the resolver signal v_{S1} is applied to the input of the SHC to extract the shaft-angle signal in the sine term. The operating curves of the circuits in Figure 2(a) are shown in Figure 2(b). The output signal from the SHC, v_{dem} , is found to provide the peak envelope of the resolver signal or the shaft-angle signal. The shaft-angle signal v_{dem} is converted to the linear signal by the proposed linear shaper, as shown in Figure 3(a). From Figure 3(a), the OTA O_1 is connected in feedback path of the opamp A_{T1} . The output current i_{o1} of the OTA O_1 can be expressed by a hyperbolic tangent function as

$$i_{o1} = I_{B1} \tanh\left(\frac{v_A}{2V_T}\right) \tag{2}$$

where I_{B1} and V_T denote a bias current of OTA O_1 and a thermal voltage, respectively; v_A is the output voltage of the opamp A_{T1} . According to Equation (2), the maximum amplitude of the current i_{o1} must exist below the bias current I_{B1} to prevent the operation of the OTA O_1 in overdrive mode that cause the hyperbolic tangent term in Equation (2) to become an infinite value. Usually, the output current of the OTA is close to its bias current at $v_A = nV_T$ for $n \geq 3$ (Riewruja & Kaewpoonsuk, 2006). From circuit analysis of Figure 3(a), the relationship between the voltage v_A and the signal v_{dem} can be stated as

$$v_A = -2V_T \tanh^{-1}\left(\frac{i_{o1}}{I_{B1}}\right) = -2V_T \tanh^{-1}\left(\frac{v_{dem}}{I_{B1}R_1}\right) \tag{3}$$

The magnitude of the voltage v_A , $|v_A|$, in Equation (3) is arranged to the linear operation range of the OTA O_2 in the condition of $|av_A| < V_T$, where a denotes an attenuation factor. The attenuation factor a is defined as $1/n$ for $n \geq 3$ by adjusting the variable resistor R_{V1} . Therefore, the current i_{o2} can be stated as

$$i_{o2} = -agm_2v_A = -\frac{aI_{B2}v_A}{2V_T} \tag{4}$$

where $gm_2 = I_{B2}/2V_T$ and I_{B2} are the transconductance gain and the bias current of the OTA O_2 , respectively. The currents $i_d = v_{dem}/R_3$, $i_p = -V_p/R_4$ and i_{o2} are summed by the summing amplifier comprised opamp A_{T2} and resistors $R_2 - R_4$. Practically, the resistances R_1 , R_2 and R_4 are assigned to be equal. Thus, the output signal v_{tri} of the opamp A_{T2} can be stated as

$$v_{tri} = -\left[\beta v_{dem} + aI_{B2}R_2 \tanh^{-1}\left(\frac{v_{dem}}{I_{B1}R_1}\right)\right] + V_p \tag{5}$$

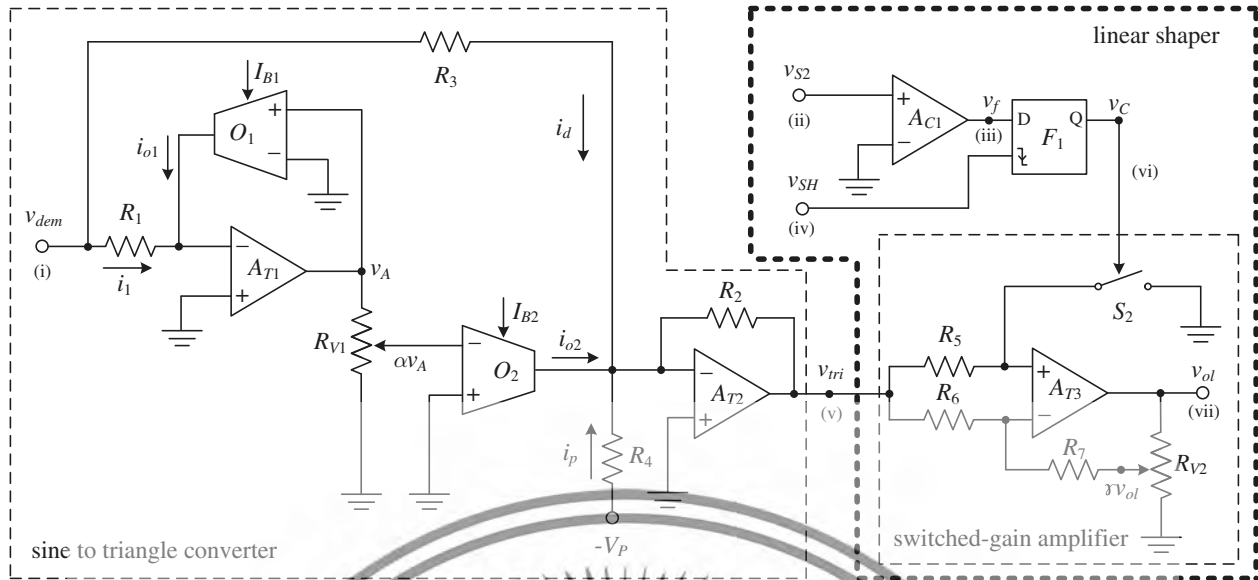
where $\beta = R_2/R_3$ is a weighted coefficient, V_p denotes the dc offset voltage assigned to equal the peak amplitude of the terms in the square brackets of Equation (5). From Equation (5), the signal v_{dem} is scaled by the factor m to prevent the OTA O_1 from operating in the overdrive mode. Therefore, Equation (5) can be rewritten as

$$v_{tri} = -\left[\beta m v_{dem} + aI_{B2}R_2 \tanh^{-1}\left(\frac{m v_{dem}}{I_{B1}R_1}\right)\right] + V_p \tag{6}$$

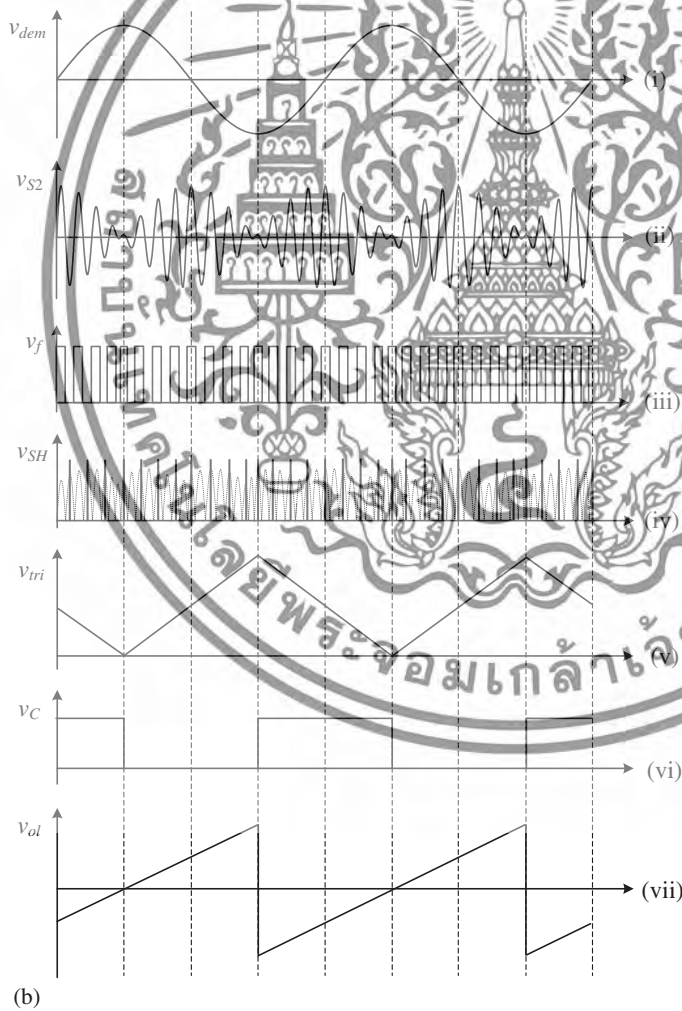
The scaling factor m can be determined by linear approximation of the large signal behaviour of the OTA O_1 at the peak amplitude of the signal v_{dem} as (Riewruja & Kaewpoonsuk, 2006)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต่อ $2V_T$ จึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$m = \tanh\left(\frac{V_{A(\max)}}{2V_T}\right) \tag{7}$$



(a)



(b)

Figure 3. Proposed linear shaper: (a) linear shaper scheme; (b) operating curves.

where

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{A(\max)} = V_T (\cosh n - \sinh n + n + 1)$$

From Equation (6), the terms of $I_{B1}R_1 = I_{B2}R_2$ are assigned; thus, the signal v_{tri} can be approximated to the inverse sine function, as indicated in the Appendix, and the signal v_{tri} can be written as

$$v_{tri} = - \left[(a + \beta) I_{B1} R_1 \sin^{-1} \left(\frac{m v_{dem}}{I_{B1} R_1} \right) \right] + V_p \tag{8}$$

The inverse sine function in Equation (8) is equal to $\pi/2$ at the positive-peak amplitude of the signal v_{dem} . Therefore, the weighting coefficient β can be determined from Equations (6) and (8) at the positive-peak amplitude of the signal v_{dem} as

$$\beta = \frac{a \left[(\tanh^{-1} m) - \frac{\pi}{2} \right]}{\left(\frac{\pi}{2} - m \right)} \tag{9}$$

The dc offset voltage V_p is set equal to the peak amplitude of the term in the square brackets of Equation (6) and can be given by

$$V_p = I_{B1} R_1 (\beta m + a \tanh^{-1} m) \tag{10}$$

The signal v_{tri} in Equation (8) is the triangular signal or the inverse sine function of the shaft-angle signal v_{dem} plus the offset voltage as shown in curve (v) of Figure 3(b). Note that the resistance R_3 is redefined with the scaling factor m as $R_3 = R_1 / m \beta$ to prevent the OTA O_1 operated in the overdrive mode. Opamp A_{T3} , resistors $R_5 - R_7$, variable resistor R_{V2} and analogue switch S_2 form the switched-gain amplifier. If the resistances $R_5 - R_7$ are assigned to equal, then the voltage gain $A_g = 1/\gamma$ is obtained. The quadrant of the triangular signal v_{tri} is rearranged by the switched-gain amplifier to produce the linear signal v_{ol} . The operation of the switched-gain amplifier is controlled by the analogue switch S_2 to convert the signal v_{tri} into the linear signal v_{ol} . The control signal v_c for the analogue switch S_2 is provided from the comparator A_{C1} and the D flip flop F_1 . The comparator A_{C1} converts the positive amplitude of the resolver signal v_{S2} into the pulse signal v_i that is latched by the D flip flop F_1 with the control signal v_{S1} to generate the signal v_c . The output signal of the switched-gain amplifier or the linear signal v_{ol} can be expressed as

$$v_{ol} = \begin{cases} \frac{v_{tri}}{\gamma} & \text{for } v_c = "0" \\ -\frac{v_{tri}}{\gamma} & \text{for } v_c = "1" \end{cases} \tag{11}$$

The operating curves of the scheme in Figure 3(a) are shown in Figure 3(b). Finally, the signal v_{tri} is converted into linear signal v_{ol} , which is linearly proportional to the shaft angle.

3. Performance analysis

The performance of the proposed scheme previously described is based on the assumptions that all devices are operated in their ideal characteristics. In practical realisation, there are three major factors that contribute to the deviation from ideal performance of the proposed technique. The first factor, the transfer function of the opamp in the summing amplifier, induces the phase shift between the reference signal v_{SM} and the resolver signals. Therefore, the position of the control signal v_{SH} is shifted from the peak-amplitude position of the reference signal v_{SM} , which causes the SHC that samples the resolver signal to miss the peak-amplitude position. This factor degrades the accuracy of the shaft-angle signal v_{dem} at small amplitude of the resolver signal. The phase shift θ_a of the reference signal v_{SM} against the resolver signal for the resistances $R_{h8} = R_{h9}$ in Figure 2(a) can be approximately given by

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องระบุ UGB ของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_a = -\tan^{-1} \left[\left(1 + \frac{R_{h7}}{R_{h8}} \right) \frac{f_{ex}}{UGB} \right] \tag{12}$$

where f_{ex} and UGB denote the excitation frequency and unity gain bandwidth of the opamp, respectively. If $R_{h8} = 5 \text{ k}\Omega$, $R_{h7} = 10 \text{ k}\Omega$, $f_{ex} = 3 \text{ kHz}$ and UGB = 4 MHz for the opamp LF353 used in this paper, then the phase shift θ_a of approximately -0.08° is observed. The phase shift θ_a can be minimised by using an opamp with wide UGB. The second factor, the large time constant t_d of the peak-amplitude finder provided by the resistor R_d and the capacitor C_d , will discontinue the control signal v_{SH} . The time constant t_d is dependent on the maximum speed of the resolver rotor and the frequency of the excitation signal v_{ex} . The optimum value of the time constant t_d can be given by

$$t_d = R_d C_d = \frac{T_{ex}}{2 \ln \left[\frac{\sqrt{2} T_m}{T_m - 2(\sqrt{2}-1) T_{ex}} \right]} \quad (13)$$

where T_m is time per revolution (in seconds) of the resolver rotor at the maximum speed and $T_{ex} = 1/f_{ex}$. If the resolver rotor is driven at the maximum speed of 3,000 rpm (or 50 r/s) and the excitation frequency $f_{ex} = 3 \text{ kHz}$ is set, then the time constant t_d of approximately 0.46 ms is obtained. Therefore, the resistance R_d can be calculated as 46.23 k Ω for the capacitance $C_d = 0.01 \mu\text{F}$. The third factor, the non-ideal parameter for the approximation of the inverse sine function, causes an error in the linear signal v_{ol} . The percentage error ϵ_{ol} of the linear signal v_{ol} for the shaft angle at 90° or $\pi/2$ can be approximately expressed as

$$\epsilon_{ol} = \frac{2}{\pi} \left| \frac{\beta m + a \tanh^{-1} m}{(a + \beta)} - \frac{\pi}{2} \right| \times 100\% \quad (14)$$

For $n = 4$, the factors m , a and β can be calculated as 0.987, 0.25 and 0.404, respectively, from Equations (7) and (9). From Equation (14), the percentage error ϵ_{ol} is approximately 0.012%.

4. Experimental results

The performance of the proposed technique is demonstrated by experimental implementation using commercial devices. The active devices used in this paper consist of signal diode 1N4148, opamp LF353, OTA CA3280, comparator LM339, analogue switch CD4066 and D flip flop CD4013. The matched resistors provided for the proposed scheme were selectively matched better than 0.1%. The resistors are assigned as $R_{h1} + R_{h7} = 20 \text{ k}\Omega$, $R_{h8} + R_{h9} = 10 \text{ k}\Omega$, $R_1 = R_2 = R_4 = 10 \text{ k}\Omega$, $R_5 - R_7 = 30 \text{ k}\Omega$, $R_5 = 2 \text{ k}\Omega$ and $R_{V1} = R_{V2} = 1 \text{ k}\Omega$. The resolver with the transformation ratio of 0.37 is used for this experiment. The excitation signal v_{ex} is set to 2.7 V peak amplitude with 3 kHz sinusoidal wave for the peak amplitude of the resolver output signals of 1 V, where the period T_{ex} is calculated as 0.33 ms. Therefore, the peak amplitude of the shaft-angle signal v_{dem} is equal to 1 V. The phase shift φ between the resolver signal and the excitation signal of approximately 28° is measured.

The procedures for value determinations of the offset voltage V_p , the voltage gain A_g , the bias current I_{B1} and the resistances R_d and R_3 can be explained as follows. From Equation (7), the scaling factor $m = 0.987$ is determined for $n = 4$. According to Equation (9), the attenuator $a = 1/n$ and the weighting coefficient β can be obtained as 0.25 and 0.404, respectively. From Equation (10), the offset voltage V_p is calculated as -1.027 V . Practically, the voltage V_p can be varied in small range to eliminate the offset voltage caused by the opamps A_{T1} and A_{T2} and OTAs O_1 and O_2 . The peak amplitude of the signal v_{tri} can be calculated from Equation (6) as 2.054 V. The amplitude of the linear signal v_{ol} is assigned as $\pm 5 \text{ V}$ to allow the shaft angle to vary from 0° to 360° . Therefore, the voltage gain A_g of the switched-gain amplifier is set to 2.434 by adjusting the variable resistor R_{V2} . The resistor $R_3 = 25.08 \text{ k}\Omega$ is calculated from $R_3 = R_1/m\beta$. Practically, the resistor R_3 is in the form of a variable resistor to allow fine tuning of the resistance value. The bias current I_{B2} is assigned to 100 μA . The bias current $I_{B1} = I_{B2}/m$ is provided to avoid the OTA O_1 operating in the overdrive mode. Therefore, the bias current I_{B1} is calculated as 101.3 μA .

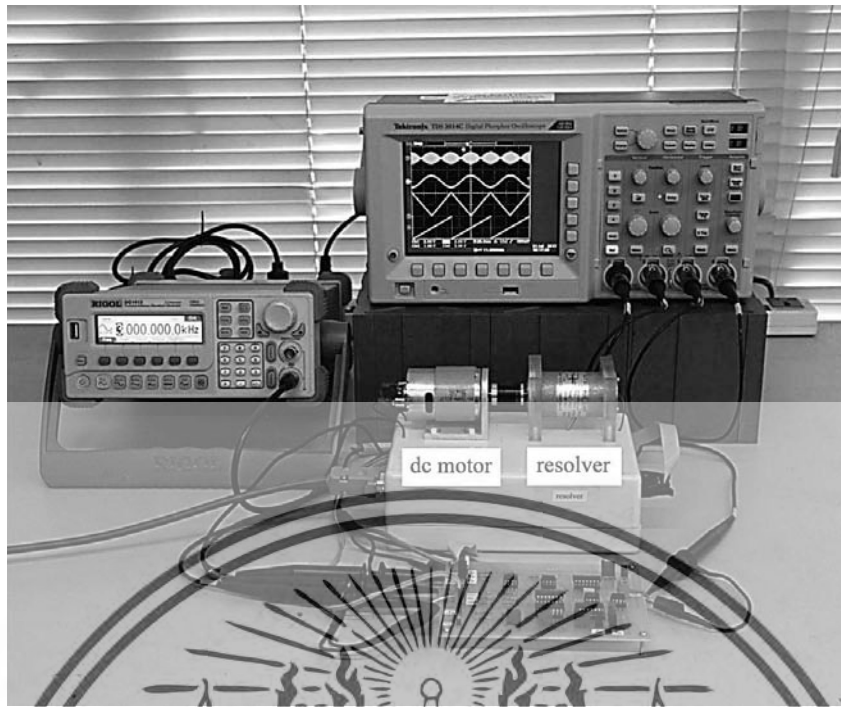


Figure 4. Experimental set-up.

In the experiment, the resolver is driven by dc motor with speed of 3000 rpm (or 50 r/s) to demonstrate the operating waveform of the proposed converter, where the time per revolution T_{in} is equal to 0.02 s. The resistor R_0 can be calculated as 46.21 k Ω from Equation (13) for the capacitor $C_0 = 0.01 \mu\text{F}$. Figure 4 shows the experimental set-up, where the resolver was driven by a dc motor. Figure 5 shows the operating waveforms of the proposed scheme in Figure 2(a) to extract the shaft-angle signal v_{dem} . The position of the control signal v_{SH} is found to be at the peak amplitude of the resolver signal v_{S1} . Only the shaft-angle signal v_{dem} from the resolver signal v_{S1} is provided for the linear shaper. To verify the performance of the proposed linear shaper, the resolver is driven with speed of 900 rpm and the offset voltage $V_p = 0 \text{ V}$ is set. The measured waveform of triangular signal v_{tri} and its spectrum analysis are depicted in Figure 6. The measured magnitude of each frequency component is shown in Table 1. The percentage error ϵ_{tri} at the peak amplitude of the triangular signal v_{tri} can be stated as

$$\epsilon_{tri} = \frac{\left| \sum_{i=1}^j fs_i - \sum_{i=1}^j fr_i \right|}{\sum_{i=1}^j fr_i} \times 100\% \tag{15}$$

where fs_i and fr_i denote the magnitude of the i th frequency component of the triangular signal v_{tri} and the ideal triangular signal, respectively, and j is the maximum number of frequency component. From Table 1, the percentage error ϵ_{tri} of approximately 0.02% is achieved. Figure 7(a) shows the measured signals of the triangular signal v_{tri} for the offset voltage $V_p = -1.024 \text{ V}$ in the upper trace and the linear signal v_{ol} in the lower trace. The absolute error $\Delta\theta_e$ between the shaft angle calculated from the linear signal v_{ol} and the expected shaft angle θ_o of the resolver is shown in Figure 7(b). The maximum absolute error $\Delta\theta_e$ of approximately 0.014° is observed. The relative error $\Delta\theta_r$ of the shaft angle determined from the linear signal v_{ol} can be expressed in the form of

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา $\Delta\theta_r = \frac{\Delta\theta_e}{\theta_o} \times 100\%$ ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ (16)

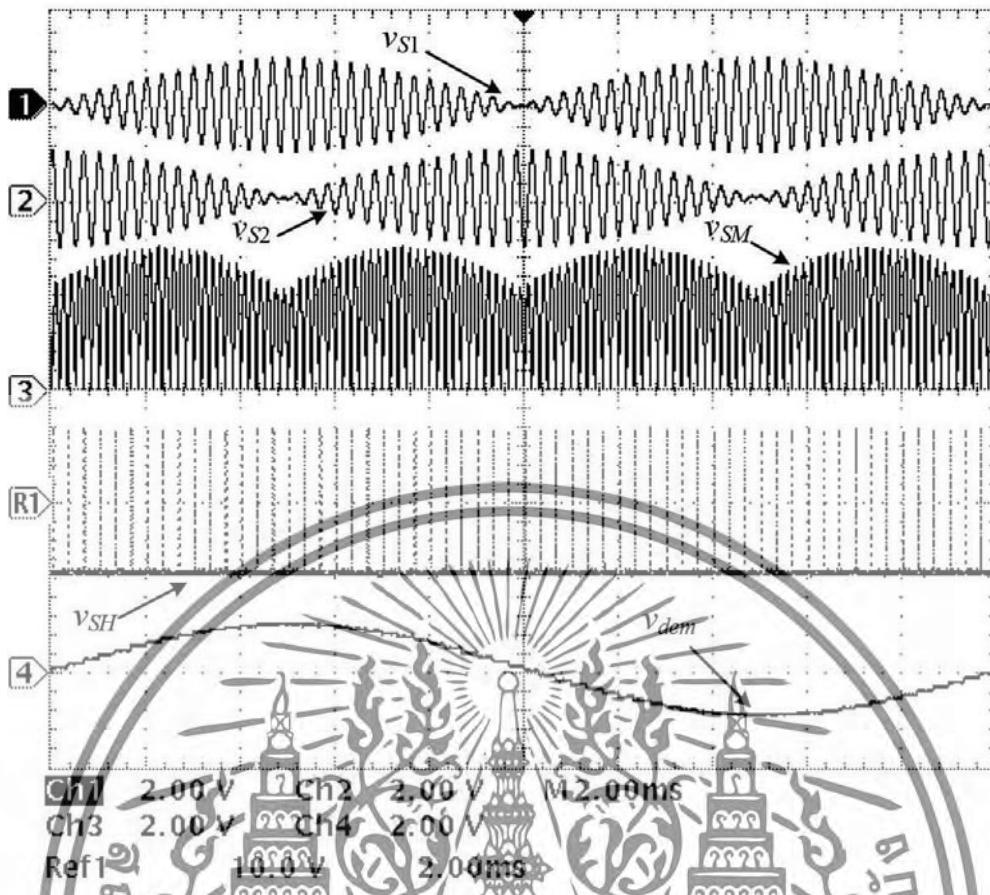


Figure 5. Measured waveforms of V_{S1} , V_{S2} , V_{SM} , V_{SH} and V_{dem} (traces 1–4, vertical scale: 2 V/div, horizontal scale: 2 ms/div; trace R1, vertical scale: 10 V/div, horizontal scale: 2 ms/div).

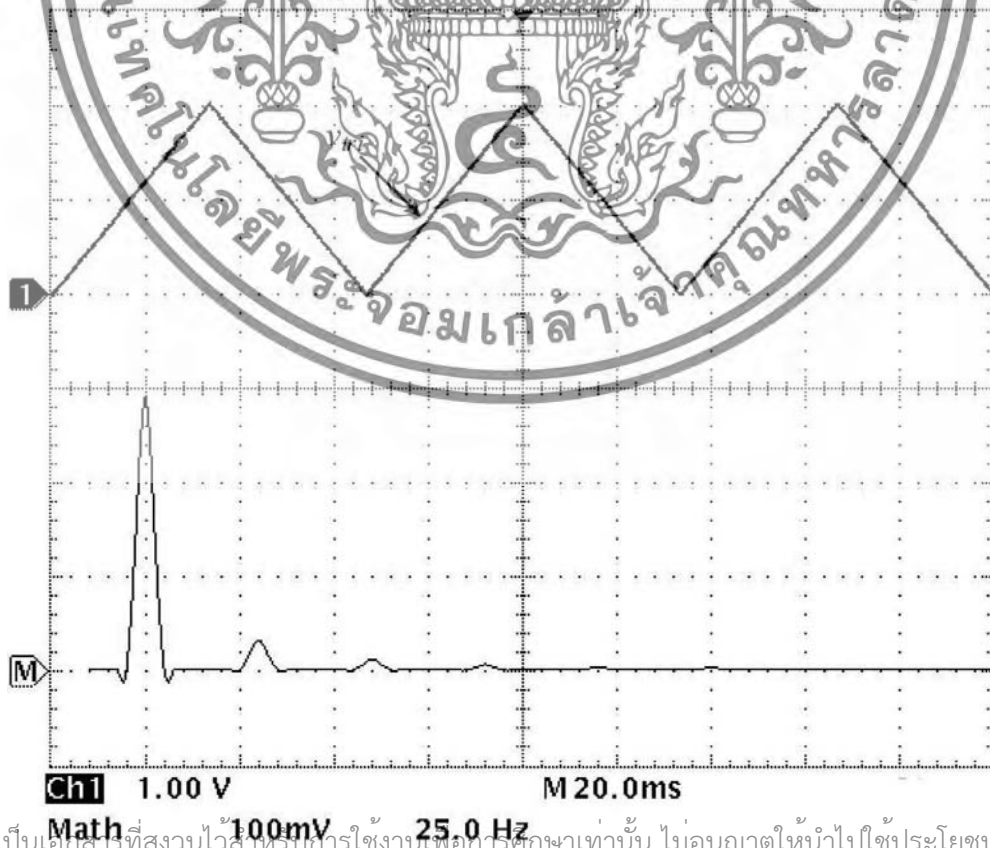


Figure 6. Measured signal v_1 and spectrum analysis at 15 Hz (upper trace, vertical scale: 1 V/div, horizontal scale: 20 ms/div; lower trace, vertical scale: 100 mV/div, horizontal scale: 25 Hz/div).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Table 1. Amplitude of frequency components.

Frequency components (Hz)	Amplitude (rms)	
	Ideal triangular wave (mV)	Output signal v_{tri} for $V_p = 0$ V (mV)
15	586	586
45	65.11	65.22
75	23.44	23.44
105	11.96	11.86
135	7.24	7.32
165	4.84	4.88



Figure 7. Measured results. (a) Output signal v_{oi} (upper trace, vertical scale: 1 V/div, horizontal scale: 10 ms/div; lower trace, 5 V/div, horizontal scale: 10 ms/div). (b) Absolute error. (c) Relative error.

The plot of the relative error $\Delta\theta_r$ is shown in Figure 7(c). Clearly, the maximum relative error of approximately 0.06% is obtained. To observe the response time of the proposed converter, the resolver signals v_{S1} and v_{S2} are emulated for the sudden change of the shaft angle by the AMSC signals generated from two commercial analogue multipliers, where the carrier signals of 3 kHz and peak amplitude of 1 V are assigned. Two square-wave signals in relative phase quadrature of 5 Hz with amplitude stepped from -0.707 V to 0.707 V are applied for the analogue multipliers as the modulation signal to represent the shaft angle of the resolver suddenly changing from 45° to 135° . The step response of the linear signal v_{oi} is measured, as shown in Figure 8(a,b). From Figure 8(a), the settle time of the proposed demodulator is the quarter period of the excitation signal of $83 \mu\text{s}$. The response time of the proposed linear shaper in

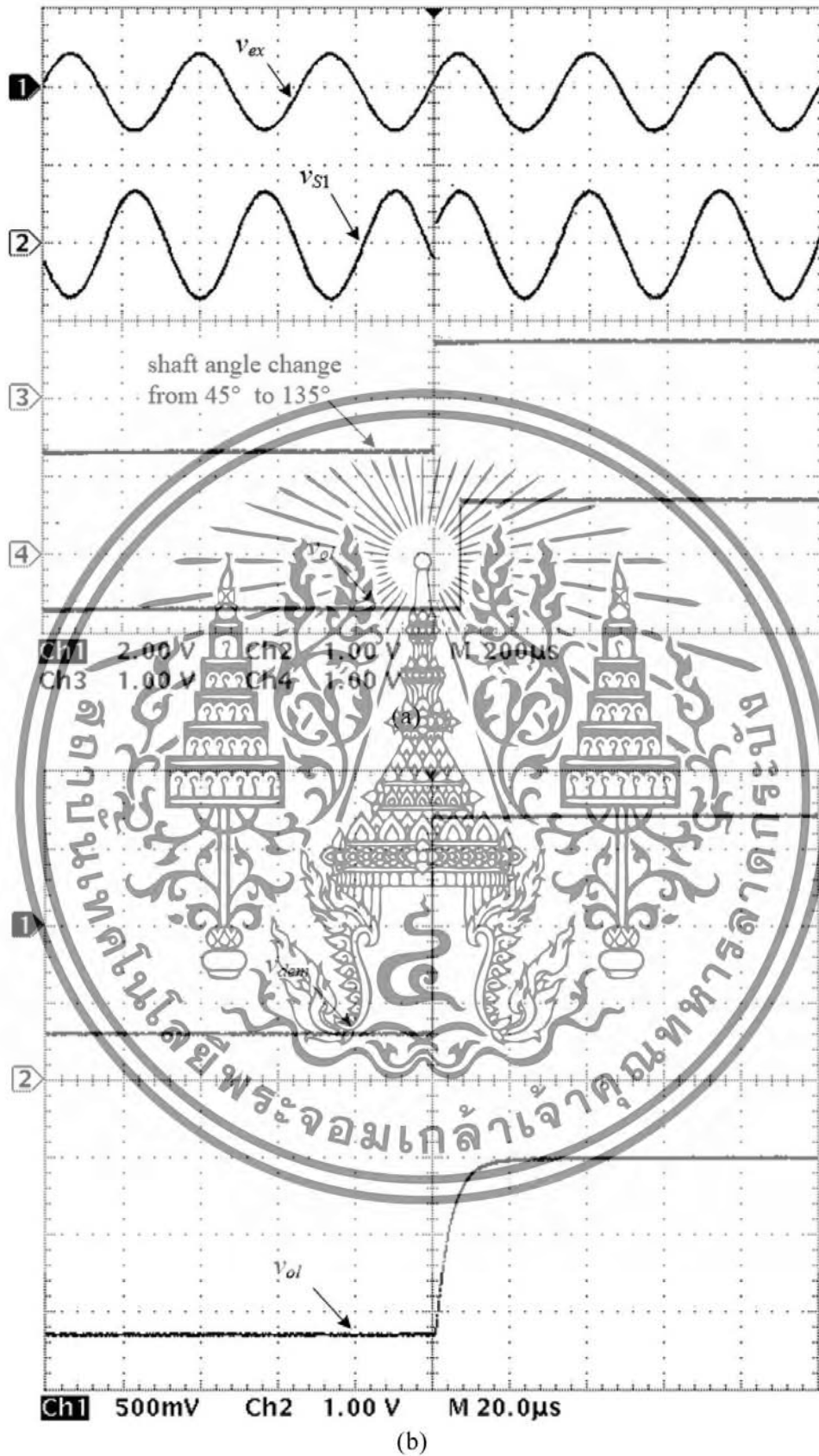


Figure 8. Response time. (a) Response time of proposed demodulator (trace 1, vertical scale: 2 V/div, trace 2–4, vertical scale: 1 V/div, horizontal scale: 200 μ s/div). (b) Response time of linear shaper (upper trace, vertical scale: 500 mV/div, lower trace, vertical scale: 1 V/div horizontal scale: 20 μ s/div).

ไม่วารณิตใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2. Comparison between proposed converter and previous works.

	Al-Emadi et al. (2014)	Benammar and Gonzales (2016a)	Benammar and Gonzales (2016b)	Qamar et al. (2015)	Proposed converter
Response time (ms)	2	20	25	1.5	0.11
Maximum absolute error (°)	0.18	0.3	0.05	0.1	0.014
Sensitive to amplitude imbalance of resolver signals	Yes	Yes	Yes	Yes	No

Figure 8(b) is measured as 27 μ s. Therefore, the response time of the proposed converter is approximately 0.11 ms. To confirm the performance of the proposed converter, two parameters in terms of the response time and the maximum absolute error are provided for the comparison with the recent approaches proposed in Al-Emadi et al. (2014), Benammar and Gonzales (2016a, 2016b) and Qamar, Hatziaodoniu, and Wang (2015). The comparisons are based on the measured results from the experimental implementation. Table 2 shows the comparisons of the maximum absolute error and the response time of the proposed converter and those of previous approaches. The proposed converter clearly provides both high accuracy and fast response. In addition, the amplitude imbalance of the resolver output signals does not affect the performance of the proposed converter.

5. Conclusion

The simple circuit technique for implementing the resolver-to-linear signal converter was described in this paper. In the proposed technique, the position error caused by the amplitude imbalance between two resolver output signals is prevented. The fast response time of the proposed converter is achieved. The performance of the converter was discussed in detail and was confirmed by an experimental implementation. The experimental results showed that the proposed converter exhibits high accuracy and offers the advantage of low cost.

Acknowledgements

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under Grant number KREF115701. The authors would like to thank the anonymous reviewers for their helpful and constructive comments, which substantially improved the quality of this paper.

Disclosure statement

No potential conflict of interest was reported by the authors.

Funding

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under [Grant Number KREF115701].

References

- Al-Emadi, N., Ben-Brahim, L., & Benammar, M. (2014). A new tracking technique for mechanical angle measurement. *Measurement*, 54, 58–64.
- Attaianese, C., & Tomasso, G. (2007). Position measurement in industrial drives by means of low-cost resolver-to-digital converter. *IEEE Transactions on Instrumentation and Measurement*, 56, 2155–2159.
- Benammar, M., Ben-Brahim, L., & Alhamadi, M. A. (2004). A novel resolver-to-360° linearized converter. *IEEE Sensors Journal*, 4, 96–101.
- Benammar, M., Ben-Brahim, L., & Alhamadi, M. A. (2005). A high precision resolver-to-DC converter. *IEEE Transactions on Instrumentation and Measurement*, 54, 2289–2296.

- Benammar, M., & Gonzales, A. S. P., Jr. (2016a). A novel PLL resolver angle position indicator. *IEEE Transactions on Instrumentation and Measurement*, 65, 123–131.
- Benammar, M., & Gonzales, A. S. P., Jr. (2016b). Position measurement using sinusoidal encoders and all-analog PLL converter with improved dynamic performance. *IEEE Transactions on Industrial Electronics*, 63, 2414–2423.
- Benammar, M., Khattab, A., Saleh, S., Bensaali, F., & Touati, F. (2017). A sinusoidal encoder-to-digital converter based on an improved tangent method. *IEEE Sensors Journal*, 17, 5169–5179.
- Ben-Brahim, L., Benammar, M., & Alhamadi, M. A. (2009). A resolver angle estimator based on its excitation signal. *IEEE Transactions on Industrial Electronics*, 56, 574–580.
- Ben-Brahim, L., Benammar, M., Alhamadi, M. A., Al-Emadi, N., & Al-Hitmi, M. A. (2008). A new low cost linear resolver converter. *IEEE Sensors Journal*, 8, 1620–1627.
- Coughlin, R. F., & Driscoll, F. F. (2001). *Operational amplifiers and liner integrated circuits* (6th ed.). New Jersey, NJ: Prentice Hall.
- Gift, S. J. G. (2000). A high-performance full-wave rectifier circuit. *International Journal of Electronics*, 87, 925–930.
- Gift, S. J. G. (2002). An improved precision full-wave rectifier. *International Journal of Electronics*, 89, 259–265.
- Han, Z., Zhang, H., He, Q., & Shang, C. (2009). Resolver-to-digital converter based on tangent algorithm. *Proceedings of ISIE 2009, IEEE International Symposium*, Seoul, Korea, 329–332.
- Hwang, S. H., Kim, H. J., Kim, J. M., Liu, L., & Li, H. (2011). Compensation of amplitude imbalance and imperfect quadrature in resolver signals for PMSM drives. *IEEE Transactions on Industry Applications*, 47, 134–143.
- Johns, D. A., & Martin, K. (1997). *Analog integrated circuit design*. New York, NY: John Wiley & Sons.
- Kumngern, M., & Dejhan, J. (2006). High frequency and high precision CMOS full-wave rectifier. *International Journal of Electronics*, 93, 185–199.
- Lukić, J. R., Živanović, D. B., & Denić, D. B. (2015). A compact and cost-effective linearization circuit used for angular position sensors. *Facta Universitatis, Series. Automatic Control and Robotics*, 14, 123–134.
- Mienkina, M., Pekarek, P., & Dobes, F. (2005). *56F80x resolver-driver and hardware interface* (Appl. Note AN1942), Freescale Semiconductor.
- Monppapassorn, A. (2013). Low output impedance dual CCI full-wave rectifier. *International Journal of Electronics*, 100, 648–654.
- Petchmaneelumka, W., Songsuwankit, K., & Riewruja, V. (2016). Accurate LVDT signal converter. *International Review of Electrical Engineering*, 11, 340–347.
- Qamar, N. A., Haziadoni, C. J., & Wang, H., (2015). Speed error mitigation for a DSP-based resolver-to-digital converter using autotuning filters. *IEEE Transactions on Industrial Electronics*, 62, 1134–1139.
- Riewruja, V., & Kaewpoonsuk, A. (2006). OTA-based sine-to-triangular wave converter. *Circuits Systems Signal Processing*, 25, 753–765.
- Sarma, S., Agrawal, V. K., & Udupa, S. (2008). Software-based resolver-to-digital conversion using a DSP. *IEEE Transactions on Industrial Electronics*, 55, 371–379.
- Staebler, M. (2000). *TMS320F240 DSP solution for obtaining resolver angular position and speed* (Appl. Report SPRA605), Texas Instruments.
- Szymczak, J., O'Meara, S., Gealon, J. S., & De La Hama, C. N. (2014). Precision resolver-to-digital converter measures angular position and velocity. *Analog Dialogue*, 48, 3–8.
- Wang, Y., Zhu, Z., & Zuo, Z. (2015). A novel design method for resolver-to-digital conversion. *IEEE Transactions on Industrial Electronics*, 62, 3724–3731.
- Yim, C. H., Ha, I. J., & Ko, M. S. (1992). A resolver-to-digital conversion method for fast tracking. *IEEE Transactions on Industrial Electronics*, 39, 369–378.

Appendix

The terms in the square brackets of Equation (6) can be written in terms of a power series; thus, the signal v_{tri} in Equation (6) can be expressed as

$$v_{tri} = - \left[\beta m v_{dem} + a I_{B2} R_2 \left(x + \frac{x^3}{3} + \frac{x^5}{5} + \frac{x^7}{7} + \dots \right) \right] + V_p \quad (A1)$$

where

$$x = \frac{m v_{dem}}{I_{B1} R_1}.$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
Assuming $I_{B1} R_1 = I_{B2} R_2$, the signal v_{tri} in Equation (A1) can be approximated as
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีมติเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{tri} = - \left[(a + \beta) I_{B1} R_1 \left(x + K_{st} \frac{x^3}{3} + K_{st} \frac{x^5}{5} + K_{st} \frac{x^7}{7} + \dots \right) \right] + V_p \quad (A2)$$

where

$$K_{st} = \frac{a}{(a + \beta)}.$$

The power series in Equation (A2) is an odd function that corresponds to the inverse sine function:

$$A \sin^{-1}(x) = A \left(x + C_3 \frac{x^3}{3} + C_5 \frac{x^5}{5} + C_7 \frac{x^7}{7} + \dots \right) \quad (A3)$$

where

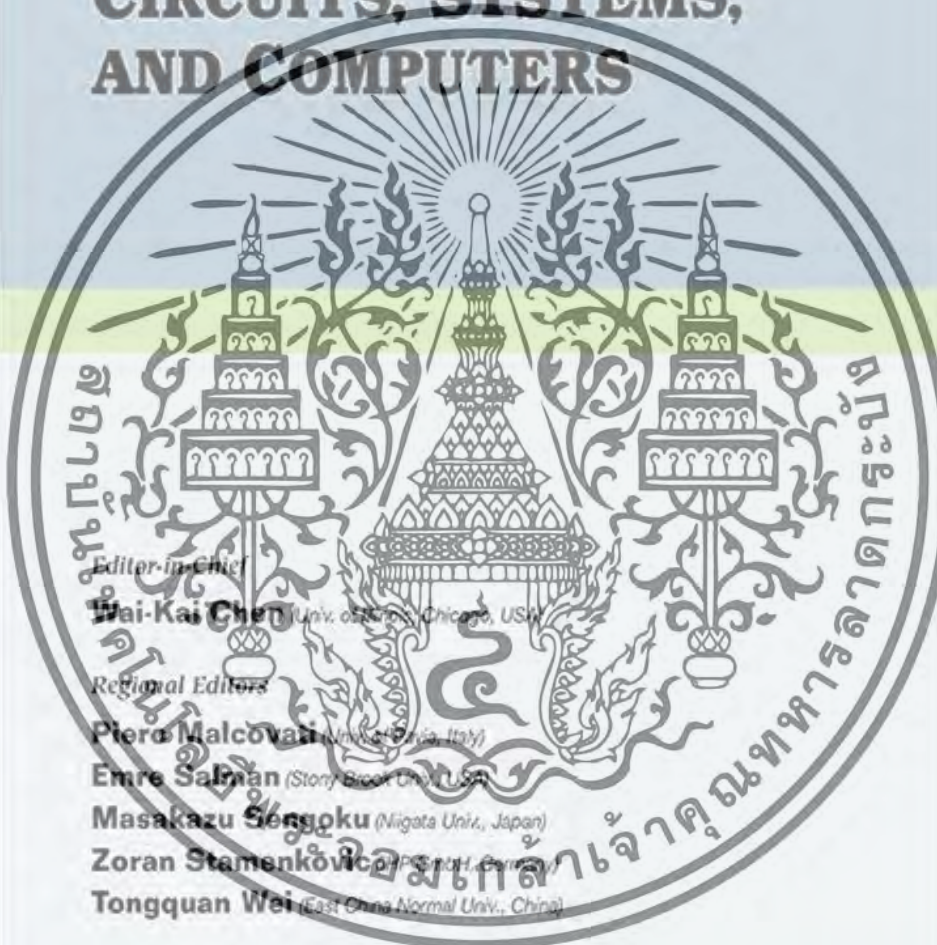
$$C_i = \prod_{j=1}^{\frac{(i-1)}{2}} \left[\frac{(i-2j)}{(i-2j+1)} \right] \quad \text{for } i = 3, 5, 7, \dots$$

and A denotes a constant equal to the amplitude of the terms in the square brackets of Equation (A2) and the inverse sine function in Equation (A3). To approximate the inverse sine function in Equation (A2), the coefficient K_{st} should be slightly greater than the coefficient C_5 to minimise the magnitude error between the terms in the parenthesis of Equations (A2) and (A3) at $x = 1$. If the coefficients C_i/i are assumed to be equal to the coefficient K_{st}/i , for $i = 3, 5, 7, \dots$, then the signal v_{tri} in Equation (A2) can be approximated as

$$v_{tri} = - \left[(a + \beta) I_{B1} R_1 \sin^{-1} x \right] + V_p \quad (A4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Journal of
**CIRCUITS, SYSTEMS,
AND COMPUTERS**



Editor-in-Chief
Wai-Kai Chen (Univ. of Illinois, Chicago, USA)
Regional Editors
Piero Malcovati (Univ. of Pisa, Italy)
Emre Salman (Syracuse Univ., USA)
Masakazu Sengoku (Niigata Univ., Japan)
Zoran Stamenković (P.S. Puškin, Germany)
Tongquan Wei (East China Normal Univ., China)

 **World Scientific**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Impact Factor

0.595 **0.541**

2017 5 year

JCR® Category	Rank in Category	Quartile in Category
COMPUTER SCIENCE, HARDWARE & ARCHITECTURE	50 of 52	Q4
ENGINEERING, ELECTRICAL & ELECTRONIC	227 of 260	Q4

Data from the 2017 edition of Journal Citation Reports

Publisher

WORLD SCIENTIFIC PUBL CO PTE LTD, 5 TOH TUCK LINK, SINGAPORE 596224, SINGAPORE

ISSN: 0218-1266

eISSN: 1793-6454

Research Domain

Computer Science

Engineering



Close Window

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Compensation of Temperature Effect for LVDT Transducer*

W. Petchmaneelumka[†], A. Rerkratn, A. Luangpol and V. Riewruja[‡]

*Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang,
Ladkrabang, Bangkok 10520, Thailand*

[†]wandee.pe@kmitl.ac.th

[‡]vanchai.ri@kmitl.ac.th

Received 9 June 2017

Accepted 29 December 2017

Published 6 February 2018

In this paper, a circuit technique to compensate the temperature effect in the output signal of the linear variable differential transformer (LVDT) is presented. The realization technique is based on the proposed feedback configuration to minimize the active component used in the circuit. The subtraction and sum schemes are provided instead of the error detector used in the traditional feedback loop. The feedback signal is obtained from two secondary winding signals of LVDT. The proposed feedback technique requires only the proportional control action to minimize the error caused by the variation of the ambient temperature. The sensitivity of LVDT is unaffected from the proposed compensation technique. The performances of the proposed technique are discussed in detail and confirmed by experimental implementation using the commercial devices. The maximum percentage error can be reduced from 6.52% of the LVDT output signal without temperature compensation to 0.05% of the proposed technique for the ambient temperature varied from 25°C to 70°C. The purpose of the proposed technique is emphasized in terms of high performance, simple configuration and low cost.

Keywords: Temperature compensation; inductive transducer; LVDT; opamp; analog circuit design.

1. Introduction

The inductive transducer named linear variable differential transformer (LVDT) has been widely used for the applications in instrumentation and measurement systems. This is due to that the LVDT exhibits the behavior in terms of high resolution, high linearity and durability. The main role of LVDT is provided for the measurement of the displacement. Thus, the LVDT can be applied to measure position, level, force, flow and pressure, which are in the fields of industries, military, vehicle, scientific and medical equipment.¹⁻⁶ The structure of the LVDT is similar to transformer, which is

*This paper was recommended by Regional Editor Piero Malcovati.

[†]Corresponding author.

consisted of a primary winding and two secondary windings. The core of the LVDT is a movable part for sensing the displacement. Two secondary windings of the LVDT are connected in series with opposed direction. Therefore, the output signal of the LVDT is acquired in the form of amplitude modulation with suppressed carrier. In tradition, the phase sensitive demodulator formed by diode and low-pass filter is provided to detect the core displacement signal from the LVDT output signal.¹ The disadvantage of this method is that the large error is occurred due to the threshold voltage of the diode. The synchronous demodulator comprised analog multiplier and low-pass filter or analog switch and integrator can be extracted the displacement signal without diode in the signal path.^{4,11-16} However, the use of low-pass filter or integrator in the synchronous demodulator will degrade the response time of the demodulator. This is due to the large time constant provided by the dominant pole of the low-pass filter or integrator. The synchronous demodulators mentioned above require the reference frequency from the excitation signal. However, the LVDT behavior exhibits the phase shift between the excitation signal and the LVDT output signal. Therefore, the use of the excitation signal as the reference signal for the synchronous demodulator is caused the error in the demodulated signal. The demodulator based on the use of the peak-amplitude finder and sample-and-hold circuit (SHC) can minimize this error.⁴⁷ However, the accuracy of the LVDT can be disturbed by the variation of the ambient temperature from the room temperature. Many recent approaches described only the demodulation technique to achieve the linear signal proportioned to the core displacement. The self-compensation techniques for the LVDT using the dummy secondary windings to compensate the temperature effect have been presented in Refs. 7 and 8. Unfortunately, these techniques require specific design of the LVDT structure. The core displacement signal of these techniques is achieved by the ratio of the difference and sum of two secondary winding signals or the ratiometric technique.^{7,8,18} Therefore, the sensitivity of the LVDT demodulator scheme is decreased due to the large amplitude of the sum of the secondary winding signals as the denominator. Another temperature compensation technique based on the thermal sensitive device usage has been mentioned in Refs. 9 and 10. However, this compensation technique is obtained in narrow temperature variation range due to the behavior mismatch between the LVDT and the thermal sensitive device. In this paper, the proposed technique based on the subtraction and sum of the feedback loop is provided for the compensation of the variation of the ambient temperature. The proposed technique requires the feedback signal from the sum of two secondary winding signals of the LVDT. The temperature effect disturbing to the amplitude of the LVDT output signal is also affected to the amplitude signal of the sum of two secondary winding signals. The subtraction and sum between the feedback signal and the reference signal are provided to generate the excitation signal for the LVDT. As a result, the error of the LVDT output signal due to the temperature effect is minimized. The performance of the proposed technique is discussed in detailed. The experimental results show that

the maximum percentage error of the core displacement signal can be reduced from 6.25% for the LVDT without temperature compensation to 0.05% of the proposed technique at the ambient temperature of 70°C. The good stability of the proposed technique is obtained. The proposed scheme is very simple without requirement of the specific devices and suitable for commercially available LDVT.

2. Circuit Description

2.1. Principle

The operation of LVDT is same as a transformer and its equivalent circuit can be shown in the left of Fig. 1(a). The excitation signal $v_{exo} = V_P \sin \omega t$ is assigned for the primary winding L_P , where V_P is the peak amplitude of the excitation signal. The excitation signal v_{exo} is induced to two secondary winding signals v_{s1} and v_{s2} which can be stated as

$$v_{s1} = K_L l_C \left(1 + \frac{l}{l_C} \right) V_P \sin(\omega t + \phi_S) \tag{1a}$$

and

$$v_{s2} = K_L l_C \left(1 - \frac{l}{l_C} \right) V_P \sin(\omega t + \phi_S), \tag{1b}$$

where K_L is the sensitivity of LVDT, l_C is the center position of LVDT, l is the core position deviated from the center position and ϕ_S denotes the phase shift between the excitation signal v_{exo} in the primary winding and the secondary winding signal. Practically, the amplitude of the secondary winding signals is interfered with

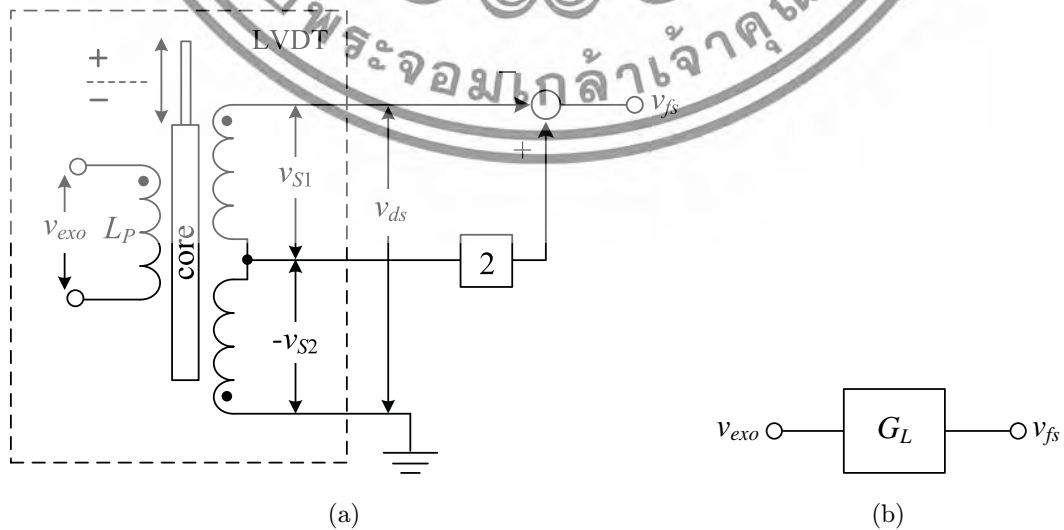


Fig. 1. (a) Schematic of LVDT and technique to generate the signal v_{fs} , (b) Block diagram.
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติหน้าไปไซประโยชน์ดานการค้า
 ไม่ว่ากรณิใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 1850182-3

the change of the ambient temperature. The increase of the ambient temperature will raise the resistance of the primary winding that causes to reduce the primary winding current. Therefore, the secondary winding signals v_{S1} and v_{S2} in Eqs. (1a) and (1b) are decreased and can be approximated as

$$v_{S1} = K_L l_C \left(1 + \frac{l}{l_C}\right) (1 - \alpha \Delta T) V_P \sin(\omega t + \phi_S) \quad (2a)$$

and

$$v_{S2} = K_L l_C \left(1 - \frac{l}{l_C}\right) (1 - \alpha \Delta T) V_P \sin(\omega t + \phi_S), \quad (2b)$$

where α and ΔT denote temperature coefficient of LVDT winding material and temperature deviation from room temperature at 25°C, respectively. Due to the opposite connection of the secondary windings, the LVDT output signal v_{ds} can be expressed as

$$v_{ds} = v_{S1} - v_{S2} = 2K_L l (1 - \alpha \Delta T) V_P \sin(\omega t + \phi_S). \quad (3)$$

From Eq. (3), the amplitude of the LVDT output signal v_{ds} is inversely proportional to the deviation of the ambient temperature. The temperature effect in Eq. (3) causes the inaccuracy of the LVDT output signal and can be minimized using the closed-loop configuration. However, the LVDT output signal is depended on its core position, which is unsuitable for the feedback signal. In this paper, the feedback signal for the closed-loop configuration is generated from the sum of two secondary winding signals. The block diagram to generate the feedback signal from the LVDT output signal is shown in the right of Fig. 1(a). The schematic in Fig. 1(a) can be represented by the block diagram in Fig. 1(b). The signal v_{fs} of Fig. 1(a) can be expressed as

$$v_{fs} = -(v_{S1} + v_{S2}) = -2K_L l_C (1 - \alpha \Delta T) V_P \sin(\omega t + \phi_S). \quad (4)$$

It can be seen that the amplitude of the signal v_{fs} is proportional to the variation of the ambient temperature without the term of the core displacement l . The simple closed-loop configuration using the signal v_{fs} as a feedback signal is shown in Fig. 2. From Fig. 2, the closed-loop gain for $G_L = 2K_L l_C$ can be stated as

$$v_{fs} = \frac{2K_P K_L l_C v_{\text{ref}}}{1 + 2K_P K_F K_L l_C} - \frac{\alpha_{LT} \Delta T}{1 + 2K_P K_F K_L l_C}, \quad (5)$$

where K_P and K_F denote proportional gain and scaling factor, respectively and $\alpha_{LT} = 2\alpha K_L l_C$ is the temperature coefficient of the LVDT. From Eq. (5), the temperature coefficient α is weighted by the term of $(1 + 2K_P K_F K_L l_C)$. Therefore, the temperature effect of the signal v_{fs} is reduced. In addition, the sensitivity of the closed-loop configuration in Fig. 2 exhibited in the first term in the right of Eq. (5) is less than the sensitivity K_L of the LVDT itself. It should be noted that the sensitivity of the closed-loop configuration can be increased by increasing the proportional gain K_P .

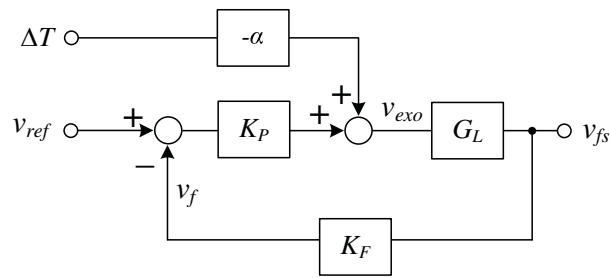


Fig. 2. Simple feedback configuration.

However, the large value of the proportional gain K_P degraded the stability of the closed-loop configuration.

2.2. Proposed temperature compensation technique

The feedback technique based on the use of the subtraction and sum is introduced to overcome the disadvantage of the closed-loop configuration mentioned above. The proposed feedback technique is shown in Fig. 3(a). The scaling factor K_F is provided

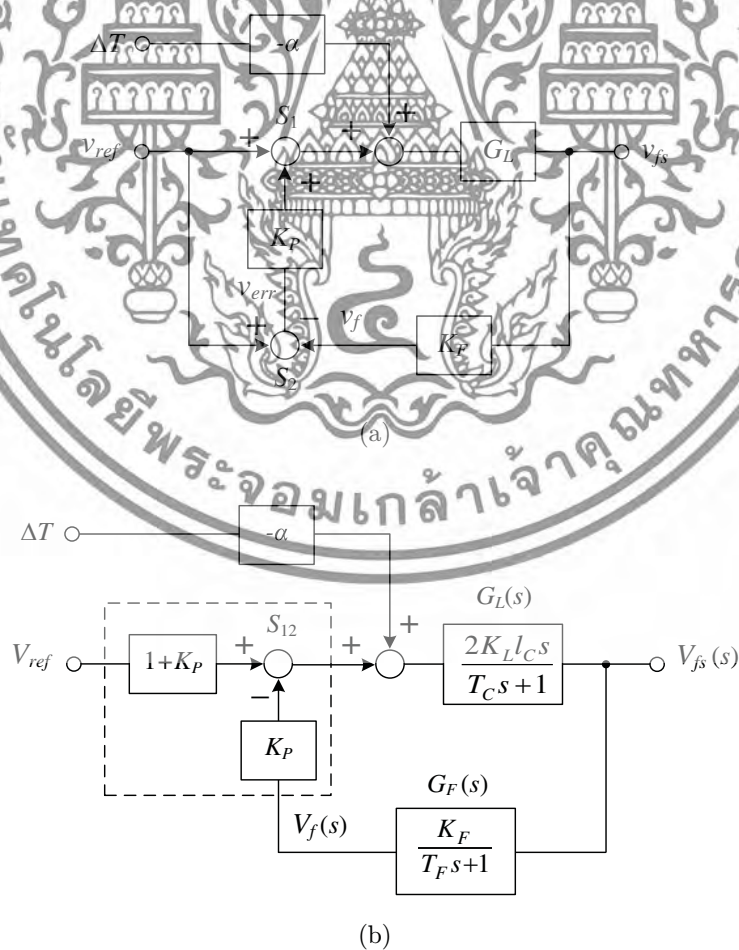


Fig. 3. (a) Proposed feedback technique. (b) Minimized form of Fig. 3(a).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้หน้าไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

to equal the magnitude of the signals v_{ref} and v_f . The closed-loop gain of the block diagram in Fig. 3(a) can be stated as

$$v_{fs} = \frac{(1 + K_P)2K_L l_C v_{\text{ref}}}{1 + 2K_F K_P K_L l_C} - \frac{\alpha_{LT} \Delta T}{1 + 2K_F K_P K_L l_C}. \quad (6)$$

If the gain $K_F = 1/2K_L l_C$ in Eq. (6) is assigned, then the signal v_{fs} can be given by

$$v_{fs} = 2K_L l_C v_{\text{ref}} - \frac{\alpha_{LT} \Delta T}{1 + K_P}. \quad (7)$$

The first term in the right-hand side of Eq. (7) exhibits the closed-loop sensitivity, which is equal to the sensitivity of the LVDT. The block diagram in Fig. 3(a) is based on the assumption that the LVDT behavior is considered in terms of the constant gain $G_L = 2K_L l_C$. Practically, the LVDT behavior provides the phase lead between the primary winding signal and the secondary winding signal and its transfer function $G_L(s)$ can be approximately given by

$$G_L(s) = \frac{2K_L l_C s}{(T_C s + 1)}. \quad (8)$$

The phase shift θ_L of Eq. (8) can be expressed as

$$\theta_L = 90^\circ - \tan^{-1}(\omega_{\text{exo}} T_C), \quad (9)$$

where $\omega_{\text{exo}} = 2\pi f_{\text{ex}}$ and f_{ex} denotes the excitation frequency. From Eq. (9), the phase of the feedback signal v_{fs} is led the reference signal v_{ref} . The phase lead θ_L causes the phase shift in the error signal v_{err} of Fig. 3(a) that reduces the performance of the proposed feedback configuration. In the proposed feedback technique, the phases of the reference signal v_{ref} and the signal v_f are assigned to be in phase. Therefore, the phase shifter $G_F(s)$ to provide the phase lag for the signal v_{fs} is required. The transfer function $G_F(s)$ of the phase shifter can be given by

$$G_F(s) = \frac{K_F}{(T_F s + 1)}. \quad (10)$$

The time constant T_F can be stated as

$$T_F = \frac{\tan \theta_L}{\omega_{\text{exo}}}. \quad (11)$$

The block diagrams of G_L and K_F in Fig. 3(a) are replaced by the transfer function of the LVDT and the phase shifter, respectively, as shown in Fig. 3(b). It should be noted that the sum S_1 , the subtraction S_2 and the proportional gain K_P in Fig. 3(a)

can be minimized to single summing amplifier S_{12} in Fig. 3(b). The closed-loop transfer function of the block diagram in Fig. 3(b) can be stated as

$$V_{fs}(s) = \frac{(1 + K_P)2K_L l_C s V_{ref}(s)}{T_C T_F s^2 + (T_F + T_C + 2K_F K_P K_L l_C) s + 1} - \frac{\alpha_{LT}(T_F s + 1) s \Delta T}{T_C T_F s^2 + (T_F + T_C + 2K_F K_P K_L l_C) s + 1}, \quad (12)$$

where T_C and T_F denote the time constants of the LVDT and the phased shifter, respectively. From Eq. (12), if the condition of $K_F = 1/2K_L l_C$ and $K_P \gg (T_C + T_F)$ are assigned. Then, Eq. (12) can be approximated as

$$V_{fs}(s) = \frac{(1 + K_P)2K_L l_C s V_{ref}(s)}{K_P s + 1} - \frac{\alpha_{LT}(T_F s + 1) s \Delta T}{K_P s + 1}. \quad (13)$$

The operation of the LVDT requires the steady-state sinusoidal signal as the excitation signal. Therefore, the operator s in Eq. (13) can be replaced by $j\omega_{exo}$, where ω_{exo} denotes the excitation frequency. The inverse of the time constant T_F in Eq. (10), $1/T_F$, is corresponded to the corner frequency of the phase shifter, which is higher than the excitation frequency. Practically, the corner frequency of the phase shifter in terms of $1/T_F$ is approximately equal to $3\omega_{exo}$ for the LVDT used in this paper. The excitation frequency is usually in the range of krad/s and then the magnitude of Eq. (13) can be approximately given by

$$v_{fs} = \frac{(1 + K_P)2K_L l_C v_{ref}}{K_P} - \frac{1.33\alpha_{LT}\Delta T}{K_P}. \quad (14)$$

If the condition of $K_P \gg 1$ is assigned, then the magnitude of the signal v_{fs} in Eqs. (7) and (14) can be approximated to equal. It should be noted that the reduction of the temperature effect in the signal v_{fs} can also reduce the temperature effect in the LVDT output signal v_{ds} . The circuit of the block diagram in Fig. 3(b) can be achieved as shown in Fig. 4. The proposed circuit comprises three operational amplifiers (opamps) and the operation of the proposed circuit can be explained as follows. Opamp A_1 and resistors R_1 and R_2 function a summing amplifier S_{12} . The capacitor C_C is provided to prevent the instability of the proposed circuit and will be discussed further in Sec. 3. With the capacitor C_C omitted, the voltage signal v_{exo} can be stated as

$$v_{exo} = \left(1 + \frac{R_1}{R_2}\right)(v_{ref} - v_f). \quad (15)$$

From Eq. (15), the term R_1/R_2 can be represented by the proportional gain K_P . The output signal v_{exo} of opamp A_1 is applied to the LVDT as the excitation signal. The summing amplifier S_f formed by opamp A_2 and resistors R_3 and R_4 is provided

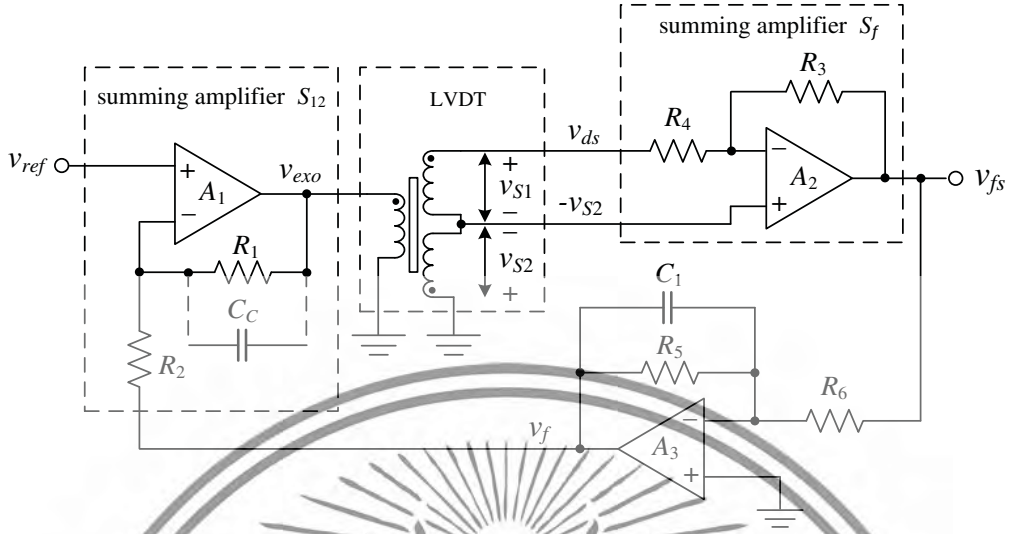


Fig. 4. Circuit of the proposed technique in Fig. 3(b).

to generate the signal v_{fs} for the feedback path. From Fig. 4, the signal v_{fs} can be given by

$$v_{fs} = -\left(\frac{R_3}{R_4}\right)(v_{S1} - v_{S2}) - \left(1 + \frac{R_3}{R_4}\right)v_{S2}. \quad (16)$$

From Eq. (16), if $R_3 = R_4$ is assigned, then the signal v_{fs} is equal to $-(v_{S1} + v_{S2})$. It should be noted that the signal v_{fs} and the excitation signal v_{exo} are 180° out of phase. From Fig. 3(a), the scaling factor K_F can be replaced by the phase shifter formed by opamp A_3 , capacitor C_1 and resistors R_5 and R_6 . The transfer function of the phase shifter can be expressed as

$$V_f(s) = \frac{K_F}{(T_F s + 1)} V_{fs}(s), \quad (17)$$

where $T_F = R_5 C_1$ and $K_F = R_5 / R_6$ are the time constant used to compensate the phase lead θ_L of the LVDT and the scaling factor, respectively. It should be noted that the signals v_f and v_{fs} are 180° out of phase. Therefore, the signals v_f and v_{exo} are in phase. The phase lag provided by the pole of Eq. (17) can be stated as

$$\theta_F = -\tan^{-1} \omega_{exo} T_F. \quad (18)$$

The time constant T_F can be determined from the phase lead θ_L and can be given by

$$T_F = R_5 C_1 = \frac{\tan \theta_L}{\omega_{exo}}. \quad (19)$$

Practically, the scaling factor $K_F = R_5 / R_6$ in Eq. (17) is assigned to equal $1/2K_L l_C$.

3. Circuit Performance

The performance of the proposed circuit is considered in term of stability of operation. The feedback signal v_{fs} and the reference signal v_{ref} should be in phase to avoid

the stability problem. The performance of the proposed scheme is limited by the non-ideal behavior of the devices used in the scheme. There are two major factors that contribute to the deviation from ideal performance of the proposed technique. First factor, the phase shift between the reference signal v_{ref} and the feedback signal v_f in Fig. 3(b) should be equal to zero or positive to prevent the unstable situation. Therefore, the phase lag θ_F provided from the phase shifter should be corresponded to the condition of $(\theta_L + \theta_F) \geq 0$. Practically, the term of $|\theta_F|$ slightly less than the term of $|\theta_L|$ is assigned. It should be noted that the large remainder of the positive phase difference between the reference signal v_{ref} and the feedback signal v_f will deteriorate the performance of the proposed scheme. Second factor, the phase shifts of the summing amplifiers S_{12} and S_f also affect to the stability of the proposed scheme. The phase shift in the summing amplifier S_{12} is depended on the gain bandwidth product (GBP_1) of the opamp A_1 . The relationship between the difference signal ($v_{\text{ref}} - v_f$) and the output signal v_{exo} of the opamp A_1 can be approximated as

$$V_{\text{exo}}(s) = \frac{1}{\left(\frac{K_P s}{\text{GBP}_1} + 1\right)} \left[(1 + K_P)V_{\text{ref}}(s) - K_P V_f(s) \right], \quad (20)$$

where $K_P = R_1/R_2$. It can be seen that the frequency response of the summing amplifier S_{12} is degraded by the large value of the proportional gain K_P . The phase shift θ_{sb} of the pole in Eq. (20) can be given by

$$\theta_{sb} = -\tan^{-1} \left(\frac{K_P \omega_{\text{exo}}}{\text{GBP}_1} \right). \quad (21)$$

From Eq. (21), the phase shift θ_{sb} is equal to -45° at the corner frequency of GBP/K_P . To avoid the effect of the phase shift θ_{sb} , the pole of the summing amplifier S_{12} in Eq. (20) should be larger than the excitation frequency ω_{exo} at least one decade and the maximum value of the proportional gain K_P can be written as

$$K_P \leq \frac{\text{GBP}_1}{10\omega_{\text{exo}}}. \quad (22)$$

If the value of the proportional gain K_P exceeds the maximum gain in Eq. (22), then the proposed scheme is unstable. Practically, the parasitic capacitance in the proposed scheme introduces to the high frequency oscillation. Therefore, the assigned dominant pole for the summing amplifier S_{12} is arranged to avoid the instability of the proposed scheme. The assigned dominant pole can be synthesized by including the capacitor C_C in parallel with the resistor R_1 . From Eqs. (15) and (20), the effect of the assigned dominant pole to the output signal v_{exo} can be expressed as

$$V_{\text{exo}}(s) = \frac{1}{\left(\frac{K_P s}{\text{GBP}_1} + 1\right)} \left[(1 + K_P)V_{\text{ref}}(s) - \frac{K_P}{(R_1 C_C s + 1)} V_f(s) \right]. \quad (23)$$

Form Eq. (23), the assigned dominant pole is appeared in the feedback path. The phase shift θ_C caused by the assigned dominant pole can be stated as

$$\theta_C = -\tan^{-1}(R_1 C_C \omega_{\text{exo}}). \quad (24)$$

The phase shift θ_C should be unaffected to the stability of the proposed scheme. Therefore, the corner frequency $\omega_C = 1/R_1 C_C$ of the assigned dominant pole $(R_1 C_C s + 1)^{-1}$ is chosen higher than the excitation frequency at least one decade. Thus, the capacitance C_C can be given by

$$C_C = \frac{1}{10\omega_{\text{exo}} R_1}. \quad (25)$$

For the summing amplifier S_f , the voltage gain is equal to -1 and its transfer function, $S_f(s)$, can be expressed as

$$S_f(s) = \frac{-1}{\left(\frac{s}{\text{GBP}_2} + 1\right)}. \quad (26)$$

Therefore, the corner frequency of the summing amplifier S_f is equal to GBP_2 of opamp A_2 while the phase shift θ_f of the pole in Eq. (26) at the excitation frequency ω_{exo} can be given by

$$\theta_f = -\tan^{-1}\left(\frac{\omega_{\text{exo}}}{\text{GBP}_2}\right). \quad (27)$$

Practically, the gain bandwidth product GBP_2 of opamp A_2 is much greater than the excitation signal ω_{exo} , i.e., $\text{GBP}_2 \gg \omega_{\text{exo}}$. Therefore, the effect of phase shift θ_f in the proposed scheme can be neglected.

4. Experimental Results

The proposed scheme in Fig. 4 was implemented to confirm the performance of the proposed technique. Active and passive devices used in the proposed scheme are commercially available devices. The power supply voltages of ± 5 V were set. The commercial LVDT with ± 12.5 mm stroke range and sensitivity K_L of 34.5 mV/mm/V was used for the experiment in this paper. The reference signal v_{ref} was set to 1 V peak-to-peak amplitude with 5 kHz sinusoidal wave. Thus, the peak amplitude V_P of the reference signal v_{ref} is equal to 0.5 V. The commercial opamp LF353, consisted of two opamps in the same package with $\text{GBP} = 3$ MHz, was used for opamps A_1 – A_3 . The resistors $R_2 = R_3 = R_4 = 5$ k Ω were chosen. The measured waveforms of the LVDT sum signal v_{fs} and the excitation signal v_{exo} are shown in Fig. 5, where the phase lead θ_L between the LVDT sum signal v_{fs} and the excitation signal v_{exo} can be measured as 18° . From Fig. 5, the peak amplitude of the signal v_{fs} of about 1.46 V was measured and provided to determine the LVDT center position l_C . Thus, the parameter $K_L l_C$ of the LVDT in Eq. (4) is equal to 1.46. From Eq. (4), the LVDT center position l_C

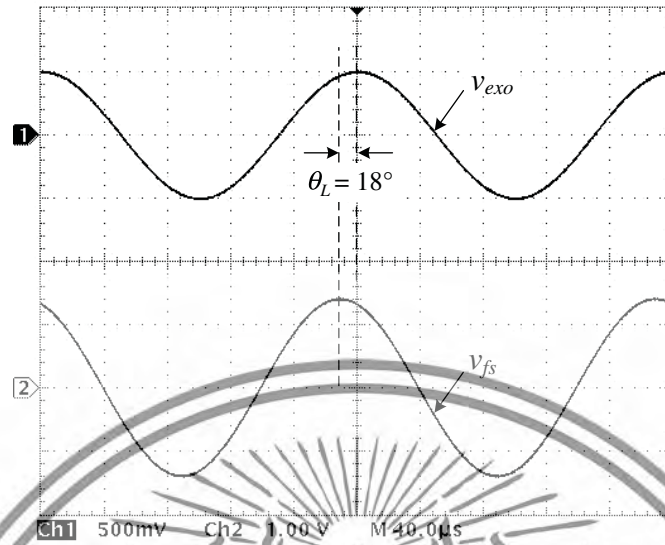


Fig. 5. Measured waveforms; upper trace v_{exo} and lower trace v_{fs} .

was calculated as 42.319 mm for $\Delta T = 0$. The proportional gain K_P was determined from Eq. (22) as $K_P = 60$. Therefore, the resistor $R_1 = 300 \text{ k}\Omega$ was calculated from Eq. (15). The voltage gain $K_F = 1/2K_L l_C$ was set to 0.34. Consequently, the resistors R_5 and R_6 were set to 3.4 and 10 k Ω , respectively. The capacitor C_1 was calculated from Eq. (19) as $C_1 = 3.04 \text{ nF}$. The capacitor C_C can be achieved by Eq. (25) as $C_C = 10.6 \text{ pF}$. Figures 6(a) and 6(b) show the plots of the percentage error of the signal v_{fs} and the offset voltage in the signal v_{ds} at the core position $l = 0$ for the ambient temperature varied from 25°C to 70°C, respectively. From Fig. 6(a), the maximum percentage error of the uncompensated signal can be reduced from -9.25% to -0.13% at the ambient temperature of 70°C. From Fig. 6(b), the offset voltage in the signal v_{ds} can be reduced from -1.97 mV for the uncompensated signal

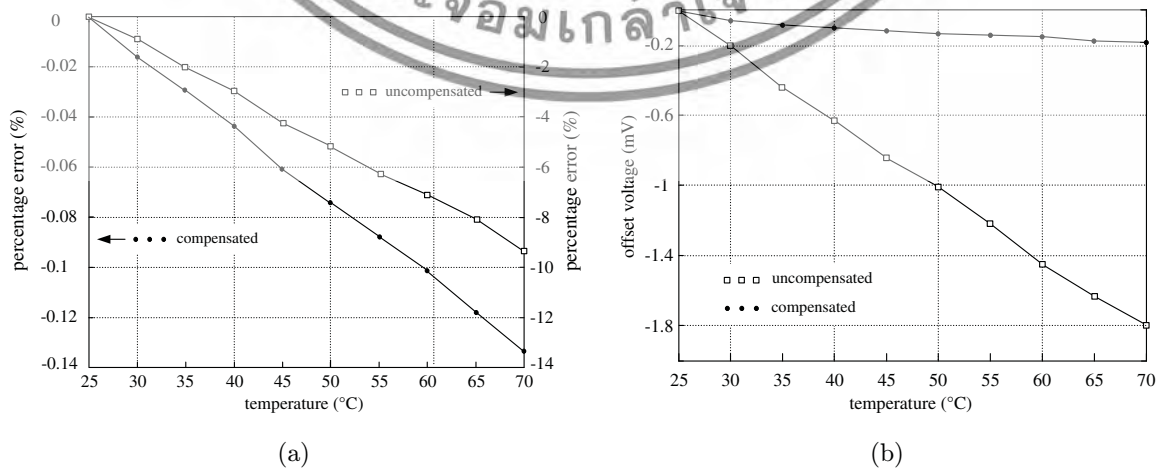


Fig. 6. (a) Percentage error of the signal v_{fs} . (b) Offset voltage in the signal v_{ds} at $l = 0 \text{ mm}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
1850182-11

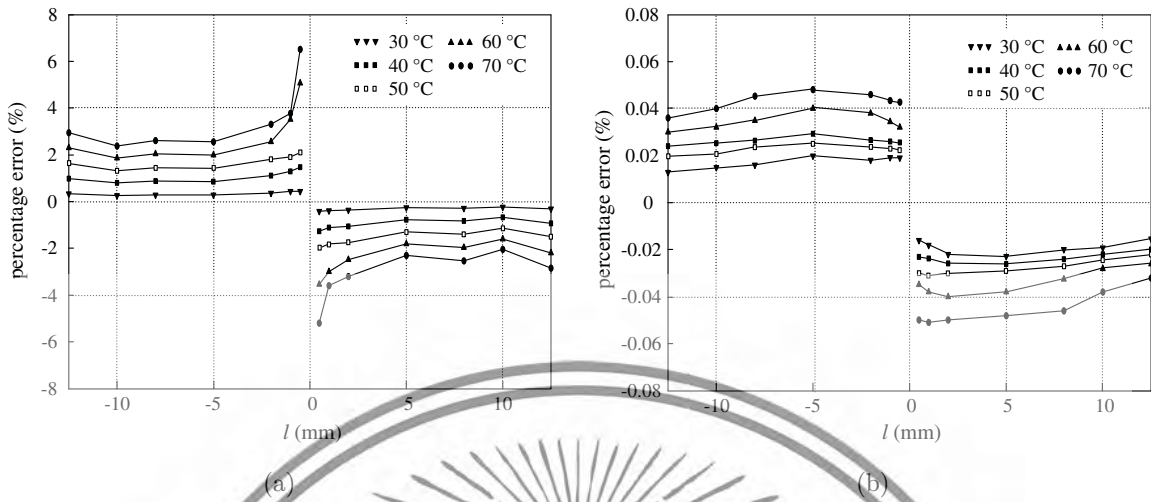


Fig. 7. Percentage errors of the signal v_{ds} . (a) Without compensation. (b) Using the proposed technique.

to -0.18 mV for the compensated signal. The output of the proposed scheme was connected to the LVDT peak-amplitude converter proposed in Ref. 17 in order to measure the peak amplitude of the LVDT output signal v_{ds} , also called the core position signal, with the ambient temperature varied from 25°C to 70°C . The plots of the percentage error of the LVDT signal v_{ds} are shown in Figs. 7(a) and 7(b) for uncompensated and compensated signals, respectively, where the core is varied in full range ± 12.5 mm. It is evident that the maximum error of the LVDT signal v_{ds} at 70°C can be reduced from 6.25% of Fig. 7(a) to 0.05% of Fig. 7(b). The experimental setup and the prototype of the proposed scheme are shown in Figs. 8(a) and 8(b), respectively. To verify the proposed scheme performance, two commercial devices

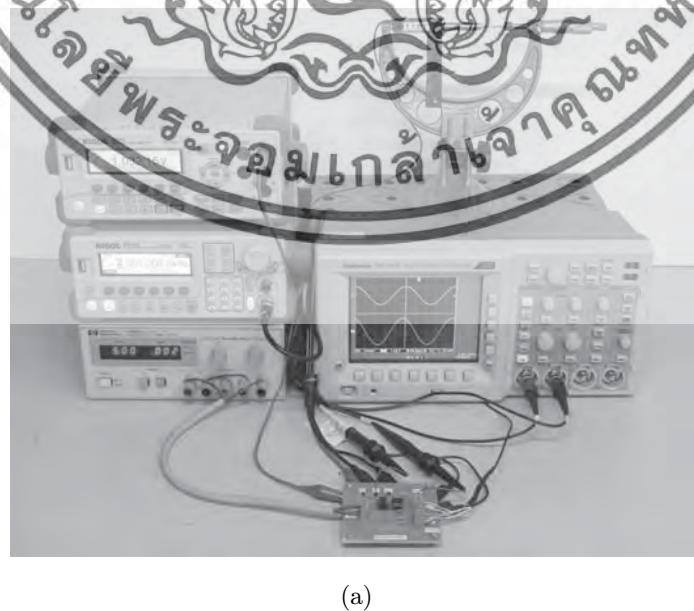


Fig. 8. (a) Experimental setup. (b) Prototype of proposed scheme.

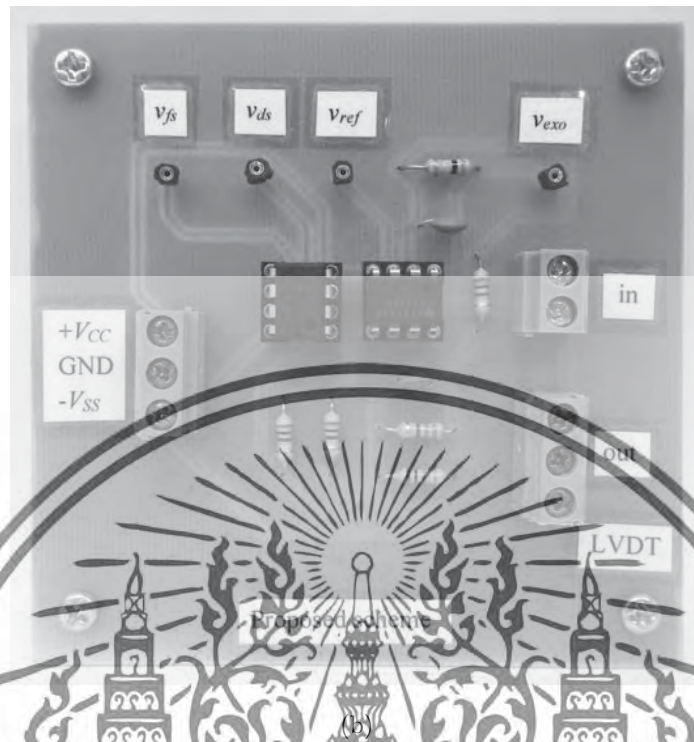


Fig. 8. (Continued)

Table 1. Comparison between proposed technique and commercial devices.

	LVDT without compensation	AD598	LVDT with built-in conditioner	Proposed technique
Maximum percentage error at 70°C	6.52%	1.95%	0.89%	0.05%

were operated at the ambient temperature of 70°C to compare the maximum percentage error of the core displacement signal with the proposed technique. The first device was the industry-standard LVDT signal conditioner, AD598, where the core displacement signal was achieved using ratiometric technique.¹⁸ The second commercial device was the high performance LVDT with built-in signal conditioner. Table 1 shows the maximum percentage error of the core displacement signal for the proposed technique and those of the mentioned devices. It can be seen that the proposed technique provides an adequate performance for LVDT application in high temperature environment.

5. Conclusion

Temperature compensation technique for the LVDT transducer has been presented in this paper. The proposed feedback technique requires the subtraction and sum configuration instead of the traditional summing amplifier. The feedback signal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

is provided from the sum of two secondary winding signals of the LVDT. Therefore, the temperature effect is significantly reduced. The sensitivity of the proposed scheme is close to the sensitivity of the LVDT. The performances of the proposed scheme were discussed in detail. Experimental results confirming the performances of the proposed scheme are also included.

Acknowledgments

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under Grant No. KREF115701. The authors would like to thank the anonymous reviewers for their helpful and constructive comments, which substantially improved the quality of this paper.

References

1. R. Pallas-Areny and J. G. Webster, *Sensors and Signal Conditioning* (John Wiley & Sons, New York, 2001), pp. 229–238.
2. S. Lee and W. Kim, Active suspension control with direct-drive tubular linear brushless permanent-magnet motor, *IEEE Trans. Control Syst. Technol.* **18** (2010) 859–870.
3. G. Chen, B. Zhang, P. Liu and H. Ding, An adaptive analog circuit for LVDT's nanometer measurement without losing sensitivity and range, *IEEE Sens. J.* **15** (2015) 2248–2254.
4. S. Cetinkunt, *Mechatronics* (John Wiley & Sons, New York, 2006), pp. 227–232.
5. M. Felix, A. Lizarraga, A. Islas and A. Gonzales, Analysis of a ferrofluid core LVDT displacement sensor, *36th Conf. IEEE Industrial Electronics Society (IECON) 2010*, Glendale, USA, 2010, pp. 1769–1772.
6. Z. Zhang, S. H. Rau, W. J. Lee, T. Gammon and B. C. Johnson, Arc flash pressure measurement system design, *IEEE Trans. Ind. Appl.* **52** (2016) 5241–5247.
7. K. Ara, A differential transformer with temperature and excitation-independent output, *IEEE Trans. Instrum. Meas.* **IM-21** (1972) 249–255.
8. S. C. Saxena and S. B. L. Sekena, A self-compensated smart LVDT transducer, *IEEE Trans. Instrum. Meas.* **38** (1989) 748–753.
9. A. Masi, S. Danzeca, R. Losito, P. Peronnard, R. Secondo and G. Spiezia, A high precision radiation-tolerant LVDT conditioning module, *Nucl. Instrum. Meth. Phys. Res. A* **745** (2014) 73–81.
10. Q. Li and F. Ding, Novel displacement Eddy current sensor with temperature compensation for electrohydraulic valves, *Sens. Actuators A* **122** (2005) 83–87.
11. A. Drumea, A. Vasile, M. Comes and M. Blejan, System on chip signal conditioner for LVDT sensors, *Electronics System-integration Technology Conf. (ESTC) (2006)*, Dresden, Germany, 2006, pp. 629–634.
12. R. M. Ford, R. S. Weissbach and D. R. Loker, A DSP-based modified costas receiver for LVDT position sensors, *IEEE Trans. Instrum. Meas.* **3** (2000) 1448–1452.
13. R. Casanella, O. Casas and R. Pallas-Areny, Differential synchronous demodulator for modulating, sensors and impedance measurements, *Meas. Sci. Technol.* **16** (2005) 1637–1643.
14. C. S. Koukourlis, V. K. Trigoniadis and J. N. Sahalos, Differential synchronous demodulation for small-signal amplitude estimation, *IEEE Trans. Instrum. Meas.* **42** (1993) 926–931.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

15. A. Ota, W. Petchmaneelumka, A. Rerkratn and V. Riewruja, Simple resolver demodulation, *32nd JSST Int. Conf. Simulation Technology (2013)*, Tokyo, Japan, 2013.
16. J. Tongcharoen, W. Petchmaneelumka and V. Riewruja, Low-cost resolver-to-DC converter, *ICCAS 2015*, Busan, Korea, 2015, pp. 1699–1702.
17. W. Petchmaneelumka, K. Songsuwankit and V. Riewruja, Accurate LVDT signal converter, *Int. Rev. Electr. Eng.* **11** (2016) 340–347.
18. R. Liu and H. Bu, Design on LVDT displacement sensor based on AD598, *Sens. Transducers* **160** (2013) 68–73.



Volume 30 Number 10(1) 2018

ISSN 0914-4935
CODEN: SENMER

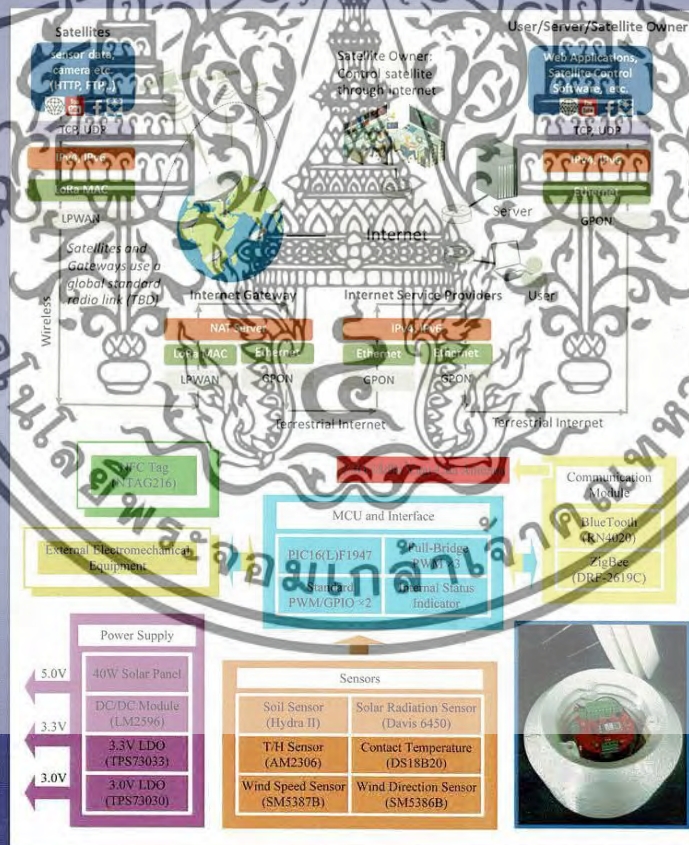
Sensors and Materials

An International Journal on Sensor Technology

EDITOR-IN-CHIEF
M. Ishida

EDITORS
J. Wilde K. Toko S. Roy

ASSOCIATE EDITORS
K. Maenaka K. Mitsubayashi



MYU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SENSORS AND MATERIALS

Impact Factor
0.468 **0.518**
 2018 5 year

JCR® Category	Rank in Category	Quartile in Category
INSTRUMENTS & INSTRUMENTATION	50 of 61	Q4
MATERIALS SCIENCE, MULTIDISCIPLINARY	280 of 293	Q4

Data from the 2018 edition of Journal Citation Reports

Publisher
 MYU, SCIENTIFIC PUBLISHING DIVISION, 1-23-9-303 SENDAGI, TOKYO, 113-0022, JAPAN

ISSN: 0914-4939

Research Domain
 Instruments & Instrumentation
 Materials Science

Close Window

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linear Variable Differential Transformer Temperature Compensation Technique

Wandee Petchmaneeumka,* Pitsini Mano, and Vanchai Riewruja

Department of Instrumentation and Control Engineering, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

(Received November 27, 2017; accepted March 12, 2018)

Keywords: LVDT, temperature compensation, inductive transducer, analog circuit design

A feedback technique to compensate for the temperature effect on the output signal of the linear variable differential transformer (LVDT) without losing the sensitivity is presented in this paper. The proposed technique is based on the use of a voltage-controlled amplifier to scale the amplitude of the excitation signal for temperature compensation. The proposed feedback technique provides the proportional-plus-integral control action to minimize the error caused by the temperature variation. The proportional-plus-integral action is realized using the integral scheme in the proposed technique. The peak amplitude of the LVDT output signal is sampled by the sample-and-hold circuit (SHC) to obtain the feedback and displacement signals, where the control signal of the SHC is provided by the LVDT output signal. The proposed LVDT temperature compensation technique is emphasized in terms of simple configuration and low cost. Note that the proposed technique is suitable for signal conditions embedded in smart sensors and smart materials. The performance of the proposed technique is confirmed by experimental implementation using commercially available devices. The maximum error of the core displacement signal can be reduced from 6.52% for the uncompensated scheme to 0.098% for the compensated scheme at the ambient temperature of 70 °C.

1. Introduction

The linear variable differential transformer (LVDT) is an inductive transducer that is widely applied in instrumentation and measurement systems. The LVDT provides the behavior in terms of high resolution, high linearity, and durability, and is employed for measuring the displacement. The applications of the LVDT can be found in the fields of industries, military, vehicles, structural health monitoring, and scientific and medical equipment for the measurement of position, level, force, flow, and pressure.^(1–6) The LVDT consists of a primary winding and two secondary windings connected in series with opposite directions similar to a transformer. The moving core of the LVDT is used for sensing the displacement. The output signal of the LVDT is subtracted between the two secondary windings in the form of amplitude modulation with suppressed carrier (AMSC). Previously, the phase-sensitive

*Corresponding author: e-mail: wandee.pe@kmitl.ac.th
<https://doi.org/10.18494/SAM.2018.1816>

demodulator formed by a diode and a low-pass filter was used to demodulate the displacement signal from the LVDT signal. The disadvantage of this method is that the large error due to the threshold voltage of the diode occurs.⁽¹⁾ To overcome this error, the analog multiplier and low-pass filter formed as the synchronous demodulator can demodulate the displacement signal without a diode in the signal path. The use of a low-pass filter in traditional approaches deteriorates the response time and stability of the demodulator. Recently, the use of a sample-and-hold circuit (SHC) instead of the analog multiplier and low-pass filter in the synchronous demodulator is more attracted.^(7–12) The SHC provides the transfer characteristic in terms of the ‘sinc’ function, the behavior of which is close to an ideal low-pass filter.⁽¹³⁾ Thus, the use of the SHC in the synchronous demodulator can remove the high-frequency components of the LVDT signal to achieve the displacement signal without disturbing the performance of the demodulator. The reference frequency used for the synchronous demodulators mentioned above is provided by the excitation signal. Practically, the phase shift between the excitation signal and the LVDT signal occurs owing to the structure of the LVDT. This phase shift causes the error in the demodulated signal. In addition, the output signal of the LVDT can also be interfered by the variation in ambient temperature. The aforementioned approaches are achieved only with the demodulator without temperature compensation. Therefore, the applications of the LVDT for a high-temperature environment are avoided. There are two recent approaches using dual secondary windings in the LVDT structure for the compensation of the temperature effect.^(14,15) Unfortunately, both approaches require a specific design of the LVDT structure; such approaches are unsuitable for commercial purposes. Alternately, the approach based on the ratiometric technique has been proposed.⁽¹⁶⁾ This approach requires the analog multiplier, the analog divider, and the synchronous demodulator, which deteriorates the response time and system stability. In addition, the aforementioned approaches are unsuitable for embedded systems and smart sensors used in a smart factory owing to the complicated topology of the signal conditioner. In this paper, the proposed feedback technique is introduced for the minimization of the temperature effect. The feedback signal is provided by the sum of two secondary winding signals, which obtains a constant amplitude signal. The proposed feedback scheme provides a proportional-plus-integral control action to reduce the error due to the ambient temperature variation. Moreover, the error caused by the phase shift is prevented because the reference frequency is directly achieved from the secondary winding signals. The proposed scheme is attractive in terms of simple configuration and low cost.

2. Circuit Description

The simplified diagram of the LVDT is depicted in the dash-line block of Fig. 1(a). The LVDT output signal is obtained from the difference between two secondary winding signals. If the signal $v_{ex} = V_P \sin \omega_{ex} t$ is applied to the primary winding, where $\omega_{ex} = 2\pi f_{ex}$ and f_{ex} is the excitation frequency, then the two secondary winding signals v_{S1} and v_{S2} can be written as

$$v_{S1} = K_L l_C \left(1 + \frac{l}{l_C}\right) (1 - \alpha \Delta T) V_P \sin(\omega_{ex} t + \phi_S), \quad (1a)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

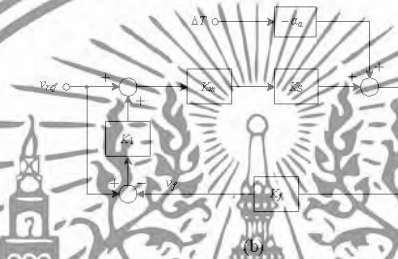
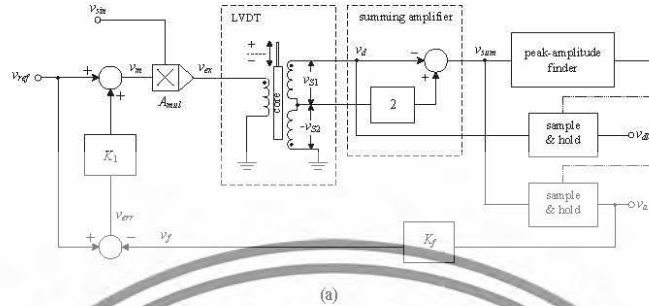


Fig. 1. (a) Principle of proposed technique and (b) block diagram.

$$v_{s2} = K_L l_C (1 - \frac{l}{l_C}) (1 - \alpha \Delta T) V_F \sin(\omega_{ex} t + \phi_S) \quad (1b)$$

where K_L is the sensitivity of the LVDT, l is the center position of the LVDT, l_C is the core position deviating from the center position, α is the temperature coefficient, ΔT is the temperature deviation from the room temperature of 25 °C, and ϕ_S denotes the phase shift between the primary winding signal and the secondary winding signals. The LVDT output signal v_d is the difference between the two secondary winding signals v_{s1} and v_{s2} and can be expressed as

$$v_d = v_{s1} - v_{s2} = 2K_L l (1 - \alpha \Delta T) V_F \sin(\omega_{ex} t + \phi_S). \quad (2)$$

It can be seen that the amplitude of the LVDT signal v_d in Eq. (2) is proportional to the core position l and the variation in ambient temperature, ΔT . From Fig. 1(a), the sum voltage v_{sum} can be stated as

$$v_{sum} = -(v_{s1} + v_{s2}) = -K_S (1 - \alpha \Delta T) V_F \sin(\omega_{ex} t + \phi_S), \quad (3)$$

where $K_S = 2K_L l_C$. Note that the signals v_d and v_{sum} are 180° out of phase. The signal v_{sum} in Eq. (3) is directly proportional to the change in ambient temperature without the core displacement l .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

To compensate for the temperature effect, the positive-peak amplitude of the signal v_{sum} is converted to the dc voltage v_a and compared with the reference voltage v_{ref} as shown in Fig. 1(a). The operation of the proposed technique is based on the assumption that the period of the excitation frequency is much less than the change in ambient temperature. The peak-amplitude finder provides the control signal for two SHCs to sample the positive-peak amplitudes of the signals v_{sum} and v_d to the signal v_a and the displacement signal v_{dl} , respectively. The voltage v_a is attenuated by the attenuator K_f to provide the signal v_f as the feedback signal. From Fig. 1(a), the reference voltage v_{ref} and the voltage v_f are provided for the difference and sum to obtain the signal v_m for the voltage-controlled amplifier A_{mul} . For steady-state operation, the voltage v_f is forced to equal the reference voltage v_{ref} . The signal v_{sum} is scaled by the signal v_m to provide the excitation signal v_{ex} for the LVDT. The signal v_{err} is the difference between the signals v_{ref} and v_f , which is processed by the block diagram K_1 to add with the reference voltage v_{ref} . The relationship of the signals v_m , v_{ref} , and v_f can be expressed as

$$v_m = v_{ref} + K_1(v_{ref} - v_f) \quad (4)$$

From Fig. 1(a), the signal v_{sum} is provided with constant amplitude and frequency. The diagram in Fig. 1(a) with the temperature effect can be simplified as shown in Fig. 1(b), where K_m is the voltage gain of the voltage-controlled amplifier A_{mul} and $\alpha_a = \alpha K_S$. The signal v_a against the reference voltage v_{ref} and the variation in ambient temperature ΔT can be stated as

$$v_a = \frac{K_m K_S (1 + K_1)}{1 + K_1 K_f K_m K_S} v_{ref} - \frac{\alpha_a}{1 + K_1 K_f K_m K_S} \Delta T \quad (5)$$

If the gain K_f in Eq. (5) is assigned to equal $1/K_m K_S$, then the signal v_a can be expressed as

$$v_a = K_m K_S v_{ref} - \frac{\alpha_a}{1 + K_1} \Delta T \quad (6)$$

For the proposed technique, the block diagram K_1 is replaced by the integrating amplifier. Therefore, the signal v_{err} of the difference and sum with integral action can be expressed as

$$v_{err}(s) = v_{ref}(s) - \frac{v_{ref}(s) - v_a(s)}{T_I s} \quad (7)$$

where T_I denotes the integral time of the integrating amplifier. Therefore, the voltage v_a in Eq. (6) can be rewritten as

$$v_a(s) = K_m K_S v_{ref}(s) - \frac{\alpha_a T_I s}{(1 + T_I s)} \Delta T(s) \quad (8)$$

The circuit diagram of the proposed technique in Fig. 1(b) is shown in Fig. 2. The operation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

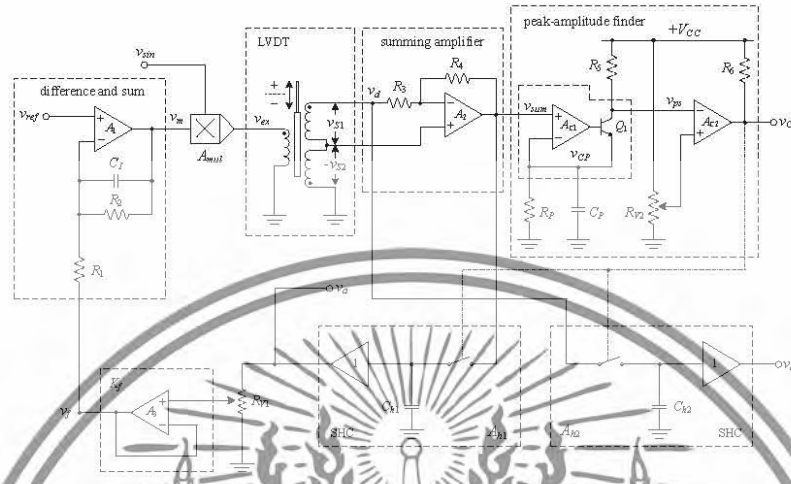


Fig. 2. Circuit of proposed technique.

of the proposed circuit in Fig. 2 can be explained as follows. The LVDT output signal v_d and the signal v_{s1} are summed using the summing amplifier formed by the opamp A_2 and the resistors R_3 and R_4 to provide the signal v_{sum} . The peak amplitude position of the signal v_{sum} is detected by the peak-amplitude finder that consists of the comparators A_{c1} and A_{c2} , the transistor Q_1 , the capacitance C_P , the variable resistor R_{V2} , and the resistors R_4 , R_5 , and R_6 . The peak-amplitude finder generates the control signal v_s in the form of narrow pulse that forces the SHCs A_{m1} and A_{m2} to sample the peak amplitudes of the signals v_{sum} and v_d to the voltages v_{s1} and v_{s2} , respectively. The sampled signal v_{s2} is attenuated by the variable resistor R_{V1} and the opamp A_3 to provide the feedback voltage $v_a = K v_{s2}$. At room temperature (25 °C), the feedback signal v_a is equal to the reference voltage v_{ref} . The opamp A_1 , the capacitance C_f , and the resistances R_1 and R_2 form the difference and sum with integral action. The resistance R_2 is provided to prevent the unstable operation of the opamp A_1 due to its parasitic capacitances. The output voltage v_m of the opamp A_1 can be given by

$$v_m(s) = \frac{R_1 R_2}{R_1 (R_1 + R_2)} \left[\frac{R_1 R_2}{(R_1 + R_2)(R_2 C_f s + 1)} v_{ref}(s) - \frac{R_2}{R_1 (R_2 C_f s + 1)} v_f(s) \right] \quad (9)$$

Practically, the resistance R_2 is assigned to be much greater than the resistance R_1 . Thus, Eq. (9) can be approximated for $\omega > 0$ as

$$v_m(s) = \frac{(R_1 C_f s + 1)}{R_1 C_f s} v_{ref}(s) - \frac{1}{R_1 C_f s} v_f(s), \quad (10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The voltage v_m is fed to the voltage-controlled amplifier A_{mul} to scale the amplitude of the signal v_{sin} . Therefore, the signal v_α of the proposed circuit in Fig. 2 can be stated as

$$v_\alpha(s) = K_m K_S v_{ref}(s) - \frac{\alpha_a R_1 C_I s}{(1 + R_1 C_I s)} \Delta T(s). \quad (11)$$

From Eqs. (8) and (11), the integral time T_I is equal to $R_1 C_I$. It can be seen that the first term on the right-hand side of Eq. (11) exhibits the sensitivity of the LVDT without interference by the proposed feedback technique. The proportional-plus-integral action occurs only in the second term on the right-hand side of Eq. (11). It can be seen that the effect of the variation in ambient temperature ΔT is eliminated by the integral action. In addition, the core position l can be extracted from the positive-peak amplitude of the LVDT output signal v_d in the form of the displacement signal v_{d1} by using the SHC A_{k2} .⁽⁸⁾ Therefore, the temperature effect in the displacement signal v_{d1} is also avoided.

3. Circuit Analysis

The ideal performance of the proposed circuit can be disturbed by the nonideal characteristic of devices used in the proposed scheme and the sampling rate of the SHC. The circuit analysis of the proposed scheme can be explained as follows. For the peak amplitude finder, the control signal v_C can be discontinued by the inappropriate value of the time constant $T_P = R_P C_P$. To prevent the discontinued pulse of the control signal v_α , the time constant T_P is assigned as $(T_{ex} - T_q)$, where T_{ex} and T_q denote the period of the excitation frequency and the acquisition time of the SHC, respectively. From Fig. 2, the positive-peak amplitude of the voltage v_{sim} is equal to $K_S V_P$. The voltage v_{CP} is fallen to the voltage $K_S V_P \sin[(1/2)\pi - (2\pi T_q/T_{ex})]$ in the period of $(T_{ex} - T_q)$ after the peak-amplitude position of the voltage v_{sim} . Thus, the time constant T_P can be stated as

$$T_P = R_P C_P = \frac{T_{ex} - T_q}{\ln \left(\frac{T_{ex} - 4T_q}{\sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi} \right)}. \quad (12)$$

To minimize the ripple voltage of the SHC output, the pulse width of the control signal v_C is set to equal the acquisition time T_q of the SHC and provided by the time constant $T_P = R_5 C_P$. From Fig. 2, the resistor R_5 is used to convert the collector current i_{C1} of the transistor Q_1 to the voltage signal v_{pc} . The comparator A_{C2} and the variable resistor R_{V2} are provided for shaping the signal v_{ps} to the control signal v_C . The collector current i_{C1} of the transistor Q_1 is allowed to flow through the capacitor C_P and the resistor R_P , which can be expressed as

$$i_{C1} = \frac{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \right] C_P}{T_q}, \quad (13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

where V_{OP} denotes the peak amplitude of the voltage signal v_{sum} . The voltage across the resistor R_5 is equal to $i_{C1}R_5$ or $(V_{CC} - V_{OP})$. Therefore, the relationship of the time constants T_W and T_q can be given by

$$T_W = R_5 C_P = \frac{(V_{CC} - V_{OP}) T_q}{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \pi \right) \right]} \tag{14}$$

If $T_q = 6.5 \mu s$, $f_{ex} = 5 \text{ kHz}$, $V_{OP} = 2.92 \text{ V}$, $V_{CC} = 12 \text{ V}$, and $C_P = 0.1 \mu F$, then the resistances R_P and R_5 can be calculated as 92.16 and 9.7 k Ω , respectively. For stability consideration, the transfer function $F_{SH}(s)$ of the SHC can be approximated using the first-order Padé approximation for the sampling time T_{ex} as⁽¹¹⁾

$$F_{SH}(s) = \frac{e^{-T_{SH}s}}{(1 + T_{SH}s)} = \frac{\left(\frac{T_{ex}}{2} s + 1 \right)}{\left(\frac{T_{ex}}{2} s + 1 \right) (T_{SH}s + 1)} \tag{15}$$

where T_{SH} and T_{ex} denote the response time of the SHC and the period of excitation frequency, respectively. Figure 3 shows a block diagram of Fig. 2 including the nonideal characteristics of active devices used in the proposed scheme. From Fig. 3, T_{su} and T_m are time constants of the opamp A_2 with unity gain and the response time of voltage-controlled amplifier A_{mul} , respectively. The time constant T_{su} of the opamp A_2 is equal to $1/GBP$, where GBP is the gain bandwidth product of the opamp A_2 . Note that the time constants T_{su} , T_m , and T_{SH} are much less than the period of the excitation frequency. Therefore, the transfer function of the proposed scheme in Fig. 3 can be approximated as



Fig. 3. Block diagram of Fig. 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2} \right) s + 1 \right] K_m K_S}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2} \right) s + K_m K_S K_f} v_{ref}(s) - \frac{\alpha_a T_I s \left[\left(T_m + T_{su} - \frac{T_{ex}}{2} \right) s + 1 \right]}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2} \right) s + K_m K_S K_f} \Delta T(s). \quad (16)$$

Practically, the feedback gain K_f is assigned as $1/K_m K_S$. Also, the degree of change in ambient temperature is much lower than the excitation frequency. Then, the zeros of the second term on the right-hand side of Eq. (16) satisfy the condition of $|(T_m + T_{su} - T_{ex}/2)\omega| \ll 1$ and Eq. (16) can be approximately given by

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2} \right) s + 1 \right] K_m K_S}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} v_{ref}(s) - \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s). \quad (17)$$

From Eq. (17), the condition of $T_I > T_{ex}/2$ is assigned for stability consideration. The steady-state behavior against the signal v_{ref} for $K_m = 1$ can be given by

$$v_a = K_S v_{ref} = 2K_L v_{ref}. \quad (18)$$

It can be seen that the amplitude of the signal v_a is only dependent on the sensitivity of the LVDT. If the change in ambient temperature, ΔT , is considered, then the derivation of the signal v_a against the temperature ΔT can be written as

$$v_a(s) = - \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s). \quad (19)$$

Practically, the change in ambient temperature, ΔT , is slow against the excitation frequency, and the time constant T_I is much larger than the period T_{ex} of the excitation frequency f_{ex} to prevent the phase shift caused by the sampling signal of the SHC. Therefore, Eq. (19) can be approximated as

$$v_a(s) = - \frac{\alpha_a T_I s}{T_I s + 1} \Delta T(s). \quad (20)$$

The integral time T_I can be determined as $T_I \geq 10T_{ex}$. From the circuit in Fig. 2, the settling time T_S for the sudden change in ambient temperature, ΔT , can be measured from the interval time of the maximum change in the signal v_a to decrease to 0.1% and can be given by

$$T_S = 6.908T_I. \quad (21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Practically, the integral time T_I is assigned as $10T_{ex}$ for the fast response time. Then, the settling time T_S is about 13.816 ms.

4. Experimental Results

The proposed circuit in Fig. 2 was implemented to confirm the circuit performance. The active devices used in the circuit were commercially available devices such as the opamp LF351 for A_1 and A_2 , the voltage-controlled amplifier A_{mul} formed by the analog multiplier AD633, the SHC LF398 for A_{h1} and A_{h2} , and the comparator LM339 for A_{C2} . The comparator A_{C1} and the transistor Q_1 were provided in the same integrated circuit package as LM311. The GBPs of the opamps A_1 and A_2 are about 3 MHz and the time constant T_{su} can be approximated as 53 ns. The LVDT of ± 12.5 mm stroke range and the sensitivity of 69 mV/mm/V at 5 kHz were used in this study.⁽⁶⁾ The voltage gain K_m of the voltage-controlled amplifier A_{mul} was set to 1. The resistors $R_3 = R_4 = 30$ k Ω and $R_{v1} = R_{v2} = 10$ k Ω were assigned. The supply voltages were set to ± 12 V. The excitation signal v_{sin} was assigned as a 5 kHz sinusoidal wave of 2 V peak-to-peak voltage, where the period T_{exc} of the excitation frequency was calculated as 0.2 ms. The reference voltage v_{ref} was set to 1 V. The capacitances $C_{h1} = C_{h2} = 0.01$ μ F were used for the SHCs A_{h1} and A_{h2} , which caused the acquisition time of about $T_a = 6.5$ μ s. For the peak amplitude finder, the capacitance C_p was chosen as 0.1 μ F. Therefore, the resistances R_p and R_s were determined from Eqs. (12) and (14) as 92.16 and 9.73 k Ω , respectively. From Eq. (21), the integral time T_I was assigned to equal $10T_{exc}$ or 2 ms for the fast response time and the resistor $R_1 = 20$ k Ω was calculated for the capacitance C_I set to 0.1 μ F. The resistance $R_2 = 300$ k Ω was assigned for the condition of $R_2 \gg R_1$ to avoid the unstable operation of the opamp A_1 . The variable resistor R_{v1} was adjusted for scaling the voltage v equal to the reference voltage v_{ref} at room temperature. Figure 4 shows the signal waveforms v_{ex} and v_{sin} of the proposed scheme in Fig. 2. It also shows the phase shift between the signals v_{ex} and v_{sin} of about 18 $^\circ$. The output



Fig. 4. Measured waveforms of v_{ex} and v_{sin} .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

voltage v_a of the SHC A_{in} is equal to the peak amplitude of the signal v_{sum} because the sampling signal v_C occurred at the peak-amplitude position of the signal v_{sum} . To verify the temperature performance, the LVDT was operated under the varying ambient temperature from 20 to 70 °C and the varying core position of the LVDT from -10 to 10 mm. The relative error of the measured results in percentage can be expressed as

$$relative\ error(\%) = \frac{|\Delta l|}{l} \times 100\%, \quad (22)$$

where Δl denotes the error between the measured and actual values. The temperature effect in the core displacement signal v_a without temperature compensation is shown in Fig. 5(a). Figure 5(b) shows the measured results of the core displacement signal with the temperature compensation. It can be seen that the proposed technique can reduce the maximum relative error from 6.52 to 0.098%. Figure 6 shows the drift of the offset voltage of the output signal v_{di}

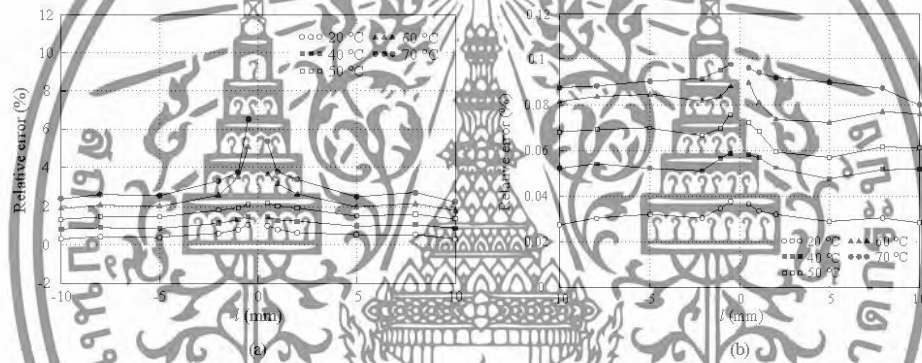


Fig. 5. Measured results. (a) Without temperature compensation and (b) proposed technique.

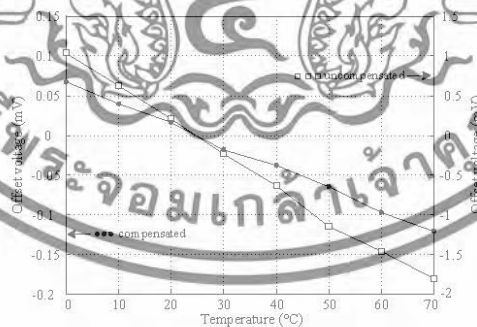


Fig. 6. Offset voltage against variation in ambient temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

against the variation in ambient temperature from 0 to 70 °C at the core position of 0 mm. From Fig. 6, the maximum drift of the offset voltage of about -0.12 mV is observed.

5. Conclusions

A technique to reduce the error of the LVDT signal caused by the variation in ambient temperature has been proposed. The effect of the change in ambient temperature was discussed in detail. The proposed technique required the integral action to reduce the error caused by the change in ambient temperature. The proposed circuit was implemented using commercially available devices. The performance characteristics of the proposed circuit were discussed and confirmed by experimental implementation. It is evident that the proposed scheme provides adequate performance for the applications of the LVDT in an environment with a highly fluctuating temperature such as a steam control valve, a power turbine, a nuclear reactor, a flight control actuation system, a variable area nozzle for aircraft, and an automotive active suspension system.

Acknowledgments


This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMUTL), Thailand, under Grant No. KREF15701.

References

1. R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition* (Wiley, New York, 2001) p. 229.
2. S. Ceňinkun, *Mechatronics* (Wiley, New York, 2006) p. 227.
3. S. Lee and W. Kim, *IEEE Trans. Control Syst. Technol.*, **18** (2010) 859.
4. M. Félix, A. Lizarraga, A. Islas, and A. Gonzales, *36th Conf. IEEE Industrial Electronics Society (IECON, 2010)* 1769–1772.
5. G. Chen, B. Zhang, B. Liu, and H. Ding, *IEEE Sensors J.*, **15** (2015) 2246.
6. J. Dee, K. C. Lee, S. Cho, and S. H. Sim, *Sensors*, **17** (2017) 2317.
7. W. Petchmaneeelunka, K. Songsuwankit, A. Rerkrafi, and V. Riewruja, *3rd Int. Conf. Control, Automation and Robotics (ICCAR2017)* 758–761.
8. W. Petchmaneeelunka, K. Songsuwankit, and V. Riewruja, *Inf. Rev. Electr. Eng.*, **11** (2016) 340.
9. W. Petchmaneeelunka, K. Songsuwankit, and V. Riewruja, *9th Int. Conf. Computer and Automation Engineering (ICCAE 2017)* 193–197.
10. A. Drumca, A. Vasile, M. Comes, and M. Blejan, *1st Electronic System Integration Technology Conf. (ESTC 2006)* 629–634.
11. R. Casanella, O. Casas, and R. Pallas-Areny, *Meas. Sci. Tech.*, **16** (2005) 1637.
12. C. S. Koukourlis, V. K. Trigonidis, and J. N. Sahnos, *IEEE Trans. Instrum. Meas.*, **42** (1993) 926.
13. D. A. Johns and K. Martin, *Analog Integrated Circuit Design* (Wiley, New York, 1997) p. 389.
14. K. Ara, *IEEE Trans. Instrum. Meas.*, **IM-21** (1972) 249.
15. S. C. Saxena and S. B. L. Seksena, *IEEE Trans. Instrum. Meas.*, **38** (1989) 748.
16. T. S. Smith, U.S. Patent US 5037866 A (1991).
17. F. Golnaraghi and B. C. Kuo, *Automatic Control System* (Wiley, New York, 2010) p. 206.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

International Review of Electrical Engineering

Country Italy -  [SJR Ranking of Italy](#)

Subject Area and Category [Engineering](#)
[Electrical and Electronic Engineering](#)

Publisher [Praise Worthy Prize](#)

Publication type Journals

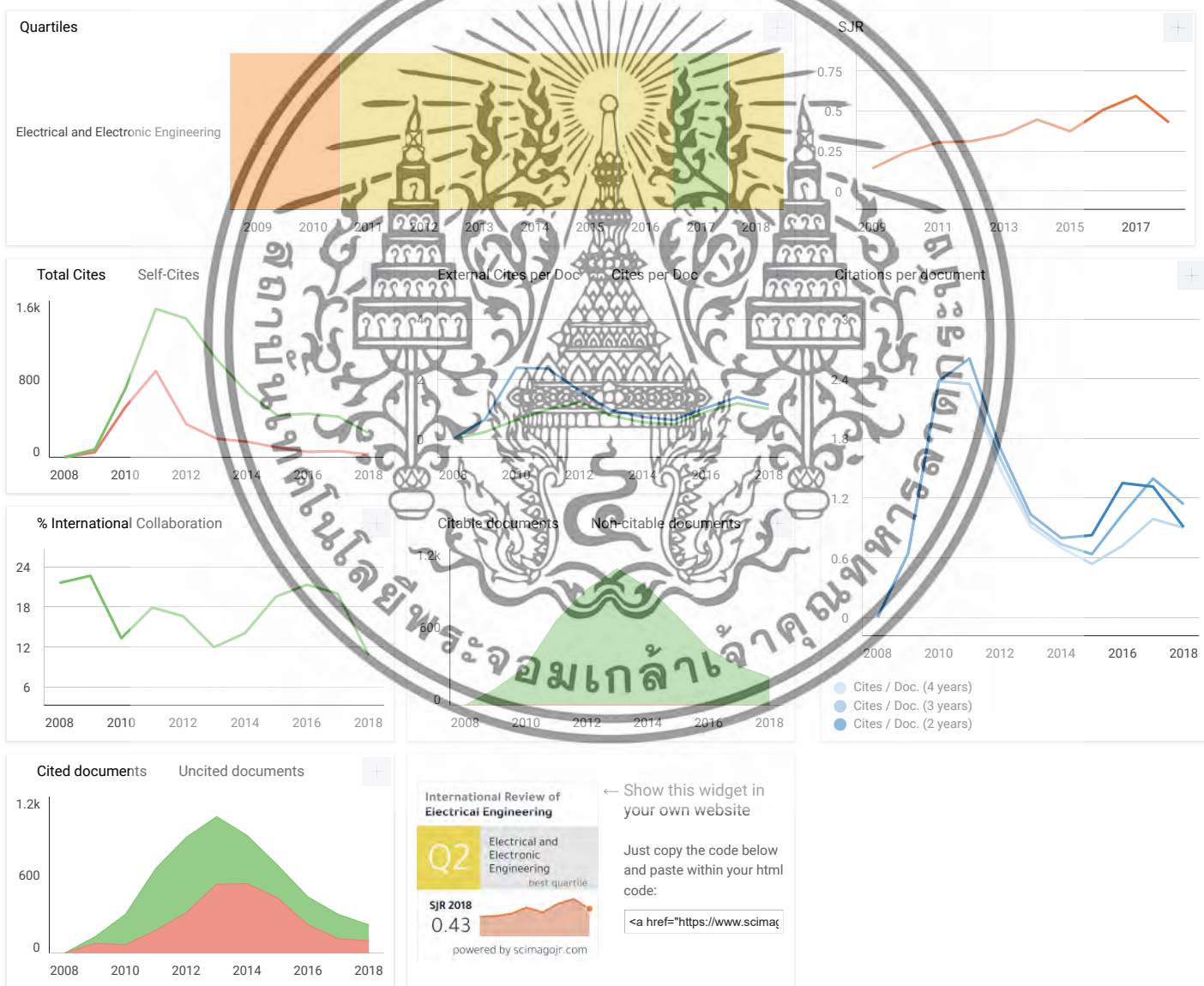
ISSN 18276660

Coverage 2008-ongoing

[Join the conversation about this journal](#)

27

H Index



A **Aditi Datta** 2 months ago

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
It comes under SCIMAGO. What does the word SCIMAGO mean?
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

reply

International Review of Electrical Engineering

Scopus coverage years: from 2008 to 2017

Publisher: Praise Worthy Prize

ISSN: 1827-6660 E-ISSN: 1827-6679

Subject area: [Engineering: Electrical and Electronic Engineering](#)

[View all documents >](#)

[Set document alert](#)

[Visit Scopus Journal Metrics >](#)

CiteScore 2017 **1.29** ⓘ

SJR 2017 **0.594** ⓘ

SNIP 2017 **0.685** ⓘ

[CiteScore](#) [CiteScore rank & trend](#) [Scopus content coverage](#)

CiteScore 2017

Calculated using data from 30 April, 2018

CiteScore rank ⓘ

1.29 = $\frac{\text{Citation Count 2017} = 383 \text{ Citations}}{\text{Documents 2014 - 2016}^* = 297 \text{ Documents}}$

*CiteScore includes all available document types

[View CiteScore methodology >](#)

[CiteScore FAQ >](#)

Category	Rank	Percentile
Engineering		
Electrical and Electronic Engineering	#271/644	58th

CiteScoreTracker 2018 ⓘ

Last updated on 17 September, 2018

[View CiteScore trends >](#)

[Add CiteScore to your site &](#)

0.49 = $\frac{\text{Citation Count 2018} = 107 \text{ Citations to date}}{\text{Documents 2015 - 2017} = 217 \text{ Documents to date}}$

Metrics displaying this icon are compiled according to Snowball Metrics, a collaboration between industry and academia.

About Scopus

- [What is Scopus](#)
- [Content coverage](#)
- [Scopus blog](#)
- [Scopus API](#)
- [Privacy matters](#)

Language

- [日本語に切り替える](#)
- [切换到简体中文](#)
- [切换到繁體中文](#)
- [Русский язык](#)

Customer Service

- [Help](#)
- [Contact us](#)

ELSEVIER

[Terms and conditions >](#) [Privacy policy >](#)

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V. We use cookies to help provide and enhance our service and tailor content. By continuing, you agree to the use of cookies.

RELX Group™

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

International Review of Electrical Engineering (IREE)

Contents

<p>Electric Fracturing Using Flying Capacitor Multi-Level Converters <i>by Henda Jabberi, Faouzi Ben Ammar</i></p>	230
<p>Condition Monitoring of Wind Power Converters Using Heat Flux Sensor <i>by Elvira Baygildina, Lindmila Smirnova, Raimo Juntunen, Kirill Murashko, Andrey V. Mityakov, Mikko Kuisma, Olli Pyrbönen, Pasi Peltoniemi, Katja Hynynen, Vladimir Y. Mityakov, Sergey Z. Supozhnikov</i></p>	239
<p>Ripple Reduction in BLDC Motor Based on Cascaded DC-DC Converter <i>by V. Viswanathan, S. Jeevanathan</i></p>	247
<p>Model Simulation of AC Home Electric Vehicle Chargers Based on Charging Cycle Power Quality Analysis <i>by Julio C. Chinchilla, Jairo A. Caballero, Javier Rosero</i></p>	257
<p>Bayesian Inference of Power System Insulation Reliability in the Presence of Voltage Harmonics <i>by Elio Chiodo, Giovanni Mazzanti</i></p>	266
<p>On the Correlation between Prosumers in Probabilistic Analysis of Low Voltage Distribution Systems <i>by François Valée, François Moutier, Vasiliki Klonari, Jean-François Toubeau, Fabian Lecron, Zacharie De Grève, Jacques Lobry</i></p>	277
<p>Analysis of Transient Signals in a Substation Capacitor Bank System Using an Experimental Setup <i>by T. Patcharoen, A. Ngopitakul</i></p>	284
<p>A Kalman Latency Compensation Strategy for Model Predictive Control to Damp Inter-Area Oscillations in Delayed Power Systems <i>by A. Molina-Cabrera, M. A. Rúa</i></p>	296
<p>A Fuzzy Diagnostic System for Incipient Transformer Faults Based on DGA of the Insulating Transformer Oils <i>by Ibrahim B. M. Taha, Sherif S. M. Gboneim, Hatim G. Zaim</i></p>	305
<p>A Method for Monitoring Voltage Disturbances Based on Discrete Wavelet Transform and Adaptive Linear Neural Network <i>by Dinh Thanh Viet, Nguyen Huu Hien, Ngo Minh Khoa</i></p>	314
<p>CFAR Detection in the Framework of Time-Frequency Analysis <i>by H. L. Beklaouç, M. Hamadouche, M. Mimi, A. Taleb-Ahmed</i></p>	323
<p>A 3-5 GHz Low Power UWB Mixer Using Tunable Active Inductors <i>by A. Neifar, G. Bouzid, I. Barraji, M. Masmondi</i></p>	331
<p>Accurate LVDT Signal Converter <i>by W. Petchmaneelumka, K. Songsuwankit, V. Riewruja</i></p>	340

Accurate LVDT Signal Converter

W. Petchmaneelumka, K. Songsuwankit, V. Riewruja

Abstract – A novel technique to implement a signal converter for an inductive displacement transducer, a linear variable differential transformer (LVDT), is proposed in this paper. The technique is based on the use of the proposed peak-amplitude finder and the zero-order sample and hold circuit (ZSH) instead of the synchronous demodulator used in traditional approach. The advantage of this technique is that the phase shift due to the dominant pole of the low-pass filter used in the traditional synchronous demodulator is avoided. Therefore, the fast response time of the proposed LVDT signal converter is achieved. The core displacement signal, which is varied in proportion to the position of the moving core of the LVDT, is accurately extracted to direct-current (DC) voltage signal. The reference signal used to generate the control signal for the ZSH is directly provided by the output signal of the LVDT to prevent the phase shift caused by the LVDT structure. Performances of the proposed technique are discussed in detail and confirmed by the experimental demonstration using commercial devices. The purpose of the proposed technique is emphasized in terms of high accuracy, fast response, simple configuration and low cost. Copyright © 2016 Praise Worthy Prize S.r.l. - All rights reserved.

Keywords: LVDT, Zero-Order Sample and Hold Circuit, Peak-Amplitude Finder, Charge Amplifier, Signal Converter, Synchronous Demodulator

Nomenclature

α	Attenuation factor
β	Voltage gain parameter
$\Delta\theta_a$	Phase shift of peak amplitude finder
$\Delta\theta_s$	Phase shift between voltage signals v_a and v_b
θ_r	Position of rising edge
θ_f	Position of falling edge
ε_1	Error from actual value
ε_2	Error of held voltage
φ_p	Phase shift between primary winding and secondary winding
φ_s	Phase shift between voltage signals v_{s1} and v_{s2}
ω	Angular frequency
f_{ex}	Excitation frequency
k_f	Sensitivity of LVDT
l	LVDT core position deviated from null position
l_{null}	Null position of LVDT core
t_{ac}	Acquisition time
T_{ex}	Period of excitation frequency
UGB	Unity gain bandwidth
V_1	Average voltage between voltage signal v_a and negative saturation voltage of opamp A_1
V_{ap}	Positive peak amplitude of voltage signal v_a
V_D	Threshold voltage of diode D_1
V_E	Peak amplitude of excitation signal
V_g	DC offset voltage
V_{nsat}	Negative saturation voltage of output opamp A_1
v_a	Input signal for peak amplitude finder
v_b	Reference signal for charge amplifier
v_d	LVDT signal
v_h	Held voltage of ZSH

v_{ol}	Demodulator output signal
v_p	Output voltage of opamp A_1
v_{s1}	Voltage signal of secondary winding L_{s1}
v_{s2}	Voltage signal of secondary winding L_{s2}

I. Introduction

Linear variable differential transformer (LVDT) transducer plays an important role in instrumentation and measurement systems. The advantages of LVDT transducer are evident in the terms of high linearity, sensitivity and durability [1]-[3]. Many applications of LVDT transducer can be found in the field of engineering, industries, scientific and medical equipment. Most of these applications aim to measure displacement, position, level, flow, force and pressure [4]-[6]. The LVDT structure comprises a primary winding and two secondary windings where the core is the moving part used to sense the displacement. The operation of LVDT requires an excitation signal applied to primary winding. Two secondary windings are connected in series with opposed configuration. Therefore, the LVDT signal is the difference of two signals from secondary windings in the form of amplitude modulation with suppressed carrier. Traditional implementation of the LVDT signal converter to extract a core displacement signal exploits an envelope detector, formed by diode rectifier and low-pass filter [3]. However, this technique exhibits a large error on the core displacement signal at a small magnitude of the LVDT signal. This is due to the threshold voltage of diode used

in the envelope detector. To prevent the error mentioned above, the LVDT signal converter based on a synchronous demodulator should have more attention. Usually, the technique to realize a synchronous demodulator is based on the use of analog multiplier and low-pass filter [4], [6]-[9]. An alternative form of a synchronous demodulator based on analog switch and integrator is presented in [10], [11]. The configurations of these approaches do not present the diode in signal path. Thus, the inaccuracy caused by the threshold voltage of diode is prevented. However, the response time of these approaches is deteriorated because of the large time constant caused by the dominant pole of the low-pass filter. In addition, the low-pass filter and the excitation signal used for these approaches are assigned for the specific frequency. The deviation from the specific frequency of the excitation signal will cause an erroneous operation. It is known that the “sinc” weighting function indicated in the transfer function of a zero-order sample and hold circuit (ZSH) provides a behavior like a low-pass filter [12]. The control signal of the ZSH is provided in form of a narrow pulse signal positioned at the peak amplitude of the LVDT signal. If the LVDT signal is applied to the ZSH where the control signal is set to be synchronized with the excitation signal, then only the peak envelope of the LVDT signal is achieved at the output of the ZSH. The merit of this technique is that the low-pass filter is unrequired. This principle can be found in recent approaches [13]-[18] that provide the control signal for the ZSH directly from the excitation signal. Unfortunately, the accuracy of these approaches is disturbed by the phase shift between primary winding and secondary winding of the LVDT that causes the control signal for the ZSH missed the peak position of the LVDT signal. It should be noted that the large pulse width of the control signal of the ZSH will cause a ripple on the resulting signal. Therefore, a low-pass filter is required so that the response time of the converter will be increased. In this paper, a method to implement an accurate LVDT signal converter is described. The proposed LVDT signal converter provides a simple circuit configuration using commercial available device. The realization technique is based on the use of ZSH where the control signal of the ZSH is directly provided by the LVDT signal using the proposed peak-amplitude finder to prevent the phase shift between primary winding and secondary windings. Also the pulse width of the control signal for the ZSH is assigned to narrow to avoid the use of a low-pass filter. Therefore, the proposed configuration obtained shows high accuracy and a fast response. Moreover, the proposed technique can also be provided to replace the traditional synchronous demodulator used in the measurement and instrumentation systems.

II. Circuit Description

II.1. Principle

A simplified schematic diagram of LVDT is depicted

in Fig. 1(a). The voltage signal v_{ex} is the excitation signal applied for the primary winding L_p , $v_{ex} = V_E \sin \omega t$.

The secondary winding signals v_{S1} and v_{S2} can be simply written as:

$$v_{S1} = k_t V_E (l_{null} - l) \sin(\omega t - \phi_p) \quad (1a)$$

and:

$$v_{S2} = k_t V_E (l_{null} + l) \sin(\omega t - \phi_p) \quad (1b)$$

where V_E is the peak amplitude of the excitation signal v_{ex} , k_t is a sensitivity of LVDT, l_{null} and l denote the null position and the core position deviated from null position, respectively, ϕ_p is a phase shift between the primary winding and the secondary winding.

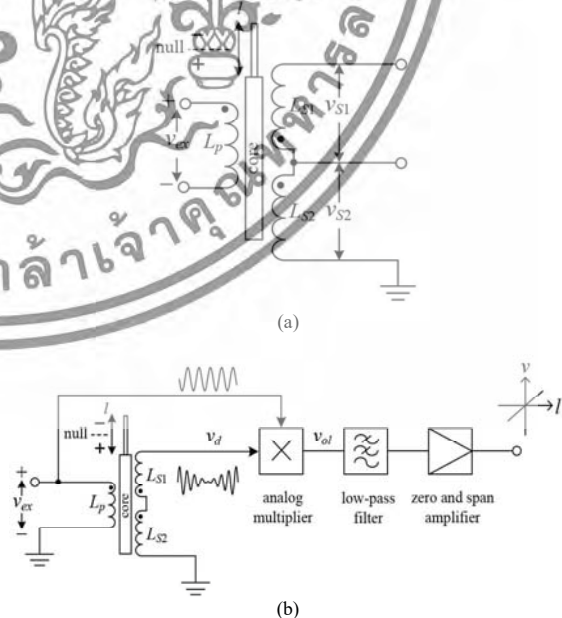
From 1(a) and 1(b), the LVDT signal v_d can be stated as:

$$v_d = v_{S2} - v_{S1} = 2k_t V_E l \sin(\omega t - \phi_p) \quad (2)$$

If $k_t V_E$ is constant, then the amplitude of the LVDT signal v_d depends on the core position l . In tradition, the synchronous demodulator using an analog multiplier is employed to extract the core position signal as shown in Fig. 1(b). The demodulator output signal v_{ol} can be given by:

$$v_{ol} = k_t V_E l [\cos \phi_p + \cos(2\omega t - \phi_p)] \quad (3)$$

From (3), the second term in the square bracket is removed by a low-pass filter to obtain the core position signal.



Figs. 1. (a) Simplified diagram of LVDT, (b) Traditional LVDT signal converter

There are two disadvantages of the traditional LVDT signal converter using the synchronous demodulator.

Firstly, the dominant pole caused by low-pass filter will deteriorate the response time of the converter. Secondly, the phase shift ϕ_p will cause an inaccuracy of the core position signal.

II.2. Proposed LVDT Signal Converter

The block diagram of the proposed LVDT signal converter is shown in Fig. 2(a).

The proposed converter provides a simple configuration obtaining high performance. From Fig. 2(a), the difference amplifier is used to provide the signal v_a by the LVDT signal v_d and the signal v_{S2} .

The signal v_a is applied to the proposed peak amplitude finder as the reference signal to obtain the control signal v_c for the ZSH. The voltage signal v_a can be stated as:

$$v_a = 2v_{S2} - (v_{S2} - v_{S1}) = k_f V_E I_{mul} \sin(\omega t - \phi_p) \quad (4)$$

The signal waveforms of v_a and v_d are shown in curves (i) and (ii) of Fig. 2(c), respectively.

Usually, the control signal for the ZSH can be simply obtained by the excitation signal [6]. However, the disadvantage of this technique is that the position of the control signal for the ZSH depends on the magnitude and the frequency of the excitation signal. In addition, the large pulse width of the control signal will cause the ripple at the resulting signal.

Therefore, the low-pass filter is required for the recent technique to eliminate the ripple. From Fig. 2(b), the signal v_a is applied to the proposed peak amplitude finder as a reference signal to generate the control signal for the ZSH.

The proposed peak amplitude finder is achieved using the behavior of a charge amplifier.

An operational amplifier (opamp) A_1 and capacitors C_1 and C_2 form a charge amplifier where the voltage across capacitor C_1 is limited by the diode D_1 . It should be noted that the voltage gain of the charge amplifier is equal to $(1+C_2/C_1)$. The voltage V_1 is an average voltage between the voltage signal v_a and the negative saturation voltage of the output stage of opamp A_1 , which can be expressed as

$$V_1 = \frac{C_2}{(C_1 + C_2)} V_{ap} + \frac{C_1}{(C_1 + C_2)} (V_{nsat} - V_D) \quad (5)$$

where V_{ap} and V_D denote the positive peak amplitude of the voltage signal v_a and threshold voltage of diode D_1 , respectively, V_{nsat} is the negative saturation voltage of the output stage of opamp A_1 .

The voltage signal v_b exhibits a result of the voltage signal v_a limited off a negative part determined by the voltage V_1 as shown in curve (iii) of Fig. 2(c), which can be given by:

$$v_b = \begin{cases} v_a & \text{for } v_a > V_1 \\ V_1 & \text{for } v_a \leq V_1 \end{cases} \quad (6)$$

Opamp A_1 provides the output voltage v_p for the voltage signal v_a greater than the limited voltage V_1 of the voltage signal v_b . Consequently, the output voltage v_p of opamp A_1 can be written as:

$$v_p = \begin{cases} \left(1 + \frac{C_2}{C_1}\right)(v_a - V_1) + V_{nsat} & \text{for } v_a > V_1 \\ V_{nsat} & \text{for } v_a \leq V_1 \end{cases} \quad (7)$$

The output voltage v_p of opamp A_1 is attenuated with the factor α , where $\alpha = R_b / (R_a + R_b)$, adjusted by the variable resistor R_{vr} . Therefore, the peak-amplitude position of the voltage signal v_a can be determined by comparing the voltage signals αv_p and v_b using the comparator A_2 . Such comparator A_2 generates the output voltage v_c to control the action of the ZSH SH_1 for holding the LVDT signal v_d at the position of the peak amplitude or the quarter cycle.

The pulse width of the signal v_c should be narrow to avoid the ripple on the output signal of the ZSH by adjusting the factor α to an appropriate value. The control pulse v_c is set to logic "1" for $\alpha v_p > v_b$, otherwise "0", as shown in curve (iv) of Fig. 2(c). For the core position in "+" range, the control pulse v_c forces the ZSH SH_1 to hold the positive peak amplitude of the LVDT signal v_d as the held voltage v_h shown in the right of curve (v) of Fig. 2(c). For the core position in "-" range, the LVDT signal v_d and the voltage signal v_a are 180° out of phase.

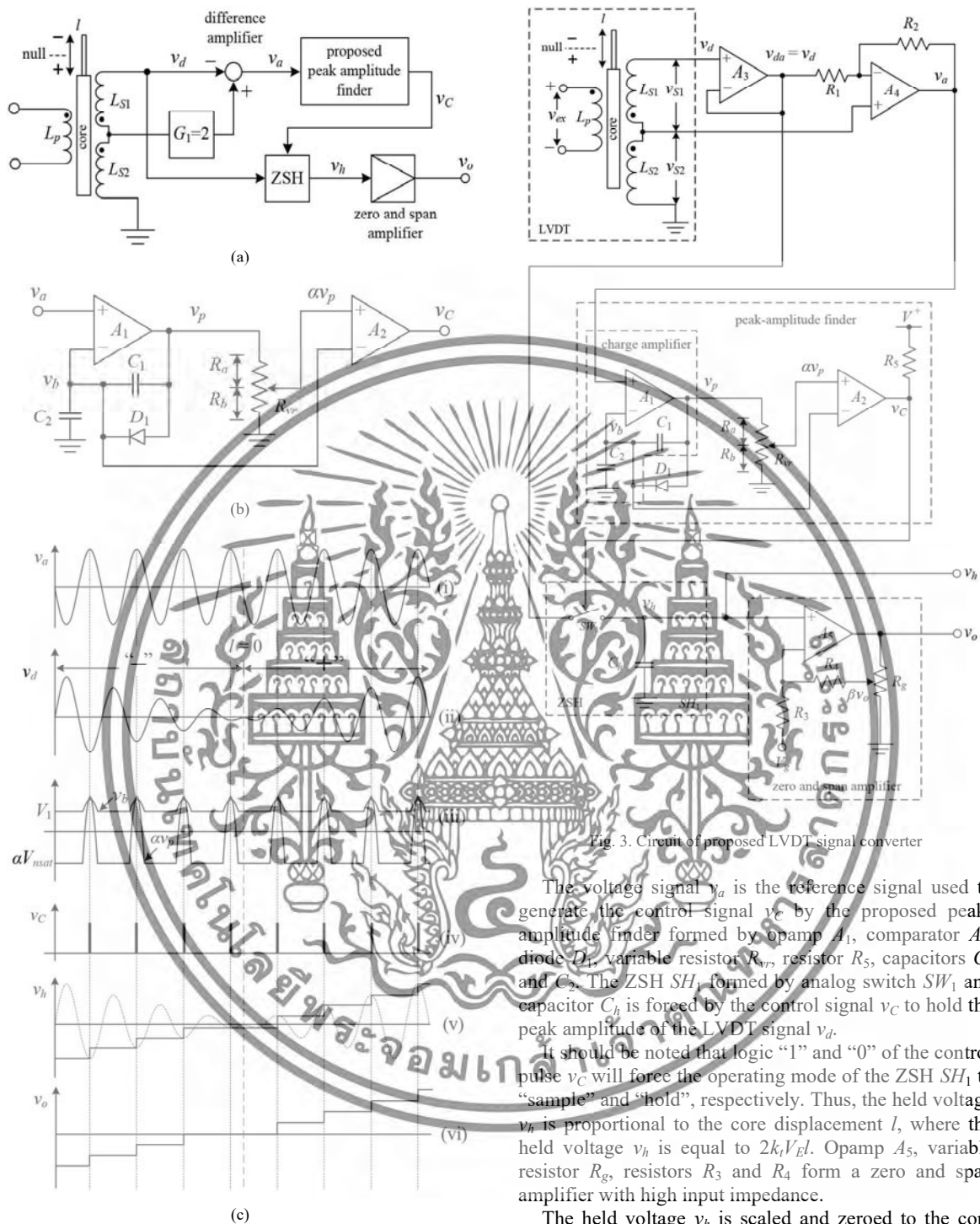
Therefore, the control signal v_c is occurred at the negative peak amplitude of the LVDT signal v_d . As a result, the core displacement signal or the held voltage v_h is obtained by the negative envelope of the LVDT signal v_d as shown in the left of curve (v) of Fig. 2(c). It can be seen that the phase shift ϕ_p occurred in the LVDT signal v_d of (2) and the reference signal v_a of (4) are the same.

Therefore, the resulting signal is unaffected by the phase shift ϕ_p . It can be seen that the offset voltage is occurred at the core position $l = 0$. Therefore, a zero and span amplifier is provided for scaling and zeroing the held voltage v_h to a desired signal v_o as shown in curve (vi) of Fig. 2(c).

The circuit diagram of the proposed LVDT signal converter is shown in Fig. 3. The proposed circuit consists of four general-purpose opamps and a comparator. Opamp A_3 forms a voltage follower forcing the voltage signal v_{da} to be equal to the voltage signal v_d .

Opamp A_4 , resistors R_1 and R_2 form a difference amplifier and the voltage signal v_a can be stated as:

$$v_a = \left(1 + \frac{R_2}{R_1}\right)v_{S2} - \frac{R_2}{R_1}(v_{S2} - v_{S1}) \quad (8)$$



Figs. 2. (a) Block diagram of proposed LVDT signal converter, (b) Proposed peak-amplitude finder, and (c) Operating waveforms

If the resistances R_1 and R_2 are set to equal, then the voltage signal v_a can be written as:

$$v_a = (v_{S1} + v_{S2}) = k_t V_E l_{null} \sin(\omega t - \phi_p) \quad (9)$$

The voltage signal v_a is the reference signal used to generate the control signal v_c by the proposed peak-amplitude finder formed by opamp A_1 , comparator A_2 , diode D_1 , variable resistor R_p , resistor R_5 , capacitors C_1 and C_2 . The ZSH SH_1 formed by analog switch SW_1 and capacitor C_b is forced by the control signal v_c to hold the peak amplitude of the LVDT signal v_d .

It should be noted that logic “1” and “0” of the control pulse v_c will force the operating mode of the ZSH SH_1 to “sample” and “hold”, respectively. Thus, the held voltage v_h is proportional to the core displacement l , where the held voltage v_h is equal to $2k_t V_E l$. Opamp A_5 , variable resistor R_g , resistors R_3 and R_4 form a zero and span amplifier with high input impedance.

The held voltage v_h is scaled and zeroed to the core displacement signal v_o as a desired range of operation by a zero and span amplifier. If $R_4 \gg R_g$, then the output signal v_o can be approximately given by:

$$v_o = \left(1 + \frac{R_4}{R_3}\right) \frac{2k_t V_E l}{\beta} - \frac{R_4}{R_3} \frac{V_g}{\beta} \quad (10)$$

where $0 < \beta \leq 1$ is a voltage gain parameter and V_g denotes DC offset voltage used to eliminate the residual voltage of the LVDT at null position.

III. Performance Analysis

There are three factors disturbing the performance of the proposed LVDT signal conditioner. The first factor is due to the phase shift $\Delta\theta_a$ of the voltage signal v_p against the voltage signal v_a . This phase shift $\Delta\theta_a$ is caused by the peak-amplitude finder. Usually, the transfer function of an opamp can be approximated to first-order system [19], [20]. Thus, the phase shift $\Delta\theta_a$ can be given by:

$$\Delta\theta_a = -\tan^{-1} \left[\frac{(C_1 + C_2) f_{ex}}{C_1 UGB} \right] \quad (11)$$

where f_{ex} and UGB are the excitation frequency and the unity gain bandwidth of opamp, respectively.

If $C_1 = 0.001 \mu F$, $C_2 = 0.01 \mu F$, $f_{ex} = 5 \text{ kHz}$ and $UGB = 4 \text{ MHz}$, then the phase shift $\Delta\theta_a$ of about -0.78° is observed. The phase shift $\Delta\theta_a$ causes the position of the control pulse v_C shifted from the peak-amplitude position of the LVDT signal v_d at 90° to 90.78° for the core position in “+” range. Also, the position of the control pulse v_C is shifted from -90° to -90.78° of the negative peak amplitude of the LVDT signal v_d for the core position in “-” range. The second factor is due to the wide pulse width of the control pulse v_C that forces the ZSH SH_1 to hold the LVDT signal v_d after the quarter cycle position of the LVDT signal v_d .

Therefore, the held voltage of the ZSH SH_1 is less than the peak amplitude of the LVDT signal v_d . To minimize the mentioned above error, the pulse width of the control pulse v_C is assigned to meet the acquisition time t_{ac} of the ZSH SH_1 [21]. The relationship between the factor α and the acquisition time t_{ac} can be expressed as:

$$\alpha = \frac{V_{ap} \sin \left[90^\circ \left(1 - 2 \frac{t_{ac}}{T_{ex}} \right) \right]}{k(V_{ap} - V_1) + V_{nsat}} \quad (12)$$

where $k = (1 + C_2/C_1)$ denotes the voltage gain of the charge amplifier and $T_{ex} = 1/f_{ex}$. By the experimental implementation, the parameters in (12) can be defined as $f_{ex} = 5 \text{ kHz}$, $k = 11$, $V_1 = 2.28 \text{ V}$, $V_{ap} = 2.92 \text{ V}$ and $V_{nsat} = -3.52 \text{ V}$. If the acquisition time t_{ac} of the ZSH SH_1 is measured as $1.8 \mu s$, then the factor α of about 0.83 is observed. The factor α can be obtained by adjusting the resistances R_a and R_b of the variable resistor R_{vr} .

The position of rising edge θ_r and falling edge θ_f of the control signal v_C against the LVDT signal v_d can be given by:

$$\theta_r = \sin^{-1} \left[\frac{\alpha(kV_1 - V_{nsat})}{(\alpha k - 1)V_{ap}} \right] - \Delta\theta_a \quad (13)$$

and:

$$\theta_f = 180^\circ + 2\Delta\theta_a - \theta_r \quad (14)$$

From (13) and (14), the position of rising edge θ_r and falling edge θ_f are about 90.11° and 91.45° , respectively.

The falling edge of the control pulse v_C forces the ZSH SH_1 to hold the LVDT signal v_d at the position of $\theta_f = 91.45^\circ$. The percentage error ε_1 from the actual value of the held voltage v_h caused by the position of the falling edge θ_f can be expressed as:

$$\varepsilon_1 = (\sin \theta_f - 1) \times 100\% \quad (15)$$

For $\theta_f = 91.45^\circ$, the percentage error ε_1 can be expected as -0.03% . It can be seen that the held voltage is lower than the peak amplitude of the LVDT signal v_d .

The third factor is due to the phase shift between the voltage signals v_{s1} and v_{s2} , which causes the phase lead on the voltage signal v_a against the LVDT signal v_d .

Phase different $\Delta\theta_s$ between the peak amplitude of the voltage signals v_a and v_d can be given by:

$$\Delta\theta_s = 90^\circ - \tan^{-1} \left(\frac{2l_{null}}{l \sin \phi_s} \right) \quad (16)$$

where ϕ_s is the phase shift between the voltage signals v_{s1} and v_{s2} . If the core of LVDT moves to the maximum position $l = \pm 12.5 \text{ mm}$, l_{null} and ϕ_s are measured as 42.319 mm and 1.617° , respectively, then the phase different $\Delta\theta_s$ is about 0.24° .

From (14), the position of falling edge of the control pulse v_C against the LVDT signal v_d is moved forward from θ_f to $(\theta_f - \Delta\theta_s)$. The percentage error ε_2 of the held voltage v_h of the ZSH SH_1 due to the effect mentioned above can be given by:

$$\varepsilon_2 = [\sin(\theta_f - \Delta\theta_s) - 1] \times 100\% \quad (17)$$

If $\theta_f = 91.45^\circ$ and $\Delta\theta_s = 0.24^\circ$, then the percentage error ε_2 of about -0.02% is obtained.

IV. Experimental Results

The proposed circuit in Fig. 3 was breadboarded to demonstrate the circuit performance using commercially available devices such as opamps LF351, comparator LM339, signal diode 1N4148 and analog switch CD4066. The printed circuit for the prototype of the proposed circuit and the experimental set up are shown in Figs. 4(a) and 4(b), respectively. The power supply voltages were set to $\pm 5 \text{ V}$. The excitation signal was assigned to 5kHz sinusoidal wave of 1V peak amplitude.

The passive devices used in the proposed circuit were chosen to be $R_1 = R_2 = R_4 = 100 \text{ k}\Omega$, $R_3 = 1 \text{ M}\Omega$, $R_5 =$

$2k\Omega$, $R_{vr} = R_g = 5k\Omega$, $C_1 = 0.001\mu F$ and $C_h = C_2 = 0.01\mu F$. The LVDT transducer used in this paper was $\pm 12.5\text{mm}$ stroke range and sensitivity of 69mV/mm/V at 5kHz (OP12.5G from Solartron Metrology).

The voltage gain of the span and zero amplifier is set to 1.45 for the sensitivity of the proposed circuit of 100mV/mm/V by adjusting the variable resistor R_g .

The DC voltage V_g is set to eliminate the offset voltage of the output voltage v_o at null position.

The acquisition time t_{ac} of the ZSH SH_1 of about $1.8\mu\text{s}$ was measured. From practical implementation, the negative saturation voltage V_{nsat} of opamp A_3 and the phase shift ϕ_s were measured as -3.52V and 1.617° , respectively. The peak amplitude of the voltage signal v_a was measured as 2.92V and used to calculate the LVDT null position from (4) as $l_{null} = 42.319\text{mm}$. Signal waveforms of the proposed LVDT signal converter are shown in Fig. 5. It can be seen that the phase shift between the voltage signals v_{ex} and v_d is about 18° .

To observe the linearity of the proposed circuit, the signal of the amplitude modulation with suppressed carrier, where the carrier or the excitation signal was set to sinusoidal wave of 5kHz with peak amplitude 1V and the modulation signal of sawtooth wave with amplitude swept from -0.69V to 0.69V , was used instead of the LVDT signal varied from -10mm to 10mm .

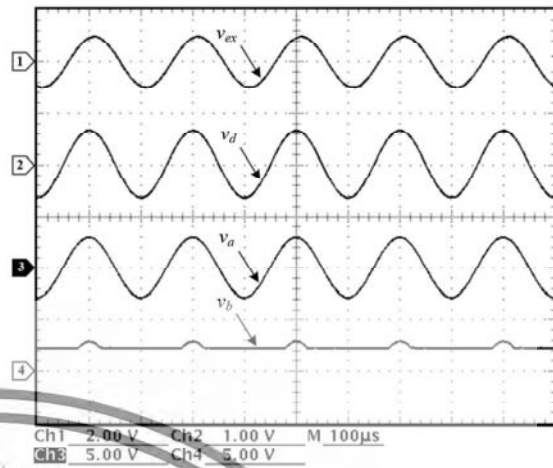
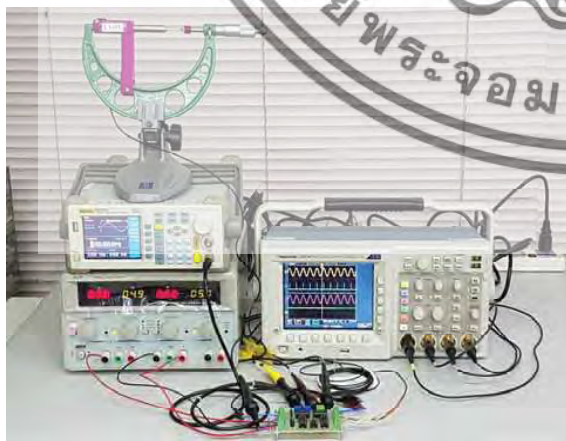
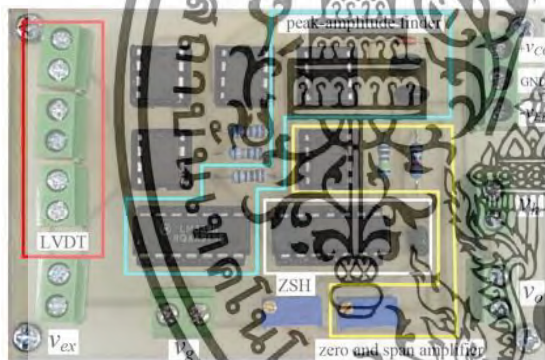
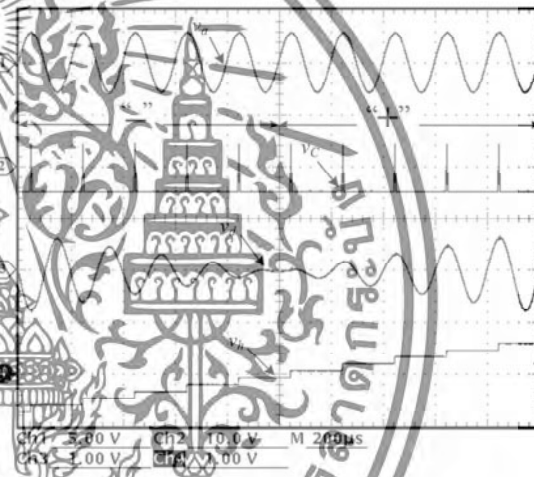


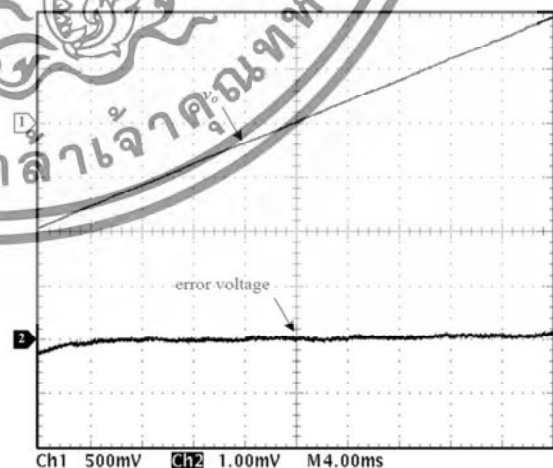
Fig. 5. Signal waveforms of v_{ex} , v_d , v_a , and v_b



Figs. 4. (a) Prototype of proposed circuit, (b) Experimental set up



(a)



(b)

Figs. 6. (a) Signal waveforms of v_a , v_c , v_d and v_o , (b) Output signal v_o and its error voltage

Fig. 6(a) shows the waveforms of the held signal v_h , the voltage signal v_a , the control pulse v_C and the LVDT signal v_d for the modulation signal of 450Hz sawtooth wave. The output signal v_o and its error voltage are shown in Fig. 6(b) for the modulation signal of 25Hz sawtooth wave.

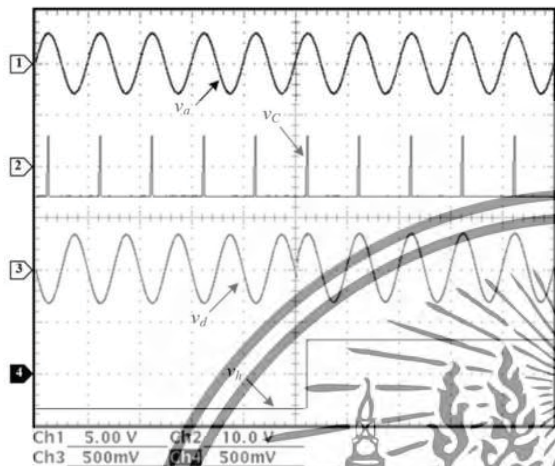


Fig. 7. Dynamic response

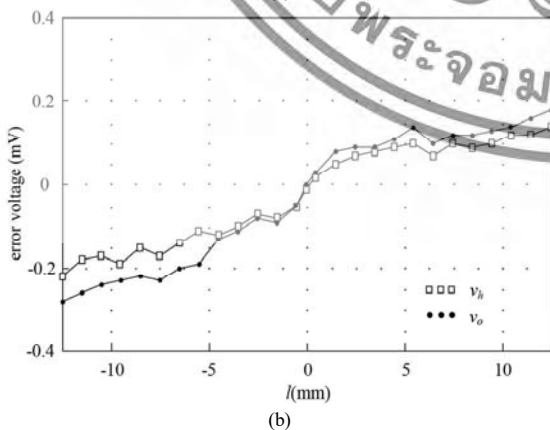
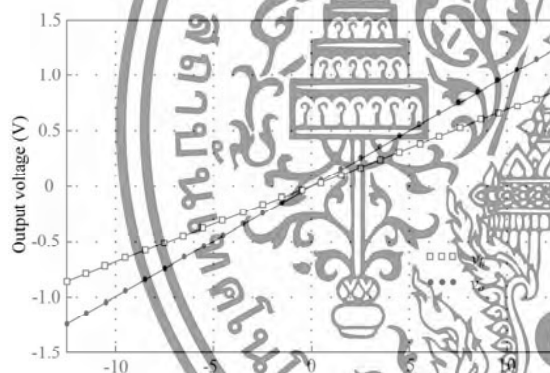


Fig. 8. Measured results: (a) Transfer characteristics, (b) Error voltages of v_h and v_o

The worst-case error of about -0.25mV at the output signal v_o equal to -1V , corresponded to the core position at -10mm , is observed. The step response of the held voltage v_h for the modulation signal of 10Hz square wave with peak amplitude 0.345V , corresponded to the core position stepped from -5mm to 5mm , is shown in Fig. 7. From Fig. 7, the response time of the held signal v_h is settled within quarter cycle of the reference signal v_a . Fig. 8(a) shows plot of DC transfer characteristic of the output signals v_h and v_o versus the core position l varied in full range $\pm 12.5\text{mm}$.

From Fig. 8(a), the sensitivity of the proposed circuit can be measured as 68.88mV/mm/V and 100.02mV/mm/V for the output signals v_h and v_o , respectively. The error of the output signals v_h and v_o from expected value are shown in Fig 8(b). It can be seen that the worst-case errors of the output voltages v_h and v_o for the core position l at -12.5mm are about -0.22mV and -0.28mV , respectively. It is evident that the proposed LVDT signal converter exhibits a superior performance for instrumentation and measurement systems.

Conclusion

A high performance LVDT signal converter has been described in this paper. The realization method is based on the use of the proposed peak-amplitude finder to provide the control signal for the ZSH to extract the core displacement signal. The performances of the proposed LVDT signal converter were discussed in detail and confirmed by experimental implementation.

The results indicate that the proposed scheme obtains high accuracy and a fast response.

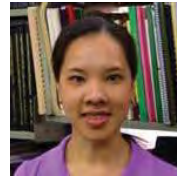
Acknowledgements

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under Grant KREF115701.

References

- [1] K. Ara, A Differential Transformer with Temperature and Excitation-Independent Output, *IEEE Trans. Instrumentation and Measurement*, vol. 1M-21 n. 3, August. 1972, pp. 249 - 255.
- [2] S. C. Saxena and S. B. L. Seksen, A Self-compensated smart LVDT transducer, *IEEE Trans. Instrumentation and Measurement*, vol. 38 n. 3, June 1989, pp.748-753.
- [3] R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition* (John Wiley & Sons, 2001, 229-238).
- [4] S. Cetinkunt, *Mechatronics* (John Wiley & Sons, 2006, 227-232).
- [5] M. Felix, A. Lizarraga, A. Islas, A. Gonzales, Analysis of a Ferrofluid Core LVDT Displacement Sensor, *The 36th Annual Conference on IEEE Industrial Electronics Society*, 2010, Glendale USA, pp. 1769-1772.
- [6] A. Drumea, A. Vasile, M. Comes, M. Blejan, System on Chip Signal Conditioner for LVDT Sensors, *Electronics System integration Technology Conference*, 2006, Dresden Germany, pp. 629-634.
- [7] H. Zumbahlen, *Linear Circuit Design Handbook*. (Analog Device, Elsevier, 2008, 195-198).

- [8] R. M. Ford, R. S. Weissbach and D. R. Loker, A DSP-Based Modified Costas Receiver for LVDT Position Sensors, *IEEE Trans. Instrumentation and Measurement*, vol.3, May, 2000, pp. 1448-1452
- [9] K. Banerjee, B. Dam, K. Majumdar, A novel FPGA-Based LVDT Signal Condition, *IEEE International Symposium on Industrial Electronics*, 2013, Taipei, Taiwan.
- [10] R. Casanella, O. Casas, R. Pallas-Areny, Differential synchronous demodulator for modulating, sensors and impedance measurements, *Measurement Science and Technology*, vol. 16, July 2005, pp. 1637-1643.
- [11] R. Casanella, O. Casas, M. Ferrari, V. Ferrari, R. Pallas-Areny, Synchronous demodulator for autonomous sensors, *IEEE Trans. Instrumentation and Measurement*, vol. 56 n. 4, August, 2007, pp.1219-1223.
- [12] D. A. Johns and K. Martin, *Analog Integrated Circuit Design* (John Wiley & Sons, 1997, 389-391).
- [13] C. S. Koukourlis, V. K. Trigonidis, J. N. Sahalos, Differential synchronous demodulation for small-signal amplitude estimation, *IEEE Trans. Instrumentation and Measurement*, vol. 42 n. 5, October 1993, pp. 926-931.
- [14] A. Ota, W. Petchmaneelumka, A. Rerktratn and V. Riewruja, Simple resolver demodulation, *JSSIT International Conference on Simulation Technology*, 2013, Tokyo, Japan.
- [15] J. Tongcharoen, W. Petchmaneelumka, T. Cheypoca, V. Riewruja, Resolver-to-Triangular Wave Converter, *SICE Annual Conference*, 2014, Sapporo, Japan, pp. 1181-1184.
- [16] J. Tongcharoen, W. Petchmaneelumka, V. Riewruja, Low-Cost Resolver-to-DC Converter, *The 15th International Conference on Control, Automation and Systems*, 2015, Busan, Korea, pp. 1699-1702.
- [17] A. Ota, W. Petchmaneelumka, T. Cheypoca, A. Rerktratn, V. Riewruja, Front-End Interfacing Circuit for Capacitive Sensor, *The 7th International Conference on Information Technology and Electrical Engineering*, 2015, Chiang Mai, Thailand, pp. 313-316.
- [18] R. Casanella, O. Casas, M. Ferrari, V. Ferrari, R. Pallas-Areny, Synchronous demodulator for autonomous sensors, *IEEE Trans. Instrumentation and Measurement*, vol. 56, n. 4, August 2007, pp. 1219-1223.
- [19] V. Riewruja and A. Rerktratn, Four-quadrant analog multiplier using operational amplifier, *International Journal of Electronics*, vol. 98, n. 4, 2011, pp. 459-474.
- [20] A. S. Sedra, K. C. Smith, *Microelectronic Circuits* (Oxford University Press, 2009, 835-839).
- [21] D. H. Sheingold, *Analog-digital conversion handbook* (Prentice-hall, 1986, 564-565).



Kanoknuch Songsuwankit was born in Samut-prakarn, Thailand. She received her M.Eng. degree from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 2013. She is currently working toward the D.Eng. degree in Electrical Engineering at the same institute. Her research interests include analog signal processing, industrial instrumentation and communication systems.



Vanchai Riewruja was born in Bangkok, Thailand. He received his D.Eng. degree in Electrical Engineering from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 1992. He is currently a Professor of Electrical Engineering at the Faculty of Engineering, KMITL. His research interests include industrial communication systems, instrumentation and measurement systems, VLSI design, analog circuits and devices area.

Authors' information

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand.
E-mail: wandee.pe@kmitl.ac.th



Wandee Petchmaneelumka was born in Rayong, Thailand. She received her D.Eng. degree in Electrical Engineering from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 2009. She is currently an Assistant Professor of Electrical Engineering at the Faculty of Engineering, KMITL. Her research interests include Fieldbus communication network, signal processing, instrumentation and measurement systems, system dynamics and modeling.

ICCAS 2018



2018 18th International Conference on Control, Automation and Systems

► PROCEEDINGS

October 17(WED)~20(SAT), 2018
YongPyong Resort, PyeongChang, Korea

IEEE Catalog Number: CFP1810D-USB
ISBN: 978-89-93215-15-1
ISSN: 2093-7121

<http://2018.iccas.org>

Copyright © 2018 Institute of Control, Robotics and Systems (ICROS)
Tel: +82-2-6949-5801 / Fax: +82-2-6949-5807 / E-mail: con@iccas.org



Welcome Message

Conference Organization

Conference Information

Plenary Lectures & Mini-symposiums

Table of Contents

Author Index

Reviewers

Financial Contribution

E-proceeding Search

Exit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Koodtalang, W., Songsuwankit, K., Riewruja, V.

Linear-range extension for linear variable differential transformer using triangular signal

(2018) *International Conference on Control, Automation and Systems*, 2018-October, art. no. 8571913, pp. 751-755.

2-s2.0-85060460865

Document Type: Conference Paper

Publication Stage: Final

Source: Scopus

ELSEVIER

Copyright © 2019 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linear-range Extension for Linear Variable Differential Transformer Using Triangular Signal

W. Petchmaneelumka, W. Koodtalang, K. Songsuwankit and V. Riewruja
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand

wandee.pe@kmitl.ac.th, wittaya.k@eng.kmutnb.ac.th, kanoknuch.sw@gmail.com and vanchai.ri@kmitl.ac.th

Abstract: This paper presents a linear range extension technique for the linear variable differential transformer (LVDT). The technique is based on a signal conditioning circuit using the analog lookup table, which provides very high resolution of resulting signal. The analog table which is obtained by the triangular signal generator, which has the frequency equal to the excitation frequency. Meanwhile, the referenced signal is obtained by the comparison between the excitation signal and the output signal of LVDT. It is used to synchronize with the triangular signal. The proposed technique is simply circuit configuration and it can be implemented using available commercial devices. The experiment shows that the performances of the proposed circuit can be extended from the normal operating range of LVDT to the maximum stroke range. In addition, the response time of the proposed techniques can be approximated as half period of the excitation signal.

Keywords: LVDT; OPAMP; analog lookup table; linear range extension.

1. INTRODUCTION

Linear variable differential transformer (LVDT) has been proposed by G.B Hoadley since 1940, which plays an important role in instrumentation and measurement systems until now. It is usually used for measuring displacement, position, acceleration, level, pressure, flow, and other physical quantities [1]-[6]. The advantages of LVDT are high resolution and durability [7]. The LVDT structure consists of two secondary windings which are located on two sides of a primary winding. The operation of LVDT requires sinusoidal excitation signal employed to the primary coil. The two secondary windings are connected in series with oppose configuration for providing the different AC output, depending on the displacement of the core. If the core placed at the center, it will produce zero voltage output. Thus, the synchronous demodulator has been required to detect both magnitude and direction of the core displacement signal [1], [4], [8]-[17]. However, the stability in operation of the synchronous demodulators which mentioned above is worsening due to the low-pass filter, producing the delay time effect. In contrast, the demodulator in [8],[12] - [16] has been used in the sample-and-hold circuit (SHC) which can be substituted for the low pass filter. Furthermore, the phase shift between the excitation signal and the output of LVDT is appeared causing the LVDT structure [16]. As a result, the detection of core displacement has an error; therefore, the proposed technique in the literature [16] has been used in this paper.

The relationship between the moveable core and the demodulated signal is linear within the region of a primary winding, thereafter it becomes nonlinear. The operating range of commercial LVDT is linear about 25% of its maximum stroke range. Many researchers proposed many solutions to compensate or to extend the linear range of LVDT. It can be classified into two methods namely modified LVDT structure and specific

signal conditioning. The literature [18] presented the technique to modified LVDT structure. However, the disadvantages of this technique were inconvenient and unsuitable for general application because it required the specific design for LVDT structure and its linear range is still dependent on the structure length of LVDT. For this reason, the large structure is executed. Then the installation in embedded system or small area is limited. In the past decade, the extension of linear range using the artificial neural network (ANN) was proposed [19]-[20]. Nevertheless, they require more time in computation processes due to the conversion of analog to digital signal and the complexity of ANN. The response time of this technique depends on the microprocessor's speed. In addition, the microprocessor or other equipment to implement these algorithms is quite expensive. This paper presents the linear range extension of LVDT using analog lookup table, which is implemented by the available commercial devices. Accordingly, the linearly output of the full stroke range of LVDT is obtained and its response time can be approximated to two cycles of the excitation frequency.

2. CIRCUIT DESCRIPTION

2.1 Principle

A clarified schematic diagram of LVDT is demonstrated in the dashed-line block of Fig.1(a). The excitation signal $v_{ex} = V_{ex} \sin \omega t$ is applied to the primary winding, while the secondary windings are connected in series configuration and opposite direction. Therefore, the signal v_{S1} and v_{S2} can be written as [1]

$$v_{S1} = k_t V_{ex} (I_{null} - l) \sin(\omega t - \varphi) \quad (1a)$$

and

$$v_{S2} = k_t V_{ex} (I_{null} + l) \sin(\omega t - \varphi) \quad (1b)$$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

where k_t is the sensitivity of LVDT, V_{ex} is the peak amplitude of the excitation signal v_{ex} , l_{null} and l signify the null position and the position differed from null position respectively, φ is the phase shift between the signal in primary winding and secondary windings.

From equation (1a) and (1b), the LVDT signal v_d can be expressed as

$$v_d = (v_{S1} - v_{S2}) = 2k_t V_{ex} l \sin(\omega t - \varphi) \quad (2)$$

In the case of $k_t V_{ex}$ is constant, subsequently the amplitude of the LVDT output signal v_d depends on the core position l . However, the Eq.(2) represents the relationship between the LVDT output and the core displacement at the linear range, approximating 25% for the commercial LVDT. For the rest, it turns into nonlinear. For the full-stroke range of LVDT, the output signal can be stated as [19]-[20]

$$v_{df} = k_t V_{ex} l (1 - k_n l^2) \sin(\omega t - \varphi) \quad (3)$$

where k_n is the nonlinear coefficient. As mentioned above, the output signal v_{df} needs the demodulator to produce the demodulated signal v_{dm} , expressing the data of the core displacement both amplitude and direction. The demodulator was proposed in the literature [16] has been used in this paper and demonstrate the simplified diagram in Fig. 1(a). Hence, the demodulated signal can be expressed as

$$v_{dm} = k_t V_{ex} l (1 - k_n l^2) \quad (4)$$

We define the values of the core displacement l in Eq.(4) for full-stroke range from -1 to 1 and assign k_t and k_n equals to 1 and 0.01, respectively. Therefore, the transfer characteristic of the LVDT can be illustrated in Fig. 1(b). It should be noted that the response is in the form of sine function. Its linear range is obtained between -0.25 and 0.25.

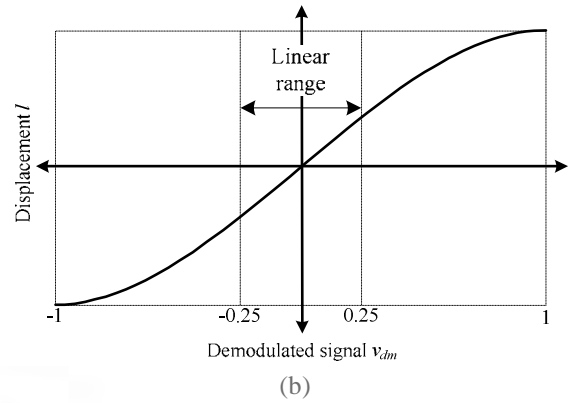
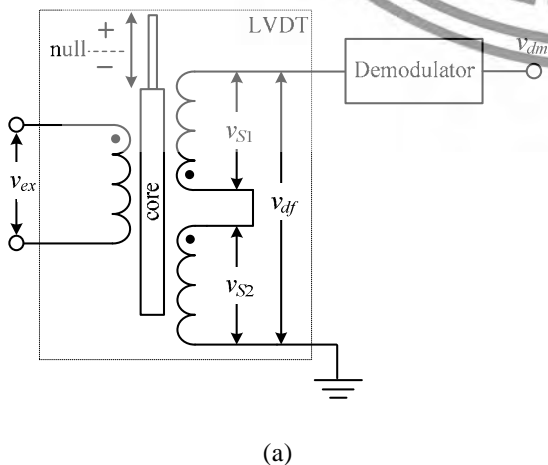


Fig.1 (a) Schematic diagram (b) The response of LVDT.

2.2 Linear range extension technique

A method to extend the linear range of LVDT in this paper is based on the synchronization between the demodulated signal corresponding to the core displacement and the triangular signal which produced by the excitation signal. A simplified block diagram of the proposed technique is illustrated in Fig. 2(a). Meanwhile, the proposed circuit is shown in Fig. 2(b). A phase of the excitation sinusoidal signal is shifted to 90° by the integrator circuit which established from the resistor R_1 , capacitor C_1 and opamp A_3 . Similarly, the cosine signal has been achieved when the sine signal is an input of the integrator. Thus, the output signal v_L can be expressed as

$$v_L = -\frac{V_{ex}}{\omega R_1 C_1} \cos \omega t \quad (5)$$

The graph (i) of Fig. 2(c) show the excitation signal v_{ex} and signal v_L . The square wave signal V_i is produced from signal v_L by using the comparator A_2 , illustrating in graph (ii) of Fig 2(c). The triangular signal V_{LU} synchronizes with the signal v_L as shown in curve (iv) of Fig 2(c). This signal can be generated by the integrator circuit formed by opamp A_4 , resistors R_2, R_3 and capacitor C_2 . The output signal from the integrator is transferred to the SHC. The comparator A_1 is applied to compare the excitation signal and the core displacement signal of LVDT. Its output must be the logic signal V_C , which can be stated as

$$V_C = \begin{cases} "1" & \text{for } |v_{dem}| > |v_{ex}| \\ "0" & \text{for } |v_{dem}| \leq |v_{ex}| \end{cases} \quad (6)$$

where v_{dem} is the demodulated signal of LVDT output corresponded with the core displacement and its magnitude is scale to identical the magnitude of triangular signal.

เอกสารนี้เป็นเอกสารที่สวชนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาตให้หน้าไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

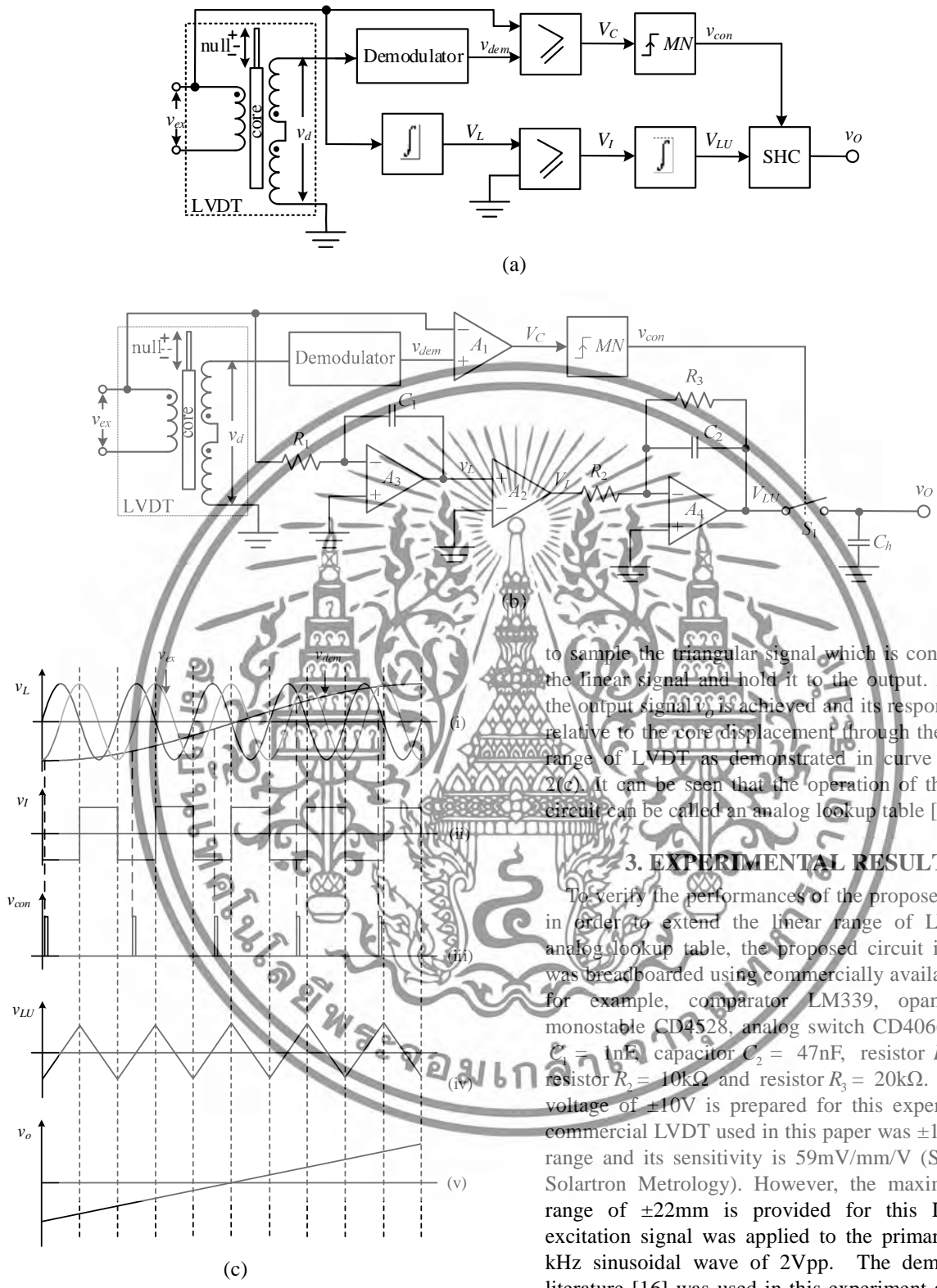


Fig.2. (a) Block diagram (b) proposed circuit (c) signal waveforms

The raising edge of the logic signal V_C is used to force the monostable MN to generate the one-shot control signal v_{con} for SHC. The waveform of the control signal is shown in graph (iii) of Fig. 2(c). The SHC is applied

to sample the triangular signal which is conformable to the linear signal and hold it to the output. As a result, the output signal v_o is achieved and its response is linear relative to the core displacement through the full-stroke range of LVDT as demonstrated in curve (v) of Fig. 2(c). It can be seen that the operation of the proposed circuit can be called an analog lookup table [21].

3. EXPERIMENTAL RESULTS

To verify the performances of the proposed technique in order to extend the linear range of LVDT using analog lookup table, the proposed circuit in Fig. 2(b) was breadboarded using commercially available devices for example, comparator LM339, opamp LF353, monostable CD4528, analog switch CD4066, capacitor $C_1 = 1\text{nF}$, capacitor $C_2 = 47\text{nF}$, resistor $R_1 = 10\text{k}\Omega$, resistor $R_2 = 10\text{k}\Omega$ and resistor $R_3 = 20\text{k}\Omega$. The supply voltage of $\pm 10\text{V}$ is prepared for this experiment. The commercial LVDT used in this paper was $\pm 15\text{mm}$ linear range and its sensitivity is 59mV/mm/V (S015.0 from Solartron Metrology). However, the maximum stroke range of $\pm 22\text{mm}$ is provided for this LVDT. The excitation signal was applied to the primary coil as 5 kHz sinusoidal wave of 2Vpp . The demodulator in literature [16] was used in this experiment and a phase shifted between the excitation signal and the LVDT output is about 18° . The 10 Hz sinusoidal signal with the peak 1V is applied instead of the core displacement signal v_{dem} to verify the proposed circuit performances. Finally, the time constant of the one-shot timer MN is set to $2\ \mu\text{s}$. The signal waveforms of the operating of the proposed circuit in each case, is shown in Fig 3(a). Meanwhile, the comparison between the core

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางธุรกิจ
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

displacement signal and the output signal v_o is demonstrated in Fig. 3(b). It can be seen that the proposed technique can extend the linear range of LVDT greater than 200%. Fig. 4 shows the plot of the output signal versus the variation of the this LVDT core.

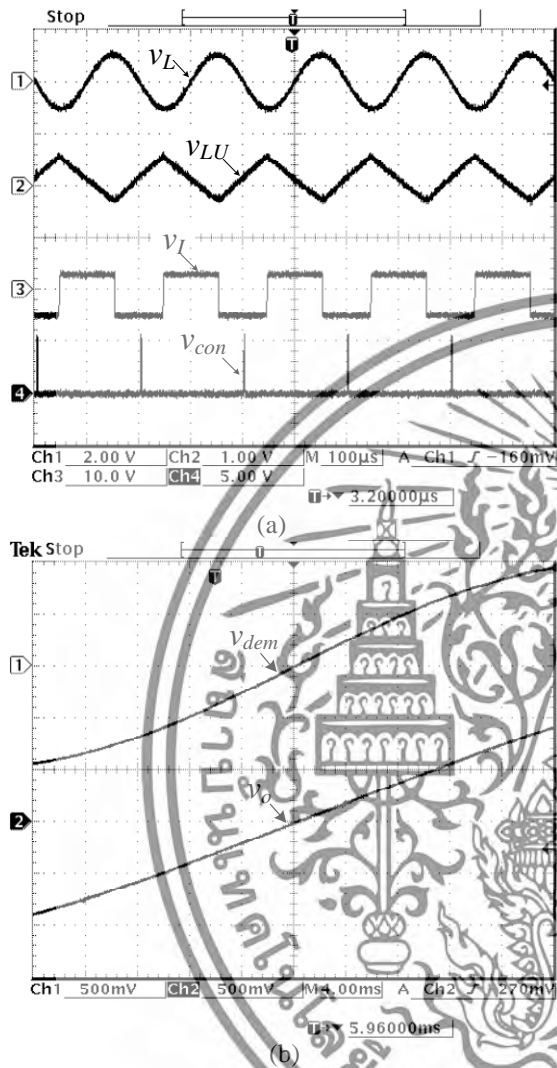


Fig. 3 (a) Operating waveforms
(b) Input- and output response

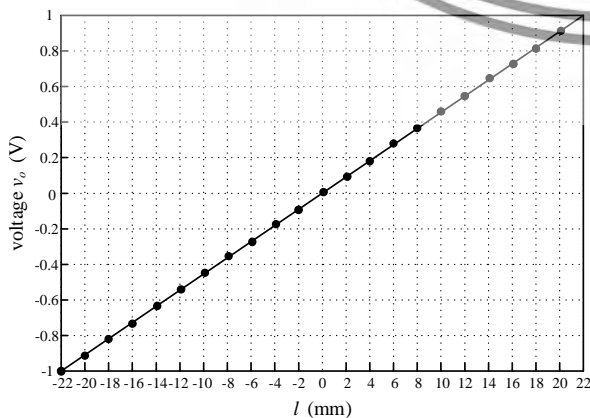


Fig. 4 Measured output versus core displacement.

4. CONCLUSION

The paper presents the technique to extend linear range of LVDT using analog look up table which is based on the synchronization between the core displacement and the triangular signal. For this reason, the response time of the proposed technique is very fast and its accuracy is very high. The proposed technique can extend the linear ranges of commercial LVDT more than 90% of full-stroke range. The proposed circuit performance is confirmed by experimental implementation. In addition, the proposed circuit is a simple configuration and low cost due to the using of commercially available devices.

ACKNOWLEDGEMENT

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under Grant KREF115701.

REFERENCES

- [1] R. Pallas-Areny and J. G. Webster, *Sensors and Signal Conditioning*, NY: John Wiley & Sons, 2001, pp. 229-238.
- [2] S. Lee and W. Kim, "Active Suspension Control With Direct-Drive Tubular Linear Brushless Permanent-Magnet Motor," *IEEE Trans. Control System Technology*, vol. 18, pp. 859-870, 2010.
- [3] G. Chen, B. Zhang, P. Liu and H Ding, "An Adaptive Analog Circuit for LVDT's Nanometer Measurement Without Losing Sensitivity and Range," *IEEE Sensors Journal*, vol. 15, pp. 2248-2254, 2015.
- [4] S. Cetinkunt, *Mechatronics*, NY: John Wiley & Sons, 2006, pp. 227-232.
- [5] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, "Analysis of a Ferrofluid Core LVDT Displacement Sensor," *IECON 2010*, Glendale, USA, 2010, pp. 1769-1772.
- [6] Z. Zhang, S. H. Rau, W. J. Lee, T. Gammon, and B. C. Johnson, "Arc Flash Pressure Measurement System Design," *IEEE Trans. Industry Application*, vol. 52, pp. 5241-5247, 2016.
- [7] K. Ara, "A Differential Transformer with Temperature and Excitation-Independent Output," *IEEE Trans. Instrum. Meas.*, vol. 21, pp. 249-255, 1972.
- [8] S. C. Saxena and S. B. L. Seksen, "A Self-Compensated Smart LVDT Transducer," *IEEE Trans. Instrum. Meas.* 38 (1989) 748-753.
- [9] A. Masi, S. Danzeca, R. Losito, P. Peronnard, R. Secondo and G. Spiezia, "A High Precision Radiation-Tolerant LVDT Conditioning Module," *Nuclear Instruments and Methods in Physics Research Section A*, vol. 745, pp. 73-81, 2014.
- [10] A. Drumea, A. Vasile, M. Comes and M. Blejan, "System on Chip Signal Conditioner for LVDT Sensors," *ESTC 2006*, Dresden, Germany, 2006, pp. 629-634.
- [11] R. M. Ford, R. S. Weissbach and D. R. Loker, "A DSP-Based Modified Costas Receiver for LVDT Position Sensors," *IEEE Trans. Instrum. Meas.*, vol. 3, pp. 1448-1452, 2000.
- [12] R. Casanella, O. Casas and R. Pallas-Areny, "Differential synchronous demodulator for modulating, sensors and impedance measurements," *Meas. Sci. and Tech.*, vol. 16, pp. 1637-1643, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] C. S. Koukourlis, V. K. Trigonidis and J. N. Sahalos, "Differential synchronous demodulation for small-signal amplitude estimation," *IEEE Trans. Instrum. Meas.*, vol. 42, pp. 926-931, 1993.
- [14] A. Ota, W. Petchmaneelumka, A. Rerkratn and V. Riewruja, "Simple resolver demodulation," *JSSIT 2013*, Tokyo, Japan, 2013.
- [15] J. Tongcharoen, W. Petchmaneelumka and V. Riewruja, "Low-Cost Resolver-to-DC Converter," *ICCAS 2015*, Busan, Korea, 2015, pp. 1699-1702.
- [16] W. Petchmaneelumka, K. Songsuwankit and V. Riewruja, "Accurate LVDT signal converter," *International Review of Electrical Engineering, IREE.*, vol.11, pp. 340-347, 2016.
- [17] R. Liu and H. Bu, "Design on LVDT Displacement Sensor Based on AD598," *Sensors & Transducers*, vol.160, pp.68-73, 2013.
- [18] Y. Kano, S. Hasebe and H. Miyaji, "New Linear variable Differential Transformer with Square Coils," *IEEE Trans. Magnetics*, Vol. 26, No. 5, 1990, pp. 2020-2022.
- [19] S. K. Mishra and G. Panda, "A Novel Method for Designing LVDT and its Comparison with Conventional Design," *IEEE Sensors Applications Symposium*, Texas, USA, pp. 129-136, 2006.
- [20] S. K. Mishra, G. Panda and D. P. Das, "A Novel Method of Extending the Linearity Range of Linear Variable Differential Transformer Using Artificial Neural Network," *IEEE Trans. Instrum. Meas.*, vol. 59, No. 4, pp. 947-953, 2010.
- [21] L. Ben-Brahim, M. Benamar, M. A. Alhamadi, N. A. Al-Emadi and M. A. Al-Hitmi, "A New Low Cost Linear Resolver Converter," in *IEEE Sensors Journal*, vol. 8, no. 10, pp. 1620-1627, Oct. 2008.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Conference Proceedings



iceast 2018

The 14th International Conference on Engineering, Applied Sciences and Technology



"Exploring Innovative Solutions for Smart Society"

Swissôtel Resort Phuket Patong Beach
Phuket, Thailand

July 4-7, 2018

iceast2018@kmitl.ac.th

www.iceast.org



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Koodtalang, W., Songsuwankit, K., Riewruja, V.

Linear range extension for LVDT using analog lookup table

(2018) ICEAST 2018 - 4th International Conference on Engineering, Applied Sciences and Technology: Exploring Innovative Solutions for Smart Society, art. no. 8434442, .

2-s2.0-85053132472

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linear Range Extension for LVDT Using Analog Lookup Table

W. Petchmaneelumka, W. Koodtalang, K. Songsuwankit and V. Riewruja
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand

wandee.pe@kmitl.ac.th, wittaya.k@eng.kmutnb.ac.th, kanoknuch.sw@gmail.com and vanchai.ri@kmitl.ac.th

Abstract—A technique to extend the operating range of the linear variable differential transformer (LVDT) is presented in this article. The realization method is based on the analog lookup table achieved by the ramp signal generator where the frequency of ramp signal is equal to the excitation frequency. Therefore, the resolution of the resulting signal is very high. The output signals of the LVDT are provided to generate the reference signal to synchronize with the ramp signal. The proposed technique can extend the operating range of the LVDT from a normal operating range provided by the specification of the LVDT to maximum stroke range of the LVDT. The circuit of the proposed technique is simple and can be implemented using the commercial devices. The experimental results confirmed that the circuit performance are good agreement with the expected results. The response time of the proposed technique is about two periods of the excitation frequency.

Keywords—LVDT; OPAMP; lead network; analog lookup table; linear range extension

I. INTRODUCTION

A linear variable differential transformer (LVDT) is one of the inductive transducers used to measure the displacement. Many applications can be found in field of engineering, industry, medical and scientific equipment, which are used to measure position, level, flow, force and pressure [1]–[6]. The advantage of the LVDT is that the LVDT provides its behaviors in the terms of high resolution and durability [7]. The LVDT structure is similar to the transformer which consists of two secondary windings and one primary winding. Two secondary windings are connected in series with opposite direction. Therefore, the output signal of the LVDT is the different signal between two secondary windings. The core of the LVDT is the moving part used to measure the displacement. The LVDT requires an excitation signal for its operation. To detect the core displacement signal, the synchronous demodulator, is required [1], [4], [8] – [17]. The disadvantage of the synchronous demodulators mentioned above is that the stability in operation of the demodulators are deteriorated due to the delay time caused by the low-pass filter. The use of a sample-and-hold circuit (SHC) in the literature [8], [12] – [16] can avoid using the low-pass filter in the signal path. In addition, the phase shift between the excitation signal and the LVDT output signal is occurred owing to the LVDT structure [16]. This phase shift causes an error in the demodulated signal or the core displacement signal, which can be overcome using the technique proposed in the literature

[16]. The operating range of the commercial LVDT is approximated 25% of its maximum stroke range. To obtain the wide linear range operation, the large structure of the LVDT is achieved. Therefore, the applications of the LVDT in the small area or embed system are limited. There are two techniques to extend the linear range of the LVDT, modified LVDT structure and specific signal conditioner. The approach based on the modified LVDT structure was presented in the literature [18]. This approach requires special design for the LVDT configuration that is unsuitable and inconvenient for general applications. However, the linear range of the LVDT of this technique is still dependent on its structure length. Recently, the technique based on the use of the artificial neural network (ANN) is presented [19] – [20]. Unfortunately, this technique require a high performance microprocessor and the response time is depended on the speed of the microprocessor. In this paper, the linear range of the LVDT can be extended using the analog lookup table. The proposed technique provides the response time of about two cycle of the excitation frequency. The linear range of the LVDT can be extended from normal range to the maximum stroke range.

II. CIRCUIT DESCRIPTION

A. Principle

The secondary windings of the LVDT are connected in opposite direction as shown in Fig. 1(a). If the excitation signal $v_d = V_{ex} \sin \omega t$ is applied to the primary winding, then the signals v_{S1} and v_{S2} can be expressed as [1]

$$v_{S1} = k_t V_{ex} (l_{null} - l) \sin(\omega t - \varphi) \quad (1a)$$

and

$$v_{S2} = k_t V_{ex} (l_{null} + l) \sin(\omega t - \varphi) \quad (1b)$$

where l_{null} is the null position of the LVDT, l is the core position deviated from null position, k_t and φ denote the sensitivity of the LVDT and phase shift between the signal in the primary winding and the secondary winding, respectively. The LVDT output signal v_d can be given by

$$v_d = (v_{S2} - v_{S1}) = 2k_t l V_{ex} \sin(\omega t - \varphi) \quad (2)$$

The LVDT output signal v_d in Eq. (2) is valid from the core of the LVDT varied of about 25% of the full-stroke range. The LVDT output signal v_{df} for the full-stroke range of LVDT can be expressed as [19] – [20]

$$v_{df} = k_t V_{ex} l (1 - k_n l^2) \sin(\omega t - \phi) \quad (3)$$

where k_n is the nonlinear coefficient. The LVDT output signal v_{df} of Eq.(3) can be demodulated using the technique proposed in the literature [16]. Then the demodulated signal v_{dm} from the signal v_{df} can be stated as

$$v_{dm} = k_t V_{ex} l (1 - k_n l^2) \quad (4)$$

From Eq. (4), the transfer characteristic of the LVDT for the full-stroke range $l = \pm 1$ is shown in Fig. 1(b) where k_t and k_n are set to 1 and 0.01, respectively. It can be seen that the transfer characteristic in Eq. (4) is in the form of sinusoidal function. The linear range of the LVDT in Fig. 1(b) is approximated in the range $l = \pm 0.25$.

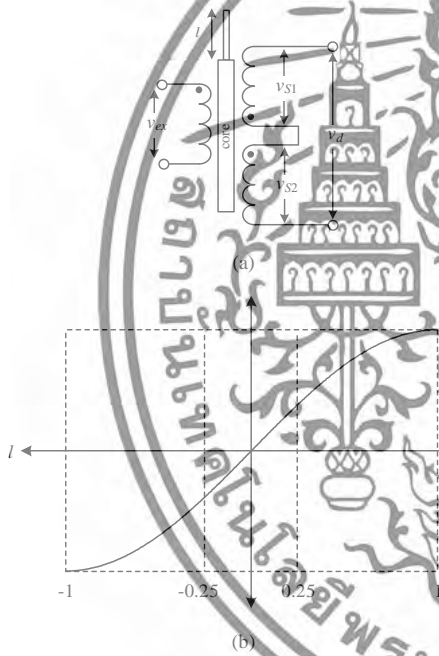


Fig. 1. (a) Schematic diagram (b) the linear range of the LVDT

B. Linear Range Extension Technique

A technique to extend the linear range of the LVDT in this paper is based on the comparison of the core displacement signal and the sawtooth signal generated from the excitation signal. A block diagram of the proposed technique is shown in Fig. 2(a). From Fig. 2(a), the phase of the excitation signal is lagged to in phase with the LVDT output signal. The phase shift signal is converted to a square signal by the comparator A_2 . The sawtooth signal is generated from the output signal of

the comparator A_2 by the integrator. The LVDT output signal is demodulated to the core displacement signal where its magnitude is scale to equal the magnitude of the sawtooth signal. The comparator A_1 is used to compare the magnitude of the core displacement signal with the shifted signal. The output signal of the comparator can be stated as

$$V_C = \begin{cases} "1" & \text{for } |v_{dem}| > |v_L| \\ "0" & \text{for } |v_{dem}| \leq |v_L| \end{cases} \quad (5)$$

The output signal V_C forces the one-shot timer to generate a control signal v_{con} for the sample and hold circuit (SHC). The SHC is forced to hold the signal voltage from the sawtooth signal that corresponds to the linear signal. The operation of this technique can be called an analog lookup table [21]. The schematic diagram of the proposed technique is shown in Fig. 2(b). The operation of the proposed circuit in Fig. 2(b) can be explained as follows. The phase of the excitation signal is led by lead amplifier formed by an operational amplifier (opamp) A_4 , a capacitor C_2 , a resistor R_2 and variable resistors R_v . The phase lead θ_L and its voltage gain A_L can be expressed as

$$\theta_L = -\tan^{-1} \omega_{ex} R_2 C_2 \quad (6)$$

and

$$A_L = \frac{1}{\sqrt{(\omega_{ex}^2 R_2^2 C_2^2 + 1)}} \quad (7)$$

The graph (i) in Fig. 2(c) shows the lead signal v_L . The demodulator used in this paper was proposed in the literature [16]. The demodulated signal v_{dem} or the core displacement signal is compared with the lead signal v_L by the comparator A_1 to generate the control signal for the SHC. The positive edge of the pulse from the comparator A_1 forces the one-shot timer to generate the control signal v_{con} for the SHC as shown in the curve (iii) of Fig. 2(c). The lead signal v_L is shaped to logic signal V_i by the comparator A_2 as shown in the graph (ii) of Fig. 2(c). The integrator is provided from opamp A_3 , resistor R_1 and capacitor C_1 to generate the triangular signal synchronized with the lead signal. The raising edge of the signal V_i forces the one-shot timer MN_2 to generate the reset signal v_{rs} . The signal v_{rs} is the reset signal for analog switch S_1 , which is used to reset the output signal v_{LV} of the integrator to zero voltage. Therefore, the integrator generates the triangular signal v_{LV} for the low level logic of the signal v_{rs} as shown in the graph (iv) of Fig. 2(c). The equal amplitude between the core displacement signal v_{dem} and the lead signal v_L are investigated by the comparator A_1 . Therefore, the SHC is forced to sample the voltage from the rising edge of the triangular signal v_{LV} . It can be seen that the output signal v_o of the SHC is linearly proportioned to the core displacement over the maximum stroke range of LVDT as shown in the graph (v) of Fig. 2(c).

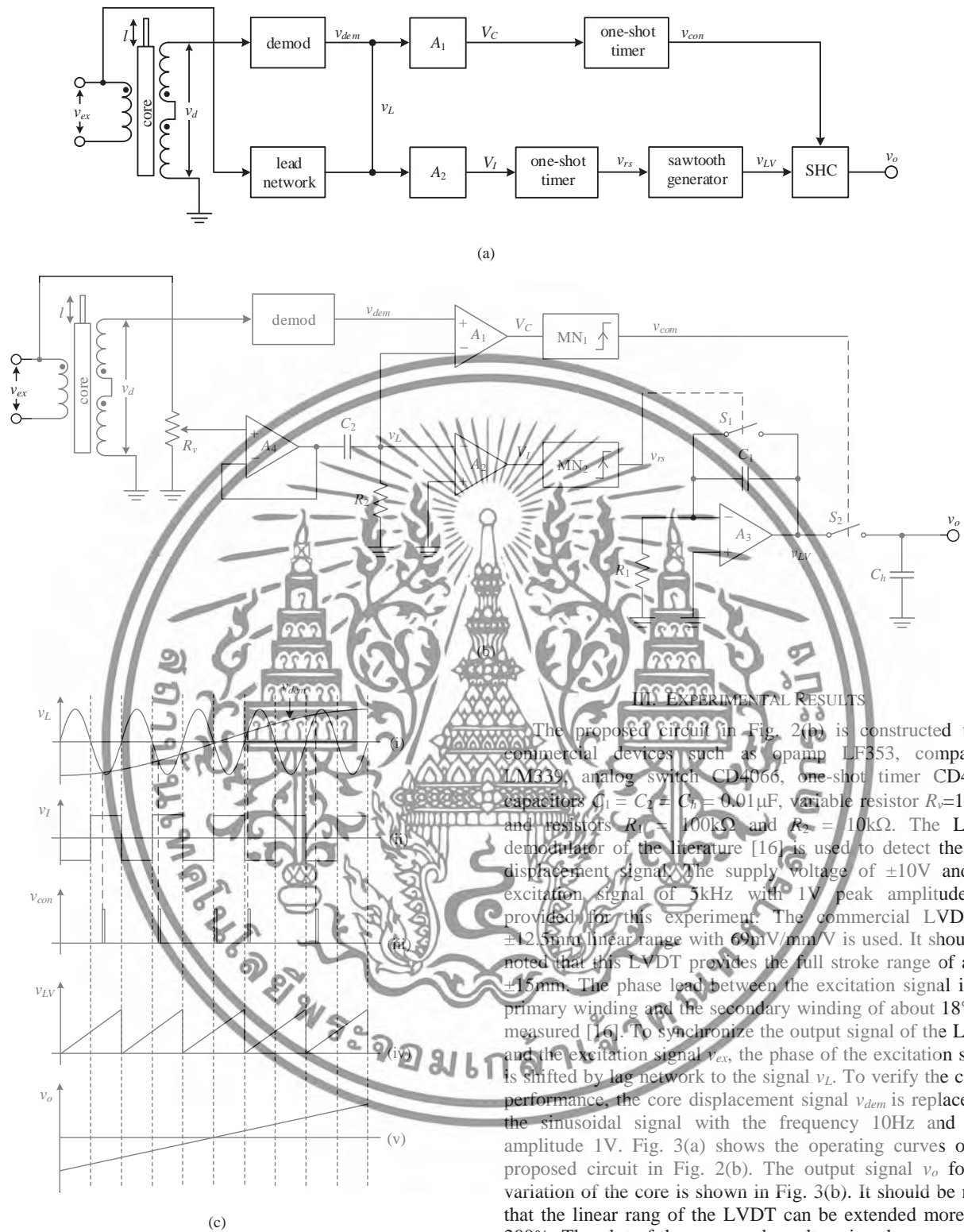


Fig. 2. (a) Block diagram (b) proposed circuit (c) signal waveforms

III. EXPERIMENTAL RESULTS

The proposed circuit in Fig. 2(b) is constructed using commercial devices such as opamp LF353, comparator LM339, analog switch CD4066, one-shot timer CD4528, capacitors $C_1 = C_2 = C_h = 0.01 \mu\text{F}$, variable resistor $R_v = 10 \text{ k}\Omega$ and resistors $R_1 = 100 \text{ k}\Omega$ and $R_2 = 10 \text{ k}\Omega$. The LVDT demodulator of the literature [16] is used to detect the core displacement signal. The supply voltage of $\pm 10\text{V}$ and the excitation signal of 5 kHz with 1V peak amplitude are provided for this experiment. The commercial LVDT of $\pm 12.5 \text{ mm}$ linear range with 69 mV/mm/V is used. It should be noted that this LVDT provides the full stroke range of about $\pm 15 \text{ mm}$. The phase lead between the excitation signal in the primary winding and the secondary winding of about 18° was measured [16]. To synchronize the output signal of the LVDT and the excitation signal v_{ex} , the phase of the excitation signal is shifted by lag network to the signal v_L . To verify the circuit performance, the core displacement signal v_{dem} is replaced by the sinusoidal signal with the frequency 10 Hz and peak amplitude 1V . Fig. 3(a) shows the operating curves of the proposed circuit in Fig. 2(b). The output signal v_o for the variation of the core is shown in Fig. 3(b). It should be noted that the linear rang of the LVDT can be extended more than 200%. The plot of the measured results using the commercial LVDT for the full stroke range is shown in Fig. 4.

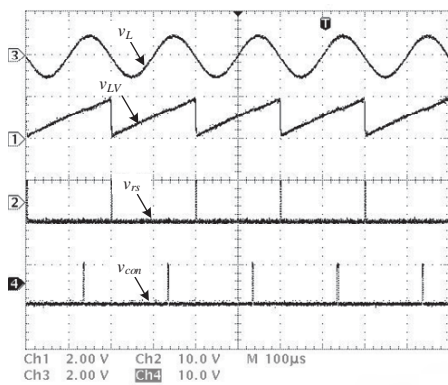
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ACKNOWLEDGMENT

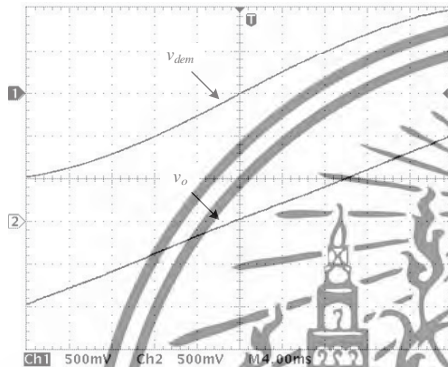
This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMIL), Thailand under Grant KREF115701.

REFERENCES

- [1] R. Pallas-Areny and J. G. Webster, *Sensors and Signal Conditioning*, NY: John Wiley & Sons, 2001, pp. 229-238.
- [2] S. Lee and W. Kim, "Active Suspension Control With Direct-Drive Tubular Linear Brushless Permanent-Magnet Motor," *IEEE Trans. Control System Technology*, vol. 18, pp. 859-870, 2010.
- [3] G. Chen, B. Zhang, P. Liu and H. Ding, "An Adaptive Analog Circuit for LVDT's Nanometer Measurement Without Losing Sensitivity and Range," *IEEE Sensors Journal*, vol. 15, pp. 2248-2254, 2015.
- [4] S. Cetinkunt, *Mechatronics*, NY: John Wiley & Sons, 2006, pp. 227-232.
- [5] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, "Analysis of a Ferrofluid Core LVDT Displacement Sensor," *IECON 2010, Glendale, USA, 2010*, pp. 1769-1772.
- [6] Z. Zhang, S. H. Rau, W. J. Lee, T. Gammon, and B. C. Johnson, "Arc Flash Pressure Measurement System Design," *IEEE Trans. Industry Application*, vol. 52, pp. 5241-5247, 2016.
- [7] K. Ara, "A Differential Transformer with Temperature and Excitation-Independent Output," *IEEE Trans. Instrum. Meas.*, vol. 21, pp. 249-255, 1972.
- [8] S. C. Saxena and S. B. L. Seksen, "A Self-Compensated Smart LVDT Transducer," *IEEE Trans. Instrum. Meas.*, 38 (1989) 748-753.
- [9] A. Masi, S. Danzeca, R. Losito, P. Peronnard, R. Secondo and G. Spiezia, "A High Precision Radiation-Tolerant LVDT Conditioning Module," *Nuclear Instruments and Methods in Physics Research Section A*, vol. 745, pp. 7681, 2014.
- [10] A. Drumea, A. Vastile, M. Comes and M. Blejan, "System on Chip Signal Conditioner for LVDT Sensors," *ESTC 2006, Dresden, Germany, 2006*, pp. 629-634.
- [11] R. M. Ford, R. S. Weissbach and D. R. Loker, "A DSP-Based Modified Costas Receiver for LVDT Position Sensors," *IEEE Trans. Instrum. Meas.*, vol. 3, pp. 1448-1452, 2000.
- [12] R. Casanella, O. Casas and R. Pallas-Areny, "Differential synchronous demodulator for modulating, sensors and impedance measurements," *Meas. Sci. and Tech.*, vol. 16, pp. 1637-1643, 2005.
- [13] C. S. Koukourlis, V. K. Trigmidis and J. N. Sahalos, "Differential synchronous demodulation for small-signal amplitude estimation," *IEEE Trans. Instrum. Meas.*, vol. 42, pp. 926-931, 1993.
- [14] A. Ota, W. Petchmaneeelumka, A. Rerkran and V. Riewruja, "Simple resolver demodulation," *JSST 2013, Tokyo, Japan, 2013*.
- [15] J. Tongcharoen, W. Petchmaneeelumka and V. Riewruja, "Low-Cost Resolver-to-DC Converter," *ICCS 2015, Busan, Korea, 2015*, pp. 1699-1702.
- [16] W. Petchmaneeelumka, K. Songsuwankit and V. Riewruja, "Accurate LVDT signal converter," *International Review of Electrical Engineering, IREE*, vol. 11, pp. 340-347, 2016.
- [17] R. Liu and H. Bu, "Design on LVDT Displacement Sensor Based on AD598," *Sensors & Transducers*, vol. 160, pp. 68-73, 2013.
- [18] Y. Kano, S. Hasebe and H. Miyaji, "New Linear variable Differential Transformer with Square Coils," *IEEE Trans. Magnetics*, Vol. 26, No. 5, 1990, pp. 2020-2022.
- [19] S. K. Mishra and G. Panda, "A Novel Method for Designing LVDT and its Comparison with Conventional Design," *IEEE Sensors Applications Symposium, Texas, USA*, pp. 129-136, 2006.
- [20] S. K. Mishra, G. Panda and D. P. Das, "A Novel Method of Extending the Linearity Range of Linear Variable Differential Transformer Using Artificial Neural Network," *IEEE Trans. Instrum. Meas.*, vol. 59, No. 4, pp. 947-953, 2010.
- [21] L. Ben-Brahim, M. Benammar, M. A. Alhamadi, N. A. Al-Emadi and M. A. Al-Hitmi, "A New Low Cost Linear Resolver Converter," in *IEEE Sensors Journal*, vol. 8, no. 10, pp. 1620-1627, Oct. 2008.



(a)



(b)

Fig. 3. (a) Operating curves (b) output response

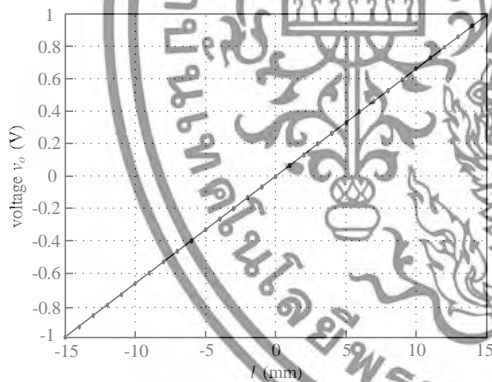


Fig. 4. Measured result

IV. CONCLUSION

The linear range extension technique for LVDT has been presented. The technique is based on analog lookup table which is obtained by the ramp signal generated from the excitation signal. The linear range can be extended to full stroke range of the commercial LVDT used in the experiment. The circuit implementation is simple and low cost. The experimental results confirmed the performance of the proposed circuit are included. The accuracy of the proposed circuit is high over the operating stroke range.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2018 3rd International Conference on Control and Robotics Engineering



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Mano, P., Riewruja, V.

LVDT demodulator based on amplitude detector

(2018) *2018 3rd International Conference on Control and Robotics Engineering, ICCRE 2018*, pp. 218-221.

2-s2.0-85050018273

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LVDT Demodulator based on Amplitude Detector

Wandee Petchmaneelumka, Pitsini Mano and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand

e-mail: {wandee.pe, pitsini.ma and vanchai.ri}@kmitl.ac.th

Abstract—A circuit technique to demodulate a signal from a linear variable differential transducer (LVDT) is introduced in this paper. The proposed LVDT demodulator consists of the frequency doubler and the sample and hold circuit (SHC). The sum of two output signals of the LVDT is used as the reference signal instead of the excitation signal used in the traditional synchronous demodulators. The reference frequency is provided for the frequency doubler obtained by the phase-locked loop (PLL) to generate the control signal for the SHC. The frequency doubler generates the control signal for the SHC to sample the LVDT signal at the peak position. As a result, the output signal from the SHC is accurately achieved and linearly proportional to the moving core of the LVDT. The realization technique determines the LVDT signal at one-fourth period of the excitation signal. Therefore, the response time of the proposed circuit provides in a quarter of the excitation signal. The circuit configuration of the proposed scheme is simple and low cost. Performances of the proposed demodulator confirmed by experimental results are also included.

Keywords- linear voltage different transformer; signal conditioner; amplitude detector; sample and hold circuit

I. INTRODUCTION

Linear variable differential transformer (LVDT) is an important devices for measurement of displacement. Applications of LVDT can be found in the field of engineering, industries, military, scientific and medical equipment [1] – [6]. The superior behaviors of LVDT exhibit in terms of infinite resolution and robustness. The LVDT is formed by transformer with one primary winding and two secondary windings. There are two types of LVDT, four wires and five wires. Four-wire LVDT consists of two secondary windings connected in opposite direction while five-wire LVDT provides a wire connected from the conjunction of two secondary windings. The LVDT requires an excitation signal for primary winding and then the output signal of LVDT is the difference of two secondary windings signals. The LVDT output signal is directly proportioned to the core position, which is in the form of amplitude modulation with suppressed carrier. In the past, the phase-sensitive demodulator based on half bridge or full bridge rectifier is used to detect the core-position signal [1]. The use of diode in the signal path provides the large error owing to the threshold voltage of the diode. To avoid this error, the synchronous demodulator based on the analog multiplier is introduced [1] – [3]. The approaches mentioned above require the low-pass filter to remove the high frequency component. The disadvantage of these approaches is that the

dominant pole caused by the low-pass filter provides the large time constant for the demodulator. Therefore, the applications of LVDT using these synchronous demodulator are affected to the stability problem. Moreover, the phase shift between the excitation signal or carrier signal and LVDT output signal is occurred owing to the characteristic of LVDT which caused the error in the demodulated signal or the core displacement signal [1]. Recently, the demodulator based on the use of sample and hold circuit (SHC) is more extended [4] – [6]. This is due to the fact that the behavior of the SHC in term of ‘sinc’ function can remove the carrier signal without affected to the phase of the core displacement signal [6]. The control signal for the SHC is obtained from the peak-amplitude finder that provides the control signal lay on the peak position of the LVDT output signal with narrow pulse width [6] – [7]. Therefore, the error due to phase shift mentioned above is prevented. In addition, the fast response time of this technique is achieved owing to the demodulator excluded the low-pass filter. Usually, the peak-amplitude finder is consisted of resistor and capacitor time constant to generate the narrow pulse width which is complicated to determine the value of resistance and capacitance. In this paper, a frequency doubler using phase-locked loop (PLL) technique is used to investigate the peak-amplitude position of the LVDT output signal. The merit of the proposed technique in this paper exhibits in simple configuration and low cost. Performance of the proposed technique is confirmed by experimental implementation using commercial available devices.

II. CIRCUIT DESCRIPTION

A. Operation of LVDT

The simplified configuration of LVDT depicted in Fig. 1 can be similarly explained as the transformer. There are one primary winding L_p and two secondary windings L_{s1} and L_{s2} . The excitation signal $v_{ex} = V_x \sin(\zeta t)$ is used to apply to the primary winding L_p .

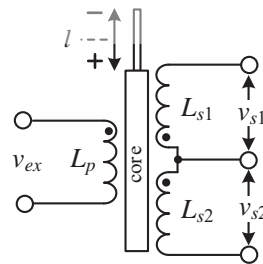


Figure 1. Simplified configuration of LVDT.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

It causes that the secondary windings L_{s1} and L_{s2} generate the signals v_{s1} and v_{s2} , respectively, depended on variation of core position from the reference position. The secondary winding signals v_{s1} and v_{s2} can be expressed as

$$v_{s1} \cong kV_x(l_{null} - l)[\sin(\zeta t - \theta t_s)] \quad (1a)$$

$$\text{and} \quad v_{s2} \cong kV_x(l_{null} + l)[\sin(\zeta t - \theta t_s)] \quad (1b)$$

where V_x is the peak amplitude of the excitation signal v_{ex} , k is the sensitivity of LVDT, l_{null} and l are the null position or the reference position of LVDT and the core position, respectively, t_s is the phase shift between the primary winding and the secondary windings. The output signal of LVDT v_d or the difference of two secondary winding signals can be stated as

$$v_d \cong v_{s2} - v_{s1} \cong 2kV_x l \sin(\zeta t - \theta t_s) \quad (2)$$

If k and V_x are the constant values, the amplitude of the output signal v_d of LDVT is directly proportional to the core position l of LVDT.

B. Proposed LVDT demodulator

Five-wire type of LVDT is employed in this approach. Fig. 2 shows block diagram of the proposed LVDT demodulator. One edge wire of the secondary windings connects to ground. The signal v_s obtained from the summing amplifier is used for generate the control signal for SHC and can be written by

$$v_s \cong 2v_{s2} - v_d \cong 2kV_x l_{null} \sin(\zeta t - \theta t_s) \quad (3)$$

The achieved signals v_s and v_d are fed to the amplitude detector for demodulating LDVT signal. Fig. 3 illustrates the diagram of the proposed amplitude detector. It consists of a comparator, the peak-amplitude finder and the SHC. The signal v_s is converted to square signal v_1 by the comparator. The obtained signal v_1 is applied to the peak-amplitude finder to generate the control signal v_c that provides to detect the peak-amplitude position of the LVDT signal v_d .

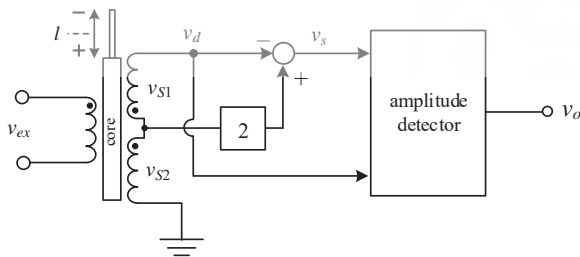


Figure 2. Block diagram of the proposed LVDT demodulator.

Fig. 4 depicts the waveform sketches of the proposed diagram of the amplitude detector in Fig. 3. The circuit diagram of the proposed LVDT demodulator is shown in Fig. 5. Opamp A_1 and the resistors R_1 and R_2 are formed as the summing amplifier. Opamp A_2 functions as the comparator. The peak-amplitude finder consists of the frequency doubler formed by PLL with feedback divider, NAND gate and R-C network for generating a narrow pulse. This article employs PLL with feedback divider instead of PLL using EX-OR gate [8]. This is due to the behavior of EX-OR gate as phase detector in PLL provides 90° phase difference between input and output signals of PLL. Moreover, the locked range of PLL using EX-OR gate is quite narrow. Therefore, the excitation signal frequency of the demodulator is limited. The PLL with divider feedback is based on the edge sensing detector. Thus, the locked range of PLL can be gained. The output signal v_c of the peak-amplitude finder is used to control the SHC for sampling the signal v_d corresponded to the peak position of reference signal or the excitation signal v_{ex} . Therefore, the output signal v_o of the proposed LVDT demodulator is proportional to the core position l of LVDT. The signal sketches of peak-amplitude finder are shown in Fig. 6.

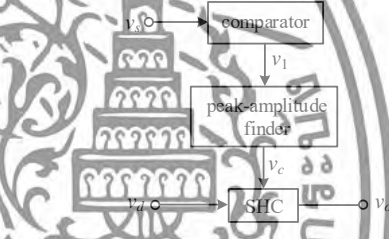


Figure 3. Diagram of the proposed amplitude detector.

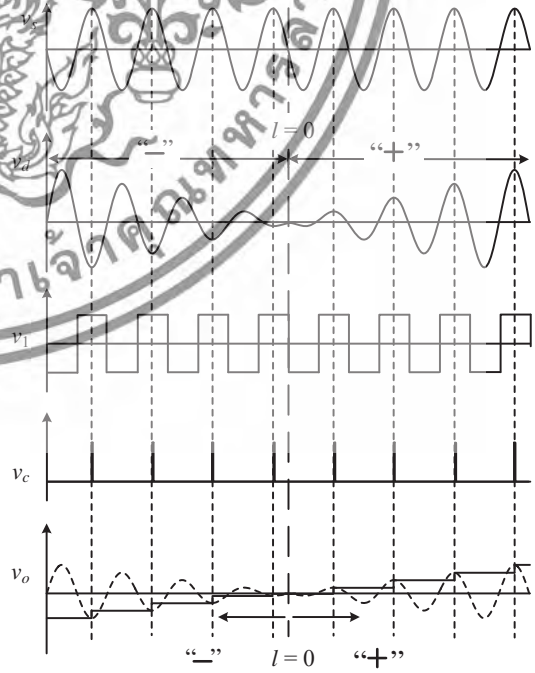


Figure 4. Signal waveforms of the proposed LVDT demodulator.

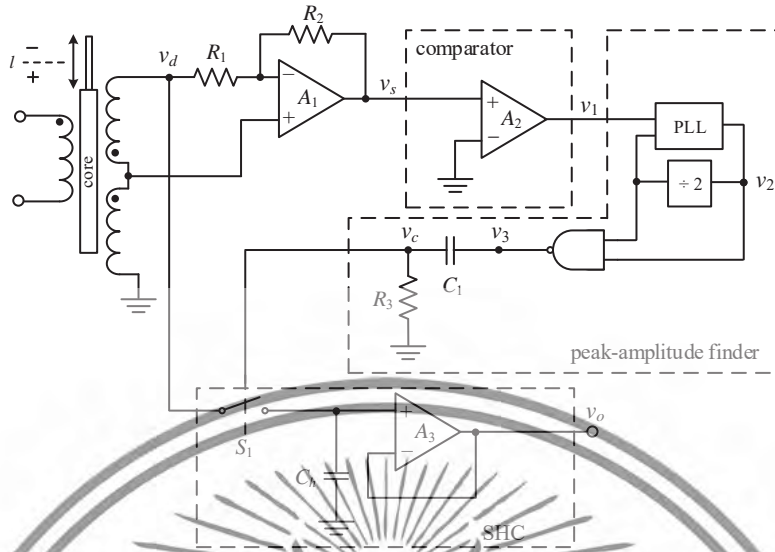


Figure 5. The proposed LVDT demodulator circuit.

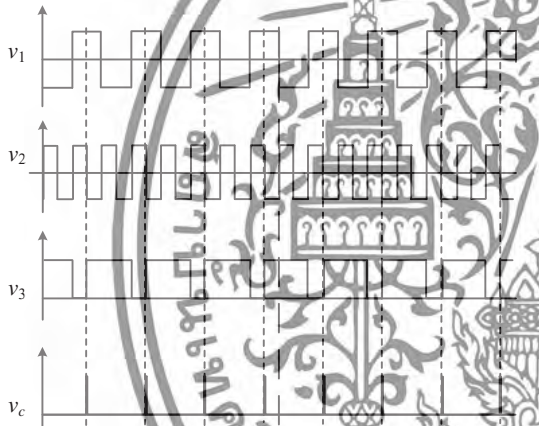


Figure 6. Singal waveforms of the proposed peak-amplitude finder.

TABLE II. PARAMETERS SET IN PRACTICAL REALIZATION

Parameter	Value
R_1, R_2 and R_3	10k Ω
C_1	20nF
C_2	10nF

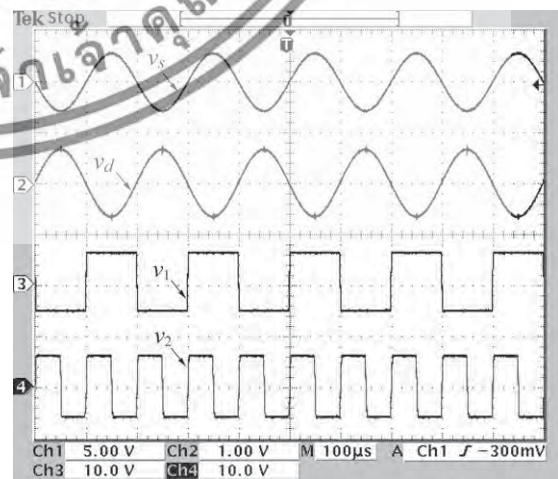
The excitation signal v_{ex} is set to 5kHz of 1V peak amplitude. The LVDT, OP/12.5/G type, used for this paper is ≈ 12.5 mm stroke range and sensitivity of 69mV/mm/V at 5kHz from Solartron Metrology. Fig. 7 shows the operating curves of the proposed demodulator. The signals (v_s, v_d, v_1 and v_2) and (v_s, v_d, v_c and v_3) are illustrated in Fig. 7(a) and 7(b), respectively. The plots of the measured result of the output signal v_o is shown in Fig. 8(a). The voltage error of the output signal v_o is depicted in Fig. 8(b). It can be seen that the proposed LVDT demodulator can extract the core position signal l from LVDT.

III. EXPERIMENTAL RESULTS

To verify the performance of the LVDT demodulator, the proposed circuit in Fig. 5 was constructed on breadboard using commercial available devices and circuit parameters as summarized in Table 1 and Table 2, respectively.

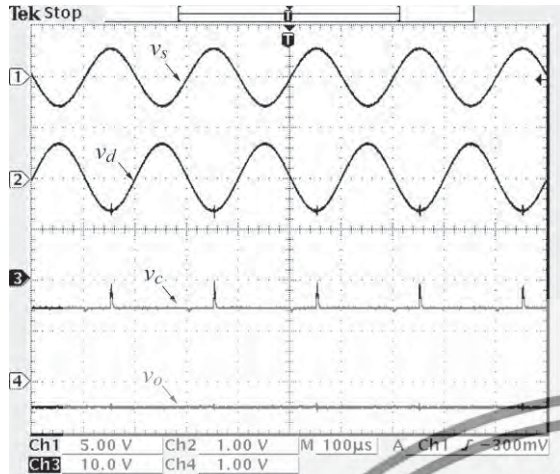
TABLE I. ACTIVE DEVICES USED FOR IMPLEMENTATION OF THE PROPOSED DEMODULATOR

Device	Part Number
Opamp A_1	LF353
Comparator A_2	LM339
PLL	CD4046
divider	CD4027
NAND gate	CD4011
Analog switch S_1 and SHC	CD4066

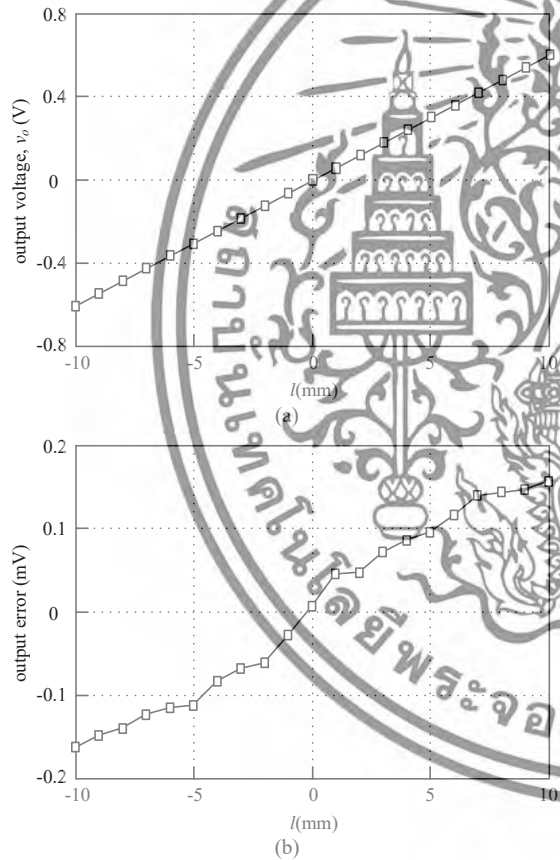


(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b)
Figure 7. Operating curves of the proposed demodulator.



(b)
Figure 8. Dynamic response.

IV. CONCLUSION

LVDT demodulator based on amplitude detector has been introduced in this paper. The technique utilizes the peak-amplitude finder to generate the control signal for SHC to detect the core position signal from LVDT. The proposed peak-amplitude finder is based on the frequency doubler using PLL with divider feedback. The proposed demodulator provides without low-pass filter requirement. Therefore, the behavior of the proposed circuit contains fast response time. Moreover, the proposed technique exhibits in simple configuration and low cost. The circuit performance is confirmed by the experimental implementation.

ACKNOWLEDGMENT

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under grant KREF115701.

REFERENCES

- [1] R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition*, John Wiley & Sons, 2001.
- [2] S. Cetinkunt, *Mechatronics*, John Wiley & Sons, 2006.
- [3] A. Drumea, A. Vasile, M. Comes, and M. Blejan, "System on Chip Signal Conditioner for LVDT Sensors," *Electronics System Integration Technology Conference*, Sep. 2006, pp.629-634.
- [4] A. Ota, W. Petchmaneeelunka, A. Rerkratn, and V. Riewruja, "Simple resolver demodulation," *JSST International Conference on Simulation Technology*, Sep. 2013.
- [5] W. Petchmaneeelunka, K. Songsuwankit, A. Rerkratn, and V. Riewruja, "Simple LVDT Signal Conditioner," *The 3rd International Conference on Control, Automation and Robotics (ICCAR)*, April 2017.
- [6] W. Petchmaneeelunka, K. Songsuwankit, and V. Riewruja, "Accurate LVDT signal converter," *I.R.E.E.*, vol. 11, no. 3, pp. 340-347, 2016.
- [7] W. Petchmaneeelunka, K. Songsuwankit, and V. Riewruja, "Simple LVDT Signal to DC Converter," *The 9th International Conference on Computer and Automation Engineering (ICCAE)*, Feb. 2017, pp. 195-197.
- [8] W. Petchmaneeelunka, P. Mano, A. Ota, and V. Riewruja, "Resolver demodulator using phase locked loop as time management", *International Conference on Engineering, Applied Sciences, and Technology (ICEAST)*, Aug. 2013.

Final Program & Digest



ICCAS 2017

2017 17th International Conference on Control, Automation and Systems

October 18(WED)~21(SAT), 2017
Ramada Plaza, Jeju, Korea



<http://2017.iccas.org>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Mano, P., Wutikun, T., Riewruja, V.

A versatile interface circuit for capacitive and resistive sensors

(2017) *International Conference on Control, Automation and Systems*, 2017-October, pp. 310-313.

2-s2.0-85044441920

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A Versatile Interface Circuit for Capacitive and Resistive Sensors

Wandee Petchmaneelumka*, Pitsini Mano, Tanatat Wutikun, and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
 Bangkok, 10520, Thailand (wandee.pe@kmitl.ac.th) * Corresponding author

Abstract: This paper presents a circuit design technique for realization of a versatile interface circuit for capacitive and resistive sensors. The proposed method is based on the use of operation of relaxation oscillator. Time periods generated from two relaxation oscillators are employed for the reference signal and another sensing signal from sensor. The output signal obtained in the form of time period is proportional to the sensing value from sensor. The proposed approach provides the attraction in terms of simple configuration and low cost. The proposed circuit performances confirmed by the experimental results using commercial devices are agreed with the expected values.

Keywords: Interface circuit, Capacitive sensor, Relaxation oscillator, Resistive sensor, Capacitance-to-time converter.

1. INTRODUCTION

Capacitive and resistive sensors are widely used in measurement and instrumentation systems. They are applied for measuring the different type of the physical quantities such as humidity, displacement, pressure, level, accelerometer and temperature [1-5]. Many techniques for converting the measured value from sensors to electrical signals such as voltage, frequency and time interval can be found in literatures [5-8]. However, these approaches can provide only sensing capacitance [3-6] or sensing resistance [7, 8]. If the interface circuit can provide both the resistance and capacitance from sensors in the same scheme, then the advantage will be gained. The purpose of this paper is to present the interface circuit for both capacitive and resistive sensors without changing configuration. The technique is based on the use of the operation of relaxation oscillator. The proposed interface circuit attracts in the terms of simple configuration, small in size and low cost. The achieved output is in the form of time period proportional to the sensing value from sensor. Performance of the proposed circuit is confirmed by experimental implementation.

the operation of the oscillator OSC₂. At \bar{Q}_1 state "1", the output signal V_2 of OSC₂ is generated. The rising edge of signal V_2 is used for toggle the output signals of toggle flipflop. Therefore, the signals Q_1 and \bar{Q}_1 are changed to "1" and "0", respectively. At \bar{Q}_1 state "0", OSC₂ is forced to pause and the output signal V_2 becomes "1". The output signals of toggle flipflop will hold the previous values. The operating curves of the proposed principle in Fig. 1 are shown in Fig.2.

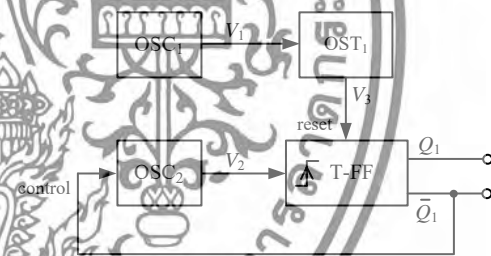


Fig. 1 Block diagram of the proposed interface circuit.

2. CIRCUIT DESCRIPTION

Block diagram of the proposed interface circuit is shown in Fig. 1. The configuration of principle consists of two relaxation oscillators (OSC₁ and OSC₂), one-shot timer (OST₁) and toggle flipflop (T-FF). From Fig. 1, the operation of the proposed interface circuit can be explained as follows. The oscillators OSC₁ and OSC₂ are provided to generate the clock signals for the reference period V_1 and the sensing period V_2 depended on the variation of the values from sensor, respectively. The one-shot timer OST₁ is forced at the rising edge of the output signal from OSC₁ to produce the narrow pulse signal for reset the toggle flipflop T-FF. The output signals Q_1 and \bar{Q}_1 of the toggle flipflop will state as "0" and "1", respectively. The inverter output signal \bar{Q}_1 of the toggle flipflop is provided to control

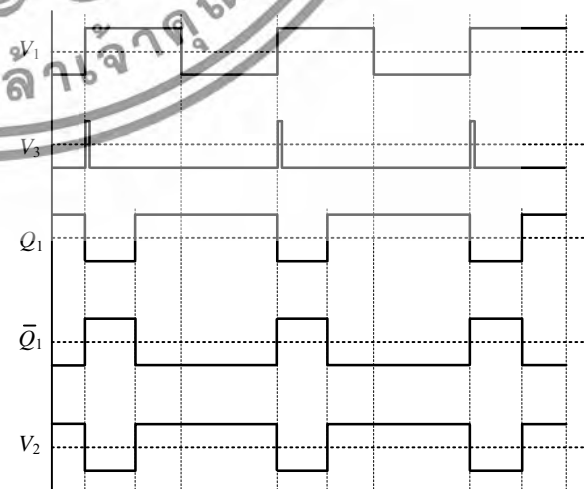


Fig. 2 The operating waveform sketches of the proposed circuit in Fig.1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The proposed interface circuit is illustrated in Fig. 3. The relaxation oscillator OSC_1 formed by inverter A_1 , resistor R_1 and capacitor C_1 generates the pulse signal V_1 used as the reference time period T_1 that can be stated as

$$T_1 = R_1 C_1 \ln \left(\frac{V_{t+}}{V_{t-}} \right) \quad (1)$$

where V_{t+} and V_{t-} are the upper and lower threshold voltage of inverter, respectively. The two-input NAND gate A_2 , resistor R_2 and capacitor C_2 function the oscillator OSC_2 controlled by the inverted output \bar{Q}_1 of toggle flipflop. Oscillator OSC_2 is provided to generate the pulse signal V_2 that the negative pulse width is proportional to the value from sensor. Therefore, the time period T_2 of pulse generated by OSC_2 depends on the value from sensor and can be written as

$$T_2 = R_2 C_2 \ln \left(\frac{V_{DD} - V_{t-}}{V_{DD} - V_{t+}} \right) \quad (2)$$

The D type flipflop, D-FF, is used instead of T-FF in this paper for implementation. At the rising edge of the pulse V_2 , the outputs Q_1 and \bar{Q}_1 of D-FF are changed to "1" and "0", respectively. The operating of OSC_2 is paused and the pulse signal V_2 is held state "1". For capacitive sensor, the capacitive sensor C_S is used to replace the capacitor C_2 and the resistances R_1 and R_2 are set to equal. Thus, the obtained time period T_{out} of the output pulse at the inverted output \bar{Q}_1 of D-FF can be given by

$$T_{out} = \frac{C_S}{C_1} T_1 \frac{\ln \left(\frac{V_{DD} - V_{t-}}{V_{DD} - V_{t+}} \right)}{\ln \left(\frac{V_{t+}}{V_{t-}} \right)} = K_C C_S \quad (3)$$

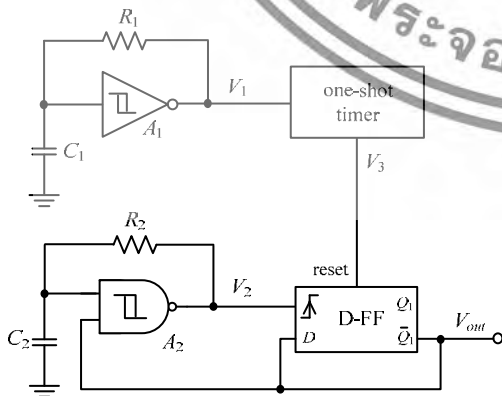


Fig. 3 The proposed interface circuit.

From Eq. (3), the time period T_1 and the capacitance C_1 are assigned to be constant. Therefore, the obtained time period T_{out} is directly proportional to the capacitance C_S

with the gain K_C . Finally, the one-shot timer OST_1 will generate a narrow pulse to reset D-FF at the rising edge of OSC_1 to begin the next cycle.

For resistive sensor, the resistor R_2 is replaced by the resistive sensor R_S and the capacitances C_1 and C_2 are assigned to be equal. Thus, the obtained pulse width T_{out} of the inverted output pulse of D-FF can be state as

$$T_{out} = \frac{R_S}{R_1} T_1 \frac{\ln \left(\frac{V_{DD} - V_{t-}}{V_{DD} - V_{t+}} \right)}{\ln \left(\frac{V_{t+}}{V_{t-}} \right)} = K_R R_S \quad (4)$$

It should be noted that the proposed interface circuit can convert the resistance of the resistive sensor to the time period T_{out} with the gain K_R . From Eqs. (3) and (4), it is clearly seen that the proposed interface circuit provides a versatile behavior.

3. EXPERIMENTAL RESULTS

To verify the proposed principle, the interface circuit in Fig. 3 was experimentally implemented. The active devices used in the circuit are commercial available devices such as CD4093 for the inverter A_1 , NAND gate A_2 , and one-shot timer OST_1 and CD4013 for D-FF. Supply voltage V_{DD} is set to 10V. The resistors $R_1 = R_2 = 15k\Omega$ and capacitor $C_1 = 1nF$ are assigned. The capacitive sensor C_S instead of capacitor C_2 is chosen for this experiment. The capacitance C_S from humidity sensor in variation range 280pF – 370pF is selected. Fig. 4 demonstrates the operating signals of the proposed interface circuit in Fig.3 where the capacitance $C_S = 340pF$.

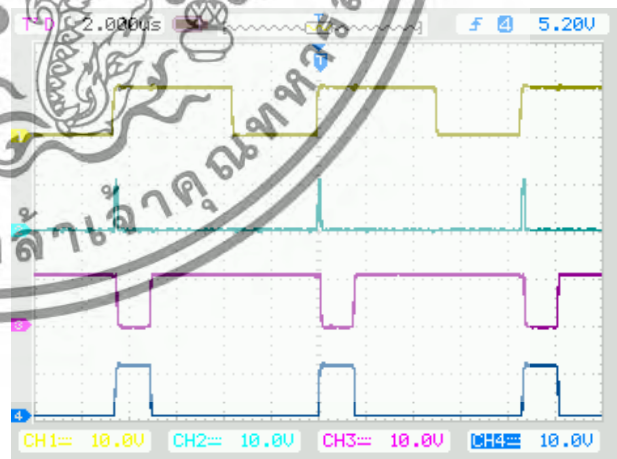


Fig. 4 Operating signals of the proposed circuit.

CH1 : V_1 CH2 : V_3
CH3 : V_2 CH4 : \bar{Q}_1

Figs. 5(a) and 5(b) show the plots of the measured time period T_{out} for the capacitance C_S varied from 280pF to 370pF and the percentage error, respectively. It can be seen that the maximum error of the proposed circuit is about 0.5%.

เพื่อศึกษาและเปรียบเทียบประสิทธิภาพของวงจรที่เสนอ การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

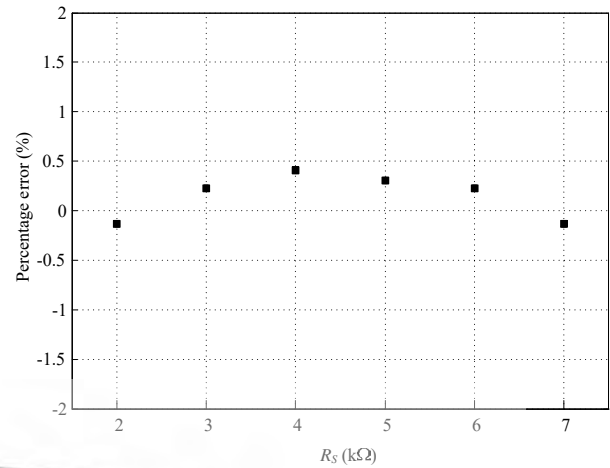
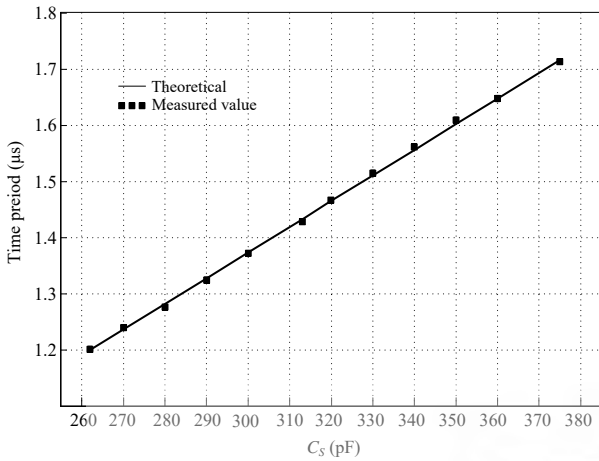


Fig.6 Measured result of resistive sensor.

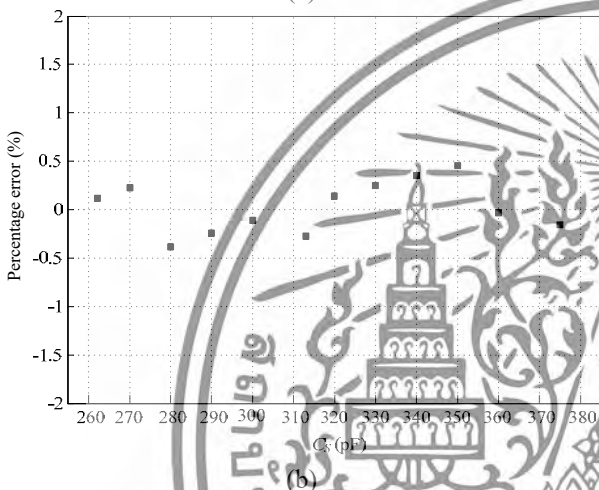


Fig.5 Measured result of capacitive sensor.

It is clearly seen that the proposed interface circuit can be employed for both the capacitive sensor and resistive sensor without changing topology. Moreover, the proposed scheme provides the advantage in economical term.

4. CONCLUSION

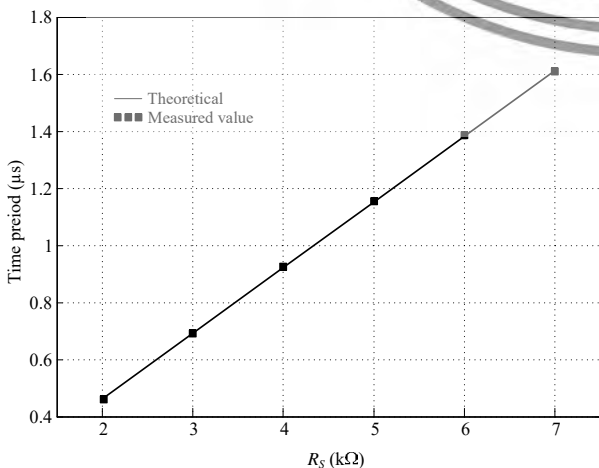
The versatile interface circuit for capacitive and resistive sensors has been proposed in this paper. The technique is based on the use of operation of relaxation oscillator. The output result is in the form of time period proportional to the sensing value from sensor. The proposed interface circuit provides the economical attraction. Performance of the proposed circuit is confirmed by experimental implementation.

5. ACKNOWLEDGEMENT

The authors would like to acknowledge the support by a grant No. KREF15701 from King Mongkut's Institute of Technology Ladkrabang of Thailand.

REFERENCES

- [1] A. D. Helfrick, and W. D. Cooper, *Modern electronic instrumentation and measurement techniques*, Prentice-Hall, 1990.
- [2] W.C. Heerens, "Application of capacitance techniques in sensor design," *Journal of Physics E: Scientific Instruments*, Vol. 19, No. 11, pp 897-906, 1986.
- [3] N.B. Yusof, N. Soin, and S.Z. Md. Dawal, "Capacitive interfacing for MEMS humidity and accelerometer sensors," *International Conference for Technical Postgraduates (TECHPOS)*, pp. 82-86, 2009.
- [4] F. Reverter, X. Li, and G.C.M. Meijer, "Liquid-level measurement system based on a remote grounded capacitive sensor," *Sensors and Actuators A: Physical*, Vol. 138, No. 1, pp. 1-8, 2007.



เอกสารนี้เป็นเอกสารที่ (a) นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [5] D.Y. Shin, H. Lee, and S. Kim, "Improving the accuracy of capacitance-to-frequency converter by accumulating residual charges," *IEEE transactions on Instrumentation and Measurement*, Vol. 60, No. 12, pp. 3950-3955, 2011.
- [6] A.H.M. Zahirul Alam, Nurul Arfah, Sheroz Khan, and Md. Rafiqul Islam, "Design of capacitance to voltage converter for capacitive sensor transducer," *American Journal of Applied Sciences*, Vol. 7, No. 10, pp. 1353-1357, 2010.
- [7] W. S. Chung, and K. Watanabe, "A temperature difference-to-frequency converter using resistance temperature detectors," *IEEE transactions on Instrumentation and Measurement*, Vol. 39, No. 4, pp. 676-677, 1990.
- [8] H. Kim, W. S. Chung, H. J. Kim, and S. H. Son, "A resistance deviation-to-pulsewidth converter for resistive sensors," *IEEE transactions on Instrumentation and Measurement*, Vol. 58, No. 2, pp. 397-400, 2009.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Proceedings

**2017 3rd International Conference on
Control, Automation and Robotics**

ICCAR 2017

22 Apr – 24 Apr, 2017

Nagoya, Japan



ISBN: 978-1-5090-6086-3

IEEE Catalog Number: CFP17IWZ-CDR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Songsuwankit, K., Rerkratn, A., Riewruja, V.

Simple LVDT signal conditioner

(2017) *2017 3rd International Conference on Control, Automation and Robotics, ICCAR 2017*, art. no. 7942799, pp. 758-761. Cited 1 time.

2-s2.0-85022323717

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simple LVDT Signal Conditioner

Wandee Petchmaneelumka, Kanoknuch Songsuwankit, Apinai Rerkratn, and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand

e-mail: wandee.pe@kmitl.ac.th, jk_jinnynaja@hotmail.com, apinai@gmail.com, vanchai.ri@kmitl.ac.th

Abstract—A method to implement a signal conditioning circuit for a linear variable differential transformer (LVDT) is proposed in this article. The proposed signal conditioner can be used instead of a synchronous demodulator in the tradition approaches. The output signal of the signal conditioner is linearly proportional to the moving core of the LVDT with fast response. The realization technique is based on the use of an analog integrator to determine the LVDT signal at the half period of the excitation signal. The proposed signal conditioner provides without low-pass filter in the signal path. Therefore, the response time of the proposed technique is settled within half period of the excitation signal. The devices used in the proposed signal conditioner consist of basic commercially available devices such as operational amplifier (opamp), comparator, analog switch and one-shot timer. Experimental results demonstrated the performance of the proposed conditioner are included. The proposed technique is attractive in terms of simple configuration and low cost.

Keywords—LVDT; analog integrator; signal conditioner; sample and hold; synchronous demodulator

I. INTRODUCTION

Inductive transducer, linear variable differential transformer (LVDT), is one of the useful transducer for measurement and instrumentation systems. The behavior of the LVDT exhibits in terms of high linearity and robustness. The application of the LVDT can be found in the literatures [1] – [4]. The operation of the LVDT is the same principle of the transformer. The structure of the LVDT comprises two secondary windings connected in series opposition. Therefore, the output signal is the difference of two secondary windings, which is in the form of amplitude modulation with suppressed carrier (AMSC). The moving core of the LVDT is provided for sensing the displacement. Recently, a synchronous demodulator is used to extract the core-position signal from the output signal of the LVDT [5] – [7]. The traditional synchronous demodulator requires a low-pass filter to remove the excitation signal. In the past, the envelope detector comprised diode is used to achieve the displacement signal. However, the threshold voltage of the diode causes the large error signal in the demodulated signal at the small amplitude of the LVDT signal. In addition, the envelope detector also requires the low-pass filter in the signal path. Unfortunately, the use of low-pass filter in the signal path of both the synchronous demodulator and the envelope detector is deteriorated the response time of the demodulator due to the large delay time caused by the

dominant pole. Moreover, the frequency of the excitation signal is assigned as specific frequency to match the low-pass filter. The deviation from the specific frequency causes the error in the core-position signal. The use of the sample-and-hold circuit (SHC) can be prevented the error mentioned above [8]. This is due to the behavior of the SHC that is in the form of 'sine' function. The 'sinc' function exhibits the characteristic like a low-pass filter [9]. The advantage of the use of the SHC to extract the core-position signal from the LVDT signal is that the low-pass filter can be avoided. Many applications using the SHC instead of the synchronous demodulator and the envelope detector can be found in [8], [10] – [15]. However, the control signal of the SHC is provided from the excitation signal that causes the error due to the phase shift between the excitation signal and the LVDT signal. To prevent this error, the peak-amplitude finder is introduced to generate the control signal from the LVDT signal [8]. The control signal is laid on the peak amplitude position of the LVDT signal and assigned as the narrow pulse width to minimize the ripple on the displacement signal. This technique avoids the phase shift mentioned above and can be operated with wide frequency range of the excitation signal. In this article, another circuit technique to extract the core-position signal from the LVDT signal using the integrator is proposed. The proposed circuit requires the integrator to average the half cycle of the LVDT signal. The resulting signal is linearly proportional to the core displacement. The proposed circuit is constructed without the specific devices. Only the commercially available devices are required. Therefore, the economical attraction is obtained.

II. CIRCUIT DESCRIPTION

The operation of LVDT is the same principle with transformer and its equivalent circuit can be depicted in Fig. 1(a). The LVDT consists of a primary winding L_p and two secondary windings L_{S1} and L_{S2} . The excitation signal $v_{ex} = V_p \sin \omega t$ is applied to the primary winding L_p . The excitation signal v_{ex} is transferred to the secondary windings with the amplitude of the signals v_a and v_b depended on the core position varied from the reference position. Two secondary winding signals v_a and v_b can be stated as

$$v_a \cong k_T V_p (I_{null} + I) \sin(\zeta t + \theta_p) \quad (1a)$$

and

$$v_b \cong k_T V_p (I_{null} - I) \sin(\zeta t + \theta_p) \quad (1b)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

where V_p denotes the peak amplitude of the excitation signal v_{ex} , k_T is a sensitivity of LVDT, l_{null} and l are the null position of LVDT or the reference position and the core position deviated from null position, respectively, φ_p is the phase shift between the primary winding and the secondary winding. The secondary windings are connected in opposite direction. Therefore, the LVDT signal v_{sd} can be expressed as

$$v_{sd} \cong v_b - v_a \cong 2k_T V_p l \sin(\zeta t + \theta + \varphi_p) \quad (2)$$

From (2), it can be seen that the signal v_{sd} is the AMSC signal. To remove the carrier signal term, a synchronous demodulator is required. An analog multiplier and a low-pass filter is most attention for a synchronous demodulator to extract the core-position signal. However, the phase delay and the error of the core position signal caused by the dominant pole of the low-pass filter are occurred. Another synchronous demodulators based on the SHC are introduced [10] – [14]. However, these demodulators provide the large ripple in the demodulated signal. This is due to that the position of the control signal of the SHC is missed the peak-amplitude position for the LVDT signal. Therefore, the low-pass filter is necessary to minimize the ripple. The proposed technique of this paper is presented to overcome the disadvantage mentioned above. Principle of the proposed converter is shown in Fig 1(b). It comprises an integrator, SHC, comparator, analog switches and one-shot timers. The operation of the proposed technique in Fig. 1(b) can be expanded as follows.

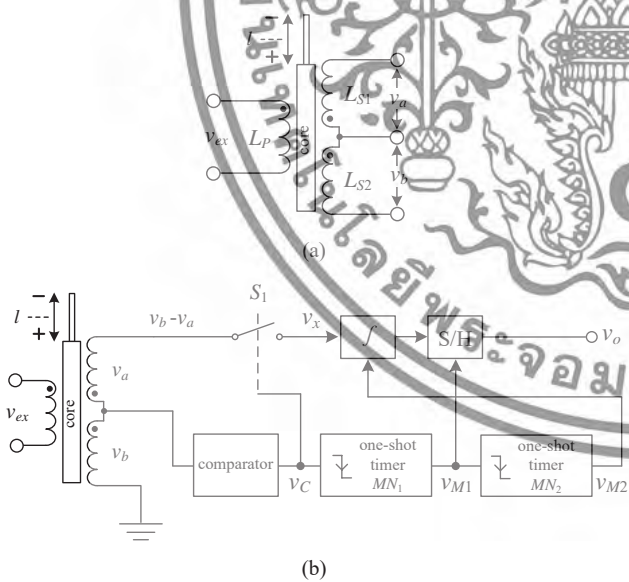


Figure 1. (a) Schematic diagram (b) block diagram of the proposed circuit.

The comparator is used to investigate the zero crossing of the secondary winding signal v_b to achieve the control signal v_C . The LVDT signal v_{sd} is sampled by analog switch S_1 with the control signal v_C , the sampling signal. The proposed converter requires the control signal v_{M1} for the SHC disregarded the peak-amplitude position of the LVDT signal.

The sampled signal v_x is averaged by the integrator with the period of $1/f_{ex}$, where f_{ex} is the frequency of the excitation signal v_{ex} . After falling edge of the pulse signal v_C , the one-shot time MN_1 generates the control signal v_{M1} to control the SHC to hold the output signal of the integrator that is the average value of the positive voltage of the LVDT signal.

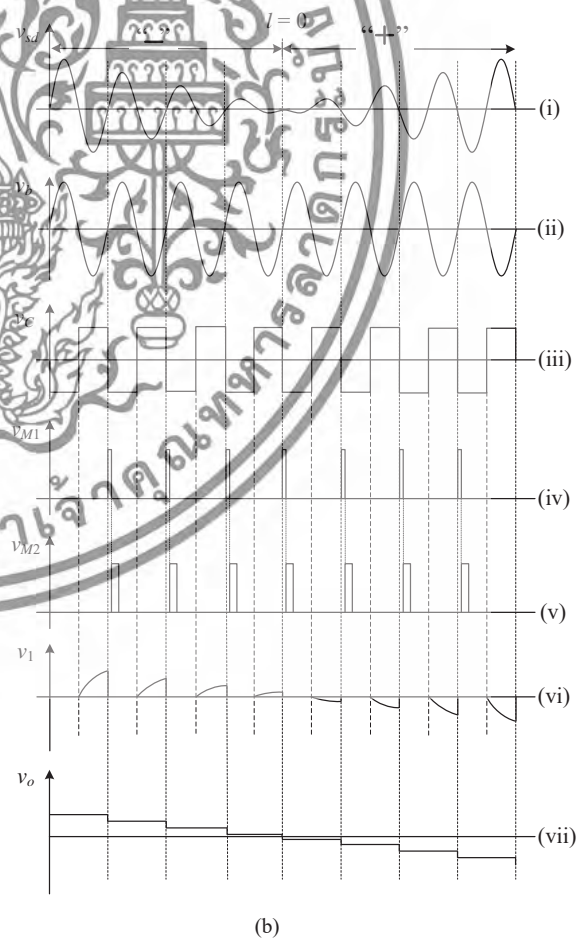
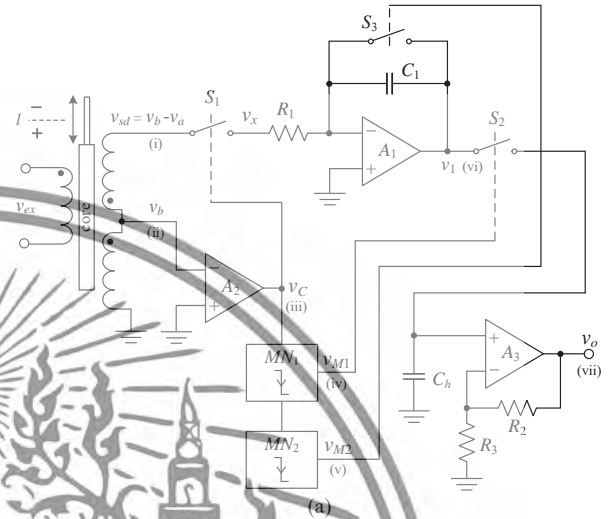


Figure 2. (a) Proposed circuit (b) signal waveforms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The pulse width of the control signal v_{M1} is assigned to equal the acquisition time of the SHC. At falling edge of the signal v_{M1} , the one-shot timer MN_2 generates the reset signal v_{M2} to reset the integrator for operating the next cycle of the LVDT signal. As a result, the output signal v_o is proportional to the core position.

The circuit of the proposed technique is shown in Fig. 2(a). The sampling signal v_C is obtained by the positive voltage of the secondary winding signal v_b using the comparator A_2 . The signal v_C forces the analog switch S_1 'on' to transfer the voltage of the LVDT signal v_{sd} to the integrator formed by operational amplifier (opamp) A_1 , resistor R_1 and capacitor C_1 . It should be noted that the period 'on' of the analog switch S_1 is equal to the half period of the excitation frequency f_{ex} . Therefore, the average signal v_1 at the half period of $t_{ex} = 1/f_{ex}$ can be given by

$$v_1 \cong 0 \frac{k_T V_P l}{R_1 C_1} \int_0^{\frac{t_{ex}}{2}} \sin(\zeta_{ex} t) dt \cong 0 \frac{4k_T V_P}{R_1 C_1 \zeta_{ex}} l \quad (3)$$

The SHC comprised analog switch S_2 , capacitor C_h , opamp A_3 , resistors R_2 and R_3 samples the signal v_1 to the output signal $v_o = v_1$. The control signal v_{M1} is generated by the one-shot timer MN_1 at the falling edge of the signal v_C . Logic "1" of the control signal v_{M1} is used to force switch S_2 "on" for sampling the voltage signal v_1 . Otherwise, logic "0" of the control signal v_{M1} obliges switch S_2 "off" for holding the average signal v_1 at the half period of excitation signal. At falling edge of the control signal v_{M1} , the control signal v_{M2} generated by the one-shot timer MN_3 forces the analog switch S_3 to discharge the capacitor C_1 after the SHC held the signal v_1 . Thus, the output signal of the proposed conditioner v_o can be stated as

$$v_o \cong 0 \frac{2k_T V_P K_S}{R_1 C_1 (\sigma_{ex})} l \quad (4)$$

where $K_S = (1 + R_2/R_3)$ is the voltage gain of the SHC. From (4), it can be seen that the obtained output voltage v_o is linearly proportional to the core position of LVDT. The operation curves (v_{sd} , v_b , v_C , v_{M1} , v_{M2} , v_1 and v_o) of the proposed simple LVDT signal conditioner are shown in Fig. 2(b).

III. EXPERIMENTAL RESULTS

The proposed simple LVDT signal conditioner in Fig. 2(a) is breadboarded using the commercial available devices. Active devices are comparator LM339, opamp LM351, one-shot timer CD4528 and analog switch CD4066. Passive devices are assigned as $R_1 = 10k\Omega$ and $C_1 = C_h = 0.01\mu F$. The acquisition time of the SHC is measured as $1\mu s$. The time constant of the one-shot timers MN_1 and MN_2 are set to $1\mu s$ and $10\mu s$, respectively. The excitation signal v_{ex} is set to $5kHz$ of 1V peak amplitude. The LVDT used for this paper is $\pm 12.5mm$ stroke range and sensitivity, k_T , of $69mV/mm/V$ at $5kHz$ (OP12.5G from Solartron Metrology). The LVDT null position can be measured as $l_{null} = 42.319mm$. The phase

shift of the LVDT is measured of about 18° . The voltage gain K_S is set to 1.138 for the sensitivity of the proposed scheme of $0.1V/mm$. The resistors R_2 and R_3 are set to $5k\Omega$ and $36.2k\Omega$, respectively.

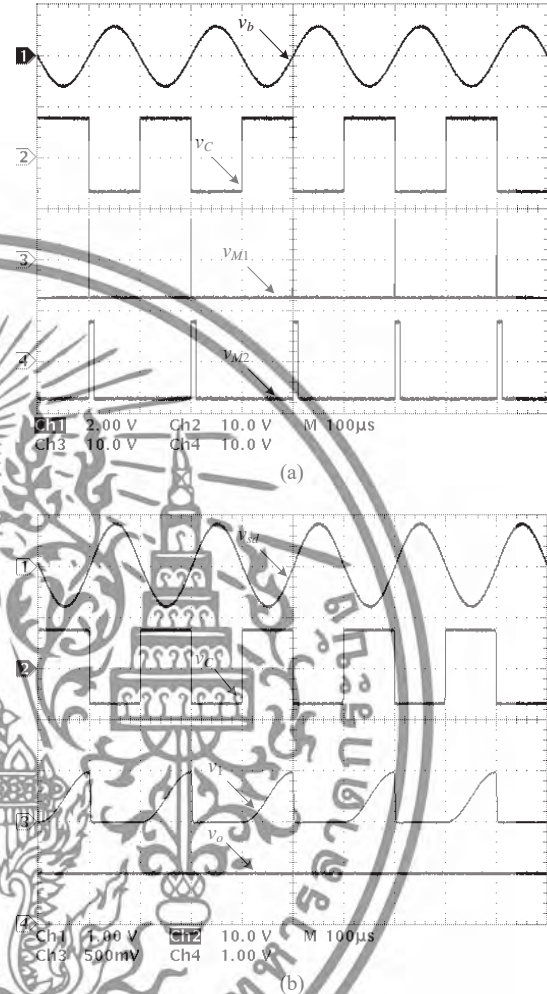
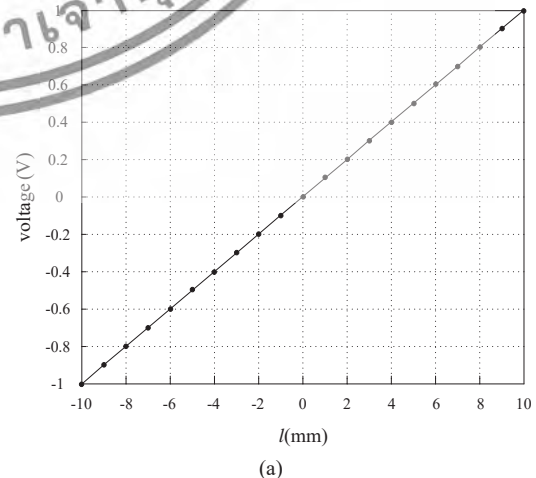


Figure 3. Operating signals of the proposed circuit (a) voltages v_b , v_C , v_{M1} and v_{M2} (b) voltages v_{sd} , v_C , v_1 and v_o .



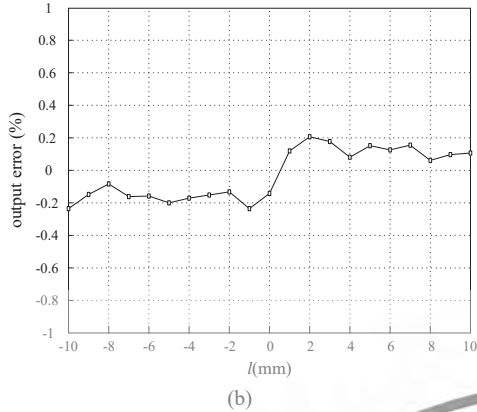


Figure 4. (a) Voltage output (b) voltage error.

Fig. 3 shows the operating curves of the proposed scheme. The voltages (v_b , v_C , v_{M1} and v_{M2}) and (v_{sd} , v_C , v_1 and v_o) are illustrated in Fig. 3(a) and 3(b), respectively. The plot of the measured result of the output signal v_o for the core position varied from -10mm to 10mm is shown in Fig. 4(a). It can be seen that the resulting signal v_o is linear over the entire operating range. The error from the expected value of the resulting signal v_o is measured and plotted in term of percentage as shown in Fig. 4(b). It should be noted that the maximum of the percentage error of about -0.23% is observed.



Figure 5. Dynamic response.

The dynamic response of the proposed scheme can be confirmed using the simulated LVDT signal formed by an analog multiplier with the square wave as the modulated signal. The amplitude of the square wave is set to $\pm 0.5V$ equivalent to the core varied from -5mm to 5mm. The response curve of the proposed scheme is shown in Fig. 5. It is evident that the response time is about 160 μ s.

IV. CONCLUSION

Another technique to implement the LDVDT signal conditioner has been introduced in this article. The technique

is based on the use of the integrator to average the LVDT signal. The performance of the proposed scheme is confirmed by the experimental results. The experimental result shows that the percentage error of about -0.23% for the core position varied in full range. Therefore, the core-position signal is linearly extracted to the dc voltage with high accuracy. The purpose of the proposed scheme is emphasized in terms of simple configuration and low cost.

ACKNOWLEDGMENT

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMITL), Thailand under grant KREF115701.

REFERENCES

- [1] K. Ara, "A Differential Transformer with Temperature and Excitation-Independent Output," *IEEE Trans. Inst. Meas.*, vol. IM-21, no. 3, pp. 249 – 255, August 1972.
- [2] S. C. Saxena and S. B. L. Sekseña, A Self-compensated Smart LVDT Transducer, *IEEE Trans. Inst. Meas.*, vol. 38, no. 3, pp.748-753, June 1989.
- [3] S. Cetinkunt, *Mechatronics*. John Wiley & Sons, 2006, pp. 227-232.
- [4] M. Felix, A. Lizarraga, A. Islas and A. Gonzales, "Analysis of a Ferrofluid Core LVDT Displacement Sensor," *The 36th Annual Conference on IEEE Industrial Electronics Society*, Glendale USA, pp. 1769-1772, 2010.
- [5] R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition*, John Wiley & Sons, 2001, pp. 229-238.
- [6] H. Zumbahlen, *Linear Circuit Design Handbook*. Analog Device, Elsevier, 2003, pp. 195-198.
- [7] R. M. Ford, R. S. Weissbach and D. R. Loker, "A DSP-Based Modified Costas Receiver for LVDT Position Sensors," *IEEE Trans. Inst. Meas.*, vol.3, pp. 1448-1452, May, 2000.
- [8] W. Petchmaneeelumka, K. Songsuwankit and V. Riewruja, "Accurate LVDT Signal Converter," *International Review of Electrical Engineering (I.R.E.E.)*, vol. 11, no. 3, 2016, pp. 340-347.
- [9] D. A. Johns and K. Martin, *Analog Integrated Circuit Design*. John Wiley & Sons, 1997, pp. 389-391.
- [10] C. S. Koukourlis, V. K. Trigonidis and J. N. Sahalos, "Differential Synchronous Demodulation for Small-signal Amplitude Estimation," *IEEE Trans. Inst. and Meas.*, vol. 42, no. 5, pp. 926-931, October 1993.
- [11] A. Ota, W. Petchmaneeelumka, A. Rerkratn and V. Riewruja, "Simple Resolver Demodulation," *JSST International Conference on Simulation Technology*, 2013, Tokyo, Japan.
- [12] J. Tongcharoen, W. Petchmaneeelumka, T. Cheypoca and V. Riewruja, "Resolver-to-Triangular Wave Converter," *SICE Annual Conference*, Sapporo, Japan, pp. 1181-1184, 2014.
- [13] J. Tongcharoen, W. Petchmaneeelumka and V. Riewruja, "Low-Cost Resolver-to-DC Converter," *The 15th International Conference on Control, Automation and Systems*, Busan, Korea, pp. 1699-1702, 2015.
- [14] A. Ota, W. Petchmaneeelumka, T. Cheypoca, A. Rerkratn and V. Riewruja, "Front-End Interfacing Circuit for Capacitive Sensor," *The 7th International Conference on Information Technology and Electrical Engineering*, Chiang Mai, Thailand, pp. 313-316, 2015.
- [15] R. Casanella, O. Casas, M. Ferrari, V. Ferrari and R. Pallas-Areny, "Synchronous Demodulator for Autonomous Sensors," *IEEE Trans. Inst. and Meas.*, vol. 56, no. 4, pp. 1219-1223, August 2007.

Proceedings of
2017 9th International Conference
on Computer and Automation Engineering

ICCAE 2017

Feb 18-21, 2017

Sydney, Australia



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Songsuwankit, K., Riewruja, V.

Simple LVDT signal to DC converter

(2017) *ACM International Conference Proceeding Series*, Part F127852, pp. 193-197. Cited 1 time.

2-s2.0-85020930870

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simple LVDT Signal to DC Converter

Wandee Petchmaneelumka, Kanoknuch Songsuwankit and Vanchai Riewruja
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand 10520
wandee.pe@kmitl.ac.th, jk_jinnynaja@hotmail.com and vanchai.ri@kmitl.ac.th

ABSTRACT

A simple technique to produce a linear signal from a displacement transducer, linear variable differential transformer (LVDT), is introduced in this paper. The two-quadrant divider is used to precede the ratio of a different and sum of the two winding signals from the LVDT instead of a four-quadrant divider of a recent approach. The two-quadrant divider is obtained by an operational transconductance amplifier (OTA) in the form of a voltage-to-current converter. The signal from the divider is held by the sample and hold circuit (SHC) controlled by the peak-amplitude finder. As a result, the held signal is achieved without using a low-pass filter. The temperature effect of both OTA and LVDT are compensated. The merit of the proposed technique is that the circuit requires without the low-pass filter. Therefore, the fast response is obtained. The performance of the proposed scheme is confirmed by the experimental results using commercial devices.

CCS Concepts

• Information systems → Mobile information processing systems • Hardware → Sensors and actuators

Keywords

LVDT; Sample and hold circuit; Operational transconductance amplifier; Demodulation; Peak-amplitude finder.

1. INTRODUCTION

LVDT is one of an importance transducer used in instrumentation and measurement systems. This is due to that the behavior of LVDT provides high linearity and durability [1] – [4]. Many applications can be found in the measuring of displacement, position, level, flow and pressure [4] – [7]. The structure of LVDT consists of a primary winding and two secondary windings with opposite series connection. The ferromagnetic core concealed inside of LVDT is the moving part used to detect the displacement. When the excitation signal is applied to the primary winding of the LVDT, the output signal is the difference of two signals from secondary windings. Therefore, the output signal of LVDT is in the form of amplitude modulation with suppressed carrier.

The technique to achieve the displacement signal from LVDT is based on the use of an envelope demodulator [3]. The traditional envelope demodulator formed by diode rectifier and low-pass filter causes large error signal on the amplitude of the

demodulated signal. This is due to the threshold voltage of diode.

To minimize this error, the synchronous demodulator provided by an analog multiplier and low-pass filter is introduced [3], [5] – [9].

Usually, the envelope demodulator and synchronous demodulator require a low-pass filter to remove a high frequency component. The low-pass filter will provide the time delay caused by its dominant pole that reduces the response time of the demodulator. Alternatively, the approach based on the use of analog switch and integrator is presented [10] – [11]. These approaches require without diode in signal path. Therefore, the error signal due to the threshold voltage of diode is avoided. Unfortunately, the time response of these approaches is deteriorated by the dominant pole of low-pass filter. In addition, the low-pass filter used for the approaches mentioned above is designed for specific frequency. Therefore, the variation of the excitation frequency will cause an inaccuracy on the demodulated signal. Recently, the use of a SHC instead of low-pass filter in the demodulator is most attention [11] – [16]. The transfer function of the SHC provides a “sinc” weighting function that indicates a behavior like a low-pass filter [17]. The control signal for the SHC should be assigned to the position of the peak amplitude of the LVDT signal [1]. The advantage of this technique is shown that the demodulator provides a fast response time. However, the control signal for the SHC of these approaches is provided directly from the excitation signal. Practically, the phase shift between the primary winding and secondary windings causes the position of the control signal of the SHC missed the peak amplitude of the LVDT signal that an offset voltage on the demodulated signal is occurred. This offset voltage will reduce the resolution of the demodulator at low level of the LVDT signal. Also, the large pulse width of the control signal for the SHC of these approaches is produced a ripple on the demodulated signal. To minimize the ripple, the pulse width of the control signal for the SHC should be narrowed [1].

In this paper, simple circuit technique to realize the LVDT signal to DC voltage converter is introduced. The technique is based on the ratio of sum and difference of the signals from two secondary windings [2]. The proposed scheme comprises operational amplifier (opamp) and operational transconductance amplifier (OTA) as active circuit building block. The sum of two secondary windings signal is provided for the reference signal to generate the control signal for the SHC. The control signal for the SHC is obtained by the peak-amplitude finder proposed in the literature [1]. The performance of the proposed scheme is exhibited from the experimentally implementation using commercial available devices. In addition, the temperature effect of the LVDT and OTA are compensated.

2. CIRCUIT DESCRIPTION

The principle of the LVDT can be explained as the same with transformer and a simplified schematic is shown in Figure 1(a). If the excitation signal $v_{ex} = V_s \sin \omega t$ is applied to the primary

Permission to make digital or hard copies of all or part of this work for personal or classroom use is granted without fee provided that copies are not made or distributed for profit or commercial advantage and that copies bear this notice and the full citation on the first page. Copyrights for components of this work owned by others than ACM must be honored. Abstracting with credit is permitted. To copy otherwise, or republish, to post on servers or to redistribute to lists, requires prior specific permission and/or a fee. Request permissions from Permissions@acm.org.

ICCAE '17, February 18-21, 2017, Sydney, Australia

© 2017 ACM. ISBN 978-1-4503-4809-6/17/02...\$15.00

DOI: <http://dx.doi.org/10.1145/3057039.3057103>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

winding, the secondary winding signals v_{S1} and v_{S2} can be written as

$$v_{S1} = k_1 V_x (l_{null} - l) [\sin(\omega t - \varphi_S)] \quad (1a)$$

$$\text{and } v_{S2} = k_1 V_x (l_{null} + l) [\sin(\omega t - \varphi_S)] \quad (1b)$$

where V_x is the peak amplitude of the excitation signal v_{ex} , k_1 is the sensitivity of LVDT, l_{null} and l are the null position and the core position of the LVDT, respectively, φ_S is the phase shift between the primary winding and the secondary windings. The LVDT signal v_d or the difference of two secondary winding signals can be stated as

$$v_d = v_{S2} - v_{S1} = 2k_1 V_x l \sin(\omega t - \varphi_S) \quad (2)$$

The parameters k_1 and V_x are constant. Then the amplitude of the LVDT signal v_d is directly proportional to the core position l . The principle of the traditional approaches to extract the core position signal is shown in Figure 1(b). The demodulated signal v_{od} can be expressed as

$$v_{od} = k_1 V_x l [\cos \varphi_S + \cos(2\omega t - \varphi_S)] \quad (3)$$

It can be seen that the second term in the square bracket contains the double of the excitation frequency. The high frequency component of Eq. (3) will be removed by the low-pass filter. The phase shift φ_S and the double frequency term in Eq. (3) will deteriorate the performance of the demodulator.

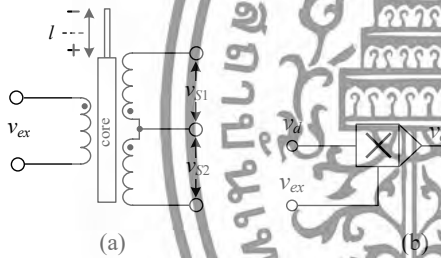


Figure 1. (a) schematic diagram (b) traditional demodulator

The block diagram of the proposed LVDT signal to DC converter is shown in Figure 2(a). The summing amplifier is provided the signal $v_1 = (v_{S1} + v_{S2})$ from the LVDT signal v_d and the signal $2v_{S2}$. The signal v_1 is transferred to the peak detector to capture the positive amplitude as the signal v_n . The signal v_n is used as the denominator for the divider. Also the signal v_1 forced the peak-amplitude finder to generate the control signal v_C for the SHC at the peak-amplitude position of the signal v_1 . If the secondary winding signals is disturbed by the variation of the ambient temperature, then the signals v_d and v_n can be stated as

$$v_d = (v_{S2} - v_{S1})(1 + \alpha \Delta t) \quad (4a)$$

$$\text{and } v_n = (v_{S1p} + v_{S2p})(1 + \alpha \Delta t) \quad (4b)$$

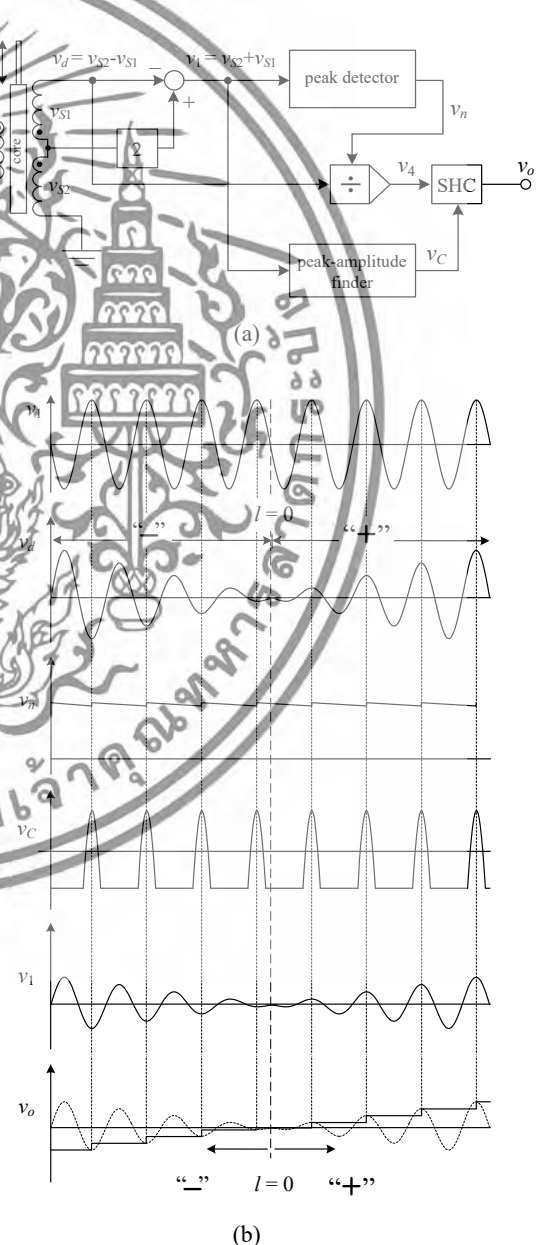
where α and Δt denote the temperature coefficient of the LVDT and the change of ambient temperature, respectively, v_{S1p} and v_{S2p} are the peak amplitude of the signals v_{S1} and v_{S2} , respectively. To consider only the positive peak amplitude of the signal v_d , the resulting signal v_4 can be given by

$$v_4 = \frac{K(v_{S2} - v_{S1})}{(v_{S1p} + v_{S2p})} = \frac{K}{l_{null}} l \quad (5)$$

where K is the voltage gain of the divider. It can be seen that the output signal v_4 of the divider is obtained without temperature effect. The signal v_4 is sampled and held at the peak amplitude by the SHC with the control signal v_C . Therefore, the output of the SHC is dependent on the peak amplitude of the signal v_d or the core position l . The operating curve of the block diagram in Figure 2(a) is shown in Figure 2(b).

The proposed circuit is depicted in Figure 2(c). Opamp A_1 , resistors R_1 and R_2 form the summing amplifier to produce the signal $v_1 = (v_{S1} + v_{S2})$. The signal v_1 is captured the peak amplitude and converted to the current signal i_1 by opamps A_2 and A_3 , diode D_1 , capacitor C_1 and resistors $R_3 - R_7$. The current signal i_1 can be written as

$$i_1 = \frac{2k_1 V_x l_{null}}{R_7} (1 + \alpha \Delta t) \quad (6)$$



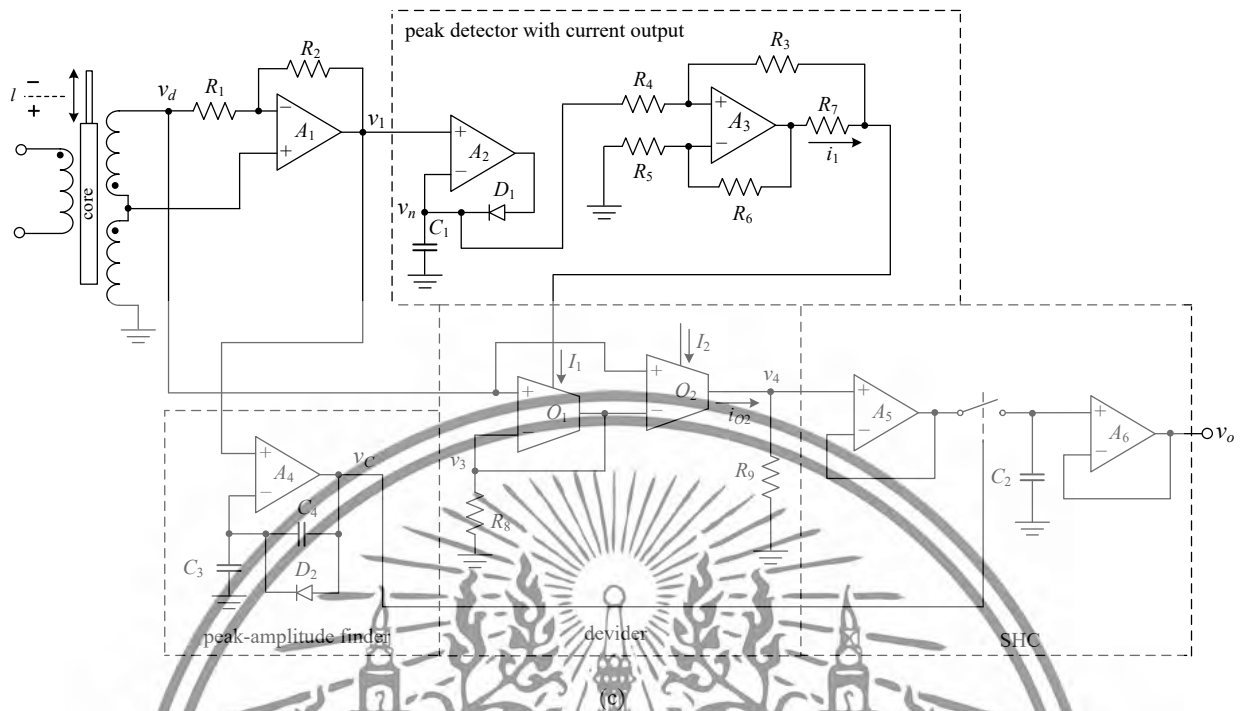


Figure 2. (a) block diagram of the proposed circuit (b) signal waveforms (c) proposed circuit

The divider for this paper is constructed by OTAs and resistors R_8 and R_9 [18]. The relationship of the voltage signal v_4 and the LVDT signal v_d can be given by

$$v_4 = \frac{I_2 R_9 v_d}{R_8 i_1} \quad (7)$$

From Eq. (2), (4) and (6), the signal v_4 can be written as

$$v_4 = \frac{I_2 R_7 R_9}{R_8 I_{null}} l = K_d l \quad (8)$$

The core position signal v_4 is provided for the SHC formed by opamps A_5 and A_6 and capacitor C_2 . The control signal v_c is generated by the peak-amplitude finder [1]. The control signal v_c controls the SHC to hold the signal v_4 corresponded to the peak position of the reference signal v_1 . Therefore, the output signal of the SHC $v_o = v_4$ is proportional to the core position l with the voltage gain K .

3. EXPERIMENTAL RESULT

The performance of the proposed circuit in Figure 2(c) is confirmed by an experimental implementation. The proposed circuit in Figure 2(c) was constructed using commercial devices such as opamp LF353, OTA CA3280, signal diode 1N4148, and analog switch CD4066. The power supply voltages and OTA bias current I_2 were set to $\pm 5V$ and $100\mu A$, respectively. The excitation signal was assigned as 5kHz sinusoidal wave of $2V_{pp}$. The passive components were chosen as $R_1 = R_2 = R_7 = R_8 = R_9 = 10k\Omega$, $R_3 = R_4 = R_5 = R_6 = 100k\Omega$, $C_1 = C_2 = C_3 = 0.1\mu F$ and $C_4 = 0.01\mu F$. The LVDT used in this paper was $\pm 12.5mm$ stroke range with sensitivity $69mV/mm/V$ (OP12.5G from Solartron Metrology).

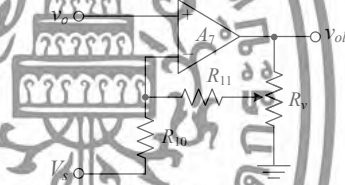
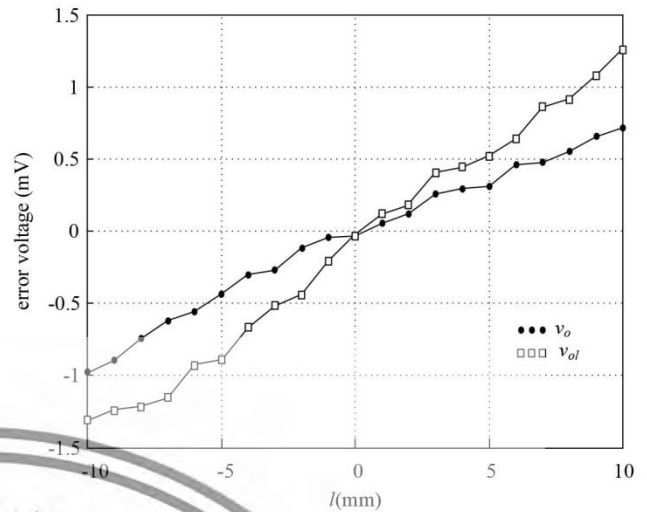
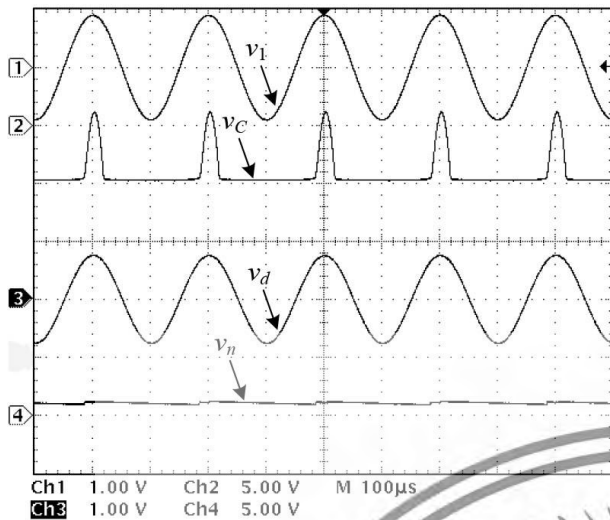


Figure 3. span and zero amplifier

Practically, the span and zero amplifier of Figure 3 is included to calibrate the output signal v_o to the describe range [1], where $R_{10} = R_{11} = 20k\Omega$ and $R_v = 1k\Omega$. The residue voltage for the core position $l = 0$ can be eliminated by the appropriate value of the dc voltage V . The voltage v_1 of $2V_{pp}$ is measured at the LVDT core position $l = 0mm$. Thus the null position of the LVDT l_{null} is calculated as $42.39mm$ from the measured voltage v_1 and Eqs. (1a) and 1(b). Also, the parameter K_d of Eq. (8) is determined as $23.4mV/mm$. The gain of the span and zero amplifier is set to 4.27 by adjusting the variable resistor R_v for the describe range $\pm 1V$ at the LVDT core $\pm 10mm$. The operating signals of the proposed circuit are shown in Figure (4). Figure (5a) shows the output signal v_o for the LVDT core varied form $-10mm$ to $10mm$. The voltage error of the output signal v_o is shown in Figure (5b). Also, the output signal v_{o1} and its error of the span and zero amplifier in Figure 3 are shown in Figures 5(a) and 5(b), respectively. It can be seen that the proposed LVDT signal to DC converter provides the best performance for measurement and instrumentation systems.



(b)

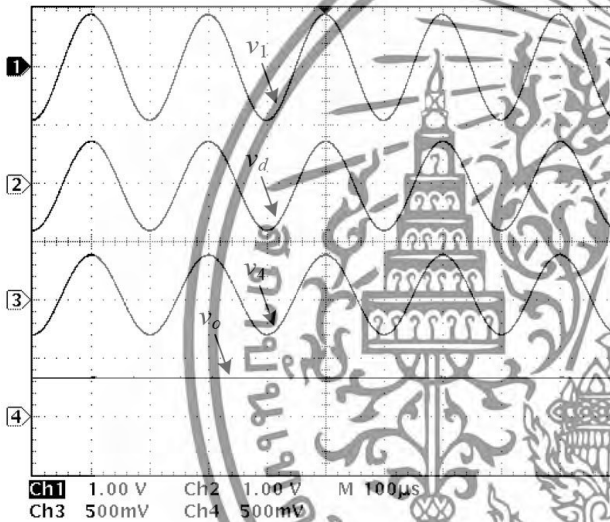
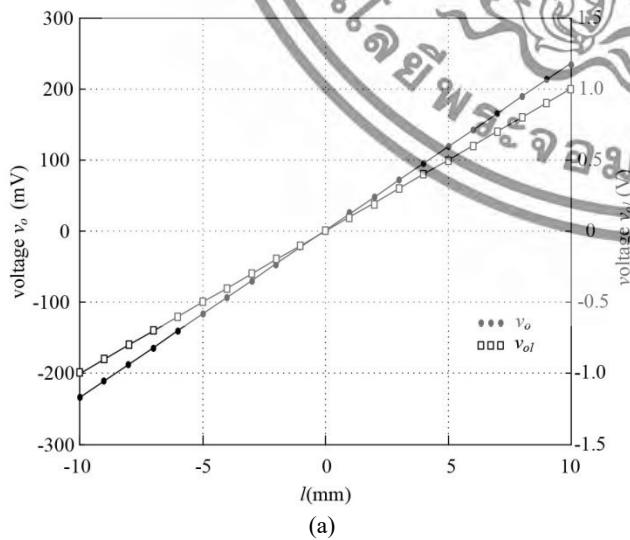


Figure 4. operating signals of the proposed circuit



(a)

Figure 5. (a) voltage output (b) voltage error of v_o and v_{ol}

4. CONCLUSION

The LVDT signal to DC converter has been presented in this paper. The technique utilizes a peak-amplitude finder to generate the control signal for the SHC to extract the core position signal. Therefore, the proposed converter requires without a low-pass filter. The performance of the proposed converter is confirmed by the experimental implementation. The results of the proposed converter exhibit that its behavior contains fast response, high accuracy and low cost.

5. ACKNOWLEDGMENTS

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMUTL), THAILAND under Grant KREF115701.

6. REFERENCES

- [1] Petchmaneeunaka W., Songsuwankit K., and Riewruja V. 2016. Accurate LVDT signal converter, *I.R.E.E.*, 11, 3, 340-347.
- [2] Ara K. 1972. A Differential Transformer with Temperature and Excitation-Independent Output. *IEEE Trans. Inst. Meas.*, IM-21, 3, 249 – 255.
- [3] Pallas-Areny R. and Webster J. G. 2001. *Sensor and Signal Condition*. John Wiley & Sons.
- [4] Cetinkunt S. 2006. *Mechatronics*. John Wiley & Sons.
- [5] Saxena S. C. and Seksena S. B. L. 1989. A Self-compensated smart LVDT transducer. *IEEE Trans. Inst. Meas.*, 38, 3, 748-753.
- [6] Felix M., Lizarraga A., Islas A., and Gonzales A. 2010. Analysis of a Ferrofluid Core LVDT Displacement Sensor. *The 36th Annual Conference on IEEE Industrial Electronics Society*, 1769-1772.
- [7] Drumea A., Vasile A., Comes M., and Blejan M. 2006. System on Chip Signal Conditioner for LVDT Sensors, *Electronics System integration Technology Conference*, 629-634.
- [8] Ford R. M., Weissbach R. S., and Loker D. R. 2000. A DSP-Based Modified Costas Receiver for LVDT Position Sensors. *IEEE Trans. Inst. Meas.*, 3, 1448-1452.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [9] Banerjee K., Dam B., and Majumdar K. 2013. A novel FPGA-Based LVDT Signal Conditioner. *IEEE International Symposium on Industrial Electronics*.
- [10] Casanella R., Casas O., and Pallas-Areny R. 2005. Differential synchronous demodulator for modulating, sensors and impedance measurements. *Measurement Science and Technology*, 16, 1637-1643.
- [11] Casanella R., Casas O., Ferrari M., Ferrari V., and Pallas-Areny R. 2007. Synchronous demodulator for autonomous sensors. *IEEE Trans. Inst. Meas.*, 56, 4, 1219-1223.
- [12] Koukourlis C. S., Trigonidis V. K., and Sahalos J. N. 1993. Differential synchronous demodulation for small-signal amplitude estimation. *IEEE Trans. Inst. Meas.*, 42, 5, 926-931.
- [13] Ota A., Petchmaneeumka W., Rerkratn A., and Riewruja V. 2013. Simple resolver demodulation, *JSST International Conference on Simulation Technology*.
- [14] Tongcharoen J., Petchmaneeumka W., Cheypoca T., and Riewruja V. 2014. Resolver-to-Triangular Wave Converter, *SICE Annual Conference*. 1181-1184.
- [15] Tongcharoen J., Petchmaneeumka W., and Riewruja V. 2015. Low-Cost Resolver-to-DC Converter. *The 15th International Conference on Control, Automation and Systems*. 1699-1702.
- [16] Ota A., Petchmaneeumka W., Cheypoca T., Rerkratn A., and Riewruja V. 2015. Front-End Interfacing Circuit for Capacitive Sensor. *The 7th International Conference on Information Technology and Electrical Engineering*. 313-316.
- [17] Johns D. A. and Martin, K. 1997. *Analog Integrated Circuit Design*. John Wiley & Sons.
- [18] Surakamponorn W., Riewruja V., Kumwachara K., Surawatpunya C., and Anuntahirunrat K. 1999. Temperature-insensitive voltage-to-current converter and its applications. *IEEE Trans. Inst. Meas.* 48, 6, 1270 – 1277.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Proceedings of
2017 9th International Conference
on Computer and Automation Engineering

ICCAE 2017

Feb 18-21, 2017
Sydney, Australia



Published by ACM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Petchmaneelumka, W., Wutikun, T., Rerkratn, A., Riewruja, V.

Simple capacitance-to-time converter

(2017) *ACM International Conference Proceeding Series*, Part F127852, pp. 198-201.

2-s2.0-85020893380

Document Type: Conference Paper

Publication Stage: Final

Source: Scopus

ELSEVIER

Copyright © 2019 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simple Capacitance-to-Time Converter

Wandee Petchmaneelumka, Tanatat Wutikun, Apinai Rerkratn and Vanchai Riewruja
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand 10520

wandee.pe@kmitl.ac.th, tanatat.wut@gmail.com, apinai@gmail.com and vanchai.ri@kmitl.ac.th

ABSTRACT

A method for implementing of a capacitive sensor interfacing circuit is proposed in this paper. The time period generated from a simple relaxation oscillator is utilized to determine the time period obtained from the capacitive sensor. The output parameter of the proposed converter is in the form of the time period. The capacitance of the sensor can then be calculated using ratio metric operation. The proposed converter can linearly convert the capacitance from the sensor to the time period. The purpose of the proposed converter plays an attention in terms of simple configuration and low cost. Performance of the proposed scheme is demonstrated by experimentally implementation. The resulting confirmed that the performance of the proposed converter is in good agreement with the expected value.

CCS Concepts

- Information systems~Mobile information processing systems
- Hardware~Sensors and actuators.

Keywords

Capacitive sensor; Resistive sensor; Relaxation oscillator; Capacitance-to-time converter.

1. INTRODUCTION

Capacitive sensor is an important transducer in the field of measurement and instrumentation systems. It is used for measuring the different type of the physical quantities such as flow, pressure, level, humidity, displacement, velocity and accelerometer [1] – [4]. The obtained result is in the form of capacitance. Many techniques to implement the interfacing circuit for capacitive sensor can be found in the recent articles [2] – [8]. In the past, the capacitance of sensor was provided by the ac bridge circuit [5]. The disadvantage of this technique is that the compensation of the ac bridge circuit for the long distance measurement and temperature effect are complicated. Therefore, the techniques based on the conversion of the capacitance to the forms of time interval and frequency have been introduced [6] – [8]. The former approaches based on integrated circuit design to implement the capacitance-to-frequency converter have been presented [6] – [7]. Moreover, there are provided large number of components in the converter circuit. These approaches require large chip area that spends high cost for implementing of the

converter in small value of the chips.

Alternatively, the converter based on the use of second generation current conveyor (CCII) has been reported [8]. The mentioned approaches require a lot of passive elements. Moreover, CCII is specific device. Therefore, the implementing of this converter is inconvenient. Unfortunately, the aforementioned approaches provide the invariable gain that causes the unscaled result. The error of the result will be occurred for long distance measurement. Recently, the operational transconductance amplifier (OTA) plays an interesting device in the field of analog electronic circuit design. This is due to the transconductance gain of OTA can be linearly adjusted more than four decades [9] – [10]. OTA is a commercially available device that can be provided as basic building block to form CCII. Therefore, the converter circuit formed by OTA will exhibit a conventional implementation and economical attention. The OTA based capacitance-to-period converter has been proposed in literature [11]. However, most of capacitance-to-period converters are provided only the period proportion to the capacitance. If the converter can also convert the resistance of the resistive sensor without changing the circuit configuration, the advantage will be gained. In this paper, a simple method for implementing the capacitance-to-time is proposed. The technique is based on the comparison of the pulse period from two relaxation oscillators. The capacitive sensor is used to provide time constant for the relaxation oscillator. Therefore, the period of the output pulse, as sensing pulse, is proportional to the variation of the sensor capacitance. Another relaxation oscillator is assigned as the reference pulse period. As a result, the measured capacitance is in the form of ratio metric of the reference pulse and sensing pulse. If the capacitance is fixed and assigned to equal the capacitance of the reference relaxation oscillator, then the pulse width of sensing pulse is depended on the resistance. This resistance can be replaced with the resistive sensor. The merit of the proposed capacitance-to-time converter is that it can convert both capacitance and resistance to pulse width without changing scheme. The performance of the proposed converter is demonstrated by experimental implementation. In addition, only the commercially available components used for the proposed converter are required.

2. CIRCUIT DESCRIPTION

The principle of the proposed capacitance-to-time converter is shown in Figure 1(a). The block diagram in the Figure 1(a) comprises two relaxation oscillators (OSC_1 and OSC_2), toggle flipflop (T-FF), analog switch (SW) and one-shot timer. From Figure 1(a), oscillators OSC_1 and OSC_2 are provided for generating the clock signals. OSC_1 is used to generate the reference period. The output frequency of OSC_2 is depended on the variation of the capacitance of the sensor C_S . The free running frequency of both oscillators is set to equal at the maximum value or full range of the measured capacitance C_S . The one-shot timer is forced by rising edge of the positive pulse from the OSC_1 to

Permission to make digital or hard copies of all or part of this work for personal or classroom use is granted without fee provided that copies are not made or distributed for profit or commercial advantage and that copies bear this notice and the full citation on the first page. Copyrights for components of this work owned by others than ACM must be honored. Abstracting with credit is permitted. To copy otherwise, or republish, to post on servers or to redistribute to lists, requires prior specific permission and/or a fee. Request permissions from Permissions@acm.org.

ICCAE '17, February 18-21, 2017, Sydney, Australia

© 2017 ACM. ISBN 978-1-4503-4809-6/17/02...\$15.00

DOI: <http://dx.doi.org/10.1145/3057039.3057104>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

provide the reset signal for the toggle flipflop and synchronize between two oscillators. When the output pulse of OSC₁ is rising from “0” to “1”, the narrow pulse is generated by the one-shot timer for reset the output Q₁ of the toggle flipflop to “0”. Also, the output pulse from toggle flipflop will open the analog switch, SW, and the output pulse of OSC₂ is generated. The output Q₁ of the toggle flipflop will set to “1” at the falling edge of the pulse from OSC₂ and the analog switch is closed. Therefore, the OSC₂ is forced to pause. It can be seen that the output pulse of the OSC₂ provides the same state with the inverted output signal \bar{Q}_1 of the toggle flipflop. Therefore, the period of the inverted output pulse \bar{Q}_1 from the toggle flipflop is corresponded to the variation of the capacitance C_S.

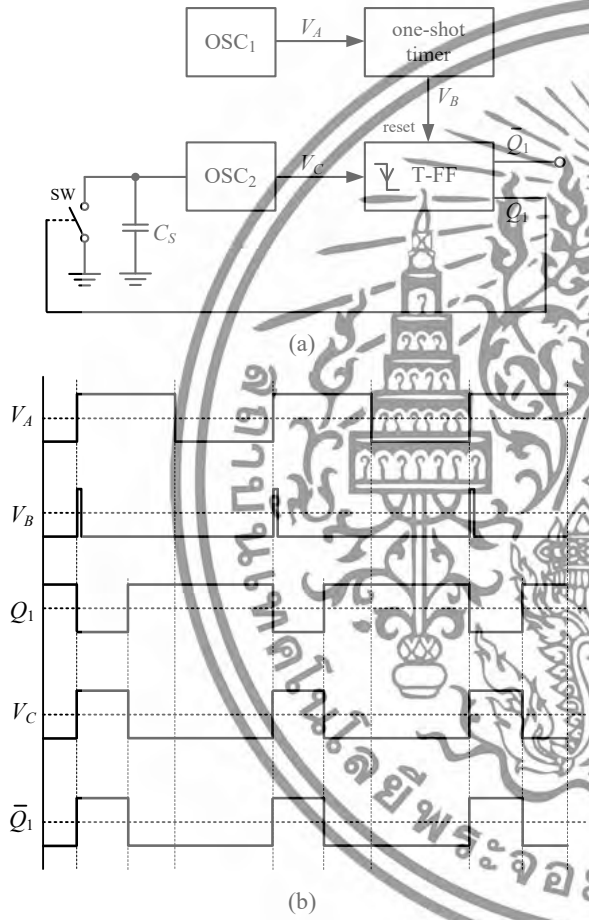


Figure 1. Principle of the proposed converter. (a) Block diagram (b) Operating curves of each node

The operating curves of the block diagram in Figure 1(a) are shown in Figure 1(b). The proposed circuit is depicted in Figure 2. The relaxation oscillators are implemented from basic inverter gates. The inverter A₁, resistor R₁ and capacitor C₁ form the relaxation oscillator to generate the pulse signal V_{CK} used as the reference period T_{ref}. The reference period T_{ref} can be expressed as

$$T_{ref} = R_1 C_1 \ln \left(\frac{V_{th+}}{V_{th-}} \right) \quad (1)$$

where V_{th+} is the input voltage of inverter that forces the output of inverter changed from “1” to “0” known as upper threshold voltage. Otherwise, V_{th-} is the input voltage of inverter that forces the output of inverter changed from “0” to “1” known as lower threshold voltage. The oscillator OSC₂ formed by the inverter A₂, resistor R₂ and the capacitive sensor C_S are used to generate the pulse signal V_{CM} that the pulse width is proportioned to the capacitance value of the sensor. Therefore, the period T_{me} of the pulse generated by the OSC₂ is depended on the capacitance of the sensor and can be given by

$$T_{me} = R_2 C_S \ln \left(\frac{V_{th+}}{V_{th-}} \right) \quad (2)$$

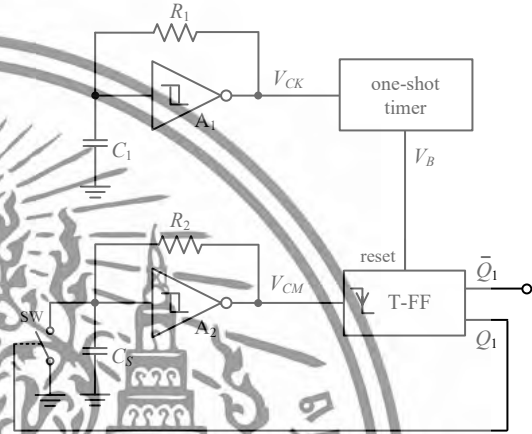


Figure 2. Proposed capacitance-to-time converter.

At the falling edge of the pulse signal V_{CM}, the output Q₁ of the toggle flipflop is changed to “1” and the analog switch is closed. The operating of OSC₂ is paused and the pulse signal V_{CM} is returned to state “1”. Practically, the resistances R₁ and R₂ are set to equal. Thus, the period T_{CM} of the output pulse at the inverted output \bar{Q}_1 of the toggle flipflop can be written as

$$T_{CM} = \frac{C_S}{C_1} T_{ref} = k_{CS} C_S \quad (3)$$

From Eq. (3), the period T_{ref} and the capacitance C₁ are assigned to constant. Therefore, the period T_{CM} is directly proportional to the capacitance C_S with the gain k_{CS}. Finally, the one-shot timer will provide a narrow pulse to reset the toggle flipflop at the rising edge of the next pulse signal from OSC₁ to begin the next conversion cycle. From Eq. (2), if the capacitances C_S and C₁ are assigned to equal and the resistance R₂ is provided for the resistive sensor as R_S. Then the pulse width T_{CM} of the inverted output pulse of toggle flipflop can be rewritten as

$$T_{CM} = \frac{R_S}{R_1} T_{ref} = k_{RS} R_S \quad (4)$$

It can be seen that the proposed circuit can also convert the resistance of the resistive sensor to the time period T_{CM} with the gain k_{RS}. Clearly, the proposed converter provides a versatile behavior, simple configuration and low cost.

3. EXPERIMENTAL RESULTS

The proposed capacitance-to-time converter was constructed for demonstration the circuit performance. For economical attention, the analog switch and the toggle flipflop with falling edge operation are replaced by NPN transistor and D type flipflop together with inverter, respectively. The experimental circuit is shown in Figure 3. The active components used in the circuit are commercially available devices such as inverter CD40106, NPN transistor 2N2222A, one-shot timer CD4528 and D flipflop CD4013. The passive components are $R_1 = R_5 = 10k\Omega$ and $C_1 = 1nF$. The capacitance C_S with a variation range of 270pF – 380pF for a humidity sensor is chosen for this experiment.

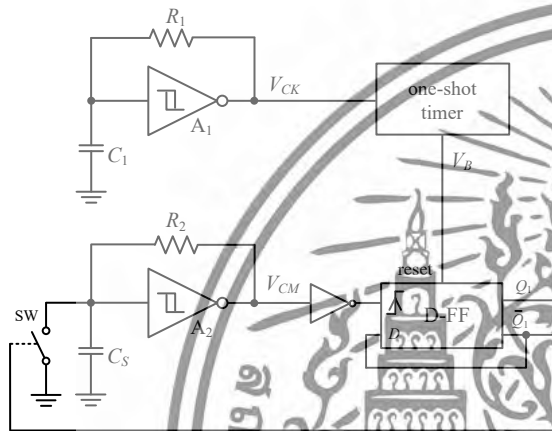
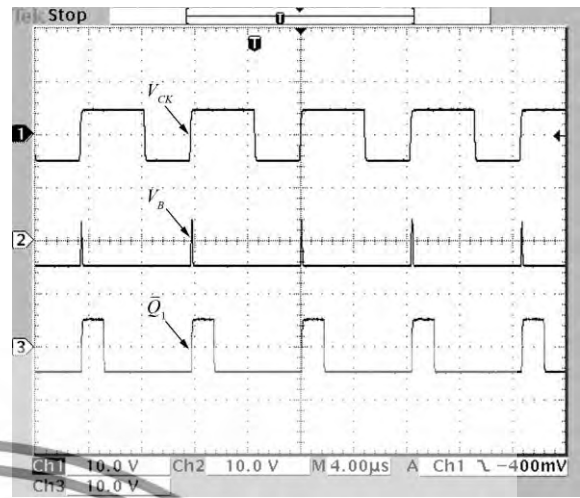


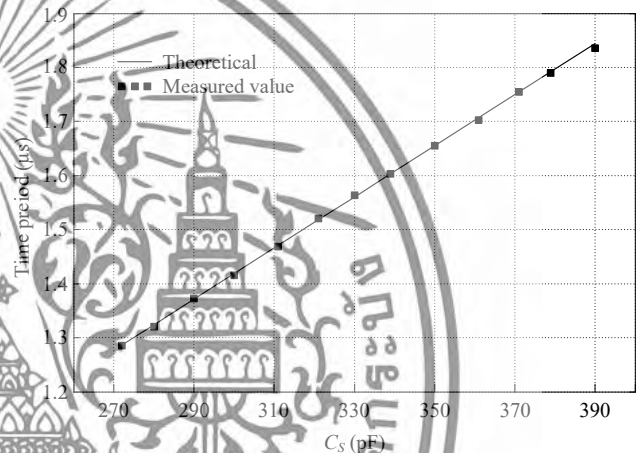
Figure 3. Experimental circuit.

Figure 4(a) shows the operating curves of the circuit in Figure 3 for the capacitance $C_S = 270pF$. The measurement of the pulse width T_{CM} for the capacitance C_S varied from 270pF to 380pF is shown in Figure 4(b). The percentage error can be depicted in Figure 4(c). It should be noted that the maximum error of the proposed circuit is about 0.4%. Also, the capacitance C_S is set to 1nF and the resistance R_S is varied from 10k Ω down to 4k Ω for temperature raising from 25 $^{\circ}C$ to 55 $^{\circ}C$ of a negative temperature coefficient thermistor. The measured results are shown in Figures 5(a) and 5(b).

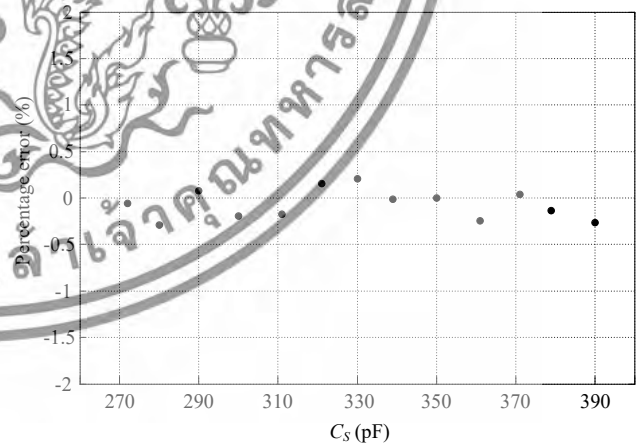
It can be seen that the proposed circuit can be used for both the capacitive sensor and resistive sensor. The advantage of the proposed scheme over the commercial converter is that the commercial converters provide both pulse width and frequency varied directly to the change of the sensing value.



(a)



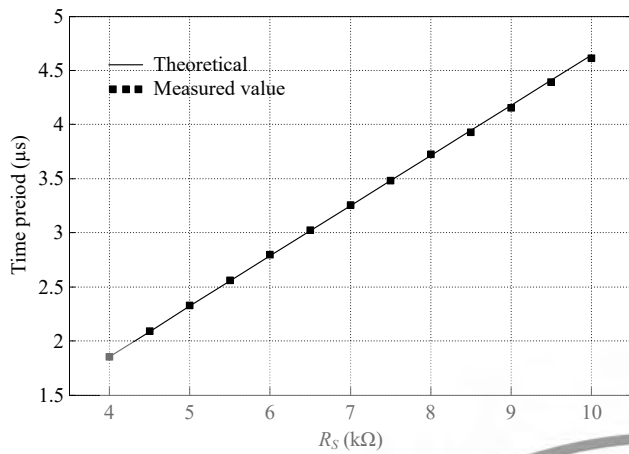
(b)



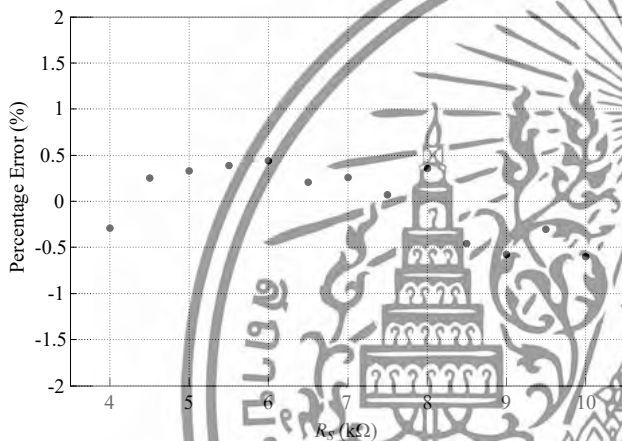
(c)

Figure 4. Measured result of capacitive sensor. (a) Operating curves of each node (b) The obtained pulse width T_{CM} against the varied C_S (c) Percentage error

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

Figure 5. Measured result of resistive sensor. (a) The obtained pulse width T_{CM} against the varied R_s (b) Percentage error

4. CONCLUSION

In this paper, a novel technique to realize a capacitance-to-time converter has been proposed. The technique is based on the use of two relaxation oscillators to generate pulse signals. The result signal is in the term of time interval that is proportional to the variation of the capacitance of capacitive sensor. In addition, the proposed circuit can be used for measuring the resistance of the resistive sensor. The purposes of the proposed circuit are in the attention of simple circuit and low cost. Performance of the proposed circuit is confirmed by experimental implementation.

The measured results show that the proposed circuit can perform both with the capacitive sensor and resistive sensor.

5. ACKNOWLEDGMENTS

The authors would like to acknowledge the support by a grant No. KRF115701 from King Mongkut's Institute of Technology Ladkrabang of Thailand.

6. REFERENCES

- [1] Heerens W.C. 1986. Application of capacitance techniques in sensor design. *Phys. E: Sci. Instrum.*, 19, 897-906.
- [2] Lichun S., Palaniapan M., and Wan T.W. 2006. A continuous-time capacitance to voltage converter for microcapacitive pressure sensors. *Journal of Physics: Conference Series*, 34, 1014–1019.
- [3] Reverter F., Li X., and Meijer G.C.M. 2007. Liquid-level measurement system based on a remote grounded capacitive sensor. *Sensors and Actuators A: Physical*, 138, 1, 1–8.
- [4] Yusof N.B., Soim N., and Dawal S.Z. Md. 2009. Capacitive interfacing for MEMS humidity and accelerometer sensors. *2009 International Conference for Technical Postgraduates (TECHPOS)*, 82-86.
- [5] Baxter L.K. 1997. *Capacitive sensors : design and applications*. IEEE press, New York.
- [6] Chiang C.T., Wang C.S., and Huang Y.C. 2007. A CMOS integrated capacitance-to-frequency converter with digital compensation circuit designed for sensor interface applications. *IEEE Sensors 2007 Conference*, 954-957.
- [7] Shin D.Y., Lee H., and Kim S. 2011. Improving the Accuracy of Capacitance-to-Frequency Converter by Accumulating Residual Charges. *IEEE trans. on Instrum. and Meas.*, 60, 12, 3950-3955.
- [8] De Marcellis A., Ferri G., Mantenuto P., Valente F., Capitalini C., and Giancaterini L. 2011. CCII-Based interface for capacitive/resistive sensors. *IEEE Sensors 2011 conference*, 1133-1136.
- [9] Sotoof S. 1997. *Design and applications of analog integrated circuit*. Singapore, Prentice Hall Inc., 464-473.
- [10] Greenmeich E.W. 1997. *Analog Integrated Circuits*. New York, Chapman & Hall.
- [11] Kanjanapart N., Lotngpol A., Rerkratn A., Petchmaneelunka W., and Riewruja V. 2012. Capacitance-to-Period Converter For Capacitive Sensors. *International Conference on Engineering, Applied Sciences, and Technology (ICEAST)*, 205-208.

Lecture Notes in Engineering and Computer Science

IMECS 2016

International MultiConference of
**Engineers and Computer
Scientists 2016**

Volume 11

Hong Kong
16-18 March, 2016

S. I. Ao
Oscar Castillo
Craig Douglas
David Dagan Feng
A. M. Korsunsky (Eds.)

IA ENG

International Association of Engineers

ISBN: 978-988-14047-6-3

ISSN: 2078-0958

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Apisitticharoonlert, P., Petchmaneelumka, W., Riewruja, V.

Inverse sine function circuit with temperature compensation

(2016) *Lecture Notes in Engineering and Computer Science*, 2, pp. 616-619.

2-s2.0-84978726702

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Inverse Sine Function Circuit with Temperature Compensation

Perm Apisittharoonlert, Wandee Petchmaneelumka, and Vanchai Riewruja

Abstract—A technique to realize inverse sine function circuit with temperature compensation is presented in this paper. The hyperbolic tangent characteristic of bipolar-transistor differential pair existed in operational transconductance amplifier (OTA) is utilized for the proposed realization method. The proposed scheme provides a simple configuration and low cost. Simulation and experimental results confirming the performance of the proposed scheme are agreed with the theoretical values.

Index Terms—sine-to-triangular waveform converter, operational transconductance amplifier, temperature compensation, hyperbolic tangent

I. INTRODUCTION

Inverse sine function circuit or sine-to-triangular waveform converter is important circuit building block in electronic signal processing, instrumentation and measurement system. Many applications of sine-to-triangular waveform converter can be found in the literatures [1-4]. The techniques for implementation of sine-to-triangular waveform converter based on the use of hyperbolic tangent characteristic of bipolar-transistor differential pair existed in OTA have been reported [4-5]. Unfortunately, the performance of these approaches is disturbed by ambient temperature which exists in the behavior of OTA. Therefore, the aim of this paper is to propose a sine-to-triangular waveform converter based on the use of OTA's characteristic. The temperature effect of OTA used in the proposed scheme is compensated. Moreover, the circuit configuration is simple and low cost. PSPICE simulation and experimental results verifying the performance of the proposed circuit agreed with theoretical values are given.

II. CIRCUIT DESCRIPTION

A. Principle of OTA

Basic scheme of BJT-based OTA and its symbol is shown

Manuscript received December 23, 2015. This work was supported in part by King Mongkut's Institute of Technology Ladkrabang of Thailand under Grant KREF115701.

Perm Apisittharoonlert is with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (e-mail: pay_ac120@msn.com).

Wandee Petchmaneelumka is with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (corresponding author to provide phone: 662-739-0758; fax: 662-739-0758; e-mail: wandee.per@kmitl.ac.th).

Vanchai Riewruja is with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (e-mail: vanchai.r@kmitl.ac.th).

in Fig. 1, where V_{in} , I_B and I_o define the input voltage, bias current and output current of OTA, respectively.

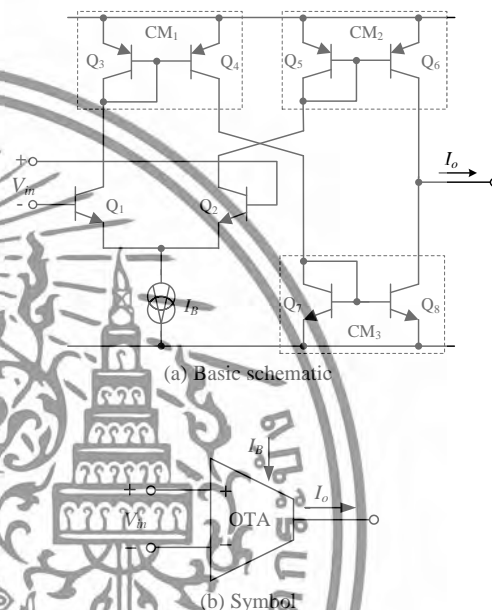


Fig. 1. BJT-based of OTA.

Transistors $Q_1 - Q_2$ form the differential pair. Transistors $Q_3 - Q_4$, $Q_5 - Q_6$, and $Q_7 - Q_8$ function as the current mirrors CM_1 , CM_2 and CM_3 , respectively, with unity gain. The relation between V_{in} and I_o can be given by

$$I_{oo} = I_B \tanh(V_{in}/2V_T) \quad (1a)$$

or

$$V_{in} = 2V_T \tanh^{-1}(I_o / I_B) \quad (1b)$$

where V_T is the thermal voltage. From (1b), the hyperbolic tangent term in (1a) can be expressed as

$$I_o = I_B \left(\frac{V_{in}}{2V_T} - \frac{1}{3} \left(\frac{V_{in}}{2V_T} \right)^3 + \frac{2}{15} \left(\frac{V_{in}}{2V_T} \right)^5 - \dots \right) \quad (2)$$

It can be seen that the series covers to a sine function as

$$\sin(x) = x - \frac{x^3}{3!} + \frac{x^5}{5!} - \dots \quad (3)$$

If the input voltage of OTA V_{in} is weighted with the appropriated value of the factor m for $0 < m < 1$, then the output current I_o can be approximated as

$$I_o \cong I_B \sin\left(\frac{V_{in}}{2V_T}\right) \quad (4)$$

B. Proposed circuit

The proposed principle is based on the use of the inverse function technique of an inverting amplifier using operational amplifier (opamp) as shown in Fig. 2.

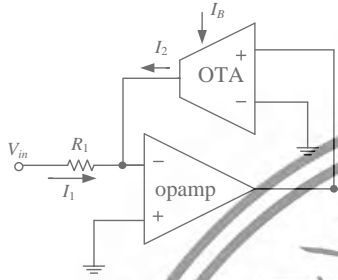


Fig. 2 Simple inverse sine function.

From routine circuit analysis, the relation between the currents i_1 and i_2 can be stated as

$$I_1 + I_2 = 0 \quad (5)$$

For (1a), (5) can be rewritten as

$$\frac{V_{in}}{R_1} + I_B \tanh\left(\frac{V_o}{2V_T}\right) = 0 \quad (6a)$$

or

$$V_o = -2V_T \tanh^{-1}\left(\frac{V_{in}}{I_B R}\right) \quad (6b)$$

The power series of (6b) can be stated as

$$V_o = -2V_T \left(\frac{V_{in}}{I_B R} + \frac{1}{3} \left(\frac{V_{in}}{I_B R} \right)^3 + \frac{1}{5} \left(\frac{V_{in}}{I_B R} \right)^5 + \dots \right) \quad (7)$$

From (7), the series is corresponded to an inverse sine function as [6]

$$K \sin^{-1}(x) = K_T \left(x + B_3 \frac{x^3}{3} + B_5 \frac{x^5}{5} + \dots \right) \quad (8a)$$

and

$$B_i = \prod_{j=1}^{\frac{i-1}{2}} \left(\frac{2j}{i-2j+1} \right) \quad \text{for } i = 3, 5, 7, \dots \quad (8b)$$

If the current I_2 is chosen with the appropriated value by the weighting factor m at the output voltage V_o , then the series in (7) can then be expressed as

$$V_o = -2V_T \sin^{-1}\left(\frac{mV_{in}}{I_B R}\right) \quad (9)$$

From (9), the term of thermal voltage V_T causes the output voltage V_o depended on the ambient temperature. The proposed inverse sine function with temperature compensation is shown in Fig. 3. It consists of opamp OA₁, OTAs A₁ – A₂, constant resistors R_1 and R_L and variable resistor R_v . The operation of the proposed scheme can be explained as follow. The input voltage V_{in} is applied to the proposed circuit in Fig. 3.

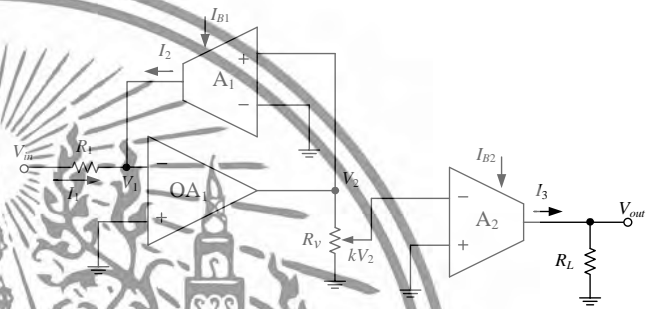


Fig. 3. Proposed inverse sine function circuit.

The voltage V_2 can be expressed as

$$V_2 = -2V_T \sin^{-1}\left(\frac{mV_{in}}{I_{B1} R}\right) \quad (10)$$

The voltage V_2 is attenuated by the variable resistor R_v to obtain the appropriated value for OTA A₂. The output voltage V_{out} can be expressed as

$$V_{out} = -\frac{I_{B2}}{2V_T} R_L k V_2 \quad (11)$$

where k is the optimal gain of the voltages V_2 for OTA A₂. Substitute V_2 from (10) into (11), the output voltage V_{out} of the proposed converter can be rewritten as

$$\begin{aligned} V_{out} &= -\frac{I_{B2}}{2V_T} R_L k \left(-2V_T \sin^{-1}\left(\frac{mV_{in}}{I_{B1} R}\right) \right) \\ &= I_{B2} R_L k \sin^{-1}\left(\frac{mV_{in}}{I_{B1} R}\right) \end{aligned} \quad (12)$$

It should be noted that the output of the proposed sine-to-triangular converter is in the form of inverse sine. Moreover, temperature existing in thermal voltage V_T is compensated.

III. SIMULATION RESULTS

To verify the performance of the proposed inverse sine function, the circuit in Fig. 3 was simulated using PSPICE simulation program. The commercial opamp and OTA

models are selected for OA_1 and $A_1 - A_2$, respectively. The circuit parameters $R_1 = 1k\Omega$, $R_L = 10k\Omega$, $I_{B1} = 100\mu A$ and $I_{B2} = 400\mu A$ were chosen. The supply voltage was set to $\pm 10V$. Fig. 4 demonstrates the simulation result of the proposed inverse sine function circuit, where V_{in} is 500Hz sinusoidal with $200mV_{pp}$.

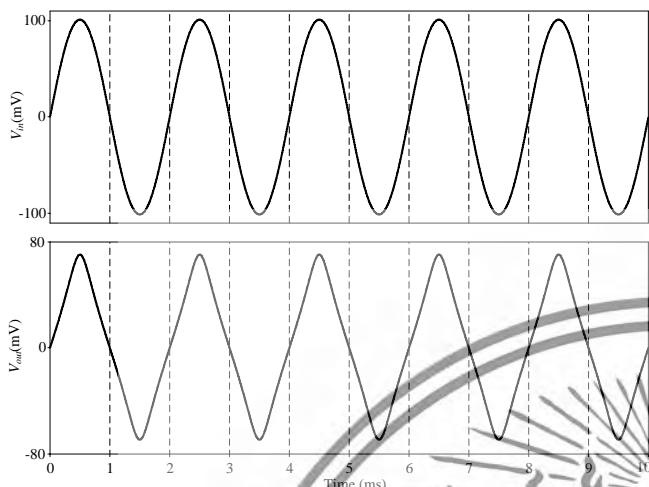


Fig. 4. Simulation result of the proposed sine-to-triangular waveform converter.

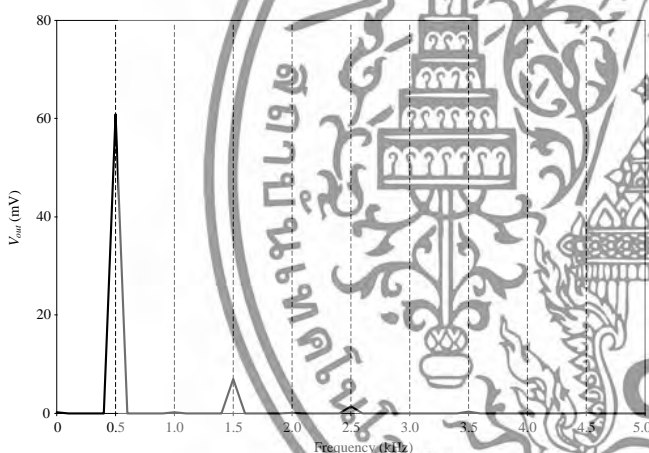
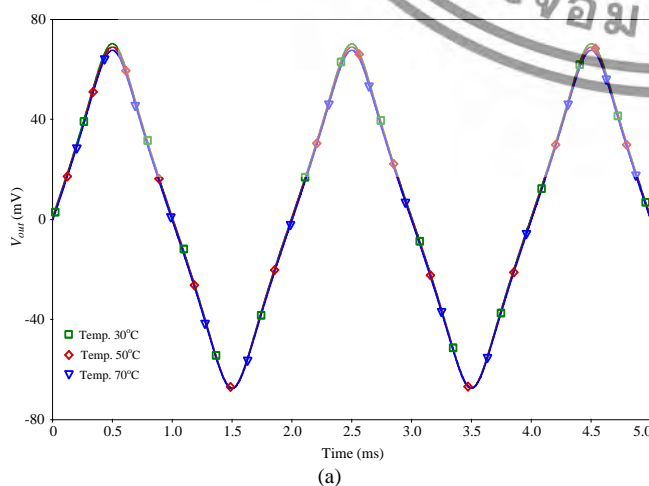
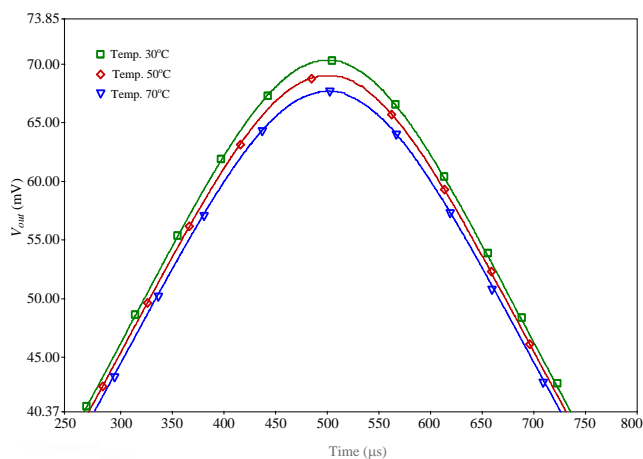


Fig. 5. Simulated frequency spectrum of the proposed sine-to-triangular waveform converter.



(a)



(b)

Fig. 6. Simulation results of temperature change by 3 difference values.

- (a) obtained triangular wave
- (b) zoom in at the peak of the obtained output

Fig. 5 shows simulated frequency spectrum of the obtained triangular signal in Fig. 4. Fig. 6 illustrates the simulated results by changing temperature with 3 difference values (30 C, 50 C and 70 C). From Fig. 6(b), the proposed circuit can minimize the effect from the ambient temperature, which the error caused by temperature changing is about 1.9%. The error of the It is evident that the performance of the proposed scheme is agreed with the expected values.

IV. EXPERIMENTAL RESULTS

The proposed inverse sine function circuit in Fig. 3 was also experimentally implemented using commercial available devices LM351 and CA3280 for opamp OA_1 and OA_2 , respectively. The circuit parameters are summarized in Table I. Experimental result of the proposed inverse sine function circuit is shown in Fig. 7(a). Frequency spectrum of the obtained triangular wave provided from the proposed circuit is shown in Fig. 7(b). It is clearly seen that the proposed converter is close agreement with the expected value.

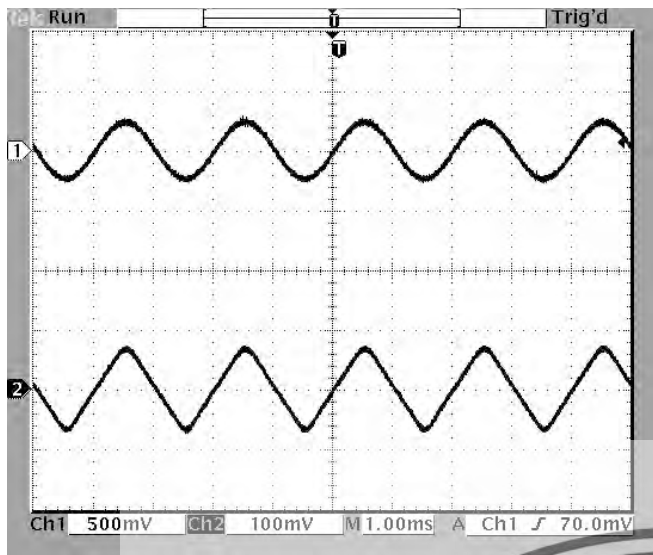
TABLE I
PARAMETERS SET IN PRACTICE REALIZATION IN FIG. 3

parameter	value
Supply voltage	$\pm 10V$
I_{B1}	$300\mu A$
I_{B2}	$700\mu A$
R_1	$1k\Omega$
R_L	$10k\Omega$

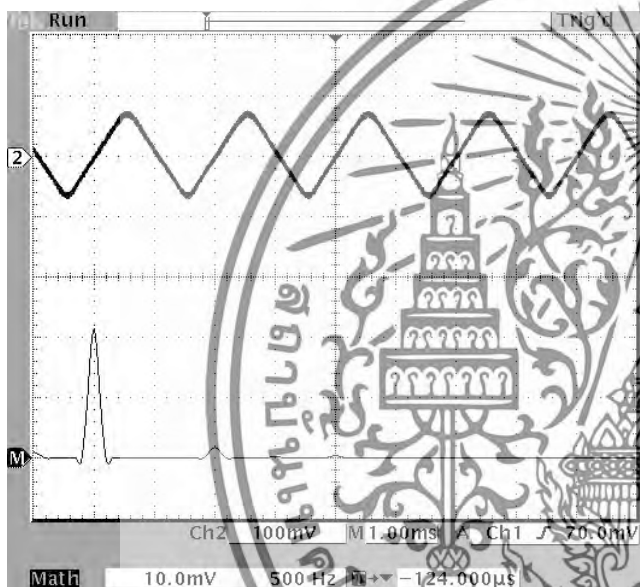
V. CONCLUSION

Simple technique to realize inverse sine function or sine-to-triangular waveform converter with temperature compensation has been introduced in this paper. The proposed circuit provides simple configuration and low cost. Simulation and experimental results confirming the circuit performance are agreed with the expected values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

Fig. 7. Experimental results of the proposed sine-to-triangular waveform converter.

- (a) behavior of the proposed circuit
- (b) frequency spectrum

REFERENCES

- [1] M. Karry, J. -K. Seon, J. -J. Charlot, and N. Masmoudi, "VHDL-AMS modeling of a new PLL with an inverse sine phase detector (ISPD PLL)," *Proceeding of the 2002 IEEE International Workshop on Behavioral Modeling and Simulation*, 2002.
- [2] Y. Chiu, B. Jalali, S. Garner, and W. Steier, "Broad-band electronic linearizer for externally modulated analog fiber-optic links," *IEEE Photonics Technol. Lett.*, vol. 11, pp.48-50, 1999.
- [3] M. Benammar, L. Ben-Brahim, and M. A. Alhamadi, "A novel resolver-to-360° linearized converter," *IEEE Sensors J.*, vol. 4, pp. 96-101, 2004.
- [4] J. Tongcharoen, W. Petchmaneelumka, and V. Riewruja, "Low-Cost Resolver-to-DC Converter," *15th International Conference on Control, Automation and Systems (ICCAS 2015)*, pp. 1699-1702, Oct. 13-16, 2015.
- [5] A. Kaewpoonsuk, S. Khunkong, A. Rerkratn, W. Petchmaneelumka, and N. Kanjanapart, "OTA-Based Triangular-to-Sine and Sine-to-Triangular Waveform Converters" *JSSST 2013*, Tokyo, Japan, Sep. 11-13, 2013.
- [6] V.Riewruja and A. Kaewpoonsuk, "OTA-based sine-to-triangular wave converter", *Circuits, System and Signal Processing*, vol. 25, no. 6, pp. 753-765, 2006.

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICCAS 2015



2015 15th International Conference on Control, Automation and Systems

» PROCEEDINGS

October 13~16, 2015
BEXCO, Busan, Korea

IEEE Catalog Number: CFP1510D-USB
ISBN: 978-89-93215-09-0
ISSN: 2093-7121

<http://2015.iccas.org>

- Welcome Message
- Conference Organization
- Reviewers
- Conference Information
- Plenary Lectures & Special Sessions
- Table of Contents
- Author Index
- Financial Contribution
- E-proceeding Search
- Exit

Copyright © 2015 Institute of Control, Robotics and Systems (ICROS)
Tel: +82-32-234-5801 / Fax: +82-32-234-5807 / E-mail: conference@icros.org

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Tongcharoen, J., Petchmaneelumka, W., Riewruja, V.

Low-cost resolver-to-DC converter

(2015) *ICCAS 2015 - 2015 15th International Conference on Control, Automation and Systems, Proceedings*, art. no. 7364630, pp. 1699-1702. Cited 6 times.

2-s2.0-84966344912

Document Type: Conference Paper

Source: Scopus

ELSEVIER

Copyright © 2018 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low-Cost Resolver-to-DC Converter

Jakkapun Tongcharoen, Wandee Petchmaneelumka*, and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
 Bangkok, 10520, Thailand (kpwandee@kmitl.ac.th) * Corresponding author

Abstract: A simple technique for implementation of resolver-to-DC converter is presented in this paper. The obtained output in form of DC voltage is linearly proportional to the position of motor shaft angle. The configuration of proposed converter consists of commercial available circuit building blocks such as demodulator, sine-to-triangular wave converter, logic control, and triangular-to-sawtooth converter. The proposed approach is obtained the economical attraction. Experimental results confirming the circuit performance are agreed with the expected values.

Keywords: Resolver, Demodulator, Sample and hold circuit, sine-to-triangular wave converter.

1. INTRODUCTION

The resolver is the transducer provided the output signals depended on the position of machine shaft angle. Its applications can be found in instrumentation and control system such as CNC, aircraft and industrial robot [1-2]. There are many techniques to convert the resolver signals, which are the trigonometric function, into linear signals. Based on the use of phase-locked loop [3-4] or look-up table [5] techniques to implement resolver converter have been introduced. Alternatively, resolver-to-DC converter without a processor or look-up table technique has been reported [6-7]. However, these approaches have complex structure.

The aim of this paper is to present a resolver-to-DC converter using commercial available circuit building blocks. Thus the proposed converter provides economical attraction. The circuit configuration is simple. The output signal of proposed converter is linearly proportional to resolver shaft angle.

2. PRINCIPLE

Principle of the proposed resolver-to-DC converter is shown as diagram in Fig. 1. The configuration of principle consists of four circuit building blocks i.e. demodulator, logic control, sine-to-triangular converter and triangular-to-sawtooth converter. From Fig. 1, voltage $V_r = A\sin(\omega t)$ from sinusoidal generator is the excitation signal applied into rotor winding of resolver where A is the peak amplitude, $\omega = 2\pi f$ and f denotes the

frequency. V_{s1} and V_{s2} are the output signals from two stator windings produced by modulation of excitation signal at rotor winding and rotor shaft angle in function of sine and cosine, respectively, which can be expressed as

$$V_{s1} = \alpha A \sin(\omega t) \sin(\theta) \quad (1)$$

$$V_{s2} = \alpha A \sin(\omega t) \cos(\theta) \quad (2)$$

Where θ and α are the angular position of resolver shaft and transformation ratio between rotor and stator windings, respectively. The excitation signal V_r is also employed in demodulator to detect the rotor shaft angle signals of both V_{s1} and V_{s2} . The output signals of demodulator, V_{sin} and V_{cos} , can be given by

$$V_{sin} = \sin(\theta) \quad (3)$$

$$V_{cos} = \cos(\theta) \quad (4)$$

The angle signal V_{sin} in form of sine function is applied into sine-to-triangular converter while V_{cos} in form of cosine function is employed to produce logic control signals, ϕ and $\bar{\phi}$ for control the operation of triangular-to-sawtooth converter. The obtained triangular signal V_{tri} is rearranged by using triangular-to-sawtooth converter with logic control signals to produce the sawtooth signal related linearly with angular position of resolver. It should be noted that the achieved output signal V_{out} of the proposed converter is proportional to rotor shaft angle θ .

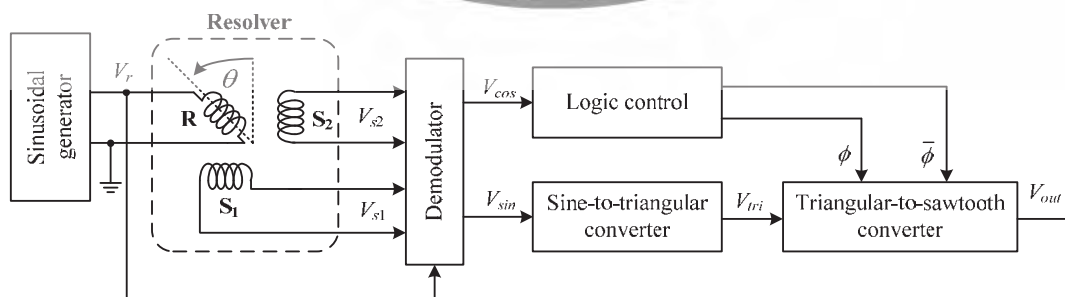


Fig. 1 Principle of the proposed resolver-to-DC converter.

3. CIRCUIT DESCRIPTION

The proposed converter using commercial available circuit building blocks demonstrates in Fig. 2. Each of building blocks can be explained as follows.

3.1 Demodulator

Demodulator [8] used in this paper comprises comparator A_1 , two monostable multivibrators (MN_1 and MN_2) and two sample and hold circuits (S/H_1 and S/H_2). A_1 is employed for comparison between excitation signal V_r and ground potential to generate square wave signal. The rising edge of square wave signal is used to trigs MN_1 for generating for quarter cycle delay. The falling edge of output of MN_1 forces MN_2 to generate the control signal for S/H_1 and S/H_2 to hold the peak amplitude of angular signals from V_{s1} and V_{s2} , respectively. Therefore, angular signals, V_{sin} and V_{cos} , in form of sine and cosine functions are achieved at the output of S/H_1 and S/H_2 , respectively. Details of the demodulation are reported in [8].

3.2 Sine-to-triangular converter and logic control

V_{sin} and V_{cos} are applied simultaneously into sine-to-triangular converter and logic control circuit, respectively. Sine-to-triangular converter [9] used in this paper is based on the use of triangular-to-sine converter [10] connected in the feedback path. Angular signal V_{sin} is compared to voltage V_A generated from triangular-to-sine converter. Sine-to-triangular converter consists of summing amplifier, triangular-to-sine converter and voltage follower formed by operational amplifier (opamp) A_2 and resistors $R_1 - R_4$, operational transconductance amplifier OTA_1 and resistor R_5 , and opamp A_3 , respectively. The output V_{tri} of sine-to-triangular converter is in the form of triangular signal. Opamps A_4 and A_5 function logic control circuit. Voltage V_{cos} in form of cosine function is used to

generate two control logic signals, ϕ and $\bar{\phi}$, which have only the logic state either “0” and “1”.

3.3 Triangular-to-sawtooth converter

Voltage V_{tri} in form of triangular function is piecewise-linear function of rotor shaft angle by divide into four sections, i.e. $0 - \pi/2$, $\pi/2 - \pi$, $\pi - 3\pi/2$ and $3\pi/2 - 2\pi$. To improve results of resolver converter, V_{tri} is applied into triangular-to-sawtooth converter to produce the linear function of rotor shaft angle over $0 - 2\pi$. The proposed triangular-to-sawtooth converter consists of opamp A_7 , resistors R_8 and R_{11} , and analog switch sw_1 and sw_2 . In order to obtain the ease of design, voltage V_{tri} is fed into voltage amplifier formed by opamp A_6 and resistors R_6 and R_7 to set the maximum amplitude of V_{tri} equal to 500mV. The output V_t of voltage amplifier is transferred to triangular-to-sawtooth converter. Analog switch sw_1 and sw_2 are controlled by ϕ and $\bar{\phi}$, respectively. The constant voltages $V_{off+} = +500mV$ and $V_{off-} = -500mV$ are used to shift level of V_t . Resistors $R_8 = R_9 = R_{10} = R_{12} = 2R_{11} = R$ are assigned. In the case of $\phi = “1”$ and $\bar{\phi} = “0”$, the output V_{out} can be expressed as

$$V_{out} = V_t - V_{off-} \quad (5)$$

Case of $\phi = “0”$ and $\bar{\phi} = “1”$, the output V_{out} can be given by

$$V_{out} = -V_t + 3V_{off+} \quad (6)$$

The signal waveforms of operating in each case are shown in Fig. 3. It can be seen that the output of triangular-to-sawtooth converter is linearly proportional to rotor shaft angle θ of resolver signal referred to cosine function.

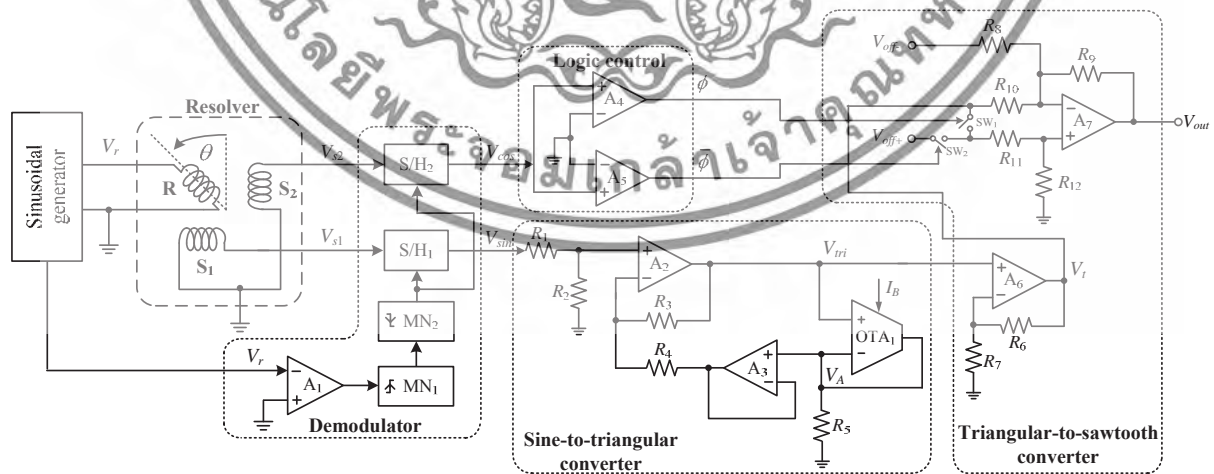


Fig. 2 The proposed converter using commercial available devices.

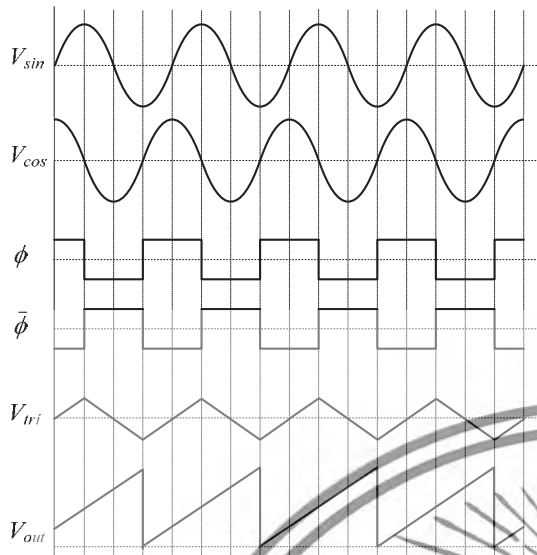


Fig. 3 Signal waveforms of operating in each case.

4. EXPERIMENTAL RESULTS

To verify the performance of the proposed resolver-to-DC converter, the circuit in Fig. 2 is experimentally implemented using commercially available devices and circuit parameters as summarized in Table 1 and Table 2. The resolver of SANYO DENKI 101-4100 is used with 3kHz excitation signal of 5Vpp and driven by dc motor at 3000rpm.

Table 1 Devices used for implementation of Fig. 2.

Device	Part Number
Switch (sw ₁ , sw ₂) and S/H ₁ , S/H ₂	CD4066
Monostable (MN ₁ , MN ₂)	CD4528
Opamp (A ₁ - A ₇)	LF353
OTA ₁	CA3280

Table 2 Parameters set in practical realization of Fig.2.

Parameter	Value
Supply voltages, V _{CC} , -V _{SS}	5V
R ₁ , R ₄ , R ₅	1kΩ
R ₂ , R ₃ , R ₆ , R ₇ , R ₈ , R ₉ , R ₁₀ , R ₁₂	10kΩ
R ₁₁	5kΩ
I _B	100μA
Constant voltages V _{off+} , -V _{off-}	500mV

The frequency of sine wave signal from demodulator is equivalent to 50Hz. The results of demodulator of resolver signal and sine-to-triangular converter have been detailed in [8] and [9], respectively. The performance of triangular-to-sawtooth converter shown in the form of error between the expected and obtained sawtooth signals in full range of 0 – 360 degree sinusoidal signal is demonstrated in Fig. 4. From Fig. 4, the maximum

error of triangular-to-sawtooth converter about 50mV is observed. Fig. 5(a) and 5(b) illustrate the related signals of V_{sin}, V_{cos}, V_t, V_{out} and logic control state φ and φ̄. In Fig. 5(b), the obtained sawtooth signal can be achieved closely the expected value by adjusting parameter of sine-to-triangular converter [9].

5. CONCLUSION

The paper presents resolver-to-DC converter using only commercial available devices. Therefore, the proposed circuit provides the economical attraction. The output of the proposed converter can be achieved to proportion to the position of rotor shaft angle. The proposed circuit performance is confirmed by experimental implementation.

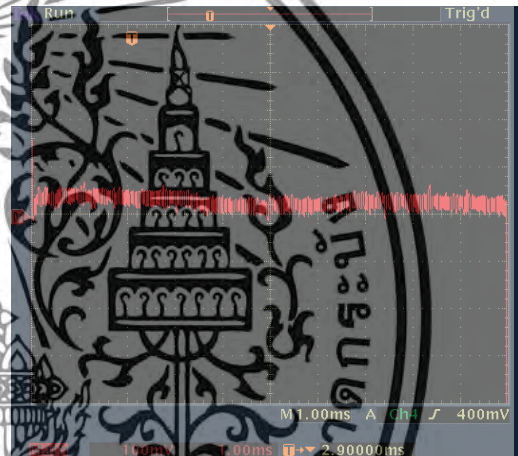
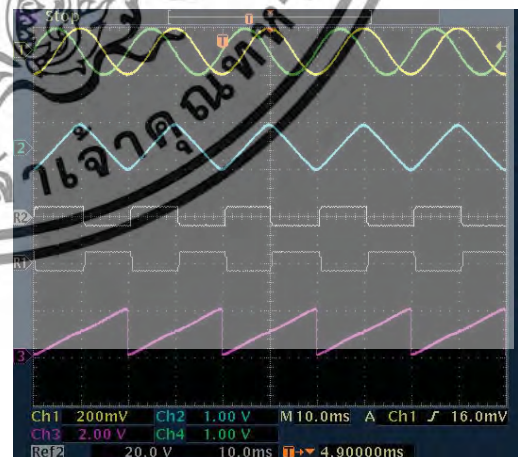
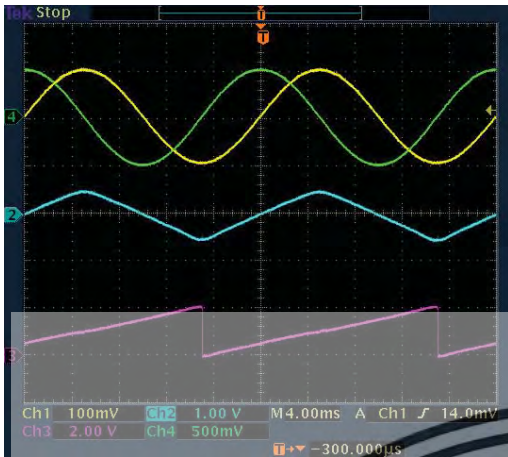


Fig. 4 The error of triangular- to-sawtooth converter.



(a) Ch1 : voltage V_{sin} Ch2 : voltage V_t
Ch3 : voltage V_{out} Ch4 : voltage V_{cos}
Ref2 : state φ Ref1 : state φ̄



(b) Ch1 : voltage V_{sin} Ch2 : voltage V_t
 Ch3 : voltage V_{out} Ch4 : voltage V_{cos}

Fig. 5 The related signals of triangular-to-sawtooth converter

6. ACKNOWLEDGEMENT

The authors would like to acknowledge the support by a grant No. KREE115701 from King Mongkut's Institute of Technology Ladkrabang of Thailand.

REFERENCES

- [1] The Moog Components Group engineering staff, *Synchro and Resolver Engineering Handbook*, 2005.
- [2] C. Attianese and G. Tomasso, "Position measurement in industrial drives by means of low-cost resolver-to-digital converter," *IEEE Trans. on Instrumentation and measurement*, vol. 56, no. 6, Dec 2007.
- [3] C. H. Yim, I. J. Ha, and M. S. Ko, "A resolver-to-digital conversion method for fast tracking," *IEEE Trans. Ind. Electron.*, vol. 39, pp. 369-378, Oct, 1992.
- [4] Lazhar Ben-Brahim and Mohieddine Benammar, "A New PLL Method for Resolvers," *The 2010 International Power Electronics Conference*, pp. 299-305, 2010.
- [5] P.G. Serev, "Microcontroller based resolver-to-digital converter," *U.S. Patent 4 989 001*, 1991.
- [6] M. Benammar, L. Ben-Brahim, and M.A. Alhamadi, "A novel resolver-to-360° Linearized converter," *IEEE Sensors Journal*, vol. 4, no. 1, Feb., pp. 96-101, 2004.
- [7] A. Kaewpoonsuk, T. Kamsri, W. Petchmaneelumka, and V. Riewruja, "A full-range-360° resolver-to-DC converter," *ICCAS2007, COEX, Seoul, Korea, Oct. 17-20*, pp. 802-805, 2007.
- [8] A. Ota, W. Petchmaneelumka, A. Rerkratn, and Vanchai Riewruja, "Simple Resolver Demodulation" *JSST 2013, Tokyo, Japan, Sep.*

11-13, 2013.

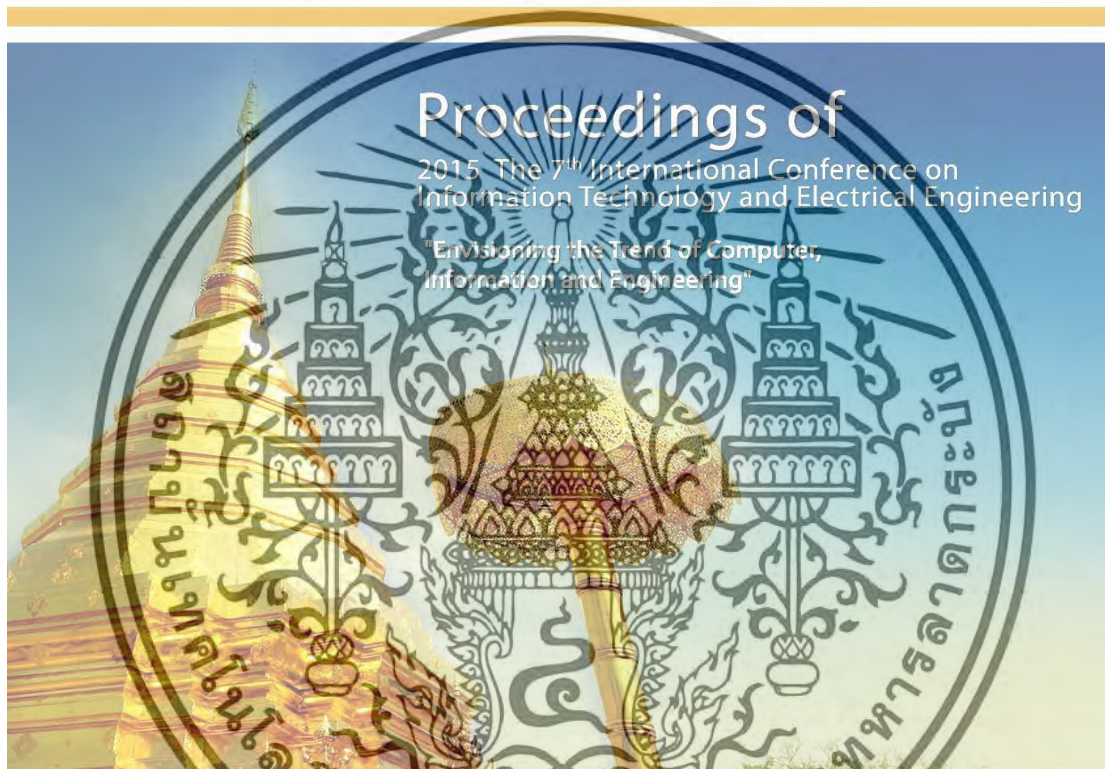
- [9] J. Tongcharoen, W. Petch maneelumka, T. Cheypoca, and V. Riewruja, "Resolver-to-Triangular Wave Converter," *SICE2014, Nagoya, Japan, Sep. 9-12*, pp. 1181-1184, 2014.
- [10] A. Kaewpoonsuk, S. Khunkong, A. Rerkratn, W. Petchmaneelumka, and N. Kanjanapart, "OTA-Based Triangular-to-Sine and Sine-to-Triangular Waveform Converters" *JSST 2013, Tokyo, Japan, Sep. 11-13*, 2013.

ISBN: 978-1-4673-7862-8



ICITEE2015

2015 The 7th International Conference on
Information Technology and Electrical Engineering



Le Méridien Chiang Mai Hotel, Thailand
29-30 October 2015



Organized by
Faculty of Information Technology
King Mongkut's Institute of Technology Ladkrabang, THAILAND



Co-organized by
Department of Electrical Engineering and Information Technology
Universitas Gadjah Mada, INDONESIA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Documents

Ota, A., Petchmaneelumka, W., Cheypoca, T., Rerkratn, A., Riewruja, V.

Front-end interfacing circuit for capacitive sensor

(2015) *Proceedings - 2015 7th International Conference on Information Technology and Electrical Engineering: Envisioning the Trend of Computer, Information and Engineering, ICITEE 2015*, art. no. 7408963, pp. 313-316. Cited 3 times.

2-s2.0-84966606320

Document Type: Conference Paper

Publication Stage: Final

Source: Scopus

ELSEVIER

Copyright © 2019 Elsevier B.V. All rights reserved. Scopus® is a registered trademark of Elsevier B.V.

RELX Group™



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Front-End Interfacing Circuit for Capacitive Sensor

Akira Ota, Wandee Petchmaneelumka, Thepjit Cheypoca,

Apinai Rerkratn, and Vanchai Riewruja

Department of Instrumentation and Control Engineering, Faculty of Engineering

King Mongkut's Institute of Technology Ladkrabang, KMITL

Bangkok, Thailand

ota3000@hotmail.com, {kpwandee, kcthepji, krapinai and kvanchai}@kmitl.ac.th

Abstract—This paper presents an interfacing circuit for capacitive sensor using charge amplifier formed a capacitance-to-voltage converter. The proposed circuit is suitable for the front-end analog-to-digital converter (ADC) and wide variable range of sensing capacitance. The achieved output voltage provides a linear transfer characteristic and fast response. The circuit configuration is implemented using only commercially available devices. The performances of proposed circuit are confirmed by experimental results.

Keywords—capacitive sensor; interfacing circuit; capacitance-to-voltage converter; sample-and-hold circuit

I. INTRODUCTION

The detection of physical quantities using capacitance property is widely applied in industrial process control, measurement and instrumentation systems. The capacitance variation of capacitive sensor is depended on the change of physical quantities such as displacement, pressure, weight, humidity, flow and liquid level [1-4]. The achieved capacitance from capacitive sensor converted to electrical signal can be found in many techniques [2, 5-10]. The method for converting capacitance to frequency or interval time has been proposed in literature [6-9]. Unfortunately, the specific circuit building blocks are required for these approaches. The circuit design technique to interface capacitive sensor based on the use of capacitance-to-voltage converter has been introduced [2, 5, 10]. Two earlier approaches [2, 5] are suitable in the term of integrated circuit. Therefore, an inconvenient will occur during implementing of these approaches. Interfacing circuit design for capacitive sensor using commercial available devices has been introduced [10]. This approach is suitable for being the front end circuit of ADC due to the obtained output of this technique as the sample-and-hold signal. The charge amplifier and amplitude detector is employed for this technique. Nevertheless, detecting the voltage amplitude from charge amplifier requires twice of the period of the sinusoidal excitation signal. Therefore, time response to varying capacitance of this approach is quite low. If detecting time is reduced, the response time will be faster. The aim of this paper is to propose the interfacing circuit, which improves the response of the literature [10], for capacitive sensor. The proposed scheme is suitable as the front end circuit of ADC. Detecting time for capacitance change is used only a period of sinusoidal excitation signal. The circuit configuration implements using only commercial available devices.

Experimental results showing the performance of proposed converter are also included.

II. CIRCUIT DESCRIPTION

Block diagram of the proposed technique to realize interfacing circuit for capacitive sensor is shown in Fig. 1. The configuration of proposed converter comprises of capacitance-to-voltage converter function from charge amplifier and amplitude detector based on sample-and-hold circuit. The amplitude of voltage V_C is depended on the capacitance C_X from sensor. Then amplitude detector is used to find out the voltage amplitude V_C which is the output signal of proposed interfacing circuit.

A. Capacitance-to-Voltage Converter

Capacitance-to-voltage converter in Fig. 1 is based on the use of charge amplifier as shown in Fig. 2. Operational amplifier (opamp) A_1 , resistor R_f and capacitors C_X and C_f function the charge detector. The voltage V_{ex} with sinusoidal waveform is the excitation signal applied into charge detector. Thus, the relation between voltage V_{ex} and output voltage V_1 of charge detector can be given by

$$V_1 = \frac{j\omega C_X R_f}{j\omega C_f R_f + 1} V_{ex} \quad (1)$$

where ω denotes the angular frequency of the excitation voltage generated from sinusoidal signal generator. C_X defines the sensing capacitance from capacitive sensor.

It can be seen that the output voltage of charge detector V_1 is in form of sinusoidal wave with amplitude depending on the value of capacitance C_X . Due to the voltage V_1 is quite small, the voltage amplifier formed by opamp A_2 and resistors R_1 and R_2 is employed to gain for the suitable voltage. Thus the output voltage V_C of capacitance-to-voltage converter can be expressed as

$$V_C = \frac{R_2}{R_1} \left(\frac{j\omega C_X R_f}{j\omega C_f R_f + 1} \right) V_{ex} \quad (2)$$

If $j\omega C_f R_f \gg 1$ is set, then the voltage V_C can be approximated as

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

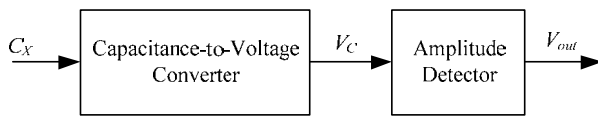


Fig. 1. Block diagram of the proposed interfacing circuit technique.

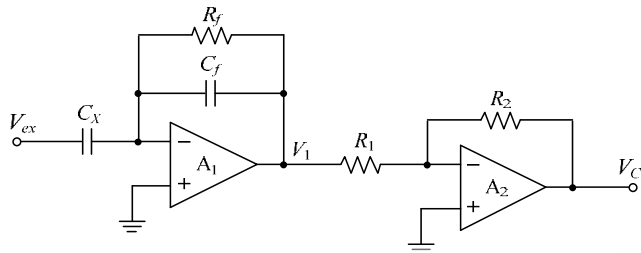


Fig. 2. Capacitance-to-voltage converter based on charge amplifier.

$$V_C = \frac{R_2 C_X}{R_1 C_f} V_{ex} \quad (3) \quad \text{Fig. 3. Amplitude detector.}$$

From (3), it is clearly seen that the amplitude of voltage V_C depends on the capacitance C_X while resistors R_1 and R_2 , capacitor C_f and voltage V_{ex} are fixed. Then the voltage V_C is transferred to amplitude detector to remove sinusoidal signal and produce the dc voltage related to the sensing capacitance C_X .

B. Amplitude Detector

The configuration of amplitude detector used [11] consists of sample-and-hold circuit S/H, two monostable multivibrators $MN_1 - MN_2$ and comparator CP_1 as shown in Fig. 3. The voltage V_C with amplitude related the capacitance C_X and existing excitation signal V_{ex} in form of sinusoidal wave is applied into S/H controlled by S/H control signal V_3 to produce the output voltage V_{out} of proposed interfacing circuit. Comparator CP_1 is used to compare the sinusoidal excitation signal V_{ex} with ground potential for generating the square wave V_2 with 50% duty cycle. The rising edge of square wave signal V_2 is exploited to trig MN_1 for produce the positive single pulse. The pulse width of obtained output signal from MN_1 is one-fourth of excitation time period. The falling edge of single pulse is used to trig MN_2 for generating the S/H control signal V_3 for hold the peak amplitude of excitation signal. The dc voltage V_{out} related capacitance C_X is obtained at the output of S/H. The operating waveform sketches of each node (V_{ex} , V_C , V_2 , V_3 and V_{out}) in Fig. 3 are shown in Fig. 4. It should be noted that the output voltage V_{out} of the proposed converter relating with the value of capacitance C_X from sensor.

III. EXPERIMENTAL RESULTS

To verify the proposed principle, the converter including charge amplifier in Fig. 2 and amplitude detector in Fig. 3 was experimentally implemented using commercial available devices and circuit parameters as summarized in Table 1 and Table 2, respectively. Voltage gain of A_2 was set to 20 times. The performance of amplitude detector is shown in Fig. 5 where V_C and V_{ex} are 10kHz sinusoidal with amplitude varied

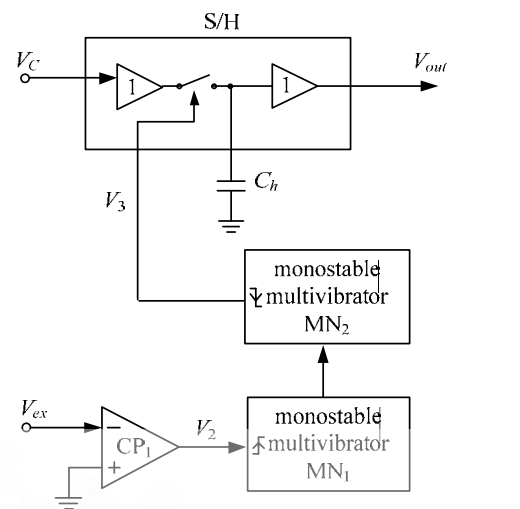


Fig. 3. Amplitude detector.

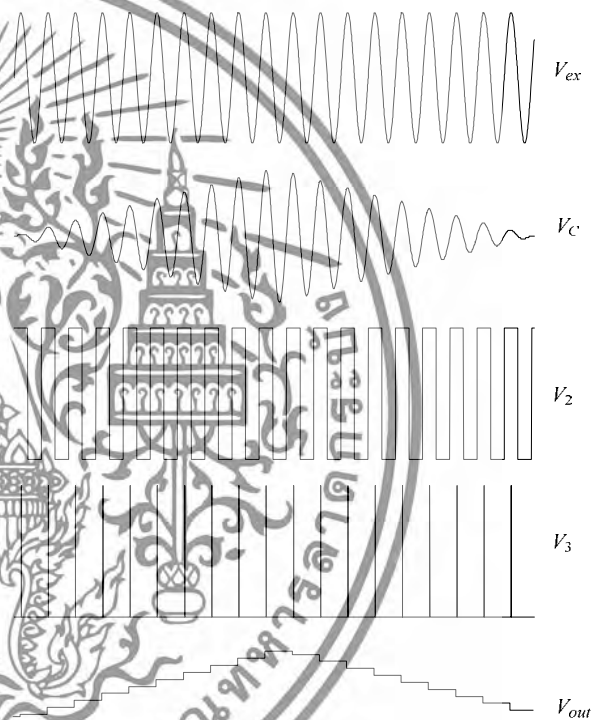


Fig. 4. Operating waveform sketches of each point in Fig. 3.

0V to 5V_{pp} and 2V_{pp} amplitude of 10kHz sinusoidal signal, respectively. From Fig. 5, the upper and lower traces demonstrate voltage V_C and output voltage V_{out} of amplitude detector, respectively. It can be seen that amplitude detector used in this paper spend a period of excitation signal for detecting time of capacitance C_X change. From (2), Capacitances $C_f = 0.0005\mu\text{F}$, $0.005\mu\text{F}$ and $0.05\mu\text{F}$ were selected for suitable range of capacitance C_X from sensor. The 10kHz sinusoidal excitation signal V_{ex} of 2V_{pp} amplitude was applied into the circuit. Figs. 6(a) – 6(c) demonstrate the plots of output voltage V_{out} against sensing capacitance C_X varied in ranges of 0.1nF – 1nF, 1nF – 10nF and 10nF – 100nF, respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE I. DEVICES USED FOR IMPLEMENTATION OF THE PROPOSED INTERFACING CIRCUIT

Device	Part Number
Opamp ($A_1 - A_2$)	LF351
Sample and hold (S/H)	LF398
Comparator (CP_1)	LM339
Monostable multivibrator ($MN_1 - MN_2$)	CD4528

TABLE II. PARAMETERS SET FOR IMPLEMENTATION OF THE PROPOSED INTERFACING CIRCUIT

Parameter	Value
$V_{DD}, -V_{SS}$	7.5V
R_f	100k Ω
R_1	15k Ω
R_2	300k Ω

signal. Experimental results verifying the performance of the proposed circuit are agreed with the expected values.

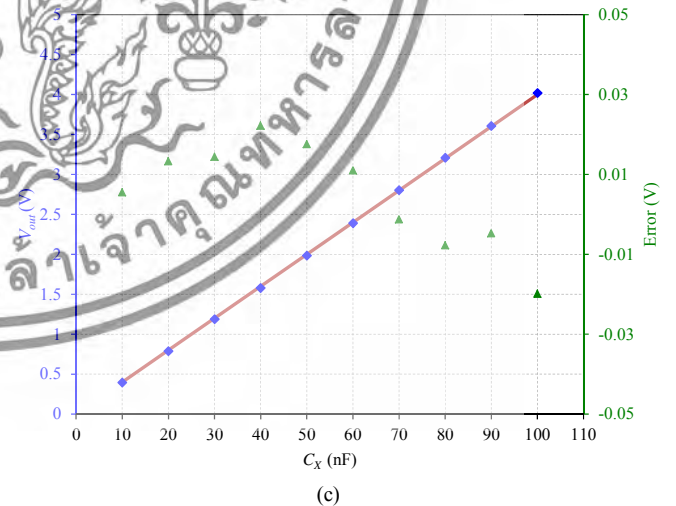
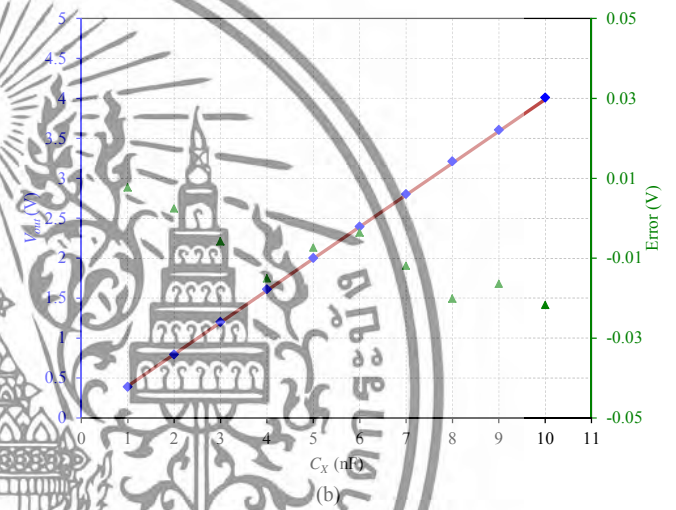
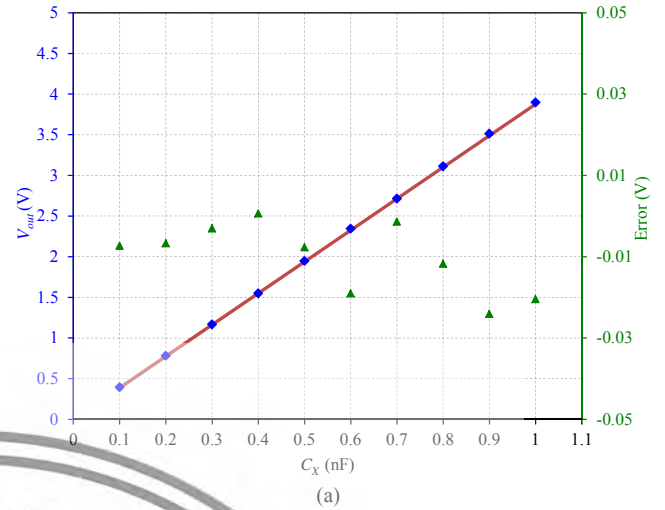


Fig.6. Plots of the output voltage versus varied sensing capacitance C_x
 (a) 0.1nF – 1nF range
 (b) 1nF – 10nF range
 (c) 10nF – 100nF range.

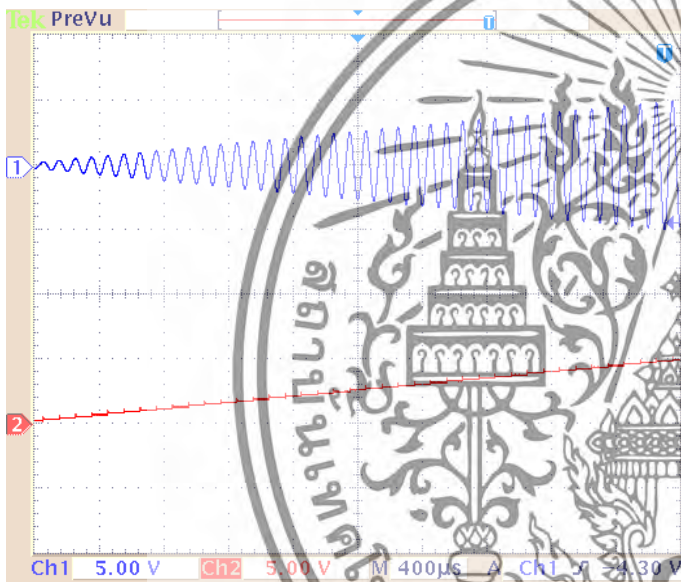


Fig.5. Measured signals (V_c and V_{out}) of amplitude detector.

The error of obtained output voltage V_{out} from the expected value is also illustrated in Fig. 6. It should be noted that the worst-case error is less than 25mV. It is evident that the proposed interfacing circuit can convert correctly the capacitance from capacitive sensor to dc voltage. Moreover, response time of this proposed scheme can be reduced to 50% from the literature [10].

IV. CONCLUSION

Interfacing circuit for capacitive sensor has been introduced in this paper. The proposed circuit using only commercial devices provides simple configuration and low cost. The obtained output voltage is proportional to the sensing capacitance. The response time to the change of sensing capacitance from sensor is used only a period of the excitation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ACKNOWLEDGMENT

The authors would like to acknowledge the support by a grant No. KREF115701 from King Mongkut's Institute of Technology Ladkrabang of Thailand.

REFERENCES

- [1] W.C. Heerens, 1986, Application of capacitance techniques in sensor design, *Phys. E: Sci. Instrum.*, 19, 897-906.
- [2] Shao Lichun, Moorthi Palaniapan, and Tan Woei Wan, 2006, A continuous-time capacitance to voltage converter for microcapacitive pressure sensors, *Journal of Physics: Conference Series*, 34, 1014-1019.
- [3] Ferran Reverter, Xiujun Li, and Gerard C.M. Meijer, 2007, Liquid-level measurement system based on a remote grounded capacitive sensor, *Sensors and Actuators A: Physical*, 138 (1), 1-8.
- [4] N.B. Yusof, N. Soin, and S.Z. Md. Dawal, 2009, Capacitive interfacing for MEMS humidity and accelerometer sensors, *2009 International Conference for Technical Postgraduates (TECHPOS)*, 82-86.
- [5] Shuyu Lei, Christian A. Zorman, and Steven L. Garverick, 2005, An oversampled capacitance-to-voltage converter IC with application to time-domain characterization of MEMS resonators, *IEEE Sensors Journal*, 5 (6), 1353-1361.
- [6] C.T. Chiang, C.S. Wang, and Y.C. Huang, 2007, A CMOS integrated capacitance-to-frequency converter with digital compensation circuit designed for sensor interface applications, *IEEE Sensors 2007 Conference*, 954-957.
- [7] Yucai Wang and Chodavarapu, V.P., 2013, Design of CMOS capacitance to frequency converter for high-temperature MEMS sensors, *IEEE sensors 2013 Conference*, 1-4.
- [8] Paolo B., Nicolo N. and Massimo P., 2007, A Current-Mode, Dual Slope, Integrated Capacitance-to-Pulse Duration Converter, *IEEE Journal of Solid-State Circuits*, 42 (9), 1884-1891.
- [9] Julia H.L.L., Mac I., Sanghoon J., Jong K.K. and Byunghoo J., 2011, A Low-Power, Wide-Dynamic-Range Semi-Digital Universal Sensor Readout Circuit Using Pulsewidth Modulation, *IEEE sensors Journal*, 11 (5), 1134-1144.
- [10] J. Khogaphirak, T. Cheypoca, W. Petchmaneelumka, A. Rerkratn and V. Riewruja "Small capacitance to dc converter for capacitive sensor" *International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC 2010)*, Pattaya, Thailand, pp. 863-866, July 4-7, 2010.
- [11] A. Ota, W. Petchmaneelumka, A. Rerkratn, and Vanchai Riewruja, "Simple Resolver Demodulation" *JSST 2013*, Tokyo, Japan, Sep. 11-13, 2013.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ

สรุปค่าใช้จ่ายการดำเนินงานโครงการวิจัย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีร์รุจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย					รวม รายจ่าย	
			รับ	จ่าย	คงเหลือ	ดอกเบี้ยรับ		งบดำเนินงาน						
								งบบุคลากร	งบดำเนินงาน	งบลงทุน	งบอุดหนุน	งบอุดหนุน		
ค่าจ้างชั่วคราว	ค่าตอบแทน	ค่าใช้สอย	ค่าวัสดุ	ค่าสาธารณูปโภค	ค่าครุภัณฑ์									
	งบประมาณที่ได้รับการอนุมัติ (ตามแผน)		3,000,000.00											-
	จำนวนเงินที่ได้รับ (งวดที่ 1 = 85%)		1,460,000			1,854.08								
	จำนวนเงินที่ได้รับ (งวดที่ 2 = 15%)		950,000			2371.62								
	จำนวนเงินที่ได้รับ (งวดที่ 3)		465,000.00			1762.16								
	หัก ค่าใช้จ่าย (ครั้งที่ 1)			1,497,758.53				-	59,801.00	937,957.53	-	500,000.00		1,497,758.53
	ค่าใช้จ่าย (ครั้งที่ 2)			118,622.64					2,210.95	116,411.69	-	-		118,622.64
	ค่าใช้จ่าย (ครั้งที่ 3)			1,259,780.89					25,441.46	1,234,339.43	-	-		1,259,780.89
	ค่าใช้จ่าย (ครั้งที่ 4)								-	-	-	-		-
	งบประมาณคงเหลือ		2,875,000.00		1,162.06	5987.96								
	รายละเอียดค่าใช้จ่าย													
ครั้งที่ 1														
	ค่าครุภัณฑ์											500,000.00		500,000.00
22/04/57	เทพภาทวนความร้อน	TI101/2014									642.00			642.00
02/05/57	Toner HP	BC14007160									600.00			600.00
16/05/57	PLA filament 1.75										6,230.00			6,230.00
16/05/57	หัว nozzle										1,000.00			1,000.00
17/05/57	Harddisk 2TB	31-P01-156656									4,190.00			4,190.00
21/05/57	เวอร์เนีย (vernier)										840.00			840.00
23/05/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	076218									1,591.00			1,591.00
09/06/57	อุปกรณ์อิเล็กทรอนิกส์										480.00			480.00
09/06/57	อุปกรณ์อิเล็กทรอนิกส์	635/0212									2,221.32			2,221.32
09/06/57	เซนเซอร์และมิเตอร์	570500105939									6,000.00			6,000.00
09/06/57	อุปกรณ์อิเล็กทรอนิกส์	7094									90.95			90.95
16/06/57	micro SD										840.00			840.00
16/06/57	อุปกรณ์อิเล็กทรอนิกส์	635/0946									528.47			528.47
25/06/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	0133									5,093.20			5,093.20
27/06/57	อุปกรณ์อิเล็กทรอนิกส์	1731									27,927.00			27,927.00
27/06/57	อุปกรณ์อิเล็กทรอนิกส์	1732									35,203.00			35,203.00

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีรรัฐจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย			รวม รายจ่าย
			รับ	จ่าย	คงเหลือ	ดอกเบี้ยรับ		งบบุคลากร	งบดำเนินงาน	งบลงทุน	
04/07/57	อุปกรณ์อิเล็กทรอนิกส์	638/0497							373.43		373.43
04/07/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14070447							478.00		478.00
04/07/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14070448							165.00		165.00
04/07/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14070459							112.00		112.00
04/07/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14070462							7,630.00		7,630.00
05/07/57	หนังสือ	111280047990						4,811.00			4,811.00
09/07/57	อุปกรณ์อิเล็กทรอนิกส์และเซนเซอร์	SD570709001							30,000.00		30,000.00
12/07/57	หนังสือ	111240011202						2,759.00			2,759.00
16/07/57	ไมโครดีจิตอล	57C/01394							2,054.00		2,054.00
28/07/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	283168							839.00		839.00
28/07/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	283169							4,886.00		4,886.00
30/07/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								8,300.00		8,300.00
06/08/57	อุปกรณ์อิเล็กทรอนิกส์	642/0495							371.29		371.29
06/08/57	แบตเตอรี่	570500004195							740.00		740.00
06/08/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14080489							2,608.00		2,608.00
06/08/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14080495							176.00		176.00
06/08/57	อุปกรณ์อิเล็กทรอนิกส์								1,572.00		1,572.00
14/08/57	ไอซีสำเร็จรูป	D14/1829							1,926.00		1,926.00
21/08/57	อุปกรณ์อิเล็กทรอนิกส์	SD570816002							21,000.00		21,000.00
21/08/57	อุปกรณ์อิเล็กทรอนิกส์	644/0104							641.32		641.32
22/08/57	อุปกรณ์คอมพิวเตอร์	5708/0187							104,850.02		104,850.02
27/08/57	ไอซีสำเร็จรูป	622/0831							543.56		543.56
28/08/57	อุปกรณ์อิเล็กทรอนิกส์	35919410							496.00		496.00
02/09/57	อุปกรณ์อิเล็กทรอนิกส์	23B/14090230							364.00		364.00
02/09/57	อุปกรณ์อิเล็กทรอนิกส์	645/0757							159.32		159.32
02/09/57	ball screw								2,000.00		2,000.00
09/09/57	ค่าเดินทางไปนำเสนอผลงาน (conference)							52,231.00			52,231.00
16/09/57	อุปกรณ์อิเล็กทรอนิกส์	SD570929002							25,000.00		25,000.00
19/09/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	RE1409104							5,885.00		5,885.00
20/09/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	RE1409105							5,885.00		5,885.00
21/09/57	อุปกรณ์คอมพิวเตอร์	00-570917788							480.00		480.00

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีรรัฐจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย			รวม รายจ่าย
			รับ	จ่าย	คงเหลือ	ดอกเบี้ยรับ		งบบุคลากร	งบดำเนินงาน	งบลงทุน	
03/10/57	อุปกรณ์คอมพิวเตอร์	185455							36,500.38		36,500.38
04/10/57	อุปกรณ์คอมพิวเตอร์								390.00		390.00
08/10/57	อุปกรณ์คอมพิวเตอร์	185475							35,400.95		35,400.95
16/10/57	ไอซีสำเร็จรูป	651/0459							134.02		134.02
18/10/57	อุปกรณ์อิเล็กทรอนิกส์								900.00		900.00
22/10/57	อุปกรณ์อิเล็กทรอนิกส์	SD571022001							32,000.00		32,000.00
30/10/57	ไอซีสำเร็จรูป	653/0091							109.57		109.57
30/10/57	ไอซีสำเร็จรูป	23B/14102550							112.50		112.50
06/11/57	aliexpress from 24Apr2014-6Nov2014								58,183.61		58,183.61
10/11/57	อุปกรณ์อิเล็กทรอนิกส์และโครงสร้างเครื่องพิมพ์	SD571110002							19,000.00		19,000.00
13/11/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	RE1411127							1,926.00		1,926.00
13/11/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	RE1411128							1,926.00		1,926.00
19/11/57	อุปกรณ์อิเล็กทรอนิกส์	SD571119001							37,000.00		37,000.00
20/11/57	อุปกรณ์คอมพิวเตอร์	185617							11,256.40		11,256.40
21/11/57	ท่อหด								63.00		63.00
21/11/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								960.00		960.00
21/11/57	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	3333							1,064.95		1,064.95
09/12/57	อุปกรณ์อิเล็กทรอนิกส์และคอมพิวเตอร์	185711							41,225.50		41,225.50
11/12/57	อุปกรณ์อิเล็กทรอนิกส์	658/0626							85.28		85.28
11/12/57	ไอซีสำเร็จรูป	9768							262.15		262.15
11/12/57	อุปกรณ์อิเล็กทรอนิกส์	45619							77.04		77.04
11/12/57	อุปกรณ์อิเล็กทรอนิกส์	55090							6,500.25		6,500.25
12/12/57	อุปกรณ์อิเล็กทรอนิกส์	SD571002001							40,000.00		40,000.00
06/01/58	อุปกรณ์อิเล็กทรอนิกส์	GPC/0000392							8,988.00		8,988.00
12/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								1,480.00		1,480.00
14/01/58	อุปกรณ์อิเล็กทรอนิกส์	SD580114001							38,000.00		38,000.00
16/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	48188							4,836.40		4,836.40
21/01/58	อุปกรณ์อิเล็กทรอนิกส์	23B/15011370							1,950.00		1,950.00
21/01/58	อุปกรณ์อิเล็กทรอนิกส์	662/0741							771.47		771.47
22/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								550.00		550.00
22/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								174.00		174.00

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีร์รุจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย			รวม รายจ่าย
			รับ	จ่าย	คงเหลือ	ดอกเบี้ยรับ		งบบุคลากร	งบดำเนินงาน	งบลงทุน	
24/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	13744							813.20		813.20
24/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	2894							588.50		588.50
27/01/58	อุปกรณ์อิเล็กทรอนิกส์								600.00		600.00
28/01/58	บอร์ดขับมอเตอร์	039							6,000.00		6,000.00
28/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								330.00		330.00
28/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								180.00		180.00
28/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								120.00		120.00
28/01/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								95.00		95.00
30/01/58	อุปกรณ์อิเล็กทรอนิกส์	23B/15012217							2,970.00		2,970.00
30/01/58	เซนเซอร์	105780							873.83		873.83
30/01/58	อุปกรณ์อิเล็กทรอนิกส์	RE15010043							6,955.00		6,955.00
04/02/58	อุปกรณ์อิเล็กทรอนิกส์	0517							1,177.00		1,177.00
04/02/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	580133							128.40		128.40
09/02/58	อุปกรณ์อิเล็กทรอนิกส์	39501392							3,798.50		3,798.50
10/02/58	อุปกรณ์คอมพิวเตอร์	185957							25,000.55		25,000.55
12/02/58	อุปกรณ์คอมพิวเตอร์	185967							25,000.02		25,000.02
12/02/58	อุปกรณ์อิเล็กทรอนิกส์								800.00		800.00
14/02/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	1500000299							135.00		135.00
15/02/58	อุปกรณ์อิเล็กทรอนิกส์								250.00		250.00
15/02/58	อุปกรณ์คอมพิวเตอร์	0176258							22,900.00		22,900.00
16/02/58	อุปกรณ์คอมพิวเตอร์	185979							25,000.55		25,000.55
16/02/58	อุปกรณ์อิเล็กทรอนิกส์	108618							1,250.00		1,250.00
18/02/58	อุปกรณ์อิเล็กทรอนิกส์								5,120.00		5,120.00
18/02/58	อุปกรณ์อิเล็กทรอนิกส์								1,570.00		1,570.00
18/02/58	อุปกรณ์อิเล็กทรอนิกส์								1,600.00		1,600.00
18/02/58	อุปกรณ์อิเล็กทรอนิกส์								100.00		100.00
19/02/58	อุปกรณ์อิเล็กทรอนิกส์	SD580219002							28,000.00		28,000.00
25/02/58	อุปกรณ์อิเล็กทรอนิกส์	62940							1,073.50		1,073.50
25/02/58	ไอซีสำเร็จรูป	667/0344							528.58		528.58
06/03/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	63068							2,636.25		2,636.25
12/03/58	อุปกรณ์อิเล็กทรอนิกส์	186073							18,000.08		18,000.08

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีรรัฐจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย				รวม รายจ่าย	
			รับ	จ่าย	คงเหลือ	ดอกเบี่ยรับ		งบบุคลากร	งบดำเนินงาน		งบลงทุน		
16/03/58	อุปกรณ์อิเล็กทรอนิกส์	39045494								759.70		759.70	
18/03/58	อุปกรณ์อิเล็กทรอนิกส์	186088								22,000.27		22,000.27	
19/03/58	อุปกรณ์อิเล็กทรอนิกส์	5803-BR10-00240								1,113.00		1,113.00	
24/03/58	อุปกรณ์อิเล็กทรอนิกส์	186108								15,001.40		15,001.40	
07/04/58	อุปกรณ์อิเล็กทรอนิกส์	672/0809								1,016.75		1,016.75	
07/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	VA15040036								2,386.10		2,386.10	
07/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	3254								1,819.00		1,819.00	
07/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	0637								856.00		856.00	
07/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	23B/15040488								464.00		464.00	
09/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	IV5800473								1,669.00		1,669.00	
09/04/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	LN50094837H2								2,439.00		2,439.00	
	รวมครั้งที่ 1								59,801.00	937,957.53	-	500,000.00	1,497,758.53
	ครั้งที่ 2												
11/05/58	Toner HP	ABC150500906								2,860.00		2,860.00	
14/05/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ									350.00		350.00	
28/05/58	เซนเซอร์	GNC1505/000001								1,945.26		1,945.26	
03/07/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	CS255807/00008								2,600.10		2,600.10	
06/07/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ									1,030.00		1,030.00	
19/08/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	3511								1,889.00		1,889.00	
26/08/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ									300.00		300.00	
26/08/58	เซนเซอร์									150.00		150.00	
28/08/58	อุปกรณ์อิเล็กทรอนิกส์	MT5808-1188								631.30		631.30	
28/08/58	อุปกรณ์อิเล็กทรอนิกส์									1,985.00		1,985.00	
01/09/58	อุปกรณ์อิเล็กทรอนิกส์	4020								460.10		460.10	
14/09/58	อุปกรณ์อิเล็กทรอนิกส์	PU B50904971								21,079.00		21,079.00	
17/09/58	เซนเซอร์									495.00		495.00	
17/09/58	เซนเซอร์									165.00		165.00	
17/09/58	อุปกรณ์อิเล็กทรอนิกส์	CS5808003072								120.00		120.00	
17/09/58	อุปกรณ์อิเล็กทรอนิกส์									128.00		128.00	
30/09/58	PLA									1,000.00		1,000.00	

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีร์รุจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย			รวม รายจ่าย		
			รับ	จ่าย	คงเหลือ	ดอกเบี๋ยรับ		งบบุคลากร	งบดำเนินงาน	งบลงทุน			
04/10/58	PLA								1,000.00		1,000.00		
26/12/58	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								285.00		285.00		
05/01/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	OR590000027							621.14		621.14		
03/02/59	อุปกรณ์อิเล็กทรอนิกส์	709/0620							1,210.81		1,210.81		
09/02/59	อุปกรณ์อิเล็กทรอนิกส์								227.50		227.50		
09/02/59	อุปกรณ์อิเล็กทรอนิกส์								303.30		303.30		
10/02/59	อุปกรณ์อิเล็กทรอนิกส์								413.66		413.66		
15/02/59	Heater	2559-19							400.00		400.00		
19/02/59	ไอซีสำเร็จรูป								746.50		746.50		
19/02/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								175.00		175.00		
25/02/59	aliexpress from 9Jul2015-25Feb2016								31,172.98		31,172.98		
25/02/59	อุปกรณ์อิเล็กทรอนิกส์								250.00		250.00		
29/02/59	อุปกรณ์อิเล็กทรอนิกส์								1,010.00		1,010.00		
03/03/59	อุปกรณ์อิเล็กทรอนิกส์								105.00		105.00		
04/03/59	shipping								1,758.52		1,758.52		
08/03/59	shipping								452.43		452.43		
11/03/59	อุปกรณ์อิเล็กทรอนิกส์								350.00		350.00		
21/03/59	อุปกรณ์อิเล็กทรอนิกส์								380.00		380.00		
22/03/59	อุปกรณ์อิเล็กทรอนิกส์								130.00		130.00		
24/03/59	อุปกรณ์อิเล็กทรอนิกส์	1600000808							296.00		296.00		
29/03/59	อุปกรณ์อิเล็กทรอนิกส์	IV5903047							678.38		678.38		
06/04/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								90.00		90.00		
06/04/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								140.00		140.00		
11/04/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								3,000.00		3,000.00		
17/04/59	อุปกรณ์คอมพิวเตอร์	05-P01-296330							31,990.00		31,990.00		
19/04/59	อุปกรณ์อิเล็กทรอนิกส์								1,720.00		1,720.00		
10/05/59	อุปกรณ์อิเล็กทรอนิกส์								1,700.00		1,700.00		
25/05/59	อุปกรณ์อิเล็กทรอนิกส์	722/0572							413.66		413.66		
25/05/59	อุปกรณ์อิเล็กทรอนิกส์	23/16051505							415.00		415.00		
	รวมครั้งที่ 2								2,210.95	116,411.69	-	-	118,622.64

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีรรัฐจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย			รายการรับ ดอกเบี้ยรับ	รายการจ่าย			รวม รายการจ่าย
			รับ	จ่าย	คงเหลือ		งบบุคลากร	งบดำเนินงาน	งบลงทุน	
ครั้งที่ 3										
01/06/59	อุปกรณ์อิเล็กทรอนิกส์	GNC1606/000001						18,917.60		18,917.60
10/06/59	อุปกรณ์คอมพิวเตอร์	187772						23,507.90		23,507.90
16/06/59	อุปกรณ์คอมพิวเตอร์	187793						18,553.80		18,553.80
23/06/59	อุปกรณ์คอมพิวเตอร์	187811						21,700.14		21,700.14
27/06/59	อุปกรณ์คอมพิวเตอร์	187826						16,253.30		16,253.30
14/07/59	page charge IREE							14,711.56		14,711.56
17/07/59	หนังสือ	111210024655						3,344.75		3,344.75
31/07/59	หนังสือ	111220014094						2,052.00		2,052.00
15/08/59	อุปกรณ์อิเล็กทรอนิกส์	SD590816002						16,650.00		16,650.00
04/09/59	อุปกรณ์คอมพิวเตอร์	188142						19,506.10		19,506.10
08/09/59	อุปกรณ์คอมพิวเตอร์	188172						23,400.90		23,400.90
16/09/59	อุปกรณ์อิเล็กทรอนิกส์	SD590916001						17,850.00		17,850.00
22/09/59	อุปกรณ์อิเล็กทรอนิกส์	120560						595.00		595.00
22/09/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ							1,200.00		1,200.00
04/10/59	Toner HP							890.00		890.00
05/10/59	อุปกรณ์คอมพิวเตอร์	188301						18,700.93		18,700.93
13/10/59	อุปกรณ์คอมพิวเตอร์	188340						24,301.84		24,301.84
17/10/59	อุปกรณ์คอมพิวเตอร์	188356						19,401.24		19,401.24
20/10/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ							700.00		700.00
21/10/59	อุปกรณ์คอมพิวเตอร์	188378						25,102.20		25,102.20
25/10/59	ไอซีสำเร็จรูป	741/0457						220.53		220.53
26/10/59	อุปกรณ์คอมพิวเตอร์	188391						13,203.80		13,203.80
07/11/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ							135.00		135.00
07/11/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ							3,350.00		3,350.00
08/11/59	อุปกรณ์อิเล็กทรอนิกส์	743/0389						1,572.73		1,572.73
09/11/59	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	IV5911-0113						513.60		513.60
21/11/59	อุปกรณ์คอมพิวเตอร์	188495						15,450.80		15,450.80
25/11/59	อุปกรณ์คอมพิวเตอร์	188517						19,700.31		19,700.31
26/11/59	shipping							2,179.15		2,179.15
30/11/59	อุปกรณ์คอมพิวเตอร์	188541						20,854.30		20,854.30

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีร์รุจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายการรับ	รายการจ่าย			รวม รายการจ่าย
			รับ	จ่าย	คงเหลือ	ดอกเบี้ยรับ		งบบุคลากร	งบดำเนินงาน	งบลงทุน	
07/12/59	shipping							1,000.00			1,000.00
14/12/59	อุปกรณ์อิเล็กทรอนิกส์	SD591214001001							16,200.00		16,200.00
04/01/60	อุปกรณ์อิเล็กทรอนิกส์	SD600104001							15,400.00		15,400.00
20/01/60	อุปกรณ์อิเล็กทรอนิกส์	SD600120001							14,250.00		14,250.00
20/02/60	อุปกรณ์คอมพิวเตอร์	188818							19,805.70		19,805.70
22/02/60	อุปกรณ์คอมพิวเตอร์	188825							22,100.85		22,100.85
27/02/60	อุปกรณ์คอมพิวเตอร์	188836							23,101.30		23,101.30
03/04/60	PLA filament	1955							2,655.00		2,655.00
15/05/60	อุปกรณ์คอมพิวเตอร์	189070							19,402.85		19,402.85
23/05/60	อุปกรณ์คอมพิวเตอร์	189096							23,507.90		23,507.90
26/05/60	อุปกรณ์คอมพิวเตอร์	189117							17,312.60		17,312.60
28/05/60	color toner Brother	102-000206							8,200.00		8,200.00
30/05/60	อุปกรณ์คอมพิวเตอร์	189125							21,806.60		21,806.60
30/05/60	toner HP								890.00		890.00
06/07/60	อุปกรณ์อิเล็กทรอนิกส์								215.00		215.00
08/07/60	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	535547							812.86		812.86
10/07/60	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	23B/17070522							580.00		580.00
10/07/60	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	CS6000301089							2,550.00		2,550.00
10/07/60	อุปกรณ์คอมพิวเตอร์	189293							19,516.80		19,516.80
11/07/60	อุปกรณ์คอมพิวเตอร์	189295							16,413.80		16,413.80
13/07/60	อุปกรณ์คอมพิวเตอร์	189304							23,112.00		23,112.00
03/10/60	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ								100.00		100.00
03/10/60	อุปกรณ์สำหรับโครงสร้างเครื่องพิมพ์ 3 มิติ	91504							573.50		573.50
07/10/60	ไอซีสำเร็จรูป								320.00		320.00
07/10/60	ไอซีสำเร็จรูป								200.00		200.00
07/10/60	อุปกรณ์อิเล็กทรอนิกส์								480.00		480.00
07/10/60	อุปกรณ์อิเล็กทรอนิกส์								360.00		360.00
19/12/60	aliexpress from 7Oct2016-19Dec2017								138,125.59		138,125.59
12/01/61	อุปกรณ์อิเล็กทรอนิกส์	SD610112001							26,022.00		26,022.00
14/01/61	หนังสือ	111280288091						2,154.00			2,154.00
06/02/61	อุปกรณ์อิเล็กทรอนิกส์	SD610222002							22,032.00		22,032.00

แหล่งทุน: กองทุนวิจัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ชื่อโครงการ : การพัฒนาเครื่องพิมพ์สามมิติแบบหลายหัวพิมพ์และระบบควบคุมพร้อมการตรวจวัดสภาพแวดล้อม

ชื่อหัวหน้าโครงการ: ศ.ดร.วันชัย ธีรรัฐจา

ว/ด/ป	รายการ	เลขที่อ้างอิง	รายการรับ - จ่าย				รายรับ	รายจ่าย				รวม	
			รับ	จ่าย	คงเหลือ	ดอกเบี่ยรับ		งบบุคลากร	งบดำเนินงาน		งบลงทุน		รายจ่าย
21/03/61	อุปกรณ์อิเล็กทรอนิกส์	SD610321001								24,070.00			24,070.00
24/04/61	อุปกรณ์อิเล็กทรอนิกส์	SD610424001								28,025.00			28,025.00
18/05/61	อุปกรณ์อิเล็กทรอนิกส์	IV1805001								19,160.00			19,160.00
28/05/61	เซนเซอร์	CS6100305								1,669.20			1,669.20
06/06/61	aliexpress from 2Apr2018-6Jun2018									4,494.86			4,494.86
10/06/61	อุปกรณ์อิเล็กทรอนิกส์	10718								600.00			600.00
13/06/61	อุปกรณ์อิเล็กทรอนิกส์	CS6103301752								690.00			690.00
17/06/61	อุปกรณ์คอมพิวเตอร์	14-P01-259558								890.00			890.00
22/06/61	อุปกรณ์อิเล็กทรอนิกส์	IV1806001								27,000.00			27,000.00
16/07/61	อุปกรณ์อิเล็กทรอนิกส์	IV187001								29,000.00			29,000.00
07/08/61	อุปกรณ์อิเล็กทรอนิกส์	IV1808004								21,000.00			21,000.00
24/08/61	อุปกรณ์อิเล็กทรอนิกส์	SD610824001								26,080.00			26,080.00
10/09/61	อุปกรณ์อิเล็กทรอนิกส์	IV1809003								28,180.00			28,180.00
11/09/61	อุปกรณ์อิเล็กทรอนิกส์	1800002596								158.00			158.00
19/10/61	อุปกรณ์อิเล็กทรอนิกส์	IV1810001								26,000.00			26,000.00
20/09/61	อุปกรณ์อิเล็กทรอนิกส์	SD610920001								18,100.00			18,100.00
31/10/61	อุปกรณ์อิเล็กทรอนิกส์	RE-18-009								26,792.00			26,792.00
05/11/61	อุปกรณ์อิเล็กทรอนิกส์	SD611105001								19,080.00			19,080.00
16/11/61	อุปกรณ์อิเล็กทรอนิกส์	RE-18-019								27,522.00			27,522.00
04/12/61	อุปกรณ์อิเล็กทรอนิกส์	RE-18-036								28,590.00			28,590.00
11/12/61	อุปกรณ์อิเล็กทรอนิกส์	SD620304002								24,360.00			24,360.00
11/01/62	อุปกรณ์อิเล็กทรอนิกส์	RE-19-036								26,710.00			26,710.00
25/01/62	อุปกรณ์อิเล็กทรอนิกส์	SD620304003								27,890.00			27,890.00
	รวมครั้งที่ 3									25,441.46	1,234,339.43		1,259,780.89
	ครั้งที่ 4												
	รวมครั้งที่ 4												

ลงชื่อหัวหน้าโครงการ

วันที่30 มิถุนายน 2562.....

ภาคผนวก ข
ข้อมูลประวัติคณะผู้วิจัย

หัวหน้าโครงการวิจัย

1. ชื่อ-สกุล (ภาษาไทย) นาย วันชัย รีวรุจา
(ภาษาอังกฤษ) Mr. Vanchai Riewruja
2. ตำแหน่งปัจจุบัน ศาสตราจารย์

3. หน่วยงานที่สังกัดและที่อยู่ติดต่อได้สะดวก

ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์ 02-739-0758 โทรสาร 02-739-0758 E-mail : vanchai.ri@kmitl.ac.th

4. ประวัติการศึกษา

ชื่อย่อปริญญา	สาขา	สถาบันที่จบ	ปีที่จบ
วศ.ด.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2536
วศ.ม.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2531
วศ.บ.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2526

5. สาขาวิชาการที่มีความชำนาญพิเศษ

- การประยุกต์ใช้งานวงจรอิเล็กทรอนิกส์ในงานอุตสาหกรรม
- ระบบควบคุมแบบแอนะล็อก
- เครื่องจักรซีเอ็นซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้ร่วมวิจัย

1.1 ชื่อ-สกุล (ภาษาไทย) นางสาว วรณดี เพชรเมณีล้ำค่า
(ภาษาอังกฤษ) Ms. Wandee Petchmaneelumka

1.2 ตำแหน่งปัจจุบัน รองศาสตราจารย์

1.3 หน่วยงานที่สังกัดและที่อยู่ติดต่อได้สะดวก

ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์ 02-739-0758 โทรสาร 02-739-0758 E-mail : wandee.pe@kmitl.ac.th

1.4 ประวัติการศึกษา

ชื่อย่อปริญญา	สาขา	สถาบันที่จบ	ปีที่จบ
วศ.ศ.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2552
วศ.ม.	วิศวกรรมระบบควบคุม	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2546
วท.บ.	ฟิสิกส์ประยุกต์	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2542

5. สาขาวิชาการที่มีความชำนาญพิเศษ

- การออกแบบวงจรรวมขนาดใหญ่
- Post-processor
- เครื่องซีเอ็นซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้ร่วมวิจัย

2.1 ชื่อ-สกุล (ภาษาไทย) นาย อภินัย ฤกษ์รัตน์
(ภาษาอังกฤษ) Mr. Apinai Rerkratn

2.2 ตำแหน่งปัจจุบัน ผู้ช่วยศาสตราจารย์

2.3 หน่วยงานที่สังกัดและที่อยู่ติดต่อได้สะดวก

ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520

โทรศัพท์ 02-739-0758 โทรสาร 02-739-0758 E-mail : apinai@gmail.com

2.4 ประวัติการศึกษา

ชื่อย่อปริญญา	สาขา	สถาบันที่จบ	ปีที่จบ
วศ.ด.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2556
วศ.ม.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2545
วศ.บ.	วิศวกรรมโทรคมนาคม	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2541

2.5 สาขาวิชาการที่มีความชำนาญพิเศษ

- วงจรอิเล็กทรอนิกส์
- ระบบเครื่องมือวัดและควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้ร่วมวิจัย

2.1 ชื่อ-สกุล (ภาษาไทย) นาย สิริชัย ธรรมารักษ์วัฒน์
(ภาษาอังกฤษ) Mr. Sirichai Tammaruckwattana

2.2 ตำแหน่งปัจจุบัน ผู้ช่วยศาสตราจารย์

2.3 หน่วยงานที่สังกัดและที่อยู่ติดต่อได้สะดวก

ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์ 02-739-0758 โทรสาร 02-739-0758 E-mail : sirichai.ta@kmitl.ac.th

2.4 ประวัติการศึกษา

ชื่อย่อปริญญา	สาขา	สถาบันที่จบ	ปีที่จบ
D.Eng.	Electrical Engineering	Fukuoka Institute of Technology	2557
วศ.ม.	วิศวกรรมการวัดคุม	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2548
อส.บ.	เทคโนโลยีโทรคมนาคม	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2544

2.5 สาขาวิชาการที่มีความชำนาญพิเศษ

- คอมพิวเตอร์ประยุกต์
- ระบบเครื่องมือวัดและควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้