



รายงานการวิจัยฉบับสมบูรณ์

การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่
ควบคุมอัตราขยายได้สำหรับวงจรรวมอนาล็อกและการประยุกต์ใช้งาน
The Synthesis and Design of Gain Controllable Current-mode First-
order All-pass Filter for Analog Integrated Circuit and Its Applications

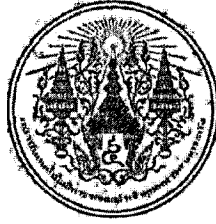
นายสันติ ตันตระกูล

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2556

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายงานการวิจัยฉบับสมบูรณ์

การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่
ควบคุมอัตราขยายได้สำหรับวงจรรวมอนาล็อกและการประยุกต์ใช้งาน
The Synthesis and Design of Gain Controllable Current-mode First-
order All-pass Filter for Analog Integrated Circuit and Its Applications

นายสันติ ต้นตระกูล

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2556

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายงานการวิจัยฉบับสมบูรณ์

การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่
ควบคุมอัตราขยายได้สำหรับวงจรรวมอนาล็อกและการประยุกต์ใช้งาน
The Synthesis and Design of Gain Controllable Current-mode First-
order All-pass Filter for Analog Integrated Circuit and Its Applications

นายสันติ ตันตระกูล

เลขหมู่.....
เลขทะเบียน **138264**
รับเดือนปี - 5 มี.ค. 2558

.b.....12710313
.i.....

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2556

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการ (ภาษาไทย) การสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ควบคุมอัตราขยายได้สำหรับวงจรรวมอนุภาคและการประยุกต์ใช้งาน

แหล่งเงิน เงินรายได้คณะครุศาสตร์อุตสาหกรรม.....

ประจำปีงบประมาณ 2556..... จำนวนเงินที่ได้รับการสนับสนุน 100,000..... บาท

ระยะเวลาทำการวิจัย 1..... ปี ตั้งแต่ 1.ต.ค. 2555..... ถึง 30.ก.ย. 2556.....

ชื่อ-สกุล หัวหน้าโครงการ และผู้ร่วมโครงการวิจัย พร้อมระบุ หน่วยงานต้นสังกัด

นายสันติ...ต้นตระกูล...สาขาวิชาครุศาสตร์วิศวกรรม...คณะครุศาสตร์อุตสาหกรรม.....

บทคัดย่อ

งานวิจัยนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสโดยใช้วงจรขยายความนำผลต่างกระแสที่ควบคุมได้ด้วยกระแส (CCCDTA) เป็นอุปกรณ์หลัก จุดเด่นของวงจรที่นำเสนอ คือ (1) สามารถควบคุมมุมเลื่อนเฟสและขนาดของสัญญาณเอาต์พุตได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (2) ความต้านทานที่เอาต์พุตมีค่าสูงทำให้สามารถต่อคาสเคดหรือต่อโหลดได้โดยตรง (3) ไม่ต้องการความแม่นยำกันของอุปกรณ์พาสซีฟ (4) ใช้ CCCDTA จำนวน 2 ตัว ร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว โดยปราศจากตัวต้านทานภายนอก พร้อมกันนี้ได้นำเอาวงจรกรองผ่านทุกความถี่ลำดับหนึ่งมาประยุกต์ใช้งานในวงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์ วงจรกำเนิดสัญญาณชายนหลายเฟสและวงจรกำจัดแถบความถี่ลำดับสอง ผลการจำลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งด้วยโปรแกรม PSpice โดยใช้พารามิเตอร์ของ พารามิเตอร์ของทรานซิสเตอร์เบอร์ PR200N และ NR200N ตามลำดับ ซึ่งเป็นทรานซิสเตอร์อาร์เรย์ ALA400 ของ AT&T วงจรทำงานที่แหล่งจ่าย ± 2 โวลต์ ใช้ $C=1\text{nF}$, $I_{B1}=I_{B3}=50\mu\text{A}$, $I_{B2}=I_{B4}=100\mu\text{A}$ พบว่าที่ความถี่ต่ำความต่างเฟสของสัญญาณเอาต์พุตและอินพุตจะประมาณ 0 องศา และความต่างเฟสจะเพิ่มมากขึ้นจนมีค่าประมาณ 180 องศาที่ความถี่สูง ส่วนผลตอบสนองทางขนาดจะมีค่าเท่ากันในทุกความถี่ เมื่อนำไปประยุกต์ใช้งานในวงจรทั้ง 3 แล้ว จะใช้อุปกรณ์แอกทีฟจำนวนน้อยและสามารถหลีกเลี่ยงการใช้ตัวต้านทานในการออกแบบวงจรได้ ส่งผลให้ชิปไอซีมีขนาดเล็ก จึงเหมาะสมกับการนำวงจรกรองผ่านทุกความถี่ลำดับหนึ่งไปพัฒนาให้อยู่ในรูปแบบที่เป็นวงจรรวม นอกจากนี้ยังทำการทดสอบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งด้วยการทดลองจริงโดยใช้ไอซีสำเร็จรูปเบอร์ AD844 และ LT1228 พบว่าผลการทดลองสอดคล้องตามที่คาดการณ์ไว้ในทางทฤษฎี

คำสำคัญ : วงจรกรองผ่านทุกความถี่ลำดับหนึ่ง, วงจรขยายความนำผลต่างกระแสที่ควบคุมได้ด้วยกระแส, วงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์, วงจรกำเนิดสัญญาณชายนหลายเฟส, วงจรกำจัดแถบความถี่, โหมตกระแส

Research Title: The Synthesis and Design of Gain Controllable Current-mode First-order All-pass Filter for Analog Integrated Circuit and Its Applications

Researcher: Mr. Sunti Tuntrakool.....

Faculty: Industrial Education..... **Department:** Engineering Education.....

ABSTRACT

This research presents the design and development of a gain controllable current-mode first-order all-pass filter using CCCDTA. The features of the proposed oscillator are that: (1) Electronic tunability of phase shift. (2) High-impedance current outputs. (3) Without any component matching requirements. (4) Gain controllability. (5) Consisting of merely 2 CCCDTAs and 1 grounded capacitor without external resistors. The application examples as a current-mode quadrature sinusoidal oscillator, a current-mode mutiphase sinusoidal oscillator and a current-mode band reject filter are included to show the usability of the proposed first-order all-pass filter. The PSpice simulations using the parameters of the PR200N and NR200N bipolar transistors of ALA400 transistor array from AT&T with $\pm 2V$ voltage supply, $C=1nF$, $I_{B1}=I_{B3}=50\mu A$, $I_{B2}=I_{B4}=100\mu A$ show that the proposed first-order all-pass filter can provide phase shifting between $0-180^\circ$. Three application circuits use a few active elements without external resistors that make small chip area. The proposed circuit is then suitable for IC architecture. Moreover, the experimental results using commercial ICs (AD844 and LT1228) agree well with the theoretical anticipation.

Keywords : First-order all-pass filter, CCCDTA, Quadrature sinusoidal oscillator, Mutiphase sinusoidal oscillator, Current-mode

๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานการวิจัยเรื่องการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ควบคุมอัตราขยายได้สำหรับวงจรรวมอนาล็อกและการประยุกต์ใช้งาน สำเร็จได้เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูลข้อเสนอแนะ คำปรึกษาแนะนำ ความคิดเห็น และกำลังใจแก่ผู้วิจัยๆ ขอขอบคุณอาจารย์ทุกท่านของคณะครุศาสตร์อุตสาหกรรม ที่ได้ให้คำแนะนำและกำลังใจในการทำงาน การวิจัยครั้งนี้ได้รับทุนสนับสนุนการวิจัยจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จากแหล่งทุน เงินรายได้คณะครุศาสตร์อุตสาหกรรม ประจำปีงบประมาณ พ.ศ.2556

นายสันติ ตันตระกูล



ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ก
บทคัดย่อภาษาอังกฤษ.....	ข
กิตติกรรมประกาศ.....	ค
สารบัญ.....	ง
สารบัญตาราง.....	ฉ
สารบัญภาพ.....	ช
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 ขอบเขตของการวิจัย.....	2
1.4 วิธีดำเนินการวิจัย.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	4
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง.....	5
2.1 ทฤษฎีเบื้องต้นของวงจรขยายความนำผลต่างกระแสที่ควบคุมได้ด้วยกระแส.....	5
2.2 หลักการของวงจรกรองความถี่.....	6
2.3 หลักการของวงจรกำเนิดสัญญาณ.....	12
2.4 หลักการกำเนิดสัญญาณไซน์แบบหลายเฟส.....	17
2.5 งานวิจัยที่เกี่ยวข้อง.....	24
บทที่ 3 วิธีดำเนินการวิจัย.....	30
3.1 การสังเคราะห์และออกแบบวงจรกรองผ่านความถี่ลำดับหนึ่งโหมดกระแส.....	31
3.2 การวิเคราะห์วงจรในกรณีไม่เป็นอุดมคติ.....	34
3.3 การสังเคราะห์และออกแบบวงจรประยุกต์ใช้งาน.....	36
บทที่ 4 ผลการวิจัย.....	43
4.1 ผลการจำลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่ง.....	43
4.2 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์.....	45
4.3 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส.....	47
4.4 ผลการจำลองการทำงานของวงจรกำจัดแถบความถี่.....	49
4.5 ผลการทดลองวงจรด้วยการต่อวงจรจริง.....	50
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	55
5.1 สรุปและอภิปรายผล.....	55
5.2 ข้อเสนอแนะ.....	56

สารบัญ (ต่อ)

	หน้า
บรรณานุกรม.....	57
ภาคผนวก.....	60
ภาคผนวก ก แบบจำลองของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในงานวิจัย.....	60
ภาคผนวก ข งานวิจัยที่ได้ตีพิมพ์.....	61
ประวัตินักวิจัย.....	74



จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
1.1 วิธีดำเนินการวิจัย.....	3
2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของโครงสร้างวงจรตามภาพที่ 2.14(ก).....	20
2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของโครงสร้างวงจรตามภาพที่ 2.14(ข).....	20



๑

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่	หน้า
2.1 CCCDTA (ก) สัญลักษณ์ (ข) วงจรสมมูล.....	5
2.2 ระบบของวงจรรองความถี่.....	7
2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองความถี่ต่ำผ่านในทางอุดมคติ.....	8
2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองความถี่สูงผ่านในทางอุดมคติ.....	9
2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองแถบความถี่ผ่านในทางอุดมคติ.....	9
2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองแถบความถี่หยุดในทางอุดมคติ.....	10
2.7 การตอบสนองของขนาดในเชิงความถี่ของวงจรรองผ่านทุกความถี่ในทางอุดมคติ.....	10
2.8 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรกิจต์สัญญาณ.....	13
2.9 บล็อกไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก.....	13
2.10 ความหมายทางเกณฑ์ของบาร์คคูเซน.....	15
2.11 โครงสร้างวงจรกิจต์สัญญาณชายน์เฟสเดียว.....	16
2.12 โครงสร้างวงจรกิจต์สัญญาณชายน์แบบหลายเฟส.....	18
2.13 ผลตอบสนองของวงจรรองความถี่ต่ำผ่าน.....	19
2.14 โครงสร้างของวงจรกิจต์สัญญาณชายน์หลายเฟสที่วงจรรองความถี่ต่ำผ่าน.....	20
2.15 สัญญาณชายน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา.....	21
2.16 สัญญาณชายน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา.....	21
2.17 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ตามสมการที่ (2.22).....	22
2.18 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ตามสมการที่ (2.23).....	22
2.19 โครงสร้างของวงจรกิจต์สัญญาณชายน์หลายเฟสที่ใช้วงจรรองผ่านทุกความถี่.....	23
2.20 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ DVCC.....	24
2.21 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ COA เพียงตัวเดียว.....	25
2.22 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CDTA.....	25
2.23 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCII.....	26
2.24 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCCII.....	26
2.25 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CDTA ที่ควบคุมอัตราขยายได้.....	27
2.26 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CDTA จำนวน 2 ตัว.....	27
2.27 วงจรรองผ่านทุกความถี่โดยใช้ CCCII สองตัวต่อร่วมกับตัวเก็บประจุหนึ่งตัว.....	28
2.28 วงจรรองผ่านทุกความถี่โดยใช้ OTA.....	28
2.29 วงจรรองผ่านทุกความถี่โดยใช้ CCCDTA.....	29
2.30 วงจรรองผ่านทุกความถี่โดยใช้ ZC-CDTA.....	29
3.1 วิธีดำเนินการวิจัย.....	30
3.2 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่นำเสนอ.....	31

ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญภาพ (ต่อ)

ภาพที่	หน้า
3.3 แผนผังการสังเคราะห์วงจรกำเนิดสัญญาณ.....	36
3.4 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียแบบกลับเฟส.....	37
3.5 วงจรกำเนิดสัญญาณรูปคลื่นซายน์แบบควอเดรเจอร์โหมดกระแส.....	38
3.6 โครงสร้างของวงจรถ่ายสัญญาณซายน์ n เฟส.....	39
3.7 วงจรกำเนิดสัญญาณซายน์ n เฟส.....	40
3.8 โครงสร้างของวงจรถ่ายสัญญาณความถี่อันดับสอง.....	41
3.9 วงจรถ่ายสัญญาณความถี่อันดับสอง.....	42
4.1 โครงสร้างภายในของ CCCDTA ที่ใช้ในการจำลองการทำงาน.....	43
4.2 ผลตอบสนองทางความถี่ของวงจรถ่ายผ่านทุกความถี่ลำดับหนึ่ง.....	44
4.3 ผลตอบสนองทางเฟสของวงจรถ่ายผ่านทุกความถี่ลำดับหนึ่งเมื่อปรับค่า I_{B4}	44
4.4 ผลตอบสนองทางโดเมนเวลาเมื่อปรับค่า I_{B4}	44
4.5 ผลตอบสนองทางโดเมนเวลาเมื่อปรับกระแสไบอัส I_{B2}	45
4.6 ผลการจำลองวงจรถ่ายสัญญาณซายน์แบบควอเดรเจอร์ที่ความถี่ 2.22MHz.....	45
4.7 สเปกตรัมของสัญญาณที่ความถี่ 2.22MHz.....	46
4.8 ผลการจำลองวงจรถ่ายสัญญาณซายน์แบบควอเดรเจอร์ที่ความถี่ 256.02kHz.....	46
4.9 สเปกตรัมของสัญญาณที่ความถี่ 256.02kHz.....	47
4.10 ผลการจำลองวงจรถ่ายสัญญาณ 3 เฟสที่ความถี่ 305.01kHz.....	47
4.11 สเปกตรัมของสัญญาณที่ความถี่ 305.01kHz.....	48
4.12 ผลการจำลองวงจรถ่ายสัญญาณ 3 เฟสที่ความถี่ 155.55kHz.....	48
4.13 สเปกตรัมของสัญญาณที่ความถี่ 155.55kHz.....	49
4.14 ผลตอบสนองทางขนาดและเฟส.....	49
4.15 ผลตอบสนองทางขนาดเมื่อเปลี่ยนแปลงค่า I_{B4}	50
4.16 โครงสร้างภายในของ CCCDTA ที่ใช้ในการทดลองจริง.....	50
4.17 วงจรถ่ายผ่านทุกความถี่ลำดับหนึ่งที่ใช้ในการทดลองจริง.....	51
4.18 วงจรที่ใช้สำหรับวัดสัญญาณอินพุตและเอาต์พุต.....	51
4.19 ผลการทดสอบวงจรที่ความถี่ต่างๆ.....	52
4.20 ผลการทดสอบวงจรเมื่อเปลี่ยนค่า I_{B4}	53
4.21 ผลการทดสอบวงจรเมื่อเปลี่ยนค่า I_{B2}	54

๗

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรรองผ่านทุกความถี่ลำดับหนึ่ง (First-order all-pass filter) หรือวงจรถอนเฟส (Phase shifting circuit) เป็นวงจรรองความถี่ที่ยอมให้ทุกความถี่ผ่าน โดยขนาดของสัญญาณอินพุตกับเอาต์พุตจะมีขนาดเท่ากัน แต่สามารถที่จะเลื่อนเฟสให้สัญญาณเอาต์พุตกับอินพุตต่างกัน วงจรรองผ่านทุกความถี่ลำดับหนึ่งเป็นวงจรถอนเฟสที่นำไปประยุกต์ใช้งานร่วมกับวงจรอื่นๆ ในระบบไฟฟ้าสื่อสารและอิเล็กทรอนิกส์ ได้มากมายในปัจจุบัน เช่น ใช้ในอุปกรณ์เครื่องมือวัดเฟสมิเตอร์ ออสซิลโลสโคป ในวงจรมอดูเลตแบบต่าง ๆ [1] วงจรหน่วงเวลา [2] วงจรกำเนิดสัญญาณแบบควอดเรเจอร์และแบบหลายเฟส [3-4] วงจรกำจัดแถบความถี่ (Band reject filter) [5] เป็นต้น

ในทศวรรษที่ผ่านมา มีความต้องการที่จะลดแรงดันไฟเลี้ยงของระบบและวงจรรีเลย์ทรอนิกส์ เนื่องจากความนิยมในปัจจุบันที่มักออกแบบและผลิตให้ผลิตภัณฑ์ทางอิเล็กทรอนิกส์นั้น มีขนาดเล็กสามารถพกพาได้ โดยมีแบตเตอรี่เป็นแหล่งจ่ายไฟเลี้ยง จากเหตุผลที่มีความจำเป็นในการต้องการลดแรงดันไฟเลี้ยงลง เทคนิคการทำงานในโหมดกระแสเป็นเทคนิคหนึ่งที่ได้รับคามนิยมเพราะเหมาะสมกับความต้องการดังกล่าวมากกว่าการทำงานในโหมดแรงดันแบบเดิม นอกจากนี้แล้ววงจรที่มีการทำงานในโหมดกระแสยังมีลักษณะเด่นกว่าโหมดแรงดันหลายประการ ยกตัวอย่างเช่น มีพิสัยพลวัตกว้างกว่า ตอบสนองต่อความถี่ในย่านกว้างกว่า มีความเป็นเชิงเส้นกว้างกว่า โครงสร้างของวงจรมีขนาดเล็กกว่าเมื่อเทียบกับหน้าที่ของวงจรเดียวกัน และบริโภคกำลังไฟฟ้าต่ำกว่า [6] ดังนั้นจึงพบเห็นได้ว่า มีการนำเสนอการออกแบบและสังเคราะห์วงจรที่มีการทำงานในโหมดกระแสอย่างมากมาย โดยเฉพาะอย่างยิ่งแล้ววงจรในโหมดกระแสที่มีความต้านทานที่เอาต์พุตมีค่าสูงจะสามารถต่อคาสเคด (Cascade) หรือต่อโหลดได้โดยตรงโดยไม่ต้องใช้วงจรตามกระแส (Current follower) เพิ่มเติม [7] รวมถึงวงจรที่ใช้ตัวเก็บประจุที่ต่อลงกราวด์จะสามารถนำไปสร้างเป็นวงจรรวมได้ง่ายและขนาดของชิปจะมีขนาดเล็กกว่าตัวเก็บประจุแบบลอย [8]

เมื่อเร็ว ๆ นี้ ได้มีผู้นำเสนออุปกรณ์อิเล็กทรอนิกส์ที่มีชื่อว่า วงจรขยายความนำผลต่างกระแส (Current differencing transconductance amplifier : CDTA) ซึ่ง CDTA เป็นอุปกรณ์ที่เหมาะสมจะนำไปออกแบบวงจรประมวลสัญญาณแอนะล็อก [9] เนื่องจาก CDTA สามารถควบคุมขนาดของกระแสเอาต์พุตได้ด้วยกระแสไบแอส อย่างไรก็ตาม CDTA ไม่สามารถควบคุมความต้านทานแฉ่งที่ขั้วอินพุตได้ด้วยวิธีทางอิเล็กทรอนิกส์ ดังนั้นเมื่อนำ CDTA ไปออกแบบวงจรในบางวงจรต้องใช้ตัวต้านทานต่อร่วมด้วยหรือไม่ก็ต้องใช้ CDTA จำนวนหลายตัว ซึ่งไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม ต่อมาจึงมีผู้นำเสนอ CDTA ที่สามารถควบคุมความต้านทานแฉ่งที่อินพุตด้วยกระแสไบแอส และมีชื่อเรียกใหม่ว่า วงจรขยายความนำผลต่างกระแสที่ควบคุมได้ด้วยกระแส (Current-controlled current differencing transconductance amplifier : CCCDTA) [10]

จากการศึกษาพบว่า ได้มีผู้นำเสนอวงจรรองผ่านทุกความถี่ลำดับหนึ่งโดยใช้อุปกรณ์แอกทีฟที่แตกต่างกันไป [5, 11-27] แต่วงจรเหล่านั้นยังมีข้อด้อยดังต่อไปนี้

- ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมากโดยเฉพาะตัวต้านทาน [11-14, 17-18, 26]



- ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ [11-13, 15-18, 20, 23, 25-26]
- ใช้ตัวเก็บประจุแบบลอยซึ่งไม่เหมาะสมที่จะสร้างเป็นวงจรรวม [5, 14-15, 19, 21, 25-26]
- ความต้านทานที่เอาต์พุตมีค่าไม่สูงทำให้ไม่สามารถต่อคาสเคดหรือต่อโหลดได้โดยตรง [15-16, 19, 24]
- ไม่สามารถควบคุมขนาดของสัญญาณเอาต์พุตได้ ทำให้บางการประยุกต์ใช้งานต้องต่อวงจรขยายสัญญาณกระแสเพิ่มเติม [5, 12-13, 16-17, 19, 22, 25-27]
- ต้องการความแมตชิ่ง (Matching) กันของอุปกรณ์พาสซีฟ [16-19, 26]
- ใช้อุปกรณ์แอคทีฟหลายชนิดในการสังเคราะห์วงจร [12, 18]

จากปัญหาที่ได้นำเสนอหลักการข้างต้น ในงานวิจัยนี้จึงมีวัตถุประสงค์ เพื่อสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่สามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้วงจรขยายความนำถ่ายโอนผลต่างกระแสพร้อมวงจรประยุกต์ใช้งาน ได้แก่ วงจรกำเนิดสัญญาณแบบควอเตรเจอร์ วงจรกำเนิดสัญญาณแบบหลายเฟส วงจรกำจัดแถบความถี่ เป็นต้น

1.2 วัตถุประสงค์ของการวิจัย

- 1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแส
- 1.2.2 เพื่อสังเคราะห์และออกแบบวงจรประยุกต์ใช้งานวงจรกรองผ่านทุกความถี่ลำดับหนึ่งในวงจรถูกกำเนิดสัญญาณแบบควอเตรเจอร์ วงจรกำเนิดสัญญาณแบบหลายเฟสและวงจรถูกกำจัดแถบความถี่
- 1.2.3 เพื่อวิเคราะห์หาสมรรถนะของวงจรที่ได้พัฒนาขึ้น
- 1.2.4 เพื่อเปรียบเทียบสมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งและวงจรประยุกต์ใช้งานที่ได้ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE

1.3 ขอบเขตของการวิจัย

- 1.3.1 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสใช้ CCCDTA เป็นอุปกรณ์แอคทีฟต่อร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว
- 1.3.2 วงจรสามารถควบคุมความถี่โพล ขนาดของกระแสเอาต์พุตและมุมเลื่อนเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์
- 1.3.3 วงจรสามารถทำงานได้ในย่านความถี่สูงถึงระดับเมกะเฮิรซ์ (MHZ)
- 1.3.4 วงจรประยุกต์ใช้งานวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสใช้อุปกรณ์แบบต่อลงกราวด์ทั้งหมด

1.4 วิธีดำเนินการวิจัย

ในงานวิจัยนี้มีวิธีดำเนินการวิจัยดังตารางที่ 1.1

ตารางที่ 1.1 วิธีดำเนินการวิจัย

กิจกรรม	รูปแบบดำเนินการ	ผลลัพธ์
1. ศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้อง	ศึกษาข้อมูลจาก วารสาร/เอกสาร/ตำรา/งานวิจัย/เว็บไซต์ ในหัวข้อดังต่อไปนี้ 1. การทำงานของอุปกรณ์แอกทิฟ 2. จุดเด่นของอุปกรณ์แอกทิฟที่จะใช้ 3. วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ได้มีผู้นำเสนอไว้แล้ว	ได้ข้อมูลพื้นฐานในการพัฒนาวงจร
2. สังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแส	1. กำหนดสมรรถนะของวงจร 2. ศึกษาหลักการของวงจรที่จะสังเคราะห์ขึ้น 3. สังเคราะห์และออกแบบวงจร 4. วิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์ไว้	ได้วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่มีสมรรถนะตามที่ต้องการ
3. จำลองการทำงานวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสและอภิปรายผลการจำลอง	1. จำง นศ. จำลองการทำงานของวงจรด้วยโปรแกรม PSPICE 2. จำง นศ. วิเคราะห์และเก็บผลการจำลองที่ได้จากโปรแกรม PSPICE 2. เปรียบเทียบผลการจำลองกับทางทฤษฎี 3. อภิปรายผลการจำลอง	ได้ผลการจำลองการทำงานและวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ผ่านการจำลองสมรรถนะ
4. ทดสอบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสด้วยการต่อวงจรจริงอภิปรายผลการทดสอบ	1. จำง นศ. ออกแบบแผ่นวงจรพิมพ์ 2. จำง นศ. สร้างแผ่นวงจรพิมพ์และนำอุปกรณ์ลงแผ่นวงจร 3. ทดสอบวงจร 4. เปรียบเทียบผลการทดสอบกับทางทฤษฎี	ได้ผลทดสอบการทำงานและวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ผ่านการทดสอบสมรรถนะ
5. สังเคราะห์และออกแบบวงจรประยุกต์ใช้งาน	1. กำหนดสมรรถนะของวงจร - วงจรกำเนิดสัญญาณแบบควอดเรเจอร์ - วงจรกำเนิดสัญญาณแบบหลายเฟส - วงจรกำจัดแถบความถี่ 2. ศึกษาหลักการของวงจรที่จะสังเคราะห์ขึ้น 3. สังเคราะห์และออกแบบวงจร 4. วิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์ไว้	ได้วงจรกำเนิดสัญญาณแบบควอดเรเจอร์และแบบหลายเฟส วงจรกำจัดแถบความถี่ที่มีสมรรถนะตามที่ต้องการ
6. จำลองการทำงานและอภิปรายผลการจำลองของวงจรประยุกต์ใช้งาน	1. จำง นศ. จำลองการทำงานของวงจรทั้ง 3 ด้วยโปรแกรม PSPICE 2. จำง นศ. วิเคราะห์และเก็บผลการจำลองที่ได้จากโปรแกรม PSPICE 2. เปรียบเทียบผลการจำลองกับทางทฤษฎี 3. อภิปรายผลการจำลอง	ได้ผลการจำลองการทำงานและวงจรกำเนิดสัญญาณแบบควอดเรเจอร์และแบบหลายเฟส วงจรกำจัดแถบความถี่ที่ผ่านการจำลองสมรรถนะ
7. สรุปผล เตรียมต้นฉบับเพื่อส่งตีพิมพ์	จัดทำต้นฉบับเพื่อตีพิมพ์และรายงานวิจัย	ได้งานวิจัยที่ได้รับการตีพิมพ์และรายงานวิจัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย

1.5.1 นำวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ได้ไปใช้ในการเรียนหรือทดลองทางด้านอิเล็กทรอนิกส์ และระบบสื่อสาร

1.5.2 นำวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ได้ไปประยุกต์ใช้ในระบบสื่อสารต่าง ๆ

1.5.3 นำวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ได้ไปประยุกต์ใช้กับการควบคุมระบบสื่อสารวิทยุด้วยระบบคอมพิวเตอร์

1.5.4 นำผลงานวิจัยที่ได้ไปตีพิมพ์ในการประชุมวิชาการหรือวารสารวิชาการทั้งระดับชาติและนานาชาติเพื่อยกระดับ Ranking ของมหาวิทยาลัย

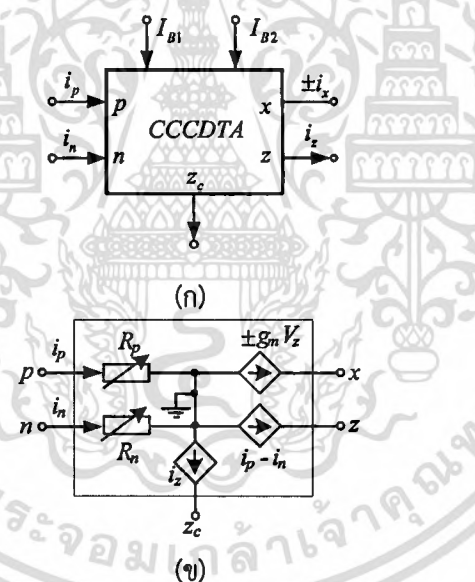


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

2.1 ทฤษฎีเบื้องต้นของวงจรขยายความนำผลต่างกระแสที่ควบคุมได้ด้วยกระแส

วงจรขยายความนำถ่ายโอนผลต่างกระแสที่สามารถควบคุมด้วยกระแส (Current controlled current differencing transconductance amplifier: CCCDTA) [10] เป็นอุปกรณ์อิเล็กทรอนิกส์โหมดกระแสที่มี 6 ขั้ว โดย CCCDTA ได้พัฒนามาจาก CDTA (Current differencing transconductance amplifier) [9] ที่ได้นำเสนอครั้งแรกโดย Biolek ในปี ค.ศ. 2005 แต่ CCCDTA จะมีคุณสมบัติพิเศษกว่า CDTA ที่สามารถควบคุมความต้านทานแฝงที่ขั้วขาเข้าทั้งสองได้ด้วยกระแสไบอัสจากภายนอกซึ่งจะได้อธิบายรายละเอียดในลำดับต่อไป ในจำนวน 6 ขั้วของ CCCDTA สามารถแบ่งออกได้เป็นสามกลุ่มคือ ขั้วกระแสขาเข้า 2 ขั้ว ขั้วกระแสขาออก 2 ขั้วและขั้วกระแสควบคุม 2 ขั้ว โดยสัญลักษณ์และวงจรมุมูลของ CCCDTA แสดงได้ดังภาพที่ 2.1(ก) และ (ข) ตามลำดับ



ภาพที่ 2.1 CCCDTA (ก) สัญลักษณ์ (ข) วงจรมุมูล

จากสัญลักษณ์ในภาพที่ 2.1(ก) ขั้วกระแสขาเข้าได้แก่ขั้ว p (positive) และขั้ว n (negative) ส่วนขั้วกระแสขาออกได้แก่ขั้ว z และขั้ว x และขั้วกระแสควบคุมได้แก่ขั้ว I_{B1} และ I_{B2} โดยกระแสไบอัสภายนอก I_{B1} จะใช้ควบคุมความต้านทานแฝงที่ขั้ว p (R_p) และขั้ว n (R_n) ซึ่งสามารถดูได้ในวงจรมุมูลในภาพที่ 2.1(ข) โดย R_p และ R_n จะมีค่าเท่ากัน ส่วนกระแสที่ขั้ว z จะเป็นผลต่างของกระแสที่ไหลเข้าที่ขั้ว p และขั้ว n นอกจากนี้แล้วเพื่อให้ CCCDTA มีความหลากหลายในการนำไปใช้งานจะพบว่ากระแสที่ขั้ว z สามารถมีหลายขั้วได้โดยจะเรียกว่าขั้ว z_c (z copy) ซึ่งสามารถจะมีทั้งสองทิศทาง ส่วนกระแสที่ขั้ว x จะเป็นการส่งผ่านความนำถ่ายโอนมาจากแรงดันที่ขั้ว z ดังนั้นที่ขั้ว z จะมีแรงดันได้จะต้องนำโหนดจากภายนอกมาต่อ โดยค่าความนำถ่ายโอน

สามารถควบคุมได้ที่กระแสไอส์ภายนอก I_{B2} ส่วนเครื่องหมาย \pm จะเป็นตัวบอกทิศทางของกระแสที่ขั้ว x โดยปกติจะมีทิศทางไหลออกจากขั้ว x ซึ่งจะแทนด้วยเครื่องหมายบวกหรือโดยทั่วไปมักจะไม่ใช่เครื่องหมาย แต่ถ้ากระแสที่ขั้ว x มีทิศทางไหลเข้าจะแทนด้วยเครื่องหมายลบ (มักจะเขียนเครื่องหมายลบไว้หน้าตัวอักษร x เช่น $-x$) และในทางอุดมคติความต้านทานที่ขั้ว z และขั้ว x จะมีค่าเป็นอนันต์ จากคุณสมบัติที่ได้กล่าวมาข้างต้นสามารถแสดงด้วยสมการในเชิงเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} V_p \\ V_n \\ I_{z,z} \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_x \end{bmatrix} \quad (2.1)$$

เมื่อ CCCDTA ที่มีโครงสร้างเป็นไบโพลาร์ทรานซิสเตอร์ (Bipolar transistor) ความต้านทานที่ขั้ว p และขั้ว n สามารถแสดงได้เป็น

$$R_p = R_n = \frac{V_T}{2I_{B1}} \quad (2.2)$$

ส่วนค่าความนำถ่ายโอนมีค่าเท่ากับ

$$g_m = \frac{I_{B2}}{2V_T} \quad (2.3)$$

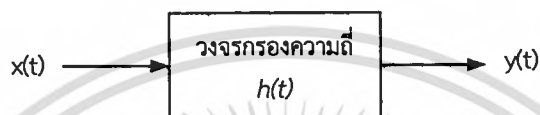
จากสมการที่ (2.2) และ (2.3) พบว่าทั้งค่าความต้านทานแฝงและค่าความนำถ่ายโอนสามารถควบคุมด้วยกระแสไอส์หรือที่เรียกว่าการควบคุมแบบอิล็กทรอนิกส์

2.2 หลักการของวงจรรองความถี่

วงจรรองความถี่เป็นวงจรที่มีบทบาทสำคัญวงจรหนึ่งในทางด้านวิศวกรรมไฟฟ้าในสาขาต่างๆ มากมายและเป็นวงจรที่เป็นองค์ประกอบสำคัญของระบบสื่อสารโทรคมนาคมต่าง ๆ เช่น ในระบบการกระจายเสียง (Broadcasting systems), ระบบดาวเทียมสื่อสาร (Satellite systems) เป็นต้น วงจรรองความถี่สามารถแบ่งออกเป็นประเภทใหญ่ๆ ได้ 2 ประเภท ได้แก่ วงจรรองความถี่แบบดิจิทัล (Digital signals) หรือสัญญาณที่ไม่มีเวลาต่อเนื่องทางเวลา (Discrete-time signals) และวงจรรองความถี่แบบแอนะล็อก (Analog filter) ซึ่งเป็นวงจรรองความถี่ที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous-time signals) โดยวงจรรองแบบแอนะล็อกนั้นยังสามารถแบ่งออกเป็นประเภทย่อยๆ ได้อีก 2 ประเภท คือ วงจรรองความถี่ประเภทพาสซีฟ (Passive filter) ซึ่งเป็นวงจรรองความถี่ที่สร้างจากอุปกรณ์พาสซีฟ เช่น ขดลวดตัวนำและตัวต้านทานหรือสร้างมาจากตัวต้านทานและตัวเก็บประจุและวงจรรองความถี่อีกประเภทหนึ่งคือ วงจรรองความถี่ประเภทแอกทีฟ (Active filter) เป็นวงจรรองความถี่ที่สร้างมาจากอุปกรณ์

ประเภทแอกทีฟ เช่น ออปแอมป์ OTA วงจรสายพานกระแส ฯลฯ ต่อกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทาน และตัวเก็บประจุ เป็นต้น [28]

รายละเอียดของวงจรกรองความถี่ที่จะกล่าวถึงเพื่อเป็นพื้นฐานเบื้องต้นในบทนี้นั้น จะเป็นหลักการโดยทั่วไปของวงจรกรองความถี่และจะเป็นการกล่าวถึงรูปแบบโดยทั่วไปของสมการการถ่ายโอนของวงจรกรองความถี่แบบอนุบาลอกที่มีรูปแบบของสมการการถ่ายโอนของวงจรเป็นแบบไบควอด (Biquadratic function) เป็นหลัก ระบบของวงจรกรองความถี่สามารถเขียนแสดงได้ดังภาพที่ 2.2



ภาพที่ 2.2 ระบบของวงจรกรองความถี่

เมื่อ $x(t)$ คือ สัญญาณทางด้านขาเข้า

$y(t)$ คือ สัญญาณทางด้านขาออก

และ $h(t)$ คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ (Impulse response) ของระบบซึ่งถ้าให้วงจรกรองความถี่ภายใต้การพิจารณาเป็นระบบที่มีคุณสมบัติเป็นแบบคอซอล (Causal) เป็นแบบเชิงเส้น (Linear) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time - invariant) แล้ว $y(t)$ จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงให้อยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int_0^t h(t-\tau)x(\tau)d\tau \quad (2.4)$$

หรือเมื่อทำการแปลงลาปลาซของสมการที่ (2.4) จะได้ผลการแปลงลาปลาซคือ

$$Y(s) = H(s)X(s) \quad (2.5)$$

โดย $Y(s), X(s)$ และ $H(s)$ คือผลการแปลงลาปลาซของ $y(t), x(t)$ และ $h(t)$ ตามลำดับ เมื่อพิจารณามนแบนความถี่ $s = j\omega$ สมการที่ (2.5) สามารถเขียนแสดงอยู่ในรูปส่วนประกอบของขนาดและเฟสได้ดังนี้ คือ

$$|Y(s)| = |H(s)||X(s)| \quad (2.6)$$

และ

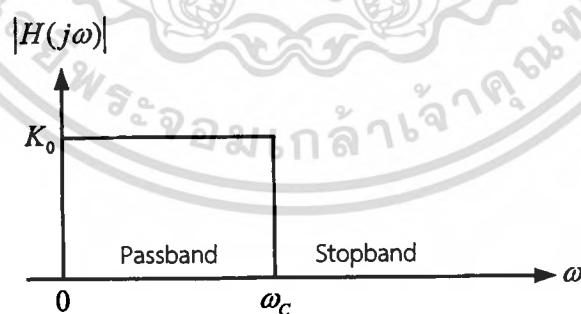
$$\phi_{Y(j\omega)} = \phi_{H(j\omega)} + \phi_{X(j\omega)} \quad (2.7)$$

โดย $\phi_{Y(j\omega)}$ คือค่าเฟสของ $Y(j\omega)$, $\phi_{H(j\omega)}$ คือค่าเฟสของ $H(j\omega)$ และ $\phi_{X(j\omega)}$ คือค่าเฟสของ $X(j\omega)$

หลักการโดยทั่วไปของวงจรกรองความถี่นั้นก็คือ ทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ตัวอย่างที่เห็นได้ชัดก็เช่น ในการสัญญาณวิทยุซึ่งสัญญาณที่ส่งมาจากทางด้านสถานีส่งนั้นจะเป็นสัญญาณที่มาจากทุกๆสถานีที่ทำการกระจายเสียงรวมทั้งสัญญาณรบกวนที่เกิดขึ้นขณะทำการกระจายเสียง การปรับค่าความถี่เพื่อรับฟังรายการจากสถานีใดสถานีหนึ่งนั้นจะทำได้โดยการกรองเอาสัญญาณของสถานีอื่นๆ ที่ไม่ต้องการฟังรวมทั้งสัญญาณรบกวนออกให้เหลือเพียงสัญญาณของสถานีที่ต้องการจะรับฟังเท่านั้น โดยเมื่อพิจารณาสมการที่ (2.6) จะเห็นได้ว่าขนาดของสัญญาณทางด้านขาออกนั้นเป็นผลคูณของค่าขนาดของสัญญาณขาเข้ากับค่าขนาดของฟังก์ชันของการตอบสนองในเชิงความถี่ (Frequency response function) ของวงจรกรองความถี่ ถ้าหากค่าฟังก์ชันขนาด (Magnitude function) ของ $H(j\omega)$ มีค่าเท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง ω_{s1} และ ω_{s2} ก็แสดงว่าสัญญาณทางด้านขาออกจะมีค่าขนาดเท่ากับศูนย์ ไม่ว่าสัญญาณทางด้านขาเข้านั้นจะมีค่าเท่าไรอยู่ในช่วง $(\omega_{s1}, \omega_{s2})$ ซึ่งโดยทั่วไปช่วงความถี่ $(\omega_{s1}, \omega_{s2})$ จะเรียกว่าแถบหยุด (Stopband) ของวงจร $H(j\omega)$ นั้น ในทำนองเดียวกันเมื่อค่าฟังก์ชันขนาดของ $H(j\omega)$ มีค่าไม่เท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง ω_{p1} และ ω_{p2} ก็จะทำให้สัญญาณทางด้านขาออกจะมีค่าขนาดเป็นไปตามสมการที่ (2.6) ในช่วงความถี่ $(\omega_{p1}, \omega_{p2})$ ซึ่งช่วงความถี่นี้มีชื่อเรียกว่าแถบผ่าน (Passband) ของวงจร $H(j\omega)$ นั้น

จากธรรมชาติการตอบสนองของฟังก์ชันขนาดของ $H(j\omega)$ ในช่วงของแถบความถี่ที่แตกต่างกันของวงจร ทำให้วงจรกรองความถี่สามารถแบ่งออกเป็นแบบย่อย ๆ ได้อีก 5 แบบตามคุณลักษณะของแถบหยุดและแถบผ่านของวงจร ซึ่งเพื่อให้สะดวกในการอธิบายจึงขอสมมติให้วงจรกรองความถี่ที่จะกล่าวถึงต่อไปนี้นี้เป็นวงจรกรองความถี่ในเชิงอุดมคติ นั่นคือ การตอบสนองทางเฟสเป็นแบบเชิงเส้นและมีค่าการสูญเสียทางขนาดเป็นศูนย์ในช่วงแถบผ่านของวงจรและให้การสูญเสียในแถบหยุดของวงจรมีค่าเป็นอนันต์ ($|H(j\omega)| = 0$)

2.2.1 วงจรกรองความถี่แบบความถี่ต่ำผ่าน (Low – pass filter)

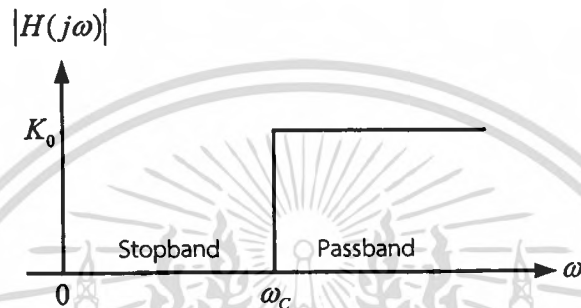


ภาพที่ 2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่ต่ำผ่านในทางอุดมคติ

วงจรกรองความถี่แบบความถี่ต่ำผ่านเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cut-off frequency) ω_c ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็น

ช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิธ (Bandwidth) ของวงจรมีค่าเท่ากับ ω_c จะพบว่า การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่านในแบบอุดมคติ นั้นแสดงด้วยภาพที่ 2.3

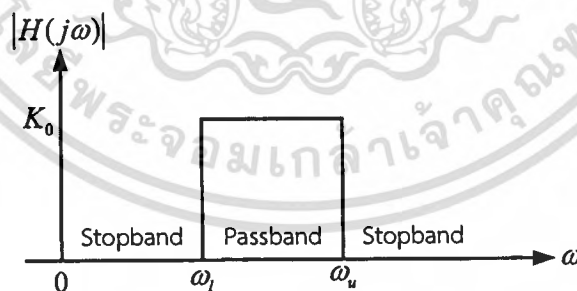
2.2.2 วงจรกรองความถี่แบบความถี่สูงผ่าน (High-pass filter)



ภาพที่ 2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในทางอุดมคติ

วงจรกรองความถี่แบบความถี่สูงผ่านเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 และความถี่คัทออฟ ω_c ในขณะที่วงจรจะยอมให้ความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในแบบอุดมคตินั้นแสดงในภาพที่ 2.4

2.2.3 วงจรกรองความถี่แบบแถบความถี่ผ่าน (Band - pass filter)

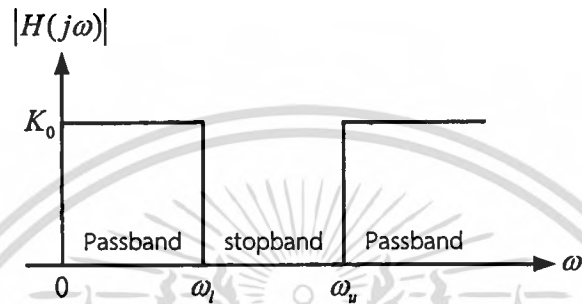


ภาพที่ 2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ

วงจรกรองความถี่แบบแถบความถี่ผ่าน เป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ ω_l และ ω_u ($\omega_u > \omega_l$) ในขณะที่แถบหยุดของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_l และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ ω_u สำหรับ

ผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในแบบอุดมคตินั้นจะมีดังแสดงในภาพที่ 2.5

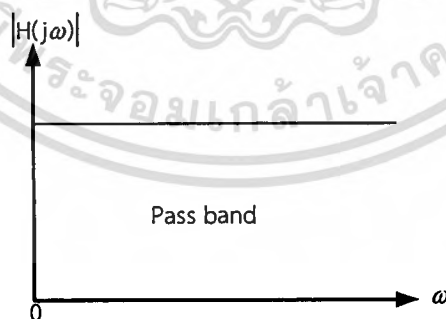
2.2.4 วงจรกรองความถี่แบบแถบความถี่หยุด (Band-stop filter)



ภาพที่ 2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่หยุดในทางอุดมคติ

วงจรกรองความถี่แบบแถบความถี่หยุดเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงระหว่างความถี่คutoff สองความถี่คือ ω_l และ ω_h ($\omega_h > \omega_l$) ในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบคือในช่วงระหว่างความถี่ 0 ถึงความถี่คutoff ω_l และในช่วงของความถี่ที่สูงกว่าความถี่คutoff ω_h สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุดในแบบอุดมคติแสดงดังภาพที่ 2.6

2.2.5 วงจรกรองผ่านทุกความถี่ (Allpass - filter)



ภาพที่ 2.7 การตอบสนองของขนาดในเชิงความถี่ของวงจรกรองผ่านทุกความถี่ในทางอุดมคติ

วงจรกรองผ่านทุกความถี่เป็นวงจรกรองความถี่ที่จะยอมให้ทุกความถี่ผ่านไปได้ ซึ่งวงจรกรองผ่านทุกความถี่ผ่านนั้นมีประโยชน์ในการนำมาใช้เป็นวงจรเลื่อนเฟส ให้สัญญาณเอาต์พุตมีมุมเฟสที่แตกต่างจาก

สัญญาณอินพุต สำหรับผลตอบสนองทางขนาดในเชิงความถี่ของวงจรรองสัญญาณแบบกรองผ่านทุกความถี่ นั้นแสดงในรูป 2.7

วงจรรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคตินั้นไม่สามารถสร้างขึ้นได้จริงซึ่งในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการต่างๆ เท่านั้น วงจรทางปฏิบัติเบื้องต้นแบบง่าย ๆ คือ วงจรรองความถี่ชนิดที่เรียกว่า วงจรรองความถี่แบบไบควอด ซึ่งคุณสมบัติของวงจรไบควอดนั้นจะมีดังที่จะกล่าวถึงต่อไป

2.2.6 รูปแบบสมการฟังก์ชันการถ่ายโอนของวงจรรองความถี่แบบไบควอด

สมการแสดงฟังก์ชันการถ่ายโอนของวงจรรองความถี่แบบไบควอดนั้นจะมีรูปแบบมาตรฐานเป็นดังนี้ คือ

$$H(s) = K \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.8)$$

โดย ω_z, Q_z และ Q_p คือ ค่าพารามิเตอร์ที่แสดงถึงค่าความถี่ของซีโร (Zero) ค่าควอลิตี้แฟกเตอร์ของซีโร, ค่าความถี่ของโพลและค่าควอลิตี้แฟกเตอร์ของโพลของฟังก์ชันการถ่ายโอน $H(s)$ นั้นตามลำดับ

เมื่อค่าพารามิเตอร์ในสมการที่ (2.8) เปลี่ยนไป จะทำให้ได้วงจรรองถี่ชนิดต่าง ๆ คือ วงจรรองความถี่แบบความถี่ต่ำผ่าน, แบบความถี่สูงผ่าน, แบบแถบความถี่ผ่าน และแบบความถี่หยุดได้ซึ่งรูปแบบของฟังก์ชันการถ่ายโอนของวงจรรองสัญญาณแบบต่างๆ ดังกล่าวนั้นมีตามลำดับดังต่อไปนี้ คือ

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองความถี่แบบต่ำผ่าน จะมีรูปแบบสมการดังนี้คือ

$$H(s) = K \frac{\omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.9)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองความถี่แบบความถี่สูงผ่านนั้นมีลักษณะต่อไปนี้ คือ

$$H(s) = K \frac{s^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.10)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองความถี่แบบแถบความถี่ผ่านจะมีรูปแบบของสมการโดยเฉพาะเป็น

$$H(s) = K \frac{\frac{\omega_z s}{Q_z}}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.11)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรความถี่แบบแถบความถี่หยุดจะมีลักษณะเฉพาะตัวที่แตกต่างจากฟังก์ชันการถ่ายโอนอื่นๆ ดังนี้คือ

$$H(s) = K \frac{s^2 + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.12)$$

2.3 หลักการของวงจรถ่ายโอนกำเนิดสัญญาณ

วงจรถ่ายโอนกำเนิดสัญญาณ (Oscillator circuit) เป็นวงจรไฟฟ้าที่สามารถให้กำเนิดสัญญาณได้ในตัววงจรเองโดยจะให้สัญญาณทางด้านขาออก (Output signal) มีรูปแบบเป็นสัญญาณแบบรายคาบ (Periodic signal) โดยไม่จำเป็นต้องมีสัญญาณทางด้านขาเข้า (Input signal) ของวงจรแต่อย่างใด วงจรถ่ายโอนกำเนิดสัญญาณนั้นเป็นวงจรพื้นฐานอย่างหนึ่งที่เข้ามามีบทบาทสำคัญในทางวิศวกรรมไฟฟ้าต่างๆ ไม่ว่าจะเป็นในระบบเครื่องมือวัด ระบบการสื่อสารโทรคมนาคม ฯลฯ ในระบบโทรคมนาคมวงจรถ่ายโอนสัญญาณสามารถจะถูกใช้เพื่อสร้างวงจรถ่ายโอนสัญญาณคลื่นพาห้ (Carrier signal) เพื่อใช้ในการมอดูเลต (Modulation) สัญญาณหรือเพื่อสร้างสัญญาณนาฬิกาอ้างอิงหลัก (Reference clock signal) ให้แก่ระบบ เป็นต้น [28]

วงจรถ่ายโอนกำเนิดสัญญาณที่เป็นที่รู้จักกันดีมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรถ่ายโอนกำเนิดสัญญาณแบบคริสตัล (Crystal oscillator) วงจรถ่ายโอนกำเนิดสัญญาณแบบเลื่อนเฟส (Phase shift oscillator) วงจรถ่ายโอนกำเนิดสัญญาณแบบวินบริดจ์ (Wien – bridge oscillator) วงจรถ่ายโอนกำเนิดสัญญาณแบบโคลพิทซ์ (Colpitts oscillator) หรือ วงจรถ่ายโอนกำเนิดสัญญาณแบบฮาร์ทเลย์ (Hartley oscillator) เป็นต้น รูปแบบของสัญญาณที่สร้างขึ้นจากวงจรถ่ายโอนกำเนิดสัญญาณแบบต่าง ๆ ก็มีอยู่หลายรูปแบบด้วยกัน เช่น สัญญาณไซน์ สัญญาณพัลส์สี่เหลี่ยม สัญญาณสามเหลี่ยมและสัญญาณฟันเลื่อย ฯลฯ อย่างไรก็ตามในที่นี้จะกล่าวถึงหลักการเกี่ยวกับวงจรถ่ายโอนกำเนิดสัญญาณซึ่งกำเนิดสัญญาณรูปไซน์ซึ่งเป็นเรื่องเกี่ยวเนื่องอยู่กับวงจรถ่ายโอนกำเนิดสัญญาณที่จะนำเสนออยู่ในงานวิจัยฉบับนี้เท่านั้น

ในการออกแบบวงจรถ่ายโอนกำเนิดสัญญาณนั้น ผู้ออกแบบจำเป็นต้องคำนึงถึงองค์ประกอบของวงจรเงื่อนไขที่สำคัญในการออกแบบและต้องมีความเข้าใจในหลักการการทำงานที่สำคัญในการกำเนิดรูปสัญญาณของวงจรอีกด้วย

2.3.1 องค์ประกอบของวงจรถ่ายโอนกำเนิดสัญญาณ

องค์ประกอบที่สำคัญของวงจรถ่ายโอนกำเนิดสัญญาณที่จำเป็น สามารถแยกออกได้ดังนี้

ตัวกำเนิดพลังงาน (Energy source) ได้แก่ แหล่งจ่ายไฟ แบตเตอรี่ โดยในงานวิจัยฉบับนี้จะมุ่งเน้นไปที่แหล่งจ่ายไฟกระแสตรงที่มีศักดาคงที่ใช้จ่ายไฟเลี้ยงให้กับอุปกรณ์ต่างๆ ในวงจรเป็นสำคัญ

วงจรถัดความถี่ (Frequency-determining circuit) ในการกำเนิดสัญญาณวงจรถัดความถี่ นี้จะเป็นวงจรที่สามารถใช้เลือกความถี่ได้ ในลักษณะที่เป็นวงจรกรองแบบแถบความถี่ผ่านซึ่งอาจจะได้แก่ วงจร จูนแบบ LC, วงจรจูนแบบ RC หรือ แบบคริสตัล เป็นต้น

วงจรถัดขยาย (Amplifier circuit) เป็นวงจรประเภทแรกทีฟซึ่งอาจจะเป็นวงจรถัดขยายแบบ ทรานซิสเตอร์ แบบเฟต หรือวงจรถัดขยายที่อยู่ในรูปของไอซีอย่างใดอย่างก็ได้ ซึ่งจะทำหน้าที่ดำรงการกำเนิดของ สัญญาณไว้ด้วยการชดเชยพลังงานในส่วนที่สูญเสียไปภายในวงจรถัดความถี่ให้มีค่าคงตัวอยู่เช่นเดิมโดย อัตโนมัติ

วงจรถัดกลับแบบบวก (Positive feedback circuit) เป็นวงจรที่จะนำสัญญาณจากทางด้านขา ออกของวงจรถัดความถี่กลับไปยังด้านขาเข้าของวงจร โดยสัญญาณทางด้านขาออกที่ป้อนกลับไปสู่ด้าน ขาเข้าของวงจรถัดความถี่นั้นจะต้องจัดให้มีเฟส ตรงกันกับเฟสของวงจรถัดความถี่ขาเข้าทั้งนี้ก็เพื่อทำให้เกิดการเสริม สัญญาณกันขึ้นเพื่อจะทำให้สัญญาณคงตัวอยู่ได้

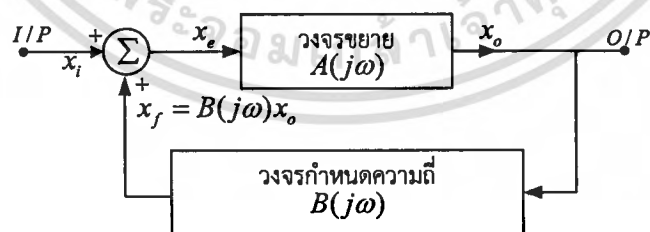
ซึ่งองค์ประกอบทั้ง 4 ข้อจัดประกอบกันได้ดังไดอะแกรมในภาพที่ 2.8



ภาพที่ 2.8 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรถัดความถี่

2.3.2 เงื่อนไขการกำเนิดสัญญาณของวงจร

วงจรถัดความถี่นั้นจัดเป็นโครงข่ายแบบป้อนกลับแบบหนึ่ง ซึ่งมีการป้อนกลับแบบบวก สามารถแสดงบล็อกไดอะแกรมองค์ประกอบการไหลวนของสัญญาณได้ดังภาพที่ 2.9



ภาพที่ 2.9 บล็อกไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก

สัญลักษณ์ต่างๆ ที่ใช้ในวงจรถัดความถี่ต่อไปนี้

x_i คือ สัญญาณทางด้านขาเข้าของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

x_o คือ สัญญาณทางด้านขาออกของวงจร

x_e คือ สัญญาณผลรวมระหว่าง x_i และ x_f มีค่าเท่ากับ $x_i + x_f$

x_f คือ สัญญาณป้อนกลับ

$A(j\omega)$ คือ ค่าเกนของวงจรขยาย

$B(j\omega)$ คือ ค่าเกนของวงจรกำหนดความถี่

จากบล็อกไดอะแกรมดังภาพที่ 2.9 จะได้ว่า

$$x_e = x_i + x_f \quad (2.13)$$

เมื่อ $x_f = B(j\omega)x_o \quad (2.14)$

และ $x_o = A(j\omega)x_e \quad (2.15)$

เมื่อแทนค่าสมการที่ (2.15) และ (2.14) ลงใน (2.13) ตามลำดับและเมื่อปรับรูปสมการใหม่ จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.16)$$

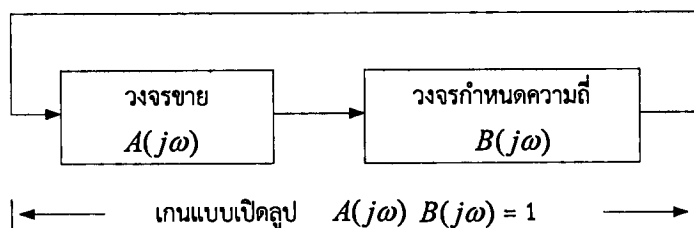
ในการกำเนิดสัญญาณนั้นวงจรจะต้องสามารถสร้างสัญญาณทางด้านขาออกได้โดยที่ไม่มีสัญญาณทางด้านขาเข้าซึ่งเงื่อนไขดังกล่าวจะเป็นจริงได้ก็คือค่าเกนขยายมีค่าเป็นอนันต์ (Infinity) นั่นคือ ค่าส่วนของสมการที่ (2.16) จะต้องมีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega)B(j\omega) = 0 \quad (2.17)$$

โดยเมื่อเงื่อนไขตามสมการที่ (2.17) เกิดขึ้น ณ ตำแหน่งความถี่ค่าหนึ่ง (สมมติว่าเป็นที่ค่าความถี่ ω_o) ก็แสดงว่าจะเกิดการให้กำเนิดสัญญาณที่มีความถี่นั้นขึ้น เกณฑ์การตรวจสอบที่สำคัญที่เป็นที่รู้จักกันดีคือ เกณฑ์ของบาร์คฮูเซน (Barkhausen criterion) ซึ่งเป็นเงื่อนไขที่สำคัญที่รู้จักกันดีในการออกแบบวงจรกำเนิดสัญญาณ เกณฑ์ดังกล่าวมีนัยที่กล่าวได้โดยสรุปดังนี้คือ “วงจรกำเนิดสัญญาณที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีเกณฑ์แบบเปิดลูป (Open-loop gain) เป็นค่าจริงเท่ากับหนึ่ง” นั่นคือจะได้เงื่อนไขของการกำเนิดสัญญาณแยกเป็นสองเงื่อนไขที่จะต้องเกิดพร้อมกัน คือ

$$[A(j\omega_o)B(j\omega_o)] = 1 \quad (2.18)$$

และมีค่าเฟส $\arctan \{A(j\omega_o)B(j\omega_o)\} = 0$ หรือ $2n\pi$ ($n =$ เลขจำนวนเต็ม)



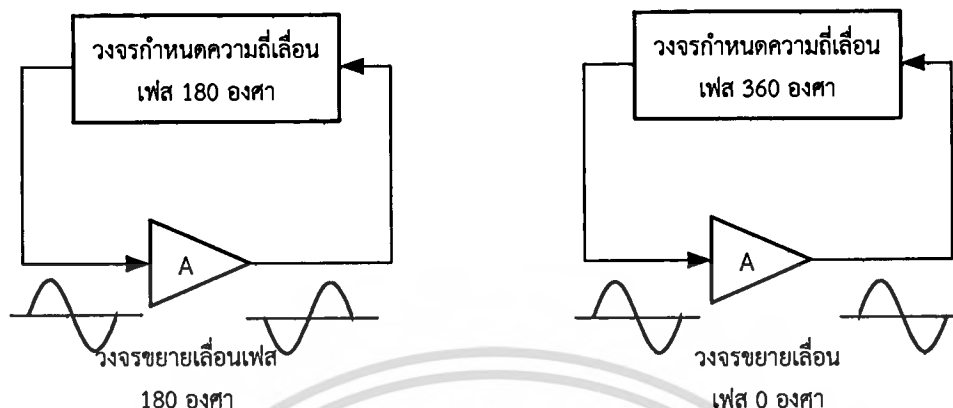
ภาพที่ 2.10 ความหมายทางเกณฑ์ของบาร์คูลูเซ่น

ซึ่งในการรักษาค่าเกณฑ์แบบเปิดของวงจรมีค่าเท่ากับหนึ่งนั้น ก็เพื่อเป็นการรักษาการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ความหมายของเงื่อนไขบาร์คูลูเซ่นอาจแสดงได้ดังภาพที่ 2.10 โดยการป้อนกลับแบบบวกจะทำให้เกณฑ์แบบปิด (Closed loop gain) ของวงจรมีค่ามากขึ้นและถ้าเกณฑ์แบบเปิดของวงจรมีค่าเป็นหนึ่งก็จะทำให้เกณฑ์แบบปิดของวงจรมีค่าเป็นอนันต์ซึ่งจะเห็นได้โดยการแทนสมการที่ (2.18) ลงในสมการ (2.16) คือ

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1-1} = \infty \quad (2.19)$$

สมการที่ (2.19) แสดงให้เห็นว่า เมื่อเกณฑ์แบบเปิดของวงจรมีค่าเท่ากับหนึ่งแล้วจะทำให้เกณฑ์แบบปิดของวงจรมีค่าเป็นอนันต์ ซึ่งหมายความว่าแม้ไม่มีสัญญาณทางด้านขาเข้า ($x_i=0$) วงจรนี้ก็อาจสามารถสร้างสัญญาณทางด้านขาออกได้ คือวงจรจะสามารถให้กำเนิดสัญญาณขึ้นมาได้นั่นเอง อย่างไรก็ตามในทางปฏิบัติแล้ววงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise signal) เป็นสัญญาณเริ่มต้นทางด้านขาเข้าให้กับวงจรซึ่งสัญญาณรบกวนนี้อาจจะมาจากแหล่งกำเนิดใดๆ ก็ได้ เช่น สัญญาณรบกวนที่เกิดขึ้นมาจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

เมื่ออาศัยทฤษฎีนี้ในการนำไปสร้างเป็นวงจรถ้าหนดสัญญาณซายน์เฟสเดียวจะเป็นโครงสร้างของวงจร 2 รูปแบบ ตามภาพที่ 2.11 คือ ถ้าวางจรถ้าหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่ ω_0 ไป 180 องศา ก็จะต้องใช้วงจรรขยายสัญญาณที่ความถี่ ω_0 มีการเลื่อนเฟสไป 180 องศา ทั้งนี้เพราะว่าเพื่อให้การเลื่อนเฟสรวมทั้งหมดภายในรูปเป็น 360 องศา (2π เรเดียน) ในทำนองเดียวกันถ้าวางจรถ้าหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่ ω_0 ไป 360 องศา ก็จะต้องใช้วงจรรขยายสัญญาณที่ความถี่ ω_0 มีการเลื่อนเฟสไป 0 องศา หรือไม่มีการเลื่อนเฟสของสัญญาณเลยในวงจรรขยายสัญญาณ [29]



ภาพที่ 2.11 โครงสร้างวงจรกำเนิดสัญญาณขายน้เฟสเดียว

อย่างไรก็ตามเพื่อพิจารณากันโดยธรรมชาติแล้วนั้น วงจรกำเนิดสัญญาณโดยทั่วไปนั้นจะเป็นวงจรประเภทไม่เป็นเชิงเส้น (Nonlinear circuit) หากแต่การวิเคราะห์วงจรนั้นได้ใช้หลักการการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าวข้างต้น ดังนั้นเงื่อนไขที่ได้จึงสามารถที่จะกำหนดได้แต่เพียงความถี่ของสัญญาณเท่านั้นแต่จะไม่สามารถกำหนดขนาดของสัญญาณที่กำเนิดขึ้นได้ดังจะเห็นได้จากเกณฑ์การตรวจสอบของบาร์คูลูเชนที่กล่าวไว้นั้นแสดงแต่เพียงว่า \angle ความถี่ของการกำเนิดสัญญาณจะมีค่าเฟสของสัญญาณเท่ากับ $2n\pi$ (n เป็นเลขจำนวนเต็ม)

สำหรับการควบคุมขนาดของสัญญาณที่ถูกกำเนิดขึ้นมานั้นที่นิยมใช้กันมีอยู่ 2 วิธี คือ (1) ทำได้โดยการเพิ่มวงจรในส่วนที่จะทำให้หน้าที่รักษาระดับของสัญญาณ (2) ใช้หลักการของการจำกัดขนาดด้วยตัวเอง (Self-limiting) ของอุปกรณ์ภายในวงจร เช่น วงจรกำเนิดสัญญาณที่สร้างขึ้นจากทรานซิสเตอร์ (Transistor) ในขณะที่เริ่มต้นเมื่อสัญญาณมีค่าต่ำ ทรานซิสเตอร์จะมีค่าเกนสูง ทำให้ค่าลูบเกนของวงจรจะมีค่ามากกว่า 1 ณ ตำแหน่งความถี่ที่มีค่าเฟสเท่ากับ $2n\pi$ แต่เมื่อขนาดของสัญญาณเพิ่มขึ้นจะทำให้ทรานซิสเตอร์เริ่มอิ่มตัว (Saturate) ทำให้ทรานซิสเตอร์มีเกนลดลงซึ่งจะทำให้ลูบเกนของวงจรจะลดลงจนกระทั่งทำให้สัญญาณมีขนาดที่คงที่ได้ในที่สุด

2.3.3 หลักการทำงานของวงจรกำเนิดสัญญาณ

การทำงานของวงจรกำเนิดสัญญาณนั้นอาจสามารถแบ่งออกได้เป็น 3 สภาวะ คือ

สภาวะเริ่มต้นการทำงานของวงจร (First turn-on) สภาวะเริ่มต้นการทำงานของวงจรจะเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้จะทำให้เกิดสภาวะเปลี่ยนย้าย (Transition) ขึ้นทำให้มีสเปกตรัมของสัญญาณเกิดกระจายขึ้นอย่างมากมาย อย่างไรก็ตามก็เนื่องมาจากวงจรกำเนิดสัญญาณนั้นจะมีวงจรกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและจะถูกเลือกให้ถูกป้อนย้อนกลับในกระบวนการป้อนกลับ ทำให้เกิดการพิคัดเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณขาออกของวงจร

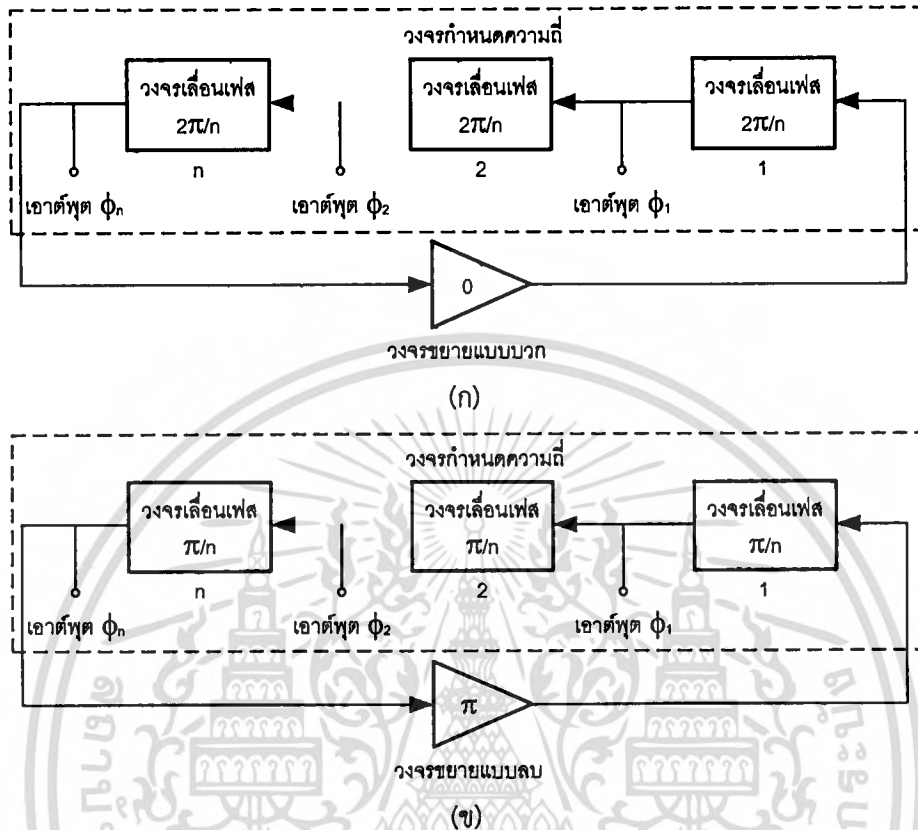
สภาวะการสร้างสัญญาณ (Signal build up) เมื่อความถี่ของสัญญาณที่กำเนิดขึ้นถูกกำหนด ความถี่โดยวงจรกำหนดความถี่แล้วสัญญาณทางด้านขาออกจะถูกนำกลับไปยังด้านขาเข้าของวงจร ซึ่งสัญญาณ จะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากยิ่งขึ้น

สภาวะรักษาการสร้างสัญญาณ (Sustained oscillation) การรักษาการกำเนิดสัญญาณให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คคูเซน คือผลคูณค่าเกนของวงจรขยาย และวงจรป้อนกลับจะต้องมีค่าเท่ากับ หนึ่งในทางทฤษฎี แต่ในทางปฏิบัติค่าเกนรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสถานะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการลดทอนสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากมาเป็นตัวรักษาลูปเกนให้เท่ากับหนึ่งเพื่อเป็นตัวจำกัดขนาดของสัญญาณที่ได้ออกมา

2.4 หลักการกำเนิดสัญญาณซายน์แบบหลายเฟส

จากหลักการสร้างวงจรกำเนิดสัญญาณซายน์เฟสเดียวสังเกตเห็นว่า วงจรกำหนดความถี่สร้างขึ้นจาก วงจรเพียงวงจรเดียว ที่ให้การเลื่อนเฟสเป็น 180 องศา หรือ 360 องศา จึงทำให้วงจรดังกล่าวให้สัญญาณ เอาต์พุตเพียงตำแหน่งเดียวและสัญญาณซายน์ที่ได้จะมีเฟสคงที่เพียงเฟสเดียวเท่านั้น จากนั้นได้มีการ เปลี่ยนแปลงวงจรกำเนิดความถี่ใหม่ ให้เป็นวงจรย่อย ๆ หลายชุดต่อкасเคตกัน (n ชุด) และแต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่า ๆ กันโดยที่การเลื่อนเฟสรวมทั้งหมดของ วงจรกำหนดความถี่ยังคงมีค่าเป็น 180 องศา หรือ 360 องศา แล้วแต่ชนิดของวงจรขยายสัญญาณที่ใช้ จากนั้นแล้วป้อนกลับเป็นวงให้กับ วงจรขยายสัญญาณ ดังแสดงในภาพที่ 2.12 อาศัยเงื่อนไขทางเฟสของบาร์คคูเซนที่กล่าวไว้ว่าวงจรจะเกิดการออสซิลเลตได้ที่ความถี่ ω_0 นั้นค่าการเลื่อนเฟสของสัญญาณรวมทั้งหมดภายในวงจรที่ความถี่ ω_0 จะต้องมีค่าเท่ากับ 2π เพื่อให้สอดคล้องกับหลักการดังกล่าว โครงสร้างของวงจรตามภาพที่ 2.12(ก) นั้นใช้วงจรขยายสัญญาณที่ไม่มีการเลื่อนเฟสของสัญญาณเลย ทำให้วงจรย่อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณให้มีเฟสของสัญญาณขาออกต่างไปจากสัญญาณที่เข้ามา $2\pi/n$ ในกรณีที่ต้องการให้มีความต่างเฟสของสัญญาณ เอาต์พุตข้างเคียงเท่ากัน) ในขณะที่โครงสร้างของวงจรกำเนิดสัญญาณซายน์หลายเฟสตามภาพที่ 2.12(ข) วงจรขยายสัญญาณทำหน้าที่ขยายสัญญาณพร้อมกับการเลื่อนเฟสเท่ากับ π ดังนั้นวงจรย่อยแต่ละวงจรจึงมีการเลื่อนเฟสของสัญญาณเอาต์พุตไปจากสัญญาณขาเข้าเป็น π/n ส่วนสัญญาณเอาต์พุตนั้นได้จากการดึงเอาสัญญาณขาออกบางส่วนย่อยแต่ละวงจร [29]

ในเรื่องการสร้างวงจรกำเนิดสัญญาณซายน์เฟสตามหลักการดังกล่าวนี้ ประเด็นสำคัญอยู่ที่ว่าจะให้ วงจรชนิดใด มาทำหน้าที่เป็นวงย่อยในวงจรกำหนดความถี่ ซึ่งประเด็นดังกล่าวจะได้กล่าวถึงในหัวข้อถัดไป



ภาพที่ 2.12 โครงสร้างวงจรถูกกำหนดสัญญาณชดเชยแบบหลายเฟส

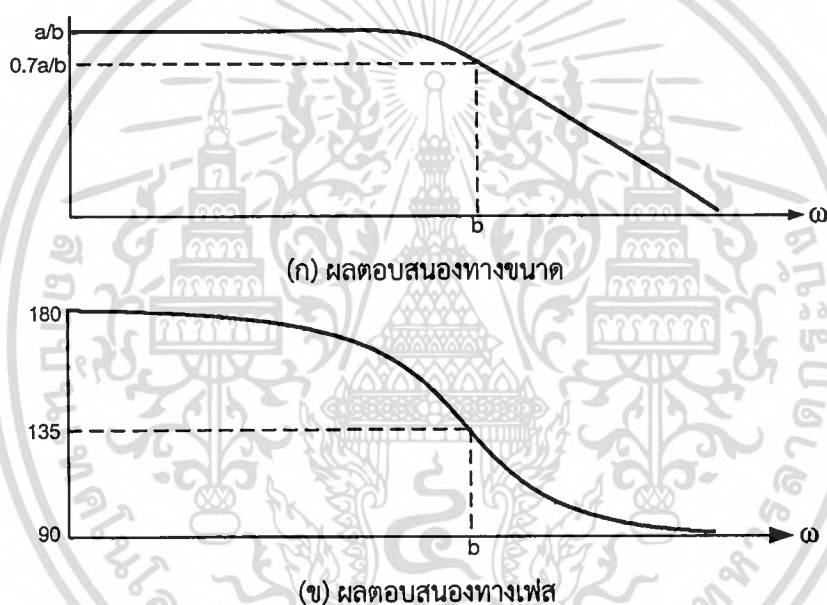
2.4.1 การสร้างวงจรถูกกำหนดสัญญาณชดเชยหลายเฟสโดยใช้วงจรถูกความถี่ต่ำผ่าน
 วงจรส่วนย่อยที่ได้รับความนิยมในการนำมาทำหน้าที่เลื่อนเฟสตามหลักการดังกล่าวคือวงจรถูกความถี่ต่ำผ่านอันดับหนึ่งที่มีทรานส์เฟอร์ฟังก์ชันของวงจรถูกเป็นไปตามสมการที่ (2.20) หรือสมการที่ (2.21) ก็ได้

$$G(s) = \frac{-a}{s+b} \tag{2.20}$$

$$G(s) = \frac{a}{s+b} \tag{2.21}$$

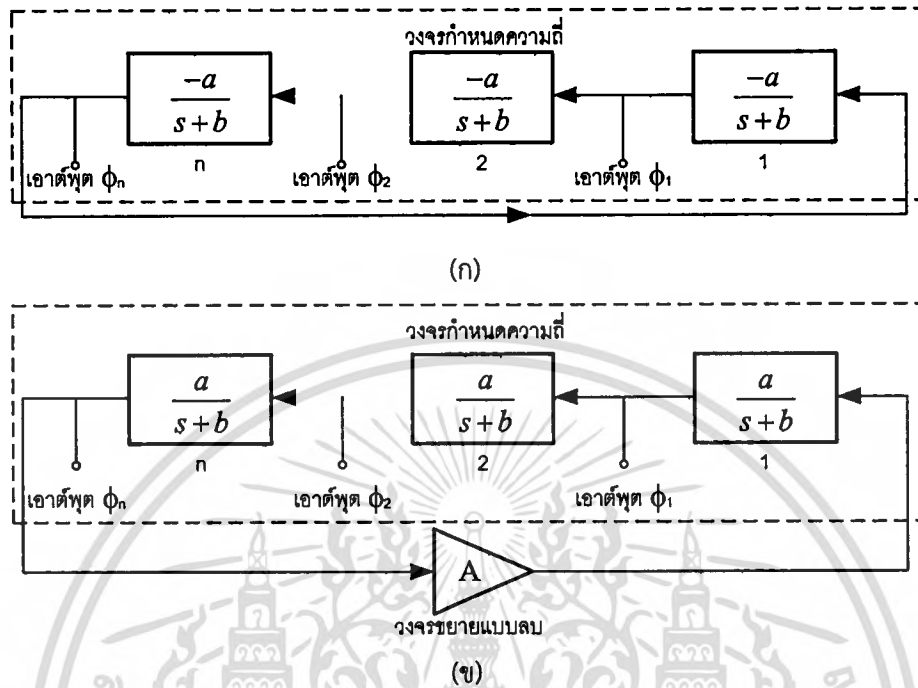
โดยที่ a : ค่าอัตราขยายของวงจรถูกความถี่ต่ำผ่านเมื่อ b มีค่าเท่ากับหนึ่ง
 b : ค่าความถี่โพล

ทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.20) และ (2.21) ให้ผลตอบสนองทางขนาดเช่นเดียวกันดังแสดงในภาพที่ 2.13(ก) จะพบว่าที่ความถี่ของสัญญาณมีค่าต่ำๆ ผลตอบสนองทางขนาดมีค่าเท่ากับ a/b และจะลดลงเรื่อยๆ จนเข้าใกล้ศูนย์เมื่อความถี่ของสัญญาณมีค่ามากๆ ส่วนผลตอบสนองทางเฟสของทรานส์เฟอร์ฟังก์ชันทั้งสองดังกล่าว ให้ผลตอบสนองทางเฟสที่ต่างกันคือ ทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.20) ให้ผลตอบสนองทางเฟสเป็นไปตามภาพที่ 2.13(ข) โดยที่ค่าการเลื่อนเฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น 180 องศา และค่าการเลื่อนเฟสดังกล่าวจะลดลงเรื่อยๆ ตามค่าความถี่ที่เพิ่มมากขึ้นจนเกือบเข้าใกล้ 90 องศา เมื่อความถี่มีค่าสูงๆ ในขณะที่ผลตอบสนองทางเฟสของทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.21) ค่าการเลื่อนเฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น 0 องศา และมีค่าเข้าใกล้ -90 องศา เมื่อความถี่ของสัญญาณเพิ่มมากขึ้น



ภาพที่ 2.13 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน

จากที่ได้กล่าวมาแล้วข้างต้นจะเห็นว่าวงจรกรองความถี่ต่ำผ่านอันดับหนึ่งให้คุณสมบัติเลื่อนเฟสได้ ดังนั้นวงจรกรองความถี่ต่ำผ่านจึงสามารถนำมาสร้างเป็นวงจรกำหนดความถี่ในวงจรกำเนิดสัญญาณชายน์หลายเฟสได้ จะได้โครงสร้างวงจรที่สร้างจากทรานส์เฟอร์ฟังก์ชันทั้งสองดังภาพที่ 2.14 โดยโครงสร้างตามภาพที่ 2.14(ก) และ 2.14(ข) มีเงื่อนไขในการสร้างเป็นดังตารางที่ 2.1 และตารางที่ 2.2 ตามลำดับ



ภาพที่ 2.14 โครงสร้างของวงจรกำเนิดสัญญาณชายนหลายเฟสที่วงจรรองความถี่ต่ำผ่าน

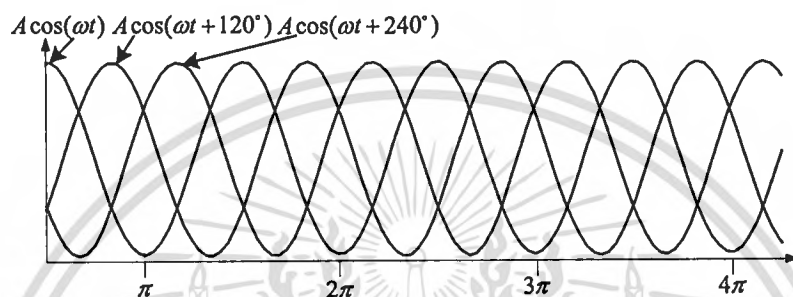
ตารางที่ 2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของโครงสร้างวงจรตามภาพที่ 2.14(ก)

จำนวนเฟส	เงื่อนไขการกำเนิดสัญญาณ	ความถี่การกำเนิดสัญญาณ
3	$a=2b$	$\omega=1.713b$
5	$a=1.414b$	$\omega=0.728b$
7	$a=1.11b$	$\omega=0.48b$
9	$a=1.063b$	$\omega=0.36b$

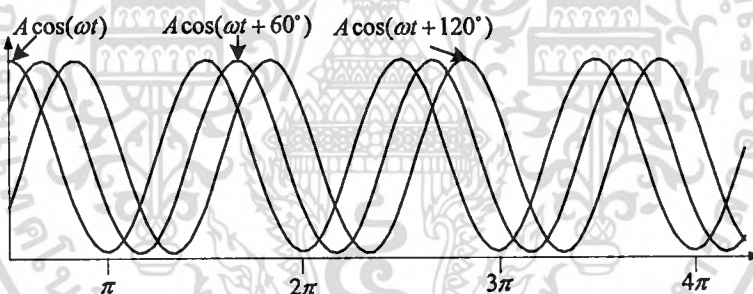
ตารางที่ 2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของโครงสร้างวงจรตามภาพที่ 2.14(ข)

จำนวนเฟส	เงื่อนไขการกำเนิดสัญญาณ	ความถี่การกำเนิดสัญญาณ
3	$a=2b$	$\omega=1.713b$
4	$a=1.414b$	$\omega=b$
5	$a=1.237b$	$\omega=0.728b$
6	$a=1.154b$	$\omega=0.577b$
7	$a=1.11b$	$\omega=0.482b$

จากตารางที่ 2.1 จะเห็นว่าถ้าสร้างวงจรตามโครงสร้างในภาพที่ 2.14(ก) จะสร้างได้เฉพาะวงจรที่ให้จำนวนเฟสเป็นจำนวนคี่เท่านั้นและให้ความต่างเฟสของสัญญาณข้างเคียงเป็น $2\pi/n$ ให้รูปสัญญาณแต่ละเฟสเป็นตามภาพที่ 2.15 ส่วนโครงสร้างของวงจรตามภาพที่ 2.14(ข) นั้นสามารถสร้างได้ทั้งวงจรที่ให้จำนวนเฟสเป็นจำนวนคู่และจำนวนคี่ สัญญาณเอาต์พุตที่ได้ให้ความต่างเฟสของสัญญาณข้างเคียงเป็น π/n ดังแสดงในภาพที่ 2.16



ภาพที่ 2.15 สัญญาณขายน 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา



ภาพที่ 2.16 สัญญาณขายน 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา

โครงสร้างของวงจรถ้าเกิดสัญญาณทั้งสองมีข้อด้อยเพียงเล็กน้อย คือ ค่าความถี่ของการออสซิลเลตไม่เป็นอิสระจากเงื่อนไขของการออสซิลเลต ในกรณีที่มีการปรับค่าความถี่โดยการปรับค่าพารามิเตอร์ b จะมีผลกระทบต่อเงื่อนไขของการออสซิลเลตที่จะต้องปรับค่า a เปลี่ยนแปลงไปตามค่า b อีกทั้งเงื่อนไขของการออสซิลเลตไม่คงที่ ขึ้นอยู่กับจำนวนเฟสของสัญญาณอย่างไรก็ตามวิธีการการสร้างวงจรถ้าเกิดสัญญาณขายนหลายเฟสดังกล่าวยังเป็นที่ยอมรับที่จะเห็นได้จากผลงานวิจัยที่เสนอวงจรถ้าเกิดสัญญาณขายนหลายเฟสในรูปแบบต่างๆ

เป็นที่สังเกตว่าวงจรถ้าเกิดสัญญาณขายนหลายเฟสแบบต่างๆ ที่นำมาเป็นตัวอย่างนี้เป็นวงจรที่ทำงานในโหมดแรงดัน บางวงจรมีข้อเด่นและข้อด้อยต่างกันไปแต่ทุกวงจรมีข้อด้อยเหมือนกันคือเงื่อนไขของการออสซิลเลตไม่คงที่ขึ้นอยู่กับจำนวนเฟส ทั้งนี้เพราะว่าวงจรถ้าเกิดสัญญาณขายนหลายเฟสดังกล่าวใช้วงจร

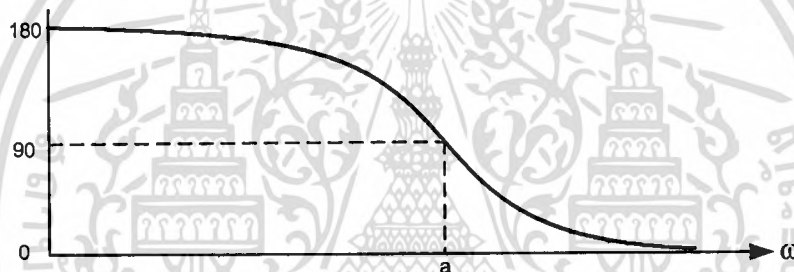
กรองความถี่ต่ำผ่านเป็นส่วนประกอบสำคัญ แต่อย่างไรก็ตามก็มีวิธีการหลีกเลี่ยงปัญหาดังกล่าวได้โดยใช้วงจรกรองผ่านทุกความถี่แทนวงจรกรองความถี่ต่ำผ่านซึ่งมีรายละเอียดที่จะกล่าวในหัวข้อต่อไป

2.4.2 การสร้างวงจรกำเนิดสัญญาณชายน้หลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่

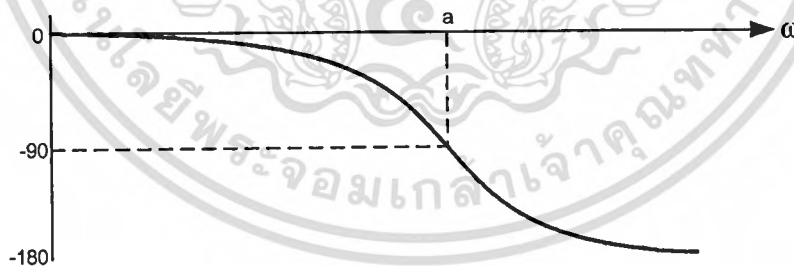
วงจรกรองผ่านทุกความถี่อันดับหนึ่งให้ทรานส์เฟอร์ฟังก์ชันเป็นไปตามสมการที่ (2.22) หรือสมการที่ (2.23) เป็นวงจรที่มีคุณสมบัติเลื่อนเฟสของสัญญาณขาเข้าได้ จึงเหมาะสมที่จะใช้เป็นส่วนประกอบในวงจรกำเนิดสัญญาณชายน้หลายเฟส

$$T(s) = \frac{s-a}{s+a} \quad (2.22)$$

$$T(s) = \frac{a-s}{a+s} \quad (2.23)$$



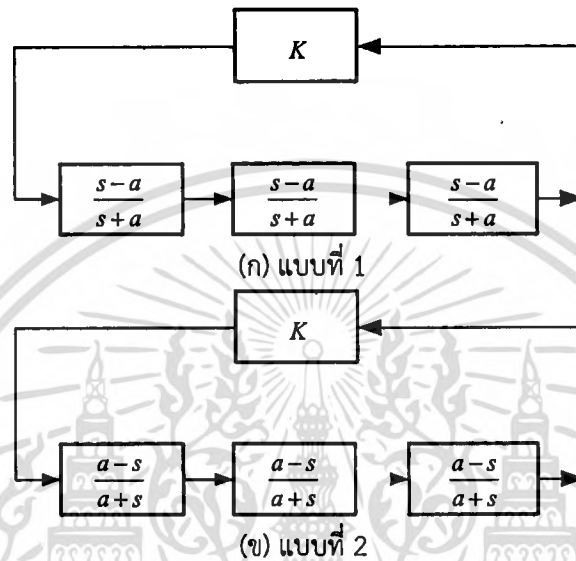
ภาพที่ 2.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.22)



ภาพที่ 2.18 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.23)

ทรานส์เฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ทั้งสองให้ผลตอบสนองทางขนาดคงที่เท่ากับขนาดของสัญญาณขาเข้าตลอดทุกช่วงความถี่ แต่ให้ผลตอบสนองทางเฟสที่ต่างกัน กล่าวคือ ทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.22) ให้เฟสของสัญญาณขาออกเป็น 180 องศา เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และค่าการเลื่อนเฟสจะค่อยๆ ลดลงจนเข้าใกล้ 0 เมื่อความถี่ของสัญญาณเข้ามีค่ามากๆ ดังแสดงในภาพที่ 2.17 ส่วนทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.23) ให้ผลตอบสนองทางเฟสเป็นไปตามภาพที่ 2.18 จะไม่มีการเลื่อนเฟสของ

สัญญาณขาออกเลยเมื่อความถี่ของสัญญาณขาเข้ามีค่าต่ำๆ และค่าการเลื่อนเฟสจะเข้าใกล้ 180 องศา เมื่อความถี่ของสัญญาณมีค่าสูงๆ ซึ่งวงจรกำเนิดสัญญาณชายนหลายเฟสที่สร้างขึ้นจากทรานส์เฟอร์ฟังก์ชันทั้งสองรูปแบบมีโครงสร้างเป็นไปตามภาพที่ 2.19



ภาพที่ 2.19 โครงสร้างของวงจรกำเนิดสัญญาณชายนหลายเฟสที่ใช้วงจรกรองผ่านทุกความถี่

เนื่องจากการต่อคาสเคดกันของวงจรกรองผ่านทุกความถี่ตั้งแต่ 3 ชุดขึ้นไปสามารถให้ความแตกต่างเฟสของสัญญาณขาออกเมื่อเปรียบเทียบกับสัญญาณขาเข้าได้ถึง 2π ดังนั้นวงจรขยายสัญญาณที่ใช้จึงเป็นวงจรแบบไม่มีการเลื่อนเฟสเลย

การสร้างวงจรกำเนิดสัญญาณชายนหลายเฟสตามวิธีการนี้ มีข้อดีคือ เงื่อนไขของการกำเนิดสัญญาณขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้นและไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณดังจะเห็นได้ดังนี้

พิจารณาโครงสร้างแบบที่ 1 ในภาพที่ 2.19 จะมีอัตราขยายแบบเปิดรูปเป็น

$$T(s) = K \left(\frac{a-s}{a+s} \right)^n \quad (2.24)$$

ขนาดของอัตราขยายแบบเปิดรูปมีค่า

$$T(s) = |K| \left| \frac{\sqrt{\omega^2 + a^2}}{\sqrt{\omega^2 + a^2}} \right|^n \quad (2.25)$$

จากหลักการของออสซิลเลตของบาร์คเฮาเซน จะได้ว่าเงื่อนไขของขนาดที่ทำให้เกิดการออสซิลเลตที่ความถี่ ω_0 นั้นค่าขนาดของอัตราขยายแบบเปิดต้องมีค่าเท่ากับหนึ่ง จากสมการที่ (2.25) จะพบว่าขนาดของอัตราขยายแบบเปิดขึ้นอยู่กับสองส่วนประกอบ คือ ขนาดของของอัตราขยายสัญญาณและขนาดของทรานส์เฟอร์ฟังก์ชันของวงจรรองผ่านทุกความถี่ที่ต่อกัน n ชุด แต่เนื่องจากขนาดของทรานส์เฟอร์ฟังก์ชันของวงจรรองผ่านทุกความถี่มีค่าเท่ากับหนึ่งตลอดทุกช่วงความถี่ จึงทำให้เงื่อนไขของการออสซิลเลตขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้น ซึ่งจะได้เงื่อนไขในการออสซิลเลตดังนี้ คือ

$$|K|=1 \quad (2.26)$$

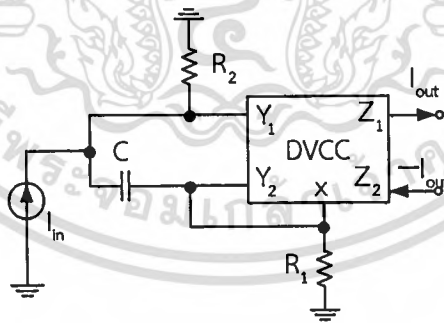
นั่นคือขนาดของอัตราขยายสัญญาณต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี เงื่อนไขการออสซิลเลตดังกล่าวเป็นจริงสำหรับทุกค่าของ n เมื่อ $n \geq 3$ และใช้ได้กับโครงสร้างแบบที่สองด้วย จึงกล่าวได้ว่าเงื่อนไขของการออสซิลเลตของวงจรรำเนิดสัญญาณขายนหลายเฟสที่สร้างจากวงจรรองผ่านทุกความถี่ไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณ

2.5 งานวิจัยที่เกี่ยวข้อง

ในการทบทวนวรรณกรรมจะกล่าวถึงจุดเด่นและจุดด้อยของงานวิจัยที่เกี่ยวข้องกับวงจรรองผ่านทุกความถี่ลำดับหนึ่งที่ได้มีผู้นำเสนอมาพอสังเขปดังนี้

2.5.1 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ DVCC

วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสนี้ Minaei และคณะ [26] ได้นำเสนอเมื่อปี 2003 โดยใช้ DVCC เป็นอุปกรณ์แอกทีฟ ดังแสดงในภาพที่ 2.20

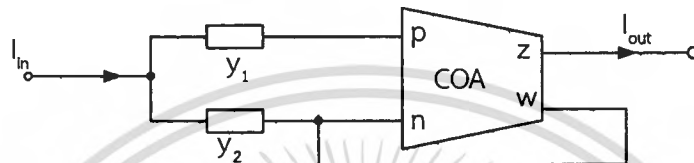


ภาพที่ 2.20 วงจรรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ DVCC

จุดเด่นของวงจรในภาพที่ 2.20 คือ ใช้อุปกรณ์แอกทีฟเพียงตัวเดียวและความต้านทานที่เอาต์พุตมีค่าสูงจึงเหมาะที่จะนำไปต่ออากาศแคทหรือซิปโหลดได้โดยตรง แต่พบว่าวงจรนี้ยังมีข้อด้อยหลายประการได้แก่ ไม่สามารถควบคุมการทำงานของวงจรด้วยวิธีทางอิเล็กทรอนิกส์ วงจรต้องใช้ตัวเก็บประจุแบบลอยและมีตัวต้านทานอีก 2 ตัว ดังนั้นหากนำวงจรไปสร้างเป็นวงจรรวมจะทำให้ชิปมีขนาดใหญ่ รวมทั้งทั้งต้องการแมตซิงกัน

ของตัวต้านทาน R_1 และ R_2 โดยจะต้องกำหนดให้ $R_1=2R_2$ และไม่สามารถควบคุมขนาดของสัญญาณเอาต์พุตได้

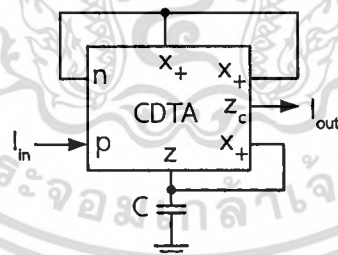
2.5.2 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้วงจรรขยายปฏิบัติการกระแส
 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสนี้ Kilinc และ Cam [25] ได้นำเสนอเมื่อปี 2004 โดยใช้วงจรรขยายปฏิบัติการกระแส (Current operational amplifier: COA) ดังแสดงในภาพที่ 2.21



ภาพที่ 2.21 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ COA เพียงตัวเดียว

จุดเด่นของวงจรในภาพที่ 2.21 คือ ใช้อุปกรณ์แอฟกทีฟเพียงตัวเดียวและความต้านทานที่เอาต์พุตมีค่าสูง แต่พบว่าวงจรมีข้อด้อยหลายประการได้แก่ ไม่สามารถควบคุมการทำงานของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรต้องใช้ตัวเก็บประจุแบบลอย และไม่สามารถควบคุมขนาดของสัญญาณเอาต์พุตได้

2.4.3 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CDTA เพียงตัวเดียว
 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์นี้ Lahiri และ Chowdhury [22] ได้นำเสนอเมื่อปี 2010 โดยใช้วงจรรขยายความนำผลต่างกระแส (CDTA) ต่อร่วมกับตัวเก็บประจุที่ต่อลงกราวด์โดยปราศจากตัวต้านทานดังแสดงในภาพที่ 2.22

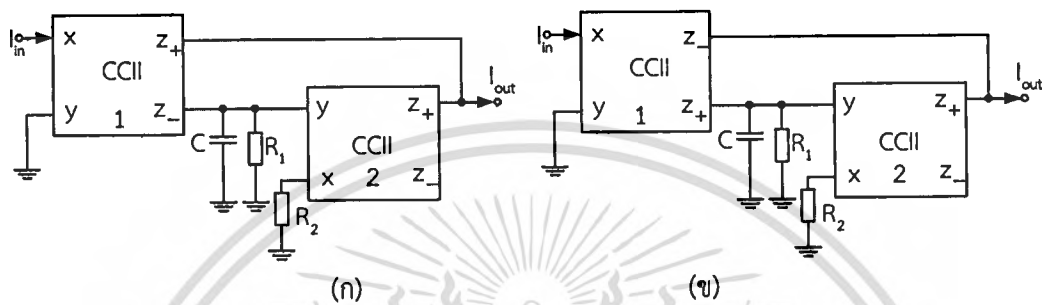


ภาพที่ 2.22 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CDTA

จุดเด่นของวงจรในภาพที่ 2.22 คือ ใช้อุปกรณ์แอฟกทีฟเพียงตัวเดียว ความต้านทานที่เอาต์พุตมีค่าสูง ควบคุมการทำงานของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ ใช้ตัวเก็บประจุแบบต่อลงกราวด์ แต่พบว่าวงจรมีข้อด้อย คือ ไม่สามารถควบคุมอัตราขยายของวงจรได้ ซึ่งหากนำไปประยุกต์ใช้งานในบางวงจรต้องต่อวงจรรขยายเพิ่มเติม เช่น นำไปประยุกต์ใช้ในวงจรกำเนิดสัญญาณแบบหลายเฟส

2.5.4 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCII

วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสจำนวน 2 วงจรนี้ Metin และคณะ [18] ได้นำเสนอเมื่อปี 2007 โดยใช้วงจรสายพานกระแส (Current conveyor) ต่อร่วมกับอุปกรณ์ที่ต่อลงกราวด์ดังแสดงในภาพที่ 2.23

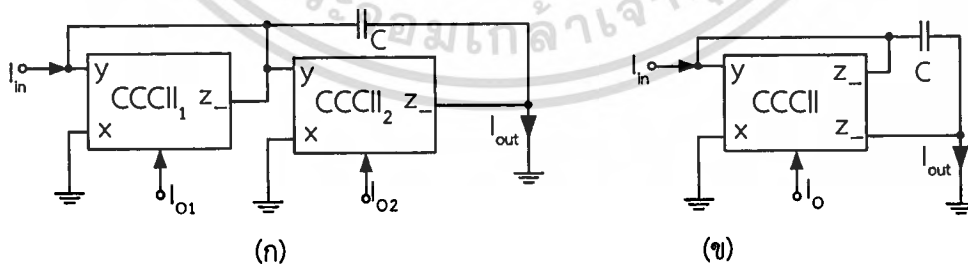


ภาพที่ 2.23 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCII

จุดเด่นของวงจรในภาพที่ 2.23 คือ ใช้อุปกรณ์อุปกรณ์ที่ต่อลงกราวด์ทั้งหมดและความต้านทานที่เอาต์พุตมีค่าสูงจึงเหมาะที่จะนำไปต่อคาสเคดหรือขับโหลดได้โดยตรง แต่พบว่าวงจรนี้ยังมีข้อด้อยหลายประการได้แก่ ไม่สามารถควบคุมค่าความถี่โพลได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรต้องใช้ตัวต้านทานอีก 2 ตัว ดังนั้นหากนำวงจรไปสร้างเป็นวงจรรวมจะทำให้ชิปมีขนาดใหญ่ รวมทั้งทั้งต้องการความแม่นยำกันของตัวต้านทาน R_1 และ R_2 โดยจะต้องกำหนดให้ $R_1=2R_2$ และไม่สามารถควบคุมอัตราขยายของวงจรได้

2.5.5 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCCII

วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์จำนวน 2 วงจรนี้ Maheshwari และ Khan [24] ได้นำเสนอเมื่อปี 2003 โดยใช้วงจรสายพานกระแสที่ควบคุมได้ด้วยกระแส (CCCII) โดยวงจรแรกจะใช้ CCCII จำนวน 2 ตัว และวงจรที่สองจะใช้ CCCII จำนวน 1 ตัว ดังแสดงในภาพที่ 2.24

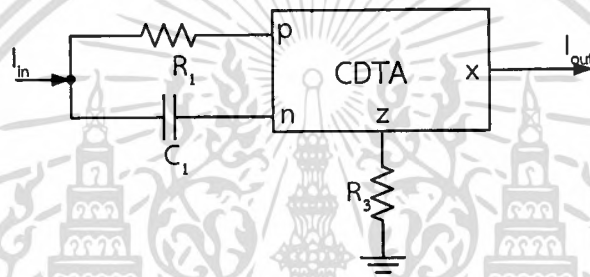


ภาพที่ 2.24 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่ใช้ CCCII

จุดเด่นของวงจรในภาพที่ 2.24 คือ สามารถควบคุมค่าความถี่โพลได้ด้วยวิธีทางอิเล็กทรอนิกส์และไม่ต้องใช้ตัวต้านทานภายนอก แต่พบว่าวงจรมีข้อด้อยหลายประการได้แก่ ใช้ตัวเก็บประจุแบบลอย ความต้านทานที่เอาต์พุตมีค่าต่ำไม่สะดวกที่จะนำไปต่อคาสเคดในโหมดกระแส รวมทั้งทั้งต้องการความแม่นยำกันของตัวต้านทาน R_{x1} และ R_{x2} ในวงจรแรก โดยจะต้องกำหนดให้ $R_{x2}=R_{x1}$ และไม่สามารถควบคุมอัตราขยายของวงจรได้

2.5.6 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ CDTA เพียงตัวเดียวที่ควบคุมอัตราขยายกระแสได้

วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์นี้ Biolek และ Keskin [14] ได้นำเสนอเมื่อปี 2006 โดยใช้วงจรขยายความนำผลต่างกระแส (CDTA) ดังแสดงในภาพที่ 2.25

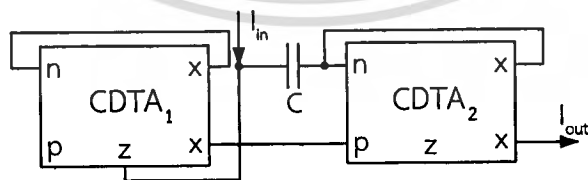


ภาพที่ 2.25 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ CDTA ที่ควบคุมอัตราขยายได้

จุดเด่นของวงจรในภาพที่ 2.25 คือ ใช้อุปกรณ์แอฟทีฟเพียงตัวเดียว ความต้านทานที่เอาต์พุตมีค่าสูง และสามารถควบคุมอัตราขยายของวงจรได้ แต่พบว่าวงจรมีข้อด้อย คือ ไม่สามารถควบคุมมุมเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์ ใช้ตัวเก็บประจุแบบลอย

2.5.7 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ CDTA จำนวน 2 ตัว

วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์นี้ Tanjaeren และ Tangsirat [5] ได้นำเสนอเมื่อปี 2008 โดยใช้วงจรขยายความนำผลต่างกระแส (CDTA) จำนวน 2 ตัว ดังแสดงในภาพที่ 2.26

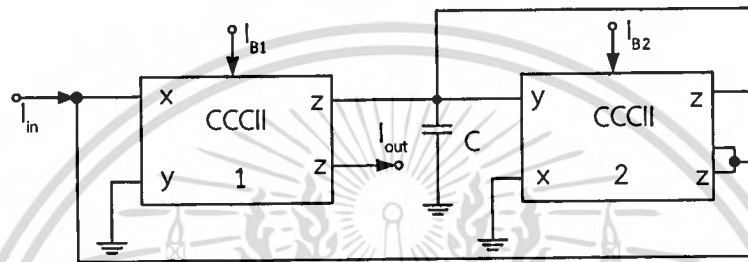


ภาพที่ 2.26 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ใช้ CDTA จำนวน 2 ตัว

จุดเด่นของวงจรในภาพที่ 2.26 คือ ความต้านทานที่เอาต์พุตมีค่าสูงและสามารถควบคุมการทำงานของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ แต่พบว่าวงจรมีข้อด้อย คือ ใช้ตัวเก็บประจุแบบลอย ไม่สามารถควบคุมอัตราขยายของวงจรได้

2.5.7 วงจรกรองผ่านทุกความถี่โดยใช้ CCCII

Singthong และคณะ [30] ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดกระแส แสดงดังภาพที่ 2.27 ประกอบไปด้วยวงจร CCCII จำนวน 2 ตัว ตัวเก็บประจุจำนวน 1 ตัว

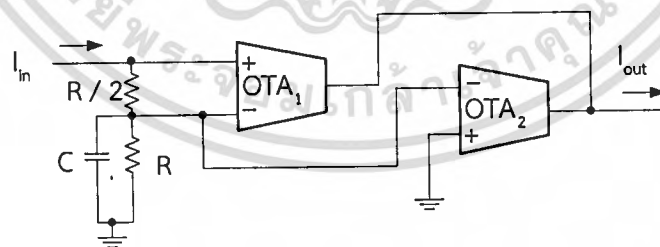


ภาพที่ 2.27 วงจรกรองผ่านทุกความถี่โดยใช้ CCCII สองตัวต่อร่วมกับตัวเก็บประจุหนึ่งตัว

จุดเด่นของวงจรกรองผ่านทุกความถี่ในภาพที่ 2.27 คือ มีความต้านทานที่เอาต์พุตสูง ใช้ตัวเก็บประจุต่อลงกราวด์ สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ก็ยังพบข้อด้อยคือ ไม่สามารถปรับอัตราขยายของวงจรได้

2.5.8 วงจรกรองผ่านทุกความถี่โดยใช้ OTA

ในปี 2010 Psychalinos และ Pal [31] ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดกระแส แสดงดังภาพที่ 2.28 ประกอบไปด้วยวงจร OTA จำนวน 2 ตัว ตัวเก็บประจุจำนวน 1 ตัวและตัวต้านทานจำนวน 2 ตัว

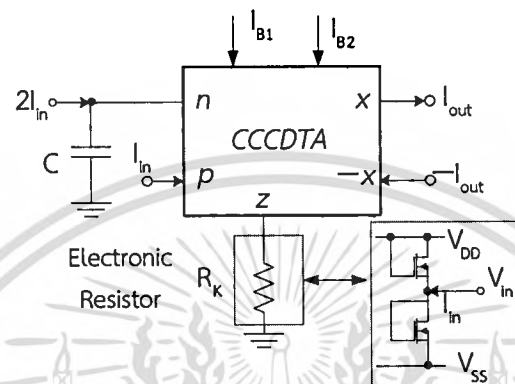


ภาพที่ 2.28 วงจรกรองผ่านทุกความถี่โดยใช้ OTA

จุดเด่นของวงจรกรองผ่านทุกความถี่ในภาพที่ 2.28 คือ มีความต้านทานที่เอาต์พุตสูง ใช้ตัวเก็บประจุต่อลงกราวด์ สามารถปรับมุมเลื่อนเฟสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ก็ยังพบข้อด้อย คือ ต้องการแมตซ์ค่าของตัวอุปกรณ์ และไม่สามารถปรับอัตราขยายของวงจรได้

2.3.13 วงจรกรองผ่านทุกความถี่โดยใช้ CCCDTA

ในปี 2011 Jaikla และ Prommee [32] ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดกระแส แสดงดังภาพที่ 2.29 ประกอบด้วยวงจร CCCDTA จำนวน 1 ตัว ตัวเก็บประจุจำนวน 1 ตัว และตัวต้านทานอิเล็กทรอนิกส์

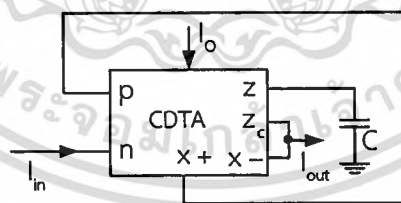


ภาพที่ 2.29 วงจรกรองผ่านทุกความถี่โดยใช้ CCCDTA

จุดเด่นของวงจรกรองผ่านทุกความถี่ในภาพที่ 2.29 คือ ไม่ต้องการการแมตซ์ค่าของตัวอุปกรณ์ ใช้อุปกรณ์พาสซีฟและแอคทีฟจำนวนน้อย ใช้ตัวเก็บประจุต่อลงกราวด์ ความต้านทานที่เอาต์พุตสูง สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ และสามารถปรับอัตราขยายได้ แต่วงจรยังต้องการตัวต้านทานภายนอก

2.3.17 วงจรกรองผ่านทุกความถี่โดยใช้ CDTA (Pandey & Paul 2011 : 1-5)

ในปี 2011 Pandey และ Paul [33] ได้นำเสนอวงจรกรองผ่านทุกความถี่ที่ทำงานในโหมดกระแส แสดงดังภาพที่ 2.30 ประกอบด้วยวงจร CDTA จำนวน 1 ตัว ตัวเก็บประจุจำนวน 1 ตัว

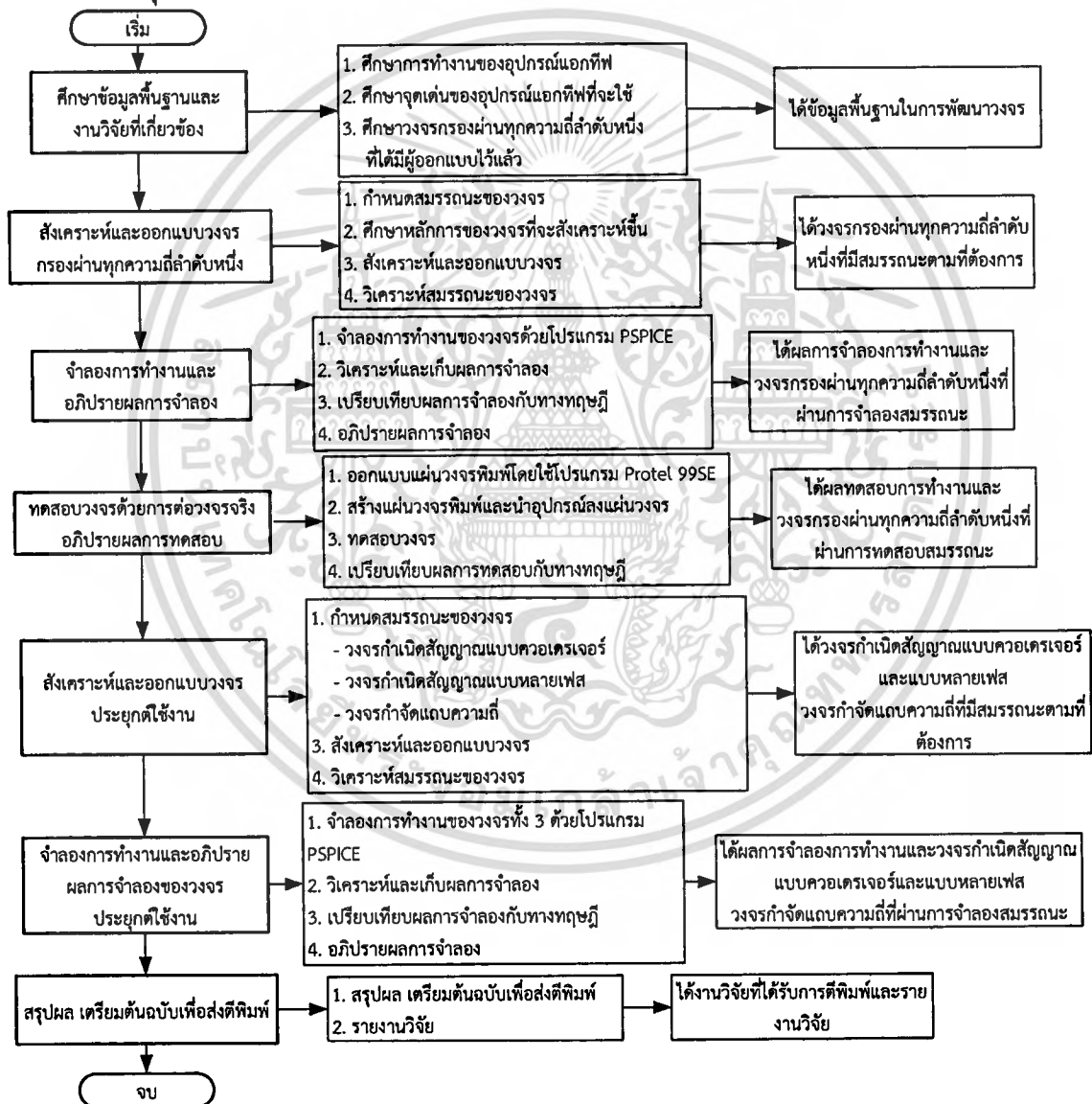


ภาพที่ 2.30 วงจรกรองผ่านทุกความถี่โดยใช้ ZC-CDTA

จุดเด่นของวงจรกรองผ่านทุกความถี่ในภาพที่ 2.30 คือ ไม่ต้องการการแมตซ์ค่าของตัวอุปกรณ์ ใช้อุปกรณ์พาสซีฟและแอคทีฟจำนวนน้อย ใช้ตัวเก็บประจุต่อลงกราวด์ ความต้านทานที่เอาต์พุตสูงและสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แต่พบข้อด้อยคือ ไม่สามารถปรับอัตราขยาย

บทที่ 3 วิธีดำเนินการวิจัย

หลังจากที่ได้มีศึกษาทฤษฎีและเอกสารที่เกี่ยวข้องในบทที่ 2 แล้ว ในบทนี้จะได้กล่าวถึงการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแส จากนั้นจึงนำวงจรนี้ไปพัฒนาเป็นวงจรถักกำเนิดสัญญาณแบบควอเดรเจอร์ วงจรถักกำเนิดสัญญาณแบบหลายเฟส วงจรถักจัดแถบความถี่ โดยใช้ CCCDTA เป็นอุปกรณ์หลัก รวมถึงการวิเคราะห์หาสมรรถนะของวงจร วิธีดำเนินงานวิจัยแสดงดังภาพที่ 3.1



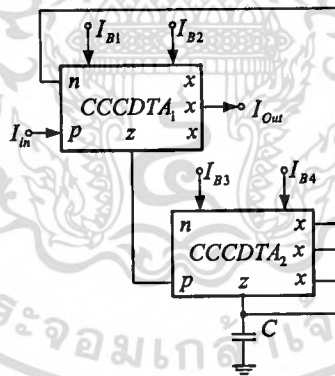
ภาพที่ 3.1 วิธีดำเนินการวิจัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภาพที่ 3.1 วิธีดำเนินการวิจัยจะเริ่มที่ศึกษาทฤษฎีและข้อมูลที่เกี่ยวข้องกับงานวิจัยที่จะพัฒนาขึ้น ว่ามีลักษณะเด่น ข้อดี ข้อเสีย และข้อจำกัดอย่างไรบ้าง ซึ่งในส่วนนี้ได้กระทำมาแล้วในบทที่ 2 จากนั้นจะพัฒนาและออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งซึ่งจะเป็นวงจรพื้นฐานในการนำไปพัฒนาเป็นวงจรถักกำเนิดสัญญาณแบบควอดเรเจอร์ วงจรถักกำเนิดสัญญาณแบบหลายเฟสและวงจรถักจัดแถบความถี่ โดยเริ่มที่กำหนดขอบเขต สมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งให้ได้ตามขอบเขตที่ต้องการ แล้วทำการพัฒนาและออกแบบวงจร เพื่อให้ได้ขอบเขตและสมรรถนะตามที่ได้กำหนดเอาไว้แล้วตรวจสอบและทดสอบวงจรที่ได้ด้วยโปรแกรมจำลอง PSpice พร้อมทั้งแก้ไขและปรับแต่งโครงสร้างของวงจร เพื่อให้ได้ขอบเขตและสมรรถนะตามที่กำหนดไว้ และทดสอบวงจรอีกครั้ง หลังจากที่ได้วงจรถักความถี่ลำดับหนึ่งแล้วก็จะนำวงจรถักนั้นมาพัฒนาเป็นวงจรถักกำเนิดสัญญาณแบบควอดเรเจอร์ วงจรถักกำเนิดสัญญาณแบบหลายเฟสและวงจรถักจัดแถบความถี่ ซึ่งจะมีขั้นตอนในการพัฒนาเหมือนกับการพัฒนาวงจรถักความถี่ลำดับหนึ่ง ในส่วนของผลการทดสอบสมรรถนะของวงจรทั้งหมดจะแสดงในบทที่ 4 และสรุปผลการวิจัยจะแสดงในบทที่ 5

3.1 การสังเคราะห์และออกแบบวงจรกรองผ่านความถี่ลำดับหนึ่งโหมดกระแส

วงจรถักกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่นำเสนอในงานวิจัยฉบับนี้จะประกอบจากอุปกรณ์แอคทีฟ CCCDTA เป็นหลักดังภาพที่ 3.2 ซึ่งพบว่าวงจรประกอบไปด้วย CCCDTA จำนวน 2 ตัว ร่วมกับตัวเก็บประจุที่ต่อลงกราวด์จำนวน 1 ตัว โดย I_{oi} เป็นกระแสไบอัสให้กับ CCCDTA



ภาพที่ 3.2 วงจรถักกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่นำเสนอ

เมื่อพิจารณาวงจรในภาพที่ 3.2 และอาศัยคุณสมบัติของ CCCDTA ที่ได้กล่าวไว้ในบทที่ 2 สามารถเขียนสมการแรงดันที่ขั้วที่ขั้ว z_2 ได้เป็น

$$V_{z2} = \frac{I_{z2} + I_{x2}}{sC} \quad (3.1)$$

เมื่อ $I_{x2} = g_{m2}V_{x2}$ แล้วแทนในสมการที่ (3.1) จะได้

$$V_{x2} = \frac{I_{x2}}{sC - g_{m2}} \quad (3.2)$$

จากวงจรในภาพที่ 3.2 เขียนสมการกระแสที่ขั้ว n_1 ได้ดังนี้

$$I_{n1} = 2I_{x2} \quad (3.3)$$

เมื่อ $I_{x2} = g_{m2}V_{x2}$ แล้วแทนในสมการที่ (3.3) จะได้

$$I_{n1} = 2g_{m2}V_{x2} \quad (3.4)$$

แทนสมการที่ (3.2) ลงในสมการที่ (3.4) จะได้

$$I_{n1} = 2g_{m2} \left(\frac{I_{x2}}{sC - g_{m2}} \right) \quad (3.5)$$

จากคุณสมบัติของ CCCDTA จะได้ $I_{x1} = I_{p1} - I_{n1}$ และจากวงจรพบว่า $I_{p1} = I_{in}$ จากสมการที่ (3.5) จะได้

$$I_{x1} = I_{in} - 2g_{m2} \left(\frac{I_{x2}}{sC - g_{m2}} \right) \quad (3.6)$$

จากวงจรพบว่ากระแส $I_{x1} = I_{x2}$ จากสมการที่ (3.6) จะได้

$$I_{x1} = I_{in} \left(\frac{sC - g_{m2}}{sC + g_{m2}} \right) \quad (3.7)$$

เมื่อ $I_{Out} = I_{x1} = g_{m1}V_{x1}$ ซึ่งจะได้

$$I_{Out} = g_{m1}V_{x1} \quad (3.8)$$

จากวงจรพบว่า $V_{x1} = I_{x1}R_{p2}$ แทนในสมการที่ (3.8) จะได้

$$I_{Out} = g_{m1}R_{p2}I_{x1} \quad (3.9)$$

จากสมการที่ (3.9) จะได้ทรานส์เฟอร์ฟังก์ชันเป็น

$$\frac{I_{out}(s)}{I_{in}(s)} = g_{m1}R_{p2} \left(\frac{sC - g_{m2}}{sC + g_{m2}} \right) \quad (3.10)$$

เมื่อ $s = j\omega$ ในสมการที่ (3.10) จะได้ขนาดของทรานส์เฟอร์ฟังก์ชันเป็น

$$|T(j\omega)| = \left| \frac{I_{out}(s)}{I_{in}(s)} \right| = g_{m1}R_{p2} \quad (3.11)$$

ผลตอบสนองทางเฟสเท่ากับ

$$\angle T(j\omega) = \phi(\omega) = -2 \tan^{-1} \left(\frac{2\pi fC}{g_{m2}} \right) \quad (3.12)$$

ส่วนความถี่โพลเท่ากับ

$$\omega_0 = \frac{g_{m2}}{C} \quad (3.13)$$

เมื่อ $g_{m1} = I_{B2}/2V_T$, $R_{p2} = V_T/2I_{B3}$ และ $g_{m2} = I_{B4}/2V_T$ จากสมการที่ (3.11) (3.12) และ (3.13) จะได้ขนาดผลตอบสนองทางเฟสและความถี่โพลดังนี้

$$\phi(\omega) = -2 \tan^{-1} \left(\frac{2V_T\omega C}{I_{B4}} \right) \quad (3.14)$$

$$|T(j\omega)| = \left| \frac{I_{out}(s)}{I_{in}(s)} \right| = \frac{I_{B2}}{4I_{B3}} \quad (3.15)$$

และ

$$\omega_0 = \frac{I_{B4}}{2V_T C} \quad (3.16)$$

จากสมการที่ (3.14) พบว่าผลตอบสนองทางเฟสเป็น 0 องศา เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และค่าการเลื่อนเฟสจะค่อยๆ ลดลงจนเข้าใกล้ -180 องศา เมื่อความถี่ของสัญญาณเข้ามามีค่ามากๆ นอกจากนี้จะพบว่ามุมเลื่อนเฟส ขนาดของกระแสเอาต์พุตและความถี่โพลของวงจรกรองผ่านทุกความถี่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์

3.2 การวิเคราะห์วงจรในกรณีไม่เป็นอุดมคติ

ในลำดับแรกนี้จะพิจารณากรณีที่ CCCDTA ที่ใช้ในวงจรเกิดความไม่เป็นอุดมคติสามารถวิเคราะห์ที่ได้จาก

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & 0 & \pm\beta g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (3.17)$$

เมื่อ α และ β เป็นค่าส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตที่สามารถเบี่ยงเบนไปจาก 1 ซึ่งสามารถเกิดจากความไม่เป็นอุดมคติของทรานซิสเตอร์ภายในตัว CCCDTA พิจารณาวงจรในภาพที่ 3.2 อีกครั้ง โดยใช้คุณสมบัติของ CCCDTA ตามสมการที่ (3.17) สามารถเขียนสมการแรงดันที่ขั้ว z ได้เป็น

$$V_{z2} = \frac{I_{z2} + I_{x2}}{sC} \quad (3.17)$$

เมื่อ $I_{x2} = \beta_2 g_{m2} V_{z2}$ แล้วแทนในสมการที่ (3.17) จะได้

$$V_{z2} = \frac{I_{z2}}{sC - \beta_2 g_{m2}} \quad (3.18)$$

จากวงจรในภาพที่ 3.2 เขียนสมการกระแสที่ขั้ว n_1 ได้ดังนี้

$$I_{n1} = 2I_{z2} \quad (3.19)$$

เมื่อ $I_{z2} = \beta_2 g_{m2} V_{z2}$ แล้วแทนในสมการที่ (3.19) จะได้

$$I_{n1} = 2\beta_2 g_{m2} V_{z2} \quad (3.20)$$

แทนสมการที่ (3.18) ลงในสมการที่ (3.20) จะได้

$$I_{n1} = 2\beta_2 g_{m2} \left(\frac{I_{z2}}{sC - \beta_2 g_{m2}} \right) \quad (3.21)$$

จากคุณสมบัติของ CCCDTA จะได้ $I_{z1} = \alpha_{p1} I_{p1} - \alpha_{n1} I_{n1}$ และ $I_{p1} = I_{in}$ จะได้

$$I_{z1} = \alpha_{p1} I_{in} - 2\alpha_{n1} \beta_2 g_{m2} \left(\frac{I_{z2}}{sC - \beta_2 g_{m2}} \right) \quad (3.22)$$

จากวงจรพบว่ากระแส $I_{z2} = \alpha_{p2} I_{z1}$ จากสมการที่ (3.22) จะได้

$$I_{z1} = \frac{\alpha_{p1} (sC - \beta_2 g_{m2})}{sC + \beta_2 g_{m2} (2\alpha_{n1} \alpha_{p2} - 1)} I_{in} \quad (3.23)$$

เมื่อ $I_{out} = I_{z1} = \beta_1 g_{m1} V_{z1}$ ซึ่งจะได้

$$I_{out} = \beta_1 g_{m1} V_{z1} \quad (3.24)$$

จากวงจรพบว่า $V_{z1} = I_{z1} R_{p2}$ แทนในสมการที่ (3.25) จะได้

$$I_{out} = \beta_1 g_{m1} R_{p2} I_{z1} \quad (3.25)$$

แทนสมการที่ (3.19) ลงในสมการที่ (3.21) จะได้ทรานส์เฟอร์ฟังก์ชันเป็น

$$\frac{I_{out}(s)}{I_{in}(s)} = \beta_1 \alpha_{p1} g_{m1} R_{p2} \left[\frac{sC - \beta_2 g_{m2}}{sC + \beta_2 g_{m2} (2\alpha_{n1} \alpha_{p2} - 1)} \right] \quad (3.26)$$

เมื่อ $s = j\omega$ ในสมการที่ (3.26) จะได้ขนาดของทรานส์เฟอร์ฟังก์ชันเป็น

$$|T(j\omega)| = \left| \frac{I_{out}(s)}{I_{in}(s)} \right| = \beta_1 \alpha_{p1} g_{m1} R_{p2} \sqrt{\frac{(\omega C)^2 + (\beta_2 g_{m2})^2}{(\omega C)^2 + [\beta_2 g_{m2} (2\alpha_{n1} \alpha_{p2} - 1)]^2}} \quad (3.27)$$

ผลตอบสนองทางเฟสเท่ากับ

$$\angle T(j\omega) = -\tan^{-1}(\omega C / \beta_2 g_{m2}) - \tan^{-1} \left\{ \omega C / [\beta_2 g_{m2} (2\alpha_{n1} \alpha_{p2} - 1)] \right\} \quad (3.28)$$

และความถี่โพล

$$\omega_0 = \frac{\beta_2 g_{m2} (2\alpha_{n1} \alpha_{p2} - 1)}{C} \quad (3.29)$$

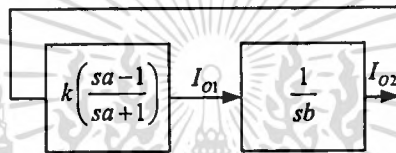
จากสมการที่ (3.27)-(3.29) พบว่าค่าในทางอุดมคติจะส่งผลทั้งมุมต่างเฟส อัตราขยายและความถี่โพล

3.3 การสังเคราะห์และออกแบบวงจรประยุกต์ใช้งาน

เพื่อเป็นการยืนยันถึงการนำไปใช้ประโยชน์ของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ได้สังเคราะห์ไว้ในหัวข้อที่ผ่านมา จึงขอกล่าวถึงตัวอย่างการนำเอาวงจรกรองผ่านทุกความถี่ลำดับหนึ่งไปประยุกต์ใช้งานในบางวงจร ได้แก่ วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ วงจรกำเนิดสัญญาณชายนแบบหลายเฟสและวงจรถัดแถบความถี่

3.3.1 วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์

หลักการพัฒนางานวงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ประกอบไปด้วยวงจรพื้นฐาน 2 ส่วน ได้แก่ วงจรกรองผ่านทุกความถี่ลำดับหนึ่งต่อร่วมกับวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (Lossless integrator) แบบกลับเฟส แสดงแผนผังการทำงานในภาพที่ 3.3



ภาพที่ 3.3 แผนผังการสังเคราะห์ห้วงจรกำเนิดสัญญาณ

จากแผนผังในภาพที่ 3.3 สามารถเขียนสมการลักษณะสมบัติ (Characteristic equation) ได้ดังนี้

$$s^2 ab + s(b - ka) + k = 0 \quad (3.30)$$

จากสมการที่ (3.25) จะพบว่าสมการเงื่อนไขในการกำเนิดสัญญาณ (Oscillation condition: OC) และความถี่ในการกำเนิดสัญญาณ (Oscillation frequency: OF) สามารถแสดงได้เป็น

$$OC: \quad b = ka \quad (3.31)$$

และ

$$OF: \quad \omega_{osc} = \sqrt{\frac{k}{ab}} \quad (3.32)$$

เมื่อ $\omega_{osc} = 2\pi f_{osc}$ จากสมการที่ (3.32) จะได้

$$OF: \quad f_{osc} = \frac{1}{2\pi} \sqrt{\frac{k}{ab}} \quad (3.33)$$

จากสมการที่ (3.26) และ (3.28) พบว่าสามารถปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณได้ที่ a, b และ k สำหรับการวิเคราะห์หาความต่างเฟสของสัญญาณเอาต์พุตทั้งสอง (I_{O1} และ I_{O2}) จะพิจารณา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมในภาพที่ 3.3 อีกรอบ โดยพบว่าฟังก์ชันการโอนย้ายกระแส (Current transfer function) ของ I_{O2} และ I_{O1} เขียนได้ดังนี้

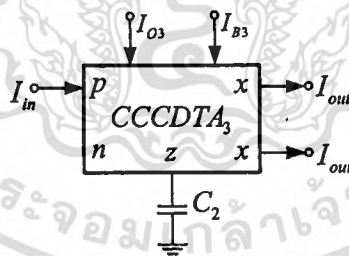
$$\frac{I_{O2}(s)}{I_{O1}(s)} = -\frac{1}{sb} \quad (3.34)$$

เมื่อพิจารณาในช่วงอยู่ตัวของสัญญาณชายน $s = j\omega_{osc}$ จากสมการที่ (3.34) จะได้

$$\frac{I_{O2}(j\omega)}{I_{O1}(j\omega)} = \frac{1}{\omega b} e^{90^\circ} \quad (3.35)$$

จะพบว่ากระแสเอาต์พุต I_{O2} และ I_{O1} จะมีเฟสต่างกัน 90°

สำหรับวงจรกำเนิดสัญญาณที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่นำเสนอในงานวิจัยฉบับนี้จะประกอบจากอุปกรณ์แอกทีฟ CCCDTA เป็นหลัก โดยอาศัยหลักการจากบล็อกไดอะแกรมในภาพที่ 3.3 ในส่วนของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งจะใช้วงจรที่ได้พัฒนาไว้แล้วในหัวข้อที่ผ่านมานั้นคือวงจรในภาพที่ 3.2 ส่วนของวงจรอินทิเกรเตอร์ที่ไม่มีกระแสสูญเสียแบบกลับเฟสแสดงในภาพที่ 3.4 จากวงจรพบว่าวงจรประกอบไปด้วย CCCDTA จำนวน 1 ตัว และตัวเก็บประจุที่ต่อลงกราวด์จำนวน 1 ตัว จะพบว่ากระแสเอาต์พุต I_{out} มีความต้านทานสูงจึงเหมาะที่จะนำไปต่อคาสเคดหรือขับโหลดได้โดยตรง เมื่อพิจารณาวงจรในภาพที่ 3.4 และอาศัยคุณสมบัติของ CCCDTA ที่ได้กล่าวไว้ในบทที่ 2 สามารถเขียนสมการฟังก์ชันการโอนย้ายกระแสได้เป็น



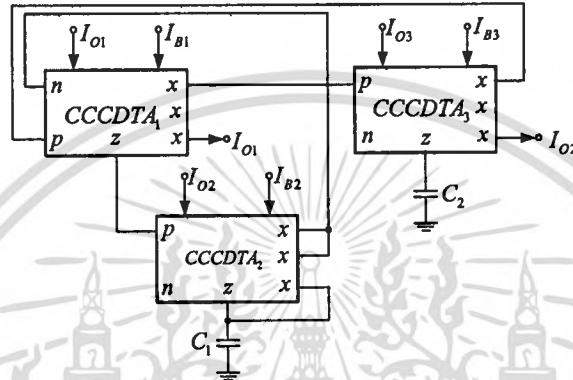
ภาพที่ 3.4 วงจรอินทิเกรเตอร์ที่ไม่มีกระแสสูญเสียแบบกลับเฟส

$$\frac{I_{out}}{I_{in}} = -\frac{g_{m3}}{sC_2} \quad (3.36)$$

เมื่อนำวงจรทั้งสองมาต่อร่วมกันจะได้วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์โหมดกระแสดังแสดงในภาพที่ 3.5 จากภาพพบว่าวงจรประกอบไปด้วย CCCDTA จำนวน 3 ตัว และตัวเก็บประจุที่ต่อลง

กราวนด์จำนวน 2 ตัว กระแส I_{O1} จะไหลออกจากขั้ว x ของ CCCDTA ตัวที่หนึ่ง ส่วนกระแส I_{O2} จะไหลออกจากขั้ว x ของ CCCDTA ตัวที่สาม เมื่อพิจารณาวงจรในภาพที่ 3.5 จะได้สมการลักษณะสมบัติเป็น

$$s^2 + \left(\frac{g_{m3}}{C_1} - \frac{g_{m2}g_{m1}R_{p2}}{C_2} \right) s + \frac{g_{m3}g_{m2}g_{m1}R_{p2}}{C_1C_2} = 0 \quad (3.37)$$



ภาพที่ 3.5 วงจรกำเนิดสัญญาณรูปคลื่นซายน์แบบควอดเรเจอร์โหมดกระแส

เมื่อพิจารณาในส่วนจำนวนจริง (Real part) จะได้ความถี่ในการกำเนิดสัญญาณเป็น

$$\omega_{osc} = \sqrt{\frac{g_{m1}g_{m2}g_{m3}R_{p2}}{C_1C_2}} \quad (3.38)$$

สำหรับเงื่อนไขในการกำเนิดสัญญาณ พิจารณาได้จากส่วนจำนวนจินตภาพ (Imaginary part)

$$\frac{C_2}{C_1} = \frac{g_{m2}g_{m1}R_{p2}}{g_{m3}} \quad (3.39)$$

จากสมการที่ (3.38) และ (3.39) พบว่าสามารถปรับเงื่อนไขในการกำเนิดสัญญาณและความถี่ในการกำเนิดสัญญาณได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่ I_{B2} , I_{B3} , I_{B4} และ I_{B6} เมื่อพิจารณาวงจรในภาพที่ 3.5 จะได้ฟังก์ชันโอนย้ายของ I_{O1} และ I_{O2} เป็น

$$\frac{I_{O2}(s)}{I_{O1}(s)} = -\frac{g_{m3}}{sC_2} \quad (3.40)$$

เมื่อพิจารณาในช่วงอยู่ตัวของสัญญาณซายน์จากสมการที่ (3.40) สามารถเขียนได้ใหม่เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

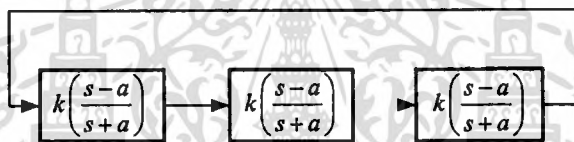
$$\frac{I_{o2}(j\omega)}{I_{o1}(j\omega)} = \frac{g_{m2}}{\omega C_2} e^{90^\circ} \quad (3.41)$$

จะพบได้ว่า I_{o1} และ I_{o2} จะมีเฟสต่างกัน

$$\phi = -90^\circ \quad (3.42)$$

3.3.2 วงจรกำเนิดสัญญาณซายน์แบบหลายเฟส

การพัฒนางจรกำเนิดสัญญาณซายน์แบบหลายเฟส เน้นที่จะใช้วงจรกรองผ่านทุกความถี่ลำดับหนึ่งชนิดเดียวกัน โดยสามารถสร้างได้จากบล็อกไดอะแกรมในภาพที่ 3.6 โดยหากต้องการสัญญาณ n เฟส ก็ต้องใช้วงจรกรองผ่านความถี่ลำดับหนึ่งในภาพที่ 3.2 จำนวน n ชุด ร่วมกับ โดยจำนวนเฟสของสัญญาณเอาต์พุตต้องมีค่าตั้งแต่ 3 เฟสขึ้นไป



ภาพที่ 3.6 โครงสร้างของวงจรถ่ายสัญญาณซายน์ n เฟส

จากบล็อกไดอะแกรมในภาพที่ 3.6 จะได้ อัตราขยายลูปเปิดของระบบ (System loop gain) เป็น

$$L(s) = (k)^n \left(\frac{s-a}{s+a} \right)^n \quad (3.43)$$

จากเงื่อนไขของบาร์คฮูเซนที่ความถี่ในการกำเนิดสัญญาณ $\omega_{osc} = 2\pi f_{osc}$ จะได้ว่า

$$L(j\omega_{osc}) = (k)^n \left(\frac{j\omega_{osc} - a}{j\omega_{osc} + a} \right)^n = 1 \quad (3.44)$$

จะได้ขนาดอัตราขยายลูปเปิดของระบบเป็น

$$|L(j\omega_{osc})| = 1 \quad (3.45)$$

หรือกล่าวได้ว่าเงื่อนไขในการกำเนิดสัญญาณกำหนดได้จาก

$$k = 1 \tag{3.46}$$

ส่วนความถี่ในการกำเนิดสัญญาณหาได้จาก

$$\omega_{osc} = a \tan\left(\frac{\pi}{2n}\right) \tag{3.47}$$

จากสมการที่ (3.46) และ (3.47) พบว่าสามารถปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณได้อย่างอิสระจากกัน โดยปรับเงื่อนไขที่ K ส่วนความถี่ในการกำเนิดสัญญาณปรับที่ a.

เมื่อนำเอาวงจรกรองผ่านทุกความถี่ในภาพที่ 3.2 มาต่อตามบล็อกไดอะแกรมในภาพที่ 3.6 จะได้วงจรกำเนิดสัญญาณหลายเฟสดังภาพที่ 3.7 เมื่อทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่เป็น

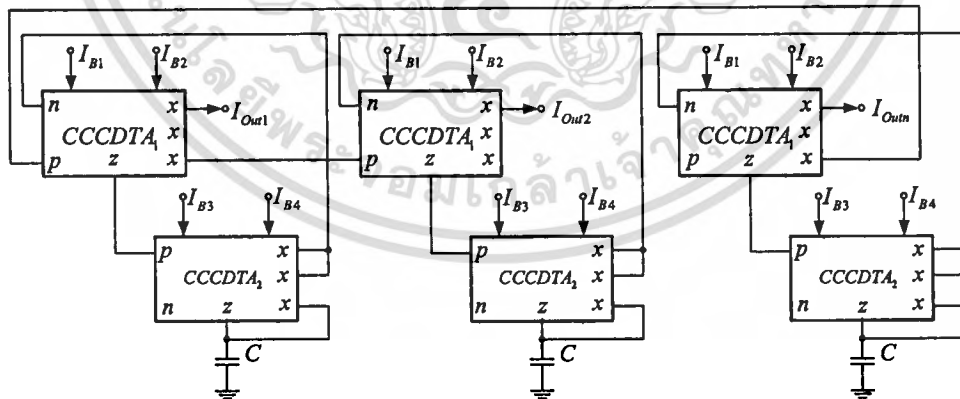
$$\frac{I_{out}(s)}{I_{in}(s)} = g_{m1}R_{p2} \left(\frac{sC - g_{m2}}{sC + g_{m2}} \right) \text{ จะได้เงื่อนไขและความถี่ในการกำเนิดสัญญาณดังนี้} \tag{3.48}$$

$$OC: g_{m1}R_{p2} = 1 \tag{3.48}$$

และ

$$OF: \omega_{osc} = \frac{g_{m2}}{C} \tan^{-1}\left(\frac{\pi}{2n}\right) \tag{3.49}$$

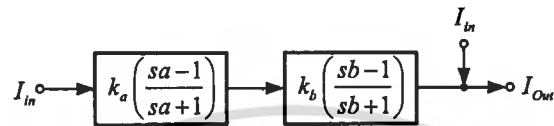
จากสมการที่ (3.48) และ (3.49) พบว่าสามารถควบคุมความถี่และเงื่อนไขในการกำเนิดสัญญาณได้อย่างอิสระจากกันด้วยวิธีทางอิเล็กทรอนิกส์



ภาพที่ 3.7 วงจรกำเนิดสัญญาณซายนี n เฟส

3.3.3 วงจรกำจัดแถบความถี่อันดับสอง

วงจรถัดแถบความถี่อันดับสองสามารถสร้างได้จากบล็อกไดอะแกรมในภาพที่ 3.8 โดยประกอบไปด้วยวงจรกรองผ่านความถี่ลำดับหนึ่งจำนวน 2 วงจรและมีกระแสอินพุตเข้ามาสองจุด จากบล็อกไดอะแกรมเมื่อกำหนดให้ $k_a=1$ และ $k_b=1$ สามารถเขียนทรานเฟอร์ฟังก์ชันกระแสได้ดังนี้



ภาพที่ 3.8 โครงสร้างของวงจรถัดแถบความถี่อันดับสอง

$$\frac{I_{Out}}{I_{in}} = \frac{2\left(s^2 + \frac{1}{ab}\right)}{s^2 + s\left(\frac{1}{a} + \frac{1}{b}\right) + \frac{1}{ab}} \quad (3.50)$$

จากสมการที่ (3.50) จะได้ความถี่โพลและควอลิตี้แฟกเตอร์เป็น

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (3.51)$$

และ

$$Q_0 = \frac{\sqrt{ab}}{a+b} \quad (3.52)$$

เมื่อนำเอาวงจรกรองผ่านทุกความถี่ในภาพที่ 3.2 มาต่อตามบล็อกไดอะแกรมในภาพที่ 3.8 จะได้วงจรถัดแถบความถี่อันดับสองดังภาพที่ 3.9 เมื่อทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ชุดที่หนึ่งเป็น $\frac{I_{Out}(s)}{I_{in}(s)} = \frac{sC_1 - g_{m2}}{sC_1 + g_{m2}}$ และชุดที่หนึ่งเป็น $\frac{I_{Out}(s)}{I_{in}(s)} = \frac{sC_2 + g_{m4}}{sC_2 + g_{m4}}$ เมื่ออัตราขยายของแต่ละวงจรเท่ากับหนึ่ง จะได้ทรานเฟอร์ฟังก์ชันกระแสดังนี้

$$\frac{I_{Out}}{I_{in}} = \frac{2\left(s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + s\left(\frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2}\right) + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.53)$$

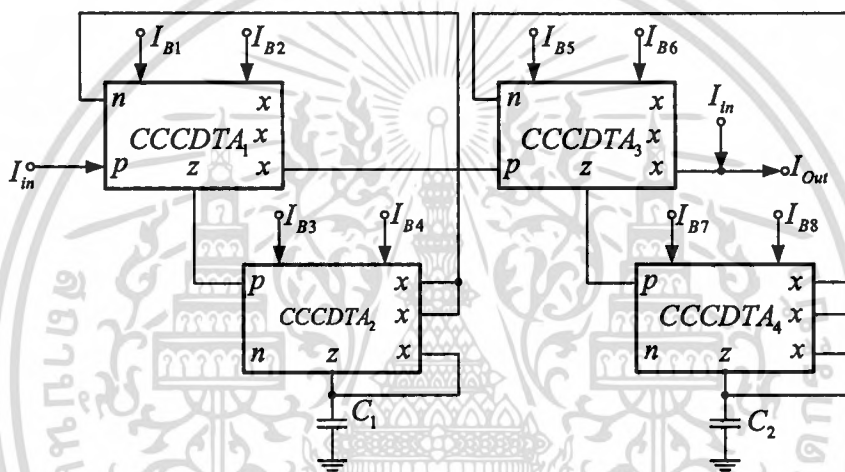
จากสมการที่ (3.53) จะได้ความถี่โพลและควอลิตี้แฟกเตอร์เป็น

$$\omega_0 = \sqrt{\frac{g_{m2}g_{m4}}{C_1C_2}} \quad (3.54)$$

และ

$$Q_0 = \frac{\sqrt{g_{m2}g_{m4}C_1C_2}}{g_{m2}C_2 + g_{m4}C_1} \quad (3.55)$$

เมื่อ $g_{mi} = I_{Bi}/2V_T$ จากสมการที่ (3.54) และ (3.55) พบว่าสามารถควบคุมความถี่โพลและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์



ภาพที่ 3.9 วงจรกำจัดแถบความถี่อันดับสอง

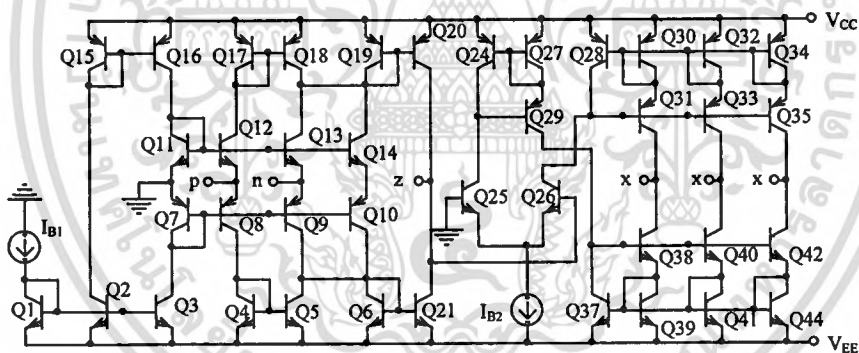
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 ผลการวิจัย

เพื่อเป็นการยืนยันสมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งและวงจรประยุกต์ใช้งานที่ได้สังเคราะห์และออกแบบไว้ในบทที่ 3 ในบทนี้จะทดสอบการทำงานของวงจรด้วยโปรแกรมพีเอสไปซ์ (PSpice) และการต่อวงจรจริงพร้อมทั้งอภิปรายผลการทดสอบเปรียบเทียบกับที่ได้วิเคราะห์ไว้ในทางทฤษฎีในบทที่ผ่านมา ดังมีรายละเอียดดังต่อไปนี้

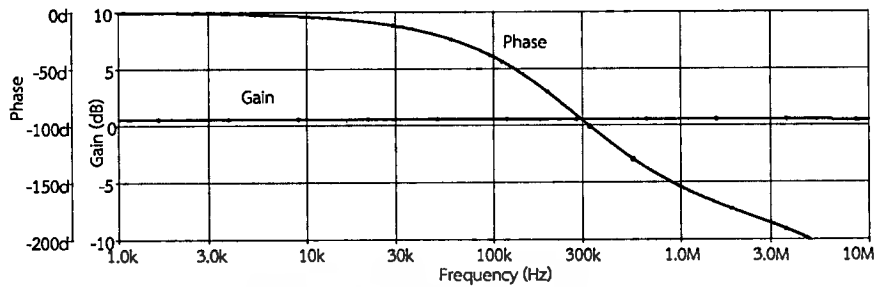
4.1 ผลการจำลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่ง

ในหัวข้อนี้จะทดสอบการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสด้วยโปรแกรมพีเอสไปซ์ เพื่อตรวจสอบการทำงานของวงจรที่ได้วิเคราะห์ไว้ในทางทฤษฎีในบทที่ 3 โดยใช้พารามิเตอร์ของทรานซิสเตอร์เบอร์ PR200N และ NR200N ตามลำดับ ซึ่งเป็นทรานซิสเตอร์อาร์เรย์ ALA400 ของ AT&T [34] ที่สามารถทำงานได้จนถึงย่านความถี่สูงมาก (Ultra high frequency) ซึ่งค่าพารามิเตอร์ของทรานซิสเตอร์แสดงตามเอกสารในภาคผนวก ก วงจรทำงานที่แหล่งจ่าย ± 2 โวลต์ ความต้านทานโหลดเท่ากับ 1 โอห์ม โดยใช้โครงสร้างภายในของ CCCDTA ในภาพที่ 4.1

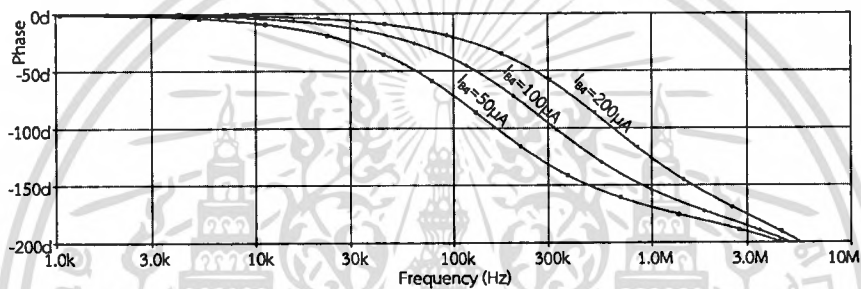


ภาพที่ 4.1 โครงสร้างภายในของ CCCDTA ที่ใช้ในการจำลองการทำงาน

ลำดับแรกปรับ $C=1\text{nF}$, $I_{B1}=I_{B3}=50\mu\text{A}$, $I_{B2}=I_{B4}=100\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.2 เป็นผลตอบสนองทางขนาดและเฟส ซึ่งพบว่าที่ความถี่ต่ำความต่างเฟสจะประมาณ 0 องศา และความต่างเฟสจะเพิ่มมากขึ้นจนมีค่าประมาณ 180 องศาที่ความถี่สูง ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.14) ส่วนผลตอบสนองทางขนาดจะมีค่าเท่ากันในทุกความถี่ ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.15) ภาพที่ 4.3 แสดงผลการเปลี่ยนแปลงของมุมต่างเฟสที่ค่ากระแสไบแอส I_{B4} เห็นได้ชัดเจนว่า ค่ามุมต่างเฟสของสัญญาณสามารถควบคุมได้จากค่ากระแสไบแอส I_{B4} สอดคล้องกับสมการที่ (3.14) อย่างไรก็ตามจากผลการทดสอบวงจรจะพบว่าที่ความถี่สูงกว่า 3MHz ขึ้นไปผลตอบสนองทางขนาดจะเริ่มลดลง ส่วนผลตอบสนองทางเฟสจะมากกว่า -180 องศา ซึ่งเป็นผลมาจากค่าความจุและความต้านทานแฝงที่อยู่ในตัวอุปกรณ์ CCCDTA

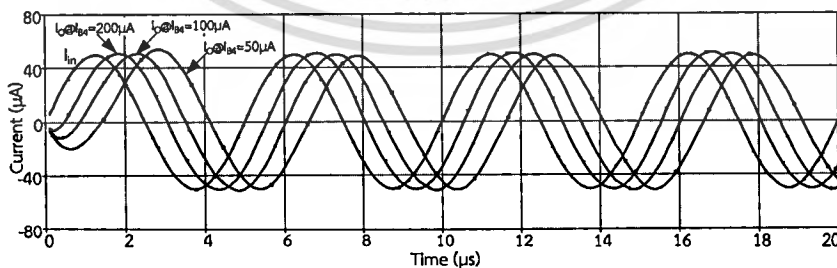


ภาพที่ 4.2 ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่ลำดับหนึ่ง



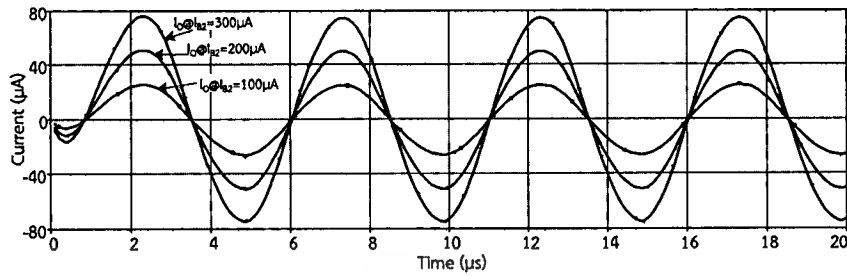
ภาพที่ 4.3 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งเมื่อปรับค่า I_{B4}

ผลการทดสอบในโดเมนเวลาของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งแสดงในภาพที่ 4.4 เมื่อป้อนอินพุตเป็นสัญญาณไซน์ขนาด $50V_{p-p}$ ความถี่ $200kHz$ จากนั้นเปลี่ยนแปลงกระแสไบอัส I_{B4} จำนวน 3 ค่า ได้แก่ $I_{B4}=50\mu A$, $100\mu A$, $200\mu A$ ตามลำดับ จากผลการทดสอบพบว่าความต่างเฟสระหว่างกระแสอินพุตและเอาต์พุตจะลดลงเมื่อกระแส I_{B4} เพิ่มขึ้นซึ่งสอดคล้องกับสมการที่ (3.14) ส่วนรูปที่ 4.5 เป็นสัญญาณเอาต์พุตเมื่อปรับกระแส I_{B2} สามค่า ได้แก่ $I_{B2}=100\mu A$, $200\mu A$, $300\mu A$ ซึ่งพบว่าสามารถปรับขนาดของสัญญาณได้อย่างอิสระจากความถี่โพลสอดคล้องกับสมการที่ (3.15)



ภาพที่ 4.4 ผลตอบสนองทางโดเมนเวลาเมื่อปรับค่า I_{B4}

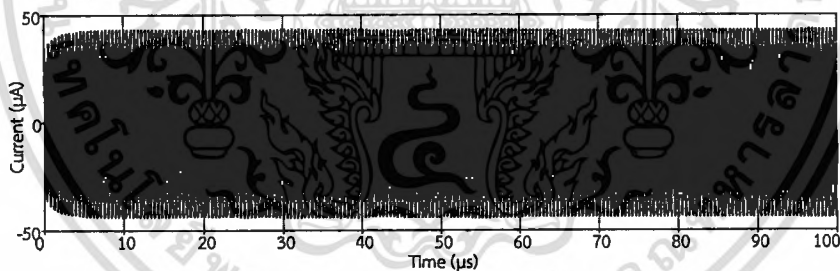
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



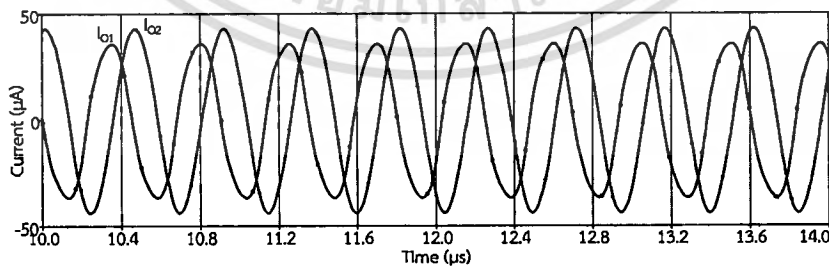
ภาพที่ 4.5 ผลตอบสนองทางโดเมนเวลาเมื่อปรับกระแสไบอัส I_{B2}

4.2 ผลการจำลองการทำงานของวงจรถ่ายสัญญาณชายน้แบบควอเดรเจอร์

ผลการทดสอบสมรรถนะของวงจรถ่ายสัญญาณชายน้แบบควอเดรเจอร์ที่ได้สังเคราะห์ขึ้นในภาพที่ 3.5 โดยใช้โปรแกรม PSpice ลำดับแรกได้ปรับ $C_1=C_2=100\text{pF}$ $I_{B1}=I_{B3}=I_{B5}=50\mu\text{A}$ $I_{B2}=124\mu\text{A}$ และ $I_{B4}=I_{B6}=100\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.6(ก) เป็นสัญญาณในช่วงเริ่มต้นจนเข้าสู่สภาวะอยู่ตัว ส่วนในภาพที่ 4.6(ข) เป็นกระแสเอาต์พุต I_{O1} และ I_{O2} จะพบว่าสัญญาณทั้ง 2 จะมีเฟสต่างกัน 90 องศา ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.42) ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.7 ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 2.22MHz โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกสรรวม (Total harmonic distortion: THD) กระแส I_{O1} และ I_{O2} เท่ากับ 6.97% และ 1.35% ตามลำดับ

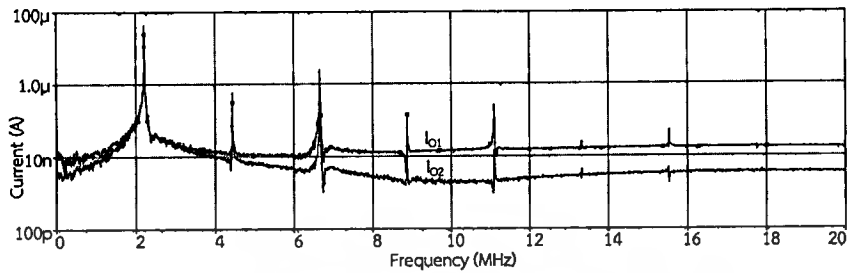


(ก) กระแสเอาต์พุตในสภาวะเริ่มต้น



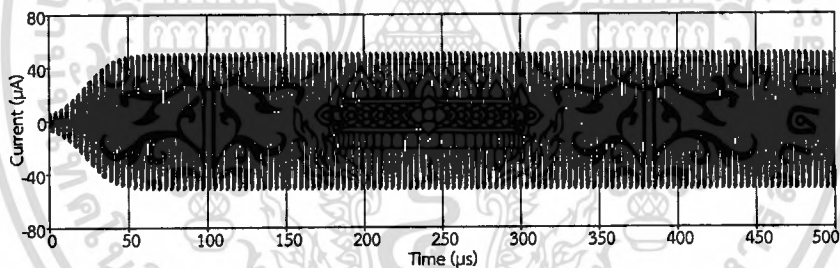
(ข) กระแสเอาต์พุตในสภาวะอยู่ตัว

ภาพที่ 4.6 ผลการจำลองวงจรถ่ายสัญญาณชายน้แบบควอเดรเจอร์ที่ความถี่ 2.22MHz

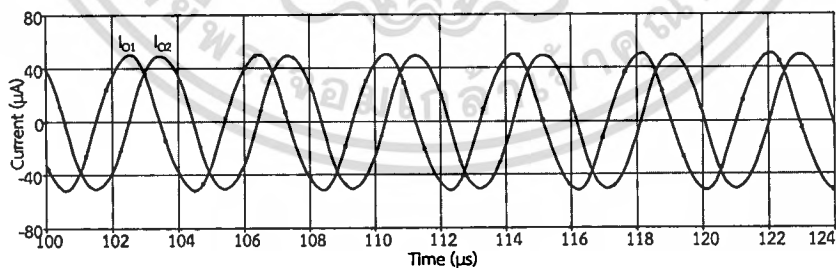


ภาพที่ 4.7 สเปกตรัมของสัญญาณที่ความถี่ 2.22MHz

เมื่อ $C_1=C_2=1\text{nF}$ $I_{B1}=I_{B3}=I_{B5}=50\mu\text{A}$ $I_{B2}=200\mu\text{A}$ และ $I_{B4}=I_{B6}=100\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.8(ก) เป็นสัญญาณในช่วงเริ่มต้นจนเข้าสู่สภาวะอยู่ตัว ส่วนในภาพที่ 4.8(ข) เป็นกระแสเอาต์พุต I_{O1} และ I_{O2} จะพบว่าสัญญาณทั้ง 2 จะมีเฟสต่างกัน 90 องศา ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.42) ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.9 ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 256.02kHz โดยมีค่าความผิดพลาดทางฮาร์มอนิกสรวมของกระแส I_{O1} และ I_{O2} เท่ากับ 6.97% และ 1.35% ตามลำดับ



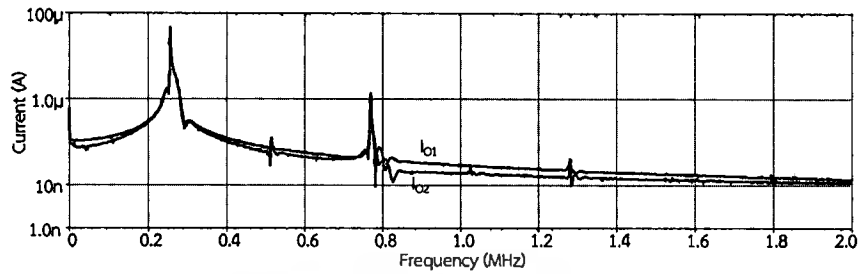
(ก) กระแสเอาต์พุตในสภาวะเริ่มต้น



(ข) กระแสเอาต์พุตในสภาวะอยู่ตัว

ภาพที่ 4.8 ผลการจำลองวงจรกำเนิดสัญญาณชานน์แบบควอดเรเจอร์ที่ความถี่ 256.02kHz

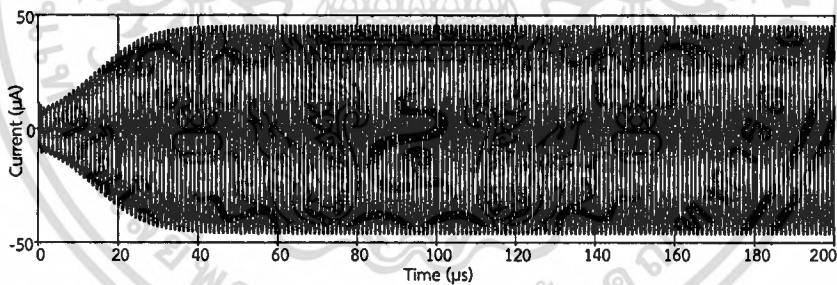
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



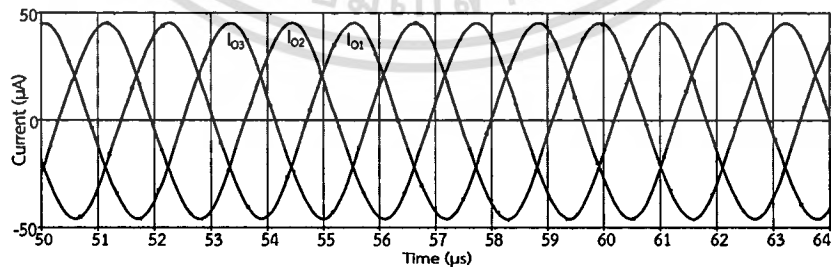
ภาพที่ 4.9 สเปกตรัมของสัญญาณที่มีความถี่ 256.02kHz

4.3 ผลการจำลองการทำงานของวงจรถูกกำเนิดสัญญาณชายน์แบบหลายเฟส

ผลการทดสอบสมรรถนะของวงจรถูกกำเนิดสัญญาณชายน์แบบหลายเฟสที่ได้พัฒนาขึ้นโดยใช้โปรแกรม PSpice ลำดับแรกเป็นผลการทดสอบวงจรถูกกำเนิดสัญญาณชายน์ 3 เฟสในภาพที่ 3.7 โดย $C=500\text{pF}$ $I_{B1}=I_{B3}=50\mu\text{A}$ $I_{B2}=195\mu\text{A}$ และ $I_{B4}=100\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.10(ก) เป็นสัญญาณในช่วงเริ่มต้นจนเข้าสู่สภาวะอยู่ตัว ส่วนในภาพที่ 4.10(ข) เป็นกระแสเอาต์พุต i_{o1} i_{o2} และ i_{o3} ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.11 ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 305.01kHz โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกสรวมของกระแส i_{o1} i_{o2} และ i_{o3} เท่ากับ 2.69% 2.54% และ 2.78% ตามลำดับ



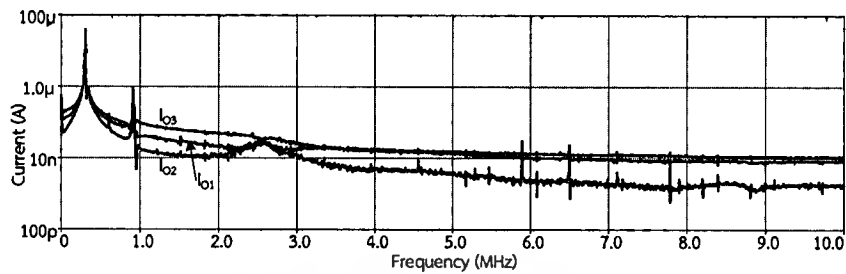
(ก) กระแสเอาต์พุตในสภาวะเริ่มต้น



(ข) กระแสเอาต์พุตในสภาวะอยู่ตัว

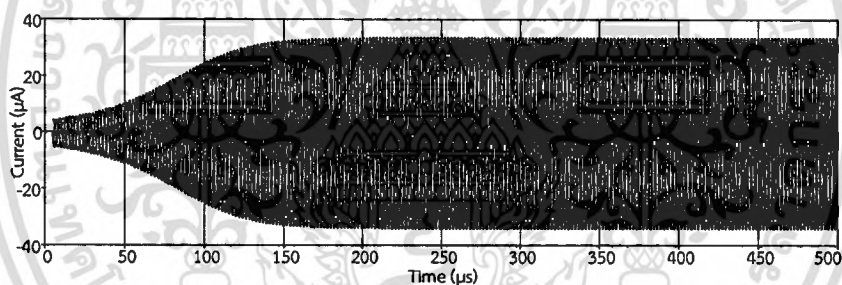
ภาพที่ 4.10 ผลการจำลองวงจรถูกกำเนิดสัญญาณ 3 เฟสที่มีความถี่ 305.01kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

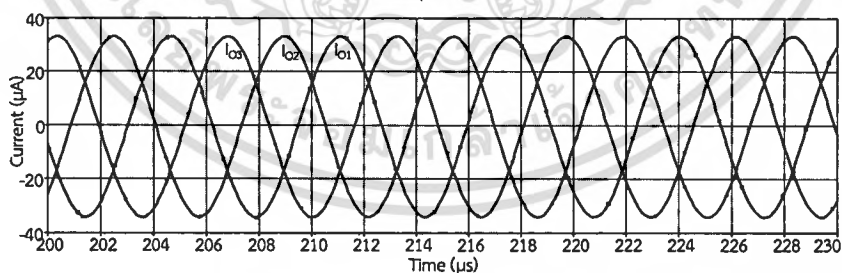


ภาพที่ 4.11 สเปกตรัมของสัญญาณที่ความถี่ 305.01kHz

เมื่อ $C=1\text{nF}$ $I_{B1}=I_{B3}=50\mu\text{A}$ $I_{B2}=195\mu\text{A}$ และ $I_{B4}=100\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.12(ก) เป็นสัญญาณในช่วงเริ่มต้นจนเข้าสู่สภาวะอยู่ตัว ส่วนในภาพที่ 4.12(ข) เป็นกระแสเอาต์พุต I_{o1} I_{o2} และ I_{o3} ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.13 ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 155.55kHz โดยมีค่าความผิดเพี้ยนทางฮาร์มอนิกสรวมของกระแส I_{o1} I_{o2} และ I_{o3} เท่ากับ 1.23% 1.47% และ 1.31% ตามลำดับ

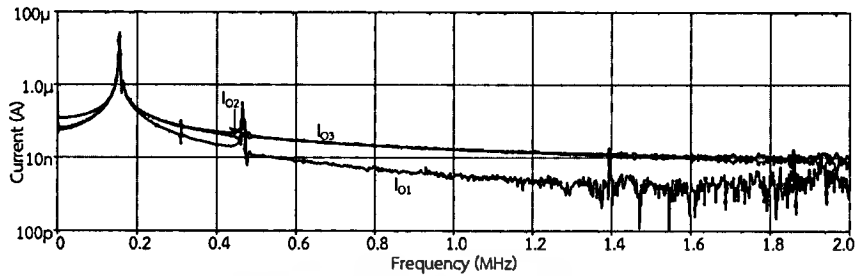


(ก) กระแสเอาต์พุตในสภาวะเริ่มต้น



(ข) กระแสเอาต์พุตในสภาวะอยู่ตัว

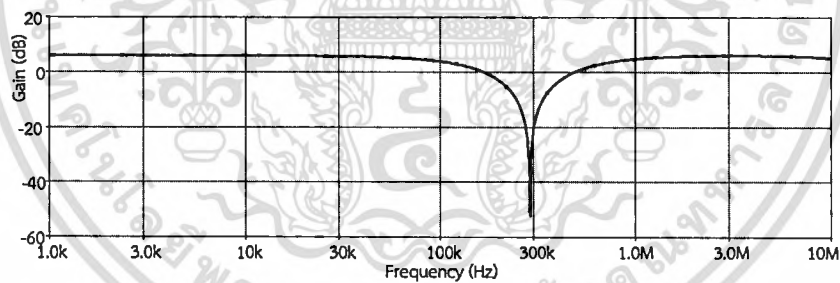
ภาพที่ 4.12 ผลการจำลองวงจรกำเนิดสัญญาณ 3 เฟสที่ความถี่ 155.55kHz



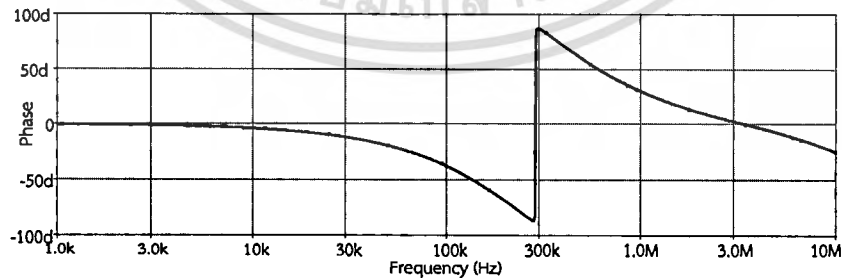
ภาพที่ 4.13 สเปกตรัมของสัญญาณที่ความถี่ 155.55kHz

4.4 ผลการจำลองการทำงานของวงจรถ่ายความถี่

ผลการทดสอบสมรรถนะของวงจรถ่ายความถี่ที่ได้พัฒนาขึ้นในภาพที่ 3.12 โดยใช้โปรแกรม PSpice ลำดับแรกให้ $C_1=C_2=1\text{nF}$, $I_{B1}=I_{B2}=I_{B5}=I_{B6}=200\mu\text{A}$, $I_{B3}=I_{B7}=50\mu\text{A}$ และ $I_{B4}=I_{B8}=100\mu\text{A}$ ตามลำดับ ภาพที่ 4.14 เป็นผลตอบสนองทางขนาดและเฟสของวงจรถ่ายความถี่ จากผลการจำลองพบว่า ความถี่คัทออฟ (Cut off frequency) เท่ากับ 288.41kHz ภาพที่ 4.15 เป็นผลตอบสนองทางขนาดของฟังก์ชันกรองแถบความถี่ผ่าน เมื่อปรับค่ากระแสไบอัส I_{B4} จำนวน 3 ค่า ได้แก่ $I_{B4}=80\mu\text{A}$, $I_{B4}=100\mu\text{A}$ และ $I_{B4}=150\mu\text{A}$ จากผลการจำลองพบว่า สอดคล้องตามสมการที่ (3.54) นั่นคือ สามารถปรับความถี่คัทออฟด้วยกระแสไบอัส I_{B4}



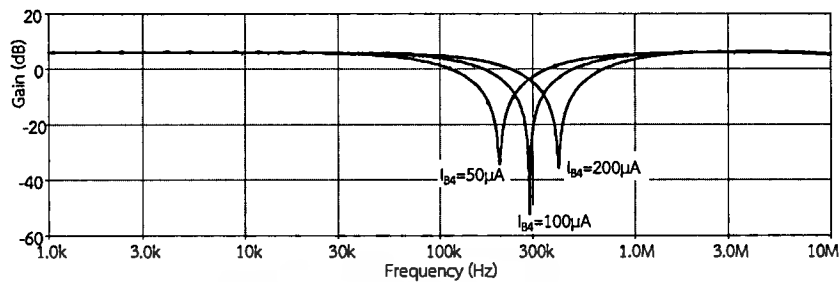
(ก) ขนาด



(ข) เฟส

ภาพที่ 4.14 ผลตอบสนองทางขนาดและเฟส

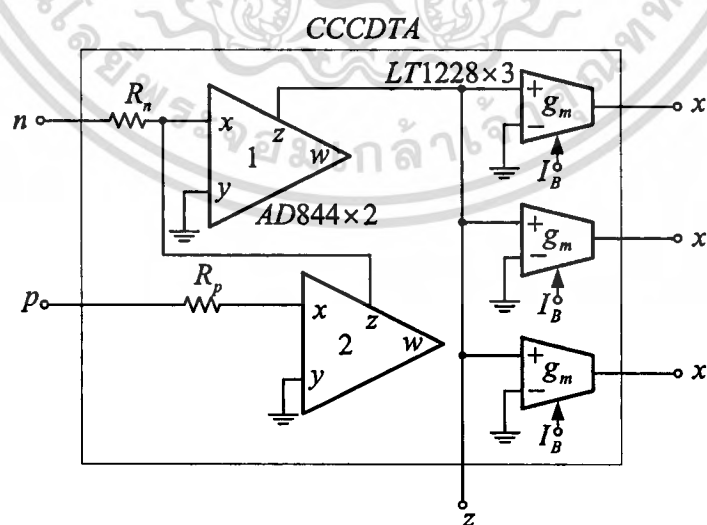
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.15 ผลตอบสนองทางขนาดเมื่อเปลี่ยนแปลงค่า I_{B4}

4.5 ผลการทดลองวงจรด้วยการต่อวงจรจริง

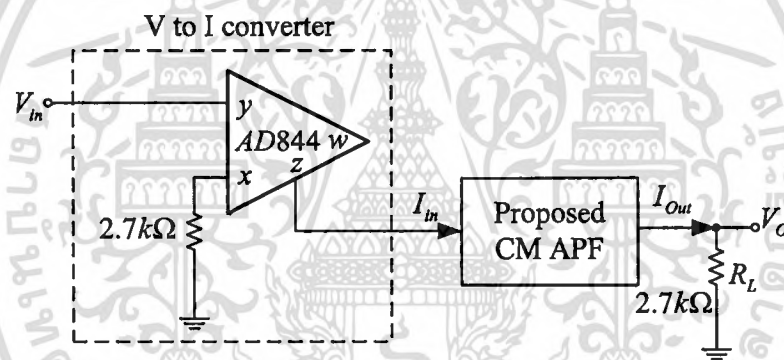
เพื่อเป็นการแสดงถึงความสามารถในการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ได้สังเคราะห์และออกแบบไว้ จึงได้ทำการทดลองสร้างวงจรจริงขึ้น เนื่องจากข้อจำกัดที่ไม่สามารถนำวงจรที่ได้พัฒนาขึ้นไปสร้างเป็นวงจรรวมได้ ดังนั้นจะทดสอบวงจรโดยใช้ไอซีสำเร็จรูปต่อร่วมกับอุปกรณ์พาสซีฟเพื่อให้ทำหน้าที่เป็น CCCDTA โดยจะใช้ไอซีสำเร็จรูป 2 เบอร์ได้แก่ AD844 ซึ่งเป็นวงจรสายพานกระแสยุคที่สอง (CCII) และเบอร์ LT1228 เป็น OTA โดยค่าความนำถ่านโอนหรือ g_m ของ LT1228 จะมีค่าประมาณ $10I_B$ เพื่อให้ได้กระแสเอาต์พุตที่ชั่ว x หลายชั่วดังนั้นจะใช้ OTA จำนวนหลายตัวแล้วทำการไบอัสให้ได้กระแสเท่ากัน ส่วนตัวต้านทาน R_n และ R_p จะใช้ตัวต้านทานจริง ดังภาพที่ 4.16 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งในภาพที่ 3.2 ถูกสร้างเป็นวงจรที่ใช้ในการทดลองลงบนแผ่นปริ้นซ์ (PCB) แสดงดังรูปที่ 4.17 เมื่อพิจารณาวงจรในภาพที่ 3.2 พบว่า ชั่ว n ของ CCCDTA2 ไม่ได้ใช้งาน ดังนั้นจึงสามารถลดจำนวนไอซี AD844 ได้หนึ่งตัว ขณะที่จะมีการนำชั่ว x มารวมกันสองชั่วเพื่อให้ได้กระแสไหลเป็น $2I_x$ ในการทดลองจะใช้ OTA เพียงตัวเดียวแต่จะปรับกระแสไบอัสให้เป็นสองเท่า



ภาพที่ 4.16 โครงสร้างภายในของ CCCDTA ที่ใช้ในการทดลองจริง

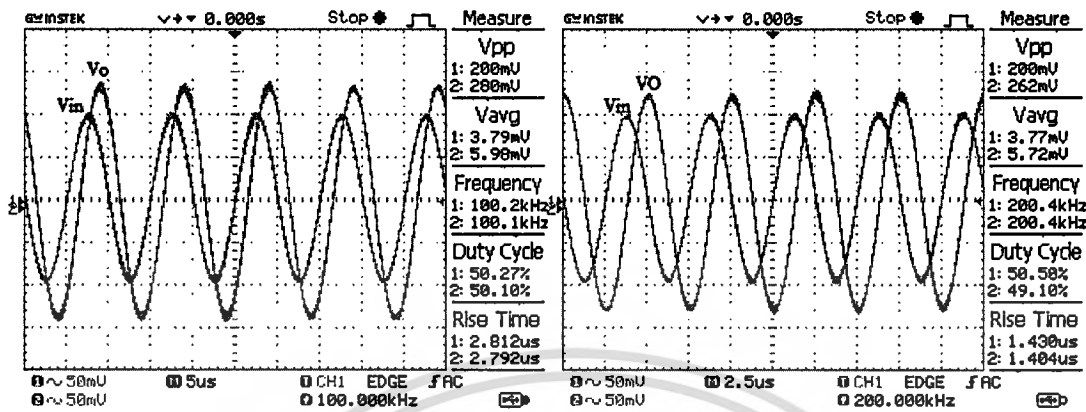


ภาพที่ 4.17 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งที่ใช้ในการทดลองจริง



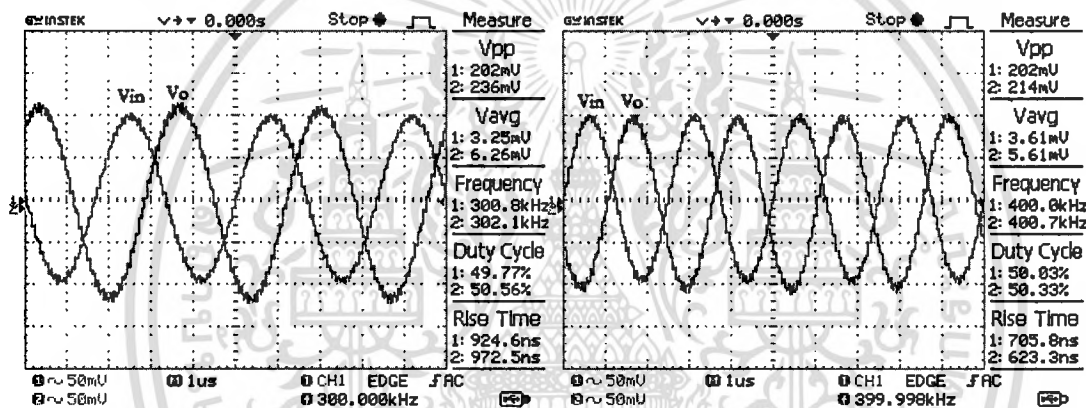
ภาพที่ 4.18 วงจรที่ใช้สำหรับวัดสัญญาณอินพุตและเอาต์พุต

เนื่องจากในการทดลองไม่สะดวกที่จะวัดสัญญาณกระแสอินพุตและเอาต์พุต ดังนั้นในส่วนของภาคอินพุตจะใช้วงจรแปลงจากแรงดันให้เป็นกระแส ส่วนที่เอาต์พุตจะนำกระแสเอาต์พุตไปขับโหลดที่เป็นตัวต้านทาน ซึ่งสัญญาณอินพุตกับเอาต์พุตจะอยู่ในโหมดแรงดัน (V_{in} และ V_O) ดังภาพที่ 4.18 ในการทดลองจะใช้ไฟเลี้ยงเท่ากับ $\pm 5V$ ลำดับแรกป้อนกระแสไบแอส $I_{B2} = 120\mu A$, $I_{B4} = 360\mu A$ ตัวต้านทาน $R_{p1} = R_{n2} = 1k\Omega$ ตัวเก็บประจุ $C = 1nF$ ผลการทดสอบวงจรแสดงดังภาพที่ 4.19(ก)-(ง) เป็นสัญญาณอินพุตเทียบกับเอาต์พุตเมื่อมีการเปลี่ยนแปลงความถี่อินพุตที่ 100kHz, 200kHz, 300kHz และ 400kHz ตามลำดับ โดยสัญญาณอินพุตคือ CH1 ส่วนสัญญาณเอาต์พุตคือ CH2 จากผลการทดสอบพบว่าความต่างเฟสระหว่างอินพุตและเอาต์พุตจะมีค่าเพิ่มขึ้นเมื่อความถี่สูงขึ้น



(น) f=100kHz

(ข) f=200kHz

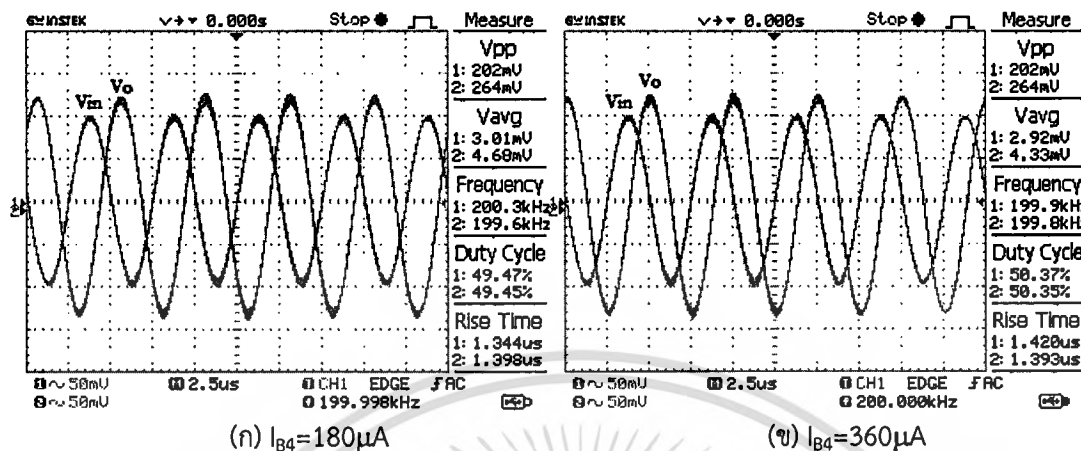
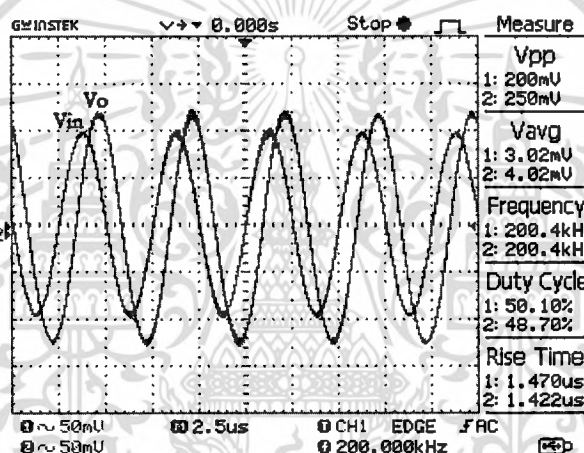


(ค) f=300kHz

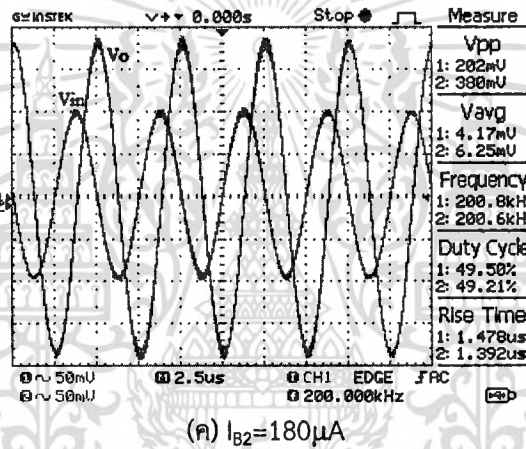
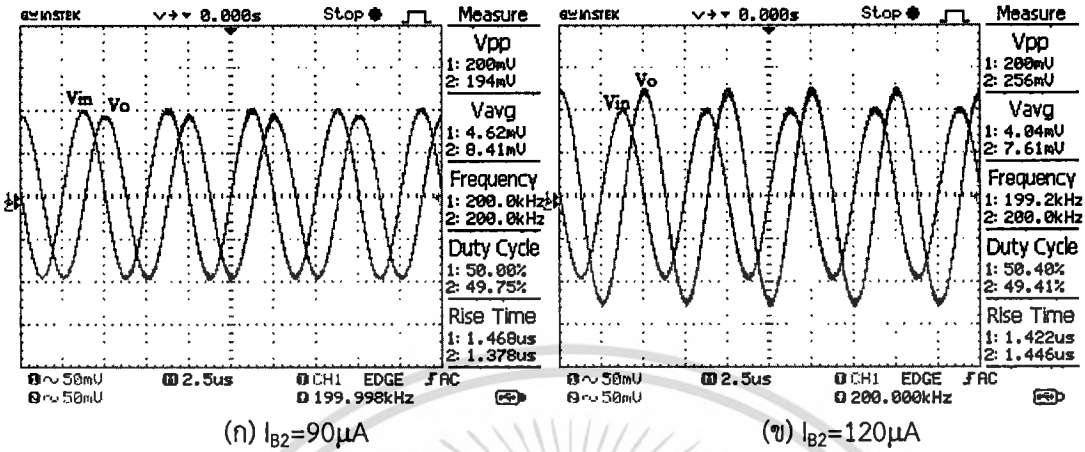
(ง) f=400kHz

ภาพที่ 4.19 ผลการทดสอบวงจรที่ความถี่ต่างๆ

เมื่อเปลี่ยนแปลงกระแสไบอัส I_{B4} จำนวนสามค่าได้แก่ $180\mu A$, $360\mu A$ และ $720\mu A$ ตามลำดับ แต่คงค่าความถี่อินพุตที่ $200kHz$ จากผลการทดสอบพบว่าความต่างเฟสระหว่างอินพุตและเอาต์พุตลดลงเมื่อกระแสไบอัส I_{B4} เพิ่มขึ้น ผลการทดสอบวงจรแสดงดังภาพที่ 4.20(ก)-(ค) ซึ่งสอดคล้องกับสมการที่ (3.14) รวมถึงยังสอดคล้องกับผลการจำลองด้วยโปรแกรม PSPICE ในภาพที่ 4.4

(ก) $I_{B4} = 180 \mu A$ (ข) $I_{B4} = 360 \mu A$ (ค) $I_{B4} = 720 \mu A$ ภาพที่ 4.20 ผลการทดสอบวงจรเมื่อเปลี่ยนค่า I_{B4}

เมื่อเปลี่ยนแปลงกระแสไบอัส I_{B2} จำนวนสามค่าได้แก่ $90 \mu A$, $120 \mu A$ และ $180 \mu A$ ตามลำดับ แต่คงค่าความถี่อินพุตที่ 200 kHz จากผลการทดสอบพบว่าขนาดของสัญญาณเอาต์พุตเพิ่มขึ้นเมื่อกระแสไบอัส I_{B2} เพิ่มขึ้น ผลการทดสอบวงจรแสดงดังภาพที่ 4.21(ก)-(ค) ซึ่งสอดคล้องกับสมการที่ (3.15) รวมถึงยังสอดคล้องกับผลการจำลองด้วยโปรแกรม PSPICE ในภาพที่ 4.5



ภาพที่ 4.21 ผลการทดสอบวงจรเมื่อเปลี่ยนค่า I_{B2}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปและอภิปรายผล

งานวิจัยฉบับนี้ได้นำเสนอการสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมต กระแสและวงจรประยุกต์ใช้งานโดยใช้ CCCDTA เป็นอุปกรณ์แอคทีฟหลักที่สามารถด้วยคอมพิวเตอร์ทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยมีวัตถุประสงค์ดังนี้ คือ

5.1.1 เพื่อสังเคราะห์และออกแบบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแส

5.1.2 เพื่อสังเคราะห์และออกแบบวงจรประยุกต์ใช้งานวงจรกรองผ่านทุกความถี่ลำดับหนึ่งในวงจรกำเนิดสัญญาณแบบควอดเรเจอร์ วงจรกำเนิดสัญญาณแบบหลายเฟสและวงจรกำจัดแถบความถี่

5.1.3 เพื่อวิเคราะห์หาสมรรถนะของวงจรที่ได้พัฒนาขึ้น

5.1.4 เพื่อเปรียบเทียบสมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งและวงจรประยุกต์ใช้งานที่ได้ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE

จากผลการดำเนินการวิจัยสามารถสรุปผลการวิจัยได้ดังนี้

วงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสที่สังเคราะห์ขึ้นใช้ CCCDTA เป็นอุปกรณ์หลัก โครงสร้างของวงจรประกอบไปด้วยอุปกรณ์ CCCDTA จำนวน 2 ตัว ร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว นอกจากนี้แล้ววงจรกรองผ่านทุกความถี่ลำดับหนึ่งมีลักษณะเด่นของวงจร คือ (ก) สามารถควบคุมการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (ข) ใช้ตัวเก็บประจุแบบต่อลงกราวด์จึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม (ค) สามารถควบคุมความต่างเฟสของสัญญาณด้วยวิธีการทางอิเล็กทรอนิกส์ (ง) ความต้านทานที่เอาต์พุตมีค่าสูงจึงง่ายต่อการต่อคาตเคสหรือซิปโหลดได้โดยตรงสามารถควบคุมขนาดของสัญญาณเอาต์พุตด้วยวิธีการทางอิเล็กทรอนิกส์ ผลการจำลองการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งด้วยโปรแกรม PSpice ซึ่งในการจำลองนี้ได้ใช้พารามิเตอร์ของทรานซิสเตอร์เบอร์ PR200N และ NR200N ตามลำดับ ซึ่งเป็นทรานซิสเตอร์อาร์เรย์ ALA400 ของ AT&T วงจรทำงานที่แหล่งจ่าย ± 2 โวลต์ ใช้ $C=1nF$, $I_{B1}=I_{B3}=50\mu A$, $I_{B2}=I_{B4}=100\mu A$ พบว่าที่ความถี่ต่ำความต่างเฟสของสัญญาณเอาต์พุตและอินพุตจะประมาณ 0 องศา และความต่างเฟสจะเพิ่มมากขึ้นจนมีค่าประมาณ 180 องศาที่ความถี่สูง ส่วนผลตอบสนองทางขนาดจะมีค่าเท่ากันในทุกความถี่ โดยมุมเลื่อนเฟสและขนาดของสัญญาณสามารถควบคุมได้ด้วยกระแสไบอัส นอกจากนี้ยังทำการทดสอบวงจรกรองผ่านทุกความถี่ลำดับหนึ่งด้วยการทดลองจริงโดยใช้ไอซีสำเร็จรูปเบอร์ AD844 และ LT1228 พบว่าผลการทดลองสอดคล้องตามที่คาดการณ์ไว้ในทางทฤษฎี

นอกจากนี้ยังได้นำเสนอการประยุกต์ใช้งานวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสในวงจรกำเนิดสัญญาณชายนแบบหลายเฟส วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์และวงจรกำจัดแถบความถี่ลำดับสอง ซึ่งวงจรทั้งสามสามารถปรับค่าพารามิเตอร์ต่างๆ ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งเป็นการยืนยันได้อย่างชัดเจนว่าวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมตกระแสจะมีประโยชน์ในการนำไปเป็นวงจรร้อยในการสร้างวงจรอื่นๆ ได้

ในส่วนของผลการจำลองและทดสอบการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมต กระแสและวงจรประยุกต์ใช้งานมีความสอดคล้องกับที่ได้วิเคราะห์ไว้ในทางทฤษฎี ส่วนค่าความถี่ในการทำงาน

ของวงจร นั้นยังมีค่าผิดพลาดจากทฤษฎีบ้าง ทั้งนี้เป็นผลเนื่องจากค่าความไม่เป็นไปตามอุดมคติของทรานซิสเตอร์ที่ใช้ภายใน CCCDTA ซึ่งจะมีค่าความต้านทานและค่าตัวเก็บประจุแฝงต่างๆ รวมอยู่ด้วย ทำให้ค่าความต้านทานแฝงและค่าความนำถ่ายโอน มีค่าเปลี่ยนแปลงไปดังที่ได้วิเคราะห์สัณฐานของวงจรไว้ในหัวข้อที่ 3.2

5.2 สรุป

5.2.1 ควรมีการสร้างวงจร CCCDTA ขึ้นมาเพื่อทดสอบจริงจากทรานซิสเตอร์อาร์เรย์ (Transistor array) เพื่อเปรียบเทียบสัณฐานของวงจรที่ได้จากการจำลองด้วย PSpice กับการทดลองจริง

5.2.2 โครงภายในของ CCCDTA ควรออกแบบด้วยวงจรถ่ายพื้นฐานสัณฐานสูง เช่น วงจรสะท้อนกระแส อาจใช้วงจรถ่ายกระแสแบบวิลสันหรือแบบคาสเคด เพื่อลดปัญหาด้านกระแสออฟเซตขาออกและอัตราการใช้กระแสจากขาเข้าไปยังขาออก



บรรณานุกรม

- [1] L. W. Couch, "Digital and analog communication system," 5th ed., New York. Prenticehall, 1997.
- [2] K. Bult and H. Wallinga, "A CMOS analog continuous-time delay line with adaptive delay-time control," IEEE Journal of solid-state circuits, vol. 23, no. 3, June 1988.
- [3] O. Cicekolu, H. Kuntman and S. Berk, "All-pass filters using a single Current conveyor," International Journal of Electronics, vol. 86, no. 8, pp. 947-955, 1999.
- [4] S. J. G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems," Microelectronics Journal, 31, pp. 9-13, 2000.
- [5] W. Tanjaroen, W. Tangsrirat, "Resistorless current-mode first-order allpass filter using CDTAs," In Proceedings of the International Conference on ECTI-CON2008, pp. 721-724, 2008.
- [6] C. Toumazou, F. J. Lidgely, and D. G. Haigh, Analogue IC design: the current-mode approach, London: Peter Peregrinus, 1990.
- [7] U. Cam, A. Toker, O. Cicekolu, H. Kuntman H. "Current-mode high output impedance sinusoidal oscillator configuration employing single FTFN," Analog Integrated Circuits and Signal Processing, vol. 24, pp. 231-238, 2000.
- [8] M. Bhusan, and R.W. Newcomb, "Grounding of capacitors in integrated circuits," Electronic Letters, vol. 3, pp. 148-149, 1967.
- [9] D. Birolek, "CDTA—Building block for current-mode analog signal processing," Proceed. ECCTD'03, Krakow, Poland, vol. 3, pp. 397-400, 2003.
- [10] M. Siripruchyanun, W. Jaikla, "Current-controlled current differencing transconductance amplifier and applications in continuous-time signal processing circuits," Analog Integrated Circuits and Signal Processing, vol. 61, pp. 247-257, 2010.
- [11] M. Higashimura and Y. Fukui, "Realization of current mode all-pass networks using a current conveyor," IEEE Trans. Circuit and System, vol. 37, pp. 660-661, 1990.
- [12] J. -W. Horng; C. -L. Hou; C. -M. Chang; W. -Y. Chung; H. -L. Liu; C. -T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCIs," International Journal of Electronics, vol. 93, pp. 613-621, 2006.
- [13] M. Ün and F. Kaçar, "Third generation current conveyor based current-mode first order all-pass filter and quadrature oscillator," Istanbul University - Journal of Electrical and Electronics engineering, vol. 8, no. 1, pp. 529-535, 2008.

- [14] A.U. Keskin, D. Biölek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proc.-Circuits Devices Syst.*, vol. 153, no. 3, pp. 214-218, 2006.
- [15] S. Maheshwari, I.A. Khan, "Novel first-order current-mode allpass sections using CCIII," *Active and Passive Elec. Comp.*, vol. 27, pp. 111-117, 2004.
- [16] M. Higashimura, "Current-mode allpass filter using FTFN with grounded capacitor," *Electronics Letters*, vol. 27, pp. 1182-1183, 1991.
- [17] F. Kacar, M. Un, "DVCC based current-mode first order all-pass filter and quadrature oscillator," *Trakya Univ. J. Sci.*, vol. 8, no. 1, pp. 1-5, 2007.
- [18] B. Metin, K. Pal, O. Cicekoglu, "All-pass filter for rich cascability options easy IC implementation and tunability," *International Journal of Electronics*, vol. 94, pp. 1037-1045, 2007.
- [19] S. Maheshwari, "New voltage and current-mode APS using current controlled conveyor," *International Journal of Electronics*, vol. 91, pp. 735-743, 2004.
- [20] S. Maheshwari, "Novel cascable current-mode first-order allpass sections," *International Journal of Electronics*, vol. 94, pp. 995-1003, 2007.
- [21] W. Jaikla, M. Siripruchyanun, J. Bajer and D. Biölek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, Vol. 17, No. 4, pp. 33-40, 2008.
- [22] A. Lahiri and A. Chowdhury, "A novel first-order current-mode all-pass filter using CDTA," *Radioengineering*, vol. 18, no. 3, pp. 300-305, 2009.
- [23] A. Toker, S. Ozoguz, O. Cicekoglu, C. Acar, "Current mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration," *IEEE Trans. Circuit and System-II : Analog and Digital Signal Processing*, vol. 47, pp. 949-954, 2000.
- [24] S. Maheshwari and I. A Khan, "Simple first-order translinear-C current-mode allpass sections," *International Journal of Electronics*, vol. 90, pp.79-85, 2003.
- [25] S. Kilinc and U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 41, pp.47-53, 2004.
- [26] S. Minaei, M.A. Ibrahim, H. Kuntman, "DVCC based current-mode first-order all-pass filter and its application," *ICECS-2003*, pp. 276-279, 2003
- [27] T. Nakyoy, W. Jaikla, "Resistorless First-Order Current-Mode Allpass Filter Using Only Single CFTA and Its Application," *2011 Sixth IEEE International Symposium on Electronic Design, Test and Application*, pp. 105-109, 2011.

- [28] จีรสุดา เกษร. “วงจรรองความถี่และวงจรรอสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์,” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542.
- [29] แสงระวี ตั้งกุลบริบูรณ์, “วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์,” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2545.
- [30] P. Singthong, M. Siripruchyanun, W. Jaikla, “Electronically controllable first-order current-mode allpass filter using CCCIs and its application,” the 18th International Conference Mixed Design of Integrated Circuits and Systems (MIXDES), pp. 314-318, , 2011.
- [31] C. Psychalinos, K. Pal, “A novel all-pass current-mode filter realized using a minimum number of single output OTAs,” *Frequenz Journal*, vol. 64, no. 1-2, pp. 30-32, 2010.
- [32] W. Jaikla and P. Prommee, “Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass filters with only grounded passive elements,” *Radioengineering*, vol. 20, no.3, pp. 594-599, 2011.
- [33] N. Pandey and S. K. Paul, “Single CDTA-based current mode all-pass filter and Its applications,” *Journal of Electrical and Computer Engineering*, vol. 2011, Article ID 897631
- [34] D. R. Frey, “Log-domain filtering: an approach to current-mode filtering,” *IEE proceeding of circuit devices systems*, vol. 140, pp. 406-416, 1993.

ภาคผนวก ก

แบบจำลองของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในงานวิจัย

แบบจำลองของไบโพลาร์ทรานซิสเตอร์ชนิด PNP เบอร์ PR200N

```
.model PX PNP RB=327 IRB=0 RBM=24.55 RC=50 RE=3
+IS=73.5E-18 EG=1.206 XTI=1.7 XTB=1.866 BF=110
+IKF=2.359E-3 NF=1 VAF=51.8 ISE=25.1E-16 NE=1.650
+BR=0.4745 IKR=6.478E-3 NR=1 VAR=9.96 ISC=0 NC=2
+TF=0.610E-9 TR=0.610E-8 CJE=0.180E-12 VJE=0.5
+MJE=0.28 CJC=0.164E-12 VJC=0.8 MJC=0.4 XCJC=0.037
+CJS=1.03E-12 VJS=0.55 MJS=0.35 FC=0.5
```

แบบจำลองของไบโพลาร์ทรานซิสเตอร์ชนิด NPN เบอร์ NR200N

```
.model NX NPN RB=524.6 IRB=0 RBM=25 RC=50 RE=1
+IS=121E-18 EG=1.206 XTI=2 XTB=1.538 BF=137.5
+IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16 NE=1.713
+BR=0.7258 IKR=2.198E-3 NR=1 VAR=10.73 ISC=0 NC=2
+TF=0.425E-9 TR=0.425E-8 CJE=0.214E-12 VJE=0.5
+MJE=0.28 CJC=0.983E-13 VJC=0.5 MJC=0.3 XCJC=0.034
+CJS=0.913E-12 VJS=0.64 MJS=0.4 FC=0.5
```




RECENT ADVANCES in COMMUNICATIONS, CIRCUITS and TECHNOLOGICAL INNOVATION

**Proceedings of the 3rd European Conference of Circuits Technology
and Devices (ECCTD '12)**

**Proceedings of the 3rd European Conference of Communications
(ECCOM '12)**

**Proceedings of the 3rd International Conference on Communication
and Management in Technological Innovation and Academic
Globalization (COMATIA '12)**

**Paris, France
December 2-4, 2012**

Published by WSEAS Press
www.wseas.org

ISBN: 978-1-61804-138-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECENT ADVANCES in COMMUNICATIONS, CIRCUITS and TECHNOLOGICAL INNOVATION

**Proceedings of the 3rd European Conference of Circuits Technology
and Devices (ECCTD '12)**

**Proceedings of the 3rd European Conference of Communications
(ECCOM '12)**

**Proceedings of the 3rd International Conference on Communication
and Management in Technological Innovation and Academic
Globalization (COMATIA '12)**

**Paris, France
December 2-4, 2012**

Published by WSEAS Press
www.wseas.org

Copyright © 2012, by WSEAS Press

All the copyright of the present book belongs to the World Scientific and Engineering Academy and Society Press. All rights reserved. No part of this publication may be reproduced, stored in a retrieval system, or transmitted in any form or by any means, electronic, mechanical, photocopying, recording, or otherwise, without the prior written permission of the Editor of World Scientific and Engineering Academy and Society Press.

All papers of the present volume were peer reviewed by no less than two independent reviewers. Acceptance was granted when both reviewers' recommendations were positive.

ISBN: 978-1-61804-138-8



North Atlantic University Union

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Editors:

Prof. Alexander N. Pisarchik, Centro de Investigaciones en Optica, Mexico

Prof. Yilun Shang, University of Texas at San Antonio, USA

Prof. Cornelia Aida Bulucea, University of Craiova, Romania

Scientific Committee-Reviewers:

Dalibor Bialek

Magdalena Grębosz

Nitish Gupta

Vehbi Neziri

Michaela Stanickova

Zengshi Chen

Andrei Jean Vasile

Alina Shamsuddin

Ozlem Coskun

Panagiotis Gioannis

Saw Chin Tan

Capusneanu Sorinel

Hassan Chizari Chizari

Tejinder Saggu

Nayan Kumar

Silvy Huang

Ivan Pogarcic

Manuela Panoiu

Sorin Ioan Deaconu

Vijay Kumar G

Eleazar Jimenez Serrano

Rawid Banchuin

Ricardo Bustillo

Agoujil Said

Gabriel Badescu

Mutamed Khatib

Seema Khanna

Tamer Khatib

Muhammet Koksai

Ankit Patel

Betül Kan

Nikos Loukeris

Satish Kumar Duraiswamy

Hung-Jen Yang

Ivan Rados

Mohamed Zahran

El Oualkadi Ahmed

Muntean Mihaela

Yang Zhang

Chunwei, Lu Wini Lu

Jaime Lloret

Mueen Uddin Awan

Giovanni Aiello

Sandra Sendra

Vasilis Christofilakis

Yilun Shang

Arion Felix

Chi Chieh-Tsung

Nikhil Raj

Payam Porkar

Chandrasekaran Subramaniam

Joao Carmo

Yin-Tsuo Huang

Daniela Litan

Vasile Paul Bresfelean

Vedat Tavas

Agnieszka Zakrzewska - Bielawska

Catalin Ionut Silvestru

Chirita Mioara

Pavel Varacha

Constantin Popescu

Ioana Adrian

Tiberiu Socaciu

Neha Srivastava

Rahul Kher

Guido Izuta

Mohamed Khater

Pravoslav Martinek

Tsvetelina Draganova

Moussaoui Mohamed

Vipul Arvindbhai Shah

Poom Kumam

Mihai Timis

Eleonora Catsigeras

Dragolea Larisa Dragolea

Mário Cesar Do Espirito Santo Ramos

Antónios S. Andreatos

Prechanon Kumkratug

Amin Daneshmand Malayeri

Julián Pucheta

Lukas Melecký

Petr Hajek

Larion Alin

Frangiskos Topalis

Dhaval Vyas

Aw Yoke Cheng

Peter Chu

Jerzy Garus

Mustafa Yagimli

Vipin Balyan

Larisa Dragolea

Karthikeyan Jayaraman

Hime Aguiar

Kostantinos Kalovrektis

Rosli Abu Bakar

Josip Music

Shaikh Abdul Hannan

Chenwen Zheng

Farhad Mehran

Mohd. Zubir Mat Jafri

K.E.Ch. Vidyasagar

Bazil Taha Ahmed

Mihaiela Iliescu

Sorinel Oprisan

Yixin Bao
 Anastasios Salis
 Cavaropol Dan Victor
 Stoican Mirela
 Valentina E. Balas
 Claudiu Mereuta
 Narendra Singh Yadav
 Inácio Fonseca
 Arvind Dhingra
 Mariya Aleksandrova
 Norazah Mohd Suki
 Zahéra Mekkioui
 Kei Eguchi
 Zakaria Zubi
 Ajay Poddar
 Ioan Susnea
 Kevin Kam Fung Yuen
 Kok Mun Ng
 Alexander N. Pisarchik
 Morale Terry
 Hsin-Jang Shieh
 Paresh Rathod
 Igor Astrov
 Valeriy Perminov
 Francisco Antunes
 Kandarpa Kumar Sarma
 Masaji Tanaka
 Radha Gupta
 Muhammad Fiaz Muhammad Fiaz
 Vladan Holcner



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table of Contents

<u>Keynote Lecture 1: A Way towards Innovation in Academic Libraries: Knowledge Management Implementation</u> <i>Octavia Madge</i>	11
<u>Plenary Lecture 1: Technology and Change Processes in Knowledge Systems</u> <i>Lesley S. J. Farmer</i>	12
<u>Plenary Lecture 2: The Effects of Innovation Poles and Science Parks on Regional Economies in Italy</u> <i>Massimiliano Ferrara</i>	13
<u>Plenary Lecture 3: Relational Databases Used for Exploring Human Sciences in the E-Learning Context</u> <i>Mirela Voicu</i>	14
<u>Plenary Lecture 4: Promoting Technological Innovation with In-service Education</u> <i>Huei-Mei Wei</i>	15
<u>Plenary Lecture 5: Analog Phase-Locked Loop Analysis</u> <i>Gennady A. Leonov</i>	16
<u>Plenary Lecture 6: Impact of Nonlinear Effects in Optical Fiber Communications</u> <i>Mario F. S. Ferreira</i>	17
<u>Plenary Lecture 7: The Second Order Characteristics Analysis by Using the Probability Density Functions of Signals and Derivatives in Two Time Instants for SSC Combiner in Fading Channels</u> <i>Dragana Krstic</i>	18
<u>Plenary Lecture 8: Impact of Rain Models towards Earth-to-Space and Terrestrial Communication Systems</u> <i>Mandeep Jit Singh</i>	20
<u>Culturally-Sensitive E-Learning Practices for Vocational Education</u> <i>Lesley Farmer</i>	21
<u>Data Mining Technology Across Disciplines</u> <i>Alan M. Safer, Lesley Farmer, Eric Chuk</i>	27
<u>Marketing Issues and Knowledge Management in Instructional Design</u> <i>Lesley Farmer</i>	33
<u>Managing the Public Relations Social Networking Arena of My Little Pony</u> <i>Christopher Farmer</i>	39
<u>Negative Reinforcement for Moral and Ethical Development: Case Study of Short Movie, "His Story"</u> <i>Charoenchai Wongwatkit, Suwanna Sombunsukho, Khomsan Reetanon, Chireen Yotinpattana</i>	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>The Development of Electronic Assignment System on Social Network for Educational Organization</u>	50
<i>Suwanna Sombunsukho ,Charoenchai Wongwatkit, Chanin Tungpantong, Nattawut Singhchai, Wee Sritippho, Ampon Suengjitsiriroj</i>	
<u>A Portable 3-Dimensional Digitizer for Computer Graphics 3D Modeling</u>	54
<i>Suriyong Lertkulvanich, Nithi Buranajant</i>	
<u>Blended Instructional Design with Activities Using Information Technology in Instructional Systems Development Subject</u>	60
<i>Nithida Buranajant</i>	
<u>The Innovative Design of Training Using the Technique of Learning Combined with Information Technology</u>	64
<i>Kasemsak Sritaratorn, Nithi Buranajant</i>	
<u>The 3D Animation Movie Title Keep Body Cleaning</u>	70
<i>Suriyong Lertkulvanich, Watanyoo Jindacharin, Kridsada Sithichaiwatthana, Benjaphon Triwittayakorn, Sarawut Keereesathaporn</i>	
<u>The Development of Weblog for Supporting e-Commerce</u>	74
<i>Vanchai Laemlaksakul, Suwanna Sombunsukho</i>	
<u>A Study on Usage Behaviors and Satisfaction of the Public Health Personnel towards HOSxP Software and After-Sales Service of Bangkok Medical Software Company Limited</u>	79
<i>Kuntida Thamwipat, Warakorn Urapha</i>	
<u>The Construction of Multimedia Computer Lessons with Interaction on Ecosystems for the First-Year Vocational Diploma Lopburi College of Agriculture and Technology</u>	86
<i>Pornpapatsorn Princhankol, Thanyaporn Phumphuang</i>	
<u>Technology and Change Processes in Knowledge Systems</u>	93
<i>Lesley Farmer</i>	
<u>The Life Cycle of Digital Reference Sources</u>	99
<i>Lesley Farmer</i>	
<u>The Design of Database System for Portfolio of Computer and Information Technology Department</u>	103
<i>Suwanna Sombunsukho, Oraya Petchurai</i>	
<u>Functional Innovation and the Clusters within the Legal Structures. Some Quantitative Remarks in an Axiological Model</u>	106
<i>Massimiliano Ferrara, Angelo Roberto Gaglioti</i>	
<u>SWOT Analysis of Method "The Multi-Dimensional Evaluation of Clusters"</u>	111
<i>Petra Maresova, Veronika Jasikova</i>	
<u>The Study of Lifestyle and Using Social Network Behaviors of the Teenagers in the College</u>	117
<i>Kuntida Thamwipat, Rattana Oralerk</i>	
<u>An E-Paradigm to Accumulate Data & Information for Participatory Approach Education Policy</u>	124
<i>Gazi Mahabubul Alam, Muhammad Rabiul Hasan, Che Hashim Bin Hassan, Aishath Farhath</i>	

<u>Preparing for Innovation by Technology Education</u>	131
<i>Huei-Mei Wei, Lung-Hsing Kuo, Hsueh-Chih Lin, Hung-Jen Yang</i>	
<u>Evaluating Innovation by CIPP Model</u>	137
<i>Huei-Mei Wei, Lung-Hsing Kuo, Hsueh-Chih Lin, Hung-Jen Yang</i>	
<u>A Study of Expected Behaviors of Curriculum Innovation in Emerging Technology</u>	143
<i>Huei-Mei Wei, Lung-Hsing Kuo, Hsueh-Chih Lin, Hung-Jen Yang</i>	
<u>How Online-Enabled Environments Increase Prices - A Game Theory Approach for Experience Products</u>	149
<i>Inma Rodriguez-Ardura, Antoni Meseguer-Artola</i>	
<u>Forging Bridges between the Concepts of Imagery and Presence for Hedonic Experiences in New Media</u>	155
<i>Inma Rodriguez-Ardura</i>	
<u>The Causalities of Tax Incidence – Basic Resources, Tax Equity and Literacy</u>	162
<i>Jaroslav Kovarnik, Eva Hamplova</i>	
<u>Value Added Tax Position and Tax Burden in the Czech Republic</u>	168
<i>Ladislav Hajek, Pavel Jedlicka, Jaroslav Kovarnik</i>	
<u>The Research on University Students' Zones of Stress Potential</u>	174
<i>Vera Strnadova, Petr Vobornik</i>	
<u>Relational Databases Used for Exploring Human Sciences in the E-Learning Context</u>	180
<i>Mirela-Catrinel Voicu</i>	
<u>Systemic Implementation of the Video Content Analysis</u>	186
<i>Sevcik Jiri</i>	
<u>The Usability of Public Databases to Assess the Performance of Clusters</u>	190
<i>Veronika Jasikova, Vaclav Zubr</i>	
<u>The Effects of Innovation Poles and Science Parks on Regional Economies in Italy</u>	196
<i>Massimiliano Ferrara, Francesco Lamperti, Roberto Mavilia</i>	
<u>Internet Buying Behaviour in the Czech Republic</u>	203
<i>Michal Pilik</i>	
<u>Current-Tunable Current-Mode First Order Allpass Section with Gain Controllability Using CCCDTAs</u>	208
<i>Sunti Tuntrakool, Piya Supavarasuwat, Winai Jaikla</i>	
<u>Electronically Tuned Current-mode Quadrature Oscillator with Independently Controllable FO and CO</u>	213
<i>Surapong Siripongdee, Peerawut Suwanjan, Winai Jaikla</i>	
<u>A Study on Heat Transfer by Electric Arcs and Performance Prediction in Gas Circuit Breaker</u>	217
<i>B. H. Bang, Y. S. Lee, H. S. Ahn, J. U. Choi, S. W. Park</i>	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Current-Tunable Current-Mode First Order Allpass Section with Gain Controllability Using CCCDTAs

SUNTI TUNTRAKOOL, PIYA SUPAVARASUWAT and WINAI JAIKLA
 Department of Engineering Education, Faculty of Industrial Education
 King Mongkut's Institute of Technology Ladkrabag
 Chalokkrung Rd., Ladkrabang, Bangkok, 10520
 THAILAND

ktsunti@kmitl.ac.th, kspiya@kmitl.ac.th, winai.ja@hotmail.com <http://webserv.kmitl.ac.th/kawinai/>

Abstract: - In this study, a current-mode first order allpass filter using current controlled current differencing transconductance amplifiers (CCCDTAs) is proposed. The features of the circuit are that: the pole frequency, phase response and current gain can be electronically controlled via the input bias current: the circuit description is very simple, consisting of 2 CCCDTAs and 1 grounded capacitor, without any component matching requirements. Consequently, the proposed circuit is very appropriate to further develop into an integrated circuit. Low input and high output impedances of the proposed configuration enable the circuit to be cascaded in current-mode without additional current buffers. The PSpice simulation results are depicted. The given results agree well with the theoretical anticipation.

Key-Words: - Current-mode, First order allpass filter, Integrated circuit, CCCDTA.

1 Introduction

In recent years, a number of papers have been published dealing with the realization of current-mode circuits due to their certain advantages compared to voltage-mode circuits [1-3]. They offer to the designer several excellent features such as inherently wide bandwidth, greater linearity, wider dynamic range, simple circuitry and low power consumption [4]. An analog filter is the main standard research topics in current-mode circuit designs. One of most popular analog current-mode filters is a first-order allpass filter (APF) or phase shifter circuit. This filter is a very useful function blocks of many analog signal processing applications. It is frequently used in many active circuits such as, phase shifters, oscillators and high-Q band-pass filters [5-9]. Especially, the first-order allpass filter with gain controllability is very useful for design in many analog circuits to avoid the use of external amplifiers, for examples quadrature oscillator [10] and multiphase sinusoidal oscillator [11] with non-interactive control for oscillation condition and oscillation frequency.

Several realizations of current-mode first-order allpass filter using different active building blocks have appeared in the literature. These include realizations using current differencing buffered amplifier (CDBA) [9], current conveyors [12-15], current controlled current conveyors (CCCIIs) [16], OTAs [17-21], differential voltage current conveyor

(DVCC) [22] current operational amplifier (COA) [23] and current differencing transconductance amplifier (CDTA) [10-11, 24-27]. The literature review of reported current-mode APFs shows that the weaknesses of these APFs are list bellows:

- use of floating capacitor which is not desirable for IC implementation
- lack of electronic adjustability
- requirement of element-matching conditions
- non-availability of the current-output from a high output impedance terminal
- uncontrollability of current gain
- requirement of external resistor

The aim of this paper is to propose a current-mode gain controllable first-order allpass filter, emphasizing on the use of the CCCDTAs. The features of the proposed circuit are that: the current gain and phase shift can be independently controlled with electronic method: the circuit employs 2 CCCDTAs and 1 grounded capacitor, which is suitable for fabricating in monolithic chip. The proposed APF also exhibits high-output and low-input impedances, which is easy cascading in the current-mode operation. The performances of the proposed circuit are illustrated by PSpice simulations, they show good agreement with the calculation.

2 Principle of Operation

2.1 Basic Concept of CCCDTA

The principle of the CCCDTA was published in 2007 by S. Siripruchyanun and W. Jaikla [28]. It was modified from the first generation CDTA [29]. The schematic symbol and the ideal behavioural model of the CCCDTA are shown in Fig. 1(a) and (b). It has finite input resistances: R_p and R_n at the p and n input ports, respectively. These parasitic resistances are equal and can be controlled by the bias current I_{B1} . The difference of the i_p and i_n currents flows from port z . The voltage v_z on z terminal is transferred into current using transconductance g_m , which flows into output terminal x . The g_m is tuned by I_{B2} . In general, CCCDTA can contain an arbitrary number of x terminals, providing currents I_x of both directions. The characteristics of the ideal CCCDTA are represented by the following hybrid matrix:

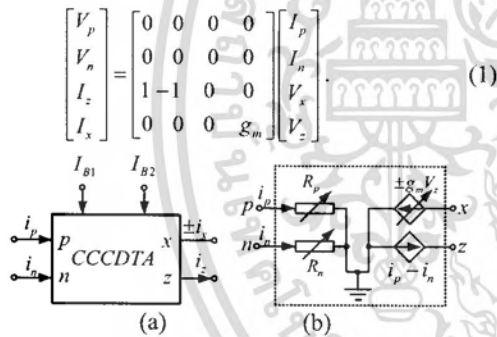


Figure 1. CCCDTA (a) Symbol (b) Equivalent circuit.

If the CCCDTA is realized using BJT technology, R_p , R_n and g_m can be respectively written as

$$R_p = R_n = \frac{V_T}{2I_{B1}}, \quad (2)$$

and

$$g_m = \frac{I_{B2}}{2V_T}. \quad (3)$$

V_T is the thermal voltage. I_{B1} and I_{B2} are the bias currents used to control the parasitic resistances and transconductance, respectively.

2.2 Proposed Current-mode First-order Allpass Filter

The proposed current-mode APF is illustrated in Fig. 2. It consists of 2 CCCDTAs and 1 grounded

capacitor. It also seen that low input and high output impedances are achieved. Considering the circuit in Fig. 2 and using CCCDTA properties in section 2.1, the current transfer function can be rewritten as

$$\frac{I_{out}(s)}{I_{in}(s)} = -g_{m1}R_{p2} \left(\frac{sC - g_{m2}}{sC + g_{m2}} \right). \quad (4)$$

From Eq. (4), the natural frequency, current gain and phase response of the proposed circuit are:

$$\omega_0 = \frac{g_{m2}}{C}, \quad (5)$$

$$G(\omega) = \left| \frac{I_{out}}{I_{in}} \right| = g_{m1}R_{p2}, \quad (6)$$

and

$$\phi(\omega) = -2 \tan^{-1} \left(\frac{\omega C}{g_{m2}} \right). \quad (7)$$

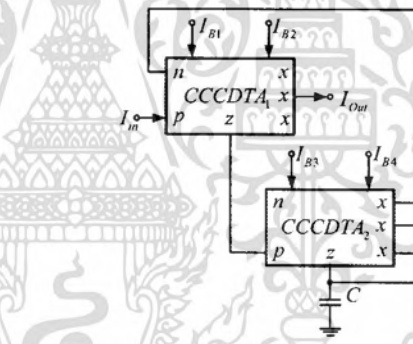


Figure 2. Proposed current-mode first order allpass filter.

If $g_{m1} = I_{B2}/2V_T$, $R_{p2} = V_T/2I_{B3}$ and $g_{m2} = I_{B4}/2V_T$, the natural frequency, current gain and phase response of the proposed circuit are written as

$$\omega_0 = \frac{I_{B4}}{2V_T C}, \quad (8)$$

$$G(\omega) = \left| \frac{I_{out}}{I_{in}} \right| = \frac{I_{B2}}{4I_{B3}}, \quad (9)$$

and

$$\phi(\omega) = -2 \tan^{-1} \left(\frac{2V_T \omega C}{I_{B4}} \right). \quad (10)$$

From Eqs. (8)-(10), it can be seen that the current gain can be adjusted electronically/independently from the natural frequency and phase responses by

varying I_{B2} or I_{B3} while the natural frequency and phase response can be electronically adjusted by I_{B4} .

3 Simulation Results

To prove the performances of the proposed filter, the PSPICE simulation program was used for the examination. Internal construction of CCCDTA used in simulation is shown in Fig. 3. The PNP and NPN transistors employed in the proposed circuit were simulated by using the parameters of the PR200N and NR200N bipolar transistors of ALA400 transistor array from AT&T [30]. The circuit was biased with $\pm 2.5V$ supply voltages, $C=2nF$, $I_{B1}=I_{B3}=50\mu A$, $I_{B2}=200\mu A$ and $I_{B4}=100\mu A$. Simulated gain and phase responses of the proposed APF are given in Fig. 4. It can be found that the simulated gain and phase responses are slightly deviated from ideal responses. Phase response for different I_{B4} is shown in Fig. 5. This result confirms that the angle natural frequency can be electronically controlled by setting I_{B4} as shown in Eq. (10).

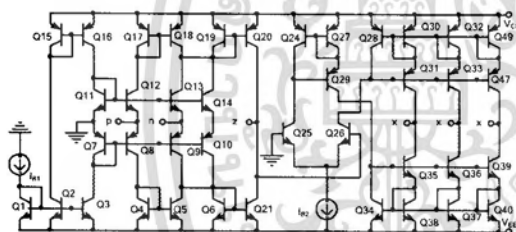


Figure 3. Internal construction of CCCDTA.

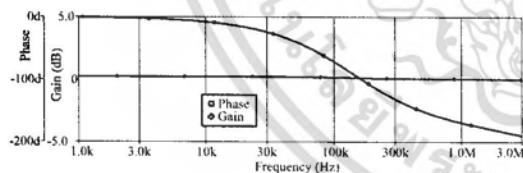


Figure 4. Gain and phase response of the first order allpass filter.

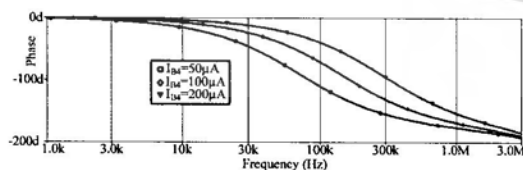


Figure 5. Phase response for different I_{B4} .

The time-domain response of the proposed filter is shown in Fig. 6 where a sine wave of $25\mu A$ amplitude and $0.1MHz$ is applied as the input to the filter. The output currents for different values of I_{B2} are shown in Fig. 7. It is seen that the current gain can be electronically/independently adjusted from the natural frequency and its phase shift as expressed in Eq. (9).

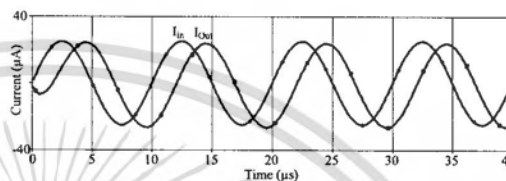


Figure 6. Time domain response of the proposed allpass filter.

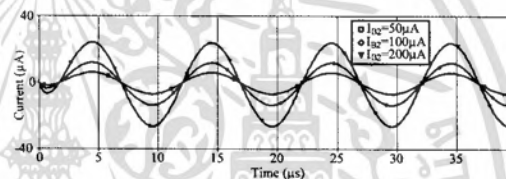


Figure 7. The simulated sinusoidal output waveforms for different I_{B2} .

4 Conclusion

This paper proposes an electronically tunable current-mode first-order allpass filter with gain controllability. It consists of 2 CCCDTAs and 1 grounded capacitor. So it is easy to fabricate in IC form to use in battery-powered or portable electronic equipments such as wireless communication devices. The PSpice simulation results were depicted, and agreed well with the theoretical anticipation.

Acknowledgement

Research reported in this publication was supported by King Mongkut's Institute of Technology Ladkrabag (Grant No. 2556-02-03019).

References:

- [1] N. Herencsar, A. Lahiri, K. Vrba, J. Koton, "An electronically tunable current-mode quadrature oscillator using PCAs,"

- International Journal of Electronics, vol. 99, pp. 1-13, 2012
- [2] J.-W. Horng, "Current-mode highpass, bandpass and lowpass filters using followers," *Microelectronics International*, vol. 29, pp.10-14, 2012.
- [3] B. Singh, A. K. Singh, R. Senani, "New universal current-mode biquad using only three ZC-CFTAs," *Radioengineering*, vol. 21, pp. 273-281, 2012.
- [4] C. Toumazou, F. J. Lidgely and D. G. Haigh, "Analogue IC design: the current-mode approach," Peter Peregrinus, London, 1990.
- [5] R. Schaumann, E. Van Valkenburg, Design of analog filters. Oxford University Press. New York, 2001.
- [6] D. J. Comer, J. E. McDermid "Inductorless bandpass characteristics using all-pass networks," *IEEE Transactions on Circuits Theory*, vol. 15, no. 4, pp. 501-503, 1968.
- [7] B. Metin, N. Herencsar, K. Pal, "Supplementary first-order all-pass filters with two grounded passive elements using FDCCII," *Radioengineering*, vol. 20, no. 2, pp. 433-4437, 2011.
- [8] J.-W. Horng, "DVCCs based high input impedance voltage-Mode first-order allpass, highpass and lowpass filters employing grounded capacitor and resistor," *Radioengineering*, vol. 19, no. 4, pp. 653-656, 2010.
- [9] A. Toker, S. Özoğuz, O. Çiçekoğlu, C. Acar, "Current mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration," *IEEE Trans. Circuit and System-II : Analog and Digital Signal Processing*, vol. 47, pp. 949-954, 2000.
- [10] A. Ü. Keskin and D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings: Circuits, Devices and Systems*, vol. 153, no. 3, pp. 214-218, 2006.
- [11] W. Jaikla, P. Prommee, "Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass filters with only grounded passive elements," *Radioengineering*, vol. 20, no. 3, pp. 594-599, 2011.
- [12] M. Higashimura, Y. Fukui, "Realization of current-mode allpass networks using a current conveyor," *IEEE Trans. Circuit and System*, vol. 37, pp. 660-661, 1990.
- [13] S. Maheshwari, I. A. Khan, "Novel first-order current-mode allpass sections using CCIII," *Active and Passive Elec. Comp*, vol. 27, pp. 111-117, 2004.
- [14] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung, H. L. Liu and C. T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCIIIs," *International Journal of Electronics*, vol. 93, pp. 613-621, 2006.
- [15] M. Un, F. Kacar, "Third generation current conveyor based current-mode first order all-pass filter and quadrature oscillator," *Istanbul University - Journal of Electrical and Electronics engineering*, vol. 8, no. 1, pp. 529-535, 2008.
- [16] P. Singthong, M. Siripruchyanun, W. Jaikla, "Electronically controllable first-order current-mode allpass filter using CCCIIIs and its application," *Proceedings of the 18th International Conference Mixed Design of Integrated Circuits and Systems (MIXDES)*, pp. 314-318, 2011.
- [17] T. Tsukutani, M. Ishida, Y. Fukui, S. Tsuiki, "A general class of current-mode high-order OTA-C filters," *International Journal of Electronics*, vol. 81, no. 6, pp. 663-669, 1996.
- [18] B. M. Al-Hashimi, F. Dudek and Y. Sun, "Current-mode delay equalizer design using multiple output OTAs," *Analog Integrated Circuits and Signal Processing*, vol. 24, no. 2, pp. 16-169, 2000.
- [19] C. M. Chang, B. M. Al-Hashimi, "Analytical synthesis of current-mode high-order OTA-C filters," *IEEE Trans. on Circuits and Systems-I*, vol. 50, no.9, pp. 1188-1192, 2003.
- [20] C. Psychalinos, K. Pal, "A novel all-pass current-mode filter realized using a minimum number of single output OTAs," *Frequenz*, pp. 30-32, 2010.
- [21] B. Metin, K. Pal, S. Minaei, O. Çiçekoğlu, "Trade-offs in the OTA-based analog filter design," *Analog Integrated Circuits and Signal Processing*, vol. 60, pp. 205-213, 2000.
- [22] S. Minaei, M. A. Ibrahim "General configuration for realizing current-mode first-order all-pass filter using DVCC," *Int. J. Electron.*, vol. 92, no. 6, pp. 347-356, 2005.
- [23] S. Kilinc and U. Cam "Current-mode first-order allpass filter employing single current operational amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 41, pp. 43-45, 2004.
- [24] W. Jaikla, M. Siripruchyanun, J. Bajer and D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol. 17, pp. 33-40, 2008.

- [25] W. Jaikla, M. Siripruchyanun, D. Biolek, V. Biolkova, "High-output-impedance current-mode multiphase sinusoidal oscillator employing current differencing transconductance amplifier-based allpass filters," *Int. J. Electron.*, vol. 97, no. 7, pp. 811–826, 2010.
- [26] W. Tangsrirat, W. Tanjaroen, T. Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections," *Int. J. Electron. Commu. (AEU)*, vol. 63, pp. 616–622, 2009.
- [27] A. Lahiri, A. Chowdhury, "A novel first-order current-mode all-pass filter using CDTA," *Radioengineering*, vol. 18, no. 3, pp. 300–305, 2009.
- [28] M. Siripruchyanun, W. Jaikla "Realization of current controlled current differencing transconductance amplifier (CCCDTA) and its applications," *ECTI Transactions on Electrical Engineering, Electronics, and Communications*, vol. 5, pp. 41–50, 2007.
- [29] D. Biolek "CDTA – building block for current-mode analog signal processing," *Proceedings of the European conference on circuit theory and design*, pp. 397–400, 2003.
- [30] D. R. Frey "Log-domain filtering: an approach to current-mode filtering," *IEE Proc. Cir. Dev. Syst.*, vol. 140, pp. 406–416, 1993.

ข้อมูลประวัติคณะผู้วิจัย

ประวัติส่วนตัว

ชื่อ-สกุล นายสันติ ตันตระกูล

ตำแหน่งปัจจุบัน อาจารย์ประจำสาขาสาขาวิชาวิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่ 1 ซอยฉลองกรุง 1 แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520 โทรศัพท์ 0-2329-8443 โทรสาร 0-2329-8443 E-mail : ktsunti@kmitl.ac.th

ประวัติการศึกษา

ปีจบการศึกษา	ระดับปริญญา (ตรี/โท/เอก)	อักษรย่อปริญญา และชื่อเต็ม	สาขาวิชา/วิชาเอก	ชื่อสถาบันการศึกษา และประเทศ
พ.ศ. 2539	ปริญญาตรี	ค.อ.บ (ครุศาสตร์อุตสาหกรรมบัณฑิต)	วิศวกรรมโทรคมนาคม	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประเทศไทย
พ.ศ. 2547	ปริญญาโท	M.S. (Master of Science)	Electrical Engineering	Vanderbilt University Nashville TN USA.

สาขาวิชาการที่มีความชำนาญพิเศษ

- เทคโนโลยีการศึกษา
- สาขาวิชาอิเล็กทรอนิกส์ และสาขาวิชาคอมพิวเตอร์
- วิชาการสำรวจและแผนที่

งานวิจัยที่ทำเสร็จแล้ว

ชื่อแผนงานวิจัยและ/หรือโครงการวิจัย	ปีที่พิมพ์	การเผยแพร่	แหล่งทุน	สถานภาพในการทำวิจัย
"เครื่องบันทึกรูปแบบการแพร่กระจายคลื่นของสายอากาศชนิดกระเป่าหัวแบบอัตโนมัติ"	1994	วารสารคอมพิวเตอร์, ปีที่ 20, ฉบับที่ 107	-	หัวหน้าโครงการ 100%
Wavelet methods for spike detection in mouse renal sympathetic nerve activity	2007	IEEE transactions on biomedical engineering Vol. 54, No. 1	Vanderbilt University	ผู้วิจัยร่วม 50%
Norepinephrine Transporter-Deficient Mice Exhibit Excessive Tachycardia and Elevated Blood Pressure With Wakefulness and Activity	2004	Circulation: Journal of American Heart Association, Vol. 10, No. 110	Vanderbilt University	ผู้วิจัยร่วม 50%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High Output Impedance Current-mode Universal Filter With Independent Control of Pole Frequency and Quality Factor	2012	The 11th WSEAS International Conference on INSTRUMENTATION, MEASUREMENT, CIRCUITS and SYSTEMS (IMCAS '12), pp. 88-92, April 18-20, 2012, Rovaniemi, Finland, ISBN: 978-1-61804-085-5	-	ผู้วิจัยร่วม 33.33%
---	------	--	---	------------------------



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้