



รายงานการวิจัยฉบับสมบูรณ์

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ควบคุม

ได้แบบอิเล็กทรอนิกส์

Synthesis and Design of Voltage-Mode Universal Filter with

Electronic Controllability

นายวินัย ใจกล้า

สาขา.....
เลขทะเบียน 137772
พ.ศ. 2558

b. 12698854
i.

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2557

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการ (ภาษาไทย) การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ควบคุม
ได้นานอิล็กทรอนิกส์

แหล่งเงิน เงินรายได้คณะครุศาสตร์อุตสาหกรรม.....

ประจำปีงบประมาณ.....2557.....จำนวนเงินที่ได้รับการสนับสนุน 98,000.....บาท

ระยะเวลาทำการวิจัย.....1.....ปี ตั้งแต่ 1.ต.ค.2556.....ถึง 30.ก.ย. 2557.....

ชื่อ-สกุล หัวหน้าโครงการ และผู้ร่วมโครงการวิจัย พร้อมระบุ หน่วยงานต้นสังกัด

นายวินัย ใจกล้า สาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม.....

บทคัดย่อ

งานวิจัยนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดัน
หนึ่งอินพุต-สามเอาต์พุตที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่ใช้วงจรขยายกันชนผลต่างแรงดันอินพุต
(Voltage differencing differential input buffered amplifier: VD-DIBA) โดยวงจรกรองความถี่ที่
นำเสนอมีคุณสมบัติดังนี้ (1) ใช้วงจรขยายกันชนผลต่างแรงดันอินพุตเป็นอุปกรณ์แอ็กทิฟ 2 วงจร ตัวเก็บ
ประจุที่ต่อลงกราวด์ 2 ตัว (2) วงจรสามารถให้การตอบสนองการทำงานได้ 3 ฟังก์ชันพร้อมกัน คือ ฟังก์ชัน
กรองผ่านความถี่สูง กรองผ่านความถี่ต่ำและกรองผ่านแถบความถี่ (3) สามารถควบคุมความถี่ธรรมชาติ
และควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ (4) มีค่าความความต้านทานอินพุตสูง ด้วยคุณสมบัติ
ดังกล่าววงจรที่นำเสนอจึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม สมรรถนะของวงจรกรองความถี่ที่นำเสนอถูก
ทดสอบผ่านการจำลองผลการทำงานด้วยโปรแกรม PSPICE และการทดลองต่อวงจรจริง โดยใช้ไอซีเบอร์
LT1228 และ AD830 เป็นโครงสร้างวงจรภายในของวงจรขยายกันชนผลต่างแรงดันอินพุต พบว่า การ
ทำงานของวงจรกรองความถี่ที่นำเสนอมีความสอดคล้องกับที่คาดการณ์ไว้ในทางทฤษฎี

คำสำคัญ : วงจรกรองความถี่, วงจรขยายกันชนผลต่างแรงดันอินพุต, วงจรรวม, โหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Research Title: Synthesis and Design of Voltage-Mode Universal Filter with Electronic Controllability.

Researcher: Mr. Winai Jaikla

Faculty: Industrial Education Department: Engineering Education

ABSTRACT

In this research, the voltage-mode universal biquadratic filter with single-input three-outputs configuration employing Voltage differencing differential input buffered amplifier (VD-DIBA) is proposed. The features of the proposed filter are that: (i) employs two VD-DIBAs as active element with two grounded capacitors, (ii) simultaneous availability of low-pass, band-pass and high-pass responses, (iii) the quality factor and nature frequency can be tuned electronically, (iv) high input impedance. With this topology, the proposed filter is well suited for integrated circuit implementation. The theoretical results are verified by PSPICE simulation and experimental results using VD-DIBA constructing form the available commercial IC LT1228 and AD830. The given results agree well with the theoretical anticipation.

Keywords : Filter, VD-DIBA, Integrated circuit, Voltage-mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานการวิจัยเรื่องการออกแบบการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่โหมดแรงดันที่ควบคุมได้แบบอิเล็กทรอนิกส์ สำเร็จได้เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูล ข้อเสนอแนะ คำปรึกษาแนะนำ ความคิดเห็น และกำลังใจแก่ผู้วิจัยๆ ขอขอบคุณอาจารย์ทุกท่านของคณะครุศาสตร์อุตสาหกรรม ที่ได้ให้คำแนะนำและกำลังใจในการทำงาน การวิจัยครั้งนี้ได้รับทุนสนับสนุนการวิจัยจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จากแหล่งทุน เงินรายได้คณะครุศาสตร์อุตสาหกรรม ประจำปีงบประมาณ พ.ศ.2557

นายวินัย ใจกล้า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
1.1 วิธีดำเนินการวิจัย.....	2
2.1 คุณสมบัติของวงจรรองความถี่หลายหน้าที่โหมดแรงดันที่มีผู้นำเสนอมาแล้ว.....	11
5.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่ที่นำเสนอกับวงจรที่เคยมีผู้นำเสนอมาแล้ว.....	35



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา แลจต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่	หน้า
2.1 วงจรชยายกันชนผลต่างแรงดันอินพุต (ก) สัญลักษณ์ (ข) วงจรเทียบเคียง.....	4
2.2 ระบบของวงจรรองความถี่.....	5
2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองผ่านความถี่ต่ำในทางอุดมคติ.....	7
2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองผ่านความถี่สูงในทางอุดมคติ.....	7
2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองผ่านแถบความถี่ในทางอุดมคติ.....	8
2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองแถบความถี่หยุดในทางอุดมคติ.....	8
2.7 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองผ่านทุกความถี่ในทางอุดมคติ.....	9
3.1 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรรองความถี่.....	14
3.2 วงจรรองความถี่หลายหน้าที่ที่สังเคราะห์และออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.1.....	16
3.3 วงจรเทียบเคียงของ VD-DIBA เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	20
3.4 วงจรรองความถี่เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	21
4.1 โครงสร้างภายในของ VD-DIBA.....	25
4.2 ผลตอบสนองทางขนาด.....	26
4.3 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B	26
4.4 ผลตอบสนองทางโดเมนเวลาของแต่ละฟังก์ชันเทียบกับสัญญาณอินพุต.....	27
4.5 ขนาดของแรงดันเอาต์พุตเทียบกับขนาดของแรงดันอินพุต.....	27
4.6 ความผิดเพี้ยนทางฮาร์มอนิกสร่วมของแต่ละฟังก์ชันเทียบกับขนาดของแรงดันอินพุต.....	28
4.7 ผลตอบสนองทางขนาดของวงจรรองความถี่ที่ได้จากการทดลองจริง.....	29
4.8 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำ.....	30
4.9 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูง.....	31
4.10 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่.....	32
4.11 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B ที่ได้จากทดลอง.....	33

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองความถี่เป็นวงจรหนึ่งที่สำคัญและมีการนำไปใช้งานอย่างกว้างขวางในงานด้านวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ จนอาจกล่าวได้ว่าอุปกรณ์อิเล็กทรอนิกส์ทุกอย่างจะมีวงจรกรองความถี่เป็นส่วนประกอบอยู่ ตัวอย่างเช่น ระบบสื่อสาร ระบบเครื่องมือวัด และระบบอิเล็กทรอนิกส์กำลัง [1-2] เป็นต้น ส่วนมากแล้ววงจรกรองความถี่มักจะถูกพัฒนาให้เป็นวงจรกรองความถี่แบบหลายหน้าที่ (Universal filter) ที่มีข้อดีกว่าวงจรกรองความถี่ทั่วไป คือ เป็นวงจรที่สามารถให้การตอบสนองได้หลายแบบ โดยที่ไม่ต้องเปลี่ยนแปลงโครงสร้างของวงจร อีกทั้งยังสามารถนำไปต่อкасцепเป็นวงจรกรองความถี่อันดับสูงได้

ในปัจจุบันอุปกรณ์อิเล็กทรอนิกส์แบบพกพาได้เข้ามามีบทบาทต่อชีวิตมนุษย์เป็นอย่างมาก โดยวงจรที่อยู่ข้างในอุปกรณ์เหล่านี้จะต้องมีขนาดเล็ก บริโภคกำลังงานต่ำ สามารถทำงานที่แรงดันต่ำๆ ได้ เนื่องจากต้องใช้แบตเตอรี่เป็นแหล่งจ่ายกำลังงาน นอกจากนี้วงจรจะต้องสามารถควบคุมแบบอิเล็กทรอนิกส์ได้ เพราะปัจจุบันอุปกรณ์อิเล็กทรอนิกส์มักจะใช้ไมโครคอนโทรเลอร์หรือไมโครโปรเซสเซอร์ ควบคุมการทำงานทั้งหมด

จากการศึกษาพบว่าได้มีนักวิจัยได้นำเสนอวงจรกรองความถี่หลายหน้าที่โหมดแรงดันโดยใช้ อุปกรณ์แอกทีฟที่แตกต่างกันไป [3-18] อย่างไรก็ตามวงจรเหล่านั้นยังมีข้อด้อยดังต่อไปนี้

- ไม่สามารถควบคุมความถี่โพลและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ [3-16]
- ใช้อุปกรณ์พาสซีฟจำนวนมากโดยเฉพาะตัวต้านทาน [3-17]
- ใช้อุปกรณ์แอกทีฟมากกว่าสองตัว [3-5,9,11-12,15-16,18]
- ใช้อุปกรณ์พาสซีฟแบบลอยซึ่งไม่เหมาะสมที่จะสร้างเป็นวงจรรวม [3-7, 9-10,12-16]
- ความต้านทานที่อินพุตไม่สูงซึ่งไม่เหมาะสมที่จะนำไปต่อкасцепในโหมดแรงดัน [3-4,6-7,10,13-14,16]

จากปัญหาที่ได้นำเสนอหลักการข้างต้น ในงานวิจัยนี้จึงมีวัตถุประสงค์ เพื่อสังเคราะห์และ ออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่สามารถควบคุมการทำงานได้แบบอิเล็กทรอนิกส์โดยใช้ อุปกรณ์วงจรขยายกันชนผลต่างแรงดันอินพุต (Voltage differencing differential input buffered amplifier: VD-DIBA)

1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน

1.2.2 เพื่อทดสอบสมรรถนะของวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ได้สังเคราะห์และ ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE และการทดลองจริง

1.2.3 เพื่อผลิตบทความวิจัยที่มีคุณภาพสามารถตีพิมพ์ในวารสารนานาชาติที่อยู่ในฐานข้อมูล SCOPUS หรือ ISI

1.2.4 เพื่อยกระดับ Ranking ของสถาบันให้สอดคล้องกับภาวะการวิจัยทางเทคโนโลยี อุตสาหกรรมที่ยั่งยืนอย่างแท้จริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของการวิจัย

- 1.3.1 วงจรกรองความถี่โหมดแรงดันใช้ VD-DIBA เป็นอุปกรณ์แอกทีฟไม่เกิน 2 ตัว
- 1.3.2 วงจรไม่ต้องใช้ตัวต้านทานภายนอก
- 1.3.3 สามารถควบคุมความถี่โพลและควอลิตีแฟกเตอร์ได้แบบวิธีทางอิเล็กทรอนิกส์
- 1.3.4 สามารถทำงานได้ในย่านความถี่สูงถึงระดับเมกะเฮิรซ์ (MHz)
- 1.3.5 วงจรที่สร้างขึ้นใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด
- 1.3.6 วงจรสามารถให้ผลตอบสนองทางแอกต์พุดได้ 3 ฟังก์ชันพร้อมกัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ (Low-pass filter: LP) กรองผ่านความถี่สูง (High-pass filter: HP) และฟังก์ชันกรองแถบความถี่ผ่าน (Band-pass filter: BP)

1.4 วิธีดำเนินการวิจัย

ในงานวิจัยนี้มีวิธีดำเนินการวิจัยดังตารางที่ 1.1

ตารางที่ 1.1 วิธีดำเนินการวิจัย

กิจกรรม	สถิติที่ใช้	รูปแบบดำเนินการ	ผลลัพธ์
ศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้อง	-	ศึกษาข้อมูลจาก วารสาร/เอกสาร/ตำรา/งานวิจัย/เว็บไซต์ ในหัวข้อดังต่อไปนี้ 1. การทำงานและจุดเด่นของอุปกรณ์แอกทีฟที่จะใช้ 2. หลักการของวงจรกรองความถี่ 3. งานวิจัยที่เกี่ยวข้อง	ได้ข้อมูลพื้นฐานในการพัฒนาวงจร
สังเคราะห์และออกแบบวงจรกรองความถี่	-	1. กำหนดสมรรถนะของวงจร 2. ศึกษาหลักการของวงจรที่จะสังเคราะห์และออกแบบ 3. สังเคราะห์และออกแบบวงจร 4. วิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์และออกแบบไว้	ได้โครงสร้างวงจรกรองความถี่ที่มีสมรรถนะตามที่ต้องการ
จำลองการทำงานและอภิปรายผลการจำลอง	-	1. จำลองการทำงานของวงจรด้วยโปรแกรม PSPICE 2. วิเคราะห์และเก็บผลการจำลองที่ได้จากโปรแกรม PSPICE 2. เปรียบเทียบผลการจำลองกับทางทฤษฎี 3. อภิปรายผลการจำลอง	ได้ผลการจำลองการทำงานและวงจรกรองความถี่ที่ผ่านการจำลองสมรรถนะ
ทดสอบวงจรด้วยการต่อวงจรจริงอภิปรายผลการทดสอบ	-	1. ออกแบบแผ่นวงจรพิมพ์โดยใช้โปรแกรมสำเร็จรูป 2. สร้างแผ่นวงจรพิมพ์และนำอุปกรณ์ลงแผ่นวงจร 3. ทดสอบ วิเคราะห์และเก็บผลการทดลองวงจร 4. เปรียบเทียบผลการทดสอบกับทางทฤษฎี	ได้ผลทดสอบการทำงานและวงจรกรองความถี่ที่ผ่านการทดสอบสมรรถนะ
เปรียบเทียบคุณสมบัติของวงจรที่ได้สังเคราะห์และออกแบบไว้กับวงจรที่ได้มีผู้นำเสนอมาแล้ว	-	1. เปรียบเทียบคุณสมบัติของวงจร 2. อภิปรายผลการเปรียบเทียบ 3. หากวงจรมีคุณสมบัติดีกว่าวงจรที่ได้มีผู้นำเสนอมาแล้วต้องวิเคราะห์หาเหตุผลเพิ่มเติม	ได้ผลเปรียบเทียบคุณสมบัติของวงจร
6. สรุปผล เตรียมต้นฉบับเพื่อส่งตีพิมพ์		จัดพิมพ์ต้นฉบับเพื่อตีพิมพ์และรายงานวิจัย	ได้งานวิจัยที่ได้รับการตีพิมพ์และรายงานวิจัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย

1.5.1 ได้วงจรรองความถี่ที่มีโครงสร้างไม่ซับซ้อนทำให้สะดวกต่อการนำไปสร้างเป็นวงจรรวม และต่อใช้งานจริงโดยใช้ไอซีที่มีขายตามท้องตลาด

1.5.2 นำผลงานวิจัยที่ได้ไปประยุกต์ใช้ในการเรียนการสอน

1.5.3 นำผลงานวิจัยที่ได้ไปตีพิมพ์ในวารสารวิชาการระดับนานาชาติที่อยู่ในฐานข้อมูล Scopus หรือ ISI เพื่อยกระดับ Ranking ของมหาวิทยาลัย

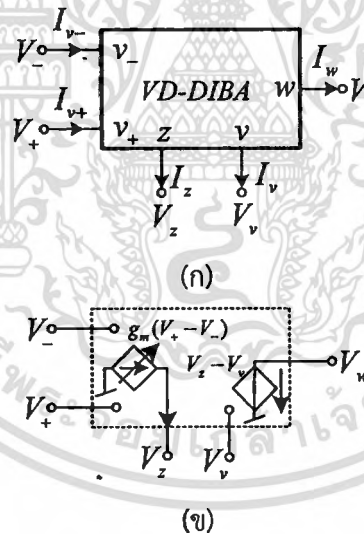


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

2.1 ทฤษฎีเบื้องต้นของวงจรรขยายกันชนผลต่างแรงดันอินพุต

วงจรรขยายกันชนผลต่างแรงดันอินพุต (Voltage differencing differential input buffered amplifier : VD-DIBA) เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มี 5 ขั้ว โดย VD-DIBA ได้นำเสนอครั้งแรกโดย Biolek และคณะ ในปี ค.ศ. 2008 [19] แล้วในเวลาต่อมาก็มีการนำเสนอโครงสร้างภายในของ VD-DIBA ที่ประกอบไปด้วยไอซีสำเร็จรูป [20] ในจำนวน 5 ขั้วของ VD-DIBA สามารถแบ่งออกได้เป็น 2 กลุ่มคือ ขั้วอินพุต 3 ขั้ว (v_- , v_+ และ v) ขั้วกระแสและแรงดันเอาต์พุตอีกอย่างละขั้ว (z และ w) โดยสัญลักษณ์และวงจรเทียบเคียงของ VD-DIBA แสดงได้ดังภาพที่ 2.1 (ก) และ (ข) ตามลำดับ จากสัญลักษณ์ในภาพที่ 2.1 (ก) ขั้วอินพุต v_- , v_+ และ v จะมีความต้านทานสูงมาก ผลต่างของแรงดันที่ขั้ว v_- และ v_+ จะถูกส่งไปเป็นกระแสที่ขั้ว z ผ่านทางความนำถ่ายโอน (transconductance: g_m) ซึ่งโดยทั่วไปค่า g_m จะสามารถปรับได้แบบอิเล็กทรอนิกส์ ซึ่งในทางอุดมคติขั้ว z จะมีความต้านทานสูงมาก ส่วนผลต่างของแรงดันที่ขั้ว z และขั้ว v จะส่งไปแรงดันเอาต์พุตที่ขั้ว w โดยในทางอุดมคติขั้ว w จะมีความต้านทานต่ำมาก จากคุณสมบัติที่ได้กล่าวมาข้างต้นสามารถแสดงด้วยสมการในเชิงเมทริกซ์ได้ดังสมการที่ (2.1)



ภาพที่ 2.1 วงจรรขยายกันชนผลต่างแรงดันอินพุต (ก) สัญลักษณ์ (ข) วงจรเทียบเคียง

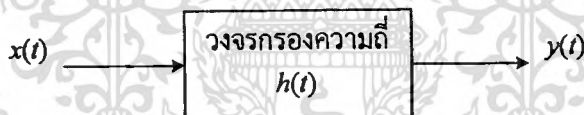
$$\begin{pmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ V_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (2.1)$$

2.2 หลักการของวงจรกรองความถี่

วงจรกรองความถี่เป็นวงจรที่มีบทบาทสำคัญวงจรหนึ่งในทางด้านวิศวกรรมไฟฟ้าในสาขาต่างๆ มากมาย และเป็นวงจรที่เป็นส่วนประกอบสำคัญของระบบสื่อสารโทรคมนาคมต่างๆ เช่น ในระบบการกระจายเสียง (Broadcasting systems) ระบบสื่อสารดาวเทียม (Satellite systems) เป็นต้น วงจรกรองความถี่สามารถแบ่งออกเป็นประเภทใหญ่ๆ ได้ 2 ประเภท ได้แก่ วงจรกรองความถี่แบบดิจิทัล (Digital filter) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (Discrete-time signals) และวงจรกรองความถี่แบบแอนะล็อก (Analog filter) ซึ่งเป็นวงจรกรองความถี่ที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous-time signals) โดยวงจรกรองแบบแอนะล็อกนั้นยังสามารถแบ่งออกเป็นประเภทย่อยๆ ได้ อีก 2 ประเภท คือ วงจรกรองความถี่ประเภทพาสซีฟ (Passive filter) ซึ่งเป็นวงจรกรองความถี่ที่สร้างจากอุปกรณ์พาสซีฟ เช่น ตัวเหนี่ยวนำและตัวต้านทาน หรือสร้างมาจากตัวต้านทานและตัวเก็บประจุ และวงจรกรองความถี่อีกประเภทหนึ่ง คือ วงจรกรองความถี่ประเภทแอคทีฟ (Active filter) เป็นวงจรกรองความถี่ที่สร้างมาจากอุปกรณ์ประเภทแอคทีฟ เช่น ออปแอมป์ OTA วงจรสายพานกระแส ฯลฯ ต่อร่วมกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทานและตัวเก็บประจุ เป็นต้น [21], [22], [23], [24]

รายละเอียดของวงจรกรองความถี่ที่จะกล่าวถึงเพื่อเป็นพื้นฐานเบื้องต้นนั้น จะเป็นหลักการโดยทั่วไปของวงจรกรองความถี่ และจะเป็นการกล่าวถึงรูปแบบโดยทั่วไปของสมการการถ่ายโอนของวงจรกรองความถี่แบบแอนะล็อกที่มีรูปแบบของสมการการถ่ายโอนของวงจรเป็นแบบไบควอด (Biquadratic function) หรือสมการอันดับสอง (Second order) เป็นหลัก

ระบบของวงจรกรองความถี่สามารถเขียนแสดงได้ดังภาพที่ 2.2



ภาพที่ 2.2 ระบบของวงจรกรองความถี่

เมื่อ $x(t)$ คือ สัญญาณทางด้านขาเข้า

$y(t)$ คือ สัญญาณทางด้านขาออก

และ $h(t)$ คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ (Impulse response) ของระบบ

ถ้าให้วงจรกรองความถี่ภายใต้การพิจารณาเป็นระบบที่มีคุณสมบัติเป็นแบบคอซอล (Causal) เป็นแบบเชิงเส้น (Linear) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time - invariant) แล้ว $y(t)$ จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงให้อยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int_0^t h(t-\tau)x(\tau)d\tau \quad (2.2)$$

เมื่อทำการแปลงลาปลาซของสมการที่ (2.2) จะได้ผลการแปลงลาปลาซคือ

$$Y(s) = H(s)X(s) \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย $Y(s)$, $X(s)$ และ $H(s)$ คือผลการแปลงลาปลาซของ $y(t)$, $x(t)$ และ $h(t)$ ตามลำดับ

เมื่อพิจารณาบนแกนความถี่ $s = j\omega$ สมการที่ (2.2) สามารถเขียนแสดงอยู่ในรูปส่วนประกอบของขนาดและเฟสได้ดังนี้ คือ

$$|Y(s)| = |H(s)||X(s)| \quad (2.4)$$

และ

$$\varphi_{Y(j\omega)} = \varphi_{H(j\omega)} + \varphi_{X(j\omega)} \quad (2.5)$$

โดย $\varphi_{Y(j\omega)}$ คือ ค่าเฟสของ $Y(j\omega)$, $\varphi_{H(j\omega)}$ คือ ค่าเฟสของ $H(j\omega)$ และ $\varphi_{X(j\omega)}$ คือ ค่าเฟสของ $X(j\omega)$ [21], [22], [23], [24]

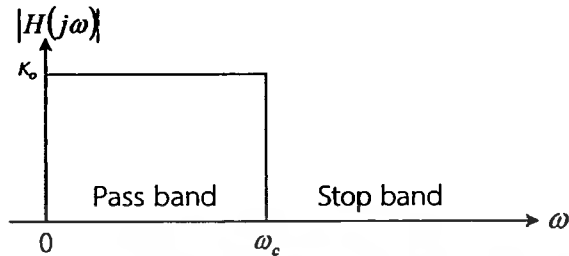
หลักการโดยทั่วไปของวงจรกรองความถี่นั้น คือ ทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ตัวอย่างที่เห็นได้ชัด เช่น ในการส่งสัญญาณวิทยุซึ่งสัญญาณที่ส่งมาจากทางด้านสถานีส่งนั้นจะเป็นสัญญาณที่มาจากทุกๆ สถานีที่ทำการกระจายเสียง รวมทั้งสัญญาณรบกวนที่เกิดขึ้นขณะทำการกระจายเสียง การปรับค่าความถี่เพื่อรับฟังรายการจากสถานีใดสถานีหนึ่งนั้น จะทำได้โดยการกรองเอาสัญญาณของสถานีอื่นๆ ที่ไม่ต้องการฟังรวมทั้งสัญญาณรบกวนออก ให้เหลือเพียงสัญญาณของสถานีที่ต้องการจะรับฟังเท่านั้น โดยเมื่อพิจารณาสมการที่ (2.4) จะเห็นได้ว่าขนาดของสัญญาณทางด้านขาออกนั้นเป็นผลคูณของค่าขนาดของสัญญาณขาเข้ากับค่าขนาดของฟังก์ชันของการตอบสนองในเชิงความถี่ (Frequency response function) ของวงจรกรองความถี่ ถ้าหากค่าฟังก์ชันขนาด (Magnitude Function) ของ $H(j\omega)$ มีค่าเท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง ω_{s1} และ ω_{s2} ก็แสดงว่าสัญญาณทางด้านขาออกจะมีค่าขนาดเท่ากับศูนย์ ไม่ว่าสัญญาณทางด้านขาเข้านั้นจะมีค่าเท่าไรอยู่ในช่วง ω_{s1} , ω_{s2} ซึ่งโดยทั่วไปช่วงความถี่นี้จะเรียกว่าแถบหยุด (Stop band) ของวงจร $H(j\omega)$ นั้น ในทำนองเดียวกันเมื่อค่าฟังก์ชันของขนาดของ $H(j\omega)$ มีค่าไม่เท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง ω_{p1} และ ω_{p2} ก็จะทำให้สัญญาณทางด้านขาออกจะมีค่าขนาดเป็นไปตามสมการที่ (2.4) ในช่วงความถี่ ω_{p1} , ω_{p2} ซึ่งช่วงความถี่นี้มีชื่อเรียกว่าแถบผ่าน (Pass band) ของวงจร $H(j\omega)$ นั้น [21], [22], [23], [24]

จากธรรมชาติการตอบสนองของฟังก์ชันขนาดของ $H(j\omega)$ ในช่วงของแถบความถี่ที่แตกต่างกันของวงจร ทำให้วงจรกรองความถี่สามารถแบ่งออกเป็นแบบย่อยๆ ได้อีก 4 แบบตามคุณลักษณะของแถบหยุดและแถบผ่านของวงจร เพื่อให้สะดวกในการอธิบายจึงขอสมมุติให้วงจรกรองความถี่ที่จะกล่าวถึงต่อไปนี้นั้นเป็นวงจรกรองความถี่ในเชิงอุดมคติ นั่นคือ การตอบสนองทางเฟสเป็นแบบเชิงเส้นและมีค่าการสูญเสียทางขนาดเป็นศูนย์ในช่วงแถบผ่านของวงจรและให้การสูญเสียในแถบหยุดของวงจรมีค่าเป็นอนันต์

2.2.1 วงจรกรองผ่านความถี่ต่ำ (Low-pass filter: LP)

วงจรกรองผ่านความถี่ต่ำเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cut-off frequency) ω_c โดยในช่วงแถบความถี่ผ่านจะมีขนาดสัญญาณเท่ากับ K_0 ซึ่งในที่นี้ก็คืออัตราขยายของวงจรกรองความถี่นั่นเอง ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าเท่ากับ ω_c จะพบว่า

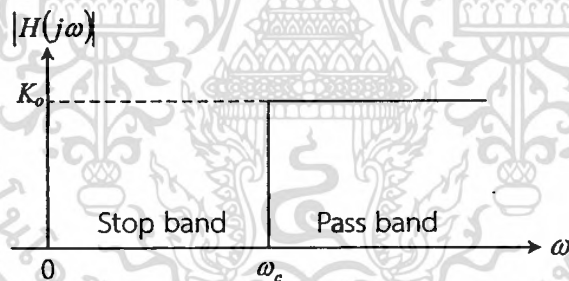
การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบผ่านความถี่ต่ำในแบบอุดมคตินั้นแสดงดังภาพที่ 2.3 [21], [22], [23], [24]



ภาพที่ 2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำในทางอุดมคติ

2.2.2 วงจรกรองผ่านความถี่สูง (High-pass filter: HP)

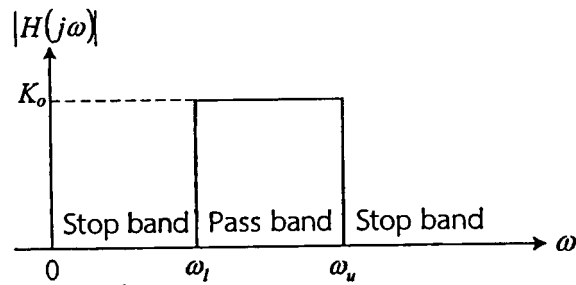
วงจรกรองผ่านความถี่สูงเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 และความถี่คัทออฟ ω_c โดยในช่วงแถบความถี่ผ่านจะมีขนาดสัญญาณเท่ากับ K_0 ซึ่งในที่นี้ก็คืออัตราขยายของวงจรกรองความถี่นั่นเอง ในขณะที่วงจรมีความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านความถี่สูงในแบบอุดมคตินั้นแสดงในภาพที่ 2.4 [21], [22], [23], [24]



ภาพที่ 2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านความถี่สูงในทางอุดมคติ

2.2.3 วงจรกรองผ่านแถบความถี่ (Band-pass filter: BP)

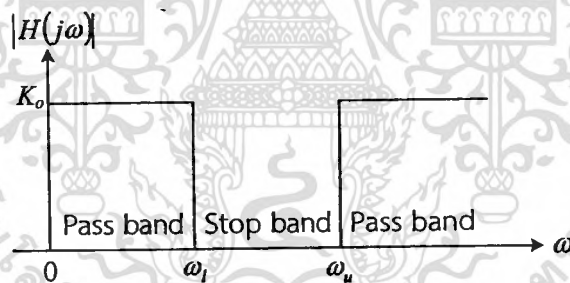
วงจรกรองผ่านแถบความถี่เป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรมีอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ ω_l และ ω_h เมื่อ $\omega_h > \omega_l$ โดยในช่วงแถบความถี่ผ่านจะมีขนาดสัญญาณเท่ากับ K_0 ซึ่งในที่นี้ก็คืออัตราขยายของวงจรกรองความถี่นั่นเอง ในขณะที่แถบหยุดของวงจรมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_l และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ ω_h สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่ผ่านในอุดมคตินั้นจะมีดังแสดงในภาพที่ 2.5 [21], [22], [23], [24]



ภาพที่ 2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านแถบความถี่ในทางอุดมคติ

2.2.4 วงจรกรองแถบความถี่หยุด (Band-stop filter: BS)

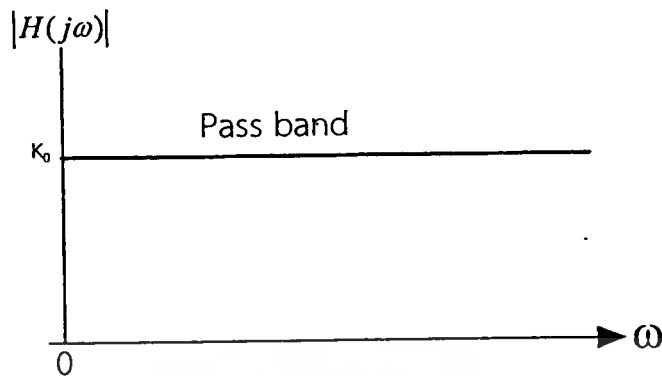
วงจรกรองแถบความถี่หยุดเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงระหว่างความถี่คutoff สองความถี่คือคือ ω_l และ ω_u เมื่อ $\omega_u > \omega_l$ ในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบ คือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คutoff ω_l และในช่วงของความถี่ที่สูงกว่าความถี่คutoff ω_u โดยในช่วงแถบความถี่ผ่านจะมีขนาดสัญญาณเท่ากับ K_0 ซึ่งในที่นี้ก็คืออัตราขยายของวงจรกรองความถี่นั่นเอง สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่หยุดในแบบอุดมคติแสดงดังภาพที่ 2.6 [21], [22], [23], [24]



ภาพที่ 2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่หยุดในทางอุดมคติ

2.2.5 วงจรกรองผ่านทุกความถี่ (Allpass filter: AP)

วงจรกรองผ่านทุกความถี่ เป็นวงจรที่ยอมให้สัญญาณทุกความถี่สามารถผ่านไปได้ โดยการตอบสนองทางขนาดจะมีค่าคงที่ตลอดไม่ขึ้นกับค่าความถี่ แต่สิ่งที่น่าสนใจคือผลตอบสนองทางเฟสของวงจร เป็นฟังก์ชันของความถี่ ซึ่งวงจรกรองสัญญาณผ่านทุกความถี่นั้น มีประโยชน์ในการนำมาใช้เป็นวงจรเลื่อนเฟส ให้สัญญาณเอาต์พุตมีเฟสสัญญาณที่แตกต่างจากอินพุต สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแถบความถี่หยุดในแบบอุดมคติแสดงดังภาพที่ 2.7



ภาพที่ 2.7 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองผ่านทุกความถี่ในทางอุดมคติ

วงจรกรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคตินั้น ไม่สามารถสร้างขึ้นได้จริงซึ่งในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการต่างๆ เท่านั้น วงจรทางปฏิบัติเบื้องต้นแบบง่าย ๆ คือ วงจรกรองความถี่ชนิดที่เรียกว่า วงจรกรองความถี่แบบไบควอด (Biquad) หรือวงจรกรองอันดับสอง (Second order) ซึ่งคุณสมบัติของวงจรไบควอดนั้นจะมีดังที่จะกล่าวถึงต่อไปนี้ [21], [22], [23], [24]

2.2.5 รูปแบบสมการฟังก์ชันการถ่ายโอนของวงจรกรองความถี่แบบไบควอด
สมการแสดงฟังก์ชันการถ่ายโอนของวงจรกรองความถี่แบบไบควอดนั้นจะมีรูปแบบมาตรฐานเป็นดังนี้ คือ

$$H(s) = K \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.6)$$

โดย ω_z , Q_z , ω_p และ Q_p คือ ค่าพารามิเตอร์ที่แสดงถึงค่าความถี่ของซีโร่ (Zero) ค่าควอลิตี้แฟกเตอร์ (Quality factor) ของซีโร่ ค่าความถี่ของโพล (Pole frequency) และค่าควอลิตี้แฟกเตอร์ของโพล ของฟังก์ชันการถ่ายโอน $H(j\omega)$ นั้นตามลำดับ ส่วน K คือ อัตราขยายของวงจร [21], [22], [23], [24]

เมื่อค่าพารามิเตอร์ในสมการที่ (2.6) เปลี่ยนไป จะทำให้ได้วงจรกรองความถี่ชนิดต่างๆ คือ วงจรกรองผ่านความถี่ต่ำ ผ่านความถี่สูง แลบความถี่ผ่าน และแลบความถี่หยุด ซึ่งรูปแบบของฟังก์ชันการถ่ายโอนของวงจรกรองสัญญาณแบบต่างๆ ดังกล่าวนั้น มีตามลำดับดังต่อไปนี้ คือ [21], [22], [23], [24]

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองผ่านความถี่ต่ำ จะมีรูปแบบสมการดังนี้ คือ

$$H(s) = K \frac{\omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.7)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองผ่านความถี่สูงนั้นมีลักษณะสมการต่อไปนี้ คือ

$$H(s) = K \frac{s^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.8)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองผ่านแถบความถี่จะมีรูปแบบของสมการโดยเฉพาะเป็น

$$H(s) = K \frac{\frac{\omega_z}{Q_z} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.9)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองแถบความถี่หยุด จะมีลักษณะเฉพาะตัวที่แตกต่างจากฟังก์ชันการถ่ายโอนอื่นๆ ดังนี้คือ

$$H(s) = K \frac{s^2 + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.10)$$

นอกจากวงจรรองความถี่ทั้งสี่รูปแบบที่กล่าวมาแล้วนั้น ยังมีวงจรรองอีกชนิดหนึ่งที่มีใช้งานอยู่ในงานวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ ได้แก่ วงจรรองผ่านทุกความถี่ โดยคุณสมบัติของวงจรรชนิดนี้จะยอมให้ทุกความถี่ของสัญญาณผ่านไปแต่สัญญาณเอาต์พุตจะมีเฟสต่างกับอินพุต ดังนั้น วงจรรองชนิดนี้จึงมักจะถูกนำไปใช้งานในการเลื่อนเฟสสัญญาณ โดยสมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรรองความถี่แบบกรองผ่านทุกความถี่ (All-pass filter: AP) แสดงได้ดังนี้ [21], [22], [23], [24]

$$H(s) = K \frac{s^2 - \frac{\omega_z}{Q_z} + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.11)$$

2.3 งานวิจัยที่เกี่ยวข้อง

ในการทบทวนวรรณกรรมจะกล่าวถึงผลการศึกษาคุณสมบัติของวงจรรองความถี่โหมดแรงดันอันดับสองหลายหน้าที่ๆ ได้มีผู้นำเสนอมาพอสังเขปดังนี้

ตารางที่ 2.1 คุณสมบัติของวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่มีผู้นำเสนอมาแล้ว

Ref	ABB	จำนวน ABB	จำนวน R+C	อุปกรณ์พาสซีฟต่อลงกราวด์ทั้งหมด	ค.ต.ท. อินพุตสูง	ควบคุมแบบอิเล็กทรอนิกส์	โครงสร้างวงจร
[3]	CCII	3	6+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[4]	CCII	4	5+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[5]	DVCC	3	4+2	ไม่ใช่	ใช่	ไม่ได้	
[6]	DVCC	2	4+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[7]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	

Ref	ABB	จำนวน ABB	จำนวน R+C	อุปกรณ์พาสซีฟต่อลงกราวด์ทั้งหมด	ค.ต.ท. อินพุตสูง	ควบคุมแบบอิเล็กทรอนิกส์	โครงสร้างวงจร
[8]	FDCCII	2	2+2	ใช่	ใช่	ไม่ได้	
[9]	DDCC	3	3+2	ไม่ใช่	ใช่	ไม่ได้	
[10]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[11]	DVCC	3	3+2	ใช่	ใช่	ไม่ได้	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ref	ABB	จำนวน ABB	จำนวน R+C	อุปกรณ์พาสซีฟต่อลงกราวด์ทั้งหมด	ค.ต.ท. อินพุตสูง	ควบคุมแบบ อิเล็กทรอนิกส์	โครงสร้างวงจร
[12]	DVCC	3	3+2	ไม่ใช่	ใช่	ไม่ได้	
[13]	DVCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[14]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[15]	DDCC	3	2+2	ไม่ใช่	ใช่	ไม่ได้	
[16]	DDCC	3	2+2	ไม่ใช่	ไม่ใช่	ไม่ได้	
[17]	DDCC TA	2	2+2	ใช่	ใช่	ได้	
[18]	OTA	4	0+2	ใช่	ใช่	ได้	

หมายเหตุ:

ABB คือ อุปกรณ์แอคทีฟสำเร็จรูป (Active building block)

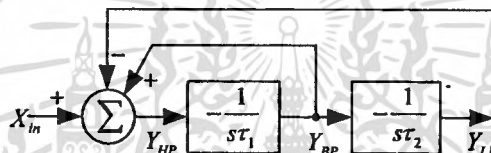
ค.ต.ท. คือ ความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 วิธีดำเนินการวิจัย

3.1 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่

หลักการสังเคราะห์และออกแบบวงจรกรองความถี่โหมดแรงดันสำหรับงานวิจัยนี้ประกอบไปด้วย วงจรอินทิเกรเตอร์แบบไม่สูญเสียชนิดกลับสัญญาณ (Negative lossy integrator) จำนวนสองวงจร และวงจรบวก-ลบสัญญาณหนึ่งวงจรแสดงบล็อกไดอะแกรมการทำงานในภาพที่ 3.1 เมื่อ 1 และ 2 คือ ค่าคงตัวทางเวลา (Time constant) ของวงจรอินทิเกรเตอร์ตัวที่ τ_1 และ τ_2 ตามลำดับ จากภาพจะพบว่า วงจรกรองจะมีจุดป้อนสัญญาณอินพุตหนึ่งจุดและมีสัญญาณเอาต์พุตสามจุด โดยฟังก์ชันกรองผ่านความถี่สูง (HP) จะออกที่เอาต์พุตของวงจรรวมสัญญาณส่วนฟังก์ชันกรองผ่านแถบความถี่และกรองผ่านความถี่ต่ำ จะออกที่เอาต์พุตของวงจรอินทิเกรเตอร์ตัวที่ 1 และ 2 ตามลำดับ



ภาพที่ 3.1 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรกรองความถี่

จากบล็อกไดอะแกรมในภาพที่ 3.1 สามารถหาสมการฟังก์ชันโอนย้ายแรงดันของแต่ละฟังก์ชัน

ได้ดังนี้

$$Y_{HP} = X_{in} - Y_{LP} + Y_{BP} \quad (3.1)$$

เมื่อ

$$Y_{BP} = -\frac{Y_{HP}}{s\tau_1} \quad (3.2)$$

และ

$$Y_{LP} = -\frac{Y_{BP}}{s\tau_2} = \frac{Y_{HP}}{s^2\tau_1\tau_2} \quad (3.3)$$

แทนสมการที่ (3.2) และ (3.3) ลงในสมการที่ (3.1) จะได้

$$Y_{HP} = X_{in} - \frac{Y_{HP}}{s^2\tau_1\tau_2} - \frac{Y_{HP}}{s\tau_1} \quad (3.4)$$

จากสมการที่ (3.4) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y_{HP} = \left(\frac{s^2 \tau_1 \tau_2}{s^2 \tau_1 \tau_2 + s \tau_2 + 1} \right) X_m \quad (3.5)$$

จากสมการที่ (3.5) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{Y_{HP}}{X_m} = \frac{s^2}{s^2 + \frac{1}{\tau_1} s + \frac{1}{\tau_1 \tau_2}} \quad (3.6)$$

แทนสมการที่ (3.5) ลงในสมการที่ (3.2) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$\frac{Y_{BP}}{X_m} = -\frac{\frac{1}{\tau_1} s}{s^2 + \frac{1}{\tau_1} s + \frac{1}{\tau_1 \tau_2}} \quad (3.7)$$

แทนสมการที่ (3.5) ลงในสมการที่ (3.3) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$\frac{Y_{LP}}{X_m} = \frac{\frac{1}{\tau_1 \tau_2}}{s^2 + \frac{1}{\tau_1} s + \frac{1}{\tau_1 \tau_2}} \quad (3.8)$$

จากสมการที่ (3.6) – (3.8) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (3.9)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (3.10)$$

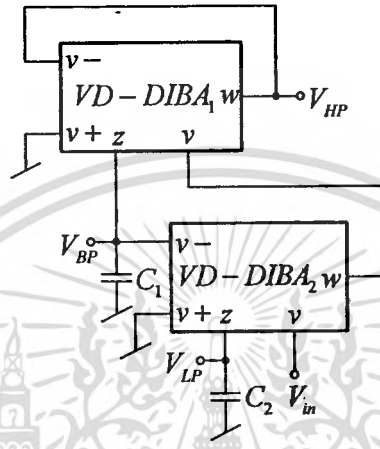
ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{\tau_1}{\tau_2}} \quad (3.11)$$

จากสมการที่ (3.10) และ (3.11) พบว่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้ปรับได้ที่พารามิเตอร์ τ_1 กับ τ_2 นอกจากนี้ยังพบว่า ด้วยโครงสร้างดังกล่าวสามารถให้ผลตอบสนองทางเอาต์พุตทั้ง 3 ฟังก์ชันได้พร้อมกัน

อาศัยบล็อกไดอะแกรมในภาพที่ 3.1 สามารถสังเคราะห์และออกแบบวงจรกรองความถี่โหมดแรงดันหลายหน้าที่หนึ่งอินพุต-สามเอาต์พุต โดยใช้ VD-DIBA เป็นอุปกรณ์แอกทีฟดังภาพที่ 3.2 จากวงจรพบว่า VD-DIBA₁ และ C₁ ต่อเป็นวงจรอินทิเกรเตอร์แบบไม่สูญเสียชุดที่หนึ่ง ส่วน VD-DIBA₂ และ C₂ ต่อเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นวงจรอินทิเกรเตอร์แบบไม่สูญเสียขุดที่สอง จากวงจรในภาพที่ 3.2 พบว่าความต้านทานที่อินพุตมีค่าสูง เนื่องจากเป็นขั้วอินพุตของ VD-DIBA จึงทำให้วงจรที่นำเสนอสะดวกต่อการนำไปต่อคาสเคดในโหมด แร่งตัน นอกจากนี้ด้วยการที่ใช้เพียงตัวเก็บประจุที่ต่อลงกราวด์จึงมีความเหมาะสมที่จะนำวงจรที่นำเสนอ ไปพัฒนาเป็นวงจรรวม (Integrated circuit) ในขณะที่ความต้านทานที่จุดเอาต์พุต V_{HP} จะมีความต้านทานต่ำเนื่องจากเป็นขั้ว w ของ VD-DIBA



ภาพที่ 3.2 วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์และออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.1

3.2 การวิเคราะห์สมรรถนะของวงจรกรองความถี่หลายหน้าที่ในทางอุดมคติ

จากวงจรในภาพที่ 3.2 เมื่อ VD-DIBA ที่ใช้ในวงจรทำงานเป็นไปตามอุดมคติตามสมการที่ (2.1) สามารถเขียนสมการแรงดันที่ขั้ว w (V_{HP}) ของ VD-DIBA₁ ได้เป็น

$$v_{w1} = V_{HP} = v_{z1} - v_{v1} \tag{3.12}$$

เมื่อ $v_{z1} = V_{BP}$ และ $v_{v1} = v_{w2}$ แทนลงไปในสมการที่ (3.12) จะได้

$$V_{HP} = V_{BP} - v_{w2} \tag{3.13}$$

พิจารณาที่ VD-DIBA₂ จะพบว่า

$$v_{w2} = v_{z2} - v_{v2} \tag{3.14}$$

เมื่อ $v_{z2} = V_{LP}$ และ $v_{v2} = V_{in}$ แทนลงไปในสมการที่ (3.14) จะได้

$$v_{w2} = V_{LP} - V_{in} \tag{3.15}$$

แทนสมการที่ (3.15) ลงในสมการที่ (3.13) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{HP} = V_{BP} - V_{LP} + V_{in} \quad (3.16)$$

จากวงจรสามารถเขียนสมการแรงดัน V_{BP} และ V_{LP} ได้ดังนี้

$$V_{BP} = -\frac{g_{m1}}{sC_1} V_{HP} \quad (3.17)$$

และ

$$V_{LP} = -\frac{g_{m2}}{sC_2} V_{BP} = \frac{g_{m1}g_{m2}}{s^2C_1C_2} V_{HP} \quad (3.18)$$

แทนสมการที่ (3.18) และ (3.17) ลงในสมการที่ (3.16) จะได้

$$V_{HP} = \left(\frac{s^2C_1C_2}{s^2C_1C_2 + sC_2g_{m1} + g_{m1}g_{m2}} \right) V_{in} \quad (3.19)$$

จากสมการที่ (3.19) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{HP}}{V_{in}} = \frac{s^2}{s^2 + \frac{g_{m1}}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.20)$$

แทนสมการที่ (3.19) ลงในสมการที่ (3.17) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านแถบความถี่ต่ำดังนี้

$$\frac{V_{BP}}{V_{in}} = -\frac{\frac{g_{m1}}{C_1}s}{s^2 + \frac{g_{m1}}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.21)$$

แทนสมการที่ (3.19) ลงในสมการที่ (3.18) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{g_{m1}}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.22)$$

จากสมการที่ (3.20) ถึง (3.22) พบว่า ความถี่ธรรมชาติสามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.23)$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.24)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}} \quad (3.25)$$

จากสมการที่ (3.24) และ (3.25) พบว่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ จากสมการที่ (3.24) และ (3.25) เมื่อ $g_{m1}=g_{m2}=g_m$ โดยในทางปฏิบัติสามารถทำได้โดยปรับกระแสไบอัสของ VD-DIBA ของแต่ละตัวให้มีค่าเท่ากัน จะได้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ใหม่ดังนี้

$$f_0 = \frac{g_m}{2\pi} \sqrt{\frac{1}{C_1C_2}} \quad (3.25)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{C_1}{C_2}} \quad (3.26)$$

จากสมการที่ (3.25) และ (3.26) พบว่าปรับความถี่ธรรมชาติได้อย่างอิสระจากควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่ g_m

3.3 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตของ VD-DIBA

ในกรณีที่ VD-DIBA ที่ใช้ในวงจรมีคุณสมบัติไม่เป็นไปตามอุดมคติสามารถที่จะแสดงคุณสมบัติของ VD-DIBA ได้ดังนี้

$$\begin{pmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ I_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \beta_z & -\beta_v & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (3.27)$$

เมื่อ β_z และ β_v คือ ค่าผิดพลาดในการส่งผ่านแรงดัน (Voltage tracking error) จากขั้ว z และขั้ว v ไปยังขั้ว w เมื่อพิจารณาผลของความไม่เป็นอุดมคติของวงจร VD-DIBA สามารถเขียนสมการแรงดันที่ขั้ว w (V_{HP}) ของ VD-DIBA₁ ได้เป็น

$$v_{w1} = V_{HP} = \beta_{z1}v_{z1} - \beta_{v1}v_{v1} \quad (3.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $v_{z1}=V_{BP}$ และ $v_{v1}=v_{w2}$ แทนลงไปในสมการที่ (3.36) จะได้

$$V_{HP} = \beta_{z1}V_{BP} - \beta_{v1}v_{w2} \quad (3.29)$$

พิจารณาที่ VD-DIBA₂ จะพบว่า

$$v_{w2} = \beta_{z2}v_{z2} - \beta_{v2}v_{v2} \quad (3.30)$$

เมื่อ $v_{z2}=V_{LP}$ และ $v_{v1}=V_{in}$ แทนลงไปในสมการที่ (3.30) จะได้

$$v_{w2} = \beta_{z2}V_{LP} - \beta_{v2}V_{in} \quad (3.31)$$

แทนสมการที่ (3.15) ลงในสมการที่ (3.13) จะได้

$$V_{HP} = \beta_{z1}V_{BP} - \beta_{v1}\beta_{z2}V_{LP} + \beta_{v1}\beta_{v2}V_{in} \quad (3.32)$$

จากวงจรสามารถเขียนสมการแรงดัน V_{BP} และ V_{LP} ได้ดังนี้

$$V_{BP} = -\frac{g_{m1}}{sC_1}V_{HP} \quad (3.33)$$

และ

$$V_{LP} = -\frac{g_{m2}}{sC_2}V_{BP} = \frac{g_{m1}g_{m2}}{s^2C_1C_2}V_{HP} \quad (3.34)$$

แทนสมการที่ (3.33) และ (3.34) ลงในสมการที่ (3.32) จะได้

$$V_{HP} = \left(\frac{\beta_{v1}\beta_{v2}s^2C_1C_2}{s^2C_1C_2 + \beta_{z1}sC_2g_{m1} + \beta_{v1}\beta_{z2}g_{m1}g_{m2}} \right) V_{in} \quad (3.35)$$

จากสมการที่ (3.35) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{HP}}{V_{in}} = \frac{\beta_{v1}\beta_{v2}s^2}{s^2 + \frac{\beta_{z1}g_{m1}}{C_1}s + \frac{\beta_{v1}\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.36)$$

แทนสมการที่ (3.35) ลงในสมการที่ (3.33) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_{BP}}{V_{in}} = -\frac{\frac{\beta_{v1}\beta_{v2}g_{m1}}{C_1}s}{s^2 + \frac{\beta_{z1}g_{m1}}{C_1}s + \frac{\beta_{v1}\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.37)$$

แทนสมการที่ (3.35) ลงในสมการที่ (3.33) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่ดังนี้

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{\beta_{v1}\beta_{v2}g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{\beta_{z1}g_{m1}}{C_1}s + \frac{\beta_{v1}\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.38)$$

จากสมการที่ (3.20) ถึง (3.22) พบว่า ความถี่ธรรมชาติสามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{\beta_{v1}\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.39)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{\beta_{v1}\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.40)$$

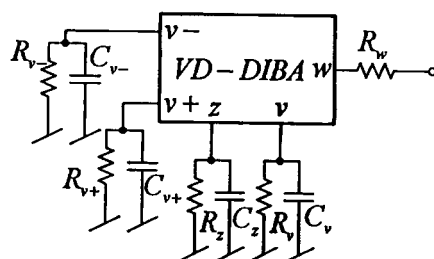
ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \frac{1}{\beta_{z1}} \sqrt{\frac{\beta_{v1}\beta_{z2}g_{m2}C_1}{g_{m1}C_2}} \quad (3.41)$$

จากสมการที่ (3.40) และ (3.41) พบว่าค่าผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตส่งผลกระทบต่อขนาดของสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์

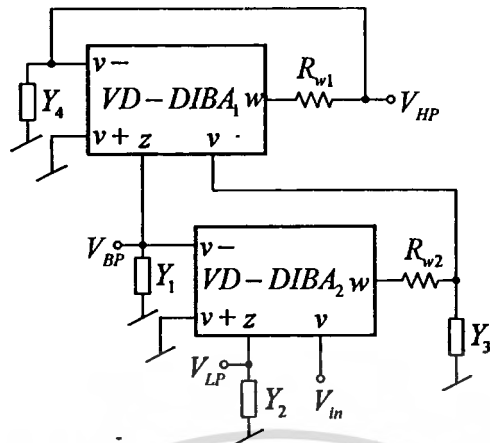
3.4 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA

นอกจากนี้แล้วจะพบว่าค่าความต้านทานและค่าความจุแฝงในตัวอุปกรณ์ VD-DIBA จะส่งผลกระทบต่อสมรรถนะของวงจรกรองความถี่ที่ได้ออกแบบไว้ เมื่อคำนึงถึงค่าอุปกรณ์แฝงเหล่านั้นสามารถเขียนวงจรเทียบเคียงของ VD-DIBA ดังภาพที่ 3.3



ภาพที่ 3.3 วงจรเทียบเคียงของ VD-DIBA เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.4 วงจรกรองความถี่เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

จากวงจรกรองความถี่ในภาพที่ 3.2 เมื่อพิจารณาถึงผลกระทบของตัวต้านทานและตัวเก็บประจุแฝงในตัว VD-DIBA สามารถเขียนวงจรได้ใหม่ดังภาพที่ 3.4 โดย

$$Y_1 = sC_1^* + G_1^* \tag{3.42}$$

$$Y_2 = sC_2^* + G_{z2} \tag{3.43}$$

$$Y_3 = sC_{v1} + G_{v1} \tag{3.44}$$

และ

$$Y_4 = sC_{v1-} + G_{v1-} \tag{3.45}$$

เมื่อ

$$C_1^* = C_1 + C_{z1} + C_{v1-}; G_1^* = G_{z1} + G_{v1-} \tag{3.46}$$

$$C_2^* = C_2 + C_{z2} \tag{3.47}$$

พิจารณาวงจรในภาพที่ 3.4 สามารถเขียนสมการแรงดันที่ขั้ว w (V_{HP}) ของ VD-DIBA₁ ได้เป็น

$$v_{w1} = v_{z1} - v_{v1} \tag{3.48}$$

จากวงจรจะพบว่า

$$V_{HP} = \frac{1}{1 + Y_4 R_{w1}} v_{w1} \tag{3.49}$$

แทนสมการที่ (3.48) ลงในสมการที่ (3.49) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{HP} = \frac{1}{1+Y_4 R_{w1}} (v_{z1} - v_{v1}) \quad (3.50)$$

เมื่อ $v_{z1} = V_{BP}$ แทนลงไปในสมการที่ (3.12) จะได้

$$V_{HP} = \frac{1}{1+Y_4 R_{w1}} (V_{BP} - v_{v1}) \quad (3.51)$$

จากวงจรจะพบว่า

$$v_{v1} = \frac{1}{1+Y_3 R_{w2}} v_{w2} \quad (3.52)$$

แทนสมการที่ (3.52) ลงในสมการที่ (3.51) จะได้

$$V_{HP} = \frac{1}{1+Y_4 R_{w1}} \left(V_{BP} - \frac{1}{1+Y_3 R_{w2}} v_{w2} \right) \quad (3.53)$$

พิจารณาที่ VD-DIBA₂ จะพบว่า

$$v_{w2} = v_{z2} - v_{v2} \quad (3.54)$$

เมื่อ $v_{z2} = V_{LP}$ และ $v_{v2} = V_{in}$ แทนลงไปในสมการที่ (3.54) จะได้

$$v_{w2} = V_{LP} - V_{in} \quad (3.55)$$

แทนสมการที่ (3.55) ลงในสมการที่ (3.53) จะได้

$$V_{HP} = \frac{1}{1+Y_4 R_{w1}} \left(V_{BP} - \frac{1}{1+Y_3 R_{w2}} V_{LP} + \frac{1}{1+Y_3 R_{w2}} V_{in} \right) \quad (3.56)$$

จากวงจรสามารถเขียนสมการแรงดัน V_{BP} และ V_{LP} ได้ดังนี้

$$V_{BP} = -\frac{g_{m1}}{Y_1} V_{HP} \quad (3.57)$$

และ

$$V_{LP} = -\frac{g_{m2}}{Y_2} V_{BP} = \frac{g_{m1} g_{m2}}{Y_1 Y_2} V_{HP} \quad (3.58)$$

แทนสมการที่ (3.58) และ (3.57) ลงในสมการที่ (3.56) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{HP} = \frac{Y_1 Y_2}{(1+Y_4 R_{w4})(1+Y_3 R_{w2})Y_1 Y_2 + g_{m1}(1+Y_3 R_{w2})Y_2 + g_{m1} g_{m2}} V_{in} \quad (3.59)$$

จากสมการที่ (3.59) พบว่า สามารถลดผลกระทบของ Y_3 (C_{v1} และ G_{v1}) และ Y_4 (C_{v1} และ G_{v1}) เมื่อพิจารณาว่าวงจรกรองความถี่ที่นำเสนอนำไปใช้งานที่ความถี่ $f \ll G_{v1}/C_{v1}$; G_{v1}/C_{v1} . ในกรณีนี้จะพิจารณาว่า $Y_3 R_{w2} \approx 0$ และ $Y_4 R_{w4} \approx 0$ ดังนั้นจากสมการที่ (3.59) สามารถประมาณได้ว่า

$$V_{HP} = \frac{Y_1 Y_2}{Y_1 Y_2 + g_{m1} Y_2 + g_{m1} g_{m2}} V_{in} \quad (3.60)$$

จากสมการที่ (3.60) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{HP}}{V_{in}} = \frac{Y_1 Y_2}{Y_1 Y_2 + g_{m1} Y_2 + g_{m1} g_{m2}} \quad (3.61)$$

แทนสมการที่ (3.60) ลงในสมการที่ (3.57) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$\frac{V_{BP}}{V_{in}} = \frac{g_{m1} Y_2}{Y_1 Y_2 + g_{m1} Y_2 + g_{m1} g_{m2}} \quad (3.62)$$

แทนสมการที่ (3.60) ลงในสมการที่ (3.58) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$\frac{V_{LP}}{V_{in}} = \frac{g_{m1} g_{m2}}{Y_1 Y_2 + g_{m1} Y_2 + g_{m1} g_{m2}} \quad (3.63)$$

แทนสมการที่ (3.42) และ (3.43) ลงในสมการที่ (3.61) ถึง (3.63) จะได้ฟังก์ชันโอนย้ายของฟังก์ชันกรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองผ่านความถี่ต่ำตามลำดับดังนี้

$$\frac{V_{HP}}{V_{in}} = \frac{s^2 C_1' C_2' + s(C_1' G_{z2} + C_2' G_1') + G_1' G_{z2}}{s^2 C_1' C_2' + s(C_1' G_{z2} + C_2' G_1' + C_2' g_{m1}) + G_1' G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}} \quad (3.64)$$

$$\frac{V_{BP}}{V_{in}} = \frac{C_2' g_{m1} s + G_{z2} g_{m1}}{s^2 C_1' C_2' + (C_1' G_{z2} + C_2' G_1' + C_2' g_{m1}) s + G_1' G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}} \quad (3.65)$$

และ

$$\frac{V_{LP}}{V_{in}} = \frac{g_{m1} g_{m2}}{s^2 C_1' C_2' + (C_1' G_{z2} + C_2' G_1' + C_2' g_{m1}) s + G_1' G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}} \quad (3.66)$$

จากสมการที่ (3.64) ถึง (3.65) พบว่า ความถี่ธรรมชาติสามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \sqrt{\frac{G_1'G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2}}{C_1'C_2'}} \quad (3.67)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_1'G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2}}{C_1'C_2'}} \quad (3.68)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \frac{1}{C_1'G_{z2} + C_2'G_1' + C_2'g_{m1}} \sqrt{\frac{G_1'G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2}}{C_1'C_2'}} \quad (3.69)$$

แทนสมการที่ (3.46) และ (3.47) ลงในสมการที่ (3.68) และ (3.69) จะได้

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{(G_{z1} + G_{v1-})G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2}}{(C_1 + C_{z1} + C_{v1-})(C_2 + C_{z2})}} \quad (3.70)$$

และ

$$Q = \frac{1}{(C_1 + C_{z1} + C_{v1-})G_{z2} + (C_2 + C_{z2})(G_{z1} + G_{v1-}) + (C_2 + C_{z2})g_{m1}} \sqrt{\frac{(G_{z1} + G_{v1-})G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2}}{(C_1 + C_{z1} + C_{v1-})(C_2 + C_{z2})}} \quad (3.71)$$

จากสมการที่ (3.70) และ (3.71) พบว่าความต้านทานและความจุแฝงจะส่งผลกระทบต่อขนาดสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ดังนั้นเพื่อลดผลกระทบของความจุแฝงควรใช้ค่าตัวเก็บประจุภายนอกให้มีค่ามากกว่าความจุแฝงมากๆ แต่ก็จะทำให้ความถี่ธรรมชาติของวงจรต่ำลงไปด้วย

บทที่ 4 ผลการวิจัย

เพื่อเป็นการยืนยันสมรรถนะของวงจรรองความถี่หลายหน้าที่โหมดแรงดันที่ได้สังเคราะห์และออกแบบไว้ในบทที่ 3 ในบทนี้จะจำลองการทำงานของวงจรด้วยโปรแกรมพีเอสไปซ์ (PSPICE) และทดสอบด้วยการต่อวงจรจริงพร้อมทั้งอภิปรายผลการทดสอบเปรียบเทียบกับที่ได้วิเคราะห์ไว้ในทางทฤษฎีในบทที่ผ่านมา ดังมีรายละเอียดดังต่อไปนี้

3.1 ผลการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่

วงจรรองความถี่ในภาพที่ 3.2 ถูกทดสอบการทำงานด้วยโปรแกรม PSPICE โดยใช้โครงสร้างของ VD-DIBA ในภาพที่ 4.1 ที่สร้างมาจากไอซีเบอร์ LT1228 [26] ซึ่งเป็นวงจรขยายความนำถ่ายโอน (OTA) และ AD830 [27] ซึ่งเป็นวงจรบวก-ลบสัญญาณ วงจรทำงานที่แหล่งจ่าย ± 5 โวลต์ โดยค่าความนำถ่ายโอนของไอซีเบอร์ LT1228 มีค่าเท่ากับ

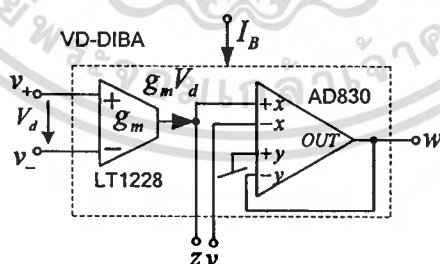
$$g_m(\text{LT1228}) = 10I_B \quad (4.1)$$

แทนค่า g_m ในสมการที่ (4.1) ลงในสมการที่ (3.24) และ (3.25) จะได้ความถี่ในธรรมชาติและควอลิตี้แฟกเตอร์ ดังนี้

$$f_0 = \frac{5}{\pi} \sqrt{\frac{I_{B1}I_{B2}}{C_1C_2}} \quad (4.2)$$

และ

$$Q = \sqrt{\frac{I_{B2}C_1}{I_{B1}C_2}} \quad (4.3)$$



ภาพที่ 4.1 โครงสร้างภายในของ VD-DIBA

จากสมการที่ (4.2) และ (4.3) เมื่อปรับ $I_{B1} = I_{B2} = I_B$ จะได้ความถี่ในธรรมชาติและควอลิตี้แฟกเตอร์ ดังนี้

$$f_0 = \frac{5I_B}{\pi} \sqrt{\frac{1}{C_1C_2}} \quad (4.4)$$

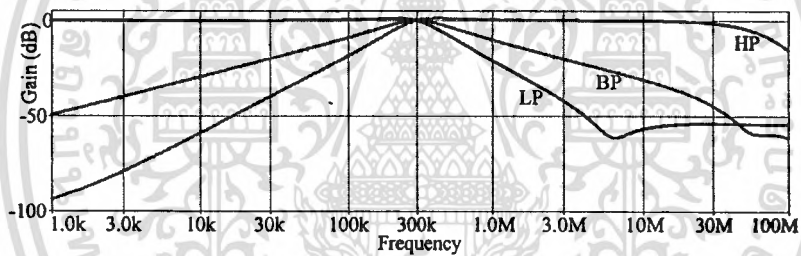
และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \sqrt{\frac{C_1}{C_2}} \quad (4.5)$$

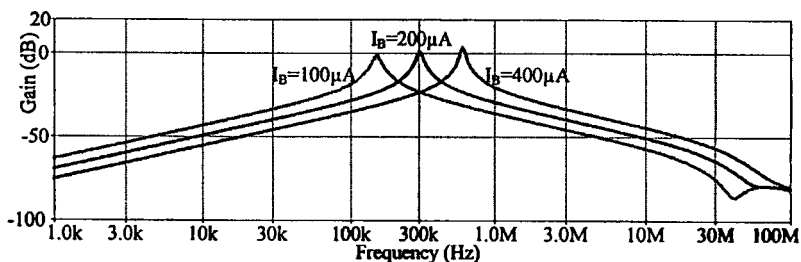
จากสมการที่ (4.4) และ (4.5) พบว่าปรับความถี่ธรรมชาติได้อย่างอิสระจากควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่ I_B

ลำดับแรกปรับ $C_1 = C_2 = 1\text{ nF}$, $I_{B1} = 195\text{ }\mu\text{A}$ และ $I_{B2} = 195\text{ }\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.2 เป็นผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ (BP) กรองผ่านความถี่สูง (HP) และกรองผ่านความถี่ต่ำ (LP) จากผลการจำลองยืนยันได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถให้ผลตอบสนองได้สามฟังก์ชันพร้อมกันดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ถึง (3.22) จากผลการจำลองการทำงานพบค่าควอลิตี้แฟกเตอร์เท่ากับ 1 ส่วนความถี่ธรรมชาติมีค่าเท่ากับ 295.12 kHz ส่วนค่าที่คำนวณจากสมการที่ (4.12) จะเท่ากับ 310.35 kHz ซึ่งค่าความถี่ที่ได้จากการจำลองการทำงานจะเบี่ยงเบนจากค่าที่คำนวณ 4.91% ทั้งนี้เกิดจากค่าความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุต รวมถึงค่าความต้านทานและความจุแฝงในตัว VD-DIBA ดังที่ได้วิเคราะห์ไว้ในบทที่ 3 นอกจากนี้จะพบว่าวงจรจะให้ผลตอบสนองทางขนาดที่ -3dB ประมาณ 42.47 MHz (พิจารณาที่ผลตอบสนองของฟังก์ชันกรองผ่านความถี่สูง)



ภาพที่ 4.2 ผลตอบสนองทางขนาด

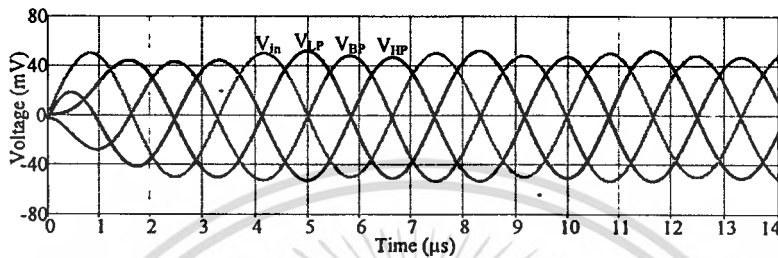
ภาพที่ 4.3 เป็นผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ $I_{B2} = I_{B1} = I_B$ ($g_{m1} = g_{m2}$) เป็น 100 μA , 200 μA , และ 400 μA ตัวเก็บประจุ $C_1 = 10\text{ nF}$ และ $C_2 = 0.1\text{ nF}$ จะได้ค่า $Q = 10$ ซึ่งยืนยันได้ว่าสามารถปรับความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์อย่างอิสระจากควอลิตี้แฟกเตอร์ตามที่วิเคราะห์ไว้ในสมการที่ (3.25) และ (3.26) ซึ่งเมื่อปรับ I_B เป็น 100 μA , 200 μA , และ 400 μA จะได้ความถี่ธรรมชาติตามลำดับดังนี้ คือ 151.35 kHz, 301.99 kHz และ 602.56 kHz



ภาพที่ 4.3 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B

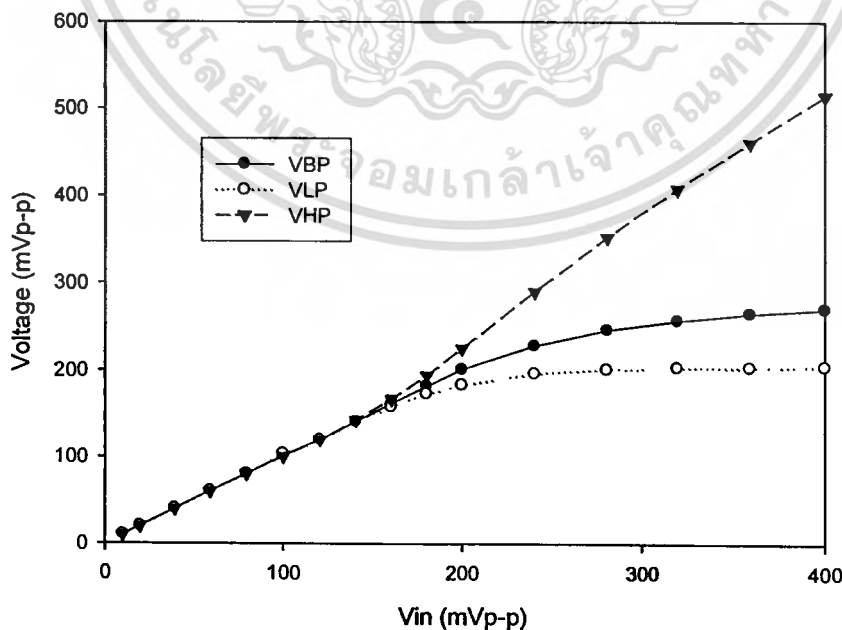
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อป้อนอินพุตเป็นสัญญาณไซน์ขนาด 50 mV_p ความถี่ 300 kHz แล้วปรับ $C_1 = C_2 = 1 \text{ nF}$, $I_{B1} = 195 \text{ }\mu\text{A}$ และ $I_{B2} = 195 \text{ }\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.4 เป็นสัญญาณแรงดันของฟังก์ชันกรองผ่านความถี่สูง (HP) ฟังก์ชันกรองผ่านแถบความถี่ (BP) และกรองผ่านความถี่ต่ำ (LP) เทียบกับสัญญาณอินพุต จากผลการจำลองพบว่า ค่าความผิดพลาดทางฮาร์มอนิกส์รวม (Total harmonics distortion: THD) ของ V_{LP} , V_{HP} และ V_{BP} เท่ากับ 0.105% , 0.09% และ 0.153% ตามลำดับ



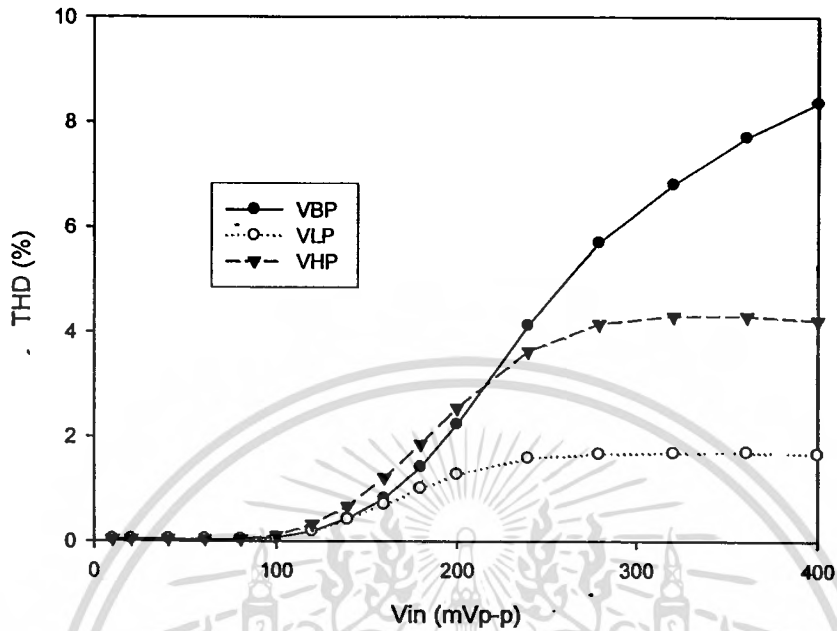
ภาพที่ 4.4 ผลตอบสนองทางโดเมนเวลาของแต่ละฟังก์ชันเทียบกับสัญญาณอินพุต

เมื่อป้อนแรงดันอินพุตเป็นสัญญาณไซน์ขนาดความถี่ 300 kHz แล้วปรับขนาดของสัญญาณอินพุตตั้งแต่ 10 mV_{p-p} จนถึง 400 mV_{p-p} โดย $C_1 = C_2 = 1 \text{ nF}$, $I_{B1} = 195 \text{ }\mu\text{A}$ และ $I_{B2} = 195 \text{ }\mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.5 เป็นขนาดของแรงดันเอาต์พุตเทียบกับแรงดันอินพุต ซึ่งพบว่าเมื่อขนาดของแรงดันอินพุตมีค่ามากกว่า 160 mV_{p-p} จะทำให้วงจรกรองความถี่ไม่เป็นเชิงเส้น เช่นเดียวกันผลการจำลองในภาพที่ 4.6 จะพบว่า เมื่อขนาดของแรงดันอินพุตสูงกว่า 160 mV_{p-p} จะทำให้สัญญาณเอาต์พุตทั้งสามฟังก์ชันมีค่าความผิดพลาดทางฮาร์มอนิกส์สูงขึ้นอย่างเห็นได้ชัด ดังนั้นเมื่อนำวงจรกรองความถี่ที่นำเสนอไปใช้งานไม่ควรป้อนแรงดันอินพุตให้สูงกว่า 160 mV_{p-p}



ภาพที่ 4.5 ขนาดของแรงดันเอาต์พุตเทียบกับขนาดของแรงดันอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.6 ความผิดเพี้ยนทางฮาร์มอนิกสรรวมของแต่ละฟังก์ชันเทียบกับขนาดของแรงดันอินพุต

4.2 ผลการทดลองการทำงานของวงจรรองความถี่หลายหน้าที่ด้วยการต่อวงจรจริง

วงจรรองความถี่ในภาพที่ 3.2 ถูกทดสอบการทำงานด้วยการต่อวงจรจริง โดยใช้โครงสร้างของ VD-DIBA ในภาพที่ 4.1 วงจรทำงานที่แหล่งจ่าย ± 5 โวลต์ ตัวเก็บประจุ $C_1 = C_2 = 1\text{ nF}$, $I_{B1} = I_{B2} = 200\text{ }\mu\text{A}$ จากการคำนวณตามสมการที่ (4.2) จะได้ความถี่ธรรมชาติเท่ากับ 318.31 kHz ในขณะที่ความถี่ธรรมชาติที่ได้จากการทดลองเท่ากับ 310 kHz ซึ่งผลการทดลองจะได้ผลตอบสนองทางขนาดของแต่ละฟังก์ชันดังภาพที่ 4.7 จากภาพจะพบว่าผลตอบสนองทางขนาดทั้ง 3 ฟังก์ชัน มีความสอดคล้องกับผลตอบสนองในทางทฤษฎี อย่างไรก็ตามจะพบว่าที่ความถี่ต่ำกับความถี่สูงผลตอบสนองในการทดลองจะเบี่ยงเบนจากในทางทฤษฎี ซึ่งเป็นผลกระทบจากความต้านทานแฝงและความจุแฝงในตัว VD-DIBA ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.64) – (3.66) .

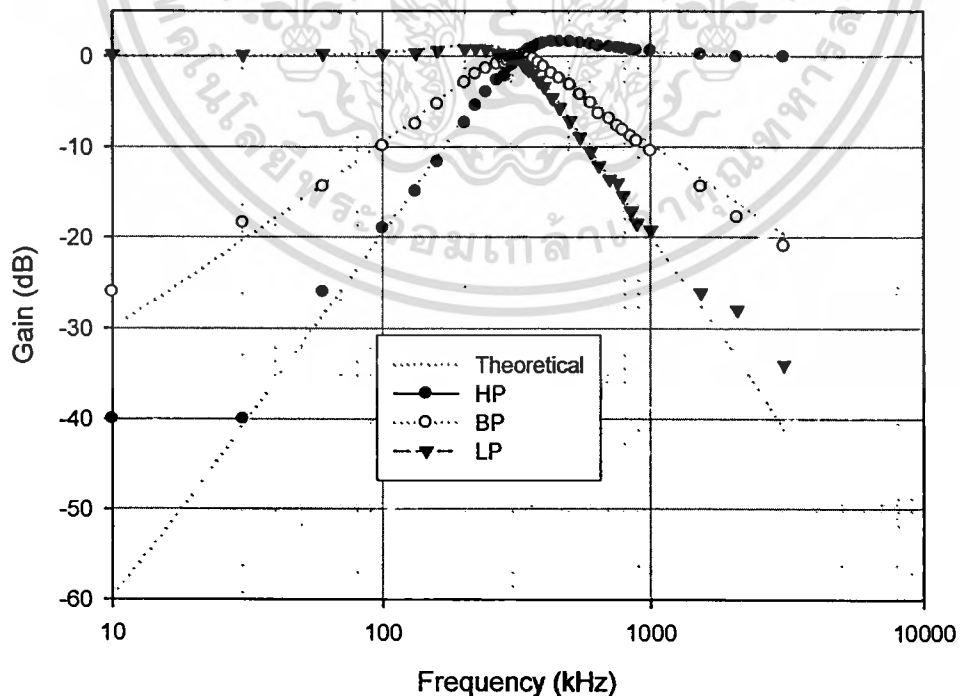
ภาพที่ 4.8-4.10 เป็นสัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชัน LP, BP และ HP ตามลำดับ โดยป้อนขนาดของแรงดันอินพุตมีขนาด 100 mV_{p-p} แล้วเปลี่ยนความถี่ของสัญญาณอินพุตจำนวน 3 ค่า ได้แก่ 100 kHz, 310 kHz และ 500 kHz ซึ่งที่ความถี่ 100 kHz จะเป็นความถี่ที่ต่ำกว่าความถี่ธรรมชาติ ส่วนที่ความถี่ 310 kHz จะเป็นความถี่ธรรมชาติและที่ความถี่ 500 kHz จะเป็นความถี่ที่สูงกว่าความถี่ธรรมชาติ โดยสัญญาณอินพุตวัดด้วยออสซิลโลสโคปช่องที่ 1 (CH1) ส่วนสัญญาณเอาต์พุตคือสัญญาณช่องที่ 2 (CH2) จากผลการวัดสัญญาณของฟังก์ชันกรองผ่านความถี่ต่ำเทียบกับสัญญาณอินพุตในภาพที่ 4.8 จะพบว่า ที่ความถี่ต่ำกว่าความถี่ธรรมชาติ (100 kHz) ขนาดแรงดันของฟังก์ชันกรองผ่านความถี่ต่ำมีขนาดสูงสุด (103 mV_{p-p}) และเมื่อความถี่เพิ่มขึ้นเป็น 310 kHz และ 500 kHz ขนาดแรงดันจะลดลงเรื่อยๆ เป็น 97.6 mV_{p-p} และ 44 mV_{p-p} ตามลำดับ ส่วนการเลื่อนเฟสของสัญญาณเอาต์พุตกับอินพุตจะพบว่าสัญญาณเอาต์พุตจะล่าหลังสัญญาณอินพุตมากขึ้นเมื่อความถี่เพิ่มขึ้น และที่ความถี่ธรรมชาติสัญญาณเอาต์พุตจะมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฟสต่างกับสัญญาณอินพุตประมาณ 90 องศา ซึ่งสอดคล้องกับในทางทฤษฎีและผลการจำลองการทำงานในภาพที่ 4.4

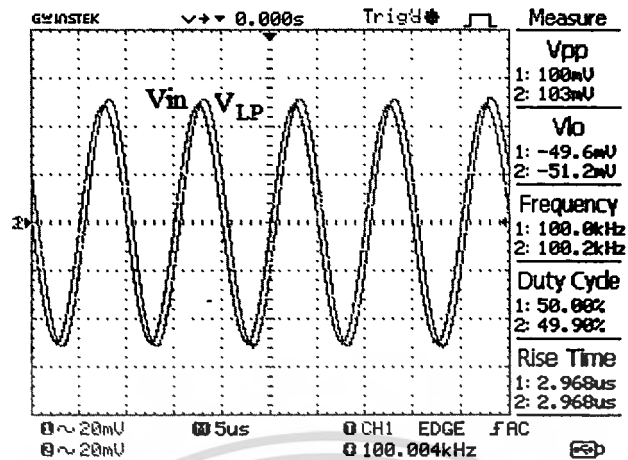
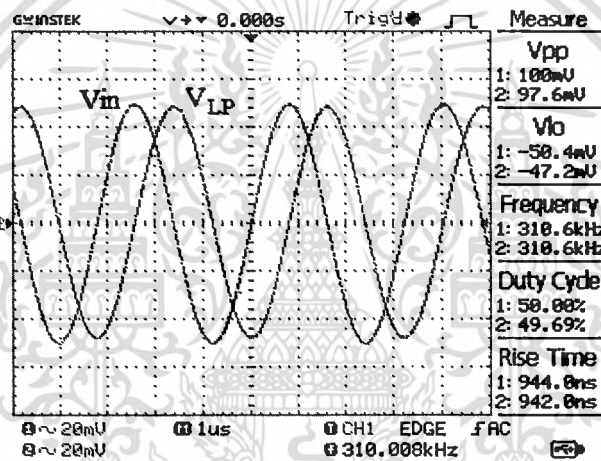
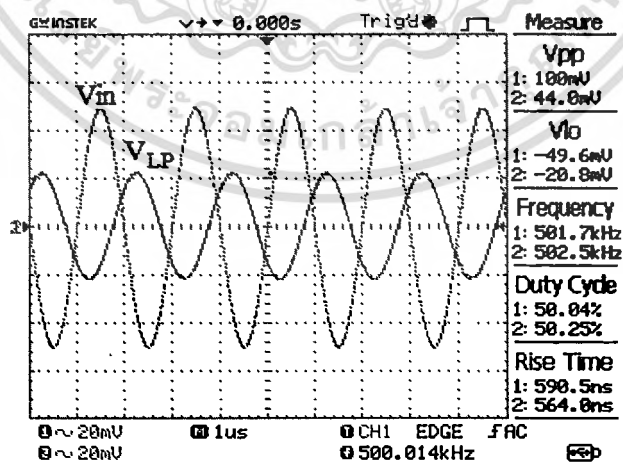
สัญญาณแรงดันของฟังก์ชันกรองผ่านแถบความถี่เทียบกับสัญญาณแรงดันอินพุตที่แสดงในภาพที่ 4.9 พบว่า ที่ความถี่ธรรมชาติขนาดของสัญญาณจะมีค่าสูงสุดที่ 99.2 mV_{p-p} ในขณะที่ความถี่ต่ำกว่าความถี่ธรรมชาติ (100 kHz) และที่ความถี่สูงกว่าความถี่ธรรมชาติ (500 kHz) ขนาดสัญญาณแรงดันจะมีค่าต่ำกว่าที่ความถี่ธรรมชาติ นั่นคือเท่ากับ 33.8 mV_{p-p} และ 70.4 mV_{p-p} ตามลำดับ ส่วนเฟสของสัญญาณเอาต์พุตจะล้าหลังสัญญาณอินพุตมากขึ้นเรื่อยๆ ตามความถี่ที่เพิ่มขึ้น โดยที่ความถี่ธรรมชาติเฟสของสัญญาณแรงดันของฟังก์ชันกรองผ่านแถบความถี่จะมีเฟสต่างจากสัญญาณอินพุต 180 องศา ซึ่งสอดคล้องกับในทางทฤษฎีและผลการจำลองการทำงานในภาพที่ 4.4

ภาพที่ 4.10 เป็นสัญญาณแรงดันของฟังก์ชันกรองผ่านความถี่สูงเทียบกับสัญญาณอินพุต ซึ่งพบว่าที่ความถี่ต่ำกว่าความถี่ธรรมชาติ (100 kHz) ขนาดแรงดันของฟังก์ชันกรองผ่านความถี่สูงมีขนาดต่ำสุด (12 mV_{p-p}) และเมื่อความถี่เพิ่มขึ้นขนาดแรงดันก็จะเพิ่มขึ้นด้วย นั่นคือที่ความถี่ 310 kHz แรงดันจะเพิ่มขึ้นเป็น 93.6 mV_{p-p} ส่วนที่ความถี่ 500 kHz ขนาดแรงดันจะเพิ่มขึ้นเป็น 119 mV_{p-p} ตามลำดับ ส่วนการเลื่อนเฟสของสัญญาณเอาต์พุตกับอินพุตพบว่าสัญญาณเอาต์พุตจะนำหน้าสัญญาณอินพุตมากขึ้นเมื่อความถี่เพิ่มขึ้น และที่ความถี่ธรรมชาติสัญญาณเอาต์พุตจะมีเฟสต่างกับสัญญาณอินพุตประมาณ 90 องศา ซึ่งสอดคล้องกับในทางทฤษฎีและผลการจำลองการทำงานในภาพที่ 4.4 เมื่อให้กระแสไบอัส I_{B1} และ I_{B2} มีขนาดเท่ากัน โดยทำการปรับ 3 ค่า ได้แก่ $200 \mu\text{A}$, $300 \mu\text{A}$ และ $400 \mu\text{A}$ จะพบว่า สามารถปรับความถี่ธรรมชาติ ได้ด้วยกระแส I_{B1} และ I_{B2} ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.25) และ (3.26) ดังผลการทดลองในภาพที่ 4.11



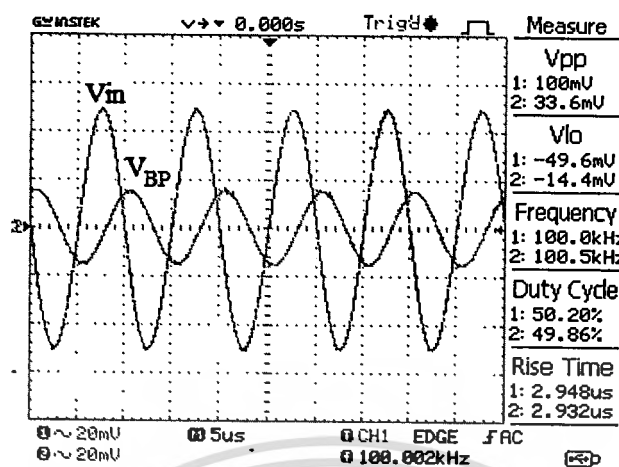
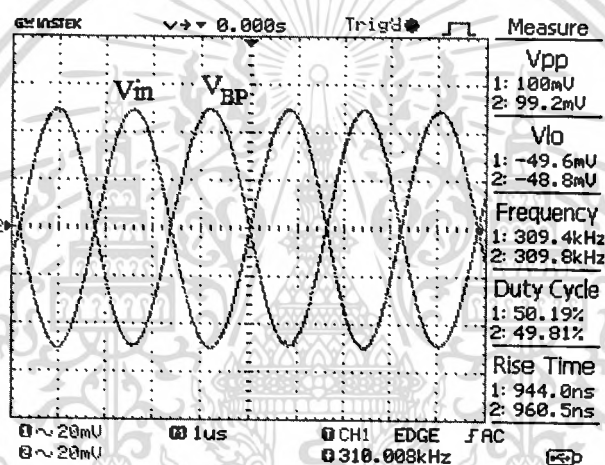
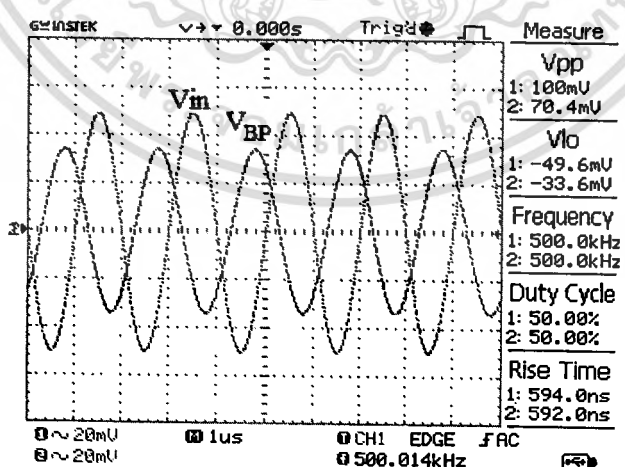
ภาพที่ 4.7 ผลตอบสนองทางขนาดของวงจรกรองความถี่ที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(n) $f = 100 \text{ kHz}$ (ข) $f = 310 \text{ kHz}$ (ค) $f = 500 \text{ kHz}$

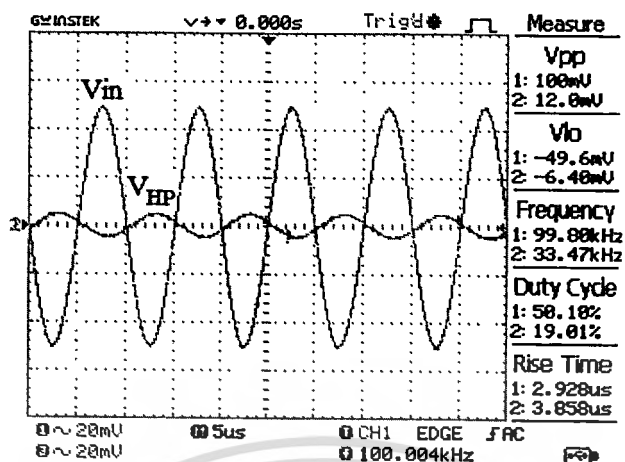
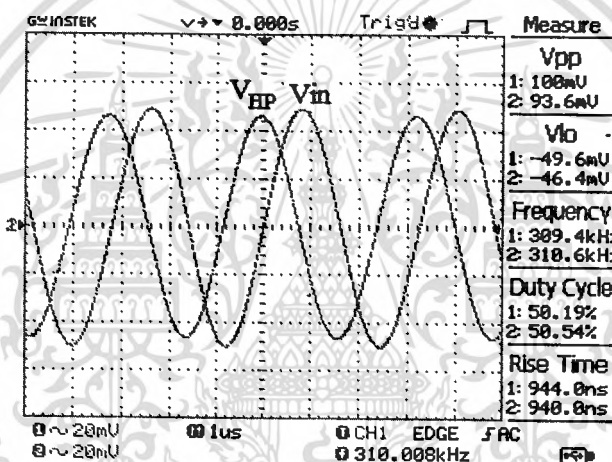
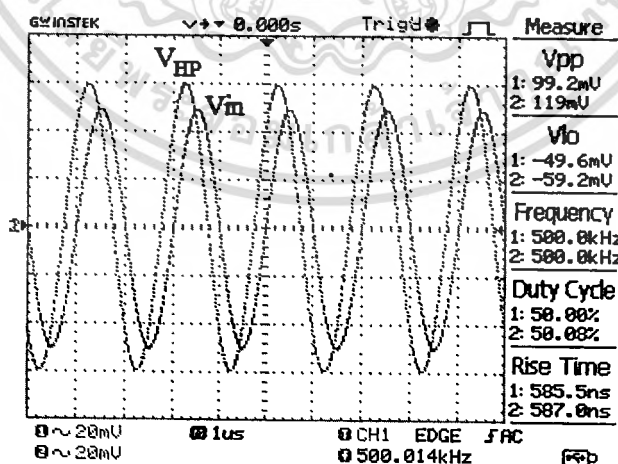
ภาพที่ 4.8 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(n) $f = 100 \text{ kHz}$ (ข) $f = 310 \text{ kHz}$ (ค) $f = 500 \text{ kHz}$

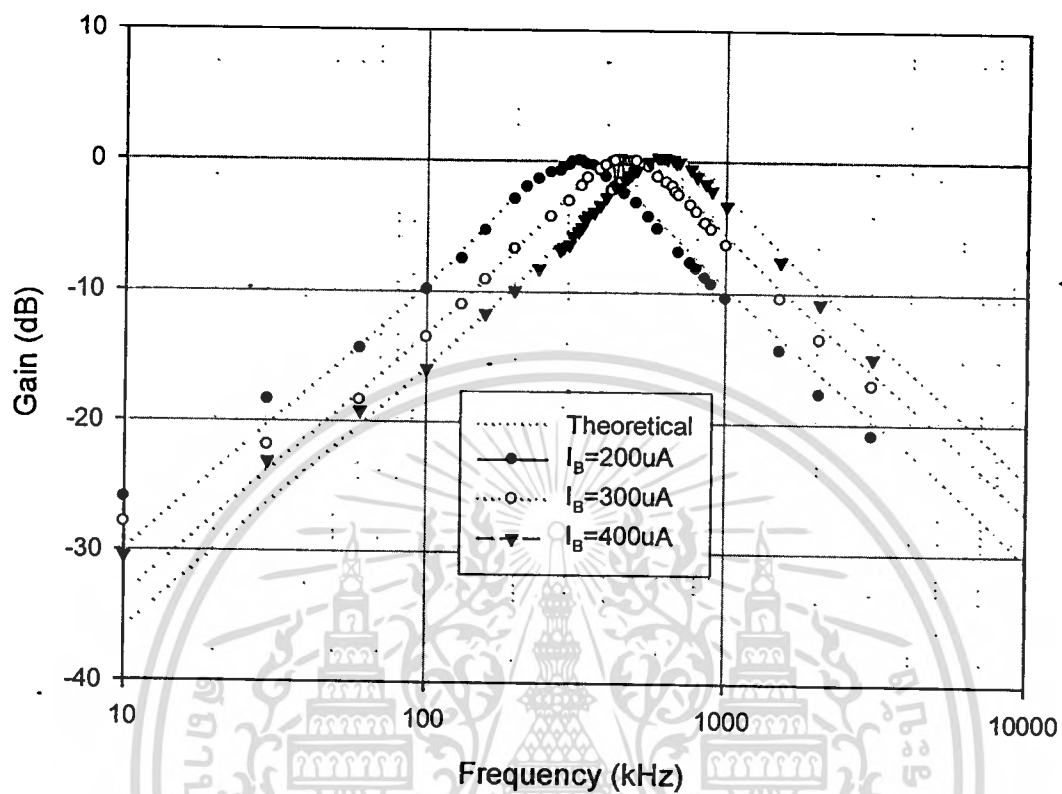
ภาพที่ 4.9 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(n) $f = 100 \text{ kHz}$ (ข) $f = 310 \text{ kHz}$ (ค) $f = 500 \text{ kHz}$

ภาพที่ 4.10 สัญญาณอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.11 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B ที่ได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปและอภิปรายผล

งานวิจัยนี้นำเสนอการสังเคราะห์และการออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหนึ่งอินพุต-สามเอาต์พุตที่ควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ กระบวนการวิจัยเริ่มจากการศึกษาทฤษฎีหลักการของวงจรกรองความถี่และงานวิจัยที่เกี่ยวข้อง รวมทั้งคุณสมบัติของวงจรรวมสำเร็จรูป VD-DIBA ซึ่งเป็นอุปกรณ์แอกทีฟสำเร็จรูปหลักที่นำมาใช้ในการสังเคราะห์วงจร จากนั้นจึงได้ทำการสังเคราะห์และการออกแบบวงจรกรองความถี่โดยมีกรอบแนวคิดในการสังเคราะห์วงจรมาจาก วงจรอินทิเกรเตอร์แบบไม่สูญเสียจำนวนสองวงจรต่อร่วมกับวงจรบวก-ลบสัญญาณ ด้วยกรอบแนวคิดนี้จึงได้ทำการสังเคราะห์และการออกแบบวงจรกรองความถี่โดยใช้ VD-DIBA เป็นอุปกรณ์แอกทีฟจำนวนสองวงจรต่อร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัวโดยปราศจากตัวต้านทานภายนอก วงจรกรองความถี่ที่นำเสนอสามารถให้ผลตอบสนองการทำงานได้สามฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำและกรองผ่านแถบความถี่ ความต้านทานที่อินพุตมีค่าสูงจึงสะดวกที่ในการนำไปต่อคาสเคดโดยไม่ต้องใช้วงจรกันชนภายนอก ในขณะที่ความต้านทานที่เอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงมีค่าต่ำเมื่อสังเคราะห์และออกแบบจนได้โครงสร้างวงจรแล้วก็ทำการวิเคราะห์หาสมรรถนะของวงจรทั้งในกรณีที่ VD-DIBA ทำงานในกรณีเป็นอุดมคติและไม่เป็นอุดมคติ แล้วจึงนำวงจรที่ได้ไปทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และการทดลองต่อวงจรจริงโดยใช้ไอซีเบอร์ LT1228 และ AD830 ต่อร่วมกันเป็นอุปกรณ์ VD-DIBA ผลที่ได้จากการทดสอบนำมาเปรียบเทียบกับผลในทางทฤษฎีที่ได้วิเคราะห์ไว้ จากนั้นจึงนำโครงสร้างของวงจรกรองความถี่ที่ได้มาเปรียบเทียบกับคุณสมบัติกับวงจรกรองความถี่ที่ได้มีผู้แนะนำให้แล้ว

ผลการจำลองการทำงานของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE ที่แหล่งจ่ายแรงดันไฟเลี้ยงวงจร ± 5 V กระแสไบอัส $I_{B1} = I_{B2} = 195 \mu A$ ตัวเก็บประจุ $C_1 = C_2 = 1 nF$ พบว่าวงจรสามารถให้ผลตอบสนองการทำงานได้สามฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำและกรองผ่านแถบความถี่ โดยมีควอลิตี้แฟกเตอร์เท่ากับหนึ่งส่วนความถี่ธรรมชาติเท่ากับ 295.12 kHz ส่วนค่าที่คำนวณในทางทฤษฎีจะเท่ากับ 310.35 kHz ซึ่งค่าความถี่ที่ได้จากการจำลองการทำงานจะเบี่ยงเบนจากค่าที่คำนวณ 4.91% ทั้งนี้เกิดจากค่าความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุต รวมถึงค่าความต้านทานและความจุแฝงในตัว VD-DIBA โดยวงจรกรองความถี่ที่นำเสนอสามารถตอบสนองความถี่ได้ถึง 42.47 MHz ส่วนช่วงความเป็นเชิงเส้นของวงจรอยู่ในช่วงที่ขนาดของแรงดันอินพุตมีค่าไม่เกิน $160 mV_{p-p}$ ซึ่งในช่วงนี้จะให้ความผิดพลาดเพี้ยนทางฮาร์มอนิกส์รวมของแต่ละฟังก์ชันไม่เกิน 2% นอกจากนี้แล้วยังพบอีกว่า เมื่อปรับ I_{B1} เท่ากับ I_{B2} (ปรับไปพร้อมกัน) จะทำให้สามารถควบคุมความถี่ธรรมชาติได้อย่างอิสระจากควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์

ผลการทดสอบการทำงานด้วยการต่อวงจรจริงที่แหล่งจ่ายแรงดันไฟเลี้ยงวงจร ± 5 โวลต์ $I_{B1} = I_{B2} = 200 \mu A$ ตัวเก็บประจุ $C_1 = C_2 = 1 nF$ จะได้ควอลิตี้แฟกเตอร์เท่ากับหนึ่งและความถี่ธรรมชาติเท่ากับ 310 kHz ส่วนค่าที่คำนวณในทางทฤษฎีจะเท่ากับ 318.31 kHz ซึ่งค่าความถี่ที่ได้จากการจำลองการทำงานจะเบี่ยงเบนจากค่าที่คำนวณ 2.61 % ในการทดลองจะได้ผลตอบสนองทางขนาดของแต่ละฟังก์ชันสอดคล้องกับ

ผลตอบสนองในทางทฤษฎี อย่างไรก็ตามจะพบว่าที่ความถี่ต่ำกับความถี่สูงผลตอบสนองในการทดลองจะเบี่ยงเบนจากในทางทฤษฎี ซึ่งเป็นผลกระทบจากความต้านทานแฝงและความจุแฝงในตัว VD-DIBA ซึ่งได้วิเคราะห์ไว้ในสมการที่ (3.64) – (3.66) ในส่วนของคุณสมบัติของวงจรรองความถี่ที่นำเสนอที่ใช้ VD-DIBA เปรียบเทียบกับวงจรรองความถี่หลายหน้าที่ที่เคยนำเสนอมาก่อนหน้านี้ที่ใช้อุปกรณ์แอคทีฟสำเร็จรูปสามารถสรุปได้ดังตารางที่ 5.1

ตารางที่ 5.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่ที่นำเสนอกับวงจรที่เคยมีผู้นำเสนอมาแล้ว

Ref	ABB	จำนวน ABB	จำนวน R+C	อุปกรณ์ทาสซีฟต่อลงกราวด์ทั้งหมด	ค.ต.ท. อินพุตสูง	ควบคุมแบบอิเล็กทรอนิกส์	ฟังก์ชันทางเอาต์พุตมี ค.ต.ท. ค่า
[3]	CCII	3	6+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[4]	CCII	4	5+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[5]	DVCC	3	4+2	ไม่ใช่	ใช่	ไม่ได้	-
[6]	DVCC	2	4+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[7]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[8]	FDCCII	2	2+2	ใช่	ใช่	ไม่ได้	BR
[9]	DDCC	3	3+2	ไม่ใช่	ใช่	ไม่ได้	-
[10]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[11]	DVCC	3	3+2	ใช่	ใช่	ไม่ได้	-
[12]	DVCC	3	3+2	ไม่ใช่	ใช่	ไม่ได้	-
[13]	DVCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[14]	DDCC	2	3+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[15]	DDCC	3	2+2	ไม่ใช่	ใช่	ไม่ได้	-
[16]	DDCC	3	2+2	ไม่ใช่	ไม่ใช่	ไม่ได้	-
[17]	DDCCTA	2	2+2	ใช่	ใช่	ได้	-
[18]	OTA	4	0+2	ใช่	ใช่	ได้	-
งานวิจัยนี้	VD-DIBA	2	0+2	ใช่	ใช่	ได้	HP

5.2 ข้อเสนอแนะ

ควรพัฒนาให้วงจรรองความถี่สามารถปรับความถี่โพลและควอลิตี้แฟกเตอร์ให้เป็นอิสระจากกันได้ และให้วงจรสามารถให้ผลตอบสนองทางเอาต์พุตได้ครบทั้งห้าฟังก์ชัน หรือพัฒนาโครงสร้างของวงจรให้สามารถตอบสนองความถี่ได้สูงขึ้น โดยอาจใช้ VD-DIBA ที่มีโครงสร้างเป็นเทคโนโลยีซีมอส เมื่อนำไปสร้างเป็นวงจรรวมจะทำให้ชิปมีขนาดเล็กลง และสมรรถนะต่อสัญญาณรบกวนก็จะดีขึ้นอีกด้วย

บรรณานุกรม

- [1] A.S. Sedra, K. C. Smith, *Microelectronic circuits*, 3rd ed., Florida: Holt, Rinehart and Winston, 1991.
- [2] M. A. Ibrahim, S. Minaei, H. Kuntman, A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements. *International Journal of Electronics and Communication (AEU)*, 59 (2005), p. 311-318.
- [3] J.W. Horng, C.L. Hou, C.M. Chang, W.Y. Chung, H.Y. Wei, Voltage-mode universal biquadratic filter with one input and five outputs using MOCCLs, *Computers & Electrical Engineering*, 31 (2005), pp. 190-202
- [4] J.W. Horng, C.L. Hou, C.M. Chang, W.Y. Chung, Voltage-mode universal biquadratic filter with one input and five outputs, *Analog Integrated Circuits and Signal Processing*, 47 (2006), pp. 73-83
- [5] J.W. Horng, C.L. Hou, C.M. Chang, H.P. Chou, C.T. Lin, High input impedance voltage-mode universal biquadratic filter with one input and five outputs using current conveyors, *Circuits, Systems and Signal Processing*, 25 (6) (2006), pp. 767-777
- [6] H.P. Chen, S.S. Shen, A versatile universal capacitor-grounded voltage-mode filter using DVCCs, *ETRI Journal*, 29 (4) (2007), pp. 470-476
- [7] H.P. Chen, Universal voltage-mode filter using only plus-type DDCCs, *Analog Integrated Circuits and Signal Processing*, 50 (2) (2007), pp. 137-139
- [8] H.P. Chen, Voltage-mode FDCCII-based universal filters, *International Journal of Electronics and Communications (AEU)*, 62 (2008), pp. 320-323
- [9] W.Y. Chiu, J.W. Horng, S.T. Cheng, Universal filter with one input and five outputs using DDCCs, 2008 International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS2008) (2008) Bangkok, Thailand
- [10] H.P. Chen, Versatile universal voltage-mode filter employing DDCCs, *International Journal of Electronics and Communications (AEU)*, 63 (2009), pp. 78-82
- [11] S. Minaei, E. Yuce, All-grounded passive elements voltage-mode DVCC-based universal filter, *Circuits, Systems and Signal Processing*, 29 (2010), pp. 295-309
- [12] W.Y. Chiu, J.W. Horng, H. Lee and C.C. Huang, DVCC-based voltage-mode biquadratic filter with high-input impedance, 5th IEEE International Symposium on Electronic Design, Test and Applications, Ho Chi Minh City, Vietnam, pp.121-125, Dec. 13-15, 2010.
- [13] J.W. Horng, Lossless inductance simulation and voltage-mode universal biquadratic filter with one input and five outputs using DVCCs, *Analog Integrated Circuits and Signal Processing*, 62 (2010), pp. 407-413

- [14] W.Y. Chiu, J.W. Horng, Voltage-mode biquadratic filters with one input and five outputs using DDCCs, *Indian Journal of Engineering and Materials Sciences*, 18 (2011), pp. 97–101
- [15] W.Y. Chiu, J.W. Horng and S.S. Yang, High-input impedance voltage-mode universal biquadratic filter with one input and five outputs using DDCCs, *4th IEEE International Symposium on Electronic Design, Test and Applications*, Hong Kong, China, pp.346–350, Jan. 23–25, 2008.
- [16] W.Y. Chiu, J.W. Horng, Y.S. Guo and C.Y. Tseng, DDCCs based voltage-mode one input five outputs biquadratic filter with high input impedance, *13th International Symposium on Integrated Circuits*, Singapore, pp. 39–42, Dec. 12–14, 2011.
- [17] O. Channumsin, T. Pukkalanun, W. Tangsirat, Voltage-mode universal filter with one input and five outputs using DDCCTAs and all-grounded passive components, *Microelectronics Journal*, 43 (2012), pp. 555-561.
- [18] W. Horng, Voltage-mode universal biquadratic filter with one input and five outputs using OTAs, *International Journal of Electronics*, 89 (2002), pp. 729-737.
- [19] D. Biolek, R. Senani, V. Biolkova, Z. Kolka, Active elements for analog signal processing; classification, review and new proposals, *Radioengineering*, 17 (2008), pp. 15-32.
- [20] D. Biolek, V. Biolkova, First-order voltage-mode all-pass filter employing one active element and one grounded capacitor, *Analog Integrated Circuits and Signal Processing*, 65 (2010), pp. 123-129.
- [21] จีรสุดา เกษร. “วงจรรองความถี่และวงจรรอสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์,” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542.
- [22] วินัย ไจกล้ำ. “โครงข่ายกรองความถี่โหมดกระแสแบบหลายหน้าที่และการประยุกต์ใช้งาน,” รายงานการวิจัย มหาวิทยาลัยราชภัฏสวนสุนันทา, 2548.
- [23] มนตรี ศิริปรัชญานันท์. “การวิจัยและพัฒนาต้นแบบชุดสาริตการออกแบบวงจรรีเล็กทรอนิกส์โหมดกระแส,” มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ 2552.
- [24] อภิรักษ์ อิตินฤมิต. “การสังเคราะห์และออกแบบวงจรรีเล็กทรอนิกส์โหมดกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์และการประยุกต์ใช้งาน” รายงานการวิจัย มหาวิทยาลัยราชภัฏสวนสุนันทา, 2555.
- [25] มนตรี ศิริปรัชญานันท์ “การศึกษาวงจรรีเล็กทรอนิกส์โหมดกระแสและวงจรรีเล็กทรอนิกส์โหมดกระแสอย่างเป็นอิสระต่อกัน โดยอาศัยหลักการวงจรรวม,” วิทยานิพนธ์ วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2547.
- [26] <http://www.linear.com/product/LT1228>
- [27] <http://www.analog.com/media/en/technical-documentation/data-sheets/AD830.pdf>

The seal of Rajabhat Buriram University is a circular emblem. It features a central sun with rays, flanked by two traditional Thai stupas. The entire design is surrounded by a decorative border. The text 'ภาคผนวก ก' is centered over the seal.

ภาคผนวก ก

งานวิจัยที่ได้ตีพิมพ์

Jaikla, W; Biolek, D; Siripongdee, S; Bajer, J, High Input Impedance Voltage-Mode Biquad Filter Using VD-DIBAs, Radioengineering, Volume: 23, Issue: 3, Pages: 914-921.
Impact factor (2014): 0.796

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Record 1 of 1

Title: [REDACTED]
 Author(s): [REDACTED] Bielek, D (Bielek, Dalibor); Siripongdee, S (Siripongdee, Surapong); Bajer, J (Bajer, Josef)
 Source: [REDACTED]

Times Cited in Web of Science Core Collection: 1

Total Times Cited: 1

Cited Reference Count: 32

Abstract: This paper deals with a single-input multiple-output biquadratic filter providing three functions (low-pass, high-pass and band-pass) based on voltage differencing differential input buffered amplifier (VD-DIBA). The quality factor and pole frequency can be electronically tuned via the bias current. The proposed circuit uses two VD-DIBAs and two grounded capacitors without any external resistors, which is suitable to further develop into an integrated circuit. Moreover, the circuit possesses high input impedance, providing easy voltage-mode cascading. It is shown that the filter structure can be easily extended to multi-input filter without any additional components, providing also all-pass and band-reject properties. The PSPICE simulation-results are included, verifying the key characteristics of the proposed filter. The given results agree well with the theoretical presumptions.

Accession Number: WOS:000342522900020

Language: English

Document Type: Article

Author Keywords: Analog filter; VD-DIBA; voltage-mode; single input-multiple output

KeyWords Plus: 5 OUTPUTS; UNIVERSAL FILTER; SINGLE VDIBA; OTAS; ELEMENTS; DDCCS

Addresses: [Jaikla, Winai; Siripongdee, Surapong] King Mongkuts Inst Technol Ladkrabang, Fac Ind Educ, Dept Engn Educ, Bangkok 10520, Thailand.

[Bielek, Dalibor; Bajer, Josef] Univ Def Brno, Fac Mil Technol, Dept Elect Engn, Brno 66210, Czech Republic.

[Bielek, Dalibor] Brno Univ Technol, Fac Elect Engn & Commun, Dept Microelect, Brno 61600, Czech Republic.

Reprint Address: Jaikla, W (reprint author), King Mongkuts Inst Technol Ladkrabang, Fac Ind Educ, Dept Engn Educ, Bangkok 10520, Thailand.

E-mail Addresses: kawinai@kunitl.ac.th; dalibor.bielek@unob.cz; kssurapo@kunitl.ac.th; josef.bajer@unob.cz

Publisher: SPOLECNOST PRO RADIOELEKTRONICKE INZENYRSTVI

Publisher Address: CZECH TECHNICAL UNIVERSITY, DEPT OF ELECTROMAGNETIC FIELD, TECHNICKA 2, PRAHA, CZ-16627, CZECH REPUBLIC

Web of Science Categories: Engineering, Electrical & Electronic

Research Areas: Engineering

IDS Number: AQIDU

ISSN: 1210-2512

29-char Source Abbrev.: RADIOENGINEERING

ISO Source Abbrev.: Radioengineering

Source Item Page Count: 8

Funding:

Funding Agency	Grant Number
Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang (KMITL), Grant No. 2557-0203022	2557-0203022
University of Defense Brno	PRO-K217

Research described in this paper was financially supported from the Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang (KMITL), Grant No. 2557-0203022; and from Project PRO-K217 of the University of Defense Brno.

Radioengineering

40

Proceedings of Czech and Slovak Technical Universities
and URSI Committees

September 2014, Volume 23, Number 3

ISSN 1210-2512

Papers:

- Bounds on Minimum Energy per Bit for Optical Wireless Relay Channels,
A. D. Raza, S. Shelkh Muhammad 761
- Data Transparent and Polarization Insensitive All-Optical Switch
Based on Fibers with Enhanced Nonlinearity,
M. Komanec, P. Skoda, J. Sisteck, T. Martan 768
- Flexible Polymer Planar Optical Waveguides,
V. Prajzler, P. Nekvindová, P. Hypš, O. Lyutakov, V. Jeřábek 776
- Modeling of Luneburg Lenses with the Use of Integral Equation Macromodels,
A. A. Kucharski 783
- Optimization of Filter by using Support Vector Regression Machine
with Cuckoo Search Algorithm,
M. İnarlan, S. Demirel, H. Torpi, A. K. Keskin, M. F. Çağlar 790
- Pattern Synthesis of Dual-band Shared Aperture Interleaved Linear Antenna Arrays,
H. Guo, C.J. Guo, J. Ding 798
- Single-, Dual- and Triple-band Frequency Reconfigurable Antenna,
I. H. Idris, M. R. Hamid, M. H. Jamaluddin, M. K. A. Rahim, J. R. Kelly, H. A. Majid 805
- Three-Pole Tunable Filters with High Rejection using Mixed $\lambda/4$ Resonators
and Asymmetric $\lambda/2$ Resonators,
Z.Y. Zhao, J. Chen, L. Yang, K.H. Chen 812
- User Hand Influence on Properties of a Dual-Band PIFA Antenna,
R. Vehovský, M. Pokorný, K. Pitra 819
- Near Sea-Surface Mobile Radiowave Propagation at 5 GHz:
Measurements and Modeling,
Y. H. Lee, F. Dong, Y. S. Meng 824
- Space-time Characteristics and Experimental Analysis
of Broadening First-order Sea Clutter in HF Hybrid Sky-surface Wave Radar,
Y.J. Li, Y.S. Wei, R.Q. Xu, T.Q. Chu, Z.Q. Wang 831

Contents continued on the back cover

CR

- An Extended Virtual Aperture Imaging Model for Through-the-wall Sensing and Its Environmental Parameters Estimation,
Hongping Song, Tao Qin, Bijing Lu, Jie Mu, Zhidong Zhou 842
- Analysis of Energy Consumption Performance towards Optimal Radioplanning of Wireless Sensor Networks in Heterogeneous Indoor Environments,
P. López Iturri, L. Azpilicueta, J. A. Nazabal, C. Fernández-Valdivielso, J. Sorot, F. Falcone 852
- Performance of Cross-layer Design with Multiple Outdated Estimates in Multiuser MIMO System,
X. Yu, Y. Liu, Y. Li, Q. Zhu, X. Yin, K. Qian 863
- On the Comparative Performance Analysis of Turbo-Coded Non-Ideal Single-Carrier and Multi-Carrier Waveforms over Wideband Vogler-Hoffmeyer HF Channels,
F. Geric, M. A. Resat, A. Savasçihabes, O. Ertug 872
- Research on Channel Estimation and OFDM Signals Detection in Rapidly Time-Variant Channels,
M. Huang, B. B. Li 880
- Low Complexity Noncoherent Iterative Detector for Continuous Phase Modulation Systems,
Bing Li, B. M. Bai 890
- The Impact of Interference on GNSS Receiver Observables: A Running Digital Sum Based Simple Jammer Detector,
M. Z. H. Bhuiyan, H. Kuusniemi, S. Söderholm, E. Airos 898
- A Systematic Search for New Coupling Schemes of Cross-Coupled Resonator Bandpass Filters,
A. Lamecki 907
- High Input Impedance Voltage-Mode Biquad Filter Using VD-DIBAs,
W. Jaikla, D. Biolek, S. Siripongdee, J. Bajer 914
- Maximum Bandwidth Enhancement of Current Mirror using Series-Resistor and Dynamic Body Bias Technique,
V. Niranjan, A. Kumar, S. B. Jain 922
- Digital Offset Calibration of an OPAMP towards Improving Static Parameters of 90 nm CMOS DAC,
D. Arbet, G. Nagy, V. Stopjaková, M. Kováč 931
- Modeling the Flux-Charge Relation of Memristor with Neural Network of Smooth Hinge Functions,
X. Mu, J. Yu, S. Wang 939
- Simple Floating Voltage-Controlled Memductor Emulator for Analog Applications,
M. E. Fouda, A. G. Radwan 944
- All-Pole Recursive Digital Filters Design Based on Ultraspherical Polynomials,
N. Stojanovic, N. Stamenkovic, V. Stojanovic 949
- A Closed-Form Approximated Expression for the Residual ISI Obtained by Blind Adaptive Equalizers with Gain Equal to or Less than One,
S. Kupchan, M. Pinchas 954

Information: เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Reviewers ทุกทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ 967

High Input Impedance Voltage-Mode Biquad Filter Using VD-DIBAs

Winai JAIKLA¹, Dalibor BIOLEK^{2,3}, Surapong SIRIPONGDEE¹, Josef BAJER²

¹ Dept. of Engineering Education, Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand

² Dept. of Electrical Engineering, Faculty of Military Technology, University of Defense Brno, Kounicova 65, 662 10 Brno, Czech Republic

³ Dept. of Microelectronics, Faculty of Electrical Engineering and Communications, Brno University of Technology, Technická 10, 616 00 Brno, Czech Republic

kawinai@kmitl.ac.th, dalibor.biolek@unob.cz, kssurapo@kmitl.ac.th, josef.bajer@unob.cz

Abstract. This paper deals with a single-input multiple-output biquadratic filter providing three functions (low-pass, high-pass and band-pass) based on voltage differencing differential input buffered amplifier (VD-DIBA). The quality factor and pole frequency can be electronically tuned via the bias current. The proposed circuit uses two VD-DIBAs and two grounded capacitors without any external resistors, which is suitable to further develop into an integrated circuit. Moreover, the circuit possesses high input impedance, providing easy voltage-mode cascading. It is shown that the filter structure can be easily extended to multi-input filter without any additional components, providing also all-pass and band-reject properties. The PSPICE simulation results are included, verifying the key characteristics of the proposed filter. The given results agree well with the theoretical presumptions.

Keywords

Analog filter, VD-DIBA, voltage-mode, single input-multiple output.

1. Introduction

Analog active filter is one of the standard research topics in the circuit design. It is commonly utilized block for continuous-time analog signal processing. It is generally used in many fields, such as communications, measurement, instrumentation, and control systems [1]. Especially, the filters providing several functions within a single topology, namely the universal or multifunction filter, have been receiving considerable attention. One of the most popular analog filters is a single-input, multiple-output (SIMO) topology in which various transfer functions can be realized simultaneously. The SIMO topology can be found in many applications, for example in touch-tone telephone tone decoder, in phase-locked loop FM stereo demodulator, or in crossover network as a part of the three-way high-fidelity loudspeaker [2].

The design of analog circuits using active building blocks, taking into account several various criteria such as minimum number of active elements or others, has been receiving considerable attention. Biolek et al. [3] proposed several circuit ideas of building blocks for voltage-, current- and mixed mode applications. One of them is the voltage differencing differential input buffered amplifier (VD-DIBA). This device allows applications with interesting features, especially those providing the electronic controllability. It is obvious from the literature survey that a few circuits using VD-DIBA have been hitherto published, for instance the voltage-mode first-order allpass filter [4], inductance simulator [5], and multiple-input single-output (MISO) voltage-mode biquad filter [6].

This contribution presents a SIMO voltage-mode filter with high input impedance, employing VD-DIBAs. It is suitable for fabricating as a monolithic chip or also for off-the-shelf implementation, consisting of 2 active elements and 2 grounded capacitors. The proposed filter can provide three standard functions (low-pass, high-pass and band-pass). The quality factor and pole frequency can be electronically adjusted.

The paper is organized as follows: In Section 2, which follows this Introduction, the definition and features of the VD-DIBA are given, and the proposed filter is also presented. The non-ideal analysis is included in Section 3. The experimental results, namely SPICE simulations and measurements on a filter specimen, are illustrated in Section 4. Section 5 describes the filter extension to multi-input topology and transconductance type. The comparison with previous works is described in Section 6. Some concluding remarks are given in Section 7.

2. Theory and Principle

2.1 VD-DIBA Overview

The principle of VD-DIBA was introduced in [3]. The internal construction of VD-DIBA using commercially

available ICs has been proposed in [4]. Its symbol and equivalent circuit are shown in Fig. 1(a) and (b), where V_+ and V_- are the voltage input terminals. The voltage is converted to the z -terminal current via a transconductance g_m , which can be tuned by the bias current. The difference of z - and v - terminal voltages is copied to the w terminal with the differential-input unity gain buffer. An ideal VD-DIBA has low-impedance w terminal and high-impedance v_+ , v_- , z , and v terminals. The characteristics of VD-DIBA can be described as follows:

$$\begin{pmatrix} I_{v_+} \\ I_{v_-} \\ I_z \\ I_v \\ I_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (1)$$

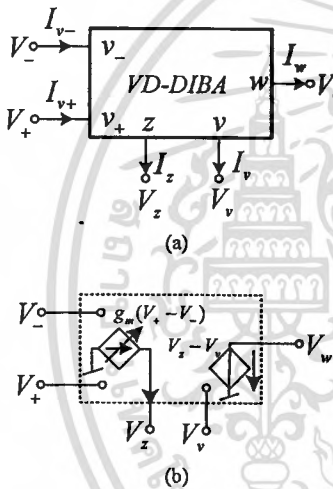


Fig. 1. VD-DIBA: (a) Symbol. (b) Equivalent circuit.

2.2 High Input Impedance Voltage-Mode Filter Using VD-DIBAs

The proposed second-order filter is illustrated in Fig. 2. It consists of two VD-DIBAs and two grounded capacitors. It is obvious that the proposed filter provides simultaneously three frequency responses (HP, LP and BP) with high input impedance property. Considering the ideal VD-DIBA, a routine analysis of the proposed filter provides the following voltage transfer functions:

$$\frac{V_{BP}}{V_{in}} = \frac{s^2}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2)$$

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3)$$

and

$$\frac{V_{BP}}{V_{in}} = \frac{s \frac{g_{m2}}{C_1}}{s^2 + s \frac{g_{m2}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4)$$

The filter pole frequency (ω_0) and quality factor (Q) can be expressed as

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5)$$

and

$$Q = \sqrt{\frac{C_1g_{m1}}{C_2g_{m2}}} \quad (6)$$

It follows from (5) and (6) that the quality factor and pole frequency can be tuned electronically via transconductances.



Fig. 2. Proposed voltage-mode filter.

The relative sensitivities of the proposed circuit can be found as plus or minus 0.5:

$$S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = \frac{1}{2}; S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (7)$$

and

$$S_{C_1}^Q = S_{g_{m1}}^Q = \frac{1}{2}; S_{C_2}^Q = S_{g_{m2}}^Q = -\frac{1}{2} \quad (8)$$

As a drawback, the LP and BP outputs are not of low impedance characters, thus they should be additionally buffered when applicable, or the filter topology should be modified as described in Section 5.

3. Non-ideal Case

In practice, the influences of voltage tracking errors from the unity-value gain of internal differential voltage buffer, and also the parasitic terminal impedances of VD-DIBA [4] will affect the filter performance. In this Section, these parameters will be taken into account. For non-ideal voltage buffer, its model is as follows:

$$V_w = \beta^+ V_z - \beta^- V_v \quad (9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Here β^+ and β^- are the voltage error gains from z and v terminals to w terminal. The influences of parasitic impedances of the v^+ , v^- and v terminals of VD-DIBA No. 2 and of v^+ and v terminals of VD-DIBA No. 1 are negligible because of their connection to low-impedance outputs w , to the input voltage source, or to ground. The most important parasitic impedances are resistive and capacitive parts affecting the z terminals of VD-DIBAs, acting in parallel to C_1 and C_2 . Let us denote them R_{z1} , C_{z1} , and R_{z2} , C_{z2} , respectively. Taking them into account together with (9), the transfer functions will be modified to the more general forms:

$$\frac{V_{HP}}{V_{in}} = \beta_1^- \beta_2^- \frac{\left(s + \frac{1}{R_{z1}C_1'}\right) \left(s + \frac{1}{R_{z2}C_2'}\right)}{D}, \quad (10)$$

$$\frac{V_{LP}}{V_{in}} = \beta_1^- \beta_2^- \frac{g_{m1}g_{m2}}{C_1'C_2'}, \quad (11)$$

and

$$\frac{V_{BP}}{V_{in}} = -\beta_1^- \beta_2^- \frac{g_{m2}}{C_1'} \left(s + \frac{1}{R_{z2}C_2'}\right) \quad (12)$$

where $C_1' = C_1 + C_{z1}$, $C_2' = C_2 + C_{z2}$, and

$$D = s^2 + s \frac{\omega_0^*}{Q} + \omega_0^{*2}, \quad (13)$$

$$\omega_0^{*2} = \frac{g_{m1}g_{m2}}{C_1'C_2'} \left(\beta_1^+ \beta_2^- + \frac{\beta_2^+}{g_{m1}R_{z2}} + \frac{1}{g_{m1}g_{m2}R_{z1}R_{z2}} \right), \quad (14)$$

$$Q^* = \sqrt{\frac{g_{m1}}{g_{m2}} \frac{C_1'}{C_2'} \frac{\sqrt{\beta_1^+ \beta_2^- + \frac{\beta_2^+}{g_{m1}R_{z2}} + \frac{1}{g_{m1}g_{m2}R_{z1}R_{z2}}}}{\beta_2^+ + \frac{1}{g_{m2}R_{z1}} + \frac{C_1'}{C_2'} \frac{1}{g_{m1}g_{m2}R_{z1}R_{z2}}}}}. \quad (15)$$

It should be mentioned that the stray/parasitic z -terminal capacitances are absorbed by the external grounded capacitors as they appear in shunt with them. However, the parasitic resistances R_{z1} and R_{z2} not only affect the ω_0 and Q by they also add parasitic zeros to the HP and BP transfer functions. The product $\beta_1^- \beta_2^-$ of the voltage buffer gains affects the gain of all the filter sections. As a result, the effect of the finite low-frequency attenuation of BP and HP sections appears [7]. It can be described as follows:

$$\frac{V_{in}}{V_{BP}} \Big|_{f=0} = -\frac{\beta_2^+}{\beta_1^- \beta_2^-} \left(1 + \frac{1}{\beta_2^+ g_{m2} R_{z1}} + \frac{\beta_1^+ \beta_2^-}{\beta_2^+} g_{m1} R_{z2} \right), \quad (16)$$

$$\frac{V_{in}}{V_{HP}} \Big|_{f=0} = \frac{1}{\beta_1^- \beta_2^-} \left(1 + \beta_2^+ g_{m2} R_{z1} + \beta_1^+ \beta_2^- g_{m1} R_{z1} g_{m2} R_{z2} \right). \quad (17)$$

Note that these undesirable finite attenuations strongly depend on the $g_m R_z$ product. Consider unity gains of the

voltage buffers for the simplicity. Let us denote $g_m R_z = a$. Then (16) and (17) can be simplified to the forms

$$\frac{V_{in}}{V_{BP}} \Big|_{f=0} = -\left(1 + a + \frac{1}{a} \right), \quad (18)$$

$$\frac{V_{in}}{V_{HP}} \Big|_{f=0} = 1 + a + a^2. \quad (19)$$

Then one can see that $a = g_m R_z$ products of 10^1 , 10^2 , 10^3 , and 10^4 result in the attenuations (18) of 20.9, 40.1, 60, 80 dB for BP output, and in the attenuations (19) of 40.9, 80.1, 120, 160 dB for HP output. Two rules of thumb can be applied: 1) The BP low-frequency attenuation can be increased by 20 dB via increasing the $g_m R_z$ product ten times. 2) The HP low-frequency attenuation is twice the size.

Similarly, Equations (14) and (15) for pole frequency and quality factor can be simplified as follows:

$$\frac{\omega_0^*}{\omega_0} = \sqrt{\frac{C_1 C_2}{C_1' C_2'}} \sqrt{1 + \frac{1}{a} + \frac{1}{a^2}}, \quad (20)$$

$$\frac{Q^*}{Q} = \sqrt{\frac{C_1' C_2}{C_1 C_2'} \frac{\sqrt{1 + \frac{1}{a} + \frac{1}{a^2}}}{1 + \frac{1}{a} + \frac{C_1'}{C_2'} \frac{1}{a^2}}}. \quad (21)$$

It follows from (20) and (21) that high values of a , which are necessary for suppressing parasitic low-frequency gains, ensure that the pole frequency and quality factor are not affected by the finite parasitic resistances R_z .

Note that the analysis of non-ideal case should include the current limits I_{max} of the internal g_m -stages of VD-DIBAs. Since these OTAs operate to grounding capacitors connected to z terminals of VD-DIBAs, the maximum voltages V_{max} at the filter outputs are limited by the values

$$V_{max} = \frac{I_{max}}{\omega C}. \quad (22)$$

In spite of the simplicity of (22), it describes well the potential limitations of the dynamic range of the filter due to nonlinear issues: The appropriate dynamic range can be ensured more problematically for high-frequency biquad, employing g_m stages with insufficient current-driving capability, especially with high working capacitances. However, the above parameters can be typical for non-on-chip filter prototyping from commercial ICs.

4. Experimental Results

The proposed universal filter in Fig. 2 was designed with the following parameters: $C_1 = C_2 = 10$ nF, $g_{m1} = g_{m2} = 10$ mS. The corresponding theoretical values of the pole frequency and quality factor are $f_0 = 159$ kHz and $Q = 1$. The relatively high capacitances were selected in

เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

order to provide reasonably high $g_m R_z$ product as explained below.

The VD-DIBA was implemented from commercial ICs as shown in Fig. 3. It consists of two basic blocks: the operational transconductance amplifier-OTA (MAX435) [8] as input stage and the differential-input buffer (AD8130) [9] as output stage. The transconductance gain (g_m) can be adjusted by external resistor R_g ($g_m = 4/R_g$) of the MAX435. The DC power supply voltages are ± 5 V.

As obvious from Fig. 3, R_g was finally selected as 390 Ω . The corresponding values of g_m and f_0 are 10.26 mS and 163 kHz, respectively. The resistor R_{set} in Fig. 3 was designed according to the datasheet [8], providing the upper limit of 10 mA of the OTA current.

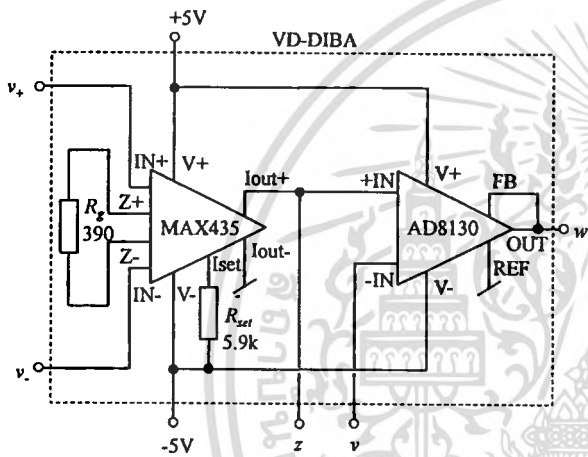


Fig. 3. VD-DIBA implementation by ICs MAX435 and AD8130.

In addition to excellent parameters of MAX435 (275 MHz bandwidth, 850 V/ μ s slew rate, 18 ns settling time, linear I/V characteristic), it provides rather low resistances R_z of the current outputs. The measured values are only 5 k Ω . It gives, together with the above value of g_m , the product $g_m R_z = 51.3$. According to (16) and (17), the estimated parasitic low-frequency attenuations at BP and HP outputs will be 34.4 dB and 68.6 dB, respectively. As shown below, these values correspond well with SPICE simulations and measurements. If higher values are requested, one should decrease R_z and increase capacitances accordingly, this way preserving the required pole frequency. As results from (20) and (21), $g_m R_z = 51.3$ causes negligible increase of pole frequency and decrease of the quality factor (below one per cent).

Before manufacturing the prototype, the designed filter was simulated in PSpice. The VD-DIBA was modeled via SPICE models of MAX435 [10] and AD8130 [11]. Since the model from [10] does not consider the output resistance R_z of the current outputs of MAX435, it was modeled by auxiliary resistor with $R_z = 5$ k Ω . The simulated frequency responses, compared with the characteristics for ideal case ($R_z \rightarrow \infty$) and with the characteristics measured via the network analyzer Agilent E4061B are

shown in Fig. 4. Note that the measured values were imported in PSpice by look-up-table-controlled sources. The extrapolated low-frequency attenuations are 33.8 dB at BP output and 67.1 dB at HP output. It is in a good agreement with the above mentioned values from the error analysis. The measured pole frequency deviates from the theoretical value by less than 7% due to tolerance of passive components.

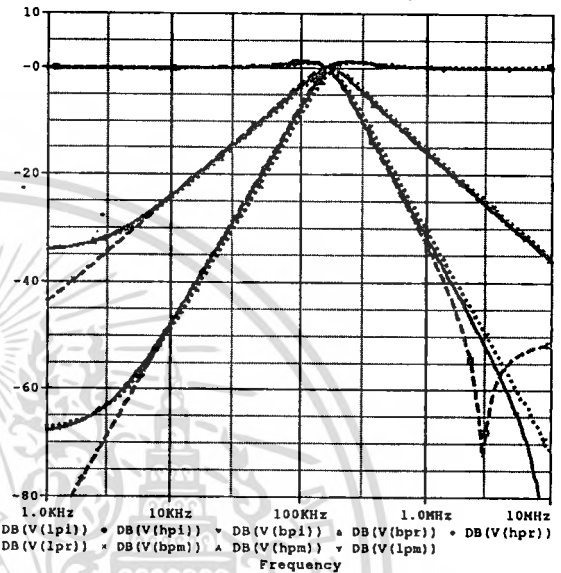


Fig. 4. Frequency responses of the designed filter; lpi, bpi, hpi: SPICE simulation, $R_g \rightarrow \infty$; lpr, bpr, hpr: SPICE simulation, $R_g = 5$ k Ω ; lpm, bpm, hpm: measured.

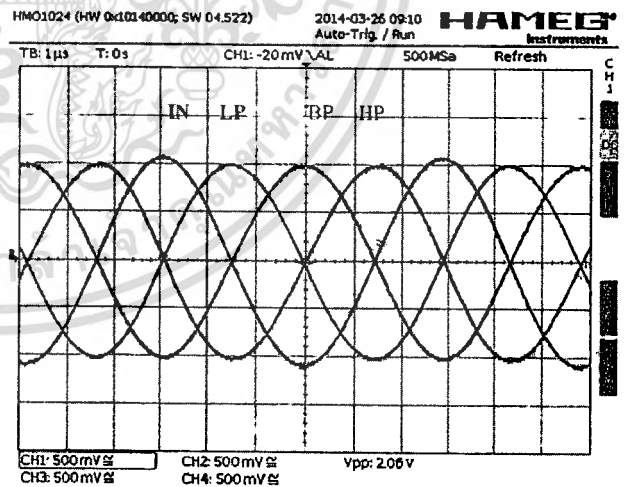


Fig. 5. Large-signal steady-state operation of the manufactured filter for sinusoidal 1.07 V/172 kHz excitation.

In addition to the above small-signal measurements, the manufactured filter was excited by sinusoidal signal in order to test the filter stability and signal limits due to non-linear distortion. For large-signal operation, the pole frequency tends to be slightly increased due to nonlinear effects. Figure 5 shows the measured waveforms for sinusoidal 1.07 V/172 kHz signal. The THD measured are 0.76 %, 0.5 %, and 0.53 % for HP, BP, and LP outputs, respec-

Ref	Active elements	No. of active elements	No. of R+C	Electronic control	Grounded capacitors only	High input impedance
[12]	CFA	5	5+2	No	Yes	Yes
[13]	CCII	3(cir.1), 4(cir.2)	6+2(cir.1), 7+2(cir.2)	No	Yes	No
[14]	CCII	4(cir.1&cir.2), 3(cir.3), 2(cir.4)	5+2	No	Yes	No
[15]	FTFN & OTA	2 & 2	4+2	Yes	Yes	Yes
[16]	DVCC	3	4+2	No	Yes	Yes
[17]	DVCC	3	3+2	No	Yes	Yes
[18]	DVCC	2	3+2	No	Yes	No
[19]	DVCC	1	2+3	No	No	Yes
[20]	DDCC	2	3+2	No	Yes	No
[21]	DDCC	2	3+2	No	Yes	No
[22]	DDCC	1	3+2	No	Yes	No
[23]	DDCC & OTA	1 & 2	0+2	Yes	Yes	Yes
[24]	OTA	5	0+2	Yes	Yes	Yes
[25]	OTA	8	0+2	Yes	Yes	Yes
[26]	OTA	4	0+2	Yes	Yes	Yes
[27]	DDCCTA	2	2+2	Yes	Yes	Yes
[28]	DDCCTA	3	0+2	Yes	Yes	Yes
[29]	FDCCH	2	2+2	No	Yes	Yes
[30]	FDCCH	1	3+2	No	Yes	No
[31]	FDCCH	1	2+2	No	Yes	Yes
[32]	DDCC & CCCII	1+1	1+2	Yes	Yes	Yes
Proposed filter	VD-DIBA	2	0+2	Yes	Yes	Yes

Tab. 2. Comparison of various SIMO voltage-mode filters.

tions via selecting various types of voltage inputs; (vi) the filter topology provides a possibility of its flexible modification and development, depending on the user's requirements, for example towards the transconductance mode of the operation.

The error analysis reveals that parasitic low-frequency gains of BP and HP sections can be suppressed via selecting the $g_m R_z$ product as high as possible. As results from the experiments described in Section 4, VD-DIBA should be implemented with R_z high enough. Otherwise, g_m must be designed too high, which results in large working capacitances. Then the corresponding low impedance level is a source of several troubles, especially low dynamic range of the voltage signals. For IC implementation, designing VD-DIBA with extra-high z-terminal impedance is thus a prerequisite for constructing high-performance biquads.

Acknowledgements

Research described in this paper was financially supported from the Faculty of Industrial Education, King

Mongkut's Institute of Technology Ladkrabang (KMITL), Grant No. 2557-0203022; and from Project PRO-K217 of the University of Defense Brno.

References

- [1] SEDRA, A. S., SMITH, K. C. *Microelectronic Circuits*. 3rd ed. Florida: Holt, Rinehart and Winston, 1991.
- [2] IBRAHIM, M. A., MINAEI, S., KUNTMAN, H. A 22.5MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements. *International Journal of Electronics and Communications (AEÜ)*, 2005, vol. 59, no. 5, p. 311–318.
- [3] BIOLEK, D., SENANI, R., BIOLKOVÁ, V., KOLKA, Z. Active elements for analog signal processing, classification, review and new proposals. *Radioengineering*, 2008, vol. 17, no. 4, p. 15–32.
- [4] BIOLEK, D., BIOLKOVÁ, V. First-order voltage-mode all-pass filter employing one active element and one grounded capacitor. *Analog Integrated Circuits and Signal Processing*, 2009, vol. 65, no. 1, p. 123–129.
- [5] PRASAD, D., BHASKAR, D. R., PUSHKAR, K. L. Realization of new electronically controllable grounded and floating simulated inductance circuits using voltage differencing differential input

- buffered amplifiers. *Active and Passive Electronic Components*, 2011, vol. 2011, Article ID: 101432.
- [6] PUSHKAR, K. L., BHASKAR, D. R., PRASAD, D. Voltage-mode universal biquad filter employing single voltage differencing differential input buffered amplifier. *Circuits and Systems*, 2013, vol. 4, p. 47–51.
- [7] BIOLEK, D., BAJER, J., BIOLKOVÁ, V., KOLKA, Z., KUBÍČEK, M. Z Copy - Controlled Gain - Current Differencing Buffered Amplifier and its applications. *Int. Journal of Circuit Theory and Applications*. 2011, vol. 39, no. 3, p. 257–274.
- [8] MAX435/MAX436 Wideband Transconductance - Amplifiers, MAXIM, 19-0042; Rev. 1; 4/93.
- [9] AD8129/AD8130 Low Cost 270 MHz Differential Receiver Amplifiers, Analog Devices, 2005. Available at: www.analog.com.
- [10] MAX435 Family Macromodels, <http://www.maximintegrated.com/design/tools/modeling-simulation/spice/operational-amplifiers/macro/MAX435.FAM>
- [11] AD8130 SPICE Macro-Model <http://www.analog.com/en/specialty-amplifiers/differential-amplifiers/ad8130/products/mod-spice-models/resources.html>
- [12] ABUELMA'ATTI, M. T., AL-ZAHER, H. A. New universal filter with one input and five outputs using current-feedback amplifiers. *Analog Integrated Circuits and Signal Processing*, 1998, vol. 16, p. 239–244.
- [13] HORNG, J. W., HOU, C. L., CHANG, C. M., CHUNG, W. Y., WEI, H. Y. Voltage-mode universal biquadratic filter with one input and five outputs using MOCCII. *Computers & Electrical Engineering*, 2005, vol. 31, p. 190–202.
- [14] HORNG, J. W., HOU, C. L., CHANG, C. M., CHUNG, W. Y. Voltage-mode universal biquadratic filter with one input and five outputs. *Analog Integrated Circuits and Signal Processing*, 2006, vol. 47, p. 73–83.
- [15] KUMAR, K., PAL, K. Voltage-mode universal biquadratic filter using FTFN and OTA. *Journal of Electrical and Electronics Engineering*, 2009, vol. 9, no. 2, p. 1083–1087.
- [16] HORNG, J. W., HOU, C. L., CHANG, C. M., CHOU, H. P., LIN, C. T. High input impedance voltage-mode universal biquadratic filter with one input and five outputs using current conveyors. *Circuits System Signal and Processing*, 2006, vol. 25, no. 6, p. 767–777.
- [17] MINAEI, S., YUCE, E. All-grounded passive elements voltage-mode DVCC-based universal filter. *Circuits System Signal and Processing*, 2010, vol. 29, p. 295–309.
- [18] HORNG, J. W. Lossless inductance simulation and voltage-mode universal biquadratic filter with one input and five outputs using DVCCs. *Analog Integrated Circuits and Signal Processing*, 2010, vol. 62, p. 407–413.
- [19] HORNG, J. W. Voltage-mode multifunction biquadratic filter employing single DVCC. *International Journal of Electronics*, 2012, vol. 99, no. 2, p. 153–162.
- [20] CHEN, H. P. Universal voltage-mode filter using only plus-type DDCCs. *Analog Integrated Circuits and Signal Processing*, 2007, vol. 50, no. 2, p. 137–139.
- [21] CHIU, W. Y., HORNG, J. W. Voltage-mode biquadratic filters with one input and five outputs using DDCCs. *Indian Journal of Engineering and Materials Sciences*, 2011, vol. 18, p. 97–101.
- [22] CHIU, W. Y., HORNG, J. W. Voltage-mode highpass, bandpass, lowpass and notch biquadratic filters using single DDCC. *Radioengineering*, 2012, vol. 21, no. 1, p. 297–303.
- [23] LEE, W. T., LIAO, Y. Z. New voltage-mode high-pass, band-pass and low-pass filter using DDCC and OTAs. *International Journal of Electronics and Communications (AEÜ)*, 2008, vol. 62, no. 9, p. 701–704.
- [24] HORNG, J. W. Voltage-mode universal biquadratic filter with one input and five outputs using OTAs. *International Journal of Electronics*, 2002, vol. 89, p. 729–737.
- [25] KUMNGERN, M., SUWANJAN, P., DEJHAN, K. Electronically tunable voltage-mode universal filter with single-input five-output using simple OTAs. *International Journal of Electronics*, 2013, vol. 100, no. 8, p. 1118–1133.
- [26] KUMNGERN, M., DEJHAN, K. Voltage-mode low-pass, high-pass, band-pass biquad filter using simple CMOS OTAs. In *Proceedings of the IEEE International Instrumentation and Measurement Technology Conference*. 2009, p. 924–927.
- [27] CHANNUMSIN, O., PUKKALANUN, T., TANGSRIRAT, W. Voltage-mode universal filter with one input and five outputs using DDCTAs and all-grounded passive components. *Microelectronics Journal*, 2012, vol. 43, no. 8, p. 555–561.
- [28] TANGSRIRAT, W., CHANNUMSIN, O., PUKKALANUN, T. Resistorless realization of electronically tunable voltage-mode SIFO-type universal filter. *Microelectronics Journal*, 2012, vol. 43, no. 8, p. 555–561.
- [29] CHEN, H. P. Voltage-mode FDCCII-based universal filters. *International Journal of Electronics and Communications (AEÜ)*, 2008, vol. 62, no. 4, p. 320–323.
- [30] LEE, C. N., CHANG, C. M. Single FDCCII-based mixed-mode biquad filter with eight outputs. *International Journal of Electronics and Communications (AEÜ)*, 2009, vol. 63, p. 736 to 742.
- [31] MAHESHWARI, S., MOHAN, J., CHAUHAN, D. S. Novel cascadable all-pass/notch filters using a single FDCCII and grounded capacitors. *Circuits, Systems, and Signal Processing*, 2011, vol. 30, no. 3, p. 643–654.
- [32] MANEewan, S., SREEWIROTE, B., JAIKLA, W. Electronically tunable voltage-mode universal filter using DDCC and CCCII. In *Proceedings of the International Conference on Circuits, System and Simulation*. 2011, p. 322–326.
- [33] HERENCsÁR, N., KOTON, J., MINAEI, S., YUCE, E., VRBA, K. Novel resistorless dual-output VM all-pass filter employing VDIBA. In *Proceedings of the 7th International Conference on Electrical and Electronics Engineering-ELECO 2011*. Bursa (Turkey), 2011, p. 72–74.
- [34] HERENCsÁR, N., CICEKOGLU, O., ŠOTNER, R., KOTON, J., VRBA, K. New resistorless tunable voltage-mode universal filter using single VDIBA. *Analog Integrated Circuits and Signal Processing*, 2013, vol. 76, p. 251–260.
- [35] PUSHKAR, K. L., BHASKAR, D. R., PRASAD, D. Voltage-mode new universal biquad filter configuration using a single VDIBA. *Circuits Systems and Signal Processing*, 2014, vol. 33, p. 275–285.

About Authors ...

Winai JAIKLA was born in Buriram, Thailand. He received the B. S. I. Ed. degree in Telecommunication Engineering from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Thailand in 2002, M. Tech. Ed. in Electrical Technology and Ph.D. in Electrical Education from King Mongkut's University of Technology North Bangkok (KMUTNB) in 2004 and 2010, respectively. From 2004 to 2011 he was with Electric and Electronic Program, Faculty of Industrial Technology, Suan Sunandha Rajabhat University, Bangkok, Thailand. He has been with the Department of Engineering Education, Faculty of Industrial Education, King Mongkut's Institute of Technol-

ogy Ladkrabang, Bangkok, Thailand since 2012. His research interests include electronic communications, analog signal processing and analog integrated circuits. He is a member of ECTI, Thailand.

Dalibor BIOLEK received the M.Sc. degree in Electrical Engineering from the Brno University of Technology, Czech Republic, in 1983, and the Ph.D. degree in Electronics from the Military Academy Brno, Czech Republic, in 1989, focusing in algorithms of the symbolic and numerical computer analysis of electronic circuits with a view to the linear continuous-time and switched filters. He is currently with the Department of EE, University of Defense Brno (UDB), and with the Department of Microelectronics, Brno University of Technology (BUT), Czech Republic. His scientific activity is directed to the areas of general circuit theory, frequency filters, and computer simulation of electronic systems. He has published over 300 papers and is author of three books on circuit analysis and simulation. At present, he is professor at the BUT and UDB in the field of Theoretical Electrical Engineering. Prof. Biolek is a member of the CAS/COM Czech National

Group of IEEE. He is also the president of Commission C of the URSI National Committee for the Czech Republic.

Surapong SIRIPONGDEE received the B. S. I. Ed. degree in Electronics and Computer and the M. Tech. Ed. electrical communications engineering from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Thailand in 1997 and 2002, respectively. He has been with the Department of Engineering Education, Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand since 1997. His research interests include electronic communications, analog signal processing and analog integrated circuits.

Josef BAJER was born in 1982. In 2005, 2008, and 2011 he received the B.Sc. degree in Electrical and Special Aircraft Equipment, the M.Sc. degree in Avionic Systems, and Ph.D. degree in Electronic Systems at the Faculty of Military Technologies, University of Defense Brno (UDB), Czech Republic. His interests include analog and digital signal processing and applications of modern active elements working in current and hybrid modes.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลประวัติคณะผู้วิจัย

ประวัติส่วนตัว

ชื่อ-สกุล นายวินัย ใจกล้า

ตำแหน่งปัจจุบัน ผู้ช่วยศาสตราจารย์ ประจำสาขาสาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์
อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่ 1 ซอยฉลองกรุง 1 แขวง
ลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520 โทรศัพท์ 0-2329-8443 โทรสาร 0-2329-8443 E-
mail : kawinai@kmitl.ac.th

ปีที่จบการศึกษา	ระดับปริญญา (ตรี/โท/เอก)	อักษรย่อปริญญา และชื่อเต็ม	สาขาวิชา/วิชาเอก	ชื่อสถาบันการศึกษา และประเทศ
พ.ศ. 2545	ปริญญาตรี	ค.อ.บ. ครุศาสตร์อุตสาหกรรมบัณฑิต	วิศวกรรม โทรคมนาคม	สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ประเทศไทย
พ.ศ. 2547	ปริญญาโท	ค.อม. ครุศาสตร์อุตสาหกรรม มหาบัณฑิต	เทคโนโลยีไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ประเทศไทย
พ.ศ. 2553	ปริญญาเอก	ปร.ด. ปรัชญาดุษฎีบัณฑิต	ไฟฟ้าศึกษา	มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า เจ้าพระนครเหนือ ประเทศไทย

สาขาวิชาการที่มีความชำนาญพิเศษ

- ไฟฟ้าศึกษา
- อิเล็กทรอนิกส์และโทรคมนาคม

งานวิจัยที่ทำเสร็จแล้ว

โครงการวิจัย	ปีที่พิมพ์	การเผยแพร่	แหล่งทุน	สถานภาพการทำวิจัย
วงจรเรียงสัญญาณเต็มคลื่นโหมดกระแสแบบแม่นยำโดยใช้วงจรสายพานกระแสและ OTA	2549	วารสารวิศวกรรมสาร มหาวิทยาลัยขอนแก่น, ปีที่ 33, ฉบับที่ 3 หน้า 287-298	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
โครงข่ายกรองความถี่โหมดกระแสแบบหลายหน้าที่และการประยุกต์ใช้งาน	2550	วิศวกรรมสารมหาวิทยาลัยขอนแก่น, ปีที่ 34, ฉบับที่ 2 หน้า 151-162	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
วงจรกำเนิดสัญญาณแบบควอดเรเจอร์และวงจรกรองความถี่โหมดกระแสหลายหน้าที่โดยใช้ CCCDBA	2548	การประชุมทางวิชาการระดับนานาชาติ ECTI-CON 2006	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
การออกแบบ CDTA ที่สามารถควบคุมด้วยกระแสโดยใช้เทคโนโลยี CMOS และการประยุกต์ใช้งาน	2551	วารสาร International Journal of Electronics and Communications, Vol. 62, No. 4, pp. 277-287	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Electronically Controllable Current-Mode Universal Biquad	2551	วารสาร Circuits Systems and Signal Processing, Vol. 27, No. 1, pp. 113-	ส่วนตัว	ผู้ร่วมวิจัย 50%

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้ใช้ภายในเท่านั้น ไม่สามารถเผยแพร่ได้โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Filter Using Single DO-CCCDTA		122		
วงจรรวม/หารสัญญาณแอนาล็อกโหมดกระแสโดยใช้ CCCDTA	2551	วารสาร International Journal of Electronics and Communications, Vol. 62, No. 3, pp. 223-227	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Current Controlled Current Conveyor Transconductance Amplifier (CCCCTA): A Building Block for Analog Signal Processing	2551	วารสาร Electrical Engineering, Vol. 90, No. 6, pp. 443-453	ส่วนตัว	ผู้ร่วมวิจัย 50%
Low-offset BiCMOS Current Controlled Current Differencing Buffered Amplifier (CC-CDBA) and Applications	2551	วารสาร The ECTI Transactions on Electrical Eng., Electronics, and Communications (ECTI-EEC), Vol. 6, No. 1, pp. 81-90	ส่วนตัว	ผู้ร่วมวิจัย 33%
BiCMOS Current-Controlled Current Feedback Amplifier (CC-CFA) and Its Applications	2551	วารสาร WSEAS Transactions on Electronics, Vol. 5, No. 6, pp. 203-219	ส่วนตัว	ผู้ร่วมวิจัย 25%
A Simple Current-Mode Quadrature Oscillator Using Single CDTA	2551	Radioengineering, Vol. 17, No. 4, pp. 33-40	ส่วนตัว	หัวหน้าโครงการ 25%
วงจรรองความถี่โหมดกระแสหลายหน้าที่หนึ่งเอาต์พุตที่ควบคุมได้ด้วยระบบดิจิทัล	2549	การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON-29)	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
วงจรรองความถี่โหมดคู่หลายหน้าที่อุปกรณ์น้อยที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ DO-CCCIIs	2550	วารสาร Active and Passive Electronic Components	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
วงจรกำเนิดสัญญาณแบบควอเดรเจอร์และวงจรรองความถี่โหมดกระแสหลายหน้าที่ที่ต่อคาสเคดได้โดยใช้ DO-CCCI และ OTA	2552	วารสาร Circuits Systems and Signal Processing, Vol. 28, No. 1, pp. 99-110	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
การวิจัยและพัฒนาต้นแบบชุดสาธิตการออกแบบวงจรรองความถี่โหมดกระแส	2552	รายงานวิจัยฉบับสมบูรณ์	สำนักงานคณะกรรมการวิจัยแห่งชาติ	ผู้ร่วมวิจัย 30%
การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์โหมดกระแสโดยใช้ CC-CDTA และการประยุกต์ใช้งานกับการศึกษาด้านการออกแบบวงจรรองความถี่โหมด	2553	การประชุมวิชาการวิจัยรำไพพรรณี	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Current-mode Biquadratic Filter Using DO-CCCDTAs	2553	วารสาร International Journal of Circuit Theory and Applications, Vol. 38, No. 3, pp. 321-330	ส่วนตัว	ผู้ร่วมวิจัย 50%
การสังเคราะห์และออกแบบวงจรรองความถี่โหมดโดยใช้ CCCCTA	2553	การประชุมวิชาการและแสดงผลงานวิจัยระดับชาติ มหาวิทยาลัยราชภัฏสวนสุนันทา ปี 2554	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-output-impedance current-mode multiphase sinusoidal oscillator employing current differencing transconductance amplifier-based allpass filters	2553	วารสาร International Journal of Electronics, Vol. 97, No. 7, pp. 811-826	ส่วนตัว	หัวหน้าโครงการ 25%
Voltage-mode quadrature sinusoidal oscillator with current tunable properties	2553	วารสาร Analog Integrated Circuits and Signal Processing, vol. 65, no. 2. pp. 321-325	ส่วนตัว	ผู้ร่วมวิจัย 33%
Resistorless dual-mode quadrature sinusoidal oscillator using a single active building block	2554	วารสาร Microelectronics Journal, Vol. 42, Issue 1, pp. 135-140	ส่วนตัว	หัวหน้าโครงการ 33%
Explicit-current-output second-order sinusoidal oscillators using two CFOAs and grounded capacitors	2554	วารสาร AEU-International Journal of Electronics and Communications, Vol. 65, Issue 7, pp. 669-672	ส่วนตัว	หัวหน้าโครงการ 33%
Realization of electronically tunable voltage-mode/current-mode quadrature sinusoidal oscillator using ZC-CG-CDBA	2554	วารสาร Microelectronics Journal, Vol. 42 Issue 10, pp. 1116-1123	ส่วนตัว	ผู้ร่วมวิจัย 25%
A Resistor-less Current-mode Quadrature Sinusoidal Oscillator Employing Single CCCDTA and Grounded Capacitors	2554	วารสาร Przegląd Elektrotechniczny" (Electrical Review), vol. 8, pp. 138-141	ส่วนตัว	ผู้ร่วมวิจัย 50%
การสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมตกระแสและการประยุกต์ใช้งาน	2554	วารสาร Radioengineering, vol. 20, no. 4, pp. 890-897	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณชาน์หลายเฟสโหมตกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ CCCDTA และอุปกรณ์ที่ต่อลงกราวด์	2554	วารสาร Radioengineering, Vol. 30, No. 3, pp. 594-599	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Resistor-less current-mode four-phase quadrature oscillator using CCCDTAs and grounded capacitors	2555	วารสาร AEU - International Journal of Electronics and Communications, vol. 66, pp. 214-218	ทุนส่วนตัว	หัวหน้าโครงการ 50%
New gain controllable resistor-less current-mode first order allpass filter and its application	2556	วารสาร Radioengineering, vol. 21, no. 1, pp. 312-316,	ทุนส่วนตัว	หัวหน้าโครงการ 33%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้