

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสอง
โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์

SYNTHESIS AND DESIGN
OF ELECTRONICALLY CONTROLLED MULTIPLE INPUTS-SINGLE OUTPUT
VOLTAGE MODE SECOND ORDER MULTIFUNCTION FILTER



เลขหมู่.....
เลขทะเบียน..... 140256
รับเดือนปี 04 2559

b.....
i.....

12 737483

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร
คณะครุศาสตรอุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2557
KMITL-2014-ED-M-231-011

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SYNTHESIS AND DESIGN OF ELECTRONICALLY CONTROLLED
MULTIPLE INPUTS SINGLE OUTPUT VOLTAGE MODE SECOND ORDER
MULTIFUNCTION FILTER**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION
IN ELECTRICAL COMMUNICATIONS ENGINEERING
FACULTY OF INDUSTRIAL EDUCATION
KING MONGKUT'INSTITUTE OF TECHNOLOGY LADKRABANG**

2014

KMITL-2014-ED-M-231-011

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2014

FACULTY OF INDUSTRIAL EDUCATION

KING MONGKUT'INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่
อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต
ที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์
Synthesis and Design of Electronically Controlled
Multiple Inputs-Single Output Voltage Mode
Second Order Multifunction Filter

นักศึกษา

นายวิลาศ นิลสระคู

รหัสประจำตัว

55630703

ปริญญา

ครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้าสื่อสาร

อาจารย์ที่ปรึกษาวิทยานิพนธ์

ดร.วินัย ใจกล้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.วิสุทธิ์	สุนทรกนกพงศ์	
ดร.วินัย	ใจกล้า	
รศ.ดร.พีระวุฒิ	สุวรรณจันทร์	
รศ.ปิยะ	ศุภวราสุวัฒน์	
รศ.ดร.มนตรี	ศิริปรัชญานันท์	

วัน / เดือน/ ปี ที่สอบ

20 กันยายน 2557 เวลา 09.00 น. เป็นต้นไป

สถานที่สอบ

ณ ห้องเรียนปริญญาเอก คณะครุศาสตร์อุตสาหกรรม

คณะครุศาสตร์อุตสาหกรรมรับรองแล้ว

(รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์)

คณบดี คณะครุศาสตร์อุตสาหกรรม

วันที่ 10 เดือน พฤษภาคม พ.ศ. 2557

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่
อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้
ด้วยวิธีทางอิเล็กทรอนิกส์

นักศึกษา

นาย วิลาศ นิลสระคู

รหัสประจำตัว

55630703

ปริญญา

ครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้าสื่อสาร

พ.ศ.

2557

อาจารย์ที่ปรึกษาวิทยานิพนธ์

ดร.วินัย ใจกล้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

รศ.ดร.พีระวุฒิ สุวรรณจันทร์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ ซึ่งประกอบด้วยวงจรขยายกันชนผลต่างแรงดันอินพุต (Voltage Differencing - Differential Input Buffered Amplifier : VD-DIBA) จำนวน 2 วงจรและตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว โดยปราศจากตัวต้านทานภายนอก วงจรที่นำเสนอจึงเหมาะที่จะนำไปพัฒนาสร้างเป็นวงจรรวม อีกทั้งวงจรมีค่าความต้านทานอินพุตสูงและค่าความต้านทานเอาต์พุตต่ำ จึงสะดวกต่อการนำไปต่อкасаскетในอันดับสูงขึ้นไป วงจรสามารถให้การตอบสนองการทำงานได้ 5 พังค์ชั้น คือ พังค์ชั้นกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ โดยไม่ต้องเปลี่ยนโครงสร้างของวงจร การเลือกพังค์ชั้นการกรองสามารถทำได้ด้วยวิธีดิจิตอล โดยไม่ต้องใช้วงจรกลับสัญญาณอินพุต สามารถควบคุมความถี่โพลและควอลิตี้แฟคเตอร์ได้ด้วยวิธีอิเล็กทรอนิกส์ โดยวิธีการปรับกระแสไบอัสจากภายนอก สมรรถนะของวงจรกรองความถี่ที่นำเสนอถูกทดสอบผ่านการจำลองผลการทำงานด้วยโปรแกรม PSPICE และการต่อวงจรจริง โดยใช้ไอซี LT1228 และ LT1193 เป็นโครงสร้างวงจรรภายในของ VD-DIBA ผลการทดสอบวงจรที่ได้มีความสอดคล้องกับที่คาดการณ์ไว้ในทางทฤษฎี

Thesis Title	Synthesis and Design of Electronically Controlled Multiple Inputs-Single Output Voltage Mode Second Order Multifunction Filter
Student	Mr. Wilas Ninsraku
Student ID	55630703
Degree	Master of Science in Industrial Education
Program	Electrical Communications Engineering
Year	2014
Thesis Advisor	Dr. Winai Jaikla
Thesis Co-Advisor	Assoc. Prof. Dr. Peerawut Suwanjan

ABSTRACT

In this thesis, a multiple-inputs single-output voltage-mode biquadratic filter employing voltage differencing differential input buffered amplifier (VD-DIBA) is presented. The proposed filter uses two VD-DIBAs and two grounded capacitors without any external resistors, which is well suited for integrated circuit implementation. The circuit provides five standard transfer functions, namely, low pass, high pass, band pass, notch and all pass filters with electronic control of quality factor and pole frequency. Each transfer function can be selected by suitably selecting input signals via digital method. The filter does not require inverting input voltage signal. Moreover, the circuit possesses high input and low output impedances and thus it enables simple voltage-mode cascading. The PSPICE simulation and experimental results using VD-DIBA constructing form the available commercial product LT1228 and LT1193 are included, verifying the workability of the proposed filter. The given results agree well with the theoretical anticipation.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเพราะได้รับความอนุเคราะห์จาก ดร.วินัย ใจกล้า อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.พีระวุฒิ สุวรรณจันทร์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ขอบพระคุณ รศ.ดร.มนตรี ศิริปรัชญานันท์ ภาควิชาครุศาสตร์ไฟฟ้า คณะครุศาสตร์อุตสาหกรรม มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ได้ให้คำชี้แนะและแก้ไขข้อบกพร่องต่าง ๆ รวมทั้งให้ความอนุเคราะห์อุปกรณ์ในการทดลองสำหรับงานวิจัยนี้ ขอบพระคุณ ดร.ภมร ศิลาพันธุ์ ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา รศ.ดร.วิสุทธิ์ สุนทรกนกพงศ์ ผศ.ดร.ประเสริฐ เคนพันธ์ ผศ.โกศล ตราชู ผศ.อำพล ทองระอา ดร.ไพบูลย์ พวงวงศ์ตระกูล รศ.ปิยะ ศุภวราสุวัฒน์ และคณาจารย์ประจำสาขาวิศวกรรมไฟฟ้าสื่อสารทุกท่าน ที่ได้กรุณาให้ความรู้และคำชี้แนะต่าง ๆ จนกระทั่งวิทยานิพนธ์ฉบับนี้สำเร็จ ได้อย่างสมบูรณ์ ผู้วิจัยรู้สึกซาบซึ้งในความกรุณา และขอขอบพระคุณ คณะกรรมการสอบวิทยานิพนธ์ทุกท่าน ที่ได้กรุณาให้คำแนะนำ ตรวจสอบแก้ไขข้อบกพร่องต่าง ๆ ทุกขั้นตอน จนทำให้วิทยานิพนธ์ฉบับนี้มีความถูกต้องสมบูรณ์ ขอขอบพระคุณ อาจารย์ทั้งในอดีตถึงปัจจุบันทุกท่าน ที่ได้ประสิทธิ์ประสาทความรู้ ตลอดจนแง่คิดต่าง ๆ อันก่อให้เกิดประโยชน์ต่อการวิจัยในครั้งนี้จนกระทั่งประสบผลสำเร็จ ขอขอบพระคุณ เจ้าหน้าที่งานบัณฑิตศึกษา และบุคลากรในคณะครุศาสตร์อุตสาหกรรมทุกท่าน ที่ให้ความช่วยเหลือและอำนวยความสะดวกในการติดต่อสอบถามสำหรับการจัดทำวิทยานิพนธ์ในครั้งนี้ ขอขอบคุณเพื่อน ๆ นักศึกษาสาขาวิศวกรรมไฟฟ้าสื่อสาร รุ่น 18 ทุกคนที่คอยให้คำปรึกษา ข้อคิดเห็น ตลอดจนคอยให้กำลังใจ และเป็นแรงผลักดันให้แก่ผู้วิจัย และขอบคุณสถานีวิทย์โทรทัศนกองทัพบกช่อง 5 ที่ให้การสนับสนุนทุนการศึกษาตลอดหลักสูตรการศึกษานี้ สุดท้ายนี้ขอกราบขอบพระคุณ คุณแม่ วาสนา นิลสระคู และครอบครัว ผู้เป็นที่รักคอยเป็นกำลังใจ ทั้งให้การสนับสนุน และช่วยเหลือในทุกด้านมาโดยตลอด

ประโยชน์อันพึงมีและความรู้จากวิทยานิพนธ์ฉบับนี้ ที่ส่งผลให้เกิดประโยชน์แก่บุคคลต่าง ๆ รวมทั้งนักศึกษารุ่นน้อง ด้วยอันสงสรวินได้ ผู้วิจัยขออุทิศแด่ นายเลิศ นิลสระคู บิดาที่ได้ล่วงลับไปแล้ว ซึ่งได้เคยอุปการะส่งเสียบุตรและธิดารวมทั้งบุคคลในครอบครัว และได้เคยคาดหวังในอนาคตหน้าที่การทำงานและการศึกษา ของผู้วิจัยและบุตรธิดาทุกคน และขอมอบให้แก่ผู้มีพระคุณทุกท่านด้วยความเคารพยิ่ง หากมีข้อผิดพลาดประการใด ผู้วิจัยขออภัยมา ณ ที่นี้ด้วย

วิลาศ นิลสระคู

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	4
1.3 กรอบแนวคิดของการวิจัย.....	4
1.4 ขอบเขตของการวิจัย.....	7
1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย.....	7
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	9
2.1 หลักการทั่วไปของวงจรรองความถี่.....	9
2.2 ความไวของวงจรรองความถี่ที่มีผลมาจากตัวแปรของอุปกรณ์ในวงจร.....	21
2.3 หลักการทำงานของวงจรขยายกันชนผลต่างแรงดันอินพุต (VD-DIBA).....	21
2.4 งานวิจัยที่เกี่ยวข้อง.....	23
บทที่ 3 วิธีดำเนินการวิจัย.....	38
3.1 การสังเคราะห์วงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดัน หลายอินพุต-หนึ่งเอาต์พุต.....	39
3.2 การวิเคราะห์สมรรถนะของวงจรรองความถี่กรณีทำงานในอุดมคติ.....	48
3.3 การวิเคราะห์ผลกระทบต่อวงจรรองความถี่กรณี VD-DIBA ทำงานไม่เป็นอุดมคติ.....	54
3.4 การวิเคราะห์หาความไว.....	68
3.5 การออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดัน หลายอินพุต-หนึ่งเอาต์พุต.....	71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 4 ผลการการวิจัยและวิเคราะห์ข้อมูล.....	74
4.1 ผลทดสอบสมรรถนะการทำงานวงจรรองความถี่ด้วยโปรแกรม PSPICE.....	74
4.2 ผลทดสอบสมรรถนะการทำงานวงจรรองความถี่ที่นำเสนอจากการต่อวงจรจริง.....	81
บทที่ 5 สรุปผล อภิปรายผลและข้อเสนอแนะ.....	91
5.1 สรุปผลการวิจัย.....	91
5.2 อภิปรายผลการวิจัย.....	93
5.2 ข้อเสนอแนะในการวิจัยนี้และงานวิจัยครั้งต่อไป.....	94
บรรณานุกรม.....	95
ภาคผนวก.....	99
ภาคผนวก ก งานวิจัยที่ได้รับการตีพิมพ์.....	100
ภาคผนวก ข คุณสมบัติไอซี LT1228, LT1193.....	109
ประวัติผู้เขียน.....	129

สารบัญตาราง

ตารางที่	หน้า
1.1 การศึกษาคุณสมบัติของวงจรวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต- หนึ่งเอาต์พุต ที่เลือกใช้วงจรรวมสำเร็จรูปชนิดต่างๆ.....	3
1.2 การกำหนดแรงดันอินพุตเพื่อให่วงจรตอบสนองฟังก์ชันกรองความถี่.....	5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
1.1 กรอบแนวคิดในการสังเคราะห์วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุตหนึ่งเอาต์พุต	4
2.1 วงจรองความถี่แบบ 2 พอร์ต	10
2.2 ผลตอบสนองทางความถี่ของวงจรองผ่านความถี่ต่ำ	12
2.3 ผลตอบสนองทางความถี่ของวงจรองผ่านความถี่สูง	13
2.4 ผลตอบสนองทางความถี่ของวงจรองผ่านแถบความถี่	13
2.5 ผลตอบสนองทางความถี่ของวงจรองหยุดแถบความถี่	14
2.6 ผลตอบสนองทางความถี่ของวงจรองผ่านทุกความถี่	14
2.7 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง	16
2.8 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง	16
2.9 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านความถี่ต่ำอันดับสอง	17
2.10 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำอันดับสอง	17
2.11 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง	18
2.12 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง	18
2.13 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง	19
2.14 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง	19
2.15 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง	20
2.16 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง	20
2.17 ผลตอบสนองทางเฟสเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง	20
2.18 สัญลักษณ์ของวงจรขยายกันชนผลต่างแรงดันอินพุต	22
2.19 วงจรสมมูลของวงจรขยายกันชนผลต่างแรงดันอินพุต	22
2.20 โครงสร้างวงจรขยายกันชนผลต่างแรงดันอินพุตใช้วงจรรวมเบอร์ LT1228 และ LT1193	23
2.21 วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DDCC	23
2.22 วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CCTA	25
2.23 วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CFTA	26
2.24 วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DXCCII	28
2.25 วงจรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตโดยใช้ CCCII	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป (ต่อ)

รูปที่	หน้า
2.26 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DVCC	30
2.27 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DVCC และ DDCC	32
2.28 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ VDTA	33
2.29 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CDBA	35
2.30 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ VD-DIBA	36
3.1 แผนผังขั้นตอนการดำเนินงานวิจัย	38
3.2 บล็อกไดอะแกรมการสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่นำเสนอ	40
3.3 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์	46
3.4 โครงสร้างเสมือนของวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์	47
3.5 ตัวต้านทานและตัวเก็บประจุแฝงภายในของ VD-DIBA	60
3.6 วงจรกรองความถี่ที่นำเสนอเมื่อคำนึงถึงความต้านทานและความจุแฝงภายใน VD-DIBA	61
4.1 วงจรกรองความถี่ที่นำเสนอโดยใช้โครงสร้างจากไอซี LT1228 และ LT1193	74
4.2 ผลตอบสนองทางความถี่และเฟสฟังก์ชันกรองผ่านความถี่สูง	76
4.3 ผลตอบสนองทางความถี่และเฟสฟังก์ชันกรองผ่านความถี่ต่ำ	76
4.4 ผลตอบสนองทางความถี่และเฟสฟังก์ชันกรองผ่านแถบความถี่	76
4.5 ผลตอบสนองทางความถี่และเฟสฟังก์ชันกรองหยุดแถบความถี่	76
4.6 ผลตอบสนองทางความถี่และเฟสฟังก์ชันกรองผ่านทุกความถี่	77
4.7 สัญญาณ V_{HPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30 mV/156.315kHz	77
4.8 สัญญาณ V_{LPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30 mV/156.315kHz	77
4.9 สัญญาณ V_{BPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30 mV/156.315kHz	78
4.10 สัญญาณ V_{BRF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30 mV/156.315kHz	78
4.11 สัญญาณ V_{APF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30 mV/156.315kHz	78
4.12 กราฟค่าความผิดเพี้ยนทางฮาร์มอนิกส์รวมของฟังก์ชันกรองผ่านแถบความถี่ของวงจรเมื่อแรงดันอินพุตเกิดการเปลี่ยนแปลงตั้งแต่ 10mV-500mV	79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.13 ผลตอบสนองทางความถี่ฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับกระแส $I_{B1} = I_{B2} = 100, 200$ และ $300\mu A, C_1 = C_2 = 1nF, Q = 1$	80
4.14 ผลตอบสนองทางความถี่ฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับกระแส $I_{B1} = I_{B2} = 100, 200$ และ $300\mu A, C_1 = 10nF, C_2 = .1nF, Q = 10$	80
4.15 ย่านการตอบสนองความถี่สูงสุดที่มีค่าเกิน -3 dB.....	80
4.16 เสถียรภาพของวงจรกรองความถี่ที่นำเสนอโดยใช้ Monte Carlo.....	81
4.17 วงจรกรองความถี่หลายหน้าที่ ที่ใช้ในการทดลองจริง.....	82
4.18 ผลการวัดตอบสนองความถี่ฟังก์ชันกรองผ่านความถี่สูง, กรองผ่านความถี่ต่ำ, กรองผ่านแถบ ความถี่, กรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่.....	82
4.19 กราฟผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่.....	83
4.20 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ $I_B = 100\mu A, 150\mu A, 250\mu A$	84
4.21 ทดสอบการทำงานหาค่าความผิดพลาด g_m	85
4.22 สัญญาณเอาต์พุตของ g_m ที่วัดได้จริง.....	85
4.23 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงวัดด้วยออสซิลโลสโคป (ก.) $f_L = 200kHz$, (ข.) $f_0 = 350kHz$ และ (ค.) $f_H = 500kHz$	86
4.24 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำวัดด้วยออสซิลโลสโคป (ก.) $f_L = 200kHz$, (ข.) $f_0 = 350kHz$ และ (ค.) $f_H = 500kHz$	87
4.25 แสดงค่าแรงดันอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่วัดด้วยออสซิลโลสโคป (ก.) $f_L = 200kHz$, (ข.) $f_0 = 350kHz$ และ (ค.) $f_H = 500kHz$	88
4.26 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่วัดด้วยออสซิลโลสโคป (ก.) $f_L = 200kHz$, (ข.) $f_0 = 350kHz$ และ (ค.) $f_H = 500kHz$	89
4.27 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่วัดด้วยออสซิลโลสโคป (ก.) $f_L = 200kHz$, (ข.) $f_0 = 350kHz$ และ (ค.) $f_H = 500kHz$	90

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองความถี่ เป็นวงจรหนึ่งที่มีบทบาทและมีความสำคัญในระบบการประมวลผลสัญญาณอะนาล็อก ซึ่งวงจรกรองความถี่ถูกนำมาใช้อย่างแพร่หลายในหลายสาขางาน เช่น งานอิเล็กทรอนิกส์ระบบสื่อสาร การวัดและเครื่องมือวัดและระบบควบคุม (Sedra & Smith, 1991 ; Jiang & Wang, 2006 : 84-90) กล่าวได้ว่าอุปกรณ์ส่วนใหญ่ในงานที่กล่าวมานั้น มีวงจรกรองความถี่เป็นส่วนประกอบของวงจร ในการพัฒนางจรกรองความถี่โดยเฉพาะวงจรกรองความถี่ที่สามารถให้ผลตอบสนองการกรองความถี่ได้หลายหน้าที่ในโครงสร้างวงจรเดียวกัน หรือ วงจรกรองความถี่แบบหลายหน้าที่ (Multifunction) จึงได้รับความสนใจเป็นอย่างมาก เมื่อพิจารณาจากจำนวนอินพุตและเอาต์พุตของวงจรกรองความถี่แบบหลายหน้าที่ จะสามารถแบ่งได้เป็นสามประเภทดังนี้คือ ประเภทหนึ่งอินพุต-หลายเอาต์พุต (Single Input Multiple Outputs : SIMO) (Tangsriat, et al. 2013 : 210-215) ประเภทหลายอินพุต-หนึ่งเอาต์พุต (Multiple Inputs Single Output : MISO) (Abuelma'atti and Tasadduq, 1999 : 287-292) และประเภทหลายอินพุต-หลายเอาต์พุต (Multiple Inputs Multiple Outputs : MIMO) (Hornq, 2011 : 693-700) วงจรกรองความถี่ประเภทต่าง ๆ ที่ได้กล่าวมาจะถูกสังเคราะห์และออกแบบให้ทำงานในสองโหมด คือ โหมดแรงดัน (Voltage Mode) และโหมดกระแส (Current Mode) ในการสังเคราะห์และออกแบบวงจรกรองความถี่เหล่านี้ มีจุดประสงค์เพื่อนำไปใช้ในการประมวลผลสัญญาณร่วมกับวงจรอิเล็กทรอนิกส์อื่น ๆ ซึ่งโดยทั่วไปสัญญาณไฟฟ้าต่าง ๆ จะอยู่ในรูปของแรงดัน ดังนั้น การออกแบบวงจรอิเล็กทรอนิกส์ส่วนใหญ่จึงถูกออกแบบให้ทำงานในโหมดแรงดัน ซึ่งหากจะนำวงจรกรองความถี่โหมดกระแสไปต่อใช้งานร่วมกันจำเป็นต้องเพิ่มวงจร เพื่อเปลี่ยนการทำงานของวงจรในโหมดกระแสให้เป็นโหมดแรงดันก่อน จึงเป็นสาเหตุให้การทำงานของวงจรมีความคลาดเคลื่อน ส่งผลให้ไม่สะดวกในการนำไปประยุกต์ใช้งาน (ศุภชัย คลังทอง. 2554 : 1-4)

ดังนั้น วงจรกรองความถี่หลายหน้าที่ประเภทหลายอินพุต-หนึ่งเอาต์พุตที่ทำงานในโหมดแรงดัน จึงเป็นอีกประเภทหนึ่งของวงจรกรองความถี่ที่ได้รับความสนใจมาก ซึ่งจุดเด่นที่น่าสนใจของวงจรกรองความถี่ประเภทนี้ คือ สามารถเปลี่ยนฟังก์ชันการตอบสนองความถี่ได้ง่าย ด้วยวิธีการควบคุมการปิดหรือเปิดการจ่ายแรงดันสัญญาณไฟฟ้าให้อินพุตของวงจรหรือด้วยวิธีการดิจิทัล จึงสามารถนำไปประยุกต์ใช้งานร่วมกับไมโครคอนโทรลเลอร์หรือไมโครคอมพิวเตอร์ เพื่อควบคุมให้วงจรเปลี่ยนฟังก์ชันตอบสนองความถี่ได้ง่าย และจุดเด่นที่น่าสนใจของวงจรกรองความถี่ที่ทำงานในโหมดแรงดัน

คือ มีความต้านทานด้านอินพุตสูง (High Input Impedances) และความต้านทานด้านเอาต์พุตต่ำ (Low Output Impedances) ทำให้สะดวกในการนำไปต่อใช้งานร่วมกับวงจรอิเล็กทรอนิกส์อื่น ๆ หรือ สามารถนำไปขับโหลดได้โดยตรงและสะดวกในการนำไปต่อคาสเคดให้เป็นวงจรรองความถี่ในอันดับสูงขึ้น โดยไม่จำเป็นต้องใช้อุปกรณ์กันชน (Buffer)

ในการสังเคราะห์และออกแบบวงจรรองความถี่ ที่สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (Electronics Control) ส่วนมากจะนิยมสังเคราะห์และออกแบบด้วยวงจรรวมสำเร็จรูป (Active Building Block : ABB) ซึ่งจะมีข้อดี คือ มีความสะดวกคล่องตัวและไม่ซับซ้อนเมื่อเทียบกับการสังเคราะห์และออกแบบในระดับทรานซิสเตอร์ เพราะช่วยลดจำนวนองค์ประกอบของวงจร ทำให้ง่ายต่อการวิเคราะห์หาคุณสมบัติและสมรรถนะของวงจร ด้วยคุณสมบัติของวงจรรวมสำเร็จรูปชนิดต่าง ๆ ที่ได้มีผู้สังเคราะห์และออกแบบไว้ ให้สามารถควบคุมการทำงานได้ด้วยกระแสจากภายนอก จึงส่งผลให้วงจรรองความถี่ที่สังเคราะห์และออกแบบด้วยวงจรรวมสำเร็จรูปเหล่านี้สามารถควบคุมการทำงานได้ด้วยวิธีอิเล็กทรอนิกส์ ซึ่งทำให้สะดวกต่อการนำไปประยุกต์ใช้งานร่วมกับไมโครคอมพิวเตอร์หรือไมโครคอนโทรลเลอร์ ก่อนหน้านี้ Biolek, et al. (2008 : 15-32) ได้นำเสนอแนวความคิดของวงจรรวมสำเร็จรูปไว้หลายชนิด ที่ทำงานในโหมดแรงดัน โหมดกระแสและแบบผสม หนึ่งในนั้นก็คือ วงจรขยายกันชนผลต่างแรงดันอินพุต (Voltage Differencing Differential Input Buffered Amplifier : VD-DIBA) อุปกรณ์นี้มีคุณสมบัติที่น่าสนใจ คือ สามารถประยุกต์ใช้โครงสร้างวงจรในระดับทรานซิสเตอร์ หรือสามารถนำไอซีที่มีในท้องตลาดทั่วไปมาประยุกต์ใช้เป็นโครงสร้างภายในเพื่อความสะดวกหรือตรงตามวัตถุประสงค์ในการใช้งาน อีกทั้งวงจรสามารถทำงานได้ในโหมดแรงดัน มีความต้านทานอินพุตสูงและความต้านทานเอาต์พุตต่ำ โดยเฉพาะอย่างยิ่งสามารถควบคุมการทำงานด้วยการควบคุมกระแสไบอัส (I_B) จากภายนอก ด้วยคุณสมบัติของ VD-DIBA ลักษณะนี้ จึงทำให้สะดวกต่อการนำไปสังเคราะห์และออกแบบวงจรรองความถี่ ที่ทำงานในโหมดแรงดันและสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์

จากการศึกษาการออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันแบบหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูป ที่ได้มีผู้แนะนำให้ในงานวิจัยก่อนหน้านี้ ซึ่งได้รับการพัฒนาขึ้นมาอย่างต่อเนื่องในช่วงหนึ่งทศวรรษที่ผ่านมา มีดังนี้ 1. (Horng, 2003 : 153-157), 2. (Chang and Chen, 2003 : 401-406), 3. (Horng, 2003 : 411-413), 4. (Horng, 2004 : 465-475), 5. (Horng, 2004 : 406-409), 6. (Shah, et al. 2005 : 183-188), 7. (Shah and Malik, 2005 : 197-203), 8. (Chang and Chen, 2005 : 221-227), 9. (Chiu and Horng, 2007 : 649-652), 10. (Kilinc, et al. 2007 : 84-86), 11. (Sagbas and Koksak, 2007 : 87-93), 12. (Chen and Liao, 2008), 13. (Kumngern and Somdunyakanok, 2008 : 426-431), 14. (Chen, 2008 : 320-323), 15. (Herencsar, et al. 2009 : 309-312), 16. (Tangsrirat, 2010 : 99-104), 17. (Myderrizi, et al. 2011 : 1074-1081), 18. (Ranjan and Paul, 2011 : Article ID 439052), 19. (Tangsrirat and Channumsin, 2011 : 703-707), 20. (Horng, et al. 2012 : 290-296), เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

21. (Satansup and Tangsirat, 2012), 22. (Pathak, et. al. 2013 : Article ID 987867), และ 23. (Pushkar, et. al. 2013 : Article ID 478213) โดยรายละเอียดของแต่ละวงจรแสดงในตารางที่ 1.1 อย่างไรก็ตาม พบว่าหลายวงจรยังไม่สะดวกที่จะนำมาต่อใช้งานได้จริง เนื่องจากอุปกรณ์แอกทีฟที่ใช้ไม่สามารถที่จะหาซื้อได้ในเชิงพาณิชย์

ตารางที่ 1.1 การศึกษาคุณสมบัติของวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ที่เลือกใช้วงจรรวมสำเร็จรูปชนิดต่าง ๆ

ลำดับ	ปีที่น่าสนใจ	ประเภทของ ABB	จำนวน ABB	จำนวน R+C	ปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์	ค.ต.ท. อินพุต สูง	ค.ต.ท. เอาต์พุต ต่ำ	ไม่ต้องใช้แม่เหล็ก	ไม่ต้องใช้วงจรกลับสัญญาณอินพุต	ตัวเก็บประจุต่อลงกราวด์
1	2003	OTA&CCII	3	0+2	✓	✓	×	✓	×	×
2	2003	DDCC	2	2+2	×	×	✓	✓	✓	✓
3	2003	OTA	2	0+2	✓	×	×	✓	×	×
4	2004	CCII	3	3+3	×	✓	×	×	×	×
5	2004	CCII	2	2+2	×	×	×	✓	×	×
6	2005	CFA	1	2+2	×	×	×	✓	×	×
7	2005	FTFN&CFA	2	3+2	×	×	×	×	✓	×
8	2005	FDCCII	1	3+2	×	×	×	✓	×	×
9	2007	DDCC	3	2+2	×	✓	✓	✓	✓	✓
10	2007	OTRA	1	4+4	×	×	✓	×	✓	×
11	2007	CCCII	1	1+2	✓	×	×	×	✓	×
		CFA	1	2+2	×	×	✓	×	✓	×
12	2008	FDCCII	2	2+2	×	✓	✓	✓	✓	✓
13	2008	OTA	6	0+2	✓	✓	×	✓	✓	✓
14	2008	FDCCII	2	2+2	×	✓	✓	✓	✓	✓
15	2009	CCTA	1	2+2	✓	×	×	✓	✓	×
16	2010	CFTA	1	2+2	✓	×	×	×	×	×
17	2011	DXCCII	1	4+2	×	×	×	✓	×	×
18	2011	CCCII	2	0+2	✓	×	×	×	×	×
19	2011	DVCC	1	2+2	×	×	×	×	×	×
20	2011	DVCC	3	4+2	×	✓	×	×	✓	✓
21	2012	VDTA	1	0+2	✓	×	×	×	✓	×
22	2013	CDBA	2	4+2	×	×	✓	✓	✓	×
23	2013	VD-DIBA	1	1+2	✓	×	×	✓	✓	×

จากความเป็นมาและความสำคัญของปัญหาที่ได้นำเสนอตามหลักการและเหตุผลที่กล่าวมาแล้วในข้างต้น เพื่อพัฒนาข้อจำกัดต่าง ๆ ของวงจรรองความถี่ที่ได้ศึกษาในงานวิจัยที่ผ่านมา ในงานวิจัยนี้ จึงมีวัตถุประสงค์ที่จะสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดัน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลายอินพุต-หนึ่งเอาต์พุตที่สามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ด้วยอุปกรณ์ แอคทีฟ VD-DIBA เป็นอุปกรณ์หลักในการสังเคราะห์และออกแบบวงจร โดยใช้ไอซี LT1228 และ LT1193 เป็นโครงสร้างภายในของ VD-DIBA

1.2 วัตถุประสงค์ของการวิจัย

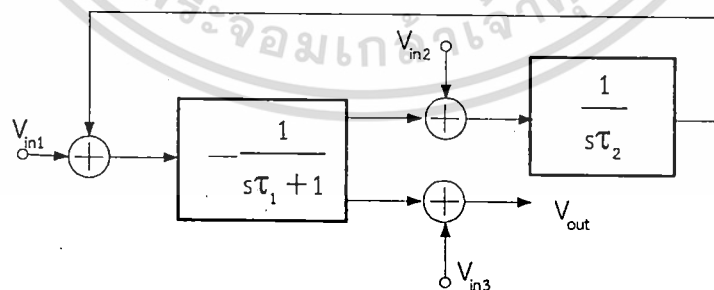
1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองในโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้ VD-DIBA

1.2.2 เพื่อวิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์เมื่อทำงานในกรณีอุดมคติและกรณีไม่เป็นอุดมคติ

1.2.3 เพื่อทดสอบสมรรถนะของวงจรที่ได้สังเคราะห์และออกแบบด้วยโปรแกรม PSPICE และทดสอบต่อวงจรจริง

1.3 กรอบแนวคิดของการวิจัย

แนวความคิดในการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ประกอบไปด้วยวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (Lossless Integrator) และวงจรอินทิเกรเตอร์ที่มีการสูญเสีย (Lossy Integrator) ทำงานร่วมกับวงจรรวมสัญญาณ โครงสร้างวงจรมีสามอินพุต-หนึ่งเอาต์พุต ดังบล็อกไดอะแกรมในรูปที่ 1.1 มีสมการแรงดันเอาต์พุตตามสมการที่ (1.1) และให้การตอบสนองการทำงานได้ 5 ฟังก์ชัน โดยกำหนดแรงดันอินพุตตามตารางที่ 1.2 เพื่อให้ได้ฟังก์ชันถ่ายโอนการกรองความถี่ตามต้องการ



รูปที่ 1.1 กรอบแนวคิดในการสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต

ตารางที่ 1.2 การกำหนดแรงดันอินพุตเพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_{out}	V_{in1}	V_{in2}	V_{in3}
ฟังก์ชันกรองผ่านความถี่ต่ำ	0	V_{in}	0
ฟังก์ชันกรองผ่านแถบความถี่	V_{in}	0	0
ฟังก์ชันกรองหยุดแถบความถี่	V_{in}	0	V_{in}
ฟังก์ชันกรองผ่านความถี่สูง	V_{in}	V_{in}	V_{in}
ฟังก์ชันกรองผ่านทุกความถี่	$2 V_{in}$	0	V_{in}

$$V_{out} = \frac{-\frac{s}{\tau_1} V_{in1} - \frac{1}{\tau_2 \tau_1} V_{in2} + \left(\frac{1}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \right) V_{in3}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.1)$$

เมื่อกำหนดจ่ายแรงดันสัญญาณอินพุตตามตารางที่ 1.2 โดยให้ V_{in} เป็นสัญญาณที่จ่ายให้ขั้วอินพุตของวงจร และ 0 เป็นขั้วอินพุตของวงจรที่ต่อลงกราวด์ จะได้ฟังก์ชันถ่ายโอน (Transfer Function) แต่ละแบบดังนี้

ให้ $V_{in1} = V_{in2} = V_{in3} = V_{in}$ จะได้ฟังก์ชันกรองผ่านความถี่สูง (High Pass Filter: HPF) ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.2)$$

ให้ $V_{in1} = V_{in3} = 0$ และ $V_{in2} = V_{in}$ จะได้ฟังก์ชันกรองผ่านความถี่ต่ำ (Low Pass Filter: LPF) ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{\frac{1}{\tau_2 \tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.3)$$

ให้ $V_{in3} = V_{in2} = 0$ และ $V_{in1} = V_{in}$ จะได้ฟังก์ชันกรองผ่านแถบความถี่ (Band Pass Filter: BPF) ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{-\frac{s}{\tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.4)$$

ให้ $V_{in2} = 0$ และ $V_{in1} = V_{in3} = V_{in}$ จะให้ฟังก์ชันกรองหยุดแถบความถี่ (Band Stop Filter : BSF) ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 + \frac{1}{\tau_2 \tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.5)$$

ให้ $V_{in2} = 0$ และ $2V_{in1} = V_{in3} = V_{in}$ ในทางปฏิบัติ $2V_{in1}$ คือการเพิ่มแรงดันให้ที่ V_{in1} สองเท่าของ V_{in} ปกติ โดยใช้วงจรขยายแรงดันที่มีอัตราขยายเป็นสองเท่า จะให้ฟังก์ชันกรองผ่านทุกความถี่ (All Pass Filter : APF) ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 - \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (1.6)$$

จากสมการที่ (1.1) จะได้ความถี่ธรรมชาติหรือความถี่โพล (Pole Frequency : ω_0) และปัจจัยคุณภาพหรือควอลิตี้แฟกเตอร์ (Quality Factor : Q) ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_2 \tau_1}} \quad (1.7)$$

และ

$$Q = \sqrt{\frac{\tau_1}{\tau_2}} \quad (1.8)$$

จากสมการที่ (1.7)-(1.8) สามารถปรับความถี่โพลและควอลิตี้แฟกเตอร์ด้วย τ_1 และ τ_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ขอบเขตของการวิจัย

1.4.1 วงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตสามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับ ω_0 และ Q ไม่เป็นอิสระจากกัน

1.4.2 ใช้วงจรขยายกันชนผลต่างแรงดันอินพุตเป็นอุปกรณ์แอกทีฟสองวงจรถ่าย โดยปราศจากตัวต้านทานภายนอกเพิ่มเติม

1.4.3 ใช้ไอซี LT1228 และ LT1193 เป็นโครงสร้างภายในของ VD-DIBA

1.4.4 วงจรใช้ตัวเก็บประจุเป็นอุปกรณ์พาสซีฟสองตัวต่อลงกราวด์

1.4.5 มีอินพุตอิมพีแดนซ์สูง

1.4.6 มีเอาต์พุตอิมพีแดนซ์ต่ำ

1.4.7 สามารถให้ผลตอบสนองการทำงานได้ 5 พิงก์ชั่น คือ พิงก์ชั่นกรองผ่านความถี่สูง พิงก์ชั่นกรองผ่านความถี่ต่ำ พิงก์ชั่นกรองผ่านแถบความถี่ พิงก์ชั่นกรองหยุดแถบความถี่ และพิงก์ชั่นกรองผ่านทุกความถี่ โดยเลือกพิงก์ชั่นการทำงานด้วยวิธีควบคุมการจ่ายแรงดันสัญญาณอินพุตของวงจร

1.4.8 ทดสอบสมรรถนะของวงจรผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริง

1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย

1.5.1 วงจรรวมสำเร็จรูป (Active Building Block : ABB) หมายถึง อุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่ง ที่ได้สังเคราะห์และออกแบบให้มีโครงสร้างการทำงาน ที่มีคุณลักษณะสมบัติการทำงานภายในของวงจรที่ประกอบด้วยวงจรร้อยต่าง ๆ มีขาอินพุตและเอาต์พุตไว้สำเร็จและสามารถนำเอาอุปกรณ์แอกทีฟชนิดต่าง ๆ เช่นทรานซิสเตอร์หรือไอซีชนิดต่าง ๆ มาสังเคราะห์ออกแบบใช้เป็นโครงสร้างภายในเพื่อให้มีคุณลักษณะสมบัติการทำงานของวงจรถามรูปแบบของวงจรรวมสำเร็จรูปชนิดนั้น

1.5.2 วงจรขยายกันชนผลต่างแรงดันอินพุต (Voltage Differencing - Differential Input Buffered Amplifier : VD-DIBA) หมายถึง วงจรรวมสำเร็จรูปชนิดหนึ่ง ที่เป็นอุปกรณ์อิเล็กทรอนิกส์แบบแอกทีฟมีหลายขา แบ่งเป็นขาของจุดสัญญาณทางด้านขาเข้า และขาของจุดสัญญาณทางด้านขาออก มีโครงสร้างภายในประกอบไปด้วย วงจรขยายความนำถ่ายโอน ทำหน้าที่รับสัญญาณอินพุตในโหมดแรงดันและให้เอาต์พุตในโหมดกระแส และสามารถควบคุมอัตราขยายความนำได้ด้วยการปรับกระแสจากภายนอก ทำงานร่วมกับวงจรมผลต่างแรงดัน ซึ่งเป็นส่วนประกอบของวงจรทางด้านเอาต์พุต วงจรมีคุณสมบัติอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5.3 การสังเคราะห์ (Synthesis) หมายถึง การนำอุปกรณ์แอกทีฟ VD-DIBA และตัวเก็บประจุมาต่อรวมกัน เพื่อให้ได้วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่มีคุณสมบัติอินพุตอิมพีแดนซ์สูงเอาต์พุตอิมพีแดนซ์ต่ำและสามารถควบคุมได้ด้วยอิเล็กทรอนิกส์

1.5.4 การออกแบบ (Design) หมายถึง การนำวงจรกรองความถี่ที่ได้สังเคราะห์ มาปรับค่าอุปกรณ์เพื่อให้ได้ผลการผลตอบสนองทางความถี่ตามต้องการ

1.5.5 โหมดแรงดัน (Voltage-mode) หมายถึง เทคนิคการสังเคราะห์และออกแบบวงจรอิเล็กทรอนิกส์ที่มีอินพุตและเอาต์พุตเป็นแรงดัน

1.5.6 วงจรกรองความถี่หลายหน้าที่ (Multifunction Filter Circuit) หมายถึง วงจรกรองความถี่ที่สามารถให้การตอบสนองฟังก์ชันการทำงานได้หลายรูปแบบดังนี้ กรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่โดยใช้โครงสร้างวงจรเดียวกัน

1.5.7 การควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ (Electronics Control) หมายถึง การปรับค่า ω_0 และ Q ด้วยกระแสหรือแรงดันจากภายนอก

1.5.8 สมรรถนะ (Performance) หมายถึง คุณสมบัติของวงจรหรือความสามารถของวงจรที่ได้สังเคราะห์และออกแบบ

1.5.9 โปรแกรม PSPICE หมายถึง โปรแกรมคอมพิวเตอร์สำเร็จรูปที่ใช้ในการจำลองผลการทำงานของวงจรกรองความถี่ที่ได้สังเคราะห์และออกแบบ

บทที่ 2

เอกสารและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงทฤษฎีพื้นฐานและงานวิจัยที่เกี่ยวข้องกับวงจรกรองความถี่ดังหัวข้อต่อไปนี้

- 2.1 หลักการทั่วไปของวงจรกรองความถี่
- 2.2 ความไวของวงจรกรองความถี่ที่มีผลมาจากตัวแปรค่าของอุปกรณ์ในวงจร
- 2.3 หลักการทำงานของวงจรขยายกันชนผลต่างแรงดันอินพุต
- 2.4 งานวิจัยที่เกี่ยวข้อง

2.1 หลักการทั่วไปของวงจรกรองความถี่

นิยามของวงจรกรองความถี่ ในการออกแบบทางความถี่วิทยุและสัญญาณผสมนั้นมีหลักการที่สำคัญคือ การออกแบบวงจรที่ใช้สำหรับกรองสัญญาณ เพื่อให้สัญญาณความถี่เฉพาะที่ต้องการใช้ผ่านออกมาได้เท่านั้น ส่วนสัญญาณความถี่อื่นที่ไม่ต้องการจะไม่สามารถผ่านออกมาได้ โดยจะถูกลดทอน (Attenuation) จนหมดไป หรืออีกนัยหนึ่งก็คือ การกรองเลือกสัญญาณความถี่ที่ต้องการและตัดสัญญาณความถี่ที่ไม่ต้องการออกไป ซึ่งการทำงานของวงจรลักษณะนี้เราเรียกว่าวงจรกรองความถี่ ตัวอย่างการใช้งานวงจรกรองความถี่ เช่น สามารถใช้กรองสัญญาณรบกวน กรองเอาสัญญาณข่าวสารออกจากคลื่นพาหะในระบบวิทยุโทรทัศน วงจรกรองความถี่สามารถแบ่งประเภทตามหลักการทำงาน และการเลือกใช้อุปกรณ์ในการสังเคราะห์และออกแบบได้สองประเภทคือ แบบพาสซีฟ (Passive Filter) และแบบแอคทีฟ (Active Filter)

2.1.1 วงจรกรองความถี่แบบพาสซีฟ

หมายถึงวงจรกรองความถี่ที่สามารถทำงานได้โดยไม่ต้องใช้แหล่งจ่ายไฟจากภายนอก เพื่อเป็นพลังงานให้แก่วงจร เป็นวงจรที่สังเคราะห์และออกแบบโดยใช้อุปกรณ์ ตัวต้านทาน (Resistor : R) ขดลวดตัวเหนี่ยวนำ (Inductor : L) และตัวเก็บประจุ (Capacitor : C) ทำงานร่วมกัน โดยออกแบบในลักษณะของวงจรเครือข่าย มีพอร์ตขั้วอินพุตทำหน้าที่รับสัญญาณและพอร์ตขั้วเอาต์พุตทำหน้าที่จ่ายสัญญาณออก โดยให้มีชนิดฟังก์ชันการกรองสัญญาณความถี่ทำงานตามวิธีการสังเคราะห์และการออกแบบวงจร

2.1.2 วงจรกรองความถี่แบบแอคทีฟ

เป็นวงจรกรองความถี่ที่ต้องอาศัยแหล่งจ่ายพลังงานจากภายนอกในการทำงาน โดยการสังเคราะห์และออกแบบวงจรกรองความถี่นั้นอาจประกอบไปด้วยอุปกรณ์พาสซีฟเช่น R, L และ C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานร่วมกับอุปกรณ์สารกึ่งตัวนำ เช่น ทรานซิสเตอร์ (Transistor) ชนิดต่าง ๆ วงจรขยายเชิงดำเนินการ หรือ ออปแอมป์ (Operation Amplifier : Op-Amp) วงจรขยายความนำ หรือ โอทีเอ (Operational Transconductance Amplifier : OTA) อย่างไรก็ตามถึงแม้ว่าวงจรกรองความถี่แบบแอกทีฟจะต้องการแหล่งจ่ายไฟเพื่อเป็นพลังงานในการทำงานของวงจร ทั้งมีขีดจำกัดย่านการตอบสนองความถี่แคบกว่าแบบพาสซีฟ แต่วงจรกรองความถี่แบบแอกทีฟก็เป็นที่นิยมด้วยจุดเด่นของวงจรที่ดีกว่าแบบพาสซีฟดังนี้ (มนตรี ศิริปรัชญานันท์. 2544)

2.1.2.1 สามารถขยายสัญญาณเพื่อชดเชยการลดทอนของสัญญาณที่สูญเสียได้

2.1.2.2 สามารถสังเคราะห์และออกแบบให้ปรับค่าการตอบสนองความถี่ได้ง่ายด้วยวิธีทางอิเล็กทรอนิกส์

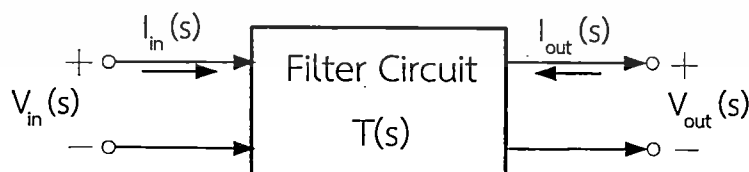
2.1.2.3 สามารถสังเคราะห์และออกแบบให้ตอบสนองฟังก์ชันกรองความถี่ได้หลายหน้าที่ในโครงสร้างเดียวกัน

2.1.2.4 สามารถพัฒนาสร้างเป็นวงจรรวมได้ง่ายและประหยัดพื้นที่ภายในชิป (Chip)

2.1.2.5 สามารถนำมาต่อคาสเคดใช้งานในลำดับสูงขึ้นได้ง่ายกว่า

2.1.3 ทฤษฎีพื้นฐานวงจรกรองความถี่

วงจรกรองความถี่ หรือ วงจรเลือกความถี่ จัดเป็นวงจรแบบสองพอร์ตที่ให้ลักษณะสเปคตรัมของสัญญาณอินพุต ก่อรูปเป็นสเปคตรัมของสัญญาณเอาต์พุตที่มีความถี่ตามต้องการ คุณสมบัติของวงจรกรองความถี่ จะพิจารณาในลักษณะความสัมพันธ์ระหว่างสัญญาณอินพุตและเอาต์พุตของวงจรเป็นหลัก การวิเคราะห์วงจรจะพิจารณาการทำงานตลอดทั้งย่านความถี่ มากกว่าพิจารณาเพียงความถี่เดียว ซึ่งในการพิจารณานี้เรียกว่า การพิจารณาในรูปแบบของโดเมนความถี่ (Frequency Domain) และเรียกผลตอบสนองจากการพิจารณาโดเมนความถี่นี้ว่า ผลตอบสนองเชิงความถี่ (Frequency Response) แทนสัญลักษณ์ด้วย $T(s)$ โดยทั่วไปแสดงในรูปของฟังก์ชันถ่ายโอน ซึ่งเป็นอัตราส่วนปริมาณระหว่างเอาต์พุตต่ออินพุต และปริมาณนี้เป็นได้ทั้งกระแสและแรงดัน (ศุภชัย คลังทอง. 2554 : 43-51)



รูปที่ 2.1 วงจรกรองความถี่แบบ 2 พอร์ต

จากรูปที่ 2.1 สมการถ่ายโอน (Transfer Function) หรือ $T(s)$ เป็นอัตราส่วนระหว่างเอาต์พุตต่ออินพุตของโดเมนความถี่ หรือ $V_{out}(s)/V_{in}(s)$ โดยลักษณะของเครือข่ายฟังก์ชันถ่ายโอนที่ได้ เป็นอัตราส่วนของสัญญาณเอาต์พุตต่อสัญญาณอินพุต สามารถหาได้ดังสมการต่อไปนี้

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} \quad (2.1)$$

ดังนั้น

$$V_{out}(s) = T(s)V_{in}(s) \quad (2.2)$$

เนื่องจาก s มีค่าเท่ากับ $\sigma + j\omega$ เมื่อวิเคราะห์วงจรภายใต้สถานะคงตัว ที่อินพุตเป็นคลื่นไซน์ σ จะมีค่าเท่ากับศูนย์ ดังนั้น $s = j\omega$ จะสามารถเขียนสมการในรูปส่วนประกอบของขนาด และเฟสได้ดังนี้

$$|V_{out}(j\omega)| = |T(j\omega)| |V_{in}(j\omega)| \quad (2.3)$$

เมื่อ $\phi_{out(j\omega)}$, $\phi_{T(j\omega)}$ และ $\phi_{in(j\omega)}$ คือค่าเฟสของ $V_{out}(j\omega)$, $T(j\omega)$ และ $V_{in}(j\omega)$ ตามลำดับ เมื่อพิจารณาความสัมพันธ์ระหว่างกันแล้วจะได้

$$\phi_{out(j\omega)} = \phi_{T(j\omega)} + \phi_{in(j\omega)} \quad (2.4)$$

จากสมการที่ (2.3) พิจารณาขนาดของสัญญาณเอาต์พุตจะได้เท่ากับผลคูณขนาดของสัญญาณอินพุตกับขนาดของผลตอบสนองความถี่ของวงจร ดังนั้นถ้ากำหนดให้ฟังก์ชันขนาดของผลตอบสนองเชิงความถี่ $|T(j\omega)|$ เท่ากับศูนย์ (ในทางอุดมคติ) ดังนั้นในช่วงความถี่ตั้งแต่ ω_1 ถึง ω_2 ขนาดของสัญญาณด้านเอาต์พุต $|V_{out}(j\omega)|$ จะเท่ากับศูนย์ เรียกว่าช่วงหยุดความถี่ (Stop Band) ของวงจรกรองความถี่ ในลักษณะเดียวกันถ้ากำหนดให้ฟังก์ชันขนาดของผลตอบสนองเชิงความถี่ $|T(j\omega)|$ เท่ากับหนึ่ง (ในทางอุดมคติ) ในช่วงความถี่ตั้งแต่ ω_1 ถึง ω_2 ขนาดของสัญญาณเอาต์พุต $|V_{out}(j\omega)|$ จะมีค่าเท่ากับหนึ่งเป็นไปตามสมการ (2.3) เรียกว่าช่วงผ่านความถี่ (Pass Band) ของวงจรกรองความถี่ ซึ่งสามารถแบ่งประเภทตามหน้าที่โดยอาศัยคุณลักษณะของช่วงผ่านความถี่ หรือ ช่วงหยุดความถี่ ซึ่งจะเกิดจากผลตอบสนองของฟังก์ชันหรือขนาดของ $|T(j\omega)|$ ที่แตกต่างกันของวงจรดังต่อไปนี้คือ

2.1.3.1 วงจรกรองผ่านความถี่ต่ำ

2.1.3.2 วงจรกรองผ่านความถี่สูง

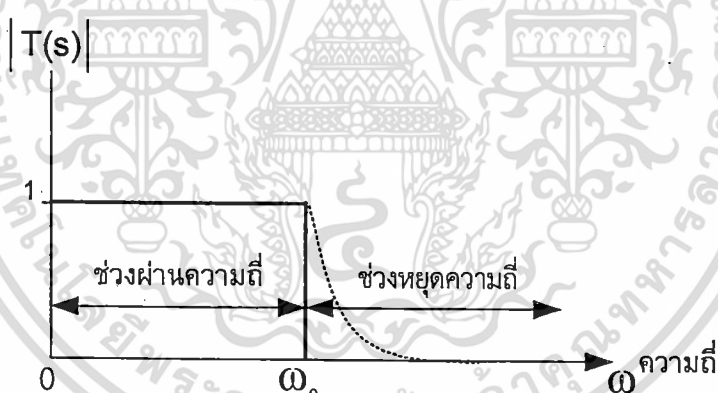
2.1.3.3 วงจรกรองผ่านแถบความถี่

2.1.3.4 วงจรกรองหยุดแถบความถี่

2.1.3.5 วงจรกรองผ่านทุกความถี่

2.1.3.1 วงจรกรองผ่านความถี่ต่ำ

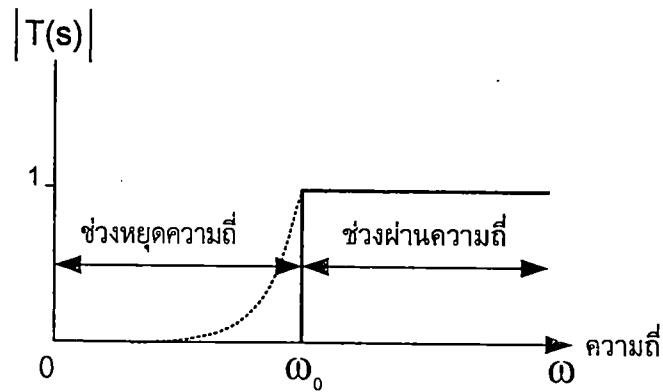
วงจรกรองผ่านความถี่ต่ำจะยอมให้ความถี่ผ่านได้ในช่วงตั้งแต่สัญญาณที่เป็นแรงดันกระแสตรง ไปจนถึงความถี่คัตออฟ (Cut-off Frequency) แทนด้วยเครื่องหมาย ω_0 ความถี่คัตออฟคือ อัตราการตอบสนองความถี่ หรือ อัตราขยายซึ่งเป็นอัตราส่วนของเอาต์พุตต่ออินพุตของวงจร มีค่าเป็น 0.707 เท่า หรือ $20 \text{ Log}(0.707) = -3$ เดซิเบล ของการตอบสนองหรืออัตราขยายปกติ คือ หนึ่งเท่า $20\text{Log}(1)=0$ เดซิเบล บางครั้งอาจเรียกความถี่นี้ได้ว่า ความถี่มุม (Corner Frequency) ถ้ามีความถี่ที่สูงเกิน ω_0 ผ่าน วงจรจะลดทอนขนาดความถี่นั้นจนมีค่าน้อยมาก แสดงในรูปที่ 2.2 เส้นทึบแสดงถึงผลตอบสนองในทางอุดมคติ ส่วนเส้นประแสดงถึงผลตอบสนองของวงจรในทางความเป็นจริง ในช่วงที่ยอมให้ความถี่ผ่านได้เราเรียกว่าช่วงแถบผ่านความถี่ และช่วงที่ไม่ยอมให้ความถี่ผ่านเรียกว่า ช่วงแถบหยุดความถี่



รูปที่ 2.2 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำ

2.1.3.2 วงจรกรองผ่านความถี่สูง

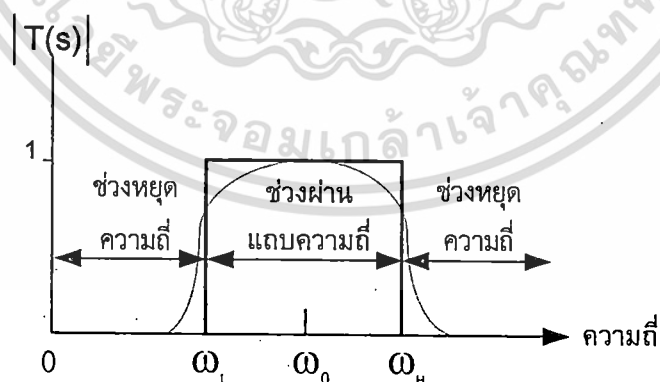
วงจรกรองผ่านความถี่สูง จะทำการลดทอนสัญญาณในช่วงที่มีความถี่ต่ำและยอมให้ผ่านได้ เฉพาะสัญญาณในช่วงความถี่ที่สูงกว่าความถี่คัตออฟ ω_0 โดยในช่วงความถี่สูงนั้นจะมีอัตราการตอบสนองความถี่คงที่ ถ้ามีความถี่ที่ต่ำกว่า ω_0 ผ่านวงจร จะถูกลดทอนขนาดของสัญญาณความถี่นั้นจนมีค่าน้อยมาก แสดงในรูปที่ 2.3 เส้นทึบจะแสดงถึงผลในทางอุดมคติ ส่วนเส้นประจะแสดงถึงผลของวงจรในทางความเป็นจริง



รูปที่ 2.3 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูง

2.1.3.3 วงจรกรองผ่านแถบความถี่

วงจรกรองผ่านแถบความถี่ เป็นวงจรที่ยอมให้แถบความถี่ผ่านได้เฉพาะบางช่วงเท่านั้น วงจรแบบนี้จะรวมเอาคุณสมบัติของวงจรกรองความถี่ต่ำผ่านกับวงจรกรองความถี่สูงผ่านทำงานร่วมกัน โดยจะมีช่วงย่านความถี่ต่ำสุดถึงความถี่สูงสุดที่ผ่านไปได้เรียกว่าช่วงผ่านแถบความถี่ ซึ่งเริ่มตั้งแต่ช่วงผ่านแถบความถี่ด้านความถี่ต่ำสุดที่ผ่านได้ ω_L ถึงช่วงผ่านแถบความถี่ด้านความถี่สูงสุดที่ผ่านได้ ω_H โดยสัญญาณความถี่ทางด้านเอตต์พุดช่วง ω_L ถึง ω_H จะถูกกำหนดขนาดของฟังก์ชันผลตอบสนองเชิงความถี่ $|T(j\omega)|$ ให้เท่ากับหนึ่ง (ตามอุดมคติ) หรือเกณฑ์สัญญาณทางเอตต์พุดซึ่งเป็นอัตราส่วนของ $|V_{out}(j\omega)| / |V_{in}(j\omega)|$ มีค่าเท่ากับหนึ่ง (ตามอุดมคติ) เรียกว่าช่วงผ่านแถบความถี่ ดังรูปที่ 2.4



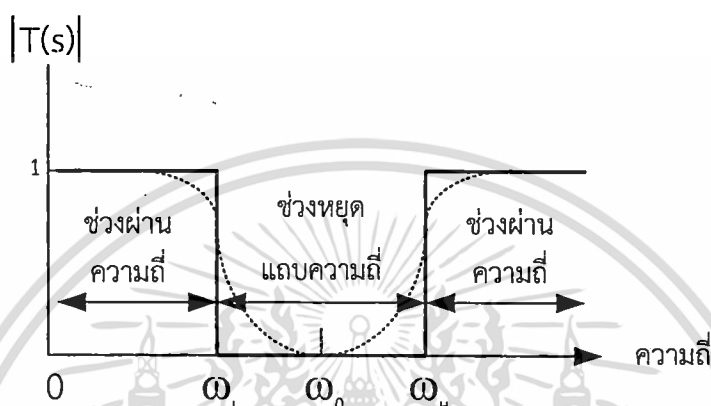
รูปที่ 2.4 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่

2.1.3.4 วงจรกรองหยุดแถบความถี่

วงจรกรองหยุดแถบความถี่ เป็นวงจรที่ไม่ยอมให้แถบความถี่ผ่านได้เฉพาะบางช่วงเท่านั้น วงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

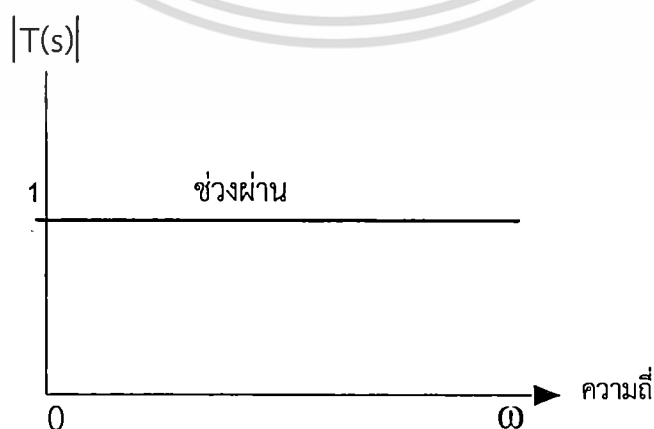
นี่จะมีลักษณะการทำงานในทิศทางตรงข้ามกับวงจรกรองผ่านแถบความถี่ คือจำกัดไม่ให้สัญญาณผ่านในบางช่วงของความถี่ โดยสัญญาณความถี่ทางด้านเอาต์พุตช่วง ω_L ถึง ω_H จะเป็นช่วงย่านความถี่ต่ำสุดถึงความถี่สูงสุดที่ไม่สามารถผ่านได้ สัญญาณความถี่ในช่วงนี้จะถูกกำหนดขนาดของฟังก์ชันผลตอบแทนเชิงความถี่ $|T(j\omega)|$ เท่ากับศูนย์ (ตามอุดมคติ) ดังนั้นขนาดของสัญญาณทางด้านเอาต์พุต $|V_{out}(j\omega)|$ ก็จะทำกับศูนย์ เรียกว่าช่วงหยุดแถบความถี่ แสดงในรูปที่ 2.5



รูปที่ 2.5 ผลตอบสนองทางความถี่ของวงจรกรองหยุดแถบความถี่

2.1.3.5 วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่ เป็นวงจรที่ยอมให้สัญญาณทุกความถี่สามารถผ่านไปได้ โดยการตอบสนองทางขนาดจะมีค่าคงที่ตลอดไม่ขึ้นกับค่าความถี่ แต่สิ่งที่น่าสนใจคือผลตอบสนองทางเฟสของวงจรเป็นฟังก์ชันของความถี่ ซึ่งวงจรกรองสัญญาณผ่านทุกความถี่นั้น มีประโยชน์ในการนำมาใช้เป็นวงจรเลื่อนเฟส ให้สัญญาณเอาต์พุตมีเฟสสัญญาณที่แตกต่างจากอินพุต ซึ่งกราฟแสดงผลตอบสนองความถี่แสดงในรูปที่ 2.6



รูปที่ 2.6 ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 วงจรกรองความถี่หลายหน้าที่ (Multifunction Filter)

วิทยานิพนธ์ฉบับนี้ มีจุดมุ่งหมายในการศึกษาค้นคว้าและวิจัยวงจรกรองความถี่หลายหน้าที่ ซึ่งเป็นวงจรกรองความถี่ที่สามารถตอบสนองฟังก์ชันการทำงานได้หลายรูปแบบในโครงสร้างวงจรเดียวกัน เช่น ฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ ซึ่งจะมีค่าควอลิตี้แฟคเตอร์ (Quality Factor) แทนสัญลักษณ์ด้วย Q เป็นดัชนีชี้ให้เห็นขีดความสามารถในการเลือกความถี่ ยิ่งค่า Q มีค่าสูง จะส่งผลให้วงจรมีขีดความสามารถในการเลือกความถี่ได้ดีขึ้นตามไปด้วย โดยมีรูปสมการของฟังก์ชันถ่ายโอนแบบไบควอดราติก (Biquadratic Function) จึงเรียกว่วงจรกรองความถี่ไบควอดราติก (Biquadratic Filter) หรือวงจรกรองความถี่อันดับสอง ซึ่งมีรูปสมการมาตรฐานดังต่อไปนี้ (อัจฉราวรรณ เองนิทย์. 2546 : 19-29)

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.5)$$

โดยที่ ω_0 คือ ค่าความถี่ของโพล (Pole Frequency)

a_0, a_1, a_2 คือ สัมประสิทธิ์ของจำนวนเศษ

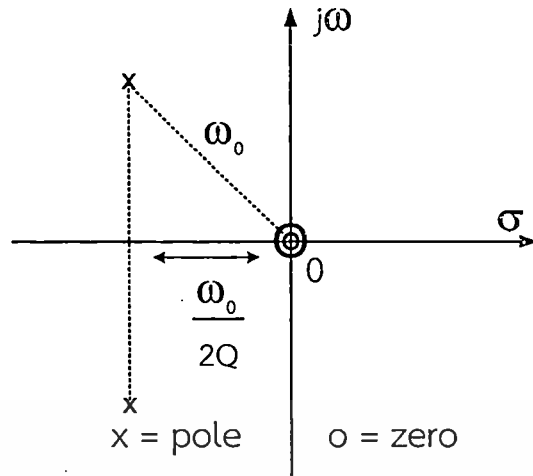
Q คือ ค่าควอลิตี้แฟคเตอร์ของโพล (Pole Quality Factor)

พิจารณาสมการ (2.5) สามารถหาค่าซีโร่ (Zero) ของฟังก์ชันการถ่ายโอนอันดับสองได้จากค่าสัมประสิทธิ์ของจำนวนเศษ ซึ่งจะทำให้ทราบถึงชนิดของวงจรกรองความถี่ได้ดังรายละเอียดต่อไปนี้

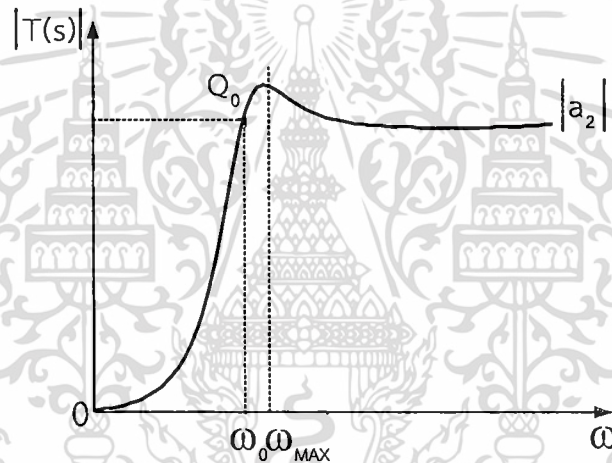
2.1.4.1 กรณีค่าซีโร่ของทั้งสองของสมการมีตำแหน่งบนระนาบ s (s -plane) ที่ $s=0$ ดังรูปที่ 2.7 จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงอันดับสองโดยมีรูปแบบสมการดังนี้

$$T(s) = \frac{a_2 s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.6)$$

เมื่อกำหนดให้ a_2 คือ อัตราขยายความถี่สูง (High-frequency Gain) และ ω_0 คือ ความถี่โพล จะได้ผลตอบสนองทางขนาดเชิงความถี่ของวงจรแสดงในรูปที่ 2.8



รูปที่ 2.7 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่สูงอันดับสอง



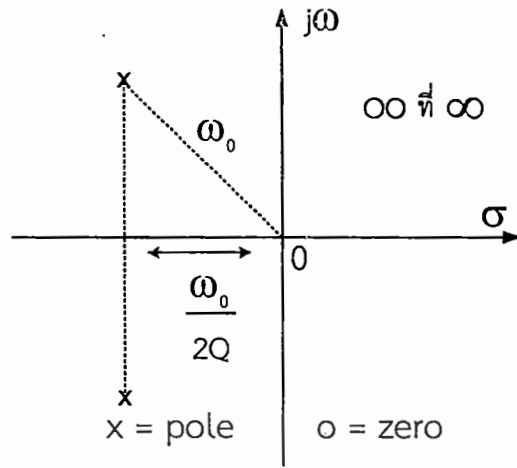
รูปที่ 2.8 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง

2.1.4.2 กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ s ที่ $s = \infty$ ดังแสดงในรูปที่ 2.9 จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำอันดับสองโดยมีรูปแบบสมการดังนี้

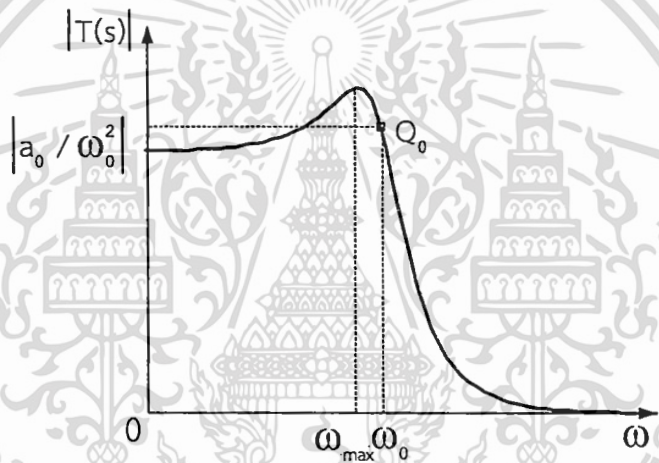
$$T(s) = \frac{a_0}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.7)$$

ให้ a_0 / ω_0^2 คือ ค่าอัตราขยายไฟตรง (DC Gain) จะได้กราฟตอบสนองเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่ต่ำอันดับสอง



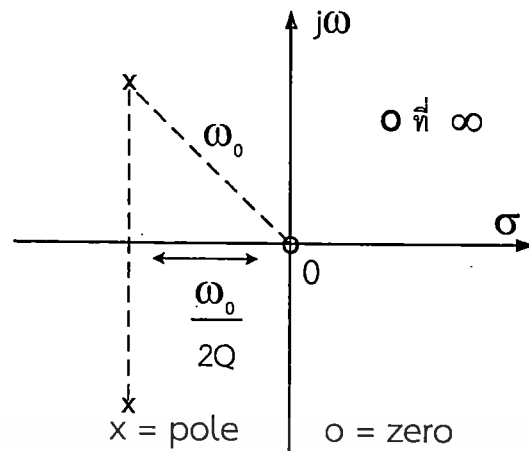
รูปที่ 2.10 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำอันดับสอง

2.1.4.3 ในกรณีที่ค่าซีโรของสมการมีตำแหน่งบนระนาบ s ที่ตำแหน่งหนึ่ง $s=0$ และอีกด้านหนึ่งที่ตำแหน่ง $s=\infty$ ดังแสดงในรูปที่ 2.11 จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่อันดับสองโดยมีรูปแบบสมการดังนี้

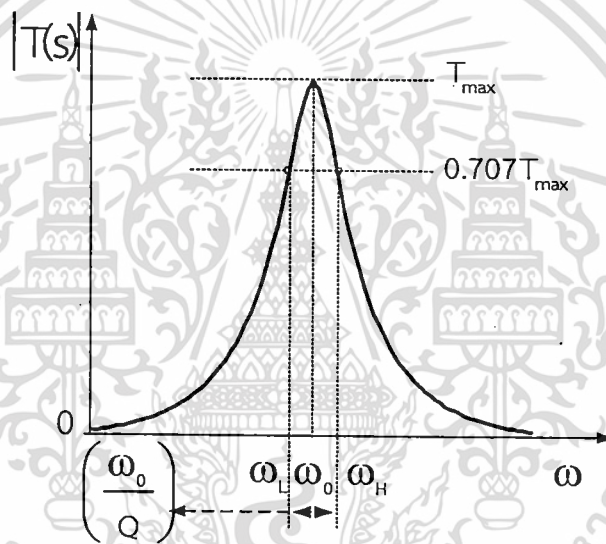
$$T(s) = \frac{a_1 s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.8)$$

เมื่อ $a_1 Q / \omega_0$ เป็นอัตราขยายความถี่ศูนย์กลาง (Center Frequency Gain) ให้ผลตอบสนองทางขนาดเชิงความถี่มีค่าสูงสุด (Peak) ที่ $\omega = \omega_0$ หรือ ค่าความถี่ศูนย์กลางของวงจรมีค่าเท่ากับ ความถี่โพลของสมการ กราฟตอบสนองเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และแจ้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง



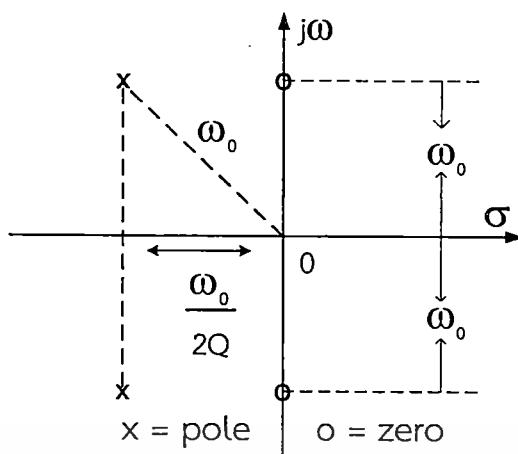
รูปที่ 2.12 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง

2.1.4.4 กรณีที่ค่าซีโรของสมการมีตำแหน่งอยู่บนแกน $j\omega$ ของระนาบ s รูปที่ 2.13 จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่อันดับสอง โดยมีรูปแบบสมการดังนี้

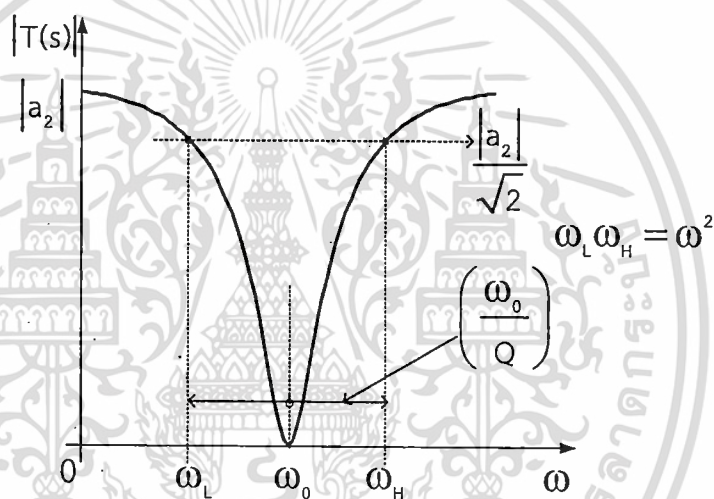
$$T(s) = a_2 \frac{s^2 + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.9)$$

ค่าอัตราขยายความถี่สูงของวงจรมีค่าเท่ากับ a_2 กราฟตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.14 และค่า ω_0 นี้เป็นที่รู้จักกันอีกชื่อหนึ่งว่าความถี่นอตช์ (Notch Frequency)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง



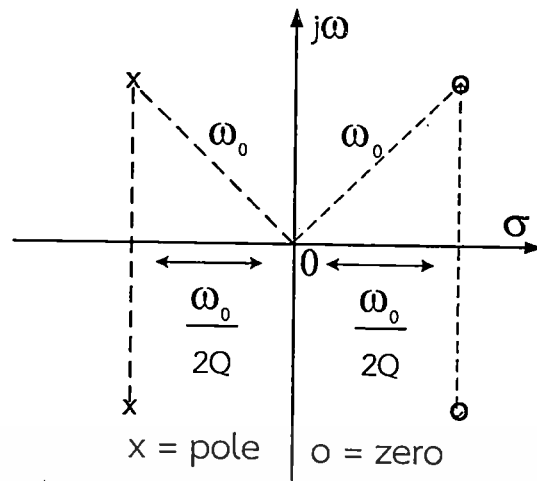
รูปที่ 2.14 แสดงตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง

2.1.4.5 กรณีที่ค่าซีโรของสมการทั้งสองค่า มีตำแหน่งอยู่ทางด้านขวาของระนาบ s โดยมีความสมมาตรกับโพล ดังแสดงในรูปที่ 2.15 จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่อันดับสองโดยมีรูปแบบสมการดังนี้

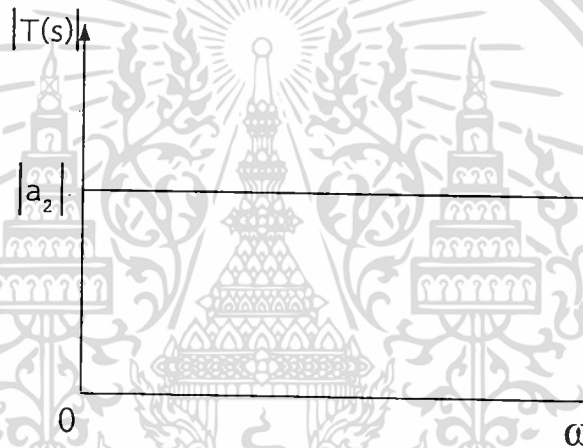
$$T(s) = a_2 \frac{s^2 - \frac{\omega_0}{Q}s + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \tag{2.10}$$

และ $|a_2|$ คือ ค่าอัตราขยายแบนราบ (Flat Gain) ของวงจร จะมีกราฟการตอบสนองทางขนาด และ เฟสเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.16 และ รูปที่ 2.17 ตามลำดับ

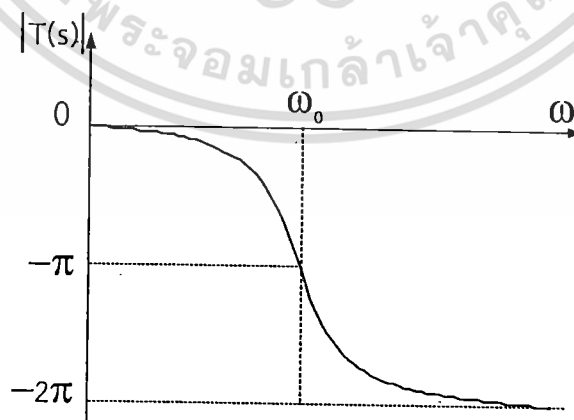
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง



รูปที่ 2.16 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง



รูปที่ 2.17 ผลตอบสนองทางเฟสเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ความไวของวงจรรองความถี่ที่มีผลมาจากตัวแปรของอุปกรณ์ในวงจร

ความไวของวงจรเป็นอัตราส่วนการเปลี่ยนแปลงต่อหน่วย ของค่าพารามิเตอร์ของอุปกรณ์ในวงจร ที่ส่งผลต่อการเปลี่ยนแปลงค่าการตอบสนองการทำงานของวงจรรองความถี่ หรือเป็นตัวแปรค่าพารามิเตอร์ของอุปกรณ์ที่ใช้ในวงจร ซึ่งส่งผลต่อการเปลี่ยนแปลงค่าการตอบสนองความถี่ของวงจร ดังนั้น วงจรรองความถี่ที่มีคุณภาพ จะต้องมีความไวต่อตัวแปรของอุปกรณ์ต่ำ มีการเปลี่ยนแปลงทางความถี่ ที่มีผลกระทบมาจากค่าตัวแปรของอุปกรณ์น้อย ในการวิเคราะห์หาค่าความไวของวงจร จึงเป็นสิ่งจำเป็นสำหรับการออกแบบวงจรรองความถี่ เมื่อ $T(s)$ คือ ฟังก์ชันถ่ายโอนหลักของวงจร และ X_i คือ ตัวแปรอุปกรณ์ หรือ อิลิเมนต์ในวงจร เช่น R, C, K, ω_0 และอื่น ๆ สิ่งที่ต้องพิจารณาถึงในการออกแบบวงจรรองความถี่ คือ ค่าความไวของวงจรที่มีผลมาจากตัวแปรอุปกรณ์ซึ่งส่งผลต่อค่าฟังก์ชันการถ่ายโอน หรือ ค่าจำเพาะอื่นของวงจร เนื่องจากการใช้งานจริงค่าของอุปกรณ์ต่าง ๆ อาจมีค่าผิดพลาด ไม่ตรงกับค่าจริงที่ควรเป็นไปตามอุดมคติ ซึ่งอาจจะมีสาเหตุที่แตกต่างกัน อาทิเช่น คุณสมบัติเฉพาะของอุปกรณ์ ค่าความไวนี้เป็นอัตราส่วนระหว่างค่าการเปลี่ยนแปลงต่อหน่วยของค่าพารามิเตอร์ของอุปกรณ์ในวงจร ซึ่งสามารถหาค่าได้ดังสมการต่อไปนี้ (ศุภชัย คลังทอง, 2554 : 73-74)

$$S_{X_i}^{T(s)} = \frac{X_i}{T(s)} \frac{\partial T(s)}{\partial X_i} \quad (2.11)$$

$T(s)$ คือ ฟังก์ชันถ่ายโอนหลักของวงจร

X_i คือ อิลิเมนต์ตัวแปรอุปกรณ์แต่ละตัวในวงจร

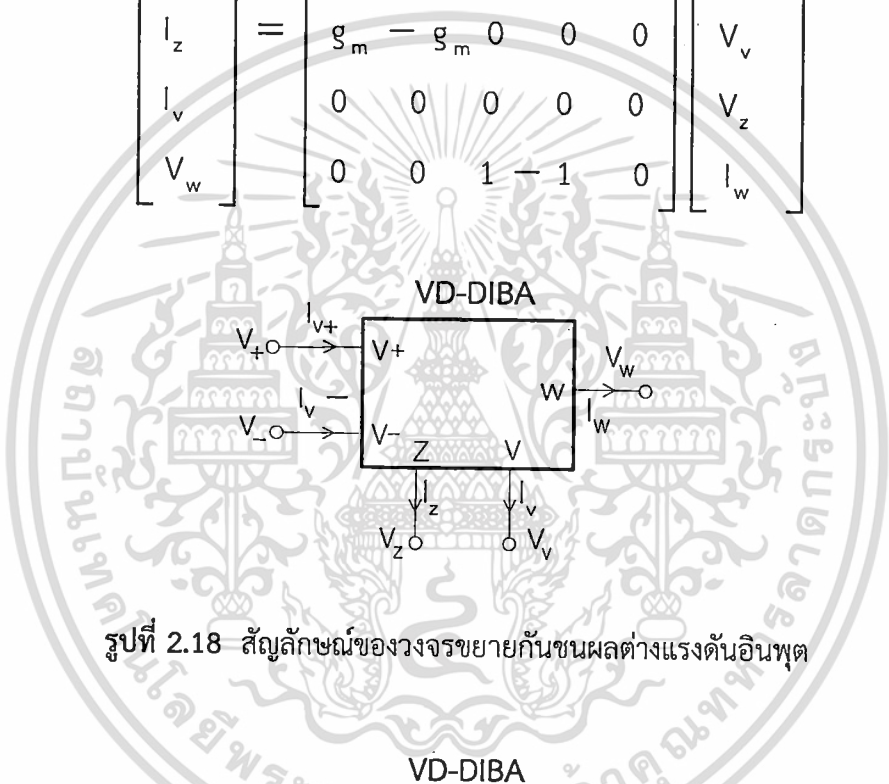
2.3 หลักการทำงานของวงจรขยายกันชนผลต่างแรงดันอินพุต (VD-DIBA)

วงจรรวมสำเร็จรูปที่นำมาใช้ในการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่ในวิทยานิพนธ์นี้ คือ VD-DIBA โดย VD-DIBA เป็นวงจรที่ทำงานได้ทั้งในโหมดแรงดันและกระแส โครงสร้างภายในประกอบไปด้วย วงจรขยายความนำถ่ายโอน ทำหน้าที่รับสัญญาณอินพุตในโหมดของแรงดันและให้เอาต์พุตในโหมดกระแส สามารถปรับค่าอัตราขยายความนำถ่ายโอน (Transconductance : g_m) ด้วยวิธีการปรับกระแสไบอัสจากภายนอก (I_b) โดย ทำงานร่วมกับวงจรผลต่างแรงดันซึ่งเป็นส่วนประกอบของวงจรทางด้านเอาต์พุต ในวิทยานิพนธ์นี้เลือกใช้ IC LT1128 ทำงานในส่วนของวงจรขยายความนำ และ LT1193 ทำงานในส่วนของวงจรผลต่างแรงดัน โดยมี ข้อมูลรายละเอียดคุณสมบัติและการทำงานของไอซีแสดงใน ภาคผนวก ข. ซึ่งเป็นไอซีที่สามารถทำได้

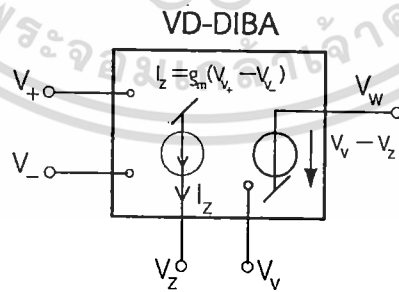
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง่ายในท้องตลาดทั่วไป จากคุณสมบัติของ IC LT1128 ผู้ผลิตกำหนดอัตราขยายค่าความนำถ่ายโอน $g_m=10I_B$ (LT1228, www.linear.com.) โดยให้ I_B เป็นกระแสที่ป้อนจากภายนอกเพื่อควบคุมค่าอัตราขยายความนำถ่ายโอน ซึ่งความสัมพันธ์ระหว่างกระแสและแรงดันของ VD-DIBA อธิบายในสมการ (2.12) ส่วนสัญลักษณ์ของ VD-DIBA แสดงในรูปที่ 2.18 และเขียนอธิบายเป็นวงจรสมมูลทางไฟฟ้าได้ดังแสดงในรูปที่ 2.19 โดยมีโครงสร้างภายในของ VD-DIBA แสดงในรูปที่ 2.20

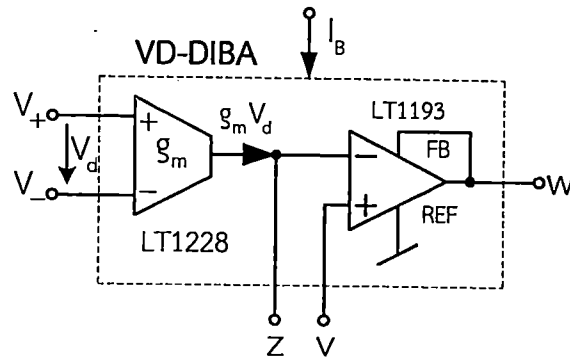
$$\begin{bmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ V_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} V_{v+} \\ V_{v-} \\ V_v \\ V_z \\ I_w \end{bmatrix} \tag{2.12}$$



รูปที่ 2.18 สัญลักษณ์ของวงจรขยายกันชนผลต่างแรงดันอินพุต



รูปที่ 2.19 วงจรสมมูลของวงจรขยายกันชนผลต่างแรงดันอินพุต

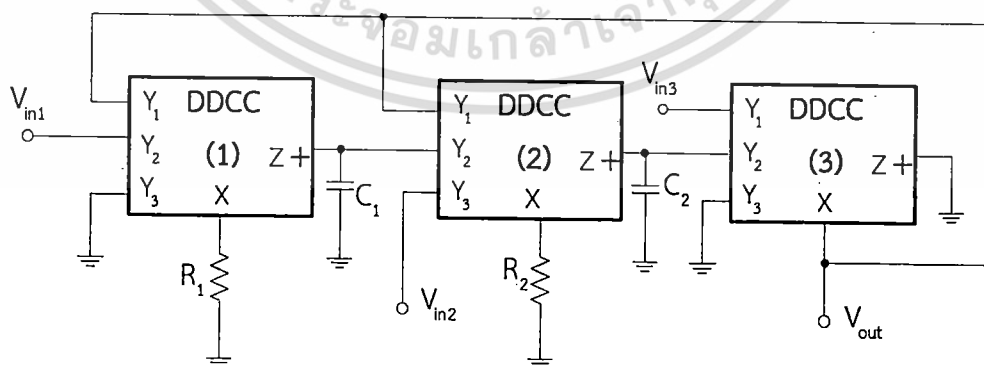


รูปที่ 2.20 โครงสร้างวงจรขยายกันชนผลต่างแรงดันอินพุตใช้วงจรรวมเบอร์ LT1228 และ LT1193

2.4 งานวิจัยที่เกี่ยวข้อง

ในหัวข้อนี้จะนำเสนอผลการศึกษางานวิจัยที่เกี่ยวข้อง ที่มีผู้นำเสนอวงจรองความถี่หลายหน้าที่ยกระดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตโดยใช้วงจรรวมสำเร็จรูปในการออกแบบวงจรมีดังนี้

Chiu and Horng (2007 : 649-652) ได้นำเสนอวงจรองความถี่หลายหน้าที่ยกระดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตโดยใช้วงจรรวมสำเร็จรูป DDCC จำนวน 3 วงจร เป็นอุปกรณ์แอคทีฟทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 2 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรนี้มีจุดเด่น คือ อินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำทำให้ง่ายต่อการนำไปต่อคาสเคด ไม่ต้องการเงื่อนไขแม่ทซึ่งกันของอุปกรณ์ ไม่ต้องใช้วงจรกลับสัญญาณอินพุต และตัวเก็บประจุที่ใช้ต่อลงกราวด์ มีรายละเอียดวงจรดังรูปที่ 2.21



รูปที่ 2.21 วงจรองความถี่หลายหน้าที่ยกระดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DDCC

จากวงจรรูปที่ 2.21 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้ DDCC เมื่อ $G = \frac{1}{R}$ สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in3} - s \frac{G_2}{C_2} V_{in2} + \frac{G_1 G_2}{C_1 C_2} V_{in1}}{s^2 + s \frac{G_2}{C_2} + \frac{G_1 G_2}{C_1 C_2}} \quad (2.13)$$

จากสมการที่ (2.13) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in2}=V_{in3}=0$ (ลกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in1}=V_{in2}=0$ (ลกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=0$ (ลกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่
 ให้ $V_{in2}=0$ (ลกราวนด์) และ $V_{in1}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่
 ให้ $V_{in1}=V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่
 สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (2.14)$$

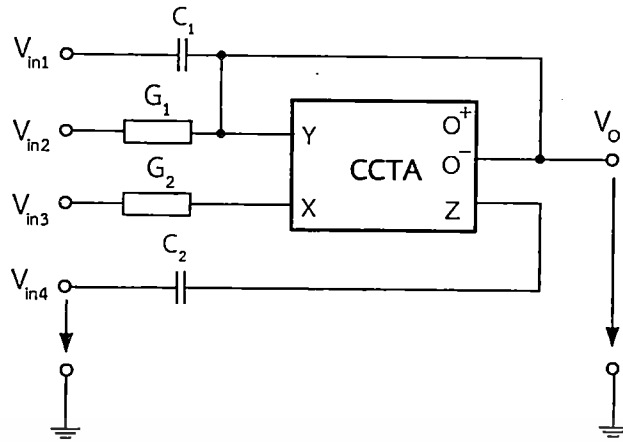
และ

$$Q = \sqrt{\frac{G_1 C_2}{C_1 G_2}} \quad (2.15)$$

อย่างไรก็ตามวงจรรูปที่ 2.21 มีข้อจำกัดของวงจรถัดนี้ ใช้อุปกรณ์พาสซีฟจำนวนมาก โดยเฉพาะตัวต้านทานซึ่งไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม ค่าพารามิเตอร์ ω_0 และ Q ไม่สามารถปรับได้ด้วยวิธีอิเล็กทรอนิกส์

Herencsar, et al. (2009 : 309-312) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูป CCTA จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัวและตัวต้านทาน 2 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ ใช้อุปกรณ์แอคทีฟจำนวนน้อย ค่าพารามิเตอร์ ω_0 และ Q สามารถปรับได้ด้วยวิธีอิเล็กทรอนิกส์ ไม่ต้องการเงื่อนไขการแมทชิ่งกันของอุปกรณ์ และไม่ต้องใช้วงจรกลับสัญญาณอินพุต มีรายละเอียดวงจรถัดรูปที่ 2.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CCTA

จากรูปที่ 2.22 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CCTA เมื่อ $G = \frac{1}{R}$ สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} + s \frac{G_1}{C_1} V_{in2} + \frac{G_2 g_m}{C_1 C_2} V_{in3} - s \frac{g_m}{C_1} V_{in4}}{s^2 + s \frac{G_1}{C_1} + \frac{G_2 g_m}{C_1 C_2}} \quad (2.16)$$

จากสมการที่ (2.16) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in1}=V_{in2}=V_{in4}=0$ (ลกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in2}=V_{in3}=V_{in4}=0$ (ลกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=V_{in4}=0$ (ลกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่

ให้ $V_{in2}=V_{in4}=0$ (ลกราวนด์) และ $V_{in1}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่

ให้ $V_{in2}=0$ (ลกราวนด์) $V_{in1}=V_{in3}=V_{in4}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่ สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \sqrt{\frac{G_2 g_m}{C_1 C_2}} \quad (2.17)$$

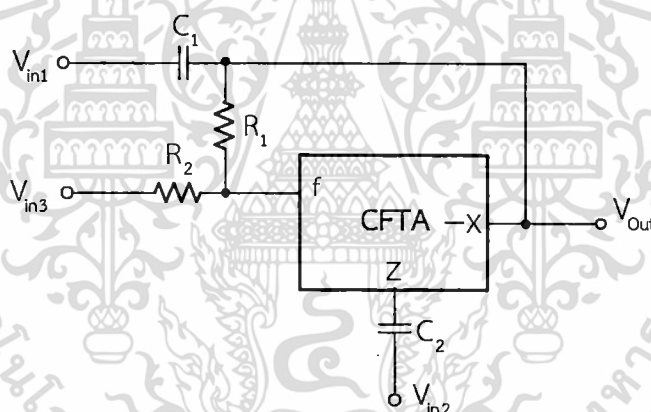
และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \frac{1}{G_1} \sqrt{\frac{C_1 G_2 g_m}{C_2}} \quad (2.18)$$

อย่างไรก็ตามวงจรรูปที่ 2.22 มีข้อจำกัดของวงจรถัดนี้ ใช้อุปกรณ์พาสซีฟจำนวนมากและอุปกรณ์พาสซีฟที่ใช้ไม่ได้ต่อลงกราวด์ จึงไม่เหมาะที่จะนำมาสร้างวงจรรวม อินพุตอิมพีแดนซ์ไม่สูงและเอาต์พุตอิมพีแดนซ์ไม่ต่ำ จึงไม่สะดวกที่จะนำไปต่อคาสเคด

Tangsrirat (2010 : 99-104) ได้นำเสนอวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูปชนิด CFTA จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 2 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ ใช้อุปกรณ์น้อยและค่าพารามิเตอร์ ω_0 และ Q สามารถปรับได้ด้วยวิธีอิเล็กทรอนิกส์ มีรายละเอียดวงจรถัดรูปที่ 2.23



รูปที่ 2.23 วงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CFTA

จากรูปที่ 2.23 วงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CFTA สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} - \frac{sg_m}{C_1} V_{in2} - \frac{g_m}{C_1 C_2 R_2} V_{in3}}{s^2 + \frac{s}{R_1 C_1} + \frac{g_m}{R_1 C_1 C_2}} \quad (2.19)$$

จากสมการที่ (2.19) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ $V_{in1}=V_{in2}=0$ (ลกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำโดยมีอัตราขยายในช่วงแถบผ่านเป็น $-R_1 / R_2$

ให้ $V_{in2}=V_{in3}=0$ (ลกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง

ให้ $V_{in1}=V_{in3}=0$ (ลกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่ โดยมีอัตราขยายในช่วงแถบผ่านเป็น $(g_m R_1)$

ให้ $V_{in2}=0$ (ลกราวนด์) และ $V_{in1}=-V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_1=R_2$

ให้ $V_{in1}=V_{in2}=-V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_1=R_2 = 1 / g_m$

สามารถหา ω_0 และ Q ได้ดังนี้

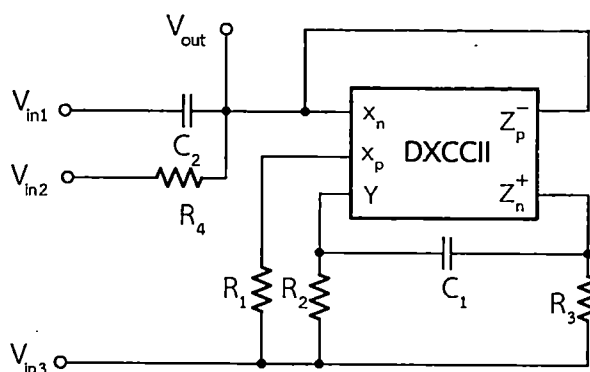
$$\omega_0 = \sqrt{\frac{g_m}{R_1 C_1 C_2}} \quad (2.20)$$

และ

$$Q = \sqrt{\frac{g_m}{C_2}} \quad (2.21)$$

อย่างไรก็ตามวงจรรูปที่ 2.23 มีข้อจำกัดของวงจรดังนี้ ใช้อุปกรณ์พาสซีฟรวมเป็นจำนวนมาก และอุปกรณ์พาสซีฟไม่ต่อลกราวนด์ จึงไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำจึงไม่สะดวกที่จะนำไปต่อคาสเคด ต้องการแมทชิ่งกันของอุปกรณ์และต้องใช้วงจรกลับสัญญาณอินพุต

Myderrizi, et al. (2011 : 1074-1081) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสอง โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูปชนิด DXCCII จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 4 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ ใช้วงจรรวมสำเร็จรูปน้อยและไม่ต้องการเงื่อนไขการแมทชิ่งกันของอุปกรณ์ มีรายละเอียดวงจรดังรูปที่ 2.24



รูปที่ 2.24 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DXCCII

จากวงจรรูปที่ 2.24 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DXCCII สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} + \frac{1}{C_2 R_4} s V_{in2} - \frac{1}{C_1 C_2 R_2 R_3} V_{in3}}{s^2 + \frac{1}{C_2 R_4} s + \frac{1}{C_1 C_2 R_2 R_3}} \quad (2.22)$$

จากสมการที่ (2.22) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in1}=V_{in2}=0$ (ลกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in2}=V_{in3}=0$ (ลกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=0$ (ลกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่
 ให้ $V_{in2}=0$ (ลกราวนด์) และ $V_{in1}=-V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่
 ให้ $V_{in1}=-V_{in2}=-V_{in3}=-V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่
 สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_2 R_3}} \quad (2.23)$$

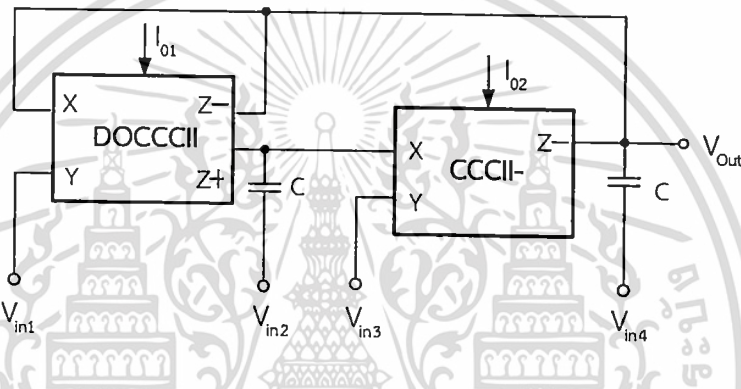
และ

$$Q = R_4 \sqrt{\frac{C_2}{C_1 R_2 R_3}} \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามวงจรรูปที่ 2.24 มีข้อจำกัดของวงจรดังนี้ ใช้อุปกรณ์พาสซีฟรวมเป็นจำนวนมาก อุปกรณ์พาสซีฟไม่ต่อลงกราวด์ ไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ จึงทำให้ไม่สะดวกที่จะนำไปต่อคาสเคดและไม่สามารถปรับค่า ω_0 และ Q ได้ด้วยวิธีอิเล็กทรอนิกส์และต้องใช่วงจรกลับสัญญาณอินพุต

Ranjan and Paul (2011 : Article ID 439052) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูปชนิด CCCII จำนวน 2 วงจร ร่วมกับตัวเก็บประจุ 2 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ มีรายละเอียดวงจรดังรูปที่ 2.25



รูปที่ 2.25 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CCCII

จากวงจรรูปที่ 2.25 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CCCII สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{V_{in1} \frac{1}{C^2 R_{x1} R_{x2}} + s \frac{1}{C R_{x2}} V_{in2} - s \frac{1}{C R_{x2}} V_{in3} + \left(s^2 + s \frac{1}{C R_{x2}} \right) V_{in4}}{s^2 + s \frac{1}{C R_{x2}} + \frac{1}{C^2 R_{x1} R_{x2}}} \quad (2.25)$$

จากสมการที่ (2.25) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in2}=V_{in3}=V_{in4}=0$ (ลงกราวด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in1}=V_{in2}=0$ (ลงกราวด์) และ $V_{in3}=V_{in4}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in2}=V_{in4}=0$ (ลงกราวด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่

ให้ $V_{in2}=0$ (ลวงกราวด์) และ $V_{in1}=V_{in3}=V_{in4}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่

ให้ $V_{in1}=-V_{in2}=V_{in3}=V_{in4}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่ สามารถหา ω_0 และ Q ได้ดังนี้

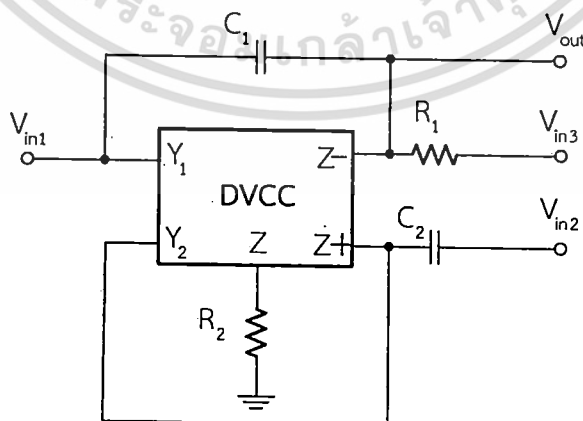
$$\omega_0 = \frac{1}{C} \sqrt{\frac{1}{R_{x1}R_{x2}}} \quad (2.26)$$

และ

$$Q = \sqrt{\frac{R_{x2}}{R_{x1}}} \quad (2.27)$$

อย่างไรก็ตาม วงจรรูปที่ 2.25 มีข้อจำกัดของวงจรดังนี้ ไม่สามารถปรับค่าพารามิเตอร์ ω_0 และ Q ได้ด้วยวิธีอิเล็กทรอนิกส์ อุปกรณ์พาสซีฟที่ใช้ไม่ต่อลงกราวด์ไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม ต้องการแมทชิ่งกันของอุปกรณ์ อินพุตอิมพีแดนซ์ไม่สูงเอาต์พุตอิมพีแดนซ์ไม่ต่ำจึงไม่สะดวกที่จะนำไปต่อคาสเคด และต้องการวงจรกลับสัญญาณที่อินพุต

Tangsrirot and Channumsin (2011 : 703-707) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูปชนิด DVCC จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 2 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ ใช้อุปกรณ์แอคทีฟน้อย มีรายละเอียดวงจรดังรูปที่ 2.26



รูปที่ 2.26 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ DVCC

จากวงจรรูปที่ 2.26 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตโดยใช้ DVCC สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{\left(s^2 + \frac{s}{R_2 C_2} - \frac{s}{R_2 C_1}\right) V_{in1} + \left(\frac{s}{R_2 C_1}\right) V_{in2} + \left(\frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}\right) V_{in3}}{s^2 + \left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_2}\right) s + \frac{1}{R_1 R_2 C_1 C_2}} \quad (2.28)$$

จากสมการที่ (2.28) สามารถสังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้

ให้ $V_{in1}=0$ (ลกราวด์) และ $-V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_1=R_2$

ให้ $V_{in2}=V_{in3}=0$ (ลกราวด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $C_1=C_2$

ให้ $V_{in1}=V_{in3}=0$ (ลกราวด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_2/R_1 + C_1/C_2 = 1$

ให้ $V_{in1}=-V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_1=R_2$ และ $C_1=C_2$

ให้ $V_{in1}=-V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้คือ $R_2/R_1 + C_1/C_2 = 1$

สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (2.29)$$

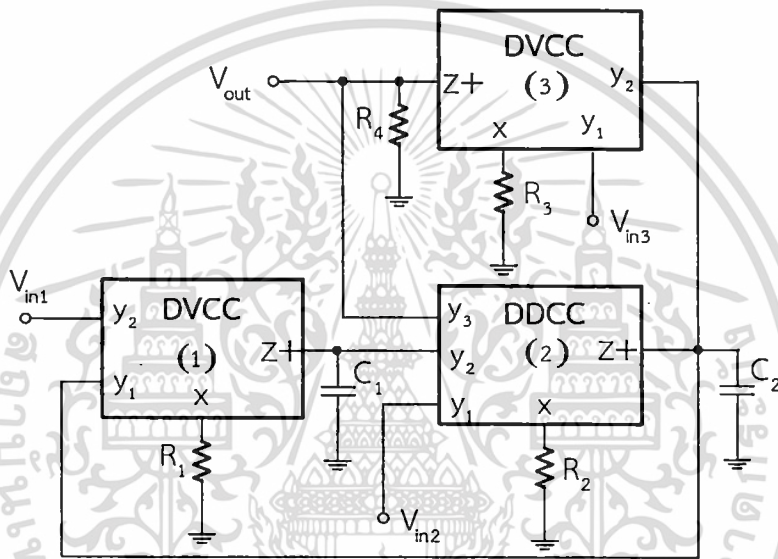
และ

$$Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{R_1 C_1 + R_2 C_2} \quad (2.30)$$

อย่างไรก็ตามวงจรรูปที่ 2.26 มีข้อจำกัดของวงจรดังนี้ ใช้อุปกรณ์พาสซีฟรวมจำนวนมาก อุปกรณ์พาสซีฟที่ใช้ไม่ต่อลกราวด์ ทำให้ไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม ต้องการแมทชิ่งกันของอุปกรณ์ ไม่สามารถปรับค่าพารามิเตอร์ ω_0 และ Q ได้ด้วยวิธีอิเล็กทรอนิกส์ อินพุต

อิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำจึงไม่สะดวกต่อการนำไปต่อคาสเคด และต้องใช้วงจรกลับสัญญาณอินพุต

Hong, et al. (2012 : 290-296) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูปชนิด DVCC จำนวน 2 วงจร และ DDCC จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 4 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ อินพุตอิมพีแดนซ์สูง ไม่ต้องใช้วงจรกลับสัญญาณอินพุต และตัวเก็บประจุที่ใช้ต่อลงกราวด์ มีรายละเอียดวงจรดังรูปที่ 2.27



รูปที่ 2.27 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ใช้ DVCC และ DDCC

จากรูปที่ 2.27 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ใช้ DVCC และ DDCC สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{\left(s^2 \frac{G_3}{G_4} + \frac{G_1 G_2 G_3}{C_1 C_2 G_4} \right) V_{in3} - s \frac{G_2 G_3}{C_2 G_4} V_{in2} - \frac{G_1 G_2 G_3}{C_1 C_2 G_4} V_{in1}}{s^2 + s \frac{G_2 G_3}{C_2 G_4} + \frac{G_1 G_2}{C_1 C_2}} \quad (2.31)$$

จากสมการที่ (2.31) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้

ให้ $V_{in2}=V_{in3}=0$ (ลงกราวด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ $V_{in2}=0$ (ลวงกราวด์) และ $V_{in1}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=0$ (ลวงกราวด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่
 ให้ $V_{in1}=V_{in2}=0$ (ลวงกราวด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่
 ให้ $V_{in1}=0$ (ลวงกราวด์) และ $V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันทำงานกรองผ่านทุกความถี่ ภายใต้เงื่อนไขการแมทชิ่งกันของอุปกรณ์ดังนี้ คือ $R_3=R_4$
 สามารถหา ω_0 และ Q ได้ดังนี้

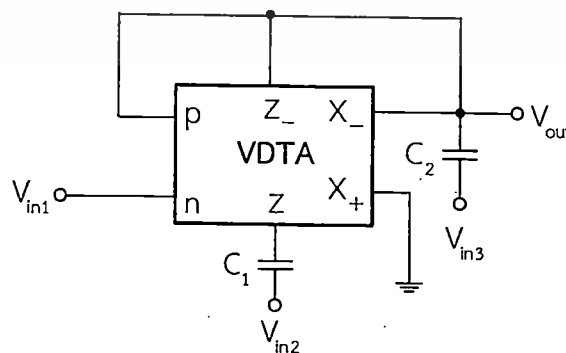
$$\omega_0 = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (2.32)$$

และ

$$Q = \frac{G_4}{G_3} \sqrt{\frac{C_2 G_1}{C_1 G_2}} \quad (2.33)$$

อย่างไรก็ตามวงจรรูปที่ 2.27 มีข้อจำกัดของวงจรดังนี้ ไม่สามารถปรับค่าพารามิเตอร์ ω_0 และ Q ได้ด้วยวิธีอิเล็กทรอนิกส์ ต้องการเงื่อนไขการแมทชิ่งกันของอุปกรณ์ ใช้อุปกรณ์พาสซีฟและวงจรรวมสำเร็จรูปจำนวนมาก โดยเฉพาะตัวต้านทาน จึงทำให้ไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม และเอาต์พุตอิมพีแดนซ์ไม่ต่ำไม่สะดวกที่จะนำไปต่อคาสเคด

Satansup and Tangsirat (2012) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูป VDTA จำนวน 1 วงจร ร่วมกับตัวเก็บประจุ 2 ตัว สามารถสังเคราะห์ฟังก์ชันการกรองความถี่ได้ดังนี้ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ มีจุดเด่นของวงจรคือ ใช้อุปกรณ์น้อย ค่าพารามิเตอร์ ω_0 และ Q สามารถปรับได้ด้วยวิธีอิเล็กทรอนิกส์และไม่ต้องใช้วงจรถ่ายสัญญาณอินพุต มีรายละเอียดวงจรดังรูปที่ 2.28



รูปที่ 2.28 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ VDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.28 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต ใช้ VDTA สามารถเขียนสมการเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in3} - \frac{g_{ms}}{C_2} s V_{in2} + \left[\left(\frac{g_{mf}}{C_2} \right) s + \frac{g_{mf} g_{ms}}{C_1 C_2} \right] V_{in1}}{s^2 + \frac{g_{ms}}{C_2} s + \frac{g_{mf} g_{ms}}{C_1 C_2}} \quad (2.34)$$

จากสมการที่ (2.34) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in2}=V_{in1}=V_{in}, V_{in3}=0$ (ลงกราวนด์) และ ให้ $g_{mf} = g_{ms}$ จะให้ฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in1}=V_{in2}=0$ (ลงกราวนด์) และ $V_{in3}=V_{in}$ จะให้ฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=0$ (ลงกราวนด์) และ $V_{in2}=V_{in}$ จะให้ฟังก์ชันกรองผ่านแถบความถี่
 ให้ $V_{in1}=V_{in3}=V_{in2}=V_{in}$ และ $g_{mf} = g_{ms}$ จะให้ฟังก์ชันกรองหยุดแถบความถี่
 ให้ $V_{in1}=2V_{in2}=V_{in3}=V_{in}$ และ $g_{mf} = g_{ms}$ จะให้ฟังก์ชันกรองผ่านทุกความถี่
 สามารถหา ω_0 และ Q ได้ดังนี้

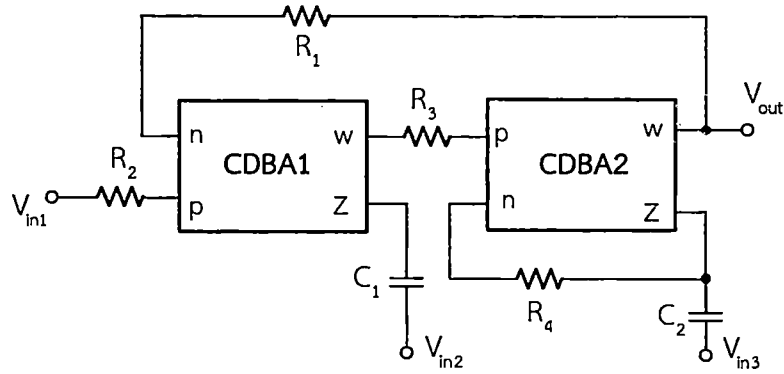
$$\omega_0 = \sqrt{\frac{g_{mf} g_{ms}}{C_1 C_2}} \quad (2.35)$$

และ

$$Q = \sqrt{\frac{C_2 g_{ms}}{C_1 g_{mf}}} \quad (2.36)$$

อย่างไรก็ตามวงจรรูปที่ 2.28 มีข้อจำกัดของวงจรดังนี้ อุปกรณ์พาสซีฟที่ใช้ไม่ต่อลงกราวนด์จึงทำให้ไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม ต้องการเงื่อนไขเมทซิงกันของอุปกรณ์ อินพุตอิมพีแดนซ์ไม่สูงและเอาต์พุตอิมพีแดนซ์ไม่ต่ำ จึงไม่สะดวกที่จะนำไปต่อคาสเคด

Pathak, et al. (2013 : Article ID 987867) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรรวมสำเร็จรูป CDBA จำนวน 2 วงจร ร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 4 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือเอาต์พุตอิมพีแดนซ์ต่ำ ไม่ต้องใช้วงจรกลับสัญญาณอินพุต มีรายละเอียดวงจรดังรูปที่ 2.29



รูปที่ 2.29 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CDBA

จากรูปที่ 2.29 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ CDBA สามารถเขียนสมการแรงดันเอาต์พุตได้ตามสมการดังนี้

$$V_{out} = \frac{s^2 V_{in3} \frac{sV_{in2}}{C_1 R_3} + \frac{V_{in1}}{C_1 C_2 R_2 R_3}}{s^2 + \frac{2s}{C_1 R_4} + \frac{1}{C_1 C_2 R_1 R_3}} \quad (2.37)$$

จากสมการที่ (2.37) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้
 ให้ $V_{in2}=V_{in3}=0$ (ลกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ
 ให้ $V_{in1}=V_{in2}=0$ (ลกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง
 ให้ $V_{in1}=V_{in3}=0$ (ลกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่
 ให้ $V_{in2}=0$ (ลกราวนด์) และ $V_{in1}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่
 โดยมีเงื่อนไขการแมทซิงกันของอุปกรณ์ คือ ให้ $R_1=R_2$

ให้ $V_{in1}=V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่ โดยมีเงื่อนไขการแมทซิงกันของอุปกรณ์ คือ ให้ $R_1=R_2$ และ $R_3=R_4/2$

สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \sqrt{\frac{1}{C_1 C_2 R_1 R_3}} \quad (2.38)$$

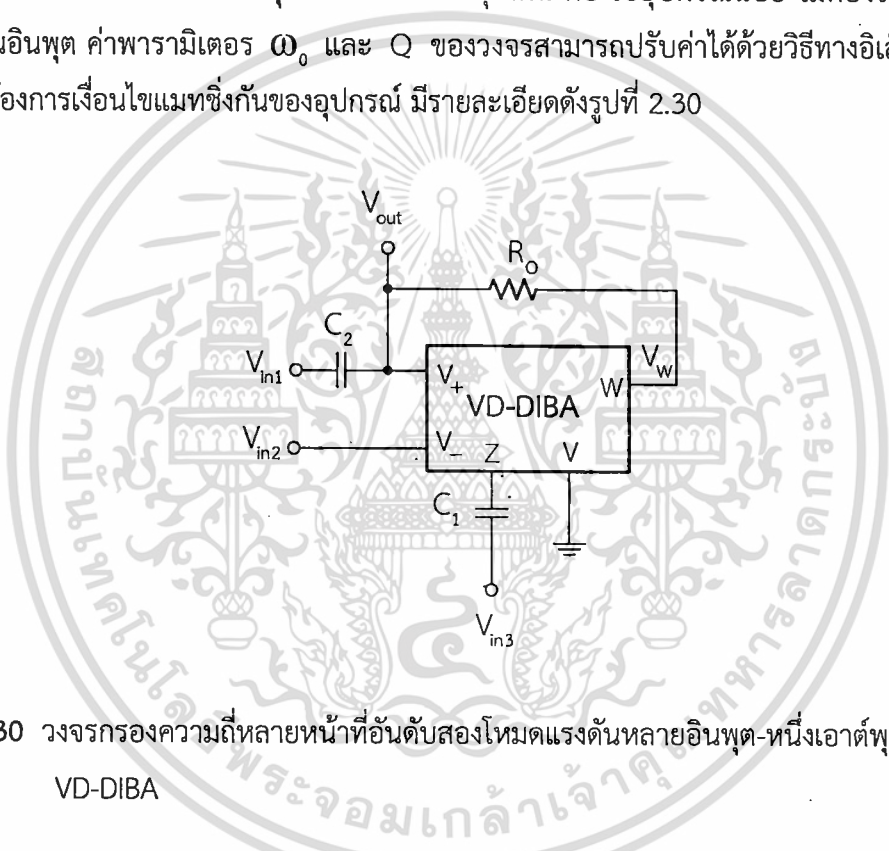
และ

$$Q = \frac{R_4}{2} \sqrt{\frac{C_1}{C_2 R_1 R_3}} \quad (2.39)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามวงจรรูปที่ 2.29 พบว่ามีข้อจำกัดของวงจรถัดนี้ ค่าพารามิเตอร์ ω_0 และ Q ของวงจรไม่สามารถปรับความถี่ได้ด้วยวิธีอิเล็กทรอนิกส์ ใช้อุปกรณ์พาสซีฟรวมจำนวนมาก อุปกรณ์พาสซีฟที่ใช้ไม่ต่อลงกราวด์จึงทำให้ไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม ต้องการเงื่อนไขแม่ทซิ่งกันของอุปกรณ์ อินพุตอิมพีแดนซ์ไม่สูง จึงไม่สะดวกในการต่อคาสเคด

Pushkar, et al. (2013 : Article ID 478213.) ได้นำเสนอวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต โดยใช้วงจรขยายกันชนผลต่างแรงดันอินพุต VD-DIBA จำนวน 1 วงจร ทำงานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 1 ตัว สามารถสังเคราะห์ฟังก์ชันกรองความถี่ได้ดังนี้คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ วงจรมีจุดเด่น คือ ใช้อุปกรณ์น้อย ไม่ต้องใช้วงจรกลับสัญญาณอินพุต ค่าพารามิเตอร์ ω_0 และ Q ของวงจรถูกปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ และไม่ต้องการเงื่อนไขแม่ทซิ่งกันของอุปกรณ์ มีรายละเอียดดังรูปที่ 2.30



รูปที่ 2.30 วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตใช้ VD-DIBA

จากรูปที่ 2.30 ของวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตโดยใช้ VD-DIBA สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} - \left(\frac{1}{R_o C_2} \right) s V_{in3} + \left(\frac{g_m}{R_o C_1 C_2} \right) V_{in2}}{s^2 + \left(\frac{1}{R_o C_2} \right) s + \frac{g_m}{R_o C_1 C_2}} \quad (2.40)$$

จากสมการที่ (2.40) สังเคราะห์ฟังก์ชันกรองความถี่ด้วยการควบคุมแรงดันอินพุตได้ดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ $V_{in1}=V_{in3}=0$ (ลงกราวนด์) และ $V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่ต่ำ

ให้ $V_{in2}=V_{in3}=0$ (ลงกราวนด์) และ $V_{in1}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองความถี่สูง

ให้ $V_{in1}=V_{in2}=0$ (ลงกราวนด์) และ $V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านแถบความถี่

ให้ $V_{in3}=0$ (ลงกราวนด์) และ $V_{in1}=V_{in2}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองหยุดแถบความถี่

ให้ $V_{in1}=V_{in2}=V_{in3}=V_{in}$ จะให้การตอบสนองฟังก์ชันกรองผ่านทุกความถี่
สามารถหา ω_0 และ Q ได้ดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{R_o C_1 C_2}} \quad (2.41)$$

และ

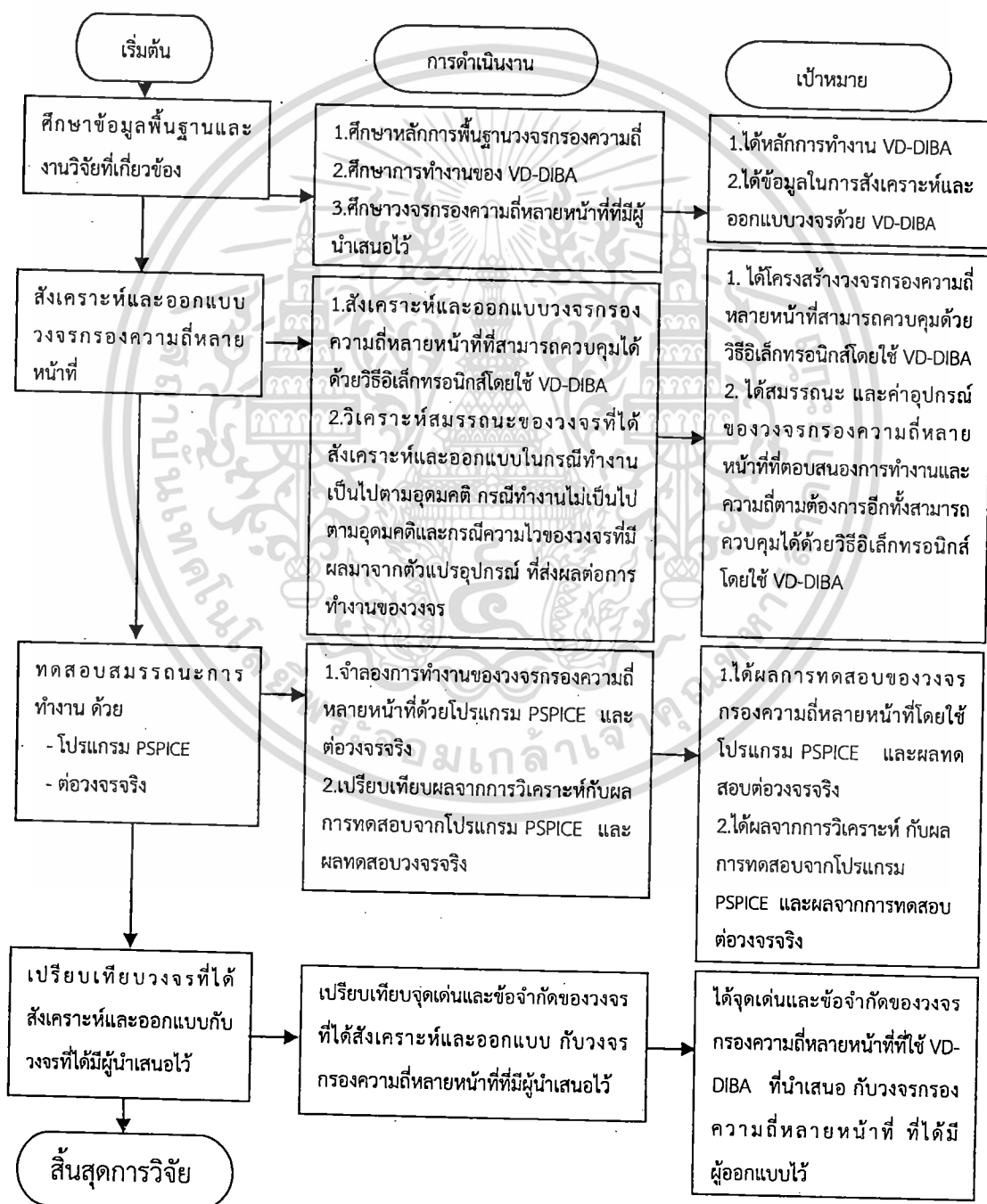
$$Q = \sqrt{\frac{g_m R_o C_2}{C_1}} \quad (2.42)$$

อย่างไรก็ตามวงจรรูปที่ 2.30 มีข้อจำกัดของวงจรถัดนี้ อุปกรณ์พาสซีฟที่ใช้ไม่ต่อลงกราวนด์จึงไม่เหมาะแก่การนำไปพัฒนาเป็นวงจรรวม อินพุตอิมพีแดนซ์ไม่สูงและเอาต์พุตอิมพีแดนซ์ไม่ต่ำ

จากการศึกษาวิจัยที่เกี่ยวข้อง ของวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันที่มีลักษณะโครงสร้างการทำงานของวงจรหลายอินพุต-หนึ่งเอาต์พุตที่ได้ศึกษามา จะได้นำไปพัฒนาปรับปรุงวงจร โดยการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์ เพื่อแก้ไขข้อจำกัดคุณสมบัติต่าง ๆ ของวงจรรด้วยอุปกรณ์แอคทีฟ VD-DIBA ในบทที่ 3 ต่อไป

บทที่ 3 วิธีการดำเนินการวิจัย

จากที่ได้ศึกษาทฤษฎีและงานวิจัยที่เกี่ยวข้องไปแล้ว ในบทนี้กล่าวถึงการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์โดยใช้ VD-DIBA มีแผนผังแสดงขั้นตอนการดำเนินงานวิจัยแสดงในรูปที่ 3.1



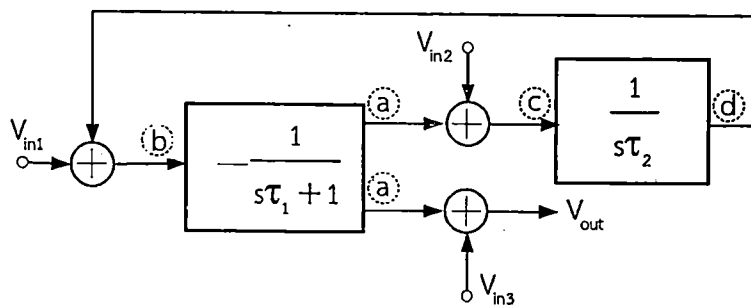
รูปที่ 3.1 แผนผังขั้นตอนการดำเนินงานวิจัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการดำเนินงานวิจัย แสดงในรูปที่ 3.1 เริ่มต้นจากศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้อง อีกทั้งงานวิจัยที่จะสังเคราะห์และออกแบบ ศึกษาจุดเด่นและข้อจำกัดของงานวิจัยที่ผ่านมา ซึ่งได้ดำเนินการมาแล้วในบทที่ 2 ในบทนี้ จะดำเนินการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่ยกระดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต สามารถปรับความถี่โพลและควอลิตี้แฟคเตอร์ด้วยวิธีอเล็กทรอนิกส์ โดยเริ่มต้นจากการกำหนดขอบเขตสมรรถนะของวงจรที่จะสังเคราะห์และออกแบบ แล้วจึงเริ่มสังเคราะห์และออกแบบวงจรที่จะนำเสนอ จากนั้นจึงใช้โปรแกรม PSPICE จำลองการทำงานของวงจรที่ได้ และต่อวงจรจริงวัดผลตอบสนองต่าง ๆ ของวงจร เพื่อทดสอบสมรรถนะของวงจรที่ได้สังเคราะห์และออกแบบ พร้อมทั้งวิเคราะห์แก้ไขปรับแต่งโครงสร้างวงจรเพื่อให้ได้คุณลักษณะของวงจรตามขอบเขตที่กำหนดไว้ รวมทั้งอภิปรายผลการจำลองของวงจรและผลทดสอบวงจรจริง จากนั้นจึงนำวงจรที่ได้สังเคราะห์และออกแบบ ไปเปรียบเทียบกับสมรรถนะกับวงจรอื่นที่มีผู้วิจัยได้นำเสนอไว้ก่อนหน้านี้ ในส่วนของผลการทดสอบสมรรถนะของวงจรทั้งหมดจะแสดงในบทที่ 4 และในส่วนของบทที่ 5 จะเป็นการสรุปและอภิปรายผลการวิจัย

3.1 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่ยกระดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต

กรอบแนวคิดในการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่ยกระดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต ประกอบด้วยวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (Lossless Integrator) วงจรอินทิเกรเตอร์ที่มีการสูญเสีย (Lossy Integrator) ร่วมกับวงจรรวมสัญญาณ โดยการจับบล็อกไดอะแกรมในลักษณะคาสเคดกัน เพื่อให้ได้สมการลักษณะคุณสมบัติของวงจรกรองความถี่หลายหน้าที่ยกระดับสอง และผลตอบสนองความถี่ทางเอาต์พุตที่ประกอบด้วย ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ ในงานวิจัยนี้ นำพื้นฐานมาจากกรอบแนวคิด ที่แสดงในบล็อกไดอะแกรมรูปที่ 3.2 มาสังเคราะห์สร้างเป็นวงจรกรองความถี่หลายหน้าที่ยกระดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำสามารถควบคุมความถี่โพลและควอลิตี้แฟคเตอร์ได้ด้วยวิธีอเล็กทรอนิกส์ โดยมีรายละเอียดวิธีการหาสมการแรงดันเอาต์พุตดังนี้



รูปที่ 3.2 บล็อกไดอะแกรมการสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ที่นำเสนอ

จากรูปที่ 3.2 พิจารณาที่จุด V_{out} สามารถหาสมการลักษณะคุณสมบัติของวงจรได้ดังนี้

$$V_{out} = a + V_{in3} \quad (3.1)$$

พิจารณาที่จุด a จะได้

$$a = \frac{-b}{s\tau_1 + 1} \quad (3.2)$$

พิจารณาที่จุด b จะได้

$$b = d + V_{in1} \quad (3.3)$$

พิจารณาที่จุด d จะได้

$$d = \frac{c}{s\tau_2} \quad (3.4)$$

พิจารณาที่จุด c จะได้

$$c = \frac{-b}{s\tau_1 + 1} + V_{in2} \quad (3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.5) แทนค่า C ในสมการที่ (3.4) จากนั้นนำค่า d จากสมการ (3.4) แทนค่าในสมการที่ (3.3) เพื่อหา b จะได้

$$b = \frac{1}{s\tau_2} \left(\frac{-b}{s\tau_1 + 1} + V_{in2} \right) + V_{in1} \quad (3.6)$$

คูณด้วย $s\tau_2$ เพื่อจัดรูปสมการจะได้

$$bs\tau_2 = s\tau_2 V_{in1} - \frac{b}{s\tau_1 + 1} + V_{in2} \quad (3.7)$$

คูณสมการที่ (3.7) ด้วย $(s\tau_1 + 1)$ จะได้

$$bs\tau_2 (s\tau_1 + 1) = s\tau_2 (s\tau_1 + 1) V_{in1} - b + (s\tau_1 + 1) V_{in2} \quad (3.8)$$

จัดรูปสมการใหม่เพื่อหา b จะได้

$$b(s^2\tau_1\tau_2 + s\tau_2 + 1) = s\tau_2 (s\tau_1 + 1) V_{in1} + (s\tau_1 + 1) V_{in2} \quad (3.9)$$

ดังนั้นจะได้ b ดังนี้

$$b = \frac{s\tau_2 (s\tau_1 + 1) V_{in1} + (s\tau_1 + 1) V_{in2}}{s^2\tau_1\tau_2 + s\tau_2 + 1} \quad (3.10)$$

นำสมการที่ (3.10) แทนค่า b ในสมการที่ (3.2) เพื่อหาค่า a จะได้

$$a = \frac{-1}{s\tau_1 + 1} \left[\frac{s\tau_2 (s\tau_1 + 1) V_{in1} + (s\tau_1 + 1) V_{in2}}{s^2\tau_1\tau_2 + s\tau_2 + 1} \right] \quad (3.11)$$

ดังนั้นจะได้ a ดังนี้

$$a = \frac{-s\tau_2 V_{in1} - V_{in2}}{s^2\tau_1\tau_2 + s\tau_2 + 1} \quad (3.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.12) แทนค่า a ในสมการ (3.1) เพื่อหา V_{out} จะได้

$$V_{out} = \frac{-s\tau_2 V_{in1} - V_{in2}}{s^2\tau_1\tau_2 + s\tau_2 + 1} + V_{in3} \quad (3.13)$$

ดังนั้นจะได้สมการ V_{out} ดังนี้

$$V_{out} = \frac{-s\tau_2 V_{in1} - V_{in2} + (s^2\tau_1\tau_2 + s\tau_2 + 1)V_{in3}}{s^2\tau_1\tau_2 + s\tau_2 + 1} \quad (3.14)$$

นำ $\tau_1\tau_2$ ทหารทั้งเศษและส่วนในสมการที่ (3.14) จะได้สมการแรงดันเอาต์พุตดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1} V_{in1} - \frac{1}{\tau_1\tau_2} V_{in2} + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2} \right) V_{in3}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (3.15)$$

จากสมการที่ (3.15) ซึ่งเป็นสมการแรงดันเอาต์พุต ของฟังก์ชันกรองความถี่หลายหน้าที่อันดับสอง สามารถหาสมการถ่ายโอนฟังก์ชันกรองความถี่ ด้วยการกำหนดวิธีควบคุมการปิด หรือ เปิดรับแรงดันสัญญาณที่จุดอินพุต หรือ V_{in1} , V_{in2} และ V_{in3} ตามตารางที่ 1.2 โดยให้ V_{in} เป็นสัญญาณอินพุตที่ป้อนให้วงจร เมื่อให้จุด V_{in1} , V_{in2} และ V_{in3} เปิดรับแรงดันสัญญาณอินพุต และกำหนดแทนค่า 0 หรือต่อลงกราวด์แทนอินพุตของวงจร เมื่อต้องการให้อินพุต V_{in1} , V_{in2} และ V_{in3} ปิดรับสัญญาณตามลำดับ จะได้สมการถ่ายโอนฟังก์ชันกรองความถี่ต่าง ๆ ดังต่อไปนี้

ก. รูปแบบสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง

$$H(s) = \frac{s^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (3.16)$$

จากสมการที่ (3.15) กำหนดให้อินพุต $V_{in1} = V_{in2} = V_{in3} = V_{in}$ เพื่อให้ได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูงตามรูปแบบในสมการที่ (3.16) ดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1}V_{in} - \frac{1}{\tau_1\tau_2}V_{in} + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}\right)V_{in}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (3.17)$$

จะได้สมการฟังก์ชันถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (3.18)$$

ข. รูปแบบสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำมีอันดับสอง

$$H(s) = \frac{\omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (3.19)$$

จากสมการที่ (3.15) กำหนดให้อินพุต $V_{in1} = V_{in3} = 0$ และ $V_{in2} = V_{in}$ เพื่อให้ได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำ ตามรูปแบบในสมการที่ (3.19) ดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1} \cdot 0 - \frac{1}{\tau_1\tau_2}V_{in} + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}\right)0}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (3.20)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{1}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (3.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค. รูปแบบสมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง

$$H(s) = \frac{\frac{\omega_z s}{Q_z}}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (3.22)$$

จากสมการที่ (3.15) กำหนดให้ $V_{m2} = V_{m3} = 0$ และ $V_{in1} = V_{in}$ เพื่อให้ได้สมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่ ตามรูปแบบในสมการที่ (3.22) ดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1} V_{in} - \frac{1}{\tau_1 \tau_2} \cdot 0 + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2} \right) \cdot 0}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (3.23)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{-\frac{s}{\tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (3.24)$$

ง. รูปแบบสมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง

$$H(s) = \frac{s^2 + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (3.25)$$

จากสมการที่ (3.15) กำหนดให้ $V_{in1} = V_{in3} = V_{in}$ และ $V_{in2} = 0$ เพื่อให้ได้สมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่ ตามรูปแบบในสมการที่ (3.25) ดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1} V_{in} - \frac{1}{\tau_1 \tau_2} 0 + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2} \right) V_{in}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (3.26)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 + \frac{1}{\tau_2 \tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (3.27)$$

จ. รูปแบบสมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง

$$H(s) = \frac{s^2 - \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (3.28)$$

จากสมการที่ (3.15) กำหนดให้ $V_{in2} = 0$ และ $2V_{in1} = V_{in3} = V_{in}$ เพื่อให้ได้สมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่ ตามรูปแบบในสมการ (3.28) ดังนี้

$$V_{out} = \frac{-\frac{s}{\tau_1} 2V_{in} - \frac{1}{\tau_1 \tau_2} 0 + \left(s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2} \right) V_{in}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (3.29)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 - \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}}{s^2 + \frac{s}{\tau_1} + \frac{1}{\tau_2 \tau_1}} \quad (3.30)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

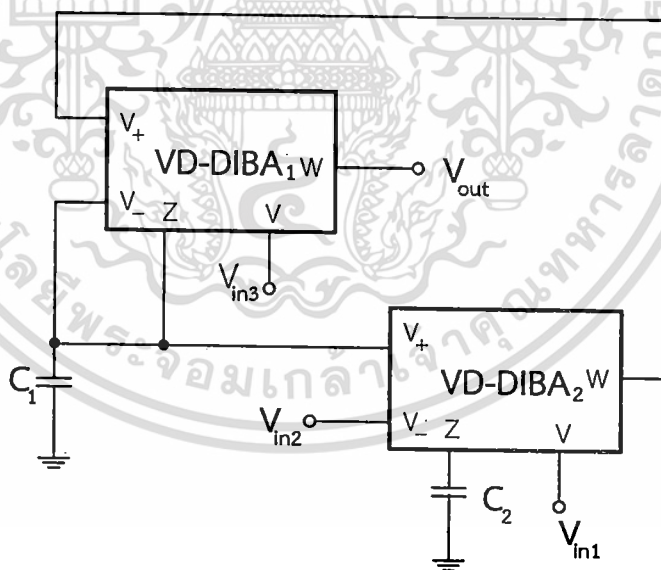
จากสมการที่ (3.15) จะได้สมการความถี่โพลและควอลิตี้แฟคเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (3.31)$$

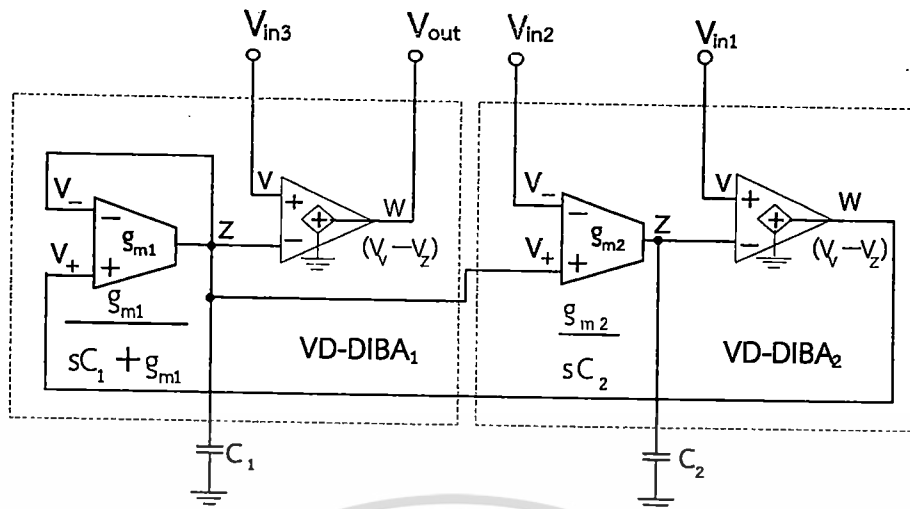
และ

$$Q = \sqrt{\frac{\tau_1}{\tau_2}} \quad (3.32)$$

จากบล็อกไดอะแกรมกรอบแนวคิดที่แสดงในรูปที่ 3.2 และสมการแรงดันเอาต์พุตที่ได้ นำมาสังเคราะห์วงจรความถี่ที่นำเสนอ โดยใช้อุปกรณ์แอคทีฟ VD-DIBA สองวงจร และตัวเก็บประจุสองตัวต่อลงกราวด์ ซึ่งเป็นการนำวงจรอินทิเกรเตอร์แบบสูญเสียหนึ่งวงจร และวงจรอินทิเกรเตอร์แบบไม่สูญเสียหนึ่งวงจรมาต่อкасцепกัน ทำงานร่วมกับวงจรรวมสัญญาณด้วยวงจรผลต่างแรงดัน จะได้วงจรความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ดังรูปที่ 3.3 โดยมีโครงสร้างเสมือนวงจรที่ดังรูปที่ 3.4



รูปที่ 3.3 วงจรความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์



รูปที่ 3.4 โครงสร้างเสมือนของวงจรรองความถี่หลายหน้าที่อันดับสองโหมตแรงดัน
หลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์

จากรูปที่ 3.4 เมื่อพิจารณาโครงสร้างเสมือนของวงจร ซึ่งประกอบไปด้วยวงจรขยายความนำถ่ายโอน ทำงานร่วมกับ C_1 , C_2 และวงจรผลต่างแรงดัน โดยมีวงจรขยายความนำถ่ายโอนภายในของ VD-DIBA₁ คือ g_{m1} ร่วมกับ C_1 ทำหน้าที่เป็นวงจรอินทิเกรเตอร์แบบสูญเสีย ต่อкасцепกับวงจรขยายความนำถ่ายโอนภายในของ VD-DIBA₂ คือ g_{m2} ร่วมกับ C_2 ทำหน้าที่เป็นวงจรอินทิเกรเตอร์แบบไม่สูญเสีย โดยให้อินพุตของวงจรมผลต่างแรงดันของ VD-DIBA₁ ทำหน้าที่เป็นวงจรรวมสัญญาณระหว่าง V_{in3} ที่ขั้ว V และสัญญาณเอาต์พุตจากวงจรอินทิเกรเตอร์แบบสูญเสียที่ขั้ว Z และได้ผลรวมเอาต์พุตที่ขั้ว W ซึ่งเป็นเอาต์พุตของวงจรรองความถี่ที่นำเสนอ ส่วนอินพุตของ g_{m2} ของ VD-DIBA₂ ซึ่งทำหน้าที่เป็นวงจรรวมสัญญาณระหว่าง V_{in2} ที่ขั้ว V_- กับสัญญาณจากวงจรอินทิเกรเตอร์แบบสูญเสียจาก g_{m1} ที่ขั้ว V_+ และได้เอาต์พุตออกที่ขั้ว Z ซึ่งเป็นวงจรอินทิเกรเตอร์แบบไม่สูญเสีย จากนั้นนำไปรวมกับสัญญาณ V_{in1} ที่ขั้ว V ซึ่งเป็นอินพุตของวงจรมผลต่างแรงดันของ VD-DIBA₂ และได้ผลรวมเอาต์พุตที่ขั้ว W จากนั้นจึงป้อนกลับไปให้อินพุตของวงจรอินทิเกรเตอร์แบบสูญเสียที่ g_{m1} ที่ขั้ว V_+ ดังแสดงในรูปที่ 3.4 โดยมี V_{in1} , V_{in2} และ V_{in3} ทำหน้าที่เป็นอินพุตของวงจร และกำหนดวิธีการปิดหรือเปิดรับสัญญาณอินพุต เพื่อเปลี่ยนฟังก์ชันการทำงานของวงจรรองความถี่ที่นำเสนอ ตามตารางที่ 1.2 ซึ่งจะได้วิเคราะห์สมรรถนะการทำงานของวงจรต่อไป

3.2 การวิเคราะห์สมรรถนะของวงจรรองความถี่การทำงานในอุดมคติ

จากวงจรรูปที่ 3.3 วงจรรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตสามารถปรับความถี่โพลและควอสิตีแฟคเตอร์ได้ด้วยวิธีอิเล็กทรอนิกส์ โดยมีตัวเก็บประจุสองตัวต่อลงกราวด์ สามารถวิเคราะห์หาสมรรถนะของวงจรนี้ทำงานในอุดมคติ ดังต่อไปนี้

$$\begin{bmatrix} I_{V_+} \\ I_{V_-} \\ I_Z \\ I_V \\ V_W \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} V_{V_+} \\ V_{V_-} \\ V_V \\ V_Z \\ I_W \end{bmatrix} \quad (3.33)$$

สมการที่ (3.33) เป็นคุณลักษณะสมบัติของวงจรขยายกันชนผลต่างแรงดันอินพุต สามารถนำมาวิเคราะห์หาสมรรถนะการทำงานของวงจรในทางอุดมคติ ดังต่อไปนี้

จากวงจรในรูปที่ 3.3 และสมการ (3.33) V_{out} หรือแรงดันเอาต์พุตวงจรที่ขั้ว W ของ VD-DIBA₁ เป็นเอาต์พุตของวงจรรองความถี่ที่นำเสนอ ที่ขั้ว Z ของ VD-DIBA₁ มี C_1 ต่อลงกราวด์และที่ขั้ว V ของ VD-DIBA₁ เป็นอินพุตที่สามของวงจรรองความถี่ที่นำเสนอ และเป็นอินพุตของวงจรผลต่างแรงดันภายใน VD-DIBA ตัวที่หนึ่ง ดังนั้นจึงพิจารณาแรงดันเอาต์พุตวงจรได้ดังนี้

$$V_{out} = V_{in3} - V_{C1} \quad (3.34)$$

พิจารณาแรงดันที่ C_1 หรือ V_{C1} โดยใช้กฎของโอห์ม สามารถหาได้จากกระแสที่ไหลผ่าน C_1 ที่ขั้ว Z₁ คูณด้วยค่าอิมพีแดนซ์ของ C_1 ได้ดังนี้

$$V_{C1} = \frac{I_{Z1}}{sC_1} \quad (3.35)$$

จากวงจรในรูปที่ 3.3 ขั้วของ VD-DIBA₁ พิจารณาได้ดังนี้ $V_{V_+} = V_{W2}$ และ $V_{V_-} = V_{C1}$ จากสมการที่ (3.33) ซึ่งเป็นสมการคุณสมบัติของ VD-DIBA, $I_Z = g_m V_{V_+} - g_m V_{V_-}$ แทนค่าในสมการ (3.35) เพื่อหา V_{C1} จะได้

$$V_{C1} = \frac{g_{m1} V_{W2} - g_{m1} V_{C1}}{sC_1} \quad (3.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้ V_{C1} ดังนี้

$$V_{C1} = \frac{g_{m1} V_{W2}}{sC_1 + g_{m1}} \quad (3.37)$$

แทน V_{C1} ในสมการที่ (3.34) จะได้ V_{out} ดังนี้

$$V_{out} = V_{in3} - \frac{g_{m1} V_{W2}}{sC_1 + g_{m1}} \quad (3.38)$$

จากสมการที่ (3.38) แรงดันที่ขั้ว W_2 เป็นเอาต์พุตของวงจรผลต่างแรงดันภายใน VD-DIBA₂ หรือ V_{W2} และที่ขั้ว V ของ VD-DIBA₂ จะเป็นอินพุตที่หนึ่งของวงจรกรองความถี่ที่นำเสนหรือ V_{in1} และที่ขั้ว Z ของ VD-DIBA₂ ต่อกับ C_2 ดังนั้นพิจารณาหาค่า V_{W2} จากสมการที่ (3.33) ซึ่งเป็นสมการคุณสมบัติ VD-DIBA จะได้

$$V_{W2} = V_{in1} - \frac{I_{Z2}}{sC_2} \quad (3.39)$$

จากสมการที่ (3.33) เป็นสมการคุณสมบัติของ VD-DIBA พิจารณาหา I_{Z2} ในสมการ (3.39) ได้

$$I_{Z2} = g_{m2} V_{V+2} - g_{m2} V_{V-2} \quad (3.40)$$

แทนสมการที่ (3.40) ใน (3.39) จะได้

$$V_{W2} = V_{in1} - \left(\frac{g_{m2} V_{V+2} - g_{m2} V_{V-2}}{sC_2} \right) \quad (3.41)$$

จากวงจรรูปที่ 3.3 พิจารณาแรงดันที่ขั้ว V_+ ของ VD-DIBA₂ จะได้ $V_{V+2} = V_{C1}$ และแรงดันที่ขั้ว V_- ของ VD-DIBA₂ เป็นอินพุตที่สองของวงจรจะได้ $V_{V-2} = V_{in2}$ และแทนในสมการ (3.41) จะได้

$$V_{W2} = V_{in1} - \left(\frac{g_{m2} V_{C1} - g_{m2} V_{in2}}{sC_2} \right) \quad (3.42)$$

คูณด้วย sC_2 เข้าไปในสมการ (3.42) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{w2}sC_2 = V_{in1}sC_2 - (g_{m2}V_{c1} - g_{m2}V_{in2}) \quad (3.43)$$

จากสมการที่ (3.37) $V_{c1} = \frac{g_{m1}V_{w2}}{sC_1 + g_{m1}}$ แทนค่าในสมการที่ (3.43) จะได้

$$V_{w2}sC_2 = V_{in1}sC_2 - \frac{g_{m1}g_{m2}V_{w2}}{sC_1 + g_{m1}} + g_{m2}V_{in2} \quad (3.44)$$

คูณสมการที่ (3.44) ด้วย $(sC_1 + g_{m1})$ จะได้

$$V_{w2}(s^2C_2C_1 + sC_2g_{m1} + g_{m1}g_{m2}) = V_{in1}sC_2(sC_1 + g_{m1}) + (sC_1 + g_{m1})g_{m2}V_{in2} \quad (3.45)$$

ดังนั้นจะได้ V_{w2} ซึ่งเป็นสมการเอาต์พุตของ VD-DIBA₂ ดังนี้

$$V_{w2} = \frac{V_{in1}sC_2(sC_1 + g_{m1}) + (sC_1 + g_{m1})g_{m2}V_{in2}}{s^2C_1C_2 + sC_2g_{m1} + g_{m1}g_{m2}} \quad (3.46)$$

นำสมการที่ (3.46) แทนในสมการที่ (3.38) เพื่อหา V_{out} ซึ่งเป็นสมการเอาต์พุตของวงจรจะได้

$$V_{out} = V_{in3} - \frac{g_{m1}}{sC_1 + g_{m1}} \left[\frac{V_{in1}sC_2(sC_1 + g_{m1}) + (sC_1 + g_{m1})g_{m2}V_{in2}}{s^2C_1C_2 + sC_2g_{m1} + g_{m1}g_{m2}} \right] \quad (3.47)$$

ดังนั้นจะได้สมการเอาต์พุตของวงจรดังนี้

$$V_{out} = \frac{-g_{m1}g_{m2}V_{in2} - g_{m1}sC_2V_{in1} + (s^2C_1C_2 + sC_2g_{m1} + g_{m1}g_{m2})V_{in3}}{s^2C_1C_2 + sC_2g_{m1} + g_{m1}g_{m2}} \quad (3.48)$$

จากสมการที่ (3.48) ทหารด้วย C_1C_2 ทั้งเศษและส่วน เพื่อจัดสมการให้อยู่ในรูปแบบของสมการกรองความถี่อันดับสอง จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่หลายหน้าที่อันดับสอง โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{-\frac{g_{m1}s}{C_1}V_{in1} - \frac{g_{m1}g_{m2}}{C_1C_2}V_{in2} + \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)V_{in3}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.49)$$

สมการที่ (3.49) เป็นสมการเอาต์พุตของวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต สามารถหาสมการถ่ายโอนของฟังก์ชันกรองความถี่ต่าง ๆ โดยการกำหนดวิธีการ เปิด หรือ ปิด แรงดันสัญญาณที่ป้อนให้อินพุต ตามตารางที่ 1.2 โดยให้ V_{in} คือ สัญญาณที่จ่ายให้อินพุต และ 0 คือ ขั้วอินพุตที่ต่อลงกราวด์ ดังต่อไปนี้.

ก. กำหนด $V_{in1} = V_{in2} = V_{in3} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูง

$$V_{out} = \frac{-\frac{sg_{m1}}{C_1}V_{in} - \frac{g_{m1}g_{m2}}{C_1C_2}V_{in} + \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)V_{in}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.50)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.51)$$

ข. กำหนด $V_{in1} = V_{in3} = 0$ และ $V_{in2} = V_{in}$ หาสมการถ่ายโอนฟังก์ชันกรองผ่านความถี่ต่ำ

$$V_{out} = \frac{\frac{V_{in1}g_{m1}s}{C_1}0 - \frac{g_{m1}g_{m2}}{C_1C_2}V_{in} + \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)0}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.52)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{-\frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.53)$$

ค. กำหนด $V_{in2} = V_{in3} = 0$ และ $V_{in1} = V_{in}$ หาสมการถ่ายโอนฟังก์ชันกรองผ่านแถบความถี่

$$V_{out} = \frac{-\frac{g_{m1}s}{C_1}V_{in} - \frac{g_{m1}g_{m2}}{C_1C_2}0 + \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)0}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.54)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{\frac{g_{m1}s}{C_1}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.55)$$

ง. กำหนด $V_{in2} = 0$ และ $V_{in1} = V_{in3} = V_{in}$ หาสมการถ่ายโอนฟังก์ชันกรองหยุดแถบความถี่

$$V_{out} = \frac{-V_{in} \frac{g_{m1}s}{C_1} - 0 \frac{g_{m1}g_{m2}}{C_1C_2} + V_{in} \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.56)$$

จะได้สมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.57)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ. กำหนด $V_{in2} = 0$, $V_{in1} = 2V_{in}$ และ $V_{in3} = V_{in}$ หาสมการถ่ายโอนฟังก์ชันกรองผ่านทุกความถี่

$$V_{out} = \frac{-2V_{in} \frac{sg_{m1}}{C_1} - 0 \frac{g_{m1}g_{m2}}{C_1C_2} + V_{in} \left(s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2} \right)}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.58)$$

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 - \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{sg_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.59)$$

จากสมการที่ (3.49) สามารถหาสมการตอบสนองความถี่โพลและควอลิตี้แฟกเตอร์ได้ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.60)$$

และ

$$Q = \sqrt{\frac{C_1g_{m2}}{C_2g_{m1}}} \quad (3.61)$$

พิจารณาสมการที่ (3.61) และสมการที่ (3.62) พบว่า สามารถปรับ ω_0 และ Q ได้ด้วยวิธีการปรับค่า g_{m1} และ g_{m2} ซึ่งเป็นโครงสร้างภายในของ VD-DIBA ซึ่งค่า g_m สามารถปรับได้ด้วยกระแสไบอัสจากภายนอก หรือ I_b ทำให้วงจรที่นำเสนอสามารถปรับ ω_0 และ Q ได้ด้วยวิธีอิเล็กทรอนิกส์ จากสมการถ่ายโอนฟังก์ชันกรองความถี่ทั้งห้าแบบ วงจรสามารถตอบสนองการทำงานได้ โดยปราศจากเงื่อนไขความเมทซิงกันของอุปกรณ์ ด้วยคุณสมบัติของ VD-DIBA และวงจรรวมเบอร์ LT1128 และ LT1193 ที่นำมาใช้เป็นโครงสร้างภายในของ VD-DIBA ส่งผลให้วงจรที่ได้มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ ทำให้มีความสะดวกในการนำไปต่อคาสเคดในอันดับสูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การวิเคราะห์ผลกระทบต่อวงจรรองความถี่ในกรณี VD-DIBA ทำงานไม่เป็นไปตามอุดมคติ

การวิเคราะห์ผลกระทบต่อวงจรรองความถี่ ในกรณีที่ VD-DIBA ทำงานไม่เป็นไปตามอุดมคติ สามารถแยกวิเคราะห์ปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรรองความถี่ได้ 2 กรณีคือ

3.3.1 การวิเคราะห์ผลกระทบต่อวงจรเนื่องจากความผิดพลาดของอัตราส่วนการส่งผ่านแรงดัน (Voltage Tracking Error) ของ VD-DIBA

จากโครงสร้างภายในของ VD-DIBA ในส่วนเอาต์พุตของวงจร ที่ขั้ว W ซึ่งเป็นเอาต์พุตของวงจรผลต่างแรงดัน ค่าแรงดันที่เอาต์พุตนี้จะขึ้นอยู่กับผลต่างแรงดันของอินพุตที่ขั้ว Z และขั้ว V เมื่อวิเคราะห์การทำงานของวงจร จากโครงสร้างภายใน VD-DIBA ในกรณีวงจรทำงานไม่เป็นไปตามอุดมคติ ที่มีผลกระทบอันเนื่องมาจากความผิดพลาดในการส่งผ่านแรงดัน สามารถแสดงสมการคุณลักษณะสมบัติทางอินพุตและเอาต์พุตของ VD-DIBA ได้ดังสมการ (3.62)

$$\begin{bmatrix} I_{V_+} \\ I_{V_-} \\ I_Z \\ I_V \\ V_W \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \beta^+ & -\beta^- & 0 \end{bmatrix} \begin{bmatrix} V_{V_+} \\ V_{V_-} \\ V_V \\ V_Z \\ I_W \end{bmatrix} \quad (3.62)$$

จากสมการที่ (3.62) เมื่อ β^+ และ β^- เป็นค่าความคลาดเคลื่อนในการส่งผ่านแรงดันจากขั้ว V และ Z ไปยังขั้ว W ที่มีค่าเบี่ยงเบนไปจาก 1 ซึ่งเป็นค่าความผิดพลาดที่เกิดขึ้นจากการทำงานของวงจรผลต่างแรงดัน ที่เป็นโครงสร้างภายในของวงจร VD-DIBA จะวิเคราะห์หาผลกระทบที่ส่งผลกระทบต่อสมรรถนะในการทำงาน ของวงจรรองความถี่ที่น่าเสนอ ดังต่อไปนี้

จากวงจรรูปที่ 3.3 เมื่อพิจารณาสมการ (3.62) เพื่อหาแรงดันเอาต์พุตของวงจรคือขั้ว W ของ VD-DIBA₁ ซึ่งเป็นเอาต์พุตของวงจรรองความถี่ ที่ขั้ว Z ของ VD-DIBA₁ มี C_1 ต่อลงกราวด์เป็นองค์ประกอบวงจร และที่ขั้ว V ของ VD-DIBA₁ เป็นอินพุตที่สามของวงจรรองความถี่ที่น่าเสนอ และเป็นอินพุตของวงจรผลต่างแรงดันภายใน VD-DIBA₁ ดังนั้นจะได้สมการแรงดันเอาต์พุตของวงจรดังนี้

$$V_{out} = \beta_1^+ V_{in3} - \beta_1^- V_{C1} \quad (3.63)$$

พิจารณาสมการที่ (3.63) แรงดันตกคร่อม C_1 หรือ V_{C1} เป็นกระแสที่ไหลผ่าน C_1 ที่ขั้ว Z_1 คูณด้วยค่าอิมพีแดนซ์ของ C_1 ดังนี้

$$V_{C1} = \frac{I_{Z1}}{sC_1} \quad (3.64)$$

จากสมการที่ (3.62) ซึ่งเป็นสมการคุณสมบัติของ VD-DIBA เมื่อ $V_{v+} = V_{W2}$ และ $V_{v-} = V_{C1}$ แทนค่า I_{Z1} ในสมการ (3.65) จะได้

$$V_{C1} = \frac{g_{m1} V_{W2} - g_{m1} V_{C1}}{sC_1} \quad (3.65)$$

ดังนั้นจะได้สมการแรงดันตกคร่อม V_{C1} ดังนี้

$$V_{C1} = \frac{g_{m1} V_{W2}}{sC_1 + g_{m1}} \quad (3.66)$$

แทนค่า V_{C1} ในสมการ (3.64) เพื่อหาแรงดัน V_{out} ของวงจรจะได้

$$V_{out} = \beta_1^+ V_{in3} - \beta_1^- \frac{g_{m1} V_{W2}}{sC_1 + g_{m1}} \quad (3.67)$$

จากสมการที่ (3.67) หา V_{W2} ซึ่งเป็นเอาต์พุตของ VD-DIBA₂ ได้ดังนี้

$$V_{W2} = \beta_2^+ V_{v2} - \beta_2^- V_{Z2} \quad (3.68)$$

จากวงจรรูปที่ 3.3 พิจารณาที่ VD-DIBA₂ $V_{v2} = V_{in1}$ และ $V_{Z2} = \frac{I_{Z2}}{sC_2}$ ดังนั้นแทนค่าใน

สมการ (3.68) จะได้

$$V_{W2} = \beta_2^+ V_{in1} - \beta_2^- \frac{I_{Z2}}{sC_2} \quad (3.69)$$

เมื่อ $I_{Z2} = g_{m2} V_{v2} - g_{m2} V_{v-2}$ แทนในสมการที่ (3.69) จะได้

$$V_{W2} = \beta_2^+ V_{in1} - \beta_2^- \left(\frac{g_{m2} V_{v2} - g_{m2} V_{v-2}}{sC_2} \right) \quad (3.70)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแรงดัน $V_{v_2} = V_{c_2}$ และแรงดันที่ $V_{v_2} = V_{in_2}$ ดังนั้นแทนในสมการที่ (3.70) จะได้

$$V_{w_2} = \beta_2^+ V_{in_1} - \beta_2^- \left(\frac{g_{m_2} V_{c_1} - g_{m_2} V_{in_2}}{sC_2} \right) \quad (3.71)$$

คูณสมการที่ (3.71) ด้วย sC_2 จะได้

$$V_{w_2} sC_2 = \beta_2^+ V_{in_1} sC_2 - \beta_2^- (g_{m_2} V_{c_1} - g_{m_2} V_{in_2}) \quad (3.72)$$

จากสมการที่ (3.66) แทนค่า V_{c_1} ในสมการที่ (3.72) จะได้

$$V_{w_2} sC_2 = \beta_2^+ V_{in_1} sC_2 - \beta_2^- \frac{g_{m_1} g_{m_2} V_{w_2}}{sC_1 + g_{m_1}} + \beta_2^- g_{m_2} V_{in_2} \quad (3.73)$$

คูณสมการที่ (3.73) ด้วย $sC_1 + g_{m_1}$ จะได้

$$V_{w_2} (s^2 C_2 C_1 + sC_2 g_{m_1} + \beta_2^- g_{m_1} g_{m_2}) = V_{in_1} \beta_2^+ sC_2 (sC_1 + g_{m_1}) + \beta_2^- (sC_1 + g_{m_1}) g_{m_2} V_{in_2} \quad (3.74)$$

จะได้สมการแรงดันที่ V_{w_2} ซึ่งเป็นเอาต์พุตของ VD-DIBA₂ ดังนี้

$$V_{w_2} = \frac{V_{in_1} \beta_2^+ sC_2 (sC_1 + g_{m_1}) + \beta_2^- (sC_1 + g_{m_1}) g_{m_2} V_{in_2}}{s^2 C_2 C_1 + sC_2 g_{m_1} + \beta_2^- g_{m_1} g_{m_2}} \quad (3.75)$$

แทนค่า V_{w_2} ในสมการที่ (3.67) เพื่อหา V_{out} จะได้

$$V_{out} = \beta_1^+ V_{in_3} - \frac{\beta_1^- g_{m_1}}{sC_1 + g_{m_1}} \left[\frac{V_{in_1} \beta_2^+ sC_2 (sC_1 + g_{m_1}) + \beta_2^- (sC_1 + g_{m_1}) g_{m_2} V_{in_2}}{s^2 C_2 C_1 + sC_2 g_{m_1} + \beta_2^- g_{m_1} g_{m_2}} \right] \quad (3.76)$$

ดังนั้นจะได้สมการแรงดันเอาต์พุต V_{out} ดังนี้

$$V_{out} = \frac{-\beta_1^- \beta_2^+ g_{m_1} sC_2 V_{in_1} - \beta_1^- \beta_2^- g_{m_1} g_{m_2} V_{in_2} + \beta_1^+ (s^2 C_2 C_1 + sC_2 g_{m_1} + \beta_2^- g_{m_1} g_{m_2}) V_{in_3}}{s^2 C_2 C_1 + sC_2 g_{m_1} + \beta_2^- g_{m_1} g_{m_2}} \quad (3.77)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.77) หากด้วย $C_1 C_2$ จะได้สมการแรงดันเอาต์พุตของวงจรสองความถี่หลายหน้าที่ย้อนสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต กรณีคำนึงถึงผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA ดังนี้

$$V_{out} = \frac{-\frac{\beta_1^- \beta_2^+ g_{m1} s}{C_1} V_{in1} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} V_{in2} + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) V_{in3}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.78)$$

จากสมการที่ (3.78) เป็นสมการเอาต์พุตของวงจรสองความถี่หลายหน้าที่ย้อนสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุต เมื่อคำนึงถึงผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA สามารถหาสมการถ่ายโอนของฟังก์ชันกรองความถี่ ด้วยวิธีการกำหนดแรงดันอินพุต ตามตาราง 1.2 โดยให้ V_{in} คือ สัญญาณที่จ่ายให้อินพุต และ 0 คืออินพุตที่ต่อลงกราวด์ ดังต่อไปนี้

ก. ให้ $V_{in1} = V_{in2} = V_{in3} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูง

$$V_{out} = \frac{-\frac{\beta_1^- \beta_2^+ g_{m1} s}{C_1} V_{in} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} V_{in} + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) V_{in}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.79)$$

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูงดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 \beta_1^+ + \frac{(1 - \beta_2^+) (\beta_1^- g_{m1}) s}{C_1} + \frac{(\beta_1^+ - \beta_1^-) \beta_2^- g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.80)$$

ข. ให้ $V_{in1} = V_{in3} = 0$ และ $V_{in2} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำ

$$V_{out} = \frac{-\frac{\beta_1^- \beta_2^+ g_{m1} s}{C_1} 0 - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} V_{in2} + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) 0}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.81)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่อไปนี้

$$\frac{V_{out}}{V_{in}} = \frac{\frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.82)$$

ค. ให้ $V_{in2} = V_{in3} = 0$ และ $V_{in1} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่

$$V_{out} = \frac{\frac{-\beta_1^- \beta_2^+ g_{m1} s}{C_1} V_{in} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \cdot 0 + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) 0}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.83)$$

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{\frac{-\beta_1^- \beta_2^+ g_{m1} s}{C_1}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.84)$$

ง. ให้ $V_{in2} = 0$ และ $V_{in1} = V_{in3} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่

$$V_{out} = \frac{\frac{-\beta_1^- \beta_2^+ g_{m1} s}{C_1} V_{in} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \cdot 0 + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) V_{in}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.85)$$

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่กรณีทำงานไม่เป็นอุดมคติดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 \beta_1^+ + \frac{(\beta_1^+ - \beta_1^- \beta_2^+) g_{m1} s}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.86)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ. ให้ $V_{in2} = 0$, $V_{in1} = 2V_{in}$ และ $V_{in3} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่

$$V_{out} = \frac{\frac{-\beta_1^- \beta_2^+ g_{m1} s}{C_1} 2V_{in} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1 C_2} 0 + \left(s^2 \beta_1^+ + \frac{s \beta_1^+ g_{m1}}{C_1} + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2} \right) V_{in}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.87)$$

ดังนั้นจะได้สมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่กรณีทำงานไม่เป็นอุดมคติดังนี้

$$\frac{s^2 \beta_1^+ + \frac{(\beta_1^+ g_{m1} - 2\beta_1^- \beta_2^+ g_{m1})}{C_1} s + \frac{\beta_1^+ \beta_2^- g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{\beta_2^- g_{m1} g_{m2}}{C_1 C_2}} \quad (3.88)$$

จากสมการที่ (3.78) สามารถพิจารณาผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA ที่ส่งผลต่อความถี่โพลและควอลิตี้แฟกเตอร์ได้ ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2} \beta_2^-}{C_2 C_1}} \quad (3.89)$$

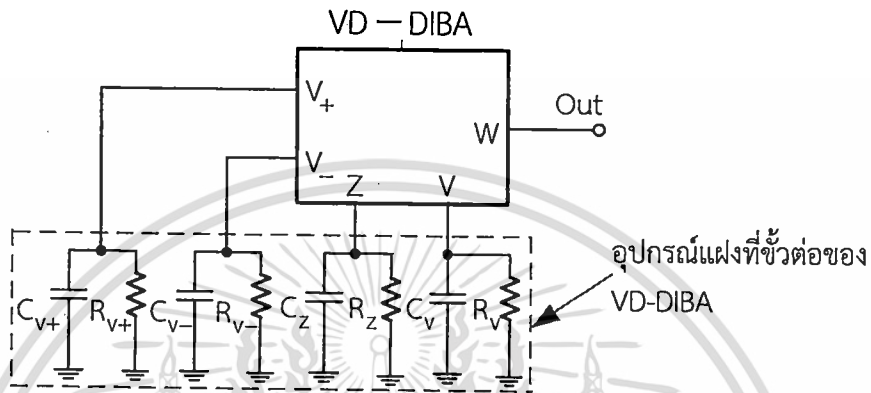
และ

$$Q = \sqrt{\frac{g_{m2} C_1 \beta_2^-}{g_{m1} C_2}} \quad (3.90)$$

เมื่อพิจารณาจากสมการแรงดันเอาต์พุต พบว่าตัวแปรความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA อยู่ในเทอมของสมการถ่ายโอนของฟังก์ชันกรองความถี่ รวมทั้งสมการความถี่โพลและควอลิตี้แฟกเตอร์ ซึ่งตัวแปรนี้เป็นค่าความผิดพลาดในการทำงานของวงจรในทางปฏิบัติจริง เป็นผลจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA และจะส่งผลให้วงจรทำงานเบี่ยงเบนไปจากอุดมคติ

3.3.2 การวิเคราะห์ผลกระทบของวงจรเนื่องจากอุปกรณ์แฝงภายในตัวของ VD-DIBA

วงจรรองความถี่ที่นำเสนอในสภาวะปกติ นอกเหนือจากค่าความจุของ C ที่ใช้ในวงจรแล้ว ยังมีความต้านทานและความจุแฝงซึ่งเกิดขึ้นในขั้วต่าง ๆ ของ VD-DIBA ที่ส่งผลกระทบต่อสมรรถนะการทำงานของวงจร ซึ่งสามารถวิเคราะห์หาความต้านทานและความจุแฝงที่เกิดขึ้น ที่ขั้วของ VD-DIBA แต่ละจุดได้ดังรูปที่ 3.5

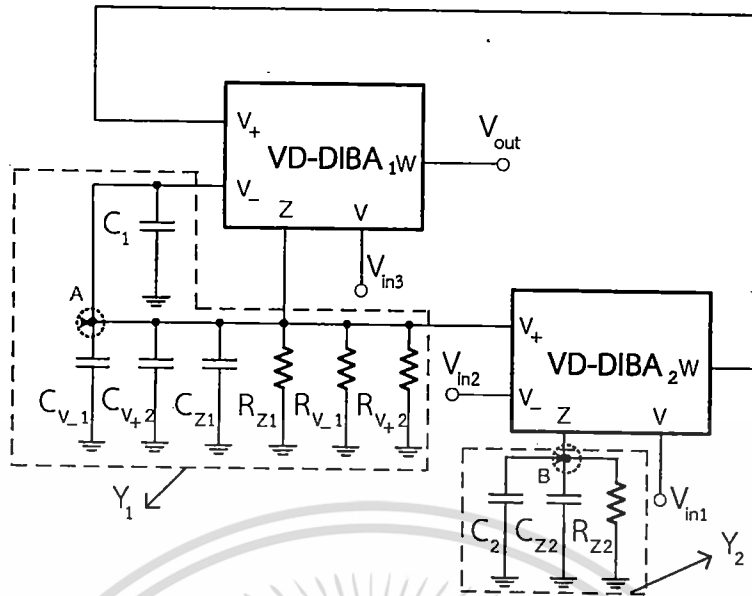


รูปที่ 3.5 ตัวต้านทานและตัวเก็บประจุแฝงภายในของ VD-DIBA

เมื่อพิจารณาจากรูปที่ 3.5 ลักษณะอุปกรณ์แฝงที่ขั้วของ VD-DIBA ปกติจะมีความต้านทานแฝงและความจุแฝงอยู่ทุกขั้ว เกิดจากปัจจัยทางกายภาพและการผลิตของอุปกรณ์ ซึ่งจะส่งผลกระทบต่อสมรรถนะการทำงานของวงจร ในการวิเคราะห์หาผลกระทบของอุปกรณ์แฝงที่เกิดขึ้น จะพิจารณาในขั้วที่มีอิมพีแดนซ์สูงที่ต่อใช้งานร่วมกับอุปกรณ์อื่น ส่วนในขั้วที่มีอิมพีแดนซ์ต่ำจะไม่นำมาพิจารณา เพราะขั้วที่มีอิมพีแดนซ์ต่ำค่าอุปกรณ์แฝงจะส่งผลกระทบต่อการทำงานของวงจรมีน้อย เมื่อคำนึงถึงผลกระทบอุปกรณ์แฝงภายในของ VD-DIBA ที่นำเสนอในวิทยานิพนธ์นี้ จะพิจารณาความต้านทานและความจุแฝงที่เกิดขึ้นแต่ละขั้วดังต่อไปนี้

ที่ขั้ว V_+ และขั้ว V_- เป็นอินพุตของวงจรขยายความนำ สามารถควบคุมเกณฑ์ขยายด้วยการปรับค่าอัตราขยายความนำถ่ายโอน g_m เป็นขั้วที่มีอิมพีแดนซ์สูง จะมีความต้านทานและความจุแฝงเกิดขึ้นดังนี้ C_{V_+} และ R_{V_+} เกิดขึ้นที่ขั้ว V_+ และ C_{V_-} และ R_{V_-} เกิดขึ้นที่ขั้ว V_- เมื่อพิจารณาที่ขั้ว Z และ ขั้ว V ซึ่งเป็นอินพุตวงจรผลต่างแรงดันและมีอิมพีแดนซ์สูง จะมีความต้านทานและความจุแฝงเกิดขึ้นดังนี้ R_Z และ C_Z เกิดขึ้นที่ขั้ว Z และ R_V และ C_V เกิดขึ้นที่ขั้ว V ส่วนที่ขั้ว W เป็นขั้วเอาต์พุตของวงจรรวมสำเร็จรูป VD-DIBA เนื่องจากมีอิมพีแดนซ์ของวงจรถ่ำมาก เป็นผลให้ความต้านทานแฝงและความจุแฝงภายในส่งผลกระทบต่อวงจรมีน้อย จึงไม่นำค่าอุปกรณ์แฝงที่ขั้ว W มาพิจารณาดังรูปที่ 3.5

ดังนั้น เมื่อคำนึงถึงผลกระทบจากความต้านทานและความจุแฝงที่เกิดขึ้นดังกล่าว สามารถที่จะวิเคราะห์หาสมการแรงดันเอาต์พุต ที่ได้รับผลกระทบจากอุปกรณ์แฝงที่เกิดขึ้น ดังรายละเอียดต่อไปนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้า ไม่นับเป็นเอกสารที่เผยแพร่สู่สาธารณะ หากมีข้อผิดพลาดประการใด ขออภัยเป็นอย่างสูง และต้องอภัยถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรกรองความถี่ที่นำเสนอเมื่อคำนึงถึงความต้านทานและความจุแฝงภายใน VD-DIBA

จากวงจรรูปที่ 3.6 พิจารณาความต้านทานและความจุแฝงที่โหนด A และ B ของวงจร เพื่อให้ง่ายต่อการพิจารณา กำหนดให้ Y_1 และ Y_2 เป็นส่วนกลับของความต้านทานแฝงรวม หรือความนำรวมของวงจร ซึ่งเกิดขึ้นที่โหนด A และ B ตามลำดับ มีรายละเอียดดังต่อไปนี้

จากวงจรรูปที่ 3.6 เมื่อพิจารณาที่ โหนด A โดยให้ G เป็นส่วนกลับของความต้านทานจะได้

$$Y_1 = s(C_1 + C_{Z1} + C_{V1} + C_{V2}) + (G_{Z1} + G_{V1} + G_{V2}) \quad (3.91)$$

กำหนดให้ $C_{T1} = C_1 + C_{Z1} + C_{V1} + C_{V2}$ และ $G_{T1} = G_{Z1} + G_{V1} + G_{V2}$ จะได้

$$Y_1 = sC_{T1} + G_{T1} \quad (3.92)$$

จากวงจรรูปที่ 3.6 พิจารณาที่ โหนด B โดยให้ G เป็นส่วนกลับของความต้านทานจะได้

$$Y_2 = s(C_2 + C_{Z2}) + G_{Z2} \quad (3.93)$$

กำหนดให้ $C_{T2} = C_2 + C_{Z2}$ จะได้

$$Y_2 = sC_{T2} + G_{Z2} \quad (3.94)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาวงจรจากรูปที่ 3.6 จะมีตัวต้านทานและตัวเก็บประจุแฝงที่ขั้วอินพุตของ VD-DIBA ที่ต่อร่วมกับตัวเก็บประจุ ซึ่งส่งผลให้สมรรถนะและการทำงานของวงจรไม่เป็นไปตามอุดมคติดังนี้

$$V_{out} = V_{w1} = V_{v1} - V_{z1} \quad (3.95)$$

เมื่อ $V_{v1} = V_{in3}$ และ $V_{z1} = V_{v1}$ แทนในสมการ (3.95) จะได้

$$V_{out} = V_{in3} - V_{v1} \quad (3.96)$$

จากสมการที่ (3.33) พิจารณาหา V_{v1} ในสมการที่ (3.96) จะได้

$$V_{v1} = \frac{I_{z1}}{Y_1} \quad (3.97)$$

จากสมการที่ (3.33) $I_z = g_m (V_+ - V_-)$ เมื่อ $V_+ = V_{w2}$ และ $V_- = V_{v1}$ จะได้

$$V_{v1} = \frac{g_{m1} V_{w2} - g_{m1} V_{v1}}{Y_1} \quad (3.98)$$

ดังนั้นจะได้

$$V_{v1} = \frac{g_{m1} V_{w2}}{Y_1 + g_{m1}} \quad (3.99)$$

แทนค่า V_{v1} ในสมการ (3.96) เพื่อหา V_{out} จะได้

$$V_{out} = V_{in3} - \frac{g_{m1} V_{w2}}{Y_1 + g_{m1}} \quad (3.100)$$

จากสมการที่ (3.100) หา V_{w2} ได้จากสมการที่ (3.33)

$$V_{w2} = V_{v2} - V_{z2} \quad (3.101)$$

เมื่อ $V_{v2} = V_{in1}$ ซึ่งเป็นอินพุตที่หนึ่งของวงจรที่นำเสนอและ $V_{z2} = V_{v2}$ เมื่อ $V_{v2} = \frac{I_{z2}}{Y_2}$ แทน

ค่าสมการ (3.101) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{w2} = V_{in1} - \frac{I_{z2}}{Y_2} \quad (3.102)$$

จากสมการที่ (3.33) ซึ่งเป็นสมการคุณสมบัติของ VD-DIBA เมื่อ $I_{z2} = g_{m2}V_{v,2} - g_{m2}V_{v,2}$ เมื่อ $V_{v,2} = V_{v1}$ และ $V_{v,2}$ เท่ากับอินพุตที่สองของวงจรที่นำเสนอหรือ V_{in2} แทนค่าในสมการ (3.102) จะได้

$$V_{w2} = V_{in1} - \left(\frac{g_{m2}V_{v1} - g_{m2}V_{in2}}{Y_2} \right) \quad (3.103)$$

คูณสมการที่ (3.103) ด้วย Y_2 ได้

$$V_{w2}Y_2 = V_{in1}Y_2 - (g_{m2}V_{v1} - g_{m2}V_{in2}) \quad (3.104)$$

จากสมการที่ (3.99) แทนค่า V_{v1} ในสมการที่ (3.104) จะได้

$$V_{w2}Y_2 = V_{in1}Y_2 - \frac{g_{m2}g_{m1}V_{w2}}{Y_1 + g_{m1}} + g_{m2}V_{in2} \quad (3.105)$$

คูณสมการที่ (3.105) ด้วย $(Y_1 + g_{m1})$ จะได้

$$V_{w2}(Y_2Y_1 + Y_2g_{m1} + g_{m1}g_{m2}) = V_{in1}Y_2(Y_1 + g_{m1}) + (Y_1 + g_{m1})g_{m2}V_{in2} \quad (3.106)$$

ดังนั้นจะได้ V_{w2} ดังนี้

$$V_{w2} = \frac{V_{in1}Y_2(Y_1 + g_{m1}) + (Y_1 + g_{m1})g_{m2}V_{in2}}{Y_2Y_1 + Y_2g_{m1} + g_{m1}g_{m2}} \quad (3.107)$$

แทนค่า V_{w2} ในสมการที่ (3.100) เพื่อหา v_{out} ได้

$$V_{out} = V_{in3} - \frac{g_{m1}}{Y_1 + g_{m1}} \left(\frac{V_{in1}Y_2(Y_1 + g_{m1}) + (Y_1 + g_{m1})g_{m2}V_{in2}}{Y_2Y_1 + Y_2g_{m1} + g_{m1}g_{m2}} \right) \quad (3.108)$$

ดังนั้นจะได้สมการเอาต์พุตดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{V_{in3} (Y_2 Y_1 + Y_2 g_{m1} + g_{m1} g_{m2}) - V_{in1} g_{m1} Y_2 - V_{in2} g_{m1} g_{m2}}{Y_2 Y_1 + Y_2 g_{m1} + g_{m1} g_{m2}} \quad (3.109)$$

จากสมการที่ (3.92) และ (3.94) ซึ่งเป็นค่าอุปกรณ์แฝงและแทนค่า Y_1 และ Y_2 ลงในสมการที่ (3.109) เพื่อหาสมการเอาต์พุตของวงจรได้ดังนี้

$$V_{out} = \frac{\left\{ \left[(sC_{T1} + G_{T1})(sC_{T2} + G_{Z2}) + (sC_{T2} + G_{Z2})g_{m1} + g_{m1}g_{m2} \right] V_{in3} \right.}{\left. (sC_{T1} + G_{T1})(sC_{T2} + G_{Z2}) + (sC_{T2} + G_{Z2})g_{m1} + g_{m1}g_{m2} \right.} \left. \begin{array}{l} -g_{m1}g_{m2}V_{in2} \\ - (sC_{T2} + G_{Z2})g_{m1}V_{in1} \end{array} \right\}} \quad (3.110)$$

จัดรูปสมการใหม่จะได้

$$V_{out} = \frac{\left\{ \left[(s^2 C_{T1} C_{T2} + sC_{T1} G_{Z2} + sC_{T2} G_{T1} + G_{T1} G_{Z2}) + (sC_{T2} + G_{Z2})g_{m1} + g_{m1}g_{m2} \right] V_{in3} \right.}{\left. (s^2 C_{T1} C_{T2} + sC_{T1} G_{Z2} + sC_{T2} G_{T1} + G_{T1} G_{Z2}) + (sC_{T2} + G_{Z2})g_{m1} + g_{m1}g_{m2} \right.} \left. \begin{array}{l} -g_{m1}g_{m2}V_{in2} \\ - (sC_{T2} + G_{Z2})g_{m1}V_{in1} \end{array} \right\}} \quad (3.111)$$

หารสมการที่ (3.111) ด้วย $C_{T1} C_{T2}$ จะได้

$$V_{out} = \frac{\left\{ V_{in3} \left[s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1} G_{Z2}}{C_{T1} C_{T2}} \right] + \frac{sC_{T2} g_{m1} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}} \right.}{\left. -V_{in2} \frac{g_{m1} g_{m2}}{C_{T1} C_{T2}} - V_{in1} \frac{sC_{T2} g_{m1} + G_{Z2} g_{m1}}{C_{T1} C_{T2}} \right\}} \left\{ s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1} G_{Z2}}{C_{T1} C_{T2}} \right. + \frac{sC_{T2} g_{m1} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}} \left. \right\} \quad (3.112)$$

จะได้สมการแรงดันเอาต์พุตของวงจรกรองความถี่ เมื่อคำนึงถึงผลกระทบจากความต้านทานและความจุแฝงดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{\left\langle V_{in3} \left\{ \left[s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1}G_{Z2}}{C_{T1}C_{T2}} \right] + \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} \right\} \right.}{-V_{in2} \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} - V_{in1} \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1}}{C_{T1}C_{T2}}} \right\rangle}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.113)$$

จากสมการที่ (3.113) หาสมการถ่ายโอนของฟังก์ชันกรองความถี่ เมื่อคำนึงถึงผลกระทบจากความต้านทานแฝงและความจุแฝง โดยการกำหนดแรงดันที่ป้อนให้อินพุตของวงจร ดังตารางที่ 1.2 และให้ V_{in} คือ สัญญาณที่จ่ายให้อินพุต 0 คือให้ขั้วอินพุตต่อลงกราวด์ ดังต่อไปนี้

ก. ให้ $V_{in1} = V_{in2} = V_{in3} = V_{in}$ เพื่อหาสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูง

$$V_{out} = \frac{\left\langle V_{in} \left\{ \left[s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1}G_{Z2}}{C_{T1}C_{T2}} \right] + \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} \right\} \right.}{-V_{in} \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} - V_{in} \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1}}{C_{T1}C_{T2}}} \right\rangle}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.114)$$

ดังนั้น สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่สูง เมื่อคำนึงถึงผลกระทบจากความต้านทานและความจุแฝง จะได้ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 + \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + G_{T1}G_{Z2}}{C_{T1}C_{T2}} \right) s}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.115)$$

ข. ให้ $V_{in1} = V_{in3} = 0$ และ $V_{in2} = V_{in}$ เพื่อหาสมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำ
จะได้

$$V_{out} = \frac{\left\langle 0 \left\{ s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1}G_{Z2}}{C_{T1}C_{T2}} \right\} + \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{C_{T1}C_{T2}} \right\rangle}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.116)$$

ดังนั้น สมการถ่ายโอนของฟังก์ชันกรองผ่านความถี่ต่ำ เมื่อคำนึงถึงผลกระทบจากความต้านทาน และความจุแฝง ได้ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{-\frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.117)$$

ค. ให้ $V_{in2} = V_{in3} = 0$ และ $V_{in1} = V_{in}$ หาสมการถ่ายโอนฟังก์ชันกรองผ่านแถบความถี่

$$V_{out} = \frac{\left\langle 0 \left\{ s^2 + s \left(\frac{G_{Z2}}{C_{T2}} + \frac{G_{T1}}{C_{T1}} \right) + \frac{G_{T1}G_{Z2}}{C_{T1}C_{T2}} \right\} + \frac{sC_{T2}g_{m1} + G_{Z2}g_{m1} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{C_{T1}C_{T2}} \right\rangle}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.118)$$

ดังนั้น สมการถ่ายโอนของฟังก์ชันกรองผ่านแถบความถี่ เมื่อคำนึงถึงผลกระทบจากความต้านทานและความจุแฝง จะได้ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{-\left(\frac{sC_{T2}g_{m1} + G_{Z2}g_{m1}}{C_{T1}C_{T2}} \right)}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.119)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง. ให้ $V_{in2} = 0$ และ $V_{in1} = V_{in3} = V_{in}$ เพื่อหาสมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่

$$V_{out} = \frac{\left\langle V_{in} \left\{ \left[s^2 + s \left(\frac{G_{Z2} + G_{T1}}{C_{T2} C_{T1}} \right) + \frac{G_{T1} G_{Z2}}{C_{T1} C_{T2}} \right] + \frac{s C_{T2} g_{m1} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}} \right\} \right\rangle}{s^2 + s \left(\frac{C_{T1} G_{Z2} + C_{T2} G_{T1} + C_{T2} g_{m1}}{C_{T1} C_{T2}} \right) + \frac{G_{T1} G_{Z2} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}}} \quad (3.120)$$

ดังนั้น สมการถ่ายโอนของฟังก์ชันกรองหยุดแถบความถี่ เมื่อพิจารณาถึงผลกระทบจากความต้านทานและความจุแฝง จะได้ดังนี้

$$\frac{V_{out}}{V_{in}} = \frac{s^2 + s \left(\frac{C_{T1} G_{Z2} + C_{T2} G_{T1}}{C_{T1} C_{T2}} \right) + \frac{G_{T1} G_{Z2} + g_{m1} g_{m2}}{C_{T1} C_{T2}}}{s^2 + s \left(\frac{C_{T1} G_{Z2} + C_{T2} G_{T1} + C_{T2} g_{m1}}{C_{T1} C_{T2}} \right) + \frac{G_{T1} G_{Z2} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}}} \quad (3.121)$$

จ. ให้ $V_{in2} = 0$, $V_{in1} = 2V_{in}$ และ $V_{in3} = V_{in}$ หาสมการถ่ายโอนของฟังก์ชันกรองผ่านทุก

$$V_{out} = \frac{\left\langle V_{in} \left\{ \left[s^2 + s \left(\frac{G_{Z2} + G_{T1}}{C_{T2} C_{T1}} \right) + \frac{G_{T1} G_{Z2}}{C_{T1} C_{T2}} \right] + \frac{s C_{T2} g_{m1} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}} \right\} \right\rangle}{s^2 + s \left(\frac{C_{T1} G_{Z2} + C_{T2} G_{T1} + C_{T2} g_{m1}}{C_{T1} C_{T2}} \right) + \frac{G_{T1} G_{Z2} + G_{Z2} g_{m1} + g_{m1} g_{m2}}{C_{T1} C_{T2}}} \quad (3.122)$$

ดังนั้น สมการถ่ายโอนของฟังก์ชันกรองผ่านทุกความถี่ เมื่อพิจารณาถึงผลกระทบจากความต้านทานและความจุแฝง จะได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{s^2 - \left(\frac{sC_{T2}g_{m1} + C_{T2}G_{Z2} + C_{T1}G_{T1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}} \right) + \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.123)$$

จากสมการที่ (3.114) สามารถหาสมการความถี่โพลได้ดังนี้

$$\omega_0 = \sqrt{\frac{G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}}{C_{T1}C_{T2}}} \quad (3.124)$$

เมื่อ $\frac{\omega_0}{Q} = \frac{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}C_{T2}}$ จะได้สมการควอลิตี้แฟคเตอร์ดังนี้

$$Q = \frac{\sqrt{(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})C_{T1}C_{T2}}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \quad (3.125)$$

จากสมการแรงดันเอาต์พุต เมื่อนำค่าความต้านทานและความจุแฝงของ VD-DIBA มาพิจารณา รวม พบว่ามีตัวแปรค่าอุปกรณ์แฝงที่เกิดขึ้นภายใน VD-DIBA ที่เกี่ยวข้องในเทอมของสมการถ่ายโอนของฟังก์ชันกรองความถี่ รวมทั้งสมการความถี่โพลและควอลิตี้แฟคเตอร์ ซึ่งตัวแปรความต้านทานและความจุแฝงนี้ จะส่งผลต่อการทำงานของวงจรในทางปฏิบัติจริง และจะส่งผลให้วงจรทำงานเกิดความผิดพลาดไม่เป็นไปตามอุดมคติด้วย

3.4 การวิเคราะห์หาความไว

การวิเคราะห์ความไว (Sensitivity) ของวงจรในวิทยานิพนธ์นี้ คือ การหาค่าความไวของวงจรที่มีผลกระทบมาจากการเปลี่ยนแปลงค่าอุปกรณ์ภายในโครงสร้างของ VD-DIBA และตัวเก็บประจุของวงจรกรองความถี่ โดยค่าความไวนี้จะเป็นตัวบ่งชี้ถึงประสิทธิภาพการทำงานของวงจร ซึ่งจะแยกเป็นกรณีดังรายละเอียดต่อไปนี้

3.4.1 การวิเคราะห์หาค่าความไวของวงจรในกรณีอุดมคติ

3.4.2 การวิเคราะห์หาค่าความไวของวงจร ในกรณีผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA

3.4.3 การวิเคราะห์หาค่าความไวของวงจร ในกรณีผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.1 การวิเคราะห์หาค่าความไวของวงจรในกรณีอุดมคติ

วงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่นำเสนอ เมื่อพิจารณาหาค่าความไวของวงจร ที่มีผลมาจากตัวแปรค่าของอุปกรณ์ซึ่งส่งผลต่อการตอบสนอง ω_0 และ Q จากสมการที่ (3.60) และสมการที่ (3.61) เมื่อพิจารณากรณีที่วงจรทำงานในอุดมคติ มีตัวแปรอุปกรณ์แอกทีฟและพาสซีฟ คือ g_{m1} , g_{m2} , C_1 และ C_2 ซึ่งส่งผลต่อความถี่โพลและควอลิตี้แฟกเตอร์ดังนี้

$$S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = S_{C_1}^Q = S_{C_2}^Q = \frac{1}{2} \quad (3.126)$$

และ

$$S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = S_{C_2}^Q = S_{g_{m1}}^Q = -\frac{1}{2} \quad (3.127)$$

3.4.2 การวิเคราะห์หาค่าความไวของวงจรในกรณีผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันของ VD-DIBA

เมื่อพิจารณากรณีที่วงจรทำงานไม่เป็นอุดมคติ จากสมการ (3.89) และ (3.90) มีตัวแปรอุปกรณ์พาสซีฟและแอกทีฟ คือ β_2^- , g_{m1} , g_{m2} , C_1 และ C_2 สามารถวิเคราะห์หาค่าความไวของวงจร ที่มีผลมาจากตัวแปรของอุปกรณ์พาสซีฟและแอกทีฟ ที่ส่งผลต่อการตอบสนอง ω_0 และ Q ได้ดังนี้

$$S_{\beta_2^-}^{\omega_0} = S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = S_{\beta_2^-}^Q = S_{C_1}^Q = S_{C_2}^Q = \frac{1}{2} \quad (3.128)$$

และ

$$S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = S_{C_2}^Q = S_{g_{m1}}^Q = -\frac{1}{2} \quad (3.129)$$

3.4.3 การวิเคราะห์หาค่าความไวของวงจรในกรณีที่มีผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA

เมื่อพิจารณาการทำงานของวงจรกรองความถี่ ในกรณีที่มีผลกระทบอันเนื่องมาจากความต้านทานและความจุแฝงของวงจร จากสมการ (3.124) และ (3.125) ตัวแปรอุปกรณ์พาสซีฟและแอกทีฟ คือ C_{T1} , C_{T2} , g_{m1} , g_{m2} , G_{T1} และ G_{Z2} สามารถวิเคราะห์หาค่าความไวของวงจร ที่มีผลมาจากตัวแปรอุปกรณ์แอกทีฟและพาสซีฟรวมทั้งค่าอุปกรณ์แฝง ซึ่งส่งผลต่อการตอบสนอง ω_0 และ Q ได้ดังนี้

$$S_{C_{T1}}^{\omega_0} = S_{C_{T2}}^{\omega_0} = -\frac{1}{2} \quad (3.130)$$

$$S_{g_{m1}}^{\omega_0} = \frac{G_{Z2}g_{m1} + g_{m1}g_{m2}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} \quad (3.131)$$

$$S_{g_{m2}}^{\omega_0} = \frac{g_{m1}g_{m2}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} \quad (3.132)$$

$$S_{G_{Z2}}^{\omega_0} = \frac{G_{T1}G_{Z2} + G_{Z2}g_{m1}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} \quad (3.133)$$

$$S_{G_{T1}}^{\omega_0} = \frac{G_{T1}G_{Z2}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} \quad (3.134)$$

$$S_{C_{T1}}^Q = \frac{1}{2} \left(\frac{C_{T1}G_{Z2}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \right) \quad (3.135)$$

$$S_{C_{T2}}^Q = \frac{1}{2} \left(\frac{C_{T2}G_{T1} + C_{T2}g_{m1}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \right) \quad (3.136)$$

$$S_{g_{m1}}^Q = \frac{(G_{Z2} + g_{m2})g_{m1}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} - \left(\frac{C_{T2}g_{m1}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \right) \quad (3.137)$$

$$S_{g_{m2}}^Q = \frac{g_{m1}g_{m2}}{2G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2}} \quad (3.138)$$

$$S_{G_{T1}}^Q = \frac{G_{Z2}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} - \frac{C_{T2}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \quad (3.139)$$

$$S_{G_{Z2}}^Q = \frac{G_{Z2}G_{T1} + g_{m1}}{2(G_{T1}G_{Z2} + G_{Z2}g_{m1} + g_{m1}g_{m2})} - \frac{G_{Z2}C_{T2}}{C_{T1}G_{Z2} + C_{T2}G_{T1} + C_{T2}g_{m1}} \quad (3.140)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวิเคราะห์ความไวของวงจรกรองความถี่ ที่มีผลมาจากตัวแปรของอุปกรณ์ ซึ่งส่งผลต่อสมรรถนะของวงจรกรองความถี่ เมื่อวิเคราะห์จากสมการที่ (3.89), (3.90), (3.124) และ (3.125) นอกจากตัวแปรอุปกรณ์ซึ่งใช้งานในวงจรปกติ ที่ส่งผลต่อการตอบสนองการทำงานของวงจร พบว่าค่าในสมการของ ω_0 และ Q จะมีตัวแปรความผิดพลาดในการส่งผ่านแรงดัน รวมทั้งความต้านทานและตัวเก็บประจุแฝงของ VD-DIBA ส่งผลต่อการตอบสนองการทำงานของวงจรด้วย ต่างจากสมการ (3.60), (3.61), ซึ่งเป็นสมการ ω_0 และ Q ในกรณีเป็นอุดมคติ ซึ่งตัวแปรต่าง ๆ เหล่านี้ จะเป็นตัวบ่งชี้ถึงค่าอุปกรณ์ที่ใช้ในวงจร ซึ่งส่งผลต่อการตอบสนอง ω_0 และ Q เช่น ถ้าค่าความไวสูง เมื่อเกิดการเปลี่ยนแปลงค่าของอุปกรณ์ที่ใช้ในวงจร ก็จะมีผลต่อการเปลี่ยนแปลงค่าการตอบสนอง ω_0 และ Q สูงตามไปด้วย

3.5 การออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต

เมื่อสังเคราะห์วงจรและวิเคราะห์สมรรถนะของวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุต ที่สามารถควบคุมความถี่โพลและควอลิตี้แฟคเตอร์ได้ด้วยวิธีการอเล็กทรอนิกส์แล้ว สามารถนำสมการความถี่โพลและควอลิตี้แฟคเตอร์ของวงจร ที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติ มาทำการออกแบบหาค่าอุปกรณ์ โดยจะแสดงตัวอย่างการออกแบบวงจร เพื่อให้วงจรมีความถี่คัตออฟเท่ากับ 159.23kHz และให้มีค่าควอลิตี้แฟคเตอร์เท่ากับ 1 และ 10 เพื่อให้ได้ค่าอุปกรณ์นำไปจำลองผลการทำงานของวงจรที่นำเสนอในบทต่อไป

ดังนั้นสามารถคำนวณออกแบบวงจรเพื่อหาความถี่คัตออฟได้จากสมการที่ (3.60) และควอลิตี้แฟคเตอร์ได้จากสมการที่ (3.61) กำหนดให้ $g_{m1} = g_{m2} = g_m$ และ $C_1 = C_2 = C$ จะได้ $Q = 1$ เมื่อต้องการให้วงจรมีความถี่เท่ากับ 159.23kHz โดยใช้ตัวเก็บประจุที่หาได้ง่ายในท้องตลาด คือ 1nF เมื่อค่า $g_m = 10I_b$ ดังนั้น

$$\omega_0 = \frac{10I_b}{C} \quad (3.141)$$

$$\text{เมื่อ } \omega_0 = 2\pi fC$$

$$I_b = \frac{2\pi fC}{10} \quad (3.142)$$

เมื่อต้องการให้วงจรมีความถี่คัตออฟ 159.23kHz จะได้

$$I_b = \frac{(6.28 \times 159.23 \times 10^3 \times 10^{-9})}{10} = 100 \mu\text{A} \quad (3.143)$$

ดังนั้นเพื่อให้วงจรตอบสนองความถี่ที่ 159.23kHz และควอลิตี้แฟกเตอร์เท่ากับหนึ่งกำหนด $g_{m1} = g_{m2} = g_m$ และ $C_1 = C_2 = 1\text{nF}$ จะต้องปรับกระแส $I_b = 100 \mu\text{A}$ ซึ่งจะได้ทดสอบยืนยันผลในทางทฤษฎีที่คำนวณออกแบบไว้ในบทต่อไป

กรณีต้องการเพิ่มค่าควอลิตี้แฟกเตอร์สูงมากกว่าหนึ่งโดยยังคงค่า I_b ไว้ที่ 100 μA และให้วงจรมีความถี่คัตออฟเท่ากับ 159.23kHz เท่าเดิม กล่าวคือ เมื่อต้องการปรับเพิ่มค่าควอลิตี้แฟกเตอร์ให้สูงขึ้นเพื่อประสิทธิภาพในการกรองความถี่ ตัวอย่างต้องการค่า $Q = 10$ สามารถหาได้ดังนี้

จากสมการที่ (3.61) ซึ่งเป็นสมการ Q กำหนดให้ $g_{m1} = g_{m2} = g_m$ จะได้

$$Q = \sqrt{\frac{C_1}{C_2}} \quad (3.144)$$

จากสมการที่ (3.144) พบว่าค่า Q ได้จากรากที่สองของผลหารระหว่าง C_1 และ C_2 ดังนั้นต้องออกแบบให้ค่า C_1 มีค่ามากกว่า C_2 หนึ่งร้อยเท่าจึงจะได้ค่า Q ตามต้องการและพิจารณาเลือกให้ $C_1 = 10\text{nF}$ และ $C_2 = 0.1\text{nF}$ จะได้ $Q = 10$

เมื่อเรายังคงค่า I_b ไว้ที่ 100 μA และต้องการให้วงจรทำงานมีความถี่คัตออฟ 159.23kHz เท่าเดิม สามารถหาได้ดังต่อไปนี้

$$\frac{I_b}{\omega_0} = \sqrt{C_1 C_2} \quad (3.145)$$

จากสมการที่ (3.145) เงื่อนไขของการออกแบบวงจรต้องให้ได้ ความถี่คัตออฟ 159.23kHz เท่าเดิม โดยมีค่า $Q = 10$ ดังนั้นค่า $\sqrt{C_1 C_2}$ จะต้องได้ค่าเท่ากับ C ในสมการที่ (3.141) ด้วย

$$\frac{100 \times 10^{-6} \times 10}{6.28 \times 159.23 \times 10^3} = \sqrt{C_1 C_2} \quad (3.146)$$

เพื่อให้วงจรตอบสนองความถี่ 159.23kHz และควอลิตี้แฟกเตอร์เท่ากับ 10 จะกำหนด $g_{m1} = g_{m2} = g_m$ และให้ $I_b = 100 \mu\text{A}$ จะได้ $C_1 = 10\text{nF}$ และ $C_2 = 0.1\text{nF}$

จากการออกแบบวงจรเมื่อพิจารณาจากสมการที่ (3.60) และ (3.61) ถ้าต้องการปรับความถี่คัตออฟให้ได้ผลตอบสนองความถี่ตามต้องการ โดยไม่ส่งผลกระทบต่อควอลิตี้แฟกเตอร์ สามารถทำได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยการกำหนดให้ $g_{m1} = g_{m2}$ โดยการปรับกระแส I_{B1} ให้เท่ากับ I_{B2} และการออกแบบค่าตัวเก็บประจุ ควรพิจารณาถึงค่าควอลิตี้แฟคเตอร์และสามารถหาได้ง่ายในเชิงพาณิชย์ จากการสังเคราะห์และออกแบบของวงจรกรองความถี่ที่ได้ รวมทั้งการวิเคราะห์สมรรถนะของวงจรทั้งหมดที่ผ่านมา จะได้นำไปทดสอบผลในทางปฏิบัติของวงจร ผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริงเพื่อยืนยันผลในบทที่ 4 และสรุปอภิปรายผลวิทยานิพนธ์ในบทที่ 5 ต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

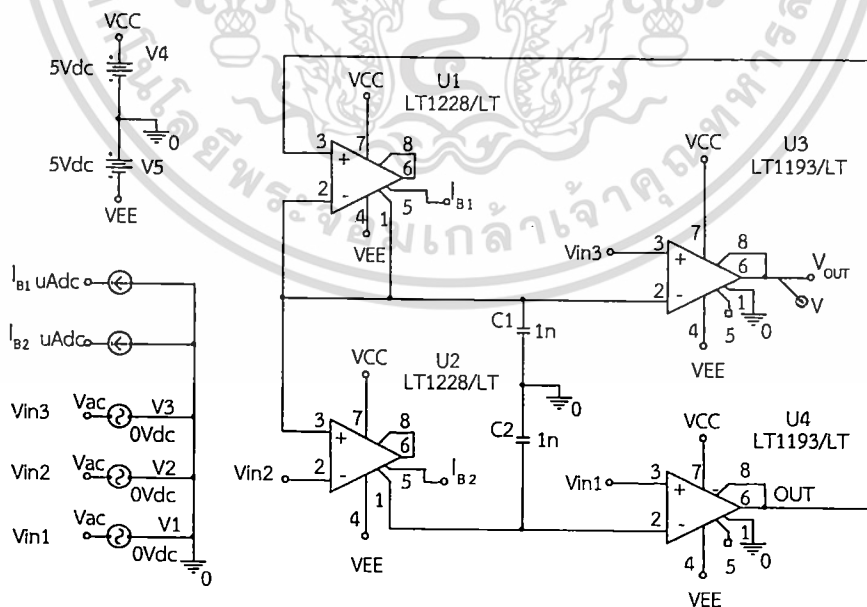
บทที่ 4

ผลการวิจัยและวิเคราะห์ข้อมูล

เพื่อเป็นการยืนยันสมรรถนะการทำงาน ของวงจรรองความถี่หลายหน้าที่อันดับสองโหมด แรงดันหลายอินพุตหนึ่ง-เอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์ ที่ได้สังเคราะห์และออกแบบไว้ใน บทที่ 3 จะทดสอบและพิสูจน์สมรรถนะการทำงานของวงจร ผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริง เพื่อเปรียบเทียบกับผลที่ได้จากการคำนวณ และวิเคราะห์ในทางทฤษฎี พร้อมทั้งอภิปรายผลของงานวิจัยดังมีรายละเอียดต่อไปนี้

4.1 ผลการทดสอบสมรรถนะการทำงานวงจรรองความถี่ด้วยโปรแกรม PSPICE

การทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอในรูปที่ 3.3 โครงสร้างของ VD-DIBA ใช้ ไอซีเบอร์ LT1228 ทำหน้าที่วงจรขยายความนำถ่ายโอน g_m และ เบอร์ LT1193 ทำหน้าที่วงจร ผลต่างแรงดันแสดงในรูปที่ 2.20 ยืนยันสมรรถนะของวงจรโดยการจำลองการทำงานด้วยโปรแกรม PSPICE ต่อวงจรดังรูปที่ 4.1 ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ ค่าพารามิเตอร์ส่วนประกอบ ของวงจรที่ออกแบบไว้จากสมการ (3.141)-(3.143) ให้ $C_1 = C_2 = 1nF$, $I_{B1} = I_{B2} = 100\mu A$ ได้ ความถี่คัตออฟ หรือ f_0 ของวงจรในทางอุดมคติ $159.23kHz$ และ $Q = 1$

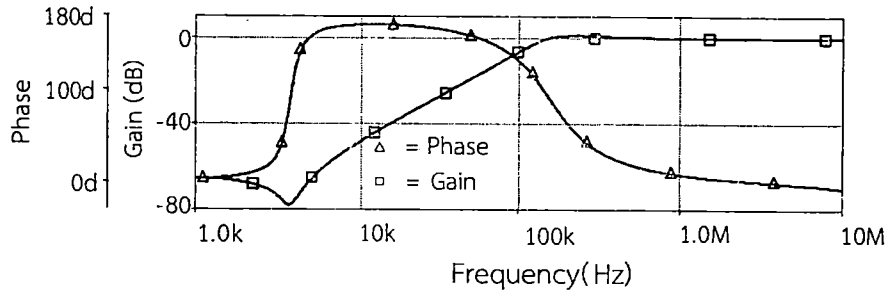


รูปที่ 4.1 วงจรรองความถี่ที่นำเสนอโดยใช้โครงสร้างจากไอซี LT1228 และ LT1193

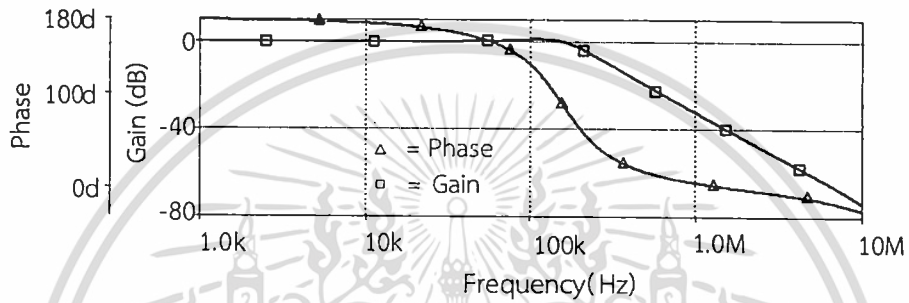
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดสอบผลการตอบสนองของสัญญาณความถี่ โดยป้อนอินพุตเป็นสัญญาณไซน์หรือ AC กำหนดอินพุตหรือ V_{in} เพื่อให้วงจรตอบสนองฟังก์ชันการทำงาน ตามตารางที่ 1.2 พบว่าวงจรสามารถตอบสนองฟังก์ชันกรองความถี่ทั้ง 5 แบบ คือ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ ตามที่ได้วิเคราะห์ไว้ในสมการที่ (3.50)-(3.59) ได้เป็นอย่างดี วงจรมีมีอัตราการใช้พลังงานที่ 815mW ที่แหล่งจ่ายของวงจร 10V หรือ $\pm 5V$ ผลตอบสนองทางความถี่ของขนาดและเฟส แสดงในรูปที่ 4.2-4.6 และวงจรทำงานตอบสนองความถี่ $f_0 = 156.315\text{kHz}$ และ $Q = 1$ เบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 1.83% มีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ที่ส่งผลกระทบต่อความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VD-DIBA ที่เบี่ยงเบนไปจากหนึ่ง (β^- และ β^+) ซึ่งได้วิเคราะห์ไว้ในสมการ (3.78) และผลกระทบต่อความต้านทานและความจุแฝงในตัว VD-DIBA ดังที่ได้วิเคราะห์ไว้ในสมการ (3.113) โดยเฉพาะความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VD-DIBA นี้ ยังส่งผลกระทบต่อผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านความถี่สูง คือ เมื่อความถี่ต่ำเข้าใกล้ศูนย์แต่สัญญาณเอาต์พุตและเฟสไม่เข้าใกล้ศูนย์ตามอุดมคติ เป็นผลมาจากวงจรยังมีเกนที่ขยายส่งผลให้มีแรงดันปรากฏออกทางด้านเอาต์พุตของวงจร ดังแสดงในรูปที่ 4.2 ซึ่งสามารถอธิบายได้จากสมการที่ (3.80) ดังนี้ คือ เมื่อให้ความถี่เท่ากับศูนย์ โดยแทนค่าในเทอมของ s โดเมนโดยให้ $s = 0$ พบว่าสมการถ่ายโอนซึ่งเป็นอัตราส่วนระหว่าง V_{out} / V_{in} ไม่เท่ากับศูนย์ ซึ่งเกนที่ขยายของวงจรที่ได้ มีค่าตัวแปรของความผิดพลาดในการส่งผ่านแรงดัน จากอินพุตไปยังเอาต์พุตของ VD-DIBA ซึ่งสอดคล้องกับที่ได้วิเคราะห์ไว้ในสมการที่ (3.80)

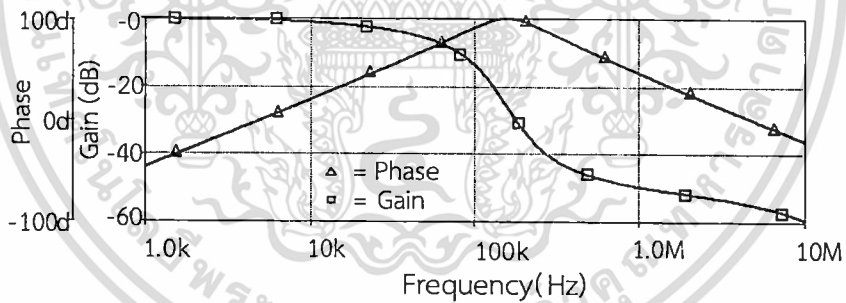
ซึ่งจากการจำลองการทำงานของวงจร VD-DIBA และวัดค่าความผิดพลาดการส่งผ่านแรงดันของวงจรผลต่างแรงดันพบว่าค่า $\beta^- = 0.9972$ เบี่ยงเบนไปจากหนึ่ง 0.0028% และ $\beta^+ = 0.9974$ เบี่ยงเบนไปจากหนึ่ง 0.0026% และวัดค่าอุปกรณแฝงที่ขั้ว Z พบว่ามีความต้านทานแฝง $2.58\text{M}\Omega$ และ ค่าความจุแฝง 6.98pF วัดที่ขั้ว V มีความต้านทานแฝง $2.07\text{M}\Omega$ และค่าความจุแฝง 2pF ส่วนที่ขั้ว V_- และ V_+ ซึ่งเป็นอินพุตของวงจรรวมเบอร์ LT1228 จากคู่มือของบริษัทผู้ผลิตมีความต้านทานอินพุตวงจรที่ $25\text{M}\Omega$ และค่าความจุแฝง 6pF ซึ่งเมื่อวิเคราะห์ถึงผลกระทบจากค่าของอุปกรณแฝงที่ส่งผลต่อวงจร แสดงในรูปที่ 3.5 จะพบว่าที่โหนด A จะมีค่าความจุแฝงต่อขนานร่วมกับ C_1 ส่งผลให้ค่า C_1 มีค่าเพิ่มขึ้นจากที่ออกแบบไว้ คือ ค่าความจุ C_1 รวมกับค่าความจุแฝงที่โหนด A ซึ่งมีค่าความจุแฝงทั้งหมด 18.98pF และที่โหนด B จะมีค่าความจุแฝงต่อขนานร่วมกับ C_2 ส่งผลให้ค่า C_2 จะมีค่าเพิ่มขึ้นจากที่ออกแบบไว้ คือ ค่าความจุ C_2 รวมกับค่าความจุแฝงโหนด B ซึ่งมีค่าความจุแฝงทั้งหมด 6.98pF ดังนั้นค่าอุปกรณแฝงต่างๆเหล่านี้ จึงส่งผลให้การทำงานของวงจรโดยรวมตอบสนองความถี่ผิดพลาดไปจากการคำนวณในทางทฤษฎี



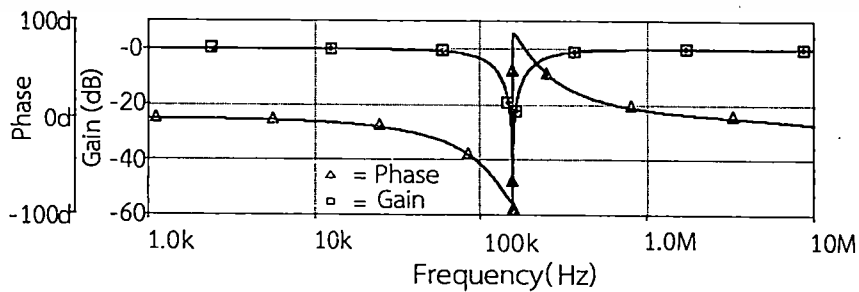
รูปที่ 4.2 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านความถี่สูง



รูปที่ 4.3 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านความถี่ต่ำ

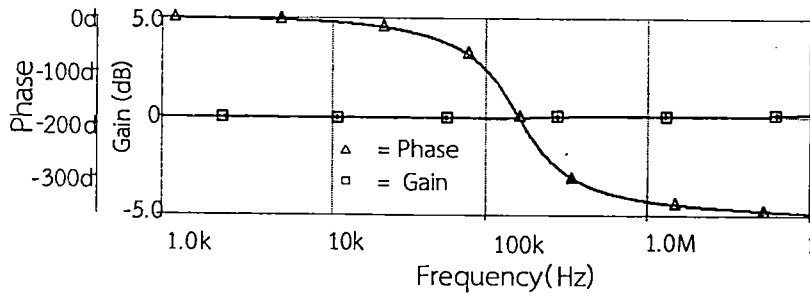


รูปที่ 4.4 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านแถบความถี่



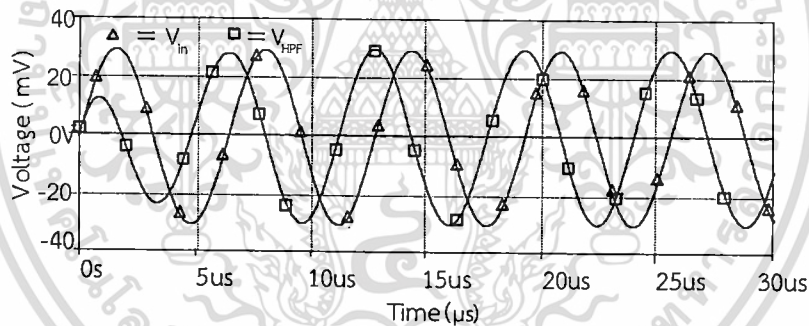
รูปที่ 4.5 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองหยุดแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

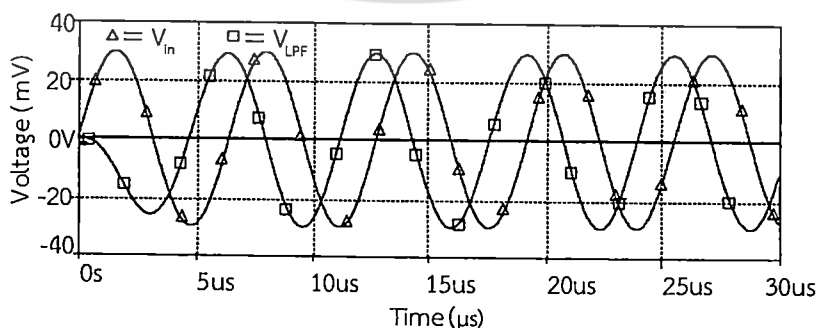


รูปที่ 4.6 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านทุกความถี่

เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ 30mV ความถี่ $f_0 = 156.315\text{kHz}$ ให้กับวงจรกรองความถี่ที่นำเสนอนี้ เพื่อทดสอบผลตอบสนองทางเวลา (Transient) ในสภาวะชั่วขณะของรูปคลื่นจากช่วงเริ่มต้นการทำงานจนถึงสภาวะเสถียร เปรียบเทียบความสัมพันธ์แรงดันสัญญาณอินพุต และ เอาต์พุตของฟังก์ชันกรองความถี่ พบว่าการตอบสนองทางเวลาจากสภาวะการทำงานของวงจร ตั้งแต่เริ่มต้นการทำงานจนเข้าสู่สภาวะเสถียร ค่าแรงดันเอาต์พุตมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.50)-(3.59) ดังแสดงในรูปที่ 4.7-4.11

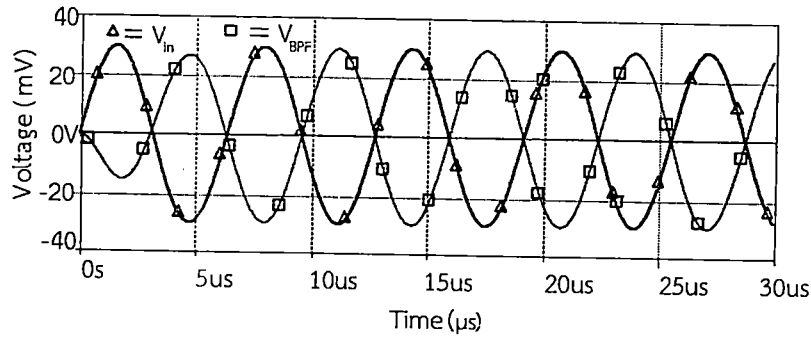


รูปที่ 4.7 สัญญาณ V_{HPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30mV/156.315kHz

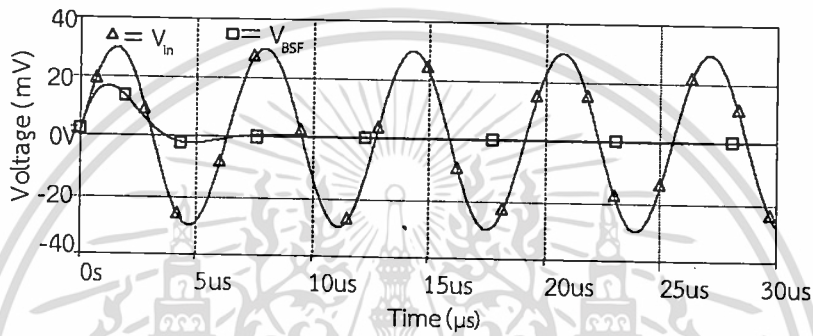


รูปที่ 4.8 สัญญาณ V_{LPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด 30mV/156.315kHz

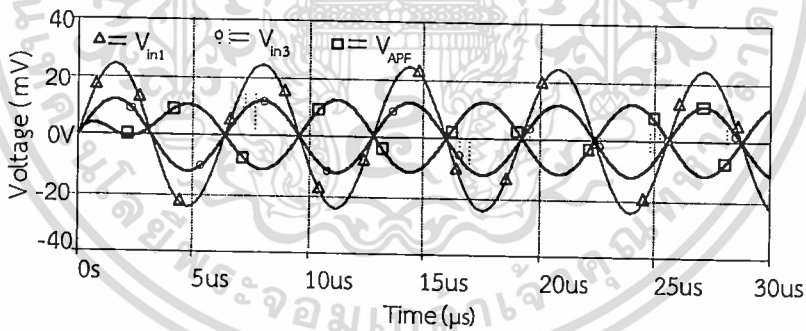
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 สัญญาณ V_{BPF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด $30\text{mV}/156.315\text{kHz}$



รูปที่ 4.10 สัญญาณ V_{BSF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด $30\text{mV}/156.315\text{kHz}$

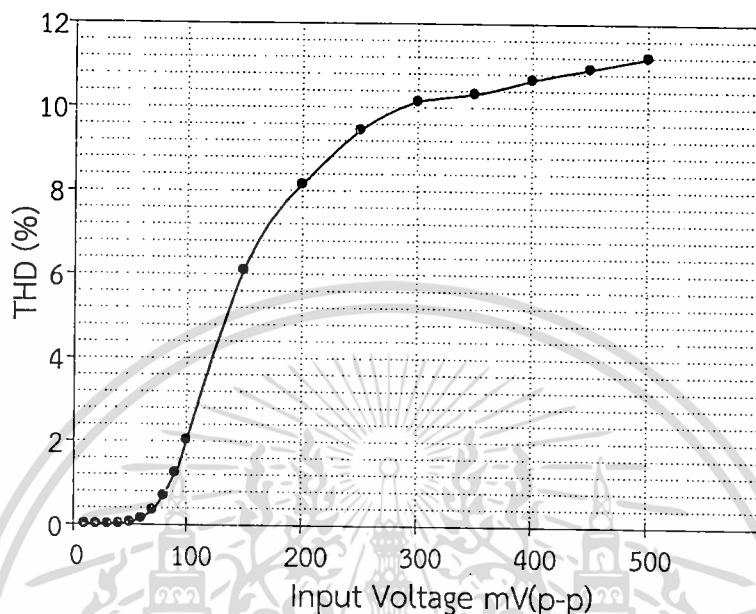


รูปที่ 4.11 สัญญาณ V_{APF} เทียบกับ V_{in} เมื่อป้อน V_{in} เป็นสัญญาณไซน์ขนาด $30\text{mV}/156.315\text{kHz}$

การทดสอบย่านการรับระดับแรงดันสัญญาณอินพุต (Input Dynamic rang) ของวงจรกรองความถี่ที่นำเสนอบน โดยป้อนสัญญาณไซน์ให้อินพุตของวงจรที่ความถี่ $f_0 = 156.315\text{kHz}$ และ ปรับแรงดันอินพุตตั้งแต่ 10mV - 500mV ป้อนกระแสไบอัสให้คงที่ $I_{B1} = I_{B2} = 100\mu\text{A}$ โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่ เมื่อวัดแรงดันเอาต์พุต เพื่อวัดค่าความผิดเพี้ยนทางฮาร์โมนิก (Total Harmonic Distortion : THD) พบว่าย่านการรับแรงดันอินพุตที่ให้ความผิดเพี้ยนไม่เกิน 1% อยู่ที่ 30mV ถึง 80mV คือ 0.002% ถึง 0.692% โดยค่าแรงดันที่มีค่าความผิดเพี้ยนทางฮาร์โมนิกต่ำที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

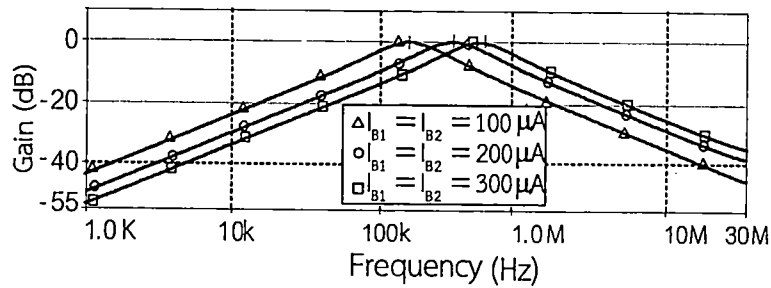
คือ 30mV อยู่ที่ 0.002% เมื่อค่าแรงดันอินพุตสูงขึ้น จะส่งผลให้ค่าความผิดเพี้ยนทางฮาร์โมนิกสูงตามไปด้วย ซึ่งความผิดเพี้ยนนี้เกิดจากข้อจำกัดในการรับแรงดันอินพุตของไอซี LT1228 โดยในคู่มือไอซีทางผู้ผลิตระบุค่าความผิดเพี้ยนทางฮาร์โมนิก 0.2% ที่แรงดันอินพุต 30mV ดังแสดงในรูปที่ 4.12



รูปที่ 4.12 กราฟค่าความผิดเพี้ยนทางฮาร์โมนิกรวมของฟังก์ชันกรองผ่านแถบความถี่ของวงจรเมื่อแรงดันอินพุตเปลี่ยนแปลงตั้งแต่ 10mV-500mV

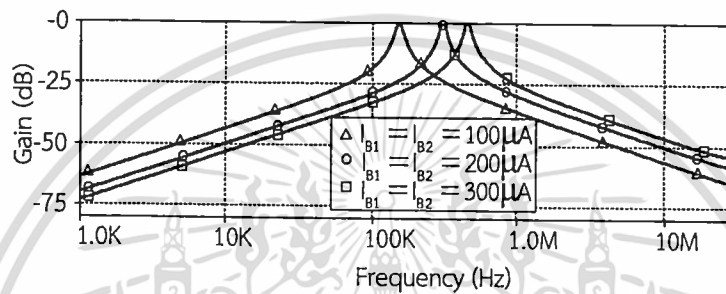
การทดสอบสมรรถนะการควบคุมความถี่ด้วยวิธีอิเล็กทรอนิกส์ จำลองการทำงานวงจรกรองความถี่ที่นำเสนอด้วยการปรับค่ากระแส $I_{B1} = I_{B2} = 100\mu A, 200\mu A$ และ $300\mu A$ ตามลำดับเพื่อปรับเปลี่ยนความถี่ f_0 โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่ จากสมการที่ (3.141)-(3.143) ออกแบบวงจรให้ $C_1 = C_2 = 1nF$ และ $Q = 1$ พบว่าการทำงานของวงจรให้การตอบสนองความถี่ $f_0 = 156.315kHz, 312.562kHz$ และ $469.181kHz$ ตามลำดับดังแสดงในรูปที่ 4.13

ในกรณีที่ต้องการให้วงจรมีค่าควอลิตี้แฟกเตอร์เพิ่มสูงขึ้น จากสมการที่ (3.144)-(3.146) ออกแบบโดยการปรับเปลี่ยนค่า $C_1 = 10nF, C_2 = 0.1nF (Q = 10)$ พบว่าวงจรให้ผลตอบสนองความถี่ $f_0 = 151.705kHz, 303.389kHz$ และ $454.988kHz$ ตามลำดับดังแสดงในรูปที่ 4.14 พิสูจน์ให้เห็นว่าวงจรกรองความถี่ที่นำเสนอนั้นสามารถควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์โดยการปรับกระแส I_{B1} และ I_{B2}



รูปที่ 4.13 ผลตอบสนองทางความถี่ฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับกระแส

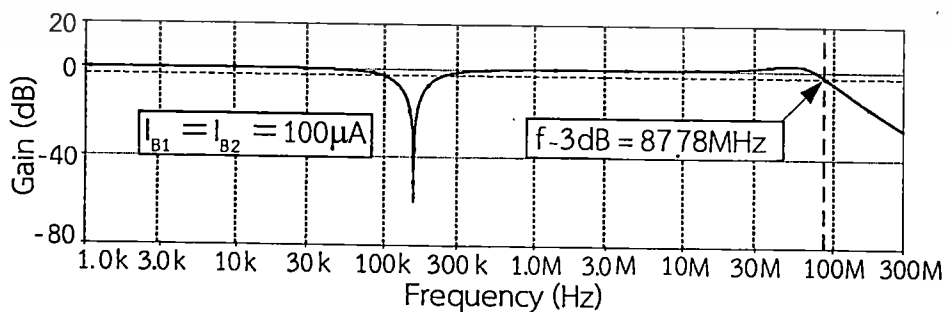
$$I_{B1} = I_{B2} = 100, 200 \text{ และ } 300 \mu\text{A} \quad C_1 = C_2 = 1\text{nF}, Q = 1$$



รูปที่ 4.14 ผลตอบสนองทางความถี่ฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับกระแส

$$I_{B1} = I_{B2} = 100, 200 \text{ และ } 300 \mu\text{A}, C_1 = 10\text{nF}, C_2 = 0.1\text{nF}, Q = 10$$

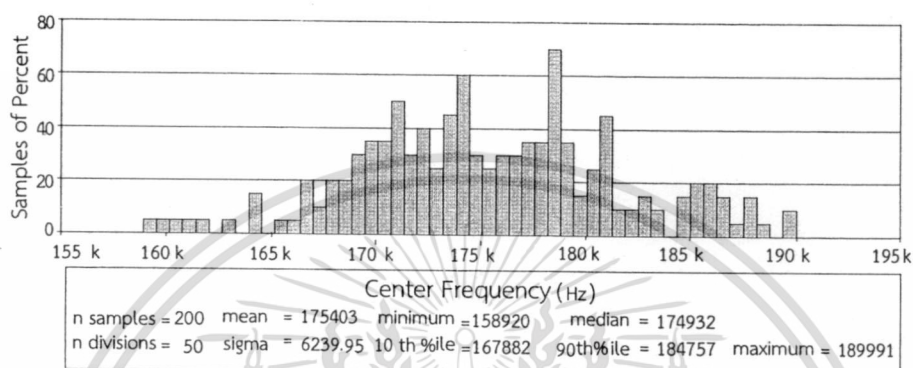
ในการทดสอบย่านการตอบสนองความถี่ของวงจรที่นำเสนอ เป็นการทดสอบย่านความถี่สูงสุดเกินกว่าที่วงจรจะตอบสนองความถี่ได้ โดยทดสอบที่ฟังก์ชันกรองหยุดแถบความถี่และพิจารณาในช่วงที่อัตราขยายเอาต์พุตของวงจรที่มีค่า 0.707 เท่า หรือ ในช่วงที่วงจรตอบสนองการทำงานให้ค่าอัตราขยายที่ -3dB หรือ $[20\log(0.707)\text{dB}]$ ซึ่งเป็นอัตราส่วนระหว่างขนาดของของสัญญาณเอาต์พุตต่อขนาดของสัญญาณอินพุต หรือ $V_{\text{out}}/V_{\text{in}}$ พบว่าวงจรตอบสนองการทำงานอยู่ที่ 87.78MHz แสดงดังรูปที่ 4.15



รูปที่ 4.15 ย่านการตอบสนองความถี่สูงสุดที่ -3dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสถียรภาพของวงจรกรองความถี่ที่นำเสนอดูวิเคราะห์ผลโดยใช้ Monte Carlo เป็นการทดสอบทางสถิติ ให้ตัวเก็บประจุทั้งหมดมีค่าความคลาดเคลื่อน 5% โดยใช้วิธีการความน่าจะเป็นแบบ Gaussian มีการกระจายสุ่ม 200 กลุ่มตัวอย่างดังแสดงในรูปที่ 4.16 ค่าเบี่ยงเบนมาตรฐานของ f_0 ที่ฟังก์ชันกรองผ่านแถบความถี่เท่ากับ 6.239kHz ความน่าจะเป็นสูงสุดและต่ำสุดของความถี่ f_0 อยู่ที่ 189.991kHz และ 158.920kHz ตามลำดับ



รูปที่ 4.16 เสถียรภาพของวงจรกรองความถี่ที่นำเสนอดูวิเคราะห์ผลโดยใช้ Monte Carlo

4.2 ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอดูด้วยการต่อวงจรจริง

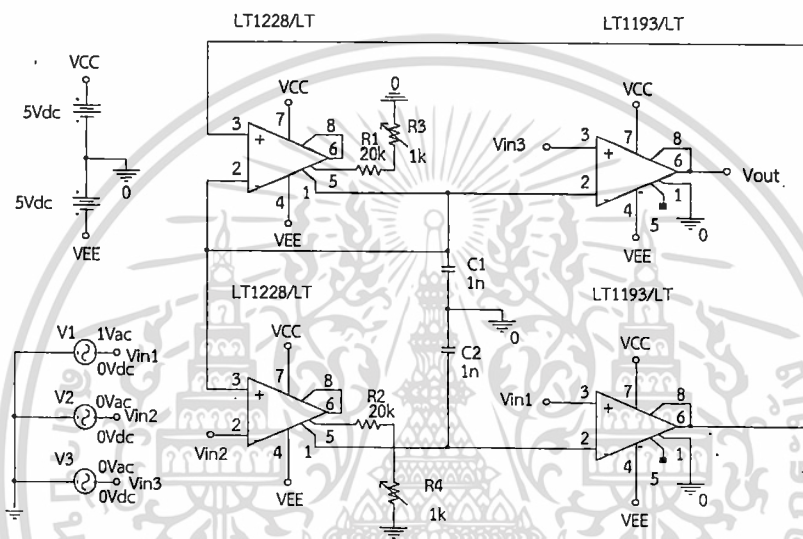
เมื่อจำลองผลการทำงานด้วยโปรแกรม PSPICE แล้ว จากนั้นได้ต่อวงจรจริงและวัดผลตอบสนองการทำงานของวงจรกรองความถี่ที่นำเสนอ โดยต่อวงจรดังแสดงในรูปที่ 4.17 ใช้อุปกรณ์ในการทดสอบดังนี้

- 4.2.1 แหล่งจ่ายไฟกระแสตรงชนิดมีไฟ \pm , GND ยี่ห้อ/รุ่น GW INSTEK/OPS-3303,
- 4.2.2 เครื่องวัดสัญญาณทางไฟฟ้าดิจิทัลออสซิลอสโคป (Digital Oscilloscope) ยี่ห้อ/รุ่น GW INSTEK/GOS1072-U
- 4.2.3 เครื่องกำเนิดสัญญาณ (Signal Generator) ยี่ห้อ/รุ่น GW INSTEK/SFG-2104
- 4.2.4 ดิจิตอลมัลติมิเตอร์ (Digital Multimeter) ยี่ห้อ/รุ่น FLUKE 112
- 4.2.5 มัลติมิเตอร์ (Multimeter) ยี่ห้อ/รุ่น Sanwa/YX-360TRF
- 4.2.6 ไอซีเบอร์ LT1228 จำนวน 2 ตัว , LT1193 จำนวน 2 ตัว ตัวเก็บประจุ ค่า 1nF 2 ตัว ตัวต้านทาน 1k Ω , 10k Ω , 4.7k Ω

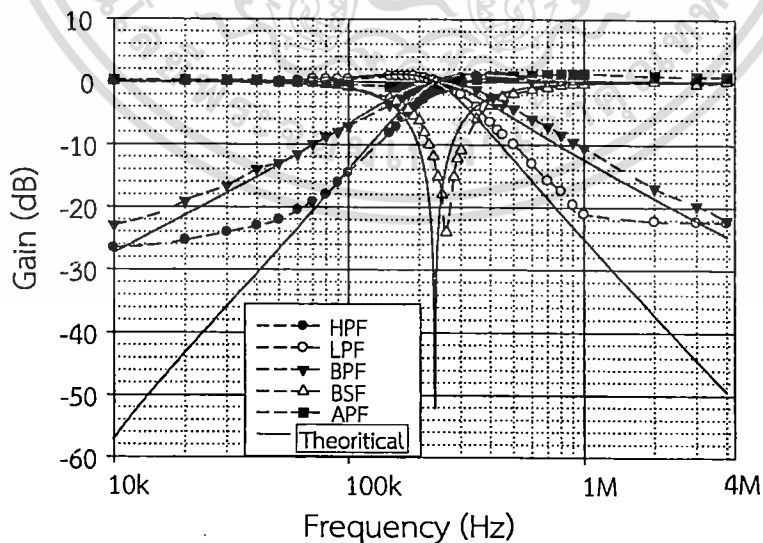
ในการทดสอบใช้แหล่งจ่ายไฟเลี้ยงวงจร \pm 5VDC $C_1 = C_2 = 1\text{nF}$ และปรับค่ากระแส $I_{B1} = I_{B2} = 150\mu\text{A}$ โดยตัวต้านทาน $R_1 - R_4$ เป็นแหล่งจ่ายกระแสเพื่อทดสอบปรับค่าการตอบสนองความถี่ f_0 ของวงจร ป้อนอินพุตวงจรเป็นสัญญาณไซน์ 50mV ตามตารางที่ 1.2 และปรับความถี่ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณไซน์ที่ป้อนให้อินพุตของวงจร ตั้งแต่ 10kHz ถึง 4MHz จากนั้นวัดค่าแรงดันสัญญาณด้านเอาต์พุตเปรียบเทียบกับแรงดันสัญญาณอินพุตของวงจร หาค่าการตอบสนองความถี่ของสัญญาณแรงดันเอาต์พุตวงจรในแต่ละช่วงความถี่ และบันทึกไว้ในรูปแบบอัตราขยายวงจรหรืออัตราส่วนเอาต์พุตต่ออินพุตแต่ละช่วงความถี่ สามารถคำนวณได้จาก $20\log(V_{out} / V_{in})$ มีหน่วยเป็นเดซิเบล (dB) แล้วนำมาพล็อตกราฟ เพื่อแสดงผลการตอบสนองความถี่ของวงจร พบว่าวงจรให้ผลตอบสนองความถี่ได้ครบ 5 ฟังก์ชันคือฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ให้ผลสอดคล้องกับสมการที่ (3.50)-(3.59) แสดงในรูปที่ 4.18



รูปที่ 4.17 วงจรกรองความถี่หลายหน้าที่ ที่ใช้ในการทดลองจริง

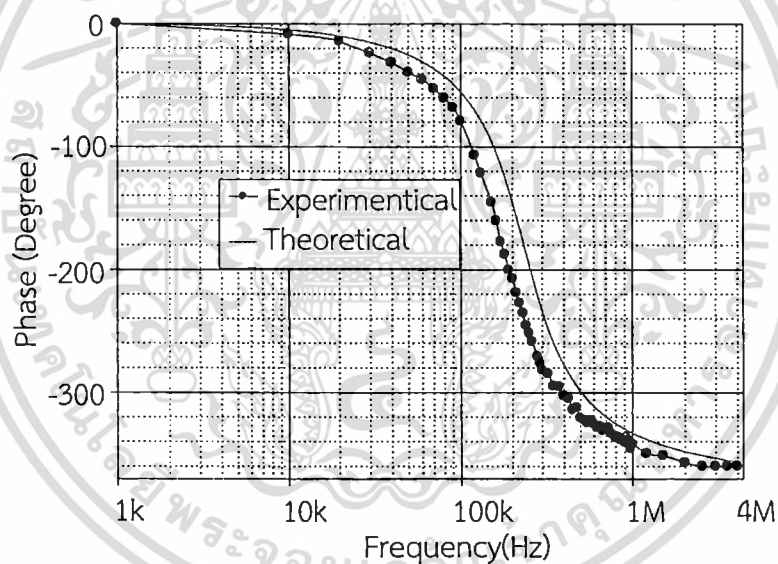


รูปที่ 4.18 ผลตอบสนองความถี่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ที่ $I_B = 150\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

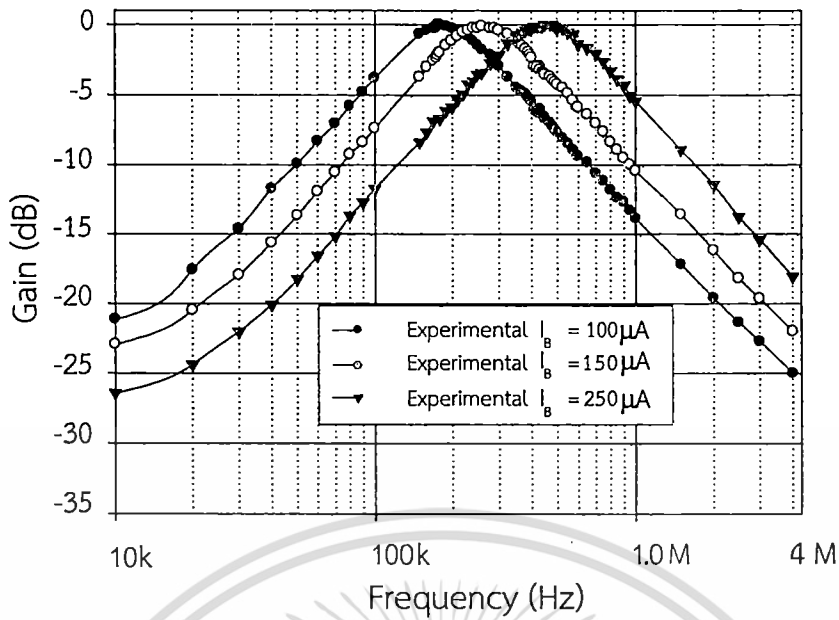
จากรูปที่ 4.18 สามารถวัดผลตอบสนองความถี่ f_0 ของวงจรได้ 260kHz ขณะที่การคำนวณทางทฤษฎีจากสมการที่ (3.60) ได้ความถี่ f_0 238.853kHz (เบี่ยงเบน 8.133%) ซึ่งค่าเบี่ยงเบนนี้เป็นผลมาจากอิทธิพลของวงจรในกรณีทำงานไม่เป็นไปตามอุดมคติ อันเนื่องมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของวงจรผลต่างแรงดันของ VD-DIBA ที่เบี่ยงเบนไปจากหนึ่ง คือ β^- และ β^+ ซึ่งวิเคราะห์ไว้ในสมการที่ (3.78) อีกทั้งค่าความต้านทานและค่าความจุแฝงในขั้วของ VD-DIBA ซึ่งวิเคราะห์ไว้ในกรณีของค่าอุปกรณ์แฝงที่ส่งผลกระทบต่อการทำงานของวงจร ในสมการที่ (3.113) รวมถึงค่าเปอร์เซ็นต์ความผิดพลาดของตัวเก็บประจุ ไอซี ที่ใช้งานในทางปฏิบัติจริง รวมทั้งความผิดพลาดจากเครื่องมือวัด และอุปกรณ์ต่าง ๆ ที่ใช้ในการทดลอง ซึ่งค่าความถี่ f_0 ที่ผิดพลาดไปจากการคำนวณในทางทฤษฎีนี้ สามารถปรับชดเชยได้ด้วยการปรับ I_{B1} และ I_{B2}

การทดสอบการตอบสนองทางเฟสของวงจร โดยวัดจากฟังก์ชันกรองผ่านทุกความถี่เพื่อยืนยันการทำงานของวงจรมานำมาใช้เป็นวงจรเลื่อนเฟสได้จริง จากสมการที่ (3.59) นำผลที่ได้จากการวัดมาทำการพล็อตกราฟเพื่อแสดงผลการตอบสนองทางเฟสแต่ละช่วงความถี่แสดงในรูปที่ 4.19



รูปที่ 4.19 กราฟผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่

เพื่อยืนยันวงจรกรองความถี่ที่นำเสนอสามารถควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์ ทดสอบด้วยการป้อนแรงดันสัญญาณไซน์ให้อินพุตวงจรขนาดความแรง 50mV แล้วปรับเปลี่ยนกระแสไบอัสที่จ่ายให้ $I_B = 100\mu A, 150\mu A, 250\mu A$ ทดสอบผลตอบสนองของวงจรกรองผ่านแถบความถี่ พบว่าวงจรให้การตอบสนองความถี่ f_0 เท่ากับ 177kHz, 260kHz, 448kHz ตามลำดับ จึงยืนยันได้ว่าวงจรกรองความถี่ที่นำเสนอนี้ สามารถปรับเปลี่ยนความถี่ f_0 ได้ด้วยวิธีอิเล็กทรอนิกส์ตรงตามวัตถุประสงค์โดยวิธีการปรับกระแส I_B แสดงในรูปที่ 4.20



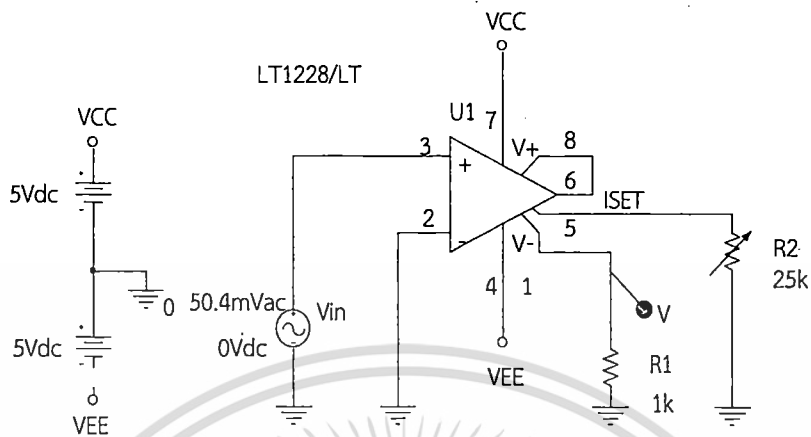
รูปที่ 4.20 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านความถี่เมื่อปรับ $I_B = 100\mu\text{A}, 150\mu\text{A}, 250\mu\text{A}$

การทดสอบหาสาเหตุที่ส่งผลให้ค่าการตอบสนองของความถี่ f_0 เบี่ยงเบนไปจากค่าที่คำนวณไว้ในทางทฤษฎีนั้น พบว่าส่วนหนึ่งมีปัจจัยมาจากความผิดพลาดจากการทำงานของ g_m จากการทดสอบการทำงานของ g_m โดยต่อวงจรดังรูปที่ 4.21 ปรับค่ากระแสไบอัสของ $g_m = 100\mu\text{A}$ และป้อนสัญญาณไซน์อินพุตขนาดแรงดัน 50.4mV ความต้านทานโหลด 1k Ω พบว่า g_m ให้แรงดันเอาต์พุตออกมาที่ 56mV ดังรูปที่ 4.22 จะได้ค่า $g_m \cong 11.11I_B$ ซึ่งในทางทฤษฎีนั้นค่า $g_m = 10I_B$ เป็นค่าที่กำหนดมาจากโรงงานผู้ผลิตไอซี LT1228 เบี่ยงเบนไปประมาณ 11% จึงส่งผลให้ ค่าความถี่ของวงจรจริงมีค่าสูงกว่าค่าที่คำนวณได้ ซึ่งสอดคล้องกับการวิเคราะห์ค่าความไวของอุปกรณ์ที่ส่งผลต่อการตอบสนองความถี่ในสมการที่ (3.126) เมื่อค่า g_m สูงขึ้นจะส่งผลให้ค่าการตอบสนองความถี่สูงตามไปด้วย

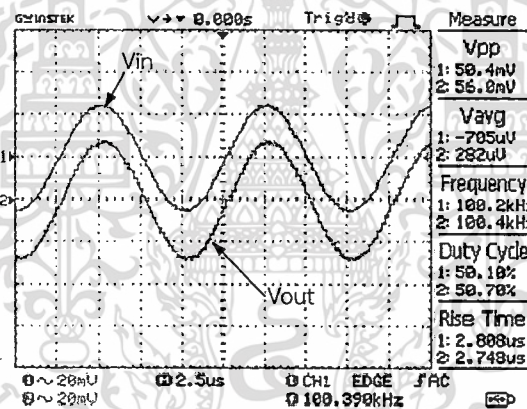
เมื่อนำค่า g_m ที่วัดได้คือ $g_m \cong 11.11I_B$ มาแทนค่าในสมการที่ (3.60) คำนวณหาความถี่ f_0 โดยให้ $I_B = 100\mu\text{A}$ เท่ากับค่า I_B ที่ทดสอบ g_m พบว่าความถี่ f_0 ที่คำนวณได้ 176.910kHz ซึ่งจากการวัดในการทดลองที่กระแส $I_B = 100\mu\text{A}$ สามารถวัดความถี่ f_0 ได้ 177kHz พบว่าเมื่อแทนค่า g_m ที่วัดได้จริง เพื่อคำนวณหาความถี่ f_0 นั้นสามารถคำนวณได้ใกล้เคียงกับค่าที่วัดผลตอบสนองความถี่ f_0 มาก ซึ่งคำนวณความผิดพลาดมีเพียง 0.05% ค่า g_m ที่คลาดเคลื่อนจนส่งผลให้เกิดความผิดพลาดในการทำงานของวงจรนั้น มีสาเหตุมาจากตัว g_m ทำงานไม่ได้ตามคุณสมบัติที่กำหนดมาจากโรงงานผู้ผลิต ซึ่งสาเหตุอาจเกิดมาจากความผิดพลาดในการส่งผ่านกระแสของวงจรขยายความนำที่เอาต์พุตของ LT1228 เอง หรือ อาจมีสาเหตุเครื่องมือวัดที่ทำงานไม่เที่ยงตรงพอส่งผลให้การวัดกระแสที่ปรับป้อนให้ $I_B \neq 100\mu\text{A}$ อีกทั้งส่วนหนึ่งก็มาจากค่าอุปกรณ์แฝงต่างๆของ VD-DIBA แต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตาม ค่าความถี่ f_0 ที่เบี่ยงเบนไปจากค่าที่ได้จากการคำนวณทางทฤษฎีนี้สามารถปรับชดเชยได้ที่ I_B เพื่อให้ได้ผลตอบสนองความถี่ f_0 ตรงตามความต้องการ



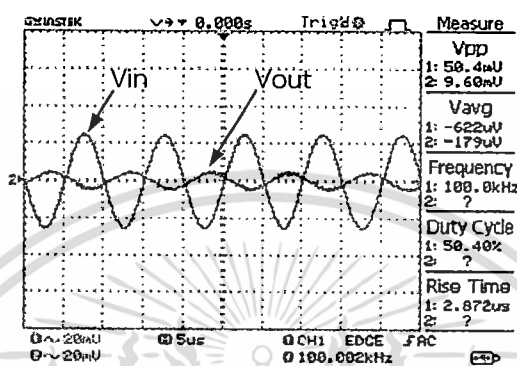
รูปที่ 4.21 ทดสอบการทำงานหาค่าความผิดพลาด g_m



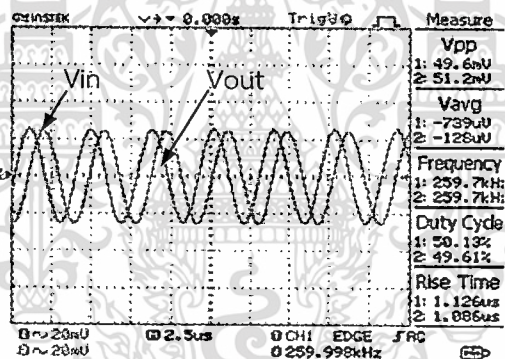
รูปที่ 4.22 สัญญาณเอาต์พุตของ g_m ที่วัดได้จริง

ในส่วนของการทดสอบผลตอบสนองการทำงานของวงจรรองความถี่ที่นำเสนอ ในโดเมนเวลา โดยอินพุตของวงจรป้อนสัญญาณไซน์แรงดัน 50mV จำนวน 3 ความถี่ คือ 100kHz, 260kHz และ 400kHz ปรับ I_B ที่ 150 μ A เพื่อเปรียบเทียบแรงดันไฟฟ้าที่อินพุตและเอาต์พุตของวงจรรองความถี่ ที่ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ตามลำดับ แสดงในรูปที่ 4.23-4.27 โดยให้ $f_L=100$ kHz เป็นค่าแรงดันเอาต์พุตที่ต่ำกว่าจุดคัตออฟ $f_0=260$ kHz เป็นค่าแรงดันที่จุดคัตออฟ และ $f_H=400$ kHz เป็นค่าแรงดันเอาต์พุตที่สูงกว่าจุดคัตออฟ

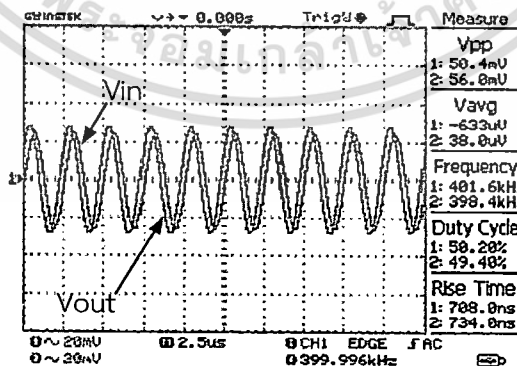
จากสมการที่ (3.50) ให้อินพุต $V_{in1} = V_{in2} = V_{in3} = V_{in}$ และ V_{in} เป็นสัญญาณอินพุตของ วงจรเพื่อทดสอบการทำงานฟังก์ชันกรองผ่านความถี่สูง พบว่าให้ผลสอดคล้องกับทฤษฎีดังนี้ ช่วง ความถี่ต่ำกว่า f_0 คือ $f_L = 100\text{kHz}$ สัญญาณจะถูกลดทอนให้แรงดันเอาต์พุตต่ำเป็นช่วงหยุดแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ 260kHz หรือมากกว่า f_0 คือ $f_H = 400\text{kHz}$ วงจรจะให้ค่าแรงดันเอาต์พุต สูงซึ่งเป็นช่วงผ่านแถบความถี่ ดังรูปที่ 4.23



(ก)



(ข)



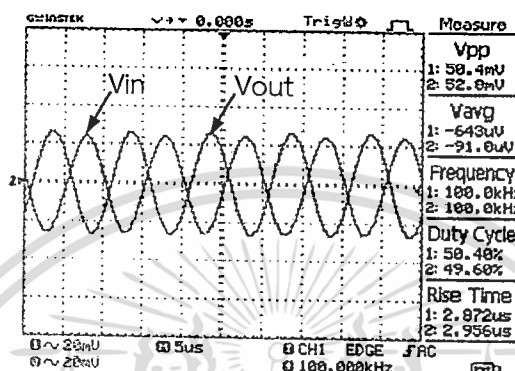
(ค)

รูปที่ 4.23 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงวัดด้วยออสซิลโลสโคป

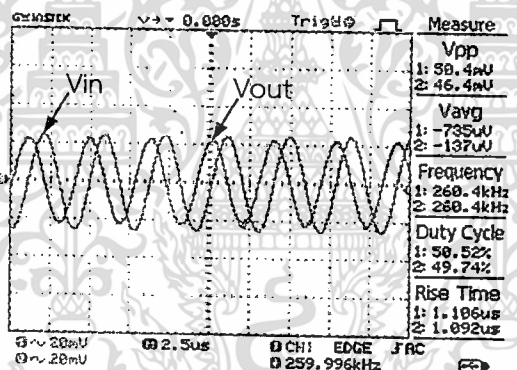
(ก) $f_L = 100\text{kHz}$, (ข) $f_0 = 260\text{kHz}$ และ (ค) $f_H = 400\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

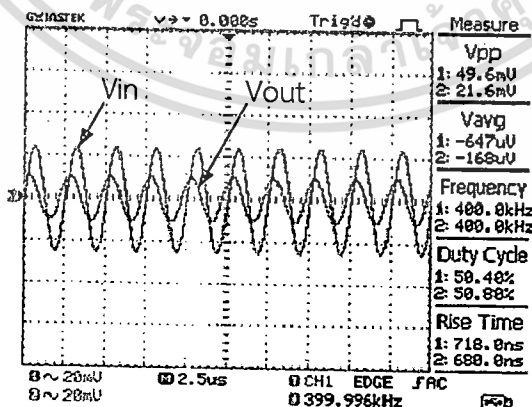
จากสมการที่ (3.52) ให้อินพุต $V_{in} = V_{in} = 0$ หรือต่อลงกราวด์และให้ V_{in2} รับสัญญาณอินพุต เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านความถี่ต่ำ พบว่าให้ผลสอดคล้องกับทฤษฎีดังนี้ ช่วงความถี่ต่ำ $f_L = 100\text{kHz}$ ถึงความถี่ f_0 เท่ากับ 260kHz วงจรจะให้ผลค่าแรงดันเอาต์พุตสูงซึ่งเป็นช่วงผ่านแถบความถี่ เมื่อสัญญาณอินพุตความถี่มากกว่า f_0 คือ $f_H = 400\text{kHz}$ สัญญาณจะถูกลดทอนให้แรงดันเอาต์พุตต่ำเป็นช่วงหยุดแถบความถี่ ดังรูปที่ 4.24



(ก)



(ข)



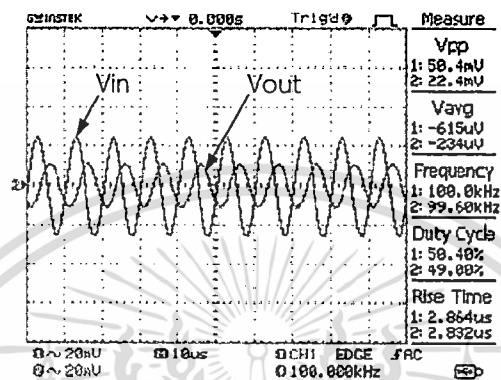
(ค)

รูปที่ 4.24 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำวัดด้วยออสซิลโลสโคป

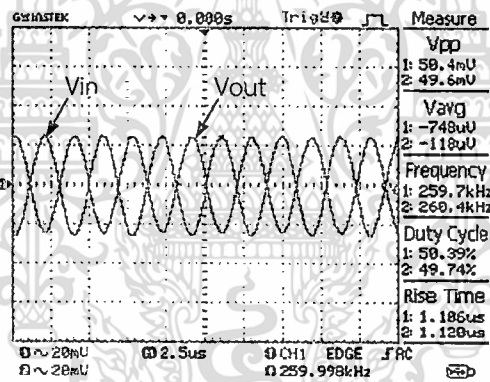
(ก) $f_L = 100\text{kHz}$, (ข) $f_0 = 260\text{kHz}$ และ (ค) $f_H = 400\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

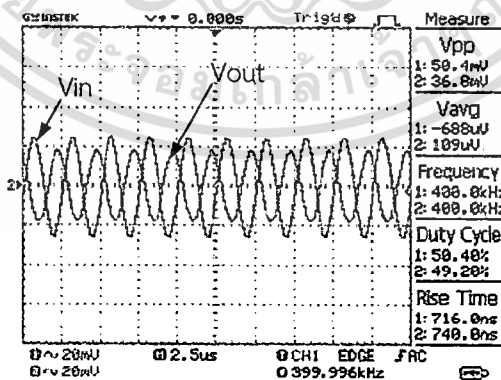
จากสมการที่ (3.54) ให้อินพุต $V_{in2} = V_{in3} = 0$ หรือต่อลงกราวด์ ให้ V_{in1} คือสัญญาณอินพุตของ วงจร เพื่อทดสอบการทำงานฟังก์ชันกรองผ่านแถบความถี่ พบว่าให้ผลสอดคล้องกับทฤษฎีที่ตั้งไว้ ที่ ความถี่ต่ำกว่า f_0 คือ $f_L = 100\text{kHz}$ และที่ความถี่มากกว่า f_0 คือ $f_H = 400\text{kHz}$ สัญญาณจะถูกลดทอนให้ แรงดันเอาต์พุตต่ำเป็นช่วงหยุดแถบความถี่ และเมื่อป้อนความถี่ f_0 เท่ากับ 260kHz วงจรจะให้ผลค่า แรงดันเอาต์พุตสูงเป็นช่วงผ่านแถบความถี่ ดังรูปที่ 4.25



(ก)



(ข)



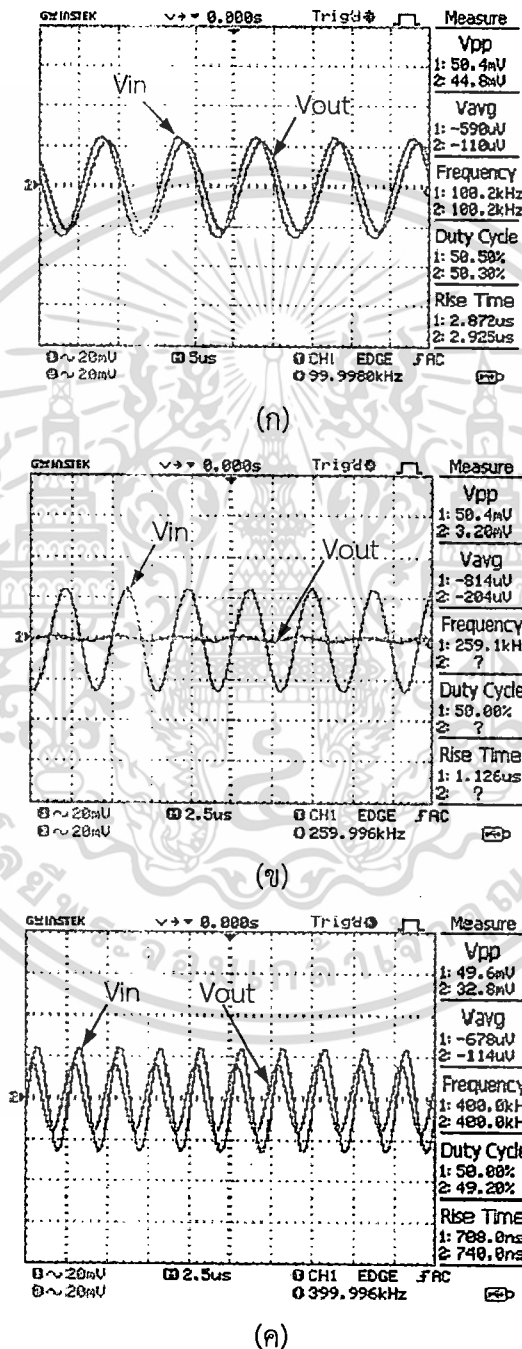
(ค)

รูปที่ 4.25 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่วัดด้วยออสซิลโลสโคป

(ก) $f_L = 100\text{kHz}$, (ข) $f_0 = 260\text{kHz}$ และ (ค) $f_H = 400\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.56) เมื่อกำหนดให้อินพุต $V_{in2}=0$ หรือต่อลงกราวด์ และ V_{in1}, V_{in3} เป็นอินพุตของวงจรถ่าย เพื่อทดสอบการทำงานฟังก์ชันกรองหยุดแถบความถี่ พบว่าให้ผลสอดคล้องกับทฤษฎีที่ความถี่ f_0 เท่ากับ 260kHz เป็นช่วงความถี่คัตออฟ แรงดันเอาต์พุตต่ำเป็นช่วงแถบหยุดความถี่ ส่วนช่วงความถี่ต่ำและสูงกว่าความถี่คัตออฟคือ $f_L=100\text{kHz}$ และ $f_H=400\text{kHz}$ แรงดันเอาต์พุตสูงเป็นช่วงผ่านแถบความถี่ ดังรูปที่ 4.26

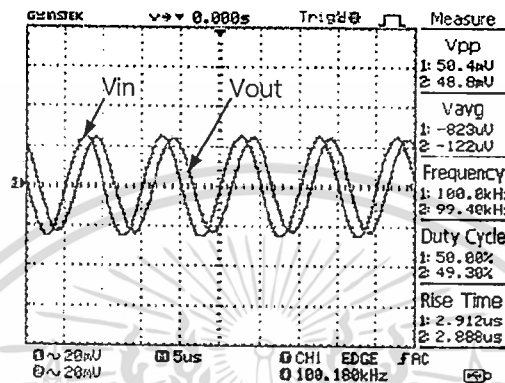


รูปที่ 4.26 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่วัดด้วยออสซิลโลสโคป

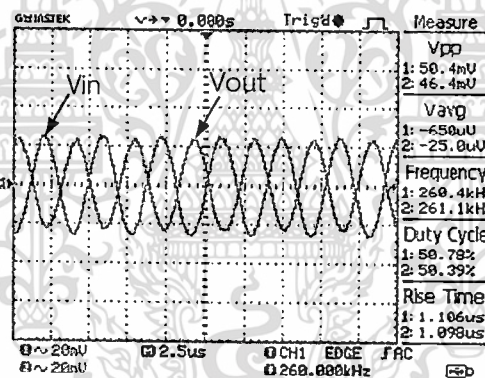
(ก) $f_L=100\text{kHz}$, (ข) $f_0=260\text{kHz}$ และ (ค) $f_H=400\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

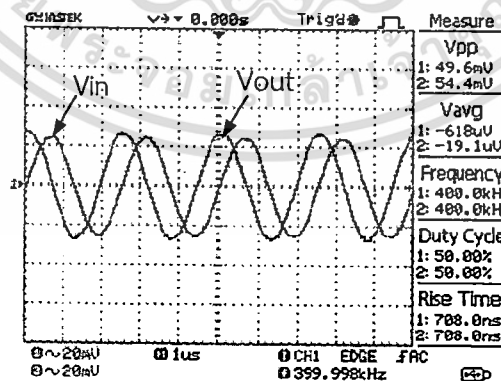
จากสมการที่ (3.61) เมื่อกำหนดให้อินพุต $V_{in1} = 2V_{in}$ และ $V_{in3} = V_{in}$ คือสัญญาณอินพุตของวงจรให้ $V_{in2} = 0$ หรือต่อลงกราวด์ ทดสอบการทำงานฟังก์ชันกรองผ่านทุกความถี่ โดยป้อนสัญญาณอินพุตให้วงจร 3 ความถี่ คือ $f_L = 100\text{kHz}$, $f_0 = 260\text{kHz}$ และ $f_H = 400\text{kHz}$ วัดแรงดันสัญญาณเอาต์พุตของวงจร พบว่าให้แรงดันทางด้านเอาต์พุตของวงจรใกล้เคียงกับแรงดันที่ป้อนให้อินพุตตลอดทั้งสามความถี่ ส่วนเฟสของสัญญาณแต่ละความถี่จะเปลี่ยนแปลงต่างกัน ดังรูปที่ 4.27



(ก)



(ข)



(ค)

รูปที่ 4.27 สัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่วัดด้วยออสซิลโลสโคป

(ก) $f_L = 100\text{kHz}$, (ข) $f_0 = 260\text{kHz}$ และ (ค) $f_H = 400\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผล อภิปรายผลและข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้ นำเสนอการสังเคราะห์และการออกแบบ วงจรกรองความถี่หลายหน้าที่ อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตควบคุมความถี่โพลและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยแนวคิดในการสังเคราะห์และออกแบบวงจรประกอบด้วย วงจรอินติเกรเตอร์แบบสูญเสียหนึ่งวงจร และวงจรอินติเกรเตอร์แบบไม่สูญเสียหนึ่งวงจร ทำงานร่วมกับวงจรรวมสัญญาณ การสังเคราะห์และการออกแบบวงจรใช้ VD-DIBA เป็นอุปกรณ์แอคทีฟหลัก เริ่มต้นจากการศึกษาทฤษฎีหลักการของวงจรกรองความถี่และงานวิจัยที่เกี่ยวข้อง กับวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่มีผู้นำเสนอมาก่อนหน้าแล้ว รวมทั้งหลักการและคุณสมบัติของวงจรรวมสำเร็จรูป VD-DIBA จากนั้นจึงได้ทำการสังเคราะห์และการออกแบบวงจรกรองความถี่ ให้สามารถตอบสนองการทำงานได้ 5 ฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ รวมถึงวิเคราะห์หาสมรรถนะของวงจรเมื่อ VD-DIBA ทำงานในกรณีเป็นอุดมคติและไม่เป็นอุดมคติ ค่าความไวของวงจรกรองความถี่ที่มีผลมาจากตัวแปรอุปกรณ์ สุดท้ายจึงนำวงจรที่ได้ไปทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริง ผลที่ได้จากการทดสอบนำมาเปรียบเทียบกับผลในทางทฤษฎีที่ได้จากการคำนวณ จากนั้นจึงนำสมรรถนะของวงจรที่ได้มาเปรียบเทียบกับงานวิจัยที่เกี่ยวข้องที่ได้ศึกษา มา ผู้วิจัยจึงสรุปผล อภิปรายผล และมีข้อเสนอแนะของงานวิจัยดังต่อไปนี้

5.1 สรุปผลการวิจัย

การทดสอบวงจรกรองความถี่ที่นำเสนอ โครงสร้างของ VD-DIBA ใช้ไอซีเบอร์ LT1193 และ LT1228 การทดสอบสมรรถนะของวงจรได้รับผลเป็นที่น่าพอใจ ได้คุณสมบัติของวงจรที่สามารถแก้ไขข้อจำกัดของงานวิจัยก่อนหน้าที่ได้ศึกษามา และถูกต้องตามหลักการเหตุผลที่ได้กล่าวไว้ในความเป็นมาและความสำคัญของปัญหา ตรงตามวัตถุประสงค์ที่ได้กล่าวไว้ในข้อ 1.2 การสังเคราะห์และออกแบบเป็นไปตามกรอบแนวคิดในข้อ 1.3 อีกทั้งคุณสมบัติและสมรรถนะของวงจรที่ได้ก็อยู่ในขอบเขตการวิจัยที่กำหนดไว้ในข้อ 1.4 ดังมีรายละเอียดขั้นตอนและผลทดสอบโดยสรุปได้ดังนี้

การทดสอบผลผ่านการจำลองผลการทำงานด้วยโปรแกรม PSPICE วงจรใช้แหล่งจ่ายไฟฟ้ากระแสตรง $\pm 5V$ ใช้ตัวเก็บประจุ C_1 และ $C_2 = 1nF$ ปรับ I_{B1} และ $I_{B2} = 100\mu A$ ป้อนสัญญาณไซน์อินพุต $30mV$ จากการทดสอบพบว่าวงจรสามารถตอบสนองการทำงานได้ 5 ฟังก์ชัน ตรงตามวัตถุประสงค์ที่ได้กล่าวไว้ในบทที่ 1 และวงจรมีอัตราการใช้พลังงานที่ $815mW$ ที่แหล่งจ่ายของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10V หรือ $\pm 5V$ โดยให้ ผลตอบสนองความถี่ f_0 ที่ 156.315kHz เบี่ยงเบนไปจากผลการคำนวณในทางทฤษฎี 1.83% ซึ่งมีสาเหตุมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VD-DIBA และผลกระทบจากความต้านทานและความจุแฝงในตัว VD-DIBA

เมื่อป้อนแรงดันอินพุตโดยป้อนสัญญาณไซน์ 30mV ความถี่ $f_0 = 156.315\text{kHz}$ เพื่อทดสอบผลตอบสนองทางเวลา (Transient) ในสภาวะชั่วขณะของรูปคลื่นจากช่วงเริ่มต้นการทำงานจนถึงสถานะเสถียร เปรียบเทียบความสัมพันธ์ค่าแรงดันสัญญาณอินพุต และค่าแรงดันเอาต์พุตมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ในสมการ (3.50)-(3.59)

ทดสอบค่าความผิดเพี้ยนทางฮาร์โมนิก (Total Harmonic Distortion : THD) เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ที่มีความถี่ $f_0 = 156.315\text{kHz}$ ปรับค่าแรงดันอินพุตตั้งแต่ 10mV-500mV โดยป้อนกระแส $I_{B1} = I_{B2} = 100\mu\text{A}$ ค่าแรงดันที่เหมาะสมโดยมีความผิดเพี้ยนทางฮาร์โมนิกน้อยที่สุดคือ 30mV มีค่าความผิดเพี้ยนอยู่ที่ประมาณ 0.002% และมีย่านการรับแรงดันอินพุตที่มีค่าความผิดเพี้ยนไม่เกิน 1% อยู่ที่ 30mV ถึง 80mV

ทดสอบการปรับความถี่ด้วยวิธีอิเล็กทรอนิกส์โดยการเปลี่ยนกระแส I_{B1} และ $I_{B2} = 100\mu\text{A}$, 200 μA และ 300 μA ได้ความถี่ $f_0 = 156.315\text{kHz}$, 312.562kHz และ 469.181kHz ยืนยันผลได้ว่าสามารถปรับความถี่ได้ด้วยวิธีอิเล็กทรอนิกส์ด้วยการปรับกระแสจากภายนอก และมีย่านความถี่ใช้งานสูงสุดของวงจรอยู่ในช่วงความถี่ไม่เกิน 87.78MHz

การทดสอบวงจรจริงใช้แหล่งจ่ายไฟฟ้ากระแสตรง $\pm 5V$ ใช้ตัวเก็บประจุ C_1 และ $C_2 = 1\text{nF}$ และ $I_{B1} = I_{B2} = 150\mu\text{A}$ ในทางทฤษฎี สามารถคำนวณผลค่าความถี่ตัดออฟได้ 238kHz ผลการทดสอบวงจรให้ผลตอบสนองการทำงานได้ 5 พังค์ขึ้นตามวัตถุประสงค์ วัดผลตอบสนองความถี่ f_0 ได้ 260kHz เบี่ยงเบนไปจากผลการคำนวณในทางทฤษฎี 8.3% สาเหตุจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของวงจรผลต่างแรงดันและค่าอุปกรณ์แฝงของ VD-DIBA อีกทั้งความผิดพลาดในการส่งผ่านกระแสของ g_m ซึ่งค่า g_m ที่วัดได้จริงคือ $g_m \cong 11.11I_B$ โดยค่าที่บริษัทผู้ผลิตกำหนดมาให้คือ $g_m = 10I_B$ คลาดเคลื่อนไปจากค่าจริงประมาณ 11% ความคลาดเคลื่อนนี้อาจมีสาเหตุมาจากตัว g_m ทำงานผิดพลาดเอง หรือ เป็นไปได้ว่าเครื่องมือวัดที่ปรับกระแสป้อนให้ g_m อาจไม่เที่ยงตรงเป็นผลให้ค่า g_m สูงกว่าค่ามาตรฐานที่ผู้ผลิตกำหนดมาให้ ซึ่งค่า g_m มีความคลาดเคลื่อนไปในทางบวกซึ่งส่งผลให้ความถี่สูงขึ้นตาม โดยสอดคล้องกับที่ได้วิเคราะห์ไว้ในกรณีความไวของวงจรกรองความถี่ที่มีผลกระทบจากตัวแปรอุปกรณ์

เมื่อทดสอบการปรับความถี่โดยการปรับค่ากระแส I_B ที่ 100 μA , 150 μA , 250 μA วงจรให้ผลตอบสนองความถี่ $f_0 = 177\text{kHz}$, 260kHz และ 448kHz ตามลำดับ ยืนยันผลว่าวงจรที่นำเสนอสามารถปรับความถี่ได้ด้วยวิธีอิเล็กทรอนิกส์ด้วยการปรับกระแสจากภายนอก

5.2 อภิปรายผลการวิจัย

จากการสรุปผลการวิจัย การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสอง โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้อุปกรณ์ VD-DIBA ในหัวข้อที่ได้นำเสนอข้างต้นนั้น ผู้วิจัยมีประเด็นอภิปรายเพิ่มเติมในกรณีการวิเคราะห์วงจรในกรณีไม่อุดมคติ ซึ่งแสดงในบทที่ 3 ซึ่งแสดงถึงผลกระทบต่อวงจรจากค่าความผิดพลาดในการส่งผ่านแรงดันที่เบี่ยงเบนไปจากหนึ่ง และค่าความต้านทานและความจุแฝงของ VD-DIBA นั้นส่งผลต่อค่าการตอบสนองความถี่ของวงจร เมื่อใช้ตัวเก็บประจุค่าต่ำเข้าใกล้ค่าความจุแฝง จะส่งผลให้ค่าการตอบสนองความถี่ของวงจร คลาดเคลื่อนไปจากค่าที่ได้จากการคำนวณในทางทฤษฎี ซึ่งแสดงผลจากการที่ปรับเปลี่ยนค่าตัวเก็บประจุเพื่อให้ค่า Q สูงขึ้น ในการทดสอบการปรับความถี่ด้วยวิธีอิเล็กทรอนิกส์ แสดงผลในรูปที่ 4.13 และ รูปที่ 4.14 และจากผลการจำลองการทำงานด้วยโปรแกรม PSPICE และผลจากการต่อวงจรจริงนั้น พบว่าค่าการตอบสนองความถี่ที่ได้จากการต่อวงจรจริงนั้นมีค่าที่สูงกว่าทั้งในทางคำนวณและจำลองการทำงานด้วยโปรแกรม PSPICE มาก ผลมาจากการทำงานจริงของ g_m ซึ่งเมื่อวัดค่า g_m แล้วได้สูงกว่าค่าที่บริษัทผู้ผลิตกำหนดมาให้ในคุณสมบัติไอซี ซึ่งค่าที่ผิดพลาดนี้ อาจเป็นผลมาจากความคลาดเคลื่อนของเครื่องมือวัด หรือ การไบอัสกระแส I_B ให้กับตัว g_m เองก็เป็นได้ ซึ่งเมื่อนำค่า g_m ที่วัดได้จริงมาคำนวณหาค่าการตอบสนองความถี่วงจรแล้วปรากฏว่าให้ผลได้แม่นยำใกล้เคียงกับ f_0 ซึ่งเมื่อคำนวณแล้วพบว่ามีความคลาดเคลื่อนเพียง 0.05% อย่างไรก็ตามค่าการตอบสนองความถี่ที่คลาดเคลื่อนนั้น สามารถปรับชดเชยได้ด้วยการปรับกระแส I_B

จากการศึกษางานวิจัยที่มีผู้วิจัยไว้ก่อนหน้านี้ ได้กล่าวถึงจุดเด่นและข้อจำกัดต่าง ๆ ของงานวิจัยที่ผ่านมาในบทที่ 1-2 แสดงคุณสมบัติไว้ในตารางที่ 1.1 เมื่อเปรียบเทียบกับงานวิจัยนี้ และสามารถสรุปคุณสมบัติซึ่งเป็นจุดเด่น ของวงจรกรองความถี่หลายหน้าที่อันดับสองโหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์ ในงานวิจัยนี้ โดยได้พัฒนาแก้ไขข้อจำกัดของงานวิจัยก่อนหน้านี้ ซึ่งทำให้งานวิจัยนี้มีความสะดวกในการนำไปประยุกต์ใช้งาน ได้ดังนี้

- 5.2.1 สามารถปรับความถี่โพลและควอลิตี้แฟคเตอร์ได้ด้วยวิธีอิเล็กทรอนิกส์
- 5.2.2 ตัวเก็บประจุสองตัวต่อลงกราวด์โดยปราศจากตัวต้านทาน
- 5.2.3 ไม่ต้องการวงจรกลับสัญญาณอินพุต
- 5.2.4 ไม่ต้องการแมทชิ่งกันของอุปกรณ์
- 5.2.5 วงจรมีความต้านทานทางด้านอินพุตสูง
- 5.2.6 วงจรมีความต้านทานทางด้านเอาต์พุตต่ำ

ดังนั้น จากผลการวิจัยดังที่ได้กล่าวมา จึงสามารถยืนยันได้ว่างานวิจัยนี้ได้พัฒนาแก้ไขข้อจำกัดต่าง ๆ ของงานวิจัยก่อนหน้านี้ที่ได้ศึกษามาซึ่งได้กล่าวมาแล้วใน บทที่ 1 ทำให้สะดวกต่อการนำไปพัฒนาใช้งานในภาคอุตสาหกรรมการผลิตวงจรรวม และง่ายต่อการนำไปประยุกต์ใช้งานเป็นส่วนประกอบวงจรจริง ในอุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ ที่ต้องการส่วนประกอบวงจรกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปเผยแพร่ขึ้นด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ข้อเสนอแนะในงานวิจัยนี้และงานวิจัยครั้งต่อไป

วงจรรองความถี่หลายหน้าที่อันดับสองโหมตแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์ ใช้วงจรรวมสำเร็จรูป VD-DIBA ในการออกแบบและทดลอง ซึ่ง VD-DIBA ในปัจจุบันยังไม่ได้ผลิตให้อยู่ในรูปของ IC ถ้าต้องการนำวงจรรองความถี่ในงานวิจัยนี้ไปต่อจริง จำเป็นต้องใช้ IC ที่มีจำหน่ายในเชิงพาณิชย์เช่น LT1228 และ LT1193 หรือชนิดอื่นมาต่อเป็นโครงสร้างของ VD-DIBA ซึ่งอาจใช้อุปกรณ์หลายตัว ทำให้วงจรโดยรวมมีขนาดใหญ่ไม่สะดวกในการใช้งาน และหากต้องการนำไปพัฒนาสร้างเป็นวงจรรวม ก็สามารถทำได้ง่ายเพียงเลือกใช้โครงสร้างในระดับทรานซิสเตอร์ที่ได้มีนักพัฒนางจรได้สังเคราะห์และออกแบบไว้ มาเป็นส่วนประกอบของโครงสร้าง VD-DIBA ได้เลย อย่างไรก็ตามวงจรรองความถี่ที่นำเสนอนี้ก็ยังมีข้อจำกัด คือ ไม่สามารถปรับความถี่โพลและควอลิตี้แฟคเตอร์ได้เป็นอิสระจากกัน ฟังก์ชันกรองผ่านทุกความถี่ที่อินพุตหนึ่งต้องใช้วงจรเพิ่มแรงดันสองเท่า และย่านความถี่ใช้งานของวงจรรองอยู่ในช่วงความถี่ไม่เกิน 87.78MHz

สำหรับการวิจัยครั้งต่อไปในอนาคต ผู้วิจัยมีความเห็นสมควรที่จะพัฒนางจรรองความถี่หลายหน้าที่อันดับสองโหมตแรงดันหลายอินพุตหนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีอิเล็กทรอนิกส์นี้ให้มีสมรรถนะสูงขึ้น เช่น ควรออกแบบพัฒนาให้สามารถปรับความถี่โพลและควอลิตี้แฟคเตอร์ให้เป็นอิสระจากกันได้ และพัฒนางจรแก้ไขข้อจำกัดของวงจรรวม เมื่อทำงานที่ฟังก์ชันกรองผ่านทุกความถี่ต้องใช้วงจรเพิ่มแรงดันเป็นสองเท่าที่อินพุตหนึ่ง หรือพัฒนาโครงสร้างของวงจรรวมให้สามารถตอบสนองความถี่ได้สูงขึ้น หรือ เมื่อนำไปสร้างเป็นวงจรรวม อาจใช้เทคโนโลยีซีมอสเข้ามาในกระบวนการออกแบบโครงสร้างของ VD-DIBA ซึ่งจะส่งผลให้วงจรรวมได้มีการบริโภคพลังงานน้อยลงและชิปมีขนาดเล็กและเป็นผลให้สมรรถนะต่อสัญญาณรบกวนดีขึ้นอีกด้วย

ทั้งนี้ผลงานที่ได้จากการวิจัยนี้ควรจะมีการนำไปพัฒนาต่อเพื่อให้เกิดประโยชน์ต่ออุตสาหกรรมอิเล็กทรอนิกส์และโทรคมนาคมภายในประเทศ และสื่อประกอบการศึกษาในรายวิชาที่เกี่ยวข้องกับวงจรรองความถี่ต่อไป

บรรณานุกรม

- มนตรี ศิริปรัชญานันท์. 2544. “วงจรรองความถี่แบบแอกทีฟเบื้องต้น”
ภาควิชาครุศาสตร์ไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
- ศุภชัย คลังทอง. 2554. “วงจรรองความถี่หลายหน้าที่โหมตแรงดัน โดยใช้วงจรรขยายความนำถ่าย
โอนและยูนิฟอร์มดิสทริบิวต์อาร์ซี” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า.
คณะวิศวกรรมศาสตร์, มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี
- อัจฉรวรรณ เนิ่งนิต. 2546. “วงจรรองความถี่หลายหน้าที่โหมตกระแส ที่มีสามอินพุตหนึ่งเอาต์
พุตโดยใช้ CCII’s” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า.
คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- Abuelma’atti, M.T. and Tasadduq, N.A. 1999. “A novel three inputs and one output
universal current-mode filter using plus-type CCII’s.” *Microelectronics Journal*,
30(3) : 287-292.
- Biolek, D., Senani, R., Biolkova, V., and Kolka, Z. 2008. “Active elements for analog
signal processing, classification, review and new proposals.” *Radioengineering*,
17(4) : 15-32.
- Biolek, D. and Biolkova, V. 2009. “First-order voltage-mode all-pass filter employing
one active element and one grounded capacitor.” *Analog Integrated Circuits
and Signal Processing*, 65(1) : 123-129
- Chang, C.M. and Chen, H.P. 2003. “Universal capacitor-grounded voltage-mode filter
with three inputs and a single output.” *International Journal of Electronics*,
90(6) : 401-406.
- Chang, C.M. and Chen, H.P. 2005. “Single FDCCII-based tunable universal voltage-
mode filter.” *Circuits Systems and Signal Processing*, 24(2) : 221-227.
- Chen, H.P. 2008. “Voltage-mode FDCCII-based universal filters.” *International
Journal of Electronics and Communication*, (AEU) 62(9) : 320-323.
- Chen, H.P. and Liao, Y.Z. 2008. “High-input and low-output impedance voltage-
mode universal biquadratic filter using FDCCII’s.” *9th International Conference
on Solid-State and Integrated-Circuit Technology*.

- Chiu, W.Y. and Horng, J.W. 2007. "High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs." *IEEE Transactions on Circuits and Systems*, II 54(8) : 649-652.
- Herencsar, N., Koton, J., and Vrba, K. 2009. "Single CCTA-based universal biquadratic filters employing minimum components." *International Journal of Computer and Electrical Engineering*, 1(3) : 309-312.
- Horng, J.W. 2011 "High output impedance current-mode universal biquadratic filters with five inputs using multi-output CCIs." *Microelectronics Journal*, 42(5) : 693-700.
- Horng, J.W. 200. "High input impedance voltage-mode universal biquadratic filter using two OTAs and one CCII." *International Journal of Electronics*, 90(3) : 153-157.
- Horng, J.W. 2003. "Voltage-mode universal biquadratic filter using two OTAs and two capacitors." *IEICE Transactions on Fundamentals*, 86A(2) : 411-413.
- Horng, J.W. 2004. "High input impedance voltage-mode universal biquadratic filters with three inputs using plus-type CCIs." *International Journal of Electronics*, 91(8) : 465-475.
- Horng, J.W. 2004. "Voltage-mode universal biquadratic filters using CCIs." *IEICE Transactions on Fundamentals*, 87A : 406-409.
- Horng, J.W., Hsu, C.H., and Tseng, C.Y. 2012. "High input impedance voltage-mode universal biquadratic filters with three inputs using three CCs and grounding capacitors." *Radioengineering*, 21(1) : 290-296.
- Jiang, J. and Wang, Y. 2006. "Design of a tunable frequency CMOS fully differential fourth-order Chebyshev filter." *Microelectronics Journal*, 37(1) : 84-90.
- Kılıç, S., Keskin, A.Ü., and Çam, U. 2007. "Cascadable voltage-mode multifunction biquad employing single OTRA." *Frequenz*, 61 : 84-86.
- Kumngern, M., Somdunyanok, M., and P. Prommee. 2008. "High-input impedance voltage-mode multifunction filter with three-input single-output based on simple CMOS OTAs." *International Symposium on Communications and Information Technologies*, : 426-431.

- Myderrizi, I., Minae, S., and Yüce, i. E. 2011. "DXCCII-based grounded inductance simulators and filter applications." *Microelectronics Journal*, 42(9) : 1074-1081.
- Pathak, J.K., Singh, A.K., and Senani, R. 2013. "New voltage mode universal filters using only two CDBAs." *ISRN Electronics*, Article ID 987867.
- Pushkar, K. L., Bhaskar, D. R., and Dinesh Prasad. 2013. "A new MISO-type voltage-mode universal biquad using single VD-DIBA." *ISRN Electronics*, Article ID 478213.
- Ranjan, A. and Paul, S.K. 2011. "Voltage mode universal biquad using CCCII." *Active and Passive Electronic Components*, Article ID 439052.
- Sedra, A.S. and Smith, K.C. 2004. *Micro electronic circuits*, 5nd ed. Florida : Holt, Rinehart and Winston.
- Sagbas, M. and Koksall, M. 2007. "Voltage mode three input single output multifunction filters employing minimum number of components." *Frequenz*, 61 : 87-93.
- Satansup, J. and Tangsrirat, W. 2012. "Single VDTA-based voltage-mode electronically tunable universal filter." *The 27th International Technical Conference on Circuits Systems, Computers and Communications*.
- Shah, N.A. and Malik, M.A. 2005. "Voltage/current-mode universal filter using FTFN and CFA." *Analog Integrated Circuits and Signal Processing*, 45 : 197-203.
- Shah, N.A., Rather, M.F., and Iqbal, S.Z. 2005. A novel voltage-mode universal filter using a single CFA, *Active and Passive Electronic Devices*, 1 : 183-188.
- Tangsrirat, W. 2010. "Novel current-mode and voltage-mode universal biquad filters using single CFTA." *Indian Journal of Engineering and Materials Sciences*, 17(2) : 99-104.
- Tangsrirat, W. and Channumsin, O. 2011. "Voltage-mode multifunctional biquadratic filter using single DVCC and minimum number of passive elements." *Indian Journal of Pure & Applied Physics*, 49 : 703-707.
- Tangsrirat, W., Channumsin, O., and Pukkalanun, T. 2013. "Resistorless realization of electronically tunable voltage-mode SIFO-type universal filter." *Microelectronics Journal*, 44(3) : 210-215.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1228 “100MHz Current Feedback Amplifier with DC Gain Control” Linear Technology Corporation, [Online]. Available :

<http://cds.linear.com/docs/en/datasheet/1228fd.pdf>

LT1193 “Video Difference Amplifier” Linear Technology Corporation, [Online].

Available : <http://cds.linear.com/docs/en/datasheet/1193fb.pdf>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Contents lists available at ScienceDirect

International Journal of Electronics and
Communications (AEU)journal homepage: www.elsevier.com/locate/aeue

Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors

Wilas Ninsraku^a, Dalibor Biolek^{b,c}, Winai Jaikla^{d,*}, Surapong Siripongdee^d,
Peerawat Suwanjan^d

^a Master student in Industrial Education (Electrical Communication Engineering), Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

^b Department of Electrical Engineering, Faculty of Military Technology, University of Defence Brno, Kounicova 65, 662 10 Brno, Czech Republic

^c Institute of Microelectronics, Faculty of Electrical Engineering and Communications, Brno University of Technology, Technická 10, 616 00 Brno, Czech Republic

^d Department of Engineering Education, Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

ARTICLE INFO

Article history:
Received 20 September 2013
Accepted 4 July 2014

Keywords:
Voltage-mode
VD-DIBA
Filter
Integrated circuit
Analog circuit

ABSTRACT

In this study, a three-input single-output voltage-mode biquadratic filter employing voltage differencing differential input buffered amplifier (VD-DIBA) is presented. The proposed filter uses two VD-DIBAs and two grounded capacitors without any external resistors, which is well suited for integrated circuit implementation. The circuit provides five standard transfer functions, namely, low pass, high pass, band pass, notch and all pass filters with electronic control of quality factor and pole frequency. Each transfer function can be selected by suitably selecting input signals via digital method. The filter does not require inverting of the input voltage signal. Moreover, the circuit possesses high input and low output impedances and thus it enables simple voltage-mode cascading. The PSPICE simulation and also experimental results are included, verifying the workability of the proposed filter. The given results agree well with the theoretical anticipation.

© 2014 Elsevier GmbH. All rights reserved.

1. Introduction

In analog signal processing, active filters belong to most significant circuits. They are generally used in many fields, such as communications, measurement and instrumentation, and control systems [1,2]. Especially, the filters, providing various responses in the same topology, also called universal or multifunction filters, have been receiving considerable attention. Considering the number of input and output ports, these filters can be classified into three categories: single-input multiple-output (SIMO) [3], multiple-input single-output (MISO) [4], and multiple-input multiple-output (MIMO) types [5]. The multiple-input single-output (MISO) biquadratic filter belongs to most popular analog voltage-mode filters. Various filter functions can be realized simply by different combinations of switching on or off the input voltages where the selection can be done digitally using a microcontroller

or microcomputer. With growing interest in designing the voltage-mode filters, more attention is being paid to the filters providing high input and low output impedances because of the ability of driving the loads and facilitating cascading without using buffering devices.

The synthesis and design of analog filters using modern electronically controllable active building blocks (ABBs) provide flexibility and convenience for designer. These filters can be easily controlled by microcomputer or microcontroller. Also some filter circuits, employing active building blocks, can avoid the use of external resistors. This will reduce the cost and chip area. Birolek et al. [6] proposed several circuit ideas of building blocks for voltage-, current-, and mixed- mode applications. One of them is the voltage differencing differential input buffered amplifier (VD-DIBA). This device allows applications with interesting features, especially those providing the electronic controllability.

Numerous techniques using active building block for designing the MISO voltage-mode filters have been developed in the past two decades [7–38]. These MISO filters are based on current conveyor (CCII) [7,8,10,12,14,16,19,20], current controlled CCII (CCCII) [26,33], operational transconductance amplifier (OTA) [16,28], current differencing buffered amplifier (CDBA) [37], current feedback

* Corresponding author. Tel.: +66 813051643.

E-mail addresses: galaza29@hotmail.com (W. Ninsraku), dalibor.birolek@unob.cz (D. Birolek), kawinai@kmitl.ac.th, winai.ja@hotmail.com (W. Jaikla), kssurapo@kmitl.ac.th (S. Siripongdee), kspeeraw@kmitl.ac.th (P. Suwanjan).

<http://dx.doi.org/10.1016/j.aue.2014.07.004>
1434-8411/© 2014 Elsevier GmbH. All rights reserved.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014). <http://dx.doi.org/10.1016/j.aue.2014.07.004>

เอกส

การค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1

Comparison between various hitherto published MISO voltage-mode filters and the proposed filter.

Ref	Year	ABB	No. of ABB	No. of R+C	Electronic Tune	High input impedances	Low output impedance	No need of matching condition	No need of inverting input	Grounded C only
[7]	1994	CCII&VF	4	3+2	X	X	✓	✓	X	X
[8]	1996	CCII	2	3+2	X	X	X	✓	X	X
[9]	1997	CCII	3	5+2	X	X	✓	✓	X	✓
[10]	1997	CCII	2	2+2	X	X	X	✓	X	X
[11]	1999	CFA	1	3+2	X	X	X	✓	✓	X
[12]	1999	CCII	2	3+2	X	X	X	✓	✓	X
[13]	2001	CFA&VF	2	3+2	X	X	✓	✓	X	X
[14]	2001	CCII	3	2+2	X	✓	X	X	X	X
[15]	2002	CFA	1	3+2	X	X	X	X	X	X
[16]	2003	OTA&CCII	3	0+2	✓	✓	X	✓	X	✓
[17]	2003	DDCC	2	2+2	X	X	✓	✓	✓	✓
[18]	2003	OTA	2	0+2	✓	X	X	✓	X	X
[19]	2004	CCII	3	3+3	X	✓	X	✓	X	X
[20]	2004	CCII	2	2+2	X	X	X	✓	X	X
[21]	2005	CFA	1	2+2	X	X	X	✓	X	X
[22]	2005	FTFN&CFA	2	3+2	X	X	✓	X	✓	X
[23]	2005	FDCCII	1	3+2	X	X	X	✓	X	X
[24]	2007	DDCC	3	2+2	X	✓	✓	✓	✓	✓
[25]	2007	OTRA	1	4+4	X	✓	✓	✓	✓	✓
[26]	2007	CCII	1	1+2	✓	X	X	X	✓	X
		CFA	1	2+2	X	X	✓	✓	✓	X
[27]	2008	FDCCII	2	2+2	X	✓	✓	✓	✓	✓
[28]	2008	OTA	6	0+2	✓	✓	X	✓	✓	✓
[29]	2008	FDCCII	2	2+2	✓	✓	✓	✓	✓	✓
[30]	2009	CCTA	1	2+2	✓	X	✓	✓	✓	X
[31]	2010	CFTA	1	2+2	✓	X	X	X	X	X
[32]	2011	DXCCII	1	4+2	X	X	✓	X	X	X
[33]	2011	CCII	2	0+2	✓	X	X	✓	X	X
[34]	2011	DVCC	1	2+2	✓	X	X	X	X	X
[35]	2011	DVCC	3	4+2	X	✓	X	X	✓	✓
[36]	2012	VDTA	1	0+2	✓	X	X	X	✓	✓
[37]	2013	CDBA	2	4+2	X	X	✓	✓	✓	X
[38]	2013	VD-DIBA	1	1+2	✓	X	X	✓	✓	X
This work	2013	VD-DIBA	2	0+2	✓	✓	✓	✓	✓	✓

amplifier (CFA) [11,13,15,21,22,26], voltage follower (VF) [7,13], differential difference current conveyor (DDCC) [17,24], four terminal floating nullor (FTFN) [22], fully differential current conveyor (FDCCII) [23,27,29], operational transresistance amplifier (OTRA) [25], current conveyor transconductance amplifier (CCTA) [30], current follower transconductance amplifier [31], dual-X second-generation current conveyor (DXCCII) [32], differential voltage current conveyor (DVCC) [34,35], voltage differencing transconductance amplifier (VDTA) [36] and VD-DIBA [38]. The advantages of the MISO-type voltage-mode filter proposed in this paper are compared with several previous MISO-type voltage-mode filters selected from the above references. The results are shown in Table 1.

A new configuration capable of realizing voltage-mode lowpass, highpass, bandpass, notch and allpass filters with three inputs and one output using two VD-DIBAs and two capacitors is presented in this paper. The paper is organized as follows. In Section 2, the characteristics of VD-DIBA and proposed filter with either ideal or non-ideal active elements are presented. The simulation and experimental results are respectively given in detail in Sections 3 and 4. Finally, Section 5 concludes the paper.

2. Principle of operation

2.1. Main active building block

Since the active element used in the paper is voltage differencing differential input buffered amplifier (VD-DIBA), its definition and features are given in this Section. The principle of VD-DIBA was introduced in [6]. The internal construction of VD-DIBA using

commercially available ICs was proposed in [39]. Other kind of VD-DIBA, called voltage differencing inverting buffered amplifier (VDIBA) was introduced in [40]. The symbol and equivalent circuit of VD-DIBA are shown in Fig. 1(a) and (b), where V_+ and V_- are voltage input terminals. The voltage is converted to the z -terminal current via a transconductance g_m , which can be tuned by the bias current. The difference of z - and v -terminal voltages is copied to the w terminal by the differential-input unity gain buffer. The ideal VD-DIBA has low-impedance w terminal and high-impedance v_+ , v_- , z , and v terminals. The characteristics of VD-DIBA can be described as follows:

$$\begin{pmatrix} I_{w+} \\ I_{v-} \\ I_z \\ I_v \\ I_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 0 \end{pmatrix} \begin{pmatrix} V_{v+} \\ V_{v-} \\ V_v \\ V_z \\ I_w \end{pmatrix} \quad (1)$$

The VD-DIBA was implemented from commercial ICs as shown in Fig. 2. It consists of two basic blocks: the operational transconductance amplifier-OTA (LT1228) [41] as input stage and the differential-input buffer (LT1193) [42] as output stage. The internal constructions for both commercial ICs (LT1193 and LT1228) are based on bipolar junction transistors. With this construction, the g_m is controlled by input bias current (I_B) as follows [41]:

$$g_m = 10I_B. \quad (2)$$

Please cite this article in press as: Ninsraku W. et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014), <http://dx.doi.org/10.1016/j.aeu.2014.07.004>

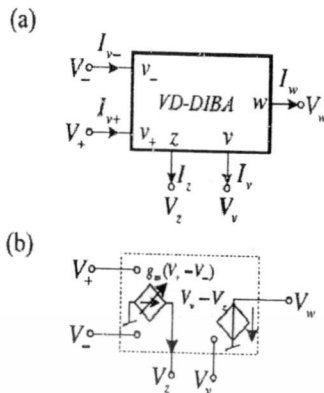


Fig. 1. VD-DIBA, (a) symbolic representation, (b) equivalent circuit.

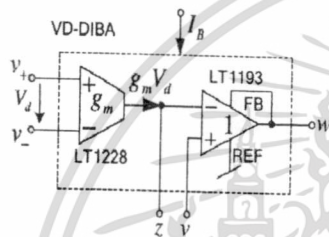


Fig. 2. VD-DIBA implementation by ICs LT1228 and LT1193.

2.2. Proposed low input and high output impedance MISO voltage-mode biquad filter

The proposed voltage-mode filter is shown in Fig. 3. It consists of two VD-DIBAs and two grounded capacitors. The input voltages \$V_{in1}\$, \$V_{in2}\$, and \$V_{in3}\$ are respectively applied to high-impedance terminals \$v_1\$, \$v_{-1}\$ (VD-DIBA No. 1), and \$v_2\$ (VD-DIBA No. 2). The output voltage \$V_o\$ is available at low-impedance \$W_2\$ terminal of VD-DIBA No. 2. By routine analysis of the circuit in Fig. 3, the output voltage can be obtained as

$$V_o = \frac{(s^2 + \frac{g_{m2}}{C_2}s + \frac{g_{m1}g_{m2}}{C_1C_2})V_{in3} - \frac{g_{m2}}{C_2}sV_{in1} - \frac{g_{m1}g_{m2}}{C_1C_2}V_{in2}}{s^2 + \frac{g_{m2}}{C_2}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3)$$

Depending on the voltage status of \$V_{in1}\$, \$V_{in2}\$, and \$V_{in3}\$ in the numerator of Eq. (3), one of the following second-order transfer functions can be implemented:

- Inverting low pass (LP), if \$V_{in1} = V_{in3} = 0\$ (grounded), and \$V_{in2} = V_{in}\$ (connected to the input voltage source).

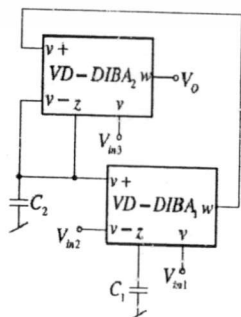


Fig. 3. VD-DIBA based MISO voltage-mode filter.

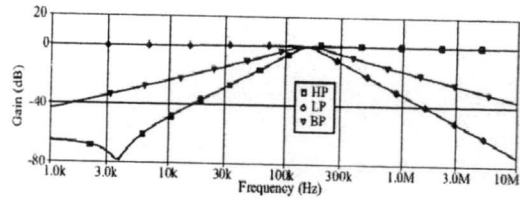


Fig. 4. Gain responses for HP, LP and BP functions.

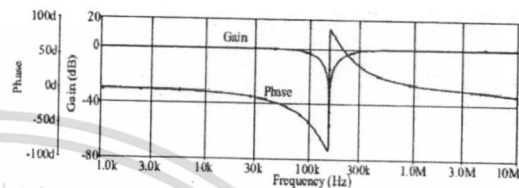


Fig. 5. Gain and phase responses for BR function.

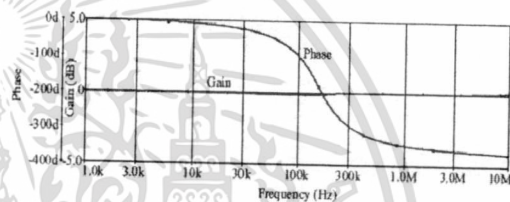


Fig. 6. Gain and phase responses for AP function.

- Inverting band pass (BP), if \$V_{in2} = V_{in3} = 0\$ (grounded) and \$V_{in1} = V_{in}\$ (connected to the input voltage source).
- Notch (BR), if \$V_{in2} = 0\$ (grounded) and \$V_{in1} = V_{in3} = V_{in}\$ (connected to the input voltage source).
- High pass (HP), if \$V_{in1} = V_{in2} = V_{in3} = V_{in}\$ (connected to the input voltage source).
- All pass (AP), if \$V_{in2} = 0\$ (grounded) and \$V_{in1} = 2V_{in3} = V_{in}\$ (connected to the input voltage source).

It is obvious from the above that a voltage inversion of the input signal is not required. Moreover, the type of the filter response can be selected by a digital method. As a certain drawback, the voltage amplifier with gain=2 is required for the all pass response. The pole frequency (\$\omega_0\$) and quality factor (Q) of each filter response can be expressed as

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4)$$

and

$$Q = \sqrt{\frac{C_1g_{m1}}{C_2g_{m2}}} \quad (5)$$

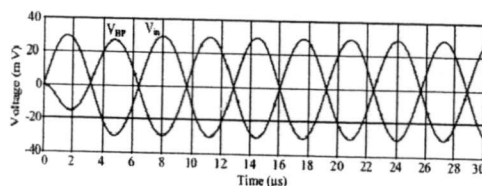


Fig. 7. Transient response for BP function.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014), <http://dx.doi.org/10.1016/j.aeue.2014.07.004>

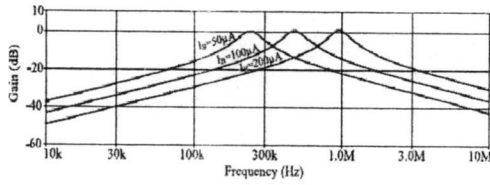


Fig. 8. BP responses for different values of I_b .

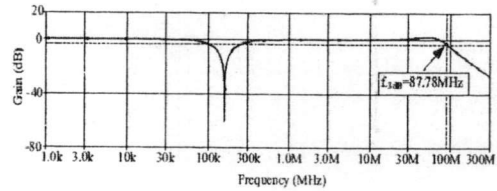


Fig. 9. -3 dB frequency range.

If $g_{m1} = 10I_{B1}$ as written in Eq. (2), the pole frequency and quality factor of the proposed circuit are

$$\omega_0 = 10 \sqrt{\frac{I_{B1} I_{B2}}{C_1 C_2}} \quad (6)$$

and

$$Q = \sqrt{\frac{C_2 I_{B1}}{C_1 I_{B2}}} \quad (7)$$

From Eqs. (6) and (7), it is found that the quality factor and pole frequency can be tuned electronically via bias currents. Considering Eqs. (6) and (7), currents I_{B1} and I_{B2} should be modified simultaneously in order to control the ω_0 without affecting the quality factor.

2.3. Circuit sensitivities

The relative sensitivities of the proposed circuit can be found as plus or minus 0.5:

$$S_{I_{B1}}^{\omega_0} = S_{I_{B2}}^{\omega_0} = \frac{1}{2}; \quad S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (8)$$

and

$$S_{I_{B1}}^{Q^*} = S_{I_{B2}}^{Q^*} = \frac{1}{2}; \quad S_{C_1}^{Q^*} = S_{C_2}^{Q^*} = -\frac{1}{2} \quad (9)$$

2.4. Analysis of non-ideal case

In practice, the influences of voltage tracking errors of the unity-value gain of internal differential voltage buffer, and also the parasitic terminal impedances of VD-DIBA [4] will affect the filter performance. In this Section, these parameters will be taken into account. For non-ideal voltage buffer, its model is as follows:

$$V_w = \beta^+ V_v - \beta^- V_z \quad (10)$$

Here β^+ and β^- are the voltage error gains from v and z terminals to w terminal. The influences of parasitic impedances of the v_+ and v_- terminal of VD-DIBA No. 2 and of v_- and v terminals of VD-DIBA No. 1 are negligible because of their connection to low-impedance

output w , or to the input voltage source. The most important parasitic impedances are resistive and capacitive parts affecting the z terminals of VD-DIBAs, acting in parallel to C_1 and C_2 . Let us denote them R_{V2-} , C_{V2-} , R_{V1+} , C_{V1+} , R_{z1} , C_{z1} , and R_{z2} , C_{z2} , respectively. Taking them into account together with Eq. (10), the output voltage will be modified to the more general form

$$V_o = \frac{\left[s^2 + s \left(\frac{G_{z1}}{C_1^*} + \frac{C_{z2}^*}{C_2^*} + \frac{g_{m2}}{C_2^*} \right) + \frac{G_{z1} G_{z2}}{C_1^* C_2^*} + \frac{C_{z1} g_{m2}}{C_1^* C_2^*} + \frac{\beta_1^- g_{m1} g_{m2}}{C_1^* C_2^*} \right] \beta_2^+ V_{in3} - \left(s \frac{g_{m2}}{C_2^*} + \frac{C_{z1} g_{m2}}{C_1^* C_2^*} \right) \beta_1^+ \beta_2^- V_{in1} - \frac{\beta_1^- \beta_2^- g_{m1} g_{m2}}{C_1^* C_2^*} V_{in2}}{s^2 + s \left(\frac{G_{z1}}{C_1^*} + \frac{C_{z2}^*}{C_2^*} + \frac{g_{m2}}{C_2^*} \right) + \frac{G_{z1} G_{z2}}{C_1^* C_2^*} + \frac{C_{z1} g_{m2}}{C_1^* C_2^*} + \frac{\beta_1^- g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (11)$$

where $C_1^* = C_1 + C_{z1}$, $C_2^* = C_2 + C_{z2} + C_{V1+} + C_{V2-}$, $G_{z1} = G_{z2} + G_{V1+} + G_{V2-}$ and

$$\omega_0^* = \sqrt{\frac{G_{z1} (C_{z2} + G_{V1+} + G_{V2-}) + G_{z1} g_{m2} + \beta_1^- g_{m1} g_{m2}}{(C_1 + C_{z1})(C_2 + C_{z2} + C_{V1+} + C_{V2-})}} \quad (12)$$

and

$$Q^* = \frac{1}{G_{z1} C_2^* + (G_{z2} + G_{V1+} + G_{V2-}) C_1^* + g_{m2} C_1^* + \sqrt{C_1^* C_2^* [G_{z1} (G_{z2} + G_{V1+} + G_{V2-}) + G_{z1} g_{m2} + \beta_1^- g_{m1} g_{m2}]}} \quad (13)$$

It should be mentioned that the stray/parasitic z -terminal capacitances are absorbed by the external grounded capacitors as they appear in shunt with them. However, the parasitic resistances R_{z1} and R_{z2} not only affect the ω_0 and Q by they also add parasitic zeros to the HP, BP, BR and AP transfer functions. The voltage buffer gains β^+ and β^- affect the gain of all the filter sections.

3. Simulation results

The performance of the proposed filter is verified using PSPICE. The VD-DIBA was implemented from commercial ICs as shown in Fig. 2. The DC power supply voltages are $\pm 5V$. The filter was designed with the following parameters of its components: $C_1 = C_2 = 1nF$, $I_{B1} = I_{B2} = 100 \mu A$ ($g_{m1} = g_{m2} = 1 mS$). The simulations

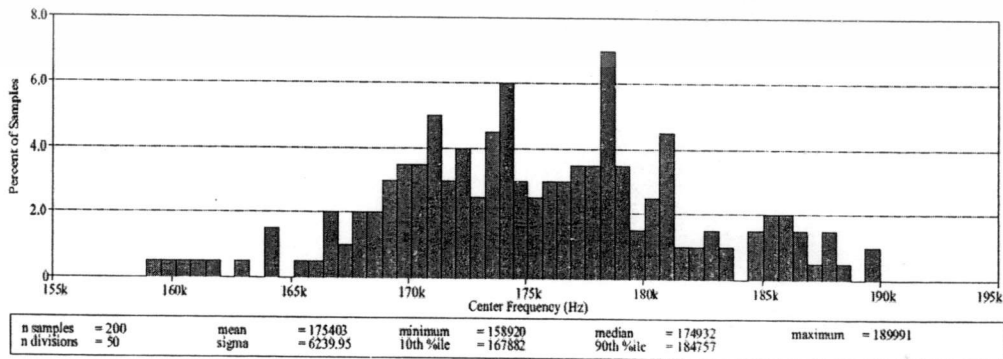


Fig. 10. Monte Carlo simulation.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014). <http://dx.doi.org/10.1016/j.aeue.2014.07.004>

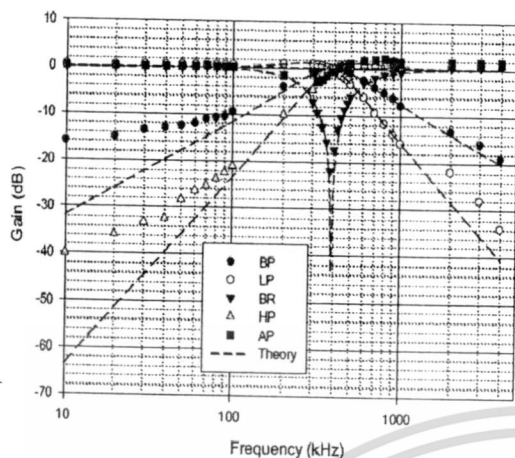


Fig. 11. Experimental BP, LP, BR, HP and AP filter characteristics of the proposed filter in Fig. 2.

yield the pole frequency of 156.31 kHz and the quality factor of 1, while the theoretical value of the pole frequency from Eq. (6) is 159.23 kHz (thus the deviation is 2.06%). This error comes from the influences of voltage tracking errors and parasitic terminal impedances of VD-DIBA as analyzed in Eq. (12). The results shown in Fig. 4 are the gain responses of low pass, high pass and band pass functions. With the same conditions, the gain and phase responses of BR and AP are respectively shown in Figs. 5 and 6. The proposed filter was excited by 30 mV/156 kHz sinusoidal signal. The transient response of V_{BP} is shown in Fig. 7. In order to control the ω_0 without affecting the quality factor, I_{B1} and I_{B2} are adjusted simultaneously. The ω_0 tuning is confirmed via the BP response in Fig. 8. By using $C_1 = 0.1$ nF and $C_2 = 1$ nF ($Q = 3.16$) and simultaneously varying $I_{B1} = I_{B2}$ with different values of 50 μ A, 100 μ A and 200 μ A, the simulated pole frequencies are 239 kHz, 478 kHz and 957 kHz, respectively. The useful frequency range is confirmed by BR response in Fig. 9. It is found that the -3 dB frequency range is about 87.78 MHz. The dependence of the pole frequency of the proposed filter on the tolerances of capacitances is checked by using a Monte Carlo analysis. The statistical results of a Monte Carlo analysis within 5% tolerances to all capacitors by using the Gaussian probability distribution and 200 trials are presented in Fig. 10. The standard deviation of the pole frequency of BP response is

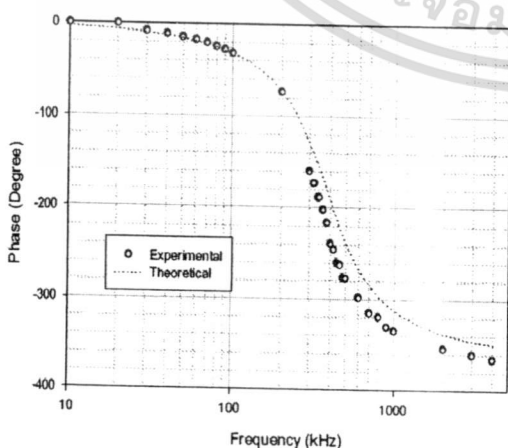
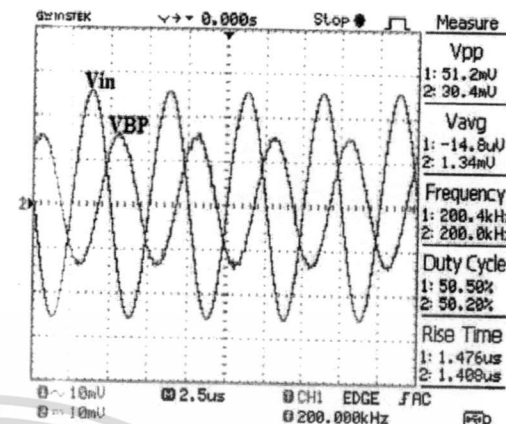
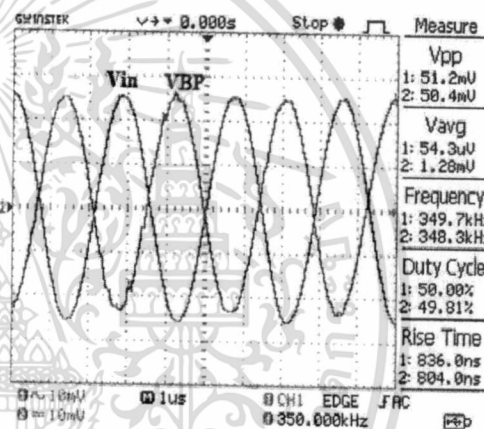


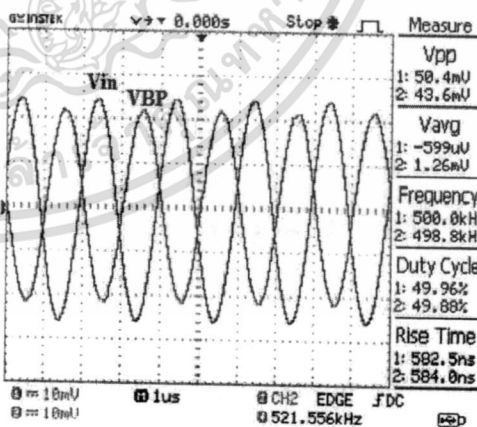
Fig. 12. Experimental phase characteristics of the AP filter.



(a)



(b)



(c)

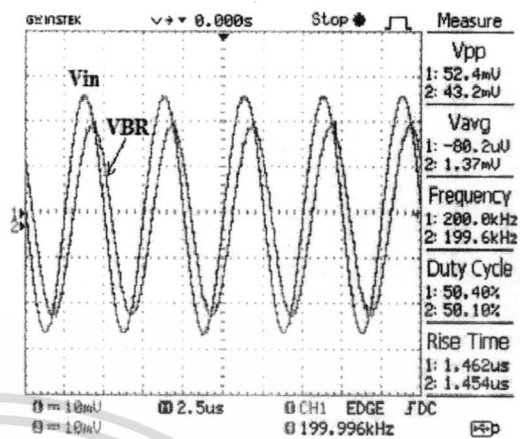
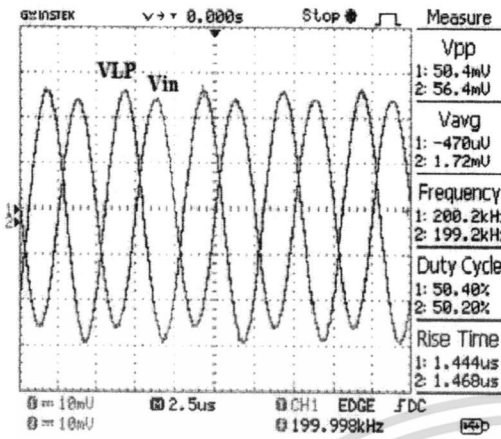
Fig. 13. Measured waveforms of V_{BP} and V_{in} for (a) $f = 200$ kHz, (b) $f = 350$ kHz and (c) $f = 500$ kHz.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014), <http://dx.doi.org/10.1016/j.aeu.2014.07.004>

เอก

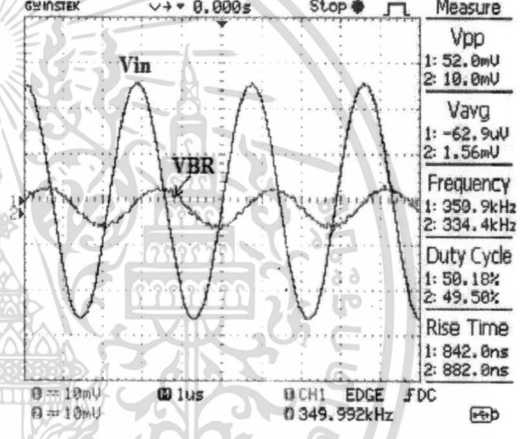
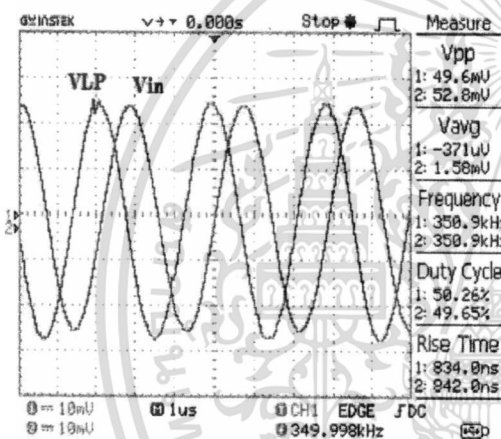
การคำ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



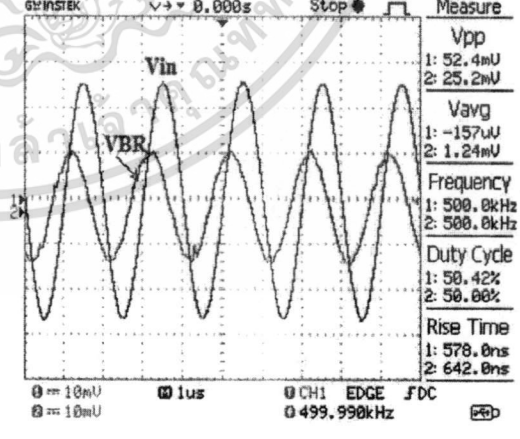
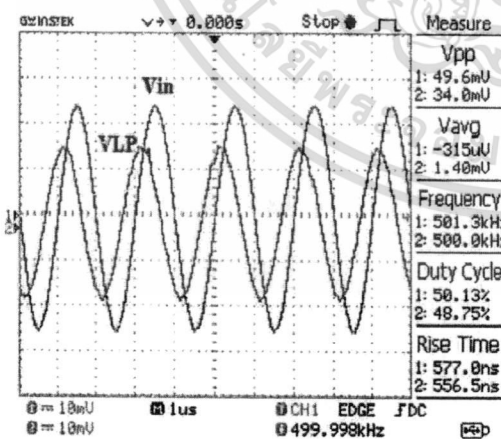
(a)

(a)



(b)

(b)



(c)

(c)

Fig. 14. Measured waveforms of V_{LP} and V_{in} for (a) $f=200$ kHz, (b) $f=350$ kHz and (c) $f=500$ kHz.

Fig. 15. Measured waveforms of V_{BR} and V_{in} for (a) $f=200$ kHz, (b) $f=350$ kHz and (c) $f=500$ kHz.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEÜ) (2014). <http://dx.doi.org/10.1016/j.aeu.2014.07.004>

เอกสาร

การค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

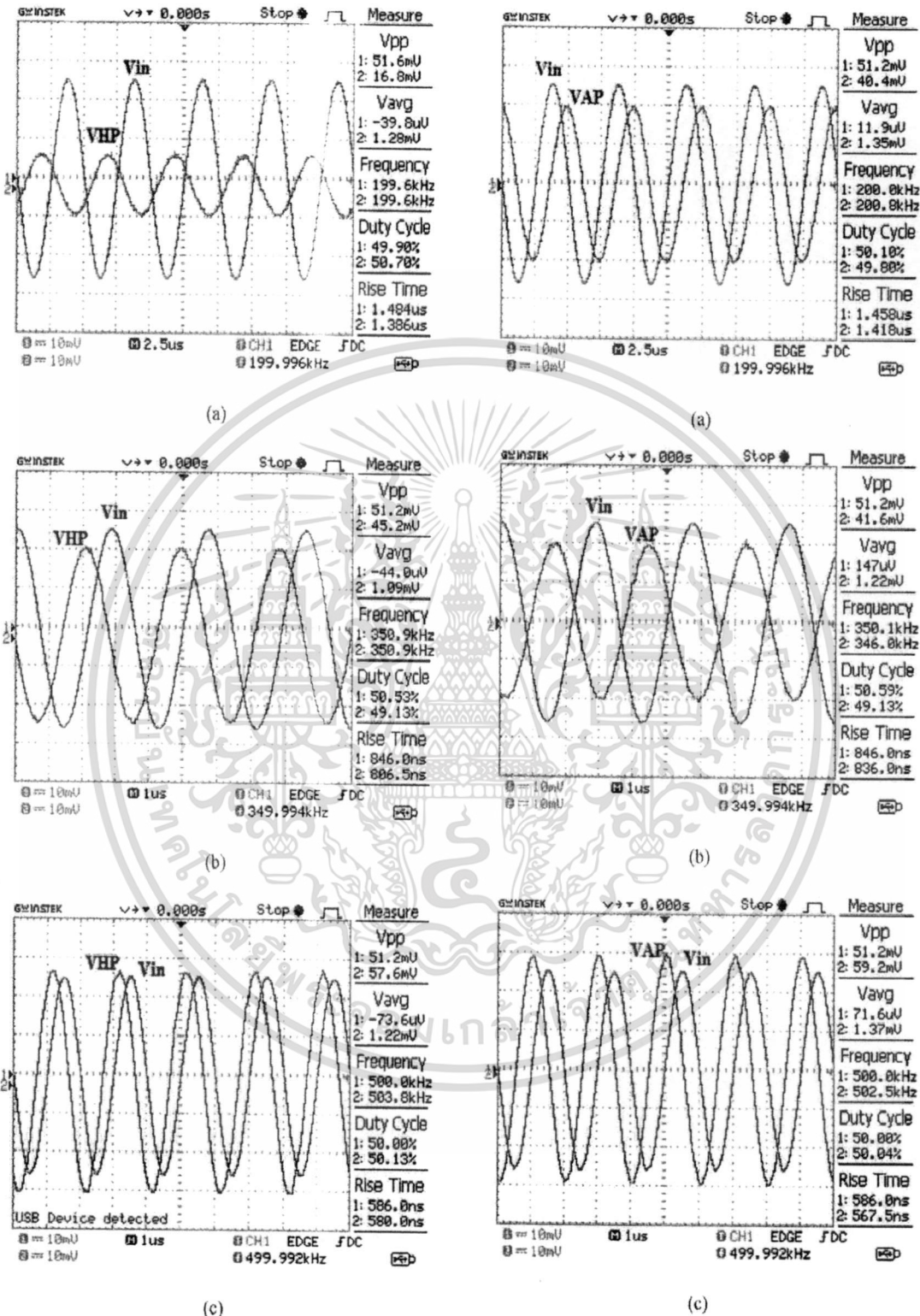


Fig. 16. Measured waveforms of V_{HP} and V_{in} for (a) $f = 200$ kHz, (b) $f = 350$ kHz and (c) $f = 500$ kHz.

Fig. 17. Measured waveforms of V_{AP} and V_{in} for (a) $f = 200$ kHz, (b) $f = 350$ kHz and (c) $f = 500$ kHz.

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors. Int J Electron Commun (AEU) (2014). <http://dx.doi.org/10.1016/j.aeue.2014.07.004>

เอก

การค้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6239 kHz. The higher and lower limits of pole frequency variation are 189.991 kHz and 158.920 kHz, respectively.

4. Experimental results

In addition to PSPICE simulation, the proposed filter has been also implemented from commercial integrated circuits according to Fig. 2 and measured. The proposed MISO filter was supplied with ± 5 VDC. It was designed with the following parameters of its components: $C_1 = C_2 = 1$ nF, $I_{B1} = I_{B2} = 250$ μ A. Fig. 11 shows the experimental frequency responses of the BP, LP, BR, HP and AP filters. The measured pole frequency of 350 kHz and the quality factor of 1 are obtained, while the theoretical value of the pole frequency from Eq. (6) is about 398 kHz (thus the deviation is 12.061%). This error comes from the influences of voltage tracking errors and parasitic terminal impedances of VD-DIBA as analyzed in Eq. (12). The experimental and theoretical phase responses of AP are shown in Fig. 12. To demonstrate the operation of the proposed filter in time domain, it was excited by 50mVp-p sinusoidal signal with three frequencies, 200 kHz, 350 kHz, and 500 kHz. The input and output voltage waveforms for BP, LP, BR, HP and AP filter types are respectively shown in Figs. 13–17.

5. Conclusions

The three-input single-output VD-DIBA-based biquadratic filter performing completely standard functions of low-pass, high-pass, band-pass, band-reject and all-pass types is proposed. The features of the circuit are that: (i) the quality factor and pole frequency can be electronically tuned via the input bias current, (ii) the circuit uses two VD-DIBAs and two grounded capacitors without any external resistors, which is suitable for on-chip implementation, (iii) the filter does not require voltage inversion of the input signal, (iv) the required type of the filter response can be selected, if necessary, by a proper selection of input signals via digital method, (v) the circuit provides high input and low output impedances, which is an ideal choice for voltage-mode cascading. The non-ideal analysis of the proposed circuit has been carried out, and the simulation results using PSpice as well as measurements on the filter prototype have confirmed its workability.

Acknowledgements

Research described in this paper has been financially supported by King Mongkut's Institute of Technology Ladkrabang (KMUTL) and also by the Project PRO-K217, University of Defence Brno.

References

- [1] Sedra AS, Smith KC. Microelectronic circuits. 3rd ed. Florida: Holt, Rinehart and Winston; 1991.
- [2] Minaei S. Electronically tunable current-mode universal biquad filter using dual-X current conveyors. *J Circuits Syst, Comput (JCS)* 2009;18: 665–80.
- [3] Ibrahim MA, Minaei S, Kuntman H. A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements. *AEU - Int J Electron Commun* 2005;59:311–8.
- [4] Myderrizi I, Minaei S, Yüce E. An electronically fine-tunable multi-input-single-output universal filter. *IEEE Trans Circuits Syst* 2011;58(11(6)):356–60.
- [5] Horng J-W. High output impedance current-mode universal biquadratic filters with five inputs using multi-output CCLs. *Microelectron J* 2011;42(5): 693–700.
- [6] Biolková D, Senani R, Biolková V, Kolka Z. Active elements for analog signal processing, classification, review and new proposals. *Radioengineering* 2008;17(4):15–32.
- [7] Chang C, Lee MS. Universal voltage-mode filter with three inputs and one output using three current conveyors and one voltage follower. *Electron Lett* 1994;30(25):2112–3.
- [8] Horng JW, Tsai CC, Lee MH. Novel universal voltage-mode biquad filter with three inputs and one output using only two current conveyors. *Int J Electron* 1996;80(4):543–6.
- [9] Chang CM. Multifunction biquadratic filters using current conveyors. *IEEE Trans Circuits Syst II* 1997;44(11):956–8.
- [10] Horng JW, Lee MH, Cheng HC, Chang CW. New CCII-based voltage-mode universal biquadratic filter. *Int J Electron* 1997;82(2):151–5.
- [11] Hou CL, Huang CC, Lan YS, Shaw JJ, Chang CM. Current mode and voltage mode universal biquads using a single current feedback amplifier. *Int J Electron* 1999;86(8):929–32.
- [12] Chang CM, Tu SH. Universal voltage-mode filter with four inputs and one output using two CCII+s. *Int J Electron* 1999;86(3):305–9.
- [13] Horng JW. Voltage-mode multifunction filter using one current feedback amplifier and one voltage follower. *Int J Electron* 2001;88(2):153–7.
- [14] Horng JW. High-input impedance voltage-mode universal biquadratic filter using three plus-type CCLs. *IEEE Trans Circuits Syst II* 2001;48(10): 996–7.
- [15] Horng JW, Chang CM, Chu JM. Voltage-mode universal biquadratic filter using single current-feedback amplifier. *IEICE Trans Fundam* 2002;85:1970–3.
- [16] Horng JW. High input impedance voltage-mode universal biquadratic filter using two OTAs and one CCII. *Int J Electron* 2003;90(3):153–7.
- [17] Chang CM, Chen HP. Universal capacitor-grounded voltage-mode filter with three inputs and a single output. *Int J Electron* 2003;90(6):401–6.
- [18] Horng JW. Voltage-mode universal biquadratic filter using two OTAs and two capacitors. *IEICE Trans Fundam* 2003;86A(2):411–3.
- [19] Horng JW. High input impedance voltage-mode universal biquadratic filters with three inputs using plus-type CCLs. *Int J Electron* 2004;91(8): 465–75.
- [20] Horng JW. Voltage-mode universal biquadratic filters using CCLs. *IEICE Trans Fundam* 2004;87A:406–9.
- [21] Shah NA, Rather M, Iqbal SZ. A novel voltage-mode universal filter using a single CFA. *Active Passive Electron Devices* 2005;1:183–8.
- [22] Shah NA, Malik MA. Voltage/current-mode universal filter using FTN and CFA. *Analog Integr Circuits Signal Process* 2005;45:197–203.
- [23] Chang CM, Chen HP. Single FDCCII-based tunable universal voltage-mode filter. *Circuits Syst Signal Process* 2005;24(2):221–7.
- [24] Horng JW. High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs. *IEEE Trans Circuits Syst II* 2007;54(8):649–52.
- [25] Kılınc S, Keskin AD, Çam U. Cascadable voltage-mode multifunction biquad employing single OTAs. *Frequenz* 2007;61:84–6.
- [26] Sağbas M, Koksul M. Voltage mode three input single output multifunction filters employing minimum number of components. *Frequenz* 2007;61:87–93.
- [27] Chen HP, Liao YZ. High-input and low-output impedance voltage-mode universal biquadratic filter using FDCCII. In: 9th International Conference on Solid-State and Integrated-Circuit Technology. 2008.
- [28] Kumngern M, Somduanyakanok M, Prommee P. High-input impedance voltage-mode multifunction filter with three-input single-output based on simple CMOS OTAs. *Int Symp Commun Inf Technol* 2008:426–31.
- [29] Chen HP. Voltage-mode FDCCII-based universal filters. *Int J Electron Commun (AEU)* 2009;63(9):320–3.
- [30] Herencsar N, Koton J, Vrba K. Single CCTA-based universal biquadratic filters employing minimum components. *Int J Comput Electr Eng* 2009;1(3): 309–12.
- [31] Tangsrirat W. Novel current-mode and voltage-mode universal biquad filters using single CFTA. *Indian J Eng Mater Sci* 2010;17(2):99–104.
- [32] Myderrizi I, Minaei S, Yüce E. DXCCII-based grounded inductance simulators and filter applications. *Microelectron J* 2011;42(9):1074–81.
- [33] Ranjan A, Paul SK. Voltage-mode universal biquad using CCII. *Active Passive Electron Compon* 2011 [Article ID 439052].
- [34] Tangsrirat W, Channumsin O. Voltage-mode multifunctional biquadratic filter using single DVCC and minimum number of passive elements. *Indian J Pure Appl Phys* 2011;49:703–7.
- [35] Horng JW, Hsu CH, Tseng CY. High input impedance voltage-mode universal biquadratic filters with three inputs using three CCs and grounding capacitors. *Radioengineering* 2012;21(1):290–6.
- [36] Satansup J, Tangsrirat W. Single VDTA-based voltage-mode electronically tunable universal filter. In: The 27th International Technical Conference on Circuits Systems, Computers and Communications. 2012.
- [37] Pathak JK, Singh AK, Senani R. New voltage mode universal filters using only two CDBAs. *ISRN Electron* 2013 [Article ID 987867].
- [38] Pushkar KL, Bhaskar DR, Prasad D. A new MISO-type voltage-mode universal biquad using single VD-DIBA. *ISRN Electron* 2013 [Article ID 478213].
- [39] Biolková D, Biolková V. First-order voltage-mode all-pass filter employing one active element and one grounded capacitor. *Analog Integr Circuits Signal Process* 2009;65(1):123–9.
- [40] Herencsar N, Minaei S, Koton J, Yüce E, Vrba K. New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA. *Analog Integr Circuits Signal Process* 2013;74(1):141–54.
- [41] [1228LT] – 100 MHz Current Feedback Amplifier with DC Gain Control. Linear Technology Corporation, www.linear.com
- [42] [1193LT] – Video Difference Amplifier – Linear Technology Corporation, www.linear.com

Please cite this article in press as: Ninsraku W, et al. Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors; *Int J Electron Commun (AEU)* (2014). <http://dx.doi.org/10.1016/j.aeue.2014.07.004>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติ ไอซี LT1228



LT1228

100MHz Current Feedback Amplifier with DC Gain Control

FEATURES

- Very Fast Transconductance Amplifier
Bandwidth: 75MHz
 $g_m = 10 \times I_{SET}$
Low THD: 0.2% at 30mV_{RMS} Input
Wide I_{SET} Range: 1µA to 1mA
- Very Fast Current Feedback Amplifier
Bandwidth: 100MHz
Slew Rate: 1000V/µs
Output Drive Current: 30mA
Differential Gain: 0.04%
Differential Phase: 0.1°
High Input Impedance: 25MΩ, 6pF
- Wide Supply Range: ±2V to ±15V
- Inputs Common Mode to Within 1.5V of Supplies
- Outputs Swing Within 0.8V of Supplies
- Supply Current: 7mA
- Available in 8-Lead PDIP and SO Packages

APPLICATIONS

- Video DC Restore (Clamp) Circuits
- Video Differential Input Amplifiers
- Video Keyer/Fader Amplifiers
- AGC Amplifiers
- Tunable Filters
- Oscillators

DESCRIPTION

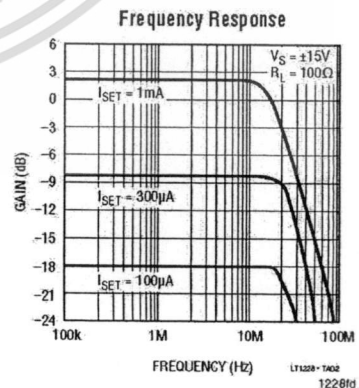
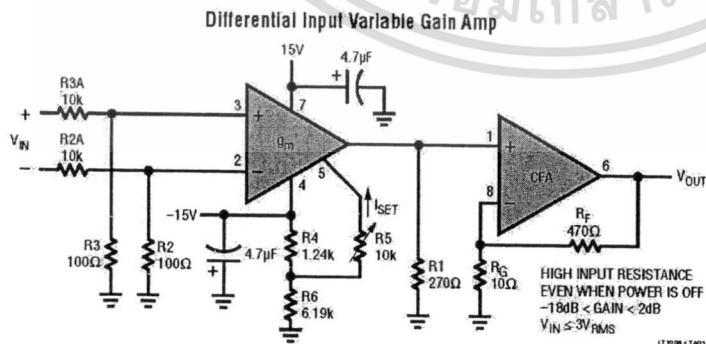
The LT*1228 makes it easy to electronically control the gain of signals from DC to video frequencies. The LT1228 implements gain control with a transconductance amplifier (voltage to current) whose gain is proportional to an externally controlled current. A resistor is typically used to convert the output current to a voltage, which is then amplified with a current feedback amplifier. The LT1228 combines both amplifiers into an 8-pin package, and operates on any supply voltage from 4V (±2V) to 30V (±15V). A complete differential input, gain controlled amplifier can be implemented with the LT1228 and just a few resistors.

The LT1228 transconductance amplifier has a high impedance differential input and a current source output with wide output voltage compliance. The transconductance, g_m , is set by the current that flows into Pin 5, I_{SET} . The small signal g_m is equal to ten times the value of I_{SET} and this relationship holds over several decades of set current. The voltage at Pin 5 is two diode drops above the negative supply, Pin 4.

The LT1228 current feedback amplifier has very high input impedance and therefore it is an excellent buffer for the output of the transconductance amplifier. The current feedback amplifier maintains its wide bandwidth over a wide range of voltage gains making it easy to interface the transconductance amplifier output to other circuitry. The current feedback amplifier is designed to drive low impedance loads, such as cables, with excellent linearity at high frequencies.

LT, LT, LTC, LTM, Linear Technology and the Linear logo are registered trademarks of Linear Technology Corporation. All other trademarks are the property of their respective owners.

TYPICAL APPLICATION



1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

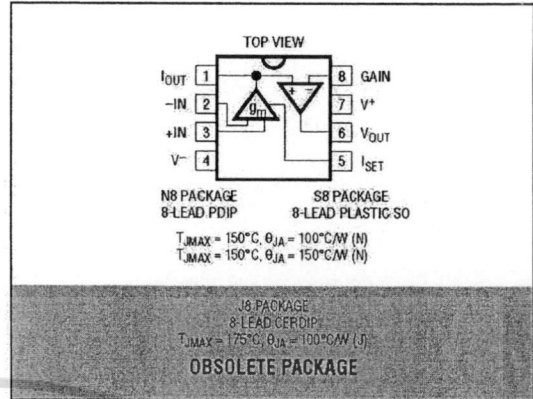
LT1228

ABSOLUTE MAXIMUM RATINGS

(Note 1)

Supply Voltage	±18V
Input Current, Pins 1, 2, 3, 5, 8 (Note 8)	±15mA
Output Short Circuit Duration (Note 2)	Continuous
Operating Temperature Range	
LT1228C	0°C to 70°C
LT1228I	-40°C to 85°C
LT1228M (OBSOLETE)	-55°C to 125°C
Storage Temperature Range	-65°C to 150°C
Junction Temperature	
Plastic Package	150°C
Ceramic Package (OBSOLETE)	175°C
Lead Temperature (Soldering, 10 sec)	300°C

PIN CONFIGURATION



ORDER INFORMATION

LEAD FREE FINISH	TAPE AND REEL	PART MARKING	PACKAGE DESCRIPTION	TEMPERATURE RANGE
	LT1228CN8#TRPBF	LT1228CN8	8-Lead Plastic DIP	0°C to 70°C
	LT1228IN8#TRPBF	LT1228IN8	8-Lead Plastic DIP	-40°C to 85°C
	LT1228CS8#PBF	1228	8-Lead Plastic SO	0°C to 70°C
	LT1228IS8#TRPBF	1228I	8-Lead Plastic SO	-40°C to 85°C
OBSOLETE PACKAGE				
	LT1228MJ8#TRPBF	LT1228MJ8	8-Lead CERDIP	-55°C to 125°C
	LT1228CJ8#TRPBF	LT1228CJ8	8-Lead CERDIP	0°C to 70°C

Consult LTC Marketing for parts specified with wider operating temperature ranges.
Consult LTC Marketing for information on nonstandard lead based finish parts.

For more information on lead free part marking, go to: <http://www.linear.com/leadfree/>
For more information on tape and reel specifications, go to: <http://www.linear.com/tapeandreel/>

ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. Current Feedback Amplifier, Pins 1, 8, $\pm 5\text{V} \leq V_S \leq \pm 15\text{V}$, $I_{SET} = 0\mu\text{A}$, $V_{CM} = 0\text{V}$ unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$T_A = 25^\circ\text{C}$	●	±3	±10	mV
	Input Offset Voltage Drift		●	10	±15	$\mu\text{V}/^\circ\text{C}$
I_{IN}^+	Noninverting Input Current	$T_A = 25^\circ\text{C}$	●	±0.3	±3	μA
			●		±10	μA
I_{IN}^-	Inverting Input Current	$T_A = 25^\circ\text{C}$	●	±10	±65	μA
			●		±100	μA
e_n	Input Noise Voltage Density	$f = 1\text{kHz}$, $R_F = 1\text{k}$, $R_G = 10\Omega$, $R_S = 0\Omega$		6		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 1\text{kHz}$, $R_F = 1\text{k}$, $R_G = 10\Omega$, $R_S = 10\text{k}$		1.4		$\text{pV}/\sqrt{\text{Hz}}$

1228I0

2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. Current Feedback Amplifier, Pins 1, 6, 8. $\pm 5\text{V} \leq V_S \leq \pm 15\text{V}$, $I_{SET} = 0\mu\text{A}$, $V_{CM} = 0\text{V}$ unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
R_{IN}	Input Resistance	$V_{IN} = \pm 13\text{V}, V_S = \pm 15\text{V}$ $V_{IN} = \pm 3\text{V}, V_S = \pm 5\text{V}$	● 2 ● 2	25 25		M Ω M Ω
C_{IN}	Input Capacitance (Note 3)	$V_S = \pm 5\text{V}$		6		pF
	Input Voltage Range	$V_S = \pm 15\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 5\text{V}, T_A = 25^\circ\text{C}$	● ± 13 ● ± 12	± 13.5		V V
			● ± 3 ● ± 2	± 3.5		V V
CMRR	Common Mode Rejection Ratio	$V_S = \pm 15\text{V}, V_{CM} = \pm 13\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 15\text{V}, V_{CM} = \pm 12\text{V}$ $V_S = \pm 5\text{V}, V_{CM} = \pm 3\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 5\text{V}, V_{CM} = \pm 2\text{V}$	● 55 ● 55 ● 55 ● 55	69		dB dB dB dB
	Inverting Input Current Common Mode Rejection	$V_S = \pm 15\text{V}, V_{CM} = \pm 10\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 15\text{V}, V_{CM} = \pm 12\text{V}$ $V_S = \pm 5\text{V}, V_{CM} = \pm 3\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 5\text{V}, V_{CM} = \pm 2\text{V}$	● ● ●	2.5 2.5	10 10 10 10	$\mu\text{A/V}$ $\mu\text{A/V}$ $\mu\text{A/V}$ $\mu\text{A/V}$
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2\text{V to } \pm 15\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 3\text{V to } \pm 15\text{V}$	● 60 ● 60	80		dB dB
	Noninverting Input Current Power Supply Rejection	$V_S = \pm 2\text{V to } \pm 15\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 3\text{V to } \pm 15\text{V}$	●	10	50 50	$\mu\text{A/V}$ $\mu\text{A/V}$
	Inverting Input Current Power Supply Rejection	$V_S = \pm 2\text{V to } \pm 15\text{V}, T_A = 25^\circ\text{C}$ $V_S = \pm 3\text{V to } \pm 15\text{V}$	●	0.1	5 5	$\mu\text{A/V}$ $\mu\text{A/V}$
A_v	Large-Signal Voltage Gain	$V_S = \pm 15\text{V}, V_{OUT} = \pm 10\text{V}, R_{LOAD} = 1\text{k}$ $V_S = \pm 5\text{V}, V_{OUT} = \pm 2\text{V}, R_{LOAD} = 150\Omega$	● .55 ● .55	65		dB dB
R_{OL}	Transresistance, $\Delta V_{OUT}/\Delta I_{IN}$	$V_S = \pm 15\text{V}, V_{OUT} = \pm 10\text{V}, R_{LOAD} = 1\text{k}$ $V_S = \pm 5\text{V}, V_{OUT} = \pm 2\text{V}, R_{LOAD} = 150\Omega$	● 100 ● 100	200 200		K Ω K Ω
V_{OUT}	Maximum Output Voltage Swing	$V_S = \pm 15\text{V}, R_{LOAD} = 400\Omega, T_A = 25^\circ\text{C}$ $V_S = \pm 5\text{V}, R_{LOAD} = 150\Omega, T_A = 25^\circ\text{C}$	● ± 12 ● ± 10 ● ± 3 ● ± 2.5	± 13.5		V V V V
I_{OUT}	Maximum Output Current	$R_{LOAD} = 0\Omega, T_A = 25^\circ\text{C}$	● 30 ● 25	65	125 125	mA mA
I_S	Supply Current	$V_{OUT} = 0\text{V}, I_{SET} = 0\text{V}$	●	6	11	mA
SR	Slew Rate (Notes 4 and 6)	$T_A = 25^\circ\text{C}$		300	500	V/ μs
SR	Slew Rate	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 400\Omega$			3500	V/ μs
t_r	Rise Time (Notes 5 and 6)	$T_A = 25^\circ\text{C}$		10	20	ns
BW	Small-Signal Bandwidth	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 100\Omega$		100		MHz
t_r	Small-Signal Rise Time	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 100\Omega$		3.5		ns
	Propagation Delay	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 100\Omega$		3.5		ns
	Small-Signal Overshoot	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 100\Omega$		15		%
t_s	Settling Time	0.1%, $V_{OUT} = 10\text{V}, R_F = 1\text{k}, R_G = 1\text{k}, R_L = 1\text{k}$		45		ns
	Differential Gain (Note 7)	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 1\text{k}$		0.01		%
	Differential Phase (Note 7)	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 1\text{k}$		0.01		DEG
	Differential Gain (Note 7)	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 150\Omega$		0.04		%
	Differential Phase (Note 7)	$V_S = \pm 15\text{V}, R_F = 750\Omega, R_G = 750\Omega, R_L = 150\Omega$		0.1		DEG

LT1228

ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. Transconductance Amplifier, Pins 1, 2, 3, 5. $\pm 5\text{V} \leq V_S \leq \pm 15\text{V}$, $I_{SET} = 100\mu\text{A}$, $V_{CM} = 0\text{V}$ unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$I_{SET} = 1\text{mA}$, $T_A = 25^\circ\text{C}$	●	±0.5	±5	mV	
	Input Offset Voltage Drift		●	10	±10	μV/°C	
I_{OS}	Input Offset Current	$T_A = 25^\circ\text{C}$	●	40	200	nA	
I_B	Input Bias Current	$T_A = 25^\circ\text{C}$	●	0.4	500	nA	
e_n	Input Noise Voltage Density	$f = 1\text{kHz}$		20		nV/√Hz	
R_{IN}	Input Resistance-Differential Mode	$V_{IN} = \pm 30\text{mV}$	●	30	200	kΩ	
	Input Resistance-Common Mode	$V_S = \pm 15\text{V}$, $V_{CM} = \pm 12\text{V}$ $V_S = \pm 5\text{V}$, $V_{CM} = \pm 2\text{V}$	●	50	1000	MΩ	
C_{IN}	Input Capacitance			3		pF	
	Input Voltage Range	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$ $V_S = \pm 15\text{V}$	●	±13	±14	V	
CMRR	Common Mode Rejection Ratio	$V_S = \pm 15\text{V}$, $V_{CM} = \pm 13\text{V}$, $T_A = 25^\circ\text{C}$	●	±2	±4	V	
		$V_S = \pm 15\text{V}$, $V_{CM} = \pm 12\text{V}$	●	60	100	dB	
		$V_S = \pm 5\text{V}$, $V_{CM} = \pm 3\text{V}$, $T_A = 25^\circ\text{C}$ $V_S = \pm 5\text{V}$, $V_{CM} = \pm 2\text{V}$	●	60	100	dB	
PSRR	Power-Supply Rejection Ratio	$V_S = \pm 2\text{V}$ to $\pm 15\text{V}$, $T_A = 25^\circ\text{C}$	●	60	100	dB	
		$V_S = \pm 3\text{V}$ to $\pm 15\text{V}$	●	60	100	dB	
g_m	Transconductance	$I_{SET} = 100\mu\text{A}$, $I_{OUT} = \pm 30\mu\text{A}$, $T_A = 25^\circ\text{C}$		0.75	1.00	1.25	μA/mV
	Transconductance Drift		●	-0.33		%/°C	
I_{OUT}	Maximum Output Current	$I_{SET} = 100\mu\text{A}$	●	70	100	130	μA
I_{OL}	Output Leakage Current	$I_{SET} = 0\mu\text{A}$ (+ I_{IN} of GFA), $T_A = 25^\circ\text{C}$	●	0.3	3	10	μA
V_{OUT}	Maximum Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = \infty$ $V_S = \pm 5\text{V}$, $R_L = \infty$	●	±13	±14	V	
R_O	Output Resistance	$V_S = \pm 15\text{V}$, $V_{OUT} = \pm 13\text{V}$ $V_S = \pm 5\text{V}$, $V_{OUT} = \pm 3\text{V}$	●	2	8		MΩ
	Output Capacitance (Note 3)	$V_S = \pm 5\text{V}$	●	2	8		MΩ
I_S	Supply Current, Both Amps	$I_{SET} = 1\text{mA}$	●	6		pF	
THD	Total Harmonic Distortion	$V_{IN} = 30\text{mV}_{RMS}$ at 1kHz, $R_I = 100\text{k}$		0.2	15		mA
BW	Small-Signal Bandwidth	$R_I = 50\Omega$, $I_{SET} = 500\mu\text{A}$		80			%
t_r	Small-Signal Rise Time	$R_I = 50\Omega$, $I_{SET} = 500\mu\text{A}$, 10% to 90%		5			MHz
	Propagation Delay	$R_I = 50\Omega$, $I_{SET} = 500\mu\text{A}$, 50% to 50%		5			ns

Note 1: Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. Exposure to any Absolute Maximum Rating condition for extended periods may affect device reliability and lifetime.

Note 2: A heat sink may be required depending on the power supply voltage.

Note 3: This is the total capacitance at Pin 1. It includes the input capacitance of the current feedback amplifier and the output capacitance of the transconductance amplifier.

Note 4: Slew rate is measured at $\pm 5\text{V}$ on a $\pm 10\text{V}$ output signal while operating on $\pm 15\text{V}$ supplies with $R_F = 1\text{k}$, $R_G = 110\Omega$ and $R_L = 400\Omega$. The slew rate is much higher when the input is overdriven, see the Applications Information section.

Note 5: Rise time is measured from 10% to 90% on a $\pm 500\text{mV}$ output signal while operating on $\pm 15\text{V}$ supplies with $R_F = 1\text{k}$, $R_G = 110\Omega$ and $R_L = 100\Omega$. This condition is not the fastest possible, however, it does guarantee the internal capacitances are correct and it makes automatic testing practical.

Note 6: AC parameters are 100% tested on the ceramic and plastic DIP packaged parts (J and N suffix) and are sample tested on every lot of the SO packaged parts (S suffix).

Note 7: NTSC composite video with an output level of 2V.

Note 8: Back to back 6V Zener diodes are connected between Pins 2 and 3 for ESD protection.

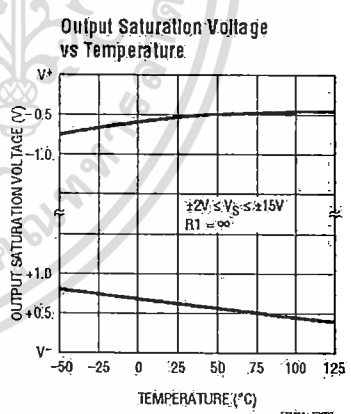
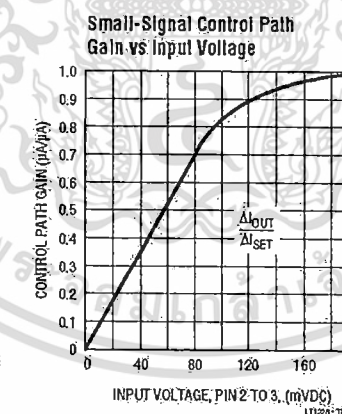
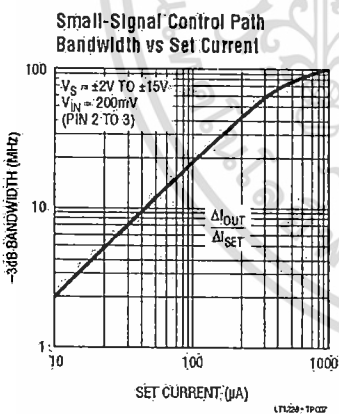
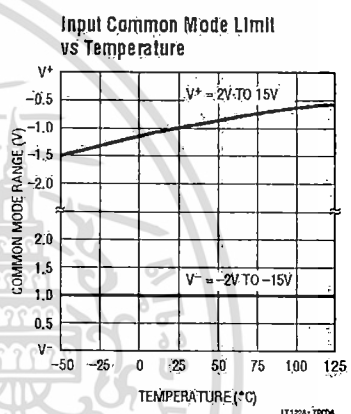
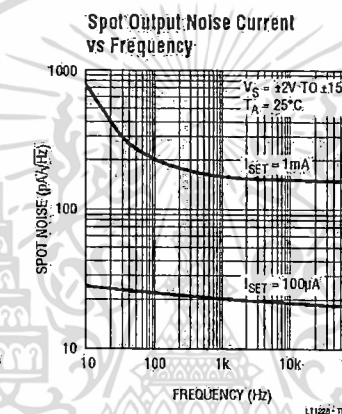
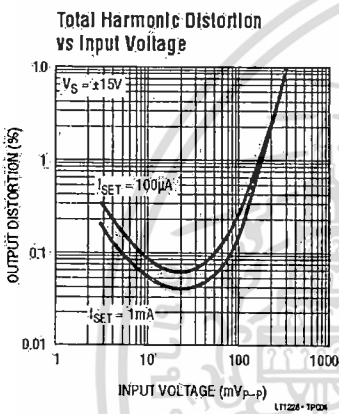
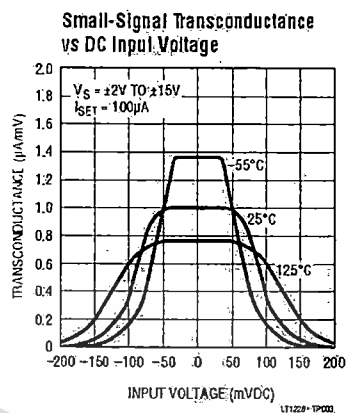
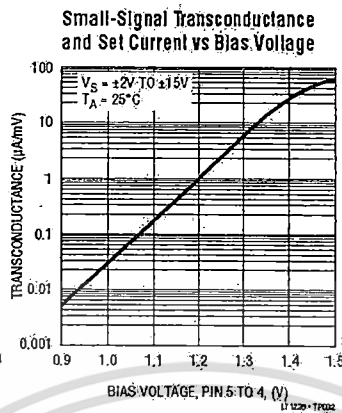
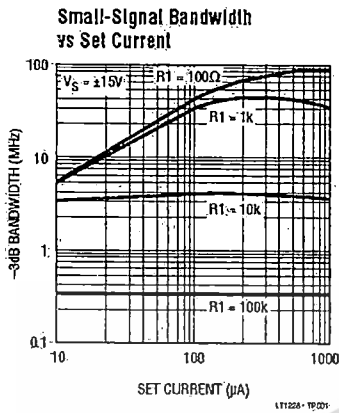
1228ld

4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

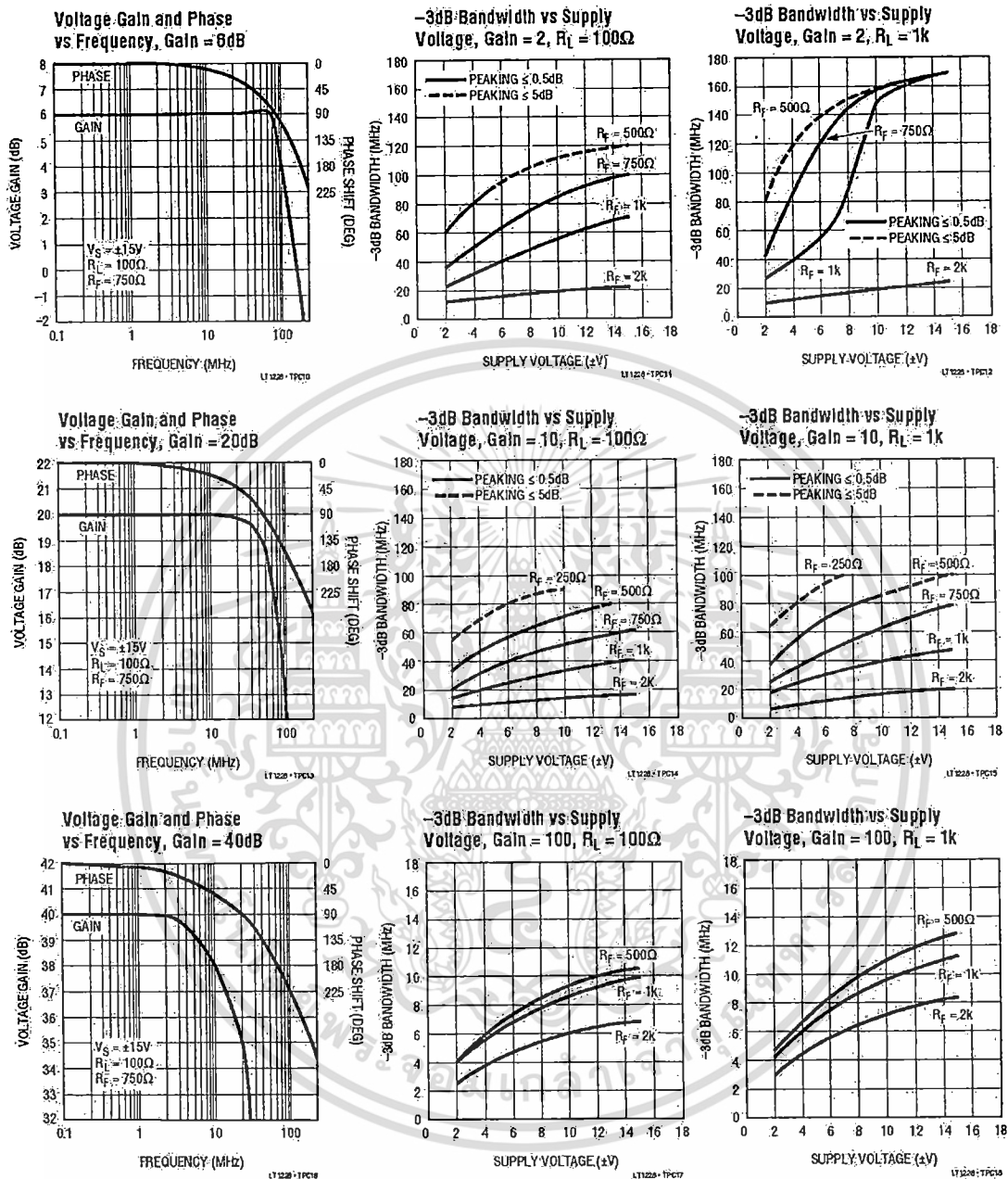
TYPICAL PERFORMANCE CHARACTERISTICS Transconductance Amplifier, Pins 1, 2, 3, 5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

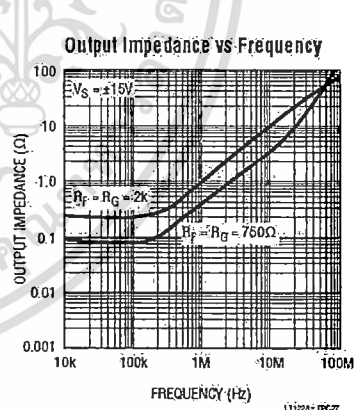
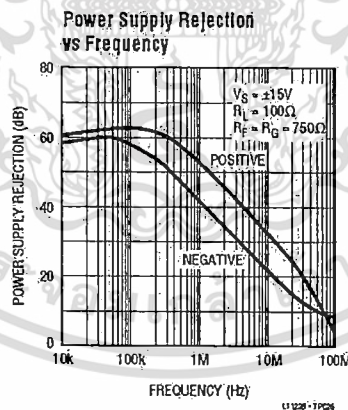
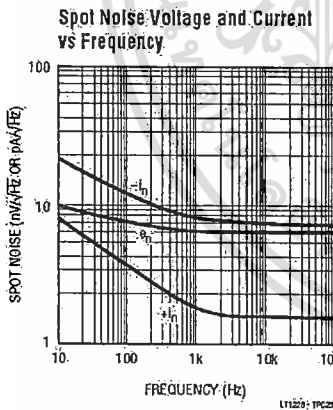
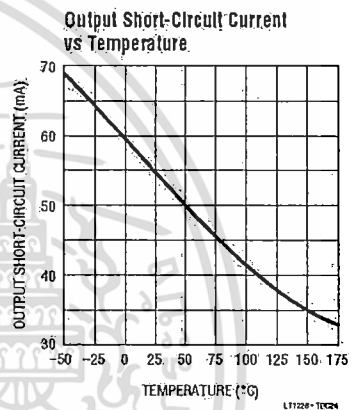
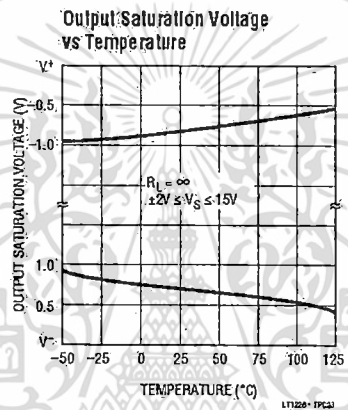
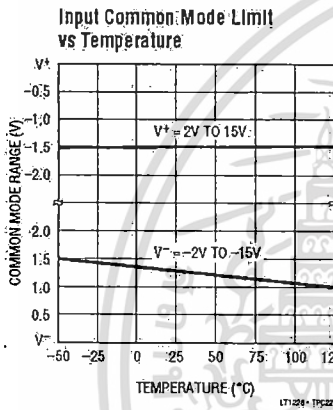
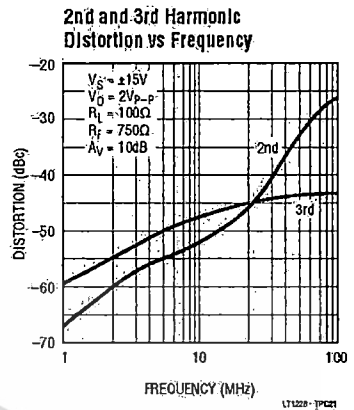
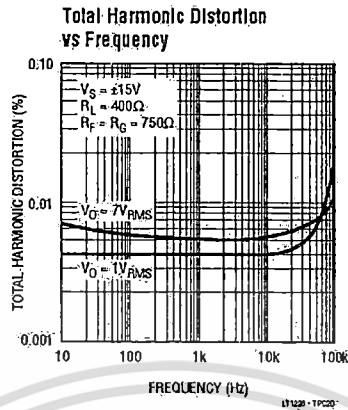
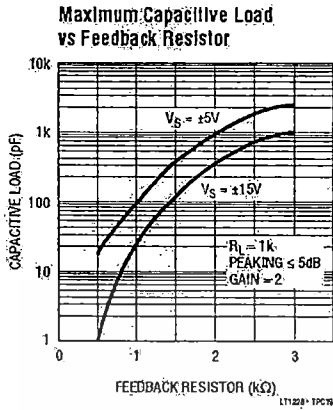
LT1228

TYPICAL PERFORMANCE CHARACTERISTICS Transconductance Amplifier, Pins 1, 8, 9



1228fd

TYPICAL PERFORMANCE CHARACTERISTICS Transconductance Amplifier, Pins 1, 8, 8



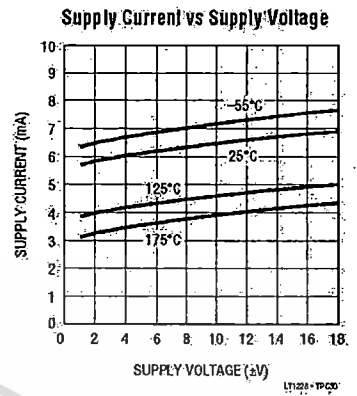
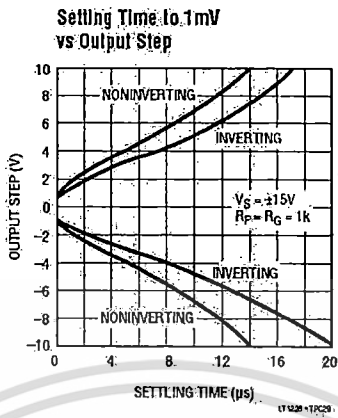
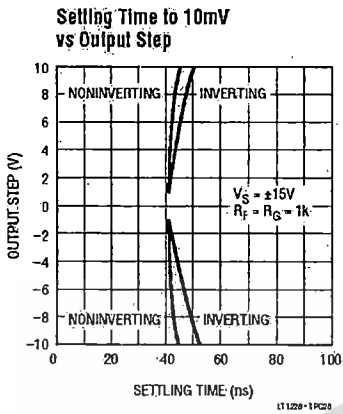
12281d



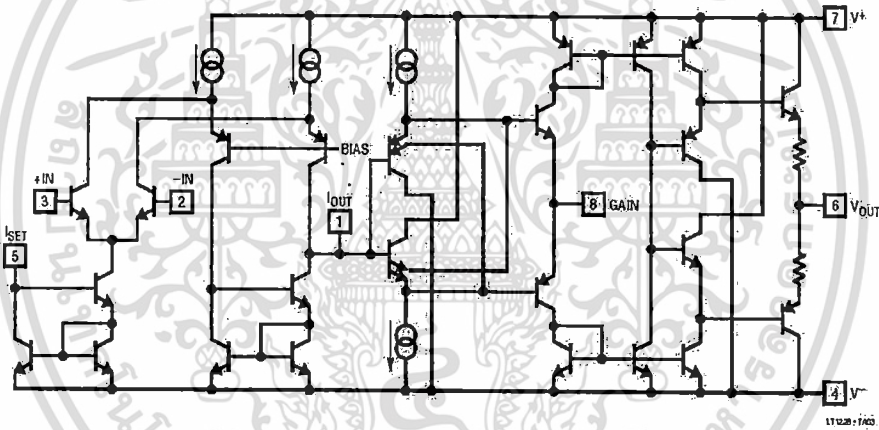
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1228

TYPICAL PERFORMANCE CHARACTERISTICS Current Feedback Amplifier, Pins 1, 6, 8



SIMPLIFIED SCHEMATIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติ ไอซี LT1193



LT1193

Video Difference Amplifier

FEATURES

- Differential or Single-Ended Gain Block (Adjustable)
- -3dB Bandwidth, $A_V = \pm 2$: 80MHz
- Slew Rate: 500V/ μ s
- Low Cost
- Output Current: ± 50 mA
- Settling Time: 180ns to 0.1%
- CMRR at 10MHz: > 40dB
- Differential Gain Error: 0.2%
- Differential Phase Error: 0.08°
- Single 5V Operation
- Drives Cables Directly
- Output Shutdown

APPLICATIONS

- Line Receivers
- Video Signal Processing
- Cable Drivers
- Oscillators
- Tape and Disc Drive Systems

DESCRIPTION

The LT[®]1193 is a video difference amplifier optimized for operation on ± 5 V and a single 5V supply. This versatile amplifier features uncommitted high input impedance (+) and (-) inputs, and can be used in differential or single-ended configurations. Additionally, a second set of inputs give gain adjustment and DC control to the differential amplifier.

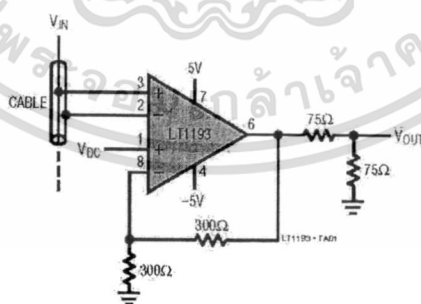
The LT1193's high slew rate, 500V/ μ s, wide bandwidth, 80MHz, and ± 50 mA output current make it ideal for driving cables directly. The shutdown feature reduces the power dissipation to a mere 15mW and allows multiple amplifiers to drive the same cable.

The LT1193 is available in 8-pin PDIP and SO packages.

LTC and LT are registered trademarks of Linear Technology Corporation.

TYPICAL APPLICATION

Cable Sense Amplifier for Loop Through Connections with DC Adjust



1193b



1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1193

ABSOLUTE MAXIMUM RATINGS

(Note 1)

Total Supply Voltage (V^+ to V^-)	18V
Differential Input Voltage	$\pm 6V$
Input Voltage	$\pm V_S$
Output Short-Circuit Duration (Note 2)	Continuous
Operating Temperature Range	
LT1193M (OBSOLETE)	$-55^\circ C$ to $125^\circ C$
LT1193C	$0^\circ C$ to $70^\circ C$
LT1193I	$-40^\circ C$ to $85^\circ C$
Maximum Temperature	$150^\circ C$
Storage Temperature Range	$-65^\circ C$ to $150^\circ C$
Lead Temperature (Soldering, 10 sec)	$300^\circ C$

PACKAGE/ORDER INFORMATION

<p>N8 PACKAGE 8-LEAD PDIP</p> <p>S8 PACKAGE 8-LEAD PLASTIC SO</p> <p>$T_{JMAX} = 150^\circ C, \theta_{JA} = 100^\circ C/W$ (N8) $T_{JMAX} = 150^\circ C, \theta_{JA} = 150^\circ C/W$ (S8)</p> <p>S8 PACKAGE 8-LEAD CERDIP $T_{JMAX} = 150^\circ C, \theta_{JA} = 100^\circ C/W$</p> <p>OBSOLETE PACKAGE Consult the N8 or S8 Packages for Alternate Source.</p>	ORDER PART NUMBER
	LT1193CN8 LT1193CS8 LT1193IS8
	S8 PART MARKING
	1193 1193I
	LT1193MJ8 LT1193CJ8

Consult LTC Marketing for parts specified with wider operating temperature ranges.

ELECTRICAL CHARACTERISTICS

$V_S = \pm 5V, V_{REF} = 0V, R_{FB1} = 900\Omega$ from Pins 6 to 8, $R_{FB2} = 100\Omega$ from Pin 8 to ground, $R_L = R_{FB1} + R_{FB2} = 1k$ (Note 3), $T_A = 25^\circ C, C_L \leq 10pF$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193M/C/I			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	Both Inputs (Note 4) All Packages		2	12	mV
I_{OS}	Input Offset Current	Either Input		0.2	3	μA
I_B	Input Bias Current	Either Input		± 0.5	± 3.5	μA
e_n	Input Noise Voltage	$f_0 = 10kHz$		50		nV/ \sqrt{Hz}
i_n	Input Noise Current	$f_0 = 10kHz$		4		pA/ \sqrt{Hz}
R_{IN}	Input Resistance	Either Input		100		k Ω
C_{IN}	Input Capacitance	Either Input		2		pF
$V_{IN(LIM)}$	Input Voltage Limit	(Note 5)		1.3		V
	Input Voltage Range		-2.5		3.5	V
CMRR	Common Mode Rejection Ratio	$V_{CM} = -2.5V$ to $3.5V$	60	75		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.375V$ to $\pm 8V$	60	75		dB
V_{OUT}	Output Voltage Swing	$V_S = \pm 5V, R_L = 1k$ $V_S = \pm 8V, R_L = 1k$ $V_S = \pm 8V, R_L = 100\Omega$	± 3.8 ± 6.8 6.4	± 4 ± 7 6.6		V V V
G_E	Gain Error	$V_O = \pm 3V, R_L = 1k$ $R_L = 100\Omega$		0.1 0.1	1.0 1.2	% %
SR	Slew Rate	$V_O = \pm 2V, R_L = 300\Omega$ (Notes 6, 11)	350	500		V/ μs
FPBW	Full-Power Bandwidth	$V_O = 6V_{p-p}$ (Note 7)	18.5	26.5		MHz
BW	Small-Signal Bandwidth			9		MHz
t_r, t_f	Rise Time, Fall Time	$A_V = 50, V_O = \pm 1.5V, 20\%$ to 80% (Note 11)	110	160	210	ns
t_{PD}	Propagation Delay	$R_L = 1k, V_O = \pm 125mV, 50\%$ to 50%		15		ns
	Overshoot	$V_O = \pm 50mV$		0		%
t_s	Settling Time	3V Step, 0.1% (Note 8)		180		ns
Diff A_V	Differential Gain	$R_L = 150\Omega, A_V = 2$ (Note 9)		0.2		%
Diff Ph	Differential Phase	$R_L = 150\Omega, A_V = 2$ (Note 9)		0.08		Deg p.p

1193b

2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1193

ELECTRICAL CHARACTERISTICS

$V_S = \pm 5V$, $V_{REF} = 0V$, $R_{FB1} = 900\Omega$ from Pins 6 to 8, $R_{FB2} = 100\Omega$ from Pin 8 to ground, $R_L = R_{FB1} + R_{FB2} = 1k$ (Note 3), $T_A = 25^\circ C$, $C_L \leq 10pF$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193M/C/I			UNITS
			MIN	TYP	MAX	
I_S	Supply Current			35	43	mA
	Shutdown Supply Current	Pin 5 at V^-		1.3	2	mA
I_{SHDN}	Shutdown Pin Current	Pin 5 at V^-		20	50	μA
t_{ON}	Turn On Time	Pin 5 from V^- to Ground, $R_L = 1k$		300		ns
t_{OFF}	Turn-Off Time	Pin 5 from Ground to V^- , $R_L = 1k$		200		ns

$V_S^+ = 5V$, $V_S^- = 0V$, $V_{REF} = 2.5V$, $R_{FB1} = 900\Omega$ from Pins 6 to 8, $R_{FB2} = 100\Omega$ from Pin 8 to V_{REF} , $R_L = R_{FB1} + R_{FB2} = 1k$ (Note 3), $T_A = 25^\circ C$, $C_L \leq 10pF$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193M/C/I			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	Both Inputs (Note 4) All Packages		3	15	mV
I_{OS}	Input Offset Current	Either Input		0.2	3	μA
I_B	Input Bias Current	Either Input		± 0.5	± 3.5	μA
	Input Voltage Range			2	3.5	V
CMRR	Common Mode Rejection Ratio	$V_{CM} = 2V$ to $3.5V$		55	70	dB
V_{OUT}	Output Voltage Swing	$R_L = 100\Omega$ to Ground	V_{OUT} High	3.6	3.8	V
			V_{OUT} Low		0.25	0.4
SR	Slew Rate	$V_O = 1V$ to $3V$		250		V/ μs
BW	Small-Signal Bandwidth			8		MHz
I_S	Supply Current			32	40	mA
	Shutdown Supply Current	Pin 5 at V^-		1.3	2	mA
I_{SHDN}	Shutdown Pin Current	Pin 5 at V^-		20	50	μA

The \bullet denotes the specifications which apply over the full operating temperature range of $-55^\circ C \leq T_A \leq 125^\circ C$. $V_S = \pm 5V$, $V_{REF} = 0V$, $R_{FB1} = 900\Omega$ from Pins 6 to 8, $R_{FB2} = 100\Omega$ from Pin 8 to ground, $R_L = R_{FB2} = 1k$ (Note 3), $C_L \leq 10pF$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193M			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage		\bullet	2	16	mV
$\Delta V_{OS}/\Delta T$	Input V_{OS} Drift		\bullet	20		$\mu V/^\circ C$
I_{OS}	Input Offset Current		\bullet	0.8	5	μA
I_B	Input Bias Current		\bullet	± 1	± 5.5	μA
	Input Voltage Range		\bullet	-2.5	3.5	V
CMRR	Common Mode Rejection Ratio	$V_{CM} = -2.5V$ to $3.5V$	\bullet	53	70	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.375V$ to $\pm 5V$	\bullet	53	70	dB
V_{OUT}	Output Voltage Swing	$R_L = 1k$	\bullet	3.6	4	V
		$V_S = \pm 8V$, $R_L = 100\Omega$	\bullet	8	6.5	
G_E	Gain Error	$V_O = \pm 3V$, $R_L = 1k$	\bullet	0.2	1.2	%
I_S	Supply Current		\bullet	35	43	mA
	Shutdown Supply Current	Pin 5 at V^- (Note 10)	\bullet	1.3	2.2	mA
I_{SHDN}	Shutdown Pin Current	Pin 5 at V^-	\bullet	20		μA

1193b



3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1193

ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over the full operating temperature range of $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, $V_S = \pm 5\text{V}$, $V_{\text{REF}} = 0\text{V}$, $R_{\text{FB1}} = 900\Omega$ from Pins 6 to 8, $R_{\text{FB2}} = 100\Omega$ from Pin 8 to ground, $R_L = R_{\text{FB1}} + R_{\text{FB2}} = 1\text{k}$ (Note 3), $C_L \leq 10\text{pF}$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193I			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	SO-8 Package	●	2	20	mV
$\Delta V_{\text{OS}}/\Delta T$	Input V_{OS} Drift		●	20		$\mu\text{V}/^{\circ}\text{C}$
I_{OS}	Input Offset Current		●	0.8	5	μA
I_{B}	Input Bias Current		●	± 1	± 5.5	μA
	Input Voltage Range		●	-2.5	3.5	V
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = -2.5\text{V}$ to 3.5V	●	53	70	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.375\text{V}$ to $\pm 5\text{V}$	●	53	70	dB
V_{OUT}	Output Voltage Swing	$R_L = 1\text{k}$	●	3.6	4	V
		$V_S = \pm 8\text{V}$, $R_L = 100\Omega$	●	.6	6.5	
G_E	Gain Error	$V_D = \pm 3\text{V}$, $R_L = 1\text{k}$	●	0.2	1.2	%
I_S	Supply Current		●	35	43	mA
	Shutdown Supply Current	Pin 5 at V^- (Note 10)	●	1.3	2.2	mA
I_{SHDN}	Shutdown Pin Current	Pin 5 at V^-	●	20		μA

The ● denotes the specifications which apply over the full operating temperature range of $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$, $V_S = \pm 5\text{V}$, $V_{\text{REF}} = 0\text{V}$, $R_{\text{FB1}} = 900\Omega$ from Pins 6 to 8, $R_{\text{FB2}} = 100\Omega$ from Pin 8 to ground, $R_L = R_{\text{FB1}} + R_{\text{FB2}} = 1\text{k}$ (Note 3), $C_L \leq 10\text{pF}$, Pin 5 open circuit, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	LT1193C			UNITS
			MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	NS Package SO-8 Package	●	2	14 20	mV mV
$\Delta V_{\text{OS}}/\Delta T$	Input V_{OS} Drift		●	20		$\mu\text{V}/^{\circ}\text{C}$
I_{OS}	Input Offset Current		●	0.2	3.5	μA
I_{B}	Input Bias Current		●	± 0.5	± 4	μA
	Input Voltage Range		●	-2.5	3.5	V
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = -2.5\text{V}$ to 3.5V	●	55	70	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.375\text{V}$ to $\pm 5\text{V}$	●	55	70	dB
V_{OUT}	Output Voltage Swing	$R_L = 1\text{k}$	●	3.7	4	V
		$R_L = 100\Omega$	●	6.2	6.6	V
G_E	Gain Error	$V_D = \pm 3\text{V}$, $R_L = 1\text{k}$	●	0.2	1.2	%
I_S	Supply Current		●	35	43	mA
	Shutdown Supply Current	Pin 5 at V^- (Note 10)	●	1.3	2.1	mA
I_{SHDN}	Shutdown Pin Current	Pin 5 at V^-	●	20		μA

Note 1: Absolute Maximum Ratings are those values beyond which the life of a device may be impaired.

Note 2: A heat sink is required to keep the junction temperature below absolute maximum when the output is shorted.

Note 3: When $R_L = 1\text{k}$ is specified, the load resistor is $R_{\text{FB1}} + R_{\text{FB2}}$; but when $R_L = 100\Omega$ is specified, then an additional 100Ω is added to the output.

Note 4: V_{OS} measured at the output (Pin 6) is the contribution from both input pair, and is input referred.

Note 5: $V_{\text{IN LIM}}$ is the maximum voltage between $-V_{\text{IN}}$ and $+V_{\text{IN}}$ (Pin 2 and Pin 3) for which the output can respond.

Note 6: Slew rate is measured between $\pm 2\text{V}$ on the output, with a $\pm 1\text{V}$ input step; $A_V = 3$.

Note 7: Full-power bandwidth is calculated from the slew rate measurement:

$$\text{FRBW} = \text{SR}/2\pi V_p$$

Note 8: Settling time measurement techniques are shown in "Take the Guesswork Out of Settling Time Measurements," EDN, September 19, 1985.

Note 9: NTSC (3.58MHz).

Note 10: See Applications section for shutdown at elevated temperatures. Do not operate the shutdown above $T_J > 125^{\circ}\text{C}$.

Note 11: AC parameters are 100% tested on the ceramic and plastic DIP packaged parts (J and N suffix) and are sample tested on every lot of the SO packaged parts (S suffix).

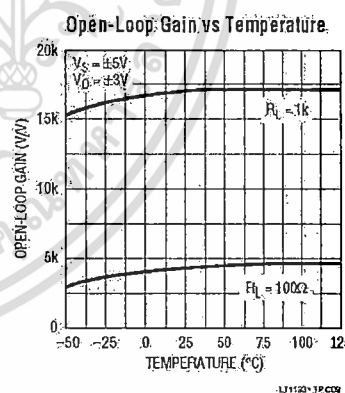
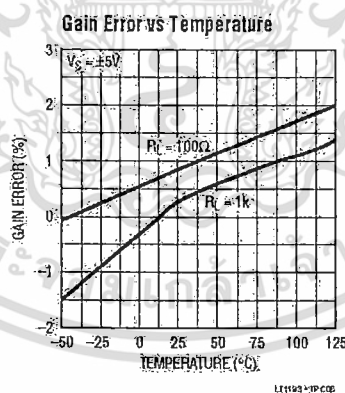
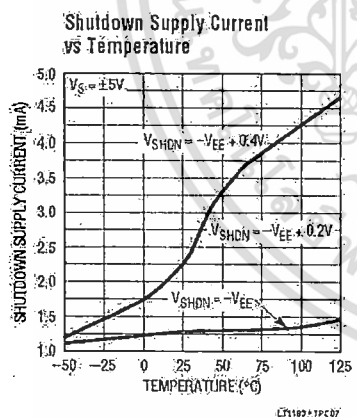
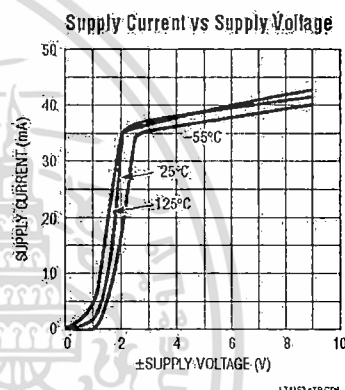
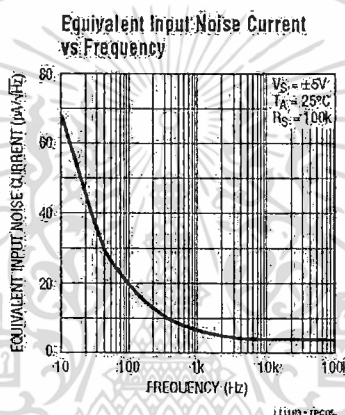
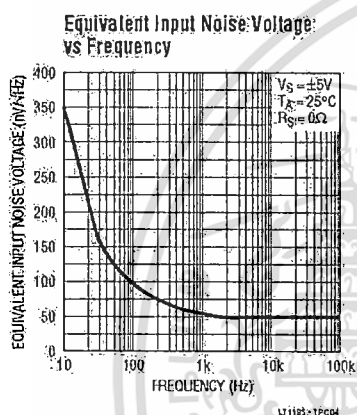
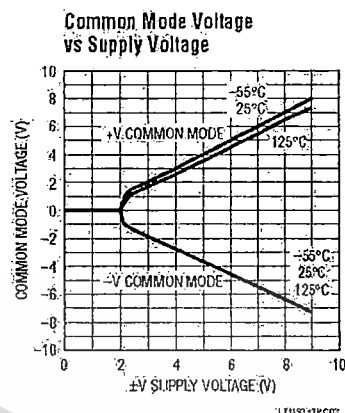
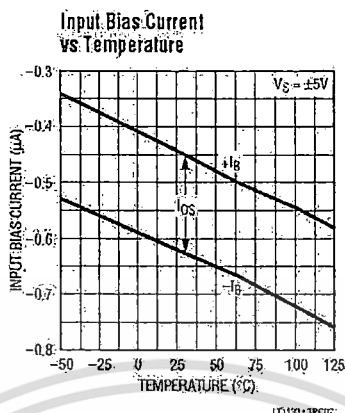
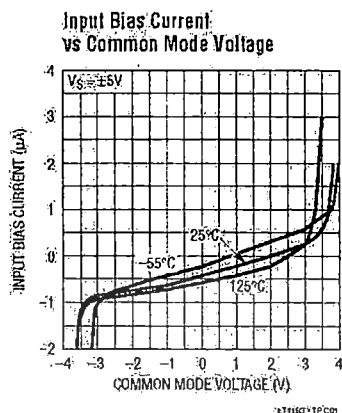
1193ib

4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

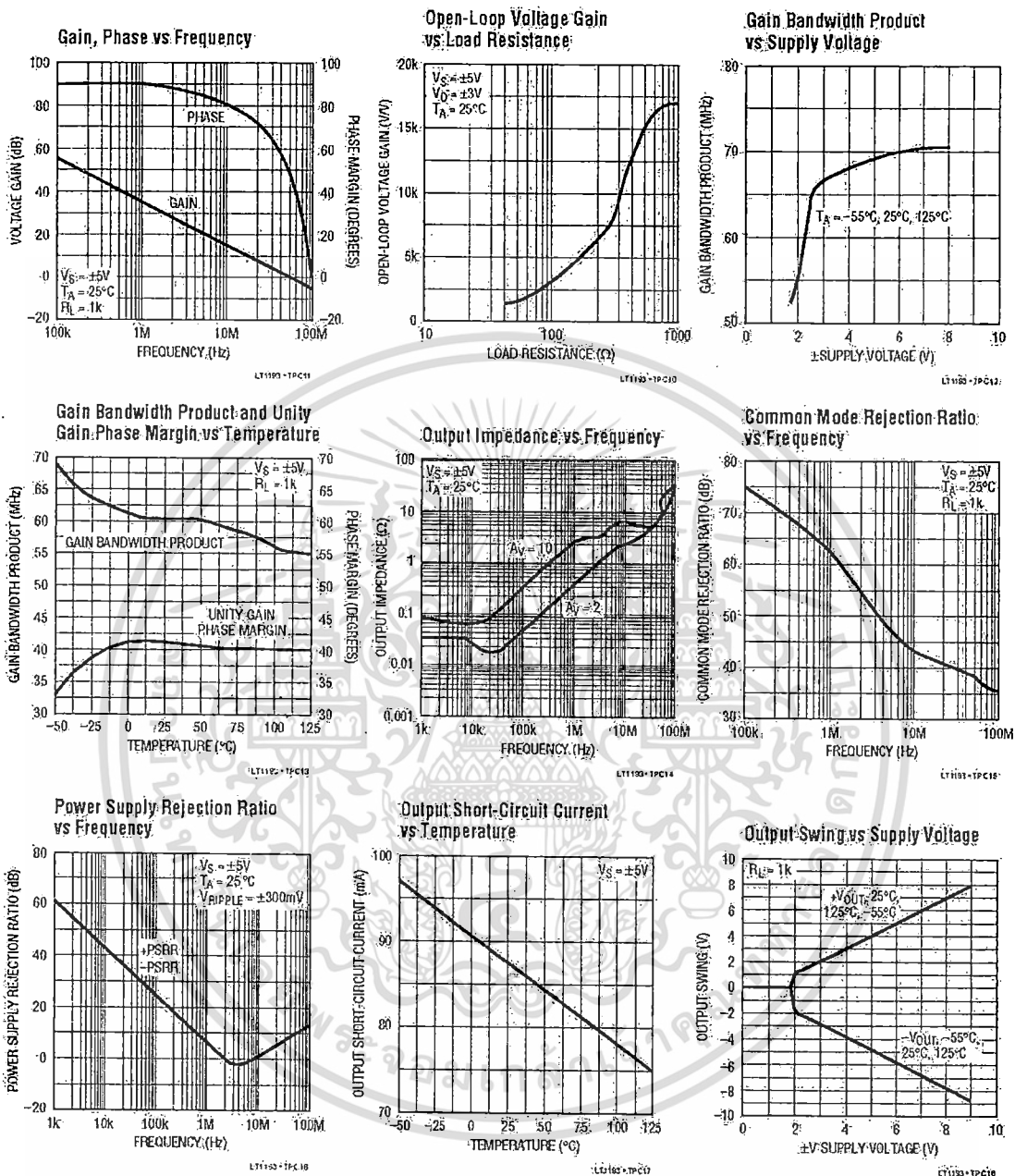
TYPICAL PERFORMANCE CHARACTERISTICS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

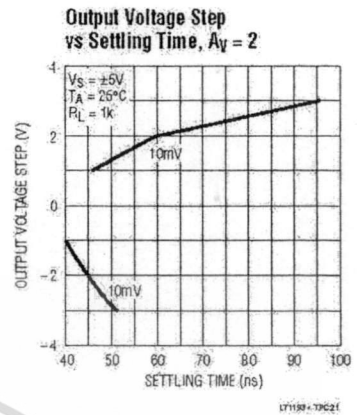
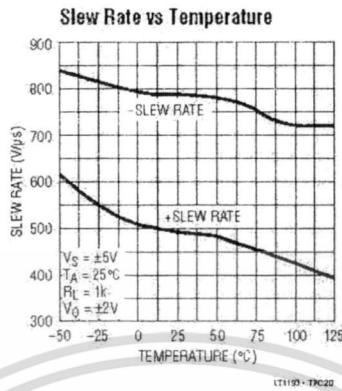
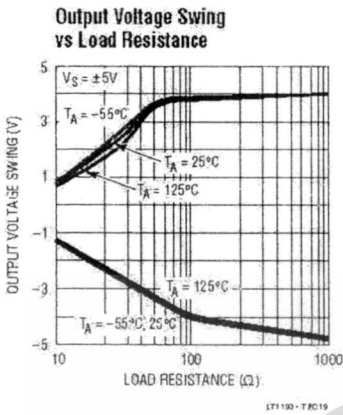
LT1193

TYPICAL PERFORMANCE CHARACTERISTICS

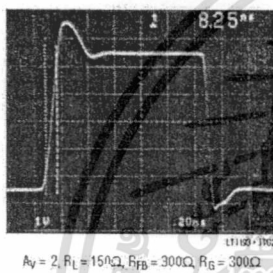


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CHARACTERISTICS

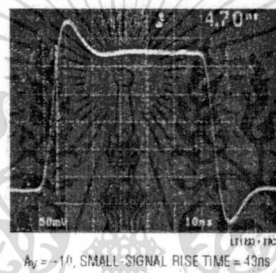


Large-Signal Transient Response



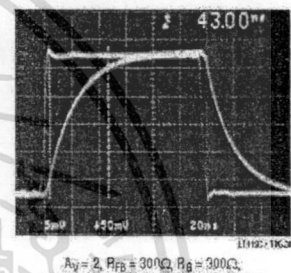
$A_V = 2, R_L = 150\Omega, R_{FB} = 300\Omega, R_G = 300\Omega$

Small-Signal Transient Response



$A_V = -10$, SMALL-SIGNAL RISE TIME = 4.3ns

Small-Signal Transient Response



$A_V = 2, R_{FB} = 300\Omega, R_G = 300\Omega$, OVERSHOOT = 25%, RISE TIME = 4.7ns

APPLICATIONS INFORMATION

The LT1193 is a video difference amplifier which has two uncommitted high input impedance (+) and (-) inputs. The amplifier has one set of inputs that can be used for reference and feedback. Additionally, this set of inputs give gain adjust and DC control to the differential amplifier. The voltage gain of the LT1193 is set like a conventional operational amplifier. Feedback is applied to Pin 8 and it is optimized for gains of 2 or greater. The amplifier can be operated single-ended by connecting either the (+) or (-) inputs to +/REF, Pin 1. The voltage gain is set by the resistors: $(R_{FB} + R_G)/R_G$.

The primary usefulness of the LT1193 is in converting high speed differential signals to a single-ended output. The amplifier has common mode rejection beyond 50MHz

and a full-power bandwidth of 40MHz at 4V_{p-p}. Like the single-ended case, the differential voltage gain is set by the external resistors: $(R_{FB} + R_G)/R_G$. The maximum input differential signal for which the output will respond is approximately $\pm 1.3V$.

Power Supply Bypassing

The LT1193 is quite tolerant of power supply bypassing. In some applications a 0.1 μF ceramic disc capacitor placed 1/2 inch from the amplifier is all that is required. A scope photo of the amplifier output with no supply bypassing is used to demonstrate this bypassing tolerance, $R_L = 1k$.

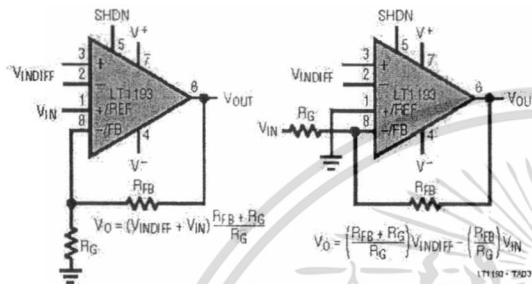
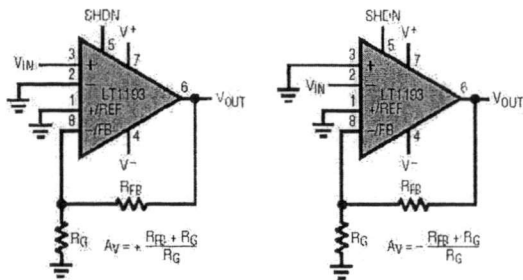


1193fb

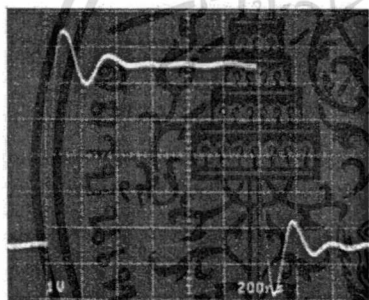
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LT1193

APPLICATIONS INFORMATION



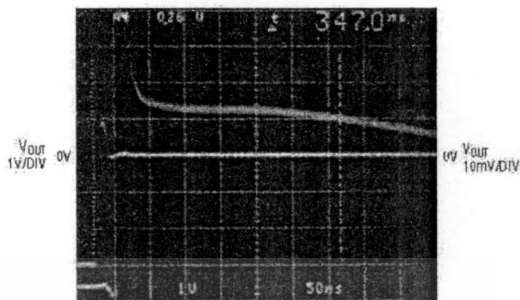
No Supply Bypass Capacitors



Av = 1x, IN DEMO BOARD, RL = 1k

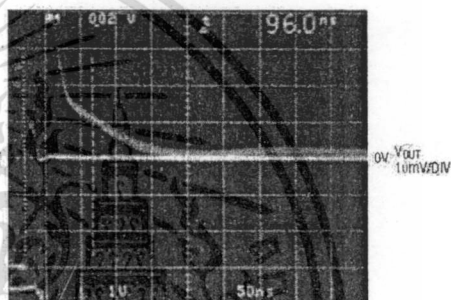
In many applications and those requiring good settling time it is important to use multiple bypass capacitors. A 0.1µF ceramic disc in parallel with a 4.7µF tantalum is recommended. Two oscilloscope photos are used to illustrate the settling time characteristics of the amplifier. Note that although the output waveform looks acceptable at 1V/DIV, when amplified to 10mV/DIV the settling time to 10mV is 347ns for the 0.1µF bypass; the time drops to 96ns with multiple bypass capacitors.

Settling Time Poor Bypass



SETTLING TIME TO 10mV, Av = 2
SUPPLY BYPASS CAPACITORS = 0.1µF

Settling Time Good Bypass



SETTLING TIME TO 10mV, Av = 2
SUPPLY BYPASS CAPACITORS = 0.1µF + 4.7µF TANTALUM

Operating With Low Closed-Loop Gains

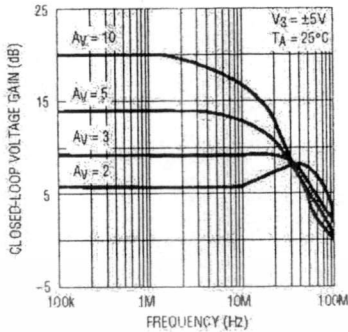
The LT1193 has been optimized for closed-loop gains of 2 or greater; the frequency response illustrates the obtainable closed-loop bandwidths. For a closed-loop gain of 2 the response peaks about 2dB. Peaking can be minimized by keeping the feedback elements below 1kΩ, and can be eliminated by placing a capacitor across the feedback resistor, (feedback zero). This peaking shows up as time domain overshoot of about 40%. With the feedback capacitor it is eliminated.

Cable Terminations

The LT1193 video difference amplifier has been optimized as a low cost cable driver. The ±50mA guaranteed output current enables the LT1193 to easily deliver 7.5Vp-p into

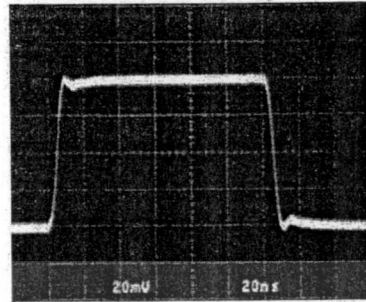
APPLICATIONS INFORMATION

Closed-Loop Voltage Gain vs Frequency



LT1193-TADP

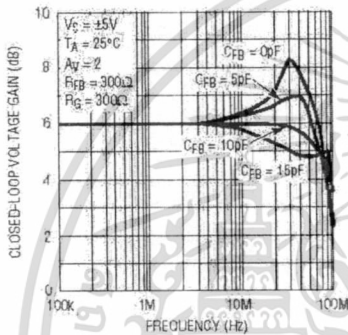
Small-Signal Transient Response



LT1193-1840

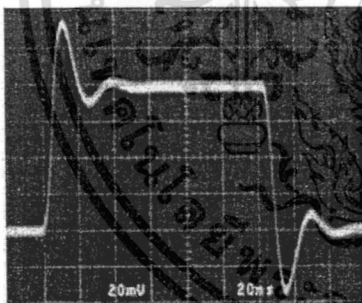
Av = 2 WITH 0pF FEEDBACK CAPACITOR.
RISE TIME = 3.75ns, RFB = 1k, RG = 1k

Closed-Loop Voltage Gain vs Frequency



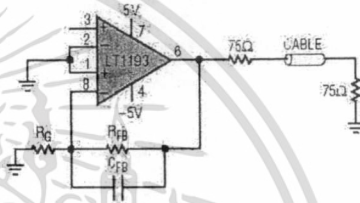
LT1193-TADP

Small-Signal Transient Response

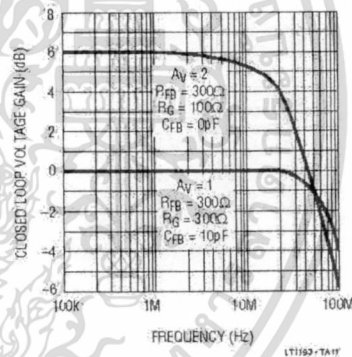


Av = 2, OVERSHOOT = 40%, RFB = 1k, RG = 1k

Double Terminated Cable Driver



Closed-Loop Voltage Gain vs Frequency



LT1193-TA1T

100Ω, while operating on ±5V supplies and gains >3. On a single 5V supply, the LT1193 can swing 2.6V_{P-P} for gains ≥2.

When driving a cable it is important to terminate the cable to avoid unwanted reflections. This can be done in one of two ways: single termination or double termination. With single termination, the cable must be terminated at the receiving end (75Ω to ground) to absorb unwanted energy. The best performance can be obtained by double termination (75Ω in series with the output of the amplifier, and 75Ω to ground at the other end of the cable). This

1193fb



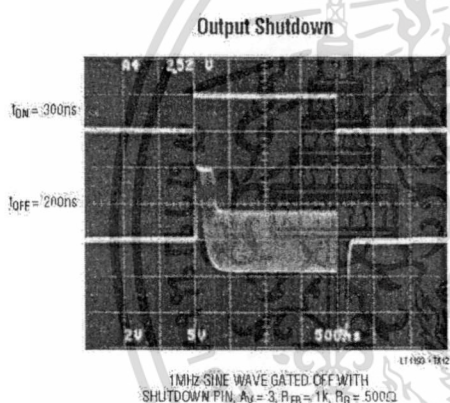
LT1193

APPLICATIONS INFORMATION

termination is preferred because reflected energy is absorbed at each end of the cable. When using the double termination technique it is important to note that the signal is attenuated by a factor of 2, or 6dB. The cable driver has a -3dB bandwidth of 80MHz while driving a 150Ω load.

Using the Shutdown Feature

The LT1193 has a unique feature that allows the amplifier to be shut down for conserving power or for multiplexing several amplifiers onto a common cable. The amplifier will shut down by taking Pin 5 to V^- . In shutdown, the amplifier dissipates 15mW while maintaining a true high impedance output state of $15k\Omega$ in parallel with the feedback resistors. The amplifiers may be connected inverting, noninverting or differential for MUX applications. When the output is loaded with as little as $1k\Omega$ from the amplifier's feedback resistors, the amplifier shuts off in 200ns. This shutoff can be under the control of HC CMOS operating between 0V and -5V .



The ability to maintain shutoff is shown on the curve Shutdown Supply Current vs Temperature in the Typical Performance Characteristics section. At very high elevated temperatures it is important to hold the SHDN pin close to the negative supply to keep the supply current from increasing.

Murphy Circuits

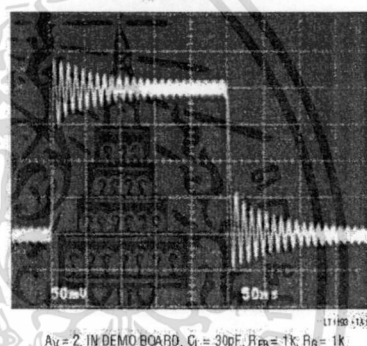
There are several precautions the user should take when using the LT1193 in order to realize its full capability. Although the LT1193 can drive a 30pF in gains as low as 2,

isolating the capacitance with 10Ω can be helpful. Precautions primarily have to do with driving large capacitive loads.

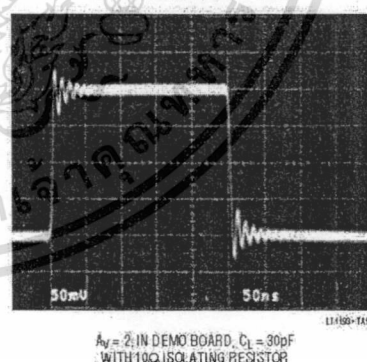
Other precautions include:

1. Use a ground plane (see Design Note 50, High Frequency Amplifier Evaluation Board).
2. Do not use high source impedances. The input capacitance of 2pF, and $R_S = 10k$ for instance, will give an 8MHz -3dB bandwidth.
3. PC board socket may reduce stability.
4. A feedback resistor of 1k or lower reduces the effects of stray capacitance at the inverting input. (For instance, closed-loop gain of ± 2 can use $R_{FB} = 300\Omega$ and $R_G = 300\Omega$.)

Driving Capacitive Load

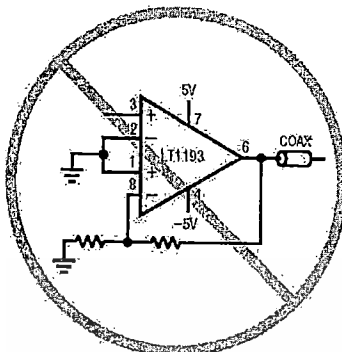


Driving Capacitive Load

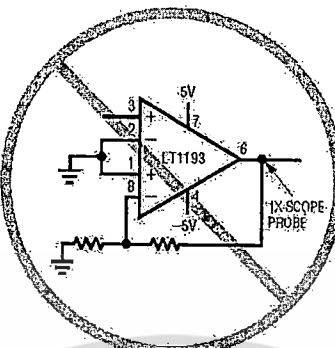


APPLICATIONS INFORMATION

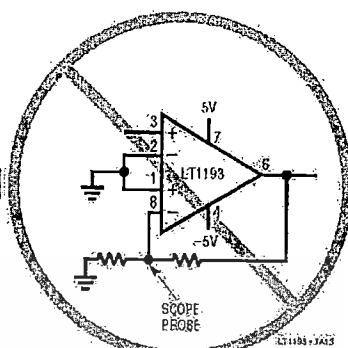
Murphy Circuits



An Underterminated Cable Is a Large Capacitive Load

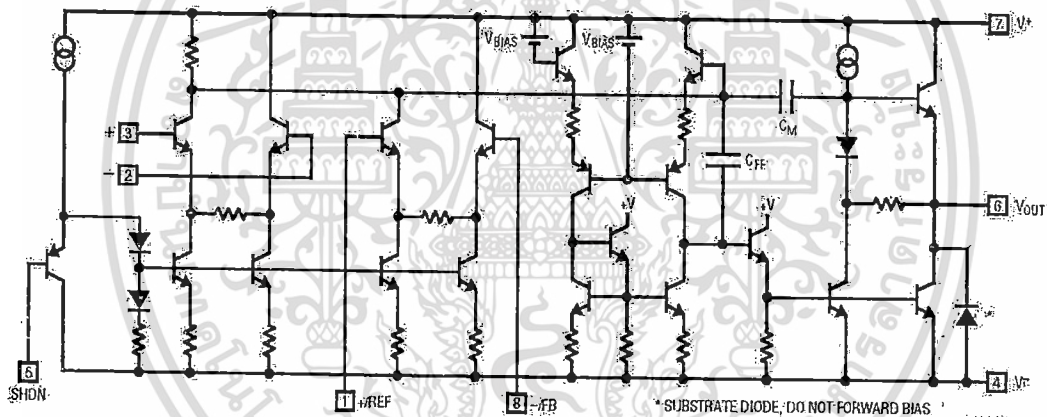


A 1X Scope Probe Is a Large Capacitive Load



A Scope Probe on the Inverting Input Reduces Phase Margin

SIMPLIFIED SCHEMATIC



Information furnished by Linear Technology Corporation is believed to be accurate and reliable. However, no responsibility is assumed for its use. Linear Technology Corporation makes no representation that the interconnection of its circuits as described herein will not infringe on existing patent rights.

1193fb

ประวัติผู้เขียน

ชื่อ-สกุล	นายวิลาศ นิลสระคู
วัน-เดือน-ปีเกิด	3 กรกฎาคม 2510
สถานที่เกิด	จังหวัด บุรีรัมย์
ที่อยู่ปัจจุบัน	บ้านเลขที่ 231/9 หมู่ 4 ตำบลตลาดบางเขน เขตหลักสี่ จังหวัดกรุงเทพฯ 10210
ประวัติการศึกษา	<p>ปีการศึกษา 2529 สำเร็จการศึกษาประกาศนียบัตรวิชาชีพ (ปวช.) สาขาอิเล็กทรอนิกส์อุตสาหกรรม วิทยาลัยเทคนิคบุรีรัมย์ จังหวัดบุรีรัมย์</p> <p>ปีการศึกษา 2536 สำเร็จการศึกษาประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) สาขาอิเล็กทรอนิกส์อุตสาหกรรม โรงเรียนเทคนิควิทยา (ปวส.)</p> <p>ปีการศึกษา 2539 สำเร็จการศึกษาประกาศนียบัตรครุเทคนิคชั้นสูง (ปทส.) สาขาไฟฟ้า-สื่อสาร วิทยาลัยช่างกลปทุมวัน</p> <p>ปีการศึกษา 2542 สำเร็จการศึกษาหลักสูตรครุศาสตรบัณฑิต (ค.อ.บ.) สาขาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม สถาบันเทคโนโลยีปทุมวัน</p> <p>ปีการศึกษา 2557 สำเร็จการศึกษาหลักสูตรครุศาสตรอุตสาหกรรมมหาบัณฑิต (ค.อ.ม.) สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง</p>
ประวัติการทำงาน	<p>ช่างเทคนิควิทยุและโทรทัศน์ บริษัทมาร์โกอินดัสทรีส์จำกัด พ.ศ. 2532-2533</p> <p>ช่างเทคนิควิทยุและโทรทัศน์ บริษัทกันยงจำกัดมหาชน พ.ศ. 2533-2536</p> <p>วิศวกรฝึกอบรม บริษัทโตชิบาไทยแลนด์จำกัด พ.ศ. 2536-2540</p> <p>หัวหน้าชุดแผนกเทคนิคโทรทัศน์ สถานีวิทยุและโทรทัศน์กองทัพบกช่อง5 พ.ศ. 2540-ปัจจุบัน</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้