

ตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอก  
ชนิดโหมตกระแสและโหมตผสม

RESISTORLESS PID CONTROLLERS : CURRENT MODE AND MIXED MODE



เลขหมู่..... 0057  
เลขทะเบียน..... 132950  
วัน,เดือน,ปี..... 12 ก.ย. 2557

b. ๗๘๘๗๕๘๔  
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ.2557

KMITL-2014-EN-D-018-161

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RESISTORLESS PID CONTROLLERS : CURRENT MODE AND MIXED MODE



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2014

KMITL-2014-EN-D-018-161

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2014**

**FACULTY OF ENGINEERING**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

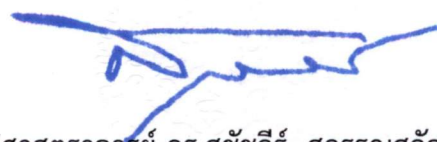
หัวข้อวิทยานิพนธ์    ตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอกชนิดโหมดกระแสและโหมดผสม  
Thesis Title        Resistorless PID Controllers : Current Mode and Mixed Mode  
นักศึกษา                นายวินัย ศิลารวม  
รหัสประจำตัว        49060013  
ปริญญา                วิศวกรรมศาสตรดุษฎีบัณฑิต  
สาขาวิชา            วิศวกรรมไฟฟ้า  
อาจารย์ที่ปรึกษาวิทยานิพนธ์    รศ.ดร.จรรยา วงศ์เดชธรรม  
อาจารย์ที่ปรึกษาวิทยานิพนธ์ (ร่วม)    ศ.ดร.วิวัฒน์ กิรานนท์  
หมายเลขวิทยานิพนธ์        KMITL-2014-EN-D-018-161

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.นพดล	มณีรัตน์	
รศ.ดร.ไกรสิน	สงัดวัฒนา	
รศ.ดร.อธิคม	ฤกษ์บุตร	
รศ.ดร.อภิรักษ์	ธนชยานนท์	
รศ.ดร.จรรยา	วงศ์เดชธรรม	จรรยา วงศ์เดชธรรม

วัน / เดือน / ปี ที่สอบ    วันพฤหัสบดีที่ 22 พฤษภาคม พ.ศ. 2557 เวลา 10.00-12.00 น.  
สถานที่สอบ            ณ อาคาร A ชั้น 3 ห้องประชุม 5

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(ศาสตราจารย์ ดร.สุชวีร์ สุวรรณสวัสดิ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษา **ฉบับตี** คณะวิศวกรรมศาสตร์ โดยชนด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องวันที่ 22 พฤษภาคม พ.ศ. 2557

หัวข้อวิทยานิพนธ์	ตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอก
	ชนิดโหมดกระแสและโหมดผสม
นักศึกษา	นายวินัย ศีลารวม
รหัสประจำตัว	49060013
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2557
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.จรรยา วงศ์เดชธรรม
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	ศ.ดร.วิวัฒน์ กิรานนท์

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอกแบบใหม่สามวงจร โดยเป็นตัวควบคุมพีไอดีโหมดกระแสสองวงจร ซึ่งแต่ละวงจรประกอบขึ้นจากวงจรถวายพานกระแสร่นที่สองที่ควบคุมด้วยกระแส (CCCI) 5 ตัวต่อร่วมกับตัวเก็บประจุแบบลงกราวนด์เพียงสองตัวเท่านั้น ส่วนอีกหนึ่งวงจรเป็นตัวควบคุมพีไอดีโหมดผสมที่ทำงานในโหมดกระแส โหมดทรานสแอต มิตแดนซ์ โหมด ทรานส์อิมพีแดนซ์และโหมดแรงดันซึ่งสร้างขึ้นจากวงจรถวายพานสคอนดักเตอร์ 6 ตัว และตัวเก็บประจุแบบลงกราวนด์สองตัว โดยตัวควบคุมพีไอดีที่นำเสนอเหล่านี้มีคุณสมบัติที่น่าสนใจหลายอย่าง คือ โครงสร้างของวงจรถวายพานปราศจากตัวต้านทานภายนอก มีการใช้ตัวเก็บประจุแบบลงกราวนด์ มีย่านความถี่ใช้งานกว้างและพารามิเตอร์ของตัวควบคุมสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ ขณะที่ความไม่เป็นอุดมคติของวงจรถวายพานสคอนดักเตอร์ที่กระทบต่อการทำงานของตัวควบคุมที่นำเสนอได้ถูกตรวจสอบด้วย โดยเมื่อมีการใช้วงจรถวายพานความนำ ทำให้ตัวควบคุมพีไอดีโหมดผสมมีย่านความถี่ใช้งานกว้างขึ้น การจำลองการทำงานของตัวควบคุมด้วยโปรแกรมคอมพิวเตอร์ให้ผลสอดคล้องกับการวิเคราะห์ทางทฤษฎีเป็นอย่างดี นอกจากนี้เมื่อนำตัวควบคุมพีไอดีที่นำเสนอไปประยุกต์ใช้งานในระบบควบคุมแบบป้อนกลับหนึ่งหน่วย ส่งผลให้สมรรถนะของระบบป้อนกลับเหล่านี้ดีขึ้นจากเดิมอย่างเห็นได้ชัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis</b>	Resistorless PID Controllers : Current Mode and Mixed Mode
<b>Student</b>	Mr.Vinai Silaruam
<b>Student ID.</b>	49060013
<b>Degree</b>	Doctor of Engineering
<b>Program</b>	Electrical Engineering
<b>Year</b>	2014
<b>Thesis Advisor</b>	Assoc. Prof. Dr. Chariya Wongtaychatham
<b>Thesis Co-Advisor</b>	Prof. Dr. Wiwat Kiranon

## ABSTRACT

This thesis presents three new resistorless proportional-integral-derivative (PID) controllers. Two of them are a current mode PID controller. Each of the proposed current mode controllers consists of five second generation current controlled conveyors (CCCIIs) as active component together with only two grounded capacitors. The other proposed controller is a mixed mode PID controller including current mode, transadmittance mode, transimpedance mode, and voltage mode. It employs six simple transconductors and only two grounded capacitors. All proposed PID controllers offer several attractive features of resistorless configuration, use of grounded capacitor, wide bandwidth, and independent electronic tuning characteristic of their parameters. The non-ideal effects of the CCCIs and the parasitic element effects of the transconductors on the proposed PID controllers are examined in detail. Since the compensated transconductor is used, the low-frequency performance of the proposed mixed-mode controller can be improved. The computer simulation results of the proposed PID controllers agree well with the theoretical analysis. For the applications of the proposed PID controllers on unity feedback systems, the performances of these feedback systems are improved.

## กิตติกรรมประกาศ

ความสำเร็จที่เกิดขึ้นของวิทยานิพนธ์นี้ ผู้เขียนขอกราบระลึกถึงคุณอันประมาณมิได้ของพระพุทฺธ พระธรรม พระสงฆ์ คุณพ่อลิขิต ศีลารวม คุณแม่ละออง ศีลารวมและบูรพคณาจารย์ทั้งหลาย ขอเอ่ยนามไว้เป็นอนุสรณ์ย้อนคืนหลัง คือ หลวงปู่หล้า เขมปัตโตและพระอาจารย์บุญธรรม กัลยาโณ ซึ่งเป็นครูบาอาจารย์ที่ผู้เขียนยกไว้เหนือเกล้าเสมอมา ศาสตราจารย์ ดร.วิวัฒน์ กิรานนท์ ผู้ซึ่งเป็นครูที่ยิ่งใหญ่ทั้งทางโลกและทางธรรม

ขอขอบพระคุณ รองศาสตราจารย์ ดร.จรียา วงศ์เตชธรรมที่คอยให้คำปรึกษาและข้อเสนอแนะด้วยดีเสมอมา

ขอขอบคุณ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่ได้ถ่ายทอดวิชาความรู้ด้านวิศวกรรมศาสตร์แก่ผู้เขียน

ขอขอบคุณ ผู้ช่วยศาสตราจารย์วิภาวัลย์ นาคทรัพย์และอาจารย์อนูรี หล่อสวัสดิ์ศิริที่ให้คำชี้แนะเกี่ยวกับการวิจัย

ขอขอบคุณ เพื่อนๆ พี่ๆ และน้องๆทุกคนที่มีส่วนช่วยเหลือและให้กำลังใจ  
สุดท้ายนี้ ขอขอบคุณมหาวิทยาลัยเทคโนโลยีมหานครที่ให้โอกาสในการทำงานเป็นครูอาจารย์และเอื้อเฟื้อทุนการศึกษา

วินัย ศีลารวม



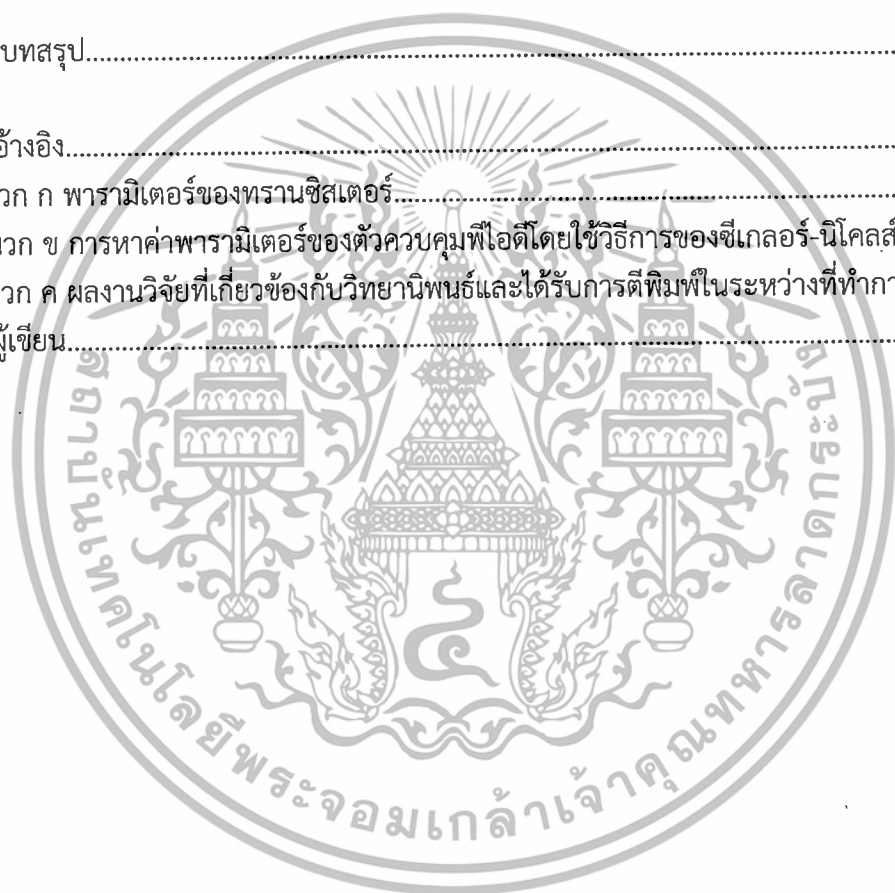
# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตการวิจัย.....	2
1.6 ขั้นตอนของการศึกษา.....	3
บทที่ 2 การสร้างตัวควบคุมพีไอดี.....	4
2.1 กล่าวนำ.....	4
2.2 ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดี.....	4
2.3 หลักการสร้างตัวควบคุมพีไอดีแบบเดิมที่เคยนำเสนอ.....	5
2.4 สรุป.....	17
บทที่ 3 วงจรพื้นฐานที่เกี่ยวข้อง.....	18
3.1 กล่าวนำ.....	18
3.2 วงจรสายพานกระแสที่สองที่ควบคุมด้วยกระแส.....	18
3.3 วงจรทรานสคอนดักเตอร์.....	26
3.4 สรุป.....	29
บทที่ 4 ตัวควบคุมพีไอดีโหมดกระแสแบบใหม่.....	30
4.1 กล่าวนำ.....	30
4.2 หลักการออกแบบตัวควบคุมพีไอดีโหมดกระแส.....	30
4.3 วงจรของตัวควบคุมพีไอดีโหมดกระแสที่นำเสนอ.....	31
4.4 ผลกระทบจากความไม่เป็นอุดมคติของวงจร CCCII.....	33
4.5 การจำลองการทำงานของตัวควบคุมพีไอดีที่นำเสนอด้วยโปรแกรมคอมพิวเตอร์.....	38
4.6 สรุป.....	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ IV อย่างยิ่งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 5 ตัวควบคุมพีไอดีโหมดผสมแบบใหม่.....	45
5.1 กล่าวนำ.....	45
5.2 หลักการออกแบบตัวควบคุมพีไอดีโหมดผสม.....	45
5.3 วงจรของตัวควบคุมพีไอดีโหมดผสมที่นำเสนอ.....	48
5.4 ผลกระทบจากอุปกรณ์แฝงของวงจรทรานซิสเตอร์.....	51
5.5 การจำลองการทำงานของตัวควบคุมพีไอดีที่นำเสนอด้วยโปรแกรมคอมพิวเตอร์.....	54
5.6 สรุป.....	68
บทที่ 6 บทสรุป.....	69
เอกสารอ้างอิง.....	70
ภาคผนวก ก พารามิเตอร์ของทรานซิสเตอร์.....	73
ภาคผนวก ข การหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีโดยใช้วิธีการของซีเกลอร์-นิโคลส์.....	74
ภาคผนวก ค ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์ในระหว่างที่ทำการศึกษา..	77
ประวัติผู้เขียน.....	99



## สารบัญตาราง

ตารางที่	หน้า
4.1 ความกว้างและความยาวของช่องนำกระแสของทรานซิสเตอร์.....	38
5.1 การเปรียบเทียบคุณสมบัติของตัวควบคุมพีไออีรูปแบบใหม่ที่น่าเสนอกับรูปแบบเดิม ที่เคยนำเสนอมาแล้ว.....	64



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VI อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	หน้า
2.1 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้โอปแอมป์เป็นอุปกรณ์แอกทีฟหลัก [5].....	6
2.2 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้วงจร CCII เป็นอุปกรณ์แอกทีฟหลัก [8].....	7
2.3 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้วงจร OTA เป็นอุปกรณ์แอกทีฟหลัก [9].....	8
2.4 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟหลัก [10].....	10
2.5 ตัวควบคุมพีไอดีโหมตกระแสที่ใช้วงจร CCII เป็นอุปกรณ์แอกทีฟหลัก [11].....	11
2.6 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้วงจร CCII เป็นอุปกรณ์แอกทีฟหลัก [11].....	13
2.7 ตัวควบคุมพีไอดีโหมตแรงดันที่ใช้วงจร CDBA เป็นอุปกรณ์แอกทีฟหลัก [12].....	13
2.8 ตัวควบคุมพีไอดีโหมตแรงดันบนพื้นฐานของวงจร CCII [13].....	14
2.9 ตัวควบคุมพีไอดีโหมตกระแสบนพื้นฐานของวงจร CCII [13].....	15
2.10 ตัวควบคุมพีไอดีโหมตกระแสโดยใช่วงจร CCII [14].....	15
3.1 โครงสร้างของวงจร CCCII+ ที่ใช้ทรานซิสเตอร์แบบ BJT.....	19
3.2 สัญลักษณ์ของวงจร CCCII+.....	19
3.3 วงจรเทียบเท่าของวงจร CCCII+.....	22
3.4 โครงสร้างของวงจร CCCII+ ที่ใช้ทรานซิสเตอร์แบบ CMOS.....	23
3.5 โครงสร้างของวงจร CCCII+ ชนิดที่มีพอร์ต Z สองพอร์ตที่ใช้ทรานซิสเตอร์แบบ CMOS.....	25
3.6 โครงสร้างของวงจร DO-CCII ที่ใช้ทรานซิสเตอร์แบบ CMOS.....	25
3.7 โครงสร้างของวงจรทรานสคอนดักเตอร์สองเอาต์พุตแบบง่าย.....	26
3.8 วงจรเทียบเท่าของวงจรทรานสคอนดักเตอร์สองเอาต์พุตแบบง่าย.....	28
4.1 แผนผังการทำงานของตัวควบคุมพีไอดีโหมตกระแสที่นำเสนอ.....	31
4.2 ตัวควบคุมพีไอดีโหมตกระแสที่นำเสนอแบบที่หนึ่ง.....	32
4.3 ตัวควบคุมพีไอดีโหมตกระแสที่นำเสนอแบบที่สอง.....	33
4.4 ค่าความต้านทานแฝงของวงจร CCCII ที่แปรค่าตามกระแสไป้อส $I_0$ .....	39
4.5 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีโหมตกระแสที่นำเสนอ.....	40
4.6 การนำตัวควบคุมพีไอดีที่นำเสนอแบบที่หนึ่งไปใช้ในระบบควบคุมแบบป้อนกลับหนึ่งหน่วย.....	40
4.7 ผลตอบสนองทางขนาดของระบบควบคุมตามรูปที่ 4.6 ในสภาวะลูปเปิด.....	41
4.8 ผลตอบสนองทางเฟสของระบบควบคุมตามรูปที่ 4.6 ในสภาวะลูปเปิด.....	41
4.9 ผลตอบสนองขั้นบันไดของระบบควบคุมตามรูปที่ 4.6.....	42
4.10 การนำตัวควบคุมพีไอดีที่นำเสนอแบบที่สองไปประยุกต์ใช้ในระบบควบคุมแบบป้อนกลับ หนึ่งหน่วย.....	43
4.11 ผลตอบสนองทางขนาดของระบบควบคุมตามรูปที่ 4.10 ในสภาวะลูปเปิด.....	43
4.12 ผลตอบสนองทางเฟสของระบบควบคุมตามรูปที่ 4.10 ในสภาวะลูปเปิด.....	43
4.13 ผลตอบสนองขั้นบันไดของระบบควบคุมตามรูปที่ 4.10.....	44
5.1 แผนผังการทำงานของตัวควบคุมพีไอดีโหมตทรานสแอดมิตแตนซ์.....	46
5.2 แผนผังการทำงานของตัวควบคุมพีไอดีโหมตผสม.....	47
5.3 ตัวควบคุมพีไอดีโหมตผสมที่นำเสนอ.....	48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
5.4 วงจรเทียบเท่าของวงจรทรานสดักเตอร์ที่ประกอบด้วยอุปกรณ์แฝง.....	51
5.5 วงจรความนำแบบลบที่ใช้ลดผลกระทบจากค่าความนำแฝงของตัวควบคุมพีไอดีที่นำเสนอ.....	53
5.6 ตัวควบคุมพีไอดีโหมดผสมที่นำเสนอที่มีการชดเชยค่าความนำแฝงของ วงจรทรานสดักเตอร์ในย่านความถี่ต่ำ.....	54
5.7 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแส.....	55
5.8 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานส์มิทแดนซ์.....	55
5.9 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานส์แอดมิตแดนซ์.....	56
5.10 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดแรงดัน.....	56
5.11 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแสในกรณีที่มีและไม่มี การชดเชยค่าความนำแฝง.....	57
5.12 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานส์มิทแดนซ์ที่มี และไม่มีกรชดเชยค่าความนำแฝง.....	57
5.13 ความสัมพันธ์ระหว่างอัตราขยายกระแส $K_{PI}$ ของตัวควบคุมพีไอดีที่นำเสนอกับการปรับ ค่ากระแสไบอัส $I_{B1}$ .....	58
5.14 ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงานปริพันธ์ $T_I$ ของตัวควบคุมพีไอดีที่นำเสนอ กับค่ากระแสไบอัส $I_{B3}$ .....	58
5.15 ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงานอนุพันธ์ $T_D$ ของตัวควบคุมพีไอดีที่นำเสนอ กับค่ากระแสไบอัส $I_{B4}$ .....	59
5.16 ผลตอบสนองสัญญาณขั้นบันไดของตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแส.....	59
5.17 ผลตอบสนองสัญญาณขั้นบันไดของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานส์มิทแดนซ์.....	60
5.18 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีไอดีที่นำเสนอในโหมด กระแสและวงจรรองความถี่ต่ำผ่านในโหมดกระแส.....	60
5.19 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีไอดีที่นำเสนอใน โหมดทรานส์มิทแดนซ์และวงจรรองความถี่ต่ำผ่านในโหมดทรานส์แอดมิตแดนซ์.....	61
5.20 ผลตอบสนองทางขนาดของระบบควบคุมดังแสดงในรูปที่ 5.18 และรูปที่ 5.19.....	62
5.21 ผลตอบสนองทางเฟสของระบบควบคุมดังแสดงในรูปที่ 5.18 และรูปที่ 5.19.....	62
5.22 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.18.....	63
5.23 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.19.....	63
5.24 การเปรียบเทียบผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีโหมดผสมที่นำเสนอ และตัวควบคุมพีไอดีโหมดกระแสตามเอกสารอ้างอิง [13].....	65
5.25 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีไอดีที่นำเสนอในโหมด กระแสและวงจรรองความถี่ต่ำผ่านในโหมดกระแส.....	66
5.26 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.25.....	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VIII อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ตัวควบคุมแบบสัดส่วน-ปริพันธ์-อนุพันธ์ (Proportional-Integral-Derivative Controller : PID controller) หรือที่นิยมเรียกกันว่า ตัวควบคุมพีไอดี เป็นตัวควบคุมที่สำคัญรูปแบบหนึ่งที่มีการนำไปประยุกต์ใช้งานอย่างกว้างขวางในระบบควบคุมทางอุตสาหกรรม เนื่องจากการออกแบบและการปรับค่าพารามิเตอร์ของตัวควบคุมนั้นทำได้ง่าย โดยตัวควบคุมพีไอดีมักนิยมนำไปต่อร่วมกับระบบทางอุตสาหกรรมเป็นระบบควบคุมแบบป้อนกลับ เพื่อช่วยปรับปรุงคุณสมบัติของระบบในด้านเสถียรภาพ ผลตอบสนองชั่วขณะและผลตอบสนองในสถานะคงตัวให้ดีขึ้น [1-5]

สำหรับตัวควบคุมพีไอดีแบบดั้งเดิมที่ทำงานในโหมดแรงดันนั้นสร้างขึ้นโดยใช้ออปแอมป์ (Operational amplifier : OPAMP) [5] เป็นอุปกรณ์แอคทีฟ (Active element) หลัก ตัวควบคุมแบบนี้มีข้อดี คือ การปรับพารามิเตอร์ของตัวควบคุมทำได้ง่ายโดยการปรับค่าตัวต้านทานภายนอกที่เป็นส่วนประกอบภายในวงจร อย่างไรก็ตาม ตัวควบคุมพีไอดีนี้มีข้อควรสังเกตรองหนึ่ง คือ วงจรยังประกอบด้วยอุปกรณ์พาสซีฟ (Passive elements) ที่เป็นตัวต้านทานและตัวเก็บประจุแบบลอยตัวจำนวนมาก นั่นคือ มีตัวต้านทาน 8 ตัวและตัวเก็บประจุอีก 2 ตัว ทำให้ไม่เหมาะที่จะนำไปสร้างเป็นตัวควบคุมพีไอดีในรูปของวงจรรวม เนื่องจากต้องใช้พื้นที่ขนาดใหญ่และเกิดการสูญเสียกำลังไฟฟ้าสูง [6, 7] นอกจากนี้ก็ยังมีข้อจำกัดทางด้านความถี่ในการใช้งาน เนื่องจากผลคูณของเกนแบนด์วิดท์ (Gain bandwidth product) ของออปแอมป์มีค่าต่ำ [7] เพื่อลดข้อด้อยดังกล่าวนี้ จึงมีการนำเสนอตัวควบคุมพีไอดีทั้งในโหมดแรงดันและโหมดกระแสขึ้นมาอีกหลายบทความ โดยใช้ อุปกรณ์แอคทีฟหลักเป็นวงจรสายพานกระแสรุ่นที่สอง (Second generation current conveyor : CCII) [8, 11,13,14] วงจรโอทีเอ (Operational transconductance amplifier : OTA) [9] วงจรสายพานกระแสรุ่นที่สองซึ่งควบคุมด้วยกระแส (Second generation current controlled current conveyor : CCCII) [10] และ วงจรซีดีบีเอ (Current differencing buffered amplifier : CDBA) [12] ถึงแม้ตัวควบคุมพีไอดีเหล่านี้จะมีข้อดี คือ มีย่านการตอบสนองความถี่กว้างกว่าตัวควบคุมพีไอดีที่สร้างจากออปแอมป์ [8-14] และมีความเหมาะสมในการนำไปสร้างในรูปวงจรรวม เนื่องจากมีการเลือกใช้ตัวเก็บประจุแบบลงกราวด์ (Grounded capacitor) ในวงจรด้วย [9-11,13,14] แต่ถึงกระนั้นก็ตาม ตัวควบคุมพีไอดีที่สร้างขึ้นบนพื้นฐานของวงจร CCII และวงจร CDBA นั้นมีการเลือกใช้ตัวต้านทานภายนอกจำนวนมากเกินไปและไม่สามารถปรับค่าพารามิเตอร์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ [8,10-14] นอกจากนี้ ตัวควบคุมพีไอดีซึ่งสร้างด้วยวงจร CCII ยังได้รับผลกระทบจากตัวต้านทานแฝงที่ขั้ว X ซึ่งมีผลทำให้ฟังก์ชันถ่ายโอนของตัวควบคุมไม่เป็นไปตามต้องการด้วย ส่วนตัวควบคุมพีไอดีที่สร้างจากวงจร OTA และวงจร CCCII นั้น มีจุดเด่นในเรื่องการปรับค่าพารามิเตอร์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่มีจุดด้อยคือ โครงสร้างของวงจรทั้งสองยังมีความซับซ้อนอยู่ ซึ่งรายละเอียดของตัวควบคุมพีไอดีเหล่านี้จะได้กล่าวถึงต่อไป

ดังนั้น ในวิทยานิพนธ์นี้จึงได้หาวิธีการลดข้อด้อยของตัวควบคุมพีไอดีดังกล่าวนี้ เพื่อที่จะทำให้การสร้างตัวควบคุมพีไอดีมีความน่าสนใจและเป็นประโยชน์ต่อการศึกษาค้นคว้าวิจัยต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

ด้วยเหตุดังกล่าวมาในหัวข้อที่แล้ว วิทยานิพนธ์ฉบับนี้จึงมีวัตถุประสงค์เพื่อศึกษาและวิจัยการออกแบบตัวควบคุมพีไอดีโหมตกระแสและโหมตผสมที่มีโครงสร้างของวงจรรีบบง่าย โดยเลือกใช้อุปกรณ์พาสซีฟเป็นเพียงตัวเก็บประจุแบบลกราวนด์และปราศจากตัวต้านทานภายนอก นอกจากนี้พารามิเตอร์ของตัวควบคุมยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย

## 1.3 สมมติฐานของการศึกษา

จากที่กล่าวมาในหัวข้อ 1.1 ข้อต่อที่สำคัญของตัวควบคุมพีไอดีที่ใช้อุปกรณ์พื้นฐานเป็นวงจรรอบแอมป์ วงจร CCII และวงจร CDBA นั้น คือ วงจรเหล่านี้ต้องการตัวต้านทานภายนอกจำนวนมากและไม่สามารถปรับค่าพารามิเตอร์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ส่วนตัวควบคุมพีไอดีที่สร้างขึ้นจากวงจร CCCII และวงจร OTA นั้น มีข้อดี คือ สามารถปรับค่าพารามิเตอร์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ก็มีข้อด้อย คือ โครงสร้างของวงจรมีความซับซ้อน

การแก้ปัญหาที่ได้กล่าวมาข้างต้น ในวิทยานิพนธ์ฉบับนี้จะใช้คุณสมบัติของวงจร CCCII และวงจรทรานสคอนดักเตอร์ (Transconductor) ในสร้างตัวควบคุมพีไอดีในโหมตกระแสและโหมตผสม ตามลำดับ

## 1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

เนื่องจากวงจร CCCII เป็นวงจรสายพานกระแสรุ่นที่สองซึ่งมีค่าความต้านทานแฝงที่พอร์ต X สามารถควบคุมค่าได้ด้วยกระแสไบอัสของวงจร [15-17] และวงจรทรานสคอนดักเตอร์เป็นวงจรที่สามารถปรับค่าทรานสคอนดักแตนซ์ (Transconductance) ของวงจรได้ด้วยกระแสไบอัสของวงจรเช่นเดียวกัน [18] ดังนั้น เมื่อนำคุณสมบัติของวงจรทั้งสองมารวมพิจารณาในการออกแบบตัวควบคุมพีไอดีโหมตกระแสและโหมตผสม จึงส่งผลให้โครงสร้างของวงจรไม่ซับซ้อน ซึ่งไม่จำเป็นต้องใช้ตัวต้านทานภายนอกและยังสามารถปรับค่าพารามิเตอร์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ด้วย

## 1.5 ขอบเขตการวิจัย

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอวิธีการสร้างตัวควบคุมพีไอดีแบบใหม่ขึ้นมาสามวงจร โดยเป็นตัวควบคุมพีไอดีที่ทำงานในโหมตกระแสสองวงจร ซึ่งแต่ละวงจรประกอบด้วยวงจร CCCII 5 ตัวต่อร่วมกับตัวเก็บประจุแบบลกราวนด์เพียงสองตัวเท่านั้น [19] ส่วนอีกวงจรหนึ่งเป็นตัวควบคุมพีไอดีโหมตผสมที่สร้างขึ้นโดยอาศัยวงจรทรานสคอนดักเตอร์ 6 ตัวและตัวเก็บประจุแบบลกราวนด์เพียงสองตัวมาต่อร่วมกัน โดยทำงานในโหมตผสมประกอบด้วย โหมตแรงดัน โหมตกระแส โหมตทรานสอิมพีแดนซ์ (Transimpedance mode) และ โหมตทรานสแอดมิตแตนซ์ (Transadmittance mode) [20] ซึ่งรายละเอียดต่างๆของแต่ละวงจรจะได้กล่าวถึงต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.6 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐาน ทฤษฎีที่ใช้ ขอบเขตของการวิจัย และขั้นตอนการศึกษา

บทที่ 2 กล่าวถึงฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดี การสร้างตัวควบคุมพีไอดีที่มีการนำเสนอมานี้แล้ว รวมถึงข้อดีและข้อเสียของตัวควบคุมพีไอดีเหล่านี้

บทที่ 3 กล่าวถึงโครงสร้างและหลักการทำงานของวงจรถ่าย CCCII และวงจรถ่ายทรานสดักเตอร์ ซึ่งเป็นวงจรพื้นฐานที่นำไปใช้ในการออกแบบตัวควบคุมพีไอดีที่นำเสนอในวิทยานิพนธ์นี้

บทที่ 4 กล่าวถึงหลักการออกแบบตัวควบคุมพีไอดีโหมดกระแสแบบใหม่โดยใช้วงจรถ่าย CCCII การศึกษาการทำงานของตัวควบคุมในกรณีที่วงจรถ่าย CCCII ไม่เป็นไปตามอุดมคติและการตรวจสอบการทำงานของตัวควบคุมที่นำเสนอด้วยโปรแกรมคอมพิวเตอร์

บทที่ 5 กล่าวถึงหลักการออกแบบตัวควบคุมพีไอดีโหมดผสมแบบใหม่โดยใช้วงจรถ่ายทรานสดักเตอร์ การศึกษาผลของอุปกรณ์แฝงของวงจรถ่ายทรานสดักเตอร์ที่กระทบต่อการทำงานของตัวควบคุมและการลดผลกระทบดังกล่าว รวมถึงการเลียนแบบการทำงานของตัวควบคุมด้วยโปรแกรมคอมพิวเตอร์ เพื่อตรวจสอบความเป็นไปได้ของหลักการที่นำเสนอ

บทที่ 6 เป็นการสรุปและวิจารณ์ผลการวิจัยของวิทยานิพนธ์นี้ทั้งหมด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# การสร้างตัวควบคุมพีไอดี

### 2.1 กล่าวนำ

เนื่องจากวิทยานิพนธ์ฉบับนี้มุ่งเน้นที่จะนำเสนอตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอกและสามารถปรับค่าพารามิเตอร์ของตัวควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ดังที่ได้อธิบายมาบ้างแล้วในบทที่ 1 ดังนั้น ในบทนี้จะกล่าวถึงเนื้อหาที่เกี่ยวข้องกับตัวควบคุมพีไอดีพอสังเขป โดยประกอบด้วยฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดี หลักการสร้างตัวควบคุมพีไอดีที่มีผู้นำเสนอมาแล้ว ตลอดจนข้อดีและข้อเสียของวงจรเหล่านี้ ดังรายละเอียดต่อไปนี้

### 2.2 ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดี

ตัวควบคุมพีไอดีมีส่วนประกอบพื้นฐานสำคัญ 3 ส่วน คือ ส่วนทำการปรับสัดส่วนสัญญาณ ส่วนทำการปริพันธ์สัญญาณ และส่วนทำอนุพันธ์สัญญาณ โดยทั่วไป ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีเขียนได้ดังนี้ [3] คือ

$$H(s) = K_p \left( 1 + \frac{1}{T_I s} + T_D s \right) \quad (2.1)$$

โดยที่  $K_p$  คือ ค่าอัตราขยายของส่วนปรับสัดส่วน  $T_I$  คือ ค่าเวลาคงตัวของส่วนทำปริพันธ์ และ  $T_D$  คือ ค่าเวลาคงตัวของส่วนทำอนุพันธ์ จากสมการ (2.1) ยังสามารถจัดรูปแบบสมการได้อีกรูปแบบหนึ่งเป็น

$$H(s) = K_p + \frac{K_I}{s} + K_D s \quad (2.2)$$

ซึ่ง  $K_I$  คือ อัตราขยายของส่วนปริพันธ์และ  $K_D$  คือ อัตราขยายของส่วนอนุพันธ์ โดยที่

$$K_I = \frac{K_p}{T_I} \quad (2.3)$$

$$K_D = K_p T_D \quad (2.4)$$

โครงสร้างของตัวควบคุมพีไอดีที่สร้างขึ้นตามสมการ (2.1) หรือ (2.2) นั้นส่วนใหญ่ส่วนปริพันธ์และส่วนอนุพันธ์จะต่อขนานกัน ส่วนกรณีที่ส่วนปริพันธ์ต่ออนุกรมกับส่วนอนุพันธ์นั้น ตัวควบคุมพีไอดีมักจะมีฟังก์ชันถ่ายโอนเป็นอีกรูปแบบหนึ่ง คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = K_p \left(1 + \frac{1}{T_I s}\right) (1 + T_D s) \quad (2.5)$$

จากรูปแบบของฟังก์ชันถ่ายโอนดังกล่าวข้างต้น ในหัวข้อต่อไป จะกล่าวถึงวิธีการสร้างตัวควบคุมพีไอดีที่มีผู้นำเสนอมาแล้ว โดยมีรายละเอียดดังต่อไปนี้

### 2.3 หลักการสร้างตัวควบคุมพีไอดีแบบเดิมที่เคยนำเสนอ

ตัวควบคุมพีไอดีแบบดั้งเดิมนั้นทำงานในโหมดแรงดัน มักนิยมสร้างขึ้นโดยใช้ออปแอมป์เป็นอุปกรณ์แอคทีฟหลัก ดังแสดงในรูปที่ 2.1 [5] ซึ่งประกอบด้วยวงจรรขยายแบบกลับเฟส วงจรปริพันธ์แบบกลับเฟส วงจรอนุพันธ์แบบกลับเฟสและวงจรรขยายผลรวมแบบกลับเฟส (Inverting summing amplifier) ถ้ากำหนดให้ออปแอมป์มีค่าอัตราขยายลบเปิดและค่าอิมพีแดนซ์ (Impedance) ที่อินพุตมีค่านันต์ ส่วนอิมพีแดนซ์ที่เอาต์พุตมีค่าเป็นศูนย์ [6] เมื่อทำการวิเคราะห์วงจรในรูปที่ 2.1 จะพบว่าที่โนด A ซึ่งเป็นเอาต์พุตของวงจรรขยายแบบกลับเฟส จะได้

$$V_A(s) = -\frac{R_2}{R_1} V_I(s) \quad (2.6)$$

ส่วนเอาต์พุตของวงจรปริพันธ์แบบกลับเฟสที่โนด B เป็น

$$V_B(s) = -\frac{1}{R_3 C_1 s} V_I(s) \quad (2.7)$$

ขณะที่ส่วนที่โนด C เป็นเอาต์พุตของวงจรรอนุพันธ์ ก็จะได้

$$V_C(s) = -R_4 C_2 s V_I(s) \quad (2.8)$$

จากสมการ (2.6) – (2.8) เมื่อป้อนเป็นอินพุตให้กับวงจรรขยายผลรวมแบบกลับเฟส จะได้ฟังก์ชันถ่ายโอนของวงจรเป็น

$$H(s) = \frac{R_2 R_8}{R_1 R_5} + \frac{R_8}{R_3 R_6 C_1 s} + \frac{R_4 R_8 C_2 s}{R_7} \quad (2.9)$$

จากสมการ (2.9) ถ้ากำหนดให้  $R_5 = R_6 = R_7 = R_8$  แล้วจัดรูปสมการใหม่ จะพบว่า

$$H(s) = \frac{R_2}{R_1} \left(1 + \frac{R_1}{R_2 R_3 C_1 s} + \frac{R_1 R_4 C_2 s}{R_2}\right) \quad (2.10)$$

เมื่อเปรียบเทียบกับสมการ (2.10) กับ (2.1) จะได้พารามิเตอร์ของตัวควบคุมพีไอดีเป็น

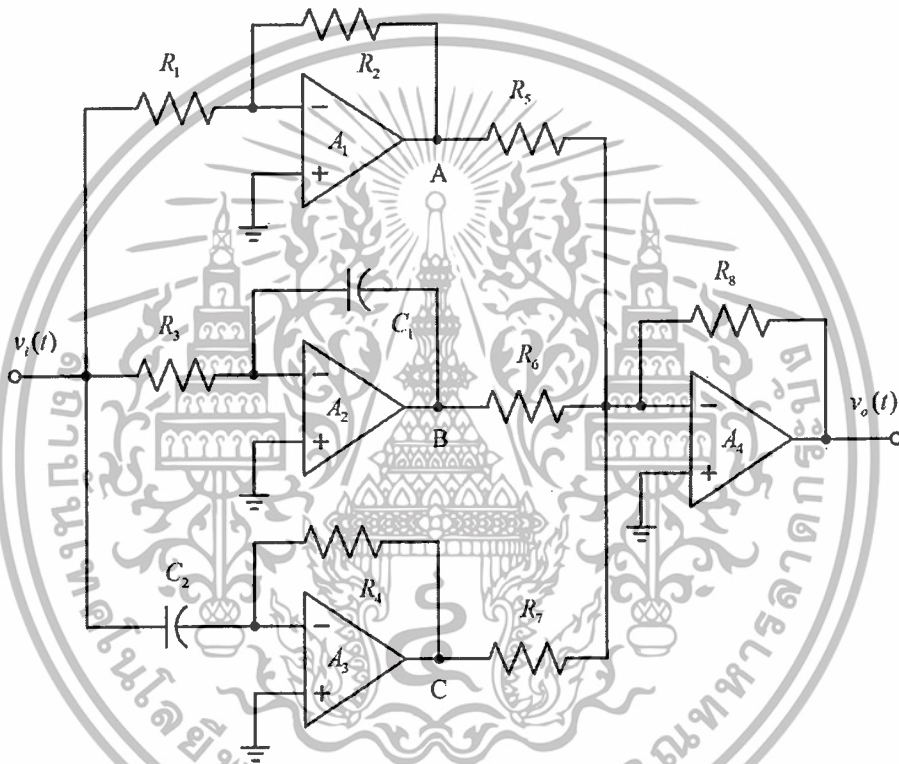
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_p = \frac{R_2}{R_1} \quad (2.11)$$

$$T_I = \frac{R_2 R_3 C_1}{R_1} \quad (2.12)$$

และ

$$T_D = \frac{R_1 R_4 C_2}{R_2} \quad (2.13)$$

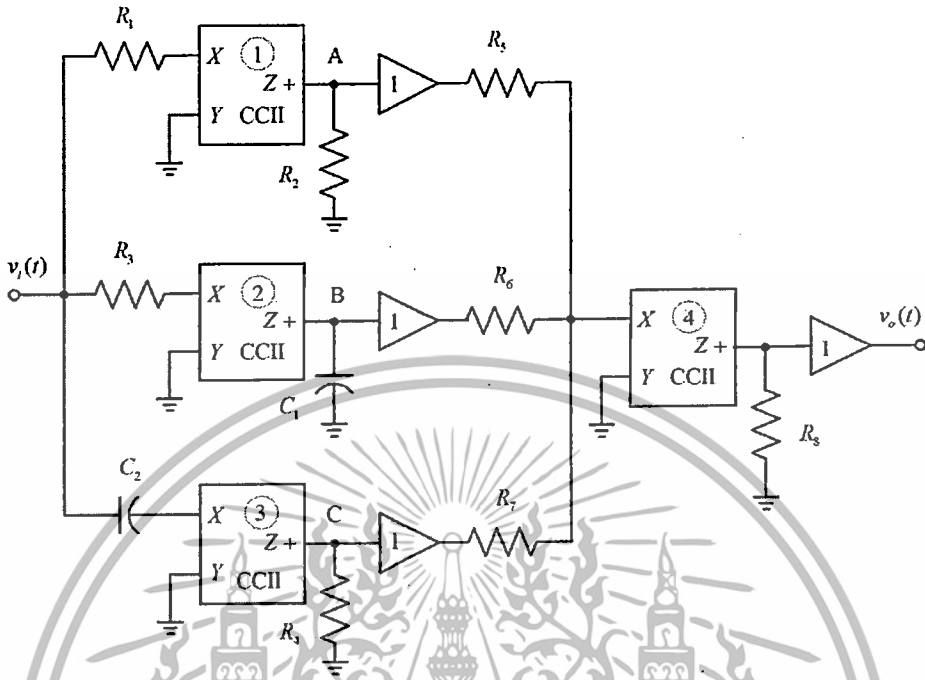


รูปที่ 2.1 ตัวควบคุมพีไอดีโหมดแรงดันที่ใช้โอปแอมป์เป็นอุปกรณ์แอคทีฟหลัก [5]

จากวงจรในรูปที่ 2.1 จะเห็นว่า ตัวควบคุมพีไอดีนี้ประกอบด้วยตัวต้านทานภายนอกจำนวนมากถึง 8 ตัวและตัวเก็บประจุแบบลอยตัวอีก 2 ตัว ซึ่งทำให้ไม่เหมาะสมในการสร้างในรูปของวงจรรวม นอกจากนี้ ในทางปฏิบัติ โอปแอมป์มีความถี่ใช้งานค่อนข้างต่ำ จึงทำให้ตัวควบคุมพีไอดีนี้ถูกจำกัดความถี่ใช้งานไปด้วย

เพื่อลดข้อด้อยของโอปแอมป์ดังกล่าวข้างต้น จึงมีนักวิจัยได้นำเสนอบทความเกี่ยวกับการสร้างตัวควบคุมพีไอดีขึ้นมาอีกหลายบทความ อาทิเช่น ในปี ค.ศ. 2001 Erdal C. และคณะได้นำเสนอตัวควบคุมพีไอดีในโหมดแรงดันโดยใช้วงจร CCII เป็นอุปกรณ์แอคทีฟหลักดังแสดงในรูปที่ 2.2 [8] และตัวควบคุมพีไอดีซึ่งทำงานในโหมดแรงดันอีกวงจรหนึ่งบนพื้นฐานของวงจร OTA ดังแสดงในรูปที่ 2.3 [9] โดยวงจรในรูปที่ 2.2 ประกอบด้วย วงจร CCII 4 ตัว วงจรบัฟเฟอร์ 4 ตัว ตัวต้านทานเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8 ตัว และตัวเก็บประจุอีก 2 ตัว เมื่อกำหนดให้วงจร CCI มีคุณสมบัติตามอุดมคติ [21] จากวงจรในรูปที่ 2.2 พบว่า ที่โหนด A จะได้



รูปที่ 2.2 ตัวควบคุมพีเอ็ดไอโหมดแรงดันที่ใช้วงจร CCI เป็นอุปกรณ์แอคทีฟหลัก [8]

$$V_A(s) = -\frac{R_2}{R_1} V_i(s) \quad (2.14)$$

ส่วนที่โหนด B เป็น

$$V_B(s) = -\frac{1}{R_3 C_1 s} V_i(s) \quad (2.15)$$

ขณะที่ส่วนที่โหนด C ก็จะได้

$$V_C(s) = -R_4 C_2 s V_i(s) \quad (2.16)$$

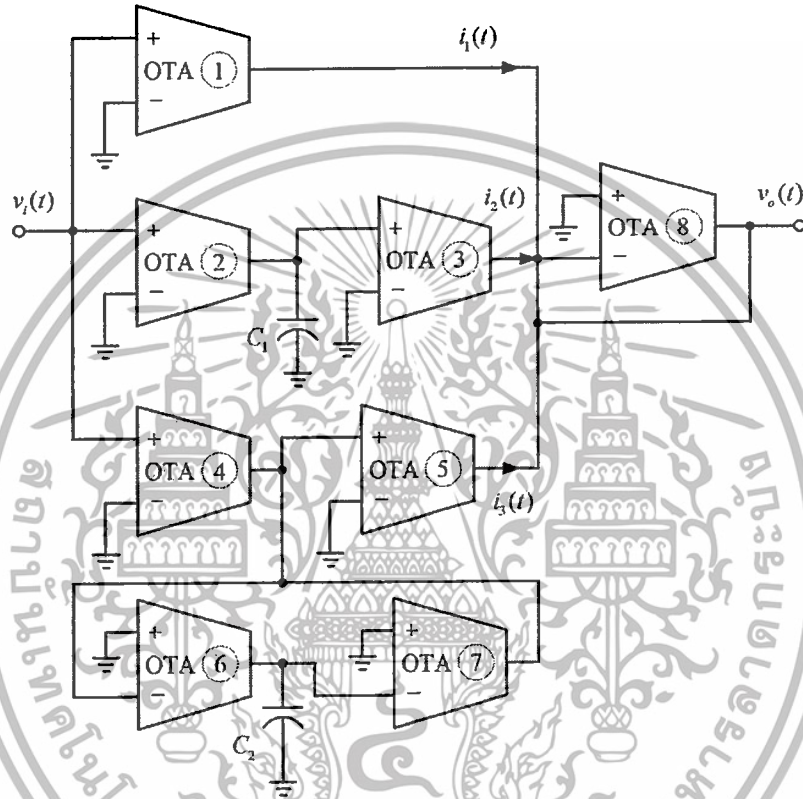
จากสมการ (2.14) – (2.16) เมื่อป้อนเป็นอินพุตให้กับวงจรขยายผลรวมแบบกลับเฟส จะได้ฟังก์ชันถ่ายโอนของวงจรเป็น

$$H(s) = \frac{R_2 R_8}{R_1 R_5} + \frac{R_8}{R_3 R_6 C_1 s} + \frac{R_4 R_8 C_2 s}{R_7} \quad (2.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.17) จะเห็นว่า วงจรในรูปที่ 2.2 มีฟังก์ชันถ่ายโอนเหมือนกับวงจรในรูปที่ 2.1 ซึ่งวงจรนี้มีข้อดี คือ มีย่านความถี่ใช้งานที่สูงขึ้น ส่วนข้อด้อย คือ วงจรประกอบด้วยอุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก นอกจากนี้ พารามิเตอร์ของตัวควบคุมนี้ยังไม่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย

ส่วนวงจรในรูปที่ 2.3 ประกอบด้วย วงจร OTA 8 ตัวและตัวเก็บประจุแบบลงกราวด์อีก 2 ตัว ซึ่งเมื่อวงจร OTA เป็นแบบอุดมคติ [22] การวิเคราะห์ห้วงจร จะพบว่า กระแสเอาต์พุตของวงจร OTA ตัวที่หนึ่งมีค่า



รูปที่ 2.3 ตัวควบคุมพีเอทีโหนดแรงดันที่ใช้วงจร OTA เป็นอุปกรณ์แอกทีฟหลัก [9]

$$I_1(s) = G_m V_i(s) \quad (2.18)$$

ส่วนวงจร OTA ตัวที่สามมีกระแสเอาต์พุตเป็น

$$I_2(s) = \frac{G_{m2} G_{m3}}{C_1 s} V_i(s) \quad (2.19)$$

ในขณะที่วงจร OTA ตัวที่ห้าก็มีกระแสเอาต์พุตเป็น

$$I_3(s) = \frac{G_{m4} G_{m5} C_2 s}{G_{m6} G_{m7}} V_i(s) \quad (2.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.18) – (2.20) เมื่อนำกระแสเอาต์พุตทั้งสามมารวมกันแล้วป้อนเป็นอินพุตให้กับวงจร OTA ตัวที่แปด ทำให้ตัวควบคุมพีไอดีนี้มีฟังก์ชันถ่ายโอนเป็น

$$H(s) = \frac{G_{m1}}{G_{m8}} + \frac{G_{m2}G_{m3}}{G_{m8}C_1s} + \frac{G_{m4}G_{m5}C_2s}{G_{m6}G_{m7}G_{m8}} \quad (2.21)$$

โดยที่  $G_{mi}$  เป็นค่าทรานสคอนดักแตนซ์ของวงจร OTA ตัวที่  $i$  ซึ่งค่าทรานสคอนดักแตนซ์นี้สามารถปรับค่าได้ด้วยการปรับกระแสไบอัสของวงจร เมื่อเปรียบเทียบกับสมการ (2.21) กับ (2.2) จะได้พารามิเตอร์ของตัวควบคุมพีไอดีนี้เป็น

$$K_p = \frac{G_{m1}}{G_{m8}} \quad (2.22)$$

$$K_I = \frac{G_{m2}G_{m3}}{G_{m8}C_1} \quad (2.23)$$

และ

$$K_D = \frac{G_{m4}G_{m5}C_2}{G_{m6}G_{m7}G_{m8}} \quad (2.24)$$

จุดเด่นของตัวควบคุมพีไอดีนี้ คือ วงจรเหมาะที่จะทำในรูปวงจรรวม เนื่องจากใช้ตัวเก็บประจุแบบลงกราวด์ในวงจรและพารามิเตอร์ของวงจรมีสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการปรับค่าทรานสคอนดักแตนซ์ของวงจร OTA นั้นเอง จึงทำให้มีความสะดวกในการใช้งาน แต่อย่างไรก็ตาม วงจรประกอบด้วยวงจร OTA ซึ่งเป็นอุปกรณ์แอกทีฟจำนวนมากเกินไป

ต่อมา ในปี ค.ศ. 2004 Erdal C. และคณะยังได้นำเสนอตัวควบคุมพีไอดีโหมดแรงดันบนพื้นฐานของวงจร CCCII ขึ้นมาดังแสดงในรูปที่ 2.4 [10] เมื่อกำหนดให้วงจร CCCII มีคุณสมบัติเป็นอุดมคติ [16] การวิเคราะห์วงจรดังกล่าวนี้ จะพบว่า กระแสเอาต์พุตของวงจร CCCII ตัวที่สองมีสมการเป็น

$$I_1(s) = \frac{R_1}{R_{X1}R_{X2}} V_i(s) \quad (2.25)$$

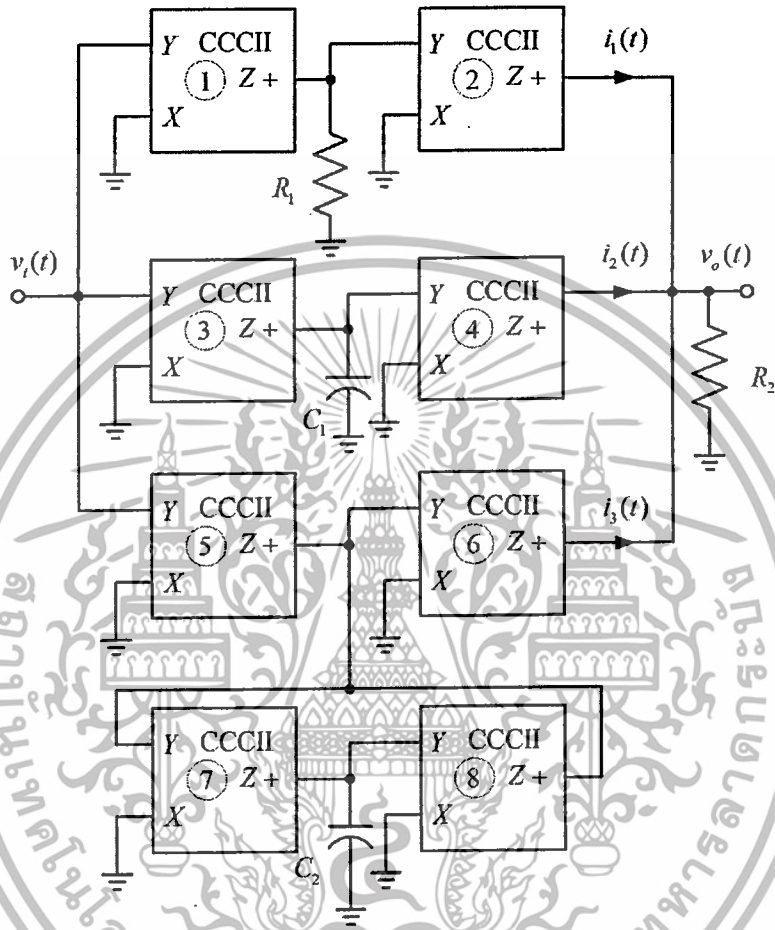
ในขณะที่กระแสเอาต์พุตของวงจร CCCII ตัวที่สี่ซึ่งเกิดจากการทำปริพันธ์ จะได้

$$I_2(s) = \frac{1}{R_{X3}R_{X4}C_1s} V_i(s) \quad (2.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนกระแสเอาต์พุตของวงจร CCCII ตัวที่หกเป็นผลจากการทำอนุพันธ์มีสมการเป็น ...

$$I_3(s) = \frac{R_{X7}R_{X8}C_2s}{R_{X5}R_{X6}}V_i(s) \tag{2.27}$$



รูปที่ 2.4 ตัวควบคุมพีเอ็ดตีโหมดแรงดันที่ใช้วงจร CCCII เป็นอุปกรณ์แอคทีฟหลัก [10]

เมื่อนำค่ากระแสจากสมการ (2.25) – (2.27) มารวมกันแล้วป้อนให้กับตัวต้านทาน  $R_2$  จะทำให้ตัวควบคุมพีเอ็ดตีนี้มีฟังก์ชันถ่ายโอนเป็น

$$H(s) = \frac{R_1R_2}{R_{X1}R_{X2}} + \frac{R_2}{R_{X3}R_{X4}C_1s} + \frac{R_{X7}R_{X8}R_2C_2s}{R_{X5}R_{X6}} \tag{2.28}$$

โดยที่  $R_{X_i}$  เป็นค่าความต้านทานแฝงที่พอร์ต X ของวงจร CCCII ตัวที่  $i$  ซึ่งค่าความต้านทานนี้สามารถปรับค่าได้ด้วยการปรับกระแสไบอัสของวงจร ซึ่งเมื่อเปรียบเทียบกับสมการ (2.28) กับ (2.2) จะได้พารามิเตอร์ของตัวควบคุมพีเอ็ดตีนี้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_p = \frac{R_1 R_2}{R_{X1} R_{X2}} \tag{2.29}$$

$$K_I = \frac{R_2}{R_{X3} R_{X4} C_1} \tag{2.30}$$

และ

$$K_D = \frac{R_{X7} R_{X8} R_2 C_2}{R_{X5} R_{X6}} \tag{2.31}$$

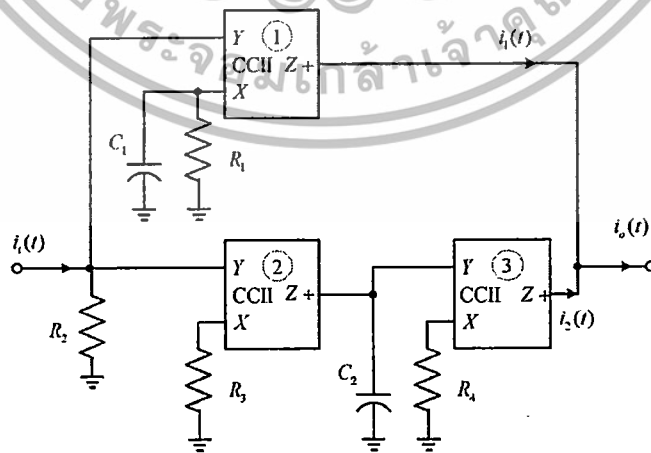
ตัวควบคุมพีไอดีบนพื้นฐานของวงจร CCCII ตามรูปที่ 2.4 นี้มีจุดเด่นเช่นเดียวกับตัวควบคุมพีไอดีโดยใช้วงจร OTA ตามรูปที่ 2.3 แต่วงจรมีการใช้วงจร CCCII จำนวนมากขึ้นไปและยังต้องการตัวต้านทานจากภายนอกอีกด้วย

ในปี ค.ศ. 2005 Minaei S. และคณะได้นำเสนอตัวควบคุมพีไอดีในโหมดกระแสบนพื้นฐานของวงจร CCII ดังแสดงในรูปที่ 2.5 [11] ซึ่งวงจรประกอบด้วยวงจร CCII 3 ตัว ตัวต้านทานภายนอก 4 ตัวและตัวเก็บประจุแบบลงกราวด์อีกสองตัว เมื่อทำการวิเคราะห์วงจร จะทำให้ได้กระแสเอาต์พุตของวงจร CCII ตัวที่หนึ่งเป็น

$$I_1(s) = \left( \frac{R_2}{R_1} + R_2 C_1 s \right) I_i(s) \tag{2.32}$$

ในขณะที่กระแสเอาต์พุตของวงจร CCII ตัวที่สามเป็น

$$I_2(s) = \frac{R_2}{R_3 R_4 C_2 s} I_1(s) \tag{2.33}$$



รูปที่ 2.5 ตัวควบคุมพีไอดีโหมดกระแสที่ใช้วงจร CCII เป็นอุปกรณ์แอคทีฟหลัก [11]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำกระแสจากสมการ (2.32) และ (2.33) มารวมกัน ทำให้ได้กระแสเอาต์พุตเป็น

$$I_o(s) = \left( \frac{R_2}{R_1} + R_2 C_1 s + \frac{R_2}{R_3 R_4 C_2 s} \right) I_i(s) \quad (2.34)$$

จากสมการ (2.34) จะได้ฟังก์ชันถ่ายโอนของตัวควบคุมนี้เป็น

$$H(s) = \frac{R_2}{R_1} \left( 1 + \frac{R_1}{R_3 R_4 C_2 s} + R_1 C_1 s \right) \quad (2.35)$$

เมื่อเปรียบเทียบกับสมการ (2.35) กับ (2.1) จะได้พารามิเตอร์ของตัวควบคุมนี้เป็น

$$K_p = \frac{R_2}{R_1} \quad (2.36)$$

$$T_I = \frac{R_3 R_4 C_2}{R_1} \quad (2.37)$$

และ

$$T_D = R_1 C_1 \quad (2.38)$$

นอกจากนี้ วงจรในรูปที่ 2.5 ซึ่งเป็นตัวควบคุมพีเอ็ดโหมดกระแสสามารถเปลี่ยนเป็นตัวควบคุมพีเอ็ดโหมดแรงดันได้ง่ายโดยย้ายตัวต้านทาน  $R_2$  จากขั้วอินพุตไปที่ขั้วเอาต์พุตแทน ดังแสดงในรูปที่ 2.6 [11] ซึ่งตัวควบคุมพีเอ็ดโหมดนี้ก็ยังมีฟังก์ชันถ่ายโอนตามสมการ (2.35) เช่นเดียวกับวงจรในรูปที่ 2.5

ในปี ค.ศ. 2006 Keskin A. U. ได้นำวงจร CDBA เป็นอุปกรณ์แอกทีฟหลักในการสร้างตัวควบคุมพีเอ็ดโหมดแรงดันดังแสดงในรูปที่ 2.7 [12] เมื่อทำการวิเคราะห์ห้วงจรนี้โดยวงจร CDBA มีคุณสมบัติเป็นอุดมคติ [23] จะได้ฟังก์ชันถ่ายโอนของตัวควบคุมนี้เป็น

$$H(s) = \frac{R_3 R_8}{R_1 R_2} + \frac{R_8}{R_4 R_5 C_1 s} + \frac{R_7 R_8 C_2 s}{R_6} \quad (2.39)$$

ซึ่งเมื่อเปรียบเทียบกับสมการ (2.39) กับ (2.2) จะได้พารามิเตอร์ของตัวควบคุมพีเอ็ดโหมดนี้เป็น

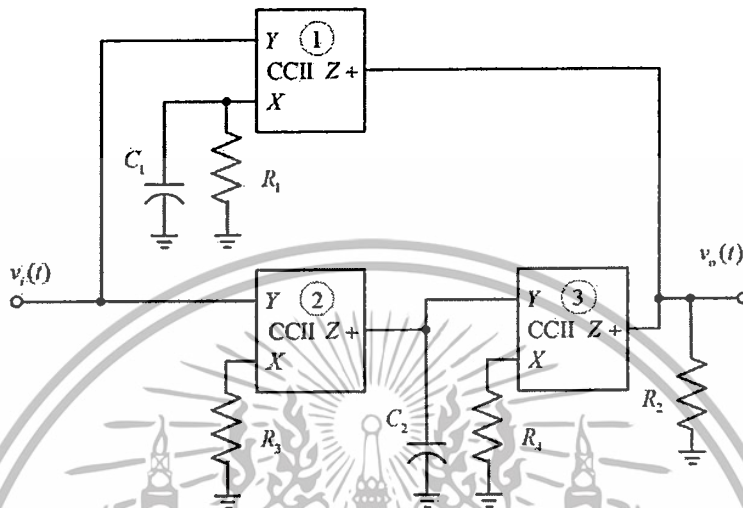
$$K_p = \frac{R_3 R_8}{R_1 R_2} \quad (2.40)$$

$$K_I = \frac{R_8}{R_4 R_5 C_1} \quad (2.41)$$

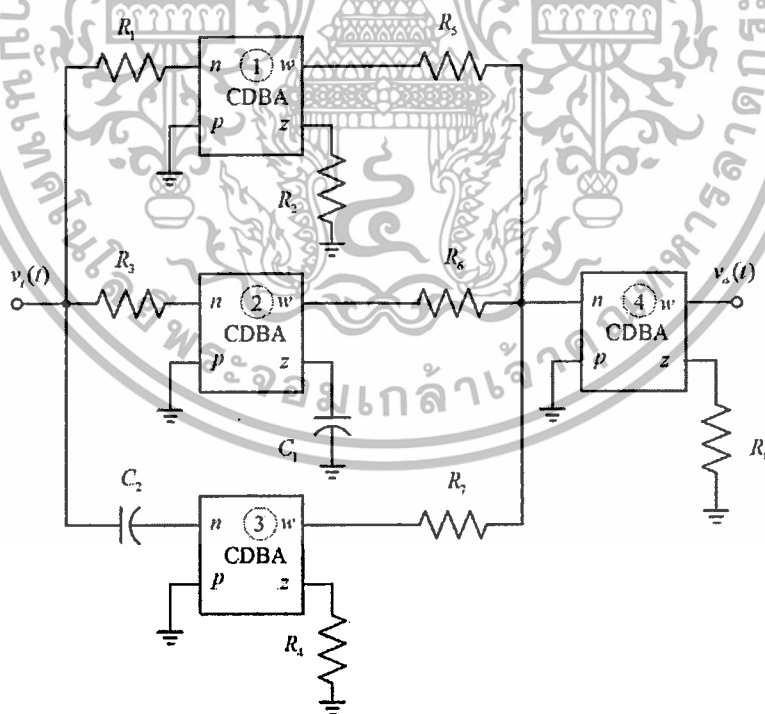
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาระดับบัณฑิตศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$K_D = \frac{R_7 R_8 C_2}{R_6} \tag{2.42}$$



รูปที่ 2.6 ตัวควบคุมพีเอดีโหมตแรงดันที่ใช้วงจร CCII เป็นอุปกรณ์แอคทีฟหลัก [11]



รูปที่ 2.7 ตัวควบคุมพีเอดีโหมตแรงดันที่ใช้วงจร CDBA เป็นอุปกรณ์แอคทีฟหลัก [12]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในปี ค.ศ. 2006 Yuce E. และคณะได้นำเสนอตัวควบคุมพีไอดีโหมดแรงดันและโหมดกระแสบนพื้นฐานของวงจร CCII ดังแสดงในรูปที่ 2.8 และรูปที่ 2.9 ตามลำดับ [13] ซึ่งถ้ากำหนดให้วงจร CCII มีความเป็นอุดมคติ จากวงจรในรูปที่ 2.8 พบว่า

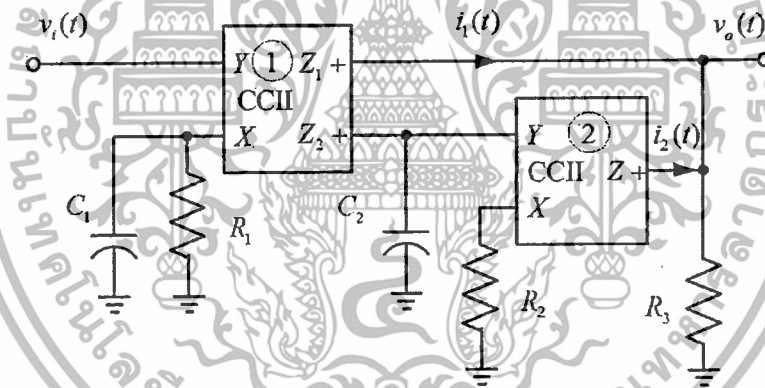
$$I_1(s) = \left(\frac{1}{R_1} + C_1s\right)V_i(s) \quad (2.43)$$

และ

$$I_2(s) = \frac{1}{R_2C_2s} \left(\frac{1}{R_1} + C_1s\right)V_i(s) \quad (2.44)$$

เมื่อนำกระแสจากสมการ (2.43) และ (2.44) มารวมกันแล้วป้อนให้กับตัวต้านทาน  $R_3$  ทำให้ได้แรงดันเอาต์พุตเป็น

$$V_o(s) = R_3 \left(\frac{1}{R_1} + sC_1\right) \left(1 + \frac{1}{R_2C_2s}\right) V_i(s) \quad (2.45)$$



รูปที่ 2.8 ตัวควบคุมพีไอดีโหมดแรงดันบนพื้นฐานของวงจร CCII [13]

ซึ่งจากสมการ (2.45) เมื่อจัดรูปสมการใหม่ ทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมนี้เป็น

$$H(s) = \frac{R_3}{R_1} \left(1 + R_1C_1s\right) \left(1 + \frac{1}{R_2C_2s}\right) \quad (2.46)$$

เมื่อเทียบสมการ (2.46) กับ (2.5) จะได้พารามิเตอร์ของตัวควบคุมพีไอดีนี้เป็น

$$K_P = \frac{R_3}{R_1} \quad (2.47)$$

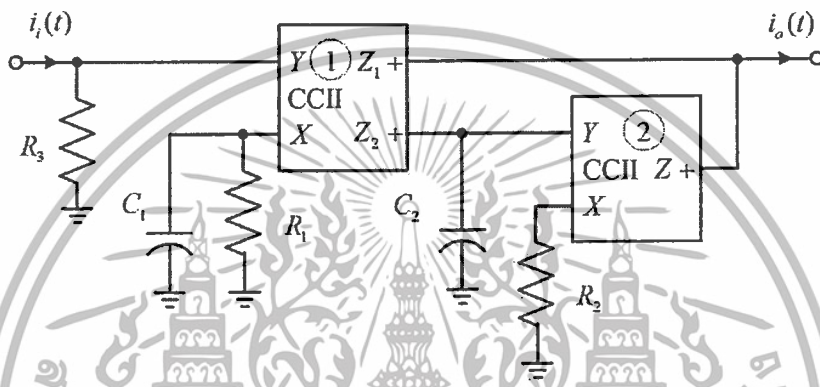
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_D = R_1 C_1 \quad (2.48)$$

และ

$$T_I = R_2 C_2 \quad (2.49)$$

ส่วนตัวควบคุมพีเอ็ดไทม์ดกรสแสบในรูปที่ 2.9 เกิดจากการย้ายตัวต้านทาน  $R_3$  ที่ขั้วเอาต์พุตของวงจรในรูปที่ 2.8 ไปต่อที่ขั้วอินพุต ซึ่งมีฟังก์ชันถ่ายโอนของวงจรเป็นตามสมการ (2.46) เช่นเดียวกับตัวควบคุมในรูปที่ 2.8 นั่นเอง



รูปที่ 2.9 ตัวควบคุมพีเอ็ดไทม์ดกรสแสบพื้นฐานของวงจร CCII [13]

ต่อมาในปี ค.ศ. 2010 Yuce E. และคณะก็ได้นำเสนอตัวควบคุมพีเอ็ดไทม์ดกรสแสบพื้นฐานของวงจร CCII ขึ้นมาอีกวงจรหนึ่ง ดังแสดงในรูปที่ 2.10 [14] ซึ่งเมื่อกำหนดให้วงจร CCII มีความเป็นอุดมคติ ตัวควบคุมพีเอ็ดไทม์ดกรสแสบนี้จะมีฟังก์ชันถ่ายโอนเป็น

$$H(s) = \left( \frac{R_1}{R_2} + \frac{C_2}{C_1} - a \right) + \frac{1}{R_2 C_1 s} + R_1 C_2 s \quad (2.50)$$

โดยที่  $a$  คือ ค่าอัตราส่วนกระแสเอาต์พุตของวงจร CCII ตัวที่หนึ่ง ซึ่งเกิดจากการการปรับอัตราส่วนของความกว้างและความยาวของช่องนำกระแสของทรานซิสเตอร์ในวงจร CCII เมื่อเปรียบเทียบกับสมการ (2.50) กับ (2.2) ก็จะได้พารามิเตอร์ของตัวควบคุมนี้เป็น

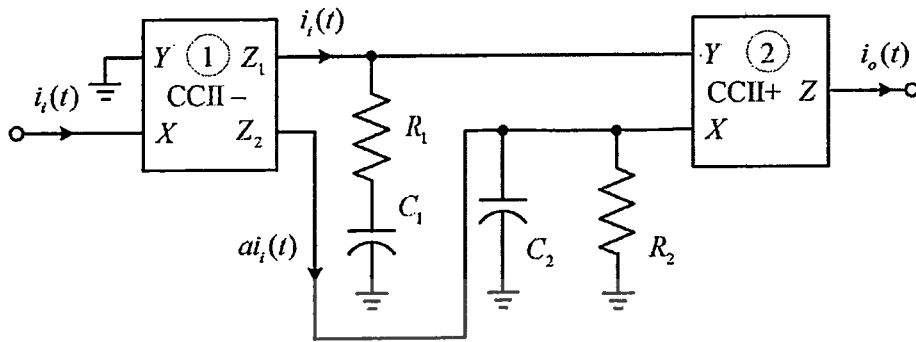
$$K_p = \frac{R_1}{R_2} + \frac{C_2}{C_1} - a \quad (2.51)$$

$$K_I = \frac{1}{R_2 C_1} \quad (2.52)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_D = R_1 C_2 \quad (2.53)$$



รูปที่ 2.10 ตัวควบคุมพีเอ็ดดี้โหมดกระแสโดยใช้วงจร CCII [14]

จากวงจรในรูปที่ 2.5 ถึงรูปที่ 2.10 จะเห็นว่า วงจรเหล่านี้มีข้อดี คือ ใช้อุปกรณ์แอคทีฟน้อย และพารามิเตอร์ของตัวควบคุมสามารถปรับค่าได้อย่างอิสระซึ่งกันและกัน แต่มีข้อควรปรับปรุง คือ ใช้ตัวต้านทานภายนอกมากเกินไปและพารามิเตอร์ของตัวควบคุมไม่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สำหรับตัวควบคุมพีเอ็ดดี้ในรูปที่ 2.10 มีความยุ่งยากในการนำไปประยุกต์ใช้งานด้วย เนื่องจากการปรับค่าพารามิเตอร์ของวงจรขึ้นอยู่กับพารามิเตอร์ของทรานซิสเตอร์ภายในวงจร CCII

นอกจากนี้ สำหรับตัวควบคุมพีเอ็ดดี้ทั้งหมดที่สร้างขึ้นบนพื้นฐานของวงจร CCII ดังกล่าวข้างต้น จะเห็นว่า มีการต่อตัวเก็บประจุที่พอร์ต X ของวงจร CCII ซึ่งถ้ารวมผลกระทบของตัวต้านทานแฝงที่พอร์ต X ของวงจร CCII เข้าไปด้วย [24, 25] จะทำให้ฟังก์ชันถ่ายโอนของตัวควบคุมเหล่านี้มีสมการดังต่อไปนี้ คือ

กรณีวงจรในรูปที่ 2.2 เขียนฟังก์ชันถ่ายโอนใหม่ได้เป็น

$$H(s) = \frac{R_2 R_3}{(R_1 + R_{X1}) y_T R_{X4} R_3} + \frac{R_8}{(R_3 + R_{X2}) y_T R_{X4} R_6 C_1 s} + \frac{R_4 R_8 C_2 s}{(1 + R_{X3} C_2 s) y_T R_{X4} R_7} \quad (2.54)$$

โดยที่

$$y_T = \frac{1}{R_5} + \frac{1}{R_6} + \frac{1}{R_7} + \frac{1}{R_{X4}} \quad (2.55)$$

กรณีวงจรในรูปที่ 2.5 และรูปที่ 2.6 เขียนฟังก์ชันถ่ายโอนใหม่ได้เป็น

$$H(s) = \frac{R_2}{R_1} \left( \frac{1 + R_1 C_1 s}{1 + \frac{R_{X1}}{R_1} (1 + R_1 C_1 s)} + \frac{R_1}{(R_3 + R_{X2})(R_4 + R_{X4}) C_2 s} \right) \quad (2.56)$$

กรณีวงจรในรูปที่ 2.8 และรูปที่ 2.9 เขียนฟังก์ชันถ่ายโอนใหม่ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = \frac{R_3}{R_1} \left( \frac{1 + R_1 C_1 s}{1 + \frac{R_{X1}}{R_1} (1 + R_1 C_1 s)} \right) \left( 1 + \frac{1}{R_2 C_2 s} \right) \quad (2.57)$$

กรณีวงจรในรูปที่ 2.10 เขียนฟังก์ชันถ่ายโอนใหม่ได้เป็น

$$H(s) = \frac{\left[ \frac{R_1}{R_2} + \frac{C_2}{C_1} - a \left( 1 + \frac{R_{X2}}{R_2} (1 + R_2 C_2 s) \right) \right] + \frac{1}{R_2 C_1 s} + R_1 C_2 s}{1 + \frac{R_{X2}}{R_2} (1 + R_2 C_2 s)} \quad (2.58)$$

ซึ่งจากสมการ (2.54) - (2.58) จะเห็นว่า ผลที่เกิดจากตัวต้านทานแฝงที่พอร์ต X ของวงจร CCII จะทำให้ฟังก์ชันถ่ายโอนของตัวควบคุมพีเอดีเหล่านี้มีความคลาดเคลื่อนไปจากฟังก์ชันถ่ายโอนของตัวควบคุมพีเอดีในทางทฤษฎีที่ต้องการ

## 2.4 สรุป

ตัวควบคุมพีเอดีเกิดจากการนำส่วนปรับสัดส่วน ส่วนปริพันธ์และส่วนอนุพันธ์มาประกอบกัน โดยตัวควบคุมพีเอดีที่สร้างขึ้นโดยใช้ออปแอมป์ วงจร CCII และวงจร CDDBA เป็นอุปกรณ์แอกทีฟหลัก มีข้อด้อยที่สำคัญคือ ใช้ตัวต้านทานภายนอกมากเกินไปและไม่สามารถปรับค่าพารามิเตอร์ของตัวควบคุมพีเอดีได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ส่วนตัวควบคุมพีเอดีที่สร้างขึ้นบนพื้นฐานของวงจร OTA และวงจร CCCII มีความน่าสนใจ คือ พารามิเตอร์ของตัวควบคุมเหล่านี้สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่กระนั้นก็ตาม การมีโครงสร้างซับซ้อนเป็นข้อด้อยที่สำคัญของตัวควบคุมพีเอดีทั้งสองนี้ เพื่อลดข้อบกพร่องเหล่านี้ ในวิทยานิพนธ์นี้จึงนำเสนอตัวควบคุมพีเอดีแบบใหม่ขึ้นมา 2 รูปแบบ คือ ตัวควบคุมพีเอดีที่ทำงานในโหมดกระแสและตัวควบคุมพีเอดีที่ทำงานในโหมดผสม โดยรายละเอียดจะได้กล่าวถึงต่อไปในบทที่ 4 และบทที่ 5 ตามลำดับ

## บทที่ 3

### วงจรพื้นฐานที่เกี่ยวข้อง

#### 3.1 กล่าวนำ

เนื่องจากวิทยานิพนธ์นี้นำเสนอการออกแบบตัวควบคุมพีไอดีสามวงจร โดยสองวงจรมีข้อเสนอตัวควบคุมพีไอดีโหมดกระแสโดยใช้วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส ส่วนอีกวงจรมีข้อเสนอตัวควบคุมพีไอดีโหมดผสมโดยใช้วงจรทรานสดักเตอร์ ดังนั้น ในบทนี้จะได้กล่าวถึงโครงสร้างและหลักการทำงานของวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสและวงจร ทรานสดักเตอร์พอเป็นสังเขป ดังรายละเอียดต่อไปนี้

#### 3.2 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส

วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (Second generation current controlled current conveyor : CCCII) คือ วงจรสายพานกระแสรุ่นที่สอง (Second generation current conveyor : CCII) ที่สามารถปรับค่าความต้านทานแ่งที่พอร์ต X ได้ด้วยกระแสไบอัสของวงจรซึ่งถูกนำเสนอขึ้นในปี ค.ศ. 1995 โดย Fabre A. และคณะ [15] โดยจากในรูปที่ 3.1 เป็นวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสแบบบวก (Positive second generation current controlled current conveyor : CCCII+) ซึ่งมีโครงสร้างของวงจรที่ใช้ทรานซิสเตอร์แบบสองรอยต่อ (Bipolar junction transistor : BJT) หรือทรานซิสเตอร์แบบไบโพลาร์ ซึ่งประกอบขึ้นจากทรานซิสเตอร์  $Q_1 - Q_4$  ทำหน้าที่ร่วมกันเป็นวงปิดทรานสลิเนียร์ (Translinear loop) และ  $Q_3 - Q_3$  ทำหน้าที่ร่วมกันเป็นวงจรสะท้อนกระแส โดยสัญลักษณ์ของวงจร CCCII+ ได้แสดงดังในรูปที่ 3.2 เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพียงกันและมีอัตราขยายกระแส  $\beta \gg 1$  จึงละเลยผลของกระแสที่ขาเบสของทรานซิสเตอร์ได้ การทำงานของวงจรอธิบายได้ดังนี้ คือ

เมื่อ  $Q_3 - Q_3$  ทำหน้าที่สะท้อนกระแสไบอัส  $I_0$  ให้กับวงปิดทรานสลิเนียร์ นั่นคือ

$$I_1 = I_3 = I_0 \quad (3.1)$$

ดังนั้น

$$I_Y = 0 \quad (3.2)$$

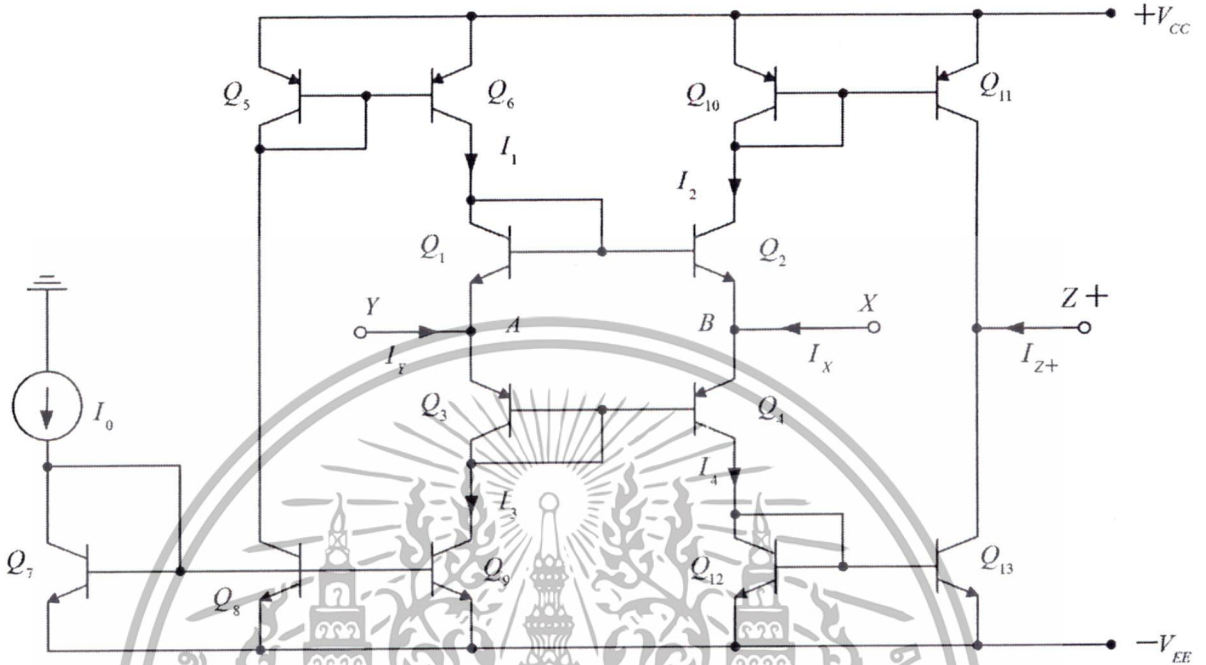
ผลจากสมการ (3.2) จะทำให้พอร์ต Y มีค่าอิมพีแดนซ์ขาเข้าเป็นอนันต์ ส่วนทรานซิสเตอร์  $Q_1 - Q_4$  ทำงานร่วมกันเป็นวงปิดทรานสลิเนียร์ ซึ่งมีคุณสมบัติเป็น [16]

$$I_2 I_4 = I_1 I_3 \quad (3.3)$$

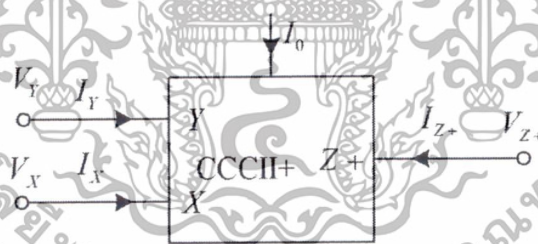
เมื่อแทนสมการ (3.1) ลงในสมการ (3.3) แล้วทำการจัดรูปใหม่จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_4 = \frac{I_0^2}{I_2} \tag{3.4}$$



รูปที่ 3.1 โครงสร้างของวงจร CCCII+ ที่ใช้ทรานซิสเตอร์แบบ BJT



รูปที่ 3.2 สัญลักษณ์ของวงจร CCCII+

เนื่องจากที่พอร์ต X มี  $I_X = I_4 - I_2$  จากสมการ (3.4) จะได้ว่า

$$I_X = \frac{I_0^2}{I_2} - I_2 \tag{3.5}$$

จากรูปที่ 3.1 จะเห็นว่า แรงดันตกคร่อมระหว่างขาเบสและขาอีมิเตอร์ของทรานซิสเตอร์  $Q_2$  มีค่าเป็น

$$V_{BE2} = V_{BE1} - V_{XY} \tag{3.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติของทรานซิสเตอร์แบบไบโพลาร์ จะพบว่า  $V_{BE1} = V_T \ln\left(\frac{I_0}{I_S}\right)$  โดยที่  $V_T$  เป็นแรงดันเนื่องจากอุณหภูมิและ  $I_S$  เป็นค่ากระแสอิ่มตัวย้อนกลับมีค่าขึ้นอยู่กับพื้นที่ของส่วนอิมิตเตอร์ของทรานซิสเตอร์ จากสมการ (3.6) จะได้ว่า

$$V_{BE2} = V_T \ln\left(\frac{I_0}{I_S}\right) - V_{XY} \quad (3.7)$$

เนื่องจาก  $I_2 = I_S e^{\frac{V_{BE2}}{V_T}}$  ดังนั้น จากสมการ (3.7) พบว่า

$$I_2 = I_0 e^{-\frac{V_{XY}}{V_T}} \quad (3.8)$$

เมื่อแทนสมการ (3.8) ลงในสมการ (3.5) จะทำให้ได้

$$\begin{aligned} I_X &= \frac{I_0^2}{I_0 e^{\frac{V_{XY}}{V_T}}} - I_0 e^{-\frac{V_{XY}}{V_T}} \\ &= I_0 e^{\frac{V_{XY}}{V_T}} - I_0 e^{-\frac{V_{XY}}{V_T}} \\ &= 2I_0 \left( \frac{e^{\frac{V_{XY}}{V_T}} - e^{-\frac{V_{XY}}{V_T}}}{2} \right) \end{aligned}$$

นั่นคือ

$$I_X = 2I_0 \sinh\left(\frac{V_{XY}}{V_T}\right) \quad (3.9)$$

เมื่อ  $V_{XY} \ll V_T$  จะส่งผลทำให้  $\sinh\left(\frac{V_{XY}}{V_T}\right) \approx \frac{V_{XY}}{V_T}$  ดังนั้น จากสมการ (3.9) จะได้ว่า

$$I_X = \frac{2I_0}{V_T} V_{XY} \quad (3.10)$$

ถ้ากำหนดให้  $R_X = \frac{V_{XY}}{I_X}$  เป็นค่าความต้านทานแฝงที่พอร์ต X แล้วจากสมการ (3.10) จะพบว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_x = \frac{V_T}{2I_0} \quad (3.11)$$

สำหรับการส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z+ นั้น พิจารณาจากรูปที่ 3.1 ได้ความสัมพันธ์ของกระแสที่โหนด B มีค่าเป็น

$$I_4 = I_x + I_2 \quad (3.12)$$

เมื่อแทนสมการ (3.12) ลงในสมการ (3.4) จะได้ว่า

$$I_x + I_2 = \frac{I_0^2}{I_2} \quad (3.13)$$

นั่นคือ

$$I_2 = \frac{1}{2} \left\{ (I_x^2 + 4I_0^2)^{\frac{1}{2}} - I_x \right\} \quad (3.14)$$

เมื่อแทนสมการ (3.14) ลงในสมการ (3.12) ก็จะได้

$$I_4 = \frac{1}{2} \left\{ (I_x^2 + 4I_0^2)^{\frac{1}{2}} + I_x \right\} \quad (3.15)$$

ซึ่งจากวงจรในรูปที่ 3.1 ทรานซิสเตอร์  $Q_{10} - Q_{13}$  ทำงานร่วมกันเป็นวงจรสะท้อนกระแส จึงทำให้ได้กระแสที่พอร์ต Z+ เป็น

$$I_{Z+} = I_4 - I_2 = I_x \quad (3.16)$$

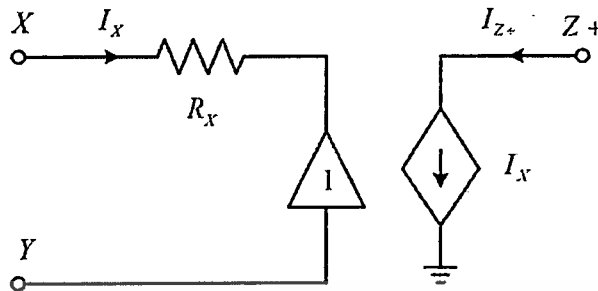
จึงสรุปคุณสมบัติของวงจร CCCII+ แบบอุดมคติได้เป็น

$$\begin{bmatrix} I_Y \\ V_X \\ I_{Z+} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_{Z+} \end{bmatrix} \quad (3.17)$$

จากสมการ (3.17) จะเห็นว่า วงจร CCCII+ มีคุณสมบัติคล้ายคลึงกับวงจร CCII+ คือ พอร์ต Y มีค่าอิมพีแดนซ์ขาเข้าเป็นอนันต์และพอร์ต Z+ มีค่าอิมพีแดนซ์ขาออกเป็นอนันต์เช่นเดียวกัน กระแสที่ไหลผ่านพอร์ต X ถูกส่งผ่านไปยังพอร์ต Z+ โดยกระแสที่ไหลผ่านพอร์ต Z+ นี้จะมีทิศทางเดียวกับกระแสที่ไหลผ่านพอร์ต X [21] ส่วนคุณสมบัติที่แตกต่างจากวงจร CCII+ คือ ที่พอร์ต X จะมีตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้านทานแฝงที่มีค่าขึ้นอยู่กับกระแสไบอัสของวงจร ซึ่งเป็นคุณสมบัติเด่นของวงจร CCCII นอกจากนี้เมื่อพิจารณาจากสมการ (3.17) วงจร CCCII+ สามารถแทนด้วยวงจรเทียบเท่าดังรูปที่ 3.3



รูปที่ 3.3 วงจรเทียบเท่าของวงจร CCCII+

สำหรับวงจร CCCII+ แบบ CMOS นั้นถูกนำเสนอโดย Salem S. B. และคณะในปี 2004 โดยจากวงจร CCCII+ ในรูปที่ 3.1 เมื่อแทนทรานซิสเตอร์แบบ BJT ด้วยทรานซิสเตอร์แบบ CMOS จะทำให้ได้วงจรดังแสดงในรูปที่ 3.4 [17] สำหรับการวิเคราะห์ห้วงวงจรมัน กำหนดให้ทรานซิสเตอร์ทุกตัวทำงานในย่านอิมิตัวโดยละเลยผลของการแปลงผันความยาวช่องนำกระแส (Channel length modulation) และทรานซิสเตอร์แบบ NMOS และทรานซิสเตอร์แบบ PMOS มีค่าพารามิเตอร์ความนำ (Conduction parameter) เท่ากัน นั่นคือ

$$K = \left( \frac{1}{2} \mu_n C_{ox} \frac{W}{L} \right)_{NMOS} = \left( \frac{1}{2} \mu_p C_{ox} \frac{W}{L} \right)_{PMOS} \quad (3.18)$$

โดยที่  $\mu_n$  คือ ค่าความคล่องตัวในการเคลื่อนที่ของอิเล็กตรอน (Electron)  $\mu_p$  คือ ค่าความคล่องตัวในการเคลื่อนที่ของโฮล (Hole)  $C_{ox}$  คือ ค่าความจุไฟฟ้าต่อหน่วยพื้นที่ซึ่งเกิดจากซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ที่อยู่ระหว่างเกตและช่องทางเดินกระแส ส่วน  $W$  และ  $L$  คือ ค่าความกว้างและความยาวของทางเดินกระแสของทรานซิสเตอร์ ตามลำดับ [26] จากวงจรในรูปที่ 3.4 วิเคราะห์หาคคุณสมบัติของวงจร CCCII+ แบบ CMOS ได้ดังนี้

เมื่อทรานซิสเตอร์  $M_5$ ,  $M_6$  และ  $M_9 - M_{11}$  ต่อเข้าด้วยกันเป็นวงจรสะท้อนกระแสทำหน้าทีสะท้อนกระแสไบอัส  $I_0$  ให้กับวงปิดทรานสลิเนียร์ จะได้ว่า

$$I_1 = I_3 = I_0 \quad (3.19)$$

ดังนั้น จะได้

$$I_Y = 0 \quad (3.20)$$

ส่วนทรานซิสเตอร์  $M_1 - M_4$  ทำงานร่วมกันเป็นวงปิดทรานสลิเนียร์จะทำให้ได้ความสัมพันธ์ระหว่างกระแสเดรนของทรานซิสเตอร์ทั้งสิ้นเป็น [27]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$I_2 = (\sqrt{I_0} - \sqrt{KV_{XY}})^2 \quad (3.25)$$

เมื่อแทนสมการ (3.25) ลงในสมการ (3.22) ก็จะทำให้ได้กระแสเดรนของทรานซิสเตอร์  $M_4$  เป็น

$$I_4 = (\sqrt{I_0} + \sqrt{KV_{XY}})^2 \quad (3.26)$$

จากวงจรในรูปที่ 3.4 พบว่า  $I_X = I_4 - I_2$  ดังนั้น จากสมการที่ (3.25) และ (3.26) ก็จะได้ว่า

$$I_X = \sqrt{16KI_0}V_{XY} \quad (3.27)$$

นั่นคือ

$$R_X = \frac{V_{XY}}{I_X} = \frac{1}{\sqrt{16KI_0}} \quad (3.28)$$

จากสมการ (3.28) จะเห็นว่า ค่าความต้านทานแฝงของวงจร CCCII ที่ใช้ทรานซิสเตอร์แบบ CMOS มีค่าขึ้นอยู่กับกระแสไบอัสของวงจรและไม่มีการแปรค่าตามอุณหภูมิเหมือนกับค่าความต้านทานแฝงของวงจร CCCII ที่ใช้ทรานซิสเตอร์แบบ BJT ดังแสดงตามสมการ (3.11) ซึ่งเป็นผลให้วงจร CCCII แบบนี้มีความน่าสนใจในการนำไปประยุกต์ใช้งานอย่างมาก

ส่วนการสะท้อนกระแส  $I_X$  ไปเป็นกระแส  $I_{Z+}$  นั้น เนื่องจาก  $I_4 = I_X + I_2$  เมื่อแทนลงในสมการ (3.26) ก็จะได้ว่า

$$I_2 = (\sqrt{I_0} + \sqrt{KV_{XY}})^2 - I_X \quad (3.29)$$

จากสมการ (3.26) และ (3.29) และเนื่องจากทรานซิสเตอร์  $M_{10} - M_{13}$  ทำหน้าที่ร่วมกันเป็นวงจรสะท้อนกระแส ก็จะทำให้ได้ค่ากระแสที่พอร์ต  $Z+$  เป็น

$$I_{Z+} = I_4 - I_2 = I_X \quad (3.30)$$

นอกจากนี้ เพื่อให้เกิดความยืดหยุ่นในการประยุกต์ใช้งานวงจร CCCII ก็สามารดัดแปลงวงจร CCCII+ โดยเพิ่มวงจรสะท้อนกระแสที่พอร์ต  $Z$  จะทำให้ได้วงจร CCCII ที่มีพอร์ต  $Z$  เพิ่มขึ้น ดังแสดงในรูปที่ 3.5 เป็นวงจร CCCII+ ที่มีพอร์ต  $Z$  จำนวนสองพอร์ตหรือถ้าเพิ่มวงจรสะท้อนกระแสแบบไขว้ ซึ่งมีผลทำให้กระแสที่ไหลเข้าพอร์ต  $Z$  มีทิศทางตรงข้ามกับกระแสที่ไหลเข้าพอร์ต  $X$  ทำให้ได้วงจร CCCII มีพอร์ต  $Z$  สองพอร์ตที่เรียกว่า วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสแบบสองเอาต์พุต (Dual output second generation current controlled current conveyor : DO-CCCII) ซึ่งมีโครงสร้างของวงจรดังในรูปที่ 3.6 โดยทรานซิสเตอร์  $M_{14} - M_{19}$  ทำหน้าที่ร่วมกันเป็นวงจรสะท้อนกระแสแบบไขว้ ซึ่งทำให้ได้  $I_{Z-} = I_2 - I_4 = -I_X$  นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### 3.3 วงจรทรานส์คอนดักเตอร์

วงจรถานส์คอนดักเตอร์เป็นวงจรที่ทำหน้าที่เปลี่ยนแรงดันให้เป็นกระแสซึ่งนิยมนำไปประยุกต์ใช้งานอย่างมากในระบบการประมวลผลสัญญาณเชิงอนาล็อก [28-30] สำหรับวงจรถานส์คอนดักเตอร์แบบสองเอาต์พุตซึ่งมีโครงสร้างเรียบง่ายไม่ซับซ้อนได้แสดงดังรูปที่ 3.7 [18] ซึ่งวงจรถานส์คอนดักเตอร์ประกอบด้วยทรานซิสเตอร์แบบ MOS 4 ตัวต่อร่วมกับแหล่งจ่ายกระแส 2 วงจร เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวทำงานในย่านอิมิตัวโดยละเลยผลของการแปลงผันความยาวช่องนำกระแสและทรานซิสเตอร์แบบ NMOS และทรานซิสเตอร์แบบ PMOS มีค่าพารามิเตอร์ความนำเท่ากัน คุณลักษณะการส่งผ่านแรงดันเป็นกระแสของวงจรถานส์คอนดักเตอร์ได้ดังรายละเอียดต่อไปนี้

จากวงจรถานส์คอนดักเตอร์ในรูปที่ 3.7 เมื่ออาศัยคุณสมบัติของทรานซิสเตอร์แบบ MOS [26] ที่ขาเกตจะไม่มีกระแสไหลเข้า จึงทำให้ที่พอร์ตอินพุตมีค่าอิมพีแดนซ์ขาเข้าเป็นอนันต์ ส่วนกระแสเดรนของทรานซิสเตอร์แต่ละตัวจะมีค่าเป็น

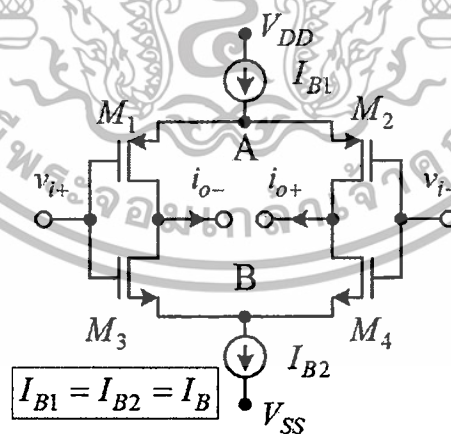
$$i_{D1} = K(v_{SG1} + V_{THP})^2 \quad (3.31)$$

$$i_{D2} = K(v_{SG2} + V_{THP})^2 \quad (3.32)$$

$$i_{D3} = K(v_{GS3} - V_{THN})^2 \quad (3.33)$$

และ

$$i_{D4} = K(v_{GS4} - V_{THN})^2 \quad (3.34)$$



รูปที่ 3.7 โครงสร้างของวงจรถานส์คอนดักเตอร์สองเอาต์พุตแบบง่าย

โดยที่  $V_{THP}$  และ  $V_{THN}$  เป็นแรงดันขีดเริ่มของทรานซิสเตอร์แบบ PMOS และ NMOS ตามลำดับ จากสมการ (3.31) - (3.34) เมื่อทำการถอดรอกที่สองและจัดรูปสมการใหม่เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\sqrt{i_{D1}} - \sqrt{i_{D2}} = -\sqrt{K}v_d \quad (3.35)$$

และ

$$\sqrt{i_{D3}} - \sqrt{i_{D4}} = \sqrt{K}v_d \quad (3.36)$$

ซึ่ง  $v_d = v_{i+} - v_{i-}$  เป็นแรงดันอินพุตในโหมดต่าง (Differential mode input voltage) จากวงจรในรูปที่ 3.7 ที่โหนด A และ B พบว่า

$$i_{D1} + i_{D2} = I_{B1} \quad (3.37)$$

และ

$$i_{D3} + i_{D4} = I_{B2} \quad (3.38)$$

ถ้ากำหนดให้  $I_{B1} = I_{B2} = I_B$  แล้วแทนสมการ (3.37) ลงในสมการ (3.35) แล้วจัดรูปสมการใหม่ จะได้ว่า

$$\sqrt{i_{D1}} - \sqrt{I_B - i_{D1}} = -\sqrt{K}v_d \quad (3.39)$$

นั่นคือ

$$i_{D1} = \frac{I_B}{2} - \sqrt{\frac{KI_B}{2}}v_d \sqrt{1 - \frac{K}{2I_B}v_d^2} \quad (3.40)$$

เมื่อแทนสมการ (3.40) ลงในสมการ (3.37) ก็จะได้ว่า

$$i_{D2} = \frac{I_B}{2} + \sqrt{\frac{KI_B}{2}}v_d \sqrt{1 - \frac{K}{2I_B}v_d^2} \quad (3.41)$$

ในทำนองเดียวกัน เมื่อแทนสมการ (3.38) ลงในสมการ (3.36) ก็จะได้ว่า

$$i_{D3} = \frac{I_B}{2} + \sqrt{\frac{KI_B}{2}}v_d \sqrt{1 - \frac{K}{2I_B}v_d^2} \quad (3.42)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{D4} = \frac{I_B}{2} - \sqrt{\frac{KI_B}{2}} v_d \sqrt{1 - \frac{K}{2I_B} v_d^2} \quad (3.43)$$

เนื่องจาก  $i_{o+} = i_{D2} - i_{D4}$  และ  $i_{o-} = i_{D1} - i_{D3}$  ดังนั้น จะได้ว่า

$$i_{o+} = \sqrt{2KI_B} v_d \sqrt{1 - \frac{K}{2I_B} v_d^2} \quad (3.44)$$

และ

$$i_{o-} = -\sqrt{2KI_B} v_d \sqrt{1 - \frac{K}{2I_B} v_d^2} \quad (3.45)$$

จะเห็นว่า ในกรณีที่  $|v_d| \ll \sqrt{\frac{I_B}{K}}$  [31, 32] แล้วจะมีผลทำให้สมการ (3.44) และ (3.45) มีรูปสมการเป็น

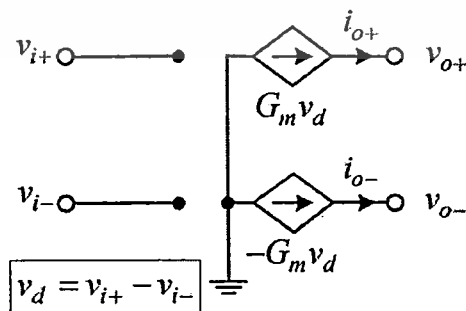
$$i_{o+} = \sqrt{2KI_B} v_d \quad (3.46)$$

และ

$$i_{o-} = -\sqrt{2KI_B} v_d \quad (3.47)$$

ซึ่งจากสมการ (3.46) และ (3.47) สามารถแทนวงจรทรานส์คอนดักเตอร์ในรูปที่ 3.7 ด้วยวงจรเทียบเท่าดังรูปที่ 3.8 โดยมีค่าทรานส์คอนดักแทนซ์เป็น

$$G_m = \frac{i_{o+}}{v_d} = -\frac{i_{o-}}{v_d} = \sqrt{2KI_B} \quad (3.48)$$



รูปที่ 3.8 วงจรเทียบเท่าของวงจรทรานส์คอนดักเตอร์สองเอาต์พุตแบบง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากที่กล่าวมาข้างต้น จะเห็นว่า วงจรทรานสคอนดักเตอร์แบบสองเอาต์พุตดังแสดงในรูปที่ 3.7 มีค่าทรานสคอนดักแตนซ์ขึ้นกับกระแสไบอัสของวงจร ดังนั้น การออกแบบวงจรโดยการใช้ วงจรทรานสคอนดักเตอร์เป็นอุปกรณ์หลักก็จะมีข้อดีเช่นเดียวกับวงจรที่เกิดจากการประยุกต์ใช้งาน วงจร CCCII ซึ่งรายละเอียดจะได้กล่าวถึงในบทที่ 5 ต่อไป

### 3.4 สรุป

ในบทนี้ได้กล่าวถึงวงจรพื้นฐานที่สำคัญ 2 วงจร คือ วงจร CCCII และวงจรทรานสคอนดักเตอร์แบบสองเอาต์พุต โดยวงจร CCCII นั้นประกอบขึ้นจากวงปิดทรานสลิเนียร์ต่อร่วมกับวงจร สะท้อนกระแส จะมีคุณสมบัติที่น่าสนใจ คือ ค่าความต้านทานแฝงที่พอร์ต X ขึ้นกับกระแสไบอัสของ วงจร ส่วนวงจรทรานสคอนดักเตอร์นั้นก็มีความต้านทานแฝงแปรค่าตามกระแสไบอัสของวงจร เช่นเดียวกัน ดังนั้น ในวิทยานิพนธ์นี้จะนำเสนอการออกแบบตัวควบคุมพีไอดีโดยการประยุกต์ใช้วงจร ทั้งสองนี้ โดยนำคุณสมบัติข้างต้นมาใช้ เพื่อลดข้อด้อยของตัวควบคุมพีไอดีที่ได้อธิบายมาแล้วในบทที่ 2 ซึ่งมีรายละเอียดดังที่จะกล่าวถึงต่อไป



## บทที่ 4

# ตัวควบคุมพีไอดีโหมตกระแสแบบใหม่

### 4.1 กล่าวนำ

เพื่อลดข้อด้อยของตัวควบคุมพีไอดีที่ตั้งที่ได้กล่าวมาแล้วในบทที่ 2 ในบทนี้จึงนำเสนอตัวควบคุมพีไอดีโหมตกระแสแบบใหม่ซึ่งปราศจากตัวต้านทานภายนอกและสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้วงจร CCCII แบบ CMOS เป็นอุปกรณ์หลัก เนื้อหาในบทที่ 4 นี้มีหัวข้อที่สำคัญ คือ หลักการออกแบบตัวควบคุมพีไอดีโหมตกระแส วงจรที่นำเสนอ การศึกษาผลกระทบในกรณีที่วงจร CCCII ไม่เป็นไปตามอุดมคติและการจำลองการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์ โดยรายละเอียดจะกล่าวถึงต่อไป

### 4.2 หลักการออกแบบตัวควบคุมพีไอดีโหมตกระแส

สำหรับหัวข้อนี้เป็นการนำเสนอหลักการสร้างตัวควบคุมพีไอดีโหมตกระแสแบบใหม่ โดยอาศัยฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีตามที่ได้กล่าวมาแล้วในหัวข้อที่ 2.2 มาใช้ในการกำหนดโครงสร้างของวงจร กล่าวคือ จากสมการ (2.5) จะได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีโหมตกระแสเป็น

$$H(s) = \frac{I_o(s)}{I_i(s)} = K_p \left(1 + \frac{1}{T_I s}\right) (1 + T_D s) \quad (4.1)$$

จากสมการ (4.1) ก็จะได้สมการแสดงความสัมพันธ์ระหว่างเอาต์พุตและอินพุตของตัวควบคุมพีไอดีในโดเมนความถี่เชิงซ้อนหรือโดเมน  $s$  เป็น

$$I_o(s) = K_p \left(1 + \frac{1}{T_I s}\right) (1 + T_D s) I_i(s) \quad (4.2)$$

จากสมการ (4.2) จะเห็นว่า ตัวควบคุมพีไอดีที่จะสร้างขึ้นนั้นจะมีส่วนประกอบ 3 ส่วนมาต่ออนุกรมกัน โดยส่วนแรกเป็นส่วนปรับสัดส่วนสัญญาณซึ่งมีอัตราขยายเป็น  $K_p$  ส่วนที่สองเป็นส่วนที่ทำหน้าที่รวมสัญญาณกับการทำปริพันธ์ทางเวลาของสัญญาณด้วยเวลาคงตัว  $T_I$  และส่วนที่สามเป็นส่วนที่ทำหน้าที่รวมสัญญาณกับการทำอนุพันธ์ทางเวลาของสัญญาณด้วยเวลาคงตัว  $T_D$  โดยแนวทางในการสร้างตัวควบคุมพีไอดีโหมตกระแสที่นำเสนอสามารถอธิบายได้ดังนี้ คือ

ส่วนแรก เมื่อกำหนดให้กระแส  $i_1(t)$  และ  $i_1'(t)$  เป็นเอาต์พุตของส่วนขยายสัญญาณซึ่งมีอินพุตเป็นกระแส  $i_i(t)$  โดยมีความสัมพันธ์ในโดเมนความถี่เชิงซ้อนเป็น

$$I_1(s) = I_1'(s) = K_p I_i(s) \quad (4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนที่สองจะทำการรวมของกระแส  $i_1(t)$  กับการทำปรีพันธ์ด้วยเวลาคงตัว  $T_I$  ของ  $i_1(t)$  ทำให้ได้กระแส  $i_2(t)$  ซึ่งจะได้ความสัมพันธ์ในโดเมนความถี่เชิงซ้อนเป็น

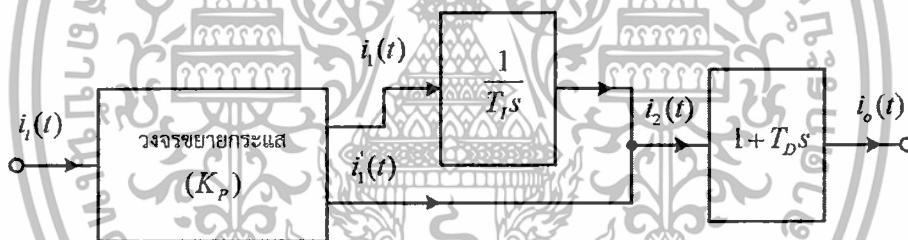
$$I_2(s) = K_p \left(1 + \frac{1}{T_I s}\right) I_1(s) \quad (4.4)$$

สำหรับส่วนที่สามจะนำกระแส  $i_2(t)$  มารวมกับการทำอนุพันธ์ทางเวลาของ  $i_2(t)$  ด้วยเวลาคงตัวเป็น  $T_D$  แล้ว จะทำให้ได้กระแสเอาต์พุต  $i_o(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_o(s) = (1 + T_D s) I_2(s) \quad (4.5)$$

ซึ่งเมื่อแทนสมการ (4.4) ลงในสมการ (4.5) ก็จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีตั้งสมการ (4.1) นั่นเอง

จากหลักการที่กล่าวมาข้างต้นนี้สามารถนำมาสร้างเป็นแผนผังการทำงานของตัวควบคุมพีไอดีโหมดกระแสดังแสดงในรูปที่ 4.1 ซึ่งประกอบด้วยวงจรรขยายกระแสแบบสองเอาต์พุต วงจรปรีพันธ์ และวงจรที่ทำหน้าที่รวมสัญญาณกับการทำอนุพันธ์ทางเวลาของสัญญาณเท่านั้น ดังรายละเอียดจะกล่าวถึงในหัวข้อถัดไป



รูปที่ 4.1 แผนผังการทำงานของตัวควบคุมพีไอดีโหมดกระแสที่นำเสนอ

#### 4.3 วงจรของตัวควบคุมพีไอดีโหมดกระแสที่นำเสนอ

จากแผนผังการทำงานของตัวควบคุมพีไอดีดังแสดงในรูปที่ 4.1 เมื่ออาศัยคุณสมบัติของวงจร CCCII ตามที่ได้กล่าวถึงมาแล้วในหัวข้อที่ 3.2 จะทำให้ได้ตัวควบคุมพีไอดีโหมดกระแสแบบใหม่ดังแสดงในรูปที่ 4.2 [19] ซึ่งประกอบขึ้นจากวงจร CCCII 5 ตัวต่อร่วมกับตัวเก็บประจุแบบลงกราวนด์เพียง 2 ตัวเท่านั้น ซึ่งจากรูปที่ 4.1 สามารถหาความสัมพันธ์ระหว่างกระแสอินพุต  $i_1(t)$  และกระแสเอาต์พุต  $i_o(t)$  ในโดเมนความถี่เชิงซ้อนได้ดังต่อไปนี้ คือ วงจร CCCII ตัวที่หนึ่งและตัวที่ทำหน้าที่เป็นวงจรรขยายกระแส ซึ่งจะพบว่า

$$I_1(s) = I_1'(s) = \frac{R_{X5}}{R_{X1}} I_i(s) \quad (4.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $R_{xm}$  เป็นตัวต้านทานแฝงของวงจร CCCII ตัวที่  $m$  ส่วนที่โหนด C จะได้ความสัมพันธ์ของกระแสเป็น

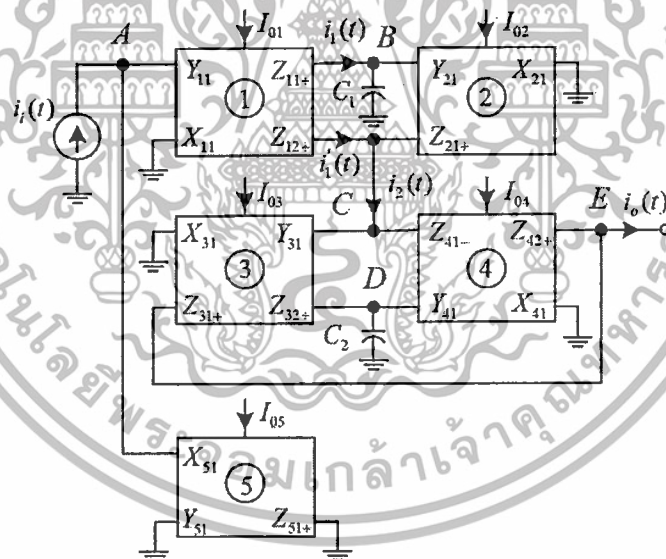
$$I_2(s) = \frac{R_{X5}}{R_{X1}} \left(1 + \frac{1}{C_1 R_{X2} s}\right) I_1(s) \quad (4.7)$$

เมื่อนำกระแส  $i_2(t)$  ป้อนเป็นอินพุตให้กับวงจรรวมสัญญาณกับการทำอนุพันธ์ของสัญญาณที่ประกอบด้วยวงจร CCCII ตัวที่สามและตัวที่สี่ต่อร่วมกับตัวเก็บประจุ  $C_2$  จะทำให้ได้กระแสเอาต์พุตในโดเมนความถี่เชิงซ้อนเป็น

$$I_o(s) = \frac{R_{X5}}{R_{X1}} \left(1 + \frac{1}{C_1 R_{X2} s}\right) (1 + C_2 R_{X4} s) I_i(s) \quad (4.8)$$

ดังนั้น จะได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีเอ็ดดีดังแสดงในรูปที่ 4.2 เป็น

$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{R_{X5}}{R_{X1}} \left(1 + \frac{1}{C_1 R_{X2} s}\right) (1 + C_2 R_{X4} s) \quad (4.9)$$



รูปที่ 4.2 ตัวควบคุมพีเอ็ดดีในโหมดกระแสที่นำเสนอแบบที่หนึ่ง

เมื่อเปรียบเทียบกับสมการ (4.9) กับ (4.1) จะทำให้ได้พารามิเตอร์ของตัวควบคุมพีเอ็ดดีในโหมดกระแสที่นำเสนอเป็น

$$K_p = \frac{R_{X5}}{R_{X1}} \quad (4.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_I = C_1 R_{X2} \tag{4.11}$$

และ

$$T_D = C_2 R_{X4} \tag{4.12}$$

จากสมการ (4.10) - (4.12) จะเห็นว่า พารามิเตอร์ทั้งสามของตัวควบคุมนี้สามารถปรับค่าได้อย่างอิสระจากกันและยังปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับค่าตัวต้านทานแฝง  $R_x$  ของวงจร CCCII ด้วยกระแสไบอัสของวงจรตามสมการ (3.28) นั่นเอง

นอกจากนี้ เพื่อให้โครงสร้างของตัวควบคุมพีเอตตีที่น่าเสนอมีความกระชับขึ้น กล่าวคือ มีการใช้จำนวนทรานซิสเตอร์ในวงจรของตัวควบคุมพีเอตตีที่น่าเสนอลดลง โดยจากวงจรในรูปที่ 4.2 เมื่อตัดแปลงวงจรรวมสัญญาณกับการทำอนุพันธ์ของสัญญาณโดยไม่ใช้พอร์ต Z- ของวงจร CCCII ตัวที่สี่ก็จะทำให้ได้ตัวควบคุมพีเอตตีแบบใหม่อีกหนึ่งวงจรดังแสดงในรูปที่ 4.3 จะเห็นว่า ตัวควบคุมพีเอตตีนี้ใช้เฉพาะวงจร CCCII+ เท่านั้น เมื่อทำการวิเคราะห์ห้วงจรแล้วก็จะมีคุณสมบัติเช่นเดียวกับวงจรในรูปที่ 4.2 กล่าวคือ มีฟังก์ชันถ่ายโอนตามสมการที่ (4.9) ซึ่งก็จะทำให้ได้พารามิเตอร์ของตัวควบคุมพีเอตตีเป็นไปตามสมการ (4.10) - (4.12) ด้วย



รูปที่ 4.3 ตัวควบคุมพีเอตตีในโหมดกระแสที่น่าเสนอแบบที่สอง

#### 4.4 ผลกระทบจากความไม่เป็นอุดมคติของวงจร CCCII

ในหัวข้อที่ผ่านมา ตัวควบคุมพีเอตตีที่น่าเสนอได้ทำการวิเคราะห์โดยใช้วงจร CCCII มีคุณสมบัติตามอุดมคติดังสมการ (3.17) ในหัวข้อนี้จะพิจารณาความไม่เป็นอุดมคติของวงจร CCCII ที่กระทบต่อการทำงานของตัวควบคุมพีเอตตีที่น่าเสนอ เพื่อให้ง่ายในการวิเคราะห์ ผลกระทบของความไม่เป็นอุดมคติของวงจร CCCII จึงแบ่งออกเป็น 2 กรณี คือ ผลกระทบจากอัตราขยายที่ไม่เป็นอุดมคติ และผลกระทบจากอุปกรณ์แฝง ซึ่งมีรายละเอียดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4.1 ผลกระทบจากอัตราขยายที่ไม่เป็นอุดมคติ

เมื่อรวมอัตราขยายที่ไม่เป็นอุดมคติ วงจร CCCII จะมีคุณสมบัติดังนี้ คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_{Z+} \\ I_{Z-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ \beta & R_X & 0 & 0 \\ 0 & \alpha & 0 & 0 \\ 0 & -\gamma & 0 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_{Z+} \\ V_{Z-} \end{bmatrix} \quad (4.13)$$

โดยที่  $\beta$ ,  $\alpha$  และ  $\gamma$  เป็นอัตราขยายที่ไม่เป็นอุดมคติของวงจร CCCII ซึ่ง  $\beta = 1 - \varepsilon_v$ ,  $\alpha = 1 - \varepsilon_{i+}$  และ  $\gamma = 1 - \varepsilon_{i-}$  เมื่อ  $\varepsilon_v$ ,  $\varepsilon_{i+}$  และ  $\varepsilon_{i-}$  เป็นค่าความคลาดเคลื่อนของการตามแรงดันและกระแสของวงจร CCCII โดยทั่วไป ขนาดของค่าความคลาดเคลื่อนเหล่านี้มักจะมีค่าน้อยกว่าหนึ่งมาก [25] สำหรับการวิเคราะห์คุณสมบัติของตัวควบคุมพีไอดีที่รวมผลกระทบจากอัตราขยายที่ไม่เป็นอุดมคติของวงจร CCCII เข้าไปด้วยนั้น ในส่วนของตัวควบคุมพีไอดีในโหมดกระแสแบบที่หนึ่งดังในรูปที่ 4.2 จะทำให้กระแสที่ได้จากวงจรขยายกระแสมีค่าเป็น

$$I_1(s) = \beta_1 \alpha_{11} \frac{R_{X5}}{R_{X1}} I_i(s) \quad (4.14)$$

และ

$$I_1(s) = \beta_1 \alpha_{12} \frac{R_{X5}}{R_{X1}} I_i(s) \quad (4.15)$$

ซึ่งจะทำให้กระแส  $I_2(s)$  มีค่าเป็น

$$I_2(s) = \beta_1 \alpha_{12} \frac{R_{X5}}{R_{X1}} I_i(s) + \beta_1 \beta_2 \alpha_{11} \alpha_{21} \frac{1}{C_1 R_{X2}} \frac{R_{X5}}{R_{X1}} I_i(s) \quad (4.16)$$

และจะทำให้ได้กระแสเอาต์พุตมีค่าเป็น

$$I_o(s) = \left( \frac{\alpha_{42}}{\gamma_{41}} + \frac{\alpha_{31}}{\beta_4 \alpha_{32} \gamma_{41}} C_2 R_{X4} s \right) I_2(s) \quad (4.17)$$

เมื่อแทนสมการ (4.16) ลงในสมการ (4.17) แล้วจัดรูปสมการใหม่ จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมนี้เป็น

$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{\beta_1 \alpha_{12} \alpha_{42}}{\gamma_{41}} \frac{R_{X5}}{R_{X1}} \left( 1 + \frac{\beta_2 \alpha_{11} \alpha_{21}}{\alpha_{12}} \frac{1}{C_1 R_{X2} s} \right) \left( 1 + \frac{\alpha_{31}}{\beta_4 \alpha_{32} \alpha_{42}} C_2 R_{X4} s \right) \quad (4.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $\beta_m$  เป็นอัตราขยายแรงดันที่ขึ้นกับความถี่ของวงจร CCCII ตัวที่  $m$  ส่วน  $\alpha_{mn}$  เป็นอัตราขยายกระแสพอร์ตที่  $n$  ของวงจร CCCII ตัวที่  $m$  และ  $\gamma_{41}$  เป็นอัตราขยายกระแสพอร์ตที่หนึ่งของวงจร CCCII ตัวที่สี่ เมื่อเปรียบเทียบกับสมการ (4.18) กับ (4.1) จะได้พารามิเตอร์ของตัวควบคุมพีไอดีนี้มีค่าเป็น

$$K_p = \frac{\beta_1 \alpha_{12} \alpha_{42}}{\gamma_{41}} \frac{R_{X5}}{R_{X1}} \quad (4.19)$$

$$T_I = \frac{\alpha_{12}}{\beta_2 \alpha_{11} \alpha_{21}} C_1 R_{X2} \quad (4.20)$$

และ

$$T_D = \frac{\alpha_{31}}{\beta_4 \alpha_{32} \alpha_{42}} C_2 R_{X4} \quad (4.21)$$

สำหรับตัวควบคุมพีไอดีแบบที่สองที่ได้แสดงในรูปที่ 4.3 นั้น เนื่องจากมีโครงสร้างของวงจรในส่วนของวงจรรวมสัญญาณและการทำอนุพันธ์ของสัญญาณเท่านั้นที่แตกต่างจากโครงสร้างของวงจรของตัวควบคุมพีไอดีแบบที่หนึ่ง ซึ่งจะทำให้ได้กระแสเอาต์พุตเป็น

$$I_o(s) = \frac{\alpha_{31}}{\alpha_{32} \alpha_{41}} (1 + C_2 R_{X4} s) I_2(s) \quad (4.22)$$

เมื่อแทนสมการ (4.16) ลงในสมการ (4.22) แล้วจัดรูปสมการใหม่ จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีในโหมดกระแสแบบที่สองเป็น

$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{\beta_1 \alpha_{12} \alpha_{31}}{\alpha_{32} \alpha_{41}} \frac{R_{X5}}{R_{X1}} \left(1 + \frac{\beta_2 \alpha_{11} \alpha_{21}}{\alpha_{12}} \frac{1}{C_1 R_{X2} s}\right) (1 + C_2 R_{X4} s) \quad (4.23)$$

เมื่อเปรียบเทียบกับสมการ (4.23) กับ (4.1) จะทำให้ได้พารามิเตอร์ของตัวควบคุมนี้ เป็น

$$K_p = \frac{\beta_1 \alpha_{12} \alpha_{31}}{\alpha_{32} \alpha_{41}} \frac{R_{X5}}{R_{X1}} \quad (4.24)$$

$$T_I = \frac{\alpha_{12}}{\beta_2 \alpha_{11} \alpha_{21}} C_1 R_{X2} \quad (4.25)$$

และ

$$T_D = C_2 R_{X4} \quad (4.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (4.19) - (4.21) รวมถึงสมการ (4.24) และ (4.25) จะเห็นว่า ค่าอัตราขยายที่ไม่เป็นไปตามอุดมคติของวงจร CCCII จะเป็นเสมือนค่าคงที่ซึ่งคูณกับค่าพารามิเตอร์เดิมของตัวควบคุมพีไอดีตามสมการ (4.10) - (4.12) ซึ่งการลดผลกระทบจากค่าอัตราขยายเหล่านี้สามารถทำได้โดยการเลือกใช้วงจรสะท้อนกระแสที่มีความแม่นยำมากขึ้น [32] อนึ่ง จากสมการ (4.26) จะเห็นว่า ความไม่เป็นอุดมคติของวงจร CCCII ไม่มีผลกระทบต่อค่าเวลาคงตัวในส่วนการทำอนุพันธ์ของตัวควบคุมพีไอดีในโหมดกระแสแบบที่สองเลย

#### 4.4.2 ผลกระทบจากอุปกรณ์แฝง

ในหัวข้อนี้ จะกล่าวถึงผลกระทบของอุปกรณ์แฝงที่พอร์ต Y พอร์ต Z+ และพอร์ต Z- ของวงจร CCCII ที่มีผลกระทบต่อการทำงานของตัวควบคุมพีไอดีโหมดกระแสที่นำเสนอในรูปที่ 4.2 และ 4.3 โดยอุปกรณ์แฝงที่พอร์ตเหล่านี้จะเป็นตัวความนำแฝงและตัวเก็บประจุแฝง ซึ่งเมื่อรวมอุปกรณ์แฝงทั้งสามพอร์ตเข้าไปด้วย วงจร CCCII จะมีคุณสมบัติดังนี้ คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_{Z+} \\ I_{Z-} \end{bmatrix} = \begin{bmatrix} (g_Y + sC_Y) & 0 & 0 & 0 \\ 1 & R_X & 0 & 0 \\ 0 & 1 & (g_{Z+} + sC_{Z+}) & 0 \\ 0 & -1 & 0 & (g_{Z-} + sC_{Z-}) \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_{Z+} \\ V_{Z-} \end{bmatrix} \quad (4.27)$$

จากวงจรของตัวควบคุมพีไอดีโหมดกระแสแบบที่หนึ่งดังในรูปที่ 4.2 เมื่อรวมผลของอุปกรณ์แฝงของวงจร CCCII ตามสมการ (4.27) สามารถวิเคราะห์ห้วงจรได้ดังนี้ คือ ที่โหนด A จะได้ความสัมพันธ์ระหว่างกระแสและแรงดันเป็น

$$V_A(s) = \frac{1}{\frac{1}{R_{Xs}} + y_A} I_I(s) \quad (4.28)$$

โดยที่  $y_A$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด A ซึ่งมีค่าเป็น

$$y_A = g_{Y1} + sC_{Y1} \quad (4.29)$$

ในขณะที่โหนด C จะพบว่า

$$I_{Z4}(s) = \left( \frac{1}{R_{X1}} + \frac{1}{R_{X1}R_{X2}y_B} \right) V_A(s) - y_C V_C(s) \quad (4.30)$$

โดยที่  $y_B$  และ  $y_C$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด B และ C ตามลำดับ ซึ่งมีค่าเป็น

$$y_B = (g_{Z11+} + g_{Y2}) + s(C_1 + C_{Z11+} + C_{Y2}) \quad (4.31)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$y_C = (g_{Z12+} + g_{Z21+} + g_{Y3} + g_{Z41-}) + s(C_{Z12+} + C_{Z21+} + C_{Y3} + C_{Z41-}) \quad (4.32)$$

และที่โหนด E พบว่า

$$I_o(s) = (1 + y_D R_{X4}) I_{Z4-}(s) - y_E V_o(s) \quad (4.33)$$

โดยที่  $y_D$  และ  $y_E$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด D และ E ตามลำดับ ซึ่งมีค่าเป็น

$$y_D = (g_{Z32+} + g_{Y4}) + s(C_2 + C_{Z32+} + C_{Y4}) \quad (4.34)$$

และ

$$y_E = (g_{Z31+} + g_{Z42+}) + s(C_{Z31+} + C_{Z42+}) \quad (4.35)$$

เมื่อแทนสมการ (4.30) ลงในสมการ (4.33) จะได้ว่า

$$I_o(s) = (1 + y_D R_{X4}) \left\{ \left( \frac{1}{R_{X1}} + \frac{1}{R_{X1} R_{X2} y_B} \right) V_A(s) - y_C V_C(s) \right\} - y_E V_o(s) \quad (4.36)$$

ซึ่งเมื่อแทนสมการ (4.28) ลงในสมการ (4.36) แล้วจัดรูปสมการใหม่ จะได้ว่า

$$I_o(s) = \frac{R_{X5}}{R_{X1}} (1 + y_D R_{X4}) \left( 1 + \frac{1}{R_{X2} y_B} \right) \frac{I_i(s)}{1 + R_{X5} y_A} - y_C (1 + y_D R_{X4}) V_C(s) - y_E V_o(s) \quad (4.37)$$

ในทำนองเดียวกัน ตัวควบคุมพีไอดีโหมตกระแสแบบที่สองที่นำเสนอตั้งในรูปที่ 4.3 เมื่อรวมผลกระทบของอุปกรณ์แฝงของวงจร CCCII ตามสมการ (4.27) ก็จะมีค่าเป็น

$$I_o(s) = \frac{R_{X5}}{R_{X1}} (1 + y_D R_{X4}) \left( 1 + \frac{1}{R_{X2} y_B} \right) \frac{I_i(s)}{1 + R_{X5} y_A} - y_C V_C(s) - y_E V_o(s) \quad (4.38)$$

โดยที่ค่าแอดมิตแตนซ์รวมของแต่ละโหนดมีค่าเป็น

$$y_A = g_{Y1} + sC_{Y1} \quad (4.39)$$

$$y_B = (g_{Z11+} + g_{Y2}) + s(C_1 + C_{Z11+} + C_{Y2}) \quad (4.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$y_C = (g_{Z12+} + g_{Z21+} + g_{r3} + g_{Z41+}) + s(C_{Z12+} + C_{Z21+} + C_{r3} + C_{Z41+}) \quad (4.41)$$

$$y_D = g_{Z32+} + s(C_2 + C_{Z32+}) \quad (4.42)$$

และ

$$y_E = g_{Z31+} + sC_{Z31+} \quad (4.43)$$

จากสมการ (4.37) และ (4.38) จะเห็นว่า อุปกรณ์แฝงของวงจร CCCII มีผลต่อการทำงานของตัวควบคุมพีไอดีโหนดกระแสที่นำเสนอ อย่างไรก็ตาม เนื่องจากค่าของตัวเก็บประจุแฝงและความนำแฝงมีค่าน้อยมาก จึงทำให้เทอม  $y_A$ ,  $y_C$  และ  $y_E$  จะมีผลต่อการทำงานของตัวควบคุมพีไอดีในย่านความถี่สูงมาก ควรเลือกย่านความถี่ใช้งานของตัวควบคุมพีไอดีให้ต่ำกว่าย่านความถี่ดังกล่าวนี้ ส่วนการลดผลกระทบของตัวเก็บประจุแฝงในเทอม  $y_B$  และ  $y_D$  นั้น ควรเลือกให้ค่าของตัวเก็บประจุ  $C_1 \gg C_{Z11+} + C_{r2}$  ส่วน  $C_2 \gg C_{Z32+} + C_{r4}$  ในกรณีตัวควบคุมพีไอดีโหนดกระแสแบบที่หนึ่งในรูปที่ 4.2 และ  $C_2 \gg C_{Z32+}$  ในกรณีตัวควบคุมพีไอดีโหนดกระแสแบบที่สองในรูปที่ 4.3 นอกจากนี้ ตัวความนำแฝง  $g_{Z11+} + g_{r2}$  ในเทอมของ  $y_B$  มีผลต่อการทำงานของตัวควบคุมพีไอดีที่นำเสนอในย่านความถี่ต่ำด้วย จึงควรเลือกย่านความถี่ใช้งานของตัวควบคุมพีไอดีให้มีค่าความถี่ที่สูงกว่าย่านความถี่นี้ด้วย

#### 4.5 การจำลองการทำงานของตัวควบคุมพีไอดีที่นำเสนอด้วยโปรแกรมคอมพิวเตอร์

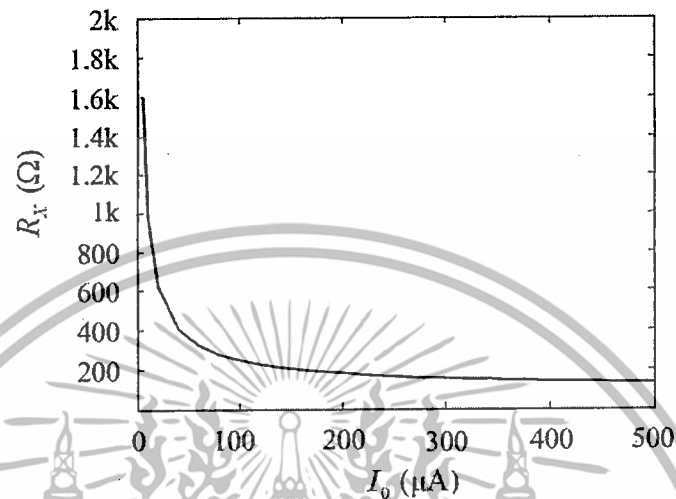
เพื่อที่จะยืนยันว่า แนวความคิดเกี่ยวกับตัวควบคุมพีไอดีโหนดกระแสที่ได้นำเสนอมาแล้วในหัวข้อ 4.2 และหัวข้อ 4.3 มีความเป็นไปได้ ในหัวข้อนี้ จึงได้ทำการตรวจสอบการทำงานของตัวควบคุมพีไอดีเหล่านี้ด้วยโปรแกรมคอมพิวเตอร์ โดยวงจร CCCII ซึ่งเป็นส่วนประกอบในตัวควบคุมพีไอดีที่นำเสนอดังรูปที่ 4.2 และรูปที่ 4.3 นั้นเลือกใช้เทคโนโลยี CMOS ขนาด 0.18 ไมครอน [33] ซึ่งมีพารามิเตอร์ของทรานซิสเตอร์ตามภาคผนวก ก โดยกำหนดค่าความกว้าง (W) และความยาว (L) ของช่องนำกระแสของทรานซิสเตอร์ตามตารางที่ 4.1 และใช้แหล่งจ่ายไฟเลี้ยง  $\pm 2.5$  V ซึ่งมีรายละเอียดของการจำลองการทำงานของวงจรดังต่อไปนี้ คือ

ตารางที่ 4.1 ความกว้างและความยาวของช่องนำกระแสของทรานซิสเตอร์

ทรานซิสเตอร์	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
$M_1$ และ $M_2$	18	0.18
$M_3$ และ $M_4$	45	0.18
$M_5 - M_8$ , $M_{14}$ , $M_{16}$ , และ $M_{17}$	10.08	1.26
$M_9 - M_{13}$ , $M_{15}$ , $M_{18}$ , และ $M_{19}$	3.96	1.26

จากวงจร CCCII ในรูปที่ 3.6 เมื่ออาศัยเทคนิคการหาค่าพารามิเตอร์ของวงจรตามเอกสารอ้างอิง [34] และเลือกใช้กระแสไบอัส  $I_0$  เป็น  $100 \mu\text{A}$  จะได้อัตราขยายที่ไม่เป็นไปตามอุดมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คติของวงจร CCCII เป็น  $\beta=0.98$ ,  $\alpha=1.01$  และ  $\gamma=1.02$  ซึ่งจะทำให้ได้ขนาดของค่าความคลาดเคลื่อนเป็น  $|\varepsilon_y|=|\varepsilon_-|=0.02$  และ  $|\varepsilon_+|=0.01$  จะเห็นว่า ค่าความคลาดเคลื่อนเหล่านี้มีค่าน้อยมาก นอกจากนี้ เมื่อมีการปรับค่ากระแสไบอัส  $I_0$  จาก 5  $\mu\text{A}$  ถึง 500  $\mu\text{A}$  ก็จะทำให้ได้ค่าความต้านทานแฝง  $R_x$  ของวงจร CCCII ดังแสดงในรูปที่ 4.4



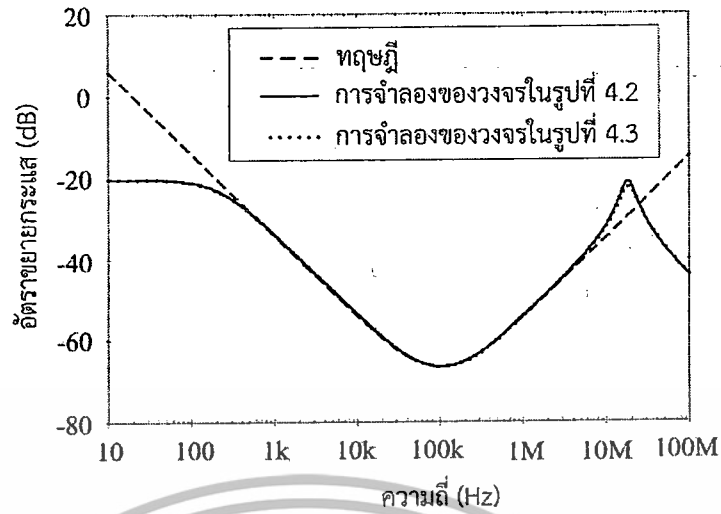
รูปที่ 4.4 ค่าความต้านทานแฝงของวงจร CCCII ที่แปรค่าตามกระแสไบอัส  $I_0$

สำหรับตัวควบคุมพีเอดีโหนดกระแสที่นำเสนอแสดงในรูปที่ 4.2 และรูปที่ 4.3 กำหนดให้  $C_1=10$  nF,  $C_2=4$  nF,  $I_{01}=350$   $\mu\text{A}$ ,  $I_{02}=59$   $\mu\text{A}$ ,  $I_{03}=200$   $\mu\text{A}$ ,  $I_{04}=150$   $\mu\text{A}$  และ  $I_{05}=24$   $\mu\text{A}$  จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีเอดีเป็น  $K_p=3.83$ ,  $T_I=3.08$   $\mu\text{s}$  และ  $T_D=0.77$   $\mu\text{s}$  จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีเอดีทั้งสองนี้เป็น

$$H(s) = 3.83 \left( 1 + \frac{1}{3.08 \times 10^{-6} s} \right) (1 + 0.77 \times 10^{-6} s) \quad (4.44)$$

ซึ่งเมื่อป้อนอินพุตเป็นสัญญาณรูปไซน์ขนาด 100  $\mu\text{A}_{p-p}$  ที่เปลี่ยนค่าความถี่ตั้งแต่ 10 Hz ถึง 100 MHz ได้ผลตอบสนองทางความถี่ของตัวควบคุมพีเอดีทั้งสองนี้แสดงในรูปที่ 4.5 จะสังเกตเห็นว่า ค่าขนาดของผลตอบสนองทางความถี่ที่ได้จากการจำลองของวงจรทั้งสองมีค่าใกล้เคียงกับค่าทางทฤษฎีตามสมการ (4.44) ในย่านความถี่ตั้งแต่ 200 Hz ถึง 10 MHz อย่างไรก็ตาม ในย่านความถี่ต่ำกว่า 200 Hz และสูงกว่า 10 MHz นั้นผลการจำลองการทำงานของวงจรทั้งสองจะคลาดเคลื่อนจากค่าทางทฤษฎี เนื่องจากผลกระทบจากอุปกรณ์แฝงของวงจร CCCII ดังที่ได้กล่าวมาแล้วในหัวข้อ 4.4.2

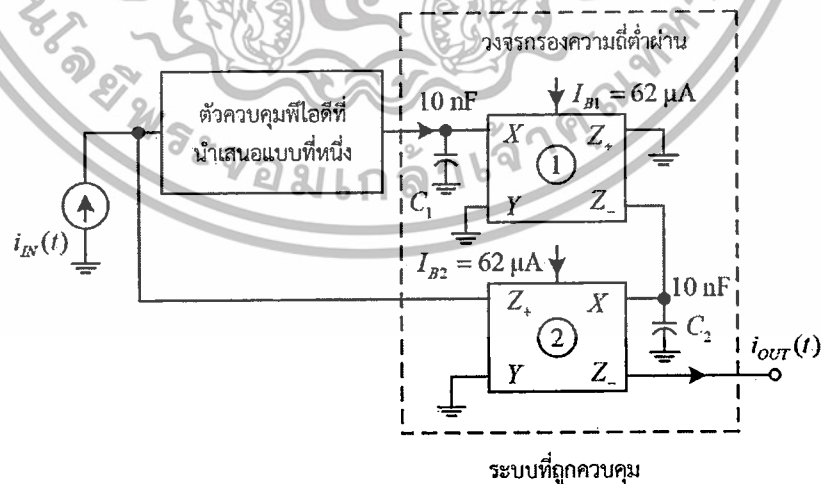
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีโหมดกระแสที่นำเสนอ

เพื่อแสดงการประยุกต์ใช้งานตัวควบคุมพีไอดีที่นำเสนอ จากตัวควบคุมพีไอดีที่นำเสนอแบบที่หนึ่งดังในรูปที่ 4.2 ได้นำมาต่อร่วมกับตัวกรองความถี่ต่ำผ่านเป็นระบบควบคุมแบบป้อนกลับหนึ่งหน่วยดังแสดงในรูปที่ 4.6 โดยวงจรกรองความถี่ต่ำผ่านทำหน้าที่เป็นระบบที่ถูกควบคุม อนึ่ง ระบบที่ถูกควบคุมในทางอุตสาหกรรมมักมีแบบจำลองทางคณิตศาสตร์เป็นตัวกรองความถี่ต่ำผ่าน [2, 3] สำหรับการเลือกค่าพารามิเตอร์ของตัวควบคุมพีไอดีนั้น พิจารณาจากฟังก์ชันถ่ายโอนของระบบที่ถูกควบคุม ซึ่งวงจรกรองความถี่ต่ำผ่านดังรูปที่ 4.6 จะมีฟังก์ชันถ่ายโอนเป็น

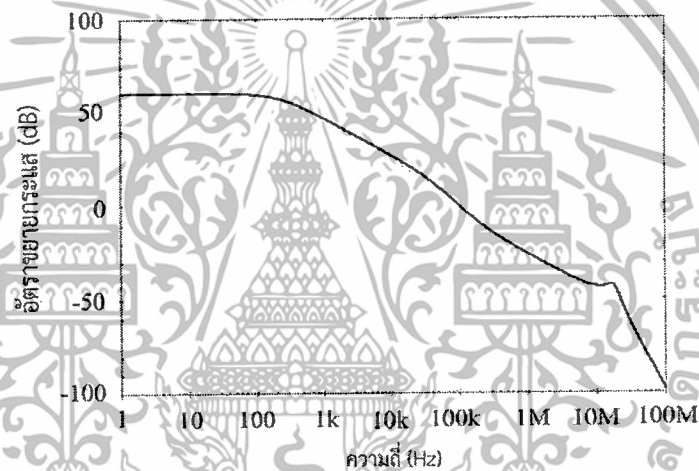
$$P(s) = \frac{1}{9 \times 10^{-12} s^2 + 6 \times 10^{-6} s + 1} \tag{4.45}$$



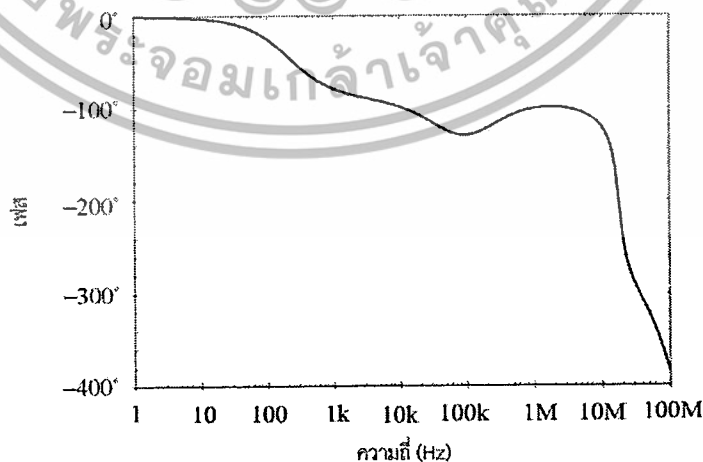
รูปที่ 4.6 การนำตัวควบคุมพีไอดีที่นำเสนอแบบที่หนึ่งไปใช้ในระบบควบคุมแบบป้อนกลับหนึ่งหน่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (4.45) เมื่ออาศัยวิธีการของซีเกลอร์-นิโคลส์ (Ziegler-Nichols tuning method) ในการหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีตามภาคผนวก ข จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีไอดีที่เป็น  $K_p = 3.83$ ,  $T_I = 3.08 \mu s$  และ  $T_D = 0.77 \mu s$  [3] ซึ่งเลือกค่าอุปกรณ์ของตัวควบคุมพีไอดีที่เป็นส่วนประกอบในระบบควบคุมดังแสดงในรูปที่ 4.6 เป็น  $C_1 = 10 \text{ nF}$ ,  $C_2 = 4 \text{ nF}$ ,  $I_{01} = 350 \mu A$ ,  $I_{02} = 59 \mu A$ ,  $I_{03} = 200 \mu A$ ,  $I_{04} = 150 \mu A$  และ  $I_{05} = 24 \mu A$  แล้วจำลองการทำงานของระบบ โดยป้อนสัญญาณอินพุตเป็นสัญญาณรูปไซน์ขนาด  $100 \mu A_{p-p}$  เปลี่ยนความถี่ตั้งแต่  $1 \text{ Hz}$  ถึง  $100 \text{ MHz}$  ได้ผลตอบสนองความถี่ของระบบในสภาวะรูปเปิดดังแสดงในรูปที่ 4.7 และรูปที่ 4.8 โดยจากรูปที่ 4.7 แสดงผลตอบสนองทางขนาดในขณะรูปที่ 4.8 แสดงผลตอบสนองทางเฟสของระบบ จะเห็นว่าอัตราขยาย  $0 \text{ dB}$  เกิดขึ้นที่ความถี่  $100 \text{ kHz}$  ซึ่งมีผลตอบสนองทางเฟสเป็น  $-129.20$  องศา ทำให้ได้ค่าเฟสมาร์จิน (Phase margin) เป็น  $50.8$  องศา ส่วนผลตอบสนองทางเฟสมีค่า  $-180$  องศาที่ความถี่  $16.86 \text{ MHz}$  ซึ่งมีอัตราขยายเป็น  $-42.29 \text{ dB}$  ทำให้มีค่าเกนมาร์จิน (Gain margin) เป็น  $42.29 \text{ dB}$  ซึ่งทำให้ระบบมีเสถียรภาพในการทำงาน



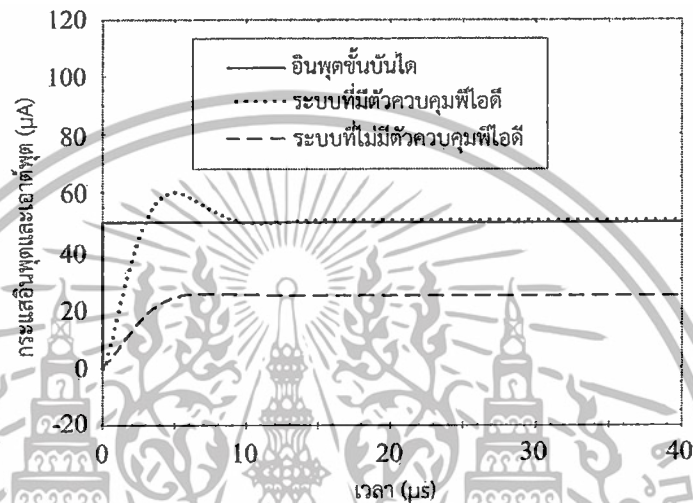
รูปที่ 4.7 ผลตอบสนองทางขนาดของระบบควบคุมตามรูปที่ 4.6 ในสภาวะรูปเปิด



รูปที่ 4.8 ผลตอบสนองทางเฟสของระบบควบคุมตามรูปที่ 4.6 ในสภาวะรูปเปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ เมื่อป้อนอินพุตเป็นสัญญาณขั้นบันไดขนาด  $50 \mu\text{A}$  ให้กับระบบควบคุมแบบป้อนกลับดังรูปที่ 4.6 ทำให้ได้ผลตอบสนองของสัญญาณขั้นบันไดดังแสดงในรูปที่ 4.9 ซึ่งแสดงให้เห็นว่า ผลตอบสนองของระบบที่ไม่มีตัวควบคุมพีไอดีมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $25 \mu\text{A}$  ไม่มีเปอร์เซ็นต์การพุ่งเกินสูงสุด และช่วงเวลาขึ้น  $3.76 \mu\text{s}$  ในขณะที่ผลตอบสนองของระบบที่มีตัวควบคุมพีไอดีนั้นจะมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $0.63 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุด  $21.76 \%$  ช่วงเวลาขึ้น  $2.69 \mu\text{s}$  และช่วงเวลาเข้าเป็น  $11.88 \mu\text{s}$



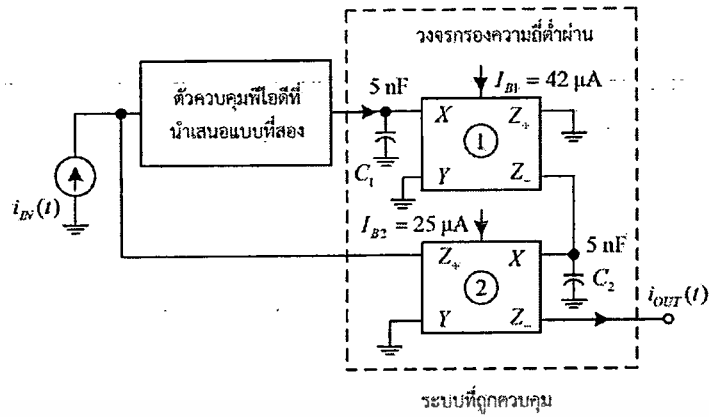
รูปที่ 4.9 ผลตอบสนองขั้นบันไดของระบบควบคุมตามรูปที่ 4.6

สำหรับตัวอย่างการนำตัวควบคุมพีไอดีใหม่ดกระแสบทที่สองที่นำเสนอตั้งในรูปที่ 4.3 ไปประยุกต์ใช้งานในระบบควบคุมแบบป้อนกลับหนึ่งหน่วยได้แสดงดังในรูปที่ 4.10 โดยระบบที่ถูกควบคุมมีฟังก์ชันถ่ายโอนเป็น

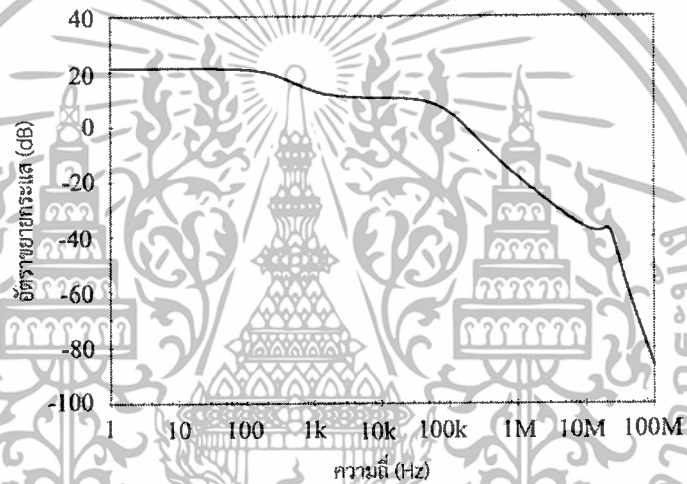
$$P(s) = \frac{1}{4.25 \times 10^{-12} s^2 + 4.16 \times 10^{-6} s + 1} \quad (4.46)$$

ซึ่งจากสมการ (4.46) เมื่อคำนวณหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีตามวิธีของซีเกลอร์-นิโคลส์ ดังรายละเอียดในภาคผนวก ข จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมเป็น  $K_p = 3.42$ ,  $T_I = 2 \mu\text{s}$  และ  $T_D = 0.5 \mu\text{s}$  [3] เมื่อเลือกค่าอุปกรณ์ของตัวควบคุมพีไอดีนี้เป็น  $C_1 = 8 \text{ nF}$ ,  $C_2 = 2.8 \text{ nF}$ ,  $I_{01} = 292 \mu\text{A}$ ,  $I_{02} = 88 \mu\text{A}$ ,  $I_{03} = 200 \mu\text{A}$ ,  $I_{04} = 173 \mu\text{A}$  และ  $I_{05} = 25 \mu\text{A}$  แล้วทำการจำลองการทำงานของระบบควบคุมนี้ ทำให้ได้ผลตอบสนองทางขนาดและทางเฟสของระบบในสภาวะลูปเปิดดังแสดงในรูปที่ 4.11 และรูปที่ 4.12 ตามลำดับ ซึ่งมีอัตราขยาย  $0 \text{ dB}$  เกิดขึ้นที่ความถี่  $174 \text{ kHz}$  ซึ่งมีผลตอบสนองทางเฟสเป็น  $-88.78$  องศา ทำให้ได้ค่าเฟสมาร์จิ้นเป็น  $91.22$  องศา ส่วนผลตอบสนองทางเฟสมีค่า  $-180$  องศาที่ความถี่  $20.78 \text{ MHz}$  ซึ่งมีอัตราขยายเป็น  $-37.23 \text{ dB}$  ทำให้มีค่าเกนมาร์จิ้นเป็น  $37.23 \text{ dB}$  ระบบควบคุมนี้จึงมีเสถียรภาพในการทำงาน

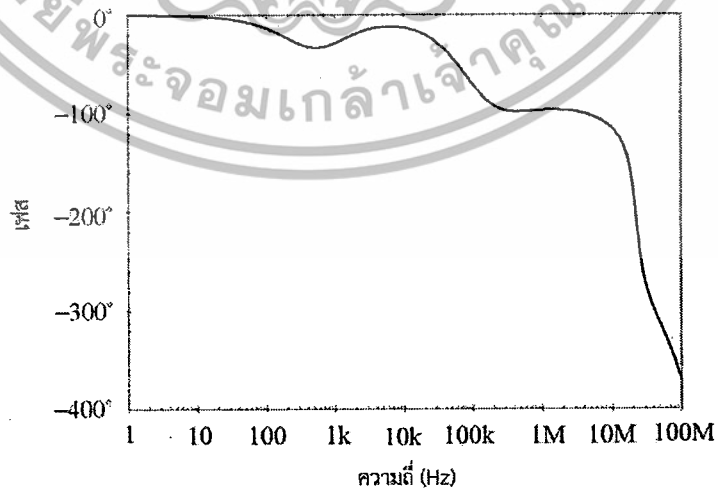
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 การนำตัวควบคุมพีไอดีที่นำเสนอบนแบบที่สองไปประยุกต์ใช้ในระบบควบคุมแบบป้อนกลับ  
หนึ่งหน่วย



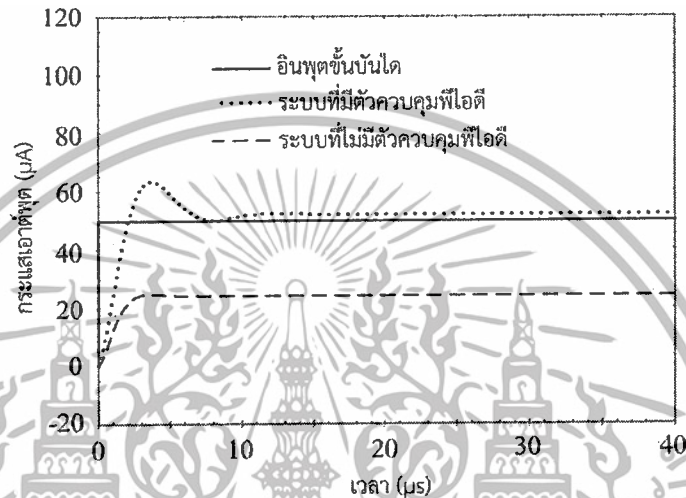
รูปที่ 4.11 ผลตอบสนองทางขนาดของระบบควบคุมตามรูปที่ 4.10 ในสภาวะลูปเปิด



รูปที่ 4.12 ผลตอบสนองทางเฟสของระบบควบคุมตามรูปที่ 4.10 ในสภาวะลูปเปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่รูปที่ 4.13 ได้แสดงผลตอบสนองขั้นบันไดของระบบควบคุมดังรูปที่ 4.10 เมื่อป้อน อินพุตเป็นสัญญาณขั้นบันไดขนาด  $50 \mu\text{A}$  ซึ่งจะเห็นว่า ผลตอบสนองของระบบที่มีตัวควบคุมพีไอดีมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $25.84 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุดเป็น  $2.61 \%$  และช่วงเวลาดำเนินเป็น  $1.80 \mu\text{s}$  ในขณะที่ผลตอบสนองของระบบที่ไม่มีตัวควบคุมพีไอดีนั้นมีความคลาดเคลื่อนในสภาวะคงตัวเป็น  $2.03 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุดเป็น  $21.89 \%$  ช่วงเวลาดำเนินเป็น  $1.65 \mu\text{s}$  และช่วงเวลาเข้าเป็น  $9.43 \mu\text{s}$



รูปที่ 4.13 ผลตอบสนองขั้นบันไดของระบบควบคุมตามรูปที่ 4.10

จากผลการจำลองการทำงานของระบบดังกล่าวข้างต้นได้แสดงให้เห็นว่า การใช้ตัวควบคุมพีไอดีที่นำเสนอในระบบควบคุมแบบป้อนกลับทำให้ระบบมีความคลาดเคลื่อนในสภาวะคงตัวและช่วงเวลาดำเนินลดลง นอกจากนี้ระบบยังมีเสถียรภาพด้วย

#### 4.6 สรุป

ในบทนี้ได้กล่าวถึงตัวควบคุมพีไอดีโทมดกระแสน้ำแบบใหม่จำนวนสองวงจร แต่ละวงจรประกอบด้วยวงจร CCCII หัวตัวต่อร่วมกับตัวเก็บประจุแบบลงกราวด์สองตัวโดยไม่มีตัวต้านทานภายนอกเลย จึงทำให้โครงสร้างของวงจรไม่ซับซ้อน ตัวควบคุมพีไอดีที่นำเสนอมีการใช้อุปกรณ์แบบพาสซีฟเป็นแบบลงกราวด์และยังสามารถปรับค่าพารามิเตอร์ได้อย่างอิสระด้วยการปรับค่ากระแสไบอัสของวงจร CCCII จึงทำให้ตัวควบคุมนี้เหมาะสมในการสร้างในรูปวงจรรวม ผลการจำลองการทำงานของวงจรโดยโปรแกรมคอมพิวเตอร์ พบว่า มีผลสอดคล้องกับหลักการทางทฤษฎีเป็นอย่างดี

## บทที่ 5

# ตัวควบคุมพีไอดีโหมดผสมแบบใหม่

### 5.1 กล่าวนำ

จากตัวควบคุมพีไอดีโหมดกระแสแบบใหม่ที่ได้นำเสนอไปแล้วในบทที่ 4 เป็นวงจรที่มีข้อเด่นที่สำคัญคือ มีโครงสร้างที่ง่ายไม่ซับซ้อนประกอบขึ้นจากวงจร CCCII 5 ตัวและใช้อุปกรณ์พาสซีฟเป็นตัวเก็บประจุแบบลงกราวด์สองตัวเท่านั้น นอกจากนี้ยังสามารถปรับค่าพารามิเตอร์ของตัวควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์อีกด้วย อย่างไรก็ตาม ตัวควบคุมที่นำเสนอนี้ก็ยังมีข้อจำกัดในการทำงานเนื่องจากมีการทำงานในโหมดกระแสเพียงอย่างเดียวเท่านั้น ดังนั้น เพื่อเพิ่มความหลากหลายในการนำไปใช้งาน ในบทนี้จึงนำเสนอตัวควบคุมพีไอดีโหมดผสมแบบใหม่ซึ่งประกอบด้วย โหมดกระแสโหมดแรงดัน โหมดทรานส์อิมพีแดนซ์และโหมดทรานส์แอดมิตแตนซ์ โดยใช้วงจรทรานส์คอนดักเตอร์เป็นอุปกรณ์หลัก เนื้อหาในบทที่ 5 นี้ประกอบด้วยหัวข้อที่สำคัญ คือ หลักการออกแบบตัวควบคุมพีไอดีโหมดผสม วงจรที่นำเสนอ การศึกษาผลกระทบจากอุปกรณ์แฝงของวงจรทรานส์คอนดักเตอร์ และการจำลองการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์ โดยรายละเอียดจะกล่าวถึงต่อไป

### 5.2 หลักการออกแบบตัวควบคุมพีไอดีโหมดผสม

ในหัวข้อนี้จะกล่าวถึงวิธีการสร้างตัวควบคุมพีไอดีโหมดผสมแบบใหม่ โดยอาศัยหลักการในการทำงานเดียวกันกับการสร้างตัวควบคุมพีไอดีโหมดกระแสที่ได้นำเสนอมาแล้วในหัวข้อที่ 4.2 กล่าวคือ จากฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีตามสมการที่ (2.1) ถ้ากำหนดให้ตัวควบคุมพีไอดีมีการทำงานในโหมดทรานส์แอดมิตแตนซ์ ก็จะมีฟังก์ชันถ่ายโอนของตัวควบคุมนี้เป็น

$$H(s) = \frac{I_o(s)}{V_i(s)} = K_{PG} \left( 1 + \frac{1}{T_I s} + T_D s \right) \quad (5.1)$$

จากสมการ (5.1) จะได้ความสัมพันธ์ระหว่างเอาต์พุตและอินพุตของตัวควบคุมนี้ในโดเมนความถี่เชิงซ้อนเป็น

$$I_o(s) = K_{PG} \left( 1 + \frac{1}{T_I s} + T_D s \right) V_i(s) \quad (5.2)$$

จากสมการ (5.2) เมื่อทำการจัดรูปสมการใหม่ จะได้ว่า

$$I_o(s) = K_{PG} \left\{ \frac{1}{T_I s} + (1 + T_D s) \right\} V_i(s) \quad (5.3)$$

จากสมการ (5.3) จะเห็นว่า ตัวควบคุมพีไอดีที่จะสร้างขึ้นนั้นก็มีส่วนประกอบ 2 ส่วนด้วยกัน ซึ่งส่วนแรกเป็นส่วนปรับสัดส่วนที่มีอัตราขยาย  $K_{PG}$  ส่วนที่สองเป็นส่วนที่ทำหน้าที่รวมสัญญาณระหว่างเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำปริพันธ์ทางเวลาของสัญญาณด้วยเวลาคงตัว  $T_I$  เข้ากับส่วนที่ทำหน้าที่รวมสัญญาณกับการทำอนุพันธ์ทางเวลาของสัญญาณด้วยเวลาคงตัว  $T_D$  ซึ่งแนวทางในการสร้างตัวควบคุมพีไอดีตามสมการ (5.3) สามารถอธิบายได้ดังนี้ คือ

ส่วนแรก เมื่อกำหนดให้  $i_1(t)$  และ  $i_1'(t)$  เป็นเอาต์พุตของส่วนที่ทำหน้าที่เปลี่ยนแรงดันให้เป็นกระแสซึ่งมีความสัมพันธ์กับแรงดันอินพุต  $v_i(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_1(s) = -K_{PG}V_i(s) \quad (5.4)$$

และ

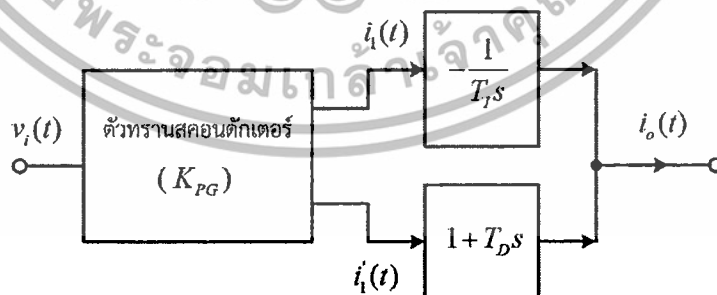
$$I_1'(s) = K_{PG}V_i(s) \quad (5.5)$$

สำหรับในส่วนที่สองจะนำกระแส  $i_1(t)$  มาทำปริพันธ์แบบกลับเฟสด้วยเวลาคงตัว  $T_I$  แล้วนำมารวมกับส่วนที่มีการรวมกันของ  $i_1'(t)$  กับการทำอนุพันธ์ทางเวลาที่มีเวลาคงตัว  $T_D$  ของ  $i_1'(t)$  ส่งผลให้ได้กระแสเอาต์พุต  $i_o(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_o(s) = -\frac{1}{T_I s} I_1(s) + \{I_1'(s) + T_D s I_1'(s)\} \quad (5.6)$$

เมื่อแทนสมการ (5.4) และ (5.5) ลงในสมการ (5.6) ก็จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดี โหมดทรานส์แอตมิตแตนซ์ซึ่งเป็นไปตามสมการ (5.1) นั่นเอง

จากวิธีการที่กล่าวมาข้างต้นสามารถนำมาสร้างแผนผังการทำงานของตัวควบคุมพีไอดี โหมดทรานส์แอตมิตแตนซ์ดังแสดงในรูปที่ 5.1 ซึ่งประกอบด้วยวงจรถานสคอนดักเตอร์แบบสองเอาต์พุต วงจรปริพันธ์แบบกลับเฟสและวงจรรวมซึ่งทำหน้าที่รวมสัญญาณกับการทำอนุพันธ์ทางเวลาของสัญญาณต่อร่วมกัน



รูปที่ 5.1 แผนผังการทำงานของตัวควบคุมพีไอดีโหมดทรานส์แอตมิตแตนซ์

สำหรับหลักการสร้างตัวควบคุมพีไอดีโหมดผสมนั้นจะอาศัยการปรับหลักการสร้างตัวควบคุมพีไอดีดังกล่าวข้างต้นนี้เพียงเล็กน้อย กล่าวคือ ถ้ากำหนดให้  $I_o(s) = K_{PI}V_o(s)$  แล้วแทนลงในสมการ (5.2) จะได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีโหมดแรงดันเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = \frac{V_o(s)}{V_i(s)} = K_{PV} \left( 1 + \frac{1}{T_I s} + T_D s \right) \quad (5.7)$$

โดยที่  $K_{PV} = \frac{K_{PG}}{K_{P1}}$  เป็นอัตราขยายของส่วนปรับสัดส่วนของตัวควบคุมพีไอดีโหมดแรงดัน

นอกจากนี้ ถ้ากำหนดให้  $V_i(s) = \frac{1}{K_{P2}} I_i(s)$  แล้วแทนลงในสมการ (5.2) และ (5.7) ก็จะได้

ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีโหมดกระแสและโหมดทรานส์อิมพีแดนซ์ดังสมการ (5.8) และ (5.9) ตามลำดับ นั่นคือ

$$H(s) = \frac{I_o(s)}{I_i(s)} = K_{PI} \left( 1 + \frac{1}{T_I s} + T_D s \right) \quad (5.8)$$

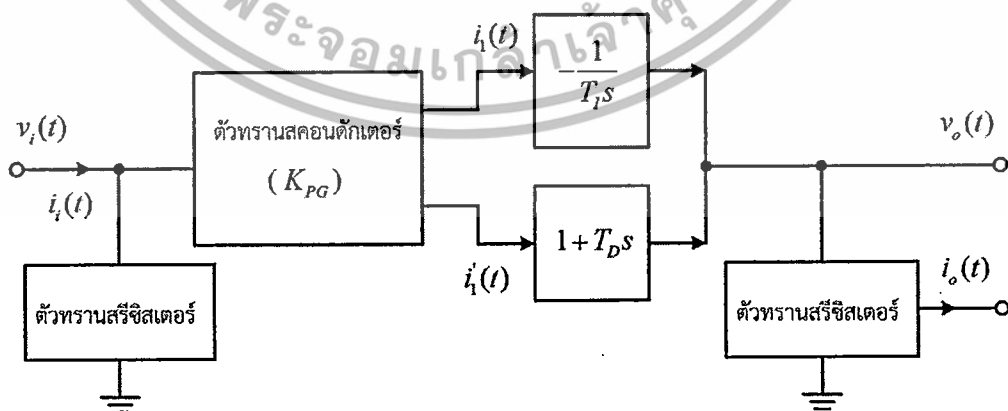
และ

$$H(s) = \frac{V_o(s)}{I_i(s)} = K_{PZ} \left( 1 + \frac{1}{T_I s} + T_D s \right) \quad (5.9)$$

โดยที่  $K_{PI} = \frac{K_{PG}}{K_{P2}}$  และ  $K_{PZ} = \frac{K_{PG}}{K_{P1} K_{P2}}$  เป็นอัตราขยายของส่วนปรับสัดส่วนของตัวควบคุมพีไอดี

โหมดกระแสและโหมดทรานส์อิมพีแดนซ์ ตามลำดับ

ดังนั้น ถ้าเพิ่มวงจรถานส์เรซิสเตอร์ (Transresistor) ที่ขั้วอินพุตและขั้วเอาต์พุตตามแผนผังการทำงานของตัวควบคุมพีไอดีตามรูปที่ 5.1 ก็จะทำให้ได้แผนผังการทำงานของตัวควบคุมพีไอดีโหมดผสมดังแสดงในรูปที่ 5.2 โดยกรณีที่อินพุตเป็นแรงดัน ตัวควบคุมพีไอดีนี้จะทำงานในโหมดแรงดันและโหมดทรานส์อิมพีแดนซ์ ส่วนอีกกรณีหนึ่ง เมื่ออินพุตเป็นกระแส ตัวควบคุมพีไอดีนี้จะทำงานในโหมดกระแสและโหมดทรานส์อิมพีแดนซ์ ซึ่งรายละเอียดของวงจรถานส์เรซิสเตอร์จะกล่าวถึงในหัวข้อต่อไป



รูปที่ 5.2 แผนผังการทำงานของตัวควบคุมพีไอดีโหมดผสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 วงจรของตัวควบคุมพีไอดีโหมดผสมที่นำเสนอ

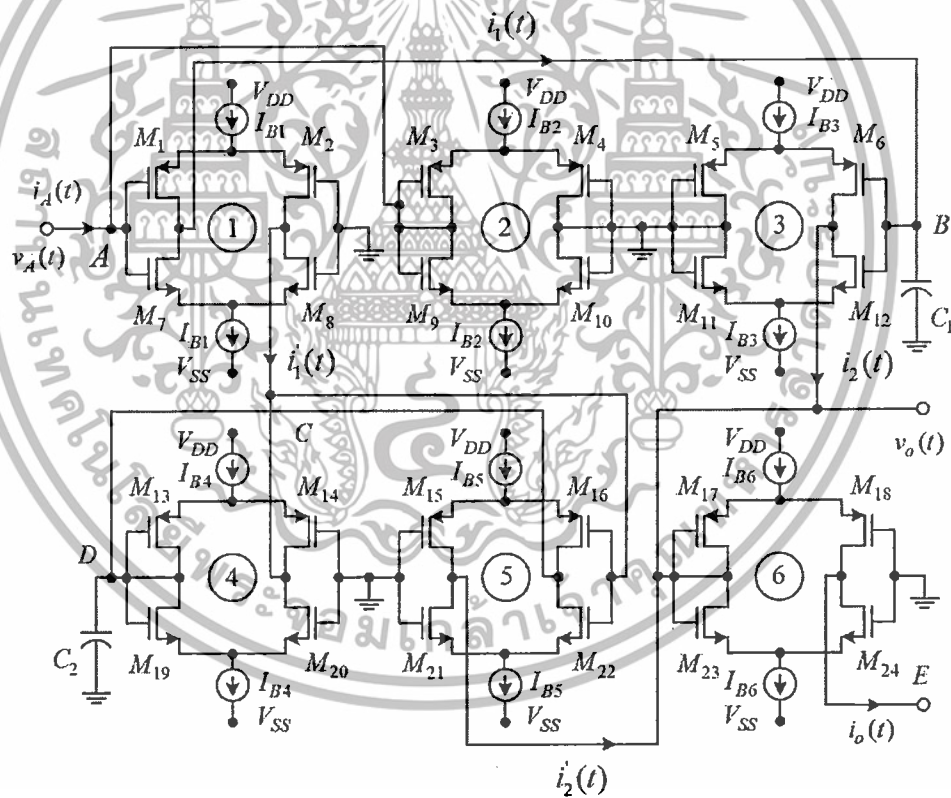
จากหลักการทำงานของตัวควบคุมพีไอดีโหมดผสมตามที่นำเสนอหัวข้อที่ 5.2 เมื่ออาศัยคุณสมบัติของวงจรถรทรานสดงค์เตอร์ตามที่ได้กล่าวถึงมาแล้วในหัวข้อที่ 3.3 จะทำให้ได้ตัวควบคุมพีไอดีโหมดผสมดังแสดงในรูปที่ 5.3 [20] ซึ่งประกอบขึ้นจากวงจรถรทรานสดงค์เตอร์ 6 ตัวและตัวเก็บประจุแบบลงกราวด์สองตัวเท่านั้น โดยการทำงานของวงจรถรธิบายได้ดังนี้ คือ

จากวงจรถรทรานสดงค์เตอร์ตัวที่หนึ่งจะให้ความสัมพันธ์ระหว่างกระแสและแรงดันในโดเมนความถี่เชิงซ้อนเป็น

$$I_1(s) = -G_{m1}V_A(s) \tag{5.10}$$

และ

$$I_1'(s) = G_{m1}V_A(s) \tag{5.11}$$



รูปที่ 5.3 ตัวควบคุมพีไอดีโหมดผสมที่นำเสนอ

เมื่อนำกระแส  $i_1(t)$  ป้อนเป็นอินพุตให้กับวงจรถรทรานสดงค์แบบกลับเฟสที่ประกอบขึ้นจากวงจรถรทรานสดงค์เตอร์ตัวที่สามและตัวเก็บประจุ  $C_1$  ทำให้ได้กระแส  $i_2(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_2(s) = \frac{G_{m1}G_{m3}}{C_1s} V_A(s) \quad (5.12)$$

ในขณะที่กระแส  $i_1(t)$  ถูกป้อนเป็นอินพุตให้กับวงจรรวมสัญญาณกับการทำอนุพันธ์ของสัญญาณที่เกิดจากวงจรทรานสดักเตอร์ตัวที่สี่และตัวที่ห้าต่อร่วมกับตัวเก็บประจุ  $C_2$  ก็ทำให้ได้กระแส  $i_2(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_2'(s) = G_{m1} \left(1 + \frac{C_2s}{G_{m4}}\right) V_A(s) \quad (5.13)$$

เมื่อนำกระแส  $i_2(t)$  และ  $i_2'(t)$  มารวมกันแล้วป้อนให้กับวงจรทรานสดักเตอร์ตัวที่หกซึ่งทำหน้าที่เป็นวงจรทรานสรีซิสแตนท์ในส่วนเอาต์พุต จะทำให้ได้กระแสเอาต์พุต  $i_o(t)$  และแรงดันเอาต์พุตในโดเมนความถี่เชิงซ้อนเป็น

$$I_o(s) = G_{m1} \left(1 + \frac{G_{m3}}{C_1s} + \frac{C_2s}{G_{m4}}\right) V_A(s) \quad (5.14)$$

และ

$$V_o(s) = \frac{G_{m1}}{G_{m6}} \left(1 + \frac{G_{m3}}{C_1s} + \frac{C_2s}{G_{m4}}\right) V_A(s) \quad (5.15)$$

เนื่องจากวงจรทรานสดักเตอร์ตัวที่สองทำหน้าที่เป็นวงจรทรานสรีซิสแตนท์ในส่วนอินพุต ซึ่งพบว่า

$$V_A(s) = \frac{1}{G_{m2}} I_A(s) \quad (5.16)$$

เมื่อแทนสมการ (5.16) ลงในสมการ (5.14) และ (5.15) ก็จะได้ว่า

$$I_o(s) = \frac{G_{m1}}{G_{m2}} \left(1 + \frac{G_{m3}}{C_1s} + \frac{C_2s}{G_{m4}}\right) I_A(s) \quad (5.17)$$

และ

$$V_o(s) = \frac{G_{m1}}{G_{m2}G_{m6}} \left(1 + \frac{G_{m3}}{C_1s} + \frac{C_2s}{G_{m4}}\right) I_A(s) \quad (5.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (5.14) และ (5.15) เมื่อแทน  $V_A(s) = V_i(s)$  ซึ่ง  $V_i(s)$  เป็นแรงดันอินพุต จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีโหมตทรานสแอคติดแตนซ์และโหมตแรงดันเป็น

$$H(s) = \frac{I_o(s)}{V_i(s)} = G_{m1} \left( 1 + \frac{G_{m3}}{C_1 s} + \frac{C_2 s}{G_{m4}} \right) \quad (5.19)$$

และ

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{G_{m1}}{G_{m6}} \left( 1 + \frac{G_{m3}}{C_1 s} + \frac{C_2 s}{G_{m4}} \right) \quad (5.20)$$

นอกจากนี้ จากสมการ (5.17) และ (5.18) เมื่อแทน  $I_A(s) = I_i(s)$  ซึ่ง  $I_i(s)$  เป็นกระแสอินพุต ก็จะทำให้ได้ฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีโนโหมตกระแสและโหมตทรานสอิมพีแดนซ์เป็น

$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{G_{m1}}{G_{m2}} \left( 1 + \frac{G_{m3}}{C_1 s} + \frac{C_2 s}{G_{m4}} \right) \quad (5.21)$$

และ

$$H(s) = \frac{V_o(s)}{I_i(s)} = \frac{G_{m1}}{G_{m2} G_{m6}} \left( 1 + \frac{G_{m3}}{C_1 s} + \frac{C_2 s}{G_{m4}} \right) \quad (5.22)$$

โดยที่  $G_{mn}$  เป็นค่าทรานสคอนดักแตนซ์ของวงจรถานสกอนดักเตอร์ตัวที่  $n$  เมื่อเปรียบเทียบสมการ (5.19) กับ (5.1) ในขณะที่นำสมการ (5.20) ถึง (5.22) เปรียบเทียบกับสมการ (5.7) ถึง (5.9) ก็จะทำให้ได้พารามิเตอร์ของตัวควบคุมพีไอดีโนโหมตผสมที่นำเสนอเป็น

$$K_{PG} = G_{m1} \quad (5.23)$$

$$K_{PV} = \frac{G_{m1}}{G_{m6}} \quad (5.24)$$

$$K_{PI} = \frac{G_{m1}}{G_{m2}} \quad (5.25)$$

$$K_{PZ} = \frac{G_{m1}}{G_{m2} G_{m6}} \quad (5.26)$$

$$T_I = \frac{C_1}{G_{m3}} \quad (5.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

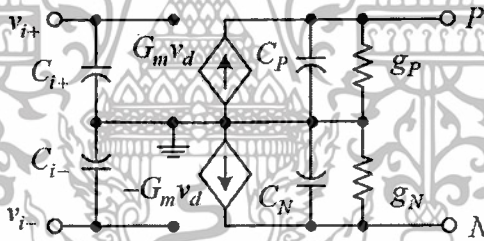
และ

$$T_D = \frac{C_2}{G_{m4}} \quad (5.28)$$

ซึ่งจากสมการ (5.23) ถึง (5.28) จะเห็นว่า ค่าพารามิเตอร์เหล่านี้สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่าทรานสคอนดักแตนซ์ของวงจรถานสคอนดักเตอร์ด้วยกระแสไบอัสของวงจรมันเอง

#### 5.4 ผลกระทบจากอุปกรณ์แฝงของวงจรถานสคอนดักเตอร์

ในหัวข้อนี้จะกล่าวถึงผลกระทบของอุปกรณ์แฝงของวงจรถานสคอนดักเตอร์ที่มีต่อการทำงานของตัวควบคุมพีโอดีที่นำเสนอ โดยวงจรเทียบเท่าของวงจรถานสคอนดักเตอร์ที่รวมอุปกรณ์แฝงเข้าไปด้วยได้แสดงดังรูปที่ 5.4 ซึ่งที่ขั้วอินพุตประกอบด้วยตัวเก็บประจุแฝง  $C_{i+}$  และ  $C_{i-}$  ในขณะที่ขั้วเอาต์พุตจะมีตัวเก็บประจุแฝง  $C_P$  และ  $C_N$  และตัวความนำแฝง  $g_P$  และ  $g_N$  เมื่อรวมอุปกรณ์แฝงเหล่านี้ของวงจรถานสคอนดักเตอร์เข้าไปด้วย การวิเคราะห์การทำงานของตัวควบคุมพีโอดีใหม่ผสมที่นำเสนอมันจะทำให้ได้ผลลัพธ์เป็นดังนี้ คือ



รูปที่ 5.4 วงจรเทียบเท่าของวงจรถานสคอนดักเตอร์ที่ประกอบด้วยอุปกรณ์แฝง

ที่โหนด A จากวงจรในรูปที่ 5.3 จะได้ความสัมพันธ์ระหว่างกระแสและแรงดันเป็น

$$V_A(s) = \frac{I_A(s)}{G_{m2} + y_A} \quad (5.29)$$

โดยที่  $y_A = g_{N2} + s(C_{i+} + C_{i2} + C_{N2})$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด A ส่วนวงจรถานสคอนดักเตอร์ตัวที่หนึ่ง จะมีกระแสเอาต์พุต  $i_1(t)$  และ  $i_2(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_1(s) = -G_{m1} V_A(s) \quad (5.30)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_1(s) = G_{m1} V_A(s) \quad (5.31)$$

เมื่อนำกระแส  $i_1(t)$  ป้อนเป็นอินพุตให้กับส่วนทำปรีฟิชั่นแบบกลับเฟส จะได้กระแส  $i_2(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_2(s) = \frac{G_{m1} G_{m3}}{y_B} V_A(s) \quad (5.32)$$

โดยที่  $y_B = g_{M1} + s(C_1 + C_{N1} + C_{i3-})$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด B เมื่อนำกระแส  $i_1(t)$  ป้อนเป็นอินพุตให้กับส่วนรวมสัญญาณกับการทำอนุพันธ์ของสัญญาณ จะได้กระแส  $i_2'(t)$  ในโดเมนความถี่เชิงซ้อนเป็น

$$I_2'(s) = G_{m1} \left(1 + \frac{y_D}{G_{m4}}\right) V_A(s) - y_C \left(1 + \frac{y_D}{G_{m4}}\right) V_C(s) \quad (5.33)$$

โดยที่  $y_C = g_{P1} + g_{P4} + s(C_{P1} + C_{P4} + C_{i5-})$  และ  $y_D = g_{N4} + g_{P5} + s(C_2 + C_{i4+} + C_{N4} + C_{P5})$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด C และ D ตามลำดับ เมื่อกระแส  $i_2(t)$  และ  $i_2'(t)$  มารวมกันที่โหนด  $V_O$  จะได้แรงดันเอาต์พุตในโดเมนความถี่เชิงซ้อนเป็น

$$V_O(s) = \frac{G_{m1}}{G_{m6} + y_{V0}} \left(1 + \frac{G_{m3}}{y_B} + \frac{y_D}{G_{m4}}\right) V_A(s) - \Delta_1(s) \quad (5.34)$$

และที่โหนด E จะได้กระแสเอาต์พุตในโดเมนความถี่เชิงซ้อนเป็น

$$I_O(s) = \frac{G_{m1}}{1 + \frac{y_{V0}}{G_{m6}}} \left(1 + \frac{G_{m3}}{y_B} + \frac{y_D}{G_{m4}}\right) V_A(s) - y_E V_E(s) - \Delta_1(s) \quad (5.35)$$

โดยที่

$$\Delta_1(s) = \left(1 + \frac{y_D}{G_{m4}}\right) \frac{y_C}{G_{m6} + y_{V0}} V_C(s) \quad (5.36)$$

$$y_{V0} = g_{P3} + g_{N5} + g_{N6} + s(C_{P3} + C_{N5} + C_{i6+} + C_{N6}) \quad (5.37)$$

และ

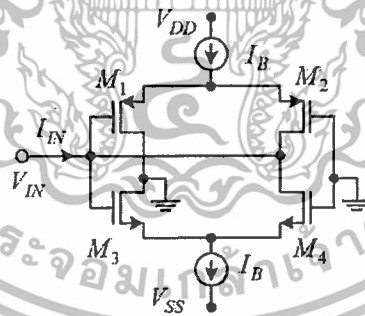
$$y_E = g_{P6} + sC_{P6} \quad (5.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $y_E$  และ  $y_{V_0}$  เป็นค่าแอดมิตแตนซ์รวมที่โหนด E และ  $V_0$  ส่วน  $C_{Ii+}$ ,  $C_{Ii-}$ ,  $C_{Pi}$ ,  $C_{Ni}$ ,  $g_{Pi}$  และ  $g_{Ni}$  เป็นตัวเก็บประจุแฝงและตัวความนำแฝงของวงจรถานสกอนดักเตอร์ตัวที่  $i$  ตามลำดับ เนื่องจากตัวเก็บประจุแฝงและตัวความนำแฝงของวงจรถานสกอนดักเตอร์มักจะมีค่าน้อยมาก นั่นคือ เทอม  $y_A$ ,  $y_C$ ,  $y_E$  และ  $y_{V_0}$  จะมีผลกระทบต่อการทำงานของตัวควบคุมพีไอดีที่โหนดผสมที่นำเสนอในย่านความถี่สูงมาก จึงควรเลือกย่านความถี่ใช้งานของตัวควบคุมพีไอดีให้ต่ำกว่าย่านความถี่สูงดังกล่าว ในขณะที่ผลกระทบของตัวเก็บประจุแฝง  $C_{N1}$ ,  $C_{i3-}$ ,  $C_{i4+}$ ,  $C_{N4}$  และ  $C_{P5}$  ในเทอมของ  $y_B$  และ  $y_D$  นั้นสามารถลดได้โดยการเลือกตัวเก็บประจุ  $C_1$  และ  $C_2$  ให้มีค่ามากกว่าตัวเก็บประจุแฝงเหล่านี้ให้มากๆ กล่าวคือ  $C_1 \gg C_{N1} + C_{i3-}$  และ  $C_2 \gg C_{i4+} + C_{N4} + C_{P5}$  นอกจากนี้ ในเทอมของ  $y_B$  จะเห็นว่าตัวความนำแฝง  $g_{N1}$  จะส่งผลกระทบต่อการทำงานของตัวควบคุมพีไอดีที่นำเสนอในย่านความถี่ต่ำเพื่อลดผลกระทบของตัวความนำแฝงนี้ จึงนำวงจรความนำแบบลบดังแสดงในรูปที่ 5.5 ต่อเข้าที่โหนด B ของตัวควบคุมพีไอดีที่นำเสนอดังรูปที่ 5.3 ซึ่งค่าความนำของวงจรความนำแบบลบนี้มีค่าเป็น

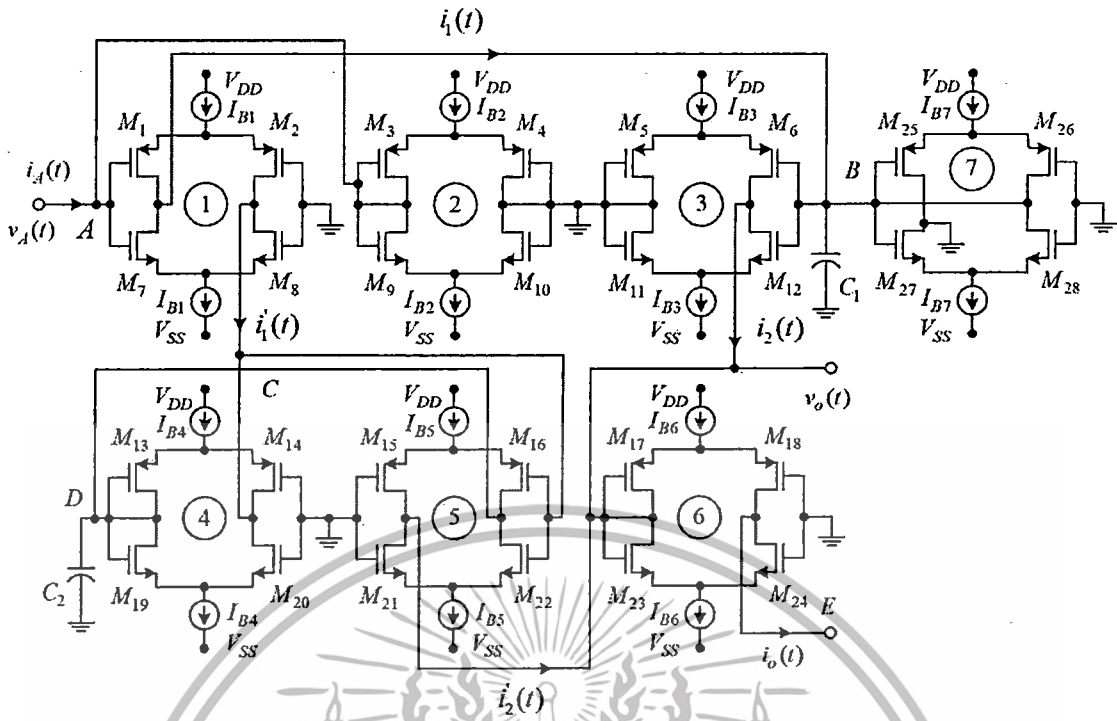
$$G_{COMP} = -G_m + g_p \quad (5.39)$$

จากสมการ (5.39) จะเห็นว่า จะต้องเลือกค่า  $G_m$  ให้มีค่ามากกว่าค่าของตัวความนำแฝง  $g_p$  จึงจะทำให้วงจรตามรูปที่ 5.5 เป็นวงจรความนำแบบลบได้ สำหรับวงจรของตัวควบคุมพีไอดีที่โหนดผสมที่มีการชดเชยค่าความนำแฝงของวงจรถานสกอนดักเตอร์ในย่านความถี่ต่ำได้แสดงดังในรูปที่ 5.6 ซึ่งตัวทรานสกอนดักเตอร์ตัวที่เจ็ดทำหน้าที่เป็นวงจรความนำแบบลบที่นำมาชดเชยค่าความนำแฝงที่โหนด B ดังกล่าวมาข้างต้น



รูปที่ 5.5 วงจรความนำแบบลบที่ใช้ลดผลกระทบจากค่าความนำแฝงของตัวควบคุมพีไอดีที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 ตัวควบคุมพีเอไอโหมดผสมที่นำเสนอที่มีการชดเชยค่าความนำแฝงของวงจรถานสคอนตักเตอร์ในย่านความถี่ต่ำ

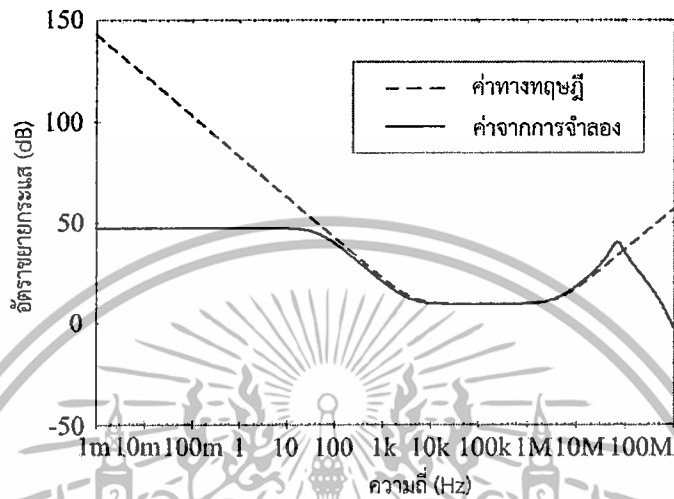
### 5.5 การจำลองการทำงานของตัวควบคุมพีเอไอโหมดด้วยโปรแกรมคอมพิวเตอร์

เพื่อยืนยันความเป็นไปได้ในทางทฤษฎีของตัวควบคุมพีเอไอโหมดผสมตามที่ได้กล่าวมาข้างต้น ในหัวข้อนี้จึงได้ทำการจำลองการทำงานของตัวควบคุมพีเอไอโหมดด้วยโปรแกรมคอมพิวเตอร์ โดยวงจรถานสคอนตักเตอร์ที่เป็นส่วนประกอบในตัวควบคุมพีเอไอโหมดดังรูปที่ 5.3 ได้เลือกใช้เทคโนโลยี CMOS ขนาด 0.18 ไมครอน [33] ซึ่งมีพารามิเตอร์ของทรานซิสเตอร์ตามภาคผนวก ก โดยกำหนดค่าความยาว ( $L$ ) ของช่องนำกระแสของทรานซิสเตอร์เป็น  $0.54 \mu\text{m}$  ในขณะที่ค่าความกว้าง ( $W$ ) ของช่องนำกระแสสำหรับทรานซิสเตอร์ชนิด NMOS และชนิด PMOS มีค่าเป็น  $3.6 \mu\text{m}$  และ  $9 \mu\text{m}$  ตามลำดับ ส่วนแหล่งจ่ายไฟเลี้ยงของวงจรมีค่าเป็น  $\pm 0.9 \text{ V}$  ซึ่งมีรายละเอียดของการจำลองการทำงานของวงจรถานต่อไปนี้ คือ

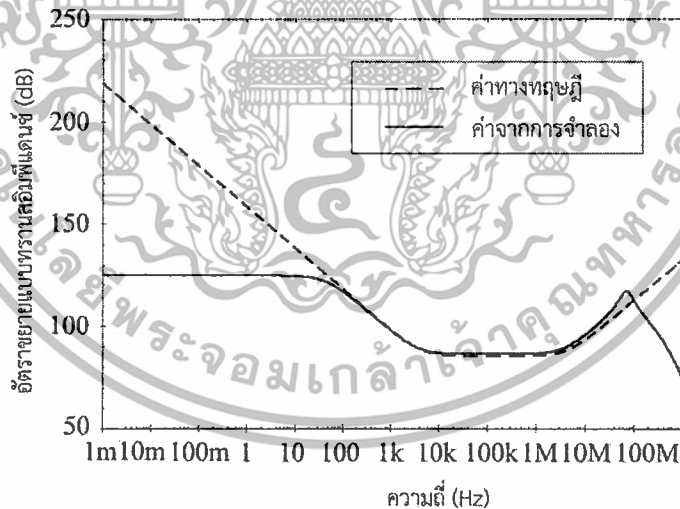
จากตัวควบคุมพีเอไอโหมดผสมที่นำเสนอดังในรูปที่ 5.3 กำหนดให้ตัวเก็บประจุ  $C_1 = 20 \text{ nF}$  และ  $C_2 = 0.02 \text{ nF}$  ส่วนกระแสไบอัสของวงจรถานสคอนตักเตอร์มีค่าเป็น  $I_{B1} = 162 \mu\text{A}$ ,  $I_{B2} = I_{B6} = 18 \mu\text{A}$  และ  $I_{B3} = I_{B4} = I_{B5} = 200 \mu\text{A}$  ซึ่งจะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีเอไอโหมดที่นำเสนอเป็น  $K_{PI} = K_{PV} = 3$ ,  $K_{PZ} = 18.75 \text{ kV/A}$ ,  $K_{PG} = 0.48 \text{ mA/V}$ ,  $T_I = 36.36 \mu\text{s}$  และ  $T_D = 36.36 \text{ ns}$  เมื่อทำการจำลองการทำงานของวงจรถานโดยป้อนสัญญาณอินพุตเป็นสัญญาณรูปไซน์มีขนาดเป็น  $10 \mu\text{A}_{\text{p-p}}$  ที่เปลี่ยนความถี่ตั้งแต่  $1 \text{ mHz}$  ถึง  $1 \text{ GHz}$  จะได้ผลตอบสนองทางความถี่ของตัวควบคุมพีเอไอโหมดที่นำเสนอในโหมดกระแส โหมดทรานส์อิมพีแดนซ์ โหมดทรานส์แอดมิตแตนซ์ และโหมดแรงดัน ดังแสดงในรูปที่ 5.7 ถึงรูปที่ 5.10 ตามลำดับ จะเห็นว่า ขนาดของผลตอบสนองทางความถี่ที่ได้จากการจำลองของตัวควบคุมที่นำเสนอมีความสอดคล้องกับค่าทางทฤษฎีในย่านความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตั้งแต่ 40 Hz ถึง 40 MHz ส่วนในย่านความถี่นอกเหนือจากนี้ ผลตอบสนองทางความถี่ที่ได้จากการจำลองดังกล่าวจะคลาดเคลื่อนไปจากค่าทางทฤษฎี ซึ่งเป็นผลมาจากค่าอุปกรณ์แฝงของวงจรทรานซิสคอนดักเตอร์ โดยในย่านความถี่สูงกว่า 40 MHz ขนาดของผลตอบสนองทางความถี่ที่ได้จากการจำลองนั้นจะมีลักษณะตกลงไป ซึ่งอาจมองเป็นข้อดี คือ ตัวควบคุมพีไอดีที่นำเสนอมีส่วนช่วยขจัดสัญญาณรบกวนความถี่สูงได้ด้วย

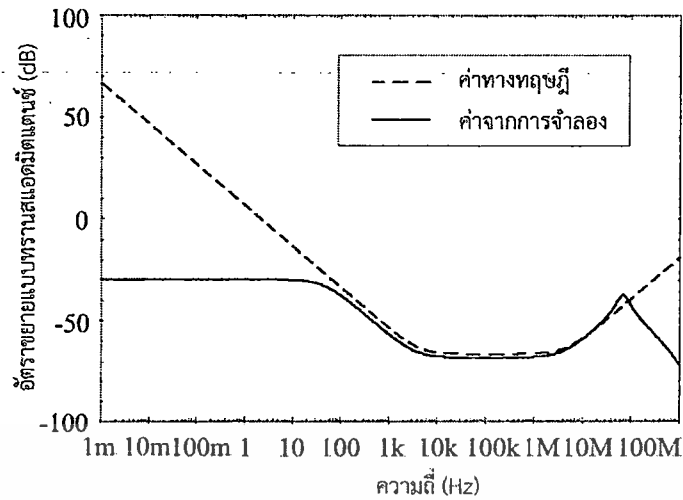


รูปที่ 5.7 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแส

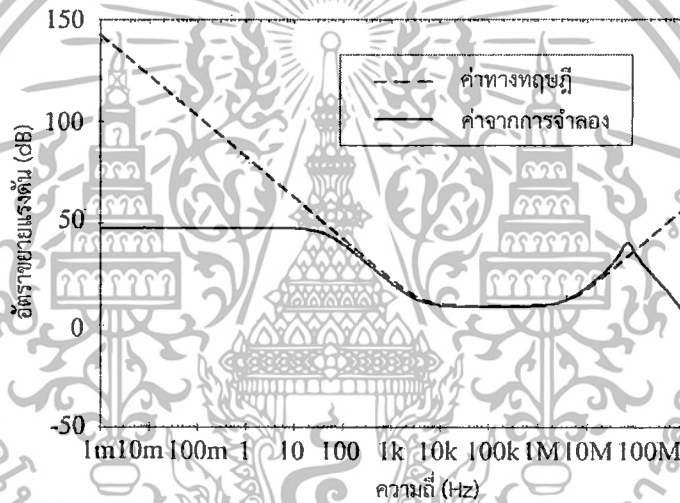


รูปที่ 5.8 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานซิสคอนดักชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



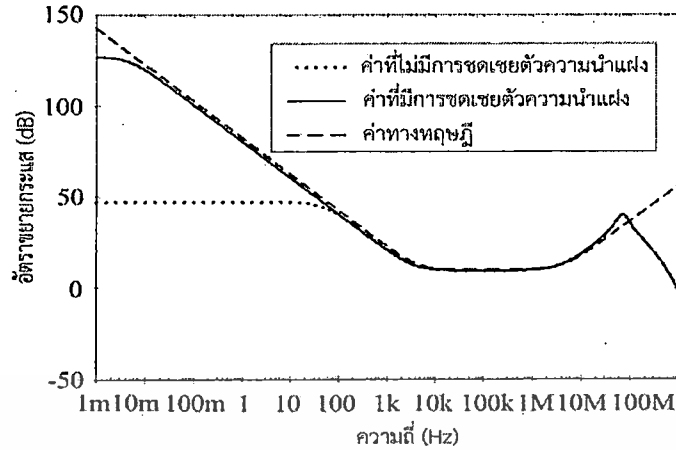
รูปที่ 5.9 ผลตอบสนองทางความถี่ของตัวควบคุมพีเอ็ดตีที่นำเสนอในโหมดทรานสแอดมิตแตนซ์



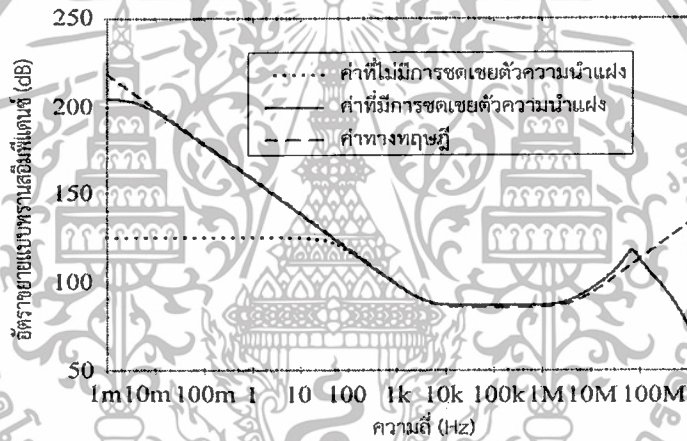
รูปที่ 5.10 ผลตอบสนองทางความถี่ของตัวควบคุมพีเอ็ดตีที่นำเสนอในโหมดแรงดัน

ส่วนค่าความคลาดเคลื่อนในย่านความถี่ต่ำกว่า 40 Hz นั้นมีผลมาจากตัวความนำแฝง  $g_{M1}$  ซึ่งเมื่อจำลองการทำงานของวงจรถานสคอนดักเตอร์ตัวที่หนึ่งด้วยโปรแกรมคอมพิวเตอร์โดยใช้วิธีการตามเอกสารอ้างอิง [34] จะได้ตัวเก็บประจุแฝงมีค่าเป็น  $C_{i+} = C_{i-} = 0.03$  pF และ  $C_{p1} = C_{n1} = 0.01$  pF และตัวความนำแฝงมีค่า  $g_{M1} = g_{p1} = 5.64$   $\mu$ A/V เพื่อลดผลกระทบของตัวความนำแฝง  $g_{M1}$  นี้ วงจรความนำแบบลบดังแสดงในรูปที่ 5.5 จึงถูกนำมาใช้ดังแสดงในรูปที่ 5.6 โดยเลือกค่ากระแสไบอัสของวงจรถานเป็น  $I_{B7} = 0.484$   $\mu$ A จากรูปที่ 5.11 และรูปที่ 5.12 เป็นตัวอย่างผลการจำลองค่าขนาดของผลตอบสนองทางความถี่ของตัวควบคุมพีเอ็ดตีที่นำเสนอในโหมดกระแสและโหมดทรานสอิมพีแดนซ์ซึ่งมีการลดผลกระทบจากค่าความนำแฝงของวงจรถานสคอนดักเตอร์ในย่านความถี่ต่ำ จะเห็นว่า ย่านความถี่ใช้งานของตัวควบคุมพีเอ็ดตีที่นำเสนอมีค่ากว้างขึ้น โดยมีค่าตั้งแต่ 6 mHz ถึง 40 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



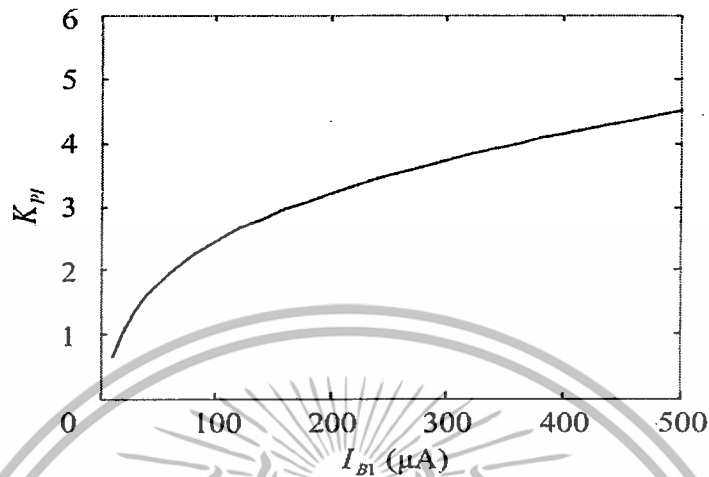
รูปที่ 5.11 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอนิโหมมดกระแสในกรณีที่มีและไม่มี การชดเชยค่าความนำแฝง



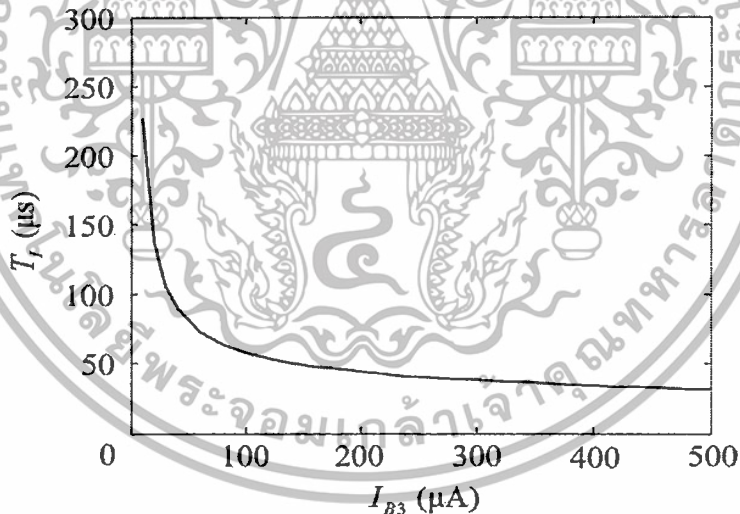
รูปที่ 5.12 ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอนิโหมมทรานส์อิมพีแดนซ์ที่มีและไม่มี การชดเชยค่าความนำแฝง

เพื่อแสดงความสัมพันธ์ระหว่างค่าพารามิเตอร์ของตัวควบคุมพีไอดีที่นำเสนอดังในรูปที่ 5.3 กับค่ากระแสไบอัส ส่วนแรกจะทำการหาค่าอัตราขยายกระแส  $K_{PI}$  ตามสมการ (5.25) โดยการปรับค่า  $G_{m1}$  ด้วยการปรับค่ากระแสไบอัส  $I_{B1}$  ตั้งแต่  $10 \mu A$  ถึง  $500 \mu A$  ในขณะที่กระแสไบอัสที่เหลือมีค่าคงที่เป็น  $I_{B2} = I_{B6} = 18 \mu A$  และ  $I_{B3} = I_{B4} = I_{B5} = 200 \mu A$  จะทำให้ได้ความสัมพันธ์ระหว่างค่าอัตราขยายกระแส  $K_{PI}$  กับกระแสไบอัส  $I_{B1}$  ดังแสดงในรูปที่ 5.13 ส่วนที่สองจะทำการหาค่าคงตัวของส่วนปริพันธ์  $T_I$  ตามสมการ (5.27) โดยการปรับค่า  $G_{m3}$  ด้วยการปรับค่ากระแสไบอัส  $I_{B3}$  ตั้งแต่  $10 \mu A$  ถึง  $500 \mu A$  ในขณะที่กระแสไบอัส  $I_{B1} = 162 \mu A$ ,  $I_{B2} = I_{B6} = 18 \mu A$  และ  $I_{B4} = I_{B5} = 200 \mu A$  ก็ทำให้ได้ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงานปริพันธ์  $T_I$  กับค่ากระแสไบอัส  $I_{B3}$  ดังแสดงในรูปที่ 5.14 สำหรับส่วนที่สามจะทำการหาค่าคงตัวของส่วนอนุพันธ์  $T_D$  ตามสมการ (5.28) โดยการปรับค่า  $G_{m4}$  ซึ่งเกิดจากการปรับค่ากระแสไบอัส  $I_{B4}$  ตั้งแต่  $10 \mu A$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึง  $500 \mu\text{A}$  ในขณะที่กระแสไบอัสที่เหลือก็มีค่าคงที่เป็น  $I_{B1} = 162 \mu\text{A}$ ,  $I_{B2} = I_{B6} = 18 \mu\text{A}$  และ  $I_{B3} = I_{B5} = 200 \mu\text{A}$  ทำให้ได้ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงาน  $T_D$  กับค่ากระแสไบอัส  $I_{B4}$  ดังแสดงในรูปที่ 5.15

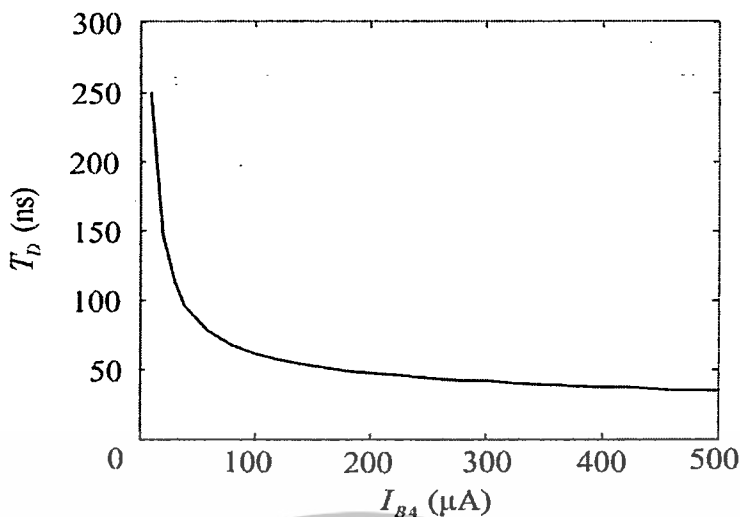


รูปที่ 5.13 ความสัมพันธ์ระหว่างอัตราขยายกระแส  $K_{PI}$  ของตัวควบคุมพีไอดีที่นำเสนอกับการปรับค่ากระแสไบอัส  $I_{B1}$



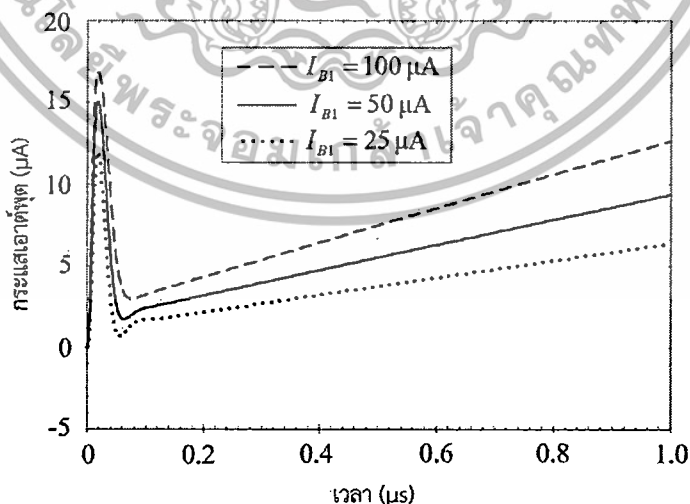
รูปที่ 5.14 ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงาน  $T_s$  ของตัวควบคุมพีไอดีที่นำเสนอ กับค่ากระแสไบอัส  $I_{B3}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



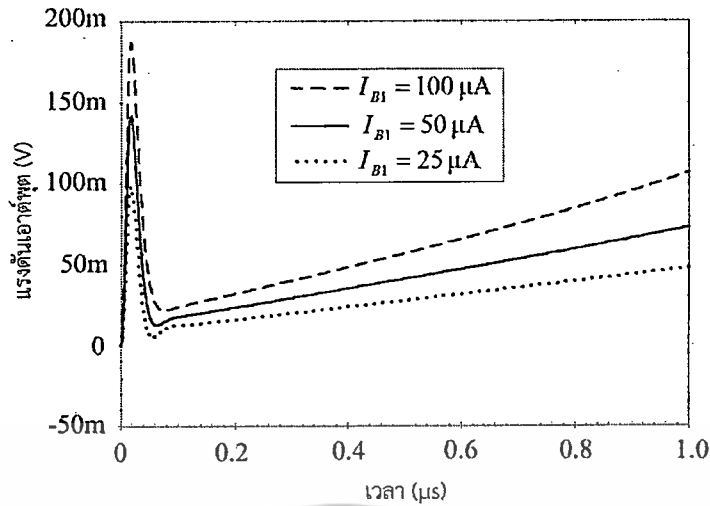
รูปที่ 5.15 ความสัมพันธ์ระหว่างค่าเวลาคงตัวของการทำงานพรีแอมป์  $T_D$  ของตัวควบคุมพีไอดีที่นำเสนอกับค่ากระแสไบอัส  $I_{B4}$

จากนั้นได้เลือกใช้ค่าของตัวเก็บประจุเป็น  $C_1 = C_2 = 0.1$  nF และค่ากระแสไบอัสเป็น  $I_{B2} = I_{B6} = 18$   $\mu A$ ,  $I_{B3} = I_{B4} = 200$   $\mu A$ ,  $I_{B5} = 20$   $\mu A$ ,  $I_{B1} = 25$   $\mu A$ ,  $50$   $\mu A$  และ  $100$   $\mu A$  ซึ่งจะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีไอดีเป็น  $T_I = T_D = 0.18$   $\mu s$ ,  $K_{PI} = 1.19, 1.69, 2.44$ , และ  $K_{PZ} = 7.44$  kV/A,  $10.56$  kV/A และ  $15.25$  kV/A ตามลำดับ เมื่อป้อนอินพุตเป็นสัญญาณขั้นบันไดขนาด  $1$   $\mu A$  ที่มีช่วงเวลาดำเนินเป็น  $10$  ns จะได้ผลตอบสนองสัญญาณขั้นบันไดของตัวควบคุมพีไอดีที่นำเสนอนี้ในโหมดกระแสและโหมดทรานสมิซึมพีแดนซ์ดังแสดงในรูปที่ 5.16 และรูปที่ 5.17 จะเห็นว่า ค่าพารามิเตอร์ของตัวควบคุมพีไอดีที่นำเสนอนี้สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบอัสของวงจรถานสคอนตักเตอร์



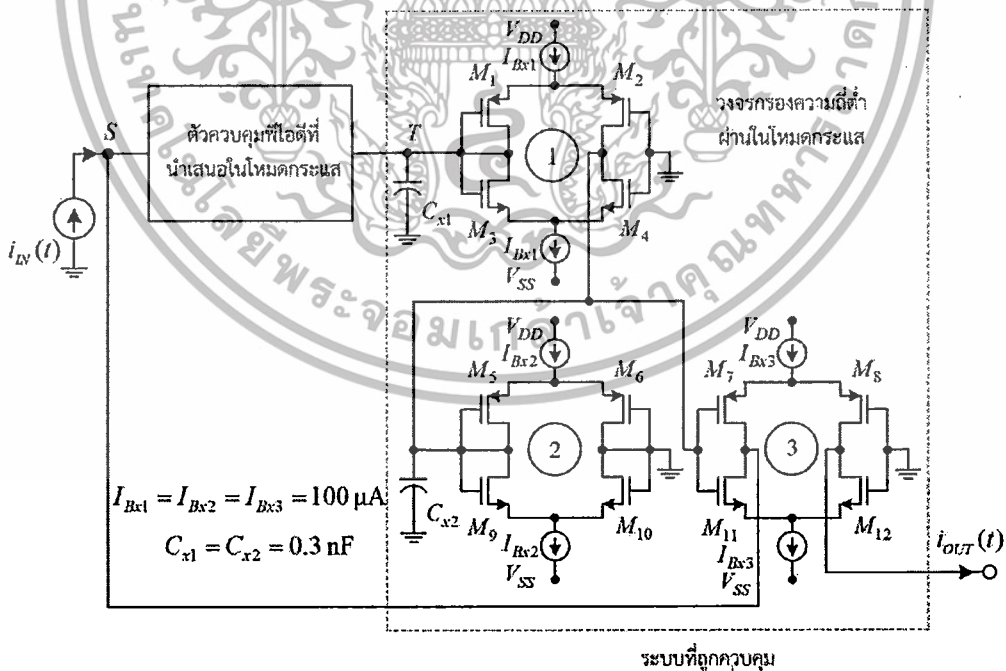
รูปที่ 5.16 ผลตอบสนองสัญญาณขั้นบันไดของตัวควบคุมพีไอดีที่นำเสนอนี้ในโหมดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.17 ผลตอบสนองสัญญาณขั้นบันไดของตัวควบคุมพีไอดีที่นำเสนอในโหมดทรานส์อิมพีแดนซ์

สำหรับตัวอย่างการนำตัวควบคุมพีไอดีที่นำเสนอไปใช้ในระบบควบคุมแบบป้อนกลับหนึ่งหน่วยได้แสดงดังในรูปที่ 5.18 และรูปที่ 5.19 โดยระบบในรูปที่ 5.18 ประกอบด้วยตัวควบคุมพีไอดีที่ทำงานในโหมดกระแสต่อร่วมกับวงจรรองความถี่ต่ำผ่านในโหมดกระแส ในขณะที่ระบบในรูปที่ 5.19 เป็นการต่อร่วมกันของตัวควบคุมพีไอดีในโหมดทรานส์อิมพีแดนซ์กับวงจรรองความถี่ต่ำผ่านในโหมดทรานส์อิมพีแดนซ์ เมื่อวงจรรองความถี่ต่ำผ่านทั้งสองซึ่งเป็นระบบที่ถูกควบคุมมีฟังก์ชันถ่ายโอนเป็น



รูปที่ 5.18 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแสและวงจรรองความถี่ต่ำผ่านในโหมดกระแส

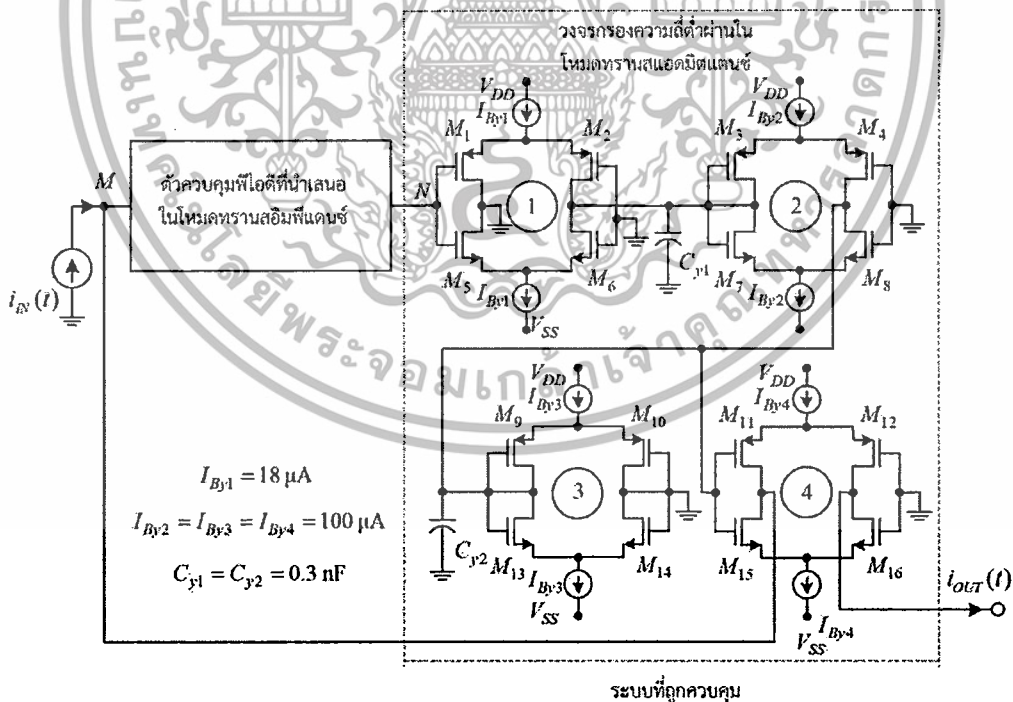
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{CM}(s) = \frac{1}{0.59 \times 10^{-12} s^2 + 1.54 \times 10^{-6} s + 1} \quad (5.40)$$

และ

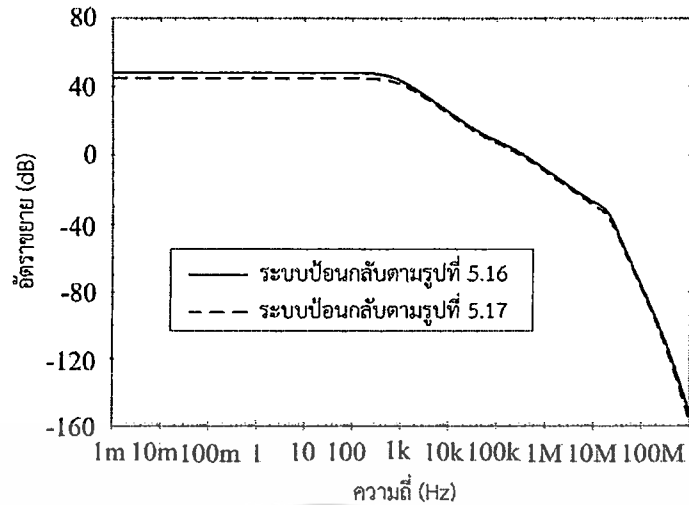
$$P_{GM}(s) = \frac{0.16 \times 10^{-3}}{0.59 \times 10^{-12} s^2 + 1.54 \times 10^{-6} s + 1} \quad (5.41)$$

จากสมการ (5.40) และ (5.41) เมื่อใช้วิธีการของซีเกลอร์-นิโคลส์ตั้งรายละเอียดในภาคผนวก ข จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีโอดีเป็น  $K_{PI} = 3$ ,  $K_{PZ} = 18.75$  kV/A,  $T_I = 2.55$   $\mu$ s และ  $T_D = 0.48$   $\mu$ s [3] ซึ่งจากตัวควบคุมพีโอดีที่นำเสนอตามรูปที่ 5.3 เลือกใช้ตัวเก็บประจุ  $C_1 = 1$  nF และ  $C_2 = 0.1$  nF และค่ากระแสไบอัสเป็น  $I_{B1} = 162$   $\mu$ A,  $I_{B2} = I_{B6} = 18$   $\mu$ A,  $I_{B3} = 100$   $\mu$ A,  $I_{B4} = 30$   $\mu$ A และ  $I_{B5} = 200$   $\mu$ A เมื่อป้อนอินพุตเป็นสัญญาณรูปไซน์ที่มีขนาด 10  $\mu$ A<sub>p-p</sub> ให้กับระบบควบคุมดังแสดงในรูปที่ 5.18 และรูปที่ 5.19 โดยเปลี่ยนความถี่ตั้งแต่ 1 mHz ถึง 1 GHz จะได้ผลตอบสนองทางความถี่ในสภาวะลูปเปิดดังแสดงในรูปที่ 5.20 และรูปที่ 5.21 โดยรูปที่ 5.20 เป็นผลตอบสนองทางขนาดและรูปที่ 5.21 เป็นผลตอบสนองทางเฟส จะเห็นว่า ระบบควบคุมตามรูปที่ 5.18 มีค่าเกนมาร์จินเป็น 32.96 dB และค่าเฟสมาร์จินเป็น 99.75 องศา ในขณะที่ระบบควบคุมดังรูปที่ 5.19 ก็มีค่าเกนมาร์จินเป็น 35.14 dB และค่าเฟสมาร์จินเป็น 101.49 องศา จึงทำให้ระบบทั้งสองมีเสถียรภาพในการทำงาน

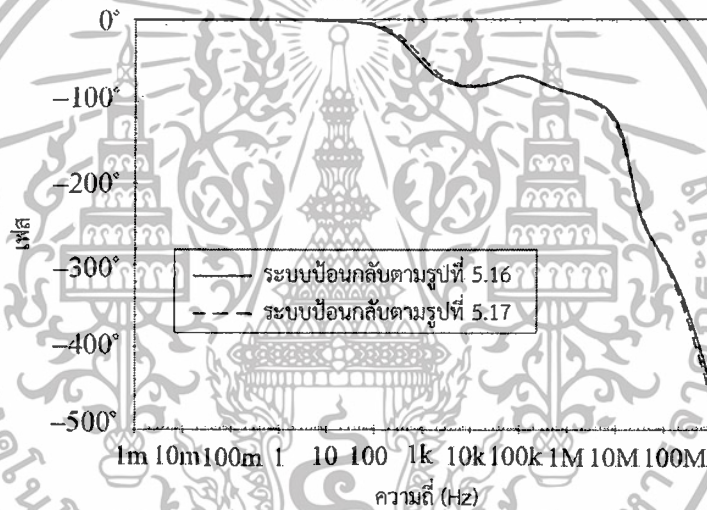


รูปที่ 5.19 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีโอดีที่นำเสนอในโหมดทรานส์คอนดัคทีฟและวงจรรองความถี่ต่ำผ่านในโหมดทรานส์คอนดัคทีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.20 ผลตอบสนองทางขนาดของระบบควบคุมดังแสดงในรูปที่ 5.18 และรูปที่ 5.19

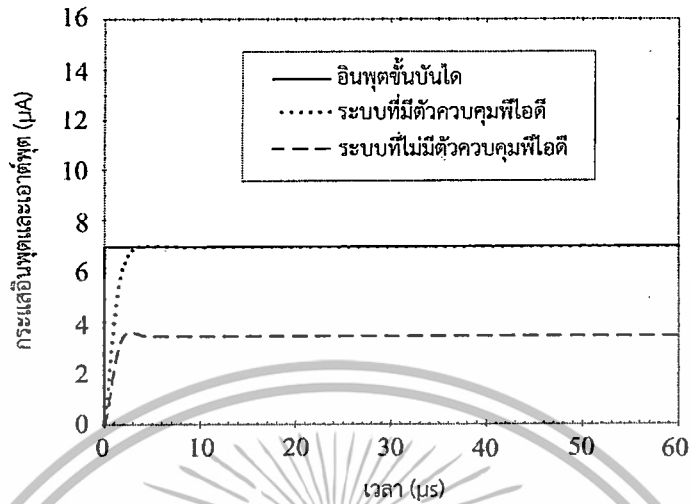


รูปที่ 5.21 ผลตอบสนองทางเฟสของระบบควบคุมดังแสดงในรูปที่ 5.18 และรูปที่ 5.19

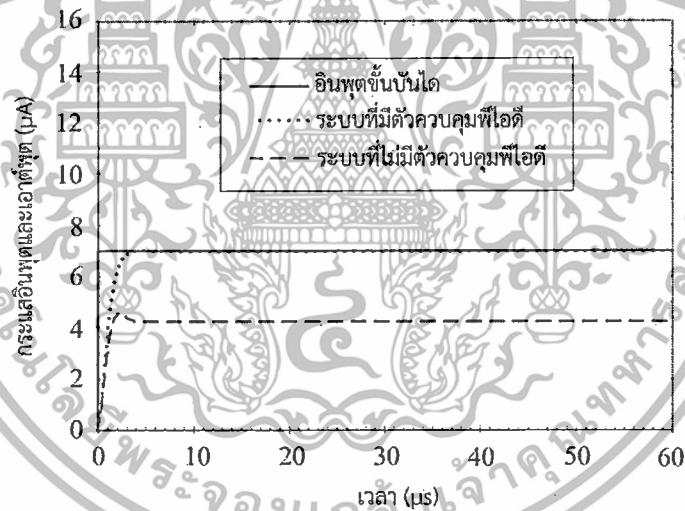
จากนั้นได้ป้อนสัญญาณขั้นบันไดขนาด  $7 \mu\text{A}$  ให้กับระบบควบคุมดังในรูปที่ 5.18 และรูปที่ 5.19 ทำให้ได้ผลตอบสนองขั้นบันไดดังแสดงในรูปที่ 5.22 และรูปที่ 5.23 จะเห็นว่า ผลตอบสนองขั้นบันไดของระบบตามรูปที่ 5.18 ในกรณีที่ไม่มีตัวควบคุมพีไอดี ซึ่งใช้วิธีลัดวงจรระหว่างโนด S และโนด T จะมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $3.5 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุด 4 % และช่วงเวลาขึ้น  $1.31 \mu\text{s}$  ส่วนระบบดังรูปที่ 5.19 ในกรณีที่ไม่มีตัวควบคุมพีไอดีนั้นจะใช้วงจรเปลี่ยนกระแสเป็นแรงดันที่มีอัตราขยาย  $11.2 \text{ kV/A}$  แทน จะมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $2.74 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุด 6.8 % และช่วงเวลาขึ้น  $1.21 \mu\text{s}$  ในขณะที่ผลตอบสนองขั้นบันไดของระบบทั้งสองในกรณีมีตัวควบคุมพีไอดี จะมีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $0.04 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุด 1 % และช่วงเวลาขึ้น  $1.82 \mu\text{s}$  จะเห็นว่า ระบบควบคุมแบบป้อนกลับที่มีตัวควบคุมพีไอดีเป็นส่วนประกอบจะมีค่าความคลาดเคลื่อนและเปอร์เซ็นต์การพุ่งเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูงสุดลดลง ส่วนการเปรียบเทียบคุณสมบัติของตัวควบคุมพีไอดีที่นำเสนอในวิทยานิพนธ์นี้กับตัวควบคุมพีไอดีแบบเดิมที่มีการนำเสนอมาแล้วได้แสดงดังตารางที่ 5.1



รูปที่ 5.22 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.18



รูปที่ 5.23 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

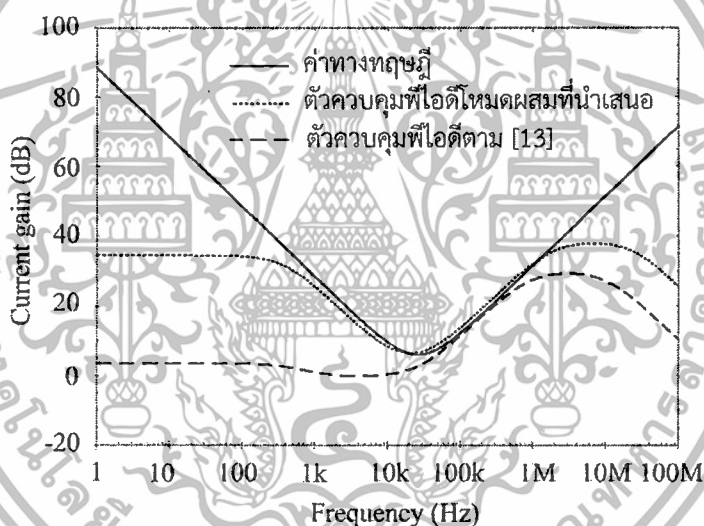
ตารางที่ 5.1 การเปรียบเทียบคุณสมบัติของตัวควบคุมพีไอดีรูปแบบใหม่ที่นำเสนอ กับรูปแบบเดิมที่เคยนำเสนอมาแล้ว

ลำดับอ้างอิง	จำนวนอุปกรณ์	ตัวเก็บประจุแบบลงกราวด์ทั้งหมด	ตัวต้านทานภายนอก	การปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์	โหมดการทำงาน	ย่านความถี่ใช้งาน (Hz)	ค่าแรงดันไฟเลี้ยง (V)
[5]	ออปแอมป์ 4 ตัว ตัวต้านทาน 8 ตัว ตัวเก็บประจุ 2 ตัว	ไม่	ใช่	ไม่	แรงดัน	ไม่ระบุ	ไม่ระบุ
[8]	CCII 4 ตัว บัฟเฟอร์ 4 ตัว ตัวต้านทาน 8 ตัว ตัวเก็บประจุ 2 ตัว	ไม่	ใช่	ไม่	แรงดัน	ไม่ระบุ	±12
[9]	OTA 8 ตัว (ทรานซิสเตอร์ 72 ตัว) ตัวเก็บประจุ 2 ตัว	ใช่	ไม่	ใช่	แรงดัน	ไม่ระบุ	±5
[10]	CCCI 8 ตัว (ทรานซิสเตอร์ 112 ตัว) ตัวต้านทาน 2 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ใช่	แรงดัน	10-1M	ไม่ระบุ
[11] รูปที่ 2	CCII 3 ตัว ตัวต้านทาน 4 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ไม่	กระแส	ไม่ระบุ	ไม่ระบุ
[11] รูปที่ 3	CCII 3 ตัว ตัวต้านทาน 4 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ไม่	แรงดัน	ไม่ระบุ	ไม่ระบุ
[12]	CDBA 4 ตัว (ทรานซิสเตอร์ 80 ตัว) ตัวต้านทาน 8 ตัว ตัวเก็บประจุ 2 ตัว	ไม่	ใช่	ไม่	แรงดัน	ไม่ระบุ	ไม่ระบุ
[13] รูปที่ 2	CCII 1 ตัว DO-CCII 1 ตัว (ทรานซิสเตอร์ 22 ตัว) ตัวต้านทาน 3 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ไม่	แรงดัน	ไม่ระบุ	±1.5
[13] รูปที่ 3	CCII 1 ตัว DO-CCII 1 ตัว (ทรานซิสเตอร์ 22 ตัว) ตัวต้านทาน 3 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ไม่	กระแส	ไม่ระบุ	±1.5
[14]	DO-CCII 2 ตัว (ทรานซิสเตอร์ 32 ตัว) ตัวต้านทาน 2 ตัว ตัวเก็บประจุ 2 ตัว	ใช่	ใช่	ไม่	กระแส	ไม่ระบุ	±1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 (ต่อ)

ลำดับอ้างอิง	จำนวนอุปกรณ์	ตัวเก็บประจุแบบลงกราวด์ทั้งหมด	ตัวต้านทานภายนอก	การปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์	โหมดการทำงาน	ย่านความถี่ใช้งาน (Hz)	ค่าแรงดันไฟเลี้ยง (V)
ตัวควบคุมพีไอดีในโหมดกระแสที่นำเสนอบนแบบที่หนึ่ง	CCCII 4 ตัว DO-CCCII 1 ตัว (ทรานซิสเตอร์ 75 ตัว) ตัวเก็บประจุ 2 ตัว	ใช่	ไม่	ใช่	กระแส	200-10M	$\pm 2.5$
ตัวควบคุมพีไอดีในโหมดกระแสที่นำเสนอบนแบบที่สอง	CCCII 5 ตัว (ทรานซิสเตอร์ 69 ตัว) ตัวเก็บประจุ 2 ตัว	ใช่	ไม่	ใช่	กระแส	200-10M	$\pm 2.5$
ตัวควบคุมพีไอดีในโหมดผสมที่นำเสนอ	วงจรถานสคอนดักเตอร์ 6 ตัว (ทรานซิสเตอร์ 24 ตัว) ตัวเก็บประจุ 2 ตัว	ใช่	ไม่	ใช่	ผสม	40-40M	$\pm 0.9$

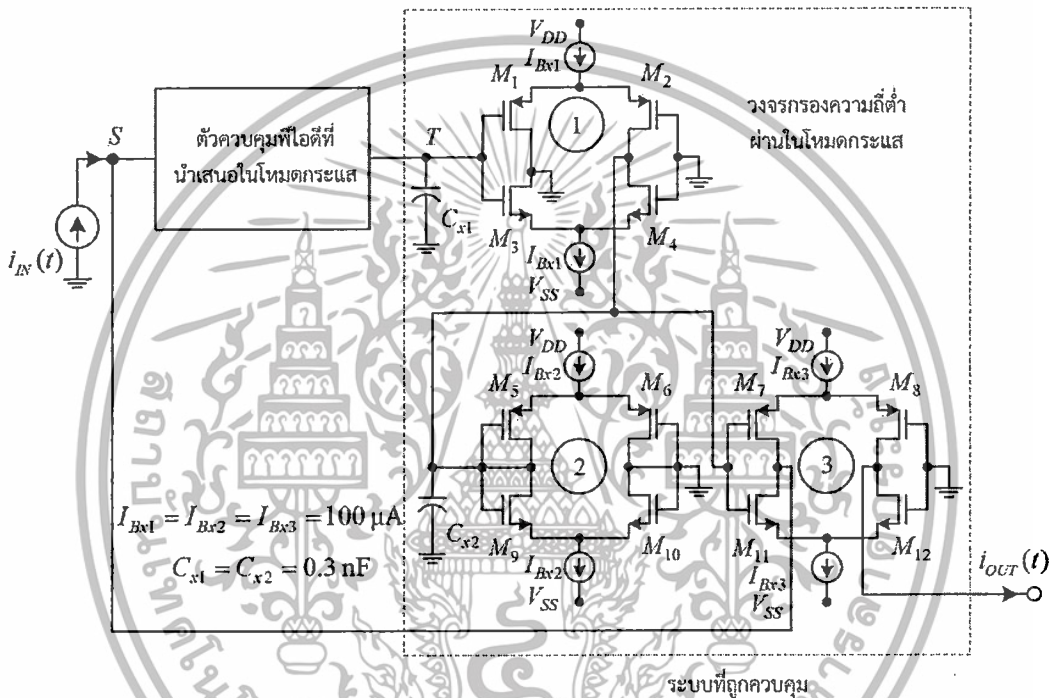


รูปที่ 5.24 การเปรียบเทียบผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีโหมดผสมที่นำเสนอมือและตัวควบคุมพีไอดีโหมดกระแสตามเอกสารอ้างอิง [13]

นอกจากนี้ จากรูปที่ 5.24 ได้แสดงการเปรียบเทียบผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีโหมดผสมที่นำเสนอดังรูปที่ 5.3 และตัวควบคุมพีไอดีโหมดกระแสในรูปที่ 3 ตามเอกสารอ้างอิง [13] โดยกำหนดค่าพารามิเตอร์ของตัวควบคุมพีไอดีทั้งสองเป็น  $K_{PI} = 2$  และ  $T_I = T_D = 6 \mu s$  ซึ่งจากตัวควบคุมพีไอดีที่นำเสนอดังรูปที่ 5.3 เลือกใช้ตัวเก็บประจุ  $C_1 = C_2 = 1.5 \text{ nF}$  และค่ากระแสไบอัสของวงจรเป็น  $I_{B1} = 80 \mu A$ ,  $I_{B2} = I_{B6} = 20 \mu A$ ,  $I_{B3} = 10.34 \mu A$ ,  $I_{B4} = 165.47 \mu A$  และ  $I_{B5} = 200 \mu A$  ส่วนตัวควบคุมพีไอดีตามเอกสารอ้างอิง [13] นั้นเลือกใช้  $V_B = 0.5 \text{ V}$  ตัวเก็บประจุ  $C_1 = C_2 = 1.5 \text{ nF}$  และตัวต้านทาน  $R_1 = R_2 = R_3 = 4 \text{ k}\Omega$  จะเห็นว่า ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีที่นำเสนอมีค่าใกล้เคียงกับค่าทางทฤษฎีอยู่ย่านความถี่ 300 Hz ถึง 3 MHz ในขณะที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลตอบสนองทางความถี่ของตัวควบคุมพีไอดีตามเอกสารอ้างอิง [13] มีค่าใกล้เคียงกับทางทฤษฎีในย่านความถี่ 30 kHz ถึง 1 MHz เท่านั้นเอง ซึ่งทำให้ตัวควบคุมพีไอดีโหมดผสมที่นำเสนอมีย่านความถี่ใช้งานกว้างกว่าตัวควบคุมพีไอดีดังกล่าวอย่างเห็นได้ชัด

ส่วนสุดท้ายเป็นตัวอย่างการนำตัวควบคุมพีไอดีโหมดผสมที่นำเสนอตั้งในรูปที่ 5.3 ไปประยุกต์ใช้ในระบบควบคุมแบบป้อนกลับหนึ่งหน่วยดังแสดงในรูปที่ 5.25 โดยเอาต์พุตของระบบที่ต้องการ คือ ไม่มีค่าความคลาดเคลื่อนในสภาวะคงตัว เปอร์เซ็นต์การพุ่งเกินสูงสุดไม่เกิน 10 % และช่วงเวลาขึ้นไม่เกิน 2  $\mu$ s สำหรับการหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีที่สอดคล้องกับเงื่อนไขดังกล่าวข้างต้นนั้น พิจารณาจากฟังก์ชันถ่ายโอนของวงจรรองความถี่ต่ำผ่านซึ่งเป็นระบบที่ถูกควบคุมซึ่งมีสมการเป็น



รูปที่ 5.25 ระบบควบคุมแบบป้อนกลับหนึ่งหน่วยที่ประกอบด้วยตัวควบคุมพีไอดีที่นำเสนอในโหมดกระแสและวงจรรองความถี่ต่ำผ่านในโหมดกระแส

$$P_{CM}(s) = \frac{1.68 \times 10^{12}}{s(s + 1.30 \times 10^6)} \tag{5.42}$$

และจากฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีตามสมการ (2.2) จัดรูปสมการใหม่เป็น

$$H(s) = (1 + K_{D1}s)(K_{P2} + \frac{K_{I2}}{s}) \tag{5.43}$$

โดยที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_p = K_{p2} + K_{D1}K_{I2} \quad (5.44)$$

$$K_D = K_{D1}K_{p2} \quad (5.45)$$

และ

$$K_I = K_{I2} \quad (5.46)$$

จากสมการ (5.42) และ (5.43) เมื่ออาศัยวิธีการตามเอกสารอ้างอิง [35] จะพบว่า

$$K_{D1} = 0.77 \times 10^{-6} \quad (5.47)$$

และ

$$0 < \frac{K_{I2}}{K_{p2}} < 1.30 \times 10^6 \quad (5.48)$$



รูปที่ 5.26 กระแสเอาต์พุตและอินพุตแบบขั้นบันไดของระบบควบคุมดังแสดงในรูปที่ 5.25

ซึ่งเมื่อเลือกใช้  $K_{p12} = 1 \times 10^5 K_{p2}$  และกำหนดค่า  $K_{p2} = 3$  จากสมการ (5.44) ถึง (5.46) จะทำให้ได้  $K_p = 3.23$ ,  $K_D = 2.31 \times 10^{-6}$  และ  $K_I = 3 \times 10^5$  และทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีไอดี ตามสมการ (2.1) เป็น  $K_p = 3.23$ ,  $T_D = 0.72 \times 10^{-6}$   $\mu s$  และ  $T_I = 10.77 \times 10^{-6}$   $\mu s$  ซึ่งจากตัวควบคุมพีไอดีที่นำเสนอตามรูปที่ 5.3 เลือกใช้ตัวเก็บประจุ  $C_1 = 4$  nF และ  $C_2 = 0.2$  nF และค่ากระแสไบอัสของวงจรถือเป็น  $I_{B1} = 187$   $\mu A$ ,  $I_{B2} = I_{B6} = 18$   $\mu A$ ,  $I_{B3} = 91$   $\mu A$ ,  $I_{B4} = 51$   $\mu A$  และ  $I_{B5} = 200$   $\mu A$  เมื่อป้อนอินพุตเป็นสัญญาณขั้นบันไดขนาด 10  $\mu A$  ทำให้ได้ผลตอบสนองของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบตามรูปที่ 5.26 จะเห็นว่า มีค่าความคลาดเคลื่อนในสภาวะคงตัวเป็น  $0.002 \mu\text{A}$  เปอร์เซ็นต์การพุ่งเกินสูงสุด  $7.4 \%$  และช่วงเวลาขึ้น  $1.74 \mu\text{s}$  ซึ่งสอดคล้องกับเงื่อนไขที่ต้องการดังกล่าวข้างต้น

## 5.6 สรุป

บทนี้ได้กล่าวถึงตัวควบคุมพีไอดีในโหมดผสมแบบใหม่ซึ่งประกอบขึ้นจากวงจรถรทรานสคอนดักเตอร์ 6 ตัวต่อร่วมกับตัวเก็บประจุแบบลงกราวด์เพียงสองตัวเท่านั้นโดยไม่จำเป็นต้องใช้ตัวต้านทานภายนอกเลย ตัวควบคุมที่นำเสนอมีคุณสมบัติที่น่าสนใจ คือ มีการทำงานในโหมดผสมที่ประกอบด้วย โหมดกระแส โหมดทรานสแอตมิตแดนซ์ โหมดทรานสอิมพีแดนซ์และโหมดแรงดัน โดยไม่จำเป็นต้องเปลี่ยนโครงสร้างของวงจรและสามารถปรับค่าพารามิเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัสของวงจรถรทรานสคอนดักเตอร์ นอกจากนี้ ยังมีความถี่ใช้งานสูงมากถึง  $40 \text{ MHz}$  แต่ผลตอบสนองทางขนาดของตัวควบคุมในช่วงความถี่ต่ำมีความคลาดเคลื่อนไปจากค่าทางทฤษฎีอยู่บ้าง ซึ่งมีสาเหตุมาจากตัวความนำแฝงของวงจรถรทรานสคอนดักเตอร์ แต่อย่างไรก็ดี ปัญหาสามารถลดได้ด้วยการใช้วงจรชดเชยค่าความนำแฝง ซึ่งส่งผลให้ตัวควบคุมที่นำเสนอมีย่านความถี่ใช้งานเพิ่มขึ้น นอกจากนี้ เมื่อนำมาประยุกต์ใช้งานกับระบบควบคุมแบบป้อนกลับหนึ่งหน่วย ตัวควบคุมพีไอดีที่นำเสนอจะช่วยปรับปรุงการทำงานของระบบควบคุมให้ดีขึ้นอีกด้วย



## บทที่ 6

### บทสรุป

วิทยานิพนธ์ฉบับนี้เป็นการศึกษาและวิจัยถึงการสร้างตัวควบคุมพีไอดีโหมตกระแสและโหมตผสมที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยได้แสดงผลเหตุจูงใจในการศึกษาและวิจัยในเรื่องนี้ได้กล่าวไว้ในบทที่ 1 ของวิทยานิพนธ์ ส่วนบทที่ 2 ได้กล่าวถึงฟังก์ชันถ่ายโอนของตัวควบคุมพีไอดีและตัวควบคุมพีไอดีที่มีผู้นำเสนอมาแล้วในอดีต โดยตัวควบคุมเหล่านั้นก็มีจุดเด่นแตกต่างกัน แต่อย่างไรก็ดี ตัวควบคุมเหล่านั้นส่วนใหญ่ยังต้องใช้อุปกรณ์พาสซีฟจำพวกตัวต้านทานภายนอกจำนวนมากและไม่สามารถปรับค่าทางอิเล็กทรอนิกส์ได้ นอกจากนี้ ตัวควบคุมบางวงจรยังมีโครงสร้างที่ซับซ้อนด้วย จึงนับว่า ตัวควบคุมเหล่านั้นยังมีข้อด้อยอยู่มาก ในบทที่ 3 ได้กล่าวถึงวงจรสายพานกระแสรุ่นที่สองที่ควบคุมได้ด้วยกระแส (CCCII) และวงจรถรานสคอนดักเตอร์ โดยวงจร CCCII เป็นวงจรที่มีค่าความต้านทานแฝงที่พอร์ต X แปรค่าตามกระแสไบอัสของวงจร ส่วนวงจรถรานสคอนดักเตอร์เป็นวงจรที่มีค่าทรานสคอนดักแตนซ์ที่ขึ้นกับค่ากระแสไบอัสของวงจรเช่นกัน จากคุณสมบัตินี้เองที่ทำให้เกิดแนวคิดในการนำวงจร CCCII และวงจรถรานสคอนดักเตอร์มาประยุกต์สร้างเป็นตัวควบคุมพีไอดีที่ปราศจากตัวต้านทานภายนอกและปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

สำหรับบทที่ 4 และบทที่ 5 เป็นเนื้อหาหลักของวิทยานิพนธ์นี้ ในบทที่ 4 เป็นการนำเสนอตัวควบคุมพีไอดีโหมตกระแส 2 วงจร ซึ่งแต่ละวงจรมีโครงสร้างเรียบง่ายสร้างขึ้นจากวงจร CCCII 5 ตัวต่อร่วมกับตัวเก็บประจุแบบลงกราวนด์เพียง 2 ตัวเท่านั้นโดยปราศจากตัวต้านทานภายนอก ส่วนในบทที่ 5 เป็นการนำเสนอตัวควบคุมพีไอดีโหมตผสมที่ประกอบด้วยโหมตกระแส โหมตทรานสอิมพีแดนซ์ โหมตทรานสแอตมิตแตนซ์และโหมตแรงดัน ซึ่งวงจรประกอบขึ้นจากวงจรถรานสคอนดักเตอร์ 6 ตัวและตัวเก็บประจุแบบลงกราวนด์ 2 ตัวโดยไม่มีตัวต้านทานภายนอกเช่นกัน ทำให้ตัวควบคุมที่นำเสนอทั้งสามวงจรมีความเหมาะสมในการสร้างในรูปวงจรรวมและพารามิเตอร์ของตัวควบคุมยังสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ด้วย

เมื่อทำการตรวจสอบการทำงานของตัวควบคุมพีไอดีที่นำเสนอ พบว่า ผลการจำลองการทำงานการทำงานของตัวควบคุมด้วยโปรแกรมคอมพิวเตอร์ที่ได้มีความสอดคล้องกับการวิเคราะห์ตัวควบคุมทางทฤษฎี โดยความถี่ใช้งานของตัวควบคุมพีไอดีโหมตกระแสมีค่าตั้งแต่ 200 Hz ถึง 10 MHz ในขณะที่ความถี่ใช้งานของตัวควบคุมพีไอดีโหมตผสมมีค่าตั้งแต่ 40 Hz ถึง 40 MHz ส่วนผลตอบสนองความถี่ของตัวควบคุมพีไอดีโหมตผสมในย่านความถี่ต่ำมีค่าลาดเคลื่อนจากค่าทางทฤษฎีเล็กน้อย ซึ่งเกิดจากตัวนำแฝงของวงจรถรานสคอนดักเตอร์ อย่างไรก็ตาม ปัญหานี้สามารถแก้ไขได้โดยใช้วงจรชดเชยค่าความนำแฝง การจำลองการทำงานของตัวควบคุมที่มีการชดเชยผลกระทบจากค่าความนำแฝงก็ได้ผลเป็นที่น่าพอใจ นอกจากนี้ เมื่อนำตัวควบคุมที่นำเสนอไปประยุกต์ใช้กับระบบควบคุมแบบป้อนกลับหนึ่งหน่วย ผลการจำลองการทำงานของระบบดังกล่าวนี้แสดงให้เห็นว่า ตัวควบคุมพีไอดีที่นำเสนอมีส่วนช่วยปรับปรุงการทำงานของระบบให้ดีขึ้นด้วย

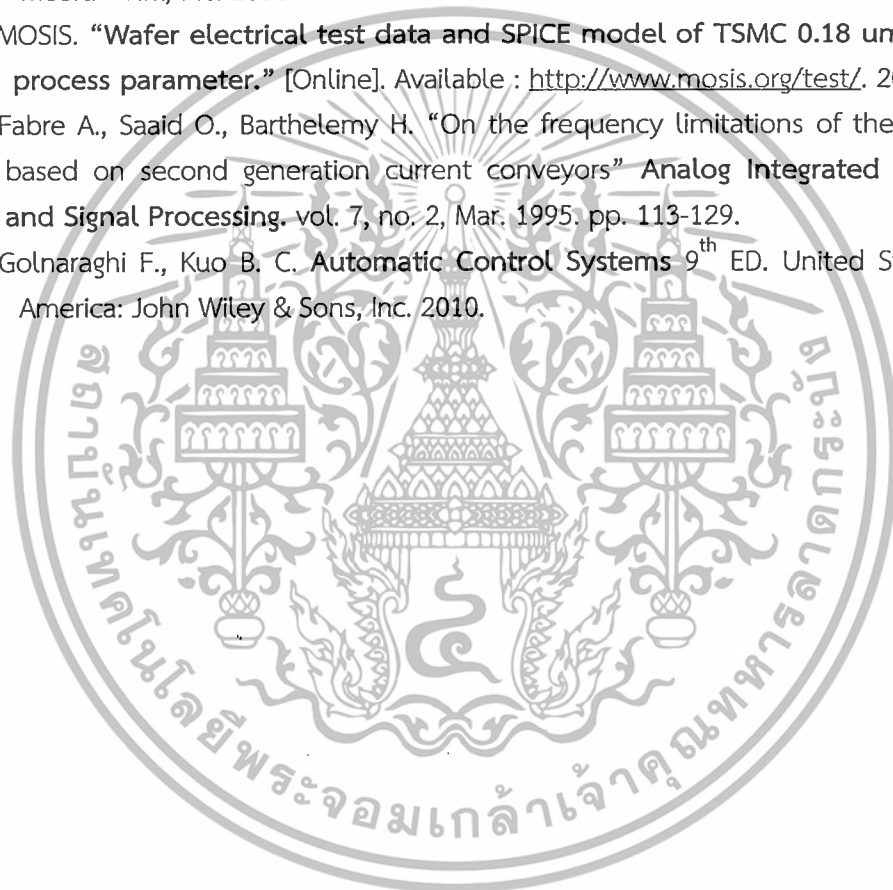
## เอกสารอ้างอิง

- [1] Bennett S. "Development of the PID controller" *IEEE Control Systems Magazine*, vol. 13, no. 6, 1993. pp. 58-62.
- [2] Astrom K., Hagglund T. *PID Controllers: Theory, Design and Tuning*. 2<sup>nd</sup> ED. North Carolina: Instrument Society of America, Inc. 1995.
- [3] Gopal M. *Control Systems: Principle and Design* 2<sup>nd</sup> ED. Singapore: McGraw-Hill, Inc. 2003.
- [4] Ogata K. *Modern Control Engineering* 2<sup>nd</sup> ED. New Jersey: Prentice-Hall, Inc. 1990.
- [5] Jacob J. M. *Industrial Control Electronics: Applications and Design*. New Jersey: Prentice-Hall, Inc. 1989.
- [6] Bhushan M., Newcomb R. "Grounding of Capacitors in Integrated Circuits" *Electronics Letters*, vol. 3, no. 4, Apr. 1967. pp. 148.
- [7] Franco S. *Design with Operational Amplifiers and Analog Integrated Circuits* 2<sup>nd</sup> ED. New York: McGraw-Hill, Inc. 1998.
- [8] Erdal C., Toker A., Acar C. "A new proportional-integral-derivative (PID) controller realization by using current conveyors and calculating optimum parameter tolerances" *Journal of Electrical&Electronics*, vol. 1, no. 2, 2001. pp. 267-273.
- [9] Erdal C., Toker A., Acar C. "OTA-C based proportional-integral-derivative (PID) controller and calculating optimum parameter" *Turkish Journal of Electrical Engineering and Computer Sciences*, vol. 9, no. 2, 2001. pp. 189-198.
- [10] Erdal C., Kuntman H., Kafali S. "A current controlled conveyor based proportional-integral-derivative (PID) controller" *Journal of Electrical and Electronics Engineering*, vol. 4, no. 2, 2004. pp. 1243-1248.
- [11] Minaei S., Yuce E., Tokat S., Cicekoglu O. "Simple realizations of current-mode and voltage-mode PID, PI, and PD controllers" *Proc. IEEE-ISIE, Dubrovnik, Croatia*, June, 2005. pp. 195-198.
- [12] Keskin A. U. "Design of a PID controller circuit employing CDBAs" *International Journal of Electrical Engineering Education*, vol. 43, no. 1, Jan. 2006. pp. 48-56.
- [13] Yuce E., Tokat S., Kizilkaya A., Cicekoglu O. "CCII-based PID controllers employing grounded passive components" *International Journal of Electronics and Communications*, vol. 60, no. 5, May. 2006. pp. 399-403.
- [14] Yuce E., Minaei S. "New CCII-based versatile structure for realizing PID controller and instrumentation amplifier" *Microelectronics Journal*, vol. 41, no. 5, May. 2010. pp. 311-316.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [15] Fabre A., Saaid O., Wiest F., Boucheron C. "Current controlled bandpass filter based on translinear conveyors" *Electronics Letters*, vol. 31, no. 20, Sep. 1995. pp. 1727-1728.
- [16] Fabre A., Saaid O., Wiest F., Boucheron C. "High Frequency Application Based on a New Current Controlled Conveyor" *IEEE Trans. Circuits Syst.-I : Fundamental Theory and Applications*, vol. 43, no. 2, Feb. 1996. pp. 82-91.
- [17] Salem S. B., Fakhfakh A., Loulou M., Loumeau P., Masmoudi N. "A 2.5V 0.35um CMOS Current Conveyor and High Frequency High-Q Band-Pass Filter" *Proc. Microelectronics ICM*, 2004. pp. 328-333.
- [18] Arbel A. F., Goldminz L. "Output stage for current-mode feedback amplifiers, theory and applications" *Analog Integrated Circuits and Signal Processing*, vol. 2, no. 3, Sep. 1992. pp. 243-255.
- [19] Silaruam V., Kiranon W., Narksarp W., Wongtaychatham C., Wardkein P. "Electronically tunable current mode PID controller without external resistor" *The 25<sup>th</sup> International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC 2010)*, Pattaya, Thailand, July, 2010. pp. 430-433.
- [20] Silaruam V., Lorsawatsiri A., Wongtaychatham C. "Novel resistorless mixed-mode PID controller with improved low-frequency performance" *Radioengineering*, vol. 22, no. 3, Sep. 2013. pp. 932-940.
- [21] Sedra A. S., Smith K. C. "A second generation current conveyor and its applications" *IEEE Trans. Circuit Theory*, vol. CT-17, Feb. 1970. pp. 132-134.
- [22] Laker K. R., Sansen W. M. C. *Design of Analog Integrated Circuits and Systems*. Singapore: McGraw-Hill, Inc. 1994.
- [23] Acar C., Ozoguz S. "A versatile building block: current differencing buffered amplifier suitable for analog signal processing filters" *Microelectronics Journal*, vol. 30, no. 2, Feb. 1999. pp. 157-160.
- [24] Fabre A. "Translinear current conveyor implementation" *International Journal of Electronics*. vol. 59, no. 5, 1985. pp. 619-623.
- [25] Ferri G., Guerrini N. C. *Low-voltage Low-Power CMOS Current Conveyors*. Boston: Kluwer Academic Publishers, Inc. 2003.
- [26] Razavi B. *Design of Analog CMOS Integrated Circuits*. Singapore: McGrall-Hill, Inc. 2001.
- [27] Wiegierink R. J. *Analysis and Synthesis of MOS Translinear Circuits*. Massachusetts: Kluwer Academic Publishers, Inc. 1993.
- [28] Vlach J., Viswanathan T. R., Singhal K. "Active filters for intermediate frequencies using low-gain transducers" *IEEE trans. Circuits Syst.* vol. CAS-2, Jan. 1974. pp. 79-86.

- [29] Haslett J. W., Rao M. K. N., Bruton L. T. "A monolithic VCCS for high-frequency RC active filters" *Electronics Letters*. vol. 16, Feb. 1980. pp. 175-177.
- [30] Haslett J. W., Rao M. K. N., Bruton L. T. "High-frequency active filter design using monolithic nullors" *IEEE J. Solid-State Circuits*. vol. SC-15, Dec. 1980. pp. 955-962.
- [31] Nedungadi A., Viswanathan T. R. "Design of linear CMOS transconductance elements" *IEEE Trans. Circuits Syst.* vol. CAS-31, no. 10, Oct. 1984. pp. 891-894.
- [32] Neamen D. A. *Electronic Circuit Analysis and Design* 2<sup>nd</sup> ED. Singapore: McGraw-Hill, Inc. 2001.
- [33] MOSIS. "Wafer electrical test data and SPICE model of TSMC 0.18 um CMOS process parameter." [Online]. Available : <http://www.mosis.org/test/>. 2012.
- [34] Fabre A., Saaid O., Barthelemy H. "On the frequency limitations of the circuits based on second generation current conveyors" *Analog Integrated Circuits and Signal Processing*. vol. 7, no. 2, Mar. 1995. pp. 113-129.
- [35] Golnaraghi F., Kuo B. C. *Automatic Control Systems* 9<sup>th</sup> ED. United States of America: John Wiley & Sons, Inc. 2010.



ภาคผนวก ก  
พารามิเตอร์ของทรานซิสเตอร์

ชนิดของทรานซิสเตอร์	โมเดล
NMOS	LEVEL = 7 TNOM = 27 TOX = 4.1E-9 XJ = 1E-7 NCH = 2.3549E17 VTH0 = 0.3775873 K1 = 0.5869521 K2 = 5.245416E-3 K3 = 1E-3 K3B = 4.5633298 W0 = 1E-7 NLX = 1.803108E-7 DVTOW = 0 DVT1W = 0 DVT2W = 0 DVT0 = 1.4735679 DVT1 = 0.4250394 DVT2 = 0.0590855 U0 = 269.485879 UA = -1.410127E-9 UB = 2.388447E-18 UC = 6.390759E-11 VSAT = 1.000104E5 A0 = 1.8656266 AGS = 0.4315602 B0 = -7.527708E-7 B1 = 2.41634E-6 KETA = -1.669057E-3 A1 = 4.733257E-4 A2 = 0.9388997 RDSW = 122.478787 PRWG = 0.3621367 PRWB = -0.2 WR = 1 WINT = 0 LINT = 1.650596E-8 DWG = -4.05898E-10 DWB = 5.889168E-9 VOFF = -0.0951815 NFACTOR = 2.4480574 CIT = 0 CDSC = 2.4E-4 CDSCD = 0 CDSCB = 0 ETA0 = 3.248255E-3 ETAB = 4.770707E-6 DSUB = 0.0249299 PCLM = 0.6777255 PDIBLC1 = 0.1738551 PDIBLC2 = 2.330061E-3 PDIBLCB = -0.1 DROUT = 0.7397205 PSCBE1 = 7.714788E10 PSCBE2 = 1.657089E-9 PVAG = 9.645365E-3 DELTA = 0.01 RSH = 6.6 MOBMOD = 1 PRT = 0 UTE = -1.5 KT1 = -0.11 KT1L = 0 KT2 = 0.022 UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11 AT = 3.3E4 WL = 0 WLN = 1 WW = 0 WWN = 1 WWL = 0 LL = 0 LLN = 1 LW = 0 LWN = 1 LWL = 0 CAPMOD = 2 XPART = 0.5 CGDO = 9.05E-10 CGSO = 9.05E-10 CGBO = 1E-12 CJ = 9.537731E-4 PB = 0.8 MJ = 0.3812475 CJSW = 2.470243E-10 PBSW = 0.8 MJSW = 0.1141281 CJSWG = 3.3E-10 PBSWG = 0.8 MJSWG = 0.1141281 CF = 0 PVTH0 = 1.04772E-4 PRDSW = -1.3533794 PK2 = 3.912121E-4 WKETA = 4.370036E-3 LKETA = -9.340583E-3 PU0 = 10.3783198 PUA = 1.054565E-11 PUB = 9.970555E-23 PVSAT = 2.005228E3 PETA0 = 1.003159E-4 PKETA = 4.383537E-3
PMOS	LEVEL = 7 TNOM = 27 TOX = 4.1E-9 XJ = 1E-7 NCH = 4.1589E17 VTH0 = -0.3871284 K1 = 0.5726108 K2 = 0.0278475 K3 = 0.0985806 K3B = 12.2228045 W0 = 1.003172E-6 NLX = 1.090405E-7 DVTOW = 0 DVT1W = 0 DVT2W = 0 DVT0 = 0.5101209 DVT1 = 0.2470616 DVT2 = 0.1 U0 = 114.1027739 UA = 1.492998E-9 UB = 1.001486E-21 UC = -1E-10 VSAT = 1.644214E5 A0 = 1.6953891 AGS = 0.3664328 B0 = 4.076586E-7 B1 = 1.131312E-6 KETA = 0.0208162 A1 = 0.4381491 A2 = 0.3 RDSW = 223.3941003 PRWG = 0.5 PRWB = -0.057842 WR = 1 WINT = 0 LINT = 2.942923E-8 DWG = -5.230547E-8 DWB = -1.815577E-9 VOFF = -0.0931646 NFACTOR = 1.9246662 CIT = 0 CDSC = 2.4E-4 CDSCD = 0 CDSCB = 0 ETA0 = 0.0230041 ETAB = -0.0167975 DSUB = 0.483315 PCLM = 1.2975619 PDIBLC1 = 1.837908E-4 PDIBLC2 = 0.0197453 PDIBLCB = -1E-3 DROUT = 0 PSCBE1 = 2.395024E9 PSCBE2 = 6.931227E-10 PVAG = 15.0148922 DELTA = 0.01 RSH = 7.6 MOBMOD = 1 PRT = 0 UTE = -1.5 KT1 = -0.11 KT1L = 0 KT2 = 0.022 UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11 AT = 3.3E4 WL = 0 WLN = 1 WW = 0 WWN = 1 WWL = 0 LL = 0 LLN = 1 LW = 0 LWN = 1 LWL = 0 CAPMOD = 2 XPART = 0.5 CGDO = 6.49E-10 CGSO = 6.49E-10 CGBO = 1E-12 CJ = 1.134847E-3 PB = 0.8461774 MJ = 0.4093662 CJSW = 2.105053E-10 PBSW = 0.8348918 MJSW = 0.3165831 CJSWG = 4.22E-10 PBSWG = 0.8348918 MJSWG = 0.3165831 CF = 0 PVTH0 = 2.075733E-3 PRDSW = 4.9465702 PK2 = 2.372817E-3 WKETA = 0.0298423 LKETA = 4.507339E-4 PU0 = -1.4111749 PUA = -5.95943E-11 PUB = 1E-21 PVSAT = -50 PETA0 = 1E-4 PKETA = -3.044087E-3

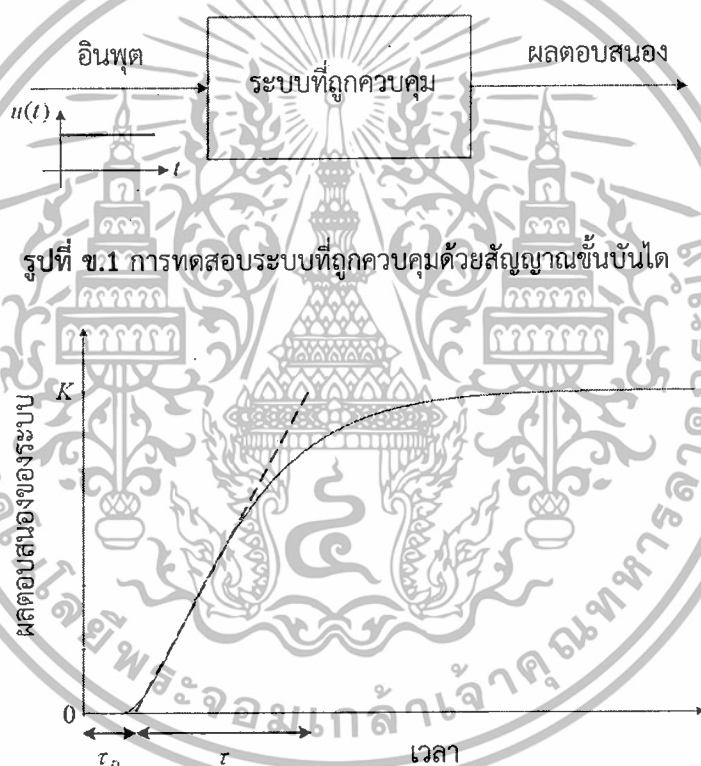
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

## การหาค่าพารามิเตอร์ของตัวควบคุมพีไอดี โดยใช้วิธีการของซีเกลอร์-นิโคลส์

ในหัวข้อนี้ จะนำเสนอวิธีการหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีโดยใช้วิธีของซีเกลอร์-นิโคลส์ (Ziegler-Nichols tuning method) ในกรณีที่นำตัวควบคุมพีไอดีต่อร่วมกับระบบที่ถูกควบคุมเป็นระบบควบคุมแบบป้อนกลับหนึ่งหน่วย ซึ่งกรณีที่โพลของระบบที่ถูกควบคุมเป็นค่าจริงมีขั้นตอนในการหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีดังนี้ [3] คือ

1. ทดสอบระบบที่ถูกควบคุมโดยการป้อนอินพุตเป็นสัญญาณขั้นบันได ดังแสดงในรูปที่ ข.1 ซึ่งโดยทั่วไปจะได้ผลตอบสนองเป็นดังรูปที่ ข.2



รูปที่ ข.2 ผลตอบสนองของระบบตามรูปที่ ค.1

2. จากผลตอบสนองในรูปที่ ข.2 ทำการอ่านค่าพารามิเตอร์  $K$ ,  $\tau_D$  และ  $\tau$  แล้วนำไปแทนลงในตารางที่ ข.1 เพื่อคำนวณหาค่าพารามิเตอร์ของตัวควบคุมพีไอดีที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ข.1 การหาค่าพารามิเตอร์ของตัวควบคุมพีไอดี

ชนิดตัวควบคุมพีไอดี	พารามิเตอร์		
	$K_p$	$T_I$	$T_D$
ตัวควบคุมพีไอดีโหมดกระแส (ส่วน I และ D ต่ออนุกรมกัน)	$\frac{1.2\tau}{K\tau_D}$	$2\tau_D$	$0.5\tau_D$
ตัวควบคุมพีไอดีโหมดผสม (ส่วน I และ D ต่อขนานกัน)	$\frac{1.5\tau}{K\tau_D}$	$2.5\tau_D$	$0.4\tau_D$

สำหรับระบบควบคุมแบบป้อนกลับตามรูปที่ 4.6 นั้น ระบบที่ถูกควบคุมเป็นวงจรรองความถี่ต่ำผ่าน ซึ่งมีฟังก์ชันถ่ายโอนเป็น

$$P(s) = \frac{1}{9 \times 10^{-12} s^2 + 6 \times 10^{-6} s + 1} \quad (\text{ค.1})$$

เมื่อทำการทดสอบวงจรรองความถี่ต่ำผ่านนี้ตามรูปที่ ข.1 แล้วจะทำให้ได้ค่า  $K=1$ ,  $\tau_D=0.77 \mu\text{s}$  และ  $\tau=7.37 \mu\text{s}$  ซึ่งเมื่ออาศัยตารางที่ ข.1 จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีไอดีโหมดกระแสแบบที่หนึ่งเป็น  $K_p=11.49$ ,  $T_I=1.54 \mu\text{s}$  และ  $T_D=0.385 \mu\text{s}$  เนื่องจาก  $K_p$  มีค่ามาก จึงได้ปรับค่าพารามิเตอร์เหล่านี้อีกครั้งเป็น  $K_p=3.83$ ,  $T_I=3.08 \mu\text{s}$  และ  $T_D=0.77 \mu\text{s}$

ในทำนองเดียวกัน ระบบควบคุมแบบป้อนกลับดังรูปที่ 4.10 ฟังก์ชันถ่ายโอนของระบบที่ถูกควบคุมซึ่งเป็นวงจรรองความถี่ต่ำผ่านก็มีสมการเป็น

$$P(s) = \frac{1}{4.25 \times 10^{-12} s^2 + 4.16 \times 10^{-6} s + 1} \quad (\text{ค.2})$$

เมื่อทำการทดสอบวงจรรองความถี่ต่ำผ่านนี้ตามรูปที่ ข.1 แล้ว ผลตอบสนองของระบบจะมี  $K=1$ ,  $\tau_D=0.5 \mu\text{s}$  และ  $\tau=5.7 \mu\text{s}$  ซึ่งเมื่ออาศัยตารางที่ ข.1 พารามิเตอร์ของตัวควบคุมพีไอดีโหมดกระแสแบบที่สองจะมีค่าเป็น  $K_p=13.68$ ,  $T_I=1 \mu\text{s}$  และ  $T_D=0.25 \mu\text{s}$  เนื่องจาก  $K_p$  มีค่ามาก จึงได้ปรับค่าพารามิเตอร์เหล่านี้อีกครั้งเป็น  $K_p=3.42$ ,  $T_I=2 \mu\text{s}$  และ  $T_D=0.5 \mu\text{s}$

ส่วนระบบควบคุมแบบป้อนกลับตามรูปที่ 5.18 และ 5.19 นั้น ระบบที่ถูกควบคุมเป็นวงจรรองความถี่ต่ำผ่าน ซึ่งมีฟังก์ชันถ่ายโอนเป็น

$$P_{CM}(s) = \frac{1}{0.59 \times 10^{-12} s^2 + 1.54 \times 10^{-6} s + 1} \quad (\text{ค.3})$$

และ

$$P_{GM}(s) = \frac{0.16 \times 10^{-3}}{0.59 \times 10^{-12} s^2 + 1.54 \times 10^{-6} s + 1} \quad (\text{ค.4})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรกรองความถี่ต่ำผ่านโหมตกระแสในรูปที่ 5.18 เมื่อนำมาทดสอบระบบตามรูปที่ ข.1 แล้วจะทำให้ได้ค่า  $K=1$ ,  $\tau_D=0.2 \mu\text{s}$  และ  $\tau=2 \mu\text{s}$  ซึ่งเมื่ออาศัยตารางที่ ข.1 จะทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมพีไอดีโหมตผสมเป็น  $K_{PI}=15$ ,  $T_I=0.5 \mu\text{s}$  และ  $T_D=0.08 \mu\text{s}$  เนื่องจาก  $K_{PI}$  มีค่ามาก จึงได้ปรับเลือกค่าพารามิเตอร์เหล่านี้ใหม่เป็น  $K_{PI}=3$ ,  $T_I=2.55 \mu\text{s}$  และ  $T_D=0.48 \mu\text{s}$  ส่วนวงจรกรองความถี่ต่ำผ่านโหมตทรานสแอตมิตแตนซีในรูปที่ 5.19 นั้นเป็นการนำวงจรทรานสคอนดักเตอร์ที่มีค่า  $G_m=0.16 \text{ mA/V}$  ต่อร่วมกับวงจรกรองความถี่ต่ำผ่านโหมตกระแสในรูปที่ 5.18 จึงเลือกค่าพารามิเตอร์ของตัวควบคุมพีไอดีโหมตผสมในรูปที่ 5.19 เป็น  $K_{PZ}=\frac{3}{0.16 \times 10^{-3}}=18.75 \text{ kV/A}$ ,  $T_I=2.55 \mu\text{s}$  และ  $T_D=0.48 \mu\text{s}$  นั้นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค  
ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์ใน  
ระหว่างที่ทำการศึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Radioengineering

Proceedings of Czech and Slovak Technical Universities  
and URSI Committees

September 2013, Volume 22, Number 3

ISSN 1210-2512

## Papers:

- Application of the CBF Method to the Scattering by Combinations of Bodies of Revolution and Arbitrarily Shaped Structures.  
*A. A. Kucharski* 665
- Novel Approach to Design Ultra Wideband Microwave Amplifiers: Normalized Gain Function Method.  
*R. Kopru, H. Kurtman, B. S. Yarmar* 672
- Design of a New Step-like Flame FBAR for Suppression of Spurious Resonances.  
*P. Kumar, C. C. Tripathi* 687
- Compact and Broadband Microstrip-Line-Fed Modified Rhombus Slot Antenna.  
*C. Y. Pan, J. Y. Jao, L. C. Wang* 694
- Genetic Algorithm Optimization of a High-Directivity Microstrip Patch Antenna Having a Rectangular Profile.  
*J. W. Jayasinghe, J. Anguera, D. N. Uduwawala* 700
- Wideband Planar U-shaped Monopole Antenna with Absorbing Technique for TV White Space Application.  
*M. H. Jamaluddin, T. A. Rahman, H. Mohamad, N. Ramli, M. T. Isam* 708
- MIDAS: Automated Approach to Design Microwave Integrated Inductors and Transformers on Silicon.  
*L. Aluigi, F. Alimenti, D. Pepe, L. Roselli, D. Zili* 714
- Experimental Study of Electrophoretic Deposited Carbon Nanotubes on Microstrip Transmission Line Resonators and Filters.  
*T. Stander, E. Diniz, S. Sinha* 724
- Investigation of Compact Low Pass Filter with Sharp Cut-Off Using Metamaterial.  
*K. Annaram, S. Nithya* 729
- A Compact Microstrip Low-Pass Filter Using D-CRLH Transmission Line with Ultra-Wide Stopband and High Selectivity.  
*Guo-cheng Wu, Guang-ming Wang, Ya-wei Wang, Li-zhong Hu* 734
- ACPW Dual-Band Bandpass Filter with Independently Controllable Transmission Zeros.  
*Z. Wang, S. Fang* 739
- Mountain-Shaped Coupler for Ultra Wideband Applications.  
*D.N.A. Zaidel, S.K.A. Rahim, N. Seman, T. A. Rahman, R. Dewan, S. F. Ausordin, P. S. Hall* 745
- Planar Large Core Polymer Optical 1x2 and 1x4 Splitters Connectable to Plastic Optical Fiber.  
*V. Prajzler, M. Neruda, J. Špirková* 751

Contents continued on the back cover

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

---

 Contents continued from the front cover
 

---

Fade Depth Prediction Using Human Presence for Real Life WSN Deployment, <i>G. Horvai, S. Rimac-Drlje, D. Žagar</i>	758
Beamforming Network Using Dual Band-Dual Beam Reduced Size Butler Matrices, <i>N. M. Jizat, S.K.A.Rahim, M. Z. M. Nor, Y. Abdulrahman, M. I. Sabran, M. F. Jamlos</i>	769
Distributed Extended Kalman Filter for Position, Velocity, Time Estimation in Satellite Navigation Receivers, <i>O. Jakubov, P. Kovar, P. Kacmarik, F. Vejrazka</i>	776
Directional Relays for Multi-Hop Cooperative Cognitive Radio Networks, <i>N. Nouri, N. Noori</i>	791
Modeling and Analysis of Sub-Banding the Secondary Users' Channel in Cognitive Radio Networks, <i>S. Homayouni, S. A. Ghorashi</i>	800
Robust Power and Subcarrier Allocation for OFDM-Based Cognitive Radio Networks Considering Spectrum Sensing Uncertainties, <i>H. Fathi, S. M.-S. Sadough</i>	810
Connectivity-Based Self-Localization in WSNs, <i>J. Kenyeres, M. Kenyeres, M. Rupp, P. Farkaš</i>	818
HAPS Gateway Link in the 5850-7075 MHz and Coexistence with Fixed Satellite Service, <i>M. Ahmed, T. Rahman, Y. Abdalla</i>	828
An Efficient Sparse Representation Algorithm for Direction-of-Arrival Estimation, <i>L. Sun, H.-L. Wang, G.-J. Xu</i>	834
Codes Cross-Correlation Impact on S-Curve Bias and Data-Pilot Code Pairs Optimization for CBOC Signals, <i>Z. Yang, Z. Huang, S. Geng</i>	841
A Compressed Sensing-Based Low-Density Parity-Check Real-Number Code, <i>Zaixing He, Takahiro Ogawa, Miki Haseyama, Xinyue Zhao, Shuyou Zhang</i>	851
A Separation Algorithm for Sources with Temporal Structure Only Using Second-order Statistics, <i>J.G. Wang, Y.H. Shen, H. Li, H. Y. Wei, S.M. Xu</i>	861
Cost-Efficient Development of Acoustic Models for Speech Recognition of Related Languages, <i>J. Nouza, P. Červa, M. Kuchařová</i>	866
Electronic Nose Odor Classification with Advanced Decision Tree Structures, <i>S. Güneç, A. Atasoy, R. Burget</i>	874
Segmentation of Sedimentary Grain in Electron Microscopy Image, <i>A. Křupka, K. Řiha, L. Kržová</i>	883
A New CMOS Current-Mode Folding Amplifier, <i>M.A Al-Absi, S. A. Mahemood, M. T. Abuelma'atti</i>	892
A Novel (DDCC-SFG)-Based Systematic Design Technique of Active Filters, <i>M. Fakhfakh, M. Pierzchała</i>	899
A Novel Electronically Controllable of Current-Mode Level Shifted Multicarrier PWM Based on MO-CFTA, <i>W. Kongnun, A. Aurasopon</i>	907
Ultra Low-Power Analog Median Filters, <i>A. Díaz-Sánchez, J. Lemus-López, J. M. Rocha Pérez, J. Ramírez-Angulo, J. E. Molinar Solís, H. Vazques-Leal</i>	916
A Powerful Optimization Tool for Analog Integrated Circuits Design, <i>M. Kubař, J. Jakovenko</i>	921
Novel Resistorless Mixed-Mode PID Controller with Improved Low-Frequency Performance, <i>V. Sitaruam, A. Lorsawatsiri, C. Wongtaychatham</i>	932
<b>Information:</b>	
Reviewers	941
The project Wireless Communication Teams (WICOMT)	944

---

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Novel Resistorless Mixed-Mode PID Controller with Improved Low-Frequency Performance

Vinai SILARUAM<sup>1</sup>, Anuree LORSAWATSIRI<sup>2</sup>, Chariya WONGTAYCHATHAM<sup>1</sup>

<sup>1</sup> Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

<sup>2</sup> Dept. of Telecommunication Engineering, Faculty of Engineering, Mahanakorn University of Technology, Bangkok, 10530, Thailand

vsilaruam@gmail.com, s9060013@kmitl.ac.th

**Abstract.** This paper introduces a new resistorless mixed-mode proportional-integral-derivative (PID) controller. It employs six simple transconductors and only two grounded capacitors. The proposed PID controller offers several advantageous features of resistorless configuration, use of grounded capacitors, independent electronic-tuning characteristic of its parameters, and mixed-mode operation such as current, transimpedance, transadmittance, and voltage modes. The parasitic element effects of the transconductors on the proposed controller are investigated and the improved low-frequency performance of the proposed controller is then discussed. As applications, the proposed controller is demonstrated on two closed-loop systems. The PSPICE simulations with TSMC 0.18 $\mu$ m CMOS process and  $\pm 0.9$  V supply voltage verify the theoretical analysis.

## Keywords

PID controller, grounded capacitor, resistorless, mixed-mode, electronic tunability.

## 1. Introduction

In analog circuit design, many researchers have been directed towards the development of voltage-mode and current-mode circuits. However, the total effectiveness of the circuitry will be increased if signal processing is performed along with voltage-current interfacing using transadmittance or transimpedance mode. Moreover, the mixed-mode circuit including voltage-mode (i.e. both input and output as voltage), current-mode (i.e. both input and output as current), transadmittance-mode (i.e. input as voltage and output as current), and transimpedance-mode (i.e. input as current and output as voltage) plays a very important role in the special applications where we need to interface a voltage-mode circuit with a current-mode circuit and vice versa. Thus, the mixed-mode circuit has challenged many researchers especially in modern microelectronic system applications [1]-[4].

A proportional-integral-derivative (PID) controller is an important controller finding application in a wide variety of control systems because of its simplicity in design, low cost, and ease in parameter tuning [5]-[7]. Several voltage-mode and current-mode PID controllers have been reported using active building blocks such as second generation current conveyors (CCHs) [8]-[11], current differencing buffered amplifiers (CDBAs) [12], current controlled current conveyors (CCCIs) [13], and operational transconductance amplifiers (OTAs) [14]. Most of the PID controllers employ grounded capacitors [9], [10], [11], [13], and [14]. Thus, these controllers are suitable for integrated circuit implementation. Unfortunately, most of the presented circuits require external resistors [8]-[13] and lack electronic tunability [8]-[12]. Only one of those controllers suggests resistorless structure design [14]. In [14], eight OTAs and two grounded capacitors are used. Although the resistorless PID controller of [14] offers the attractive features of electronic tuning and the use of grounded capacitors, it uses an excessive number of active elements. Furthermore, all of the existing PID controllers can be classified either as voltage-mode or current-mode. No work has been done in the domain of mixed-mode PID controller. So, it is the purpose of this paper to present such a resistorless mixed-mode PID controller.

In this paper, a new resistorless mixed-mode PID controller is presented. The proposed PID controller consists of six simple transconductors and only two grounded capacitors. The circuit exhibits several attractive features of mixed-mode operation without changing its configuration, resistorless structure, the use of grounded capacitors, and electronic tuning characteristic of proportional gain, integral time constant, and derivative time constant parameters. These parameters can be independently adjusted by bias currents of the transconductors. In addition, parasitic element effects of the transconductors on the proposed PID controller at sufficiently low frequencies are examined in detail. The PSPICE simulations are used to demonstrate the performances of the proposed mixed-mode PID controller and its applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. Circuit Description

### 2.1 Basic Circuit Approach

A basic circuit structure of the proposed resistorless mixed-mode PID controller is shown in Fig. 1. It employs ten voltage-controlled current sources and two grounded capacitors. The current relation of node A produces

$$V_1 = \frac{I_1}{k_2} \quad (1)$$

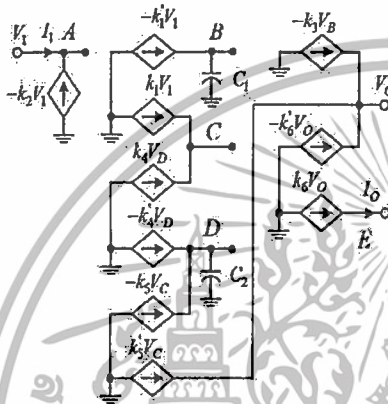


Fig. 1. Basic circuit of the proposed mixed-mode PID controller.

Setting  $k_1 = k_1'$ ,  $k_4 = k_4'$ ,  $k_3 = k_3'$ , and  $k_6 = k_6'$  gives the following equations:

$$I_O = k_1 \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right) V_1, \quad (2)$$

and

$$V_O = \frac{k_1}{k_6} \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right) V_1 \quad (3)$$

where  $k_i$  is the transconductance gain of the  $i^{\text{th}}$  voltage-controlled current source. From above equations, the current, transimpedance, and voltage modes of the proposed PID controller produce in the following conditions:

(i) If  $I_1 = I_{DB}$ , the following current-mode and transimpedance-mode transfer functions of the proposed PID controller are respectively obtained:

$$H_{G1}(s) = \frac{I_O}{I_{DB}} = \frac{k_1}{k_2} \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right), \quad (4)$$

and

$$H_{V1}(s) = \frac{V_O}{V_{IN}} = \frac{k_1}{k_2 k_6} \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right). \quad (5)$$

(ii) If  $V_1 = V_{DB}$ , the following transadmittance-mode and voltage-mode transfer functions of the proposed PID controller are respectively given:

$$H_{G1}(s) = \frac{I_O}{V_{IN}} = k_1 \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right), \quad (6)$$

and

$$H_{V1}(s) = \frac{V_O}{V_{IN}} = \frac{k_1}{k_6} \left( 1 + \frac{k_3}{sC_1} + \frac{sC_2}{k_4} \right). \quad (7)$$

### 2.2 Proposed Mixed-Mode PID Controller

This section presents the realization of the proposed mixed-mode PID controller using transconductor-capacitor approach. Therefore, the property of the transconductor is briefly reviewed. The CMOS realization of a simple transconductor using four transistors and two current sources is shown in Fig. 2(a) [15]. It is assumed that all transistors operate in the saturation region and the substrates of these transistors are connected to their respective sources. The PMOS and the NMOS transistors are also assumed to have the same transconductance parameters. The equivalent circuit of an ideal transconductor is shown in Fig. 2(b) and the current outputs of the transconductor can be expressed as

$$I_P = -I_N = g_m(V^+ - V^-), \quad (8)$$

where  $g_m$  is the transconductance of the NMOS transistor and defined by

$$g_m = \sqrt{\mu_n C_{ox} \frac{W}{L} I_B}, \quad (9)$$

where  $\mu_n$  is the electron mobility,  $C_{ox}$  is the oxide capacitance per unit area,  $W/L$  is the aspect ratio of the transistor and  $I_B$  is the bias current of the transconductor.

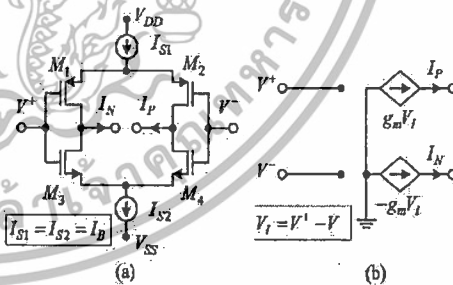


Fig. 2. (a) Simple CMOS transconductor, (b) its equivalent circuit.

When the voltage-controlled current sources of the proposed basic circuit as shown in Fig. 1 are replaced by the transconductor of Fig. 2(a), the proposed resistorless mixed-mode PID controller is shown in Fig. 3. It contains only six transconductors and two grounded capacitors. Routine analysis of this circuit produces transfer functions

which are in accordance with (4)-(7) setting  $k_i = g_{mi}$ , where  $g_{mi}$  is the transconductance of the  $i^{th}$  transistor. Thus, the current-mode, transimpedance-mode, transadmittance-mode, and voltage-mode transfer functions of the proposed PID controller are respectively demonstrated:

$$H_{I_2}(s) = \frac{I_O}{I_{IN}} = \frac{g_{m1}}{g_{m2}} \left( 1 + \frac{g_{m3}}{sC_1} + \frac{sC_2}{g_{m4}} \right), \quad (10)$$

$$H_{Z_2}(s) = \frac{V_O}{I_{IN}} = \frac{g_{m1}}{g_{m2}g_{m6}} \left( 1 + \frac{g_{m3}}{sC_1} + \frac{sC_2}{g_{m4}} \right), \quad (11)$$

$$H_{G_2}(s) = \frac{I_O}{V_{IN}} = g_{m1} \left( 1 + \frac{g_{m3}}{sC_1} + \frac{sC_2}{g_{m4}} \right), \quad (12)$$

and 
$$H_{V_2}(s) = \frac{V_O}{V_{IN}} = \frac{g_{m1}}{g_{m6}} \left( 1 + \frac{g_{m3}}{sC_1} + \frac{sC_2}{g_{m4}} \right). \quad (13)$$

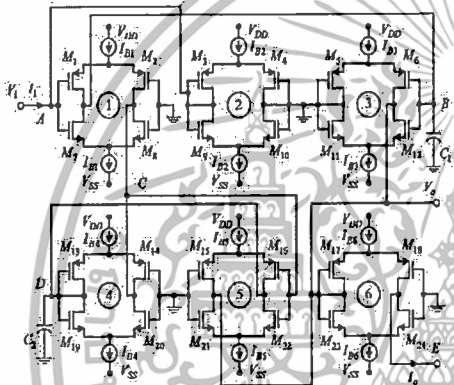


Fig. 3. The proposed resistorless mixed-mode PID controller.

The comparison of  $H(s) = K_P(1 + 1/sT_I + sT_D)$  and (10)-(13) provides the proportional gain ( $K_P$ ), the integral time constant ( $T_I$ ), and the derivative time constant ( $T_D$ ) parameters of the proposed mixed-mode PID controller in the following equations:

$$K_{PI} = \frac{g_{m1}}{g_{m2}}, \quad (14)$$

$$K_{PZ} = \frac{g_{m1}}{g_{m2}g_{m6}}, \quad (15)$$

$$K_{PG} = g_{m1}, \quad (16)$$

$$K_{PV} = \frac{g_{m1}}{g_{m6}}, \quad (17)$$

$$T_I = T_{IZ} = T_{IG} = T_{IV} = \frac{C_1}{g_{m3}}, \quad (18)$$

and 
$$T_D = T_{DZ} = T_{DG} = T_{DV} = \frac{C_2}{g_{m4}}. \quad (19)$$

From (14)-(19), these parameters can be adjusted electronically by changing the values of  $g_{mi}$  via the bias current of the  $i^{th}$  transistor. The proportional gain, the integral time constant, and the derivative time constant parameters of the proposed resistorless PID controller can be altered independently. It should be noted that the proposed circuit is a resistorless PID controller like the previous circuit in [14], but the structure of the proposed circuit requires less number of active elements than that of the circuit of [14]. Furthermore, the circuit of [14] provides a voltage-mode PID controller while the proposed circuit offers a mixed-mode PID controller.

The sensitivities of the parameters of the proposed mixed-mode PID controller with respect to active and passive elements yield the acceptably low values as follows:

$$S_{g_{m1}}^{K_{PI}} = -S_{g_{m2}}^{K_{PI}} = 1, \quad (20)$$

$$S_{g_{m1}}^{K_{PZ}} = -S_{g_{m2}}^{K_{PZ}} = -S_{g_{m6}}^{K_{PZ}} = 1, \quad (21)$$

$$S_{g_{m1}}^{K_{PG}} = S_{g_{m1}}^{K_{PV}} = -S_{g_{m6}}^{K_{PV}} = 1, \quad (22)$$

$$S_{C_1}^{T_I} = -S_{g_{m3}}^{T_I} = S_{C_1}^{T_D} = -S_{g_{m4}}^{T_D} = 1, \quad (23)$$

$$S_{C_1}^{T_{IZ}} = -S_{g_{m3}}^{T_{IZ}} = S_{C_1}^{T_{IG}} = -S_{g_{m3}}^{T_{IG}} = 1, \quad (24)$$

$$S_{C_1}^{T_{IV}} = -S_{g_{m3}}^{T_{IV}} = S_{C_2}^{T_{IV}} = -S_{g_{m4}}^{T_{IV}} = 1, \quad (25)$$

$$S_{C_1}^{T_{DZ}} = -S_{g_{m4}}^{T_{DZ}} = S_{C_2}^{T_{DZ}} = -S_{g_{m4}}^{T_{DZ}} = 1. \quad (26)$$

2.3 Parasitic Element Effects

In this sub-section, the parasitic element effects of transistor on the PID controller performance are carried out. Fig. 4 shows the equivalent circuit of the transistor including its parasitic elements. It is shown that input terminals exhibit low-value capacitances  $C_I$  and  $C_I'$  and output terminals exhibit low-value capacitances  $C_P$  and  $C_N$  with low-value conductances  $g_P$  and  $g_N$ , respectively.

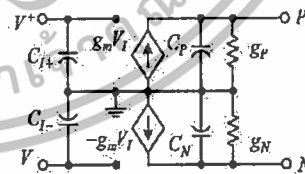


Fig. 4. The equivalent circuit of the transistor including its parasitic elements.

Taking into account the above parasitic elements of the transistor, routine analysis of the proposed PID controller as shown in Fig. 3 results in the following equations:

$$V_I = \frac{I_1}{g_{m2} + y_A}, \quad (27)$$

$$V_O = \frac{g_{m1}}{g_{m6} + y_{V_O}} \left( 1 + \frac{g_{m3}}{y_B} + \frac{y_D}{g_{m4}} \right) V_I - \Delta_1, \quad (28)$$

and

$$I_O = \frac{g_{m1}}{1 + \frac{y_{V_O}}{g_{m6}}} \left( 1 + \frac{g_{m3}}{y_B} + \frac{y_D}{g_{m4}} \right) V_I - y_E V_E - \Delta_1, \quad (29)$$

where  $\Delta_1$  is given by

$$\Delta_1 = \left( 1 + \frac{y_D}{g_{m4}} \right) \frac{y_C}{g_{m4} g_{m6} + y_{V_O}} V_C \quad (30)$$

where

$$y_A = g_{M2} + s(C_{N1} + C_{I2} + C_{N2}), \quad (31)$$

$$y_B = g_{M1} + s(C_1 + C_{N1} + C_{I3}), \quad (32)$$

$$y_C = g_{P1} + g_{P4} + s(C_{P1} + C_{P4} + C_{I5}), \quad (33)$$

$$y_D = g_{M4} + g_{P5} + s(C_2 + C_{I4} + C_{M4} + C_{P5}), \quad (34)$$

$$y_E = g_{P6} + sC_{P6}, \quad (35)$$

and

$$y_{V_O} = g_{P3} + g_{M5} + g_{N6} + s(C_{P3} + C_{N5} + C_{I6} + C_{N6}) \quad (36)$$

where  $C_{N1}$ ,  $C_{I2}$ ,  $C_{N2}$ ,  $C_{N1}$ ,  $C_{I3}$ ,  $C_{N1}$ ,  $C_{I4}$ ,  $C_{M4}$ ,  $C_{P5}$ ,  $C_{P6}$ ,  $C_{N5}$ ,  $C_{I6}$ ,  $C_{N6}$  and  $g_{M1}$  are the parasitic capacitances and the parasitic conductances of the  $i^{th}$  transistor, respectively. Note that the terms of  $y_A$ ,  $y_C$ ,  $y_E$ , and  $y_{V_O}$  are effective at very high frequencies. In addition, the effects of the parasitic capacitances  $C_{N1}$ ,  $C_{I2}$ ,  $C_{N2}$ ,  $C_{N1}$ ,  $C_{I3}$ ,  $C_{N1}$ ,  $C_{I4}$ ,  $C_{M4}$ ,  $C_{P5}$  are negligible because these parasitic capacitors are quite small as compared with the external capacitors ( $C_1 \gg C_{N1} + C_{I3}$  and  $C_2 \gg C_{I4} + C_{M4} + C_{P5}$ ). Also, the parasitic conductance  $g_{M1}$  in (32) affects the low-frequency performance of the proposed PID controller. To reduce the effect of the parasitic conductance, a negative grounded conductor as shown in Fig. 5 is connected in parallel to the external capacitor  $C_1$  of the proposed PID controller as shown in Fig. 3.

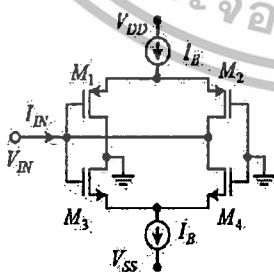


Fig. 5. A negative grounded conductor as compensated conductor.

The conductance of the negative grounded conductor can be expressed as

$$g_{COMP} = \frac{I_{IN}}{V_{IN}} = -g_n + g_p. \quad (37)$$

From (37), the conductance  $g_n$  should be selected greater than  $g_p$  to obtain a negative grounded conductor.

### 3. Application Examples

To illustrate the applications of the proposed mixed-mode PID controller of Fig. 3, two closed-loop systems are depicted in Fig. 6 and Fig. 7. The closed-loop system of Fig. 6 employs the proposed PID controller for current-mode and a current-mode low-pass filter as a plant. The closed-loop system of Fig. 7 consists of the proposed PID controller for transimpedance-mode and a transadmittance-mode low-pass filter as a plant. Those PID controllers are used to improve some performances of the closed-loop systems.

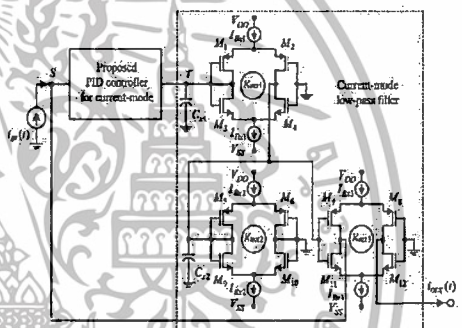


Fig. 6. Closed-loop system of the proposed PID controller for current-mode and a current-mode low-pass filter.

The transfer functions of the current-mode and transadmittance-mode low-pass filters are respectively given in the following equations:

$$P_1(s) = \frac{g_{m1} g_{m3}}{(g_{m1} + sC_{x1})(g_{m3} + sC_{x2})}, \quad (38)$$

and 
$$P_2(s) = \frac{g_{m1} g_{m2} g_{m4}}{(g_{m2} + sC_{y1})(g_{m3} + sC_{y2})}. \quad (39)$$

The transfer functions of the closed-loop systems are then expressed as

$$H_{cl1}(s) = \frac{H_{I2}(s)P_1(s)}{1 + H_{I2}(s)P_1(s)}, \quad (40)$$

and 
$$H_{cl2}(s) = \frac{H_{T2}(s)P_2(s)}{1 + H_{T2}(s)P_2(s)} \quad (41)$$

where  $H_{I2}(s)$  and  $H_{T2}(s)$  are current-mode and transimpedance-mode transfer functions of the proposed mixed-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

mode PID controller as shown in (10) and (11), respectively.

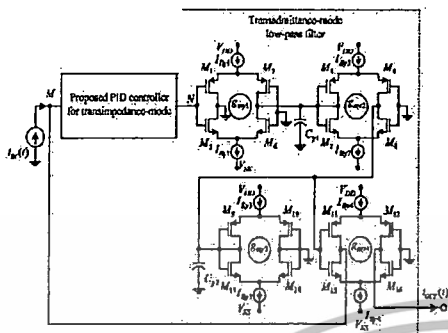


Fig. 7. Closed-loop system of the proposed PID controller for transimpedance-mode and a transadmittance-mode low-pass filter.

### 4. Simulation Results

In order to confirm the theoretical validity of the proposed mixed-mode PID controller, the transconductor as shown in Fig. 2(a) has been simulated using PSPICE program based BSIM3 level 7 transistor models for the TSMC 0.18  $\mu\text{m}$  CMOS process available from MOSIS [16] with  $\pm 0.9\text{V}$  supply voltage. To reduce the channel length modulation effect of the MOS transistor, the channel lengths of all transistors are selected as  $0.54\ \mu\text{m}$  [17]. The widths of the NMOS and the PMOS transistors are selected as  $3.6\ \mu\text{m}$  and  $9\ \mu\text{m}$ , respectively.

The proposed mixed-mode PID controller as shown in Fig. 3 is designed with  $I_{B1} = 162\ \mu\text{A}$ ,  $I_{B2} = I_{B6} = 18\ \mu\text{A}$ ,  $I_{B3} = I_{B4} = I_{B5} = 200\ \mu\text{A}$ ,  $C_1 = 20\ \text{nF}$ , and  $C_2 = 0.02\ \text{nF}$  for the PID parameters of  $K_{PI} = K_{PI} = 3$ ,  $K_{PZ} = 18.75\ \text{kV/A}$ ,  $K_{FG} = 0.48\ \text{mA/V}$ ,  $T_{IF} = T_{IV} = T_{IZ} = T_{IQ} = 36.36\ \mu\text{s}$ , and  $T_{DV} = T_{DV} = T_{DZ} = T_{DQ} = 36.36\ \text{ns}$ . The power consumption of the proposed controller is about  $1.44\ \text{mW}$ . The resulted frequency responses of the proposed PID controller for current, transimpedance, transadmittance, and voltage modes are obtained as shown in Fig. 8 to Fig. 11. The dashed and solid lines represent the ideal and simulated responses of the controller, respectively. It should be noticed that the simulated and the ideal frequency responses of the proposed PID controller are in good agreement from  $40\ \text{Hz}$  to  $40\ \text{MHz}$ . The differences of them in the low- and high-frequency regions primarily arise from the parasitic element effects of the transconductors. Moreover, the simulated frequency responses of the proposed controller are rolled off at very high frequencies because of the parasitic element effects in (28) and (29). Then, the very high-frequency noisy input can be reduced by the proposed controller.

To illustrate the frequency-domain performance of the proposed PID controller with compensated transconductor, the parasitic conductance  $g_{M1}$  is computed as

$g_{M1} = 5.64\ \mu\text{A/V}$ . Then, the bias current of the compensated transconductor of Fig. 5 is selected as  $I_B = 0.484\ \mu\text{A}$ . As examples, the ideal, uncompensated, and compensated frequency responses of proposed PID controller for current-mode and transimpedance-mode are shown in Fig. 12 and Fig. 13.

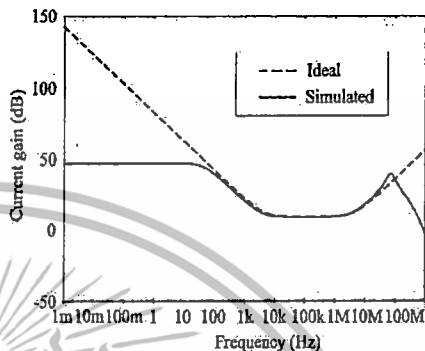


Fig. 8. Frequency responses of the proposed mixed-mode PID controller for current-mode.

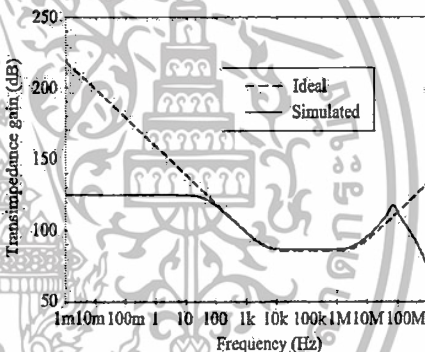


Fig. 9. Frequency responses of the proposed mixed-mode PID controller for transimpedance-mode.

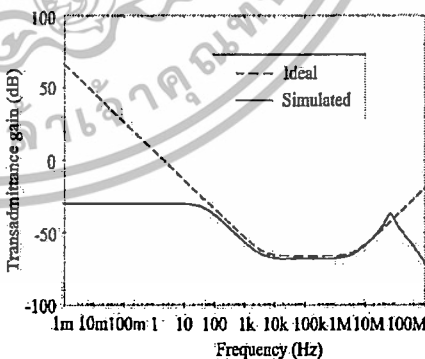


Fig. 10. Frequency responses of the proposed mixed-mode PID controller for transadmittance-mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

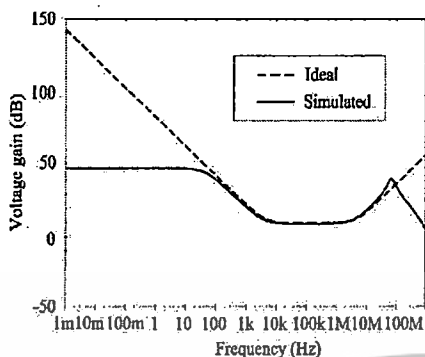


Fig. 11. Frequency responses of the proposed mixed-mode PID controller for voltage-mode.

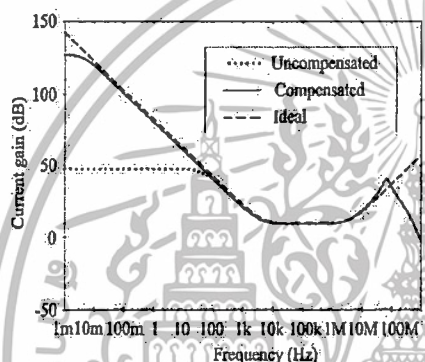


Fig. 12. Ideal, uncompensated, and compensated frequency responses of the proposed PID controller for current-mode.

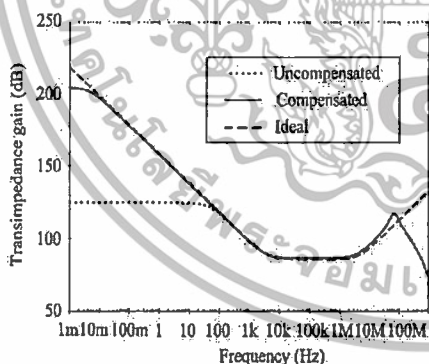


Fig. 13. Ideal, uncompensated, and compensated frequency responses of the proposed PID controller for transimpedance-mode.

It is noted that the simulated frequency responses of the compensated PID controller agree well with the ideal one from 6 mHz to 40 MHz (more than 9 decades). Consequently, the compensated PID controller exhibits better performance than the uncompensated one.

In Fig. 14 to Fig. 16, the electronic tuning feature of the proposed mixed-mode PID controller is demonstrated. The passive components of the PID controller are selected as  $C_1 = 20$  nF and  $C_2 = 0.02$  nF. Fig. 14 shows the proportional gain  $K_{PI}$  as in (14) versus varying bias current  $I_{B1}$  from 10  $\mu$ A to 500  $\mu$ A when other currents are preferred as  $I_{B2} = I_{B6} = 18$   $\mu$ A and  $I_{B3} = I_{B4} = I_{B5} = 200$   $\mu$ A. Fig. 15 shows the integral time constant as in (18) versus bias current  $I_{B3}$  from 10  $\mu$ A to 500  $\mu$ A as other currents are selected as  $I_{B1} = 162$   $\mu$ A,  $I_{B2} = 18$   $\mu$ A,  $I_{B4} = I_{B5} = 200$   $\mu$ A, and  $I_{B6} = 18$   $\mu$ A. While using  $I_{B1} = 162$   $\mu$ A,  $I_{B2} = 18$   $\mu$ A,  $I_{B3} = I_{B5} = 200$   $\mu$ A, and  $I_{B6} = 18$   $\mu$ A, the derivative time constant as in (19) versus bias current  $I_{B4}$  from 10  $\mu$ A to 500  $\mu$ A is shown in Fig. 16. It is noted that the parameters of the proposed PID controller can be electronically adjusted by control the bias currents of the transconductors.

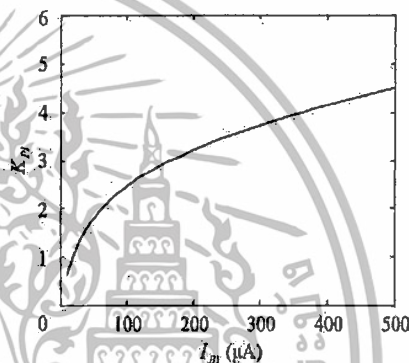


Fig. 14. Proportional gain  $K_{PI}$  of the proposed PID controller versus bias current  $I_{B1}$ .

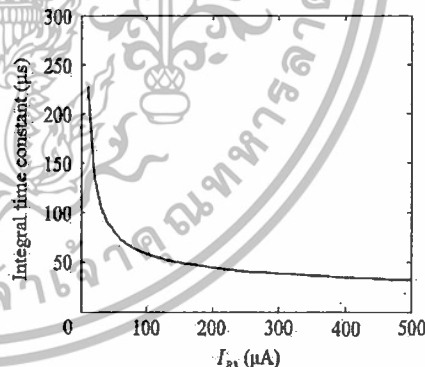


Fig. 15. Integral time constant of the proposed PID controller versus bias current  $I_{B3}$ .

In order to show the time-domain performance of the proposed PID controller, its components are set as follows:  $C_1 = C_2 = 0.1$  nF,  $I_{B2} = I_{B6} = 18$   $\mu$ A,  $I_{B3} = I_{B4} = 200$   $\mu$ A,  $I_{B5} = 20$   $\mu$ A, and  $I_{B1} = 25$   $\mu$ A, 50  $\mu$ A, and 100  $\mu$ A to realize the integral time constant and the derivative time constant parameters of 0.18  $\mu$ s and the proportional gain parameters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

of  $K_{PI} = 1.19, 1.69, 2.44$ , and  $K_{PZ} = 7.44$  kV/A, 10.56 kV/A, 15.25 kV/A, respectively. For examples, the simulated step responses of the proposed PID controller for current-mode and transimpedance-mode using 1  $\mu$ A step input with 10 ns rise time are shown in Fig. 17 and Fig. 18.

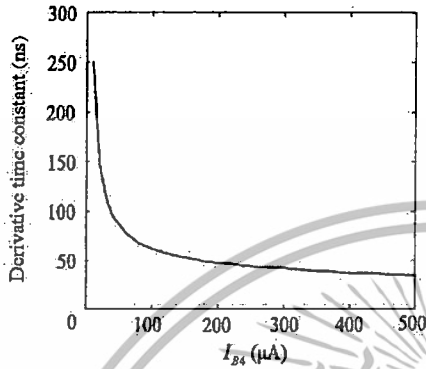


Fig. 16. Derivative time constant of the proposed PID controller versus bias current  $I_{B4}$ .

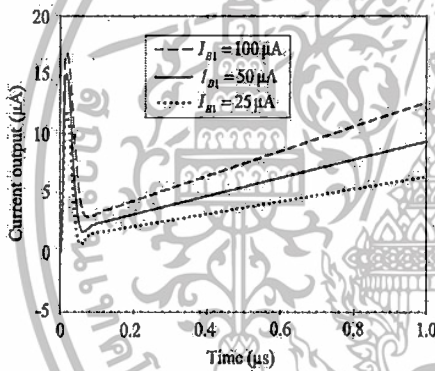


Fig. 17. Step responses of the proposed mixed-mode PID controller for current-mode.

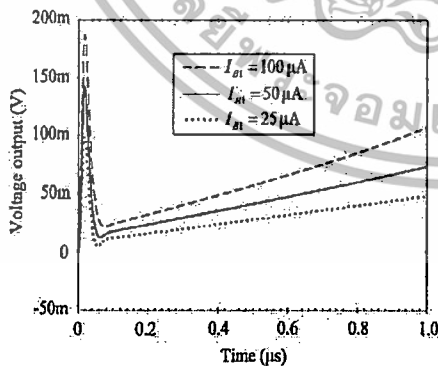


Fig. 18. Step responses of the proposed mixed-mode PID controller for transimpedance-mode.

In the closed-loop systems of Fig. 6 and Fig. 7, the current-mode low-pass filter is designed as  $C_{x1} = 0.3$  nF,  $C_{x2} = 0.3$  nF, and  $I_{Bx1} = I_{Bx2} = I_{Bx3} = 100$   $\mu$ A and the low-pass filter of Fig. 7 is selected as  $C_{y1} = 0.3$  nF,  $C_{y2} = 0.3$  nF,  $I_{By1} = 18$   $\mu$ A, and  $I_{By2} = I_{By3} = I_{By4} = 100$   $\mu$ A. From these plant components, the calculation of the PID parameters using Ziegler-Nichols tuning method [7] yields the proportional gains of  $K_{PF} = 3$  and  $K_{PZ} = 18.75$  kV/A, the integral time constant of 2.55  $\mu$ s and the derivative time constant of 0.48  $\mu$ s. Then, the proposed PID controller components are chosen as follows:  $C_1 = 1$  nF,  $C_2 = 0.1$  nF,  $I_{B1} = 162$   $\mu$ A,  $I_{B2} = I_{B6} = 18$   $\mu$ A,  $I_{B3} = 100$   $\mu$ A,  $I_{B4} = 30$   $\mu$ A, and  $I_{B5} = 200$   $\mu$ A. The step responses of those closed-loop systems are tested on 7  $\mu$ A step input as setpoint. The results of the systems are shown in Fig. 19 and Fig. 20.

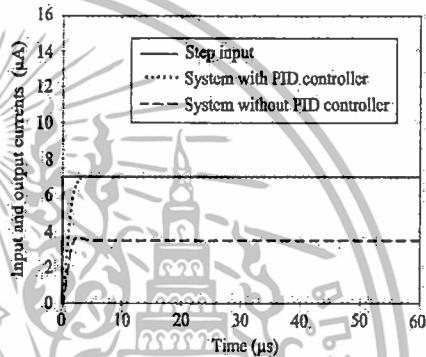


Fig. 19. Step input and outputs of the system in Fig. 6.

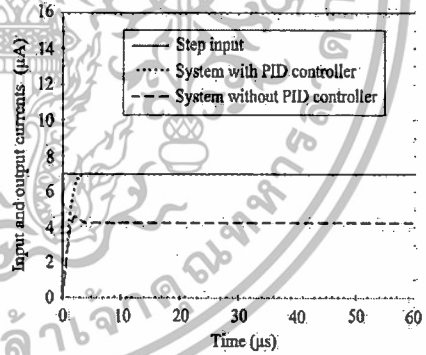


Fig. 20. Step input and outputs of the system in Fig. 7.

From those figures, the step response of the system of Fig. 6 without PID controller (node S and node T are shorted together) has the steady state error of 3.5  $\mu$ A and the overshoot of 4% and the step response of the system of Fig. 7 without PID controller (current-to-voltage converter with gain of 11.2 kV/A is used) has the steady state error of 2.4  $\mu$ A and the overshoot of 6.8% while the step responses of those systems with the proposed PID controller have the steady state error of 0.04  $\mu$ A and the overshoot of 1%.

Ref.	Components	grounded capacitors	External resistors	Electronic tuning	Operating mode	Operating Frequency range (Hz)	Supply voltage (V)
[8]	4 CCII+ 4 buffers 8 resistors 2 capacitors	No	Yes	No	Voltage	Not specified	$\pm 12$
[9] Fig. 2	3 CCII+ 4 resistors 2 capacitors	Yes	Yes	No	Current	Not specified	Not specified
[9] Fig. 3	3 CCII+ 4 resistors 2 capacitors	Yes	Yes	No	Voltage	Not specified	Not specified
[10] Fig. 2	1 DO-CCII+ (22 MOS's) 3 resistors 2 capacitors	Yes	Yes	No	Voltage	Not specified	$\pm 1.5$
[10] Fig. 3	1 CCII+ 1 DO-CCII+ (22 MOS's) 3 resistors 2 capacitors	Yes	Yes	No	Current	Not specified	$\pm 1.5$
[11]	1 DO-CCII 1 DO-CCII- (32 MOS's) 2 resistors 2 capacitors	Yes	Yes	No	Current	Not specified	$\pm 1$
[12]	4 CDBAs (80 MOS's) 8 resistors 2 capacitors	No	Yes	No	Voltage	Not specified	Not specified
[13]	8 CCCIs (112 BJT's) 2 resistors 2 capacitors	Yes	Yes	Yes	Voltage	10 – 1M	Not specified
[14]	8 OTAs (72 MOS's) 2 capacitors	Yes	No	Yes	Voltage	Not specified	$\pm 5.0$
Proposed PID controller	6 Transconductors (24 MOS's), 2 capacitors	Yes	No	Yes	Mixed	40 – 40M	$\pm 0.9$

Tab. 1. Comparison of the proposed PID controller with several previous circuits.

It is obvious that the proposed PID controller can improve the steady state error and the overshoot of the closed-loop systems. A comparison of the proposed PID controller and several previous PID controllers is summarized in Tab. 1.

The results of PSPICE simulation agree well with the theoretical predictions. The uncompensated and compensated mixed-mode PID controllers have the operating frequency ranges of 40 Hz to 40 MHz and 6 MHz to 40 MHz, respectively.

## 5. Conclusion

In this paper, a circuit configuration for realizing a mixed-mode PID controller has been presented. The proposed PID controller consists of six transconductors and only two grounded capacitors without needing any external passive resistor. It also offers the following features: mixed-mode operation without changing its topology, electronic controllability of its parameters, and low sensitivity performance. Since the compensated transconductor is used, the low-frequency performance of the proposed PID controller can be improved. The application examples of the proposed controller as two closed-loop systems are

## Acknowledgements

Authors would like to thank all anonymous reviewers for constructive comments. Also, the authors need to thank Prof. Wiwat Kiranon, who taught us the value of hard work and education.

## References

- [1] SOLIMAN, A. M. Mixed-mode biquad circuits. *Microelectronics Journal*, 1996, vol. 27, no. 6, p. 591-594.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [2] ABUELMA'ATTI, M. T., A novel mixed-mode current-controlled current conveyor-based filter. *Active and Passive Electronic Components*, 2003, vol. 26, no. 3, p. 185-191.
- [3] ABUELMA'ATTI, M. T., BENTRICA, A., ALSHAHRANI, S. M. A novel mixed-mode current conveyor-based filter. *International Journal of Electronics*, 2004, vol. 91, no. 3, p. 191-197.
- [4] CHEN, H. P., LIAO, Y. Z., LEE, W. T. Tunable mixed-mode OTA-C universal filter. *Analog Integrated Circuits and Signal Processing*, 2009, vol. 58, no. 2, p. 135-141.
- [5] BENNETT, S. Development of the PID controller. *IEEE Control Systems Magazine*, 1993, vol. 13, no. 6, p. 58-62.
- [6] ASTROM, K., HAGGLUND, T. *PID Controllers: Theory, Design, and Tuning*. 2<sup>nd</sup> ed. North Carolina: Instrument Society of America, 1995.
- [7] GOPAL, M. *Control Systems: Principles and Design*. New Delhi: McGraw-Hill, 1997.
- [8] ERDAL, C., TOKER, A., ACAR, C. A new proportional-integral-derivative (PID) controller realization by using current conveyors and calculating optimum parameter tolerances. *Journal of Electrical and Electronics*, 2001, vol. 1, no. 2, p. 267-273.
- [9] MINAEI, S., YUCE, E., TOKAT, S., CICEKOGLU, O. Simple realizations of current-mode and voltage-mode PID, PI and PD controllers. In *Proceedings of the IEEE International Symposium on Industrial Electronics*. Dubrovnik (Croatia), 2005, p. 195-198.
- [10] YUCE, E., TOKAT, S., KIZILKAYA, A., CICEKOGLU, O. CCII-based PID controllers employing grounded passive components. *International Journal of Electronics and Communications*, 2006, vol. 60, no. 5, p. 399-403.
- [11] YUCE, E., MINAEI, S. New CCII-based versatile structure for realizing PID controller and instrumentation amplifier. *Microelectronics Journal*, 2010, vol. 41, no. 5, p. 311-316.
- [12] KESKIN, A. U. Design of a PID controller circuit employing CDBAs. *International Journal of Electrical Engineering Education*, 2006, vol. 43, no. 1, p. 48-56.
- [13] ERDAL, C., KUNTMAN, H., KAFALI, S. A current controlled conveyor based proportional-integral-derivative (PID) controller. *Journal of Electrical and Electronics Engineering*, 2004, vol. 4, no. 2, p. 1243-1248.
- [14] ERDAL, C., TOKER, A., ACAR, C. OTA-C based proportional-integral-derivative (PID) controller and calculating optimum parameter. *Turkish Journal of Electrical Engineering and Computer Sciences*, 2001, vol. 9, no. 2, p. 189-198.
- [15] ARBEL, A., F., GOLDMINZ, L. Output stage for current-mode feedback amplifiers, theory and applications. *Analog Integrated Circuits and Signal Processing*, 1992, vol. 2, no. 3, p. 243-255.
- [16] The MOSIS Service, United States. *Wafer electrical test data and SPICE model of TSMC 0.18  $\mu$ m CMOS process parameter*. 4 pages. [Online] Cited 2012-01-31. Available at <http://www.mosis.org/test/>.
- [17] RAZAVI, B. *Design of Analog CMOS Integrated Circuits*. Singapore: McGraw-Hill, 2001.

### About Authors ...

Vinai SILARUAM was born in Khonkaen, Thailand. He received his B. Eng. and M. Eng. degrees from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand, in 1993 and 2000, respectively. He is currently studying D. Eng. degree in Electrical Engineering at KMUTL. His research interests include analog circuit design, analog and digital signal processing, and embedded system applications.

Anuree LORSAWATSIRI was born in Chiangrai, Thailand. She received the B. Eng. and M. Eng. degrees from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand, in 1997 and 2001, respectively. She is pursuing the D. Eng. degree at KMUTL. Her research interests are in the areas of analog and digital communications and circuit theory.

Chariya WONGTAYCHATHAM was born in Bangkok, Thailand. She received the B. Eng. and M. Eng. degrees from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand, in 1988 and 1991, respectively, and the M. S. and Ph. D. degrees from the Wichita State University, Wichita, KS, USA, in 1993 and 1997, respectively. She is currently Associate Professor at the Department of Electronics Engineering, KMUTL. Her research interests are in the areas of circuit theory, integrated circuit design, and signal processing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRONICALLY TUNABLE CURRENT MODE PID CONTROLLER WITHOUT EXTERNAL RESISTOR

*V. Silaruam, W. Kiranon,  
C. Wongtaychatham, P. Wardkein*

*W. Narksarp*

Faculty of Engineering  
King Mongkut's Institute of Technology Ladkrabang  
Bangkok, THAILAND  
E-mail: s9060013@kmitl.ac.th

Department of Electrical Engineering  
Faculty of Engineering, Siam University  
Bangkok, THAILAND  
E-mail: wipavann@gmail.com

### ABSTRACT

A new current mode proportional-integral-derivative (PID) controller is presented in this paper. It requires five second generation current controlled conveyors (CCCII) as active component together with only two grounded capacitors without external passive resistor. Since the passive components are all grounded, the proposed PID controller is suitable for fully integrated circuit (IC) design. Moreover, the PID controller parameters can be conveniently controlled by an external control current due to electronically tunable property of the CCCII. Several computer simulation results show good agreement between the behavior of the proposed PID controller and those of the ideal.

*Index Terms*— PID controller, current mode, current controlled conveyor, plant, unity feedback system

### 1. INTRODUCTION

A PID controller is one of the most widely used controllers in a process control system because of its simplicity in design and ease in parameter tuning [1]. Several PID controllers have been proposed in literature [2]-[7]. However, these circuits possess some of disadvantages. External passive resistors are required in [2]-[6]. Meanwhile, excessive number of active components are needed in [6]-[7]. Whereas some circuits employ the floating capacitors, which are not to the benefit of the monolithic implementation [2]-[3], [5]. Moreover, some circuits lack electronic tunability causing inconvenience for parameter-adjustment [2]-[5].

In this paper, a new electronically tunable current mode PID controller without external passive resistor is proposed. The proposed PID controller employs five CCCII and only two grounded capacitors. The controller offers all advantageous over the existing ones discussed above. It

employs a few numbers of active and passive components without external resistor. It is also suitable for IC fabrication with electronic tuning capability as the parameters of the controller can be adjusted by changing the bias current of the CCCII. SPICE simulations are employed to exhibit the performance of the proposed PID controller.

### 2. CONCEPT AND CIRCUIT DESCRIPTION

The proposed PID controller is based on CCCII. Therefore, the significant properties of the CCCII are briefly reviewed. The symbol of the CCCII is shown in Fig. 1. Using standard notation, the port relations of the ideal CCCII are obtained as [8]

$$i_y = 0, \quad (1)$$

$$v_x = v_y + R_x i_x, \quad (2)$$

$$i_{z+} = i_x, \quad (3)$$

where  $R_x$  is the parasitic resistance at port X of the CCCII.

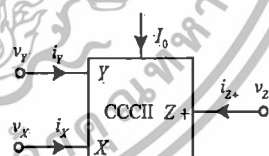


Fig. 1. Symbol of the CCCII.

The CMOS schematic of the CCCII is shown in Fig. 2. Assuming that all MOS transistors operate in the saturation region, the substrates of these transistors are then connected to their respective sources. The NMOS and PMOS are also assumed to have the same transconductance parameters. The parasitic resistance  $R_x$  at port X is expressed as follows [9]:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_X = \frac{1}{\sqrt{8\mu_n C_{ox}(W/L)_{M_1} I_0}}, \quad (4)$$

where  $I_0$  is the bias current of the CCCII,  $\mu_n$  is the electron mobility,  $C_{ox}$  is the oxide capacitance per unit area, and  $(W/L)_{M_1}$  is the aspect ratio of the transistor  $M_1$ .

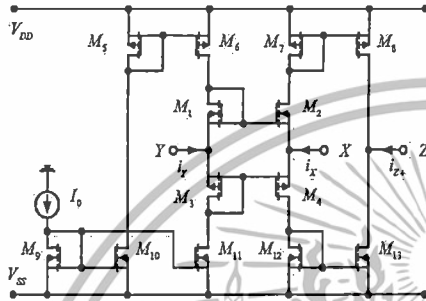


Fig. 2. CMOS schematic of the CCCII.

A dual output CCCII (DO-CCCII) can be obtained by modification of the CCCII circuit in Fig. 2 by employing additional current mirrors to copy a current from port X to the additional output port Z. [10]. These active components are used to construct the PID controller and the steps to design the controller are described as follows:

2.1. Basic Concept

Consider the signal flow graph of the proposed PID controller as shown in Fig. 3. It consists of current amplifier, integrator, and differentiator gains.

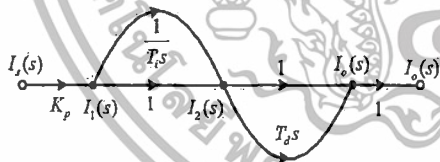


Fig. 3. Signal flow graph of the proposed PID controller.

The transfer function of the PID controller can be expressed as

$$F(s) = \frac{I_0(s)}{I_x(s)} = K_p \left( 1 + sT_d \right) \left( 1 + \frac{1}{sT_i} \right), \quad (5)$$

where  $K_p$ ,  $T_d$ , and  $T_i$  are the proportional gain, the derivative time constant, and the integral time constant

parameters of the current mode PID controller, respectively. The detail of the controller is described in the following section.

2.2. Proposed Circuit Realization

The proposed scheme in Fig. 3 can be implemented to realize the current mode PID controller as shown in Fig. 4. By routine analysis of the controller and comparison to (5), the proportional gain ( $K_p$ ), the derivative time constant ( $T_d$ ), and the integral time constant ( $T_i$ ) of the controller can be determined as

$$K_p = \frac{R_{X5}}{R_{X1}}, \quad (6)$$

$$T_d = C_2 R_{X4}, \quad (7)$$

$$T_i = C_1 R_{X2}. \quad (8)$$

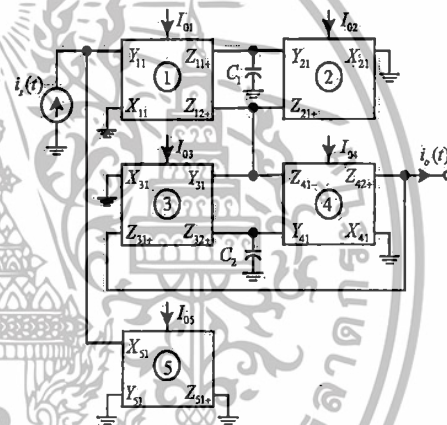


Fig. 4. Proposed current mode PID controller.

It should be noted that the PID controller parameters in (6)-(8) can be independently adjusted by changing the bias current of the CCCIIs.

3. NON-IDEAL GAIN EFFECTS

To investigate the effects of the non-ideal gain, let the DO-CCCII to be expressed as

$$i_Y = 0, \quad (9)$$

$$v_X = \beta v_Y + R_X i_X, \quad (10)$$

$$i_{Z+} = \alpha i_X, \quad (11)$$

$$i_{Z-} = -\gamma i_X, \quad (12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

where  $\beta$  is the frequency dependent voltage gain,  $\alpha$  and  $\gamma$  are the frequency dependent current gains and  $\beta=1-\varepsilon_v$ ,  $\alpha=1-\varepsilon_{it}$  and  $\gamma=1-\varepsilon_{ic}$ . Here,  $\varepsilon_v$  is the voltage tracking error and  $\varepsilon_{it}$  and  $\varepsilon_{ic}$  are the current tracking errors, the absolute values of all tracking errors being much less than unity. Taking the effect of these tracking errors into account, the PID controller parameters are obtained as

$$K_p = \frac{\beta_1 \alpha_{12} \alpha_{42} R_{X5}}{\gamma_{41} R_{X1}}, \quad (13)$$

$$T_d = \frac{\alpha_{31}}{\beta_4 \alpha_{32} \alpha_{42}} C_2 R_{X4}, \quad (14)$$

$$T_i = \frac{\alpha_{12}}{\beta_2 \alpha_{11} \alpha_{21}} C_1 R_{X2}, \quad (15)$$

where  $\beta_m$  ( $m = 1, 2, 4$ ) is the frequency dependent voltage gain of the  $m^{\text{th}}$ -CCCL,  $\alpha_n$  ( $n = 1, 2, 3, 4$  and  $n = 1, 2$ ) are the frequency dependent current gain of the  $n^{\text{th}}$ -Z port of the  $m^{\text{th}}$ -CCCL, and  $\gamma_{41}$  is the frequency dependent current gain of the 1<sup>st</sup>-Z port of the 4<sup>th</sup>-CCCL. It should be marked that these gain parameters directly contribute to multiplier constants of the PID controller parameters.

4. SIMULATION RESULTS

The performances of the proposed PID controller are evaluated using SPICE simulation. The CCCL is constructed as shown in Fig. 2 with the 0.18  $\mu\text{m}$  TSMC (BSIM3 level 7) model parameters. The dimensions of the MOS transistors for CCCL implementation are given in table 1.

Table 1. Dimensions of the MOS transistors.

Transistors	$W$ ( $\mu\text{m}$ )	$L$ ( $\mu\text{m}$ )
$M_1, M_2$	18	0.18
$M_3, M_4$	45	0.18
$M_5 - M_8$	10.08	1.26
$M_9 - M_{10}$	3.96	1.26

Setting the parameters of the proposed circuit in Fig. 4 with  $C_1 = 10\text{nF}$ ,  $C_2 = 4\text{nF}$ ,  $I_{o1} = 350\mu\text{A}$ ,  $I_{o2} = 59\mu\text{A}$ ,  $I_{o3} = 200\mu\text{A}$ ,  $I_{o4} = 150\mu\text{A}$ , and  $I_{o5} = 24\mu\text{A}$ . The resulted frequency response is obtained as shown in Fig. 5. Consequently, the PID controller parameters are calculated as  $K_p = 3.83$ ,  $T_i = 3.08\mu\text{s}$ , and  $T_d = 0.77\mu\text{s}$ . It is should be noticed that, from the figure, the frequency response (current gain) of the proposed PID controller closely resembles that of the ideal case from 200 Hz to 10 MHz.

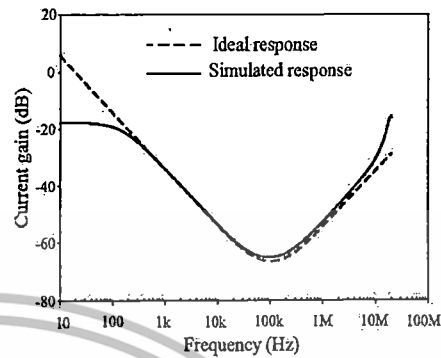


Fig. 5. Frequency response of the proposed current mode PID controller.

Next, consider unity negative feedback PID-controlled system as shown in Fig. 6. The plant transfer function is given by

$$P(s) = \frac{1}{9 \times 10^{-12} s^2 + 6 \times 10^{-6} s + 1} \quad (16)$$

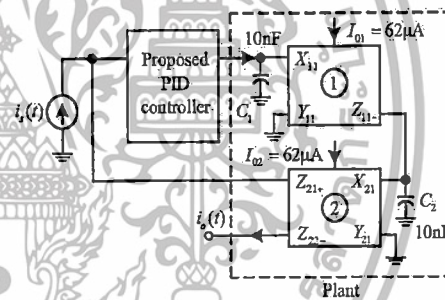


Fig. 6. Unity feedback system formed by a plant and a PID controller.

The calculation of the PID controller parameters based on process reaction curve from (16) yields  $K_p = 3.83$ ,  $T_i = 3.08\mu\text{s}$ , and  $T_d = 0.77\mu\text{s}$  [1]. Then, the transfer functions of the PID controller and the feedback system can be determined as

$$F(s) = \frac{9.08 \times 10^{-12} s^2 + 14.74 \times 10^{-6} s + 3.83}{3.08 \times 10^{-6} s}, \quad (17)$$

$$H(s) = \frac{9.08 \times 10^{-12} s^2 + 14.74 \times 10^{-6} s + 3.83}{27.72 \times 10^{-18} s^3 + 27.56 \times 10^{-12} s^2 + 17.82 \times 10^{-6} s + 3.83}, \quad (18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

respectively. The simulated frequency response (current gain) of the system in comparison with the ideal response is shown in Fig. 7. It should be noted that the simulated result is very close to the ideal one.

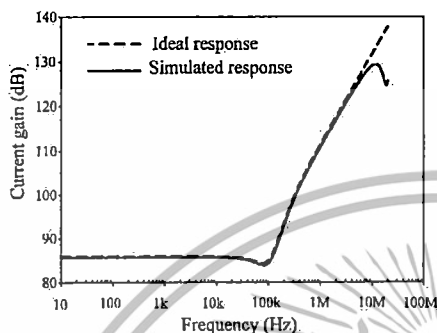


Fig. 7. Frequency response of the PID-controlled unity feedback system.

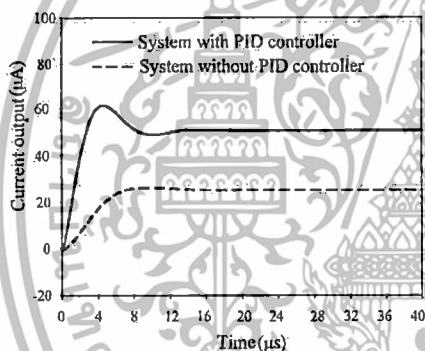


Fig. 8. Step response of the PID-controlled unity feedback system.

Finally, resulting step response of this system is tested with 50 $\mu$ A step input. The results are shown in Fig. 8. The figure shows that the response of the system without PID controller has the steady state error of 25  $\mu$ A and no overshoot while the response of the system with PID controller has the steady state error of 0.63  $\mu$ A, overshoot of 21.76%, rise time of 2.69  $\mu$ s, and settling time of 11.88  $\mu$ s.

## 5. CONCLUSION

New circuit topology of current mode PID controller employing five CCCIs and only two capacitors has been proposed. The PID controller uses only grounded passive component and its parameters can be orthogonally tuned

easily by varying the bias current of CCCII. Then, the proposed PID controller is suitable for IC implementation. The presented method needs small chip area owing to minimization in a number of active and passive components.

## 6. REFERENCES

- [1] M. Gopal, *Control Systems: principles and design*, Tata McGraw-Hill Publishing Company Limited, New Delhi, 1997.
- [2] S. Franco, *Design with operational amplifiers and analog integrated circuits, 2<sup>nd</sup> edition*, McGraw-Hill, New York, 1998.
- [3] C. Erdal, A. Tokat, and C. Acar, "A New Proportional-Integral-Derivative (PID) Controller Realization by Using Current Conveyors and Calculating Optimum Parameter Tolerances", *Journal of Electrical and Electronics*, vol. 1, no. 2, pp. 267-273, 2001.
- [4] E. Yuca, S. Tokat, A. Kizilkaya, and O. Cicekoglu, "CCII-based PID Controllers Employing Grounded Passive Components", *Int. J. Electron. Commun. (AEU)*, vol. 60, pp. 399-403, 2006.
- [5] A. U. Keskin, "Design of a PID Controller Circuit Employing CDBAs", *JEEB*, vol. 43, no. 1, pp. 48-56, Jan. 2006.
- [6] C. Erdal, H. Kuntman, and S. Kafali, "A Current Controlled Conveyor Based Proportional-Integral-Derivative (PID) Controller", *Journal of Electrical and Electronics*, vol. 4, no. 2, pp. 1243-1248, 2004.
- [7] C. Erdal, A. Tokat, and C. Acar, "Ota-C Based Proportional-Integral-Derivative (PID) Controller and Calculating Optimum Parameter Tolerances", *Turk. J. Elec. Engin.*, vol. 9, no. 2, pp. 189-198, 2001.
- [8] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High Frequency Application Based on a New Current Controlled Conveyor", *IEEE Trans. Circuits Syst.-I: Fundamental Theory and Applications*, vol. 43, no. 2, pp.82-91, Feb. 1996.
- [9] S. Ben Salem, A. Fakhfakh, M. Loulou, P. Loumeau, and N. Masnoudi, "A 2.5V 0.35 $\mu$ m CMOS Current Conveyor and High Frequency High-Q Band-Pass Filter", *Proc. Microelectronics ICM*, pp. 328-333, 2004.
- [10] G. Ferri and N.C. Guerrini, *Low-Voltage Low-Power CMOS Current Conveyors*, Kluwer Academic Publishers, Boston, 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRONICALLY TUNABLE LOSSLESS AND LOSSY SYNTHETIC FLOATING INDUCTORS BASED ON CCCIIS

V. Silaruam, W. Kiranon,  
C. Wongtaychatham, P. Wardkein

J. Arthittang

Faculty of Engineering  
King Mongkut's Institute of Technology Ladkrabang  
Bangkok, THAILAND  
E-mail: s9060013@kmitl.ac.th

Faculty of Engineering (Si Racha)  
Kasetsart University  
Chonburi, THAILAND  
E-mail: jakrit@src.ku.ac.th

### ABSTRACT

New circuit topologies to realize lossless and lossy floating inductors are proposed. Only two multi-output second generation current controlled conveyors (MO-CCCIIs) with a single grounded capacitor are employed to configure each of the circuits. The proposed circuits possess few component-counts and grounded passive components as well as electronic tunability possible by simply adjustment of the MO-CCCIi bias current. Thus, the proposed floating inductors are suitable for integrated circuit implementation. In addition, the sensitivities with respect to the circuit active and passive elements are acceptably low. Several results from the SPICE simulation show very close agreement between the proposed floating inductor performance and that of the ideal cases.

**Index Terms**— MO-CCCIi, grounded capacitor, lossless FI, lossy FI, resonance circuit

### 1. INTRODUCTION

A inductor is an essential component in circuit design and finds use in many blocks such as filters, oscillators, phase shifters, and impedance matching circuitry, to name a few. In recent years, synthetic floating inductor (FI) realizations have become the attractive research topics in the field of the integrated circuit (IC) design due to the resulting reduction in size and cost effectiveness.

A literature survey shows that a large number of circuit realizations for lossless and lossy FIs have been proposed [1]-[13]. However, all of these circuits possess some shortcomings: (i) the use of an excessive number of active building blocks including operational amplifiers (opamps), operational transconductance amplifiers (OTAs), second generation current conveyors (CCIs), second generation current controlled conveyors (CCCIIs), and current differential buffering amplifiers (CDBAs)

[1]-[5], [7]-[13]; (ii) the use of ungrounded passive capacitors found in the work of [1], [5], [6], [12]; and (iii) the lack of electronic tunability found in [1], [4], [5], [8].

This paper proposes three new electronically tunable synthetic FIs. Each FI employs only a single grounded passive capacitor and two MO-CCCIIs. The presented circuits can realize a lossless FI impedance, a series RL-lossy FI impedance, and a parallel RL-lossy FI impedance. These synthetic FIs offer advantageous characteristics as discussed above which include few component-count, electronic tuning capability, and suitability for IC fabrication. The circuit simulations are then given to illustrate high potential of using the proposed synthetic FI configurations.

### 2. CIRCUIT DESCRIPTION

As previously discussed, the proposed circuits are based on employing CCCII. The block representation of a CCCII is shown in Fig. 1. Port relationships using standard notation are recalled as  $i_1 = 0$ , denoting a high impedance port X,  $v_x = v_1 + i_x R_x$ , and  $i_2 = i_x$ , where  $R_x$  is parasitic resistance at port X [14]. The building block of CCCII can be realized from the CMOS translinear mixed loop and current mirrors as shown in Fig. 2. Assuming that all transistors operate in the saturation region, the substrates of these transistors are then connected to their respective sources. The NMOS and PMOS are also assumed to have the same transconductance parameters. The parasitic resistance  $R_x$  at port X is controlled by the bias current  $I_0$  and expressed as follows [15]:

$$R_x = \frac{1}{\sqrt{8\mu_n C_{ox}(W/L)_n I_0}}, \quad (1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

where  $\mu_n$  is the electron mobility,  $C_{ox}$  is the oxide capacitance per unit area, and  $(W/L)_{M_i}$  is the aspect ratio of the transistor  $M_i$ .

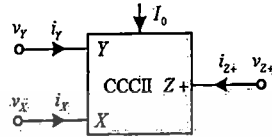


Fig. 1. CCCII block representation.

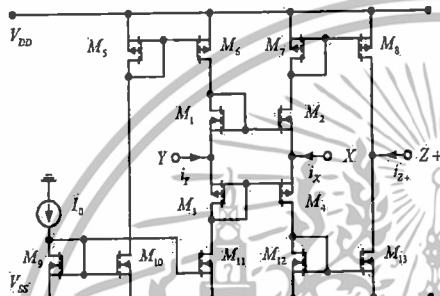


Fig. 2. CMOS schematic of the CCCII.

A CCCII-circuit in Fig. 2 can be modified so as to obtain a MO-CCCII simply by adding a current mirror to reflect the current from port X to the additional desired output port Z [16]. The MO-CCCII, a negative twin-output CCCII (TO-CCCII) and a dual-output CCCII (DO-CCCII) are used as the active elements to realize lossless and lossy FIs. The detail is given as follows:

2.1. Lossless Synthetic FI

The proposed lossless FI is shown in Fig. 3(a). Routine analysis of the circuit results in the following short-circuit admittance matrix:

$$[Y] = \frac{1}{sCR_{x1}R_{x2}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (2)$$

where:  $R_{xi}$  ( $i=1,2$ ) are the parasitic resistances of the  $i^{th}$  MO-CCCII. From the short-circuit admittance matrix in (2), Fig 3(a) has the equivalent circuit as shown in Fig. 3(b) which is basically a lossless FI, the inductance of which equals  $CR_{x1}R_{x2}$ .

2.2. Lossy Series RL Synthetic FI

When the 2<sup>nd</sup> MO-CCCII in Fig. 3(a) is horizontally flipped, the resulted building block is obtained as that shown in Fig. 4(a). The circuit functions as a lossy

floating series RL impedance with the equivalent circuit as illustrated in Fig. 4(b). Routine analysis of the circuit produces the following short-circuit admittance matrix:

$$[Y_s] = \frac{1}{R_{x1} + sCR_{x1}R_{x2}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (3)$$

Therefore, the circuit realizes a lossy floating impedance of series RL with the equivalent series resistance  $R_{seq} = R_{x1}$  and inductance  $L_{seq} = CR_{x1}R_{x2}$ .

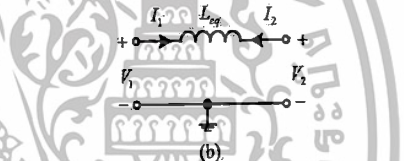
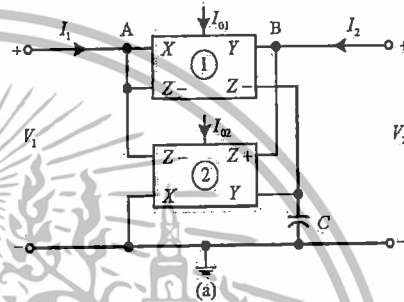


Fig. 3. (a) Proposed lossless FI and (b) its equivalent circuit.

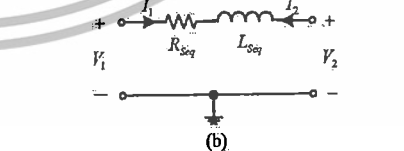
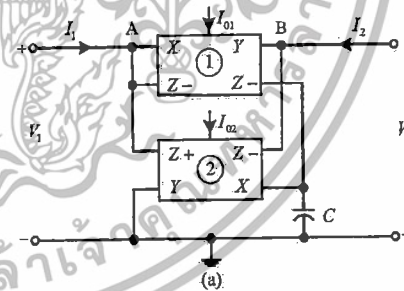


Fig. 4. (a) Proposed series RL-lossy FI and (b) its equivalent circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3. Lossy Parallel RL Synthetic FI

In order to realize a lossy FI in the form of parallel RL impedance, the port Z- on the left hand side of the 1<sup>st</sup> MO-CCCII in Fig. 3(a) is disconnected and then reconnecting this port to node B instead. Fig. 5(a) illustrates the new configuration: Again the short-circuit admittance matrix is found as follows:

$$[Y_p] = \begin{pmatrix} 1 & \\ R_{X1} & sCR_{X1}R_{X2} \end{pmatrix} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix}. \quad (4)$$

The matrix in (4) implies an equivalent parallel RL with  $R_{peq} = R_{X1}$  and  $L_{peq} = CR_{X1}R_{X2}$ .

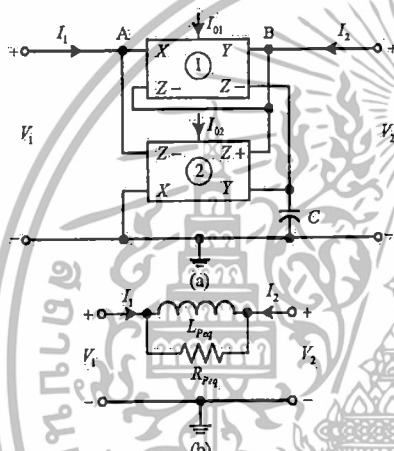


Fig. 5. (a) Proposed parallel RL-lossy FI and (b) its equivalent circuit.

The sensitivity analysis of  $L_{eq}$ ,  $L_{seq}$ ,  $L_{peq}$ ,  $R_{seq}$ , and  $R_{peq}$  with respect to active and passive elements gives the following acceptably low values:

$$S_{R_{X1}}^{L_{eq}} = S_{R_{X2}}^{L_{eq}} = S_C^{L_{eq}} = 1, \quad (5)$$

$$S_{R_{X1}}^{R_{seq}} = S_{R_{X2}}^{R_{seq}} = S_{R_{X1}}^{L_{seq}} = S_{R_{X2}}^{L_{seq}} = 1, \quad (6)$$

$$S_{R_{X1}}^{R_{peq}} = S_{R_{X1}}^{L_{peq}} = S_{R_{X2}}^{L_{peq}} = S_C^{L_{peq}} = 1. \quad (7)$$

From the MO-CCCII characteristic, the proposed synthetic FIs can be electronically tuned by easily adjusting the bias current  $I_{01}$  and/or  $I_{02}$  of the MO-CCCII.

3. SIMULATION RESULTS

The performances of the proposed circuits are verified by the SPICE. The CCCII is simulated using the schematic

implementation as shown in Fig. 2 with the 0.18  $\mu\text{m}$  TSMC CMOS (BSIM3 level 7) model parameters supplied by DC  $\pm 2.5\text{V}$ . The dimensions of the MOS transistors used in the CCCII implementation are given in table 1:

The proposed lossless FI in Fig. 3(a) is then used to construct a series RLC resonance circuit as shown in Fig. 6 by setting  $C_1 = 10\text{ nF}$  and  $R_1 = 234\ \Omega$ . In the mean time  $L_1 = L_{eq}$  and using  $C = 30\text{ nF}$ ,  $I_{01} = 100\ \mu\text{A}$ , and  $I_{02} = 50\ \mu\text{A}$ ,  $100\ \mu\text{A}$ , and  $200\ \mu\text{A}$  to realize  $L_{eq}$  with the inductance values of 2.33 mH, 1.64 mH, and 1.16 mH, respectively.

Table 1. Dimensions of the MOS transistors.

Transistors	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M <sub>1</sub> , M <sub>2</sub>	.18	0.18
M <sub>3</sub> , M <sub>4</sub>	45	0.18
M <sub>5</sub> -M <sub>8</sub>	14.4	1.26
M <sub>9</sub> -M <sub>13</sub>	5.76	1.26

Next, the series RL-lossy synthetic FI as proposed in Fig. 4(a) is used in place of  $R_1$  and  $L_1$  in Fig. 6. Setting  $I_{01} = 100\ \mu\text{A}$  to get  $R_{seq} = 234\ \Omega$  and adjusting  $I_{02}$  to  $50\ \mu\text{A}$ ,  $100\ \mu\text{A}$ , and  $200\ \mu\text{A}$ . The simulated and ideal current outputs are shown in Fig. 7. It should be noted that the simulated current characteristics from the circuit using the proposed FIs are in good agreement with the ideal ones.

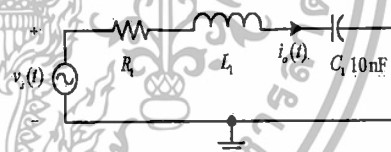


Fig. 6. Series RLC resonance circuit.

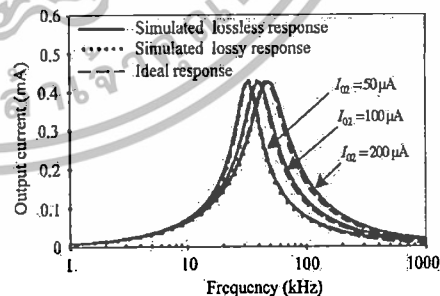


Fig. 7. Current characteristic of the series RLC resonance circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Then, a parallel resonance circuit shown in Fig. 8 is simulated in the same manner and with the very same parameter values as that of the series one. The resonance characteristics are shown in Fig. 9. Obviously, the simulated results agree well with the ideal ones.

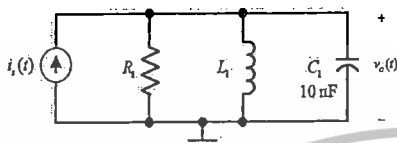


Fig. 8. Paralle RLC resonance circuit.

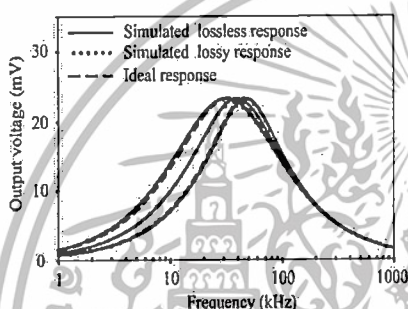


Fig. 9. Voltage characteristic of the parallel RLC resonance circuit.

#### 4. CONCLUSION

New circuit configurations of electronically tunable lossless and lossy synthetic FIs have been proposed. Each of the proposed circuits uses only two MO-CCCLs with a single grounded capacitor. The proposed circuits possess several attractive features which include: (i) the use of grounded capacitor causing the structure to be less sensitive to parasitic components and better suited for IC fabrication; (ii) independent control of equivalent FIs without disturbing the equivalent series and parallel resistors; (iii) low active and passive sensitivities; and (iv) the use of minimal active components of the same type results in less time consuming in a design for IC implementation. Finally, it is shown that the simulation results conform to the theoretical expectation promising high potential for circuit applications.

#### 5. REFERENCES

- [1] R. Senani, "New Tunable Synthetic Floating Inductors," *Electron. Lett.*, vol. 16, no. 10, pp. 382-383, May 1980.
- [2] M. Higashimura and Y. Fukui, "Simulation of Lossless Floating Inductance Using Two Current Conveyors and an Operational Transconductance Amplifier," *Int. J. Electron.*, vol. 66, no. 4, pp. 633-638, Apr. 1989.
- [3] W. Kiranon, and P. Pawarangkoon, "Floating Inductance Simulation Based on Current Conveyors," *Electron. Lett.*, vol. 33, no. 21, pp. 1748-1749, Oct. 1997.
- [4] A.A. Soliman, and M.A. Alturaigi, "Current Mode Simulation of Lossless Floating Inductance," *Int. J. Electron.*, vol. 83, no. 6, pp. 825-829, Dec. 1997.
- [5] R. Schaumann, and M.E. Valkenburg, *Design of Analog Filters*, Oxford University Press, New York, 2001.
- [6] I.A. Khan, and M.H. Zaidi, "A Novel Ideal Floating Inductor using Translinear Conveyors," *Active and Passive Elec. Comp.*, vol. 26, no. 2, pp. 87-89, Jun. 2003.
- [7] A.U. Keskin, and E. Hancioglu, "CDBA-Based Synthetic Floating Inductance Circuits with Electronic Tuning Properties," *ETRI Journal*, vol. 27, no. 2, pp. 239-242, Apr. 2005.
- [8] E. Yuca, O. Cicekdoglu, and S. Minaei, "Novel Floating Inductance and FDNR Simulators Employing CCII+," *Journal of Circuits, Systems, and Computers*, vol. 15, no. 1, pp. 75-81, Feb. 2006.
- [9] E. Yuca, "On the Realization of the Floating Simulators Using only Grounded Passive Components," *Analog Integr. Circuits and Signal Process.*, vol. 49, no. 2, pp. 161-166, Nov. 2006.
- [10] E. Yuca, "Floating Inductance, FDNR, and Capacitance Simulation Circuit Employing only Grounded Passive Elements," *Int. J. Electron.*, vol. 93, no. 10, pp. 679-683, Oct. 2006.
- [11] E. Yuca, O. Cicekdoglu, and S. Minaei, "CCII-Based Grounded to Floating Immittance Converter and a Floating Inductance Simulator," *Analog Integr. Circuits and Signal Process.*, vol. 46, no. 3, pp. 287-291, Mar. 2006.
- [12] S. Minaei, and E. Yuca, "Realization of Tunable Active Floating Inductance Simulators," *Int. J. Electron.*, vol. 95, no. 1, pp. 27-37, Jan. 2008.
- [13] E. Yuca, S. Minaei, and O. Cicekdoglu, "Resistorless Floating Immittance Function Simulators Employing Current Controlled Conveyors and a Grounded Capacitor," *Electrical Engineering*, vol. 88, no. 6, pp. 519-525, Aug. 2006.
- [14] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High Frequency Application Based on a New Current Controlled Conveyor," *IEEE Trans. Circuits Syst.-I: Fundamental Theory and Applications*, vol. 43, no. 2, pp. 82-91, Feb. 1996.
- [15] S. Ben Salem, A. Fakhfakh, M. Loulou, P. Lorneau, and N. Masmoudi, "A 2.5V 0.35um CMOS Current Conveyor and High-Frequency High-Q Band-Pass Filter," *Proc. Microelectronics ICM*, pp. 328-333, 2004.
- [16] G. Ferri and N.C. Guernini, *Low-Voltage-Low-Power CMOS Current Conveyors*, Kluwer Academic Publishers, Boston, 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ-นามสกุล	นายวินัย ศิลารวม
ภูมิลำเนาเดิม	ขอนแก่น
อาชีพ	อาจารย์ประจำมหาวิทยาลัย ตั้งแต่ปี พ.ศ. 2539 – ปัจจุบัน
สถานที่ทำงาน	ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร
ประวัติการศึกษา	ระดับปริญญาโท (วิศวกรรมศาสตรมหาบัณฑิต : วศ.ม.) สาขาวิชา วิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2544 ระดับปริญญาตรี (วิศวกรรมศาสตรบัณฑิต : วศ.บ.) สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2536

งานวิจัยที่สนใจ การออกแบบวงจรทางด้านอนาล็อก ระบบควบคุมแบบฝังตัว  
ผลงานที่ได้รับการตีพิมพ์

- [1] Silaruam V., Lorsawatsiri A., Wongtaychatham C. "Novel resistorless mixed-mode PID controller with improved low-frequency performance" *Radioengineering*, vol. 22, no. 3, Sep. 2013. pp. 932-940.
- [2] Silaruam V., Kiranon W., Narksarp W., Wongtaychatham C., Wardkein P. "Electronically tunable current mode PID controller without external resistor" *The 25<sup>th</sup> International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC 2010)*, Pattaya, Thailand, July, 2010. pp. 430-433.
- [3] Silaruam V., Kiranon K., Wongtaychatham C., Wardkein P., Arhittang J. "Electrically tunable lossless and lossy synthetic floating inductors based on CCCIs", *The 25<sup>th</sup> international technical conference on circuits/systems, computers and communications*, Pattaya, Thailand, July 2010, pp.838-841.
- [4] Lorsawatsiri A., Kiranon W., Silaruam V., Sangpisit W., and Wardkein P. "Simple and Accurate Frequency to Voltage Converter", *The 2010 ECTI International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology*, Chiang Mai, Thailand, May 2010, pp.241-244.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้