

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรกำเนิดสัญญาณไซน์โดยใช้วงจรสายพานกระแส
ชนิดมีอัตราขยายกระแส

DESIGN OF THE SINUSOIDAL OSCILLATORS USING CURRENT CONVEYOR
WITH CONTROLLED CURRENT GAIN



T128575

จิระศักดิ์ ชาญวุฒิธรรม

JIRASAK CHANWUTITUM

1พ.
จ 5251
2555

en

เลขหมู่.....
เลขทะเบียน..... 128575
วัน, เดือน, ปี..... 5 พ.ย. 2555

.b. 12552938
.i.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2555

KMITL-2012-EN-D-018-168

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN OF THE SINUSOIDAL OSCILLATORS USING CURRENT CONVEYOR
WITH CONTROLLED CURRENT GAIN



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2012
KMITL-2012-EN-D-018-168

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2012

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรกำเนิดสัญญาณไซน์โดยใช้วงจรสายพานกระแส ชนิดมีอัตราขยายกระแส
นักศึกษา	นายจิระศักดิ์ ชาญวุฒิชัยธรรม
รหัสประจำตัว	52610127
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2555
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. กอบชัย เดชหาญ

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์โดยใช้วงจรสายพานกระแสชนิดมีอัตราขยายกระแสเป็นอุปกรณ์พื้นฐานจำนวนสองวงจร วงจรแรกคือวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โหมดผสม ใช้วงจรสายพานกระแสที่ควบคุมด้วยกระแสหนึ่งวงจร วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อลงกราวด์สองตัว การควบคุมเงื่อนไขและความถี่ของการกำเนิดสัญญาณกระทำได้อย่างอิสระจากกันด้วยกระแสไบแอสของวงจรสายพานกระแส วงจรที่นำเสนอให้สัญญาณกระแสสี่เอาต์พุตและสัญญาณแรงดันสองเอาต์พุตที่มีคุณสมบัติแบบควอดราเจอร์ในวงจรเดียว วงจรที่สองคือวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแส สร้างสัญญาณกระแสเอาต์พุตได้ N เอาต์พุต (เมื่อ N เป็นจำนวนคู่หรือจำนวนคี่) โดยแต่ละเฟสมีมุมต่างเฟสเท่ากันและมีเอาต์พุตอิมพีแดนซ์สูง แต่ละเฟสใช้วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแสหนึ่งวงจรและตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว เงื่อนไขและความถี่ในการกำเนิดสัญญาณสามารถปรับค่าได้อิสระจากกันด้วยกระแสไบแอสของวงจรสายพานกระแส วงจรที่นำเสนอทั้งหมดใช้อุปกรณ์น้อย เหมาะกับการสร้างเป็นวงจรรวมและมีค่าความไวต่ำ การตรวจสอบคุณสมบัติและการทำงานของวงจรใช้วิธีจำลองการทำงานด้วยโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณอาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. กอบชัย เดชหาญ ที่ให้ความกรุณาเปิดโอกาสให้ข้าพเจ้าได้รับการศึกษาในระดับบัณฑิตศึกษาของสถาบันเทคโนโลยีพระจอมเกล้าลาดกระบังแห่งนี้ ทั้งระดับปริญญาโทและปริญญาเอกด้วยดีตลอดมา และขอขอบคุณท่านอาจารย์ ดร. มนตรี คำเงิน รองศาสตราจารย์ สมยศ จุณณะปิยะ และรองศาสตราจารย์ ดร. พิพัฒน์ พรหมมี ที่ให้คำแนะนำและหาแนวทางสำหรับการทำวิจัยมาโดยตลอด จนกระทั่งวิทยานิพนธ์ฉบับนี้ได้สำเร็จ ลุล่วงด้วยดี ขอขอบคุณน้องๆ ในห้องวิจัยทุกคนที่เป็นกำลังใจและให้การสนับสนุนการจัดทำวิทยานิพนธ์ฉบับนี้จนเสร็จสมบูรณ์ คุณค่าและประโยชน์หรือส่วนดีทั้งหลายจากการศึกษาวิจัยในวิทยานิพนธ์ฉบับนี้ ขอมอบให้แต่ครู อาจารย์และผู้มีพระคุณทุกท่าน

สุดท้ายขอขอบคุณ คุณพ่อและคุณแม่ พี่และน้องทุกคน รวมทั้งบุคคลอื่นที่ไม่ได้กล่าวนามในที่นี้ ผู้ซึ่งคอยให้กำลังใจและให้การสนับสนุนด้านการศึกษาอย่างสม่ำเสมอ ขอขอบคุณเพื่อนทุกคนที่อยู่เคียงข้างความสำเร็จในครั้งนี้

จิระศักดิ์ ชาญวุฒิชธรรม

20 กันยายน 2555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.4.3.2 วงจรสายพานกระแสน้ำที่สอง	21
2.4.3.3 วงจรสายพานกระแสน้ำที่สองที่ควบคุมด้วยกระแส	23
2.4.4 วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส	25
2.5 บทสรุป	29
บทที่ 3 งานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์	30
3.1 บทนำ	30
3.2 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII	30
3.2.1 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดย Kumngern และคณะ	31
3.2.2 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดย Maheshwari และ Khan	32
3.3 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII	35
3.3.1 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Abuelma'atti และ Al-Qahtani	35
3.3.2 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Loescharataramdee และคณะ	39
3.3.3 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Prommee และคณะ	40
3.3.4 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Minhaj	42
3.4 บทสรุป	44
บทที่ 4 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์	45
4.1 บทนำ	45
4.2 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดยใช้วงจร CCCII	45
4.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CCCII	48
4.4 การวิเคราะห์หาค่าความไวของวงจร	50
4.5 การจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอ	51
4.6 บทสรุป	56

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษานี้เท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่เสียค่าใช้จ่าย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 5 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟส.....	58
5.1 บทนำ.....	58
5.2 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแส.....	58
5.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CCCII	62
5.4 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่สามารถโปรแกรมได้	63
5.5 การจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอ.....	65
5.6 บทสรุป.....	71
บทที่ 6 บทสรุปและข้อเสนอแนะ	73
6.1 บทสรุปผลการวิจัย	73
6.2 ข้อเสนอแนะจากการวิจัย	76
เอกสารอ้างอิง.....	77
ภาคผนวก.....	84
ภาคผนวก ก แบบจำลองของไปโพลาร์ทรานซิสเตอร์ที่ใช้วิทยานิพนธ์	85
ภาคผนวก ข ผลงานวิจัยที่ได้รับการตีพิมพ์.....	86
ประวัติผู้เขียน	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรรูปที่ 2.4 (ก).....	15
2.2 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรรูปที่ 2.4 (ข).....	16
3.1 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรรูปที่ 3.5 (ข).....	37
3.2 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรรูปที่ 3.6	38
3.3 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรรูปที่ 3.9	43
4.1 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของวงจรรำเนิดสัญญาณไซน์ที่นำเสนอในรูปที่ 4.1	54
5.1 เงื่อนไขและความถี่ในการกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่)	60
5.2 เงื่อนไขและความถี่ในการกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่).....	62
5.3 การโปรแกรมวงจรรำเนิดสัญญาณไซน์แบบ N เฟส โดยใช้สวิตช์	60
5.4 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของวงจรรำเนิดสัญญาณไซน์แบบหลายเฟส กรณี N = 3	67
5.5 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของวงจรรำเนิดสัญญาณไซน์แบบหลายเฟส กรณี N = 4	70
6.1 การเปรียบเทียบคุณสมบัติของวงจรรำเนิดสัญญาณไซน์แบบควอดราเจอร์ โดยใช้วงจรร CCCII ที่นำเสนอกับวงจรรในเอกสารต่างๆ	74
6.2 การเปรียบเทียบคุณสมบัติของวงจรรำเนิดสัญญาณไซน์แบบหลายเฟส โดยใช้วงจรร CCCII ที่นำเสนอกับวงจรรในเอกสารต่างๆ	75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1	บล็อกไดโอดะแกรมของวงจรถูกกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก 7
2.2	บล็อกไดโอดะแกรมแสดงการสังเคราะห์ห้วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์..... 10
2.3	โครงสร้างของวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส..... 12
2.4	บล็อกไดโอดะแกรมแสดงการสังเคราะห์ห้วงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส โดยใช้วงจรถูกอินทิเกรเตอร์แบบสูญเสียเป็นวงจรถูกพื้นฐาน. 13
2.5	วงจรถูกสะท้อนกระแสแบบพื้นฐานที่สร้างจากไปโพลาร์ทรานซิสเตอร์..... 17
2.6	วงจรถูกสะท้อนกระแสแบบพื้นฐานชนิดหลายเอาต์พุต..... 19
2.7	วงจรถูกสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์..... 19
2.8	สัญลักษณ์และวงจรถูกสมมูลทางไฟฟ้าของวงจรถูก CCI. 21
2.9	สัญลักษณ์และวงจรถูกสมมูลทางไฟฟ้าของวงจรถูก CCII..... 22
2.10	สัญลักษณ์และวงจรถูกสมมูลทางไฟฟ้าของวงจรถูก CCCII..... 23
2.11	โครงสร้างของวงจรถูกสายพานกระแสที่ควบคุมด้วยกระแส (CCCII) แบบต่างๆ..... 24
2.12	วงจรถูกสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส..... 24
2.13	ค่าความต้านทานแฝงที่ขั้ว X (R_x) เมื่อปรับกระแสไบแอส I_0 26
2.14	คุณสมบัติการตอบสนองต่อกระแสไฟตรงของวงจรถูก..... 27
2.15	ผลตอบสนองทางความถี่ที่ขั้ว Z และ Z_k เมื่อป้อนสัญญาณเข้าที่ขั้ว Y..... 27
2.16	ผลตอบสนองทางความถี่ที่ขั้ว Z และ Z_k เมื่อป้อนสัญญาณเข้าที่ขั้ว X..... 28
2.17	ผลตอบสนองความถี่ของอินพุตอิมพีแดนซ์ที่ขั้ว Y..... 28
2.18	ผลตอบสนองความถี่ของเอาต์พุตอิมพีแดนซ์ที่ขั้ว Z และขั้ว Z_k 29
3.1	วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Kumngern และคณะ ในปี 2009..... 31
3.2	วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari และ Khan ในปี 2011..... 32
3.3	วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari และ Khan ในปี 2005..... 33
3.4	วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari ในปี 2010..... 34
3.5	วงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่) โดย Abuelma'atti และ Al-Qahtani ในปี 1998..... 36
3.6	วงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่) โดย Abuelma'atti และ Al-Qahtani ในปี 1998..... 37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป (ต่อ)

รูปที่	หน้า
3.7 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Loescharataramdee และคณะ ในปี 2001.....	39
3.8 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Prommee และคณะ ในปี 2009.....	41
3.9 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Minhaj ในปี 2009.....	43
4.1 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่ให้ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส โดยใช้ CCCII เป็นอุปกรณ์แอกทีฟ.....	46
4.2 สัญลักษณ์ของวงจร CCCII กรณีที่ทำงานไม่เป็นไปตามอุดมคติ.....	49
4.3 ผลการจำลองแรงดันเอาต์พุตและกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์ แบบควอดราเจอร์ที่ความถี่ 489 kHz.....	52
4.4 ผลการจำลองสเปกตรัมความถี่ของสัญญาณแรงดันเอาต์พุตและสัญญาณกระแสเอาต์พุต ที่ความถี่ 489 kHz.....	53
4.5 ผลการจำลองคุณสมบัติทางเฟสแบบควอดราเจอร์ของสัญญาณในรูปที่ 4.3.....	54
4.6 ความถี่ในการกำเนิดสัญญาณเมื่อปรับค่ากระแสไบแอส I_{O2}	55
4.7 ค่าความผิดพลาดรวมทางฮาร์มอนิกส์ของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุต.....	55
4.8 ค่าความผิดพลาดทางเฟสของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุต.....	56
5.1 วงจรอินทิเกรเตอร์แบบสูญเสียสำหรับสร้างวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส.....	60
5.2 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่) โดยใช้ CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ.....	60
5.3 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่) โดยใช้ CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ.....	61
5.4 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส ที่สามารถโปรแกรมได้.....	64
5.5 แหล่งจ่ายกระแสไบแอสสำหรับวงจรกำเนิดสัญญาณไซน์แบบ N เฟส.....	64
5.6 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบสามเฟส.....	66
5.7 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบหกเฟส.....	66
5.8 ผลการจำลองสเปกตรัมความถี่ของสัญญาณกระแสเอาต์พุตแบบสามเฟส.....	67
5.9 ความถี่ในการกำเนิดสัญญาณเมื่อทำการปรับค่ากระแสไบแอส I_0 กรณีที่ $N = 3$	68
5.10 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบสี่เฟส.....	68
5.11 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบแปดเฟส.....	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป (ต่อ)

5.12 ความถี่ในการกำเนิดสัญญาณเมื่อทำการปรับค่ากระแสไบแอส I_0 กรณีที่ $N=4$ 71



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกำเนิดสัญญาณไซน์ (Sinusoidal oscillator) เป็นส่วนหนึ่งในวงจรรอิเล็กทรอนิกส์ที่มีบทบาทสำคัญเป็นอย่างมาก เนื่องจากสามารถประยุกต์ใช้งานได้อย่างกว้างขวางทั้งในระบบสื่อสาร โทรคมนาคม ระบบประมวลผลสัญญาณ ระบบควบคุมและเครื่องมือวัด [1]–[2] วงจรกำเนิดสัญญาณไซน์อาจจำแนกตามลักษณะของสัญญาณเอาต์พุตได้สามชนิดดังนี้ [3] ชนิดแรกเป็นวงจรกำเนิดสัญญาณรูปคลื่นไซน์เพียงหนึ่งเอาต์พุตโดยมีขนาดของสัญญาณคงที่ ซึ่งวงจรกำเนิดสัญญาณแบบนี้มักจะนำไปใช้งานเป็นสัญญาณอ้างอิงให้กับอุปกรณ์อื่นๆ ชนิดที่สองเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ (Quadrature sinusoidal oscillator) ให้กำเนิดสัญญาณรูปคลื่นไซน์สองสัญญาณที่มีขนาดเท่ากันแต่มีเฟสต่างกัน 90° วงจรชนิดนี้นิยมนำไปสร้างเป็นสัญญาณคลื่นพาหะในระบบโทรคมนาคม เป็นวงจรกำเนิดสัญญาณเวกเตอร์หรือเลือกย่านการทำงานของโวลต์มิเตอร์ในระบบเครื่องมือวัด และชนิดที่สามเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส (Multiphase sinusoidal oscillator) ซึ่งวงจรถูกำเนิดสัญญาณรูปคลื่นไซน์หลายสัญญาณที่มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน วงจรชนิดนี้ส่วนใหญ่ถูกนำไปสร้างเป็นสัญญาณคลื่นพาหะในการมอดูเลตแบบเฟสชิฟต์คีย์อิง (Phase shift keying) เป็นสัญญาณควบคุมในระบบมัลติเพล็กซ์ (Multiplex) และใช้ในระบบการดีเทกต์สัญญาณเอเอ็ม [4]–[5] เป็นต้น

โดยที่ผ่านมามีการนำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ซึ่งใช้อุปกรณ์แอกทีฟที่แตกต่างกันไว้มากมาย เช่น ใช้วงจรสายพานกระแสยุคที่สอง (CCII) [6]–[8] วงจร CDBA (Current differencing buffered amplifier) [9]–[10] วงจร OTA (Operational transconductance amplifier) [11]–[13] และวงจร CDTA (Current differencing transconductance amplifier) [14]–[16] วงจรที่กล่าวมาส่วนใหญ่ใช้อุปกรณ์พาสซีฟและอุปกรณ์แอกทีฟจำนวนมาก และบางวงจรมิสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ สำหรับวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสได้ถูกพัฒนาอย่างต่อเนื่องดังจะเห็นได้จากงานวิจัยในเอกสาร [17]–[32] ซึ่งใช้วิธีการออกแบบที่แตกต่างกัน เช่น วิธีการของ Kaplan และ Bachar [17] วิธีการของ Rahman และ Haque [18] หรือวิธีการของ Mikheal และ Tu [19] ทั้งสามวิธีเป็นเทคนิคในการออกแบบวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในยุคแรกๆ แต่วิธีการดังกล่าวไม่ได้แพร่หลาย เนื่องจากวงจรมีโครงสร้างที่ยุ่งยากซับซ้อน รวมทั้งใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก วิธีการสร้างวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่ง่ายกว่า และลดความซับซ้อนของวงจรถูกนำเสนอใน [20]–[32] วงจรเหล่านี้ใช้หลักเกณฑ์ของบาร์คฮาวเช่น

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ วรทสว. หรือบริษัท วิศวกรเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Barkhausen's criterion) เป็นตัวกำหนดเงื่อนไขในการกำเนิดสัญญาณ อย่างไรก็ตามวงจรใน [20]–[28] ใช้อุปกรณ์พาสซีฟจำนวนมากและทำงานได้เฉพาะในโหมดแรงดันเท่านั้น ถึงแม้ว่าวงจรใน [29]–[32] จะทำงานในโหมดกระแส แต่วงจรยังมีข้อด้อย คือใช้วงจรขยายสัญญาณในส่วนของวงจรป้อนกลับ [29]–[31] และวงจรใน [32] ใช้ตัวเก็บประจุแบบลอยตัวทำให้ไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม เป็นที่ทราบกันดีว่าวงจรที่ทำงานในโหมดกระแสมีข้อเด่นหลายประการ เช่น มีช่วงปฏิบัติการที่กว้าง มีการตอบสนองความถี่สูงได้ดี มีความเป็นเชิงเส้นสูง มีอัตราการใช้พลังงานต่ำ และวงจรมีขนาดเล็กกว่าเมื่อเทียบกับวงจรประเภทเดียวกันที่ทำงานในโหมดแรงดัน [33]–[34] ดังนั้นจึงมีการพัฒนาวงจรประมวลผลสัญญาณแอนะล็อกแบบต่างๆ ในโหมดกระแสเป็นจำนวนมาก และวงจร CCCII ก็เป็นอุปกรณ์แอกทีฟที่ทำงานในโหมดกระแสวงจรหนึ่งที่ได้รับการนิยมนำไปประยุกต์ใช้งาน เป็นฟังก์ชันต่างๆ อย่างหลากหลาย [35]–[62] จากการสำรวจงานวิจัยที่เกี่ยวข้องกับการออกแบบ วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟใน [53]–[58] พบว่าวงจรส่วนใหญ่ทำงานในโหมดกระแสและถูกออกแบบโดยใช้โครงสร้างที่แตกต่างกัน สำหรับ วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟพบใน [59]–[62] อย่างไรก็ตามบางวงจรที่กล่าวมาข้างต้นยังมีข้อด้อย เช่น ใช้อุปกรณ์พาสซีฟและอุปกรณ์แอกทีฟจำนวนมาก ใช้ตัวต้านทานภายนอก บางวงจรไม่สามารถปรับความถี่และเงื่อนไขของการกำเนิดสัญญาณ ด้วยวิธีการทางอิเล็กทรอนิกส์ได้ เป็นต้น

จากเหตุผลที่ได้กล่าวมาข้างต้นในวิทยานิพนธ์ฉบับนี้จึงมีแนวคิดที่จะออกแบบวงจรกำเนิดสัญญาณไซน์สองวงจร วงจรแรกเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่สามารถทำงานได้ทั้ง โหมดแรงดันและโหมดกระแส กล่าวคือ วงจรสามารถสร้างสัญญาณเอาต์พุตรูปคลื่นไซน์ได้ทั้งแบบ แรงดันและแบบกระแส วงจรที่สองเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่ทำงานในโหมด กระแส โดยทั้งสองวงจรมีโครงสร้างที่ง่าย ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟร่วมกับอุปกรณ์พาสซีฟ แบบต่อกราวด์ทำให้วงจรมีความเหมาะสมในการนำไปสร้างเป็นวงจรรวม สามารถปรับเงื่อนไขและ ค่าความถี่ในการกำเนิดสัญญาณได้โดยไม่มีผลกระทบต่อกัน นอกจากนี้ความถี่ในการกำเนิดสัญญาณยัง ควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบแอสจากภายนอก

1.2 วัตถุประสงค์ของงานวิจัย

วิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์เพื่อศึกษาวิจัยและนำเสนอการออกแบบวงจรกำเนิด สัญญาณไซน์จำนวนสองวงจร โดยวงจรแรกเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และวงจร ที่สองเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส โดยใช้วงจรสายพานกระแสที่ควบคุมด้วยกระแส ชนิดมีอัตราขยายกระแส (Current-controlled current conveyor with controlled current gain) หรือ เรียกว่าวงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ ซึ่งมุ่งเน้นให้วงจรมี เองสารนี้เป็นเอกสารทูลงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างที่ไม่ซับซ้อนและมีวิธีการสังเคราะห์ที่เรียบง่าย ลดจำนวนอุปกรณ์แอกทีฟและพาสซีฟ ให้น้อยกว่าวงจรที่ได้มีการนำเสนอมาก่อนหน้านี้ มีความสะดวกในการควบคุมเงื่อนไขและความถี่ในการกำเนิดสัญญาณ สามารถประยุกต์ใช้งานได้ง่าย และวงจรที่ออกแบบเหมาะสำหรับการนำไปสร้างเป็นวงจรรวม

1.3 การพัฒนาในงานวิจัย

วงจรกิจกำเนิดสัญญาณไซน์ทั้งสองวงจรในวิทยานิพนธ์ฉบับนี้ใช้วงจรอินทิเกรเตอร์แบบสูญเสีย (Lossy integrator) เป็นโครงสร้างหลักในการออกแบบ และใช้เทคนิคการป้อนกลับแบบบวกตามหลักเกณฑ์ของบาร์คฮาวเช่น ทำให้วงจรมีโครงสร้างที่ง่าย ไม่ซับซ้อน ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนน้อย วงจรที่นำเสนอนี้มีจุดเด่น คือสามารถประยุกต์ใช้งานได้หลากหลาย ใช้อุปกรณ์พาสซีฟเฉพาะตัวเก็บประจุแบบต่อกราวด์ เหมาะกับการสร้างเป็นวงจรรวม วงจรถูกออกแบบให้ปรับความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบแอสจากภายนอก เงื่อนไขและความถี่ในการกำเนิดสัญญาณสามารถปรับค่าได้อย่างอิสระโดยไม่มีผลกระทบต่อกัน และค่าความไวของ ความถี่ต่อการแปรค่าอุปกรณ์แอกทีฟและพาสซีฟของวงจรมีค่าต่ำ การตรวจสอบคุณสมบัติและการทำงานของวงจรที่นำเสนอใช้วิธีจำลองการทำงานด้วยโปรแกรม PSpice ซึ่งพบว่ามีคุณสมบัติคล่องกับหลักการที่นำเสนอเป็นอย่างดี

1.4 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบวงจรกิจกำเนิดสัญญาณไซน์จำนวนสองวงจร โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟหลักในการสังเคราะห์วงจร ซึ่งมีขอบเขตของวิทยานิพนธ์ดังนี้

1.4.1 นำเสนอวงจรกิจกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ [63] วงจรประกอบด้วย CCCII หนึ่งวงจร CCCII ชนิดมีอัตราขยายกระแสอีกหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรสามารถสร้างสัญญาณรูปคลื่นไซน์ที่มีเฟสต่างกัน 90° ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส ความถี่ในการกำเนิดสัญญาณปรับค่าได้อย่างอิสระด้วยวิธีการทางอิเล็กทรอนิกส์ โดยไม่มีผลกระทบต่อเงื่อนไขของการกำเนิดสัญญาณ

1.4.2 นำเสนอวงจรกิจกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ [64] ในแต่ละเฟสของวงจรประกอบด้วย CCCII ชนิดมีอัตราขยายกระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว วงจรสามารถสร้างสัญญาณกระแสรูปคลื่นไซน์ที่มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน เงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรปรับค่าได้อย่างอิสระด้วยวิธีการทางอิเล็กทรอนิกส์โดยไม่ส่งผลกระทบต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4.3 การตรวจสอบคุณสมบัติทางทฤษฎีและการทำงานของวงจรถ้าเนตสัญญาณไซน์ที่นำเสนอทั้งสองวงจรจะใช้วิธีจำลองการทำงานด้วยโปรแกรม PSpice

1.5 รายละเอียดของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาออกเป็น 6 บท ในแต่ละบทมีเนื้อหาโดยสังเขป ดังต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของงานวิจัย การพัฒนาในงานวิจัย ขอบเขตในการทำวิทยานิพนธ์ และรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงหลักการพื้นฐานของวงจรถ้าเนตสัญญาณ การสังเคราะห์วงจรถ้าเนตสัญญาณไซน์แบบควอดราเจอร์ การสังเคราะห์วงจรถ้าเนตสัญญาณไซน์แบบหลายเฟส และหลักการทํางานเบื้องต้นของวงจรต่างๆ ที่ใช้ในวิทยานิพนธ์ เช่น วงจรสะท้อนกระแส วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ วงจรสายพานกระแสแบบต่างๆ และวงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส

บทที่ 3 กล่าวถึงงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์ โดยเป็นการศึกษาถึงข้อดี ข้อด้อย รวมถึงหลักการออกแบบวงจรถ้าเนตสัญญาณไซน์แบบควอดราเจอร์ และวงจรถ้าเนตสัญญาณไซน์แบบหลายเฟสที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ ซึ่งงานวิจัยเหล่านี้ได้นำเสนอไว้แล้วในเอกสารต่างๆ

บทที่ 4 กล่าวถึงการออกแบบวงจรถ้าเนตสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII และวงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ รวมทั้งวิเคราะห์ผลของความไม่เป็นไปตามอุดมคติและค่าความไวของวงจร และยืนยันคุณสมบัติของวงจรที่นำเสนอด้วยการจำลองการทำงานโดยใช้โปรแกรม PSpice

บทที่ 5 กล่าวถึงการออกแบบวงจรถ้าเนตสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ การวิเคราะห์ผลของความไม่เป็นไปตามอุดมคติของวงจร รวมทั้งประยุกต์ใช้งานวงจรที่นำเสนอเป็นวงจรถ้าเนตสัญญาณไซน์แบบหลายเฟสที่สามารถโปรแกรมได้ และยืนยันคุณสมบัติของวงจรด้วยการจำลองการทำงานโดยใช้โปรแกรม PSpice

บทที่ 6 กล่าวถึงบทสรุปและข้อเสนอแนะ ซึ่งประกอบด้วย การสรุปผลการวิจัยที่ได้นำเสนอไว้ในวิทยานิพนธ์ และข้อเสนอแนะจากการวิจัยเพื่อเป็นแนวทางสำหรับการพัฒนาต่อไป

ในส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งประกอบด้วย 2 ส่วน ดังนี้

ภาคผนวก ก แบบจำลองของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์

ภาคผนวก ข ผลงานวิจัยที่ได้รับการตีพิมพ์

บทที่ 2

หลักการของวงจรกำเนิดสัญญาณ และวงจรที่ใช้ในวิทยานิพนธ์

2.1 บทนำ

เนื่องจากวิทยานิพนธ์นี้มีจุดมุ่งหมายในการศึกษาค้นคว้า วิจัย และพัฒนาการออกแบบวงจรกำเนิดสัญญาณไซน์โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทิฟ ดังนั้นในบทนี้จึงได้กล่าวถึงหลักการต่างๆ ที่เกี่ยวข้องและได้นำมาใช้ออกแบบวงจรกำเนิดสัญญาณ ซึ่งเนื้อหาประกอบด้วยส่วนสำคัญสามส่วน คือ ส่วนแรกเป็นหลักการพื้นฐานของวงจรกำเนิดสัญญาณ ได้แก่ ส่วนประกอบของวงจร เงื่อนไขในการกำเนิดสัญญาณ และหลักการทางเบื้องต้นของวงจรกำเนิดสัญญาณ ส่วนที่สองเป็นหลักการสังเคราะห์วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์และแบบหลายเฟส ในส่วนสุดท้ายเป็นวงจรที่ใช้ในวิทยานิพนธ์ฉบับนี้ ได้แก่ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ วงจรสายพานกระแสแบบต่างๆ และวงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส โดยรายละเอียดของเนื้อหาในแต่ละส่วนมีดังต่อไปนี้

2.2 หลักการพื้นฐานของวงจรกำเนิดสัญญาณ

วงจรกำเนิดสัญญาณเป็นวงจรที่ทำหน้าที่ผลิตสัญญาณไฟฟ้าที่มีการเปลี่ยนแปลงตามเวลา ซึ่งสัญญาณที่ถูกสร้างขึ้นมาจะมีลักษณะเป็นรูปคลื่นซ้ำๆ กัน โดยไม่จำเป็นต้องมีการป้อนสัญญาณอินพุตจากภายนอก วงจรเหล่านี้มีหลายชนิดและมีโครงสร้างที่แตกต่างกันในการกำเนิดสัญญาณ บางวงจรให้กำเนิดสัญญาณไซน์ (Sinusoidal) บางวงจรให้กำเนิดสัญญาณที่ไม่ใช่สัญญาณไซน์ (Non-sinusoidal) เช่น สัญญาณพัลส์ สัญญาณสามเหลี่ยม และสัญญาณฟันเลื่อย เป็นต้น ซึ่งสัญญาณเหล่านี้ถูกประยุกต์ใช้งานเป็นสัญญาณอ้างอิง หรือสัญญาณควบคุม ตัวอย่างเช่น วงจรกำเนิดสัญญาณพัลส์โดยทั่วไปทำหน้าที่ผลิตสัญญาณนาฬิกาอ้างอิงในระบบดิจิทัล วงจรกำเนิดสัญญาณแบบฟันเลื่อยพบในการกวาดสัญญาณทางแวนอนของออสซิลโลสโคปและทดสอบสัญญาณทรานส์ วงจรกำเนิดสัญญาณไซน์นับว่าเป็นวงจรที่มีการประยุกต์ใช้งานได้อย่างหลากหลาย ตัวอย่างเช่น ในอุปกรณ์อิเล็กทรอนิกส์ที่ใช้งานตามบ้านเรือน (เช่น วิทยุ โทรทัศน์ ฯลฯ) ในอุปกรณ์เครื่องมือวัด (เช่น เครื่องวิเคราะห์โครงข่าย (Network analyzer) และเครื่องกำเนิดสัญญาณ (Signal generator)) ในระบบการสื่อสารโทรคมนาคม (เช่น สัญญาณคลื่นพาห์ (Carrier signal)) และในอุปกรณ์ทางการแพทย์ (เช่น เครื่องกระตุ้นกล้ามเนื้อ เครื่องทำลายเซลล์มะเร็ง (RF ablation)) เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

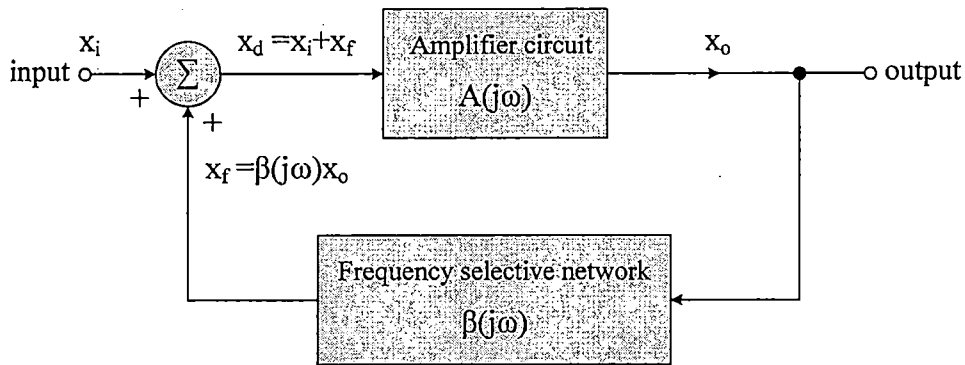
วงจรกำเนิดสัญญาณไซน์ที่เป็นที่รู้จักมีอยู่หลายชนิดด้วยกัน เช่น วงจรกำเนิดสัญญาณแบบเวนบริดจ์ (Wien-bridge oscillator) วงจรกำเนิดสัญญาณแบบเลื่อนเฟส (Phase-shift oscillator) วงจรกำเนิดสัญญาณแบบควอดราเจอร์ (Quadrature oscillator) วงจรกำเนิดสัญญาณแบบโคลพิตส์ (Colpitts oscillator) วงจรกำเนิดสัญญาณแบบฮาร์ทลีย์ (Hartley oscillator) และวงจรกำเนิดสัญญาณแบบคริสตัล (Crystal oscillator) เป็นต้น สำหรับเนื้อหาในส่วนต่อไปนี้จะกล่าวถึงหลักการป้อนกลับแบบบวกเพื่อใช้ในการออกแบบวงจรกำเนิดสัญญาณ และหลักการทำงานของวงจรกำเนิดสัญญาณโดยจะแบ่งเนื้อหาออกเป็นหัวข้อย่อยๆ ดังนี้

2.2.1 ส่วนประกอบของวงจรกำเนิดสัญญาณ

ส่วนประกอบพื้นฐานของวงจรกำเนิดสัญญาณที่ใช้หลักการป้อนกลับแบบบวกประกอบด้วย วงจรขยาย (Amplifier circuit) วงจรจำกัดขนาด (Amplitude limiting component) โครงข่ายเลือกความถี่ (Frequency selection network) และวงจรป้อนกลับแบบบวก (Positive feedback circuit) โดยปกติแล้ววงจรขยายจะทำหน้าที่สองอย่างพร้อมกัน คือขยายสัญญาณที่สูญเสียไปในวงจรกำเนิดสัญญาณเพื่อให้ได้การกำเนิดสัญญาณไว้ได้ และทำหน้าที่เป็นวงจรถูกจำกัดขนาดสัญญาณไปในตัว ในส่วนของวงจรเลือกความถี่นอกจากจะทำหน้าที่เป็นวงจรถูกจำกัดความถี่แล้วมักจะทำหน้าที่เป็นวงจรป้อนกลับไปด้วย [65] โดยสัญญาณจากเอาต์พุตของวงจรกำเนิดสัญญาณที่ป้อนกลับไปสู่ด้านอินพุตจะต้องมีเฟสตรงกับสัญญาณด้านอินพุต ทั้งนี้เพื่อทำให้เกิดการเสริมสัญญาณกันขึ้นและเป็นผลให้สัญญาณคงตัวอยู่ได้

2.2.2 เงื่อนไขในการกำเนิดสัญญาณ

บล็อกไดอะแกรมพื้นฐานของวงจรกำเนิดสัญญาณที่อาศัยหลักการป้อนกลับแบบบวกแสดงดังรูปที่ 2.1 อัตราขยาย (gain) ของวงจรขยายมีค่าเป็น $A(j\omega)$ และอัตราขยายของโครงข่ายเลือกความถี่จะแทนด้วยฟังก์ชันถ่ายโอน $\beta(j\omega)$ ซึ่งค่า $A(j\omega)$ ของวงจรขยาย เรียกว่าอัตราขยายลูปเปิด (Open-loop gain) เนื่องจากเป็นอัตราขยายระหว่างเอาต์พุต x_o กับอินพุต x_i เมื่อ $x_f = 0$ (ส่วนที่ผ่าน $\beta(j\omega)$ ไม่ได้ต่อกลับไปอินพุต)



รูปที่ 2.1 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก

โดยทั่วไปอัตราขยายของวงจรรขยายจะเป็นจำนวนเชิงซ้อน อย่างไรก็ตามวงจรกำเนิดสัญญาณโดยส่วนใหญ่เมื่อเกิดการกำเนิดสัญญาณขึ้นแล้ว วงจรรขยายจะทำงานในช่วงกลางของแถบความถี่ ดังนั้น $A(j\omega)$ จะเป็นค่าคงที่ค่าใดค่าหนึ่ง (จำนวนจริง) ซึ่งสามารถแทนด้วย $A(j\omega) = A_0$ สำหรับสัญญาณป้อนกลับจะเป็นการป้อนกลับแบบลบ หรือการป้อนกลับแบบบวก ขึ้นอยู่กับเฟสของสัญญาณ x_f ถ้าสัญญาณที่ป้อนกลับมีเฟสตรงข้ามกับสัญญาณด้านอินพุตจะเรียกว่า การป้อนกลับแบบลบ (Negative feedback) และในกรณีสัญญาณที่ป้อนกลับมีเฟสตรงกับสัญญาณด้านอินพุตจะเรียกว่า การป้อนกลับแบบบวก (Positive feedback) ซึ่งเฟสของสัญญาณ x_f จะถูกกำหนดโดยวงจรรเลือกความถี่ ดังนั้นถ้าหากอัตราของวงจรรขยาย $A(j\omega) = A_0$ และ A_0 มีค่าเป็นค่าบวกแล้วเฟสของสัญญาณที่เลื่อนผ่านวงจรรขยายจะมีมุมเฟสเท่ากับ 0° ดังนั้นในการป้อนกลับแบบบวกเฟสของสัญญาณที่ผ่าน $\beta(j\omega)$ ก็ควรจะมามีเฟสเท่ากับ 0° (หรือ $n360^\circ$ โดยที่ n เป็นจำนวนเต็ม) ในลักษณะเช่นเดียวกันถ้า A_0 มีค่าลบแล้วเฟสของสัญญาณที่เลื่อนผ่านวงจรรขยายจะมีมุมเฟสเป็น $\pm 180^\circ$ ดังนั้นในป้อนกลับแบบบวกเฟสของสัญญาณที่ผ่าน $\beta(j\omega)$ ก็ควรจะมามีเฟสเป็น $\pm 180^\circ$ หรือ $\pm n360^\circ$ หรือกล่าวได้ว่า สำหรับการป้อนกลับแบบบวกผลรวมของเฟสที่เลื่อนในลูปปิด (Closed loop) จะต้องมีค่าเป็น 0° หรือ 360° [65]

จากการพิจารณาบล็อกไดอะแกรมในรูปที่ 2.1 เขียนความสัมพันธ์ได้ดังนี้

$$x_o = A(j\omega)x_d \quad (2.1)$$

$$x_f = \beta(j\omega)x_o \quad (2.2)$$

และ

$$x_d = x_i + x_f \quad (2.3)$$

จากสมการที่ (2.1) ถึง (2.3) จะได้อัตราขยายลูปปิด (Closed-loop gain) $A_f(j\omega)$ มีค่าดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_f(j\omega) = \frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)\beta(j\omega)} \quad (2.4)$$

โดยจะเรียก $A(j\omega)\beta(j\omega)$ ในสมการที่ (2.4) ว่าอัตราขยายลูปหรือลูปเกน (loop gain)

เป็นที่ทราบกันอยู่แล้วว่าวงจรกำเนิดสัญญาณเป็นวงจรสร้างสัญญาณทางด้านเอาต์พุตได้โดยไม่ต้องป้อนสัญญาณด้านอินพุต นั้นหมายความว่า x_i ในสมการที่ (2.4) ต้องมีค่าเท่ากับศูนย์ ($x_i = 0$) ส่งผลให้ $A_f(j\omega)$ มีค่าเป็นอนันต์ ซึ่งเงื่อนไขดังกล่าวเป็นจริงได้ก็ต่อเมื่อพจน์ส่วนของสมการที่ (2.4) มีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega)\beta(j\omega) = 0$$

หรือ
$$A(j\omega)\beta(j\omega) = 1 \quad (2.5)$$

จากสมการที่ (2.5) ถ้าเงื่อนไขนี้เกิดขึ้นจริง ณ ตำแหน่งความถี่ค่าหนึ่ง ก็แสดงว่าวงจรจะให้กำเนิดสัญญาณที่ความถี่นั้นออกมา ความสัมพันธ์ดังกล่าวนี้เรียกว่า เกณฑ์ของบาร์คฮาวเซน (Barkhausen's criterion) ซึ่งสรุปได้ว่า การกำเนิดสัญญาณของวงจรจะเกิดขึ้นอย่างต่อเนื่องก็ต่อเมื่ออัตราขยายลูปมีค่าเท่ากับหนึ่ง จากสมการที่ (2.5) เขียนความสัมพันธ์ในรูปเชิงขั้ว (Polar form) ได้ดังนี้

$$A(j\omega)\beta(j\omega) = |A(j\omega)\beta(j\omega)| \angle A(j\omega)\beta(j\omega) = 1 \quad (2.6)$$

จากสมการที่ (2.6) สามารถแยกสมการออกมาพิจารณาได้เป็นสองส่วน คือค่าขนาดของอัตราขยายลูปและมุมเฟสของอัตราขยายลูปซึ่งมีค่าเป็น

$$|A(j\omega)\beta(j\omega)| = 1 \quad (2.7)$$

$$\angle A(j\omega)\beta(j\omega) = \pm n360^\circ \quad (2.8)$$

เมื่อ $n = 0, 1, 2, \dots$ จากสมการที่ (2.8) แสดงให้เห็นว่าสัญญาณจะเคลื่อนไปในลูปปิดด้วยค่ามุมเฟสเท่ากับ 0° หรือ $n360^\circ$ และเนื่องจาก $A(j\omega) = A_o$ เป็นค่าคงที่ ดังนั้นค่ามุมเฟสของ $\angle A_o\beta(j\omega)$ เป็นค่ามุมเฟสของ $\beta(j\omega)$ เท่านั้น

จากเกณฑ์ของบาร์คฮาวเซนที่กล่าวข้างต้นนี้ จะใช้สมการที่ (2.7) และ (2.8) เพื่อหาเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรกำเนิดสัญญาณ อย่างไรก็ตามเกณฑ์ของบาร์คฮาวเซนแสดงแค่เพียงว่าความถี่ของสัญญาณเอาต์พุตมีมุมเฟสเท่ากับ $n360^\circ$ แต่ไม่สามารถกำหนดขนาดของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเอาต์พุตที่เกิดขึ้นได้ ดังนั้นในการควบคุมขนาดของสัญญาณเอาต์พุตอาจต้องเพิ่มวงจรเข้าไปควบคุมระดับสัญญาณ หรือใช้หลักการจำกัดขนาดของสัญญาณด้วยอุปกรณ์ภายในวงจรเองเพื่อรักษาขนาดของสัญญาณให้คงที่

2.2.3 หลักการทำงานของวงจรถ้าเนิดสัญญาณ

การทำงานของวงจรถ้าเนิดสัญญาณโดยทั่วไป แบ่งออกเป็น 3 สภาวะ ดังนี้

1. สภาวะเริ่มต้นการทำงานของวงจร (First turn on)

สภาวะเริ่มต้นการทำงานของวงจรเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งเป็นการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้กับวงจรอย่างทันทีทันใด เป็นผลให้เกิดสภาวะเปลี่ยนย้าย (Transition) ขึ้น ทำให้มีสเปกตรัมของสัญญาณเกิดการกระจายขึ้นอย่างมากมาย อย่างไรก็ตามเนื่องจากวงจรถ้าเนิดสัญญาณนั้นมีวงจรเลือกความถี่อยู่ภายใน ดังนั้นจึงมีเพียงความถี่เดียวเท่านั้นที่จะถูกเลือกให้ป้อนกลับไปโดยวงจรป้อนกลับ และเกิดเป็นความถี่ของสัญญาณปรากฏขึ้นที่ด้านเอาต์พุตของวงจรถ้าเนิดสัญญาณ

2. สภาวะการสร้างสัญญาณ (Signal build up)

เมื่อความถี่ของสัญญาณที่เกิดขึ้นถูกกำหนดความถี่โดยวงจรเลือกความถี่หรือวงจรกรองความถี่แล้ว สัญญาณด้านเอาต์พุตจะถูกป้อนกลับไปยังด้านอินพุตของวงจร ซึ่งสัญญาณจะถูกจัดให้มีเฟสตรงกันโดยวงจรป้อนกลับเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากยิ่งขึ้น

3. สภาวะรักษาการสร้างสัญญาณ (Sustained oscillation)

ในการรักษาการกำเนิดสัญญาณให้คงอยู่ได้นั้นจะเป็นไปตามเงื่อนไขของบาร์คฮาวเซ่น คือผลคูณของค่าอัตราขยายของวงจรขยายและวงจรถ้าเนิดจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัตินั้นค่าอัตราขยายรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสภาวะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการลดทอนสัญญาณที่อาจจะเกิดขึ้นได้ในวงจร และจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากขึ้น นำมาเป็นตัวรักษาลูปเกนให้เท่ากับหนึ่งเพื่อจำกัดขนาดสัญญาณที่ได้ออกมา

2.2.4 ลักษณะของวงจรถ้าเนิดสัญญาณที่มีประสิทธิภาพ

วงจรถ้าเนิดสัญญาณที่มีประสิทธิภาพที่ดีต้องมีคุณลักษณะต่างๆ ดังต่อไปนี้

1. มีความผิดเพี้ยนของรูปคลื่นต่ำ (Low distortion) ลักษณะความผิดเพี้ยนมีด้วยกันหลายประการ เช่น ถ้าเป็นสัญญาณรูปไซน์จะเรียกว่า ความผิดเพี้ยนทางฮาร์โมนิกส์ (Harmonic distortion) คือสัญญาณจะผิดเพี้ยนไม่เหมือนรูปคลื่นไซน์ มักจะบิดเบี้ยวหรือผิดรูป สาเหตุอาจเกิดขึ้นได้จากความ

ไม่เป็นเชิงเส้นของวงจรรขยาย ค่าตัวเก็บประจุ หรือค่าความเหนี่ยวนำ ที่มีค่าผิดพลาดหรือผิดค่าสาเหตุเหล่านี้ล้วนแต่มีผลทำให้สัญญาณเกิดความผิดเพี้ยน

2. ความมีเสถียรภาพทางความถี่ (Frequency stability) ในการใช้งานวงจรถูกกำเนิดสัญญาณร่วมกับวงจรอื่นๆ จำเป็นที่ต้องมีความถี่ของสัญญาณคงที่ องค์ประกอบที่มีผลต่อการทำให้ความถี่ของสัญญาณมีความคลาดเคลื่อน เช่น การเปลี่ยนแปลงแรงดันของแหล่งจ่าย โหลดของวงจรมีการเปลี่ยนแปลง และคุณภาพของตัวอุปกรณ์เองก็มีผลต่อการเปลี่ยนแปลงของความถี่

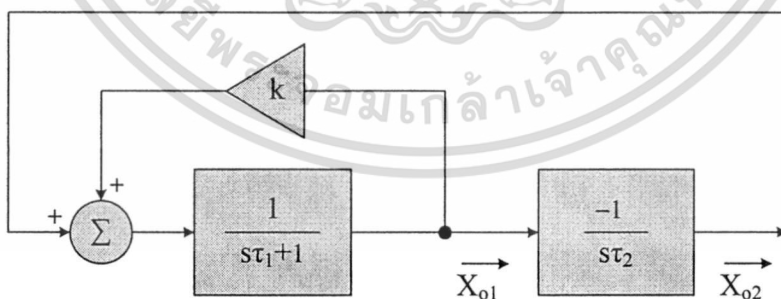
3. ความมีเสถียรภาพทางขนาดของสัญญาณ (Amplitude stability) คือขนาดหรือขนาดของสัญญาณจะต้องมีค่าคงที่ โดยการออกแบบวงจรให้มีอัตราขยายคงที่

2.3 หลักการสังเคราะห์ห้วงจรกำเนิดสัญญาณไซน์

ในหัวข้อนี้เป็นการนำเสนอวิธีการสังเคราะห์ห้วงจรกำเนิดสัญญาณไซน์ โดยแบ่งเป็นวงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส ซึ่งมีรายละเอียดดังต่อไปนี้

2.3.1 การสังเคราะห์ห้วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์

หลักการพื้นฐานในการสังเคราะห์ห้วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อธิบายได้ด้วยบล็อกไดอะแกรมดังรูปที่ 2.2 ซึ่งประกอบด้วยวงจรรอนทิเกรเตอร์แบบสูญเสีย (Lossy Integrator) และวงจรรอนทิเกรเตอร์แบบไม่สูญเสียชนิดกลับเฟส (Inverting Lossless Integrator) ต่อкаскетกันเป็นรูป โดยเขียนสมการลักษณะเฉพาะของวงจรได้ดังต่อไปนี้



รูปที่ 2.2 บล็อกไดอะแกรมแสดงการสังเคราะห์ห้วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์

$$s^2 + s\left(\frac{1-k}{\tau_1}\right) + \frac{1}{\tau_1\tau_2} = 0 \quad (2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $s = j\omega$ k คืออัตราขยายคงที่ของวงจรรีโตนีเกรเตอร์แบบสูญเสีย τ_1 คือค่าคงที่ทางเวลา (Time constant) ของวงจรรีโตนีเกรเตอร์แบบสูญเสีย และ τ_2 คือค่าคงที่ทางเวลาของวงจรรีโตนีเกรเตอร์แบบไม่สูญเสีย จากสมการที่ (2.9) เงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรมีค่าเท่ากับ

$$k = 1 \quad (2.10)$$

และ

$$\omega_o = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.11)$$

สมการที่ (2.10) และ (2.11) จะเห็นได้ว่าเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรมีค่าเท่ากับค่าคงที่ทางเวลาของวงจรรีโตนีเกรเตอร์แบบสูญเสีย โดยเงื่อนไขการกำเนิดสัญญาณควบคุมได้โดยการปรับค่า k ในขณะที่ความถี่ควบคุมด้วยการปรับค่า τ_1 หรือ τ_2

จากรูปที่ 2.2 ตัวแปร X_{o1} และ X_{o2} สามารถใช้แทนแรงดันหรือกระแสของอินพุตและเอาต์พุตของวงจรรีโตนีเกรเตอร์แบบไม่สูญเสีย ความสัมพันธ์ของตัวแปรทั้งสองสามารถเขียนได้ดังต่อไปนี้

$$\frac{X_{o2}(s)}{X_{o1}(s)} = -\frac{1}{s\tau_1} \quad (2.12)$$

หรือ

$$\frac{X_{o2}(j\omega_o)}{X_{o1}(j\omega_o)} = -\frac{1}{j\omega_o \tau_1} = \frac{1}{\omega_o \tau_1} e^{j90^\circ} \quad (2.13)$$

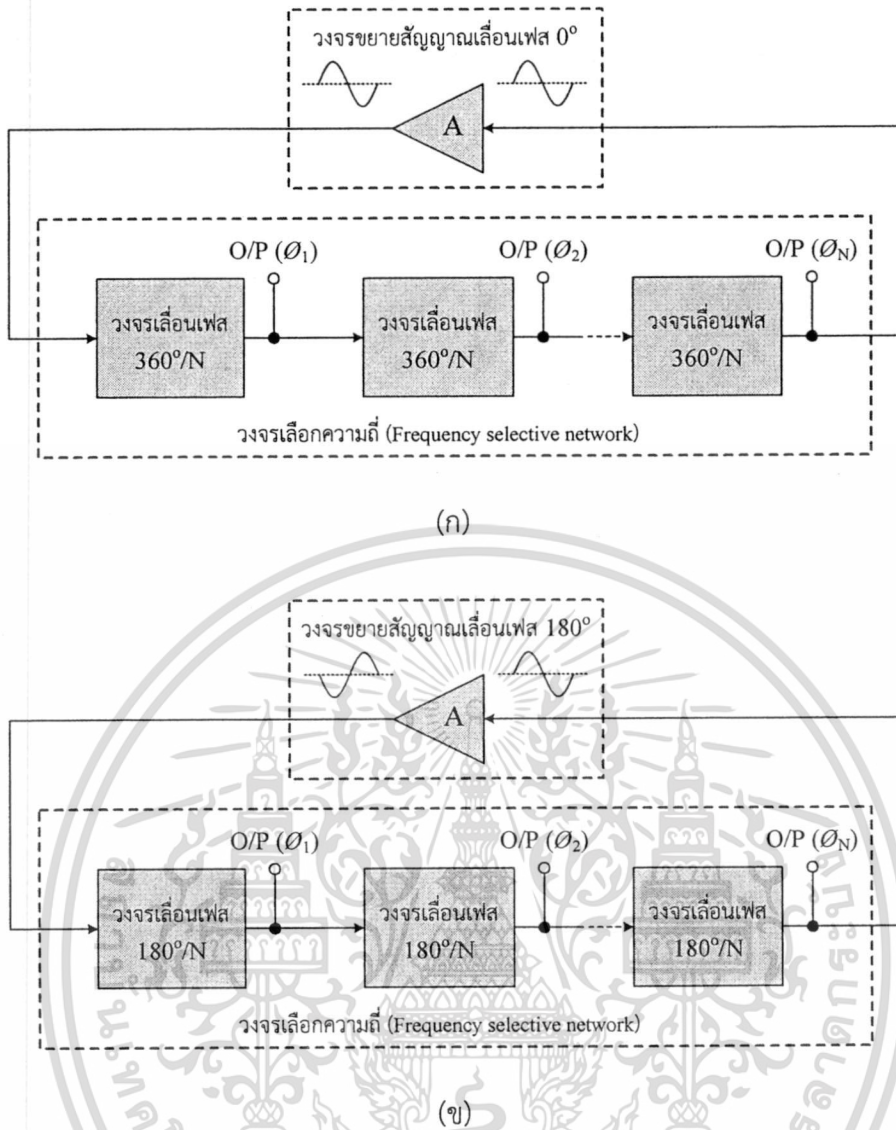
จากสมการที่ (2.13) จะเห็นได้ว่า X_{o1} และ X_{o2} มีเฟสต่างกันเท่ากับ 90° ดังนั้นจึงสรุปได้ว่าวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเท่ากับ 90° ดังนั้นจึงสรุปได้ว่าวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเท่ากับ 90°

2.3.2 การสังเคราะห์วงจรกำเนิดสัญญาณไซน์แบบหลายเฟส

จากหลักการของวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเท่ากับ 90° สรุปได้ว่าวงจรมีคุณสมบัติสร้างขึ้นจากวงจรเดียวที่ให้การเลื่อนเฟสเป็น 180° หรือ 360° จึงทำให้วงจรดังกล่าวให้สัญญาณเอาต์พุตออกมาเพียงความถี่เดียวและสัญญาณที่ได้มีมุมเฟสคงที่เท่านั้น ดังนั้นจึงสามารถนำหลักการดังกล่าวมาประยุกต์ออกแบบเป็นวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเป็น 180° หรือ 360° ได้โดยเปลี่ยนแปลงวงจรเลือกความถี่ใหม่ให้เป็นวงจรร้อยๆ หลายชุดต่อкасาดกัน (N ชุด) แต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่าๆ กัน โดยที่การเลื่อนเฟสรวมทั้งหมดของวงจรมีค่าเป็น 180° หรือ 360° ขึ้นอยู่กับชนิดของวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเท่ากับ 90° จากนั้นป้อนกลับไปยังวงจรมีคุณสมบัติเป็นอินเวอร์เตอร์ที่มีเฟสต่างกันเท่ากับ 90° ดังแสดงในรูปที่

2.3 [66]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



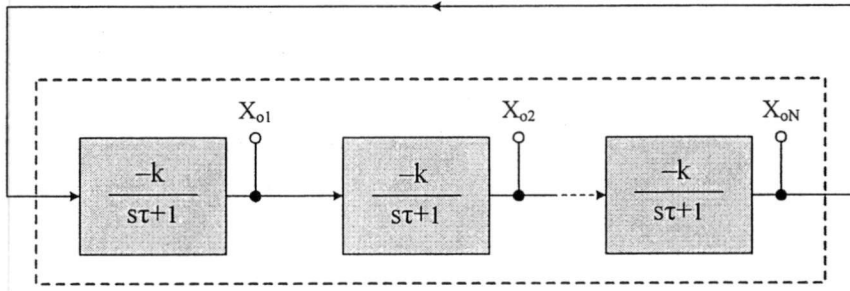
รูปที่ 2.3 โครงสร้างของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส

(ก) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป 0°

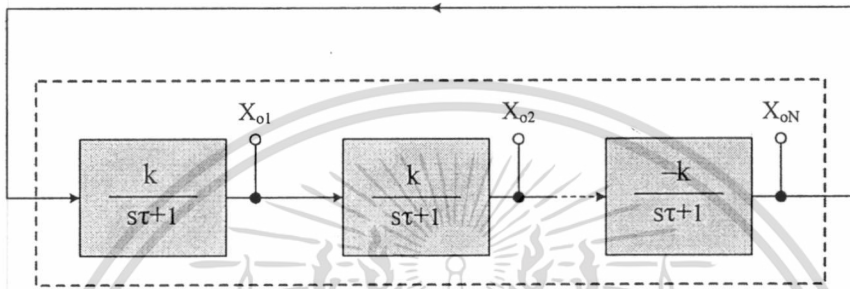
(ข) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป 180°

จากเงื่อนไขทางเฟสของบาร์คฮาวเช่นที่ว่า เมื่อวงจรเกิดการกำเนิดสัญญาณที่ความถี่ใดๆ (ω_0) ผลรวมของเฟสที่เลื่อนในลูปปิดจะต้องมีค่าเป็น 2π หรือ 360° พิจารณาโครงสร้างของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 2.3 (ก) ซึ่งใช้วงจรขยายที่ไม่มีการเลื่อนเฟสของสัญญาณหรือมุมเฟสเท่ากับ 0° ดังนั้นวงจรย่อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณเอาต์พุตให้ต่างไปจากสัญญาณอินพุตที่เข้ามาเป็น $360^\circ/N$ ในขณะที่โครงสร้างของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 2.3 (ข) ใช้วงจรขยายที่มีการเลื่อนเฟสของสัญญาณไปเท่ากับ 180° ดังนั้นวงจรย่อยแต่ละวงจรจึงมีการเลื่อนเฟสของสัญญาณเอาต์พุตให้ต่างไปจากสัญญาณอินพุตที่เข้ามาเป็น $180^\circ/N$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ 2.4 บล็อกไดอะแกรมแสดงการสังเคราะห์วงจรกำเนิดสัญญาณไซน์แบบหลายเฟส โดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียเป็นวงจรพื้นฐาน
 (ก) มุมเฟสของสัญญาณต่างกัน $360^\circ / N$
 (ข) มุมเฟสของสัญญาณต่างกัน $180^\circ / N$

วงจรที่ได้รับความนิยมทำเป็นวงจรเลื่อนเฟสตามหลักการข้างต้น คือวงจรอินทิเกรเตอร์แบบสูญเสียทั้งที่เป็นชนิดกลับเฟสและไม่กลับเฟส ซึ่งมีฟังก์ชันถ่ายโอนดังสมการที่ (2.14)

$$H(s) = \frac{\pm k}{1 + s\tau} \tag{2.14}$$

เมื่อ k และ τ คืออัตราขยาย และค่าคงที่ทางเวลาของวงจรอินทิเกรเตอร์แบบสูญเสียตามลำดับ เมื่อนำสมการที่ (2.14) มาประยุกต์เป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสตามโครงสร้างของวงจรในรูปที่ 2.3 จะได้วงจรที่สร้างจากฟังก์ชันถ่ายโอนดังกล่าวดังแสดงในรูปที่ 2.4 ซึ่งสามารถแบ่งพิจารณาออกได้สองกรณีดังนี้ กรณีแรกเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 2.4 (ก) ซึ่งเกิดจากการต่อวงจรอินทิเกรเตอร์แบบสูญเสียชนิดกลับเฟสкаскасกัน N วงจร โดยรูปเกนของวงจรแสดงได้ดังสมการที่ (2.15)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L(s) = \left(\frac{-k}{1+s\tau} \right)^N \quad (2.15)$$

จากเงื่อนไขของบาร์คสวเช่นพบว่าวงจรมีค่ากำเนิดสัญญาณไซน์ที่ความถี่เชิงมุม $\omega_0 = 2\pi f_0$ เมื่อรูปเกนมีค่าเท่ากับหนึ่ง ดังนั้นสมการที่ (2.15) สามารถเขียนใหม่ได้เป็น

$$\left(\frac{-k}{1+s\tau} \right)_{s=j\omega_0}^N = 1 \quad (2.16)$$

หรือ
$$(1+j\omega_0\tau)^N + (-1)^{N+1}(k)^N = 0 \quad (2.17)$$

สมการที่ (2.17) จะพบว่าวงจรมีค่ากำเนิดสัญญาณได้ต่อเมื่อ N เป็นจำนวนคี่ โดยที่ $N \geq 3$ และสัญญาณเอาต์พุตที่ได้จากวงจรมีจำนวน N เอาต์พุตซึ่งจะมีขนาดเท่ากันและมุมต่างเฟสของแต่ละเฟสเท่ากับ $360^\circ/N$ ค่าเงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของแต่ละค่า N หาได้จากการกำหนดให้ค่าจำนวนจริง (Real part) และจำนวนจินตภาพ (Imaginary part) ของสมการที่ (2.17) มีค่าเท่ากับศูนย์ สำหรับกรณีตัวอย่าง จะกำหนดให้ $N = 3$ จากสมการที่ (2.17) จะได้

$$(1+j\omega_0\tau)^3 + (k)^3 = 0 \quad (2.18)$$

$$1+3(j\omega_0\tau)+3(j\omega_0\tau)^2+(j\omega_0\tau)^3+(k)^3=0 \quad (2.19)$$

$$(1-3(\omega_0\tau)^2+k^3)+j\omega_0\tau(3-(\omega_0\tau)^2)=0 \quad (2.20)$$

สมการที่ (2.20) สามารถแยกออกได้เป็นจำนวนจริงและจำนวนจินตภาพดังต่อไปนี้

$$1-3(\omega_0\tau)^2+k^3=0 \quad (2.21)$$

และ
$$j\omega_0\tau(3-(\omega_0\tau)^2)=0 \quad (2.22)$$

สมการที่ (2.22) ความถี่เชิงมุมในการกำเนิดสัญญาณมีค่าเป็น

$$\omega_0 = \frac{\sqrt{3}}{\tau} = \frac{1.732}{\tau} \quad (2.23)$$

เมื่อนำสมการที่ (2.23) แทนลงในสมการที่ (2.21) จะทำให้ได้เงื่อนไขในการกำเนิดสัญญาณเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$k = 2 \quad (2.24)$$

เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณสำหรับ N ที่เป็นจำนวนคี่ค่าอื่นๆ สรุปได้ดังตารางที่ 2.1 จากตารางจะสังเกตเห็นว่าเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรขึ้นอยู่กับตัวแปรคนละตัว ดังนั้นการควบคุมเงื่อนไขและความถี่ในการกำเนิดสัญญาณจึงเป็นอิสระจากกัน

ตารางที่ 2.1 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรในรูปที่ 2.4 (ก)

จำนวนเฟส (N)	เงื่อนไข	ความถี่เชิงมุม (ω_0)
3	$k = 2$	$1.732/\tau$
5	$k = 1.237$	$0.728/\tau$
7	$k = 1.11$	$0.482/\tau$

กรณีที่สองพิจารณาวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 2.4 (ข) ซึ่งใช้วงจรอินทิเกรเตอร์แบบสูญเสียชนิดไม่กลับเฟสต่อкасาดกัน $N-1$ วงจร และในวงจรลำดับที่ N ใช้วงจรอินทิเกรเตอร์แบบสูญเสียชนิดกลับเฟสเพื่อเลื่อนเฟส 180° โดยลูปเกนของวงจรสามารถแสดงได้ดังสมการที่ (2.25)

$$L(s) = -\left(\frac{k}{1+s\tau}\right)^N \quad (2.25)$$

จากสมการที่ (2.25) วงจรจะให้กำเนิดสัญญาณไซน์ได้ก็ต่อเมื่อลูปเกนมีค่าเท่ากับหนึ่ง ดังนั้น

$$-\left(\frac{k}{1+s\tau}\right)^N_{s=j\omega_0} = 1 \quad (2.26)$$

หรือ
$$(1+j\omega_0\tau)^N + (k)^N = 0 \quad (2.27)$$

จากสมการที่ (2.27) พบว่าวงจรนี้จะให้กำเนิดสัญญาณได้ก็ต่อเมื่อ $N \geq 3$ โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ สัญญาณเอาต์พุตที่ได้จากวงจรจำนวน N เอาต์พุตจะมีขนาดเท่ากันและมุมต่างเฟสของแต่ละเฟสเท่ากับ $180^\circ/N$ ตัวอย่างการหาค่าเงื่อนไขและความถี่ในการกำเนิดสัญญาณ จะกำหนดให้ N มีค่าเท่ากับ 4 ดังนั้นจากสมการที่ (2.27) จะได้

$$(1+j\omega_0\tau)^4 + (k)^4 = 0 \quad (2.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$1 + 4(j\omega_0\tau) + 6(j\omega_0\tau)^2 + 4(j\omega_0\tau)^3 + (j\omega_0\tau)^4 + (k)^4 = 0 \quad (2.29)$$

$$(1 - 6(\omega_0\tau)^2 + (\omega_0\tau)^4 + k^4) + 4j\omega_0\tau(1 - (\omega_0\tau)^2) = 0 \quad (2.30)$$

สมการที่ (2.30) สามารถแยกออกได้เป็นจำนวนจริงและจำนวนจินตภาพดังต่อไปนี้

$$1 - 6(\omega_0\tau)^2 + (\omega_0\tau)^4 + k^4 = 0 \quad (2.31)$$

และ
$$4j\omega_0\tau(1 - (\omega_0\tau)^2) = 0 \quad (2.32)$$

สมการที่ (2.32) ความถี่เชิงมุมในการกำเนิดสัญญาณมีค่าเป็น

$$\omega_0 = \frac{1}{\tau} \quad (2.33)$$

เมื่อนำสมการที่ (2.33) แทนลงในสมการที่ (2.31) จะได้เงื่อนไขในการกำเนิดสัญญาณเป็น

$$k = \sqrt{2} = 1.414 \quad (2.34)$$

ตารางที่ 2.2 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรในรูปที่ 2.4 (ข)

จำนวนเฟส (N)	เงื่อนไข	ความถี่เชิงมุม (ω_0)
3	$k = 2$	$1.732/\tau$
4	$k = 1.414$	$1/\tau$
5	$k = 1.237$	$0.728/\tau$
6	$k = 1.154$	$0.577/\tau$
7	$k = 1.11$	$0.482/\tau$
8	$k = 1.082$	$0.414/\tau$
9	$k = 1.063$	$0.364/\tau$

เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณสำหรับ N ที่เป็นทั้งจำนวนคู่และจำนวนคี่ค่าอื่นๆ สรุปได้ดังตารางที่ 2.2 จากตารางพบว่าเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรยังคงควบคุมได้อย่างอิสระโดยไม่มีผลกระทบต่อกัน

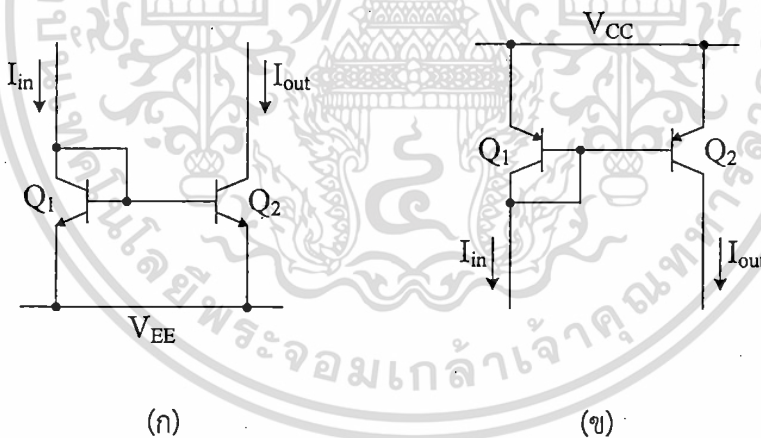
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 วงจรที่ใช้ในวิทยานิพนธ์

กลุ่มวงจรที่จะกล่าวถึงในลำดับต่อไปเป็นวงจรพื้นฐาน ซึ่งใช้เป็นวงจรรย่อยของอุปกรณ์แอกทีฟในวิทยานิพนธ์ฉบับนี้ ประกอบด้วย วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ วงจรสายพานกระแสแบบต่างๆ และวงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส หลักการทำงานเบื้องต้นของวงจรต่างๆ มีดังต่อไปนี้

2.4.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแส (Current mirror) เป็นวงจรที่มีความสำคัญวงจรหนึ่ง มีการนำไปใช้เป็นวงจรรย่อยในวงจรต่างๆ มากมาย โดยเฉพาะใช้เป็นแหล่งกำเนิดกระแสคงที่ (Constant current source) ซึ่งคุณสมบัติที่ดีของวงจรสะท้อนกระแส นั้นจะต้องมีค่ากระแสทางอินพุตเท่ากับกระแสทางเอาต์พุต มีค่าความต้านทานอินพุตต่ำ และมีค่าความต้านทานเอาต์พุตสูง นอกจากนี้วงจรสะท้อนกระแสยังสามารถถูกนำไปใช้เป็นวงจรรขยายกระแส (Current amplifier) ได้อีกด้วย ในปัจจุบันวงจรสะท้อนกระแสจำนวนมากได้ถูกพัฒนาขึ้นดังแสดงในเอกสาร [67] การทำงานของวงจรสะท้อนกระแสอธิบายดังนี้



รูปที่ 2.5 วงจรสะท้อนกระแสแบบพื้นฐานที่สร้างจากไบโพลาร์ทรานซิสเตอร์

(ก) วงจรสะท้อนกระแสแบบพื้นฐานที่สร้างจากทรานซิสเตอร์ชนิด NPN

(ข) วงจรสะท้อนกระแสแบบพื้นฐานที่สร้างจากทรานซิสเตอร์ชนิด PNP

วงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 2.5 (ก) เป็นวงจรที่สร้างจากทรานซิสเตอร์ NPN เพียงสองตัว โดยกำหนดให้ทรานซิสเตอร์ Q_1 และ Q_2 มีคุณสมบัติเหมือนกันทุกประการ ทรานซิสเตอร์ Q_1 ซึ่งถูกต่อเป็นไดโอดทำให้แรงดันระหว่างขาคอลเลคเตอร์และขาเบสมีค่าเท่ากับศูนย์ ด้วยการต่อในลักษณะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

128575

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่สิ่งนี้อีก และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้พบว่าแรงดันตกคร่อมขาเบสกับขาอีมีตเตอร์ของทรานซิสเตอร์ Q_1 และ Q_2 มีค่าเท่ากัน และทำให้กระแสคอลเลคเตอร์ของทรานซิสเตอร์ทั้งสองเท่ากันด้วย พิจารณาที่ขั้วคอลเลคเตอร์ของทรานซิสเตอร์ Q_1 จะได้ว่า

$$I_{in} = I_{C1} + \frac{2}{\beta} I_{C1} \quad (2.35)$$

เมื่อ β คืออัตราขยายกระแสไฟตรงของทรานซิสเตอร์ จาก $I_{out} = I_{C1} = I_{C2}$ ดังนั้นความสัมพันธ์ระหว่างกระแส I_{in} และกระแส I_{out} สามารถแสดงได้ดังต่อไปนี้

$$I_{out} = \left(\frac{1}{1 + 2/\beta} \right) I_{in} \quad (2.36)$$

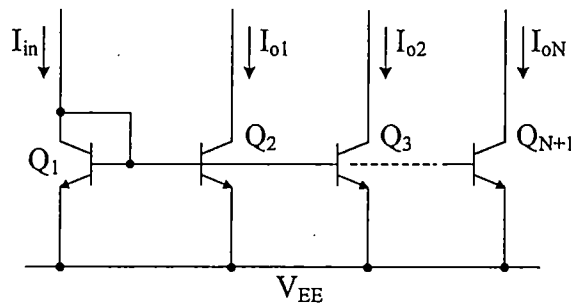
สมการที่ (2.36) พบว่า หากอัตราขยายกระแสไฟตรงของทรานซิสเตอร์ (β) มีค่ามากๆ ความสัมพันธ์ระหว่างกระแส I_{in} และ I_{out} เขียนใหม่ได้เป็น

$$I_{out} \approx I_{in} \quad (2.37)$$

นอกจากนี้ยังสามารถสร้างวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้ทรานซิสเตอร์ชนิด PNP ได้เช่นกัน ดังแสดงในรูปที่ 2.5 (ข) จากรูปประกอบด้วยทรานซิสเตอร์ PNP สองตัวต่อในลักษณะเช่นเดียวกับวงจรในรูปที่ 2.5 (ก) กล่าวคือ Q_1 ต่อในลักษณะเหมือนไดโอด ในขณะที่เอาต์พุตอยู่ที่ขาคอลเลคเตอร์ของ Q_2 ทำให้อัตราส่วนของกระแส I_{out}/I_{in} ของวงจรเหมือนกับวงจรสะท้อนกระแสแบบพื้นฐานที่สร้างจากทรานซิสเตอร์ชนิด NPN ทุกประการ

สำหรับกรณีที่ต้องการสะท้อนกระแสออกมาหลายเอาต์พุตสามารถใช้หลักการเดียวกันกับวงจรสะท้อนกระแสแบบพื้นฐานดังที่ได้กล่าวมาแล้ว โดยต้องวงจรดังรูปที่ 2.6 ซึ่งถ้าทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการจะได้กระแสเอาต์พุต ดังต่อไปนี้

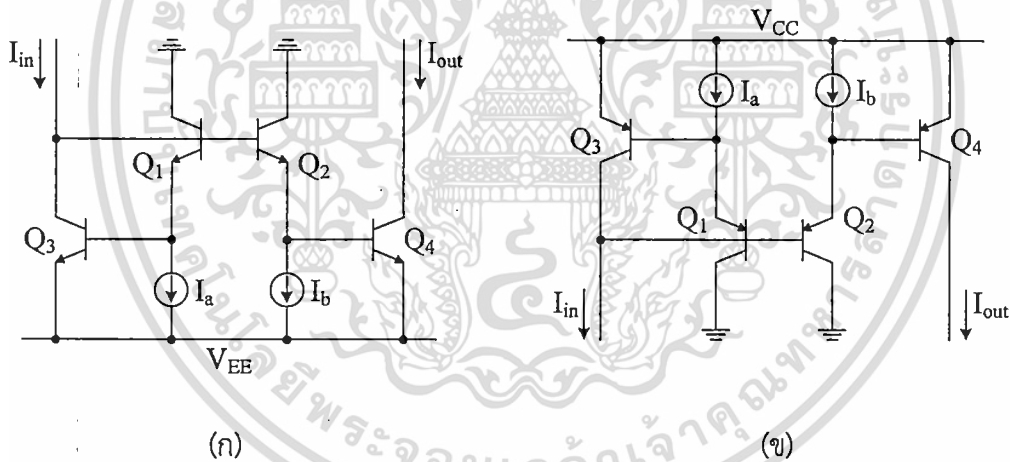
$$I_{o1} = I_{o2} = \dots = I_{oN} = I_{in} \quad (2.38)$$



รูปที่ 2.6 วงจรสะท้อนกระแสแบบพื้นฐานชนิดหลายเอาต์พุต

2.4.2 วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์

วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ถูกนำเสนอไว้ก่อนหน้านี้ในเอกสาร [33] แสดงได้ดังรูปที่ 2.7 โดยรูปที่ 2.7 (ก) เป็นชนิดบวก และรูปที่ 2.7 (ข) เป็นชนิดลบ ซึ่งทั้งสองวงจรประกอบขึ้นจากไบโพลาร์ทรานซิสเตอร์สี่ตัว แหล่งจ่ายกระแสสองแหล่งจ่าย โดยที่ทรานซิสเตอร์ Q_1 ถึง Q_4 ต่อเป็นวงจรทรานส์ลิเนียร์รูป



รูปที่ 2.7 วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์

(ก) ชนิดบวก สร้างจากทรานซิสเตอร์ชนิด NPN

(ข) ชนิดลบ สร้างจากทรานซิสเตอร์ชนิด PNP

เนื่องจากวงจรในรูปที่ 2.7 ทั้งสองวงจรมีอัตราขยายกระแสเอาต์พุตเท่ากัน ดังนั้นจึงพิจารณาเฉพาะวงจรในรูปที่ 2.7 (ก) โดยใช้ทฤษฎี KVL ของเคอร์ชอฟฟ์ ผลรวมแรงดัน V_{BE} ของทรานซิสเตอร์ Q_1 ถึง Q_4 เขียนได้ดังนี้

$$V_{BE1} + V_{BE3} = V_{BE2} + V_{BE4} \quad (2.39)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในโครงการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่
$$V_{BE} = V_T \ln\left(\frac{I_C}{I_S}\right) \quad (2.40)$$

เมื่อแทน (2.40) ลงใน (2.39) จะได้เป็น

$$V_T \ln\left(\frac{I_a}{I_S}\right) + V_T \ln\left(\frac{I_{in}}{I_S}\right) = V_T \ln\left(\frac{I_b}{I_S}\right) + V_T \ln\left(\frac{I_{out}}{I_S}\right) \quad (2.41)$$

$$I_a I_{in} = I_b I_{out} \quad (2.42)$$

หรือเขียนใหม่ได้เป็น

$$I_{out} = \frac{I_a}{I_b} I_{in} \quad (2.43)$$

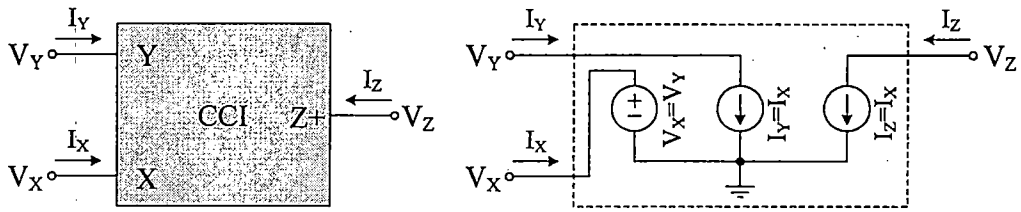
สมการที่ (2.43) จะเห็นได้ว่า กระแส I_{out} ปรับค่าได้ด้วยกระแส I_a หรือ I_b ดังนั้นจึงเรียกวงจรสะท้อนกระแสชนิดนี้ว่า วงจรสะท้อนกระแสที่ปรับอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์

2.4.3 วงจรสายพานกระแส

วงจรสายพานกระแส (Current Conveyor) จัดเป็นอุปกรณ์แอกทีฟที่มี 3 ขั้ว ซึ่งนิยมนำมาใช้ทำงานกันอย่างแพร่หลายเพราะว่าวงจรสายพานกระแสใช้ประมวลสัญญาณแอนะล็อกได้ทั้งโหมดแรงดัน (Voltage mode) และโหมดกระแส (Current mode) อีกทั้งยังสามารถนำไปประยุกต์ใช้งานกับอุปกรณ์อิเล็กทรอนิกส์อื่นๆ ในการออกแบบเป็นวงจรต่างๆ ได้อีกมากมาย เช่น วงจรไจเรเตอร์ (Gyrator) วงจรฟังก์ชันทางคณิตศาสตร์ วงจรแปลงค่าอิมพีแดนซ์ทั่วไป วงจรกรองความถี่ และวงจรกำเนิดสัญญาณ เป็นต้น โดยในส่วนี้จะกล่าวถึงคุณสมบัติพื้นฐานของวงจรสายพานกระแสในยุคต่างๆ ซึ่งประกอบไปด้วยวงจรสายพานกระแสยุคที่หนึ่ง วงจรสายพานกระแสยุคที่สอง และวงจรสายพานกระแสยุคที่สองที่ควบคุมด้วยกระแส

2.4.3.1 วงจรสายพานกระแสยุคที่หนึ่ง

วงจรสายพานกระแสในยุคที่หนึ่ง (First Generation Current Conveyor: CCI) ถูกนำเสนอขึ้นครั้งแรกในปี ค.ศ. 1968 โดย K. C. Smith และ A. Sedra [68] จัดได้ว่าเป็นอุปกรณ์แอกทีฟที่มี 3 ขั้ว คือ ขั้ว X Y และ Z ดังแสดงในรูปที่ 2.8



รูปที่ 2.8 สัญลักษณ์และวงจรสมมูลทางไฟฟ้าของวงจร CCI

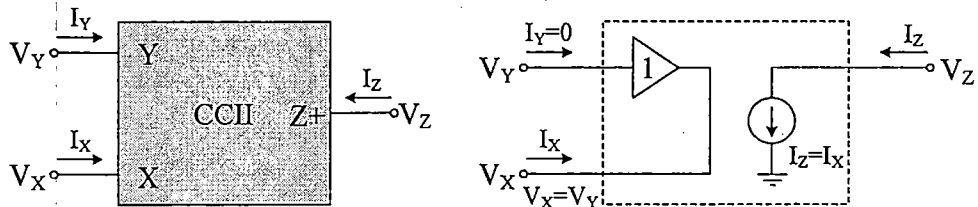
หลักการทำงานของวงจร CCI คือถ้ามีแรงดันตกคร่อมด้านอินพุตที่ขั้ว Y จะทำให้มีแรงดันค่าเท่ากันเกิดขึ้นที่ขั้ว X ในทำนองเดียวกัน ถ้ามีกระแสไฟฟ้าผ่านขั้ว X ก็จะทำให้มีกระแสไฟฟ้าค่าเท่ากันผ่านขั้ว Y และกระแสไฟฟ้าค่าเดียวกันนี้จะถูกนำพา (Conveyor) ไปด้านเอาต์พุตที่ขั้ว Z คุณสมบัติของวงจรอธิบายได้ด้วยไฮบริดพารามิเตอร์ซึ่งจะได้ความสัมพันธ์ระหว่างแรงดัน และกระแสที่ขั้วต่างๆ ดังสมการที่ (2.44)

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \tag{2.44}$$

จากสมการที่ (2.44) จะเห็นว่า h_{32} มีค่าเป็น ± 1 ทำให้ได้ความสัมพันธ์ระหว่างกระแส I_Z ที่ขั้ว Z กับกระแส I_X ที่ขั้ว X มีค่าเป็น $I_Z = \pm I_X$ พิจารณากรณีที่ $I_Z = I_X$ กระแส I_Z และกระแส I_X มีทิศทางการไหลของกระแสในทิศทางเดียวกัน เรียกว่าวงจรสายพานกระแสชนิดบวก (CCI+) กรณีที่ $I_Z = -I_X$ กระแส I_Z และกระแส I_X มีทิศทางการไหลของกระแสตรงกันข้าม เรียกว่าวงจรสายพานกระแสชนิดลบ (CCI-) และ h_{12} มีค่าเป็น 1 ทำให้ได้ค่าความสัมพันธ์ระหว่างกระแส I_Y เท่ากับกระแส I_X ส่วน h_{21} มีค่าเป็น 1 แสดงว่าความสัมพันธ์ระหว่างแรงดัน V_X เท่ากับแรงดัน V_Y

2.4.3.2 วงจรสายพานกระแสยุคที่สอง

ในปี ค.ศ. 1970 A. Sedra และ K.C. Smith [69] ได้เสนอแนวความคิดใหม่ในการออกแบบวงจรสายพานกระแสโดยทำการปรับค่าความต้านทานด้านอินพุตที่ขั้ว Y ให้มีค่าสูงขึ้นจากวงจรสายพานกระแสยุคที่หนึ่ง ซึ่งเรียกว่า วงจรสายพานกระแสยุคที่สอง (Second Generation Current Conveyor: CCII) โดยสัญลักษณ์และวงจรสมมูลทางไฟฟ้าของวงจร CCII แสดงดังรูปที่ 2.9 และคุณสมบัติของวงจร CCII อธิบายได้ด้วยไฮบริดพารามิเตอร์ ซึ่งจะได้ความสัมพันธ์ระหว่างแรงดันและกระแสที่ขั้วต่างๆ ดังสมการที่ (2.45)



รูปที่ 2.9 สัญลักษณ์และวงจรสมมูลทางไฟฟ้าของวงจร CCII

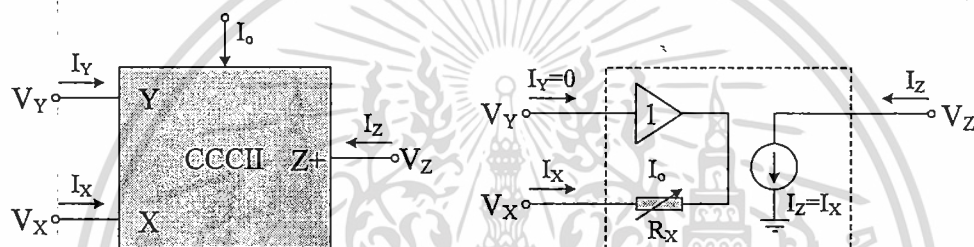
$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (2.45)$$

จากสมการที่ (2.45) จะเห็นได้ว่า h_{12} มีค่าเป็น 0 ทำให้ได้ค่ากระแส I_Y ที่เข้า Y มีค่าเป็น 0 ซึ่งก็คือค่าความต้านทานที่เข้า Y นั้นจะต้องมีค่าสูงมาก ส่วน h_{21} มีค่าเป็น 1 ทำให้ค่าความสัมพันธ์ระหว่างแรงดัน V_X กับแรงดัน V_Y มีค่าเท่ากัน และ h_{32} มีค่าเป็น ± 1 ทำให้ได้ค่าความสัมพันธ์ระหว่างกระแส I_Z กับกระแส I_X เป็น $I_Z = \pm I_X$ จากสมการที่ (2.45) กรณีที่ $I_Z = I_X$ กระแส I_Z และกระแส I_X มีทิศทางการไหลในทิศทางเดียวกัน เรียกว่าวงจรสายพานกระแสชนิดบวก (CCII+) กรณีที่ $I_Z = -I_X$ กระแส I_Z และกระแส I_X มีทิศทางการไหลตรงกันข้ามเรียกว่าวงจรสายพานกระแสชนิดลบ (CCII-)

นอกจากนี้ยังมีวงจร CCII ที่มีคุณสมบัติพิเศษ เช่น วงจรสายพานกระแสยุคที่สองที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ (Electronically Tunable Current Conveyor: ECCII) [70] และวงจรสายพานกระแสยุคที่สองที่ปรับอัตราขยายกระแสได้ (Second Generation Current Conveyor with Controlled Current Gain) [71] ที่นำเสนอโดย A. Fabre ในปี ค.ศ. 1994 ซึ่งวงจรมีคุณสมบัติในการปรับอัตราขยายกระแสระหว่างกระแสเอาต์พุตต่อกระแสอินพุตจากการปรับเปลี่ยนค่ากระแสไบแอสของวงจร ในปี ค.ศ. 1995 A. Fabre และคณะได้พัฒนางจรสายพานกระแสชนิดใหม่โดยใช้หลักการของวงจรทรานส์ลิเนียร์ (Translinear Circuit) [72] ซึ่งพบว่าวงจรสายพานกระแสชนิดนี้มีค่าความต้านทานแฝงเกิดขึ้นที่เข้า X อีกทั้งยังสามารถควบคุมได้ด้วยกระแสไบแอสของวงจรทรานส์ลิเนียร์ โดยเรียกวจรสายพานกระแสแบบนี้ว่าวงจรสายพานกระแสยุคที่สองที่ควบคุมด้วยกระแส (Second Generation Current Controlled Conveyor: CCCII) [73]–[74] ซึ่งวงจรถูก CCCII เป็นวงจรถูกได้รับความนิยมเป็นอย่างมากในการประยุกต์ใช้งาน เนื่องจากมีข้อดีที่ทำให้วงจรไม่ต้องใช้ตัวต้านทานแบบพาสซีฟ ดังนั้นในหัวข้อต่อไปจะกล่าวถึงหลักการทํางาน และโครงสร้างของวงจรสายพานกระแสที่ควบคุมด้วยกระแสอย่างพอสังเขป

2.4.3.3 วงจรสายพานกระแสยุคที่สองที่ควบคุมด้วยกระแส

วงจรสายพานกระแสยุคที่สองแบบควบคุมด้วยกระแส (CCCII) ใน [73]–[74] ซึ่งสร้างจากไบโพลาร์ทรานซิสเตอร์ โดยใช้วงจรทรานส์ลิเนียร์รูปมาต่อร่วมกับวงจรสะท้อนกระแส และสามารถนำไปใช้งานได้ในช่วงความถี่สูง วงจร CCCII มีคุณสมบัติคล้ายคลึงกับวงจร CCII ส่วนที่แตกต่างกันคือ เมื่อใช้กระแสไบแอสที่มีค่าไม่สูงมากป้อนให้กับวงจร CCCII จะทำให้เกิดค่าความต้านทานแฝง (Parasitic Resistance) ปรากฏขึ้นภายในที่ขั้ว X ของวงจร ค่าความต้านทานนี้จะแปรผกผันกับค่ากระแสไบแอสจากภายนอก สัญลักษณ์วงจร CCCII สามารถแทนด้วยวงจร 3 ขั้ว คือขั้ว X Y และ Z ดังแสดงในรูปที่ 2.10 ซึ่งสามารถกำหนดความสัมพันธ์ของกระแส และแรงดันที่ขั้วต่างๆ ในรูปของสมการเชิงเมตริกซ์ได้ดังสมการที่ (2.46)



รูปที่ 2.10 สัญลักษณ์และวงจรสมมูลทางไฟฟ้าของวงจร CCCII

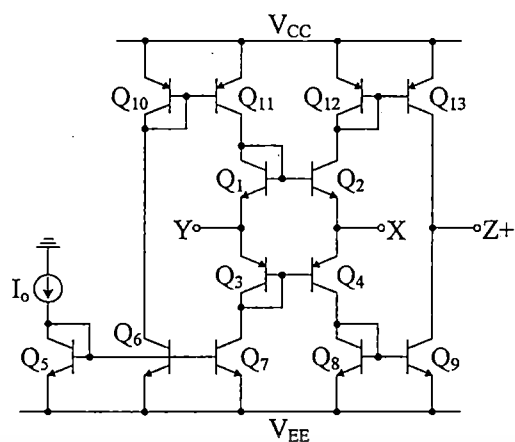
$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (2.46)$$

จากสมการที่ (2.46) จะเห็นว่าค่า h_{22} เป็นค่าความต้านทานภายในที่ขั้ว X ของวงจร CCCII ซึ่งค่า R_x นี้เสมือนเป็นตัวต้านทานแบบต่อลงกราวด์ที่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทาง การปรับค่ากระแสไบแอส I_0 โดยที่ R_x มีค่าเท่ากับสมการที่ (2.47) เมื่อวงจร CCCII สร้างมาจากไบโพลาร์ทรานซิสเตอร์

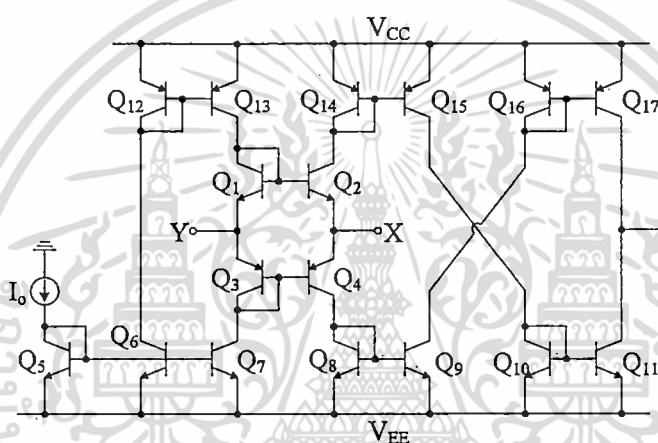
$$R_x = \frac{V_T}{2I_0} \quad (2.47)$$

เมื่อ V_T คือแรงดันความร้อน (Thermal voltage) มีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C จากสมการที่ (2.47) ค่า R_x ต่อกระแสไบแอสจะมีความสัมพันธ์แบบเป็นเชิงเส้น วงจร CCCII ชนิดบวกชนิดลบ และชนิดบวกและลบ ซึ่งสร้างจากไบโพลาร์ทรานซิสเตอร์ แสดงได้ดังรูปที่ 2.11

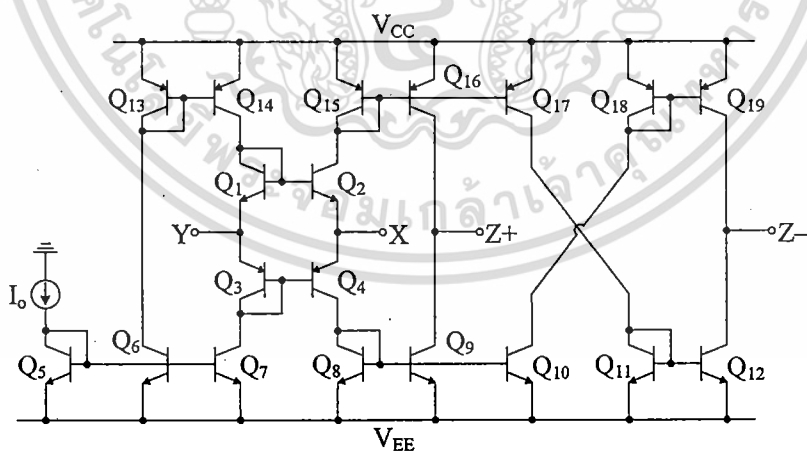
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)



(ค)

รูปที่ 2.11 โครงสร้างของวงจรสายพานกระแสที่ควบคุมด้วยกระแส (CCCII) แบบต่างๆ

(ก) CCCII+ (ข) CCCII- (ค) CCCII±

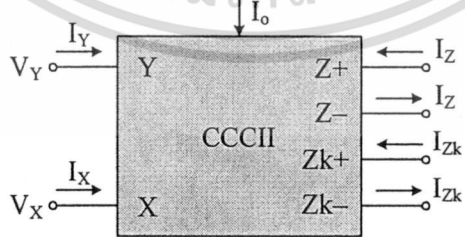
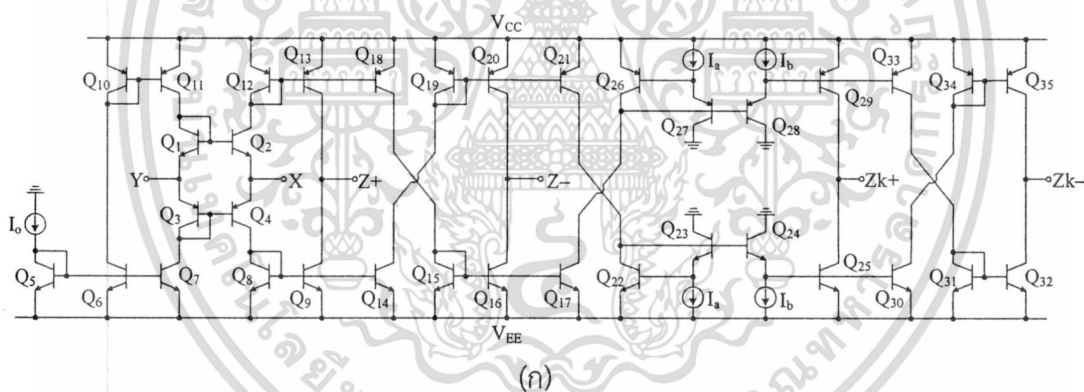
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.4 วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส

วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส (Current-controlled current conveyor with controlled current gain) หรือวงจร CCCII ชนิดมีอัตราขยายกระแสเป็นวงจรแอกทีฟหลักที่ใช้ในวิทยานิพนธ์ฉบับนี้ โดยวงจรสร้างมาจากวงจร CCCII ในรูปที่ 2.11 และใช้วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ในรูปที่ 2.7 มาสะท้อนกระแสทางเอาต์พุตตามวิธีการที่นำเสนอในเอกสาร [71] โดยวงจร CCCII ชนิดมีอัตราขยายกระแสแบบหลายเอาต์พุต แสดงได้ดังรูปที่ 2.12 ความสัมพันธ์ของกระแสและแรงดันที่ขั้วต่างๆ ในรูปของสมการเชิงเมตริกซ์แสดงได้ดังสมการที่ (2.48)

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \\ I_{Zk} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 \\ 0 & \pm 1 & 0 & 0 \\ 0 & \pm k & 0 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \\ V_{Zk} \end{bmatrix} \quad (2.48)$$

$$k = \frac{I_a}{I_b} \quad (2.49)$$



รูปที่ 2.12 วงจรสายพานกระแสที่ควบคุมด้วยกระแสชนิดมีอัตราขยายกระแส

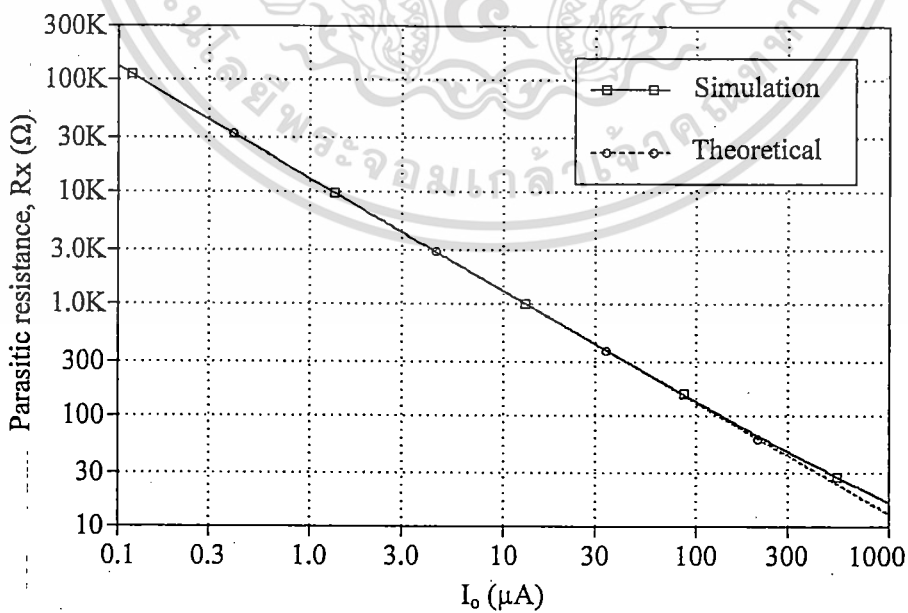
(ก) โครงสร้างของวงจร CCCII ชนิดมีอัตราขยายกระแส

(ข) สัญลักษณ์ของวงจร CCCII ชนิดมีอัตราขยายกระแส

เอกสารนี้เป็นเอกสารที่สงวนเวลาให้รับการใช้งานเพื่อการศึกษาค้นคว้า เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

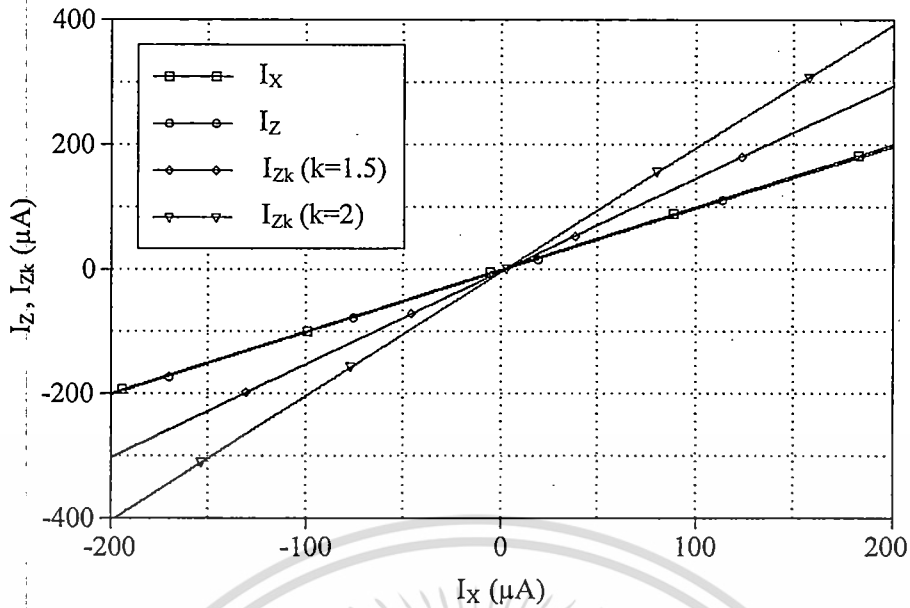
โดยที่ $R_x = V_T/2I_o$ เช่นเดียวกับสมการที่ (2.47) และ k เป็นอัตราขยายกระแสระหว่างขั้ว X กับขั้ว Z ของวงจรถึงกำหนดได้ดังสมการที่ (2.49) [46] โดยเครื่องหมาย \pm ในสมการที่ (2.48) แสดงว่าขั้ว Z และขั้ว Zk ของวงจรถึง CCCII ชนิดมีอัตราขยายกระแสเป็นได้ทั้งแบบบวกและแบบลบในวงจรถึงเดียวกัน หลักการทำงานและคุณสมบัติของวงจรถึง CCCII ชนิดมีอัตราขยายกระแสมีลักษณะเช่นเดียวกับวงจรถึง CCCII กล่าวคือ ค่าความต้านทานที่ขั้ว Y ขั้ว Z และขั้ว Zk มีค่าสูงมาก และค่าความต้านทานที่ขั้ว X (R_x) ของวงจรถึงสามารถควบคุมได้ด้วยกระแสไบแอส I_o ส่วนคุณสมบัติที่แตกต่างกัน คืวงจรถึงมีเอาต์พุตเพิ่มขึ้นเป็นขั้ว Zk ($Zk\pm$) ซึ่งขนาดกระแสเอาต์พุตที่ขั้วนี้เป็น k เท่าของกระแส I_x คุณสมบัติในการทำงานเบื้องต้นของวงจรถึง CCCII ชนิดมีอัตราขยายกระแสในรูปที่ 2.12 ซึ่งสร้างมาจากไบโพลาร์ทรานซิสเตอร์จะถูกจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้แบบจำลองของ AT&T ALA400-CBIC-R [75] และใช้แหล่งจ่ายแรงดัน $V_{CC} = -V_{EE} = 2.5V$ ผลการทดสอบคุณสมบัติต่างๆ แสดงได้ดังรูปที่ 2.13 ถึง 2.18 ตามลำดับ

ในรูปที่ 2.13 เป็นค่าความต้านทานแฝงที่ขั้ว X โดยค่าความต้านทานจะอยู่ในช่วง $135\text{ k}\Omega$ ถึง $13.5\ \Omega$ เมื่อป้อนกระแส I_o ให้อยู่ในช่วง $0.1\ \mu A$ ถึง $1,000\ \mu A$ จะเห็นได้ว่าค่า R_x ขึ้นอยู่กับ I_o โดยเมื่อปรับค่ากระแส I_o ให้มากขึ้นค่าความต้านทานจะลดลงสอดคล้องกับสมการที่ (2.47) ในรูปที่ 2.14 แสดงผลตอบสนองต่อกระแสไฟตรงของวงจรถึง เมื่อกำหนดให้ $I_o = 100\ \mu A$ และป้อนกระแส I_x ตั้งแต่ $-200\ \mu A$ ถึง $200\ \mu A$ ซึ่งจะได้ความสัมพันธ์ของกระแส I_z I_{zk} กับกระแส I_x สอดคล้องกับสมการที่ (2.48) โดยที่ $I_z = I_x$ และ $I_{zk} = kI_x$ เมื่อค่า k กำหนดได้จากกระแส I_a และ I_b ($k = 1.5$ ใช้ค่ากระแส $I_b = 100\ \mu A$ $I_a = 150\ \mu A$ และ $k = 2$ ใช้ค่ากระแส $I_b = 100\ \mu A$ $I_a = 200\ \mu A$)



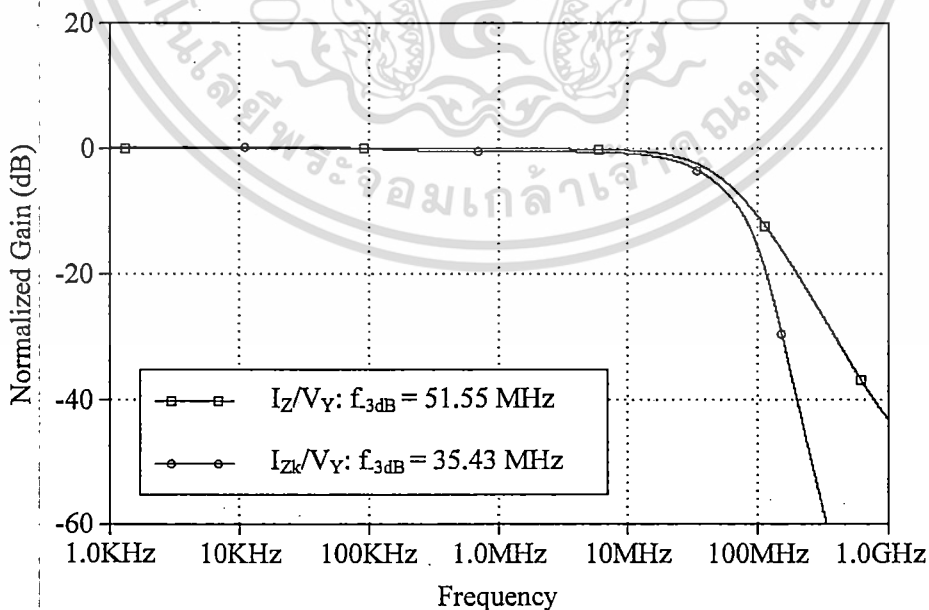
รูปที่ 2.13 ค่าความต้านทานแฝงที่ขั้ว X (R_x) เมื่อปรับกระแสไบแอส I_o

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



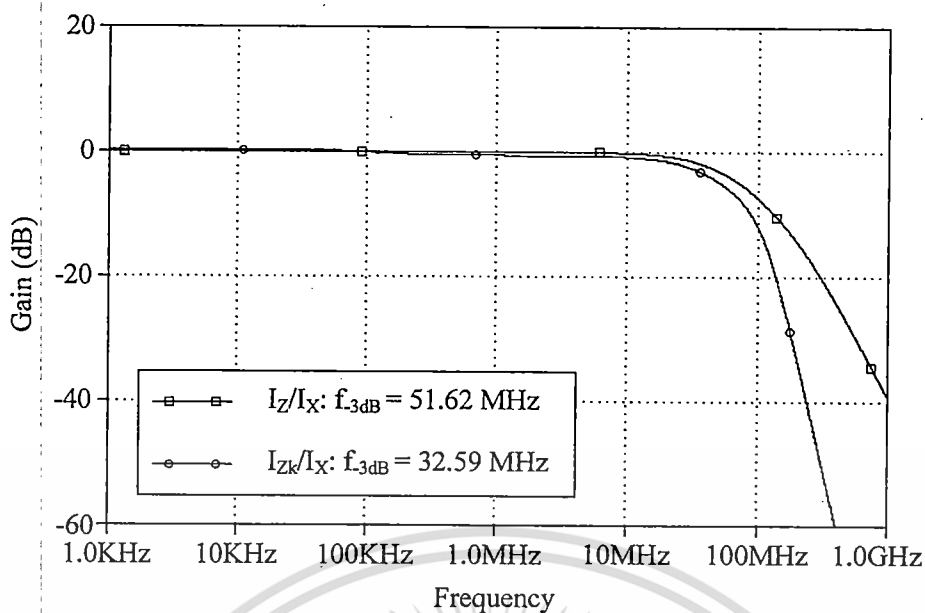
รูปที่ 2.14 คุณสมบัติการตอบสนองต่อกระแสไฟตรงของวงจร

ในรูปที่ 2.15 แสดงผลตอบสนองทางความถี่ที่ขั้วเอาต์พุตของวงจร CCCII ชนิดมีอัตราขยายกระแสเมื่อป้อนสัญญาณเข้าที่ขั้ว Y โดยพบว่าที่ -3 dB ความถี่คัตออฟที่ได้จากการจำลองการทำงานที่ขั้ว Z และ Zk มีค่าประมาณ 51.55 MHz และ 35.43 MHz ตามลำดับ สำหรับผลตอบสนองความถี่ที่ขั้ว Z และ Zk ของวงจรเมื่อป้อนสัญญาณเข้าที่ขั้ว X แสดงได้ดังรูปที่ 2.16 จากรูปพบว่าที่ -3 dB ความถี่คัตออฟที่ได้จากการจำลองการทำงานมีค่าประมาณ 51.62 MHz และ 32.59 MHz ตามลำดับ



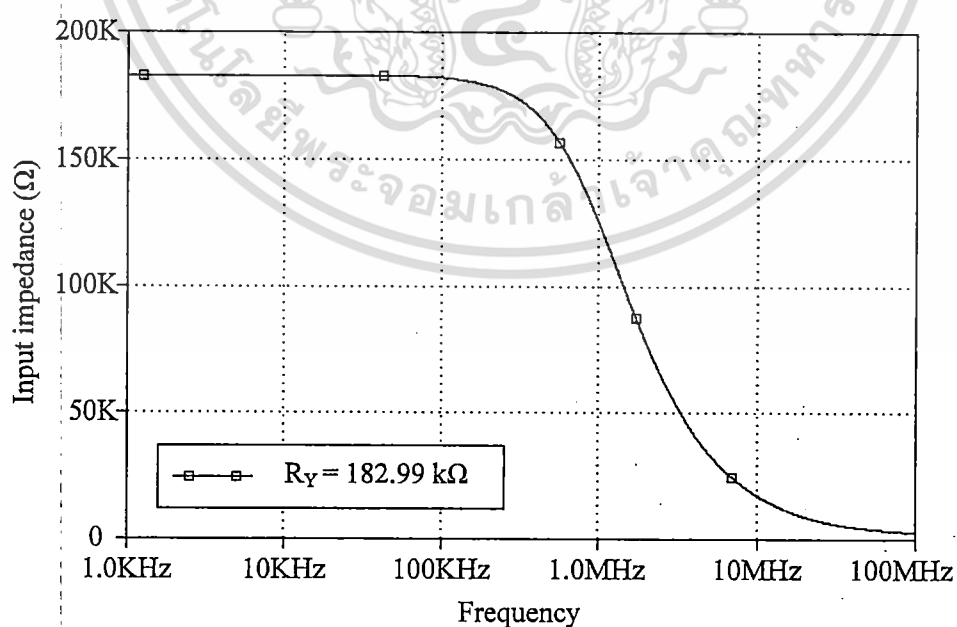
รูปที่ 2.15 ผลตอบสนองทางความถี่ที่ขั้ว Z และ Zk เมื่อป้อนสัญญาณเข้าที่ขั้ว Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



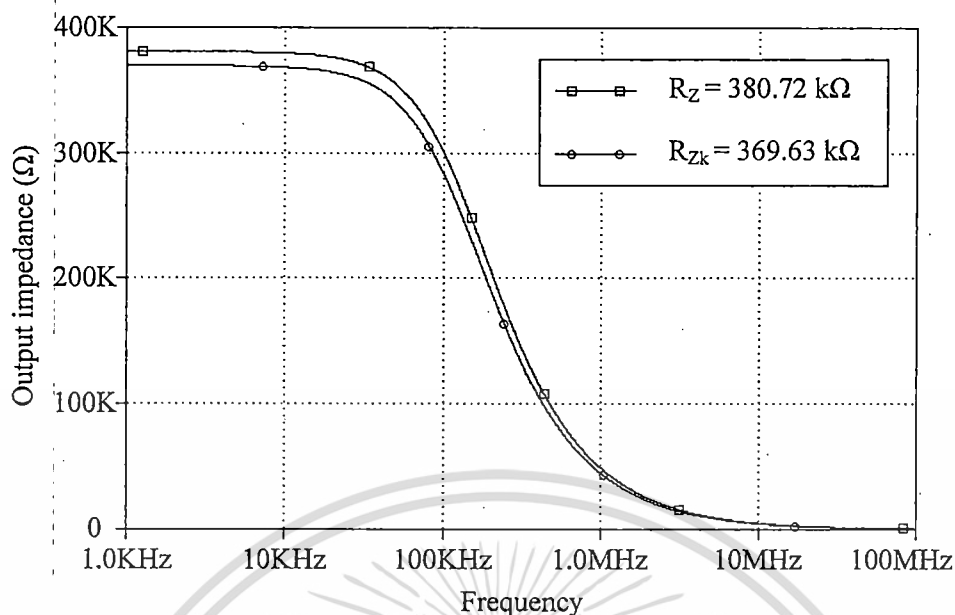
รูปที่ 2.16 ผลตอบสนองทางความถี่ที่ขั้ว Z และ Zk เมื่อป้อนสัญญาณเข้าที่ขั้ว X

ผลตอบสนองทางความถี่ของอินพุตอิมพีแดนซ์ที่ขั้ว Y และผลตอบสนองทางความถี่ของเอาต์พุตอิมพีแดนซ์ที่ขั้ว Z และขั้ว Zk แสดงดังรูปที่ 2.17 และ 2.18 พบว่าที่ความถี่ต่ำค่าอินพุตอิมพีแดนซ์ที่ขั้ว Y ที่ได้จากการจำลองการทำงานมีค่าประมาณ 182.99 k Ω ส่วนค่าเอาต์พุตอิมพีแดนซ์ที่ขั้ว Z และขั้ว Zk ที่ได้จากการจำลองการทำงานมีค่าประมาณ 382.72 k Ω ($R_Z \approx r_{o9}/r_{o13}$) และ 369.63 k Ω ($R_{Zk} \approx r_{o25}/r_{o29}$) ตามลำดับ



รูปที่ 2.17 ผลตอบสนองความถี่ของอินพุตอิมพีแดนซ์ที่ขั้ว Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 ผลตอบสนองความถี่ของเอาต์พุตอิมพีแดนซ์ที่ขั้ว Z และขั้ว Zk

2.5 บทสรุป

ในบทนี้ได้กล่าวถึงหลักการต่างๆ ที่จำเป็นต้องนำไปใช้ในการออกแบบวงจรกำเนิดสัญญาณไซน์ในวิทยานิพนธ์ ซึ่งประกอบด้วยเนื้อหาสามส่วนดังนี้ ส่วนแรกเป็นหลักการพื้นฐานของวงจรกำเนิดสัญญาณ โดยพบว่าวงจรกำเนิดสัญญาณจะให้กำเนิดสัญญาณได้นั้น ต้องอาศัยเงื่อนไขของบาร์คฮาวเช่นสองประการ ประการแรก คืออัตราขยายลูปของวงจรต้องมีค่าเท่ากับหนึ่ง หรืออัตราขยายลูปปิดของวงจรมีค่าเป็นอนันต์ ประการที่สองมุมเฟสของวงจรเมื่อป้อนกลับสัญญาณมายังอินพุตจะต้องมีค่าเท่ากับ 0° หรือ 360° เท่านั้น ในส่วนที่สองเป็นหลักการในการสังเคราะห์วงจรกำเนิดสัญญาณไซน์ ประกอบด้วยหลักการสังเคราะห์วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส ซึ่งหลักการดังกล่าวได้ใช้วงจรอินทิเกรเตอร์แบบสูญเสียเป็นโครงสร้างหลักในการออกแบบ และในส่วนที่สามได้อธิบายหลักการทำงานในเชิงอุดมคติของวงจรต่างๆ ที่ใช้ในวิทยานิพนธ์ ได้แก่ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสด้วยวิธีการทางอิเล็กทรอนิกส์ วงจรสายพานกระแสแบบต่างๆ และวงจร CCCII ชนิดมีอัตราขยายกระแส นอกจากนี้ในส่วนท้ายของบทที่ 2 ได้ทดสอบการทำงานเบื้องต้นของวงจร CCCII ชนิดมีอัตราขยายกระแสที่สร้างมาจากไบโพลาร์ทรานซิสเตอร์ด้วยการจำลองการทำงานโดยโปรแกรม PSpice

บทที่ 3

งานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์

3.1 บทนำ

นับตั้งแต่ A. Fabre และคณะได้นำเสนอวงจรสายพานกระแสควบคุมด้วยกระแส (CCCII) ในปี 1995 มีนักวิจัยจำนวนมากได้ออกแบบและสังเคราะห์วงจรแอนะล็อกฟังก์ชันต่างๆ โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ จากการสำรวจพบว่าวงจร CCCII ได้ถูกนำไปประยุกต์ใช้งานในการประมวลผลสัญญาณทั้งในโหมดแรงดันและกระแสอย่างมากมาย ตัวอย่างเช่น วงจรถอดรากที่สอง (Square rooting) [35]–[36] วงจรคูณและวงจรถหารสัญญาณ (Multiplier/Divider) [37] วงจรเลียนแบบตัวเหนี่ยวนำ (Inductor simulator) [38]–[39] วงจรทวีความถี่สองเท่าและวงจรรีจยสัญญาณแบบเต็มคลื่น (Double frequency and full wave rectifier) [40] สำหรับวงจรกรองความถี่แบบต่างๆ ที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟถูกนำเสนอในเอกสาร [41]–[51] โดยเป็นวงจรกรองผ่านทุกความถี่ (All-pass filter) [41]–[43] วงจรกรองความถี่หลายหน้าที่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์แบบหลายอินพุตหนึ่งเอาต์พุต (Universal filter) [44]–[45] แบบหลายอินพุตหลายเอาต์พุต [46]–[47] และเป็นแบบหนึ่งอินพุตหลายเอาต์พุต [48]–[51] สำหรับการประยุกต์ใช้งานวงจร CCCII เป็นวงจรถ่ายสัญญาณไซน์แบบต่างๆ พบได้ในเอกสาร [52]–[62] โดยเป็นวงจรถ่ายสัญญาณไซน์แบบควอดราเจอร์ [53]–[58] และเป็นวงจรถ่ายสัญญาณไซน์แบบหลายเฟส [59]–[62]

เนื่องจากวิทยานิพนธ์นี้มีวัตถุประสงค์ที่จะทำการออกแบบวงจรถ่ายสัญญาณไซน์โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟหลัก ดังนั้นจึงมีความจำเป็นอย่างยิ่งที่จะต้องศึกษา และวิเคราะห์ถึงข้อดีข้อด้อยของวงจรถ่ายสัญญาณไซน์ที่ออกแบบโดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟแบบต่างๆ ที่ได้นำเสนอมาแล้วในอดีต เพื่อเป็นแนวทางในการศึกษา ออกแบบ และพัฒนา โดยแบ่งการพิจารณาออกเป็นสองส่วน คือในส่วนแรกจะเป็นการศึกษารายละเอียดของวงจรถ่ายสัญญาณไซน์แบบควอดราเจอร์ที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟอ้างอิงตามบทความ [54]–[58] ส่วนที่สองจะเป็นการศึกษารายละเอียดของวงจรถ่ายสัญญาณไซน์แบบหลายเฟสซึ่งถูกออกแบบโดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟอ้างอิงตามบทความในเอกสาร [59]–[62] รายละเอียดในการพิจารณามีดังต่อไปนี้

3.2 วงจรถ่ายสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII

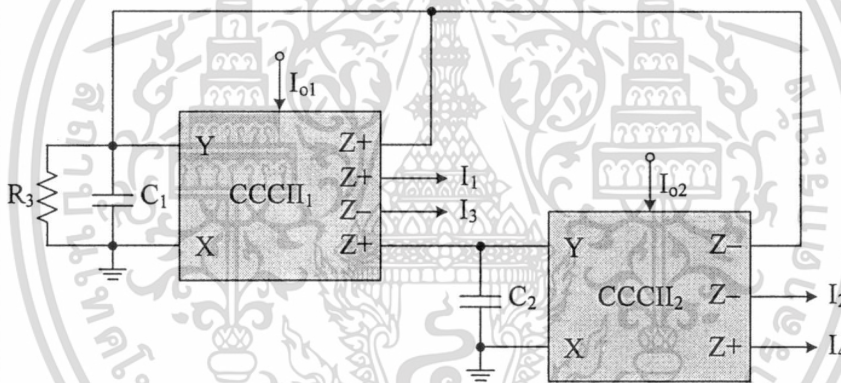
ในหัวข้อนี้เป็นการศึกษาถึงข้อดีข้อด้อยของวงจรถ่ายสัญญาณไซน์แบบควอดราเจอร์โหมดกระแสซึ่งถูกนำเสนอมาแล้วในเอกสาร [54]–[58] วงจรเหล่านี้ถูกออกแบบโดยใช้วงจร CCCII เป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์แอกทีฟ และถูกพัฒนาโดยนักวิจัยจากหลากหลายกลุ่ม รายละเอียดในการพิจารณาจะแบ่งเป็นหัวข้อย่อยๆ ตามกลุ่มนักวิจัยดังนี้

3.2.1 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดย Kumngern และคณะ

ในปี ค.ศ. 2009 M. Kumngern B. Knobnob และ K. Dejhan ได้นำเสนอวงจรถ่ายกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสองโหมตกระแสโดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ [54] วงจรได้ถูกออกแบบโดยอาศัยหลักการของวงจรถ่ายอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกับวงจรถ่ายอินทิเกรเตอร์แบบไม่สูญเสียและป้อนกลับเป็นลูปดังแสดงในรูปที่ 3.1 ซึ่งวงจรประกอบด้วย CCCII สองตัว ตัวเก็บ ประจุแบบต่อกราวด์สองตัว และตัวต้านทานแบบต่อกราวด์หนึ่งตัว จากวงจรสามารถวิเคราะห์หาสมการลักษณะเฉพาะได้ดังสมการที่ (3.1)

$$s^2 C_1 C_2 R_{x1} R_{x2} R_3 + s C_2 R_{x2} (R_{x1} - R_3) + R_3 = 0 \quad (3.1)$$



รูปที่ 3.1 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Kumngern และคณะ ในปี 2009

จากสมการที่ (3.1) พบว่าเงื่อนไขและความถี่เชิงมุม (ω_0) ของการกำเนิดสัญญาณมีค่าเป็น

$$R_3 \geq R_{x1} \quad (3.2)$$

และ

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_{x1} R_{x2}}} \quad (3.3)$$

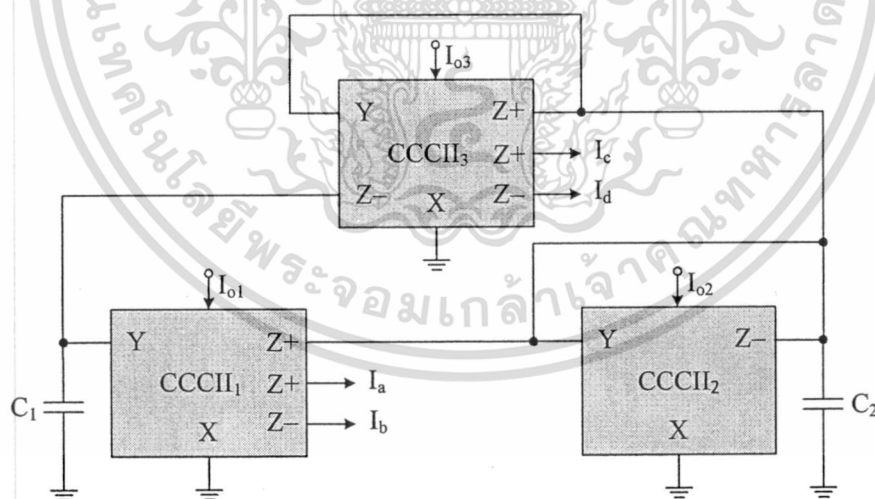
จากสมการที่ (3.2) และ (3.3) จะเห็นได้ว่าวงจรถ่ายกำเนิดสัญญาณไซน์แบบควอดราเจอร์ในรูปที่ 3.1 มีข้อดีคือ วงจรสามารถปรับเงื่อนไขและความถี่ของการกำเนิดสัญญาณในลักษณะที่ตั้งฉาก (Orthogonal) โดยไม่มีผลกระทบต่อกัน กล่าวคือค่าเงื่อนไขสามารถควบคุมด้วยการปรับค่าตัวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้านทาน R_3 และความถี่ของการกำเนิดสัญญาณสามารถควบคุมด้วยการปรับค่า R_{x2} โดยการปรับกระแสไบแอส I_{o2} นอกจากนี้ที่ขั้วเอาต์พุตกระแส ($I_1 - I_4$) มีค่าอิมพีแดนซ์สูงมากทำให้สามารถต่อกับโหลดได้โดยตรง ไม่ต้องใช้วงจรบัฟเฟอร์ใดๆ อย่างไรก็ตามวงจรยังมีข้อด้อย คือการใช้ตัวต้านทานภายนอกทำให้ใช้พื้นที่ขนาดใหญ่ขึ้นในกรณีที่นำไปสร้างเป็นวงจรรวม

3.2.2 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดย Maheshwari และ Khan

S. Maheshwari และ I. A. Khan ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII เป็นอุปกรณ์แอคทีฟไว้หลายวงจร [55]–[58] โดยเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสอง [55]–[56] และอันดับสาม [57]–[58] ตามลำดับ ซึ่งในหัวข้อนี้จะพิจารณาเพียงสามวงจรเท่านั้น โดยวงจรแรกเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสองที่ทำงานในโหมดกระแส ซึ่งวงจรถูกออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบไม่สูญเสียต่อคาสเคดกับวงจรอินทิเกรเตอร์แบบสูญเสียและป้อนกลับเป็นลูบดังแสดงในรูปที่ 3.2 [56] วงจรนี้ประกอบด้วย CCCII สามวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว สมการลักษณะเฉพาะของวงจรแสดงได้ดังสมการที่ (3.4)

$$s^2 + s \left(\frac{1}{R_{x2}C_1} - \frac{1}{R_{x3}C_1} \right) + \frac{1}{R_{x1}R_{x3}C_1C_2} = 0 \quad (3.4)$$



รูปที่ 3.2 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari และ Khan ในปี 2011

จากสมการที่ (3.4) จะเห็นได้ว่าเงื่อนไขและความถี่เชิงมุมของการกำเนิดสัญญาณมีค่าเป็น

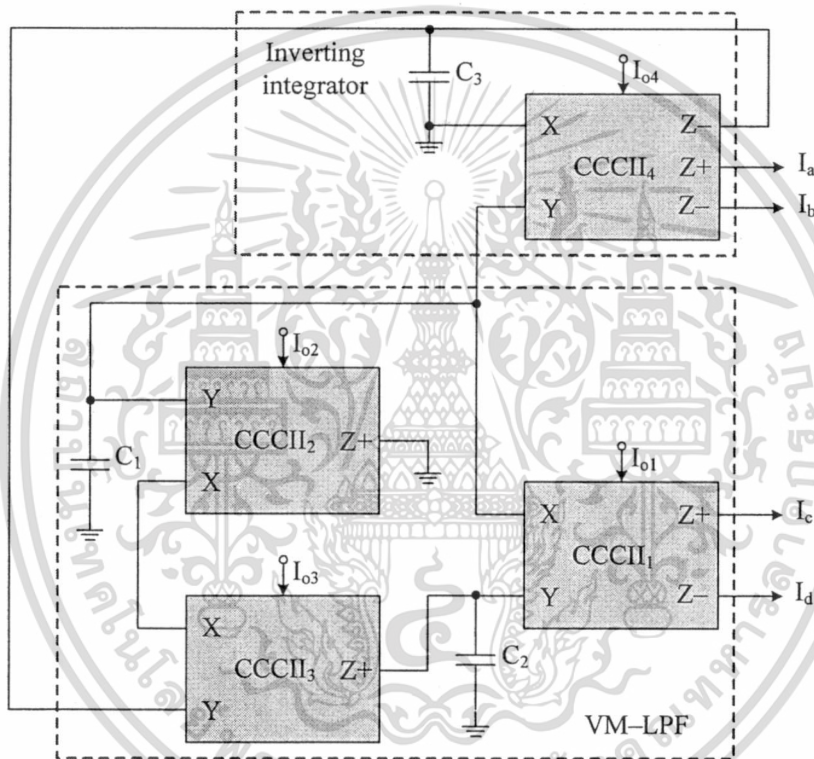
$$R_{x2} \geq R_{x3} \quad (3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$\omega_o = \frac{1}{\sqrt{R_{x1}R_{x3}C_1C_2}} \quad (3.6)$$

จากสมการที่ (3.5) และ (3.6) จะเห็นได้ว่าวงจรในรูปที่ 3.2 มีข้อดี คือสามารถปรับเงื่อนไขและความถี่ของการกำเนิดสัญญาณได้ด้วยวิธีการทางอิเล็กทรอนิกส์ในลักษณะที่ตั้งฉากโดยไม่มีผลกระทบต่อกัน วงจรใช้ตัวเก็บประจุแบบต่อกราวด์ ไม่ใช่ตัวต้านทานภายนอกทำให้เหมาะที่จะนำไปสร้างเป็นวงจรรวม [76] และที่ขั้วเอาต์พุตกระแส ($I_a - I_d$) มีค่าอิมพีแดนซ์สูงมากทำให้สามารถต่อกับโหลดได้โดยตรง อย่างไรก็ตามวงจรประกอบไปด้วยอุปกรณ์แอคทีฟจำนวนมาก (ใช้ CCCII 3 วงจร) ทำให้มีความซับซ้อนสูง



รูปที่ 3.3 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari และ Khan ในปี 2005

สำหรับวงจรที่สองซึ่งนำเสนอโดย S. Maheshwari และ I. A. Khan ในปี ค.ศ. 2005 [57] เป็นวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสามที่ทำงานในโหมดกระแส วงจรถูกออกแบบโดยใช้วงจรรองความถี่ต่ำผ่านอันดับสองต่อคาสเคดกับวงจรอินทิเกรเตอร์แบบกลับเฟสและป้อนกลับ เป็นรูปดังแสดงในรูปที่ 3.3 วงจรประกอบด้วย CCCII สี่วงจร และตัวเก็บประจุแบบต่อกราวด์สามตัว สมการลักษณะเฉพาะของวงจรแสดงดังสมการที่ (3.7)

$$a_0s^3 + a_1s^2 + a_2s + a_3 = 0 \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $a_0 = R_{x1}R_{x4}R_{xs}C_1C_2C_3$, $a_1 = R_{x4}R_{xs}C_2C_3$, $a_2 = R_{x4}C_3$, $a_3 = 1$
 และ $R_{xs} = R_{x2} + R_{x3}$

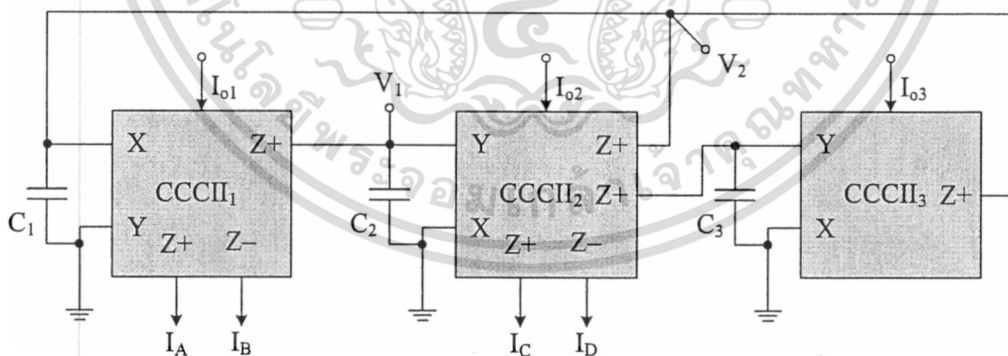
จากสมการที่ (3.7) เงื่อนไขและความถี่ของการกำเนิดสัญญาณสามารถกำหนดได้ดังต่อไปนี้

$$a_1a_2 - a_0a_3 = 0 \quad \text{และ} \quad \omega_0^2 = \frac{a_3}{a_1} = \frac{a_2}{a_0} \quad (3.8)$$

สมการที่ (3.8) พบว่าเงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรมีค่าเป็น

$$R_{x1}C_1 - R_{x4}C_3 = 0 \quad \text{และ} \quad \omega_0 = \frac{1}{\sqrt{R_{x4}R_{xs}C_2C_3}} \quad (3.9)$$

จากวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสามในรูปที่ 3.3 จะเห็นได้ว่าวงจรมีข้อดี คือ วงจรสามารถปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณได้ด้วยวิธีการทางอิเล็กทรอนิกส์ในลักษณะที่ตั้งฉากโดยไม่มีผลกระทบต่อกัน กล่าวคือ เงื่อนไขในการกำเนิดสัญญาณสามารถควบคุมด้วยการปรับค่า R_{x1} โดยการปรับกระแสไบแอส I_{o1} ในขณะที่ความถี่ในการกำเนิดสัญญาณสามารถควบคุมด้วยการปรับค่า R_{xs} โดยการปรับค่ากระแสไบแอส I_{o2} หรือ/และ I_{o3} วงจรใช้ตัวเก็บประจุแบบต่อกราวด์เป็นอุปกรณ์พาสซีฟ จึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม ขั้วเอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูงมาก และการออกแบบวงจรกำเนิดสัญญาณไซน์เป็นวงจรอันดับสามทำให้ได้รูปคลื่นไซน์ที่มีความบริสุทธิ์สูงเมื่อเปรียบเทียบกับวงจรอันดับสอง [13] อย่างไรก็ตามการใช้อุปกรณ์แอกทีฟจำนวนมาก (ใช้ CCCII 4 วงจร) ทำให้โครงสร้างของวงจรมีความซับซ้อนสูง



รูปที่ 3.4 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดย Maheshwari ในปี 2010

นอกจากวงจรที่ได้กล่าวมาแล้วข้างต้น ในปี ค.ศ. 2010 S. Maheshwari ยังได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์อันดับสามที่ทำงานในโหมดกระแสซึ่งพัฒนามาจากวงจรที่นำเสนอในรูปที่ 3.3 [57] วงจรถูกออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียหนึ่งวงจรต่อคาสเคดกับวงจรอินทิเกรเตอร์แบบไม่สูญเสียอีกสองวงจรตามลำดับ ดังแสดงในรูปที่ 3.4 [58] วงจรนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่เสียค่าใช้จ่าย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประกอบด้วย CCCII สามวงจร และตัวเก็บประจุแบบต่อกราวด์สามตัว ลักษณะเฉพาะของวงจรวิเคราะห์ที่ได้ดังสมการที่ (3.10)

$$s^3 + \left(\frac{1}{R_{x1}C_1}\right)s^2 + \left(\frac{1}{R_{x1}R_{x2}C_1C_2}\right)s + \frac{1}{R_{x1}R_{x2}R_{x3}C_1C_2C_3} = 0 \quad (3.10)$$

เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรมีค่าเป็น

$$R_{x1}C_1 - R_{x3}C_3 = 0 \quad (3.11)$$

และ

$$\omega_0 = \frac{1}{\sqrt{R_{x1}R_{x2}C_1C_2}} = \frac{1}{\sqrt{R_{x2}R_{x3}C_2C_3}} \quad (3.12)$$

วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์ในรูปที่ 3.4 พบว่าวงจรมีข้อดีในลักษณะเดียวกับวงจรรูปที่ 3.3 คือวงจรสามารถปรับเงื่อนไขและความถี่ในการกำเนิดสัญญาณได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยไม่มีผลกระทบต่อกัน วงจรใช้ตัวเก็บประจุแบบต่อกราวด์ทำให้เหมาะที่จะนำไปสร้างเป็นวงจรรวม และขั้วเอาต์พุตกระแสของวงจรมีค่าความต้านทานสูงมาก อย่างไรก็ตามวงจรมีข้อเสียคือใช้อุปกรณ์แอคทีฟจำนวนมาก

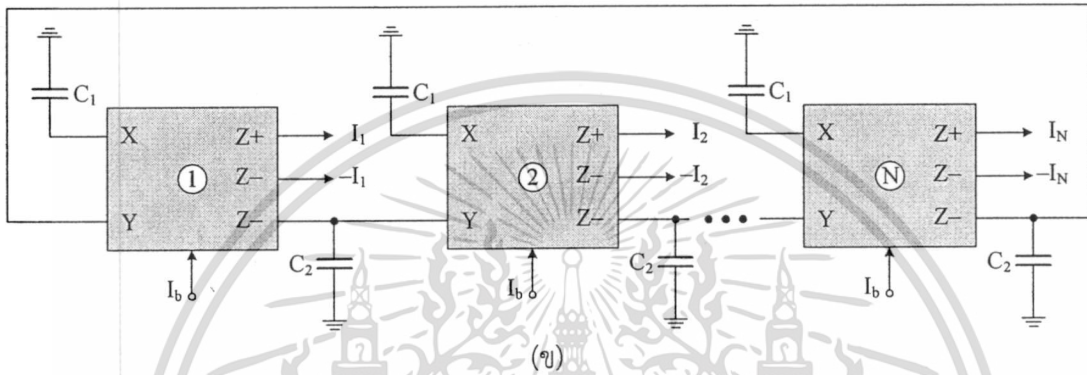
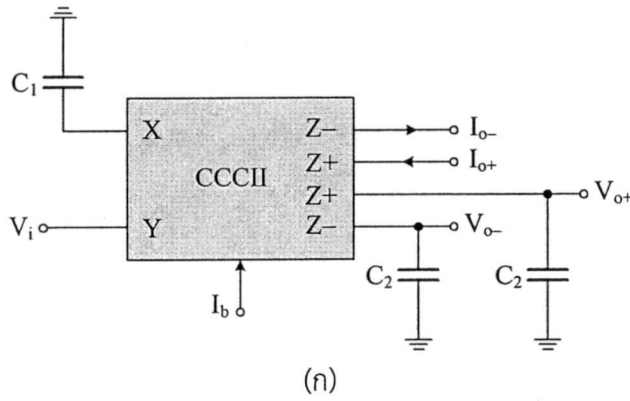
3.3 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII

ในหัวข้อนี้เป็นการศึกษาถึงข้อดีข้อด้อยของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสที่นำเสนอมาแล้วในเอกสาร [59]–[62] วงจรกำเนิดสัญญาณไซน์เหล่านี้ถูกออกแบบโดยใช้วงจรถูกกำเนิดสัญญาณ CCCII เป็นอุปกรณ์แอคทีฟ และถูกพัฒนาโดยนักวิจัยจากหลากหลายกลุ่ม รายละเอียดในการพิจารณาจะแบ่งเป็นหัวข้อย่อยๆ ตามกลุ่มนักวิจัยดังนี้

3.3.1 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Abuelma'atti และ Al-Qahtani

ในปี ค.ศ. 1998 M. T. Abuelma'atti และ M. A. Al-Qahtani ได้นำเสนอวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสโดยใช้วงจรถูกกำเนิดสัญญาณ CCCII เป็นอุปกรณ์แอคทีฟ [59] การออกแบบวงจรถูกกำเนิดสัญญาณอินทิเกรเตอร์แบบสูญเสียเป็นวงจรถูกกำเนิดสัญญาณพื้นฐานดังแสดงในรูปที่ 3.5 (ก) ซึ่งวงจรถูกกำเนิดสัญญาณประกอบด้วย CCCII หนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว เมื่อนำวงจรถูกกำเนิดสัญญาณในรูปที่ 3.5 (ก) ต่อкасศเคตกัน N วงจร จะได้วงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟสดังแสดงในรูปที่ 3.5 (ข) โดยลูปเกนของวงจรถูกกำเนิดสัญญาณแสดงดังสมการที่ (3.13)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่) โดย Abuelma'atti และ Al-Qahtani ในปี 1998

(ก) วงจรอินทิเกรเตอร์แบบสูญเสียที่สร้างจาก CCCII

(ข) วงจรกำเนิดสัญญาณไซน์แบบ N เฟส โดยใช้วงจรพื้นฐานในรูปที่ 3.5 (ก)

$$L(s) = \left(\frac{-C_1/C_2}{1+sC_1R_x} \right)^N \tag{3.13}$$

สมการที่ (3.13) วงจรจะให้กำเนิดสัญญาณไซน์ได้ เมื่อลูปลักษณะมีค่าเท่ากับหนึ่ง ดังนั้น

$$\left(\frac{-C_1/C_2}{1+sC_1R_x} \right)_{s=j\omega_0}^N = 1 \tag{3.14}$$

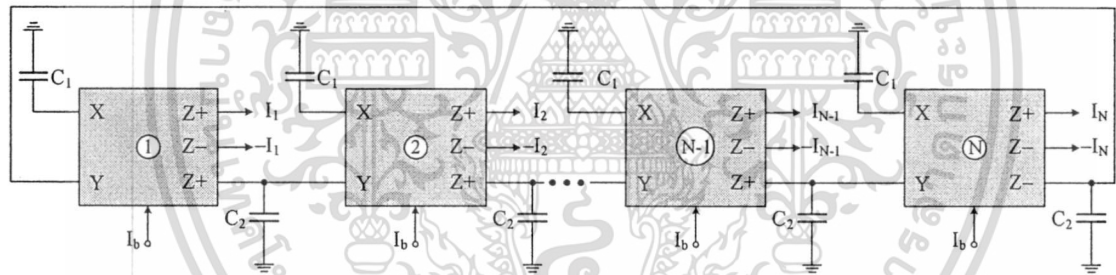
หรือ
$$(1+j\omega_0C_1R_x)^N + (-1)^{N+1} \left(\frac{C_1}{C_2} \right)^N = 0 \tag{3.15}$$

สมการที่ (3.15) คือสมการลักษณะเฉพาะของวงจรกำเนิดสัญญาณไซน์อันดับที่ N ของวงจรในรูปที่ 3.5 (ข) พบว่าวงจรนี้จะให้กำเนิดสัญญาณเฉพาะ N เป็นจำนวนคี่เท่านั้น คือ N=3, 5, 7,... เมื่อเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ค่าจำนวนจริงและจำนวนจินตภาพของสมการที่ (3.15) มีค่าเท่ากับศูนย์จะได้เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณสำหรับ N เป็นจำนวนคี่ ดังตารางที่ 3.1 โดยเอาต์พุตของแต่ละบล็อกในรูปที่ 3.5 (ข) จะมีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน นอกจากนี้การใช้วงจร CCCII ที่มีเอาต์พุตทั้งแบบบวกและลบ ($Z+$ และ $Z-$) จะทำให้วงจรมีเอาต์พุตกระแสเพิ่มเป็นเฟสคู่ได้ คือ $2N = 6, 10, 14, \dots$ ดังนั้นจะเห็นได้ว่า วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 3.5 (ข) สามารถให้เอาต์พุตที่เป็นเฟสคู่และเฟสคู่บางเฟสได้ในวงจรเดียวกัน

ตารางที่ 3.1 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรในรูปที่ 3.5 (ข)

จำนวนเฟส (N)	เงื่อนไข	ความถี่เชิงมุม (ω_0)
3	$C_1 = 2C_2$	$1.732/C_1R_x$
5	$C_1 = 1.237C_2$	$0.728/C_1R_x$
7	$C_1 = 1.11C_2$	$0.482/C_1R_x$
9	$C_1 = 1.063C_2$	$0.364/C_1R_x$



รูปที่ 3.6 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่) โดย Abuelma'atti และ Al-Qahtani ในปี 1998

เพื่อให้วงจรสามารถกำเนิดสัญญาณไซน์แบบหลายเฟส โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ M. T. Abuelma'atti และ M. A. Al-Qahtani จึงนำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสดังแสดงในรูปที่ 3.6 [59] ซึ่งใช้วงจรพื้นฐานในรูปที่ 3.5 (ก) โดยกำหนดให้วงจรพื้นฐาน $N-1$ ถึงวงจรแรกมีฟังก์ชันถ่ายโอนเหมือนกัน ด้วยการใช้อาต์พุตบวกสองขั้วและเอาต์พุตลบหนึ่งขั้ว สำหรับวงจรลำดับที่ N จะใช้อาต์พุตบวกหนึ่งขั้วและเอาต์พุตลบสองขั้วเพื่อให้ได้ฟังก์ชันถ่ายโอนที่เลื่อนเฟสไป 180° โดยรูปแทนของวงจรในรูปที่ 3.6 แสดงได้ดังต่อไปนี้

$$L(s) = -\left(\frac{C_1/C_2}{1+sC_1R_x}\right)^N \quad (3.16)$$

สมการที่ (3.16) วงจรจะให้กำเนิดสัญญาณไซน์ได้ เมื่อลูปเกนมีค่าเท่ากับหนึ่ง ดังนี้

$$-\left(\frac{C_1/C_2}{1+sC_1R_x}\right)_{s=j\omega_0}^N = 1 \quad (3.17)$$

หรือ

$$(1+j\omega_0 C_1 R_x)^N + \left(\frac{C_1}{C_2}\right)^N = 0 \quad (3.18)$$

สมการที่ (3.18) คือสมการลักษณะเฉพาะของวงจรถูกกำเนิดสัญญาณไซน์อันดับที่ N โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ ในลักษณะเช่นเดียวกับวงจรในรูปที่ 3.5 (ข) เมื่อกำหนดให้ค่าจำนวนจริงและจำนวนจินตภาพของสมการที่ (3.18) มีค่าเท่ากับศูนย์ จะได้เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณดังแสดงในตารางที่ 3.2

ข้อดีของวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 3.5 และ 3.6 คือวงจรมีโครงสร้างที่ง่ายสามารถให้เอาต์พุตกระแสทั้งเฟสคู่และเฟสคี่ (Odd/Even Phase) ที่มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน การควบคุมเงื่อนไขและความถี่ในการกำเนิดสัญญาณในลักษณะที่ตั้งฉาก ไม่มีผลกระทบต่อกัน โดยเงื่อนไขการกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่า C_1 หรือ C_2 ในขณะที่ความถี่ในการกำเนิดสัญญาณควบคุมด้วยการปรับค่า R_x โดยการปรับค่ากระแสไบแอส I_b และขั้วเอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูงมากทำให้สามารถต่อกับโหลดได้โดยตรง อย่างไรก็ตาม วงจรนี้ใช้ตัวเก็บประจุมากถึงสองตัวต่อเฟส และเงื่อนไขในการกำเนิดสัญญาณใช้การปรับ ค่าตัวเก็บประจุจึงไม่สะดวกเท่ากับการปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์

ตารางที่ 3.2 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรในรูปที่ 3.6

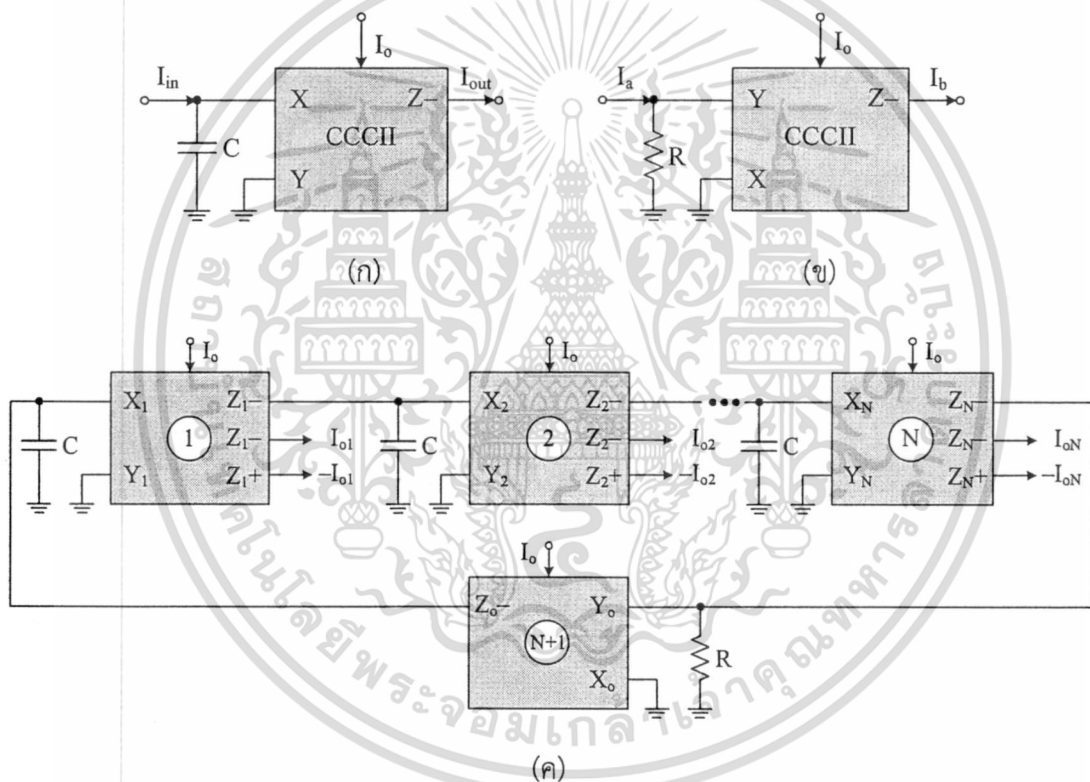
จำนวนเฟส (N)	เงื่อนไข	ความถี่เชิงมุม (ω_0)
3	$C_1 = 2C_2$	$1.732/C_1R_x$
4	$C_1 = 1.414C_2$	$1/C_1R_x$
5	$C_1 = 1.237C_2$	$0.728/C_1R_x$
6	$C_1 = 1.154C_2$	$0.577/C_1R_x$
7	$C_1 = 1.11C_2$	$0.482/C_1R_x$
8	$C_1 = 1.082C_2$	$0.414/C_1R_x$
9	$C_1 = 1.063C_2$	$0.364/C_1R_x$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในวงจำกัดเท่านั้น ไม่อนุญาตให้มีการนำออกจำหน่าย การค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Loescharataramdee และคณะ

ในปี ค.ศ. 2001 C. Loescharataramdee และคณะได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมตกระแสโดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ [60] วงจรถูกออกแบบโดยใช้วงจรพื้นฐานเป็นวงจรอินทิเกรเตอร์แบบสูญเสียในรูปแบบที่ 3.7 (ก) และวงจรขยายกระแสแบบกลับเฟสในรูปแบบที่ 3.7 (ข) ซึ่งฟังก์ชันถ่ายโอนของวงจรดังกล่าวแสดงได้ดังสมการที่ (3.19) และ (3.20) ตามลำดับ โดยวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย C. Loescharataramdee และคณะ แสดงดังรูปที่ 3.7 (ค) ซึ่งใช้วงจรพื้นฐานในรูปแบบที่ 3.7 (ก) ต่อкасาดกัน N วงจร และใช้วงจรในรูปแบบที่ 3.7 (ข) เป็นวงจรถ้อนกลับ โดยลูปเกนของวงจรแสดงดังสมการที่ (3.21)



รูปที่ 3.7 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Loescharataramdee และคณะ ในปี 2001

(ก) วงจรอินทิเกรเตอร์แบบสูญเสียที่สร้างจาก CCCII

(ข) วงจรขยายกระแสแบบกลับเฟสที่สร้างจาก CCCII

(ค) วงจรกำเนิดสัญญาณไซน์แบบ N เฟส โดยใช้วงจรพื้นฐานในรูปแบบที่ 3.7 (ก) และ (ข)

$$\frac{I_{out}}{I_{in}} = \frac{1}{1 + sR_x C} \quad (3.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_b}{I_a} = -\frac{R}{R_x} = -K \quad (3.20)$$

$$L(s) = -\left(\frac{1}{1+sC_1R_x}\right)^N K \quad (3.21)$$

สมการที่ (3.21) วงจรจะให้กำเนิดสัญญาณไซน์ได้ เมื่อลูปเกนมีค่าเท่ากับหนึ่ง ดังนั้น

$$-\left(\frac{1}{1+sC_1R_x}\right)^N K = 1 \quad (3.22)$$

สมการที่ (3.22) เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณมีค่าเป็น

$$K = (1 + \omega_0^2 R_x^2 C^2)^{\frac{N}{2}} \quad (3.23)$$

และ

$$\omega_0 = \frac{1}{R_x C} \tan\left(\frac{\pi}{N}\right) \quad (3.24)$$

เมื่อแทน ω_0 ของสมการที่ (3.24) ลงในสมการที่ (3.23) จะได้เงื่อนไขดังสมการที่ (3.25)

$$K = \left(1 + \tan^2\left(\frac{\pi}{N}\right)\right)^{\frac{N}{2}} \quad (3.25)$$

ข้อดีของวงจรนี้เห็นได้จากสมการที่ (3.24) และ (3.25) คือเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรสามารถปรับค่าได้อย่างอิสระจากกัน โดยค่าเงื่อนไขขึ้นอยู่กับอันดับที่ N ของวงจรกำเนิดสัญญาณและอัตราขยายของวงจรขยายกระแส ในขณะที่ความถี่ในการกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่า R_x ผ่านทางการปรับค่ากระแสไบแอส I_0 วงจรมีโครงสร้างที่ง่ายสามารถให้เอาต์พุตกระแสทั้งเฟสคู่และเฟสคี่ และขั้วเอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูงมาก อย่างไรก็ตามวงจรยังมีข้อด้อย คือใช้วงจรขยายกระแสเป็นวงจรป้อนกลับทำให้ต้องใช้อุปกรณ์แอกทีฟ $N+1$ วงจร เพื่อให้กำเนิดสัญญาณไซน์แบบ N เฟส นอกจากนี้เอาต์พุตกระแสของวงจรมีขนาดของแต่ละเฟสไม่เท่ากัน ดังนั้นในกรณีที่ต้องการให้สัญญาณมีขนาดเท่ากันจำเป็นต้องเพิ่มวงจรขยายภายนอก

3.3.3 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Prommee และคณะ

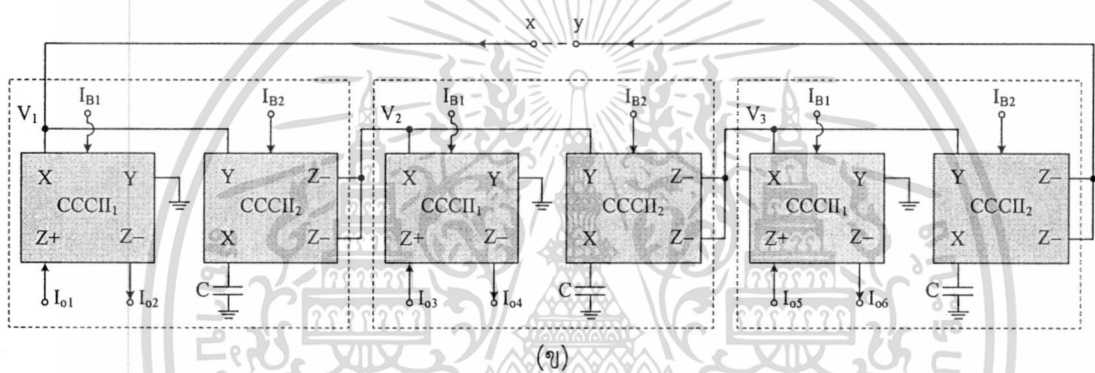
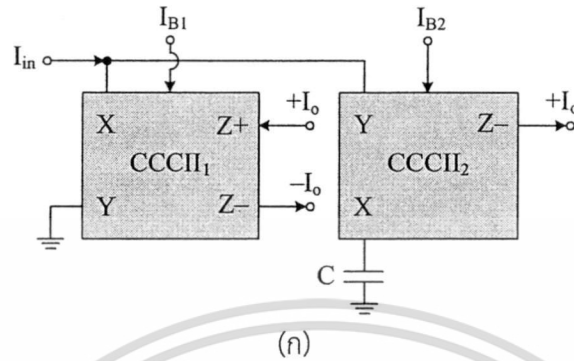
P. Prommee M. Somdunyaakanok และ K. Angkeaw ได้นำเสนอวงจรกำเนิดสัญญาณไซน์

แบบหลายเฟสที่ทำงานได้ทั้งโหมดกระแสและแรงดันโดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ [61]

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้เผยแพร่เห็นว่าเป็นประโยชน์ในการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนี้ถูกออกแบบโดยใช้วงจรรองความถี่สูงผ่านอันดับหนึ่งเป็นวงจรพื้นฐานดังแสดงในรูปที่ 3.8 (ก) ซึ่งวงจรประกอบด้วย CCCII สองวงจร และตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว ฟังก์ชันถ่ายโอนของวงจรในรูปที่ 3.8 (ก) แสดงดังสมการที่ (3.26)



รูปที่ 3.8 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Prommee และคณะ ในปี 2009
 (ก) วงจรรองความถี่สูงผ่านอันดับหนึ่งแบบกลับเฟสที่สร้างจาก CCCII
 (ข) วงจรกำเนิดสัญญาณไซน์แบบ 3 เฟส โดยใช้วงจรพื้นฐานในรูปที่ 3.8 (ก)

$$\frac{I_o}{I_{in}} = \frac{-skT}{1+sT} \tag{3.26}$$

เมื่อ $k = R_{x1}/R_{x2}$ และ $T = CR_{x2}$ โดยที่ค่า R_{x1} และ R_{x2} สามารถควบคุมได้ด้วยการปรับกระแสไบแอส I_{B1} และ I_{B2} ของวงจร CCCII และ CCCII₂ ตามลำดับ จากสมการที่ (3.26) ถ้าววงจรในรูปที่ 3.8 (ก) ต่อкасцепกัน N วงจร และป้อนกลับเป็นลูป ดังรูปที่ 3.8 (ข) วงจรจะให้กำเนิดสัญญาณไซน์ได้ เมื่อลูปเกนมีค่าเท่ากับหนึ่ง ดังนั้น

$$L(j\omega_0) = \left[-k \left(\frac{j\omega_0 CR_{x2}}{1 + j\omega_0 CR_{x2}} \right) \right]^N = 1 \tag{3.27}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่มุมต่างเฟส (ϕ) ของสัญญาณแต่ละเอาต์พุต และความถี่เชิงมุมในการกำเนิดสัญญาณของวงจร จะมีค่าดังแสดงในสมการที่ (3.28) และ (3.29) ตามลำดับ

$$\phi = \pi/2 - \tan^{-1}(\omega_0 CR_{x2}) \quad (3.28)$$

และ

$$\omega_0 = \frac{1}{CR_{x2}} \tan\left(\frac{(N-2)\pi}{2N}\right) \quad (3.29)$$

สมการที่ (3.29) แสดงให้เห็นว่าวงจรให้กำเนิดสัญญาณได้ เมื่อ $N \geq 3$ (3, 4, 5, ...) สำหรับตัวอย่างการพิจารณา กำหนดให้เป็นวงจรกำเนิดสัญญาณไซน์ 3 เอาต์พุต ($N = 3$) ซึ่งแสดงได้ดังรูปที่ 3.8 (ข) โดยพบว่า เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณมีค่าเป็น

$$k = \frac{R_{x1}}{R_{x2}} = 2 \quad \text{และ} \quad \omega_0 = \frac{1}{\sqrt{3}CR_{x2}} \quad (3.30)$$

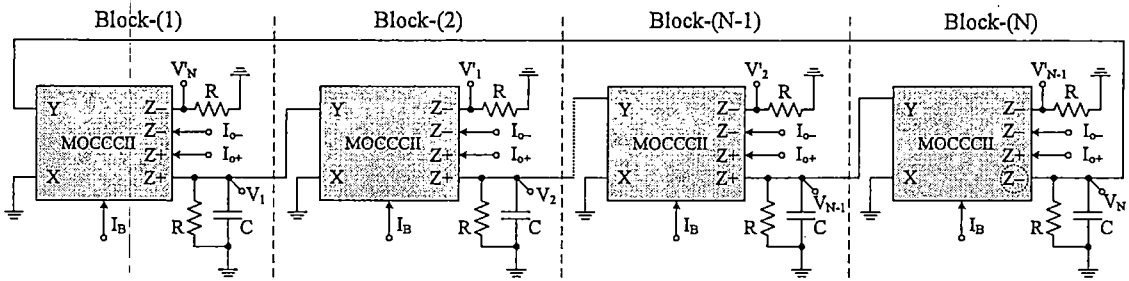
จากการพิจารณาข้างต้นพบว่าวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอใน [61] มีข้อดี คือวงจรสามารถให้กำเนิดสัญญาณไซน์ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแสในเวลาเดียวกัน โดยเป็นได้ทั้งเฟสคู่และเฟสคี่ที่มีขนาดและมีมุมต่างเฟสของแต่ละเฟสเท่ากัน การควบคุมเงื่อนไขและความถี่ในการกำเนิดสัญญาณในลักษณะที่ตั้งจากกระทำได้โดยไม่มีผลกระทบต่อกัน โดยเงื่อนไขในการกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่า R_{x1} ในขณะที่ความถี่ควบคุมด้วยการปรับค่า R_{x2} และขั้วเอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูงมาก นอกจากนี้วงจรยังทำงานได้ดีในย่านความถี่สูงอีกด้วย อย่างไรก็ตามวงจรนี้ใช้อุปกรณ์แอกทีฟจำนวนมาก คือใช้ CCCII สองวงจรต่อเอาต์พุตหนึ่งเฟส ดังนั้นในกรณีที่สร้างเป็นวงจรรวม วงจรนี้จะใช้พื้นที่มากกว่าวงจรอื่นๆ

3.3.4 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดย Minhaj

ในปี ค.ศ. 2009 Nigar Minhaj ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่ทำงานได้ทั้งโหมตกระแสและแรงดันโดยใช้วงจร MOCCII เป็นอุปกรณ์แอกทีฟ ดังแสดงในรูปที่ 3.9 [62] วงจรได้ถูกออกแบบโดยใช้วงจรพื้นฐานเป็นวงจรอินทิเกรเตอร์แบบสูญเสีย ซึ่งแต่ละบล็อกพื้นฐานของวงจรจะประกอบด้วย MOCCII หนึ่งวงจร ตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว และตัวต้านทานแบบต่อกราวด์สองตัว โดยรูปเกนของวงจรในรูปที่ 3.9 แสดงดังสมการที่ (3.31)

$$L(s) = -\left(\frac{R/R_x}{1 + sCR}\right)^N \quad (3.31)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดย Minhaj ในปี 2009

จากสมการที่ (3.31) วงจรจะให้กำเนิดสัญญาณไซน์ได้ เมื่ออุปเกนมีค่าเท่ากับหนึ่ง ดังนั้น

$$-\left(\frac{R/R_x}{1+sCR}\right)_{s=j\omega_0}^N = 1 \quad (3.32)$$

หรือ

$$(1+j\omega_0 CR)^N + \left(\frac{R}{R_x}\right)^N = 0 \quad (3.33)$$

สมการที่ (3.33) คือสมการลักษณะเฉพาะของวงจรกำเนิดสัญญาณไซน์อันดับที่ N โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ เมื่อกำหนดให้ค่าจริงและค่าจินตภาพของสมการที่ (3.33) มีค่าเท่ากับศูนย์ จะได้เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณดังแสดงในตารางที่ 3.3

ตารางที่ 3.3 เงื่อนไขและความถี่เชิงมุมในการกำเนิดสัญญาณของวงจรในรูปที่ 3.9

จำนวนเฟส (N)	เงื่อนไข	ความถี่เชิงมุม (ω_0)
3	$R \geq 2R_x$	$1.732/RC$
4	$R \geq 1.414R_x$	$1/RC$
5	$R \geq 1.237R_x$	$0.728/RC$
6	$R \geq 1.154R_x$	$0.577/RC$
7	$R \geq 1.11R_x$	$0.482/RC$
8	$R \geq 1.082R_x$	$0.414/RC$
9	$R \geq 1.063R_x$	$0.364/RC$

ข้อดีของวงจรในรูปที่ 3.9 คือวงจรมีโครงสร้างที่ง่ายสามารถให้อาต์พุตกระแสทั้งเฟสคู่และเฟสคี่ (Odd/Even Phase) ที่มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน การควบคุมเงื่อนไขและความถี่ในการกำเนิดสัญญาณในลักษณะที่ตั้งฉาก กระทำได้โดยไม่มีผลกระทบต่อกัน โดยเงื่อนไขในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่า R_x ผ่านทางการปรับค่ากระแสไบแอส ในขณะที่ความถี่ควบคุมด้วยการปรับค่าตัวเก็บประจุ และขั้วเอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูงมากสำหรับเอาต์พุตแรงดันของวงจรได้จากการต่อตัวต้านทานแบบต่อกราวด์ที่ขั้วเอาต์พุตกระแส อย่างไรก็ตามวงจรมีใช้อุปกรณ์พาสซีฟต่อเฟสจำนวนมาก (3 ตัวต่อเฟส) นอกจากนี้ความถี่ในการกำเนิดสัญญาณใช้การปรับค่าตัวเก็บประจุจึงไม่สะดวกเท่ากับการปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์

3.4 บทสรุป

ในบทนี้เป็นการศึกษาถึงหลักการออกแบบ ข้อดีและข้อด้อยของวงจรถักกำเนิดสัญญาณไซน์ที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ ซึ่งวงจรเหล่านี้เป็นวงจรถักกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และกรณีที่สองเป็นวงจรถักกำเนิดสัญญาณไซน์แบบหลายเฟส ซึ่งพบว่าในกรณีของวงจรถักกำเนิดสัญญาณไซน์แบบควอดราเจอร์ยังมีข้อด้อย คือใช้ตัวต้านทานภายนอก [54] ใช้ตัวเก็บประจุจำนวนมาก [57]–[58] และใช้อุปกรณ์แอกทีฟจำนวนมาก [55]–[58] สำหรับกรณีของวงจรถักกำเนิดสัญญาณไซน์แบบหลายเฟสพบว่า วงจรใช้อุปกรณ์พาสซีฟต่อเฟสจำนวนมาก [59], [62] ใช้อุปกรณ์แอกทีฟต่อเฟสจำนวนมาก [61] มีความยุ่งยากในการปรับค่าเฟสและความถี่ในการกำเนิดสัญญาณ [59], [62] วงจรมีขนาดไม่เท่ากัน และใช้วงจรขยายสัญญาณในส่วนของวงจรถักป้อนกลับ [60] ดังนั้นแนวทางในการพัฒนาวงจรถักกำเนิดสัญญาณไซน์ที่จะนำเสนอต่อไปจะต้องหลีกเลี่ยงข้อด้อยเหล่านี้เพื่อให้ได้วงจรถักกำเนิดสัญญาณไซน์ที่ดี โดยในวิทยานิพนธ์นี้ได้ออกแบบวงจรถักกำเนิดสัญญาณไซน์สองวงจร วงจรแรกเป็นวงจรถักกำเนิดสัญญาณไซน์แบบควอดราเจอร์และวงจรถักที่สองเป็นวงจรถักกำเนิดสัญญาณไซน์แบบหลายเฟส รายละเอียดของวงจรถักทั้งสองจะนำเสนอในบทต่อไป

บทที่ 4

วงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์

4.1 บทนำ

วงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์เป็นวงจรสำคัญวงจรมีที่นำไปใช้งานในระบบการประมวลผลสัญญาณแอนะล็อก โดยเฉพาะอย่างยิ่งในระบบการสื่อสารโทรคมนาคม [1] ด้วยเหตุนี้จึงพบว่ามีวงจรถ่ายทอดที่พหุคูณชนิดมาสังเคราะห์เป็นวงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์ เช่น ใช้วงจร CCII [6]–[8] วงจร CDBA [9]–[10] วงจรโอทีเอ (OTA) [11]–[13] วงจร CDTA [14]–[16] และวงจรถ่ายทอดกระแสที่ควบคุมด้วยกระแส (CCCII) [53]–[58] เป็นต้น จากการศึกษาวงจรถ่ายทอดสัญญาณไซน์โหมดกระแสที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ ซึ่งได้พิจารณามาแล้วในหัวข้อที่ 3.2 พบว่าบางวงจรมีข้อด้อยบางประการที่ต้องปรับปรุง ดังนั้นในบทนี้จึงได้นำเสนอวงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์ที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ และใช้อุปกรณ์พาสซีฟแบบต่อกราวด์ทำให้วงจรเหมาะที่จะนำไปสร้างเป็นวงจรรวม วงจรสามารถสร้างสัญญาณไซน์ที่มีเฟสต่างกัน 90° ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส นอกจากนี้ความถี่ในการกำเนิดสัญญาณสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยไม่มีผลกระทบใดๆ ต่อเงื่อนไขในการกำเนิดสัญญาณ คุณสมบัติของวงจรถ่ายทอดที่นำเสนอจะถูกตรวจสอบความถูกต้องด้วยการจำลองการทำงานโดยใช้โปรแกรม PSpice ซึ่งปรากฏว่ามีผลสอดคล้องกับหลักการที่นำเสนอเป็นอย่างดี

4.2 วงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอโดยใช้วงจร CCCII

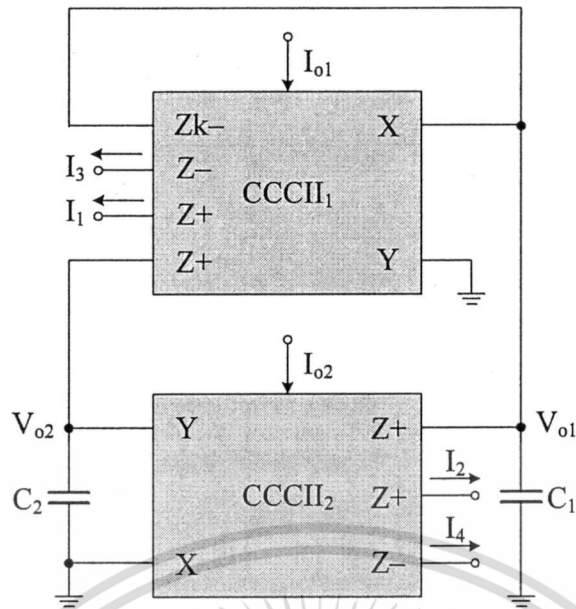
วงจรถ่ายทอดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 4.1 ประกอบด้วยวงจร CCCII หนึ่งวงจร วงจร CCCII ชนิดมีอัตราขยายกระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว จากรูป วงจรถูกออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกับวงจรอินทิเกรเตอร์แบบไม่สูญเสียและป้อนกลับเป็นรูปตามหลักการในหัวข้อที่ 2.3.1 ซึ่งมีสมการลักษณะเฉพาะดังต่อไปนี้

$$s^2 C_1 C_2 R_{x1} R_{x2} + s C_2 R_{x2} (1 - k) + 1 = 0 \quad (4.1)$$

สมการที่ (4.1) พบว่าเงื่อนไขและความถี่ (f_o) ในการกำเนิดสัญญาณของวงจร คือ

$$k \geq 1 \quad (4.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่ให้ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส โดยใช้ CCCII เป็นอุปกรณ์แอกทีฟ

และ

$$f_o = \frac{1}{2\pi} \sqrt{\frac{1}{C_1 C_2 R_{x1} R_{x2}}} \quad (4.3)$$

โดยที่ $k = I_a/I_b$ เป็นอัตราขยายกระแส $R_{x1} = V_T/2I_{o1}$ และ $R_{x2} = V_T/2I_{o2}$ เป็นค่าความต้านทานแฝงภายในที่ขั้ว X ของวงจร CCCII₁ และ CCCII₂ ตามลำดับ สำหรับ V_T เป็นแรงดันความร้อน (โดยมีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C) ดังนั้นเมื่อแทนค่า R_{x1} และ R_{x2} ลงในสมการที่ (4.3) จะได้ความถี่ในการกำเนิดสัญญาณดังแสดงในสมการที่ (4.4)

$$f_o = \frac{1}{\pi V_T} \sqrt{\frac{I_{o1} I_{o2}}{C_1 C_2}} \quad (4.4)$$

จากสมการที่ (4.2) ถึง (4.4) จะเห็นได้ว่าเงื่อนไขในการกำเนิดสัญญาณของวงจรควบคุมได้ด้วย การปรับค่า k โดยปรับอัตราส่วนกระแส I_a/I_b ในขณะที่ความถี่ในการกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่า R_{x1} หรือ R_{x2} โดยการปรับกระแสไบแอส I_{o1} หรือ I_{o2} ดังนั้นจึงกล่าวได้ว่าเงื่อนไขและความถี่ในการกำเนิดสัญญาณของวงจรสามารถควบคุมได้อย่างอิสระโดยไม่ส่งผลกระทบต่อกัน จาก การที่เงื่อนไขและค่าความถี่ในการกำเนิดสัญญาณสามารถควบคุมได้โดยการปรับค่ากระแสไบแอสจึงเรียกวงจรที่นำเสนอนี้เป็น “วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่ควบคุมด้วยวิธีการทาง อิเล็กทรอนิกส์”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาวงจรที่นำเสนอในรูปที่ 4.1 พบว่าความสัมพันธ์ระหว่างแรงดันเอาต์พุต V_{o1} และ V_{o2} เขียนได้ดังต่อไปนี้

$$V_{o1} = \frac{1}{sC_1R_{x2}} V_{o2} \quad (4.5)$$

สมการที่ (4.5) เมื่อสัญญาณกระแสที่เอาต์พุต V_{o1} และ V_{o2} อยู่ในสภาวะคงตัว เขียนสมการใหม่ได้ดังนี้

$$V_{o1} = \frac{1}{\omega_0 C_1 R_{x1}} e^{-j90^\circ} V_{o2} \quad (4.6)$$

ในลักษณะเดียวกัน ความสัมพันธ์ของกระแสเอาต์พุตต่างๆ เขียนได้ดังต่อไปนี้

$$I_1 = sC_2R_{x2} I_2 \quad (4.7)$$

และ

$$I_4 = -I_2, \quad I_3 = -I_1 \quad (4.8)$$

จากสมการที่ (4.7) เมื่อสัญญาณกระแสที่เอาต์พุต I_1 และ I_2 อยู่ในสภาวะคงตัว เขียนสมการใหม่ได้ดังนี้

$$I_1 = \omega_0 C_2 R_{x2} e^{j90^\circ} I_2 \quad (4.9)$$

จากสมการที่ (4.6) และ (4.9) ยืนยันได้ว่าแรงดันเอาต์พุต V_{o1} และ V_{o2} และกระแสเอาต์พุต I_1 และ I_2 ของวงจรในรูปที่ 4.1 มีเฟสต่างกัน 90° ข้อสังเกตประการหนึ่ง คือขนาดของสัญญาณเอาต์พุตแรงดันจะมีขนาดเท่ากันเมื่อ $\omega_0 C_2 R_{x1} = 1$ เช่นเดียวกันสัญญาณเอาต์พุตกระแสจะมีขนาดเท่ากันก็ต่อเมื่อ $\omega_0 C_2 R_{x2} = 1$ ดังนั้นถ้ากำหนดให้ตัวเก็บประจุมีค่าเท่ากัน ($C_1 = C_2$) ที่ความถี่ใดๆ (ω_0) สัญญาณจะมีขนาดเท่ากันเมื่อค่ากระแสไบแอส $I_{o1} = I_{o2}$ หรือ $R_{x1} = R_{x2}$

เนื่องจากที่ขั้วเอาต์พุตกระแส (I_1 ถึง I_4) ของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 4.1 มีค่าอิมพีแดนซ์สูงมาก ดังนั้นในการใช้งานจึงสามารถนำไปต่อกับโหลดได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ใดๆ ในส่วนของสัญญาณที่ขั้วเอาต์พุตแรงดัน (V_{o1} และ V_{o2}) ไม่สามารถต่อกับโหลดได้โดยตรงเนื่องจากจะส่งผลกระทบต่อความถี่ในการกำเนิดสัญญาณของวงจร ด้วยเหตุนี้การใช้งานเอาต์พุตแรงดันจึงจำเป็นต้องต่อวงจรบัฟเฟอร์ก่อนใช้งานจริง อย่างไรก็ตามมีวิธีง่ายๆ เมื่อต้องการใช้งานสัญญาณแรงดัน ให้ใช้ตัวต้านทานแบบต่อกราวด์ต่อที่ขั้วเอาต์พุตกระแส (I_1 ถึง I_4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

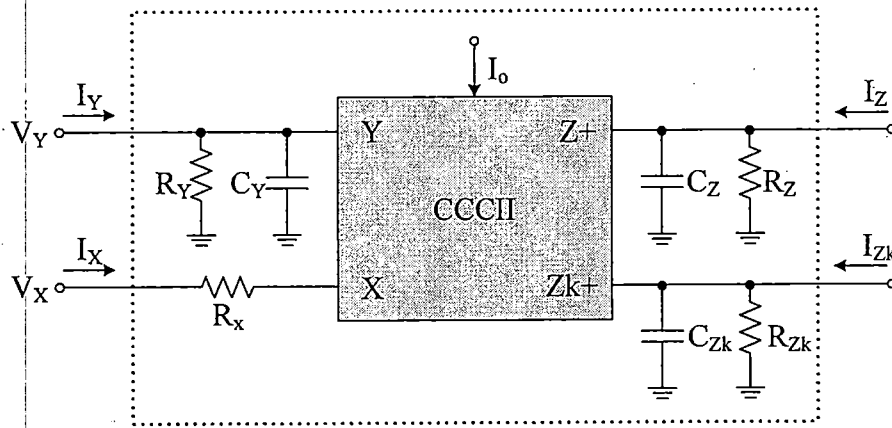
สัญญาณกระแสที่ไหลผ่านตัวต้านทานจะถูกเปลี่ยนเป็นสัญญาณแรงดัน ซึ่งวิธีการนี้จะสะดวกกว่าการใช้วงจรบัฟเฟอร์เป็นอย่างมาก นอกจากนี้จะเห็นได้ว่าการเปลี่ยนแปลงอุณหภูมิจะมีผลต่อค่าความถี่ในการกำเนิดสัญญาณของวงจร อย่างไรก็ตามปัญหานี้สามารถแก้ไขได้ด้วยหลักการชดเชยผลของอุณหภูมิดังแสดงไว้ในเอกสาร [77]

4.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CCCII

เนื่องจากในหัวข้อที่ 4.2 เป็นการวิเคราะห์วงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ในกรณีที่วงจร CCCII มีคุณสมบัติเป็นไปตามอุดมคติตามความสัมพันธ์ในสมการที่ (2.48) ดังนั้นในหัวข้อนี้จึงได้พิจารณาเพิ่มเติมถึงผลกระทบต่อวงจรกำเนิดสัญญาณไซน์ที่นำเสนอ อันเกิดจากกรณีที่วงจร CCCII มีคุณสมบัติไม่เป็นไปตามอุดมคติ ซึ่งในทางปฏิบัติการทำงานของวงจร CCCII จะมีส่วนของค่าความผิดพลาดในการส่งผ่านแรงดัน (α) และค่าความผิดพลาดในการส่งผ่านกระแส (β) รวมอยู่ด้วย [52] โดยวงจร CCCII ที่มีคุณสมบัติไม่เป็นไปตามอุดมคติแสดงได้ดังสมการที่ (4.10) นอกจากนี้ยังมีค่าความต้านทานแฝง และค่าความจุแฝงเกิดขึ้นที่ขั้วต่างๆ ของวงจร CCCII แสดงดังรูปที่ 4.2

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \\ I_{Zk} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ \alpha & R_x & 0 & 0 \\ 0 & \pm\beta & 0 & 0 \\ 0 & \pm\beta k & 0 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \\ V_{Zk} \end{bmatrix} \quad (4.10)$$

เมื่อ $\alpha = 1 - \varepsilon_v$ โดยที่ ε_v ($|\varepsilon_v| \ll 1$) คือค่าความผิดพลาดในการติดตามแรงดัน (Voltage tracking error) จากขั้ว Y ไปยังขั้ว X $\beta = 1 - \varepsilon_i$ โดยที่ ε_i ($|\varepsilon_i| \ll 1$) คือค่าผิดพลาดในการติดตามกระแส (Current tracking error) จากขั้ว X ไปยังขั้ว Z และขั้ว Zk ของวงจร CCCII โดยทั่วไปค่าตัวแปร α และ β จะมีค่าคลาดเคลื่อนไปจากหนึ่งเพียงเล็กน้อยเท่านั้น จากรูปที่ 4.2 ตัวต้านทาน R_x ซึ่งมีค่าความต้านทานขึ้นอยู่กับกระแสไบแอส I_0 คือค่าความต้านทานแฝงที่ขั้ว X ในขณะที่ขั้ว Y Z และ Zk จะมีตัวเก็บประจุแฝง C_Y C_Z และ C_{Zk} ที่มีค่าความจุน้อยต่อขนานกับตัวต้านทานแฝง R_Y R_Z และ R_{Zk} ซึ่งมีค่าความต้านทานสูงมาก ตามลำดับ



รูปที่ 4.2 สัญลักษณ์ของวงจร CCCII กรณีที่ทำงานไม่เป็นไปตามอุดมคติ

เมื่อแทนวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 4.1 ด้วยวงจร CCCII กรณีที่ทำงานไม่เป็นไปตามอุดมคติในรูปที่ 4.2 และนำสมการที่ (4.10) มาทำการวิเคราะห์หาค่าได้สมการลักษณะเฉพาะของวงจรแสดงในสมการที่ (4.11)

$$s^2 C_1' C_2' R_{x1} R_{x2} + s C_2' R_{x2} (1 - \beta_1 k) + \alpha_2 \beta_1 \beta_2 = 0 \quad (4.11)$$

โดยที่ $C_1' = C_1 + C_{Zk1} + C_{Z2}$ และ $C_2' = C_2 + C_{Z1} + C_{Y2}$ ในส่วนของ α_1 , β_1 , C_{Y1} , C_{Z1} และ C_{Zk1} คือตัวแปรของ α , β , C_Y , C_Z และ C_{Zk} ของวงจร CCCII ตัวที่ i (เมื่อ $i=1,2$) จากสมการที่ (4.11) จะพบว่าเงื่อนไขและความถี่ (f_o) ในการกำเนิดสัญญาณของวงจรมีค่าเปลี่ยนแปลงไปเป็น

$$\beta_1 k \geq 1 \quad (4.12)$$

และ

$$f_o = \frac{1}{2\pi} \sqrt{\frac{\alpha_2 \beta_1 \beta_2}{C_1' C_2' R_{x1} R_{x2}}} \quad (4.13)$$

หรือ

$$f_o = \frac{1}{\pi V_T} \sqrt{\frac{\alpha_2 \beta_1 \beta_2 I_{o1} I_{o2}}{(C_1 + C_{Zk1} + C_{Z2})(C_2 + C_{Z1} + C_{Y2})}} \quad (4.14)$$

เมื่อเปรียบเทียบสมการที่ (4.2) กับ (4.12) จะเห็นได้ว่าเงื่อนไขในการกำเนิดสัญญาณเปลี่ยนแปลงไปจากอุดมคติเพียงเล็กน้อย โดยที่ k ควบคู่กับค่าตัวแปร β_1 ซึ่งผลของค่าตัวแปรนี้ชัดเจนได้ด้วยการปรับค่า k โดยการปรับค่ากระแสไบแอส I_a หรือ I_b ในขณะที่ค่าความถี่ในการกำเนิดสัญญาณเปลี่ยนแปลงไปจากอุดมคติด้วยการคูณกับตัวแปร $\sqrt{\alpha_2 \beta_1 \beta_2}$ นอกจากนี้ผลของค่าความจุแฝงทำให้ตัวเก็บประจุ C_1 และ C_2 มีค่าเปลี่ยนแปลงไปเป็น $C_1 + C_{Zk1} + C_{Z2}$ และ $C_2 + C_{Z1} + C_{Y2}$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามลำดับ อย่างไรก็ตามค่าความจุแฝงที่เกิดขึ้นที่ขั้วต่างๆ นี้มีค่าความจุน้อยมาก ดังนั้นถ้าออกแบบให้ $C_1 \gg C_{Zk1} + C_{Z2}$ และ $C_2 \gg C_{Z1} + C_{Y2}$ จะสามารถละเลยผลของค่าความจุแฝงเหล่านี้ได้ จากที่กล่าวมาข้างต้นจะสังเกตเห็นว่า ถึงแม้เงื่อนไขและค่าความถี่ในการกำเนิดสัญญาณจะเปลี่ยนไปจากอุดมคติแต่ยังคงสามารถควบคุมได้อย่างอิสระโดยไม่ส่งผลกระทบต่อกัน

4.4 การวิเคราะห์หาค่าความไวของวงจร

ค่าความไว (Sensitivity) สามารถใช้เป็นตัวชี้วัดประสิทธิภาพการทำงานของวงจรกำเนิดสัญญาณไซน์ที่นำเสนอได้ โดยการวิเคราะห์หาค่าความไวของค่าความถี่ในการกำเนิดสัญญาณเทียบกับอัตราการเปลี่ยนแปลงของอุปกรณ์ภายในวงจร ซึ่งสามารถจำแนกเป็นค่าความไวของอุปกรณ์แอคทีฟ และค่าความไวของอุปกรณ์พาสซีฟ โดยสามารถหาค่าความไวได้จากความสัมพันธ์ดังนี้

$$S_X^Y = \frac{\partial Y/Y}{\partial X/X} = \frac{X}{Y} \cdot \frac{\partial Y}{\partial X} \quad (4.15)$$

โดยที่ S คือค่าความไว

Y คือตัวแปรสมการที่ต้องการพิจารณาค่าความไว (เช่น ความถี่ f_o)

X คือตัวแปรตามที่ต้องการพิจารณาค่าความไวเทียบกับตัวแปรสมการ

อาศัยสมการที่ (4.15) สามารถหาค่าความไวของค่าความถี่ในสมการที่ (4.14) ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟและพาสซีฟ (Active and passive sensitivities) ของวงจรได้ดังต่อไปนี้

$$S_{\alpha_2}^{f_o} = S_{\beta_1}^{f_o} = S_{\beta_2}^{f_o} = S_{I_{o1}}^{f_o} = S_{I_{o2}}^{f_o} = \frac{1}{2} \quad (4.16)$$

$$S_{\alpha_1}^{f_o} = S_{C_{Y1}}^{f_o} = 0 \quad (4.17)$$

และ

$$S_{C_1}^{f_o} = -\frac{C_1}{2(C_1 + C_{Zk1} + C_{Z2})}, \quad S_{C_{Zk1}}^{f_o} = -\frac{C_{Zk1}}{2(C_1 + C_{Zk1} + C_{Z2})},$$

$$S_{C_{Z2}}^{f_o} = -\frac{C_{Z2}}{2(C_1 + C_{Zk1} + C_{Z2})}, \quad S_{C_2}^{f_o} = -\frac{C_2}{2(C_2 + C_{Z1} + C_{Y2})},$$

$$S_{C_{Z1}}^{f_o} = -\frac{C_{Z1}}{2(C_2 + C_{Z1} + C_{Y2})}, \quad S_{C_{Y2}}^{f_o} = -\frac{C_{Y2}}{2(C_2 + C_{Z1} + C_{Y2})} \quad (4.18)$$

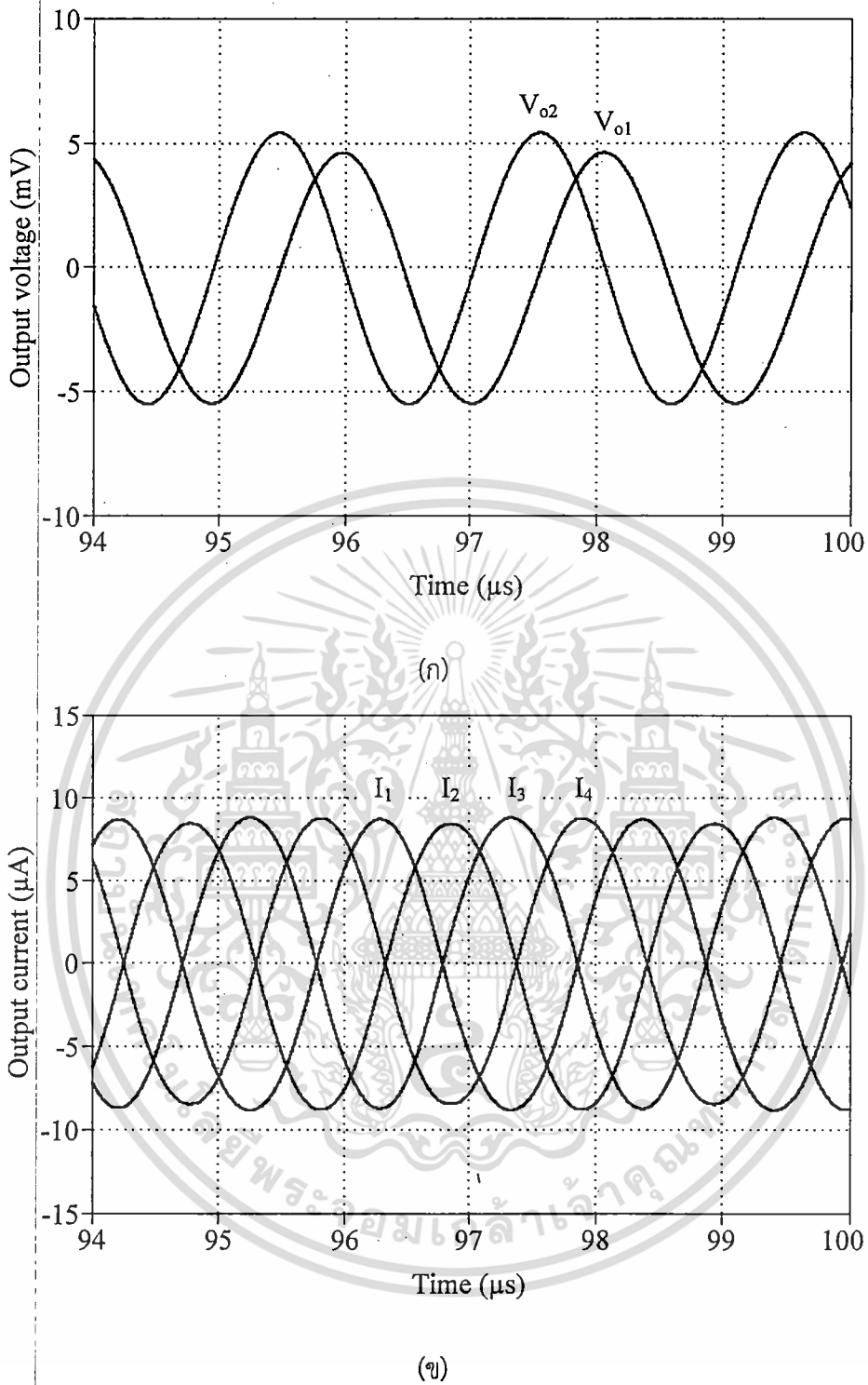
จากสมการที่ (4.16) ถึง (4.18) แสดงให้เห็นว่าวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอมีประสิทธิภาพในการทำงานที่ดี เนื่องจากวงจรมีความไวของเวลาที่ต่อการเปลี่ยนแปลงไม่เกิน 1/2 นั้นหมายความว่า การเปลี่ยนแปลงทางกายภาพใดๆ ของอุปกรณ์แอกทีฟและพาสซีฟในวงจรมีผลกระทบต่อความถี่ในการกำเนิดสัญญาณน้อยมาก

4.5 การจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอ

เพื่อตรวจสอบการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 4.1 และเป็นการยืนยันผลการวิเคราะห์ตามทฤษฎีของวงจรกำเนิดสัญญาณว่าสามารถทำงานได้จริงตามหลักการที่นำเสนอ จึงได้จำลองการทำงานของวงจรด้วยโปรแกรม PSpice โดยวงจร CCCII และวงจร CCCII ชนิดมีอัตราขยายกระแสที่ใช้อ้างอิงตามบทความ [63] แสดงดังรูปที่ 2.11 และ 2.12 ตามลำดับ ซึ่งวงจรถูกออกแบบโดยใช้แบบจำลองของไบโพลาร์ทรานซิสเตอร์ NPN และ PNP จาก AT&T ALA400-CBIC-R [75] ใช้แหล่งจ่ายแรงดัน $V_{CC} = -V_{EE} = 1.5V$ และกระแสไบแอส $I_a = 54 \mu A$, $I_b = 50 \mu A$ โดยที่ค่ากระแสไบแอส I_a จะต้องออกแบบให้มากกว่า I_b อยู่เล็กน้อย เพื่อให้วงจรสามารถเริ่มกำเนิดสัญญาณและคงรูปสัญญาณอยู่ได้

สำหรับตัวอย่างในการออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอนี้ กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 1nF$ และค่ากระแสไบแอส $I_{o1} = I_{o2} = 50 \mu A$ ซึ่งการออกแบบด้วยค่าพารามิเตอร์เหล่านี้ จะได้ความถี่ในการกำเนิดสัญญาณมีค่าประมาณ 610 kHz

รูปที่ 4.3 (ก) และ (ข) แสดงสัญญาณรูปคลื่นไซน์ที่ได้จากการจำลองการทำงานในรูปของแรงดันเอาต์พุต (V_{o1} และ V_{o2}) และรูปของกระแสเอาต์พุต (I_1 , I_2 , I_3 และ I_4) ซึ่งมีเฟสต่างกัน 90° พบว่าทั้งสองรูปมีค่าความถี่ในสถานะคงตัวประมาณ 489 kHz ซึ่งต่างกับค่าความถี่ที่คำนวณไว้ทางทฤษฎีประมาณ 19.8 % อันเนื่องจากผลของความไม่เป็นไปตามอุดมคติของวงจรที่วิเคราะห์ไว้ในหัวข้อที่ 4.3 ในส่วนของสเปกตรัมความถี่ของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุตในรูปที่ 4.3 (ก) และ (ข) แสดงในรูปที่ 4.4 (ก) และ (ข) ตามลำดับ โดยค่าความผิดเพี้ยนรวมทางฮาร์โมนิกส์ (Total Harmonic Distortion: THD) ของสัญญาณแรงดันเอาต์พุต และสัญญาณกระแสเอาต์พุต (V_{o1} , V_{o2} , I_1 และ I_2) มีค่าเป็น 0.48 % 0.43 % 2.36 % และ 2.4 % ดังสรุปไว้ในตารางที่ 4.1 คุณสมบัติทางเฟสแบบควอดราเจอร์ (เฟสต่างกัน 90°) ในรูปของกราฟ X-Y ของสัญญาณแรงดันเอาต์พุต V_{o1} และ V_{o2} ในรูปที่ 4.3 (ก) และสัญญาณกระแสเอาต์พุต I_1 และ I_2 ในรูปที่ 4.3 (ข) แสดงได้ดังรูปที่ 4.5 (ก) และ (ข) ตามลำดับ โดยความผิดพลาดทางเฟสของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุตมีค่าประมาณ 3.5 % และ 4.4 % ตามลำดับ

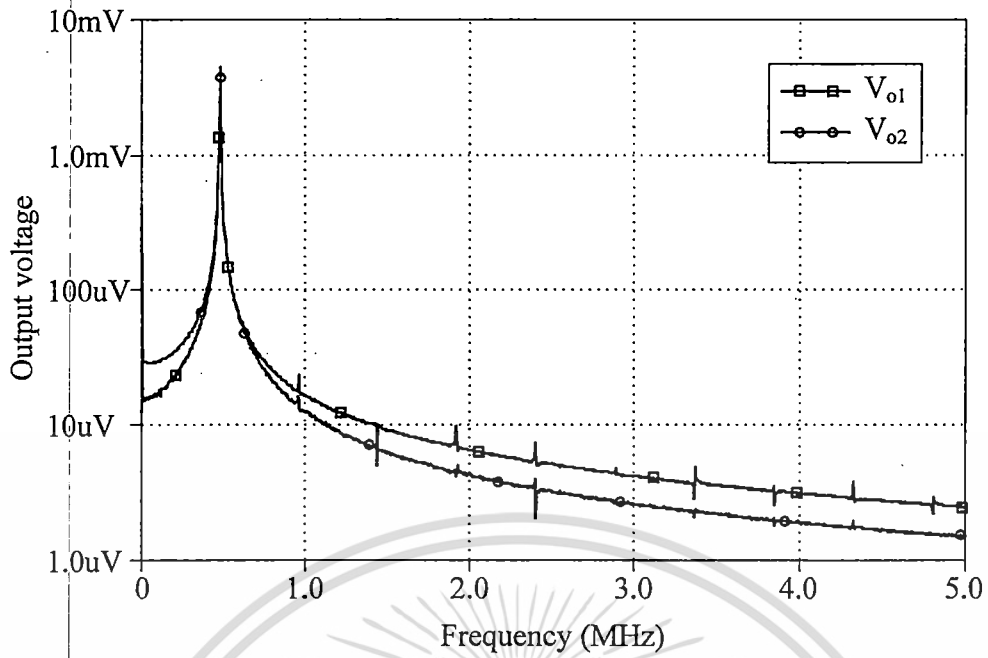


รูปที่ 4.3 ผลการจำลองแรงดันเอาต์พุตและกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์

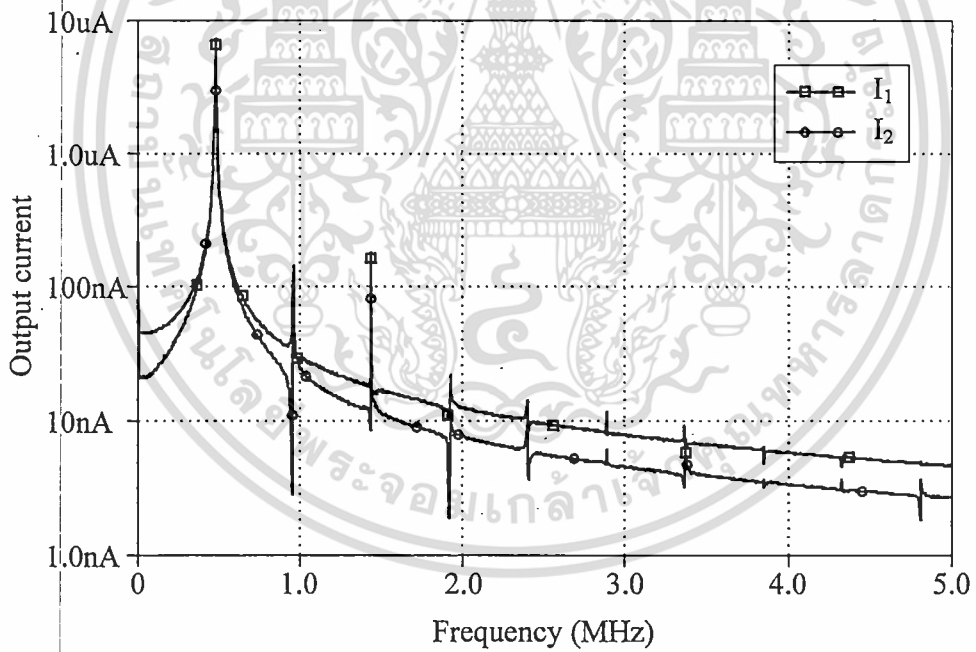
แบบควอดราเจอร์ที่ความถี่ 489 kHz

(ก) รูปคลื่นแรงดันเอาต์พุต V_{o1} และ V_{o2}

(ข) รูปคลื่นกระแสเอาต์พุต I_1 I_2 I_3 และ I_4



(ก)



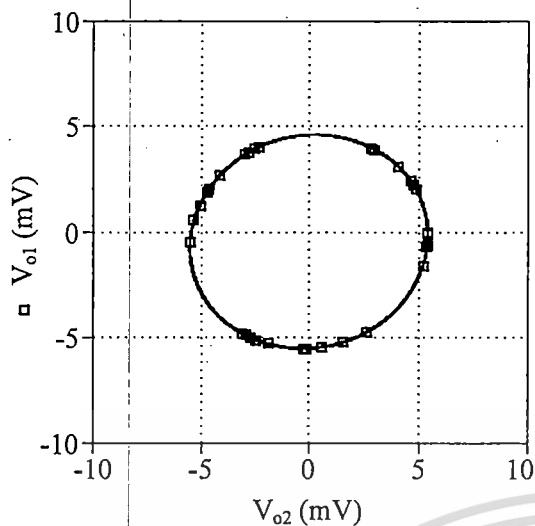
(ข)

รูปที่ 4.4 ผลการจำลองสเปกตรัมความถี่ของสัญญาณแรงดันเอาต์พุตและสัญญาณกระแสเอาต์พุต ที่ความถี่ 489 kHz

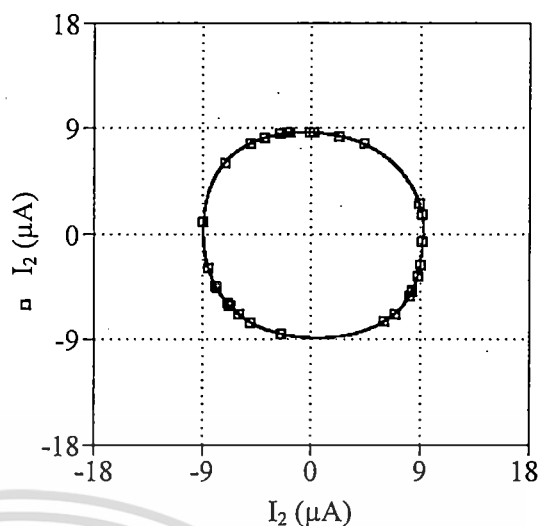
(ก) สเปกตรัมความถี่ของแรงดันเอาต์พุต V_{o1} และ V_{o2}

(ข) สเปกตรัมความถี่ของกระแสเอาต์พุต I_1 และ I_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ 4.5 ผลการจำลองคุณสมบัติทางเฟสแบบควอดราเจอร์ของสัญญาณในรูปที่ 4.3

(ก) เฟสของแรงดันเอาต์พุต V_{o1} เทียบกับ V_{o2}

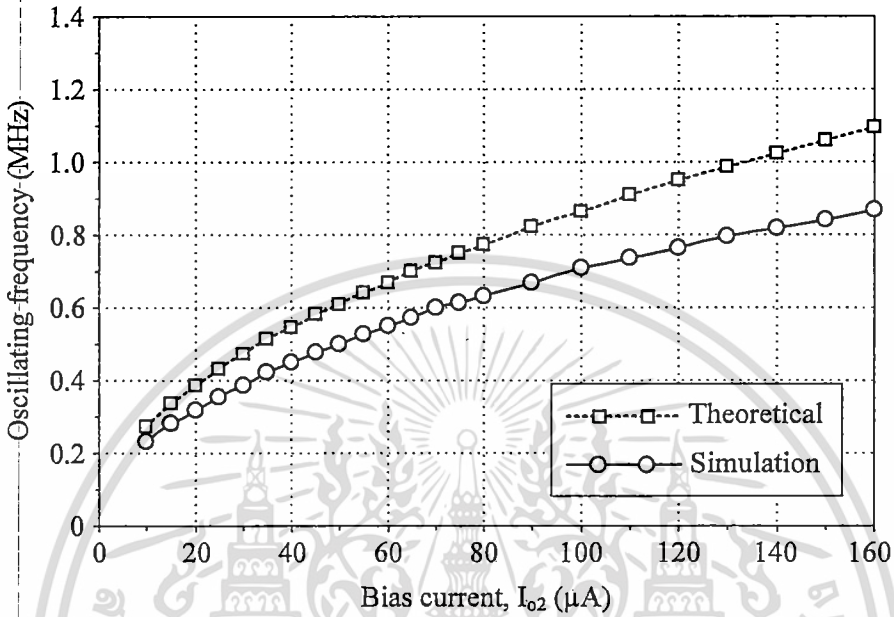
(ข) เฟสของกระแสเอาต์พุต I_1 เทียบกับ I_2

ตารางที่ 4.1 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของวงจรถ่ายสัญญาณไซน์ที่นำเสนอในรูปที่ 4.1

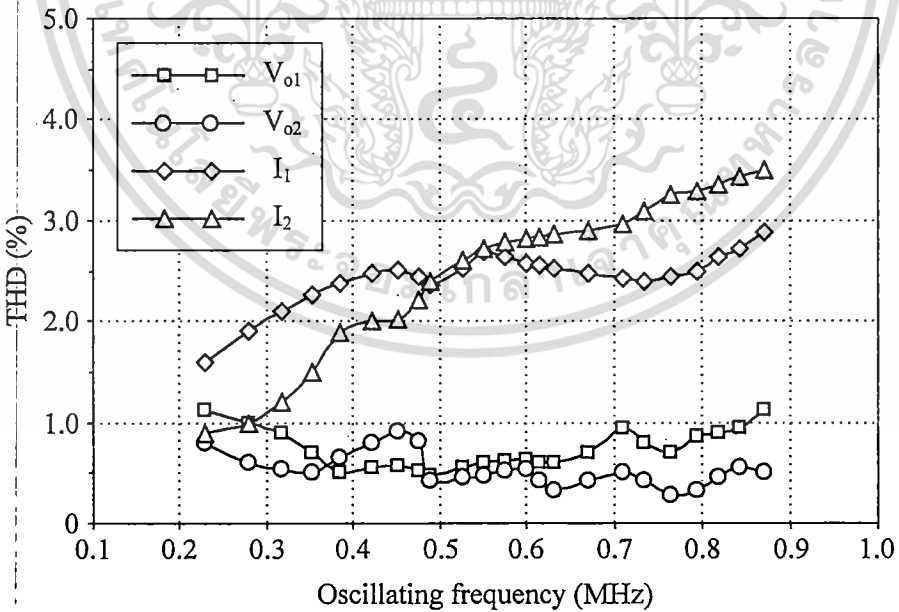
Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase (Deg)
Output V_{o1}					
1	4.889E+05	5.080E-03	1.000E+00	9.701E+01	0.000E+00
2	9.778E+05	1.456E-05	2.867E-03	-8.708E+00	-2.029E+02
3	1.467E+06	1.448E-05	2.850E-03	-2.093E+01	-3.122E+02
4	1.956E+06	8.056E-06	1.586E-03	-1.449E+02	-5.333E+02
5	2.445E+06	1.036E-05	2.040E-03	1.733E+01	-4.681E+02
Output V_{o2}					
1	4.889E+05	5.468E-03	1.000E+00	-1.762E+02	0.000E+00
2	9.778E+05	1.676E-05	3.065E-03	1.666E+01	3.691E+02
3	1.467E+06	1.070E-05	1.956E-03	1.375E+01	5.424E+02
4	1.956E+06	9.662E-06	1.767E-03	-1.811E+01	6.867E+02
5	2.445E+06	8.184E-06	1.497E-03	1.003E+01	8.911E+02
Output I_1					
1	4.889E+05	8.931E-06	1.000E+00	4.140E+01	0.000E+00
2	9.778E+05	1.408E-07	1.576E-02	2.625E+00	-8.297E+01
3	1.467E+06	1.781E-07	1.995E-02	1.439E+02	1.549E+01
4	1.956E+06	2.478E-08	2.774E-03	1.340E+02	-3.717E+01
5	2.445E+06	2.172E-08	2.432E-03	-1.192E+02	-3.332E+02
Output I_2					
1	4.889E+05	8.822E-06	1.000E+00	1.274E+02	0.000E+00
2	9.778E+05	9.640E-08	1.093E-02	1.728E+02	-7.650E+01
3	1.467E+06	1.979E-07	2.243E-02	1.755E+01	-3.565E+02
4	1.956E+06	5.816E-09	6.593E-04	3.168E+01	-4.670E+02
5	2.445E+06	2.318E-08	2.627E-03	-1.998E+01	-6.433E+02

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC component & Total Harmonic Distortion (THD)			
V_{o1}	: DC component = -4.148226E-04 ;	THD = 4.797414E-01 percent	
V_{o2}	: DC component = -3.366845E-05 ;	THD = 4.310838E-01 percent	
I_1	: DC component = -1.775835E-07 ;	THD = 2.368963E+00 percent	
I_2	: DC component = 5.810293E-08 ;	THD = 2.409995E+00 percent	

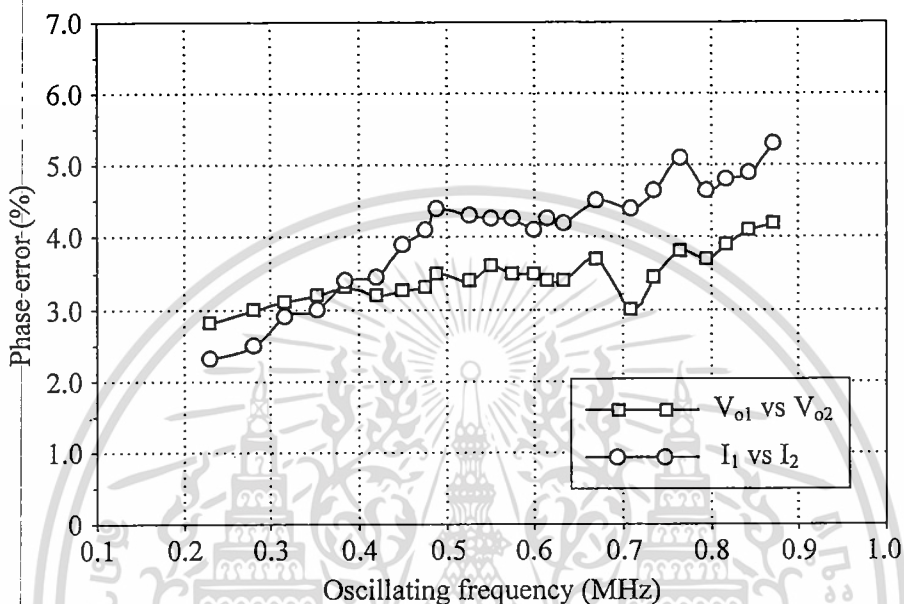


รูปที่ 4.6 ความถี่ในการกำเนิดสัญญาณเมื่อทำการปรับค่ากระแสไบแอส I_{o2}



รูปที่ 4.7 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุต

ในรูปที่ 4.6 แสดงคุณสมบัติการปรับค่าความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์ของวงจรกำเนิดสัญญาณที่นำเสนอด้วยการปรับค่ากระแสไบแอสของวงจร โดยกำหนดให้ตัวเก็บประจุมีค่าเป็น $C_1 = C_2 = 1\text{ nF}$ กระแสไบแอส $I_{o1} = 50\ \mu\text{A}$ เมื่อทำการปรับค่ากระแสไบแอส I_{o2} จาก $10\ \mu\text{A}$ ถึง $160\ \mu\text{A}$ จะทำให้ได้ค่าความถี่ในการกำเนิดสัญญาณอยู่ในช่วง $232\ \text{kHz}$ ถึง $871\ \text{kHz}$ ซึ่งจะเห็นได้ว่าค่าความถี่จากการจำลองการทำงานมีแนวโน้มไปในทิศทางเดียวกับค่าที่ได้จากการคำนวณทางทฤษฎี



รูปที่ 4.8 ค่าความผิดพลาดทางเฟสของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุต

ในรูปที่ 4.7 แสดงค่าความผิดพลาดรวมทางฮาร์มอนิกของสัญญาณแรงดันเอาต์พุต (V_{o1} และ V_{o2}) และสัญญาณกระแสเอาต์พุต (I_1 และ I_2) เปรียบเทียบกับค่าความถี่ต่างๆ โดยที่สัญญาณแรงดันเอาต์พุตมีค่าความผิดพลาดรวมทางฮาร์มอนิกสูงสุดไม่เกิน 1.5% ในขณะที่สัญญาณกระแสเอาต์พุตมีค่าความผิดพลาดรวมทางฮาร์มอนิกสูงสุดไม่เกิน 3.5% รูปที่ 4.8 แสดงค่าเปอร์เซ็นต์ผิดพลาดทางเฟสของสัญญาณเอาต์พุต ซึ่งเป็นการเปรียบเทียบระหว่างสัญญาณแรงดันเอาต์พุต V_{o1} กับ V_{o2} และสัญญาณกระแสเอาต์พุต I_1 กับ I_2 ที่ค่าความถี่ต่างๆ โดยค่าเปอร์เซ็นต์ผิดพลาดทางเฟสสูงสุดของสัญญาณแรงดันเอาต์พุตและกระแสเอาต์พุตมีค่าไม่เกิน 5.5% และ 4.5% ตามลำดับ

4.6 บทสรุป

ในบทนี้ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ วงจรถูกออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกับวงจรอินทิเกร-

เตอร์แบบไม่สูญเสีย ซึ่งวงจรที่นำเสนอประกอบด้วย CCCII หนึ่งวงจร CCCII ชนิดมีอัตราขยาย กระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรมีข้อดี คือสามารถสร้างสัญญาณ รูปคลื่นไซน์ที่มีเฟสต่างกัน 90° ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส ความถี่ในการกำเนิดสัญญาณ สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบแอสจากภายนอกวงจร โดย ไม่มีผลกระทบใดๆ ต่อเงื่อนไขในการกำเนิดสัญญาณ ค่าความไวของความถี่ต่อการแปรค่าอุปกรณ์ แอ็กทีฟและพาสซีฟมีค่าต่ำ นอกจากนี้การใช้อุปกรณ์พาสซีฟเฉพาะตัวเก็บประจุแบบต่อกราวด์ทำให้ วงจรเหมาะที่จะนำไปสร้างเป็นวงจรรวม ผลการทดสอบคุณสมบัติของวงจรด้วยการจำลองการทำงาน โดยใช้โปรแกรม PSpice แสดงให้เห็นว่าวงจรที่นำเสนอมีคุณสมบัติการทำงานที่สอดคล้องกับผลทาง ทฤษฎีที่นำเสนอไว้เป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วงจรกำเนิดสัญญาณไซน์แบบหลายเฟส

5.1 บทนำ

วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสเป็นวงจรที่สามารถประยุกต์ใช้งานอย่างหลากหลาย ดังนั้นที่ผ่านมาจึงมีวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสนำเสนอไว้มากมากด้วยวิธีการที่แตกต่างกัน [17]–[32] และใช้อุปกรณ์แอกทีฟหลายชนิด เช่น ออปแอมป์ (Op-am) [20]–[22] วงจรสายพานกระแส (CCII) [23]–[25] วงจร OTA [26]–[27] วงจรโอทีอาร์เอ (Operational trans-resistance amplifier: OTRA) [28] วงจร CCCII [59]–[62] เป็นต้น อย่างไรก็ตามวงจรเหล่านี้ยังมีข้อด้อย คือใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก บางวงจรไม่สามารถปรับค่าความถี่ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ บางวงจรใช้ตัวต้านทานภายนอก และบางวงจรใช้ตัวเก็บประจุแบบลอยตัวทำให้ไม่เหมาะที่จะนำไปสร้างเป็นวงจรรวม นอกจากนี้ยังมีอุปกรณ์แอกทีฟใหม่ทดแทนที่ กำลังได้รับความนิยมในการออกแบบเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส เช่น วงจร CDTA [29]–[32] และวงจร CCCCTA [78]–[79] แต่โครงสร้างภายในของอุปกรณ์แอกทีฟเหล่านี้มีความซับซ้อนสูงเมื่อเปรียบเทียบกับวงจร CCCII ดังนั้นในวิทยานิพนธ์นี้จึงได้ศึกษาเฉพาะวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสที่ใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟ ซึ่งได้พิจารณามาแล้วในหัวข้อที่ 3.3 โดยพบว่าบางวงจรมีข้อด้อยเช่นเดียวกับวงจรที่กล่าวมาข้างต้น

ในบทนี้ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟและใช้อุปกรณ์พาสซีฟเฉพาะตัวเก็บประจุแบบต่อกราวด์ ทำให้วงจรเหมาะที่จะนำไปสร้างเป็นวงจรรวม วงจรสามารถสร้างสัญญาณรูปคลื่นไซน์ได้ทั้งเฟสคู่และเฟสคี่ที่มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน ความถี่ในการกำเนิดสัญญาณสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยไม่มีผลกระทบใดๆ ต่อเงื่อนไขในการกำเนิดสัญญาณ คุณสมบัติต่างๆ ของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอจะถูกรวบรวมตรวจสอบความถูกต้องด้วยการจำลองการทำงานโดยใช้โปรแกรม PSpice

5.2 วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอโดยใช้วงจร CCCII ชนิดมี

อัตราขยายกระแส

วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโหมดกระแสที่นำเสนอในบทนี้ถูกออกแบบตามหลักการในหัวข้อที่ 2.3.2 โดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียเป็นวงจรพื้นฐานดังแสดงในรูปที่ 5.1 ซึ่งวงจร

ประกอบด้วย CCCII ชนิดมีอัตราขยายกระแสเอาต์พุตหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว จากรูปเขียนฟังก์ชันถ่ายโอนของวงจรได้ดังต่อไปนี้

$$\frac{I_{out}}{I_{in}} = \frac{\pm k}{1 + sCR_x} \quad (5.1)$$

โดยที่ $k = I_a/I_b$ เป็นอัตราขยายกระแส $R_x = V_T/2I_0$ เป็นค่าความต้านทานแฝงภายในที่ขั้ว X ของวงจร CCCII เมื่อนำวงจรอินทิเกรเตอร์แบบสูญเสียในรูปที่ 5.1 มาต่อคาสเคดกัน N วงจร จะได้วงจรกำเนิดสัญญาณไซน์แบบ N เฟส ดังแสดงในรูปที่ 5.2 โดยรูปเกนของวงจรแสดงได้ดังนี้

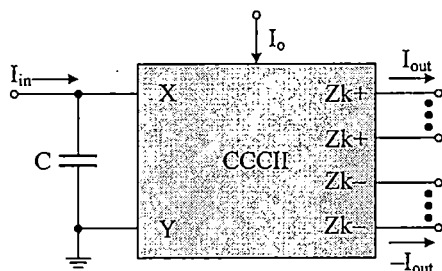
$$L(s) = \left(\frac{-I_a/I_b}{1 + sCR_x} \right)^N \quad (5.2)$$

สมการที่ (5.2) จะเห็นได้ว่าวงจรให้กำเนิดสัญญาณไซน์ได้ เมื่อรูปเกนมีค่าเท่ากับหนึ่ง ดังนั้น

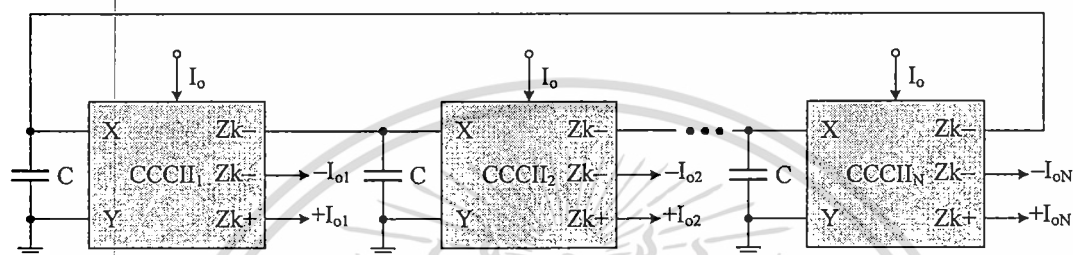
$$\left(\frac{-I_a/I_b}{1 + sCR_x} \right)_{s=j\omega_0}^N = 1 \quad (5.3)$$

หรือ
$$(1 + j\omega_0 CR_x)^N + (-1)^{N+1} (I_a/I_b)^N = 0 \quad (5.4)$$

สมการที่ (5.4) คือสมการลักษณะเฉพาะของวงจรกำเนิดสัญญาณไซน์อันดับที่ N ของวงจรในรูปที่ 5.2 จากสมการแสดงให้เห็นว่าวงจรนี้ให้กำเนิดสัญญาณเฉพาะ N เป็นจำนวนคี่เท่านั้น ($N = 3, 5, 7, \dots$) เมื่อกำหนดให้จำนวนจริงและจำนวนจินตภาพของสมการที่ (5.4) มีค่าเท่ากับศูนย์ จะได้ค่าเฟสและความถี่ในการกำเนิดสัญญาณสำหรับ N เป็นจำนวนคี่ ดังตารางที่ 5.1 โดยเอาต์พุตของแต่ละบล็อกในรูปที่ 5.2 จะมีขนาดเท่ากันและมุมต่างเฟสของแต่ละเฟสเท่ากับ $360^\circ/N$ [28] จากตารางที่ 5.1 จะสังเกตเห็นว่าเฟสและความถี่ในการกำเนิดสัญญาณของวงจรสามารถควบคุมได้อย่างอิสระจากกัน โดยเฟสในการกำเนิดสัญญาณควบคุมได้ด้วยการปรับค่ากระแสไบแอส I_a และ I_b ในขณะที่ความถี่ควบคุมด้วยการเปลี่ยนแปลงค่าความต้านทาน R_x ผ่านทางการปรับค่ากระแสไบแอส I_0 นอกจากนี้การใช้วงจร CCCII ที่มีเอาต์พุตทั้งแบบบวกและลบ ($Zk+$ และ $Zk-$) จะทำให้วงจรมีเอาต์พุตกระแสเพิ่มเป็นเฟสคู่ได้ คือ $2N = 6, 10, 14, \dots$ ดังนั้นจะเห็นได้ว่าวงจรกำเนิดสัญญาณไซน์แบบ N เฟสที่นำเสนอสามารถให้เอาต์พุตที่เป็นเฟสคี่และเฟสคู่บางเฟสได้ในวงจรเดียวกัน



รูปที่ 5.1 วงจรอินทิเกรเตอร์แบบสูญเสียสำหรับสร้างวงจรถ้าเนิดสัญญาณไซน์แบบหลายเฟส



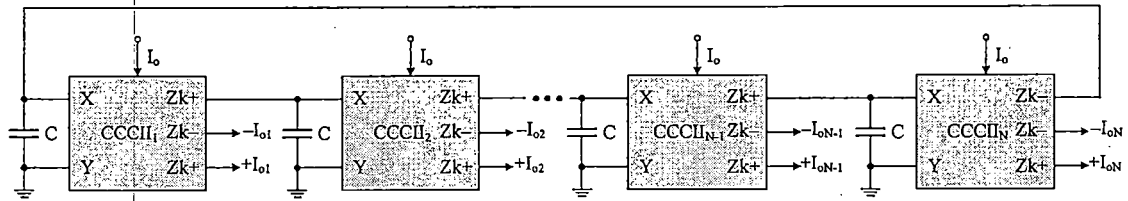
รูปที่ 5.2 วงจรถ้าเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่) โดยใช้ CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ

ตารางที่ 5.1 เงื่อนไขและความถี่ในการกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคี่)

จำนวนเฟส (N)	เงื่อนไข	ความถี่ (f_o)
3	$I_a = 2I_b$	$1.732/2\pi CR_x$
5	$I_a = 1.237I_b$	$0.728/2\pi CR_x$
7	$I_a = 1.11I_b$	$0.482/2\pi CR_x$
9	$I_a = 1.063I_b$	$0.364/2\pi CR_x$

วงจรถ้าเนิดสัญญาณไซน์ในรูปที่ 5.2 สามารถปรับปรุงเป็นวงจรถ้าเนิดสัญญาณไซน์แบบ N เฟส โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ โดยใช้หลักการเดียวกับวงจรถ้าเนิดสัญญาณไซน์ในเอกสาร [59] ดังแสดงในรูปที่ 5.3 ซึ่งใช้วงจรถ้าเนิดสัญญาณไซน์แบบสูญเสียในรูปที่ 5.1 เป็นวงจรถ้าเนิดสัญญาณไซน์พื้นฐาน โดยกำหนดให้วงจรถ้าเนิดสัญญาณไซน์ N-1 ถึงวงจรถ้าเนิดสัญญาณไซน์ N-1 ด้วยการใช้เอาต์พุตบวกสองขั้วและเอาต์พุตลบหนึ่งขั้ว สำหรับวงจรถ้าเนิดสัญญาณไซน์ N จะใช้เอาต์พุตบวกหนึ่งขั้วและเอาต์พุตลบสองขั้ว เพื่อให้ได้ฟังก์ชันถ่ายโอนที่เลื่อนเฟสไป 180° นั้นหมายความว่าวงจรถ้าเนิดสัญญาณไซน์ที่ปรับปรุงขึ้นใหม่นี้ประกอบด้วยวงจรถ้าเนิดสัญญาณไซน์ชนิดไม่กลับเฟส N-1 วงจร และใช้วงจรถ้าเนิดสัญญาณไซน์ชนิดกลับเฟสอีกหนึ่งวงจร รูปแทนของวงจรถ้าเนิดสัญญาณไซน์ในรูปที่ 5.3 คำนวณได้ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่)

โดยใช้ CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ

$$L(s) = -\left(\frac{I_a/I_b}{1+sCR_x}\right)^N \quad (5.5)$$

สมการที่ (5.5) วงจรสามารถให้กำเนิดสัญญาณไซน์ได้ก็ต่อเมื่อลูบเกนมีค่าเท่ากับหนึ่ง ดังนั้น

$$-\left(\frac{I_a/I_b}{1+sCR_x}\right)^N_{s=j\omega_0} = 1 \quad (5.6)$$

หรือ

$$(1+j\omega_0 CR_x)^N + (I_a/I_b)^N = 0 \quad (5.7)$$

จากสมการที่ (5.7) คือสมการลักษณะเฉพาะของวงจรกำเนิดสัญญาณไซน์อันดับที่ N ดังนั้นเมื่อกำหนดให้ค่าจำนวนจริงและจำนวนจินตภาพของสมการที่ (5.7) มีค่าเท่ากับศูนย์ จะได้เงื่อนไขและความถี่ในการกำเนิดสัญญาณแสดงในตารางที่ 5.2 จากตารางจะเห็นได้อย่างชัดเจนว่าวงจรให้กำเนิดสัญญาณไซน์แบบ N เฟสได้ โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ในโครงสร้างเดียวกัน จากรูปที่ 5.3 แอต์พุตของแต่ละบล็อกจะมีขนาดเท่ากัน และมุมต่างเฟสของแต่ละเฟสเท่ากับ $180^\circ/N$ [28] การใช้วงจร CCCII ที่มีแอต์พุตทั้งแบบบวกและลบจะทำให้วงจรให้แอต์พุตกระแสได้ทั้งเฟสคู่และเฟสคี่ในลักษณะเช่นเดียวกับวงจรในรูปที่ 5.2 นอกจากนี้ขั้วแอต์พุตกระแสของวงจรที่นำเสนอมีค่าอิมพีแดนซ์สูงมาก ดังนั้นในการใช้งานจึงสามารถนำไปต่อกับโหลดได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ใดๆ

จากตารางที่ 5.1 และ 5.2 จะเห็นได้ว่าวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอใช้อัตราขยายกระแสของวงจร CCCII (I_a และ I_b) เป็นตัวควบคุมเงื่อนไขในการกำเนิดสัญญาณ ซึ่งอัตราขยายกระแสนี้เป็นอิสระจากอุณหภูมิ ด้วยเหตุนี้การเปลี่ยนแปลงทางอุณหภูมิจึงไม่มีผลกระทบใดๆ ต่อเงื่อนไขในการกำเนิดสัญญาณ ในขณะที่เดียวกันใช้ค่าความต้านทาน R_x เป็นตัวปรับค่าความถี่ของวงจร โดยที่ $R_x = V_T/2I_0$ ซึ่ง V_T เป็นแรงดันอุณหภูมิของไบโพลาร์ทรานซิสเตอร์ ดังนั้นแรงดันอุณหภูมิจะมีผลโดยตรงต่อค่าความถี่ในการกำเนิดสัญญาณของวงจร อย่างไรก็ตามปัญหานี้สามารถ

แก้ไขได้ด้วยหลักการชดเชยผลของอุณหภูมิตั้งแสดงไว้ในเอกสาร [77]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2 เงานไขและความถี่ในการกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นจำนวนคู่/จำนวนคี่)

จำนวนเฟส (N)	เงานไข	ความถี่ (f_o)
3	$I_a = 2I_b$	$1.732/2\pi CR_x$
4	$I_a = 1.414I_b$	$1/2\pi CR_x$
5	$I_a = 1.237I_b$	$0.728/2\pi CR_x$
6	$I_a = 1.154I_b$	$0.577/2\pi CR_x$
7	$I_a = 1.1I_b$	$0.482/2\pi CR_x$
8	$I_a = 1.082I_b$	$0.414/2\pi CR_x$
9	$I_a = 1.063I_b$	$0.364/2\pi CR_x$

5.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CCCII

ในหัวข้อที่ผ่านมาเป็นการวิเคราะห์วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในกรณีที่วงจร CCCII มีคุณสมบัติเป็นไปตามอุดมคติ ซึ่งในทางปฏิบัติการทำงานของวงจร CCCII จะมีส่วนของค่าความผิดพลาดในการส่งผ่านแรงดัน (α) และค่าความผิดพลาดในการส่งผ่านกระแส (β) รวมอยู่ด้วย [52] นอกจากนี้ยังมีค่าความต้านทานแฝง และค่าความจุแฝงเกิดขึ้นที่ขั้วต่างๆ ของวงจร CCCII ดังที่ได้กล่าวมาแล้วในหัวข้อที่ 4.3 ดังนั้นเมื่อคิดผลของความไม่เป็นไปตามอุดมคติของวงจร CCCII จะได้ฟังก์ชันถ่ายโอนของวงจรในรูปที่ 5.1 ดังต่อไปนี้

$$\frac{I_{out}}{I_{in}} = \frac{\pm \beta k}{1 + sCR_x} \quad (5.8)$$

โดยที่ $\beta = 1 - \epsilon_i$ และ ϵ_i ($|\epsilon_i| \ll 1$) คือค่าผิดพลาดในการติดตามกระแส (Current tracking error) จากขั้ว X ไปยังขั้ว Zk ของวงจร CCCII เมื่อพิจารณาจากสมการที่ (5.8) จะเห็นได้ว่ารูปเกนของวงจรกำเนิดสัญญาณไซน์แบบ N เฟสในรูปที่ 5.2 จะมีค่าเปลี่ยนไปเป็น

$$\left(\frac{-\beta I_a / I_b}{1 + sCR_x} \right)_{s=j\omega_o}^N = 1 \quad (5.9)$$

หรือ
$$(1 + j\omega_o CR_x)^N + (-1)^{N+1} (\beta I_a / I_b)^N = 0 \quad (5.10)$$

ในลักษณะเช่นเดียวกัน รูปเกนของวงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นได้ทั้งจำนวนคู่และจำนวนคี่) ในรูปที่ 5.3 จะมีค่าเป็น

$$-\left(\frac{\beta I_a / I_b}{1 + sC'R_x}\right)_{s=j\omega_0}^N = 1 \quad (5.11)$$

หรือ
$$(1 + j\omega_0 C'R_x)^N + (\beta I_a / I_b)^N = 0 \quad (5.12)$$

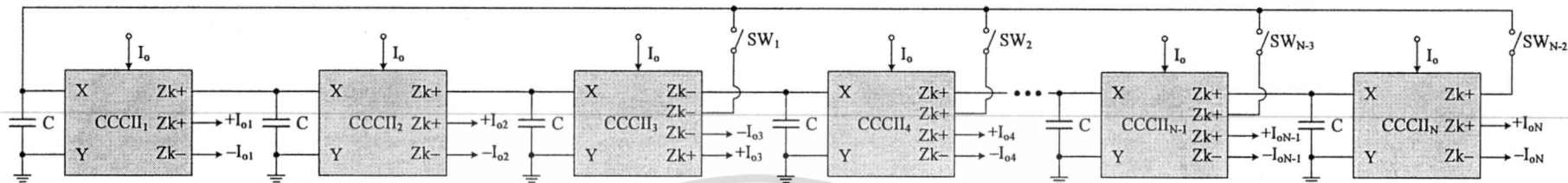
โดยที่ $C' = C + C_{Zk}$ และ C_{Zk} คือค่าความจุแฝงที่ขั้ว Zk ของวงจรถูกกำเนิดสัญญาณ CCCII ในแต่ละบล็อกของวงจร ในรูปที่ 5.2 และ 5.3 อย่างไรก็ตามค่าความจุแฝงเหล่านี้สามารถละเลยได้ด้วยการออกแบบให้ $C \gg C_{Zk}$ ดังนั้นค่า $C' \approx C$ เมื่อพิจารณาจากสมการที่ (5.10) ถึง (5.12) จะเห็นได้ว่าผลของความไม่แน่นอนไปตามอุดมคติของวงจรถูกกำเนิดสัญญาณ CCCII จะมีผลกระทบเฉพาะค่าเงื่อนไขในการกำเนิดสัญญาณเท่านั้น อย่างไรก็ตามปัญหานี้สามารถแก้ไขได้ด้วยการเพิ่มอัตราขยายกระแสของวงจรถูกกำเนิดสัญญาณด้วยการปรับค่ากระแส I_a ให้มีค่าเพิ่มขึ้น

5.4 วงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟสที่สามารถโปรแกรมได้

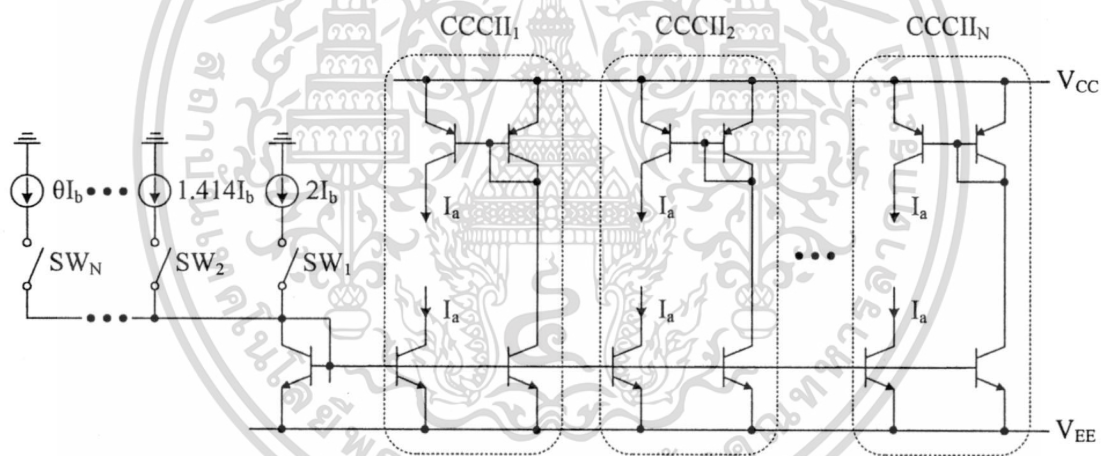
จากวงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส (N เป็นได้ทั้งจำนวนคู่และจำนวนคี่) ที่ได้อธิบายไว้ในหัวข้อที่ 5.2 สามารถประยุกต์เป็นวงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส แบบโปรแกรมเลือกกำเนิดสัญญาณไซน์ที่ N เฟสใดๆ ได้ในโครงสร้างเดียวกัน โดยใช้สวิตช์สำหรับเลือกจำนวนเฟสและเงื่อนไขในการกำเนิดสัญญาณ ดังแสดงในรูปที่ 5.4 ซึ่งจะเห็นได้ว่าจำนวนเฟสและเงื่อนไขในการกำเนิดสัญญาณสามารถโปรแกรมได้ด้วยสวิตช์ SW_1 ถึง SW_N หากสวิตช์มีค่าเป็น 1 จะเป็นการปิดสวิตช์ (Closed switch) และเมื่อสวิตช์มีค่าเป็น 0 จะเป็นการเปิดสวิตช์ (Open switch) ซึ่งการเลือกจำนวนเฟสของวงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟสที่สามารถโปรแกรมได้ สรุปไว้ในตารางที่ 5.3

สำหรับวงจรในรูปที่ 5.5 แสดงแหล่งจ่ายกระแสอ้างอิงที่ใช้ไบแอสให้กับวงจรถูกกำเนิดสัญญาณแบบ N เฟสที่สามารถโปรแกรมได้ ซึ่งแหล่งจ่ายกระแสอ้างอิงเหล่านี้ถูกออกแบบให้สอดคล้องกับเงื่อนไขในการกำเนิดสัญญาณของวงจรถูกกำเนิดสัญญาณ โดยกำหนดให้แหล่งจ่ายกระแส I_b มีค่าคงที่และสวิตช์จะต้องทำงานทีละหนึ่งตัว พิจารณาเมื่อ SW_1 ปิดสวิตช์ กระแสอ้างอิง I_a จะมีค่าเป็นสองเท่าของกระแส I_b และกระแส I_a จะถูกสะท้อนกระแสด้วยวงจรถูกกำเนิดสัญญาณไปไบแอสให้กับวงจรถูกกำเนิดสัญญาณ CCCII แต่ละตัวในวงจรถูกกำเนิดสัญญาณไซน์แบบ N เฟส กรณีที่ SW_2 ปิดสวิตช์ กระแสอ้างอิง I_a จะมีค่าเป็น 1.414 เท่าของกระแส I_b และกระแส I_a จะถูกสะท้อนกระแสไปไบแอสให้กับวงจรถูกกำเนิดสัญญาณ CCCII แต่ละตัว ในลักษณะเช่นเดียวกันเมื่อ SW_N ปิดสวิตช์ กระแสอ้างอิง I_a จะมีค่าเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 วงจรกำเนิดสัญญาณไซน์แบบ N เฟส ที่สามารถโปรแกรมได้



รูปที่ 5.5 แหล่งจ่ายกระแสไบแอสสำหรับวงจรกำเนิดสัญญาณไซน์แบบ N เฟส

เท่าของกระแส I_b ($I_a = \theta I_b$) และกระแส I_a นี้จะถูกสะท้อนกระแสไปไบแอสให้กับวงจร CCCII แต่ละตัวเพื่อให้สอดคล้องกับเงื่อนไขในการกำเนิดสัญญาณตามที่ระบุไว้ในตารางที่ 5.3

ตารางที่ 5.3 การโปรแกรมวงจรกำเนิดสัญญาณไซน์แบบ N เฟส โดยใช้สวิตช์

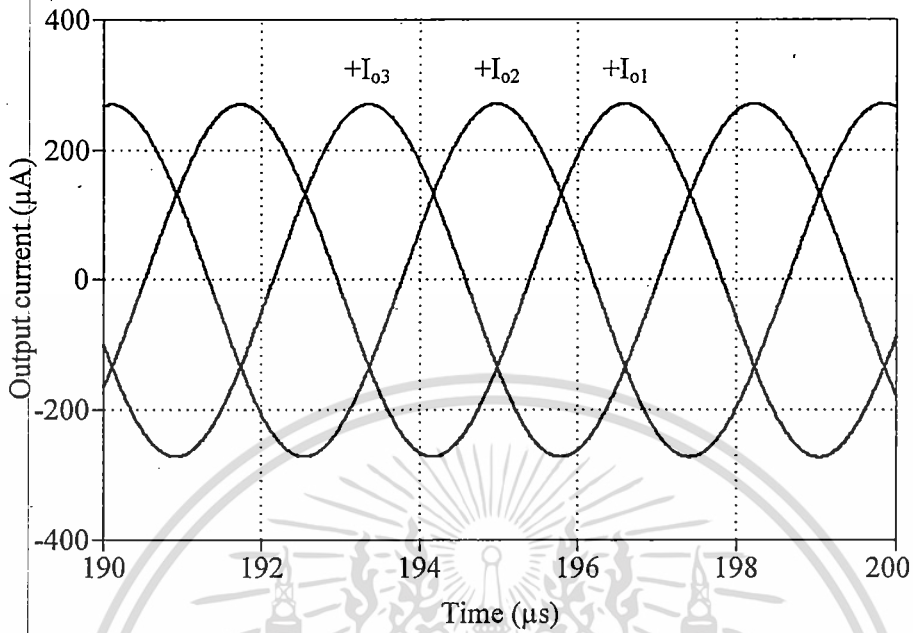
จำนวนเฟส (N)	SW ₁	SW ₂	SW ₃	SW ₄	SW ₅	SW ₆	SW ₇	กระแสไบแอส I _a
3	1	0	0	0	0	0	0	2I _b
4	0	1	0	0	0	0	0	1.414I _b
5	0	0	1	0	0	0	0	1.237I _b
6	0	0	0	1	0	0	0	1.154I _b
7	0	0	0	0	1	0	0	1.11I _b
8	0	0	0	0	0	1	0	1.082I _b
9	0	0	0	0	0	0	1	1.063I _b

5.5 การจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอ

เพื่อเป็นการยืนยันการทำงานของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอ จึงได้จำลองการทำงานของวงจรด้วยโปรแกรม PSpice โดยวงจร CCCII ชนิดมีอัตราขยายกระแส อ้างอิงตามเอกสาร [64] ซึ่งวงจรถูกออกแบบโดยใช้แบบจำลองของไบโพลาร์ทรานซิสเตอร์ NPN และ PNP จาก AT&T ALA400-CBIC-R [75] และใช้แหล่งจ่ายแรงดัน $V_{CC} = 2.5V$ $V_{EE} = -2.5V$ ตัวอย่างในการจำลองการทำงานจะเลือกวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสในรูปที่ 5.2 กรณีที่ $N=3$ และวงจรในรูปที่ 5.3 กรณีที่ $N=4$ ตามลำดับ สำหรับตัวเก็บประจุจะกำหนดให้มีค่าเป็น 10nF

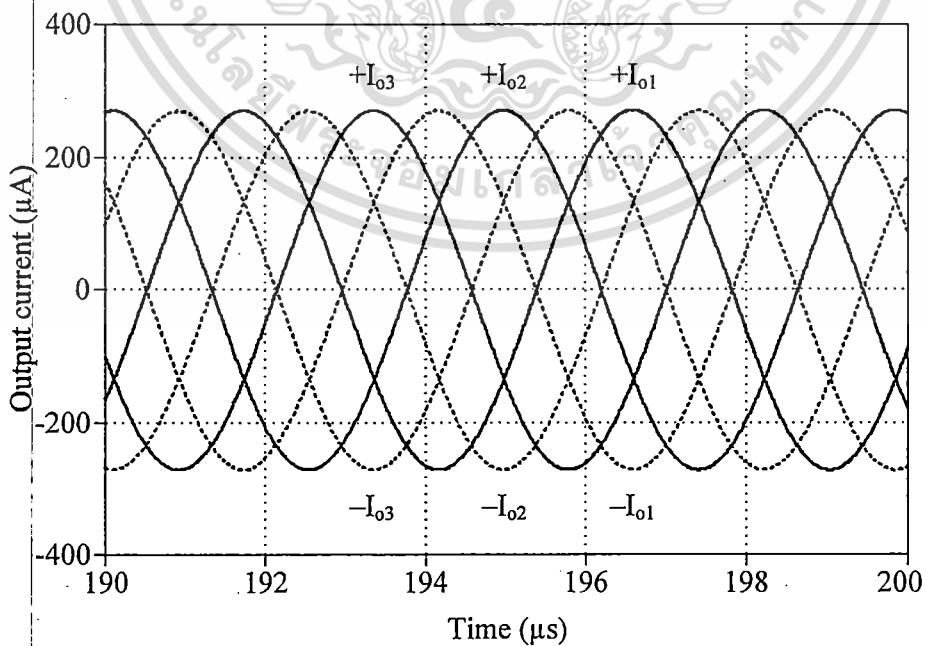
วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสกรณีที่ $N=3$ จะกำหนดให้กระแสไบแอส $I_o = 100\mu A$ $I_a = 225\mu A$ $I_b = 100\mu A$ โดยที่ I_a จะต้องออกแบบให้มากกว่าสองเท่าของ I_b อยู่เล็กน้อยเพื่อให้แน่ใจว่าวงจรสามารถกำเนิดสัญญาณได้ การออกแบบด้วยค่าพารามิเตอร์เหล่านี้จะให้ความถี่ในการกำเนิดสัญญาณมีค่าประมาณ 212.15 kHz ในรูปที่ 5.6 แสดงสัญญาณรูปคลื่นไซน์แบบสามเฟสที่ได้จากการจำลองการทำงานในรูปของกระแสเอาต์พุต ($+I_{o1}$ $+I_{o2}$ และ $+I_{o3}$) และการใช้วงจร CCCII ที่มีขั้วเอาต์พุตทั้งที่เป็นแบบบวกและลบทำให้สามารถสร้างสัญญาณรูปคลื่นไซน์แบบหกเฟสดังแสดงในรูปที่ 5.7 ซึ่งพบว่าทั้งสองรูปมีขนาดเท่ากัน มุมต่างเฟสของแต่ละเฟสเท่ากับ 120° และความถี่ที่ได้จากการจำลองการทำงานในสภาวะคงตัวมีค่า 205 kHz ซึ่งต่างกับค่าทางทฤษฎี

ประมาณ 3.3 % ในส่วนของสเปกตรัมความถี่ของสัญญาณกระแสเอาต์พุตของรูปที่ 5.6 แสดงในรูปที่ 5.8



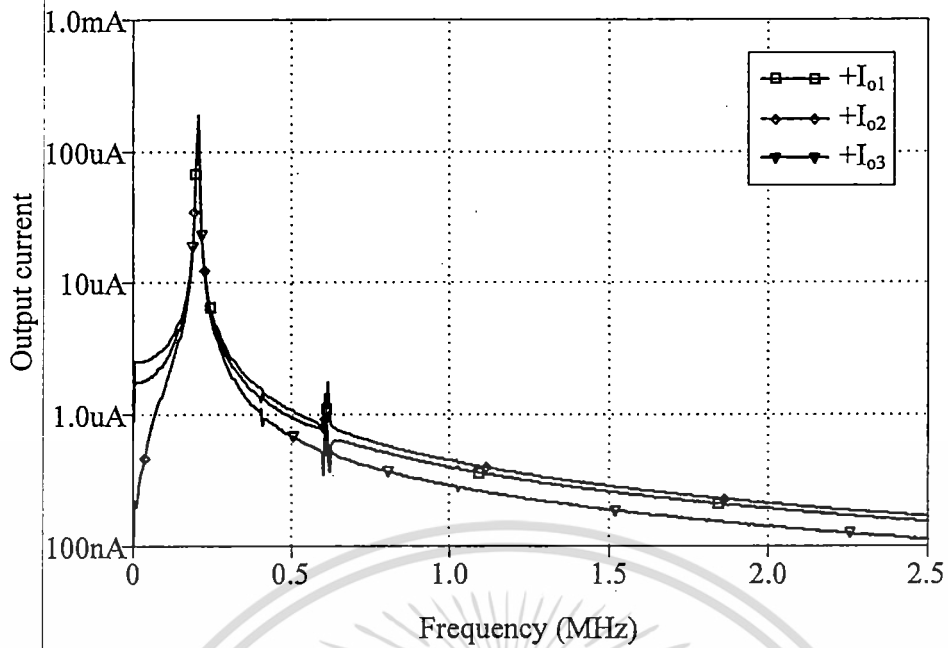
รูปที่ 5.6 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบสามเฟส

โดยค่าความผิดพลาดรวมทางฮาร์มอนิกส์ของสัญญาณกระแสเอาต์พุต ($+I_{o1}$, $+I_{o2}$ และ $+I_{o3}$) มีค่าประมาณ 0.889 % 0.773 % และ 0.705 % ตามลำดับ สำหรับมุมเฟสของสัญญาณกระแสเอาต์พุตมีค่าเป็น -19.21° , 100.8° และ 220.9° ตามลำดับ โดยค่าเหล่านี้ได้สรุปไว้ในตารางที่ 5.4



รูปที่ 5.7 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบหกเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านนี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



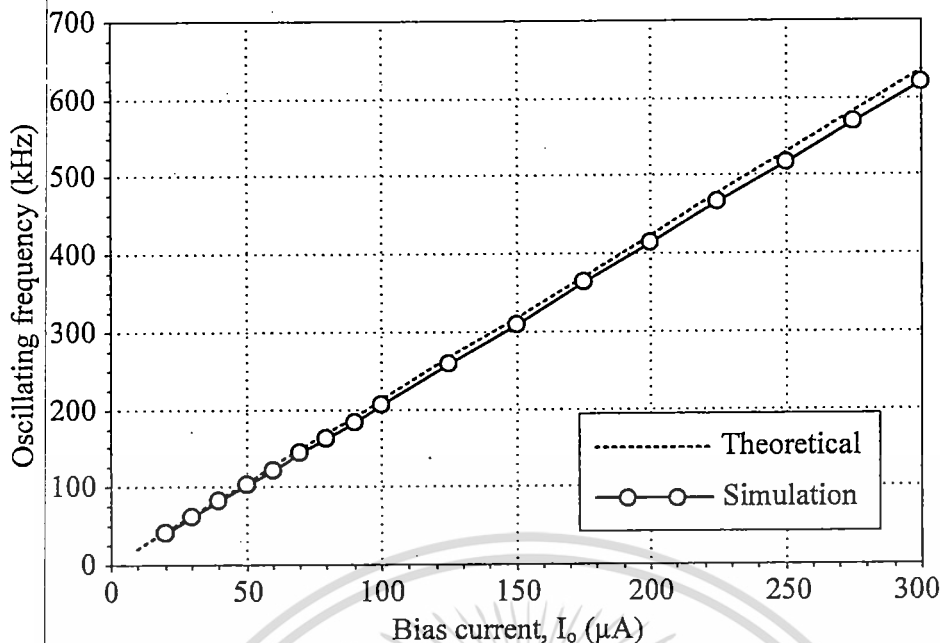
รูปที่ 5.8 ผลการจำลองสเปกตรัมความถี่ของสัญญาณกระแสเอาต์พุตแบบสามเฟส

ตารางที่ 5.4 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกส์ของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส

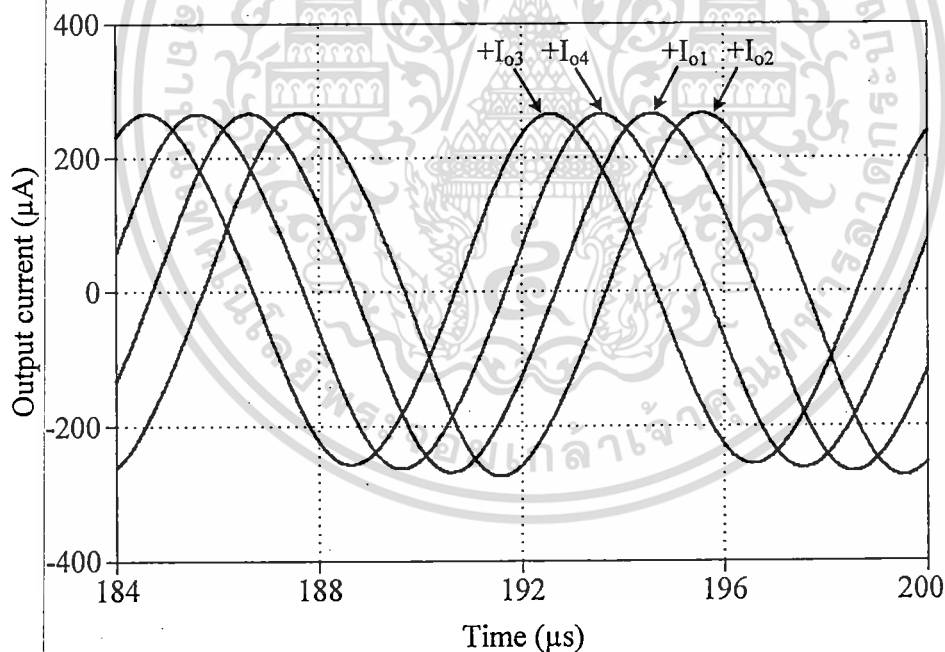
กรณีที่ $N = 3$

Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase (Deg)
Output +I_{o1}					
1	2.050E+05	2.698E-04	1.000E+00	-1.921E+01	0.000E+00
2	4.100E+05	3.137E-07	1.613E-03	1.503E+02	1.695E+02
3	6.150E+05	2.365E-06	8.769E-03	1.597E+02	1.789E+02
4	8.200E+05	2.167E-07	8.031E-04	1.674E+02	1.866E+02
5	1.025E+06	1.493E-07	5.535E-04	1.643E+02	1.835E+02
Output +I_{o2}					
1	2.050E+05	2.702E-04	1.000E+00	1.008E+02	0.000E+00
2	4.100E+05	6.080E-07	2.251E-03	-1.073E+02	-2.081E+02
3	6.150E+05	1.996E-06	7.388E-03	1.617E+02	6.092E+01
4	8.200E+05	7.687E-08	2.846E-04	-9.263E+01	-1.934E+02
5	1.025E+06	8.129E-08	3.009E-04	-7.560E+01	-1.764E+02
Output +I_{o3}					
1	2.050E+05	2.698E-04	1.000E+00	2.209E+02	0.000E+00
2	4.100E+05	6.179E-07	2.290E-03	4.579E+01	1.849E+02
3	6.150E+05	1.779E-06	6.591E-03	1.526E+02	2.918E+02
4	8.200E+05	2.524E-07	9.353E-04	3.958E+00	1.431E+02
5	1.025E+06	1.408E-07	5.216E-04	1.236E+01	1.515E+02
DC component & Total Harmonic Distortion (THD)					
+I _{o1}		: DC component = -4.418262E-07 ;	THD = 8.899271E-01 percent		
+I _{o2}		: DC component = 2.803250E-07 ;	THD = 7.734158E-01 percent		
+I _{o3}		: DC component = -4.539170E-07 ;	THD = 7.059446E-01 percent		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



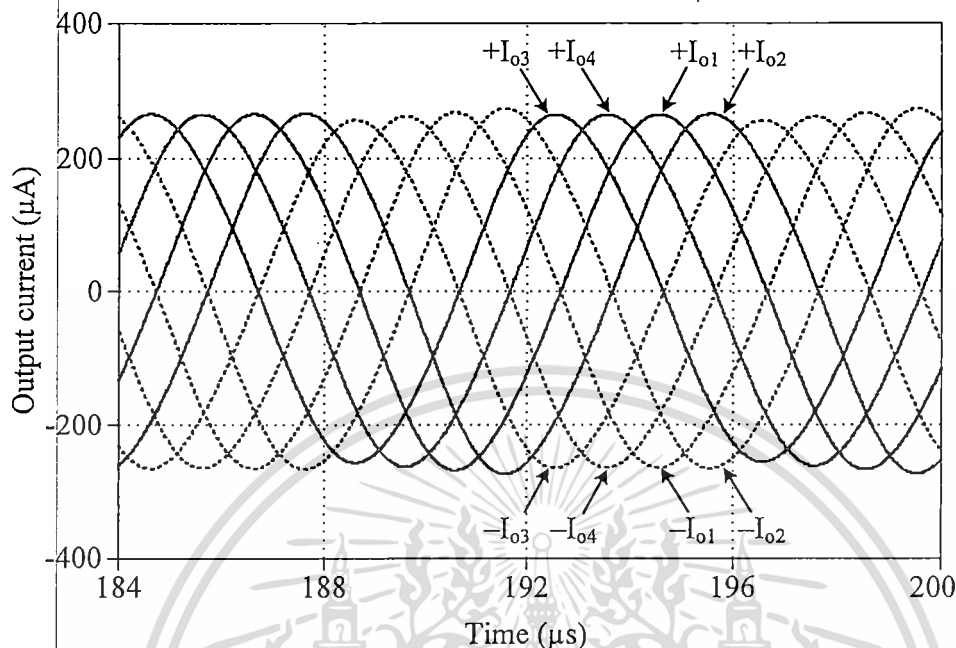
รูปที่ 5.9 ความถี่ในการกำเนิดสัญญาณ เมื่อปรับค่ากระแสไบแอส I_o กรณีที่ $N = 3$



รูปที่ 5.10 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบสี่เฟส

ในรูปที่ 5.9 แสดงคุณสมบัติการปรับความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์ของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส กรณีที่ $N = 3$ ด้วยการปรับค่ากระแสไบแอสของวงจร CCCII โดยปรับค่ากระแสไบแอส I_o จาก $20\mu\text{A}$ ถึง $300\mu\text{A}$ ทำให้ได้ค่าความถี่ในการกำเนิดสัญญาณอยู่ในช่วงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

41.5 kHz ถึง 621 kHz ซึ่งจะเห็นได้ว่าค่าความถี่จากการจำลองการทำงานสอดคล้องกับค่าที่ได้จากการคำนวณเป็นอย่างดี



รูปที่ 5.11 ผลการจำลองกระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์แบบแปดเฟส

วงจรกำเนิดสัญญาณไซน์แบบหลายเฟสกรณีที่มี $N=4$ จะกำหนดให้กระแสไบแอส $I_o = 100 \mu\text{A}$ $I_a = 145 \mu\text{A}$ $I_b = 100 \mu\text{A}$ โดยที่ I_a จะต้องออกแบบให้มากกว่า 1.414 เท่าของ I_b อยู่เล็กน้อยเพื่อให้วงจรสามารถกำเนิดสัญญาณได้ การออกแบบด้วยค่าพารามิเตอร์เหล่านี้ จะได้ความถี่ในการกำเนิดสัญญาณมีค่าประมาณ 122.5 kHz ผลการจำลองการทำงาน ได้เอาต์พุตกระแสเป็นสัญญาณรูปคลื่นไซน์แบบสี่เฟส ($+I_{o1} + I_{o2} + I_{o3}$ และ $+I_{o4}$) แสดงดังรูปที่ 5.10 ในลักษณะเช่นเดียวกันกับรูปที่ 5.7 การใช้วงจร CCCII ที่มีขั้วเอาต์พุตทั้งแบบบวกและลบทำให้สามารถสร้างสัญญาณรูปคลื่นไซน์แบบแปดเฟสได้ แสดงในรูปที่ 5.11 ซึ่งพบว่าทั้งสองรูปมีขนาดเท่ากัน มุมต่างเฟสของแต่ละเฟสเท่ากับ 45° และความถี่ในสภาวะคงตัวมีค่า 125 kHz ซึ่งต่างกับค่าทางทฤษฎีอยู่เล็กน้อยประมาณ 2.04 %

ตารางที่ 5.5 ได้สรุปค่าความผิดพลาดโดยรวมทางฮาร์มอนิกส์และค่ามุมเฟสของสัญญาณกระแสเอาต์พุต ($+I_{o1} + I_{o2} + I_{o3}$ และ $+I_{o4}$) ของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสกรณีที่มี $N=4$ โดยค่าความผิดพลาดโดยรวมทางฮาร์มอนิกส์ของสัญญาณมีค่าประมาณ 2.768 % 2.314 % 2.229% และ 2.372 % ตามลำดับ และค่ามุมเฟสของสัญญาณมีค่าเป็น -28.13° -73.09° 62.28° และ 17.13° ตามลำดับ

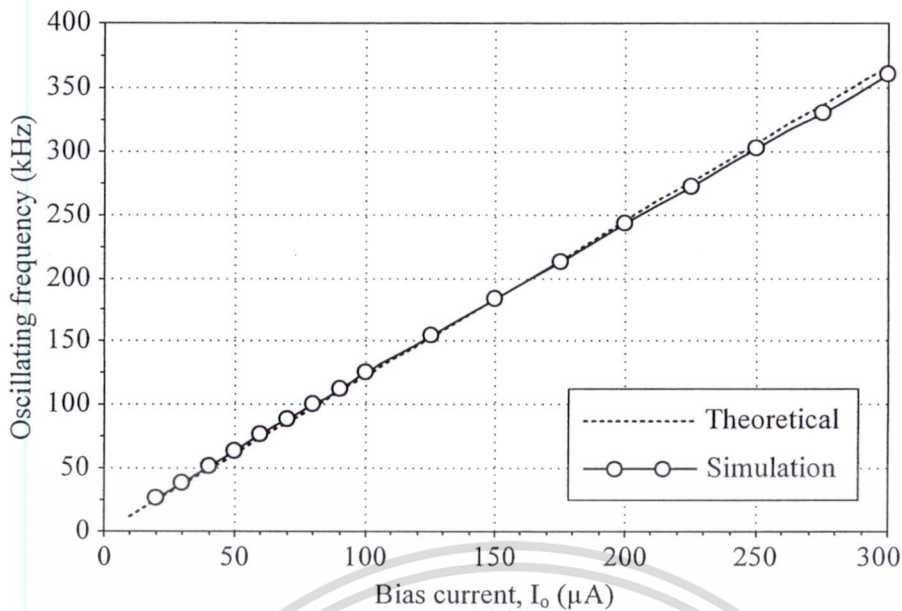
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.5 ค่าความผิดเพี้ยนรวมทางฮาร์มอนิกของวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส

กรณีนี้ $N = 4$

Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase (Deg)
Output + I_{o1}					
1	1.250E+05	2.615E-04	1.000E+00	-2.813E+01	0.000E+00
2	2.500E+05	1.508E-06	5.767E-03	1.216E+02	1.498E+02
3	3.750E+05	7.038E-06	2.691E-02	1.491E+02	1.773E+02
4	5.000E+05	7.181E-07	2.746E-03	-1.777E+02	-1.496E+02
5	6.250E+05	2.851E-07	1.090E-03	1.779E+02	2.060E+02
Output + I_{o2}					
1	1.250E+05	2.658E-04	1.000E+00	-7.309E+01	0.000E+00
2	2.500E+05	1.329E-06	5.000E-03	4.529E+00	7.761E+01
3	3.750E+05	5.960E-06	2.242E-02	1.488E+01	8.796E+01
4	5.000E+05	4.991E-07	1.878E-03	1.405E+02	2.135E+02
5	6.250E+05	5.642E-07	2.122E-03	1.464E+02	2.195E+02
Output + I_{o3}					
1	1.250E+05	2.569E-04	1.000E+00	6.228E+01	0.000E+00
2	2.500E+05	1.805E-06	7.027E-03	1.142E+02	5.195E+01
3	3.750E+05	5.409E-06	2.106E-02	6.109E+01	-1.193E+00
4	5.000E+05	4.228E-07	1.646E-03	-1.663E+02	-2.286E+02
5	6.250E+05	3.058E-07	1.191E-03	1.634E+02	1.011E+02
Output + I_{o4}					
1	1.250E+05	2.585E-04	1.000E+00	1.713E+01	0.000E+00
2	2.500E+05	1.286E-06	4.977E-03	1.574E+02	1.403E+02
3	3.750E+05	5.890E-06	2.279E-02	-8.929E+01	-1.064E+02
4	5.000E+05	7.554E-07	2.923E-03	-1.788E+02	-1.959E+02
5	6.250E+05	8.235E-07	3.186E-03	-1.703E+02	-1.874E+02
DC component & Total Harmonic Distortion (THD)					
+ I_{o1}		: DC component = -4.384393E-07 ;	THD = 2.768071E+00 percent		
+ I_{o2}		: DC component = -3.301011E-06 ;	THD = 2.314669E+00 percent		
+ I_{o3}		: DC component = 4.089267E-06 ;	THD = 2.229296E+00 percent		
+ I_{o4}		: DC component = 2.128135E-06 ;	THD = 2.372096E+00 percent		

ในรูปที่ 5.12 แสดงคุณสมบัติการปรับความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์ของวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส กรณีที่ $N = 4$ ด้วยการปรับค่ากระแสไบแอสของวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟส โดยปรับค่ากระแสไบแอส I_o จาก $20\mu\text{A}$ ถึง $300\mu\text{A}$ ทำให้ได้ความถี่ในการกำเนิดสัญญาณอยู่ในช่วง 27 kHz ถึง 360 kHz จากรูปจะเห็นได้ว่าค่าความถี่จากการจำลองการทำงานมีแนวโน้มไปในทิศทางเดียวกับค่าที่ได้จากการคำนวณทางทฤษฎี



รูปที่ 5.12 ความถี่ในการกำเนิดสัญญาณเมื่อปรับค่ากระแสไบแอส I_0 กรณีที่ $N = 4$

5.6 บทสรุป

ในบทนี้ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟ วงจรถูกออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกัน N วงจร สำหรับให้กำเนิดสัญญาณไซน์แบบ N เฟส ข้อดีของวงจรที่นำเสนอสรุปได้ตามลำดับดังนี้

- วงจรมีโครงสร้างที่ง่ายโดยในแต่ละเฟสจะใช้ CCCII ชนิดมีอัตราขยายกระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์หนึ่งตัว
- สามารถให้กำเนิดสัญญาณไซน์โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่
- สามารถให้กำเนิดสัญญาณไซน์ในรูปของเอาต์พุตกระแสที่มีขนาดเท่ากัน และมุมต่างเฟสของแต่ละเฟสเท่ากัน โดยกรณีที่ N เป็นจำนวนคี่มุมต่างเฟสของเฟสเท่ากับ $360^\circ/N$ และกรณีที่ N เป็นจำนวนคู่ มุมต่างเฟสของแต่ละเฟสเท่ากับ $180^\circ/N$
- เงื่อนไขและความถี่ในการกำเนิดสัญญาณสามารถควบคุมได้อย่างอิสระจากกันด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบแอสจากภายนอกวงจร
- การใช้ตัวเก็บประจุทั้งหมดแบบต่อกราวด์และไม่ใช้ตัวต้านทานภายนอกทำให้วงจรเหมาะที่จะนำไปสร้างเป็นวงจรรวม
- เอาต์พุตกระแสของวงจรมีค่าอิมพีแดนซ์สูง สามารถต่อกับโหลดได้โดยตรงโดยไม่ต้องใช้วงจรบัฟเฟอร์ใดๆ เพิ่มเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการจำลองการทำงานโดยใช้โปรแกรม PSpice แสดงให้เห็นว่าวงจรที่นำเสนอมีคุณสมบัติในการทำงานสอดคล้องกับผลทางทฤษฎีที่นำเสนอไว้เป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุปและข้อเสนอแนะ

6.1 บทสรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ได้นำเสนอแนวทางในการออกแบบและพัฒนาวงจรกำเนิดสัญญาณไซน์ซึ่งใช้วงจร CCCII เป็นอุปกรณ์แอกทีฟจำนวนสองวงจร วงจรแรกที่น่าสนใจคือวงจรกำเนิดสัญญาณไซน์แบบ ควอดราเจอร์ ซึ่งออกแบบโดยใช้วงจรอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกับวงจรอินทิเกรเตอร์แบบไม่สูญเสียและป้อนกลับเป็นรูปตามหลักการของบาร์คฮาวเช่น ภายในวงจรประกอบด้วย CCCII หนึ่งวงจร CCCII ชนิดมีอัตราขยายกระแสหนึ่งวงจร และตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรสามารถสร้างสัญญาณรูปคลื่นไซน์ที่มีเฟสต่างกัน 90° ทั้งเอาต์พุตแรงดันและเอาต์พุตกระแส สำหรับวงจรที่สองเป็นวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII ชนิดมีอัตราขยายกระแสเป็นอุปกรณ์แอกทีฟร่วมกับตัวเก็บประจุแบบต่อกราวด์ซึ่งวงจรภายในประกอบไปด้วยวงจรอินทิเกรเตอร์แบบสูญเสียต่อคาสเคดกัน N วงจรและป้อนกลับเป็นรูป วงจรสามารถสร้างสัญญาณเอาต์พุตกระแสรูปคลื่นไซน์ได้จำนวน N และ $2N$ เฟส โดยที่ N เป็นได้ทั้งจำนวนคู่และจำนวนคี่ สัญญาณเอาต์พุตที่ได้มีขนาดและมุมต่างเฟสของแต่ละเฟสเท่ากัน โดยมุมต่างเฟสจะห่างกัน $360^\circ/N$ และ $180^\circ/N$ กรณีที่ N เป็นจำนวนคี่และจำนวนคู่ ตามลำดับ

ข้อเด่นของวงจรที่น่าสนใจทั้งสองวงจรเมื่อเปรียบเทียบกับวงจรที่ได้นำเสนอมาก่อนหน้านี้คือวงจรใช้อุปกรณ์พาสซีฟจำนวนน้อย ไม่ใช้ตัวต้านทานภายนอก และใช้ตัวเก็บประจุแบบต่อกราวด์ทำให้วงจรที่น่าสนใจเหมาะสำหรับสร้างเป็นวงจรรวม ค่าความถี่และเงื่อนไขในการกำเนิดสัญญาณของวงจรสามารถปรับค่าได้อย่างอิสระด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบแอสจากภายนอกวงจร โดยไม่ส่งผลกระทบต่อกัน ค่าความไวของความถี่ต่อการแปรค่าอุปกรณ์แอกทีฟและพาสซีฟมีค่าต่ำ นอกจากนี้ข้อได้เปรียบของวงจรมีค่าอิมพีแดนซ์สูงมากทำให้ต่อกับโหลดได้โดยตรง และสะดวกในการต่อคาสเคดกับวงจรในภาคถัดไปโดยไม่ต้องใช้วงจรตามกระแสหรือวงจรบัฟเฟอร์จากภายนอก

จากการตรวจสอบการทำงานของวงจรทั้งสองโดยการใช้โปรแกรม PSpice พบว่า ผลการจำลองการทำงานมีความสอดคล้องกับหลักการวิเคราะห์ทางทฤษฎี ซึ่งผลการจำลองดังกล่าวเป็นสิ่งยืนยันว่าวงจรกำเนิดสัญญาณไซน์ที่น่าสนใจในวิทยานิพนธ์นี้สามารถทำงานได้จริง ในส่วนของคุณสมบัติของวงจรกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสที่น่าสนใจ เปรียบเทียบกับวงจรกำเนิดสัญญาณไซน์ที่เคยนำเสนอมาก่อนหน้านี้ในเอกสารวิชาการต่างๆ ซึ่งใช้อุปกรณ์แอกทีฟประเภทเดียวกันสามารถสรุปได้ดังตารางที่ 6.1 และ 6.2 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 การเปรียบเทียบคุณสมบัติของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์โดยใช้วงจร CCCII ที่นำเสนอกับวงจรในเอกสารต่างๆ

เอกสารอ้างอิง	จำนวน อุปกรณ์แอททีฟ	จำนวน ตัวเก็บประจุ	จำนวน ตัวต้านทาน	เงื่อนไข (CO)	ค่าความถี่ (FO)	ค่า CO และ FO อิสระจากกัน	ปรับค่า FO ด้วยกระแส	โหมดการทำงาน VM/CM
รูปที่ 3.1 [54]	CCCII 2 ตัว	2 ตัว (ต่อกราวด์)	1 ตัว (ต่อกราวด์)	$R_3 \geq R_{x1}$	$\omega_o = \sqrt{\frac{1}{C_1 C_2 R_{x1} R_{x2}}}$	ไม่ใช่ (ตั้งฉากกัน)	ใช่	CM
รูปที่ 3.2 [56]	CCCII 3 ตัว	2 ตัว (ต่อกราวด์)	-	$R_{x2} \geq R_{x3}$	$\omega_o = \frac{1}{\sqrt{R_{x1} R_{x3} C_1 C_2}}$	ไม่ใช่ (ตั้งฉากกัน)	ใช่	CM
รูปที่ 3.3 [57]	CCCII 4 ตัว	3 ตัว (ต่อกราวด์)	-	$R_{x1} C_1 = R_{x4} C_3$	$\omega_o = \frac{1}{\sqrt{R_{x4} R_{xs} C_2 C_3}}$	ไม่ใช่ (ตั้งฉากกัน)	ใช่	CM
รูปที่ 3.4 [58]	CCCII 3 ตัว	3 ตัว (ต่อกราวด์)	-	$R_{x1} C_1 = R_{x3} C_3$	$\omega_o = \frac{1}{\sqrt{R_{x1} R_{x2} C_1 C_2}}$	ไม่ใช่ (ตั้งฉากกัน)	ใช่	CM
วงจรถูกนำเสนอ รูปที่ 4.1	CCCII 2 ตัว	2 ตัว (ต่อกราวด์)	-	$I_a/I_b \geq 1$	$\omega_o = \frac{1}{\sqrt{R_{x1} R_{x2} C_1 C_2}}$	ใช่	ใช่	VM/CM

หมายเหตุ : CO (Condition of oscillation) คือเงื่อนไขในการกำเนิดสัญญาณ FO (Frequency of oscillation) คือค่าความถี่ในการกำเนิดสัญญาณซึ่งหาจาก ω_o

VM (Voltage-mode) คือโหมดแรงดัน และ CM (Current-mode) คือโหมดกระแส

ตารางที่ 6.2 การเปรียบเทียบคุณสมบัติของวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้วงจร CCCII ที่นำเสนอกับวงจรในเอกสารต่างๆ

เอกสารอ้างอิง	เทคนิคการ ออกแบบ	อุปกรณ์แอกทีฟ ที่ใช้งาน	จำนวนอุปกรณ์ แอกทีฟต่อเฟส	ไม่ใช้วงจรขยาย	ใช้ตัวเก็บประจุ (C) แบบต่อกราวด์	จำนวน R+C ต่อเฟส	ปรับค่า CO/FO ด้วยกระแส	โหมดการทำงาน VM/CM
รูปที่ 3.5 & 3.6 [59]	Lossy integrator	CCCII	1 ตัว	ใช่	ใช่	0+2	ไม่ใช่/ใช่	CM
รูปที่ 3.7 [60]	Lossy integrator	CCCII	1 ตัว	ไม่ใช่	ใช่	1+1 (R ในวงจรขยาย)	ใช่/ใช่	CM
รูปที่ 3.8 [61]	High-pass filter	CCCII	2 ตัว	ใช่	ใช่	0+1	ใช่/ใช่	VM/CM
รูปที่ 3.9 [52]	Lossy integrator	CCCII	1 ตัว	ใช่	ใช่	2+1	ใช่/ไม่ใช่	VM/CM
วงจรที่นำเสนอ รูปที่ 5.2 & 5.3	Lossy integrator	CCCII	1 ตัว	ใช่	ใช่	0+1	ใช่/ใช่	CM

หมายเหตุ : CO (Condition of oscillation) คือเงื่อนไขในการกำเนิดสัญญาณ FO (Frequency of oscillation) คือค่าความถี่ในการกำเนิดสัญญาณซึ่งหาจาก ω_0

VM (Voltage-mode) คือโหมดแรงดัน และ CM (Current-mode) คือโหมดกระแส

6.2 ข้อเสนอแนะจากการวิจัย

จากการจำลองการทำงานของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์ และวงจรถูกกำเนิดสัญญาณไซน์แบบหลายเฟสที่นำเสนอในบทที่ 4 และบทที่ 5 ของวิทยานิพนธ์ฉบับนี้ พบว่าวงจรมีประเด็นที่น่าสนใจเป็นแนวทางในการวิจัยและพัฒนาวงจรถูกกำเนิดสัญญาณไซน์ทั้งสองแบบต่อไปดังนี้

ประการแรก วงจรถูกกำเนิดสัญญาณไซน์แบบควอดราเจอร์ที่นำเสนอมีขนาดของสัญญาณเอาต์พุตไม่เท่ากันเมื่อมีการปรับค่าความถี่ ดังนั้นเพื่อให้วงจรสามารถผลิตสัญญาณรูปคลื่นไซน์มีขนาดเท่ากันตลอดช่วงความถี่ที่วงจรสามารถปรับค่าได้ จำเป็นจะต้องเพิ่มส่วนของวงจรถูกควบคุมขนาดของสัญญาณให้คงที่เข้าไปในวงจรถูกกำเนิดสัญญาณที่นำเสนอ นอกจากนี้สัญญาณแรงดันและกระแสเอาต์พุตของวงจรมีขนาดต่ำมาก ดังนั้นอาจจำเป็นต้องเพิ่มวงจรถูกขยายสัญญาณในการประยุกต์ใช้งานจริง

ประการที่สอง วงจรถูกกำเนิดสัญญาณไซน์ทั้งสองวงจรถูกออกแบบโดยใช้วงจร CCCII เป็นอุปกรณ์แอคทีฟซึ่งโครงสร้างภายในออกแบบจากไบโพลาร์ทรานซิสเตอร์ ด้วยเหตุนี้เมื่อมีการเปลี่ยนแปลงของอุณหภูมิจะส่งผลกระทบต่อค่าความถี่ในการกำเนิดสัญญาณของวงจร ถึงแม้ว่าผลกระทบนี้สามารถแก้ไขได้โดยการใช้วงจรชดเชยผลของอุณหภูมิในเอกสาร [77] แต่กลับเป็นการเพิ่มความซับซ้อนให้กับโครงสร้างของวงจรถูกกำเนิดสัญญาณ ดังนั้นถ้าหากออกแบบวงจร CCCII ด้วยมอสทรานซิสเตอร์ ผลกระทบจากอุณหภูมิก็จะหมดไป ทำให้วงจรถูกกำเนิดสัญญาณที่นำเสนอมีประสิทธิภาพที่ดีและนำไปสร้างเป็นวงจรรวมได้ง่ายขึ้น

เอกสารอ้างอิง

- [1] J. D. Gibson, **The communications handbook**, CRC Press, Boca Raton, 1997.
- [2] W. Bolton, **Measurement and instrumentation systems**, Newnes, Oxford, 1996.
- [3] S. Pisitchalermpong, **Realizations of quadrature and multiphase sinusoidal oscillator circuits using CDBAs**, Master Thesis, School of Graduate Studies, King Mongkut's Institute of Technology Ladkrabang, 2007.
- [4] C. Cauch and W. Leon, **Digital and analog communication system**, Macmillan publishing company, 1987.
- [5] C. W. Lee, "An analysis of polyphase envelop detection," **IEEE Transactions on Communications**, vol. 21, no. 8, pp. 967–969, 1973.
- [6] J. W. Horng, "Current conveyors based allpass filters and quadrature oscillator employing grounded capacitors and resistors," **Computers and Electrical Engineering**, vol. 31, no. 1, pp. 81–92, 2005.
- [7] J. W. Horng, C. L. Hou, C.-M. Chang, W. Y. Chung, H. W. Tang, and Y. H. Wen, "Quadrature oscillator using CCIIIs," **International Journal of Electronics**, vol. 92, no. 1, pp. 21–31, 2005.
- [8] N. Minhaj, "Current-conveyor-based voltage-mode two-phase and four-phase quadrature oscillators," **International Journal of Electronics**, vol. 94, no. 7, pp. 663–669, 2007.
- [9] J.-W. Horng, "Current differencing buffered amplifiers based single resistance controlled quadrature oscillator employing grounded capacitors," **IEICE Transactions on Fundamentals**, vol. E85-A, no. 6, pp. 1416–1419, 2002.
- [10] W. Tangsrirat, D. Prasertsom, T. Piyatat, and W. Surakamponorn, "Single-resistance-controlled quadrature oscillator using current differencing buffered amplifiers," **International Journal of Electronics**, vol. 95, no. 11, pp. 1119–1126, 2008.
- [11] A. Rodriguez-Vazquez, B. Linares-Barranco, J. L. Huertas, and E. Sanchez-Sinencio, "On the design of voltage-controlled sinusoidal oscillators using OTAs," **IEEE Transactions on Circuits and Systems**, vol. 37, no. 2, pp. 198–211, 1990.
- [12] K. Kumwachara and W. Surakamponorn, "An integrable temperature-insensitive gm-RC quadrature oscillator," **International Journal of Electronics**, vol. 90, no. 9, pp. 599–605, 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] P. Prommee and K. Dejhan, "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier," **International Journal of Electronics**, vol. 89, no. 5, pp. 365–379, 2002.
- [14] A. U. Keskin and D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," **IEE Proceeding of Circuits Devices and Systems**, vol. 153, no. 3, pp. 214–218, 2006.
- [15] A. Lahiri, "New current-mode quadrature oscillators using CDTA," **IEICE Electronics Express**, vol. 6, no. 3, pp. 135–140, 2009.
- [16] M. Kumngern, P. Lamun, and K. Dejhan. "Current-mode quadrature oscillator using current differencing transconductance amplifiers," **International Journal of Electronics**, Available online: February 1, 2012. (doi: 10.1080/00207217.2011.651693)
- [17] B. Z. Kaplan and S. T. Bachar, "A versatile voltage controlled three phase oscillator," **IEEE Transactions on Industrial Electronics and Control Instrumentation**, vol. 26, no. 3, pp. 192–195, 1979.
- [18] A. Rahman and S. E. Haque, "A simple three-phase variable-frequency oscillator," **International Journal of Electronics**, vol. 53, no. 1, pp. 83–89, 1982.
- [19] W. B. Mikhael and S. Tu, "Continuous and switched-capacitor multiphase oscillators," **IEEE Transactions on Circuits and Systems**, vol. 31, no. 3, pp. 280–293, 1984.
- [20] S. J. G. Gift, "Multiphase sinusoidal oscillator system using operational amplifiers," **International Journal of Electronics**, vol. 83, no. 1, pp. 61–67, 1997.
- [21] S. J. G. Gift, "Multiphase sinusoidal oscillator using inverting-mode operational amplifiers," **IEEE transactions on Instrumentation and Measurement**, vol. 47, no. 4, pp. 986–991, 1998.
- [22] S. J. G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems," **Microelectronics Journal**, vol. 31, pp. 9–13, 2000.
- [23] D. S. Wu, S. I. Liu, Y. S. Hwang, and Y. P. Wu, "Multiphase sinusoidal oscillator using second-generation current conveyors," **International Journal of Electronics**, vol. 78, no. 4, pp. 645–651, 1995.
- [24] M. T. Abuelma'atti and M. A. Al-Qahtani, "A grounded-resistor current conveyor-based active-R multiphase sinusoidal oscillator," **Analog Integrated Circuits and Signal Processing**, vol. 16, pp. 29–34, 1998.

- [25] G. D. Skotis and C. Psychalinos, "Multiphase sinusoidal oscillators using second generation current conveyors," **International Journal of Electronics and Communications (AEÜ)**, vol. 64, pp. 1178–1181, 2010.
- [26] I. A. Khan, M. T. Ahmed, and N. Minhaj, "Tunable OTA-based multi-phase sinusoidal oscillators," **International Journal of Electronics**, vol. 72, no. 3, pp. 443–450, 1992.
- [27] C. L. Hou, J. S. Wu, J. Hwang, and H. C. Lin, "OTA-based even-phase sinusoidal oscillators," **Microelectronics Journal**, vol. 28, pp. 49–54, 1997.
- [28] R. Pandey, N. Pandey, M. Bothra, and S. K. Paul, "Operational transresistance amplifier-based multiphase sinusoidal oscillators," **Journal of Electrical and Computer Engineering**, vol. 2011, doi:10.1155/2011/586853.
- [29] W. Tangsrirat and W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," **Circuits Systems and Signal Processing**, vol. 27, pp. 81–93, 2008.
- [30] W. Tangsrirat, W. Tanjaroen, and T. Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, pp. 616–622, 2009.
- [31] Y. Li, "A novel current-mode multiphase sinusoidal oscillator using MO-CDTAs," **International Journal of Electronics**, vol. 99, no. 4, pp. 477–489, 2012.
- [32] W. Jaikla, M. Siripruchyanun, D. Bielek, and V. Biolkova, "High-output-impedance current-mode multiphase sinusoidal oscillator employing current differencing transconductance amplifier-based allpass filters," **International Journal of Electronics**, vol. 97, no. 7, pp. 811–826, 2010.
- [33] C. Toumazou, F. J. Lidgley and D. G. Haigh, **Analogue IC design: the current-mode approach**, London: Peter Peregrinus, 1990.
- [34] B. Wilson, "Recent developments in current conveyer and current-mode circuits," **IEE Proceeding of Circuits Devices and systems**, vol. 137, Pt. G, no. 2, pp. 63–77, 1990.
- [35] V. Riewruja, K. Anuntahirunrat, and W. Surakamponorn, "A Class AB CMOS square-rooting circuit," **International Journal of Electronics**, vol. 85, no. 1, pp. 55–60, 1998.
- [36] K. Dejhan and C. Netbut, "New simple square-rooting circuits based on translinear current conveyors," **International Journal of Electronics**, vol. 94, no. 7, pp. 707–723, 2007.

- [37] M. T. Abuelma'atti and M. A. Al-Qahtani, "A current-mode current-controlled current conveyor-based analogue multiplier/divider," **International Journal of Electronics**, vol. 85, no. 1, pp. 71–77, 1998.
- [38] M. Sagbas, U. E. Ayten, H. Sedef, and M. Koksai, "Electronically tunable floating inductance simulator," **International Journal of Electronics and Communications (AEÜ)**, vol. 63, pp. 423–427, 2009.
- [39] H. Sedef, M. Sagbas, and C. Acar, "Current-controllable fully-integrated inductor simulator using CCCIs," **International Journal of Electronics**, vol. 95, no. 5, pp. 425–429, 2008.
- [40] K. Anuntahirunrat, W. Tangsrirat, V. Riewruja, and W. Surakamponorn, "Sinusoidal frequency doubler and full-wave rectifier based on translinear current-controlled current conveyors," **International Journal of Electronics**, vol. 91, no. 4, pp. 227–239, 2004.
- [41] M. Kumngern, P. Sampattavanich, P. Prommee, and K. Dejhan, "A capacitor-grounded current-tunable current mode all-pass network," *Proceeding of the 2004 IEEE Region 10 Conference (TENCON 2004)*, Chiang Mai, Thailand, 2004, pp. 384–386.
- [42] S. Mahseshwari and I. A. Khan, "Simple first-order translinear-C current-mode all-pass sections," **International Journal of Electronics**, vol. 90, no. 2, pp. 79–85, 2003.
- [43] S. Mahseshwari, "New voltage and current-mode APS using current controlled conveyor," **International Journal of Electronics**, vol. 91, no. 12, pp. 735–743, 2004.
- [44] M. Siripruchyanun and W. Jaikla, "Three-input single-output electronically controllable dual-mode universal biquad filter using DO-CCCs," **Active and Passive Electronic Components**, vol. 2007, doi:10.1155/2007/36849.
- [45] M. Kumngern, "Multiple-input single-output current-mode universal filter using translinear current conveyors," **Journal of Electrical and Electronics Engineering Research**, vol. 3, no. 9, pp. 162–170, 2011, doi: 10.5897/JEEER11.023.
- [46] H.-P. Chen and P.-L. Chu, "Universal Electronically Tunable Current-mode Filter Using CCCs," *Proceeding of Progress in Electromagnetics Research Symposium (PIERS)*, Beijing, China, 2009, pp. 323–326.
- [47] M. Kumngern, W. Jongchanachawat, and K. Dejhan, "New electronically tunable current-mode universal biquad filter using translinear current conveyors," **International Journal of Electronics**, vol. 97, no. 5, pp. 511–523, 2010.

- [59] M. T. Abuelma'atti and M. A. Al-Qahtani, "A new current-controlled multiphase sinusoidal oscillator using translinear current conveyors," **IEEE Transactions on Circuits and Systems II**, vol. 45, no. 7, pp. 881–885, 1998.
- [60] C. Loescharataramdee, W. Kiranon, W. Sangpisit, and W. Yadum, "Multiphase sinusoidal oscillators using translinear current conveyors and only grounded passive components," Proceedings of the 33rd Southeastern Symposium on System Theory, Athens, OH, USA, 2001, pp. 59–63.
- [61] P. Prommee, M. Somdunyanok, and K. Angkeaw, "CCCI-based multiphase sinusoidal oscillator employing high-pass sections," Proceeding of the 6th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2009), Pattaya, Thailand, 2009, pp. 530–533.
- [62] N. Minhaj, "Multiphase mixed-mode sinusoidal oscillator using second-generation multi-output current-controlled current conveyor," **International Journal of Recent Trends in Engineering**, vol. 1, no. 3, pp. 297–300, 2009.
- [63] M. Kumngern, J. Chanwutitum, and K. Dejhan. "Fully integrated current-mode quadrature sinusoidal oscillator circuit," Proceeding of the 2011 International Conference on Electrical Engineering and Informatics (ICEEI 2011), Bandung, Indonesia, 2011, pp. 1–4.
- [64] M. Kumngern, J. Chanwutitum, and K. Dejhan. "Electronically tunable multiphase sinusoidal oscillator using translinear current conveyors," **Analog Integrated Circuit Signal Processing**, vol. 65, pp. 327–334, 2010.
- [65] G. Gonzalez, **Foundations of oscillator circuit design**, Artech House, 2007.
- [66] S. Tongkulboriboon, **Electronically tunable multiphase oscillators**, Master Thesis, School of Graduate Studies, King Mongkut's Institute of Technology Ladkrabang, 2002.
- [67] A. S. Sedra and K. C. Smith, **Microelectronic Circuits**, 5th edition, Oxford University Press, New York, 2004.
- [68] K. C. Smith and A. Sedra, "The current conveyor: A new circuit building block," **Proceedings of the IEEE (Letters)**, vol.56, no. 8, pp. 1368–1369, 1968.
- [69] A. Sedra and K.C. Smith, "A second generation current conveyor and its applications", **IEEE Transactions on Circuit Theory**, vol. 17, no. 1, pp. 132–134, 1970.
- [70] W. Surakamponorn and P. Thijimajshima, "Integrable electronically tunable current conveyor," **IEE Proceedings of Electronic Circuits and Systems**, vol. 135, Pt. G, no. 2, pp. 71–77, 1988.

- [71] A. Fabre, "Class A/AB second generation current conveyor with controlled current gain," **Electronics Letters**, vol. 30, no. 16, pp. 1267–1269, 1994.
- [72] B. Gilbert, "Translinear circuits: A proposed classification," **Electronics Letters**, vol. 11, no.1, pp. 14–16, 1975.
- [73] A. Fabre, O. Saaid, F. Weist and C. Boucheron, "Current controlled bandpass filter based on translinear conveyors," **Electronics Letters**, vol. 31, no. 20, pp. 1727–1728, 1995.
- [74] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," **IEEE Transactions on Circuits and Systems**, part I: Fundamental Theory and Applications, vol. 43, no. 2, pp. 82–91, 1996.
- [75] D. R. Frey, "Log domain filter: An approach to current mode filter," **IEE Proceeding of Circuits Devices and systems**, vol. 140, no. 6, pp. 406–416, 1993.
- [76] M. Bhushan and R. W. Newcomb, "Grounding of capacitors in integrated circuits," **Electronics Letters**, vol. 3, no. 4, pp. 148–149, 1967.
- [77] W. Surakamponorn, V. Riewruja, K. Kumwachara, and C. Fongsamut, "Temperature compensation of translinear current conveyor and OTA," **Electronics Letters**, vol. 34, no. 8, pp. 707–709, 1998.
- [78] P. Uttaphut, "New current-mode multiphase sinusoidal oscillators based on CCCCTA-based lossy integrators," **PRZEGLAD ELEKTROTECHNICZHY (Electrical Review)**, ISSN 0033-2097, vol. 88 NR 1a, pp. 291–295, 2012.
- [79] M. Kumngern, "Electronically tunable current-mode multiphase oscillator using current-controlled CCTAs," **Proceeding of the 2010 International Conference of Electron Devices and Solid-state Circuit (EDSSC 2010)**, Hong Kong, 2010, pp. 1–4.



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

แบบจำลองของไบโพลาร์ทรานซิสเตอร์ที่ใช้วิทยานิพนธ์

แบบจำลองของทรานซิสเตอร์แบบ NPN

NR100N-1X NPN TRANSISTOR

.MODEL NX1 NPN RB=524.6 IRB=0 RBM=25 RC=50 RE=1 IS=121E-18 EG=1.206
 XTI=2 XTB=1.538 BF=137.5 IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16 NE=1.713
 BR=0.7258 IKR=2.198E-3 NR=1 VAR=10.73 ISC=0 NC=2 TF=0.425E-9 TR=0.425E-8
 CJE=0.214E-12 VJE=0.5 MJE=0.28 CJC=0.983E-13 VJC=0.5 MJC=0.3 XCJC=0.034
 CJS=0.913E-12 VJS=0.64 MJS=0.4 FC=0.5

แบบจำลองของทรานซิสเตอร์แบบ PNP

PR100N-1X PNP TRANSISTOR

.MODEL PX1 PNP RB=327 IRB=0 RBM=24.55 RC=50 RE=3 IS=73.5E-18 EG=1.206
 XTI=1.7 XTB=1.866 BF=110 IKF=2.359E-3 NF=1 VAF=51.8 ISE=25.1E-16 NE=1.650
 BR=0.4745 IKR=6.478E-3 NR=1 VAR=9.96 ISC=0 NC=2 TF=0.610E-9 TR=0.610E-8
 CJE=0.180E-12 VJE=0.5 MJE=0.28 CJC=0.164E-12 VJC=0.8 MJC=0.4 XCJC=0.037
 CJS=1.03E-12 VJS=0.55 MJS=0.35 FC=0.5

ภาคผนวก ข

ผลงานวิจัยที่ได้รับการตีพิมพ์

1. Montree Kumngern, **Jirasak Chanwutitum**, and Kobchai Dejhan. “Electronically tunable multiphase sinusoidal oscillator using translinear current conveyors,” *Analog Integrated Circuit Signal Processing*, vol. 65, pp. 327–334, 2010. (DOI 10.1007/s10470-010-9470-z)
2. Montree Kumngern, **Jirasak Chanwutitum**, and Kobchai Dejhan. “Current-Mode CMOS Square-Rooting Circuit,” *Proceeding of the 2009 IEEJ International Analog VLSI Workshop*, Chiang-mai, Thailand, November 18-19, 2009.
3. Montree Kumngern, **Jirasak Chanwutitum**, and Kobchai Dejhan. “Current-mode third order quadrature sinusoidal oscillator using CDTA,” *Proceeding of the 2009 IEEJ International Analog VLSI Workshop*, Chiang-mai, Thailand, November 18-19, 2009

ประวัติผู้เขียน

ชื่อ-นามสกุล นายจิระศักดิ์ ชาญวุฒิชธรรม

ประวัติการศึกษา 2529 อดุสาหกรรมศาสตรบัณฑิต สาขาวิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม
(เกียรตินิยมอันดับ 2) สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
2538 วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ความชำนาญเฉพาะด้าน

- 1) วงจรไฟฟ้าและอิเล็กทรอนิกส์
- 2) ระบบเครื่องมือวัด

สถานที่ทำงานปัจจุบัน

ภาควิชาวิศวกรรมเครื่องมือวัดและอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ