

การออกแบบวงจรถอดรากที่สองโดยใช้โอปแอมป์
และการประยุกต์ใช้งาน

DESIGN OF SQUARE-ROOTING CIRCUITS USING OPERATIONAL
AMPLIFIER AND APPLICATIONS



T128578



ธวัชชัย คำศรี

THAWATCHAI KAMSRI

09
53947
9555

ที่ en

เลขหมู่.....
เลขทะเบียน...128578
วัน, เดือน, ปี...5 11 2556

b. 12552884
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2555
KMITL-2012-EN-D-018-194

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN OF SQUARE-ROOTING CIRCUITS USING OPERATIONAL
AMPLIFIER AND APPLICATIONS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2012

KMITL-2012-EN-D-018-194

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2012

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรถอดรหัสดิจิทัลที่ใช้ฮอปแอมป์และการประยุกต์ใช้งาน
นักศึกษา	นายธวัชชัย คำศรี
รหัสประจำตัว	51060040
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2555
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.วันชัย ธีรรัฐจา

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรถอดรหัสดิจิทัลจำนวนสองวงจรที่ใช้ฮอปแอมป์ชนิดไบโพลาร์เป็นอุปกรณ์แอกทีฟเท่านั้น เทคนิคการสร้างวงจรที่นำเสนออาศัยหลักการการตรวจวัดการเปลี่ยนแปลงของกระแสไฟเลี้ยงของฮอปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบีซึ่งมีพจนกำลังสองแฉ่งอยู่ วงจรแรกและวงจรที่สองที่ออกแบบใช้ฮอปแอมป์จำนวนสองตัวและหนึ่งตัว ตามลำดับ ซึ่งมีจุดเด่นในด้านโครงสร้างที่เรียบง่ายและราคาถูก นอกจากนี้อัตราขยายแรงดันของวงจรทั้งสองที่นำเสนอสามารถปรับค่าได้ด้วยการเปลี่ยนแปลงค่าความต้านทานเพียงแค่ว่าเดียว ในวิทยานิพนธ์นี้ยังได้นำเสนอการประยุกต์ใช้งานวงจรถอดรหัสดิจิทัลที่ใช้ฮอปแอมป์หนึ่งตัวในการสังเคราะห์วงจรแปลงค่ารหัสดิจิทัลของแรงดันไฟฟ้าเป็นความถี่ วงจรหาค่าสัมบูรณ์ และวงจรหาผลรวมของเวกเตอร์ ผลการทดสอบการทำงานของวงจรที่ใช้ฮอปแอมป์เบอร์ uA741 แสดงให้เห็นว่า วงจรที่นำเสนอไม่เพียงแต่ทำงานได้อย่างถูกต้องเท่านั้น แต่ยังมีประสิทธิภาพการทำงานที่ดีอีกด้วย

Thesis	Design of Square-rooting Circuits Using Operational Amplifier and Applications
Student	Mr. Thawatchai Kamsri
Student ID.	51060040
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2012
Thesis Advisor	Assoc.Prof.Dr. Vanchai Riewruja

ABSTRACT

This thesis presents a design of two square-rooting circuits using bipolar operational amplifiers (opamps) as only active elements. The implementation technique of both proposed circuits is based on the use of the opamp supply-current sensing, which utilizes an inherently quadratic characteristic of the opamp class-AB output stage. Configurations of the first and second designed circuits employ two opamps and one opamp, respectively, which are attractive in terms of simple structure and low cost. In addition, the voltage gains of both proposed circuits can be adjusted by varying only single resistance. Applications of the second proposed circuit using one opamp to realize the square-rooting voltage-to-frequency converter, absolute function, and vector summation circuit are also introduced. Experimental results based upon commercial uA741 opamps show that the proposed circuits not only function correctly but also provide good performances.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ผู้เขียนขอกราบขอบพระคุณ รศ. ดร. วันชัย ธีร์รุจา อาจารย์ที่ปรึกษา ที่ได้ให้ความรู้ ความคิดริเริ่ม คำปรึกษาและคำชี้แนะแนวทางในการแก้ไขปัญหาต่าง ๆ อย่างทุ่มเท ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำวิจัยและพัฒนาได้อย่างมีประสิทธิภาพมาโดยตลอดระยะเวลาการศึกษา

ขอขอบพระคุณ รศ.ดร. อัมพวัน จุลเสวีวงศ์, ผศ.ดร. อนุชา แก้วพูลสุข, คุณอภิณีย์ ฤกษ์รัตน์ และ ผศ.ดร. วรณดี เพชรมณีล้ำค่า ที่ได้ให้คำปรึกษาถึงวิธีการแก้ไขปัญหาต่าง ๆ ที่เกิดขึ้นตลอดระยะเวลาการศึกษาร่วมกับอาจารย์ที่ปรึกษา และเป็นแรงผลักดันตลอดระยะเวลาในการทำวิจัย

ขอกราบขอบพระคุณ คุณแม่ (นางสุนีย์ คำศรี) และญาติพี่น้อง ที่คอยห่วงใยและให้การสนับสนุนในการศึกษามาโดยตลอด

สุดท้ายนี้ผู้เขียนหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้คงมีประโยชน์ต่อผู้อ่าน และสามารถนำไปใช้ในการพัฒนาต่อไปในอนาคต หากมีข้อผิดพลาดประการใด ผู้เขียนขออภัยมา ณ ที่นี้ด้วย

ธวัชชัย คำศรี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 หลักการใหม่ที่น่าเสนอในวิทยานิพนธ์.....	2
1.4 ขอบเขตของการทำวิทยานิพนธ์.....	2
1.5 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วงจรถอดรอกที่สองที่น่าเสนอในอดีต	4
2.1 กล่าวนำ.....	4
2.2 วงจรถอดรอกที่สองทางด้านแอนะล็อกที่น่าเสนอในอดีต.....	4
2.2.1 วงจรถอดรอกที่สองโดยใช้อุปกรณ์สำเร็จรูป.....	4
2.2.2 วงจรถอดรอกที่สองโดยใช้การสร้างเป็นวงจรรวม.....	7
2.3 การสร้างฟังก์ชันถอดรอกที่สองทางด้านดิจิทัล.....	11
2.3.1 การสร้างฟังก์ชันถอดรอกที่สองโดยอาศัยคำสั่งคำนวณ.....	12
2.3.2 การสร้างฟังก์ชันถอดรอกที่สองโดยใช้หน่วยลอจิกพื้นฐาน.....	13
2.4 สรุป	18
บทที่ 3 วงจรถอดรอกที่สองโดยใช้ออปแอมป์ที่น่าเสนอ.....	19
3.1 กล่าวนำ.....	19
3.2 การตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงของออปแอมป์.....	19
3.3 วงจรถอดรอกที่สองโดยใช้ออปแอมป์สองตัวที่น่าเสนอ.....	23
3.3.1 การทำงานของวงจรถอดรอกที่สองโดยใช้ออปแอมป์สองตัวที่น่าเสนอ.....	23
3.3.2 สมรรถนะของวงจรถอดรอกที่สองโดยใช้ออปแอมป์สองตัวที่น่าเสนอ.....	26
3.3.3 ผลการทดสอบการทำงานของวงจรถอดรอกที่สองโดยใช้ออปแอมป์ สองตัวที่น่าเสนอ.....	30
3.4 วงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่น่าเสนอ.....	38
3.4.1 การทำงานของวงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่น่าเสนอ.....	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
3.4.2 สมรรถนะของวงจรถอดราก็สองโดยใช้อุปกรณ์หนึ่งตัวที่นำเสนอ.....	40
3.4.3 ผลการทดสอบการทำงานของวงจรถอดราก็สองโดยใช้อุปกรณ์ หนึ่งตัวที่นำเสนอ.....	42
3.5 สรุป	52
บทที่ 4 การประยุกต์ใช้งานวงจรถอดราก็สอง.....	53
4.1 กล่าวนำ.....	53
4.2 วงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ.....	53
4.2.1 การทำงานของวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ ที่นำเสนอ.....	53
4.2.2 สมรรถนะของวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ ที่นำเสนอ.....	57
4.2.3 ผลการทดสอบสมรรถนะการทำงานของวงจรแปลงค่าราก็สองของ แรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ.....	58
4.3 วงจรหาค่าสัมบูรณ์โดยใช้อุปกรณ์.....	63
4.3.1 การทำงานของวงจรหาค่าสัมบูรณ์โดยใช้อุปกรณ์ที่นำเสนอ.....	63
4.3.2 สมรรถนะของวงจรหาค่าสัมบูรณ์โดยใช้อุปกรณ์ที่นำเสนอ.....	68
4.3.3 ผลการทดสอบสมรรถนะการทำงานของวงจรหาค่าสัมบูรณ์ โดยใช้อุปกรณ์ที่นำเสนอ.....	72
4.4 วงจรหาผลรวมของเวกเตอร์โดยใช้อุปกรณ์.....	80
4.4.1 การทำงานของวงจรหาผลรวมของเวกเตอร์โดยใช้อุปกรณ์ที่นำเสนอ.....	81
4.4.2 สมรรถนะของวงจรหาผลรวมของเวกเตอร์โดยใช้อุปกรณ์ที่นำเสนอ.....	82
4.4.3 ผลการทดสอบสมรรถนะการทำงานของวงจรหาผลรวมของเวกเตอร์ โดยใช้อุปกรณ์ที่นำเสนอ.....	86
4.4 สรุป	92
บทที่ 5 บทสรุปและข้อเสนอแนะ.....	93
5.1 บทสรุปและวิจารณ์.....	93
5.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ.....	94
เอกสารอ้างอิง	95
ภาคผนวก ก. การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแสไฟเลี้ยงด้านบวกและลบ กับกระแสไฟฟ้าเอาต์พุตของออปแอมป์ชนิดไบโพลาร์.....	97
ภาคผนวก ข. การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแสไฟเลี้ยงด้านบวกและลบ กับกระแสไฟฟ้าเอาต์พุตของออปแอมป์ชนิดซีมอส.....	102

เอกสารนี้เป็นเอกสารของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี 102
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
ภาคผนวก ค. การวิเคราะห์หาค่าเปอร์เซ็นต์ความผิดพลาด ε_p เนื่องจากการ ประมาณค่า $\sqrt{1+a^2}$	106
ภาคผนวก ง. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetsq1}$ และความผิดพลาด ε_{sq1} ของวงจรถอดรากลีสองแบบที่หนึ่ง.....	107
ภาคผนวก จ. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ε_{TKsq1} และ $\varepsilon_{TOffsetsq1}$ ของวงจรถอดรากลีสองแบบที่หนึ่ง.....	111
ภาคผนวก ฉ. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetsq2}$ และความผิดพลาด ε_{sq2} ของวงจรถอดรากลีสองแบบที่สอง.....	114
ภาคผนวก ช. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ε_{TKsq2} และ $\varepsilon_{TOffsetsq2}$ ของวงจรถอดรากลีสองแบบที่สอง.....	118
ภาคผนวก ญ. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetab}$ และความผิดพลาด ε_{ab} ของวงจรถอดรากลีสองแบบที่สาม.....	120
ภาคผนวก ด. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ε_{TKab} และ $\varepsilon_{TOffsetab}$ ของวงจรถอดรากลีสองแบบที่สาม.....	125
ภาคผนวก ต. บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารและการประชุมวิชาการ ระดับนานาชาติ.....	127
ประวัติผู้เขียน	151

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่		หน้า
2.1	ค่าตรรกะของบล็อกลอจิกการลบแบบมีเงื่อนไข.....	15
2.2	ค่าตรรกะของบล็อกลอจิกการบวกหรือลบแบบมีเงื่อนไข.....	17
3.1	ค่าพารามิเตอร์ต่าง ๆ ของวงจรถอดรากที่สองโดยใช้ออปแอมป์สองตัว.....	30
3.2	ค่าพารามิเตอร์ต่าง ๆ ของวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัว.....	43
3.3	ค่าการเปรียบเทียบคุณสมบัติที่สำคัญระหว่างวงจรถอดรากที่สองที่นำเสนอทั้งสอง ที่อัตราขยายเท่ากับหนึ่ง.....	52
4.1	ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรถอดรากที่สองของแรงดันไฟฟ้าเป็น ความถี่.....	58
4.2	ค่าแรงดันไฟฟ้าอินพุตสูงสุดที่คำนวณได้ทางทฤษฎีของวงจรถอดรากค่าสัมบูรณ์.....	69
4.3	ค่าความถี่คัตออฟที่คำนวณได้ทางทฤษฎีของวงจรถอดรากค่าสัมบูรณ์.....	71
4.4	ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรถอดรากค่าสัมบูรณ์โดยใช้ออปแอมป์.....	72
4.5	ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างส่วนยกกำลังสองของวงจรถอดรากค่าผลรวม ของเวกเตอร์โดยใช้ออปแอมป์.....	86
4.6	ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างส่วนถอดรากที่สองของวงจรถอดรากค่าผลรวม ของเวกเตอร์โดยใช้ออปแอมป์.....	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	วงจรถอดราก็สองแบบใช้ออปแอมป์กับวงจรถุน.....	4
2.2	วงจรถอดราก็สองแบบใช้ออปแอมป์กับไบโพลาร์ทรานซิสเตอร์.....	6
2.3	วงจรถอดราก็สองที่สร้างเป็นวงจรรวมแบบใช้ไบโพลาร์ทรานซิสเตอร์.....	8
2.4	วงจรถอดราก็สองที่สร้างเป็นวงจรรวมแบบใช้มอสทรานซิสเตอร์.....	10
2.5	ตัวอย่างวิธีการถอดราก็สองพื้นฐานของเลขไบนารีขนาด 8 บิต แบบใช้คำสั่งคำนวณ.....	12
2.6	บล็อกไดอะแกรมการทำงานของการถอดราก็สองพื้นฐานของเลขไบนารี ขนาด 8 บิต แบบใช้คำสั่งคำนวณ.....	13
2.7	บล็อกลอจิกการลบระดับบิตแบบมีเงื่อนไข.....	14
2.8	โมดูลถอดราก็สองแบบใช้หน่วยลอจิกพื้นฐานด้วยแนวคิด restoring	15
2.9	บล็อกลอจิกการบวกหรือลบระดับบิต.....	16
2.10	โมดูลถอดราก็สองแบบใช้หน่วยลอจิกพื้นฐานด้วยแนวคิด non-restoring.....	17
3.1	วงจรถรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านลบ.....	20
3.2	วงจรถรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านบวก	22
3.3	วงจรถอดราก็สองโดยใช้ออปแอมป์สองตัวที่นำเสนอ.....	24
3.4	กราฟคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรถอดราก็สองโดยใช้ ออปแอมป์สองตัว.....	31
3.5	กราฟเปอร์เซ็นต์ความผิดพลาดของผลการทดสอบในรูปที่ 3.4	32
3.6	แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุมหุมิของวงจรถอดราก็สอง โดยใช้ออปแอมป์สองตัว.....	32
3.7	ผลการทดลองของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุต เป็นสัญญาณรูปคลื่นสามเหลี่ยม (ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	33
	(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	33
	(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	34
3.8	ผลการทดลองของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุต เป็นสัญญาณรูปคลื่นไซน์ (ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	34
	(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	35
	(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	35
3.9	ผลตอบสนองทางความถี่ของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัว.....	36
3.10	รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัว ที่ความถี่ค้ดออป (ก) ที่ความถี่ค้ดออป $f_c = 85.68 \text{ kHz}$ ของอัตราขยาย $k_{sy} = 1.0$	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.10	37
รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถอดราก็สองโดยใช้อุปแอมป์สองตัว ที่ความถี่คัตออฟ	
(ข) ที่ความถี่คัตออฟ $f_c = 88.75 \text{ kHz}$ ของอัตราขยาย $k_{sq1} = 1.5$	37
3.11	39
วงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัว.....	
3.12	43
กราฟคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรถอดราก็สองโดยใช้อุปแอมป์ หนึ่งตัว	
3.13	44
กราฟเปอร์เซ็นต์ความผิดพลาดของผลการทดสอบในรูปที่ 3.12	
3.14	44
เปอร์เซ็นต์ความผิดพลาดทางอุมหภูมิของวงจรถอดราก็สองโดยใช้อุปแอมป์ หนึ่งตัว.....	
3.15	45
ผลการทดลองของวงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุต เป็นสัญญาณรูปคลื่นสามเหลี่ยม	
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	45
(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	46
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	46
3.16	47
ผลการทดลองของวงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุต เป็นสัญญาณรูปคลื่นซายน์	
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	47
(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	47
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	48
3.17	49
ผลตอบสนองทางความถี่ของวงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัว.....	
3.18	50
รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัว ที่ความถี่สัมพันธ์กับอัตราสุ่ว	
(ก) ที่ความถี่สัมพันธ์กับอัตราสุ่ว $f_s = 159.24 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.0$	50
(ข) ที่ความถี่สัมพันธ์กับอัตราสุ่ว $f_s = 106.16 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.5$	50
3.19	51
รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถอดราก็สองโดยใช้อุปแอมป์หนึ่งตัว ที่ความถี่คัตออฟ	
(ก) ที่ความถี่คัตออฟ $f_c = 204.63 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.0$	51
(ข) ที่ความถี่คัตออฟ $f_c = 210.46 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.5$	51
4.1	54
วงจรถอดราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ	
4.2	55
ไดอะแกรมเวลาของวงจรถอดราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ.....	
4.3	59
คุณสมบัติของส่วนวงจรถอดราก็สองของวงจรถอดราก็สองของแรงดันไฟฟ้า เป็นความถี่.....	
4.4	59
กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.3	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.5 กราฟของความถี่เอาต์พุต f_{out} ต่อแรงดันไฟฟ้าอินพุต v_{in}	60
4.6 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.5	60
4.7 กราฟของค่าตัวรีโซแนนซ์ต่อแรงดันไฟฟ้า V_{B1}	61
4.8 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.7	61
4.9 ผลการทดลองของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ เมื่อป้อนแรงดันไฟฟ้าอินพุต v_{in} เป็นสัญญาณรูปคลื่นสามเหลี่ยม.....	62
4.10 ผลการทดลองของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ เมื่อป้อนแรงดันไฟฟ้าอินพุตคงที่ $v_{in} = 1V$	63
4.11 ส่วนยกกำลังสองของวงจรถ้าค่าสัมบูรณ์โดยใช้โอปแอมป์ที่นำเสนอ.....	64
4.12 ส่วนถอดรากที่สองของวงจรถ้าค่าสัมบูรณ์ที่นำเสนอ.....	66
4.13 วงจรถ้าค่าสัมบูรณ์โดยใช้โอปแอมป์ที่ได้นำเสนอ.....	68
4.14 ผลการทดลองคุณสมบัติการส่งผ่านของวงจรถ้าค่าสัมบูรณ์ที่ได้ออกแบบ.....	73
4.15 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.14.....	73
4.16 แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอณูภูมิของวงจรถ้าค่าสัมบูรณ์ ที่ได้นำเสนอ	74
4.17 ผลการทดลองของวงจรถ้าค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณ รูปคลื่นสามเหลี่ยม	
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	75
(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	75
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	76
4.18 ผลการทดลองของวงจรถ้าค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณ รูปคลื่นซายน์	
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz	76
(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz	77
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz	77
4.19 ผลตอบสนองทางความถี่ของวงจรถ้าค่าสัมบูรณ์.....	78
4.20 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถ้าค่าสัมบูรณ์ที่ความถี่คัตออฟ	
(ก) ที่ความถี่คัตออฟ $f_c = 98.52 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 0.5$	79
(ข) ที่ความถี่คัตออฟ $f_c = 94.23 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 1.0$	79
(ค) ที่ความถี่คัตออฟ $f_c = 43.847 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 1.5$	80
4.21 วงจรร้อยของวงจรถ้าค่าสัมบูรณ์ที่ได้นำเสนอก่อนหน้านี้.....	68
(ก) วงจรรยกกำลังสอง.....	81
(ข) วงจรถอดรากที่สอง.....	81

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไขหรือเผยแพร่ซ้ำ 81

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.22	81
4.23	87
4.24	88
4.25	89
4.26	89
4.27	90
4.28	91
4.29	91
ก.1	97
ก.2	98
ก.3	99
ข.1	102
ข.2	103



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรถอดรากที่สอง (square-rooting) เป็นบล็อกแอนะล็อกพื้นฐานที่สำคัญในกระบวนการประมวลผลสัญญาณทางด้านแอนะล็อกที่ใช้กันอย่างแพร่หลายในระบบการสื่อสาร ระบบการวัดคุม และระบบการตรวจวัด อีกทั้งยังนำวงจรไปประยุกต์ใช้งานในด้านอื่น ๆ อีกมากมายตามเอกสารอ้างอิงที่ [1-8] โดยส่วนใหญ่จะนำวงจรไปใช้ในการปรับแต่งสัญญาณอินพุตที่อยู่ในรูปกำลังสองให้เป็นสัญญาณเชิงเส้นเพื่อให้ง่ายต่อการประมวลผลต่อไป เช่น สัญญาณแรงดันไฟฟ้าที่เป็นค่าความแตกต่างจากตัวตรวจวัดอัตราการไหลของเหลวในท่อ (differential pressure sensor) ค่าเฉลี่ยกำลังสองของแรงดันไฟฟ้า (root mean square : RMS) หรือการหาค่าผลรวมของเวกเตอร์ (vector summation) สำหรับการสร้างวงจรถอดรากที่สองนั้นเริ่มแรกเป็นการใช้ไอซีหรืออุปกรณ์แยกชิ้นมาต่อรวมกัน ดังตัวอย่างเช่น แบบที่หนึ่งใช้ออปแอมป์ต่อรวมกับตัวคูณสัญญาณแอนะล็อกและไดโอดตามเอกสารอ้างอิงที่ [9] แบบที่สองใช้ออปแอมป์ต่อรวมกับไดโอดหรือไบโพลาร์ทรานซิสเตอร์ดังเอกสารอ้างอิงที่ [9-10] หรือแบบที่สามจะเป็นการนำเสนอการสร้างวงจรถอดรากที่สองที่มีขนาดเล็กใช้ไอซีน้อยขึ้น โดยใช้ไอซีตัวคูณสัญญาณแอนะล็อกที่มีออปแอมป์รวมอยู่ด้วยภายในต่อรวมกับไดโอดซึ่งใช้หลักการออกแบบเดียวกันกับแบบที่หนึ่งดังเอกสารอ้างอิงที่ [11] ซึ่งวิธีการออกแบบวงจรถอดรากที่สองดังตัวอย่างที่กล่าวมานี้ จะมีปัญหาในเรื่องความไม่แม่นยำของสัญญาณเอาต์พุตเมื่อป้อนสัญญาณอินพุตมีขนาดเล็ก ซึ่งเป็นผลเนื่องจากความไม่เป็นอุดมคติของการทำงานของไดโอดที่ทำหน้าที่ในการส่งผ่านสัญญาณให้กับออปแอมป์ สำหรับการสร้างวงจรถอดรากที่สองโดยใช้อุปกรณ์สำเร็จรูปที่มีขายตามท้องตลาดนั้นมีข้อดีที่ราคาอุปกรณ์โดยรวมของวงจรถอดรากที่สองเมื่อมีปริมาณการสร้างวงจรถอดรากที่สองที่น้อย แต่จะมีราคาแพงเมื่อมีปริมาณการสร้างวงจรถอดรากที่สองเป็นจำนวนมาก ดังนั้นสำหรับการสร้างวงจรถอดรากที่สองในปริมาณมากจึงต้องใช้การสร้างเป็นวงจรรวมจึงจะเหมาะสมกว่า ทำให้ต่อมาได้มีการนำเสนอกำหนดการออกแบบวงจรถอดรากที่สองใช้หลักการของทรานซิลินีเยอร์ (translinear) ของไบโพลาร์หรือมอสทรานซิสเตอร์ดังเอกสารอ้างอิงที่ [2-3, 5-6, 12-15] โดยที่ต้องมีเงื่อนไขสำคัญที่ว่าทรานซิลินีเยอร์ที่อยู่ในวงจรถอดรากที่สองต้องมีความเหมือนกันทุกประการ เพื่อให้ได้ตามเงื่อนไขจำเป็นที่จะต้องใช้อุปกรณ์ที่สร้างด้วยวิธีการวงจรรวมเท่านั้น แต่มีข้อเสียที่การสร้างวงจรรวมที่มีจำนวนวงจรถอดรากที่สองน้อยขึ้นหรือการออกแบบที่ไม่เป็นการผลิตเชิงการค้าจะมีราคาต้นทุนในการผลิตสูง

ดังนั้นวิทยานิพนธ์ฉบับนี้นำเสนอวิธีการออกแบบวงจรถอดรากที่สอง ที่มีโครงสร้างเรียบง่ายโดยใช้ออปแอมป์ซึ่งเป็นไอซีที่นิยมใช้กันอย่างแพร่หลาย เนื่องจากเป็นอุปกรณ์ที่มีประสิทธิภาพในการทำงานสูง ราคาถูก และหาง่ายตามท้องตลาดทั่วไป เป็นอุปกรณ์หลักในการออกแบบโดยนำมาต่อรวมกับตัวต้านทานภายนอกเพื่อสังเคราะห์ฟังก์ชันถอดรากที่สอง โดยมุ่งเน้นให้เป็นวงจรถอดรากที่สองทางหนึ่งในการนำไปปรับแต่งสัญญาณก่อนนำสัญญาณไปประมวลผลที่สามารถสร้างขึ้นเองได้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

เพื่อสร้างทางเลือกอีกทางหนึ่งในการสร้างวงจรถอดรึกที่สอง สำหรับใช้ในการปรับแต่งสัญญาณแอนะล็อกก่อนนำไปประมวลผล โดยเน้นให้โครงสร้างของวงจรมีความเรียบง่ายและใช้อุปกรณ์ที่มีขายตามท้องตลาดต่อร่วมกับตัวต้านทาน ซึ่งจะเหมาะสมกับการนำไปใช้ในงานที่ต้องการสร้างวงจรถอดรึกที่สองขึ้นเองโดยไม่ต้องสร้างเป็นวงจรรวม

1.3 หลักการใหม่ที่นำเสนอในวิทยานิพนธ์

วงจรถอดรึกที่สองที่นำเสนอในวิทยานิพนธ์ฉบับนี้ จะอาศัยคุณสมบัติความสัมพันธ์ในรูปของค่ากำลังสอง (inherently quadratic) ซึ่งเป็นคุณสมบัติแฝงที่เกิดขึ้นในกระแสไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี (class-AB) ตามที่มีกล่าวไว้ในเอกสารอ้างอิงที่ [10, 16-17] ต่อร่วมกับตัวต้านทานเพื่อสร้างฟังก์ชันถอดรึกที่สอง โดยวงจรที่นำเสนอจะมีด้วยกัน 2 แบบ คือแบบที่ใช้ออปแอมป์สองตัวและแบบที่ใช้ออปแอมป์เพียงหนึ่งตัว และได้มีการประยุกต์สร้างเป็นวงจรแปลงค่ารึกที่สองของแรงดันไฟฟ้าเป็นความถี่ (square-rooting voltage-to-frequency converter : VFC) วงจรหาค่าสัมบูรณ์ (absolute function) และวงจรหาผลรวมของเวกเตอร์ (vector summation)

1.4 ขอบเขตของการทำวิทยานิพนธ์

นำเสนอหลักการออกแบบพร้อมทั้งทำการวิเคราะห์สมรรถนะการทำงานของวงจรที่นำเสนอ โดยมีการยืนยันความถูกต้องของการทำงานด้วยการทดสอบต่อวงจรจริง โดยใช้ออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบีชนิดไบโพลาร์ต่อร่วมกับตัวต้านทาน และได้นำเสนอการประยุกต์ใช้งานโดยนำไปสร้างเป็นวงจรแปลงค่ารึกที่สองของแรงดันไฟฟ้าเป็นความถี่ วงจรหาค่าสัมบูรณ์ และวงจรหาผลรวมของเวกเตอร์

1.5 รายละเอียดของวิทยานิพนธ์

ภายในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บท และภาคผนวกอีก 10 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำ เพื่อกล่าวถึงความจำเป็นและความสำคัญของปัญหา ความมุ่งหมาย และวัตถุประสงค์ในการทำวิทยานิพนธ์ หลักการใหม่ที่ได้นำเสนอไว้ภายในวิทยานิพนธ์ และขอบเขตของการทำวิทยานิพนธ์ รวมไปถึงรายละเอียดเนื้อหาโดยสรุปของแต่ละบท

บทที่ 2 กล่าวถึงวงจรถอดรึกที่สองที่นำเสนอไว้ในอดีต ซึ่งจะประกอบด้วยวงจรด้านแอนะล็อกและด้านดิจิตอล เพื่อเป็นแนวทางในการออกแบบวงจรถอดรึกที่สองที่จะกล่าวถึงในบทต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 เสนอแนวความคิดการสร้างวงจรอดรากลที่สองที่นำเสนอ โดยมี 2 แบบด้วยกัน คือ แบบที่หนึ่งใช้อุปกรณ์ในการสร้างจำนวนสองตัว และแบบที่สองเป็นการลดรูปวงจรแบบที่หนึ่งโดยใช้อุปกรณ์เพียงหนึ่งตัว พร้อมทั้งแสดงผลการทดสอบสมรรถนะการทำงานของวงจรโดยการต่อวงจรจริง รวมทั้งวิเคราะห์คุณสมบัติที่สำคัญของวงจรที่นำเสนอด้วย

บทที่ 4 แสดงการประยุกต์ใช้งานของวงจรอดรากลที่สองแบบที่ใช้อุปกรณ์เพียงหนึ่งตัวที่ได้นำเสนอในบทที่ 3 โดยนำมาสร้างเป็นวงจรแปลงค่ารากลที่สองของแรงดันไฟฟ้าเป็นความถี่ วงจรหาค่าสัมบูรณ์ และวงจรถอดรวมของเวกเตอร์

บทที่ 5 เป็นการสรุปผลงานภายในวิทยานิพนธ์ พร้อมทั้งได้นำเสนอแนวทางในการทำวิจัยและพัฒนาต่อไป

ในส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งจะแสดงการวิเคราะห์คุณสมบัติและสมการที่ใช้ภายในแต่ละบทเอาไว้ และรายละเอียดของบทความวิจัยที่ได้รับการเผยแพร่ ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก. การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแสไฟเลี้ยงด้านบวกและลบกับกระแสไฟฟ้าเอาต์พุตของออปแอมป์ชนิดไบโพลาร์

ภาคผนวก ข. การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแสไฟเลี้ยงด้านบวกและลบกับกระแสไฟฟ้าเอาต์พุตของออปแอมป์ชนิดซีมอส

ภาคผนวก ค. การวิเคราะห์หาค่าเปอร์เซ็นต์ความผิดพลาด ϵ_p เนื่องจากการประมาณค่า $\sqrt{1+a^2}$

ภาคผนวก ง. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetsq1}$ และความผิดพลาด ϵ_{sq1} ของวงจรอดรากลที่สองแบบที่หนึ่ง

ภาคผนวก จ. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ϵ_{TKsq1} และ $\epsilon_{TOffsetsq1}$ ของวงจรอดรากลที่สองแบบที่หนึ่ง

ภาคผนวก ฉ. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetsq2}$ และความผิดพลาด ϵ_{sq2} ของวงจรอดรากลที่สองแบบที่สอง

ภาคผนวก ช. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ϵ_{TKsq2} และ $\epsilon_{TOffsetsq2}$ ของวงจรอดรากลที่สองแบบที่สอง

ภาคผนวก ญ. การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetab}$ และความผิดพลาด ϵ_{ab} ของวงจรถอดรวมค่าสัมบูรณ์

ภาคผนวก ด. การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ ϵ_{TKab} และ $\epsilon_{TOffsetab}$ ของวงจรถอดรวมค่าสัมบูรณ์

ภาคผนวก ต. บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารและการประชุมวิชาการระดับนานาชาติ

ประวัติผู้เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 วงจรถอดรากที่สองที่นำเสนอในอดีต

2.1 กล่าวนำ

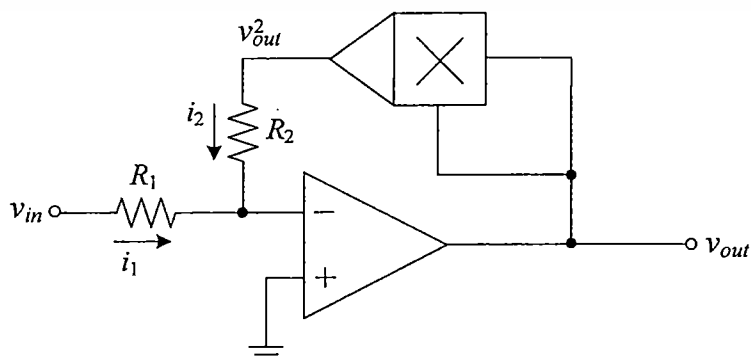
เพื่อเป็นแนวทางในการศึกษาและออกแบบวงจรถอดรากที่สองที่นำเสนอในงานวิจัยนี้ โดยในบทนี้จะกล่าวถึงตัวอย่างการสร้างวงจรถอดรากที่สองในอดีต ซึ่งจะครอบคลุมทั้งทางด้านแอนะล็อกและด้านดิจิทัล สำหรับทางด้านแอนะล็อกนั้นได้มีการนำเสนอ 2 แนวทางด้วยกัน คือ แนวทางที่หนึ่งเป็นการสร้างโดยใช้อุปกรณ์สำเร็จรูปที่มีขายตามท้องตลาดมาต่อร่วมกัน เช่น ออปแอมป์ วงจรคูณไดโอด ตัวต้านทานหรือไบโพลาร์ทรานซิสเตอร์ สำหรับแนวทางที่สองเป็นการสร้างโดยใช้วงจรรวมด้วยเทคโนโลยีไบโพลาร์หรือมอสทรานซิสเตอร์ ซึ่งการออกแบบจะอาศัยหลักการของทรานสิเนียร์ ส่วนทางด้านดิจิทัลการหาค่ารากที่สองนั้นจะมี 2 แนวทางเช่นเดียวกัน คือ แนวทางที่หนึ่งเป็นการสร้างโดยอาศัยคำสั่งคำนวณพื้นฐานภายในหน่วยประมวลผล และแนวทางที่สองเป็นการสร้างโดยใช้หน่วยลอจิกพื้นฐานเพื่อสร้างเป็นฮาร์ดแวร์ที่ใช้ในการคำนวณค่ารากที่สอง

2.2 วงจรถอดรากที่สองทางด้านแอนะล็อกที่นำเสนอในอดีต

มีแนวการสร้างที่นำเสนอในอดีตอยู่ 2 แนวทางด้วยกัน คือ แนวทางที่หนึ่งเป็นการสร้างโดยใช้อุปกรณ์สำเร็จรูปที่มีขายตามท้องตลาดมาต่อร่วมกัน และแนวทางที่สองจะสร้างเป็นวงจรรวมด้วยเทคโนโลยีไบโพลาร์หรือมอสทรานซิสเตอร์ ซึ่งจะแสดงตัวอย่างแต่ละแนวทางได้ดังนี้

2.2.1 วงจรถอดรากที่สองโดยใช้อุปกรณ์สำเร็จรูป

รูปที่ 2.1 แสดงตัวอย่างวงจรถอดรากที่สองโดยใช้ออปแอมป์กับวงจรถคูณ [18] โดยที่ออปแอมป์กับตัวต้านทาน R_1 และ R_2 ต่อร่วมกันเสมือนเป็นวงจรถอยายแบบกลับเฟส (inverting amplifier) แต่มีการเพิ่มวงจรถคูณแบบสองอินพุตโดยที่อินพุตทั้งสองของวงจรถคูณร่วมกันเข้าไปเพื่อกำเนิดแรงดันไฟฟ้า v_{out}^2 บ้อนกลับมายังตัวต้านทาน R_2



เอกสารนี้เป็นเอกสารรูปที่ 2.1 วงจรถอดรากที่สองแบบใช้ออปแอมป์กับวงจรถคูณ [18] ทรัพย์สินด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติของออปแอมป์ที่แรงดันไฟฟ้าที่ขากลับเฟสมีค่าเท่ากับขาไม่กลับเฟส ดังนั้นเป็นผลให้แรงดันไฟฟ้าทางอุดมคติที่ขากลับเฟสของออปแอมป์มีค่าเท่ากับกราวด์หรือศูนย์โวลต์ ทำให้สามารถหาได้ว่ากระแสไฟฟ้า i_1 และกระแสไฟฟ้า i_2 ได้เท่ากับ

$$i_1 = \frac{v_{in}}{R_1} \quad (2.1)$$

$$i_2 = \frac{v_{out}^2}{R_2} \quad (2.2)$$

และจากวงจรจะได้ว่ากระแสไฟฟ้า i_1 มีขนาดเท่ากับกระแสไฟฟ้า i_2 แต่มีทิศทางการไหลที่ตรงกันข้ามซึ่งเขียนเป็นความสัมพันธ์ได้ใหม่ดังนี้

$$i_1 = -i_2 = \frac{v_{in}}{R_1} = -\frac{v_{out}^2}{R_2} \quad (2.3)$$

จากสมการที่ (2.3) จะหาความสัมพันธ์ระหว่างแรงดันไฟฟ้าอินพุต v_{in} และแรงดันไฟฟ้าเอาต์พุต v_{out} ได้เท่ากับ

$$v_{out} = \sqrt{\frac{R_2}{R_1}} v_{in} = k_{sqA} \sqrt{v_{in}} \quad \text{เมื่อ } v_{in} \leq 0 \quad (2.4)$$

เมื่อ k_{sqA} เท่ากับ $\sqrt{\frac{R_2}{R_1}}$ จากสมการที่ (2.4) แสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} มีค่าเป็นรากที่สองของแรงดันไฟฟ้าอินพุต v_{in} โดยมีอัตราขยายเท่ากับ k_{sqA} และแรงดันไฟฟ้าอินพุตจะต้องมีค่าเป็นลบเสมอจึงจะได้ผลลัพธ์ที่ต้องการ วิธีการนี้เป็นหลักการที่ง่ายแต่เนื่องจากไอซีวงจรควมมีราคาแพงและหาค่อนข้างยากจึงได้มีการนำเสนอวิธีอื่นที่ไม่ต้องใช้ไอซีวงจรควม

ตัวอย่างต่อมาเป็นการสร้างวงจรลอการิทึมที่สอง ที่สร้างโดยใช้ออปแอมป์ต่อร่วมกับไบโพลาร์ทรานซิสเตอร์ [19] ดังแสดงวงจรในรูปที่ 2.2 การทำงานของวงจรจะอาศัยหลักการล็อก-แอนติล็อก (log-antilog) โดยที่กลุ่มออปแอมป์ A_1 ไบโพลาร์ทรานซิสเตอร์ Q_1 ไดโอด D_1 ตัวต้านทาน $R_1 - R_3$ และกลุ่มออปแอมป์ A_2 ไบโพลาร์ทรานซิสเตอร์ Q_2 ไดโอด D_2 ตัวต้านทาน $R_4 - R_6$ ทำหน้าเป็นวงจรลอการิทึม (logarithm circuit) ส่วนกลุ่มออปแอมป์ A_3 ไบโพลาร์ทรานซิสเตอร์ Q_3 (ขา B และขา E ถูกไบอัสกลับ) และตัวต้านทาน $R_7 - R_8$ ทำหน้าที่เป็นวงจรแอนติลอการิทึม (anti-logarithm circuit) จากวงจรสามารถหาแรงดันไฟฟ้าตกคร่อมขาเบสกับขาอิมิตเตอร์ของทรานซิสเตอร์ Q_1 , Q_2 และ Q_3 ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{BE1} = \frac{kT}{q} \ln \frac{v_{in}}{R_1 I_{ES1}} \quad (2.5)$$

$$v_{BE2} = \frac{kT}{q} \ln \frac{v_{out}}{R_4 I_{ES2}} \quad (2.6)$$

$$v_{BE3} = \frac{kT}{q} \ln \frac{I_{C3}}{I_{ES3}} \quad (2.7)$$

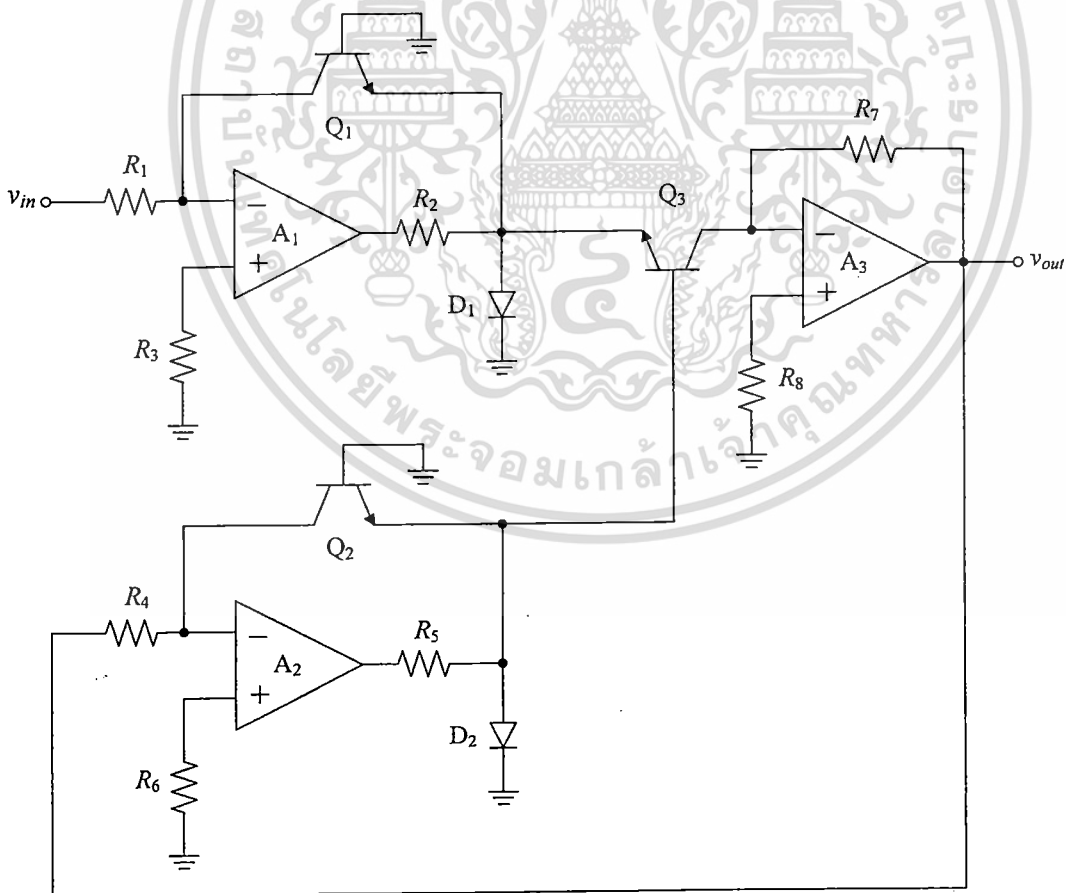
โดยที่ k คือ ค่าคงที่ของโบลทซ์มันน์ (Boltzmann) ซึ่งมีค่าเท่ากับ 1.38×10^{-23} J/K

q คือ ประจุไฟฟ้า (electron charge) ซึ่งมีค่าเท่ากับ 1.6×10^{-19} C

T คือ อุณหภูมิหน่วยเคลวินส์

I_{C3} คือ กระแสไฟฟ้าที่ไหลผ่านขาคอลเลคเตอร์ของทรานซิสเตอร์

I_{ES1} I_{ES2} และ I_{ES3} คือ กระแสไฟฟ้าอิมิตตัวที่ไหลผ่านขาอิมิตเตอร์ของทรานซิสเตอร์ Q_1 , Q_2 และ Q_3 ตามลำดับ ซึ่งในการออกแบบวงจรกำหนดให้ทรานซิสเตอร์เหมือนกันทุกประการ ดังนั้นกระแสไฟฟ้าทั้งสามจึงเท่ากัน



รูปที่ 2.2 วงจรถอดรอกที่สองแบบใช้ออปแอมป์กับไบโพลาร์ทรานซิสเตอร์ [19]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการวิเคราะห์ห้วงรูปแรงดันไฟฟ้าที่ผ่านขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ทั้งสามจะได้

$$v_{BE3} = v_{BE1} - v_{BE2} \quad (2.8)$$

แทนค่าแรงดันไฟฟ้าเบส-อิมิตเตอร์จากสมการที่ (2.5) ถึง (2.7) ลงในสมการที่ (2.8) จะได้

$$\frac{kT}{q} \ln \frac{I_{C3}}{I_{ES3}} = \frac{kT}{q} \ln \frac{v_{in}}{R_1 I_{ES1}} - \frac{kT}{q} \ln \frac{v_{out}}{R_4 I_{ES2}} \quad (2.9)$$

เมื่อกำหนดให้ทรานซิสเตอร์เหมือนกันทุกประการ และค่าความต้านทาน R_1 เท่ากับ R_4 จะได้

$$\ln \frac{I_{C3}}{I_{ES3}} = \ln \frac{v_{in}}{v_{out}} \quad (2.10)$$

ดังนั้นเมื่อทำการแอนติลอการิทึมด้วยวงจรถ่าย โดยที่กระแสไฟฟ้า I_{C3} ไหลผ่านตัวต้านทาน R_7 จะกลายเป็น v_{out} ดังนั้นสมการที่ (2.10) สามารถเขียนได้ใหม่เท่ากับ

$$v_{out} = \sqrt{R_7 I_{ES3}} \sqrt{v_{in}} = k_{sqB} \sqrt{v_{in}} \quad (2.11)$$

เมื่อ k_{sqB} เท่ากับ $\sqrt{R_7 I_{ES3}}$ ความถูกต้องของการถอดรอกที่สองด้วยวิธีการนี้ จะอยู่ที่การเลือกใช้ไบโพลาร์ทรานซิสเตอร์ทั้งสามให้เหมือนกันทุกประการ ซึ่งปกติแล้วไบโพลาร์ทรานซิสเตอร์หาได้ตามท้องตลาดทั่วไปจะมีคุณสมบัติแตกต่างกันอยู่ อาจต้องใช้ไบโพลาร์ทรานซิสเตอร์ที่สั่งทำพิเศษ หรือใช้แบบที่สร้างหลายตัวในไอซีแทน เพื่อแก้ปัญหาที่สั่งได้มีงานวิจัยที่เสนอวิธีการสร้างด้วยการออกแบบเป็นวงจรรวมแทนซึ่งจะได้กล่าวถึงต่อไป

2.2.2 วงจรถอดรอกที่สองโดยใช้การสร้างเป็นวงจรรวม

สำหรับการสร้างวงจรถอดรอกที่สองด้วยการสร้างเป็นวงจรรวมหรือไอซีนัน จะอาศัยหลักการของวงจรถานลิเนียร์ของไบโพลาร์หรือมอสทรานซิสเตอร์ สำหรับการส่งเคราะห์วงจรถ่าย โดยในการออกแบบนั้นยังต้องมีการกำหนดให้ทรานซิสเตอร์ในวงจรถานลิเนียร์ทุกตัวนั้นเหมือนกันทุกประการซึ่งเป็นไปได้ด้วยการสร้างเป็นวงจรรวมเท่านั้น ขอแสดงตัวอย่างการออกแบบดังต่อไปนี้

สำหรับรูปที่ 2.3 แสดงตัวอย่างวงจรถอดรอกที่สองที่สร้างเป็นวงจรรวมโดยใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ [20] วงจรประกอบด้วยไบโพลาร์ทรานซิสเตอร์ชนิดเอ็นพีเอ็น Q_1 ถึง Q_4 ซึ่งต่อร่วมกับกระแสไฟฟ้าไบอัสคงที่ I_B กำหนดให้ทรานซิสเตอร์ทุกตัวเหมือนกันทุกประการ ในวงจรถานลิเนียร์สามารถหาความสัมพันธ์ของแรงดันไฟฟ้า v_{BE} ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{BE1} + v_{BE2} = v_{BE3} + v_{BE4} \quad (2.12)$$

สำหรับแรงดันไฟฟ้า v_{BE} ของไบโพลาร์ทรานซิสเตอร์มีค่าเท่ากับ

$$v_{BE} = V_T \ln \frac{I_C}{I_S} \quad (2.13)$$

เมื่อ V_T คือ แรงดันไฟฟ้าความร้อน (thermal voltage) มีค่าเท่ากับ $\frac{kT}{q}$

โดยที่ k คือ ค่าคงที่ของโบลทซ์มันน์

q คือ ประจุไฟฟ้า

T คือ อุณหภูมิหน่วยเคลวินส์ หรือประมาณ 25.8 mV ที่อุณหภูมิห้อง

I_C คือ กระแสไฟฟ้าคอลเลคเตอร์ (collector current)

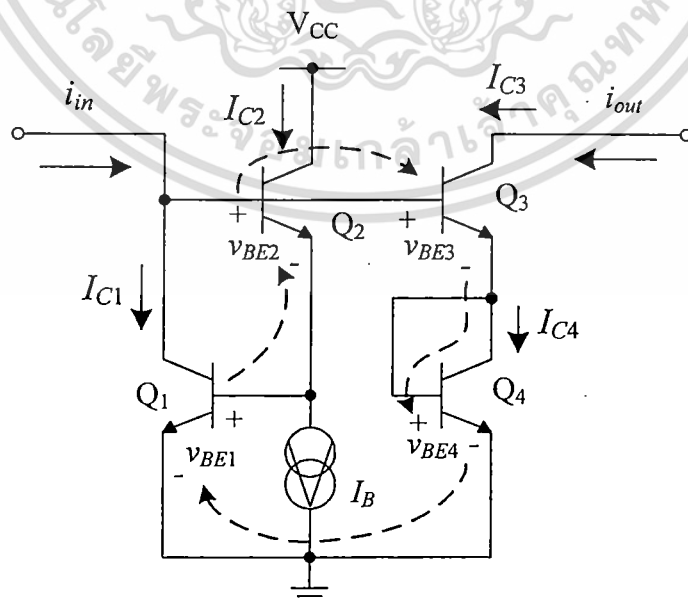
I_S คือ กระแสไฟฟ้าย้อนกลับอิ่มตัว (reverse saturation current)

แทนค่าแรงดันไฟฟ้า v_{BE} จากสมการที่ (2.13) ลงในสมการที่ (2.12) จะได้

$$V_T \ln \frac{I_{C1}}{I_S} + V_T \ln \frac{I_{C2}}{I_S} = V_T \ln \frac{I_{C3}}{I_S} + V_T \ln \frac{I_{C4}}{I_S} \quad (2.14)$$

หรือจัดรูปใหม่ได้เป็น

$$I_{C1}I_{C2} = I_{C3}I_{C4} \quad (2.15)$$



รูปที่ 2.3 วงจรออตราคที่สองที่สร้างเป็นวงจรรวมแบบใช้ไบโพลาร์ทรานซิสเตอร์ [20]

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่ระบุชื่อผู้ต้นฉบับ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 2.3 จะเห็นว่า $I_{C1} = i_{in}$ $I_{C2} = I_B$ และ $I_{C3} = I_{C4} = i_{out}$ ดังนั้นสามารถเขียนสมการที่ (2.15) ได้ใหม่เป็น

$$i_{in} I_B = i_{out}^2 \quad (2.16)$$

ทำการถอดรากที่สองสมการที่ (2.16) พร้อมทั้งจัดรูปใหม่จะได้

$$i_{out} = \sqrt{I_B} \sqrt{i_{in}} = k_{sqC} \sqrt{i_{in}} \quad (2.17)$$

เมื่อ k_{sqC} เท่ากับ $\sqrt{I_B}$ จะเห็นได้ว่าวงจรที่นำเสนอมีขนาดเล็กใช้ทรานซิสเตอร์เพียง 4 ตัว แต่ทำงานในโหมดกระแสไฟฟ้างานนี้ถ้าต้องการใช้กับโหมดแรงดันไฟฟ้าต้องมีการดัดแปลงวงจรเพิ่ม และข้อเสียอีกอย่างหนึ่งของวงจรคือ การสูญเสียกระแสไฟฟ้าที่ไหลเข้าขาเบสของไบโพลาร์ทรานซิสเตอร์ ซึ่งจะทำให้มีผลต่อความถูกต้องของวงจรด้วย ดังนั้นต่อมาจึงได้มีการนำเสนอการออกแบบโดยอาศัยมอสทรานซิสเตอร์เพื่อแก้ไขปัญหานี้แทน

ในรูปที่ 2.4 แสดงตัวอย่างวงจรถอดรากที่สองโดยใช้เทคโนโลยีมอสทรานซิสเตอร์ [21] จากวงจรส่วนที่ทำหน้าเป็นฟังก์ชันถอดรากที่สอง คือ มอสทรานซิสเตอร์ M_1 ถึง M_4 ที่ต่อร่วมกันเป็นวงลูปทรานสิเอียร์ และกระแสไฟฟ้าไบอัสคงที่ I_5 เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวเหมือนกันทุกประการและทำงานอยู่ในย่านอิ่มตัว สามารถหาความสัมพันธ์ของแรงดันไฟฟ้าในวงลูปได้เท่ากับ

$$v_{GS1} + v_{GS2} = v_{GS3} + v_{GS4} \quad (2.18)$$

แรงดันไฟฟ้า v_{GS} ในย่านอิ่มตัวมีค่าเท่ากับ

$$v_{GS} = v_{TH} + \sqrt{\frac{I_D}{\mu_n C_{ox} (W/2L)}} \quad (2.19)$$

เมื่อ v_{GS} คือ แรงดันไฟฟ้าตกรวมขาเกตกับซอส (gate-source voltage)

v_{TH} คือ แรงดันไฟฟ้าขีดเริ่ม (threshold voltage)

I_D คือ กระแสไฟฟ้าเดรน (drain current)

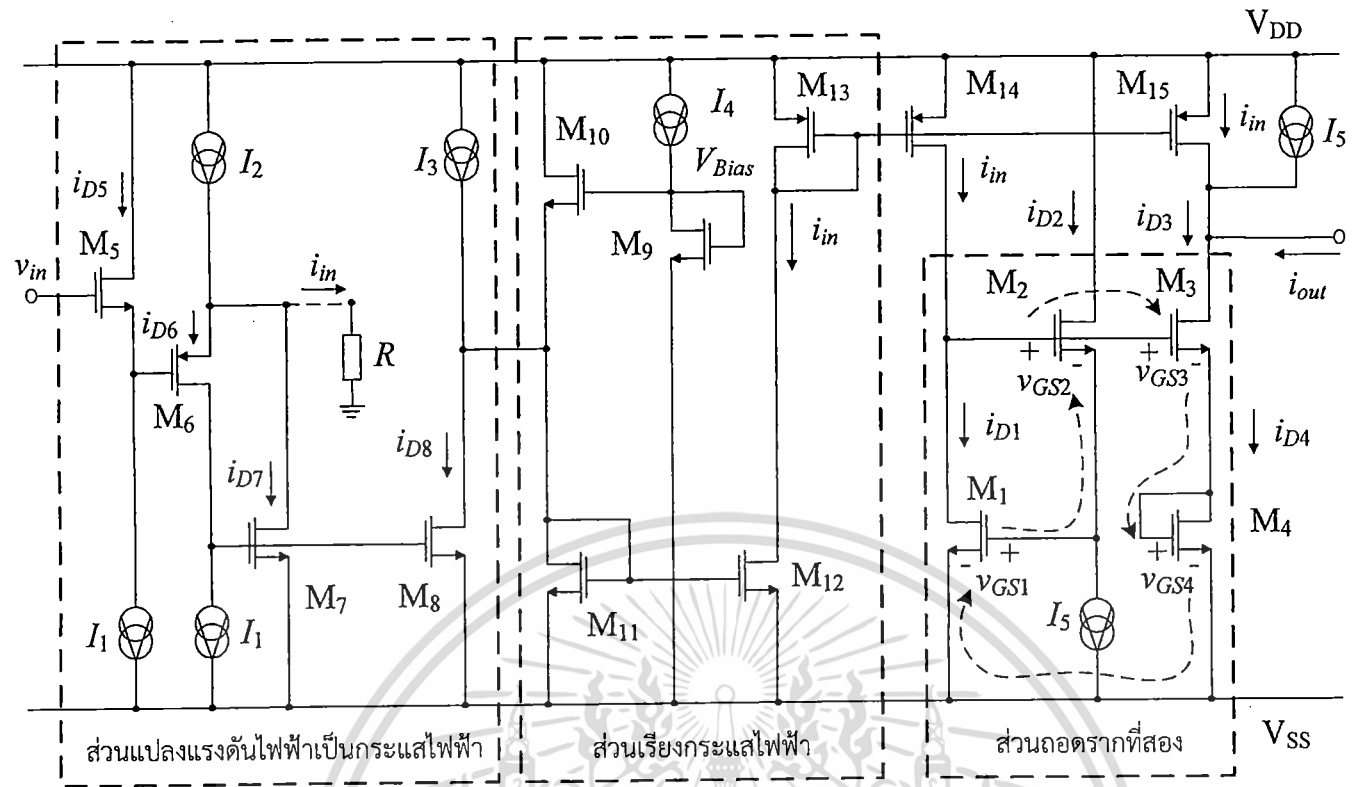
μ_n คือ ค่าสภาพความคล่องตัวของประจุพาหะ (surface mobility of carrier)

C_{ox} คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ของเกตออกไซด์ (capacitance per unit area of gate oxide)

W คือ ขนาดความกว้างของช่องทางเดิน (width of channel)

L คือ ขนาดความยาวของช่องทางเดิน (length of channel)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 วงจรถอดรอกที่สองที่สร้างเป็นวงจรรวมแบบใช้มอสทรานซิสเตอร์ [21]

แทนค่าแรงดันไฟฟ้า v_{GS} จากสมการที่ (2.19) ลงในสมการที่ (2.18) จะได้

$$\sqrt{\frac{I_{D1}}{(W/L)_{M1}}} + \sqrt{\frac{I_{D2}}{(W/L)_{M2}}} = \sqrt{\frac{I_{D3}}{(W/L)_{M3}}} + \sqrt{\frac{I_{D4}}{(W/L)_{M4}}} \quad (2.20)$$

จากวงจรในรูปที่ 2.4 จะเห็นว่า $I_{D1} = i_{in}$, $I_{D2} = I_5$ และ $I_{D3} = I_{D4}$ และเมื่อกำหนดให้ค่าอัตราส่วน W/L ของทรานซิสเตอร์ M_3 และ M_4 มีค่าเป็น 4 เท่าของทรานซิสเตอร์ M_1 และ M_2 ดังนั้นสามารถเขียนสมการที่ (2.20) ได้ใหม่เป็น

$$\sqrt{i_{in}} + \sqrt{I_5} = \sqrt{I_{D4}} \quad (2.21)$$

ทำการยกกำลังสองสมการที่ (2.21) พร้อมทั้งจัดรูปใหม่จะได้

$$I_{D4} = 2\sqrt{I_5}\sqrt{i_{in}} + i_{in} + I_5 \quad (2.22)$$

และเมื่อวิเคราะห์กระแสไฟฟ้าที่จุดเอาต์พุตจะได้

$$i_{out} = I_{D4} - i_{in} - I_5 \quad (2.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับค่า $i_{out} = I_{D4} - i_{in} - I_5$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการแทนค่ากระแสไฟฟ้า I_{D4} จากสมการที่ (2.22) ลงในสมการที่ (2.23) จะได้

$$i_{out} = 2\sqrt{I_s} \sqrt{i_{in}} = k_{sqD} \sqrt{i_{in}} \quad (2.24)$$

เมื่อ k_{sqD} เท่ากับ $2\sqrt{I_s}$ สำหรับส่วนแรกของวงจรเป็นส่วนที่ใช้เปลี่ยนแรงดันไฟฟ้า v_{in} เป็นกระแสไฟฟ้า i_{in} ที่มีภาครับเป็นแบบค่าความต้านทานสูงโดยจะทำให้ได้กระแสไฟฟ้า i_{in} ของวงจรมีค่าเป็น

$$i_{in} = \frac{v_{in}}{R} \quad (2.25)$$

สำหรับวงจรในส่วนถัดมาจะเป็นวงจรเรียงกระแสไฟฟ้า ซึ่งเรียงทำให้กระแสไฟฟ้า i_{in} ที่มีทิศทางเป็นบวกหรือไหลเข้าสู่ทรานซิสเตอร์ M_1 เท่านั้น ดังนั้นเมื่อแทนค่าสมการที่ (2.25) ลงในสมการที่ (2.24) จะได้

$$i_{out} = k_{sqD} \sqrt{\frac{v_{in}}{R}} \quad (2.26)$$

อย่างไรก็ตามหลักการนี้จะมีความผิดพลาดในช่วงที่กระแสอินพุตมีค่าน้อย ๆ เนื่องจากมอสทรานซิสเตอร์ M_2 จะทำงานอยู่ในสภาวะใกล้กับช่วงไม่อิ่มตัวทำให้เงื่อนไขในวงลูบทรานสิเออร์เปลี่ยนไป

สำหรับการสร้างเป็นวงจรรวมนั้นราคาต้นทุนจะขึ้นอยู่กับจำนวนที่ผลิต คือ ถ้าผลิตเป็นไอซีจำนวนมากตัวจะทำให้ราคาต้นทุนต่อตัวจะถูก ดังนั้นการสร้างเป็นวงจรรวมจึงเหมาะสมกับการผลิตเป็นไอซีที่จะนำมาขายตามท้องตลาดที่มีความต้องการใช้สูง แต่ถ้าต้องการใช้ในงานที่ปริมาณการผลิตไม่สูง เช่น งานวิจัยพัฒนาที่มีต้นทุนไม่สูง หรือเป็นงานที่มีการผลิตในปริมาณไม่มาก การสร้างวงจรด้วยอุปกรณ์สำเร็จรูปที่มีขายตามท้องตลาดจะเป็นทางเลือกที่เหมาะสมกว่า

2.3 การสร้างฟังก์ชันถอดรหัสดิจิตอล

แนวการสร้างส่วนฟังก์ชันถอดรหัสดิจิตอลนั้นจะมีอยู่ 2 แนวทางด้วยกัน คือ แนวทางที่หนึ่งเป็นการสร้างโดยอาศัยคำสั่งคำนวณพื้นฐานภายในหน่วยประมวลผล ซึ่งเหมาะสำหรับใช้ในซีพียู (CPU) ที่มีความเร็วในการประมวลผลที่สูง และแนวทางที่สองเป็นการสร้างโดยใช้หน่วยลอจิกพื้นฐานเพื่อสร้างเป็นฮาร์ดแวร์ที่ใช้ในการคำนวณค่ารหัสดิจิตอล ซึ่งเหมาะกับการสร้างหน่วยประมวลผลด้วย FPGA (Field-Programmable Gate Array) เพื่อให้มองเห็นภาพโดยรวมของการสร้างฟังก์ชันถอดรหัสดิจิตอล ดังนั้นงานวิจัยนี้ขอยกตัวอย่างพื้นฐานของการสร้างดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 การสร้างฟังก์ชันถอดรอกที่สองโดยอาศัยคำสั่งคำนวณ

ซีพียูหรือหน่วยประมวลผลทั่วไปจะมีคำสั่งคำนวณพื้นฐานทางคณิตศาสตร์คือ บวก ลบ คูณ และหาร ซึ่งจะไม่มีคำสั่งถอดรอกที่สองดังนั้นจึงต้องอาศัยคำสั่งคำนวณพื้นฐานมาสร้างเป็นฟังก์ชันถอดรอกที่สองขึ้นมา โดยมีแนวคิดดังนี้เริ่มจากกำหนดให้ความสัมพันธ์ของค่ารอกที่สองมีค่าเท่ากับ

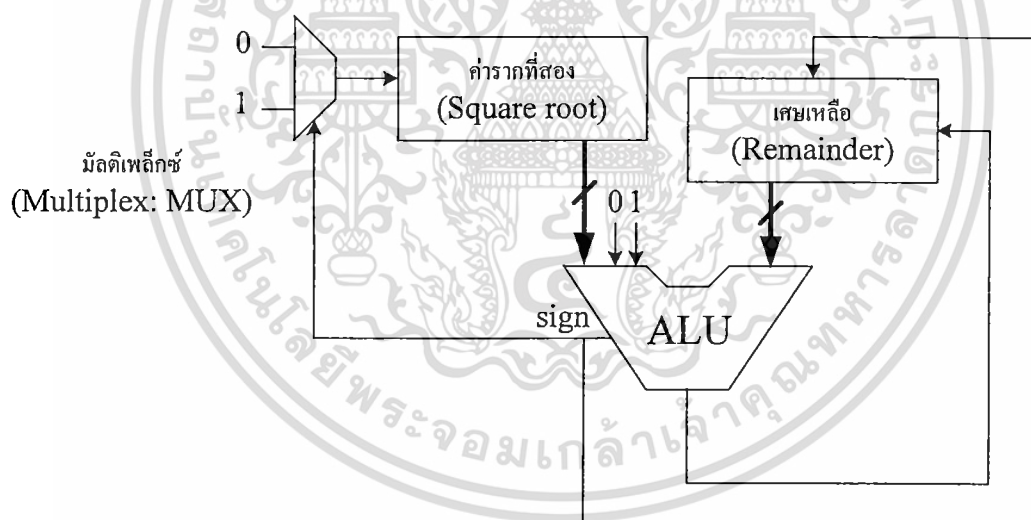
$$\sqrt{Z} = Q^2 + R \quad (2.27)$$

โดยที่ Z คือ ตัวตั้ง (radicand) Q คือ ค่ารอกที่สอง และ R คือ เศษเหลือ (remainder) สำหรับรูปที่ 2.5 แสดงตัวอย่างวิธีการถอดรอกที่สองพื้นฐานของตัวเลขไบนารีชนิดจำนวนเต็ม (integer binary) ขนาด 8 บิต ซึ่งสามารถอธิบายวิธีการทำงานได้ดังนี้ ตัวอย่างเป็นการถอดค่ารอกที่สองของค่าตัวเลข 01110110 ($118 = 10^2 + 18$) เริ่มจากการแบ่งตัวเลขออกเป็นทีละคู่ ได้เท่ากับ 01,11,01,10 และกำหนดค่ารอกที่สองมีค่าเท่ากับ $Q_3Q_2Q_1Q_0$ (จะมีจำนวนเท่ากับจำนวนคู่ที่แบ่งได้) เริ่มแรกให้พิจารณาคู่แรกทางซ้ายมือ (พจน์ 01) โดยพิจารณาว่ามีค่ามากกว่าหรือเท่ากับ 01 หรือไม่ ถ้าใช่ผลลัพธ์จะเป็นลอจิก 1 และถ้าไม่ใช่จะเป็นลอจิก 0 สำหรับตัวอย่างจะได้ผลลัพธ์เท่ากับลอจิก 1 เก็บค่าไว้ใน $Q_3 = 1$ และนำค่า 01 ไปหักลบกับคู่แรกซึ่งคำตอบที่ได้จะเท่ากับลอจิก 00 ซึ่งจะนำไปรวมกับคู่ถัดไปดังนั้นพจน์ถัดไปจะเท่ากับลอจิก 0011 หลังจากนั้นทำการพิจารณาว่ามีค่ามากกว่าหรือเท่ากับ Q_301 หรือ 101 หรือไม่ ซึ่งผลลัพธ์ที่ได้คือ $Q_2 = 0$ และทำการเลื่อนบิต สำหรับคู่ถัดมาจะมีค่าเท่ากับ 001101 เป็นตัวตั้งเพื่อทำการพิจารณาว่ามีค่ามากกว่าหรือเท่ากับ Q_3Q_201 หรือ 1001 ซึ่งจะได้ผลลัพธ์จากการเปรียบเทียบเท่ากับ $Q_1 = 1$ และผลลัพธ์จากการหักลบเท่ากับ 000100 สำหรับพจน์สุดท้ายจะมีตัวตั้งเท่ากับ 00010010 และเมื่อพิจารณาว่ามีค่ามากกว่าหรือเท่ากับ $Q_3Q_2Q_101$ หรือ 10101 ซึ่งจะได้ผลลัพธ์จากการเปรียบเทียบเท่ากับ $Q_0 = 0$ ซึ่งจะรวมเป็นคำตอบของค่ารอกที่สองได้เท่ากับ 1010 และผลลัพธ์จากการหักลบหรือเศษเหลือจากการถอดรอกเท่ากับ 10010

$\sqrt{Z} = 01 11 01 10$ 01	$\geq 01?$	ลบบิต	$Q_3 = 1$
00 11 01 10 ----->	$\geq Q_301?$ หรือ $\geq 101?$	เลื่อนบิต	$Q_2 = 0$
00 11 01 10 00 10 01	$\geq Q_3Q_201?$ หรือ $\geq 1001?$	ลบบิต	$Q_1 = 1$
00 01 00 10	$\geq Q_3Q_2Q_101?$ หรือ $\geq 10101?$	-	$Q_0 = 0$
00 01 00 10	เศษเหลือ (R=18)		

เอกสารรูปที่ 2.5 ตัวอย่างวิธีการถอดรอกที่สองพื้นฐานของเลขไบนารีขนาด 8 บิต แบบใช้คำสั่งคำนวณการคำนวณ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำวิธีการถอดรหักรหัสสองข้างต้นไปสร้างเป็นฟังก์ชันในซีพียูด้วยการเขียนโปรแกรมจะได้บล็อกไดอะแกรมการทำงานของฟังก์ชัน [22] ดังรูปที่ 2.6 ซึ่งประกอบด้วย รีจิสเตอร์ค่ารหักรหัสสองขนาด 8 บิต รีจิสเตอร์เศษเหลือขนาด 8 บิต มัลติเพล็กซ์ และหน่วยคำนวณและตรรกะ (Arithmetic and Logic Unit : ALU) มีลำดับการทำงานดังนี้ เริ่มจากกำหนดให้รีจิสเตอร์เศษเหลือเท่ากับค่าตั้งต้นและกำหนดให้รีจิสเตอร์ค่ารหักรหัสสองเท่ากับศูนย์ นำค่าในรีจิสเตอร์ทั้งสองมาหักลบกันด้วยหน่วยคำนวณและตรรกะ โดยที่ค่ารหักรหัสสองจะมีการเติมค่าลอจิก 01 เข้าไปก่อน ถ้าสามารถลบกันได้ (ตัวตั้งมากกว่าเท่ากับตัวลบ) ขา sign จะให้ลอจิก 1 เพื่อควบคุมให้มัลติเพล็กซ์ส่งลอจิก 1 เข้าไปเก็บไว้ในค่ารหักรหัสสอง และขณะเดียวกันจะเป็นสัญญาณให้รีจิสเตอร์เศษเหลือเก็บผลลัพธ์จากการหักลบ ตรงกันข้ามเมื่อให้ลอจิก 0 มัลติเพล็กซ์จะส่งลอจิก 0 เข้าไปเก็บไว้แทนและจะไม่มีการเปลี่ยนแปลงค่าในรีจิสเตอร์เศษเหลืออีกด้วย หลังจากนั้นก็จะทำการเลื่อนค่าบิตในรีจิสเตอร์ค่ารหักรหัสสองไป 2 ตำแหน่ง แล้วจึงทำการกระบวนกรซ้ำเติมอีกโดยคิดเป็นจำนวนรอบการทำงานเท่ากับ 4 รอบ ดังนั้นขีดจำกัดความเร็วของการคำนวณจะขึ้นอยู่กับเวลารอบการทำงาน (machine cycle) ของซีพียูที่ใช้ด้วย ซึ่งหมายความว่าถ้าต้องการให้การคำนวณค่ารหักรหัสสองมีความถูกต้องสูง (จำนวนบิตที่ใช้ประมวลผลมากขึ้น) และทำงานเป็นแบบเวลาจริง (real time) ต้องใช้ซีพียูที่มีประสิทธิภาพในการคำนวณสูงซึ่งราคาก็ต้องสูงตามด้วย และบางครั้งประสิทธิภาพของซีพียูอาจจะเกินความจำเป็นสำหรับงานควบคุมแบบง่าย ๆ จึงได้มีการนำเสนอการสร้างฟังก์ชันด้วยลอจิกพื้นฐานภายนอกเพื่อลดเวลาการคำนวณโดยแยกการทำงานของฟังก์ชันออกจากซีพียูซึ่งจะได้กล่าวในหัวข้อต่อไป



รูปที่ 2.6 บล็อกไดอะแกรมการทำงานของถอดรหักรหัสสองพื้นฐานของเลขไบนารีขนาด 8 บิต แบบใช้คำสั่งคำนวณ

2.3.2 การสร้างฟังก์ชันถอดรหักรหัสสองโดยใช้หน่วยลอจิกพื้นฐาน

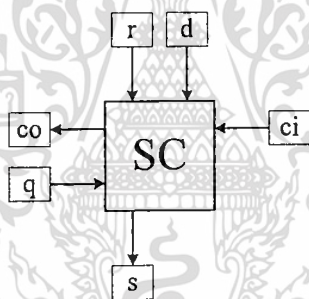
ปัจจุบันได้มีการนำเอา FPGA มาสร้างเป็นหน่วยประมวลผลและควบคุมสำหรับงานควบคุมต่าง ๆ มากขึ้น เนื่องจากประโยชน์ที่สามารถออกแบบระดับลอจิกเพื่อสร้างโมดูลต่าง ๆ เช่น โมดูลแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่มีจำนวนบิตเอาต์พุตตามความเหมาะสมกับงานวงจรกรองความถี่ต่าง ๆ ซึ่งทำให้ไม่ต้องใช้อุปกรณ์ภายนอก หรืออาจจะเป็นการสร้างโมดูลฟังก์ชันต่าง ๆ เพื่อทำการประมวลผลก่อนเข้าสู่ซีพียูซึ่งจะทำให้ลดเวลาการประมวลผลลงไปได้

เอกรินทร์ อดิศักดิ์, อธิบายเรื่อง การนำเอา FPGA มาสร้างเป็นหน่วยประมวลผลและควบคุมสำหรับงานควบคุมต่าง ๆ มากขึ้น เนื่องจากประโยชน์ที่สามารถออกแบบระดับลอจิกเพื่อสร้างโมดูลต่าง ๆ เช่น โมดูลแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่มีจำนวนบิตเอาต์พุตตามความเหมาะสมกับงานวงจรกรองความถี่ต่าง ๆ ซึ่งทำให้ไม่ต้องใช้อุปกรณ์ภายนอก หรืออาจจะเป็นการสร้างโมดูลฟังก์ชันต่าง ๆ เพื่อทำการประมวลผลก่อนเข้าสู่ซีพียูซึ่งจะทำให้ลดเวลาการประมวลผลลงไปได้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างมาก ดังนั้นงานวิจัยนี้ขอยกตัวอย่างการสร้างฟังก์ชันถอดรหัสดิจิทัลสองแบบพื้นฐานด้วย FPGA จำนวน 2 แนวคิดด้วยกันคือ แนวคิดแบบ restoring และ non-restoring [23] ซึ่งมีรายละเอียดการทำงานของแต่ละแนวคิดดังนี้

การสร้างโมดูลถอดรหัสดิจิทัลสองที่ใช้แนวคิดแบบ restoring นั้นจะมีประกอบด้วย 2 กระบวนการ คือ กระบวนการเลื่อนบิต (shift bit) และกระบวนการลบระดับบิต (subtract bit) โดยกระบวนการลบระดับบิตจะใช้บล็อกลอจิกการลบแบบมีเงื่อนไข (conditional subtraction : SC) ซึ่งแสดงขาอินพุตและเอาต์พุตดังรูปที่ 2.7 โดยลอจิกขา r เป็นบิตตัวตั้ง ลอจิกขา d เป็นบิตตัวลบ ลอจิกขา ci เป็นลอจิกที่แสดงว่าการลบก่อนหน้ามีการยืมหรือไม่ ถ้าเป็นลอจิก 1 แสดงว่าการลบก่อนหน้านี้นี้ไม่มีการยืมหรือลบกันได้และถ้าเป็นลอจิก 0 แสดงว่าลบกันไม่ได้ต้องมีการยืม ลอจิกขา co เป็นลอจิกที่แสดงว่าการลบต้องมีการยืมหรือไม่ ถ้าเป็นลอจิก 1 แสดงว่าลบกันไม่ได้ต้องยืมและถ้าเป็นลอจิก 0 แสดงว่าลบกันไม่ได้ต้องมีการยืม และลอจิกขา s เป็นผลลัพธ์จากการลบ สำหรับลอจิกขา q เป็นลอจิกที่แสดงว่าบิตล่อล่ลำดับที่ถัดไปสามารถให้ยืมได้ โดยที่ลอจิกขานี้จะเปรียบเสมือนเป็นตัวกำหนดเงื่อนไขการทำงานของบล็อกนี้ ถ้าลอจิกขานี้เป็น 0 ค่าลอจิกขา s จะเท่ากับลอจิกขา r ทันที (เป็นที่มาของคำว่า restoring) และถ้าเป็นลอจิก 1 ค่าลอจิกขา s จะเท่ากับผลลบระหว่างลอจิกขา r กับขา d โดยคิดลอจิกขา ci ด้วย ซึ่งกระบวนการทั้งหมดสามารถเขียนเป็นค่าตรรกะได้ดังตารางที่ 2.1



รูปที่ 2.7 บล็อกลอจิกการลบระดับบิตแบบมีเงื่อนไข

นำบล็อกลอจิกการลบแบบมีเงื่อนไขไปสร้างเป็นโมดูลฟังก์ชันถอดรหัสดิจิทัลสองโดยใช้แนวคิดวิธีการถอดรหัสดิจิทัลสองพื้นฐานของเลขไบนารีขนาด 8 บิตแบบใช้คำสั่งคำนวณที่ได้อธิบายการทำงานก่อนหน้านี้ได้ดังรูปที่ 2.8 ซึ่งใช้บล็อกลอจิกการลบแบบมีเงื่อนไขจำนวน 17 บล็อกโดยจำนวนบล็อกที่ใช้มีความสัมพันธ์กับค่าจำนวนบิตคำตอบซึ่งเขียนเป็นสูตรได้เท่ากับ

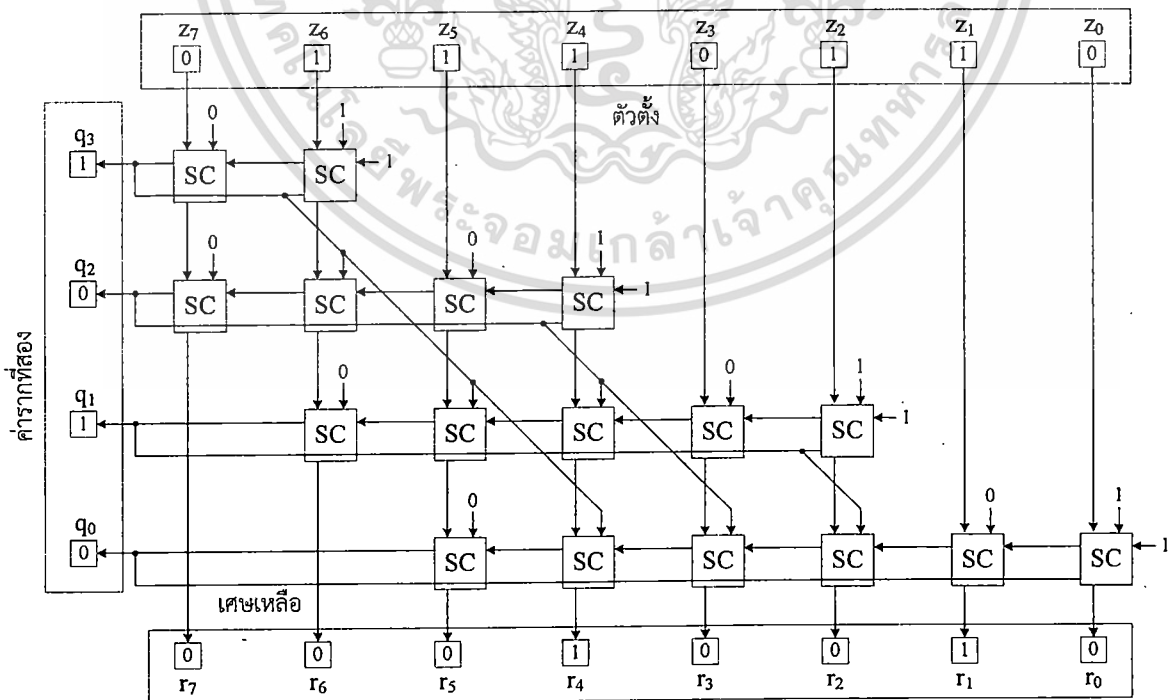
$$SC \text{ unit count} = \frac{1}{2}(\text{bit output})^2 + \frac{5}{2}(\text{bit output}) - 1 \quad (2.28)$$

จากสมการจะเห็นว่าถ้าต้องการความละเอียดของจำนวนบิตเอาต์พุตมากขึ้น ก็ต้องใช้บล็อกลอจิกการลบแบบมีเงื่อนไขมาสร้างเป็นจำนวนมาก ซึ่งอาจทำให้เสียจำนวนลอจิกพื้นฐานในการสร้างมากด้วย แต่มีข้อดีที่แต่ละบล็อกใช้เวลาทำงานน้อยมาก และการทำงานของโมดูลเป็นแบบทำงานขนานกันหรือพร้อมกันไม่เหมือนกับแบบใช้คำสั่งพื้นฐานในซีพียูที่ต้องใช้การวนลูปทำงาน ดังนั้นเวลาโดยรวมของวิธีนี้จะเร็วกว่าการใช้คำสั่งในซีพียูและการสูญเสียกำลังงานในการคำนวณน้อยกว่าอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 ค่าตรรกะของบล็อกลอจิกการลบแบบมีเงื่อนไข

ลอจิกอินพุต				ลอจิกเอาต์พุต	
ขา q	ขา r	ขา d	ขา ci	ขา co	ขา s
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	1	0
0	1	0	0	0	1
0	1	0	1	1	1
0	1	1	0	1	1
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	0	1
1	0	1	0	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	1	1	0
1	1	1	0	1	0
1	1	1	1	1	1



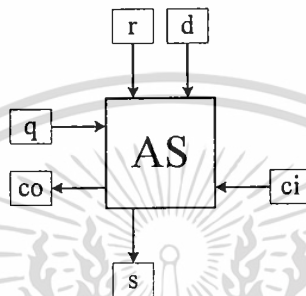
รูปที่ 2.8 โมดูลลอจิกที่สองแบบใช้หน่วยลอจิกพื้นฐานด้วยแนวคิด restoring

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ภายนอก

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวิธีการนี้จะมีข้อเสียในเรื่องที่ค่าลอจิก q นั้น ที่ต้องรอให้บล็อกด้านซ้ายมือสุดของแต่ละแถวประมวลผลเสร็จก่อน แล้วจึงย้อนกลับมาประมวลผลเริ่มที่บล็อกขวามือสุดใหม่ทำให้ต้องเสียเวลาไปส่วนหนึ่งด้วย จึงได้มีการนำเสนอแนวคิดแบบ non-restoring เพื่อแก้ปัญหานี้ซึ่งจะได้กล่าวต่อไป

การสร้างโมดูลถอดรหัสดังที่สองที่ใช้แนวคิดแบบ non-restoring จะคล้ายกับแนวคิดแบบ restoring โดยมี 2 กระบวนการ คือ กระบวนการเลื่อนบิตและกระบวนการบวกหรือลบระดับบิต โดยกระบวนการบวกหรือลบระดับบิตจะใช้บล็อกลอจิกการบวกหรือลบ (add/subtract : AS) ซึ่งมีขาอินพุตและเอาต์พุตดังรูปที่ 2.9



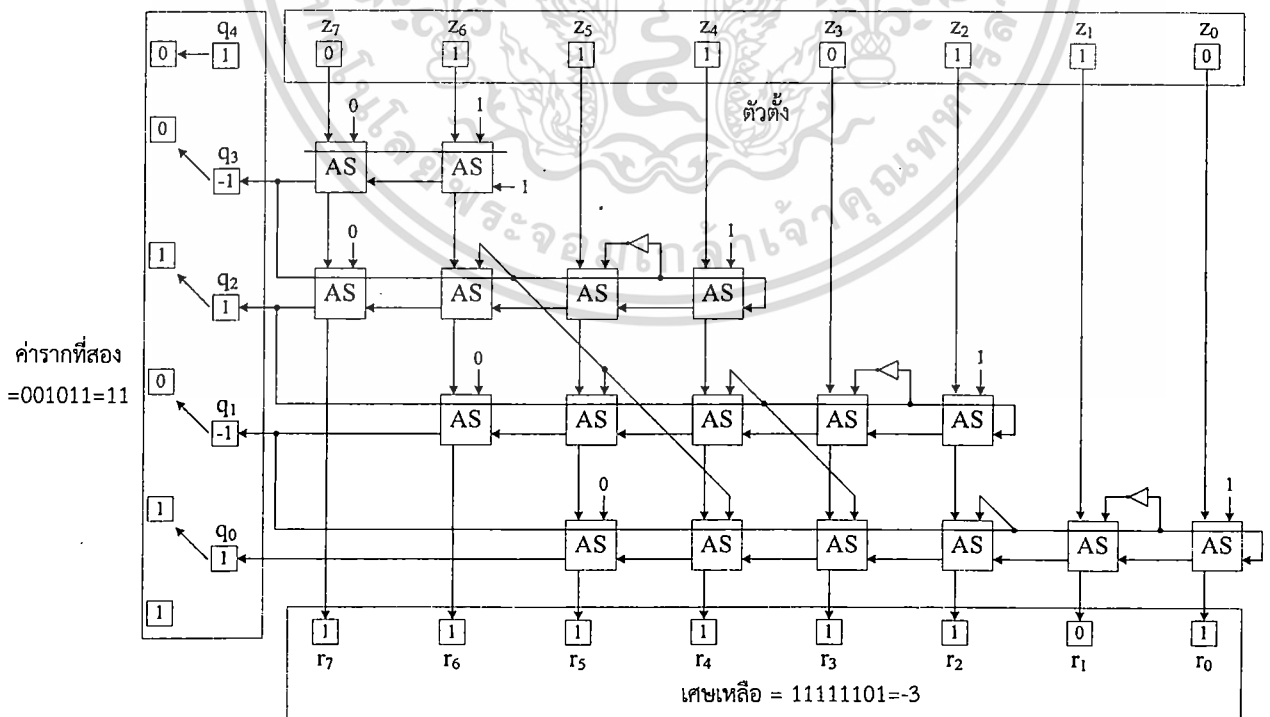
รูปที่ 2.9 บล็อกลอจิกการบวกหรือลบระดับบิต

โดยลอจิก r เป็นบิตตัวตั้ง ลอจิก d เป็นบิตตัวบวกหรือลบ ลอจิก ci เป็นลอจิกที่แสดงว่าการกระทำก่อนหน้ามีการทดหรือไม่ ถ้าเป็นลอจิก 1 แสดงว่าการกระทำก่อนหน้ามีการทดกันเกิดขึ้นและถ้าเป็นลอจิก 0 แสดงว่าการกระทำก่อนหน้านั้นไม่มีการทด ลอจิก co เป็นลอจิกบิตทดที่เกิดขึ้นจากการบวกหรือลบ และลอจิก s เป็นผลลัพธ์จากการบวกหรือลบ โดยมีลอจิก q เป็นลอจิกที่กำหนดเงื่อนไขที่จะบวกหรือลบ ถ้าลอจิก q นี้เป็น -1 จะเป็นการเลือกให้บล็อกนี้ทำการบวกค่าลอจิก r ค่าลอจิก d และค่าลอจิก ci สำหรับคำตอบที่ได้จากการบวกนั้นมีจำนวน 2 หลัก โดยที่ลอจิก s เท่ากับลอจิกหลักต่ำและลอจิก co เท่ากับลอจิกหลักสูง และถ้าลอจิก q นี้เป็น 1 จะเป็นการเลือกให้บล็อกนี้ทำการลบค่าลอจิก r (บวก 1) กับค่าลอจิก d และนำผลลัพธ์ที่ได้ไปทำการบวกลอจิก ci ซึ่งคำตอบจะมีจำนวน 2 หลักเช่นกัน ซึ่งลอจิก s และ co จะมีค่าเท่ากับลอจิกหลักต่ำและสูงตามลำดับเช่นเดียวกัน จากกระบวนการจะเห็นว่าค่าลอจิก s จะไม่ส่งผ่านโดยตรงไปยังลอจิก r เหมือนกับบล็อก SC จึงเป็นที่มาของคำว่า non-restoring สำหรับบล็อกนี้สามารถเขียนผลลัพธ์เป็นค่าตรรกะได้ดังตารางที่ 2.2

สำหรับการสร้างเป็นโมดูลฟังก์ชันถอดรหัสดังที่สองจะนำบล็อกบวกหรือลบระดับบิตไปต่อกันดังรูปที่ 2.10 แนวคิดของโมดูลจะมีความคล้ายกับวิธีก่อนหน้านี้นี้ โดยใช้บล็อกลอจิกการบวกหรือลบระดับบิตจำนวน 17 เท่ากัน ซึ่งมีความสัมพันธ์ระหว่างจำนวนบล็อกที่ใช้ต่อบิตคำตอบเหมือนกับสมการที่ (2.28) แต่ค่าเศษเหลือจะอยู่ในรูปเลข 2's complement ข้อดีของโมดูลนี้คือไม่ต้องเสียเวลารอลอจิก q เหมือนกับแบบ restoring จึงทำให้ใช้เวลาในการประมวลผลโดยรวมน้อยกว่า แต่จะมีข้อเสียอยู่ที่ความซับซ้อนในการสร้างบล็อกบวกหรือลบระดับบิต ซึ่งต้องใช้พื้นที่ลอจิกในการสร้างมากกว่า

ตารางที่ 2.2 ค่าตรรกะของบล็อกลอจิกการบวกหรือลบแบบมีเงื่อนไข

ลอจิกอินพุต				ลอจิกเอาต์พุต	
ขา q	ขา r	ขา d	ขา ci	ขา co	ขา s
-1	0	0	0	0	0
-1	0	0	1	0	1
-1	0	1	0	0	1
-1	0	1	1	1	0
-1	1	0	0	0	1
-1	1	0	1	1	0
-1	1	1	0	1	0
-1	1	1	1	1	1
1	0	0	0	0	1
1	0	0	1	1	0
1	0	1	0	0	0
1	0	1	1	0	1
1	1	0	0	1	0
1	1	0	1	1	1
1	1	1	0	0	1
1	1	1	1	1	0



รูปที่ 2.10 โมดูลลดทอนค่าสองแบบใช้หน่วยลอจิกพื้นฐานด้วยแนวคิด non-restoring

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้นำเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

128578

2.4 สรุป

สำหรับงานด้านการประมวลผลและควบคุมสัญญาณจะมีหน่วยประมวลผลกลางเป็นไมโครคอนโทรลเลอร์หรือไม่โครโปรเซสเซอร์ ซึ่งทำหน้าที่ประมวลผลโดยการตีความหมายจากสัญญาณแอนะล็อกอินพุตเพื่อนำไปแสดงค่าหรือควบคุม เป็นผลให้การสร้างฟังก์ชันถอดรหัที่สองด้วยวิธีการทางด้านดิจิทัลจะเป็นทางเลือกที่สะดวกที่สุด โดยการสร้างฟังก์ชันด้วยการใช้คำสั่งพื้นฐานภายในเป็นวิธีการที่ง่ายที่สุด แต่จะมีข้อด้อยในเรื่องของเวลาที่ใช้ในการประมวลผลฟังก์ชันที่นาน ซึ่งสามารถแก้ไขให้เร็วขึ้นด้วยการสร้างฟังก์ชันด้วยการใช้ FPGA แต่อย่างไรก็ตามยังคงต้องเสียเวลาในการประมวลผลอยู่ดีจึงทำให้ไม่สามารถทำการประมวลผลแบบเวลาจริงได้ และเวลาที่ใช้ไปยังมีผลต่อกำลังงานที่สูญเสียไปด้วย สำหรับปัญหานี้สามารถแก้ไขได้โดยการสร้างวงจรถอดรหัที่สองภายนอกเพื่อทำการถอดรหัที่สองสัญญาณแอนะล็อกก่อนนำเข้าไปประมวลผล ดังนั้นวิทยานิพนธ์ฉบับนี้จึงนำเสนอการสร้างวงจรถอดรหัที่สองอย่างง่ายโดยใช้ออปแอมป์ซึ่งเป็นอุปกรณ์สำเร็จรูปที่หาซื้อได้ง่ายตามท้องตลาดต่อร่วมกับตัวต้านทาน ซึ่งจะกล่าวถึงรายละเอียดในการสร้างในบทต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรถอดรากที่สองโดยใช้ออปแอมป์ที่นำเสนอ

3.1 กล่าวนำ

ในบทนี้เป็นการกล่าวถึงแนวคิดในการสังเคราะห์วงจรถอดรากที่สองที่นำเสนอ ซึ่งจะใช้ออปแอมป์เป็นอุปกรณ์หลักในการออกแบบ โดยอาศัยคุณสมบัติความสัมพันธ์ในรูปของค่ากำลังสองที่ปรากฏอยู่ในกระแสไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ดังแสดงตัวอย่างวงจรรภายในพื้นฐานของออปแอมป์ชนิดไบโพลาร์และซีมอสไว้ในภาคผนวก ก และ ข ตามลำดับ โดยนำมาต่อร่วมกับตัวต้านทานภายนอกเพื่อจัดให้อาต์พุตอยู่ในรูปค่ารากที่สองตามที่ต้องการ สำหรับวงจรถอดรากที่สองในวิทยานิพนธ์ฉบับนี้จะใช้ออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบีชนิดไบโพลาร์ในการสังเคราะห์วงจรถอดรากที่สอง เนื่องจากสามารถหาซื้อได้ง่ายตามท้องตลาดซึ่งมีหลายเบอร์ด้วยกัน เช่น uA741 MC33172 และ LM1458 เป็นต้น โดยวงจรถอดรากที่สองมีด้วยกัน 2 แบบ คือ แบบที่หนึ่งจะใช้ออปแอมป์จำนวนสองตัว [24] โดยที่ตัวที่หนึ่งจะสร้างแรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปของค่ารากที่สองของแรงดันไฟฟ้าอินพุต แล้วส่งผ่านให้กับออปแอมป์ตัวที่สองเพื่อกำจัดแรงดันไฟฟ้าออฟเซตออกไป สำหรับแนวคิดที่สำคัญอีกเรื่องหนึ่งในการออกแบบวงจรถอดรากที่สองในวิทยานิพนธ์ฉบับนี้ คือ เน้นเรื่องความง่ายในการสร้างโดยใช้อุปกรณ์น้อยชิ้นด้วย ดังนั้นวงจรถอดรากที่สองจึงมีการลดอุปกรณ์ที่ใช้ในวงจรถอดรากที่สองให้เหลือเพียงออปแอมป์ตัวเดียวต่อร่วมกับตัวต้านทาน [25] และในบทนี้ยังได้แสดงการวิเคราะห์สมรรถนะการทำงานของวงจรถอดรากที่สองวงจรถอดรากที่สอง ซึ่งจะถูกยืนยันความถูกต้องโดยการทดลองต่อวงจรถอดรากที่สองด้วยอุปกรณ์จริง

3.2 การตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงของออปแอมป์

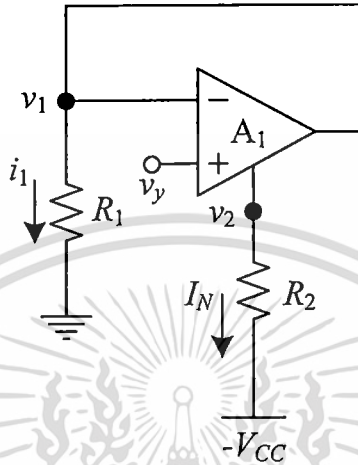
ภายในกระแสไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตเป็นแบบคลาสเอบีนั้น จะมีพจน์กำลังสองแฝงอยู่ด้วย ดังค่ากระแสไฟเลี้ยงด้านบวก I_P และด้านลบ I_N ของออปแอมป์ชนิดไบโพลาร์ตามสมการต่อไปนี้ (ภาคผนวก ก)

$$I_P = I_B + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} + \frac{i_{out}}{2} \quad (3.1ก)$$

$$I_N = I_B + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} - \frac{i_{out}}{2} \quad (3.1ข)$$

โดยที่ I_B คือ กระแสไฟฟ้าสงบของออปแอมป์ (quiescent current) และ I_S คือ กระแสไฟฟ้าไบอัสของภาคขยายคลาสเอบี จากสมการทั้งสองจะเห็นว่าพจน์กระแสไฟฟ้าเอาต์พุต i_{out} ยกกำลังเอกสารเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำเอาค่าเหล่านี้ไปใช้ประโยชน์ในการคำนวณค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สองฝั่งอยู่ภายในสมการทั้งสอง ซึ่งพจน์นี้จะเป็นพจน์ที่สำคัญในการนำไปสร้างฟังก์ชันหาค่ารากที่สอง โดยที่พจน์ส่วนที่เหลือจะถือเป็นพจน์ออฟเซตซึ่งจะถูกกำจัดออกไปเพื่อให้ได้ฟังก์ชันตามที่ต้องการ สำหรับการนำการเปลี่ยนแปลงของกระแสไฟเลี้ยงนี้ไปใช้งานนั้น จะใช้วงจรตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านลบและด้านบวกดังรูปที่ 3.1 และ 3.2 ตามลำดับ ซึ่งสามารถอธิบายการทำงานได้ดังนี้



รูปที่ 3.1 วงจรตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านลบ

รูปที่ 3.1 แสดงวงจรตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านลบซึ่งดัดแปลงมาจากวงจรแปลงสัญญาณแรงดันไฟฟ้าเป็นสัญญาณกระแสไฟฟ้า (V-to-I converter) โดยที่ออปแอมป์ A_1 จะทำหน้าที่แปลงสัญญาณแรงดันไฟฟ้า v_y ให้เป็นกระแสไฟฟ้า i_1 ซึ่งมีค่าเท่ากับ

$$i_1 = \frac{v_1}{R_1} = \frac{v_y}{R_1} \quad (3.2)$$

สำหรับตัวต้านทาน R_2 ที่ต่อกับไฟเลี้ยงด้านลบนั้น จะทำหน้าที่เป็นตัวตรวจจับการเปลี่ยนแปลงของกระแสไฟฟ้าของไฟเลี้ยงด้านลบ I_N ของออปแอมป์ A_1 ให้เป็นแรงดันไฟฟ้า v_2 ได้ดังสมการ

$$v_2 = R_2 I_N - V_{CC} \quad (3.3)$$

โดยที่ $-V_{CC}$ คือ แรงดันไฟฟ้าของไฟเลี้ยงด้านลบ จากภาคผนวก ก ทำให้เขียนความสัมพันธ์ระหว่างกระแสไฟฟ้าของไฟเลี้ยงด้านลบ I_N และกระแสไฟฟ้า i_1 ได้ดังนี้

$$I_N = I_{B1} + I_{S1} \left[\left(\frac{i_1}{2I_{S1}} \right)^2 + 1 \right]^{\frac{1}{2}} - \frac{i_1}{2} \quad (3.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ I_{B1} และ I_{S1} คือ กระแสไฟฟ้าสงบของออปแอมป์และกระแสไฟฟ้าไบอัสของภาคขยายคลาส เอบีของออปแอมป์ A_1 ตามลำดับ ถ้ากำหนดให้ $-2I_{S1} < i_1 < 2I_{S1}$ พจน์ของรากที่สองในสมการที่ (3.4) สามารถกระจายโดยใช้อนุกรมกำลังของเทย์เลอร์ (Taylor series) ได้เท่ากับ

$$I_N = I_{B1} + I_{S1} \left\{ 1 + \frac{1}{2} \left(\frac{i_1}{2I_{S1}} \right)^2 - \frac{1}{8} \left(\frac{i_1}{2I_{S1}} \right)^4 + \dots \right\} - \frac{i_1}{2} \quad (3.5)$$

จากเงื่อนไขที่กระแสไฟฟ้า i_1 มีค่าน้อยกว่ากระแสไฟฟ้า $2I_{S1}$ ทำให้พจน์ในวงเล็บปีกกาที่ยกกำลังมากกว่าสองมีค่าน้อยจนสามารถตัดผลไปได้ ดังนั้นสามารถประมาณสมการที่ (3.5) ได้ใหม่ ดังนี้

$$I_N = I_{B1} + I_{S1} - \frac{i_1}{2} + \frac{i_1^2}{8I_{S1}} \quad (3.6)$$

เมื่อแทนค่ากระแสไฟฟ้า i_1 จากสมการที่ (3.2) ลงในสมการที่ (3.6) จะได้กระแสไฟฟ้า I_N เท่ากับ

$$I_N = I_{B1} + I_{S1} - \frac{v_y}{2R_1} + \frac{v_y^2}{8I_{S1}R_1^2} \quad (3.7)$$

และจากสมการที่ (3.3) จะได้แรงดันไฟฟ้า v_2 เท่ากับ

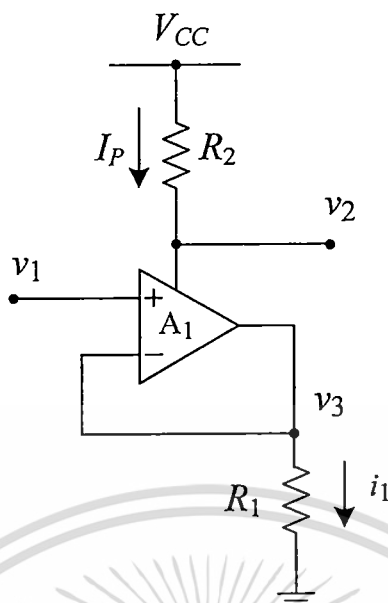
$$v_2 = (I_{B1} + I_{S1})R_2 - \frac{R_2v_y}{2R_1} + \frac{R_2v_y^2}{8I_{S1}R_1^2} - V_{CC} \quad (3.8)$$

จากสมการที่ (3.8) จะเห็นว่าแรงดันไฟฟ้า v_2 ซึ่งเป็นแรงดันไฟฟ้าที่เปลี่ยนแปลงตามกระแสไฟเลี้ยงด้านลบของออปแอมป์จะมีพจน์ความสัมพันธ์แบบยกกำลังสองกับค่าแรงดันไฟฟ้าอินพุต v_y พจน์นี้เองจะเป็นพจน์ที่สำคัญในการสร้างฟังก์ชันรากที่สองแบบใช้ออปแอมป์สองตัวที่จะได้นำเสนอต่อไป

รูปที่ 3.2 แสดงวงจรตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านลบ ซึ่งดัดแปลงมาจากวงจรแปลงสัญญาณแรงดันไฟฟ้าเป็นสัญญาณกระแสไฟฟ้าเช่นเดียวกัน โดยที่ออปแอมป์ A_1 จะทำหน้าที่แปลงสัญญาณแรงดันไฟฟ้า v_1 ให้เป็นกระแสไฟฟ้า i_1 ซึ่งมีค่าเท่ากับ

$$i_1 = \frac{v_3}{R_3} = \frac{v_1}{R_3} \quad (3.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 วงจรตรวจวัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านบวก

จากภาคผนวก ก สามารถเขียนความสัมพันธ์ระหว่างกระแสไฟฟ้าของไฟเลี้ยงด้านบวก I_P และกระแสไฟฟ้า i_1 ได้เท่ากับ

$$I_P = I_{B1} + I_{S1} \left[\left(\frac{i_1}{2I_{S1}} \right)^2 + 1 \right]^{\frac{1}{2}} + \frac{i_1}{2} \quad (3.10)$$

ถ้ากำหนดให้ $-2I_{S1} < i_1 < 2I_{S1}$ พจน์ของรากที่สองในสมการที่ (3.10) สามารถกระจายโดยใช้อนุกรมกำลังของเทย์เลอร์ โดยเขียนกระแสไฟฟ้า I_P ใหม่ได้เท่ากับ

$$I_P = I_{B1} + I_{S1} \left\{ 1 + \frac{1}{2} \left(\frac{i_1}{2I_{S1}} \right)^2 - \frac{1}{8} \left(\frac{i_1}{2I_{S1}} \right)^4 + \dots \right\} + \frac{i_1}{2} \quad (3.11)$$

จากการกำหนดให้กระแสไฟฟ้า i_1 มีค่าที่น้อยกว่ากระแสไฟฟ้า $2I_{S1}$ ทำให้พจน์ในวงเล็บปีกกาที่มียกกำลังมากกว่าสองมีค่าน้อยจนสามารถตัดผลไปได้ ดังนั้นสามารถประมาณสมการที่ (3.11) ได้ใหม่ดังนี้

$$I_P = I_{B1} + I_{S1} + \frac{i_1}{2} + \frac{i_1^2}{8I_{S1}} \quad (3.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.2 ตัวต้านทาน R_2 ใช้ในการตรวจจัดการเปลี่ยนแปลงกระแสไฟเลี้ยงด้านบวก I_p ของออปแอมป์ A_1 ซึ่งสามารถเขียนแรงดันไฟฟ้า v_2 ได้ดังสมการ

$$v_2 = V_{CC} - (I_{B1} + I_{S1})R_2 - \frac{i_1 R_2}{2} - \frac{i_1^2 R_2}{8I_{S1}} \quad (3.13)$$

เมื่อแรงดันไฟฟ้า V_{CC} คือแรงดันไฟเลี้ยงด้านบวกของออปแอมป์ ทำการแทนค่ากระแสไฟฟ้า i_1 จากสมการที่ (3.9) ลงในสมการที่ (3.13) จะได้

$$v_2 = V_{CC} - (I_{B1} + I_{S1})R_2 - \frac{v_1 R_2}{2R_1} - \frac{v_1^2 R_2}{8I_{S1} R_1^2} \quad (3.14)$$

จากสมการที่ (3.14) แสดงให้เห็นว่าแรงดันไฟฟ้า v_2 ซึ่งเป็นแรงดันไฟฟ้าที่เปลี่ยนตามกระแสไฟเลี้ยงด้านบวกของออปแอมป์จะมีพจน์ความสัมพันธ์แบบยกกำลังสองกับค่าแรงดันไฟฟ้าอินพุต v_1 ซึ่งพจน์นี้เองจะเป็นพจน์ที่สำคัญในการสร้างฟังก์ชันรากที่สองแบบใช้ออปแอมป์หนึ่งตัวที่จะนำเสนอต่อไป

3.3 วงจรถอดรากที่สองโดยใช้ออปแอมป์สองตัวที่นำเสนอ [24]

จากแรงดันไฟฟ้าที่เปลี่ยนตามกระแสไฟเลี้ยงด้านลบของออปแอมป์ v_2 ตามสมการที่ (3.8) นั้นพจน์หลักที่ใช้ในการสังเคราะห์ฟังก์ชันรากที่สอง คือ พจน์ที่มีความสัมพันธ์แบบยกกำลังสองกับค่าแรงดันไฟฟ้าอินพุต v_y ส่วนพจน์ที่เหลือจะถือเป็นพจน์ออฟเซตซึ่งจะถูกกำจัดออกไปเพื่อให้ได้ฟังก์ชันตามที่ต้องการ ด้วยวงจรขยายผลต่างที่สร้างด้วยออปแอมป์อีกหนึ่งตัว โดยสามารถอธิบายหลักการของวงจรที่นำเสนอได้ดังนี้

3.3.1 การทำงานของวงจรถอดรากที่สองโดยใช้ออปแอมป์สองตัวที่นำเสนอ

จากรูปที่ 3.1 นำมาดัดแปลงเป็นวงจรถอดรากที่สองโดยใช้ออปแอมป์สองตัวที่นำเสนอ ได้ดังรูปที่ 3.3 โดยที่วงจรจะมีการป้อนแรงดันไฟฟ้าเอาต์พุต v_{out} ไปยังขาอินพุตแบบไม่กลับเฟส (non-inverting) ของออปแอมป์ A_1 ซึ่งจะทำให้แรงดันไฟฟ้า v_y มีค่าเท่ากับแรงดันไฟฟ้าเอาต์พุต v_{out} ดังนั้นจากสมการที่ (3.8) สามารถเขียนสมการแรงดันไฟฟ้า v_2 ได้ใหม่ดังนี้

$$v_2 = (I_{B1} + I_{S1})R_2 - \frac{R_2 v_{out}}{2R_1} + \frac{R_2 v_{out}^2}{8I_{S1} R_1^2} - V_{CC} \quad (3.15)$$

วิเคราะห์กระแสที่โหนด v_3 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน $i_4 = i_2 + i_3$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ (3.16) การคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_3 = \frac{R_7 v_{in}}{R_5 + R_7} \quad (3.20)$$

แทนค่าแรงดันไฟฟ้า v_3 ลงในสมการที่ (3.17) จะได้

$$-v_{out} = \frac{R_4}{R_6} V_C + \frac{R_4}{R_3} v_2 - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) \frac{R_4 R_7}{R_5 + R_7} v_{in} \quad (3.21)$$

เพื่อความถูกต้องในการทำงานของวงจรต้องกำหนดให้ $R_3 \gg R_2$ เพื่อให้กระแสไฟฟ้า i_2 มีผลกระทบต่อกรไหลของกระแสไฟฟ้า I_N น้อยจนตัดผลกระทบได้ ดังนั้นเมื่อแทนค่าแรงดันไฟฟ้า v_2 จากสมการที่ (3.15) ลงในสมการที่ (3.21) พร้อมทั้งจัดรูปใหม่จะได้

$$\frac{R_2 R_4}{8 I_{S1} R_3 R_1^2} v_{out}^2 + \left(\frac{R_2 R_4}{2 R_1 R_3} - 1 \right) v_{out} = \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) \frac{R_7 R_4}{R_5 + R_7} v_{in} + v_{offsq1} \quad (3.22ก)$$

โดยที่แรงดันไฟฟ้าออฟเซต $v_{offsq1} = -\frac{R_4}{R_3} \{ V_{CC} - R_2 (I_{B1} + I_{S1}) \} + \frac{R_4}{R_6} V_C \quad (3.22ข)$

เมื่อกำหนดให้ $R_3 = R_6$ ดังนั้นพจน์แรงดันไฟฟ้าออฟเซต v_{offsq1} สามารถกำจัดออกไปได้โดยกำหนด $V_C = V_{CC} - R_2 (I_{B1} + I_{S1})$ เช่นเดียวกันพจน์ $\left(\frac{R_2 R_4}{2 R_1 R_3} - 1 \right) v_{out}$ สามารถกำจัดได้โดยกำหนดให้

อัตราส่วน $\frac{R_2 R_4}{2 R_1 R_3} = 1$ ดังนั้นสมการที่ (3.22ก) สามารถเขียนได้ใหม่ดังนี้

$$\frac{R_2 R_4}{8 I_{S1} R_3 R_1^2} v_{out}^2 = \left(\frac{2}{R_3} + \frac{1}{R_4} \right) \frac{R_7 R_4}{R_5 + R_7} v_{in} \quad (3.23)$$

จากสมการที่ (3.23) สามารถหาแรงดันไฟฟ้าเอาต์พุต v_{out} ได้เท่ากับ

$$v_{out} = k_{sq1} \sqrt{v_{in}} \quad (3.24ก)$$

โดยที่ $k_{sq1} = \sqrt{\frac{8 I_{S1} R_1^2 R_7 (2 R_4 + R_3)}{R_2 R_4 (R_5 + R_7)}} \quad (3.24ข)$

จากสมการที่ (3.24ก) แสดงให้เห็นว่าวงจรทรานซิสเตอร์ที่นำเสนอไว้ดังรูปที่ 3.3 นั้น ให้แรงดันไฟฟ้าเอาต์พุต v_{out} อยู่ในรูปของค่ารากที่สองของแรงดันไฟฟ้าอินพุต v_{in} โดยสามารถปรับเปลี่ยนเอกรัตราขยายด้วยตัวต้านทาน R_3 เพียงตัวเดียว

ขออภัยที่ขอเรียนขอโทษที่การศึกษานี้ยังไม่สมบูรณ์พอที่จะนำมาใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 สมรรถนะของวงจรทรานซิสเตอร์ที่ใช้โอปแอมป์สองตัวที่นำเสนอ

ก. การวิเคราะห์ช่วงปฏิบัติงาน

สำหรับสัญญาณแรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} หาได้จากการพิจารณาเงื่อนไขการประมาณค่าในสมการที่ (3.10) ซึ่งก็คือ $i_1 = 2I_{S1}$ หรือ $\frac{v_{out}}{R_1} = 2I_{S1}$ ทำการแทนค่าแรงดันไฟฟ้าเอาต์พุต v_{out} จากสมการที่ (3.24) และจัดรูปจะได้

$$v_{in_max} = \frac{4I_{S1}^2 R_1^2}{k_{sq1}^2} = \frac{I_{S1} R_2 R_4 (R_5 + R_7)}{2R_7 (2R_4 + R_3)} \quad (3.25)$$

จากเงื่อนไขเดียวกัน จะได้สัญญาณแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} เท่ากับ

$$v_{out_max} = 2I_{S1} R_1 \quad (3.26)$$

จากสมการที่ (3.25) ถ้ากำหนดให้ $I_{S1} = 0.261 \text{ mA}$ $R_1 = 10 \text{ k}\Omega$ $R_2 = 2 \text{ k}\Omega$ $R_4 = 200 \text{ k}\Omega$ $R_3 = R_6 = 20 \text{ k}\Omega$ $R_7 = 1 \text{ k}\Omega$ และ $R_5 = 875 \text{ k}\Omega$ $215 \text{ k}\Omega$ และ $96 \text{ k}\Omega$ ($k_{sq1} \approx 0.5$ 1 และ 1.5) จะได้ $v_{in_max} = 108.87 \text{ V}$ 26.8 V และ 12.6 V ตามลำดับ โดยค่านี้สามารถปรับเพิ่มได้โดยการลดขนาดค่าความต้านทาน R_7 ลง จากสมการที่ (3.26) จะได้ v_{out_max} ทั้งสามอัตราขยายเท่ากับ 5.22 V โดยค่านี้สามารถปรับเพิ่มได้โดยการปรับขนาดค่าความต้านทาน R_1 ให้มากขึ้น

ข. การวิเคราะห์ความผิดพลาดของวงจร ประกอบด้วย 3 ส่วน ดังนี้

ส่วนที่หนึ่งเป็นผลเนื่องจากการประมาณค่า $\sqrt{1+a^2}$ ของอนุกรมกำลังของเทย์เลอร์ในการประมาณค่าสมการที่ (3.5) โดยในที่นี้นิยมให้ ε_p เป็นค่าเปอร์เซ็นต์ความผิดพลาดดังกล่าวซึ่งมีค่าเท่ากับ (ภาคผนวก ค.)

$$\varepsilon_p = \frac{1}{2} \sum_{n=2}^P \frac{(-1)^{n+1} (2n)!}{(1-2n)(n!)^2 2^{(4n-3)}} a^{2n-2} \times 100\% \quad (3.27)$$

เมื่อ P คือพจน์ที่ตัดทิ้งไป และ $a = \frac{i_x}{2I_{S1}}$ ถ้ากำหนดให้ $i_x = 2I_{S1}$ และ $P = 4$ จะสามารถละทิ้งผลของพจน์ที่ 2 ถึง 4 และได้ค่าเปอร์เซ็นต์ความผิดพลาดเท่ากับ $\varepsilon_p = 1.623\%$ แต่ถ้ากำหนดให้ $i_x = I_{S1}$ จะได้ค่าเปอร์เซ็นต์ความผิดพลาดเหลือเพียง $\varepsilon_p = 0.685\%$ ดังนั้นการใช้ค่าอัตราส่วน $\frac{i_x}{2I_{S1}}$ น้อยจะทำให้เปอร์เซ็นต์ความผิดพลาดนี้น้อยลงด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่สองเป็นความผิดพลาดเกิดจากการผลกระทบของการไหลของกระแสไฟฟ้า I_N เนื่องจากกระแสไฟฟ้า i_2 (จากเงื่อนไข $R_3 \gg R_2$) โดยในที่นี้ได้พยายามให้ค่าผิดพลาดที่เกิดขึ้น คือ ε_{sq1} ซึ่งมีความสัมพันธ์ดังนี้ (ภาคผนวก ง.)

$$v_{out} = (1 + \varepsilon_{sq1}) k_{sq1} \sqrt{v_{in}} + v_{Offsetsq1} \quad (3.28ก)$$

$$\text{เมื่อ} \quad \varepsilon_{sq1} = \left(\frac{R_2}{2R_3} \right) \left(\frac{2R_7(R_2 + R_3)(2R_4 + R_3) - (R_5 + R_7)(R_2 + 2R_3)}{2R_7(R_2 + R_3)(2R_4 + R_3)} \right) \quad (3.28ข)$$

$$\text{และ} \quad v_{Offsetsq1} = \frac{2I_{S1}R_1^2(R_2R_4 + R_2R_3 - 2R_1R_3)}{R_4R_3(R_2 + R_3)} \quad (3.28ค)$$

จากสมการที่ (3.28ข) เมื่อแทนค่าความต้านทานต่าง ๆ จากการกำหนดค่าก่อนหน้านี้จะได้ค่า ε_{sq1} ของทั้งสามอัตราขยายเท่ากับ 0.05 เท่า หรือ 5% โดยสามารถลดค่าลงด้วยการใช้ค่าความต้านทาน R_3 ให้มีค่ามากกว่าค่าความต้านทาน R_2 มาก ๆ และจากสมการที่ (3.28ค) เมื่อแทนค่าต่าง ๆ จะได้ค่าความผิดพลาดที่ทำให้เกิดแรงดันไฟฟ้าออฟเซต $V_{Offsetsq1} = 2.37 \text{ mV}$ เช่นเดียวกันสามารถลดค่าลงด้วยการใช้ค่าความต้านทาน R_3 ให้มีค่ามาก ๆ และค่าความผิดพลาดนี้จะถูกกำจัดโดยการปรับค่า V_C ได้

ส่วนที่สามเป็นผลเนื่องจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ที่มีผลกระทบต่อค่าความต้านทานของตัวต้านทานและค่ากระแสไฟฟ้าไบอัสของออปแอมป์ ทำให้เกิดแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิ $v_{TOffsetsq1}$ ดังสมการที่ (3.29ก) ซึ่งประกอบด้วย 2 ส่วน (ภาคผนวก จ.) คือ ส่วนอัตราขยายผิดพลาด ε_{TKsq1} และส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{TOffsetsq1}$

$$v_{TOffsetsq1} = v_{out} \times \varepsilon_{TKsq1} + \varepsilon_{TOffsetsq1} \quad (3.29ก)$$

$$\text{โดยที่} \quad \varepsilon_{TKsq1} = \frac{(\alpha_I - \alpha_R)}{2} \Delta T \quad (3.29ข)$$

$$\text{และ} \quad \varepsilon_{TOffsetsq1} = \frac{R_2R_3}{(R_2 + R_3)} \left\{ (I_{B1} + I_{S1}) - \frac{2I_{S1}R_1^2}{R_4^2} \right\} (\alpha_R + \alpha_I) \Delta T \quad (3.29ค)$$

ถ้ากำหนดให้ $\alpha_R = 50 \text{ ppm} = 50 \times 10^{-6}$ [26] $\alpha_I = 1 \times 10^{-9}$ [27] และ $I_{B1} = 0.8 \text{ mA}$ จะได้ค่า $\varepsilon_{TKsq1} = -2.5 \times 10^{-5} \Delta T$ และได้ค่า $\varepsilon_{TOffsetsq1} = 9.63 \times 10^{-5} \Delta T$ ดังนั้นถ้าอุณหภูมิแวดล้อมเปลี่ยนจากอุณหภูมิห้องหรืออุณหภูมิที่ 25°C ไปเป็นอุณหภูมิที่ 75°C หรือ $\Delta T = 50^\circ\text{C}$ จะได้ $\varepsilon_{TKsq1} = -1.25 \times 10^{-3}$ และ $\varepsilon_{TOffsetsq1} = 4.82 \text{ mV}$ และกำหนดให้ v_{out} เท่ากับ 0.5 V 1.0 V และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5V จะได้ $v_{TOffsetsq1}$ เท่ากับ 4.16mV 3.5mV และ 2.84mV ตามลำดับ โดยสามารถลดค่าความผิดพลาดนี้ด้วยการใช้ค่าความต้านทาน R_3 ให้มีค่ามากกว่าค่าความต้านทาน R_2 มาก ๆ

ค. การวิเคราะห์ผลตอบสนองทางความถี่ องค์ประกอบที่ต้องคำนึงถึงมีด้วยกัน 2 ส่วน คือ ส่วนที่หนึ่งเป็นผลตอบสนองทางความถี่ของสัญญาณขนาดเล็ก ในการวิเคราะห์จะอาศัยการสมมติให้วงจรมีการทำงานทางความถี่เหมือนกับวงจรกรองความถี่ต่ำผ่าน (low pass filter) [28] โดยมีอัตราขยายที่ความถี่เชิงมุมใด ๆ $A_V(\omega)$ เท่ากับ

$$A_V(\omega) = \frac{A_{V0}}{1 + j \frac{\omega}{\omega_{3dB}}} \quad (3.30)$$

เมื่อ A_{V0} คือ อัตราขยายสัญญาณไฟตรง และ ω_{3dB} คือ ความถี่เชิงมุมคัตออฟ (cutoff angular frequency) ถ้ากำหนดให้ $\omega \gg \omega_{3dB}$ จะประมาณอัตราขยายที่ความถี่เชิงมุมใดในสมการ (3.30) ใหม่ได้เท่ากับ

$$A_V(\omega) \approx \frac{A_{V0} \omega_{3dB}}{j\omega} = \frac{\omega_P}{j\omega} \quad (3.31)$$

เมื่อ ω_P คือ แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง (unity-gain bandwidth) จากสมการที่ (3.31) จะหาขนาดของอัตราขยายได้เท่ากับ

$$|A_V(\omega)| \approx \frac{\omega_P}{\omega} = \frac{f_P}{f} \quad (3.32)$$

จากสมการที่ (3.32) สามารถหาความถี่คัตออฟ f_c ได้เท่ากับ

$$f_c = \frac{f_P}{|A_V|} \quad (3.33)$$

สำหรับวงจรถอดรอกที่สองแบบที่หนึ่งที่น่าเสนอนั้นสามารถแยกพิจารณาการหาความถี่คัตออฟเป็น 2 ส่วนด้วยกัน คือ ส่วนแรกเป็นของออปแอมป์ A_1 ซึ่งต่อเป็นวงจรที่มีอัตราขยายเท่ากับหนึ่งดังนั้นความถี่คัตออฟจึงมีค่าเท่ากับแบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง ส่วนที่สองเป็นของออปแอมป์ A_2 ซึ่งต่ออยู่ในรูปของวงจรขยายความแตกต่างซึ่งการหาความถี่คัตออฟจะแยกเป็น 2 ส่วน คือ ผลตอบสนองความถี่จากแรงดันไฟฟ้า v_{in} และ v_2 โดยเขียนเป็นสมการได้ดังนี้

$$f_{c_vin} = \frac{f_P}{\left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4}\right) \frac{R_7 R_4}{R_5 + R_7}} \quad (3.34ก)$$

$$f_{c_v2} = \frac{f_P}{\left(\frac{R_4}{R_3}\right)} \quad (3.34ข)$$

ถ้ากำหนดให้แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง f_P ของออปแอมป์ทั้งสองตัวเท่ากับ 1MHz และทำการแทนค่าความต้านทานต่างๆ จากการกำหนดก่อนหน้านี้จะได้ $f_{c_vin} = 10.3\text{MHz}$ และ $f_{c_v2} = 100\text{kHz}$ ดังนั้นความถี่คutoffของวงจรถอดรากที่สองแบบที่หนึ่งจะถูกจำกัดอยู่ที่ f_{c_v2}

ส่วนที่สองเป็นการพิจารณาในเรื่องของความถูกต้องในการให้สัญญาณแรงดันไฟฟ้าเอาต์พุตทันตามการเปลี่ยนแปลงของสัญญาณแรงดันไฟฟ้าอินพุตของออปแอมป์ โดยทั่วไปจะใช้อัตราสลูว์ (slew rate : SR) [28] เป็นค่าบ่งบอกถึงความสามารถนั้น ซึ่งอัตราสลูว์มีค่าเท่ากับ

$$SR = \frac{\Delta v_{out}}{t} \quad (3.35)$$

เมื่อ t คือ ช่วงเวลาการเปลี่ยนของแรงดันไฟฟ้าเอาต์พุต ถ้ากำหนดให้ $SR = 0.5\text{ V/us}$ มีความหมายว่าออปแอมป์จะให้แรงดันไฟฟ้าเอาต์พุตที่มีการเปลี่ยนแปลงจาก $0 - 0.5\text{ V}$ ภายในเวลา 1 us ได้อย่างถูกต้อง สำหรับสัญญาณแรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปคลื่นไซน์ที่มีแอมพลิจูดเท่ากับ V_m $v_{out} = V_m \sin \omega t$ สามารถหาอัตราสลูว์ด้วยการทำอนุพันธ์จะได้

$$SR = \frac{dv_{out}}{dt} = V_m \omega \cos \omega t \quad (3.36)$$

จากสมการที่ (3.36) จุดที่ให้แรงดันไฟฟ้าเอาต์พุตมีค่าสูงสุดที่สุด คือจุดที่ $\omega t = 0$ เมื่อแทนค่าจะได้

$$SR = V_m \omega = V_m 2\pi f_s \quad (3.37)$$

หรือ
$$f_s = \frac{SR}{2\pi V_m} \quad (3.38)$$

เมื่อ f_s คือ ความถี่สัมพันธ์กับอัตราสลูว์ ซึ่งเป็นความถี่สูงสุดของสัญญาณแรงดันไฟฟ้าเอาต์พุตที่ยังคงให้ค่าที่ถูกต้อง ดังนั้นเมื่อกำหนดให้แอมพลิจูดของสัญญาณมีขนาด $V_m = 0.25\text{ V}$ จะได้ $f_s = 318.47\text{ kHz}$ ที่ขนาด $V_m = 0.5\text{ V}$ จะได้ $f_s = 159.24\text{ kHz}$ และที่ขนาด $V_m = 0.75\text{ V}$ จะได้ $f_s = 106.16\text{ kHz}$ ซึ่งจะถือว่าความถี่ทั้งสามเป็นค่าจำกัดความถูกต้องของสัญญาณแรงดันไฟฟ้า

เอาต์พุตด้วย แต่เมื่อเทียบกับความถี่คutoffที่คำนวณได้ข้างต้น จะเห็นว่าค่าความถี่ที่จำกัดการารค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานของวงจรยังคงเป็นความถี่คัตออฟอยู่เพราะมีค่าน้อยกว่า แต่ถ้าคิดที่แรงดันไฟฟ้าเอาต์พุตสูงสุด มีขนาด $v_{out_max} = 5.22 \text{ V}$ จะได้ $f_s = 30.5 \text{ kHz}$ ดังนั้นความถี่นี้จึงเป็นค่าจำกัดการทำงานของวงจรแทนความถี่คัตออฟ

3.3.3 ผลการทดสอบการทำงานของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัวที่นำเสนอ

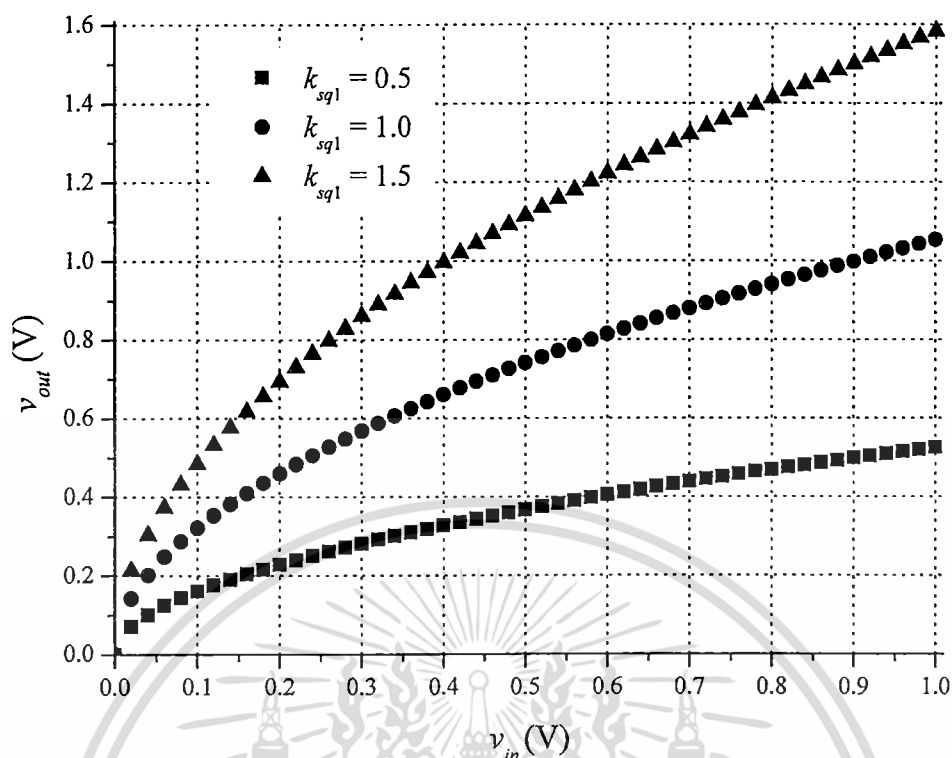
ทำการต่อวงจรจริงโดยใช้อุปกรณ์ที่มีขายตามท้องตลาดลงบนบอร์ดเอนกประสงค์ ตามรูปที่ 3.3 โดยใช้ออปแอมป์ uA741 และตัวต้านทานที่มีความผิดพลาด 1% สำหรับค่าพารามิเตอร์ของอุปกรณ์ต่างๆในวงจรที่ใช้ในการสร้างวงจรมันแสดงค่าไว้ในตารางที่ 3.1 กำหนดให้แหล่งจ่ายไฟเลี้ยงขนาด $\pm 12 \text{ V}$ สำหรับตัวต้านทาน R_5 จะเป็นตัวต้านทานแบบปรับค่าได้เพื่อใช้ปรับค่าอัตราขยายตามสมการที่ (3.24)

ตารางที่ 3.1 ค่าพารามิเตอร์ต่าง ๆ ของวงจรถอดราก็สองโดยใช้ออปแอมป์สองตัว

พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าสงบ I_{B1}	0.8 mA
กระแสไฟฟ้ไบอัสของวงจรคลาสเอบี I_{S1}	0.261 mA
แหล่งจ่ายแรงดันไฟฟ้า V_C	$\approx 9.88 \text{ V}$
ตัวต้านทานชนิดคงที่ R_1	10 k Ω
ตัวต้านทานชนิดคงที่ R_2	2 k Ω
ตัวต้านทานชนิดคงที่ R_3 และ R_6	20 k Ω
ตัวต้านทานชนิดคงที่ R_4	200 k Ω
ตัวต้านทานชนิดปรับค่าได้ R_5	1 M Ω
ตัวต้านทานชนิดคงที่ R_7	1 k Ω

รูปที่ 3.4 แสดงผลการทดสอบเมื่อทำการแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต v_{in} แบบสัญญาณไฟตรงตั้งแต่ 0V ถึง 1V เมื่อกำหนดอัตราขยาย k_{sq1} เท่ากับ 0.5 1.0 และ 1.5 โดยทำการปรับค่าความต้านทาน R_5 ให้เท่ากับ 875 k Ω 215 k Ω และ 96 k Ω ตามลำดับ จากกราฟผลการทดสอบแสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรที่นำเสนอจะเป็นค่าราก็สองของแรงดันไฟฟ้าอินพุต v_{in} โดยสามารถปรับเปลี่ยนอัตราขยาย k_{sq1} ได้ด้วยการปรับค่าความต้านทาน R_5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

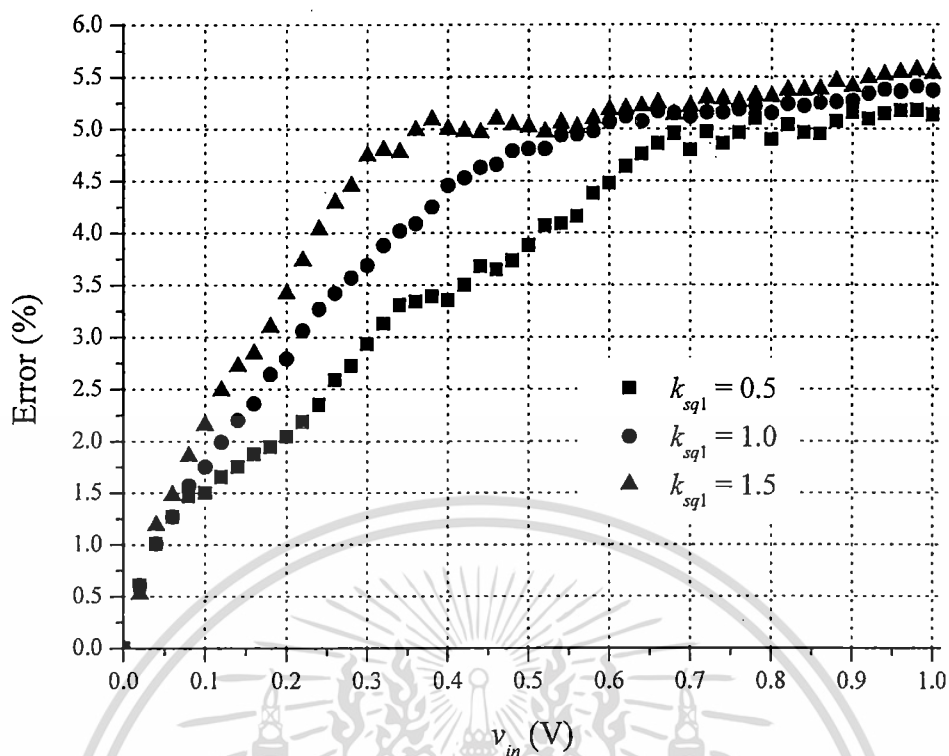


รูปที่ 3.4 กราฟคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรถอดรากที่สองโดยใช้โอปแอมป์สองตัว

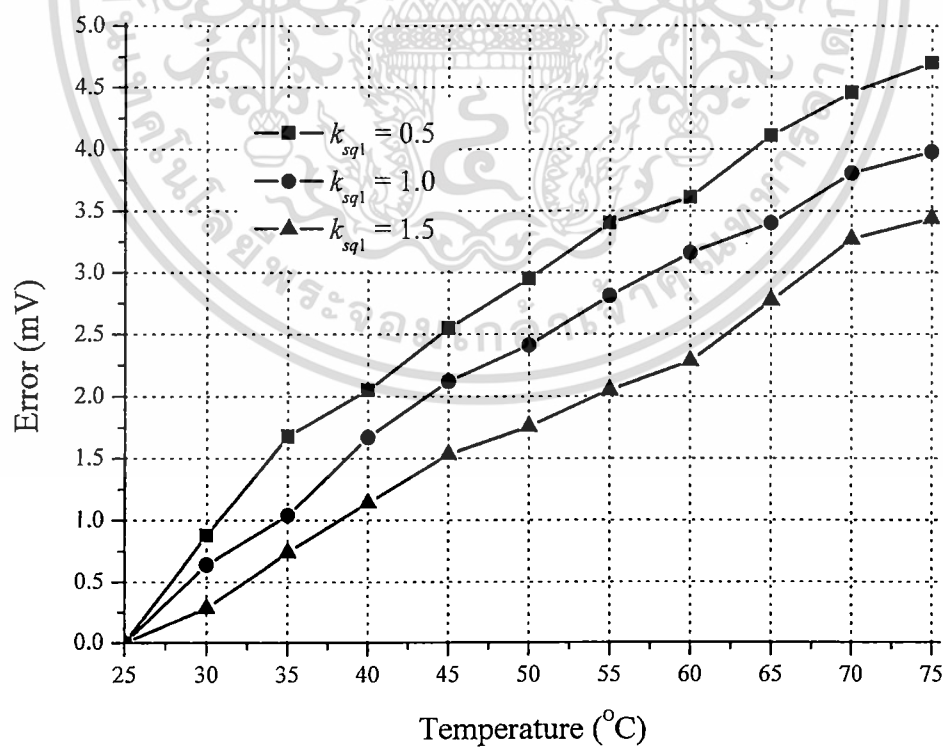
จากผลการทดลองสามารถนำไปหาเปอร์เซ็นต์ความผิดพลาดดังกราฟในรูปที่ 3.5 จากกราฟจะแสดงให้เห็นว่าเปอร์เซ็นต์ความผิดพลาดสูงสุดของวงจรที่นำเสนออยู่ที่ 5.53% โดยที่ค่าความผิดพลาดที่เกิดจะประกอบด้วยค่าความผิดพลาด ε_p และ ε_{sq1} รวมกันอยู่ สำหรับค่าความผิดพลาด ε_p สามารถคำนวณโดยใช้สมการที่ (3.27) โดยคิดที่แรงดันไฟฟ้าเอาต์พุตมากที่สุด (ที่ 1.5 V) หรือที่กระแสไฟฟ้า $i_x = 0.15 \text{ mA}$ จะได้ $\varepsilon_p = 0.247\%$ ส่วนค่าความผิดพลาด ε_{sq1} สามารถคำนวณโดยใช้สมการที่ (3.28) จะได้ $\varepsilon_{sq1} = 5.0\%$ ดังนั้นจะเห็นว่าค่าที่วัดได้จากกราฟจะมีค่าใกล้เคียงกับการคำนวณทางทฤษฎี ($\varepsilon_p + \varepsilon_{sq1}$) และแสดงให้เห็นว่าค่าผิดพลาดนี้มีแนวโน้มที่จะไม่ขึ้นกับอัตราขยายของวงจรที่นำเสนอ

สำหรับรูปที่ 3.6 แสดงแรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุณหภูมิแวดล้อมของวงจรเปลี่ยนไป โดยทำการเพิ่มอุณหภูมิแวดล้อมของวงจรจากอุณหภูมิห้องหรือ 25°C ไปที่อุณหภูมิ 75°C เมื่อพิจารณากราฟการทดลองจะได้แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปที่อุณหภูมิ 75°C ที่อัตราขยาย $k_{sq1} = 0.5$ ได้เท่ากับ 4.7 mV ที่อัตราขยาย $k_{sq1} = 1.0$ ได้เท่ากับ 3.98 mV และที่อัตราขยาย $k_{sq1} = 1.5$ ได้เท่ากับ 3.44 mV ตามลำดับ ซึ่งค่าทั้งสามนั้นจะใกล้เคียงกับค่าที่คำนวณได้จากสมการที่ (3.29)

สำหรับรูปที่ 3.7(ก) ถึง 3.7(ค) แสดงผลการทดสอบวงจรที่นำเสนอเมื่อทำการป้อนแรงดันไฟฟ้าอินพุตรูปคลื่นสามเหลี่ยมที่มีขนาดแอมพลิจูดเท่ากับ 1V ที่ความถี่ 100Hz 1kHz และ 10kHz ตามลำดับ โดยกำหนดให้วงจรที่นำเสนอมีอัตราขยาย $k_{sq1} = 1.0$

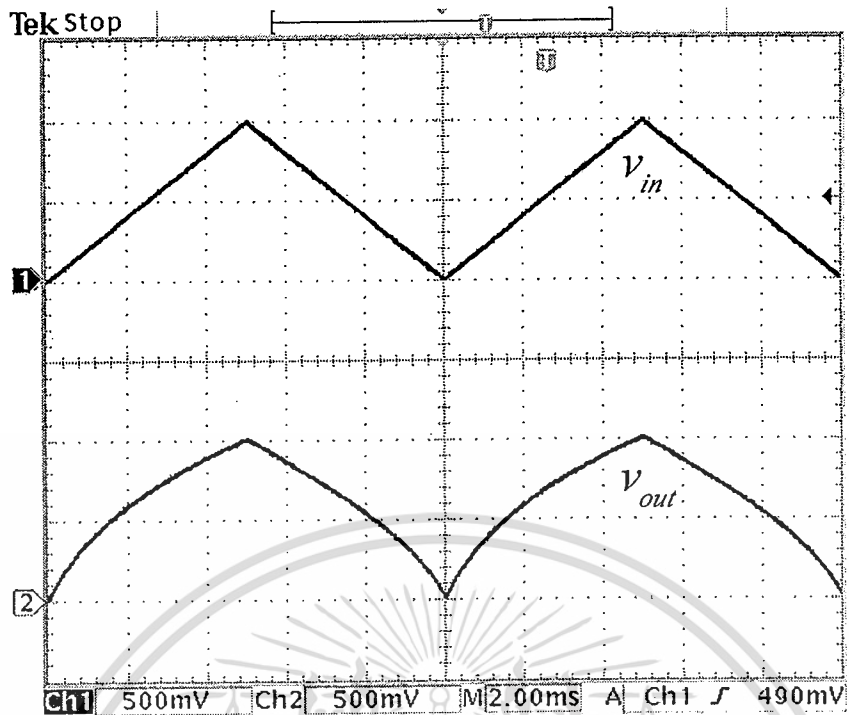


รูปที่ 3.5 กราฟเปอร์เซ็นต์ความผิดพลาดของผลการทดสอบในรูปที่ 3.4

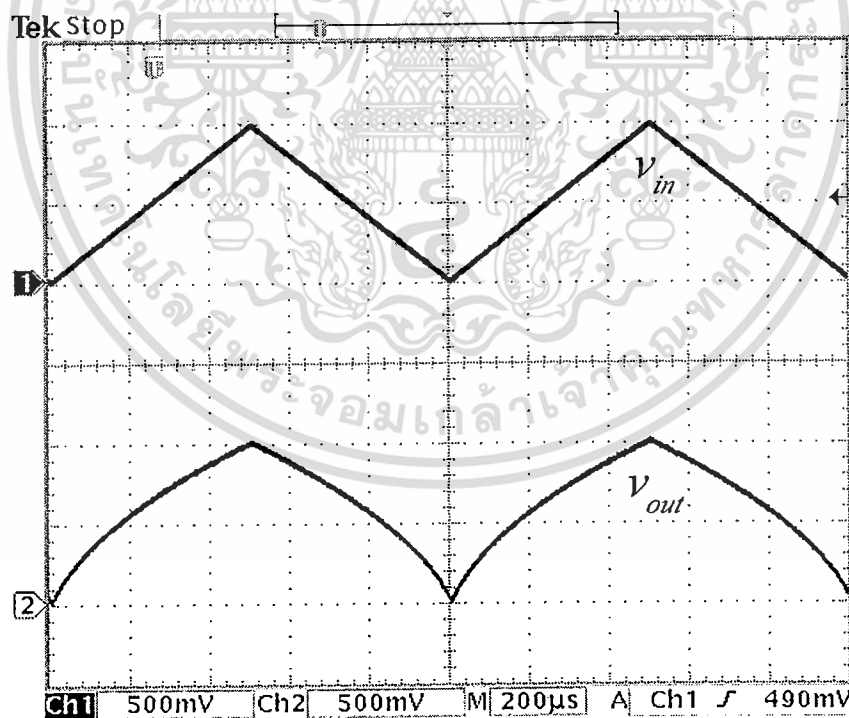


รูปที่ 3.6 แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุณหภูมิของวงจรทรานซิสเตอร์สอง
โดยใช้โอบีแอมป์สองตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



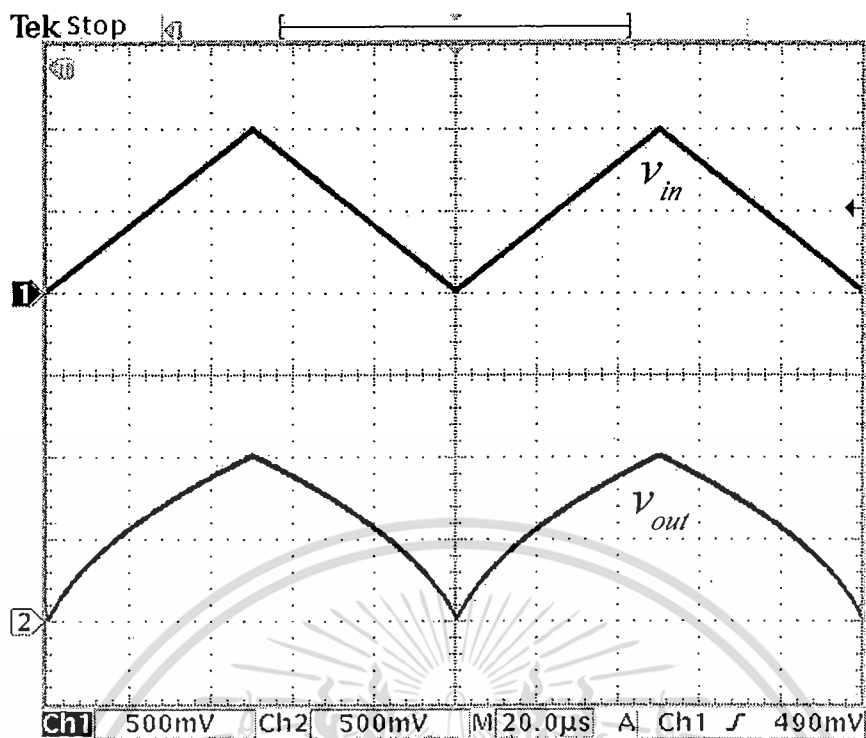
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100Hz



(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1kHz

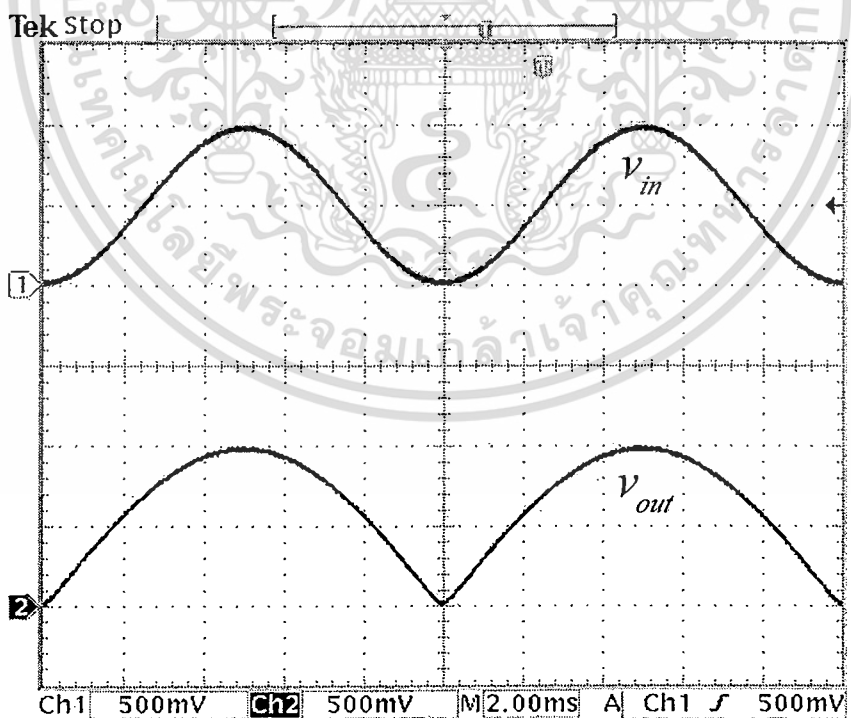
รูปที่ 3.7 ผลการทดลองของวงจรทรานซิสเตอร์ที่ใช้แอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นสามเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



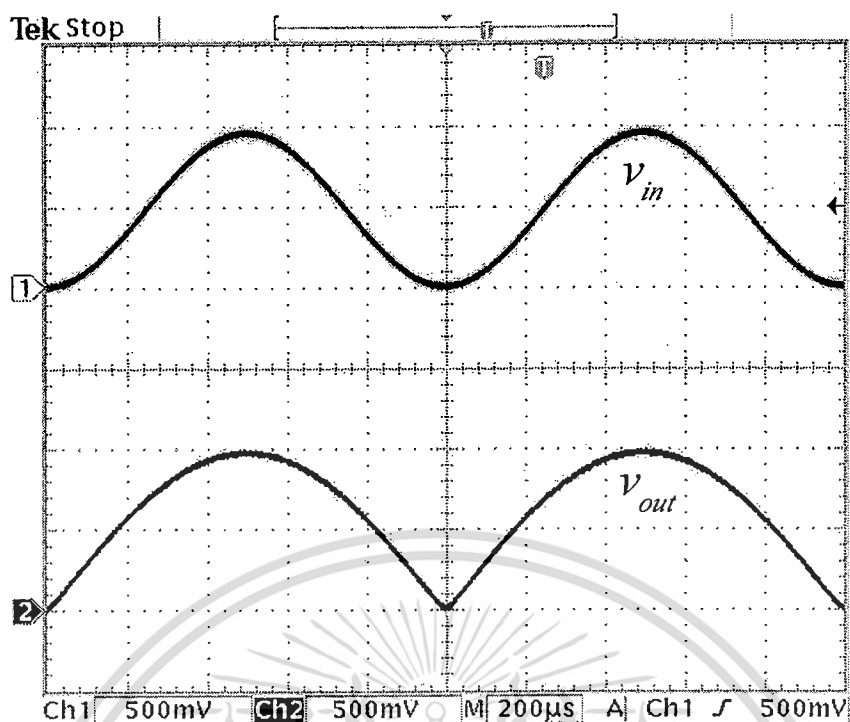
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz

รูปที่ 3.7 ผลการทดลองของวงจรทรานซิสเตอร์ที่ใช้ขั้วต่อแอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นสามเหลี่ยม (ต่อ)

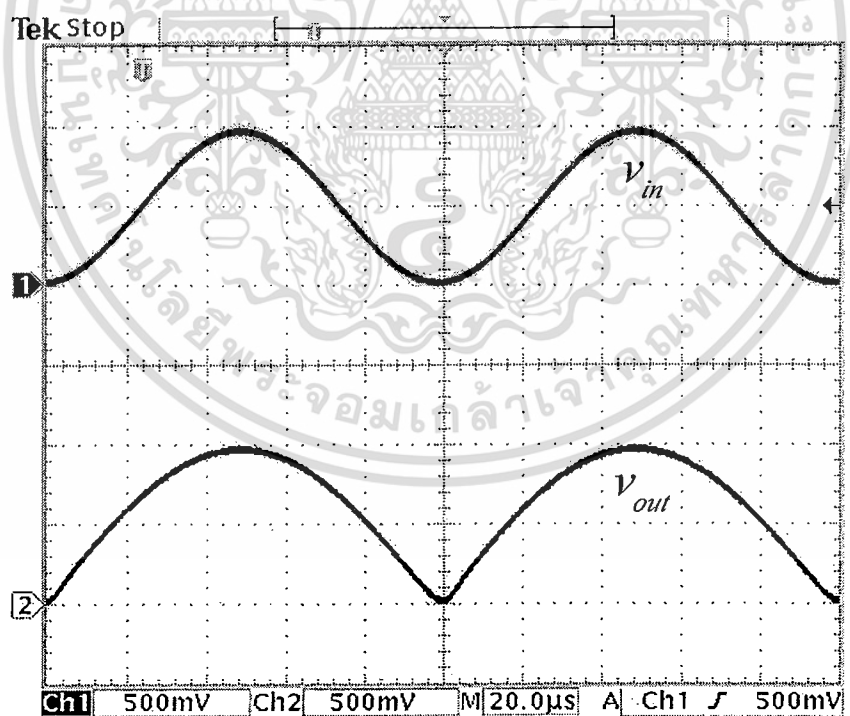


(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz

รูปที่ 3.8 ผลการทดลองของวงจรทรานซิสเตอร์ที่ใช้ขั้วต่อแอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุตเป็น
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้สัญญาณรูปคลื่นไซน์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1kHz



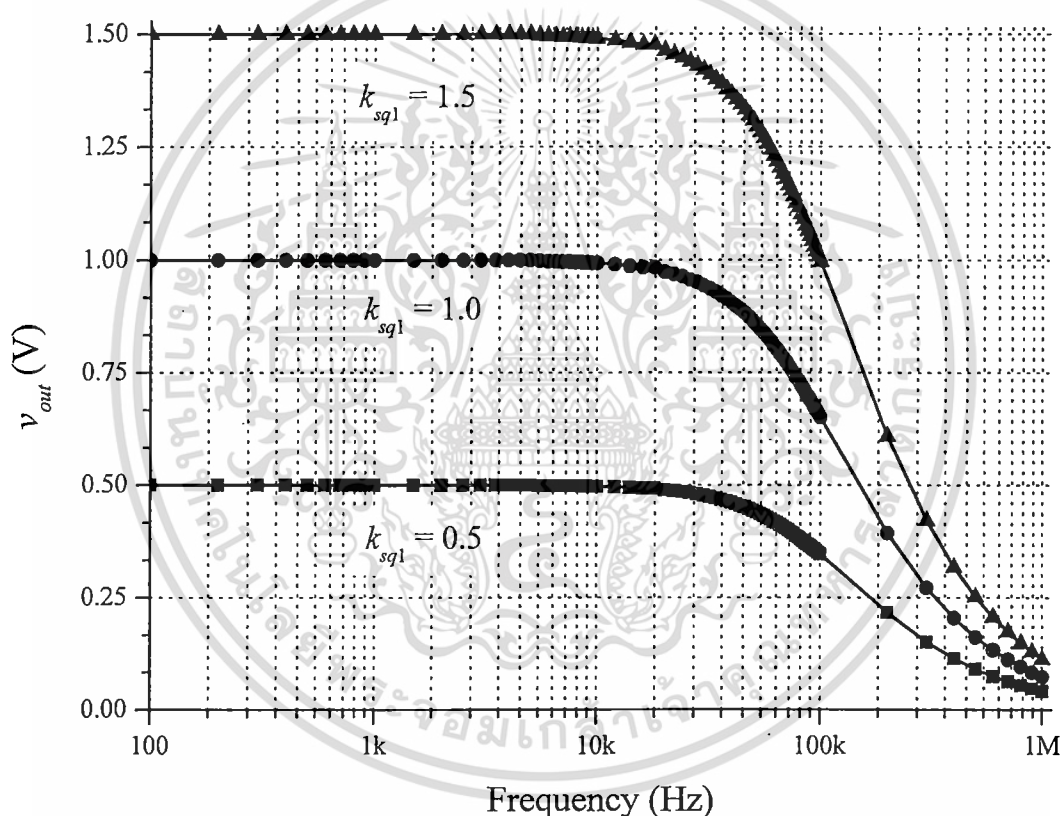
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10kHz

รูปที่ 3.8 ผลการทดลองของวงจรอดรากลที่สองโดยใช้อปแอมป์สองตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นไซน์ (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

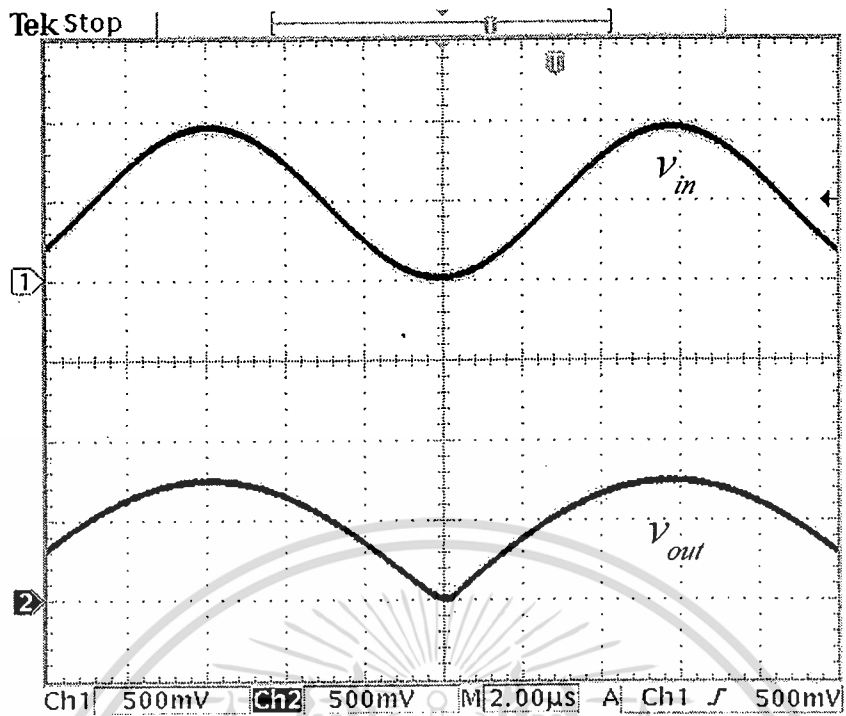
รูปที่ 3.8(ก) ถึง 3.8(ค) แสดงผลการทดสอบวงจรที่นำเสนอเมื่อทำการป้อนแรงดันไฟฟ้าอินพุตรูปคลื่นซายน์ที่มีขนาดแอมพลิจูดเท่ากับ $1V_{pp}$ ที่ความถี่ 100Hz 1kHz และ 10kHz ตามลำดับ โดยกำหนดให้วงจรที่นำเสนอมีอัตราขยาย $k_{sq1} = 1.0$ ซึ่งจากผลการทดลองต่อสัญญาณไฟสลับทั้งสอง แสดงให้เห็นว่าวงจรที่นำเสนอสามารถทำการถอดรอกที่สองของสัญญาณแรงดันไฟฟ้าอินพุตที่เป็นสัญญาณรูปคลื่นสามเหลี่ยมและซายน์ได้อย่างถูกต้อง

สำหรับรูปที่ 3.9 แสดงกราฟผลตอบสนองทางความถี่ของวงจรที่นำเสนอ จากกราฟสามารถหาความถี่คัตออฟที่อัตราขยาย $k_{sq1} = 0.5$ ได้เท่ากับ $f_c = 96.55\text{kHz}$ ที่อัตราขยาย $k_{sq1} = 1.0$ ได้เท่ากับ $f_c = 85.68\text{kHz}$ และที่อัตราขยาย $k_{sq1} = 1.5$ ได้เท่ากับ $f_c = 88.75\text{kHz}$ ตามลำดับ ซึ่งจะเห็นว่าค่าทั้งสามนั้นใกล้เคียงกัน และมีค่าใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎีด้วยการประมาณค่าตามสมการที่ (3.34)

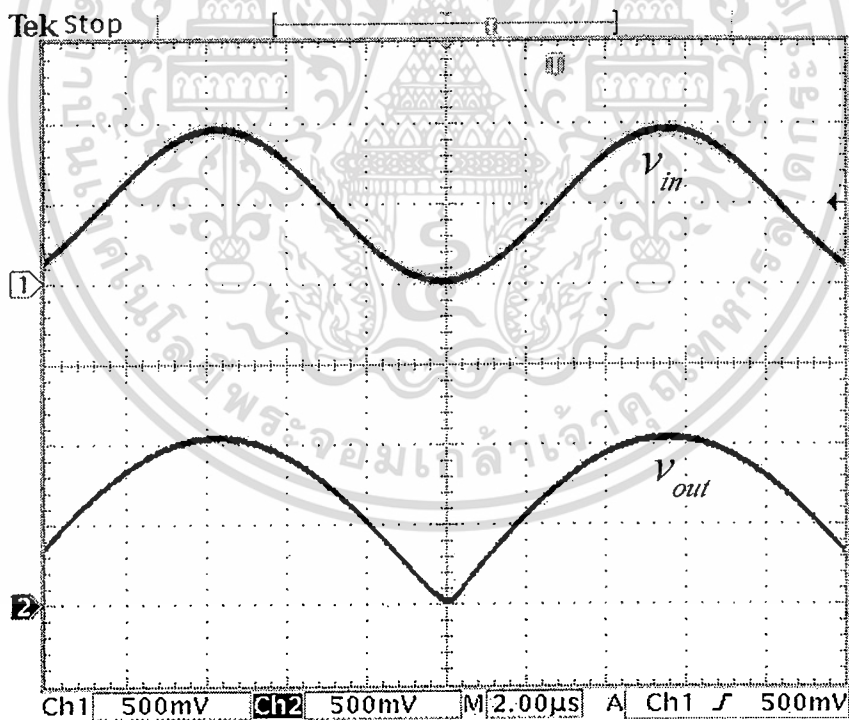


รูปที่ 3.9 ผลตอบสนองทางความถี่ของวงจรถอดรอกที่สองโดยใช้อปแอมป์สองตัว

เมื่อพิจารณาด้านความถูกต้องของสัญญาณแรงดันไฟฟ้าเอาต์พุตเนื่องจากค่าอัตราส่วน โดยจากการคำนวณที่ $k_{sq1} = 1.0$ จะได้ $f_s = 159.24\text{kHz}$ และ $k_{sq1} = 1.5$ จะได้ $f_s = 106.16\text{kHz}$ ซึ่งมีค่ามากกว่าความถี่คัตออฟที่วัดได้จากการทดลอง ดังนั้นสัญญาณแรงดันไฟฟ้าเอาต์พุตที่วัดได้ที่มีความถี่คัตออฟทั้งสองจะต้องมีความถูกต้อง ซึ่งสามารถยืนยันได้ดังรูปที่ 3.10



(ก) ที่ความถี่คัตออฟ $f_c = 85.68 \text{ kHz}$ ของอัตราขยาย $k_{sq1} = 1.0$



(ข) ที่ความถี่คัตออฟ $f_c = 88.75 \text{ kHz}$ ของอัตราขยาย $k_{sq1} = 1.5$

รูปที่ 3.10 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรอตรรกที่สองโดยใช้อปแอมป์สองตัว
ที่ความถี่คัตออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากผลการทดลองทั้งหมดสามารถยืนยันได้ว่าวงจรที่นำเสนอ นั้น สามารถถอดรอกที่สองได้อย่างถูกต้องตามหลักการที่ได้กล่าวไว้ โดยที่สามารถปรับอัตราขยายได้ด้วยการปรับค่าความต้านทาน R_5 และค่าสมรรถนะต่าง ๆ ของวงจรที่หาได้ด้วยการประมาณค่าทางทฤษฎีจะมีค่าใกล้เคียงกับค่าที่วัดได้จริง สำหรับวงจรถอดรอกที่สองแบบที่สองที่จะนำเสนอในลำดับต่อไปจะเป็นการลดวงจรให้เหลือออปแอมป์เพียงตัวเดียวซึ่งจะกล่าวถึงหลักการทำงานต่อไป

3.4 วงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอ [25]

จากแรงดันไฟฟ้าที่เปลี่ยนแปลงตามกระแสไฟเลี้ยงด้านลบของออปแอมป์ v_2 ตามสมการที่ (3.14) นั้นจะมีพจน์หลักที่ใช้ในการสังเคราะห์ฟังก์ชันรอกที่สอง คือ พจน์ที่มีความสัมพันธ์แบบยกกำลังสองกับค่าแรงดันไฟฟ้าอินพุต v_1 ส่วนพจน์ที่เหลือจะถือเป็นพจน์ออฟเซตซึ่งจะถูกกำจัดออกไปเพื่อให้ได้ฟังก์ชันตามที่ต้องการ ด้วยการต่อตัวต้านทานเพื่อนำเอาแรงดันไฟฟ้าที่สัมพันธ์กับออฟเซตมาหักล้างออกไป ซึ่งจะไม่เหมือนกับวงจรถอดรอกที่สองโดยใช้ออปแอมป์สองตัวที่ต้องใช้วงจรขยายผลต่างที่สร้างด้วยออปแอมป์อีกหนึ่งตัว สามารถอธิบายการหลักการของวงจรที่นำเสนอได้ดังนี้

3.4.1 การทำงานของวงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอ

จากรูปที่ 3.2 นำมาดัดแปลงเป็นวงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอ ได้ดังรูปที่ 3.11 ซึ่งสามารถอธิบายการทำงานได้ดังนี้ ออปแอมป์ A_1 และตัวต้านทาน R_3 ถึง R_6 ทำหน้าที่เป็นวงจรขยายผลรวม (summing amplifier) จำนวน 4 อินพุต คือ v_{in} v_{Csq} v_2 และ v_{out} และจากคุณสมบัติสำคัญของออปแอมป์ที่แรงดันไฟฟ้าที่ขาอินพุตทั้งสองของมีค่าเท่ากัน ดังนั้นแรงดันไฟฟ้าที่ขากลับเฟสมีค่าเท่ากับกราวด์ด้วย ดังนั้นสามารถวิเคราะห์กระแสไฟฟ้าที่ขากลับเฟสได้เท่ากับ

$$i_6 = i_3 + i_4 + i_5 \quad (3.39)$$

ทำการแทนค่ากระแสไฟฟ้า $i_3 = \frac{v_{in}}{R_3}$ $i_4 = \frac{v_2}{R_4}$ $i_5 = \frac{v_{Csq}}{R_5}$ และ $i_6 = -\frac{v_{out}}{R_6}$ ลงในสมการที่ (3.39)

พร้อมทั้งจัดรูปใหม่จะได้

$$-v_{out} = \frac{R_6}{R_3} v_{in} + \frac{R_6}{R_4} v_2 + \frac{R_6}{R_5} v_{Csq} \quad (3.40)$$

เพื่อความถูกต้องในการทำงานของวงจรต้องกำหนดให้ $R_4 \gg R_2$ เพื่อให้กระแสไฟฟ้า i_4 มีผลกระทบต่อกรไหลของกระแสไฟฟ้า I_p น้อยจนตัดผลกระทบได้ ทำนองเดียวกันต้องกำหนดให้ $R_6 \gg R_1$ เพื่อให้กระแสไฟฟ้า i_6 มีผลกระทบต่อกรไหลของกระแสไฟฟ้า i_{out} น้อยจนประมาณว่า $i_{out} = i_1$ ดังนั้นเมื่อแทนค่าแรงดันไฟฟ้า v_2 จากสมการที่ (3.14) ลงในสมการที่ (3.40) พร้อมทั้งจัดรูปใหม่จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{R_2 R_6}{8I_{S1} R_4 R_1^2} v_{out}^2 + \left(\frac{R_2 R_6}{2R_1 R_4} - 1 \right) v_{out} = \frac{R_6}{R_3} v_{in} + v_{offsq2} \quad (3.41ก)$$

โดยที่แรงดันไฟฟ้าออฟเซต $v_{offsq2} = \frac{R_6}{R_4} \{V_{CC} - R_2 (I_{B1} + I_{S1})\} + \frac{R_6}{R_5} v_{Csq}$ (3.41ข)

สำหรับไดโอด D_1 ได้ถูกต่อรวมไว้เพื่อป้องกันการค้างค่า (latch-up) [28] เมื่อแรงดันไฟฟ้าอินพุต v_{in} มีค่าเป็นติดลบ และจากสมการที่ (3.41ข) แรงดันไฟฟ้าออฟเซต v_{offsq2} สามารถกำจัดได้โดย

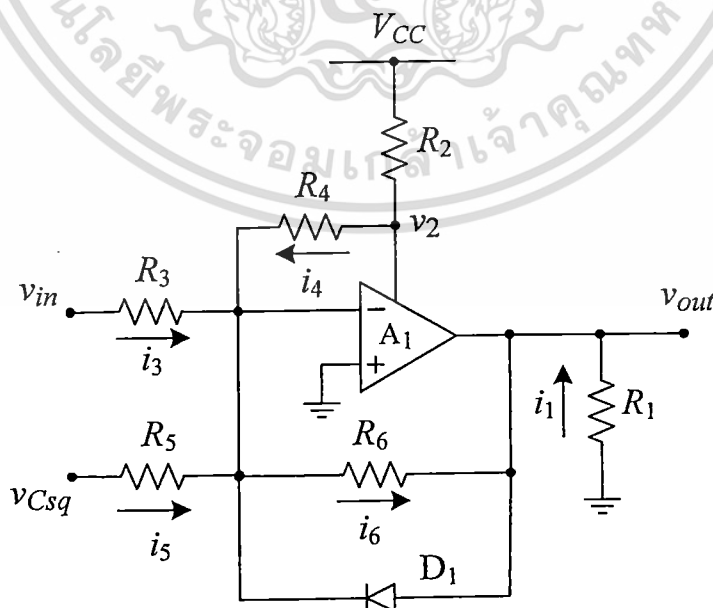
กำหนดให้แรงดันไฟฟ้า $v_{Csq} = -\frac{R_5}{R_4} \{V_{CC} - R_2 (I_{B1} + I_{S1})\}$ เช่นเดียวกันพจน์ $\left(\frac{R_2 R_6}{2R_1 R_4} - 1 \right) v_{out}$

สามารถกำจัดได้โดยกำหนดให้ $\frac{R_2 R_6}{2R_1 R_4} = 1$ และเมื่อพิจารณาที่วงจรจะเห็นว่าวงจรทำหน้าที่เสมือน

เป็นวงจรขยายแบบกลับเฟสด้วยซึ่งแรงดันไฟฟ้าเอาต์พุตจะต้องมีค่าอยู่ทางซีกลบด้วย ดังนั้นสามารถเขียนแรงดันไฟฟ้าเอาต์พุต v_{out} ได้เท่ากับ

$$v_{out} = -\sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}} \sqrt{v_{in}} = -k_{sq2} \sqrt{v_{in}} \quad (3.42)$$

เมื่อ k_{sq2} เท่ากับ $\sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}}$ จากสมการที่ (3.42) แสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุตของวงจรลดทอนที่สองโดยใช้ออปแอมป์หนึ่งตัวนี้ อยู่ในรูปของค่ารากที่สองของแรงดันไฟฟ้าอินพุตโดยมีอัตราขยาย k_{sq2} แต่มีเฟสตรงกันข้ามกับแรงดันไฟฟ้าอินพุต สำหรับอัตราขยายสามารถปรับด้วยตัวต้านทาน R_3 เพียงตัวเดียว



รูปที่ 3.11 วงจรลดทอนที่สองโดยใช้ออปแอมป์หนึ่งตัว [25]

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 สมรรถนะของวงจรถอดรากที่สองโดยใช้โอปแอมป์หนึ่งตัวที่นำเสนอ

ก. การวิเคราะห์ช่วงปฏิบัติการ

เช่นเดียวกับการวิเคราะห์วงจรแบบที่หนึ่ง สำหรับสัญญาณแรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} ที่วงจรรับได้จะขึ้นอยู่กับเงื่อนไขการประมาณค่าในสมการที่ (3.11) ซึ่งก็คือ $i_x = 2I_{S1}$ หรือ $\frac{v_{out}}{R_1} = 2I_{S1}$ ทำการแทนค่าแรงดันไฟฟ้าเอาต์พุต v_{out} จากสมการที่ (3.42) และจัดรูปจะได้

$$v_{in_max} = \frac{4I_{S1}^2 R_1^2}{k_{sq}^2} = \frac{I_{S1} R_2 R_3}{2R_4} \quad (3.43)$$

จากเงื่อนไขเดียวกันจะได้สัญญาณแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} เท่ากับ

$$v_{out_max} = -2I_{S1} R_1 \quad (3.44)$$

จากสมการที่ (3.43) ถ้ากำหนดให้ $I_{S1} = 0.261\text{mA}$ $R_1 = 5\text{k}\Omega$ $R_2 = 2\text{k}\Omega$ $R_4 = R_5 = 30\text{k}\Omega$ $R_6 = 150\text{k}\Omega$ และ $R_3 = 3.15\text{M}\Omega$ $780\text{k}\Omega$ และ $347\text{k}\Omega$ ($k_{sq2} \approx 0.5$ 1 และ 1.5) จะได้ $v_{in_max} = 27.4\text{V}$ 6.7V และ 3.0V ตามลำดับ โดยค่านี้สามารถปรับเพิ่มได้โดยการลดขนาดค่าความต้านทาน R_4 หรือเพิ่มขนาดค่าความต้านทาน R_3 และจากสมการที่ (3.44) จะได้ $v_{out_max} = -2.61\text{V}$ โดยค่านี้สามารถปรับเพิ่มได้โดยการปรับขนาดค่าความต้านทาน R_1 ให้มากขึ้น

ข. การวิเคราะห์ความผิดพลาดของวงจร ประกอบด้วย 3 ส่วน ดังนี้

ส่วนที่หนึ่งเป็นผลเนื่องจากการประมาณค่า $\sqrt{1+a^2}$ ของอนุกรมกำลังของเทย์เลอร์ในการประมาณค่าสมการที่ (3.11) จะมีค่าเช่นเดียวกับค่าความผิดพลาด ε_p ตามการวิเคราะห์วงจรถอดรากที่สองแบบที่หนึ่งและจากสมการที่ (3.27) ค่าเปอร์เซ็นต์ความผิดพลาดนี้สามารถลดด้วยการใช้ค่าอัตราส่วน $\frac{i_x}{2I_{S1}}$ น้อยๆ

ส่วนที่สองเป็นความผิดพลาดเกิดจากการผลกระทบของการไหลของกระแสไฟฟ้า I_p เนื่องจากกระแสไฟฟ้า I_{R4} (จากเงื่อนไข $R_4 \gg R_2$) และผลกระทบของการไหลของกระแสไฟฟ้า i_i เนื่องจากกระแสไฟฟ้า I_{R6} (จากเงื่อนไข $R_6 \gg R_1$) โดยในที่นี้ได้ให้นิยามให้ค่าผิดพลาดที่เกิดขึ้น คือ ε_{sq2} ซึ่งสามารถเขียนความสัมพันธ์ได้เป็น (ภาคผนวก ฉ.)

$$v_{out} = (1 + \varepsilon_{sq2}) k_{sq2} \sqrt{v_{in}} + v_{Offsetsq2} \quad (3.45ก)$$

เมื่อ

$$\varepsilon_{sq2} = \frac{R_2 R_6 - 2R_1 R_4}{2R_4 (R_1 + R_6)} \quad (3.45ข)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$v_{\text{Offsetsq2}} = \frac{2(R_2R_1 + R_2R_6 - 2R_1R_4)I_{S1}R_1R_6}{R_2(R_1 + R_6)^2} \quad (3.45ค)$$

จากสมการที่ (3.45ข) เมื่อแทนค่าความต้านทานต่าง ๆ จากการกำหนดค่าก่อนหน้าี้จะได้ค่า $\varepsilon_{sq2} = 0$ และจากสมการที่ (3.45ค) เมื่อแทนค่าต่าง ๆ จะได้ค่าความผิดพลาดที่ทำให้เกิดแรงดันไฟฟ้าออฟเซต $V_{\text{Offsetsq2}} = 81.5\text{mV}$ ซึ่งสามารถลดค่านี้ลงด้วยการใช้ค่าความต้านทาน R_6 ให้มีค่ามากกว่าค่าความต้านทาน R_1 มาก ๆ แต่ในการใช้งานจริงค่าความผิดพลาดนี้จะถูกกำจัดโดยการปรับค่า V_{Csq}

ส่วนที่สามนั้นเป็นผลเนื่องจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ที่มีผลกระทบต่อค่าความต้านทานของตัวต้านทานและค่ากระแสไฟฟ้าไบอัสของออปแอมป์ ทำให้เกิดแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิ $v_{\text{TOffsetsq2}}$ ดังสมการที่ (3.46ก) ซึ่งประกอบด้วย 2 ส่วน (ภาคผนวก ข.) คือ ส่วนอัตราขยายผิดพลาด $\varepsilon_{\text{TKsq2}}$ และส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{\text{TOffsetsq2}}$

$$v_{\text{TOffsetsq2}} = v_{\text{out}} \times \varepsilon_{\text{TKsq2}} + \varepsilon_{\text{TOffsetsq2}} \quad (3.46ก)$$

โดยที่
$$\varepsilon_{\text{TKsq2}} = \frac{(\alpha_R + \alpha_I)}{2} \Delta T \quad (3.46ข)$$

และ
$$\varepsilon_{\text{TOffsetsq2}} = \left\{ \frac{R_2R_5}{(R_2 + R_4)} (I_{B1} + I_{S1}) - \frac{2R_1R_5}{(R_1 + R_6)^2} I_{S1} \right\} (\alpha_I + \alpha_R) \Delta T \quad (3.46ค)$$

ดังนั้นถ้ากำหนดให้ $\alpha_R = 50 \times 10^{-6}$ $\alpha_I = 1 \times 10^{-9}$ $I_{B1} = 0.81\text{mA}$ และทำการแทนค่าความต้านทานที่ได้กำหนดก่อนหน้านี้ จะได้ค่าความผิดพลาด $\varepsilon_{\text{TKsq2}} = 2.5 \times 10^{-5} \Delta T$ และได้ค่า $\varepsilon_{\text{TOffsetsq2}} = 9.96 \times 10^{-5} \Delta T$ ดังนั้นถ้าอุณหภูมิแวดล้อมเปลี่ยนจากอุณหภูมิห้องไปเป็นอุณหภูมิที่ 75°C หรือ $\Delta T = 50^\circ\text{C}$ จะได้ $\varepsilon_{\text{TKsq2}} = 1.25 \times 10^{-3}$ และ $\varepsilon_{\text{TOffsetsq2}} = 4.98\text{mV}$ และกำหนดให้ v_{out} เท่ากับ 0.5V 1.0V และ 1.5V ตามลำดับ จะได้ $v_{\text{TOffsetsq2}}$ เท่ากับ 5.64mV 6.25mV และ 6.86mV โดยสามารถลดค่าความผิดพลาดนี้ด้วยการใช้ค่าความต้านทาน R_2 R_4 และ R_6 ให้มีค่ามากๆ

ค. การวิเคราะห์ผลตอบสนองทางความถี่ องค์ประกอบที่ต้องคำนึงถึงมีด้วยกัน 2 ส่วน คือ องค์ประกอบแรกเป็นผลตอบสนองความถี่ของวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอต่อสัญญาณขนาดเล็ก จะใช้วิธีการหาเหมือนกับวงจรแบบที่หนึ่งโดยจะแยกเป็น 2 ส่วน คือ ผลตอบสนองความถี่จากแรงดันไฟฟ้า v_{in} และ v_2 โดยเขียนเป็นสมการได้ดังนี้

$$f_{c_vin} = \frac{f_p}{\left(\frac{R_6}{R_3}\right)} \quad (3.47ก)$$

$$f_{c_v2} = \frac{f_p}{\left(\frac{R_6}{R_4}\right)} \quad (3.47ข)$$

ถ้ากำหนดให้แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง f_p เท่ากับ 1MHz และทำการแทนค่าความต้านทานต่างๆ จากการกำหนดก่อนหน้านี้จะได้ $f_{c_vin} = 5.2\text{MHz}$ และ $f_{c_v2} = 200\text{kHz}$ ดังนั้นความถี่คัตออฟของวงจรถอดรากที่สองโดยใช้โอปแอมป์หนึ่งตัวจะถูกจำกัดอยู่ที่ f_{c_v2}

ส่วนที่สองเป็นการพิจารณาในเรื่องของความถูกต้อง ในการให้สัญญาณแรงดันไฟฟ้าเอาต์พุตของโอปแอมป์ เช่นเดียวกับการวิเคราะห์ห้วงจรถอดรากที่สองแบบที่หนึ่งโดยใช้อัตราส่วน ซึ่งจะได้ความถี่ที่ $\Delta v_{out} = 0.5\text{V}$ จะมีค่าเท่ากับ $f_s = 318.47\text{kHz}$ ที่ $\Delta v_{out} = 1.0\text{V}$ จะมีค่าเท่ากับ $f_s = 159.24\text{kHz}$ และที่ $\Delta v_{out} = 1.5\text{V}$ จะมีค่าเท่ากับ $f_s = 106.16\text{kHz}$ ดังนั้นเมื่อเทียบกับความถี่คัตออฟที่คำนวณได้ข้างต้นค่าความถี่ที่จำกัดการทำงานของวงจรถอดรากที่สองที่ $\Delta v_{out} = 1.0\text{V}$ และ 1.5V จะถูกจำกัดอยู่ที่ 159.24kHz และ 106.16kHz แทน

3.4.3 ผลการทดสอบการทำงานของวงจรถอดรากที่สองโดยใช้โอปแอมป์หนึ่งตัวที่นำเสนอ

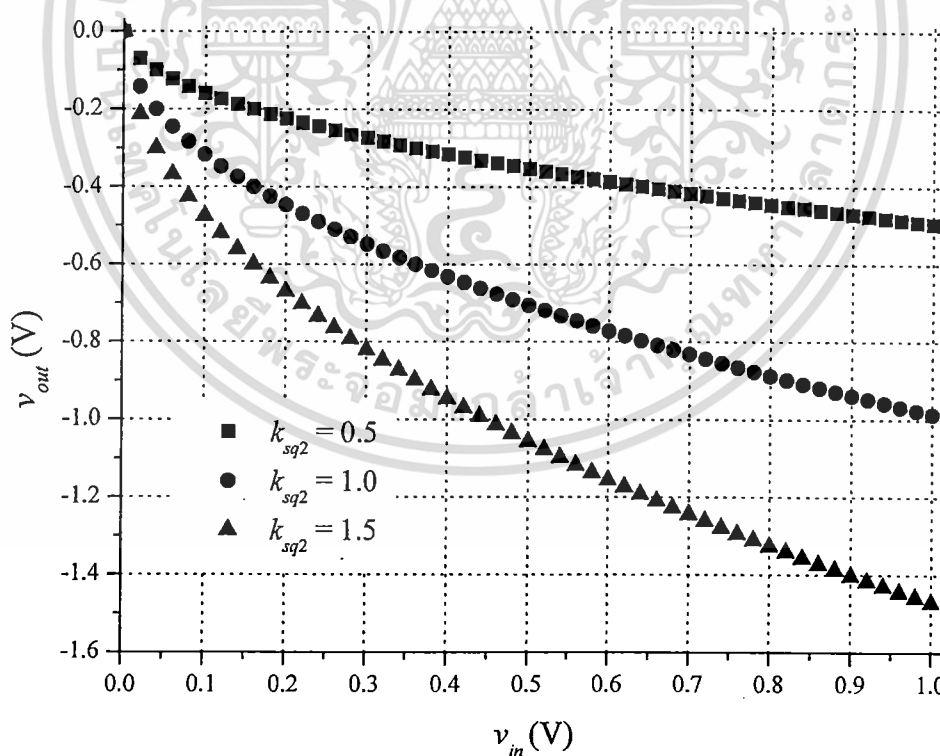
ทำการต่อวงจรจริงโดยใช้อุปกรณ์ที่มีขายตามท้องตลาดลงบนบอร์ดเอนกประสงค์ ตามรูปที่ 3.11 โดยใช้โอปแอมป์ $\mu\text{A}741$ และตัวต้านทานที่มีความผิดพลาด 1% ค่าพารามิเตอร์ของอุปกรณ์ต่างๆ ในวงจรที่ใช้ในการสร้างวงจรถอดรากที่สองแสดงค่าไว้ในตารางที่ 3.2 กำหนดให้แหล่งจ่ายไฟเลี้ยงขนาด $\pm 12\text{V}$ สำหรับตัวต้านทาน R_3 จะเป็นตัวต้านทานแบบปรับค่าได้เพื่อใช้รับค่าอัตราขยายตามสมการที่ (3.42) สำหรับรูปที่ 3.12 แสดงผลการทดสอบเมื่อทำการแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต v_{in} แบบสัญญาณไฟตรงตั้งแต่ 0V ถึง 1V เมื่อกำหนดอัตราขยาย k_{sq2} เท่ากับ 0.5 1.0 และ 1.5 โดยทำการปรับค่าความต้านทาน R_3 ให้เท่ากับ $3.15\text{M}\Omega$ $780\text{k}\Omega$ และ $347\text{k}\Omega$ ตามลำดับ จากกราฟผลการทดสอบแสดงให้เห็นว่าวงจรถอดรากที่สองจะให้ค่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของเป็นค่ารากที่สองของแรงดันไฟฟ้าอินพุต v_{in} โดยสามารถปรับเปลี่ยนอัตราขยาย k_{sq2} ได้ด้วยการปรับค่าความต้านทาน R_3 และจากผลการทดลองสามารถนำไปหาเปอร์เซ็นต์ความผิดพลาดดังกราฟในรูปที่ 3.13 จากกราฟจะแสดงให้เห็นว่าเปอร์เซ็นต์ความผิดพลาดสูงสุดของวงจรถอดรากที่สองที่นำเสนออยู่ที่ -1.92% ($k_{sq2} = 1.5$) โดยที่ค่าความผิดพลาดที่เกิดจะประกอบด้วยค่าความผิดพลาด ε_p และ ε_{sq2} รวมกันอยู่ สำหรับค่าความผิดพลาด ε_p สามารถคำนวณโดยใช้สมการที่ (3.21) โดยคิดที่แรงดันไฟฟ้าเอาต์พุตมากที่สุด (ที่ 1.5V) หรือที่กระแสไฟฟ้า $i_x = 0.3\text{mA}$ จะได้ $\varepsilon_p = -0.864\%$ ส่วนค่าความผิดพลาด ε_{sq2} สามารถคำนวณโดยใช้สมการที่ (3.45) ควรจะได้ $\varepsilon_{sq2} = 0\%$ แต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากค่าความต้านทาน R_4 อาจจะไม่เท่ากับค่าความต้านทาน R_5 จึงทำให้เกิดค่า ε_{sq2} ขึ้น แต่อย่างไรก็ตามจะเห็นว่าค่าที่วัดได้จากกราฟจะมีค่าใกล้เคียงกับการคำนวณทางทฤษฎี

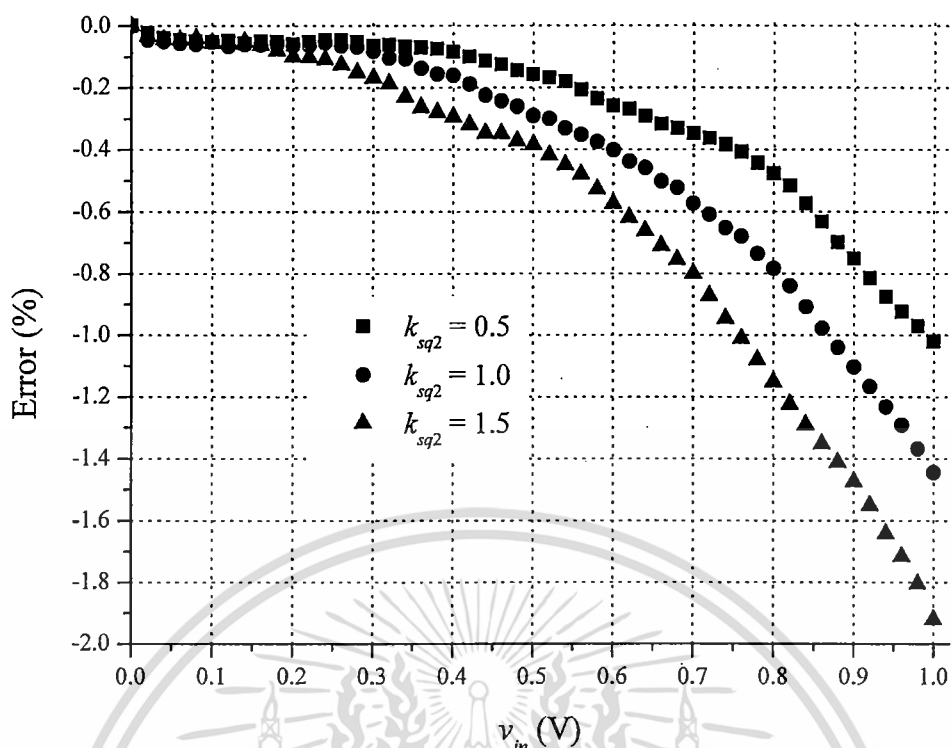
ตารางที่ 3.2 ค่าพารามิเตอร์ต่างๆ ของวงจรออดดรากที่สองโดยใช้ออปแอมป์หนึ่งตัว

พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าสงบ I_{B1}	0.81mA
กระแสไฟฟ้าไบอัสของวงจรถลลาสเอบี I_{S1}	0.261mA
แหล่งจ่ายแรงดันไฟฟ้า V_{Csq}	≈ -9.86 V
ตัวต้านทานชนิดคงที่ R_1	5k Ω
ตัวต้านทานชนิดคงที่ R_2	2k Ω
ตัวต้านทานชนิดปรับค่าได้ R_3	4M Ω
ตัวต้านทานชนิดคงที่ R_4 และ R_5	30k Ω
ตัวต้านทานชนิดคงที่ R_6	150k Ω

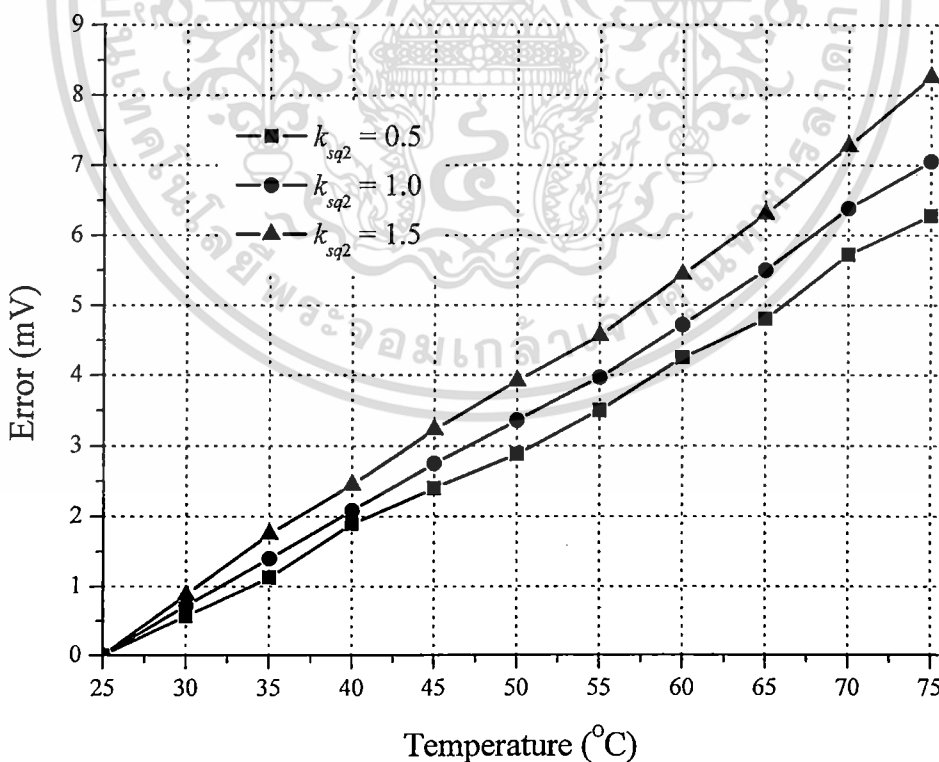


รูปที่ 3.12 กราฟคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรถลดรากที่สองโดยใช้ออปแอมป์หนึ่งตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 กราฟเปอร์เซ็นต์ความผิดพลาดของผลการทดสอบในรูปที่ 3.12

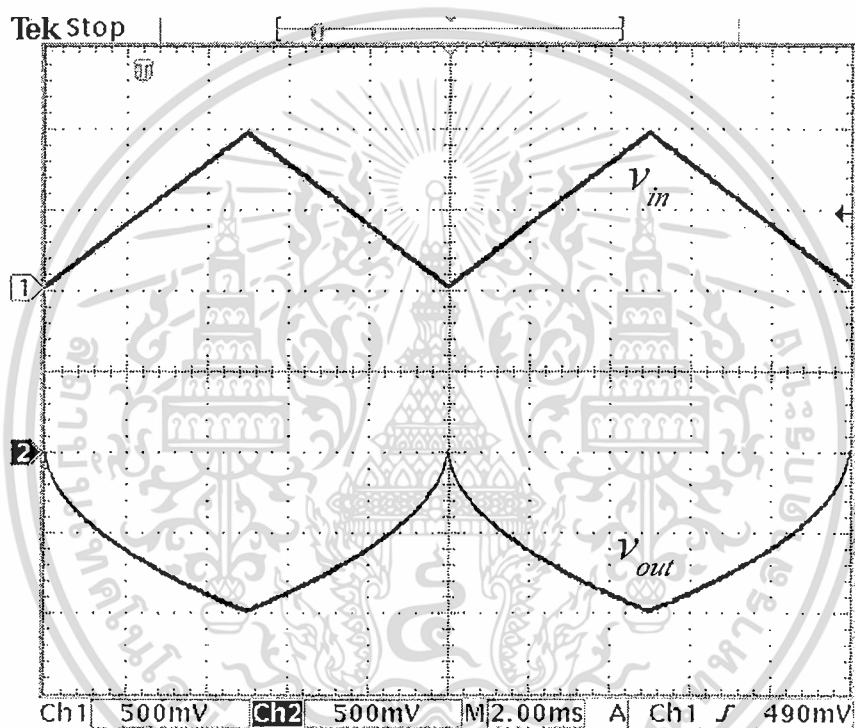


รูปที่ 3.14 เปอร์เซนต์ความผิดพลาดทางอุณหภูมิของวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

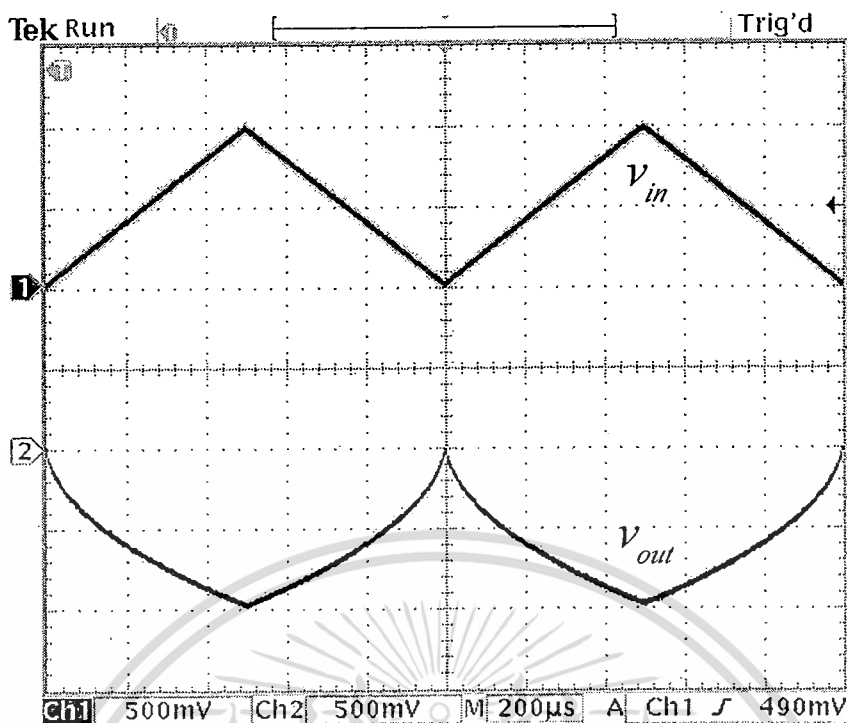
สำหรับรูปที่ 3.14 แสดงแรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุณหภูมิแวดล้อมของวงจรเปลี่ยนไป จากกราฟจะได้แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปที่อุณหภูมิ 75°C ที่อัตราขยาย $k_{sq2} = 0.5$ ได้เท่ากับ 6.28mV ที่อัตราขยาย $k_{sq2} = 1.0$ ได้เท่ากับ 7.05mV และที่อัตราขยาย $k_{sq2} = 1.5$ ได้เท่ากับ 8.26mV ซึ่งค่าทั้งสามนั้นจะใกล้เคียงกับค่าที่คำนวณได้จากสมการที่ (3.46)

ส่วนรูปที่ 3.15(ก) ถึง 3.15(ค) แสดงผลการทดสอบวงจรที่น่าเสนอเมื่อทำการป้อนแรงดันไฟฟ้าอินพุตรูปคลื่นสามเหลี่ยมที่มีขนาดแอมพลิจูดเท่ากับ 1V ที่ความถี่ 100Hz 1kHz และ 10kHz ตามลำดับ โดยกำหนดให้วงจรที่ออกแบบมีอัตราขยาย $k_{sq2} = 1.0$

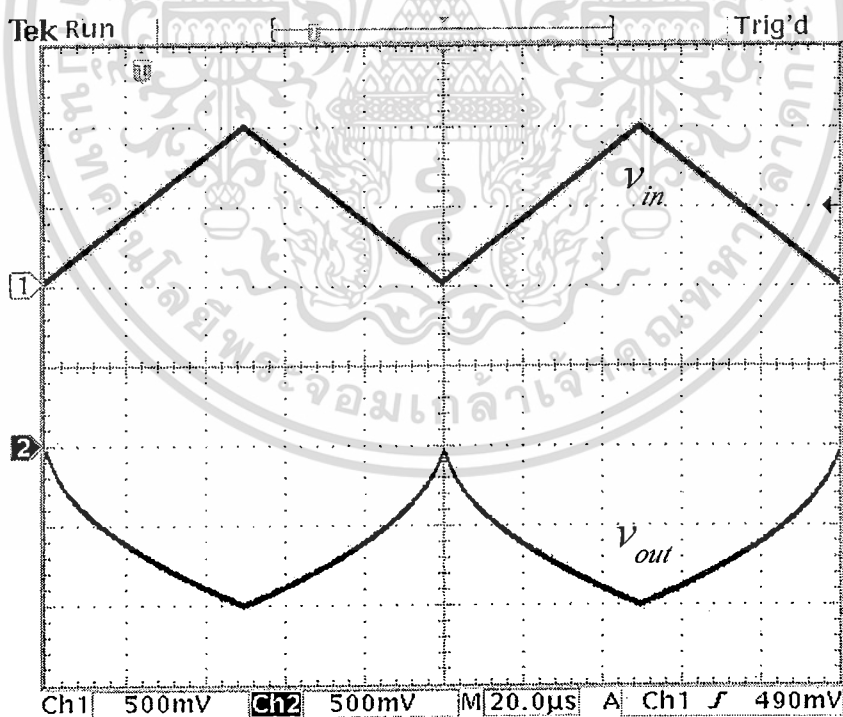


(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100Hz

รูปที่ 3.15 ผลการทดลองของวงจรถอดรอกที่สองโดยใช้ออปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นสามเหลี่ยม



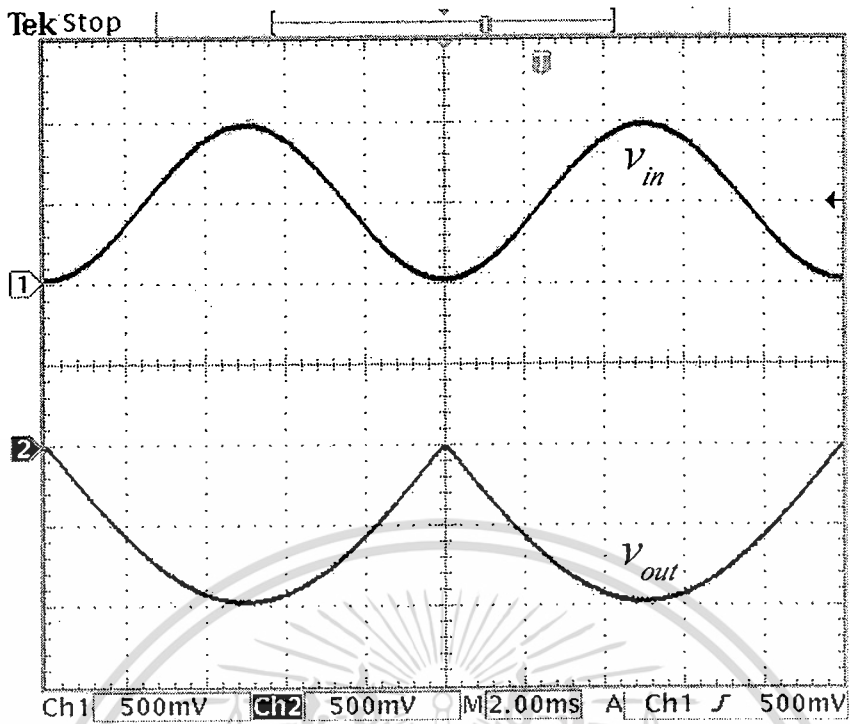
(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1kHz



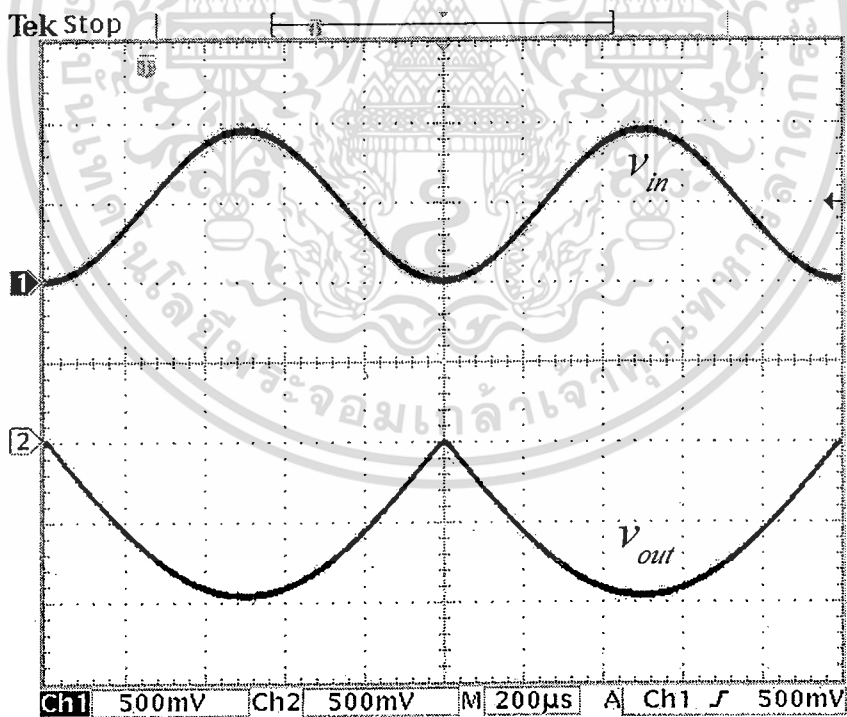
(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10kHz

รูปที่ 3.15 ผลการทดลองของวงจรถอดรากลที่สองโดยใช้โอปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นสามเหลี่ยม (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



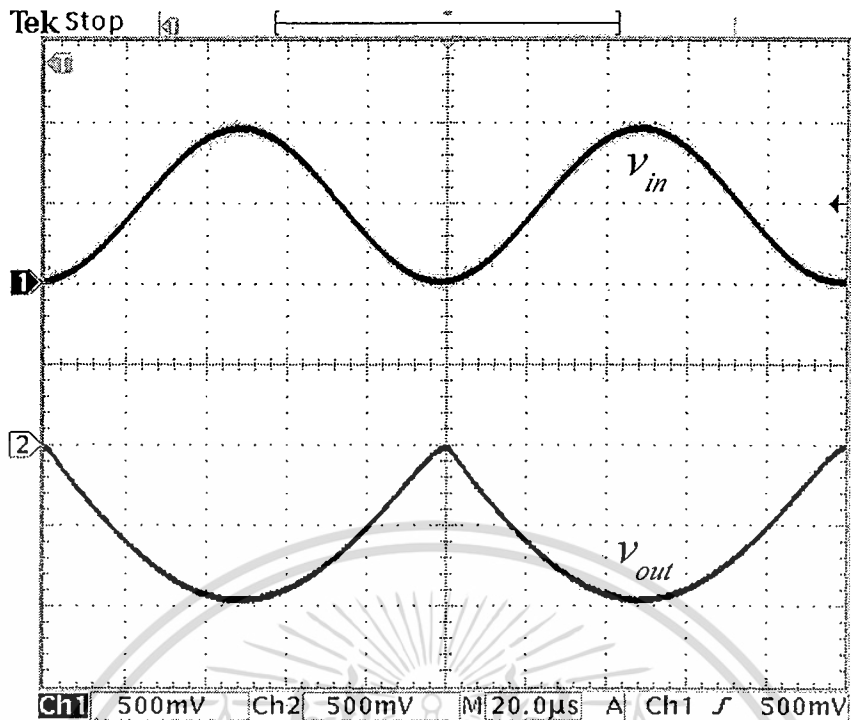
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100Hz



(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1kHz

รูปที่ 3.16 ผลการทดลองของวงจรออดราก็สองโดยใช้อปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

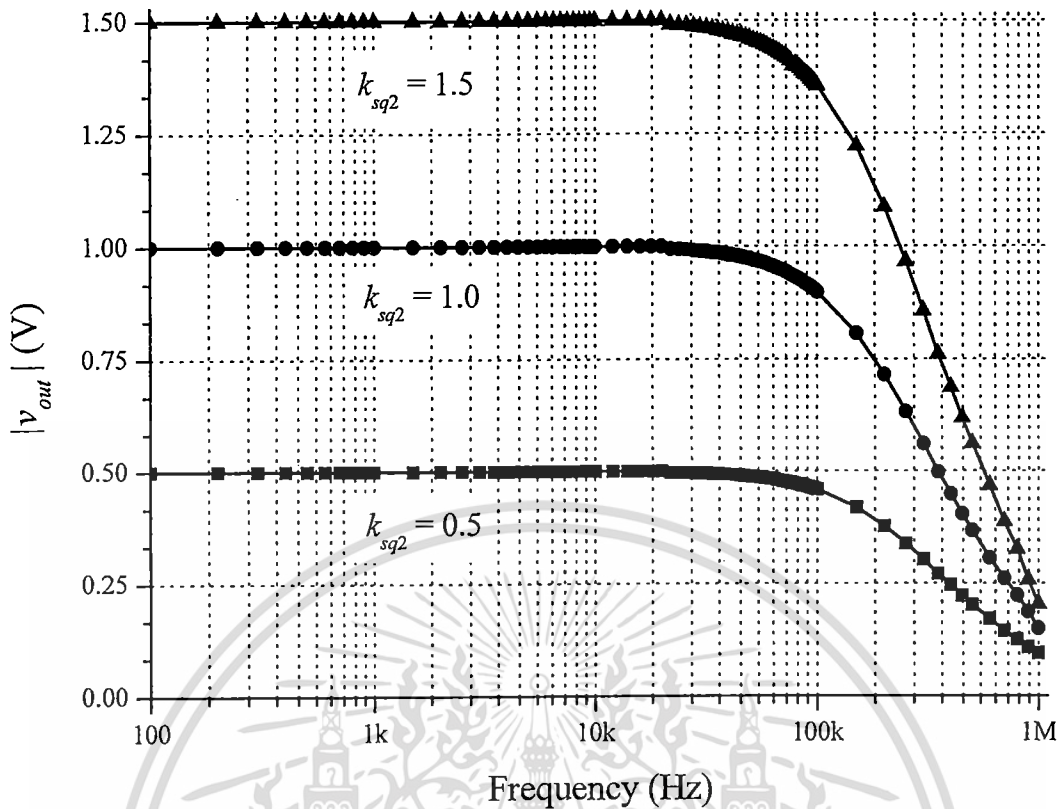


(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz

รูปที่ 3.16 ผลการทดลองของวงจรถดรกที่สองโดยใช้ออปแอมป์หนึ่งตัวเมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นไซน์ (ต่อ)

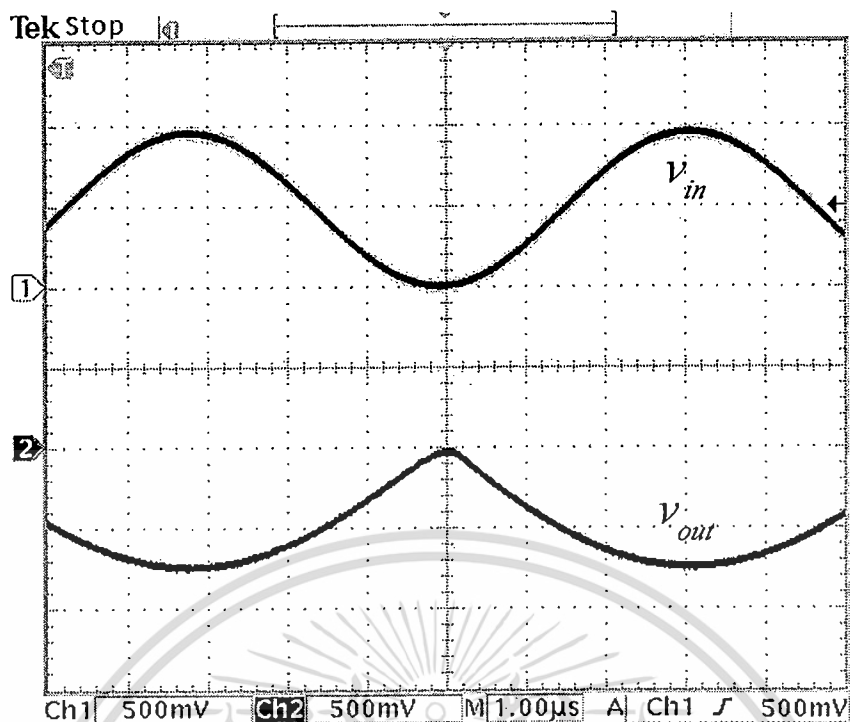
และรูปที่ 3.16(ก) ถึง 3.16(ค) แสดงผลการทดสอบวงจรที่นำเสนอเมื่อทำการป้อนแรงดันไฟฟ้าอินพุตรูปคลื่นไซน์ที่มีขนาดแอมพลิจูดเท่ากับ $1V_{pp}$ ที่ความถี่ 100 Hz, 1 kHz และ 10 kHz ตามลำดับ โดยกำหนดให้วงจรที่ออกแบบมีอัตราขยาย $k_{sq2} = 1.0$ ซึ่งจากผลการทดลองแสดงให้เห็นว่าวงจรที่นำเสนอสามารถทำการถดรกที่สองของสัญญาณแรงดันไฟฟ้าอินพุตที่เป็นสัญญาณรูปคลื่นสามเหลี่ยมและไซน์ได้อย่างถูกต้อง

สำหรับรูปที่ 3.17 แสดงกราฟผลตอบสนองทางความถี่ของวงจรที่นำเสนอ จากกราฟสามารถหาความถี่คัตออฟของวงจรที่อัตราขยาย $k_{sq2} = 0.5$ ได้ $f_c = 225.76 \text{ kHz}$ ที่อัตราขยาย $k_{sq2} = 1.0$ ได้ $f_c = 204.63 \text{ kHz}$ และที่อัตราขยาย $k_{sq2} = 1.5$ ได้ $f_c = 210.46 \text{ kHz}$ ซึ่งจะเห็นว่าค่าทั้งสามนั้นใกล้เคียงกัน และมีค่าใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎีด้วยการประมาณค่าตามสมการที่ (3.47)

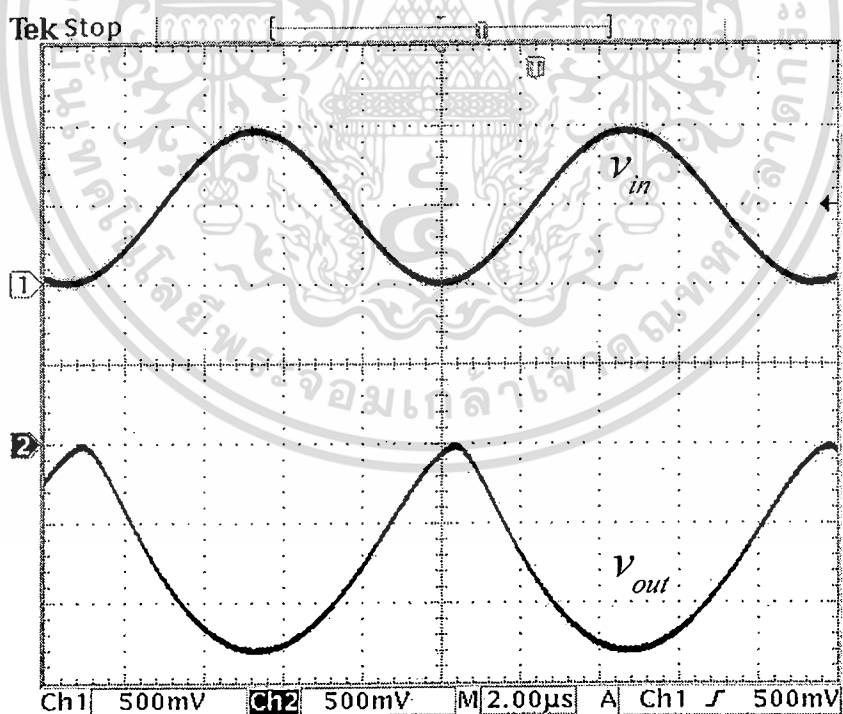


รูปที่ 3.17 ผลตอบสนองทางความถี่ของวงจรถอดรากที่สองโดยใช้อุปแอมป์หนึ่งตัว

แต่เมื่อพิจารณาความถูกต้องของสัญญาณแรงดันไฟฟ้าเอาต์พุตด้วยการใช้อัตราสลับ ที่ความถี่สัมพันธ์กับอัตราสลับที่คำนวณได้ของอัตราขยาย $k_{sq2} = 1.0$ ซึ่งมีค่า $f_s = 159.24 \text{ kHz}$ แรงดันไฟฟ้าเอาต์พุตมีรูปร่างที่ถูกต้องดังผลการทดสอบในรูปที่ 3.18(ก) แต่ที่ความถี่คัตออฟ $f_c = 204.63 \text{ kHz}$ แรงดันไฟฟ้าเอาต์พุตจะมีรูปร่างเพี้ยนไปเล็กน้อย ดังรูปที่ 3.19(ก) และที่ความถี่สัมพันธ์กับอัตราสลับที่คำนวณได้ของอัตราขยาย $k_{sq2} = 1.5$ ซึ่งมีค่า $f_s = 106.16 \text{ kHz}$ แรงดันไฟฟ้าเอาต์พุตมีรูปร่างเพี้ยนไปอย่างเห็นได้ชัด ดังรูปที่ 3.18(ข) และยิ่งที่ความถี่คัตออฟ $f_c = 210.46 \text{ kHz}$ แรงดันไฟฟ้าเอาต์พุตจะมีรูปร่างเพี้ยนไปค่อนข้างมาก ดังรูปที่ 3.19(ข) ดังนั้นความถี่ที่จำกัดการทำงานของวงจรที่นำเสนอที่อัตราขยาย $k_{sq2} = 1.5$ ควรจำกัดไว้ที่ 106.16 kHz จึงจะเหมาะสมกว่า

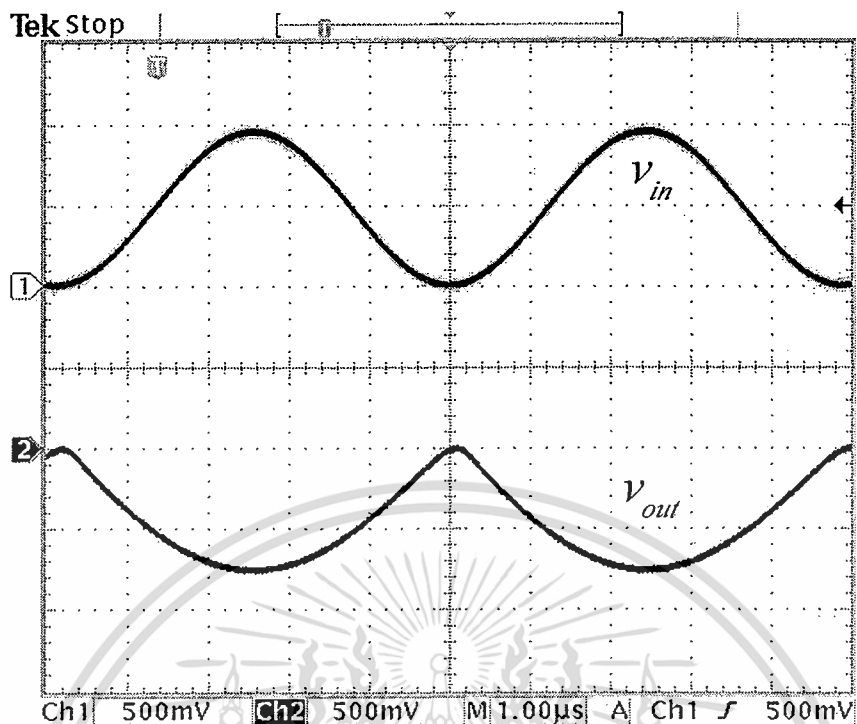


(ก) ที่ความถี่สัมพันธ์กับอัตราสุ่ว $f_s = 159.24 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.0$

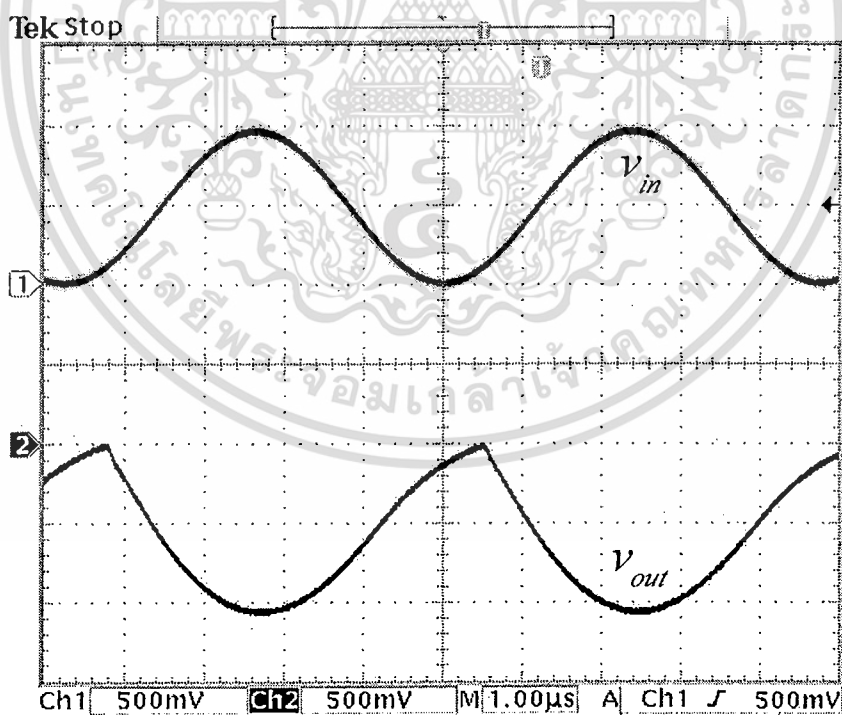


(ข) ที่ความถี่สัมพันธ์กับอัตราสุ่ว $f_s = 106.16 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.5$

รูปที่ 3.18 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรอตรรกที่สองโดยใช้อปแอมป์หนึ่งตัว
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการที่ความถี่สัมพันธ์กับอัตราสุ่ว มอนูญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) ที่ความถี่คัตออฟ $f_c = 204.63 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.0$



(ข) ที่ความถี่คัตออฟ $f_c = 210.46 \text{ kHz}$ ของอัตราขยาย $k_{sq2} = 1.5$

รูปที่ 3.19 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรถอดรากที่สองโดยใช้อปแอมป์หนึ่งตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองทั้งหมดสามารถยืนยันได้ว่า วงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอ นั้นสามารถถอดราก็สองได้อย่างถูกต้องตามหลักการที่ได้กล่าวไว้ โดยที่สามารถปรับอัตราขยายได้ด้วยการปรับค่าความต้านทาน R_3 และค่าสมรรถนะต่างๆ ของวงจรที่หาได้ด้วยการประมาณค่าทางทฤษฎีจะมีค่าใกล้เคียงกับค่าที่วัดได้จริง

3.5 สรุป

ในบทนี้ได้นำเสนอแนวทางในการสังเคราะห์วงจรถอดราก็สอง สำหรับประมวลผลสัญญาณแอนะล็อกที่มีโครงสร้างง่ายโดยใช้ออปแอมป์เป็นอุปกรณ์หลักในการออกแบบ ซึ่งจะอาศัยคุณสมบัติความสัมพันธ์ในรูปของค่ากำลังสองที่ปรากฏอยู่ภายในกระแสไฟเลี้ยงของออปแอมป์ชนิดไบโพลาร์ ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี โดยนำมาต่อร่วมกับตัวต้านทานภายนอกเพื่อจัดให้เอาต์พุตอยู่ในรูปค่าราก็สองตามที่ต้องการ สำหรับวงจรที่นำเสนอมีด้วยกัน 2 แบบ คือ แบบที่หนึ่งจะใช้ออปแอมป์จำนวนสองตัว โดยที่ตัวที่หนึ่งจะสร้างแรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปของค่าราก็สองของแรงดัน ไฟฟ้าอินพุตแล้วส่งผ่านให้กับออปแอมป์ตัวที่สองเพื่อกำจัดแรงดันไฟฟ้าออฟเซตออกไป สำหรับแบบที่สองเป็นการลดออปแอมป์ที่ใช้ให้เหลือเพียงตัวเดียวต่อร่วมกับตัวต้านทาน และจากผลการทดสอบการทำงานของวงจรทั้งสองด้วยการต่อวงจรจริง สามารถยืนยันให้เห็นถึงคุณสมบัติในการทำงานของวงจรทั้งสอง ว่ามีความใกล้เคียงและสอดคล้องเป็นไปในทางเดียวกันกับหลักการทางทฤษฎีที่ได้นำเสนอ ซึ่งสามารถเปรียบเทียบคุณสมบัติที่สำคัญของวงจรที่นำเสนอทั้งสองได้ดังตารางที่ 3.3

ตารางที่ 3.3 ค่าการเปรียบเทียบคุณสมบัติที่สำคัญระหว่างวงจรถอดราก็สองที่นำเสนอทั้งสองที่อัตราขยายเท่ากับหนึ่ง

คุณสมบัติ	วงจรถอดราก็สองโดยใช้ ออปแอมป์สองตัว	วงจรถอดราก็สองโดยใช้ ออปแอมป์หนึ่งตัว
จำนวนออปแอมป์	2 ตัว	1 ตัว
จำนวนตัวต้านทาน	7 ตัว	6 ตัว
เฟสของสัญญาณเอาต์พุต	เฟสเดียวกัน	เฟสตรงกันข้าม
v_{in_max}	26.8 V	6.7 V
v_{out_max}	5.22 V	-2.61 V
แรงดันไฟฟ้าเอาต์พุตออฟเซตที่ 75°C	3.98 mV	7.05 mV
ค่าความผิดพลาดรวม	5.53%	1.92%
ความถี่คัตออฟ	85.68 kHz	204.63 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การประยุกต์ใช้งานวงจรถอดราก็สอง

4.1 กล่าวนำ

ในบทนี้จะนำเสนอการประยุกต์ใช้งานวงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัว ที่ได้ นำเสนอไว้ในบทที่ 3 โดยนำมาสร้างเป็นวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ [29] วงจรหาค่าสัมบูรณ์ [25] และวงจรหาผลรวมของเวกเตอร์ [30] โดยที่วงจรแรกเป็นการนำเสนอการ เปลี่ยนค่าราก็สองที่ได้จากวงจรถอดราก็สองที่นำเสนอให้เป็นความถี่ โดยนำค่าราก็สองที่ได้ไป กำหนดช่วงเวลาการไต่ขึ้นและไต่ลงของวงจรอินทิเกรตเตอร์ ส่วนวงจรที่สองเป็นการสร้างฟังก์ชันหา ค่าสัมบูรณ์ซึ่งการสร้างจะอาศัยหลักการหาค่าราก็สองของสัญญาณอินพุตที่ยกกำลังสอง โดยใช้วงจรถอดราก็สองที่ดัดแปลงจากวงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัวที่นำเสนอ และวงจรสุดท้าย เป็นการสร้างวงจรหาผลรวมของเวกเตอร์ จะเป็นการดัดแปลงวงจรหาค่าสัมบูรณ์ให้สามารถรับ สัญญาณอินพุตที่มากกว่าหนึ่งอินพุตได้เพื่อทำให้เกิดสัญญาณอินพุตยกกำลังสอง แล้วนำมาสัญญาณที่ ได้มารวมกันหลังจากนั้นทำการถอดราก็สองด้วยวงจรถอดราก็สองที่ดัดแปลงแล้ว ก็จะได้ผลรวม ของเวกเตอร์ ซึ่งมีรายละเอียดของการออกแบบและผลการทดสอบการทำงานของแต่ละวงจร ดังต่อไปนี้

4.2 วงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ [29]

การวัดสัญญาณในภาคอุตสาหกรรมนั้นส่วนใหญ่จะเป็นการวัดสัญญาณที่จุดตรวจวัดกับ หน่วยประมวลผลมีระยะทางที่ห่างไกลกัน จึงทำให้สัญญาณที่อยู่ในรูปของแรงดันไฟฟ้าแบบคงที่ ไม่เหมาะสมกับการนำมาใช้งาน เนื่องจากการสูญเสียแรงดันไฟฟ้าซึ่งเกิดจากค่าความต้านทานของ สายส่งสัญญาณ และอาจถูกรบกวนจากสัญญาณรบกวนภายนอกด้วย ดังนั้นในวิทยานิพนธ์นี้ได้ นำเสนอวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ ซึ่งเป็นการประยุกต์นำเอาสัญญาณ แรงดันไฟฟ้าเอาต์พุตของวงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัวเปลี่ยนเป็นสัญญาณความถี่ เพื่อ ความเหมาะสมกับการนำไปใช้ในการส่งสัญญาณระยะทางไกลได้

4.2.1 การทำงานของวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ

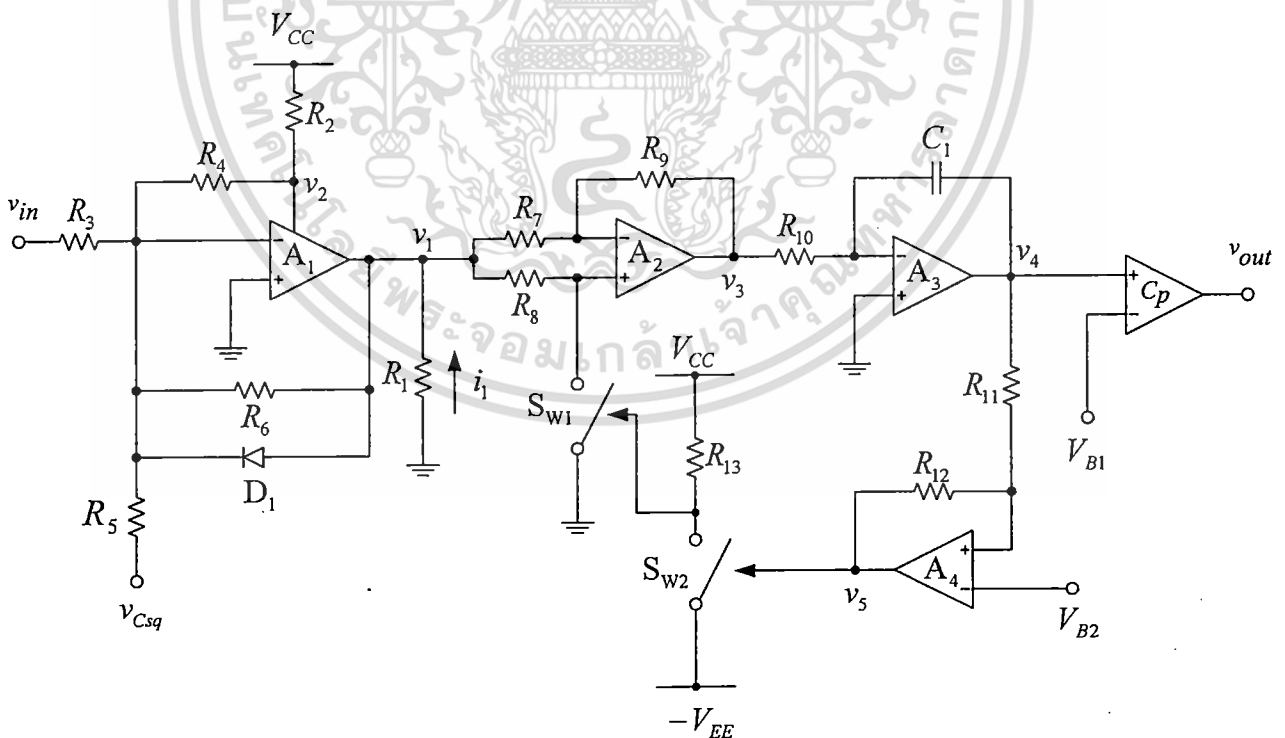
รูปที่ 4.1 แสดงวงจรแปลงค่าราก็สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ โดยที่วงจรจะ ประกอบด้วย 2 ส่วน คือ ส่วนแรกเป็นวงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัวที่ได้ นำเสนอมา ก่อนหน้านี้ และส่วนสองเป็นวงจรแปลงสัญญาณแรงดันไฟฟ้าเป็นสัญญาณความถี่ การทำงานของ วงจรสามารถอธิบายได้ดังนี้ วงจรถอดราก็สองโดยใช้ออปแอมป์หนึ่งตัวที่ประกอบด้วยออปแอมป์ A_1 ไดโอด D_1 และตัวต้านทาน R_1 ถึง R_6 จะให้แรงดันไฟฟ้า v_1 ซึ่งเป็นค่าราก็สองเท่ากับ

$$v_1 = -k_{sq} \sqrt{v_{in}} = -\sqrt{\frac{8I_{S1}R_4R_1^2}{R_2R_3}} \sqrt{v_{in}} \quad (4.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มอนูญาดให้นำไปใช้ประโยชน์ด้านการค้า

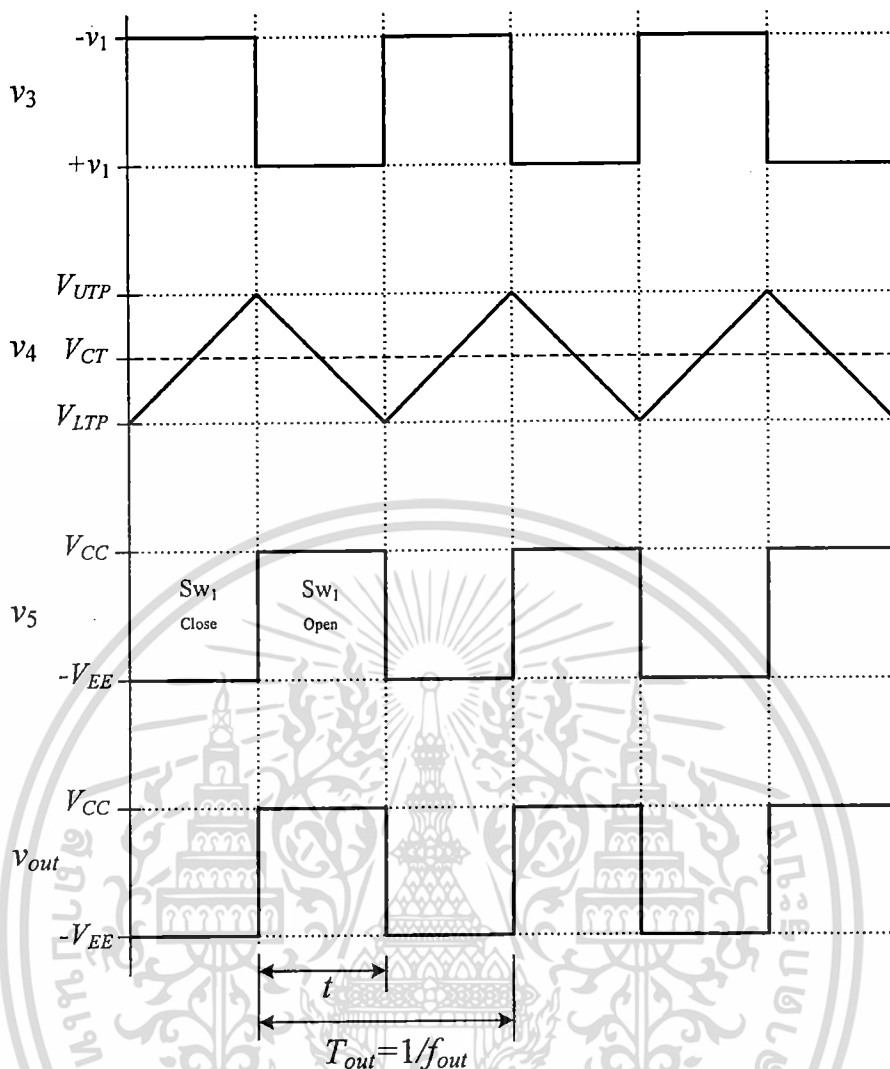
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากนั้นแรงดันไฟฟ้า v_1 จะถูกส่งผ่านเป็นสัญญาณอินพุตให้กับส่วนแปลงสัญญาณแรงดันไฟฟ้าเป็นสัญญาณความถี่ซึ่งอาศัยหลักการของวงจรถ่ายทอดสัญญาณรูปคลื่นสามเหลี่ยม (triangular-wave voltage) ที่มีโครงสร้างประกอบด้วย วงจรขยายสัญญาณมีอัตราขยายเท่ากับ ± 1 วงจรอินทิเกรตเตอร์ (integrator) วงจรสมิซต์ทริกเกอร์ (schmitt trigger) และตัวเปรียบเทียบสัญญาณ (comparator) สำหรับการทำงานของวงจรมีส่วนนี้สามารถอธิบายได้ดังนี้ เริ่มจากแรงดันไฟฟ้า v_1 จะถูกขยายด้วยวงจรถ่ายทอดสัญญาณซึ่งประกอบด้วยออปแอมป์ A_2 ตัวต้านทาน R_7 ถึง R_9 และแอนะล็อกสวิตช์ควบคุม S_{w1} โดยที่อัตราขยายสัญญาณจะมีด้วยกัน 2 ค่า คือ $+1$ เมื่อแอนะล็อกสวิตช์ควบคุม S_{w1} อยู่ในสถานะเปิด (open) และ -1 เมื่อแอนะล็อกสวิตช์ควบคุม S_{w1} อยู่ในสถานะปิด (close) ดังนั้นแรงดันไฟฟ้า v_3 ซึ่งเป็นแรงดันไฟฟ้าเอาต์พุตของวงจรถ่ายทอดสัญญาณจะมีค่าเท่ากับ $\pm v_1$ ต่อจากนั้นแรงดันไฟฟ้านี้จะถูกอินทิเกรตให้เป็นสัญญาณสามเหลี่ยม โดยวงจรมินทิเกรตเตอร์ซึ่งประกอบด้วย ออปแอมป์ A_3 ตัวต้านทาน R_{10} และตัวเก็บประจุ C_1 ผลลัพธ์ที่ได้จากเอาต์พุตของวงจรมินทิเกรตเตอร์ คือ แรงดันไฟฟ้า v_4 โดยจะมีค่าได้ขึ้นอย่างคงที่เมื่อแรงดันไฟฟ้า v_3 มีค่าเท่ากับ $+v_1$ และจะมีค่าได้ลงอย่างคงที่เมื่อแรงดันไฟฟ้า v_3 มีค่าเท่ากับ $-v_1$ สำหรับการควบคุมการทำงานของแอนะล็อกสวิตช์ควบคุม S_{w1} จะถูกควบคุมด้วยวงจรมินทิเกรตเตอร์ที่ปรับค่าจ้งหวะควบคุมด้วยแรงดันไฟฟ้า V_{B2} สุดท้ายสัญญาณเอาต์พุต v_{out} จะเป็นความถี่โดยจากการเปรียบเทียบระหว่างแรงดันไฟฟ้า v_4 กับแรงดันไฟฟ้า V_{B1} ผ่านตัวเปรียบเทียบสัญญาณ ซึ่งสามารถเขียนเป็นไดอะแกรมเวลาการทำงานดังรูปที่ 4.2



รูปที่ 4.1 วงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ [29]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 ไดอะแกรมเวลาของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ

สามารถเขียนสมการสำหรับการกำหนดแรงดันไฟฟ้าขีดระดับด้านบน (upper trigger point voltage) V_{UTP} และ แรงดันไฟฟ้าขีดระดับด้านล่าง (lower trigger point voltage) V_{LTP} ซึ่งเกิดจากการทำงานของแอนะล็อกสวิตช์ S_{W1} ได้ดังนี้

$$V_{UTP} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} - \frac{R_{11}}{R_{12}} v_{5\max}^- \quad (4.2ก)$$

$$V_{LTP} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} - \frac{R_{11}}{R_{12}} v_{5\max}^+ \quad (4.2ข)$$

โดย $v_{5\max}^+$ และ $v_{5\max}^-$ มีค่าเท่ากับ V_{CC} และ $-V_{EE}$ ตามลำดับ จากสมการที่ (4.2ก) และสมการที่ (4.2ข) สามารถหาค่าแรงดันไฟฟ้าศูนย์กลาง V_{CT} ของสัญญาณควบคุมได้เท่ากับ

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของศูนย์วิจัยและพัฒนาเทคโนโลยีสารสนเทศ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{CT} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} \quad (4.3)$$

จากสมการที่ (4.3) แรงดันไฟฟ้า V_{CT} นั้นสามารถปรับได้โดยการเปลี่ยนค่าแรงดันไฟฟ้าของ V_{B2} สำหรับระยะเวลา t ของสัญญาณรูปคลื่นสามเหลี่ยมซึ่งจะมีค่าเป็นครึ่งคาบเวลาสัญญาณควบคุม สามารถคำนวณได้จากระยะเวลาที่ใช้ในการเปลี่ยนจากระดับแรงดันไฟฟ้า V_{UTP} ไปเป็นแรงดันไฟฟ้า V_{LTP} ตามสมการต่อไปนี้

$$V_{LTP} = \frac{1}{R_{10} C_1} v_3 t + V_{UTP} \quad (4.4)$$

จากสมการที่ (4.2) จะได้

$$t = \frac{2R_{11}}{R_{12}} v_{5\max} \frac{R_{10} C_1}{v_3} \quad (4.5)$$

โดยที่ $v_{5\max} = |V_{CC}| = |-V_{EE}|$ และจากไดอะแกรมเวลาในรูปที่ 4.2 จะพบว่าคาบเวลาของสัญญาณความถี่เอาต์พุตซึ่งเป็นรูปคลื่นสี่เหลี่ยมที่เกิดจากการเปรียบเทียบสัญญาณรูปคลื่นสามเหลี่ยม v_4 กับแรงดันไฟฟ้า V_{B1} โดยใช้วงจรเปรียบเทียบแรงดัน C_p จะมีคาบเวลาเป็น 2 เท่าของค่าระยะเวลา t ดังนั้นความถี่ของสัญญาณเอาต์พุต f_{out} จะสามารถหาได้ดังนี้

$$f_{out} = \frac{1}{4R_{10} C_1} \frac{R_{12}}{R_{11}} \frac{k_{sg} \sqrt{v_{in}}}{v_{5\max}} \quad (4.6)$$

จะเห็นได้ว่าวงจรที่นำเสนอจะให้แรงดันไฟฟ้าเอาต์พุตที่เป็นความถี่ซึ่งเป็นสัดส่วนโดยตรงกับค่ารากที่สองของแรงดันไฟฟ้าอินพุต สำหรับค่าดิวตีไซเคิล (Duty Cycle) ของแรงดันไฟฟ้าเอาต์พุต v_{out} สามารถปรับได้โดยการเปลี่ยนค่าแรงดันไฟฟ้า V_{B1} ตามสมการดังนี้

$$\text{Duty cycle} = \frac{1}{2} \left\{ \frac{(V_{CT} - V_{B1})}{\left(\frac{R_{11}}{R_{12}} v_{5\max} \right)} + 1 \right\} \times 100\% \quad (4.7)$$

4.2.2 สมรรถนะของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ

สำหรับการวิเคราะห์หาสมรรถนะของวงจรที่นำเสนอ นั้น จะพิจารณาสมรรถนะของวงจรลดรากที่สองโดยใช้โอปแอมป์หนึ่งตัวเป็นหลัก ดังนั้นอาศัยการพิจารณาแบบเดียวกับบทที่ 3 จะได้ค่าต่างๆ ดังนี้

ก. การวิเคราะห์ช่วงปฏิบัติงาน

จะได้สัญญาณแรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} และเอาต์พุตสูงสุด v_{out_max} ดังสมการที่ (3.43) และ (3.44) ตามลำดับ ดังนั้นเมื่อกำหนดให้ $I_{S1} = 0.261\text{mA}$ $R_1 = 5\text{k}\Omega$ $R_2 = 2\text{k}\Omega$ $R_3 = 1\text{M}\Omega$ $R_4 = R_5 = 30\text{k}\Omega$ และ $R_6 = 150\text{k}\Omega$ ($k_{sq} \approx 0.885$) จะได้ $v_{in_max} = 8.7\text{V}$ และ $v_{out_max} = -2.61\text{V}$

ข. การวิเคราะห์ความผิดพลาดของวงจร ประกอบด้วย 3 ส่วน ดังนี้

ส่วนที่หนึ่งเป็นผลเนื่องจากการประมาณค่า $\sqrt{1+a^2}$ โดยจะหาค่าความผิดพลาด ε_p ดังสมการที่ (3.27) สำหรับที่แรงดันไฟฟ้าเอาต์พุตเท่ากับ 0.885V หรือที่กระแสไฟฟ้า $i_x = 0.177\text{mA}$ จะได้ $\varepsilon_p = 0.339\%$

ส่วนที่สองเป็นความผิดพลาดเกิดจากการผลกระทบบของการไหลของกระแสไฟฟ้า I_p เนื่องจากกระแสไฟฟ้า I_{R4} (จากเงื่อนไข $R_4 \gg R_2$) และผลกระทบบของการไหลของกระแสไฟฟ้า i_i เนื่องจากกระแสไฟฟ้า I_{R6} (จากเงื่อนไข $R_6 \gg R_1$) โดยจะหาค่าความผิดพลาด ε_{sq2} และแรงดันไฟฟ้าออฟเซต $V_{Offsetsq2}$ ได้ดังสมการที่ (3.45ข) และ (3.45ค) ตามลำดับ ดังนั้นเมื่อแทนค่าความต้านทานต่างๆ จากการกำหนดค่าก่อนหน้าจะได้ค่าความผิดพลาด $\varepsilon_{sq2} = 0$ และแรงดันไฟฟ้าออฟเซต $V_{Offsetsq2} = 81.5\text{mV}$

ส่วนที่สามนั้นเป็นผลเนื่องจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ที่มีผลกระทบต่อค่าความต้านทานของตัวต้านทานและค่ากระแสไฟฟ้าไบอัสของโอปแอมป์ ทำให้เกิดแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิ $v_{TOffsetsq2}$ ดังสมการที่ (3.46ก) ซึ่งประกอบด้วย 2 ส่วน คือ ส่วนอัตราขยายผิดพลาด ε_{TKsq2} และส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{TOffsetsq2}$ ดังสมการที่ (3.46ข) และ (3.46ค) ตามลำดับ ดังนั้นถ้ากำหนดให้ $\alpha_R = 50 \times 10^{-6}$ $\alpha_I = 1 \times 10^{-9}$ $I_{B1} = 0.81\text{mA}$ และทำการแทนค่าความต้านทานที่ได้กำหนดก่อนหน้า จะได้ค่า $\varepsilon_{TKsq2} = 2.5 \times 10^{-5} \Delta T$ และได้ค่า $\varepsilon_{TOffsetsq2} = 9.96 \times 10^{-5} \Delta T$ ดังนั้นที่อุณหภูมิแวดล้อมเท่ากับ 75°C จะได้ $\varepsilon_{TKsq2} = 1.25 \times 10^{-3}$ และ $\varepsilon_{TOffsetsq2} = 4.98\text{mV}$ ถ้ากำหนดให้ v_{out} เท่ากับ 0.885V จะได้ $v_{TOffsetsq2}$ เท่ากับ 6.13mV

ค. การวิเคราะห์ผลตอบสนองทางความถี่ องค์ประกอบที่ต้องคำนึงถึงมีด้วยกัน 2 ส่วน คือ

องค์ประกอบแรกเป็นผลตอบสนองความถี่ของวงจรต่อสัญญาณขนาดเล็ก โดยจะแยกเป็น 2 ส่วน คือ ผลตอบสนองความถี่จากแรงดันไฟฟ้า v_{in} และ v_2 ดังสมการที่ (3.47ก) และ (3.47ข)

ดังนั้นถ้ากำหนดให้แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง f_p เท่ากับ 1MHz และทำการแทนค่าความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้านทานต่างๆ จากการกำหนดก่อนหน้านี้จะได้ $f_{c_vin} = 6.67 \text{ MHz}$ และ $f_{c_v2} = 200 \text{ kHz}$ ดังนั้นความถี่คัตออฟของวงจรอตรรกที่สองโดยใช้อุปแอมป์หนึ่งตัวจะถูกจำกัดอยู่ที่ f_{c_v2}

ส่วนที่สองเป็นการพิจารณาโดยใช้อัตราสลับ ซึ่งจะได้ความถี่ที่ $\Delta v_{out} = 0.885 \text{ V}$ จะมีค่าเท่ากับ $f_s = 89.96 \text{ kHz}$ ดังนั้นเมื่อเทียบกับความถี่คัตออฟที่คำนวณได้ข้างต้นค่าความถี่ที่จำกัดการทำงานของวงจรที่ $\Delta v_{out} = 0.885 \text{ V}$ จะถูกจำกัดอยู่ที่ 89.96 kHz แทน

4.2.3 ผลการทดสอบสมรรถนะการทำงานของวงจรแปลงค่าราก็ที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ

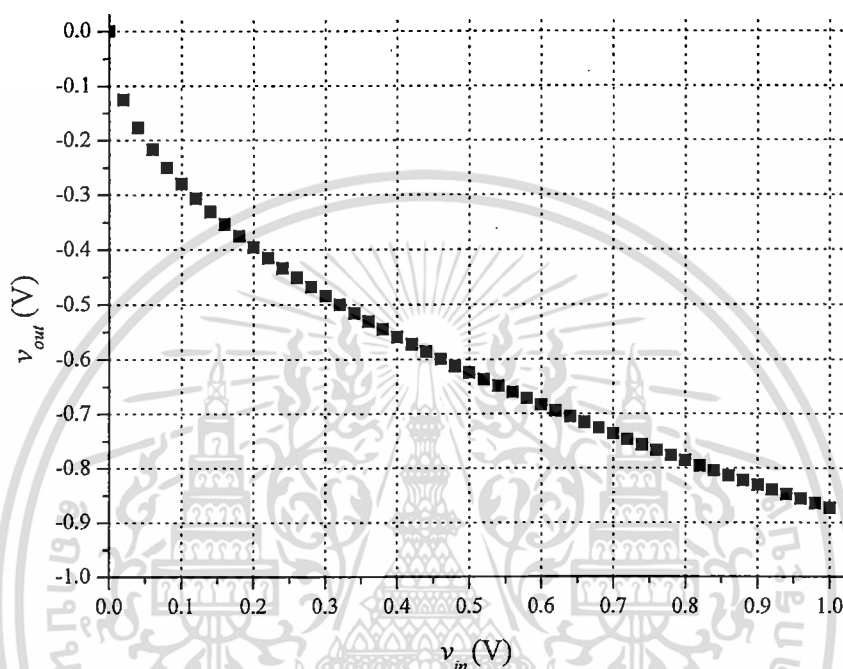
เพื่อเป็นการยืนยันความถูกต้องของการทำงานของวงจรแปลงค่าราก็ที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ นั้น จะทำการทดสอบด้วยการทดลองต่อวงจรจริงตามรูปที่ 4.1 โดยใช้อุปแอมป์ uA741 แอนะล็อกสวิตช์ CD4066 ตัวเปรียบเทียบ LM393 ตัวเก็บประจุที่มีค่าความผิดพลาด 5% และตัวต้านทานที่มีค่าความผิดพลาด 1% และกำหนดให้แหล่งจ่ายแรงดัน $V_{CC} = -V_{EE} = 12 \text{ V}$ สำหรับค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรระบุไว้ในตารางที่ 4.1

ตารางที่ 4.1 ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรแปลงค่าราก็ที่สองของแรงดันไฟฟ้าเป็นความถี่

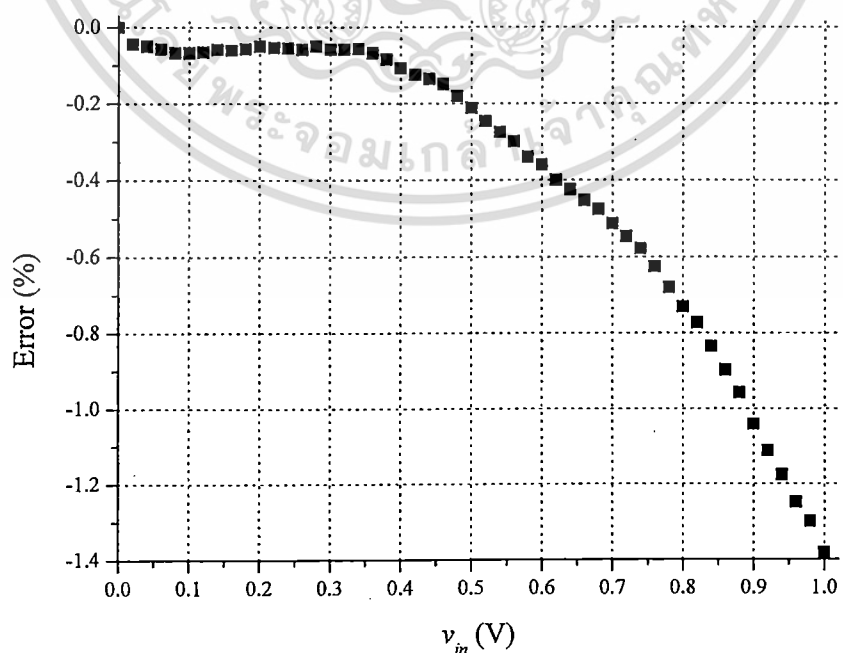
พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าไบอัส I_{B1}	0.81 mA
กระแสไฟฟ้าไบอัสของคลาสเอบี I_{S1}	0.261 mA
ตัวต้านทานชนิดคงที่ R_1	5 k Ω
ตัวต้านทานชนิดคงที่ R_2	2 k Ω
ตัวต้านทานชนิดคงที่ R_3	1 M Ω
ตัวต้านทานชนิดคงที่ R_4 และ R_5	30 k Ω
ตัวต้านทานชนิดคงที่ R_6	150 k Ω
ตัวต้านทานชนิดคงที่ R_7 , R_8 และ R_9	50 k Ω
ตัวต้านทานชนิดคงที่ R_{10}	20 k Ω
ตัวเก็บประจุชนิดคงที่ C_1	10 nF
ตัวต้านทานชนิดคงที่ R_{11}	10 k Ω
ตัวต้านทานชนิดคงที่ R_{12}	15 k Ω
ตัวต้านทานชนิดคงที่ R_{13}	5 k Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากค่าพารามิเตอร์ในตารางที่ 4.1 ทำให้ได้ค่าอัตราขยายแรงดันไฟฟ้า k_{sq} ของวงจรถอดรอกที่สองที่คำนวณได้จากสมการที่ (4.1) เท่ากับ 0.885 สำหรับกราฟแสดงคุณสมบัติการส่งผ่านสัญญาณไฟตรงของส่วนวงจรถอดรอกที่สองนั้นแสดงไว้ดังรูปที่ 4.3 ซึ่งเป็นการแสดงค่าแรงดันไฟฟ้าเอาต์พุต v_1 ซึ่งเป็นค่ารอกที่สองของแรงดันไฟฟ้าอินพุต v_{in} ที่แปรค่าตั้งแต่ 0V ถึง 1V และจากผลการทดลองนำไปหาค่าเปอร์เซ็นต์ความผิดพลาดได้ดังกราฟในรูปที่ 4.4 โดยจะได้ค่ามากที่สุดที่แรงดันไฟฟ้าอินพุต v_{in} มีค่าเท่ากับ 1V จะได้ค่าผิดพลาดประมาณ -1.38%



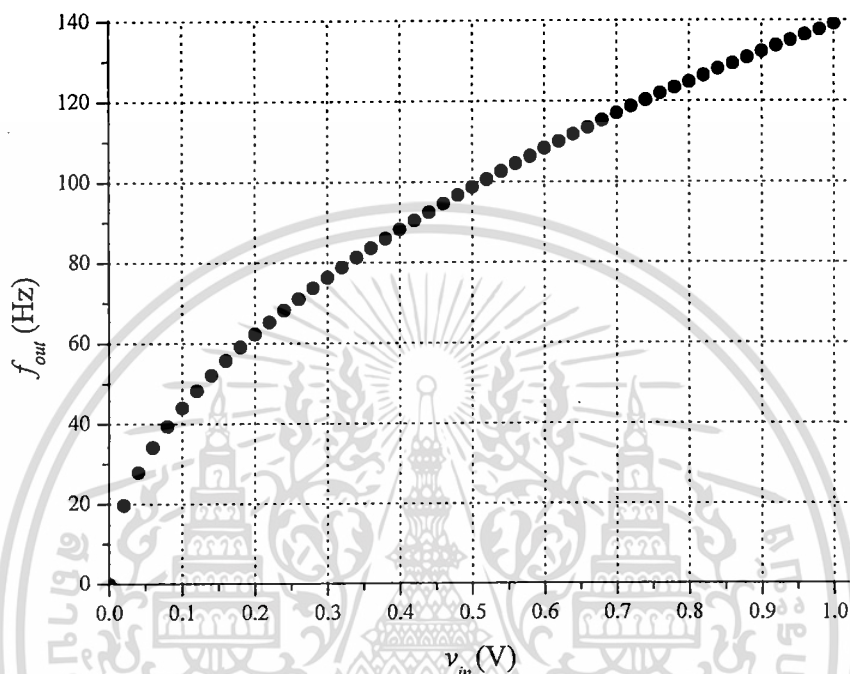
รูปที่ 4.3 คุณสมบัติของส่วนวงจรถอดรอกที่สองของวงจรแปลงค่ารอกที่สองของแรงดันไฟฟ้าเป็นความถี่



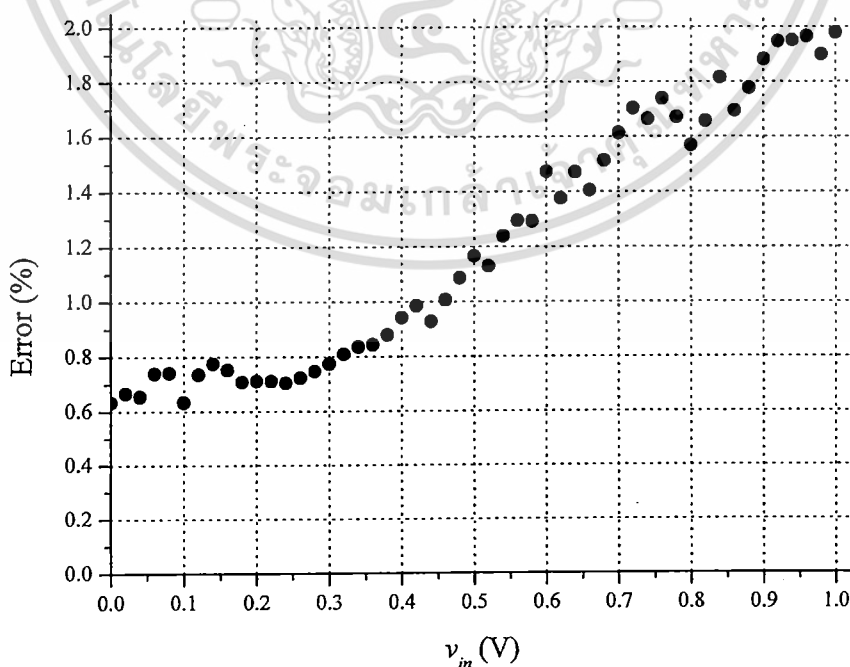
เอกสารนี้เป็นเอกสารรูปที่ 4.4 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.3 ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับรูปที่ 4.5 แสดงค่าความถี่เอาต์พุต f_{out} ที่วัดได้ที่ค่าแรงดันไฟฟ้าอินพุต v_{in} ค่าต่างๆ จากผลการวัดจะเห็นได้ว่าความถี่เอาต์พุต f_{out} ของวงจรที่นำเสนอ นั้นจะมีการเปลี่ยนแปลงตามค่าแรงดันที่ส่งของแรงดันไฟฟ้าอินพุต v_{in} โดยค่าความถี่ที่วัดได้จะมีเปอร์เซ็นต์ความผิดพลาดไปจากค่าที่คำนวณได้ตามสมการที่ (4.6) ดังกราฟในรูปที่ 4.7 โดยที่แรงดันไฟฟ้าอินพุต v_{in} มีค่าเท่ากับ 1V จะได้ค่าผิดพลาดมากที่สุดประมาณ 1.98%



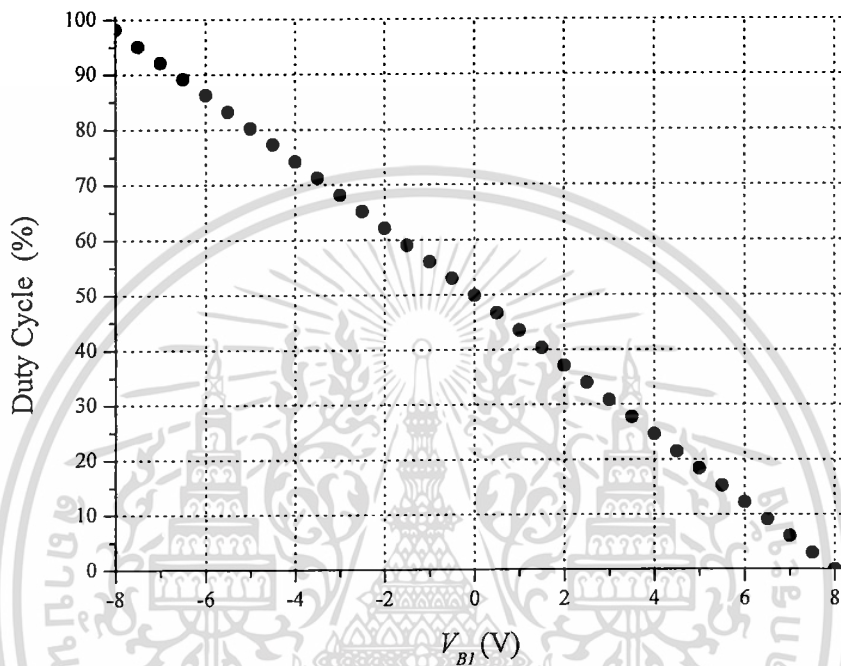
รูปที่ 4.5 กราฟของความถี่เอาต์พุต f_{out} ต่อแรงดันไฟฟ้าอินพุต v_{in}



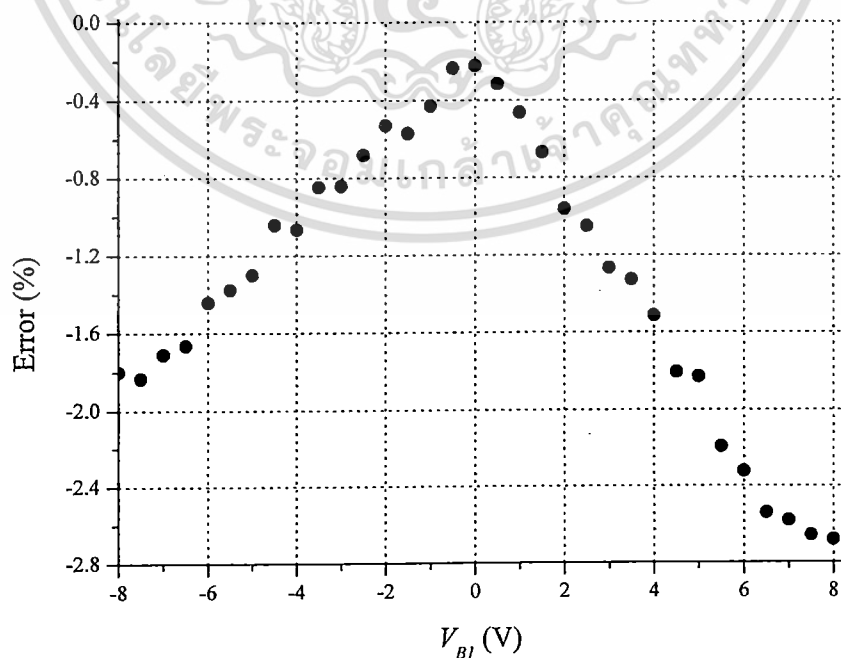
รูปที่ 4.6 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับผลการปรับค่าดิวตี้ไซเคิลของสัญญาณเอาต์พุตที่ความถี่ใดๆ ของวงจรที่ออกแบบนั้น โดยการเปลี่ยนแรงดันไฟฟ้า V_{B1} เมื่อตั้งค่าแรงดันไฟฟ้า V_{B2} เป็นศูนย์ (แรงดันไฟฟ้าศูนย์กลาง V_{CR} เท่ากับ 0) แสดงไว้ดังรูปที่ 4.7 และจากรูปแสดงเห็นได้ว่าค่าดิวตี้ไซเคิลของสัญญาณเอาต์พุตสามารถแปรเปลี่ยนได้ โดยการปรับแรงดันไฟฟ้า V_{B1} ซึ่งจะมีเปอร์เซ็นต์ความผิดพลาดเมื่อเทียบกับค่าที่คำนวณได้ดังกราฟในรูปที่ 4.8 โดยที่แรงดันไฟฟ้า V_{B1} มีค่าเท่ากับ 8 V จะได้ค่าผิดพลาดมากที่สุดเท่ากับ -2.68%



รูปที่ 4.7 กราฟของค่าดิวตี้ไซเคิลต่อแรงดันไฟฟ้า V_{B1}

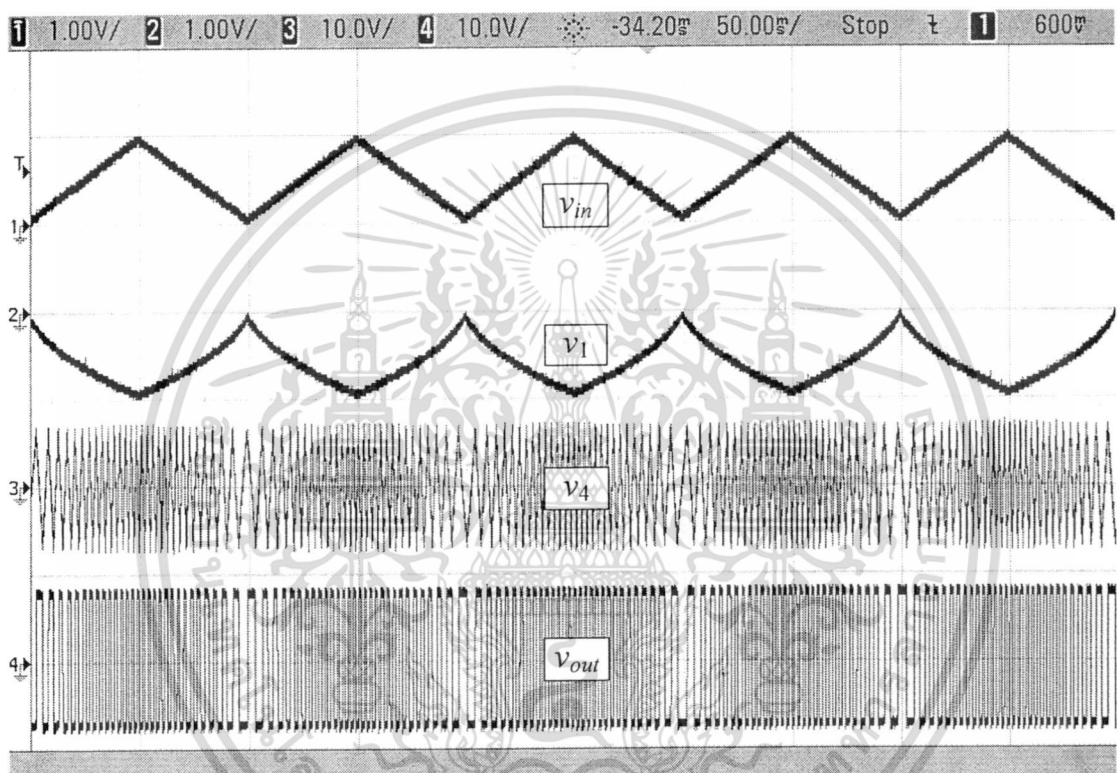


รูปที่ 4.8 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.7

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.9 แสดงผลการทดลองเมื่อป้อนแรงดันไฟฟ้าอินพุต v_{in} เป็นคลื่นรูปสามเหลี่ยมที่มีขนาดแอมพลิจูด 1V ซึ่งเป็นเส้นกราฟเส้นบนสุด เส้นกราฟที่ถัดลงมาจะเป็นค่าแรงดันไฟฟ้า v_1 ของส่วนวงจรถอดรอกที่สองซึ่งจะเป็นค่ารากที่สองของแรงดันไฟฟ้าอินพุต v_{in} สำหรับเส้นกราฟที่ถัดลงมาอีกเป็นแรงดันไฟฟ้า v_4 ซึ่งจะเป็นแรงดันไฟฟ้าคลื่นรูปสามเหลี่ยมที่ได้จากวงจรอินทิเกรต โดยมีคาบเวลาของรูปคลื่นที่เปลี่ยนตามค่าแรงดันไฟฟ้า v_1 ส่วนเส้นกราฟเส้นล่างสุดจะเป็นแรงดันไฟฟ้าเอาต์พุต v_{out} ซึ่งเป็นคลื่นรูปสี่เหลี่ยมโดยมีความถี่ของรูปคลื่นเปลี่ยนแปลงตามขนาดของค่ารากที่สองของแรงดันไฟฟ้าอินพุต v_{in}

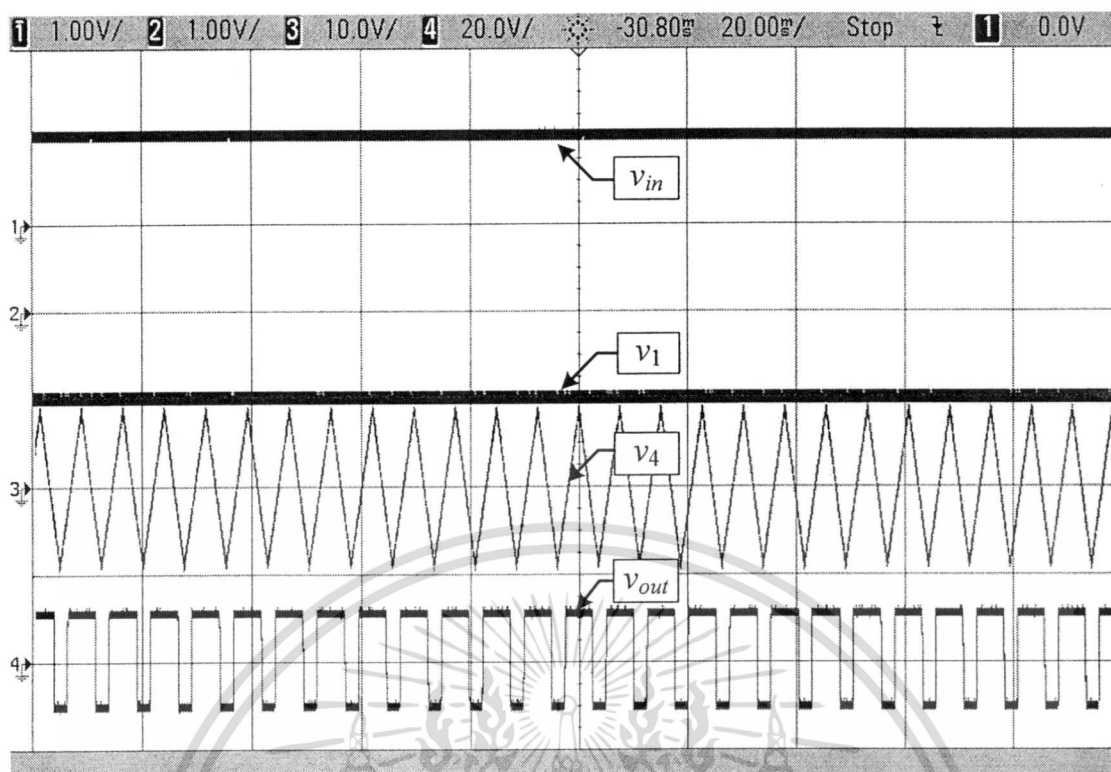


รูปที่ 4.9 ผลการทดลองของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอเมื่อป้อนแรงดันไฟฟ้าอินพุต v_{in} เป็นสัญญาณรูปคลื่นสามเหลี่ยม

และรูปที่ 4.10 แสดงผลการทดลองเมื่อป้อนแรงดันไฟฟ้าอินพุต v_{in} เป็นค่าคงที่ เท่ากับ 1V ซึ่งจะได้ค่าความถี่เอาต์พุต f_{out} เท่ากับ 139Hz

จากผลการทดสอบทั้งหมดแสดงให้เห็นว่าวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ นั้น สามารถทำงานได้อย่างถูกต้องตามหลักการทางทฤษฎีที่ได้นำเสนอ แต่วงจรยังมีข้อด้อยในเรื่องของความถี่เอาต์พุตที่มีค่าไม่สูง สามารถแก้ไขด้วยการใช้อุปกรณ์ที่มีอัตราสลับที่สูง พร้อมทั้งใช้แอมพลิฟายเออร์ที่ใช้เวลาในการเปิดปิดที่ต่ำ สำหรับเรื่องความถี่เอาต์พุตที่ผิดพลาดไปเกิดจากการคลาดเคลื่อนของค่าตัวต้านทานและตัวเก็บประจุที่ใช้ สามารถแก้ไขโดยเลือกใช้อุปกรณ์ทั้งสองที่มีค่าใกล้เคียงกับค่าที่คำนวณมากที่สุด สุดท้ายเรื่องค่าความผิดพลาดของดิวิตีไซเคิลจะขึ้นอยู่กับ การเลือกไอซีตัวเปรียบเทียบสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ผลการทดลองของวงจรแปลงค่ารากที่สองของแรงดันไฟฟ้าเป็นความถี่ที่นำเสนอ
เมื่อป้อนแรงดันไฟฟ้าอินพุตคงที่ $v_m = 1V$

4.3 วงจรหาค่าสัมบูรณ์โดยใช้ออปแอมป์ที่นำเสนอ [25]

แนวคิดในการออกแบบวงจรหาค่าสัมบูรณ์ของสัญญาณแรงดันไฟฟ้าอินพุต $|v_m|$ ที่นำเสนอ นั้น จะใช้วิธีการยกกำลังสองสัญญาณแรงดันไฟฟ้าอินพุต v_m^2 ก่อนแล้วนำค่าที่ได้นำมาถอดรากที่สอง $\sqrt{v_m^2}$ ซึ่งจะได้เป็นค่าสัมบูรณ์ตามที่ต้องการ ในการสร้างวงจรรยกกำลังสองจะใช้หลักการเดียวกับการสร้างวงจรถอดรากที่สองที่นำเสนอก่อนหน้านี้ โดยจะอาศัยค่ากำลังสองแฝงที่ปรากฏอยู่ในไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ซึ่งจะได้แรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปยกกำลังสองของแรงดันไฟฟ้าอินพุตแต่มีค่าอยู่ทางซีกลบ ดังนั้นจึงต้องมีการดัดแปลงวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัวที่ได้นำเสนอไว้ก่อนหน้านี้ให้สามารถรับแรงดันไฟฟ้าอินพุตที่มีค่าเป็นลบได้ ซึ่งอธิบายการทำงานของวงจรที่นำเสนอได้ดังนี้

4.3.1 การทำงานของวงจรหาค่าสัมบูรณ์โดยใช้ออปแอมป์ที่นำเสนอ

วงจรหาค่าสัมบูรณ์โดยใช้ออปแอมป์ที่ได้นำเสนอนั้น จะประกอบด้วยส่วนสำคัญ 2 ส่วน คือ ส่วนแรกเป็นส่วนยกกำลังสอง และส่วนสองเป็นส่วนถอดรากที่สอง ซึ่งแต่ละส่วนมีการทำงานดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก. วงจรส่วนยกกำลังสอง

รูปที่ 4.11 แสดงวงจรส่วนยกกำลังสอง (squarer) ซึ่งมีการทำงานดังนี้ ออปแอมป์ A_1 และตัวต้านทาน R_1 ทำหน้าที่เป็นวงจรแปลงแรงดันไฟฟ้าอินพุต v_{in} เป็นกระแสไฟฟ้าเอาต์พุต i_1 ซึ่งมีค่าเท่ากับ $\frac{v_{in}}{R_1}$ โดยมีตัวต้านทาน R_2 ทำหน้าที่ที่ตรวจวัดการเปลี่ยนแปลงของกระแสไฟเลี้ยง ทำให้เกิดแรงดันไฟฟ้า v_x ซึ่งเป็นแรงดันไฟฟ้าที่เปลี่ยนแปลงตามกระแสไฟเลี้ยงเท่ากับ

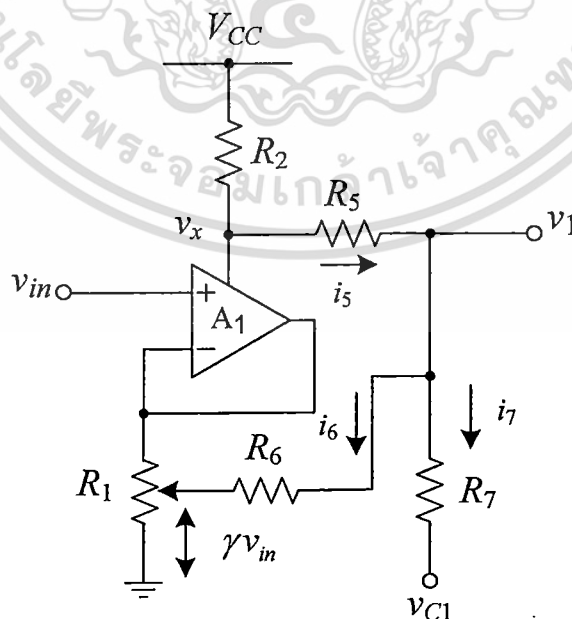
$$v_x = \{V_{CC} - (I_{B1} + I_{S1})R_2\} - \frac{R_2}{8I_{S1}R_1^2} v_{in}^2 - \frac{R_2}{2R_1} v_{in} \quad (4.8)$$

จากสมการที่ (4.8) สำหรับพจน์ $\{V_{CC} - (I_{B1} + I_{S1})R_2\}$ และ $\frac{R_2}{2R_1} v_{in}$ เป็นพจน์ออฟเซตจะถูกกำจัดออกไปเพื่อให้เหลือพจน์กำลังสองเพียงอย่างเดียว ด้วยการนำแรงดันไฟฟ้า v_{C1} และแรงดันไฟฟ้า γv_{in} มาหักล้าง และเพื่อความถูกต้องในการออกแบบต้องกำหนดให้ $R_5 \gg R_2$ และ $R_6 \gg R_1$ ดังนั้นเมื่อวิเคราะห์กระแสไฟฟ้าที่โหนดแรงดันไฟฟ้า v_1 จะได้

$$i_5 = i_6 + i_7 \quad (4.9)$$

ทำการแทนค่ากระแสไฟฟ้า $i_5 = \frac{v_x - v_1}{R_5}$, $i_6 = \frac{v_1 - \gamma v_{in}}{R_6}$ และ $i_7 = \frac{v_1 - v_{C1}}{R_7}$ ลงในสมการที่ (4.9) พร้อมทั้งจัดรูปใหม่จะได้

$$\left(\frac{1}{R_5} + \frac{1}{R_6} + \frac{1}{R_7} \right) v_1 = \frac{v_x}{R_5} + \frac{\gamma v_{in}}{R_6} + \frac{v_{C1}}{R_7} \quad (4.10)$$



รูปที่ 4.11 ส่วนยกกำลังสองของวงจรหาค่าสมบูรณโดยใช้ออปแอมป์ที่นำเสนอก่อนหน้านี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการแทนค่าแรงดันไฟฟ้า v_x จากสมการที่ (4.8) ลงในสมการที่ (4.10) พร้อมทั้งจัดรูปใหม่จะได้แรงดันไฟฟ้า v_1 เท่ากับ

$$v_1 = \frac{R_6 R_7}{K_1} \{V_{CC} - (I_{B1} + I_{S1}) R_2\} - \frac{R_2 R_6 R_7}{8 I_{S1} R_1^2 K_1} v_{in}^2 + \frac{R_7}{K_1} \left(\gamma R_5 - \frac{R_2 R_6}{2 R_1} \right) v_{in} + \frac{R_5 R_6}{K_1} v_{C1} \quad (4.11)$$

เมื่อ $K_1 = R_5 R_6 + R_5 R_7 + R_6 R_7$ และสัมประสิทธิ์การลดทอน $0 < \gamma \leq 1$ จากสมการที่ (4.11) พจน์แรกทางด้านขวามือของสมการเป็นแรงดันไฟฟ้าออฟเซตซึ่งสามารถกำจัดออกไปได้ โดยกำหนดให้แรงดันไฟฟ้า v_{C1} มีค่าเท่ากับ

$$v_{C1} = -\frac{R_7}{R_5} \{V_{CC} - (I_{B1} + I_{S1}) R_2\} \quad (4.12)$$

และถ้ากำหนดให้ $\frac{R_2 R_6}{2 R_1} = \gamma R_5$ สุดท้ายจะแรงดันไฟฟ้า v_1 เท่ากับ

$$v_1 = -\frac{R_2 R_6 R_7}{8 I_{S1} R_1^2 K_1} v_{in}^2 \quad (4.13)$$

จากสมการที่ (4.13) แสดงให้เห็นว่าวงจรส่วนยกกำลังสองจะให้แรงดันไฟฟ้า v_1 อยู่ในรูปกำลังสองของแรงดันไฟฟ้า v_{in} แต่มีเฟสตรงกันข้ามหรือมีค่าเป็นซีกลบ โดยเมื่อพิจารณาที่อัตราขยายของวงจรมันจะมีค่าน้อยกว่าหนึ่งเสมอ ซึ่งเป็นผลเนื่องมาจากการใช้ค่าความต้านทานที่ต้องอยู่ภายในกำหนดเงื่อนไขที่กำหนด ทำให้ไม่เหมาะสมกับการใช้เป็นวงจรแยกเดี่ยว ๆ และจุดที่สำคัญอีกจุดหนึ่งในการนำค่าแรงดันไฟฟ้า v_1 ไปถอดรอกที่สองนั้น วงจรถอดรอกที่สองที่นำมารับค่าต่อต้องมีความต้านทานขาเข้าที่สูงด้วย เพื่อไม่เกิดการไหลของกระแสไฟฟ้าที่ไปรบกวนการวิเคราะห์กระแสไฟฟ้าที่โหนด v_1 ด้วย

ข. วงจรส่วนถอดรอกที่สอง

รูปที่ 4.12 แสดงส่วนถอดรอกที่สอง (square-rooting) ซึ่งเป็นวงจรที่มีการดัดแปลงวงจรถอดรอกที่สองโดยใช้โอปอแอมป์หนึ่งตัวที่นำเสนอก่อนหน้านี้ โดยทำการป้อนแรงดันไฟฟ้าอินพุตเข้าที่ขาไม่กลับเฟสของโอปอแอมป์แทนเพื่อให้วงจรมีความต้านทานขาเข้าที่สูง สำหรับแรงดันไฟฟ้า v_y เขียนเป็นความสัมพันธ์ได้เท่ากับ

$$v_y = \{V_{CC} - (I_{B2} + I_{S2}) R_4\} - \frac{R_4}{8 I_{S2} R_3^2} v_{out}^2 - \frac{R_4}{2 R_3} v_{out} \quad (4.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อความถูกต้องในการออกแบบต้องกำหนดให้ $R_8 \gg R_4$ และ $R_{10} \gg R_3$ ดังนั้นเมื่อวิเคราะห์กระแสไฟฟ้าที่ขากลับเฟสของออปแอมป์ A_2 หรือโหนดแรงดันไฟฟ้า v_2 จะได้

$$i_8 = i_9 + i_{10} \quad (4.15)$$

ทำการแทนค่ากระแสไฟฟ้า $i_8 = \frac{v_y - v_2}{R_8}$ $i_9 = \frac{v_2 - v_{C2}}{R_9}$ และ $i_{10} = \frac{v_2 - v_{out}}{R_{10}}$ ลงในสมการที่ (4.15)

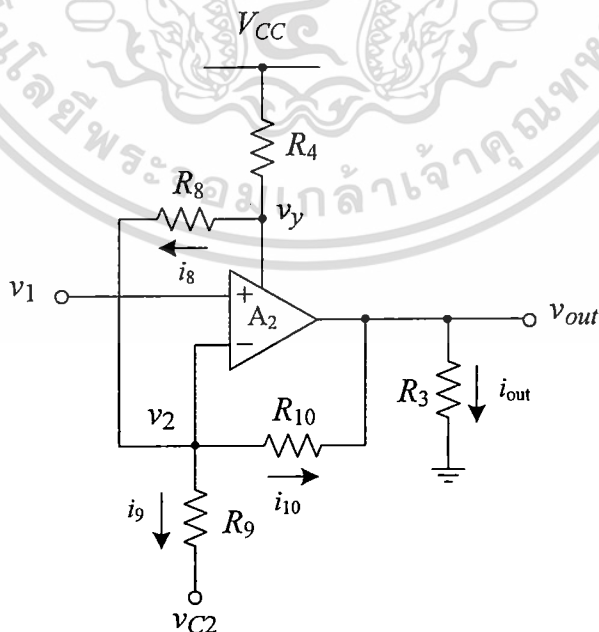
พร้อมทั้งจัดรูปใหม่จะได้

$$\frac{v_{out}}{R_{10}} = \left(\frac{1}{R_8} + \frac{1}{R_9} + \frac{1}{R_{10}} \right) v_2 - \frac{v_y}{R_8} - \frac{v_{C2}}{R_9} \quad (4.16)$$

เนื่องจากคุณสมบัติสำคัญของออปแอมป์ที่แรงดันไฟฟ้าที่ขาอินพุตทั้งสองมีค่าเท่ากัน จึงทำให้แรงดันไฟฟ้า v_2 มีค่าเท่ากับแรงดันไฟฟ้า v_1 ด้วย ดังนั้นสามารถจัดรูปสมการที่ (4.16) ใหม่ได้เท่ากับ

$$v_{out} = \frac{K_2}{R_8 R_9} v_1 - \frac{R_{10}}{R_8} v_y - \frac{R_{10}}{R_9} v_{C2} \quad (4.17)$$

เมื่อ $K_2 = R_8 R_9 + R_8 R_{10} + R_9 R_{10}$ จากนั้นทำการแทนค่าแรงดันไฟฟ้า v_y จากสมการที่ (4.14) ลงในสมการที่ (4.17) ทำให้เขียนความสัมพันธ์ของแรงดันไฟฟ้าเอาต์พุต v_{out} ได้เท่ากับ



รูปที่ 4.12 ส่วนถอดรอกที่สองของวงจรหาค่าสัมบูรณ์ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$-\frac{R_4 R_{10}}{8 I_{S2} R_3^2 R_8} v_{out}^2 + \left(1 - \frac{R_4 R_{10}}{2 R_3 R_8}\right) v_{out} = \frac{K_2}{R_8 R_9} v_1 + v_{offsq} \quad (4.18ก)$$

$$\text{โดยที่แรงดันไฟฟ้าออฟเซต} \quad v_{offsq} = -\frac{R_{10}}{R_8} \{V_{CC} - (I_{B2} + I_{S2}) R_4\} - \frac{R_{10}}{R_9} v_{C2} \quad (4.18ข)$$

สำหรับแรงดันไฟฟ้าออฟเซต v_{offab} สามารถจำกัดด้วยแรงดันไฟฟ้า v_{C2} เท่ากับ

$$v_{C2} = -\frac{R_9}{R_8} \{V_{CC} - (I_{B2} + I_{S2}) R_4\} \quad (4.19)$$

และถ้ากำหนดเงื่อนไข $\frac{R_4 R_{10}}{2 R_3 R_8} = 1$ สามารถเขียนแรงดันไฟฟ้าเอาต์พุต v_{out} ได้เท่ากับ

$$v_{out} = \sqrt{\frac{8 I_{S2} R_3^2 K_2}{R_4 R_9 R_{10}}} \sqrt{v_1} \quad \text{เมื่อ} \quad v_1 \leq 0 \quad (4.20)$$

จากสมการที่ (4.20) แสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัวที่ดัดแปลงจะเป็นค่ารากที่สองของแรงดันไฟฟ้า v_1 แต่จากสมการจะเห็นว่าวงจรจะทำงานได้ถูกต้องก็ต่อเมื่อแรงดันไฟฟ้า v_1 ต้องมีค่าเป็นซิกลบเท่านั้น โดยแรงดันไฟฟ้าเอาต์พุต v_{out} จะมีเฟสตรงกันเนื่องจากวงจรทำหน้าที่เสมือนเป็นวงจรขยายแบบเฟสตรงกันด้วย ดังนั้นแรงดันไฟฟ้าเอาต์พุต v_{out} มีค่าเป็นซิกลบด้วย แต่วงจรมีข้อด้วยในเรื่องอัตราขยายมากกว่าหนึ่งเสมอเนื่องจากใช้ค่าความต้านทานต้องอยู่ในเงื่อนไขที่กำหนด และการปรับเปลี่ยนอัตราขยายต้องใช้ตัวต้านทาน R_9 เท่านั้นจึงจะไม่กระทบกับเงื่อนไขที่กำหนด ซึ่งการปรับจะไม่เป็นเชิงเส้นเนื่องจากมีค่าความต้านทาน R_9 ในตัวแปร K_B ด้วย ดังนั้นจึงไม่เหมาะกับการใช้งานเป็นวงจรเดี่ยว ๆ เหมือนกับวงจรถอดรากที่สองโดยใช้ออปแอมป์หนึ่งตัวที่เป็นต้นแบบ

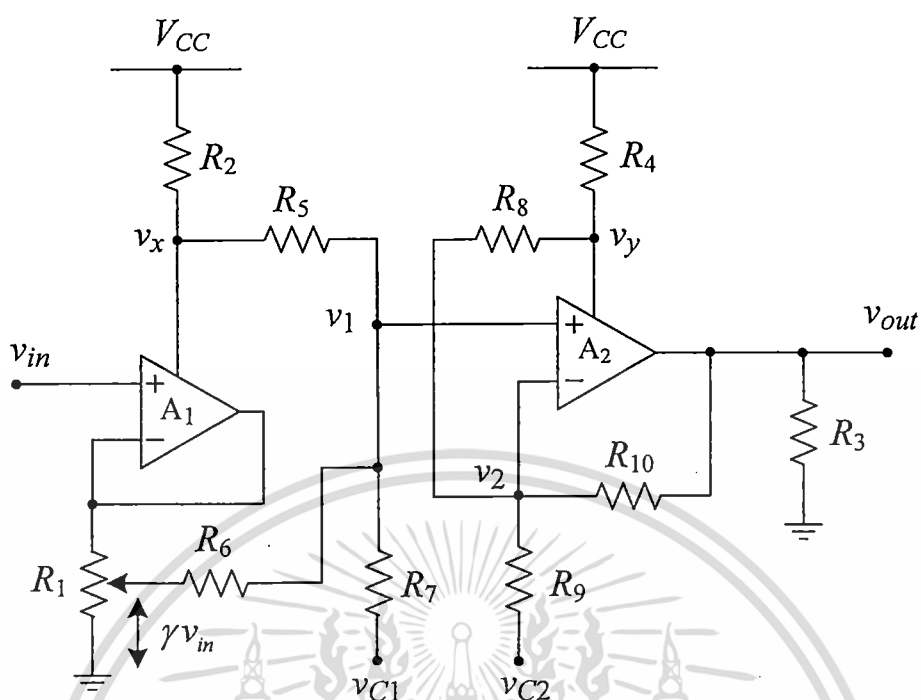
นำส่วนย่อยทั้งสองมาสร้างเป็นวงจรถอดค่าสัมบูรณ์ที่นำเสนอได้ดังรูปที่ 4.13 โดยการเชื่อมต่อจุดแรงดันไฟฟ้า v_1 ทั้งสองเข้าหากัน สามารถหาแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรได้เท่ากับ

$$v_{out} = -k_{ab} \sqrt{v_{in}^2} = -k_{ab} |v_{in}| \quad (4.21ก)$$

$$\text{โดยที่อัตราขยาย} \quad k_{ab} = \sqrt{\frac{I_{S2} K_2 R_2 R_3^2 R_6 R_7}{I_{S1} K_1 R_1^2 R_4 R_9 R_{10}}} \quad (4.21ข)$$

จากสมการที่ (4.21ก) แสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรถอดค่าสัมบูรณ์ที่ได้นำเสนอนั้นให้ค่าสัมบูรณ์ของแรงดันไฟฟ้าอินพุต $|v_{in}|$ โดยมีอัตราขยายเป็น k_{ab} แต่มีเฟสตรงกันข้าม

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 วงจรหาค่าสัมบูรณ์โดยใช้โอปแอมป์ที่ได้นำเสนอ [25]

4.3.2 สมรรถนะของวงจรหาค่าสัมบูรณ์โดยใช้โอปแอมป์ที่นำเสนอ

ก. การวิเคราะห์ช่วงปฏิบัติการ

สำหรับสัญญาณแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} ที่สามารถจ่ายได้นั้นจะขึ้นอยู่กับความถูกต้องของเงื่อนไขการประมาณค่าแรงดันไฟฟ้า v_x สำหรับโอปแอมป์ A_1 และแรงดันไฟฟ้า v_y สำหรับโอปแอมป์ A_2 ดังสมการที่ (4.8) และ (4.14) ตามลำดับ โดยมีเงื่อนไขที่ $i_{R1} = 2I_{S1}$ และ $i_{R3} = 2I_{S2}$ ดังนั้นสามารถเขียนแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} ของแต่ละโอปแอมป์ได้เท่ากับ

$$|v_{out_max_A1}| = |-2I_{S1}R_1| \quad (4.22ก)$$

$$|v_{out_max_A2}| = |-2I_{S2}R_3| \quad (4.22ข)$$

จากสมการที่ (4.22) ถ้ากำหนดให้ $I_{S1} = 0.261\text{mA}$ $I_{S2} = 0.267\text{mA}$ $R_1 = 10\text{k}\Omega$ และ $R_3 = 10\text{k}\Omega$ จะได้ $|v_{out_max_A1}| = 5.22\text{V}$ และ $|v_{out_max_A2}| = 5.34\text{V}$ ดังนั้นแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} ของวงจรที่นำเสนอจะมีค่าเท่ากับขนาดที่น้อยกว่าคือ $v_{out_max_A1}$ หรือเท่ากับ -5.22V สามารถเพิ่มขนาดนี้ให้มากขึ้นด้วยการเพิ่มค่าความต้านทาน R_1 และ R_3 ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณแรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} ที่สามารถรับได้นั้นจะหาได้จากค่าแรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} ที่หาได้ก่อนหน้า ซึ่งมิตัวกัน 2 ค่าดังนี้

$$v_{in_max_A1} = \frac{2I_{S1}R_1}{k_{ab}} = \sqrt{\frac{4I_{S1}^3 K_1 R_1^4 R_4 R_9 R_{10}}{I_{S2} K_2 R_2 R_3^2 R_6 R_7}} \quad (4.23ก)$$

$$|v_{in_max_A2}| = \left| \frac{-2I_{S2}R_3}{k_{ab}} \right| = \left| -\sqrt{\frac{4I_{S1}I_{S2}K_1R_1^2R_4R_9R_{10}}{K_2R_2R_6R_7}} \right| \quad (4.23ข)$$

จากค่าที่กำหนดด้านบนและกำหนดเพิ่มเติมให้ $R_2 = 2\text{k}\Omega$ $R_4 = 2\text{k}\Omega$ $R_5 = 40\text{k}\Omega$ $R_6 = 100\text{k}\Omega$ $R_8 = 20\text{k}\Omega$ $R_{10} = 200\text{k}\Omega$ และสำหรับค่าความต้านทาน R_7 และ R_9 จะถูกกำหนดตามอัตราขยาย k_{ab} ซึ่งมีค่าตามตารางที่ 4.2 เมื่อทำการแทนค่าจะได้ขนาด $v_{in_max_A1}$ และ $|v_{in_max_A2}|$ ตามตารางที่ 4.2 ดังนั้นค่าที่เป็นตัวกำหนดค่าแรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} ที่วงจรรับได้คือขนาดที่น้อยกว่าหรือเท่ากับ $v_{in_max_A1}$ ซึ่งสามารถเพิ่มค่านี้ได้โดยการเพิ่มขนาดค่าความต้านทาน R_7 และ R_9 ให้มากขึ้น

ตารางที่ 4.2 ค่าแรงดันไฟฟ้าอินพุตสูงสุดที่คำนวณได้ทางทฤษฎีของวงจรถ้าค่าสัมบูรณ์

อัตราขยาย k_{ab}	ค่าความต้านทาน R_7	ค่าความต้านทาน R_9	ขนาด $v_{in_max_A1}$	ขนาด $ v_{in_max_A2} $
0.5	10.2 k Ω	100 k Ω	10.44 V	10.68 V
1.0	500 k Ω	50 k Ω	5.12 V	5.24 V
1.5	500 k Ω	9.2 k Ω	3.47 V	3.55 V

ข. การวิเคราะห์ความผิดพลาดของวงจร ประกอบด้วย 3 ส่วน ดังนี้

ส่วนที่หนึ่งเป็นความผิดพลาดเนื่องจากการประมาณค่า $\sqrt{1+a^2}$ ของอนุกรมกำลังของเทย์เลอร์ซึ่งได้กล่าวไว้ในภาคผนวก ค. สำหรับวงจรที่นำเสนอ นั้นมีการประมาณค่าทั้งสองออปแอมป์ ดังนั้นจึงนิยามค่าความผิดพลาดเนื่องจากการประมาณค่าที่เกี่ยวข้องกับออปแอมป์ A_1 เท่ากับ ε_{P_A1} และค่าความผิดพลาดเนื่องจากการประมาณค่าที่เกี่ยวข้องกับออปแอมป์ A_2 เท่ากับ ε_{P_A2} ซึ่งมีการวิเคราะห์เหมือนกับที่กล่าวไว้ในบทที่ 3

ส่วนที่สองเกิดจากการกำหนดเงื่อนไขของค่าตัวต้านทาน $R_5 \gg R_2$ $R_6 \gg R_1$ $R_8 \gg R_4$ และ $R_{10} \gg R_3$ เพื่อไม่คิดผลกระทบของการไหลของกระแสไฟฟ้าแต่ในทางปฏิบัติต้องนำมาคิดด้วย ซึ่งได้ทำการวิเคราะห์ค่าความผิดพลาดนี้ไว้ในภาคผนวก ญ. ดังสมการ

$$v_{out} = (1 + \varepsilon_{ab})k_{ab}|v_{in}| + v_{Offsetab} \quad (4.24ก)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ
$$\varepsilon_{ab} = \frac{\gamma R_1 R_{10} - 2R_3 R_6}{R_6 (R_{10} + 2R_3)} \quad (4.24ข)$$

และ
$$V_{Offsetab} = \frac{2(R_3 R_4 + 2R_3 R_8 - R_4 R_{10}) R_3}{R_4 R_{10}} I_{S2} \quad (4.24ค)$$

จากสมการที่ (4.24ข) เมื่อแทนค่าความต้านทานต่างๆ จากการกำหนดค่าก่อนหน้าี้จะได้ค่า $\varepsilon_{ab} = 0.0682$ หรือ 6.82% สำหรับทั้งสามอัตราขยายโดยสามารถลดค่าลงด้วยการใช้ตัวต้านทาน R_6 กับ R_{10} ให้มีค่ามากๆ และจากสมการที่ (4.24ค) เมื่อทำการแทนค่าต่างๆ จะได้ค่าความผิดพลาดที่ทำให้เกิดแรงดันไฟฟ้าออฟเซตสำหรับทั้งสามอัตราขยายได้ $V_{Offsetab} = 267\text{mV}$ เช่นเดียวกันสามารถลดค่าลงด้วยการใช้ค่าความต้านทาน R_{10} ให้มีค่ามากๆ และค่าความผิดพลาดนี้จะถูกกำจัดโดยการปรับค่า v_{C1} และ v_{C2} ได้

ส่วนที่สามนั้นเป็นผลเนื่องจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ที่มีผลกระทบต่อค่าความต้านทานของตัวต้านทานและค่ากระแสไฟฟ้าไบอัสของออปแอมป์ ทำให้เกิดแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิ $v_{TOffsetab}$ ดังสมการที่ (4.25ก) ซึ่งประกอบด้วย 2 ส่วน (ภาคผนวก ด.) คือ ส่วนอัตราขยายผิดพลาด ε_{TKab} และส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{TOffsetab}$ แต่จากการวิเคราะห์ $\varepsilon_{TKab} = 0$ ดังนั้น $v_{TOffsetab} = \varepsilon_{TOffsetab}$ ซึ่งมีค่าตามสมการที่ (4.25ข)

$$v_{TOffsetab} = v_{out} \times \varepsilon_{TKab} + \varepsilon_{TOffsetab} \quad (4.25ก)$$

$$\varepsilon_{TOffsetab} = (\alpha_R + \alpha_I) \left\{ \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) + \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_{10}} (I_{B1} + I_{S1}) + \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} \right\} \Delta T \quad (4.25ข)$$

จากสมการที่ (4.25) เมื่อทำการแทนค่าต่าง ๆ จากข้างต้น และกำหนดให้ $\alpha_R = 50 \times 10^{-6}$ $\alpha_I = 1 \times 10^{-9}$ $I_{B1} = 0.81\text{mA}$ และ $I_{B2} = 0.823\text{mA}$ ทำให้ได้ค่า $\varepsilon_{TOffsetab}$ ที่ $k_{ab} = 0.5$ เท่ากับ $6.76 \times 10^{-4} \Delta T$ ที่ $k_{ab} = 1.0$ เท่ากับ $5.44 \times 10^{-4} \Delta T$ และที่ $k_{ab} = 1.5$ เท่ากับ $1.59 \times 10^{-4} \Delta T$ ดังนั้นที่อุณหภูมิเท่ากับ 75°C จะได้ค่า $\varepsilon_{TOffsetab} = 33.79\text{mV}, 27.19\text{mV}, 7.96\text{mV}$ สำหรับ $k_{ab} = 0.5, 1.0, 1.5$ ตามลำดับ โดยสามารถลดค่าความผิดพลาดนี้ด้วยการใช้ค่าความต้านทาน R_8 และ R_{10} ที่มีค่ามากๆ

ค. การวิเคราะห์ผลตอบสนองทางความถี่ องค์ประกอบที่ต้องคำนึงถึงมีด้วยกัน 2 ส่วน คือ ส่วนที่หนึ่งเป็นผลตอบสนองทางความถี่ของสัญญาณขนาดเล็ก โดยการวิเคราะห์จะเหมือนกับวิเคราะห์วงจรถอดรากที่สองในบทที่ 3 ซึ่งวงจรมีแนวโน้มแยกการหาความถี่คัตออฟ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น 2 ส่วนด้วยกัน คือ ส่วนแรกเป็นของออปแอมป์ A_1 ซึ่งต่อเป็นวงจรที่มีอัตราขยายเท่ากับหนึ่ง ดังนั้นความถี่คัตออฟจึงมีค่าเท่ากับแบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง ส่วนที่สองเป็นของออปแอมป์ A_2 ซึ่งต่ออยู่ในรูปของวงจรขยายความแตกต่างซึ่งการหาความถี่คัตออฟจะแยกเป็น 3 ส่วน คือ ผลตอบสนองความถี่จากแรงดันไฟฟ้า v_x , v_{in} และ v_y โดยเขียนเป็นสมการได้ดังนี้

$$f_{c_{-vx}} = \frac{f_P}{\left(\frac{K_2 R_6 R_7}{K_1 R_8 R_9} \right)} \quad (4.26ก)$$

$$f_{c_{-v_{in}}} = \frac{f_P}{\left(\frac{K_2 R_5 R_7}{K_1 R_8 R_9} \right)} \quad (4.26ข)$$

$$f_{c_{-vy}} = \frac{f_P}{\left(\frac{R_{10}}{R_8} \right)} \quad (4.26ค)$$

ถ้ากำหนดให้แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง f_P เท่ากับ 1MHz และทำการแทนค่าความต้านทานต่างๆ จากการกำหนดก่อนหน้านี้จะได้ $f_{c_{-vx}}$, $f_{c_{-v_{in}}}$ และ $f_{c_{-vy}}$ ตามตารางที่ 4.3

ตารางที่ 4.3 ค่าความถี่คัตออฟที่คำนวณได้ทางทฤษฎีของวงจรถ่ายค่าสัมบูรณ์

อัตราขยาย k_{ab}	$f_{c_{-vx}}$	$f_{c_{-v_{in}}}$	$f_{c_{-vy}}$
0.5	409.35 kHz	1.02 MHz	100 kHz
1.0	98.67 kHz	246.67 kHz	100 kHz
1.5	45.21 kHz	113.01 kHz	100 kHz

จากตารางความถี่คัตออฟของวงจรถ่ายค่าสัมบูรณ์ที่นำเสนอสำหรับที่ $k_{ab} = 0.5$ จะถูกจำกัดอยู่ที่ $f_{c_{-vy}}$ ส่วนที่เหลือจะถูกจำกัดอยู่ที่ $f_{c_{-vx}}$ ซึ่งเปลี่ยนแปลงตามอัตราขยายที่ใช้ด้วย

ส่วนที่สองเป็นการพิจารณาในเรื่องของความถูกต้องในการให้สัญญาณแรงดันไฟฟ้าเอาต์พุตโดยใช้อัตราสลับ ซึ่งจะใช้การวิเคราะห์เหมือนวงจรออดรอกที่สองในบทที่ 3 ดังนั้นเมื่อกำหนดให้ขนาดแอมพลิจูดของแรงดันไฟฟ้าเอาต์พุตเท่ากับ $V_m = 1V$ จะได้ $f_s = 79.62 \text{ kHz}$ ที่ $V_m = 2V$ จะได้ $f_s = 39.81 \text{ kHz}$ และที่ $V_m = 3V$ จะได้ $f_s = 26.54 \text{ kHz}$ ซึ่งจะถือว่าความถี่ทั้งสามเป็นค่าจำกัดความถูกต้องของสัญญาณแรงดันไฟฟ้าเอาต์พุตด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

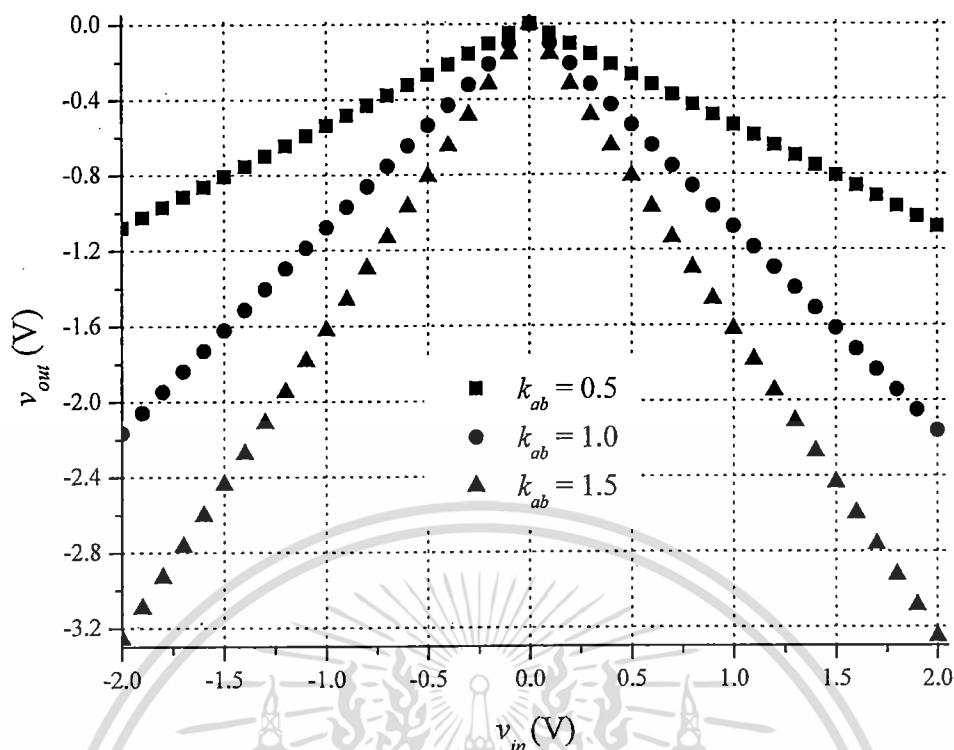
4.3.3 ผลการทดสอบสมรรถนะการทำงานของวงจรถ้าค่าสัมบูรณ์โดยใช้โอปแอมป์ที่ได้นำเสนอ

เพื่อเป็นการยืนยันความถูกต้องของการทำงานของวงจรถ้าค่าสัมบูรณ์ที่ได้นำเสนอนั้น จะทำการทดสอบด้วยการทดลองต่อวงจรถ้าค่าสัมบูรณ์ตามรูปที่ 4.13 โดยใช้โอปแอมป์ uA741 และตัวต้านทานที่มีค่าความผิดพลาด 1% และกำหนดให้แหล่งจ่ายไฟเลี้ยงขนาด $\pm 12\text{ V}$ สำหรับค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรระบุไว้ในตารางที่ 4.4

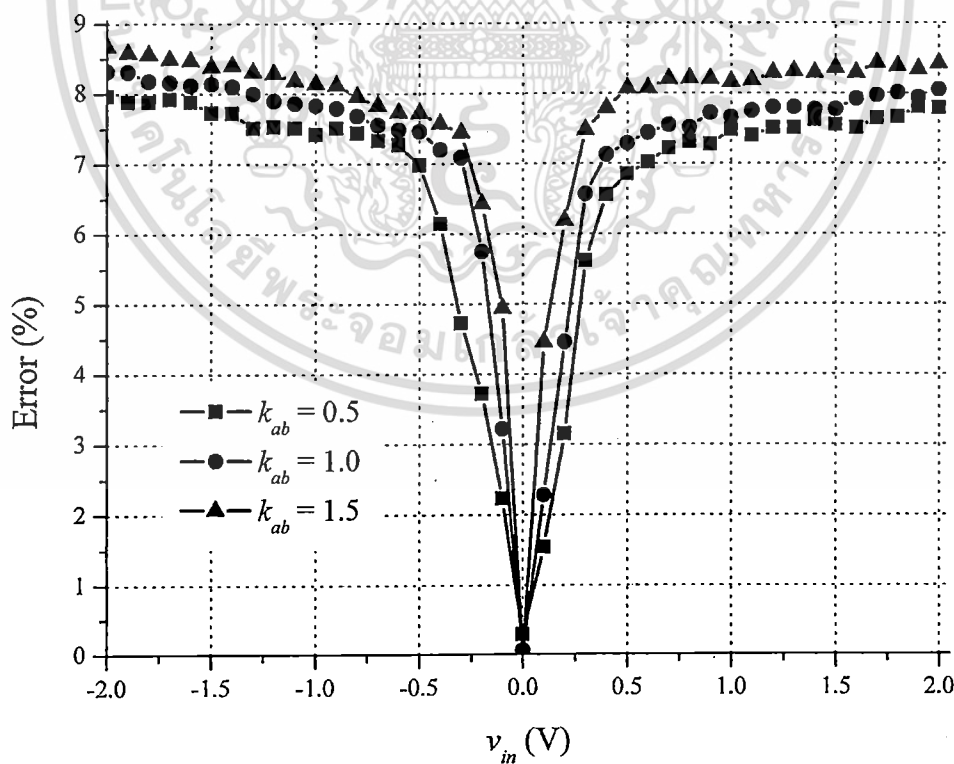
ตารางที่ 4.4 ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างวงจรถ้าค่าสัมบูรณ์โดยใช้โอปแอมป์

พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าสงบ I_{B1}	0.81 mA
กระแสไฟฟ้าสงบ I_{B2}	0.823 mA
กระแสไฟฟ้าไบอัสของคลาสเอบี I_{S1}	0.261 mA
กระแสไฟฟ้าไบอัสของคลาสเอบี I_{S2}	0.267 mA
ตัวต้านทานชนิดปรับค่าได้ R_1	10 k Ω
ตัวต้านทานชนิดคงที่ R_2	2 k Ω
ตัวต้านทานชนิดคงที่ R_3	10 k Ω
ตัวต้านทานชนิดคงที่ R_4	2 k Ω
ตัวต้านทานชนิดคงที่ R_5	5 k Ω
ตัวต้านทานชนิดคงที่ R_6	100 k Ω
ตัวต้านทานชนิดปรับค่าได้ R_7 และ R_9	1 M Ω
ตัวต้านทานชนิดคงที่ R_8	20 k Ω
ตัวต้านทานชนิดคงที่ R_{10}	200 k Ω

จากค่าพารามิเตอร์ในตารางที่ 4.4 ทำให้ได้ค่าสัมประสิทธิ์ลดทอน γ ได้เท่ากับ 0.25 เท่า รูปที่ 4.14 แสดงผลการทดสอบเมื่อทำการแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต v_{in} แบบสัญญาณไฟตรงตั้งแต่ -2 V ถึง 2 V เมื่อกำหนดอัตราขยาย k_{ab} เท่ากับ 0.5 1.0 และ 1.5 ตามลำดับ โดยทำการปรับค่าความต้านทาน R_7 และ R_9 ตามตารางที่ 4.2 จากกราฟผลการทดลองแสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรถ้าค่าสัมบูรณ์จะเป็นค่าสัมบูรณ์ของแรงดันไฟฟ้าอินพุต v_{in}



รูปที่ 4.14 ผลการทดลองคุณสมบัติการส่งผ่านของวงจรหาค่าสัมบูรณ์ที่ได้ออกแบบ

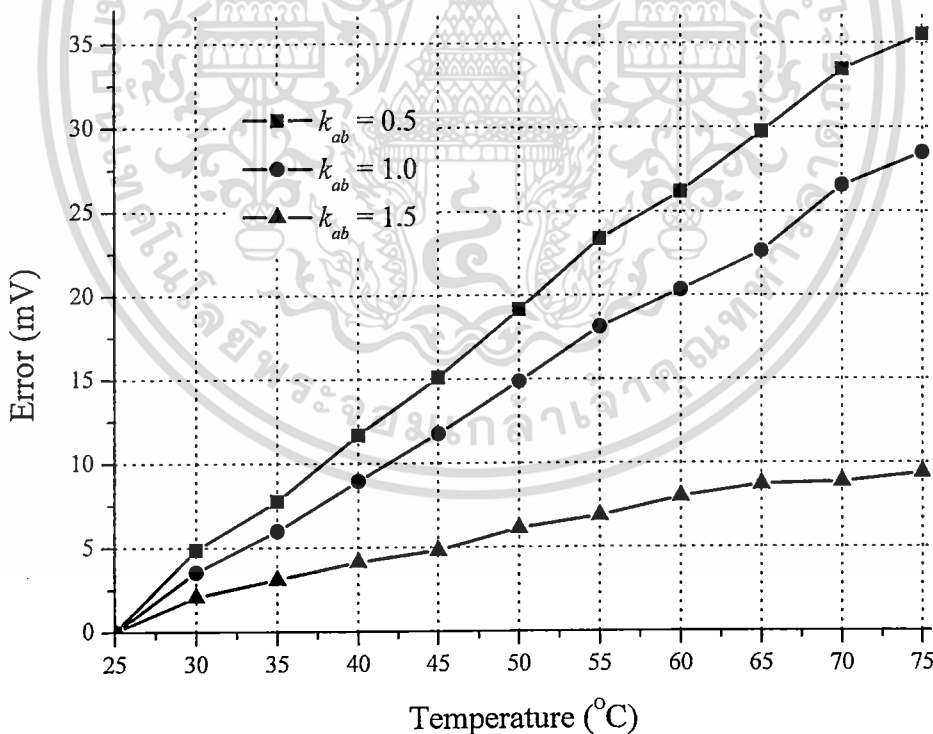


รูปที่ 4.15 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองในรูปที่ 4.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

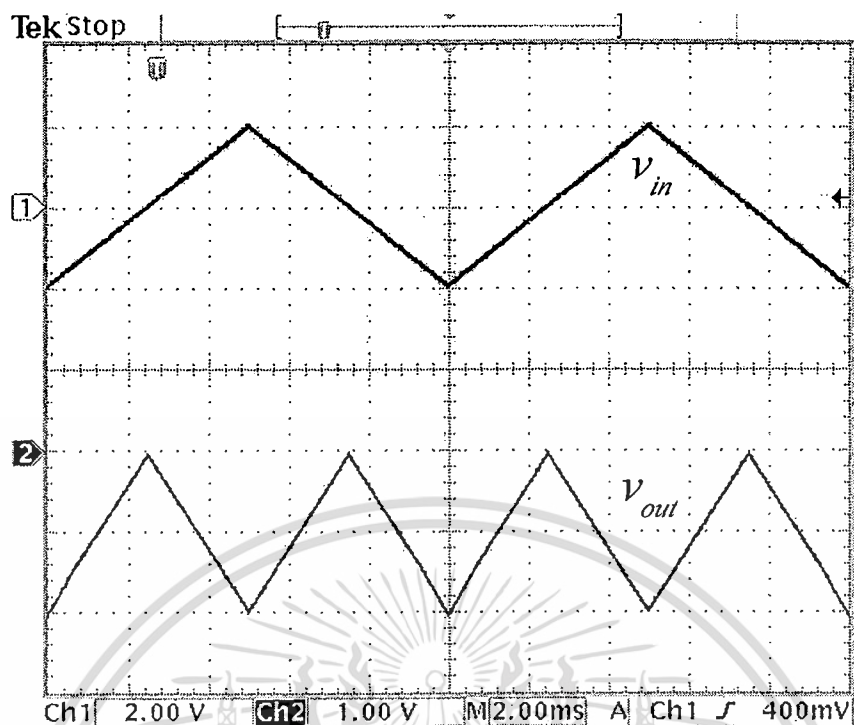
และจากผลการทดลองสามารถนำไปหาเปอร์เซ็นต์ความผิดพลาดได้ดังกราฟในรูปที่ 4.15 จากกราฟจะแสดงให้เห็นว่าเปอร์เซ็นต์ความผิดพลาดสูงสุดของวงจรที่นำเสนออยู่ที่ 8.67% โดยที่ค่าความผิดพลาดที่เกิดจะประกอบด้วยค่าความผิดพลาด ε_{P_A1} ε_{P_A2} และ ε_{ab} รวมกันอยู่ สำหรับค่าความผิดพลาด ε_{P_A1} สามารถคำนวณโดยใช้สมการที่ (3.21) โดยคิดที่แรงดันไฟฟ้าอินพุตมากที่สุด (ที่ 2 V) หรือที่กระแสไฟฟ้า $i_x = 0.2\text{mA}$ จะได้ $\varepsilon_{P_A1} = 0.43\%$ เช่นเดียวกันค่าความผิดพลาด ε_{P_A2} สามารถคำนวณโดยคิดที่แรงดันไฟฟ้าเอาต์พุตมากที่สุด (ที่ 3 V) หรือที่กระแสไฟฟ้า $i_x = 0.3\text{mA}$ จะได้ $\varepsilon_{P_A2} = 0.83\%$ ส่วนค่าความผิดพลาด ε_{ab} สามารถคำนวณโดยใช้สมการที่ (4.15ข) จะได้ $\varepsilon_{ab} = 6.82\%$ ดังนั้นจะเห็นว่าค่าที่วัดได้จากกราฟจะมีค่าใกล้เคียงกับผลรวมของค่าผิดพลาดที่คำนวณทางทฤษฎีทั้งสามค่า และค่าผิดพลาดนี้มีแนวโน้มจะไม่ขึ้นกับอัตราขยายของวงจรที่นำเสนอ

สำหรับรูปที่ 4.16 แสดงแรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุณหภูมิแวดล้อมของวงจรเปลี่ยนไป โดยทำการเพิ่มอุณหภูมิแวดล้อมของวงจรจากอุณหภูมิห้องหรือ 25°C ไปที่อุณหภูมิ 75°C เมื่อพิจารณากราฟการทดลองจะได้แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปที่อุณหภูมิ 75°C ที่อัตราขยาย $k_{ab} = 0.5$ ได้เท่ากับ 35.49mV ที่อัตราขยาย $k_{ab} = 1.0$ ได้เท่ากับ 28.47mV และที่อัตราขยาย $k_{ab} = 1.5$ ได้เท่ากับ 9.39mV ตามลำดับ ซึ่งค่าทั้งสามนั้นจะใกล้เคียงกับค่าที่คำนวณได้จากสมการที่ (4.25ข)

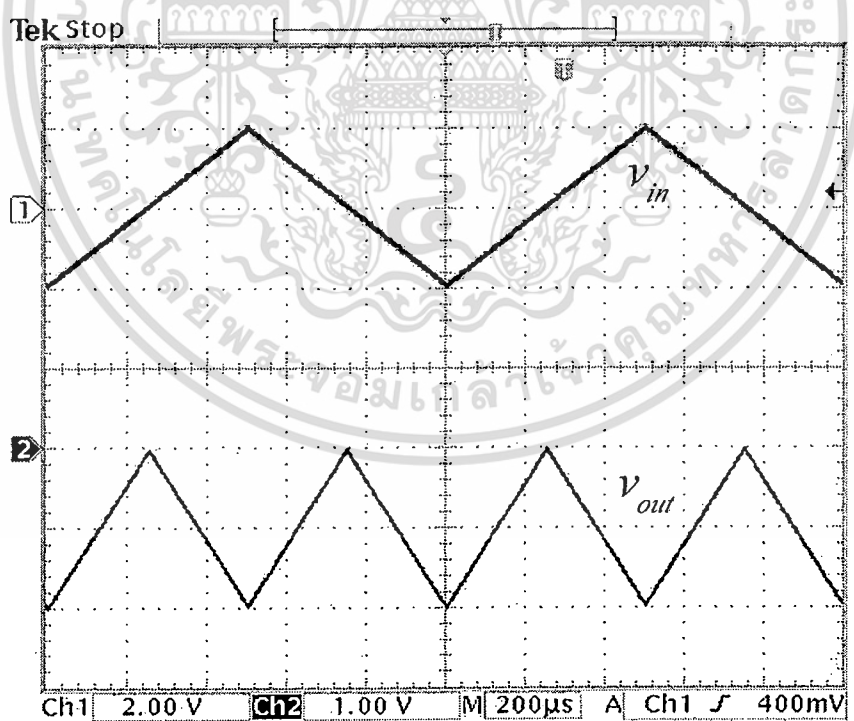


รูปที่ 4.16 แรงดันไฟฟ้าเอาต์พุตที่ผิดพลาดไปเนื่องจากอุณหภูมิของวงจรหาค่าสัมบูรณ์ที่นำเสนอ

สำหรับรูปที่ 4.17(ก) ถึง 4.17(ค) แสดงผลการทดสอบวงจรที่นำเสนอเมื่อทำการป้อนแรงดันไฟฟ้าอินพุตรูปคลื่นสามเหลี่ยมที่มีขนาดแอมพลิจูดยอด $2V_p$ ที่ความถี่ 100Hz 1kHz และเอกส 10kHz ตามลำดับ โดยกำหนดให้วงจรที่ออกแบบมีอัตราขยาย $k_{ab} = 1.0$ ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



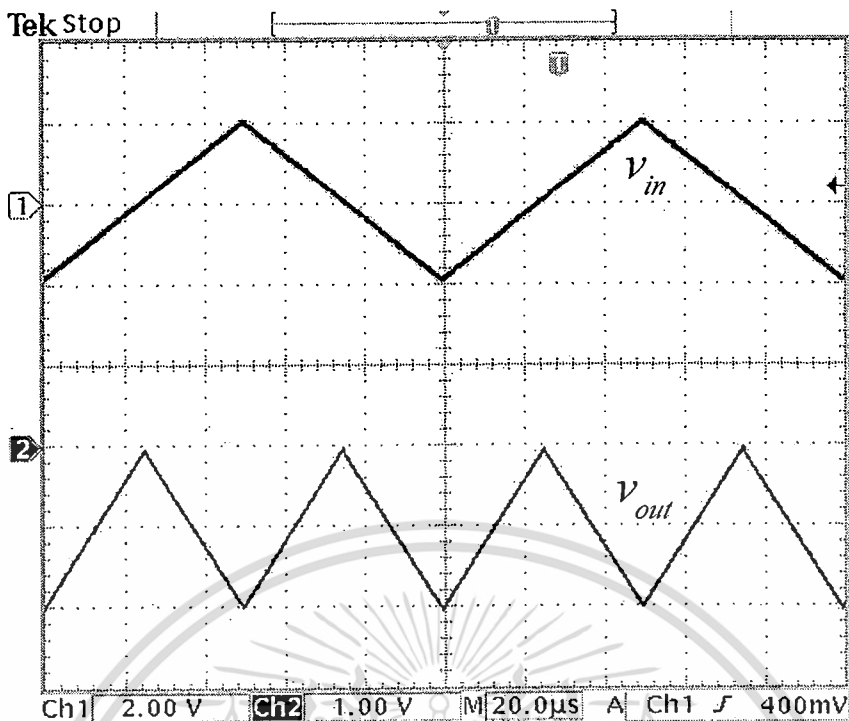
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100Hz



(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1kHz

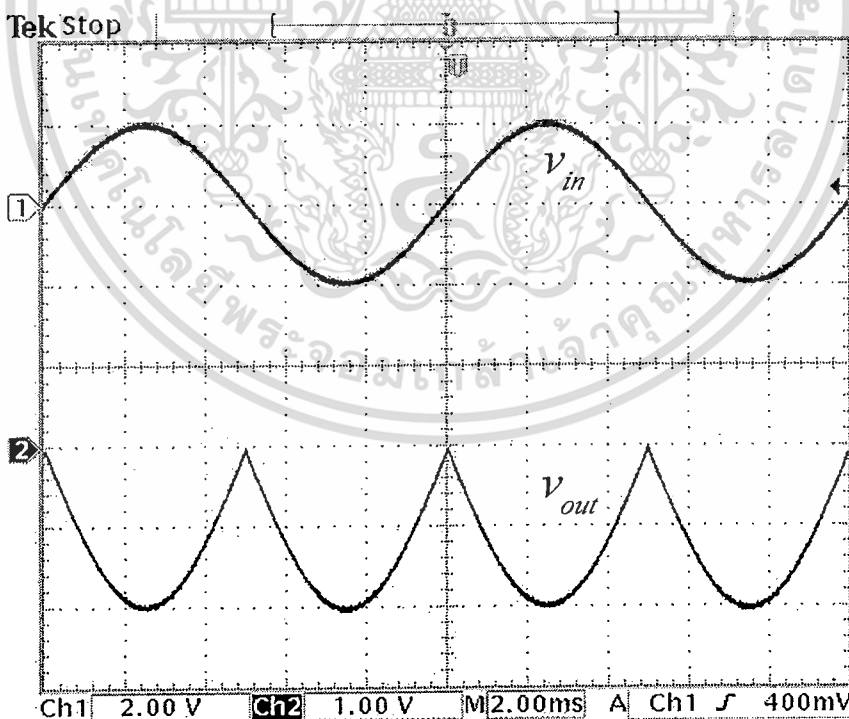
รูปที่ 4.17 ผลการทดลองของวงจรหาค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน รูปคลื่นสามเหลี่ยม นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz

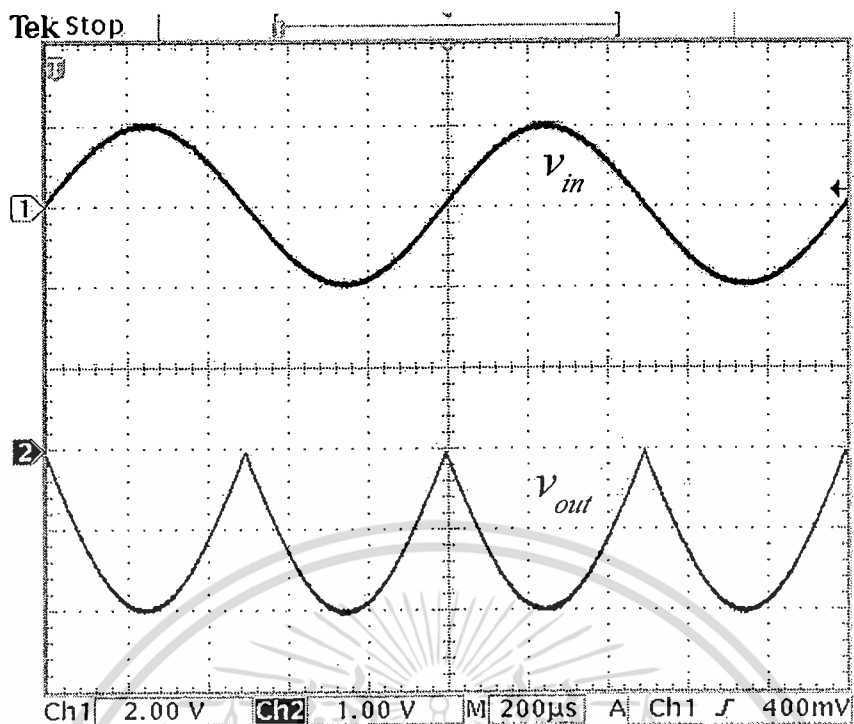
รูปที่ 4.17 ผลการทดลองของวงจรหาค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นสามเหลี่ยม (ต่อ)



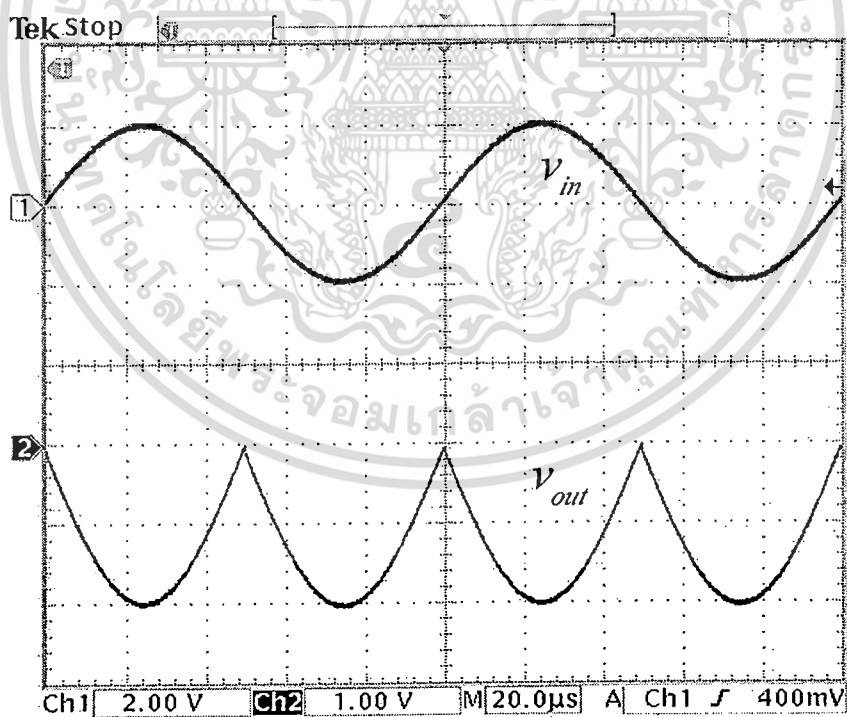
(ก) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 100 Hz

รูปที่ 4.18 ผลการทดลองของวงจรหาค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณ

รูปคลื่นไซน์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานของนักเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 1 kHz

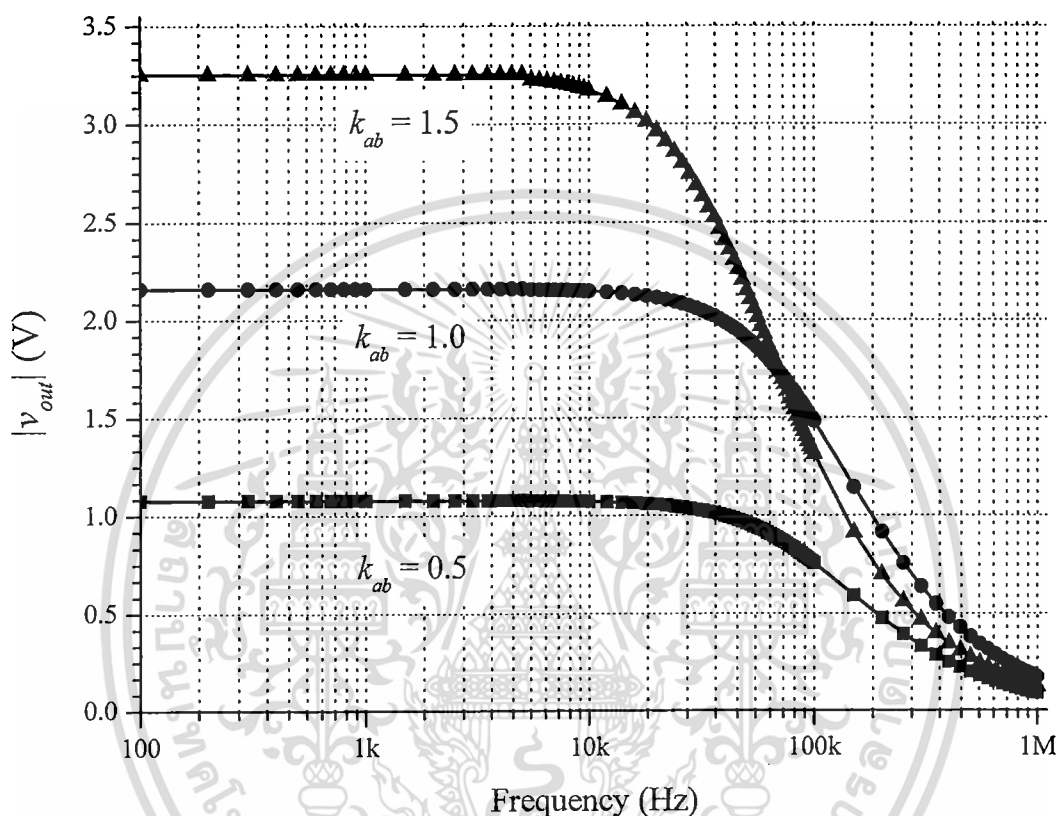


(ค) ความถี่ของสัญญาณแรงดันไฟฟ้าอินพุตเท่ากับ 10 kHz

รูปที่ 4.18 ผลการทดลองของวงจรค่าสัมบูรณ์เมื่อแรงดันไฟฟ้าอินพุตเป็นสัญญาณรูปคลื่นไซน์ (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

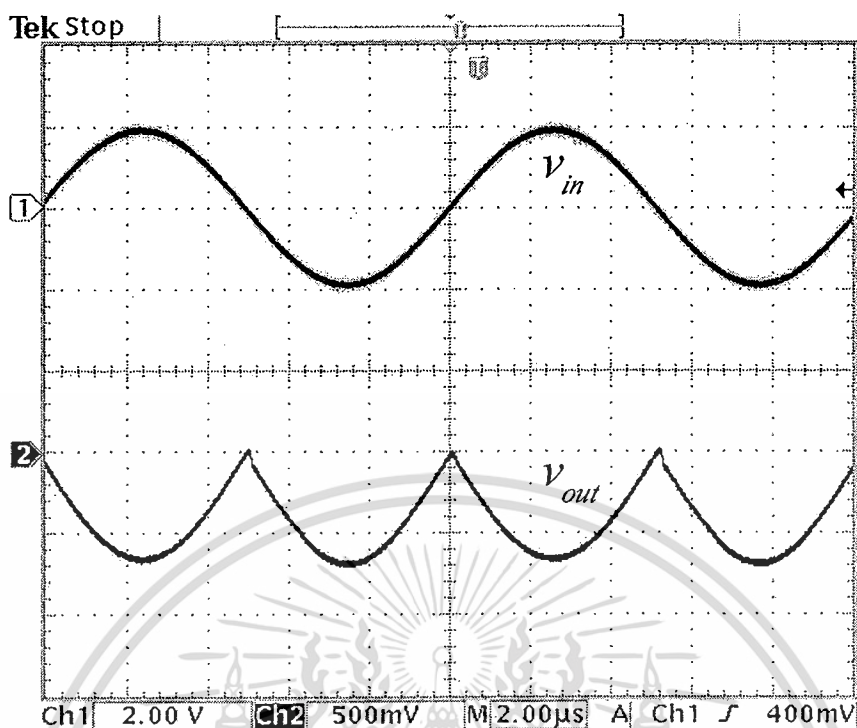
และรูปที่ 4.18(ก) ถึง 4.18(ค) แสดงผลการทดสอบวงจรที่นำเสนอเมื่อทำการป้อน แรงดันไฟฟ้าอินพุตรูปคลื่นไซน์ที่มีขนาดแอมพลิจูดยอด $2V_p$ ที่ความถี่ 100Hz 1kHz และ 10kHz ตามลำดับ โดยกำหนดให้วงจรที่ออกแบบมีอัตราขยาย $k_{ab} = 1.0$ ซึ่งจากผลการทดลอง แสดงให้เห็นว่าวงจรที่นำเสนอ นั้น สามารถให้ค่าสัมบูรณ์ของสัญญาณแรงดันไฟฟ้าอินพุตที่เป็น สัญญาณไฟสลับได้อย่างถูกต้อง



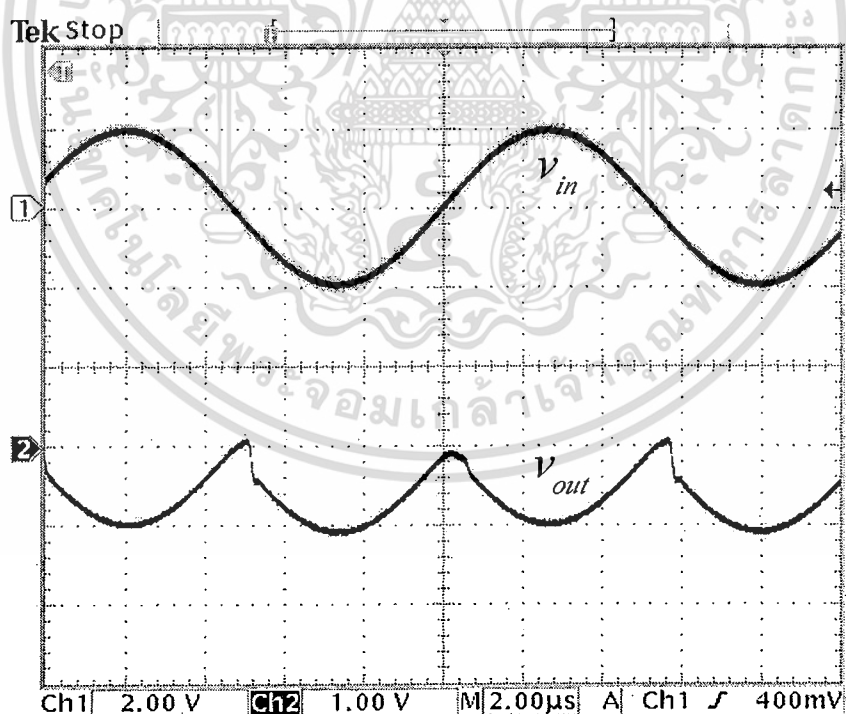
รูปที่ 4.19 ผลตอบสนองทางความถี่ของวงจรหาค่าสัมบูรณ์

สำหรับรูปที่ 4.19 แสดงกราฟผลตอบสนองทางความถี่ของวงจรที่นำเสนอ จากกราฟ สามารถหาความถี่คัตออฟของวงจรที่อัตราขยาย $k_{ab} = 0.5$ ได้เท่ากับ 98.52kHz ที่อัตราขยาย $k_{ab} = 1.0$ ได้เท่ากับ 94.23kHz และที่อัตราขยาย $k_{ab} = 1.5$ ได้เท่ากับ 43.847kHz ซึ่งจะเห็นว่าค่าทั้งสามนั้นมีค่าใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎีด้วยการประมาณค่าตามสมการที่ (4.26) แต่เมื่อพิจารณาความถูกต้องของสัญญาณแรงดันไฟฟ้าเอาต์พุตด้วยการใช้อัตราสแควร์ สำหรับอัตราขยาย $k_{ab} = 0.5$ ที่ความถี่คัตออฟ 98.52kHz แรงดันไฟฟ้าเอาต์พุตมีรูปร่างเพี้ยนไปเพียงเล็กน้อยเนื่องจาก $f_s = 79.62$ kHz ดังรูปที่ 4.20(ก) แต่ที่อัตราขยาย $k_{ab} = 1.0$ ที่ความถี่ 94.23kHz แรงดันไฟฟ้าเอาต์พุตมีรูปร่างเพี้ยนไปค่อนข้างมากเนื่องจาก $f_s = 39.81$ kHz ดังรูปที่ 4.20(ข) และยิ่งที่อัตราขยาย $k_{ab} = 1.5$ ที่ความถี่ 43.847kHz แรงดันไฟฟ้าเอาต์พุตมีรูปร่างเพี้ยนไปมากเนื่องจาก $f_s = 26.54$ kHz ดังรูปที่ 4.20(ค) ดังนั้นความถี่ที่จำกัดการทำงานของวงจรที่นำเสนอเมื่อแรงดันไฟฟ้าเอาต์พุตมีขนาดใหญ่ควรใช้ความถี่จากอัตราสแควร์จึงจะเหมาะสมกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



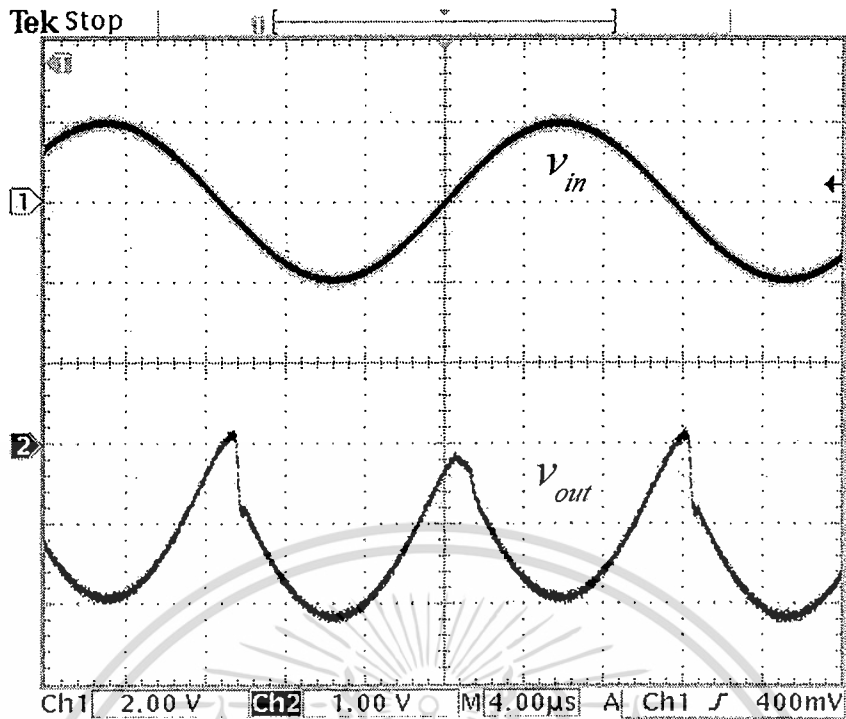
(ก) ที่ความถี่คัตออฟ $f_c = 98.52 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 0.5$



(ข) ที่ความถี่คัตออฟ $f_c = 94.23 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 1.0$

รูปที่ 4.20 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรหาค่าสัมบูรณ์ที่ความถี่คัตออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) ที่ความถี่คัตออฟ $f_c = 43.847 \text{ kHz}$ ของอัตราขยาย $k_{ab} = 1.5$

รูปที่ 4.20 รูปสัญญาณแรงดันไฟฟ้าเอาต์พุตของวงจรหาค่าสัมบูรณ์ที่ความถี่คัตออฟ (ต่อ)

จากผลการทดลองทั้งหมดสามารถยืนยันได้ว่าวงจรหาค่าสัมบูรณ์ที่นำเสนอ นั้น สามารถหาค่าสัมบูรณ์ของสัญญาณแรงดันไฟฟ้าอินพุตได้อย่างถูกต้องตามหลักการที่ได้กล่าวไว้ โดยที่สามารถปรับอัตราขยายได้ด้วยการปรับค่าความต้านทาน R_7 กับ R_9 และจากผลการทดลองโดยการต่อวงจรจริงแสดงให้เห็นว่าค่าสมรรถนะต่างๆ ของวงจรที่หาได้ด้วยการประมาณค่าทางทฤษฎีจะมีค่าใกล้เคียงกับค่าที่วัดได้จริง

4.4 วงจรหาผลรวมของเวกเตอร์โดยใช้ออปแอมป์ [30]

การหาผลรวมของเวกเตอร์สามารถเขียนเป็นสมการทางคณิตศาสตร์ได้เท่ากับ

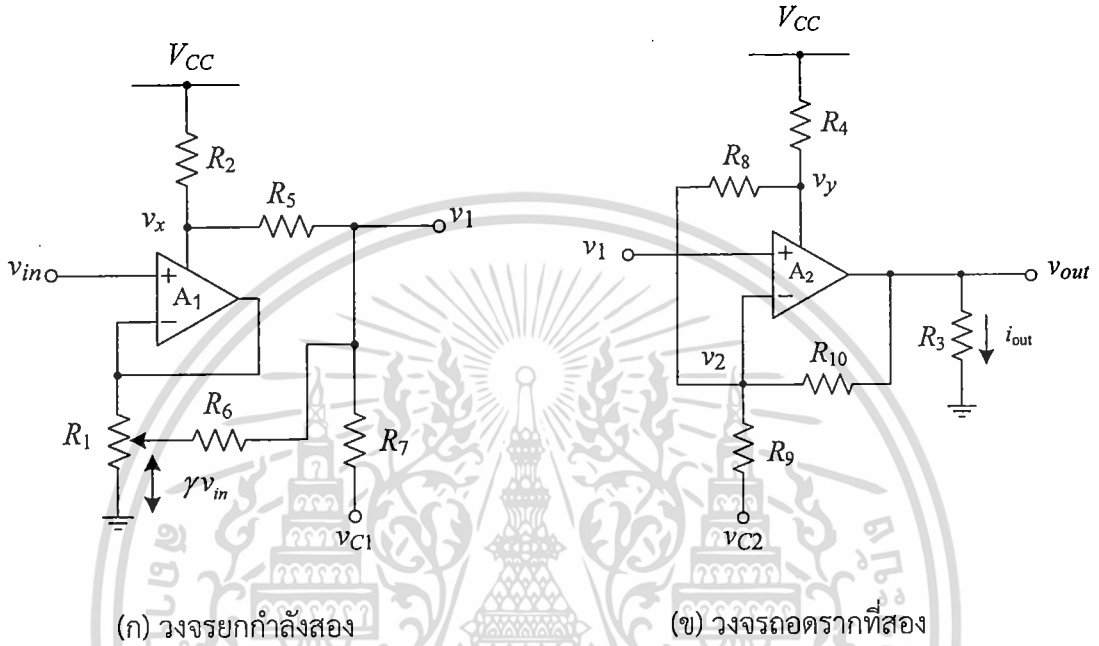
$$v_{out} = \sqrt{v_{in1}^2 + v_{in2}^2 + v_{in3}^2 + \dots + v_{inN}^2} \quad (4.27)$$

จากสมการที่ (4.27) จะเห็นว่า การหาผลรวมของเวกเตอร์นั้น เกิดจากการนำสัญญาณแรงดันไฟฟ้าอินพุตไปยกกำลังสองแล้วนำมาบวกกัน หลังจากนั้น จะทำการถอดรากที่สอง ซึ่งจะใช้เป็นแนวคิดในการสร้างวงจรหาผลรวมของเวกเตอร์โดยใช้ออปแอมป์ โดยจะเป็นการตัดแปลงวงจรหาค่าสัมบูรณ์ให้สามารถรับสัญญาณอินพุตที่มากกว่าหนึ่งอินพุตได้ เพื่อทำให้เกิดสัญญาณอินพุตยกกำลังสอง แล้วนำมาสัญญาณที่ได้มารวมกัน หลังจากนั้น ทำการถอดรากที่สองด้วยวงจรถอดรากที่สองที่ตัดแปลงแล้ว ก็จะได้ผลรวมของเวกเตอร์

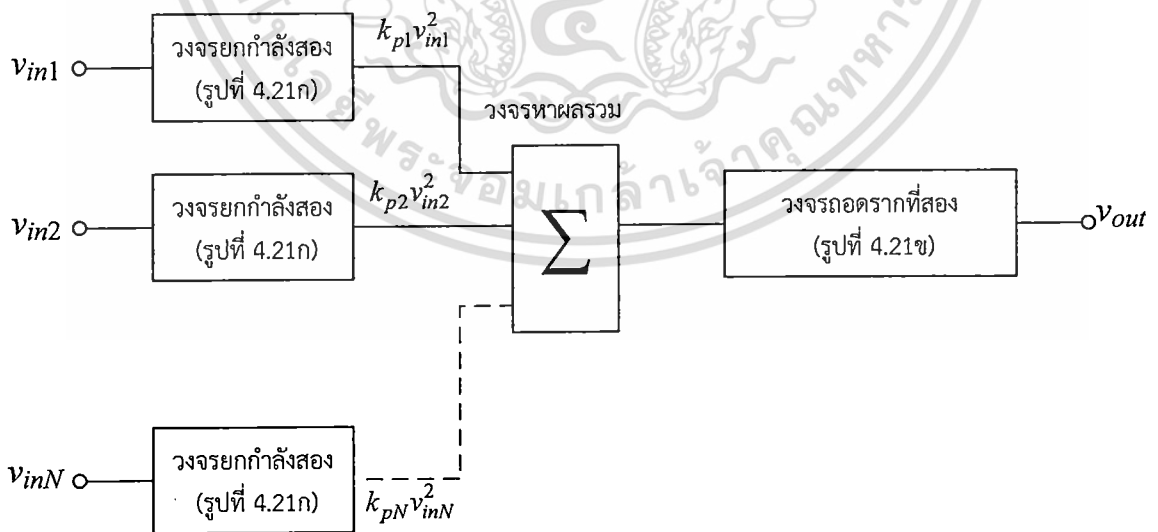
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.1 การทำงานของวงจรถ้าผลรวมของเวกเตอร์โดยใช้โอปแอมป์ที่นำเสนอ

ในการสร้างวงจรถ้าผลรวมของเวกเตอร์โดยใช้โอปแอมป์แบบหลายแรงดันไฟฟ้าอินพุต ทำได้โดยนำเอาส่วนวงจรถ้ากำลังสองและส่วนวงจรถ้าผลรวมที่สองของวงจรถ้าค่าสัมบูรณ์ที่ได้นำเสนอมาก่อนหน้านี้ ซึ่งแสดงวงจรถ้าทั้งสองได้ดังรูปที่ 4.21 มาต่อร่วมกันดังแผนภาพในรูปที่ 4.22



รูปที่ 4.21 วงจรรย่อยของวงจรถ้าค่าสัมบูรณ์ที่ได้นำเสนอก่อนหน้านี้



รูปที่ 4.22 แผนภาพของวงจรถ้าผลรวมของเวกเตอร์ที่ได้นำเสนอ

จากวงจรถ้ากำลังสองในรูปที่ 4.21ก ถ้ากำหนดเงื่อนไขให้ตัวต้านทาน $R_5 \gg R_2$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$R_6 \gg R_1$ และพจน์ $\frac{R_2 R_6}{2R_1} = \gamma R_5$ และกำหนดให้ $v_{C1} = -\frac{R_7}{R_5} \{V_{CC} - (I_{B1} + I_{S1})R_2\}$ สามารถเขียนแรงดันไฟฟ้า v_1 ได้เท่ากับ

$$v_1 = -\frac{R_2 R_6 R_7}{8I_{S1} R_1^2 K_1} v_{in}^2 = -k_p v_{in}^2 \quad (4.28)$$

เมื่อ $K_1 = R_5 R_6 + R_5 R_7 + R_6 R_7$ และสัมประสิทธิ์การลดทอน γ อยู่ในช่วง ($0 < \gamma \leq 1$) จะเห็นว่าแรงดันไฟฟ้า v_1 อยู่ในรูปกำลังสองของแรงดันไฟฟ้า v_{in}

และจากวงจรทรานซิสเตอร์ที่สองในรูปที่ 4.21x ถ้ากำหนดเงื่อนไขให้ตัวต้านทาน $R_8 \gg R_4$ $R_{10} \gg R_3$ และพจน์ $\frac{R_4 R_{10}}{2R_3 R_8} = 1$ และกำหนดให้ $v_{C2} = -\frac{R_9}{R_8} \{V_{CC} - (I_{B2} + I_{S2})R_4\}$ สามารถเขียนแรงดันไฟฟ้า v_{out} ได้เท่ากับ

$$v_{out} = \sqrt{\frac{8I_{S2} R_3^2 K_2}{R_4 R_9 R_{10}}} \sqrt{v_1} = k_{sq} \sqrt{v_1} \quad \text{เมื่อ } v_{in} \leq 0 \quad (4.29)$$

เมื่อ $K_2 = R_8 R_9 + R_8 R_{10} + R_9 R_{10}$ จากสมการจะเห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} จะเป็นค่ารากที่สองของแรงดันไฟฟ้า v_1

นำวงจรทั้งสองมาต่อรวมกันเป็นวงจรหาผลรวมของเวกเตอร์ที่นำเสนอตามแผนภาพในรูปที่ 4.22 ถ้ากำหนดให้อัตราขยายของวงจรยกกำลังสองเท่ากันทุกวงจรและอัตราขยายของวงจรหาผลรวมเท่ากับหนึ่ง จะได้แรงดันไฟฟ้าเอาต์พุต v_{out} เท่ากับ

$$v_{out} = -k_{sq} \sqrt{k_p} \sqrt{(v_{in1}^2 + v_{in2}^2 + \dots + v_{inN}^2)} \quad (4.30)$$

จากสมการที่ 4.30 แสดงให้เห็นว่าวงจรที่นำเสนอนี้ให้ค่าผลรวมของเวกเตอร์แบบหลายแรงดันไฟฟ้าอินพุต โดยมีอัตราขยายเท่ากับ $k_{sq} \sqrt{k_p}$

4.4.2 สมรรถนะของวงจรหาผลรวมของเวกเตอร์โดยใช้ออปแอมป์ที่นำเสนอ

ก. การวิเคราะห์ช่วงปฏิบัติการ

ส่วนวงจรยกกำลังสอง แรงดันไฟฟ้าอินพุตสูงสุด v_{in_max} ที่วงจรรับได้จะขึ้นอยู่กับความถูกต้องของเงื่อนไขการประมาณค่าแรงดันไฟฟ้า v_x ตามสมการที่ (4.8) โดยใช้เงื่อนไขที่ $i_{R1} = 2I_{S1}$ ดังนั้นสามารถเขียนแรงดันไฟฟ้า v_{in_max} ได้เท่ากับ

$$v_{in_max} = 2I_{S1} R_1 \quad (4.31)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแทนค่าแรงดันไฟฟ้า v_{in_max} ลงในสมการที่ (4.28) จะแรงดันไฟฟ้า v_{1_max} เท่ากับ

$$v_{1_max} = -\frac{I_{S1}R_2R_6R_7}{2K_1} \quad (4.32)$$

จากสมการที่ (4.31) และ (4.32) ถ้ากำหนดให้ $I_{S1} = 0.261\text{mA}$ $R_1 = 10\text{k}\Omega$ $R_2 = 5\text{k}\Omega$ $R_3 = 30\text{k}\Omega$ $R_6 = 50\text{k}\Omega$ และ $R_7 = 25\text{k}\Omega$ จะได้แรงดันไฟฟ้า $v_{in_max} = 5.22\text{V}$ ซึ่งสามารถเพิ่มขนาดให้มากขึ้นด้วยการใช้ตัวต้านทาน R_1 ที่มีค่าสูงขึ้น และแรงดันไฟฟ้า $v_{1_max} = -0.233\text{V}$ เช่นเดียวกันค่านี้สามารถเพิ่มขนาดให้มากขึ้นด้วยการเพิ่มค่าความต้านทาน R_6 และ R_7 ให้มากขึ้น

ส่วนวงจรอตรรกที่สอง แรงดันไฟฟ้าเอาต์พุตสูงสุด v_{out_max} จะขึ้นอยู่กับความถูกต้องของเงื่อนไขการประมาณค่าแรงดันไฟฟ้า v_y ตามสมการที่ (4.14) โดยใช้เงื่อนไขที่ $i_{R3} = 2I_{S2}$ ดังนั้นสามารถเขียนแรงดันไฟฟ้า v_{out_max} ได้เท่ากับ

$$v_{out_max} = -2I_{S2}R_3 \quad (4.33)$$

สำหรับแรงดันไฟฟ้าอินพุตสูงสุด v_{1_max} หาได้โดยแทนค่าแรงดันไฟฟ้า v_{out_max} ลงในสมการที่ (4.29) พร้อมทั้งจัดรูปใหม่จะได้

$$v_{1_max} = -\frac{I_{S2}R_4R_9R_{10}}{2K_2} \quad (4.34)$$

จากสมการที่ (4.33) และ (4.34) ถ้ากำหนดให้ $I_{S2} = 0.262\text{mA}$ $R_3 = 5\text{k}\Omega$ $R_4 = 2\text{k}\Omega$ $R_8 = 30\text{k}\Omega$ $R_9 = 15\text{k}\Omega$ และ $R_{10} = 150\text{k}\Omega$ จะได้แรงดันไฟฟ้า $v_{out_max} = -2.62\text{V}$ ซึ่งสามารถเพิ่มขนาดให้มากขึ้นด้วยการใช้ตัวต้านทาน R_3 ที่มีค่าสูงขึ้น และแรงดันไฟฟ้า $v_{1_max} = -0.082\text{V}$ เช่นเดียวกันค่านี้สามารถเพิ่มขนาดให้มากขึ้นด้วยการเพิ่มค่าความต้านทาน R_9 และ R_{10} ให้มากขึ้น

ข. การวิเคราะห์ความผิดพลาดของวงจร ประกอบด้วย 3 ส่วน ดังนี้

ส่วนที่หนึ่งเป็นความผิดพลาดเนื่องจากการประมาณค่า $\sqrt{1+a^2}$ ของอนุกรมกำลังของเทย์เลอร์ซึ่งได้กล่าวไว้ในบทที่ 3 โดยจะหาค่าความผิดพลาด ε_{P_A1} ตามสมการที่ (3.27) สำหรับวงจรยกกำลังสองที่แรงดันไฟฟ้า v_1 เท่ากับ 1.0V หรือที่กระแสไฟฟ้า $i_1 = 0.1\text{mA}$ จะได้ค่าความผิดพลาดจากการประมาณค่าของวงจรกกำลังสอง $\varepsilon_{P_A1} = 0.113\%$ เช่นเดียวกันวงจรอตรรกที่สองที่แรงดันไฟฟ้า v_{out} เท่ากับ -0.92V หรือที่กระแสไฟฟ้า $i_3 = 0.183\text{mA}$ จะได้ค่าความผิดพลาดจากการประมาณค่าของวงจรกกำลังสอง $\varepsilon_{P_A2} = 0.358\%$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่สองเกิดจากการกำหนดเงื่อนไขของค่าตัวต้านทาน $R_5 \gg R_2$ และ $R_6 \gg R_1$ สำหรับวงจรรยกกำลังสอง $R_8 \gg R_4$ และ $R_{10} \gg R_3$ สำหรับวงจรถอดรากลที่สอง เพื่อไม่คิดผลกระทบของการไหลของกระแสไฟฟ้าแต่ในทางปฏิบัติต้องนำมาคิดด้วย ซึ่งได้แยกทำการวิเคราะห์ค่าความผิดพลาดทั้งสองวงจร โดยอ้างอิงสมการในการวิเคราะห์ของวงจรหาค่าสมบูรณ์ในภาคผนวก ญ. เริ่มจากส่วนวงจรรยกกำลังสองโดยนิยามค่าความผิดพลาดเป็น ε_{pp} และจากสมการที่ (ญ.7) สามารถเขียนสมการของแรงดันไฟฟ้า v_1 ที่รวมค่าผิดพลาดได้ใหม่เท่ากับ

$$v_1 = -(1 + \varepsilon_{pp})k_p v_{in}^2 + V_{Offsetpp} \quad (4.35ก)$$

เมื่อ
$$\varepsilon_{pp} = \frac{(R_2 + R_5)R_6^2 - R_5(\gamma R_1 + R_6)^2}{(R_2 + R_5)R_6^2} \quad (4.35ข)$$

และ
$$V_{Offsetpp} = \frac{R_7}{K_1} \left(\gamma R_5 - \left(\frac{R_2 R_5 (\gamma R_1 + R_6)}{2R_1 (R_2 + R_5)} \right) \right) v_{in} \quad (4.35ค)$$

จากสมการที่ (4.35ข) เมื่อแทนค่าความต้านทานต่างๆ จากการกำหนดค่าก่อนหน้านี้จะได้ค่า $\varepsilon_{pp} = 0.00595$ หรือ 0.595% โดยสามารถลดค่าลงด้วยการใช้ตัวต้านทาน R_5 กับ R_6 ให้มีค่ามากๆ สำหรับแรงดันไฟฟ้าออฟเซต $V_{Offsetpp}$ จากสมการที่ (4.35ค) จะถูกกำจัดให้หมดไปโดยการกำหนดให้ $\gamma = \frac{R_2 R_6}{R_1 R_2 + 2R_1 R_5}$ สำหรับส่วนวงจรถอดรากลที่สองนิยามค่าความผิดพลาดเป็น ε_{ss} และจากสมการที่ (ญ.20) สามารถเขียนสมการของแรงดันไฟฟ้า v_{out} ที่รวมค่าผิดพลาดได้ใหม่เท่ากับ

$$v_{out} = (1 + \varepsilon_{ss})k_{sq} \sqrt{v_1} + V_{Offsetss} \quad (4.36ก)$$

เมื่อ
$$\varepsilon_{ss} = \frac{2R_3}{2R_3 + R_{10}} \quad (4.36ข)$$

และ
$$V_{Offsetss} = -\frac{2(R_4 R_{10} - R_3 R_4 - 2R_3 R_8)I_{S2} R_3}{R_4 R_{10}} \quad (4.36ค)$$

จากสมการที่ (4.36ข) เมื่อแทนค่าความต้านทานต่างๆ จากการกำหนดค่าก่อนหน้านี้จะได้ค่า $\varepsilon_{ss} = 0.0625$ หรือ 6.25% โดยสามารถลดค่าลงด้วยการใช้ตัวต้านทาน R_{10} ให้มีค่ามากกว่าค่าความต้านทาน R_3 มากๆ สำหรับแรงดันไฟฟ้าออฟเซต $V_{Offsetss}$ จากสมการที่ (4.36ค) จะมีค่าเท่ากับ 87.3mV เช่นเดียวกันสามารถลดค่านี้ลงด้วยการใช้ตัวต้านทาน R_{10} ให้มีค่ามาก ๆ

ส่วนที่สามนั้นเป็นผลเนื่องจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ที่มีผลกระทบต่อค่าความต้านทานของตัวต้านทานและค่ากระแสไฟฟ้าไบอัสของออปแอมป์ ทำให้เกิดแรงดันไฟฟ้าออฟเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านนี้ เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากอุณหภูมิ $v_{TOffsetpp}$ ของวงจรรยอกำลังสอง และ $v_{TOffsets}$ ของวงจรถอดราก็สอง ดังสมการที่ (4.37ก) และ (4.38ก) ตามลำดับ จากการวิเคราะห์ห้วงจรรยอกำลังสองนั้น ส่วนอัตราขยายผิดพลาด ε_{TKpp} จะมีค่าเป็นศูนย์ แต่ส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{TOffsetpp}$ จะมีค่าดังสมการที่ (4.73ข) ดังนั้นแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิของวงจรรยอกำลังสอง $v_{TOffsetpp} = \varepsilon_{TOffsetpp}$ ซึ่งสามารถทำให้ค่านี้นลดลงด้วยการใช้ตัวต้านทาน R_2 และ R_7 ให้มีค่าน้อย ๆ

$$v_{TOffsetpp} = v_1 \times \varepsilon_{TKpp} + \varepsilon_{TOffsetpp} \quad (4.37ก)$$

$$\varepsilon_{TOffsetpp} = (\alpha_R + \alpha_I) \left\{ \frac{R_2 R_6 R_7}{K_1} (I_{B1} + I_{S1}) \right\} \Delta T \quad (4.37ข)$$

สำหรับแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิ $v_{TOffsets}$ ของวงจรถอดราก็สองนั้น จากการวิเคราะห์ส่วนอัตราขยายผิดพลาด $\varepsilon_{TKss} = 0$ แต่ส่วนแรงดันไฟฟ้าออฟเซตผิดพลาด $\varepsilon_{TOffsets}$ ซึ่งมีค่าตามสมการที่ (4.38ข) ดังนั้นแรงดันไฟฟ้าออฟเซตเนื่องจากอุณหภูมิของวงจรถอดราก็สอง $v_{TOffsets} = \varepsilon_{TOffsets}$ ซึ่งสามารถทำให้ค่านี้นลดลงด้วยการใช้ตัวต้านทาน R_4 และ R_9 ให้มีค่าน้อย ๆ หรือเพิ่มค่าตัวต้านทาน R_{10} ให้มากขึ้น

$$v_{TOffsets} = v_{out} \times \varepsilon_{TKss} + \varepsilon_{TOffsets} \quad (4.38ก)$$

$$\varepsilon_{TOffsets} = (\alpha_R + \alpha_I) \left\{ \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) + \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} \right\} \Delta T \quad (4.38ข)$$

จากสมการที่ (4.37) และ (4.38) เมื่อกำหนดให้ $\alpha_R = 50 \times 10^{-6}$ $\alpha_I = 1 \times 10^{-9}$ I_{B1} และ I_{B2} เท่ากับ 0.81mA และทำการแทนค่าต่าง ๆ จากข้างต้น และทำให้ได้ค่า $\varepsilon_{TOffsetpp}$ เท่ากับ $9.65 \times 10^{-5} \Delta T$ และ $\varepsilon_{TOffsets}$ เท่ากับ $5.4 \times 10^{-5} \Delta T$ ดังนั้นที่อุณหภูมิเท่ากับ 75°C จะได้ค่า $\varepsilon_{TOffsetpp} = 4.87\text{mV}$ และ $\varepsilon_{TOffsets} = 2.7\text{mV}$

ค. การวิเคราะห์ผลตอบสนองทางความถี่ องค์ประกอบที่ต้องคำนึงถึงมีด้วยกัน 2 ส่วน คือ ส่วนที่หนึ่งเป็นผลตอบสนองทางความถี่ของสัญญาณขนาดเล็ก สำหรับความถี่คัตออฟของวงจรรยอกำลังสองนั้นจะมีค่าเท่ากับแบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง เนื่องจากวงจรมีอัตราขยายเท่ากับหนึ่ง ส่วนวงจรถอดราก็สองจะมีด้วยกัน 2 ส่วน คือ ผลตอบสนองความถี่จากแรงดันไฟฟ้า v_1 และ v_2 โดยเขียนเป็นสมการได้ดังนี้

$$f_{c_{-v1}} = \frac{f_P}{\left(\frac{K_2}{R_8 R_9} \right)} \quad (4.39ก)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ปรึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_{c_vy} = \frac{f_p}{\left(\frac{R_{10}}{R_8}\right)} \quad (4.39ข)$$

ถ้ากำหนดให้แบนด์วิดท์ที่อัตราขยายเป็นหนึ่ง f_p เท่ากับ 1MHz และทำการแทนค่าความต้านทานต่างๆ จากการกำหนดก่อนหน้านี้จะได้ $f_{c_v1} = 62.5 \text{ kHz}$ และ $f_{c_vy} = 200 \text{ kHz}$ ดังนั้นการทำงานของวงจรจะถูกจำกัดอยู่ที่ f_{c_v1}

ส่วนที่สองเป็นการพิจารณาในเรื่องของความถูกต้องในการให้สัญญาณแรงดันไฟฟ้าเอาต์พุตโดยใช้อัตราสลับ เมื่อกำหนดให้ขนาดแอมพลิจูดของแรงดันไฟฟ้าเอาต์พุตเท่ากับ $V_m = 0.885 \text{ V}$ จะได้ $f_s = 89.96 \text{ kHz}$ ซึ่งจะถือว่าความถี่นี้เป็นค่าจำกัดความถูกต้องของสัญญาณแรงดันไฟฟ้าเอาต์พุตด้วย

4.4.3 ผลการทดสอบสมรรถนะการทำงานของวงจรถ้าผลรวมของเวกเตอร์โดยใช้อุปกรณ์ที่ได้นำเสนอ

เพื่อเป็นการยืนยันความถูกต้องของการทำงานของวงจรถ้าผลรวมของเวกเตอร์โดยใช้อุปกรณ์ที่ได้นำเสนอนั้น จะทำการทดสอบด้วยการทดลองต่อวงจรจริงตามแผนภาพในรูปที่ 4.22 โดยใช้อุปกรณ์ μA741 และตัวต้านทานที่มีค่าความผิดพลาด 1% และกำหนดให้แหล่งจ่ายไฟเลี้ยงมีขนาด $\pm 12\text{V}$ สำหรับค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างส่วนยกกำลังสองและส่วนถอดรอกที่สองระบุไว้ในตารางที่ 4.5 และ 4.6 ตามลำดับ

ตารางที่ 4.5 ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างส่วนยกกำลังสองของวงจรถ้าผลรวมของเวกเตอร์โดยใช้อุปกรณ์

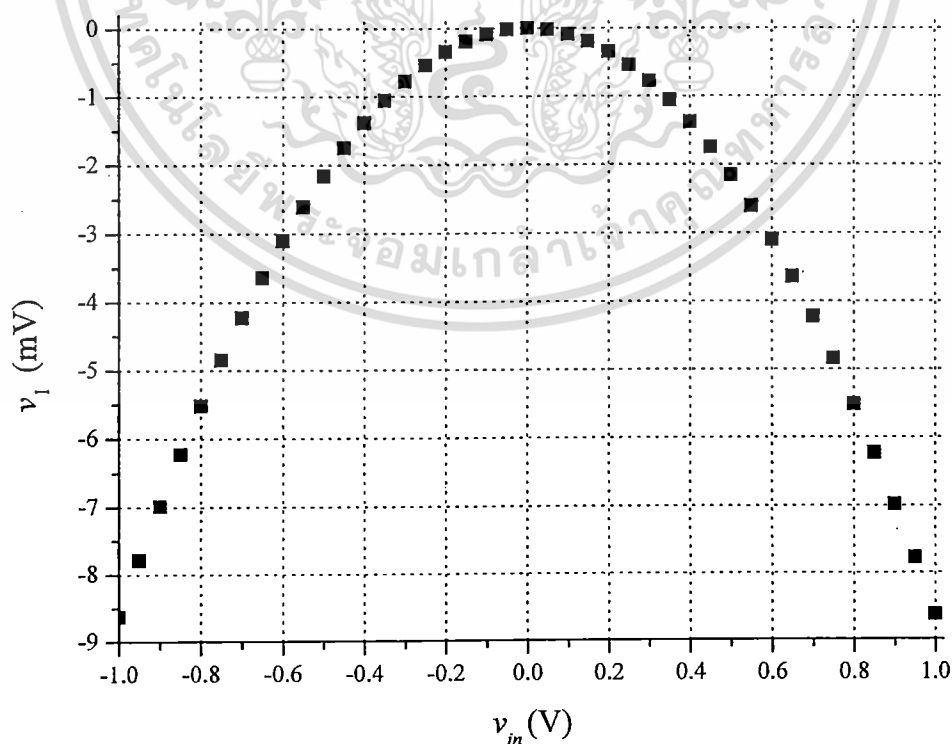
พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าสงบ I_{B1}	0.81mA
กระแสไฟฟ้าไบอัสของคลาสเอบี I_{S1}	0.261mA
ตัวต้านทานชนิดปรับค่าได้ R_1	10k Ω
ตัวต้านทานชนิดคงที่ R_2	5k Ω
ตัวต้านทานชนิดคงที่ R_5	30k Ω
ตัวต้านทานชนิดคงที่ R_6	50k Ω
ตัวต้านทานชนิดคงที่ R_7	25k Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.6 ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการสร้างส่วนถอดรึกที่สองของวงจรถ่ายค่าผลรวมของเวกเตอร์โดยใช้ออปแอมป์

พารามิเตอร์	ค่าที่ใช้
กระแสไฟฟ้าสงบ I_{B2}	0.81 mA
กระแสไฟฟ้าไบอัสของคลาสเอบี I_{S2}	0.262 mA
ตัวต้านทานชนิดคงที่ R_3	5 k Ω
ตัวต้านทานชนิดคงที่ R_4	2 k Ω
ตัวต้านทานชนิดคงที่ R_8	30 k Ω
ตัวต้านทานชนิดคงที่ R_9	15 k Ω
ตัวต้านทานชนิดคงที่ R_{10}	150 k Ω

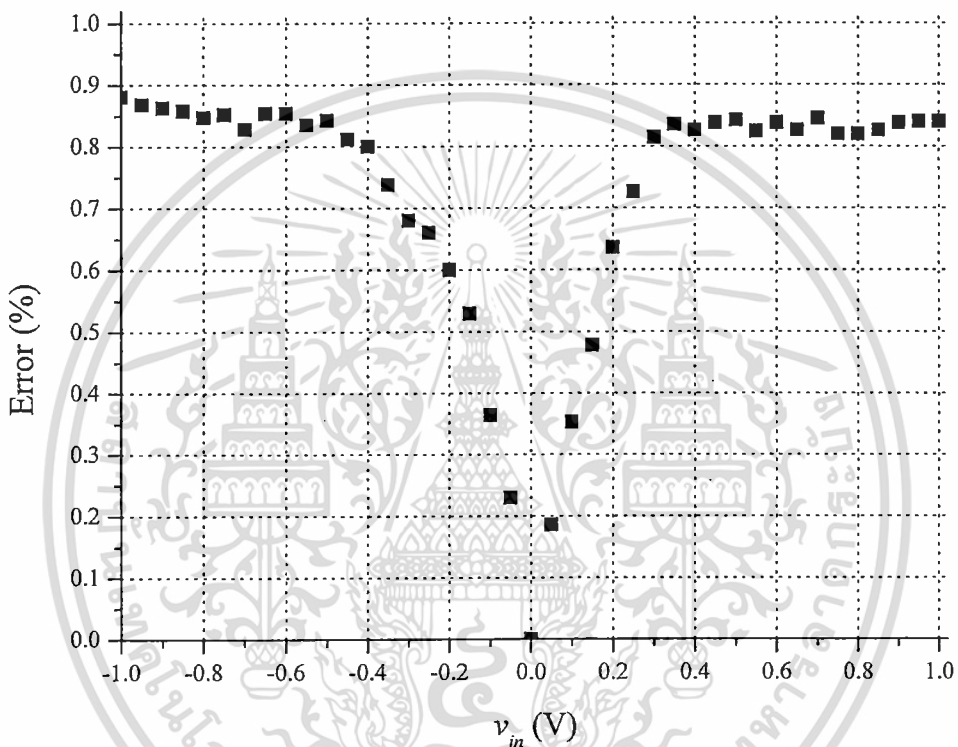
จากค่าพารามิเตอร์ในตารางที่ 4.5 ทำให้ได้ค่าอัตราขยายแรงดันไฟฟ้า k_p ของส่วนยกกำลังสองที่คำนวณได้จากสมการที่ (4.28) เท่ากับ 0.00855 และสัมประสิทธิ์ลดทอน γ ได้เท่ากับ 0.417 เท่า ทำนองเดียวกันจากค่าพารามิเตอร์ในตารางที่ 4.6 ทำให้ได้ค่าอัตราขยายแรงดันไฟฟ้า k_{sq} ของส่วนถอดรึกที่สองที่คำนวณได้จากสมการที่ (4.29) เท่ากับ 9.1564 รูปที่ 4.23 แสดงผลการทดสอบเมื่อทำการแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต v_{in} แบบสัญญาณไฟตรงตั้งแต่ $-1V$ ถึง $1V$ ของส่วนวงจรถ่ายค่าผลรวมของสอง จากกราฟผลการทดลองแสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_1 ของวงจรถ่ายค่าผลรวมของสองจะเป็นค่ากำลังสองของแรงดันไฟฟ้าอินพุต v_{in}



รูปที่ 4.23 ผลการทดลองคุณสมบัติการส่งผ่านของส่วนวงจรถ่ายค่าผลรวมของสอง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออยู่ใต้เงื่อนไขข้อบังคับด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

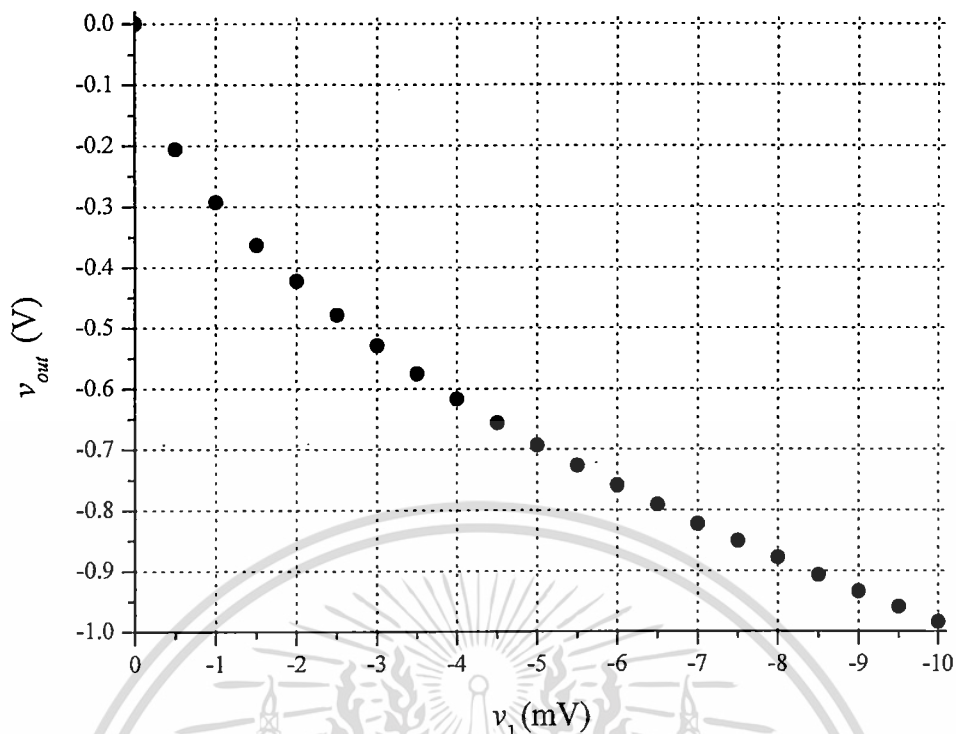
และจากผลการทดลองสามารถนำไปหาเปอร์เซ็นต์ความผิดพลาดได้ดังกราฟในรูปที่ 4.24 จากกราฟจะแสดงให้เห็นว่าเปอร์เซ็นต์ความผิดพลาดสูงสุดของวงจรรยกกำลังสองอยู่ที่ 0.88% โดยที่ค่าความผิดพลาดที่เกิดจะประกอบด้วยค่าความผิดพลาด ε_{P_AI} และ ε_{pp} รวมกันอยู่ สำหรับค่าความผิดพลาด ε_{P_AI} สามารถคำนวณ โดยคิดที่แรงดันไฟฟ้าอินพุตมากที่สุด (ที่ 1V) จะได้ $\varepsilon_{P_AI} = 0.113\%$ ส่วนค่าความผิดพลาด ε_{pp} สามารถคำนวณโดยใช้สมการที่ (4.35ข) จะได้ $\varepsilon_{pp} = 0.595\%$ ดังนั้นจะเห็นว่าค่าที่วัดได้จากกราฟจะมีค่าใกล้เคียงกับผลรวมของค่าผิดพลาดที่คำนวณทางทฤษฎีทั้งสอง



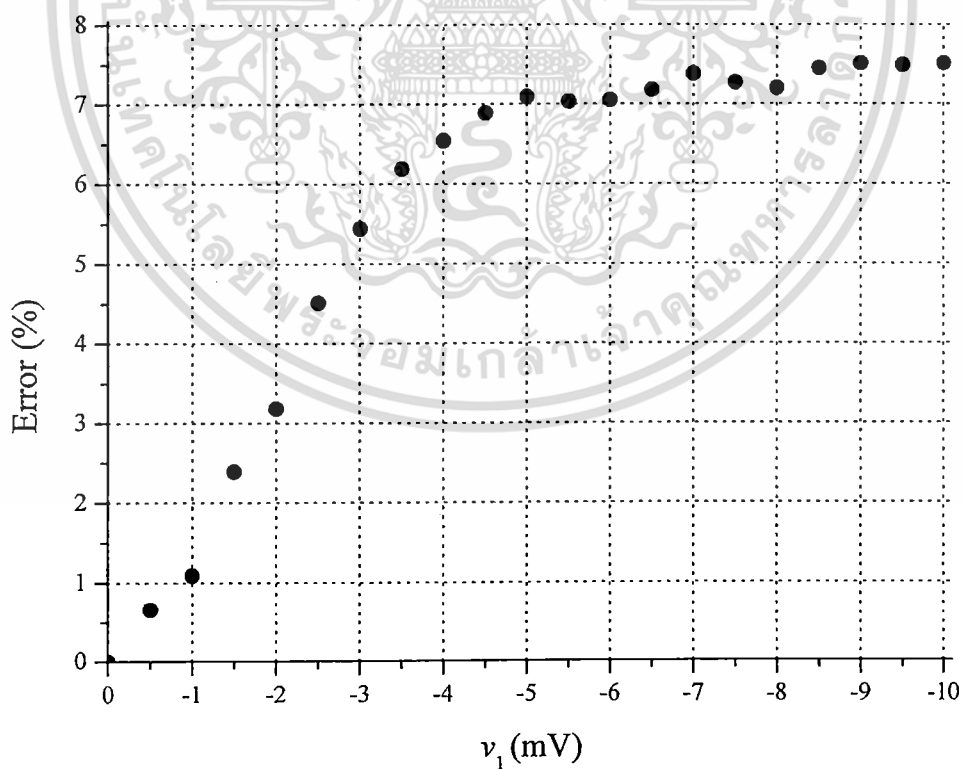
รูปที่ 4.24 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.23

สำหรับรูปที่ 4.25 แสดงผลการทดสอบเมื่อทำการแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต v_1 แบบสัญญาณไฟตรงตั้งแต่ 0 ถึง -10mV ของส่วนวงจรถอดรากที่สอง จากกราฟผลการทดลองแสดงให้เห็นว่าแรงดันไฟฟ้าเอาต์พุต v_{out} ของวงจรถอดรากที่สองจะเป็นค่ารากที่สองของแรงดันไฟฟ้าอินพุต v_1 และจากผลการทดลองสามารถนำไปหาเปอร์เซ็นต์ความผิดพลาดได้ดังกราฟในรูปที่ 4.26 จากกราฟจะแสดงให้เห็นว่าเปอร์เซ็นต์ความผิดพลาดสูงสุดของวงจรถอดรากที่สองอยู่ที่ 7.51% โดยที่ค่าความผิดพลาดที่เกิดจะประกอบด้วยค่าความผิดพลาด ε_{P_A2} และ ε_{ss} รวมกันอยู่ สำหรับค่าความผิดพลาด ε_{P_A2} สามารถคำนวณ โดยคิดที่แรงดันไฟฟ้าอินพุตมากที่สุด (ที่ -10mV) จะได้ $\varepsilon_{P_A2} = 0.358\%$ ส่วนค่าความผิดพลาด ε_{pp} สามารถคำนวณโดยใช้สมการที่ (4.36ข) จะได้ $\varepsilon_{pp} = 6.25\%$ ดังนั้นจะเห็นว่าค่าที่วัดได้จากกราฟจะมีค่าใกล้เคียงกับผลรวมของค่าผิดพลาดที่คำนวณทางทฤษฎีทั้งสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 ผลการทดลองคุณสมบัติการส่งผ่านของส่วนวงจรทรานซิสเตอร์

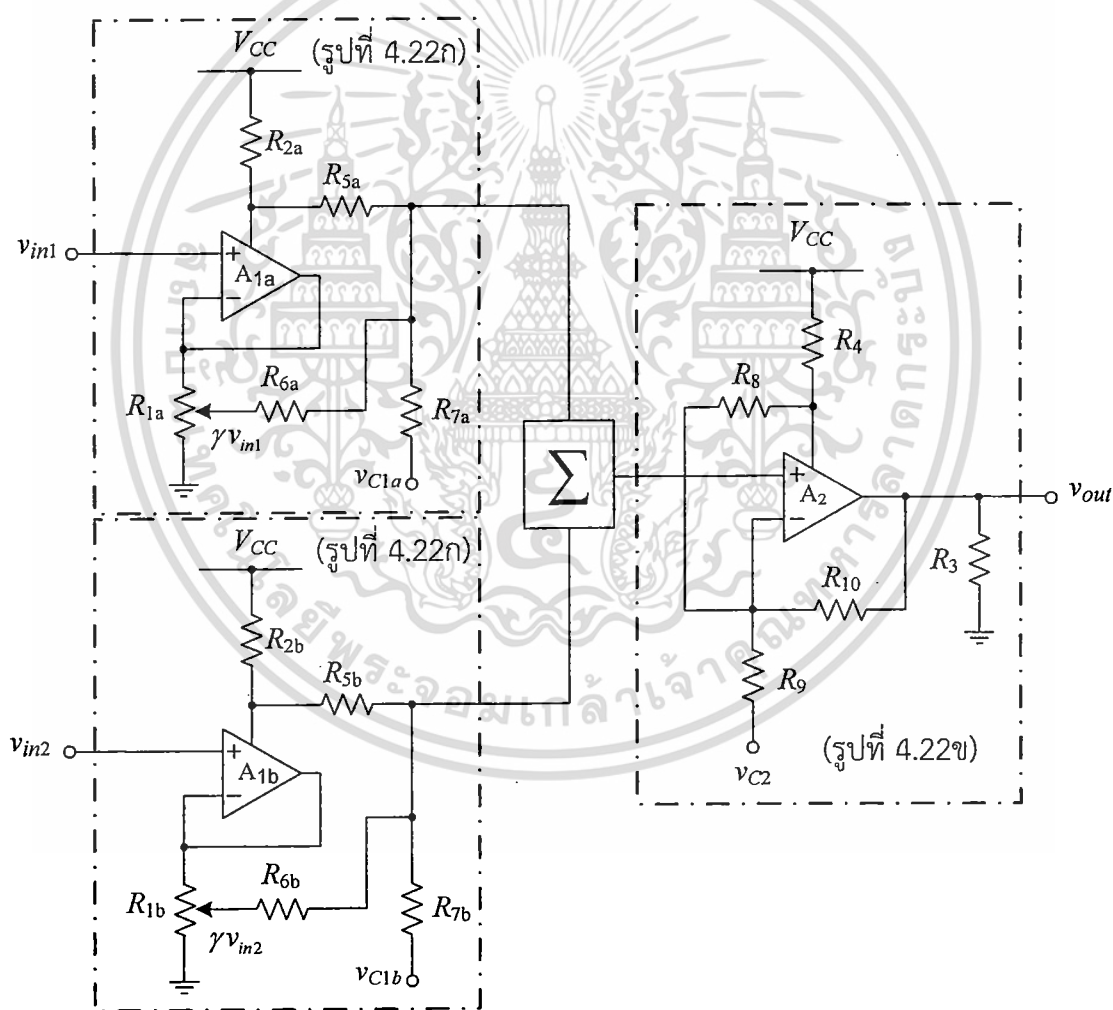


รูปที่ 4.26 กราฟเปอร์เซ็นต์ความผิดพลาดจากผลการทดลองในรูปที่ 4.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

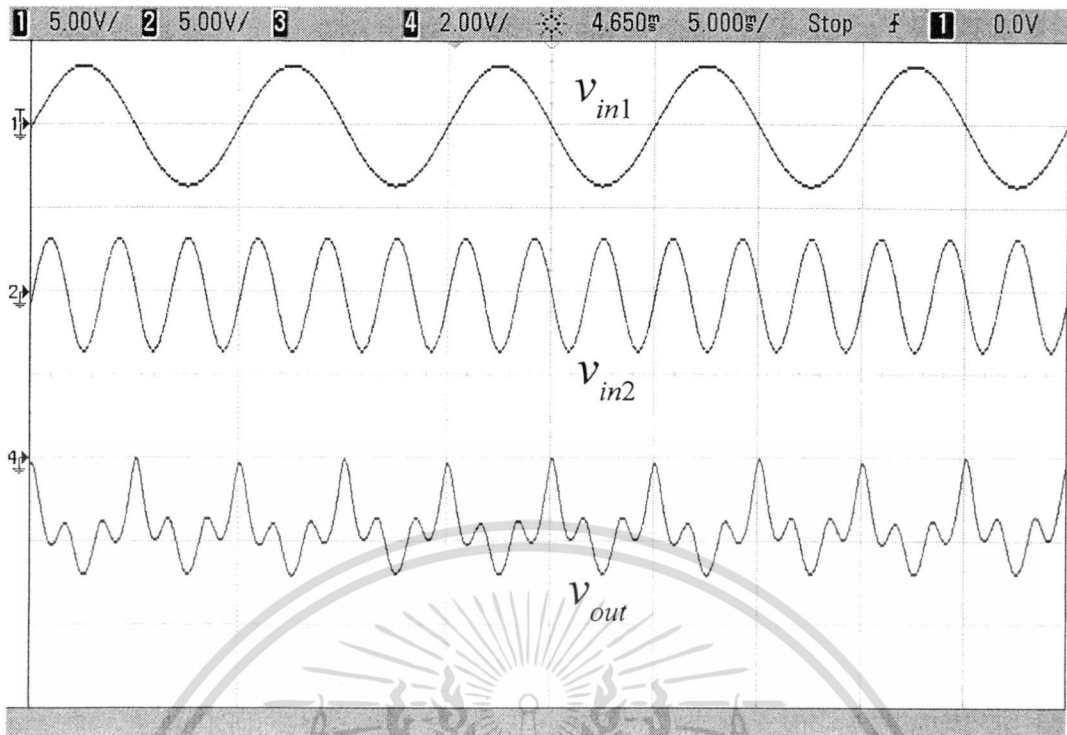
สำหรับการทดสอบการทำงานของวงจรถ้าผลรวมของเวกเตอร์ที่นำเสนอบน 2 อินพุตนั้น จะใช้โครงสร้างตามวงจรในรูปที่ 4.27 โดยใช้วงจรถ้าผลรวมในการรวมค่าเอาต์พุตของส่วนยกกำลังสองทั้งสองชุด สำหรับรูปที่ 4.28 แสดงผลการทดสอบเมื่อทำการป้อนสัญญาณรูปคลื่นไซน์ที่มีความถี่แตกต่างกัน โดยที่สัญญาณแรงดันไฟฟ้า v_{in1} มีความถี่เท่ากับ 100 Hz และ สัญญาณแรงดันไฟฟ้า v_{in2} มีความถี่เท่ากับ 300 Hz และรูปที่ 4.29 แสดงผลการทดสอบการประยุกต์เป็นฟังก์ชันหาค่ายอดของสัญญาณ โดยการป้อนสัญญาณรูปคลื่นไซน์ที่มีเฟสต่างกัน 90°

จากผลการทดสอบทั้งหมดแสดงให้เห็นว่า วงจรถ้าผลรวมของเวกเตอร์โดยใช้โอปแอมป์ที่นำเสนอนั้นทำงานได้อย่างถูกต้อง โดยวงจรที่ออกแบบนั้นจะมีความสะดวกในการเพิ่มจำนวนอินพุต แต่มีข้อเสียในเรื่องค่าเปอร์เซ็นต์ความผิดพลาดสูงสุดจะอยู่ที่ 10.78% ซึ่งมีความมากกว่าของวงจรถ้าผลรวมที่นำเสนอก่อนหน้านี้ เนื่องจากมีค่าความผิดพลาดจากวงจรถ้าผลรวมที่ใช้ในการรวมค่ากำลังสองรวมอยู่ด้วย

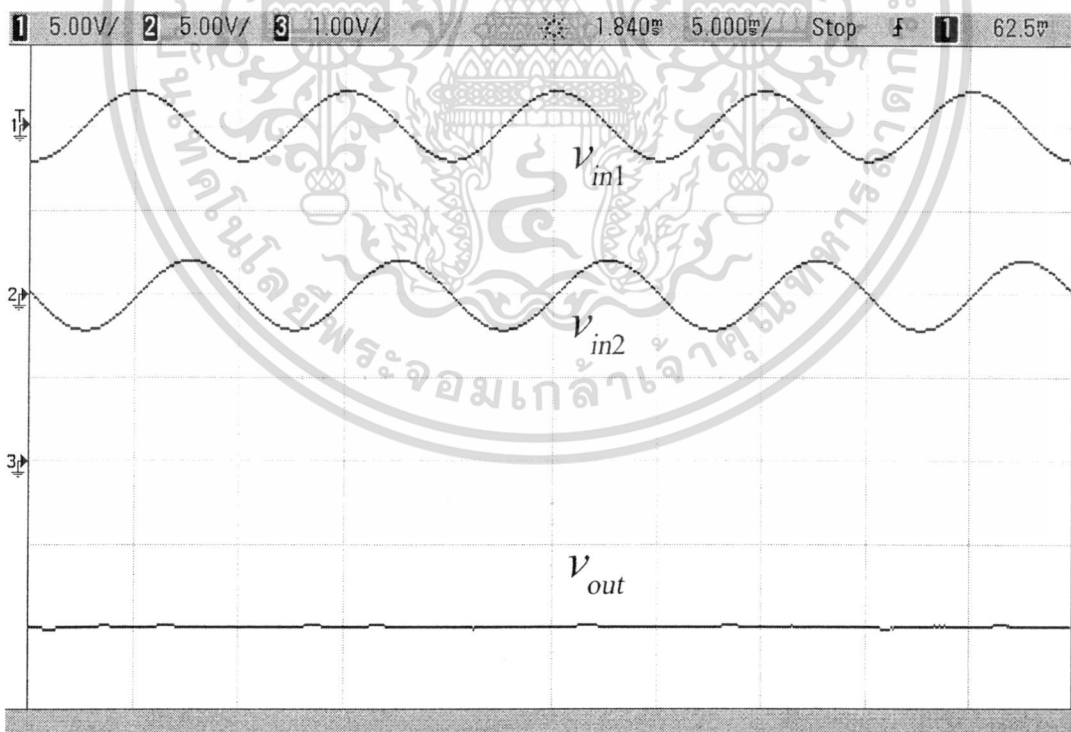


รูปที่ 4.27 วงจรถ้าผลรวมของเวกเตอร์โดยใช้โอปแอมป์จำนวน 2 อินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.28 ผลการทดสอบเมื่อทำการป้อนสัญญาณรูปคลื่นซายน์ที่มีความถี่ 100Hz และ 300Hz



รูปที่ 4.29 ผลการทดสอบเมื่อทำการป้อนสัญญาณรูปคลื่นซายน์ที่มีเฟสต่างกัน 90°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 สรุป

ในบทนี้ได้นำเสนอการประยุกต์ใช้งานวงจรถอดรหัสดิจิทัลที่ใช้ออปแอมป์หนึ่งตัวที่ได้นำเสนอไว้ในบทที่ 3 โดยนำมาสร้างเป็นวงจรแปลงค่ารหัสดิจิทัลของแรงดันไฟฟ้าเป็นความถี่ วงจรหาค่าสัมบูรณ์ และวงจรหาผลรวมของเวกเตอร์ตามลำดับ วงจรที่หนึ่งเป็นการนำเสนอการเปลี่ยนแรงดันไฟฟ้าที่เป็นค่ารหัสดิจิทัลที่ได้จากวงจรถอดรหัสดิจิทัลซึ่งเป็นสัญญาณแบบคงที่ ให้เป็นสัญญาณความถี่เพื่อให้เหมาะสมกับการสื่อสารระยะทางไกล โดยนำค่ารหัสดิจิทัลที่ได้ไปกำหนดช่วงเวลาการโต้ขึ้นและโต้ลงของวงจรอินทิเกรตเตอร์ สำหรับความถี่ของสัญญาณเอาต์พุตของวงจรที่นำเสนอมีค่าไม่สูงมากนักเนื่องจากข้อจำกัดของอัตราสุ่วของออปแอมป์ที่ไม่สูง และการใช้แอนะล็อกสวิทช์ถึงสองตัวซึ่งมีผลต่อระยะเวลาที่ใช้ปิดและเปิด วงจรที่สองเป็นการนำเสนอการสร้างฟังก์ชันหาค่าสัมบูรณ์ โดยจะใช้วิธีการหาค่ารหัสดิจิทัลของสัญญาณอินพุตยกกำลังสอง ในการสร้างส่วนยกกำลังสองนั้นจะใช้โดยจะอาศัยค่ากำลังสองแฝงที่ปรากฏอยู่ในไฟเลี้ยงของออปแอมป์ ซึ่งจะได้แรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปยกกำลังสองของแรงดันไฟฟ้าอินพุตแต่มีค่าอยู่ทางซีกลบ ดังนั้นจึงต้องมีการตัดแปลงส่วนถอดรหัสดิจิทัลโดยใช้ออปแอมป์หนึ่งตัวที่ได้นำเสนอไว้ก่อนหน้านี้ให้สามารถรับแรงดันไฟฟ้าอินพุตที่มีค่าเป็นลบได้ ซึ่งวงจรถอดรหัสดิจิทัลที่ตัดแปลงขึ้นมาใหม่จะไม่เหมาะสมกับการใช้แบบเดี่ยว ๆ เหมือนกับวงจรถอดรหัสดิจิทัลที่นำเสนอไว้ในบทที่ 3 เนื่องจากมีอัตราขยายที่สูง สำหรับวงจรที่นำเสนอจะมีข้อเสียในเรื่องความไม่สะดวกในการปรับค่าอัตราขยายที่ต้องใช้ตัวต้านทานสองตัวและการปรับค่ายังไม่เป็นเชิงเส้นอีกด้วย รวมทั้งยังมีค่าความผิดพลาดของวงจรที่สูง ส่วนวงจรสุดท้ายเป็นการสร้างฟังก์ชันหาผลรวมสัญญาณทางเวกเตอร์ โดยจะมีการตัดแปลงวงจรหาค่าสัมบูรณ์ที่นำเสนอก่อนหน้านี้ให้สามารถรับสัญญาณอินพุตที่มากกว่าหนึ่งอินพุตได้เพื่อทำให้เกิดสัญญาณอินพุตยกกำลังสองด้วยวงจรส่วนยกกำลังสองของวงจรหาค่าสัมบูรณ์ แล้วนำสัญญาณอินพุตที่ยกกำลังสองแล้วมารวมกันเพื่อส่งไปถอดรหัสดิจิทัลด้วยวงจรส่วนถอดรหัสดิจิทัลของวงจรหาค่าสัมบูรณ์แล้วก็จะได้ผลรวมของเวกเตอร์ สำหรับวงจรนี้จะมีข้อเสียในเรื่องการปรับอัตราขยายของแต่ละส่วนที่ไม่เป็นเชิงเส้นและต้องให้มีความสัมพันธ์กันระหว่างสองส่วน และมีค่าความผิดพลาดรวมที่สูงกว่าวงจรหาค่าสัมบูรณ์ซึ่งเป็นผลพวงเนื่องจากการใช้ส่วนรวมสัญญาณ และจากผลการทดลองต่อวงจรด้วยอุปกรณ์จริงทั้งหมดแสดงให้เห็นว่าวงจรทั้งสามสามารถทำงานได้อย่างถูกต้องตามทฤษฎีที่นำเสนอไว้

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุปและวิจารณ์

วิทยานิพนธ์ฉบับนี้ได้นำเสนอแนวทางในการสังเคราะห์วงจรถอดรึกที่สอง สำหรับนำไปปรับแต่งสัญญาณแอนะล็อกก่อนนำมาประมวลผลด้วยหน่วยประมวลผลทางด้านดิจิทัล ซึ่งโครงสร้างของวงจรที่นำเสนอจะเน้นให้มีความเรียบง่ายในการสร้างด้วยการใช้อุปกรณ์สำเร็จรูปทำให้ไม่ต้องสร้างเป็นวงจรรวม โดยใช้ออปแอมป์ชนิดไบโพลาร์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ซึ่งเป็นอุปกรณ์ที่มีประสิทธิภาพในการทำงานสูง ราคาถูก และหาง่ายตามท้องตลาดทั่วไปเป็นอุปกรณ์หลักในการออกแบบ สำหรับหลักในการออกแบบนั้นจะอาศัยการตรวจวัดการเปลี่ยนแปลงของกระแสไฟเลี้ยงของออปแอมป์ชนิดไบโพลาร์ทรานซิสเตอร์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี มาสร้างเป็นแรงดันไฟฟ้าที่มีความสัมพันธ์ในรูปของค่ากำลังสองของแรงดันไฟฟ้าอินพุตที่แฝงอยู่ภายใน แล้วนำแรงดันไฟฟ้านั้นมาจัดให้อยู่ในรูปค่ารึกที่สองตามที่ต้องการ ด้วยการต่อร่วมกับตัวต้านทานภายนอก สำหรับวงจรที่นำเสนอมีด้วยกัน 2 แบบ คือ แบบที่หนึ่งจะใช้ออปแอมป์จำนวนสองตัว โดยที่ออปแอมป์ตัวที่หนึ่งจะสร้างแรงดันไฟฟ้าที่สัมพันธ์กับการเปลี่ยนแปลงของกระแสไฟเลี้ยง ที่มีพจน์ของค่ารึกที่สองของแรงดันไฟฟ้าอินพุตแฝงอยู่ แล้วส่งผ่านให้กับออปแอมป์ตัวที่สองที่ต่ออยู่ในรูปแบบของวงจรขยายความแตกต่างเพื่อกำจัดแรงดันไฟฟ้าออฟเซตออกไป ก็จะได้แรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปของค่ารึกที่สองตามที่ต้องการ สำหรับแบบที่สองเป็นการลดจำนวนออปแอมป์ที่ใช้ให้เหลือเพียงตัวเดียวต่อร่วมกับตัวต้านทานภายนอก โดยที่ทั้งสองวงจรที่นำเสนอนั้นสามารถปรับอัตราขยายด้วยการเปลี่ยนค่าความต้านทานเพียงหนึ่งตัวเท่านั้น และเมื่อนำเอาสมรรถนะการทำงานของวงจรทั้งสองมาเปรียบเทียบ จะเห็นว่าวงจรแบบที่หนึ่งสามารถให้ช่วงของแรงดันไฟฟ้าเอาต์พุตที่สูงกว่า และมีเฟสตรงกันกับแรงดันไฟฟ้าอินพุต แต่ออปแอมป์ถึงสองตัวและยังให้เปอร์เซ็นต์ค่าความผิดพลาดที่สูงกว่า ในขณะที่วงจรแบบที่สองใช้ออปแอมป์เพียงตัวเดียวและมีเปอร์เซ็นต์ค่าความผิดพลาดที่น้อยกว่า แต่ให้ช่วงของแรงดันไฟฟ้าเอาต์พุตน้อยกว่า แถมยังมีเฟสตรงกันข้ามกับแรงดันไฟฟ้าอินพุตโดยมีค่าติดลบเสมอทำให้ต้องต่อวงจรกลับเฟสสัญญาณเพื่อให้ได้สัญญาณด้านบวก ซึ่งสามารถยืนยันให้เห็นถึงความถูกต้องในการทำงานของวงจรทั้งสอง ว่ามีความใกล้เคียงและสอดคล้องเป็นไปในทางเดียวกันกับหลักการทางทฤษฎีที่ได้นำเสนอ ด้วยผลการทดสอบการทำงานของวงจรทั้งสองด้วยการต่อวงจรจริง

สุดท้ายจะเป็นการประยุกต์ใช้งานวงจรถอดรึกที่สองโดยใช้ออปแอมป์หนึ่งตัวที่ได้นำเสนอ โดยนำมาสร้างเป็นวงจรแปลงค่ารึกที่สองของแรงดันไฟฟ้าเป็นความถี่ วงจรหาค่าสัมบูรณ์ และวงจรหาผลรวมของเวกเตอร์ สำหรับความถูกต้องในการทำงานของวงจรทั้งสามนั้นจะถูกยืนยันด้วยการทดสอบด้วยการต่อวงจรด้วยอุปกรณ์จริง โดยที่วงจรแรกเป็นการนำเสนอการเปลี่ยนแรงดันไฟฟ้าที่เป็นค่ารึกที่สองที่ได้จากวงจรถอดรึกที่สองให้เป็นสัญญาณความถี่เพื่อให้เหมาะสมกับการสื่อสารระยะทางไกล ความถี่ของสัญญาณเอาต์พุตของวงจรมีค่าสูงชันด้วยการเลือกใช้ออปแอมป์ที่มีอัตราสลับที่สูง และแอนะล็อกสวิตช์ที่มีระยะเวลาปิดและเปิดที่น้อย สำหรับการสร้างฟังก์ชันหาค่าสัมบูรณ์นั้น จะใช้วิธีการหาค่ารึกที่สองของสัญญาณอินพุตยกกำลังสอง ในการสร้างส่วนแยกเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังสองนั้นจะใช้หลักการเดียวกับการสร้างวงจรถอดรากลที่สองโดยจะอาศัยค่ากำลังสองแฝงที่ปรากฏอยู่ในไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ซึ่งจะได้แรงดันไฟฟ้าเอาต์พุตที่อยู่ในรูปยกกำลังสองของแรงดันไฟฟ้าอินพุตแต่มีค่าอยู่ทางซีกลบ ดังนั้นจึงต้องมีการตัดแปลงส่วนถอดรากลที่สองโดยใช้ออปแอมป์หนึ่งตัวที่ได้นำเสนอไว้ก่อนหน้าให้สามารถรับแรงดันไฟฟ้าอินพุตที่มีค่าเป็นลบได้ โดยวงจรมีข้อเสียในเรื่องของการปรับค่าอัตราขยายที่ต้องใช้ตัวต้านทานสองตัวและการปรับค่าจะไม่เป็นเชิงเส้น แรงดันไฟฟ้าเอาต์พุตมีค่าติดลบเสมอ และยังมีค่าความผิดพลาดของวงจรถูกสูง ส่วนการสร้างวงจรถอดรวมของเวกเตอร์จะเป็นการตัดแปลงวงจรถอดรากลที่สองให้สามารถรับสัญญาณอินพุตที่มากกว่าหนึ่งอินพุตได้เพื่อทำให้เกิดสัญญาณอินพุตยกกำลังสองด้วยวงจรถอดรวมยกกำลังสองของวงจรถอดรากลที่สองค่าสัมบูรณ์ แล้วนำสัญญาณที่ได้มารวมกันหลังจากนั้นทำการถอดรากลที่สองด้วยวงจรถอดรากลที่สองของวงจรถอดรากลที่สองค่าสัมบูรณ์ก็จะได้ผลรวมของเวกเตอร์สำหรับวงจรมีข้อเสียในเรื่องการปรับอัตราขยายของแต่ละส่วนที่ไม่เป็นเชิงเส้นและต้องให้ความสัมพันธ์กันระหว่างสองส่วน และมีค่าความผิดพลาดรวมที่สูงกว่าวงจรถอดรากลที่สองค่าสัมบูรณ์ซึ่งเป็นผลพวงเนื่องจากการใช้ส่วนรวมสัญญาณ

5.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ

เนื่องจากความผิดพลาดของวงจรถอดรวมจะขึ้นอยู่กับทางเลือกใช้ตัวต้านทาน ที่ต้องให้ได้ค่าตรงตามเงื่อนไขที่กำหนด ดังนั้นการใช้ตัวต้านทานปรับค่าได้แทนตัวต้านทานแบบคงที่ จะได้ค่าที่ถูกต้องมากกว่า สำหรับพจน์กำลังสองของไฟเลี้ยงของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ชนิดไบโพลาร์นั้นเกิดจากการประมาณค่าเมื่อกระแสไฟฟ้าเอาต์พุตมีค่าน้อย ซึ่งจะทำให้เกิดค่าผิดพลาดมากขึ้นเมื่อแรงดันไฟฟ้าหรือกระแสไฟฟ้าเอาต์พุตมีค่ามากขึ้นด้วย สามารถแก้ไขด้วยการใช้ออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบีชนิดซีมอสแทน เพราะกระแสไฟเลี้ยงจะมีพจน์กำลังสองอยู่แล้วโดยไม่ต้องประมาณค่า และขีดจำกัดทางความถี่ของวงจรถอดรวมเมื่อแรงดันไฟฟ้าเอาต์พุตมีขนาดใหญ่จะขึ้นอยู่กับอัตราสุ่วด้วย ดังนั้นเพื่อจะได้ช่วงการทำงานทางความถี่ที่กว้างขึ้น ควรใช้ออปแอมป์ที่มีอัตราสุ่วที่สูงขึ้น

ในลำดับสุดท้าย ผู้วิจัยหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้จะเป็นประโยชน์และสามารถแนะแนวทางสำหรับผู้ที่มีความต้องการสร้างวงจรถอดรากลที่สอง ที่มีโครงสร้างอย่างง่ายและสามารถสร้างขึ้นเองได้โดยไม่ต้องทำการสร้างเป็นวงจรรวม เพื่อใช้ในการปรับแต่งสัญญาณแอนะล็อกจากเซ็นเซอร์ต่างๆ ก่อนนำไปประมวลผล

เอกสารอ้างอิง

- [1] Surakamponorn W., and Riewruja V. "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier" *Int. J. Electron.*, vol. 73, 1992, pp. 627-632
- [2] Riewruja V., Anuntahirunrat K., and Surakamponorn W. "A Class AB CMOS square-rooting circuit" *Int. J. Electron.*, vol. 85, 1998, pp.55-60
- [3] Riewruja V., and Guntapong R. "A low-voltage wide-band CMOS precision full-wave rectifier" *Int. J. Electron.*, vol. 89, 2002, pp. 467-476
- [4] Tadic N., and Gobovic D. "A square-root current-to-frequency converter" *IEEE Trans. Instrum. Meas.*, vol. 52, 2003, pp. 1035-1040
- [5] Riewruja V., and Chaikla A. "A high-speed algorithmic ADC" *Int. J. Electron.*, vol. 91, 2004, pp. 719-733
- [6] Kumngern M., and Dejhan K. "High frequency and high precision CMOS full-wave rectifier" *Int. J. Electron.*, vol. 93, 2006, pp. 185-199
- [7] Dejhan K., and Netbut C. "New simple square-rooting circuits based on translinear current conveyors" *Int. J. Electron.*, vol. 94, 2007, pp. 707-723
- [8] Tadic N., and Bobovic D. "Smart sensor interfacing circuit using square-rooting current-to-frequency conversion" *Int. J. Electron.*, vol. 94, 2007, pp. 1075-1098
- [9] Coughlin R.F., and Driscoll F.F. *Operational amplifiers and linear integrated circuits*. Prentice-Hall. 2001.
- [10] Toumazou, C., and Lidgey, F.J. "Wide-band precision rectification" *IEE Proceedings, Pt. G*, vol. 134, 1987, pp. 7-15
- [11] Franco S. *Design with operational amplifiers and analog integrated circuits*. McGraw-Hill. 2002
- [12] Chaikla A., Lee T., Ukakimaparn P., Riewruja V., and Anantahirunrat K. "A CMOS square-rooting circuit" *ISIC-2001 Proceedings*, 2001, pp. 87-89
- [13] Surakamponorn W., Anuntahirunrat K., and Riewruja V. "Sinusoidal frequency doubler and full-wave rectifier using translinear current conveyor" *Electronics Letters*, vol. 34, 1998, pp. 2077-2078
- [14] Monpapassorn A., Dejhan K., and Cheevasuvit K.: "A full-wave rectifier using a current conveyor and current mirrors" *Int. J. Electron.*, vol. 88, 2001, pp. 751-758
- [15] Gift S.J. "New precision rectifier circuits with high accuracy and wide bandwidth" *Int. J. Electron.*, vol. 92, 2005, pp. 601-617
- [16] Fabre A. "Dual translinear voltage/current converter" *Electronics Letters*, vol. 19, 1983, pp. 1030-1031

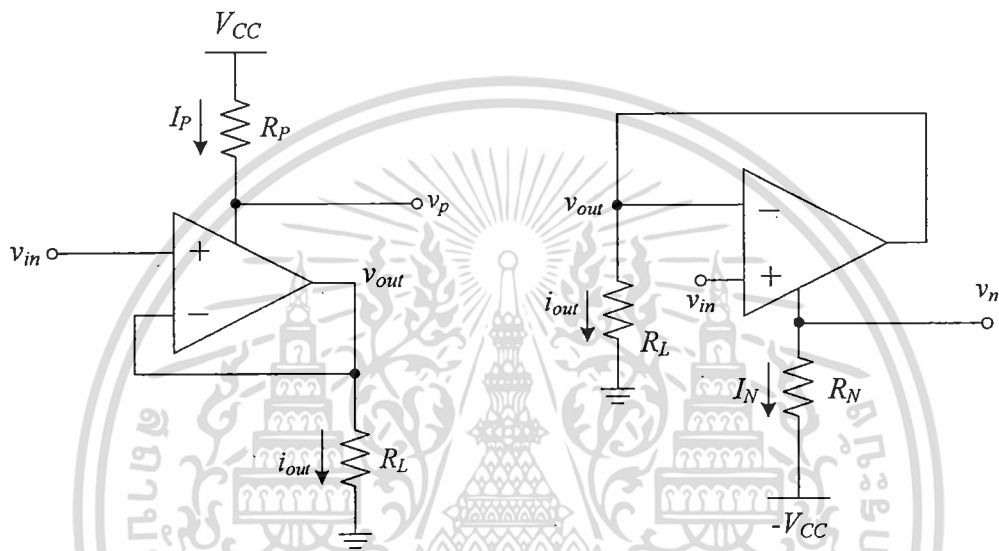
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [17] Surakamponorn W. "Sinusoidal frequency doublers using operational amplifier" *IEEE trans. Instrum. and meas.*, vol. 37, 1988, pp. 259-262
- [18] Jacob Millman, and Arvin Grabel *Microelectronics*. McGraw-Hill, Inc. 1988
- [19] David F. Stout, Milton Kaufman *Handbook of Operational Amplifier Circuit Design*. McGraw-Hill, Inc. 1977
- [20] Toumazou C. et. Al. *Analogue IC Design: The Current Mode Approach*. London : Peter Peregrinus. 1990
- [21] Rungkhum T., Julsereewong A., Riewruja V., and Julsereewong P., "A CMOS-base Square-Rooting Circuit" *ICCAS-2007*, 2007, pp. 161-164
- [22] Vipin, VHDLGURU. "A VHDL Function for finding Square root" [Online]. Available : <http://vhdlguru.blogspot.com/2010/03/vhdl-function-for-finding-square-root.html>. 2010.
- [23] Alain Guyot, TIMA laboratory. "Square root extractor." [Online]. Available : <http://users-tima.imag.fr/cis/guyot/Cours/Oparithm/english/Extrac.htm>.
- [24] Kamsri T., Julsereewong P., and Riewruja V. "Simple Square-Root Extractor Using Op-Amps" *International Conference on Control, Automation and Systems [ICCAS2008]*, 2008, pp. 1812-1815
- [25] Riewruja V. and Kamsri T. "Square-rooting and absolute function circuits using operational amplifiers" *IET Circuits, Devices Syst.*, Vol. 3, Iss. 2, April 2009, pp. 57-63
- [26] YAGEO corporation *Leaded resistors. Metal Film Resistors Normal & Miniature Style [MFR Series]*. [data sheet].
- [27] Philips Semiconductors. *General purpose operational amplifier uA741*. [data sheet], August, 1994.
- [28] Walter G. Jung *IC op-amp cookbook*. Howard W. Sams & Co., Inc. 1977.
- [29] Maneechukate T., Yaonun T., Kamsri T., Julsereewong A., and Riewruja V., "Simple Square-Rooting Voltage-to-Frequency Converter Using Opamps" *International Conference on Control, Automation and Systems [ICCAS2010]*, 2010, pp. 990-993.
- [30] Kamsri T., Julsereewong A., Keawpoonsuk A., Petchmaneelumka W., and Riewruja V. "Simple Vector Summation Circuit Using Opamps" *SICE Annual Conference [SICE2011]*, 2011, pp. 2374-2377.
- [31] Gray P.R., Hurst P.J., Lewis S.H. and Meyer R.G. *Analysis and design of analog integrated circuits*. John wiley & Sons. 2001.
- [32] Battersby N.C. and Toumazou C. "Class AB switched-current memory for analogue sampled-data system" *Electronics Letters*, vol. 27, 1991, pp. 873-875

ภาคผนวก ก.

การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแสไฟเลี้ยงด้านบวกและลบกับ กระแสไฟฟ้าเอาต์พุตของออปแอมป์ชนิดไบโพลาร์

สำหรับการสร้างวงจรทดลองที่สองที่นำเสนอในวิทยานิพนธ์ฉบับนี้จะอาศัยเทคนิคในการตรวจวัดกระแสไฟเลี้ยงของออปแอมป์ที่มีวงจรพื้นฐานดังรูปที่ ก.1



รูปที่ ก.1 วงจรพื้นฐานสำหรับใช้ในเทคนิคการตรวจวัดกระแสไฟเลี้ยงด้านบวกและด้านลบ

ซึ่งโดยส่วนใหญ่วงจรภาคขยายเอาต์พุตของออปแอมป์ชนิดไบโพลาร์ จะมีการไบอัสภายในเป็นแบบคลาสเอบี ดังตัวอย่างวงจรพื้นฐานของออปแอมป์ชนิดไบโพลาร์เบอร์ uA741 ในรูปที่ ก.2 [31] จากรูปวงจรจะเห็นว่ากระแสไฟเลี้ยงด้านบวก I_p จะมีค่าเท่ากับผลรวมของกระแสไฟฟ้า I_x และ I_{AB1} โดยที่ทรานซิสเตอร์ Q_9 ทำหน้าที่สะท้อนกระแสไฟฟ้าที่ผ่านทรานซิสเตอร์ Q_8 ซึ่งมีอัตราการสะท้อนกระแสไฟฟ้าเท่ากับหนึ่ง จะได้กระแสไฟฟ้า $I_{C8} = I_{C9} = I_{B1}$ ดังนั้นสามารถหาค่ากระแสไฟฟ้า I_x ได้เท่ากับ

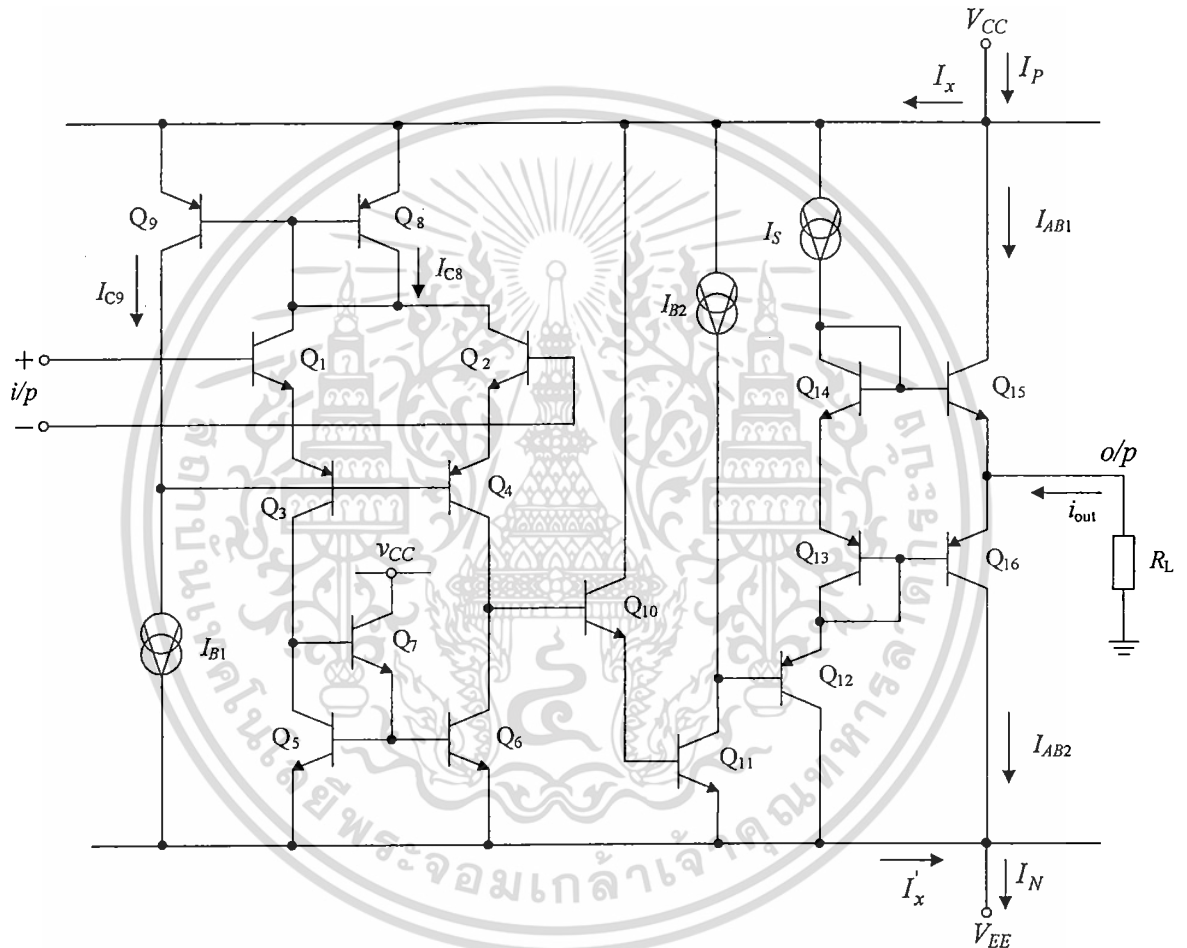
$$I_x = 2I_{B1} + I_{B2} + I_S + I_{C7} + I_{C10} \quad (\text{ก.1})$$

จากรูปที่ ก.2 ทรานซิสเตอร์ Q_7 และ Q_{10} ทำหน้าที่เป็นส่วนขยายกระแสไฟฟ้าขาเบส ดังนั้นถ้าค่าอัตราขยายกระแสไฟฟ้า β ของทรานซิสเตอร์มีค่าสูงมากหรือ $\beta \gg 1$ เป็นผลทำให้ละทิ้ง

ผลกระทบจากการไหลของกระแสไฟฟ้า I_{C7} และ I_{C10} ดังนั้นสามารถประมาณกระแสไฟเลี้ยง I_P ใหม่ได้ดังนี้

$$I_P \cong 2I_{B1} + I_{B2} + I_S + I_{AB1} \cong I_B + I_{AB1} \quad (\text{ก.2})$$

โดยที่กระแสไฟฟ้า $I_B = 2I_{B1} + I_{B2} + I_S$ เป็นกระแสไฟฟ้าสงบของออปแอมป์เนื่องจากกระแสไฟฟ้า I_{B1} , I_{B2} และ I_S เป็นค่าคงที่



รูปที่ ก.2 ตัวอย่างวงจรภายในออปแอมป์ชนิดไบโพลาร์แบบพื้นฐาน

พิจารณาเฉพาะส่วนภาคขยายเอาต์พุตของออปแอมป์ซึ่งเป็นแบบคลาสเอบีดังรูปที่ ก.3 ทรานซิสเตอร์ Q_{13} และ Q_{14} มีการเชื่อมต่อในรูปแบบของไดโอดและยังทำหน้าที่เป็นตัวส่งผ่านกระแสไฟฟ้า ดังนั้นถ้ากำหนดให้ทรานซิสเตอร์ทุกตัวในวงจรมีคุณสมบัติที่เหมือนกันทุกประการ และค่าอัตราขยายกระแสไฟฟ้า β ของทรานซิสเตอร์มีค่าที่สูงมาก ($\beta \gg 1$) จึงสามารถละทิ้งผลของการสูญเสียกระแสไฟฟ้าที่ขาเบสของทรานซิสเตอร์ไปได้ ทำให้ได้กระแสไฟฟ้า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการที่ (ก.5) และ (ก.6) ลงในสมการที่ (ก.7) และ (ก.8) ตามลำดับ จะได้

$$I_S^2 + i_{out} I_{AB1} - I_{AB1}^2 = 0 \quad (ก.9)$$

$$I_S^2 - i_{out} I_{AB2} - I_{AB2}^2 = 0 \quad (ก.10)$$

จากสมการที่ (ก.9) สามารถหาค่ากระแสไฟฟ้า I_{AB1} ซึ่งอยู่ในรูปของกำลังสองได้สองค่าดังนี้ [10] [17]

$$I_{AB1} = \frac{i_{out}}{2} + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} \quad (ก.11)$$

$$I_{AB1} = \frac{i_{out}}{2} - I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} \quad (ก.12)$$

เพื่อความถูกต้องในการออกแบบวงจรทรานซิสเตอร์ที่เสนอแนะนั้น จะต้องกำหนดให้ $i_{out} \leq 2I_S$ และเพื่อให้ทรานซิสเตอร์ Q_{15} ยังคงทำงานได้อย่างปกติ ดังนั้นค่ากระแสไฟฟ้า I_{AB1} จะต้องไม่เกินกระแสไฟฟ้า I_S ด้วย ดังนั้นสมการที่ (ก.11) จึงถูกใช้ในการคำนวณต่อไป โดยนำไปแทนค่าลงในสมการที่ (ก.2) จะได้

$$I_P = I_B + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} + \frac{i_{out}}{2} \quad (ก.13)$$

ในทำนองเดียวกันเมื่อพิจารณาที่ไฟเลี้ยงด้านลบ I_x และ I_{AB2} จะมีค่าที่เท่ากับ I_x และ I_{AB1} ตามลำดับ ดังนั้นจะสามารถหาค่ากระแสไฟฟ้า I_N ได้เท่ากับ

$$I_N \cong 2I_{B1} + I_{B2} + I_S + I_{AB2} \cong I_B + I_{AB2} \quad (ก.14)$$

สำหรับกระแสไฟฟ้า I_{AB2} สามารถหาได้สองค่าจากสมการที่ (ก.10) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{AB2} = -\frac{i_{out}}{2} + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} \quad (ก.15)$$

$$I_{AB2} = -\frac{i_{out}}{2} - I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} \quad (ก.16)$$

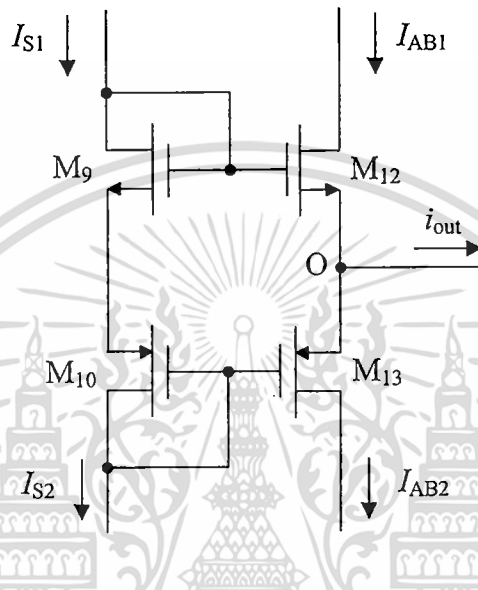
เช่นเดียวกันเพื่อความถูกต้องในการออกแบบวงจรถอดรากที่สองที่นำเสนอ นั้น จะกำหนดให้ $i_{out} \leq 2I_S$ และเพื่อให้ทรานซิสเตอร์ Q_{16} ยังคงทำงานได้อย่างปกติ ดังนั้นค่ากระแสไฟฟ้า I_{AB2} จะต้องมีค่าไม่เกินกระแสไฟฟ้า I_S ด้วย ดังนั้นสมการที่ (ก.15) จึงถูกใช้ในการคำนวณต่อไป โดยนำไปแทนค่าลงในสมการที่ (ก.14) จะได้

$$I_N = I_B + I_S \left[\left(\frac{i_{out}}{2I_S} \right)^2 + 1 \right]^{\frac{1}{2}} - \frac{i_{out}}{2} \quad (ก.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_p = I_x + I_{AB1} = 3I_{B1} + I_{AB1} = I_B + I_{AB1} \quad (\text{ข.1})$$

โดยที่กระแสไฟฟ้า $I_B = 3I_{B1}$ เป็นกระแสไฟฟ้าสงบของออปแอมป์ สำหรับการพิจารณาหาความสัมพันธ์ของกระแสไฟฟ้า I_{AB1} นั้นให้พิจารณาที่ส่วนของวงจรรวมขยายเอาต์พุตแบบคลาสเอบีของออปแอมป์ชนิดซีมอสซึ่งแสดงรูปแบบพื้นฐานดังรูปที่ ข.2 [5] [32]



รูปที่ ข.2 วงจรส่วนภาคขยายเอาต์พุตแบบคลาสเอบีของออปแอมป์ชนิดซีมอส

กำหนดให้มอสทรานซิสเตอร์ทุกตัวทำงานในย่านอิมิตัว และจากคุณสมบัติที่สำคัญของมอสทรานซิสเตอร์จะได้ว่า กระแสไฟฟ้าที่ไหลผ่านขาเดรนและขาซอร์ทของมอสทรานซิสเตอร์จะมีค่าที่เท่ากัน ดังนั้นจะได้ $I_{S1} = I_{S2} = I_S$ จากรูปที่ ข.2 จะเขียนความสัมพันธ์ของแรงดันไฟฟ้าขาเกตและซอร์ทโดยอาศัยหลักการทรานส์ลิเนียร์ได้ดังนี้

$$V_{GS9} + V_{GS10} = V_{GS12} + V_{GS13} \quad (\text{ข.2})$$

โดยที่สามารถเขียนแรงดันไฟฟ้าตกคร่อมขาเดรนและซอร์ทของมอสทรานซิสเตอร์ได้เท่ากับ

$$V_{GS} = \sqrt{\frac{2I_D}{K_p}} + V_{TH} \quad (\text{ข.3})$$

เมื่อ V_{TH} คือแรงดันไฟฟ้าจุดเริ่ม, K_p คือสัมประสิทธิ์ของมอสทรานซิสเตอร์ และ I_D คือเอกส กระแสไฟฟ้าที่ไหลผ่านขาเดรนของมอสทรานซิสเตอร์ และถ้ากำหนดให้มอสทรานซิสเตอร์ทุกตัวไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีคุณสมบัติที่เหมือนกันทุกประการ ดังนั้นเมื่อแทนค่าแรงดันไฟฟ้า V_{GS} จากสมการที่ (ข.3) ลงในสมการที่ (ข.2) และเขียนใหม่ได้ดังนี้

$$\sqrt{I_{AB1}} + \sqrt{I_{AB2}} = 2\sqrt{I_S} \quad (\text{ข.4})$$

จากสมการที่ (ข.4) ยกกำลังสองทั้งสองข้างจะได้

$$I_{AB1} + I_{AB2} + 2\sqrt{I_{AB1}}\sqrt{I_{AB2}} = 4I_S \quad (\text{ข.5})$$

จากรูปที่ ข.2 เมื่อพิจารณาที่จุด O จะได้ว่า

$$I_{AB1} = I_{AB2} + i_{out} \quad (\text{ข.6})$$

$$I_{AB2} = I_{AB1} - i_{out} \quad (\text{ข.7})$$

เมื่อแทนค่า I_{AB1} และ I_{AB2} จากสมการที่ (ข.6) และ (ข.7) ตามลำดับ ลงในสมการที่ (ข.5) จะสามารถหาค่ากระแสไฟฟ้า I_{AB1} และ I_{AB2} ได้ดังนี้

$$I_{AB1} = \frac{(4I_S + i_{out})^2}{16I_S} = I_S \left(1 + \frac{i_{out}}{4I_S}\right)^2 \quad (\text{ข.8})$$

$$I_{AB2} = \frac{(4I_S - i_{out})^2}{16I_S} = I_S \left(1 - \frac{i_{out}}{4I_S}\right)^2 \quad (\text{ข.9})$$

ดังนั้นจากสมการที่ (ข.8) และ (ข.9) เพื่อความถูกต้องในการทำงานจะต้องกำหนดให้ มอสมทรานซิสเตอร์ M_{12} หรือ M_{13} ทำงานได้ปกติไม่เข้าสู่สภาวะหยุดนำกระแสไฟฟ้า (cut off) โดยกำหนดให้กระแสไฟฟ้า i_{out} ต้องมีค่าน้อยกว่าหรือเท่ากับ $4I_S$ ดังนั้นจากสมการที่ (ข.1) สามารถเขียนกระแสไฟเลี้ยงด้านบวก I_p ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_P = I_B + I_S \left(1 + \frac{i_{out}}{4I_S} \right)^2 \quad (ข.9)$$

ในทำนองเดียวกันจะได้ว่ากระแส $I'_x = I_x$ และ $I_{AB2} = I_{AB1}$ ดังนั้นสามารถเขียนกระแสไฟเลี้ยง
ด้านลบ I_N ได้ดังนี้

$$I_N = I_B + I_S \left(1 - \frac{i_{out}}{4I_S} \right)^2 \quad (ข.10)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

การวิเคราะห์หาค่าเปอร์เซ็นต์ความผิดพลาด ε_p เนื่องจากการประมาณค่า

$$\sqrt{1+a^2}$$

สำหรับพจน์ $\sqrt{1+a^2}$ สามารถประมาณค่าโดยใช้นุกรมกำลังของเทย์เลอร์ เมื่อกำหนดให้ $a^2 < 1$ ได้เท่ากับ

$$\sqrt{1+a^2} \cong 1 + \sum_{n=1}^{\infty} \frac{(-1)^n (2n)!}{(1-2n)(n!)^2 2^{2n}} a^{2n} \quad (\text{ค.1})$$

หรือสามารถเขียนกระจายเป็นพจน์ๆ ได้ดังนี้

$$\sqrt{1+a^2} \cong 1 + \frac{1}{2}a^2 - \frac{1}{8}a^4 + \frac{1}{16}a^6 - \dots \quad (\text{ค.2})$$

พิจารณาจากเงื่อนไข $a^2 < 1$ ทำให้พจน์ที่ยกกำลังสี่ขึ้นไปในสมการที่ (ค.2) มีค่าน้อยมากจนสามารถละทิ้งผลไปได้ ดังนั้นสามารถประมาณค่าสมการที่ (ค.2) ใหม่ได้เท่ากับ

$$\sqrt{1+a^2} \cong 1 + \frac{1}{2}a^2 \quad (\text{ค.3})$$

โดยการประมาณค่า $\sqrt{1+a^2}$ ดังสมการที่ (ค.3) นี้จะถูกนำไปประมาณค่าพจน์รากที่สองที่ปรากฏในสมการกระแสไฟเลี้ยงต้านบวกและลบของออปแอมป์ที่มีภาคขยายเอาต์พุตแบบคลาสเอบี ดังนั้นการประมาณค่านี้มีค่าความผิดพลาด ε_p เท่ากับอนุกรมต่อไปนี้

$$\varepsilon_p = \frac{1}{2} \sum_{n=2}^P \frac{(-1)^{n+1} (2n)!}{(1-2n)(n!)^2 2^{(4n-4)}} a^{2n} \quad (\text{ค.4})$$

โดยที่ P คือจำนวนพจน์ที่ถูกตัดออกไป ซึ่งสามารถคิดเป็นเปอร์เซ็นต์ความผิดพลาดเทียบกับพจน์ $\frac{1}{2}a^2$ ได้เท่ากับ

$$\varepsilon_p = \frac{1}{2} \sum_{n=2}^P \frac{(-1)^{n+1} (2n)!}{(1-2n)(n!)^2 2^{(4n-3)}} a^{2n-2} \times 100\% \quad (\text{ค.5})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offset_{sq1}}$ และความผิดพลาด ε_{sq1} ของ
วงจรถอดรากที่สองแบบที่หนึ่ง

วิเคราะห์กระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน R_3 ที่มีผลกระทบท่อกระแสไฟฟ้าที่ไหลผ่านตัว
ต้านทาน R_2 ซึ่งมีค่าเท่ากับ

$$I_{R2} = I_N - i_2 \quad (ง.1)$$

ดังนั้นแรงดันไฟฟ้า v_2 จะมีค่าเท่ากับ

$$v_2 = R_2 (I_N - i_2) - V_{CC} \quad (ง.2)$$

แทนค่ากระแสไฟฟ้า $i_2 = \frac{v_2 - v_3}{R_3}$ ลงในสมการที่ (ง.2) พร้อมทั้งจัดรูปใหม่จะได้

$$v_2 = \frac{R_2 R_3}{R_2 + R_3} I_N - \frac{R_3}{R_2 + R_3} V_{CC} + \frac{R_2}{R_2 + R_3} v_3 \quad (ง.3)$$

แทนค่ากระแสไฟฟ้า $I_N = I_{B1} + I_{S1} - \frac{v_{out}}{2R_1} + \frac{v_{out}^2}{8I_{S1}R_1^2}$ ลงในสมการที่ (ง.3) จะได้

$$v_2 = \frac{R_2 R_3}{R_2 + R_3} \left(I_{B1} + I_{S1} - \frac{v_{out}}{2R_1} + \frac{v_{out}^2}{8I_{S1}R_1^2} \right) - \frac{R_3}{R_2 + R_3} V_{CC} + \frac{R_2}{R_2 + R_3} v_3 \quad (ง.4)$$

วิเคราะห์กระแสไฟฟ้าที่โหนด v_3 จะได้

$$-\frac{v_{out}}{R_4} = \frac{V_C}{R_6} + \frac{v_2}{R_3} - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) v_3 \quad (ง.5)$$

แทนค่าแรงดันไฟฟ้า v_2 จากสมการที่ (ง.5) และแยกเป็นพจน์ๆ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$-\frac{v_{out}}{R_4} = \frac{V_C}{R_6} + \frac{R_2}{R_2 + R_3} \left(I_{B1} + I_{S1} - \frac{v_{out}}{2R_1} + \frac{v_{out}^2}{8I_{S1}R_1^2} \right) - \frac{V_{CC}}{R_2 + R_3} - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} - \frac{R_2}{R_3(R_2 + R_3)} \right) v_3 \quad (ง.6)$$

ทำนองเดียวกันเมื่อวิเคราะห์กระแสไฟฟ้าที่โหนด v_4 จะได้

$$v_4 = v_3 = \frac{R_7}{R_5 + R_7} v_{in} \quad (ง.7)$$

แทนค่าแรงดันไฟฟ้า v_3 จากสมการที่ (ง.7) ลงในสมการที่ (ง.6) จะได้

$$-v_{out} = \frac{R_4}{R_6} V_C + \frac{R_2 R_4}{R_2 + R_3} \left(I_{B1} + I_{S1} - \frac{v_{out}}{2R_1} + \frac{v_{out}^2}{8I_{S1}R_1^2} \right) - \frac{R_4}{R_2 + R_3} V_{CC} - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} - \frac{R_2}{R_3(R_2 + R_3)} \right) \frac{R_4 R_7}{R_5 + R_7} v_{in} \quad (ง.8)$$

จัดรูปสมการที่ (ง.8) โดยแยกเป็นพจน์ๆ จะได้

$$\frac{R_2 R_4}{8I_{S1}R_1^2(R_2 + R_3)} v_{out}^2 + \left(\frac{R_2 R_4}{2R_1(R_2 + R_3)} - 1 \right) v_{out} = \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} - \frac{R_2}{R_3(R_2 + R_3)} \right) \frac{R_4 R_7}{R_5 + R_7} v_{in} + v_{offsq1} \quad (ง.9)$$

$$\text{โดยที่แรงดันไฟฟ้าออฟเซต} \quad v_{offsq1} = -\frac{R_4}{R_2 + R_3} \{V_{CC} - R_2(I_{B1} + I_{S1})\} + \frac{R_4}{R_6} V_C \quad (ง.10)$$

จากเงื่อนไขในการออกแบบ $R_3 = R_6$ ดังนั้นพจน์ v_{offsq1} สามารถกำจัดออกไปโดยกำหนดให้

$$V_C = \frac{R_3}{R_2 + R_3} \{V_{CC} - R_2(I_{B1} + I_{S1})\} \quad (ง.11)$$

ดังนั้นสมการที่ (ง.9) เขียนใหม่ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} \frac{R_2 R_4}{8I_{S1} R_1^2 (R_2 + R_3)} v_{out}^2 + \left(\frac{R_2 R_4}{2R_1 (R_2 + R_3)} - 1 \right) v_{out} \\ = \left(\frac{2R_4 + R_3}{R_4 R_3} - \frac{R_2}{R_3 (R_2 + R_3)} \right) \frac{R_4 R_7}{R_5 + R_7} v_{in} \end{aligned} \quad (ง.12)$$

และจากเงื่อนไข $R_2 R_4 = 2R_1 R_3$ ดังนั้นสมการที่ (ง.12) สามารถจัดรูปใหม่ได้เป็น

$$\begin{aligned} \frac{R_2 R_4}{8I_{S1} R_1^2 (R_2 + R_3)} v_{out}^2 \left(1 - \frac{4I_{S1} R_1^2 (R_2 R_4 + R_2 R_3 - 2R_1 R_3)}{R_4 R_3 (R_2 + R_3) v_{out}} \right) \\ = \frac{R_7 (2R_4 + R_3)}{R_3 (R_5 + R_7)} \left(1 - \frac{R_2 (R_5 + R_7)}{R_7 (R_2 + R_3) (2R_4 + R_3)} \right) v_{in} \end{aligned} \quad (ง.13)$$

กำหนดให้ $k_{sq1} = \sqrt{\frac{8I_{S1} R_1^2 R_7 (2R_4 + R_3)}{R_2 R_4 (R_5 + R_7)}}$ ดังนั้นสมการที่ (ง.13) เขียนใหม่ได้เป็น

$$\frac{1}{k_{sq1}^2} \frac{R_3}{(R_2 + R_3)} \frac{1}{A} v_{out}^2 \left(1 - \frac{4I_{S1} R_1^2 (R_2 R_4 + R_2 R_3 - 2R_1 R_3)}{R_4 R_3 (R_2 + R_3) v_{out}} \right) = v_{in} \quad (ง.14)$$

โดยที่ $A = \left(1 - \frac{R_2 (R_5 + R_7)}{R_7 (R_2 + R_3) (2R_4 + R_3)} \right)$ ทำการถอดรากที่สองสมการที่ (ง.14) จะได้

$$\sqrt{\frac{R_3}{(R_2 + R_3)}} \frac{1}{\sqrt{A}} v_{out} \sqrt{\left\{ 1 - \frac{4I_{S1} R_1^2 (R_2 R_4 + R_2 R_3 - 2R_1 R_3)}{R_4 R_3 (R_2 + R_3) v_{out}} \right\}} = k_{sq1} \sqrt{v_{in}} \quad (ง.15)$$

จากการประมาณค่าอนุกรมกำลังของเทย์เลอร์จะได้

$$\sqrt{\frac{R_3}{(R_2 + R_3)}} \approx \frac{2R_3}{(R_2 + 2R_3)} \quad (ง.16)$$

$$\frac{1}{\sqrt{A}} \approx \frac{2R_7 (R_2 + R_3) (2R_4 + R_3)}{2R_7 (R_2 + R_3) (2R_4 + R_3) - R_2 (R_5 + R_7)} \quad (ง.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\sqrt{\left\{1 - \frac{4I_{S1}R_1^2(R_2R_4 + R_2R_3 - 2R_1R_3)}{R_4R_3(R_2 + R_3)v_{out}}\right\}} \approx 1 - \frac{2I_{S1}R_1^2(R_2R_4 + R_2R_3 - 2R_1R_3)}{R_4R_3(R_2 + R_3)} \frac{1}{v_{out}} \quad (ง.18)$$

แทนค่าพจน์ต่างๆ ที่ได้จากประมาณค่าลงในสมการที่ (ง.15) พร้อมทั้งจัดรูปใหม่จะได้

$$v_{out} = \left(\frac{R_2 + 2R_3}{2R_3}\right) \left(\frac{2R_7(R_2 + R_3)(2R_4 + R_3) - R_2(R_5 + R_7)}{2R_7(R_2 + R_3)(2R_4 + R_3)}\right) k_{sq1} \sqrt{v_{in}} + v_{Offsetsq1} \quad (ง.19)$$

โดยที่แรงดันไฟฟ้าออฟเซต $v_{Offsetsq1} = \frac{2I_{S1}R_1^2(R_2R_4 + R_2R_3 - 2R_1R_3)}{R_4R_3(R_2 + R_3)} \quad (ง.20)$

จัดรูปพจน์ $\left(\frac{R_2 + 2R_3}{2R_3}\right) \left(\frac{2R_7(R_2 + R_3)(2R_4 + R_3) - R_2(R_5 + R_7)}{2R_7(R_2 + R_3)(2R_4 + R_3)}\right)$ ให้อยู่ในรูป $(1 + \varepsilon_{sq1})$ จะ

ได้ค่าความผิดพลาดเท่ากับ

$$\begin{aligned} \varepsilon_{sq1} &= \left(\frac{R_2 + 2R_3}{2R_3}\right) \left(\frac{2R_7(R_2 + R_3)(2R_4 + R_3) - R_2(R_5 + R_7)}{2R_7(R_2 + R_3)(2R_4 + R_3)}\right) - 1 \\ &= \left(\frac{R_2}{2R_3}\right) \left(\frac{2R_7(R_2 + R_3)(2R_4 + R_3) - (R_5 + R_7)(R_2 + 2R_3)}{2R_7(R_2 + R_3)(2R_4 + R_3)}\right) \end{aligned} \quad (ง.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ.

การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ
 ε_{TKsq1} และ $\varepsilon_{TOffsetsq1}$ ของวงจรถอดรากลที่สองแบบที่หนึ่ง

สำหรับการวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมินั้น จะทำการวิเคราะห์โดยใช้ผลของการเปลี่ยนของค่าความต้านทานและกระแสไฟฟ้าเนื่องจากอุณหภูมิ ดังนี้

$$R_T = (1 + \alpha_R T) R \quad (จ.1)$$

$$I_T = (1 + \alpha_I T) I \quad (จ.2)$$

เมื่อ T คืออุณหภูมิหน่วยองศาเซลเซียส และจากสมการแรงดันไฟฟ้าเอาต์พุตของวงจรถอดรากลที่สองพจน์แบบที่หนึ่ง พจน์ที่ให้ค่าผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิประกอบด้วย 2 พจน์ คือ พจน์ที่หนึ่งเป็นส่วนอัตราขยายและพจน์ที่สองเป็นแรงดันไฟฟ้าออฟเซต ดังสมการที่ (จ.3) และ (จ.4) ตามลำดับ

$$\left(\frac{R_2 + 2R_3}{2R_3} \right) \left(\frac{2R_7 (R_2 + R_3)(2R_4 + R_3) - R_2 (R_5 + R_7)}{2R_7 (R_2 + R_3)(2R_4 + R_3)} \right) \sqrt{\frac{8I_{S1} R_1^2 R_7 (2R_4 + R_3)}{R_2 R_4 (R_5 + R_7)}} \sqrt{v_{in}} \quad (จ.3)$$

$$\frac{2I_{S1} R_1^2 (R_2 R_4 + R_2 R_3 - 2R_1 R_3)}{R_4 R_3 (R_2 + R_3)} - \frac{R_4}{R_2 + R_3} \{V_{CC} - R_2 (I_{B1} + I_{S1})\} + \frac{R_4}{R_3} V_C \quad (จ.4)$$

แทนค่าความสัมพันธ์ของค่าความต้านทานและค่ากระแสไฟฟ้าที่มีต่ออุณหภูมิจากสมการที่ (จ.1) และ (จ.2) ลงในสมการที่ (จ.3) และจัดรูปใหม่จะได้

$$\left[(1 + \varepsilon_{sq1}) \sqrt{\frac{8I_{S1} R_1^2 R_7 (2R_4 + R_3)}{R_2 R_4 (R_5 + R_7)}} \sqrt{v_{in}} \right] \sqrt{\frac{(1 + \alpha_I T)}{(1 + \alpha_R T)}} \quad (จ.5)$$

โดยที่ $(1 + \varepsilon_{sq1}) = \left(\frac{R_2 + 2R_3}{2R_3} \right) \left(\frac{2R_7 (R_2 + R_3)(2R_4 + R_3) - R_2 (R_5 + R_7)}{2R_7 (R_2 + R_3)(2R_4 + R_3)} \right)$ ดังนั้นจากสมการที่

(จ.5) ค่าอัตราขยายที่ผิดพลาดไปเนื่องจากผลของอุณหภูมิของวงจรถอดรากลที่สอง ε_{TKsq1} คือพจน์

$$\sqrt{\frac{(1 + \alpha_I T)}{(1 + \alpha_R T)}} \text{ ซึ่งสามารถประมาณค่าโดยใช้อุณหภูมิกำลังของเทย์เลอร์ได้เท่ากับ}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\varepsilon_{TKsq1} = \frac{\left(1 + \frac{\alpha_I T}{2}\right)}{\left(1 + \frac{\alpha_R T}{2}\right)} = \frac{(2 + \alpha_I T)}{(2 + \alpha_R T)} \quad (จ.6)$$

ทำการหาอนุพันธ์ของอุณหภูมิที่เปลี่ยนแปลงไปโดยการเทียบกับอุณหภูมิที่เปลี่ยนไปที่ละน้อยๆ (หารด้วย ∂T) จะได้

$$\varepsilon_{TKsq1} = \frac{(2 + \alpha_R \Delta T) \alpha_I \Delta T - (2 + \alpha_I \Delta T) \alpha_R \Delta T}{(2 + \alpha_R \Delta T)(2 + \alpha_I \Delta T)} = \frac{2(\alpha_I - \alpha_R) \Delta T}{4 + 2\alpha_R \Delta T + \alpha_I^2 \Delta T} \quad (จ.7)$$

เนื่องจากสัมประสิทธิ์ α_R มีค่าน้อยมาก ดังนั้นสามารถประมาณพจน์ $4 + 2\alpha_R \Delta T + \alpha_I^2 \Delta T \approx 4$ ทำให้ประมาณ ε_{TKsq1} ใหม่ได้เท่ากับ

$$\varepsilon_{TKsq1} = \frac{(\alpha_I - \alpha_R)}{2} \Delta T \quad (จ.8)$$

จัดรูปสมการที่ (จ.4) ใหม่ตามเงื่อนไข $\frac{R_2 R_4}{2R_1 R_3} = 1$ เพื่อหา V_C จะได้

$$V_C = \frac{R_2 R_3}{(R_2 + R_3)} (I_{B1} + I_{S1}) - \frac{R_2 R_3}{(R_2 + R_3)} \frac{2I_{S1} R_1^2}{R_4^2} + \frac{R_3}{R_2 + R_3} V_{CC} \quad (จ.9)$$

ทำนองเดียวกันทำการแทนค่าความสัมพันธ์ของค่าความต้านทานและค่ากระแสไฟฟ้าที่มีต่ออุณหภูมิจากสมการที่ (จ.1) และ (จ.2) ลงในสมการที่ (จ.9) และจัดรูปใหม่จะได้

$$V_C = \frac{R_2 R_3}{(R_2 + R_3)} (I_{B1} + I_{S1}) (1 + \alpha_I T)(1 + \alpha_R T) + \frac{R_3}{R_2 + R_3} V_{CC} - \frac{R_2 R_3}{(R_2 + R_3)} \frac{2I_{S1} R_1^2}{R_4^2} (1 + \alpha_I T)(1 + \alpha_R T) \quad (จ.10)$$

จากสมการที่ (จ.10) สำหรับพจน์ $(1 + \alpha_I T)(1 + \alpha_R T) = 1 + \alpha_I T + \alpha_R T + \alpha_I T \alpha_R T$ จะประมาณเท่ากับ $1 + \alpha_I T + \alpha_R T$ เมื่อกำหนดให้ $1 + \alpha_I T + \alpha_R T \gg \alpha_I T \alpha_R T$ หลังจากนั้นทำการหาอนุพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของอุณหภูมิที่เปลี่ยนแปลงไปโดยการเทียบกับอุณหภูมิที่เปลี่ยนไป จะได้ค่าแรงดันไฟฟ้าออฟเซตที่ผิดพลาดไปเนื่องจากผลของอุณหภูมิของวงจรถอดรากที่สองแบบที่หนึ่ง $\varepsilon_{T\text{Offsetsq1}}$ เท่ากับ

$$\varepsilon_{T\text{Offsetsq1}} = \Delta V_C = \frac{R_2 R_3}{(R_2 + R_3)} \left\{ (I_{B1} + I_{S1}) - \frac{2I_{S1} R_1^2}{R_4^2} \right\} (\alpha_R + \alpha_I) \Delta T \quad (\text{จ.11})$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ.

การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetsq2}$ และความผิดพลาด ε_{sq2} ของ
วงจรถอดรากที่สองแบบที่สอง

วิเคราะห์ผลของ R_4 ที่มีผลกระทบต่อกระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน R_2 และผลของ
ตัวต้านทาน R_6 ที่มีผลกระทบต่อกระแสไฟฟ้าเอาต์พุตของออปแอมป์ ซึ่งก็คือ

$$I_{R2} = I_P + I_{R4} \quad (ฉ.1)$$

$$I_{OA1} = i_1 + I_{R6} \quad (ฉ.2)$$

เมื่อ $I_{R4} = \frac{v_2}{R_4}$, $I_{R6} = \frac{-v_{out}}{R_6}$ และ $i_1 = \frac{-v_{out}}{R_1}$ ทำการแทนค่าต่างๆ ลงในสมการที่ (ฉ.2) ทำให้

I_{OA1} สามารถเขียนใหม่ได้ดังนี้

$$I_{OA1} = \frac{-v_{out}}{R_1} + \frac{-v_{out}}{R_6} = \frac{-v_{out}}{R_1} \left(\frac{R_1 + R_6}{R_6} \right) \quad (ฉ.3)$$

สำหรับกระแสไฟฟ้า I_P จะมีค่าเท่ากับ

$$I_P = I_{B1} + I_{S1} \left(1 + \frac{1}{8} \frac{I_{OA1}^2}{I_{S1}^2} \right) - \frac{1}{2} I_{OA1} = \{ I_{B1} + I_{S1} \} + \frac{1}{8 I_{S1}} I_{OA1}^2 - \frac{1}{2} I_{OA1} \quad (ฉ.4)$$

เมื่อแทนค่า I_{OA1} จากสมการ ที่ (ฉ.3) ลงในสมการที่ (ฉ.4) จะได้

$$I_P = \{ I_{B1} + I_{S1} \} + \frac{1}{8 I_{S1} R_1^2} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 + \frac{1}{2 R_1} \left(\frac{R_1 + R_6}{R_6} \right) v_{out} \quad (ฉ.5)$$

ดังนั้นจากสมการที่ (ฉ.1) จะเขียนกระแสไฟฟ้า I_{R2} ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{R2} = \left[\{I_{B1} + I_{S1}\} + \frac{1}{8I_{S1}R_1^2} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 + \frac{1}{2R_1} \left(\frac{R_1 + R_6}{R_6} \right) v_{out} \right] + \frac{v_2}{R_4} \quad (จ.6)$$

ดังนั้นจะหาแรงดันไฟฟ้าที่โหนด v_2 ได้เท่ากับ

$$v_2 = V_{CC} - I_{R2}R_2 = V_{CC} - \{I_{B1} + I_{S1}\}R_2 - \frac{R_2}{8I_{S1}R_1^2} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 - \frac{R_2}{2R_1} \left(\frac{R_1 + R_6}{R_6} \right) v_{out} - \frac{R_2}{R_4} v_2 \quad (จ.7)$$

จัดรูปสมการที่ (จ.7) ใหม่จะได้

$$v_2 = \frac{R_4}{R_4 + R_2} \left\{ V_{CC} - \{I_{B1} + I_{S1}\}R_2 - \frac{R_2}{8I_{S1}R_1^2} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 - \frac{R_2}{2R_1} \left(\frac{R_1 + R_6}{R_6} \right) v_{out} \right\} \quad (จ.8)$$

วิเคราะห์กระแสที่ขากลับเฟสของออปแอมป์ A_1 จะได้

$$-v_{out} = \frac{R_6}{R_4} v_2 + \frac{R_6}{R_3} v_{in} + \frac{R_6}{R_5} v_{Csq} \quad (จ.9)$$

แทนค่า v_2 จากสมการที่ (จ.8) ลงในสมการที่ (จ.9) จะได้

$$-v_{out} = \frac{R_6}{R_4} \left[\frac{R_4}{(R_2 + R_4)} \left\{ V_{CC} - (I_B + I_s)R_2 - \frac{R_2}{8I_s R_1^2} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 - \frac{R_2}{2R_1} \left(\frac{R_1 + R_6}{R_6} \right) v_{out} \right\} \right] + \frac{R_6}{R_3} v_{in} + \frac{R_6}{R_5} v_{Csq} \quad (จ.10)$$

จัดสมการที่ (จ.10) โดยแยกเป็นพจน์ต่างๆ จะได้

$$\frac{R_2 R_6}{8I_{S1} R_4 R_1^2} \frac{R_4}{(R_2 + R_4)} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 + \frac{R_4}{(R_2 + R_4)} \left[\frac{R_2 R_6}{2R_1 R_4} \left(\frac{R_1 + R_6}{R_6} \right) - 1 \right] v_{out} = v_{offsq2} + \frac{R_6}{R_3} v_{in} \quad (จ.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่
$$v_{offsq2} = \frac{R_6}{(R_2 + R_4)} \{V_{CC} - R_2 (I_{B1} + I_{S1})\} + \frac{R_6}{R_5} v_{Csq} \quad (ฉ.12)$$

พจน์ v_{offsq2} เป็นแรงดันไฟฟ้าออฟเซตสามารถกำจัดออกไปโดยกำหนดให้

$$v_{Csq} = -\frac{R_5}{(R_2 + R_4)} \{V_{CC} - R_2 (I_{B1} + I_{S1})\} \quad (ฉ.13)$$

ดังนั้นสมการที่ (ฉ.11) เขียนใหม่ได้เป็น

$$\frac{R_2 R_3}{8I_{S1} R_4 R_1^2 (R_2 + R_4)} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 + \frac{R_3}{R_6} \frac{R_4}{(R_2 + R_4)} \left[\frac{R_2 R_6}{2R_1 R_4} \left(\frac{R_1 + R_6}{R_6} \right) - 1 \right] v_{out} = v_{in} \quad (ฉ.14)$$

กำหนดให้ $k_{sq2} = \sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}}$ ดังนั้นสมการที่ (ฉ.14) เขียนใหม่ได้เป็น

$$\frac{1}{k_{sq2}^2} \frac{R_4}{(R_2 + R_4)} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 + \frac{R_3}{R_6} \frac{R_4}{(R_2 + R_4)} \left[\left(\frac{R_2 (R_1 + R_6)}{2R_1 R_4} \right) - 1 \right] v_{out} = v_{in} \quad (ฉ.15)$$

จัดพจน์ต่างๆ ในสมการที่ (ฉ.15) ใหม่จะได้

$$\frac{1}{k_{sq2}^2} \frac{R_4}{(R_2 + R_4)} \left(\frac{R_1 + R_6}{R_6} \right)^2 v_{out}^2 \left\{ 1 + \frac{A}{v_{out}} \right\} = v_{in} \quad (ฉ.16)$$

โดยที่
$$A = \frac{4(R_2 R_1 + R_2 R_6 - 2R_1 R_4) I_{S1} R_1 R_6}{R_2 (R_1 + R_6)^2} \quad (ฉ.17)$$

ทำการถอดรากที่สองสมการที่ (ฉ.16) จะได้

$$\sqrt{\frac{R_4}{(R_2 + R_4)} \left(\frac{R_1 + R_6}{R_6} \right)} v_{out} \sqrt{\left\{ 1 + \frac{A}{v_{out}} \right\}} = k_{sq2} \sqrt{v_{in}} \quad (ฉ.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับพจน์ $\sqrt{\frac{R_4}{(R_2 + R_4)}}$ จะประมาณด้วยอนุกรมกำลังของเทย์เลอร์ได้เท่ากับ $\frac{2R_4}{(R_2 + 2R_4)}$

ดังนั้นสมการที่ (ฉ.18) จะเขียนใหม่ได้เป็น

$$\left(\frac{2R_4}{R_2 + 2R_4}\right)\left(\frac{R_1 + R_6}{R_6}\right)v_{out}\sqrt{\left\{1 + \frac{A}{v_{out}}\right\}} = k_{sq2}\sqrt{v_{in}} \quad (\text{ฉ.19})$$

เช่นเดียวกันสำหรับพจน์ $\sqrt{\left\{1 + \frac{A}{v_{out}}\right\}}$ จะประมาณด้วยอนุกรมกำลังของเทย์เลอร์ได้เท่ากับ

$1 + \frac{A}{2v_{out}}$ ดังนั้นสมการที่ (ฉ.19) เขียนใหม่ได้เป็น

$$v_{out} = \left(\frac{R_2 + 2R_4}{2R_4}\right)\left(\frac{R_6}{R_1 + R_6}\right)k_{sq2}\sqrt{v_{in}} - \frac{A}{2} \quad (\text{ฉ.20})$$

กำหนดให้พจน์ $\frac{A}{2} = v_{Offset, sq2} = \frac{2(R_2R_1 + R_2R_6 - 2R_1R_4)I_{S1}R_1R_6}{R_2(R_1 + R_6)^2}$ (ฉ.21)

ดังนั้นพจน์ $v_{out} = \left(\frac{R_2 + 2R_4}{2R_4}\right)\left(\frac{R_6}{R_1 + R_6}\right)k_{sq2}\sqrt{v_{in}} - v_{Offset, sq2}$ (ฉ.22)

จัดรูปพจน์ $\left(\frac{R_2 + 2R_4}{2R_4}\right)\left(\frac{R_6}{R_1 + R_6}\right)$ ให้อยู่ในรูป $(1 + \varepsilon_{sq2})$ จะได้

ค่าความผิดพลาด $\varepsilon_{sq2} = \left(\frac{R_2 + 2R_4}{2R_4}\right)\left(\frac{R_6}{R_1 + R_6}\right) - 1 = \frac{R_2R_6 - 2R_1R_4}{2R_4(R_1 + R_6)}$ (ฉ.23)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ
 ε_{TKsq2} และ $\varepsilon_{TOffsetsq2}$ ของวงจรถอดรากลที่สองแบบที่สอง

ทำแบบเดียวกันกับวิธีการวิเคราะห์วงจรถอดรากลที่สองแบบที่หนึ่ง โดยใช้ผลของการเปลี่ยนแปลงของค่าความต้านทานและกระแสไฟฟ้าเนื่องจากอุณหภูมิเช่นเดียวกับสมการที่ (จ.1) และ (จ.2) และจากสมการแรงดันไฟฟ้าเอาต์พุตของวงจรถอดรากลที่สองแบบที่สอง พจน์ที่ทำให้ค่าผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิประกอบด้วย 2 พจน์ คือ พจน์ที่หนึ่งเป็นส่วนอัตราขยาย และพจน์ที่สองเป็นแรงดันไฟฟ้าออฟเซต โดยที่ทั้งสองพจน์รวมค่าความผิดพลาดไว้ด้วย ดังสมการที่ (ข.1) และ (ข.2) ตามลำดับ

$$\left(1 + \frac{R_2 R_6 - 2R_1 R_4}{2R_4 (R_1 + R_6)}\right) \sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}} \sqrt{v_{in}} \quad (ข.1)$$

$$\frac{2(R_2 R_1 + R_2 R_6 - 2R_1 R_4) I_{S1} R_1 R_6}{R_2 (R_1 + R_6)^2} + \frac{R_6}{R_4} \{V_{CC} - R_2 (I_{B1} + I_{S1})\} + \frac{R_6}{R_5} v_{Csq} \quad (ข.2)$$

แทนค่าความสัมพันธ์ของค่าความต้านทานและค่ากระแสไฟฟ้าที่มีต่ออุณหภูมิจากสมการที่ (จ.1) และ (จ.2) ลงในสมการที่ (ข.1) และจัดรูปใหม่จะได้

$$\left[\left(1 + \frac{R_2 R_6 - 2R_1 R_4}{2R_4 (R_1 + R_6)}\right) \sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}} \sqrt{v_{in}} \right] \sqrt{(1 + \alpha_R T)(1 + \alpha_I T)} \quad (ข.3)$$

จากสมการที่ (ข.3) ค่าอัตราขยายที่ผิดพลาดไปเนื่องจากผลของอุณหภูมิของวงจรถอดรากลที่สองแบบที่สอง ε_{TKsq2} คือพจน์ $\sqrt{(1 + \alpha_R T)(1 + \alpha_I T)}$ ซึ่งสามารถประมาณค่าโดยใช้นุกรมกำลังของเทย์เลอร์ได้เท่ากับ

$$\varepsilon_{TKsq2} = \left(1 + \frac{\alpha_R T}{2}\right) \left(1 + \frac{\alpha_I T}{2}\right) \text{ หรือ } 1 + \frac{\alpha_R T}{2} + \frac{\alpha_I T}{2} + \frac{\alpha_R T}{2} \frac{\alpha_I T}{2} \quad (ข.4)$$

ถ้ากำหนดให้ $1 + \frac{\alpha_R T}{2} + \frac{\alpha_I T}{2} \gg \frac{\alpha_R T}{2} \frac{\alpha_I T}{2}$ ทำให้ประมาณ ε_{TKsq2} ใหม่ได้เท่ากับ

$$\varepsilon_{TKsq2} \approx 1 + \frac{\alpha_R T}{2} + \frac{\alpha_I T}{2} \quad (ข.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการเรียนการสอน ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (ข.5) ทำการหาอนุพันธ์ของอุณหภูมิที่เปลี่ยนแปลงไปโดยการเทียบกับอุณหภูมิที่เปลี่ยนไปจะได้

$$\varepsilon_{TKsq2} = \frac{\alpha_R \Delta T}{2} + \frac{\alpha_I \Delta T}{2} = (\alpha_R + \alpha_I) \frac{\Delta T}{2} \quad (\text{ข.6})$$

จัดรูปสมการที่ (ข.2) ใหม่ตามเงื่อนไข $\frac{R_2 R_6}{2R_1 R_4} = 1$ เพื่อหา v_{Csq} จะได้

$$v_{Csq} = \frac{R_2 R_5 (I_{B1} + I_{S1})}{(R_2 + R_4)} - \frac{2R_1^2 R_5 I_{S1}}{(R_1 + R_6)^2} - \frac{R_5}{(R_2 + R_4)} V_{CC} \quad (\text{ข.7})$$

ทำนองเดียวกันทำการแทนค่าความสัมพันธ์ของค่าความต้านทานและค่ากระแสไฟฟ้าที่มีต่ออุณหภูมิจากสมการที่ (จ.1) และ (จ.2) ลงในสมการที่ (ข.7) และจัดรูปใหม่จะได้

$$v_{Csq} = \frac{R_2 R_5 (I_{B1} + I_{S1})}{(R_2 + R_4)} (1 + \alpha_I T)(1 + \alpha_R T) - \frac{2R_1^2 R_5 I_{S1}}{(R_1 + R_6)^2} (1 + \alpha_I T)(1 + \alpha_R T) - \frac{R_5}{(R_2 + R_4)} V_{CC} \quad (\text{ข.8})$$

จากสมการที่ (ข.8) ทำการหาอนุพันธ์ของอุณหภูมิที่เปลี่ยนแปลงไปโดยการเทียบกับอุณหภูมิที่เปลี่ยนไป จะได้ค่าแรงดันไฟฟ้าออฟเซตที่ผิดพลาดไปเนื่องจากผลของอุณหภูมิของวงจรทรานซิสเตอร์สองแบบที่สอง $\varepsilon_{TOffsetsq2}$ เท่ากับ

$$\varepsilon_{TOffsetsq2} = \Delta v_{Csq} = \left\{ \frac{R_2 R_5}{(R_2 + R_4)} (I_{B1} + I_{S1}) - \frac{2R_1^2 R_5}{(R_1 + R_6)^2} I_{S1} \right\} (\alpha_I + \alpha_R) \Delta T \quad (\text{ข.9})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ญ.

การวิเคราะห์หาค่าแรงดันไฟฟ้าออฟเซต $v_{Offsetab}$ และความผิดพลาด ε_{ab} ของ วงจรถ่ายค่าสัมบูรณ์

สามารถวิเคราะห์ได้จากผลของตัวต้านทาน R_5 ที่มีผลกระทบต่อกระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน R_2 ผลของตัวต้านทาน R_6 ที่มีผลกระทบต่อกระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน R_1 ผลของตัวต้านทาน R_7 ที่มีผลกระทบต่อกระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน R_4 และผลของตัวต้านทาน R_{10} ที่มีผลกระทบต่อกระแสไฟฟ้าเอาต์พุตของออปแอมป์ โดยเริ่มจากการวิเคราะห์กระแสไฟฟ้าที่โหนด v_1 ซึ่งจะได้สมการดังนี้

$$\frac{v_x - v_1}{R_5} + \frac{\gamma v_{in} - v_1}{R_6} - \frac{v_{C1} - v_1}{R_7} = 0 \quad (\text{ญ.1})$$

จากสมการที่ (ญ.1) สามารถหา v_1 ได้เท่ากับ

$$v_1 = \frac{R_6 R_7}{K_1} v_x + \frac{R_5 R_7}{K_1} \gamma v_{in} + \frac{R_5 R_6}{K_1} v_{C1} \quad (\text{ญ.2})$$

สำหรับกระแสไฟฟ้าเอาต์พุตของออปแอมป์ A_1 หรือ I_{OA1} จะมีค่าเท่ากับ

$$I_{OA1} = \left(\frac{\gamma R_1 + R_6}{R_1 R_6} \right) v_{in} \quad (\text{ญ.3})$$

พิจารณาวิเคราะห์กระแสไฟฟ้าที่โหนด v_x โดยคิดผลกระทบจากการไหลของกระแสไฟฟ้าผ่านตัวต้านทาน R_5 จะได้

$$v_x = \left(\frac{R_5}{R_2 + R_5} \right) V_{CC} - \left(\frac{R_2 R_5}{R_2 + R_5} \right) \{ I_{B1} + I_{S1} \} - \frac{1}{8 I_s} \left(\frac{R_2 R_5}{R_2 + R_5} \right) I_{OA1}^2 - \frac{1}{2} \left(\frac{R_2 R_5}{R_2 + R_5} \right) I_{OA1} \quad (\text{ญ.4})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่ากระแสไฟฟ้า I_{OAI} จากสมการที่ (ญ.3) จะเขียนแรงดันไฟฟ้า v_x ใหม่ได้เท่ากับ

$$v_x = \left(\frac{R_5}{R_2 + R_5} \right) \{ V_{CC} - (I_{B1} + I_{S1}) R_2 \} - \frac{1}{8I_s} \left(\frac{R_2 R_5}{R_2 + R_5} \right) \left(\frac{\gamma R_1 + R_6}{R_1 R_6} \right)^2 v_{in}^2 - \frac{1}{2} \left(\frac{R_2 R_5}{R_2 + R_5} \right) \left(\frac{\gamma R_1 + R_6}{R_1 R_6} \right) v_{in} \quad (\text{ญ.5})$$

กำหนดให้แรงดันไฟฟ้า v_{C1} เท่ากับ

$$v_{C1} = -\frac{R_7}{R_2 + R_5} \{ V_{CC} - (I_{B1} + I_{S1}) R_2 \} \quad (\text{ญ.6})$$

ดังนั้นเมื่อแทนค่าแรงดันไฟฟ้า v_x จากสมการที่ (ญ.5) และค่าแรงดันไฟฟ้า v_{C1} จากสมการที่ (ญ.6) ลงในสมการที่ (ญ.2) จะได้แรงดันไฟฟ้า v_1 เท่ากับ

$$v_1 = -\left(\frac{R_5}{R_2 + R_5} \right) \left(\frac{\gamma R_1 + R_6}{R_6} \right)^2 \frac{R_2 R_6 R_7}{8I_s R_1^2 K_1} v_{in}^2 + V_{Offsetpp} \quad (\text{ญ.7})$$

โดยที่แรงดันไฟฟ้าออฟเซตที่ผิดพลาด $V_{Offsetpp}$ มีค่าเท่ากับ

$$V_{Offsetpp} = \frac{R_7}{K_1} \left(\gamma R_5 - \left(\frac{R_2 R_5 (\gamma R_1 + R_6)}{2R_1 (R_2 + R_5)} \right) \right) v_{in} \quad (\text{ญ.8})$$

จากสมการที่ (ญ.8) แรงดันไฟฟ้า $V_{Offsetpp}$ เป็นแรงดันไฟฟ้าออฟเซตที่ผิดพลาดไปซึ่งเป็นค่าที่ขึ้นอยู่กับแรงดันไฟฟ้าอินพุต v_{in} จะถูกกำจัดให้หมดไปได้โดยการกำหนดให้ $\gamma = \frac{R_2 R_6}{R_1 R_2 + 2R_1 R_5}$ ดังนั้นสามารถเขียนแรงดันไฟฟ้า v_1 ได้ใหม่เท่ากับ

$$v_1 = -\left(\frac{R_5}{R_2 + R_5} \right) \left(\frac{\gamma R_1 + R_6}{R_6} \right)^2 \frac{R_2 R_6 R_7}{8I_s R_1^2 K_1} v_{in}^2 \quad (\text{ญ.9})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาทำการวิเคราะห์กระแสไฟฟ้าที่โหนด v_{out} จะได้แรงดันไฟฟ้า v_{out} มีค่าเท่ากับ

$$v_{out} = \frac{K_2}{R_8 R_9} v_1 - \frac{R_{10}}{R_8} v_y - \frac{R_{10}}{R_9} v_{C2} \quad (\text{ญ.10})$$

หา v_y พิจารณาที่โหนด v_y จะได้

$$v_y = V_{CC} - I_{R4} R_4 \quad (\text{ญ.11})$$

โดยที่กระแสไฟฟ้า

$$I_{R4} = I_{P2} + \frac{v_y - v_1}{R_8} \quad (\text{ญ.12})$$

แทนค่ากระแสไฟฟ้า I_{R4} ลงในสมการที่ (ญ.11) พร้อมทั้งจัดรูปใหม่จะได้

$$v_y = \left(\frac{R_8}{R_4 + R_8} \right) \left(V_{CC} - I_{P2} R_4 - \frac{R_4}{R_8} v_1 \right) \quad (\text{ญ.13})$$

สำหรับกระแสไฟเลี้ยง

$$I_{P2} = \{I_{B2} + I_{S2}\} + \frac{1}{8I_{S2}} I_{OA2}^2 - \frac{1}{2} I_{OA2} \quad (\text{ญ.14})$$

โดยที่กระแสไฟฟ้า

$$I_{OA2} = \frac{(v_{out} - v_1)}{R_{10}} + \frac{v_{out}}{R_3} = \frac{R_3 + R_{10}}{R_3 R_{10}} v_{out} - \frac{v_1}{R_{10}} \quad (\text{ญ.15})$$

ทำการแทนค่ากระแสไฟฟ้า I_{OA2} จากสมการที่ (ญ.15) ลงในสมการที่ (ญ.14) จะได้กระแสไฟเลี้ยง I_{P2} เท่ากับ

$$I_{P2} = \{I_{B2} + I_{S2}\} + \frac{1}{8I_{S2}} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} v_{out} - \frac{v_1}{R_{10}} \right)^2 - \frac{1}{2} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} v_{out} - \frac{v_1}{R_{10}} \right) \quad (\text{ญ.16})$$

เนื่องจากค่าแรงดันไฟฟ้า v_1 มีค่าน้อยกว่าแรงดันไฟฟ้า v_{out} มาก ๆ เสมอ ทำให้พจน์ประมาณ

$$\left(\frac{R_3 + R_{10}}{R_3 R_{10}} v_{out} - \frac{v_1}{R_{10}} \right)^2 \approx \left(\frac{R_3 + R_{10}}{R_3 R_{10}} \right)^2 v_{out}^2 \text{ ดังนั้นจะได้}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{P2} = \{I_{B2} + I_{S2}\} + \frac{1}{8I_{S2}} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} \right)^2 v_{out}^2 - \frac{1}{2} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} v_{out} - \frac{v_1}{R_{10}} \right) \quad (\text{ญ.17})$$

ดังนั้นสามารถเขียนแรงดันไฟฟ้า v_y ได้ใหม่เท่ากับ

$$v_y = \left(\frac{R_8}{R_4 + R_8} \right) \left(V_{CC} - \{I_{B2} + I_{S2}\} R_4 - \frac{R_4}{8I_{S2}} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} \right)^2 v_{out}^2 + \frac{R_4}{2} \left(\frac{R_3 + R_{10}}{R_3 R_{10}} \right) v_{out} - \frac{R_4 (R_8 + 2R_{10})}{2R_8 R_{10}} v_1 \right) \quad (\text{ญ.18})$$

กำหนดให้แรงดันไฟฟ้า v_{C2} เท่ากับ

$$v_{C2} = -\frac{R_9}{R_4 + R_8} \{V_{CC} - (I_{B2} + I_{S2}) R_4\} \quad (\text{ญ.19})$$

ดังนั้นเมื่อแทนค่าแรงดันไฟฟ้า v_y จากสมการที่ (ญ.18) และค่าแรงดันไฟฟ้า v_{C2} จากสมการที่ (ญ.19) ลงในสมการที่ (ญ.10) จะได้แรงดันไฟฟ้า v_{out} เท่ากับ

$$v_{out} = \left(\frac{R_{10}}{2R_3 + R_{10}} \right) \sqrt{\frac{8I_{S2} R_3^2 K_2}{R_4 R_9 R_{10}}} \sqrt{v_1 + V_{Offsets}} \quad (\text{ญ.20})$$

โดยที่แรงดันไฟฟ้าออฟเซตที่ผิดพลาด $V_{Offsets}$ มีค่าเท่ากับ

$$V_{Offsets} = -\frac{2(R_4 R_{10} - R_3 R_4 - 2R_3 R_8) I_{S2} R_3}{R_4 R_{10}} \quad (\text{ญ.21})$$

เมื่อแทนค่าแรงดันไฟฟ้า v_1 จากสมการที่ (ญ.9) ลงในสมการที่ (ญ.20) จะเขียนแรงดันไฟฟ้า v_{out} ใหม่ได้เท่ากับ

$$v_{outab} = \frac{R_{10} (\gamma R_1 + R_6)}{2R_3 R_6 + R_6 R_{10}} k_{ab} \sqrt{v_{in}^2} + V_{Offsetab} \quad (\text{ญ.22})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่แรงดันไฟฟ้าออฟเซต

$$V_{Offsetab} = \left\{ \frac{2I_{S2}R_3^2R_7K_2(2\gamma R_1R_5 - R_2R_6)}{\gamma R_1R_4R_9R_{10}K_1} \sqrt{\frac{1}{k_{ab}}} - \frac{2(R_4R_{10} - R_3R_4 - 2R_3R_8)I_{S2}R_3}{R_4R_{10}} \right\} \quad (\text{ญ.23})$$

จากเงื่อนไขการออกแบบกำหนดให้ $\frac{R_2R_6}{2R_1} = \gamma R_5$ ดังนั้นสมการที่ (ญ.14) เขียนใหม่ได้เป็น

$$V_{Offsetab} = \frac{2(R_3R_4 + 2R_3R_8 - R_4R_{10})R_3}{R_4R_{10}} I_{S2} \quad (\text{ญ.24})$$

จัดรูปพจน์ $\frac{R_{10}(\gamma R_1 + R_6)}{2R_3R_6 + R_6R_{10}}$ ให้อยู่ในรูป $(1 + \varepsilon_{ab})$ จะได้

ค่าความผิดพลาด $\varepsilon_{ab} = \frac{\gamma R_1R_{10} - 2R_3R_6}{R_6(R_{10} + 2R_3)}$ (ญ.25)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ด.

การวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิ
ของวงจรถ่ายค่าสัมบูรณ์ ε_{TKab} และ $\varepsilon_{TOffsetab}$

สำหรับการวิเคราะห์หาค่าความผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิของวงจรถ่ายค่าสัมบูรณ์นั้น จะทำการวิเคราะห์ทำนองเดียวกับวงจรทรานซิสเตอร์สองในภาคผนวก จ โดยใช้ผลของการเปลี่ยนของค่าความต้านทานและกระแสไฟฟ้าเนื่องจากอุณหภูมิเช่นเดียวกัน ตามสมการที่ (จ.1) และ (จ.2) และจากสมการแรงดันไฟฟ้าเอาต์พุตของวงจรถ่ายค่าสัมบูรณ์ พจน์ที่ทำให้ค่าผิดพลาดเนื่องจากผลของการเปลี่ยนแปลงอุณหภูมิประกอบด้วย 2 พจน์ คือ พจน์ที่หนึ่งเป็นส่วนอัตราขยายและพจน์ที่สองเป็นแรงดันไฟฟ้าออฟเซต โดยที่ทั้งสองพจน์รวมค่าความผิดพลาดไว้ด้วย ดังสมการที่ (ด.1) และ (ด.2) ตามลำดับ

$$\left(1 + \frac{\gamma R_1 R_{10} - 2R_3 R_6}{R_6 (R_{10} + 2R_3)}\right) \sqrt{\frac{I_{S2} K_2 R_2 R_3^2 R_6 R_7}{I_{S1} K_1 R_1^2 R_4 R_9 R_{10}}} |v_m| \quad (ด.1)$$

$$\left(\frac{K_2 R_6 R_7}{K_1 R_8 R_9} - \frac{R_{10}}{R_8}\right) V_{CC} - \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_9} (I_{B1} + I_{S1}) - \frac{R_4 R_{10}}{R_8} (I_{B2} + I_{S2})$$

$$- \frac{2(R_3 R_4 + 2R_3 R_8 - R_4 R_{10}) R_3}{R_4 R_{10}} I_{S2} + \frac{R_{10}}{R_9} v_{C2} \quad (ด.2)$$

เมื่อพิจารณาสมการที่ (ด.1) จะเห็นว่าการชดเชยอุณหภูมิของค่าต่างๆ อยู่แล้วดังนั้น $\varepsilon_{TKab} = 0$ จึงทำให้พจน์ที่ขึ้นอยู่กับอุณหภูมิแวดล้อมเหลือเพียงพจน์ของแรงดันไฟฟ้าออฟเซตเท่านั้น เมื่อพิจารณาสมการที่ (ด.2) จะหาแรงดันไฟฟ้า v_{C2} ได้เท่ากับ

$$v_{C2} = \frac{R_9}{R_{10}} \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_9} (I_{B1} + I_{S1}) + \frac{R_9}{R_{10}} \frac{R_4 R_{10}}{R_8} (I_{B2} + I_{S2})$$

$$+ \frac{R_9}{R_{10}} \frac{2(R_3 R_4 + 2R_3 R_8 - R_4 R_{10}) R_3}{R_4 R_{10}} I_{S2} - \frac{R_9}{R_{10}} \left(\frac{K_2 R_6 R_7}{K_1 R_8 R_9} - \frac{R_{10}}{R_8}\right) V_{CC} \quad (ด.3)$$

เนื่องจากเงื่อนไขในการออกแบบนั้นที่กำหนดให้ $\frac{R_4 R_{10}}{2R_3 R_8} = 1$ ทำให้พจน์

$$\frac{R_9}{R_{10}} \frac{2(R_3 R_4 + 2R_3 R_8 - R_4 R_{10}) R_3}{R_4 R_{10}} I_{S2} \approx \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} \quad (ด.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นสามารถจัดรูปสมการที่ (ด.3) ใหม่และทำการแทนค่าผลของการเปลี่ยนของค่าความต้านทานและกระแสไฟฟ้าเนื่องจากอุณหภูมิตามสมการที่ (จ.1) และ (จ.2) จะได้ความสัมพันธ์ใหม่ดังนี้

$$\begin{aligned}
 V_{TOffsetab} = v_{C2} = & \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_{10}} (I_{B1} + I_{S1}) (1 + \alpha_R T + \alpha_I T) \\
 & + \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) (1 + \alpha_R T + \alpha_I T) \\
 & + \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} (1 + \alpha_R T + \alpha_I T) \\
 & - \frac{R_9}{R_{10}} \left(\frac{K_2 R_6 R_7}{K_1 R_8 R_9} - \frac{R_{10}}{R_8} \right) V_{CC}
 \end{aligned} \tag{ด.5}$$

ทำการหาอนุพันธ์ของอุณหภูมิที่เปลี่ยนแปลงไปโดยการเทียบกับอุณหภูมิที่เปลี่ยนไปที่ละน้อยๆ (หารด้วย ΔT) จะได้

$$\begin{aligned}
 \Delta V_{TOffsetab} = & \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_{10}} (I_{B1} + I_{S1}) (\alpha_R + \alpha_I) \Delta T \\
 & + \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) (\alpha_R + \alpha_I) \Delta T \\
 & + \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} (\alpha_R + \alpha_I) \Delta T
 \end{aligned} \tag{ด.6}$$

หรือสามารถเขียนค่าแรงดันไฟฟ้าออฟเซตที่ผิดพลาดไปเนื่องจากผลของอุณหภูมิของวงจรหาค่าสัมบูรณ์ $\mathcal{E}_{TOffsetab}$ ได้เท่ากับ

$$\begin{aligned}
 \mathcal{E}_{TOffsetab} = \Delta V_{TOffsetab} = & (\alpha_R + \alpha_I) \left\{ \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) + \frac{K_2 R_2 R_6 R_7}{K_1 R_8 R_{10}} (I_{B1} + I_{S1}) \right. \\
 & \left. + \frac{2R_3^2 R_9}{R_{10}^2} I_{S2} \right\} \Delta T
 \end{aligned} \tag{ด.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ต.

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารและการประชุมวิชาการระดับนานาชาติ

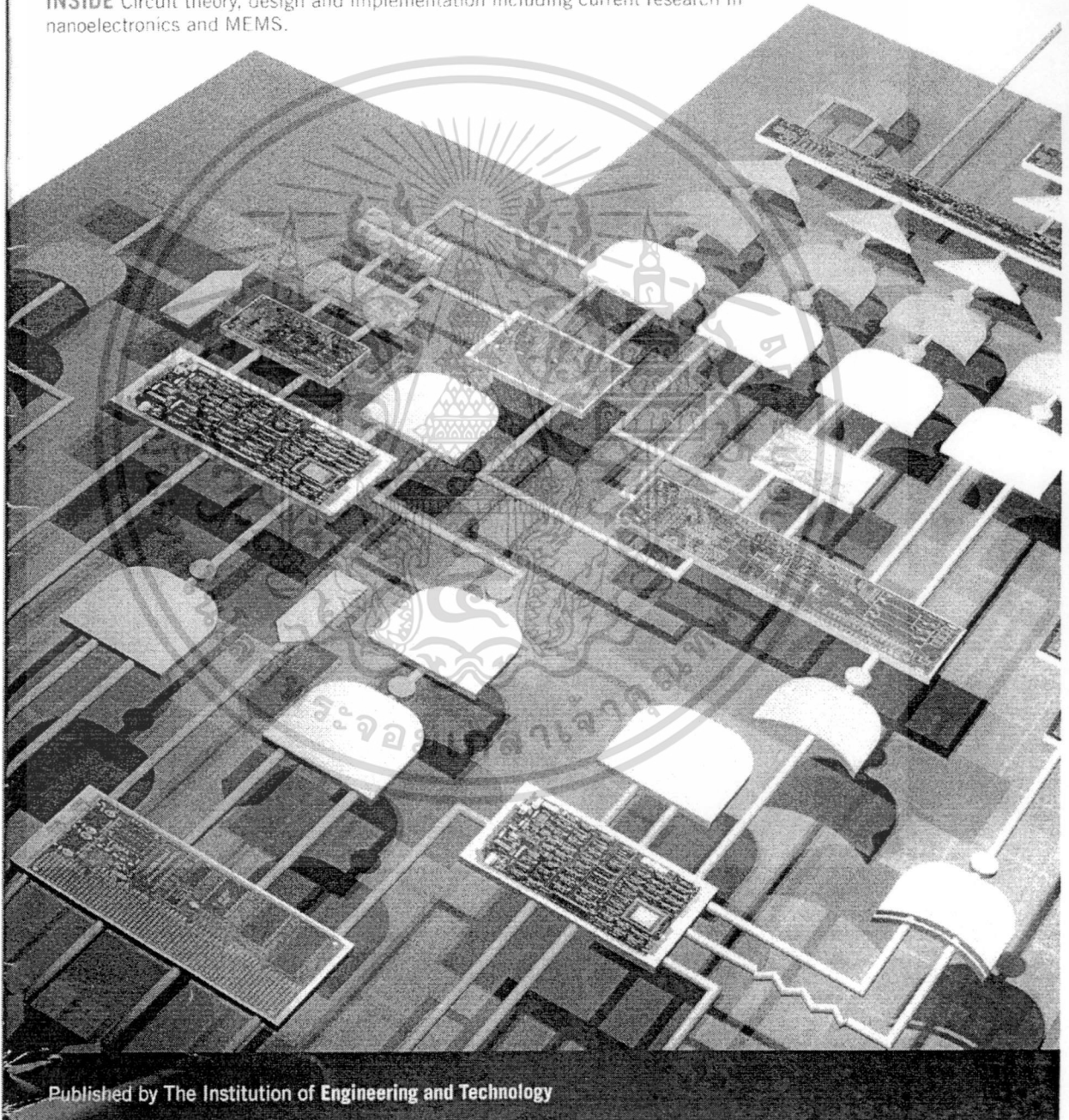
- [1] Riewruja V. and Kamsri T. "Square-rooting and absolute function circuits using operational amplifiers" *IET Circuits, Devices Syst.*, Vol. 3, Iss. 2, April 2009, pp. 57-63.
- [2] Kamsri T., Julsereewong P., and Riewruja V. "Simple Square-Root Extractor Using Op-Amps" *International Conference on Control, Automation and Systems [ICCAS2008]*, 2008, pp. 1812-1815.
- [3] Maneechukate T., Yaonun T., Kamsri T., Julsereewong A., and Riewruja V. "Simple Square-Rooting Voltage-to-Frequency Converter Using Opamps" *International Conference on Control, Automation and Systems [ICCAS2010]*, 2010, pp. 990-993.
- [4] Kamsri T., Julsereewong A., Keawpoonsuk A., Petchmaneelumka W., and Riewruja V. "Simple Vector Summation Circuit Using Opamps" *SICE Annual Conference [SICE2011]*, 2011, pp. 2374-2377.

IET Journals



IET Circuits, Devices & Systems

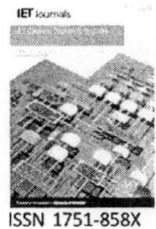
INSIDE Circuit theory, design and implementation including current research in nanoelectronics and MEMS.



Published by The Institution of Engineering and Technology

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Published in IET Circuits, Devices & Systems
 Received on 8th May 2008
 Revised on 30th October 2008
 doi:10.1049/iet-cds.2008.0140



Square-rooting and absolute function circuits using operational amplifiers

V. Riewruja T. Kamsri

The Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520, Thailand
 E-mail: kvanchai@kmitl.ac.th

Abstract: A method for implementing square-rooting and absolute function circuits using operational amplifiers (opamps) as only active elements is introduced. The realisation technique is provided through the use of the opamp supply-current sensing, which utilises an inherently quadratic characteristic of the opamp class-AB output stage. The proposed circuits are attractive in terms of simple configuration and low cost. The performances of the circuits are discussed in detail. Experimental results demonstrating the characteristics of the circuits using commercially available opamps are also included.

1 Introduction

Square-rooting and absolute function circuits are basic circuit building blocks for analogue signal processing in communication, instrumentation and measurement systems. Many applications can be found in literature [1–8]. The traditional realisations of the square-rooting and absolute function circuits are implemented in the discrete forms through the use of opamps connected with an analogue multiplier and a diode [9] and opamps connected with diodes or transistors [9, 10], respectively. In addition, the square-rooting circuit can be conveniently realised using a commercial analogue multiplier with on-chip opamp connected with an external diode [11], which is the same principle as the traditional realisation. The square-rooting circuits mentioned above exhibit inaccuracy of the output signal at small magnitude of the input signal. This is due to the non-ideal characteristic of the diode in the signal path used to avoid the output opamp latch-up. The absolute function circuit, sometimes called precision full-wave rectification, using opamps connected with diodes or transistors exhibits the distortion in the output signal during zero crossing of the input signal. This distortion is caused by the transition between linear and nonlinear behaviour of devices used in the circuit. To avoid this restriction, the absolute function circuit formed by the square and square-rooting functions is an attractive result. One obvious advantage of the circuits designed in discrete form is that the devices are commercially available

and inexpensive for individual circuit design. Recently, the approaches for realising square-rooting and absolute function circuits are based on the translinear behaviour of bipolar or MOS transistors [1, 3, 6–8, 12–15]. The translinear-based circuits require closely matched transistors and are only suitable for implementation in integrated circuit form. The orders of small quantity of the specific integrated circuits are uneconomical for fabrication. To offer alternative support, there has been much effort to design the circuits using commercial available devices such as opamps. This is due to the fact that the opamp is a high-performance, low-cost and versatile device. Therefore the opamp is of great interest in the electronic circuit design. It is known that the output stage of any designed opamp using bipolar transistors is in class-AB configuration, which provides a quadratic behaviour existing within the opamp supply current [10, 16, 17]. The quadratic behaviour can be exposed using the opamp supply current sensing [10, 17]. The square-rooting and absolute function circuits are proposed using opamps as only active elements. The realisation technique utilises the quadratic behaviour of the class-AB output stage of the opamp using bipolar transistors. The proposed circuits are very desirable to minimise the number of active elements by using one opamp for the square-rooting circuit and two opamps for the absolute function circuit. Experimental results verifying the theoretical analysis of the proposed circuits are given.

2 Circuit description

2.1 Principle

The proposed square-rooting and absolute function circuits are based on the use of opamp supply current sensing as shown in Fig. 1. Opamp A_1 forms a voltage follower that will transfer the signal voltage v_1 into the voltage v_3 . The voltage $v_3 = v_1$ across the resistance R_1 is then converted into the signal current $i_1 = -v_1/R_1$, drawn from the output of the opamp A_1 . The output stage of the opamp is the class-AB configuration that exhibits the characteristic in the quadratic form existed within its supply current. Therefore the supply current I_p can be stated as [10, 16, 17].

$$I_p = \frac{(i_1^2 + 4I_S^2)^{1/2}}{2} - \frac{i_1}{2} + I_B \quad \text{for } i_1 \leq 2I_S \quad (1)$$

where I_S and I_B are the class-AB bias current and the opamp quiescent current, respectively. The square-rooting term in (1) can be expanded by the power series for the condition of $-1 < i_1/2I_S < 1$ as

$$I_p = I_S \left\{ 1 + \frac{1}{2} \left(\frac{i_1}{2I_S} \right)^2 - \frac{1}{8} \left(\frac{i_1}{2I_S} \right)^4 + \dots \right\} - \frac{i_1}{2} + I_B \quad (2)$$

If the current i_1 is chosen such that $i_1 \ll 2I_S$ then (2) can be approximately given by

$$I_p = I_S \left(1 + \frac{1}{8} \frac{i_1^2}{I_S^2} \right) - \frac{i_1}{2} + I_B \quad (3)$$

From Fig. 1, the resistor R_2 is used to sense the positive supply current I_p of the opamp A_1 and the voltage v_2 can be stated as

$$v_2 = V_{CC} - (I_B + I_S)R_2 - \frac{v_1^2 R_2}{8I_S R_1^2} - \frac{v_1 R_2}{2R_1} \quad (4)$$

where V_{CC} is the opamp supply voltage. It should be noted that the voltage v_2 results in the quadratic form.

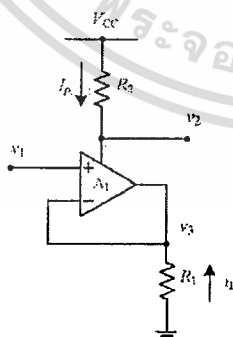


Figure 1 Principle of opamp supply current sensing

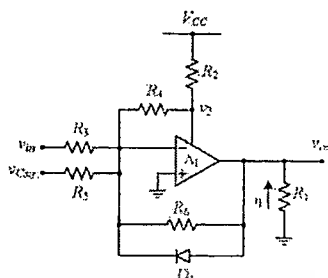


Figure 2 Proposed square-rooting circuit

2.2 Square-rooting circuit

The proposed square-rooting circuit is shown in Fig. 2. The opamp A_1 and the resistors R_3 – R_6 function as three input summing amplifier. Assuming that the resistances $R_4 \gg R_2$ and $R_6 \gg R_1$ are assigned. According to (4), a routine circuit analysis of Fig. 2 yields

$$\frac{R_2 R_6}{8I_{S1} R_4 R_1^2} v_{out}^2 + \left(\frac{R_2 R_6}{2R_1 R_4} - 1 \right) v_{out} = v_{offset} + \frac{R_6}{R_3} v_{in} \quad (5a)$$

$$v_{offset} = \frac{R_6}{R_4} \{ V_{CC} - R_2 (I_{B1} + I_{S1}) \} + \frac{R_6}{R_5} v_{C3q} \quad (5b)$$

where I_{B1} and I_{S1} are, respectively, the quiescent current and the bias current of the class-AB output stage of the opamp A_1 and v_{in} and v_{C3q} are the input signal voltage and the constant voltage, respectively. It should be noted that the term of v_{offset} is the dc offset voltage. From Fig. 2, the diode D_1 is connected to prevent the output latch-up of the opamp A_1 for the input voltage v_{in} going negative. If the terms in parentheses and v_{C3q} of 5a and 5b, respectively, are set to satisfy the conditions as

$$\frac{R_2 R_6}{2R_1 R_4} = 1 \quad \text{and} \quad v_{C3q} = -\frac{R_5}{R_4} \{ V_{CC} + R_2 (I_{B1} + I_{S1}) \}$$

then the output voltage v_{out} can be expressed as

$$v_{out} = \sqrt{\frac{8I_{S1} R_4 R_1^2}{R_2 R_3}} \sqrt{v_{in}} = k_{sq} \sqrt{v_{in}} \quad (6)$$

From (6), the transfer characteristic of the proposed circuit in Fig. 2 exhibits the square-rooting function with the voltage gain k_{sq} . It should be noted that the output voltage v_{out} is negative due to the flowing direction of the current i_1 .

2.3 Absolute function circuit

The circuit for realizing the absolute function is shown in Fig. 3. The opamp A_2 and the resistors R_5 – R_{10} act as the summing amplifier. The voltages v_{C1} and v_{C2} are used to

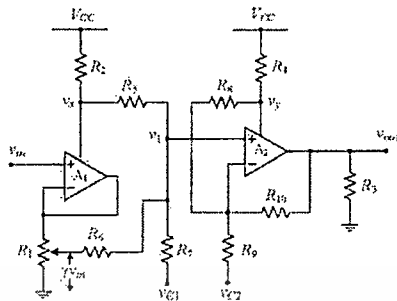


Figure 3 Proposed absolute function circuit

reduce the dc offset voltage of the voltage v_1 and the output voltage v_{out} , respectively, to be zero. The supply current of the opamps A_1 and A_2 are, respectively, sensed by the resistors R_2 and R_4 to the quadratic signal voltages v_x and v_y . To simplify the discussion, the conditions of $R_5 \gg R_2$, $R_6 \gg R_1$, $R_8 \gg R_4$ and $R_{10} \gg R_3$ are fulfilled in practical realisation. Therefore the voltages v_x and v_y can be expressed as

$$v_x = \{V_{CC} - (I_{B1} + I_{S1})R_2\} - \frac{R_2}{8I_{S1}R_1^2}v_{in}^2 - \frac{R_2}{2R_1}v_{in} \quad (7)$$

$$v_y = \{V_{CC} - (I_{B2} + I_{S2})R_4\} - \frac{R_4}{8I_{S2}R_3^2}v_{out}^2 - \frac{R_4}{2R_3}v_{out} \quad (8)$$

where I_{B1} and I_{S1} are, respectively, the quiescent current and the bias current of the class-AB output stage of the opamp A_1 . It should be noted that the terms in the braces of (7) and (8) are the dc offset voltage. The resistors R_5 – R_7 perform the sum of the voltage v_x , γv_{in} , and V_{C1} . Hence the voltage v_1 can be written as

$$v_1 = \frac{R_6R_7}{K_1} \{V_{CC} - (I_{B1} + I_{S1})R_2\} - \frac{R_2R_6R_7v_{in}^2}{8I_{S1}R_1^2K_1} + \frac{R_7}{K_1} \left(\gamma R_5 - \frac{R_2R_6}{2R_1} \right) v_{in} + \frac{R_5R_6}{K_1} v_{C1} \quad (9)$$

where $K_1 = R_5R_6 + R_5R_7 + R_6R_7$, and $0 < \gamma \leq 1$ denotes the attenuation factor. The first term in the right of (9) is the dc offset voltage, which can be eliminated by the appropriated value of the voltage v_{C1} as

$$v_{C1} = -\frac{R_7}{R_5} \{V_{CC} - (I_{B1} + I_{S1})R_2\} \quad (10)$$

From routine circuit analysis, the output voltage v_{out} can be written as

$$v_{out} = \frac{K_2}{R_8R_9}v_1 - \frac{R_{10}}{R_8}v_y - \frac{R_{10}}{R_9}v_{C2} \quad (11)$$

Substituting (7)–(10) into (11), the relation between the

output voltage v_{out} and the input voltage v_{in} can be given by

$$\begin{aligned} & \frac{R_4R_{10}}{8I_{S2}R_3^2R_8}v_{out}^2 + \left(\frac{R_4R_{10}}{2R_3R_8} - 1 \right) v_{out} \\ & = \frac{K_2R_2R_6R_7}{8I_{S1}K_1R_1^2R_8R_9}v_{in}^2 + \left(\frac{R_2R_6}{2R_1} - \gamma R_5 \right) \frac{K_2R_7}{K_1R_8R_9}v_{in} + V_{offab} \end{aligned} \quad (12a)$$

$$\begin{aligned} V_{offab} = & \left(\frac{K_2R_6R_7}{K_1R_8R_9} - \frac{R_{10}}{R_8} \right) V_{CC} - \frac{K_2R_2R_6R_7}{K_1R_8R_9} (I_{B1} + I_{S1}) \\ & + \frac{R_4R_{10}}{R_8} (I_{B2} + I_{S2}) - \frac{R_{10}}{R_9} v_{C2} \end{aligned} \quad (12b)$$

where $K_2 = R_8R_9 + R_8R_{10} + R_9R_{10}$, and v_{C2} is the dc voltage used to eliminate the offset voltage V_{offab} . To prefer the absolute function, the following conditions should be satisfied

$$\frac{R_4R_{10}}{2R_3R_8} = 1, \quad \frac{R_2R_6}{2R_1} = \gamma R_5$$

and

$$v_{C2} = \frac{R_9}{R_{10}} \left\{ \left(\frac{K_2R_6R_7}{K_1R_8R_9} - \frac{R_{10}}{R_8} \right) V_{CC} - \frac{K_2R_2R_6R_7}{K_1R_8R_9} (I_{B1} + I_{S1}) + \frac{R_4R_{10}}{R_8} (I_{B2} + I_{S2}) \right\}$$

Thus the output voltage v_{out} can be stated as

$$v_{out} = k_{ab} \sqrt{v_{in}^2} = k_{ab} |v_{in}| \quad (13a)$$

$$k_{ab} = \sqrt{\frac{I_{S2}K_2R_2R_6^2R_6R_7}{I_{S1}K_1R_1^2R_4R_9R_{10}}} \quad (13b)$$

It can be seen that the output voltage v_{out} of the proposed circuit in Fig. 3 obtains the absolute function with the voltage gain k_{ab} .

3 Circuit performance

In practical realisation, the deviations from ideal performances of the proposed square-rooting and absolute function circuits are disturbed by the error from the truncation of the power series in (2) to quadratic form in (3), the error from the nominal value of the resistors used in the circuits, and the temperature dependence of the supply currents of the opamps used in the circuits. These considered factors are discussed as follows. The first error is due to the elimination of higher order of the power series mentioned above, which is contributed to the

truncation error ε_p to the output signal. From (2), it can be seen that the truncation error is increased for the rising of the magnitude of the current i_1 to close to the class-AB bias current I_5 . If the magnitude of the current i_1 of the proposed square-rooting circuit is assigned to equal aI_{S1} , where $0 \leq a \leq 1$ denotes the scaling factor, then the percentage of the truncation error ε_p can be given by

$$\varepsilon_p = \frac{1}{2} \sum_{n=2}^p \frac{(-1)^{(n+1)}(2n)!}{(1-2n)(n!)^2 2^{(4n-3)}} a^{(2n-2)} \times 100\% \quad (14)$$

where p is the number of the remaining truncated terms. The second error is due to the tolerance of the resistors being used. This error will contribute to the voltage gain error and the offset voltage error of the output signal. The transfer characteristics of the proposed circuits in Figs. 2 and 3, respectively, including the terms of the voltage gain error and the offset voltage error can be given by

$$v_{\text{outsq}} = \left(1 + \varepsilon_{\text{sq}}\right) k_{\text{sq}} \sqrt{v_{\text{in}}} - \left\{ \frac{2(R_2 R_6 - R_1 R_2 - 2R_1 R_4) I_{S1} R_1 R_6}{R_2 (R_1 + R_6)^2} \right\} \quad (15a)$$

$$\varepsilon_{\text{sq}} = \frac{(R_2 R_6 - 2R_1 R_4)}{R_2 (2R_1 + R_6)} \quad (15b)$$

and

$$v_{\text{outab}} = \left(1 + \varepsilon_{\text{ab}}\right) k_{\text{ab}} \sqrt{v_{\text{in}}} + \left\{ \frac{2I_{S2} R_3^2 R_7 K_2 (2\gamma R_1 R_5 - R_2 R_6)}{\gamma R_1 R_4 R_7 R_{10} K_1} \times \sqrt{\frac{1}{k_{\text{ab}}}} \frac{2(R_4 R_{10} - R_3 R_4 - 2R_3 R_8) I_{S2} R_3}{R_4 R_{10}} \right\} \quad (16a)$$

$$\varepsilon_{\text{ab}} = \frac{\gamma R_1 R_{10} - 2R_3 R_6}{R_6 (R_{10} + 2R_3)} \quad (16b)$$

where v_{outsq} and v_{outab} and ε_{sq} and ε_{ab} , denote the output voltages and the voltage gain errors of square-rooting and absolute function circuits, respectively. The terms in the braces of (15a) and (16a) are the dc offset voltages and can be further reduced by the appropriate values of the voltages v_{C2} and v_{C3} of the circuits in Figs. 2 and 3, respectively. The third error is due to the temperature influence on the characteristic of devices used in the circuits. The temperature variation from room temperature causes the changes of resistances and the supply currents of the opamps, which can be expressed in terms of the temperature coefficients α_R and α_I , respectively. These coefficients, α_R and α_I , can

be directly extracted from the specification of the devices used in the circuits. For the square-rooting circuit, the voltage gain error ε_{sq} and the drift in the output offset voltage $\varepsilon_{\text{sqoff}}$ are dependent on the temperature variation that can be approximately given by

$$\varepsilon_{\text{sq}} = (\alpha_R + \alpha_I) \frac{\Delta T}{2} \quad (17a)$$

$$\varepsilon_{\text{sqoff}} = \left\{ \frac{(\alpha_R + \alpha_I)(I_{B1} + I_{S1}) R_2 R_5}{(R_2 + R_4)} - \frac{2\alpha_I R_1 R_5 I_{S1}}{(R_1 + R_6)^2} \right\} \Delta T \quad (17b)$$

where ΔT is the change of temperature from room temperature. It should be noted that the output voltage drift $\varepsilon_{\text{sqoff}}$ can be minimised by using the smallest value of the resistance R_5 . For the absolute function circuit, the change in temperature effects only to the output offset voltage. This is due to the temperature dependent terms in the voltage gain k_{ab} are properly compensated. The output offset voltage drift $\varepsilon_{\text{aboff}}$ can be stated as

$$\varepsilon_{\text{aboff}} = (\alpha_I + \alpha_R) \left\{ \frac{R_4 R_9}{R_8} (I_{B2} + I_{S2}) - \frac{K_1 R_2 R_6 R_7 (I_{B1} + I_{S1})}{K_2 R_8 R_9} + \frac{2\alpha_I R_3^2 R_9 I_{S2}}{R_{10}^2 (\alpha_I + \alpha_R)} \right\} \Delta T \quad (18)$$

It can be seen that the output voltage drift $\varepsilon_{\text{aboff}}$ can be reduced by the appropriated value of the resistors R_8 , R_9 and R_{10} .

The output signal voltage of the proposed square-rooting circuit is accurately obtained with the condition that the output current drawn from the opamp is much smaller than the class-AB bias current I_5 . From the circuit in Fig. 2, the input signal voltage v_{in} is converted into the opamp output current i_1 by the resistor R_1 . Therefore the large value of the input voltage v_{in} will produce the inaccuracy. The maximum variation of the input voltage can be determined as the input operating range. The input operating range of the square-rooting circuit Δv_{insq} can be considered from the accepted value of the truncation error ε_p for the magnitude of the current $i_1 = aI_{S1}$ and can be stated as

$$\Delta v_{\text{insq}} \leq \frac{a^2 R_2 R_3 I_{S1}}{8R_4} \quad (19)$$

For the proposed absolute function circuit, the large input voltage will drive the output stage of the opamp A_1 to transit from class-AB to class B. At the class B operation, the maximum current $i_1 = v_{\text{in}}/R_1$ drawn from the output stage of the opamp A_1 is limited by its output short-circuit current I_{OS} . Therefore the input operating range of the

proposed absolute function circuit Δv_{inab} can be estimated as $\pm I_{OS}R_1$.

4 Experimental results

To demonstrate the performances of the proposed circuits, the square-rooting and absolute function circuits were constructed using commercially available opamps UA741 and the resistors with 1% tolerance. The supply voltages used were ± 12 V. For the square-rooting circuit in Fig. 2, the resistors were chosen to be $R_1 = 5$ k Ω , $R_2 = 2$ k Ω , $R_3 = 1$ M Ω , $R_4 = R_5 = 30$ k Ω and $R_6 = 150$ k Ω . The quiescent current and the class-AB bias current of the opamp A_1 were measured as $I_{B1} = 0.81$ mA and $I_{S1} = 0.261$ mA, respectively, using the technique proposed in [10]. Hence the voltage gain k_{sq} of the transfer characteristic and the input operating range Δv_{insq} for the scaling factor $a = 0.68$, which can be calculated from the condition of the square-rooting circuit and (6), are about 0.88 and 1.01 V, respectively. Consequently, the truncation error ϵ_p of about 1.34% is calculated from (14). From (19), it should be noted that the input operating range Δv_{insq} can be varied by changing the resistance R_3 to achieve the appropriate value. The dc voltage v_{Csq} is set to obtain the zero output voltage v_{out} when the input voltage v_{in} is equal to zero. The plots of the dc transfer characteristic and its percentage error from the theoretical value are shown in Fig. 4. It can be seen that the percentage error is dependent on the magnitude of the input signal and agreed with the truncation error of (14). Fig. 5 shows the measured result for 1 kHz triangular input signal of 1 V peak amplitude. The proposed square-rooting circuit employs only one commercially available opamp as active element, which exhibits a merit than the previous work in [3] in terms of the temperature performance and low-cost. The square-rooting circuit proposed in [3] is realised using three current-controlled current conveyors (CCCIIs), which the gain of its transfer characteristic is directly proportional to the temperature. Unfortunately, the CCCII is an uncommercial device that requires only the special design. For the absolute function circuit in Fig. 3, the resistors were chosen to be $R_1 = R_3 = 5$ k Ω , $R_2 = R_4 = 2$ k Ω , $R_5 = R_6 = R_7 = R_8 = R_9 = 30$ k Ω , and $R_{10} = 150$ k Ω . The quiescent currents and the class-AB bias currents of the opamps A_1 and A_2 , respectively, were measured as $I_{B1} = 0.81$ mA, $I_{B2} = 0.823$ mA, $I_{S1} = 0.261$ mA and $I_{S2} = 0.267$ mA. Thus the gain of the transfer characteristic k_{ab} and the attenuation factor γ are calculated as 0.87 and 0.2, respectively, using the condition of the absolute function circuit and the (13b). The dc voltages v_{C1} and v_{C2} are set to eliminate the offset voltage v_{ofab} of the output voltage v_{out} . The dc transfer characteristic and its percentage error from the theoretical value are shown in Figs. 6a and 6b, respectively. It can be seen that the transfer characteristic is linear and symmetrical with the maximum percentage error of about 0.35% over the input voltage range ± 4.6 V. The measured output voltage v_{out}

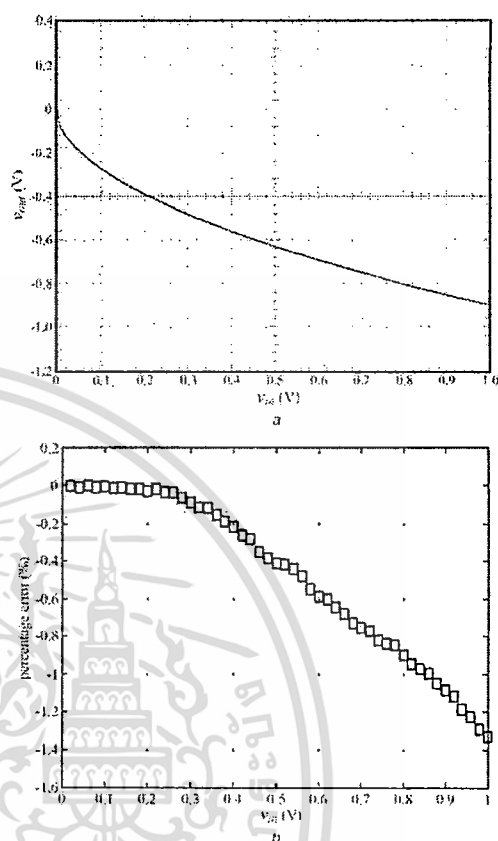


Figure 4 Characteristics of proposed square-rooting circuit
a DC transfer characteristic
b Percentage error

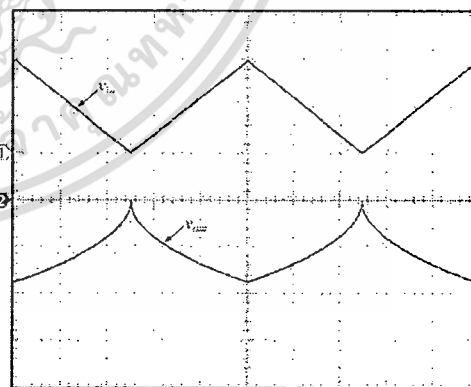


Figure 5 Measured results for proposed square-rooting circuit (vertical scale: 500 mV/div, horizontal scale: 0.2 ms/div)

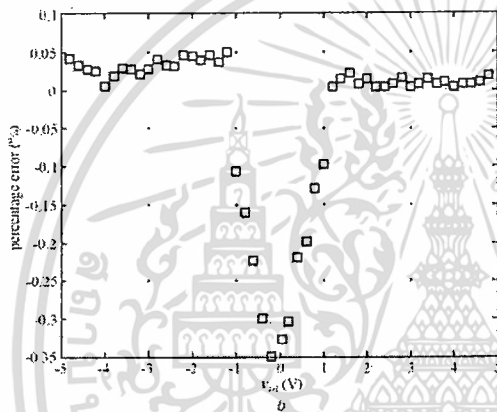
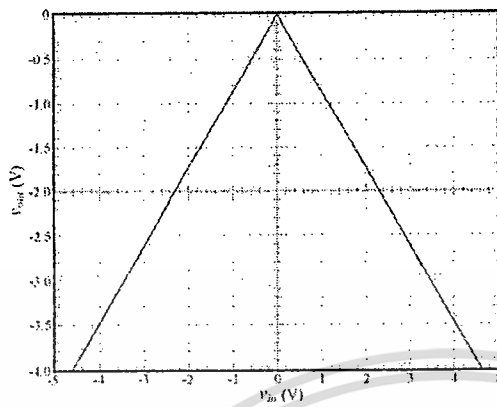


Figure 6 Characteristics of proposed absolute function circuit

a DC transfer characteristic
b Percentage error

for 1 kHz sinusoidal input signal of 5 V peak amplitude is shown in Fig. 7a. Fig. 7b shows the measured result of 1 kHz sinusoidal input signal with 50 mV peak amplitude for the resistors $R_1 = 100 \Omega$, $R_3 = 1 \text{ k}\Omega$, $R_6 = 3 \text{ k}\Omega$, $R_{10} = 30 \text{ k}\Omega$, and $\gamma = 1$, then the gain of the transfer

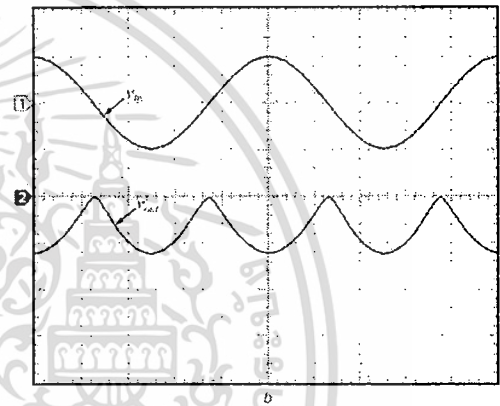
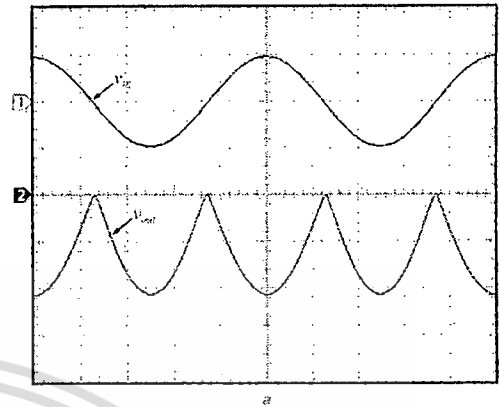


Figure 7 Measured results for proposed absolute function circuit

a 1 kHz sinusoidal input signal of 5 V peak amplitude (vertical scale, upper trace: 5 V/div; lower trace: 2 V/div, horizontal scale: 0.2 ms/div)

b 1 kHz sinusoidal input signal of 50 mV peak amplitude (vertical scale, upper trace: 50 mV/div; lower trace: 200 mV/div, horizontal scale: 0.2 ms/div)

characteristic k_b is equal to 5.06. It is interesting to note that the absolute function circuit exhibits a good result for low amplitude of the input signal. For comparison with the

Table 1 Number of active devices used in the proposed circuit and the previous works

Active devices	Proposed circuit	Reference [14]	Reference [15]	
			Circuit 1	Circuit 2
opamp	2	–	–	1
current feedback amplifier	–	–	1	–
CCII	–	1	–	1
bipolar transistor	–	18	12	12
current source	–	3	4	4

previous works, the absolute function circuits proposed in [14, 15] are referenced. The circuits in [14, 15] consist of many active devices in a complicated form and essentially require the closely matched transistors to avoid the distortion in the output signal at the zero crossing of the input signal. Table 1 shows the number of active devices used in this paper and those of previous works. It should be noted that the closely matched transistors can only be realised in the integrated circuit form. Therefore, using the discrete transistors to implement the circuits in [14, 15] will produce the distortion as mentioned above. In contrast, the proposed absolute function circuit comprises two general-purpose opamps as the active devices, which provides the good circuit performance confirmed by experimental demonstration. It is clearly seen that the proposed circuit has the attractive feature of simple circuit configuration and low cost.

5 Conclusion

The square-rooting and absolute function circuits using opamp supply current sensing have been presented. The proposed circuits require the general-purpose opamps as only the active element. The attractive purposes of this paper are exhibited in terms of simple circuit configuration and low-cost. The performances of the proposed circuits were discussed in detail. Experimental results confirming the good agreements with theoretical values have been demonstrated.

6 Acknowledgment

The authors thank the editor and reviewers for their valuable comments and suggestion on the manuscript.

7 References

- [1] RIEWRUJA V., ANUNTAHIRUNRAT K., SURAKAMPONTORN W.: 'A class AB CMOS square-rooting circuit', *Int. J. Electron.*, 1998, **85**, pp. 55–60
- [2] TADIC N., GOBOVIC D.: 'A square-rooting current-to-frequency converter', *IEEE Trans. Instrum. Meas.*, 2003, **52**, pp. 1035–1040
- [3] DEJHAN K., NETBUT C.: 'New simple square-rooting circuits based on translinear current conveyors', *Int. J. Electron.*, 2007, **94**, pp. 707–723
- [4] TADIC N., GOBOVIC D.: 'Smart sensor interfacing circuit using square-rooting current-to-frequency conversion', *Int. J. Electron.*, 2007, **94**, pp. 1075–1098
- [5] SURAKAMPONTORN W., RIEWRUJA V.: 'Integrable CMOS sinusoidal frequency doubler and full-wave rectifier', *Int. J. Electron.*, 1992, **73**, pp. 627–632
- [6] RIEWRUJA V., GUNTAPONG R.: 'A low-voltage wide-band CMOS precision full-wave rectifier', *Int. J. Electron.*, 2002, **89**, pp. 467–476
- [7] RIEWRUJA V., CHAIKLA A.: 'A high-speed algorithmic ADC', *Int. J. Electron.*, 2004, **91**, pp. 719–733
- [8] KUMNGERN M., DEJHAN K.: 'High frequency and high precision CMOS full-wave rectifier', *Int. J. Electron.*, 2006, **93**, pp. 185–199
- [9] COUGHLIN R.F., DRISCOLL F.F.: 'Operational amplifiers and linear integrated circuits' (Prentice-Hall, 2001)
- [10] TOUMAZOU C., LIDGEY F.J.: 'Wide-band precision rectification', *IEE Proc. Pt. G*, 1987, **134**, pp. 7–15
- [11] FRANCO S.: 'Design with operational amplifiers and analog integrated circuits' (McGraw-Hill, 2002)
- [12] CHAIKLA A., LEE T., UKAKIMAPARN P., RIEWRUJA V., ANANTAHIRUNRAT K.: 'A CMOS square-rooting circuit', *ISIC-2001 Proc.*, 2001, pp. 87–89
- [13] SURAKAMPONTORN W., ANUNTAHIRUNRAT K., RIEWRUJA V.: 'Sinusoidal frequency doubler and full-wave rectifier using translinear current conveyor', *Electron. Lett.*, 1998, **34**, pp. 2077–2078
- [14] MONPAPASSORN A., DEJHAN K., CHEEVASUVIT K.: 'A full-wave rectifier using a current conveyor and current mirrors', *Int. J. Electron.*, 2001, **88**, pp. 751–758
- [15] GIFT S.J.: 'New precision rectifier circuits with high accuracy and wide bandwidth', *Int. J. Electron.*, 2005, **92**, pp. 601–617
- [16] FABRE A.: 'Dual translinear voltage/current converter', *Electron. Lett.*, 1983, **19**, pp. 1030–1031
- [17] SURAKAMPONTORN W.: 'Sinusoidal frequency doublers using operational amplifier', *IEEE Trans. Instrum. Meas.*, 1988, **37**, pp. 259–262

ICCAS 2008



International Conference on Control, Automation and Systems 2008

▶ PROCEEDINGS

Welcome Message

Conference Organization

Reviewers

Conference Information

Plenary Lecture

Table of Contents

Author Index

Financial Contribution

E-proceeding Search

EXIT



October 14-17, 2008
COEX, Seoul, Korea

IEEE Catalog Number : CFP0810D-CDR ISBN : 978-89-93215-01-4-98560

in conjunction with KRC 2008



Simple Square-Root Extractor Using Op Amps

Thawatchai Kamsri, Prasit Julsereewong, and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand
(Tel : +66-2-739-0758; E-mail: kvanchai@kmitl.ac.th)

Abstract: This paper presents the simple and inexpensive method to implement a square-root extractor for voltage input signal. The proposed extractor is based on the use of two operational amplifiers (op amps) as only active elements. The proposed technique employs the op amp supply-current sensing to achieve an inherently quadratic characteristic. The low-output distortion in output signal can be achieved. Experimental results verifying the characteristic of the proposed circuit are also included.

Keywords: square-root extractor, op amp supply-current sensing, op amp-based circuit

1. INTRODUCTION

A square-root extractor is one of the most important building blocks used in analog measurement systems and communication systems. Its applications can be found in calculating the RMS value of an arbitrary waveform and linearizing a measured signal from a differential pressure flow meter [1]. One fundamental method uses the multiplier in the feedback loop of the inverting opamp stage [2]. However, this technique is uneconomical for implementation in discrete form. Alternatively, the square-root circuits based on the concept of bipolar or MOS translinear configuration have been introduced in literature [3-6]. Nevertheless, the specific circuit design is required in the translinear principle. This paper aims to present the simple method for realizing the square-root extractor. The realization method based on the use of commercial available devices is utilized. The proposed circuit employs two opamps as active elements. This is due to the fact that the opamp integrated circuit is versatile and inexpensive device. Typically, the output stage of the general-purpose op amp is the class AB configuration, which can provide the quadratic characteristic existed within the supply current of the op amp [7-9]. The op amp supply-current sensing is employed to obtain the square-root function of the proposed extractor. Experimental results are used to verify the operational characteristic of the proposed circuit.

2. CIRCUIT DESCRIPTION

Fig. 1 shows the typical circuit diagram of the class-AB push-pull output stage of the general-purpose op amp [7]. The dc current I_S flowing through the diode connected transistors Q_c and Q_d biases the transistors Q_a and Q_b to operate in the forward active region. From routine circuit analysis, the currents i_{o1} and i_{o2} can be stated as

$$i_{o1} = -\frac{i_x}{2} + \frac{1}{2}(i_x^2 + 4I_S^2)^{1/2} \quad (1)$$

$$i_{o2} = \frac{i_x}{2} + \frac{1}{2}(i_x^2 + 4I_S^2)^{1/2} \quad (2)$$

where I_S denotes the class-AB bias current provided from a constant current source.

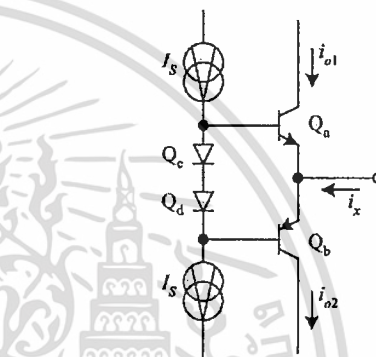


Fig. 1. Typical class-AB push-pull output stage of the general-purpose op amp [7].

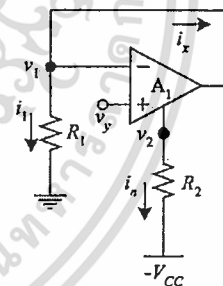


Fig. 2. Op amp supply-current sensing based V/I converter.

The inherently quadratic characteristic for realizing the proposed circuit can be obtained by using the voltage-to-current (V/I) converter as shown in Fig. 2, which is based on the op amp supply-current sensing. The voltage v_y is converted into the current i_1 by

$$i_1 = -i_x = \frac{v_y}{R_1} = \frac{v_y}{R_2} \quad (3)$$

The resistor R_2 is connected to sense the negative power supply current i_n of the op amp A_1 , the voltage v_2 can be written as

$$v_2 = R_2 i_n - V_{CC} \quad (4)$$

where $-V_{CC}$ is the negative power supply voltage. Considering both Figs 1-2, the relation between the negative power supply current i_n and the current i_{o2} can be given by [8]

$$i_n = I_B + i_{o2} \quad (5)$$

where I_B is the quiescent bias current drawn by the op amp A_1 , which includes the class-AB bias current I_S . By substituting Eq. (2) into Eq. (5), it thus results in

$$i_n = I_B + \frac{i_x}{2} + I_S \left(1 + \frac{i_x^2}{4I_S^2} \right)^{1/2} \quad (6)$$

Using the Taloy's series, the negative power supply current i_n can be approximately obtained as

$$i_n \cong I_B + I_S + \frac{i_x}{2} + \frac{i_x^2}{8I_S} \quad (7)$$

From Eqs. (3)-(4) and (7), the voltage v_2 can be expressed as

$$v_2 = (I_B + I_S)R_2 - \frac{R_2 v_y}{2R_1} + \frac{R_2 v_y^2}{8I_S R_1^2} - V_{CC} \quad (8)$$

It should be noted that the quiescent bias current I_B and the class-AB bias current I_S of the op amp A_1 can be measured by using the technique reported in [7].

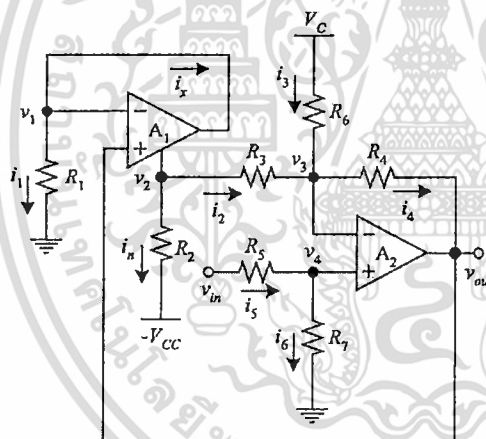


Fig. 3 Proposed square-root extractor.

Using op amp supply-current sensing based the V/I converter in Fig. 2, the proposed square-root extractor can be illustrated Fig. 3. The output voltage v_{out} is applied to the non-inverting input of the op amp A_1 , thus the voltage v_y is equal to the output voltage v_{out} . From Eq. (8), the voltage v_2 can be rewritten as

$$v_2 = (I_B + I_S)R_2 - \frac{R_2 v_{out}}{2R_1} + \frac{R_2 v_{out}^2}{8I_S R_1^2} - V_{CC} \quad (9)$$

Considering at node v_3 and node v_4 , we get

$$-\frac{v_{out}}{R_4} = \frac{V_C}{R_6} + \frac{v_2}{R_3} - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) v_3 \quad (10)$$

$$v_4 = \frac{R_7 v_{in}}{R_5 + R_7} \quad (11)$$

Since the voltage across two inputs of the op amp is zero, thus the voltage v_3 is equal to the voltage v_4 . From Eqs. (10)-(11), the voltage v_{out} can be stated as

$$-v_{out} = \frac{R_4 V_C}{R_6} + \frac{R_4 v_2}{R_3} - \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) \frac{R_4 R_7 v_{in}}{R_3 + R_7} \quad (12)$$

If we substitute Eq. (9) into Eq. (12) and design the circuit such that $R_2 R_4 / 2R_1 R_3 = 1$, we obtain

$$\frac{R_2 v_{out}^2}{8R_3 R_1^2 I_S} = \left(\frac{1}{R_6} + \frac{1}{R_3} + \frac{1}{R_4} \right) \frac{R_7 v_{in}}{R_3 + R_7} + \frac{V_{CC}}{R_3} - \frac{V_C}{R_6} - \frac{R_2 (I_B + I_S)}{R_3} \quad (13)$$

From Eq. (13), if we let $V_C = V_{CC} - R_2 (I_B + I_S)$, and $R_3 = R_6$, the output voltage v_{out} can be given by

$$v_{out} = K \sqrt{v_{in}} \quad (14)$$

where

$$K = \sqrt{\frac{8I_S R_1^2 R_7 (2R_4 + R_6)}{R_2 R_4 (R_3 + R_7)}} \quad (15)$$

It can be seen that the transfer characteristic of the proposed circuit in Fig. 3 has the square-root function of input voltage signal.

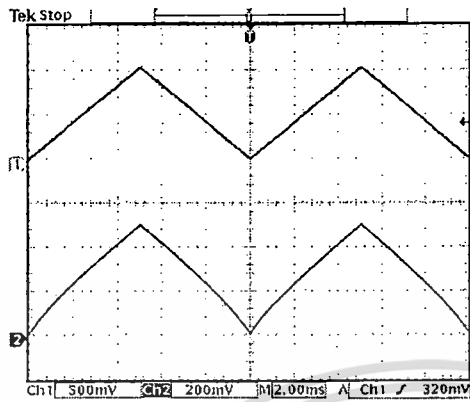
3. EXPERIMENTAL RESULTS

To verify the circuit characteristic of the proposed square-root extractor, the circuit in Fig. 3 was implemented by using commercially available op amp integrated circuit UA741 and the 1% tolerance resistors. The circuit parameters used for realizing the proposed square-root extractor are listed in Table 1. Based on Eq. (15), the resistor R_5 is varied to archive the gain variation.

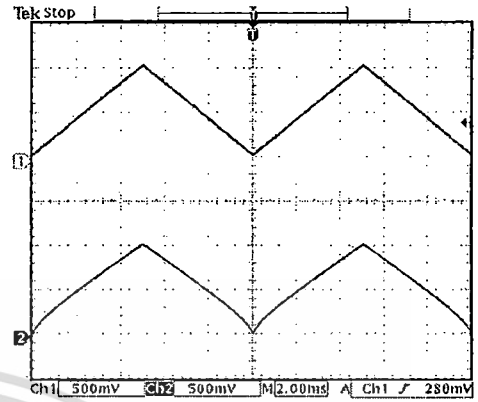
Table 1 Circuit parameters used for realizing Fig. 3.

Parameter	Value
Quiescent bias current I_B	0.8mA
Class AB bias current I_S	0.261mA
Supply Voltage $-V_{CC}$	-5V
Supply Voltage V_C	2.878V
Fixed resistor R_1	1k Ω
Fixed resistor R_2	2k Ω
Fixed resistor R_3	2k Ω
Fixed resistor R_4	2k Ω
Variable resistor R_5	25k Ω
Fixed resistor R_6	2k Ω
Fixed resistor R_7	2k Ω

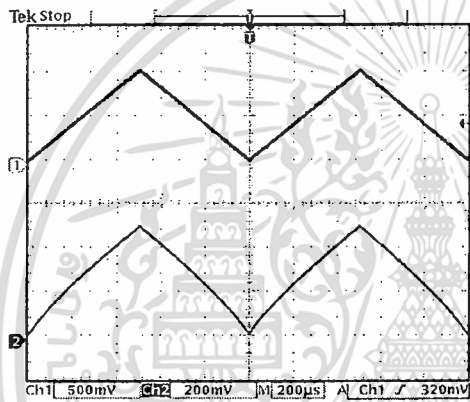
Figs. 4(a)-4(c) show the measured results of the proposed circuit with the gain $K = 0.5$ for 100Hz, 1kHz, and 10kHz triangular wave input voltage of 1V peak amplitude, respectively.



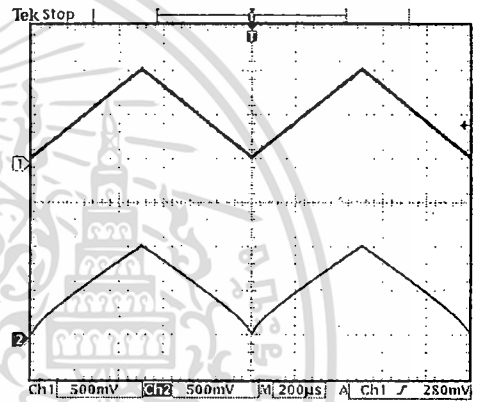
(a) for 100Hz triangular wave input voltage



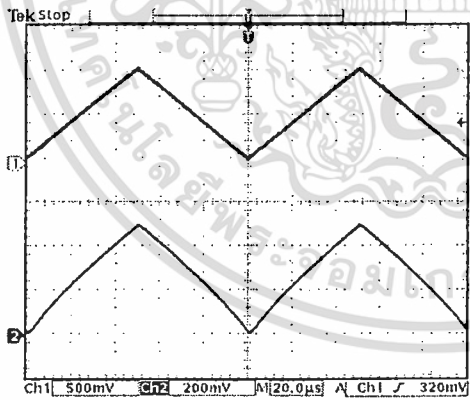
(a) for 100Hz triangular wave input voltage



(b) for 1kHz triangular wave input voltage

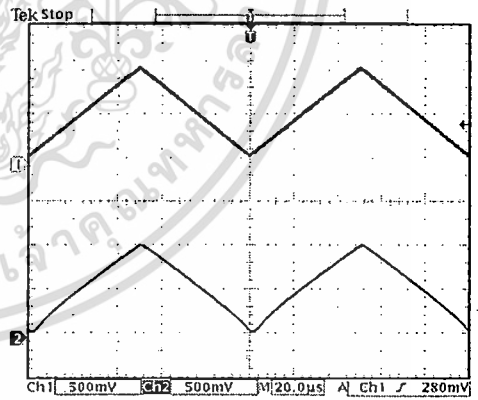


(b) for 1kHz triangular wave input voltage



(c) for 10kHz triangular wave input voltage

Fig. 4 Measured results of the proposed circuit with the gain $K = 0.5$.

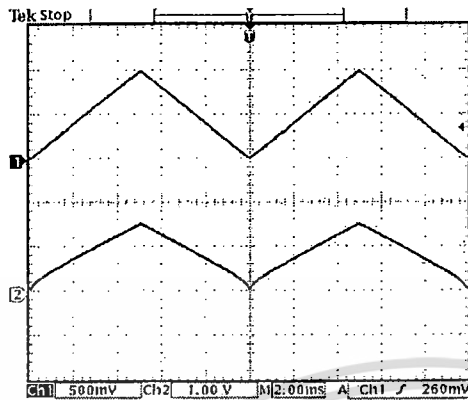


(c) for 10kHz triangular wave input voltage

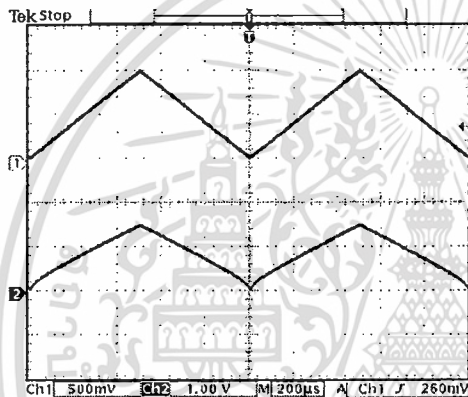
Fig. 5 Measured results of the proposed circuit with the gain $K = 1$.

The measured results of the proposed circuit with the gain $K = 1$ for 100Hz, 1kHz, and 10kHz triangular wave input voltage of 1V peak amplitude are shown in Figs. 5(a)~5(c), respectively.

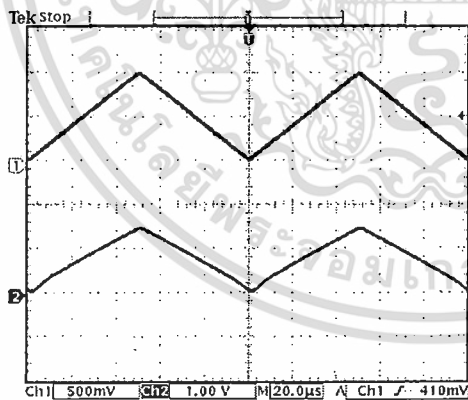
Figs. 6(a)~6(c) illustrate the measured results of the proposed circuit with the gain $K = 1.5$ for 100Hz, 1kHz, and 10kHz triangular wave input voltage of 1V peak amplitude, respectively.



(a) for 100Hz triangular wave input voltage



(b) for 1kHz triangular wave input voltage



(c) for 10kHz triangular wave input voltage

Fig. 6 Measured results of the proposed circuit with the gain $K = 1.5$.

Fig. 7 shows the measured result of the DC transfer characteristic for the input voltage v_{in} varied from 0V to 1V. It is apparent that the proposed functions correctly.

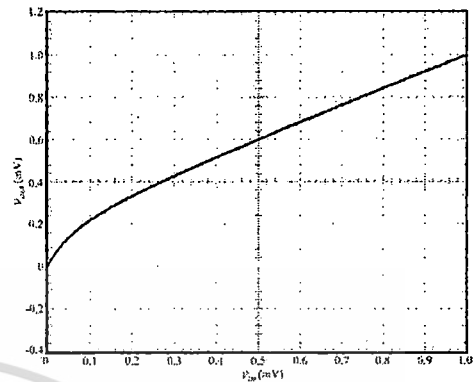


Fig. 7 DC transfer characteristic for input voltage.

4. CONCLUSION

The simple square-rooting extractor using op amp supply-current sensing has been described in this paper. The proposed circuit supporting voltage input signal requires only two general-purposed opamps as active elements. From experimental results, it is evident that the proposed circuit exhibits the high accuracy and provides good operational characteristic.

REFERENCES

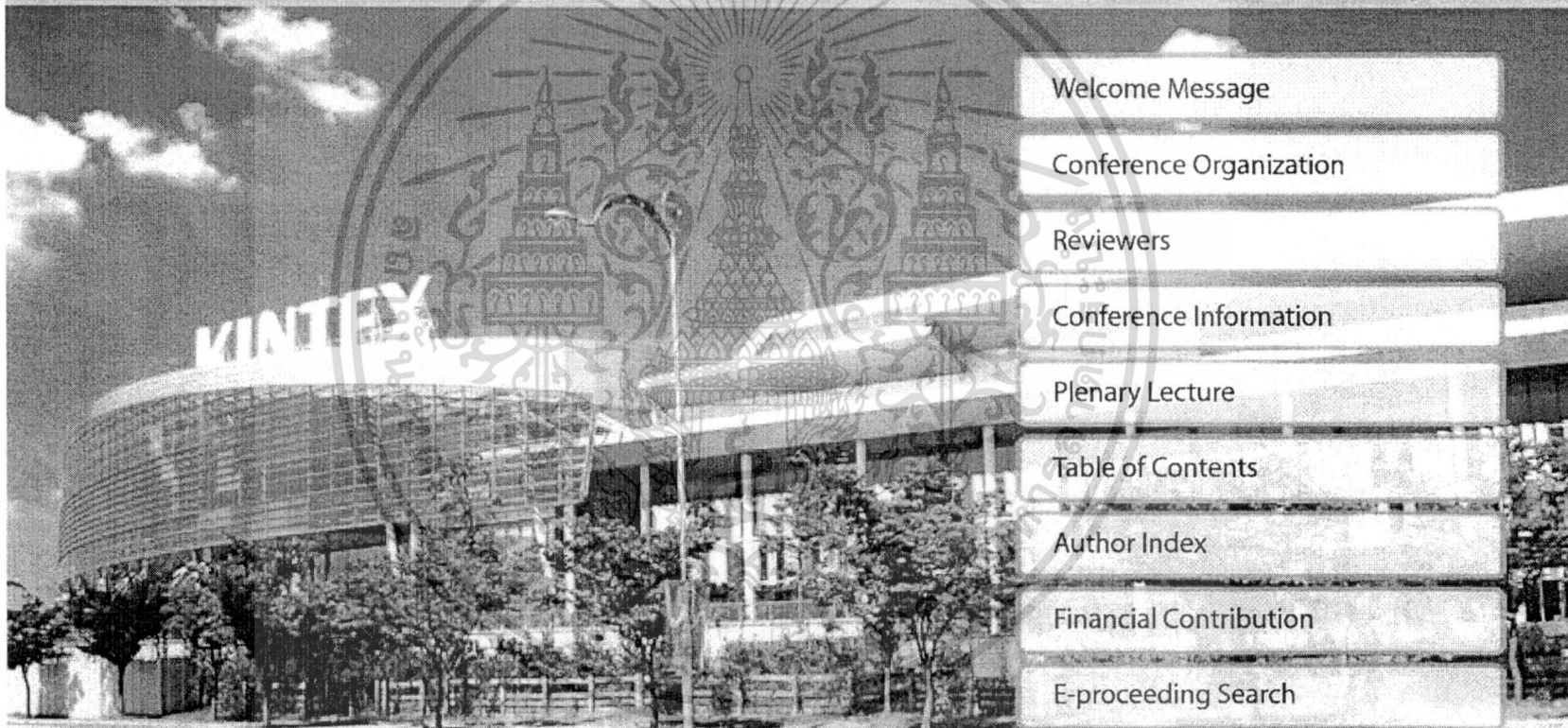
- [1] O. E. Doebelin, *Measurement System: Application and Design*, McGraw-Hill, New York, 1990.
- [2] J. Millman and A. Grabel, *Microelectronics*, McGraw-Hill, 1992.
- [3] E. W. Greeneich, *Analog Integrated Circuits*, Chapman & Hall, 1997.
- [4] V. Riewruja, R. Guntapong, A. Kaewpoonsuk, and C. Fongsamut, "Accurate CMOS-based Square Root Extractor," *KACC'99*, pp. E-256-E-258, 1999.
- [5] A. Chaikla, T. Lee, P. Ukakimaparn, V. Riewruja, and K. Anantahirunrat, "A CMOS Square-rooting Circuit", *9th International Symposium on Integrated Circuits, Devices & Systems Proceedings*, pp. 87-89, 2001.
- [6] T. Rungkham, A. Julsereewong, V. Riewruja, and P. Julsereewong, "A CMOS-based Square-Rooting Circuit," *International Conference on Control, Automation and System 2007*, pp. 161-164, 2007.
- [7] C. Toumazou and F. J. Lidgey, "Wide-band Precision Rectification," *IEE Proceedings*, Vol. 134, Pt. G, No. 1, pp. 7-15, 1987.
- [8] W. Surakampontorn, "Sinusoidal Frequency Doublers Using Operational Amplifiers," *IEEE Trans. on Instrumentation and Measurement*, Vol. 37, No. 2, pp. 259-262, 1988.
- [9] W. Petchmaneeclumka, K. Songsataya, V. Riewruja, and P. Julsereewong, "Analog Multiplier Using Operational Amplifier," *International Conference on Control, Automation and System 2005*, pp. 868-871, 2005.

ICCAS 2010



International Conference on Control, Automation and Systems 2010

PROCEEDINGS



Welcome Message

Conference Organization

Reviewers

Conference Information

Plenary Lecture

Table of Contents

Author Index

Financial Contribution

E-proceeding Search

EXIT

October 27-30, 2010
KINTEX, Gyeonggi-do, Korea

IEEE Catalog Number: CFP1010D-CDR
ISBN: 978-89-93215-02-1 98560 ISSN: 2093-7121

In conjunction with KRC, Robot World 2010



Simple Square-Rooting Voltage-to-Frequency Converter Using Opamps

Thongchai Maneechukate¹, Tawatchai Yaonun², Thawatchai Kamsri²,
Amphawan Julsereewong² and Vanchai Riewruja²

¹ Department of Physics, Faculty of Science, Naresuan University, Phitsanulok 65000, Thailand
(Tel : +66-5-596-3546; E-mail: thongchaim@nu.ac.th)

² Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand
(Tel : +66-2-326-4778; E-mail: kvanchai@kmitl.ac.th)

Abstract: This paper presents a simple method based on commercially available operation amplifiers (Opamps) for realizing the square-rooting voltage-to-frequency converter (VFC). The realization of square-root function is provided through the use of the opamp supply-current sensing, which utilizes an inherent quadratic characteristic of the opamp class-AB output state. Experimental results verifying the performances of the proposed square-rooting VFC are included.

Keywords: Square-rooting circuit, Square-root extractor, voltage-to-frequency converter

1. INTRODUCTION

A square-rooting circuit is one of the most important basic building blocks for analog signal processing in measurement, instrumentation and communication systems. It can be used in wide range such as in calculating the RMS value of an arbitrary waveform and linearizing a measured signal from a differential pressure flow meter [1]. The traditional realizations of the square-rooting circuits are implemented in the discrete forms by using opamps connected with an analogue multiplier and a diode [2] and opamps connected with diodes or transistors [2,3], respectively. In addition, the square-rooting circuit can be conveniently realized using a commercial analog multiplier with on-chip opamp connected with an external diode [4]. The circuits mentioned above exhibit inaccuracy of the output signal at small magnitude of the input signal. Recently, the approaches for realizing square-rooting function circuits are based on the translinear behavior of bipolar or MOS transistors [5,6]. The translinear-based circuits require closely matched transistors and are only suitable for implementation in integrated circuit form. The orders of small quantity of the specific integrated circuits are uneconomical for fabrication. To offer alternative support, there has been much effort to design the circuits using commercially available devices such as opamps. One successful method for realizing simple square-rooting using single opamp connected with the resistors has been proposed in literature [7]. In some applications, periodic waveforms whose frequency is directly proportional to the square root of the input signal are required. Therefore, the square-rooting VFC and current-to-frequency converter (CFC) have been introduced in literature [8,9]. However, both implementation methods have the complex structure. Alternatively, a simple square-rooting VFC based on the operational transconductance amplifiers (OTAs) has been proposed in literature [10]. Unfortunately, this circuit requires well matched OTAs

and capacitors in the design conditions.

This paper aims to present the simple method to realize the square-rooting VFC. The implementation method is based on the square-rooting scheme proposed in literature [7]. The performances of the proposed circuit are experimentally verified.

2. CIRCUIT DESCRIPTION

The proposed simple square-rooting VFC is shown in Fig. 1. The opamp A_1 and the resistors $R_3 - R_6$ function as three-input summing amplifier. Assuming that the resistances $R_4 \gg R_2$ and $R_6 \gg R_1$ are assigned. The output stage of the opamp A_1 is the class-AB configuration that exhibits the characteristic in the quadratic form existed within its supply current. The voltage v_2 can be stated as

$$v_2 = V_{CC} - (I_B + I_S)R_2 - \frac{v_1^2 R_2}{8I_{S1}R_4^2} - \frac{v_1 R_2}{2R_1} \quad (1)$$

where I_B is the opamp quiescent current, I_S is the class-AB bias current, V_{CC} is the opamp supply voltage, and $i_1 \ll 2I_S$. According to Eq. (1) and routine circuit analysis at the node V_A yields

$$\frac{R_2 R_6}{8I_{S1}R_4 R_1^2} v_1^2 + \left(\frac{R_2 R_6}{2R_1 R_4} - 1 \right) v_1 = v_{offsq} + \frac{R_6}{R_3} v_{in} \quad (2a)$$

$$v_{offsq} = \frac{R_6}{R_4} [V_{CC} - R_2(I_{B1} + I_{S1})] + \frac{R_6}{R_5} v_{CSq} \quad (2b)$$

We can eliminate term in parentheses of Eq. (2a) and v_{offsq} by setting the following conditions as

$$\frac{R_2 R_6}{2R_1 R_4} = 1, \text{ and } v_{CSq} = -\frac{R_5}{R_4} [V_{CC} + R_2(I_{B1} + I_{S1})]$$

so the voltage v_1 can be given by

$$v_1 = \sqrt{\frac{8I_{S1}R_4 R_1^2}{R_2 R_6}} \sqrt{v_{in}} = k_{sq} \sqrt{v_{in}} \quad (3)$$

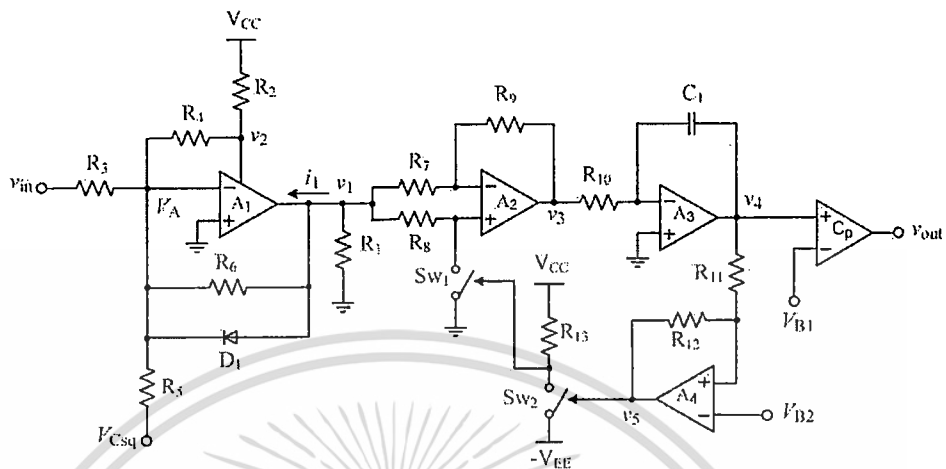


Fig. 1 Proposed square-root voltage-to-frequency converter.

It can be seen that the voltage v_1 is the square-rooting function of input voltage signal with the voltage gain k_{sq} , and the diode D_1 is connected to prevent the output latch-up of the opamp A_1 for the input voltage v_{in} going to negative.

The opamp A_2 and the resistors $R_7 - R_9$ function as the \pm unity-gain amplifier controlled by the analog switch SW_1 . The integrator formed by the opamp A_3 , the resistor R_{10} , and the capacitor C_1 is connected to provide the triangular-wave voltage v_4 by integrating the voltage v_3 . The Schmitt trigger formed by the opamp A_4 and the resistors R_{11} and R_{12} is employed to generate the control signal of SW_1 and SW_2 by comparison the voltage v_4 with the voltage V_{B2} .

Fig. 2 shows the various periodic voltage signals of the proposed square-rooting VFC converter. From the sequential operation, the output amplitude of the control signal of SW_1 is set by establishing the upper trigger point voltage (V_{UTP}) and the lower trigger point voltage (V_{LTP}) according to the following formulas

$$V_{UTP} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} - \frac{R_{11}}{R_{12}} v_{5\max}^- \tag{4}$$

$$V_{LTP} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} - \frac{R_{11}}{R_{12}} v_{5\max}^+ \tag{5}$$

where $v_{5\max}^+$ and $v_{5\max}^-$ are equal to V_{CC} and $-V_{EE}$, respectively. From Eqs. (4)-(5), the center voltage V_{CT} of the control signal can be stated as

$$V_{CT} = \left(\frac{R_{11} + R_{12}}{R_{12}} \right) V_{B2} \tag{6}$$

The voltage V_{CT} can be adjusted by varying the voltage V_{B2} , to eliminate the offset voltage of the proposed circuit. According to Eq. (4) and (5), the time of the control signal, which is varied from V_{UTP} to V_{LTP} , can be computed by the following equation.

$$V_{LTP} = \frac{1}{R_{10}C_1} v_3 t + V_{UTP} \tag{7}$$

$$t = \frac{2R_{11}}{R_{12}} v_{5\max} \frac{R_{10}C_1}{v_3} \tag{8}$$

Where $v_{5\max} = |V_{CC}| = |-V_{EE}|$ and the time t is equal to the half of the control signal's period time.

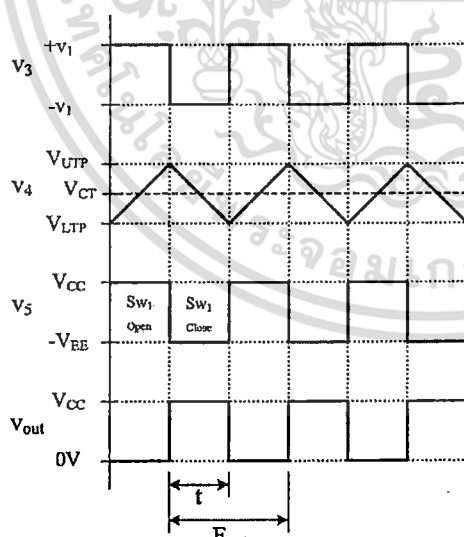


Fig. 2 Periodic voltage signals of the proposed circuit.

To generate the tunable square wave v_{out} , the triangular-wave v_4 is compared with the voltage V_{B1} by the comparator C_p . From Eq. (8) the output frequency of the tunable square wave F_{out} can be stated as

$$F_{out} = \frac{1}{4R_{10}C_1} \frac{R_{12}}{R_{11}} \frac{k_{sq}\sqrt{v_{in}}}{v_{5max}} \quad (9)$$

It is evident that the proposed square-rooting VFC as shown in Fig. 1 provides the output frequency directly proportional to the square-rooting of the input voltage. In addition, the duty cycle of the v_{out} adjusted by varying the voltage V_{B1} can be given by

$$Duty\ cycle = \frac{1}{2} \left[\frac{(V_{CT} - V_{B1})}{\left(\frac{R_{11}}{R_{12}}\right)v_{5max}} + 1 \right] \times 100\% \quad (10)$$

3. EXPERIMENTAL RESULTS

To demonstrate the performances of the proposed circuits, the simple square-rooting VFC was constructed using commercially available opamps UA741, the analog switch CD4066, and the comparator LM393. The supply voltages V_{CC} and V_{EE} were set to $\pm 12V$. The 5% tolerance capacitor and 1% tolerance resistors were employed. The circuit parameters used for realizing the proposed square-rooting VFC are listed in Table 1.

Table 1 Circuit parameters used for realizing Fig. 1.

Parameter	Value
Quiescent bias current I_B	0.81 mA
Class-AB bias current I_S	0.261 mA
Fixed resistor R_1	5 k Ω
Fixed resistor R_2	2 k Ω
Fixed resistor R_3	1 M Ω
Fixed resistor R_4 and R_5	30 k Ω
Fixed resistor R_6	150 k Ω
Fixed resistor R_7, R_8 and R_9	50 k Ω
Fixed resistor R_{10}	20 k Ω
Fixed capacitor C_1	10 nF
Fixed resistor R_{11}	10 k Ω
Fixed resistor R_{12}	15 k Ω
Fixed resistor R_{13}	5 k Ω

Hence the voltage gain k_{sq} of the square-rooting function, calculated from Eq. (3), is about 0.885. The dc voltage v_{Csq} is set to obtain the zero voltage v_1 when the input voltage v_{in} is equal to zero.

The plots of the DC transfer characteristic for the square-rooting function v_1 are shown in Fig 3. From the measured results, the truncation error ϵ_P is about 1.58%.

Fig. 4 shows the plots of the measured output frequency F_{out} against the input voltage v_{in} .

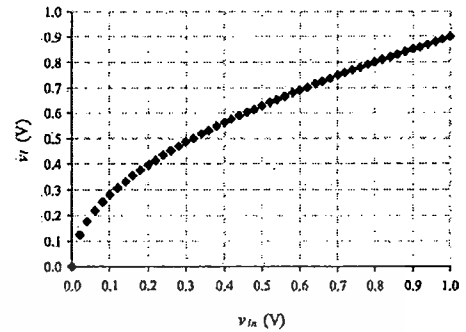


Fig. 3 DC transfer characteristic of the proposed circuit.

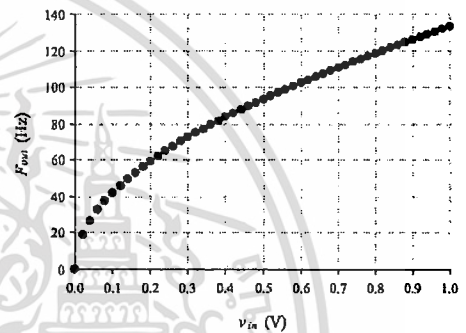


Fig. 4 Plots of the output F_{out} against the input v_{in} .

From above the measured results, the proposed circuit provides the output frequency directly proportional to the square-rooting of the input voltage.

Fig. 5 shows the measured results of the output duty cycle by varying the voltage V_{B1} , when the voltage V_{B2} is set to zero.

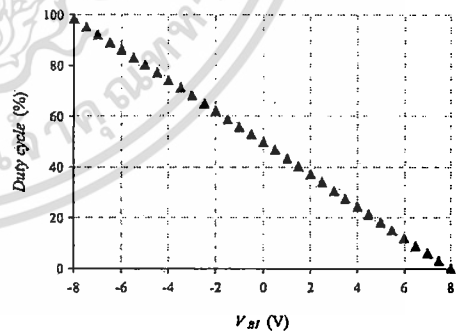


Fig. 5 Plots of the Duty cycle against the voltage V_{B1} .

It can be seen that the output duty cycle can be adjusted by changing the voltage V_{B1} .

Fig. 6 shows the measured periodic voltages of the proposed circuit as shown in Fig 1 when the input voltage v_{in} is the triangular waveform.

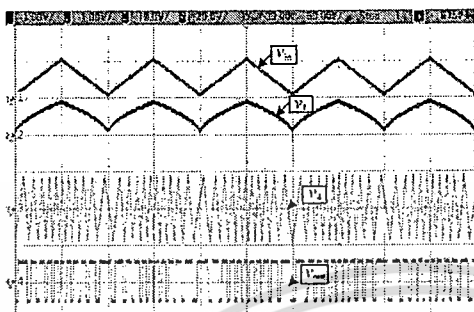


Fig. 6 Measured results of the proposed circuit for the triangular-wave input voltage.

Fig. 7 shows the measured periodic voltages of the proposed circuit for the input voltage $v_{in} = 1V$.

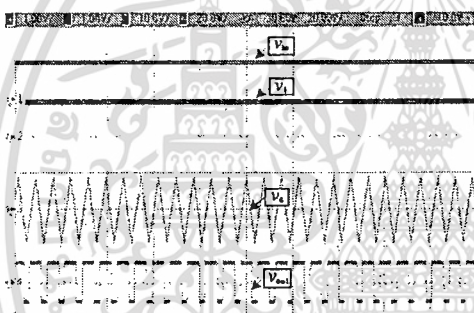


Fig. 7 Measured results of the proposed circuit for the input voltage $v_{in} = 1V$.

4. CONCLUSION

The simple circuit technique to implement the square-rooting VFC has been described in this paper. The realization method is based on the square root extractor formed by single opamp and simple frequency control circuit formed by four opamps, two analog switches, and a comparator. Experimental results show that the proposed square-rooting VFC can operate with good results.

REFERENCES

- [1] O. E. Doebelin, *Measurement System: Application and Design*, McGraw-Hill, New York, 1990.
- [2] R. F. Coughlin and F.F. Driscoll, *Operational amplifiers and linear integrated circuits*, Prentice-Hill, 2001.
- [3] C. Toumazou, and F.J. Lidgley, "Wide-band precision rectification", *IEE Proceedings*, Vol. 134, Pt. G, No. 1, pp. 7-15, 1987.

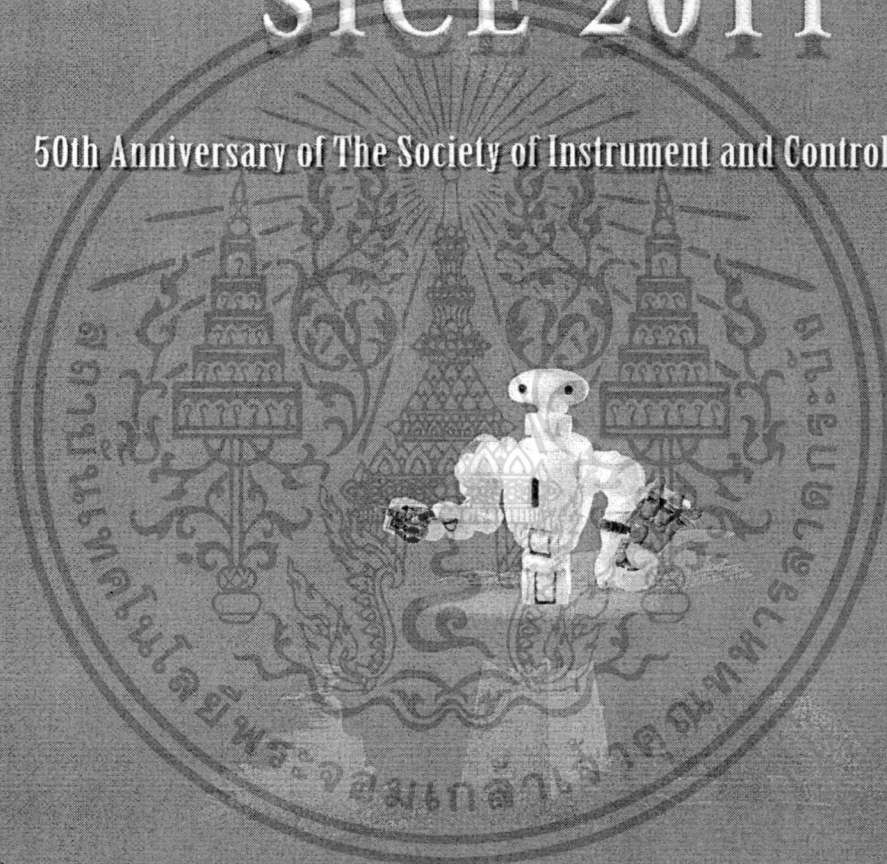
- [4] S. Franco, *Design with operational amplifiers and analog integrated circuits*, McGraw-Hill, 2002.
- [5] T. Rungkham, A. Julsereewong, V. Riewruja and P. Julsereewong, "A CMOS-based Square-Rooting Circuit", *ICCAS-2007*, pp. 161-164, 2007.
- [6] K. Dejhan and C. Netbut, "New simple square-rooting circuits based on translinear current conveyors", *Int. J. Electron*, Vol. 94, pp. 707-723, 2007.
- [7] V. Riewruja and T. Kamsri, "Square-rooting and absolute function circuits using operational amplifiers", *IET Circuits, Devices & Syst.*, Vol. 3, Iss. 2, pp. 57-63, 2009.
- [8] F. N. Trofimenkoff, F. Sabouri, J. Qin and J. W. Haslett, "A Square-rooting Voltage-to-Frequency", *IEEE Trans. On Instrumentation and Measurement*, Vol. 46, no. 5, pp. 1208-1211, 1997.
- [9] N. Tadic and D. Gobovic, "A Square-Rooting Current-to-Frequency Converter", *IEEE Trans. On Instrumentation and Measurement*, Vol. 52, no. 4, pp. 1035-1040, 2003.
- [10] A. Julsereewong, "Simple Square-Rooting Voltage-to-Frequency Converter", *EDSSC 2008 IEEE International Conference on.*, pp. 1-4, 2008.

SICESO
The Society of Instrument and Control Engineers since 1961

[Click to Open SICE 2011 Final Program and Papers](#)

SICE 2011

50th Anniversary of The Society of Instrument and Control Engineers



SICE Annual Conference 2011 Final Program and Abstracts
September 13-18, 2011, Waseda University, Tokyo, Japan

SICE ♦ IEEE   WASEDA University

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simple Vector Summation Circuit Using Opamps

Thawatchai Kamsri¹, Amphawan Julsereewong¹, Anucha Keawpoonsuk²
Wandee Petchmaneelumka¹ and Vanchai Riewruja¹

¹ Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand, 10520
(Tel : +66-2-326-4778; E-mail: kvanchai@kmitl.ac.th)

² Department of Physics, Naresuan University, Phitsanulok, Thailand, 65000
(Tel : +66-5-596-3546; E-mail: anuchak@nu.ac.th)

Abstract: This paper presents a vector summation circuit using operational amplifiers (opamps) for multiple voltage inputs. The implementation method based on the opamp supply-current sensing utilizes an inherently quadratic characteristic of the opamp class-AB output stage. The distinguishing features of the proposed implementation are simple configuration and low cost. Experimental results verifying the performances of the proposed vector summation circuit are included.

Keywords: vector summation, vector-sum, squarer, square-rooting, opamp.

1. INTRODUCTION

Vector summation circuit has been widely used in instrumentation, communication, control system and neural computation. Interesting vector summation circuits based on characteristics of MOS transistors have been introduced [1-3], which support multiple input voltage signals. The integrable approach in [1] employs the second-generation current conveyors (CCII)s as active building blocks in conjunction with MOS transistors biased in the triode region. The approach in [2] designed in CMOS technology uses the square-law characteristics of MOS transistors in the saturation region. In order to be self-biased without requiring additional bias circuits, the BiCMOS vector summation circuit has been reported in [3]. However this approach require the perfectly matched input pairs such as $v_1, -v_1, v_2, -v_2, \dots, v_n, -v_n$. Alternative CMOS realization methods supporting multiple input current signals and multiple input current/voltage signals have been described in [4] and [5], respectively. However, these approaches are suitable for implementation in integrated circuit form. The orders of the specified integrated circuits (ICs) with small quantity are uneconomical for IC fabrication.

This paper aims to present the simple method to realize the voltage-mode vector summation based on the use of commercially available opamps. The proposed realization employs the quadratic behavior of the class-AB output stage of the opamp, which is the successful technique suggested by [6]. The performances of the proposed circuit were experimentally verified.

2. CIRCUIT DESCRIPTIONS

2.1 Squarer function circuit

Fig. 1 shows the squarer function circuit, which consists of the opamp A_1 , variable resistor R_1 and the fixed resistors R_2 - R_5 . Assuming that the resistances

$R_3 \gg R_2$ and $R_4 \gg R_1$ are assigned. The output stage of the opamp A_1 is the class-AB configuration that exhibits the characteristic in the quadratic form existed within its supply current [6]. Therefore the voltages v_B can be expressed as

$$v_B = \{V_{cc} - (I_{B1} + I_{S1})R_2\} - \frac{R_2}{8I_{S1}R_1^2} v_{in}^2 - \frac{R_2}{2R_1} v_{in} \quad (1)$$

when I_{B1} and I_{S1} are the quiescent current and the bias current of the class-AB output stage of the opamp A_1 , respectively. Hence the voltage v_y can be stated as

$$v_y = \frac{R_4 R_5}{K_A} \{V_{cc} - (I_{B1} + I_{S1})R_2\} - \frac{R_2 R_4 R_5}{8I_{S1} R_1^2 K_A} v_{in}^2 + \frac{R_5}{K_A} \left(\alpha R_3 - \frac{R_2 R_4}{2R_1} \right) v_{in} + \frac{R_3 R_4}{K_A} v_C \quad (2)$$

where $K_A = R_3 R_4 + R_3 R_5 + R_4 R_5$ and α denotes the attenuation factor ($0 < \alpha \leq 1$). The dc offset voltage, the first term in the right of eq. (2), can be eliminated by the appropriated value of the voltage v_C as

$$v_C = -\frac{R_5}{R_3} \{V_{cc} - (I_{B1} + I_{S1})R_2\} \quad (3)$$

From eq. (2), if the term in parentheses is set to satisfy the condition as

$$\alpha R_3 = \frac{R_2 R_4}{2R_1}$$

Then the output voltage v_y can be expressed as

$$v_y = \frac{R_2 R_4 R_5}{8I_{S1} R_1^2 K_A} v_{in}^2 = k_p v_{in}^2 \quad (4)$$

It can be seen that the voltage v_y is the squarer function of input voltage signal with the voltage gain k_p .

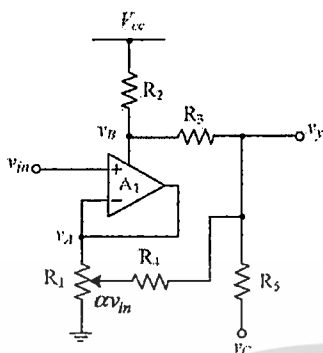


Fig. 1 Squarer function circuit.

2.2 Square-rooting function circuit

Fig. 2 shows the square-rooting function circuit, which comprises of the opamp A₂ and the fixed resistors R₆ – R₁₀. The supply current of the opamp A₂ is sensed by the resistor R₆ to the quadratic signal voltage v_x. The voltage v_D can be stated as :

$$v_D = V_{cc} - (I_{B2} + I_{S2})R_6 - \frac{R_6}{8I_{S2}R_{10}^2} v_{out}^2 - \frac{R_6}{2R_{10}} v_{out} \quad (5)$$

when I_{B2} and I_{S2} are the quiescent current and the bias current of the class-AB output stage of the opamp A₂, respectively. Assuming that the resistances R₇ >> R₆ and R₈ >> R₁₀ are assigned. From routine circuit analysis of Fig. 2, the output voltage v_{out} can be written as

$$v_{out} = \frac{K_B}{R_7 R_9} v_x - \frac{R_8}{R_7} v_D - \frac{R_8}{R_9} v_{csq} \quad (6)$$

where K_B = R₇R₈+R₇R₉+R₈R₉. Substituting the voltage v_D from eq. (5) into eq. (6), the relation between the output voltage v_{out} and the input voltage v_{in} can given by

$$\frac{R_6 R_8}{8I_{S2} R_7 R_{10}^2} v_{out}^2 + \left(\frac{R_6 R_8}{2R_7 R_{10}} - 1 \right) v_{out} = \frac{K_B}{R_7 R_9} v_x + v_{offsq} \quad (7a)$$

$$v_{offsq} = \frac{R_8}{R_7} [V_{cc} - (I_{B2} + I_{S2})R_6] + \frac{R_8}{R_9} v_{csq} \quad (7b)$$

To prefer the square-rooting function, the following conditions should be satisfied

$$\frac{R_6 R_8}{2R_7 R_{10}} = 1$$

and
$$v_{csq} = -\frac{R_9}{R_7} [V_{cc} - (I_{B2} + I_{S2})R_6]$$

Thus the output voltage v_{out} can be expressed as

$$v_{out} = \sqrt{\frac{8I_{S2}R_{10}^2 K_B}{R_6 R_8 R_9}} \sqrt{v_x} = k_{sq} \sqrt{v_x} \quad (8)$$

It is obvious that the voltage v_{out} is the square-rooting function of the signal voltage v_x with the voltage gain k_{sq}.

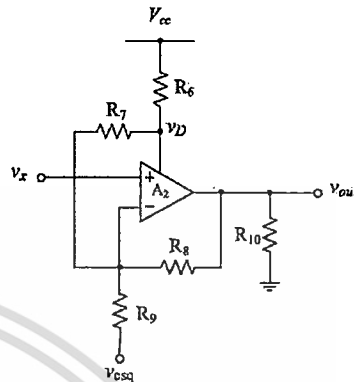


Fig. 2 Square-rooting function circuit.

2.3 Proposed Vector Summation Circuit

Based on the squarer and square-rooting function circuits as shown in Fig. 1 and Fig. 2, respectively, the block schematic of the proposed circuit for multiple inputs v_{in1}, v_{in2}, ..., v_{inN} is displayed in Fig. 3.

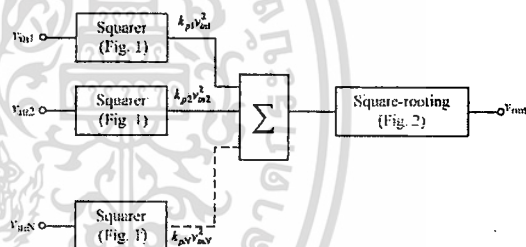


Fig. 3 Block schematic of the proposed circuit.

Assuming that all squarer function circuits are matched. From Eq. (4) and (8), the output voltage of the proposed circuit can be given by

$$v_{out} = k_{sq} \sqrt{k_p} \sqrt{(v_{in1}^2 + v_{in2}^2 + \dots + v_{inN}^2)} \quad (9)$$

It is shown that the proposed circuit provides the vector summation function for multiple inputs with the voltage gain k_{sq}√k_p.

3. EXPERIMENTAL RESULTS

To demonstrate the performances of the proposed circuit, the block schematic as shown in Fig. 3 constructed using commercially available opamps UA741 and the resistors with 1% tolerance. The supply voltages were set to ±12V. The circuit parameters used for realizing the squarer function circuit are listed in Table 1.

Table 1 Circuit parameters used for realizing Fig. 1.

Parameter	Value
Quiescent bias current I_{B1}	0.81 mA
Class-AB bias current I_{S1}	0.261 mA
Variable resistor R_1	10 k Ω
Fixed resistor R_2	5 k Ω
Fixed resistor R_3	30 k Ω
Fixed resistor R_4	50 k Ω
Fixed resistor R_5	25 k Ω

Based on Eq. (4) and the parameters listed in Table 1 the voltage gain k_p is about 0.00855. The voltage v_C , used to eliminate the dc offset voltage, is set to obtain the zero voltage v_y when the input voltage v_{in} is equal to zero. The circuit parameters used for realizing the square-rooting function circuit are summarized in Table 2.

Table 2 Circuit parameters used for realizing Fig. 2.

Parameter	Value
Quiescent bias current I_{B2}	0.81 mA
Class-AB bias current I_{S2}	0.262 mA
Fixed resistor R_6	2 k Ω
Fixed resistor R_7	30 k Ω
Fixed resistor R_8	150 k Ω
Fixed resistor R_9	15 k Ω
Fixed resistor R_{10}	5 k Ω

Calculating in eq. (8) with parameters shown in Table 2, the voltage gain k_{sq} is approximately equal to 9.1564. The dc voltage v_{Csq} is set to eliminate the offset voltage v_{offsq} .

Fig. 4 shows the characteristics of proposed squarer and square-rooting function circuit.

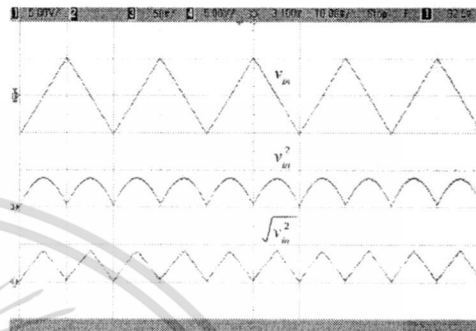


Fig. 4 The characteristics of proposed squarer and square-rooting function circuit.

In order to test the summation function of the proposed circuit, the circuit as shown in Fig. 5 was constructed. It consists of two proposed squarer function circuits and one square-rooting function circuit.

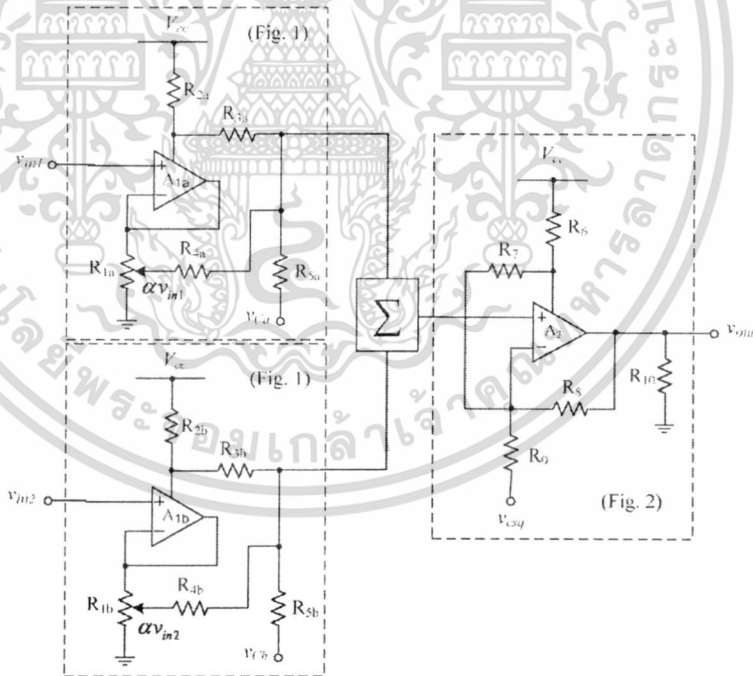


Fig. 5 Two-input vector summation circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

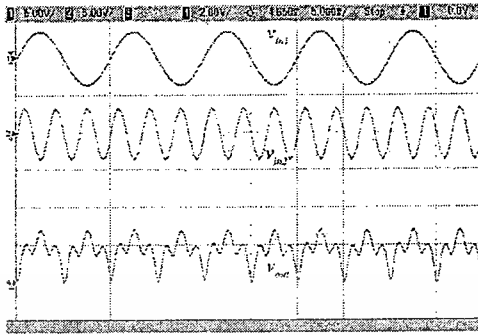


Fig. 6 The experimental results of the proposed circuit when the sinusoidal signal input v_{in1} with 100Hz and v_{in2} with 300Hz.

Fig. 6 shows the experimental results for applying sinusoidal signal v_{in1} with frequency 100Hz and v_{in2} with frequency 300Hz. It is obvious that the summation output of two sinusoidal inputs with different amplitude and frequency can be obtained.

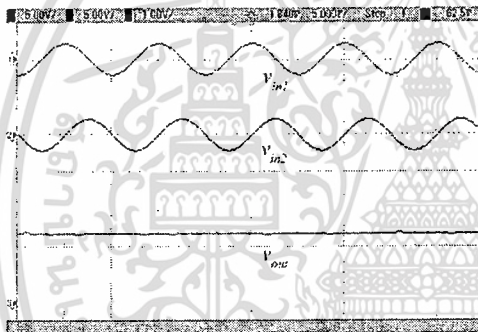


Fig. 7 The experimental results of the proposed circuit when the sinusoidal signal input v_{in1} and v_{in2} with phase difference 90° .

Fig. 7 shows the experimental results for applying sinusoidal signal v_{in1} and v_{in2} with phase difference 90° . It is seen that the circuit in Fig. 5 functions correctly, and it could detect the peak value of two sinusoidal input signals with identical amplitude an different phase of 90° .

4. CONCLUSION

The simple circuit technique to implement the vector summation for multiple voltage inputs has been described in this paper. The realization method is based on the squarer and the square-rooting function circuits which utilize the inherently quadratic characteristic of the opamp class-AB output stage. Experimental results show that the proposed vector summation circuit can operate with good results.

REFERENCES

- [1] S.-I. Liu , "Square-rooting and vector summation circuits using current conveyors", *IEE Proc.-Circuits Devices Syst.*, Vol. 142, No. 4, pp. 223-226, 1995.
- [2] C.-C. Chang, S.-I. Liu and J.-L. Lee, "Analogue BiCMOS squarer and its applications", *Electronics Letters*, Vol. 35, No. 5, pp. 361-363, 1999.
- [3] S.-I. Liu and C.-C. Chang, "A CMOS Square-Law Vector Summation Circuit", *IEEE Transactions on Circuit and Systems*, Vol. 43, No. 7, pp. 520-524, 1996.
- [4] C.-C. Chang, and S.-I. Liu, "Current-mode full-wave rectifier and vector summation circuit", *Electronics Letters*, Vol. 36, No. 19, pp. 1599-1600, 2000.
- [5] C. Netbut, M. Kungern, P. Prommee and K. Dejhan, "A Versatile Vector Summation Circuit", *Communications and Information Technologies, ISCIT '06, International Symposium on*, pp. 1093-1096, 2006.
- [6] V. Riewruja and T. Kamsri, "Square-rooting and absolute function circuits using operational amplifiers", *IET Circuits, Devices & Syst.*, Vol. 3, Iss. 2, pp: 57-63, 2009.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายรัชชัย คำศรี
วัน-เดือน-ปีเกิด	17 มิถุนายน 2521 ที่ฉะเชิงเทรา
ที่อยู่	54 หมู่ 1. ตำบลบางกระเจ็ด อำเภอบางคล้า จังหวัดฉะเชิงเทรา 24110
ประวัติการศึกษา	2542 วิทยาศาสตรบัณฑิต สาขาฟิสิกส์ประยุกต์ (เกียรตินิยมอันดับ2) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2546 วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมระบบควบคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ความชำนาญเฉพาะด้าน	1.) วงจรประมวลผลสำหรับสัญญาณแอนะล็อก 2.) การประยุกต์ใช้งานไมโครคอนโทรลเลอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้