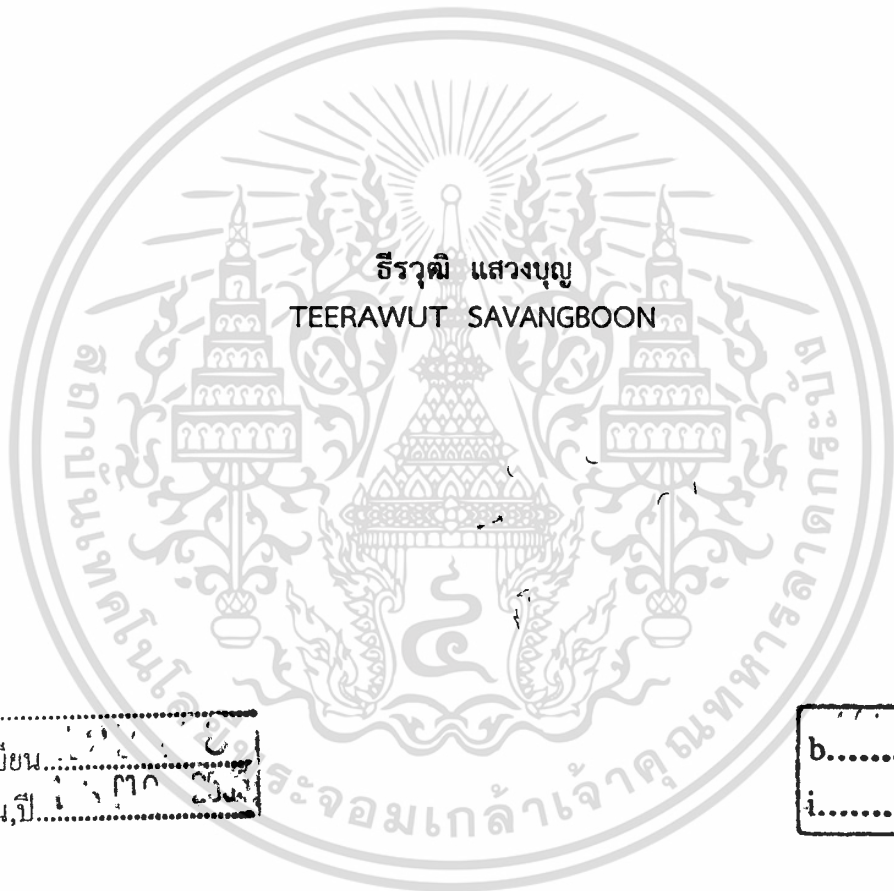


สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบดีซีเอส

SMITH COMPENSATOR FOR TIME DELAY IN DCS



เลขหมู่.....
เลขทะเบียน.....
วัน,เดือน,ปี.....

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมระบบควบคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2555
KMITL-2012-EN-M-080-143

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SMITH COMPENSATOR FOR TIME DELAY IN DCS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2012
KMITL-2012-EN-M-080-143

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2012

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	ตัวชดเชยแบบสมมติสำหรับเวลาไร้การตอบสนองของระบบดีซีเอส
นักศึกษา	ธีรวุฒิ แสงบุญ
รหัสประจำตัว	50060503
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2555
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ. สุเกียรติ์ เกียรติสุนทร

บทคัดย่อ

วิทยานิพนธ์นี้เป็นการนำเสนอวิธีการสร้างตัวชดเชยแบบสมมติสำหรับเวลาไร้การตอบสนองของระบบดีซีเอส ซึ่งเกิดจากการใช้หน่วยควบคุมกระบวนการต่างหน่วยติดต่อกระบวนการ โดยนำเสนอระบบดีซีเอสในรูปแบบของบล็อกไดอะแกรมสมการคณิตศาสตร์ เพื่อให้สะดวกต่อการวิเคราะห์ปัญหาเวลาไร้การตอบสนอง ซึ่งเวลาไร้การตอบสนองของระบบดีซีเอสเกิดจากการใช้หน่วยควบคุมกระบวนการต่างหน่วยติดต่อกระบวนการ มีผลให้สัญญาณของตัวแปรกระบวนการจะต้องไหลผ่านหน่วยควบคุมกระบวนการอื่นซึ่งทำหน้าที่เป็นตัวกลางให้สัญญาณไหลผ่านกลับไปหน่วยควบคุมกระบวนการที่ทำหน้าที่เป็นตัวควบคุมของกระบวนการ กรณีดังกล่าวทำให้สัญญาณของตัวแปรกระบวนการจะต้องไหลผ่านเครือข่ายคมนาคุมของระบบดีซีเอสด้วยกัน ซึ่งมีผลทำให้สัญญาณของตัวแปรกระบวนการที่จะต้องถูกประมวลผลที่หน่วยควบคุมกระบวนการมีค่าไม่ตรงกับปัจจุบัน ส่งผลให้สัญญาณของตัวแปรควบคุมมีความผิดพลาด เนื่องจากสัญญาณป้อนกลับมีค่าที่ไม่ถูกต้องซึ่งตัวชดเชยแบบสมมติสามารถแก้ปัญหาดังกล่าวได้ โดยใช้แบบจำลองกระบวนการและตัวชดเชยเวลาไร้การตอบสนองเพื่อทำให้สัญญาณป้อนกลับของวงควบคุมมีความถูกต้องกับเวลาในปัจจุบัน

Thesis	Smith Compensator for Time Delay in DCS
Student	Acting Sub Lt. Teerawut Savangboon
Student ID.	50060503
Degree	Master of Engineering
Program	Control Engineering
Year	2012
Thesis Advisor	Assoc. Prof. Suthian Kiatsunthorn

ABSTRACT

This thesis presents the realization of Smith compensator for a distributed control system (DCS) with a time delay, resulting from connecting several process control units (PCUs) to a process. The DCS with a time delay is analyzed by means of mathematical model, which is an effective method for such system. In the DCS, the process variable (PV) signal flowing through the network will cause the time delay. As a result, the PV signal is processed incorrectly, which has also an effect to the manipulated variable (MV). Hence, the Smith compensator is proposed in order to reduce the effect of time delay.

--

กิตติกรรมประกาศ

ผู้เขียนวิทยานิพนธ์ขอขอบพระคุณ รศ.สุเธียร เกียรติสุนทร ผู้เป็นอาจารย์ที่ปรึกษาของผู้เขียน ซึ่งผู้เขียนได้เคารพและนับถือมาตลอดและเป็นบุคคลแรกๆ ที่ผู้เขียนรู้จักในวันที่ได้เข้ามาเรียนสมัยปริญญาตรี (2545) จนถึงทุกวันนี้ (2555) ผู้เขียนขอขอบพระคุณในคำสอนและคำชี้แนะของท่าน

ขอขอบพระคุณ ผศ.ดร.นนทวัฒน์ จุลเดช และ รศ.ดร.ชนินทร์ บุญลักษณะนาสุรณ์ อาจารย์หลักสูตรวิศวกรรมแมคคาทรอนิกส์ ผู้ซึ่งดูแลข้าพเจ้าตลอดระยะเวลาที่ผู้เขียนได้ศึกษาปริญญาโท

ขอขอบพระคุณ รศ.ดร.จงบกล งามวิวิทย์ และ รศ.ดร.ถาวร เบญจนาสุทธิ กรรมการสอบวิทยานิพนธ์ สำหรับคำแนะนำเพื่อให้เนื้อหาของวิทยานิพนธ์ให้มีความสมบูรณ์

ขอขอบพระคุณ ดร.ดอน อิศรากร กรรมการสอบวิทยานิพนธ์ สำหรับคำแนะนำในการแต่งบทคัดย่อภาคภาษาอังกฤษ (Abstract) ของวิทยานิพนธ์เล่มนี้

ขอขอบพระคุณ ผศ.ดร.นพดล มณีรัตน์ กรรมการสอบวิทยานิพนธ์ สำหรับคำแนะนำวิธีการวัดเวลาใ้การตอบสนองเพื่อนำมาใช้กับวิทยานิพนธ์

ขอขอบพระคุณ รศ.พรสุข รติโรจน์อนันต์ และ อ.สว่าง เลิศถิรสุนทร ผู้ทำให้ผู้เขียนได้ก้าวเข้ามาสู่สายงานทางด้าน Process Control / Instrumentation ทั้งสองท่านนี้ได้สั่งสอนข้าพเจ้าจนมีความรู้ความสามารถในการทำงานสายงานนี้ได้อย่างเต็มความสามารถ

ขอขอบพระคุณคณาจารย์ท่านอื่นที่ผู้เขียนไม่ได้กล่าวถึง ทุกท่านเป็นผู้ให้ความรู้ที่ดีที่สุดในชีวิตของข้าพเจ้า ขอขอบพระคุณทุกท่าน

ขอขอบคุณเจ้าหน้าที่ห้องปฏิบัติการ/ธุรการ หลักสูตรวิศวกรรมระบบควบคุมและวิศวกรรมแมคคาทรอนิกส์ สาขาวิชาวิศวกรรมการวัดและควบคุม ที่เอื้ออำนวยความสะดวกและข้อมูลต่างๆที่จำเป็นสำหรับการศึกษาตลอดเรื่อยมาตั้งแต่ระดับปริญญาตรี จนถึงระดับปริญญาโท

ขอขอบคุณ เพื่อนๆ พี่ๆ น้องๆ จากห้องวิจัยการควบคุมการแปลงรูปกำลังงาน (PCC Lab) ทุกท่านที่ผู้เขียนได้รู้จักตั้งแต่ 2551-2555

สุดท้ายนี้คือกำลังใจของข้าพเจ้า ถ้าไม่ได้รับการแนะนำที่ดีหรือการส่งเสริมที่ดีจากครอบครัวเพื่อเรียนปริญญาโท การศึกษาคงไม่สำเร็จ ขอขอบพระคุณ ปู่-ย่า และ แม่ ของข้าพเจ้า ผู้ที่เป็นแรงผลักดันให้ข้าพเจ้ามาถึงจุดนี้ได้สำเร็จ และทุกคนในครอบครัว

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์นี้ขอมอบแด่ผู้มีพระคุณทุกท่าน

ธีรวุฒิ แสงบุญ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
รายการคำย่อและสัญลักษณ์	X
บทที่ 1 บทนำ	1
1.1 ความสำคัญของวิทยานิพนธ์	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา	1
1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย	1
1.4 ขอบเขตการวิจัย	1
1.5 ขั้นตอนการศึกษา	2
บทที่ 2 เวลาใ้การตอบสนองของระบบดีซีเอส	3
2.1 บทนำ	3
2.2 ระบบดีซีเอส	3
2.3 เวลาใ้การตอบสนองของระบบดีซีเอส	6
2.4 วิธีการวัดค่าเวลาใ้การตอบสนองของระบบดีซีเอส	9
2.5 สรุป	15
บทที่ 3 ตัวชดเชยแบบสมิทสำหรับเวลาใ้การตอบสนองของระบบดีซีเอส	16
3.1 บทนำ	16
3.2 ตัวชดเชยแบบสมิท	16
3.3 การประยุกต์ใช้ตัวชดเชยแบบสมิทสำหรับเวลาใ้การตอบสนองของระบบดีซีเอส	19
3.4 สรุป	22

สารบัญ (ต่อ)

	หน้า
บทที่ 4 การออกแบบตัวควบคุม.....	23
4.1 บทนำ.....	23
4.2 กระบวนการสำหรับการออกแบบตัวควบคุม.....	23
4.3 การออกแบบตัวควบคุมโดยวิธีวางตำแหน่งโพล.....	24
4.3.1 การออกแบบตัวป้อนกลับสถานะ.....	25
4.3.2 การออกแบบตัวสังเกตสถานะเต็มอันดับ.....	27
4.3.3 การออกแบบด้วยวิธีรวมตัวป้อนกลับสถานะและตัวสังเกตสถานะ.....	29
4.4 การคำนวณเพื่อออกแบบตัวควบคุม.....	31
4.5 สรุป.....	35
บทที่ 5 การทดลองและผลการทดลอง.....	36
5.1 บทนำ.....	36
5.2 การทดลองโดยแบบจำลองสถานการณ์.....	36
5.2.1 กรณีค่าชดเชยของเวลาไร้การตอบสนองมีความถูกต้อง.....	36
5.2.2 กรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป.....	38
5.2.3 กรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป.....	40
5.3 การทดลองโดยใช้เวลาไร้การตอบสนองจริง.....	42
5.3.1 กรณีค่าชดเชยของเวลาไร้การตอบสนองมีความถูกต้อง.....	45
5.3.2 กรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป.....	46
5.3.3 กรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป.....	47
5.4 สรุป.....	49
บทที่ 6 สรุปผลการทดลองและข้อเสนอแนะ.....	50
บรรณานุกรม.....	52
ภาคผนวก ก โปรแกรม Matlab สำหรับการคำนวณค่าพารามิเตอร์ของตัวควบคุม.....	53
ภาคผนวก ข บทความวิชาการฉบับสมบูรณ์ที่ได้รับการตีพิมพ์.....	56
ประวัติผู้เขียน.....	62

สารบัญตาราง

ตารางที่	หน้า
2.1 รายละเอียดของสัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไร้การตอบสนอง.....	12
4.1 รายละเอียดข้อมูลขั้นต้นของตำแหน่งของค่าโพลบริเวณพิกัดต่างๆ สำหรับเป็นค่าโพลของตัวป้อนกลับสถานะ	31
4.2 สมรรถนะของวงควบคุมกระบวนการภายในระบบดีซีเอสโดยเปรียบเทียบระหว่าง มีตัวควบคุมกับไม่มีตัวควบคุม	34
5.1 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย เปรียบเทียบระหว่างมีตัวชดเชยแบบสมิทกับไม่มีตัวชดเชยแบบสมิท	38
5.2 ความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการเพิ่มขึ้นกับค่าเวลาไร้การตอบสนอง	39
5.3 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย โดยทำการเปรียบเทียบกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป	40
5.4 ความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการลดกับค่าเวลาไร้การตอบสนอง.....	40
5.5 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย โดยทำการเปรียบเทียบกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป	42
5.6 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย ของกรณีค่าชดเชยของเวลาไร้การตอบสนองมีความถูกต้องโดยเปรียบเทียบผล การทดลองระหว่างการทดลองโดยจำลองสถานการณ์กับการทดลองใช้ค่าเวลา ไร้การตอบสนองจริง	46
5.7 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย ของกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป 600% โดยเปรียบเทียบ ผลการทดลองระหว่างผลการทดลองโดยจำลองสถานการณ์กับผลการทดลองใช้ ค่าเวลาไร้การตอบสนองจริง	47
5.8 สมรรถนะผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วย ของกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป 60% โดยเปรียบเทียบ ระหว่างผลการทดลองจากการจำลองสถานการณ์และผลการทดลองจากการใช้ ค่าเวลาไร้การตอบสนองจริง	48

สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างของระบบตีซีเอส.....	3
2.2 การใช้ระบบตีซีเอสเพื่อควบคุมกระบวนการ	4
2.3 บล็อกไดอะแกรมของระบบตีซีเอสสำหรับใช้ในวิทยานิพนธ์	5
2.4 การย้ายสายสัญญาณของตัวแปรกระบวนการ 1	6
2.5 ทิศทางของสัญญาณตัวแปรกระบวนการ 1 ที่ส่งผลให้เกิดเวลาไร้การตอบสนอง	7
2.6 บล็อกไดอะแกรมเมื่อพิจารณาเฉพาะบริเวณที่เกิดเวลาไร้การตอบสนอง	7
2.7 บล็อกไดอะแกรมแสดงบริเวณจุดเกิดเวลาไร้การตอบสนองของระบบตีซีเอส	8
2.8 การวัดค่าเวลาไร้การตอบสนองของระบบตีซีเอส	10
2.9 การใช้เครื่องคอมพิวเตอร์สองเครื่องทำหน้าที่เป็นระบบตีซีเอส	11
2.10 เครื่องมือสำหรับวัดค่าเวลาไร้การตอบสนองของเครื่องคอมพิวเตอร์ 1	11
2.11 เครื่องมือสำหรับวัดค่าเวลาไร้การตอบสนองของเครื่องคอมพิวเตอร์ 2	12
2.12 สัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไร้การตอบสนอง.....	13
2.13 เปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมา	13
2.14 สัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไร้การตอบสนองเมื่อเปลี่ยนความกว้างของพัลส์1	
2.15 เปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมา	14
เมื่อเปลี่ยนความกว้างของพัลส์	
3.1 บล็อกไดอะแกรมเมื่อพิจารณาเฉพาะบริเวณบล็อกไดอะแกรมของกระบวนการ	17
3.2 บล็อกไดอะแกรมตัวชดเชยแบบสมิธสร้างค่าชดเชยให้แก่ตัวควบคุม	18
3.3 การชดเชยโดยใช้ตัวชดเชยแบบสมิธ.....	19
3.4 บล็อกไดอะแกรมตัวชดเชยแบบสมิธสำหรับเวลาไร้การตอบสนองของระบบตีซีเอส	20
3.5 บล็อกไดอะแกรมระบบตีซีเอสภายหลังการใช้ตัวชดเชยแบบสมิธเมื่อกำหนดให้	21
ตัวชดเชยแบบสมิธ มีค่า $G'_p(s) = G_p(s)$ และ $t'_z = t_z$	
4.1 บล็อกไดอะแกรมของวงควบคุมกระบวนการ $G_p(s)$	23
4.2 บล็อกไดอะแกรมแสดงความสัมพันธ์ของสมการสถานะ	24
4.3 บล็อกไดอะแกรมแสดงตัวป้อนกลับสถานะรวมกับตัวสังเกตสถานะเมื่อ $r = 0$	25
4.4 บล็อกไดอะแกรมของตัวป้อนกลับสถานะหรือกฎการควบคุม	25
4.5 ตัวสังเกตสถานะเต็มอันดับ	27
4.6 ตัวควบคุมโดยวิธีรวมตัวป้อนกลับสถานะและตัวสังเกต	29
4.7 บล็อกไดอะแกรมการแปลงรูปเป็นฟังก์ชันถ่ายโอนของตัวควบคุม	31

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8 บล็อกไดอะแกรมแสดงความสัมพันธ์ของตัวควบคุมและค่าอัตราขยายที่ได้จากการคำนวณ.....	33
4.9 ผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณอินพุตอ้างอิงหนึ่งหน่วยแบบขั้นบันได โดยเปรียบเทียบผลตอบสนองระหว่างมีตัวควบคุมกับไม่มีตัวควบคุม	34
5.1 บล็อกไดอะแกรมแสดงพารามิเตอร์ของระบบดีซีเอสเพื่อใช้สำหรับการจำลอง สถานการณ์เมื่อไม่มีตัวชดเชยแบบสมิธ	36
5.2 บล็อกไดอะแกรมแสดงพารามิเตอร์ของระบบดีซีเอสเพื่อใช้สำหรับการจำลอง สถานการณ์ตัวชดเชยแบบสมิธเมื่อ $G'_p(s) = G_p(s)$ และ $t_z' = t_z$	37
5.3 ผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วยจากการ จำลองสถานการณ์โดยเปรียบเทียบระหว่างมีตัวชดเชยแบบสมิธกับไม่มี ตัวชดเชยแบบสมิธ	38
5.4 ผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป โดยชดเชยเพิ่มขึ้นครั้งละ 200% จนถึง 600% (0, 200, 400, 600)	39
5.5 ผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป โดยชดเชยลดลงครั้งละ 20% จนถึง 60% (0, 20, 40, 60)	41
5.6 ผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป โดยขยายรูปบริเวณที่มีค่าพุ่งเกินสูงสุด	41
5.7 เครื่องมือที่ใช้สำหรับการทดลองโดยใช้เวลาไร้การตอบสนองจริง.....	42
5.8 เครื่องคอมพิวเตอร์สำหรับการทดลอง.....	43
5.9 ระบบดีซีเอสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ภายในเครื่องคอมพิวเตอร์ 1	43
5.10 ระบบดีซีเอสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ภายในเครื่องคอมพิวเตอร์ 2	44
5.11 ผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยกรณีค่าชดเชยของเวลาไร้การตอบสนอง มีความถูกต้องซึ่งใช้ค่าเวลาไร้การตอบสนองจริงโดยชดเชยเวลาไร้การตอบสนองที่ ตัวชดเชยแบบสมิธ 1.0869 วินาที	45
5.12 ผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยกรณีค่าชดเชยของเวลาไร้การตอบสนอง มากเกินไปซึ่งใช้ค่าเวลาไร้การตอบสนองจริงโดยชดเชยเวลาไร้การตอบสนองที่ตัวชดเชย แบบสมิธมากเกินไป 600% หรือ 7.6083 วินาที	46
5.13 ผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยกรณีค่าชดเชยของเวลาไร้การตอบสนอง น้อยเกินไปซึ่งใช้ค่าเวลาไร้การตอบสนองจริงโดยชดเชยเวลาไร้การตอบสนองที่ตัวชดเชย แบบสมิธน้อยเกินไป 60% หรือ 0.4347 วินาที	48

รายการคำย่อและสัญลักษณ์

a	ค่าสัมประสิทธิ์ของสมการคุณลักษณะเฉพาะของเมตริกซ์ A
A	ค่าคงที่ของกระบวนการในรูปแบบสมการสถานะ
B	ค่าคงที่ของกระบวนการในรูปแบบสมการสถานะ
C	ค่าคงที่ของกระบวนการในรูปแบบสมการสถานะ
\dot{e}	การประมาณค่าความผิดพลาด
E	ค่าผลต่างระหว่างสัญญาณอินพุตอ้างอิงกับสัญญาณเอาต์พุต
E_1	ค่าผลต่างระหว่างสัญญาณป้อนกลับที่มีความถูกต้องของตัวชดเชยแบบสมิทกับสัญญาณป้อนกลับที่มีเวลาไครการตอบสนองจริงของระบบดีซีเอส
G_c	ฟังก์ชันถ่ายโอนของตัวควบคุมซึ่งอยู่ภายในหน่วยควบคุมกระบวนการ
G_p	ฟังก์ชันถ่ายโอนของกระบวนการ
G_p'	ฟังก์ชันถ่ายโอนของกระบวนการ
K	ค่าอัตราขยายของตัวป้อนกลับสถานะ
L	ค่าอัตราขยายของตัวสังเกตสถานะ
MV	สัญญาณของตัวแปรควบคุม หรือ อินพุตของกระบวนการ
\bar{N}	ตัวปรับปรุงสัญญาณอินพุต
p_c	ค่าโพลสำหรับการออกแบบตัวป้อนกลับสถานะ
p_e	ค่าโพลสำหรับการออกแบบตัวสังเกตสถานะ
PV	สัญญาณของตัวแปรกระบวนการ หรือ เอาต์พุตของกระบวนการ
Q_c	เมตริกซ์ของความสามารถควบคุมได้
Q_o	เมตริกซ์ของความสามารถสังเกตได้
R	สัญญาณอินพุตอ้างอิงของระบบดีซีเอส
s	ตัวแปรลาปลาซ
sI	เมตริกซ์เอกลักษณ์
t_z	เวลาไครการตอบสนองของระบบดีซีเอส
u	อินพุตของกระบวนการในรูปแบบสมการสถานะ
U	สัญญาณเอาต์พุตของตัวควบคุม หรือ สัญญาณของตัวแปรควบคุม
U'	สัญญาณอินพุตของตัวชดเชยแบบสมิทหรือสัญญาณตัวแปรควบคุม
x	เวกเตอร์สถานะของกระบวนการซึ่งมีค่าเท่ากับอันดับของกระบวนการ

รายการคำย่อและสัญลักษณ์ (ต่อ)

- \dot{x} ตัวแปรสถานะ
- \dot{x} ตัวสังเกตสถานะ
- \hat{x} ค่าประมาณการของสถานะ
- y เอาต์พุตของกระบวนการ
- Y สัญญาณเอาต์พุตของกระบวนการ หรือ สัญญาณของตัวแปรกระบวนการ
- Y' สัญญาณเอาต์พุตของแบบจำลองกระบวนการภายในตัวชดเชยแบบสมิธ
- Y_1' สัญญาณเอาต์พุตของตัวชดเชยแบบสมิธ
- α ตำแหน่งโพลของตัวป้อนกลับสถานะจากวิธีการวางตำแหน่งโพลสำหรับสมการคุณลักษณะของตัวป้อนกลับสถานะ
- β ตำแหน่งโพลของตัวสังเกตสถานะสำหรับสมการคุณลักษณะของตัวสังเกตสถานะ



บทที่ 1

บทนำ

1.1 ความสำคัญของวิทยานิพนธ์

ระบบดีซีเอส (DCS, Distributed Control Systems) เป็นระบบควบคุมที่นิยมใช้งานกันอย่างแพร่หลายในการควบคุมอุตสาหกรรม ระบบดีซีเอสใช้หน่วยควบคุมกระบวนการ (Process control unit: PCU) เป็นตัวควบคุมและเป็นหน่วยรับสัญญาณอินพุต / เอาต์พุตของกระบวนการ ระบบดีซีเอสจะเกิดปัญหาเวลาไร้ตอบสนอง (Time delay, Dead time) เมื่อสัญญาณจากอุปกรณ์วัด หรือ สัญญาณของตัวแปรกระบวนการ (Process variable: PV) ต้องผ่านเครือข่ายคมนาคมของระบบดีซีเอส ก่อนหน่วยควบคุมกระบวนการ ทำให้ผลตอบสนองทางด้านเอาต์พุตของระบบดีซีเอสไม่เป็นตามที่ต้องการ

วิทยานิพนธ์นี้นำเสนอผลกระทบที่เกิดจากหน่วยควบคุมกระบวนการต่างหน่วยควบคุมทำหน้าที่แยกรับสัญญาณเอาต์พุตและอินพุต โดยนำเสนอผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณอ้างอิงขั้นบันได เพื่อให้เห็นความแตกต่างของผลกระทบที่เกิดขึ้นเปรียบเทียบกับกรณีสภาวะปกติที่ยังไม่มีเหตุการณ์ดังกล่าวเกิดขึ้นและการแก้ไขปัญหาผลตอบสนองทางด้านเอาต์พุตซึ่งตัวชดเชยแบบสมิทสามารถแก้ปัญหาดังกล่าวได้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

เพื่อศึกษาและทดสอบความเป็นไปได้ที่จะใช้วิธีการออกแบบตัวควบคุมและตัวชดเชยเพื่อแก้ไขปัญหาเวลาไร้การตอบสนองของสัญญาณตัวแปรกระบวนการ ที่ต้องส่งผ่านเครือข่ายคมนาคมของระบบดีซีเอส โดยแสดงผลกระทบที่ปรากฏและผลการทดสอบตามเงื่อนไขที่กำหนดไว้

1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

ทฤษฎีที่เกี่ยวข้องกับเวลาไร้การตอบสนองมีทฤษฎีนำเสนอหลายวิธี โดยส่วนใหญ่จะเป็นในลักษณะของการใช้ตัวชดเชยให้กับตัวควบคุมเพื่อให้การควบคุมมีความถูกต้อง เช่น ตัวชดเชยแบบสมิท, ตัวทำนายวิเคราะห์แบบมอร์และวิธีของดาลิน โดยงานวิจัยนี้จะใช้วิธีตัวชดเชยแบบสมิทซึ่งเป็นวิธีที่นิยมใช้เพื่อแก้ปัญหาเวลาไร้การตอบสนองซึ่งเกิดขึ้นที่กระบวนการ [1], [2] มาประยุกต์ใช้กับงานวิจัย

1.4 ขอบเขตการวิจัย

ศึกษาระบบดีซีเอสที่เกิดเวลาไร้การตอบสนองโดยแปลงระบบดีซีเอสเป็นแบบจำลองคณิตศาสตร์ในรูปแบบบล็อกไดอะแกรมโดยเปรียบเทียบผลตอบสนองระหว่างสภาวะปกติที่ไม่มีเวลาไร้การตอบสนองกับสภาวะที่มีเวลาไร้การตอบสนอง ซึ่งค่าเวลาไร้การตอบสนองจริงเป็นการประมาณโดยเฉลี่ยช่วงระยะเวลาหนึ่ง เพื่อแสดงสมรรถนะกรณีการใช้หน่วยควบคุมกระบวนการต่างหน่วยต่อกับกระบวนการเป็นวงควบคุมเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 ขั้นตอนการศึกษา

1. ศึกษาการเกิดเวลาไร้การตอบสนองของระบบดีซีเอส (บทที่ 2)
2. การแก้ไขปัญหาเวลาไร้การตอบสนองโดยใช้ตัวชดเชยแบบสมิท (บทที่ 3)
3. ออกแบบตัวควบคุมเพื่อใช้เป็นตัวควบคุมของตัวชดเชยแบบสมิท (บทที่ 4)
4. ทำการทดสอบสมรรถนะของระบบดีซีเอสโดยใช้เวลาไร้การตอบสนองจริง (บทที่ 5)
5. สรุปผลการทดลองและข้อเสนอแนะ (บทที่ 6)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

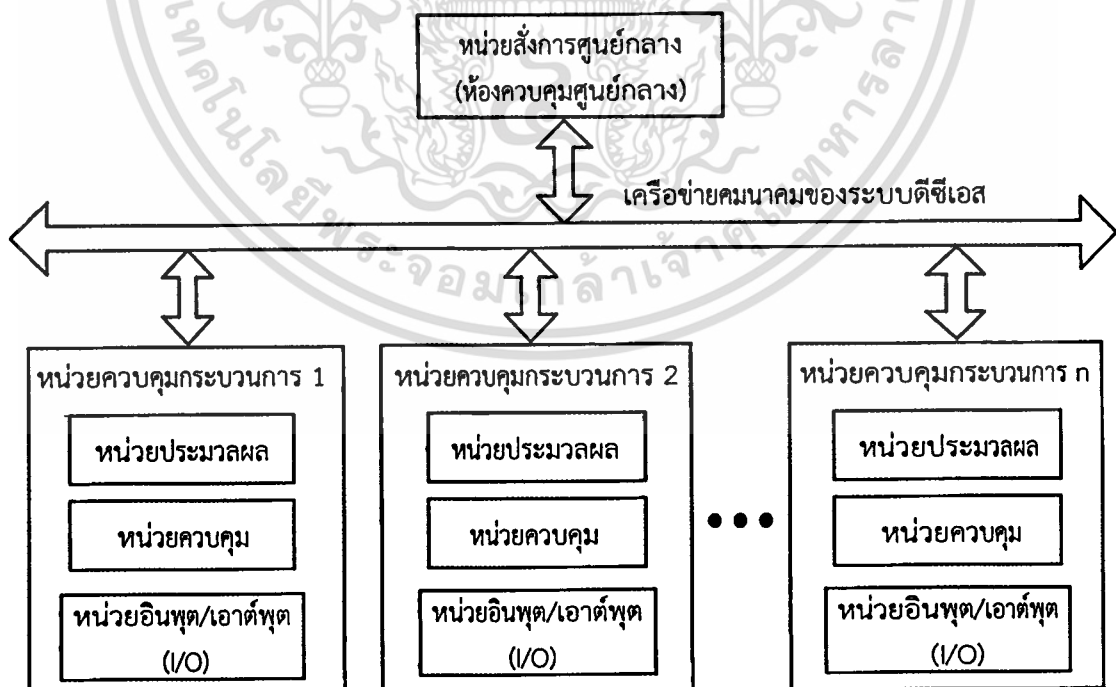
เวลาไร้การตอบสนองของระบบดีซีเอส

2.1 บทนำ

การนำเสนอในบทที่สองเป็นการนำเสนอเกี่ยวกับโครงสร้างพื้นฐานของระบบดีซีเอสเพื่อเป็นพื้นฐานไปสู่การนำเสนอเวลาไร้การตอบสนองของระบบดีซีเอส ดังนั้นการนำเสนอจะเริ่มจากระบบดีซีเอสในสภาวะปกติที่ไม่มีเวลาไร้การตอบสนอง และระบบดีซีเอสเมื่อเกิดเวลาไร้การตอบสนองโดยใช้แบบจำลองสมการคณิตศาสตร์และแผนภาพบล็อกไดอะแกรมในการนำเสนอ

2.2 ระบบดีซีเอส

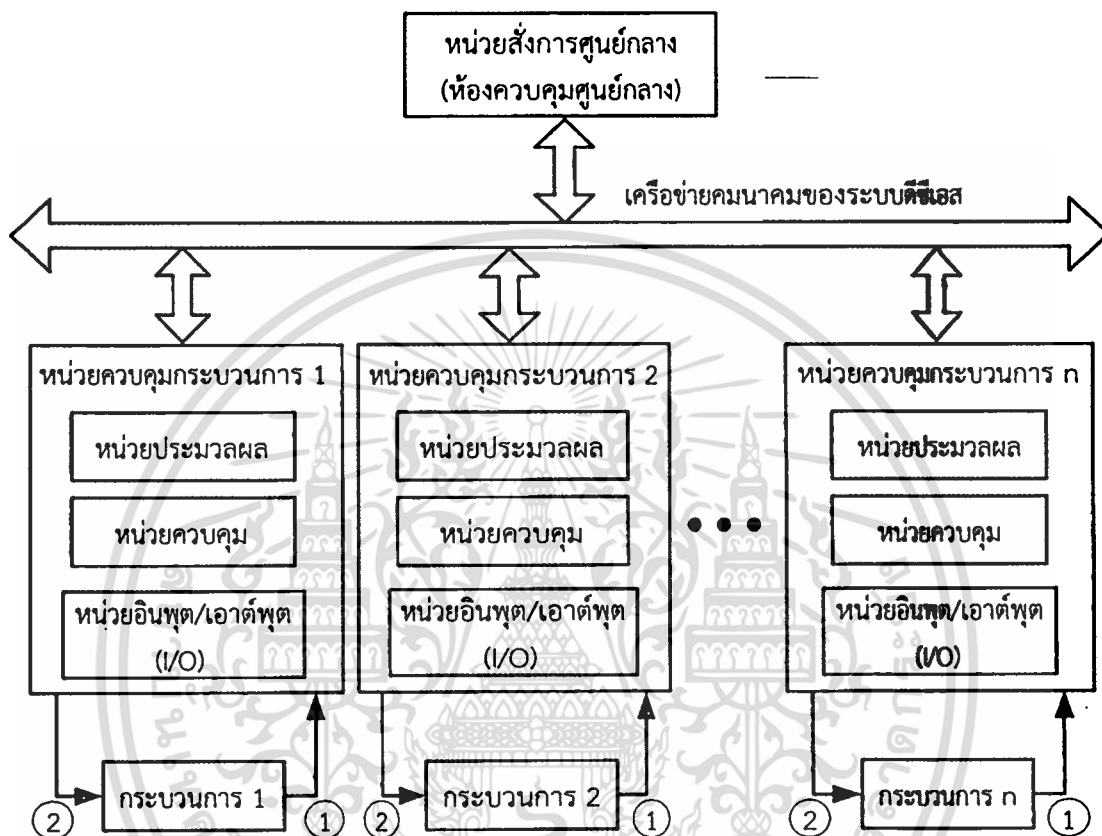
ระบบดีซีเอสได้มีการนำเสนอเป็นครั้งแรกโดย บริษัท Honeywell ในปี ค.ศ. 1963 [3] ซึ่งเป็นการนำเสนอแนวคิดวิธีการกระจายส่วนของอุปกรณ์ที่ทำหน้าที่เป็นหน่วยประมวลผลให้กระจายออกไปเพื่อให้ครอบคลุมทุกกระบวนการ โดยที่หน่วยประมวลผลสามารถทำการควบคุมได้เองอย่างอิสระ และสามารถติดต่อสื่อสารกันโดยผ่านเครือข่ายคมนาคม ซึ่งเรียกว่าเครือข่ายดีซีเอส เพื่อส่งข้อมูลกันระหว่างหน่วยประมวลผลของหน่วยควบคุมกระบวนการ และหน่วยสั่งการศูนย์กลาง ซึ่งอยู่ที่ห้องควบคุมศูนย์กลาง ทำหน้าที่เป็นตัวดำเนินการและตัวสั่งการอินพุตอ้างอิงผ่านทางหน้าจอกอมพิวเตอร์เพื่อดำเนินการการควบคุมในแต่ละวงควบคุมของกระบวนการที่ติดตั้งอยู่ในตามแต่ละสถานที่โดยอธิบายเป็นโครงสร้างของระบบดีซีเอสดังรูปที่ 2.1



รูปที่ 2.1 โครงสร้างของระบบดีซีเอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

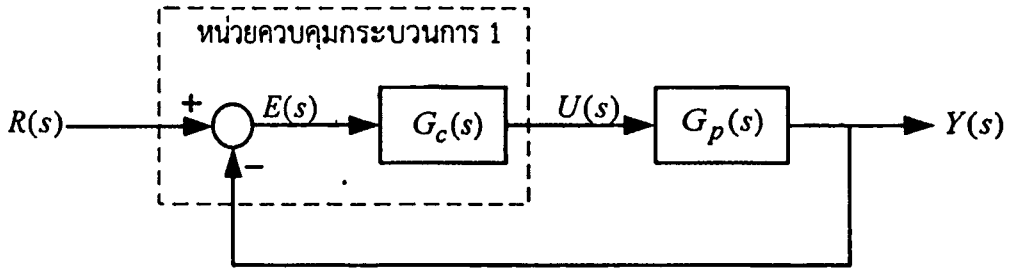
การใช้ระบบดีซีเอสเพื่อควบคุมกระบวนการ สามารถกระทำโดยนำสายสัญญาณด้านเอาต์พุตของกระบวนการ ซึ่งเป็นสัญญาณตัวแปรกระบวนการต่อเข้า I/O ด้านอินพุตของหน่วยควบคุมกระบวนการ และนำสายสัญญาณด้านอินพุตของกระบวนการ ซึ่งเป็นสัญญาณตัวแปรควบคุม (Manipulate variable: MV) ต่อเข้า I/O ด้านเอาต์พุตของหน่วยควบคุมกระบวนการ ดังรูปที่ 2.2



รูปที่ 2.2 การใช้ระบบดีซีเอสเพื่อควบคุมกระบวนการ

การใช้ระบบดีซีเอสเพื่อควบคุมกระบวนการจากรูปที่ 2.2 โดยที่ (1) คือสัญญาณตัวแปรกระบวนการ (2) คือสัญญาณตัวแปรควบคุมเมื่อกระบวนการต่อเข้าระบบดีซีเอสครบสมบูรณ์ หน่วยสั่งการศูนย์กลางจากห้องควบคุมศูนย์กลางสามารถที่จะดำเนินการควบคุมกระบวนการโดยส่งสัญญาณอินพุตอ้างอิงผ่านเครือข่ายคมนาคมของระบบดีซีเอส หน่วยประมวลผลจะทำการเปรียบเทียบค่าอินพุตอ้างอิงกับสัญญาณของตัวแปรกระบวนการและดำเนินการตามเงื่อนไขของการควบคุมที่ผู้ออกแบบกำหนดได้ระบุค่าไว้ที่ตัวควบคุมของหน่วยควบคุม จะได้สัญญาณตัวแปรควบคุมส่งผ่าน I/O และกลับมาที่กระบวนการซึ่งมีลักษณะเป็นระบบควบคุมป้อนกลับ

ระบบดีซีเอสเมื่อพิจารณาในรูปแบบจำลองทางคณิตศาสตร์สำหรับใช้ในวิทยานิพนธ์นี้สามารถอธิบายโดยใช้บล็อกไดอะแกรมแสดงความสัมพันธ์ของวงควบคุมกระบวนการ 1 ภายในระบบดีซีเอส จากรูปที่ 2.2 สามารถแสดงได้ดังรูปที่ 2.3



รูปที่ 2.3 บล็อกไดอะแกรมของระบบดีซีเอสสำหรับใช้ในวิทยานิพนธ์

โดยที่

$R(s)$ หมายถึง สัญญาณอินพุตอ้างอิงจากหน่วยสั่งการศูนย์กลาง

$Y(s)$ หมายถึง สัญญาณเอาต์พุตหรือสัญญาณตัวแปรกระบวนการ

$E(s)$ หมายถึง ค่าผลต่างระหว่างสัญญาณอินพุตอ้างอิงกับสัญญาณเอาต์พุต

$G_c(s)$ หมายถึง ตัวควบคุมซึ่งอยู่ภายในหน่วยควบคุมของหน่วยควบคุมกระบวนการ

$U(s)$ หมายถึง สัญญาณเอาต์พุตของตัวควบคุมหรือสัญญาณตัวแปรควบคุม

$G_p(s)$ หมายถึง กระบวนการ

บล็อกไดอะแกรมจากรูปที่ 2.3 แสดงความสัมพันธ์เป็นฟังก์ชันถ่ายโอน คือ

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1+G_c(s)G_p(s)} \quad (2.1)$$

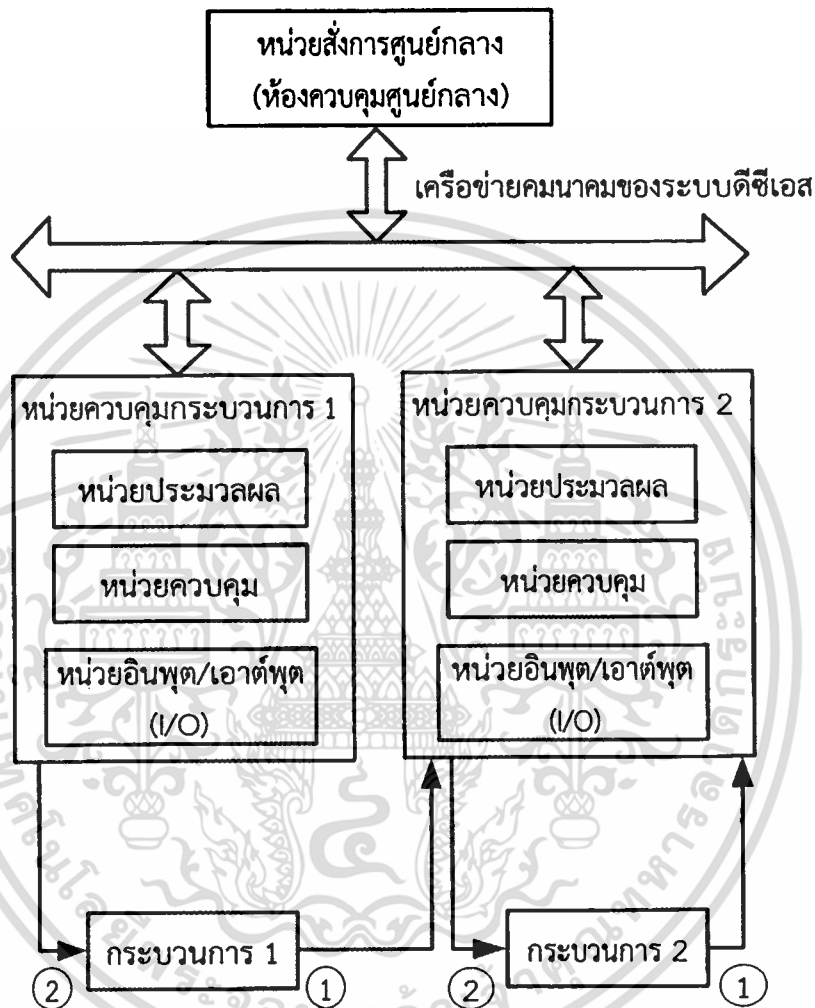
พิจารณาสมการคุณลักษณะจากสมการที่ (2.1) โดยกำหนดชื่อเรียกสมการคุณลักษณะเรียกว่า $F(s)$ จะได้เป็น

$$F(s) = 1+G_c(s)G_p(s) = 0 \quad (2.2)$$

เป็นการแสดงว่าวงควบคุมของกระบวนการ 1 ด้านสัญญาณป้อนกลับ มีการป้อนกลับที่ถูกต้อง จากสมการที่ (2.2) สามารถนำไปพิจารณาเพื่อเปรียบเทียบกับสมการคุณลักษณะวงควบคุมของกรณีเวลาไร้อุปสรรคของระบบดีซีเอส โดยจะกล่าวถึงในหัวข้อถัดไป

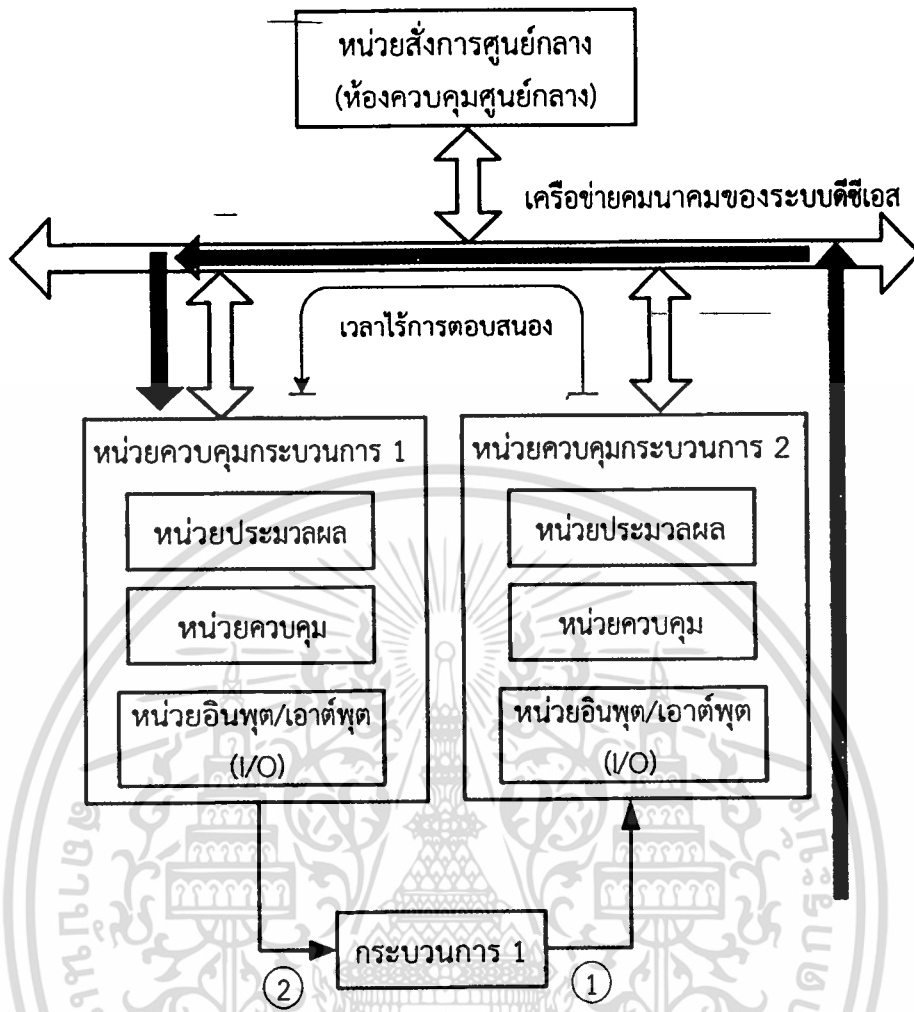
2.3 เวลาไร้การตอบสนองของระบบดีซีเอส

การย้ายสัญญาณของตัวแปรกระบวนการ 1 จากรูปที่ 2.2 ไปที่ I/O ของหน่วยควบคุมกระบวนการ 2 ทำให้สัญญาณตัวแปรกระบวนการจะต้องผ่านเครือข่ายคมนาคมของระบบดีซีเอส ก่อนกลับมาที่หน่วยควบคุมกระบวนการ 1 ซึ่งเป็นตัวควบคุมของกระบวนการ 1 ดังรูปที่ 2.4



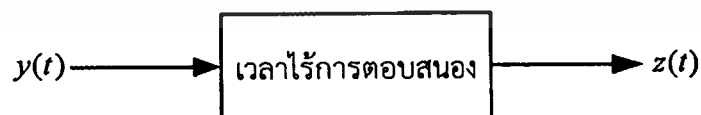
รูปที่ 2.4 การย้ายสายสัญญาณของตัวแปรกระบวนการ 1

ทิศทางการไหลของสัญญาณตัวแปรกระบวนการ 1 จากรูปที่ 2.4 โดยที่ (1) คือสัญญาณของตัวแปรกระบวนการ (2) คือสัญญาณของตัวแปรควบคุม ซึ่งสัญญาณตัวแปรกระบวนการ 1 ไหลผ่านเครือข่ายคมนาคมของระบบดีซีเอส ส่งผลให้วงควบคุมของกระบวนการ 1 เกิดเวลาไร้การตอบสนอง บริเวณที่สัญญาณของตัวแปรกระบวนการไหลผ่านเครือข่ายคมนาคมของระบบดีซีเอสเมื่อพิจารณาเฉพาะวงควบคุมของกระบวนการ 1 สามารถแสดงทิศทางของสัญญาณตัวแปรกระบวนการ 1 ที่ส่งผลให้เกิดเวลาไร้การตอบสนองดังรูปที่ 2.5



รูปที่ 2.5 ทิศทางของสัญญาณตัวแปรกระบวนการ 1 ที่ส่งผลให้เกิดเวลาไร้การตอบสนอง

เวลาไร้การตอบสนองเกิดจากสัญญาณตัวแปรกระบวนการต้องไหลผ่านที่บริเวณเครือข่ายคมนาคมของระบบดีซีเอสจากรูปที่ 2.5 โดยที่เครื่องหมาย ← คือทิศทางของสัญญาณตัวแปรกระบวนการ 1 เมื่อพิจารณาเฉพาะบริเวณที่เกิดเวลาไร้การตอบสนองโดยแสดงในรูปแบบของบล็อกไดอะแกรมดังรูปที่ 2.6



รูปที่ 2.6 บล็อกไดอะแกรมเมื่อพิจารณาเฉพาะบริเวณที่เกิดเวลาไร้การตอบสนอง

โดยที่

$y(t)$ หมายถึง สัญญาณอินพุตก่อนเกิดเวลาไร้การตอบสนอง

$z(t)$ หมายถึง สัญญาณเอาต์พุตภายหลังเกิดเวลาไร้การตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมจากรูปที่ 2.6 สามารถแสดงความสัมพันธ์เป็นสมการคณิตศาสตร์ได้ คือ

$$z(t) = \begin{cases} 0 & t < 0 \\ y(t-t_z) & t \geq t_z \end{cases} \quad (2.3)$$

โดยที่

t หมายถึง เวลาปัจจุบัน

t_z หมายถึง เวลาไ้การตอบสนองหรือค่าเวลาไ้การตอบสนอง

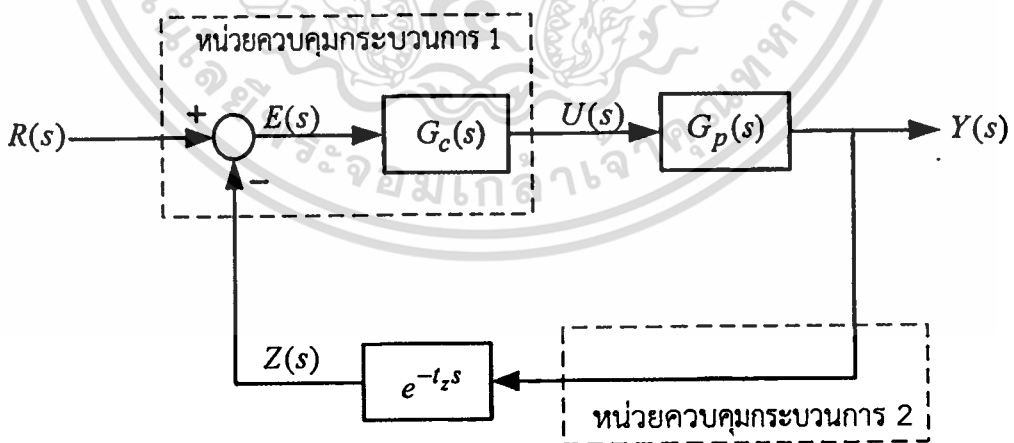
ทำการแปลงสมการที่ (2.3) .ให้อยู่ในโดเมนลาปลาซจะได้ดังสมการที่ (2.4) คือ

$$Z(s) = e^{-t_z s} Y(s) \quad (2.4)$$

สมการที่ (2.4) จัดรูปสมการให้เป็นรูปแบบฟังก์ชันถ่ายโอนได้ดังนี้

$$\frac{Z(s)}{Y(s)} = e^{-t_z s} \quad (2.5)$$

ฟังก์ชันถ่ายโอนจากสมการที่ (2.5) สามารถใช้เป็นแบบจำลองคณิตศาสตร์ของเวลาไ้การตอบสนองโดย t_z มีหน่วยเป็นวินาที ซึ่งอาจจะเป็นค่าคงที่หรือไม่คงที่ก็ได้ [4] โดยเมื่อนำสมการที่ (2.5) มาใช้กับเวลาไ้การตอบสนองของระบบดิสcreteจากรูปที่ 2.5 สามารถนำเสนอบริเวณจุดเกิดเวลาไ้การตอบสนองของระบบดิสcreteในรูปแบบของบล็อกไดอะแกรมดังรูปที่ 2.7



รูปที่ 2.7 บล็อกไดอะแกรมแสดงบริเวณจุดเกิดเวลาไ้การตอบสนองของระบบดิสcrete

บริเวณจุดเกิดเวลาไ้การตอบสนองจากรูปที่ 2.7 ในความเป็นจริงแล้วจะเริ่มต้นตั้งแต่หน่วยควบคุมกระบวนการ 2 ผ่านเครือข่ายคมนาคมของระบบดิสcreteจนถึง I/O ของหน่วยควบคุมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการ 1 แต่จะใช้การพิจารณาโดยใช้ค่าเวลารวมทั้งหมด โดยประมาณเป็น t_z เนื่องจาก ถ้าวัดค่าเวลาไว้การตอบสนองโดยละเอียดทุกจุดจะมีความซับซ้อนพอสมควร ดังนั้นการวัดค่าเวลาไว้การตอบสนองที่จะนำมาใช้เพื่อนำเสนอเป็นการวัดระยะเวลาโดยการใส่สัญญาณส่งและสัญญาณที่ได้รับกลับมาเปรียบเทียบเพื่อประมาณค่าเวลาไว้การตอบสนอง ดังนั้นบล็อกไดอะแกรมจากรูปที่ 2.7 แสดงความสัมพันธ์เป็นฟังก์ชันถ่ายโอนคือ

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1+G_c(s)G_p(s)e^{-t_z s}} \quad (2.6)$$

พิจารณาสมการคุณลักษณะจากสมการที่ (2.6) ได้เป็นดังนี้คือ

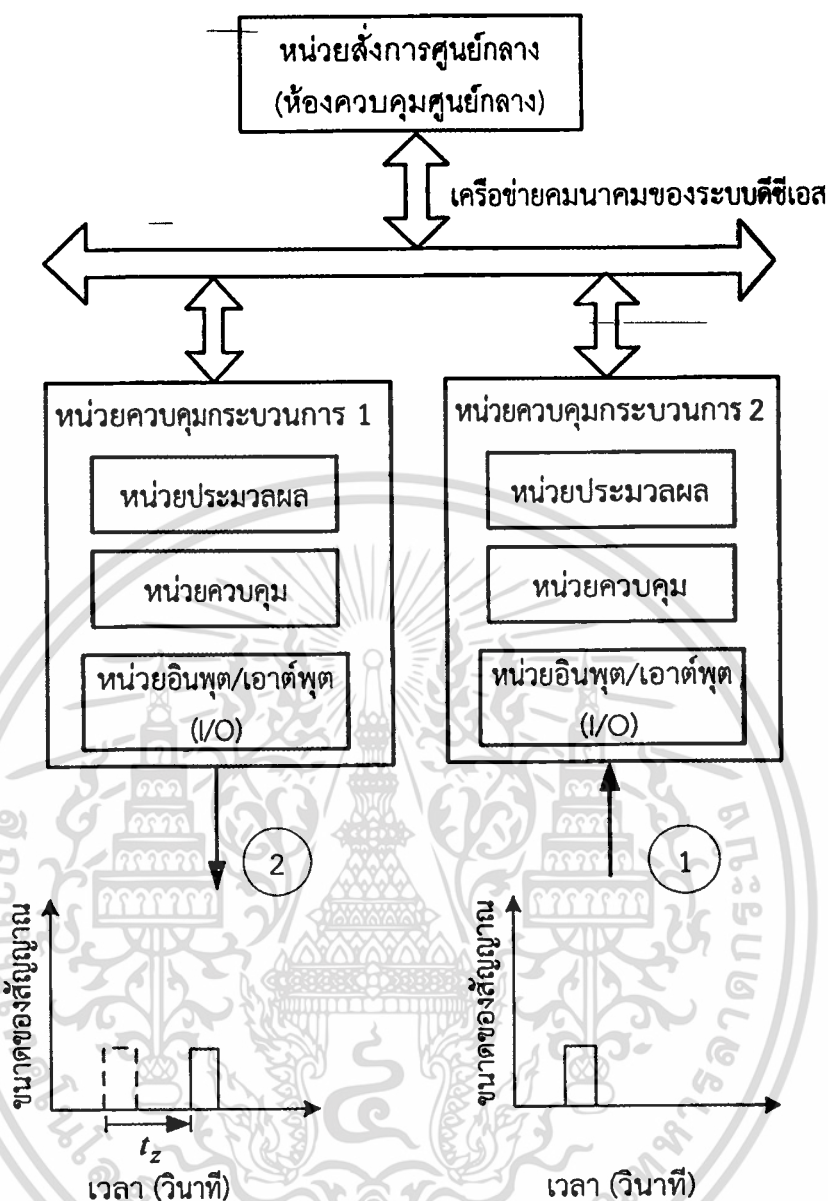
$$F(s) = 1 + G_c(s)G_p(s)e^{-t_z s} = 0 \quad (2.7)$$

เป็นการแสดงว่าวงควบคุมของกระบวนการ 1 ทางด้านสัญญาณป้อนกลับมีการป้อนกลับที่ไม่ถูกต้องจากสมการที่ (2.7) แสดงให้เห็นว่ามีพจน์ของ $e^{-t_z s}$ ประกอบกับสมการคุณลักษณะซึ่งพจน์ดังกล่าวมีผลให้สัญญาณป้อนกลับของวงควบคุมของระบบตีซีเอสมีความล่าช้าไป t_z วินาที ซึ่งแสดงให้เห็นว่าการต่อใช้งานหน่วยควบคุมกระบวนการจากรูปที่ 2.5 มีผลให้สัญญาณป้อนกลับของวงควบคุมของระบบตีซีเอสไม่ถูกต้อง เนื่องจากมีพจน์ $e^{-t_z s}$ ประกอบอยู่ในสมการคุณลักษณะ

การแก้ปัญหาสามารถใช้ตัวชดเชยแบบสมิธเพื่อสร้างแบบจำลองคณิตศาสตร์หักล้างพจน์ที่ก่อให้เกิดความผิดพลาดของสัญญาณป้อนกลับเพื่อให้สมการคุณลักษณะมีความถูกต้อง เช่นในสมการที่ (2.2) โดยนำเสนอวิธีแก้ปัญหาในบทที่ 3

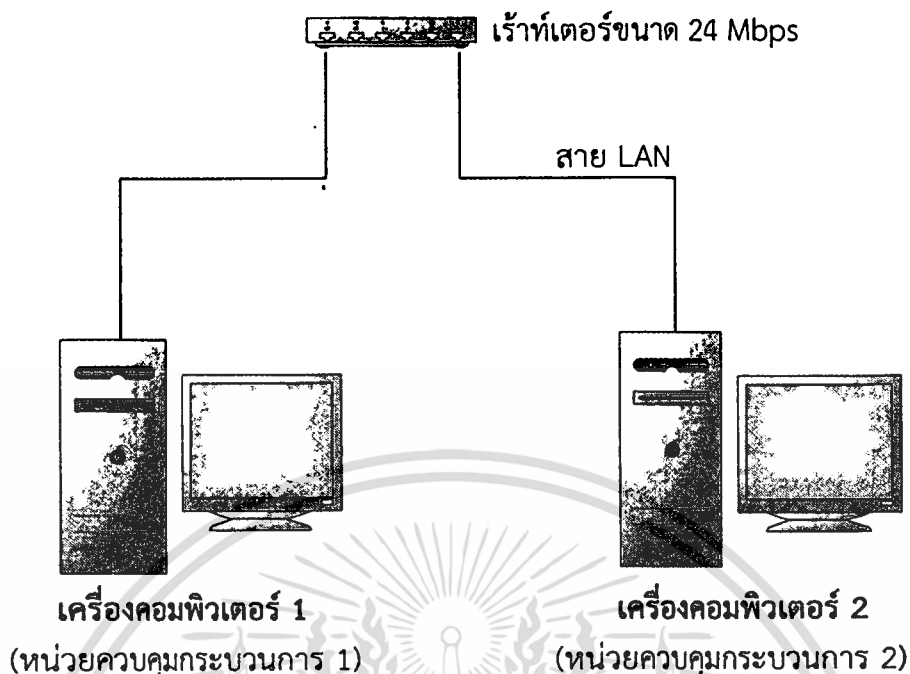
2.4 วิธีการวัดค่าเวลาไว้การตอบสนองของระบบตีซีเอส

การวัดเวลาไว้การตอบสนองของระบบตีซีเอสสามารถกระทำโดยวัดสัญญาณทดสอบที่ I/O ของหน่วยควบคุมกระบวนการ 2 และวัดสัญญาณที่ I/O ของหน่วยควบคุมกระบวนการ 1 โดยเปรียบเทียบระยะเวลาของสัญญาณทดสอบเริ่มต้นส่งกับสัญญาณที่ได้รับ ซึ่งทำให้สามารถทราบค่าเวลาไว้การตอบสนองของระบบตีซีเอส ดังรูปที่ 2.8



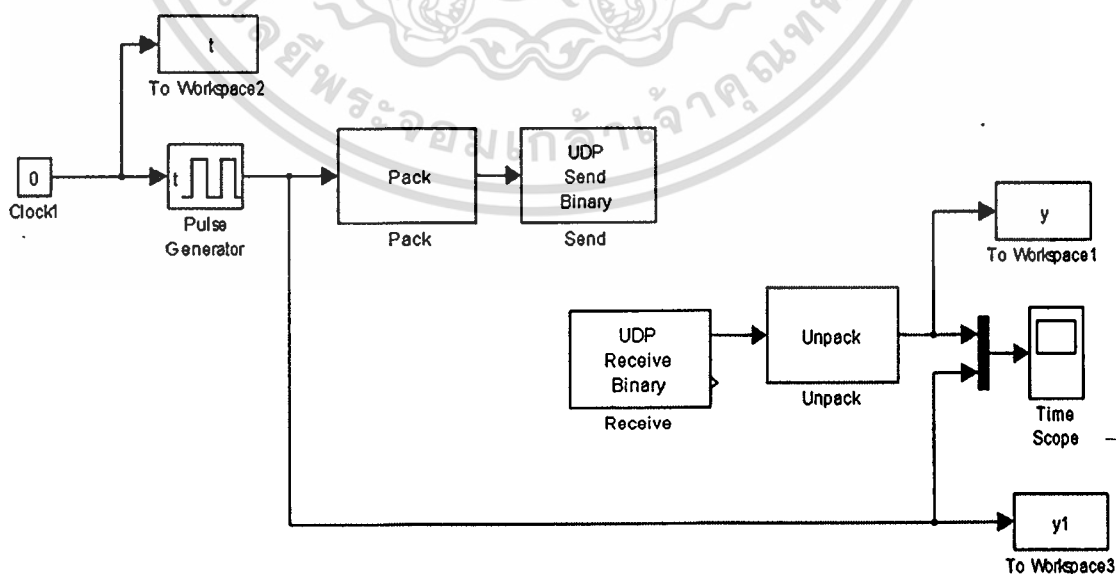
รูปที่ 2.8 การวัดค่าเวลาไร้การตอบสนองของระบบดีซีเอส

วิธีการการส่งสัญญาณของตัวแปรกระบวนการให้ผ่านเครือข่ายคมนาคมและส่งกลับมาที่หน่วยควบคุมกระบวนการจากรูปที่ 2.8 เมื่อ (1) คือจุดวัดสัญญาณส่งเริ่มต้นเพื่อทดสอบ (2) คือจุดวัดสัญญาณที่ได้รับเปรียบเทียบกับสัญญาณส่งเริ่มต้น ซึ่งสามารถใช้เครื่องคอมพิวเตอร์จำนวนสองเครื่องโดยมีการเชื่อมโยงกันของเครื่องคอมพิวเตอร์เพื่อให้มีลักษณะเหมือนกับระบบดีซีเอสดังรูปที่ 2.9



รูปที่ 2.9 การใช้เครื่องคอมพิวเตอร์สองเครื่องทำหน้าที่เป็นระบบติชเอส

กำหนดให้เครื่องคอมพิวเตอร์ 2 ทำหน้าที่รับสัญญาณจากเครื่องคอมพิวเตอร์ 1 และส่งสัญญาณกลับไปเครื่องคอมพิวเตอร์ 1 อีกครั้ง ดังนั้นค่าเวลาไร้การตอบสนองจะเกิดจากการรับและส่งที่เครื่องคอมพิวเตอร์ 2 เมื่อนำผลรวมของเวลาที่ใช้ในการรับและส่งเพื่อเป็นค่าเวลาไร้การตอบสนองของระบบติชเอสโดยใช้โปรแกรม Matlab / Simulink สร้างเครื่องมือสำหรับวัดค่าเวลาไร้การตอบสนองของเครื่องคอมพิวเตอร์ 1 แสดงดังรูปที่ 2.10



รูปที่ 2.10 เครื่องมือสำหรับวัดค่าเวลาไร้การตอบสนองของเครื่องคอมพิวเตอร์ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่

- Clock1 หมายถึง สัญญาณเวลาเพื่อเป็นฐานเวลาให้กับ Pulse Generator
- Pulse Generator หมายถึง แหล่งกำเนิดสัญญาณพัลส์
- Pack หมายถึง อุปกรณ์แปลงสัญญาณพัลส์เป็นข้อมูลในระดับไบต์
- Send หมายถึง อุปกรณ์ส่งข้อมูล
- Receive หมายถึง อุปกรณ์รับข้อมูล
- Unpack หมายถึง อุปกรณ์แปลงข้อมูลในระดับไบต์เป็นสัญญาณพัลส์
- To Workspace1 หมายถึง หน่วยบันทึกค่าสัญญาณที่ได้รับกลับมา
- To Workspace2 หมายถึง หน่วยบันทึกค่าเวลา
- To Workspace3 หมายถึง หน่วยบันทึกค่าสัญญาณที่ส่งออกไป
- Time Scope หมายถึง หน่วยแสดงผลของสัญญาณโดยแสดงผลในเชิงเวลา

เครื่องมือสำหรับวัดค่าเวลาไครการตอบสนองของเครื่องคอมพิวเตอร์ 2 มีลักษณะเป็นตัวรับสัญญาณที่มาจากเครื่องคอมพิวเตอร์ 1 และส่งสัญญาณกลับไปยังเครื่องคอมพิวเตอร์ 1 ซึ่งทำหน้าที่เปรียบเสมือนตัวกลางให้สัญญาณผ่านแสดงดังรูปที่ 2.11



รูปที่ 2.11 เครื่องมือสำหรับวัดค่าเวลาไครการตอบสนองของเครื่องคอมพิวเตอร์ 2

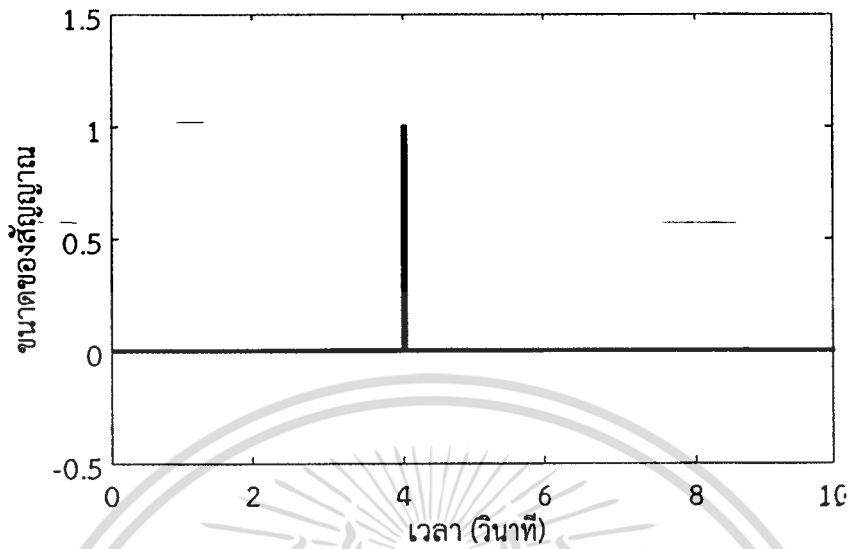
โดยที่

- Receive หมายถึง อุปกรณ์รับข้อมูลจากเครื่องคอมพิวเตอร์ 1
 - Unpack หมายถึง อุปกรณ์แปลงข้อมูลในระดับไบต์เป็นสัญญาณพัลส์
 - Send หมายถึง อุปกรณ์ส่งข้อมูลไปยังเครื่องคอมพิวเตอร์ 1
 - Pack หมายถึง อุปกรณ์แปลงสัญญาณพัลส์เป็นข้อมูลในระดับไบต์
 - Terminator หมายถึง อุปกรณ์สำหรับช่องสัญญาณที่ไม่ได้ต่อใช้งาน
- การส่งสัญญาณเพื่อวัดค่าเวลาไครการตอบสนองกำหนดให้ใช้สัญญาณพัลส์ดังตารางที่ 2.1

ตารางที่ 2.1 รายละเอียดของสัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไครการตอบสนอง

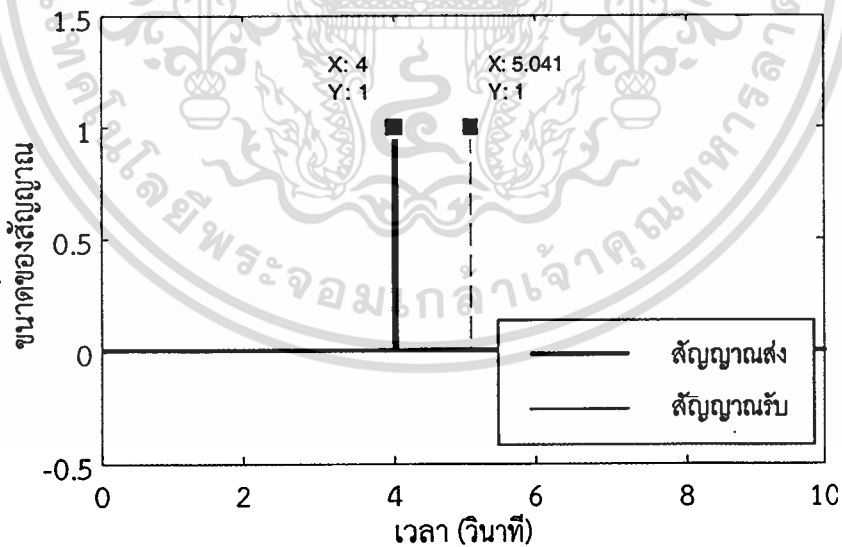
พารามิเตอร์	ค่าที่กำหนด
แอมพลิจูด	1 หน่วย
คาบเวลา	10 วินาที
ความกว้างของพัลส์	0.2% ของคาบเวลา
ช่วงเวลาที่หน่วงออกไป	4 วินาที

สัญญาณพัลส์จากตารางที่ 2.1 แสดงผลได้ดังรูปที่ 2.12



รูปที่ 2.12 สัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไร้การตอบสนอง

สัญญาณพัลส์จากรูปที่ 2.12 เมื่อถูกส่งไปที่เครื่องคอมพิวเตอร์ 2 และส่งกลับมาที่เครื่องคอมพิวเตอร์ 1 สามารถเปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมาที่เครื่องคอมพิวเตอร์ 1 ดังรูปที่ 2.13

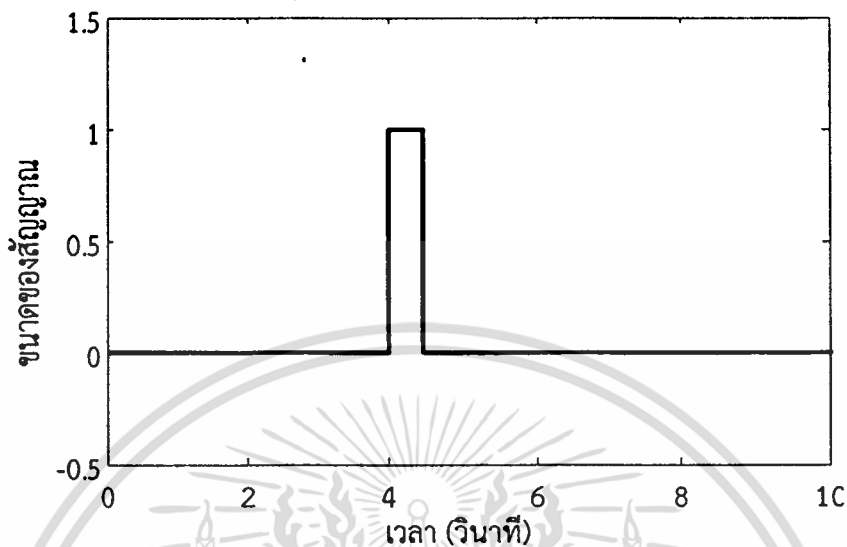


รูปที่ 2.13 เปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมา

สัญญาณจากรูปที่ 2.13 เมื่อนำมาเปรียบเทียบเพื่อหาค่าผลต่างซึ่งเป็นค่าผลต่างระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมาเป็นค่าเวลาไร้การตอบสนองคือ 1.041 วินาที

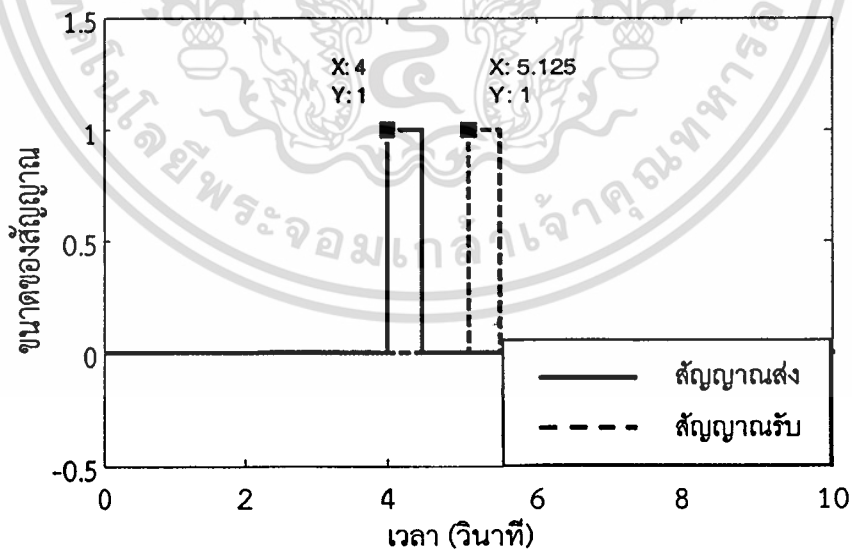
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการวัดค่าเวลาไว้การตอบสนองใหม่โดยกำหนดให้ใช้สัญญาณพัลส์จากรางที่ 2.2 แต่เปลี่ยนความกว้างของพัลส์เป็น 5% ของคาบเวลา แสดงผลได้ดังรูปที่ 2.14



รูปที่ 2.14 สัญญาณพัลส์เพื่อใช้สำหรับวัดค่าเวลาไว้การตอบสนองเมื่อเปลี่ยนความกว้างของพัลส์

สัญญาณพัลส์จากรูปที่ 2.14 เมื่อถูกส่งไปที่เครื่องคอมพิวเตอร์ 2 และส่งกลับมาที่เครื่องคอมพิวเตอร์ 1 สามารถเปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมาที่เครื่องคอมพิวเตอร์ 1 ดังรูปที่ 2.15



รูปที่ 2.15 เปรียบเทียบผลระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมาเมื่อเปลี่ยนความกว้างของพัลส์

สัญญาณจากรูปที่ 2.15 เมื่อนำมาเปรียบเทียบเพื่อหาค่าผลต่างซึ่งเป็นค่าผลต่างระหว่างสัญญาณที่ส่งออกไปและสัญญาณที่ได้รับกลับมาเป็นค่าเวลาไถ่การตอบสนองคือ 1.125 วินาที

เมื่อนำค่าเวลาไถ่การตอบสนองที่วัดได้จากรูปที่ 2.14 และ 2.15 พบว่าขนาดความกว้างของสัญญาณพัลส์ที่ใช้ในทดสอบไม่มีผลต่อค่าเวลาไถ่การตอบสนองเนื่องจากผลที่ได้รับมีความใกล้เคียงกัน โดยเมื่อนำสัญญาณพัลส์ไปทำการทดสอบเพื่อหาค่าเวลาไถ่การตอบสนองเฉลี่ยรวมทั้งหมด 30 ครั้ง ดังสมการที่ (2.8)

$$t_z = \sum_{i=1}^n t_{z_i} \quad (2.8)$$

โดยที่

t_{z_i} หมายถึง ค่าเวลาไถ่การตอบสนองลำดับที่ i

n หมายถึง จำนวนครั้งที่ทำการทดสอบ

สามารถหาค่า t_z ได้เท่ากับ 1.0869 วินาที จากจำนวนการทดสอบทั้งหมด 30 ครั้ง

2.5 สรุป

การใช้หน่วยควบคุมกระบวนการอื่นทำหน้าที่รับสัญญาณตัวแปรกระบวนการจะทำให้เกิดเวลาไถ่การตอบสนองของระบบดีซีเอสเนื่องจากสัญญาณตัวแปรกระบวนการจะต้องไหลผ่านบริเวณเครือข่ายของระบบดีซีเอส ก่อนกลับมาที่หน่วยควบคุมกระบวนการซึ่งทำหน้าที่เป็นตัวควบคุมของวงควบคุมกระบวนการดังกล่าวและเมื่อนำระบบดีซีเอสแปลงรูปเป็นแบบจำลองคณิตศาสตร์เพื่อพิจารณาวงควบคุมของกระบวนการ เวลาไถ่การตอบสนองจะอยู่ที่บริเวณสัญญาณป้อนกลับของวงควบคุม ซึ่งทำให้เมื่อนำฟังก์ชันถ่ายโอนมาพิจารณาพบว่าบริเวณสัญญาณป้อนกลับจะมีพจน์ของเวลาไถ่การตอบสนองปะปนอยู่ด้วยทำให้การป้อนกลับของวงควบคุมกระบวนการมีค่าที่ไม่ถูกต้องกับปัจจุบันและอาจส่งผลกระทบต่อสมรรถนะทางด้านเอาต์พุตของวงควบคุมได้ ซึ่งการวัดค่าเวลาไถ่การตอบสนองสามารถวัดได้ 1.0869 วินาที ดังนั้นสามารถแสดงได้ว่าสัญญาณป้อนกลับของวงควบคุมจะต้องถูกหน่วงเวลาไว้เป็นเวลา 1.0869 วินาที ก่อนทำการเปรียบเทียบกับสัญญาณอินพุตอ้างอิง

วิธีการแก้ปัญหาเวลาไถ่การตอบสนองของระบบดีซีเอสสามารถกระทำโดยการทำให้สัญญาณป้อนกลับของวงควบคุมกระบวนการมีความถูกต้องโดยจะต้องกำจัดพจน์ของเวลาไถ่การตอบสนองออกไปจากสัญญาณป้อนกลับเพื่อให้ตัวควบคุมสามารถได้รับค่าสัญญาณป้อนกลับที่ถูกต้องโดยนำเสนอวิธีแก้ปัญหาในบทที่สาม

ตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบดีซีเอส

3.1 บทนำ

เวลาไร้การตอบสนองของระบบดีซีเอสจากที่ได้นำเสนอในบทที่สอง ทำให้ทราบถึงปัญหาของวงควบคุมของกระบวนการภายในระบบดีซีเอสเมื่อสมการคุณลักษณะของวงควบคุมมีการป้อนกลับที่ไม่ถูกต้อง ดังนั้นเนื้อหาของบทที่สามจะเป็นการนำเสนอวิธีแก้ปัญหามาเพื่อให้สมการคุณลักษณะมีการป้อนกลับที่ถูกต้องโดยทำการจัดพจน์ของเวลาไร้การตอบสนองออกไปจากสมการคุณลักษณะซึ่งตัวชดเชยแบบสมิทมีคุณสมบัติที่เหมาะสมกับการแก้ปัญหาดังกล่าว

3.2 ตัวชดเชยแบบสมิท

ตัวชดเชยแบบสมิทถูกพัฒนาขึ้นโดย O.J.M. Smith (1957) เป็นวิธีที่นิยมใช้ในการชดเชยเวลาไร้การตอบสนอง [2] ซึ่งวิธีของตัวชดเชยแบบสมิทคือการใช้แบบจำลองทางคณิตศาสตร์ของกระบวนการและแบบจำลองทางคณิตศาสตร์ของเวลาไร้การตอบสนองทำหน้าที่เป็นเสมือนส่วนหนึ่งของวงควบคุมเพื่อทำให้การป้อนกลับมีความถูกต้อง โดยนำสัญญาณที่ผ่านจากตัวชดเชยแบบสมิทมาหักล้างกับสัญญาณตัวแปรกระบวนการที่มีเวลาไร้การตอบสนองจริง

บล็อกไดอะแกรมจากรูปที่ 2.7 เมื่อนำมาพิจารณาเพื่อทำการออกแบบตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบดีซีเอสเมื่อนำเสนอใหม่อีกครั้งโดยที่

$$E(s) = R(s) - Z(s) \quad (3.1)$$

$$Z(s) = e^{-t_z s} Y(s) \quad (3.2)$$

$$Y(s) = G_p(s)U(s) \quad (3.3)$$

พิจารณาสมการที่ (3.1) เมื่อถูกแทนค่าโดยสมการที่ (3.2) และ (3.3)

$$E(s) = R(s) - e^{-t_z s} G_p(s)U(s) \quad (3.4)$$

โดยที่การป้อนกลับของวงควบคุมในสภาวะปกติที่ไม่มีเวลาไร้การตอบสนองคือ

$$E(s) = R(s) - G_p(s)U(s) \quad (3.5)$$

ดังนั้นการจะทำให้สมการที่ (3.4) มีลักษณะเช่นเดียวกับสมการ (3.5) จะต้องทำให้ $e^{-t_z s}$ ในสมการที่ (3.4) หายไปโดยที่ยังคงรูปแบบของ $G_p(s)U(s)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีของตัวชดเชยแบบสมิทจะใช้วิธีการสร้างแบบจำลองคณิตศาสตร์และแบบจำลองของเวลาไว้การตอบสนองเพื่อกำจัดพจน์ $e^{-t_z s}$ และรักษาพจน์ $G_p(s)U(s)$ โดยกำหนดให้แบบจำลองคณิตศาสตร์ของกระบวนการที่สร้างขึ้นใหม่เป็น

$$\frac{U'(s)}{Y'(s)} = G_p'(s) \quad (3.6)$$

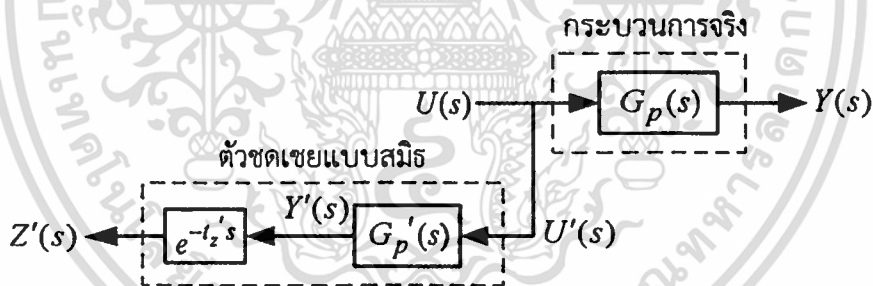
โดยที่ $U(s) = U'(s)$, $Y(s) = Y'(s)$ และ $G_p(s) = G_p'(s)$

กำหนดให้แบบจำลองคณิตศาสตร์ของเวลาไว้การตอบสนองที่สร้างขึ้นใหม่เป็น

$$\frac{Z'(s)}{Y'(s)} = e^{-t_z' s} \quad (3.7)$$

โดยที่ $e^{-t_z s} = e^{-t_z' s}$

จัดสมการให้มีคุณสมบัติในการกำจัดพจน์ $e^{-t_z s}$ และรักษาพจน์ $G_p(s)U(s)$ โดยใช้สมการที่ (3.6) และ (3.7) แสดงความสัมพันธ์ในรูปแบบของบล็อกไดอะแกรมเมื่อพิจารณาเฉพาะบริเวณบล็อกไดอะแกรมของกระบวนการดังรูปที่ 3.1



รูปที่ 3.1 บล็อกไดอะแกรมเมื่อพิจารณาเฉพาะบริเวณบล็อกไดอะแกรมของกระบวนการ

กำหนดให้แบบจำลองคณิตศาสตร์ของตัวชดเชยสมิทมีสมการเป็น

$$Y_1'(s) = G_p'(s)U'(s) - e^{-t_z' s} G_p'(s)U'(s) \quad (3.8)$$

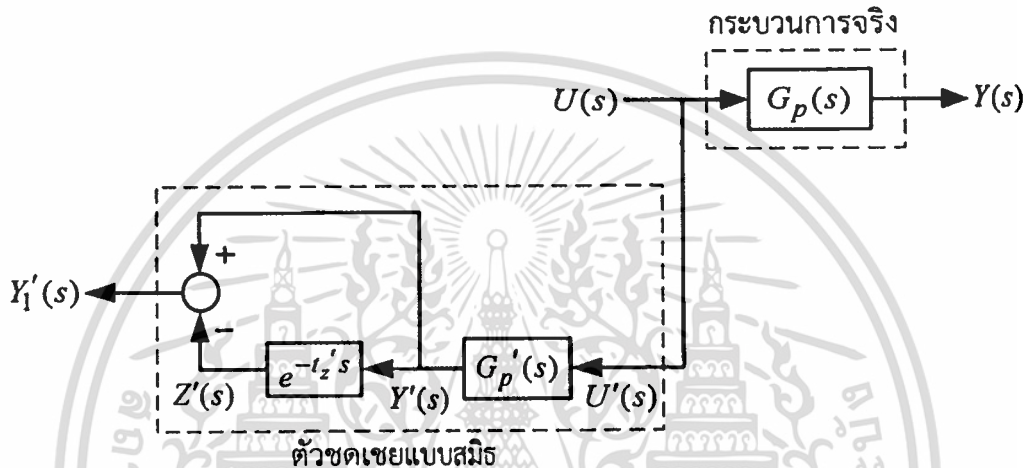
โดยที่

$$Y'(s) = G_p'(s)U'(s) \quad (3.9)$$

และ

$$Z'(s) = e^{-t_z's} Y(s) \quad (3.10)$$

สมการที่ (3.8) มีจุดประสงค์เพื่อนำไปทำการเปรียบเทียบหาค่าผลต่างกับสมการที่ (3.4) โดยใช้ตัวชดเชยแบบสมิธจากรูปที่ 3.1 สร้างค่าชดเชยให้แก่ตัวควบคุมตามความสัมพันธ์ของสมการที่ (3.8) จะได้บล็อกไดอะแกรมดังรูปที่ 3.2



รูปที่ 3.2 บล็อกไดอะแกรมตัวชดเชยแบบสมิธสร้างค่าชดเชยให้แก่ตัวควบคุม

ค่า $Y_1'(s)$ ที่ได้จากการใช้ตัวชดเชยแบบสมิธจากรูปที่ 3.2 สร้างเป็นสมการที่ (3.8) โดยกำหนดให้

$$E_1(s) = E(s) - Y_1' \quad (3.11)$$

เมื่อนำสมการ (3.8) ไปทำการเปรียบเทียบหาค่าผลต่างกับสมการที่ (3.4) ได้เป็น

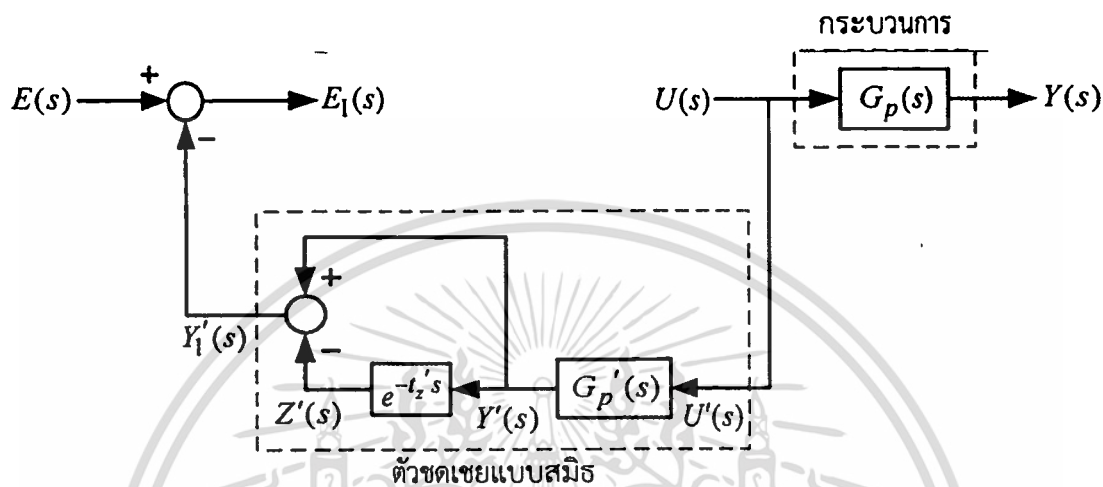
$$E_1(s) = \left(R(s) - e^{-t_z's} G_p(s) U(s) \right) - \left(G_p'(s) U'(s) - e^{-t_z's} G_p'(s) U'(s) \right) \quad (3.12)$$

เมื่อตัวชดเชยแบบสมิธมีค่า $U(s) = U'(s)$, $Y(s) = Y'(s)$, $G_p(s) = G_p'(s)$ และ $e^{-t_z's} = e^{-t_z's}$ ดังนั้นค่าผลต่างจากสมการที่ (3.12) คือ

$$E_1(s) = R(s) - G_p'(s) U'(s) \quad (3.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นการแสดงให้เห็นว่าตัวชดเชยแบบสมิทจากสมการที่ (3.8) และรูปที่ 3.2 สามารถกำจัดพจน์ $e^{-t_z s}$ และรักษาพจน์ $G_p(s)U(s)$ แต่การต่อใช้งานในรูปแบบบล็อกไดอะแกรมจะต้องใช้ตามสมการที่ (3.12) เท่านั้นเนื่องจากสมการที่ (3.13) เป็นสมการที่ได้หลังจากการชดเชยโดยใช้ตัวชดเชยแบบสมิทดังรูปที่ 3.3



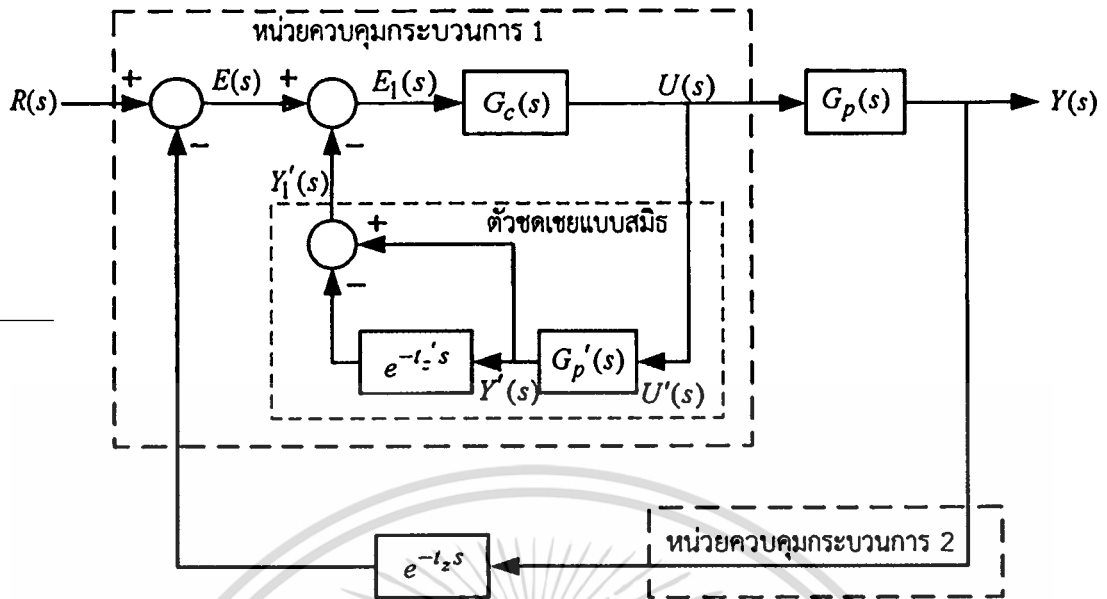
รูปที่ 3.3 การชดเชยโดยใช้ตัวชดเชยแบบสมิท

ตัวชดเชยแบบสมิทจากรูปที่ 3.3 สามารถแสดงฟังก์ชันถ่ายโอนของตัวชดเชยแบบสมิทคือ

$$\frac{Y_1'(s)}{U'(s)} = G_p'(s) \left(1 - e^{-t_z s} \right) \quad (3.14)$$

3.3 การประยุกต์ใช้ตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบตีซีเอส

วงควบคุมกระบวนการที่มีเวลาไร้การตอบสนองของระบบตีซีเอสจากรูปที่ 2.6 เมื่อนำมาใช้งานร่วมกับตัวชดเชยแบบสมิทจากรูปที่ 3.3 สามารถใช้เป็นตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบตีซีเอสดังรูปที่ 3.4



รูปที่ 3.4 บล็อกไดอะแกรมตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบตีซีเอส

โดยที่

- $R(s)$ หมายถึง สัญญาณอินพุตอ้างอิงจากหน่วยสั่งการศูนย์กลาง
- $Y(s)$ หมายถึง สัญญาณเอาต์พุตหรือสัญญาณตัวแปรกระบวนการ
- $G_c(s)$ หมายถึง ตัวควบคุมของหน่วยควบคุมกระบวนการ 1
- $G_p(s)$ หมายถึง กระบวนการ
- $G_p'(s)$ หมายถึง แบบจำลองคณิตศาสตร์ของกระบวนการ
- $U(s)$ หมายถึง สัญญาณเอาต์พุตของตัวควบคุมหรือสัญญาณตัวแปรควบคุม
- $E(s)$ หมายถึง ค่าผลต่างระหว่างสัญญาณอินพุตอ้างอิงกับสัญญาณเอาต์พุต
- $U'(s)$ หมายถึง สัญญาณอินพุตของตัวชดเชยแบบสมิทหรือสัญญาณตัวแปรควบคุม
- $Y'(s)$ หมายถึง สัญญาณเอาต์พุตของแบบจำลองกระบวนการภายในตัวชดเชยแบบสมิท
- $Y_1'(s)$ หมายถึง สัญญาณเอาต์พุตของตัวชดเชยแบบสมิท
- $E_1(s)$ หมายถึง ค่าผลต่างระหว่างสัญญาณป้อนกลับที่มีความถูกต้องของตัวชดเชยแบบสมิทกับสัญญาณป้อนกลับที่มีเวลาไร้การตอบสนองจริงของระบบตีซีเอส
- $e^{-t_z s}$ หมายถึง เวลาไร้การตอบสนองของระบบตีซีเอส
- $e^{-t_z' s}$ หมายถึง แบบจำลองเวลาไร้การตอบสนองภายในตัวชดเชยแบบสมิท
- ตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบตีซีเอสจากรูปที่ 3.4 สามารถอธิบายเป็นฟังก์ชันถ่ายโอนคือ

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1 + G_c(s)G_p'(s) + G_c(s)\left(G_p(s)e^{-t_z s} - G_p'(s)e^{-t_z' s}\right)} \quad (3.15)$$

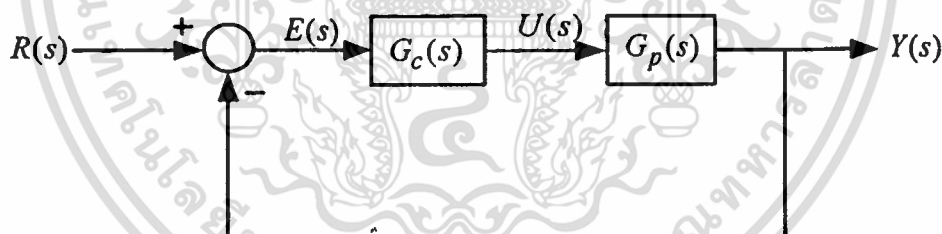
โดยกำหนดให้ $G_p'(s) = G_p(s)$ และ $t_z' = t_z$ แทนค่าลงในสมการที่ (3.15) จะได้เป็น

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1 + G_c(s)G_p(s)} \quad (3.16)$$

พิจารณาสมการคุณลักษณะของฟังก์ชันถ่ายโอนจากสมการที่ (3.16) คือ

$$F(s) = 1 + G_c(s)G_p(s) = 0 \quad (3.17)$$

สมการคุณลักษณะจากสมการที่ (3.17) เมื่อนำมาเปรียบเทียบกับสมการคุณลักษณะจากสมการที่ (2.2) เป็นการแสดงว่าตัวชดเชยแบบสมิทที่น่าเสนอสามารถใช้กับระบบตีซีเอสที่มีเวลาไร้การตอบสนองได้เนื่องจากการป้อนกลับของวงควบคุมมีความถูกต้องเมื่อตัวชดเชยแบบสมิทมีค่า $G_p'(s) = G_p(s)$ และ $t_z' = t_z$ โดยสามารถนำเสนอเป็นบล็อกไดอะแกรมดังรูปที่ 3.5



รูปที่ 3.5 บล็อกไดอะแกรมระบบตีซีเอสภายหลังการใช้ตัวชดเชยแบบสมิทเมื่อกำหนดให้ตัวชดเชยแบบสมิทมีค่า $G_p'(s) = G_p(s)$ และ $t_z' = t_z$

ความสัมพันธ์ของบล็อกไดอะแกรมจากรูปที่ 3.5 เป็นการแสดงให้เห็นว่าแบบจำลองคณิตศาสตร์ของกระบวนการ $G_p(s)$ ถ้ามีค่าใกล้เคียงกับกระบวนการจริงและค่าชดเชยเวลาไร้การตอบสนอง t_z' มีค่าใกล้เคียงกับระยะเวลาไร้การตอบสนองที่เกิดขึ้นจริงจะมีผลให้วงควบคุมของกระบวนการเป็นระบบตีซีเอสเหมือนสภาวะปกติไม่มีเวลาไร้การตอบสนอง โดยที่พารามิเตอร์ตัวควบคุมของหน่วยควบคุมกระบวนการ 1 สามารถใช้พารามิเตอร์เดิมและไม่ส่งผลใดๆต่อพารามิเตอร์ภายในหน่วยควบคุมกระบวนการ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 สรุป

ตัวชดเชยแบบสมิธสำหรับเวลาไร้การตอบสนองของระบบดีซีเอสสามารถทำให้สมการคุณลักษณะวงปิดเหมือนกับสมการคุณลักษณะวงปิดของระบบดีซีเอสที่ไม่มีเวลาไร้การตอบสนองและเป็นการแสดงให้เห็นว่าการย้ายสายสัญญาณตัวแปรกระบวนการต่อกับหน่วยควบคุมกระบวนการหน่วยอื่นสามารถกระทำได้ โดยที่แบบจำลองทางคณิตศาสตร์ระบบกระบวนการของตัวชดเชยแบบสมิธจะต้องมีความถูกต้องใกล้เคียงกับกระบวนการจริงและแบบจำลองทางคณิตศาสตร์ระบบเวลาไร้การตอบสนองของตัวชดเชยแบบสมิธจะต้องใกล้เคียงกับค่าเวลาไร้การตอบสนองของระบบดีซีเอส จึงจะมีสมการคุณลักษณะวงปิดดังเช่นกรณีที่กำลังกล่าวมาในข้างต้น



บทที่ 4 การออกแบบตัวควบคุม

4.1 บทนำ

เนื้อหาของบทที่สี่เป็นการแสดงวิธีการออกแบบตัวควบคุมของระบบตีซีเอสที่มีเวลาไครการตอบสนองเพื่อนำไปใช้กับการทดลองในบทที่ห้า โดยกระบวนการที่ใช้เป็นแบบจำลองทางคณิตศาสตร์ของระบบกระบวนการอันดับสองซึ่งการออกแบบตัวควบคุมจะใช้วิธีการวางตำแหน่งโพลในการออกแบบ ดังนั้นการออกแบบตัวควบคุมจะต้องพิจารณาโดยใช้สมการสถานะเพื่อหาค่าอัตราขยายของตัวป้อนกลับสถานะและอัตราขยายของตัวสังเกตสถานะเพื่อแปลงรูปจากสมการสถานะกลับไปเป็นฟังก์ชันถ่ายโอนของตัวควบคุมของวงควบคุมกระบวนการในระบบตีซีเอส

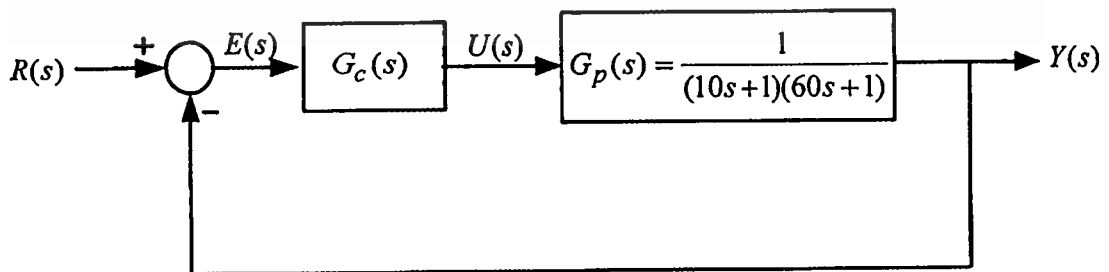
การออกแบบตัวควบคุมในบทที่สี่มีจุดประสงค์เพื่อแสดงให้เห็นว่าเมื่อนำพารามิเตอร์ของตัวควบคุมที่ได้ทำการออกแบบไปใช้ในการทดลองของบทที่ห้าค่าพารามิเตอร์ของตัวควบคุมจะยังคงเหมือนเดิมไม่เปลี่ยนแปลงโดยมีลำดับขั้นตอนนำเสนอ ดังนี้

4.2 กระบวนการสำหรับการออกแบบตัวควบคุม

กระบวนการที่นำมาใช้เพื่อสำหรับการออกแบบตัวควบคุมและการทดลองในบทที่ห้าเป็นกระบวนการอันดับสองโดยมีแบบจำลองทางคณิตศาสตร์ของระบบคือ

$$G_p(s) = \frac{1}{(10s+1)(60s+1)} \quad (4.1)$$

การออกแบบตัวควบคุมภายใต้เงื่อนไขกำหนดให้ตัวชดเชยแบบสมิธจากสมการที่ (3.15) มีค่า $G'_p(s) = G_p(s)$ และ $t'_z = t_z$ โดยที่ระบบตีซีเอสมีฟังก์ชันถ่ายโอนและสมการคุณลักษณะเป็นไปดังสมการที่ (3.16) และ (3.17) ดังนั้นสามารถออกแบบตัวควบคุมจากสมการที่ (3.16) โดยแสดงบล็อกไดอะแกรมของวงควบคุมกระบวนการ $G_p(s)$ ดังรูปที่ 4.1



รูปที่ 4.1 บล็อกไดอะแกรมของวงควบคุมกระบวนการ $G_p(s)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมจากรูปที่ 4.1 อธิบายเป็นฟังก์ชันถ่ายโอน

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1+G_c(s)G_p(s)} \tag{4.2}$$

4.3 การออกแบบตัวควบคุมโดยวิธีวางตำแหน่งโพล

บล็อกไดอะแกรมจากรูปที่ (4.1) ตัวควบคุม $G_c(s)$ ใช้วิธีการออกแบบโดยวิธีวางตำแหน่งโพล (Pole Placement) ดังนั้นจะต้องแปลงรูปเป็นสมการสถานะเพื่อการออกแบบตัวควบคุมโดยวิธีวางตำแหน่งโพลเสียก่อนและทำการแปลงรูปกลับเป็นฟังก์ชันถ่ายโอนในภายหลังเพื่อเป็นฟังก์ชันถ่ายโอนของตัวควบคุม $G_c(s)$ โดยที่กระบวนการ $G_p(s)$ แปลงรูปเป็นสมการสถานะคือ

$$\begin{aligned} \dot{\mathbf{x}} &= \mathbf{A}\mathbf{x} + \mathbf{B}u \\ y &= \mathbf{C}\mathbf{x} \end{aligned} \tag{4.3}$$

โดยที่

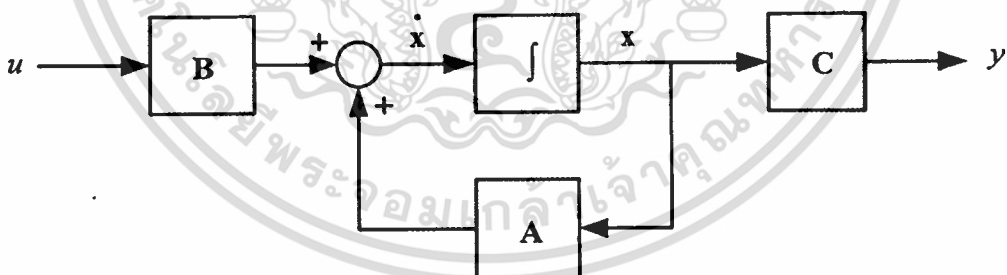
\mathbf{A} , \mathbf{B} และ \mathbf{C} หมายถึง ค่าคงที่ของระบบซึ่งเป็นเมตริกซ์

\mathbf{x} หมายถึง เวกเตอร์ตัวแปรสถานะ

u หมายถึง เวกเตอร์ตัวแปรอินพุต

y หมายถึง เวกเตอร์ตัวแปรเอาต์พุต

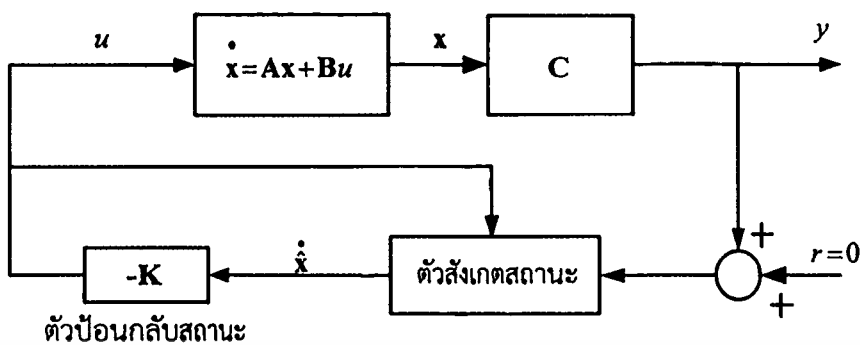
ความสัมพันธ์จากสมการที่ (4.3) แสดงในรูปแบบของบล็อกไดอะแกรมดังรูปที่ 4.2



รูปที่ 4.2 บล็อกไดอะแกรมแสดงความสัมพันธ์ของสมการสถานะ

การออกแบบตัวควบคุมโดยวิธีวางตำแหน่งโพลในขั้นแรกจะต้องพิจารณาการออกแบบเพื่อรักษาเสถียรภาพรอบจุดสมดุลหรือสัญญาณอินพุตอ้างอิง $r = 0$ เพื่อใช้กับการหาอัตราขยายของตัวป้อนกลับสถานะ \mathbf{K} และการหาอัตราขยายของตัวสังเกตสถานะ \mathbf{L} โดยที่ตัวสังเกตสถานะทำหน้าที่ประมาณการค่าตัวแปรสถานะที่ไม่สามารถวัดได้ด้วยอุปกรณ์วัดเพื่อใช้กับการคำนวณหากฎการควบคุม (Control law) โดยการประมาณค่าสถานะใหม่โดยอาศัยข้อมูลของสัญญาณอินพุตและสัญญาณเฉพาะสถานะที่วัดได้ซึ่งมีชื่อเรียกว่าตัวสังเกตสถานะเต็มอันดับ $\hat{\mathbf{x}}$ โดยนำไปใช้ร่วมกับตัวป้อนกลับสถานะดังรูปที่ 4.3

การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 บล็อกไดอะแกรมแสดงตัวป้อนกลับสถานะร่วมกับตัวสังเกตสถานะเมื่อ $r = 0$

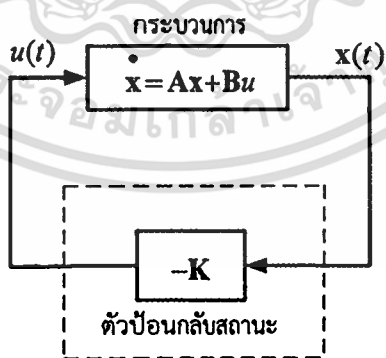
4.3.1 การออกแบบตัวป้อนกลับสถานะ

การออกแบบตัวป้อนกลับสถานะระบบจะต้องมีคุณสมบัติที่เรียกว่าความสามารถควบคุมได้ (Controllability) เท่านั้น ซึ่งระบบส่วนใหญ่ที่สามารถควบคุมได้จริงจะมีคุณสมบัติข้อนี้เสมอ [4] โดยในเชิงคณิตศาสตร์แล้วระบบที่มีคุณสมบัติความสามารถควบคุมได้จะสอดคล้องกับค่าลำดับชั้น (Rank) ของเมตริกซ์ โดยที่เมตริกซ์ของความสามารถควบคุมได้ Q_c คือ

$$rank(Q_c) = rank \begin{bmatrix} B & AB & A^2B & \dots & A^{n-1}B \end{bmatrix} = n \tag{4.4}$$

โดยที่ n หมายถึง ค่าอันดับของระบบซึ่งมีค่าเท่ากับมิติของเวกเตอร์สถานะ

พิจารณาเฉพาะบริเวณตัวป้อนกลับสถานะจากรูปที่ 4.3 สามารถนำเสนอเป็นบล็อกไดอะแกรมของตัวป้อนกลับสถานะหรือกฎการควบคุมดังรูปที่ 4.4



รูปที่ 4.4 บล็อกไดอะแกรมของตัวป้อนกลับสถานะหรือกฎการควบคุม

แสดงความสัมพันธ์ของสมการสถานะจากรูปที่ 4.4

$$\dot{x} = Ax + Bu \tag{4.5}$$

$$u = -Kx \tag{4.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นสัญญาณป้อนกลับของวงควบคุมคือ

$$\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} - \mathbf{B}\mathbf{K}\mathbf{x} \quad (4.7)$$

และ
$$\dot{\mathbf{x}} = (\mathbf{A} - \mathbf{B}\mathbf{K})\mathbf{x} \quad (4.8)$$

เมตริกซ์อัตราขยายของตัวป้อนกลับสถานะ \mathbf{K} จากสมการที่ (4.7) และ (4.8) คือ

$$\mathbf{K} = [k_1 \quad k_2 \quad \dots \quad k_n] \quad (4.9)$$

โดยที่

\mathbf{K} หมายถึง เมตริกซ์อัตราขยายของตัวป้อนกลับสถานะ

k_i หมายถึง อัตราขยายของตัวป้อนกลับสถานะ i

สมการที่ (4.2) กำหนดให้ $u = -\mathbf{K}\mathbf{x}$ จะได้พหุนามคุณลักษณะของตัวป้อนกลับสถานะคือ

$$q(s) = s^n + \alpha_1 s^{n-1} + \dots + \alpha_n \quad (4.10)$$

โดยที่

$q(s)$ หมายถึง พหุนามคุณลักษณะของตัวป้อนกลับสถานะ

α หมายถึง สัมประสิทธิ์ของพหุนามคุณลักษณะ

การหาอัตราขยายของตัวป้อนกลับสถานะ \mathbf{K} จากสมการที่ (4.9) สามารถหาได้โดยการใช้สูตรของแอกเคอร์มันน์ [5] อธิบายดังสมการที่ (4.11)

$$\mathbf{K} = [0 \quad 0 \quad \dots \quad 1] \mathbf{Q}_c^{-1} q(\mathbf{A}) \quad (4.11)$$

เมื่อเมตริกซ์ความสามารถควบคุมได้คือ

$$\mathbf{Q}_c = [\mathbf{B} \quad \mathbf{A}\mathbf{B} \quad \mathbf{A}^2\mathbf{B} \quad \dots \quad \mathbf{A}^{n-1}\mathbf{B}] \quad (4.12)$$

และ
$$q(\mathbf{A}) = \mathbf{A}^n + \alpha_1 \mathbf{A}^{n-1} + \dots + \alpha_n \mathbf{I} \quad (4.13)$$

โดยที่

\mathbf{A} หมายถึง ค่าคงที่ของระบบซึ่งเป็นเมตริกซ์

\mathbf{I} หมายถึง เมตริกซ์เอกลักษณ์

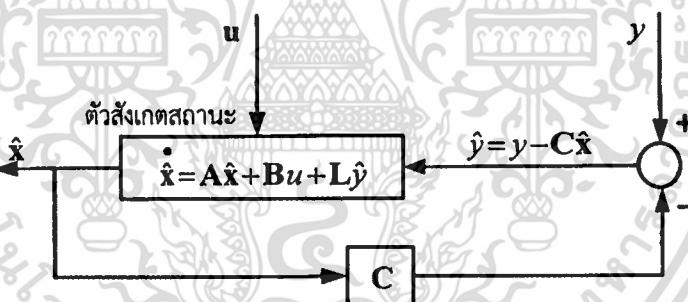
4.3.2 การออกแบบตัวสังเกตสถานะเต็มอันดับ

การออกแบบตัวสังเกตสถานะก่อนทำการออกแบบจะต้องตรวจสอบว่าระบบมีความสามารถสังเกตได้ซึ่งมีลักษณะเดียวกันกับการตรวจสอบความสามารถควบคุมได้ โดยในเชิงคณิตศาสตร์ระบบที่มีคุณสมบัติความสามารถสังเกตได้นี้จะสอดคล้องกับค่าลำดับชั้นของเมตริกซ์ โดยที่เมตริกซ์ความสามารถควบคุมได้ Q_0 คือ

$$\text{rank}(Q_0) = \text{rank} \begin{bmatrix} C \\ CA \\ CA^2 \\ \vdots \\ CA^{n-1} \end{bmatrix} = n \quad (4.14)$$

โดยที่ n คือ ค่าอันดับของระบบซึ่งมีค่าเท่ากับมิติของเวกเตอร์สถานะ

ตัวสังเกตสถานะเต็มอันดับทำหน้าที่ประมาณค่าตัวแปรสถานะของกระบวนการเพื่อนำมาใช้ในการคำนวณหากฎการควบคุม โดยที่สัญญาณอ้างอิงของตัวสังเกตสถานะประกอบด้วยสัญญาณด้านอินพุตและเอาต์พุตของกระบวนการที่สามารถวัดได้จริงดังรูปที่ 4.5



รูปที่ 4.5 ตัวสังเกตสถานะเต็มอันดับ

ตัวสังเกตสถานะเต็มอันดับจากรูปที่ 4.5 แสดงความสัมพันธ์เป็นสมการคณิตศาสตร์คือ

$$\dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x}) \quad (4.15)$$

โดยที่ \hat{x} หมายถึง ค่าประมาณของสถานะ x

L หมายถึง เมตริกซ์อัตราขยายของตัวสังเกตสถานะ

เป้าหมายของตัวสังเกตสถานะคือการประมาณค่า \hat{x} ใกล้เคียง x ($\hat{x} \rightarrow x$) ในขณะที่ $t \rightarrow \infty$

ถ้าการประมาณค่าผิดพลาดของ $e = x - \hat{x}$ คือ

$$\dot{e} = (A - LC)e \quad (4.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราขยายของตัวสังเกตสถานะ L จากสมการที่ (4.15) และ (4.16) มีเมตริกซ์เป็น

$$L = [l_1 \ l_2 \ \dots \ l_n]^T \quad (4.17)$$

โดยที่

L หมายถึง เมตริกซ์อัตราขยายของตัวสังเกตสถานะ

l_i หมายถึง อัตราขยายของตัวสังเกตสถานะ i

สมการที่ (4.16) กำหนดให้ $\dot{e} = (A - LC)e$ จะได้พหุนามคุณลักษณะคือ

$$q(s) = s^n + \beta_1 s^{n-1} + \dots + \beta_n \quad (4.18)$$

โดยที่

$q(s)$ หมายถึง พหุนามคุณลักษณะของตัวสังเกตสถานะ

β หมายถึง สัมประสิทธิ์ของพหุนามคุณลักษณะ

การหาเมตริกซ์อัตราขยายของตัวสังเกตสถานะ L จากสมการที่ (4.17) สามารถหาได้โดยการใช้สูตรของแอกเคอร์มันน์ [6] อธิบายดังสมการที่ (4.19)

$$L = q(A)Q_0^{-1}[0 \ \dots \ 0 \ 1]^T \quad (4.19)$$

เมื่อเมตริกซ์ของความสามารถสังเกตได้คือ

$$Q_0 = \begin{bmatrix} C \\ CA \\ CA^2 \\ \vdots \\ CA^{n-1} \end{bmatrix} \quad (4.20)$$

และ

$$q(A) = A^n + \beta_1 A^{n-1} + \dots + \beta_n I \quad (4.21)$$

โดยที่

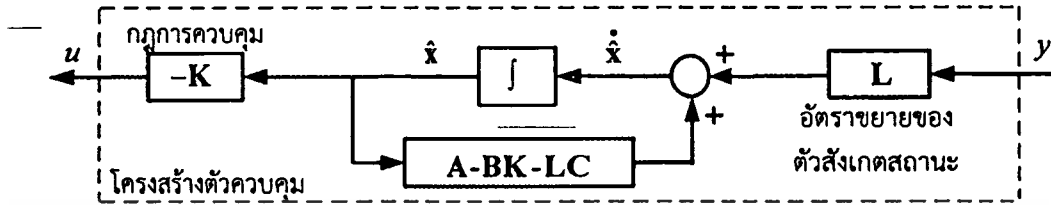
A หมายถึง ค่าคงที่ของระบบซึ่งเป็นเมตริกซ์

I หมายถึง เมตริกซ์เอกลักษณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

—4.3.3 การออกแบบด้วยวิธีรวมตัวป้อนกลับสถานะและตัวสังเกตสถานะ

การออกแบบตัวควบคุมโดยใช้วิธีการรวมกันระหว่างตัวป้อนกลับสถานะและตัวสังเกตสถานะสามารถอธิบายดังรูปที่ 4.6



รูปที่ 4.6 การออกแบบตัวควบคุมโดยวิธีรวมตัวป้อนกลับสถานะและตัวสังเกตสถานะ

สมการสถานะของตัวควบคุมจากรูปที่ 4.6 คือ

$$\begin{aligned} \dot{\hat{x}} &= (A - BK - LC)\hat{x} + Ly \\ u &= -K\hat{x} \end{aligned} \quad (4.22)$$

$$\dot{e} = (A - LC)e \quad (4.23)$$

เมื่อพิจารณาจากสมการสถานะของกระบวนการ

$$\begin{aligned} \dot{x} &= Ax + Bu \\ y &= Cx \end{aligned} \quad (4.24)$$

ซึ่งได้ออกแบบกฎการควบคุมไว้ดังนี้

$$u = -K\hat{x} \quad (4.25)$$

พิจารณาเฉพาะ $\dot{x} = Ax + Bu$ จากสมการที่ (4.24) เมื่อถูกแทนค่าโดยสมการที่ (4.25) จัดรูปสมการใหม่ได้เป็น

$$\dot{\hat{x}} = Ax - BK\hat{x} \quad (4.26)$$

โดยที่

$$\hat{x} = x - e \quad (4.27)$$

แทนค่าสมการที่ (4.24) ในสมการที่ (4.25) ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} - \mathbf{B}\mathbf{K}(\mathbf{x} - \mathbf{e}) \quad (4.28)$$

จากสมการที่ (4.23) และ (4.28) แสดงเป็นรูปแบบเมตริกซ์คือ

$$\begin{bmatrix} \dot{\mathbf{x}} \\ \dot{\mathbf{e}} \end{bmatrix} = \begin{bmatrix} \mathbf{A} - \mathbf{B}\mathbf{K} & \mathbf{B}\mathbf{K} \\ 0 & \mathbf{A} - \mathbf{L}\mathbf{C} \end{bmatrix} \begin{bmatrix} \mathbf{x} \\ \mathbf{e} \end{bmatrix} \quad (4.29)$$

สมการที่ (4.29) เป็นสมการอธิบายทางพลศาสตร์ของระบบควบคุมโดยใช้ตัวสังเกตสถานะและตัวป้อนกลับสถานะ (Dynamics of the observed-state feedback control system) ดังนั้นสมการคุณลักษณะของสมการที่ (4.29) จะได้เป็นดังนี้ คือ

$$\Delta(\mu) = \begin{vmatrix} s\mathbf{I} - (\mathbf{A} - \mathbf{B}\mathbf{K}) & \mathbf{B}\mathbf{K} \\ 0 & s\mathbf{I} - (\mathbf{A} - \mathbf{L}\mathbf{C}) \end{vmatrix} = 0 \quad (4.30)$$

จะได้เป็น

$$|s\mathbf{I} - \mathbf{A} + \mathbf{B}\mathbf{K}| |s\mathbf{I} - \mathbf{A} + \mathbf{L}\mathbf{C}| = 0 \quad (4.31)$$

ถ้ารากของสมการที่ (4.31) ในส่วนของพจน์ $|s\mathbf{I} - \mathbf{A} + \mathbf{B}\mathbf{K}| = 0$ มีรากอยู่ในระนาบทางด้านซ้าย (เช่นการออกแบบตัวป้อนกลับสถานะโดยใช้กฎการควบคุม) และรากของสมการที่ (4.31) ในส่วนพจน์ของ $|s\mathbf{I} - \mathbf{A} + \mathbf{L}\mathbf{C}| = 0$ มีรากอยู่ในระนาบทางด้านซ้าย (เช่นการออกแบบตัวสังเกตสถานะ) เป็นการแสดงว่าสถานะภาพโดยรวมทั้งหมดของระบบควบคุมนี้มีเสถียรภาพ โดยที่ขั้นตอนการออกแบบตัวควบคุมด้วยวิธีรวมตัวป้อนกลับสถานะและตัวสังเกตสถานะมีขั้นตอนดังนี้

ขั้นตอนที่ 1 กำหนด \mathbf{K} เช่น $|s\mathbf{I} - \mathbf{A} + \mathbf{B}\mathbf{K}| = 0$ ให้มีรากของสมการอยู่ทางด้านซ้าย และมีการวางตำแหน่งของโพลที่เหมาะสมตามข้อกำหนดการออกแบบของระบบควบคุม ทำให้สามารถวางค่าโพลตำแหน่งใดๆที่ต้องการบนระนาบเชิงซ้อนถ้าระบบควบคุมมีความสามารถควบคุมได้อย่างสมบูรณ์

ขั้นตอนที่ 2 กำหนด \mathbf{L} เช่น $|s\mathbf{I} - \mathbf{A} + \mathbf{L}\mathbf{C}| = 0$ ให้มีรากของสมการอยู่ทางด้านซ้ายและวางค่าโพลเพื่อให้ตัวสังเกตมีประสิทธิภาพการทำงานที่ยอมรับได้ ทำให้สามารถวางค่าโพลของตัวสังเกตที่ตำแหน่งใดๆบนระนาบเชิงซ้อน ถ้าระบบควบคุมมีความสามารถสังเกตได้อย่างสมบูรณ์

ขั้นตอนที่ 3 เชื่อมต่อระหว่างตัวสังเกตและตัวป้อนกลับสถานะเข้าด้วยกันโดยกำหนดให้ $\mathbf{u} = -\mathbf{K}\hat{\mathbf{x}}$ จากรูปที่ 4.6 สามารถหาฟังก์ชันถ่ายโอนของตัวควบคุมโดยวิธีการแปลงลาปลาซได้ดังนี้

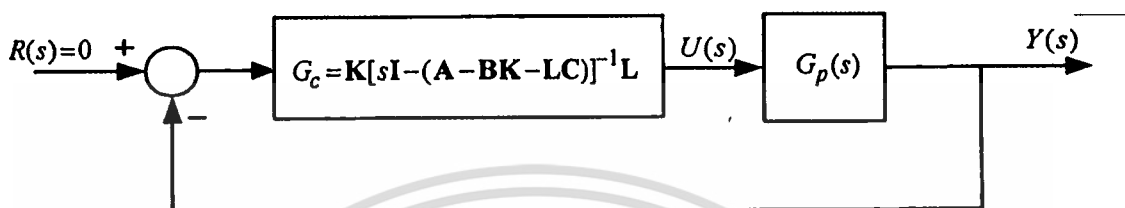
$$\begin{aligned} s\hat{\mathbf{X}}(s) &= (\mathbf{A} - \mathbf{B}\mathbf{K} - \mathbf{L}\mathbf{C})\hat{\mathbf{X}}(s) + \mathbf{L}Y(s) \\ U(s) &= -\mathbf{K}\hat{\mathbf{X}}(s) \end{aligned} \quad (4.32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.32) สามารถแปลงรูปเป็นฟังก์ชันถ่ายโอนของตัวควบคุมเมื่อเทียบกับรูปที่ 4.1 คือ

$$G_c(s) = K [sI - (A - BK - LC)]^{-1} L \quad (4.33)$$

โดยความสัมพันธ์จากสมการที่ (4.33) แสดงเป็นบล็อกไดอะแกรมดังรูปที่ 4.7



รูปที่ 4.7 บล็อกไดอะแกรมผลแปลงตัวป้อนกลับสถานะและตัวสังเกตสถานะ

4.4 การคำนวณเพื่อออกแบบตัวควบคุม

ขั้นตอนแรกของการออกแบบจะต้องเลือกตำแหน่งโพล เพื่อใช้เป็นค่าที่ระบุเพื่อใช้คำนวณหาเมตริกซ์อัตราขยายของ K และ L ในขั้นตอนต่อไปตามลำดับ โดยเมื่อนำสมการ (4.1) วิเคราะห์เส้นทางเดินรากเพื่อการเลือกพิจารณาค่าของตำแหน่งโพลเพื่อใช้เป็นข้อมูลในขั้นตอนของการพิจารณาการเลือกโพล ดังตารางที่ 4.1

ตารางที่ 4.1 รายละเอียดข้อมูลขั้นต้นของตำแหน่งของค่าโพลบริเวณพิกัดต่างๆสำหรับเป็นค่าโพลของตัวป้อนกลับสถานะ

ตำแหน่งโพล	อัตราหน่วง ξ	ความถี่ธรรมชาติ ω_n (เรเดียน/วินาที)	ค่าพุงเกินสูงสุด MP (เปอร์เซ็นต์)	ช่วงเวลาขึ้น t_r (วินาที)
$-0.0583 \pm j0.124$	0.427	0.137	22.7	12.8
$-0.0583 \pm j0.138$	0.39	0.15	26.2	11.2
$-0.0583 \pm j0.142$	0.38	0.153	27.4	10.9
$-0.0583 \pm j0.143$	0.379	0.154	27.7	10.8
$-0.0583 \pm j0.147$	0.37	0.158	28.6	10.4
$-0.0583 \pm j0.169$	0.327	0.178	33.4	8.79
$-0.0583 \pm j0.181$	0.307	0.19	35.8	8.08

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกตำแหน่งโพล $s = -0.0583 \pm j0.142$ จากตารางที่ 4.1 เป็นค่าโพลของตัวป้อนกลับสถานะ

$$p_c = -0.0583 \pm j0.142 \quad (4.34)$$

และตำแหน่งโพลของตัวสังเกตสถานะโดยใช้ค่าโพลของตัวป้อนกลับสถานะ p_c โดยเพิ่มขึ้นสามเท่า จากตำแหน่งเดิม [6] จะได้ตำแหน่งโพลของตัวสังเกตสถานะคือ

$$p_e = -0.175 \pm j0.426 \quad (4.35)$$

แบบจำลองทางคณิตศาสตร์ของระบบกระบวนการจากสมการที่ 4.1 นำเสนอเป็นระบบกระบวนการกำลังสองคือ

$$G_p(s) = \frac{1}{600s^2 + 70s + 1} \quad (4.36)$$

แปลงรูประบบกระบวนการจากสมการที่ (4.36) เป็นสมการสถานะ

$$\dot{\mathbf{x}} = \begin{bmatrix} -0.1167 & -0.0544 \\ 0.03125 & 0 \end{bmatrix} \mathbf{x} + \begin{bmatrix} 0.25 \\ 0 \end{bmatrix} u \quad (4.37)$$

$$y = [0 \quad 0.2176] \mathbf{x} \quad (4.38)$$

ตรวจสอบความสามารถควบคุมได้จากสมการที่ (4.4)

$$\text{rank}(\mathbf{Q}_c) = 2$$

ซึ่งเป็นค่าที่ตรงกับอันดับของระบบ $n=2$ เป็นการแสดงว่าระบบนี้สามารถควบคุมได้ ตรวจสอบความสามารถสังเกตได้จากสมการที่ (4.14)

$$\text{rank}(\mathbf{S}_o) = 2$$

ซึ่งเป็นค่าที่ตรงกับอันดับของระบบ $n=2$ เป็นการแสดงว่าระบบนี้สามารถสังเกตได้

เมตริกซ์อัตราขยายของตัวป้อนกลับสถานะจากสมการที่ (4.11) โดยใช้สูตรของแอกเคอร์มันน์จากสมการที่ (4.11) จะได้อัตราขยายของตัวป้อนกลับสถานะคือ

$$\mathbf{K} = [-0.0004 \quad 2.7984]$$

หาค่าอัตราขยายของตัวสังเกตเต็มสถานะจากสมการที่ (4.18) โดยใช้สูตรของแอกเคอร์มันน์ จากสมการที่ (4.19) จะได้ค่าอัตราขยายของตัวสังเกตเต็มสถานะคือ

$$\mathbf{L} = \begin{bmatrix} 26.9375 \\ 1.0722 \end{bmatrix}$$

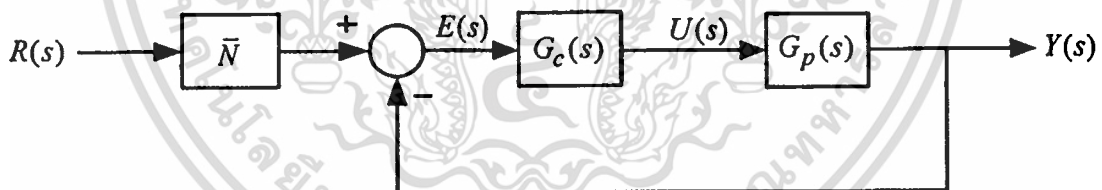
เมตริกซ์ \mathbf{K} และ \mathbf{L} ที่ได้นำไประบุลงในสมการที่ (4.33) เพื่อคำนวณหาฟังก์ชันถ่ายโอน

$$G_c(s) = \frac{2.9896s + 2.7059}{s^2 + 0.3499s + 0.2339}$$

ฟังก์ชันถ่ายโอน $G_c(s)$ เมื่อพิจารณาหาค่าอัตราขยายความถี่ศูนย์ (DC gain) [6] โดยการกำหนดให้ ฟังก์ชันถ่ายโอนวงปิดของระบบคือ $\frac{C(s)}{R(s)} = G(0)$ จะได้ค่าอัตราขยายอินพุตอ้างอิงแบบขั้นบันได หนึ่งหน่วยเป็น

$$\bar{N} = 1.0864$$

ฟังก์ชันถ่ายโอนของตัวควบคุม $G_c(s)$ และค่าอัตราขยายความถี่ศูนย์ \bar{N} ที่ได้จากการคำนวณสามารถแสดงความสัมพันธ์เป็นบล็อกไดอะแกรมของวงควบคุมดังรูปที่ 4.8



รูปที่ 4.8 บล็อกไดอะแกรมแสดงความสัมพันธ์ของตัวควบคุมและค่าอัตราขยายที่ได้จากการคำนวณ

โดยที่

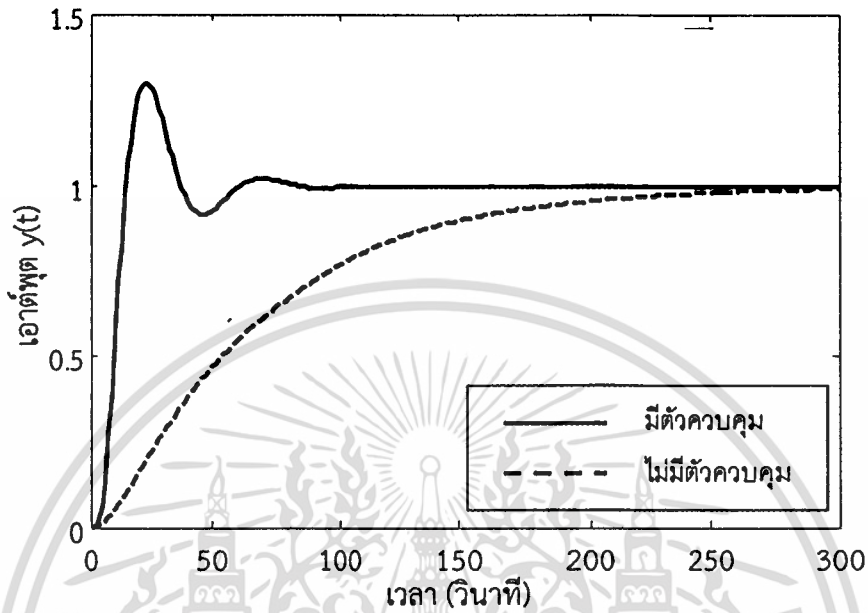
$$G_c(s) = \frac{2.9896s + 2.7059}{s^2 + 0.3499s + 0.2339}$$

$$G_p(s) = \frac{1}{600s^2 + 70s + 1}$$

$$\bar{N} = 1.0864$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมจากรูปที่ 4.8 สามารถแสดงผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณอินพุตอ้างอิงหนึ่งหน่วยแบบขั้นบันไดโดยเปรียบเทียบผลตอบสนองระหว่างมีตัวควบคุมกับไม่มีตัวควบคุมรูปที่ 4.9



รูปที่ 4.9 ผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณอินพุตอ้างอิงหนึ่งหน่วยแบบขั้นบันได โดยเปรียบเทียบผลตอบสนองระหว่างมีตัวควบคุมกับไม่มีตัวควบคุม

ผลตอบสนองทางด้านเอาต์พุตจากรูปที่ 4.9 สามารถสรุปสมรรถนะของวงควบคุมกระบวนการภายในระบบดีซีเอสดังตารางที่ 4.2

ตารางที่ 4.2 สมรรถนะของวงควบคุมกระบวนการภายในระบบดีเอสโดยเปรียบเทียบระหว่างมีตัวควบคุมกับไม่มีตัวควบคุม

กรณีเปรียบเทียบ	ช่วงเวลาดำเนิน t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ $t_s \pm 5\%$ (วินาที)
ไม่มีตัวควบคุม	-	-	-	246
มีตัวควบคุม	15.05	30%	23.6	66.89

4.5 สรุป

การออกแบบตัวควบคุมสำหรับใช้เป็นตัวควบคุมของวงควบคุมกระบวนการภายในระบบดิจิทัลที่มีเวลาไร้การตอบสนองของระบบดิจิทัลโดยใช้ตัวชดเชยแบบสมิทแก้ไขปัญหาเวลาไร้การตอบสนองเมื่อตัวชดเชยแบบสมิทมีค่าชดเชยที่ถูกต้องจะสามารถออกแบบโดยปราศจากเวลาไร้การตอบสนองได้ จากการเลือกตำแหน่งโพลสำหรับใช้เป็นค่าโพลของตัวป้อนกลับสถานะซึ่งตำแหน่งที่เลือกกับผลตอบสนองที่ได้ภายหลังจากการออกแบบตัวควบคุมมีผลตอบสนองที่ใกล้เคียงกับการเลือกโพลในขั้นตอนแรก ผลตอบสนองทางด้านเอาต์พุตจากการออกแบบตัวควบคุมในบทที่สี่เป็นการแสดงให้เห็นถึงกรณีที่ตัวชดเชยแบบสมิทมีค่าชดเชยถูกต้อง โดยนำไปใช้เป็นพารามิเตอร์สำหรับการทดลองในบทที่ห้า



บทที่ 5

การทดลองและผลการทดลอง

5.1 บทนำ

การออกแบบตัวชดเชยให้กับระบบดีซีเอสในบทที่ 3 และการออกแบบตัวควบคุมในบทที่ 4 ทำให้ได้ค่าพารามิเตอร์ของตัวควบคุมและรูปแบบการชดเชยเพื่อนำมาใช้เป็นองค์ประกอบของการทดลองในบทนี้ ดังนั้นการทดลองจะต้องมี 2 ส่วน ได้แก่ การจำลองสถานการณ์โดยการทดสอบเวลา ไร้การตอบสนองจากสถานการณ์สมมติและการทดลองจริงโดยให้เกิดเวลาไร้การตอบสนองจากสัญญาณระหว่างเครื่องคอมพิวเตอร์สองเครื่อง จุดประสงค์ของการทดลองเพื่อแสดงให้เห็นถึงปัญหาของระบบดีซีเอสที่มีเวลาไร้การตอบสนองและแนวทางการแก้ไขปัญหาคือใช้ตัวชดเชยแบบสมิธ

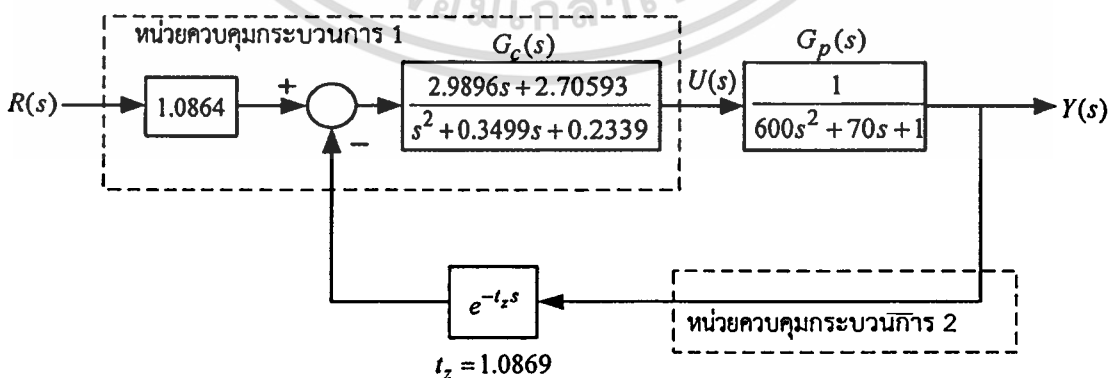
การนำเสนอปัญหาและการแก้ไขปัญหาวillอยู่ในรูปแบบการจำลองสถานการณ์ของระบบดีซีเอส โดยที่เครื่องมือที่ใช้ในการทดลองประกอบด้วย เครื่องคอมพิวเตอร์จำนวนสองเครื่องที่ถูกติดตั้งโปรแกรมคอมพิวเตอร์ MATLAB โดยใช้เครื่องมือที่มีชื่อว่า Simulink และเชื่อมต่อเข้ากับเครือข่ายคอมพิวเตอร์

5.2 การทดลองโดยแบบจำลองสถานการณ์

การทดลองโดยการจำลองสถานการณ์เป็นการทดลองโดยการนำค่าเวลาไร้การตอบสนองจากการวัดสัญญาณส่งไปและรับกลับมาจากการนำเสนอในบทที่สองเพื่อนำมาใช้เป็นค่าเวลาไร้การตอบสนองของระบบดีซีเอสสำหรับการทดลองโดยการจำลองสถานการณ์โดยมีการนำเสนอดังนี้

5.2.1 กรณีค่าชดเชยของเวลาไร้การตอบสนองมีความถูกต้อง

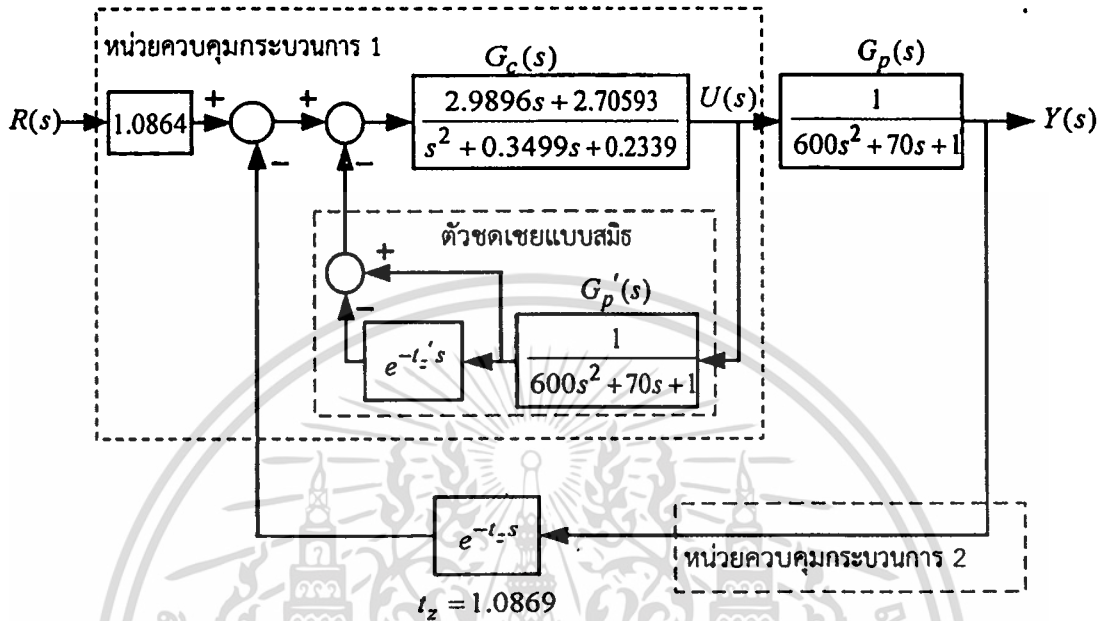
แบบจำลองทางคณิตศาสตร์ของกระบวนการและตัวควบคุมที่ได้จากการออกแบบในบทที่ 4 จากรูปที่ (4.8) นำเสนอเป็นฟังก์ชันถ่ายโอนเพื่อนำมาใช้กับแบบจำลองของระบบดีซีเอสโดยที่มีเวลาไร้การตอบสนองของระบบดีซีเอสที่ 1.0869 วินาที โดยแสดงบล็อกไดอะแกรมพารามิเตอร์ของระบบดีซีเอสเพื่อใช้สำหรับการจำลองสถานการณ์เมื่อไม่มีตัวชดเชยแบบสมิธดังรูปที่ 5.1



รูปที่ 5.1 บล็อกไดอะแกรมแสดงพารามิเตอร์ของระบบดีซีเอสเพื่อใช้สำหรับการจำลองสถานการณ์เมื่อไม่มีตัวชดเชยแบบสมิธ

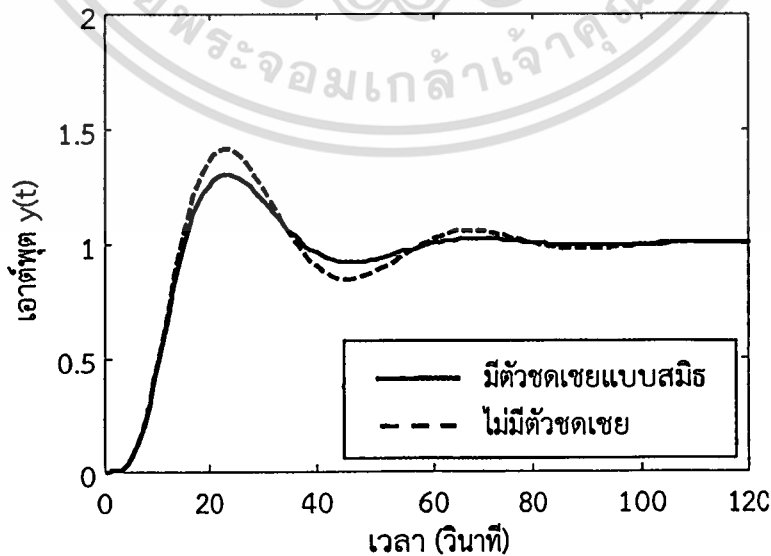
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมของระบบติชเอสจากรูปที่ 5.1 เมื่อนำไปใช้กับตัวชดเชยแบบสมิตจากรูปที่ 3.5 โดยกำหนดให้ตัวชดเชยแบบสมิตมีค่า $G'_p(s) = G_p(s)$ และ $t'_z = t_z$ แสดงบล็อกไดอะแกรมดังรูปที่ 5.2



รูปที่ 5.2 บล็อกไดอะแกรมแสดงพารามิเตอร์ของระบบติชเอสเพื่อใช้สำหรับการจำลองสถานการณ์เมื่อตัวชดเชยแบบสมิตมีค่า $G'_p(s) = G_p(s)$ และ $t'_z = t_z$

จำลองสถานการณ์โดยใช้วิธีการจากรูปที่ 5.1 และ 5.2 เพื่อเปรียบเทียบระหว่างมีตัวชดเชยแบบสมิตกับไม่มีตัวชดเชยแบบสมิตโดยแสดงผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วยจากการจำลองสถานการณ์ดังรูปที่ 5.3



รูปที่ 5.3 ผลการจำลองสถานการณ์ระหว่างมีตัวชดเชยแบบสมิตกับไม่มีตัวชดเชยแบบสมิต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลตอบสนองจากรูปที่ 5.3 เป็นการแสดงให้เห็นว่าตัวชดเชยแบบสมิตสำหรับเวลาไร้การตอบสนองของระบบดีซีเอสให้ผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วยที่ดีกว่าไม่มีตัวชดเชยแบบสมิตและผลตอบสนองทางด้านเอาต์พุตของตัวชดเชยแบบสมิตมีผลตอบสนองคล้ายกับผลตอบสนองทางด้านเอาต์พุตของวงควบคุมที่ปราศจากเวลาไร้การตอบสนองจากรูปที่ 4.9 เป็นการแสดงว่าตัวชดเชยแบบสมิตจากรูปที่ 5.2 สามารถชดเชยเวลาไร้การตอบสนองของระบบดีซีเอสได้อย่างถูกต้องโดยแสดงตารางสรุปสมรรถนะของผลตอบสนองทางด้านเอาต์พุตจากการจำลองสถานการณ์ดังตารางที่ 5.1—

ตารางที่ 5.1 ผลการเปรียบเทียบสมรรถนะของระบบที่มีตัวชดเชยแบบสมิตกับไม่มีตัวชดเชยแบบสมิต

กรณีเปรียบเทียบ	ช่วงเวลาดำเนิน t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ $t_s \pm 5\%$ (วินาที)
ไม่มีตัวชดเชยแบบสมิต	14.46	41%	24	66.94
มีตัวชดเชยแบบสมิต	15.05	30%	23.6	66.89

5.2.2 กรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป

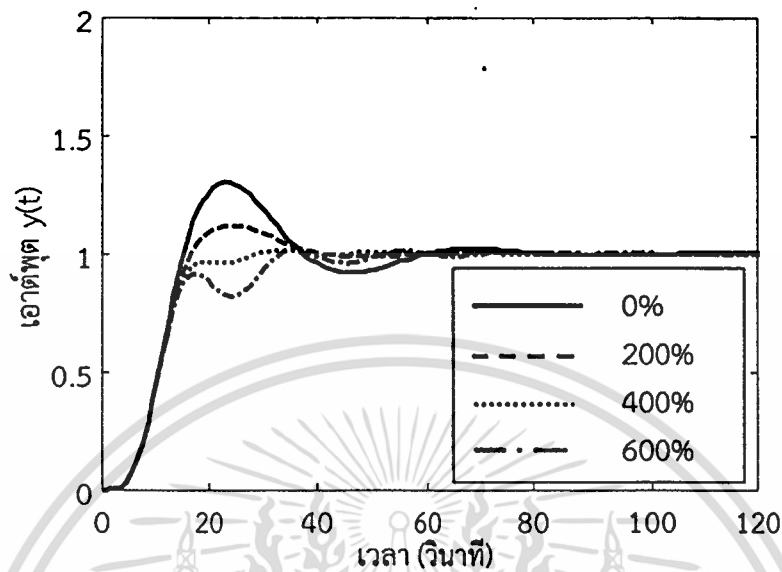
การจำลองสถานการณ์เมื่อเวลาไร้การตอบสนองที่ต้องชดเชยในตัวชดเชยแบบสมิตในกรณีที่มีค่าชดเชยของเวลาไร้การตอบสนองมีมากเกินไป โดยกำหนดให้มีอัตราการเพิ่มขึ้นครั้งละ 200% โดยเริ่มตั้งแต่ค่าชดเชยเวลาไร้การตอบสนองที่มีความถูกต้องคือ 0% จนถึงค่าชดเชยเวลาไร้การตอบสนองที่มากเกินไป 600% โดยแสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการเพิ่มขึ้นกับค่าเวลาไร้การตอบสนองดังตารางที่ 5.2

ตารางที่ 5.2 ความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการเพิ่มขึ้นกับค่าเวลาไร้การตอบสนอง

อัตราการเพิ่มขึ้น	ค่าเวลาไร้การตอบสนอง
0%	1.0869 วินาที
200%	3.2607 วินาที
400%	5.4345 วินาที
600%	7.6083 วินาที

อัตราการเพิ่มขึ้นจากตารางที่ 5.2 เป็นค่าชดเชยที่นำมาใช้กับการชดเชยเวลาไร้การตอบสนองของวงควบคุมกระบวนการสำหรับกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไปโดยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น! เมื่อนุญาตเห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้บล็อกไดอะแกรมจากรูปที่ 5.2 เป็นเครื่องมือสำหรับการจำลองสถานการณ์โดยสามารถแสดงผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วยดังรูปที่ 5.4



รูปที่ 5.4 ผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป

ผลการจำลองสถานการณ์กรณีค่าชดเชยเวลาไร้การตอบสนองมากเกินไปจากรูปที่ 5.4 เป็นการแสดงให้เห็นว่าเมื่อค่าชดเชยมีค่าที่มากเกินไปจะส่งผลให้ค่าพุ่งเกินสูงสุดลดลงและมีช่วงเวลาเข้าที่เร็วกว่าค่าชดเชยที่มีความถูกต้องแต่จะต้องมีความระมัดระวังเนื่องจากค่าชดเชยที่มากเกินไปกว่า 600% ขึ้นไปจะมีโอกาสทำให้วงควบคุมไม่มีเสถียรภาพได้

สรุปสมรรถนะของผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไปจากการจำลองสถานการณ์ดังตารางที่ 5.3

ตารางที่ 5.3 ผลการเปรียบเทียบสมรรถนะกรณีค่าชดเชยเวลาไร้การตอบสนองมากเกินไป

กรณีเปรียบเทียบ	ช่วงเวลานำขึ้น t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ $t_s \pm 5\%$ (วินาที)
0%	15.05	30%	23.6	66.89
200%	16.6	11%	24.05	49.09
400%	29.8	1%	32.92	38.34
600%	32.9	1%	35.8	45.22

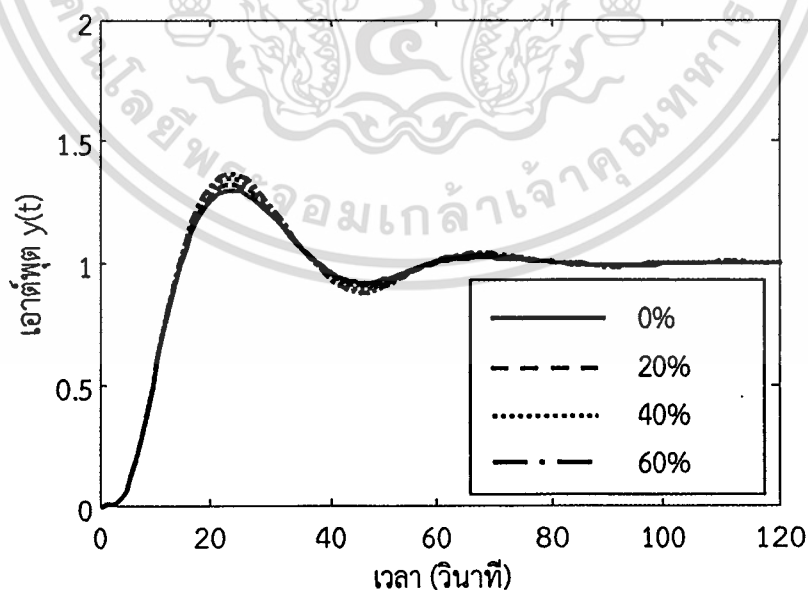
5.2.3 กรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

การจำลองสถานการณ์เมื่อเวลาไร้การตอบสนองที่จะต้องชดเชยในตัวชดเชยแบบสมิธในกรณีที่ค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป โดยกำหนดให้มีอัตราการลดลงครั้งละ 20% โดยเริ่มตั้งแต่ค่าชดเชยเวลาไร้การตอบสนองที่มีความถูกต้องคือ 0% จนถึงค่าชดเชยเวลาไร้การตอบสนองที่น้อยเกินไป 60% โดยแสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการลดลงกับค่าเวลาไร้การตอบสนองดังตารางที่ 5.4

ตารางที่ 5.4 ความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ของอัตราการลดกับค่าเวลาไร้การตอบสนอง

อัตราการลดลง	ค่าเวลาไร้การตอบสนอง
0%	1.0869 วินาที
20%	0.8695 วินาที
40%	0.6521 วินาที
60%	0.4347 วินาที

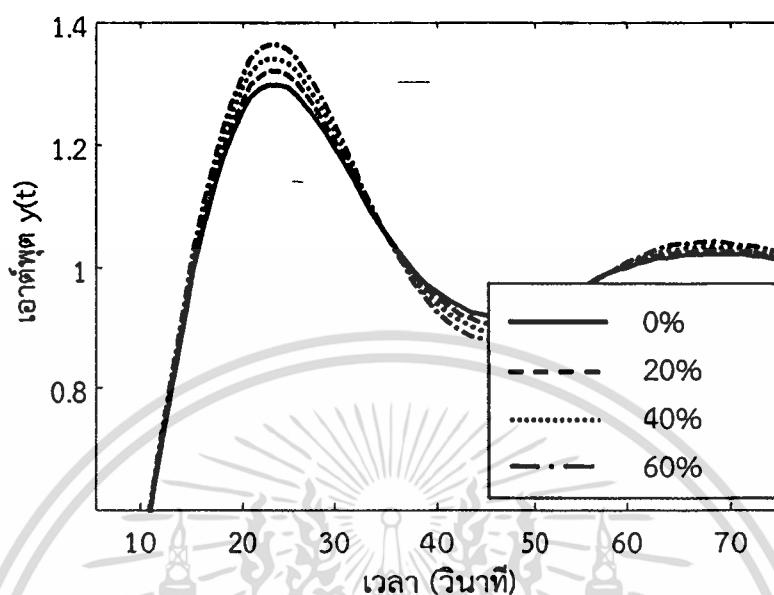
อัตราการลดลงจากตารางที่ 5.4 เป็นค่าชดเชยที่นำมาใช้กับการชดเชยเวลาไร้การตอบสนองของวงควบคุมกระบวนการสำหรับกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไปโดยใช้บล็อกไดอะแกรมจากรูปที่ 5.2 เป็นเครื่องมือสำหรับการจำลองสถานการณ์โดยสามารถแสดงผลตอบสนองทางด้านเอาต์พุตต่อสัญญาณขั้นบันไดหนึ่งหน่วยดังรูปที่ 5.5



รูปที่ 5.5 ผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการจำลองสถานการณ์กรณีค่าชดเชยเวลาไร้การตอบสนองน้อยเกินไปจากรูปที่ 5.5 มีรายละเอียดที่ไม่ชัดเจนจึงนำเสนอใหม่โดยขยายรูปเฉพาะบริเวณที่มีค่าพุ่งเกินสูงสุดดังรูปที่ 5.6



รูปที่ 5.6 ภาพขยายผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

ผลการจำลองสถานการณ์กรณีค่าชดเชยเวลาไร้การตอบสนองน้อยเกินไปจากรูปที่ 5.5 และ 5.6 เป็นการแสดงให้เห็นว่าเมื่อค่าชดเชยมีค่าน้อยเกินไปจะส่งผลให้ค่าพุ่งเกินสูงสุดเพิ่มขึ้นและถ้าค่าชดเชยน้อยลงมากกว่า 60% ขึ้นไปจะมีโอกาสทำให้วงควบคุมไม่มีเสถียรภาพได้เนื่องจากค่าพุ่งเกินสูงสุดจะมีมากขึ้นทวีคูณ

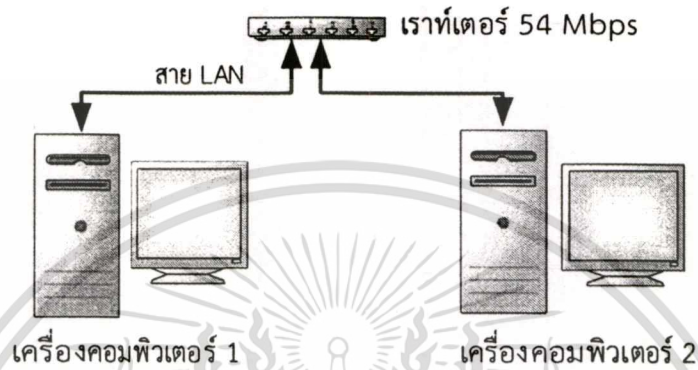
สรุปสมรรถนะของผลตอบสนองทางด้านเอาต์พุตกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไปจากการจำลองสถานการณ์ดังตารางที่ 5.5

ตารางที่ 5.5 ผลการเปรียบเทียบสมรรถนะกรณีค่าชดเชยเวลาไร้การตอบสนองน้อยเกินไป

กรณีเปรียบเทียบ	ช่วงเวลานิ่งขึ้น t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ $t_s \pm 5\%$ (วินาที)
0%	15.05	30%	23.6	66.89
20%	14.9	32%	23.6	67.9
40%	14.8	34%	23.6	67.9
60%	14.7	36%	23.6	67.9

5.3 การทดลองโดยใช้เวลาไร้การตอบสนองจริง

เครื่องมือที่ใช้สำหรับการทดลองโดยใช้เวลาไร้การตอบสนองจริงประกอบด้วยเครื่องคอมพิวเตอร์จำนวนสองเครื่องพร้อมติดตั้งโปรแกรม Matlab/Simulink โดยสร้างระบบดีซีเอส ในรูปแบบบล็อกไดอะแกรมเพื่อเป็นวงควบคุมกระบวนการของระบบดีซีเอสและเชื่อมต่อกับเครือข่ายคอมพิวเตอร์ภายในผ่านสาย LAN ดังรูปที่ 5.7



รูปที่ 5.7 การทดลองโดยใช้เวลาไร้การตอบสนองจริง

เครื่องคอมพิวเตอร์สำหรับการทดลองเพื่อเป็นระบบดีซีเอสจากรูปที่ 5.7 กำหนดให้เครื่องคอมพิวเตอร์ 1 ทำหน้าที่เป็นหน่วยควบคุมกระบวนการ 1 และเครื่องคอมพิวเตอร์ 2 ทำหน้าที่เป็นหน่วยควบคุมกระบวนการ 2 โดยใช้ห้องวิจัยการแปลงรูปกำลังงานของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังเป็นสถานที่สำหรับการทดลองซึ่งภายในห้องวิจัยได้ติดตั้งระบบเครือข่ายคอมพิวเตอร์ภายในผ่านอุปกรณ์เราท์เตอร์ขนาด 54 Mbps โดยแสดงเครื่องคอมพิวเตอร์สำหรับการทดลองดังรูปที่ 5.8

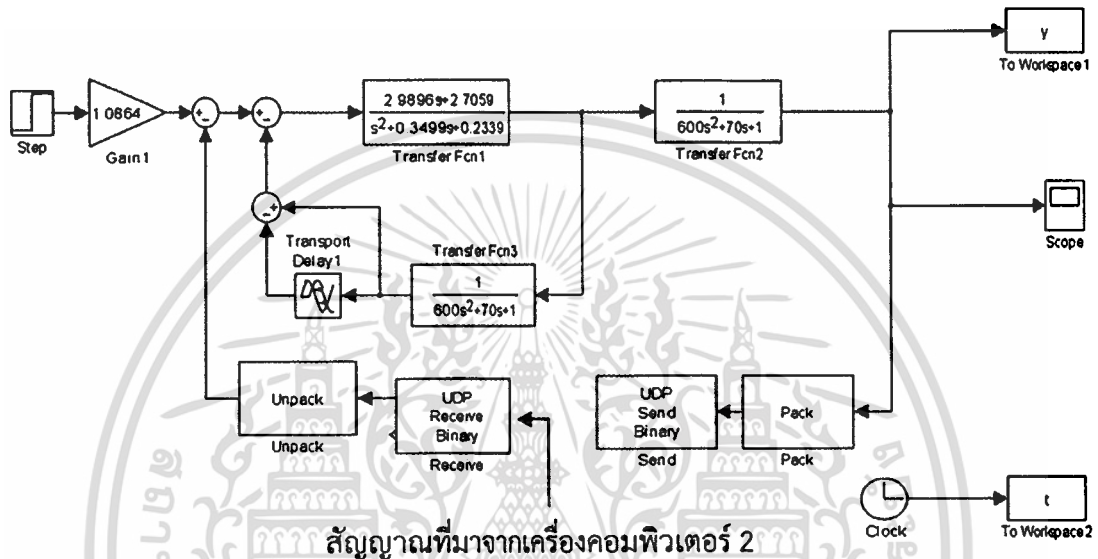


รูปที่ 5.8 เครื่องคอมพิวเตอร์สำหรับการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวางตำแหน่งเครื่องคอมพิวเตอร์จากรูปที่ 5.8 มีการจัดเรียงที่ไม่ตรงกับรูปที่ 5.7 เนื่องจากตำแหน่งของสาย LAN ของเครื่องคอมพิวเตอร์ 1 มีข้อจำกัดของระยะความยาวของสาย จึงต้องวางตำแหน่งของเครื่องคอมพิวเตอร์ 1 ไว้ด้านขวา โดยที่อุปกรณ์เราเตอร์ได้ถูกติดตั้งอยู่ในบริเวณห้องวิจัยซึ่งห่างจากเครื่องคอมพิวเตอร์สำหรับการทดลองประมาณ 3 เมตร

ระบบดิสเคิสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ของเครื่องคอมพิวเตอร์ 1 สำหรับเพื่อใช้เป็นหน่วยควบคุมกระบวนการ 1 มีรายละเอียดดังรูปที่ 5.9



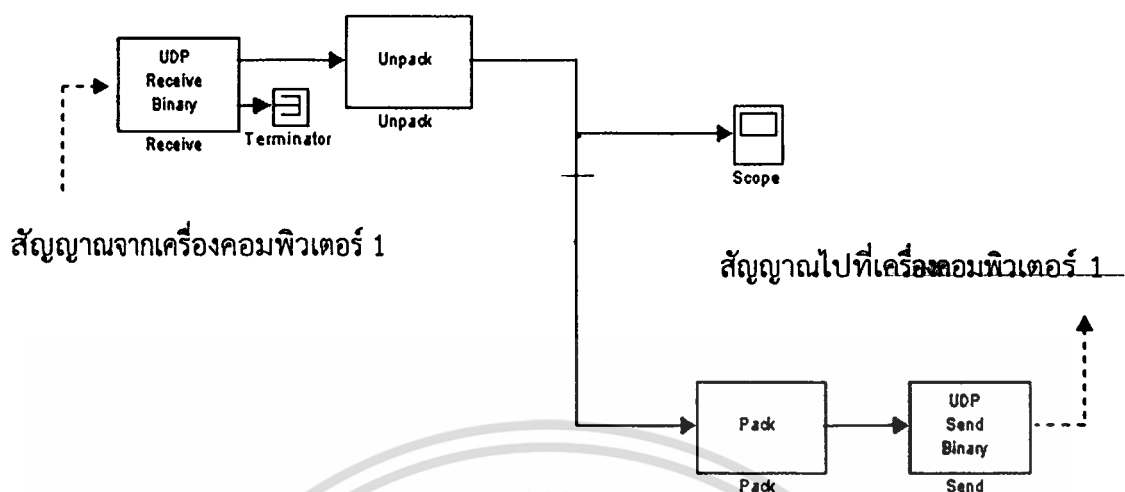
สัญญาณที่มาจากเครื่องคอมพิวเตอร์ 2

รูปที่ 5.9 ระบบดิสเคิสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ของเครื่องคอมพิวเตอร์ 1

โดยที่

- Step หมายถึง สัญญาณอินพุตอ้างอิงหนึ่งหน่วย
- Gain1 หมายถึง อัตราขยายความถี่ศูนย์
- Transfer Fcn1 หมายถึง บล็อกไดอะแกรมฟังก์ชันถ่ายโอนของตัวควบคุมภายในหน่วยควบคุมกระบวนการ 1
- Transfer Fcn2 หมายถึง บล็อกไดอะแกรมฟังก์ชันถ่ายโอนของกระบวนการ
- Transfer Fcn3 หมายถึง บล็อกไดอะแกรมฟังก์ชันถ่ายโอนของกระบวนการสำหรับตัวชดเชยแบบสมิธ
- Pack หมายถึง อุปกรณ์แปลงสัญญาณพัลส์เป็นข้อมูลในระดับไบนารี
- Send หมายถึง อุปกรณ์ส่งข้อมูล
- Receive หมายถึง อุปกรณ์รับข้อมูล
- Unpack หมายถึง อุปกรณ์แปลงข้อมูลในระดับไบนารีเป็นสัญญาณพัลส์
- Workspace1 หมายถึง หน่วยบันทึกค่าสัญญาณที่ส่งออกไป
- Workspace2 หมายถึง หน่วยบันทึกค่าเวลา
- Clock หมายถึง หน่วยสร้างฐานเวลาสำหรับบันทึกค่าเวลา

ระบบดิสเคิสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ของเครื่องคอมพิวเตอร์ 2 สำหรับเพื่อใช้เป็นหน่วยควบคุมกระบวนการ 2 มีรายละเอียดดังรูปที่ 5.10



รูปที่ 5.10 ระบบดีซีเอสที่ถูกสร้างโดยโปรแกรม Matlab/Simulink ของเครื่องคอมพิวเตอร์ 2

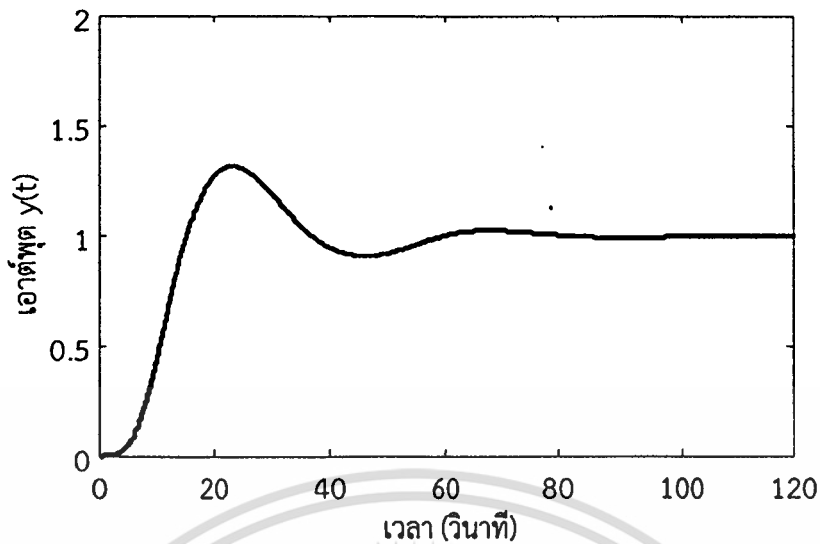
โดยที่

Receive	หมายถึง	อุปกรณ์รับข้อมูลจากเครื่องคอมพิวเตอร์ 1
Unpack	หมายถึง	อุปกรณ์แปลงข้อมูลในระดับไบนารีเป็นสัญญาณพัลส์
Send	หมายถึง	อุปกรณ์ส่งข้อมูลไปยังเครื่องคอมพิวเตอร์ 1
Pack	หมายถึง	อุปกรณ์แปลงสัญญาณพัลส์เป็นข้อมูลในระดับไบนารี
Terminator	หมายถึง	อุปกรณ์สำหรับช่องสัญญาณที่ไม่ได้ต่อใช้งาน

การทดลองโดยใช้เวลาไร้การตอบสนองจริงใช้ค่าชดเชยเวลาไร้การตอบสนองของตัวชดเชยแบบสมมติค่าชดเชยที่ 1.0869 วินาที เนื่องจากเป็นค่าวัดเฉลี่ยจากการนำเสนอในบทที่สอง โดยที่ลำดับการทดลองจะมีกรณีเหมือนกับการจำลองสถานการณ์เช่นกัน

5.3.1 กรณีค่าชดเชยของเวลาไร้การตอบสนองมีความเหมาะสม

การทดลองกรณีค่าชดเชยของเวลาไร้การตอบสนองมีความถูกต้องโดยใช้ระบบดีซีเอสที่ถูกสร้างจากโปรแกรม Matlab/Simulink ดังแสดงในรูปที่ 5.9 และ 5.10 ซึ่งชดเชยค่าเวลาไร้การตอบสนองที่ตัวชดเชยแบบสมมติ 1.0869 วินาที สามารถแสดงผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยดังรูปที่ 5.11



รูปที่ 5.11 ผลการทดลองกรณีจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองมีความเหมาะสม

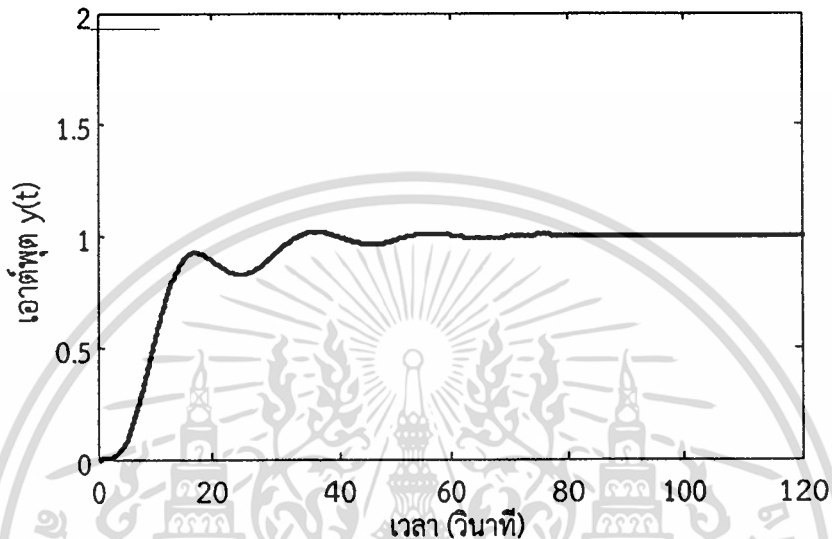
ผลตอบสนองจากรูปที่ 5.11 มีลักษณะใกล้เคียงกับผลตอบสนองจากรูปที่ 5.3 ซึ่งเป็นการแสดงให้เห็นว่าการวัดค่าเวลาไร้การตอบสนองของระบบดีซีเอสโดยวิธีการวัดผลรวมทั้งหมดจากที่นำเสนอในบทที่ 2 สามารถนำมาใช้ในการทดลองจริงและได้ผลตอบสนองที่ดี โดยสามารถเปรียบเทียบสมรรถนะดังตารางที่ 5.6

ตารางที่ 5.6 ผลการเปรียบเทียบสมรรถนะของระบบจากจำลองสถานการณ์และการทดลองจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองมีความเหมาะสม

กรณีเปรียบเทียบ	ช่วงเวลาขึ้น t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ $t_s \pm 5\%$ (วินาที)
จำลองสถานการณ์	15.05	30%	23.6	66.89
การทดลองจริง	14.9	31.9%	23.4	68.2

5.3.2 กรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป

ทำการทดลองโดยใช้ระบบดิสcreteที่ถูกสร้างจากโปรแกรม Matlab/Simulink จากรูปที่ 5.9 และ 5.10 มาใช้กับการทดลองกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป โดยชดเชยค่าเวลาไร้การตอบสนองที่ตัวชดเชยแบบสมิธมากเกินไป 600% หรือ 7.6083 วินาที สามารถแสดงผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยดังรูปที่ 5.12



รูปที่ 5.12 ผลการทดลองกรณีจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป

ผลตอบสนองจากรูปที่ 5.12 มีค่าพุ่งเกินสูงสุดลดลงซึ่งเป็นไปตามลักษณะของผลตอบสนองจากการจำลองสถานการณ์จากรูปที่ 5.4 ซึ่งมีค่าพุ่งเกินสูงสุดลดลงเช่นกันโดยที่เวลาไร้การตอบสนองที่ใช้มีค่ามากกว่าค่าชดเชยที่มีความถูกต้อง 600% เป็นการแสดงให้เห็นว่าค่าเวลาไร้การตอบสนองที่วัดได้นั้นมีความถูกต้องใกล้เคียงกับค่าเวลาไร้การตอบสนองจริงเนื่องจากผลตอบสนองจากการจำลองสถานการณ์จากรูปที่ 5.4 มีความใกล้เคียงกับรูปที่ 5.12 โดยสามารถเปรียบเทียบสมรรถนะดังตารางที่ 5.7

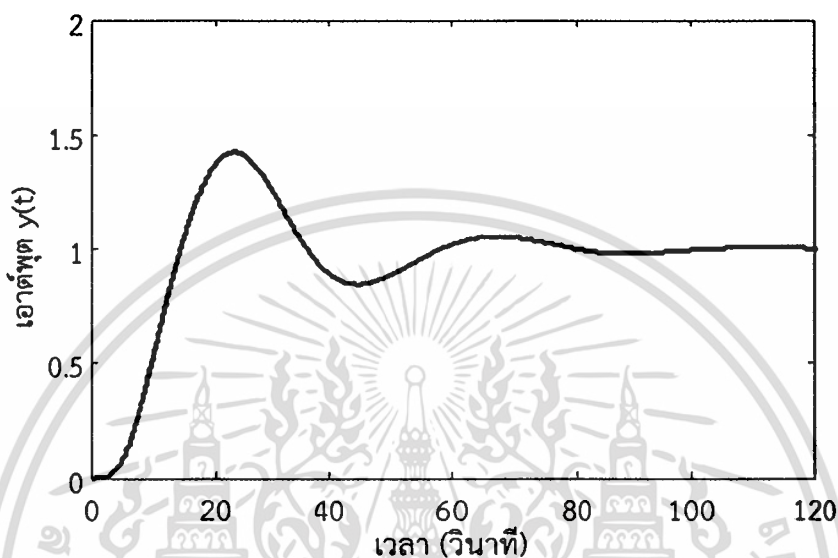
ตารางที่ 5.7 ผลการเปรียบเทียบสมรรถนะของระบบจากจำลองสถานการณ์และการทดลองจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองมากเกินไป

กรณีเปรียบเทียบ	ช่วงเวลาดำเนิน t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาที่เข้าที่ t_s (วินาที)
จำลองสถานการณ์	32.9	1%	35.8	45.22
เวลาไร้การตอบสนอง	33.9	1%	36.4	45.7

เอกสารนี้เป็นเอกสารจริง อนุญาตให้ท่านใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านกา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.3 กรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

ทำการทดลองโดยใช้ระบบตีเอสที่ถูกสร้างจากโปรแกรม Matlab/Simulink จากรูปที่ 5.9 และ 5.10 มาใช้กับการทดลองกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป โดยชดเชยค่าเวลาไร้การตอบสนองที่ตัวชดเชยแบบสมิธน้อยเกินไป 60% หรือ 0.4347 วินาที สามารถแสดงผลตอบสนองต่อสัญญาณขั้นบันไดหนึ่งหน่วยดังรูปที่ 5.13



รูปที่ 5.13 ผลการทดลองกรณีจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

ผลตอบสนองจากรูปที่ 5.13 มีค่าพุ่งเกินสูงสุดเพิ่มขึ้นซึ่งเป็นไปตามลักษณะของผลตอบสนองจากการจำลองสถานการณ์จากรูปที่ 5.5 และ 5.6 ซึ่งมีค่าพุ่งเกินสูงสุดเพิ่มขึ้นเช่นกันโดยที่เวลาไร้การตอบสนองที่ใช้มีค่าน้อยเกินกว่าค่าชดเชยที่มีความถูกต้อง 60% โดยสามารถแสดงการเปรียบเทียบสมรรถนะผลทดลองจากการจำลองสถานการณ์และผลทดลองจากการใช้ค่าเวลาไร้การตอบสนองจริงดังตารางที่ 5.8

ตารางที่ 5.8 ผลการเปรียบเทียบสมรรถนะของระบบจากจำลองสถานการณ์และการทดลองจริงกรณีค่าชดเชยของเวลาไร้การตอบสนองน้อยเกินไป

กรณีเปรียบเทียบ	ช่วงเวลาขึ้น t_r (วินาที)	ค่าพุ่งเกินสูงสุด MP (เปอร์เซ็นต์)	เวลาพุ่งเกินสูงสุด t_p (วินาที)	ช่วงเวลาเข้าที่ t_s (วินาที)
จำลองสถานการณ์	14.7	36%	23.6	67.9
เวลาไร้การตอบสนองจริง	14.4	42%	23.4	67.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 สรุป

ผลการทดลองจากการทดลองโดยการจำลองสถานการณ์และการทดลองโดยใช้ค่าเวลาไร้การตอบสนองจริงได้ผลการทดลองที่คล้ายกันซึ่งเป็นการแสดงให้เห็นว่าวิธีการวัดค่าเวลาไร้การตอบสนองโดยพิจารณาผลรวมของระยะเวลาทั้งหมดของสัญญาณที่ส่งออกไปและส่งกลับระหว่างหน่วยควบคุมกระบวนการสามารถใช้กับตัวชดเชยแบบสมิทสำหรับเวลาไร้การตอบสนองของระบบดีซีเอสได้ ถึงแม้ว่าการชดเชยเวลาไร้การตอบสนองมีความผิดพลาดจากค่าจริงระบบดีซีเอสก็ยังสามารถดำเนินการควบคุมต่อไปได้

การชดเชยค่าเวลาไร้การตอบสนองที่มีค่ามากเกินไปจากค่าชดเชยจริงจะส่งผลให้ผลตอบสนองทางด้านเอาต์พุตมีค่าพุ่งเกินสูงสุดลดลง แต่ถ้ามากขึ้นเกินไปมากกว่า 600% ช่วงเวลาขึ้นจะเกิดการแกว่งขึ้นลงอย่างรุนแรงจนไม่สามารถควบคุมกระบวนการได้ดังนั้นจึงไม่ควรชดเชยเวลาไร้การตอบสนองที่มีค่ามากเกินไปกว่า 600%

การชดเชยค่าเวลาไร้การตอบสนองที่มีค่าน้อยเกินไปจากค่าชดเชยจริงจะส่งผลให้ผลตอบสนองทางด้านเอาต์พุตมีค่าพุ่งเกินสูงสุดเพิ่มขึ้น แต่ถ้าน้อยลงเกินไปมากกว่า 60% ค่าพุ่งเกินสูงสุดจะสูงมากและอาจส่งผลให้ไม่สามารถควบคุมกระบวนการได้



บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

วิทยานิพนธ์นี้ได้ทำการศึกษาวิธีการใช้ตัวชดเชยแบบสมมติ ชดเชยเวลาไร้การตอบสนองของระบบดิจิทัล การศึกษาเริ่มจากการพิจารณาระบบดิจิทัลในสภาวะปกติโดยที่ไม่มีเวลาไร้การตอบสนองเป็นอันดับแรก ซึ่งการพิจารณาสามารถกระทำโดยแปลงรูปแบบดิจิทัลเป็นแบบจำลองทางคณิตศาสตร์ในรูปแบบของบล็อกไดอะแกรม ดังนั้นสามารถแยกการพิจารณาเป็นวงควบคุมกระบวนการย่อยภายในระบบดิจิทัลได้ เนื่องจากระบบดิจิทัลสามารถติดต่อกับกระบวนการผ่านหน่วยควบคุมกระบวนการโดยทำหน้าที่เป็นตัวควบคุมของกระบวนการนั้นๆ การพิจารณาระบบดิจิทัลในสภาวะปกติโดยที่ไม่มีเวลาไร้การตอบสนองโดยพิจารณาเฉพาะวงควบคุมกระบวนการภายในระบบดิจิทัลในรูปแบบของบล็อกไดอะแกรมจะมีลักษณะเป็นวงควบคุมป้อนกลับหนึ่งหน่วย (กรณีไม่พิจารณาฟังก์ชันถ่ายโอนของอุปกรณ์วัด) ซึ่งเมื่อนำมาพิจารณาการป้อนกลับมีสมการคุณลักษณะได้ดังสมการที่ (2.2) แต่เมื่อระบบดิจิทัลมีเวลาไร้การตอบสนองบริเวณสัญญาณป้อนกลับของวงควบคุมกระบวนการจะมีฟังก์ชันถ่ายโอนของเวลาไร้การตอบสนองอยู่ เมื่อนำมาพิจารณาสมการคุณลักษณะได้ดังสมการที่ (2.7) ซึ่งเป็นการแสดงให้เห็นว่าสัญญาณป้อนกลับของวงควบคุมกระบวนการภายในระบบดิจิทัลที่มีเวลาไร้การตอบสนองนั้นมีการป้อนกลับที่ไม่ตรงกับเวลาในปัจจุบัน การแก้ไขปัญหาดังกล่าวกระทำได้โดยการใช้ตัวชดเชยแบบสมมติซึ่งทำให้สัญญาณป้อนกลับของวงควบคุมกระบวนการมีความถูกต้องตรงกับปัจจุบัน ดังนั้นเมื่อนำตัวชดเชยแบบสมมติมาชดเชยให้กับระบบดิจิทัลที่มีเวลาไร้การตอบสนอง สมการคุณลักษณะจากสมการที่ (2.7) จะถูกหักล้างฟังก์ชันถ่ายโอนของเวลาไร้การตอบสนองออกไปโดยจะได้เป็นดังสมการที่ (2.2) เช่นเดิม แต่มีเงื่อนไขคือ ตัวชดเชยแบบสมมติจะต้องมีแบบจำลองทางคณิตศาสตร์ของกระบวนการที่ใกล้เคียงกับกระบวนการจริงและค่าชดเชยเวลาไร้การตอบสนองจะต้องใกล้เคียงกับค่าเวลาไร้การตอบสนองที่เกิดขึ้นจริงเช่นกัน ซึ่งจะทำให้วงควบคุมกระบวนการมีสมการคุณลักษณะเป็นดังสมการที่ (2.2)

การออกแบบตัวควบคุมสำหรับการทดลองในบทที่ห้าโดยใช้วิธีการวางตำแหน่งโพลสามารถกระทำโดยพิจารณาฟังก์ชันถ่ายโอนของกระบวนการเพื่อแปลงรูปเป็นสมการสถานะ ทำให้สามารถพิจารณาหาเมตริกซ์อัตราขยายของตัวป้อนกลับสถานะและเมตริกซ์อัตราขยายของตัวสังเกตสถานะ ดังนั้นเมื่อได้เมตริกซ์ทั้งสองแล้วสามารถจัดรูปแบบเมตริกซ์ให้เป็นดังสมการที่ (4.33) เพื่อแปลงรูปของระบบกลับไปเป็นฟังก์ชันถ่ายโอน

จากผลการทดลองโดยการวัดค่าเวลาไร้การตอบสนองจริงเมื่อเปรียบเทียบกับผลการทดลองโดยการจำลองสถานการณ์ซึ่งใช้ค่าเวลาไร้การตอบสนองซึ่งเป็นค่าเฉลี่ย พบว่าผลตอบสนองของสัญญาณทางด้านเอาต์พุตต่อสัญญาณอินพุตหนึ่งหน่วยของทั้งสองกรณีมีลักษณะที่ใกล้เคียงกัน เป็นการแสดงว่าค่าเวลาไร้การตอบสนองจากการใช้ค่าเฉลี่ยจากค่าวัดจริงจากบทที่สอง เป็นค่าที่ใกล้เคียงเวลาไร้การตอบสนองจริงของเครือข่ายคอมพิวเตอร์

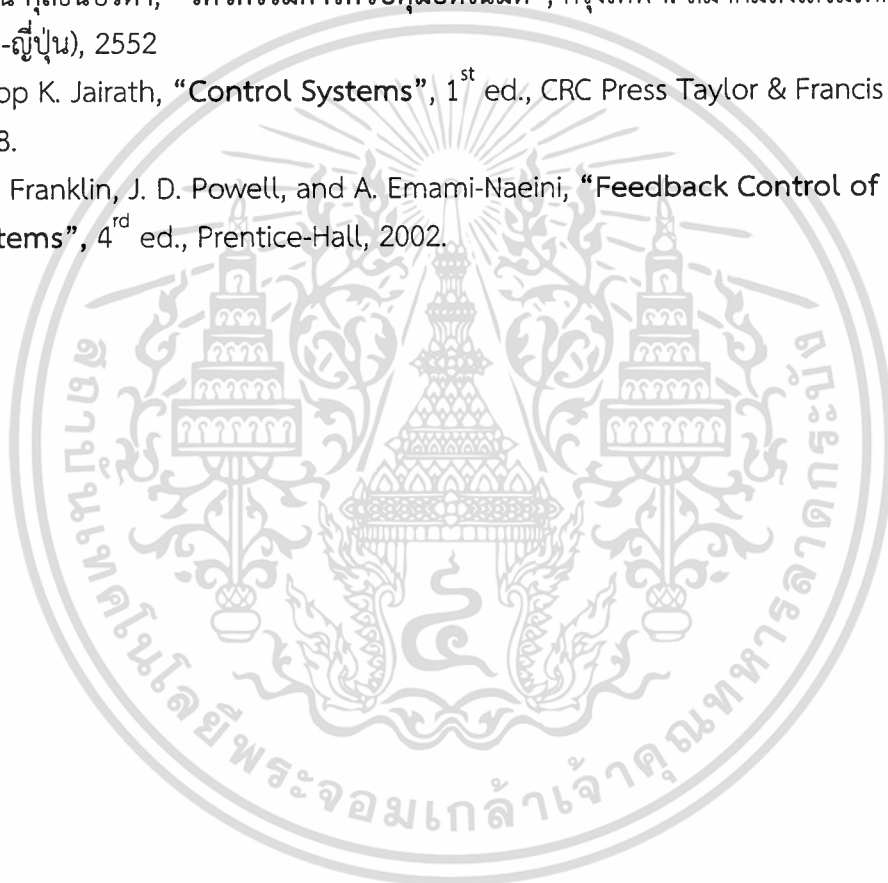
เงื่อนไขการทดลองของวิทยานิพนธ์อยู่ในลักษณะของแบบจำลอง และการจำลองสถานการณ์ ซึ่งเป็นสถานะที่สมบูรณ์แบบในทางทฤษฎี แต่ขาดข้อมูลในทางอุตสาหกรรมซึ่งอาจมีตัวแปรบางส่วนไม่ได้ถูกกำหนดเข้าร่วมกับเงื่อนไขการทดลอง เนื่องจากวิทยานิพนธ์เล่มนี้ต้องการนำเสนอแนวทางการแก้ไขปัญหาเพื่อความสะดวกในการทดลองจึงต้องนำเสนออยู่ในลักษณะของแบบจำลอง และการจำลองสถานการณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] Pual W. Murrill, “Fundamentals of Process Control Theory”, 3rd ed., Instrument Society of America, 2000.
- [2] พรสุข รติโรจน์อนันต์, “พื้นฐานการควบคุมกระบวนการ”, กรุงเทพฯ: คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2549
- [3] Thomas A. Hughes, “Measurement and Control Basics”, 3rd ed., Instrument Society of America, 2000.
- [4] สุวัฒน์ กุลชนปรีดา, “วิศวกรรมการควบคุมอัตโนมัติ”, กรุงเทพฯ: สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น), 2552
- [5] Anoop K. Jairath, “Control Systems”, 1st ed., CRC Press Taylor & Francis Group, 2008.
- [6] G. F. Franklin, J. D. Powell, and A. Emami-Naeini, “Feedback Control of Dynamic Systems”, 4rd ed., Prentice-Hall, 2002.



ภาคผนวก ก

โปรแกรม Matlab สำหรับการคำนวณค่าพารามิเตอร์ของตัวควบคุม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้โปรแกรม Matlab ออกแบบตัวควบคุม

1. ความสามารถควบคุมได้

```
%% Simth compensator
```

```
clc
```

```
clear all
```

```
% Define a system for investigation
```

```
A=[-0.017, 0.017; 0, -0.1];
```

```
B=[0; 0.1];
```

```
C=[1, 0];
```

```
D=0;
```

```
G=ss(A,B,C,D);
```

```
% Controllability matrix Pc and check its rank
```

```
Pc=[B, A*B]; % or Pc=ctrb(A,B)
```

```
rank(Pc)
```

```
%Determinant
```

```
det(Pc)
```

2. ความสามารถสังเกตได้

```
% Observability matrix Po and check its rank
```

```
Po=[C; C*A]; % or Pc=obsv(A,C)
```

```
rank(Po)
```

```
%Determinant
```

```
det(Po)
```

3. การหาเมตริกซ์อัตราขยายของตัวป้อนกลับสถานะ

%Step 1: Determine K

```
qc=[3.5*(-0.05+0.087*i), 3.5*(-0.05-0.087*i)];
K = acker(A,B,qc) % or K = place(A,B,qc)
```

4. การหาเมตริกซ์อัตราขยายของตัวสังเกตสถานะ

% Step 2: Determine L

```
qo=[12*(-0.15+0.26*i), 12*(-0.15-0.26*i)];
Lt=acker(A',C',qo) % or Lt=place(A',C',qo)
L=Lt'
```

5. การแปลงสมการสถานะเป็นฟังก์ชันถ่ายโอนของตัวควบคุม

% Step 3: Compensator design

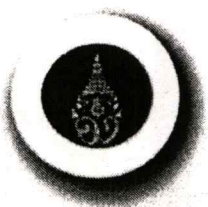
```
syms s
I=[1, 0; 0, 1];
Dc=-K*inv(s*I-(A-B*K-L*C))*L;
factor(Dc);
pretty(factor(Dc))
```

ภาคผนวก ข

บทความวิชาการฉบับสมบูรณ์ที่ได้รับการตีพิมพ์

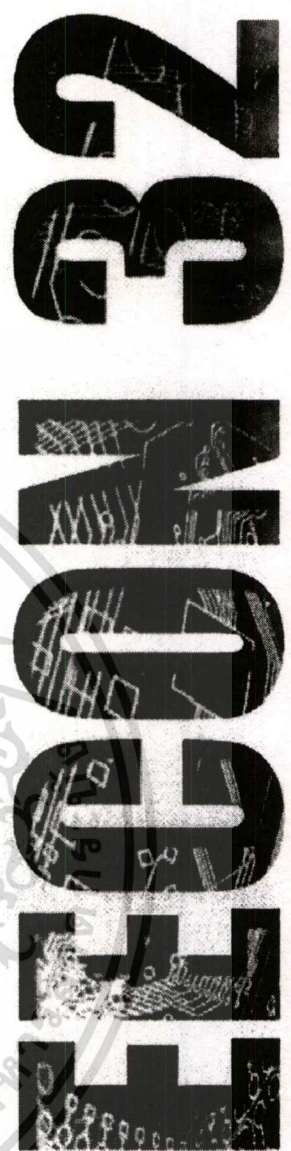


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PROCEEDINGS VOL. 1

PW - Electrical Power System
PE - Power Electronics
CT - Control System and Instrument Technology
CP - Computer and Information Technology



การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ ๓๒
๒๘-๓๐ ตุลาคม ๒๕๕๒ โรงแรมทวารวดี รีสอร์ท จ.ปราจีนบุรี
32nd Electrical Engineering Conference
28-30 October 2009 Tawaravadee Resort Hotel, Prachinburi, Thailand



จัดการประชุมโดย ภาควิชาวิศวกรรมไฟฟ้า
หลักสูตรวิทยาศาสตร์มหาบัณฑิต สาขาวิชา
เทคโนโลยีการจัดการระบบสารสนเทศ
และภาควิชาวิศวกรรมเชิงการแพทย์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Smith Compensator for Time-Delay Distributed-Controlled Systems Using Pole Placement

Teerawat Savangboon, Vuthchhay Eng and Suthian Kiatsunthorn

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok 10520, Thailand

Abstract

Distributed Control Systems (DCS) has been widely used in industrial control systems nowadays, and Time Delay (TD) does occur when Manipulation Variable (MV) and Process Variable (PV) are separated. When converted into a state-space equation, the TD system, that is, TD and DCS cannot be applied by state-variable methods to design a compensator. To overcome that, Smith compensator has been then presented, and Pole Placement is an efficient tool to find its transfer function. This paper presents Smith compensator for Time-Delay DCS (TDDCS) using Pole Placement. Finally, with the appropriately selected poles, Smith compensator can permit TDDCS to well possess a good performance.

1. Introduction

Widespread use of DCS has been still very attractive in industrial control systems nowadays. Meanwhile, various improvement and studies of DCS structure have been carried out [1-3]. Fig. 1 shows DCS structure and its simplified block diagram. In Fig. 1(a), control processor plays an important role in monitoring and controlling a process. The signal transmitted from process to control processor is done by PV, while control processor can transfer the signal back to process via MV. In real process, TD does occur and emanate from the separation between MV and PV in the control processor, as depicted in Fig. 2(a), whose its simplified block diagram is illustrated in Fig. 2(b). TD system, TD and DCS, really results in problem; that is, when converted into state-space equation, the TD system cannot be applied by state-variable methods. However, O. J. M. Smith has proposed a feedback structure that effectively takes the TD outside the loop, which can be done with standard methods [4]; in other word, Smith compensator is used to compensate for TD system. In this work [3], performance improvement of Smith Predictor through automatic computation of dead time has been presented. However, its complicated analysis does occur. Pole Placement is an efficient tool, well-known for finding the compensator in the feedback control design [4-6]. Good performance of the dynamic and robust system can be obtained with its appropriately selected poles. This paper presents Smith compensator for TDDCS using Pole Placement. The paper is organized as follows. Smith compensator is reviewed in Section 2. Pole Placement is demonstrated in Section 3. Compensator design example is presented in Section 4, and Section 5 gives the results of design example. Finally, Section 6 provides a conclusion of this work.

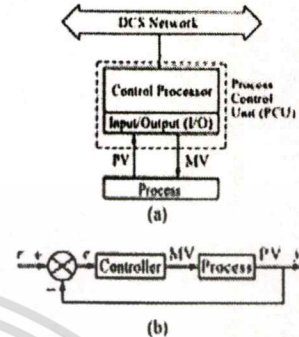


Fig 1 (a) DCS and (b) its simplified block diagram

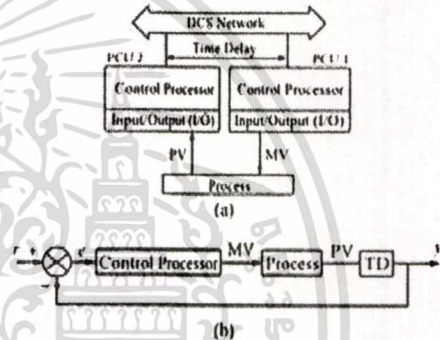


Fig 2 (a) DCS with TD and (b) its simplified block diagram

2. Smith Compensator

In the industrial process control systems, TD usually occurs. Due to the distributed nature of these systems, the response remains identically zero until after a delay of λ seconds. The transfer function of a TD is $e^{-s\lambda}$, whereby transfer function of a Single-Input-Single-Output (SISO) system with TD is defined by:

$$G_f(s) = G(s)e^{-s\lambda} \tag{1}$$

where $G(s)$ has no TD.

When converted into state-space equation, (1) cannot be applied by state-variable methods. However, to overcome that, Smith compensator design has been presented [4], as depicted in Fig. 3. The overall system can be then written by:

$$Y(s)/R(s) = T(s) = D(s)G(s)e^{-s\lambda} / (1 + D(s)G(s)e^{-s\lambda}) \tag{2}$$

$D(s)$ can be found by setting up a dummy overall transfer function in which the compensator transfer function $D(s)$ is in a loop with $G(s)$, excluding loop delay, but with an overall delay of λ :

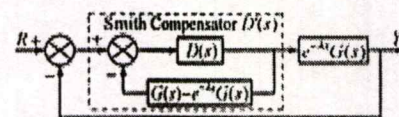


Fig 3 A Smith compensator for TD system

$$Y(s)/R(s) = G(s) = D'(s)G(s)/(1 + D'(s)G(s)e^{-sT}) \quad (3)$$

Match (2) and (3) to solve for $D'(s)$:

$$D'(s) = D(s) / [1 + D(s)G(s)e^{-sT}] \quad (4)$$

3. Pole Placement

When the estimation error is independent on the reference input $r(t)$ (or $M=BN$) [4-6], some equations can be written from Fig. 4.

$$\begin{cases} \dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x}) \\ \dot{e} = (A-LC)e(t) \end{cases} \quad (5)$$

$$\dot{e}(t) = (A-LC)e(t) \quad (6)$$

where $e(t)$ is the estimation error.

3.1. Full-State Feedback Control Design

Fig. 5 illustrates full-state feedback block diagram, whose closed loop system is given by:

$$\dot{\hat{x}} = Ax - BKx = (A-BK)x \quad (7)$$

To find full-state feedback, some methods are available.

A- Method 1

- Check the controllability for the system.
- Determine the values of a_1, a_2, \dots, a_n from the characteristic equation for matrix A .

$$|sI - A| = s^n + a_1s^{n-1} + \dots + a_{n-1}s + a_n \quad (8)$$

- Define the transformation matrix T that transforms the system state equation into the controllable canonical form, and T is given by:

$$T = P \cdot W \quad (9)$$

where P_c is a controllability matrix: $P_c = [B \ AB \ \dots \ A^{n-1}B]$

$$W = \begin{bmatrix} a_{n-1} & a_{n-2} & \dots & a_1 & 1 \\ a_{n-2} & a_{n-3} & \dots & 1 & 0 \\ \vdots & \vdots & \dots & \vdots & \vdots \\ a_1 & 1 & \dots & 0 & 0 \\ 1 & 1 & \dots & 0 & 0 \end{bmatrix}$$

- By using the desired closed-loop poles, write the desired characteristic equation:

$$(s-\mu_1)(s-\mu_2)\dots(s-\mu_n) = s^n + \alpha_1s^{n-1} + \dots + \alpha_{n-1}s + \alpha_n \quad (10)$$

Then, matching (10) yields $\alpha_1, \alpha_2, \dots, \alpha_n$.

- The state feedback gain matrix K can be found by:

$$K = [a_n - \alpha_n \ a_{n-1} - \alpha_{n-1} \ \dots \ a_1 - \alpha_1] T^{-1} \quad (11)$$

Note that direct substitution of K can be done when the system is of low order ($n \leq 3$). Hence, the desired characteristic equation is possibly given by:

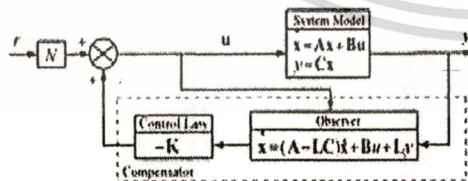


Fig. 4 State variable compensator with a reference input and $M=BN$.

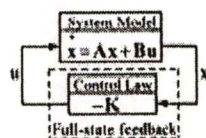


Fig. 5 Full-state feedback block diagram.

$$|sI - A + BK| = (s-\mu_1)(s-\mu_2)\dots(s-\mu_n) \quad (12)$$

where $K = [k_1 \ k_2 \ \dots \ k_n]$, and K can be found from (12).

B- Method 2: Ackerman's Formula

Given characteristic equation $\mu^n + a_1\mu^{n-1} + \dots + a_n$, the state feedback gain matrix K is:

$$K = [0 \ 0 \ \dots \ 1] P_c^{-1} q(A) \quad (13)$$

where $K = [k_1 \ k_2 \ \dots \ k_n]$, $P_c = [B \ AB \ \dots \ A^{n-1}B]$ and

$$q(A) = A^n + a_1A^{n-1} + \dots + a_{n-1}A + a_nI$$

3.2. Observer Design

The full-state observer design can be written as

$$\dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x}),$$

as depicted in Fig. 6, where \hat{x} denotes the estimate of the state x . With the observer gain matrix L , estimator error $e(t)$ is defined by:

$$\dot{e}(t) = (A-LC)e(t) \quad (14)$$

From (14), L can be defined to let the roots of the characteristic equation in (15) lie in the Left-Half Plane (LHP).

$$|\mu I - (A-LC)| = 0 \quad (15)$$

This can be always accomplished if the system is completely observable. L can be found by:

A- Method 1

- Check the observability for the system.
- Determine the values of a_1, a_2, \dots, a_n from the characteristic polynomial for matrix A .

$$|sI - A| = s^n + a_1s^{n-1} + \dots + a_{n-1}s + a_n \quad (16)$$

- Define the transformation matrix Q that transforms the system state equation into the observable canonical form where Q is given by:

$$Q = (WP_o)^{-1} \quad (17)$$

where the observability matrix $P_o = [C \ CA \ \dots \ CA^{n-1}]^T$.

- Write the desired characteristic polynomial,

$$(s-\mu_1)(s-\mu_2)\dots(s-\mu_n) = s^n + \alpha_1s^{n-1} + \dots + \alpha_{n-1}s + \alpha_n \quad (18)$$

Then, from (18) the values of $\alpha_1, \alpha_2, \dots, \alpha_n$ can be found.

- Determine $L = (WP_o)^{-1} [\alpha_n - a_n \ \alpha_{n-1} - a_{n-1} \ \dots \ \alpha_1 - a_1]$

Like a full-state feedback, when the system is of low order ($n \leq 3$), the direct substitution of L into the desired characteristic equation can be done by:

$$|sI - A + LC| = (s-\mu_1)(s-\mu_2)\dots(s-\mu_n) \quad (20)$$

From (20), the values of $L_1, L_2,$ and L_3 can be obtained.

B- Method 2: Ackerman's Formula

Consider $L = [L_1 \ L_2 \ \dots \ L_n]^T$ and the desired observer characteristic equation $p(\mu) = \mu^n + \beta_1\mu^{n-1} + \dots + \beta_n$.

The β s are selected to meet the given performance specifications for the observer; hence, L is given by:

$$L = p(A)P_o^{-1} [0 \ 0 \ \dots \ 1]^T \quad (21)$$

where $p(A) = A^n + \beta_1A^{n-1} + \dots + \beta_{n-1}A + \beta_nI$.

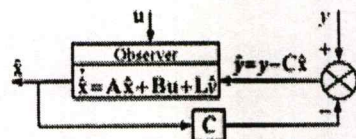


Fig. 6. The full-state observer.

3.3. Compensator Design: Integrated Full-State Feedback and Observer

Fig. 7 shows state variable compensator with integrated full-state feedback and observer, whose designed equation can be expressed as [4-6]:

$$\begin{bmatrix} \dot{x} \\ \dot{e} \end{bmatrix} = \begin{bmatrix} A-BK & BK \\ 0 & A-LC \end{bmatrix} \begin{bmatrix} x \\ e \end{bmatrix} \quad (22)$$

The characteristic equation of (22) is given by:

$$\Delta(\mu) = \begin{vmatrix} sI-(A-BK) & BK \\ 0 & sI-(A-LC) \end{vmatrix} = 0 \quad (23-a)$$

$$\text{or } |sI-A+BK| |sI-A+LC| = 0 \quad (23-b)$$

So if the roots of $|sI-A+BK|=0$ lie in the LHP (i.e., design of the full-state feedback law) and the roots of $|sI-A+LC|=0$ stay in the LHP (i.e. design of the observer), the overall system is stable. The design procedure is:

- 1- Determine K such that $|sI-A+BK|=0$ has roots in the LHP, and appropriately place poles to meet the control system design specifications. The ability to place the poles arbitrarily in the complex plane is guaranteed if the system is completely controllable.
- 2- Define L such that $|sI-A+LC|=0$ has roots in the LHP, and place the poles to achieve acceptable observer performance. That is guaranteed if the system is completely observable.
- 3- Connect the observer to the full-state feedback law using $u = -K\hat{x}$.

From Fig. 7, compensator transfer function can be found by using Laplace transform.

$$\begin{cases} s\hat{X}(s) = (A-BK-LC)\hat{X}(s) + LY(s) \\ U(s) = -K\hat{X}(s) \end{cases} \quad (24-a)$$

From (24-a), compensator transfer function is, as depicted in Fig. 8, defined by:

$$D_c(s) = U(s)/Y(s) = -K[sI-(A-BK-LC)]^{-1}L \quad (24-b)$$

4. Compensator Design Example

The transfer function of heat exchanger is $G(s) = e^{-3s}/[(10s+1)(60s+1)]$. With Pole Placement, Smith compensator can be designed by setting poles at $p_c = -0.175 \pm 0.3045i$ and the estimator poles at $p_e = -1.8 \pm 3.12i$. The procedure is done as follows.

$$\begin{cases} \dot{x}(t) = \begin{bmatrix} -0.017 & 0.017 \\ 0 & -0.1 \end{bmatrix} x(t) + \begin{bmatrix} 0 \\ 0.1 \end{bmatrix} u(t-3) \\ \dot{y} = [1 \ 0]x \end{cases} \quad (25)$$

where the TD is λ^{-3} .

- Check controllability by $P_c = [B \ AB \ A^2B]$, $rank(P_c) = 2$ and $\det(P_c) = 1.7 \times 10^{-4}$; so it is completely controllable.
- Check observability by $P_o = [C \ CA]^T$, $rank(P_o) = 2$ and $\det(P_o) = 0.017$. Then, it is completely observable. We can now proceed with step 3, design procedure.

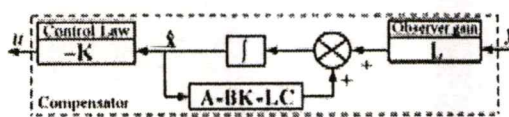


Fig. 7. State variable compensator with integrated full-state feedback and observer.

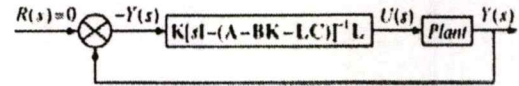


Fig 8 Block diagram representation of the system with a controller-observer

-Step 1: Design the Full-State Feedback Control Law A- Method 1

The characteristic equation is:

$$|sI-A| = s^2 + 0.117s + 0.0017 = s^2 + a_1s + a_2 \quad (26)$$

From (26), $a_1 = 0.117$ and $a_2 = 0.0017$ are obtained.

The desired poles are located at $p_c = -0.05 \pm 0.087i$. Hence, the desired characteristic equation is:

$$(s-\mu_1)(s-\mu_2) = s^2 + 0.1s + 0.0101 = s^2 + a_1s + a_2 \quad (27)$$

From (27), we can define $a_1 = 0.1$ and $a_2 = 0.0101$.

Then, the gain matrix K is given by:

$$K = [a_2 - a_1 \quad a_1 - a_1]T^{-1} = [0.0084 \quad -0.017]T^{-1} \quad (28-a)$$

$$\text{and } T^{-1} = (P_c W)^{-1} = \begin{bmatrix} 588.2353 & 0 \\ -10 & 10 \end{bmatrix} \quad (28-b)$$

where $P_c = \begin{bmatrix} 0 & 0.117 \\ 0.1 & -0.01 \end{bmatrix}$ and $W = \begin{bmatrix} 0.117 & 1 \\ 1 & 0 \end{bmatrix}$.

Hence, $K = [0.0084 \quad -0.017]T^{-1} = [5.1112 \quad -0.17] \quad (28-c)$

B- Method 2

Given $K = [k_1 \ k_2]$,

$$|sI-A+BK| = s^2 + (0.1k_1 + 0.117)s + 0.0017(k_2 + k_1 + 1) \quad (29)$$

Match (27) and (29); hence, $k_1 = 5.1112$ and $k_2 = -0.17$.

C- Method 3: Ackerman's Formula

$$K = [0 \ 0 \ \dots \ 1]P_c^{-1}q(A) = [5.1112 \quad -0.17] \quad (30)$$

After obtaining K , we proceed with Step 2 to define L .

- Step 2: Observer Design

A- Method 1

From Step 1, we have $a_1 = 0.1$ and $a_2 = 0.0101$. The desired observer poles are located at $p_e = -0.15 \pm 0.26i$. Hence, the desired characteristic equation is:

$$(s-\mu_1)(s-\mu_2) = s^2 + 0.3s + 0.0901 = s^2 + \alpha_1s + \alpha_2 \quad (31)$$

From (31), we can define $\alpha_1 = 0.3$ and $\alpha_2 = 0.0901$. Then,

$$L = (W P_o)^{-1} [\alpha_2 - a_2 \quad \alpha_1 - a_1]^T = [0.183 \ 4.1235]^T \quad (32)$$

B- Method 2

With $L = [L_1 \ L_2]^T$, the desired characteristic equation is:

$$|sI-A+LC| = s^2 + (L_1 + 0.117)s + 0.1L_1 + 0.017L_2 + 0.017 \quad (33)$$

Match (31) and (33); hence, $L_1 = 0.183$ and $L_2 = 4.2235$.

C- Method 3: Ackerman's Formula

$$L = p(A)P_o^{-1} [0 \ 0 \ \dots \ 1]^T = [0.183 \ 4.2235]^T \quad (34)$$

K and L are now obtained as designed; hence, they will be used to design its compensator, as given below.

- Step 3: Compensator Design

The final step in the design is to connect the observer to the full-state feedback control law via $u = -K\hat{x}$. The resulting compensator transfer function is:

$$D_c(s) = U(s)/Y(s) = -(0.231s + 0.4383)/(s^2 + 0.283s + 0.0954) \quad (35)$$

If unity closed-loop DC gain is chosen, the reference input is defined as $N = 1.014$.

5. Results

Fig. 9 illustrates SIMULINK block diagram for Time Delay (TD) system using Smith compensator, whose output response of open-loop and closed-loop transfer functions is depicted in Figure 10. The model in Figure 9 is consistent with that in Figure 3, where the transfer functions of heat exchanger and compensator obtained from section 4 are inputted into each block respectively. It should be noted that TD is represented by transport delay in this model. In Figure 10, the results show that with Smith compensator, the closed-loop output response well possesses a good performance during a start-up with settling time of about 25s and maximum overshoot of 1.23 or 23%, while the open-loop output response is undesirable with a settling time of 300s.

6. Conclusion

In this paper, Smith compensator for Time-Delay Distributed Control Systems (TDDCS) using Pole Placement has been performed. The reviews of the Smith compensator and Pole Placement were also provided. Following the designed steps, the transfer function of Smith compensator is then obtained and emanated from the appropriately selected poles. With these reasonable poles selection, the resulting transfer function from Smith compensator is able to make TDDCS yield a good performance during a start-up.

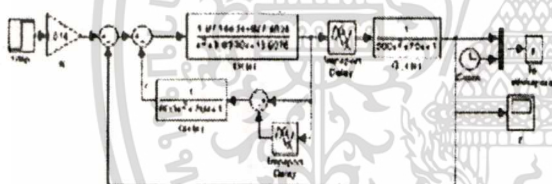


Fig. 9 Simulink block diagram for TD system using Smith compensator

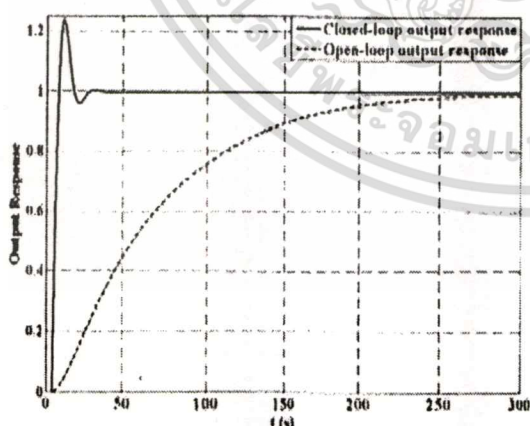


Fig. 10 Start-up transient response of open-loop and closed-loop transfer functions of the TD system

References

- [1] Z. Wang and X. Zhu, "EI Based Scheduling for Thermal Process Control," *2005 International Conference on Control and Automation*, June 2005.
- [2] J. Galdun, L. Takac, J. Ligus, J.M. Thiriet, and J. Sarnovsky, "Distributed Control Systems Reliability: Consideration of Multi-agent Behavior," *6th International Symposium on Applied Machine Intelligence and Informatics*, Jan. 2008.
- [3] V. Massimiliano, "Performance Improvement of Smith Predictor through Automatic Computation of Dead Time," *Yokogawa Technical Report English Edition*, 2003.
- [4] G. F. Franklin, J. D. Powell, and A. Emami-Naeini, *Feedback Control of Dynamic Systems*, 4th ed., Prentice-Hall, 2002.
- [5] R. C. Dorf and R. H. Bishop, *Modern Control Systems*, 3rd ed., Prentice-Hall, 2005.
- [6] K. Ogata, *Modern Control Engineering*, 3rd ed., Prentice-Hall, 1997.



Teerawat Savangboon received his B.Eng. degree in Control Engineering from KMITL in 2005. Afterwards, he joined the Pathumthani Brewery Co.,Ltd. (Singha Corporation) and Kanit Engineering Co., Ltd. (Emerson Process). He is currently a Master

student at Control Engineering in Faculty of Engineering of KMITL. His current research interests are on the application in Automation, Industrial Instrumentation and Process Control.



Vuthchhay Eng received his B.Eng. Degree in Electrical Engineering from Institute of Technology of Cambodia (ITC) in 2007 and M.Eng. Degree in Control Engineering in Faculty of Engineering of KMITL in 2009 respectively. His current research

interests are on Modeling, Analysis, and Control of DC-DC converters.



Suthlan Kiatsunthorn received his both B.Eng. and M.Eng. Degrees in Electrical Engineering from KMITL in 1981 and 1983 respectively. Currently, He is an Associate Professor at Faculty of Engineering, KMITL. His current research interests include Automation,

Instrumentation, and Industrial Process Control Systems.

การประชุมวิชาการ และแสดงผลงานทางวิชาการ
พระจอมเกล้าลาดกระบัง ประจำปี 2552

31 สิงหาคม - 2 กันยายน 2552

ณ ห้องประชุม ชั้น 7 อาคารกรมหลวงนราธิวาสราชนครินทร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



สำนักบริหารวิชาการ

เอกสารนี้เป็นของสงวนของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การนำเอกสารนี้ไปใช้ในการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Smith Compensator Design for Time-Delay Distributed-Controlled Systems Using Pole Placement

Teerawut Suvangboon¹ Vuthchhay Eng¹ Suthian Klatsunthorn¹

¹ Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang

Abstract

Distributed Control Systems (DCS) has been widely used in industrial control systems nowadays. A typical DCS usually is comprised of DCS network, Process Control Unit (PCU), and Process. Time Delay (TD) does occur when Manipulation Variable (MV) and Process Variable (PV) are separated. When converted into a state-space equation, the TD system, TD and DCS, cannot be applied by state-variable methods to design a compensator. To overcome that, Smith compensator has been thus presented, and pole placement is an efficient tool to find its transfer function. This paper presents Smith compensator for Time-Delay Distributed Control Systems (TDDCS) using Pole Placement. Finally, with the appropriate poles selection, Smith compensator can permit TDDCS to well possess a good performance.

Keyword: Distributed Control System (DCS), Time Delay (TD), Smith Compensator, Pole Placement

1. Introduction

Widespread use of DCS has been still very attractive in industrial control systems nowadays. Meanwhile, various improvement and studies of DCS structure have been carried out [1-3]. DCS structure and its simplified block diagram are illustrated in *Figure 1(a)* and *Figure 1(b)* respectively. In *Figure 1(a)*, control processor plays an important role in monitoring and controlling a process. The signal transmitted from process to control processor is done by PV, while control processor can transfer the signal back to process via MV. In real process, TD does occur and emanate from the separation between MV and PV in the control processor, as depicted in *Figure 2(a)*. Its simplified block diagram is illustrated in *Figure 2(b)*. TD system, TD and DCS, really results in problem; that is, when converted in state-space equation, the TD system cannot be applied by state-variable methods. However, O. J. M. Smith has

proposed a feedback structure that effectively takes the TD outside the loop, which can be done with standard methods [4]; in other words, Smith compensator is used to compensate for TD system. In this work [3], performance improvement of Smith Predictor through automatic computation of dead time has been presented. However, its complicated analysis does occur. Pole Placement is an efficient tool, which is well-known for finding the compensator in the feedback control design [4-6]. Good performance of the dynamic and robust system can be obtained with its appropriately selected poles.

This paper presents Smith compensator for Time Delay Distributed Control System (TDDCS) using Pole Placement. The paper is organized as follows. Smith compensator is reviewed in Section 2. Pole Placement is demonstrated in Section 3. Compensator design example is presented in Section 4, and Section

5 gives the results of design example. Finally, Section 6 provides a conclusion of this work.

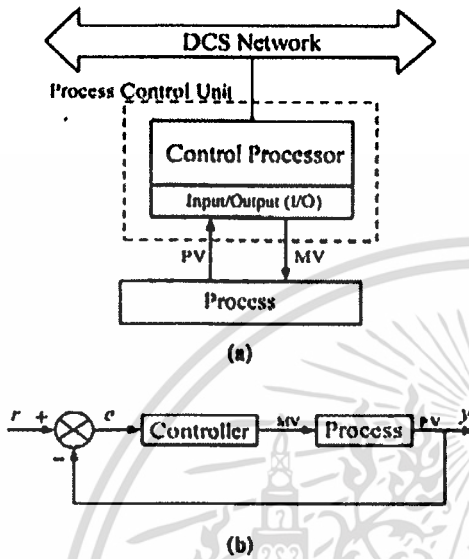


Figure 1: (a) DCS and (b) Its simplified block diagram

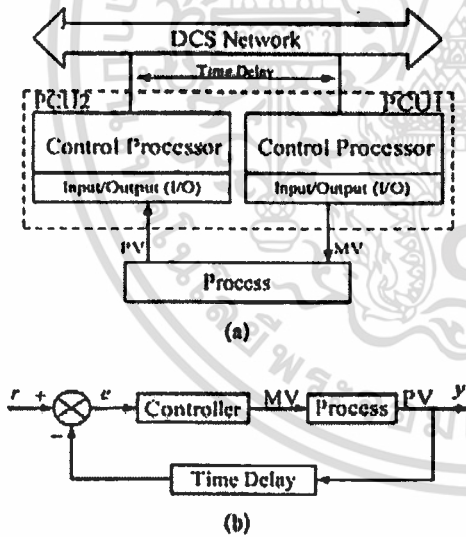


Figure 2: (a) DCS with Process Delay and (b) Its simplified block diagram

2. Smith Compensator

In industrial process control systems, TD usually occurs. Due to the distributed nature of these systems, the response remains identically zero until after a delay of λ seconds, as shown in Figure 3. The transfer function of a TD is $e^{-\lambda s}$, whereby transfer

function of a Single-Input-Single-Output (SISO) system with TD is defined by:

$$G_f(s) = G(s) \cdot e^{-\lambda s} \tag{1}$$

where $G(s)$ has no TD. When converted into state-space equation, (1) cannot be applied by state-variable methods. However, to overcome that, Smith compensator design has been presented [4], as illustrated in Figure 4(a). The overall system can be then written by:

$$Y(s)/R(s) = T(s) = D'(s)G(s)e^{-\lambda s} / (1 + D'(s)G(s)e^{-\lambda s}) \tag{2}$$

$D'(s)$ can be found by setting up a dummy overall transfer function in which the compensator transfer function $D(s)$ is in a loop with $G(s)$ with no loop delay but with an overall delay of λ :

$$Y'(s)/R(s) = T(s) = D(s)G(s) / (1 + D(s)G(s)e^{-\lambda s}) \tag{3}$$

Match (2) and (3) to solve for $D'(s)$:

$$D'(s) = D(s) / [1 + D(s)(G(s) - G(s)e^{-\lambda s})] \tag{4}$$

It should be noted that the Smith compensator is conceptually feeding back a simulated plant output to cancel the true plant output and then adding in a simulated plant output without the delay, as shown in Figure 4(b).

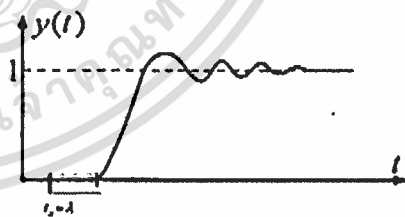
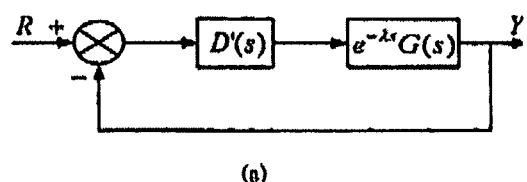


Figure 3: Response of a time-delay system



(a)

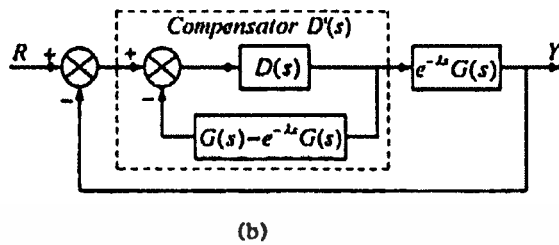


Figure 4: A Smith compensator for systems with time delay:

(a) Simplified model and (b) Full model

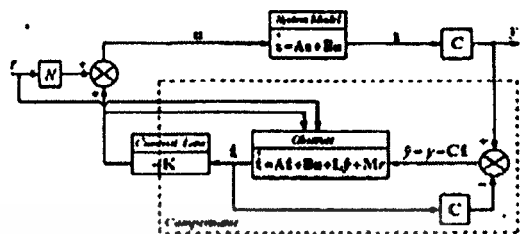


Figure 5: State-variable compensator with a reference input

3. Pole Placement

Figure 5 shows state-variable compensator with a reference input, from which we can define:

$$\begin{cases} \dot{\hat{x}} = A\hat{x} + Bu + L\mu + Mr \\ \mu = \mu + Nr = -K\hat{x} + Nr \end{cases} \quad (5)$$

where $\mu = y - C\hat{x}$ and $\mu = -K\hat{x}$.

The estimation error is given by:

$$\dot{e}(t) = \dot{\hat{x}}(t) - \dot{x}(t) = (A - LC)e(t) + (BN - M)r \quad (6)$$

If the estimation error is independent of the reference input $r(t)$ (or $M=BN$), (5) and (6) will become:

$$\begin{cases} \dot{\hat{x}} = A\hat{x} + Bu + L\mu \\ \mu = -K\hat{x} + Nr \end{cases} \quad (7)$$

$$\dot{e}(t) = (A - LC)e(t) \quad (8)$$

Figure 6 shows a simplification of Figure 5 when

$$M=BN.$$

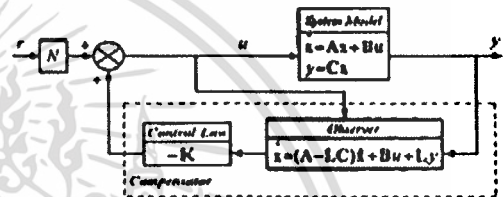


Figure 6: State variable compensator with a reference input and $M=BN$

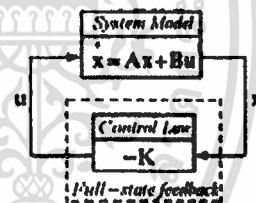


Figure 7: Full-state feedback block diagram

To find a control law, various methods are provided.

A- Method 1

- Check the *controllability* for the system.
- Determine the values of a_1, a_2, \dots, a_n from the characteristic polynomial for matrix A .

$$|sI - A| = s^n + a_{n-1}s^{n-1} + \dots + a_1s + a_0 \quad (11)$$

- Define the transformation matrix T that transforms the system state equation into the controllable canonical form. (If the given system equation is already in the controllable canonical form, then $T=I$.) The transformation matrix T is given by:

3.1. Full-State Feedback Control Design

Full-state feedback block diagram can be represented in Figure 7, whereby we can write:

$$\begin{cases} \dot{x} = Ax + Bu \\ u = -Kx \end{cases} \quad (9)$$

The closed loop system is:

$$\dot{x} = Ax - BKx = (A - BK)x \quad (10)$$

$$T = P_c^{-1}W \tag{12}$$

where P_c is a controllability matrix: $P_c = [B$

$$AB \dots A^{n-1}B] \text{ and } W = \begin{bmatrix} a_{n-1} & a_{n-2} & \dots & a_1 & 1 \\ a_{n-2} & a_{n-1} & \dots & 1 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ a_1 & 1 & \dots & 0 & 0 \\ 1 & 1 & \dots & 0 & 0 \end{bmatrix}$$

- By using the desired closed-loop poles,

write the desired characteristic polynomial:

$$(s - \mu_1)(s - \mu_2) \dots (s - \mu_n) = s^n + \alpha_{n-1}s^{n-1} + \dots + \alpha_1s + \alpha_0 \tag{13}$$

Then, determine the values of $\alpha_1, \alpha_2, \dots, \alpha_n$.

- The required state feedback gain matrix

K can be found by:

$$K = [\alpha_n - a_n \quad \alpha_{n-1} - a_{n-1} \quad \dots \quad \alpha_2 - a_2 \quad \alpha_1 - a_1] T^{-1} \tag{14}$$

Note that if the system is of low order ($n \leq 3$): hence, direct substitution of K into (13) may be simpler; that is, if $n = 3$; then, with $K = [k_1 \quad k_2 \quad k_3]$, write: The desired characteristic polynomial,

$$|sI - A + BK| = (s - \mu_1)(s - \mu_2)(s - \mu_3) \tag{15}$$

From (15), the values of $k_1, k_2,$ and k_3 can be obtained.

B- Method 2: Ackerman's Formula

Given state variable feedback matrix: $K = [k_1, k_2, \dots, k_n]$ and the characteristic equation $\mu^n + \alpha_1\mu^{n-1} + \dots + \alpha_n$, the state feedback gain matrix is

$$K = [0 \quad 0 \quad \dots \quad 1] P_c^{-1} q(A) \tag{16}$$

Where the controllability matrix is

$$P_c = [B \quad AB \quad A^2B \quad \dots \quad A^{n-1}B] \text{ and}$$

$$q(A) = A^n + \alpha_1A^{n-1} + \dots + \alpha_{n-1}A + \alpha_n I$$

3.2. Observer Design

The full-state observer for the system

$$\begin{cases} \dot{x} = Ax + Bu \\ y = Cx \end{cases}$$

is given by $\dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x})$ and shown in Figure 8.

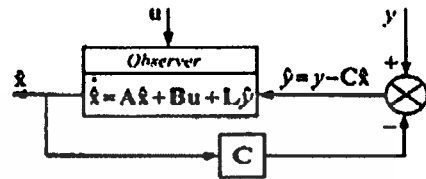


Figure 8: The full-state observer

Where \hat{x} denotes the estimate of the state x .

The matrix L is the observer gain matrix. The goal of the observer is to provide an estimate \hat{x} so that $\hat{x} \rightarrow x$ as $t \rightarrow \infty$. Estimator error, $e(t) = x(t) - \hat{x}(t)$, is defined by:

$$\dot{e}(t) = (A - LC)e(t) \tag{17}$$

The dynamic behavior of the error vector is determined by the eigenvalues of matrix $A - LC$. In other words, we can find matrix L such that the roots of the characteristic equation in (18) lie in the Left-Half Plane (LHP).

$$|\mu I - (A - LC)| = 0 \tag{18}$$

This can be always accomplished if the system is completely observable; that is, if the observability matrix, P_o , has full rank.

A- Method 1

- Check the *observability* for the system.
- Determine the values of a_1, a_2, \dots, a_n

from the characteristic polynomial for matrix A ,

$$|sI - A| = s^n + a_1s^{n-1} + \dots + a_{n-1}s + a_n \tag{19}$$

- Define the transformation matrix Q that transforms the system state equation into the observable canonical form. The transformation matrix Q is written as:

$$Q = (WP_o)^{-1} \tag{20}$$

where P_o is observability matrix, $P_o = [C \ CA \ \dots \ CA^{n-1}]^T$, and $W =$

$$W = \begin{bmatrix} a_{n-1} & a_{n-1} & \dots & a_1 & 1 \\ a_{n-2} & a_{n-2} & \dots & 1 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ a_1 & 1 & \dots & 0 & 0 \\ 1 & 1 & \dots & 0 & 0 \end{bmatrix}$$

- Write the desired characteristic polynomial,

$$(s-\mu_1)(s-\mu_2)\dots(s-\mu_n) = s^n + \alpha_{n-1}s^{n-1} + \dots + \alpha_1s + \alpha_0 \quad (21)$$

-Determine

$$L = (WP_o)^{-1} [\alpha_0 - a_0 \ \alpha_1 - a_1 \ \dots \ \alpha_{n-1} - a_{n-1}]^T \quad (22)$$

Note that if the system is of low order ($n \leq 3$), direct substitution of matrix L into the desired characteristic equation may be easier. If $L = [L_1 \ L_2 \ L_3]^T$, substitute L matrix into the desired characteristic equation,

$$|sI - (A - LC)| = (s-\mu_1)(s-\mu_2)(s-\mu_3) \quad (23)$$

From (23), the values of L_1 , L_2 , and L_3 can be defined.

B- Method 2: Ackerman's Formula

Ackerman's formula can be also employed to place the roots of the observer characteristic equation at the desired locations. Consider the observer gain matrix $L = [L_1 \ L_2 \ \dots \ L_n]^T$ and the desired observer characteristic equation,

$$p(\mu) = \mu^n + \beta_1\mu^{n-1} + \dots + \beta_{n-1}\mu + \beta_n \quad (24)$$

The β 's are selected to meet the given performance specifications for the observer. The observer gain matrix is then computed via:

$$L = p(A)P_o^{-1} [0 \ 0 \ \dots \ 1]^T \quad (25)$$

where the observability matrix is $P_o = [C \ CA \ \dots \ CA^{n-1}]^T$ and

$$p(A) = A^n + \beta_1 A^{n-1} + \dots + \beta_{n-1} A + \beta_n I$$

3.3. Compensator Design: Integrated Full-State Feedback and Observer

Figure 9 illustrates state variable compensator with integrated full-state feedback and observer.

Recall,

$$\begin{cases} \dot{\hat{x}} = (A - BK - LC)\hat{x} + Ly \\ u = -K\hat{x} \end{cases} \quad (26-a)$$

$$\dot{e}(t) = (A - LC)e(t) \quad (26-b)$$

$$\begin{cases} \dot{x} = Ax + Bu \\ y = Cx \end{cases} \quad (27-a)$$

$$u = -K\hat{x} \quad (27-b)$$

$$\dot{\hat{x}} = Ax + Bu = Ax - BK\hat{x} \quad (27-c)$$

with $\hat{x} = x - e$

$$\dot{\hat{x}} = Ax + Bu = (A - BK)x + BKe \quad (27-d)$$

Write (26-b) and (27-d) in a matrix form,

$$\begin{bmatrix} \dot{x} \\ \dot{e} \end{bmatrix} = \begin{bmatrix} A - BK & BK \\ 0 & A - LC \end{bmatrix} \begin{bmatrix} x \\ e \end{bmatrix} \quad (28)$$

Equation (28) describes the dynamics of the observed-state feedback control system. The characteristic equation of (28) is:

$$\Delta(\mu) = \begin{vmatrix} sI - (A - BK) & BK \\ 0 & sI - (A - LC) \end{vmatrix} = 0 \quad (29-a)$$

$$\text{or } |sI - A + BK| |sI - A + LC| = 0 \quad (29-b)$$

So if the roots of $|sI - A + BK| = 0$ lie in the LHP (i.e., design of the full-state feedback law), and if the roots of $|sI - A + LC| = 0$ stay in the LHP (i.e. design of the observer); hence, the overall system is stable. The fact that the full-state feedback law and the observer can be independently designed is an illustration of the *separation principle*. The design procedure is:

1- Determine K such that $|sI - A + BK| = 0$ has roots in the LHP and place poles appropriately to meet the control system design specifications. The ability to place the poles arbitrarily in the complex plane is guaranteed if the system is completely controllable.

2- Define L such that $|sI - A + LC| = 0$ has roots in the LHP, and place the poles to achieve acceptable observer performance. The ability to place the

observer poles arbitrarily in the complex plane is guaranteed if the system is completely observable.

3- Connect the observer to the full-state feedback law using $u = -K\hat{x}$.

From Figure 9, compensator transfer function can be found by using Laplace transform.

$$\begin{cases} s\hat{X}(s) = (A - BK - LC)\hat{X}(s) + LY(s) \\ U(s) = -K\hat{X}(s) \end{cases} \quad (30-a)$$

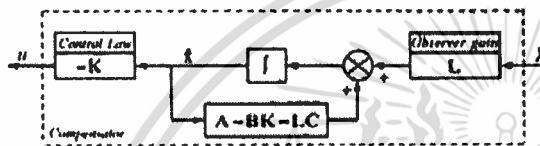


Figure 9: State variable compensator with integrated full-state feedback and observer

From (30-a), compensator transfer function is, as depicted in Figure 10, given by:

$$D_c(s) = U(s)/Y(s) = -K[sI - (A - BK - LC)]^{-1}L \quad (30-b)$$

It is found that the compensator transfer function itself (when viewed as a system) may or may not be stable. Even though $A - BK$ is stable and $A - LC$ is stable, it does not necessarily follow that $A - BK - LC$ is stable. However, the overall closed-loop system is stable.

4. Compensator Design Example

Transfer function of heat exchanger is $G(s) = e^{-3s} / [(10s+1)(60s+1)]$. With pole placement, Smith compensator can be designed by setting poles at $p_c = -0.05 \pm 0.087i$ and the estimator poles at $p_e = -0.15 \pm 0.26i$. The design is done as follows. To facilitate the design, $G(s)$ can be putted under state-space form.

$$\begin{cases} \dot{x}(t) = \begin{bmatrix} -0.017 & 0.017 \\ 0 & -0.1 \end{bmatrix} x(t) + \begin{bmatrix} 0 \\ 0.1 \end{bmatrix} u(t-3) \\ y = [1 \ 0]x \end{cases} \quad (31)$$

where the TD, λ , is equal to 3s.

- Check controllability by $P_c = [B \ AB \ A^2B]$, $rank(P_c) = 2$ and $\det(P_c) = -1.7 \times 10^{-4}$. Hence, it is completely controllable.

- Check observability by $P_o = [C \ CA]^T$, $rank(P_o) = 2$ and $\det(P_o) = 0.017$. Then, it is completely observable. We can now proceed with step 3, design procedure.

-Step 1: Design the Full-State Feedback

Control Law

A- Method 1

The characteristic equation is:

$$|sI - A| = \begin{vmatrix} s+0.017 & 0.017 \\ 0 & s+0.1 \end{vmatrix} = s^2 + 0.117s + 0.0017 \quad (32-a)$$

$$|sI - A| = s^2 + \alpha_1 s + \alpha_2 \quad (32-b)$$

Matching (32) yields $\alpha_1 = 0.117$ and $\alpha_2 = 0.0017$.

The desired poles are located at $p_d = -0.05 \pm 0.087i$.

Hence, the desired characteristic equation is:

$$\begin{aligned} (s - \mu_1)(s - \mu_2) &= (s + 0.05 - 0.087i)(s + 0.05 + 0.087i) \\ &= s^2 + 0.1s + 0.0101 \end{aligned} \quad (33-a)$$

$$(s - \mu_1)(s - \mu_2) = s^2 + \alpha_1 s + \alpha_2 \quad (33-b)$$

Matching (33) gives $\alpha_1 = 0.1$ and $\alpha_2 = 0.0101$.

The gain matrix K is given by:

$$K = [\alpha_1 - \alpha_2 \quad \alpha_2 - \alpha_1] T^{-1} = [0.0084 \quad -0.017] T^{-1} \quad (34-a)$$

$$\text{and } T^{-1} = (P_c W)^{-1} = \begin{bmatrix} 588.2353 & 0 \\ -10 & 10 \end{bmatrix} \quad (34-b)$$

$$\text{where } P_c = \begin{bmatrix} 0 & 0.117 \\ 0.1 & -0.01 \end{bmatrix} \text{ and } W = \begin{bmatrix} 0.117 & 1 \\ 1 & 0 \end{bmatrix}.$$

Hence,

$$K = [0.0084 \quad -0.017] T^{-1} = [5.1112 \quad -0.17] \quad (34-c)$$

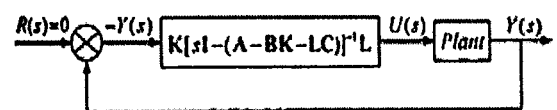


Figure 10: Block diagram representation of the system with a compensator-observer

B- Method 2

We define $K=[k_1, k_2]$; then,

$$|sI - A + BK| = (s - \mu_1)(s - \mu_2) = s^2 + (0.1k_1 + 0.117)s + 0.0017(k_2 + k_1 + 1) \quad (35)$$

Match (33-a) and (35); hence, k_1 and k_2 can be given by $k_1 = 5.1112$ and $k_2 = -0.17$.

C- Method 3: Ackerman's Formula

$$K = [0 \ 0 \ \dots \ 1] P_p^{-1} q(A) = [5.1112 \ -0.17] \quad (36)$$

- Step 2: Observer Design

A- Method 1

From step 1, we have $\alpha_1 = -0.1$ and $\alpha_2 = 0.0101$.

The desired poles are located at $p_{1,2} = -0.15 \pm 0.26i$.

The desired characteristic equation is:

$$(s - \mu_1)(s - \mu_2) = (s + 0.15 - 0.26i)(s + 0.15 + 0.26i) = s^2 + 0.3s + 0.0901 \quad (37-a)$$

$$(s - \mu_1)(s - \mu_2) = s^2 + \alpha_1 s + \alpha_2 \quad (37-b)$$

Matching (37) gives $\alpha_1 = 0.3$ and $\alpha_2 = 0.0901$.

Then,

$$L = (W P_p^{-1})^{-1} \begin{bmatrix} \alpha_1 - a_{11} \\ \alpha_2 - a_{21} \end{bmatrix} = (W P_p^{-1})^{-1} \begin{bmatrix} 0.0884 \\ 0.183 \end{bmatrix} = \begin{bmatrix} 0.1830 \\ 4.1235 \end{bmatrix} \quad (38)$$

B- Method 2

We define $L=[L_1, L_2]^T$, so the desired

characteristic equation is:

$$|sI - A + LC| = s^2 + (L_1 + 0.117)s + 0.1L_2 + 0.017L_1 + 0.017 \quad (39)$$

Match (37-a) and (39); hence, L_1 and L_2 can be defined as $L_1 = 0.183$ and $L_2 = 4.2235$.

C- Method 3: Ackerman's Formula

$$L = p(A) P_p^{-1} [0 \ 0 \ \dots \ 1]^T = \begin{bmatrix} 0.183 \\ 4.1235 \end{bmatrix} \quad (40)$$

- Step 3: Compensator Design

The final step in the design is to connect the observer to the full-state feedback control law via $u = -K\hat{x}$. The resulting compensator transfer function is:

$$D_c(s) = -(0.231s + 0.4383) / (s^2 + 0.283s + 0.0954) \quad (41)$$

If unity closed-loop DC gain is chosen, reference input is defined as $N=1.216$.

5. Results

Figure 11 shows SIMULINK block diagram for Time Delay (TD) system using Smith compensator, whose output response of open-loop and closed-loop transfer functions is depicted in Figure 12. This model in Figure 11 is consistent with that in Figure 4, where the transfer functions of heat exchanger and compensator obtained from section 4 are inputted into each block respectively. It should be noted that TD is represented by transport delay in this model. In Figure 12, the results show that with Smith compensator, the closed-loop output response well possesses a good performance with settling time of about 25s and maximum overshoot of 1.23 or 23%, while the open-loop output response is undesirable with a settling time of 300s.

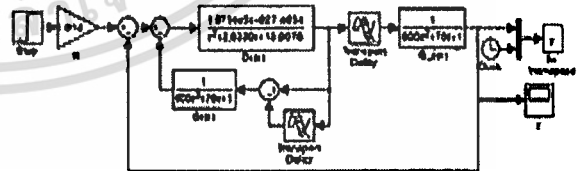


Figure 11: SIMULINK block diagram for TD system using Smith compensator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

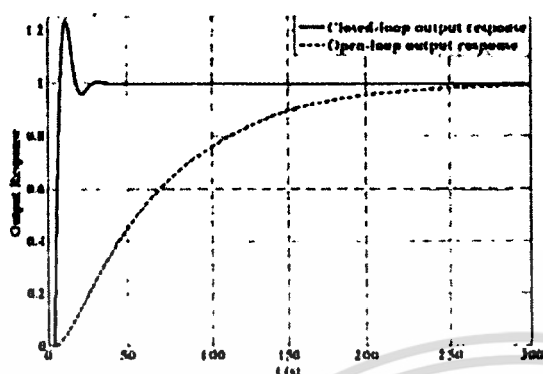


Figure 12: Start-up transient response of open-loop and closed-loop transfer functions of the TD system

- [4] G. F. Franklin, J. D. Powell, and A. Emami-Naeini, *Feedback Control of Dynamic Systems*, 4th ed., Prentice-Hall, 2002.
- [5] R. C. Dorf and R. H. Bishop, *Modern Control Systems*, 3rd ed., Prentice-Hall, 2005.
- [6] K. Ogata, *Modern Control Engineering*, 3rd ed., Prentice-Hall, 1997.

6. Conclusions

In this paper, Smith compensator for Time-Delay Distributed Control Systems (TDDCS) using Pole Placement has been performed. The reviews of the Smith compensator and Pole Placement are also provided. Following the designed steps, the transfer function of Smith compensator is then obtained and emanated from the appropriately selected poles. With these reasonable poles selection, the resulting transfer function from Smith compensator is able to make TDDCS yield a good performance during a start-up.

References

- [1] Z. Wang and X. Zhu, "EI Based Scheduling for Thermal Process Control," *2005 International Conference on Control and Automation*, June 2005.
- [2] J. Guldun, L. Takac, J. Ligus, J.M. Thiriet, and J. Sarnovsky, "Distributed Control Systems Reliability: Consideration of Multi-agent Behavior," *6th International Symposium on Applied Machine Intelligence and Informatics*, Jan. 2008.
- [3] V. Massimiliano, "Performance Improvement of Smith Predictor through Automatic Computation of Dead Time," *Yokogawa Technical Report English Edition*, 2003.

ประวัติผู้เขียน

ชื่อ-นามสกุล ว่าที่ร้อยตรี อีรวุฒิ แสงบุญ
 วัน/เดือน/ปีเกิด 28 มิถุนายน 2525
 ที่อยู่ 110/31 แขวงดินแดง เขตดินแดง กรุงเทพฯ 10400
 การศึกษา วศ.บ. วิศวกรรมระบบควบคุม
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2548

ประสบการณ์การทำงาน

- 2548 - วิศวกร บริษัท ปทุมธานีบริวเวอรี่ จำกัด
 ทำหน้าที่ดูแลระบบควบคุมการผลิตเบียร์และอุปกรณ์อัตโนมัติ
- วิศวกร บริษัท คณิตเอ็นจิเนียริง จำกัด
 ทำหน้าที่ออกแบบและเลือกขนาดวาล์วควบคุม (Sizing) ของผลิตภัณฑ์ Emerson process
- 2554 - วิศวกร บริษัท วิกโก้เอ็นจิเนียริง จำกัด
 ทำหน้าที่ออกแบบและติดตั้งอุปกรณ์เครื่องมือวัดและอุปกรณ์ควบคุม
 ให้กับโครงการก่อสร้างของสายงานระบบท่อส่งก๊าซธรรมชาติ ปตท.
 ผลงานที่ได้ออกแบบได้แก่
1. สถานีควบคุมความดันและวัดปริมาตรก๊าซ
 โรงไฟฟ้านิวเคลียร์อุตสาหกรรมอมตะนคร 3
 2. สถานีควบคุมความดันและวัดปริมาตรก๊าซ
 โรงไฟฟ้านิวเคลียร์อุตสาหกรรมโรจนะ 2