

เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

Frequency Synthesized Function Generator



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2554

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

Frequency Synthesized Function Generator

โดย

นางสาวศศิมาพิชญ์ จรรย์พรศิริ เลขประจำตัว 51010372
นางสาวอภิญา อะมะมุด เลขประจำตัว 51011544
นายอำพล จีวใหญ่ เลขประจำตัว 51011631

อาจารย์ที่ปรึกษา

ผศ. ประภากร สุวรรณะ

ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2554

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2554

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

Frequency Synthesized Function Generator

ผู้จัดทำ

- | | | | | |
|---------------------|-------------|-------------|----------|--------------|
| 1. นางสาวศศิมาพิชญ์ | จรรยาพรศิริ | เลขประจำตัว | 51010372 | ชั้นปีที่ 4C |
| 2. นางสาวอภิญญา | อะมะมุล | เลขประจำตัว | 51011544 | ชั้นปีที่ 4C |
| 3. นายอำพล | จิวใหญ่ | เลขประจำตัว | 51011631 | ชั้นปีที่ 4C |

..... อาจารย์ที่ปรึกษา
(ผศ. ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

นางสาว ศศิมาพิชญ์ จรรย์พรศิริ 51010372

นางสาว อภิญญา อะมะมุล 51011544

นาย อำพล จิวใหญ่ 51011631

ผศ. ประภากร สุวรรณะ อาจารย์ที่ปรึกษา

ปีการศึกษา 2554

บทคัดย่อ

โครงการนี้เป็นการศึกษาและออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่โดยใช้เฟสล็อกกลุ๊ป สามารถผลิตความถี่ได้ตั้งแต่ 100 Hz ถึง 1 MHz ซึ่งใช้ไอซีเบอร์ MC 145151 เป็นส่วนของเฟสล็อกกลุ๊ป สำหรับการออกแบบเพื่อให้ได้ความถี่ตามที่ต้องการจะใช้วงจร Voltage Control Oscillator (VCO) ซึ่งใช้ไอซีเบอร์ XR-2206 เป็นตัวกำเนิดสัญญาณความถี่ต่างๆ ได้แก่ สัญญาณคลื่นรูปซายน์ สัญญาณคลื่นรูปสามเหลี่ยม และสัญญาณคลื่นรูปสี่เหลี่ยม โดยสัญญาณคลื่นทั้ง 3 รูปมีขนาดสูงสุด 20 โวลต์ และสามารถปรับค่าความถี่ได้ทางคีย์บอร์ดที่ควบคุมผ่านไมโครคอนโทรลเลอร์ แล้วแสดงผลผ่านจอแอลซีดี

Frequency Synthesized Function Generator

Miss Sasimaphit Janyapornsiri 51010372

Miss Apinya Amamoon 51011544

Mr. Ampon Ngiwyai 51011631

Asst.Prof. Prapakorn Suwanna Advisor

Education Year 2011

Abstract

This project aims to study and design frequency synthesized function generator using a phase locked loop. Which can produce frequencies from 100 Hz to 1 MHz and uses IC MC 145151 as a part of phase locked loop. For the design to achieve the desired frequency range is using voltage control oscillator (VCO) circuit, and use IC XR-2206 is frequency generators such as sine wave, triangular wave and square wave signal, with maximum output voltage of 20 V. Frequency can be variable via keyboard which is controlled through microcontroller and display via LCD.

กิตติกรรมประกาศ

รายงานฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีเพราะได้รับคำแนะนำและคำปรึกษาจาก ผศ. ประภากร สุวรรณะ ซึ่งเป็นอาจารย์ที่ปรึกษาในการทำโครงการ ผู้จัดทำรู้สึกซาบซึ้งในความอนุเคราะห์จากท่าน และขอกราบขอบพระคุณเป็นอย่างสูง

นอกจากนี้ขอขอบคุณนายชาญวิทย์ โพธิ์ทอง ที่ให้คำแนะนำเกี่ยวกับการเขียนโปรแกรมขอบคุณเพื่อนๆ 4C และทุกๆ ท่านที่ให้ความช่วยเหลือตลอดจนให้คำแนะนำต่างๆ จนทำให้รายงานและโครงการนี้สำเร็จโดยสมบูรณ์ได้ด้วยดี

คุณค่าและประโยชน์อันพึงมีในรายงานฉบับนี้ ผู้จัดทำขอมอบแต่ผู้มีพระคุณทุกท่าน

นางสาว ศศิมาพิชญ์ จรรย์พรศิริ

นางสาว อภิญญา อะมะมุล

นาย อำพล จิวใหญ่

ผู้จัดทำ

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญรูปภาพ	VII
บทที่ 1 บทนำ	1
1.1 ที่มาและความสำคัญโครงการ	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตโครงการ	1
1.4 ผลที่คาดว่าจะได้รับ	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	3
2.1 ทฤษฎีเฟสล็อกกลูป	3
2.2 องค์ประกอบของลูป	4
2.3 พฤติกรรมของลูป	7
2.4 ผลตอบสนองความถี่ของลูปและแถบความถี่	11
2.5 การประยุกต์ใช้งานดีมอดคูเลตของเฟสล็อกกลูป	17
2.6 การปรับปรุงผลตอบสนองของลูป	18
2.7 วงจรสังเคราะห์ความถี่	22
2.8 วงจรสังเคราะห์ความถี่ในทางปฏิบัติ (Practical Synthesizers)	27
2.9 ไมโครคอนโทรลเลอร์	27
บทที่ 3 การออกแบบและการสร้างวงจรเฟสล็อกกลูป	33
3.1 การออกแบบวงจรกำเนิดความถี่อ้างอิง (Reference Frequency)	34
3.2 การออกแบบวงจรตรวจจับเฟส (Phase Detector)	35
3.3 การออกแบบวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)	36
3.4 วงจรเปลี่ยนแรงดันให้เป็นกระแส (Voltage to Current Converter)	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
3.5 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Controlled Oscillator: VCO)	45
3.6 วงจรแหล่งจ่ายแรงดันไฟฟ้า (Power Supply)	47
3.7 วงจรขยายแรงดัน (Amplifier)	48
3.8 วงจรชุดควบคุม (Microcontroller)	49
บทที่ 4 การทดสอบวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่	52
4.1 การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจร VCO	53
4.2 การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์	60
ความถี่	60
4.3 การทดสอบวัดสัญญาณรูปคลื่นและแรงดันเอาต์พุตของสัญญาณทั้ง 3 รูปคลื่น	93
4.4 การวัดค่าความเพี้ยนของสัญญาณ (Distortion)	106
บทที่ 5 สรุปและวิจารณ์ผลการทดลอง	112
ภาคผนวก	114
Datasheet ของอุปกรณ์ที่เกี่ยวข้อง	134
เอกสารอ้างอิง	189

สารบัญตาราง

	หน้า
บทที่ 2	
ตารางที่ 2.1 ตำแหน่งของสวิทช์และฮาร์โมนิกส์	24
ตารางที่ 2.2 แสดงภาพรวมของ PIC16Fxxx/18Fxxx	30
บทที่ 4	
ตารางที่ 4.1 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO ค่า $C = 1 \mu F$ ช่วงความถี่ระหว่าง 100 Hz ถึง 1 kHz	53
ตารางที่ 4.2 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO ค่า $C = 100 \eta F$ ช่วงความถี่ระหว่าง 1 kHz ถึง 10 kHz	55
ตารางที่ 4.3 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO ค่า $C = 10 \eta F$ ช่วงความถี่ระหว่าง 10 kHz ถึง 100 kHz	57
ตารางที่ 4.4 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO ค่า $C = 5.6 \eta F$ ช่วงความถี่ระหว่าง 100 kHz ถึง 1 MHz	59
ตารางที่ 4.5 ช่วงที่ 1 ความถี่ระหว่าง 100 Hz ถึง 1 kHz	61
ตารางที่ 4.6 ช่วงที่ 2 ความถี่ระหว่าง 1 kHz ถึง 10 kHz	69
ตารางที่ 4.7 ช่วงที่ 3 ความถี่ระหว่าง 10 kHz ถึง 100 kHz	77
ตารางที่ 4.8 ช่วงที่ 4 ความถี่ระหว่าง 100 kHz ถึง 1 MHz	85
ตารางที่ 4.9 การวัดค่าความเพี้ยนของสัญญาณคลื่นรูปไซน์	107

สารบัญรูป

	หน้า
บทที่ 2	
รูปที่ 2.1 บล็อกไดอะแกรมของวงจรเฟสล็อกกลูป	3
รูปที่ 2.2 แผนผังวงจรเปรียบเทียบเฟส	4
รูปที่ 2.3 วงจรขยายออปแอมป์ที่ช่วยเพิ่มอัตราขยายกลูป	5
รูปที่ 2.4 วงจรแกว่งควบคุมโดยใช้ไดโอดวาระกเตอร์ในวงจรมัลติไวเบเตอร์	6
รูปที่ 2.5 คุณลักษณะของ VCO	6
รูปที่ 2.6 บล็อกไดอะแกรมของวงจรเฟสล็อกกลูป	7
รูปที่ 2.7 ความถี่บีตของสัญญาณขาออกที่ V_o	7
รูปที่ 2.8 วงจรเฟสล็อกกลูปในช่วงของโหมดการติดตาม	9
รูปที่ 2.9 แรงดันขาออกของวงจรเปรียบเทียบเฟส (V_d) กับค่าลาดเคลื่อนเฟส (θ_e)	10
รูปที่ 2.10 ผลตอบสนองของความถี่อัตราขยาย VCO $k_o(f)$	12
รูปที่ 2.11 เฟสล็อกกลูปที่ยังไม่มีวงจรกรองสำหรับชดเชยกลูป	14
รูปที่ 2.12 ผลตอบสนองความถี่กลูปเปิดและปิด ของวงจรเฟสล็อกกลูปที่ไม่มีการชดเชย	15
รูปที่ 2.13 วงจรเฟสล็อกกลูปที่ไม่มีการชดเชย	15
รูปที่ 2.14 เฟสล็อกกลูปที่มีการชดเชยด้วย RC	19
รูปที่ 2.15 ผลตอบสนองขั้นบันไดของ RLC ลำดับที่ 2 แบบห้วงขาด	19
รูปที่ 2.16 วงจรสังเคราะห์ความถี่จากคริสตัลหลายๆ ตัว	23
รูปที่ 2.17 วงจรสังเคราะห์ความถี่จากคริสตัลตัวเดียว	24
รูปที่ 2.18 วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลูป	26
รูปที่ 2.19 วงจรสังเคราะห์ความถี่แบบ Prescaled (Prescaled Synthesizer)	26
รูปที่ 2.20 แสดงการจัดขาของ PIC16F877A	31
บทที่ 3	
รูปที่ 3.1 บล็อกไดอะแกรมแสดงวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่	34
รูปที่ 3.2 วงจรกำเนิดความถี่อ้างอิง	35
รูปที่ 3.3 วงจรตรวจจับเฟส	35
รูปที่ 3.4 วงจรกรองความถี่ต่ำผ่าน	36

สารบัญรูป(ต่อ)

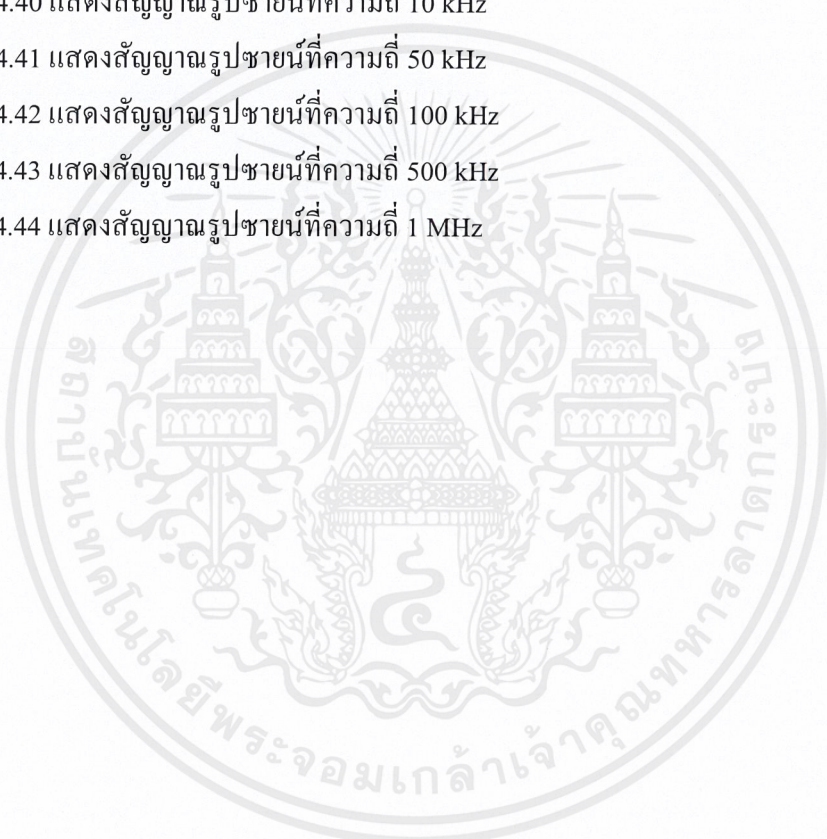
	หน้า
รูปที่ 3.5 วงจรเปลี่ยนแรงดันเป็นกระแส	45
รูปที่ 3.6 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน	46
รูปที่ 3.7 วงจรแหล่งจ่ายแรงดันไฟฟ้า	47
รูปที่ 3.8 วงจรขยายแรงดัน	48
รูปที่ 3.9 วงจรชุดควบคุม	49
รูปที่ 3.10 แสดงการทำงานของโปรแกรม PIC 16F877A ตัวที่หนึ่ง(A)	50
รูปที่ 3.11 แสดงการทำงานของโปรแกรม PIC 16F877A ตัวที่สอง(B)	51
บทที่ 4	
รูปที่ 4.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 100 Hz ถึง 1 kHz	54
รูปที่ 4.2 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 1 kHz ถึง 10 kHz	56
รูปที่ 4.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 10 kHz ถึง 100 kHz	58
รูปที่ 4.4 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 100 kHz ถึง 1 MHz	60
รูปที่ 4.5 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 10 Hz ถึง 1 kHz	68
รูปที่ 4.6 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 100 Hz ถึง 10 kHz	76
รูปที่ 4.7 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 1 kHz ถึง 100 kHz	84
รูปที่ 4.8 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 10 kHz ถึง 1 MHz	92
รูปที่ 4.9 แสดงสัญญาณรูปซายน์ที่ความถี่ 100 Hz	93
รูปที่ 4.10 แสดงสัญญาณรูปซายน์ที่ความถี่ 500 Hz	93

สารบัญรูป(ต่อ)

	หน้า
รูปที่ 4.11 แสดงสัญญาณรูปไซน์ที่ความถี่ 1 kHz	94
รูปที่ 4.12 แสดงสัญญาณรูปไซน์ที่ความถี่ 5 kHz	94
รูปที่ 4.13 แสดงสัญญาณรูปไซน์ที่ความถี่ 10 kHz	95
รูปที่ 4.14 แสดงสัญญาณรูปไซน์ที่ความถี่ 50 kHz	95
รูปที่ 4.15 แสดงสัญญาณรูปไซน์ที่ความถี่ 100 kHz	96
รูปที่ 4.16 แสดงสัญญาณรูปไซน์ที่ความถี่ 500 kHz	96
รูปที่ 4.17 แสดงสัญญาณรูปไซน์ที่ความถี่ 1 MHz	97
รูปที่ 4.18 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 100 Hz	97
รูปที่ 4.19 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 500 Hz	98
รูปที่ 4.20 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 1 kHz	98
รูปที่ 4.21 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 5 kHz	99
รูปที่ 4.22 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 10 kHz	99
รูปที่ 4.23 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 50 kHz	100
รูปที่ 4.24 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 100 kHz	100
รูปที่ 4.25 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 500 kHz	101
รูปที่ 4.26 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 1 MHz	101
รูปที่ 4.27 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 100 Hz	102
รูปที่ 4.28 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 500 Hz	102
รูปที่ 4.29 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 1 kHz	103
รูปที่ 4.30 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 5 kHz	103
รูปที่ 4.31 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 10 kHz	104
รูปที่ 4.32 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 50 kHz	104
รูปที่ 4.33 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 100 kHz	105
รูปที่ 4.34 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 500 kHz	105
รูปที่ 4.35 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 1 MHz	106
รูปที่ 4.36 แสดงสัญญาณรูปไซน์ที่ความถี่ 100 Hz	107

สารบัญรูป(ต่อ)

	หน้า
รูปที่ 4.37 แสดงสัญญาณรูปซายน์ที่ความถี่ 500 Hz	108
รูปที่ 4.38 แสดงสัญญาณรูปซายน์ที่ความถี่ 1kHz	108
รูปที่ 4.39 แสดงสัญญาณรูปซายน์ที่ความถี่ 5 kHz	109
รูปที่ 4.40 แสดงสัญญาณรูปซายน์ที่ความถี่ 10 kHz	109
รูปที่ 4.41 แสดงสัญญาณรูปซายน์ที่ความถี่ 50 kHz	110
รูปที่ 4.42 แสดงสัญญาณรูปซายน์ที่ความถี่ 100 kHz	110
รูปที่ 4.43 แสดงสัญญาณรูปซายน์ที่ความถี่ 500 kHz	111
รูปที่ 4.44 แสดงสัญญาณรูปซายน์ที่ความถี่ 1 MHz	111



บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญโครงการ

ในปัจจุบันมีการนำเฟสล็อกคูล (Phase lock loop) มาใช้งานทางด้านอิเล็กทรอนิกส์ โดยเฉพาะด้านความถี่สูงนั้นมีการนำมาใช้งานกันอย่างแพร่หลาย เช่น นำไปสร้างคลื่นพาห์ในการมอดูเลต การดีมอดูเลต การสร้างความถี่ และการสังเคราะห์ความถี่ เป็นต้น ซึ่งโครงการเรื่องเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่โดยใช้เฟสล็อกคูล สามารถผลิตความถี่ในช่วง 100 Hz ถึง 1 MHz หากเราต้องการใช้สัญญาณในย่านความถี่สูง วิธีการในการผลิตความถี่สูงสามารถทำได้โดยวิธีการสังเคราะห์ความถี่ ซึ่งเป็นวิธีที่นิยมใช้ในการผลิตความถี่สูงสามารถเปลี่ยนแปลงความถี่ได้ง่ายโดยไม่ต้องเปลี่ยนวงจรภายในแต่จะอาศัยหลักการของเฟสล็อกคูลซึ่งความถี่ที่ได้มีค่าเที่ยงตรงมากกว่าวิธีอื่นๆ เพราะเฟสล็อกคูลจะใช้ความถี่ค่าหนึ่งเป็นสัญญาณความถี่อ้างอิง โดยส่วนใหญ่จะได้ออกมาจากการผลิตความถี่ของคริสตอลมาเปรียบเทียบกับสัญญาณความถี่ที่เอาท์พุทที่นำมาป้อนกลับ ความถี่ที่สังเคราะห์จะขึ้นอยู่กับค่าความแตกต่างทางเฟสของสัญญาณทั้งสองซึ่งจะมีค่าคงที่อยู่ที่ค่าๆหนึ่ง ในการเปลี่ยนแปลงความถี่จะถูกควบคุมจากวงจรหารความถี่ที่สามารถเปลี่ยนแปลงค่าในการหารได้ จะสามารถศึกษาค้นคว้าการออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ได้จากโครงการนี้

1.2 วัตถุประสงค์ของโครงการ

- 1.2.1 ศึกษาและออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่
- 1.2.2 ศึกษาวิธีการสังเคราะห์ความถี่โดยใช้เฟสล็อกคูล
- 1.2.3 สามารถนำความรู้ที่ได้จากการศึกษามาประยุกต์ใช้เพื่อสร้างชิ้นงานและสามารถนำไปใช้งานจริงได้

1.3 ขอบเขตโครงการ

- 1.3.1 ศึกษาลักษณะการทำงานของวงจรสังเคราะห์ความถี่
- 1.3.2 ออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่โดยใช้เฟสล็อกคูล ที่สามารถผลิตความถี่ในช่วง 100 Hz ถึง 1 MHz ได้แก่ สัญญาณคลื่นรูปไซน์ สัญญาณคลื่นรูปสามเหลี่ยม และสัญญาณคลื่นรูปสี่เหลี่ยม

1.3.3 เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ที่สามารถปรับค่าความถี่ได้ทางดิจิทัลที่ควบคุมผ่าน ไมโครคอนโทรลเลอร์ แล้วแสดงผลผ่านจอแอลซีดี

1.4 ผลที่คาดว่าจะได้รับ

1.4.1 สามารถนำความรู้ที่ได้จากการศึกษามาประยุกต์ใช้เพื่อสร้างชิ้นงานและสามารถนำไปใช้งานจริงได้

1.4.2 สามารถออกแบบและสร้างเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ ที่สามารถผลิตความถี่ในช่วง 100 Hz ถึง 1 MHz ได้

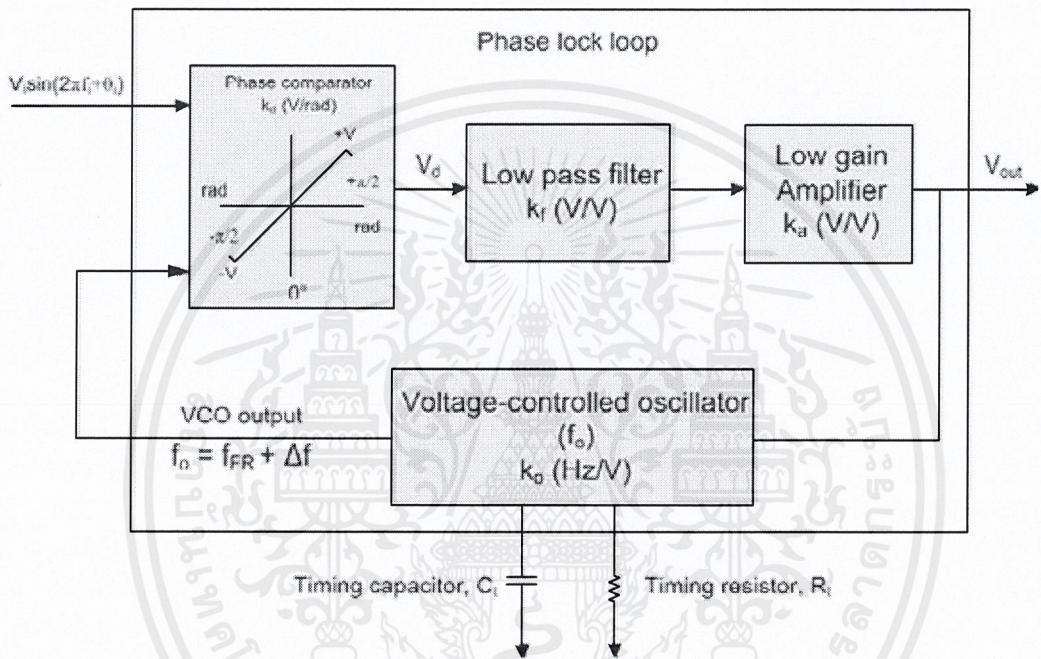


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 ทฤษฎีเฟสล็อกลูป



รูปที่ 2.1 บล็อกไดอะแกรมของวงจรเฟสล็อกลูป

จากวงจรเฟสล็อกลูปดังแสดงในรูปที่ 2.1 จะประกอบไปด้วยองค์ประกอบหลักๆ อยู่ 4 ตัวด้วยกันคือ วงจรเปรียบเทียบเฟส (Phase comparator) วงจรกรองผ่านต่ำ (Low-pass filter) วงจรขยายที่มี อัตราขยายต่ำ (Low-gain amplifier) และวงจรแกว่งควบคุมแรงดัน (Voltage-controlled oscillator) ขณะที่ไม่มีสัญญาณจากภายนอกเข้าวงจร แรงดันขาออกก็จะมีค่าศูนย์ และ VCO จะมีการตั้งค่าความถี่ทำงานเสรี (Free-running frequency) ได้จากตัวต้านทาน และตัวเก็บประจุที่อยู่ภายนอกวงจร แต่ถ้ามีสัญญาณป้อนเข้าระบบ วงจรเปรียบเทียบเฟสก็จะเปรียบเทียบเฟสระหว่างความถี่ของสัญญาณขาเข้ากับความถี่ทำงานอิสระของ VCO และให้แรงดันผิดพลาด (Error voltage) ออกมาที่มีความสัมพันธ์กับความแตกต่างระหว่างเฟสกับความถี่ของสัญญาณทั้งสอง จากนั้นแรงดันผิดพลาดนี้จะถูกกรองสัญญาณด้วยวงจรกรองผ่านต่ำและถูกขยายสัญญาณด้วยวงจรขยายที่มีอัตราขยายต่ำ จากนั้นจึงถูกป้อนกลับไปยังขาเข้าของ VCO ถ้าให้ความถี่ขาเข้า เข้าใกล้ความถี่ทำงานอิสระของ VCO ได้พอ ดังนั้นการป้อนกลับในวงจรเฟสล็อกลูปจะทำให้ VCO

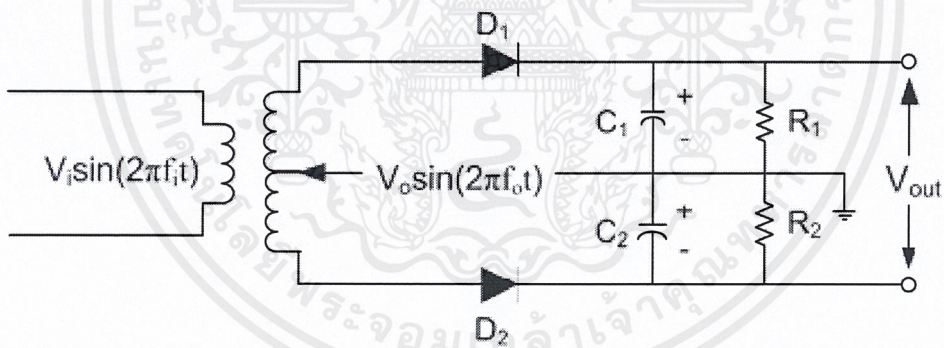
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งโครโนสหรือเกิดล็อกความถี่ของสัญญาณขาเข้าได้ซึ่งทำให้ความถี่ของ VCO เหมือนกันกับความถี่ของสัญญาณขาเข้า ยกเว้นแต่มีค่าความคลาดเคลื่อนเฟส (Phase error) ที่เกิดจากเฟสของสัญญาณขาเข้าลบกับสัญญาณขาออกของ VCO

2.2 องค์ประกอบของลูป

2.2.1 วงจรเปรียบเทียบเฟส

วงจรเปรียบเทียบเฟส (Phase detector) เป็นอุปกรณ์แบบไม่เชิงเส้น (Nonlinear-device) ที่ป้อนสัญญาณขาเข้าด้วยกัน 2 สัญญาณคือสัญญาณที่มีความถี่ f_i ที่สร้างจากภายนอก และสัญญาณขาออกจากวงจรถ่วงควบคุมแรงดันที่มีความถี่ f_o สำหรับสัญญาณขาออกวงจรเปรียบเทียบเฟสจะเป็น ผลคูณของสัญญาณความถี่ f_i และ f_o ดังนั้นสัญญาณขาออกของวงจรเปรียบเทียบเฟสจึงประกอบไปด้วยสัญญาณที่มีความถี่ผลรวม และสัญญาณที่มีความถี่ผลต่าง ($f_i \pm f_o$) ด้วยกัน ซึ่งจะมีลักษณะเหมือนกับวงจรผสมสัญญาณ โดยรูปที่ 2.2 แสดงถึงแผนผังวงจรเปรียบเทียบเฟสอย่างง่ายโดยมีสัญญาณ V_o ป้อนเข้าที่แท่งกลางของขดลวดเหนี่ยวนำของหม้อแปลง T_1 พร้อมกับป้อนสัญญาณ เข้าทางขดลวดปฐมภูมิของหม้อแปลง T_1



รูปที่ 2.2 แผนผังวงจรเปรียบเทียบเฟส

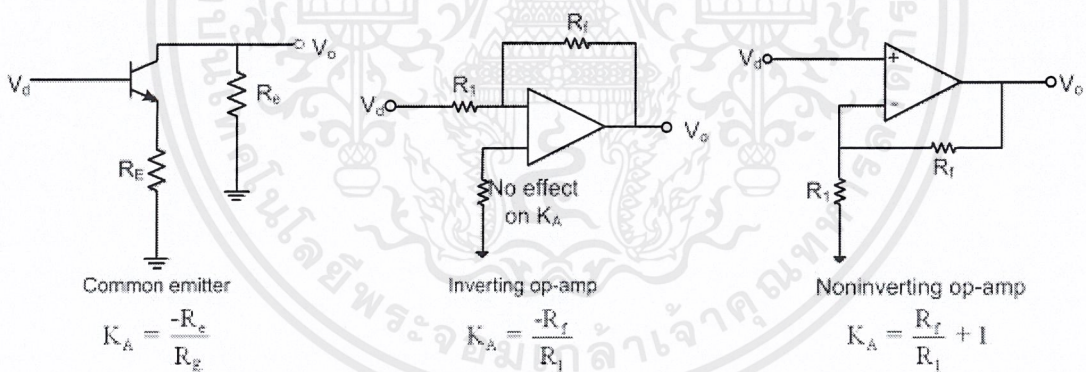
จากรูปที่ 2.2 ในส่วนของ D_1 , R_1 , และ C_1 จะประกอบกันเป็นวงจรเรียงกระแสครึ่งคลื่น (Half-wave rectifier) เช่นเดียวกับในส่วนของ D_2 , R_2 , และ C_2 โดยที่ $C_1 = C_2$ และ $R_1 = R_2$ ขณะช่วงครึ่งบวกของ V_o , D_1 และ D_2 ก็จะไบอัสไปหน้าหรือนำกระแส และจะทำให้ $C_1 = C_2$ เกิดการอัดประจุที่มีระดับแรงดันเท่ากัน แต่มีขั้วตรงข้ามกัน ดังนั้นแรงดันขาออกเฉลี่ยเป็น $V_{out} = V_{C_1} + (-V_{C_2})$ และขณะช่วงครึ่งลบของ V_o จะไบอัสย้อนกลับหรือหยุดนำกระแส ดังนั้น C_1 และ C_2 ก็จะคายประจุเท่ากันผ่าน R_1 และ R_2 ตามลำดับ ซึ่งยังคงให้ระดับแรงดันขาออกมี ค่าเป็น 0 V ซึ่งวงจรเรียงกระแสทั้งสองนี้จะให้แรงดันขาออกที่มีขนาดเท่ากันแต่มีขั้วต่างกัน ดังนั้นแรงดันขาออกขณะที่

แรงดัน V_o คงที่และมีค่าเป็น 0 V โดยที่รูปคลื่นขาเข้าและขาออกเมื่อป้อนสัญญาณ VCO เป็นสัญญาณสี่เหลี่ยม

เมื่อมีการป้อนสัญญาณขาเข้าจากภายนอก $v_i = V_i \sin(2\pi f_i t)$ ให้แก่วงจรเปรียบเทียบเฟส โดยแรงดันนี้ไปรวมกับ V_o ซึ่งทำให้ C_1 และ C_2 มีการอัดประจุ และคายประจุที่ทำให้แรงดันขาออกมีการเปลี่ยนแปลงเพิ่มขึ้นหรือลดลงตามสัดส่วนของขนาดแรงดันขาเข้า v_i ที่ป้อนจากภายนอก

2.2.2 วงจรขยาย

องค์ประกอบในส่วนที่ 2 ในเฟสล็อกคือวงจรขยาย (Amplifier) ซึ่งเป็นวงจรขยายสัญญาณ DC โดยมีหน้าที่ในการเพิ่มอัตราขยายลูป (Loop gain) ด้วยการขยายแรงดันขาออกของวงจรเปรียบเทียบเฟส รูปที่ 2.3 แสดงถึงวงจรขยายแรงดัน 3 วงจรที่มีค่าอัตราขยายแรงดันที่มีเป็น $k_a = A_v$ (แรงดันขาออก / แรงดันขาเข้า) แถบความถี่ของวงจรขยายกระแสตรงต้องมีค่าสูงพอเมื่อเทียบกับแถบความถี่ของลูป มิฉะนั้นก็จะไม่มีความเสถียรภาพเกิดขึ้นในวงจรเฟสล็อกได้ซึ่งอาจจะเกิดการแกว่งของสัญญาณได้ เนื่องจากค่าเฟสของลูปมีค่ามากเกินจนเกิดการป้อนกลับแบบบวก (Positive feedback) เกิดขึ้นได้



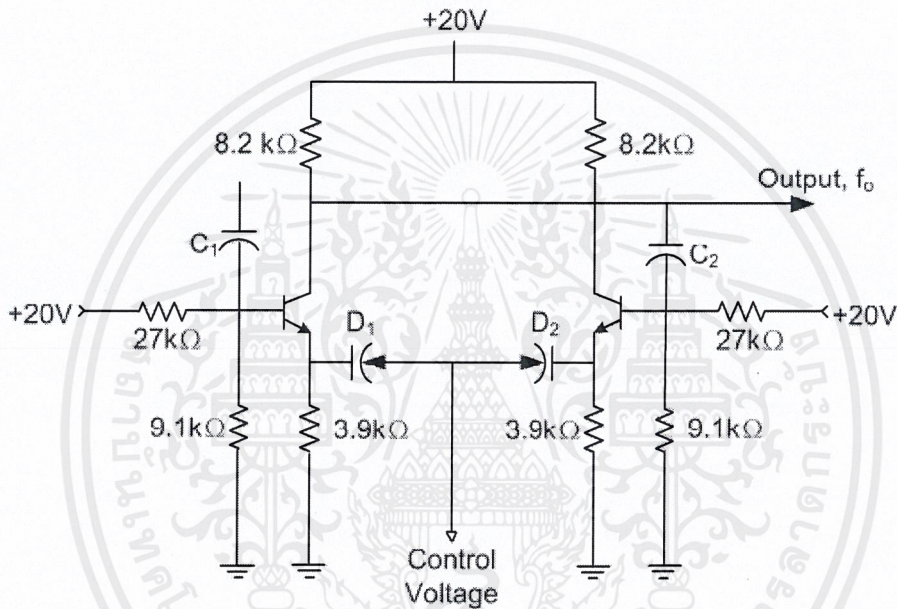
รูปที่ 2.3 วงจรขยายออปแอมป์ที่ช่วยเพิ่มอัตราขยายลูป

2.2.3 วงจรควบคุมแรงดัน

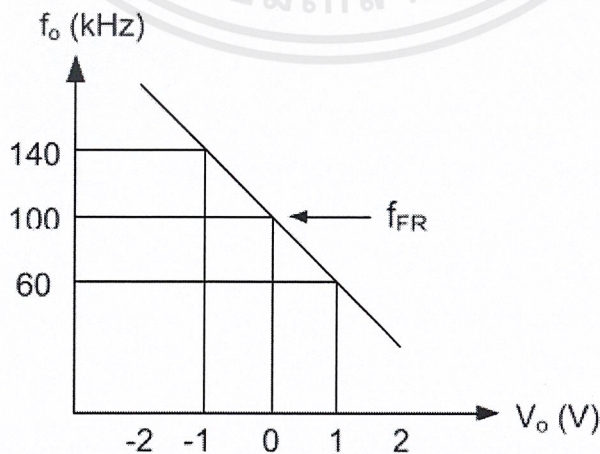
วงจรแวก์ที่ควบคุมแรงดัน (Voltage-controlled oscillator) ได้นำมาใช้เป็นวงจรมอดูเลตเชิงความถี่ โดยจะมีวงจรต่างๆ มากมายที่ใช้ในการควบคุมความถี่ของวงจรแวก์ แต่วิธีที่ง่ายคือการใช้ตัวเก็บประจุที่แปรค่าตามแรงดัน หรือไดโอดควาเรกเตอร์ในวงจรมัลติไวเบเตอร์ เมื่อแรงดันไบอัสของไดโอดควาเรกเตอร์เปลี่ยนจะทำให้ค่าความจุไฟฟ้าก็จะเปลี่ยนแปลงไปด้วย ดังนั้นจึงมีการเปลี่ยนแปลงค่าความถี่ของวงจรแวก์ตามแรงดันไบอัสที่เปลี่ยนนั่นเอง ความถี่ทำงานเสรีของวงจรมัลติไวเบเตอร์ดังในรูปที่ 2.4 จะถูกควบคุมโดยค่ารีแอคแตนซ์ของ D_1 และ D_2 และค่าแรงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้นควบคุมต้องมีค่าไม่เกิน $V_E + 0.5V + v_e$ โดย v_e เป็นค่ายอดทางบวกสูงสุดของสัญญาณวงจรแกว่งที่ตกคร่อม R_E และ $0.5V$ เป็นค่าแรงดันที่ตกคร่อมไดโอดซิลิกอนเมื่อมีการไบอัสไปหน้าคุณลักษณะของสัญญาณขาเข้ากับสัญญาณขาออกสำหรับ VCO จะแสดงได้ดังในรูปที่ 2.5 VCO ควรจะทำงานแบบเชิงเส้นระหว่าง 60 kHz และ 140 kHz อัตราขยายของ VCO หาได้จาก

$$k_o = \frac{\Delta f_o}{\Delta V_o} = \frac{(60 - 140)\text{kHz}}{(1 - (-1))V} = -40\text{kHz/V} \quad (2.1)$$



รูปที่ 2.4 วงจรแกว่งควบคุมโดยใช้ไดโอดวาแรกเตอร์ในวงจรมัลติไวเบเตอร์



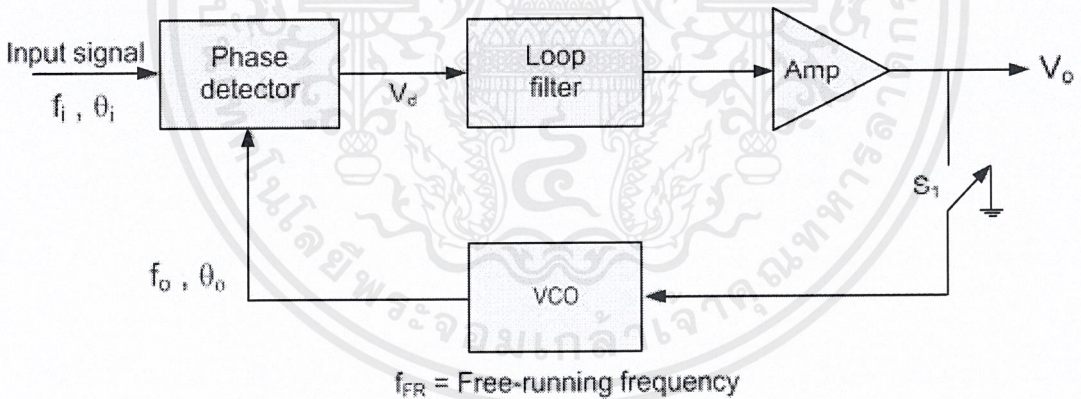
รูปที่ 2.5 คุณลักษณะของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

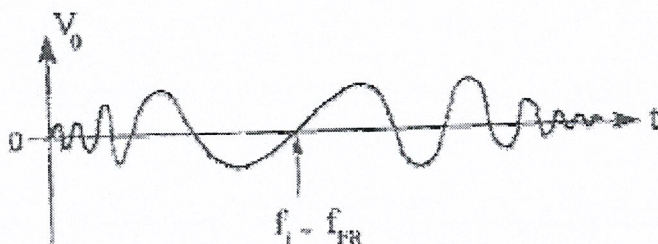
2.3 พฤติกรรมของลูป

2.3.1 การล็อกของลูป

จากรูปที่ 2.6 เมื่อสวิตช์ S_1 เปิด และวงจรกำเนิดสัญญาณที่มีความถี่ f_i ต่อที่ขาเข้าของวงจรเปรียบเทียบเฟส เนื่องจาก f_i ไม่เท่ากับค่าความถี่ทำงานเสรี f_{FR} และวงจรเปรียบเทียบเฟสจะให้สัญญาณความถี่ผลรวมและความถี่ผลต่าง โดยมีวงจรกรองของลูป (วงจรกรองผ่านต่ำ) กำจัดความถี่ $(f_i - f_{FR})$, f_i และ f_{FR} เหลือเพียงสัญญาณที่มีความถี่ $f_i - f_{FR}$ ซึ่งเป็นความถี่บีต (Beat frequency) ระหว่างเครื่องกำเนิดสัญญาณกับ VCO ที่สามารถผ่านวงจรกรองไปได้ ความถี่บีตนี้ก็จะถูกขยายและเห็นเป็นค่า V_o ในออสซิลโลสโคป ถ้าความถี่ของวงจรกำเนิดสัญญาณปรับให้ค่า f_i ใกล้เคียงกับค่า f_{FR} ค่าความถี่ของสัญญาณบีตก็จะลดลงและลดลงไปเรื่อยๆ และถ้าลองปรับความถี่ของสัญญาณขาเข้าอย่างช้าๆ ด้วยปุ่มควบคุมของเครื่องกำเนิดสัญญาณ ก็将会เห็นแรงดัน V_o บนออสซิลโลสโคปเปลี่ยนแปลงจาก $+V$ ไปเป็น 0 ถึง $-V$ โดยเป็น 0 เมื่อ $f_i = f_{FR}$ คุณลักษณะของวงจรรูปที่ 2.7 ซึ่งจะสังเกตได้ว่าด้วยคุณลักษณะของวงจรลูปค่าแอมพลิจูดจะลดลงที่ความถี่สูงๆ ในลักษณะที่ลดลงอย่างรวดเร็ว โดยสังเกตได้เมื่อค่า $f_i = f_{FR}$



รูปที่ 2.6 บล็อกไดอะแกรมของวงจรเฟสล็อก



รูปที่ 2.7 ความถี่บีตของสัญญาณขาออกที่ V_o

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 การได้มา

จากรูปที่ 2.6 เมื่อสัญญาณขาเข้าของสัญญาณของ VCO ต่อลงกราวน์และวัด V_o ได้เท่ากับ 0 แสดงว่า $f_i = f_{FR}$ อย่างไรก็ตามถ้า $f_i \neq f_{FR}$ จะสังเกตสัญญาณบิตได้ที่ V_o เมื่อสวิทช์ปิดค่าสัญญาณความถี่บิตที่ V_o จะทำให้ความถี่ของ VCO f_o เปลี่ยนแปลงไป ถ้าแรงดันมากพอ (อัตราขยายสูง) และแถบความถี่ของวงจรรองกว้างพอ ดังนั้น VCO ก็จะมีการเบี่ยงเบนจาก f_{FR} และเกิดการลือกในช่วงเวลาที่ $f_o = f_i$ ช่วงความถี่ที่เปลี่ยนแปลงคือ $\Delta f = f_i - f_{FR}$ ส่วนช่วงเวลาที่เกิดการลือกขึ้นอยู่กับชนิดของรูปและพลวัตของรูป

2.3.3 รูปลือก: โหมดของการติดตาม

เมื่อรูปเกิดการลือกทำให้ทราบว่า $f_o = f_i$ และไม่มีค่าความคลาดเคลื่อนของความถี่เกิดขึ้นมีเพียงความแตกต่างของเฟสระหว่างสัญญาณและค่า VCO ก็ยังคงมีค่าอยู่ ค่าความแตกต่างของเฟสคือ $\theta_i - \theta_o = \theta_e$ จะเรียกว่า ค่าความคลาดเคลื่อนเฟสแบบสถิต (Static phase error) โดยที่ค่า θ_e นี้เป็นสัญญาณขาเข้าของวงจรเปรียบเทียบเฟส เมื่อรูปเกิดการลือกและต้องการให้วงจรเปรียบเทียบเฟสสร้างแรงดันกระแสตรงเป็น V_d ที่ขาออก และเมื่อป้อนผ่านไปยังวงจรขยายสัญญาณ แรงดัน V_d ก็จะถูกขยายด้วยอัตราขยายของวงจรขยายซึ่งจะให้ค่าแรงดัน V_o ออกมาทางด้านขาออกของวงจรขยาย โดยมีขนาดพอที่จะคงให้ความถี่ของ VCO มีค่าเบี่ยงเบนไป Δf ถ้า f_i มีค่าเพิ่มขึ้น ดังนั้น Δf ก็จะเพิ่มขึ้น และค่า θ_e ต้องเพิ่มขึ้นด้วยเพื่อที่จะทำให้ได้ V_o มากพอที่จะให้ VCO ยังติดตามความถี่ f_i ได้อยู่ จากนิยามของการลือก คือ $f_o = f_i$ และรูปจะเกิดการติดตามการเปลี่ยนค่า f_i ในแต่ละค่า ถึงแม้มีการคลาดเคลื่อนของ θ_i และ θ_e เกิดขึ้นก็ตาม ดังนั้นจะมี θ_e ซึ่งหาได้จาก $\theta_e = \frac{\Delta f}{k_L}$ จะถูกกำหนดขึ้นเพื่อใช้ในการเปลี่ยนค่าความถี่ขาออกของ VCO จาก f_{FR} ไปเป็น f_i

2.3.4 อัตราขยายลูกและค่าคลาดเคลื่อนเฟสแบบสถิต

วงจรเฟสลือกรูปที่เกิดการลือกแสดงไว้ดังรูปที่ 2.8 โดยที่วงจรรองจะแสดงได้ด้วยเส้นประ เพราะสถานะที่เกิดการลือกที่คงไว้หรืออยู่นิ่ง และอัตราขยายของวงจรรองเป็นหนึ่ง โดยในแต่ละบิตของรูปจะมีอัตราขยายของตัวเอง โดยค่า k_b เป็นอัตราขยายของวงจรเปรียบเทียบเฟสมีหน่วยเป็นโวลต์ต่อเรเดียน (V/rad) ของค่าความคลาดเคลื่อนเฟส วงจรขยายที่มีแถบความถี่กว้างจะมีอัตราขยายแรงดันเป็น k_A โดยมีหน่วยเป็นโวลต์ต่อโวลต์ (V/V) ดังนั้น $V_o = k_A V_d$

ค่าความถี่ทำงานเสรีของ VCO คือ f_{FR} และค่าความถี่ด้านขาออกของ VCO f_o จะมีค่าที่เปลี่ยนแปลงไปตามแรงดันขาเข้าที่เปลี่ยนแปลงไปด้วย ดังนั้นค่าอัตราขยาย k_b จึงมีหน่วยเป็น

เฮิร์ตซ์ต่อโวลต์ (Hz/V) ที่ตำแหน่งนี้จะได้มีการกรองสัญญาณความถี่ f_i , f_o และ $f_i + f_o$ โดยวงจรกรองอัตรายายของลูปลำหรับระบบนี้ก็จะเป็นการคูณของอัตรายายในแต่ละบล็อก ดังนั้นเฟสล็อกลูปล

$$k_L = k_\phi k_A k_o \tag{2.2}$$

โดยที่ k_L มีหน่วยเป็น (V/rad \times V/V \times Hz/V) = Hz/rad

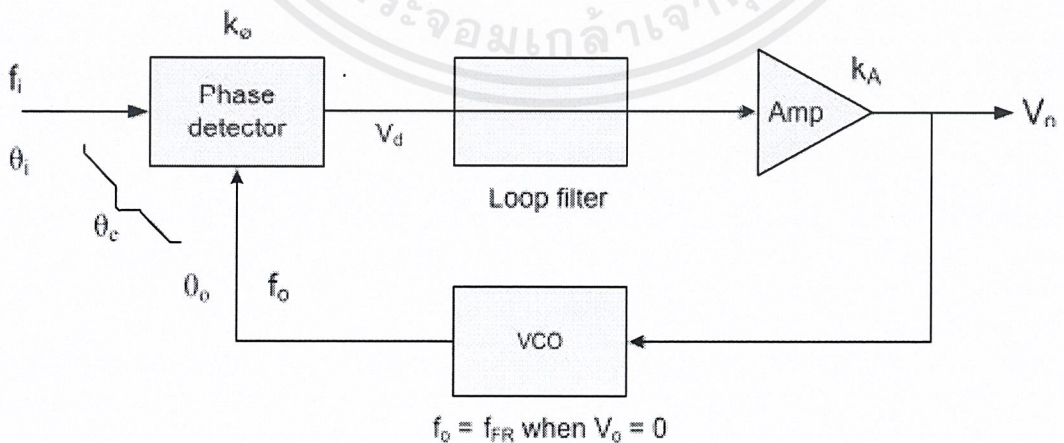
สมมติว่าสัญญาณที่มีความถี่ f_o เป็นสัญญาณขาเข้าที่ป้อนเข้าสู่วงจรเปรียบเทียบกับเฟส ในขณะที่ลูปลมีการล็อกเกิดขึ้น ถ้าความถี่ก่อนการล็อกคือ $\Delta f = f_i - f_{FR}$ ดังนั้นแรงดันทางด้านขาออกของวงจรขยาคือ $V_o = \Delta f / k_o$ ซึ่งให้ค่าความถี่ของ VCO เท่ากับ f_i ดังนั้นวงจรเปรียบเทียบกับเฟสจะให้แรงดัน $V_d = V_o / k_A = \Delta f / k_o k_A$ และความคลาดเคลื่อนของเฟส $\theta_i - \theta_o = \theta_e = V_d / k_\phi$ จากทั้งหมดรวมกัน จะได้ว่า $\theta_e = \Delta f / k_o k_A k_\phi = \Delta f / k_L$ หรือ

$$\theta_e = \frac{\Delta f}{k_L} \tag{2.3}$$

โดยปกติอัตรายายของลูปลจะนิยมเขียนให้อยู่ในรูปของ เรเดียนต่อวินาที (rad/s) มากกว่าที่จะอยู่ในรูปของเฮิร์ตซ์ต่อเรเดียน (Hz/rad) ดังนั้นจึงแปลงด้วยค่า 2π เรเดียนต่อรอบ และอัตรายายของลูปลเขียนใหม่ได้เป็น

$$k_v = 2\pi k_\phi k_A k_o \tag{2.4}$$

ซึ่งอยู่ในหน่วยวินาที⁻¹ หรือเรเดียนต่อวินาที (rad/s)



รูปที่ 2.8 วงจรเฟสล็อกลูปลในช่วงของโหมดการติดตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

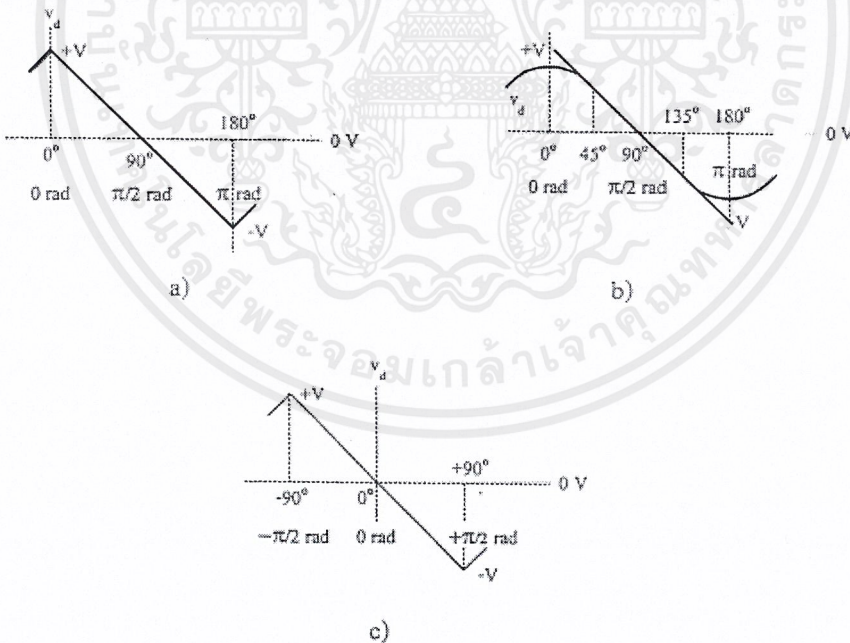
2.3.5 ช่วงในการคงค่าไว้

ช่วงของความถี่สำหรับสัญญาณ f_i ที่ดูยังคงรักษาการล็อกไว้เรียกว่า ช่วงในการคงค่าไว้ (Hold in range) สมมติว่าวงจรขยายไม่มีการอ้อมตัวและ VCO มีช่วงความถี่ที่กว้าง ด้วยคุณลักษณะของวงจรเปรียบเทียบเฟสก็จะจำกัดช่วงของการคงค่าเอาไว้ จะเห็นได้ชัดว่าคุณลักษณะดังรูปที่ 2.9 ค่าความคลาดเคลื่อนเฟสจะมีค่าเพิ่มขึ้นเนื่องจาก f_i เพิ่มขึ้น ค่าขอบเขตของ V_d จะน้อยกว่าแรงดันของ VCO ดังนั้นวงจรเปรียบเทียบเฟสจึงไม่สามารถให้ค่ามากกว่า V โวลต์ได้ ช่วงทั้งหมดของ V_d คือ $\pm V = 2V$ ดังนั้นค่า θ_e จึงมีช่วงทั้งหมดเป็น π เรเดียน จาก $\theta_e = \frac{\Delta f}{k_L}$ ช่วงที่มากที่สุดและน้อยที่สุดของความถี่ในสัญญาณขาเข้าคือ $\Delta f_H = f_i(\max) - f_{FR}(\min)$ ซึ่งจะได้เป็น

$$\Delta f_H = \pi k_L \quad (2.5)$$

หรือ

$$\Delta f_H = \frac{k_v}{2} \quad (2.6)$$



รูปที่ 2.9 แรงดันขาออกของวงจรเปรียบเทียบเฟส (V_d) กับค่าคลาดเคลื่อนเฟส (θ_e)

a) เมื่อป้อนสัญญาณสี่เหลี่ยมขาเข้า

b) เมื่อป้อนสัญญาณไซน์ชอยด์

c) เมื่อป้อนสัญญาณสี่เหลี่ยมขาเข้าเทียบกับจุดอ้างอิง ไบอัสของเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

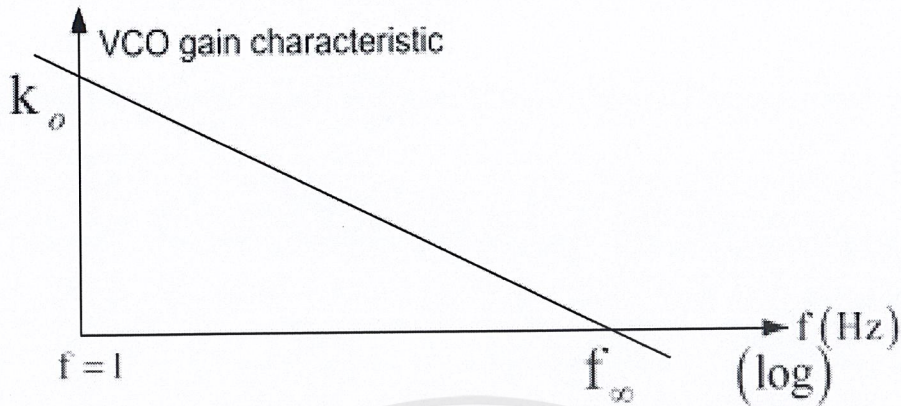
2.4 ผลตอบสนองความถี่ของรูปและแถบความถี่

ในหัวข้อที่ผ่านมาได้พิจารณาถึงพฤติกรรมในสภาวะอยู่ตัวของวงจรเฟสล็อกกลุ๊ปและได้อธิบายองค์ประกอบในรูปแล้ว สำหรับหัวข้อนี้จะมาทำความเข้าใจถึงผลตอบสนองความถี่และแถบความถี่ในสภาวะของรูปเกิดการล็อกเพื่อนำไปใช้งานในการคิ่มอดดูเลต FM

2.4.1 ผลตอบสนองความถี่ขององค์ประกอบในรูป

องค์ประกอบต่างๆ ในรูปที่ได้อธิบายไปแล้วนั้นส่วนใหญ่มักจะถูกเชื่อมต่อกันด้วยสัญญาณกระแสตรง ยกเว้นสัญญาณขาเข้าของวงจรเปรียบเทียบเฟสและสัญญาณขาออกของ VCO แถบความถี่ของวงจรเปรียบเทียบเฟสที่ออกแบบได้คั้นนั้นจะต้องกว้างมากพอ โดยวงจรเปรียบเทียบเฟสที่มีอยู่นั้นจะให้แถบความถี่สูงเกิน 500 MHz แต่แถบความถี่ของรูปจริงๆ นั้นจะถูกจำกัดด้วยวงจรกรองผ่านต่ำ R_oC ที่อยู่ทางด้านออกของวงจรเปรียบเทียบเฟสเพื่อใช้ในการกำจัดสัญญาณความถี่ f_i , f_o และ $f_i + f_o$ ดังนั้นความถี่คัตออฟ (Cut-off frequency) ที่หาจาก R_oC จะต้องออกแบบให้มีค่ามากกว่าแถบความถี่ของรูป แถบความถี่ของวงจรขยายในรูปจะต้องมีค่ากว้างกว่าแถบความถี่ของรูป โดยปกติออปแอมป์ 741 จะมีแถบความถี่ในช่วง 2 MHz เหตุผลที่ว่าใช้วงจรเปรียบเทียบเฟสที่มีแถบความถี่กว้างและวงจรขยายที่มีความถี่กว้างเพื่อความเสถียรภาพที่ดี ในแต่ละส่วนที่เป็นความถี่หักมุมสูง (High-frequency corner) (ค่าคงที่เวลา RC หรือบางครั้งเรียกว่า โพล) จะสามารถเพิ่มเฟสที่ป้อนกลับแบบลบให้มีการประวิงได้ถึง 90° ยิ่งไปกว่านั้น โพลแต่ละโพลที่ใกล้แถบความถี่ของรูปสามารถเพิ่มลำดับของรูปได้ซึ่งจะกล่าวในหัวข้อต่อไป ผลตอบสนองความถี่ VCO เป็นส่วนประกอบแรกๆ ที่จำกัดแถบความถี่ของรูป จากการศึกษาในหัวข้อ VCO ที่ใช้ในการมอดดูเลต FM นั้น เป็นที่ทราบกันดีว่าคั้นการมอดดูเลตจะแปรผกผันกับความถี่ที่แปรเปลี่ยนกับแรงดันขาเข้า (f_m) โดย $m_f \propto 1/f_m$ สำหรับการเปลี่ยนแปลงแบบไซน์ซอยด์ของสัญญาณขาเข้า VCO; $V_o(t)$ อัตราขยายรูปจะลดลงตามความถี่ $V_o(t)$ ที่เพิ่มขึ้น อัตราขยายของรูปจะลดลงตามความถี่ที่เพิ่มขึ้น โดยลักษณะเช่นนี้จะมีผลตอบสนองความถี่เช่นเดียวกับวงจรอินทิเกรต ดังแสดงไว้ในรูปที่ 2.10 และหาอนุพันธ์ของ VCO ได้โดยการผ่านวงจรอินทิเกรตในวงจรเฟสล็อกกลุ๊ปสัญญาณไซน์ซอยด์ขาออกของ VCO ซึ่งเขียนได้เป็น

$$e(t) = E \sin[\theta_o(t)] \quad (2.7)$$



รูปที่ 2.10 ผลตอบสนองความถี่อัตรายขยาย VCO $k_o(f)$

โดยที่ $\theta_o(t)$ เป็นค่าเฟสในชั่วขณะที่เวลา t ใดๆ ความถี่ของ VCO ชั่วขณะใดๆ คืออัตราของการเปลี่ยนแปลงเฟสนั้นคือ

$$f_o = \frac{1}{2\pi} \frac{d\theta_o(t)}{dt} \quad (2.8)$$

เนื่องจากวัดความถี่ VCO และเปลี่ยนแปลงค่า V_o ที่มาควบคุม สามารถหาค่าเฟส VCO ที่แปรตาม V_o จะสังเกตได้ว่า $d\theta_o(t) = 2\pi f_o dt$ ด้วยการอินทิเกรตทั้งจะได้

$$\theta_o = 2\pi \int f_o dt \quad (2.9)$$

ถ้าความถี่คงที่ ดังนั้นค่าอินทิกรัลจึงหาได้จาก

$$\theta_o(t) = 2\pi f_o t + \theta_o \quad (2.10)$$

โดย θ เกิดจากค่าคงที่ที่ได้จากการอินทิเกรตโดยแทนค่าออฟเซตของเฟสที่ $t = 0$ ขาออกของ VCO จึงกลายเป็น

$$e(t) = E \sin(2\pi f_o t + \theta_o) \quad (2.11)$$

ถ้าความถี่ VCO เปลี่ยนเนื่องจากการเปลี่ยนขาเข้าที่จะควบคุม $V_o(t)$ ดังนั้นคุณลักษณะของ VCO เชิงเส้นมีอัตราเป็น

$$\Delta f_o = k_o V_o(t) \quad (2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และความถี่ชั่วขณะคือ

$$f(t) = f_o + k_o V_o(t) \quad (2.13)$$

เฟสของ VCO ในชั่วขณะคือ

$$\theta_o(t) = 2\pi f_o t + 2\pi k_o \int V_o(t) dt + \theta_o \quad (2.14)$$

ในพจน์ของพฤติกรรมของเฟสล็อกกลูบ จะเห็นว่าค่าเบี่ยงเบนเฟสของ VCO คือพจน์ที่เกิดจากการอินทิเกรตของรูป $V_o(t)$ ถ้า

$$V_o(t) = V_o \cos 2\pi f t \quad (2.14)$$

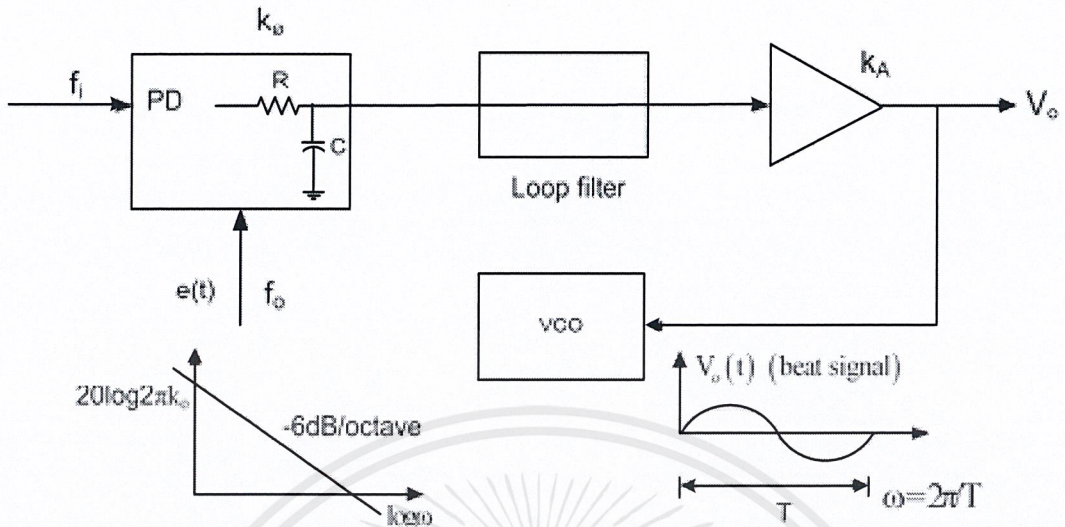
ดังนั้นค่าเบี่ยงเบนของ $\theta_o(t)$ คือ

$$2\pi k_o \int V_o \cos 2\pi f t dt = \left(\frac{k_o}{f} \right) V_o \cos 2\pi f t = \left(\frac{k_o}{f} \right) V_o(t) \angle -90^\circ \quad (2.15)$$

เห็นได้ว่าความสามารถของ VCO ในการควบคุมผลตอบสนองของเฟสลูบจะแปรผกผันกับความถี่ของ V_o และมีการตามกันอยู่ 90° ทุกๆ ความถี่ซึ่งแสดงเป็นการอินทิเกรต (โพลที่ $f=0$) นั่นเองผลตอบสนองความถี่ของลูบแสดงได้ดังรูปที่ 2.10 โดยอัตราขยายตามทฤษฎีจะเป็นอนันต์ที่ $f=0$ แต่ k_o ที่ $f=1$ Hz ที่ $\omega=1$ rad/s

2.4.2 ผลตอบสนองระบบเฟสล็อกกลูบ

ในหัวข้อที่ผ่านมา ผลตอบสนองความถี่ในแต่ละองค์ประกอบของลูบได้อธิบายไปแล้ว ยกเว้น วงจรกรองที่ใช่ในการชดเชยลูบ (ดูรูปที่ 2.11) วงจรเปรียบเทียบกับเฟสจะเป็นวงจรแถบกว้างที่มีความสัมพันธ์กับความถี่ (อัตราการเปลี่ยนแปลงของสัญญาณในช่วงเวลาใดๆ) ภายในลูบความถี่คัดออฟพาได้จากความต้านทานขาออกและตัวเก็บประจุบายพาส ความถี่คัดออฟนี้จะมีค่าสูงสำหรับกรณีที่มีความถี่ VCO สูงๆ โดยสภาวะเช่นนี้ผลตอบสนองความถี่ของลูบจะถูกจำกัดโดย VCO และผลของวงจรอินทิเกรต สำหรับเฟสล็อกกลูบที่ไม่มีวงจรกรองที่ชดเชย ผลตอบสนองความถี่ของลูบเปิดจะหาได้จากผลคูณของผลตอบสนองในแต่ละองค์ประกอบ



รูปที่ 2.11 เฟสล็อกกลูบที่ยังไม่มีวงจรรองสำหรับชดเชยกลูบ

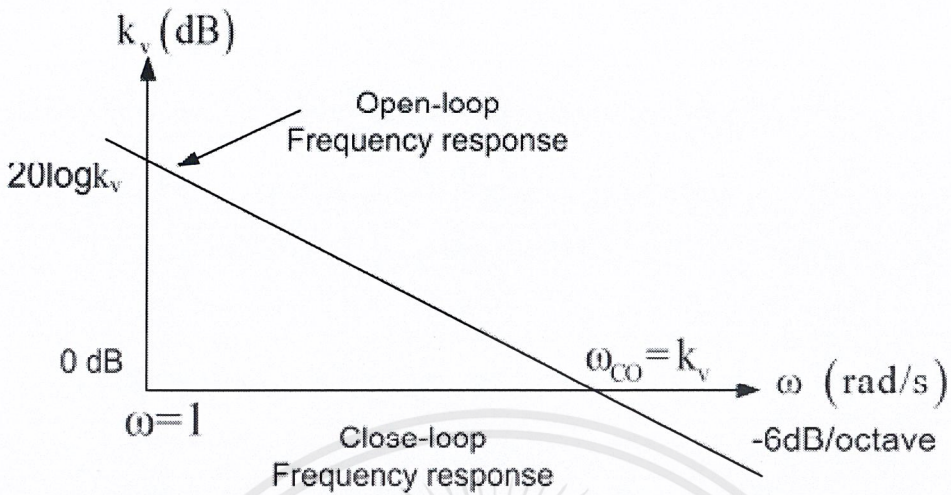
อัตราขยายของกลูบในหน่วยเดซิเบลจะได้มาจาก $2\pi k_v k_A k_o$ ที่ $\omega = 1 \text{ rad/s}$ และอัตราขยายของกลูบจะลดลงด้วยอัตรา $1/\omega$ นั่นคือ -6 dB/octave (-20 dB/decade) ดังนั้นอัตราขยายกลูบจะเป็น 0 dB ($k_v = 1$) ที่ความถี่เป็น k_v rad/s ความถี่ที่ทำให้อัตราขยายเป็น 0 dB จะเรียกว่าความถี่ตัดข้ามของกลูบ (Loop crossover frequency, ω_{CO}) ในกรณีที่กลูบไม่มีการชดเชย ความถี่ตัดข้ามนี้จะมีค่าเท่ากับ k_v นั่นคือ $\omega_{CO} = k_v$

2.4.3 ผลตอบสนองความถี่ของกลูบเปิด และแถบความถี่

กราฟโบดของกลูบปิดสำหรับกรณีวงจรเฟสล็อกกลูบที่ไม่มีการชดเชยสามารถแสดงได้ดังรูปที่ 2.12 สังเกตได้ว่าเมื่อระบบทำงานในกลูบปิด อัตราขยายของระบบจะเป็น 1 (0 dB) จนถึงความถี่เข้าใกล้ ω_{CO} หลังจากนั้นความถี่นี้จะลดลงด้วยอัตรากลูบเปิดนั่นคือ 6 dB/octave

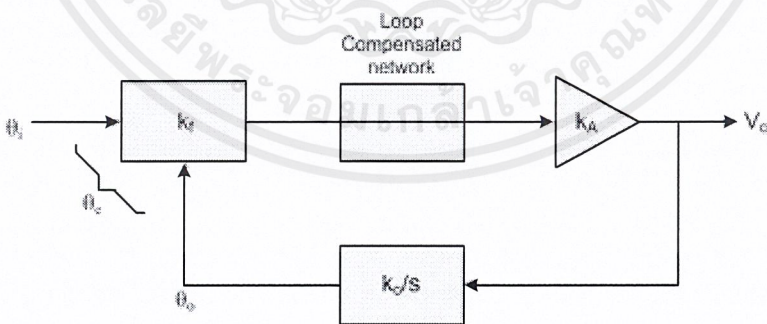
สำหรับความถี่สูงๆ ของสัญญาณในกลูบดังนั้นระบบเฟสล็อกกลูบที่ไม่มีการชดเชย โดยสามารถหาแถบความถี่ได้จาก

$$BW = \omega_{CO} = k_v \quad (2.16)$$



รูปที่ 2.12 ผลตอบสนองความถี่ลูปเปิดและปิด ของวงจรเฟสล็อกคูลูปที่ไม่มีการชดเชย

แถบความถี่ที่หาได้จาก $BW = \omega_{CO} = k_v$ เป็นแถบความถี่ด้านเดียวเนื่องจากวงจรเฟสล็อกคูลูปสามารถติดตามความถี่ของสัญญาณที่สูงกว่าและต่ำกว่า f_{FR} ของ VCO รูปกราฟโบเดลลูปเปิดของวงจรเฟสล็อกคูลูปที่ไม่ได้มีการชดเชยต่อค่าเบี่ยงเบนความถี่เข้าที่เห็นจะมีลักษณะเหมือนวงจรกรองผ่านต่ำ วงจรเฟสล็อกคูลูปที่ใช้เป็นวงจรสำหรับติดตาม (Tracking filter) โดยมี VCO ที่ติดตามค่าเบี่ยงเบนความถี่ของสัญญาณขาเข้า f_i และค่าเบี่ยงเบนของความถี่ขาเข้าเหล่านี้จะให้ค่า V_o ที่แปรเปลี่ยนไปกับความถี่ของลูปภายใน ω



รูปที่ 2.13 วงจรเฟสล็อกคูลูปที่ไม่มีการชดเชย

จากรูปที่ 2.13 ถ้ากำหนดเฟสขาเข้าคือ θ_i และเฟสขาเข้าของ VCO คือ θ_o และค่าคลาดเคลื่อนเฟสคือ $\theta_e = \theta_i - \theta_o$ เป็นสัญญาณขาเข้าที่ไปยังวงจรเปรียบเทียบเฟสและจากนี้จะได้ $\theta_i = \theta_e + \theta_o$ โดยพิจารณาในทิศที่กลับทางของลูปจาก θ_o จะเห็นได้ว่า $\theta_o = (2\pi k_o / s)V_o$ และเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_o = k_A k_\phi \theta_e$ ดังนั้น $\theta_o = (2\pi k_o / s) k_A k_\phi \theta_e$ เมื่อนำมาแทนค่าใน $\theta_i = \theta_e + \theta_o$ ดังนั้นจะได้ $\theta_i = \theta_e + [(2\pi k_o k_A k_\phi) / s] \theta_e$ หรือ $\theta_i = [1 + (2\pi k_o k_A k_\phi) / s] \theta_e$ เพื่อหาว่าแรงดันขาออก V_o มีการเปลี่ยนแปลงเมื่อเฟสขาเข้าได้เกิดการเปลี่ยนแปลงโดยใช้ $V_o = k_A k_\phi \theta_e$ ซึ่งจะได้ $\theta_i = [1 + (2\pi k_o k_A k_\phi) / s] [V_o / k_A k_\phi]$ ดังนั้นฟังก์ชันถ่ายโอนของสัญญาณขาออก / สัญญาณขาเข้า คือ V_o / θ_i จึงมีค่าเป็น

$$\frac{V_o}{\theta_i} = \frac{sk_\phi k_A}{s + 2\pi k_o k_A k_\phi} \quad (2.17)$$

สำหรับเฟสล็อกกลูปที่ไม่มีการชดเชย ผลตอบสนองความถี่และลักษณะผลตอบสนองชั่วคราวของเฟสล็อกกลูป หาได้จากโพลของฟังก์ชันถ่ายโอนโดยการให้ส่วนของ $\frac{V_o}{\theta_i} = \frac{sk_\phi k_A}{s + 2\pi k_o k_A k_\phi}$ เป็น 0 โดยตัวส่วนจะเป็น 0 เมื่อ $s = -2\pi k_o k_A k_\phi = -k_v$

$$\frac{V_o}{\theta_i} = \frac{sk_\phi k_A}{s + k_v} \quad (2.18)$$

จากสมการข้างบนนี้ จะสังเกตได้ว่าผลตอบสนองชั่วคราวที่มีลักษณะเหมือนกับวงจกรองผ่านสูง RC นั่นคือ $V_o / V_i = (sRC) / (sRC + 1) = s / (s + \omega_c)$ โดย $\omega_c = 1/RC$ ซึ่งเป็นความถี่คัตออฟในหน่วยเรเดียน/วินาที (rad/s) สำหรับกรณีที่ความถี่ของสัญญาณขาเข้าเกิดการเปลี่ยนแปลงซึ่งจะได้ผลตอบสนองเฟสล็อกกลูปที่มีลักษณะคล้ายวงจกรองผ่านต่ำ เพราะจาก $\omega = d\theta / dt$, $\omega_i = s\theta_i$ และ $f_i = (1/RC)s\theta_i$ จะได้ $V_o / \theta_i = V_o / [(2\pi f_i) / s] = (sV_o) / (2\pi f_i)$ ดังนั้น

$$\frac{V_o}{f_i} = \frac{2\pi k_\phi k_A}{s + k_v} \quad (2.19)$$

แสดงว่าการเปลี่ยนแปลง V_o ไปด้วย f_i จะมีผลตอบสนองที่เหมือนกับวงจกรองผ่านต่ำ RC โดย $V_o / V_i = 1 / (sRC + 1) = \omega_c / (s + \omega_c)$ ซึ่ง $\omega_c = 1/RC$ คือความถี่หักมุมใน rad/s แถบความถี่ของเฟสล็อกกลูปที่ไม่มีการชดเชยคือ $\omega = k_v$ และเฟสล็อกกลูปจะมีผลตอบสนองชั่วคราว (Transient response) ที่คล้ายกับผลตอบสนองชั่วคราวของวงจกรองผ่านต่ำ นั่นคือจะเหมือนกับการอัดประจุตัวเก็บประจุ เมื่อสัญญาณขาเข้าเฟสล็อกกลูปเป็นสัญญาณแบบขั้นบันได ถ้าให้ f_i มีการเปลี่ยนแปลงแบบขั้นบันไดเป็น Δf ที่ $t = 0$ ดังนั้น $F_i(s) = \Delta f / s$ ด้วยการแก้แรงดันขาออกจากสมการ $V_o / f_i = (2\pi k_\phi k_A) / (s + k_v)$ และ $2\pi k_\phi k_A = k_v / k_o$ ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o(S) = \frac{\Delta f k_v / k_o}{s(s + k_v)} \quad (2.20)$$

เมื่อทำการแปลงฟังก์ชันของสมการข้างบนนี้จะได้ผลตอบสนองเวลาของ V_o กรณีสัญญาณเข้าเป็นแบบขั้นบันไดคือ

$$V_o(t) = \left(\frac{\Delta f}{k_o} \right) (1 - e^{-k_v t}) \quad (2.21)$$

ซึ่งจะช่วงเวลาขึ้นเป็น $1/k_v$ และค่าสถานะอยู่ตัวเป็น $V_o(ss) = \Delta f / k_o$ และแรงดันขาออกจะเข้าสู่ค่าสถานะอยู่ตัวซึ่งไม่ดีต่อการมอดูเลตสัญญาณ FSK ดังนั้นจึงต้องมีวงจรชดเชยเพื่อให้เข้าสู่สถานะอยู่ตัวได้เร็วสำหรับเฟสล็อกคูปที่ไม่มีวงจรชดเชยจะได้แถบความถี่ของคูปเป็น k_v ซึ่งจะมีผลตอบสนองกับการเปลี่ยนความถี่ของสัญญาณเข้าเหมือนกับวงจรกรองผ่านต่ำ RC และสามารถหาความสัมพันธ์ของอัตราขยายคูปปิดกับความถี่เป็น

$$k_{CL} = \frac{1}{1 + j\omega / \omega_{CO}} \quad (2.22)$$

จากฟังก์ชันถ่ายโอนแรงดันขาออกต่อความถี่เข้าที่หามาได้นั้นคือ

$$\frac{V_o}{f_i} = \frac{2\pi k_\phi k_A}{j\omega + k_\phi k_A k_o} = \frac{2\pi k_\phi k_A / k_\phi k_A k_o}{\frac{j\omega}{k_v} + 1} = \frac{2\pi / k_o}{1 + j \frac{\omega}{\omega_{CO}}} \quad (2.23)$$

โดย $\omega_{CO} = k_v$ และ f_i คือความถี่ของสัญญาณคลื่นพาห์ขาเข้า โดย ω คือความถี่ที่มีหน่วยเป็นเรเดียน/วินาที (rad/s) ของด้านออกของวงจรเปรียบเทียบกับเฟส (สัญญาณเดิมมอดูเลต)

2.5 การประยุกต์ใช้งานคิมมอดูเลตของเฟสล็อกคูป

เมื่อเฟสล็อกคูปเกิดการล็อกกับสัญญาณขาเข้า VCO ก็จะคอยติดตามการเปลี่ยนแปลงความถี่ของสัญญาณขาเข้า f_i อย่างช้าๆ สมมติว่า f_i มีการเพิ่มขึ้นไปเท่ากับ Δf_i เพื่อให้คูปยังคงมีการล็อกค่าอยู่ได้ ($f_o = f_i$) แรงดัน VCO จะมีการเพิ่มเป็น $\Delta V_o = \Delta f_i / k_o$ การเปลี่ยนแรงดันจะเป็นการเปลี่ยนค่าแรงดัน V_d ที่ทำให้ค่าคลาดเคลื่อนเฟสเป็น $\Delta \theta_e = 2\pi \Delta f_i / k_v$ สมมติว่าสัญญาณ FM ที่มีความถี่คลื่นพาห์เป็น f_i ถูกมอดูเลตด้วยค่าดัชนี $m_f = 4$ กับสัญญาณโชนุชอยด์ 1 kHz จากที่ทราบว่าคุณสมบัติของคลื่นพาห์นั้นจะมีการเบี่ยงเบนที่มากกว่าและน้อยกว่าค่าของความถี่ f_i ด้วยปริมาณ $f_i = m_f f_m = 4 \times 1 \text{ kHz} = 4 \text{ kHz}_{pk}$ ถ้าสัญญาณ FM นี้เป็นสัญญาณขาเข้าของเฟสล็อกคูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

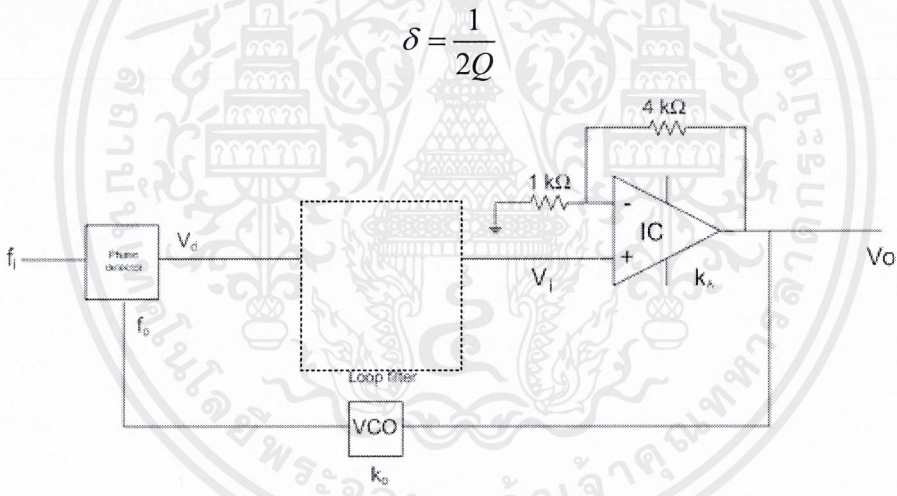
โดยมีอัตราขยาย VCO เป็น $k_o = 10\text{kHz}/V$ และแถบความถี่ของลูปมากกว่า 1kHz ดังนั้นแรงดันเข้า VCO จะเป็นสัญญาณที่ 1kHz ที่มีค่ายอดเป็น $\Delta V_o = \Delta f_i / k_o = (4\text{kHz}) / (10\text{kHz}/V) = 400\text{mV}_{pk}$ สัญญาณไซน์ซอซอด้ $400\text{mV}(\text{peak})$ และอยู่เป็นค่ากลางของแรงดันที่หาจากค่าต่างกันของความถี่ที่ทำงานเสรี f_{FR} และสัญญาณคลื่นพาห้ของสัญญาณขาเข้า f_i จาก $\Delta V_o = (f_i - f_{FR}) / k_o$ และต้องระมัดระวังว่าค่าเบี่ยงเบนสูงสุดของความถี่จะต้องมีค่าไม่เกินช่วงคงค่าไว้ (Hold-in-range) ของลูป ซึ่งจะไม่ทำให้เกิดการลือกขึ้นและเกิดการสลิป จากลักษณะของวงจรถียบเทียบเฟสจะมีค่าซ้ำกันทุกๆ 2π เรเดียน ลูปก็จะไม่มีการลือกใน ช่วง $\pi/2 < \theta_e < 3\pi/2$ เพราะในลูปจะมีเฟสผิดไป เมื่อลูปยกเลิการลือกเนื่องจากการเปลี่ยนแปลงชั่วคราว ระบบจะมีการเคลื่อนไปเป็นหนึ่งรอบหรือมากกว่าก่อนจะลือกอีกครั้งใน โหมดเสถียรภาพ ถ้าอัตราการมอดดูเลต f_m มีค่าเพิ่มขึ้น ดังนั้นสัญญาณขาออกที่ติมอดดูเลตจากเฟสลือกลูปก็จะลดทอนลง และจะมีค่าเคลื่อนเฟสซึ่งมีผลตอบสนองเช่นเดียวกับวงจรกรองผ่านต่ำ $f_{CO} = k_v / 2\pi$ ในสัญญาณ FSK ค่าความถี่ของสัญญาณพาห้จะมีค่าเปลี่ยนแปลงในลักษณะขึ้นบันได โดยเปลี่ยนจาก f_s เรียกว่าสเปซ (Space) ไปเป็น f_M เรียกว่ามาร์ค (Mark) โดย f_s จะมีค่าความถี่สูงกว่า f_M และจะส่งค่าดิจิตอลเป็น 0 อัตราสัญญาณคลื่นพาห้จะมีการสวิตซ์อยู่ระหว่าง f_s และ f_M ซึ่งเป็นอัตราข้อมูลในทางดิจิตอล (บิต/วินาที) ซึ่งอ้างเป็นอัตราโบด์ (Baud rate) เฟสลือกลูปสามารถใช้ในการมอดดูเลตเชิงเลข FSK และมีการติมอดดูเลตของ FSK ซึ่งได้นำมาใช้ในโมเดมได้อีกด้วย

สำหรับเฟสลือกลูปที่ไม่มีการชดเชยก็จะมีพฤติกรรมเช่นเดียวกับวงจรกรองผ่านต่ำ โดยมีผลตอบสนองขึ้นบันไดของความถี่ขาเข้าเหมือนวงจรกรองผ่านต่ำ สัญญาณ FSK ที่มีอัตราโบด์ต่ำๆ จะติมอดดูเลตด้วยเฟสลือกลูปได้ง่ายและแม่นยำกว่า เพราะว่าลูปมีผลตอบสนองกับการเปลี่ยนแปลงแบบขึ้นบันไดของความถี่สัญญาณพาห้ ค่าคงที่เวลาสำหรับแรงดัน V_o ก็จะเป็น $\tau = \frac{1}{\omega_{CO}} = \frac{1}{k_v}$ (หน่วยเป็นวินาที)

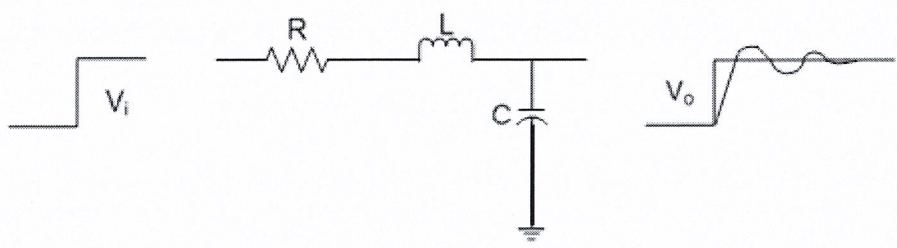
2.6 การปรับปรุงผลตอบสนองของลูป

ผลจากการติมอดดูเลต FSK แสดงให้เห็นว่าข้อเสียของเฟสลือกลูปที่ไม่มีการชดเชยคือมีผลตอบสนองที่เหมือนกับผลตอบสนองวงจรกรองผ่านต่ำ ดังนั้นในการประยุกต์หลายๆ อย่างรวมทั้งการติมอดดูเลตสัญญาณ FSK ลูปที่ไม่มีการชดเชยจะมีผลตอบสนองต่อการเปลี่ยนแปลงอย่างทันทีทันใดของความถี่ขาเข้า (ผลตอบสนองขึ้นบันได) ที่ให้ค่า V_o ซ้ำเกินไป ผลตอบสนองลูปสามารถปรับปรุงให้ดีขึ้นเพื่อให้ค่า V_o ทำให้ใช้เวลามากขึ้นน้อยกว่าเดิมได้ด้วยการนำวงจรชดเชยลูป (Loop compensation) เทคนิคที่ง่ายที่สุดสำหรับการชดเชยเฟสลือกลูปคือการใส่วงจรประวิงเฟส (Phase-delay network) ลงในลูป เฟสลือกลูปดังแสดงในรูปที่ 2.14 แสดงถึงวงจรล้าหลัง RC (RC เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

lag network) ที่ ต่ออยู่ระหว่างวงจรถ่ายเฟสและวงจรถายค่าเวลาคงที่ RC สามารถเลือกให้ผลตอบสนองรูปได้เหมาะสมสำหรับการประยุกต์ของระบบใดๆ ผลของการใส่วงจรถ่ายเฟส RC ลงในลูบป้อนกลับแบบลบที่มีวงจรถ่ายเฟสใน VCO อยู่แล้วจะทำให้เป็นระบบลำดับที่ 2 ได้ผลตอบสนองในเวลาจะแสดงได้ดังรูปที่ 2.15 วงจรจะประกอบด้วยวงจรถ่ายเฟสลำดับที่ 1 ที่อนุกรมกับค่าเหนี่ยวนำซึ่งจะทำให้เป็นระบบลำดับที่ 2 ได้ถ้า R มีขนาดใหญ่มากเกินไป วงจรก็จะมีค่าความถี่เรโซแนนซ์อนุกรมที่ $f_o = 1/2\pi\sqrt{RC}$ ซึ่งจะเรียกกันว่าความถี่ธรรมชาติหน่วงขาด (Under damped natural frequency) ดังแสดงในรูปที่ 2.14 การเปลี่ยนแปลงแรงดันทันทีทันใดจะทำให้ V_o ที่เปลี่ยนแปลงอย่างช้าในช่วง เริ่มต้นให้กลับมีการเปลี่ยนแปลงเพิ่มขึ้นอย่างรวดเร็วจนพุ่งสูงเกิน (Overshooting) และสั่นแบบหน่วง (Ringing) การสั่นแบบหน่วงจะเกิดการหน่วงหลังจากเวลาที่คำนวณได้จากค่า Q โดยที่ค่าของ $Q = 2\pi f_o L/R$ ในระบบลำดับที่ 2 จะมีปัจจัยหนึ่งซึ่งเรียกกันว่าตัวประกอบการหน่วง (Damping factor) โดยหาได้



รูปที่ 2.14 เฟสล็อกที่มีการใช้การชดเชยด้วย RC



รูปที่ 2.15 ผลตอบสนองขั้นบันไดของ RLC ลำดับที่ 2 แบบหน่วงขาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า R มีขนาดมากที่ทำให้ $\delta > 1$ จะไม่มีการสั่นแบบหน่วงเกินขึ้นแต่ค่าเวลาขาขึ้นจะแยกว่ากรณีวงจรลำดับที่ 1 ซึ่งเรียกระบบนี้ว่าระบบหน่วงเกิน(Over damped system) และถ้า $\delta = 1$ จะเรียกว่า ระบบหน่วงวิกฤต (Critical damped system) ระบบป้อนกลับแบบลำดับที่ 2 อย่างเฟส ล็อก ลูปที่แสดงไว้ในรูปที่ 2.14 จะต้องออกแบบให้ได้ผลตอบสนองทางพลวัตที่เหมาะสมเพื่อให้ทันกับสัญญาณเข้าที่เข้าอย่างทันทีทันใด สำหรับตัวอย่างวงจรดีมอดคูเลตสัญญาณ FSK แบบ หน่วง ขาดจะเกิดการพุ่งสูงเกิน (Overshooting) ค่าแรงดันที่ต้องการได้และเกิดการสั่นแบบหน่วง ถ้าเลือกค่า R และ C อย่างเหมาะสม จะทำให้เฟสล็อกลูปที่ได้ชดเชยแล้วจะเข้าสู่สภาวะอยู่ตัวได้เร็ว ขึ้นและไม่มีการสั่นหน่วงเกิดขึ้นด้วย

สำหรับเฟสล็อกลูปลำดับที่ 2 ที่ชดเชยด้วยวงจรชดเชยแบบเฟสล่าหลังที่มีฟังก์ชันถ่ายโอน คือ $F(s) = \omega_c / (s + \omega_c)$ ดังแสดงไว้ในรูปที่ 2.14 เป็นวงจรอินทิเกรต RC ผลที่ได้จะเกิดเป็น ระบบลำดับที่ 2 และเฟสสามารถควบคุมได้ ดังนั้นสามารถควบคุมค่าเวลาขาขึ้นและลักษณะ ผลตอบสนองในเวลาของลูปได้ด้วย ผลตอบสนองความถี่สามารถหาได้ด้วยวิธีเดียวกันกับกรณีที่

ไม่มีการใส่วงจรถดเชย ซึ่งผลตอบสนองจากสมการ $\frac{V_o}{\theta_i} = \frac{sk_\phi k_A}{s + 2\pi k_o k_A k_\phi}$ ก็จะเป็น

$$\frac{V_o}{\theta_i} = \frac{sk_\phi k_A F(s)}{s + 2\pi k_o k_A F(s)} \quad (2.24)$$

และจากสมการ $\frac{V_o}{f_i} = \frac{2\pi k_\phi k_A}{s + k_v}$ ก็จะเป็น

$$\frac{V_o}{f_i} = \frac{2\pi k_\phi k_A F(s)}{s + k_v F(s)} \quad (2.25)$$

เนื่องจาก $F(s) = \omega_c / (s + \omega_c)$ สำหรับกรณีของการชดเชยแบบเฟสล่าหลังโดยสมการ $V_o(S) = \frac{\Delta f k_v / k_o}{s(s + k_v)}$ สำหรับความถี่ของสัญญาณเข้าแบบขั้นบันไดคือ

$$V_o = \frac{\Delta f k_v \omega_c / k_o}{s(s^2 + \omega_c s + k_v \omega_c)} \quad (2.26)$$

โดยเปรียบเทียบกับผลตอบสนองความถี่ของระบบลำดับที่ 2 ทั่วไป

$$H(s) = \frac{\omega_n^2}{s(s^2 + 2\delta\omega_n s + \omega_n^2)} \quad (2.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการแปลงผกผันลาปราช จะได้ผลตอบสนองเชิงเวลาเป็น

$$h(t) = 1 - \frac{e^{-\delta\omega_n t}}{\sqrt{1-\delta^2}} \sin[\omega_n t \sqrt{1-\delta^2} + \theta] \quad (2.28)$$

โดยที่ $\theta = \tan^{-1} \sqrt{(1/\delta^2) - 1}$

เมื่อเปรียบเทียบกับกันได้

$$\omega_n^2 = k_v \omega_c \quad (2.29)$$

และ

$$\delta = \frac{\omega_c}{2\omega_n} = \frac{\omega_c}{2\sqrt{k_v \omega_c}} = \frac{1}{2} \sqrt{\frac{\omega_c}{k_v}} \quad (2.30)$$

เราสามารถเขียนสมการ $V_o = \frac{\Delta f k_v \omega_c / k_o}{s(s^2 + \omega_c s + k_v \omega_c)}$ ใหม่ได้เป็น

$$V_o(s) = \frac{(\Delta f / k_o) \omega_n^2}{s(s^2 + s\delta\omega_n s + \omega_n^2)} \quad (2.31)$$

ดังนั้นผลตอบสนองเชิงเวลาที่มีการชดเชยคือ

$$V_o(t) = \frac{\Delta f}{k_o} \left\{ 1 - \frac{e^{-\delta\omega_n t}}{\sqrt{1-\delta^2}} \sin[\omega_n t \sqrt{1-\delta^2} + \theta] \right\} \quad (2.32)$$

โดยที่

$$\frac{\Delta f}{k_o} = V_o(ss) \quad (2.33)$$

เป็นสถานะอยู่ตัวแล้ว สำหรับ $0 < \delta < 1$ เฟสลือกู๊ปที่มีการชดเชยจะมีผลตอบสนอง
ขั้นบันไดเหมือนระบบลำดับที่ 2 แบบหน่วงขาด จากสมการ $H(s) = \frac{\omega_n^2}{s(s^2 + 2\delta\omega_n s + \omega_n^2)}$ แทน

$s = j\omega$ จะหาค่าสูงสุดได้เป็น

$$\frac{1}{2\delta\sqrt{1-\delta^2}} \quad (2.34)$$

ซึ่งเป็นสัดส่วนที่เกิดจากการนอร์มอลไลซ์และความถี่ที่ทำให้เกิดค่าสูงสุด

$$\omega = \omega_n \sqrt{1-2\delta^2} \quad (2.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 วงจรสังเคราะห์ความถี่

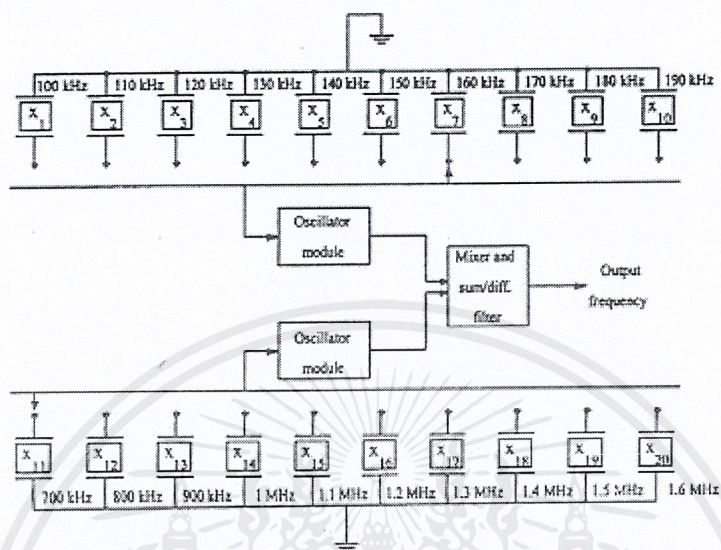
วงจรสังเคราะห์ความถี่(Frequency synthesizer) เป็นวงจรแวกต์ที่แปรความถี่ได้ด้วยการมีเสถียรภาพที่ถูกต้องควบคุมด้วยคริสตัล วงจรสังเคราะห์ความถี่ใช้ในเครื่องมือวัดอุปกรณ์ที่ทดสอบอัตโนมัติและระบบสื่อสาร รวมไปถึงการใช้งานที่พบเห็นทั่วไปเช่นระบบการเลือกช่องของโทรทัศน์ เครื่องรับส่งวิทยุสมัครเล่น วิทยุที่มีแถบความถี่สำหรับประชาชน และเครื่องสแกน นอกจากนี้วงจรสังเคราะห์ความถี่ที่ใช้ในการเชื่อมโยงของระบบสื่อสารหลายๆ ช่องสัญญาณสำหรับสร้างความถี่คลื่นพาห์ที่เสถียรในเครื่องส่งวิทยุ และยังสร้างสัญญาณความถี่โลคัลที่เสถียรในเครื่องรับวิทยุ

วิธีการสังเคราะห์ความถี่จะสามารถทำได้ 2 วิธีคือการสังเคราะห์ความถี่ทางตรง(Direct frequency synthesizer) กับการสังเคราะห์ความถี่ทางอ้อม (Indirect frequency synthesizer) สำหรับการสังเคราะห์ความถี่ทางตรงนั้นเป็นการเพิ่มสัญญาณความถี่ขาออกด้วยการผสมสัญญาณขาออกที่มาจากแหล่งกำเนิดความถี่แบบควบคุมด้วยผลึก (Crystal-controlled frequency synthesizer) 2 แหล่งหรือมากกว่า หรือโดยการหารหรือการคูณความถี่ขาออกด้วยวงจรแวกต์คริสตัล (Single-crystal oscillator) วงจรเดียวกันได้ สำหรับการสังเคราะห์ความถี่ทางอ้อมเป็นการนำวงจรคูณความถี่หรือวงจรหารความถี่แบบควบคุมป้อนกลับ (Feedback-controlled divider/multiplier) อย่างเช่นเฟสล็อกดูปมาใช้ในการเพิ่มความถี่ขาออก แต่วิธีการดังกล่าวนี้จะทำงานช้า และไวต่อสัญญาณรบกวน อย่างไรก็ตามราคาจะถูกลงกว่า และวงจรรองความถี่ที่มีจำนวนและความซับซ้อนน้อยกว่าวิธีการสังเคราะห์ความถี่ทางตรง

2.7.1 การสังเคราะห์ความถี่ทางตรง

วงจรสังเคราะห์ความถี่จากคริสตัลหลายๆตัว เป็นวงจรสังเคราะห์ ความถี่ที่ใช้การผสมสัญญาณ แบบไม่เชิงเส้นจากคริสตัลหลายๆ ตัว และการทำการกรองเพื่อให้ได้สัญญาณที่มีความถี่แตกต่างกันจากคริสตัล 20 ตัวกับวงจรถ่วง 2 มอดูล(Module) ด้วยกันดังแสดงในรูปที่ 2.16 สำหรับค่าความถี่ของคริสตัลที่แสดงไว้สามารถจะสังเคราะห์ความถี่ได้ในช่วงความถี่ 510 kHz ถึง 1790 kHz โดยเพิ่มขึ้นครั้งละ 10 kHz วงจรสังเคราะห์ความถี่นี้สามารถนำมาใช้ในการสร้างสัญญาณคลื่นพาห์หรือปรับเลือก ช่องสัญญาณสำหรับสถานีวิทยุกระจายเสียง AM ที่มีทั้งหมด 106 ช่อง (540 kHz ถึง 1600 kHz) จากตำแหน่งที่แสดงในรูป 2.16 ถ้าเลือกคริสตัลที่ให้ความถี่ 160 kHz กับ 700 kHz จะได้สัญญาณขาออกจากวงจรผสมสัญญาณได้คู่คือสัญญาณความถี่ผลรวม และสัญญาณความถี่ผลต่าง ($700 \text{ kHz} \pm 160 \text{ kHz} = 540 \text{ kHz}$ และ 860 kHz) และเมื่อปรับเลือกความถี่ของวงจรกรองให้ได้ 540 kHz ซึ่งจะได้ความถี่คลื่นพาห์ของช่อง 1 ออกมา ค่าความถี่ต่ำสุดที่ใช้

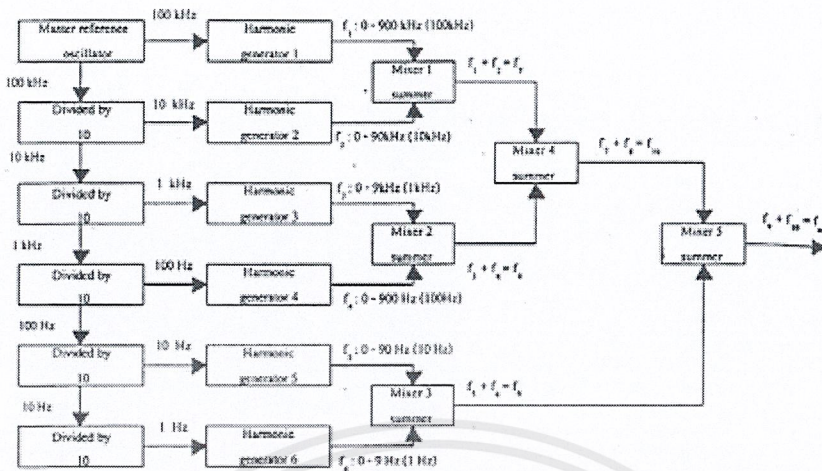
แบ่งระหว่างความถี่ขาออกสำหรับวงจรสังเคราะห์ความถี่คือ ค่าความละเอียด (Resolution) ซึ่งในวงจรสังเคราะห์ความถี่ที่แสดงดังรูปที่ 2.16 นี้มีค่าความละเอียดคือ 10 kHz



รูปที่ 2.16 วงจรสังเคราะห์ความถี่จากคริสตัลหลายๆ ตัว

วงจรสังเคราะห์ความถี่จากคริสตัลตัวเดียวเป็นวงจรสังเคราะห์ความถี่ที่ใช้ทั้งการเพิ่ม การลบการคูณและการหารความถี่เพื่อให้ได้ความถี่ตั้งแต่ 1 Hz ถึง 999,999 Hz โดยมีความถี่ที่ห่างกัน 1 Hz จากคริสตัลตัวเดียวที่มีความถี่ 100 kHz ซึ่งเรียกกันว่าวงจรแกว่งหลักใหญ่ (Master oscillator) ดังแสดงในรูปที่ 2.17 ความถี่จากวงจรแกว่งหลักใหญ่นี้จะเป็นความถี่ฐาน (Base frequency) ที่ถูกหารด้วยค่า 10 หลายๆ ครั้งจนได้ความถี่ฐานย่อย (Sub base frequency) 5 ค่าด้วยกันคือ 10 kHz, 1 kHz, 100 Hz, 10 Hz และ 1 Hz ในแต่ละสัญญาณความถี่ฐานย่อยเหล่านี้จะป้อนไปยังเครื่องกำเนิดสัญญาณฮาร์มอนิกส์ (Harmonic generator) หรือวงจรคูณความถี่ (Frequency multiplier) ของแต่ละความถี่นั้นๆ โดยที่วงจรกำเนิดสัญญาณฮาร์มอนิกส์นี้จะประกอบด้วยวงจรขยายไม่เชิงเส้น (Non-linear amplifier) และวงจรกรองปรับเลือกความถี่ได้ (Tunable filter) ซึ่งวงจรกรองจะทำหน้าที่เลือกความถี่ฮาร์มอนิกส์แรก 9 ค่าจากความถี่ฐานย่อยนั้นๆ ดังนั้นเครื่องกำเนิดสัญญาณฮาร์มอนิกส์เครื่องที่ 1 ก็จะให้ความถี่ขาออกที่เป็นไปได้ตั้งแต่ 0 kHz ถึง 900 kHz โดยมีความถี่ที่ห่างกัน 100 kHz สำหรับเครื่องกำเนิดสัญญาณฮาร์มอนิกส์เครื่องที่ 2 ก็จะให้ความถี่ขาออกที่เป็นไปได้ตั้งแต่ 10 kHz ถึง 90 kHz โดยมีความถี่ที่ห่างกัน 10 kHz เช่นเดียวกันกับเครื่องกำเนิดสัญญาณฮาร์มอนิกส์อื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 วงจรสังเคราะห์ความถี่จากคริสตัลตัวเดียว

ตารางที่ 2.1 ตำแหน่งของสวิทช์และฮาร์โมนิกส์

Harmonic Generator	Selected Output Frequency	Mixer Output Frequency
1	200 kHz	Mixer 1 out = 200 kHz + 40 kHz
2	40 kHz	= 240 kHz
3	6 kHz	Mixer 2 out = 6 kHz + 0.3 kHz =
4	0.3 kHz	6.3 kHz
5	10 Hz	Mixer 3 out = 10 Hz + 3 Hz = 13
6	3 Hz	Hz
		Mixer 4 out = 240 kHz + 6.3 kHz
		= 246.3 kHz
		Mixer 5 out = 246.3 kHz + 13 Hz
		= 246.313 kHz

ค่าความถี่ละเอียดของวงจรสังเคราะห์ความถี่หาได้จากจำนวนครั้งที่ความถี่จากวงจรแกว่งหลักใหญ่ถูกหาร อย่างในวงจรสังเคราะห์ความถี่ตามในรูปที่ 2.17 จะมีค่าความละเอียดของความถี่เป็น 1 Hz วงจรผสมสัญญาณที่ใช้ที่นี่จะเป็นวงจรผสมสัญญาณแบบได้คู่ที่ทางด้านออกมีวงจรกรองสำหรับปรับเลือกความถี่ผลรวมของความถี่ขาเข้าทั้งสองความถี่ อย่างในตัวอย่างดังที่แสดงในตารางที่ 2.1 จะให้ความถี่ออกมาเท่ากับ 246,313 Hz โดยตารางที่ 2.1 นี้เป็นตำแหน่ง ของสวิทช์เลือกของเครื่องกำเนิดสัญญาณฮาร์โมนิกส์ในแต่ละเครื่อง และความถี่ขาเข้ากับความถี่ขาออกจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรผสมสัญญาณแต่ละวงจร โดยจะเห็นว่าวงจรผสมสัญญาณที่มีอยู่ 5 วงจรจะรวมความถี่ขาออกมาจากเครื่องกำเนิดสัญญาณฮาร์โมนิกส์ 6 เครื่องพร้อมด้วยระดับการผสมสัญญาณทั้งหมด 3 ระดับ

2.7.2 การสังเคราะห์ความถี่ทางอ้อม

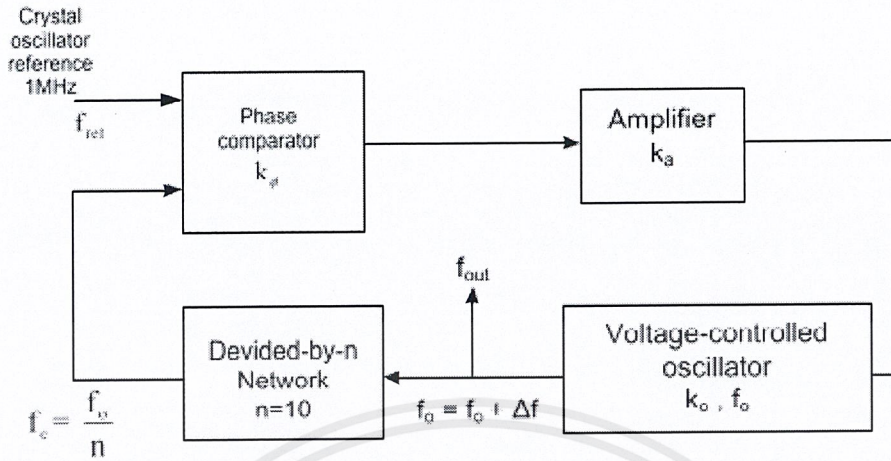
วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกคูลูป (Phase-locked loop frequency synthesizer) เป็นวิธีการสังเคราะห์ความถี่ที่นิยมมากในปัจจุบัน จากรูปที่ 2.18 เป็นวงจรสังเคราะห์ความถี่ด้วยเฟสล็อกคูลูปที่มีรูปเดียวโดยมีวงจรแอมป์แบบคริสตัลเป็นวงจรที่สร้างความถี่อ้างอิง และช่วงความถี่ที่ถูกสร้างขึ้น และค่าความถี่จะเพิ่มขึ้นกับวงจรหารความถี่รวมทั้งอัตราขยายลูปเปิด (Open-loop gain) วงจรหารความถี่ที่ใช้ในที่นี้จะเป็นวงจรหารด้วย n (Divider-by- n circuit) ที่สามารถออกแบบได้จากวงจรนับขึ้นลงแบบเชิงเลขที่โปรแกรมได้ (Programmable digital up-down counter) ซึ่งจะให้ความถี่ออกมาเป็น $f_c = f_o/n$ โดยที่ f_o เป็นความถี่ขาออกของ VCO คือ $f_o = n f_{ref}$ ดังนั้นวงจรสังเคราะห์ความถี่ความถี่จึง เป็นวงจรคูณความถี่ด้วยจำนวน n เท่า (Times- n frequency multiplier) โดยปริยายสำหรับวงจรหารความถี่นี้จะไปมีส่วนในการลดอัตราขยายลูปเปิดด้วยค่าตัวประกอบ n ฉะนั้นวงจรอื่นๆ ที่อยู่ในลูปจะต้องมีอัตราขยายที่สูงตามสัดส่วนไปด้วยอัตราขยายลูปของวงจรสังเคราะห์ความถี่แสดงไว้ในรูปที่ 2.18 คือ

$$k_v = \frac{k_d k_a k_o}{n} \quad (2.36)$$

จากสมการข้างบนนี้ จะเห็นได้ว่าขณะที่ n เปลี่ยน อัตราขยายลูปเปิดจะเปลี่ยนไปอย่างผกผันตามสัดส่วน วิธีที่จะแก้ปัญหานี้คือการโปรแกรมอัตราขยายของวงจรขยายให้มีค่าตามอัตราส่วนของตัวหาร ดังนั้นอัตราขยายลูปเปิดคือ

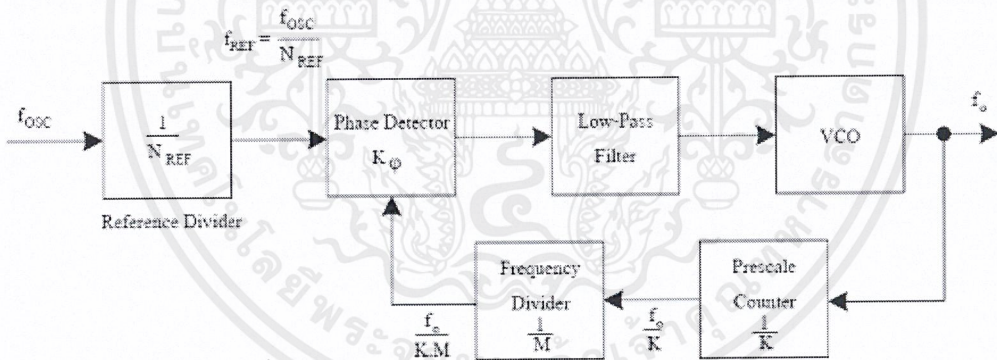
$$k_v = \frac{n(k_d k_a k_o)}{n} = k_d k_a k_o \quad (2.37)$$

สำหรับความถี่อ้างอิงและวงจรหารที่แสดงดังรูปที่ 2.18 จะได้ช่วงความถี่ขาออกเป็น $f_o = n f_{ref} = f_{ref}$ ถึง $10 f_{ref} = 1 \text{ MHz}$ ถึง 10 MHz



รูปที่ 2.18 วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกคูล

สำหรับในการทำงานเราเลือกใช้การสังเคราะห์ความถี่ทางอ้อมแบบ Prescaled (Prescaled Synthesizer) ดังรูปที่ 2.19



รูปที่ 2.19 วงจรสังเคราะห์ความถี่แบบ Prescaled (Prescaled Synthesizer)

วงจรมีค่าคงที่ (Fixed Prescale Counter) ซึ่งมีความถี่ปฏิบัติงานสูงสุด f_{OMAX} จะทำการทอนความถี่ลงมา มีขนาดเท่ากับ $\frac{f_{OMAX}}{K}$ ซึ่งอยู่ในย่านที่ตัวหารความถี่ (Frequency Divider) สามารถทำงานได้

สำหรับ Channel Space: f_{CH} ของวงจรมีค่าคงที่หาได้จากสมการ

$$f_{CH} = Kf_{REF} = \frac{K}{N_{REF}} f_{OSC} \tag{2.38}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$M_{MAX} = \frac{f_{OMAX}}{f_{CH}} = \frac{f_{OMAX}}{Kf_{REF}} \quad (2.39)$$

$$M_{MIN} = \frac{f_{OMIN}}{f_{CH}} = \frac{f_{OMIN}}{Kf_{REF}} \quad (2.40)$$

ส่วนค่าคงที่ของตัวหารสุทธิ (Total Divider Constant) ในทางเดินป้อนกลับ หาได้จาก

$$N = KM \quad (2.41)$$

$$N_{MAX} = KM_{MAX} \quad (2.42)$$

$$N_{MIN} = KM_{MIN} \quad (2.43)$$

2.8 วงจรสังเคราะห์ความถี่ในทางปฏิบัติ (Practical Synthesizers)

เราใช้วงจรมอดูเลชันด้วยค่า N ต่อในทางเดินป้อนกลับของ PLL เพื่อเพิ่มความถี่เอาต์พุตให้กับตัวสังเคราะห์ความถี่

วงจรมอดูเลชัน CMOS ใช้กระแสสัญญาณน้อยมาก แต่มีความถี่ปฏิบัติงานสูงสุด (Max Operating Frequency) ประมาณ 6 MHz เท่านั้น ในขณะที่วงจรมอดูเลชัน TTL สามารถใช้ได้ถึง 20 MHz แล้ว การเลือกใช้วงจรมอดูเลชัน ECL ซึ่งมีความถี่ปฏิบัติงานสูงสุดอยู่ระหว่าง 100 MHz – 300 MHz ก็เป็นการแก้ปัญหาวิธีหนึ่ง แต่อุปกรณ์ ECL มักมีราคาสูง และใช้กระแสสูง

ปัญหาของความถี่อ้างอิงที่อินพุต (f_{REF}) โดยทั่วไปแล้ว ค่า N ของวงจรมอดูเลชันในทางเดินป้อนกลับจะถูกออกแบบให้สามารถปรับแต่งได้ระหว่าง N_{MIN} และ N_{MAX} ทำให้ขนาดของความถี่เอาต์พุตต่างๆ อยู่ระหว่าง f_{OMIN} และ f_{OMAX} เพื่อให้ Channel Space: f_{CH} ระหว่างค่าของความถี่เอาต์พุต (f_o) ต่างๆ มีความละเอียดเพียงพอ จึงมักกำหนดให้ความถี่อ้างอิงที่อินพุต: $f_{REF} \leq 10kHz$ แต่ปรากฏว่าวงจรกำเนิดสัญญาณที่ใช้คริสตัลที่ใช้ทั่วไปมี $f_{OSC} \geq 1MHz$ ดังนั้นจึงจำเป็นต้องทอน f_{OSC} ลงมาอยู่ในระดับ f_{REF} ที่ต้องการ ก่อนที่จะต่อเข้าอินพุตของตัวตรวจจับเฟสใน PLL

2.9 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ คือ อุปกรณ์ประเภทสารกึ่งตัวนำที่รวบรวมฟังก์ชันการทำงานต่างๆ ไว้ภายในตัวของมันเอง โดยมีโครงสร้างใกล้เคียงกับคอมพิวเตอร์ คือ ภายในประกอบด้วยหน่วยรับข้อมูลและโปรแกรม หน่วยประมวลผล หน่วยความจำ หน่วยแสดงผล ซึ่งส่วนประกอบเหล่านี้มี

ความสมบูรณ์ในตัวของมันเอง ทำให้มีขนาดเล็ก และสามารถเขียนโปรแกรมควบคุมการทำงานของอุปกรณ์ต่างๆ ที่เชื่อมต่อกับตัวมัน ง่ายต่อการนำไปประยุกต์ใช้งาน

ไมโครคอนโทรลเลอร์ (Microcontroller) มาจากคำ 2 คำ คำหนึ่งคือ ไมโคร (Micro) หมายถึงขนาดเล็ก และคำว่า คอนโทรลเลอร์ (controller) หมายถึงตัวควบคุมหรืออุปกรณ์ควบคุม ดังนั้น ไมโครคอนโทรลเลอร์ จึงหมายถึงอุปกรณ์ควบคุมขนาดเล็ก แต่ในตัวอุปกรณ์ควบคุมขนาดเล็กนี้ ได้บรรจุความสามารถที่คล้ายคลึงกับระบบคอมพิวเตอร์ ที่คนโดยส่วนใหญ่คุ้นเคย กล่าวคือภายใน ไมโครคอนโทรลเลอร์ ได้รวมเอาซีพียู , หน่วยความจำ และพอร์ต ซึ่งเป็นส่วนประกอบหลักสำคัญของระบบคอมพิวเตอร์เข้าไว้ด้วยกัน โดยทำการบรรจุเข้าไว้ในตัวถังเดียวกัน

ความแตกต่างของ MicroController กับ MicroComputer คือ MicroController นั้นมีความสมบูรณ์ภายในตัวของมันเอง คือ มีส่วนประกอบต่างๆ ครบถ้วน ส่วน MicroComputer นั้นต้องทำงานร่วมกับอุปกรณ์ข้างเคียงที่เชื่อมต่อกับภายนอก เช่น แป้นพิมพ์ เครื่องอ่านเขียนแผ่นบันทึก หน่วยความจำ I/O ฯลฯ

2.9.1 ภาษาที่ใช้กับไมโครคอนโทรลเลอร์

ภาษาที่ใช้กับไมโครคอนโทรลเลอร์นั้น จะแตกต่างกันขึ้นอยู่กับไมโครคอนโทรลเลอร์แต่ละตระกูล แต่ภาษาที่ใช้โดยทั่วไป สามารถแบ่งออกเป็น 3 ประเภท ดังนี้

2.9.1.1 ภาษาเครื่อง

ภาษาเครื่อง (Machine Language) เป็นภาษาที่อยู่ในรูปแบบของรหัสเลขฐานสอง ไมโครคอนโทรลเลอร์สามารถเข้าใจภาษานี้ได้ทันที โดยไม่ต้องผ่านกระบวนการแปล แต่เป็นภาษาที่ยากต่อการเรียนรู้ เพราะอยู่ในรูปแบบของเลขฐานสอง และผู้ใช้ต้องมีความรู้เกี่ยวกับฮาร์ดแวร์เป็นอย่างดี แต่ข้อดีของภาษานี้ คือ มีขนาดเล็ก ทำงานได้รวดเร็ว และสามารถติดต่อกับฮาร์ดแวร์ได้โดยตรง

2.9.1.2 ภาษา Assembly

ภาษา Assembly สร้างขึ้นมาเพื่อให้การเขียนโปรแกรมง่ายขึ้น ภาษา assembly ใช้คำในภาษาอังกฤษแทนรหัสเลขฐานสอง ในภาษาเครื่อง ดังนั้นในการใช้งาน จะต้องผ่านการแปลจากภาษา Assembly เป็นภาษาเครื่องก่อน ตัวแปลภาษา เรียกว่า Assembler โปรแกรมที่เขียนโดยภาษา assembly จะทำงานเร็วและมีขนาดเล็ก เพราะว่ามันสามารถเข้าถึง Hardware ได้โดยตรง เช่นเดียวกับภาษาเครื่อง แต่ทั้งนี้ขึ้นอยู่กับวิธีการเขียนของผู้เขียนด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.1.3 Interpreters

interpreter คือ ภาษาระดับสูงซึ่งใกล้เคียงกับภาษาของมนุษย์ โดยจะฝังตัวอยู่ในหน่วยความจำ และทำหน้าที่อ่านคำสั่งจากโปรแกรมขึ้นมาทีละคำสั่ง ทำการแปลเป็นภาษาเครื่อง แล้วปฏิบัติตามคำสั่งนั้นๆ ตัวอย่างของ interpreter ที่รู้จักกันดีคือ ภาษา BASIC ข้อเสียของ interpreter คือ ทำงานได้ช้า เนื่องจากต้องแปลคำสั่งทีละคำสั่ง

2.9.1.4 Compilers

compiler คือ ภาษาระดับสูงซึ่งทำหน้าที่แปลโปรแกรมที่เขียนขึ้นมาทั้งหมดให้เป็นภาษาเครื่อง จากนั้นจึงนำเอาโปรแกรมที่แปลเสร็จแล้วเข้าไปเก็บในหน่วยความจำ หลังจากนั้นจึงสั่งให้ไมโครคอนโทรลเลอร์ปฏิบัติตามคำสั่งนั้นๆ ทำให้การทำงานได้เร็วขึ้น ตัวอย่างเช่น ภาษา C เป็นต้น

2.9.2 ลักษณะงานและตระกูลต่างๆ ของไมโครคอนโทรลเลอร์

งานที่จะนำไมโครคอนโทรลเลอร์ไปใช้งานส่วนใหญ่จะเป็นงานควบคุม โดยรับข้อมูลจากสวิทช์หรืออุปกรณ์ตรวจจับต่างๆ เช่น LDR , Hall effect ฯลฯ ส่งเข้าไปประมวลผลในไมโครคอนโทรลเลอร์ตามโปรแกรมที่เขียนไว้ล่วงหน้าแล้ว แล้วส่งผลที่ผ่านการประมวลผลแล้วออกไปยังอุปกรณ์เอาต์พุต เช่น LED , LCD , 7-Segment , Motor เป็นต้น

ตระกูลต่างๆ ของไมโครคอนโทรลเลอร์

- AVR
- ARM
- BASIC STAMP
- MCS-51
- PIC
- ST

2.9.3 ภาพรวมของ PIC16Fxxx/18Fxxx

ตารางที่ 2.2 แสดงภาพรวมของ PIC16Fxxx/18Fxxx

		ชิพ			
		16F84	16F877	18F442	18F458
หน่วยความจำโปรแกรม		1K Word	8K Word	16 KB	32 KB
หน่วยความจำ ข้อมูล	RAM	68	368	768	1536
	EEPROM	64	256	256	256
CAN Module		ไม่มี	ไม่มี	ไม่มี	มี
จำนวน I/O (บิต)		13	33	34	34
OSC (MHz)		4-10	4-20	40	40
Timer		1	3	4	4
PLL		ไม่มี	ไม่มี	มี	มี

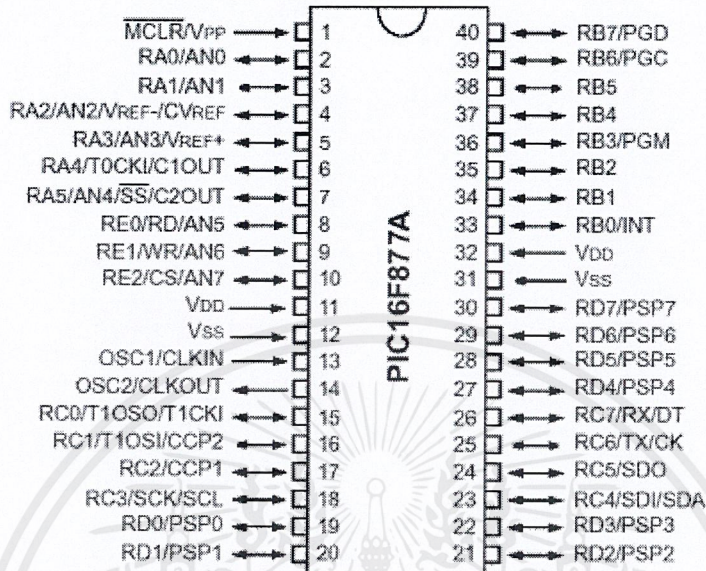
2.9.4 สัญญาณนาฬิกา

PIC จะใช้สัญญาณนาฬิกา โดยมองเป็นลักษณะของ วงรอบ (Cycle) ซึ่งระบุเอาไว้ว่า 1 คำสั่งนั้นจะประกอบไปด้วย 1-2 วงรอบ โดยแต่ละวงรอบนั้นจะแบ่งเป็น 4 ส่วน คือ Q1, Q2, Q3 และ Q4 ด้วยเหตุนี้ ความเร็วโดยรวมของ PIC จึงเท่ากับ ค่าความถี่ของสัญญาณนาฬิกาหาร ด้วย 4

$$1 \text{ cycle} = Q_1 + Q_2 + Q_3 + Q_4 + \frac{XTAL}{4}$$

ส่วนรุ่น 18Fxxx นั้นจะมีความสามารถพิเศษคือ สามารถสร้างสัญญาณนาฬิกาเป็น 4 เท่าของ XTAL โดยใช้วงจรเฟสล็อกคูลูป (อยู่ในตัวไมโครคอนโทรลเลอร์) ด้วยเหตุนี้ ถ้าเราใช้ XTAL 10 MHz ความเร็วสูงสุดของชิพจึงเป็น 40MHz ซึ่งถ้าหารด้วย 4 ประมาณได้ว่า ทำงานที่ความเร็วประมาณ 10 ล้านคำสั่งต่อวินาที (ถ้าเป็นพวกคำสั่งกระโดดจะใช้มากกว่า 1 cycle)

2.9.5 คุณสมบัติหลักของ PIC16F877



รูปที่ 2.20 แสดงการจัดขาของ PIC16F877A

2.9.5.1 คุณสมบัติของ 16F877

1. มีคำสั่งให้ใช้งาน 35 คำสั่ง
2. คำสั่งหนึ่งๆใช้เวลาทำงาน 1 ถึง 2 Cycle
3. ใช้ความถี่ออสซิลเลเตอร์ได้สูงสุด 20MHz
4. ทำงานแบบ Pipe-line (มี 2 ท่อ) ทำให้ ณ เวลาหนึ่งทำงาน 2 อย่างพร้อมๆกันได้
5. มีหน่วยความจำโปรแกรม Flash Memory ขนาด 8 KWord (14 - bit words)
6. มีหน่วยความจำข้อมูลแบบ RAM 368 ไบต์
7. มีหน่วยความจำข้อมูลแบบ EEPROM 256 ไบต์
8. มีการตอบสนองอินเทอร์รัพท์ทั้งหมด 14 แหล่ง
9. มี Stack ให้ใช้ได้สูงสุด 8 ระดับ
10. มีระบบ Power On Reset, Power Up Timer, Oscillator Start-up timer
11. Watchdog timer
12. สามารถเลือกระดับการป้องกันข้อมูล (Code Protection) ได้
13. มีโหมดประหยัดพลังงาน (Sleep Mode)
14. สามารถเลือกแหล่งสัญญาณนาฬิกาได้หลายโหมด XT RC และออสซิลเลเตอร์พลังงาน

คำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

15. สามารถโปรแกรมด้วยไฟ +5VDC ได้
16. การโปรแกรมตัวชิพแบบ ICSP (ICSP : In-Circuit Serial Programming)
17. สามารถทำงานที่ไฟเลี้ยง 2 VDC ถึง 5.5 VDC
18. ขาพอร์ต I/O แต่ละขา สามารถรับและปล่อยกระแสได้สูงสุด 25 mA
19. มีโมดูล Timer/Counter ใช้งานทั้งหมด 3 ตัว Timer 0 , Timer 1 และ Timer 2
20. มีโมดูล Capture/Compare/PWM จำนวน 2 ชุด
21. มีโมดูล Analog to Digital Converter ความละเอียดขนาด 8 บิต และ 10 บิต จำนวน 8

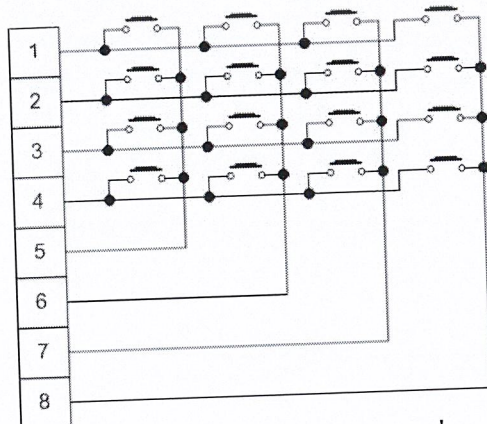
ช่องภายในตัวชิพ

22. มีโมดูลสื่อสารอนุกรมแบบ USART (USART : Universal Synchronous Asynchronous) สำหรับต่อกับการสื่อสารแบบ RS232 หรือดีกว่า
23. มีระบบตรวจระดับไฟเลี้ยง (BOR : Brown-out reset)
24. มีพอร์ต I/O ทั้งหมด 5 พอร์ต ได้แก่ พอร์ต A , B , C , D และ E มีขา I/O รวมกัน 33 ขา ดังนี้ คือ

- PORT A มี 5 ขา RA0 ถึง RA5
- PORT B มี 8 ขา RB0 ถึง RB7
- PORT C มี 8 ขา RC0 ถึง RC7
- PORT D มี 8 ขา RD0 ถึง RD7
- PORT E มี 3 ขา RE0 ถึง RE2

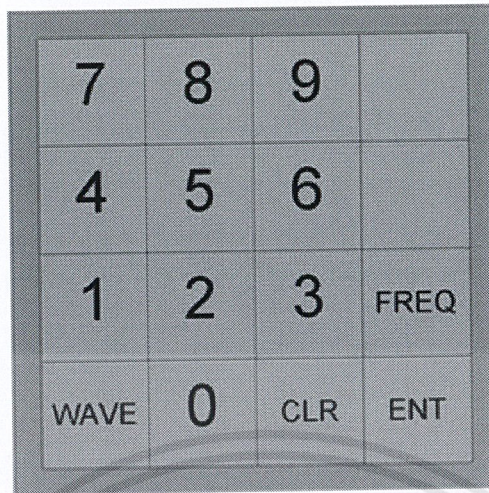
2.10 ชุดป้อนคำสั่ง

ชุดป้อนคำสั่งเป็นวงจร Keypad 4x4 เป็น Matrix Switch ขนาด 4x4 มีปุ่มใช้งานทั้งหมด 16 ปุ่ม รูปวงจรภายในแสดงได้ดังรูปที่ 2.21 และการจัดวางชุดป้อนคำสั่งแสดงดังรูปที่ 2.22



รูปที่ 2.21 วงจรภายในชุดป้อนคำสั่ง

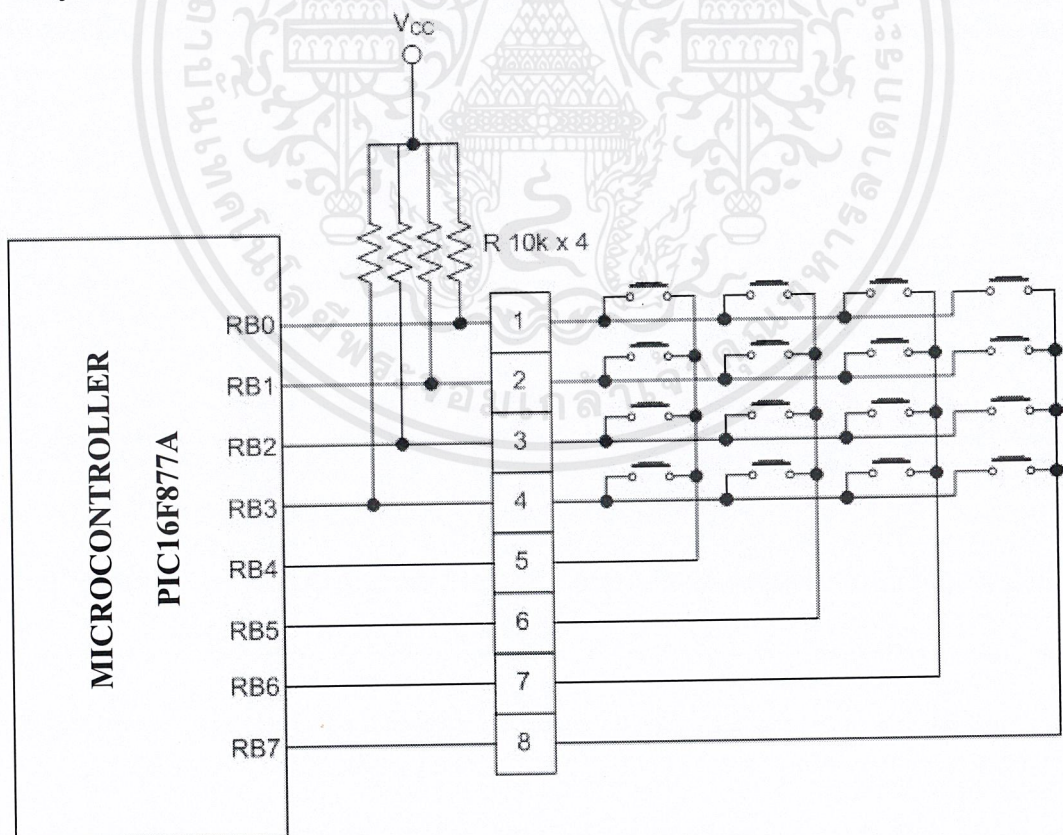
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 รูปแบบการจัดวางชุดปุ่มค้ำสั่ง

การใช้งานและหลักการ

ชุดปุ่มค้ำสั่งที่เป็น Matrix Switch จำเป็นจะต้องมีการถอดรหัส ในโครงงานนี้จะใช้ไมโครคอนโทรเลอร์เป็นตัวถอดรหัสการกดจากผู้ใช้งานและนำไปแสดงผลที่ชุดแสดงผล การต่อใช้งานดังรูปที่ 2.23



รูปที่ 2.23 วงจรชุดปุ่มค้ำสั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อใช้งานในลักษณะนี้ ในการติดต่อกับไมโครคอนโทรลเลอร์จะแบ่งออกเป็น 2 ส่วน คือ บิตอินพุตและบิตเอาต์พุต จุดต่อที่ 1 ถึง 4 จะเป็น บิตอินพุต และจุดต่อ 5 ถึง 8 จะเป็นบิตเอาต์พุต โดยโปรแกรมก็จะทำหน้าที่ตรวจสอบ 2 ส่วนเช่นกันคือ การตรวจสอบการกดปุ่มในแนวตั้ง (Columns Scan key) และการรอการกดปุ่มจากผู้ใช้งาน (Row Scan key) ทั้งหมดนี้จะอยู่ในฟังก์ชัน ของการตรวจสอบการกดปุ่ม (Scan key) เมื่อผู้ใช้งานมีการกดปุ่มใดๆ โปรแกรมจะทราบทันทีว่า ปุ่มใดถูกกด และจะนำไปแสดงผลที่ชุดแสดงผลทันที

2.11 ชุดแสดงผล

ชุดแสดงผลเป็นจอ LCD ขนาดไม่น้อยกว่า 2 บรรทัด 16 ตัวอักษร เพื่อแสดงความรู้รูปแบบสัญญาณและขนาดแรงดัน โดย LCD (Liquid Crystal Display) เป็นอุปกรณ์แสดงผลที่นิยมนำมาใช้งาน โดยจะแบ่งออกเป็น 2 ประเภทดังนี้

1. Character LCD Module
2. Graphic LCD Module

โดยองค์ประกอบสำคัญของ LCD ทั้ง 2 ประเภท ก็จะประกอบไปด้วยส่วนสำคัญ 3 ส่วนด้วยกัน โดยส่วนแรกก็คือ Dot Matrix Display จะเป็นลักษณะของชั้นของผลึกแก้วที่มีสารซึ่งเป็นของเหลว พิเศษอยู่ระหว่างชั้นผลึกโดยจะถูกแบ่งแยกออกเป็น Dot เล็กๆจำนวนมากเรียกว่า Dot Matrix Display ของเหลวที่วุ้นนี้มีคุณสมบัติที่ทึบแสง เมื่อมีแรงดันตกคร่อมตัวมันหรือ Dot นั้นจากคุณสมบัตินี้จึงถูกนำมาใช้ในการแสดงผลและส่วนที่สองคือส่วนของ Driver ที่ใช้ในการขับ Dot Matrix Display ให้ทึบแสงหรือโปร่งแสงตามสัญญาณที่ได้รับมาจากส่วนที่สามคือส่วนของ Controller ซึ่งเป็นหัวใจหลักในการควบคุมการทำงานที่มาจากส่วนต่างๆร่วมกัน ทั้งหมดจึงถูกเรียกว่า LCD Module โดยบางรุ่นอาจจะมีส่วนของแหล่งกำเนิดแสงสว่างที่ช่วยเพิ่มประสิทธิภาพในการแสดงผลหรือที่เรียกว่าแบ็กไลท์ (Backlight) เป็นอุปกรณ์เพิ่มเติมเข้ามา

ตารางที่ 2.3 แสดงตำแหน่งขาต่างๆที่ใช้เชื่อมต่อกับ LCD

ขา	สัญลักษณ์	ฟังก์ชัน
1	Vss	กราวด์
2	Vcc	+5 โวลต์
3	V _{EE}	ปรับความเข้มข้นด้วยแรงดัน (0-5 โวลต์)
4	RS	เลือกรีจิสเตอร์ (0 = รีจิสเตอร์คำสั่งหรือแฟล็กแสดงภาวะการทำงาน และตัวนับแอดเดรส ; 1 = รีจิสเตอร์ค่า)
5	RW	เลือกการอ่านหรือการเขียน (0 = เขียน ; 1 = อ่าน)
6	E	Enable การอ่านหรือเขียน LCD
7	D0	คาต้าอินพุต/เอาต์พุตบิตต่ำสุด
8	D1	คาต้าอินพุต/เอาต์พุตบิตที่ 2
9	D2	คาต้าอินพุต/เอาต์พุตบิตที่ 3
10	D3	คาต้าอินพุต/เอาต์พุตบิตที่ 4
11	D4	คาต้าอินพุต/เอาต์พุตบิตที่ 5
12	D5	คาต้าอินพุต/เอาต์พุตบิตที่ 6
13	D6	คาต้าอินพุต/เอาต์พุตบิตที่ 7
14	D7	คาต้าอินพุต/เอาต์พุตบิตที่สูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้างวงจรเฟสล็อกกลุ๊ป

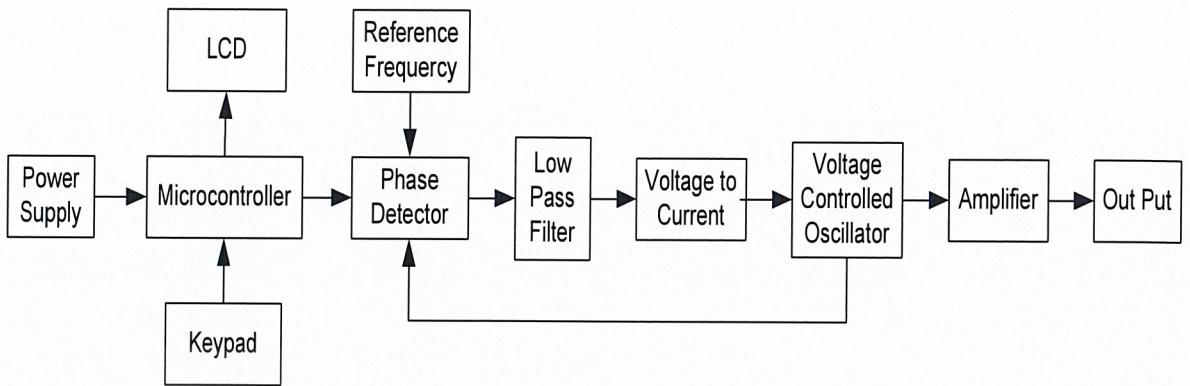
โครงการนี้เป็นกรออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ ซึ่งสามารถผลิตความถี่ได้ตั้งแต่ 100 Hz ถึง 1 MHz โดยอาศัยหลักการของเฟสล็อกกลุ๊ป เนื่องจากเฟสล็อกกลุ๊ปสามารถผลิตความถี่ออกมาได้แม่นยำและมีความเที่ยงตรงค่อนข้างสูง เพราะเป็นระบบป้อนกลับที่มีการเปลี่ยนความถี่และเฟสของวงจรรอสซิชันเลเตอร์ตามสัญญาณอินพุตที่ป้อนเข้ามา โดยเราได้อเลือกใช้อิซีเบอร์ MC145151 มาเป็นวงจรรเฟสล็อกกลุ๊ป และใช้อิซีเบอร์ XR2206 เป็นตัวสร้างสัญญาณความถี่ แล้วโปรแกรมรหัสเลขฐาน 2 ด้วยไมโครคอนโทรลเลอร์ เพื่อเลือกค่าความถี่ตามต้องการ และแสดงค่าความถี่ออกทางจอแสดงผลขนาด 16 ตัวอักษร 2 บรรทัด

คุณสมบัติของเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

1. สามารถผลิตความถี่ได้ตั้งแต่ 100 Hz ถึง 1 MHz
2. วงจรเฟสล็อกกลุ๊ปสามารถเลือกค่าความถี่ได้ 4 ช่วง คือ
 - ช่วงความถี่ระหว่าง 100Hz – 1kHz
 - ช่วงความถี่ระหว่าง 1kHz – 10kHz
 - ช่วงความถี่ระหว่าง 10kHz – 100kHz
 - ช่วงความถี่ระหว่าง 100kHz – 1MHz
3. สามารถโปรแกรมรหัสเลขฐาน 2 ได้ 10 บิต
4. สามารถสร้างสัญญาณรูปคลื่นได้ 3 รูปคลื่น คือ
 - สัญญาณคลื่นรูปไซน์
 - สัญญาณคลื่นรูปสามเหลี่ยม
 - สัญญาณคลื่นรูปสี่เหลี่ยม
5. สามารถปรับค่าแรงดันเอาต์พุตได้สูงสุด 20 โวลต์

การออกแบบเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

จากการศึกษาข้อมูล รวมถึงทฤษฎีต่างๆที่เกี่ยวข้อง จึงได้แนวคิดการสร้างเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ ซึ่งมีหลักการทำงานตามบล็อกไดอะแกรมดังรูปที่ 3.1



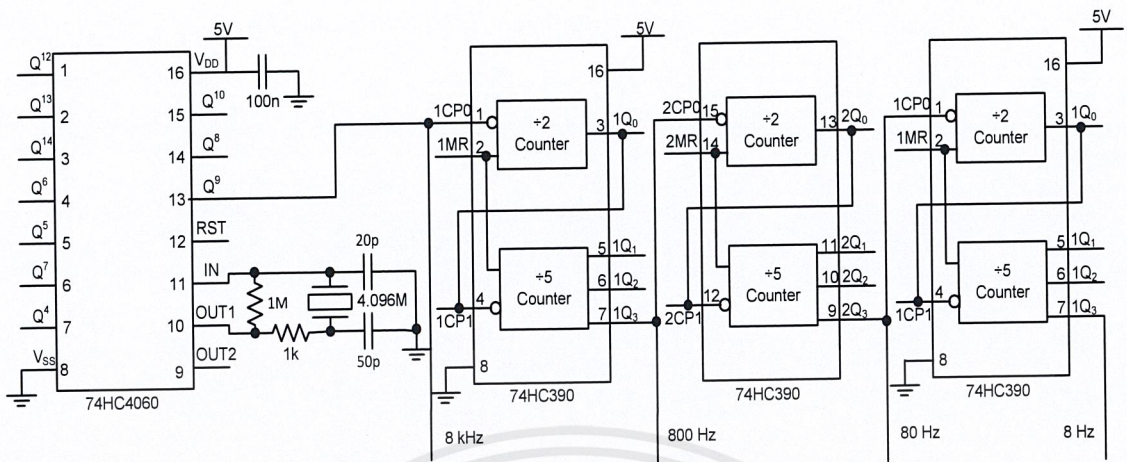
รูปที่ 3.1 บล็อกไดอะแกรมแสดงวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

จากบล็อกไดอะแกรมจะเห็นว่า วงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ ประกอบด้วยส่วนที่สำคัญอยู่ 8 ส่วน คือ

1. วงจรกำเนิดความถี่อ้างอิง (Reference Frequency)
2. วงจรตรวจจับเฟส (Phase Detector)
3. วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)
4. วงจรเปลี่ยนแรงดันเป็นกระแส (Voltage to Current Converter)
5. วงจรออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน (Voltage Controlled Oscillator)
6. วงจรชุดควบคุม (Microcontroller)
7. วงจรขยาย (Amplifier)
8. วงจรแหล่งจ่ายแรงดันไฟฟ้า

3.1 การออกแบบวงจรกำเนิดความถี่อ้างอิง (Reference Frequency)

วงจรกำเนิดความถี่อ้างอิงเป็นวงจรที่ผลิตความถี่เพื่อเป็นอินพุตให้แก่วงจรเฟสล็อก การออกแบบวงจรในส่วนนี้จะใช้คริสตอลค่าความถี่เท่ากับ 4.096 MHz ในการสร้างความถี่อ้างอิง โดยต่อร่วมกับไอซีเบอร์ HC4060 และไอซีเบอร์ HC390 ซึ่งไอซีเบอร์ HC4060 นี้มีคุณสมบัติสามารถแปรความถี่ได้โดยการควบคุมด้วยคริสตอล กำหนดให้ไอซีเบอร์ HC4060 ทำหน้าที่หารความถี่ด้วย 2^9 หรือหาร ด้วย 512 เพื่อให้มีความถี่ที่ต่ำลงได้ความถี่เอาต์พุต(ขาที่13) เท่ากับ 8 kHz เป็นความถี่อ้างอิง และนำความถี่นี้ต่อเข้ากับอินพุตของ ไอซีเบอร์ HC390 (ขาที่1) ซึ่งทำหน้าที่เป็น วงจรหารความถี่ให้ลดลงอีก 10 เท่า โดยจะได้ค่าความถี่เอาต์พุต(ขาที่7,ขาที่9) เท่ากับ 800Hz 80Hz และ 8Hz ตามลำดับ วงจรกำเนิดความถี่อ้างอิงแสดงดังรูปที่ 3.2

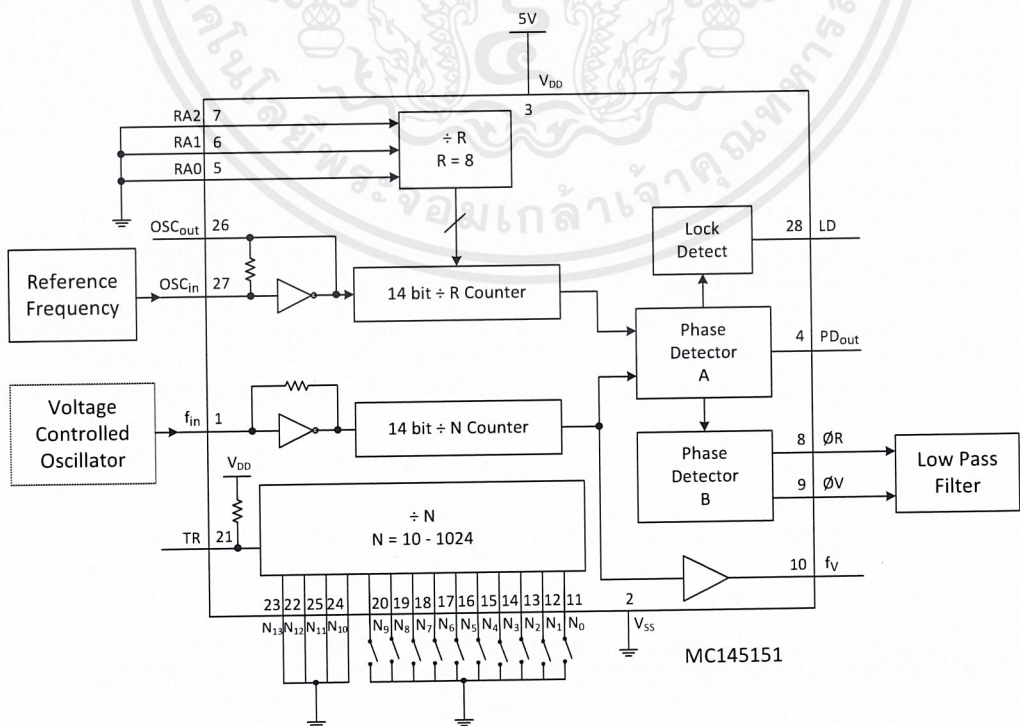


รูปที่ 3.2 วงจรกำเนิดความถี่อ้างอิง

3.2 การออกแบบวงจรตรวจจับเฟส (Phase Detector)

วงจรตรวจจับเฟสเป็นวงจรที่มีความสำคัญมากในวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ โดยทางผู้จัดทำได้เลือกใช้ไอซีเบอร์ MC145151 ซึ่งเป็นวงจรตรวจจับเฟสแบบสังเคราะห์ความถี่มีคุณสมบัติที่สำคัญ คือ

1. สามารถทำงานในย่านความถี่ต่ำได้
2. สามารถเซตค่าหาร N ได้ ตั้งแต่ 3 ถึง 16383
3. สามารถเซตค่าหาร R ได้ 8 ค่า คือ 8, 128, 256, 512, 1024, 2048, 2410, 8192



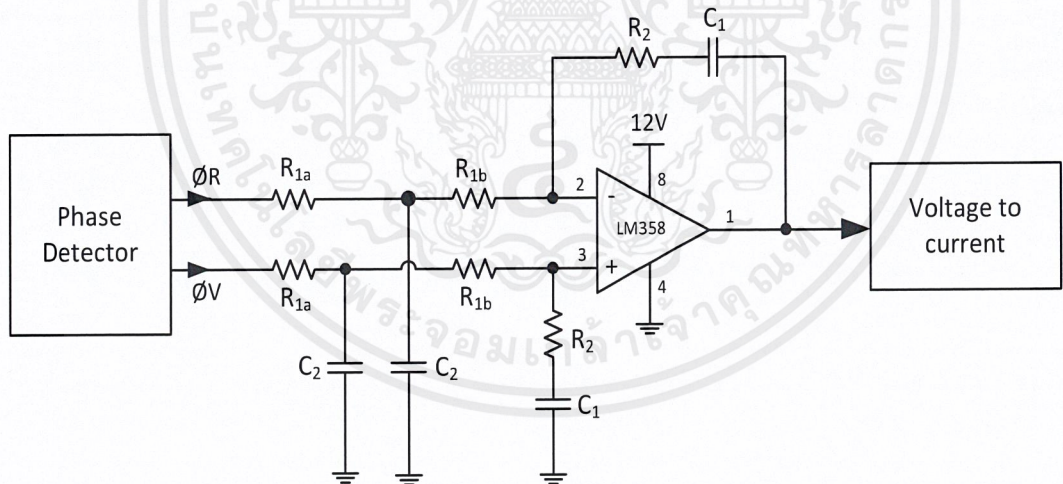
รูปที่ 3.3 วงจรตรวจจับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรจะเห็นว่า ทางผู้จัดทำได้เซตค่าหาร $R = 8$ โดยการต่อขา RA0 , RA1 และ RA2 ลงกราวด์ เพื่อให้ได้ค่าลือกความถี่เท่ากับ 1kHz , 100Hz , 10Hz และ 1Hz ตามช่วงความถี่ที่กำหนดไว้ และได้เซตค่าหาร $N = 10$ บิต คือ ขาน0-N9 สามารถโปรแกรมค่าเลขฐาน 2 ได้ตั้งแต่ 100–1024 ส่วนขาน10-N13 นั้นต่อลงกราวด์ เมื่อ Phase Detector สามารถตรวจสอบได้ว่ามีค่าความถี่ที่เท่ากันวงจรจะทำการลือกค่าความถี่แล้วส่งสัญญาณไปยังวงจรกรองความถี่ต่ำผ่านทางขา ϕ_R , ϕ_V ส่วนที่ขา f_m จะมีสัญญาณป้อนกลับมาจากวงจร VCO และที่ขา OSC_m จะต่อเข้ากับวงจรกำเนิดความถี่อ้างอิงเป็นแหล่งกำเนิดสัญญาณความถี่ให้แก่วงจร

3.3 การออกแบบวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

วงจรกรองความถี่ต่ำผ่านจะทำหน้าที่กรองสัญญาณความถี่สูงที่ออกมาจากวงจรตรวจจับเฟส เพราะวงจรตรวจจับเฟสจะให้สัญญาณไฟฟ้ากระแสตรงที่มีแรงดันไฟฟ้ากระแสสลับมาร่วมมาด้วย ซึ่งสัญญาณความถี่ที่ได้เกิดจากความต่างเฟส ยิ่งความต่างเฟสมากความถี่ก็จะยิ่งสูง ดังนั้นวงจรกรองความถี่ต่ำผ่านจึงกรองเอาสัญญาณความถี่สูงซึ่งแสดงว่ามีความต่างเฟสมากออกไป ทำให้ระบบสามารถตรวจจับสัญญาณได้ในช่วงหนึ่งและช่วยให้วงจรรักษาการลือกไว้ได้



รูปที่ 3.4 วงจรกรองความถี่ต่ำผ่าน

การออกแบบค่า C, R ในวงจร LPF ของช่วงความถี่ 10 – 1k Hz

กำหนด ช่วงความถี่เอาต์พุต : $f_{OUT} : f_{OUT} = 10 - 100 \text{ Hz}$

การออกแบบ Parameters $K_d \approx 0.78 \text{ V / Rad} : K_{VCO} \approx 1149 \frac{\text{Rad / Sec}}{\text{V}}$

$$K = K_d \times K_{VCO} \approx 895.9 \text{ Sec}^{-1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_{REF} = 1 \text{ Hz} = 6.283 \text{ Rad / Sec}$$

$$N_{TMAX} = 100, N_{TMIN} = 10$$

$$\bar{N} = \sqrt{N_{TMAX} \times N_{TMIN}} \approx 31.62$$

$$\omega_n = 3.168 \text{ Rad / Sec} : \delta \approx 1.140$$

$$\tau_1 = R_1 C_1 = \frac{K}{N_T \omega_n^2} = \frac{895.9}{31.62 \times (3.168)^2} = 2.833 \text{ Sec}$$

$$\tau_2 = R_2 C_1 = \frac{2\delta}{\omega_n} = \frac{2 \times 1.14}{3.168} = 0.7197 \text{ Sec}$$

กำหนดให้ ค่า $C_1 = 1 \mu F$

$$R_1 = \frac{\tau_1}{C_1} = \frac{2.833}{1 \mu} = 2.833 \text{ M}\Omega$$

จาก $R_1 = R_{1a} + R_{1b}$

กำหนดให้ $R_{1a} = 1 \text{ M}\Omega$

$$R_{1b} = 1.8 \text{ M}\Omega$$

$$R_2 = \frac{\tau_2}{C_1} = \frac{0.7197}{1 \mu} = 719.7 \text{ k}\Omega$$

กำหนดให้ $R_2 = 680 \text{ k}\Omega$

$$\omega_z = \frac{1}{R_2 C_1} = \frac{1}{680k \times 1 \mu} = 1.471 \text{ Rad / Sec}$$

$$10\omega_z \leq \omega_{p2} \leq 0.1\omega_{REF}$$

กำหนดให้ : $\omega_{p2} = 15 \text{ Rad / Sec}$

$$R_{1a} // R_{1b} = \frac{1M \times 1.8M}{1M + 1.8M} = 642.9 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{สูตร : } C_2 = \frac{1}{(R_{1a} // R_{1b}) \times \omega_{p2}}$$

$$C_2 = \frac{1}{642.9k \times 15}$$

$$C_2 = 0.1037 \mu F$$

$$\text{กำหนดให้ } C_2 = 0.1 \mu F$$

$$\omega_{p2} = \frac{1}{(R_{1a} // R_{1b}) \times C_2}$$

$$\omega_{p2} = \frac{1}{642.9k \times 0.1 \mu F}$$

$$\omega_{p2} = 15.55 \text{ Rad / Sec}$$

การออกแบบค่า C, R ในวงจร LPF ของช่วงความถี่ 100 – 10 kHz

กำหนด ช่วงความถี่เอาต์พุต : $f_{OUT} : f_{OUT} = 100 - 10 \text{ kHz}$

การออกแบบ Parameters

$$K_d \approx 0.78 \text{ V/Rad} : K_{VCO} \approx 11.5k \frac{\text{Rad / Sec}}{\text{V}}$$

$$K = K_d \times K_{VCO} \approx 8.973 \text{ kSec}^{-1}$$

$$f_{REF} = 10 \text{ Hz} = 62.83 \text{ Rad / Sec}$$

$$N_{TMAX} = 100, N_{TMIN} = 10$$

$$\bar{N} = \sqrt{N_{TMAX} \times N_{TMIN}} \approx 31.62$$

$$\omega_n = 31.68 \text{ Rad/Sec} : \delta \approx 1.140$$

$$\tau_1 = R_1 C_1 = \frac{K}{N_T \omega_n^2} = \frac{8.973k}{31.62 \times (31.68)^2} = 0.2828 \text{ Sec}$$

$$\tau_2 = R_2 C_1 = \frac{2\delta}{\omega_n} = \frac{2 \times 1.14}{31.68} = 71.97 \text{ mSec}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ ค่า $C_1 = 0.1 \mu F$

$$R_1 = \frac{\tau_1}{C_1} = \frac{0.2828}{0.1 \mu} = 2.8 M\Omega$$

จาก $R_1 = R_{1a} + R_{1b}$

กำหนดให้ $R_{1a} = 1.8 M\Omega$

$$R_{1b} = 1 M\Omega$$

$$R_2 = \frac{\tau_2}{C_1} = \frac{71.97 m}{0.1 \mu} = 719.7 k\Omega$$

กำหนดให้ $R_2 = 680 k\Omega$

$$\omega_z = \frac{1}{R_2 C_1} = \frac{1}{680 k \times 0.1 \mu} = 14.71 \text{ Rad/Sec}$$

$$10\omega_z \leq \omega_{p2} \leq 0.1\omega_{REF}$$

กำหนดให้ : $\omega_{p2} = 150 \text{ Rad/Sec}$

$$R_{1a} // R_{1b} = \frac{1.8 M \times 1 M}{1.8 M + 1 M} = 642.9 k\Omega$$

$$\text{สูตร : } C_2 = \frac{1}{(R_{1a} // R_{1b}) \times \omega_{p2}}$$

$$C_2 = \frac{1}{642.9 k \times 150}$$

$$C_2 = 0.0137 \mu F$$

กำหนดให้ $C_2 = 0.01 \mu F$

$$\omega_{p2} = \frac{1}{(R_{1a} // R_{1b}) \times C_2}$$

$$\omega_{p2} = \frac{1}{642.9 k \times 0.01 \mu}$$

$$\omega_{p2} = 155.5 \text{ Rad/Sec}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบค่า C, R ในวงจร LPF ของช่วงความถี่ 1 k – 100 kHz

กำหนด ช่วงความถี่เอาต์พุต : $f_{OUT} : f_{OUT} = 1k - 10k \text{ Hz}$

การออกแบบ Parameters $K_d \approx 0.78 \text{ V/Rad} : K_{VCO} \approx 113.8 \text{ k} \frac{\text{Rad/Sec}}{\text{V}}$

$$K = K_d \times K_{VCO} \approx 88.73 \text{ kSec}^{-1}$$

$$f_{REF} = 100 \text{ Hz} = 628.3 \text{ Rad/Sec}$$

$$N_{TMAX} = 100, N_{TMIN} = 10$$

$$\bar{N} = \sqrt{N_{TMAX} \times N_{TMIN}} \approx 31.62$$

$$\omega_n = 316.8 \text{ Rad/Sec} : \delta \approx 1.140$$

$$\tau_1 = R_1 C_1 = \frac{K}{N_T \omega_n^2} = \frac{88.73}{31.62 \times (316.8)^2} = 28.07 \text{ mSec}$$

$$\tau_2 = R_2 C_1 = \frac{2\delta}{\omega_n} = \frac{2 \times 1.14}{316.8} = 7.197 \text{ Sec}$$

กำหนดให้ ค่า $C_1 = 0.1 \mu\text{F}$

$$R_1 = \frac{\tau_1}{C_1} = \frac{28.07 \text{ m}}{0.1 \mu} = 280.7 \text{ k}\Omega$$

$$\text{จาก } R_1 = R_{1a} + R_{1b}$$

$$\text{กำหนดให้ } R_{1a} = 180 \text{ k}\Omega$$

$$R_{1b} = 100 \text{ k}\Omega$$

$$R_2 = \frac{\tau_2}{C_1} = \frac{7.197}{0.1 \mu} = 71.97 \text{ k}\Omega$$

$$\text{กำหนดให้ } R_2 = 68 \text{ k}\Omega$$

$$\omega_z = \frac{1}{R_2 C_1} = \frac{1}{68 \text{ k} \times 0.1 \mu} = 147.1 \text{ Rad/Sec}$$

$$10\omega_z \leq \omega_{p2} \leq 0.1\omega_{REF}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ : $\omega_{p2} = 1.5kRad / Sec$

$$R_{1a} // R_{1b} = \frac{180k \times 100k}{180k + 100k} = 64.29k\Omega$$

สูตร :
$$C_2 = \frac{1}{(R_{1a} // R_{1b}) \times \omega_{p2}}$$

$$C_2 = \frac{1}{64.29k \times 1.5k}$$

$$C_2 = 0.0137 \mu F$$

กำหนดใช้

$$C_2 = 0.01 \mu F$$

$$\omega_{p2} = \frac{1}{(R_{1a} // R_{1b}) \times C_2}$$

$$\omega_{p2} = \frac{1}{64.29k \times 0.01 \mu}$$

$$\omega_{p2} = 1.555k Rad / Sec$$

การออกแบบค่า C, R ในวงจร LPF ของช่วงความถี่ 10k – 1000k Hz

กำหนด ช่วงความถี่เอาต์พุต : $f_{OUT} : f_{OUT} = 10k - 100k Hz$

ความถี่อ้างอิงที่ Phase detector (PD): $f_{REF} : f_{REF} = 1kHz$

$$f_{OUT} = f_{REF} \times N_T$$

$$N_T = NP + A$$

Prescale Factor : $P = 1, A = 0$

กำหนด N Range = 10 – 100

$$N_T = 10 - 100$$

$$N_{TMAX} = 100, N_{TMIN} = 10$$

$$N_{mean} : \bar{N} = \sqrt{N_{TMAX} \times N_{TMIN}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\bar{N} = \sqrt{100 \times 10}$$

$$\bar{N} = 31.62$$

PD Type : 2 states PFD

$$\text{PD output : } \Delta V_{OUT PD} = 4.9V$$

$$\text{สูตร: } K = \frac{\Delta V_{OUT PD}}{2\pi}, 2 \text{ states PFD or JK F/F}$$

$$K_d = \frac{4.9}{2\pi} = 0.78 \text{ V / Rad}$$

จากผลการทดลอง : $f_{VCO MIN} \approx 8.05 \text{ kHz}$ at which 0 V

$$f_{VCO MAX} \approx 164.6 \text{ kHz}$$
 at which 0.5 V

สูตร

$$K_{VCO} \approx \frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}}$$

$$\Delta f_{VCO} = 164.6 - 8.05 \text{ kHz} = 156.55 \text{ kHz}$$

$$\Delta V_{VCO} = 0.5 - 0V = 0.5V$$

$$K_{VCO} \approx \frac{2\pi \times 156.55 \text{ kHz}}{0.5}$$

$$K_{VCO} \approx 1.967 \text{ M} \frac{\text{Rad / Sec}}{\text{V}}$$

$$\text{สูตร } \Delta \omega_{MAX} \text{ at PD} = 2\pi \left(\frac{f_{O MAX}}{N_{T MIN}} - f_{REF} \right)$$

$$= 2\pi \left(\frac{100k}{10k} - 1k \right)$$

$$= 56.55 \text{ Rad / Sec}$$

$$\Delta \omega_{MAX} \text{ at PD} \leq \Delta \omega_{PO} \text{ at PD} < 2\pi f_{REF}$$

กำหนดให้ $\Delta \omega_{PO} \approx 60k \text{ Rad / Sec}$, Damping: $\delta \approx 1.140$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{Natural Freq. : } \omega_n = \frac{\Delta\omega_{PO}}{11.55 \times (\delta + 0.5)}$$

$$\omega_n = \frac{\Delta\omega_{PO}}{11.55 \times (1.140 + 0.5)}$$

$$\omega_n = 3.168 \text{ k Rad / Sec}$$

การออกแบบ Parameters

$$K_d \approx 0.78 \text{ V/Rad} : K_{VCO} \approx 1.967 \text{ M} \frac{\text{Rad / Sec}}{\text{V}}$$

$$K = K_d \times K_{VCO} \approx 1.534 \text{ MSec}^{-1}$$

$$f_{REF} = 1 \text{ kHz} = 6283 \text{ Rad / Sec}$$

$$N_{TMAX} = 100, N_{TMIN} = 10$$

$$\bar{N} = \sqrt{N_{TMAX} \times N_{TMIN}} \approx 31.62$$

$$\omega_n = 3.168 \text{ k Rad / Sec} : \delta \approx 1.140$$

$$\tau_1 = R_1 C_1 = \frac{K}{N_T \omega_n^2} = \frac{1.534 \text{ M}}{31.62 \times (3.168 \text{ k})^2} = 4.835 \text{ mSec}$$

$$\tau_2 = R_2 C_1 = \frac{2\delta}{\omega_n} = \frac{2 \times 1.14}{3.168 \text{ k}} = 719.7 \text{ } \mu\text{Sec}$$

กำหนดให้ ค่า $C_1 = 0.1 \mu\text{F}$

$$R_1 = \frac{\tau_1}{C_1} = \frac{4.835 \text{ m}}{0.1 \mu} = 48.35 \text{ k}\Omega$$

จาก $R_1 = R_{1a} + R_{1b}$

กำหนดให้ $R_{1a} = 24 \text{ k}\Omega$

$$R_{1b} = 24 \text{ k}\Omega$$

$$R_2 = \frac{\tau_2}{C_1} = \frac{719.7 \mu}{0.1 \mu} = 719.7 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ $R_2 = 6.8k\Omega$

$$\omega_z = \frac{1}{R_2 C_1} = \frac{1}{6.8k \times 0.1\mu} = 1.471k \text{ Rad / Sec}$$

$$10\omega_z \leq \omega_{p2} \leq 0.1\omega_{REF}$$

กำหนดให้ : $\omega_{p2} = 15k \text{ Rad / Sec}$

$$R_{1a} // R_{1b} = \frac{24k \times 24k}{24k + 24k} = 12k\Omega$$

สูตร : $C_2 = \frac{1}{(R_{1a} // R_{1b}) \times \omega_{p2}}$

$$C_2 = \frac{1}{12k \times 15k}$$

$$C_2 = 0.00556 \mu F$$

กำหนดให้ $C_2 = 0.0056 \mu F$

$$\omega_{p2} = \frac{1}{(R_{1a} // R_{1b}) \times C_2}$$

$$\omega_{p2} = \frac{1}{12k \times 0.0056\mu}$$

$$\omega_{p2} = 14.88k \text{ Rad / Sec}$$

3.4 วงจรเปลี่ยนแรงดันเป็นกระแส (Voltage to Current Converter)

วงจรเปลี่ยนแรงดันเป็นกระแสหรือที่เรียกว่า Voltage to Current Converter จะทำหน้าที่แปลงแรงดันที่ได้จากวงจรรองความถี่ต่ำผ่านให้เป็นกระแสเพื่อที่จะไปควบคุมการทำงานของวงจร VCO โดยค่ากระแสที่วงจร VCO ต้องการนั้นมีค่าประมาณ 3 มิลลิแอมป์ สามารถคำนวณได้จากสมการ

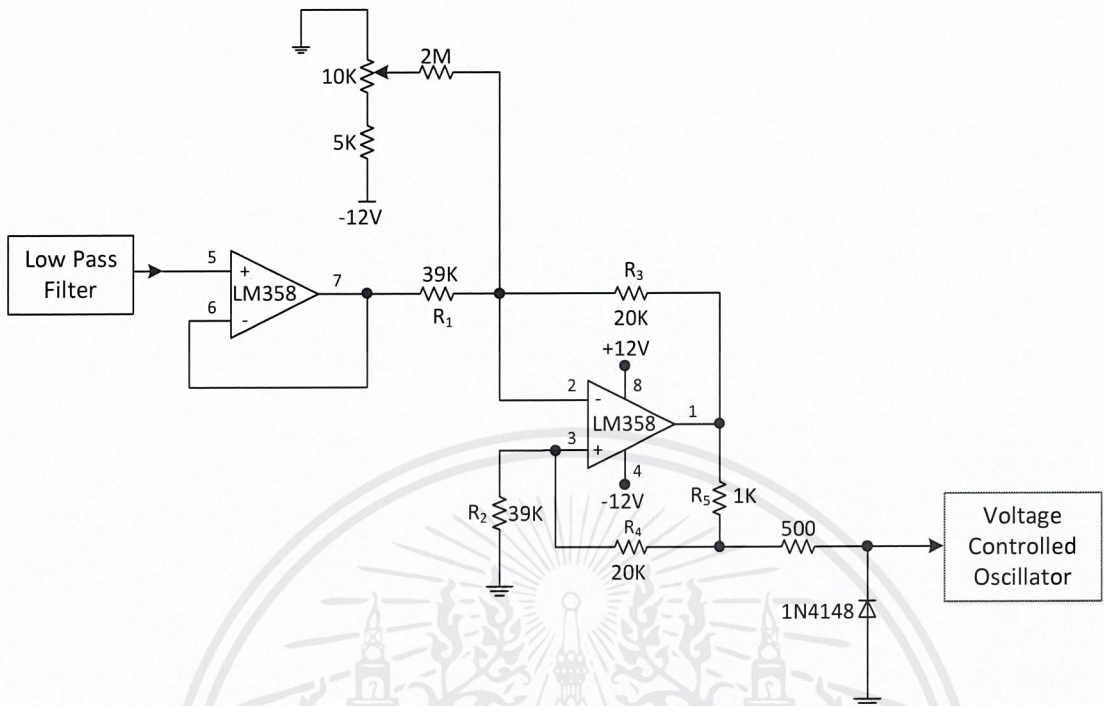
$$R_1 = R_2, R_3 = R_4 + R_5$$

$$I_{out} = \frac{-R_3 V_{in}}{R_1 R_5}$$

$$I_{out} = \frac{-20k(6)}{39k(1k)}$$

$$I_{out} = 3.08 \text{ mA}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



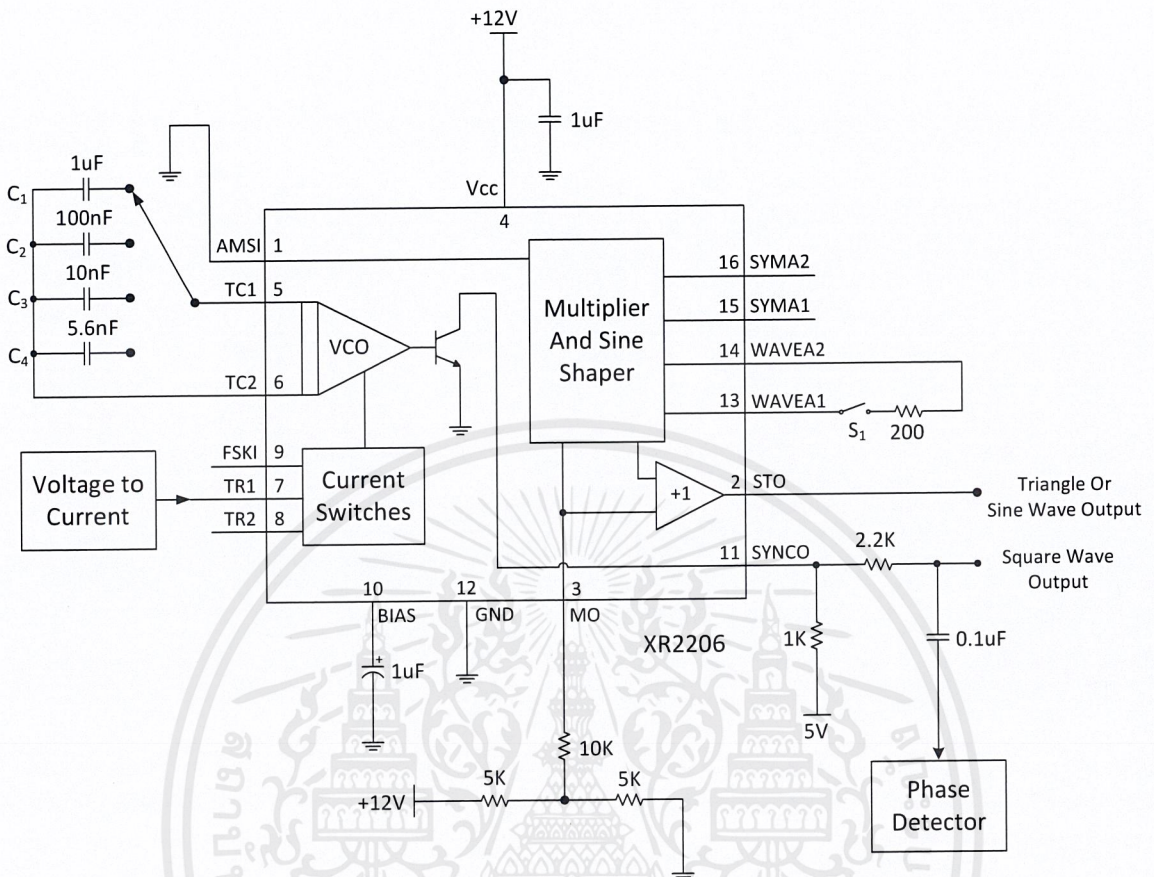
รูปที่ 3.5 วงจรเปลี่ยนแรงดันเป็นกระแส

3.5 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Controlled Oscillator: VCO)

วงจรรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันหรือวงจรวีซีโอ ทำหน้าที่ผลิตสัญญาณความถี่โดยการควบคุมด้วยระดับแรงดันเอาท์พุทที่มาจากวงจรรองความถี่ต่ำผ่าน ซึ่งแรงดันที่ได้จะมีผลทำให้ความถี่เอาท์พุทของวงจรเปลี่ยนไปตามช่วงที่กำหนด เนื่องจากวงจรรออสซิลเลเตอร์เป็นวงจรมีความถี่สัญญาณจึงเป็นส่วนที่จำเป็นสำหรับวงจรมอดูเลชัน

ตามปกติเมื่อไม่มีสัญญาณอินพุทป้อนให้กับวงจรมอดูเลชัน จะทำให้แรงดันที่ผ่านวงจรรองความถี่ต่ำผ่านมีค่าเป็นศูนย์ เมื่อป้อนกลับเข้าสู่วงจรวีซีโอจะทำให้วงจรวีซีโอผลิตค่าความถี่ค่าสูงสุด

ถ้ามีสัญญาณอินพุทเป็นแรงดันไฟฟ้ากระแสสลับป้อนให้กับวงจรมอดูเลชันและสัญญาณดังกล่าวมีความถี่อินพุทใกล้เคียงกับความถี่ฟรีรันนิ่ง การป้อนกลับของแรงดันจากมอดูเลชันผ่านวงจรรองความถี่ต่ำผ่านไปยังวงจรวีซีโอทำให้ได้ค่าความถี่เอาท์พุทของวงจรมอดูเลชันแบบสังเคราะห์ความถี่



รูปที่ 3.6 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

จากรูปทางผู้จัดทำได้กำหนดช่วงความถี่เป็น 4 ช่วง โดยแต่ละช่วงความถี่นั้นจะใช้ค่าตัวเก็บประจุที่แตกต่างกัน 4 ค่า คือ 1uF, 100nF, 10nF และ 5.6nF ตามลำดับ ซึ่งตัวเก็บประจุนี้จะต่ออยู่ที่ขา TC1 และขา TC2 และที่ขา SYNCO ซึ่งเป็นค่าเอาต์พุตคลื่นรูปสี่เหลี่ยม จะถูกป้อนกลับไปยังวงจรตรวจจับเฟสเพื่อเป็นความถี่อินพุทให้แก่วงจร

3.6 วงจรแหล่งจ่ายแรงดันไฟฟ้า (Power Supply)

แหล่งจ่ายแรงดันไฟฟ้านี้มีหน้าที่จ่ายแรงดันไฟฟ้าให้กับวงจรต่างๆ ในเครื่องกำเนิดสัญญาณความถี่ ซึ่งจะประกอบด้วย 4 ส่วน คือ

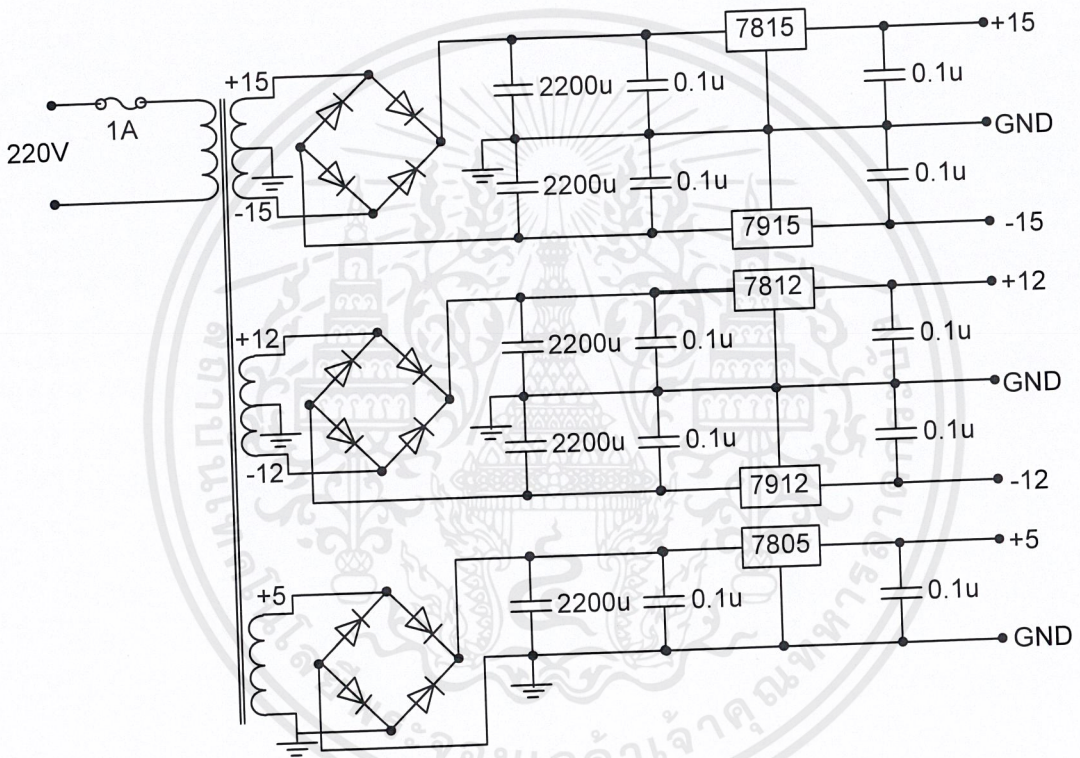
1. แปลงแรงดันไฟฟ้า
2. เรียงกระแสไฟฟ้า
3. กรองกระแสไฟฟ้า
4. รักษาระดับแรงดันไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายแรงดันไฟฟ้าของเครื่องกำเนิดสัญญาณนี้จะมีอยู่ 4 ชุด คือ

- 1) 5 V
- 2) ± 12 V
- 3) ± 15 V
- 4) 24 V

วงจรที่สมบูรณ์ของแหล่งจ่ายแรงดันไฟฟ้าแสดงดังรูปที่ 3.7



รูปที่ 3.7 วงจรแหล่งจ่ายแรงดันไฟฟ้า

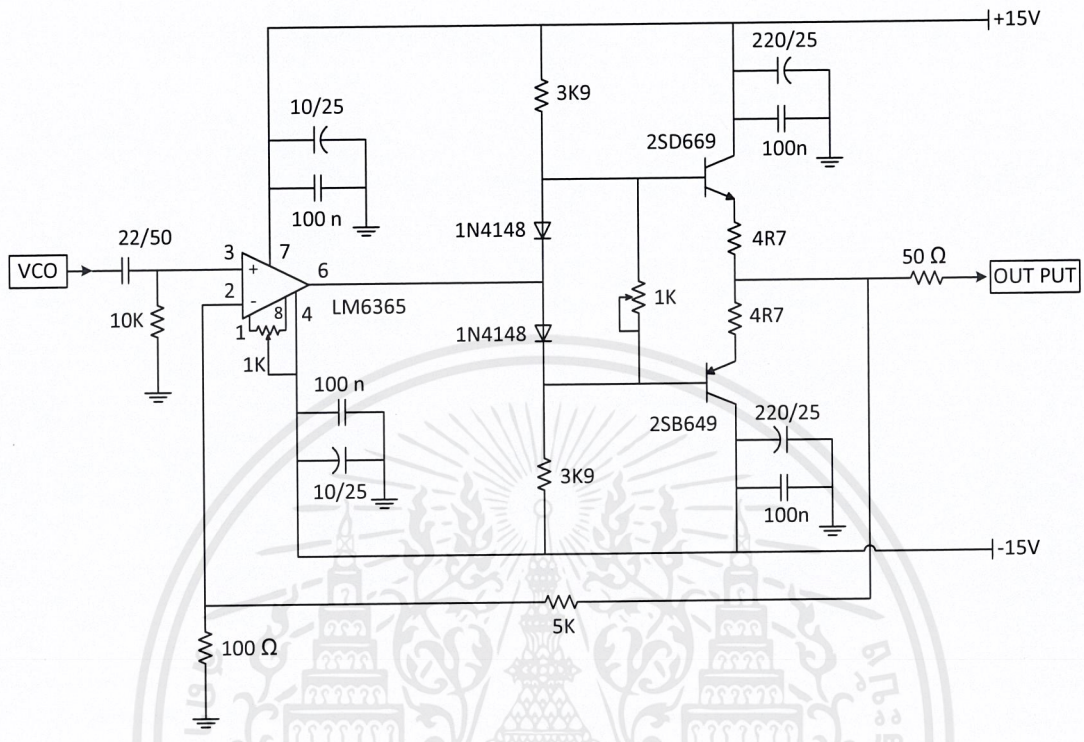
3.7 วงจรขยายแรงดัน (Amplifier)

ในการสร้างวงจรขยายขนาดของแรงดันนั้น ได้เลือกใช้ไอซีเบอร์ LM6365 ซึ่งเป็นออปแอมป์ขยายสัญญาณมาต่อร่วมกับทรานซิสเตอร์แล้วปรับค่าแรงดันเอาต์พุตด้วยตัวต้านทาน ซึ่งค่าเอาต์พุตที่ต้องการนั้นมีค่าสูงสุด 20 โวลต์สาเหตุที่เลือกใช้ไอซีเบอร์ LM6365 มาสร้างวงจรรขยายนั้นเนื่องจาก

- 1) มีความเร็วในการทำงานสูง
- 2) ให้อัตราขยายที่ความถี่ 1 MHz สูงกว่า 20 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายแรงดันไฟฟ้าที่แสดงได้ดังรูปที่ 3.8



รูปที่ 3.8 วงจรรขยายแรงดัน

จากรูปที่ 3.8 กำหนดให้อัตราขยายอยู่ที่ 51 เท่า เนื่องจากไอซีเบอร์ LM6365 จะทำงานได้นั้นต้องมีอัตราขยายมากกว่า 25 เท่า ซึ่งอัตราขยายนั้นหาได้จากสูตร

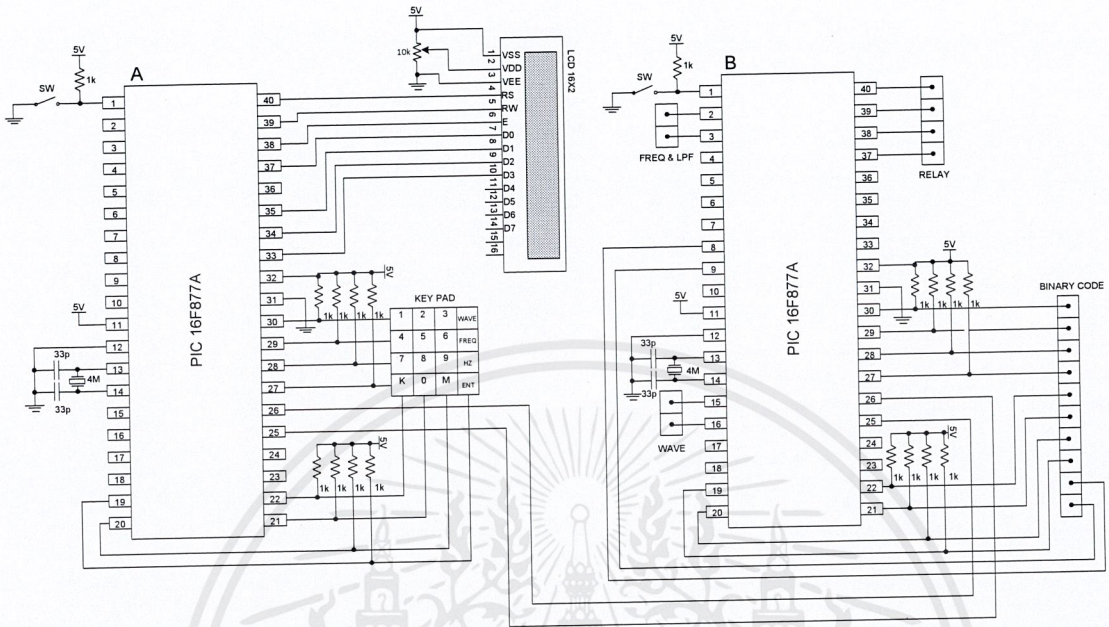
$$A = \left(\frac{R_2}{R_1} + 1 \right) \quad \text{กำหนดให้ } R_2 = 5k\Omega, R_1 = 100\Omega$$

$$= \frac{5k}{100} + 1 = 51 \text{ เท่า}$$

การทำงานของวงจรรขยายแรงดัน (Amplifier) คือ เมื่อแรงดันคร่อมขาเบสและขาอีมิเตอร์ของ 2SD669 มากกว่า 0.7 V ทรานซิสเตอร์ 2SD669 จะทำงาน ทำให้แรงดันด้านไฟบวกไหลไปยังเอาต์พุตได้ ในทางกลับกัน เมื่อแรงดันคร่อมขาเบสและขาอีมิเตอร์ของ 2SB649 มากกว่า 0.7 V ทรานซิสเตอร์ 2SB649 จะทำงาน ทำให้แรงดันด้านไฟลบไหลไปยังเอาต์พุตซึ่งค่าแรงดันเอาต์พุตนั้นสามารถปรับค่าแรงดันจากตัวต้านทานปรับค่าได้ มีค่าตั้งแต่ 0 – 20 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 วงจรชุดควบคุม (Microcontroller)



รูปที่ 3.9 วงจรชุดควบคุม

ในส่วนของไมโครคอนโทรลเลอร์ โปรแกรมที่เขียนขึ้นเป็นภาษาซีใช้ CCS Compiler การออกแบบประกอบด้วย การเขียนโปรแกรมควบคุมการทำงานส่วนต่างๆของวงจร โดยใช้ไอซี ไมโครคอนโทรลเลอร์ เบอร์ PIC 16F877A จำนวน 2 ตัว รับ-ส่งข้อมูลร่วมกัน ผ่านทางพอร์ตอนุกรม ซึ่งมีการทำงานดังนี้

PIC16F877A ตัวที่หนึ่ง(A)

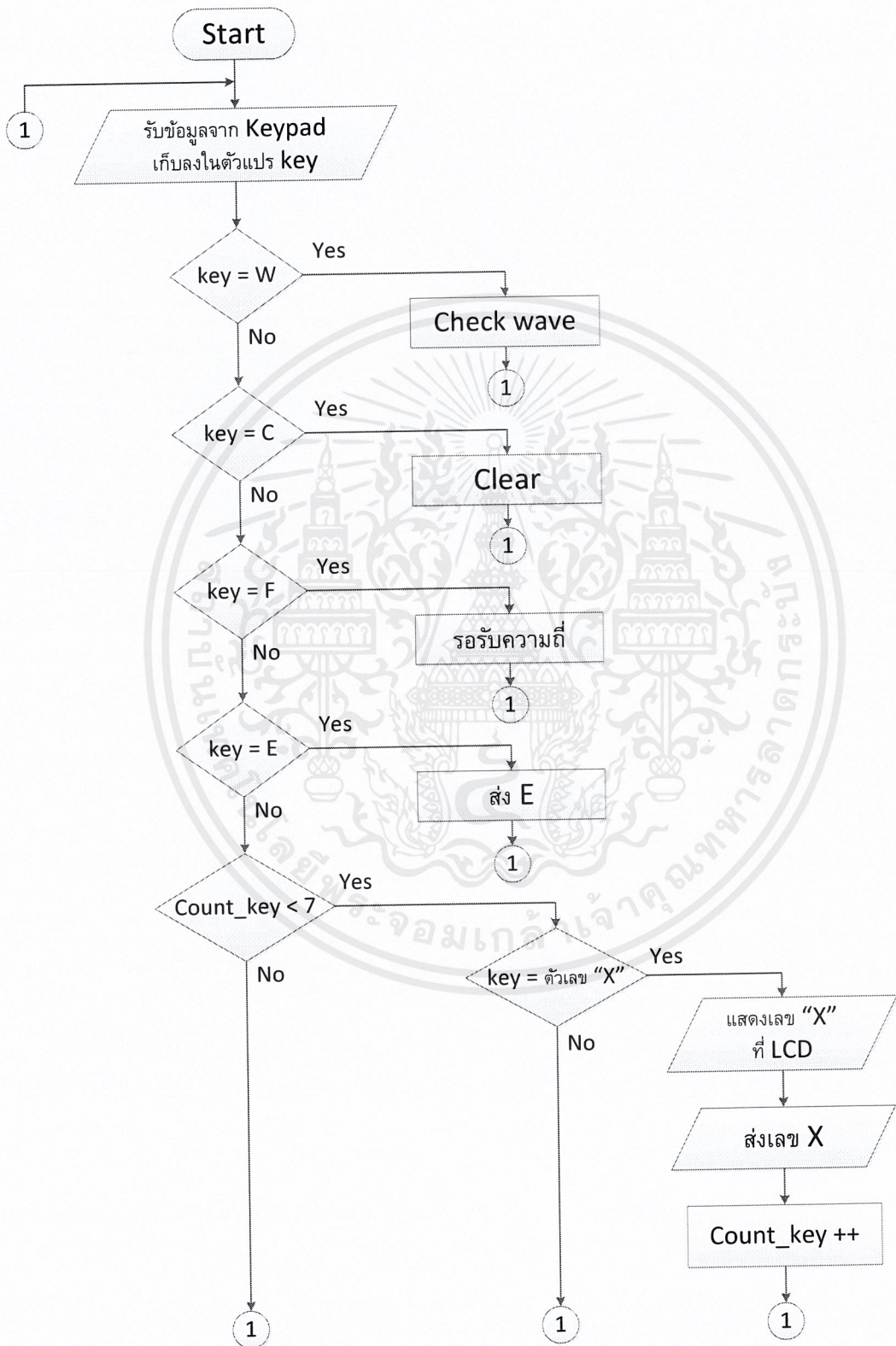
เป็นส่วนควบคุมการรับข้อมูลจากคีย์แพดซึ่งเราสามารถเลือกรูปคลื่น และป้อนค่าความถี่ตามที่เราต้องการได้ โดยการกดปุ่มจากคีย์แพด การเขียนโปรแกรมควบคุมการกดปุ่มคีย์แพดมีการเรียกใช้ฟังก์ชัน scankey เพื่อตรวจสอบแถวและหลักของคีย์แพดให้ใช้งานได้ตามปกติ และสามารถออกแบบให้แสดงผลออกทางหน้าจอ LCD เมื่อมีการกดปุ่มบนคีย์แพด พร้อมทั้งส่งค่าไปยัง PIC 16F877A ตัวที่สอง(B)

PIC16F877A ตัวที่สอง(B)

มีการรับค่ามาจาก PIC 16F877A(A) ทำการตรวจสอบค่าที่รับมาตรวจสอบรูปคลื่น ตรวจสอบช่วงความถี่ เลือกช่วงความถี่ โดยจะมีผลในการควบคุมการทำงานของรีเลย์ ซึ่งใช้ในการเลือกค่า C ของแต่ละช่วง และยังมี การเขียนโปรแกรมควบคุมการหาร N โดยแปลงค่าความถี่ที่รับเข้ามาเป็นเลขฐานสอง 10 บิต แล้วนำเอาที่พุดส่วนของไมโครคอนโทรลเลอร์ไปเชื่อมต่อกับส่วนการทำงานของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

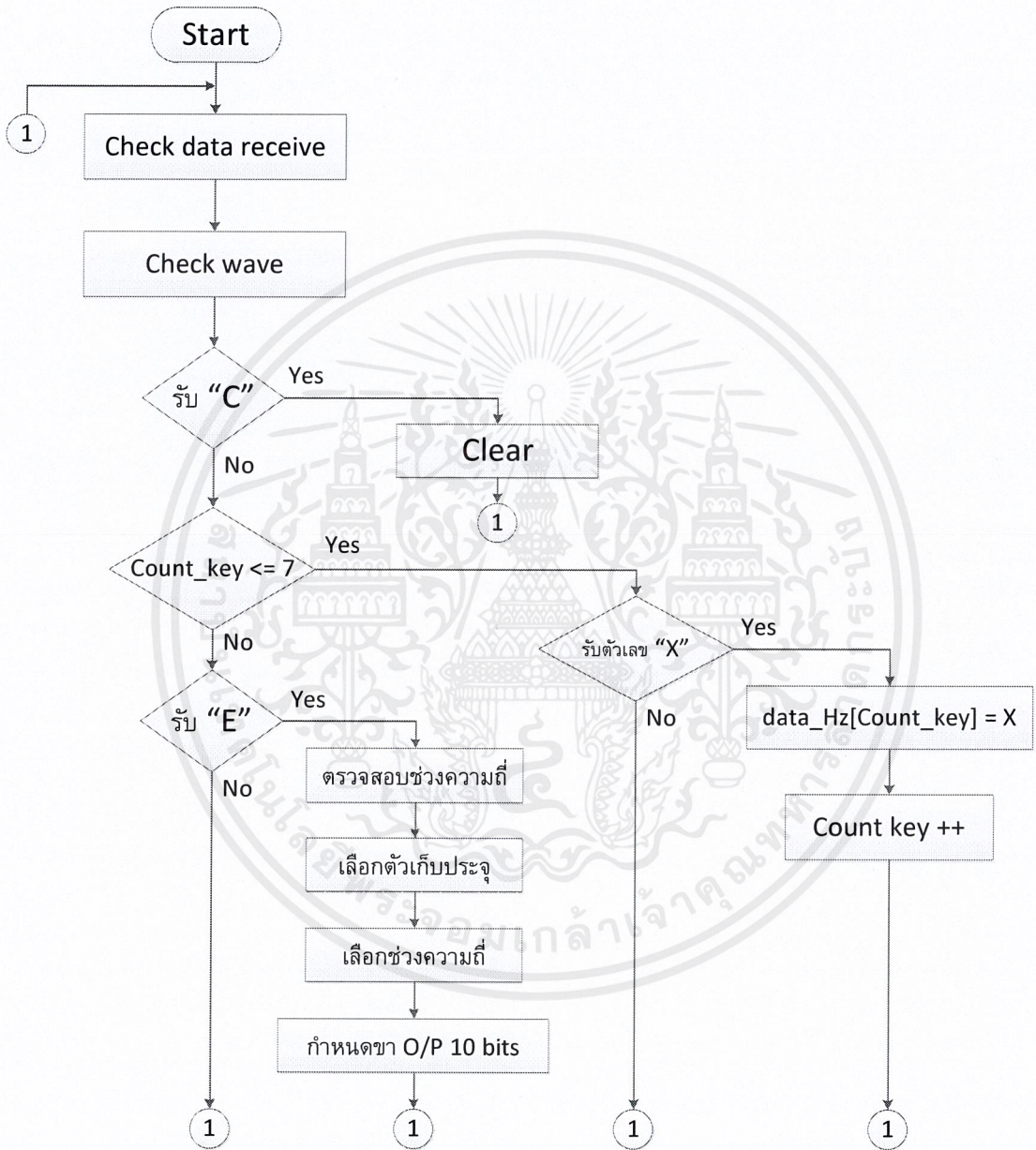
การทำงานของโปรแกรม PIC 16F877A ตัวที่หนึ่ง(A)



รูปที่ 3.10 แสดงการทำงานของโปรแกรม PIC 16F877A ตัวที่หนึ่ง(A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของโปรแกรม PIC 16F877A ตัวที่สอง(B)



รูปที่ 3.11 แสดงการทำงานของ โปรแกรม PIC 16F877A ตัวที่สอง(B)

บทที่ 4

การทดสอบวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

การทดสอบวัดค่าความถี่ของวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่มีการทดสอบคุณสมบัติต่างๆ คือ

1. การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจร VCO โดยทำการทดสอบ 4 ช่วง คือ
 - ความถี่ระหว่าง 100Hz ถึง 1kHz
 - ความถี่ระหว่าง 1kHz ถึง 10kHz
 - ความถี่ระหว่าง 10kHz ถึง 100kHz
 - ความถี่ระหว่าง 100kHz ถึง 1MHz
2. การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ โดยทำการทดสอบ 4 ช่วง คือ
 - ความถี่ระหว่าง 100Hz ถึง 1kHz
 - ความถี่ระหว่าง 1kHz ถึง 10kHz
 - ความถี่ระหว่าง 10kHz ถึง 100kHz
 - ความถี่ระหว่าง 100kHz ถึง 1MHz
3. การทดสอบวัดสัญญาณรูปคลื่นและแรงดันเอาต์พุตของสัญญาณทั้ง 3 รูปคลื่น คือ
 - สัญญาณคลื่นรูปซายน์
 - สัญญาณคลื่นรูปสามเหลี่ยม
 - สัญญาณคลื่นรูปสี่เหลี่ยม
4. การวัดค่าความเพี้ยนของสัญญาณ(Distortion) โดยทำการทดสอบวัดค่าความเพี้ยนของสัญญาณคลื่นรูปซายน์

4.1 การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจร VCO

การวัดค่าความถี่และแอมพลิจูดทำได้โดยการต่อค่าความต้านทานปรับค่าได้ 10 กิโลโอห์มที่อินพุทของวงจรแปลงแรงดันเป็นกระแสเพื่อปรับค่าแรงดันไฟฟ้า ซึ่งค่าแรงดันไฟฟ้านี้จะถูกเปลี่ยนเป็นค่ากระแสไฟฟ้าไปควบคุมการเปลี่ยนแปลงความถี่ของวงจร VCO และช่วงความถี่ที่วัดนั้นจะเปลี่ยนแปลงตามค่าตัวเก็บประจุไฟฟ้าที่ต่ออยู่กับวงจร VCO ซึ่งค่าตัวเก็บประจุไฟฟ้านั้นจะมีอยู่ 4 ค่า คือ $C = 1 \mu F$, 100 nF , 10 nF และ 5.6 nF

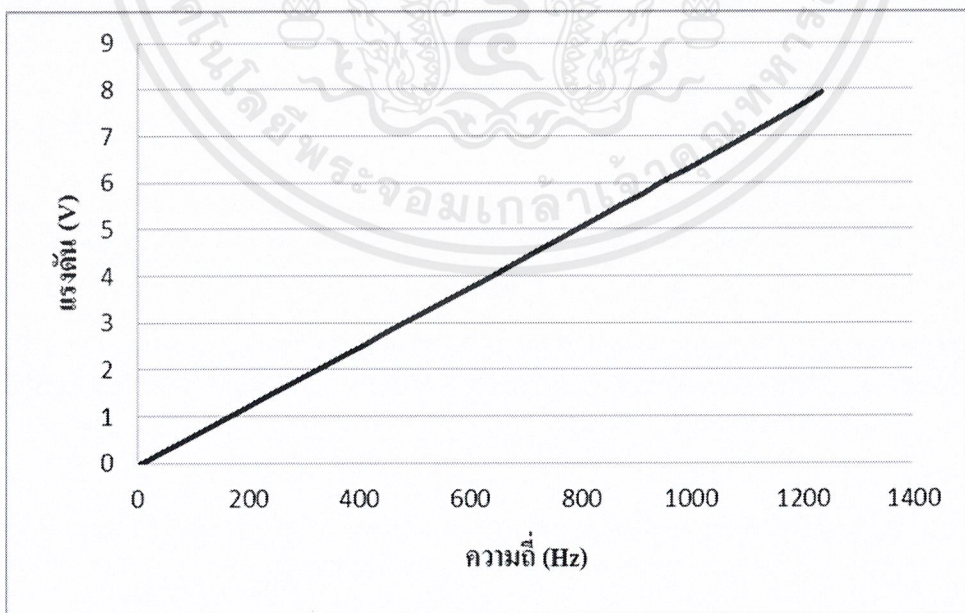
ตารางที่ 4.1 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO

ค่า $C = 1 \mu F$ ช่วงความถี่ระหว่าง 100 Hz ถึง 1 kHz

แรงดัน (V)	ความถี่ (Hz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
0	5.228	0.95	1.90	0.28
0.03	12.14	1.22	3.08	1.52
0.05	15.11	1.26	3.22	2.04
0.10	23.61	1.27	3.40	2.80
0.15	30.76	1.27	3.40	3.20
0.20	38.46	1.27	3.52	3.50
0.25	46.22	1.27	3.52	3.66
0.50	87.35	1.27	3.58	4.28
0.75	126.8	1.27	3.60	4.28
1.00	166.5	1.27	3.60	4.32
1.25	205.8	1.27	2.62	4.36
1.50	244.7	1.27	3.60	4.38
1.75	285.0	1.27	3.66	4.36
2.00	324.4	1.27	3.62	4.36
2.25	364.4	1.27	3.62	4.36
2.50	405.0	1.27	3.64	4.38
2.75	441.6	1.27	3.60	4.36
3.00	480.0	1.27	3.60	4.38
3.25	520.8	1.27	3.66	4.38
3.50	559.9	1.27	3.60	4.36
3.75	599.5	1.27	3.60	4.36
4.00	640.1	1.27	3.60	4.38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดัน (V)	ความถี่ (Hz)	แอมป์ลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
4.25	676.4	1.27	3.60	4.36
4.50	714.5	1.26	3.60	4.36
4.75	753.1	1.26	3.60	4.36
5.00	792.4	1.26	3.60	4.36
5.25	830.8	1.26	3.60	4.36
5.50	868.6	1.26	3.60	4.36
5.75	910.5	1.26	3.60	4.36
6.00	943.7	1.26	3.60	4.36
6.25	985.8	1.26	3.60	4.36
6.50	1024	1.26	3.60	4.36
6.75	1062	1.26	3.60	4.36
7.00	1100	1.26	3.60	4.36
7.25	1137	1.26	3.60	4.36
7.50	1174	1.26	3.60	4.36
7.75	1210	1.26	3.60	4.36
7.94	1234	1.26	3.60	4.36



รูปที่ 4.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO
ช่วงความถี่ระหว่าง 100Hz ถึง 1kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

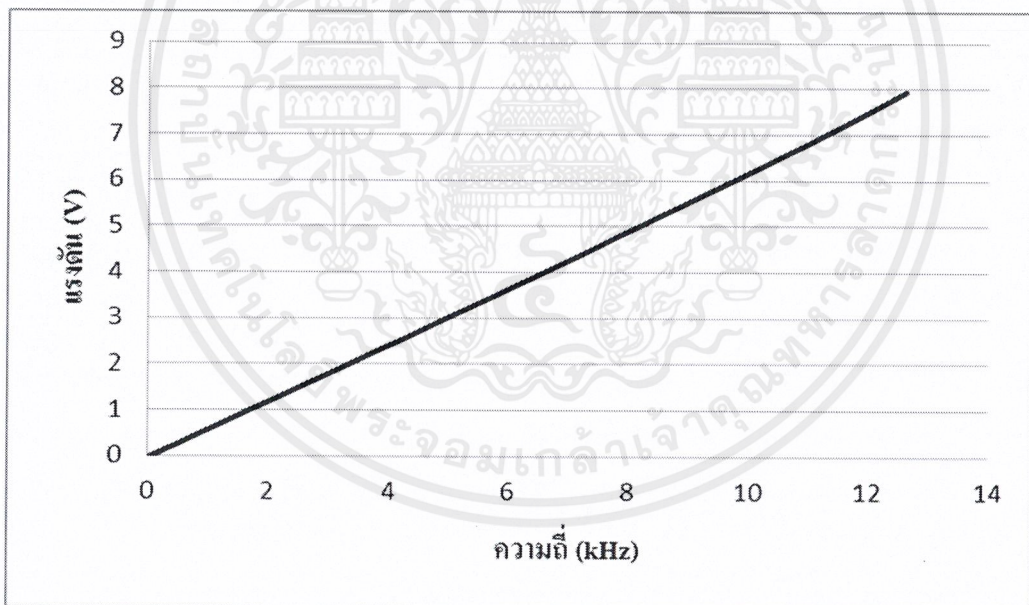
ตารางที่ 4.2 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO

ค่า $C = 100 \text{ nF}$ ช่วงความถี่ระหว่าง 1 kHz ถึง 10 kHz

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
0	0.0542	1.27	3.46	4.34
0.03	0.1270	1.27	3.48	4.34
0.05	0.1478	1.27	3.52	4.36
0.10	0.2389	1.27	3.58	4.38
0.15	0.3109	1.28	3.58	4.42
0.20	0.4072	1.28	3.58	4.40
0.25	0.4928	1.28	3.58	4.40
0.50	0.8948	1.28	3.58	4.40
0.75	1.314	1.28	3.58	4.38
1.00	1.711	1.28	3.58	4.38
1.25	2.136	1.28	3.60	4.38
1.50	2.542	1.28	3.60	4.38
1.75	2.946	1.28	3.60	4.38
2.00	3.353	1.28	3.60	4.38
2.25	3.748	1.28	3.60	4.38
2.50	4.170	1.27	3.60	4.38
2.75	4.568	1.27	3.60	4.38
3.00	4.968	1.27	3.60	4.38
3.25	5.375	1.27	3.60	4.38
3.50	5.790	1.27	3.62	4.38
3.75	6.192	1.27	3.62	4.36
4.00	6.592	1.27	3.62	4.38
4.25	6.991	1.27	3.62	4.36
4.50	7.390	1.27	3.62	4.36
4.75	7.775	1.27	3.62	4.36
5.00	8.178	1.27	3.62	4.36
5.25	8.570	1.27	3.62	4.36
5.50	8.960	1.26	3.62	4.36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
5.75	9.354	1.26	3.62	4.36
6.00	9.752	1.26	3.62	4.36
6.25	10.14	1.26	3.62	4.36
6.50	10.52	1.26	3.62	4.36
6.75	10.91	1.26	3.62	4.36
7.00	11.28	1.26	3.62	4.36
7.25	11.65	1.26	3.62	4.36
7.50	12.01	1.26	3.62	4.36
7.75	12.36	1.26	3.62	4.36
7.94	12.62	1.26	3.62	4.36



รูปที่ 4.2 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 1kHz ถึง 10kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

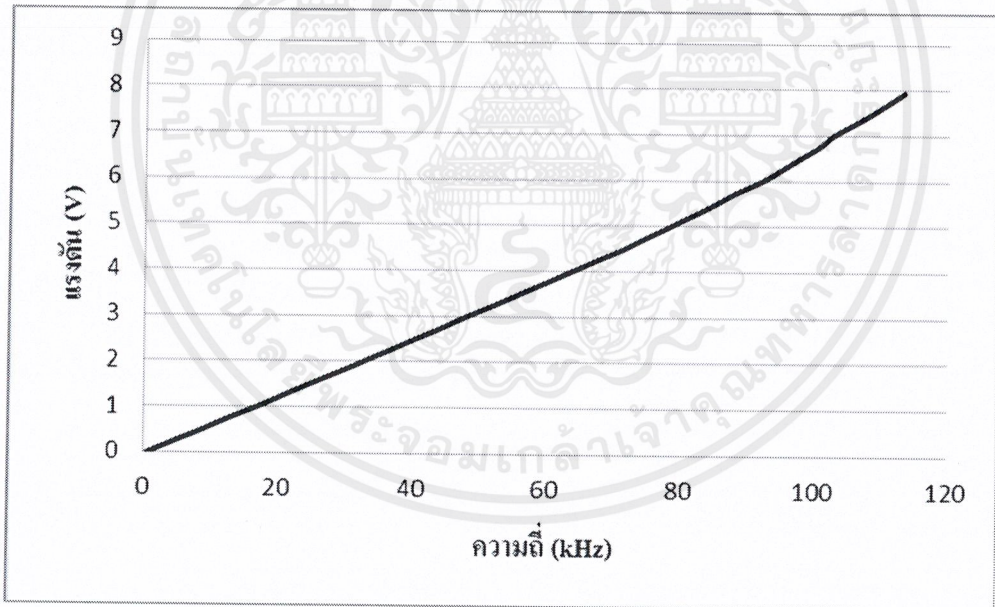
ตารางที่ 4.3 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO

ค่า $C = 10 \text{ nF}$ ช่วงความถี่ระหว่าง 10 kHz ถึง 100 kHz

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
0	0.5348	1.28	3.54	4.40
0.03	1.252	1.28	3.56	4.40
0.05	1.432	1.28	3.56	4.36
0.10	2.297	1.28	3.56	4.36
0.15	3.196	1.27	3.58	4.36
0.20	3.899	1.27	3.58	4.38
0.25	4.690	1.27	3.62	4.36
0.50	8.926	1.26	3.62	4.36
0.75	12.77	1.27	3.62	4.36
1.00	17.02	1.27	3.62	4.36
1.25	20.88	1.27	3.62	4.36
1.50	24.78	1.27	3.58	4.36
1.75	28.84	1.27	3.62	4.38
2.00	32.80	1.27	3.66	4.38
2.25	36.71	1.27	3.68	4.38
2.50	40.59	1.28	3.66	4.40
2.75	44.53	1.27	3.66	4.40
3.00	48.24	1.27	3.68	4.38
3.25	52.35	1.28	3.70	4.38
3.50	56.10	1.28	3.68	4.38
3.75	60.02	1.27	3.68	4.40
4.00	63.82	1.28	3.68	4.38
4.25	67.77	1.28	3.68	4.38
4.50	71.72	1.27	3.68	4.38
4.75	75.15	1.27	3.68	4.38
5.00	78.59	1.27	3.68	4.38
5.25	82.13	1.27	3.68	4.38
5.50	85.44	1.27	3.68	4.38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
5.75	88.56	1.27	3.68	4.38
6.00	92.25	1.27	3.68	4.38
6.25	95.08	1.27	3.68	4.38
6.50	97.81	1.27	3.72	4.38
6.75	100.6	1.27	3.74	4.38
7.00	102.7	1.26	3.76	4.38
7.25	105.8	1.26	3.80	4.38
7.50	108.7	1.26	3.82	4.38
7.75	111.4	1.26	3.82	4.38
7.94	113.3	1.26	3.82	4.38



รูปที่ 4.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 10kHz ถึง 100kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

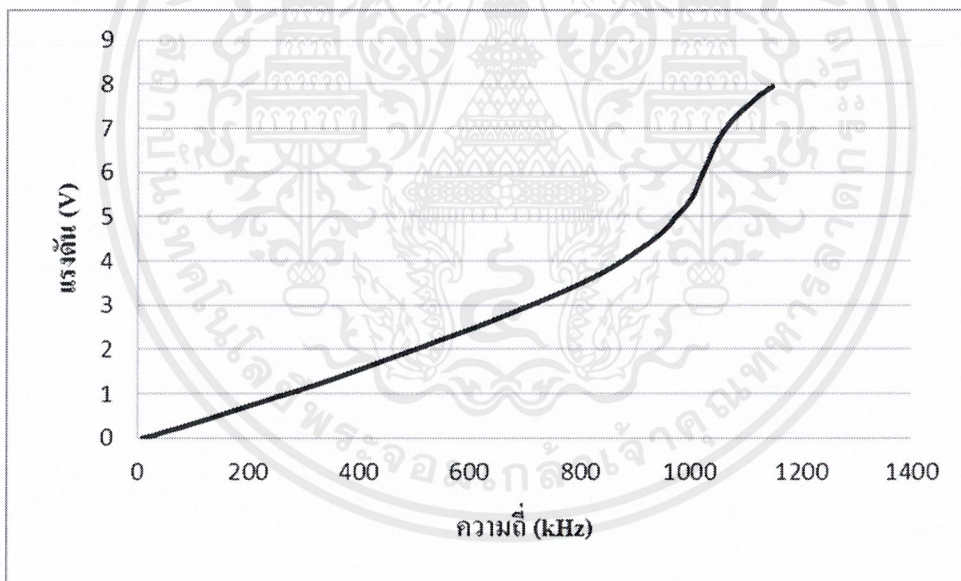
ตารางที่ 4.4 การทดสอบวัดค่าความถี่และแอมพลิจูดวงจร VCO

ค่า $C = 5.6 \text{ nF}$ ช่วงความถี่ระหว่าง 100 kHz ถึง 1 MHz

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
0	8.906	1.28	3.32	4.34
0.03	18.86	1.28	3.64	4.34
0.05	26.62	1.26	3.62	4.36
0.10	39.50	1.26	3.41	4.34
0.15	52.10	1.26	3.64	4.36
0.20	66.65	1.26	3.62	4.34
0.25	81.36	1.24	3.41	4.34
0.50	145.4	1.26	3.42	4.34
0.75	207.4	1.26	3.42	4.32
1.00	271.0	1.24	3.40	4.32
1.25	333.5	1.24	3.38	4.30
1.50	390.8	1.26	3.35	4.28
1.75	445.2	1.26	3.34	4.26
2.00	501.0	1.24	3.30	4.26
2.25	555.0	1.26	3.30	4.23
2.50	610.5	1.28	3.30	4.20
2.75	660.9	1.26	3.29	4.17
3.00	710.3	1.26	3.26	4.12
3.25	757.3	1.25	3.23	4.07
3.50	803.5	1.23	3.21	4.02
3.75	842.5	1.22	3.21	3.98
4.00	877.4	1.21	3.20	3.96
4.25	905.7	1.20	3.18	3.90
4.50	934.4	1.19	3.18	3.88
4.75	957.2	1.18	3.26	3.82
5.00	973.5	1.18	3.35	3.78
5.25	991.6	1.18	3.34	3.80
5.50	1005	1.18	3.47	3.76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดัน (V)	ความถี่ (kHz)	แอมพลิจูด (V)		
		คลื่นรูปซายน์	คลื่นรูปสามเหลี่ยม	คลื่นรูปสี่เหลี่ยม
5.75	1013	1.18	3.48	3.96
6.00	1022	1.18	3.56	3.96
6.25	1031	1.17	3.60	3.96
6.50	1040	1.17	3.66	3.96
6.75	1050	1.17	3.68	3.92
7.00	1063	1.18	3.68	3.84
7.25	1080	1.16	3.64	3.82
7.50	1102	1.15	3.63	3.82
7.75	1125	1.14	3.54	3.78
7.94	1147	1.14	3.52	3.76



รูปที่ 4.4 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ของวงจร VCO ช่วงความถี่ระหว่าง 100kHz ถึง 1MHz

4.2 การทดสอบวัดค่าความถี่และแอมพลิจูดของวงจรเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่

การทดสอบมีวิธีการ คือ กดที่ปุ่ม WAVE เพื่อเลือกรูปคลื่น จากนั้นกดตัวเลขเพื่อเลือกค่าความถี่ตามตารางที่ 4.1 - 4.4 ต่อจากนั้นกดปุ่ม ENT ชื่อสัญญาณและค่าความถี่จะปรากฏบนจอแสดงผล แล้ววัดค่าความถี่และค่าแรงดันไฟฟ้าโดยใช้ Digital Phosphor Oscilloscope รุ่น TDS3012 ของบริษัท Tektronic สามารถปรับค่าแรงดัน ได้โดยหมุนที่ปุ่มปรับแรงดันไว้ที่ 20 โวลต์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 ช่วงที่ 1 ความถี่ระหว่าง 100Hz ถึง 1kHz

ความถี่ (Hz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
100	0	0	0	1	1	0	0	1	0	0	100.4	20	0.400
101	0	0	0	1	1	0	0	1	0	1	101.2	20	0.198
102	0	0	0	1	1	0	0	1	1	0	102.3	20	0.294
103	0	0	0	1	1	0	0	1	1	1	103.2	20	0.194
104	0	0	0	1	1	0	1	0	0	0	104.4	20	0.385
105	0	0	0	1	1	0	1	0	0	1	105.1	20	0.095
106	0	0	0	1	1	0	1	0	1	0	106.2	20	0.189
107	0	0	0	1	1	0	1	0	1	1	107.1	20	0.093
108	0	0	0	1	1	0	1	1	0	0	108.2	20	0.185
109	0	0	0	1	1	0	1	1	0	1	109.3	20	0.275
110	0	0	0	1	1	0	1	1	1	0	110.4	20	0.364
111	0	0	0	1	1	0	1	1	1	1	111.3	20	0.270
112	0	0	0	1	1	1	0	0	0	0	112.1	20	0.089
113	0	0	0	1	1	1	0	0	0	1	113.1	20	0.088
114	0	0	0	1	1	1	0	0	1	0	114.3	20	0.263
115	0	0	0	1	1	1	0	0	1	1	115.2	20	0.174
116	0	0	0	1	1	1	0	1	0	0	116.4	20	0.345
117	0	0	0	1	1	1	0	1	0	1	117.2	20	0.171
118	0	0	0	1	1	1	0	1	1	0	118.2	20	0.169
119	0	0	0	1	1	1	0	1	1	1	119.1	20	0.084
120	0	0	0	1	1	1	1	0	0	0	120.3	20	0.250
121	0	0	0	1	1	1	1	0	0	1	121.1	20	0.083
122	0	0	0	1	1	1	1	0	1	0	122.3	20	0.246
123	0	0	0	1	1	1	1	0	1	1	123.2	20	0.163
124	0	0	0	1	1	1	1	1	0	0	124.1	20	0.081
125	0	0	0	1	1	1	1	1	0	1	125.2	20	0.160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
126	0	0	0	1	1	1	1	1	1	0	126.3	20	0.238
127	0	0	0	1	1	1	1	1	1	1	127.3	20	0.236
128	0	0	1	0	0	0	0	0	0	0	128.1	20	0.078
129	0	0	1	0	0	0	0	0	0	1	129.1	20	0.078
130	0	0	1	0	0	0	0	0	1	0	130.3	20	0.231
131	0	0	1	0	0	0	0	0	1	1	131.2	20	0.153
132	0	0	1	0	0	0	0	1	0	0	132.2	20	0.152
133	0	0	1	0	0	0	0	1	0	1	133.1	20	0.075
134	0	0	1	0	0	0	0	1	1	0	134.3	20	0.224
135	0	0	1	0	0	0	0	1	1	1	135.1	20	0.074
136	0	0	1	0	0	0	1	0	0	0	136.2	20	0.147
137	0	0	1	0	0	0	1	0	0	1	137.4	20	0.292
138	0	0	1	0	0	0	1	0	1	0	138.1	20	0.072
139	0	0	1	0	0	0	1	0	1	1	139.3	20	0.216
140	0	0	1	0	0	0	1	1	0	0	140.5	20	0.357
141	0	0	1	0	0	0	1	1	0	1	141.2	20	0.142
142	0	0	1	0	0	0	1	1	1	0	142.3	20	0.211
143	0	0	1	0	0	0	1	1	1	1	143.4	20	0.280
144	0	0	1	0	0	1	0	0	0	0	144.1	20	0.069
145	0	0	1	0	0	1	0	0	0	1	145.2	20	0.138
146	0	0	1	0	0	1	0	0	1	0	146.1	20	0.068
147	0	0	1	0	0	1	0	0	1	1	147.1	20	0.068
148	0	0	1	0	0	1	0	1	0	0	148.1	20	0.068
149	0	0	1	0	0	1	0	1	0	1	149.2	20	0.134
150	0	0	1	0	0	1	0	1	1	0	150.2	20	0.133
151	0	0	1	0	0	1	0	1	1	1	151.1	20	0.066
152	0	0	1	0	0	1	1	0	0	0	152.1	20	0.066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
153	0	0	1	0	0	1	1	0	0	1	153.3	20	0.196
154	0	0	1	0	0	1	1	0	1	0	154.2	20	0.130
155	0	0	1	0	0	1	1	0	1	1	155.1	20	0.065
156	0	0	1	0	0	1	1	1	0	0	156.3	20	0.192
157	0	0	1	0	0	1	1	1	0	1	157.1	20	0.064
158	0	0	1	0	0	1	1	1	1	0	158.2	20	0.127
159	0	0	1	0	0	1	1	1	1	1	159.2	20	0.126
160	0	0	1	0	1	0	0	0	0	0	160.1	20	0.062
161	0	0	1	0	1	0	0	0	0	1	161.1	20	0.062
162	0	0	1	0	1	0	0	0	1	0	162.3	20	0.185
163	0	0	1	0	1	0	0	0	1	1	163.1	20	0.061
164	0	0	1	0	1	0	0	1	0	0	164.2	20	0.122
165	0	0	1	0	1	0	0	1	0	1	165.3	20	0.182
166	0	0	1	0	1	0	0	1	1	0	166.1	20	0.060
167	0	0	1	0	1	0	0	1	1	1	167.3	20	0.180
168	0	0	1	0	1	0	1	0	0	0	168.1	20	0.060
169	0	0	1	0	1	0	1	0	0	1	169.2	20	0.118
170	0	0	1	0	1	0	1	0	1	0	170.1	20	0.059
171	0	0	1	0	1	0	1	0	1	1	171.1	20	0.058
172	0	0	1	0	1	0	1	1	0	0	172.2	20	0.116
173	0	0	1	0	1	0	1	1	0	1	173.2	20	0.116
174	0	0	1	0	1	0	1	1	1	0	174.3	20	0.172
175	0	0	1	0	1	0	1	1	1	1	175.2	20	0.114
176	0	0	1	0	1	1	0	0	0	0	176.3	20	0.170
177	0	0	1	0	1	1	0	0	0	1	177.1	20	0.056
178	0	0	1	0	1	1	0	0	1	0	178.2	20	0.112
179	0	0	1	0	1	1	0	0	1	1	179.3	20	0.168

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุท	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
180	0	0	1	0	1	1	0	1	0	0	180.2	20	0.111
181	0	0	1	0	1	1	0	1	0	1	181.1	20	0.055
182	0	0	1	0	1	1	0	1	1	0	182.1	20	0.055
183	0	0	1	0	1	1	0	1	1	1	183.2	20	0.109
184	0	0	1	0	1	1	1	0	0	0	184.1	20	0.054
185	0	0	1	0	1	1	1	0	0	1	185.3	20	0.162
186	0	0	1	0	1	1	1	0	1	0	186.1	20	0.054
187	0	0	1	0	1	1	1	0	1	1	187.4	20	0.214
188	0	0	1	0	1	1	1	1	0	0	188.2	20	0.106
189	0	0	1	0	1	1	1	1	0	1	189.1	20	0.053
190	0	0	1	0	1	1	1	1	1	0	190.2	20	0.105
191	0	0	1	0	1	1	1	1	1	1	191.3	20	0.157
192	0	0	1	1	0	0	0	0	0	0	192.1	20	0.052
193	0	0	1	1	0	0	0	0	0	1	193.4	20	0.207
194	0	0	1	1	0	0	0	0	1	0	194.2	20	0.103
195	0	0	1	1	0	0	0	0	1	1	195.3	20	0.154
196	0	0	1	1	0	0	0	1	0	0	196.1	20	0.051
197	0	0	1	1	0	0	0	1	0	1	197.4	20	0.203
198	0	0	1	1	0	0	0	1	1	0	198.2	20	0.101
199	0	0	1	1	0	0	0	1	1	1	199.3	20	0.151
200	0	0	1	1	0	0	1	0	0	0	200.1	20	0.050
210	0	0	1	1	0	1	0	0	1	0	210.2	20	0.095
220	0	0	1	1	0	1	1	1	0	0	220.1	20	0.045
230	0	0	1	1	1	0	0	1	1	0	230.1	20	0.043
240	0	0	1	1	1	1	0	0	0	0	240.3	20	0.125
250	0	0	1	1	1	1	1	0	1	0	250.4	20	0.160
260	0	1	0	0	0	0	0	1	0	0	260.4	20	0.154

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
270	0	1	0	0	0	0	1	1	1	0	270.2	20	0.074
280	0	1	0	0	0	1	1	0	0	0	280.3	20	0.107
290	0	1	0	0	1	0	0	0	1	0	290.5	20	0.172
300	0	1	0	0	1	0	1	1	0	0	300.3	20	0.100
310	0	1	0	0	1	1	0	1	1	0	310.4	20	0.129
320	0	1	0	1	0	0	0	0	0	0	320.1	20	0.031
330	0	1	0	1	0	0	1	0	1	0	330.1	20	0.030
340	0	1	0	1	0	1	0	1	0	0	340.2	20	0.059
350	0	1	0	1	0	1	1	1	1	0	350.1	20	0.029
360	0	1	0	1	1	0	1	0	0	0	360.3	20	0.083
370	0	1	0	1	1	1	0	0	1	0	370.1	20	0.027
380	0	1	0	1	1	1	1	1	1	0	380.2	20	0.053
390	0	1	1	0	0	0	0	1	1	0	390.3	20	0.077
400	0	1	1	0	0	1	0	0	0	0	400.1	20	0.025
410	0	1	1	0	0	1	1	0	1	0	410.1	20	0.024
420	0	1	1	0	1	0	0	1	0	0	420.2	20	0.048
430	0	1	1	0	1	0	1	1	1	0	430.1	20	0.023
440	0	1	1	0	1	1	1	0	0	0	440.3	20	0.068
450	0	1	1	1	0	0	0	0	1	0	450.2	20	0.044
460	0	1	1	1	0	0	1	1	0	0	460.1	20	0.022
470	0	1	1	1	0	1	0	1	1	0	470.4	20	0.085
480	0	1	1	1	1	0	0	0	0	0	480.3	20	0.063
490	0	1	1	1	1	0	1	0	1	0	490.3	20	0.061
500	0	1	1	1	1	1	0	1	0	0	500.2	20	0.040
510	0	1	1	1	1	1	1	1	1	0	510.3	20	0.059
520	1	0	0	0	0	0	1	0	0	0	520.3	20	0.058
530	1	0	0	0	0	1	0	0	1	0	530.3	20	0.057

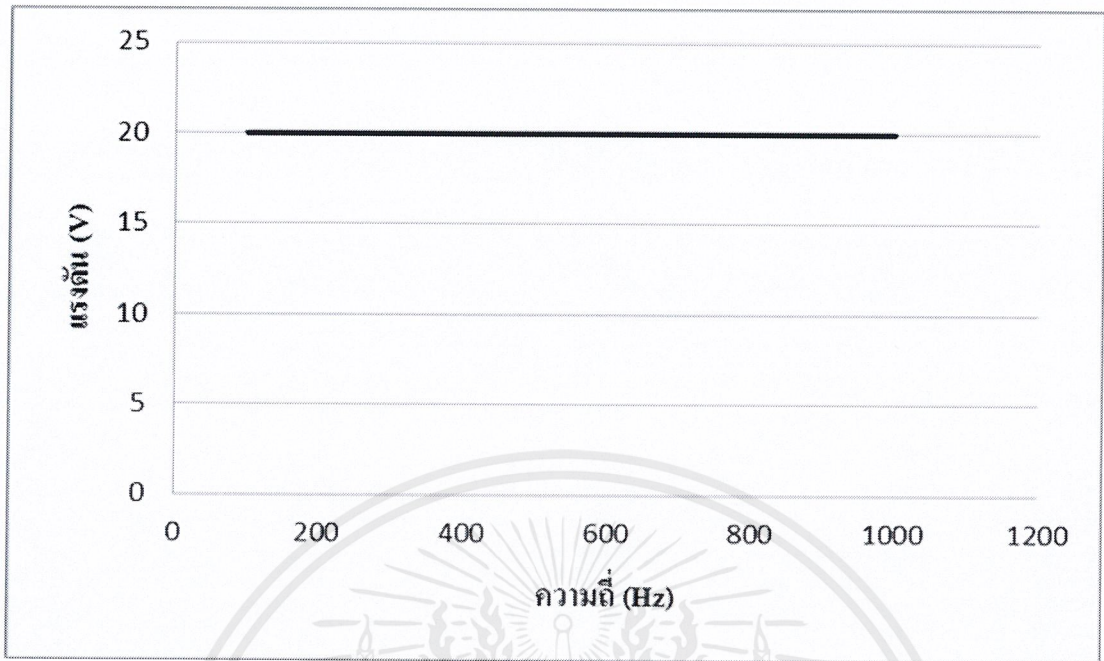
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
540	1	0	0	0	0	1	1	1	0	0	540.2	20	0.037
550	1	0	0	0	1	0	0	1	1	0	550.2	20	0.036
560	1	0	0	0	1	1	0	0	0	0	560.1	20	0.018
570	1	0	0	0	1	1	1	0	1	0	570.2	20	0.035
580	1	0	0	1	0	0	0	1	0	0	580.1	20	0.017
590	1	0	0	1	0	0	1	1	1	0	590.1	20	0.017
600	1	0	0	1	0	1	1	0	0	0	600.1	20	0.017
610	1	0	0	1	1	0	0	0	1	0	610.2	20	0.033
620	1	0	0	1	1	0	1	1	0	0	620.3	20	0.048
630	1	0	0	1	1	1	0	1	1	0	630.3	20	0.048
640	1	0	1	0	0	0	0	0	0	0	640.4	20	0.062
650	1	0	1	0	0	0	1	0	1	0	650.4	20	0.062
660	1	0	1	0	0	1	0	1	0	0	660.3	20	0.045
670	1	0	1	0	0	1	1	1	1	0	670.3	20	0.045
680	1	0	1	0	1	0	1	0	0	0	680.2	20	0.029
690	1	0	1	0	1	1	0	0	1	0	690.5	20	0.072
700	1	0	1	0	1	1	1	1	0	0	700.5	20	0.071
710	1	0	1	1	0	0	0	1	1	0	710.3	20	0.042
720	1	0	1	1	0	1	0	0	0	0	720.6	20	0.083
730	1	0	1	1	0	1	1	0	1	0	730.4	20	0.055
740	1	0	1	1	1	0	0	1	0	0	740.7	20	0.095
750	1	0	1	1	1	0	1	1	1	0	750.4	20	0.053
760	1	0	1	1	1	1	1	0	0	0	760.5	20	0.066
770	1	1	0	0	0	0	0	0	1	0	770.2	20	0.026
780	1	1	0	0	0	0	1	1	0	0	780.3	20	0.038
790	1	1	0	0	0	1	0	1	1	0	790.3	20	0.038
800	1	1	0	0	1	0	0	0	0	0	800.1	20	0.013

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(Hz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
810	1	1	0	0	1	0	1	0	1	0	810.2	20	0.025
820	1	1	0	0	1	1	0	1	0	0	820.3	20	0.037
830	1	1	0	0	1	1	1	1	1	0	830.2	20	0.024
840	1	1	0	1	0	0	1	0	0	0	840.3	20	0.036
850	1	1	0	1	0	1	0	0	1	0	850.3	20	0.035
860	1	1	0	1	0	1	1	1	0	0	860.3	20	0.035
870	1	1	0	1	1	0	0	1	1	0	870.4	20	0.046
880	1	1	0	1	1	1	0	0	0	0	880.2	20	0.023
890	1	1	0	1	1	1	1	0	1	0	890.3	20	0.034
900	1	1	1	0	0	0	0	1	0	0	900.2	20	0.022
910	1	1	1	0	0	0	1	1	1	0	910.4	20	0.044
920	1	1	1	0	0	1	1	0	0	0	920.5	20	0.054
930	1	1	1	0	1	0	0	0	1	0	930.3	20	0.032
940	1	1	1	0	1	0	1	1	0	0	940.1	20	0.011
950	1	1	1	0	1	1	0	1	1	0	950.1	20	0.011
960	1	1	1	1	0	0	0	0	0	0	960.2	20	0.021
970	1	1	1	1	0	0	1	0	1	0	970.3	20	0.031
980	1	1	1	1	0	1	0	1	0	0	980.5	20	0.051
990	1	1	1	1	0	1	1	1	1	0	990.6	20	0.061
1000	1	1	1	1	1	0	1	0	0	0	1000	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 100Hz ถึง 1kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.6 ช่วงที่ 2 ความถี่ระหว่าง 1kHz ถึง 10kHz

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
1.00	0	0	0	1	1	0	0	1	0	0	1.003	20	0.300
1.01	0	0	0	1	1	0	0	1	0	1	1.012	20	0.198
1.02	0	0	0	1	1	0	0	1	1	0	1.021	20	0.098
1.03	0	0	0	1	1	0	0	1	1	1	1.032	20	0.194
1.04	0	0	0	1	1	0	1	0	0	0	1.042	20	0.192
1.05	0	0	0	1	1	0	1	0	0	1	1.051	20	0.095
1.06	0	0	0	1	1	0	1	0	1	0	1.063	20	0.283
1.07	0	0	0	1	1	0	1	0	1	1	1.071	20	0.093
1.08	0	0	0	1	1	0	1	1	0	0	1.084	20	0.370
1.09	0	0	0	1	1	0	1	1	0	1	1.092	20	0.183
1.10	0	0	0	1	1	0	1	1	1	0	1.102	20	0.181
1.11	0	0	0	1	1	0	1	1	1	1	1.113	20	0.270
1.12	0	0	0	1	1	1	0	0	0	0	1.121	20	0.089
1.13	0	0	0	1	1	1	0	0	0	1	1.132	20	0.177
1.14	0	0	0	1	1	1	0	0	1	0	1.142	20	0.175
1.15	0	0	0	1	1	1	0	0	1	1	1.153	20	0.261
1.16	0	0	0	1	1	1	0	1	0	0	1.161	20	0.086
1.17	0	0	0	1	1	1	0	1	0	1	1.174	20	0.342
1.18	0	0	0	1	1	1	0	1	1	0	1.182	20	0.169
1.19	0	0	0	1	1	1	0	1	1	1	1.193	20	0.252
1.20	0	0	0	1	1	1	1	0	0	0	1.205	20	0.417
1.21	0	0	0	1	1	1	1	0	0	1	1.212	20	0.165
1.22	0	0	0	1	1	1	1	0	1	0	1.223	20	0.246
1.23	0	0	0	1	1	1	1	0	1	1	1.231	20	0.081
1.24	0	0	0	1	1	1	1	1	0	0	1.244	20	0.323
1.25	0	0	0	1	1	1	1	1	0	1	1.253	20	0.240

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
1.26	0	0	0	1	1	1	1	1	1	0	1.262	20	0.159
1.27	0	0	0	1	1	1	1	1	1	1	1.274	20	0.315
1.28	0	0	1	0	0	0	0	0	0	0	1.282	20	0.156
1.29	0	0	1	0	0	0	0	0	0	1	1.293	20	0.233
1.30	0	0	1	0	0	0	0	0	1	0	1.301	20	0.077
1.31	0	0	1	0	0	0	0	0	1	1	1.313	20	0.229
1.32	0	0	1	0	0	0	0	1	0	0	1.322	20	0.152
1.33	0	0	1	0	0	0	0	1	0	1	1.331	20	0.075
1.34	0	0	1	0	0	0	0	1	1	0	1.343	20	0.224
1.35	0	0	1	0	0	0	0	1	1	1	1.353	20	0.222
1.36	0	0	1	0	0	0	1	0	0	0	1.362	20	0.147
1.37	0	0	1	0	0	0	1	0	0	1	1.373	20	0.219
1.38	0	0	1	0	0	0	1	0	1	0	1.384	20	0.290
1.39	0	0	1	0	0	0	1	0	1	1	1.395	20	0.360
1.40	0	0	1	0	0	0	1	1	0	0	1.403	20	0.214
1.41	0	0	1	0	0	0	1	1	0	1	1.414	20	0.284
1.42	0	0	1	0	0	0	1	1	1	0	1.421	20	0.070
1.43	0	0	1	0	0	0	1	1	1	1	1.433	20	0.210
1.44	0	0	1	0	0	1	0	0	0	0	1.442	20	0.139
1.45	0	0	1	0	0	1	0	0	0	1	1.453	20	0.207
1.46	0	0	1	0	0	1	0	0	1	0	1.461	20	0.068
1.47	0	0	1	0	0	1	0	0	1	1	1.472	20	0.136
1.48	0	0	1	0	0	1	0	1	0	0	1.481	20	0.068
1.49	0	0	1	0	0	1	0	1	0	1	1.492	20	0.134
1.50	0	0	1	0	0	1	0	1	1	0	1.503	20	0.200
1.51	0	0	1	0	0	1	0	1	1	1	1.512	20	0.132
1.52	0	0	1	0	0	1	1	0	0	0	1.521	20	0.066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
1.53	0	0	1	0	0	1	1	0	0	1	1.533	20	0.196
1.54	0	0	1	0	0	1	1	0	1	0	1.542	20	0.130
1.55	0	0	1	0	0	1	1	0	1	1	1.551	20	0.065
1.56	0	0	1	0	0	1	1	1	0	0	1.561	20	0.064
1.57	0	0	1	0	0	1	1	1	0	1	1.572	20	0.127
1.58	0	0	1	0	0	1	1	1	1	0	1.583	20	0.190
1.59	0	0	1	0	0	1	1	1	1	1	1.594	20	0.252
1.60	0	0	1	0	1	0	0	0	0	0	1.603	20	0.187
1.61	0	0	1	0	1	0	0	0	0	1	1.612	20	0.124
1.62	0	0	1	0	1	0	0	0	1	0	1.621	20	0.062
1.63	0	0	1	0	1	0	0	0	1	1	1.632	20	0.123
1.64	0	0	1	0	1	0	0	1	0	0	1.644	20	0.244
1.65	0	0	1	0	1	0	0	1	0	1	1.653	20	0.182
1.66	0	0	1	0	1	0	0	1	1	0	1.662	20	0.120
1.67	0	0	1	0	1	0	0	1	1	1	1.671	20	0.060
1.68	0	0	1	0	1	0	1	0	0	0	1.682	20	0.119
1.69	0	0	1	0	1	0	1	0	0	1	1.693	20	0.178
1.70	0	0	1	0	1	0	1	0	1	0	1.701	20	0.059
1.71	0	0	1	0	1	0	1	0	1	1	1.712	20	0.117
1.72	0	0	1	0	1	0	1	1	0	0	1.724	20	0.233
1.73	0	0	1	0	1	0	1	1	0	1	1.736	20	0.347
1.74	0	0	1	0	1	0	1	1	1	0	1.745	20	0.287
1.75	0	0	1	0	1	0	1	1	1	1	1.752	20	0.114
1.76	0	0	1	0	1	1	0	0	0	0	1.761	20	0.057
1.77	0	0	1	0	1	1	0	0	0	1	1.773	20	0.169
1.78	0	0	1	0	1	1	0	0	1	0	1.782	20	0.112
1.79	0	0	1	0	1	1	0	0	1	1	1.791	20	0.056

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
1.80	0	0	1	0	1	1	0	1	0	0	1.802	20	0.111
1.81	0	0	1	0	1	1	0	1	0	1	1.813	20	0.166
1.82	0	0	1	0	1	1	0	1	1	0	1.821	20	0.055
1.83	0	0	1	0	1	1	0	1	1	1	1.832	20	0.109
1.84	0	0	1	0	1	1	1	0	0	0	1.841	20	0.054
1.85	0	0	1	0	1	1	1	0	0	1	1.853	20	0.162
1.86	0	0	1	0	1	1	1	0	1	0	1.864	20	0.215
1.87	0	0	1	0	1	1	1	0	1	1	1.872	20	0.107
1.88	0	0	1	0	1	1	1	1	0	0	1.883	20	0.160
1.89	0	0	1	0	1	1	1	1	0	1	1.891	20	0.053
1.90	0	0	1	0	1	1	1	1	1	0	1.902	20	0.105
1.91	0	0	1	0	1	1	1	1	1	1	1.911	20	0.052
1.92	0	0	1	1	0	0	0	0	0	0	1.921	20	0.052
1.93	0	0	1	1	0	0	0	0	0	1	1.932	20	0.104
1.94	0	0	1	1	0	0	0	0	1	0	1.943	20	0.155
1.95	0	0	1	1	0	0	0	0	1	1	1.952	20	0.103
1.96	0	0	1	1	0	0	0	1	0	0	1.962	20	0.102
1.97	0	0	1	1	0	0	0	1	0	1	1.973	20	0.152
1.98	0	0	1	1	0	0	0	1	1	0	1.982	20	0.101
1.99	0	0	1	1	0	0	0	1	1	1	1.993	20	0.151
2.00	0	0	1	1	0	0	1	0	0	0	2.002	20	0.100
2.10	0	0	1	1	0	1	0	0	1	0	2.102	20	0.095
2.20	0	0	1	1	0	1	1	1	0	0	2.203	20	0.136
2.30	0	0	1	1	1	0	0	1	1	0	2.304	20	0.174
2.40	0	0	1	1	1	1	0	0	0	0	2.406	20	0.250
2.50	0	0	1	1	1	1	1	0	1	0	2.505	20	0.200
2.60	0	1	0	0	0	0	0	1	0	0	2.601	20	0.038

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
2.70	0	1	0	0	0	0	1	1	1	0	2.703	20	0.111
2.80	0	1	0	0	0	1	1	0	0	0	2.802	20	0.071
2.90	0	1	0	0	1	0	0	0	1	0	2.901	20	0.034
3.00	0	1	0	0	1	0	1	1	0	0	3.002	20	0.067
3.10	0	1	0	0	1	1	0	1	1	0	3.103	20	0.097
3.20	0	1	0	1	0	0	0	0	0	0	3.201	20	0.031
3.30	0	1	0	1	0	0	1	0	1	0	3.302	20	0.061
3.40	0	1	0	1	0	1	0	1	0	0	3.401	20	0.029
3.50	0	1	0	1	0	1	1	1	1	0	3.501	20	0.029
3.60	0	1	0	1	1	0	1	0	0	0	3.602	20	0.056
3.70	0	1	0	1	1	1	0	0	1	0	3.703	20	0.081
3.80	0	1	0	1	1	1	1	1	0	0	3.802	20	0.053
3.90	0	1	1	0	0	0	0	1	1	0	3.901	20	0.026
4.00	0	1	1	0	0	1	0	0	0	0	4.003	20	0.075
4.10	0	1	1	0	0	1	1	0	1	0	4.103	20	0.073
4.20	0	1	1	0	1	0	0	1	0	0	4.201	20	0.024
4.30	0	1	1	0	1	0	1	1	1	0	4.305	20	0.116
4.40	0	1	1	0	1	1	1	0	0	0	4.404	20	0.091
4.50	0	1	1	1	0	0	0	0	1	0	4.506	20	0.133
4.60	0	1	1	1	0	0	1	1	0	0	4.602	20	0.043
4.70	0	1	1	1	0	1	0	1	1	0	4.703	20	0.064
4.80	0	1	1	1	1	0	0	0	0	0	4.801	20	0.021
4.90	0	1	1	1	1	0	1	0	1	0	4.902	20	0.041
5.00	0	1	1	1	1	1	0	1	0	0	5.002	20	0.040
5.10	0	1	1	1	1	1	1	1	1	0	5.103	20	0.059
5.20	1	0	0	0	0	0	1	0	0	0	5.204	20	0.077
5.30	1	0	0	0	0	1	0	0	1	0	5.305	20	0.094

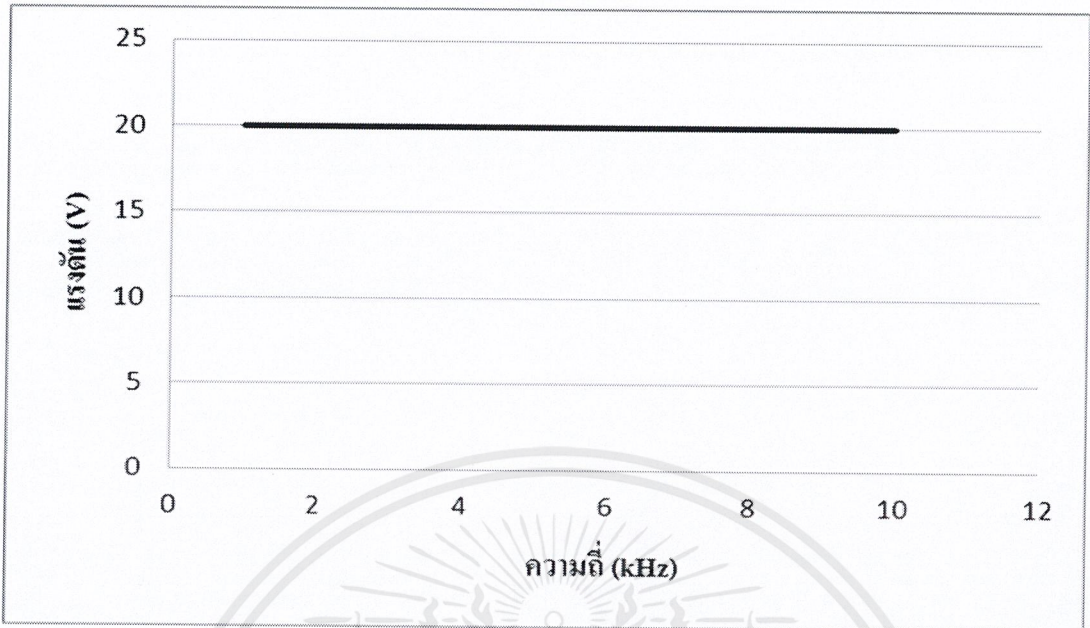
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
5.40	1	0	0	0	0	1	1	1	0	0	5.403	20	0.056
5.50	1	0	0	0	1	0	0	1	1	0	5.504	20	0.073
5.60	1	0	0	0	1	1	0	0	0	0	5.604	20	0.071
5.70	1	0	0	0	1	1	1	0	1	0	5.702	20	0.035
5.80	1	0	0	1	0	0	0	1	0	0	5.803	20	0.052
5.90	1	0	0	1	0	0	1	1	1	0	5.902	20	0.034
6.00	1	0	0	1	0	1	1	0	0	0	6.003	20	0.050
6.10	1	0	0	1	1	0	0	0	1	0	6.105	20	0.082
6.20	1	0	0	1	1	0	1	1	0	0	6.204	20	0.065
6.30	1	0	0	1	1	1	0	1	1	0	6.305	20	0.079
6.40	1	0	1	0	0	0	0	0	0	0	6.404	20	0.062
6.50	1	0	1	0	0	0	1	0	1	0	6.503	20	0.046
6.60	1	0	1	0	0	1	0	1	0	0	6.602	20	0.030
6.70	1	0	1	0	0	1	1	1	1	0	6.702	20	0.030
6.80	1	0	1	0	1	0	1	0	0	0	6.802	20	0.029
6.90	1	0	1	0	1	1	0	0	1	0	6.903	20	0.043
7.00	1	0	1	0	1	1	1	1	0	0	7.005	20	0.071
7.10	1	0	1	1	0	0	0	1	1	0	7.103	20	0.042
7.20	1	0	1	1	0	1	0	0	0	0	7.204	20	0.056
7.30	1	0	1	1	0	1	1	0	1	0	7.304	20	0.055
7.40	1	0	1	1	1	0	0	1	0	0	7.402	20	0.027
7.50	1	0	1	1	1	0	1	1	1	0	7.503	20	0.040
7.60	1	0	1	1	1	1	1	0	0	0	7.603	20	0.039
7.70	1	1	0	0	0	0	0	0	1	0	7.701	20	0.013
7.80	1	1	0	0	0	0	1	1	0	0	7.802	20	0.026
7.90	1	1	0	0	0	1	0	1	1	0	7.902	20	0.025
8.00	1	1	0	0	1	0	0	0	0	0	8.001	20	0.012

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
8.10	1	1	0	0	1	0	1	0	1	0	8.102	20	0.025
8.20	1	1	0	0	1	1	0	1	0	0	8.201	20	0.012
8.30	1	1	0	0	1	1	1	1	1	0	8.301	20	0.012
8.40	1	1	0	1	0	0	1	0	0	0	8.403	20	0.036
8.50	1	1	0	1	0	1	0	0	1	0	8.502	20	0.024
8.60	1	1	0	1	0	1	1	1	0	0	8.601	20	0.012
8.70	1	1	0	1	1	0	0	1	1	0	8.703	20	0.034
8.80	1	1	0	1	1	1	0	0	0	0	8.804	20	0.045
8.90	1	1	0	1	1	1	1	0	1	0	8.907	20	0.079
9.00	1	1	1	0	0	0	0	1	0	0	9.006	20	0.067
9.10	1	1	1	0	0	0	1	1	1	0	9.104	20	0.044
9.20	1	1	1	0	0	1	1	0	0	0	9.203	20	0.033
9.30	1	1	1	0	1	0	0	0	1	0	9.302	20	0.022
9.40	1	1	1	0	1	0	1	1	0	0	9.404	20	0.043
9.50	1	1	1	0	1	1	0	1	1	0	9.503	20	0.032
9.60	1	1	1	1	0	0	0	0	0	0	9.601	20	0.010
9.70	1	1	1	1	0	0	1	0	1	0	9.703	20	0.031
9.80	1	1	1	1	0	1	0	1	0	0	9.803	20	0.031
9.90	1	1	1	1	0	1	1	1	1	0	9.904	20	0.040
10.00	1	1	1	1	1	0	1	0	0	0	10.00	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ ช่วงความถี่ระหว่าง 1kHz ถึง 10kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.7 ช่วงที่ 3 ความถี่ระหว่าง 10kHz ถึง 100kHz

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
10.0	0	0	0	1	1	0	0	1	0	0	10.02	20	0.200
10.1	0	0	0	1	1	0	0	1	0	1	10.13	20	0.297
10.2	0	0	0	1	1	0	0	1	1	0	10.22	20	0.196
10.3	0	0	0	1	1	0	0	1	1	1	10.33	20	0.291
10.4	0	0	0	1	1	0	1	0	0	0	10.41	20	0.096
10.5	0	0	0	1	1	0	1	0	0	1	10.51	20	0.095
10.6	0	0	0	1	1	0	1	0	1	0	10.62	20	0.189
10.7	0	0	0	1	1	0	1	0	1	1	10.73	20	0.280
10.8	0	0	0	1	1	0	1	1	0	0	10.83	20	0.278
10.9	0	0	0	1	1	0	1	1	0	1	10.94	20	0.367
11.0	0	0	0	1	1	0	1	1	1	0	11.02	20	0.182
11.1	0	0	0	1	1	0	1	1	1	1	11.12	20	0.180
11.2	0	0	0	1	1	1	0	0	0	0	11.21	20	0.089
11.3	0	0	0	1	1	1	0	0	0	1	11.31	20	0.088
11.4	0	0	0	1	1	1	0	0	1	0	11.42	20	0.175
11.5	0	0	0	1	1	1	0	0	1	1	11.53	20	0.261
11.6	0	0	0	1	1	1	0	1	0	0	11.63	20	0.259
11.7	0	0	0	1	1	1	0	1	0	1	11.73	20	0.256
11.8	0	0	0	1	1	1	0	1	1	0	11.84	20	0.339
11.9	0	0	0	1	1	1	0	1	1	1	11.92	20	0.168
12.0	0	0	0	1	1	1	1	0	0	0	12.02	20	0.167
12.1	0	0	0	1	1	1	1	0	0	1	12.11	20	0.083
12.2	0	0	0	1	1	1	1	0	1	0	12.22	20	0.164
12.3	0	0	0	1	1	1	1	0	1	1	12.31	20	0.081
12.4	0	0	0	1	1	1	1	1	0	0	12.43	20	0.242
12.5	0	0	0	1	1	1	1	1	0	1	12.52	20	0.160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
12.6	0	0	0	1	1	1	1	1	1	0	12.61	20	0.079
12.7	0	0	0	1	1	1	1	1	1	1	12.74	20	0.315
12.8	0	0	1	0	0	0	0	0	0	0	12.85	20	0.391
12.9	0	0	1	0	0	0	0	0	0	1	12.96	20	0.465
13.0	0	0	1	0	0	0	0	0	1	0	13.04	20	0.308
13.1	0	0	1	0	0	0	0	0	1	1	13.13	20	0.229
13.2	0	0	1	0	0	0	0	1	0	0	13.22	20	0.152
13.3	0	0	1	0	0	0	0	1	0	1	13.32	20	0.150
13.4	0	0	1	0	0	0	0	1	1	0	13.43	20	0.224
13.5	0	0	1	0	0	0	0	1	1	1	13.51	20	0.074
13.6	0	0	1	0	0	0	1	0	0	0	13.62	20	0.147
13.7	0	0	1	0	0	0	1	0	0	1	13.73	20	0.219
13.8	0	0	1	0	0	0	1	0	1	0	13.82	20	0.145
13.9	0	0	1	0	0	0	1	0	1	1	13.94	20	0.288
14.0	0	0	1	0	0	0	1	1	0	0	14.02	20	0.143
14.1	0	0	1	0	0	0	1	1	0	1	14.12	20	0.142
14.2	0	0	1	0	0	0	1	1	1	0	14.23	20	0.211
14.3	0	0	1	0	0	0	1	1	1	1	14.34	20	0.280
14.4	0	0	1	0	0	1	0	0	0	0	14.43	20	0.208
14.5	0	0	1	0	0	1	0	0	0	1	14.52	20	0.138
14.6	0	0	1	0	0	1	0	0	1	0	14.62	20	0.137
14.7	0	0	1	0	0	1	0	0	1	1	14.73	20	0.204
14.8	0	0	1	0	0	1	0	1	0	0	14.82	20	0.135
14.9	0	0	1	0	0	1	0	1	0	1	14.94	20	0.268
15.0	0	0	1	0	0	1	0	1	1	0	15.03	20	0.200
15.1	0	0	1	0	0	1	0	1	1	1	15.13	20	0.199
15.2	0	0	1	0	0	1	1	0	0	0	15.21	20	0.066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของ โปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
15.3	0	0	1	0	0	1	1	0	0	1	15.31	20	0.065
15.4	0	0	1	0	0	1	1	0	1	0	15.42	20	0.130
15.5	0	0	1	0	0	1	1	0	1	1	15.53	20	0.194
15.6	0	0	1	0	0	1	1	1	0	0	15.62	20	0.128
15.7	0	0	1	0	0	1	1	1	0	1	15.72	20	0.127
15.8	0	0	1	0	0	1	1	1	1	0	15.82	20	0.127
15.9	0	0	1	0	0	1	1	1	1	1	15.93	20	0.189
16.0	0	0	1	0	1	0	0	0	0	0	16.01	20	0.063
16.1	0	0	1	0	1	0	0	0	0	1	16.12	20	0.124
16.2	0	0	1	0	1	0	0	0	1	0	16.22	20	0.123
16.3	0	0	1	0	1	0	0	0	1	1	16.33	20	0.184
16.4	0	0	1	0	1	0	0	1	0	0	16.42	20	0.122
16.5	0	0	1	0	1	0	0	1	0	1	16.53	20	0.182
16.6	0	0	1	0	1	0	0	1	1	0	16.62	20	0.120
16.7	0	0	1	0	1	0	0	1	1	1	16.71	20	0.060
16.8	0	0	1	0	1	0	1	0	0	0	16.82	20	0.119
16.9	0	0	1	0	1	0	1	0	0	1	16.93	20	0.178
17.0	0	0	1	0	1	0	1	0	1	0	17.03	20	0.176
17.1	0	0	1	0	1	0	1	0	1	1	17.12	20	0.117
17.2	0	0	1	0	1	0	1	1	0	0	17.22	20	0.116
17.3	0	0	1	0	1	0	1	1	0	1	17.31	20	0.058
17.4	0	0	1	0	1	0	1	1	1	0	17.41	20	0.057
17.5	0	0	1	0	1	0	1	1	1	1	17.53	20	0.171
17.6	0	0	1	0	1	1	0	0	0	0	17.63	20	0.170
17.7	0	0	1	0	1	1	0	0	0	1	17.72	20	0.113
17.8	0	0	1	0	1	1	0	0	1	0	17.81	20	0.056
17.9	0	0	1	0	1	1	0	0	1	1	17.92	20	0.112

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
18.0	0	0	1	0	1	1	0	1	0	0	18.02	20	0.111
18.1	0	0	1	0	1	1	0	1	0	1	18.12	20	0.110
18.2	0	0	1	0	1	1	0	1	1	0	18.23	20	0.165
18.3	0	0	1	0	1	1	0	1	1	1	18.33	20	0.164
18.4	0	0	1	0	1	1	1	0	0	0	18.42	20	0.109
18.5	0	0	1	0	1	1	1	0	0	1	18.54	20	0.216
18.6	0	0	1	0	1	1	1	0	1	0	18.65	20	0.269
18.7	0	0	1	0	1	1	1	0	1	1	18.74	20	0.214
18.8	0	0	1	0	1	1	1	1	0	0	18.86	20	0.319
18.9	0	0	1	0	1	1	1	1	0	1	18.94	20	0.212
19.0	0	0	1	0	1	1	1	1	1	0	19.05	20	0.263
19.1	0	0	1	0	1	1	1	1	1	1	19.13	20	0.157
19.2	0	0	1	1	0	0	0	0	0	0	19.23	20	0.156
19.3	0	0	1	1	0	0	0	0	0	1	19.32	20	0.104
19.4	0	0	1	1	0	0	0	0	1	0	19.43	20	0.155
19.5	0	0	1	1	0	0	0	0	1	1	19.52	20	0.103
19.6	0	0	1	1	0	0	0	1	0	0	19.62	20	0.102
19.7	0	0	1	1	0	0	0	1	0	1	19.71	20	0.051
19.8	0	0	1	1	0	0	0	1	1	0	19.82	20	0.101
19.9	0	0	1	1	0	0	0	1	1	1	19.91	20	0.050
20.0	0	0	1	1	0	0	1	0	0	0	20.03	20	0.150
21.0	0	0	1	1	0	1	0	0	1	0	21.02	20	0.095
22.0	0	0	1	1	0	1	1	1	0	0	22.01	20	0.045
23.0	0	0	1	1	1	0	0	1	1	0	23.03	20	0.130
24.0	0	0	1	1	1	1	0	0	0	0	24.03	20	0.125
25.0	0	0	1	1	1	1	1	0	1	0	25.01	20	0.040
26.0	0	1	0	0	0	0	0	1	0	0	26.03	20	0.115

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
27.0	0	1	0	0	0	0	1	1	1	0	27.02	20	0.074
28.0	0	1	0	0	0	1	1	0	0	0	28.03	20	0.107
29.0	0	1	0	0	1	0	0	0	1	0	29.04	20	0.138
30.0	0	1	0	0	1	0	1	1	0	0	30.04	20	0.133
31.0	0	1	0	0	1	1	0	1	1	0	31.01	20	0.032
32.0	0	1	0	1	0	0	0	0	0	0	32.03	20	0.094
33.0	0	1	0	1	0	0	1	0	1	0	33.01	20	0.030
34.0	0	1	0	1	0	1	0	1	0	0	34.02	20	0.059
35.0	0	1	0	1	0	1	1	1	1	0	35.02	20	0.057
36.0	0	1	0	1	1	0	1	0	0	0	36.03	20	0.083
37.0	0	1	0	1	1	1	0	0	1	0	37.01	20	0.027
38.0	0	1	0	1	1	1	1	1	0	0	38.02	20	0.053
39.0	0	1	1	0	0	0	0	1	1	0	39.03	20	0.077
40.0	0	1	1	0	0	1	0	0	0	0	40.04	20	0.100
41.0	0	1	1	0	0	1	1	0	1	0	41.05	20	0.122
42.0	0	1	1	0	1	0	0	1	0	0	42.04	20	0.095
43.0	0	1	1	0	1	0	1	1	1	0	43.06	20	0.140
44.0	0	1	1	0	1	1	1	0	0	0	44.03	20	0.068
45.0	0	1	1	1	0	0	0	0	1	0	45.03	20	0.067
46.0	0	1	1	1	0	0	1	1	0	0	46.03	20	0.065
47.0	0	1	1	1	0	1	0	1	1	0	47.01	20	0.021
48.0	0	1	1	1	1	0	0	0	0	0	48.01	20	0.021
49.0	0	1	1	1	1	0	1	0	1	0	49.02	20	0.041
50.0	0	1	1	1	1	1	0	1	0	0	50.01	20	0.020
51.0	0	1	1	1	1	1	1	1	1	0	51.03	20	0.059
52.0	1	0	0	0	0	0	1	0	0	0	52.02	20	0.038
53.0	1	0	0	0	0	1	0	0	1	0	53.01	20	0.019

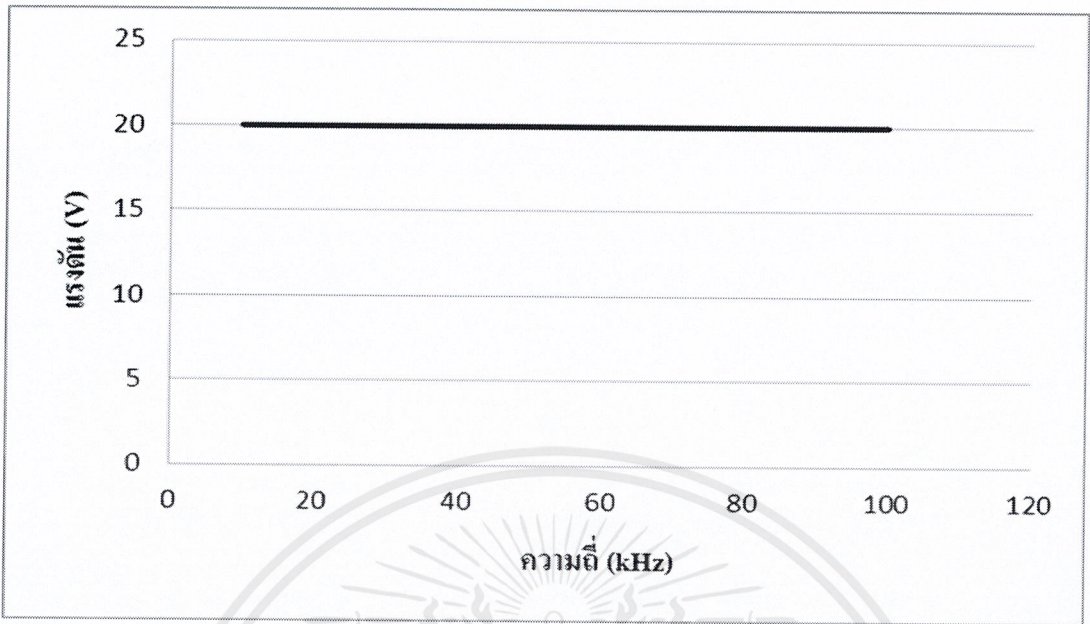
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของ โปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
54.0	1	0	0	0	0	1	1	1	0	0	54.02	20	0.037
55.0	1	0	0	0	1	0	0	1	1	0	55.03	20	0.055
56.0	1	0	0	0	1	1	0	0	0	0	56.03	20	0.054
57.0	1	0	0	0	1	1	1	0	1	0	57.02	20	0.035
58.0	1	0	0	1	0	0	0	1	0	0	58.01	20	0.017
59.0	1	0	0	1	0	0	1	1	1	0	59.02	20	0.034
60.0	1	0	0	1	0	1	1	0	0	0	60.01	20	0.017
61.0	1	0	0	1	1	0	0	0	1	0	61.01	20	0.016
62.0	1	0	0	1	1	0	1	1	0	0	62.02	20	0.032
63.0	1	0	0	1	1	1	0	1	1	0	63.03	20	0.048
64.0	1	0	1	0	0	0	0	0	0	0	64.03	20	0.047
65.0	1	0	1	0	0	0	1	0	1	0	65.01	20	0.015
66.0	1	0	1	0	0	1	0	1	0	0	66.02	20	0.030
67.0	1	0	1	0	0	1	1	1	1	0	67.05	20	0.075
68.0	1	0	1	0	1	0	1	0	0	0	68.04	20	0.059
69.0	1	0	1	0	1	1	0	0	1	0	69.01	20	0.014
70.0	1	0	1	0	1	1	1	1	0	0	70.04	20	0.057
71.0	1	0	1	1	0	0	0	1	1	0	71.03	20	0.042
72.0	1	0	1	1	0	1	0	0	0	0	72.01	20	0.014
73.0	1	0	1	1	0	1	1	0	1	0	73.02	20	0.027
74.0	1	0	1	1	1	0	0	1	0	0	74.02	20	0.027
75.0	1	0	1	1	1	0	1	1	1	0	75.03	20	0.040
76.0	1	0	1	1	1	1	1	0	0	0	76.03	20	0.039
77.0	1	1	0	0	0	0	0	0	1	0	77.02	20	0.026
78.0	1	1	0	0	0	0	1	1	0	0	78.01	20	0.013
79.0	1	1	0	0	0	1	0	1	1	0	79.02	20	0.025
80.0	1	1	0	0	1	0	0	0	0	0	80.01	20	0.013

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
81.0	1	1	0	0	1	0	1	0	1	0	81.03	20	0.037
82.0	1	1	0	0	1	1	0	1	0	0	82.03	20	0.037
83.0	1	1	0	0	1	1	1	1	1	0	83.03	20	0.036
84.0	1	1	0	1	0	0	1	0	0	0	84.04	20	0.048
85.0	1	1	0	1	0	1	0	0	1	0	85.05	20	0.059
86.0	1	1	0	1	0	1	1	1	0	0	86.05	20	0.058
87.0	1	1	0	1	1	0	0	1	1	0	87.04	20	0.046
88.0	1	1	0	1	1	1	0	0	0	0	88.03	20	0.034
89.0	1	1	0	1	1	1	1	0	1	0	89.02	20	0.022
90.0	1	1	1	0	0	0	0	1	0	0	90.03	20	0.033
91.0	1	1	1	0	0	0	1	1	1	0	91.01	20	0.011
92.0	1	1	1	0	0	1	1	0	0	0	92.02	20	0.022
93.0	1	1	1	0	1	0	0	0	1	0	93.03	20	0.032
94.0	1	1	1	0	1	0	1	1	0	0	94.03	20	0.032
95.0	1	1	1	0	1	1	0	1	1	0	95.02	20	0.021
96.0	1	1	1	1	0	0	0	0	0	0	96.04	20	0.042
97.0	1	1	1	1	0	0	1	0	1	0	97.04	20	0.041
98.0	1	1	1	1	0	1	0	1	0	0	98.03	20	0.031
99.0	1	1	1	1	0	1	1	1	1	0	99.02	20	0.020
100.0	1	1	1	1	1	0	1	0	0	0	100.0	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่ช่วงความถี่ระหว่าง 10kHz ถึง 100kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8 ช่วงที่ 4 ความถี่ระหว่าง 100kHz ถึง 1MHz

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
100	0	0	0	1	1	0	0	1	0	0	100.1	20	0.100
101	0	0	0	1	1	0	0	1	0	1	101.2	20	0.198
102	0	0	0	1	1	0	0	1	1	0	102.2	20	0.196
103	0	0	0	1	1	0	0	1	1	1	103.3	20	0.291
104	0	0	0	1	1	0	1	0	0	0	104.2	20	0.192
105	0	0	0	1	1	0	1	0	0	1	105.1	20	0.095
106	0	0	0	1	1	0	1	0	1	0	106.3	20	0.283
107	0	0	0	1	1	0	1	0	1	1	107.1	20	0.093
108	0	0	0	1	1	0	1	1	0	0	108.1	20	0.093
109	0	0	0	1	1	0	1	1	0	1	109.2	20	0.183
110	0	0	0	1	1	0	1	1	1	0	110.4	20	0.364
111	0	0	0	1	1	0	1	1	1	1	111.4	20	0.360
112	0	0	0	1	1	1	0	0	0	0	112.3	20	0.268
113	0	0	0	1	1	1	0	0	0	1	113.6	20	0.531
114	0	0	0	1	1	1	0	0	1	0	114.3	20	0.263
115	0	0	0	1	1	1	0	0	1	1	115.4	20	0.348
116	0	0	0	1	1	1	0	1	0	0	116.4	20	0.345
117	0	0	0	1	1	1	0	1	0	1	117.0	20	0
118	0	0	0	1	1	1	0	1	1	0	118.3	20	0.254
119	0	0	0	1	1	1	0	1	1	1	119.2	20	0.168
120	0	0	0	1	1	1	1	0	0	0	120.2	20	0.167
121	0	0	0	1	1	1	1	0	0	1	121.1	20	0.083
122	0	0	0	1	1	1	1	0	1	0	122.4	20	0.328
123	0	0	0	1	1	1	1	0	1	1	123.3	20	0.244
124	0	0	0	1	1	1	1	1	0	0	124.3	20	0.242
125	0	0	0	1	1	1	1	1	0	1	125.2	20	0.160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
126	0	0	0	1	1	1	1	1	1	0	126.3	20	0.238
127	0	0	0	1	1	1	1	1	1	1	127.2	20	0.157
128	0	0	1	0	0	0	0	0	0	0	128.1	20	0.078
129	0	0	1	0	0	0	0	0	0	1	129.1	20	0.078
130	0	0	1	0	0	0	0	0	1	0	130.1	20	0.077
131	0	0	1	0	0	0	0	0	1	1	131.0	20	0
132	0	0	1	0	0	0	0	1	0	0	132.0	20	0
133	0	0	1	0	0	0	0	1	0	1	133.0	20	0
134	0	0	1	0	0	0	0	1	1	0	134.0	20	0
135	0	0	1	0	0	0	0	1	1	1	135.0	20	0
136	0	0	1	0	0	0	1	0	0	0	136.0	20	0
137	0	0	1	0	0	0	1	0	0	1	137.0	20	0
138	0	0	1	0	0	0	1	0	1	0	138.0	20	0
139	0	0	1	0	0	0	1	0	1	1	139.0	20	0
140	0	0	1	0	0	0	1	1	0	0	140.0	20	0
141	0	0	1	0	0	0	1	1	0	1	141.0	20	0
142	0	0	1	0	0	0	1	1	1	0	142.0	20	0
143	0	0	1	0	0	0	1	1	1	1	143.0	20	0
144	0	0	1	0	0	1	0	0	0	0	144.0	20	0
145	0	0	1	0	0	1	0	0	0	1	145.0	20	0
146	0	0	1	0	0	1	0	0	1	0	146.0	20	0
147	0	0	1	0	0	1	0	0	1	1	147.0	20	0
148	0	0	1	0	0	1	0	1	0	0	148.0	20	0
149	0	0	1	0	0	1	0	1	0	1	149.0	20	0
150	0	0	1	0	0	1	0	1	1	0	150.0	20	0
151	0	0	1	0	0	1	0	1	1	1	151.0	20	0
152	0	0	1	0	0	1	1	0	0	0	152.0	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
153	0	0	1	0	0	1	1	0	0	1	153.0	20	0
154	0	0	1	0	0	1	1	0	1	0	154.0	20	0
155	0	0	1	0	0	1	1	0	1	1	155.0	20	0
156	0	0	1	0	0	1	1	1	0	0	156.0	20	0
157	0	0	1	0	0	1	1	1	0	1	157.0	20	0
158	0	0	1	0	0	1	1	1	1	0	158.0	20	0
159	0	0	1	0	0	1	1	1	1	1	159.0	20	0
160	0	0	1	0	1	0	0	0	0	0	160.0	20	0
161	0	0	1	0	1	0	0	0	0	1	161.0	20	0
162	0	0	1	0	1	0	0	0	1	0	162.0	20	0
163	0	0	1	0	1	0	0	0	1	1	163.0	20	0
164	0	0	1	0	1	0	0	1	0	0	164.0	20	0
165	0	0	1	0	1	0	0	1	0	1	165.0	20	0
166	0	0	1	0	1	0	0	1	1	0	166.0	20	0
167	0	0	1	0	1	0	0	1	1	1	167.0	20	0
168	0	0	1	0	1	0	1	0	0	0	168.0	20	0
169	0	0	1	0	1	0	1	0	0	1	169.0	20	0
170	0	0	1	0	1	0	1	0	1	0	170.0	20	0
171	0	0	1	0	1	0	1	0	1	1	171.0	20	0
172	0	0	1	0	1	0	1	1	0	0	172.0	20	0
173	0	0	1	0	1	0	1	1	0	1	173.0	20	0
174	0	0	1	0	1	0	1	1	1	0	174.0	20	0
175	0	0	1	0	1	0	1	1	1	1	175.0	20	0
176	0	0	1	0	1	1	0	0	0	0	176.0	20	0
177	0	0	1	0	1	1	0	0	0	1	177.0	20	0
178	0	0	1	0	1	1	0	0	1	0	178.0	20	0
179	0	0	1	0	1	1	0	0	1	1	179.0	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
180	0	0	1	0	1	1	0	1	0	0	180.0	20	0
181	0	0	1	0	1	1	0	1	0	1	181.0	20	0
182	0	0	1	0	1	1	0	1	1	0	182.0	20	0
183	0	0	1	0	1	1	0	1	1	1	183.0	20	0
184	0	0	1	0	1	1	1	0	0	0	184.0	20	0
185	0	0	1	0	1	1	1	0	0	1	185.0	20	0
186	0	0	1	0	1	1	1	0	1	0	186.0	20	0
187	0	0	1	0	1	1	1	0	1	1	187.0	20	0
188	0	0	1	0	1	1	1	1	0	0	188.0	20	0
189	0	0	1	0	1	1	1	1	0	1	189.0	20	0
190	0	0	1	0	1	1	1	1	1	0	190.0	20	0
191	0	0	1	0	1	1	1	1	1	1	191.0	20	0
192	0	0	1	1	0	0	0	0	0	0	192.0	20	0
193	0	0	1	1	0	0	0	0	0	1	193.0	20	0
194	0	0	1	1	0	0	0	0	1	0	194.0	20	0
195	0	0	1	1	0	0	0	0	1	1	195.0	20	0
196	0	0	1	1	0	0	0	1	0	0	196.0	20	0
197	0	0	1	1	0	0	0	1	0	1	197.0	20	0
198	0	0	1	1	0	0	0	1	1	0	198.0	20	0
199	0	0	1	1	0	0	0	1	1	1	199.0	20	0
200	0	0	1	1	0	0	1	0	0	0	200.0	20	0
210	0	0	1	1	0	1	0	0	1	0	210.0	20	0
220	0	0	1	1	0	1	1	1	0	0	220.0	20	0
230	0	0	1	1	1	0	0	1	1	0	230.0	20	0
240	0	0	1	1	1	1	0	0	0	0	240.0	20	0
250	0	0	1	1	1	1	1	0	1	0	250.0	20	0
260	0	1	0	0	0	0	0	1	0	0	260.0	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
270	0	1	0	0	0	0	1	1	1	0	270.0	20	0
280	0	1	0	0	0	1	1	0	0	0	280.0	20	0
290	0	1	0	0	1	0	0	0	1	0	290.0	20	0
300	0	1	0	0	1	0	1	1	0	0	300.0	20	0
310	0	1	0	0	1	1	0	1	1	0	310.0	20	0
320	0	1	0	1	0	0	0	0	0	0	320.0	20	0
330	0	1	0	1	0	0	1	0	1	0	330.0	20	0
340	0	1	0	1	0	1	0	1	0	0	340.0	20	0
350	0	1	0	1	0	1	1	1	1	0	350.0	20	0
360	0	1	0	1	1	0	1	0	0	0	360.0	20	0
370	0	1	0	1	1	1	0	0	1	0	370.0	20	0
380	0	1	0	1	1	1	1	1	0	0	380.0	20	0
390	0	1	1	0	0	0	0	1	1	0	390.0	20	0
400	0	1	1	0	0	1	0	0	0	0	400.0	20	0
410	0	1	1	0	0	1	1	0	1	0	410.0	20	0
420	0	1	1	0	1	0	0	1	0	0	420.0	20	0
430	0	1	1	0	1	0	1	1	1	0	430.0	20	0
440	0	1	1	0	1	1	1	0	0	0	440.0	20	0
450	0	1	1	1	0	0	0	0	1	0	450.0	20	0
460	0	1	1	1	0	0	1	1	0	0	460.0	20	0
470	0	1	1	1	0	1	0	1	1	0	470.0	20	0
480	0	1	1	1	1	0	0	0	0	0	480.0	20	0
490	0	1	1	1	1	0	1	0	1	0	490.0	20	0
500	0	1	1	1	1	1	0	1	0	0	500.0	20	0
510	0	1	1	1	1	1	1	1	1	0	510.0	20	0
520	1	0	0	0	0	0	1	0	0	0	520.0	20	0
530	1	0	0	0	0	1	0	0	1	0	530.0	20	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
540	1	0	0	0	0	1	1	1	0	0	540.0	20	0
550	1	0	0	0	1	0	0	1	1	0	550.0	20	0
560	1	0	0	0	1	1	0	0	0	0	560.0	20	0
570	1	0	0	0	1	1	1	0	1	0	570.0	20	0
580	1	0	0	1	0	0	0	1	0	0	580.0	20	0
590	1	0	0	1	0	0	1	1	1	0	590.0	20	0
600	1	0	0	1	0	1	1	0	0	0	600.0	20	0
610	1	0	0	1	1	0	0	0	1	0	610.0	20	0
620	1	0	0	1	1	0	1	1	0	0	620.0	20	0
630	1	0	0	1	1	1	0	1	1	0	630.0	20	0
640	1	0	1	0	0	0	0	0	0	0	640.0	20	0
650	1	0	1	0	0	0	1	0	1	0	650.0	20	0
660	1	0	1	0	0	1	0	1	0	0	660.0	20	0
670	1	0	1	0	0	1	1	1	1	0	670.0	20	0
680	1	0	1	0	1	0	1	0	0	0	680.0	20	0
690	1	0	1	0	1	1	0	0	1	0	690.0	20	0
700	1	0	1	0	1	1	1	1	0	0	700.0	20	0
710	1	0	1	1	0	0	0	1	1	0	710.0	20	0
720	1	0	1	1	0	1	0	0	0	0	720.0	20	0
730	1	0	1	1	0	1	1	0	1	0	730.0	20	0
740	1	0	1	1	1	0	0	1	0	0	740.0	20	0
750	1	0	1	1	1	0	1	1	1	0	750.0	20	0
760	1	0	1	1	1	1	1	0	0	0	760.0	20	0
770	1	1	0	0	0	0	0	0	1	0	770.0	20	0
780	1	1	0	0	0	0	1	1	0	0	780.0	20	0
790	1	1	0	0	0	1	0	1	1	0	790.0	20	0
800	1	1	0	0	1	0	0	0	0	0	800.0	20	0

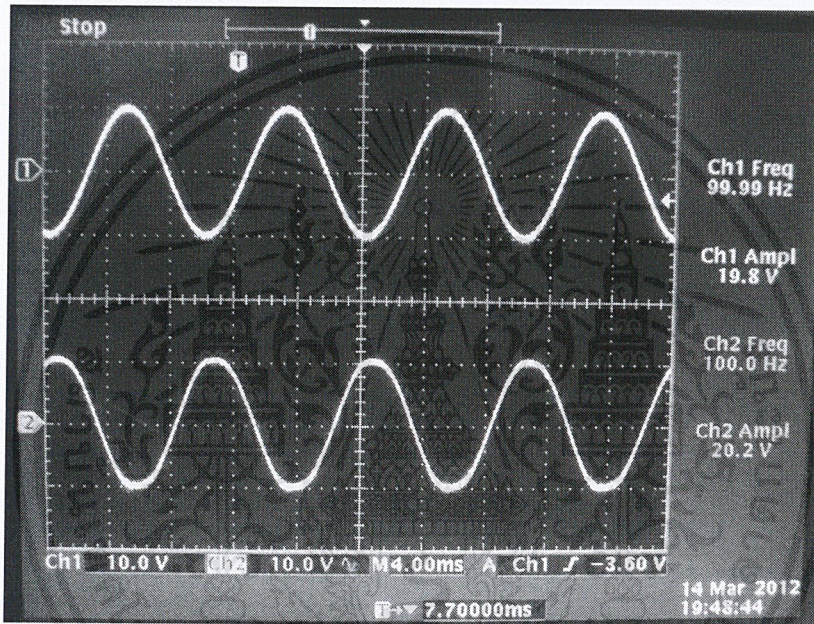
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (kHz)	รหัสเลขฐาน 2 ของโปรแกรม										ความถี่ที่ วัด(kHz)	แรงดัน เอาต์พุต	ค่าผิดพลาด (%)
	9	8	7	6	5	4	3	2	1	0			
810	1	1	0	0	1	0	1	0	1	0	810.0	20	0
820	1	1	0	0	1	1	0	1	0	0	820.0	20	0
830	1	1	0	0	1	1	1	1	1	0	830.0	20	0
840	1	1	0	1	0	0	1	0	0	0	840.0	20	0
850	1	1	0	1	0	1	0	0	1	0	850.0	20	0
860	1	1	0	1	0	1	1	1	0	0	860.0	20	0
870	1	1	0	1	1	0	0	1	1	0	870.0	20	0
880	1	1	0	1	1	1	0	0	0	0	880.0	20	0
890	1	1	0	1	1	1	1	0	1	0	890.0	20	0
900	1	1	1	0	0	0	0	1	0	0	900.0	20	0
910	1	1	1	0	0	0	1	1	1	0	910.0	20	0
920	1	1	1	0	0	1	1	0	0	0	920.0	20	0
930	1	1	1	0	1	0	0	0	1	0	930.0	20	0
940	1	1	1	0	1	0	1	1	0	0	940.0	20	0
950	1	1	1	0	1	1	0	1	1	0	950.0	20	0
960	1	1	1	1	0	0	0	0	0	0	960.0	20	0
970	1	1	1	1	0	0	1	0	1	0	970.0	20	0
980	1	1	1	1	0	1	0	1	0	0	980.0	20	0
990	1	1	1	1	0	1	1	1	1	0	990.0	20	0
1000	1	1	1	1	1	0	1	0	0	0	1000	20	0

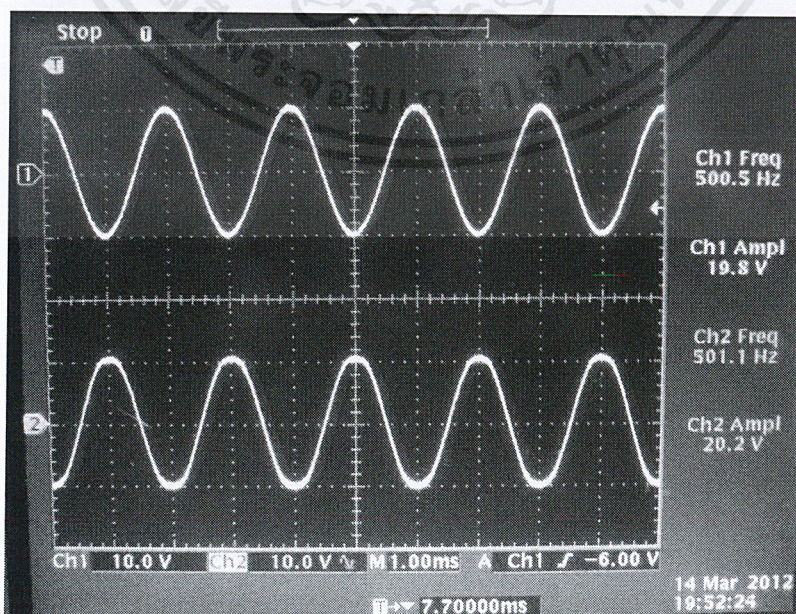
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดสอบวัดสัญญาณรูปคลื่นและแรงดันเอาต์พุทของสัญญาณทั้ง 3 รูปคลื่น

การทดสอบมีวิธีการ คือ กดที่ปุ่ม WAVE เพื่อเลือกรูปคลื่น จากนั้นกดตัวเลขเพื่อเลือกค่าความถี่ตามตารางที่ 4.1 - 4.4 ต่อจากนั้นกดปุ่ม ENT ชื่อสัญญาณและค่าความถี่จะปรากฏบนจอแสดงผล แล้ววัดค่าความถี่และค่าแรงดันไฟฟ้าโดยใช้ Digital Phosphor Oscilloscope รุ่น TDS3012 ของบริษัท Tektronic แล้วหมุนปรับค่าแรงดันไว้ที่ 20 โวลต์ ซึ่งจะได้ผลการทดลองดังรูปที่ 4.9 – รูปที่ 4.35

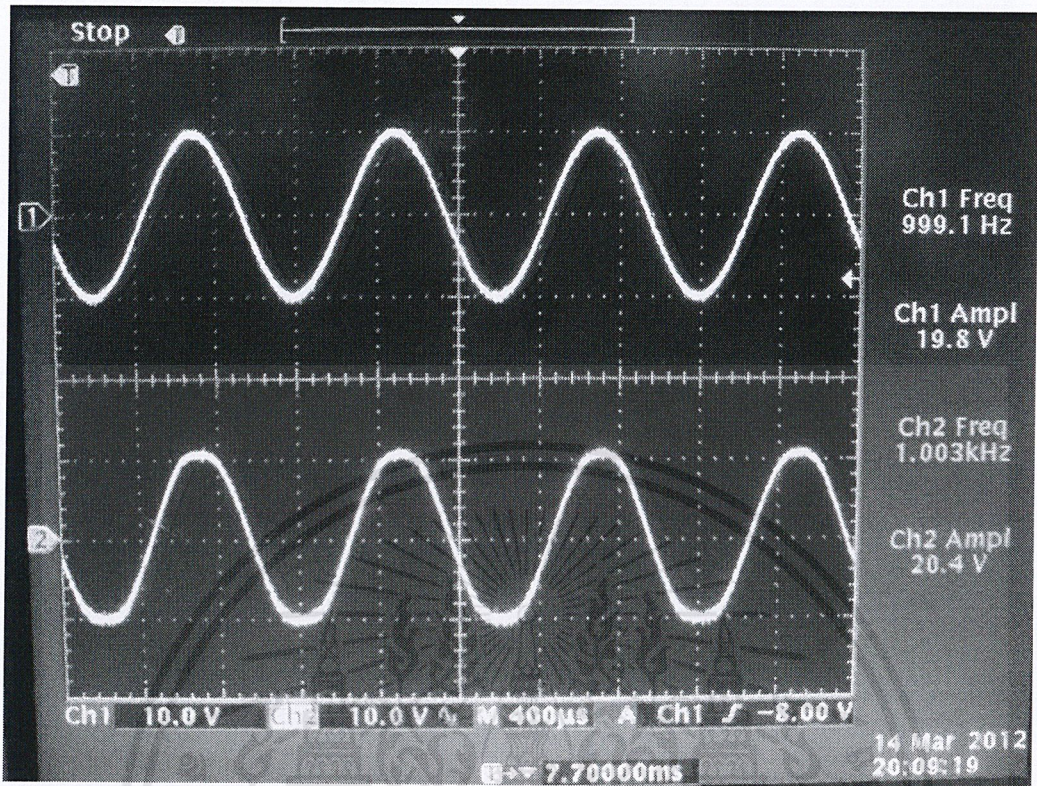


รูปที่ 4.9 แสดงสัญญาณรูปไซน์ที่มีความถี่ 100 Hz

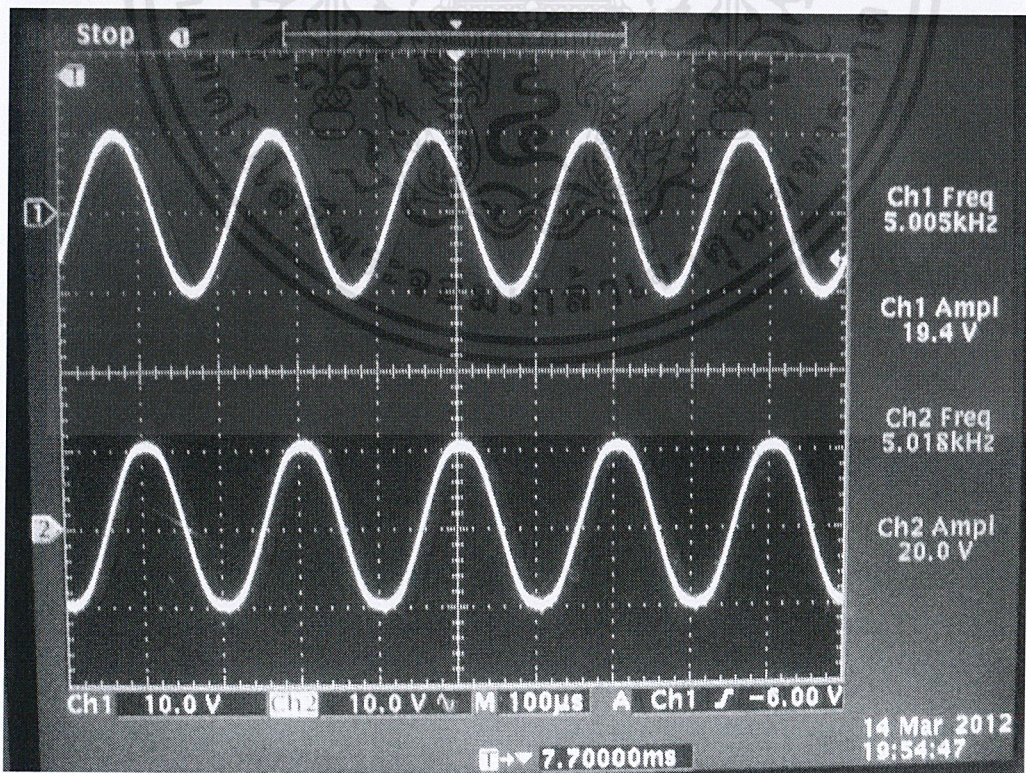


รูปที่ 4.10 แสดงสัญญาณรูปไซน์ที่มีความถี่ 500 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

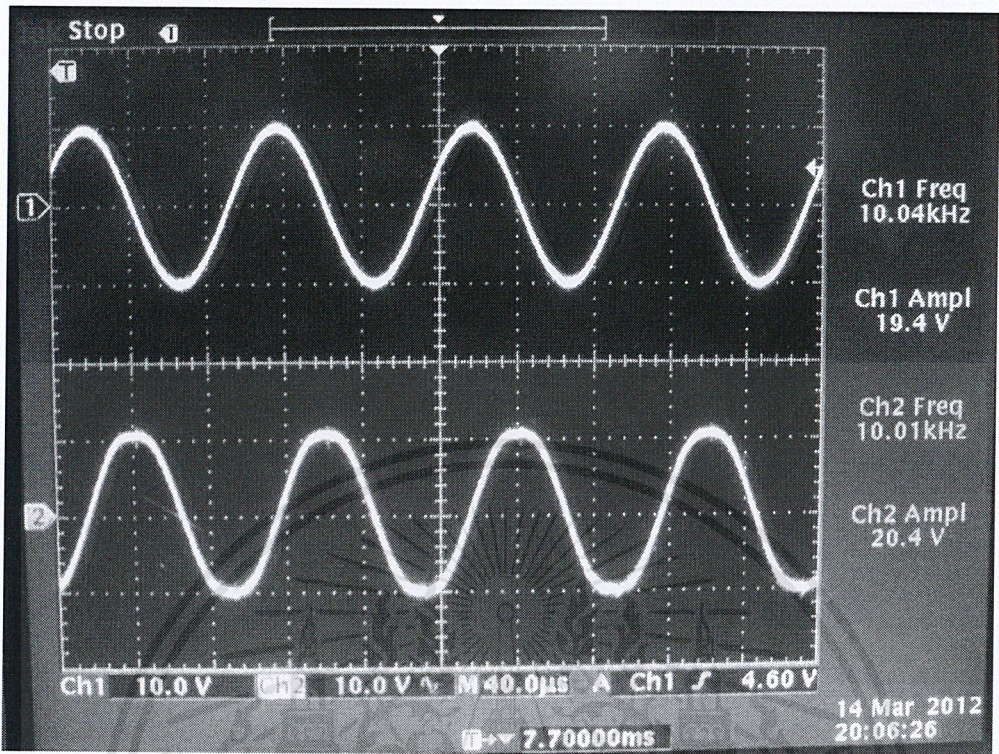


รูปที่ 4.11 แสดงสัญญาณรูปไซน์ที่มีความถี่ 1 kHz

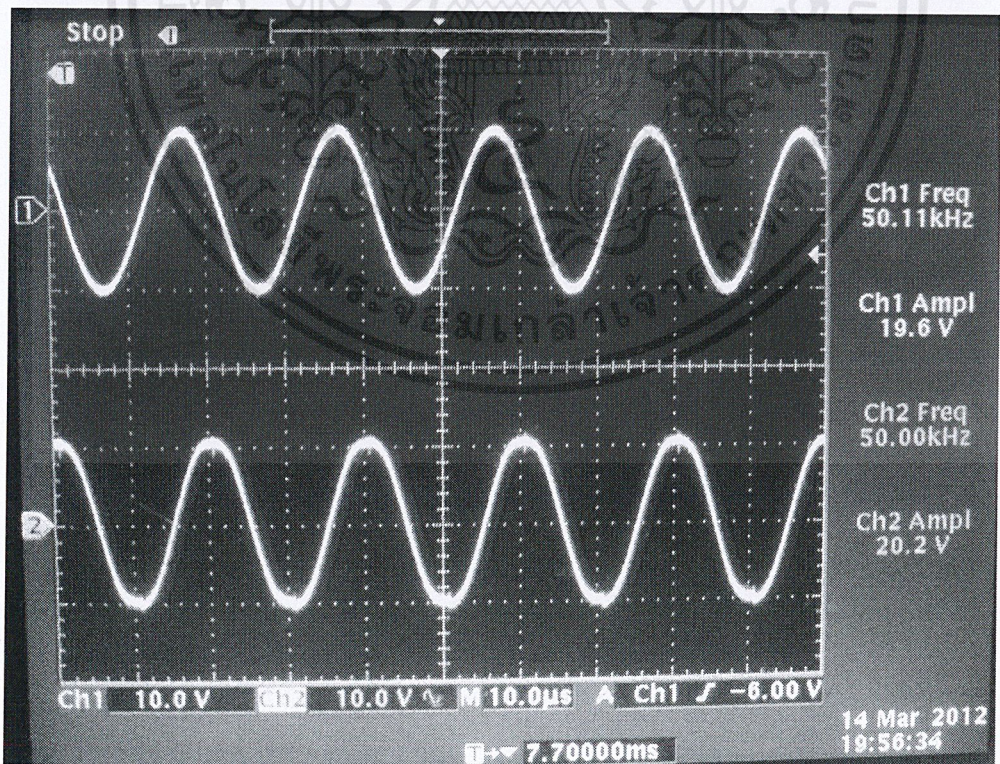


รูปที่ 4.12 แสดงสัญญาณรูปไซน์ที่มีความถี่ 5 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

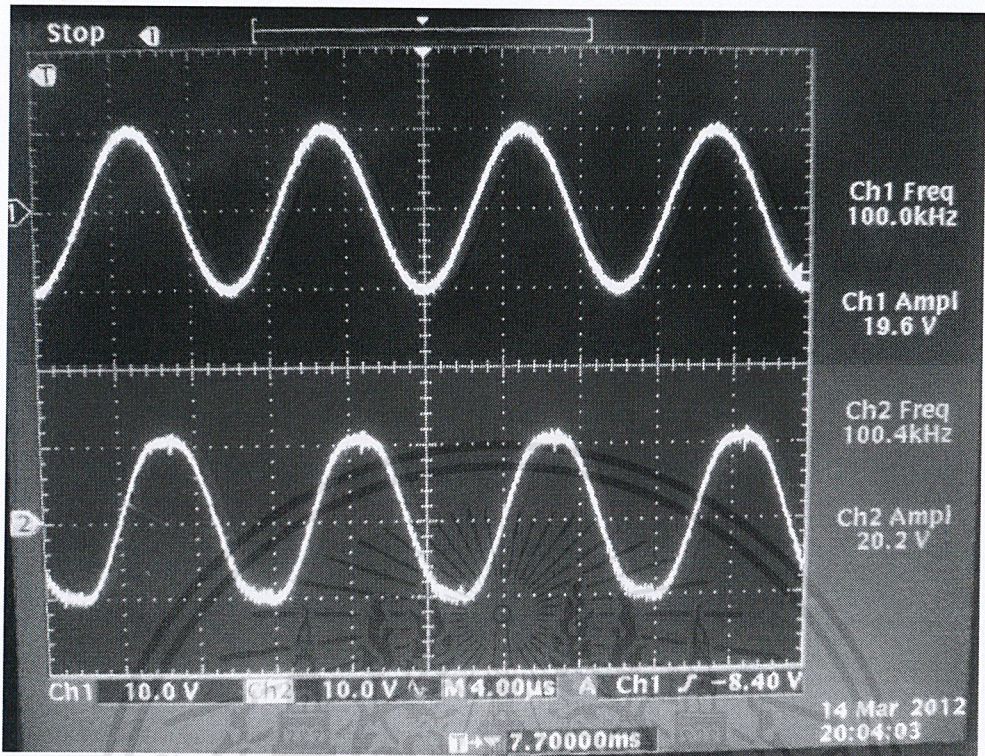


รูปที่ 4.13 แสดงสัญญาณรูปไซน์ที่มีความถี่ 10 kHz

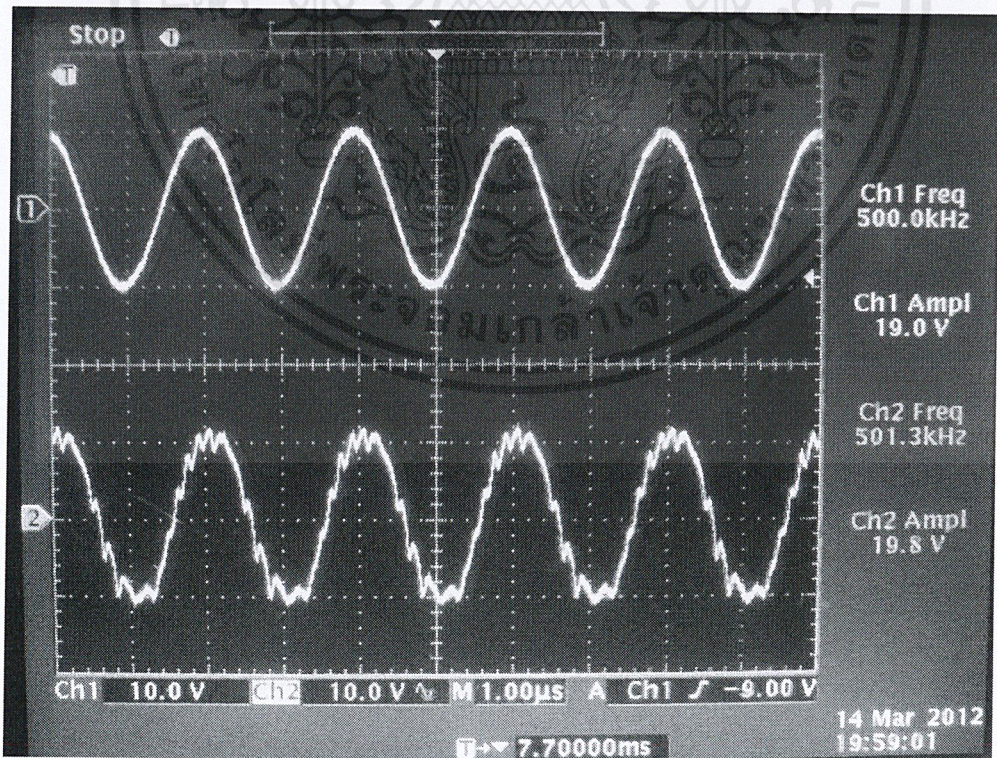


รูปที่ 4.14 แสดงสัญญาณรูปไซน์ที่มีความถี่ 50 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

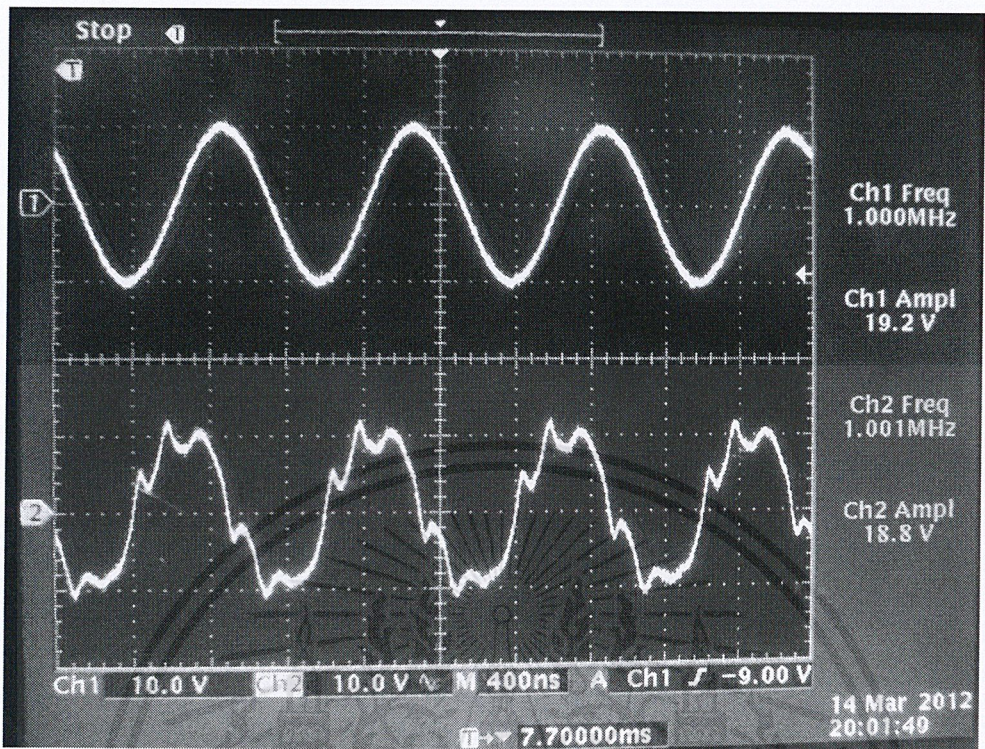


รูปที่ 4.15 แสดงสัญญาณรูปซายน์ที่ความถี่ 100 kHz

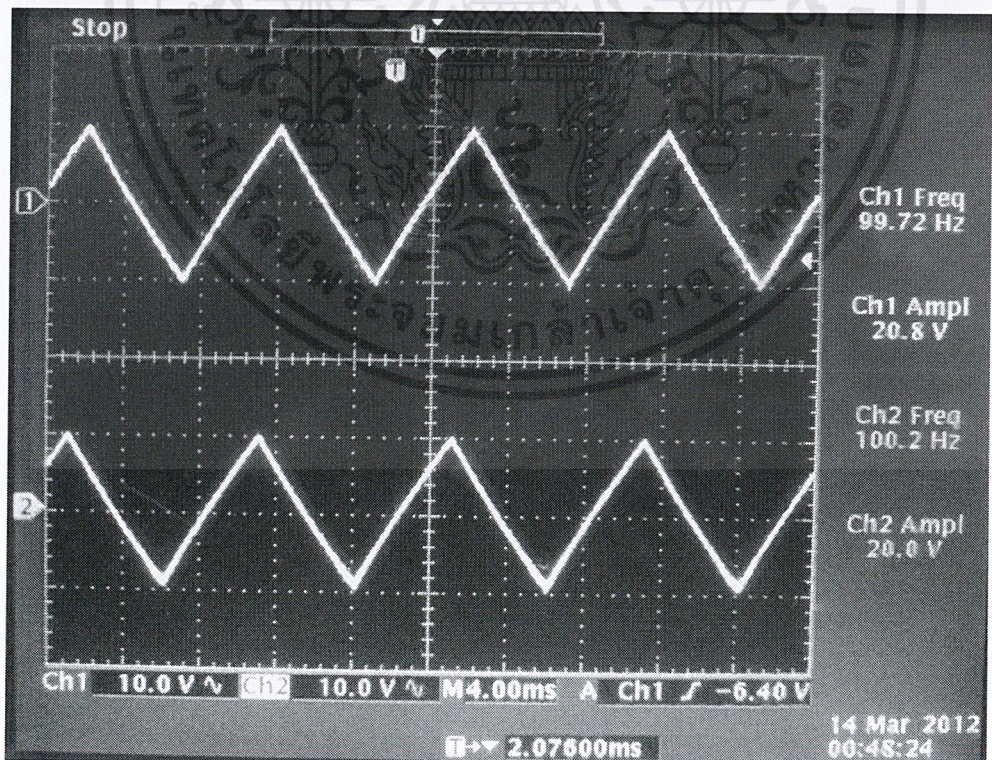


รูปที่ 4.16 แสดงสัญญาณรูปซายน์ที่ความถี่ 500 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

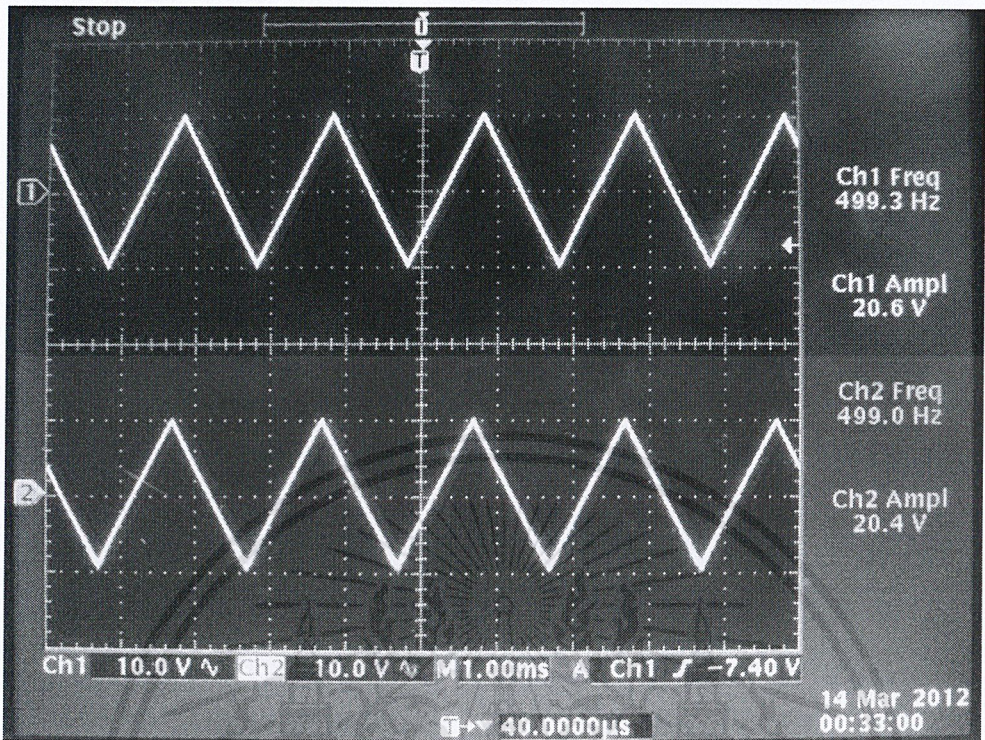


รูปที่ 4.17 แสดงสัญญาณรูปไซน์ที่ความถี่ 1 MHz

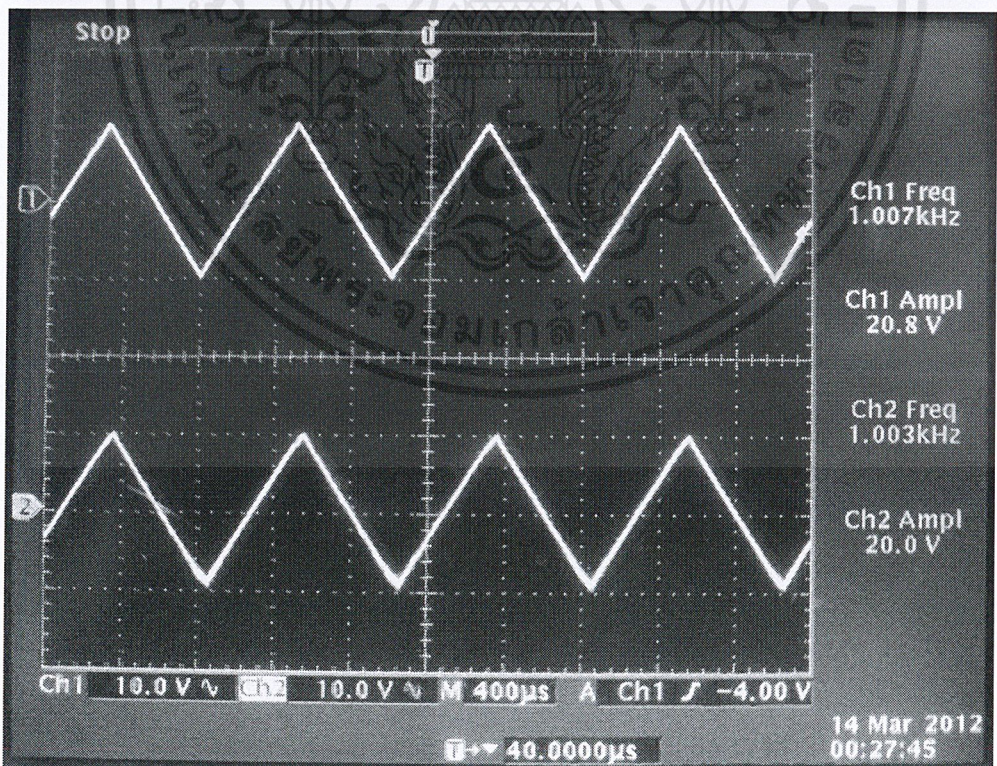


รูปที่ 4.18 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 100 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

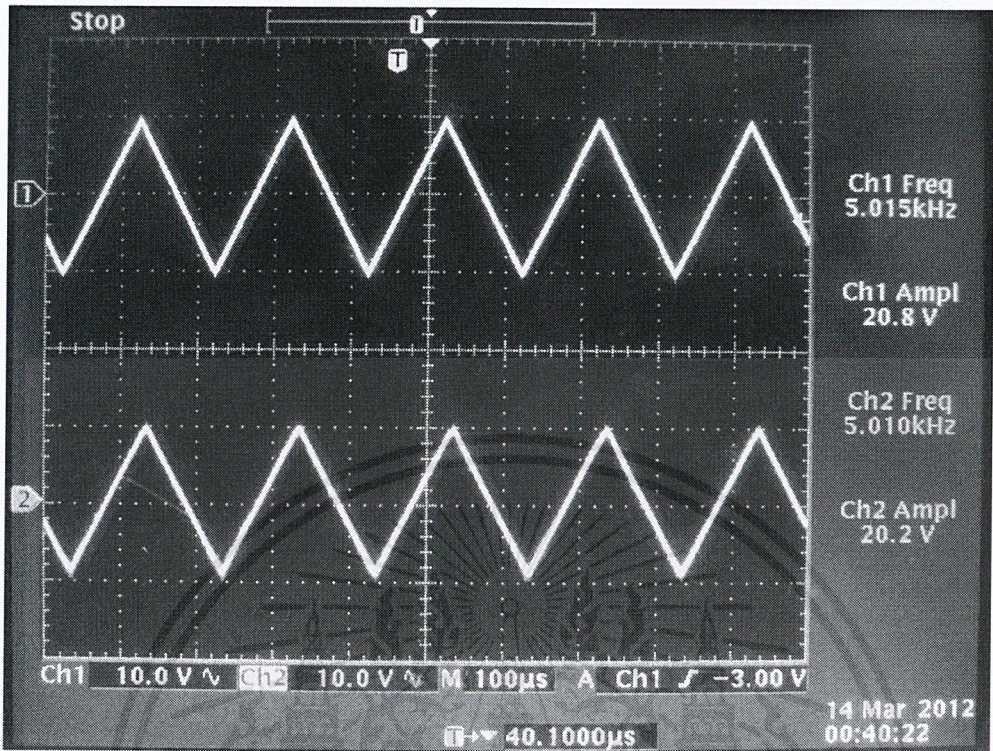


รูปที่ 4.19 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 500 Hz

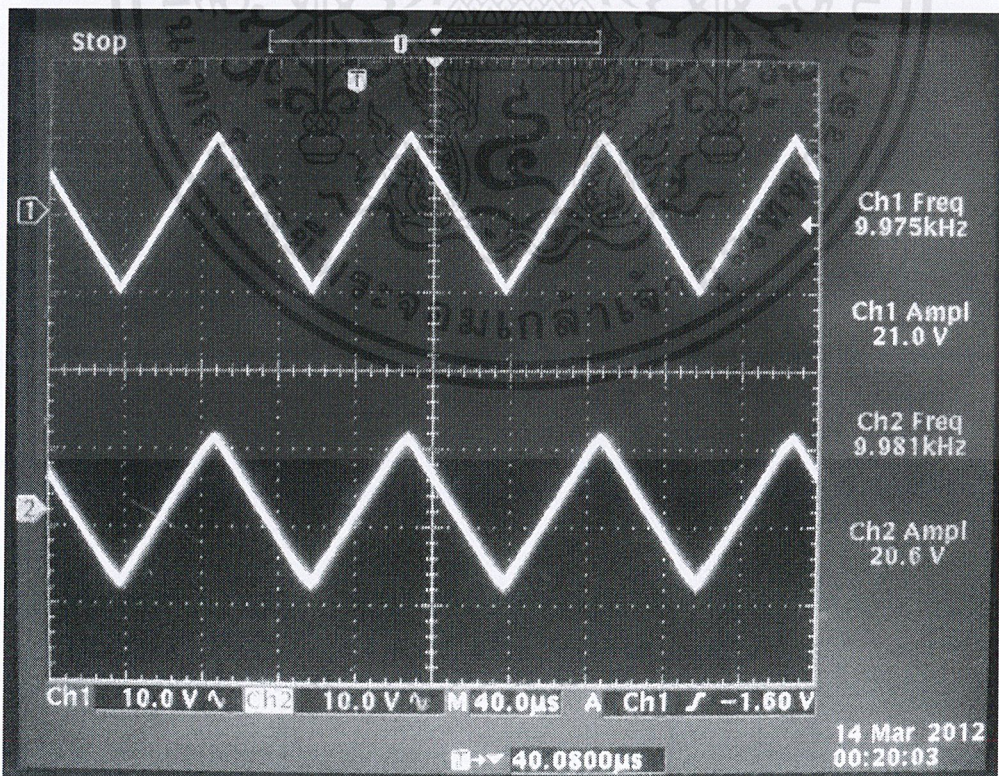


รูปที่ 4.20 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

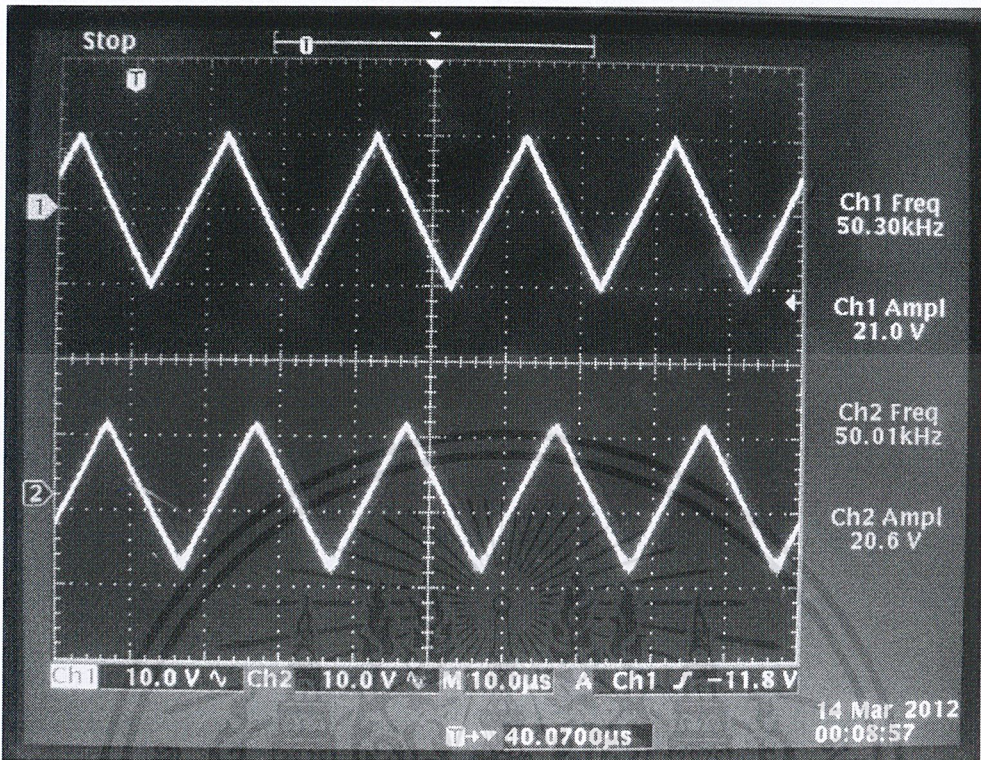


รูปที่ 4.21 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 5 kHz

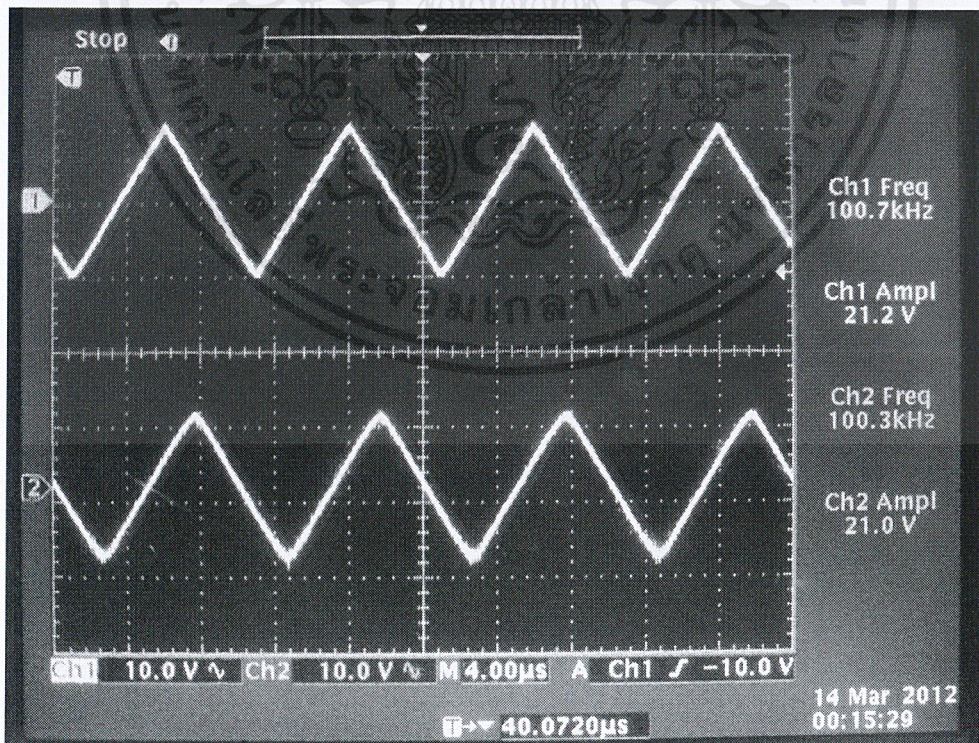


รูปที่ 4.22 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 10 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

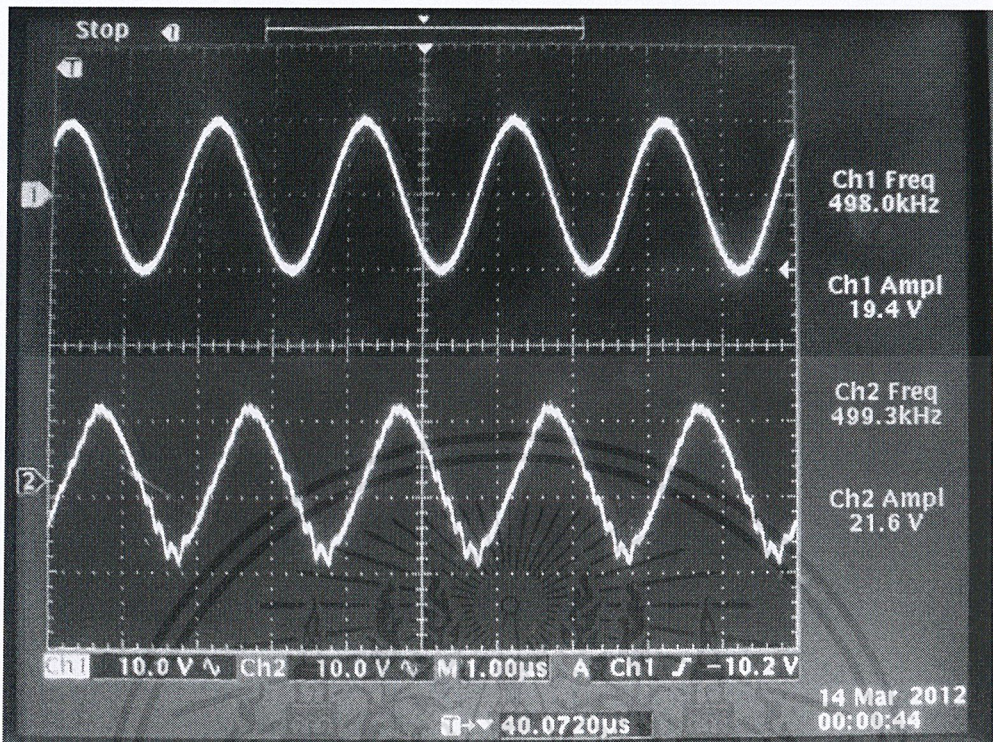


รูปที่ 4.23 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 50 kHz

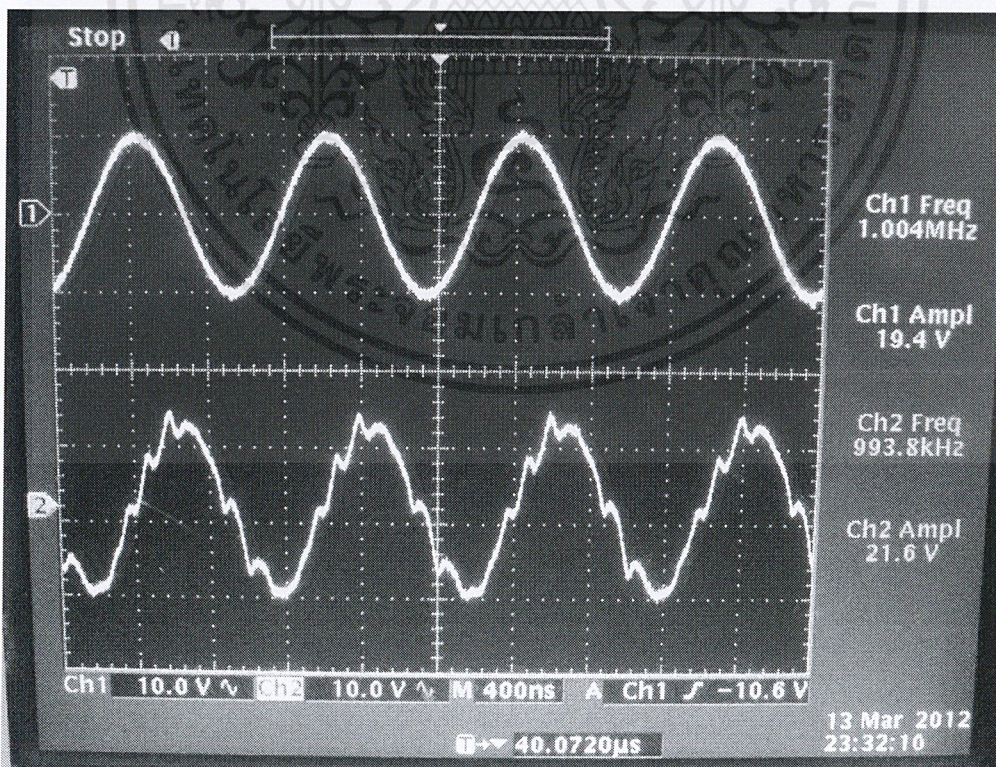


รูปที่ 4.24 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 100 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

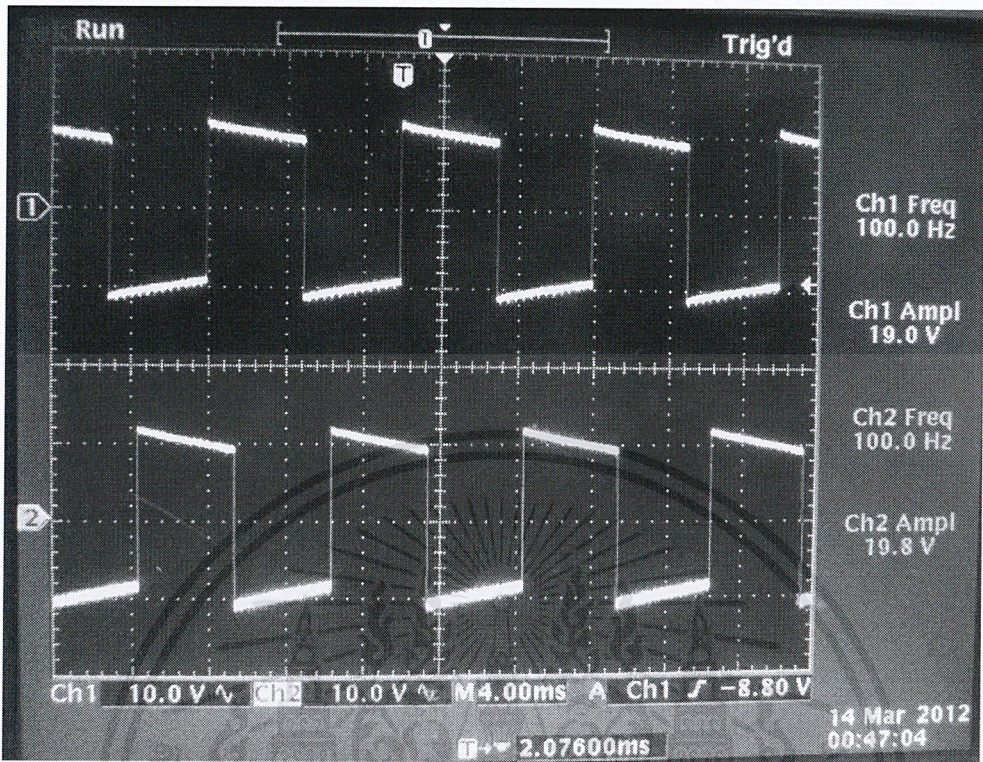


รูปที่ 4.25 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 500 kHz

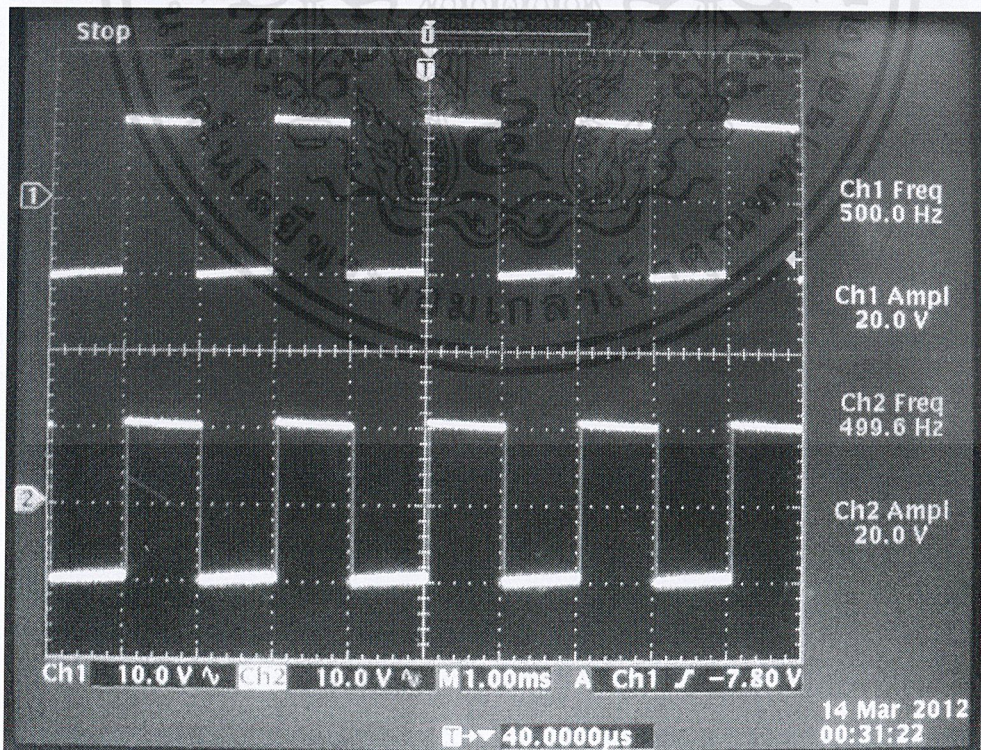


รูปที่ 4.26 แสดงสัญญาณรูปสามเหลี่ยมที่ความถี่ 1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

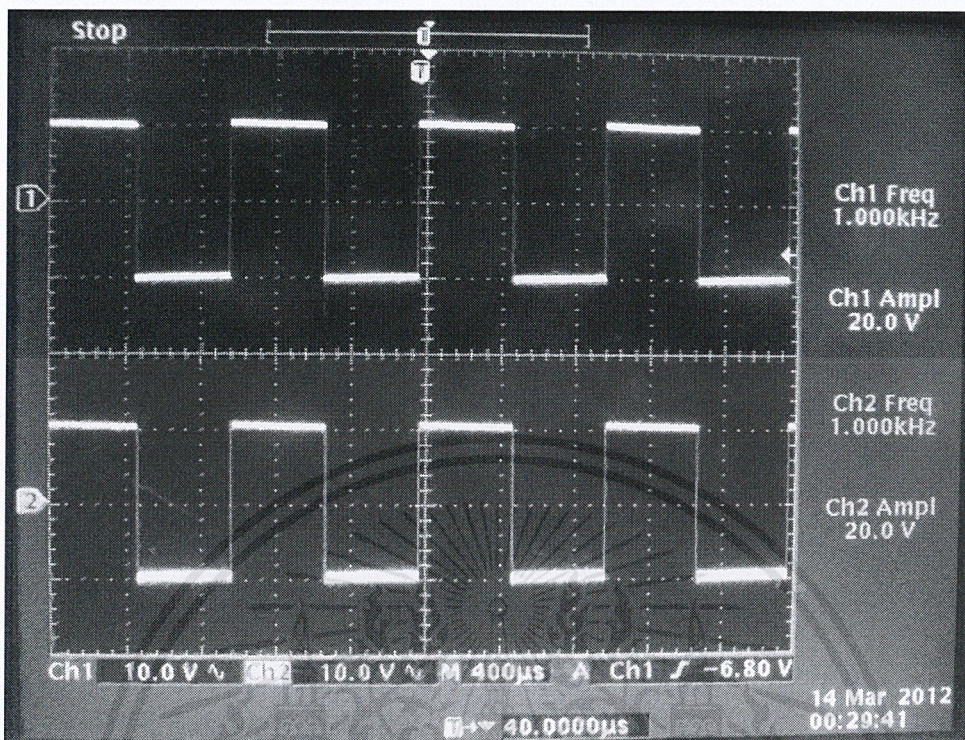


รูปที่ 4.27 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 100 Hz

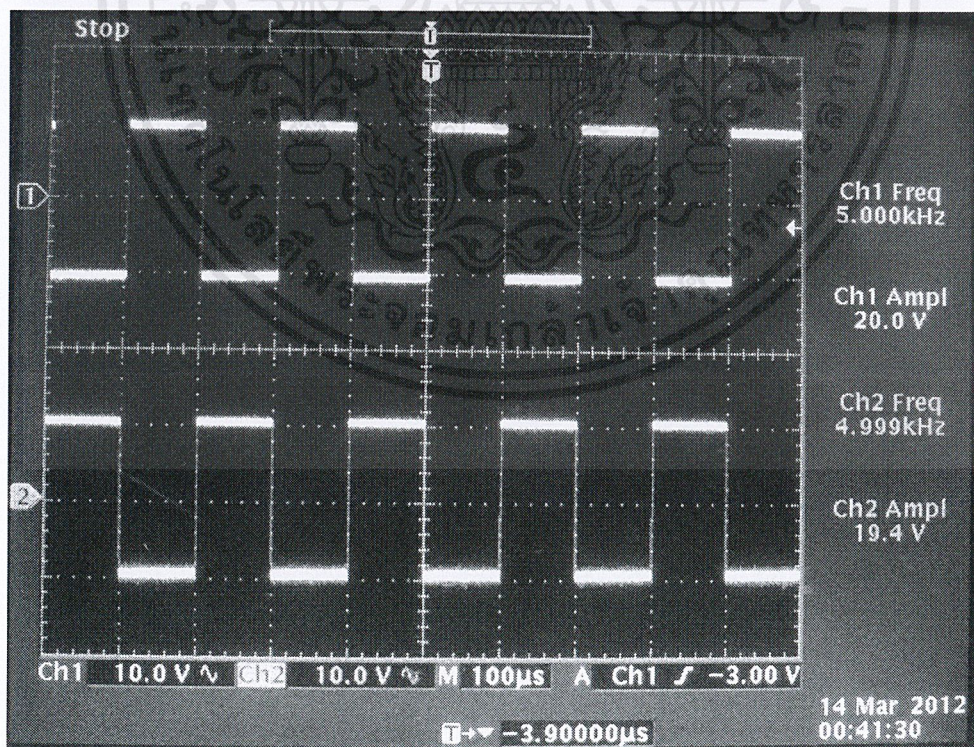


รูปที่ 4.28 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 500 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

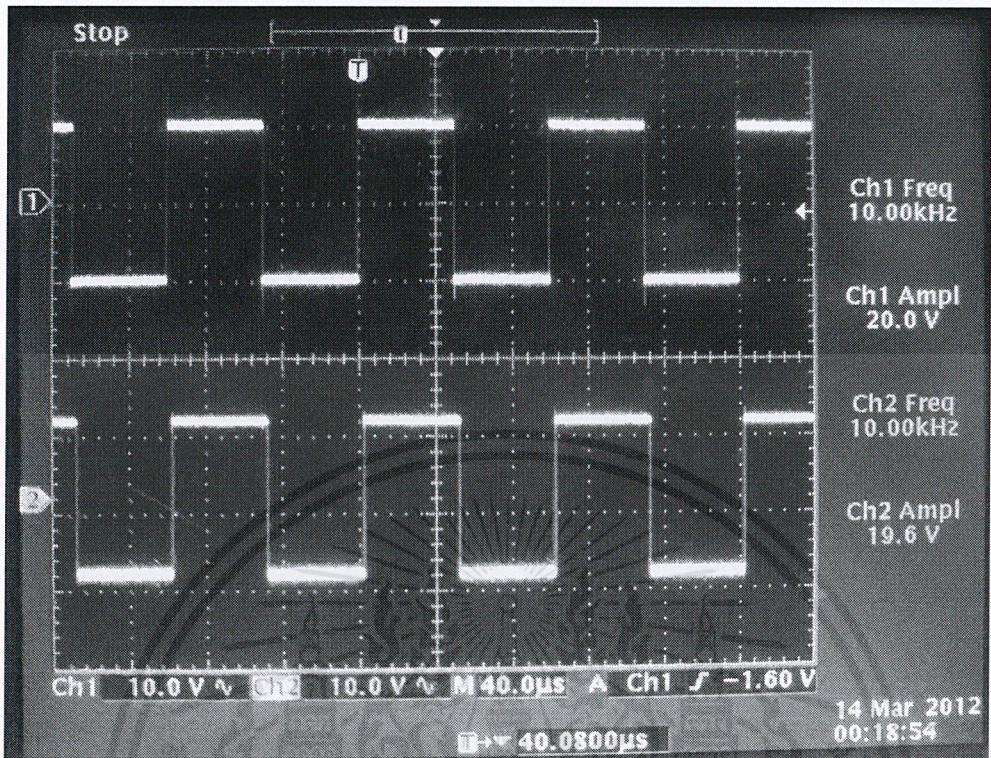


รูปที่ 4.29 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 1 kHz

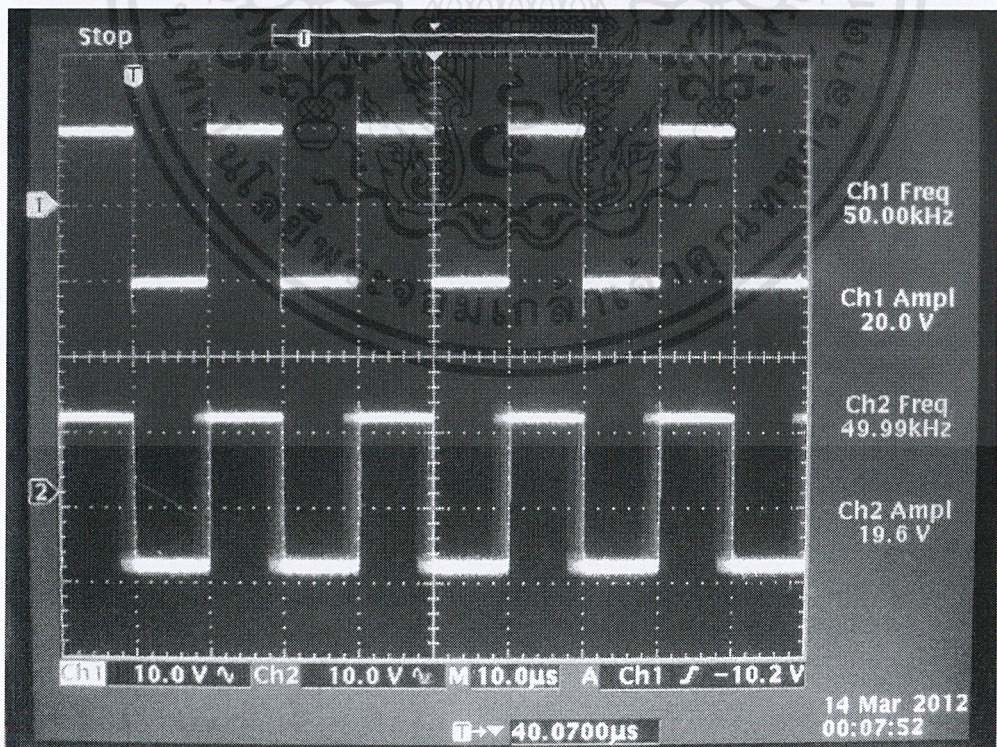


รูปที่ 4.30 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 5 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

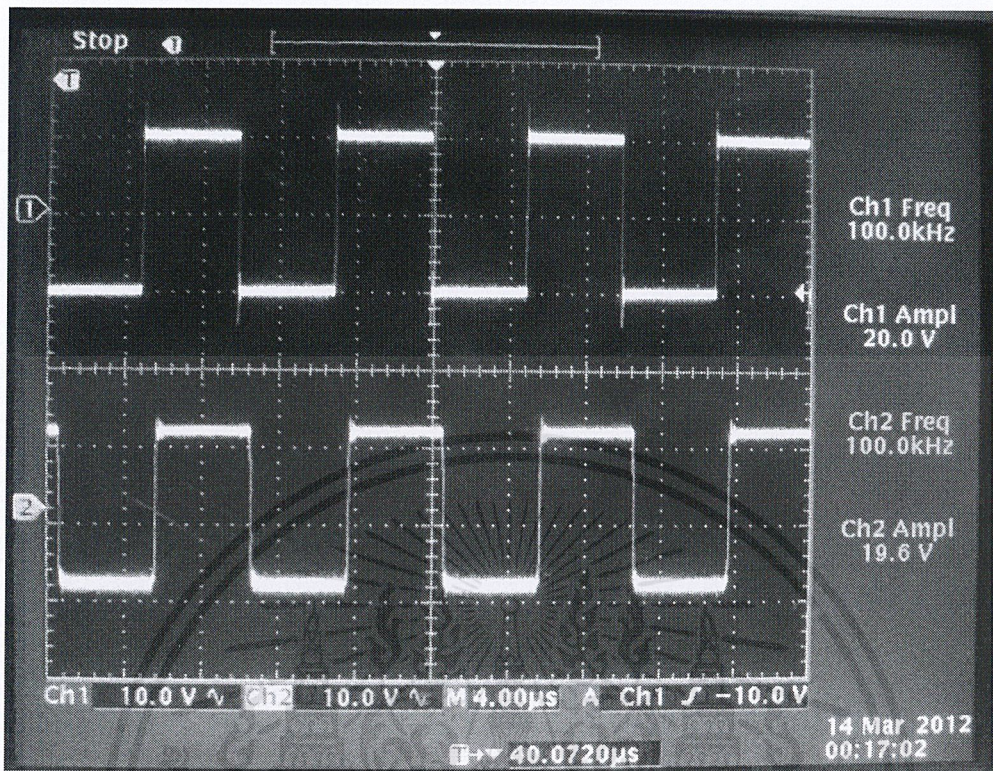


รูปที่ 4.31 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 10 kHz

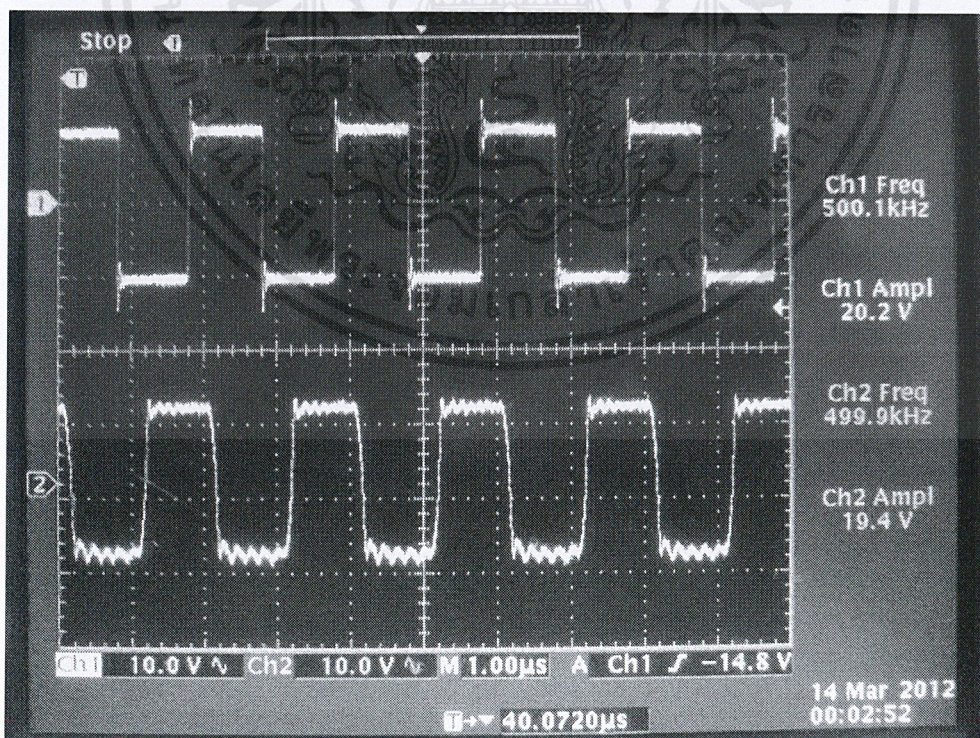


รูปที่ 4.32 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 50 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

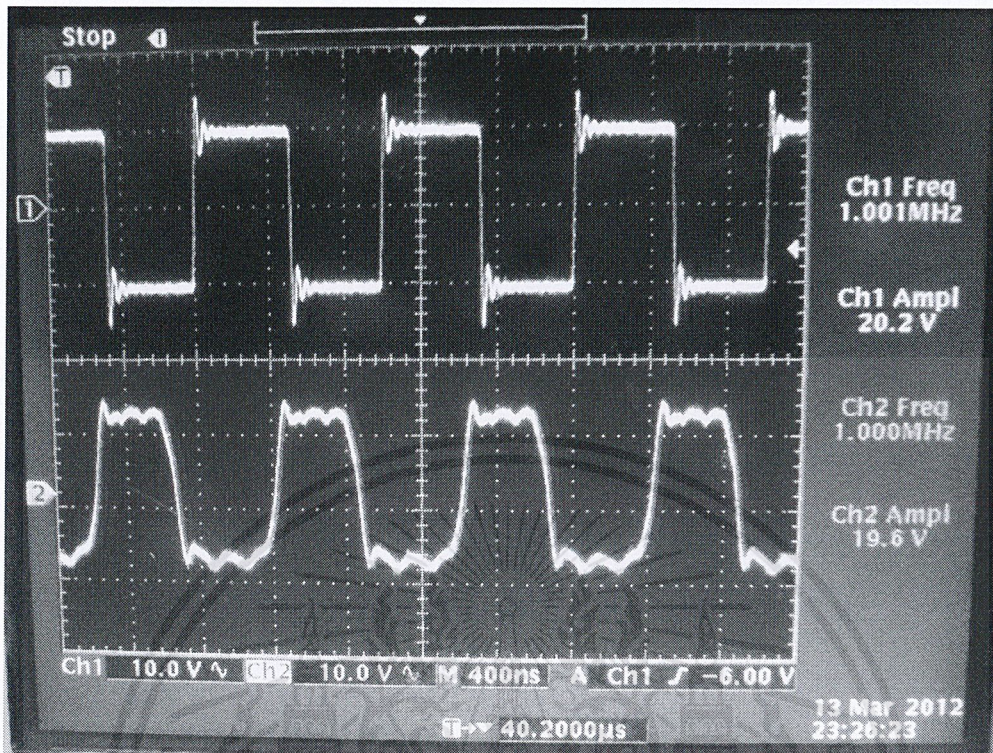


รูปที่ 4.33 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 100 kHz



รูปที่ 4.34 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 500 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.35 แสดงสัญญาณรูปสี่เหลี่ยมที่ความถี่ 1 MHz

4.4 การวัดค่าความเพี้ยนของสัญญาณ (Distortion)

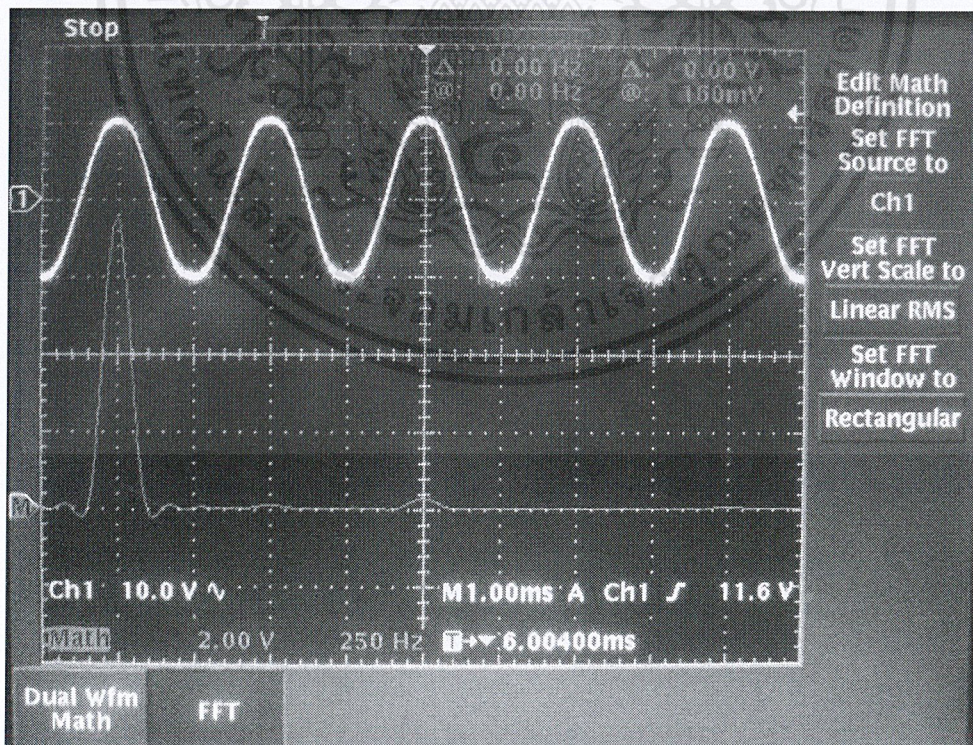
ในการบอกถึงปริมาณความเพี้ยนของรูปคลื่นที่ต่างไปจากความถี่มูลฐาน สามารถคำนวณได้โดยการรวมขนาดของฮาร์โมนิกตั้งแต่ลำดับที่สองขึ้นไป แล้วนำมาหารด้วยขนาดของความถี่มูลฐาน หน่วยวัดที่ใช้โดยทั่วไปจะบอกเป็นเปอร์เซ็นต์ความเพี้ยนฮาร์โมนิก ดังสมการ

$$THD = \sqrt{\frac{\sum_{n=2} (V_n)^2}{(V_1)^2}} \times 100$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

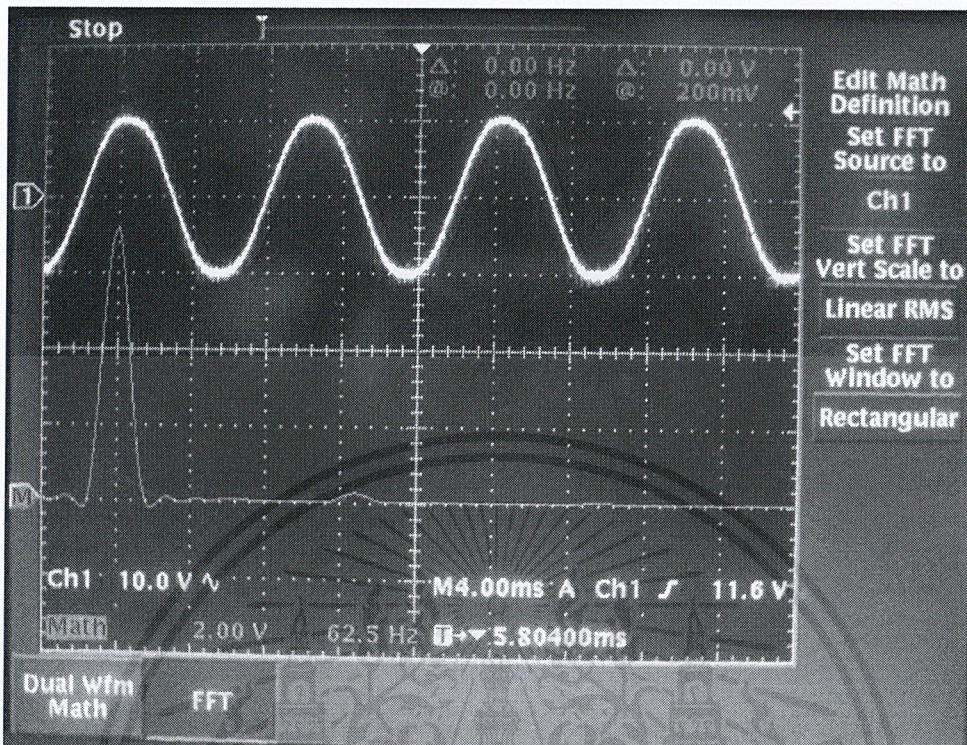
ตารางที่ 4.9 การวัดค่าความเพี้ยนของสัญญาณคลื่นรูปซายน์

ความถี่ (Hz)	แรงดันของฮาร์โมนิก (V)					เปอร์เซ็นต์ ความเพี้ยน
	V_{1r}	V_{2r}	V_{3r}	V_{4r}	V_{5r}	
100	7.12	0.08	0.28	0.04	0.08	4.28
500	7.48	0.12	0.32	0.04	0.08	4.72
1k	7.48	0.08	0.28	0.04	0.08	4.07
5k	7.12	0.12	0.32	0.04	0.08	4.96
10k	7.48	0.08	0.20	0.04	0.08	3.12
50k	7.88	0.12	0.28	0.04	0.08	4.03
100k	7.96	0.20	0.32	0.04	0.08	4.87
500k	7.60	0.12	0.44	0.08	0.08	6.18
1M	7.16	0.20	0.40	0.04	0.32	5.33

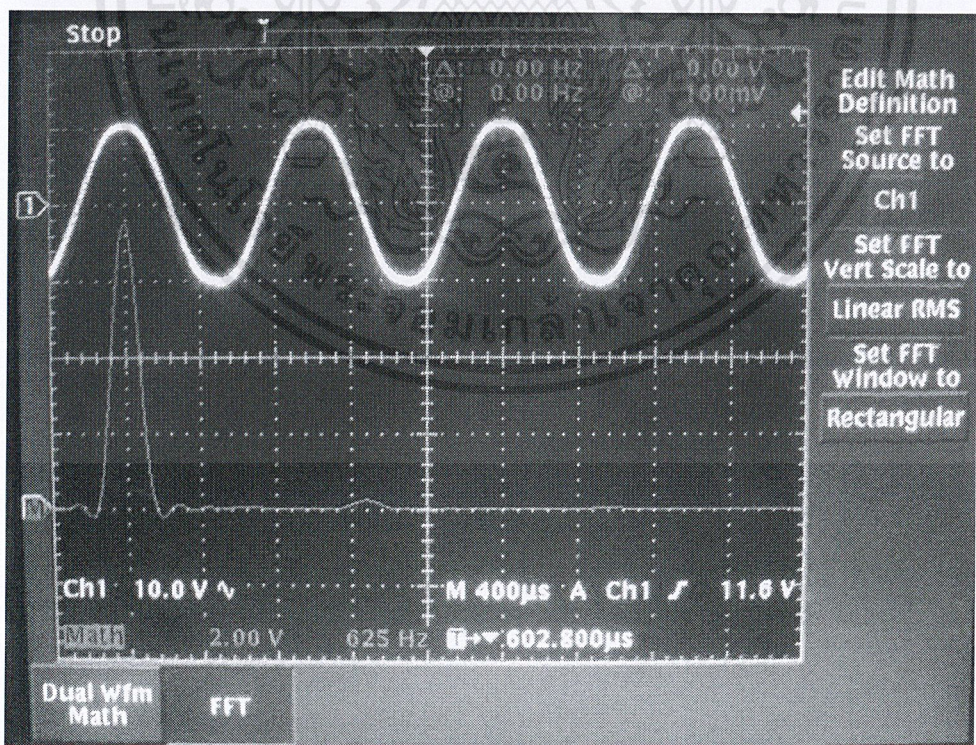


รูปที่ 4.36 แสดงความเพี้ยนของสัญญาณรูปซายน์ที่ความถี่ 100 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

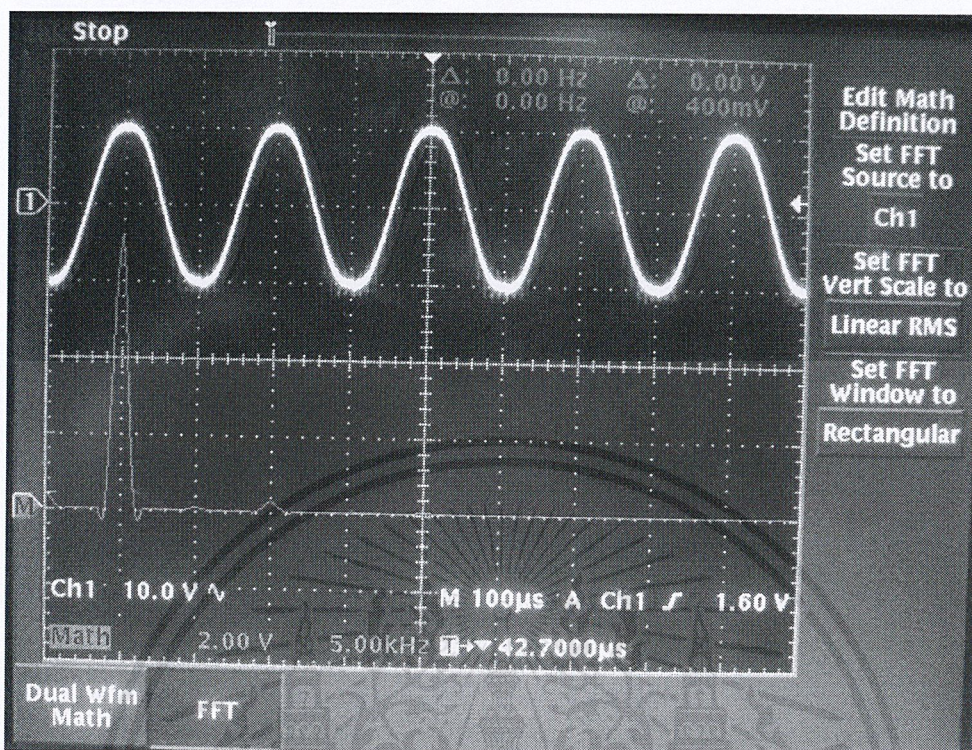


รูปที่ 4.37 แสดงความถี่ของสัญญาณรูปไซน์ที่มีความถี่ 500 Hz

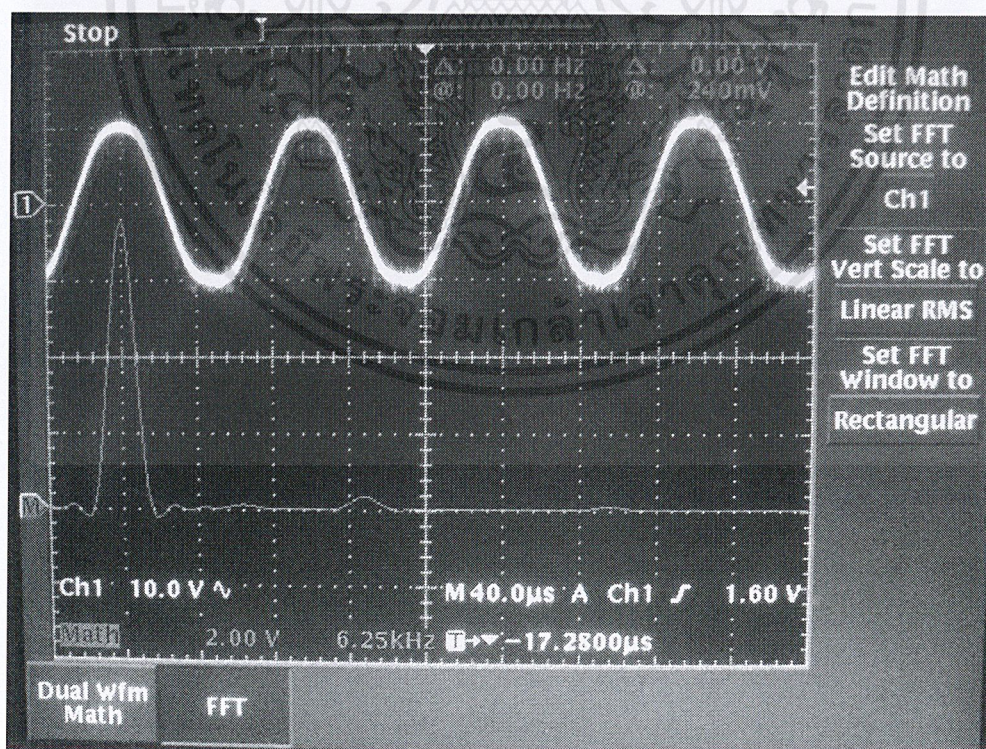


รูปที่ 4.38 แสดงความถี่ของสัญญาณรูปไซน์ที่มีความถี่ 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

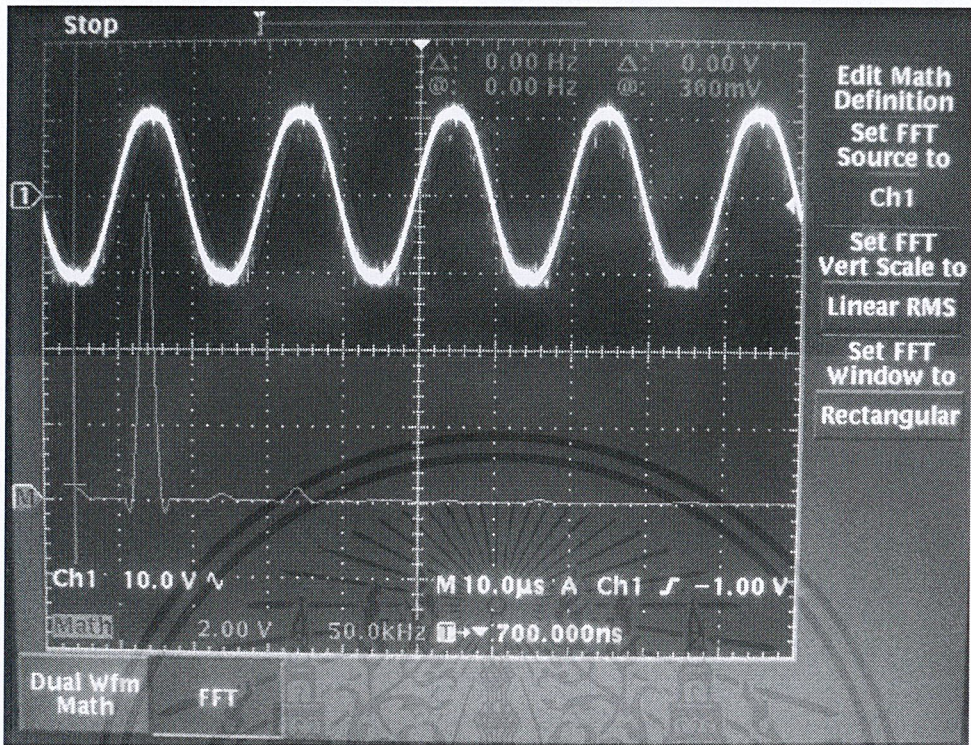


รูปที่ 4.39 แสดงความเพี้ยนของสัญญาณรูปซายน์ที่ความถี่ 5 kHz

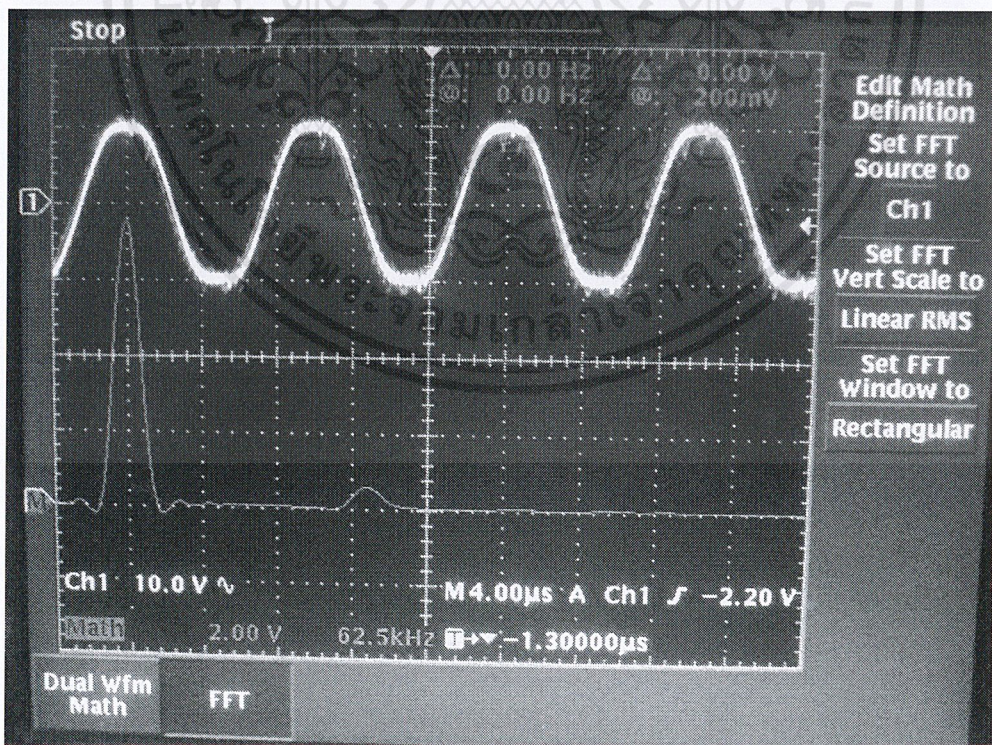


รูปที่ 4.40 แสดงความเพี้ยนของสัญญาณรูปซายน์ที่ความถี่ 10 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

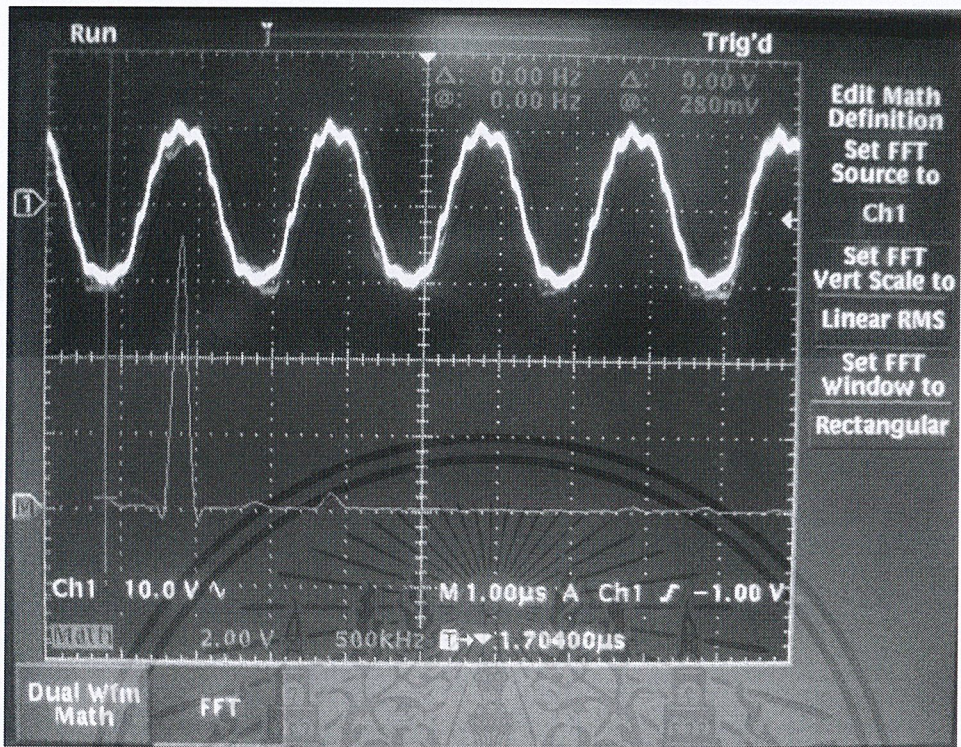


รูปที่ 4.41 แสดงความถี่ของสัญญาณรูปซายน์ที่ความถี่ 50 kHz

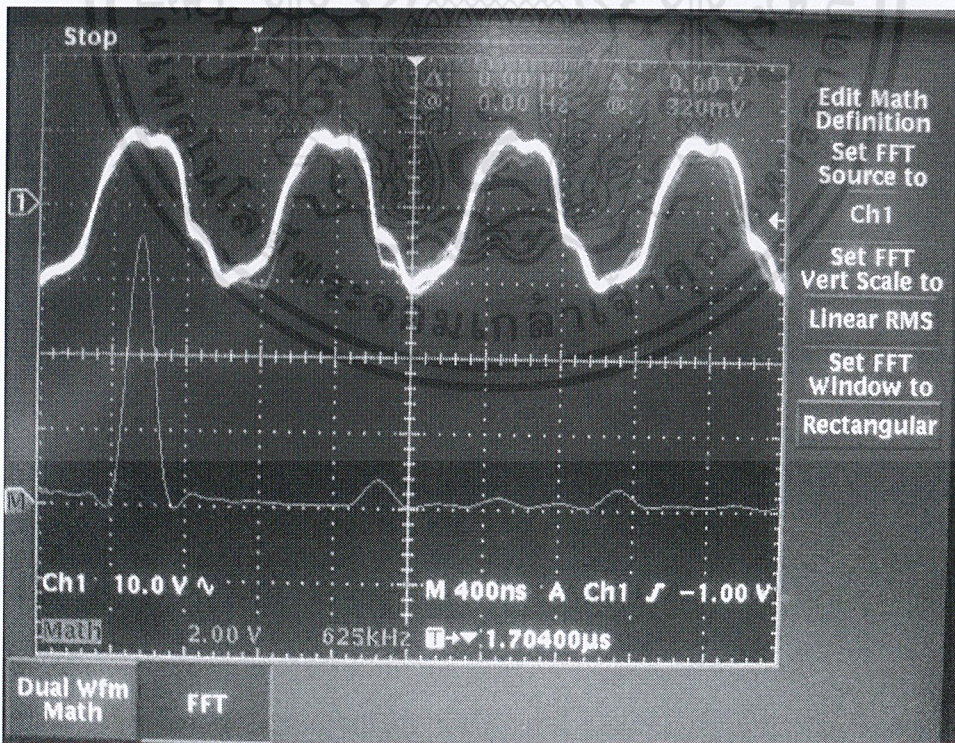


รูปที่ 4.42 แสดงความถี่ของสัญญาณรูปซายน์ที่ความถี่ 100 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.43 แสดงความเพี้ยนของสัญญาณรูปซายน์ที่ความถี่ 500 kHz



รูปที่ 4.44 แสดงความเพี้ยนของสัญญาณรูปซายน์ที่ความถี่ 1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

โครงการนี้เป็น การสร้างเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ โดยการใช้ไอซีสำเร็จรูป XR2206 เป็นตัวกำเนิดสัญญาณความถี่ของรูปคลื่นทั้ง 3 รูปคลื่น และใช้ไมโครคอนโทรลเลอร์ PIC16F877 ในการควบคุมการทำงานของ การเปลี่ยนความถี่ ขนาดแรงดันไฟฟ้า โดยใช้หลักการการของเฟสล็อกกลูป ในส่วนของซอฟต์แวร์เป็นโปรแกรมที่เขียนด้วยภาษาซีแล้วโปรแกรมลงในหน่วยความจำแบบแฟลชในตัวของไมโครคอนโทรลเลอร์ ในส่วนของฮาร์ดแวร์นั้นประกอบด้วย วงจรกำเนิดความถี่อ้างอิง วงจรตรวจจับเฟส วงจรกรองความถี่ต่ำผ่าน วงจรแปลงแรงดันเป็นกระแส วงจรออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน วงจรชุดควบคุม วงจรขยาย และวงจรแหล่งจ่ายแรงดันไฟฟ้า

จากการทดสอบวัดค่าความถี่และแอมป์ริจูดของเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ พบว่า วงจรสามารถผลิตค่าความถี่ได้ตามช่วงที่กำหนดไว้ได้ คือ ช่วงความถี่ระหว่าง 100 Hz ถึง 1MHz และได้ค่าความถี่ที่มีความแม่นยำ ซึ่งมีค่าความคลาดเคลื่อนเฉลี่ยประมาณ 0.094 เปอร์เซ็นต์ และเมื่อพล็อตกราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่จะได้เป็นกราฟเส้นตรง แสดงให้เห็นว่าเมื่อความถี่เพิ่มสูงขึ้นเครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ยังสามารถรักษาระดับแรงดันเอาท์พุทไว้ได้

จากการทดสอบวัดค่าความถี่และแอมป์ริจูดของวงจรวิธีโอพพบว่า วงจรสามารถผลิตค่าความถี่ได้ตามช่วงที่กำหนดไว้ได้ คือ ค่าความถี่ระหว่าง 100 Hz - 1MHz และเมื่อพล็อตกราฟแสดงความสัมพันธ์ระหว่างแรงดันและความถี่จะได้เป็นกราฟเส้นตรง และเมื่อทำการวัดค่าแอมป์ริจูดของรูปกราฟทั้ง 3 แบบ ได้ค่าดังนี้ คือ

- กราฟรูปซายน์ได้ค่าแอมป์ริจูดเฉลี่ยประมาณ 1.26 โวลต์
- กราฟรูปสามเหลี่ยมได้ค่าแอมป์ริจูดเฉลี่ยประมาณ 3.60 โวลต์
- กราฟรูปสี่เหลี่ยมได้ค่าแอมป์ริจูดเฉลี่ยประมาณ 4.36 โวลต์

โดยที่ช่วงความถี่ 10kHz - 1MHz ค่าแอมป์ริจูดของคลื่นรูปสี่เหลี่ยมจะมีค่าลดลงอย่างเห็นได้ชัด ซึ่งไม่มีผลต่อวงจรเพราะยังไม่ได้ผ่านวงจรขยายแรงดัน

จากสัญญาณรูปคลื่นทั้ง 3 รูปคลื่นที่วัดได้นั้น จะเห็นว่าที่ความถี่สูงประมาณ 500kHz นั้น สัญญาณรูปไซน์และสัญญาณรูปสามเหลี่ยมที่วัดได้จะมีลักษณะที่ผิดเพี้ยนไป คือ จะมีรอยหยักที่ยอดของรูปคลื่นซึ่งเกิดจากข้อจำกัดของไอซี XR2206 ทำให้ไม่สามารถแก้ไขได้

เครื่องกำเนิดสัญญาณแบบสังเคราะห์ความถี่ยังสามารถปรับค่าแรงดันเอาต์พุตได้ตั้งแต่ 0 – 20 โวลต์ และสามารถแสดงผลออกทางจอแสดงผลได้ โดยจะแสดงชื่อของรูปคลื่นทั้ง 3 รูปคลื่น และแสดงค่าความถี่ต่างๆ

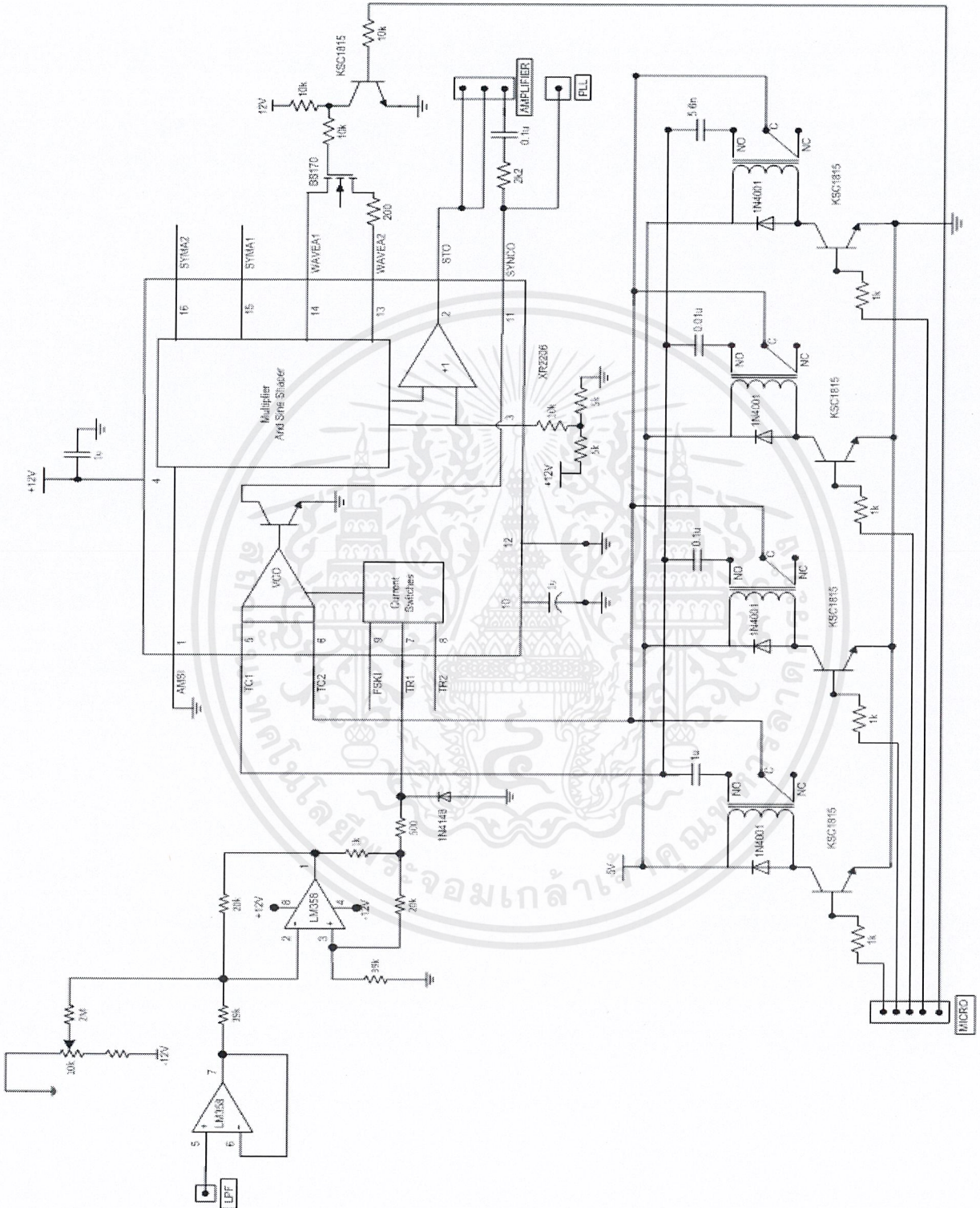
จากผลการทดลองวัดค่าความเพี้ยนของสัญญาณพบว่าสัญญาณคลื่นรูปซายนั้นจะมีค่าความเพี้ยนประมาณ 4.62 เปอร์เซ็นต์ ซึ่งที่ค่าความถี่สูงค่าเปอร์เซ็นต์ความผิดเพี้ยนก็จะสูงตามด้วย

วิจารณ์ผลการทดลอง

1. พบปัญหาในการออกแบบในช่วงความถี่ต่ำๆ ซึ่งอาจเกิดจากการต่อวงจรของความถี่ต่ำผ่าน
2. อุปกรณ์บางอย่างเสียบง่ายและมีราคาแพง
3. อุปกรณ์ที่ใช้ส่วนใหญ่ไม่ได้มีค่าตามคุณสมบัติที่ระบุใน datasheet ทำให้เสียเวลาในการออกแบบเพื่อให้สามารถใช้งานได้ตามที่ต้องการ

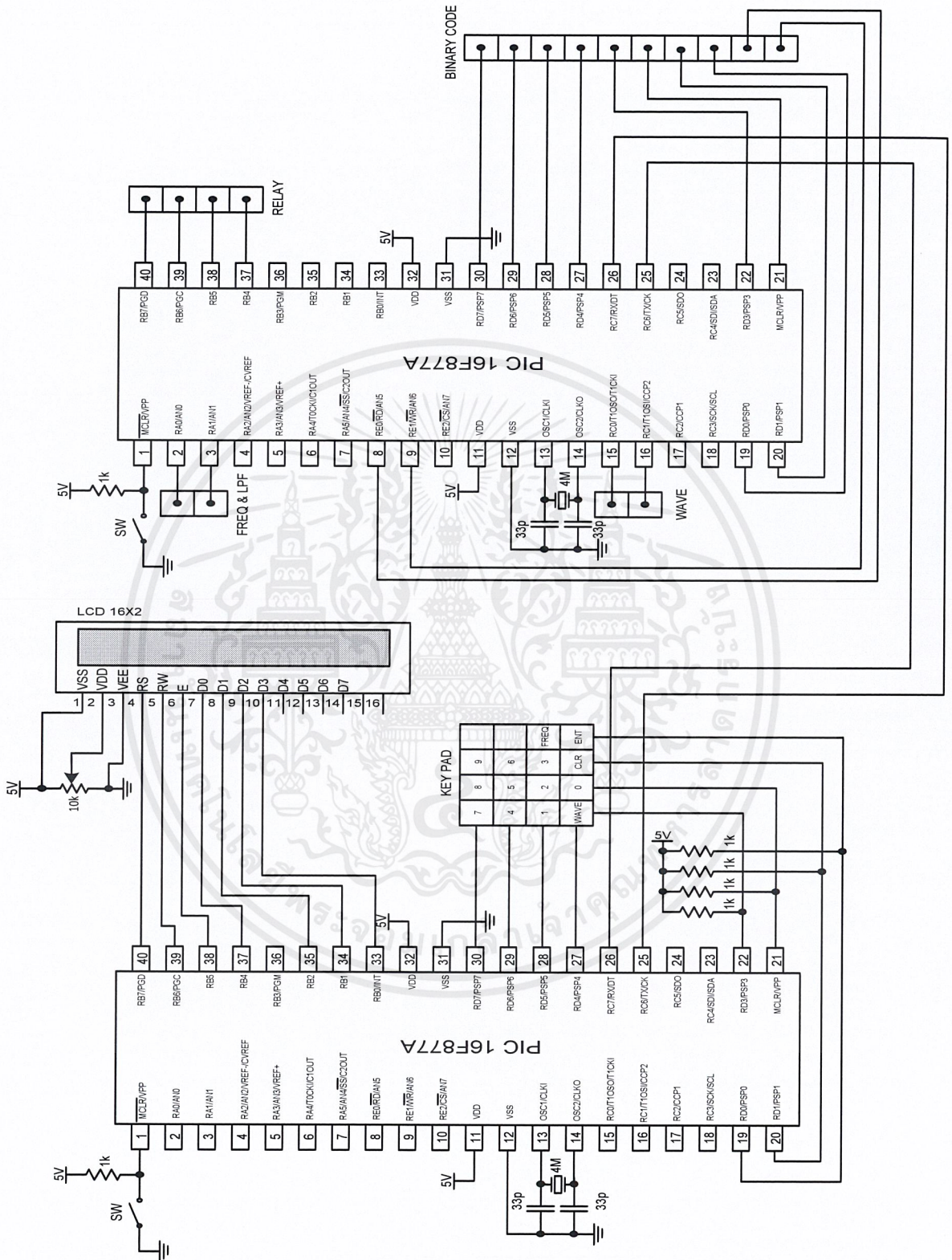
ผลที่คาดว่าจะได้รับ

1. ทำให้มีความรู้ความเข้าใจในหลักการทำงานของเฟสล็อกกลุ๊ป
2. สามารถนำทฤษฎีที่ได้ศึกษาไปประยุกต์ใช้ได้ในอนาคต



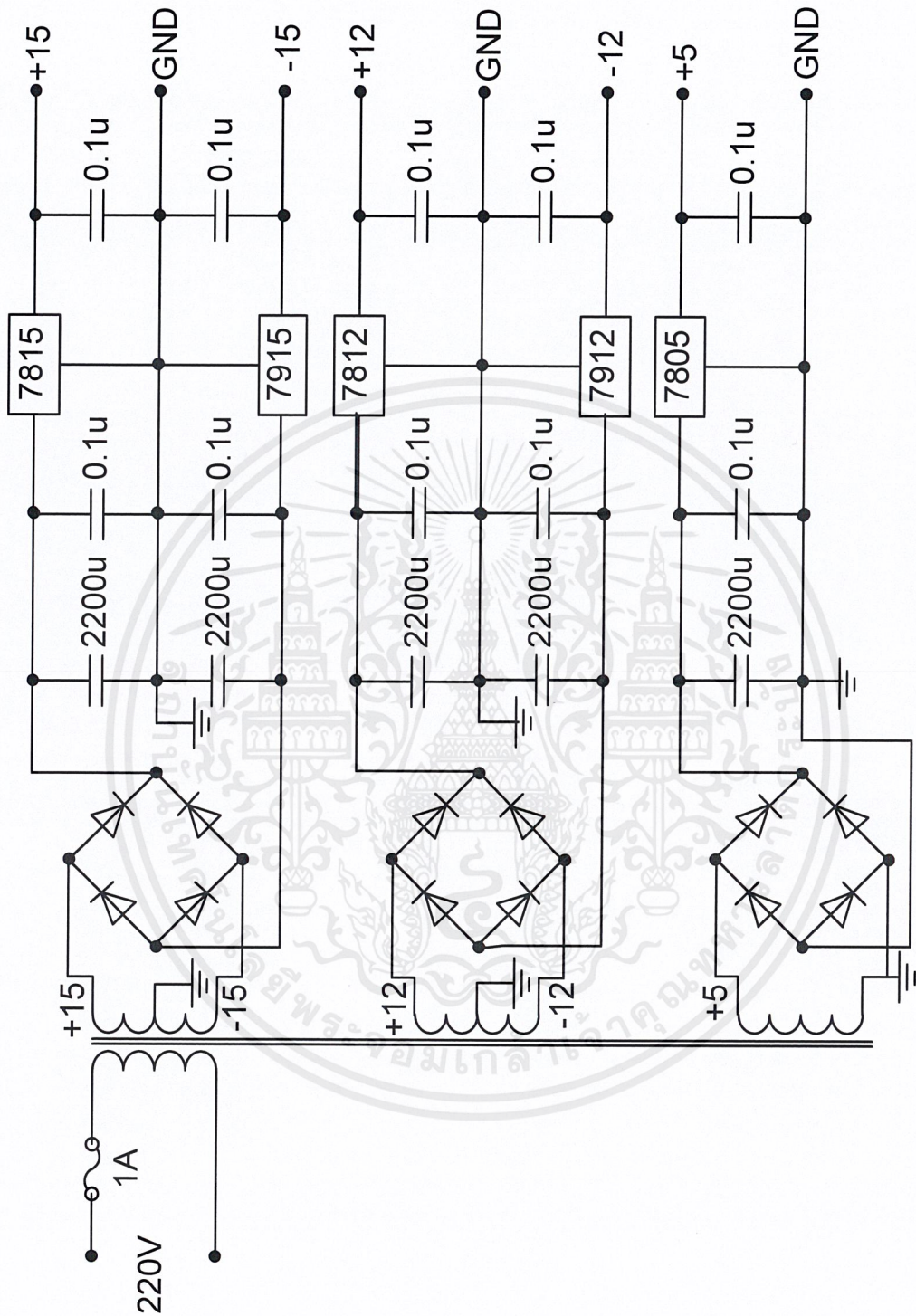
วงจรแปลงแรงดันเป็นกระแส วงจรออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



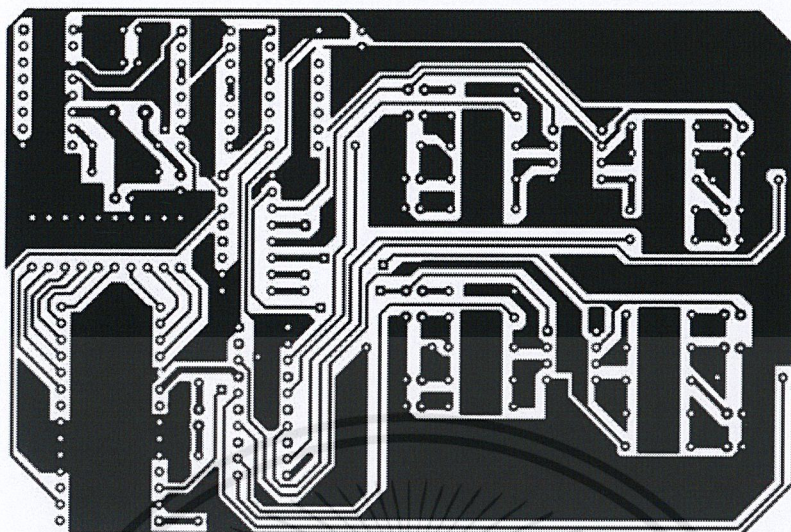
วงจรชุดควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

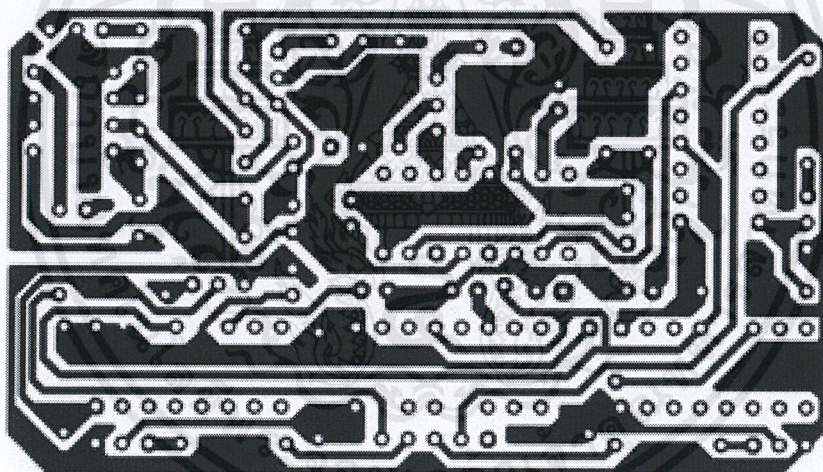


วงจรแหล่งจ่ายแรงดันไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

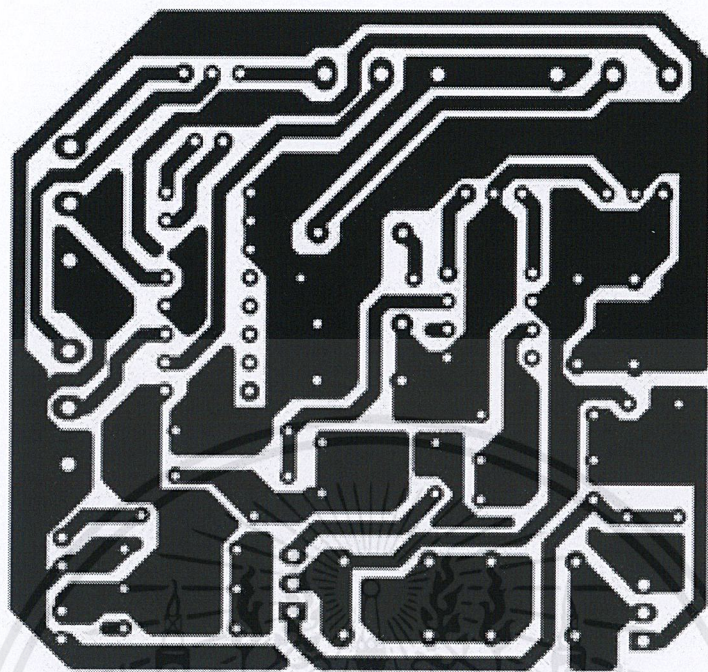


ลายวงจรด้านล่างของวงจรกำเนิดความถี่อ้างอิง วงจรตรวจจับเฟส วงจรกรองความถี่ต่ำผ่าน

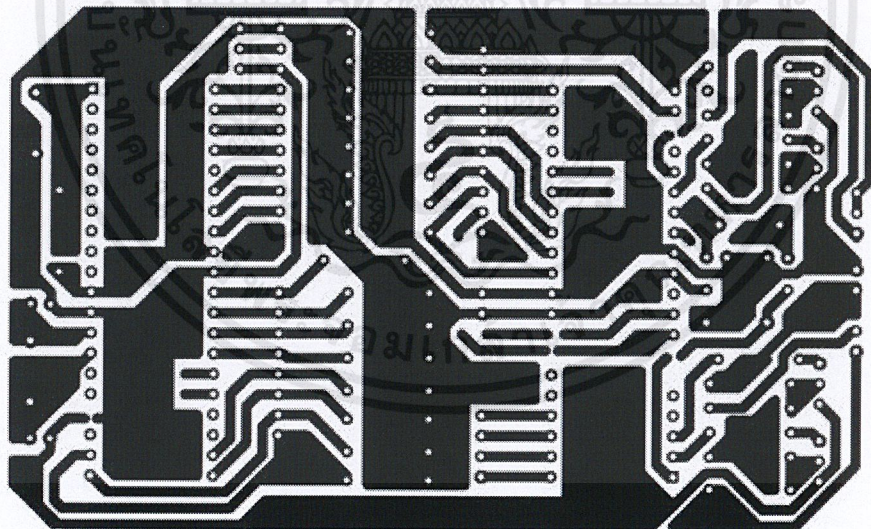


ลายวงจรด้านล่างของวงจรแปลงแรงดันเป็นกระแส วงจรออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

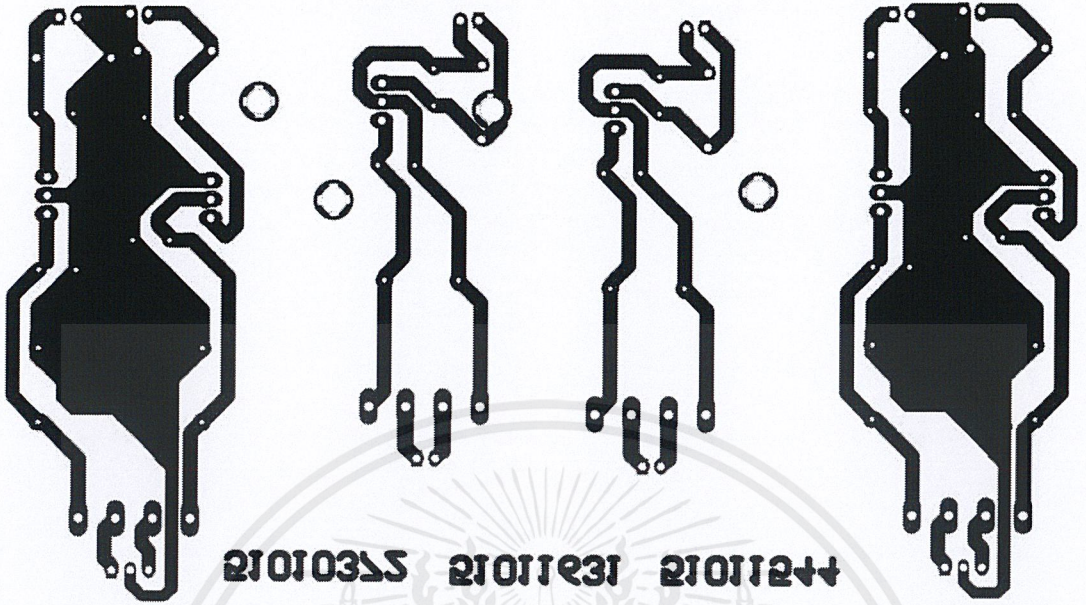


ลายวงจรด้านล่างวงจรขยายแรงดัน



ลายวงจรด้านล่างวงจรชุดควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



21010355 21011231 21011244

ถายวงจรด้านล่างวงจรแหล่งจ่ายแรงดันไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสำหรับวงจรถดควบคุม

PIC 16F877A (A)

```
#include<16F877A.h>
#fuses HS, NOWDT, NOPUT, NOPROTECT
#use delay (clock=4000000)
#use rs232(baud=9600,parity=N,xmit=PIN_C6,rcv=PIN_C7)
#define use_portb_lcd

#include <lcd.c>
#include <kbd4x4.c>

char key;
int count_wave = 1 ;
int count_key = 0 ;

void check_wave(char)
{
    if(count_wave == 1) // sine
    {
        lcd_gotoxy(1,1);
        lcd_putc("      ");
        lcd_gotoxy(1,1);
        lcd_putc("WAVE : SINE");
        count_wave = count_wave + 1 ;
        lcd_gotoxy(8,2);
        printf("S");
    }
    else if (count_wave == 2) //triangle
    {
        lcd_gotoxy(1,1);
        lcd_putc("      ");
        lcd_gotoxy(1,1);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    lcd_putc("WAVE : TRIANGLE");
    count_wave = count_wave + 1 ;
    lcd_gotoxy(8,2);
    printf("T");
}
else if (count_wave == 3) // square
{
    lcd_gotoxy(1,1);
    lcd_putc("      ");
    lcd_gotoxy(1,1);
    lcd_putc("WAVE : SQUARE");
    count_wave = 1 ;
    lcd_gotoxy(8,2);
    printf("Q");
}
}

void cursor()
{
    int i;
    lcd_gotoxy(8,2);
    lcd_putc("  Hz");
    for (i=1;i<=3;++i)
    {
        lcd_gotoxy(7,2);
        lcd_putc("|");
        delay_ms(100);
        lcd_gotoxy(7,2);
        lcd_putc(" ");
        delay_ms(50);
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    lcd_gotoxy(8,2);

}

}

//===== MAIN =====

void main()
{
    lcd_init();
    kbd_init();
    lcd_gotoxy(1,1);
    lcd_putc("WAVE : ");
    lcd_gotoxy(1,2);
    lcd_putc("FREQ : ");
    while(TRUE)
    {
        key = kbd_getc();
        if (key == 'W')
        {
            check_wave(key);
        }
        else if (key == 'C')
        {
            printf("C");
            reset_cpu();
        }
        else if (key == 'F')
        {
            cursor();
        }
        else if (key == 'E')

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    printf("E");
    lcd_gotoxy(8,2);
    count_key = 0 ;
}
if (count_key < 7)
{
    if (key == '0')
    {
        lcd_putc(key);
        printf("0");
        count_key +=1 ;
    }
    else if (key == '1')
    {
        lcd_putc(key);
        printf("1");
        count_key +=1 ;
    }
    else if (key == '2')
    {
        lcd_putc(key);
        printf("2");
        count_key +=1 ;
    }
    else if (key == '3')
    {
        lcd_putc(key);
        printf("3");
        count_key +=1 ;
    }
}

```



```

}
else if (key == '4')
{
    lcd_putc(key);
    printf("4");
    count_key +=1 ;
}
else if (key == '5')
{
    lcd_putc(key);
    printf("5");
    count_key +=1 ;
}
else if (key == '6')
{
    lcd_putc(key);
    printf("6");
    count_key +=1 ;
}
else if (key == '7')
{
    lcd_putc(key);
    printf("7");
    count_key +=1 ;
}
else if (key == '8')
{
    lcd_putc(key);
    printf("8");
    count_key +=1 ;
}

```



```

}
else if (key == '9')
{
    lcd_putc(key);
    printf("9");
    count_key +=1 ;
}
}
}
}
}

```

PIC 16F877A (B)

```

#include<16F877A.h>
#include <stdlib.h>
#fuses HS, NOWDT, NOPUT, NOPROTECT
#use delay (clock=4000000)
#use rs232(baud=9600,parity=N,xmit=PIN_C6,rcv=PIN_C7)
char data_Hz[7];
int32 frequency, frequency_bit, frequency_Ref, frequency_them ;
int bit[10],i,j;
char value;
int32 count_unti = 0 , N;
int count_key = 0 ;
//===== MAIN =====
void main()
{
    set_tris_a(0x00);
    set_tris_b(0x00);
    set_tris_d(0x00);
    output_a(0x00);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

output_b(0x00);
output_d(0x00);
while(TRUE)
{
    if(kbhit()) //Check data Receive
    {
        value = getc();
        if(value=='S')
        {
            output_low(PIN_C0);
            output_low(PIN_C1);
        }
        else if(value=='T')
        {
            output_low(PIN_C0);
            output_high(PIN_C1);
        }
        else if(value=='Q')
        {
            output_high(PIN_C0);
            output_low(PIN_C1);
        }
        else if(value=='C')
        {
            i=0 ;
            output_A(0x00);
            output_B(0x00);
            output_D(0x00);
            output_bit(PIN_E0, 0);
            output_bit(PIN_E1, 0);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

for(j=0;j<7;j++)
{
    data_Hz[j]=0 ;
}
frequency = 0;
reset_cpu() ;
}
if (count_key <= 7)
{
if (value == '0')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '1')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '2')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '3')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '4')

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '5')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '6')
{;
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '7')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '8')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value == '9')
{
    data_Hz[count_key] = value ;
    count_key +=1 ;
}
else if (value=='E')

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    count_key = 0 ;
    frequency = atoi32(data_Hz);
    if (frequency >= 100 && frequency < 1000)
    {
        output_high(PIN_B4);
        delay_ms(2000);
        output_low(PIN_A0);
        output_low(PIN_A1);
        frequency_Ref = 1 ;
        N = frequency/frequency_Ref ;
    }
    else if (frequency >= 1000 && frequency < 10000)
    {
        output_high(PIN_B5);
        delay_ms(2000);
        output_low(PIN_A0);
        output_high(PIN_A1);
        frequency_Ref = 10 ;
        N = frequency/frequency_Ref ;
    }
    else if (frequency >= 10000 && frequency < 100000)
    {
        output_high(PIN_B6);
        delay_ms(2000);
        output_high(PIN_A0);
        output_low(PIN_A1);
        frequency_Ref = 100 ;
        N = frequency/frequency_Ref ;
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

else if (frequency >= 100000 && frequency <= 1000000)
{
    output_high(PIN_B7);
    delay_ms(2000);
    output_high(PIN_A0);
    output_high(PIN_A1);
    frequency_Ref = 1000 ;
    N = frequency/frequency_Ref ;
}
while(N!=0)
{
    frequency_bit = N%2;
    N = N/2 ;
    bit[i] = frequency_bit ;
    i++;
}
if(i==6)
{
    output_bit(PIN_D0, bit[0]);output_bit(PIN_D1, bit[1]);output_bit(PIN_D2,
bit[2]);output_bit(PIN_D3, bit[3]);output_bit(PIN_D4, bit[4]);
    output_bit(PIN_D5, bit[5]);output_bit(PIN_D6, bit[6]);output_bit(PIN_D7,
0);output_bit(PIN_E0, 0);output_bit(PIN_E1, 0);
}
else if(i==7)
{
    output_bit(PIN_D0, bit[0]);output_bit(PIN_D1, bit[1]);output_bit(PIN_D2,
bit[2]);output_bit(PIN_D3, bit[3]);output_bit(PIN_D4, bit[4]);
    output_bit(PIN_D5, bit[5]);output_bit(PIN_D6, bit[6]);output_bit(PIN_D7,
0);output_bit(PIN_E0, 0);output_bit(PIN_E1, 0);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Datasheet ของอุปกรณ์ที่เกี่ยวข้อง

MC145151

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

Order this document
by MC145151-2/D

PLL Frequency Synthesizer Family CMOS

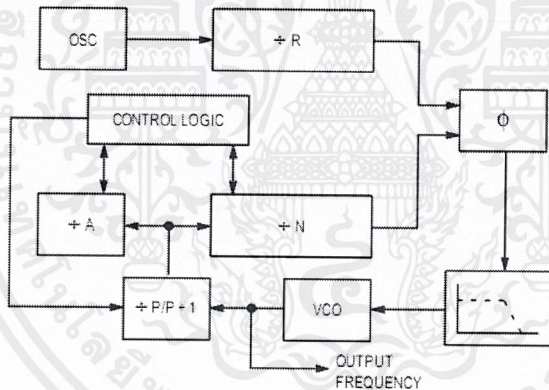
MC145151-2
MC145152-2
MC145155-2
MC145156-2
MC145157-2
MC145158-2

The devices described in this document are typically used as low-power, phase-locked loop frequency synthesizers. When combined with an external low-pass filter and voltage-controlled oscillator, these devices can provide all the remaining functions for a PLL frequency synthesizer operating up to the device's frequency limit. For higher VCO frequency operation, a down mixer or a prescaler can be used between the VCO and the synthesizer IC.

These frequency synthesizer chips can be found in the following and other applications:

CATV
AM/FM Radios
Two-Way Radios

TV Tuning
Scanning Receivers
Amateur Radio



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

Parallel-Input PLL Frequency Synthesizer

Interfaces with Single-Modulus Prescalers

The MC145151-2 is programmed by 14 parallel-input data lines for the N counter and three input lines for the R counter. The device features consist of a reference oscillator, selectable-reference divider, digital-phase detector, and 14-bit programmable divide-by-N counter.

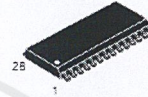
The MC145151-2 is an improved-performance drop-in replacement for the MC145151-1. The power consumption has decreased and ESD and latch-up performance have improved.

- Operating Temperature Range: -40 to 85°C
- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On- or Off-Chip Reference Oscillator Operation
- Lock Detect Signal
- +N Counter Output Available
- Single Modulus/Parallel Programming
- 8 User-Selectable +R Values: 8, 128, 256, 512, 1024, 2048, 2410, 8192
- +N Range = 3 to 16383
- "Linearized" Digital Phase Detector Enhances Transfer Function Linearity
- Two Error Signal Options: Single-Ended (Three-State) or Double-Ended
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates

MC145151-2



P SUFFIX
PLASTIC DIP
CASE 710



DW SUFFIX
SOG PACKAGE
CASE 751F

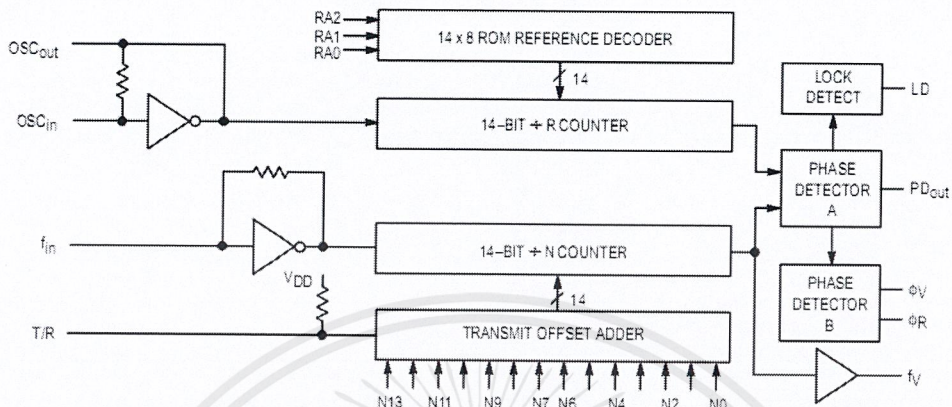
ORDERING INFORMATION

MC145151P2 Plastic DIP
MC145151DW2 SOG Package

PIN ASSIGNMENT

f_{in}	1	28	LD
V_{SS}	2	27	QSC _{in}
V_{DD}	3	26	QSC _{out}
PD _{out}	4	25	N11
RA0	5	24	N10
RA1	6	23	N13
RA2	7	22	N12
ϕ_R	8	21	T/R
ϕ_V	9	20	N9
f_V	10	19	N8
N0	11	18	N7
N1	12	17	N6
N2	13	16	N5
N3	14	15	N4

MC145151-2 BLOCK DIAGRAM



NOTE: N0 - N13 inputs and inputs RA0, RA1, and RA2 have pull-up resistors that are not shown.

PIN DESCRIPTIONS

INPUT PINS

fin
Frequency Input (Pin 1)

Input to the +N portion of the synthesizer. fin is typically derived from loop VCO and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0 - RA2
Reference Address Inputs (Pins 5, 6, 7)

These three inputs establish a code defining one of eight possible divide values for the total reference divider, as defined by the table below.

Pull-up resistors ensure that inputs left open remain at a logic 1 and require only a SPST switch to alter data to the zero state.

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	128
0	1	0	256
0	1	1	512
1	0	0	1024
1	0	1	2048
1	1	0	2410
1	1	1	8192

N0 - N11
N Counter Programming Inputs (Pins 11 - 20, 22 - 25)

These inputs provide the data that is preset into the +N counter when it reaches the count of zero. N0 is the least significant and N13 is the most significant. Pull-up resistors en-

sure that inputs left open remain at a logic 1 and require only an SPST switch to alter data to the zero state.

T/R
Transmit/Receive Offset Adder Input (Pin 21)

This input controls the offset added to the data provided at the N inputs. This is normally used for offsetting the VCO frequency by an amount equal to the IF frequency of the transceiver. This offset is fixed at 856 when T/R is low and gives no offset when T/R is high. A pull-up resistor ensures that no connection will appear as a logic 1 causing no offset addition.

OSCin, OSCout
Reference Oscillator Input/Output (Pins 27, 26)

These pins form an on-chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSCin to ground and OSCout to ground. OSCin may also serve as the input for an externally-generated reference signal. This signal is typically ac coupled to OSCin, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSCout.

OUTPUT PINS

PDout
Phase Detector A Output (Pin 4)

Three-state output of phase detector for use as loop-error signal. Double-ended outputs are also available for this purpose (see phiV and phiR).

- Frequency fv > fR or fv Leading: Negative Pulses
- Frequency fv < fR or fv Lagging: Positive Pulses
- Frequency fv = fR and Phase Coincidence: High-Impedance State

XR2206


EXAR ...the analog plus companyTM

XR-2206

Monolithic
Function Generator

June 1997-3

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

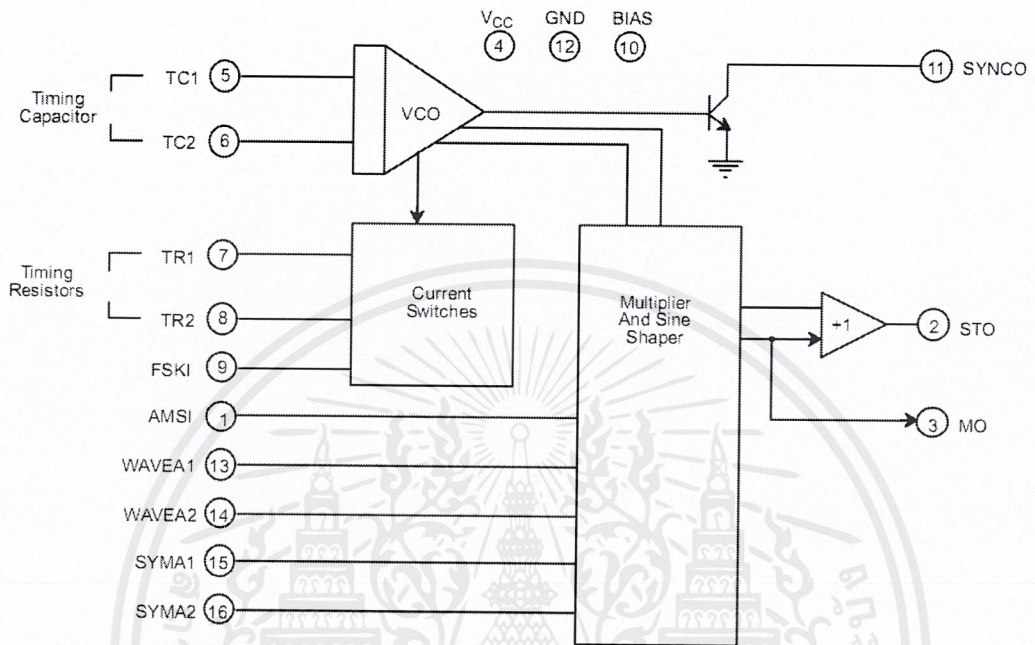
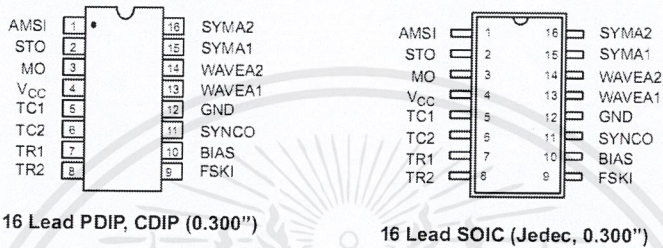


Figure 1. XR-2206 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


XR-2206

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V _{CC}		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V _{CC} .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

XR-2206



DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$
Frequency								$R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output¹								
Triangle Amplitude		160			160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.



XR-2206

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		kΩ	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μA	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.

² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 26V	Total Timing Current 6mA
Power Dissipation 750mW	Storage Temperature -65°C to +150°C
Derate Above 25°C 5mW/°C		

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

XR-2206

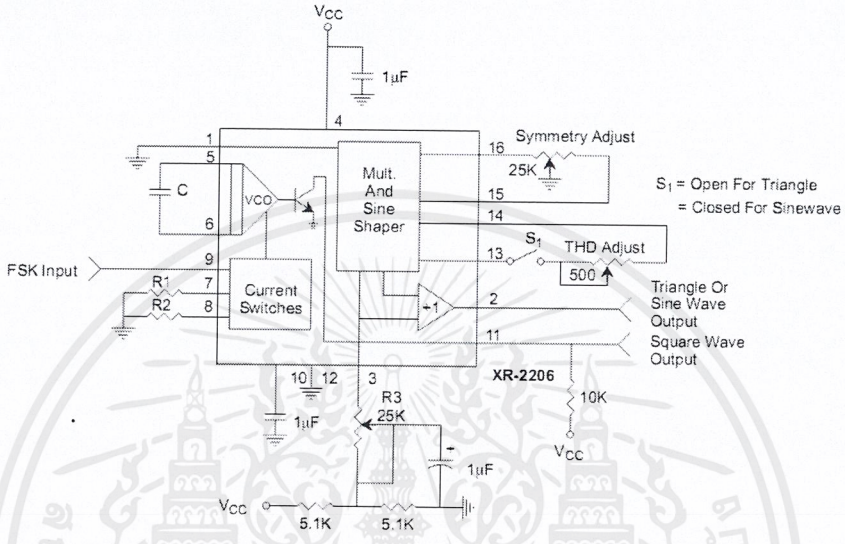


Figure 2. Basic Test Circuit

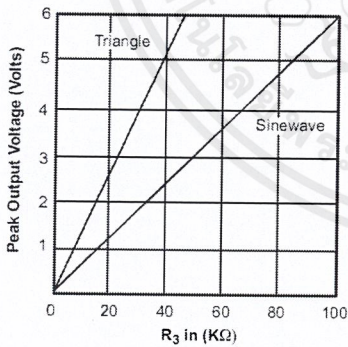


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

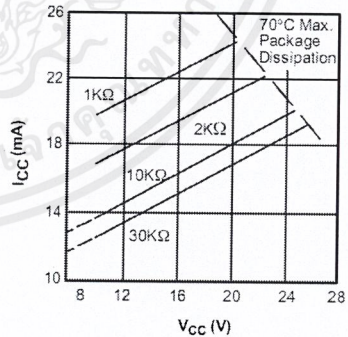


Figure 4. Supply Current vs Supply Voltage, Timing, R

HC390



Data sheet acquired from Harris Semiconductor
SCHS185C

**CD74HC390,
CD54HCT390, CD74HCT390**

**High-Speed CMOS Logic
Dual Decade Ripple Counter**

September 1997 - Revised October 2003

Features

- Two BCD Decade or Bi-Quinary Counters
- One Package Can Be Configured to Divide-by-2, 4, 5, 10, 20, 25, 50 or 100
- Two Master Reset Inputs to Clear Each Decade Counter Individually
- Fanout (Over Temperature Range)
 - Standard Outputs 10 LSTTL Loads
 - Bus Driver Outputs 15 LSTTL Loads
- Wide Operating Temperature Range . . . -55°C to 125°C
- Balanced Propagation Delay and Transition Times
- Significant Power Reduction Compared to LSTTL Logic ICs
- HC Types
 - 2V to 6V Operation
 - High Noise Immunity: $N_{IL} = 30\%$, $N_{IH} = 30\%$ of V_{CC} at $V_{CC} = 5V$
- HCT Types
 - 4.5V to 5.5V Operation
 - Direct LSTTL Input Logic Compatibility, $V_{IL} = 0.8V$ (Max), $V_{IH} = 2V$ (Min)
 - CMOS Input Compatibility, $I_1 \leq 1\mu A$ at V_{OL} , V_{OH}

Description

The CD74HC390 and HCT390 dual 4-bit decade ripple counters are high-speed silicon-gate CMOS devices and are pin compatible with low-power Schottky TTL (LSTTL). These devices are divided into four separately clocked sections. The counters have two divide-by-2 sections and two divide-by-5 sections. These sections are normally used in a BCD decade or bi-quinary configuration, since they share a common master reset (nMR) are used to simultaneously clear all 8 bits of the counter, a number of counting configurations are possible within one package. The separate clock inputs (nCP0 and nCP1) of each section allow ripple counter or frequency division applications of divide-by-2, 4, 5, 10, 20, 25, 50 or 100. Each section is triggered by the High-to-Low transition of the input pulses (nCP0 and nCP1).

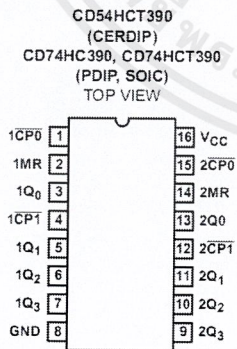
For BCD decade operation, the nQ0 output is connected to the nCP1 input of the divide-by-5 section. For bi-quinary decade operation, the nO3 output is connected to the nCP0 input and nQ0 becomes the decade output.

The master reset inputs (1MR and 2MR) are active-High asynchronous inputs to each decade counter which operates on the portion of the counter identified by the "1" and "2" prefixes in the pin configuration. A High level on the nMR input overrides the clock and sets the four outputs Low.

Ordering Information

PART NUMBER	TEMP. RANGE (°C)	PACKAGE
CD54HCT390F3A	-55 to 125	16 Ld CERDIP
CD74HC390E	-55 to 125	16 Ld PDIP
CD74HC390M	-55 to 125	16 Ld SOIC
CD74HC390MT	-55 to 125	16 Ld SOIC
CD74HC390M96	-55 to 125	16 Ld SOIC
CD74HCT390E	-55 to 125	16 Ld PDIP
CD74HCT390M	-55 to 125	16 Ld SOIC
CD74HCT390MT	-55 to 125	16 Ld SOIC
CD74HCT390M96	-55 to 125	16 Ld SOIC

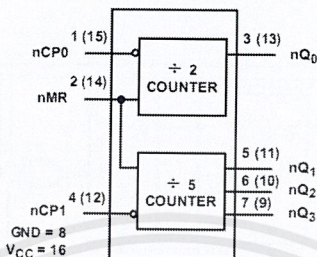
Pinout



NOTE: When ordering, use the entire part number. The suffix 96 denotes tape and reel. The suffix T denotes a small-quantity reel of 250.

CD74HC390, CD54HCT390, CD74HCT390

Functional Diagram



TRUTH TABLE

INPUTS		ACTION
CP	MR	
↑	L	No Change
↓	L	Count
X	H	All Qs Low

H = High Voltage Level, L = Low Voltage Level, X = Don't Care,
 ↑ = Transition from Low to High Level, ↓ = Transition from High to Low.

BCD COUNT SEQUENCE FOR 1/2 THE 390

COUNT	OUTPUTS			
	Q0	Q1	Q2	Q3
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

Output nQ0 connected to nCP1 with counter input on nCP0.

B-QUINARY COUNT SEQUENCE FOR 1/2 THE 390

COUNT	OUTPUTS			
	Q0	Q1	Q2	Q3
0	L	L	L	L
1	L	H	L	L
2	L	L	H	L
3	L	H	H	L
4	L	L	L	H
5	H	L	L	L
6	H	H	H	L
7	H	L	H	L
8	H	H	H	L
9	H	L	L	H

Output nQ3 connected to nCP0 with counter input on nCP1.

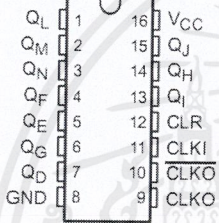
HC4060

SN54HC4060, SN74HC4060
14-STAGE ASYNCHRONOUS BINARY COUNTERS AND OSCILLATORS

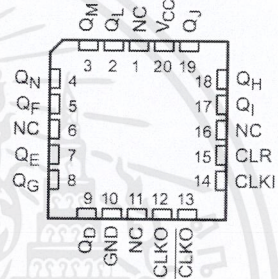
SCLS161D - DECEMBER 1982 - REVISED SEPTEMBER 2003

- Wide Operating Voltage Range of 2 V to 6 V
- Outputs Can Drive Up To 10 LSTTL Loads
- Low Power Consumption, 80- μ A Max I_{CC}
- Typical $t_{pd} = 14$ ns
- ± 4 -mA Output Drive at 5 V
- Low Input Current of 1 μ A Max
- Allow Design of Either RC- or Crystal-Oscillator Circuits

SN54HC4060 . . . J OR W PACKAGE
SN74HC4060 . . . D, DB, N, NS, OR PW PACKAGE
(TOP VIEW)



SN54HC4060 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

description/ordering information

The 'HC4060 devices consist of an oscillator section and 14 ripple-carry binary counter stages. The oscillator configuration allows design of either RC- or crystal-oscillator circuits. A high-to-low transition on the clock (CLKI) input increments the counter. A high level at the clear (CLR) input disables the oscillator (CLKO goes high and CLKO goes low) and resets the counter to zero (all Q outputs low).

ORDERING INFORMATION

T_A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP - N	Tube of 25	SN74HC4060N	SN74HC4060N
		Tube of 40	SN74HC4060D	HC4060
	SOIC - D	Reel of 2500	SN74HC4060DR	
		Reel of 250	SN74HC4060DT	
	SOP - NS	Reel of 2000	SN74HC4060NSR	HC4060
	SSOP - DB	Reel of 2000	SN74HC4060DBR	HC4060
	TSSOP - PW	Tube of 90	SN74HC4060PW	HC4060
Reel of 2000		SN74HC4060PWR		
Reel of 250		SN74HC4060PWT		
-55°C to 125°C	CDIP - J	Tube of 25	SNJ54HC4060J	SNJ54HC4060J
	CFP - W	Tube of 150	SNJ54HC4060W	SNJ54HC4060W
	LCCC - FK	Tube of 55	SNJ54HC4060FK	SNJ54HC4060FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

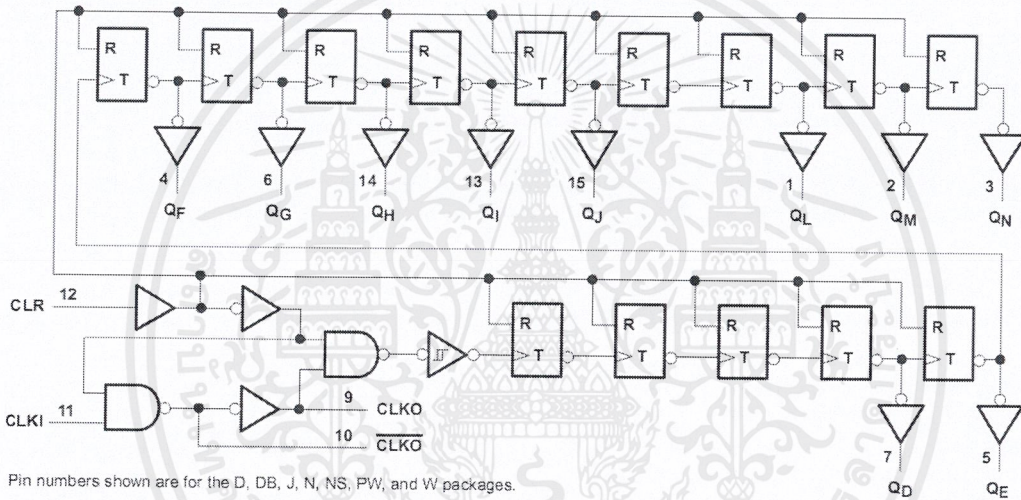
SN54HC4060, SN74HC4060
14-STAGE ASYNCHRONOUS BINARY COUNTERS AND OSCILLATORS

SCLS161D - DECEMBER 1982 - REVISED SEPTEMBER 2003

FUNCTION TABLE
 (each buffer)

INPUTS		FUNCTION
CLK	CLR	
↑	L	No change
↓	L	Advance to next stage
X	H	All outputs L

logic diagram (positive logic)



Pin numbers shown are for the D, DB, J, N, NS, PW, and W packages.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V_{CC}	-0.5 V to 7 V
Input clamp current, I_{IK} ($V_I < 0$ or $V_I > V_{CC}$) (see Note 1)	± 20 mA
Output clamp current, I_{OK} ($V_O < 0$ or $V_O > V_{CC}$) (see Note 1)	± 20 mA
Continuous output current, I_O ($V_O = 0$ to V_{CC})	± 25 mA
Package thermal impedance, θ_{JA} (see Note 2):	
D package	73°C/W
DB package	82°C/W
N package	67°C/W
NS package	64°C/W
PW package	108°C/W
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
 2. The package thermal impedance is calculated in accordance with JESD 51-7.

SN54HC4060, SN74HC4060 14-STAGE ASYNCHRONOUS BINARY COUNTERS AND OSCILLATORS

SCLS161D - DECEMBER 1982 - REVISED SEPTEMBER 2003

recommended operating conditions (see Note 3)

			SN54HC4060			SN74HC4060			UNIT
			MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC}	Supply voltage		2	5	6	2	5	6	V
V _{IH}	High-level input voltage	V _{CC} = 2 V	1.5			1.5			V
		V _{CC} = 4.5 V	3.15			3.15			
		V _{CC} = 6 V	4.2			4.2			
V _{IL}	Low-level input voltage	V _{CC} = 2 V				0.5			V
		V _{CC} = 4.5 V				1.35			
		V _{CC} = 6 V				1.8			
V _I	Input voltage		0	V _{CC}		0	V _{CC}		V
V _O	Output voltage		0	V _{CC}		0	V _{CC}		V
Δt/Δv	Input transition rise/fall time	V _{CC} = 2 V				1000			ns
		V _{CC} = 4.5 V				500			
		V _{CC} = 6 V				400			
T _A	Operating free-air temperature		-55	125		-40	85		°C

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	V _{CC}	T _A = 25°C			SN54HC4060		SN74HC4060		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V _{OH}	All outputs V _I = V _{IH} or V _{IL} , I _{OH} = -20 μA	2 V	1.9	1.998		1.9	1.9		V	
		4.5 V	4.4	4.499		4.4	4.4			
		6 V	5.9	5.999		5.9	5.9			
	Q outputs V _I = V _{IH} or V _{IL} , I _{OH} = -4 mA I _{OH} = -5.2 mA	4.5 V	3.98	4.3		3.7	3.84			
		6 V	5.48	5.8		5.2	5.34			
V _{OL}	All outputs V _I = V _{IH} or V _{IL} , I _{OL} = 20 μA	2 V		0.002	0.1		0.1	0.1	V	
		4.5 V		0.001	0.1		0.1	0.1		
		6 V		0.001	0.1		0.1	0.1		
	Q outputs V _I = V _{IH} or V _{IL} , I _{OL} = 4 mA I _{OL} = 5.2 mA	4.5 V		0.17	0.26		0.4	0.33		
		6 V		0.15	0.26		0.4	0.33		
I _I	V _I = V _{CC} or 0	6 V		±0.1	±100		±1000	±1000	nA	
I _{CC}	V _I = V _{CC} or 0, I _O = 0	6 V			8		160	80	μA	
C _i		2 V to 6 V		3	10		10	10	pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC4060, SN74HC4060 14-STAGE ASYNCHRONOUS BINARY COUNTERS AND OSCILLATORS

SCLS161D - DECEMBER 1982 - REVISED SEPTEMBER 2003

timing requirements over recommended operating free-air temperature range (unless otherwise noted)

	V _{CC}	T _A = 25°C		SN54HC4060		SN74HC4060		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	
f _{clock} Clock frequency	2 V	5.5		3.7		4.3		MHz
	4.5 V	28		19		22		
	6 V	33		22		25		
t _w Pulse duration	CLKI high or low	2 V	90	135	115	ns		
		4.5 V	18	27	23			
		6 V	15	23	20			
	CLR high	2 V	90	135	115			
		4.5 V	18	27	23			
		6 V	15	23	20			
t _{su} Setup time, CLR inactive before CLKI↓	2 V	160	240	200	ns			
	4.5 V	32	48	40				
	6 V	27	41	34				

switching characteristics over recommended operating free-air temperature range, C_L = 50 pF (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC}	T _A = 25°C			SN54HC4060		SN74HC4060		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
f _{max}			2 V	5.5	10	3.7	4.3	MHz			
			4.5 V	28	45	19	22				
			6 V	33	53	22	25				
t _{pd}	CLKI	Q _D	2 V	240	490	735	615	ns			
			4.5 V	58	98	147	123				
			6 V	42	83	125	105				
t _{PHL}	CLR	Any Q	2 V	66	140	210	175	ns			
			4.5 V	18	28	42	35				
			6 V	14	24	36	30				
t _t		Any	2 V	28	75	110	95	ns			
			4.5 V	8	15	22	19				
			6 V	6	30	19	16				

operating characteristics, T_A = 25°C

PARAMETER	TEST CONDITIONS	TYP	UNIT
C _{pd} Power dissipation capacitance	No load	88	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14052

Analog Multiplexers/Demultiplexers

The MC14051B, MC14052B, and MC14053B analog multiplexers are digitally-controlled analog switches. The MC14051B effectively implements an SP8T solid state switch, the MC14052B a DP4T, and the MC14053B a Triple SPDT. All three devices feature low ON impedance and very low OFF leakage current. Control of analog signals up to the complete supply voltage range can be achieved.

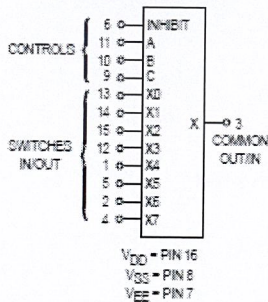
- Triple Diode Protection on Control Inputs
- Switch Function is Break Before Make
- Supply Voltage Range = 3.0 V_{dc} to 18 V_{dc}
- Analog Voltage Range (V_{DD} - V_{EE}) = 3.0 to 18 V
Note: V_{EE} must be ≤ V_{SS}
- Linearized Transfer Characteristics
- Low-noise - 12 nV/√Cycle, f ≥ 1.0 kHz Typical
- Pin-for-Pin Replacement for CD4051, CD4052, and CD4053
- For 4PDT Switch, See MC14551B
- For Lower R_{ON}, Use the HC4051, HC4052, or HC4053 High-Speed CMOS Devices

MAXIMUM RATINGS*

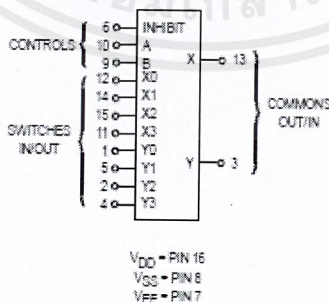
Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage (Referenced to V _{EE} , V _{SS} ≥ V _{EE})	-0.5 to +18.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient) (Referenced to V _{SS} for Control Inputs and V _{EE} for Switch I/O)	-0.5 to V _{DD} + 0.5	V
I _{in}	Input Current (DC or Transient), per Control Pin	± 10	mA
I _{sw}	Switch Through Current	± 25	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature (8-Second Soldering)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: "P" and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: - 12 mW/°C From 100°C To 125°C

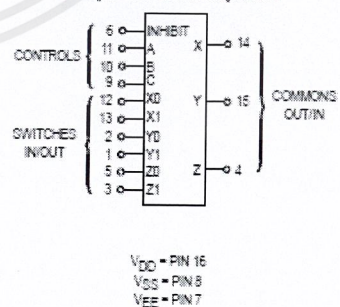
MC14051B
8-Channel Analog Multiplexer/Demultiplexer



MC14052B
Dual 4-Channel Analog Multiplexer/Demultiplexer

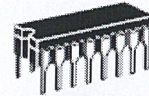


MC14053B
Triple 2-Channel Analog Multiplexer/Demultiplexer



Note: Control Inputs referenced to V_{cc}. Analog Inputs and Outputs reference to V_{cc}. V_{cc} must be < V_{ee}.

MC14051B MC14052B MC14053B



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648



D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

MC14XXXBCP Plastic
MC14XXXBCL Ceramic
MC14XXXBD SOIC

T_A = -65° to 125°C for all packages.

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V _{DD}	Test Conditions	-55°C		25°C			125°C		Unit
				Min	Max	Min	Typ #	Max	Min	Max	
SUPPLY REQUIREMENTS (Voltages Referenced to V _{EE})											
Power Supply Voltage Range	V _{DD}	—	V _{DD} - 3.0 ≥ V _{SS} ≥ V _{EE}	3.0	18	3.0	—	18	3.0	18	V
Quiescent Current Per Package	I _{DD}	5.0 10 15	Control Inputs: V _{in} = V _{SS} or V _{DD} , Switch I/O: V _{EE} ≤ V _{I/O} ≤ V _{DD} , and ΔV _{switch} ≤ 500 mV**	— — —	5.0 10 20	— — —	0.005 0.010 0.015	5.0 10 20	— — —	150 300 600	μA
Total Supply Current (Dynamic Plus Quiescent, Per Package)	I _{D(AV)}	5.0 10 15	T _A = 25°C only (The channel component, (V _{in} - V _{out})/R _{on} , is not included.)	Typical			(0.07 μA/kHz) f + I _{DD} (0.20 μA/kHz) f + I _{DD} (0.36 μA/kHz) f + I _{DD}				μA

CONTROL INPUTS — INHIBIT, A, B, C (Voltages Referenced to V_{SS})

Low-Level Input Voltage	V _{IL}	5.0 10 15	R _{on} = per spec, I _{off} = per spec	— — —	1.5 3.0 4.0	— — —	2.25 4.50 6.75	1.5 3.0 4.0	— — —	1.5 3.0 4.0	V
High-Level Input Voltage	V _{IH}	5.0 10 15	R _{on} = per spec, I _{off} = per spec	3.5 7.0 11	— — —	3.5 7.0 11	2.75 5.50 8.25	— — —	3.5 7.0 11	— — —	V
Input Leakage Current	I _{in}	15	V _{in} = 0 or V _{DD}	—	±0.1	—	±0.00001	±0.1	—	1.0	μA
Input Capacitance	C _{in}	—		—	—	—	5.0	7.5	—	—	pF

SWITCHES IN/OUT AND COMMONS OUT/IN — X, Y, Z (Voltages Referenced to V_{EE})

Recommended Peak-to-Peak Voltage Into or Out of the Switch	V _{I/O}	—	Channel On or Off	0	V _{DD}	0	—	V _{DD}	0	V _{DD}	V _{PP}
Recommended Static or Dynamic Voltage Across the Switch** (Figure 5)	ΔV _{switch}	—	Channel On	0	600	0	—	600	0	300	mV
Output Offset Voltage	V _{OD}	—	V _{in} = 0 V, No Load	—	—	—	10	—	—	—	μV
ON Resistance	R _{on}	5.0 10 15	ΔV _{switch} ≤ 500 mV**, V _{in} = V _{IL} or V _{IH} (Control), and V _{in} = 0 to V _{DD} (Switch)	— — —	800 400 220	— — —	250 120 80	1050 500 280	— — —	1200 520 300	Ω
ΔON Resistance Between Any Two Channels in the Same Package	ΔR _{on}	5.0 10 15		— — —	70 50 45	— — —	25 10 10	70 50 45	— — —	135 95 65	Ω
Off-Channel Leakage Current (Figure 10)	I _{off}	15	V _{in} = V _{IL} or V _{IH} (Control) Channel to Channel or Any One Channel	—	±100	—	±0.05	±100	—	±1000	nA
Capacitance, Switch I/O	C _{I/O}	—	Inhibit = V _{DD}	—	—	—	10	—	—	—	pF
Capacitance, Common Off	C _{O/I}	—	Inhibit = V _{DD} (MC14051B) (MC14052B) (MC14053B)	— — —	— — —	— — —	60 32 17	— — —	— — —	— — —	pF
Capacitance, Feedthrough (Channel Off)	C _{I/O}	—	Pins Not Adjacent Pins Adjacent	— —	— —	— —	0.15 0.47	— —	— —	— —	pF

#Data labeled "Typ" is not to be used for design purposes, but is intended as an indication of the IC's potential performance.

**For voltage drops across the switch (ΔV_{switch}) > 600 mV (> 300 mV at high temperature), excessive V_{DD} current may be drawn, i.e. the current out of the switch may contain both V_{DD} and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See first page of this data sheet.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS* (C_L = 50 pF, T_A = 25° C) (V_{EE} ≤ V_{SS} unless otherwise indicated)

Characteristic	Symbol	V _{DD} - V _{EE} V _{dC}	Typ # All Types	Max	Unit
Propagation Delay Times (Figure 6) Switch Input to Switch Output (R _L = 10 kΩ) MC14051 t _{PLH} , t _{PHL} = (0.17 ns/pF) C _L + 26.5 ns t _{PLH} , t _{PHL} = (0.08 ns/pF) C _L + 11 ns t _{PLH} , t _{PHL} = (0.06 ns/pF) C _L + 9.0 ns	t _{PLH} , t _{PHL}	5.0 10 15	35 15 12	90 40 30	ns
MC14052 t _{PLH} , t _{PHL} = (0.17 ns/pF) C _L + 21.5 ns t _{PLH} , t _{PHL} = (0.08 ns/pF) C _L + 8.0 ns t _{PLH} , t _{PHL} = (0.06 ns/pF) C _L + 7.0 ns		5.0 10 15	30 12 10	75 30 25	ns
MC14053 t _{PLH} , t _{PHL} = (0.17 ns/pF) C _L + 16.5 ns t _{PLH} , t _{PHL} = (0.08 ns/pF) C _L + 4.0 ns t _{PLH} , t _{PHL} = (0.06 ns/pF) C _L + 3.0 ns		5.0 10 15	25 8.0 8.0	65 20 15	ns
Inhibit to Output (R _L = 10 kΩ, V _{EE} = V _{SS}) Output "1" or "0" to High Impedance, or High Impedance to "1" or "0" Level MC14051B	t _{PZH} , t _{PLZ} , t _{PZH} , t _{PLZ}	5.0 10 15	350 170 140	700 340 280	ns
MC14052B		5.0 10 15	300 155 125	600 310 250	ns
MC14053B		5.0 10 15	275 140 110	550 280 220	ns
Control Input to Output (R _L = 10 kΩ, V _{EE} = V _{SS}) MC14051B	t _{PLH} , t _{PHL}	5.0 10 15	360 180 120	720 320 240	ns
MC14052B		5.0 10 15	325 130 90	650 260 180	ns
MC14053B		5.0 10 15	300 120 80	600 240 160	ns
Second Harmonic Distortion (R _L = 10kΩ, f = 1 kHz) V _{in} = 5 V _{PP}	—	10	0.07	—	%
Bandwidth (Figure 7) (R _L = 1 kΩ, V _{in} = 1/2 (V _{DD} - V _{EE}) p-p, C _L = 50pF 20 Log (V _{out} /V _{in}) = -3 dB)	BW	10	17	—	MHz
Off Channel Feedthrough Attenuation (Figure 7) R _L = 1kΩ, V _{in} = 1/2 (V _{DD} - V _{EE}) p-p f _{in} = 4.5 MHz — MC14051B f _{in} = 30 MHz — MC14052B f _{in} = 55 MHz — MC14053B	—	10	-50	—	dB
Channel Separation (Figure 8) (R _L = 1 kΩ, V _{in} = 1/2 (V _{DD} - V _{EE}) p-p, f _{in} = 3.0 MHz	—	10	-50	—	dB
Crosstalk, Control Input to Common O/I (Figure 9) (R ₁ = 1 kΩ, R _L = 10 kΩ Control t _{TLH} = t _{THL} = 20 ns, Inhibit = V _{SS})	—	10	75	—	mV

* The formulas given are for the typical characteristics only at 25° C.

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS}, V_{EE}, or V_{DD}). Unused outputs must be left open.

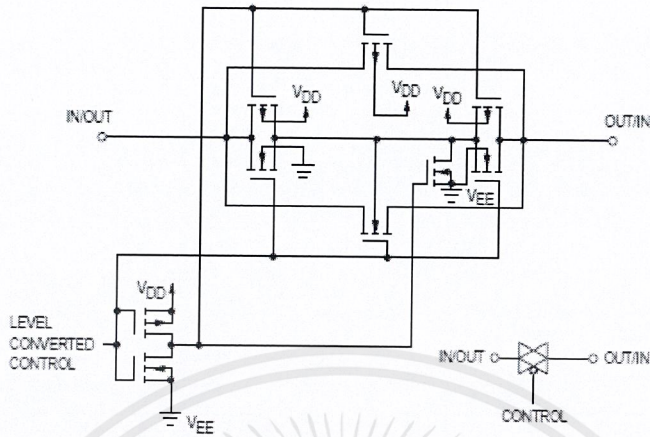


Figure 1. Switch Circuit Schematic

TRUTH TABLE

Control Inputs		ON Switches				
Inhibit	Select			MC14051B	MC14052B	MC14053B
	C*	B	A	Y0 X0	Y1 X1	Z0 Y0 X0
0	0	0	0	X0	Y0 X0	Z0 Y0 X0
0	0	0	1	X1	Y1 X1	Z0 Y0 X1
0	0	1	0	X2	Y2 X2	Z0 Y1 X0
0	0	1	1	X3	Y3 X3	Z0 Y1 X1
0	1	0	0	X4		Z1 Y0 X0
0	1	0	1	X5		Z1 Y0 X1
0	1	1	0	X6		Z1 Y1 X0
0	1	1	1	X7		Z1 Y1 X1
1	x	x	x	None	None	None

* Not applicable for MC14052
x = Don't Care

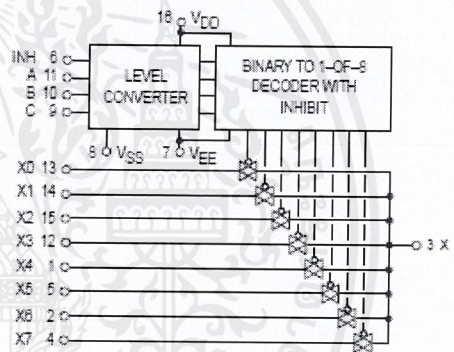


Figure 2. MC14051B Functional Diagram

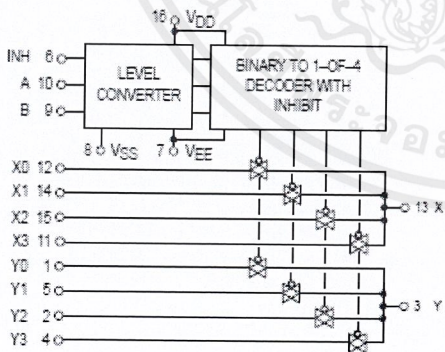


Figure 3. MC14052B Functional Diagram

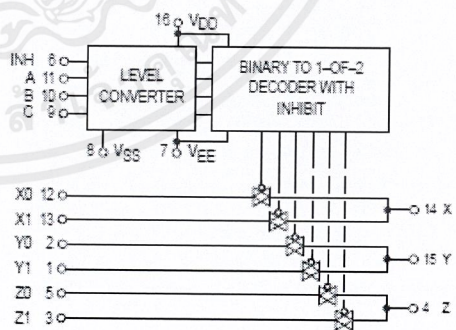


Figure 4. MC14053B Functional Diagram

TEST CIRCUITS

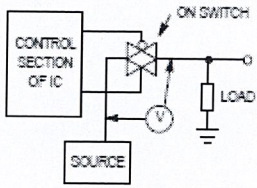


Figure 5. ΔV Across Switch

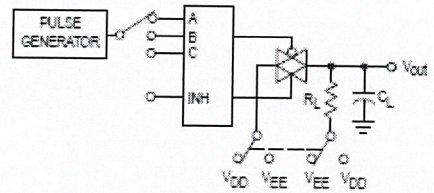


Figure 6. Propagation Delay Times, Control and Inhibit to Output

A, B, and C Inputs used to turn ON or OFF the switch under test.

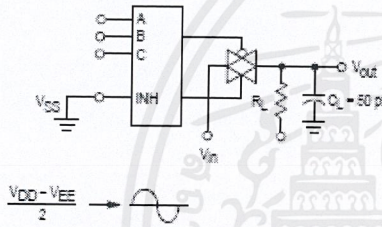


Figure 7. Bandwidth and Off-Channel Feedthrough Attenuation

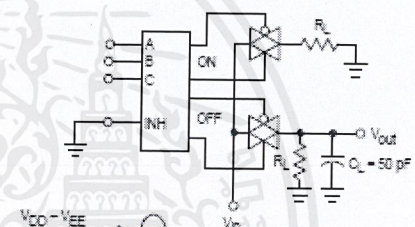


Figure 8. Channel Separation (Adjacent Channels Used For Setup)

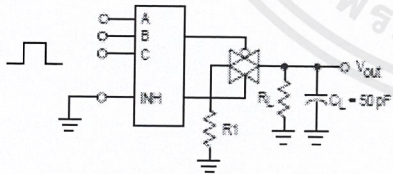


Figure 9. Crosstalk, Control Input to Common O/I

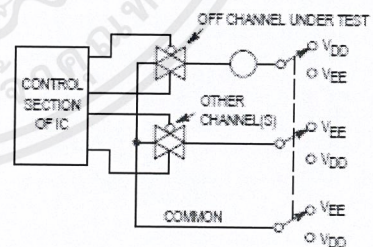


Figure 10. Off Channel Leakage

NOTE: See also Figures 7 and 8 on Page 6-51.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

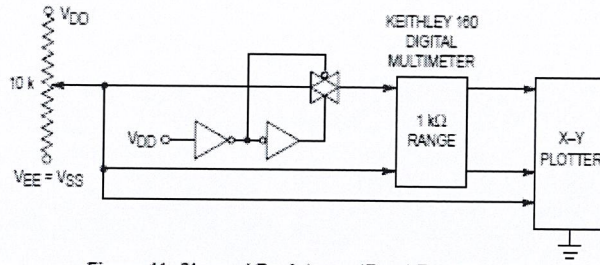


Figure 11. Channel Resistance (R_{ON}) Test Circuit

TYPICAL RESISTANCE CHARACTERISTICS

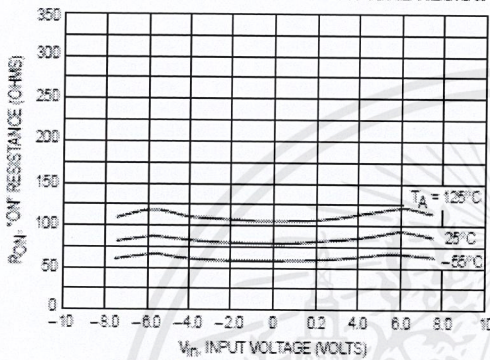


Figure 12. $V_{DD} = 7.5\text{ V}$, $V_{EE} = -7.5\text{ V}$

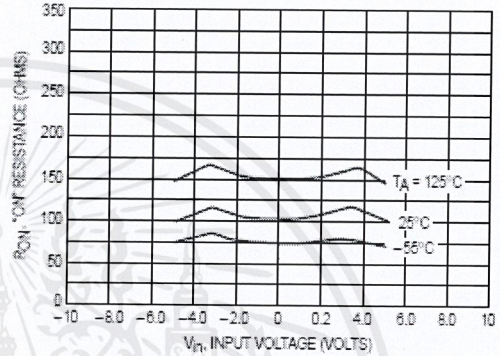


Figure 13. $V_{DD} = 5.0\text{ V}$, $V_{EE} = -5.0\text{ V}$

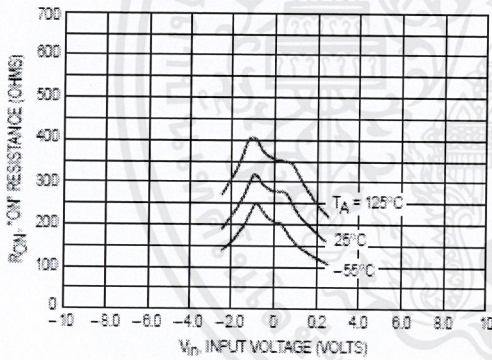


Figure 14. $V_{DD} = 2.5\text{ V}$, $V_{EE} = -2.5\text{ V}$

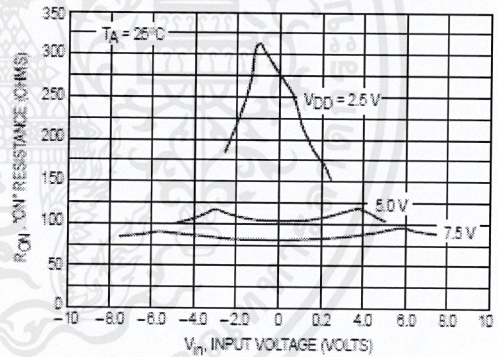


Figure 15. Comparison at 25°C , $V_{DD} = -V_{EE}$

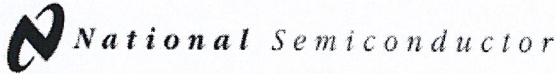
PIN ASSIGNMENT

MC14051B			
X4	1 ●	16	V_{DD}
X8	2	15	X2
X	3	14	X1
X7	4	13	X0
X5	5	12	X3
INH	6	11	A
V_{EE}	7	10	B
V_{SS}	8	9	C

MC14052B			
Y0	1 ●	16	V_{DD}
Y2	2	15	X2
Y	3	14	X1
Y3	4	13	X
Y1	5	12	X0
INH	6	11	X3
V_{EE}	7	10	A
V_{SS}	8	9	B

MC14053B			
Y1	1 ●	16	V_{DD}
Y0	2	15	Y
Z1	3	14	X
Z	4	13	X1
Z0	5	12	X0
INH	6	11	A
V_{EE}	7	10	B
V_{SS}	8	9	C

LM6365



May 1999

LM6165/LM6265/LM6365 High Speed Operational Amplifier

General Description

The LM6165 family of high-speed amplifiers exhibits an excellent speed-power product in delivering 300 V/ μ s and 725 MHz GBW (stable for gains as low as +25) with only 5 mA of supply current. Further power savings and application convenience are possible by taking advantage of the wide dynamic range in operating supply voltage which extends all the way down to +5V.

These amplifiers are built with National's VIP™ (Vertically Integrated PNP) process which produces fast PNP transistors that are true complements to the already fast NPN devices. This advanced junction-isolated process delivers high speed performance without the need for complex and expensive dielectric isolation.

- High GBW product: 725 MHz
- Low supply current: 5 mA
- Fast settling: 80 ns to 0.1%
- Low differential gain: <0.1%
- Low differential phase: <0.1°
- Wide supply range: 4.75V to 32V
- Stable with unlimited capacitive load

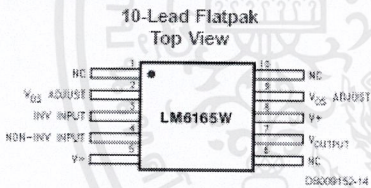
Applications

- Video amplifier
- Wide-bandwidth signal conditioning
- Radar
- Sonar

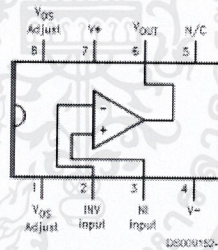
Features

- High slew rate: 300 V/ μ s

Connection Diagrams



Order Number LM6165W/883
See NS Package Number W10A



Order Number LM6165J/883
See NS Package Number J08A
Order Number LM6365M
See NS Package Number M08A
Order Number LM6265N or LM6365N
See NS Package Number N08E

LM6165/LM6265/LM6365 High Speed Operational Amplifier

VIP™ is a trademark of National Semiconductor Corporation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams (Continued)

Temperature Range			Package	NSC Drawing
Military $-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$	Industrial $-25^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$	Commercial $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$		
	LM6265N	LM6365N	8-Pin Molded DIP	N08E
LM6165J/883 5962-8962501PA			8-Pin Ceramic DIP	J08A
		LM6365M	8-Pin Molded Surface Mt.	M08A
LM6165WG/883 5962-8962501XA			10-Lead Ceramic SOIC	WG10A
LM6165W883 5962-8962501HA			10-Pin Ceramic Flatpak	W10A



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage ($V^+ - V^-$)	36V
Differential Input Voltage (Note 7)	$\pm 8V$
Common-Mode Voltage Range (Note 11)	$(V^+ - 0.7V)$ to $(V^- + 0.7V)$
Output Short Circuit to GND (Note 2)	Continuous
Soldering Information	
Dual-In-Line Package (N, J) Soldering (10 sec.)	260°C
Small Outline Package (M) Vapor Phase (60 sec.) Infrared (15 sec.)	215°C 220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Storage Temp Range	-65°C to $+150^\circ\text{C}$
Max Junction Temperature (Note 3)	150°C
ESD Tolerance (Notes 7, 8)	$\pm 700V$

Operating Ratings

Temperature Range (Note 3)	
LM6165, LM6165J/883	$-55^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$
LM6265	$-25^\circ\text{C} \leq T_J \leq +85^\circ\text{C}$
LM6365	$0^\circ\text{C} \leq T_J \leq +70^\circ\text{C}$
Supply Voltage Range	4.75V to 32V

DC Electrical Characteristics

The following specifications apply for Supply Voltage = $\pm 15V$, $V_{CM} = 0$, $R_s \geq 100\text{ k}\Omega$ and $R_L = 50\Omega$ unless otherwise noted. Boldface limits apply for $T_A = T_J = T_{MIN}$ to T_{MAX} ; all other limits $T_A = T_J = 25^\circ\text{C}$.

Symbol	Parameter	Conditions	Typ	LM6165	LM6265	LM6365	Units
				Limit (Notes 4, 12)	Limit (Note 4)	Limit (Note 4)	
V_{OS}	Input Offset Voltage		1	3	3	6	mV
				4	4	7	Max
V_{OS} Drift	Input Offset Voltage Average Drift		3				$\mu\text{V}/^\circ\text{C}$
I_b	Input Bias Current		2.5	3	3	5	μA
				6	5	6	Max
I_{OS}	Input Offset Current		150	350	350	1500	nA
				800	600	1900	Max
I_{OS} Drift	Input Offset Current Average Drift		0.3				$\text{nA}/^\circ\text{C}$
R_{IN}	Input Resistance	Differential	20				k Ω
C_{IN}	Input Capacitance		6.0				pF
A_{VOL}	Large Signal Voltage Gain (Note 10)	$V_{OUT} = \pm 10V$, $R_L = 2\text{ k}\Omega$ $R_L = 10\text{ k}\Omega$	10.5	7.5	7.5	5.5	V/mV
				5.0	6.0	5.0	Min
V_{CM}	Input Common-Mode Voltage Range	Supply = $\pm 15V$	+14.0	+13.9	+13.9	+13.6	V
				+13.8	+13.8	+13.7	Min
			-13.6	-13.4	-13.4	-13.3	V
			-13.2	-13.2	-13.2	Min	
		Supply = +5V (Note 5)	4.0	3.9	3.9	3.8	V
				3.8	3.8	3.7	Min
1.4	1.6		1.6	1.7	V		
			1.8	1.8	1.8	Max	
CMRR	Common-Mode Rejection Ratio	$-10V \leq V_{CM} \leq +10V$	102	88	88	80	dB
				82	84	78	Min
PSRR	Power Supply Rejection Ratio	$\pm 10V \leq V^* \leq \pm 16V$	104	88	88	80	dB
				82	84	78	Min

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics (Continued)

The following specifications apply for Supply Voltage = $\pm 15V$, $V_{CM} = 0$, $R_L \geq 100\text{ k}\Omega$ and $R_S = 50\Omega$ unless otherwise noted. Boldface limits apply for $T_A = T_J = T_{MIN}$ to T_{MAX} ; all other limits $T_A = T_J = 25^\circ\text{C}$.

Symbol	Parameter	Conditions	Typ	LM6165	LM6265	LM6365	Units
				Limit (Notes 4, 12)	Limit (Note 4)	Limit (Note 4)	
V_O	Output Voltage Swing	Supply = $\pm 15V$, $R_L = 2\text{ k}\Omega$	+14.2	+13.5	+13.5	+13.4	V
				+13.3	+13.3	+13.3	Min
				-13.4	-13.0	-13.0	-12.9
		Supply = +5V $R_L = 2\text{ k}\Omega$ (Note 5)	4.2	3.5	3.5	3.4	V
				3.3	3.3	3.3	Min
	1.3	1.7	1.7	1.8	V		
	Output Short Circuit Current	Source	65	30	30	30	mA
				20	25	25	Min
		Sink	65	30	30	30	mA
				20	25	25	Min
I_S	Supply Current		5.0	6.5	6.5	6.8	mA
				6.8	6.7	6.9	Max

AC Electrical Characteristics

The following specifications apply for Supply Voltage = $\pm 15V$, $V_{CM} = 0$, $R_L \geq 100\text{ k}\Omega$ and $R_S = 50\Omega$ unless otherwise noted. Boldface limits apply for $T_A = T_J = T_{MIN}$ to T_{MAX} ; all other limits $T_A = T_J = 25^\circ\text{C}$. (Note 6)

Symbol	Parameter	Conditions	Typ	LM6165	LM6265	LM6365	Units
				Limit (Notes 4, 12)	Limit (Note 4)	Limit (Note 4)	
GBW	Gain Bandwidth	$F = 20\text{ MHz}$	725	575	575	500	MHz
				350			Min
SR	Slew Rate	Supply = $\pm 5V$	500				
		$A_V = +25$ (Note 9)	300	200	200	200	V/ μs
		Supply = $\pm 5V$	200				Min
PBW	Power Bandwidth Product	$V_{OUT} = 20 V_{PP}$	4.5				MHz
t_S	Settling Time	10V Step to 0.1% $A_V = -25$, $R_L = 2\text{ k}\Omega$	80				ns
ϕ_m	Phase Margin	$A_V = +25$	45				Deg
A_D	Differential Gain	NTSC, $A_V = +25$	<0.1				%
ϕ_D	Differential Phase	NTSC, $A_V = +25$	<0.1				Deg
e_{n-p-p}	Input Noise Voltage	$F = 10\text{ kHz}$	5				nV/ $\sqrt{\text{Hz}}$
i_{n-p-p}	Input Noise Current	$F = 10\text{ kHz}$	1.5				pA/ $\sqrt{\text{Hz}}$

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Note 2: Continuous short-circuit operation at elevated ambient temperature can result in exceeding the maximum allowed junction temperature of 150°C .

Note 3: The typical junction-to-ambient thermal resistance of the molded plastic DIP (N) is 105°C/Watt , and the molded plastic SO (M) package is 155°C/Watt , and the cerdip (J) package is 125°C/Watt . All numbers apply for packages soldered directly into a printed circuit board.

Note 4: All limits guaranteed by testing or correlation.

Note 5: For single supply operation, the following conditions apply: $V_+ = 5V$, $V_- = 0V$, $V_{CM} = 2.5C$, $V_{OUT} = 2.5V$. Pin 1 & Pin 8 (V_{OS} Adjust) are each connected to Pin 4 (V_-) to realize maximum output swing. This connection will degrade V_{OS} .

Note 6: $C_L \leq 5\text{ pF}$.

Note 7: In order to achieve optimum AC performance, the input stage was designed without protective clamps. Exceeding the maximum differential input voltage results in reverse breakdown of the base-emitter junction of one of the input transistors and probable degradation of the input parameters (especially V_{OS} , I_{OS} , and Noise).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Continued)

Note 8: The average voltage that the weakest pin combinations (those involving Pin 2 or Pin 3) can withstand and still conform to the datasheet limits. The test circuit used consists of the human body model of 100 pF in series with 1500Ω.

Note 9: $V_{IN} = 0.8V$ step. For supply = ±5V, $V_{IN} = 0.2V$ step.

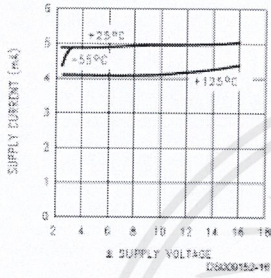
Note 10: Voltage Gain is the total output swing (20V) divided by the input signal required to produce that swing.

Note 11: The voltage between V^+ and either input pin must not exceed 35V.

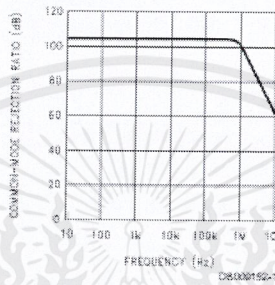
Note 12: A military RETS electrical test specification is available on request. At the time of printing, the LM6155J/883 RETS spec complied with the Boldface limits in this column. The LM6155J/883 may also be procured as Standard Military Drawing #9362-8962501PA.

Typical Performance Characteristics $R_L = 10\text{ k}\Omega$, $T_A = 25^\circ\text{C}$ unless otherwise specified

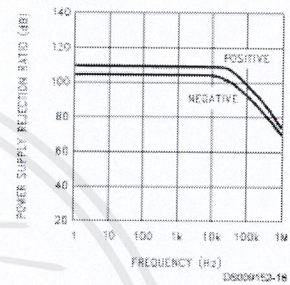
Supply Current vs Supply Voltage



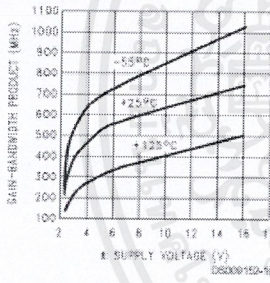
Common-Mode Rejection Ratio



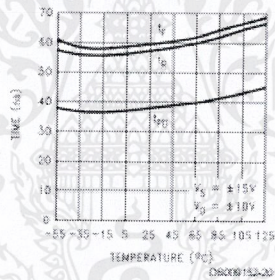
Power Supply Rejection Ratio



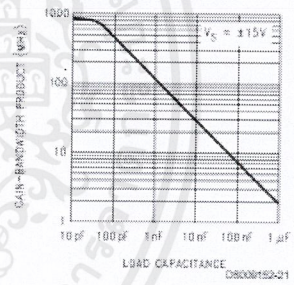
Gain-Bandwidth Product



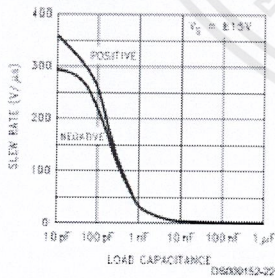
Propagation Delay, Rise and Fall Times



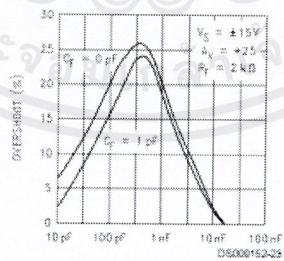
Gain-Bandwidth Product vs Load Capacitance



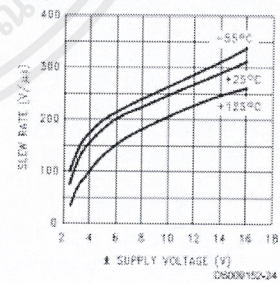
Slew Rate vs Load Capacitance



Overshoot vs Capacitive Load



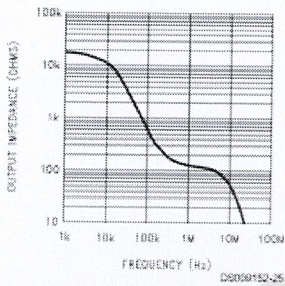
Slew Rate



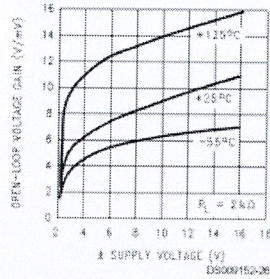
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics $R_L = 10\text{ k}\Omega$, $T_A = 25^\circ\text{C}$ unless otherwise specified (Continued)

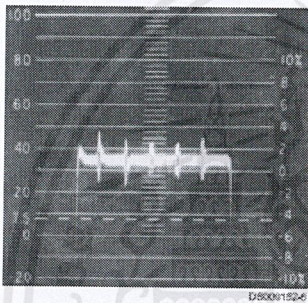
Output Impedance (Open-Loop)



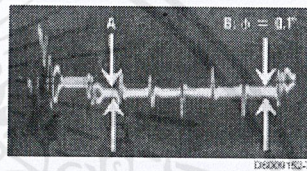
Gain vs Supply Voltage



Differential Gain (Note 13)

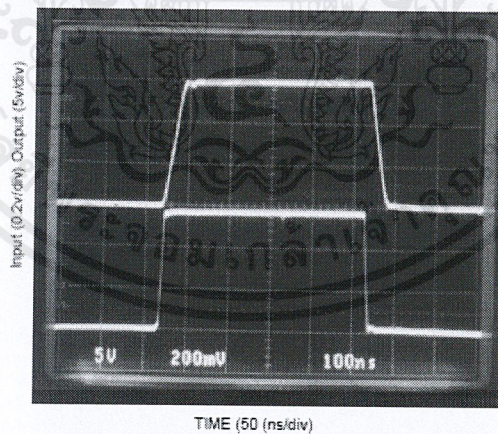


Differential Phase (Note 13)



Note 13: Differential gain and differential phase measured for four series LM6356 op amps configured with gain of +25 (each output attenuated by 95%), in series with an LM6321 buffer. Error added by LM6321 is negligible. Test performed using Tektronix Type 520 NTGC test system.

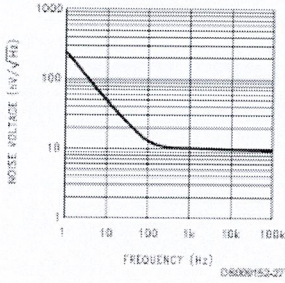
Step Response; $A_v = +25$



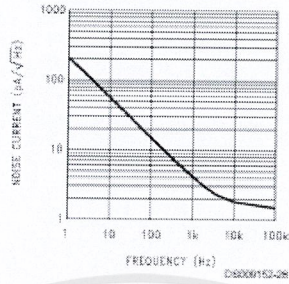
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics $R_L = 10\text{ k}\Omega$, $T_A = 25^\circ\text{C}$ unless otherwise specified (Continued)

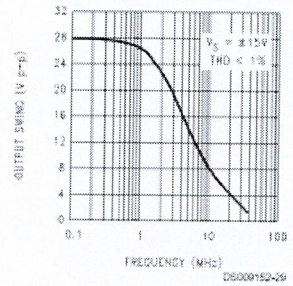
Input Noise Voltage



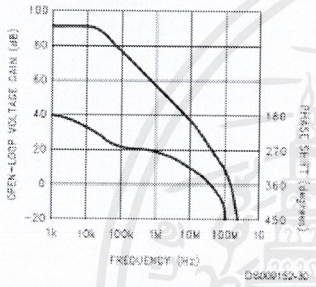
Input Noise Current



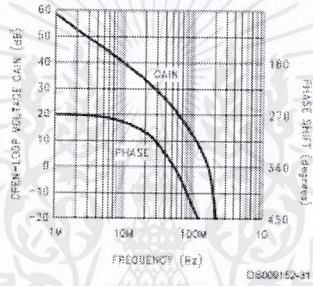
Power Bandwidth



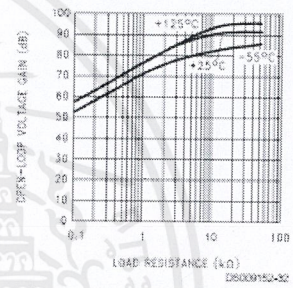
Open-Loop Frequency Response



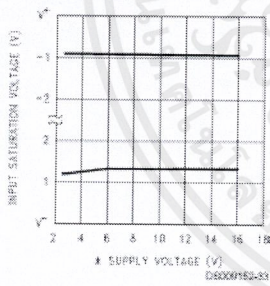
Open-Loop Frequency Response



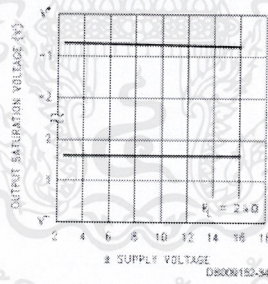
Voltage Gain vs Load Resistance



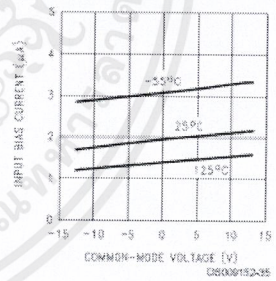
Common-Mode Input Saturation Voltage



Output Saturation Voltage



Bias Current vs Common-Mode Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

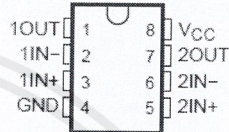
LM393

**LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS**

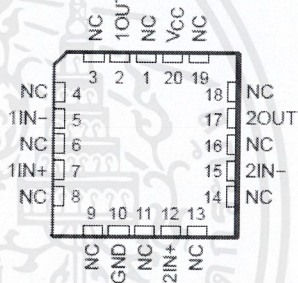
SLCS005S - JUNE 1976 - REVISED OCTOBER 2004

- **Single Supply or Dual Supplies**
- **Wide Range of Supply Voltage**
 - Max Rating . . . 2 V to 36 V
 - Tested to 30 V . . . Non-V Devices
 - Tested to 32 V . . . V-Suffix Devices
- **Low Supply-Current Drain Independent of Supply Voltage . . . 0.4 mA Typ Per Comparator**
- **Low Input Bias Current . . . 25 nA Typ**
- **Low Input Offset Current . . . 3 nA Typ (LM193)**
- **Low Input Offset Voltage . . . 2 mV Typ**
- **Common-Mode Input Voltage Range Includes Ground**
- **Differential Input Voltage Range Equal to Maximum-Rated Supply Voltage . . . ±36 V**
- **Low Output Saturation Voltage**
- **Output Compatible With TTL, MOS, and CMOS**

LM193 . . . D OR JG PACKAGE
LM293 . . . D, DGK, OR P PACKAGE
LM293A . . . D OR DGK PACKAGE
LM393, LM393A . . . D, DGK, P, PS, OR PW PACKAGE
LM2903 . . . D, DGK, P, PS, OR PW PACKAGE
(TOP VIEW)



LM193 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

description/ordering information

These devices consist of two independent voltage comparators that are designed to operate from a single power supply over a wide range of voltages. Operation from dual supplies also is possible as long as the difference between the two supplies is 2 V to 36 V, and V_{CC} is at least 1.5 V more positive than the input common-mode voltage. Current drain is independent of the supply voltage. The outputs can be connected to other open-collector outputs to achieve wired-AND relationships.

The LM193 is characterized for operation from -55°C to 125°C . The LM293 and LM293A are characterized for operation from -25°C to 85°C . The LM393 and LM393A are characterized for operation from 0°C to 70°C . The LM2903 is characterized for operation from -40°C to 125°C .

LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS
 SLCS005S – JUNE 1976 – REVISED OCTOBER 2004

description/ordering information (continued)

ORDERING INFORMATION

T_A	V_{IOmax} AT 25°C	MAX V_{CC}	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING		
0°C to 70°C	5 mV	30 V	PDIP (P)	Tube of 50	LM393P	LM393P		
			SOIC (D)	Tube of 75	LM393D	LM393		
				Reel of 2500	LM393DR			
			SOP (PS)	Reel of 2000	LM393PSR	L393		
			TSSOP (PW)	Tube of 150	LM393PW	L393		
				Reel of 2000	LM393PWR			
	MSOP/VSSOP (DGK)	Reel of 2500	LM393DGKR	M9 ‡				
	2 mV	30 V	PDIP (P)	Tube of 50	LM393AP	LM393AP		
			SOIC (D)	Tube of 75	LM393AD	LM393A		
				Reel of 2500	LM393ADR			
SOP (PS)			Reel of 2000	LM393APSR	L393A			
TSSOP (PW)			Reel of 2000	LM393APWR	L393A			
MSOP/VSSOP (DGK)			Reel of 2500	LM393ADGKR	M8 ‡			
-25°C to 85°C	5 mV	30 V	PDIP (P)	Tube of 50	LM293P	LM293P		
			SOIC (D)	Tube of 75	LM293D	LM293		
				Reel of 2500	LM293DR			
	2 mV	30 V	MSOP/VSSOP (DGK)	Reel of 2500	LM293DGKR	MC ‡		
			SOIC (D)	Tube of 75	LM293AD	LM293A		
				Reel of 2500	LM293ADR			
MSOP/VSSOP (DGK)	Reel of 2500	LM293ADGKR	MD ‡					
-40°C to 125°C	7 mV	30 V	PDIP (P)	Tube of 50	LM2903P	LM2903P		
			SOIC (D)	Tube of 75	LM2903D	LM2903		
				Reel of 2500	LM2903DR			
			SOP (PS)	Reel of 2000	LM2903PSR	L2903		
			TSSOP (PW)	Reel of 2000	LM2903PWR	L2903		
			MSOP/VSSOP (DGK)	Reel of 2500	LM2903DGKR	MA ‡		
	7 mV	32 V	SOIC (D)	Reel of 2500	LM2903VQDR	L2903V		
			TSSOP (PW)	Reel of 2000	LM2903VQPWR	L2903V		
			2 mV	32 V	SOIC (D)	Reel of 2500	LM2903AVQDR	L2903AV
					TSSOP (PW)	Reel of 2000	LM2903AVQPWR	L2903AV
-55°C to 125°C	5 mV	30 V	CDIP (JG)	Tube of 50	LM193JG	LM193JG		
			LCCC (FK)	Tube of 55	LM193FK	LM193FK		
			SOIC (D)	Reel of 2500	LM193DR	LM193		

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

‡ The actual top-side marking has one additional character that designates the assembly/test site.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

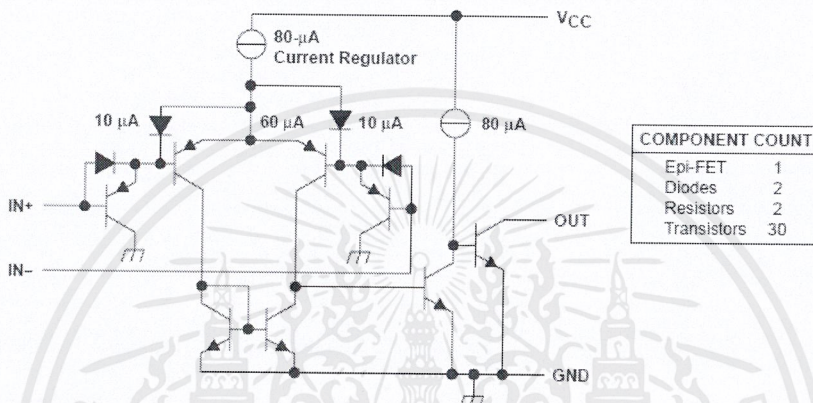
**LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS**

SLCS0055 - JUNE 1976 - REVISED OCTOBER 2004

symbol (each comparator)



schematic (each comparator)



Current values shown are nominal.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage, V_{CC} (see Note 1)	36 V
Differential input voltage, V_{ID} (see Note 2)	± 36 V
Input voltage range, V_I (either input)	-0.3 V to 36 V
Output voltage, V_O	36 V
Output current, I_O	20 mA
Duration of output short-circuit to ground (see Note 3)	Unlimited
Package thermal impedance, θ_{JA} (see Notes 4 and 5):	
D package	97°C/W
DGK package	172°C/W
P package	85°C/W
PS package	95°C/W
PW package	149°C/W
Package thermal impedance, θ_{JC} (see Notes 6 and 7):	
FK package	5.61°C/W
JG package	14.5°C/W
Operating virtual junction temperature, T_J	150°C
Case temperature for 60 seconds: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: JG package	300°C
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
- All voltage values, except differential voltages, are with respect to GND.
 - Differential voltages are at $IN+$, with respect to $IN-$.
 - Short circuits from outputs to V_{CC} can cause excessive heating and eventual destruction.
 - Maximum power dissipation is a function of $T_J(max)$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 - The package thermal impedance is calculated in accordance with JESD 51-7.
 - Maximum power dissipation is a function of $T_J(max)$, θ_{JC} , and T_C . The maximum allowable power dissipation at any allowable case temperature is $P_D = (T_J(max) - T_C)/\theta_{JC}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 - The package thermal impedance is calculated in accordance with MIL-STD-883.

LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS

SLCS005S – JUNE 1976 – REVISED OCTOBER 2004

electrical characteristics at specified free-air temperature, $V_{CC} = 5\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_A^\dagger	LM193			LM293 LM393			UNIT	
			MIN	TYP	MAX	MIN	TYP	MAX		
V_{IO} Input offset voltage	$V_{CC} = 5\text{ V to }30\text{ V}$, $V_O = 1.4\text{ V}$, $V_{IC} = V_{IC}(\text{min})$	25°C		2	5		2	5	mV	
		Full range			9			9		
I_{IO} Input offset current	$V_O = 1.4\text{ V}$	25°C		3	25		5	50	nA	
		Full range			100			250		
I_{IB} Input bias current	$V_O = 1.4\text{ V}$	25°C		-25	-100		-25	-250	nA	
		Full range			-300			-400		
V_{ICR} Common-mode input voltage range‡		25°C		0 to $V_{CC} - 1.5$			0 to $V_{CC} - 1.5$		V	
		Full range		0 to $V_{CC} - 2$			0 to $V_{CC} - 2$			
A_{VD} Large-signal differential-voltage amplification	$V_{CC} = 15\text{ V}$, $V_O = 1.4\text{ V to }11.4\text{ V}$, $R_L \geq 15\text{ k}\Omega\text{ to }V_{CC}$	25°C		50	200		50	200	V/mV	
I_{OH} High-level output current	$V_{OH} = 5\text{ V}$, $V_{ID} = 1\text{ V}$ $V_{OH} = 30\text{ V}$, $V_{ID} = 1\text{ V}$	25°C		0.1			0.1	50	nA	
		Full range			1			1	μA	
V_{OL} Low-level output voltage	$I_{OL} = 4\text{ mA}$, $V_{ID} = -1\text{ V}$	25°C		150	400		150	400	mV	
		Full range			700			700		
I_{OL} Low-level output current	$V_{OL} = 1.5\text{ V}$, $V_{ID} = -1\text{ V}$	25°C		6			6		mA	
I_{CC} Supply current	$R_L = \infty$	$V_{CC} = 5\text{ V}$	25°C		0.8	1		0.8	1	mA
		$V_{CC} = 30\text{ V}$	Full range			2.5			2.5	

† Full range (MIN or MAX) for LM193 is -55°C to 125°C , for LM293 is 25°C to 85°C , and for LM393 is 0°C to 70°C . All characteristics are measured with zero common-mode input voltage, unless otherwise specified.

‡ The voltage at either input or common-mode should not be allowed to go negative by more than 0.3 V. The upper end of the common-mode voltage range is $V_{CC} + 1.5\text{ V}$, but either or both inputs can go to 30 V without damage.

LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS
 SLC5005S – JUNE 1976 – REVISED OCTOBER 2004

electrical characteristics at specified free-air temperature, $V_{CC} = 5\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_A †	LM293A LM393A			UNIT
			MIN	TYP	MAX	
V_{IO} Input offset voltage	$V_{CC} = 5\text{ V to }30\text{ V}, V_O = 1.4\text{ V},$ $V_{IC} = V_{IC(\min)}$	25°C		1	2	mV
		Full range			4	
I_{IO} Input offset current	$V_O = 1.4\text{ V}$	25°C		5	50	nA
		Full range			150	
I_{IB} Input bias current	$V_O = 1.4\text{ V}$	25°C		-25	-250	nA
		Full range			-400	
V_{ICR} Common-mode input voltage range§		25°C		0 to $V_{CC} - 1.5$		V
		Full range		0 to $V_{CC} - 2$		
A_{VD} Large-signal differential-voltage amplification	$V_{CC} = 15\text{ V}, V_O = 1.4\text{ V to }11.4\text{ V},$ $R_L \geq 15\text{ k}\Omega\text{ to }V_{CC}$	25°C	50	200		V/mV
I_{OH} High-level output current	$V_{OH} = 5\text{ V}, V_{ID} = 1\text{ V}$ $V_{OH} = 30\text{ V}, V_{ID} = 1\text{ V}$	25°C		0.1	50	nA
		Full range			1	
V_{OL} Low-level output voltage	$I_{OL} = 4\text{ mA}, V_{ID} = -1\text{ V}$	25°C		150	400	mV
		Full range			700	
I_{OL} Low-level output current	$V_{OL} = 1.5\text{ V}, V_{ID} = -1\text{ V}$	25°C	6			mA
I_{CC} Supply current	$R_L = \infty$	$V_{CC} = 5\text{ V}$	25°C	0.8	1	mA
		$V_{CC} = 30\text{ V}$	Full range		2.5	

† Full range (MIN or MAX) for LM293A is 25°C to 85°C, and for LM393A is 0°C to 70°C. All characteristics are measured with zero common-mode input voltage, unless otherwise specified.

§ The voltage at either input or common-mode should not be allowed to go negative by more than 0.3 V. The upper end of the common-mode voltage range is $V_{CC+} - 1.5\text{ V}$, but either or both inputs can go to 30 V without damage.

LM193, LM293, LM293A
LM393, LM393A, LM2903, LM2903V
DUAL DIFFERENTIAL COMPARATORS

SLCS005S - JUNE 1976 - REVISED OCTOBER 2004

electrical characteristics at specified free-air temperature, $V_{CC} = 5\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_A †	LM2903			LM2903A			UNIT	
			MIN	TYP	MAX	MIN	TYP	MAX		
V_{IO} Input offset voltage	$V_{CC} = 5\text{ V to MAX}^\ddagger$, $V_O = 1.4\text{ V}$, $V_{IC} = V_{IC(min)}$	25°C		2	7		1	2	mV	
		Full range			15			4		
I_{IO} Input offset current	$V_O = 1.4\text{ V}$	25°C		5	50		5	50	nA	
		Full range			200			200		
I_{IB} Input bias current	$V_O = 1.4\text{ V}$	25°C		-25	-250		-25	-250	nA	
		Full range			-500			-500		
V_{ICR} Common-mode input voltage range§		25°C		0 to $V_{CC} - 1.5$			0 to $V_{CC} - 1.5$		V	
		Full range		0 to $V_{CC} - 2$			0 to $V_{CC} - 2$			
A_{VD} Large-signal differential-voltage amplification	$V_{CC} = 15\text{ V}$, $V_O = 1.4\text{ V to }11.4\text{ V}$, $R_L \geq 15\text{ k}\Omega\text{ to }V_{CC}$	25°C		25	100		25	100	V/mV	
I_{OH} High-level output current	$V_{OH} = 5\text{ V}$, $V_{ID} = 1\text{ V}$ $V_{OH} = V_{CC\text{ MAX}}$, $V_{ID} = 1\text{ V}$	25°C		0.1	50		0.1	50	nA	
		Full range			1			1	μA	
V_{OL} Low-level output voltage	$I_{OL} = 4\text{ mA}$, $V_{ID} = -1\text{ V}$	25°C		150	400		150	400	mV	
		Full range			700			700		
I_{OL} Low-level output current	$V_{OL} = 1.5\text{ V}$, $V_{ID} = -1\text{ V}$	25°C		6			6		mA	
I_{CC} Supply current	$R_L = \infty$	$V_{CC} = 5\text{ V}$	25°C		0.8	1		0.8	1	mA
		$V_{CC} = \text{MAX}$	Full range			2.5			2.5	

† Full range (MIN or MAX) for LM2903 is -40°C to 125°C . All characteristics are measured with zero common-mode input voltage, unless otherwise specified.

‡ $V_{CC\text{ MAX}} = 30\text{ V}$ for non-V devices and 32 V for V-suffix devices.

§ The voltage at either input or common-mode should not be allowed to go negative by more than 0.3 V . The upper end of the common-mode voltage range is $V_{CC+} - 1.5\text{ V}$, but either or both inputs can go to 30 V (32 V for V-suffix devices) without damage.

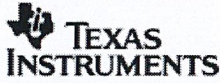
switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	LM193 LM293, LM293A LM393, LM393A LM2903	UNIT	
		TYP		
Response time	R_L connected to 5 V through $5.1\text{ k}\Omega$, $C_L = 15\text{ pF}$ †. See Note 8	100-mV input step with 5-mV overdrive	1.3	μs
		TTL-level input step	0.3	

† C_L includes probe and jig capacitance.

NOTE 8: The response time specified is the interval between the input step function and the instant when the output crosses 1.4 V .

HC241



Data sheet acquired from Harris Semiconductor
SCHS187E

November 1997 - Revised October 2004

**CD54/74HC240, CD54/74HCT240,
CD74HC241, CD54/74HCT241,
CD54/74HC244, CD54/74HCT244**
High-Speed CMOS Logic
Octal Buffer/Line Drivers, Three-State

Features

- HC/HCT240 Inverting
- HC/HCT241 Non-Inverting
- HC/HCT244 Non-Inverting
- Typical Propagation Delay = 8ns at $V_{CC} = 5V$,
 $C_L = 15pF$, $T_A = 25^\circ C$ for HC240
- Three-State Outputs
- Buffered Inputs
- High-Current Bus Driver Outputs
- Fanout (Over Temperature Range)
 - Standard Outputs 10 LSTTL Loads
 - Bus Driver Outputs 15 LSTTL Loads
- Wide Operating Temperature Range . . . $-55^\circ C$ to $125^\circ C$
- Balanced Propagation Delay and Transition Times
- Significant Power Reduction Compared to LSTTL Logic ICs
- HC Types
 - 2V to 6V Operation
 - High Noise Immunity: $N_{IL} = 30\%$, $N_{IH} = 30\%$ of V_{CC} at $V_{CC} = 5V$
- HCT Types
 - 4.5V to 5.5V Operation
 - Direct LSTTL Input Logic Compatibility, $V_{IL} = 0.8V$ (Max), $V_{IH} = 2V$ (Min)
 - CMOS Input Compatibility, $I_i \leq 1\mu A$ at V_{OL} , V_{OH}

Description

The 'HC240 and 'HCT240 are inverting three-state buffers having two active-low output enables. The CD74HC241, 'HCT241, 'HC244 and 'HCT244 are non-inverting three-state buffers that differ only in that the 241 has one active-high and one active-low output enable, and the 244 has two active-low output enables. All three types have identical pinouts.

Ordering Information

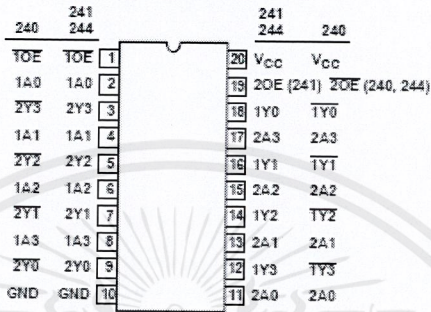
PART NUMBER	TEMP. RANGE ($^\circ C$)	PACKAGE
CD54HC240F3A	-55 to 125	20 Ld CERDIP
CD54HC244F3A	-55 to 125	20 Ld CERDIP
CD54HCT240F3A	-55 to 125	20 Ld CERDIP
CD54HCT241F3A	-55 to 125	20 Ld CERDIP
CD54HCT244F3A	-55 to 125	20 Ld CERDIP
CD74HC240E	-55 to 125	20 Ld PDIP
CD74HC240M	-55 to 125	20 Ld SOIC
CD74HC240M96	-55 to 125	20 Ld SOIC
CD74HC241E	-55 to 125	20 Ld PDIP
CD74HC241M	-55 to 125	20 Ld SOIC
CD74HC241M96	-55 to 125	20 Ld SOIC
CD74HC244E	-55 to 125	20 Ld PDIP
CD74HC244M	-55 to 125	20 Ld SOIC
CD74HC244M96	-55 to 125	20 Ld SOIC
CD74HCT240E	-55 to 125	20 Ld PDIP
CD74HCT240M	-55 to 125	20 Ld SOIC
CD74HCT240M96	-55 to 125	20 Ld SOIC
CD74HCT240PW	-55 to 125	20 Ld TSSOP
CD74HCT240PWR	-55 to 125	20 Ld TSSOP
CD74HCT240PWT	-55 to 125	20 Ld TSSOP
CD74HCT241E	-55 to 125	20 Ld PDIP
CD74HCT241M	-55 to 125	20 Ld SOIC
CD74HCT241M96	-55 to 125	20 Ld SOIC
CD74HCT244E	-55 to 125	20 Ld PDIP
CD74HCT244M	-55 to 125	20 Ld SOIC
CD74HCT244M96	-55 to 125	20 Ld SOIC

NOTE: When ordering, use the entire part number. The suffixes 96 and R denote tape and reel. The suffix T denotes a small-quantity reel of 250.

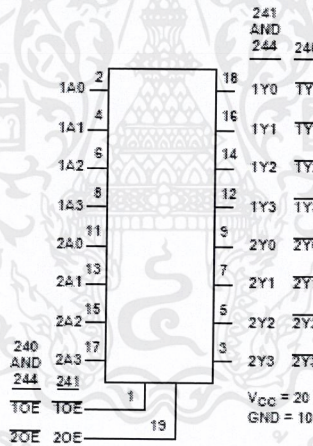
Pinout

CD54HC240, CD54HCT240, CD54HCT241,
 CD54HC244, CD54HCT244
 (CERDIP)
 CD74HC240, CD74HCT241, CD74HCT241,
 CD74HC244, CD74HCT244
 (PDIP, SOIC)
 CD74HCT240,
 (PDIP, SOIC, TSOP)

TOP VIEW



Functional Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

DC Supply Voltage, V_{CC}	-0.5V to 7V
DC Input Diode Current, I_{IK}	
For $V_I < -0.5V$ or $V_I > V_{CC} + 0.5V$	$\pm 20mA$
DC Output Diode Current, I_{OK}	
For $V_O < -0.5V$ or $V_O > V_{CC} + 0.5V$	$\pm 20mA$
DC Drain Current, per Output, I_O	
For $-0.5V < V_O < V_{CC} + 0.5V$	$\pm 35mA$
DC Output Source or Sink Current per Output Pin, I_O	
For $V_O > -0.5V$ or $V_O < V_{CC} + 0.5V$	$\pm 25mA$
DC V_{CC} or Ground Current, I_{CC}	$\pm 70mA$

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA}
E (PDIP) Package	60°C/W
M (SOIC) Package	58°C/W
PW (TSSOP) Package	53°C/W
Maximum Junction Temperature	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)	300°C (SOIC - Lead Tips Only)

Operating Conditions

Temperature Range (T_A)	-55°C to 125°C
Supply Voltage Range, V_{CC}	
HC Types	2V to 6V
HCT Types	4.5V to 5.5V
DC Input or Output Voltage, V_I, V_O	0V to V_{CC}
Input Rise and Fall Time	
2V	1000ns (Max)
4.5V	500ns (Max)
6V	400ns (Max)

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

- The package thermal impedance is calculated in accordance with JEDEC 51-7.

DC Electrical Specifications

PARAMETER	SYMBOL	TEST CONDITIONS		V_{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		V_I (V)	I_O (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
HC TYPES												
High Level Input Voltage	V_{IH}	-	-	2	1.5	-	-	1.5	-	1.5	-	V
				4.5	3.15	-	-	3.15	-	3.15	-	V
				6	4.2	-	-	4.2	-	4.2	-	V
Low Level Input Voltage	V_{IL}	-	-	2	-	-	0.5	-	0.5	-	0.5	V
				4.5	-	-	1.35	-	1.35	-	1.35	V
				6	-	-	1.8	-	1.8	-	1.8	V
High Level Output Voltage CMOS Loads	V_{OH}	V_{IH} or V_{IL}	-0.02	2	1.9	-	-	1.9	-	1.9	-	V
			-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
			-0.02	6	5.9	-	-	5.9	-	5.9	-	V
High Level Output Voltage TTL Loads	V_{OH}	V_{IH} or V_{IL}	-6	4.5	3.98	-	-	3.84	-	3.7	-	V
			-7.8	6	5.48	-	-	5.34	-	5.2	-	V
Low Level Output Voltage CMOS Loads	V_{OL}	V_{IH} or V_{IL}	0.02	2	-	-	0.1	-	0.1	-	0.1	V
			0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
			0.02	6	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads	V_{OL}	V_{IH} or V_{IL}	6	4.5	-	-	0.26	-	0.33	-	0.4	V
			7.8	6	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	I_I	V_{CC} or GND	-	6	-	-	± 0.1	-	± 1	-	± 1	μA
Quiescent Device Current	I_{CC}	V_{CC} or GND	0	6	-	-	8	-	80	-	160	μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Specifications (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS		V _{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		V _I (V)	I _O (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
Three-State Leakage Current	I _{OZ}	V _{IL} or V _{IH}	-	6	-	-	±0.5	-	±0.5	-	±10	µA
HCT TYPES												
High Level Input Voltage	V _{IH}	-	-	4.5 to 5.5	2	-	-	2	-	2	-	V
Low Level Input Voltage	V _{IL}	-	-	4.5 to 5.5	-	-	0.8	-	0.8	-	0.8	V
High Level Output Voltage CMOS Loads	V _{OH}	V _{IH} or V _{IL}	-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
High Level Output Voltage TTL Loads			-6	4.5	3.98	-	-	3.84	-	3.7	-	V
Low Level Output Voltage CMOS Loads	V _{OL}	V _{IH} or V _{IL}	0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads			6	4.5	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	I _I	V _{CC} to GND	0	5.5	-	-	±0.1	-	±1	-	±1	µA
Quiescent Device Current	I _{CC}	V _{CC} or GND	0	5.5	-	-	8	-	80	-	160	µA
Additional Quiescent Device Current Per Input Pin: 1 Unit Load	ΔI _{CC} (Note 2)	V _{CC} -2.1	-	4.5 to 5.5	-	100	360	-	450	-	490	µA
Three-State Leakage Current	I _{OZ}	V _{IL} or V _{IH}	-	5.5	-	-	±0.5	-	±5	-	±10	µA

NOTE:

2. For dual-supply systems theoretical worst case (V_I = 2.4V, V_{CC} = 5.5V) specification is 1.8mA.

HCT Input Loading Table

INPUT	UNIT LOADS
HCT240	
nA0-A3	1.5
1OE	0.7
2OE	0.7
HCT241	
nA0-A3	0.7
1OE	0.7
2OE	1.5
HCT244	
nA0-A3	0.7
1OE	0.7
2OE	0.7

NOTE: Unit Load is ΔI_{CC} limit specified in DC Electrical Specifications table, e.g., 360µA max at 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Specifications $C_L = 50\text{pF}$, Input $t_r, t_f = 6\text{ns}$

PARAMETER	SYMBOL	TEST CONDITIONS	V_{CC} (V)	25°C			-40°C TO 85°C			-55°C TO 125°C			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
HC TYPES													
Propagation Delay Data to Outputs HC240	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	2	-	-	100	-	-	125	-	-	150	ns
			4.5	-	-	20	-	-	25	-	-	30	ns
		$C_L = 15\text{pF}$	5	-	8	-	-	-	-	-	-	-	ns
		$C_L = 50\text{pF}$	6	-	-	17	-	-	21	-	-	26	ns
Data to Outputs HC241	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	2	-	-	110	-	-	140	-	-	165	ns
			4.5	-	-	22	-	-	28	-	-	33	ns
		$C_L = 15\text{pF}$	5	-	9	-	-	-	-	-	-	-	ns
		$C_L = 50\text{pF}$	6	-	-	19	-	-	24	-	-	28	ns
Data to Outputs HC244	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	2	-	-	110	-	-	140	-	-	165	ns
			4.5	-	-	22	-	-	28	-	-	33	ns
		$C_L = 15\text{pF}$	5	-	9	-	-	-	-	-	-	-	ns
		$C_L = 50\text{pF}$	6	-	-	19	-	-	24	-	-	28	ns
Output Enable and Disable Time	t_{THL}, t_{TLH}	$C_L = 50\text{pF}$	2	-	-	150	-	-	190	-	-	225	ns
			4.5	-	-	30	-	-	38	-	-	45	ns
		5	-	12	-	-	-	-	-	-	-	-	ns
		6	-	-	26	-	-	33	-	-	38	ns	
Output Transition Time	t_{TLH}, t_{THL}	$C_L = 50\text{pF}$	2	-	-	60	-	-	75	-	-	90	ns
			4.5	-	-	12	-	-	15	-	-	18	ns
			6	-	-	10	-	-	13	-	-	15	ns
Input Capacitance	C_i	$C_L = 50\text{pF}$	-	10	-	10	-	-	10	-	-	10	pF
Three-State Output Capacitance	C_O	$C_L = 50\text{pF}$	-	-	-	20	-	-	20	-	-	20	pF
Power Dissipation Capacitance (Notes 3, 4)	C_{PD}	$C_L = 15\text{pF}$	HC240	5	-	38	-	-	-	-	-	-	pF
			HC241	5	-	34	-	-	-	-	-	-	pF
			HC244	5	-	46	-	-	-	-	-	-	pF
HCT TYPES													
Propagation Delay Data to Outputs HCT240	t_{PHL}, t_{PLH}	$C_L = 50\text{pF}$	4.5	-	-	22	-	-	28	-	-	33	ns
		$C_L = 15\text{pF}$	5	-	9	-	-	-	-	-	-	-	ns
Data to Outputs HCT241	t_{PHL}, t_{PLH}	$C_L = 50\text{pF}$	4.5	-	-	25	-	-	31	-	-	38	ns
		$C_L = 15\text{pF}$	5	-	10	-	-	-	-	-	-	-	ns
Data to Outputs HCT244	t_{PHL}, t_{PLH}	$C_L = 50\text{pF}$	4.5	-	-	25	-	-	31	-	-	38	ns
		$C_L = 15\text{pF}$	5	-	10	-	-	-	-	-	-	-	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Specifications $C_L = 50\text{pF}$, Input $t_r, t_f = 6\text{ns}$ (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	V_{CC} (V)	25°C			-40°C TO 85°C			-55°C TO 125°C			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Output Enable and Disable Times	t_{TLH}, t_{THL}	$C_L = 50\text{pF}$	4.5	-	-	30	-	-	38	-	-	45	ns
Output Transition Time	t_{THL}, t_{TLH}	$C_L = 50\text{pF}$	4.5	-	-	12	-	-	15	-	-	18	ns
Input Capacitance	C_i	$C_L = 50\text{pF}$	-	10	-	10	-	-	10	-	-	10	pF
Power Dissipation Capacitance (Notes 3, 4)	C_{PD}												
HCT240	-	-	5	-	40	-	-	-	-	-	-	-	pF
HCT241	-	-	5	-	38	-	-	-	-	-	-	-	pF
HCT244	-	-	5	-	40	-	-	-	-	-	-	-	pF

NOTES:

- C_{PD} is used to determine the dynamic power consumption, per channel.
- $P_D = V_{CC}^2 f_i (C_{PD} + C_L)$ where f_i = Input Frequency, f_O = Output Frequency, C_L = Output Load Capacitance, V_{CC} = Supply Voltage.

Test Circuits and Waveforms

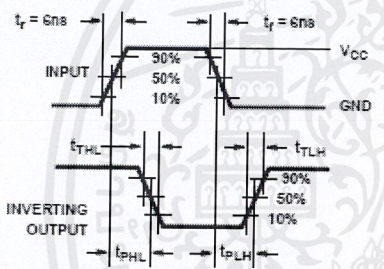


FIGURE 1. HC TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

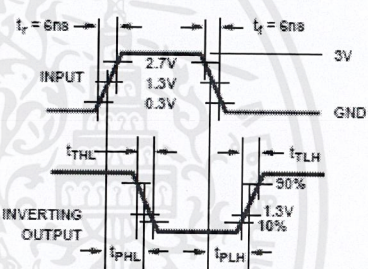


FIGURE 2. HCT TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

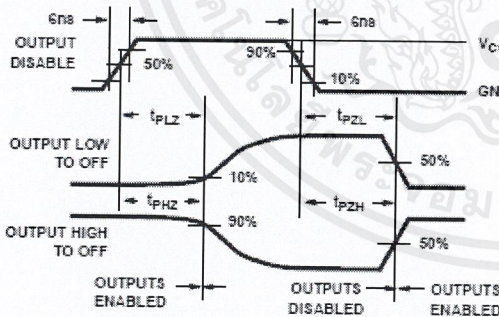


FIGURE 3. HC THREE-STATE PROPAGATION DELAY WAVEFORM

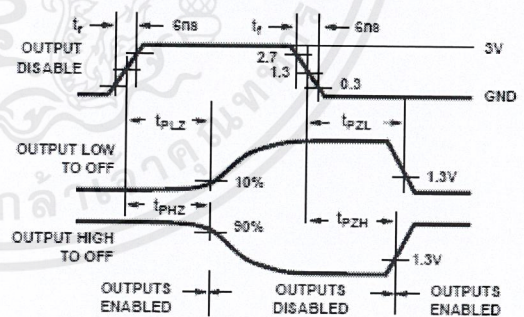
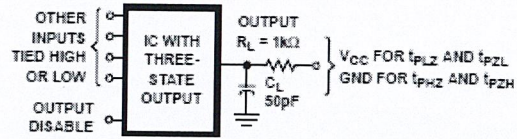


FIGURE 4. HCT THREE-STATE PROPAGATION DELAY WAVEFORM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits and Waveforms (Continued)



NOTE: Open drain waveforms t_{pLZ} and t_{pZL} are the same as those for three-state shown on the left. The test circuit is Output $R_L = 1k\Omega$ to V_{CC} , $C_L = 50pF$.

FIGURE 5. HC AND HCT THREE-STATE PROPAGATION DELAY TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16F866A



PIC16F87XA

28/40/44-Pin Enhanced Flash Microcontrollers

Devices Included in this Data Sheet:

- PIC16F873A
- PIC16F874A
- PIC16F876A
- PIC16F877A

High-Performance RISC CPU:

- Only 35 single-word instructions to learn
- All single-cycle instructions except for program branches, which are two-cycle
- Operating speed: DC – 20 MHz clock input
DC – 200 ns instruction cycle
- Up to 8K x 14 words of Flash Program Memory,
Up to 368 x 8 bytes of Data Memory (RAM),
Up to 256 x 8 bytes of EEPROM Data Memory
- Pinout compatible to other 28-pin or 40/44-pin
PIC16CXXX and PIC16FXXX microcontrollers

Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler, can be incremented during Sleep via external crystal/clock
- Timer2: 8-bit timer/counter with 8-bit period register, prescaler and postscaler
- Two Capture, Compare, PWM modules
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- Synchronous Serial Port (SSP) with SPI™ (Master mode) and I²C™ (Master/Slave)
- Universal Synchronous Asynchronous Receiver Transmitter (USART/SCI) with 9-bit address detection
- Parallel Slave Port (PSP) – 8 bits wide with external RD, WR and CS controls (40/44-pin only)
- Brown-out detection circuitry for Brown-out Reset (BOR)

Analog Features:

- 10-bit, up to 8-channel Analog-to-Digital Converter (A/D)
- Brown-out Reset (BOR)
- Analog Comparator module with:
 - Two analog comparators
 - Programmable on-chip voltage reference (VREF) module
 - Programmable input multiplexing from device inputs and internal voltage reference
 - Comparator outputs are externally accessible

Special Microcontroller Features:

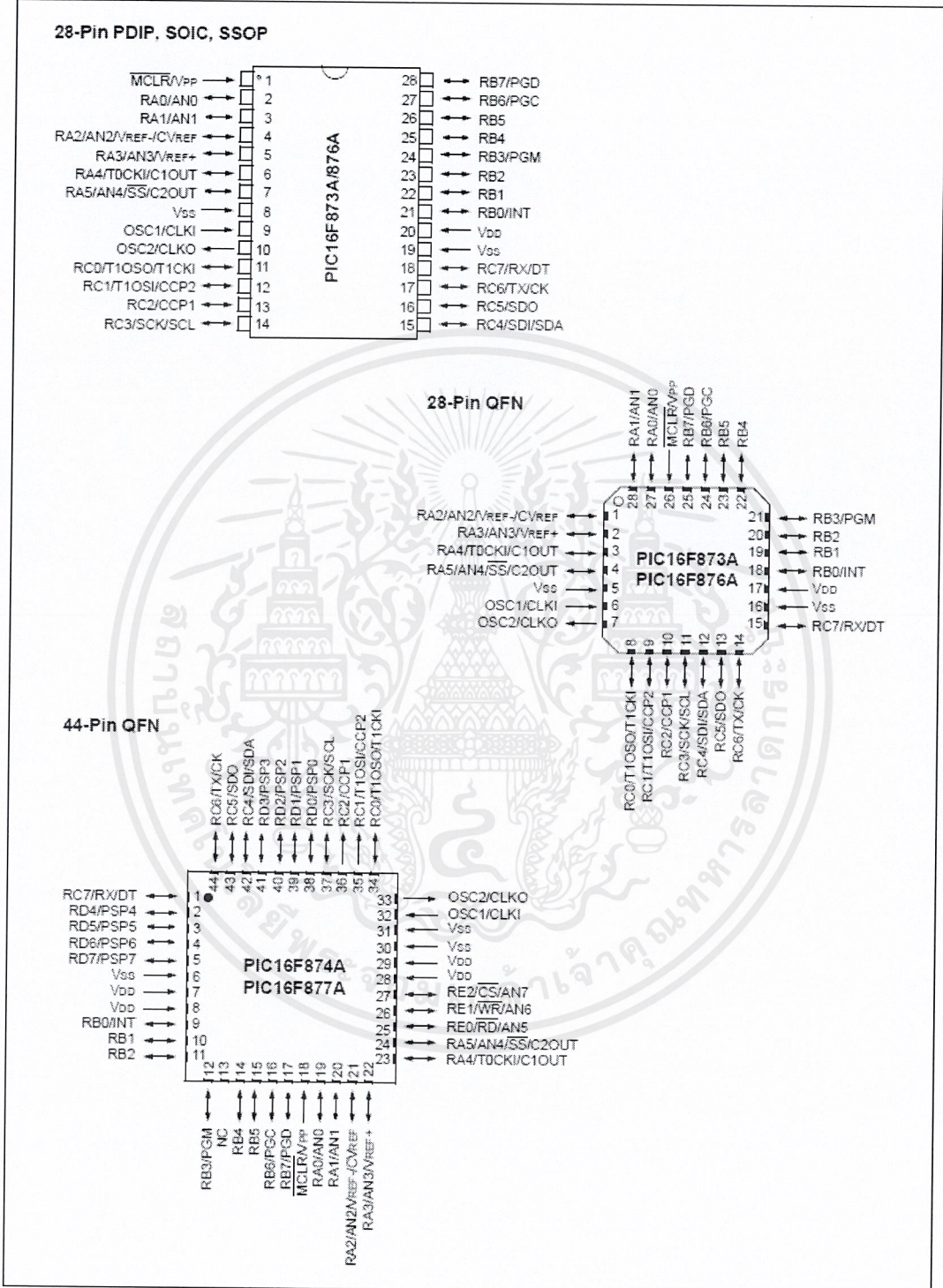
- 100,000 erase/write cycle Enhanced Flash program memory typical
- 1,000,000 erase/write cycle Data EEPROM memory typical
- Data EEPROM Retention > 40 years
- Self-reprogrammable under software control
- In-Circuit Serial Programming™ (ICSP™) via two pins
- Single-supply 5V In-Circuit Serial Programming
- Watchdog Timer (WDT) with its own on-chip RC oscillator for reliable operation
- Programmable code protection
- Power saving Sleep mode
- Selectable oscillator options
- In-Circuit Debug (ICD) via two pins

CMOS Technology:

- Low-power, high-speed Flash/EEPROM technology
- Fully static design
- Wide operating voltage range (2.0V to 5.5V)
- Commercial and Industrial temperature ranges
- Low-power consumption

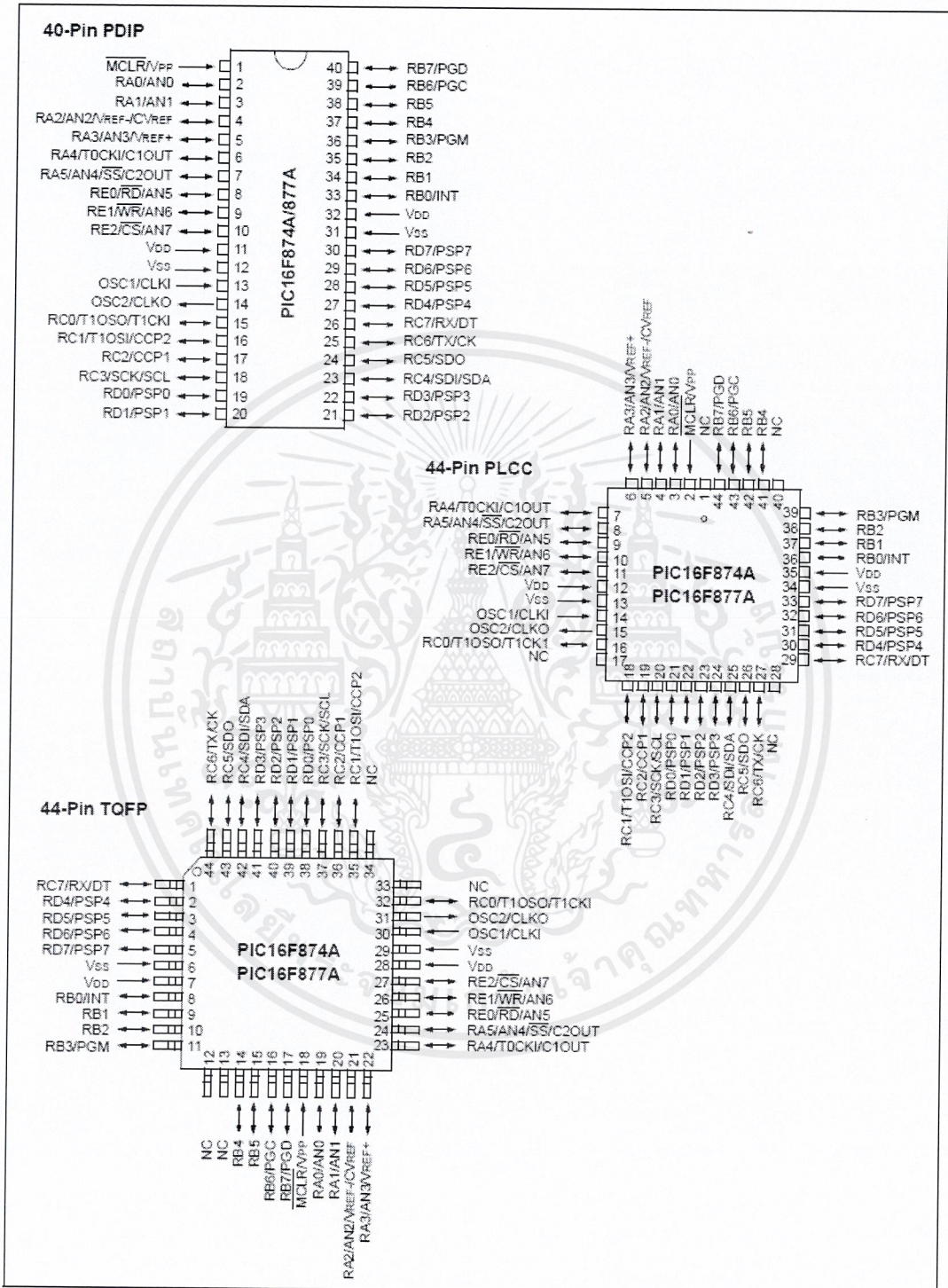
Device	Program Memory		Data SRAM (Bytes)	EEPROM (Bytes)	I/O	10-bit A/D (ch)	CCP (PWM)	MSSP		USART	Timers 8/16-bit	Comparators
	Bytes	# Single Word Instructions						SPI	Master I ² C			
PIC16F873A	7.2K	4096	192	128	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F874A	7.2K	4096	192	128	33	8	2	Yes	Yes	Yes	2/1	2
PIC16F876A	14.3K	8192	368	256	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F877A	14.3K	8192	368	256	33	8	2	Yes	Yes	Yes	2/1	2

Pin Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Diagrams (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

1.0 DEVICE OVERVIEW

This document contains device specific information about the following devices:

- PIC16F873A
- PIC16F874A
- PIC16F876A
- PIC16F877A

PIC16F873A/876A devices are available only in 28-pin packages, while PIC16F874A/877A devices are available in 40-pin and 44-pin packages. All devices in the PIC16F87XA family share common architecture with the following differences:

- The PIC16F873A and PIC16F874A have one-half of the total on-chip memory of the PIC16F876A and PIC16F877A
- The 28-pin devices have three I/O ports, while the 40/44-pin devices have five
- The 28-pin devices have fourteen interrupts, while the 40/44-pin devices have fifteen
- The 28-pin devices have five A/D input channels, while the 40/44-pin devices have eight
- The Parallel Slave Port is implemented only on the 40/44-pin devices

The available features are summarized in Table 1-1. Block diagrams of the PIC16F873A/876A and PIC16F874A/877A devices are provided in Figure 1-1 and Figure 1-2, respectively. The pinouts for these device families are listed in Table 1-2 and Table 1-3.

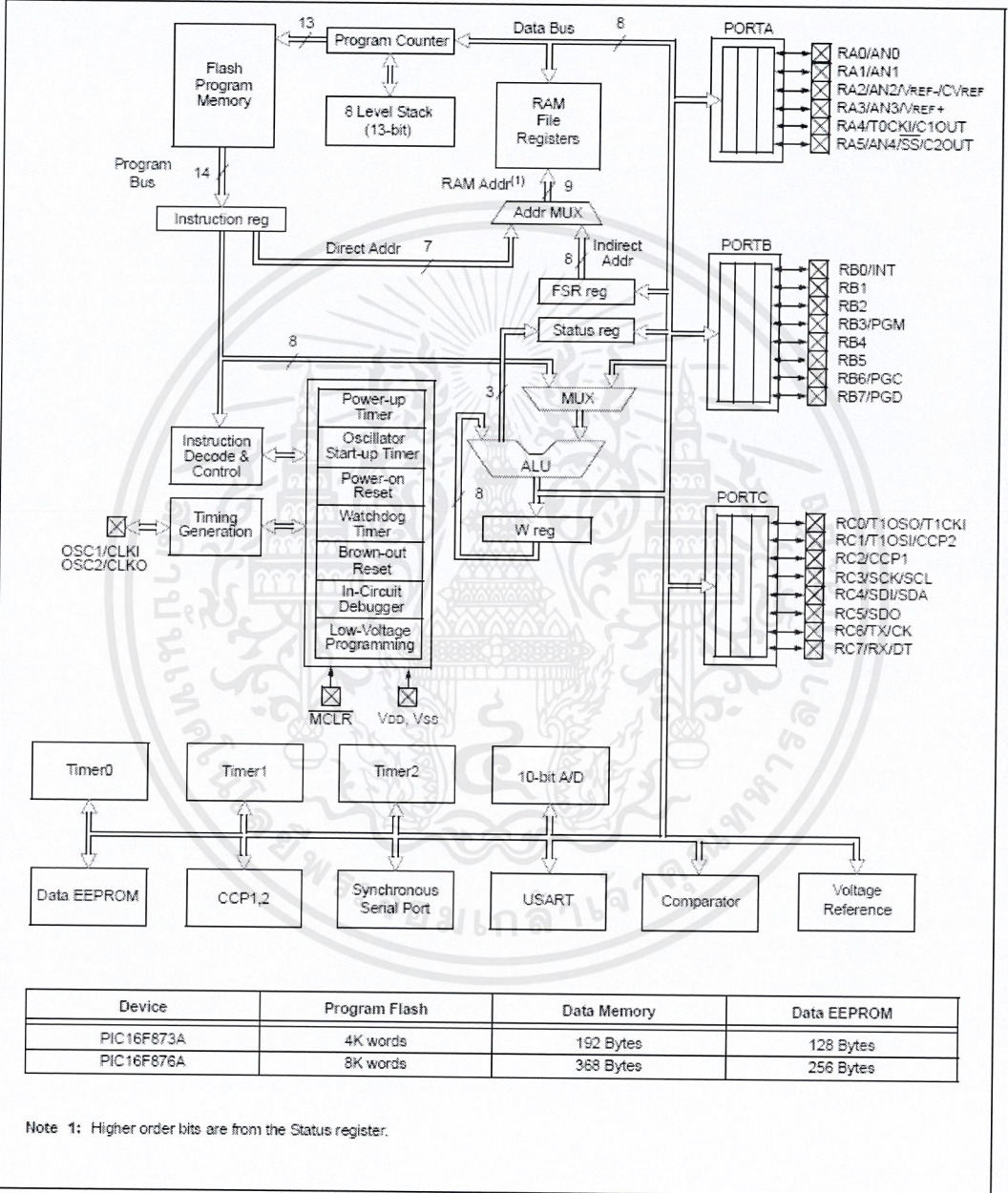
Additional information may be found in the PICmicro® Mid-Range Reference Manual (DS33023), which may be obtained from your local Microchip Sales Representative or downloaded from the Microchip web site. The Reference Manual should be considered a complementary document to this data sheet and is highly recommended reading for a better understanding of the device architecture and operation of the peripheral modules.

TABLE 1-1: PIC16F87XA DEVICE FEATURES

Key Features	PIC16F873A	PIC16F874A	PIC16F876A	PIC16F877A
Operating Frequency	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz
Resets (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
Flash Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory (bytes)	128	128	256	256
Interrupts	14	15	14	15
I/O Ports	Ports A, B, C	Ports A, B, C, D, E	Ports A, B, C	Ports A, B, C, D, E
Timers	3	3	3	3
Capture/Compare/PWM modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Analog Comparators	2	2	2	2
Instruction Set	35 Instructions	35 Instructions	35 Instructions	35 Instructions
Packages	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN

PIC16F87XA

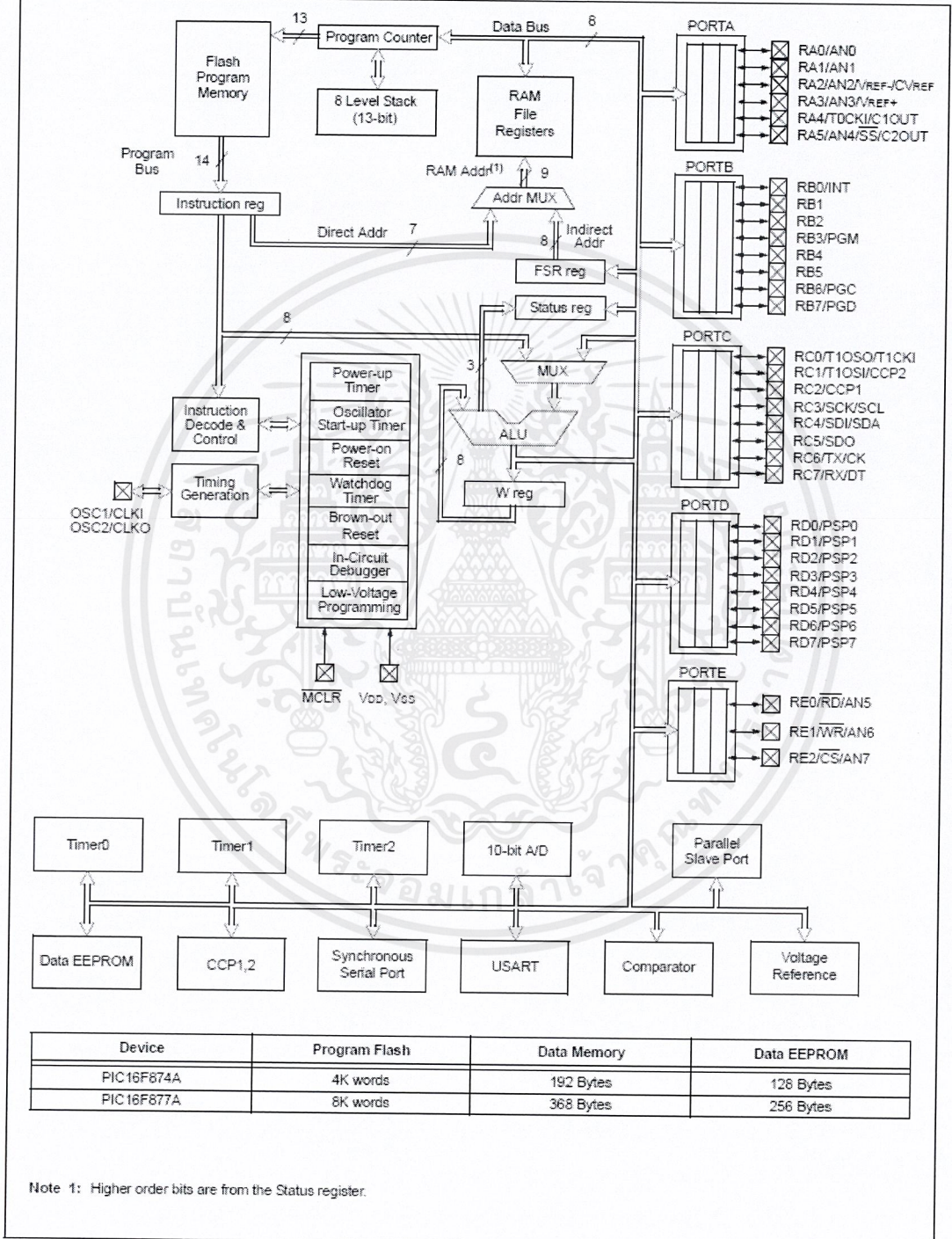
FIGURE 1-1: PIC16F873A/876A BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

FIGURE 1-2: PIC16F874A/877A BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

TABLE 1-2: PIC16F873A/876A PINOUT DESCRIPTION

Pin Name	PDIP, SOIC, SSOP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKI OSC1 CLKI	9	6	I I	ST/CMOS ⁽³⁾	Oscillator crystal or external clock input. Oscillator crystal input or external clock source input. ST buffer when configured in RC mode; otherwise CMOS. External clock source input. Always associated with pin function OSC1 (see OSC1/CLKI, OSC2/CLKO pins).
OSC2/CLKO OSC2 CLKO	10	7	O O	—	Oscillator crystal or clock output. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. In RC mode, OSC2 pin outputs CLKO, which has 1/4 the frequency of OSC1 and denotes the instruction cycle rate.
MCLR/VPP MCLR VPP	1	26	I P	ST	Master Clear (input) or programming voltage (output). Master Clear (Reset) input. This pin is an active low Reset to the device. Programming voltage input.
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/VREF-/ CVREF RA2 AN2 VREF- CVREF RA3/AN3/VREF+ RA3 AN3 VREF+ RA4/T0CKI/C1OUT RA4 T0CKI C1OUT RA5/AN4/SS/C2OUT RA5 AN4 SS C2OUT	2 3 4 5 6 7	27 28 1 2 3 4	I/O I I/O I I/O I I/O I O I/O I I O	TTL TTL TTL TTL ST TTL	PORTA is a bidirectional I/O port. Digital I/O. Analog input 0. Digital I/O. Analog input 1. Digital I/O. Analog input 2. A/D reference voltage (Low) input. Comparator VREF output. Digital I/O. Analog input 3. A/D reference voltage (High) input. Digital I/O – Open-drain when configured as output. Timer0 external clock input. Comparator 1 output. Digital I/O. Analog input 4. SPI slave select input. Comparator 2 output.

Legend: I = input O = output I/O = input/output P = power

— = Not used TTL = TTL input ST = Schmitt Trigger input

- Note** 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

PIC16F87XA

TABLE 1-2: PIC16F873A/876A PINOUT DESCRIPTION (CONTINUED)

Pin Name	PDIP, SOIC, SSOP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
RB0/INT RB0 INT	21	18	I/O I	TTL/ST ⁽¹⁾	PORTB is a bidirectional I/O port. PORTB can be software programmed for internal weak pull-ups on all inputs. Digital I/O. External interrupt.
RB1	22	19	I/O	TTL	Digital I/O.
RB2	23	20	I/O	TTL	Digital I/O.
RB3/PGM RB3 PGM	24	21	I/O I	TTL	Digital I/O. Low-voltage (single-supply) ICSP programming enable pin.
RB4	25	22	I/O	TTL	Digital I/O.
RB5	26	23	I/O	TTL	Digital I/O.
RB6/PGC RB6 PGC	27	24	I/O I	TTL/ST ⁽²⁾	Digital I/O. In-circuit debugger and ICSP programming clock.
RB7/PGD RB7 PGD	28	25	I/O I/O	TTL/ST ⁽²⁾	Digital I/O. In-circuit debugger and ICSP programming data.
RC0/T1OSO/T1CKI RC0 T1OSO T1CKI	11	8	I/O O I	ST	PORTC is a bidirectional I/O port. Digital I/O. Timer1 oscillator output. Timer1 external clock input.
RC1/T1OSI/CCP2 RC1 T1OSI CCP2	12	9	I/O I I/O	ST	Digital I/O. Timer1 oscillator input. Capture2 input, Compare2 output, PWM2 output.
RC2/CCP1 RC2 CCP1	13	10	I/O I/O	ST	Digital I/O. Capture1 input, Compare1 output, PWM1 output.
RC3/SCK/SCL RC3 SCK SCL	14	11	I/O I/O I/O	ST	Digital I/O. Synchronous serial clock input/output for SPI mode. Synchronous serial clock input/output for I ² C mode.
RC4/SDI/SDA RC4 SDI SDA	15	12	I/O I I/O	ST	Digital I/O. SPI data in. I ² C data I/O.
RC5/SDO RC5 SDO	16	13	I/O O	ST	Digital I/O. SPI data out.
RC6/TX/CK RC6 TX CK	17	14	I/O O I/O	ST	Digital I/O. USART asynchronous transmit. USART1 synchronous clock.
RC7/RX/DT RC7 RX DT	18	15	I/O I I/O	ST	Digital I/O. USART asynchronous receive. USART synchronous data.
V _{SS}	8, 19	5, 6	P	—	Ground reference for logic and I/O pins.
V _{DD}	20	17	P	—	Positive supply for logic and I/O pins.

Legend: I = input O = output I/O = input/output P = power
— = Not used TTL = TTL input ST = Schmitt Trigger input

- Note** 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

TABLE 1-3: PIC16F874A/877A PINOUT DESCRIPTION

Pin Name	PDIP Pin#	PLCC Pin#	TQFP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKI OSC1 CLKI	13	14	30	32	I I	ST/CMOS(4)	Oscillator crystal or external clock input. Oscillator crystal input or external clock source input. ST buffer when configured in RC mode; otherwise CMOS. External clock source input. Always associated with pin function OSC1 (see OSC1/CLKI, OSC2/CLKO pins).
OSC2/CLKO OSC2 CLKO	14	15	31	33	O O	—	Oscillator crystal or clock output. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. In RC mode, OSC2 pin outputs CLKO, which has 1/4 the frequency of OSC1 and denotes the instruction cycle rate.
MCLR/VPP MCLR VPP	1	2	18	18	I P	ST	Master Clear (input) or programming voltage (output). Master Clear (Reset) input. This pin is an active low Reset to the device. Programming voltage input.
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/REF-/CVREF RA2 AN2 VREF- CVREF RA3/AN3/VREF+ RA3 AN3 VREF+ RA4/T0CKI/C1OUT RA4 T0CKI C1OUT RA5/AN4/SS/C2OUT RA5 AN4 SS C2OUT	2 3 4 5 6 7	3 4 5 6 8	19 20 21 22 23 24	19 20 21 22 23 24	I/O I I/O I I O I/O I I I/O I I O	TTL TTL TTL ST TTL	PORTA is a bidirectional I/O port. Digital I/O. Analog input 0. Digital I/O. Analog input 1. Digital I/O. Analog input 2. A/D reference voltage (Low) input. Comparator VREF output. Digital I/O. Analog input 3. A/D reference voltage (High) input. Digital I/O – Open-drain when configured as output. Timer0 external clock input. Comparator 1 output. Digital I/O. Analog input 4. SPI slave select input. Comparator 2 output.

Legend: I = input O = output I/O = input/output P = power
— = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

PIC16F87XA

TABLE 1-3: PIC16F874A/877A PINOUT DESCRIPTION (CONTINUED)

Pin Name	PDIP Pin#	PLCC Pin#	TQFP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
RB0/INT RB0 INT	33	36	8	9	I/O I	TTL/ST ⁽¹⁾	PORTB is a bidirectional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs. Digital I/O. External interrupt.
RB1	34	37	9	10	I/O	TTL	Digital I/O.
RB2	35	38	10	11	I/O	TTL	Digital I/O.
RB3/PGM RB3 PGM	36	39	11	12	I/O I	TTL	Digital I/O. Low-voltage ICSP programming enable pin.
RB4	37	41	14	14	I/O	TTL	Digital I/O.
RB5	38	42	15	15	I/O	TTL	Digital I/O.
RB6/PGC RB6 PGC	39	43	16	16	I/O I	TTL/ST ⁽²⁾	Digital I/O. In-circuit debugger and ICSP programming clock.
RB7/PGD RB7 PGD	40	44	17	17	I/O I/O	TTL/ST ⁽²⁾	Digital I/O. In-circuit debugger and ICSP programming data.

Legend: I = input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
 3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

PIC16F87XA

TABLE 1-3: PIC16F874A/877A PINOUT DESCRIPTION (CONTINUED)

Pin Name	PDIP Pin#	PLCC Pin#	TQFP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
RC0/T1OSO/T1CKI RC0 T1OSO T1CKI	15	16	32	34	I/O O I	ST	PORTC is a bidirectional I/O port. Digital I/O. Timer1 oscillator output. Timer1 external clock input.
RC1/T1OSI/CCP2 RC1 T1OSI CCP2	16	18	35	35	I/O I I/O	ST	Digital I/O. Timer1 oscillator input. Capture2 input, Compare2 output, PWM2 output.
RC2/CCP1 RC2 CCP1	17	19	36	36	I/O I/O	ST	Digital I/O. Capture1 input, Compare1 output, PWM1 output.
RC3/SCK/SCL RC3 SCK SCL	18	20	37	37	I/O I/O I/O	ST	Digital I/O. Synchronous serial clock input/output for SPI mode. Synchronous serial clock input/output for I ² C mode.
RC4/SDI/SDA RC4 SDI SDA	23	25	42	42	I/O I I/O	ST	Digital I/O. SPI data in. I ² C data I/O.
RC5/SDO RC5 SDO	24	26	43	43	I/O O	ST	Digital I/O. SPI data out.
RC6/TX/CK RC6 TX CK	25	27	44	44	I/O O I/O	ST	Digital I/O. USART asynchronous transmit. USART1 synchronous clock.
RC7/RX/DT RC7 RX DT	26	29	1	1	I/O I I/O	ST	Digital I/O. USART asynchronous receive. USART synchronous data.

Legend: I = input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

- Note** 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
 3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

PIC16F87XA

TABLE 1-3: PIC16F874A/877A PINOUT DESCRIPTION (CONTINUED)

Pin Name	PDIP Pin#	PLCC Pin#	TQFP Pin#	QFN Pin#	I/O/P Type	Buffer Type	Description
RD0/PSP0 RD0 PSP0	19	21	38	38	I/O I/O	ST/TTL ⁽³⁾	PORTD is a bidirectional I/O port or Parallel Slave Port when interfacing to a microprocessor bus. Digital I/O. Parallel Slave Port data.
RD1/PSP1 RD1 PSP1	20	22	39	39	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD2/PSP2 RD2 PSP2	21	23	40	40	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD3/PSP3 RD3 PSP3	22	24	41	41	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD4/PSP4 RD4 PSP4	27	30	2	2	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD5/PSP5 RD5 PSP5	28	31	3	3	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD6/PSP6 RD6 PSP6	29	32	4	4	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RD7/PSP7 RD7 PSP7	30	33	5	5	I/O I/O	ST/TTL ⁽³⁾	Digital I/O. Parallel Slave Port data.
RE0/RD/AN5 RE0 RD AN5	8	9	25	25	I/O 	ST/TTL ⁽³⁾	PORTE is a bidirectional I/O port. Digital I/O. Read control for Parallel Slave Port. Analog input 5.
RE1/WR/AN6 RE1 WR AN6	9	10	26	26	I/O 	ST/TTL ⁽³⁾	Digital I/O. Write control for Parallel Slave Port. Analog input 6.
RE2/CS/AN7 RE2 CS AN7	10	11	27	27	I/O 	ST/TTL ⁽³⁾	Digital I/O. Chip select control for Parallel Slave Port. Analog input 7.
Vss	12, 31	13, 34	6, 29	6, 30, 31	P	—	Ground reference for logic and I/O pins.
VDD	11, 32	12, 35	7, 28	7, 8, 28, 29	P	—	Positive supply for logic and I/O pins.
NC	—	1, 17, 28, 40	12, 13, 33, 34	13	—	—	These pins are not internally connected. These pins should be left unconnected.

Legend: I = input O = output I/O = input/output P = power
— = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1:** This buffer is a Schmitt Trigger input when configured as the external interrupt.
Note 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
Note 3: This buffer is a Schmitt Trigger input when configured in RC Oscillator mode and a CMOS input otherwise.

เอกสารอ้างอิง

- [1] จุฑารัตน์ ปิ่นสีคำ, ณัฐพัชร์ พรหมสุวรรณ, ศุภกิตต์ ศิริพนาค. “เครื่องสังเคราะห์ความถี่ (Frequency Synthesizer) ที่ย่านความถี่ 470 – 490 MHz” ปรินญาณิพนธ์ วิศวกรรมศาสตร์ บัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม, มหาวิทยาลัยเทคโนโลยีสุรนารี. 2549.
- [2] เฉชา พัวพันเกษมสุข, ธนาภรณ์ ทรัพย์ช้อน. “เครื่องกำเนิดสัญญาณ” ปรินญาณิพนธ์ วิศวกรรมศาสตร์บัณฑิต ภาควิชาวิศวกรรมโทรคมนาคม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2542.
- [3] ธนันต์ ศรีสกุล, ภมร ศิลาพันธ์, มนตรี ศิริปรัชญานันท์. การออกแบบวงจรเปลี่ยนแรงดันให้เป็นกระแส. [Online]. Available : <http://wara.com/article-873.html>.
- [4] พิจิต สิทธิศรี, เอกราช น้อยสอน. “เครื่องสังเคราะห์ความถี่โดยใช้เฟสล็อกลูป” ปรินญาณิพนธ์ วิศวกรรมศาสตร์บัณฑิต ภาควิชาวิศวกรรมอิเล็กทรอนิกส์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2545.
- [5] ยืน ภู่วรรณ. 2532. ทฤษฎีและการใช้งานอิเล็กทรอนิกส์. กรุงเทพฯ : ซีเอ็ดดูเคชั่น.
- [6] อภินันท์ ธนชยานนท์. วงจรเฟสล็อกลูป (Phase-Locked Loop, PLL). [Online]. Available : <http://www.kmitl.ac.th/~ktapinun/teaching/file/book10.pdf>
- [7] Best, Roland E. 1999. **PHASE-LOCKED LOOPS**. 4th. Mc Graw-Hill.