

การเก็บข้อมูลแบบไร้สายด้วยเทคโนโลยี Wi-Fi

Wi-Fi Technology Data logging



T119376



เลขหมู่.....
เลขทะเบียน 119376
- 7 S.H. 2554
วัน,เดือน,ปี.....

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมระบบควบคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2553

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Wi-Fi Technology Data Logging



**THIS THESIS IS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN CONTROL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
ACADEMIC YEAR 2010**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2553

สาขาวิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การเก็บข้อมูลแบบไร้สายด้วยเทคโนโลยี Wi-Fi


Wi-Fi Technology Data logging

ผู้จัดทำ

นางสาว นวณิด สิริสุขนันท์ 50010781

นางสาว ศศิธร สำเร็จทรัพย์ 50011542

นางสาว สุรางค์ ชูประดิษฐ์ 50011769

.....อาจารย์ที่ปรึกษา
(อาจารย์ สัจवाल บกสุวรรณ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเก็บข้อมูลแบบไร้สายด้วยเทคโนโลยี Wi-Fi

โดย

นางสาว นवलนิล ศรีสุขนันท์ 50010781

นางสาว ศศิธร สำเร็จทรัพย์ 50011542

นางสาว สุรางค์ ชูประดิษฐ์ 50011769

อาจารย์ที่ปรึกษา

อาจารย์ สังวาล บกสุวรรณ

ปีการศึกษา 2553

บทคัดย่อ

เทคโนโลยี Wi-Fi ได้ถูกนำมาใช้งานอย่างแพร่หลายเนื่องจากประโยชน์มากมายภายในตัวของมัน ซึ่งเทคโนโลยี Wi-Fi นี้มีส่วนช่วยอย่างมากในการส่งข้อมูลที่สำคัญๆ ในห้องปฏิบัติการไปยังเครื่องคอมพิวเตอร์ได้โดยปราศจากการสื่อสารแบบใช้สาย ปริญญาบัตรฉบับนี้จึงมุ่งเน้นทำการศึกษาในเรื่องการส่งและรับข้อมูลผ่านเครือข่าย Wi-Fi ส่วนประกอบหลักของบอร์ดการทดลองคือไมโครคอนโทรลเลอร์ เมอร์ PIC24FJ128GB110 ซึ่งสามารถอ่านสัญญาณอนาล็อกจากภายนอกผ่านโมดูลการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลและส่งผลที่ได้ไปยังเครื่องคอมพิวเตอร์แบบไม่มีสายสัญญาณ จากผลการทดลองแสดงให้เห็นว่าวิธีที่นำเสนอสามารถแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลและส่งไปยังโปรแกรมที่รับรับค่าในเครื่องคอมพิวเตอร์ได้อย่างมีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Wi-Fi Technology Data Logging

By

Miss Nuannin Srisuknun 50010781

Miss Sasitorn Someretsub 50011542

Miss Surang Chupradit 50011769

Advisor

Mr.Sungwan Boksuwan

Academic year 2010

ABSTRACT

The Wi-Fi technology is commonly used because of its benefits. It helps enormously if important information in laboratory can be sent from an experiment board to a computer without any communication wire. In this thesis, focus on the study of sending and receiving the information over Wi-Fi network. The experiment board mainly consists of a PIC24FJ128GB110 microcontroller which reads the external analog signal via A/D module and sends the obtaining results to the computer wirelessly. The results of experiments show that the proposed method can convert analog signal to digital counterparts and send to the receiving program which is running on the computer efficiently.

กิตติกรรมประกาศ

การจัดทำปฏิญานិพนธ์ฉบับนี้ สามารถสำเร็จลุล่วงไปได้ด้วยดี เพราะได้รับความช่วยเหลือเป็นอย่างดีจาก อาจารย์ สว่าง บกสุวรรณ ที่ได้กรุณาให้คำปรึกษาแนะนำที่ดีมาโดยตลอดตั้งแต่ต้น รวมทั้งเอื้อเฟื้ออุปกรณ์ที่จำเป็นและความช่วยเหลืออื่นๆที่เป็นประโยชน์ต่อโครงการ ผู้จัดทำรู้สึกซาบซึ้งและขอกราบขอบพระคุณอย่างสูง

ขอขอบพระคุณ ดร.นพดล มณีรัตน์ ที่ได้ให้คำปรึกษาและคอยช่วยเหลือในเรื่องการเขียนโปรแกรมและการทดลองต่างๆ

ขอขอบคุณเพื่อนๆในห้องโปรเจกต์ทุกคน รวมทั้ง นาย ภาสกร ชูศักดิ์ นักศึกษาปริญญาโท ภาควิชาวิศวกรรมคอมพิวเตอร์ที่มีส่วนเกี่ยวข้อง ที่คอยให้คำปรึกษา ให้ความช่วยเหลือด้านการเขียนโปรแกรมมาโดยตลอด

ขอขอบคุณธุรการ ที่เอื้อเฟื้อความสะดวกในการเบิกกฤญแจห้อง โปรเจกต์และเบิกจ่ายเงิน สุดท้ายนี้ผู้จัดทำขอกราบขอบพระคุณ บิดา มารดา และครอบครัว ที่คอยเป็นกำลังใจที่ดีตลอดมา รวมถึงการสนับสนุนในเรื่องงบประมาณที่ขาดเหลือ ตลอดจนเป็นแรงบันดาลใจที่ดีที่สุดที่ทำให้โครงการนี้สำเร็จสมบูรณ์ได้

ผู้จัดทำ

นางสาว นวณิต

นางสาว ศศิธร

นางสาว สุรางค์

ศรีสุขนันท์

สำเร็จทรัพย์

ชูประดิษฐ์

สารบัญ

	หน้า
บทคัดย่อ	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VI
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
1.1 กล่าวนำ	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตของโครงการ	1
1.4 ผลที่คาดว่าจะได้รับ	2
1.5 รายละเอียดปริญญานิพนธ์	2
บทที่ 2 ทฤษฎีและหลักการทํางาน	3
2.1 หลักการรับ-ส่งข้อมูล	3
2.1.1 รูปแบบการเชื่อมต่อของระบบเครือข่ายไร้สายที่นำมาใช้	3
2.1.2 มาตรฐานของเครือข่ายไร้สาย	4
2.2 หลักการทํางานของอุปกรณ์	5
2.2.1 เราท์เตอร์ (Router)	5
2.2.2 ไมโครคอนโทรลเลอร์ (Microcontroller)	7
2.2.2.1 ไทเมอร์ (Timer)	10
2.2.2.2 รีจิสเตอร์ควบคุมการทํางานของไทเมอร์	15
2.2.2.3 การคำนวณไทเมอร์	19
2.2.2.4 การใช้งานอินเตอร์รัปต์	20
2.2.2.5 รีจิสเตอร์ที่ควบคุมอินเตอร์รัปต์เนื่องจากสัญญาณภายนอก	22
2.2.2.6 การใช้งานโมดูล UART กับพอร์ตอนุกรม	23
2.2.2.7 การใช้งาน โมดูลแปลงสัญญาณอนาลอกเป็นดิจิตอล	26
2.2.2.7.1 รีจิสเตอร์ควบคุมการทํางานของ โมดูล 12-bit ADC	28
2.2.2.7.2 การเลือกใช้สัญญาณนาฬิกา	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.2.3 โมดูล Wi-Fi	31
2.2.3.1 Serial Peripheral Interface (SPI)	32
บทที่ 3 การคำนวณและการสร้าง	35
3.1 บอร์ดการทดลองที่เลือกใช้	35
3.2 Flow chart	36
บทที่ 4 การทดลองและผลการทดลอง	37
4.1 การทดลองการใช้ไทมเมอร์	37
4.1.1 ผลการทดลอง	37
4.1.2 สรุปผลการทดลอง	37
4.2 การทดลองการใช้งาน ADC โดยแสดงผลออกทาง RS-232	38
4.2.1 การทดลองครั้งที่ 1	38
4.2.2 การทดลองครั้งที่ 2	41
4.2.3 การทดลองครั้งที่ 3	42
4.2.4 สรุปผลการทดลอง	43
4.3 การทดลองการใช้งาน ADC โดยแสดงผลผ่าน Wi-Fi	44
4.3.1 ผลการทดลอง	44
4.3.2 สรุปผลการทดลอง	46
บทที่ 5 บทวิจารณ์และสรุป	47
ภาคผนวก	48
1. ภาคผนวก ก โปรแกรมควบคุมการทำงาน	49
ก.1 โปรแกรมไทมเมอร์	49
ก.2 โปรแกรมแปลงสัญญาณอนาลอกเป็นดิจิตอล (Analog to Digital)	54
2. ภาคผนวก ข เอกสารคู่มือประกอบทางอิเล็กทรอนิกส์	58
ข.1 เอกสารคู่มือการใช้งาน โมดูล	58
ข.2 เอกสารคู่มือการใช้งาน ไมโครคอนโทรลเลอร์	63
ข.2 เอกสารคู่มือการใช้งานบอร์ด ExploREE	75
เอกสารอ้างอิง	76

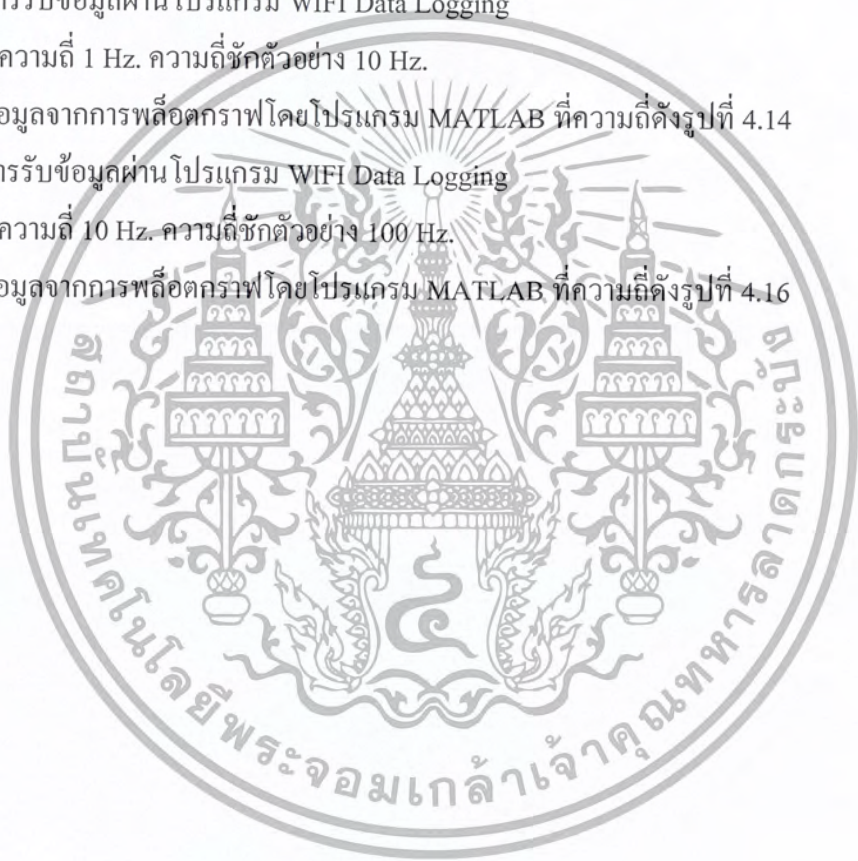
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่	หน้า
2.1 อธิบายหลักการทำงานของการทำงานของการส่งข้อมูลผ่านบอร์ด Wi-Fi	3
2.2 Client/Server (Infrastructure mode)	4
2.3 แสดงลักษณะการเชื่อมต่อของระบบ WLAN	6
2.4 โครงสร้างไมโครคอนโทรลเลอร์	7
2.5 หน่วยประมวลผลกลางของ PIC24	9
2.6 ไทมเมอร์ฐานเวลาแบบ A	11
2.7 ไทมเมอร์ฐานเวลาแบบ B	12
2.8 ไทมเมอร์ฐานเวลาแบบ C	13
2.9 UART Receiver Block Diagram	24
2.10 UART Transmitter Block Diagram	24
2.11 12-bit ADC function Block Diagram	27
2.12 Converting 1 channel at 200 ksps, auto-sample start, 1 T_{AD} Sampling time	29
2.13 12-bit ADC Extended Conversion Rates	30
2.14 บล็อกไดอะแกรม MRF24WB0MA/MB	32
2.15 Microcontroller to MRF24WB0MA/MRF24WB0MB Interface	32
2.16 การติดต่อสื่อสารระหว่าง Master และ Slave	33
2.17 สัญญาณนาฬิกา	34
3.1 dsPICDEM™ 1.1 DEVELOPMENT BOARD	35
3.2 ExploREE board	35
3.3 Flow chart ของโปรแกรม ADC	36
4.1 ไทมเมอร์ที่ได้จากออสซิลโลสโคป เวลา 2 วินาที	37
4.2 ไทมเมอร์ที่ได้จากออสซิลโลสโคปที่ความถี่ต่างกัน	37
4.3 แสดงผลโดยโปรแกรม Hyper Terminal ช่วง 0 โวลต์	38
4.4 แสดงผลโดยโปรแกรม Hyper Terminal ช่วง 0-1 โวลต์	39
4.5 แสดงผลโดยโปรแกรม Hyper Terminal ช่วง 1-2 โวลต์	39
4.6 แสดงผลโดยโปรแกรม Hyper Terminal ช่วง 2-3 โวลต์	40
4.7 แสดงผลโดยโปรแกรม Hyper Terminal ช่วง 3-5 โวลต์	40
4.8 ข้อมูลดิบที่ได้จากการทดลองที่ความถี่ 10 Hz.	41

สารบัญรูปภาพ (ต่อ)

รูปที่	หน้า
4.9 สัญญาณอนาลอกจากการทดลองที่ความถี่ 10 Hz.	41
4.10 สัญญาณดิจิตอลจากการทดลองที่ความถี่ 10 Hz.	42
4.11 ข้อมูลดิบที่ได้จากการทดลองที่ความถี่ 100 Hz.	42
4.12 สัญญาณอนาลอกจากการทดลองที่ความถี่ 100 Hz.	43
4.13 สัญญาณดิจิตอลจากการทดลองที่ความถี่ 100 Hz.	43
4.14 การรับข้อมูลผ่านโปรแกรม WIFI Data Logging ที่ความถี่ 1 Hz. ความถี่ซั๊กตัวอย่าง 10 Hz.	44 44
4.15 ข้อมูลจากการพล็อตกราฟโดยโปรแกรม MATLAB ที่ความถี่ดังรูปที่ 4.14	44
4.16 การรับข้อมูลผ่านโปรแกรม WIFI Data Logging ที่ความถี่ 10 Hz. ความถี่ซั๊กตัวอย่าง 100 Hz.	45
4.17 ข้อมูลจากการพล็อตกราฟโดยโปรแกรม MATLAB ที่ความถี่ดังรูปที่ 4.16	45



สารบัญตาราง

ตารางที่	หน้า
2.1 คุณสมบัติของมาตรฐาน IEEE 802.11	5
2.2 ตารางอินเตอร์รัปต์เวกเตอร์ dsPIC30F6014	20



บทที่ 1

บทนำ

1.1 กล่าวนำ

ในปัจจุบันเทคโนโลยีได้เข้ามามีบทบาทในชีวิตประจำวันมากขึ้น จนอาจจะกล่าวได้ว่าเป็นสิ่งที่ขาดไปเสียมิได้ในการดำรงชีวิต และด้วยความต้องการของมนุษย์เช่น ความสะดวกสบาย ความบันเทิง ความปลอดภัยในชีวิตและทรัพย์สิน ทำให้เกิดสิ่งประดิษฐ์ต่างๆ มากมายเพื่อตอบสนองความต้องการ และด้วยความที่เทคโนโลยีก้าวหน้าไปอย่างรวดเร็วจึงทำให้มีการศึกษา ค้นคว้าและวิจัยอยู่ตลอดเวลา ซึ่งในปัจจุบันก็เป็นที่ยอมรับกันอยู่แล้วว่า โลกของเรากำลังตระหนักถึงทรัพยากรที่กำลังลดลง ในการสร้างสรรค์ผลงานหรือชิ้นงานถึงเน้นในเรื่องการประหยัดทรัพยากร พื้นที่ และค่าใช้จ่าย อุตสาหกรรมอิเล็กทรอนิกส์จึงเข้ามามีบทบาทและพัฒนาไปอย่างรวดเร็ว เพื่อตอบสนองต่อความต้องการของผู้ใช้งานซึ่งผู้จัดทำได้ตระหนักถึงความต้องการดังกล่าวจึงนำอุปกรณ์อิเล็กทรอนิกส์มาใช้ในการประยุกต์ประดิษฐ์ชิ้นงาน ซึ่งชิ้นงานนี้สามารถนำไปศึกษาเพื่อนำไปประยุกต์ใช้ในด้านอื่นๆ ได้อีกมากมาย

1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาการรับ-ส่งข้อมูลผ่าน Wireless ในรูปแบบ Wi-Fi
2. เพื่อศึกษาการออกแบบและเขียน โปรแกรมควบคุมตัวคอนโทรลเลอร์
3. ฝึกทักษะในการออกแบบระบบวงจรต่างๆ
4. เพื่อเรียนรู้การทำงานที่เป็นระบบและรู้จักวิเคราะห์แก้ไขปัญหา

1.3 ขอบเขตของโครงการ

1. ใช้ Wireless (Router) ในการกระจายสัญญาณ
2. เขียน โปรแกรมเพื่อรับ-ส่งข้อมูลในรูปแบบ Wi-Fi
3. ใช้ SPI ในการเชื่อมต่อข้อมูลระหว่าง Microcontroller กับ Modules
4. เขียน โปรแกรมการส่งข้อมูลในรูปแบบ Analog to Digital Converter

1.4 ผลที่คาดว่าจะได้รับ

1. ได้เรียนรู้การทำงานของตัว Microcontroller
2. เข้าใจและรู้วิธีการเขียน Software เพื่อใช้รับ-ส่งข้อมูล
3. รู้จักการประยุกต์การใช้งาน Microcontroller เพื่อให้เกิดประโยชน์สูงสุด
4. รู้จักการทำงานอย่างเป็นระบบและเพิ่มทักษะในการทำงานร่วมกับผู้อื่น

1.5 รายละเอียดปฏิญานិพนธ์

เนื้อหาที่จะกล่าวในปฏิญานิพนธ์ฉบับนี้ประกอบด้วย

บทที่ 1 บทนำกล่าวถึง ความเป็นมาของโครงการ วัตถุประสงค์ ขอบเขตของโครงการ ขั้นตอนการศึกษาและการจัดทำโครงการ พร้อมทั้งรายละเอียดของปฏิญานิพนธ์ของแต่ละบท

บทที่ 2 กล่าวถึงรายละเอียดของทฤษฎีและหลักการในการทำโครงการ เช่น หลักการทำงาน การรับ – ส่งข้อมูล มาตรฐานของเครือข่ายไร้สาย เป็นต้น

บทที่ 3 กล่าวถึงรายละเอียดของอุปกรณ์และบอร์ดทดลองที่ใช้ในโครงการ

บทที่ 4 กล่าวถึงผลการทดลองที่สามารถนำมาสรุปและอธิบายถึงหลักการทำงาน

บทที่ 5 กล่าวถึงสรุปผลการทดลอง บทวิจารณ์และแนวทางในการประยุกต์ใช้งาน



บทที่ 2

ทฤษฎีและหลักการทำงาน

2.1 หลักการรับ – ส่งข้อมูล



รูปที่ 2.1 อธิบายหลักการทำงานของ การส่งข้อมูลผ่านบอร์ด Wi-Fi

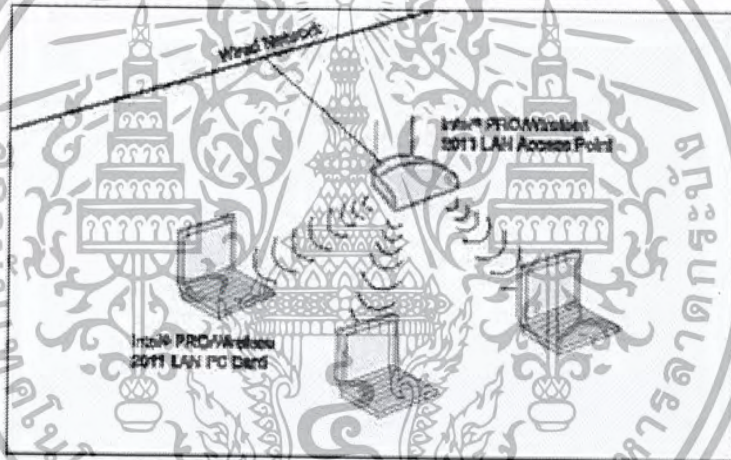
ระบบเครือข่ายไร้สาย (Wireless LAN : WLAN) หมายถึง เทคโนโลยีที่ช่วยให้การติดต่อสื่อสารระหว่างเครื่องคอมพิวเตอร์ 2 เครื่อง หรือกลุ่มของเครื่องคอมพิวเตอร์สามารถสื่อสารกัน ได้ รวมถึงการติดต่อสื่อสารระหว่างเครื่องคอมพิวเตอร์กับอุปกรณ์เครือข่ายคอมพิวเตอร์ด้วยเช่นกัน โดยปราศจากการใช้สายสัญญาณในการเชื่อมต่อ แต่จะใช้คลื่นวิทยุ (RF) เป็นช่องทางการสื่อสารแทน การรับ-ส่งข้อมูลระหว่างกันจะผ่านอากาศ ทำให้ไม่ต้องเดินสายสัญญาณ และติดตั้งใช้งานได้สะดวกขึ้น ระบบเครือข่ายไร้สายใช้แม่เหล็กไฟฟ้าผ่านอากาศ เพื่อรับ-ส่งข้อมูลข่าวสารระหว่างเครื่องคอมพิวเตอร์ และระหว่างเครื่องคอมพิวเตอร์กับอุปกรณ์เครือข่าย โดยคลื่นแม่เหล็กไฟฟ้านี้ อาจเป็นคลื่นวิทยุ (Radio) หรืออินฟราเรด (Infrared) ก็ได้

2.1.1 รูปแบบการเชื่อมต่อของระบบเครือข่ายไร้สายที่นำมาใช้งาน

ระบบเครือข่ายไร้สายแบบ Client/Server มีลักษณะการรับส่งข้อมูลโดยอาศัย Access Point (AP) หรือเรียกว่า "Hot Spot" ทำหน้าที่เป็นสะพานเชื่อมต่อระหว่างระบบเครือข่ายแบบใช้สาย กับคอมพิวเตอร์ลูกข่าย (Client) โดยจะกระจายสัญญาณคลื่นวิทยุเพื่อรับ-ส่งข้อมูลเป็นรัศมีโดยรอบ ซึ่ง AP 1 จุด สามารถให้บริการเครื่องลูกข่ายได้ถึง 15-50 อุปกรณ์ เหมาะสำหรับการนำไปขยายเครือข่าย หรือใช้ร่วมกับระบบเครือข่ายแบบใช้สายเดิมใน Office ห้องสมุด หรือในห้องประชุม เพื่อเพิ่มประสิทธิภาพในการทำงานให้มากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไปแล้วอุปกรณ์ในเครือข่าย IEEE 802.11 WLAN จะเชื่อมต่อกันในลักษณะของโหมดอินฟราสตรัคเจอร์ (Infrastructure) ซึ่งเป็นโหมดที่อนุญาตให้อุปกรณ์ภายใน WLAN สามารถเชื่อมต่อกับเครือข่ายอื่นได้ ในโหมดอินฟราสตรัคเจอร์นี้เครือข่าย IEEE 802.11 WLAN จะประกอบไปด้วยอุปกรณ์ 2 ประเภทได้แก่ สถานีผู้ใช้ (Client Station) ซึ่งก็คืออุปกรณ์คอมพิวเตอร์ (Desktop, Laptop, หรือ PDA ต่างๆ) ที่มีอุปกรณ์ Client Adapter เพื่อใช้รับส่งข้อมูลผ่าน IEEE 802.11 WLAN และสถานีแม่ข่าย (Access Point) ซึ่งทำหน้าที่ต่อเชื่อมสถานีผู้ใช้เข้ากับเครือข่ายอื่น (ซึ่งโดยปกติจะเป็นเครือข่าย IEEE 802.3 Ethernet LAN) การทำงานในโหมดอินฟราสตรัคเจอร์มีพื้นฐานมาจากระบบเครือข่ายโทรศัพท์มือถือ กล่าวคือสถานีผู้ใช้จะสามารถรับส่งข้อมูลโดยตรงกับสถานีแม่ข่ายที่ให้บริการแก่สถานีผู้ใช้นั้นอยู่เท่านั้น ส่วนสถานีแม่ข่ายจะทำหน้าที่ส่งต่อ (forward) ข้อมูลที่ได้รับจากสถานีผู้ใช้ไปยังจุดหมายปลายทางหรือส่งต่อข้อมูลที่ได้รับจากเครือข่ายอื่นมายังสถานีผู้ใช้



รูปที่ 2.2 Client/Server (Infrastructure mode)

2.1.2 มาตรฐานของเครือข่ายไร้สาย

การสื่อสารกับเครือข่ายไร้สายก็คือ มาตรฐาน IEEE 802.11 เริ่มประกาศใช้ตั้งแต่ปี ค.ศ.1997 ซึ่งมาตรฐานที่เกิดขึ้นยังมีข้อจำกัดในด้านเทคโนโลยี ซึ่งกำหนดระบบการส่งสัญญาณด้วยความเร็วที่ 2 Mbps และได้มีการพัฒนาเรื่อยมาโดยมีส่วนย่อยอยู่ด้วยกันถึง 9 ส่วน คือ a, b, c, d, e, f, g, h และ I โดยแต่ละชนิดนั้นก็จะมีลักษณะหรือมาตรฐานของรายละเอียดต่างกันไป ซึ่งหลังจาก 9 กลุ่มย่อยดังนี้ กลุ่มตัวอักษรจะไม่เรียกว่า a จะเท่ากับ b และ c แต่จะขึ้นอยู่กับว่ามาตรฐานของกลุ่มใดทำเสร็จก่อนก็จะนำออกเปิดตัวก่อน โดยดูได้จากตารางข้างล่างซึ่งได้ทำการเปรียบเทียบมาตรฐานต่างๆ เอาไว้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 แสดงคุณสมบัติของมาตรฐาน IEEE 802.11

มาตรฐาน	802.11	802.11a	802.11b	802.11g
ปีที่ประกาศใช้	July 1997 กรกฎาคม 2540	September 1999 กันยายน 2542	September 1999 กันยายน 2542	June 2003 มิถุนายน 2546
แถบความถี่ที่สามารถใช้ได้	83.5 MHz	300 MHz	83.5 MHz	83.5 MHz
ช่วงความถี่ที่สามารถใช้ได้	2.4-2.4835 GHz	5.15-5.35 GHz 5.725-5.825 GHz	2.4-2.4835 GHz	2.4-2.4835 GHz
อัตราการส่งข้อมูลต่อช่อง	1,2 Mbps	6,9,12,18,24,36,48 8,54 Mbps	1,2,5.5,11 Mbps	6,9,12,18,24,36,48,54 Mbps
ความเข้ากันได้	802.11	Wi-Fi5	Wi-Fi	Wi-Fi at 11 Mbps and below

ขีดความสามารถของมาตรฐาน IEEE 802.11 โดยจำกัดการติดต่อเข้าสู่ระบบเครือข่ายคอมพิวเตอร์ให้กับเครื่องคอมพิวเตอร์ แต่ละเครื่อง ทั้งนี้พิจารณาจากเลขหมาย SSID (Service Set Identifier) ร่วมกับแอดเดรส MAC (Media Access Control) นอกจากนี้ยังสามารถใช้คุณสมบัติ WEP (Wired Equivalent Privacy) ภายหลังโดยคำว่า ของการรักษาความปลอดภัยในลักษณะนี้ก็คือการกำหนดระดับการรักษาความปลอดภัย ให้กับอุปกรณ์ AP (Access Point) แต่ละชุดโดยอ้างอิงแอดเดรส MAC ซึ่งเป็นหมายเลขเฉพาะที่ถูกกำหนดตายตัวให้กับอุปกรณ์สื่อสารต่างๆ บนเครือข่าย LAN โดยผู้ผลิตอุปกรณ์

2.2 หลักการทำงานของอุปกรณ์

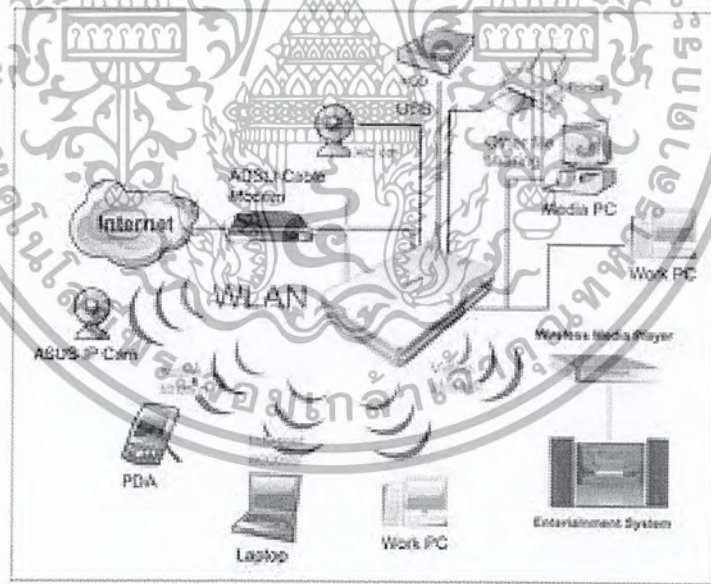
2.2.1 เราท์เตอร์ (Router)

อุปกรณ์ที่ทำหน้าที่เชื่อมต่อระบบเครือข่ายหลายระบบเข้าด้วยกันโดยเราท์เตอร์ จะมีเส้นทางการเชื่อมโยงระหว่างแต่ละเครือข่ายเก็บไว้เป็นตารางเส้นทาง เรียกว่า Routing Table ทำให้เราท์เตอร์ สามารถทำหน้าที่จัดหาเส้นทาง และเลือกเส้นทางที่เหมาะสมที่สุดในการเดินทาง เพื่อการติดต่อระหว่างเครือข่าย ได้อย่างมีประสิทธิภาพ ทำหน้าที่หลักของเราท์เตอร์ คือ การอ้างอิงไอพีแอดเดรส (IP Address) ระหว่างเครื่องลูกข่ายที่อยู่กันคนละเครือข่าย รวมไปถึงทั้งการเลือกและจัดเส้นทางที่ดีที่สุด เพื่อนำข้อมูลข่าวสาร ในรูปแบบของแพ็กเก็ต (Packet) จากเครื่องลูกข่ายต้นทางบนเครือข่ายที่ตนดูแลอยู่ไปยังเครื่องลูกข่ายที่อยู่กันคนละเครือข่ายหน้าของเราท์เตอร์ คือ จัดแบ่งเครือข่ายและเลือกเส้นทางที่เหมาะสมเพื่อนำส่ง Packet Router จะป้องกัน Broadcast Packet จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครือข่ายหนึ่งไม่ให้ข้ามมายังอีกเครือข่ายหนึ่ง เมื่อเราเตอร์รับข้อมูลเป็นแพ็กเก็ตเข้ามาตรวจสอบแอดเดรสปลายทางแล้ว จากนั้นนำมาเปรียบเทียบกับตารางเส้นทางที่ได้รับการโปรแกรมไว้ เพื่อหาเส้นทางที่จะส่งต่อ หากเส้นทางที่ส่งมาจากอีเทอร์เน็ต (Ethernet) และส่งต่อออกช่องทางของพอร์ต WAN ที่เป็นแบบจุดไปจุดก็จะมีกรปรับปรุงรูปแบบสัญญาณให้เข้ากับมาตรฐานใหม่เพื่อส่งไปยังเครือข่าย WAN ได้

ปัจจุบันอุปกรณ์เราเตอร์ ได้รับการพัฒนาไปมากทำให้การใช้งานเราเตอร์ มีประสิทธิภาพ โดยเฉพาะเมื่อเชื่อมอุปกรณ์เราเตอร์หลาย ๆ ตัวเข้าด้วยกันเป็นเครือข่ายขนาดใหญ่เราเตอร์สามารถทำงานอย่างมีประสิทธิภาพ โดยการหาเส้นทางเดินที่สั้นที่สุด เลือกตามความเหมาะสมและแก้ปัญหาที่เกิดขึ้นเองได้ เมื่อเทคโนโลยีทางด้านอิเล็กทรอนิกส์ได้รับการพัฒนาให้มีขีดความสามารถในการทำงานได้เร็วขึ้น จึงมีผู้พัฒนาอุปกรณ์ที่ทำหน้าที่คัดแยกแพ็กเก็ต หรือเรียกว่า "สวิตช์แพ็กเก็ต ข้อมูล" (Data Switched Packet) โดยลดระยะเวลาการตรวจสอบแอดเดรสลง การคัดแยกจะกระทำในระดับวงจรีเล็กทรอนิกส์ เพื่อให้การทำงานมีประสิทธิภาพเชิงความเร็วและความแม่นยำสูงสุด อุปกรณ์สวิตช์ข้อมูลจึงมีเวลาหน่วงภายในตัวสวิตช์ต่ำมาก จึงสามารถนำมาประยุกต์กับงานที่ต้องการเวลาจริง เช่น การส่งสัญญาณเสียง วิดีโอ ได้ดี



รูปที่ 2.3 แสดงลักษณะการเชื่อมต่อของระบบ WLAN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 ไมโครคอนโทรลเลอร์ (Microcontroller)

ไมโครคอนโทรลเลอร์ (Microcontroller) มาจากคำ 2 คำ คำหนึ่งคือ ไมโคร (Micro) หมายถึงขนาดเล็ก และคำว่า คอนโทรลเลอร์ (controller) หมายถึง ตัวควบคุมหรืออุปกรณ์ควบคุม ดังนั้น ไมโครคอนโทรลเลอร์ จึงหมายถึงอุปกรณ์ควบคุมขนาดเล็ก แต่ในตัวอุปกรณ์ควบคุมขนาดเล็กนี้ ได้บรรจุความสามารถที่คล้ายคลึงกับระบบคอมพิวเตอร์ ที่คนโดยส่วนใหญ่คุ้นเคย กล่าวคือภายใน ไมโครคอนโทรลเลอร์ ได้รวมเอาซีพียู, หน่วยความจำ และพอร์ต ซึ่งเป็นส่วนประกอบหลักสำคัญของระบบคอมพิวเตอร์เข้าไว้ด้วยกัน โดยทำการบรรจุเข้าไว้ในตัวถังเดียวกัน



รูปที่ 2.4 โครงสร้างไมโครคอนโทรลเลอร์

โครงสร้างของไมโครคอนโทรลเลอร์ (Microcontroller) ประกอบไปด้วย 5 ส่วนสำคัญคือ

1. หน่วยประมวลผลกลางหรือซีพียู (CPU: Central Processing Unit)
2. หน่วยความจำ (Memory) ซึ่งแบ่งออกเป็น 2 ส่วนคือ หน่วยความจำเก็บโปรแกรม (program memory) ทำหน้าที่คล้าย ๆ กับฮาร์ดดิสก์ในคอมพิวเตอร์ ข้อมูลไม่สูญหายแม้ไม่มีไฟเลี้ยง และหน่วยความจำข้อมูล (data memory) ใช้เป็นเหมือนกระดานตกในการคำนวณของซีพียู และเป็นที่พักข้อมูลในการทำงานชั่วคราว ข้อมูลจะหายไปเมื่อไม่มีไฟเลี้ยงคล้ายกับหน่วยความจำแรม (Ram) ในคอมพิวเตอร์ทั่วไปแต่สำหรับไมโครคอนโทรลเลอร์สมัยใหม่ หน่วยความจำจะมีทั้งที่เป็นหน่วยความจำแรม ซึ่งข้อมูลจะหายไปเมื่อไม่มีไฟเลี้ยง และเป็นแบบ อีอีพรอม (EEPROM : Erasable Electrically Programmable Read-Only Memory) ซึ่งสามารถเก็บข้อมูลได้แม้ไม่มีไฟเลี้ยง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ส่วนติดต่ออุปกรณ์ภายนอกหรือเรียกว่าพอร์ต (port) มีด้วยกัน 2 ลักษณะคือ พอร์ตรับสัญญาณ หรือพอร์ตอินพุต (input port) และพอร์ตส่งสัญญาณหรือพอร์ตเอาต์พุต (output port) ส่วนนี้มีความสำคัญมาก เนื่องจากใช้ในการเชื่อมต่อกับอุปกรณ์ภายนอก และอุปกรณ์ภายนอกเหล่านั้นนั่นเองที่เป็นสื่อกลางในการติดต่อกับมนุษย์ ยกตัวอย่าง พอร์ตอินพุตใช้ต่อกับสวิตช์เพื่อรับข้อมูลที่ใช้ทำงานกดป้อนเข้ามา ซึ่งเหมือนกับการใช้คีย์บอร์ดในการป้อนข้อความเข้าเครื่องคอมพิวเตอร์ พอร์ตเอาต์พุตใช้ต่อกับลำโพงเพื่อขับเสียง ต่อกับหลอดไฟเพื่อแสดงผล ต่อกับมอเตอร์เพื่อควบคุมการหมุน ต่อกับหน่วยความจำเพื่อเพิ่มพื้นที่ในการเก็บข้อมูล หากเปรียบเทียบกับคอมพิวเตอร์ พอร์ตเอาต์พุตก็คือส่วนที่ต่อกับเครื่องพิมพ์สำหรับพิมพ์ข้อมูลออกมาและส่วนที่ต่อกับจอมอนิเตอร์เพื่อแสดงภาพ เป็นต้น

4. เส้นทางสัญญาณหรือบัส (bus) การติดต่อแลกเปลี่ยนสัญญาณข้อมูลระหว่างซีพียู หน่วยความจำและพอร์ต จะกระทำบนสายสัญญาณจำนวนมาก เรียกว่า เส้นทางสัญญาณหรือบัส โดยแบ่งเป็นบัสข้อมูล (data bus), บัสแอดเดรส (address bus) และบัสควบคุม (control bus) บัสข้อมูลเป็นสายสัญญาณที่บรรจุข้อมูลสำหรับการประมวลผลทั้งหมดขนาดของบัสจะ ขึ้นอยู่กับความสามารถในการประมวลผลของซีพียูและเทคโนโลยีของไมโครคอนโทรลเลอร์ตัวนั้นๆ สำหรับในงานทั่วไป ขนาดของบัสข้อมูลคือ 8 บิต และในปัจจุบันมีการพัฒนาไปถึง 16,32 และ 64 บิตแล้ว บัสแอดเดรสเป็นสายสัญญาณที่บรรจุค่าตำแหน่งของหน่วยความจำ โดยการติดต่อกับหน่วยความจำนั้น ซีพียูต้องกำหนดตำแหน่งที่ต้องการอ่านหรือเขียนก่อน ซึ่งก็คือการกำหนดค่าแอดเดรส จำนวนสายสัญญาณของบัสแอดเดรส จึงต้องมีจำนวนมาก และถ้ายังมีมากเท่าใด จะเป็นการแสดงถึงความจุของหน่วยความจำ ที่ไมโครคอนโทรลเลอร์ตัวนั้นสามารถติดต่อได้ สามารถคำนวณได้จาก

$$\text{จำนวนแอดเดรสของหน่วยความจำ} = 2^n ; n \text{ คือ จำนวนสายสัญญาณ}$$

ตัวอย่าง ไมโครคอนโทรลเลอร์ตัวหนึ่งมีสายแอดเดรส 10 เส้น ดังนั้นไมโครคอนโทรลเลอร์ตัวนี้สามารถติดต่อกับหน่วยความจำได้

$$2^{10} = 1,024 \text{ ตำแหน่ง}$$

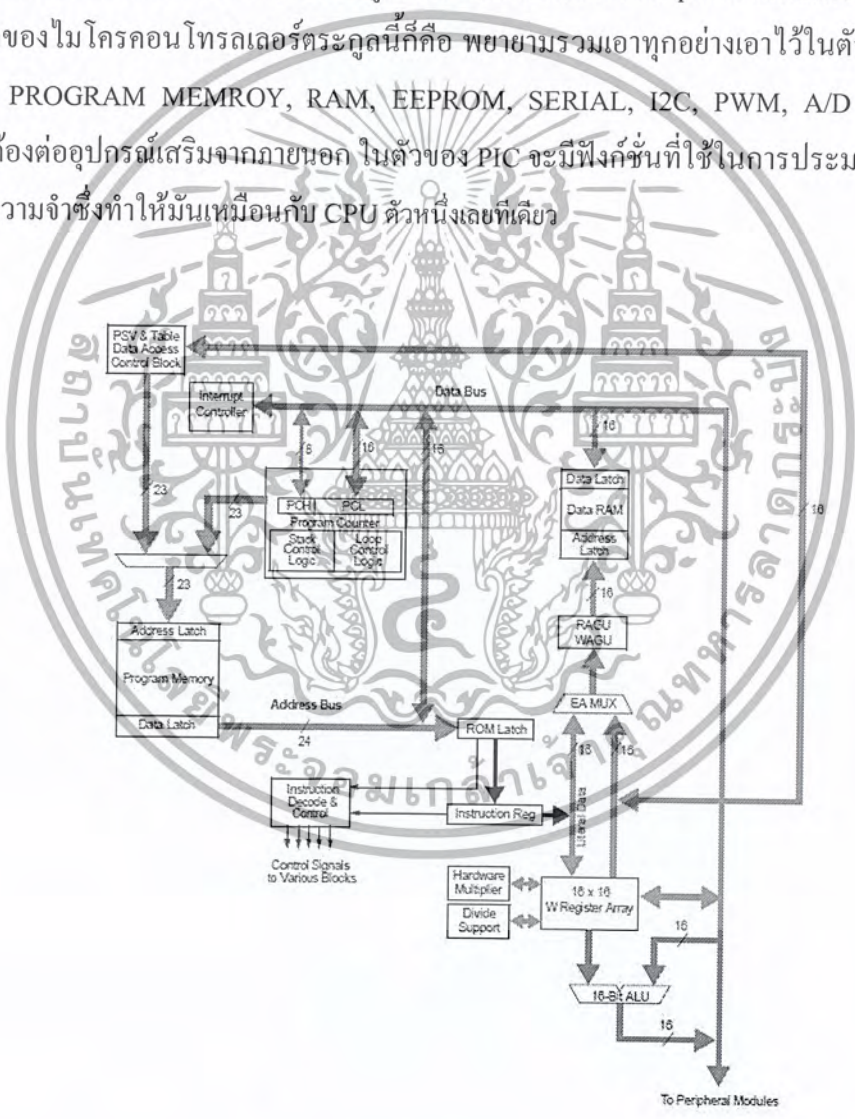
หากต้องการทราบความจุของหน่วยความจำจริง ๆ จะต้องทราบถึงขนาดของบัสข้อมูลก่อนว่าเป็นเท่าไร หากเป็น 8 บิต ความจุของหน่วยความจำที่มีสายแอดเดรส 10 เส้น จะเท่ากับ 8,192 บิต โดยปกตินิยมเรียกความจุของหน่วยความจำหน่วยเป็นไบต์ (byte) หรือกิโลไบต์ (kilo byte : KB) มากกว่า โดย 1 ไบต์เท่ากับ 8 บิต และ 1 กิโลไบต์เท่ากับ 1,024 ไบต์ ดังนั้นไมโครคอนโทรลเลอร์ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำมาเป็นตัวอย่างมีความจุของหน่วยความจำเท่ากับ 8,192 บิต หรือ 1,024 ไบต์ หรือ 1 กิโลไบต์ บั้สควบคุมเป็นกลุ่มของสายสัญญาณควบคุมการติดต่อทั้งหมดของซีพียูกับหน่วย ความจำและ พอร์ต สำหรับสายสัญญาณควบคุมหลักได้แก่ สายสัญญาณเลือก-อ่าน-เขียนหน่วยความจำ สายสัญญาณเลือก - อ่าน – เขียนข้อมูลกับพอร์ต

5. วงจรกำเนิดสัญญาณนาฬิกาเป็นส่วนประกอบที่สำคัญมากอีกส่วนหนึ่งเนื่องจาก การทำงาน ทั้งหมดในไมโครคอนโทรลเลอร์จะขึ้นอยู่กับกำหนัดจังหวะโดยใช้สัญญาณนาฬิกา หาก สัญญาณนาฬิกาที่มีความถี่สูงจังหวะในการทำงานของไมโครคอนโทรลเลอร์ก็จะถี่และมีมากตาม ส่งผลให้ไมโครคอนโทรลเลอร์นั้นมีความเร็วใน การประมวลผลสูงตามไปด้วย

PIC คือไมโครคอนโทรลเลอร์อีกระกูลหนึ่ง ย่อมาจากคำว่า Peripheral Interface Controller ซึ่ง แนวคิดของไมโครคอนโทรลเลอร์ตระกูลนี้ก็คือ พยายามรวมเอาทุกอย่างเอาไว้ในตัวของมันไม่ว่า จะเป็น PROGRAM MEMROY, RAM, EEPROM, SERIAL, I2C, PWM, A/D ฯลฯ โดยไม่ จำเป็นต้องต่ออุปกรณ์เสริมจากภายนอก ในตัวของ PIC จะมีฟังก์ชันที่ใช้ในการประมวลผล รวมทั้ง หน่วยความจำซึ่งทำให้มันเหมือนกับ CPU ตัวหนึ่งเลยทีเดียว



รูปที่ 2.5 หน่วยประมวลผลกลางของ PIC24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2.1 ไทเมอร์ (Timer)

โมดูลไทเมอร์ ภายใน PIC24FJ128GB110 เป็นไทเมอร์ ขนาด 16 บิต สามารถทำงานร่วมกันเป็นไทเมอร์ 32 บิตได้ โดยประกอบไปด้วย Timer 1, Timer 2 และ Timer 3 จำนวนไทเมอร์ ขึ้นอยู่กับเบอร์ที่เลือกใช้งาน การทำงานของไทเมอร์จะเป็นตัวจับเวลาหรือตัวนับเวลา (counter) ขึ้นอยู่กับการนับสัญญาณ หากเป็นการนับสัญญาณนาฬิกาภายในตัวไมโครคอนโทรลเลอร์ เราจะเรียกตัวจับเวลาหรือ “ไทเมอร์” และหากเป็นการนับสัญญาณนาฬิกาจากภายนอกจะเรียกว่าตัวนับหรือ “เคาน์เตอร์” โดยที่ dsPIC สามารถแบ่งการทำงานของไทเมอร์ในรูปของฐานเวลาได้ 3 รูปแบบ คือ

- ไทเมอร์ฐานเวลาแบบ A
- ไทเมอร์ฐานเวลาแบบ B
- ไทเมอร์ฐานเวลาแบบ C

แต่ละ Module Timer จะมีรีจิสเตอร์ขนาด 16 บิต โดยรีจิสเตอร์สามารถอ่านเขียนได้ดังนี้

- รีจิสเตอร์ TMRx ใช้ในการนับค่าขนาด 16 บิต
- รีจิสเตอร์ PRx เป็นรีจิสเตอร์คาบเวลา ใช้กำหนดขอบเขตของการนับของรีจิสเตอร์ TMRx
- รีจิสเตอร์ TxCON ใช้กำหนดคุณสมบัติและควบคุมการทำงานของไทเมอร์

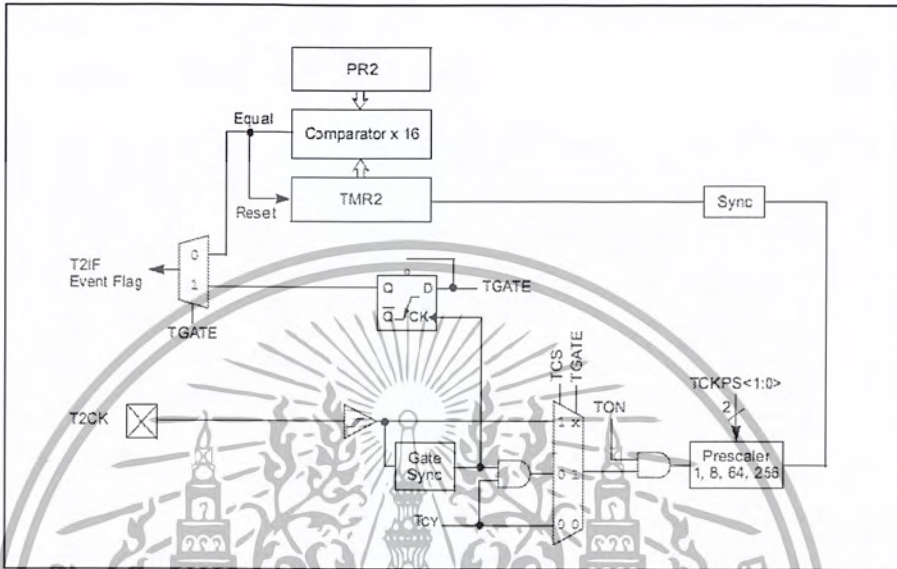
แต่ละ Module Timer จะมีบิตที่เกี่ยวข้องกับการอินเตอร์รัปต์ของ โมดูล ไทเมอร์ ดังนี้

- บิต TxIE (Interrupt Enable Control bit) ควบคุมการเปิดใช้งานอินเตอร์รัปต์ของไทเมอร์
- บิต TxIF (Interrupt Flag Status bit) แสดงสถานะการเกิดอินเตอร์รัปต์ของไทเมอร์
- บิต TxIT (Interrupt Priority Control bit) ขนาด 3 บิต ใช้กำหนดระดับความสำคัญของอินเตอร์รัปต์ของไทเมอร์

*หมายเหตุ x แทนด้วยตัวเลข 1, 2, 3, ...

● ไทเมอร์ฐานเวลาแบบ B

ไทเมอร์ฐานเวลาแบบ B จะพบได้ในไทเมอร์ 2 และ 4 บล็อกโคโอะแกรมการทำงานของ ไทเมอร์ฐานเวลาแบบ B แสดงดังรูปที่ 2.7



รูปที่ 2.7 ไทเมอร์ฐานเวลาแบบ B

โดยคุณสมบัติพิเศษดังนี้

- สามารถทำงานร่วมกับฐานเวลาแบบ C เพื่อทำงานในโหมดไทเมอร์ ขนาด 32 บิต (32-bit Timer) โดยกำหนดที่บิต T32 (32-bit Timer Mode Select bits) ในรีจิสเตอร์ TxCON สำหรับฐานเวลาแบบ B ลควบคุมให้ทำงานในโหมดไทเมอร์ 32 บิต
- เลือกใช้งานสัญญาณนาฬิกาภายนอกได้ที่ขา TxCK และมีวงจรกำหนดสัญญาณนาฬิกาให้สัมพันธ์กันหรือเรียกว่า การซิงโครไนซ์ (Synchronization) รวมถึงการสัมพันธ์กับสัญญาณนาฬิกาหลังจากการผ่านอัตราลดความถี่ (Prescaler) แล้ว

- โหมดเกตไทมเมอร์ (Gated Timer)

เป็นการทำงานในโหมดการจับเวลา การนับของไทมเมอร์จะถูกควบคุมผ่านทางบิต TGATE ดังรูปที่ 2.6 จากรูปจะเห็นได้ว่าไทมเมอร์ (TMRx) จะเริ่มนับเมื่ออินพุตเกตเป็น '1' และหยุดนับเมื่ออินพุตเกตเป็น '0' และนับต่อเมื่ออินพุตเกตเป็น '1' อีกครั้ง สรุปได้ว่าการนับของไทมเมอร์จะนับเมื่อขาอินพุตเกตเป็นลอจิก '1' และหยุดนับเมื่อเป็นลอจิก '0' จะส่งผลให้เกิดอินเตอร์รัปต์ขึ้น เมื่อเกิดอินเตอร์รัปต์แล้วจะต้องเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

- โหมดเคอร์เตอร์แบบอะซิงโครนัส (Asynchronous Counter)

โหมดนับสัญญาณแบบอะซิงโครนัส (ใช้ได้เฉพาะไทมเมอร์แบบ A เท่านั้น) เป็นการทำงานในโหมดการนับสัญญาณแบบไม่สัมพันธ์กัน โดยการนับสัญญาณนาฬิกาจากภายนอกผ่านทางขา TxCK เมื่อบิต TSYNC บิตที่ 2 ในรีจิสเตอร์ TxCON ถูกเคลียร์หรือเป็นลอจิก '0' สัญญาณนาฬิกาจากภายนอกจะทำงานไม่สัมพันธ์กัน (Asynchronous) กับระบบสัญญาณนาฬิกาภายในแต่ยังคงทำงานต่อเนื่องได้ในแบบอะซิงโครนัส

ในโหมดไทมเมอร์และไทมเมอร์เกต สัญญาณการนับจะมาจากสัญญาณนาฬิกาภายในระบบ (Internal instruction cycle clock) หรือ F_{cy} สำหรับโหมดเคอร์เตอร์ซิงโครนัสและอะซิงโครนัส สัญญาณนาฬิกาจะมาจากภายนอกผ่านทางพอร์ต TxCK

วิธีกำหนดโหมดการทำงานของไทมเมอร์ เป็นดังนี้

- กำหนดโหมดการทำงานของไทมเมอร์ผ่านทางบิต TCS บิตที่ 1 ภายในรีจิสเตอร์ TxCON ($TxCON<1>$) หากเซตบิต TCS เป็นลอจิก '1' จะทำงานในโหมดไทมเมอร์นับสัญญาณนาฬิกาจากภายใน (FOSC/4) และหากเซตบิต TCS เป็นลอจิก '0' จะทำงานในโหมดเคอร์เตอร์นับสัญญาณนาฬิกาจากภายนอกที่ขา TxCK
- กำหนดโหมดไทมเมอร์ซิงโครนัสผ่านทางบิต TSYNC บิตที่ 2 ในรีจิสเตอร์ TxCON ($TxCON<2>$) ทำงานได้เฉพาะกับไทมเมอร์ฐานเวลาแบบ A เท่านั้น
- กำหนดเกตไทมเมอร์ผ่านทางบิต TGATE บิตที่ 6 ในรีจิสเตอร์ TxCON ($TxCON<6>$) เมื่อต้องการควบคุมการทำงานของไทมเมอร์จากภายนอก

2.2.2.2 รีจิสเตอร์ควบคุมการทำงานของไทมเมอร์

รายละเอียดของรีจิสเตอร์ควบคุมการทำงานของไทมเมอร์ฐานเวลาแบบ A, B และ C มีดังนี้

- รีจิสเตอร์ TxCON ฐานเวลาแบบ A

รีจิสเตอร์ TxCON : Type A Time Base Register

Upper Byte :							
R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	-	TSIDL	-	-	-	-	-
bit 15						bit 8	

Lower Byte :							
U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
-	TGATE	TCKPS<1:0>		-	TSYNC	TCS	-
bit 7						bit 0	

บิตที่ 15

TON (Timer On Control bit)

บิตเปิดการทำงานของไทมเมอร์

1 = เปิดการทำงานของโมดูลไทมเมอร์

0 = ปิดการทำงานของโมดูลไทมเมอร์

บิตที่ 14

ไม่ได้กำหนดไว้ อ่านเป็น '0'

บิตที่ 13

TSIDL (Stop in IDLE Mode bit)

บิตหยุดการทำงานของไทมเมอร์ในโหมดไอดิล

1 = หยุดการทำงานเมื่อเข้าสู่โหมดไอดิล

0 = ไทมเมอร์ยังคงทำงานต่อเนื่องเมื่อเข้าสู่โหมดไอดิล

บิตที่ 12-7

ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

บิตที่ 6

TGATE (Timer Gated Time Accumulation Enable bit)

บิตควบคุมการนับของไทมเมอร์ จากสัญญาณภายนอกที่ขา TxCK

1 = เปิดการควบคุมการนับของไทมเมอร์จากภายนอก

0 = ปิดการควบคุมการนับของไทมเมอร์จากภายนอก

(บิตนี้จะสัมพันธ์กับบิต TCS โดยบิต TCS จะต้องเซตเป็น '0' เมื่อบิต TGATE เป็น '1' และบิต TGATE จะอ่านได้เป็น '0' ถ้าบิต TCS เท่ากับ '1')

บิตที่ 5-4

TCKPS<1:0> (Timer Input Clock Prescale Select bits)

บิตกำหนดค่าปริสเกลเลอร์หรือตัวหารความถี่ออสซิลเลเตอร์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:256

10 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:64

01 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:8

00 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:1

บิตที่ 3 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

บิตที่ 2 TSYNC (Timer External Clock Input Synchronous Select bit)

บิตกำหนดความสัมพันธ์ของระบบกับสัญญาณนาฬิกาภายนอก
เมื่อ TCS = 1 (สัญญาณนาฬิกาภายนอก)

1 = สัญญาณนาฬิกาภายนอก สัมพันธ์กับระบบ

0 = สัญญาณนาฬิกาภายนอก ไม่สัมพันธ์กับระบบ

เมื่อ TCS = 0 (สัญญาณนาฬิกาภายใน)

ไม่มีผลอ่านได้เป็น '0' หากไทมเมอร์ 1 ใช้สัญญาณนาฬิกาภายใน เมื่อ TCS = 0

บิตที่ 1 TCS (Timer Clock Source Select bit)

บิตกำหนดแหล่งสัญญาณนาฬิกาที่ใช้

1 = ใช้สัญญาณนาฬิกาภายนอก (TxCK)

0 = ใช้สัญญาณนาฬิกาภายใน (FOSC/4)

บิตที่ 0 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

• รีจิสเตอร์ TxCON ฐานเวลา B

รีจิสเตอร์ TxCON : Type B Time Base Register

Upper Byte :							
R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	-	TSIDL	-	-	-	-	-
bit 15							bit 8

Lower Byte :							
U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0
-	TGATE	TCKPS<1:0>	T32	-	TCS	-	-
bit 7							bit 0

บิตที่ 15 TON (Time On bit)

บิตเปิดการทำงานของไทมเมอร์

เมื่อบิต T32 = 1 บิตที่ 3 (ไทมเมอร์ทำงานในโหมด 32 บิต)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1 = เปิดการทำงานของ โมดูลไทมเมอร์ 32 บิต (TMRx, TMRy)
 0 = ปิดการทำงานของ โมดูลไทมเมอร์ 32 บิต
 เมื่อบิต T32 = 0 บิตที่ 3 (ไทมเมอร์ทำงานใน โหมด 16 บิต)
 1 = เปิดการทำงานของ โมดูลของไทมเมอร์ 16 บิต (TMRx)
 0 = ปิดการทำงานของ โมดูล 16 บิต
- บิตที่ 14 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'
- บิตที่ 13 TSIDL (Stop in IDLE Mode bit)
 บิตหยุดการทำงานของไทมเมอร์ในโหมดไอดอล
 1 = หยุดการทำงานเมื่อเข้าสู่โหมดไอดอล
 0 = ไทมเมอร์ยังคงทำงานต่อเนื่องเมื่อเข้าสู่โหมดไอดอล
 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'
- บิตที่ 12-7
- บิตที่ 6 TGATE (Timer Gated Time Accumulation Enable bit)
 บิตควบคุมการนับของไทมเมอร์ จากสัญญาณภายนอกที่ขา TxCK
 1 = เปิดการควบคุมการนับของไทมเมอร์จากภายนอก
 0 = ปิดการควบคุมการนับของไทมเมอร์จากภายนอก
 (บิตนี้จะสัมพันธ์กับบิต TCS โดยบิต TCS จะต้องเซตเป็น '0' เมื่อบิต TGATE เป็น '1' และบิต TGATE จะอ่านได้เป็น '0' ถ้าบิต TCS เท่ากับ '1')
- บิตที่ 5-4 TCKPS<1:0> (Timer Input Clock Prescale Select bits)
 บิตกำหนดค่าปรีสเกลเลอร์หรือตัวหารความถี่ออสซิลเลเตอร์ที่ใช้งาน
 11 = กำหนดค่าปรีสเกลเลอร์ในอัตราส่วน 1:256
 10 = กำหนดค่าปรีสเกลเลอร์ในอัตราส่วน 1:64
 01 = กำหนดค่าปรีสเกลเลอร์ในอัตราส่วน 1:8
 00 = กำหนดค่าปรีสเกลเลอร์ในอัตราส่วน 1:1
- บิตที่ 3 T32 (32-bit Timer Mode Select bits)
 บิตกำหนดให้ไทมเมอร์ทำงานในโหมด 32 บิต
 1 = TMRx และ TMRy ทำงานร่วมกันเป็นไทมเมอร์ 32 บิต
 0 = TMRx และ TMRy ทำงานแยกอิสระจากกันเป็นไทมเมอร์ 16 บิต
- บิตที่ 2 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'
- บิตที่ 1 TCS (Timer Clock Source Select bit)
 บิตกำหนดแหล่งสัญญาณนาฬิกาที่ใช้
 1 = ใช้สัญญาณนาฬิกาภายนอก (TxCK)
 0 = ใช้สัญญาณนาฬิกาภายใน (FOSC/4)

บิตที่ 0 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

• รีจิสเตอร์ TxCON ฐานเวลาแบบ C

รีจิสเตอร์ TxCON : Type C Time Base Register

Upper Byte :							
R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	-	TSIDL	-	-	-	-	-
bit 15						bit 8	

Lower Byte :							
U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0
-	TGATE	TCKPS<1:0>		-	-	TCS	-
bit 7						bit 0	

บิตที่ 15

TON (Time On bit)

บิตเปิดการทำงานของไทมเมอร์

เมื่อบิต T32 = 1 บิตที่ 3 (ไทมเมอร์ทำงานในโหมด 32 บิต)

1 = เปิดการทำงานของโมดูลไทมเมอร์ 32 บิต (TMRx, TMRy)

0 = ปิดการทำงานของโมดูลไทมเมอร์ 32 บิต

เมื่อบิต T32 = 0 บิตที่ 3 (ไทมเมอร์ทำงานในโหมด 16 บิต)

1 = เปิดการทำงานของโมดูลของไทมเมอร์ 16 บิต (TMRx)

0 = ปิดการทำงานของโมดูล 16 บิต

บิตที่ 14

ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

บิตที่ 13

TSIDL (Stop in IDLE Mode bit)

บิตหยุดการทำงานของไทมเมอร์ในโหมดไอคอลล

1 = หยุดการทำงานเมื่อเข้าสู่โหมดไอคอลล

0 = ไทมเมอร์ยังคงทำงานต่อเนื่องเมื่อเข้าสู่โหมดไอคอลล

บิตที่ 12-7

ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

บิตที่ 6

TGATE (Timer Gated Time Accumulation Enable bit)

บิตควบคุมการนับของไทมเมอร์ จากสัญญาณภายนอกที่ขา TxCK

1 = เปิดการควบคุมการนับของไทมเมอร์จากภายนอก

0 = ปิดการควบคุมการนับของไทมเมอร์จากภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(บิตนี้จะสัมพันธ์กับบิต TCS โดยบิต TCS จะต้องเซตเป็น '0' เมื่อบิต TGATE เป็น '1' และบิต TGATE จะอ่านได้เป็น '0' ถ้าบิต TCS เท่ากับ '1')

- บิตที่ 5-4 TCKPS<1:0> (Timer Input Clock Prescale Select bits)
บิตกำหนดค่าปริสเกลเลอร์หรือตัวหารความถี่ออสซิลเลเตอร์ที่ใช้งาน
- 11 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:256
 - 10 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:64
 - 01 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:8
 - 00 = กำหนดค่าปริสเกลเลอร์ในอัตราส่วน 1:1
- บิตที่ 3-2 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'
- บิตที่ 1 TCS (Timer Clock Source Select bit)
บิตกำหนดแหล่งสัญญาณนาฬิกาที่ใช้
- 1 = ใช้สัญญาณนาฬิกาภายนอก (TxCK)
 - 0 = ใช้สัญญาณนาฬิกาภายใน (FOSC/4)
- บิตที่ 0 ไม่ได้กำหนดไว้ อ่านได้เป็น '0'

2.2.2.3 การคำนวณไทมเมอร์

การใช้งานไทมเมอร์จะเกี่ยวข้องกับเรื่องการคำนวณเวลาในการนับแต่ละครั้งของไทมเมอร์หรือการเพิ่มค่าในรีจิสเตอร์ TMRx ที่เกี่ยวข้องกับไทมเมอร์ เช่น ไทมเมอร์ 1 จะเพิ่มค่าการนับในรีจิสเตอร์ TMR1 เป็นต้น นอกจากนี้ยังมีตัวหารหรือปริสเกลเลอร์และตัวคูณหรือ PLL (Phase Locked Loop) ที่เกี่ยวข้องกับไทมเมอร์เพิ่มเติม สามารถหาค่าการนับแต่ละครั้งได้ด้วยสมการต่อไปนี้

$$\begin{aligned} \text{จาก } T &= \frac{1}{f} && \text{โดย } f = \text{FOSC}/4 \\ &= \frac{1}{\text{FOSC}/4} \\ &= \frac{4}{\text{FOSC}} \end{aligned}$$

โดย T คือ เวลาในการนับแต่ละครั้งหรือการเพิ่มค่าของรีจิสเตอร์ TMRx ที่ละหนึ่ง

FOSC คือ ความถี่ออสซิลเลเตอร์ที่ใช้

เมื่อมีการใช้ตัวหารและตัวคูณร่วมด้วยจะได้สมการดังนี้

$$T = (4 \times \text{Prescaler}) / (\text{FOSC} \times \text{PLLx})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2.4 การใช้งานอินเทอร์รัปต์

อินเทอร์รัปต์ (Interrupt) คือกระบวนการขัดจังหวะการทำงานของโปรแกรมหลักที่กำลังทำงานอยู่แล้วไปทำงานในส่วนของฟังก์ชันบริการอินเทอร์รัปต์ที่เรียกว่า Interrupt Service Routine (ISR) สำหรับไมโครคอนโทรลเลอร์ dsPIC30F6014 มีแหล่งสัญญาณอินเทอร์รัปต์ 41 ช่อง และมีอินเทอร์รัปต์เนื่องจากข้อผิดพลาดของ CPU (processor exception) จำนวน 4 ช่อง อินเทอร์รัปต์ 4 ช่องนี้เรียกว่า แทร็ป (Trap) หรือ นอนมาสก์เอเบิลแทร็ป (non-maskable trap) โดยอินเทอร์รัปต์พวกนี้ผู้ใช้งานไม่สามารถปิดการใช้งานอินเทอร์รัปต์ได้ การอินเทอร์รัปต์จะมีการตอบสนองทันทีเมื่อ CPU ส่งสัญญาณมาให้ ประกอบไปด้วย อินเทอร์รัปต์แทร็ป เนื่องจากความผิดพลาดทางด้านคณิตศาสตร์ (Math Error Trap), ความผิดพลาดเนื่องจากตำแหน่งแอดเดรส (Address Error Trap), ความผิดพลาดเนื่องจากสแต็ก (Stack Error Trap) และความผิดพลาดจากออสซิลเลเตอร์ (Oscillator Fail Trap) ส่วนอินเทอร์รัปต์ที่ผู้ใช้งานสามารถเปิดหรือปิดการใช้งานอินเทอร์รัปต์ได้ตามความต้องการคือ อินเทอร์รัปต์เวกเตอร์ (Interrupt Vector)

หน่วยประมวลผล (CPU) จะทำหน้าที่ในการอ่านข้อมูลจากตารางอินเทอร์รัปต์เวกเตอร์ (Interrupt Vector Table) หรือ IVT และจัดการส่งแอดเดรสอินเทอร์รัปต์เวกเตอร์ให้กับโปรแกรมเคาน์เตอร์เมื่อเกิดอินเทอร์รัปต์ขึ้น จากตารางที่ 2.2 อินเทอร์รัปต์เนื่องจากสัญญาณภายนอก (External Interrupt 0) หรือ INT0 จะมีระดับความสำคัญต่ำสุดและอินเทอร์รัปต์ตรวจสอบความผิดพลาดของสัญญาณ PWM ช่อง A (PWM Fault A หรือ FLTA) มีระดับความสำคัญต่ำสุด จากตารางอินเทอร์รัปต์เวกเตอร์ดังกล่าวสามารถแบ่งอินเทอร์รัปต์เนื่องจากสัญญาณได้ 2 ประเภท คือ อินเทอร์รัปต์เนื่องจากสัญญาณภายใน (Internal Interrupt) และอินเทอร์รัปต์เนื่องจากสัญญาณภายนอก (External Interrupt)

ตารางที่ 2.2 ตารางอินเทอร์รัปต์เวกเตอร์ dsPIC30F6014

INT Number	Vector Number	Interrupt Source
Highest Natural Order Priority		
0	8	INT0 - External Interrupt 0
1	9	IC 1 - Input Capture 1
2	10	OC1 - Output Compare 1
3	11	T1 - Timer 1
4	12	IC 2 - Input Capture 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INT Number	Vector Number	Interrupt Source
5	13	OC2 - Output Compare 2
6	14	T2 - Timer 2
7	15	T3 - Timer 3
8	16	SPI1
9	17	UIRX-UART1 Receiver
10	18	UITX-UART1 Transmitter
11	19	ADC - ADC Convert Done
12	20	NVM-NVM Write Complete
13	21	SI2C - I ² C Slave Interrupt
14	22	MI2C - I ² C Master Interrupt
15	23	Input Change Interrupt
16	24	INT1 - External Interrupt 1
17	25	IC 7 - Input Capture 7
18	26	IC 8 - Input Capture 8
19	27	OC3 - Output Compare 3
20	28	OC4 - Output Compare 4
21	29	T4 - Timer 4
22	30	T5 - Timer 5
23	31	INT2 - External Interrupt 2
24	32	U2RX - UART2 Receiver
25	33	U2TX - UART2 Transmitter
26	34	SPI2
27	35	C1 - Combined IRQ for CAN1
28	36	IC3 - Input Capture 3
29	37	IC4 - Input Capture 4
30	38	IC5 - Input Capture 5
31	39	IC6 - Input Capture 6
32	40	OC5 - Output Compare 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INT Number	Vector Number	Interrupt Source
33	41	OC6 – Output Compare 6
34	42	OC7 – Output Compare 7
35	43	OC8 – Output Compare 8
36	44	INT3 - External Interrupt 3
37	45	INT4 – External Interrupt 4
38	46	C2 – Combined IRQ for CAN2
39	47	Reserved
40	48	Reserved
41	49	DCI – Codec Transfer Done
42	50	LVD – Low-Voltage Detect
43	51	Reserved
44	52	Reserved
45-53	53-61	Reserved
Lower Natural Order Priority		

2.2.2.5 รีจิสเตอร์ที่ควบคุมอินเทอร์รัปต์เนื่องจากสัญญาณภายนอก

- รีจิสเตอร์ INTCON1 ประกอบด้วย บิตปิดการใช้งานอินเทอร์รัปต์ซ้อน (Interrupt Nesting Disable) หรือบิต NSTDIS, บิตควบคุมการเกิดโอเวอร์โฟลว์ (over flow) ของแอกคิวมูเลเตอร์ (accumulator) A กับ B และบิตแสดงสถานะของแหล่งสัญญาณอินเทอร์รัปต์จาก CPU (Processor Trap sources)
- รีจิสเตอร์ INTCON2 ประกอบด้วย บิตควบคุมอินเทอร์รัปต์เนื่องจากสัญญาณภายนอก และตารางอินเทอร์รัปต์เวกเตอร์เสริม (Alternate Vector table) เพื่อรองรับโหมดการดีบั๊กไมโครคอนโทรลเลอร์
 - รีจิสเตอร์ IFSx (Interrupt Flag Status Register)
รีจิสเตอร์ IFS0, IFS1, IFS2 รีจิสเตอร์แฟล็ก
 - รีจิสเตอร์ IECx (Interrupt Enable Control Register)
รีจิสเตอร์ IEC0, IEC1, IEC2 เป็นรีจิสเตอร์เปิด/ปิดการใช้งานอินเทอร์รัปต์
 - รีจิสเตอร์ IPCx (Interrupt Priority Control Register)
รีจิสเตอร์ IPC0 ถึง IPC11 ใช้กำหนดระดับความสำคัญของอินเทอร์รัปต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รีจิสเตอร์ SR (CPU Status Register)
รีจิสเตอร์นี้แสดงสถานะของ CPU แล้วยังประกอบด้วยบิต IPL (SR<7:5>) ที่ใช้ กำหนดระดับความสำคัญของอินเทอร์รัปต์จาก CPU (ระดับที่ 0 ถึง 7)
- รีจิสเตอร์ CORCON (Core Control Register)
รีจิสเตอร์ที่ประกอบด้วยบิต IPL3 เพื่อกำหนดระดับความสำคัญของอินเทอร์รัปต์จาก CPU เพิ่มเติมจากบิต IPL ในรีจิสเตอร์ SR (ระดับที่ 8 ถึง 15)

2.2.2.6 การใช้งานโมดูล UART กับพอร์ตอนุกรม

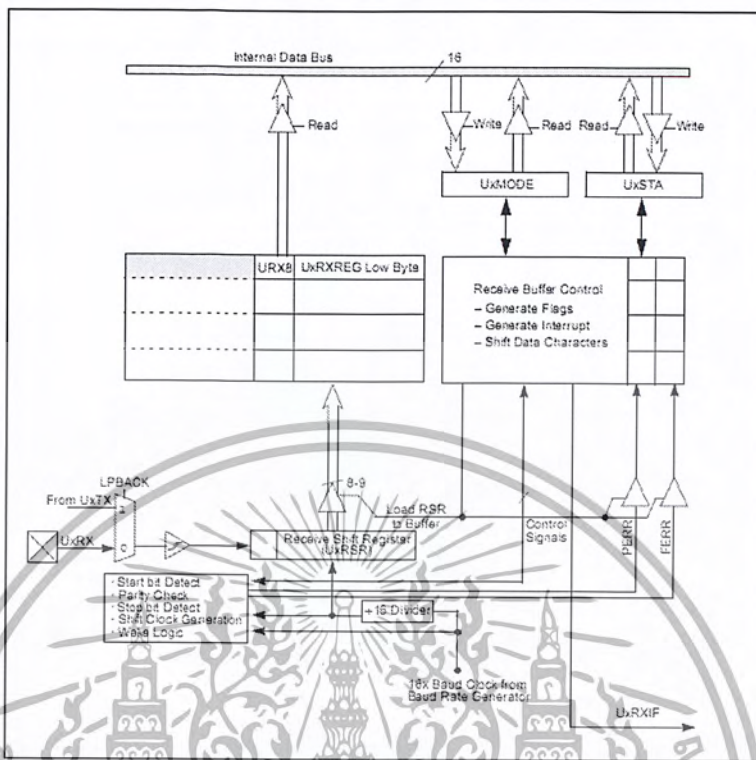
โมดูล Universal Asynchronous Receiver Transmitter (UART) หรือการสื่อสารข้อมูลในรูปแบบอะซิงโครนัส เป็นหนึ่งใน โมดูลที่เกี่ยวข้องกับการอินพุต/เอาต์พุตแบบอนุกรมที่มีอยู่ภายใน dsPIC30F โดยโมดูล UART จะเป็นอะซิงโครนัสแบบฟูลดูเพล็กซ์ (full-duplex) รับส่งข้อมูลได้พร้อมกัน (สองทิศทาง) สามารถนำมาประยุกต์ใช้งานกับการเชื่อมต่อกับอุปกรณ์ภายนอก เช่น คอมพิวเตอร์, RS-232 และ RS-485 เป็นต้น

คุณสมบัติที่สำคัญของ โมดูล UART

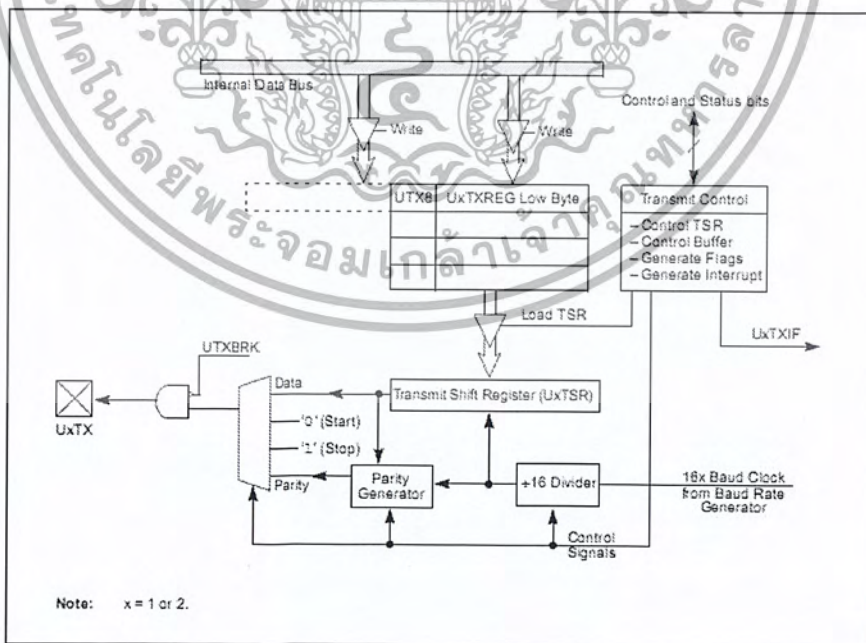
- รับส่งข้อมูลแบบฟูลดูเพล็กซ์
- มีคุณสมบัติการกำหนดข้อมูลการรับส่ง ไม่ว่าจะเป็นจำนวนบิตข้อมูล (8 หรือ 9 บิต), บิตพาริตี (คู่, คี่, ไม่มี), บิตหยุดข้อมูล (1 หรือ 2 บิต)
- กำหนดอัตราบอด (Baud Rate) พร้อมกับปริสเกลเลอร์ 16 บิต
- กำหนดอัตรารับส่งข้อมูล ได้ตั้งแต่ 29 bps ถึง 1.875 Mbps ที่ความถี่ 30MHz
- มีบัฟเฟอร์รับส่งข้อมูล 4 ระดับ
- มีส่วนตรวจสอบข้อผิดพลาด พาริตี, เฟรมข้อมูล และการซ้อนทับของบัฟเฟอร์ข้อมูล
- สนับสนุนการทำงานในโหมด 9 บิตข้อมูลพร้อมกับการตรวจจับแอดเดรส (ถ้าบิตที่ 9 เป็น 1 จะเป็นแอดเดรส บิตที่ 9 เป็น 0 จะเป็นข้อมูล)
- อินเทอร์รัปต์รับส่งข้อมูล
- โหมดลูปแบ็ค (Loop back) เพื่อการตรวจสอบข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกไดอะแกรมการรับส่งข้อมูล โมดูล UART แสดงคังรูป



รูปที่ 2.9 UART Receiver Block Diagram



รูปที่ 2.10 UART Transmitter Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **รีจิสเตอร์ควบคุมโมดูล UART**

- รีจิสเตอร์ UxMODE (UARTx Mode Register)

กำหนดโหมดการทำงานของโมดูล UART เช่น ขาพอร์ตรับส่งข้อมูลที่ต้องการ อัตราการรับส่งข้อมูล, จำนวนบิตข้อมูล พาริตี และบิตหยุด เป็นต้น

- รีจิสเตอร์ UxSTA (UARTx Status Control Register)

รีจิสเตอร์แสดงสถานการณ์ทำงานของโมดูล UART และบิตควบคุมการทำงานของ UART เพิ่มเติม

- รีจิสเตอร์ UxRXREG (UARTx Receive Register)

รีจิสเตอร์รับข้อมูล ใช้งานเพียง 9 บิต สำหรับรับข้อมูลที่เข้ามาทางการเชื่อมต่อของพอร์ตอนุกรม

- รีจิสเตอร์ UxTXREG (UARTx Transmit Register)

รีจิสเตอร์ส่งข้อมูล (เขียนได้อย่างเดียว) ใช้งานเพียง 9 บิต สำหรับส่งข้อมูลออกทางการเชื่อมต่อพอร์ตอนุกรม

- UxBRG (UARTx Baud Rate Register)

รีจิสเตอร์กำหนดอัตราบิตหรือความเร็วในการรับส่งข้อมูลของโมดูล UART

การคำนวณอัตราบิต (Baud Rate)

ก่อนการใช้งานการสื่อสารข้อมูลอนุกรมจะต้องกำหนดอัตราบิตสำหรับการสื่อสารข้อมูล โดยคำนวณอัตราบิตได้ด้วยสมการดังนี้

$$\text{Baud Rate} = \frac{F_{cy}}{16 * (\text{UxBRG} + 1)}$$

$$\text{UxBRG} = \frac{F_{cy}}{16 * \text{Baud Rate}} - 1$$

โดย F_{cy} = ความถี่สัญญาณนาฬิกาหารด้วย 4 (FOSC/4)

ตัวอย่าง การคำนวณอัตราบิตที่ 9600 bps กับ PLLx1

กำหนดให้ FOSC = 4MHz, Baud Rate = 9600 และค่า PLLx เท่ากับ 4

$$\begin{aligned} F_{cy} &= (\text{FOSC}/4) \times \text{PLLx} \\ &= (4\text{MHz}/4) \times 4 \\ &= 4\text{MHz}. \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{อัตราความเร็วที่ต้องการ (Desired Baud Rate)} = F_{cy} / (16 (UxBRG + 1))$$

$$\begin{aligned} UxBRG &= ((F_{cy}/\text{Desired Baud Rate})/16) - 1 \\ &= ((4000000/9600)/16) - 1 \\ &= [25.042] \\ &= 25 \end{aligned}$$

$$\begin{aligned} \text{อัตราความเร็วที่คำนวณได้} &= 4000000 / (16 (25 + 1)) \\ &= 9615 \end{aligned}$$

$$\begin{aligned} \text{ข้อผิดพลาด (Error)} &= \frac{(\text{อัตราความเร็วที่คำนวณได้} - \text{อัตราความเร็วที่ต้องการ})}{\text{อัตราความเร็วที่ต้องการ}} \end{aligned}$$

$$\begin{aligned} &= (9615 - 9600) / 9600 \\ &= 0.16\% \end{aligned}$$

จากตัวอย่างข้างต้นอัตราบอดเรตสูงสุดที่เป็นไปได้คือ $F_{cy}/16 (UxBRG = 0)$ และต่ำสุดเท่ากับ $F_{cy}/(16 * 65536)$

2.2.2.7 การใช้งานโมดูลแปลงสัญญาณอนาลอกเป็นดิจิทัล

โมดูลแปลงสัญญาณอนาลอกเป็นดิจิทัลขนาด 12 บิต (12-bit high-speed analog-to-digital convert) หรือโมดูล ADC เป็นโมดูลรับแรงดันอนาลอกแปลงสัญญาณเป็นตัวเลขความละเอียดขนาด 12 บิต โมดูล ADC ของ dsPIC30F6014 มีจำนวน 16 ช่องสัญญาณ ประกอบไปด้วย AN0/RB0, AN1/RB1, AN2/RB2, AN3/RB3, AN4/RB4, AN5/RB5, AN6/RB6, AN7/RB7, AN8/RB8, AN9/RB9, AN10/RB10, AN11/RB11, AN12/RB12, AN13/RB13, AN14/RB14, AN15/RB15 บล็อกไดอะแกรมและวงจรการทำงานของโมดูล ADC แสดงดังรูปที่ 2.11

2.2.2.7.1 รีจิสเตอร์ควบคุมการทำงานของโมดูล 12-bit ADC

การทำงานของ โมดูลแปลงสัญญาณอนาลอกเป็นดิจิตอลจะเกี่ยวข้องกับรีจิสเตอร์ 2 กลุ่มด้วยกัน คือ รีจิสเตอร์ควบคุมและรีจิสเตอร์บัฟเฟอร์ข้อมูล โดยมีรายละเอียด ดังนี้

- รีจิสเตอร์บัฟเฟอร์ข้อมูล (ADC Data Buffer) รีจิสเตอร์บัฟเฟอร์ข้อมูลจำนวน 16 ตัวขนาด 16 บิต ใช้ในการเก็บข้อมูลที่ได้จากการแปลงสัญญาณอนาลอกเป็นดิจิตอล (อ่านอย่างเดียว) ประกอบไปด้วย ADCBUF0 ถึง ADCBUFF (ADC Buffer 0 – ADC Buffer F)

- รีจิสเตอร์ควบคุมโมดูล ADC โมดูล ADC มีรีจิสเตอร์ควบคุมและแสดงสถานะการทำงาน ของโมดูล 6 ตัวดังนี้

- รีจิสเตอร์ควบคุม ADCON1 (ADC Control Register 1)
 - รีจิสเตอร์ควบคุม ADCON2 (ADC Control Register 2)
 - รีจิสเตอร์ควบคุม ADCON3 (ADC Control Register 3)
- รีจิสเตอร์ ADCON1 ถึง ADCON3 เป็นรีจิสเตอร์ควบคุมและกำหนดการทำงานของ โมดูล ADC
- ADCHS (ADC Input Channel Select Register)
รีจิสเตอร์เลือกขาอินพุตสำหรับเชื่อมต่อกับวงจร S/H (Sample and Hold amplifiers)
 - ADPCFG (ADC Port Configuration Register)
รีจิสเตอร์กำหนดเงื่อนไขการทำงานของขาพอร์ตอินพุตเป็นอินพุตอนาลอก หรือ อินพุตเอาต์พุตสัญญาณดิจิตอล
 - ADCSSL (ADC Input Scan Select Register)
เป็นรีจิสเตอร์เลือกขาอินพุตสำหรับการเรียงลำดับการอ่านสัญญาณอนาลอก

การใช้งาน โมดูล ADC มีดังนี้

1. การเปิดใช้งาน โมดูล ADC

- a. เลือกขาพอร์ตสำหรับอินพุตอนาลอกผ่านทางรีจิสเตอร์ ADPCFG <15:0> บิตที่ 0 ถึงบิตที่ 15
- b. เลือกแหล่งแรงดันอ้างอิงสำหรับอินพุตอนาลอกผ่านทางรีจิสเตอร์ ADCON2 <15:13> บิตที่ 13 ถึงบิตที่ 15
- c. เลือกสัญญาณนาฬิกาสำหรับในการใช้แปลงสัญญาณอนาลอกผ่านทางรีจิสเตอร์ ADCON3<5:0> บิตที่ 0 ถึงบิตที่ 5
- d. กำหนดจำนวนช่องสุ่มเก็บสัญญาณ (S/H) ผ่านทางรีจิสเตอร์ ADCON2 <9:8> บิตที่ 8 ถึงบิตที่ 9 ควบคู่กับรีจิสเตอร์ ADPCFG <15:0>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- e. กำหนดช่องสุ่มสัญญาณ (Sampling) ผ่านทางรีจิสเตอร์ ADCON1 <3> บิตที่ 3 ควบคู่กับการสแกนสัญญาณอินพุตผ่านทางรีจิสเตอร์ ADCSSL <15:0> บิตที่ 0 ถึงบิตที่ 15
- f. กำหนดจำนวนอินพุตที่จองไว้สำหรับช่องสุ่มเก็บสัญญาณผ่านทางรีจิสเตอร์ ADCHS<15:0>
- g. เลือกรูปแบบการสุ่มและแปลงสัญญาณผ่านทางรีจิสเตอร์ ADCON1 <7:0> บิตที่ 0 ถึงบิตที่ 7 และรีจิสเตอร์ ADCON3 <12:8> บิตที่ 8 ถึงบิตที่ 12
- h. กำหนดรูปแบบของข้อมูลที่ได้จากการแปลงสัญญาณผ่านทางรีจิสเตอร์ ADCON1 <9:8> บิตที่ 8 ถึงบิตที่ 9
- i. เลือกรูปแบบการเกิดอินเตอร์รัปต์ผ่านทางรีจิสเตอร์ ADCON2 <5:2> บิตที่ 2 ถึงบิตที่ 5
- j. เปิดใช้งานโมดูล ADC ผ่านทางรีจิสเตอร์ ADCON1 <15> บิตที่ 15

2. การเปิดใช้งานอินเตอร์รัปต์ (หากต้องการ)

- a. เคลียร์บิต ADIF อินเตอร์รัปต์แฟล็กซ์
- b. เลือกระดับความสำคัญของอินเตอร์รัปต์

2.2.2.7.2 การเลือกใช้สัญญาณนาฬิกา



รูปที่ 2.12 Converting 1 channel at 200 ksps, auto-sample start, 1 T_{AD} Sampling time

โดยปกติการทำงานของพื้นฐานของการแปลงสัญญาณนั้นจะประกอบไปด้วย $T_{SAMP} = 1 T_{AD}$ และ $T_{CONV} = 14 T_{AD}$ ซึ่งเป็นค่าที่น้อยที่สุดและยังเพิ่มช่วงเวลาของรูป T_{CONV} ได้มากที่สุดถึง $64 T_{AD}$ ซึ่งสามารถหาค่า T_{AD} ได้จาก

$$T_{AD} = T_{CY} * (0.5 * (ADCS<5:0> + 1)) \dots (1.)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

T_{CY} : Device operating speed (30 MIPS) = 33.33 n sec

$$ADCS<5:0> = 2 \frac{T_{AD}}{T_{CY}} - 1 \quad \dots (2.)$$

$$\text{Actual } T_{AD} = \frac{T_{CY}}{2} (ADCS<5:0> + 1)$$

$$= \frac{33.33 \text{ n sec}}{2} (19 + 1)$$

$$= 334 \text{ n sec}$$

Sampling Time = Acquisition Time + Conversion Time

$$= 1 T_{AD} + 14 T_{AD}$$

$$= 15 \times 334 \text{ n sec}$$

Sampling Rate =

$$= \frac{1}{15 \times 334 \text{ n sec}}$$

$$\approx 200 \text{ kHz.}$$

dsPIC30F 12-bit ADC Conversion Rates						
Speed	T _{AD} Minimum	Sampling Time Min	R _s Max	V _{DD}	Temperature	Channels Configuration
Up to 200 ksp/s ⁽¹⁾	334 ns	1 T _{AD}	2.5 kΩ	4.5V to 5.5V	-40°C to +85°C	
Up to 100 ksp/s	668 ns	1 T _{AD}	2.5 kΩ	3.0V to 5.5V	-40°C to +125°C	

รูปที่ 2.13 12-bit ADC Extended Conversion Rates

2.2.3 โมดูล Wi-Fi (Wi-Fi Module)

Wi-Fi คือ องค์กรหนึ่งที่ทำการศึกษาทดสอบผลิตภัณฑ์ Wireless LAN หรือระบบ Network แบบ ไร้สาย ซึ่งอุปกรณ์ทุกตัวที่ต่างยี่ห้อกันนั้นจะสามารถติดต่อสื่อสารกันได้โดยไม่ประสบปัญหาหากอุปกรณ์นั้นผ่านตามเกณฑ์มาตรฐานก็จะมี การประทับตรา Wi-Fi Certified ซึ่งหมายความว่า อุปกรณ์ตัวนี้สามารถเชื่อมต่อแบบ ไร้สายกับอุปกรณ์อื่นที่มีตรา Wi-Fi Certified ได้แล้วจึงกลายมา เป็นคำศัพท์ของอุปกรณ์ LAN ไร้สาย

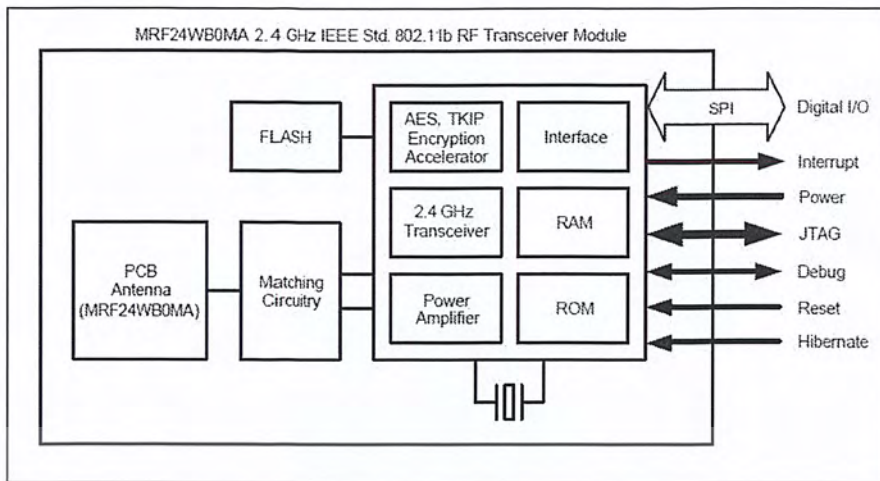
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบเครือข่ายไร้สาย (WLAN = Wireless Local Area Network) คือ ระบบการสื่อสารข้อมูลที่มีความคล่องตัวมาก ซึ่งอาจจะนำมาใช้ทดแทนหรือเพิ่มต่อกับระบบเครือข่ายแลน (LAN) ไร้สายแบบดั้งเดิม โดยใช้การส่งคลื่นความถี่วิทยุในย่านวิทยุและคลื่นอินฟราเรด ในการรับและส่งข้อมูลระหว่างคอมพิวเตอร์แต่ละเครื่องผ่านอากาศ ทะลุกำแพง เพดานหรือสิ่งก่อสร้างอื่นๆ โดยปราศจากความต้องการของการเดินสาย นอกจากนี้ระบบเครือข่ายไร้สายก็ยังมีคุณสมบัติครอบคลุมทุกอย่างเหมือนกับ ระบบแลนแบบใช้สาย

- Wi-Fi Network ขึ้นอยู่กับประเภทของคลื่น Wi-Fi ที่ ใช้ และรวมถึงผู้ใช้งานในอากาศ หรือมีเครือข่ายอยู่ในสภาพเปิด หรือแม้กระทั่งอยู่ในตึกซึ่งมีสิ่งกีดขวางมากมาย ตำแหน่งของสิ่งกีดขวางเหล่านั้น มีผลกระทบโดยตรงต่อความสามารถของ Wi-Fi ได้ เพราะ Wi-Fi เป็นคลื่นวิทยุที่มีความถี่ต่ำและไม่สามารถเจาะทะลุผ่าน โลหะ น้ำ หรือวัสดุอื่นได้ โดยทั่วไปแล้ว Wi-Fi Network จะมีขอบข่ายอยู่ที่ 75 ถึง 150 ฟุตในสภาพแวดล้อมโดยทั่วๆ ไปของบ้าน ที่พักอาศัยหรือสำนักงาน

- Hot spot เป็นบริการอินเทอร์เน็ตสาธารณะไร้สายความเร็วสูงด้วยเทคโนโลยีของ Wireless LAN หรือที่เรียกกันว่า Wi-Fi ซึ่งในปัจจุบันมีการให้บริการกันมากขึ้นเรื่อยๆ ตามแหล่งชุมชนต่างๆ เช่น สนามบิน ร้านอาหาร โรงแรม โรงพยาบาล การใช้บริการ Hotspot นี้ อาจจะต้องลงทุนสูง เพราะ 2 สิ่งหลักที่เราต้องมีก็คือ เครื่องคอมพิวเตอร์ Notebook หรือ PDA และ Wireless LAN Card แต่หาก Notebook หรือ PDA บางรุ่นมี Wi-Fi ในตัวก็ไม่ต้องหาซื้ออุปกรณ์เพิ่ม ข้อดีของการใช้ Wi-Fi ก็คือ สถานที่ที่ให้บริการอินเทอร์เน็ตสาธารณะที่เรียกกันว่า Hot Spot นี้จะบริการด้วยอินเทอร์เน็ตความเร็วสูง และสามารถยก office ไปนั่งทำงานตามร้านกาแฟได้อย่างสบายๆ เพราะข้อมูลงานต่างๆ นั้นก็จะเก็บไว้ใน Notebook อยู่แล้ว

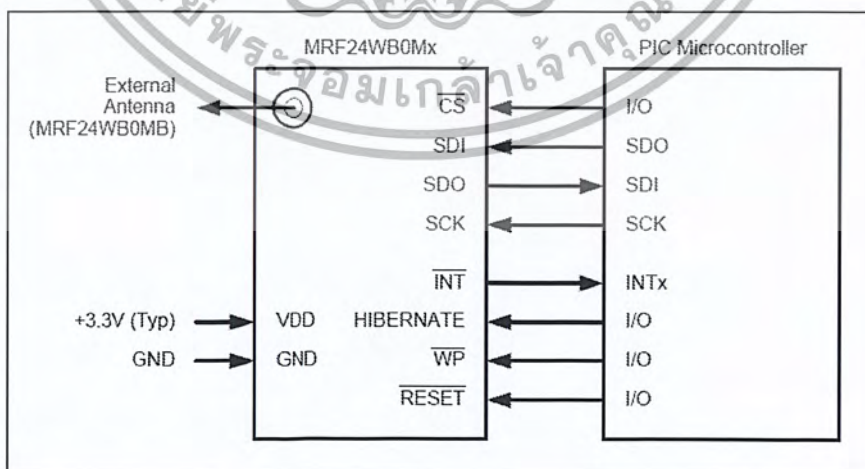
โมดูล MRF24WB0MA/MRF24WB0MB ถูกออกแบบมาให้ใช้กับ TCP / IP stack ของบริษัท ไมโครชิพ (Microchip) สแต็ค (stack) จะรวบรวมโปรแกรมไคร์ฟเวอร์ซึ่งนำไปใช้ในตัวโมดูล สำหรับส่งการและควบคุม การบริหารจัดการและการรับส่งข้อมูลแพ็คเกจ



รูปที่ 2.14 บล็อกไดอะแกรม MRF24WB0MA/MB

2.2.3.1 Serial Peripheral Interface (SPI)

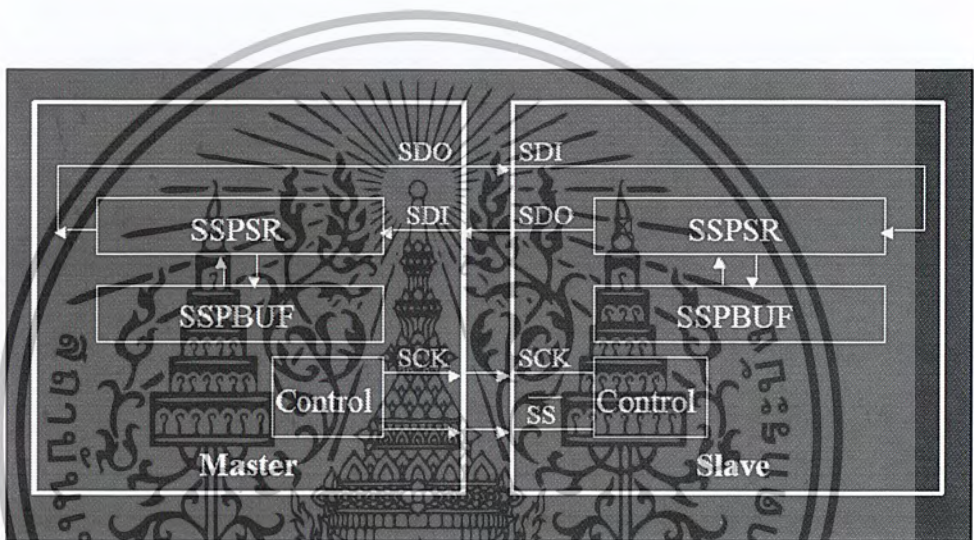
ในการเชื่อมต่อการทำงานระหว่าง Wi-Fi Module กับ PIC MCU จะถูกเชื่อมต่อโดยผ่านพอร์ตการทำงานที่ชื่อว่า Digital I/O ซึ่งเป็นการติดต่อกันด้วยระบบ SPI ดังรูปที่ 2.14 MRF24WB0MA / MRF24WB0MB Module เชื่อมต่อกับ Microchip PIC18, PIC24, dsPIC33 หรือ PIC32 Controller ผ่านแบบอนุกรมไปยังทั้ง 4 ขาของ SPI interface – interrupt นั่นคือ hibernate, Reset, power and ground signal โดย Module จะทำงานด้วยแหล่งจ่ายเพียงแหล่งเดียว ที่แรงดัน 3.3V นอกจากนี้ยังสนับสนุนและเสริม JTAG และ serial debug เพื่อสามารถตรวจสอบได้ debug port ทำงานที่แรงดัน 3.3V และต้องการเตือนระดับสำหรับการดำเนินการกับอุปกรณ์ RS - 232 รูปที่ 2.15 แสดงตัวอย่างการเชื่อมต่ออย่างง่ายระหว่าง Microchip PIC MCU กับ Module



รูปที่ 2.15 Microcontroller to MRF24WB0MA/MRF24WB0MB Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

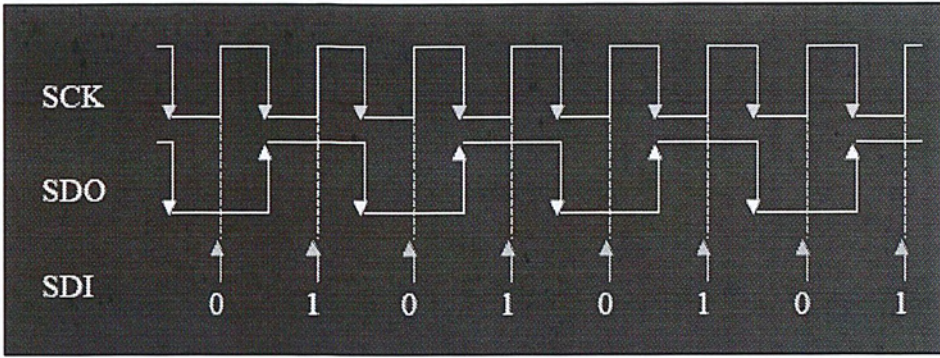
SPI ถูกนำมาใช้งานบ่อยครั้งเมื่อมีการทำงานเป็นเส้นทาง Input และ Output แต่ในการติดต่อสื่อสารระหว่างอุปกรณ์ 2 ชิ้นหรือมากกว่านั้น อาจจะรวดเร็วและง่ายขึ้นไปอีกหากนำมาเป็นเครื่องมือในการติดต่อสื่อสาร SPI ย่อมาจาก Serial Peripheral Interface ซึ่งเป็นการติดต่อสื่อสารประเภท Synchronous Protocol ช่วยให้อุปกรณ์ Master และ Slave สามารถเริ่มดำเนินการสื่อสารกันได้ ข้อมูลจะถูกแลกเปลี่ยนระหว่างอุปกรณ์ Master และ Slave ดังที่ได้กล่าวมาข้างต้น SPI ถูกใช้เป็นเครื่องมือใน PIC MCU เรียกว่า Synchronous Serial Port หรือ Serial Port Master Synchronous โมดูลนี้ถูกสร้างขึ้นในหลายๆรุ่นของ PIC ซึ่ง SPI เป็นการสื่อสารแบบอนุกรมระหว่างอุปกรณ์ 2 ตัวหรือมากกว่า ที่ความเร็วสูงและง่ายต่อการใช้งาน



รูปที่ 2.16 การติดต่อสื่อสารระหว่าง Master และ Slave

- SDO : Serial Data Output
- SDI : Serial Data Input
- SSPSR : Serial Shift
- SSPBUF : Serial Buffer
- SCK : Serial Clock
- $\overline{\text{SS}}$: Chip Select or Slave Select

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 สัญญาณนาฬิกา

ดังรูปที่ 2.17 แสดงตัวอย่างในการส่งข้อมูลร่วมกับสัญญาณนาฬิกา โดยเลข 0 และ 1 เป็นข้อมูล ตัวอย่าง การแลกเปลี่ยนข้อมูลจะเกิดขึ้นที่ขอบขาสูงของสัญญาณ SCK และในส่วนของ การอ่านข้อมูลจะอยู่ที่ขอบขาขึ้นของสัญญาณ SCK



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

3.1 บอร์ดการทดลอง

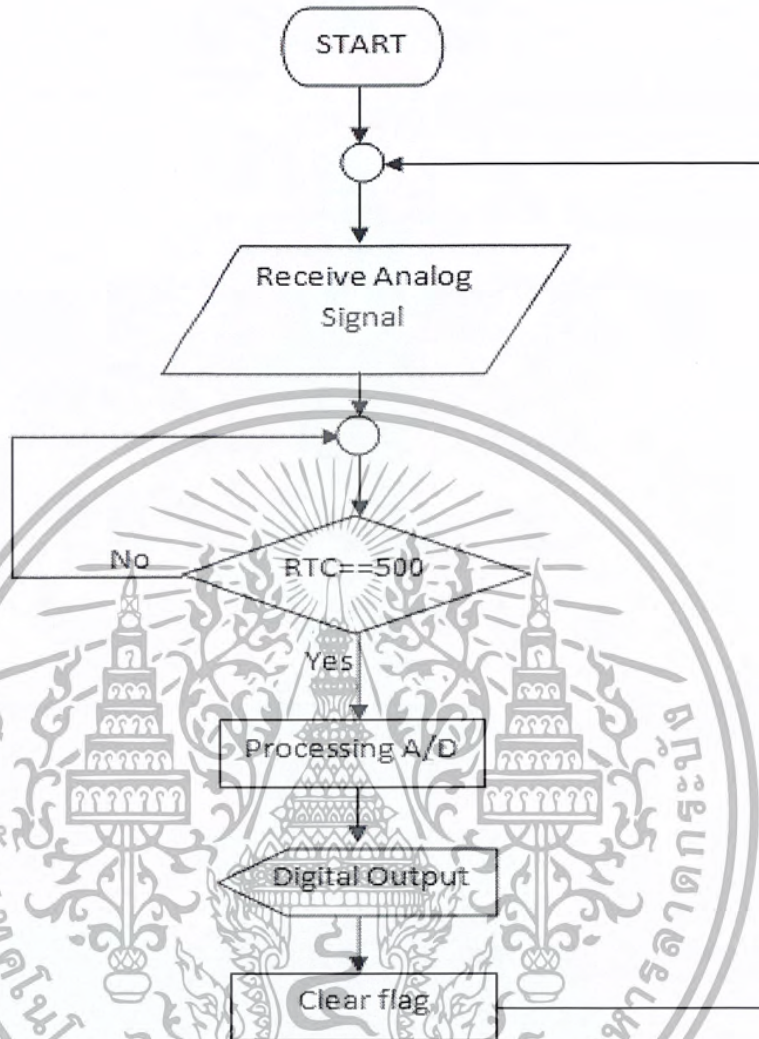


รูปที่ 3.1 dsPICDEM™ 1.1 DEVELOPMENT BOARD

รูปที่ 3.2 ExploREE board

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 Flow chart



รูปที่ 3.3 Flow chart ของโปรแกรม ADC

โปรแกรมที่ผู้ศึกษาได้ทำการเขียนขึ้นนั้นสามารถอธิบายเป็นแผนภูมิได้ดังรูปที่ 3.3 โดยที่ผู้อ่านสามารถเข้าใจโปรแกรมว่ามีการทำงานอย่างไร ซึ่งเงื่อนไขในการทำงานต่างๆของโปรแกรมจะถูกระบุด้วยข้อความภายในสัญลักษณ์ต่างๆดังที่ปรากฏ เป็นการแสดงถึงการตัดสินใจในการทำงานเมื่อมีการป้อนอินพุตให้กับวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

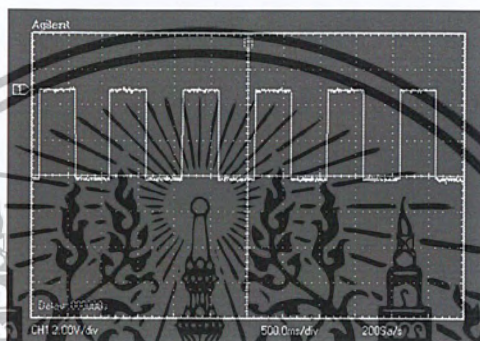
บทที่ 4

การทดลองและผลการทดลอง

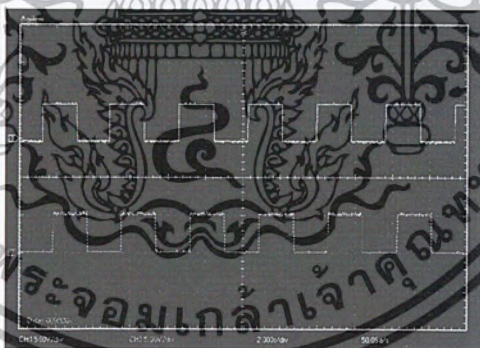
4.1 การทดลองการใช้งานไทมเมอร์

โปรแกรมไทมเมอร์ที่ใช้จะเป็นไทมเมอร์ฐานเวลาแบบ A ซึ่งเป็นโมดูลไทมเมอร์พื้นฐานที่มีในไมโครคอนโทรลเลอร์อนุกรม

4.1.1 ผลการทดลอง



รูปที่ 4.1 ไทมเมอร์ที่ได้จากออสซิลโลสโคป เวลา 2 วินาที



รูปที่ 4.2 ไทมเมอร์ที่ได้จากออสซิลโลสโคปที่ความถี่ต่างกัน

4.1.2 สรุปผลการทดลอง

จากการทดลองพบว่าการใช้งานไทมเมอร์ 1 แสดงการติดดับสลับกันของ LED ที่พอร์ต D0 เป็นเวลา 5 มิลลิวินาที ซึ่งโปรแกรมหลักแสดงให้เห็นว่า LED จะทำการเปลี่ยนสถานะได้นั้น RTC จำเป็นที่จะต้องนับรูปการทำงานให้ได้เท่ากับ 500 ครั้ง (จากการกำหนด) หากยังนับไม่ครบ LED จะไม่สามารถเปลี่ยนสถานะ ทำให้ไม่สามารถมองเห็นการติดของ LED ได้ โดย LED จะเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถานะทุกๆ 2.5 วินาที (500×5) เมื่อครบการวนลูปแต่ละครั้งของ $RTC = 500$ แล้วจะทำให้เกิดการเคลียร์ค่ารีจิสเตอร์ TRISD ให้เป็น 0 เพื่อกำหนดให้พอร์ต D เป็นเอาต์พุต และทำซ้ำไปเรื่อยๆ จนกว่าจะสั่งหยุดการทำงาน

4.2 การทดลองการใช้งาน ADC โดยแสดงผลออกทาง RS-232

การเขียนโปรแกรมเพื่อใช้งานฟังก์ชัน ADC นั้น จำเป็นต้องทำการกำหนดค่าเริ่มต้นจาก configure ก่อนเป็นอันดับแรก จากนั้นทำการคำนวณ T_{AD} และ T_{CY} พร้อมทั้งกำหนดเงื่อนไขการแสดงผลของโปรแกรม

4.2.1 การทดลองที่ 1

จ่ายไฟกระแสสลับ (AC) เข้าบอร์ดทดลอง และปรับค่าความต้านทานที่บอร์ด dsPICDEM โดยเริ่มตั้งแต่ 0 – 5 กิโลโอห์ม ใช้สาย RS-232 ทำการเชื่อมต่อสัญญาณเพื่อทำการแสดงผลที่โปรแกรมไฮเปอร์เทอร์มินอล



รูปที่ 4.3 ผลจากโปรแกรมไฮเปอร์เทอร์มินอล ช่วง 0 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0.366211
0.373535
0.382080
0.382080
0.379639
0.382080
0.383301
0.395508
0.539551
0.546875
0.549316
0.872803
1.584473
1.567383
1.564941
1.572266
1.527100
1.525879
1.524658
1.525879
1.524658
1.507568
1.505127

```

รูปที่ 4.4 ผลจากโปรแกรมไฮเปอร์เทอร์มินอล ช่วง 0-1 โวลต์

```

1.584473
1.567383
1.564941
1.572266
1.527100
1.525879
1.524658
1.525879
1.524658
1.507568
1.505127
1.502686
1.575928
2.207031
2.175293
2.170410
2.164307
2.163086
2.159424
2.154541
2.153320
2.153320
2.154541

```

รูปที่ 4.5 ผลจากโปรแกรมไฮเปอร์เทอร์มินอล ช่วง 1-2 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

1010 - HyperTerminal
File Edit View Call Transfer Help
2.257080
2.344971
2.331543
2.258301
2.281494
2.404785
2.558594
2.548828
2.596436
2.709961
3.332520
3.677979
3.656006
3.635254
3.671875
3.647461
3.863525
3.682861
3.693848
3.687744
3.687744
Disconnected ANSIW 115200 8-N-1 SCROLL CAPS NUM CoeStro Print echo

```

รูปที่ 4.6 ผลจากโปรแกรมไฮเปอร์เทอร์มินอล ช่วง 2-3 โวลต์

```

1010 - HyperTerminal
File Edit View Call Transfer Help
3.677979
3.656006
3.635254
3.671875
3.647461
3.863525
3.682861
3.693848
3.687744
3.687744
3.946593
3.940430
3.942871
4.594727
4.899902
4.903564
4.898682
4.898682
4.899902
4.903564
4.898682
4.901123
4.898682
Disconnected ANSIW 115200 8-N-1 SCROLL CAPS NUM CoeStro Print echo

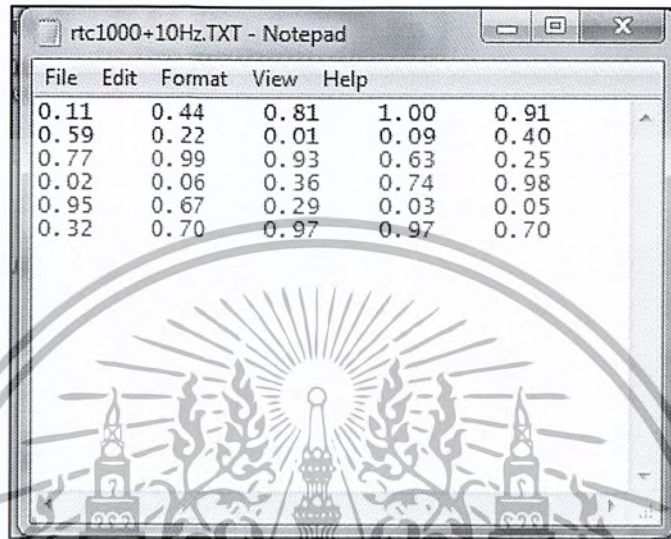
```

รูปที่ 4.7 ผลจากโปรแกรมไฮเปอร์เทอร์มินอล ช่วง 3-5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

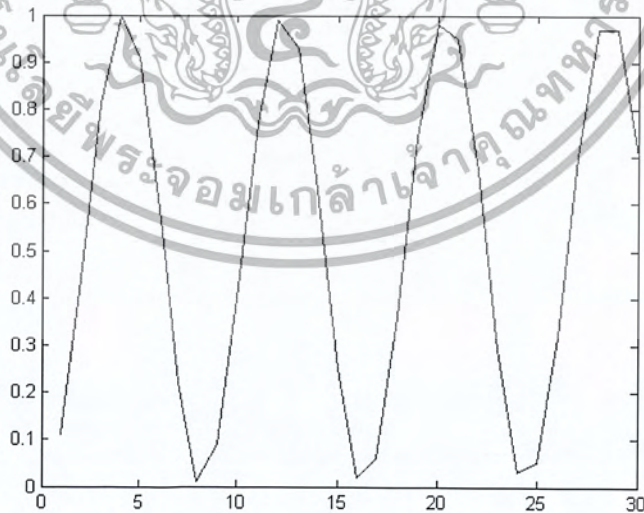
4.2.2 การทดลองที่ 2

จ่ายไฟกระแสสลับ (AC) จากฟังก์ชันเจเนอเรเตอร์ที่มีค่าอินพุตเป็นสัญญาณไซน์ $V_{pp} = 1.0 \text{ V}$, $\text{offset} = 0.5 \text{ V}$ และความถี่เท่ากับ 10 Hz . จ่ายให้กับบอร์ดทดลองที่ขา AN0



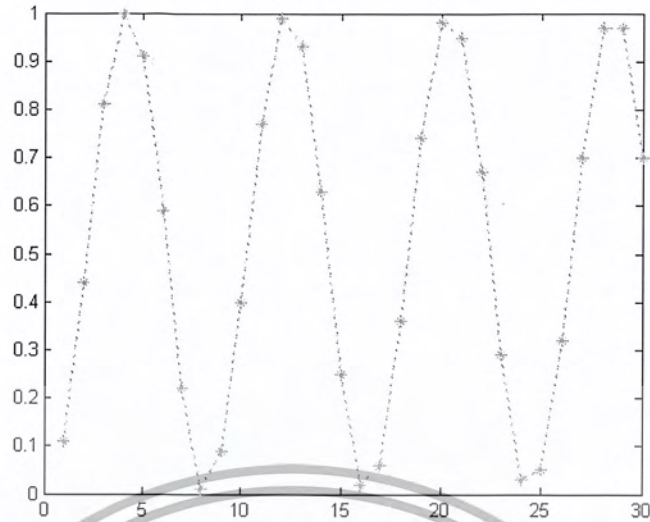
File	Edit	Format	View	Help		
0.11	0.44	0.81	1.00	0.91		
0.59	0.22	0.01	0.09	0.40		
0.77	0.99	0.93	0.63	0.25		
0.02	0.06	0.36	0.74	0.98		
0.95	0.67	0.29	0.03	0.05		
0.32	0.70	0.97	0.97	0.70		

รูปที่ 4.8 ข้อมูลดิบที่ได้จากการทดลองที่ความถี่ 10 Hz.



รูปที่ 4.9 สัญญาณอนาลอกจากการทดลองที่ความถี่ 10 Hz.

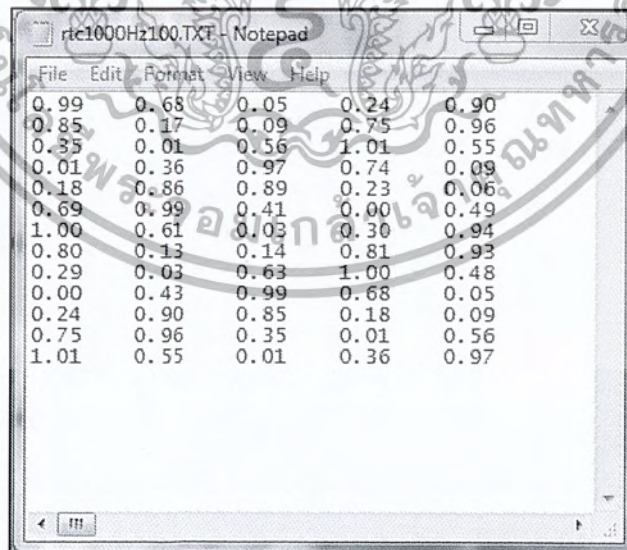
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 สัญญาณดิจิทัลจากการทดลองที่ความถี่ 10 Hz.

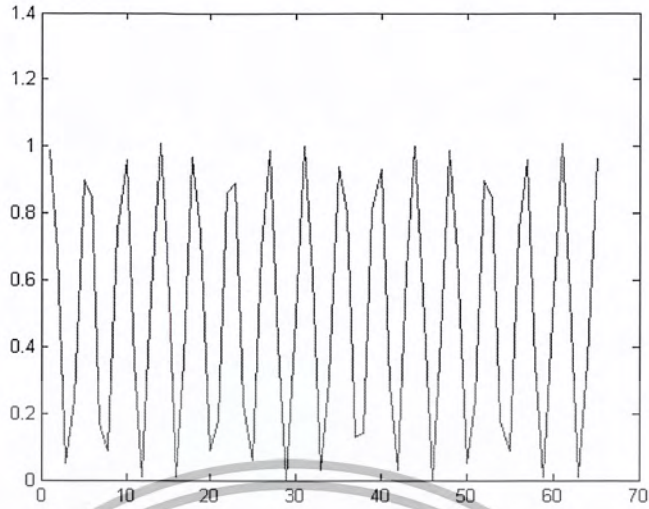
4.2.3 การทดลองที่ 3

ย้ายสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ที่มีค่าอินพุตเป็นสัญญาณไซน์ $V_{pp} = 1.0 \text{ V}$, offset = 0.5 V และความถี่เท่ากับ 100 Hz. ย้ายให้กับบอร์ดทดลองที่ขา AN8

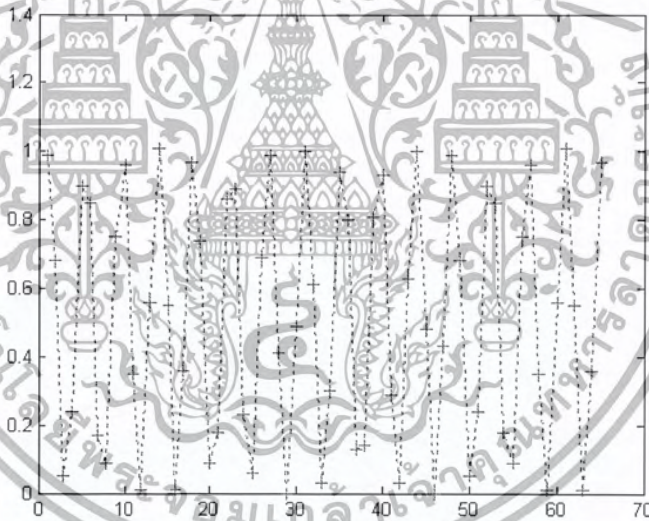


รูปที่ 4.11 ข้อมูลดิบที่ได้จากการทดลองที่ความถี่ 100 Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 สัญญาณอนาล็อกจากการทดลองที่ความถี่ 100 Hz.



รูปที่ 4.13 สัญญาณดิจิตอลจากการทดลองที่ความถี่ 100 Hz.

4.2.4 สรุปผลการทดลอง

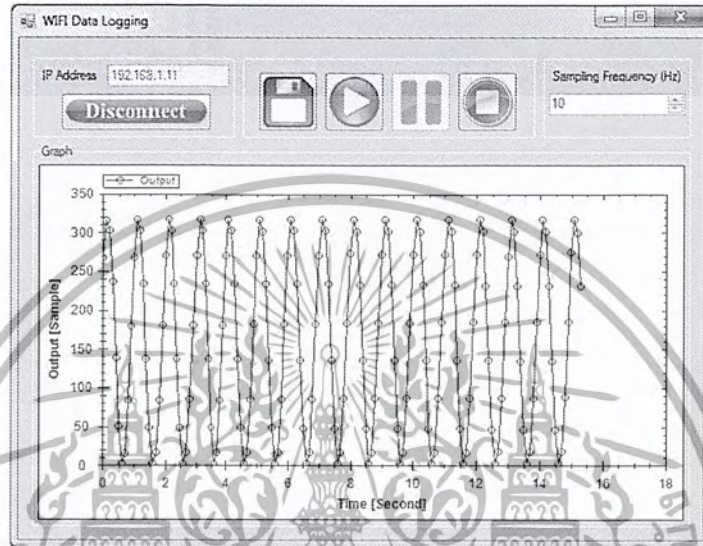
จากการเขียนโปรแกรม Analog to Digital โดยเลือกขาสัญญาณ AN0 เป็นขาอินพุต ทำการรับค่าโดยใช้โปรแกรมไฮเปอร์เทอร์มินอลแสดงค่าอย่างต่อเนื่องพร้อมกับเก็บค่า จากนั้นนำค่าที่ได้ไปพล็อตกราฟในโปรแกรม MATLAB ซึ่งกราฟที่ได้จะเป็นสัญญาณคล้ายกับสัญญาณไซน์ที่จ่ายจากฟังก์ชันเจนเนอเรเตอร์และจะแสดงการซักรบกวนอย่าง ซึ่งเวลาในการซักรบกวนจะต้องสัมพันธ์กับความถี่ที่ป้อนเข้าไป ข้อมูลและกราฟที่ได้จึงจะได้สัญญาณตามแหล่งจ่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

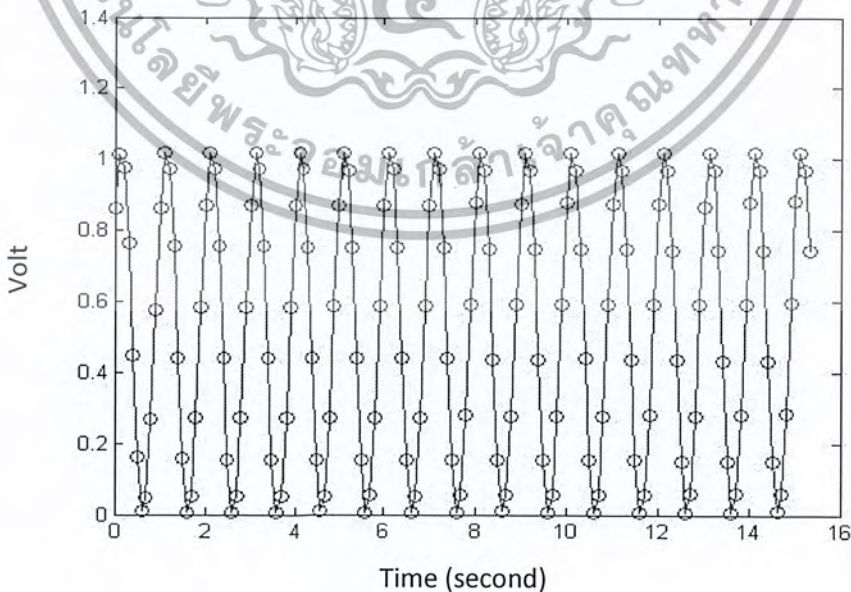
4.3 การทดลองการใช้งาน ADC โดยแสดงผลผ่านเทคโนโลยี Wi-Fi

ในการทดลองนี้จะเป็นการส่งข้อมูลจากบอร์ดผ่านเครือข่ายไร้สายแบบ Wi-Fi โดยใช้โปรแกรม WIFI Data Logging ในการเชื่อมต่อและแสดงผล

4.3.1 ผลการทดลอง

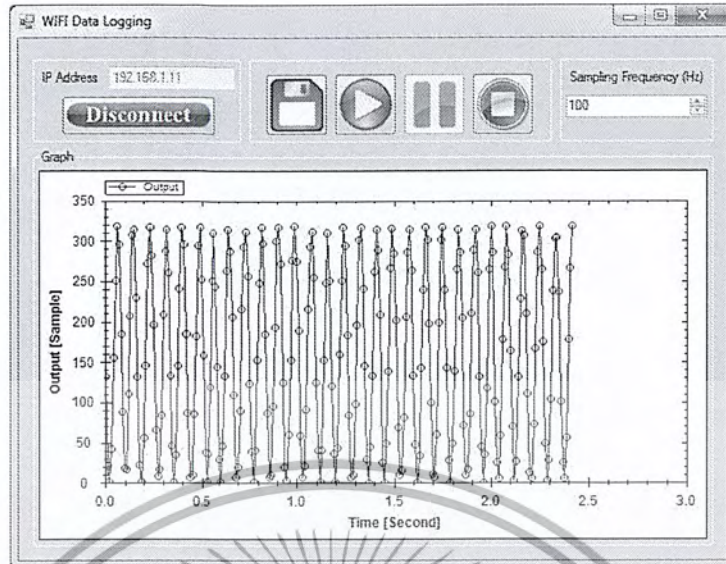


รูปที่ 4.14 การรับข้อมูลผ่าน โปรแกรม WIFI Data Logging ที่ความถี่ 1 Hz. ความถี่ชักตัวอย่าง 10 Hz.

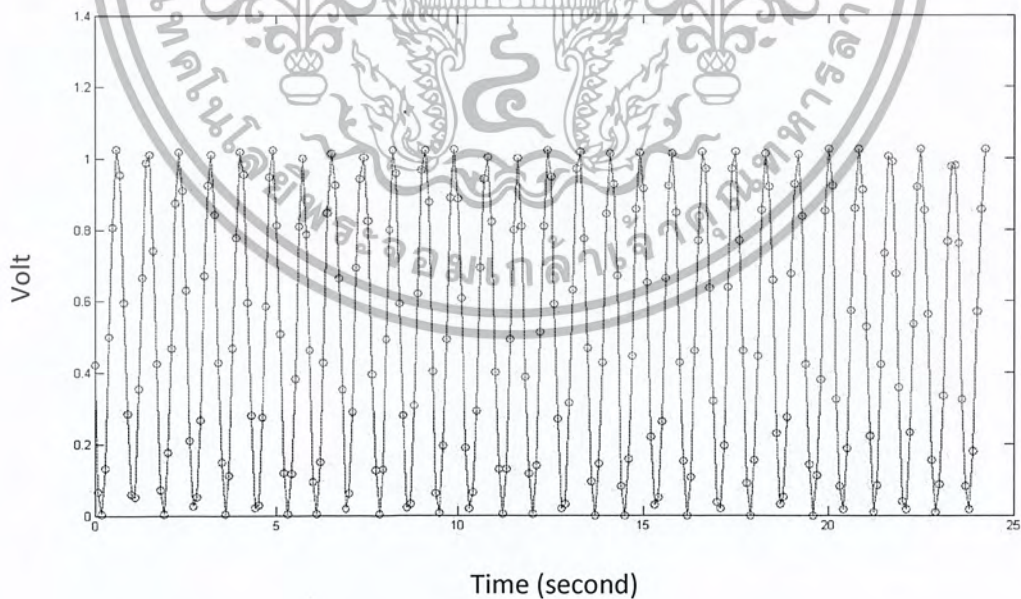


รูปที่ 4.15 ข้อมูลจากการพล็อตกราฟโดยโปรแกรม MATLAB ที่ความถี่ดังรูปที่ 4.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 การรับข้อมูลผ่าน โปรแกรม WIFI Data Logging ที่ความถี่ 10 Hz. ความถี่ขั้วตัวอย่าง 100 Hz.



รูปที่ 4.17 ข้อมูลจากการพล็อตกราฟโดย โปรแกรม MATLAB ที่ความถี่ดังรูปที่ 4.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 สรุปผลการทดลอง

เลือกใช้ขาสัญญาณ AN8 เป็นขาอินพุต แล้วทำการตั้งค่าฟังก์ชันเจนเนอเรเตอร์จ่ายเป็นสัญญาณไซน์ $V_{pp} = 1.0 \text{ V}$ และค่า offset = 0.5 V และให้ความถี่เท่ากับ 1 และ 10 Hz. ตามลำดับ โดยทำการชั้ตัวอย่างที่ความถี่ 10 และ 100 Hz. ตามลำดับเช่นกัน จากนั้นทำการส่งข้อมูลผ่านเครือข่ายไร้สายแบบ Wi-Fi โดยใช้โปรแกรม WIFI Data Logging ในการเชื่อมต่อและแสดงผลการทดลอง ข้อมูลดิบที่ได้ก็นำไปพล็อตกราฟในโปรแกรม MATLAB เพื่อตรวจสอบความถูกต้องของข้อมูล ในแกน X แสดงเวลาในการเก็บข้อมูล แกน Y แสดงค่าแรงดัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และสรุป

5.1 บทวิจารณ์

จากการดำเนินโครงการมาตลอดระยะเวลา 1 ปีการศึกษา ทั้งการศึกษาข้อมูลของโปรแกรม อุปกรณ์ที่ใช้ หลักการที่เกี่ยวข้อง รวมไปถึงผลการทดลองผู้ศึกษาได้ประสบปัญหาต่างๆ แต่ก็สามารถสาเหตุและแนวทางในการแก้ปัญหา พร้อมทั้งแก้ไขส่วนที่ขาดตกบกพร่องได้สำเร็จ

สาเหตุของปัญหาที่เกิดขึ้น คือ การศึกษาข้อมูลไม่ละเอียดทำให้การเขียนโปรแกรมผิดพลาด เนื่องจากบอร์ดที่ใช้ในการทดลอง ADC นั้นใช้ 12 บิต แต่ผู้ศึกษาเข้าใจว่าการเขียนโปรแกรมครั้งนี้ ต้องใช้ 10 บิต จึงทำให้การเบิร์นโปรแกรมไม่ผ่านไม่สามารถทำการทดลองได้

5.2 แนวทางในการแก้ปัญหา

แนวทางในการแก้ปัญหา คือ เริ่มจากการปรึกษาอาจารย์หรือผู้รู้ที่เกี่ยวข้องพร้อมทั้งตรวจดูโปรแกรมในส่วนที่เป็นโค้ด จากนั้นเมื่อพบปัญหาแล้วก็เริ่มแก้ไข โปรแกรมและเบิร์นโปรแกรมอีกครั้ง เมื่อโปรแกรมผ่านแล้วก็สามารถทดลองและเก็บผลการทดลองไว้สรุปแล้ววิจารณ์ได้อย่างเรียบร้อย



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

โปรแกรมควบคุมการทำงาน

ก.1 โปรแกรมไทมเมอร์

```

#include <p30f6014.h>
#include "timer.h"

_CONFIG2 (FNOSC_PRIPLL & POSCMOD_XT)
_CONFIG1 (JTAGEN_OFF & FWDTEN_OFF)

unsigned int RTC = 0;

void _ISR_T1Interrupt (void)
{
    RTC++;
    If (RTC == 500)
    {
        _LATD0 = !_LATD0;
        RTC = 0;
    }
    _T1IF = 0; // Clear flag
}

void timer1 (void)
{
    _NSTDIS = 1; // Disable netting interrupt
    _T1IF = 0; // Clear Timer interrupt flag
    _T1IE = 1; // Enable Timer interrupt
    TMR1 = 0;

    /***** Initialize Timer *****/

    PR1 = 36864;

    T1CON = 0x8000; // Setting register
}

int main (void)
{
    _TRISD0 = 0; // LED interface with port D

    timer1 ();

    while (1);
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include <p30f6014.h>

***** Configuration Fuse *****

_FOSC(CSW_FSCM_OFF & XT_PLL4);           // Fuses for 7.3728 MHz crystal
_FWDT(WDT_OFF);
_FBORPOR(PBOR_OFF & BORV_27 & PWRT_16 & MCLR_EN);
_FGS(CODE_PROT_OFF);

***** Global variables *****

unsigned int RTC = 0;

float VoltageOut,T;

***** 500 usec Interrupt *****

/*void __attribute__((__interrupt__)) _T1Interrupt(void)
{
    if (IFS0bits.T1IF)
    {
        IFS0bits.T1IF = 0;           // reset Timer 1 interrupt flag
        RTC++;
        if (RTC == 1000)
        {
            printf("\r h\n");
            ADCON1bits.SAMP = 1;
            while (ADCON1bits.DONE == 0);
            ADCON1bits.DONE = 0;
            IFS0bits.ADIF = 0;

            VoltageOut = (5.0/1024.0)*ADCBUF0;
            printf("\r %f \n ", VoltageOut);

            LATDbits.LATD1 = !LATDbits.LATD1;
        }
        RTC = 0;
    }
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

*/void _ISR_T1Interrupt (void)
{
    RTC++;
    if(RTC == 500)
    {
        ADCON1bits.SAMP = 1;
        while (ADCON1bits.DONE == 0);
        ADCON1bits.DONE = 0;
        IFS0bits.ADIF = 0;
        VoltageOut = (5.0/4096.0)*ADCBUF0;
        printf("\r %f \n ",VoltageOut);
        LATDbits.LATD0 = !LATDbits.LATD0;
        RTC = 0;
    }
    _T1IF = 0;
}

void Timer1(void)
{
    _NSTDIS = 1;
    _T1IF = 0;
    _T1IE = 1;
    TMR1 = 0;
    PR1 = 73728;
    T1CON = 0x8000;
}

***** Mainline *****

int main(void)
{
    _TRISD0 = 0;
    Timer1();
    // INTCON1bits.NSTDIS = 1;           // Disable netting interrupt
    // IFS0bits.T1IF = 0;               // Clear Timer1 interrupt flag
    // IEC0bits.T1IE = 1;              // Enable Timer1 interrupt

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

***** Initialize Timer1 *****
// PR1 = 7373;                // Interrupt every 500 microsecond Sampling rate
// T1CONbits.TON = 1;        // Start Timer1

***** Initialize UART *****

U1MODEbits.PDSEL = 0b00;      // 8 bit data, no parity
U1MODEbits.STSEL = 0;        // One stop bit
U1BRG = 3;                    // baud rate 115200
U1MODEbits.UARTEN = 1;      // Enable UART Module
U1STAbits.UTXEN = 1;        // One at a time

***** Initialize ADC *****

IEC0bits.ADIE = 0;          // Disable Interrupt

***** Set up pin for analog function *****

ADPCFGbits.PCFG0 = 0;
ADCHSbits.CH0SA = 0b0110;

***** Number of Sample/Hold *****
//ADCON2bits.CHPS = 0b00;
ADCON1bits.SAMP = 0;

***** Select voltage reference *****
ADCON2bits.VCFG = 0b000;

***** Choose Time and Clock sample and convert *****
ADCON3bits.ADCS = 0b000010;

***** Channels scanning *****
ADCON2bits.CSCNA = 0;

***** Sample/Convert sequence *****

ADCON1bits.SSRC = 0b111;
ADCON1bits.ASAM = 0;
ADCON3bits.SAMC = 479;

***** Form data reading *****
ADCON1bits.FORM = 0b00;

***** Interrupt rate *****
ADCON2bits.SMPI = 0b0000;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

***** Turn on A/D Module *****
ADCON1bits.ADON = 1;
***** Initialize Ports *****

TRISB = 0xFFF0;

while (1) // loop forever
{
    printf("\r start\n ");
    while(1);
} // end loop forever
} // end Mainline

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก.2 โปรแกรมแปลงสัญญาณอนาลอกเป็นดิจิตอล (Analog to Digital)

```
/****** ADCLogging.c *****/
```

```
Hardware Nodes:    dsPIC30F4011 20I/P
                   crystal 7.3728 MHz
```

```
UART Nodes:   Baud Rate 115200
```

```
AD Nodes: Sampling rate 100 microsecond
```

```
Analog Pin: AN2
```

```
System Sampling 500 usec
```

```
RE8 is used to control ADC.
```

```
RE0 is lighth if it properly works.
```

```
*****/
```

```
#include <p30f6014.h>
```

```
/****** Configuration Fuse *****/
```

```
_FOSC(CSW_FSCM_OFF & XT_PLL4);          /* Fuses for 7.3728MHz crystal */
```

```
_FWDT(WDT_OFF);
```

```
_FBORPOR(PBOR_OFF & BORV_27 & PWRT_16 & MCLR_EN);
```

```
_FGS(CODE_PROT_OFF);
```

```
/****** Global variables *****/
```

```
unsigned int RTC = 0;
```

```
float VoltageOut,T;
```

```
void _ISR_T1Interrupt(void)
```

```
{
```

```
    RTC++;
```

```
    if(RTC == 1000)
```

```
    {
```

```
        ADCON1bits.SAMP = 1;
```

```
        while (ADCON1bits.DONE == 0);
```

```
        ADCON1bits.DONE = 0;
```

```
        IFS0bits.ADIF = 0;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

VoltageOut = (5.0/4096.0)*ADCBUF0; // 5.0 คือ ไฟอ้างอิง 4096 คือจำนวน
                                   // บิตของ ADC 2^n (n = จำนวนบิต)

//printf("\r %f C \n ",VoltageOut); // เป็นการดู V

//T = (VoltageOut-0.5)/0.01;        //ดูจากสมการ IC แล้วแปลงค่า

printf("\r %.2f \n ", VoltageOut);

LATDbits.LATD0 !=LATDbits.LATD0;

RTC = 0;

}

_T1IF = 0;

}

void Timer1(void)
{
    _NSTDIS = 1;
    _T1IF = 0;
    _T1IE = 1;
    TMR1 = 0;
    PR1 = 73728;
    T1CON = 0x8000;
}

/***** Mainline *****/

int main(void)
{
    _TRISD0 = 0;

    Timer1();

    // INTCON1bits.NSTDIS = 1;          /* Disable netting interrupt */
    // IFS0bits.T1IF = 0;              /* Clear Timer1 interrupt flag */
    // IEC0bits.T1IE = 1;              /* Enable Timer1 interrupt */

    /***** Initialize Timer1 *****/

    // PR1 = 7373;                     /* Interrupt every 500 microsecond
    // Sampling rate

    // T1CONbits.TON = 1;              /* Start Timer1 */

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/***** Initialize UART *****/
U1MODEbits.PDSEL = 0b00;           /* 8 bit data, no parity */
U1MODEbits.STSEL = 0;              /* One stop bit */
U1BRG = 3;                          /* baud rate 115200 */
U1MODEbits.UARTEN = 1;             /* Enable UART Module */
U1STAbits.UTXEN = 1;               /* One at a time */

/***** Initialize ADC *****/
IEC0bits.ADIE = 0;                 /* Disable Interrupt */

/***** Set up pin for analog function *****/
ADPCFGbits.PCFG0 = 0;
ADCHSbits.CH0SA = 0b0000;          // ช่องที่เลือกให้ส่งสัญญาณ ทำงาน
/***** Number of Sample/Hold *****/
//ADCON2bits.CHPS = 0b00;          // ขาที่ Hold เป็นจำนวนค่า
ADCON1bits.SAMP = 0;
/***** Select voltage reference *****/
ADCON2bits.VCFG = 0b000;
/***** Choose Time and Clock sample and convert *****/
ADCON3bits.ADCS = 0b000010;
/***** Channels scanning *****/
ADCON2bits.CSCNA = 0;
/***** Sample/Convert sequence *****/
ADCON1bits.SSRC = 0b111;
ADCON1bits.ASAM = 0;
ADCON3bits.SAMC = 479;

/***** Form data reading *****/
ADCON1bits.FORM = 0b00;

/***** Interrupt rate *****/
ADCON2bits.SMPI = 0b0000;

/***** Turn on A/D Module *****/
ADCON1bits.ADON = 1;

/***** Initialize Ports *****/
TRISB = 0xFFFF;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

while (1)
{
    // loop forever
    printf("\r start\n ");
    while(1);
}
// end loop forever
}
// end Mainline

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

เอกสารคู่มือประกอบทางอิเล็กทรอนิกส์

ข.1 เอกสารคู่มือการใช้งานโมดูล

**MICROCHIP****MRF24WB0MA/MRF24WB0MB**
MRF24WB0MA/MRF24WB0MB Data Sheet
2.4 GHz IEEE Std. 802.11b™
Features:

- IEEE Std. 802.11-compliant RF Transceiver
- Serialized unique MAC address
- Data Rate: 1 and 2 Mbps
- IEEE Std. 802.11b/g/n compatible
- Small size: 21mm x 31mm 36-pin Surface Mount Module
- Integrated PCB antenna (MRF24WB0MA)
- External antenna option (MRF24WB0MB) with ultra miniature coaxial (U.FL) connector
- Range: up to 400m (1300 ft.)
- Easy integration into final product – accelerates product development, provides quicker time to market
- Radio regulation certification for United States (FCC), Canada (IC), Europe (ETSI) and Japan (ARIB)
- Wi-Fi® certified (WFA ID: WFA7150)
- Designed for use with Microchip microcontroller families (PIC18, PIC24, dsPIC33, and PIC32) with downloadable Microchip TCP/IP Stack

Operational:

- Single operating voltage: 2.7V-3.6V (3.3V typical)
- Temperature Range: 0° C to +70° C Commercial
- Simple, four-wire SPI interface with interrupt
- Low-current consumption:
 - RX mode – 85 mA (typical)
 - TX mode – 154 mA (+10 dBm typical)
 - Sleep – 250 µA (typical)
 - Hibernate – <0.1 µA (typical)

RF/Analog Features:

- ISM Band 2.400-2.483.5 GHz operation
- 14 Channels selectable individually or domain-restricted
- DSSS Modulation
- Data Rate – 1000 kbps
- -91 dBm Typical sensitivity at 1 Mbps
- +10 dBm Typical output power with control
- Integrated low phase noise VCO, RF frequency synthesizer, PLL loop filter and PA
- Digital VCO and filter calibration

- Integrated RSSI ADC and I/Q DACs, RSSI readings available to host
- Balanced receiver and transmitter characteristics for low power consumption

MAC/Baseband Features:

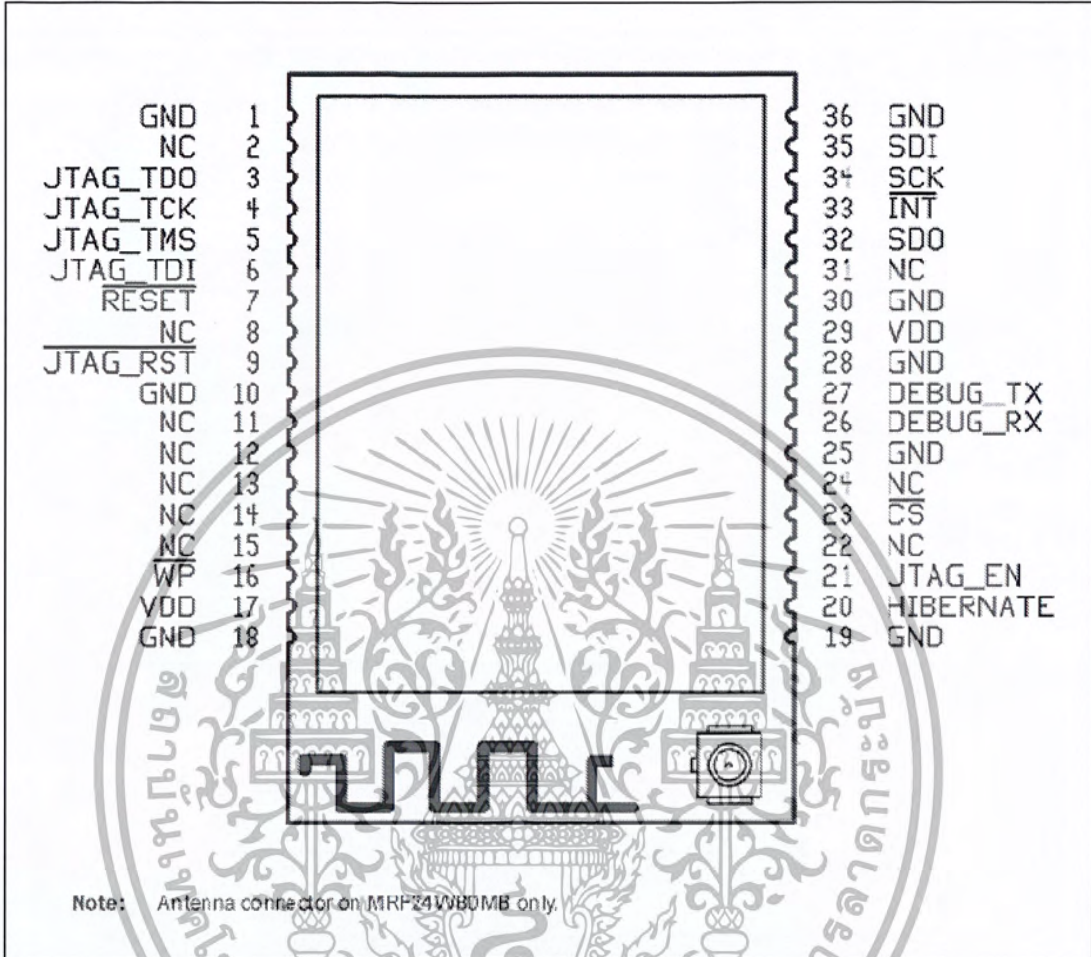
- Hardware CSMA/CA access control, automatic ACK, and FCS creation and checking
- Automatic MAC packet retransmit
- Hardware Security Engine for AES and RC4-based ciphers
- Supports 802.1x, 802.1i security: WEP, WPA-PSK, and WPA-2-PSK

Applications:

- Utility and Smart Energy
 - Thermostats
 - Smart Meters
 - White Goods
 - HVAC
- Consumer Electronics
 - Remote Control
 - Internet Radio
 - Home Security
 - Toys
- Industrial Controls
 - Chemical Sensors
 - HVAC
 - Security Systems
 - M2M Communication
- Remote Device Management
 - Location and Asset Tracking
 - Automotive
 - Code Update
- Retail
 - POS Terminals
 - Wireless Price Tags
 - Digital Remote
- Medical, Fitness, and Healthcare
 - Glucose Meters
 - Fitness Equipment
 - Patient Asset Tracking

MRF24WB0MA/MRF24WB0MB

Pin Diagram



MRF24WB0MA/MRF24WB0MB

1.0 DEVICES OVERVIEW

The MRF24WB0MA and MRF24WB0MB are low-power, 2.4 GHz, IEEE Std. 802.11-compliant, surface mount modules with all associated RF components – crystal oscillator, bypass and bias passives with integrated MAC, baseband, RF and power amplifier, and built-in hardware support for AES, and TKIP (WEP, WPA, WPA2 security). The integrated module design frees the designer from RF and antenna design tasks and regulatory compliance testing, ultimately providing quicker time to market.

The MRF24WB0MA module is approved for use with the integrated PCB meander antenna.

The MRF24WB0MB comes with an ultra miniature coaxial connector (U.FL) and is approved for use with a list of pre-certified antennas. See Section 2.8 “External Antenna”, for specific recommendations.

The MRF24WB0MA/MRF24WB0MB modules are designed to be used with Microchip’s TCP/IP software stack. The software stack has an integrated driver that implements the API that is used in the modules for command and control, and for management and data packet traffic.

The Microchip TCP/IP software stack is available in the free *Microchip Application Libraries* download (including example applications and source code) from the Microchip web site, <http://www.microchip.com/wireless>.

The combination of the module and a P.C. running the TCP/IP stack results in support for IEEE Standard 802.11 and IP services. This allows, for example, the immediate implementation of a wireless web server.

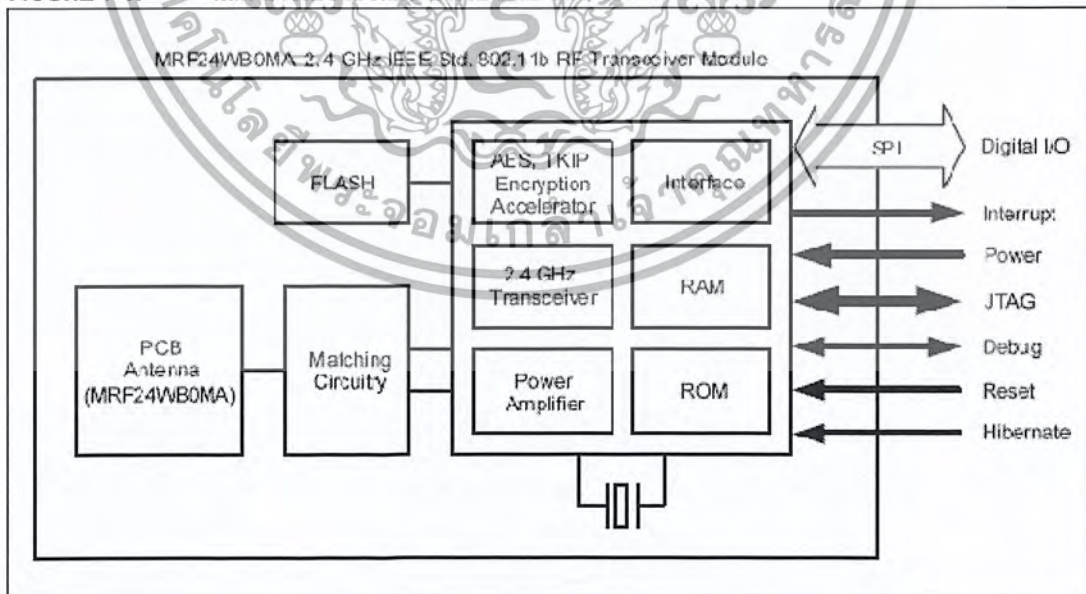
The MRF24WB0MA/MRF24WB0MB modules have received regulatory approvals for modular devices in the United States (FCC), Canada (IC), and Europe (ETSI). The modular approval removes the need for expensive RF and antenna design, and allows the end user to place the modules inside a finished product and no; require regulatory testing for an intentional radiator (RF transmitter). They also have Radio Type Approval Certification for Japan. See Section 3.0 “Regulatory Approval”, for the specific requirements that should be adhered to by the integrator.

1.1 Interface Description

The block diagram in Figure 1-1 represents a MRF24WB0MA/MRF24WB0MB module. It interfaces to a Microchip PIC 18, PIC24, dsPIC33, or PIC32 micro-controllers via a four-wire serial slave SPI interface – interrupt, hibernate, Reset, power and ground signals. The module runs on a single supply voltage of nominally 3.3v. It also supports optional JTAG and serial debug for testability. The debug port operates at 3.3v and requires a level shifter for operation with RS-232 devices. Figure 1-2 shows a simplified example connection between a Microchip PIC MCU and the module. Table 1-1 lists the pin descriptions.

Data communications with the MRF24WB0MA/MRF24WB0MB are through the SPI interface that is detailed in Section 2.0 “Circuit Description”. The Microchip PIC microcontroller communicates with the module via a command API from within the Microchip TCP/IP stack. The command API is detailed in the Microchip TCP/IP Stack online help that is included in the free *Microchip Application Libraries* download.

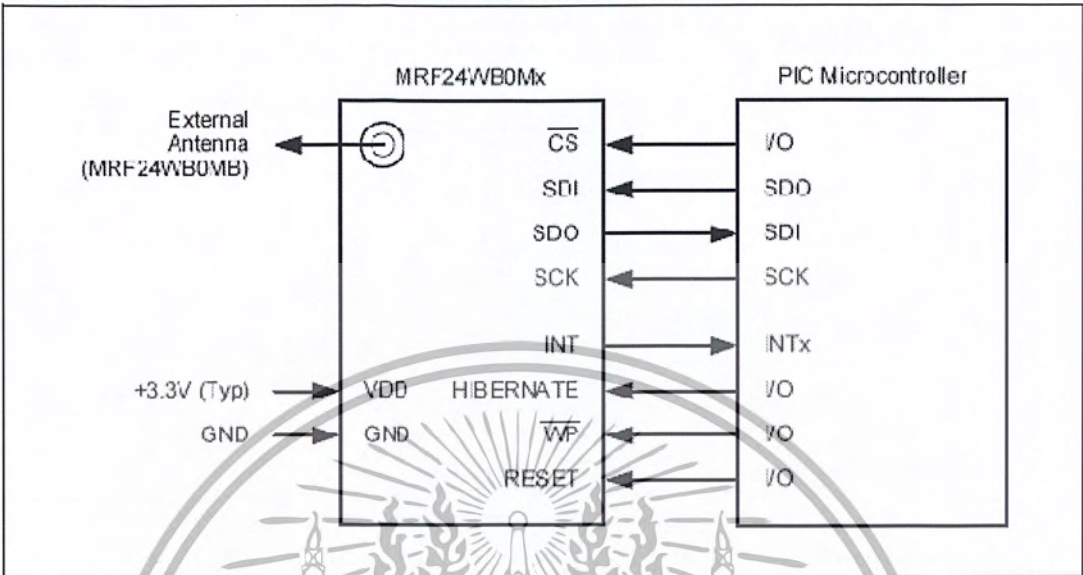
FIGURE 1-1: MRF24WB0MA/MRF24WB0MB BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MRF24WB0MA/MRF24WB0MB

FIGURE 1-2: MICROCONTROLLER TO MRF24WB0MA/MRF24WB0MB INTERFACE



MRF24WB0MA/MRF24WB0MB

TABLE 1-1: Pin Description

Pin	Symbol	Type	Description
1	GND	P	Ground
2	NC	NC	Do not connect
3	JTAGTDO	O	JTAG test data output
4	JTAGTCK	I: Constant ⁽¹⁾	JTAG clock input
5	JTAGTMS	I	JTAG mode input
6	JTAGTDI	I	JTAG test data input
7	$\overline{\text{RESET}}$	I: Constant ⁽¹⁾	Module Reset input
8	NC	NC	Do not connect
9	$\overline{\text{JTAGRST}}$	I	JTAG Reset input (optional; see Section 2.0)
10	GND	P	Ground
11	NC	NC	Do not connect
12	NC	NC	Do not connect
13	NC	NC	Do not connect
14	NC	NC	Do not connect
15	NC	NC	Do not connect
16	$\overline{\text{WP}}^2$	I	Write protect (this pin is used to enable FLASH update)
17	VDD	P	Power
18	GND	P	Ground
19	GND	P	Ground
20	HIBERNATE	I	Hibernate mode enable (high input will disable the module)
21	JTAGEN	I	JTAG test enable
22	NC	NC	Do not connect
23	$\overline{\text{CS}}$	I	SPI Chip Select input
24	NC	NC	Do not connect
25	GND	P	Ground
26	DEBUGrx	I	Serial debug port input (see Section 2.9)
27	DEBUGtx	O	Serial debug port output (see Section 2.0)
28	GND	P	Ground
29	VDD	P	Power
30	GND	P	Ground
31	NC	NC	Do not connect
32	SDO	O	SPI data out
33	$\overline{\text{INT}}$	O	Interrupt output (open drain – requires a pull-up)
34	SCK	I	SPI clock input
35	SDI	I	SPI data in
36	GND	P	Ground

Legend: Pin type abbreviation: P = Power input, I = Input, O = Output, NC = Do Not Connect

Note 1: Signals of Type "I: Constant" must either be constantly driven by the host or have a pull-up or pull-down (in case the host is likely to tri-state the signal during power down modes). The constant drive is used to ensure defined operation of the part and to minimize leakage current during low power modes.

2: $\overline{\text{WP}}$ is used as write-protect for the internal module SPI Flash. For production use, this pin should be pulled low. For end application, this pin can be controlled by the host microcontroller to enable in field Flash updates.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข.2 เอกสารคู่มือการใช้งานไมโครคอนโทรลเลอร์

PIC24FJ256GB110 FAMILY

1.0 DEVICE OVERVIEW

This document contains device-specific information for the following devices:

- PIC24FJ64GB106
- PIC24FJ128GB106
- PIC24FJ192GB106
- PIC24FJ256GB106
- PIC24FJ64GB106
- PIC24FJ128GB108
- PIC24FJ192GB108
- PIC24FJ256GB108
- PIC24FJ128GB110
- PIC24FJ192GB110
- PIC24FJ256GB110

This expands on the existing line of Microchip's 16-bit microcontrollers, combining an expanded peripheral feature set and enhanced computational performance with a new connectivity option: USB On-The-Go. The PIC24FJ256GB110 family provides a new platform for high-performance USB applications, which may need more than an 8-bit platform but don't require the power of a digital signal processor.

1.1 Core Features

1.1.1 16-BIT ARCHITECTURE

Central to all PIC24F devices is the 16-bit modified Harvard architecture, first introduced with Microchip's dsPIC® digital signal controllers. The PIC24F CPU core offers a wide range of enhancements, such as:

- 16-bit data and 24-bit address paths with the ability to move information between data and memory spaces
- Linear addressing of up to 12 Mbytes (program space) and 64 Kbytes (data)
- A 16-element working register array with built-in software stack support
- A 17 x 17 hardware multiplier with support for integer math
- Hardware support for 32 by 16-bit division
- An instruction set that supports multiple addressing modes and is optimized for high-level languages such as 'C'
- Operational performance up to 16 MIPS

1.1.2 POWER-SAVING TECHNOLOGY

All of the devices in the PIC24FJ256GB110 family incorporate a range of features that can significantly reduce power consumption during operation. Key items include:

- **On-the-Fly Clock Switching:** The device clock can be changed under software control to the Timer1 source or the internal, Low-Power RC Oscillator during operation, allowing the user to incorporate power-saving ideas into their software designs.

- **Doze Mode Operation:** When timing-sensitive applications, such as serial communications, require the uninterrupted operation of peripherals, the CPU clock speed can be selectively reduced, allowing incremental power savings without missing a beat.
- **Instruction-Based Power-Saving Modes:** The microcontroller can suspend all operations, or selectively shut down its core while leaving its peripherals active, with a single instruction in software.

1.1.3 OSCILLATOR OPTIONS AND FEATURES

All of the devices in the PIC24FJ256GB110 family offer five different oscillator options, allowing users a range of choices in developing application hardware. These include:

- Two Crystal modes using crystals or ceramic resonators.
- Two External Clock modes offering the option of a divide-by-2 clock output.
- A Fast Internal Oscillator (FRC) with a nominal 8 MHz output, which can also be divided under software control to provide clock speeds as low as 31 kHz.
- A Phase Lock Loop (PLL) frequency multiplier, available to the external oscillator modes and the FRC Oscillator, which allows clock speeds of up to 32 MHz.
- A separate internal RC Oscillator (LFRC) with a fixed 31 kHz output, which provides a low-power option for timing-insensitive applications.

The internal oscillator block also provides a stable reference source for the Fail-Safe Clock Monitor. This option constantly monitors the main clock source against a reference signal provided by the internal oscillator and enables the controller to switch to the internal oscillator, allowing for continued low-speed operation or a safe application shutdown.

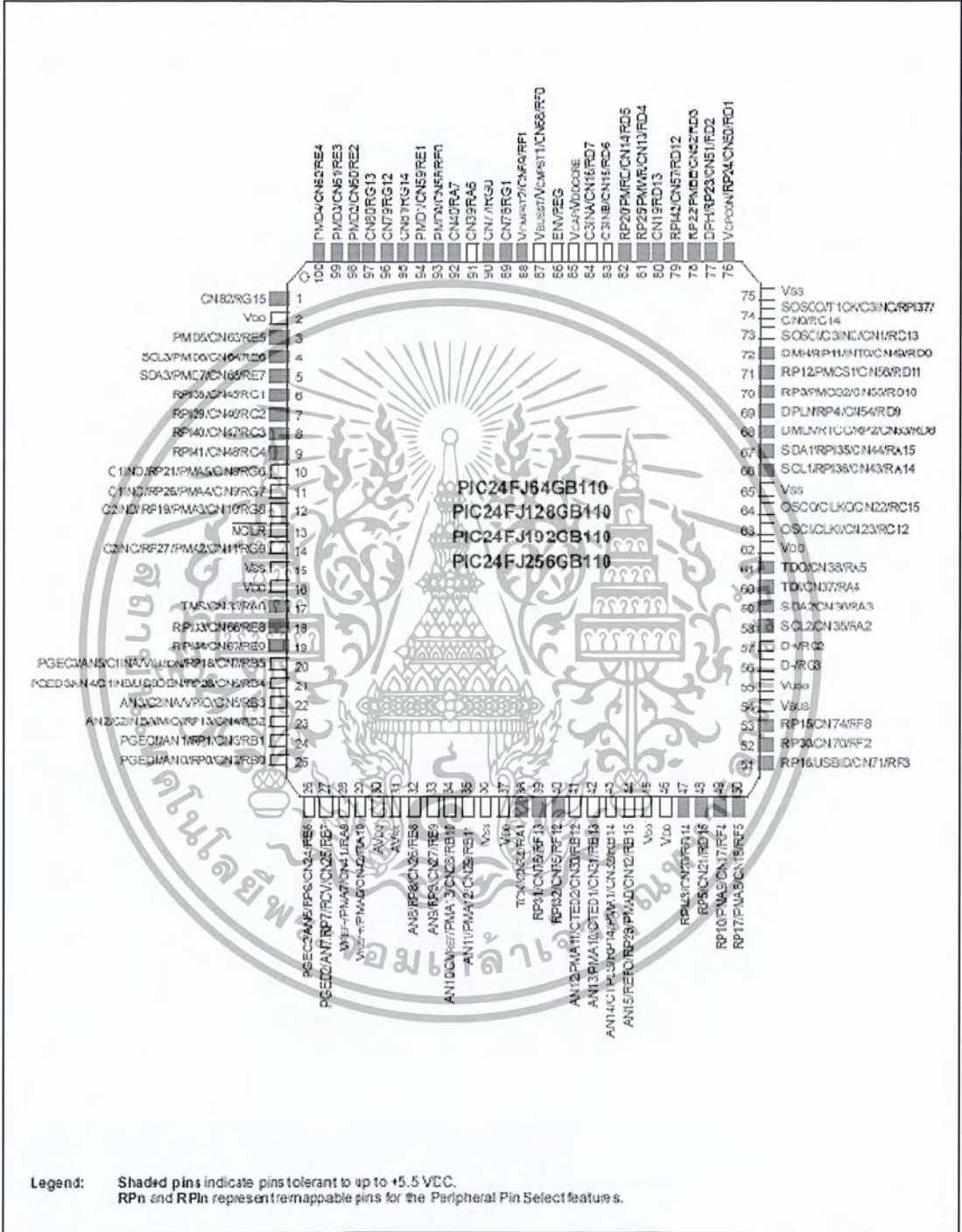
1.1.4 EASY MIGRATION

Regardless of the memory size, all devices share the same rich set of peripherals, allowing for a smooth migration path as applications grow and evolve. The consistent pinout scheme used throughout the entire family also aids in migrating from one device to the next larger, or even in jumping from 64-pin to 100-pin devices.

The PIC24F family is pin-compatible with devices in the dsPIC33 family, and shares some compatibility with the pinout schema for PIC18 and dsPIC30. This extends the ability of applications to grow from the relatively simple, to the powerful and complex, yet still selecting a Microchip device.

PIC24FJ256GB110 FAMILY

Pin Diagram (100-Pin TQFP)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-3: DEVICE FEATURES FOR THE PIC24FJ256GB110 FAMILY: 100-PIN DEVICES

Features	54GB110	128GB110	192GB110	256GB110
Operating Frequency	DC – 32 MHz			
Program Memory (bytes)	64K	128K	192K	256K
Program Memory (instructions)	22,016	44,032	67,072	87,552
Data Memory (bytes)	16,384			
Interrupt Sources (soft vectors/NMI traps)	66 (62/4)			
I/O Ports	Ports A, B, C, D, E, F, G			
Total I/O Pins	83			
Remappable Pins	44 (32 I/O, 12 Input only)			
Timers:				
Total Number (16-bit)	5 ⁽¹⁾			
32-Bit (from paired 16-bit timers)	2			
Input Capture Channels	9 ⁽¹⁾			
Output Compare/PWM Channels	9 ⁽¹⁾			
Input Change Notification Interrupt	81			
Serial Communications:				
UART	4 ⁽¹⁾			
SPI (3-wire/4-wire)	3 ⁽¹⁾			
I ² C™	3			
Parallel Communications (PMP/PSP)	Yes			
JTAG Boundary Scan/Programming	Yes			
10-Bit Analog-to-Digital Module (input channels)	7/16			
Analog Comparators	3			
CTMU Interface	Yes			
Resets (and delays)	POR, BOR, RESET Instruction, MCLR, WDT, Illegal Opcode, REPEAT Instruction, Hardware Traps, Configuration Word Mismatch (PWRT, OST, PLL Lock)			
Instruction Set	76 Base Instructions, Multiple Addressing Mode Variations			
Packages	100-Pin TQFP			

Note 1: Peripherals are accessible through remappable pins.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS

Function	Pin Number			IO	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
AN0	16	20	25	I	ANA	A/D Analog Inputs.
AN1	15	19	24	I	ANA	
AN2	14	18	23	I	ANA	
AN3	13	17	22	I	ANA	
AN4	12	16	21	I	ANA	
AN5	11	15	20	I	ANA	
AN6	17	21	26	I	ANA	
AN7	18	22	27	I	ANA	
AN8	21	27	32	I	ANA	
AN9	22	28	33	I	ANA	
AN10	23	29	34	I	ANA	
AN11	24	30	35	I	ANA	
AN12	27	33	41	I	ANA	
AN13	28	34	42	I	ANA	
AN14	29	35	43	I	ANA	
AN15	30	36	44	I	ANA	
AVDD	19	25	30	P	—	Positive Supply for Analog modules.
AVSS	20	26	31	P	—	Ground Reference for Analog modules.
C1INA	11	15	20	I	ANA	Comparator 1 Input A.
C1INB	12	16	21	I	ANA	Comparator 1 Input B.
C1INC	5	7	11	I	ANA	Comparator 1 Input C.
C1IND	4	6	10	I	ANA	Comparator 1 Input D.
C2INA	16	17	22	I	ANA	Comparator 2 Input A.
C2INB	14	18	23	I	ANA	Comparator 2 Input B.
C2INC	8	10	14	I	ANA	Comparator 2 Input C.
C2IND	6	8	12	I	ANA	Comparator 2 Input D.
C3INA	56	69	86	I	ANA	Comparator 3 Input A.
C3INB	54	68	83	I	ANA	Comparator 3 Input B.
C3INC	48	60	74	I	ANA	Comparator 3 Input C.
C3IND	47	59	73	I	ANA	Comparator 3 Input D.
CLKI	35	49	63	I	ANA	Main Clock Input Connection.
CLKO	40	50	64	O	—	System Clock Output.

Legend: TTL = TTL input buffer

ANA = Analog level input/output

ST = Schmit Trigger input buffer

 ICM = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			IO	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
CN0	48	60	74	I	ST	Interrupt-on-Change Inputs.
CN1	47	59	73	I	ST	
CN2	16	20	25	I	ST	
CN3	15	19	24	I	ST	
CN4	14	18	23	I	ST	
CN5	13	17	22	I	ST	
CN6	12	16	21	I	ST	
CN7	11	15	20	I	ST	
CN8	4	6	10	I	ST	
CN9	5	7	11	I	ST	
CN10	6	8	12	I	ST	
CN11	8	10	14	I	ST	
CN12	30	36	44	I	ST	
CN13	52	66	81	I	ST	
CN14	53	67	82	I	ST	
CN15	54	68	83	I	ST	
CN16	55	69	84	I	ST	
CN17	31	39	49	I	ST	
CN18	32	40	50	I	ST	
CN19	33	41	51	I	ST	
CN20	34	42	52	I	ST	
CN21	35	43	53	I	ST	
CN22	40	50	64	I	ST	
CN23	39	49	63	I	ST	
CN24	17	21	26	I	ST	
CN25	18	22	27	I	ST	
CN26	21	27	32	I	ST	
CN27	22	28	33	I	ST	
CN28	23	29	34	I	ST	
CN29	24	30	35	I	ST	
CN30	27	33	41	I	ST	
CN31	28	34	42	I	ST	
CN32	29	35	43	I	ST	
CN33	—	—	17	I	ST	
CN34	—	—	38	I	ST	
CN35	—	—	58	I	ST	
CN36	—	—	59	I	ST	
CN37	—	—	60	I	ST	
CN38	—	—	61	I	ST	
CN39	—	—	91	I	ST	
CN40	—	—	92	I	ST	
CN41	—	23	28	I	ST	
CN42	—	24	29	I	ST	

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I²C™ = I²C/SMBus input buffer

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			VO	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
CN43	—	52	66	I	ST	Interrupt-on-Change Inputs.
CN44	—	53	67	I	ST	
CN45	—	4	6	I	ST	
CN46	—	—	7	I	ST	
CN47	—	5	8	I	ST	
CN48	—	—	9	I	ST	
CN49	46	58	72	I	ST	
CN50	49	61	76	I	ST	
CN51	50	62	77	I	ST	
CN52	51	63	78	I	ST	
CN53	42	54	68	I	ST	
CN54	43	55	69	I	ST	
CN55	44	56	70	I	ST	
CN56	45	57	71	I	ST	
CN57	—	64	79	I	ST	
CN58	60	76	93	I	ST	
CN59	61	77	94	I	ST	
CN60	62	78	98	I	ST	
CN61	63	79	99	I	ST	
CN62	64	80	100	I	ST	
CN63	1	2	3	I	ST	
CN64	2	2	4	I	ST	
CN65	3	3	5	I	ST	
CN66	—	13	18	I	ST	
CN67	—	14	19	I	ST	
CN68	58	72	87	I	ST	
CN69	59	73	88	I	ST	
CN70	—	42	52	I	ST	
CN71	33	41	51	I	ST	
CN74	—	43	53	I	ST	
CN75	—	—	40	I	ST	
CN76	—	—	39	I	ST	
CN77	—	75	90	I	ST	
CN78	—	74	89	I	ST	
CN79	—	—	96	I	ST	
CN80	—	—	97	I	ST	
CN81	—	—	95	I	ST	
CN82	—	—	1	I	ST	
CTED1	28	34	42	I	ANA	CTMU External Edge Input 1.
CTED2	27	33	41	I	ANA	CTMU External Edge Input 2.
CTPLS	29	35	43	O	—	CTMU Pulse Output.
CVREF	23	29	34	O	—	Comparator Voltage Reference Output.

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I²C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/C	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
D+	37	47	57	I/C	—	USB Differential Plus line (internal transceiver).
D-	38	46	56	I/C	—	USB Differential Minus line (internal transceiver).
DMH	46	58	72	O	—	D- External Pull-up Control Output.
DMLN	42	54	68	O	—	D- External Pull-down Control Output.
DPH	50	62	77	O	—	D+ External Pull-up Control Output.
DPLN	43	55	69	O	—	D+ External Pull-down Control Output.
ENVREG	57	71	86	I	ST	Voltage Regulator Enable.
INT0	46	58	72	I	ST	External Interrupt Input.
MCLR	7	9	13	I	ST	Master Clear (device Reset) Input. This line is brought low to cause a Reset.
OSC1	39	49	63	I	ANA	Main Oscillator Input Connection.
OSCO	40	50	64	O	ANA	Main Oscillator Output Connection.
PGEC1	15	19	24	I/C	ST	In-Circuit Debugger/Emulator/ICSP™ Programming Clock.
PGED1	16	20	25	I/C	ST	In-Circuit Debugger/Emulator/ICSP Programming Data.
PGEC2	17	21	26	I/C	ST	In-Circuit Debugger/Emulator/ICSP Programming Clock.
PGED2	18	22	27	I/C	ST	In-Circuit Debugger/Emulator/ICSP Programming Data.
PGEC3	11	15	20	I/C	ST	In-Circuit Debugger/Emulator/ICSP Programming Clock.
PGED3	12	16	21	I/C	ST	In-Circuit Debugger/Emulator/ICSP Programming Data.
PMA0	30	36	44	I/C	ST	Parallel Master Port Address Bit 0 Input (Buffered Slave modes) and Output (Master modes).
PMA1	29	35	43	I/C	ST	Parallel Master Port Address Bit 1 Input (Buffered Slave modes) and Output (Master modes).
PMA2	8	10	14	O	—	Parallel Master Port Address (Demultiplexed Master modes).
PMA3	6	8	12	O	—	
PMA4	5	7	11	O	—	
PMA5	4	6	10	O	—	
PMA6	16	24	29	O	—	
PMA7	22	23	28	O	—	
PMA8	32	40	50	O	—	
PMA9	31	39	49	O	—	
PMA10	28	34	42	O	—	
PMA11	27	33	41	O	—	
PMA12	24	30	36	O	—	
PMA13	23	29	34	O	—	
PMCS1	45	57	71	I/C	ST/TTL	Parallel Master Port Chip Select 1 Strobe/Address Bit 15.
PMCS2	44	56	70	O	ST	Parallel Master Port Chip Select 2 Strobe/Address Bit 14.
PMBE	51	63	78	O	—	Parallel Master Port Byte Enable Strobe.

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I/C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/O	Input Buffer	Description	
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP				
PMD0	60	76	93	I/O	ST/TTL	Parallel Master Port Data (Demultiplexed Master mode) or Address/Data (Multiplexed Master modes).	
PMD1	61	77	94	I/O	ST/TTL		
PMD2	62	78	98	I/O	ST/TTL		
PMD3	63	79	99	I/O	ST/TTL		
PMD4	64	80	100	I/O	ST/TTL		
PMD5	1	1	3	I/O	ST/TTL		
PMD6	2	2	4	I/O	ST/TTL		
PMD7	3	3	5	I/O	ST/TTL		
PMRD	53	67	82	O	—	Parallel Master Port Read Strobe.	
PMWR	52	66	81	O	—	Parallel Master Port Write Strobe.	
RA0	—	—	17	I/O	ST	PORTA Digital I/O.	
RA1	—	—	38	I/O	ST		
RA2	—	—	58	I/O	ST		
RA3	—	—	59	I/O	ST		
RA4	—	—	60	I/O	ST		
RA5	—	—	61	I/O	ST		
RA6	—	—	91	I/O	ST		
RA7	—	—	92	I/O	ST		
RA9	23	28	28	I/O	ST		
RA10	—	24	29	I/O	ST		
RA14	—	52	66	I/O	ST		
RA15	—	53	67	I/O	ST		
RB0	16	30	25	I/O	ST		PORTB Digital I/O.
RB1	15	19	24	I/O	ST		
RB2	14	18	23	I/O	ST		
RB3	13	17	22	I/O	ST		
RB4	12	16	21	I/O	ST		
RB5	11	15	20	I/O	ST		
RB6	17	21	26	I/O	ST		
RB7	18	22	27	I/O	ST		
RB8	21	27	32	I/O	ST		
RB9	22	28	33	I/O	ST		
RB10	23	29	34	I/O	ST		
RB11	24	30	35	I/O	ST		
RB12	27	33	41	I/O	ST		
RB13	28	34	42	I/O	ST		
RB14	29	35	43	I/O	ST		
RB15	30	36	44	I/O	ST		

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I²C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/O	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
RC1	—	4	6	I/O	ST	PORTC Digital I/O.
RC2	—	—	7	I/O	ST	
RC3	—	5	8	I/O	ST	
RC4	—	—	9	I/O	ST	
RC12	39	49	63	I/O	ST	
RC13	47	50	73	I/O	ST	
RC14	48	60	74	I/O	ST	
RC15	40	50	64	I/O	ST	
RCV	18	22	27	I	ST	
RD0	46	58	72	I/O	ST	PORTD Digital I/O.
RD1	49	61	76	I/O	ST	
RD2	50	62	77	I/O	ST	
RD3	51	63	78	I/O	ST	
RD4	52	66	81	I/O	ST	
RD5	53	67	82	I/O	ST	
RD6	54	68	83	I/O	ST	
RD7	55	69	84	I/O	ST	
RD8	42	54	68	I/O	ST	
RD9	43	55	69	I/O	ST	
RD10	44	56	70	I/O	ST	
RD11	45	57	71	I/O	ST	
RD12	—	64	79	I/O	ST	
RD13	—	65	80	I/O	ST	
RD14	—	37	47	I/O	ST	
RD15	—	38	48	I/O	ST	
RE0	60	76	93	I/O	ST	PORTE Digital I/O.
RE1	61	77	94	I/O	ST	
RE2	62	78	98	I/O	ST	
RE3	63	79	99	I/O	ST	
RE4	64	80	100	I/O	ST	
RE5	1	1	3	I/O	ST	
RE6	2	2	4	I/O	ST	
RE7	3	3	5	I/O	ST	
RE8	—	13	18	I/O	ST	
RE9	—	14	19	I/O	ST	
REFC	30	36	44	O	—	Reference Clock Output.

Legend: TTI = TTI input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I²C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/O	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
RF0	58	72	87	I/O	ST	PORTF Digital I/O.
RF1	59	73	88	I/O	ST	
RF2	—	42	52	I/O	ST	
RF3	33	41	51	I/O	ST	
RF4	31	39	49	I/O	ST	
RF5	32	40	50	I/O	ST	
RF8	—	43	53	I/O	ST	
RF12	—	—	40	I/O	ST	
RF13	—	—	39	I/O	ST	
RG0	—	75	90	I/O	ST	
RG1	—	74	89	I/O	ST	
RG2	37	47	57	I	ST	
RG3	36	46	56	I	ST	
RG6	4	6	10	I/O	ST	
RG7	5	7	11	I/O	ST	
RG8	6	8	12	I/O	ST	
RG9	8	10	14	I/O	ST	
RG12	—	—	86	I/O	ST	
RG13	—	—	87	I/O	ST	
RG14	—	—	96	I/O	ST	
RG15	—	—	1	I/O	ST	
RP0	16	20	25	I/O	ST	Remappable Peripheral input or output.
RP1	15	19	24	I/O	ST	
RP2	42	54	68	I/O	ST	
RP3	44	56	70	I/O	ST	
RP4	43	55	69	I/O	ST	
RP5	—	33	48	I/O	ST	
RP6	17	21	26	I/O	ST	
RP7	18	22	27	I/O	ST	
RP8	21	27	32	I/O	ST	
RP9	22	28	33	I/O	ST	
RP10	31	39	49	I/O	ST	
RP11	46	53	72	I/O	ST	
RP12	45	57	71	I/O	ST	
RP13	14	18	23	I/O	ST	
RP14	29	35	43	I/O	ST	
RP15	—	43	53	I/O	ST	
RP16	33	41	51	I/O	ST	
RP17	32	40	50	I/O	ST	
RP18	11	15	20	I/O	ST	
RP19	6	8	12	I/O	ST	

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmit Trigger input buffer
I²C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/O	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
RP20	53	67	82	I/O	ST	Remappable Peripheral (input or output).
RP21	4	6	10	I/O	ST	
RP22	51	63	78	I/O	ST	
RP23	50	62	77	I/O	ST	
RP24	49	61	76	I/O	ST	
RP25	52	66	81	I/O	ST	
RP26	5	7	11	I/O	ST	
RP27	8	10	14	I/O	ST	
RP28	12	16	21	I/O	ST	
RP29	30	36	44	I/O	ST	
RP30	—	42	52	I/O	ST	
RP31	—	—	39	I/O	ST	
RP32	—	—	40	I	ST	
RP33	—	13	18	I	ST	
RP34	—	14	19	I	ST	
RP35	—	53	67	I	ST	
RP36	—	52	66	I	ST	
RP37	48	60	74	I	ST	
RP38	—	4	6	I	ST	
RP39	—	—	7	I	ST	
RP40	—	5	8	I	ST	
RP41	—	—	9	I	ST	
RP42	—	64	79	I	ST	
RP43	—	37	47	I	ST	
RTCC	42	54	68	O	—	Real-Time Clock Alarm/Seconds Pulse Output
SCL1	44	56	66	I/O	I ² C	I ² C1 Synchronous Serial Clock Input/Output.
SCL2	32	52	58	I/O	I ² C	I ² C2 Synchronous Serial Clock Input/Output.
SCL3	2	2	4	I/O	I ² C	I ² C3 Synchronous Serial Clock Input/Output.
SDA1	43	55	67	I/O	I ² C	I ² C1 Data Input/Output.
SDA2	31	53	59	I/O	I ² C	I ² C2 Data Input/Output.
SDA3	3	3	5	I/O	I ² C	I ² C3 Data Input/Output.
SOSCI	47	59	73	I	ANA	Secondary Oscillator/Timer1 Clock Input.
SOSCO	48	60	74	O	ANA	Secondary Oscillator/Timer1 Clock Output.
TICK	49	60	74	I	ST	Timer1 Clock.
TCK	27	33	38	I	ST	JTAG Test Clock/Programming Clock Input.
TDI	28	34	60	I	ST	JTAG Test Data/Programming Data Input.
TDO	24	14	61	O	—	JTAG Test Data Output.
TMS	23	13	17	I	ST	JTAG Test Mode Select Input.
USBID	33	41	51	I	ST	USB OTG ID (CTG mode only).
USBOEN	12	16	21	O	—	USB Output Enable Control (for external transceiver).

Legend: TTL = TTL input buffer
ANA = Analog level input/output

ST = Schmitt Trigger input buffer
I²C™ = I²C/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

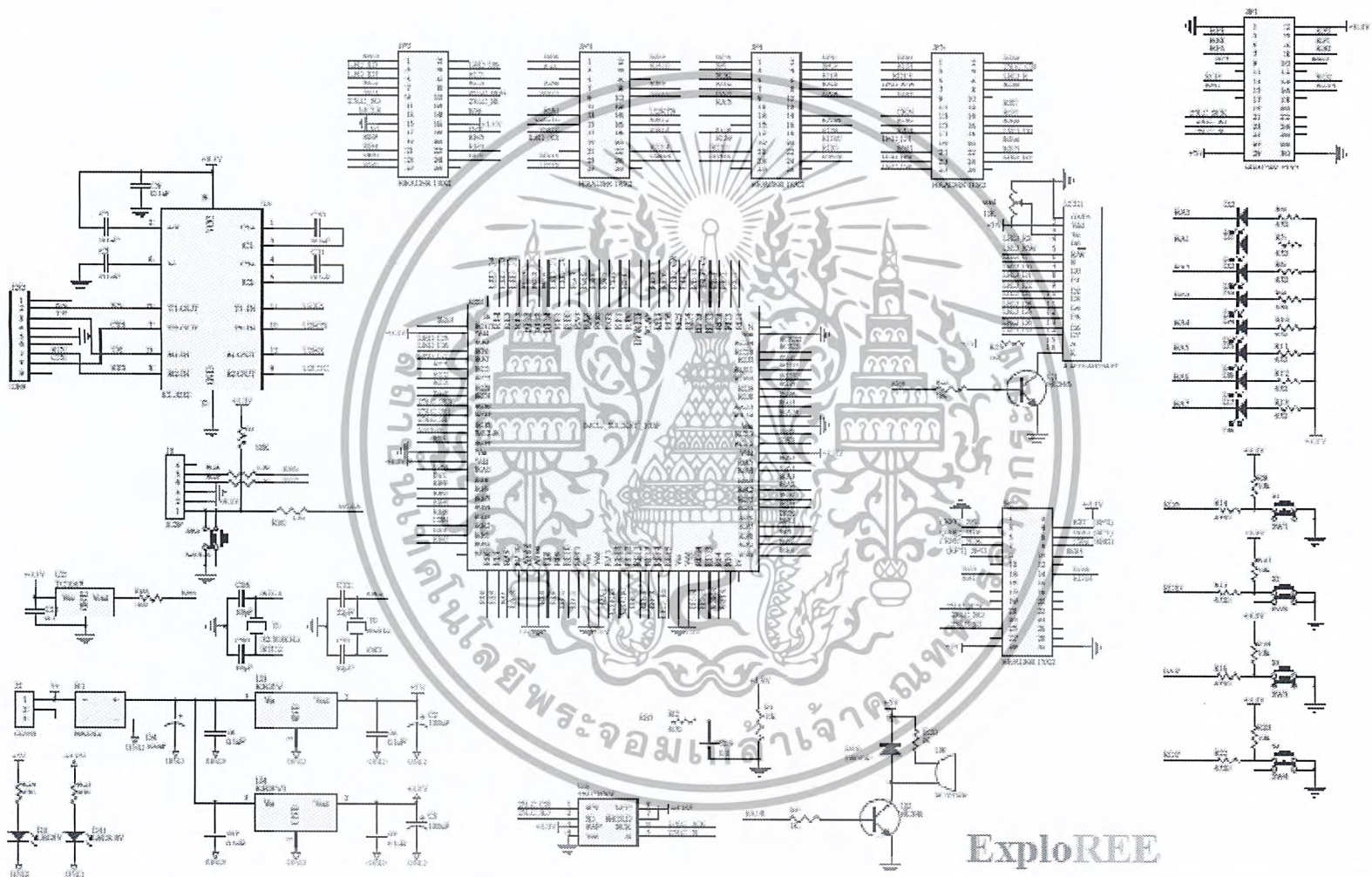
PIC24FJ256GB110 FAMILY

TABLE 1-4: PIC24FJ256GB110 FAMILY PINOUT DESCRIPTIONS (CONTINUED)

Function	Pin Number			I/O	Input Buffer	Description
	64-Pin TQFP, QFN	80-Pin TQFP	100-Pin TQFP			
V _{BUS}	34	44	54	P	—	USB Voltage, Host mode (5V)
V _{BUSON}	11	15	20	O	—	USB OTG External Charge Pump Control.
V _{BUSST}	58	72	87	I	ANA	USB OTG Internal Charge Pump Feedback Control.
V _{CAP}	50	70	85	P	—	External Filter Capacitor Connection (regulator enabled).
V _{CMPST1}	58	72	87	I	ST	USB V _{bus} Boost Generator, Comparator Input 1.
V _{CMPST2}	59	73	88	I	ST	USB V _{bus} Boost Generator, Comparator Input 2.
V _{CPCON}	49	61	76	O	—	USB OTG V _{bus} PWM/Charge Output.
V _{DD}	10, 26, 33	12, 32, 48	2, 16, 37, 46, 62	P	—	Positive Supply for Peripheral Digital Logic and I/O Pins.
V _{DDCORE}	55	70	85	P	—	Positive Supply for Microcontroller Core Logic (regulator disabled).
V _{MIO}	14	18	23	I/O	ST	USB Differential Minus Input/Output (external transceiver).
V _{PIO}	13	17	22	I/O	ST	USB Differential Plus Input/Output (external transceiver).
V _{REF-}	15	23	28	I	ANA	AD and Comparator Reference Voltage (low) Input.
V _{REF+}	16	24	29	I	ANA	AD and Comparator Reference Voltage (high) Input.
V _{SS}	9, 25, 41	11, 31, 51	15, 36, 45, 65, 75	P	—	Ground Reference for Logic and I/O Pins.
V _{USB}	35	45	55	P	—	USB Voltage (3.3V)

Legend: I/O = I/O input buffer; ST = Schmitt trigger input buffer
 ANA = Analog level input/output; FCM = FC/SMBus input buffer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ExploREE

ชื่อ	นามสกุล	เลขที่
ชื่อ	นามสกุล	เลขที่

เอกสารอ้างอิง

- [1] ประจัน พลังสันติกุล. dsPIC30F Programming with MPLAB C Compiler.
 กรุงเทพฯ : แอปซอพท์เทค. 2551.
- [2] อรพิน ประวัตติบริสุทธิ. คู่มือเรียนภาษาซีฉบับปรับปรุง. พระราชบัญญัติลิขสิทธิ์ พ.ศ. 2537.
 กรุงเทพฯ : โปรวิชั่น. 2552.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้