

การควบคุมแรงดันและความถี่ในอินเวอร์เตอร์
ด้วยเทคนิคเฟสล็อกคูลูป

CONSTANT VOLTAGE AND CONSTANT FREQUENCY IN INVERTER
BASE ON PHASE LOCK LOOP TECHNIQUE



T120085



โกวิท พิเชก
KOWIT PHIPEK

อพ.
ก 9510
2554

เลขหมู่.....
เลขทะเบียน.....120085.....
วัน, เดือน, ปี.....1 01 2555.....

b. 10279491x
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2554
KMITL-2011-EN-M-060-129

CONSTANT VOLTAGE AND CONSTANT FREQUENCY IN INVERTER
BASE ON PHASE LOCK LOOP TECHNIQUE



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN INSTRUMENTATION ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2011
KMITL-2011-EN-M-060-129

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2011

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Constant Voltage and Constant Frequency in Inverter Base on Phase Lock Loop Technique
Student	Mr. Kowit Phipek
Student ID.	49060851
Degree	Master of Engineering
Program	Instrumentation Engineering
Year	2011
Thesis Advisor	Assoc.Prof.Dr.Vittaya Tipsuwanporn

ABSTRACT

In this research, the control of the output voltage and frequencies in inverter are presented. The inverter is controlled by using pulse width modulation (PWM) technique. The proposed control employs a capacitor current feedback with a Phase lock loop (PLL) compensator. The PLL compensator utilizes the capacitor current and output voltage with a phase difference of 90 degree. This concept is similar to the dq transform of the three phase variables. The proposed is high-precision control of inverter for constant voltage and constant frequency applications, such as uninterruptible power supplies (UPS). This method can be applied to greater output of the inverter high precision and efficiency in order to control methods of PLL. The results clearly demonstrate the effectiveness of the proposed control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
รายการคำย่อและสัญลักษณ์.....	XIV
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 จุดมุ่งหมายและวัตถุประสงค์.....	2
1.3 ทฤษฎีและแนวคิดที่ใช้ในการวิจัย.....	2
1.4 ขอบเขตของงานวิจัย.....	3
1.5 ขั้นตอนการศึกษา.....	3
1.6 ประโยชน์ที่ได้รับจากการวิจัย.....	4
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	5
2.1 วงจรอินเวอร์เตอร์.....	5
2.1.1 อินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน.....	6
2.1.2 อินเวอร์เตอร์แบบแหล่งจ่ายแรงดันกึ่งบริดจ์เฟสเดียว.....	7
2.1.2.1 โหลดประเภทตัวต้านทาน.....	7
2.1.2.2 โหลดประเภทตัวต้านทานกับตัวเหนี่ยวนำ.....	9
2.1.3 อินเวอร์เตอร์เต็มบริดจ์เฟสเดียว.....	14
2.1.4 วงจรแปลงผัน dc-ac แบบเปลี่ยนแปลงความถี่.....	16
2.1.4.1 วงจรแปลงผันแบบบริดจ์ที่เปลี่ยนแปลงความถี่ได้.....	17
2.1.4.2 แพลคเตอร์กำลังของโหลดแบบไมใช่หนึ่งหน่วย.....	18
2.1.5 การมอดูเลตตามความกว้างพัลส์.....	20
2.1.6 ฮาร์มอนิกสืในระบบวงจรอินเวอร์เตอร์.....	21

สารบัญ(ต่อ)

	หน้า
2.2 หลักการของเฟสล็คคูลูป.....	25
2.2.1 ลูปพื้นฐาน.....	26
2.2.2 ส่วนประกอบของเฟสล็คคูลูป.....	27
2.2.2.1 วงจรตรวจสอบเฟส.....	27
2.2.2.2 วงจรควบคุมแรงดัน.....	27
2.2.2.3 ลูปฟิลเตอร์.....	29
2.2.3 การเปรียบเทียบเฟส.....	31
2.2.4 เฟสล็คคูลูปแบบเชิงเส้น.....	32
2.2.5 สภาวะล็คค.....	33
2.2.5.1 เฟสล็คคูลูปเชิงเส้นในสภาวะล็คค.....	34
2.2.5.2 การเข้าสู่สภาวะล็คคของเฟสล็คคูลูปแบบเชิงเส้น.....	41
บทที่ 3 อินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 9 ระดับและชุดควบคุมเฟสล็คคูลูป.....	46
3.1 วงจรอินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส.....	46
3.2 ตัวชดเชยเฟสล็คคูลูป.....	52
3.2.1 การทำงานของระบบเฟสล็คคูลูป.....	53
3.2.2 จำลองการทำงานวงจรอินเวอร์เตอร์หลายระดับด้วยโปรแกรม MATLAB/Simulink.....	57
บทที่ 4 การออกแบบการทดลอง.....	62
4.1 วงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟสควบคุมโดยเฟสล็คคูลูป.....	62
4.2 วงจรขยายสัญญาณแรงดันโดยใช้ IR2130.....	65
4.3 วงจรสร้างเวลาเดดไทม์.....	67
4.4 วงจรกรองผ่านความถี่ต่ำแบบ LC.....	68
4.5 วงจรตรวจจับศูนย์หรือวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล.....	70
4.6 การออกแบบระบบเฟสล็คคูลูปแบบเชิงเส้น.....	71
4.6.1 ตัวอย่างการหาค่าทรานสเฟอร์ฟังก์ชันของระบบเฟสล็คคูลูป.....	73
4.7 การควบคุมแบบพีไอ.....	74
4.8 กระบวนการตัดสินใจการทำงานของคอนโทรลเลอร์.....	76

สารบัญ(ต่อ)

	หน้า
4.9 จำลองการทำงานของเฟสล็คคูลูปกับอินเวอร์เตอร์หลายระดับโดยโปรแกรม MATLAB/Simulink.....	77
บทที่ 5 ขั้นตอนการทดลองและวิเคราะห์ผลการทดลอง.....	81
5.1 ขั้นตอนการทดลอง.....	81
5.2 การทดลอง.....	85
5.2.1 การทดลองแบบรูปเปิด.....	85
5.2.1.1 ทดสอบซึบวงจรอินเวอร์เตอร์ที่ไม่ผ่านวงจรกรอง.....	89
5.2.1.2 ทดสอบซึบวงจรอินเวอร์เตอร์ที่ผ่านวงจรกรอง.....	90
5.2.1.3 ทดสอบซึบวงจรอินเวอร์เตอร์ที่ผ่านวงจรกรองกับโหลด R แบบสแตติก.....	91
5.2.1.4 ทดสอบซึบวงจรอินเวอร์เตอร์ที่ผ่านวงจรกรองกับโหลด RL แบบสแตติก.....	92
5.2.1.5 ทดสอบซึบวงจรอินเวอร์เตอร์ที่ผ่านวงจรกรองกับโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก).....	100
5.2.2 การทดสอบแบบรูปปิด.....	108
5.2.2.1 วงจรเฟสล็คคูลูปของความถี่.....	108
5.2.2.2 วงจรเฟสล็คคูลูปของแรงดัน.....	113
5.2.2.3 การทดสอบซึบวงจรอินเวอร์เตอร์ที่ถูกควบคุมด้วยเฟสล็คคูลูปขณะซึบโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก).....	120
5.2.2.4 เพอร์เซ็นต์ค่าความผิดเพี้ยนรวม.....	122
5.3 วิเคราะห์การทดลอง.....	123
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	126
6.1 สรุปผลการทดลอง.....	126
6.2 ข้อเสนอแนะ.....	127
เอกสารอ้างอิง.....	129
ภาคผนวก ก.....	132

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
ภาคผนวก ข.....	134
ภาคผนวก ค.....	136
ผลงานที่ได้รับการตีพิมพ์.....	139
ประวัติผู้เขียน	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
3.1 แสดงแรงดันเอาต์พุตของวงจรอินเวอร์เตอร์ 9 ระดับ.....	47
5.1 ตารางตัวแปรที่ใช้ในการทดสอบซัพอินเวอร์เตอร์.....	89
5.2 ค่าตัวแปรของวงจรกรองความถี่ต่ำแบบ LC ที่ใช้ในการทดสอบ.....	90
5.3 ตัวแปรของโหลดที่ใช้ในการทดสอบกรณีโหลดแบบ R.....	91
5.4 ตัวแปรของโหลดที่ใช้ในการทดสอบกรณีโหลดแบบ RL.....	92
5.5 ตารางการปรับคิวดัชนีเคลิตต่อเอาต์พุตของอินเวอร์เตอร์.....	94
5.6 ตารางการปรับความถี่ต่อเอาต์พุตของอินเวอร์เตอร์.....	97
5.7 ตารางคุณสมบัติของมอเตอร์ไฟฟ้าแบบเหนี่ยวนำเฟสเดียว.....	100
5.8 ตัวแปรที่ใช้ในการทดสอบโหลด RL แบบไดนามิก.....	100
5.9 ตารางการปรับคิวดัชนีเคลิตต่อเอาต์พุตของอินเวอร์เตอร์.....	102
5.10 ตารางการปรับความถี่ต่อเอาต์พุตของอินเวอร์เตอร์.....	105
5.11 การปรับความถี่ของวงจรเฟสล๊อคคลุ๊ปในแบบลูปปิด.....	110
5.12 แสดงแรงดันของวงจรเฟสล๊อคคลุ๊ปโดยการปรับความกว้างพัลส์ในแบบลูปปิด.....	117
5.13 การปรับความถี่ของวงจรเฟสล๊อคคลุ๊ปในแบบลูปปิด.....	121
5.14 แสดงแรงดันของวงจรเฟสล๊อคคลุ๊ปโดยการปรับความกว้างพัลส์ในแบบลูปปิด.....	122
5.15 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 50 เฮิรท์.....	122
5.16 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 60 เฮิรท์.....	123
5.17 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 70 เฮิรท์.....	123
ค1 ตารางความจริงของเอ็็กคลูซีฟ ออร์เกท.....	138

สารบัญญรูป

รูปที่	หน้า
2.1 วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์เฟสเดียว.....	7
2.2 ลักษณะวงจรของอินเวอร์เตอร์กึ่งบริดจ์เฟสเดียว.....	7
2.3 รูปแบบของสัญญาณที่ซบเกิดในสวิตช์ S_1 และสวิตช์ S_2	8
2.4 รูปสัญญาณแรงดันและกระแสสำหรับโหลดประเภทตัวต้านทาน.....	8
2.5ก. รูปคลื่นแรงดันและกระแสของโหลด RL.....	10
2.5ข. การสวิตซ์ในโหมดที่ 1.....	10
2.5ค. การสวิตซ์ในโหมดที่ 2.....	10
2.5ง. การสวิตซ์ในโหมดที่ 3.....	10
2.5จ. การสวิตซ์ในโหมดที่ 4.....	10
2.5ฉ. รูปคลื่นแรงดันและกระแสสำหรับโหลด RC.....	14
2.6 ลักษณะวงจรอินเวอร์เตอร์เต็มบริดจ์เฟสเดียว.....	15
2.7 รูปสัญญาณเกิดและรูปคลื่นของวงจรอินเวอร์เตอร์เต็มบริดจ์เฟสเดียว.....	15
2.8 วงจรอินเวอร์เตอร์เต็มบริดจ์แบบโหลดตัวต้านทาน.....	17
2.9 วงจรอินเวอร์เตอร์เต็มบริดจ์ที่เป็นแหล่งจ่ายให้กับโหลดที่มีแพคเตอร์กำลัง แบบไม่ใช่หนึ่งหน่วย.....	19
2.10 การมอดูเลตตามความกว้างพัลส์.....	21
2.11 รูปคลื่นแรงดันของอินเวอร์เตอร์แบบสี่เหลี่ยม.....	24
2.12 วงจรเฟสล็อคลูปพื้นฐาน.....	26
2.13 วงจรกรองพาสซีฟแบบนำและตาม.....	30
2.14 วงจรกรองแอกทีฟ.....	31
2.15 การเปลี่ยนแปลงเฟสแบบขั้นบันได.....	33
2.16 การเปลี่ยนแปลงความถี่แบบขั้นบันไดและแบบลาด.....	33
2.17 สัญญาณเฟสล็อคลูปในช่วงเปลี่ยนจากสภาวะไม่ล๊อคไปสู่สภาวะล๊อค.....	34
2.18 แบบจำลองของเฟสล็อคลูปเชิงเส้นในสภาวะล๊อค.....	37
2.19 การตอบสนองเชิงความถี่ของ $H(s)$	39
2.20 การตอบสนองเชิงความถี่ของเฟสล็อคลูปอันดับสูง.....	41
2.21 ช่วงความถี่การทำงานของเฟสล็อคลูป.....	42
2.22 การมอดูเลตเชิงความถี่ในสัญญาณเอาต์พุตของควบคุมแรงดัน (VCO).....	44
2.23 การมอดูเลตเชิงความถี่ในสัญญาณเอาต์พุตของควบคุมแรงดัน (VCO).....	44
2.24 ช่วงเวลาดึงการล๊อคของเฟสล็อคลูป.....	44
2.25 กระบวนการดึงการเข้าล๊อคของเฟสล็อคลูป.....	45
3.1 วงจรอินเวอร์เตอร์แรงดันแบบ 2 ระดับ.....	46
3.2 อินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส แบบ 9 ระดับ.....	47
3.3 วงจรอินเวอร์เตอร์ที่ต่อเข้ากับวงจรกรองและโหลด.....	49
3.4ก. บล๊อคของวงจรควบคุมอินเวอร์เตอร์ทั้งหมด.....	50
3.4ข. รูปวงจรอินเวอร์เตอร์ที่ถูกควบคุมโดยชุดเฟสล็อคลูป.....	50

สารบัญรูป(ต่อ)

รูปที่	หน้า	
3.5	บล็อกไดอะแกรมแสดงการทำงานของวงจรรีจิสเตอร์.....	51
3.6	บล็อกส่วนของแรงดันเอาต์พุตกับกระแสที่ตัวเก็บประจุ.....	52
3.7	บล็อกไดอะแกรมของแรงดันชดเชยด้วยเฟสลอคคูลิป.....	54
3.8	บล็อกไดอะแกรมของวงจรเฟสลอคคูลิป.....	57
3.9	แสดงวงจรรีจิสเตอร์หลายระดับที่ใช้การจำลอง.....	57
3.10	แสดงชุดสร้างสัญญาณเดคโคดใหม่และสัญญาณ Q_9, Q_{10}	58
3.11	แสดงสัญญาณพัลส์ $Q_1 - Q_8$ ที่ใช้ในวงจรรีจิสเตอร์ 9 ระดับ.....	58
3.12	แสดงสัญญาณ Q_1 ที่ได้จากชุดวงจรสร้างสัญญาณเดคโคดใหม่.....	59
3.13	แสดงสัญญาณ Q_1 ที่กลับสัญญาณเป็น Q_9	59
3.14	แสดงสัญญาณที่นำไปใช้ขับอุปกรณ์ Q_9 และ Q_{10}	60
3.15	แสดงช่วงเวลาพักหรือเดคโคดใหม่ของสัญญาณ Q_9 และ Q_{10}	60
3.16	แสดงสัญญาณที่ได้จากการรวมกันของลำดับการสวิตช์อุปกรณ์ $Q_1 - Q_8$	61
3.17	แสดงเอาต์พุตของรีจิสเตอร์ 9 ระดับที่ได้จากการจำลอง.....	61
4.1	วงจรรีจิสเตอร์ 9 ระดับที่ถูกควบคุมโดยวงจรเฟสลอคคูลิป.....	62
4.2	สัญญาณลำดับการสวิตช์ของวงจรรีจิสเตอร์ 9 ระดับ 1 เฟส.....	63
4.3	ลำดับการสวิตช์ของอุปกรณ์ในวงจรรีจิสเตอร์ 9 ระดับ 1 เฟส.....	63
4.4	วงจรขยายสัญญาณแรงดันและขับอินเวอร์เตอร์โดยใช้ IR2130.....	66
4.5	การทำงานของ IR 2130 เมื่อป้อนสัญญาณเข้า.....	66
4.6	บล็อกไดอะแกรมการทำงานของไอซีเบอร์ IR2130.....	67
4.7	วงจรสร้างเวลาเดคโคดใหม่โดยใช้แนนเกต.....	67
4.8	ช่วงเวลาเดคโคดใหม่.....	68
4.9	วงจรกรองผ่านความถี่ต่ำแบบแอลซี.....	68
4.10	ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน.....	70
4.11	วงจรตรวจจับศูนย์.....	71
4.12	การเปรียบเทียบสัญญาณอนาล็อกที่เป็นสัญญาณสามเหลี่ยมกับสัญญาณอ้างอิง.....	71
4.13	การเปรียบเทียบสัญญาณอนาล็อกที่เป็นสัญญาณไซน์กับสัญญาณอ้างอิง.....	71
4.14	แสดงการหาค่าอัตราขยายของวงจรควบคุมแรงดัน VCO.....	72
4.15	การควบคุมพีไอแบบขนาน.....	75
4.16	การควบคุมพีไอแบบอนุกรม.....	76
4.17	ขั้นตอนของกระบวนการตัดสินใจ.....	77
4.18	แสดงวงจรรีจิสเตอร์ 9 ระดับ ที่ถูกควบคุมด้วยชุดเฟสลอคคูลิป.....	78
4.19	แสดงสัญญาณป้อนกลับของกระแสที่ตัวเก็บประจุกับแรงดันเอาต์พุต.....	78
4.20	แสดงการสร้างสัญญาณ $Q_1 - Q_8$ ที่ใช้ในการขับอินเวอร์เตอร์ 9 ระดับ.....	79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป(ต่อ)

รูปที่	หน้า
4.21 แสดงการสร้างสัญญาณ Q_9 และ Q_{10} ที่เป็นการมอดูเลตแบบ SPWM.....	79
4.22 แสดงการเปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณรูปคลื่นไซน์.....	80
4.23 แสดงเอาต์พุตของอินเวอร์เตอร์ที่ได้จากการจำลองโดย MATLAB/SIMULINK.....	80
5.1 ระบบอินเวอร์เตอร์และเฟสล็อกคูล์ที่ใช้ในการทดลอง.....	81
5.2 คอนโทรลเลอร์เบอร์ ADU 7024.....	82
5.3 วงจรสร้างเวลาเดดไทม์.....	83
5.4 วงจรขยายสัญญาณ ไอซีเบอร์ IR2130.....	83
5.5 วงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส ไดโอดแคมป์.....	83
5.6 วงจรกรองความถี่ต่ำแบบ LC.....	84
5.7 โหลด RL แบบสแตติกที่ใช้ในการทดลอง.....	84
5.8 วงจรตรวจจับศูนย์และเปรียบเทียบเฟส.....	84
5.9ก ลำดับสัญญาณด้านบวกที่นำไปใช้ในการขับวงจรอินเวอร์เตอร์.....	85
5.9ข ลำดับสัญญาณด้านลบที่นำไปใช้ในการขับวงจรอินเวอร์เตอร์.....	85
5.10ก สัญญาณสี่เหลี่ยมมุม α_1 หลังจากผ่านวงจรขยายสัญญาณ.....	86
5.10ข สัญญาณสี่เหลี่ยมมุม α_2 หลังจากผ่านวงจรขยายสัญญาณ.....	86
5.10ค สัญญาณสี่เหลี่ยมมุม α_3 หลังจากผ่านวงจรขยายสัญญาณ.....	86
5.10ง สัญญาณสี่เหลี่ยมมุม α_4 หลังจากผ่านวงจรขยายสัญญาณ.....	86
5.11 สัญญาณสี่เหลี่ยมที่มีมุมการสวิตซ์ $\alpha_1, \alpha_2, \alpha_3, \alpha_4$	86
5.12ก สัญญาณสี่เหลี่ยมที่นำไปขับสวิตซ์ Q_1, Q_5	87
5.12ข สัญญาณสี่เหลี่ยมที่นำไปขับสวิตซ์ Q_2, Q_6	87
5.12ค สัญญาณสี่เหลี่ยมที่นำไปขับสวิตซ์ Q_3, Q_7	87
5.12ง สัญญาณสี่เหลี่ยมที่นำไปขับสวิตซ์ Q_4, Q_8	87
5.13ก สัญญาณสี่เหลี่ยม Q_9 หลังจากผ่านวงจรแนกเกท.....	88
5.13ข-ค สัญญาณ Q_9, Q_{10} ที่ผ่านวงจรแนกเกท.....	88
5.13ง สัญญาณสี่เหลี่ยม Q_9 ผ่านวงจรขยายสัญญาณไอซี IR2130.....	88
5.14ก สัญญาณ Q_9, Q_{10} หลังจากผ่านวงจรขยายสัญญาณไอซี IR2130.....	88
5.14ข ช่วงเวลาเดดไทม์.....	88
5.15ก แรงดันเอาต์พุตที่ได้จากอินเวอร์เตอร์ 9 ระดับ 1 เฟส.....	89
5.15ข แรงดันเอาต์พุตจากการปรับค่าความกว้างพัลส์.....	89
5.16ก ค่าฮาร์มอนิกอันดับที่หนึ่งของแรงดันเอาต์พุต.....	90
5.16ข ค่าฮาร์มอนิกอันดับที่สามของแรงดันเอาต์พุต.....	90
5.17ก แรงดันเอาต์พุตของอินเวอร์เตอร์ผ่านวงจรกรองในสภาวะไม่มีโหลด.....	90
5.17ข แรงดันเอาต์พุตของอินเวอร์เตอร์ที่ปรับค่าความกว้างพัลส์และผ่านวงจรกรอง ในสภาวะไม่มีโหลด.....	90

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.17ค ฮาร์มอนิกอันดับที่หนึ่งและสามของแรงดันเอาต์พุตที่ปรับค่าความกว้างพัลส์และผ่านวงจรถรกรองในสภาวะไม่มีโหลด.....	91
5.18 ค่าเอาต์พุต V_o, i_c, i_o ของอินเวอร์เตอร์ในสภาวะขับโหลด R.....	92
5.19 ค่าเอาต์พุต V_o, i_c ของอินเวอร์เตอร์ในสภาวะขับโหลด RL.....	93
5.20 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด.....	95
5.21 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด.....	95
5.22 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ....	96
5.23 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด.....	96
5.24 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด.....	98
5.25 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด.....	99
5.26 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ.....	99
5.27 กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด.....	100
5.28ก แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ไม่ผ่านวงจรถรกรอง.....	101
5.28ข แสดงฮาร์มอนิกของแรงดันเอาต์พุตที่ไม่ผ่านวงจรถรกรอง.....	101
5.28ค แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ผ่านวงจรถรกรอง.....	101
5.28ง แสดงฮาร์มอนิกของแรงดันเอาต์พุตที่ผ่านวงจรถรกรอง.....	101
5.28จ แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ผ่านวงจรถรกรองขณะขับมอเตอร์.....	101
5.28ฉ แสดงฮาร์มอนิกของกระแสที่ตัวเก็บประจุขณะขับมอเตอร์.....	101
5.29 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด.....	103
5.30 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด.....	103
5.31 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ....	104
5.32 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด.....	104
5.33 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด.....	106
5.34 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด.....	106
5.35 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ.....	107
5.36 กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด.....	107
5.37 วงจรเฟสล็อคของรูปความถี่.....	109
5.38 แสดงการล็อคความถี่ของวงจรเฟสล็อคของรูปความถี่จาก 44 – 80 เฮิรท์.....	109
5.39 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลดแบบลูปปิด.....	111
5.40 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลดแบบลูปปิด.....	111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่		หน้า
5.41	กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ ตัวเก็บประจุแบบลูปปิด.....	112
5.42	กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลดแบบลูปปิด.....	112
5.43	วงจรเฟสล็อคลูปของลูปแรงดัน.....	113
5.44	ฟังก์ชันไดอะแกรมของไอซี AZ3842.....	113
5.45	แสดงรูปสัญญาณพัลส์ที่ใช้ในการอ้างอิงกับแรงดันที่ใช้ควบคุม วงจรควบคุมแรงดัน (VCO).....	114
5.46	แสดงสัญญาณพัลส์อ้างอิงกับสัญญาณพัลส์ของวงจรเฟสล็อคลูป ที่ใช้ในการปรับค่าความกว้างพัลส์ (PWM).....	115
5.47	กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอส ที่โหลดแบบลูปปิด.....	118
5.48	กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอติงยอติงเอาต์พุต ที่โหลดแบบลูปปิด.....	118
5.49	กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอส ที่ตัวเก็บประจุแบบลูปปิด.....	119
5.50	กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอส ที่โหลดแบบลูปปิด.....	119
5.51ก	แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุโดยผ่านวงจรแปลงสัญญาณ อะนาล็อกเป็นดิจิตอล.....	120
5.51ข	แสดงสถานะขณะล๊อคความถี่ให้คงที่.....	120
5.51ค	แสดงสถานะขณะล๊อคให้แรงดันคงที่.....	120
5.51ง	แสดงความต่างของความถี่อ้างอิงกับความถี่เอาต์พุต.....	120
5.52	แรงดันควบคุมที่ใช้ในการปรับความถี่ของวงจรเฟสล็อคลูป.....	124
5.53	แรงดันควบคุมที่ใช้ในการปรับความกว้างพัลส์ของวงจรเฟสล็อคลูป.....	125
ก1	วงจรสมมูลทางไฟฟ้า.....	132
ค1	สัญญาณเอาต์พุตของอินเวอร์เตอร์.....	137
ค2	สัญญาณเอาต์พุตในรูปของสัญญาณดิจิตอล.....	137
ค3	ความสัมพันธ์ของมุมเฟสต่อแรงดันเอาต์พุตของวงจรเปรียบเทียบเฟส.....	137

รายการคำย่อและสัญลักษณ์

อธิบายคำย่อ	สัญลักษณ์
มุมเฟส	δ
ความถี่เชิงมุม	ω
ขนาดของมุม	θ
มุมเฟสด้านอินพุต	φ_{in}
มุมเฟสด้านเอาต์พุต	φ_o
เฟสด้านอินพุต	ϕ_{in}
เฟสด้านเอาต์พุต	ϕ_o
ความถี่เชิงมุมด้านอินพุต	ω_{in}
ความถี่เชิงมุมด้านเอาต์พุต	ω_{out}
ทรานสเฟอ์ฟังก์ชันของลูปิดหรือเปิด	$\Theta(s)$
ทรานสเฟอ์ฟังก์ชันของระบบ	$H_e(s)$
แพคเตอร์หน่วงเวลา	ζ
ค่าคงที่ทางเวลา	τ
แปลงกลับลาปลาซ	\mathcal{L}^{-1}
ความถี่เชิงมุมธรรมชาติ	ω_n
มุมจุดขนวน	α
ความถี่เชิงมุมอ้างอิง	ω^*
มุมอ้างอิง	θ^*
ผลต่างของมุมเฟส	$\Delta\delta$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันความต้องการทางด้านพลังงานมีแนวโน้มที่สูงขึ้น ได้มีการนำระบบแปลงผันพลังงานมาประยุกต์ใช้ในอุตสาหกรรมอย่างแพร่หลาย ซึ่งอินเวอร์เตอร์ก็เป็นส่วนหนึ่งที่น่ามาใช้งาน อุตสาหกรรมที่ต้องการควบคุมพลังงานและให้ได้กำลังที่สูง อินเวอร์เตอร์ที่น่ามาใช้งานจะต้องเป็นอินเวอร์เตอร์ที่มีประสิทธิภาพในการทำงานที่สูง จึงจะทำให้เกิดประโยชน์อย่างสูงสุดในการปฏิบัติงาน ปัจจุบันจึงได้มีการปรับปรุงอินเวอร์เตอร์ให้มีประสิทธิภาพมากขึ้นเรื่อยๆ อยู่ตลอดเวลา ซึ่งอินเวอร์เตอร์ที่น่าไปใช้งานนั้นจะมีอยู่หลายประเภทขึ้นอยู่กับการนำไปใช้งานของแต่ละชนิดของงาน และที่นิยมใช้งานกันอย่างมากคืออินเวอร์เตอร์พีดับเบิลเอ็ม ที่สามารถปรับแรงดันและความถี่ได้ตามต้องการ จึงนิยมนำไปใช้งานควบคุมมอเตอร์ที่ต้องการแรงดันและความถี่แตกต่างกันไป

อินเวอร์เตอร์ที่น่าไปใช้งานนั้นจะเป็นการแปลงผันจากไฟฟ้ากระแสตรงไปเป็นไฟฟ้ากระแสสลับ จึงทำให้แรงดันไฟฟ้าที่ได้จะมีลักษณะเป็นรูปคลื่นสี่เหลี่ยม ซึ่งเมื่อนำไปใช้งานจะทำให้ประสิทธิภาพของอุปกรณ์ทำงานได้ไม่เต็มประสิทธิภาพ ดังนั้นจึงได้พัฒนารูปคลื่นแรงดันของอินเวอร์เตอร์ให้มีความใกล้เคียงกับสัญญาณไซน์ของไฟฟ้ากระแสสลับให้มากที่สุดและยังเป็นการลดค่าฮาร์มอนิกส์ให้ต่ำลง ซึ่งวิธีการที่นิยมนำอินเวอร์เตอร์หลายระดับไปใช้งานในปัจจุบันที่เผยแพร่อยู่ในบทความ [1]- [4] สามารถแบ่งอินเวอร์เตอร์หลายระดับตามชนิดของแหล่งจ่ายไฟฟ้ากระแสตรงออกได้เป็นสามประเภทคือ แบบไดโอดแค้มป์ แบบไฟอิงคาปาซิเตอร์ และแบบคาสเคด จึงทำให้แรงดันอินเวอร์เตอร์ที่ได้มีความใกล้เคียงกับสัญญาณไซน์มากขึ้น ส่งผลให้ค่าเปอร์เซ็นต์ความผิดเพี้ยนมีค่าลดน้อยลงตามแนวคิดในบทความ [1]-[5] และเมื่อนำไปใช้งานกับโหลดจะทำให้ได้ประสิทธิภาพอย่างเต็มที่

ในงานที่ต้องการประสิทธิภาพการทำงานที่สูง จะต้องมีความแม่นยำและความเที่ยงตรงเป็นอย่างมาก ดังนั้นการควบคุมอินเวอร์เตอร์จึงจะต้องมีประสิทธิภาพที่สูงด้วยเช่นกัน ซึ่งในงานอุตสาหกรรมที่ใช้งานโหลดมอเตอร์จะมีการเปลี่ยนแปลงแรงดันและความถี่อยู่ตลอดเวลา จึงจำเป็นต้องทำให้แหล่งจ่ายมีค่าคงที่ไม่มีการปรับเปลี่ยนแรงดันและความถี่ที่ซึ่งจะส่งผลกระทบต่อโหลด [6]-[11] นอกจากนี้การที่เป็นพลังงานที่ได้จากไฟฟ้ากระแสตรง จึงนิยมนำมาทำเป็นแหล่งไฟฟ้าสำรองหรือยูพีเอสให้กับเครื่องใช้ไฟฟ้าในเวลาที่ขาดแคลนพลังงานไฟฟ้ากระแสสลับตามแนวคิดในบทความ[6]-[13] ดังนั้นจึงได้มีแนวคิดในการที่จะทำให้ความถี่และแรงดันที่แหล่งจ่ายคงที่ควบคู่ไปกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหลดตลอดเวลา โดยได้นำเอาเทคนิคเฟสล็คคลูปที่เผยแพร่ในบทความ [7],[12] มาประยุกต์ใช้งานร่วมกับอินเวอร์เตอร์ ที่จะเป็นการทำงานป้อนกลับแบบลูปปิดให้อินเวอร์เตอร์ควบคุมความถี่และแรงดันให้คงที่ตามความต้องการของโหลด โดยเป็นการทำงานแบบอัตโนมัติซึ่งจะช่วยให้การทำงานมีประสิทธิภาพและความเที่ยงตรงที่สูง การนำเฟสล็คคลูปมาใช้งานร่วมกับการควบคุมความถี่และแรงดันของอินเวอร์เตอร์นั้นมีข้อดีคือเป็นวงจรผลิตความถี่ที่มีความแม่นยำและยังนำไปใช้งานร่วมกับเทคนิคการปรับความกว้างพัลส์ (PWM) ได้อย่างมีประสิทธิภาพแล้ว ยังเป็นวงจรที่ไม่ซับซ้อน ราคาต้นทุนต่ำ แต่ให้ผลประโยชน์ที่สูง จึงเหมาะสมกับการนำไปใช้ในงานควบคุมอินเวอร์เตอร์และงานอีกหลายประเภท

1.2 จุดมุ่งหมายและวัตถุประสงค์

จุดมุ่งหมายในการทำการวิจัยในครั้งนี้ เพื่อทำการทดสอบชุดวงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส ที่ถูกควบคุมการทำงานด้วยชุดเฟสล็คคลูปที่เป็นการทำงานป้อนกลับ โดยมีวัตถุประสงค์ดังต่อไปนี้

- 1.2.1 เพื่อศึกษาการทำงานของชุดอินเวอร์เตอร์ 9 ระดับ 1 เฟส
- 1.2.2 เพื่อศึกษาการควบคุมชุดอินเวอร์เตอร์ 9 ระดับที่เป็นการทำงานในแบบลูปเปิด
- 1.2.3 ปรับปรุงแรงดันเอาต์พุตของอินเวอร์เตอร์ 9 ระดับ ให้มีความใกล้เคียงกับสัญญาณไซน์มากที่สุด โดยอาศัยชุดวงจรกรองความถี่ต่ำ
- 1.2.4 สามารถควบคุมการทำงานของวงจรอินเวอร์เตอร์ให้มีความถี่และแรงดันตามต้องการได้อย่างแม่นยำที่อาศัยการป้อนกลับของกระแสที่ตัวเก็บประจุและแรงดันเอาต์พุตให้ทำงานร่วมกับชุดควบคุมวงจรเฟสล็คคลูปในแบบลูปปิดตามแนวคิดที่เผยแพร่ในบทความ[6],[12]
- 1.2.5 เพื่อศึกษาและทำการปรับปรุงฮาร์มอนิกของแรงดันเอาต์พุตในอินเวอร์เตอร์ จากการใช้อินเวอร์เตอร์หลายระดับแบบไดโอดแค้มป์ ให้มีค่าความผิดเพี้ยนของสัญญาณรวมให้ลดน้อยที่สุด [1]-[5]
- 1.2.6 ศึกษากรณีการนำไปใช้ในการขับโหลดที่เป็นทั้งแบบสแตติกและแบบไดนามิก
- 1.2.7 วัตถุประสงค์คือการศึกษาชุดเฟสล็คคลูป เพื่อนำไปประยุกต์ใช้งานร่วมกับการควบคุมความถี่และแรงดันในอินเวอร์เตอร์หลายระดับ

1.3 ทฤษฎีและแนวคิดที่ใช้ในการวิจัย

ในวิทยานิพนธ์นี้เป็นการนำเอาเทคนิคเฟสล็คคลูปมาประยุกต์ใช้ในการควบคุมวงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส โดยอาศัยการควบคุมความถี่และแรงดัน (V/F control) ที่เป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พัลส์แบบพีดับเบิลเอ็ม (PWM) มาประยุกต์ใช้ร่วมกับการควบคุมป้อนกลับด้วยวงจรเฟสล็อคลูป เพื่อให้ความถี่เอาต์พุตและแรงดันเอาต์พุตมีค่าคงที่ จะช่วยให้มีความแม่นยำและมีประสิทธิภาพมากยิ่งขึ้น[9],[12] เมื่อนำไปประยุกต์ใช้งานร่วมกับมอเตอร์หรือโหลดที่ต้องการความถี่และแรงดันที่คงที่

1.4 ขอบเขตของงานวิจัย

1.4.1 ศึกษาการทำงานของชุดเฟสล็อคลูปในแกนดีคิว (DQ Dimension) เพื่อนำมาประยุกต์ใช้ในการควบคุมแรงดันและความถี่

1.4.2 ศึกษาการทำงานของวงจรมอเตอร์ 9 ระดับ 1 เฟส

1.4.3 ศึกษาอาร์มอนิกอันดับต่ำของแรงดันเอาต์พุตจากการใช้อินเวอร์เตอร์ 9 ระดับ

1.4.4 ศึกษากรณีนำไปประยุกต์ใช้งานกับโหลดชนิดสแตติกและไดนามิก

1.5 ขั้นตอนการศึกษา

วิทยานิพนธ์นี้เป็นการศึกษาหลักการทำงานของเฟสล็อคลูปเพื่อที่จะนำไปประยุกต์ใช้งานร่วมกับวงจรมอเตอร์ให้ได้แรงดันและความถี่ที่จะนำไปใช้ในการขับโหลดหลายชนิด โดยอาศัยการควบคุมการทำงานแบบป้อนกลับ จากการวัดกระแสที่ตัวเก็บประจุและแรงดันเอาต์พุตนำมาเข้าวงจรเฟสล็อคลูป และให้ชุดเฟสล็อคลูปสามารถปรับแต่งแรงดันและความถี่ให้คงที่ได้ตามความต้องการของโหลดจากการควบคุมสัญญาณพัลส์แบบพีดับเบิลเอ็มที่เป็นการลือคค่าให้มีความแม่นยำ และมีประสิทธิภาพสูง[9],[10],[12] โดยรายละเอียดที่กล่าวถึงในวิทยานิพนธ์เล่มนี้สามารถแบ่งออกเป็นบทได้ 6 บท โดยมีรายละเอียดโดยย่อดังนี้

บทที่ 1 กล่าวถึงความสำคัญและความเป็นมาของปัญหา จุดมุ่งหมายและวัตถุประสงค์แนวคิดในการทำงานวิจัย ขอบเขตของงานวิจัย ขั้นตอนการศึกษาและประโยชน์ที่ได้รับจากการวิจัย

บทที่ 2 กล่าวถึงทฤษฎีอินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 2 ระดับ โหลดของอินเวอร์เตอร์แบบ RL และโหลดแบบ RC ทฤษฎีเฟสล็อคลูป

บทที่ 3 กล่าวถึงทฤษฎีของอินเวอร์เตอร์เต็มบริดจ์ 9 ระดับ 1 เฟส ที่ได้พัฒนามาจากอินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 2 ระดับ หลักการของเฟสล็อคลูป การจำลองการทำงานของอินเวอร์เตอร์หลายระดับโดยอาศัยโปรแกรม MATLAB/Simulink

บทที่ 4 กล่าวถึงขั้นตอนการออกแบบวงจรมอเตอร์เต็มบริดจ์ 9 ระดับ 1 เฟส ลำดับการขับอินเวอร์เตอร์ 9 ระดับ วงจรขยายสัญญาณแรงดัน ชุดสร้างเวลาเดดไทม์ วงจรกรองความถี่ต่ำแบบแอลซี วงจรตรวจจับศูนย์ ตัวอย่างการออกแบบค่าตัวแปรของวงจรเฟสล็อคลูป การควบคุมแบบ

ฟิโ อ ขั้นตอนของกระบวนการตัดสินใจ การจำลองการทำงานของอินเวอร์เตอร์หลายระดับร่วมกับการควบคุมด้วยเฟสล็อกคูล์ปโดยอาศัยโปรแกรม MATLAB/Simulink

บทที่ 5 รูปวงจรและอุปกรณ์ที่ใช้ในการทดลอง การคำนวณค่าตัวแปรของการควบคุม ผลการทดลองจากการซึบอินเวอร์เตอร์ และการควบคุมอินเวอร์เตอร์หลายระดับด้วยวงจรเฟสล็อกคูล์ป การทดลองกับโหลดแบบสแตติก การทดลองกับโหลดแบบไดนามิก เช่น มอเตอร์ไฟฟ้าเหนี่ยวนำ

บทที่ 6 วิเคราะห์และสรุปผล ข้อเสนอแนะ

1.6 ประโยชน์ที่ได้รับจากการวิจัย

- 1.6.1 เข้าใจหลักการทำงานของวงจรเฟสล็อกคูล์ป
- 1.6.2 เข้าใจการทำงานของอินเวอร์เตอร์ 9 ระดับ 1 เฟส
- 1.6.3 สามารถควบคุมแรงดันและความถี่ที่จะนำไปใช้งานได้ให้คงที่ได้ โดยอาศัยทฤษฎีเฟสล็อกคูล์ปมาทำงานร่วมกับการควบคุมอินเวอร์เตอร์ด้วยเทคนิคพีดับเบิลเอ็ม (PWM)
- 1.6.4 สามารถปรับปรุงรูปร่างของแรงดันเอาต์พุตให้มีความใกล้เคียงกับสัญญาณไซน์และยังสามารถลดฮาร์มอนิกอันดับต่ำให้น้อยลงได้โดยอาศัยวงจรกรอง

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์คือการแปลงจากไฟฟ้ากระแสตรงไปเป็นไฟฟ้ากระแสสลับ โดยฟังก์ชันของวงจรอินเวอร์เตอร์จะทำการเปลี่ยนแรงดันอินพุตกระแสตรงไปเป็นแรงดันเอาต์พุตกระแสสลับแบบสมมาตรที่สามารถปรับขนาด (Magnitude) และความถี่ (Frequency) ตามความต้องการได้ แรงดันเอาต์พุตสามารถที่จะกำหนดค่าให้คงที่หรือเปลี่ยนแปลงค่า ซึ่งจะขึ้นอยู่กับความถี่นั้นว่าได้ถูกกำหนดให้คงที่หรือมีการเปลี่ยนแปลง โดยการเปลี่ยนแปลงค่าแรงดันเอาต์พุตสามารถกระทำได้โดยการปรับค่าแรงดันอินพุต กระแสตรงและค่าอัตราขยาย (Gain) ให้คงที่ และในทางกลับกัน ถ้าแรงดันอินพุตกระแสตรงได้กำหนดให้คงที่และไม่ได้ถูกควบคุม การเปลี่ยนแปลงแรงดันเอาต์พุตสามารถกระทำได้โดยการเปลี่ยนแปลงค่าอัตราขยายของวงจรอินเวอร์เตอร์ ซึ่งการกระทำโดยทั่วไปจะควบคุมวงจรอินเวอร์เตอร์ได้ด้วยวิธีการมอดูเลตตามความกว้างพัลส์ (Pulse Width Modulation : PWM) และอัตราขยายของวงจรอินเวอร์เตอร์จะแทนอัตราส่วนของแรงดันเอาต์พุตกระแสสลับต่อแรงดันอินพุตกระแสตรง

รูปคลื่นเอาต์พุตของวงจรอินเวอร์เตอร์ในทางอุดมคตินั้นจะเป็นสัญญาณรูปไซน์ อย่างไรก็ตาม รูปคลื่นของวงจรอินเวอร์เตอร์ในทางปฏิบัติจะไม่ใช่สัญญาณรูปไซน์และจะยังประกอบด้วยฮาร์โมนิกส์ สำหรับในการประยุกต์กับกำลังระดับกลางและระดับต่ำ รูปแบบแรงดันของคลื่นสี่เหลี่ยมและคลื่นเกือบสี่เหลี่ยมที่ยอมรับได้ และสำหรับการประยุกต์ใช้ที่กำลังขนาดสูง การบิดเบี้ยวขนาดต่ำของรูปคลื่นไซน์จะต้องได้รับการออกแบบอย่างพิถีพิถันและการนำไปใช้กับอุปกรณ์อิเล็กทรอนิกส์ที่มีการสวิตซ์ด้วยความเร็วสูงแล้ว ส่วนประกอบฮาร์โมนิกส์ของแรงดันเอาต์พุตสามารถที่จะถูกทำให้ลดลงได้

วงจรอินเวอร์เตอร์ได้ถูกนำมาใช้อย่างกว้างขวางในโรงงานอุตสาหกรรม ประเภทที่ใช้การปรับเปลี่ยนความเร็วของมอเตอร์ไฟฟ้ากระแสสลับ, ขดลวดนำความร้อน และแหล่งจ่ายไฟสำรอง เป็นต้น ซึ่งในส่วนของแรงดันอินพุตที่ใช้กันนั้นจะมีแบตเตอรี่, เซลล์เชื้อเพลิง, เซลล์แสงอาทิตย์หรือแหล่งจ่ายไฟกระแสตรงอื่นๆ และเอาต์พุตแบบเฟสเดียวที่กล่าวไว้ใน[6] จะมีทั้งแบบ 1) 120 โวลต์ ความถี่ 60 เฮิรท์ 2) 220 โวลต์ ความถี่ 50 เฮิรท์ และ 3) 115 โวลต์ ความถี่ 400 เฮิรท์ สำหรับใน

ระบบกำลังสูงแบบสามเฟสจะมีเอาต์พุตแบบ 1) 220/380 โวลท์ ที่ความถี่ 50 เฮิรท์ 2) 120/208 โวลท์ ที่ความถี่ 60 เฮิรท์ และ 3) 115/200 โวลท์ ที่ความถี่ 400 เฮิรท์

วงจรรินเวอร์เตอร์สามารถที่จะจำแนกได้เป็นสองประเภท[14] คือ 1) วงจรรินเวอร์เตอร์แบบหนึ่งเฟส และ 2) วงจรรินเวอร์เตอร์แบบสามเฟส โดยแต่ละประเภทสามารถที่จะทำการควบคุมการเปิด-ปิดของอุปกรณ์อิเล็กทรอนิกส์กำลังได้ทั้ง บีเจที (BJT), มอสเฟต (Mosfet), ไอจีบีที (IGBT), จีทีโอ (GTO)หรือไทรสเตอร์กำลัง (Thyristor) ซึ่งจะขึ้นอยู่กับการประยุกต์ใช้งาน

สำหรับวงจรรินเวอร์เตอร์โดยทั่วไปจะใช้เทคนิคการควบคุมแบบพีดับเบิลเอ็ม (PWM) ในการสร้างสัญญาณแรงดันเอาต์พุตไฟฟ้ากระแสสลับ โดยที่วงจรรินเวอร์เตอร์จะถูกเรียกว่าวงจรรินเวอร์เตอร์แบบป้อนกลับแรงดัน (Voltage-fed inverter : VFI) ในกรณีแรงดันอินพุตนั้นคงที่ และจะเรียกววงจรรินเวอร์เตอร์แบบป้อนกระแส (Current-fed inverter : CFI) ในกรณีกระแสอินพุตนั้นคงที่ และถ้าเป็นการควบคุมแรงดันอินพุตจะเรียกว่าเป็นวงจรรินเวอร์เตอร์แบบเปลี่ยนแปลงแรงดันดีซีลิงค์ (DC Link) [14],[15]

2.1.1 อินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน

รูปวงจรรของอินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน แสดงดังในรูปที่ 2.1 ซึ่งอินเวอร์เตอร์ประเภทนี้จะถูกป้อนด้วยแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงขนาดเล็กที่มีอิมพีแดนซ์ต่ออยู่ภายใน ถ้ามองจากทางด้านกระแสสลับ (AC side) แรงดันที่ปลายสายจะยังมีค่าคงที่เนื่องจากมีตัวเก็บประจุเป็นตัวช่วยจ่ายแรงดัน โดยที่ไม่ต้องคำนึงถึงกระแสของโหลด อินเวอร์เตอร์แบบแหล่งจ่ายแรงดันนี้สามารถแบ่งได้เป็น อินเวอร์เตอร์แบบกึ่งบริดจ์และอินเวอร์เตอร์แบบเต็มบริดจ์ ดังนั้นอินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน[14] จะมีลักษณะเป็นดังนี้

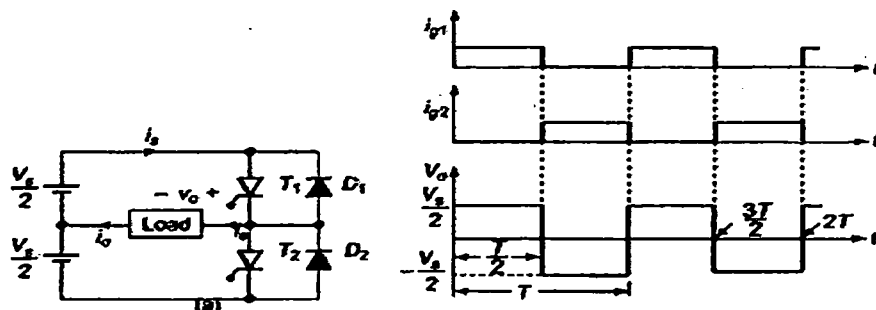
2.1.1.1 อินเวอร์เตอร์สัญญาณสี่เหลี่ยม (Square-Wave Inverter)

อินเวอร์เตอร์สัญญาณสี่เหลี่ยมจะให้สัญญาณแรงดันรูปสี่เหลี่ยมทางด้านกระแสสลับมีค่าคงที่ แรงดันเอาต์พุตของอินเวอร์เตอร์ประเภทนี้สามารถเปลี่ยนแปลงได้โดยการควบคุมแรงดันกระแสตรงที่ด้านอินพุตของแหล่งจ่าย

2.1.1.2 อินเวอร์เตอร์ที่มอดูเลตตามความกว้างพัลส์ (Pulse-Width Modulated (PWM) Inverter)

ในอินเวอร์เตอร์แบบพีดับเบิลเอ็ม (PWM) รูปสัญญาณพัลส์ของทางด้านเอาต์พุตจะมีหนึ่งลูกคลื่นหรือมากกว่าหนึ่งลูกคลื่น โดยการเปลี่ยนแปลงความกว้างของพัลส์เหล่านั้น แรงดันเอาต์พุต

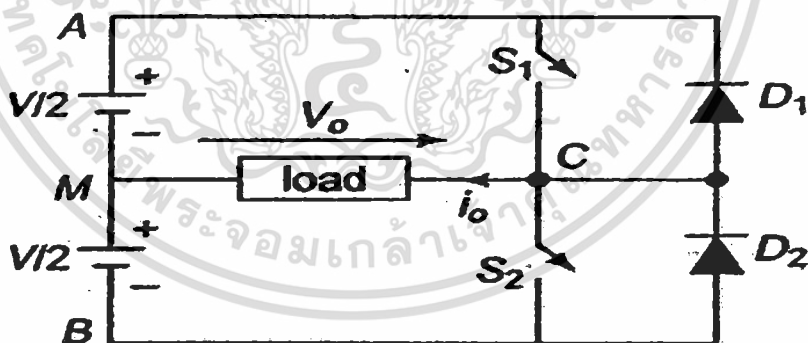
สามารถที่จะควบคุมได้ ค่าของแรงดันกระแสตรงทางด้านอินพุตจะมีความจำเป็นมากในวงจรอินเวอร์เตอร์แบบแหล่งจ่ายแรงดันพีดับเบิลเอ็ม (PWM)



รูปที่ 2.1 วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์เฟสเดียว

2.1.2 อินเวอร์เตอร์แบบแหล่งจ่ายแรงดันกึ่งบริดจ์เฟสเดียว

รูปวงจรพื้นฐานของอินเวอร์เตอร์กึ่งบริดจ์เฟสเดียวที่ถูกป้อนด้วยแหล่งจ่ายกระแสตรง[14] แสดงดังรูปที่ 2.2 ในรูปสวิตช์ S_1 และสวิตช์ S_2 คือการเปลี่ยนแปลงเกทของอุปกรณ์อิเล็กทรอนิกส์กำลัง ที่ทำหน้าที่เป็นตัวสวิตช์ เมื่อสวิตช์ปิดลง สวิตช์จะทำหน้าที่เป็นตัวนำและให้กระแสไหลผ่านตามทิศทางของลูกศร การดำเนินการของอินเวอร์เตอร์นี้จะขึ้นอยู่กับความแตกต่างของประเภทโพลต์ซึ่งแหล่งจ่ายแรงดัน V จะสมมติให้เป็นแรงดัน V_s



รูปที่ 2.2 ลักษณะวงจรของอินเวอร์เตอร์กึ่งบริดจ์เฟสเดียว

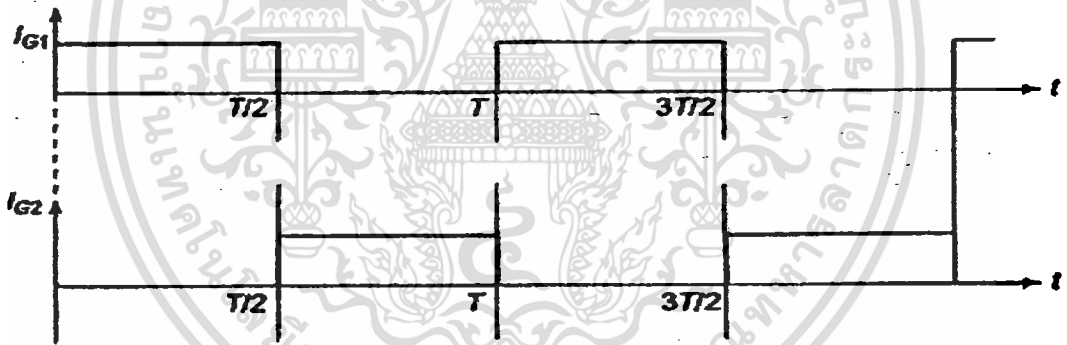
2.1.2.1 โพลต์ประเภทตัวต้านทาน

ในรูปที่ 2.3 แสดงสัญญาณกระแสเกต I_{G1} และ I_{G2} ของสวิตช์ S_1 และสวิตช์ S_2

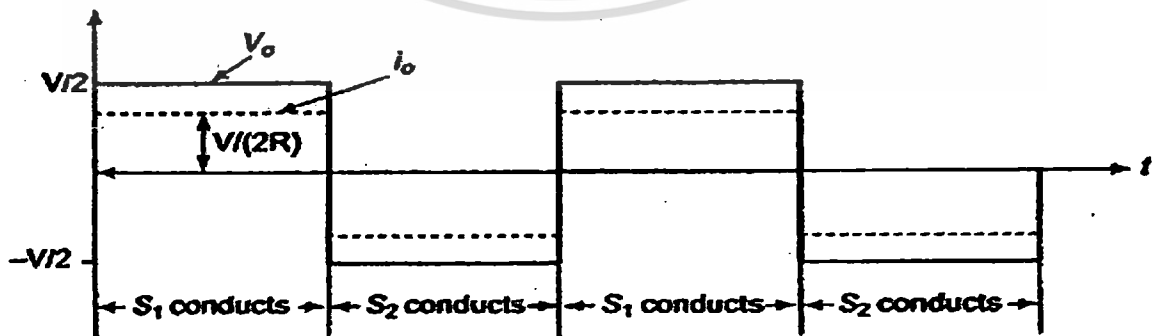
ตามลำดับ โดยที่สวิตช์ S_1 ปิดลงจะได้เอาท์พุทกระแสสลับครึ่งคาบเวลาเป็น $\frac{T}{2}$ ถ้าทำการเชื่อมต่อจุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A ของแหล่งจ่ายกระแสตรงไปยังจุด C และแรงดันเอาต์พุต V_o จะมีค่าเป็น $\frac{V_s}{2}$ แรงดันอาร์เอ็มเอสของเอาต์พุต คือ $V_{rms} = \frac{V_s}{2}$ ที่เวลา $t = \frac{T}{2}$ สัญญาณเกทจะทำการเปลี่ยนให้สวิตช์ S_1 เปิด สำหรับในช่วงคาบเวลาถัดมา $\left(\frac{T}{2} < t < T\right)$ สัญญาณเกท S_2 จะทำงาน ซึ่งจะเป็นการเชื่อมต่อจุด B ของแหล่งจ่ายกระแสตรงไปยังจุด C และแรงดันเอาต์พุตจะตรงข้ามกัน ดังนั้นจากการปิดลงของสวิตช์ S_1 และสวิตช์ S_2 ตามลำดับในช่วงครึ่งคาบเวลา แรงดันเอาต์พุตที่ได้จะเป็นสัญญาณแรงดันกระแสสลับรูปสี่เหลี่ยม สำหรับโหลดประเภทตัวต้านทาน กระแสอาร์เอ็มเอสของโหลดคือ $i_o = \frac{V_o}{R} = \frac{V_s}{2R}$ ดังนั้นรูปสัญญาณของกระแสเอาต์พุตจะเหมือนกับรูปสัญญาณแรงดันเอาต์พุตเช่นกัน ดังแสดงในรูปที่ 2.4 เมื่อไดโอด D_1 และไดโอด D_2 ไม่ได้นำมาคิดในกรณีนี้ สำหรับความถี่ของแรงดันเอาต์พุต $f_o = \frac{1}{T}$ จะใช้การควบคุมอย่างง่ายในคาบเวลาของสัญญาณซับเกท ที่ความถี่สามารถเปลี่ยนแปลงได้



รูปที่ 2.3 รูปแบบของสัญญาณที่ซับเกทในสวิตช์ S_1 และสวิตช์ S_2



รูปที่ 2.4 รูปสัญญาณแรงดันและกระแสสำหรับโหลดประเภทตัวต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2.2 โหลดประเภทตัวต้านทานกับตัวเหนี่ยวนำ

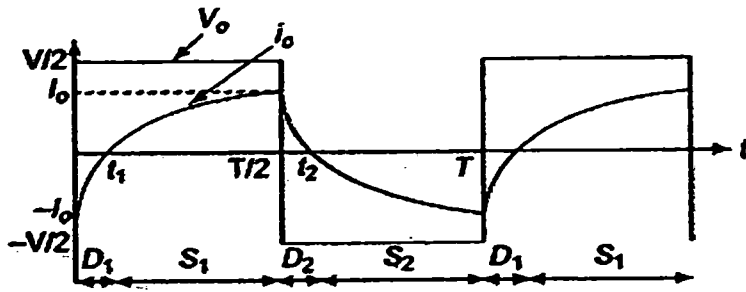
หลักการการทำงานของอินเวอร์เตอร์กึ่งบริดจ์เฟสเดียวสำหรับโหลดประเภทตัวต้านทานกับตัวเหนี่ยวนำ ได้ถูกแบ่งช่วงการทำงานออกเป็น 4 โหมด ดังนี้

โหมดที่ 1 ($0 < t < t_1$)

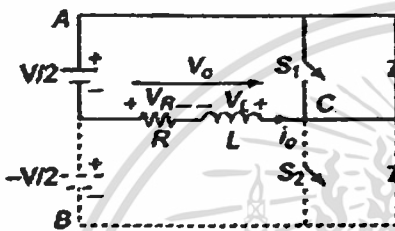
ที่เวลา $t = 0$ สัญญาณเกตจากสวิตช์ S_2 ได้ทำการปิดลงทันที กระแสโหลด (i_o) จะมีค่าสูงสุดที่เป็นค่าลบ (จากคาบเวลาก่อนหน้านี้) ค่ากระแสไม่สามารถกลับค่าตรงข้ามได้ทันที เนื่องจากเป็นโหลดแบบตัวเหนี่ยวนำ เส้นทางของกระแสที่เป็นค่าลบจะได้มาจากการป้อนกลับของไดโอด D_1 เมื่อไดโอด D_1 ได้ทำการไบอัสไปข้างหน้าตามทิศทางแรงดัน (V) ที่ได้ตกคร่อมตัวเหนี่ยวนำ (L) จะทำให้ค่ากลับมาเป็นบวกและมีค่ามากกว่า $\frac{V_s}{2}$ ที่เวลา $t = 0$ ส่วนแรงดันตกคร่อม D_1 ที่ขนานกับสวิตช์ S_1 จะมีการไบอัสที่ตรงข้ามและจะยังคงสถานะปิดไว้ตามสัญญาณเกตที่เวลา $t = 0$ ส่วนระหว่างช่วงเวลา $0 < t < t_1$ แรงดันของโหลดจะมีค่าเป็นบวกและกระแสของโหลดจะมีค่าเป็นลบ ดังนั้นค่าพลังงานที่เก็บสะสมในตัวเหนี่ยวนำในช่วงคาบเวลาก่อนหน้านี้จะถูกป้อนกลับไปยังแหล่งจ่ายกระแสตรงตามไดโอด D_1 และก็จะหมดลง สำหรับภาพการสวิตซ์ของโหมดนี้ได้แสดงในรูปที่ 2.5ก. ตามทิศทางที่เป็นเส้นทึบ

โหมดที่ 2 ($t_1 \leq t \leq \frac{T}{2}$)

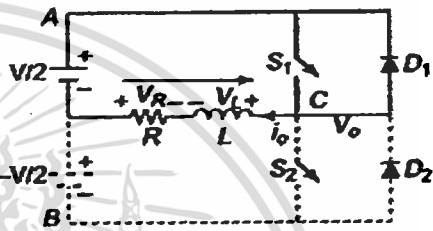
ที่เวลา $t = t_1$ ไดโอด D_1 จะถูกเปลี่ยนแปลงและสวิตช์ S_1 ทำการเปิด กระแสที่ไหลตามโหลดในโครงสร้างจะมีทิศทางเป็นบวกและจะมีค่ามากที่สุดที่เวลา $t = \frac{T}{2}$ สัญญาณเกตของสวิตช์ S_1 ในช่วงเวลาทันทีนี้ แรงดัน (v_o) และกระแส (i_o) จะมีค่าเป็นบวกและรวมถึงพลังงานที่สะสมในตัวเหนี่ยวนำด้วยเช่นกัน สำหรับภาพการสวิตซ์ของโหมดนี้แสดงดังในรูปที่ 2.5ข.



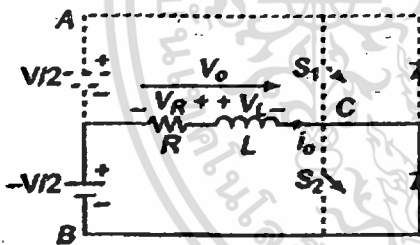
รูปที่ 2.5ก. รูปคลื่นแรงดันและกระแสของโหลด RL



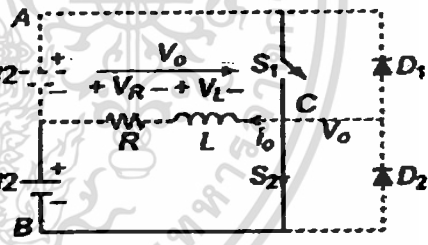
รูปที่ 2.5ข. การสวิตช์ในโหมดที่ 1



รูปที่ 2.5ค. การสวิตช์ในโหมดที่ 2



รูปที่ 2.5ง. การสวิตช์ในโหมดที่ 3



รูปที่ 2.5จ. การสวิตช์ในโหมดที่ 4

โหมดที่ 3 ($\frac{T}{2} < t < t_2$)

ที่เวลา $t = \frac{T}{2}$ สวิตช์ S_1 จะทำการปิด ที่เวลาทันทีทันใดนั้น กระแสจะมีค่าเป็นบวกสูงสุด

และไม่สามารถที่จะกลับทิศทางได้ทันทีทันใด เพราะว่าเป็นโหลดประเภทตัวเหนี่ยวนำ (แรงดันจะเป็น

ลบ $v_L = L \frac{di_o}{dt}$ ที่ขาแคโทดของไดโอด D_2) การป้อนกลับของไดโอด ไดโอด D_2 จะถูกกระทำให้เปิด

และค่ากระแสของโหลดจะเป็นบวก ค่ากระแสของโหลดจะหมดลงและกลายเป็นศูนย์ที่เวลา $t = t_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงเวลา $\left(\frac{T}{2} \leq t \leq t_2\right)$ แรงดันจะเป็นลบและกระแสของโหลดจะมีค่าเป็นบวก พลังงานที่ถูกปลดปล่อยโดยตัวเหนี่ยวนำและจะถูกป้อนกลับไปยังแหล่งจ่ายกระแสตรงขนาดเล็ก ภาพการสวิตซ์ซึ่งในโหมดนี้แสดงไว้ในรูปที่ 2.5ค.

โหมดที่ 4 ($t_2 < t < T$)

ที่เวลา $t = t_2$ ไดโอด D_2 ที่ถูกเปลี่ยนแปลงและสวิตซ์ S_2 ได้ถูกเปิด กระแสของโหลดในโครงสร้างจะกลับทิศทางและจะกลายเป็นค่าลบที่มีค่าสูงสุดที่เวลา $t = T$ ภาพการสวิตซ์ซึ่งของโหมดนี้ได้แสดงไว้ในรูปที่ 2.5ง.

สำหรับสมการการหาแรงดันและกระแสสามารถหาได้ดังต่อไปนี้

จากวงจรใช้สมการ KVL จะได้สมการเป็น

$$\frac{V_s}{2} = R_{io}(t) + L \frac{di_o}{dt} \quad \text{สำหรับช่วงเวลา } 0 < t < \frac{T}{2} \quad (2-1)$$

แก้สมการข้างบนโดยวิธีการหาอนุพันธ์อันดับที่หนึ่ง โดยเงื่อนไขเริ่มต้นกระแสโหลด (i_o)

หาได้จาก

$$i_o(t) = \frac{V_s}{2R} (1 - e^{-Rt/L}) - I_o e^{-Rt/L} \quad (2-2)$$

ค่ากระแส (i_o) จะหาได้จาก

$$i_o\left(\frac{T}{2}\right) = I_o = \frac{V_s}{2R} \cdot \frac{1 - e^{-RT/2L}}{1 + e^{-RT/2L}} \quad (2-3)$$

แทนค่ากระแส (i_o) ลงไปในสมการที่ (2-2) จะได้สมการเป็น

$$i_o(t) = \frac{V_s}{2R} \cdot (1 - e^{-Rt/L}) - \frac{V_s}{2R} \cdot \frac{1 - e^{-RT/2L}}{1 + e^{-RT/2L}} \quad (2-4)$$

$$i_o(t) = \frac{V_s}{2R} \left[1 - \frac{2}{1 + e^{-RT/2L}} \cdot e^{-Rt/L} \right] \quad (2-5)$$

หาค่าเฉลี่ยของสมการจะได้ดังนี้

$$-\frac{V_s}{2} = Ri_o(t') + L \frac{di_o(t')}{dt} \quad \text{สำหรับช่วงเวลา } \frac{T}{2} < t < T \quad (2-6)$$

เมื่อ $t' = t - \frac{T}{2}$

แก้สมการด้วยวิธีการหาอนุพันธ์อันดับที่หนึ่ง ร่วมกับเงื่อนไขเริ่มต้นของกระแสไหลตที่ถูกรกำหนด ดังนั้นจะเขียนสมการใหม่ได้ดังสมการที่ 2-7 ดังนี้

$$i_o\left(\frac{T}{2}\right) = I_o = \frac{-V_s}{2R} \cdot \left(1 - \frac{2}{1 + e^{-RT/2L}} \exp\left(-\frac{R}{L} \cdot \left(t - \frac{T}{2}\right)\right)\right) \quad \text{สำหรับ } \frac{T}{2} < t < T \quad (2-7)$$

โหมดที่ 5 โหลดประเภทตัวต้านทานกับตัวเก็บประจุ

ในกรณีของโหลดประเภทตัวต้านทานกับตัวเก็บประจุ สวิตช์ S_1 จะนำกระแสในช่วงเวลา $0 < t < \frac{T}{2}$ และค่ากระแสจะเป็นบวกตามทิศทางของโหลด ตัวเก็บประจุจะทำการอัดประจุและสร้างแรงดันจากค่าลบที่สูงสุด ($-V_o$) ไปยังค่าบวกสูงสุด ($+V_o$)

สมการ KVL ของโหลดแบบ RC จะกำหนดได้เป็น

$$\frac{V_s}{2} = Ri_o(t) + v_c(t) \quad \text{สำหรับ } 0 < t < \frac{T}{2} \quad (2-8)$$

เมื่อ v_c คือแรงดันที่ตกคร่อมตัวเก็บประจุ โดยการแทนที่กระแสของโหลด (i_o) ในเทอมของแรงดันของตัวเก็บประจุ (v_c) สมการข้างบนจะเขียนได้เป็น

$$\frac{V_s}{2} = RC \cdot \frac{dv_c(t)}{dt} + v_c(t) \quad (2-9)$$

ใช้วิธีการแก้สมการข้างบนด้วยวิธีการอนุพันธ์ ร่วมกับเงื่อนไขเริ่มต้น คือ $v_C(0) = -V_o$

ดังนี้

$$v_C(t) = \frac{V_S}{2}(1 - e^{-t/RC}) - V_o e^{-t/RC} \quad (2-10)$$

จากเงื่อนไข $v_C\left(\frac{T}{2}\right) = V_o$ ดังนั้นในสมการที่ (2-10) V_o จะได้เป็น

$$V_o = \frac{V_S}{2} \cdot \frac{1 - e^{-T/2RC}}{1 + e^{-T/2RC}} \quad (2-11)$$

ใช้สมการที่ (2-10) และ (2-11) จะเขียนใหม่ได้เป็น

$$v_C(t) = \frac{V_S}{2}(1 - e^{-t/RC}) - \frac{V_S}{2} \cdot \frac{1 - e^{-T/2RC}}{1 + e^{-T/2RC}} e^{-t/RC}$$

หรือ

$$v_C(t) = \frac{V_S}{2} \left(1 - \frac{2}{1 + e^{-T/2RC}} e^{-t/RC} \right) \quad (2-12)$$

กระแสไหลจะกำหนดได้เป็น

$$i_o(t) = C \frac{dv_C(t)}{dt} = \frac{V_S}{R} \cdot \frac{e^{-t/RC}}{1 + e^{-T/2RC}} \quad (2-13)$$

สมการที่ (2-12) และ (2-13) จะกำหนดให้ $v_C(t)$ และ $i_o(t)$ สำหรับช่วงเวลาค้างคาบแรก

คล้ายคลึงกันในช่วงครึ่งคาบที่สอง $\frac{T}{2} < t < T$ ทำให้ง่ายต่อการวิเคราะห์ ช่วงเวลาอ้างอิงจะถูกเลื่อน

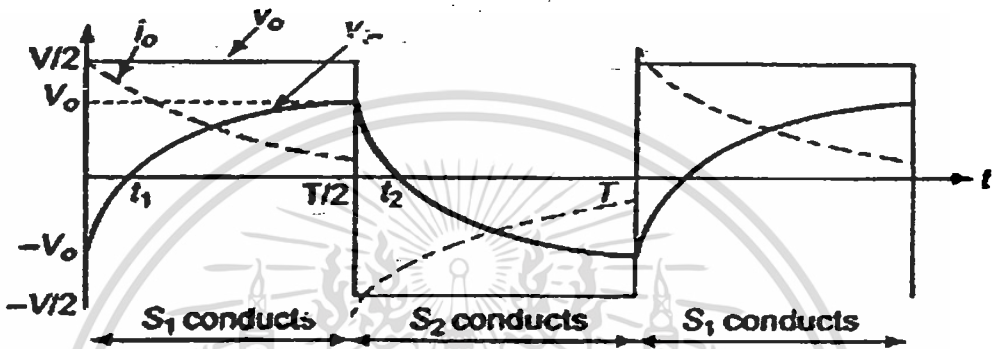
ไปที่ $\frac{T}{2}$ ดังนี้

$$v_C(t') = -\frac{V_S}{2} \left(1 - \frac{2}{1 + e^{-T/2RC}} \right) \quad (2-14)$$

$$i_o(t') = -\frac{V_s}{R} \cdot \frac{e^{-t'/RC}}{1+e^{-T/2RC}} \quad (2-15)$$

ผลตอบสนองช่วงสภาวะทรานเซียนสำหรับกรณีนี้ ดังแสดงในรูปที่ 2.5ฉ

เมื่อ
$$t' = t - \frac{T}{2}$$

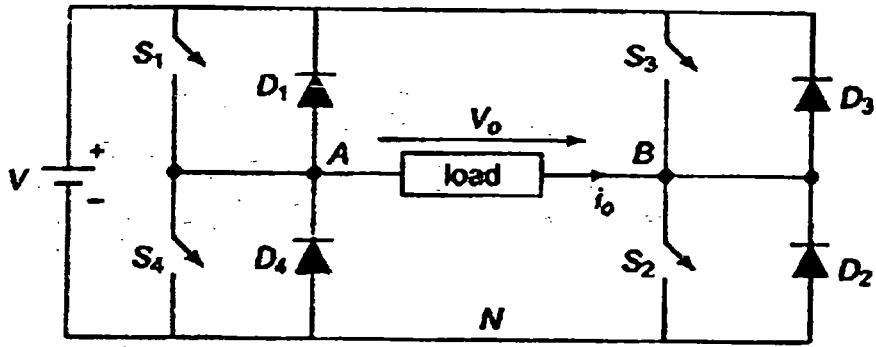


รูปที่ 2.5ฉ รูปคลื่นแรงดันและกระแสสำหรับโพลต์ RC

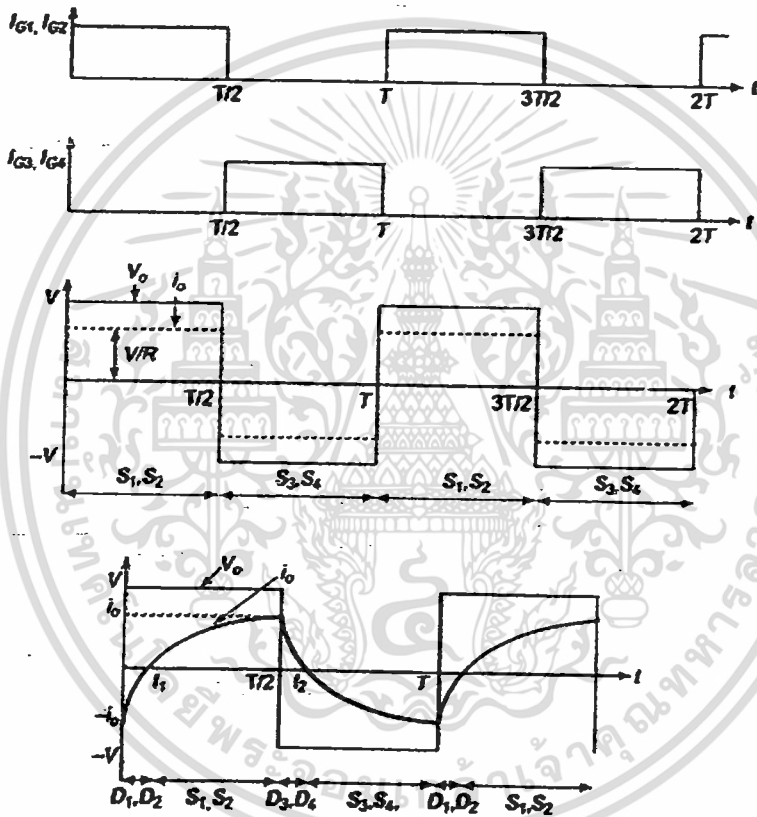
2.1.3 อินเวอร์เตอร์เต็มบริดจ์เฟสเดียว

อินเวอร์เตอร์กึ่งบริดจ์เฟสเดียวนั้นจะใช้การควบคุมอุปกรณ์กึ่งตัวนำที่เป็นสวิตช์ 2 ตัวและมีฟรีวิลลิงไดโอด 2 ตัวด้วยเช่นกัน อย่างไรก็ตามอินเวอร์เตอร์ที่ใช้นี้สามารถมีสาย 3 เส้นจากแหล่งจ่ายกระแสตรง ดังนั้นทำให้ แรงดันที่ตกคร่อมอุปกรณ์กำลังกึ่งตัวนำในสถานะปิด คือแรงดัน V ที่มีแรงดันโพลต์เป็นสองเท่า

วงจรอินเวอร์เตอร์แบบเต็มบริดจ์แสดงดังรูปที่ 2.6 ในอินเวอร์เตอร์นี้จะใช้การควบคุมเป็นคู่ที่มีด้วยกันสองคู่คือ S_1, S_2 และ S_3, S_4 และคูไดโอดสองคู่ด้วยเช่นกันคือ D_1, D_2 และ D_3, D_4 ซึ่งสวิตช์และไดโอดของแต่ละคู่จะทำงานพร้อมกัน สัญญาณเกตของสวิตช์คู่ S_1, S_2 และ S_3, S_4 จะแสดงในรูปที่ 2.7 ตามลำดับ[14]



รูปที่ 2.6 ลักษณะวงจรอินเวอร์เตอร์เต็มบริดจ์เฟสเดียว



รูปที่ 2.7 รูปสัญญาณเกตและรูปคลื่นของวงจรอินเวอร์เตอร์เต็มบริดจ์เฟสเดียว

ในกรณีของโหลดแบบตัวต้านทาน คู่ของสวิตช์ S_1, S_2 ที่ปิดลงในช่วงเวลา $0 < t < \frac{T}{2}$ และแรงดันเอาต์พุต (v_o) จะกลายมาเป็น $+V_s$ ที่เวลา $t = \frac{T}{2}$ คู่ของสวิตช์ S_1, S_2 จะปิดลงทั้งคู่ ส่วนคู่ของสวิตช์ S_3, S_4 จะทำการเปิด ที่จะทำให้ $v_o = -V_s$ ที่ $t = T$ ส่วนคู่ S_1, S_2 จะปิดลงอีกครั้งทำให้แรงดัน $v_o = V_s$ และจะทำซ้ำแบบนี้ไปเรื่อยๆ จากการทำงานของคู่สวิตช์ทั้งสองที่ต้องการความถี่ จะทำให้ได้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันรูปสัญญาณสี่เหลี่ยมกระแสสลับ รูปคลื่นกระแสของโหลดจะเป็นรูปคลื่นสี่เหลี่ยมด้วยเช่นกัน ที่มีขนาดเป็น $\frac{V_S}{R}$ ดังแสดงในรูปที่ 2.7

ในกรณีของโหลดประเภท RL รูปคลื่นสัญญาณแรงดันและกระแสของโหลดจะเป็นดังรูปที่ 2.7 ที่ $t = 0$ กระแสของโหลดจะมีค่าเป็นลบ และทิศทางของกระแสจะไม่สามารถกลับทิศทางได้อย่างทันที ตามธรรมชาติของโหลดแบบตัวเหนี่ยวนำ ซึ่งคู่ของพรีวิลลิ่งไดโอด D_1, D_2 จะเป็นตัวกำหนดทิศทางให้กระแสเป็นลบ

แรงดันเอาต์พุตจะกลายมาเป็นค่าบวก (+v) และค่ากระแสของโหลดที่เป็นลบจะลดลงจนกลายเป็นค่าศูนย์ที่ $t = t_1$ ในช่วงเวลานี้ พลังงานจะถูกป้อนกลับไปยังแหล่งจ่ายตามทิศทางของพรีวิลลิ่งไดโอด D_1 และ D_2 ที่เวลา $t = t_1$ นั้นคู่อิโอด D_1, D_2 จะถูกเปลี่ยนแปลงและคู่ของสวิตช์ S_1, S_2 ที่ป้องกันสำหรับการเปิดพร้อมกันของสัญญาณเกท ที่ทำให้เส้นทางนี้กระแสโหลดจะเป็นบวก กระแสโหลดที่เพิ่มขึ้นและเข้าใกล้ค่าบวกที่มีค่าสูงสุดที่ $t = \frac{T}{2}$ ในช่วงหนึ่งคู่ของสวิตช์ S_1, S_2 จะปิดลง ค่ากระแสที่เป็นบวกจะมีไหลต่อเนื่องในบางช่วงเวลา (ไปยัง $t = t_2$) ตามทิศทางของคู่อิโอด D_3, D_4 แรงดันของโหลดจะเป็นลบ ค่าพลังงานจะถูกป้อนกลับไปยังแหล่งจ่าย ที่เวลา $t = t_2$ คู่อิโอด D_3, D_4 จะเปลี่ยนแปลง และคู่สวิตช์ S_3, S_4 จะเริ่มนำกระแสของโหลดที่เป็นค่าลบ

สมการกระแสของโหลดสำหรับโหลดประเภทต่างๆ จะได้มาโดยการแทนที่เทอม $\frac{V_S}{2}$ กับ V_S

ในสมการที่สอดคล้องกับอินเวอร์เตอร์แบบกึ่งบริดจ์

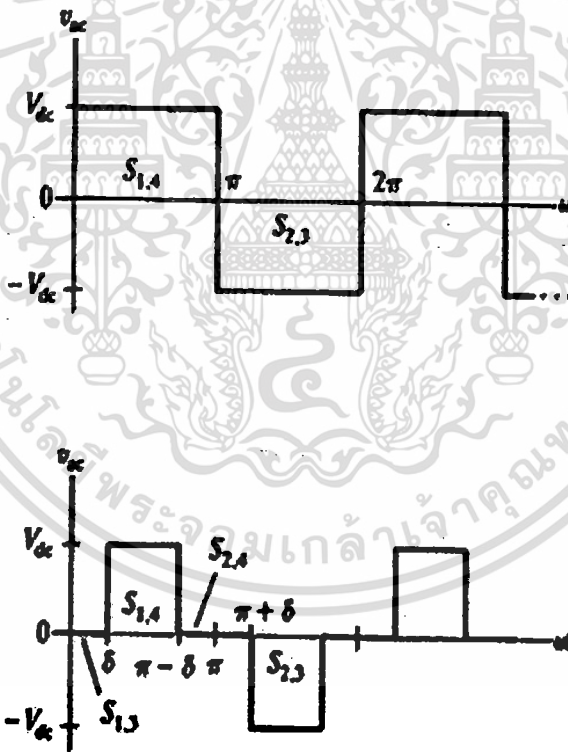
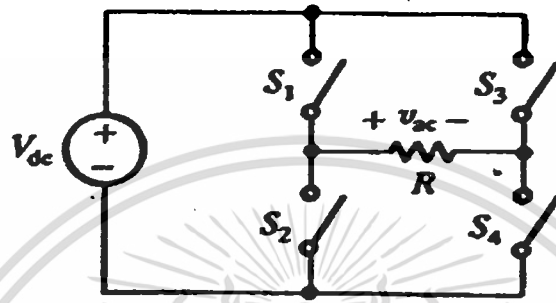
2.1.4 วงจรแปลงผัน dc-ac แบบเปลี่ยนแปลงความถี่

ข้อดีของวงจรแปลงไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ (dc-ac) นี้คือ สามารถควบคุมแรงดันกระแสสลับและความถี่ทางด้านออกได้ ซึ่งในการประยุกต์ใช้โดยทั่วไปในโรงงานอุตสาหกรรมนั้น การเปลี่ยนแปลงความถี่ของวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ (dc-ac) นี้จะใช้ในการขับเคลื่อนมอเตอร์กระแสสลับที่ต้องการเปลี่ยนแปลงความเร็ว การขับที่เปลี่ยนแปลงความเร็วเหล่านี้ จะใช้ในการควบคุมความเร็วของของเครื่องจักรกลไฟฟ้าเช่น รถไฟ การเปลี่ยนแปลงความเร็วของปั๊มและคอมเพรสเซอร์ ที่ต้องการการทำงานให้ได้ประสิทธิภาพสูงสุด ภายใต้การเปลี่ยนแปลงของโหลด หรือเป็นการควบคุมความเร็วของสายพาน หรือการควบคุมความเร็วและตำแหน่งของชิ้นส่วนเครื่องจักร ส่วนในการประยุกต์ใช้อื่นๆของการเปลี่ยนแปลงความถี่ของวงจรแปลงผันที่ใช้เป็นแหล่งจ่ายกำลังสำรอง (UPS) , ตัวเปลี่ยนแปลงความถี่และแหล่งจ่ายกำลังเคลื่อนที่ เป็นต้น[16]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4.1 วงจรแปลงผันแบบบริดจ์ที่เปลี่ยนแปลงความถี่ได้

จากวงจรอินเวอร์เตอร์ที่ได้อธิบายไปก่อนหน้านี้ นั้น ในระบบกระแสสลับที่มีโหลดเป็นตัวต้านทาน (R) และแรงดันกระแสสลับที่ได้เป็นรูปสัญญาณสี่เหลี่ยม โดยอาศัยการควบคุมวงจรด้วยอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์ 4 ตัว ซึ่งความถี่ที่ต้องการสามารถที่จะควบคุมได้โดยอาศัยอัตราการเปิด-ปิดอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์



รูปที่ 2.8 วงจรอินเวอร์เตอร์เต็มบริดจ์แบบโหลดตัวต้านทาน

สำหรับตัวแปรของแรงดันกระแสสลับที่เราต้องการควบคุมนั้นจะขึ้นอยู่กับความต้องการของ โหลด ดังนั้นในกรณีที่เรากำลังการทำงาน สามารถที่จะจำลองการทำงานโดยเริ่มต้นใช้โหลดประเภท เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ต้นแบบสิ่งนี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวต้านทาน ที่จะควบคุมค่าอาร์เอ็มเอสของแรงดันเอาต์พุต ซึ่งฟังก์ชันการควบคุมจะทำการเปลี่ยนแปลงตัวแปร δ ดังนั้นจะได้แรงดันกระแสสลับอาร์เอ็มเอส (V_{ACrms}) เป็น

$$V_{ACrms} = \sqrt{\frac{1}{\pi} \int_{\delta}^{\pi-\delta} V_{dc}^2 d(\omega t)} = V_{dc} \sqrt{1 - \frac{2\delta}{\pi}} \quad (2-16)$$

ในทั่วไปของโพลทกระแสสลับสำหรับวงจรอินเวอร์เตอร์ นั้นจะไม่ได้เป็นไปตามที่คิด คือเป็นโพลทประเภทตัวต้านทานเท่านั้น ที่ไม่มีการเปลี่ยนแปลงของแฟคเตอร์กำลังของโพลทที่ไม่ใช่ค่าหนึ่งหน่วยและในกรณีมากมายนั้นค่าเฉลี่ยกำลังจะถูกส่งผ่านที่ความถี่ค่าหนึ่งตามหลักการทั่วไป เช่นในกรณีที่โรเตอร์ของเครื่องกลกระแสสลับ(เครื่องกลปราศจากการเปลี่ยนแปลงทั้งทางกลและทางไฟฟ้า) ที่ยอมรับหรือแหล่งจ่ายกำลังเฉลี่ยเท่านั้นที่สอดคล้องกันระหว่างความถี่กับความถี่ของเครื่องจักรกล ดังนั้นในการนำไปใช้งานจำเป็นจะต้องคำนึงถึงแฟคเตอร์กำลังที่มีค่าสูงและมีค่าความผิดเพี้ยนที่ต่ำ

2.1.4.2 แฟคเตอร์กำลังของโพลทแบบไม่ใช่หนึ่งหน่วย (non-unity)

ในรูปที่ 2.9 เป็นวงจรอินเวอร์เตอร์แบบแหล่งจ่ายแรงดันที่จ่ายให้กับกำลังรีแอกทีฟ (Reactive) ของโพลท ถ้า $L/R > \pi/\omega$ ค่าส่วนประกอบของฮาร์มอนิกส์ลำดับที่สามของกระแส i_a คือ 10% ของค่าพื้นฐาน ซึ่งจะเขียนสมการได้เป็น

$$i_a(t) = I_{a1} \sin(\omega t - \theta) \quad (2-17)$$

เมื่อ

$$\theta = \tan^{-1}\left(\frac{\omega L}{R}\right) \quad (2-18)$$

$$I_{a1} = \frac{V_{a1}}{\sqrt{(\omega L)^2 + R^2}} \quad (2-19)$$

แรงดันเอาต์พุตค่าเฉลี่ยรากกำลังสอง (Root Mean Square: RMS) สามารถหาได้จาก

$$V_o = \left(\frac{2}{T_o} \int_0^{T_o/2} V_s^2 dt \right)^{1/2} = V_s \quad (2-20)$$

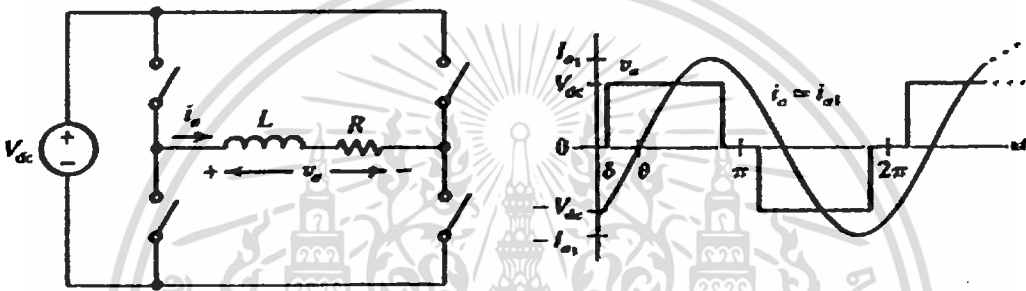
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนแรงดันเอาต์พุตชั่วขณะใดขณะหนึ่งในรูปของอนุกรมฟูเรียร์สามารถเขียนได้เป็นดังนี้

$$V_o = \sum_{n=1,3,5,\dots}^{\infty} \frac{4V_s}{n\pi} \sin n\omega t \quad (2-21)$$

และสำหรับ $n = 1$ จะทำให้ได้ค่าส่วนประกอบพื้นฐานค่าเฉลี่ยรากกำลังสอง (RMS) เป็น

$$V_1 = \frac{4V_s}{\sqrt{2\pi}} = 0.90V_s \quad (2-22)$$



รูปที่ 2.9 วงจรอินเวอร์เตอร์เต็มบริดจ์ที่เป็นแหล่งจ่ายให้กับโหลดที่มีแฟคเตอร์กำลังแบบไม่ใช้หนึ่งหน่วย

และ

$$V_{a1} = \frac{2V_{dc}}{\pi} \int_{\delta}^{\pi-\delta} \sin(\omega t) d(\omega t) = \frac{4V_{dc}}{\pi} \cos \delta \quad (2-23)$$

ค่าเฉลี่ยของกำลัง (P) ที่ส่งไปยังตัวต้านทาน (R) เป็น

$$P = I_{arms} V_{arms} \cos \theta = \frac{I_{a1} V_{a1}}{2} \cdot \cos \theta \quad (2-24)$$

แทนค่าสมการที่ (2-22) และ (2-23) ลงไปในสมการที่ (2-24) จะได้สมการเป็น

$$P = \frac{8V_{dc}^2}{\pi^2 \sqrt{(\omega L)^2 + R^2}} \cos^2 \delta \cos \theta \quad (2-25)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปค่าแฟคเตอร์กำลังจะถูกกำหนดให้คงที่ และเราสามารถควบคุมค่ากำลังได้โดยอาศัยการเปลี่ยนแปลงค่า δ หรือ V_{dc}

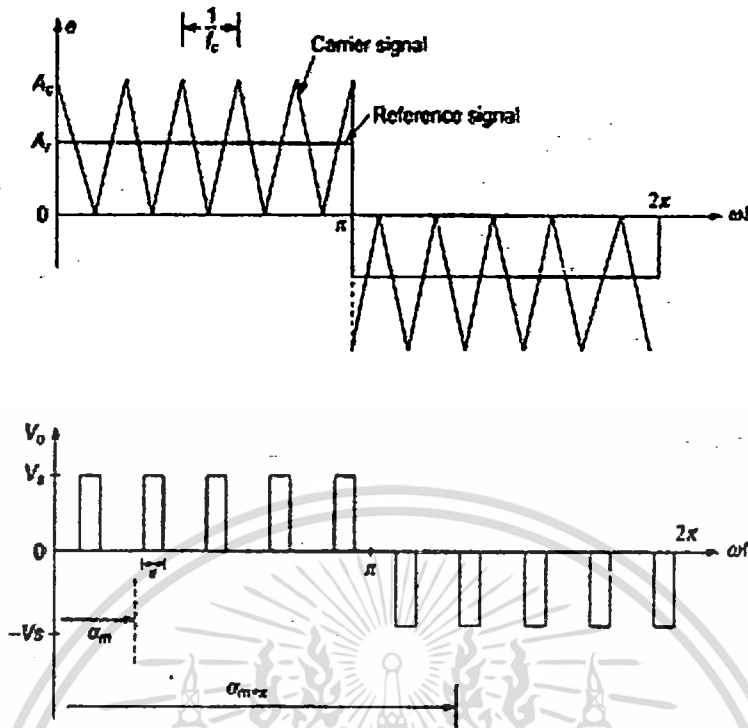
2.1.5 การมอดูเลตตามความกว้างพัลส์(PWM)

ในการประยุกต์ทางอุตสาหกรรมมากมาย จะสามารถพบได้บ่อยในการควบคุมแรงดันเอาต์พุตของวงจรรีเลย์เตอร์[14] ไม่ว่าจะเป็น 1) การเปลี่ยนแปลงแรงดันอินพุตกระแสตรง 2) การปรับแต่งแรงดันของวงจรรีเลย์เตอร์ 3) สำหรับความต้องการควบคุมค่าแรงดันหรือความถี่ให้มีค่าคงที่ เทคนิคมากมายเหล่านั้นจะทำการเปลี่ยนแปลงอัตราขยายของวงจรรีเลย์เตอร์ วิธีการควบคุมที่มีประสิทธิภาพมากในการควบคุมอัตราขยายและแรงดันเอาต์พุตคือวิธีการมอดูเลตตามความกว้างพัลส์ (PWM) ที่นิยมใช้กันมากในวงจรรีเลย์เตอร์ ซึ่งการมอดูเลตตามความกว้างพัลส์นั้น จะมีการมอดูเลตแบ่งแยกตามวิธีการมอดูเลตไปอีก แต่วิธีการมอดูเลตตามความกว้างพัลส์แบบวิธีพื้นฐานจะใช้การเปรียบเทียบของสัญญาณไฟฟ้ากระแสตรงกับสัญญาณสามเหลี่ยมที่เป็นวิธีการที่ง่ายที่สุด

ส่วนประกอบฮาร์โมนิกส์สามารถทำให้ลดลงได้ โดยการสร้างพัลส์หลายๆพัลส์ในแต่ละครึ่งลูกคลื่นของแรงดันเอาต์พุต กระบวนการสร้างสัญญาณพัลส์สำหรับการเปิด-ปิดทรานซิสเตอร์สามารถดูได้จากรูปที่ 2.10 ซึ่งจะเป็นการเปรียบเทียบสัญญาณอ้างอิง (สัญญาณไฟฟ้ากระแสตรง) กับสัญญาณคลื่นพาห์ (สัญญาณรูปสามเหลี่ยม) ความถี่ของสัญญาณอ้างอิงจะเป็นตัวกำหนดความถี่เอาต์พุต (f_o) และความถี่ของคลื่นพาห์ (f_c) จะใช้ในการหาจำนวนพัลส์ (p) ในครึ่งลูกคลื่นและดัชนีการมอดูเลตจะเป็นตัวควบคุมแรงดันเอาต์พุต ซึ่งจำนวนของพัลส์ในแต่ละครึ่งลูกคลื่นจะหาได้จากรูปแบบ[17]

$$p = \frac{f_c}{2f_o} = \frac{m_f}{2} \quad (2-26)$$

เมื่อ $m_f = f_c / f_o$ แทนอัตราส่วนการมอดูเลตความถี่



รูปที่ 2.10 การมอดูเลตตามความกว้างพัลส์

กระบวนการเปลี่ยนแปลงของดัชนีการมอดูเลตจากที่มีการเปลี่ยนแปลงจาก 0 ถึง 1 และการเปลี่ยนแปลงความกว้างพัลส์จาก 0 ถึง π/p และแรงดันเอาต์พุตเปลี่ยนจาก 0 ถึง V_s สำหรับแรงดันเอาต์พุตของวงจรอินเวอร์เตอร์แบบบริดจ์เฟสเดียวจะแสดงอยู่ในรูปที่ 2.10

ถ้า \bar{V} คือความกว้างของแต่ละพัลส์และแรงดันเอาต์พุตค่าเฉลี่ยรากกำลังสอง (RMS) สามารถหาได้จาก

$$V_o = \left[\frac{2p}{2\pi} \int_{(\pi/p - \delta)/2}^{(\pi/p + \delta)/2} V_s^2 d(\omega t) \right]^{1/2} = V_s \sqrt{\frac{p\delta}{\pi}} \quad (2-27)$$

2.1.6 ฮาร์โมนิกส์ในระบบวงจรอินเวอร์เตอร์

ในการแปลงผันพลังงานจากแรงดันไฟฟ้ากระแสตรงไปเป็นแรงดันไฟฟ้ากระแสสลับ (DC to AC Converter) นั้น จะมีเรื่องของฮาร์โมนิกเข้ามาเกี่ยวข้องด้วย โดยค่าฮาร์โมนิกนี้จะแสดงให้เห็น

ถึงประสิทธิภาพของการแปลงผันพลังงานว่ามีคุณภาพเหมาะสมสำหรับการนำไปใช้งานได้ดีเพียงใด [14] ซึ่งเป็นเรื่องจำเป็นในการออกแบบวงจรอินเวอร์เตอร์

ในกระบวนการกำจัดฮาร์มอนิกนั้น จะทำการกำจัดฮาร์มอนิกของแรงดันเอาต์พุต ซึ่งถ้าแรงดันเอาต์พุตมีส่วนประกอบฮาร์มอนิกที่สูงมากเกินไป เมื่อนำอินเวอร์เตอร์ไปใช้ขับโหลดจำพวกเครื่องกลไฟฟ้า(มอเตอร์ไฟฟ้ากระแสสลับ) มีผลทำให้เกิดการกระตุ้นให้เกิดสภาวะเรโซแนนซ์ทางกลศาสตร์ที่เป็นสาเหตุของการเกิดเสียงดังแผ่กระจายที่โหลดได้เช่นกันจึงต้องมีการกรองฮาร์มอนิกออกและทำให้อยู่ในเปอร์เซ็นต์ที่ยอมรับได้ อาจจะใช้วงจรกรองแบบพาสซีฟที่ถูกจำกัดโดยขนาดทางกายภาพของตัวเหนี่ยวนำและตัวเก็บประจุ หรือเทคนิคควบคุมการสวิตชิงของอินเวอร์เตอร์ เมื่อเปรียบเทียบกับแปลงผันจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC to DC Converter) โดยเฉพาะอย่างยิ่งเมื่อต้องการแรงดันเอาต์พุตที่มีความใกล้เคียงกับสัญญาณไซน์ให้มากที่สุด ซึ่งกระบวนการที่จะช่วยให้ได้แรงดันเอาต์พุตให้ใกล้เคียงไซน์คือการเพิ่มวงจรกรองฮาร์มอนิกความถี่ต่ำ (Low pass filter) เข้าไปในส่วนของเอาต์พุต จะเป็นการช่วยลดฮาร์มอนิกอันดับที่สามและที่ห้าได้ตามลำดับ

ในวงจรอินเวอร์เตอร์ทางอุดมคติที่พุดถึงส่วนใหญ่จะกำหนดให้แรงดันเอาต์พุตมีลักษณะเป็นสัญญาณไซน์ อย่างไรก็ตามแรงดันเอาต์พุตของอินเวอร์เตอร์ในทางปฏิบัติจะไม่ได้เป็นรูปสัญญาณไซน์ และนอกจากนี้ยังมีส่วนประกอบของฮาร์มอนิกสร่วมอยู่ด้วย[17] ซึ่งในการคำนวณหาค่าฮาร์มอนิกในวงจรอินเวอร์เตอร์สามารถคำนวณค่าได้ตามสมการต่อไปนี้

-ค่าแฟคเตอร์ฮาร์มอนิกลำดับที่ n โดยค่าแฟคเตอร์ฮาร์มอนิกนี้คือการวัดค่าฮาร์มอนิกแต่ละส่วนของแรงดันทางเอาต์พุตในอินเวอร์เตอร์ ซึ่งเขียนเป็นสมการได้เป็น

$$HF_n = \frac{V_n}{V_1} \quad (2-28)$$

เมื่อ V_n คือ ค่า rms ของส่วนประกอบฮาร์มอนิกลำดับที่ n

V_1 คือ ค่า rms ของส่วนประกอบพื้นฐานของฮาร์มอนิกที่แรงดันเอาต์พุต

-ค่าความผิดเพี้ยนรวมของฮาร์มอนิก (Total Harmonic Distortion: THD)

ค่าความผิดเพี้ยนรวมของฮาร์มอนิกคือค่าที่วัดความใกล้เคียงของรูปสัญญาณระหว่างรูปสัญญาณแรงดันเอาต์พุตกับรูปสัญญาณแรงดันพื้นฐาน ที่จะนิยามเป็นอัตราส่วนของค่าอาร์เอ็มเอส

(RMS) ของส่วนประกอบฮาร์มอนิกรวมทางด้านแรงดันเอาต์พุตและค่าอาร์เอ็มเอสของส่วนประกอบพื้นฐาน สามารถเขียนเป็นรูปสมการคณิตศาสตร์ได้ดังสมการ

$$THD = \frac{\sqrt{\sum_{n=2,3}^{\infty} V_n^2}}{V_1} = \frac{\sqrt{V_{rms}^2 - V_1^2}}{V_1} \quad (2-29)$$

เมื่อ V_{rms} คือ ค่า rms ของแรงดันเอาต์พุต

V_1 คือ ค่า rms ของแรงดันพื้นฐาน

-แฟกเตอร์ความผิดเพี้ยน (Distortion Factor: DF)

ค่าแฟกเตอร์ความผิดเพี้ยนจะเป็นตัวบ่งชี้ถึงปริมาณของฮาร์มอนิกส์ที่ยังเหลืออยู่ในแรงดันเอาต์พุตของอินเวอร์เตอร์ หลังจากที่อยู่สัญญาณได้ถูกทำการกำจัดฮาร์มอนิกส์ลำดับที่สองออกไป สามารถเขียนในรูปสมการได้เป็น

$$DF = \frac{\sqrt{\sum_{n=2,3}^{\infty} \left(\frac{V_n}{V_1}\right)^2}}{V_1} \quad (2-30)$$

ค่าแฟกเตอร์ความผิดเพี้ยนของแต่ละส่วน (ส่วนประกอบฮาร์มอนิกลำดับที่ n : $DF_n = v_n / v_1 \cdot n^2$)

จากรูปคลื่นสัญญาณแรงดันเอาต์พุตของอินเวอร์เตอร์แบบสี่เหลี่ยมดังในรูปที่ 2.11 ขนาดแอมพลิจูดของรูปสัญญาณสี่เหลี่ยมสำหรับอินเวอร์เตอร์แบบกึ่งบริดจ์จะได้เป็น $\frac{V_s}{2}$ และสำหรับอินเวอร์เตอร์แบบเต็มบริดจ์จะได้เป็นแรงดัน V_s

แรงดันเอาต์พุต V_o สามารถแสดงในรูปอนุกรมฟูเรียร์ได้เป็น

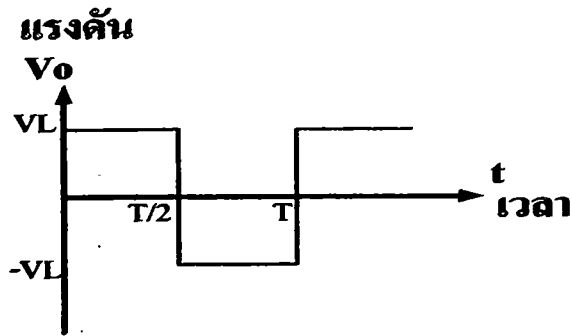
$$V_o(t) = \sum_{n=1}^{\infty} a_n \cos(n\omega t) + \sum b_n \sin(n\omega t) \quad (2-31)$$

เมื่อ

$$a_n = \frac{1}{n} \int_0^{2\pi} v_o(t) \cos(n\omega t) d(\omega t) \quad (2-32)$$

$$b_n = \frac{1}{n} \int_0^{2\pi} v_o(t) \sin(n\omega t) d(\omega t) \quad (2-33)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 รูปคลื่นแรงดันของอินเวอร์เตอร์แบบสี่เหลี่ยม

ดังนั้น รูปคลื่นสัญญาณแรงดันที่ได้ทำการจัดรูปสมมาตรครึ่งคลื่น เฉพาะฮาร์มอนิกส์คือ 'b' คือส่วนประกอบที่ได้นำเสนอในรูปอนุกรมฟูเรียร์ได้เป็น

$$\begin{aligned}
 b_n &= \frac{2}{\pi} \int_0^{\pi} v_o(t) \sin(n\omega t) d(\omega t) \\
 &= \frac{2}{\pi} \int_0^{\pi} V_s \sin(n\omega t) d(\omega t) \\
 &= \frac{4V_s}{n\pi} \quad \text{สำหรับ } n = 1, 3, 5, \dots
 \end{aligned}
 \tag{2-34}$$

โดยการสมมติให้ a_n, b_n เป็นค่าคงที่ จากสมการ สำหรับอินเวอร์เตอร์แบบเต็มบริดจ์จะได้

$$v_o(t) = \sum_{n=1,3,5}^{\infty} \frac{4V_s}{n\pi} \sin(n\omega t)
 \tag{2-35}$$

และในกรณีของอินเวอร์เตอร์แบบกึ่งบริดจ์จะได้เป็น

$$v_o(t) = \sum_{n=1,3,5}^{\infty} \frac{2V_s}{n\pi} \sin(n\omega t)
 \tag{2-36}$$

ค่า rms ของส่วนประกอบลำดับที่ n ของอินเวอร์เตอร์แบบเต็มบริดจ์คือ

$$v_n = \frac{4V_s}{n\pi\sqrt{2}} = \frac{0.9V_s}{n} \quad \text{สำหรับ } n = 1, 3, 5
 \tag{2-37.1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในอินเวอร์เตอร์แบบกึ่งบริดจ์คือ

$$V_n = \frac{2V_s}{n\pi\sqrt{V_s}} \quad (2-37.2)$$

สำหรับ $n = 1$ เมื่อ ค่าแรงดันอาร์เอ็มเอส (rms) ของส่วนประกอบพื้นฐานของอินเวอร์เตอร์แบบเต็มบริดจ์

$$V_1 = 0.9V_s \quad (2-38.1)$$

และสำหรับอินเวอร์เตอร์แบบเต็มบริดจ์

$$V_1 = 0.45V_s \quad (2-38.2)$$

โดยการใช้สมการที่ (2-28), (2-37), (2-38) ค่าแฟคเตอร์ฮาร์มอนิกส์ลำดับที่ n จะเขียนใหม่ได้เป็น

$$HF_n = \frac{1}{n} \quad \text{สำหรับ } n = 3, 5, 7, \dots \quad (2-39)$$

2.2 หลักการของเฟสล็อกคัล

เฟสล็อกคัลคือวงจรที่ใช้ในการสังเคราะห์สัญญาณที่เกิดจากสัญญาณหนึ่งที่มาจากวงจรออสซิลเลเตอร์และอีกสัญญาณที่เป็นสัญญาณอินพุตหรือที่เรียกว่าสัญญาณอ้างอิงที่จะทำให้สัญญาณทั้งสองอยู่ในความถี่เดียวกัน วงจรสังเคราะห์ทั่วไปที่ใช้คือวงจรสังเคราะห์สัญญาณแรงดัน (Voltage Control Oscillator: VCO) ซึ่งรูปของการสังเคราะห์สัญญาณจะสังเคราะห์สัญญาณแรงดันไปทำการเปรียบเทียบกับสัญญาณอินพุต โดยจะทำการเปรียบเทียบเฟสและทำการควบคุมให้สัญญาณทั้งสองมีเฟสที่คงที่เหมือนกัน ในบางประเภทของเฟสล็อกคัล (PLL) ความสัมพันธ์ของเฟสเหล่านั้นจะถูกจับไว้ให้คงที่ ส่วนในประเภทอื่นๆสามารถที่จะทำการเปลี่ยนแปลงได้ แต่ความถี่ที่สังเคราะห์ได้นั้นอาจจะเกิดการลื่นไถลเกินไป

ประเภทของเฟสล็อกคัล สามารถแบ่งออกได้เป็น 2 ประเภทดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

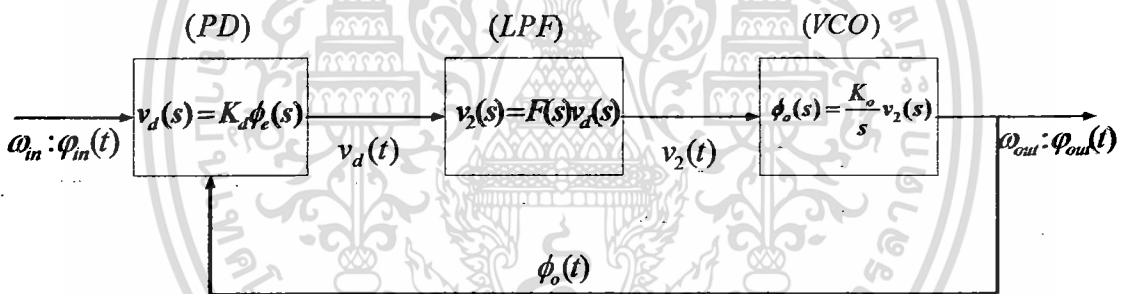
1. เฟสล็อคลูปแบบเชิงเส้น (Linear PLL)

2. เฟสล็อคลูปแบบดิจิทัล (Digital PLL)

ซึ่งในงานวิจัยนี้จะใช้เฟสล็อคลูปแบบเชิงเส้น (Linear PLL)

2.2.1 รูปพื้นฐาน

บล็อกไดอะแกรมที่แสดงในรูปที่ 2.12 เป็นรูปพื้นฐานของเฟสล็อคลูป ขณะที่วงจรถูกใช้ในการสังเคราะห์คือวงจรควบคุมแรงดัน (VCO) ทั่วไป ที่ความถี่ได้ถูกเปลี่ยนตามการตอบสนองของวงจรควบคุมแรงดัน (v_2) โดยที่ v_2 สามารถที่จะเป็นกระแสก็ได้ ในวงจรเปรียบเทียบเฟสที่ทำการเปรียบเทียบสัญญาณอ้างอิงกับสัญญาณที่มาจากวงจรควบคุมแรงดันจะทำให้ได้สัญญาณที่มีการเปลี่ยนแปลงตามความแตกต่างเฟสหรือก็คือสัญญาณผลต่างระหว่างเฟส (v_d) และจะถูกส่งผ่านไปยังวงจรกรองความถี่ เพื่อที่จะได้ทำการกรองความถี่ที่ไม่ต้องการออกไปจนได้เป็นสัญญาณควบคุมแรงดัน v_2 ซึ่งความสัมพันธ์ระหว่างสัญญาณ v_d และ v_2 สามารถที่จะพิจารณาได้เป็น $v_2 = K_a v_d$ ซึ่งจะมีความสำคัญในการออกแบบผลตอบสนองของวงจรเฟสล็อคลูป[18]



รูปที่ 2.12 วงจรเฟสล็อคลูปพื้นฐาน

ถ้าความถี่เอาท์พุท $\omega_{out} = d\phi_{out} / dt$ จะมากกว่าความถี่อ้างอิง $\omega_{in} = d\phi_{in} / dt$ และขณะที่ $u_1 = (\phi_{in} - \phi_{out} - \theta)$ จะทำให้ลดลงตามเวลา เนื่องมาจากการที่ u_2 นั้นมีค่าลดลงเช่นกัน ซึ่งจะทำให้ ω_{out} มีค่าเข้าใกล้ ω_{in} ดังนั้นเฟสล็อคลูปจะทำการป้อนกลับความถี่ของสัญญาณเอาท์พุท ω_{out} ให้มีค่าเท่ากับความถี่อ้างอิง ω_{in} ส่วนขนาดแอมพลิจูดเอาท์พุท A_o จะยังมีค่าคงที่และจะไม่ขึ้นอยู่กับค่าขนาดแอมพลิจูดอินพุท A_i

2.2.2 ส่วนประกอบของเฟสล็อกคูลูป

2.2.2.1 วงจรตรวจสอบเฟส (Phase Detector)

วงจรตรวจสอบเฟสจะทำหน้าที่ในการตรวจสอบความแตกต่างเฟสของสัญญาณอ้างอิง อินพุตกับสัญญาณเอาต์พุตที่สังเคราะห์มาจากวงจรถวลคุมแรงดัน (VCO) ซึ่งมุมความแตกต่างเฟสได้ ให้เป็น θ_e และแรงดันที่ได้จากวงจรตรวจสอบเฟสคือ v_d ซึ่งความสัมพันธ์ระหว่าง θ_e กับ v_d จะเป็นแบบเชิงเส้น และในกรณีที่ไม่มีสัญญาณอินพุต v_i เข้ามายังวงจรตรวจสอบเฟส จะทำให้วงจรตรวจสอบเฟสผลิตแรงดันอิสระขนาดเล็ก (Free-Running Voltage : V_{do}) ขึ้นมา ที่จะมีความ สอดคล้องกับความแตกต่างเฟส θ_e เป็นมุม $-\pi/2$ เรเดียน[18],[19]

ส่วนความแตกต่างของเฟสอินพุตและเฟสเอาต์พุตที่มาจากวงจรถวลคุมแรงดันจะเห็นได้เป็น

$$\theta_e = \theta_i - \theta_o \quad (2-40)$$

ซึ่งในการออกแบบความสัมพันธ์ของวงจรตรวจสอบเฟสจะพิจารณาได้จากค่าอัตราขยายคือ

$$K_d = dv_d / d\theta_e \quad (2-41)$$

จะทำให้ได้วงจรตรวจสอบเฟสแบบเชิงเส้นเป็นดังนี้

$$v_d = K_d \theta_e + V_{do} \quad (2-42.1)$$

โดยที่ K_d คือ อัตราขยายของวงจรตรวจจับเฟสและความถี่ มีหน่วยเป็น โวลต์ต่อเรเดียน

2.2.2.2 วงจรถวลคุมแรงดัน (Voltage Control Oscillator)

วงจรถวลคุมแรงดันจะมีคุณสมบัติในการผลิตความถี่ โดยที่ความถี่ของวงจรถวลคุมแรงดันคือฟังก์ชันเชิงเส้นของแรงดันควบคุม (v_c) เช่น เรากำหนดค่าให้แรงดันมีความเปลี่ยนแปลงในช่วง 0-4 V และวงจรถวลคุมแรงดันสามารถที่จะผลิตความถี่ได้ในช่วง 0-8 MHz ซึ่งเมื่อแรงดันที่ได้จากวงจรตรวจสอบเฟสเข้ามาเข้าวงจรถวลคุมแรงดันในระบบเฟสล็อกคูลูป ก็จะทำให้ได้แรงดันที่มีความถี่ เดียวกันกับความถี่อ้างอิง[18]

ในการปฏิบัติงานแบบสแตติกของระบบเฟสล็อกคูลูป เมื่อการล็อกคูลูปกระทำโดยคุณสมบัติของวงจรถวายสอบเฟสและวงจรวางควบคุมแรงดัน ในการล็อกจะเป็นไปตามเงื่อนไขคือ $\omega_o = \omega_i$ โดยก่อนหน้านี้ระบบจะทำการหาค่าความแตกต่างเฟส (θ_e) จากวงจรถวายสอบเฟส และจะส่งค่าแรงดัน (v_d) ที่มีความสัมพันธ์กันแบบเชิงเส้นไปยังวงจรวางควบคุมแรงดัน และวงจรถวายสอบเฟสจะหาความแตกต่างของเฟสได้เป็นไปตามสมการ[19] คือ

$$\Delta\omega_o = \omega_o - \omega_i \quad (2-42.2)$$

เมื่อเข้าสู่ช่วงของการล็อกแล้วค่าเฉลี่ยของความถี่ ω_o จะเท่ากับความถี่ ω_i จากที่มีความแตกต่างของเฟสเกิดขึ้นก็จะทำให้ค่าความแตกต่างเฟสลดลงจนเป็นศูนย์ นั่นก็คือการเข้าสู่สภาวะล็อก

สำหรับคุณสมบัติของวงจรวางควบคุมแรงดันที่อยู่ใกล้ช่วงความถี่ที่ทำการล็อกนั้นจะถูกเรียกว่า ค่าอัตราขยายของวงจรวางควบคุมแรงดัน (K_o) ที่แทนได้ด้วยสมการต่อไปนี้

$$K_o = d\omega_o / dv_c = d\Delta\omega_o / dv_c \quad (2-43)$$

และค่าความเบี่ยงเบนความถี่ที่สามารถที่จะเขียนสมการได้เป็น

$$\Delta\omega_o = K_o v_c \quad (2-44)$$

ซึ่งจะทำให้ความถี่ของสัญญาณเอาท์พุทถูกควบคุมโดยแรงดัน

$$\omega_o = \omega_o + \Delta\omega_o = \omega_o + K_o v_c \quad (2-45)$$

โดยที่ K_o = อัตราขยายของวงจรวาง VCO มีหน่วยเป็น เรเดียนต่อโวลต์

ω_o = ความถี่อิสระของวงจรวาง VCO

2.2.2.3 ลูปฟิลเตอร์ (Loop Filter)

ลูปฟิลเตอร์หรือวงจรรอง ซึ่งจะทำหน้าที่ในการลดขนาดของสัญญาณรบกวนที่มากับแรงดัน v_d ซึ่งสัญญาณรบกวนนั้นจะเป็นสัญญาณที่จะมีผลต่อการผลิตความถี่ของวงจรรวมควบคุมแรงดัน เพื่อให้วงจรรวมควบคุมแรงดันผลิตความถี่ที่ถูกต้องแม่นยำ จึงต้องมีการกรองสัญญาณที่ไม่ต้องการออกไป โดยวงจรรองนี้จะใช้เป็นวงจรรองความถี่ต่ำ (Low Pass Filter) ซึ่งจะทำการกรองความถี่ที่สูงออกไป[18],[19] และจะทำให้ได้เป็นสัญญาณไฟฟ้ากระแสตรง

ซึ่งในการออกแบบวงจรรองความถี่จะทำได้โดยการเพิ่มตัวเก็บประจุเข้าไปในวงจร เพื่อทำหน้าที่ในการลดสัญญาณรบกวนที่เป็นส่วนประกอบของไฟฟ้ากระแสสลับ แต่ส่วนประกอบไฟฟ้ากระแสตรงจะไม่มีผลกระทบ ซึ่งตัวเก็บประจุนั้นจะต้องมีขนาดใหญ่เพียงพอและเหมาะสมจึงจะทำให้การกรองเป็นไปอย่างมีประสิทธิภาพ

สำหรับทรานสเฟอร์ฟังก์ชันของวงจรรองพาสซีฟแบบตาม-นำสามารถเขียนได้ดังสมการ

$$F(s) = \left(\frac{s + \omega_2}{s + \omega_1} \right) \quad (2-46)$$

เมื่อ

$$\omega_1 = \frac{1}{(R_1 + R_2)C}$$

$$\omega_2 = \frac{1}{R_2 C}$$

โดยโพลจะอยู่ที่ $1/(\tau_1 + \tau_2)$ และซีโรว์จะอยู่ที่ $1/\tau_2$ เนื่องจากโพลน้อยกว่าซีโรว์ จึงเป็นวงจรรองแบบตาม-นำ (lag-lead passive filter) แต่มีความเป็นเชิงเส้นดีมาก

สำหรับทรานสเฟอร์ฟังก์ชันของวงจรรองแอกทีฟสามารถเขียนได้ดังสมการ

$$F(s) = K_a \cdot \left(\frac{s + \omega_2}{s + \omega_1} \right) \quad (2-47)$$

เมื่อ

$$\omega_1 = \frac{1}{R_1 C_1}$$

$$\omega_2 = \frac{1}{R_2 C_2}$$

$$K_a = -C_1 / C_2$$

วงจรรองแบบแอกทีฟนี้สามารถกำหนดตำแหน่งโพลและซีโรได้อย่างอิสระ ซึ่งจะมีความเป็นเชิงเส้นแต่สัญญาณรบกวนจะขึ้นอยู่กับวงจรรออปแอมป์

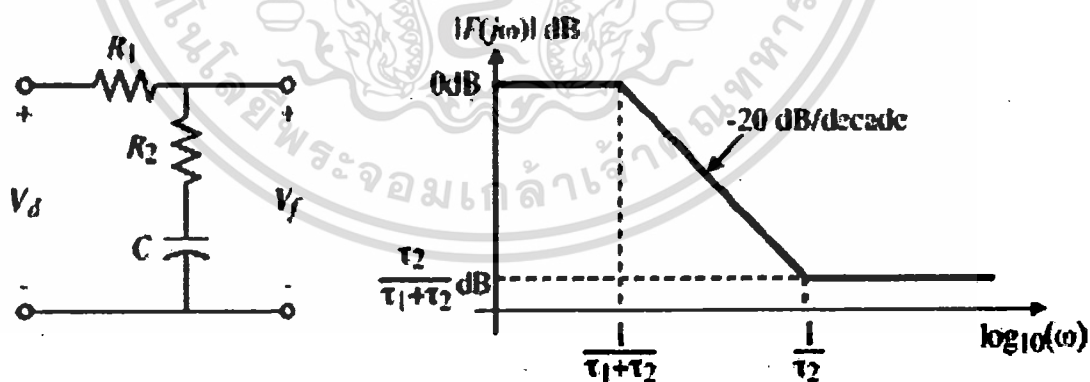
สำหรับผลตอบสนองทางความถี่ของวงจรรอง $|F(j\omega)|$ นั้น ที่ส่วนประกอบกระแสตรง ค่าอัตราขยายจะเป็น $F(0) = 1$ และที่ความถี่สูงค่าอัตราขยายจะเป็น K_a

ดังนั้น ในระบบของเฟสลอคคูลูป ค่าอัตราขยายทั้งหมดจะเป็นตามนี้

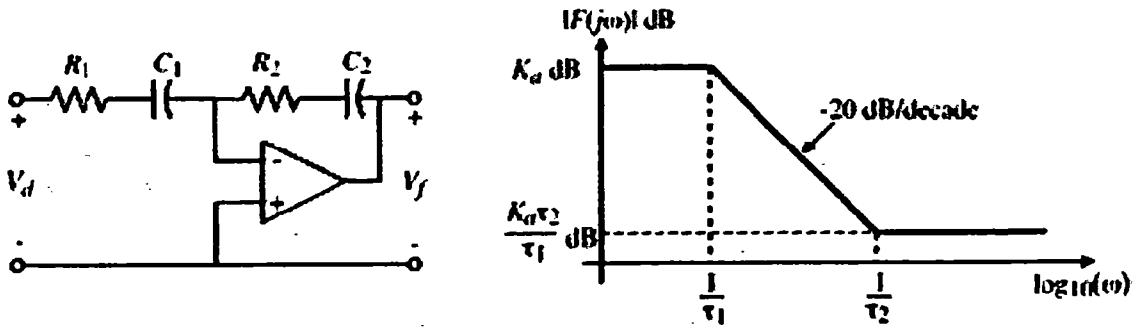
$$G(s) = K_a F(s) K_o / s \quad (2-48)$$

ซึ่ง $F(s)$ นั้น สามารถที่จะแทนค่าได้ด้วยค่าอัตราขยายของวงจรรองด้วยค่า K_h ดังนั้น เราจะได้ช่วงแบนวิดท์ของระบบเฟสลอคคูลูป[19] คือ

$$\omega_{3dB} = K_d K_a K_o \equiv K \quad (2-49)$$



รูปที่ 2.13 วงจรรองพาสซีฟแบบตาม-นำ (lag-lead passive filter)



รูปที่ 2.14 วงจรกรองแอกทีฟ (active filter)

และในระบบของเฟสล็อกคัลป์สามารถที่จะเขียนทรานสเฟอร์ฟังก์ชันได้เป็น

$$\frac{\theta_o(s)}{\theta_i(s)} = \frac{Ks + K\omega_2}{s^2 + (K + \omega_1)s + K\omega_2} \quad (2-50)$$

เพราะว่าในตัวส่วนนั้นเป็นสมการกำลังสอง ดังนั้นในระบบเฟสล็อกคัลป์ก็จะใช้วงจรกรองที่เป็นวงจรกรองอันดับที่สอง

2.2.3 การเปรียบเทียบเฟส (Phase Comparator)

ในการเปรียบเทียบเฟสนั้นจะมีทั้งการเปรียบเทียบแบบอนาล็อกและแบบดิจิตอล ซึ่งแบบดิจิตอลนั้นจะเป็นแบบสมัยใหม่ สำหรับการเปรียบเทียบเฟสอย่างง่ายจะใช้การคูณกัน (Multiplier) ของสัญญาณสองสัญญาณแล้วนำไปผ่านวงจรกรองความถี่ต่ำ[18] จากการสมมุติให้สัญญาณสองสัญญาณมีความแตกต่างกันของเฟส โดยสัญญาณอินพุตเป็น $v_i \sin(\omega_i t)$ และสัญญาณเอาต์พุตเป็น $v_o \cos(\omega_o t + \phi(t))$ จะทำให้ได้แรงดันเอาต์พุตจากการคูณกันของสัญญาณทั้งสองเป็น[19]

$$\begin{aligned} v_d &= v_i \sin(\omega_i t) \times v_o \cos(\omega_o t + \phi(t)) \\ &= \frac{v_i v_o}{2} (\sin((\omega_i - \omega_o)t - \phi(t)) + \sin((\omega_i + \omega_o)t + \phi(t))) \end{aligned} \quad (2-51)$$

เมื่อแรงดัน v_d ถูกนำไปผ่านวงจรกรองความถี่ต่ำ ซึ่งจะทำให้พจน์ที่สองของสมการข้างบน ถูกกำจัดออกไป จะทำให้เหลือรูปสมการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_f = \frac{v_i v_o}{2} (\sin((\omega_i - \omega_o)t - \phi(t))) \quad (2-52)$$

นั่นคือ แรงดันที่เป็นฟังก์ชันของความแตกต่างเฟส $(\omega_i t - (\omega_o t + \phi(t)))$ แบบทันทีทันใดระหว่างสัญญาณทั้งสอง

2.2.4 เฟสล็อกคูลูปแบบเชิงเส้น (Linear PLL)

ในการวิเคราะห์การกระทำของเฟสล็อกคูลูปนั้น จะทำการวิเคราะห์ทีละส่วนที่เป็นการล็อกความถี่ ที่กระทำจนกระทั่งแรงดันอินพุตที่เข้าสู่ VCO นั้นมีค่าเป็นศูนย์นั้นคืออยู่ในสภาวะล็อกตามรูปแบบของเชิงเส้นที่ความถี่อิสระเปลี่ยนเป็นความถี่ที่ถูกล็อก[19]

การประมาณระบบเฟสล็อกคูลูปแบบเชิงเส้นจากรูปที่ 2.12 ที่ประกอบไปด้วยวงจรถวายสอบเฟสวงจรรองความถี่และวงจรถวาย VCO ซึ่งจะทำให้หาทรานสเฟอร์ฟังก์ชันของระบบได้เป็นตามสมการที่ (2-50)

การวิเคราะห์ผลตอบสนองแบบต่างๆ โดยสมมติให้ $v_1(t) = V_1 \sin[\omega_1 t + \theta_1(t)]$ สามารถวิเคราะห์ได้ดังนี้

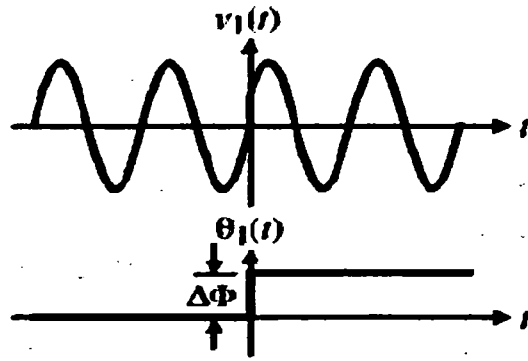
- ถ้าเฟสมีการเปลี่ยนแปลงแบบขั้นบันได $\theta_1(t) = \Delta\phi \cdot u(t)$ จะทำให้ v_1 เกิดการกระโดดทางเฟสและขนาด ดังแสดงในรูปที่ 2.15

- ถ้าความถี่มีการเปลี่ยนแปลงแบบขั้นบันได $\omega_1(t) = \omega_o + \Delta\omega \cdot u(t)$ จะได้ $v_1(t) = V_1 \sin[\omega_1 t + \Delta\omega \cdot t] = V_1 \sin[\omega_o t + \theta_1(t)]$ ดังนั้น $\theta_1(t) = \Delta\omega \cdot t$ ทำให้เฟสเป็นสัญญาณลาด (ramp) ดังแสดงในรูปที่ 2.16ก.

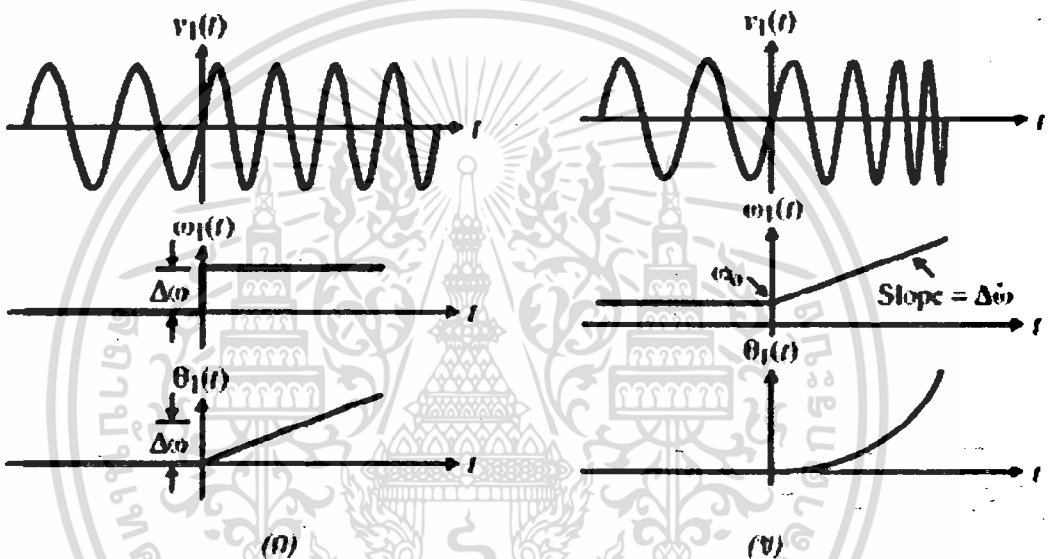
- ถ้าความถี่มีการเปลี่ยนแปลงแบบลาด (ramp) $\omega_1(t) = \omega_o + \frac{d\omega}{dt} \cdot t$ จะได้

$$v_1(t) = V_1 \sin \left[\int_0^t \left(\omega_o + \frac{d\omega}{dt} \cdot t \right) dt \right] = V_1 \sin \left[\omega_o t + \frac{d\omega}{dt} \cdot \frac{t^2}{2} \right] \quad \text{ดังนั้น } \theta_1(t) = \frac{d\omega}{dt} \cdot \frac{t^2}{2} \quad \text{ดัง}$$

แสดงในรูปที่ 2.16ข.



รูปที่ 2.15 การเปลี่ยนแปลงเฟสแบบซึ้นบันได



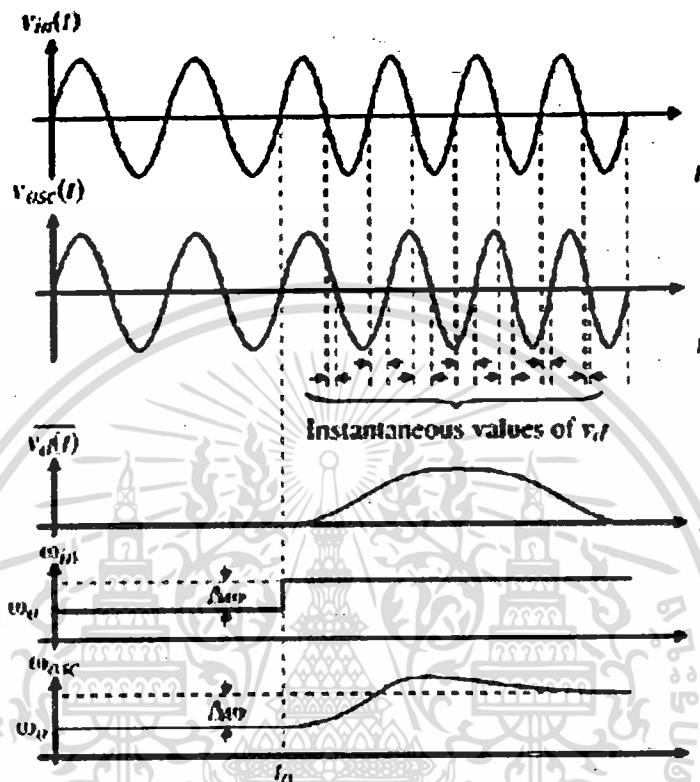
รูปที่ 2.16 การเปลี่ยนแปลงความถี่ (ก) แบบซึ้นบันได และ (ข) แบบลาด

2.2.5 สภาวะล็อก (Locking Action)

หลังจากที่ได้แรงดันเอาต์พุตของวงจรรองความถี่ต่ำแล้ว (v_f) ตามสมการที่ (2-52) ทำการพิจารณาโดยให้ $\phi(t) = 0$ และ $\omega_i > \omega_o$ จะทำให้แรงดันจากรองความถี่ (v_f) มีค่าเป็นบวก และในทางตรงกันข้าม $\omega_i < \omega_o$ จะทำให้แรงดันจากรองความถี่ (v_f) มีค่าเป็นลบ ซึ่งในกรณีทั้งสองนี้เฟสล็อกคูลจะอยู่ในสภาวะไม่ล็อก คือความถี่ของวงจรรวมคุมแรงดัน (VCO) มีค่าเท่ากับความถี่อิสระ (free-running frequency) แต่เมื่อเฟสล็อกคูลเข้าสู่สภาวะล็อก ซึ่งช่วงกระบวนการที่เฟสล็อกคูลเปลี่ยนจากสภาวะไม่ล็อกไปเป็นสภาวะล็อกจะเรียกว่า กระบวนการจับ (Capture Process) และเมื่อเข้าสู่สภาวะล็อกแล้ว นั่นคือจะทำให้ความถี่ของวงจรรวมคุมแรงดัน (VCO) มีค่าเท่ากับความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลี่ยของสัญญาณอินพุต ทำให้ $\omega_i = \omega_o$ ส่งผลให้ค่าแรงดันที่ได้จากวงจรกรอง (v_f) มีค่าเป็นศูนย์ [19] ซึ่งการเข้าสู่สภาวะลอคนี้สามารถแสดงเป็นรูปภาพได้ดังรูปที่ 2.17



รูปที่ 2.17 สัญญาณเฟสลอคคู่ในช่วงเปลี่ยนจากสภาวะไม่ลอคไปสู่สภาวะลอค

จากรูปที่ 2.17 อธิบายได้คือ เมื่อ v_{in} นำ v_{osc} จะทำให้ v_d มีค่าเพิ่มขึ้น หลังจากผ่านระยะเวลาหนึ่งโดยวงจรกรองส่งผลให้ความถี่ของวงจรควบคุมแรงดัน (VCO) จะสูงขึ้น ทำให้ความต่างเฟสลดลงจนเฟสลอคคู่เข้าสู่สภาวะลอคดังรูปที่ 2.17

2.2.5.1 เฟสลอคคู่เชิงเส้นในสภาวะลอค

ในการคำนวณหาช่วงความถี่ของการลอค จำเป็นที่จะต้องทราบความแตกต่างของเฟสจากการใช้วงจรตรวจสอบเฟส การทำงานของวงจรตรวจสอบเฟสบางครั้งจะอยู่ในช่วง 90 องศา และอาจจะทำงานเพิ่มสูงสุดได้ถึง 360 องศา บางโครงสร้างของเฟสลอคคู่จะทำการแบ่งความถี่ออกมา

ถ้ากรณีนั้นเฟสมีช่วงที่ใหญ่มาก ซึ่งช่วงของเฟสอินพุตจะอยู่ที่ 90 องศา ในกรณีนี้คือ $\frac{\pi}{2} K_D A K_O$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ฟังก์ชันถ่ายโอนของวงจรตรวจสอบเฟส

ถ้าให้สัญญาณอินพุตเป็น $v_1(t) = V_1 \sin[\omega_1 t + \theta_1(t)]$ และสัญญาณจากวงจรควบคุมแรงดัน (VCO) เป็น $v_2 = V_2 \cos[\omega_2 t + \theta_2(t)]$ จะได้สัญญาณเอาต์พุตของวงจรตรวจสอบเฟสเป็น

$$v_d(t) = v_1(t) \cdot v_2(t) = V_1 \sin[\omega_1 t + \theta_1(t)] \cdot V_2 \cos[\omega_2 t + \theta_2(t)]$$

$$= \frac{V_1 V_2}{2} \{ \sin[\omega_1 t + \theta_1(t) - \omega_2 t - \theta_2(t)] - \sin[\omega_1 t + \theta_1(t) + \omega_2 t + \theta_2(t)] \} \quad (2-53)$$

ถ้าเฟสลอคอยู่ภายในสภาวะลอค หรือ $\omega_1 = \omega_2$ จะได้

$$v_d(t) = \frac{V_1 V_2}{2} \{ \sin[\theta_1(t) - \theta_2(t)] - \sin[2\omega_1 t + \theta_1(t) + \theta_2(t)] \} \quad (2-54)$$

ถ้าละทิ้งองค์ประกอบสัญญาณความถี่สูง (ถูกกำจัดโดยวงจรกรอง) จะเหลือสมการเป็น

$$v_d(t) \approx \frac{V_1 V_2}{2} \cdot \sin[\theta_1(t) - \theta_2(t)] = \frac{V_1 V_2}{2} \sin(\theta_e(t)) = K_d \sin \theta_e(t) \quad (2-55)$$

ถ้า $\theta_e(t)$ มีค่าน้อย จะได้ $v_d(t) \approx K_d \theta_e(t)$ ดังนั้น อัตราขยายของวงจรตรวจสอบเฟสเป็น

$$K_d = \frac{V_1 V_2}{2}$$

- ฟังก์ชันถ่ายโอนของวงจรควบคุมแรงดัน (VCO)
 - ความถี่เชิงมุมของวงจรควบคุมแรงดัน (VCO) มีค่าเท่ากับ

$$\omega_2(t) = \omega_o + \Delta\omega_2(t) = \omega_o + K_o V_f(t) \quad (2-56)$$

โดยที่ K_o คืออัตราขยายของวงจรควบคุมแรงดัน (VCO) มีหน่วยเป็น เรเดียน/วินาที × โวลต์)

- เฟสของวงจรควบคุมแรงดัน (VCO) มีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_2(t) = \int \Delta\omega_2 dt = K_o \int V_f(t) dt \quad (2-57)$$

ทำการแปลงให้อยู่ในรูปลาปลาซทรานสฟอร์ม (Laplace Transform) เป็น

$$\Theta(s) = \frac{K_o}{s} V_f(s) \quad \Rightarrow \quad \frac{\Theta(s)}{V_f(s)} = \frac{K_o}{s}$$

- แบบจำลองของเฟสลอคคูปเชิงเส้นในสภาวะลอคคิงในรูปแบบที่ 2.18

- ฟังก์ชันถ่ายโอนเฟสของเฟสลอคคูป $H(s) = \frac{\Theta_2(s)}{\Theta_1(s)}$

$$\begin{aligned} \Theta_2(s) &= \frac{K_o}{s} V_f(s) = \frac{K_o}{s} F(s) V_d(s) = \frac{K_o K_d}{s} F(s) \Theta_e(s) \\ &= \frac{K_o K_d}{s} F(s) [\Theta_1(s) - \Theta_2(s)] \end{aligned} \quad (2-58)$$

$$H(s) = \frac{\Theta_2(s)}{\Theta_1(s)} = \frac{K_o K_d F(s)}{s + K_o K_d F(s)} \quad (2-59)$$

$$H_e(s) = 1 - H(s) = \frac{s}{s + K_o K_d F(s)} \quad (2-60)$$

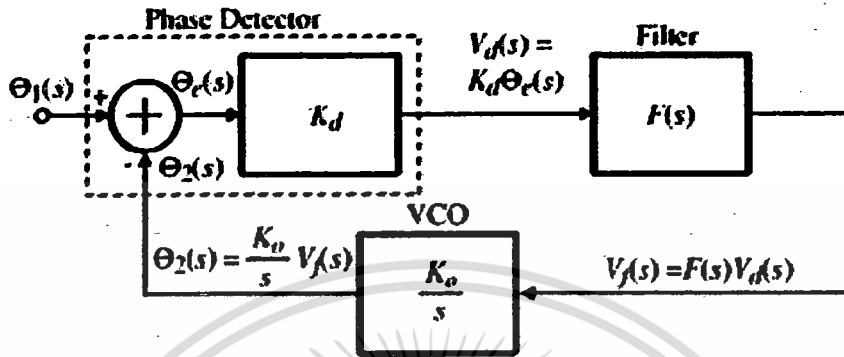
- ถ้าเฟสลอคคูปใช้วงจรกรองแบบพาสซีฟ $F(s) = \frac{1 + s\tau_2}{1 + s(\tau_1 + \tau_2)}$

$$\therefore H(s) = \frac{K_o K_d \left(\frac{1 + s\tau_2}{\tau_1 + \tau_2} \right)}{s^2 + s \left(\frac{1 + K_o K_d \tau_2}{\tau_1 + \tau_2} \right) + \frac{K_o K_d}{\tau_1 + \tau_2}} \quad (2-61)$$

- ถ้าเฟสลอคคูปใช้วงจรกรองแบบแอกทีฟ $F(s) = K_o \left(\frac{1 + s\tau_2}{1 + s\tau_1} \right)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore H(s) = \frac{K_o K_d K_a \left(\frac{1+s\tau_2}{\tau_1} \right)}{s^2 + s \left(\frac{1+K_o K_d K_a \tau_2}{\tau_1} \right) + \frac{K_o K_d K_a}{\tau_1}} \quad (2-63)$$



รูปที่ 2.18 แบบจำลองของเฟสล็อกคูลูปเชิงเส้นในสภาวะล็อก

— โพลีโนเมียลที่เป็นส่วนของ $H(s)$ สามารถเขียนในรูปนอร์มาไลซ์ได้เป็น

$D(s) = s^2 + 2\zeta\omega_n s + \omega_n^2$ โดยที่ ω_n คือความถี่ธรรมชาติ (natural frequency) และ ζ = ค่า

แดมปีง (damping factor)

— ถ้าเฟสล็อกคูลูปใช้วงจรกรองแบบพาสซีฟ

$$H(s) = \frac{s\omega_n \left(2\zeta - \frac{\omega_n}{K_o K_d} \right) + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2-63)$$

โดยที่ $\omega_n = \sqrt{\frac{K_o K_d}{\tau_1 + \tau_2}}$ และ $\zeta = \frac{\omega_n}{2} \left(\tau_2 + \frac{1}{K_o K_d} \right)$

— ถ้าเฟสล็อกคูลูปใช้วงจรกรองแบบแอกทีฟ

$$H(s) = \frac{s\omega_n \left(2\zeta - \frac{\omega_n}{K_o K_d K_a} \right) + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2-64)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

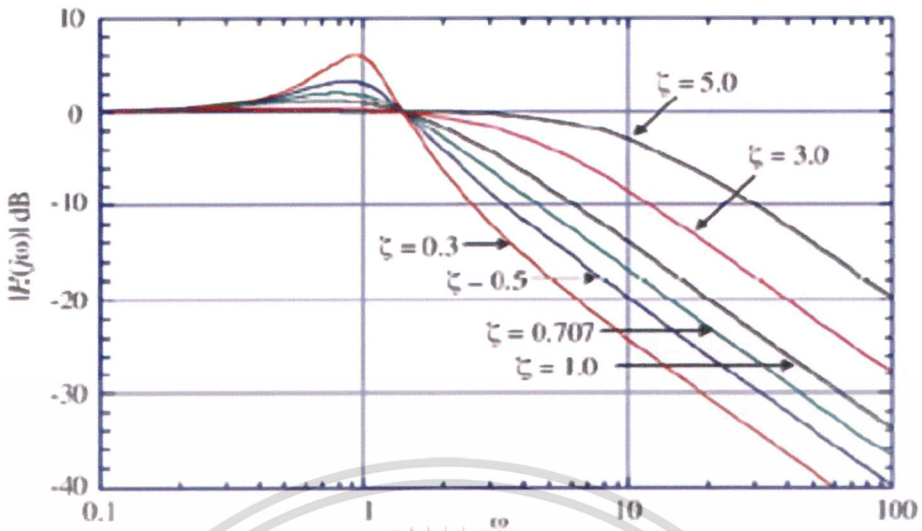
โดยที่ $\omega_n = \sqrt{\frac{K_o K_d}{s}}$ และ $\zeta = \frac{\omega_n}{2} \left(\tau_2 + \frac{1}{K_o K_d K_a} \right)$

– ถ้า $K_o K_d \gg \omega_n$ หรือ $K_o K_d K_a \gg \omega_n$ ฟังก์ชันทั้งหมดจะเป็น

$$H(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad \text{และ} \quad H_e(s) = \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2-65)$$

– การตอบสนองต่อการเปลี่ยนแปลงเฟสแบบขั้นบันได (Phase step response)

$$\begin{aligned} \theta_1(t) = \Delta\phi \cdot u(t) &\Rightarrow \Theta_1(s) = \frac{\Delta\phi}{s} \\ \Theta_e(s) = H_e(s) \frac{\Delta\phi}{s} &= \frac{\Delta\phi s^2}{s(s^2 + 2\zeta\omega_n s + \omega_n^2)} \\ \Theta_e(t) = \mathcal{I}^{-1}[\Theta_e(s)] &= \Delta\phi \left(\cos\sqrt{1-\zeta^2}\omega_n t - \frac{\zeta}{\sqrt{1-\zeta^2}} \sin\sqrt{1-\zeta^2}\omega_n t \right) e^{-\zeta\omega_n t}, \quad \zeta < 1 \\ &= \Delta\phi(1 - \omega_n t) e^{-\zeta\omega_n t}, \quad \zeta = 1 \\ &= \Delta\phi \left(\cosh\sqrt{\zeta^2-1}\omega_n t - \frac{\zeta}{\sqrt{\zeta^2-1}} \sinh\sqrt{\zeta^2-1}\omega_n t \right) e^{-\zeta\omega_n t}, \quad \zeta > 1 \end{aligned}$$



รูปที่ 2.19 การตอบสนองเชิงความถี่ของ H(s)

ดังนั้นค่าความผิดพลาดของเฟสในสภาวะคงที่ (steady-state phase error)

$$\theta_e(\infty) = \lim_{s \rightarrow 0} s\Theta_e(s) = 0$$

การตอบสนองต่อการเปลี่ยนแปลงความถี่แบบขั้นบันได (frequency step response)

$$\omega_1(t) = \omega_0 + \Delta\omega \cdot u(t) \Rightarrow \theta_1(t) = \Delta\omega \cdot t \Rightarrow \Theta_1(s) = \frac{\Delta\omega}{s^2}$$

$$\theta_e(s) = H_e(s) \frac{\Delta\omega}{s^2} = \frac{\Delta\omega s^2}{s^2(s^2 + 2\zeta\omega_n s + \omega_n^2)} = \frac{\Delta\omega}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

$$\theta_e(t) = \mathfrak{I}^{-1}[\Theta_e(s)] = \frac{\Delta\omega}{\omega_n} \left(\frac{1}{\sqrt{1-\zeta^2}} \sin \sqrt{1-\zeta^2} \omega_n t \right) e^{-\zeta\omega_n t} \quad , \quad \zeta < 1$$

$$= \frac{\Delta\omega}{\omega_n} (\omega_n t) e^{-\zeta\omega_n t} \quad , \quad \zeta = 1$$

$$= \frac{\Delta\omega}{\omega_n} \left(\frac{1}{\sqrt{\zeta^2 - 1}} \sinh \sqrt{\zeta^2 - 1} \omega_n t \right) e^{-\zeta\omega_n t} \quad , \quad \zeta > 1$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นค่าความผิดพลาดของเฟสในสภาวะคงที่ (Steady-state phase error)

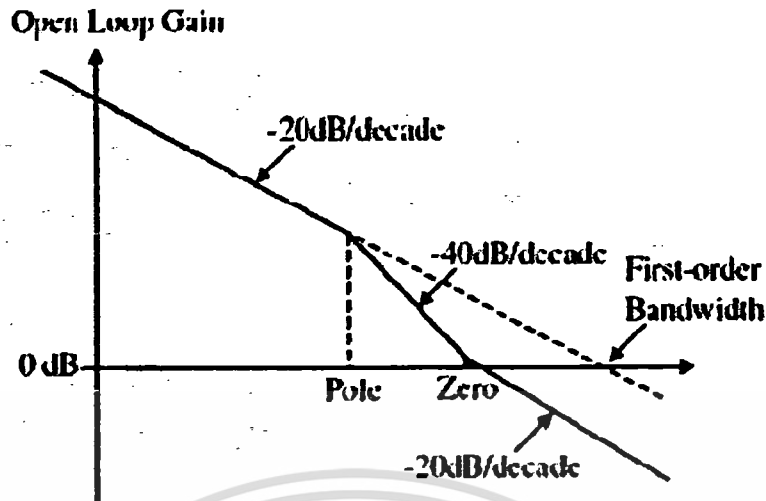
$$\theta_e(\infty) = \lim_{s \rightarrow 0} s \Theta_e(s) = \frac{\Delta \omega}{K_o K_d F(0)} \quad (2-66)$$

- อันดับของเฟสล็คคูลูปจะถูกกำหนดโดยจำนวนโพลของฟังก์ชัน $H(s)$ โดยทั่วไปอันดับของเฟสล็คคูลูปจะเท่ากับอันดับของวงจรรอง+1
- เฟสล็คคูลูปอันดับที่หนึ่งคือ เมื่อ $F(s) = 1$

$$H(s) = \frac{\Theta_2(s)}{\Theta_1(s)} = \frac{K_o K_d}{s + K_o K_d} \quad \text{และ} \quad H_e(s) = 1 - H(s) = \frac{s}{s + K_o K_d}$$

ในขณะที่ความถี่ -3 dB แบนด์วิธจะเท่ากับ $K_o K_d$

- $F(s)$ จะทำให้เฟสล็คคูลูปอันดับสูงๆมี -3dB แบนด์วิธน้อยกว่าเฟสล็คคูลูปอันดับที่หนึ่ง ทำให้เฟสล็คคูลูปอันดับที่หนึ่งมี ช่วงคงการล็ค (Hold range) กว้างกว่าและมีสัญญาณรบกวนมากกว่า ทำให้เฟสล็คคูลูปอันดับที่หนึ่งมีการตอบสนองต่อการเปลี่ยนแปลงที่เร็วกว่า
- โดยปกติเฟสล็คคูลูปอันดับสูงกว่าหนึ่ง จะมีหนึ่งโพลและหนึ่งซีโรเพื่อกำจัดสัญญาณรบกวนได้ดีขึ้น โดยไม่ทำให้ความเร็วลดลง (รูปที่ 2.20) ซึ่งจะต้องมีการเลื่อนเฟสที่ไม่เกิน 90 องศา (ζ มีค่าน้อย) อาจทำให้ระบบเฟสล็คคูลูปไม่เสถียรภาพ



รูปที่ 2.20 การตอบสนองเชิงความถี่ของเฟสล็อคลูปอันดับสูง

2.2.5.2 การเข้าสู่สภาวะล็อกของเฟสล็อคลูปแบบเชิงเส้น (Acquisition Process)

- เมื่อเฟสล็อคลูปไม่อยู่ในสภาวะล็อก ทำให้มีความต่างเฟสมากจึงไม่สามารถที่จะใช้แบบจำลองเชิงเส้นได้
- ช่วงคงการล็อก (Hold range, $\Delta\omega_H$) คือช่วงความถี่อินพุตที่เฟสล็อคลูปสามารถรักษาการล็อกและตามการเปลี่ยนแปลงเฟส(Phase tracking) ได้
- ช่วงดึงการล็อก (Pull-in range, $\Delta\omega_p$) คือช่วงความถี่อินพุตที่เฟสล็อคลูปสามารถเข้าสู่สภาวะล็อกได้
- ช่วงการล็อก (Lock range, $\Delta\omega_L$) คือช่วงความถี่อินพุตที่เฟสล็อคลูปสามารถเข้าสู่สภาวะล็อกได้ภายในช่วงเวลาหนึ่ง ระหว่างความถี่อินพุตและความถี่ของวงจรถบคุมแรงดัน (VCO)
- ช่วงคงการล็อก (Hold range, $\Delta\omega_H$) คำนวณจากความถี่ออฟเซตที่ให้ผลต่างเฟสระหว่าง $-\frac{\pi}{2}$ ถึง $\frac{\pi}{2}$

$$\omega_1(t) = \omega_o \pm \Delta\omega_H \quad \Rightarrow \quad \theta_1(t) = \Delta\omega_H \cdot t \Rightarrow \quad \Theta_1(s) = \frac{\Delta\omega}{s^2}$$

$$\Theta_e(s) = \Theta_1(s)H_e(s) = \frac{\Delta\omega}{s^2} \frac{s}{s + K_o K_d F(s)}$$

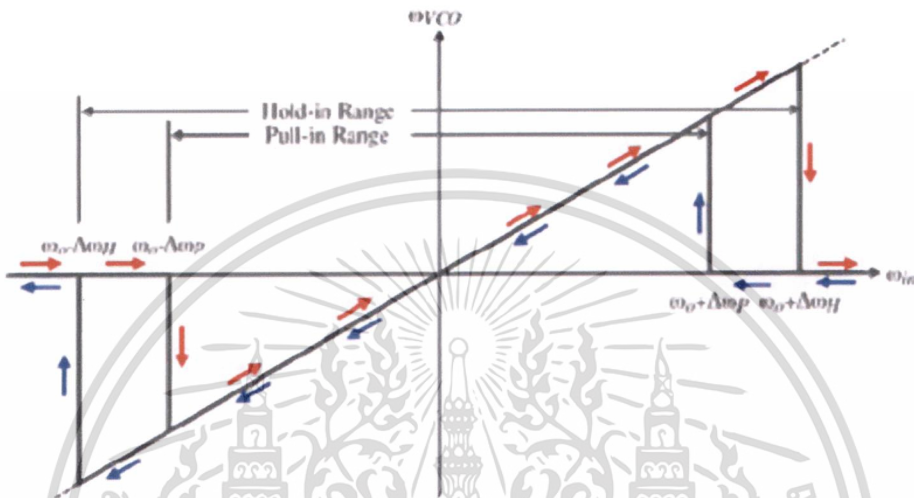
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\lim_{t \rightarrow \infty} \sin \theta_e(t) = \frac{\Delta \omega_H}{K_o K_d F(0)}$$

เมื่อ $\theta_e = \pm \pi/2$ $\Delta \omega_H = \pm K_o K_d F(0)$

สำหรับวงจรรองพาสซีฟ $\Delta \omega_H = \pm K_o K_d$

สำหรับวงจรรองแอกทีฟ $\Delta \omega_H = \pm K_o K_d K_a$



รูปที่ 2.21 ช่วงความถี่การทำงานของเฟสล็อกคูลูป

- ช่วงการล็อก (Lock range, $\Delta \omega_L$)
- สมมติให้เฟสล็อกคูลูปไม่ล็อก และให้ความถี่อินพุตเป็น $\omega_1 = \omega_0 + \Delta \omega$ จะได้ $v_1(t) = V_1 \sin(\omega_0 t + \Delta \omega t)$ และแรงดันเอาต์พุตของวงจรรควบคุมแรงดัน (VCO) เป็น $v_2(t) = V_2 \sin(\omega_0 t)$ จะได้แรงดันเอาต์พุตของวงจรตรวจสอบเฟสเป็น $v_d(t) = K_d \sin(\Delta \omega t) +$ องค์ประกอบความถี่สูง

– หลังจากผ่านวงจรรองความถี่ต่ำแล้วจะได้แรงดันอินพุตของวงจรรควบคุมแรงดัน (VCO) เป็น $v_f(t) \approx K_d |F(j\Delta \omega)| \sin(\Delta \omega t)$ ทำให้เกิดการมอดูเลตเชิงความถี่ในสัญญาณเอาต์พุตของวงจร VCO ดังในรูปที่ 2.21

– ถ้า $\Delta \omega > K_o K_d |F(j\Delta \omega)|$ จะทำให้เฟสล็อกคูลูปไม่สามารถล็อกได้ ซึ่งเฟสล็อกคูลูปจะล็อกได้ก็ต่อเมื่อ $K_o K_d |F(j\Delta \omega)| \geq \Delta \omega$ ดังนั้นช่วงการล็อกจึงมีค่าเท่ากับ $\Delta \omega_L = \pm K_o K_d |F(j\Delta \omega)|$ ดังในรูปที่ 2.23 โดยเฟสล็อกคูลูปสามารถล็อกคูลูปได้ภายในหนึ่งคาบเวลา (one cycle)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ถ้าสมมุติให้ช่วงการล๊อคกว้างกว่าแบนด์วิดท์ของวงจรรอง จะได้
- สำหรับวงจรรองพาสซีฟ

$$\Delta\omega_L = \pm K_o K_d |F(j\Delta\omega)| \approx \pm K_o K_d \frac{\tau_2}{\tau_1 + \tau_2} \approx \pm K_o K_d \frac{\tau_2}{\tau_1} \quad (2-67)$$

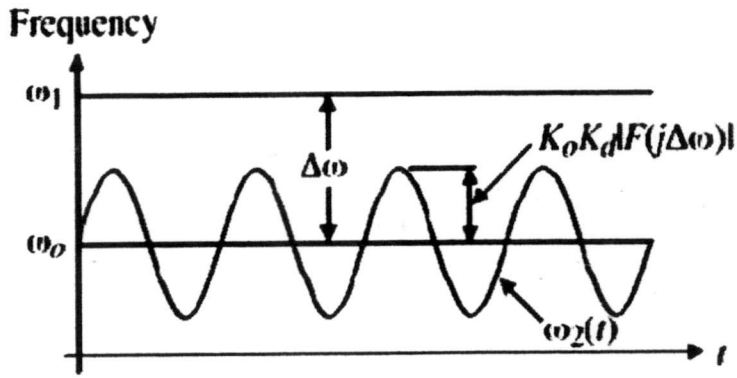
- สำหรับวงจรรองแอกทีฟ

$$\Delta\omega_L = \pm K_o K_d K_a |F(j\Delta\omega)| \approx \pm K_o K_d K_a \frac{\tau_2}{\tau_1} \quad (2-68)$$

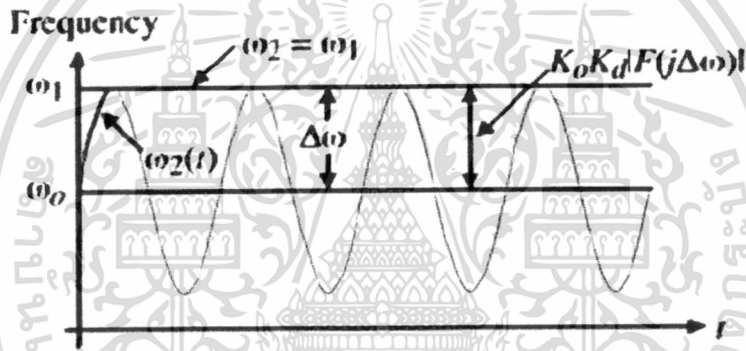
- ถ้าอัตราขยายลูปของเฟสล๊อคลูปมีค่ามาก จะได้ว่าช่วงการล๊อคสำหรับวงจรรองมีค่าเท่ากับ $\Delta\omega_L \approx \pm 2\zeta\omega_n$ และเวลาที่ใช้ในการล๊อค (Lock-in time) มีค่าประมาณเท่ากับหนึ่ง

$$\text{คาบเวลา } T_L \approx \frac{1}{f_n} = \frac{2\pi}{\omega_n}$$

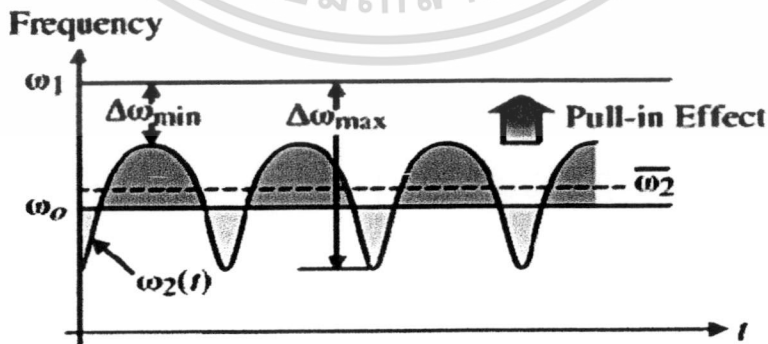
- ช่วงดึงการล๊อค (Pull-in range, $\Delta\omega_p$)
- สมมุติให้เฟสล๊อคลูปไม่ล๊อคและให้ความถี่อินพุตเป็น $\omega_1 = \omega_o + \Delta\omega$ และความถี่ของวงจรรควบคุมแรงดัน (VCO) เป็น ω_o
- รูปที่ 2.24 แสดงช่วงดึงการเข้าล๊อคของเฟสล๊อคลูปเนื่องจาก $\Delta\omega_{\min} < \Delta\omega_{\max}$ ทำให้ความถี่ของสัญญาณด้านบนน้อยกว่าความถี่ของสัญญาณด้านล่าง ทำให้สัญญาณเอาท์พุตของวงจรรควบคุมแรงดัน (VCO) ถูกดึงเข้าสู่ความถี่ ω_1 ภายในช่วงเวลาดึงการเข้าล๊อค (pull-in time) ดังแสดงในรูปที่ 2.25



รูปที่ 2.22 การมอดูเลตเชิงความถี่ในสัญญาณเอาท์พุทของควบคุมแรงดัน (VCO) เมื่อ $\Delta\omega > K_o K_d |F(j\Delta\omega)|$

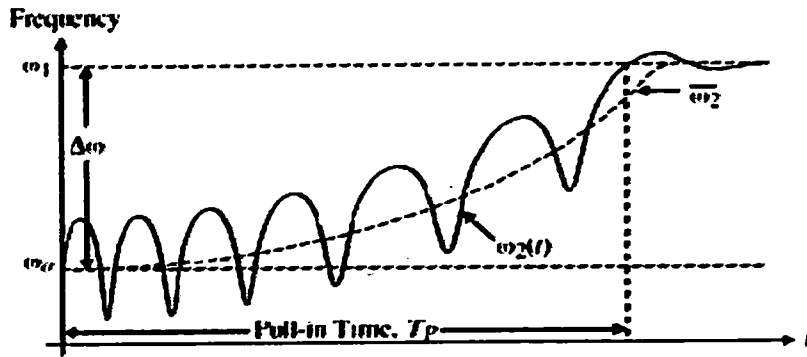


รูปที่ 2.23 การมอดูเลตเชิงความถี่ในสัญญาณเอาท์พุทของควบคุมแรงดัน (VCO) เมื่อ $K_o K_d |F(j\Delta\omega)| \geq \Delta\omega$



รูปที่ 2.24 ช่วงเวลาดึงการลื่นของเฟสล็อกคัลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 กระบวนการดึงการเข้าล็อกของเฟสล็อกคูลูป

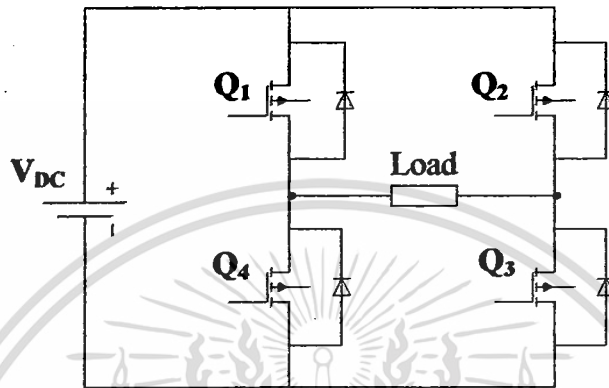


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

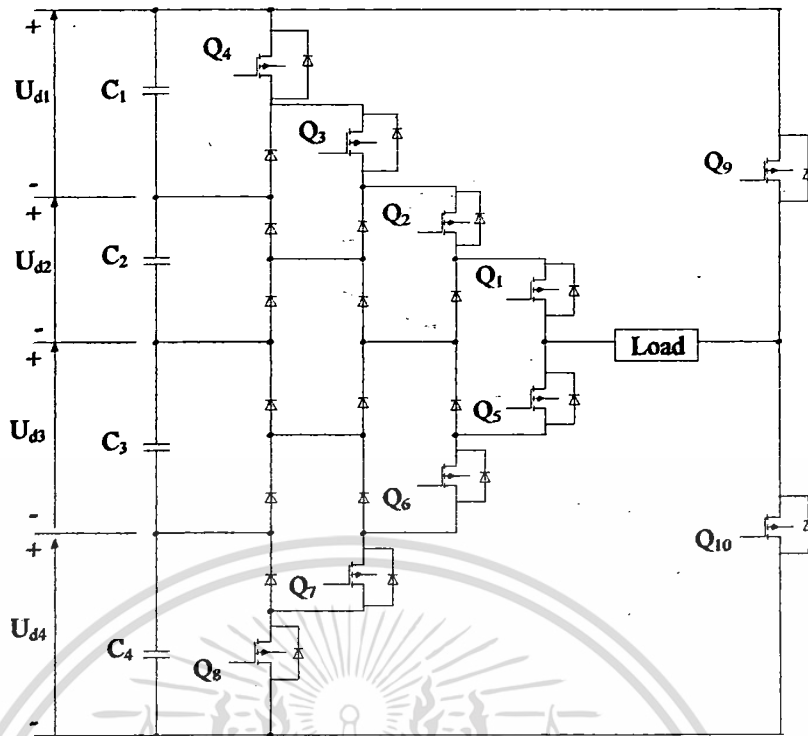
อินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 9 ระดับและชุดควบคุม เฟสล็อกคูลูป

3.1 วงจรอินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส



รูปที่ 3.1 วงจรอินเวอร์เตอร์แรงดันแบบ 2 ระดับ

วงจรในรูปที่ 3.1 เป็นวงจรอินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส แบบ 2 ระดับที่เป็นการแปลงผันแรงดันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ ซึ่งประกอบไปด้วยแหล่งจ่ายแรงดันไฟฟ้ากระแสตรง (V_{DC}) และสวิตซ์จำนวน 4 ตัว โดยแรงดันเอาต์พุตที่ได้จะเป็นแรงดันไฟฟ้ากระแสสลับที่มีลักษณะเป็นคลื่นสี่เหลี่ยมขนาดแอมพลิจูดเท่ากับ $\pm V_o$ ซึ่งเป็นแรงดันไฟฟ้ากระแสสลับที่มีรูปร่างสัญญาณต่างจากไฟฟ้ากระแสสลับในทางอุดมคติที่เป็นคลื่นรูปสัญญาณไซน์ ดังนั้นความต้องการที่จะให้แรงดันเอาต์พุตของอินเวอร์เตอร์มีลักษณะที่ใกล้เคียงสัญญาณไซน์ให้มากที่สุดจึงได้มีการพัฒนา วงจรอินเวอร์เตอร์แรงดันแบบ 2 ระดับให้เป็นวงจรอินเวอร์เตอร์แบบหลายระดับ ซึ่งมีทั้งอินเวอร์เตอร์ 3 ระดับ 5 ระดับ 7 ระดับ 9 ระดับ เป็นต้น[5] ซึ่งจำนวนของระดับยิ่งมากลักษณะสัญญาณแรงดันเอาต์พุตที่ได้จะยิ่งเข้าใกล้สัญญาณไซน์มากขึ้น ค่าฮาร์โมนิกที่ได้ก็จะมีค่าน้อยลงไปตามลำดับ เมื่อนำไปใช้งานจะทำให้การทำงานของโหลดมีความราบเรียบขึ้นด้วย แต่วงจรอินเวอร์เตอร์ที่มีระดับมากขึ้นก็必将มีความซับซ้อนขึ้นด้วยเช่นกัน สำหรับวงจรอินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส 9 ระดับ แสดงดังในรูปที่ 3.2



รูปที่ 3.2 อินเวอร์เตอร์แรงดันเต็มบริดจ์ 1 เฟส แบบ 9 ระดับ

จากรูปที่ 3.2 เป็นวงจรอินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 9 ระดับ ที่พัฒนามาจากอินเวอร์เตอร์เต็มบริดจ์ 1 เฟส 2 ระดับ ซึ่งระดับแรงดันเอาต์พุตนั้นจะขึ้นอยู่กับแรงดันที่เป็นแหล่งจ่ายไฟฟ้ากระแสตรง (DC source) จำนวน 4 ชุดและจำนวนขั้นของช่วงลำดับการสวิตช์จะเป็นไปตามลำดับของอุปกรณ์แต่ละตัว ซึ่งระดับแรงดันอินพุตของไฟฟ้ากระแสตรงที่สามารถเขียนเป็นสมการความสัมพันธ์ได้เป็น

$$V_{AN} = V_{dc1} + V_{dc2} + V_{dc3} + V_{dc4} \quad (3-1)$$

โดยที่ความสัมพันธ์ของแรงดันเอาต์พุตในวงจรอินเวอร์เตอร์หลายระดับ แสดงได้ดังตารางที่

3.1

ตารางที่ 3.1 แสดงแรงดันเอาต์พุตของวงจรอินเวอร์เตอร์ 9 ระดับ

α	u_1	u_2	$u = u_1 + u_2$
$0 \leq \alpha \leq \alpha_1$	0	0	0
$\alpha_1 \leq \alpha \leq \alpha_2$	0	E	E
$\alpha_2 \leq \alpha \leq \alpha_3$	2E	0	2E
$\alpha_3 \leq \alpha \leq \alpha_4$	2E	E	3E
$\alpha_4 \leq \alpha \leq \pi/2$	2E	2E	4E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อนุกรมฟูเรียร์ของรูปคลื่นแรงดันเอาต์พุตในอินเวอร์เตอร์หลายระดับแบบคาสเคด (Cascade) ที่กล่าวอยู่ใน[5] สามารถเขียนได้เป็นสมการ

$$V_{out}(\omega t) = \sum_{n=1}^{\infty} \left[\frac{4E}{n\pi} \sum_{k=1}^s \cos(n\alpha_k) \right] \sin(n\omega t) \quad (3-2)$$

และค่าสัมประสิทธิ์ (h_n) ของอนุกรมฟูเรียร์ในสมการ สามารถกำหนดได้เป็น

$$h_n = \frac{4E}{n\pi} \sum_{k=2}^s \cos(n\alpha_k) \quad (3-3)$$

เมื่อ $n = 1, 3, 5, \dots$

จุดประสงค์ของการใช้วงจรอินเวอร์เตอร์หลายระดับแบบคาสเคด (Cascade) คือใช้เทคนิคการมอดูเลตสัญญาณแบบ PWM ที่สัญญาณพัลส์เป็นแบบลำดับชั้น โดยมุมของการสวิตช์จะเป็น $\alpha_1, \alpha_2, \alpha_3, \alpha_4 < \frac{\pi}{2}$ ในการทำให้ฮาร์มอนิกส์อันดับที่หนึ่งมีค่าเท่ากับแรงดันพื้นฐานที่ต้องการ (V_1) และเป็นการกำจัดฮาร์มอนิกส์แบบที่เจาะจงเลือกได้ ซึ่งเป็นการประยุกต์ที่มีประโยชน์กับการนำไปใช้ขับมอเตอร์ไฟฟ้า 3 เฟส ซึ่งฮาร์มอนิกส์อันดับที่ 3 ของในแต่ละเฟสนั้นไม่สามารถที่จะกำจัดออกได้ จึงจำเป็นต้องกำจัดฮาร์มอนิกส์อันดับ 5, 7, 11 ของค่าความผิดเพี้ยนฮาร์มอนิกส์รวม (THD) แทน รูปแบบทางคณิตศาสตร์ที่ปรากฏใน[5] ตามเงื่อนไขเหล่านั้นสามารถเขียนได้เป็นดังสมการ

$$\begin{aligned} \frac{4E}{\pi} (\cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3) + \cos(\alpha_4)) &= V_1 \\ \cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) + \cos(5\alpha_4) &= 0 \\ \cos(7\alpha_1) + \cos(7\alpha_2) + \cos(7\alpha_3) + \cos(7\alpha_4) &= 0 \\ \cos(11\alpha_1) + \cos(11\alpha_2) + \cos(11\alpha_3) + \cos(11\alpha_4) &= 0 \end{aligned} \quad (3-4)$$

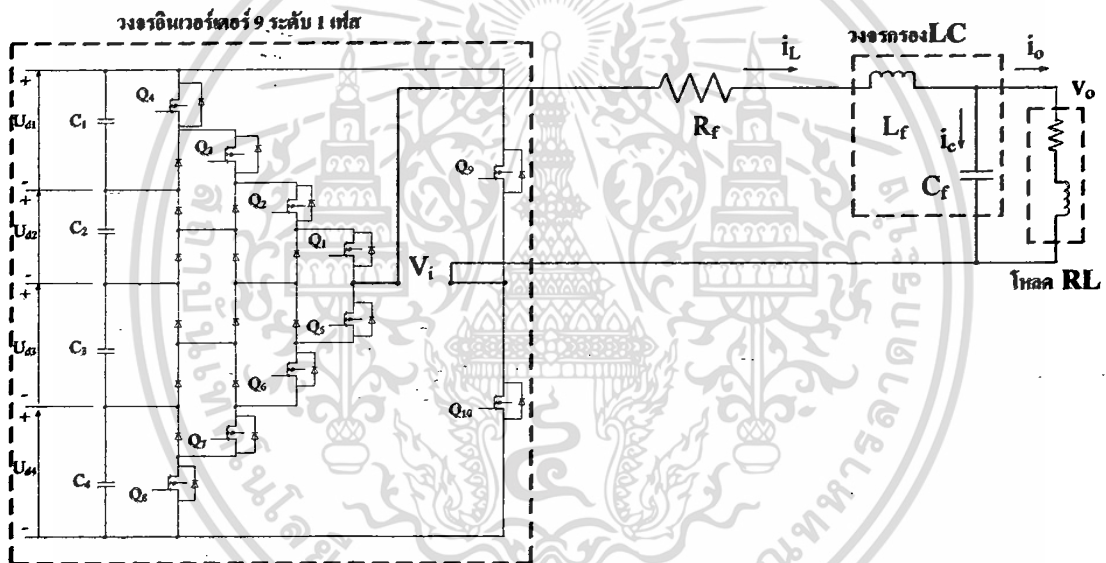
สมการ (3-4) คือสมการที่ได้จากกระบวนการคิดขั้นสูงที่ใช้กระบวนการคำนวณเชิงตัวเลขที่ไม่เป็นเชิงเส้นที่ใช้วิธีการคำนวณซ้ำทางตัวเลขตามวิธีการของนิวตัน ราฟสัน จากวิธีการแก้ปัญหาจากเงื่อนไขในสมการที่ (3-4) ที่ถูกต้องจะเห็นได้ว่าไม่มีส่วนประกอบฮาร์มอนิกส์อันดับที่ 5, 7, 11 รวมอยู่ด้วย ในการวัดค่าประสิทธิภาพของสัญญาณแรงดันเอาต์พุต จะวัดค่าในรูปของค่าความผิดเพี้ยนฮาร์มอนิกส์รวม (THD) ซึ่งแสดงในรูปสมการได้เป็น

$$THD = \sqrt{\frac{\sum_{n=2}^{\infty} H_n^2}{H_1^2}} \quad (3-5)$$

โดยที่ H_1 คือ ขนาดของความถี่พื้นฐาน

H_n คือ ขนาดของฮาร์มอนิกลำดับที่ n

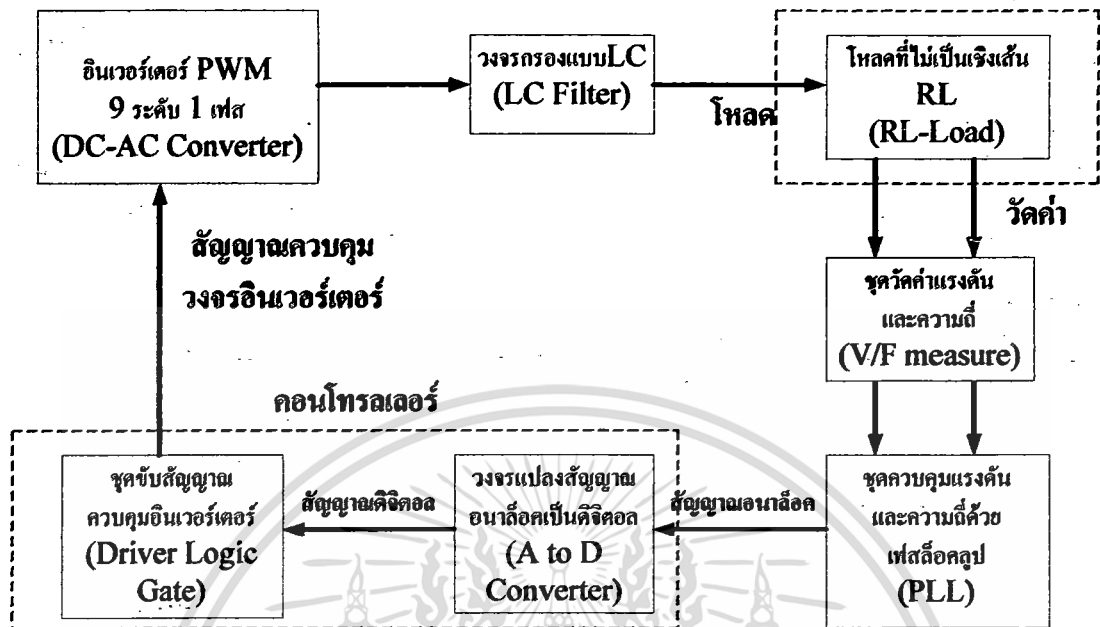
วงจรรินเวอร์เตอร์ที่ใช้ในการทดสอบนั้นจะเป็นวงจรรินเวอร์เตอร์แหล่งจ่ายแรงดันหนึ่งเฟส 9 ระดับแบบเต็มบริดจ์ ที่ประกอบด้วยแหล่งจ่ายไฟฟ้ากระแสตรง (DC voltage source), อุปกรณ์อิเล็คทรอนิกส์กำลังกึ่งตัวนำ (MOSFET), อุปกรณ์ป้องกันกระแสย้อนกลับ (Freewheeling diode), วงจรกรองความถี่ความถี่ต่ำ (Low-Filter) แบบ LC และโหลดแบบไม่เป็นเชิงเส้นประเภท RL (Non-linear load) ที่ความถี่จะมีผลต่อโหลด ซึ่งเห็นได้ชัดดังรูปที่ 3.3



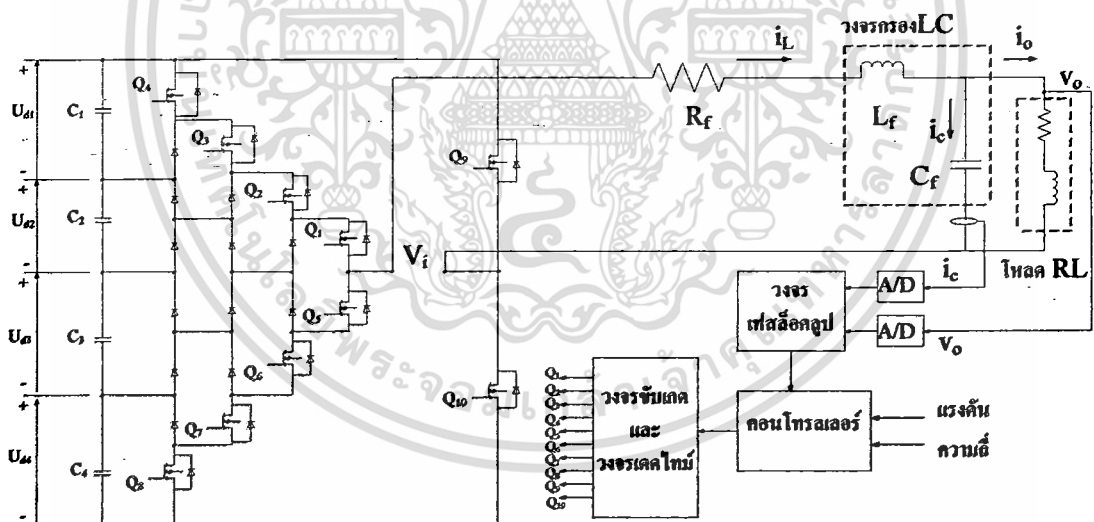
รูปที่ 3.3 วงจรรินเวอร์เตอร์ที่ต่อเข้ากับวงจรกรองและโหลด

ในกรณีที่ใช้การควบคุมวงจรรินเวอร์เตอร์ให้ทำงานตามความต้องการของโหลดนั้น เราจะใช้การวัดค่าแรงดันป้อนกลับจากโหลดและกระแสของตัวเก็บประจุมายังชุดควบคุมแรงดันและความถี่ เพื่อที่จะหาค่าแรงดันและความถี่ที่ผิดพลาดจากนั้นจึงทำการชดเชยค่าผิดพลาดด้วยชุดควบคุมของเฟสล็อกคัลบ์ซึ่งตัวควบคุมจะทำการแปลงค่าจากสัญญาณอนาล็อกมาเป็นสัญญาณดิจิทัล และส่งสัญญาณดิจิทัลไปยังส่วนของตัวขั้ววงจรรินเวอร์เตอร์ เพื่อทำการควบคุมวงจรรินเวอร์เตอร์ให้ทำงานได้ตามความต้องการของโหลด โดยที่วงจรควบคุมอินเวอร์เตอร์ทำการสวิตช์ซึ่งนั้นจะส่ง

สัญญาณ PWM ในรูปแบบของลอจิกไปขับวงจรอินเวอร์เตอร์ โดยวงจรควบคุมระบบทั้งหมดสามารถเขียนเป็นบล็อกไดอะแกรมได้ตามรูปที่ 3.4ก



รูปที่ 3.4ก บล็อกของวงจรควบคุมอินเวอร์เตอร์ทั้งหมด



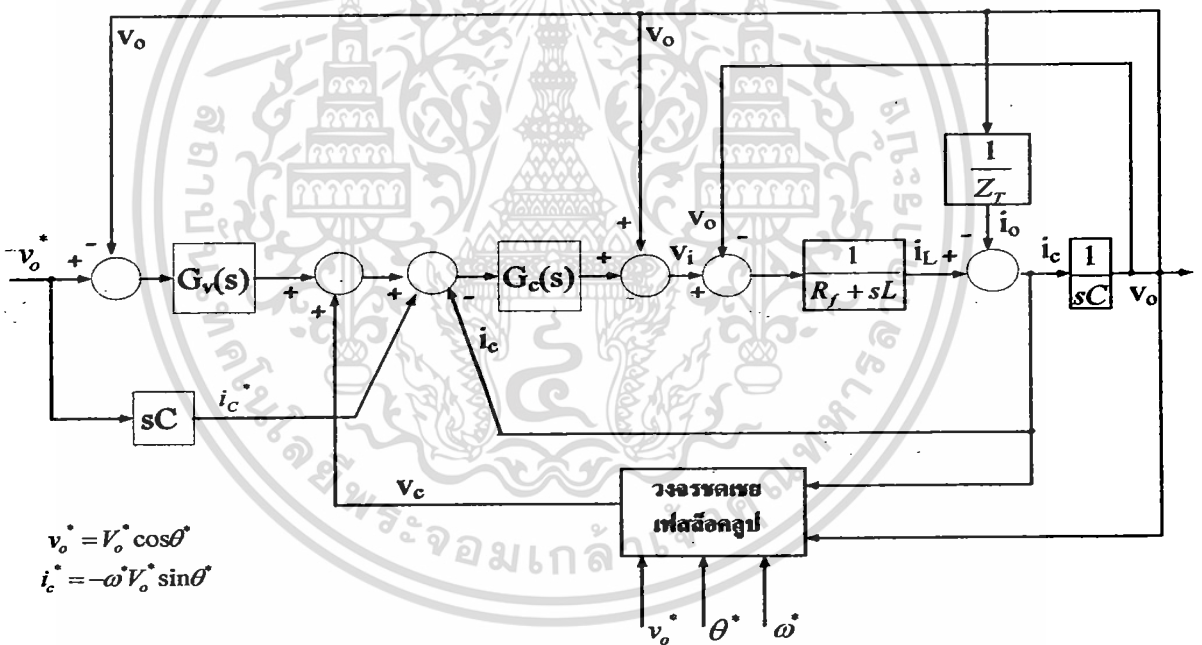
รูปที่ 3.4ข รูปวงจรอินเวอร์เตอร์ที่ถูกควบคุมโดยชุดเฟสล็อกคูลูป

จากรูปที่ 3.4ข. เป็นรูปที่แสดงการควบคุมวงจรอินเวอร์เตอร์ที่จะป้อนแรงดันให้กับโหลดแบบไม่เป็นเชิงเส้น โดยผ่านวิธีการควบคุมด้วยเฟสล็อกคูลูป ซึ่งสามารถที่จะเขียนเป็นบล็อกแสดงการควบคุมการทำงานของระบบ[12] ได้ดังรูปที่ 3.5 ดังนี้ จากรูปเป็นการวัดค่าแรงดันจากโหลดแบบไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชิงเส้นและค่ากระแสของตัวเก็บประจุซึ่งเป็นค่าที่ใช้ในการชดเชยในส่วนของโพลตามาเข้ากระบวนการเฟสล็คคูลูป แล้วเฟสล็คคูลูปจะส่งค่าที่ต้องทำการชดเชยส่งต่อไปยังวงจรถบคุมแบบ PI ให้ระบบทำการชดเชยค่าที่เหมาะสมตามการเปลี่ยนแปลงของโพล

สำหรับโพลนั้นโดยทั่วไปถ้าเป็นโพลแบบตัวต้านทานเพียงอย่างเดียว (R) จะไม่มีความยุ่งยากมากนัก แต่เมื่อโพลเป็นแบบที่มีตัวต้านทานร่วมกับตัวเหนี่ยวนำ (RL) หรือแบบที่มีตัวต้านทานร่วมกับตัวเก็บประจุ (RC) ก็จะมีค่าซับซ้อนขึ้นมาอีก (จากรูปที่ 3.5 ค่าโพลคืออิมพีแดนซ์คือค่า Z_T) นอกจากจะมีผลต่อค่ากำลังไฟฟ้าที่อาจจะเกิดความสูญเสียขึ้นแล้วยังเป็นการควบคุมค่าแรงดันและความถี่ให้มีความแม่นยำอีกด้วย และยังเป็นการชดเชยให้ระบบมีการสูญเสียที่ลดลง ในการควบคุมนั้นเราจะใช้การควบคุมแบบ PI ที่จะทำการควบคุมบล็อกแบบ P สองบล็อก บล็อกแรกจะทำการควบคุมแรงดันก็คือค่า $G_v(s)$ และบล็อกที่สองก็คือส่วนที่ทำการควบคุมกระแสคือ $G_c(s)$ ซึ่งผลจากการควบคุมบล็อกทั้งสองแบบ PI นั้นจะทำให้ค่าความผิดพลาดของระบบลดลงจนเป็นศูนย์หรืออาจจะมีค่าที่ใกล้เคียงกับค่าอ้างอิงได้



รูปที่ 3.5 บล็อกไดอะแกรมแสดงการทำงานของวงจรรีโวลต์อินเวอร์เตอร์

ในรูปที่ 3.6 แสดงส่วนของการทำงานหาแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุจากวงจรรีโวลต์อินเวอร์เตอร์จากในรูปที่ 3.3 ซึ่งสมมุติให้อินเวอร์เตอร์เป็นแหล่งจ่าย ดังนั้นแรงดันและกระแสที่ได้จากวงจรรีโวลต์อินเวอร์เตอร์เต็มบริดจ์คือ V_i, i_L ตามลำดับ ส่วน i_c คือกระแสที่ผ่านตัวเก็บประจุ และ v_o, i_o คือแรงดันและกระแสเอาต์พุต ซึ่งนำมาเขียนเป็นสมการสมมูลทางไฟฟ้าจะได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_i = V_{Rf} + V_L + V_o \quad (3-6)$$

ดังนั้น แรงดันเอาต์พุต V_o คือ

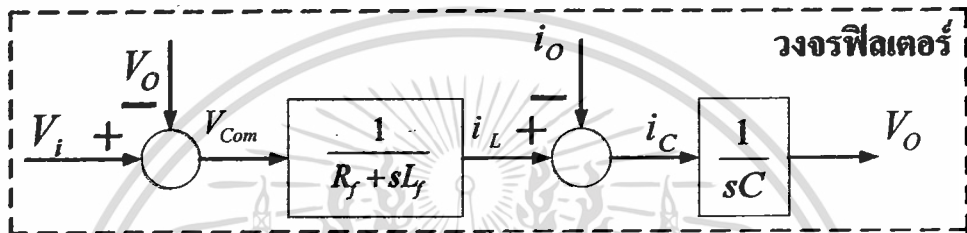
$$V_o = V_i - V_{Rf} - V_L \quad (3-7)$$

และจะสามารถหาค่ากระแสไฟฟ้าได้เป็น

$$i_L = i_c + i_o \quad (3-8)$$

ดังนั้น กระแสที่ตัวเก็บประจุ i_c คือ

$$i_c = i_L - i_o \quad (3-9)$$



รูปที่ 3.6 บล็อกส่วนของแรงดันเอาต์พุตกับกระแสที่ตัวเก็บประจุ

3.2 ตัวชดเชยเฟสลูป (Phase Lock Loop compensation: PLL)

ในวงจรของเฟสลูป ค่ากระแสของตัวเก็บประจุ (i_c) และค่าแรงดันของโหลด (V_o) จะถูกวัดค่าและทำการป้อนกลับไปยังส่วนของวงจรควบคุม โดยแรงดันเอาต์พุตของวงจรอินเวอร์เตอร์จะเป็นผลจากการปรับสัญญาณเอาต์พุตที่มาจากวงจรควบคุมแรงดัน (VCO) ในระบบเฟสลูป ส่วนวงจรรองความถี่ต่ำนั้นจะทำหน้าที่เป็นวงจรอินทิเกรเตอร์ที่จะเป็นจากกระแสมาอยู่ในรูปของแรงดัน และนำไปเข้าวงจรตรวจสอบเฟสเพื่อหาความแตกต่างของเฟส จากนั้นจะทำการลูปและติดตามความถี่ให้มีความเสถียรภาพต่อวงจรอินเวอร์เตอร์

ดังนั้น ความแตกต่างของเฟสในรูปแบบนี้จะขึ้นอยู่กับ การปรับความถี่ที่เป็นผลมาจากวงจรควบคุมแรงดันในระบบเฟสลูป ซึ่งการปรับค่าความถี่ของวงจรควบคุมแรงดัน (VCO) ในรูปของเฟสลูปจะได้รับการปรับค่าความไว (K_o) ของวงจรควบคุมแรงดัน (VCO) ถ้าในการปรับความถี่กลางของวงจรควบคุมแรงดันคือ f_o แล้วค่าของมุมที่ต้องการที่จะใช้เป็นมุมอ้างอิงก็คือ θ^* ซึ่งจะสามารถเห็นได้ชัดจากสมการ[12] คือ

$$\theta^* = \int_0^t \omega^*(\tau) d\tau + \theta_0^* \quad (3-10)$$

เมื่อ ω^* คือ ค่าของมุมที่ต้องทำการปรับค่าและเป็นมุมอ้างอิง

θ_0^* คือ ค่ามุมเดิมที่ทำการวัดค่าได้

จากสมการเมื่อทำการอินทิเกรทเทอมแรกของทางขวามือในสมการเรียบร้อยแล้ว จะทำให้ได้ค่าเป็นมุมที่ต้องทำการปรับค่าที่ได้มาจากวงจรควบคุมแรงดัน เช่น ในกรณีที่หลังจากอินทิเกรทเทอมแรกของพจน์ทางขวามือแล้ว ค่าความแตกต่างของมุมเป็น 15 องศา เมื่อรวมกับค่าในพจน์ที่สองทางขวามือคือ 10 องศา จะทำให้มุมที่ต้องทำการปรับค่า คือ 25 องศา และเมื่อทำการปรับค่าโดยอาศัยวงจรเฟสลอคคู่ไปเรื่อยๆแล้ว เทอมแรกของสมการทางขวามือจะเป็นศูนย์นั่นก็คือ สมการทางซ้ายมือและขวามือจะมีค่าที่เท่ากันแล้ว จึงเรียกได้ว่าเข้าสู่สถานะลอค

สำหรับในรูปแบบจำลองนี้ ค่าความแตกต่างของมุมสามารถคำนวณได้จากสมการต่อไปนี้

$$\Delta\delta = \theta - \theta^* \quad (3-11)$$

เมื่อ $\Delta\delta$ คือค่าความแตกต่างของมุม

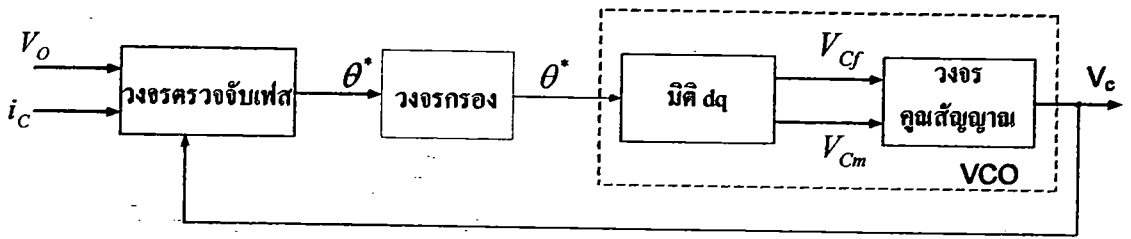
สำหรับค่ากระแสของตัวเก็บประจุหลังจากที่ผ่านวงจรอินทิเกรเตอร์แล้วจะทำให้ได้เป็นค่าแรงดัน ซึ่งจะนำไปใช้ในการเปรียบเทียบของวงจรตรวจสอบเฟสต่อไป เป็นไปตามสมการ[12] คือ

$$I_c = \frac{V_c}{\omega^* C} \quad (3-12)$$

ซึ่งถึงแม้ว่าโพลของวงจรอินเวอร์เตอร์จะมีการเปลี่ยนแปลง แต่เมื่อใช้วิธีการของเฟสลอคคู่เข้ามาช่วยในการลอคและติดตามความถี่ที่เกิดขึ้นก็สามารถที่จะทำการชดเชยให้กับระบบได้เช่นกัน

3.2.1 การทำงานของระบบเฟสลอคคู่

ในระบบของเฟสลอคคู่ นั้น เฟสลอคคู่อันดับที่สองจะเป็นที่นิยมใช้กันทั่วไปอย่างมาก ซึ่งเฟสลอคคู่อันดับที่สองนั้นจะทำหน้าที่ในการกรองและมีประสิทธิภาพเป็นอย่างดี ซึ่งในการจะทำการควบคุมเฟสลอคคู่กับวงจรอินเวอร์เตอร์จึงจะต้องใช้การควบคุมที่มีการลดค่าความผิดพลาดของระบบได้เป็นอย่างดี จึงต้องใช้การควบคุมแบบ PI เข้ามาช่วยในการควบคุม จากรูปที่ 7 เป็นการหาแรงดันชดเชย V_c จากการใช้วงจรเฟสลอคคู่ตรวจจับสัญญาณแรงดันเอาท์พุท (V_o) และสัญญาณกระแสที่ตัวเก็บประจุ จะสามารถมองการทำงานของเฟสลอคคู่ออกเป็น 2 แขน โดยแขนที่หนึ่งทำการชดเชยให้กับแรงดัน และแขนที่สองทำการชดเชยให้กับความถี่ ซึ่งทั้งสองแขนสุดท้ายแล้วจะถูกชดเชยโดยวงจรควบคุมการแกว่งแรงดัน (VCO) ในเฟสลอคคู่



รูปที่ 3.7 บล็อกไดอะแกรมของแรงดันชดเชยด้วยเฟสล็อกคูลูป

สำหรับจุดมุ่งหมายในการควบคุมตัวชดเชยของเฟสล็อกคูลูปนั้นจะมีตัวควบคุมแบบ PI สองบล็อกด้วยกัน บล็อกแรกจะทำหน้าที่ในการปรับแต่งขนาด ซึ่งแทนด้วยบล็อก $G_{cm}(s)$ และบล็อกที่สองจะทำหน้าที่ในการปรับแต่งเฟสแทนด้วยบล็อก $G_{cf}(s)$ ในบล็อกแรกนั้น สามารถที่จะหาค่าแรงดันที่ต้องทำการปรับค่าได้จากสมการ[12]

$$V_c = G_m(s) \cdot \Delta V \quad (3-13)$$

เมื่อ V_c คือค่าแรงดันที่ต้องทำการชดเชย

ΔV คือค่าความแตกต่างของแรงดันอ้างอิงและแรงดันเอาต์พุต

และค่าความแตกต่างของแรงดันอ้างอิงและแรงดันเอาต์พุต สามารถหาได้จากสมการต่อไปนี้

$$\Delta V = V_o^* - V_o \quad (3-14)$$

โดยที่ V_o^* คือ แรงดันอ้างอิง และ V_o คือค่าแรงดันเอาต์พุต

และ $G_{cm}(s)$ คือ ทรานสเฟอร์ฟังก์ชันของการควบคุมแบบ PI เขียนดังสมการที่ (3-15)

$$G_{cm}(s) = K_v \left(\frac{1 + s\tau_v}{s\tau_v} \right) \quad (3-15)$$

เมื่อ K_v คือ ค่าอัตราขยายของบล็อกที่ใช้ในการปรับค่าแรงดัน

τ_v คือ ค่าคงที่ทางเวลาที่ใช้ในการปรับขนาดของแรงดัน

ในบล็อกที่สองที่จะใช้ในการปรับเฟส ซึ่งในการปรับเฟสนั้นจะคำนวณได้จากมุม ดังนั้นเราจะต้องทำการอินทิเกรตเฟสให้อยู่ในรูปของมุมก่อน แล้วจึงทำการเปรียบเทียบมุมต่อไป ซึ่งค่ามุนนั้นสามารถหาได้จากสมการต่อไปนี้

$$\theta_c = \int \omega_c \quad (3-16)$$

โดยที่ θ_c คือ ค่ามุมที่ต้องทำการชดเชย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนก่อนที่จะทำการอินทิเกรตเทอม $\int \omega_c$ จะต้องทำการรวมความแตกต่างเฟสกับค่าเฟสเดิมก่อนจึงจะทำการอินทิเกรตได้ ดังสมการต่อไปนี้

$$\omega_c = \omega' + \omega_o \quad (3-17)$$

ก็จะได้เป็นค่าเฟสที่ต้องทำการชดเชย ซึ่งค่าเฟสนี้จะมีผลต่อความถี่ที่ได้จากวงจรควบคุมแรงดันด้วย ส่วนค่าเฟสเดิม (ω_o) นั้น สามารถหาได้จากการนำค่าความแตกต่างของมุมทำการขยายด้วยอัตราขยายเฟส $G_{cf}(s)$ ตามสมการคือ

$$\omega_o = G_{cf}(s) \cdot \Delta\theta \quad (3-18)$$

ส่วนของบล็อกที่ใช้ในการปรับค่าเฟสสามารถที่จะแทนได้ด้วยทรานสเฟอร์ฟังก์ชัน ดังนี้

$$G_{cf}(s) = K_f \left(\frac{1 + s\tau_f}{s\tau_f} \right) \quad (3-19)$$

เมื่อ K_f คือค่าอัตราขยายที่ใช้ในการปรับค่าเฟส

τ_f คือค่าคงที่ทางเวลาที่ใช้ในการปรับค่าเฟส

จากความสัมพันธ์ของแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุในสมการที่ (3-7) และ (3-9) ซึ่งจะทำให้การวัดสัญญาณทั้งสองเพื่อป้อนกลับเข้าสู่วงจรเฟสล๊อคที่ใช้ในการควบคุมวงจรถ่ายอินเวอร์เตอร์นั้น สามารถเขียนความสัมพันธ์ของกระแสที่ตัวเก็บประจุได้เป็น

$$i_c = C \frac{dv_o}{dt} \quad (3-20)$$

โดยที่ i_c คือ กระแสที่ตัวเก็บประจุ

v_o คือ แรงดันเอาต์พุต

และโดยการกำหนดให้แรงดันเอาต์พุตมีค่าเท่ากับ $v_o = V_o \cos \theta$ ดังนั้นจะสามารถเขียนค่ากระแสที่ตัวเก็บประจุได้ใหม่เป็น (ดูเพิ่มเติมได้ในภาคผนวก ค)

$$i_c = -\omega C V_o \sin \theta \quad (3-21)$$

เมื่อ $\omega = d\theta / dt$

และ θ คือ มุมเฟสของแรงดันเอาต์พุต

จากความสัมพันธ์ของแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่มีมุมเฟสต่างกันเป็นมุม 90 องศาในแกน $d-q$ ดังนั้น จึงเขียนแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุได้ใหม่เป็น

$$V_{qs} = v_o = V_o \cos \theta \quad (3-22)$$

$$V_{ds} = \frac{1}{\omega C} i_o = -V_o \sin \theta \quad (3-23)$$

และในการจัดฟอร์มใหม่โดยใช้การอินเวิร์สเมตริก (Inverse Matrix) จะทำให้ได้รูปแบบแรงดันและกระแสในแกน de และ qe เป็นดังนี้[12]

$$\begin{pmatrix} V_{qe} \\ V_{de} \end{pmatrix} = \begin{pmatrix} \cos \theta^* & -\sin \theta^* \\ \sin \theta^* & \cos \theta^* \end{pmatrix} \begin{pmatrix} V_{qs} \\ V_{ds} \end{pmatrix} \quad (3-24)$$

จากสมการที่ (3-19) จะเขียนใหม่ได้เป็น

$$V_{qe} = V_o \cos \theta^* \cos \theta + V_o \sin \theta^* \sin \theta \approx V_o \quad (3-25)$$

$$\begin{aligned} V_{de} &= V_o \sin \theta^* \cos \theta - V_o \cos \theta^* \sin \theta \\ &= V_o \sin \delta \approx V_o \delta \end{aligned} \quad (3-26)$$

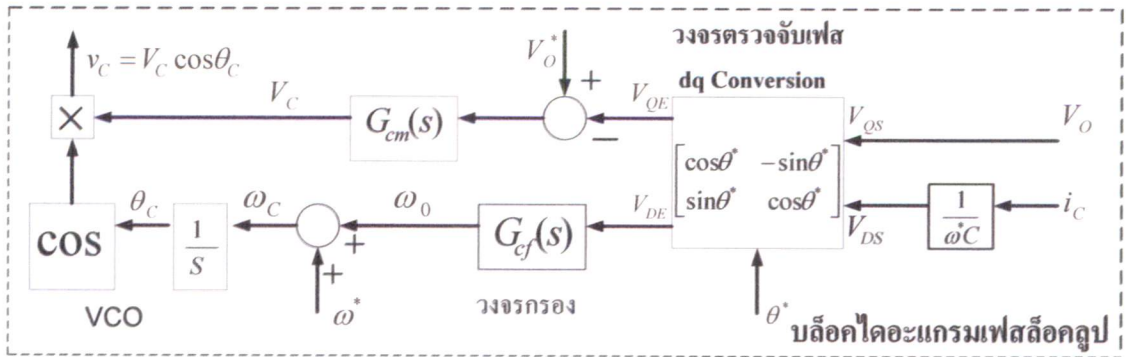
สมการที่ (3-25) ได้ผลลัพธ์เป็น V_o ที่แทนการหาค่าแรงดันระหว่างแรงดันในแกน q ที่แทนแรงดันเอาต์พุตและแรงดันในแกน d ที่แทนกระแสที่ตัวเก็บประจุ

และในสมการที่ (3-26) เป็นการหาความต่างของมุมเฟสระหว่างแรงดันในแกน q ที่แทนแรงดันเอาต์พุตและแรงดันในแกน d ที่แทนกระแสที่ตัวเก็บประจุ ซึ่งเมื่อมุมต่างเฟสของทั้งสองสัญญาณมีมุมเฟสเดียวกันก็จะทำให้ค่าแรงดัน V_{de} ในสมการที่ (3-25) มีค่าเป็นศูนย์ ในทางตรงกันข้าม ถ้ามุมต่างเฟสของสัญญาณทั้งสองมีค่าต่างกันก็จะทำให้ค่าแรงดัน V_{de} ในแกน d และจะส่งผลต่อค่ามุมเฟส θ_c ที่อยู่ในวงจรควบคุมการแกว่งของแรงดัน (VCO) และจากการทำงานของวงจรเฟสล็อกในแกน d และแกน q จะสามารถสรุปหาค่าแรงดันชดเชยที่ได้จากวงจรเฟสล็อกโดยการนำสัญญาณทั้งสองมาคูณกันก็จะได้สมการเป็น

$$v_c = V_c \cos \theta_c \quad (3-27)$$

ซึ่งกระบวนการทำงานของวงจรเฟสล็อกสามารถดูละเอียดได้จากบล็อกไดอะแกรมในรูปที่

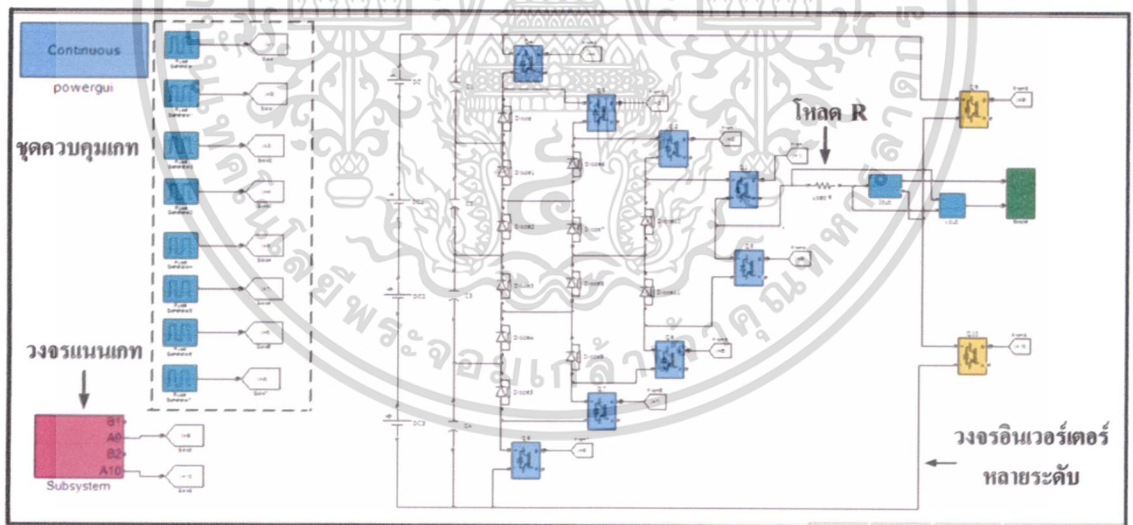
3.8



รูปที่ 3.8 บล็อกไดอะแกรมของวงจรเฟสล็อกคูล

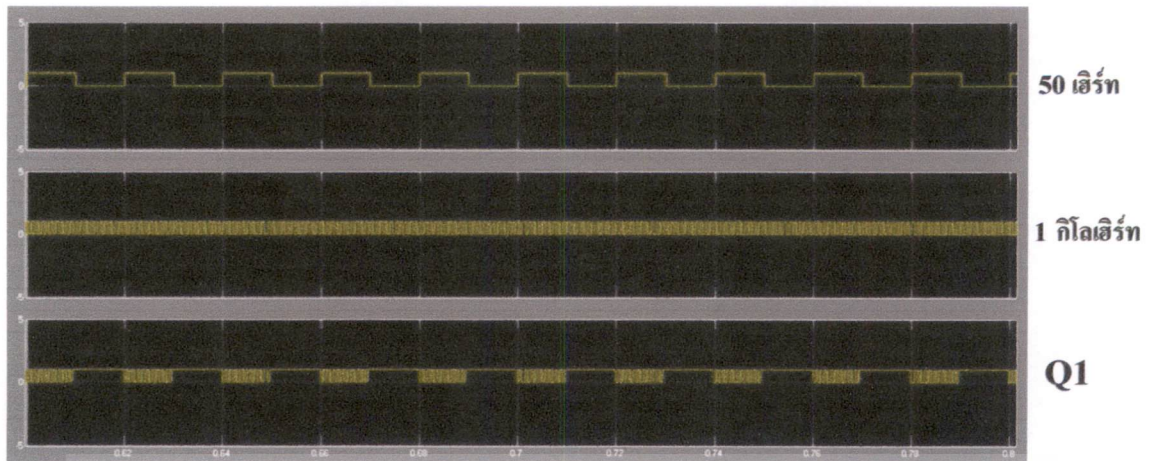
3.2.2 จำลองการทำงานวงจรอินเวอร์เตอร์หลายระดับด้วยโปรแกรม MATLAB/Simulink

ในการออกแบบการทำงานของวงจรอินเวอร์เตอร์หลายระดับนั้นได้จำลองการทำงานของวงจรอินเวอร์เตอร์หลายระดับ โดยประกอบไปด้วยการทดลองสร้างสัญญาณพัลส์สำหรับนำไปขับวงจรอินเวอร์เตอร์ วงจรอินเวอร์เตอร์หลายระดับแบบไดโอดแค้มป์ ซึ่งในการจำลองการทำงานสามารถแสดงได้ดังรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรอินเวอร์เตอร์หลายระดับที่ใช้การจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สัญญาณ 50 เฮิร์ตและสัญญาณ1 กิโลเฮิร์ต

รูปที่ 3.12 แสดงสัญญาณ Q1 ที่ได้จากชุดวงจรสร้างสัญญาณเดคไทม์

ในรูปที่ 3.12 แสดงสัญญาณ 50 เฮิร์ตและสัญญาณ 1 กิโลเฮิร์ตที่ผ่านวงจรชุดแนกเกท ซึ่งจะทำให้ได้สัญญาณ Q1

สัญญาณ Q1 ที่เปลี่ยนเป็น Q9

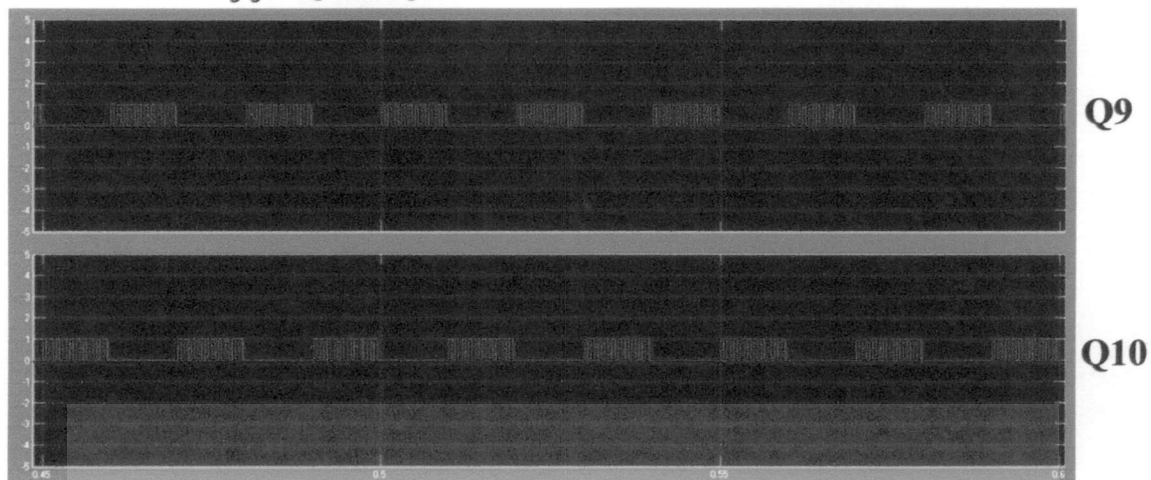


รูปที่ 3.13 แสดงสัญญาณQ1 ที่กลับสัญญาณเป็น Q9

ในรูปที่ 3.13 แสดงสัญญาณ Q1 ที่ทำการกลับสัญญาณเป็น Q9 โดยผ่านวงจรอินเวอร์เตอร์เกต (น็อตเกท) เพื่อที่จะทำสัญญาณ Q9 ไปใช้ในการสวิตซ์ให้กับวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ Q9 และ Q10



รูปที่ 3.14 แสดงสัญญาณที่นำไปใช้ขับอุปกรณ์ Q9 และ Q10

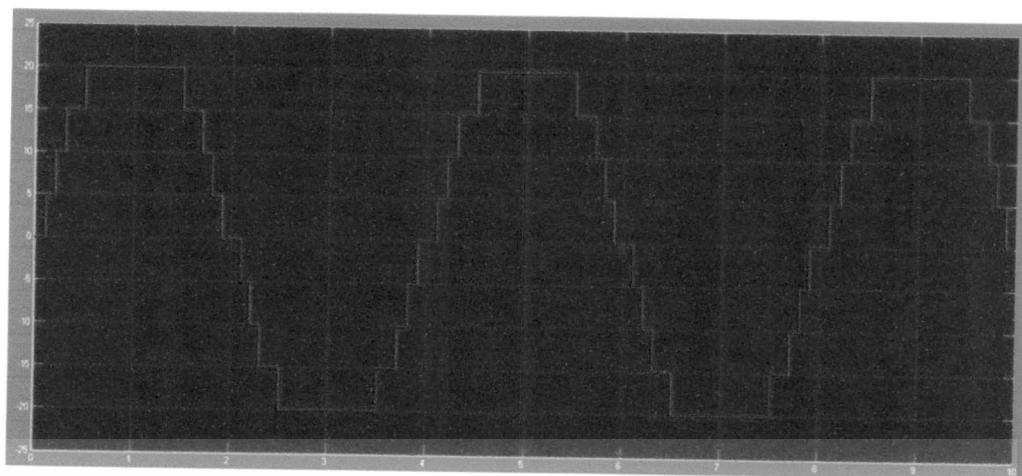
ช่วงเวลาเดดไทม์



รูปที่ 3.15 แสดงช่วงเวลาพักหรือเดดไทม์ของสัญญาณ Q9 และ Q10

ในรูปที่ 3.14 และรูปที่ 3.15 แสดงสัญญาณ Q9 และ Q10 ที่จะนำไปใช้ขับวงจรอินเวอร์เตอร์ โดยในรูปที่ 3.15 จะขยายสเกลเพื่อที่จะแสดงช่วงเวลาพักหรือเดดไทม์ของสัญญาณทั้งสองที่จะทำงานตรงข้ามกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สัญญาณพัลส์ Q1- Q8 ที่ได้ทำการรวมกัน

รูปที่ 3.16 แสดงสัญญาณที่ได้จากการรวมกันของลำดับการสวิตช์อุปกรณ์ Q1-Q8



สัญญาณที่ได้จากการรวมกันของ Q1 – Q8

สัญญาณเอาต์พุตของอินเวอร์เตอร์ 9 ระดับ

รูปที่ 3.17 แสดงเอาต์พุตของอินเวอร์เตอร์ 9 ระดับที่ได้จากการจำลอง

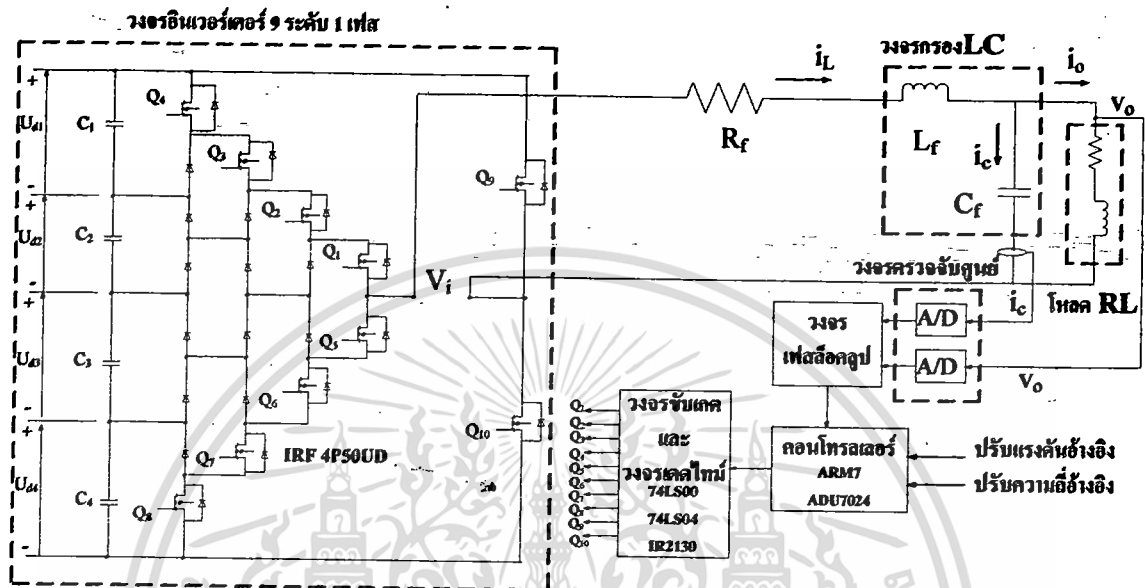
ในรูปที่ 3.17 แสดงสัญญาณที่ได้จากวงจรอินเวอร์เตอร์ โดยภาพด้านบนจะเป็นการรวมกันของสัญญาณ Q1-Q8 ที่แต่ละสัญญาณจะมีขนาดแอมพลิจูด 5 โวลต์ และเมื่อสัญญาณ Q1-Q8 ทำการรวมกันแล้วจะทำให้มีขนาดแอมพลิจูดเป็น ± 20 โวลต์ ส่วนภาพด้านล่างเป็นเอาต์พุตของอินเวอร์เตอร์ที่ได้จากการป้อนแหล่งจ่ายไฟฟ้ากระแสตรง 4 แหล่งจ่าย แหล่งละ 50 โวลต์ ร่วมกับลำดับการสวิตช์ของอุปกรณ์ จึงทำให้เอาต์พุตที่ได้มีขนาดแอมพลิจูดเป็น ± 200 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

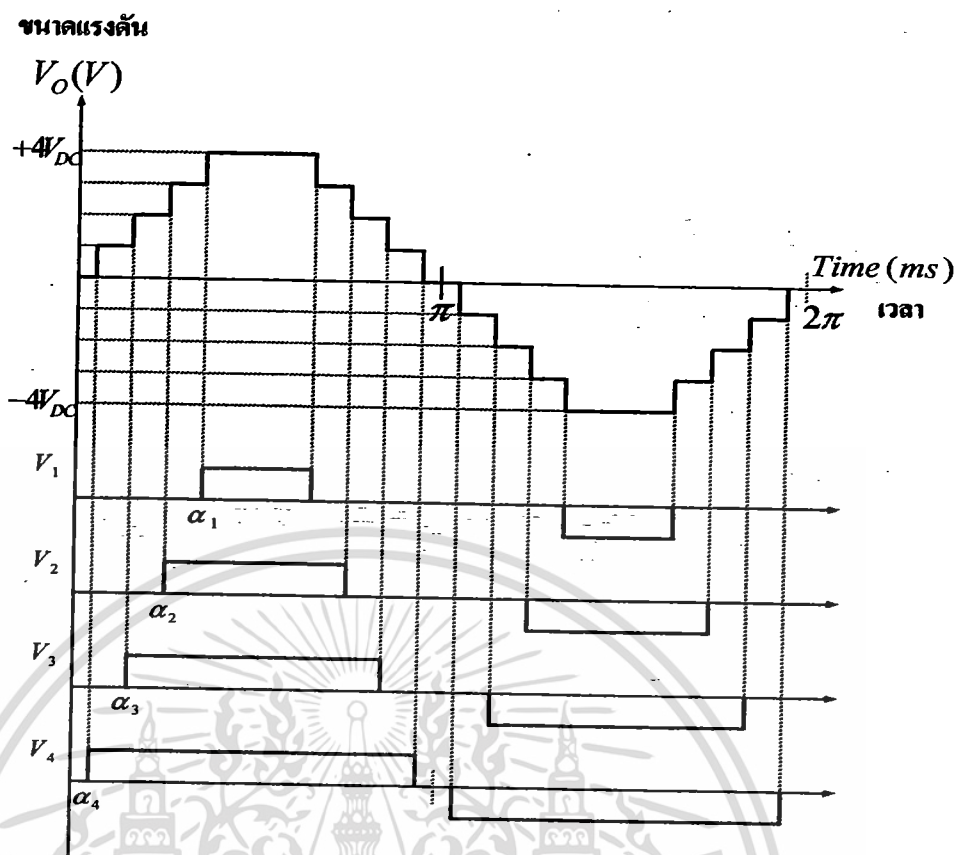
การออกแบบการทดลอง

4.1 วงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟสควบคุมโดยเฟสล็อกคูล



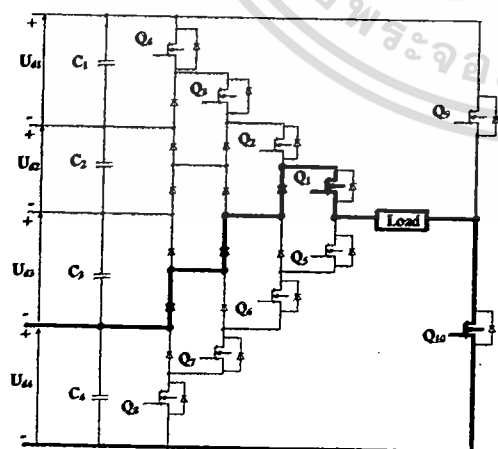
รูปที่ 4.1 วงจรอินเวอร์เตอร์ 9 ระดับที่ถูกควบคุมโดยวงจรเฟสล็อกคูล

ในรูปที่ 4.1 เป็นรูปบล็อกครวมทั้งระบบที่ใช้ในงานวิจัยนี้ โดยจะประกอบไปด้วยอินเวอร์เตอร์ 9 ระดับ 1 เฟส ที่มีอุปกรณ์ที่ทำหน้าที่ในการสวิตชิงด้วยจำนวน 10 ตัว มีแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงจำนวน 4 แหล่งจ่าย ซึ่งอินเวอร์เตอร์ 9 ระดับนี้จะให้แรงดันเอาต์พุตที่มีรูปร่างใกล้เคียงสัญญาณไซน์มากขึ้น นอกจากนี้ยังมีวงจรกรองความถี่ต่ำแบบแอลซี (LC low pass filter) ที่ทำหน้าที่ในการกรองความถี่ที่ไม่ต้องการของแรงดันเอาต์พุตออก ชุดโพลอดอินดักชันแบบสแตติกแทนชุดโพลอดอินดักชันมอเตอร์ที่เป็นแบบไดนามิก วงจรตรวจจับศูนย์ทำหน้าที่ในการแปลงสัญญาณอนาล็อกมาเป็นสัญญาณดิจิทัลสำหรับนำไปใช้เข้าชุดควบคุมคอนโทรลเลอร์ วงจรเฟสล็อกคูลที่จะทำการตรวจสอบแรงดันและความถี่ของทางด้านเอาต์พุตให้มีค่าเท่ากับค่าเป้าหมายที่ต้องการ ชุดควบคุมคอนโทรลเลอร์ที่ทำหน้าที่ในการควบคุมความถี่และแรงดัน โดยอาศัยการปรับชดเชยค่าให้เหมาะสมตามการทำงานของชุดเฟสล็อกคูลและสุดท้ายเป็นวงจรแนกเขตที่ทำหน้าที่ในการสร้างช่วงเวลาเดดไทม์ (Dead time)

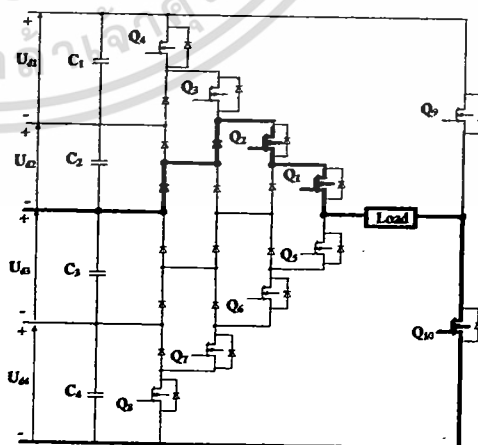


รูปที่ 4.2 สัญญาณลำดับการสวิตช์ของวงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส

ในรูปที่ 4.2 เป็นรูปความสัมพันธ์ของแรงดันเอาต์พุตกับแรงดันจากแหล่งจ่ายจำนวน 4 แหล่งที่มีขนาดความกว้างพัลส์ขึ้นอยู่กับสัญญาณการสวิตช์ซึ่ง [5] ตามมุม $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ ตามลำดับ ซึ่งการทำงานของอินเวอร์เตอร์ 9 ระดับ 1 เฟสสามารถแบ่งลำดับการทำงานได้เป็น 8 ลำดับด้วยกัน ดังรูปที่ 4.3ก-4.3ข

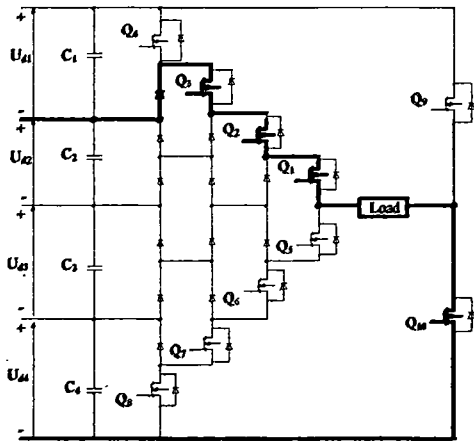


รูปที่ 4.3ก

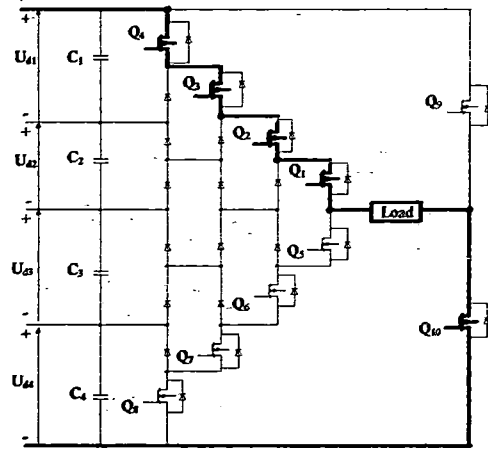


รูปที่ 4.3ข

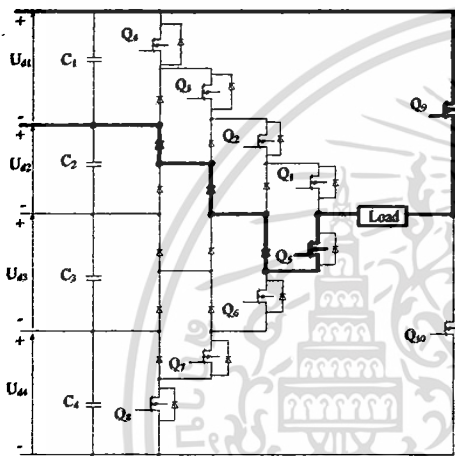
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



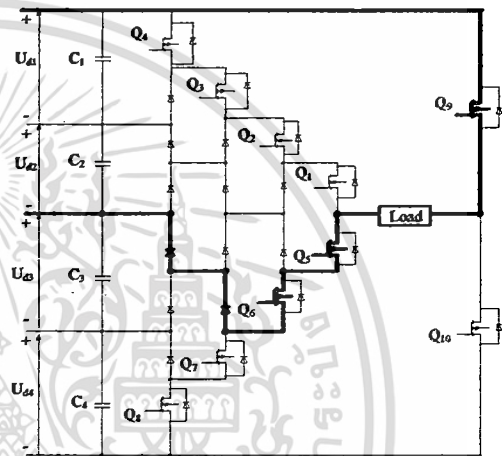
รูปที่ 4.3ค



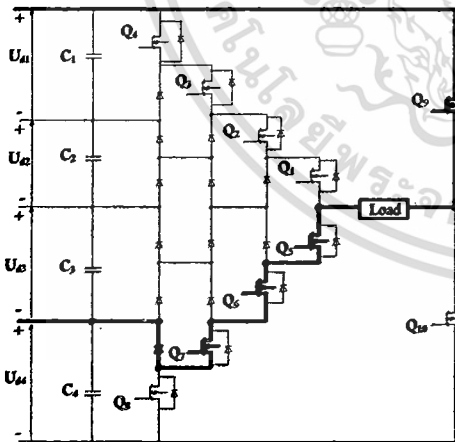
รูปที่ 4.3ง



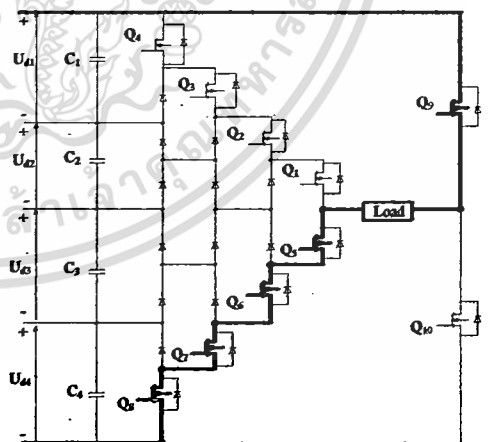
รูปที่ 4.3จ



รูปที่ 4.3ฉ



รูปที่ 4.3ช



รูปที่ 4.3ซ

รูปที่ 4.3ก - 4.3ซ ลำดับการสวิตช์ของอุปกรณ์ในวงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส สำหรับลำดับการสวิตช์ของอินเวอร์เตอร์ 9 ระดับ 1 เฟส ซึ่งอุปกรณ์แต่ละตัวจะทำหน้าที่แตกต่างกันในแต่ละช่วงเวลาของเวลาหนึ่งคาบ สามารถอธิบายขั้นตอนลำดับการสวิตช์ของอุปกรณ์ Q1 – Q10 ได้เป็นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับที่ 1 สวิตช์ Q1 และ Q10 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud4 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น +V และมีมุมการสวิตช์เป็น α_4 ดังในรูปที่ 4.3ก

ลำดับที่ 2 สวิตช์ Q1, Q2 และ Q10 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud3 และ Ud4 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น +2V และมีมุมการสวิตช์เป็น α_3 ดังในรูปที่ 4.3ข

ลำดับที่ 3 สวิตช์ Q1, Q2, Q3 และ Q10 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud2, Ud3 และ Ud4 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น +3V และมีมุมการสวิตช์เป็น α_2 ดังในรูปที่ 4.3ค

ลำดับที่ 4 สวิตช์ Q1, Q2, Q3, Q4 และ Q10 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud1, Ud2, Ud3, Ud4 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น +4V และมีมุมการสวิตช์เป็น α_1 ดังในรูปที่ 4.3ง

ลำดับที่ 5 สวิตช์ Q5 และ Q9 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud1 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น -V และมีมุมการสวิตช์เป็น α_4 ดังในรูปที่ 4.3จ

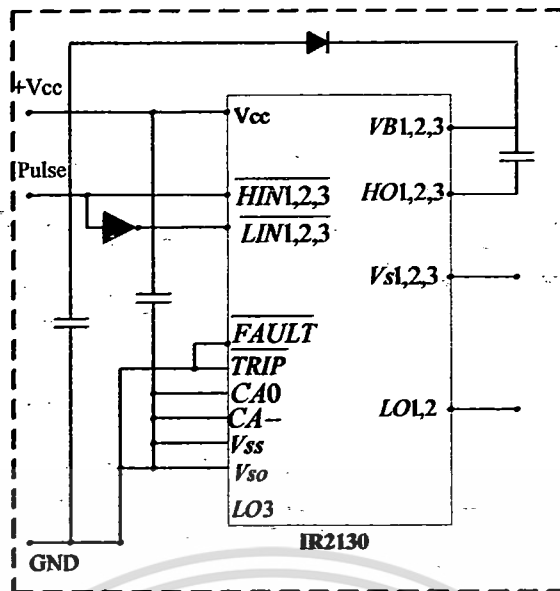
ลำดับที่ 6 สวิตช์ Q5, Q6 และ Q9 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud1, Ud2 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น -2V และมีมุมการสวิตช์เป็น α_3 ดังในรูปที่ 4.3ฉ

ลำดับที่ 7 สวิตช์ Q5, Q6, Q7 และ Q9 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud1, Ud2, Ud3 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น -3V และมีมุมการสวิตช์เป็น α_2 ดังในรูปที่ 4.3ช

ลำดับที่ 8 สวิตช์ Q5, Q6, Q7, Q8 และ Q9 ทำการสวิตช์ซึ่ง แหล่งจ่าย Ud1, Ud2, Ud3, Ud4 ทำการจ่ายแรงดัน มีแรงดันรวมเป็น -4V และมีมุมการสวิตช์เป็น α_1 ดังในรูปที่ 4.3ซ

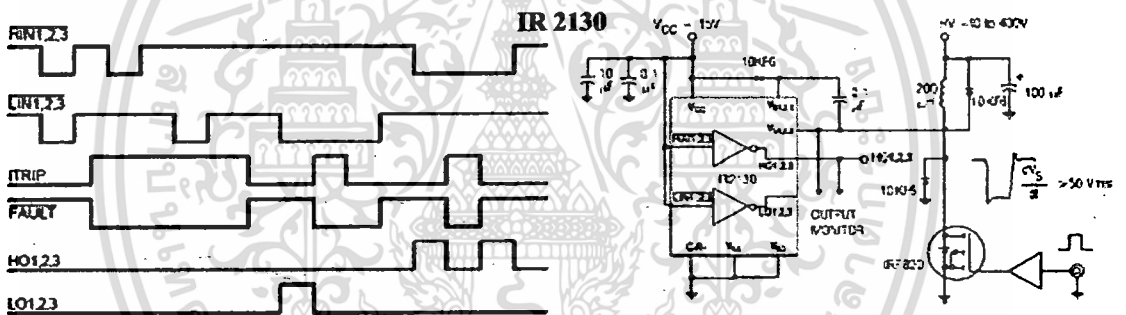
4.2 วงจรขยายสัญญาณแรงดันโดยใช้ IR2130

วงจรที่ใช้ในการขับสัญญาณ PWM ให้กับชุดอุปกรณ์มอเตอร์หรือไอจีบีที สำหรับป้อนให้วงจรอินเวอร์เตอร์ ไอซีที่เลือกใช้ในงานวิจัยครั้งนี้คือ ไอซีเบอร์ IR2130 ซึ่งเป็นไอซีที่มีคุณสมบัติคือเป็นไอซีแรงดันและความเร็วสูงที่มีชุดขยายสัญญาณแรงดันจำนวนสามชุดอยู่ในตัวไอซีที่เป็นอิสระต่อสัญญาณทางด้านอินพุตสามารถนำไปขับสัญญาณ PWM ทั้งที่เป็น 1 เฟสหรือ 3 เฟสได้ และนอกจากนี้ยังได้แยกระบบกราวด์ของอินพุตกับกราวด์ของเอาต์พุตออกจากกันจึงทำให้ช่วยลดปัญหาด้านสัญญาณรบกวนออกไปได้



วงจรขยายสัญญาณแรงดัน

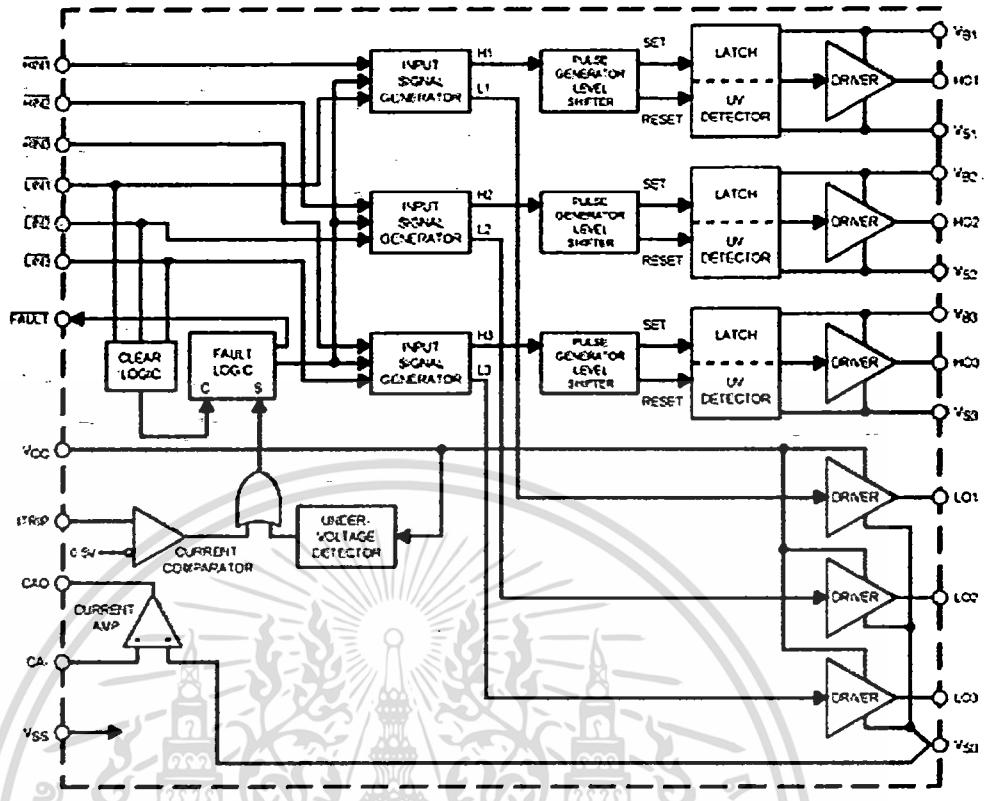
รูปที่ 4.4 วงจรขยายสัญญาณแรงดันและขับเคลื่อนมอเตอร์โดยใช้ IR2130



รูปที่ 4.5 การทำงานของ IR 2130 เมื่อป้อนสัญญาณเข้า

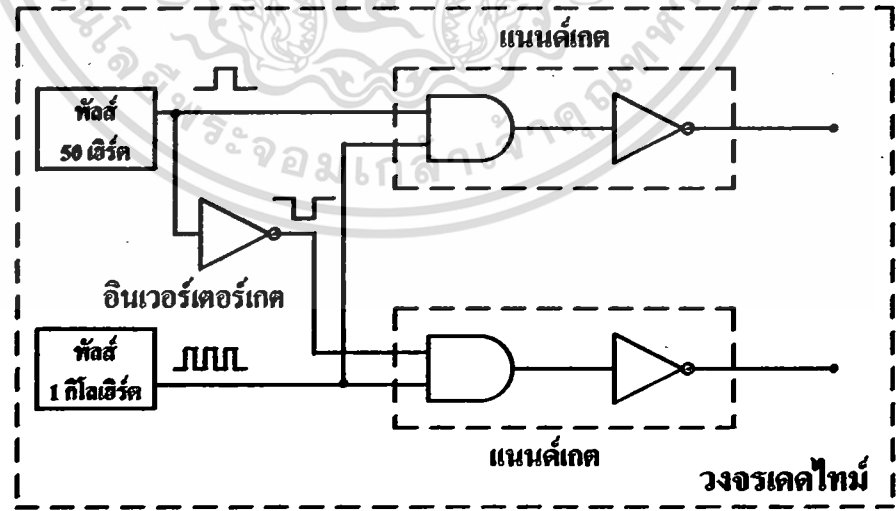
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagram IR2130



รูปที่ 4.6 บล็อกไดอะแกรมการทำงานของไอซีเบอร์ IR2130

4.3 วงจรสร้างเวลาเดดไทม์ (Dead time)



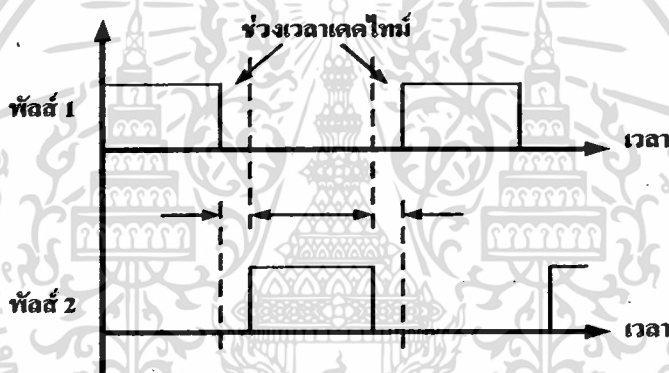
รูปที่ 4.7 วงจรสร้างเวลาเดดไทม์โดยใช้แนคเกต

ในวงจรอินเวอร์เตอร์นั้นจะมีสวิทช์อยู่จำนวนหลายตัว ซึ่งในการทำงานของอินเวอร์เตอร์ ลำดับในการสวิทช์ของอุปกรณ์มีความสำคัญมาก เนื่องจากถ้าลำดับการทำงานของอุปกรณ์บางขา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของอินเวอร์เตอร์ทำงานพร้อมกันจะทำให้เกิดการลัดวงจร ทำให้กระแสมีค่าเพิ่มขึ้นสูง จะทำให้มีอันตรายต่ออุปกรณ์และผู้ใช้งาน ดังนั้นจึงต้องกำหนดช่วงเวลาในการเปลี่ยนสัญญาณของแต่ละขาของอินเวอร์เตอร์ให้ทำงานอย่างสอดคล้องกันเป็นอย่างดี ซึ่งช่วงเวลาในการเปลี่ยนสัญญาณจะเป็นการหน่วงเวลา ที่เรียกว่า ช่วงเวลาเดดไทม์ (Dead time) หรือ ช่วงหยุดพัก (Break point)

ในงานวิจัยนี้ วงจรเดดไทม์ที่ใช้นั้นจะเป็นไอซีเนนเกดกับไอซีอินเวอร์เตอร์เกท ทำการต่อวงจรใช้งานได้ดังรูปที่ 4.7 ซึ่งจากรูปจะทำการรับสัญญาณสองสัญญาณ สัญญาณตัวหนึ่งเป็นสัญญาณพัลส์ที่มีความถี่ 50 เฮิรท์ ที่ความถี่สามารถเปลี่ยนแปลงได้และอีกสัญญาณหนึ่งเป็นสัญญาณพัลส์ความถี่ 1 กิโลเฮิรท์ที่ สามารถเปลี่ยนความกว้างพัลส์ได้

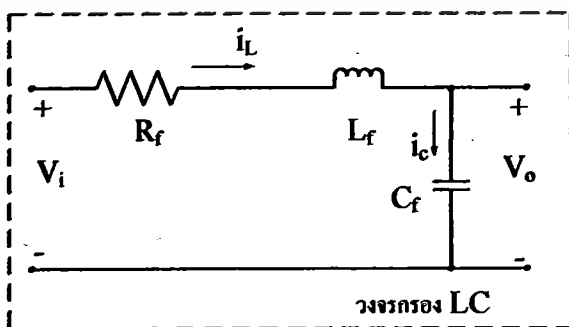
นอกจากนี้ การกำหนดช่วงเวลาเดดไทม์นั้นจะมีผลต่อแรงดันทางด้านเอาต์พุตที่จะทำให้รูปร่างมีการผิดเพี้ยนได้ ถ้าทำการกำหนดช่วงเวลาเดดไทม์ช้าหรือเร็วเกินไป และยังมีผลต่อฮาร์มอนิกที่ลำดับต่ำๆอีกด้วยที่จะส่งผลต่อประสิทธิภาพการทำงานของอินเวอร์เตอร์



รูปที่ 4.8 ช่วงเวลาเดดไทม์

4.4 วงจรกรองผ่านความถี่ต่ำแบบ LC (LC Low pass filter)

จุดประสงค์สำคัญของการควบคุมระบบปิดของงานวิจัยนี้คือ การวัดค่ากระแสที่ตัวเก็บประจุ เนื่องจากกระแสที่ตัวเก็บประจุจำเป็นสำหรับการชดเชยร่วมกับชุดควบคุมเฟสล็อกคลอป



รูปที่ 4.9 วงจรกรองผ่านความถี่ต่ำแบบแอลซี (LC low pass filter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามกระแสที่ตัวเก็บประจุที่วัดได้นั้นจะมีค่าเพียงเล็กน้อย จึงจำเป็นต้องทำการขยายสัญญาณกระแสที่ตัวเก็บประจุให้มีขนาดที่มากเพียงพอสำหรับนำไปใช้ในระบบป้อนกลับของเฟสล็อกคัลคูล เนื่องจากกระแสที่ตัวเก็บประจุมีขนาดเพียงเล็กน้อย และยังมีสัญญาณรบกวนรวมอยู่ด้วย จึงจำเป็นต้องทำการกรองสัญญาณรบกวนออกเพื่อให้สัญญาณมีความราบเรียบมากขึ้น จึงจำเป็นต้องใช้วงจรกรองความถี่ต่ำแบบบัตเทอร์เวิร์ทอันดับที่สองในการกรองเพื่อให้ได้สัญญาณตามเป้าหมายของการทดลองนี้ ซึ่งในการวัดกระแสที่ตัวเก็บประจุจะทำการวัดโดยวิธีการฮอลล์เอฟเฟคเซ็นเซอร์[12] และทำการกรองด้วยวิธีวงจรกรองความถี่ต่ำ ซึ่งวงจรกรองความถี่ต่ำสามารถเขียนเป็นทรานสเฟอร์ฟังก์ชันได้เป็น

$$H(s) = \frac{\omega_0^2}{s^2 + \sqrt{2}\omega_0 s + \omega_0^2} \quad (4-1)$$

เมื่อ (ω_0) คือ ความถี่คัตออฟของวงจรกรองความถี่ต่ำ

ตัวเหนี่ยวนำที่ต่ออนุกรมอยู่กับตัวต้านทานของวงจรกรองนั้น มีความสำคัญต่อการพิจารณาการตรวจจับกระแสที่ตัวเก็บประจุที่จะช่วยเหนี่ยวนำให้กระแสไหลผ่านมากขึ้น จะทำให้การวัดค่ากระแสของระบบและที่ตัวเก็บประจุมีความแม่นยำเพิ่มขึ้น และยังเป็นการลดผลกระทบของความเหนี่ยวนำทางไฟฟ้า ดังนั้นตัวเก็บประจุที่ต่อขนานกับตัวเหนี่ยวนำในรูปที่ 4.9 จะทำหน้าที่ในการกรองความถี่ต่ำผ่าน จึงเรียกว่า วงจรกรองความถี่ต่ำแบบแอลซี (LC low pass Filter) ในส่วนของตัวเหนี่ยวนำและตัวเก็บประจุที่ต่อขนานกันในวงจรกรองแอลซี (LC filter) นั้นจะมีค่าอิมพีแดนซ์ที่สามารถเขียนเป็นสมการได้ดังนี้

ค่าความเหนี่ยวนำของตัวเหนี่ยวนำเขียนเป็นสมการในรูปของความถี่ได้เป็น

$$X_L = 2\pi fL \quad (4-2)$$

ค่าการเก็บประจุของตัวเก็บประจุเขียนเป็นสมการในรูปของความถี่ได้เป็น

$$X_C = \frac{1}{2\pi fC} \quad (4-3)$$

ความถี่ของตัวเหนี่ยวนำและตัวเก็บประจุที่ทำให้เกิดภาวะเรโซแนนซ์สามารถหาความถี่เรโซแนนซ์ (f_r) ได้จากความสัมพันธ์ของสมการดังนี้

$$X_L = X_C$$

$$2\pi fL = \frac{1}{2\pi fC}$$

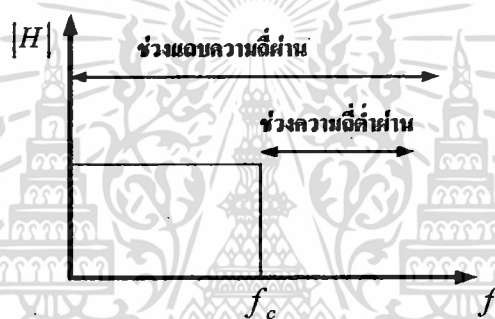
$$\therefore f_r = \frac{1}{2\pi\sqrt{LC}} \quad (4-4)$$

สำหรับความถี่คัตออฟของวงจรกรองความถี่ต่ำ ที่จะกรองให้ความถี่ต่ำที่ต้องการนั้นผ่านไป ได้ ซึ่งเรียกว่าจุดคัตออฟ ดังนั้นความถี่คัตออฟสามารถหาได้จากสมการดังนี้

$$\begin{aligned} X_C &= Z \\ \frac{1}{2\pi fC} &= Z \\ \therefore f_c &= \frac{1}{2\pi ZC} \end{aligned} \quad (4-5)$$

โดยที่ $X_C = \frac{1}{2\pi fC}$ คือ ค่าอิมพีแดนซ์ของตัวเก็บประจุ

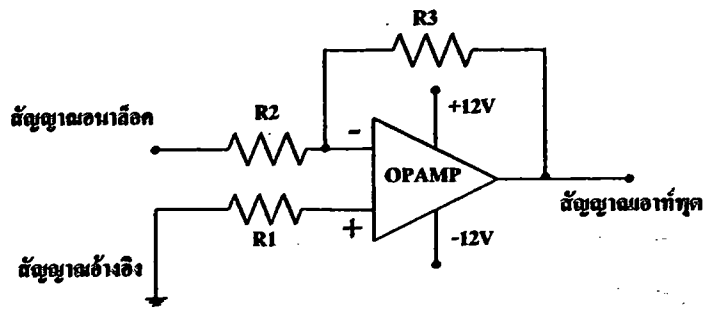
$Z = R + X_L$ คือ ค่าอิมพีแดนซ์รวมของตัวต้านทานและตัวเหนี่ยวนำ



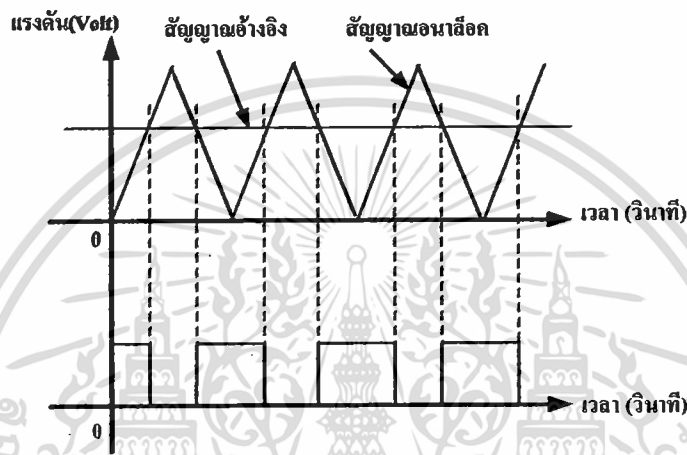
รูปที่ 4.10 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน

4.5 วงจรตรวจับศูนย์หรือวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล

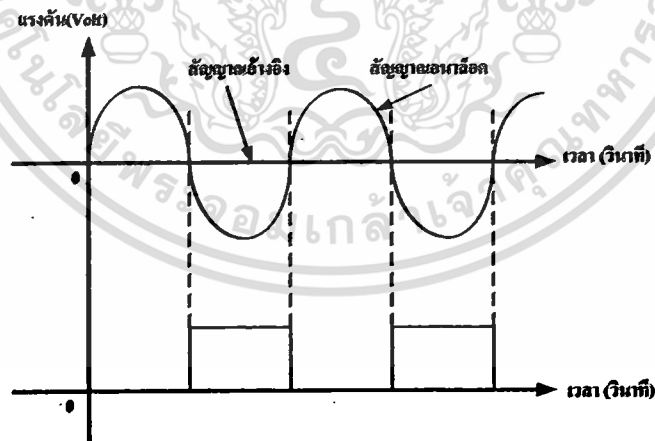
วงจรตรวจับศูนย์เป็นวงจรที่ทำการเปรียบเทียบค่าสัญญาณอนาล็อกที่เข้ามาเทียบกับค่าสัญญาณอ้างอิงที่ตั้งไว้ เมื่อแรงดันของสัญญาณที่เข้ามามีค่าน้อยกว่าแรงดันที่อ้างอิงไว้จะทำให้เอาต์พุตที่ได้มีแรงดันขนาด 5 โวลต์ แต่ถ้าแรงดันของสัญญาณอนาล็อกที่เข้ามามีค่ามากกว่าสัญญาณอ้างอิงจะทำให้ได้แรงดัน 0 โวลต์ ซึ่งรูปที่ 4.11 เป็นวงจรตรวจับศูนย์อย่างง่ายที่สร้างขึ้นมาจากออปแอมป์ ส่วนในรูปที่ 4.12 และ 4.13 เป็นรูปการป้อนสัญญาณอนาล็อกเข้าไปเปรียบเทียบกับสัญญาณอ้างอิง โดยในที่นี้กำหนดให้สัญญาณอ้างอิงเท่ากับ 0 โวลต์



รูปที่ 4.11 วงจรตรวจจับศูนย์



รูปที่ 4.12 การเปรียบเทียบสัญญาณอนาล็อกที่เป็นสัญญาณสามเหลี่ยมกับสัญญาณอ้างอิง



รูปที่ 4.13 การเปรียบเทียบสัญญาณอนาล็อกที่เป็นสัญญาณไซน์กับสัญญาณอ้างอิง

4.6 การออกแบบระบบเฟสล็อกแบบเชิงเส้น

สำหรับขั้นตอนในการออกแบบระบบเฟสล็อกแบบเชิงเส้นสามารถลำดับขั้นตอน[18] ได้

ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. กำหนดค่า K_o, K_d, ζ และ $F(s)$ ของระบบเฟสล็อกคูลูป
2. กำหนดค่าความถี่กลาง (ω_o) และช่วงความถี่ $\omega_{o,max}$ และ $\omega_{o,min}$
3. เลือกค่า ζ ซึ่งโดยทั่วไปจะเลือกค่า $\zeta = 0.7$
4. กำหนดช่วงการล็อก $\Delta\omega_L$
5. กำหนดช่วงการทำงานของเฟสล็อกคูลูป $\omega_{o,min} = \omega_o - \Delta\omega_L$ และ $\omega_{o,max} = \omega_o + \Delta\omega_L$
6. ออกแบบ VCO และคำนวณหาค่า K_o
7. กำหนดค่า K_d ของวงจรถ่วงสอบเฟส
8. กำหนดค่า ω_n จากช่วงของการล็อก (ω_L) หรือแบนด์วิดท์สัญญาณรบกวน (B_L)

$$\omega_n = \frac{\Delta\omega_L}{2\zeta} \quad \text{หรือ} \quad \omega_n = \frac{2B_L}{\zeta + 0.25\zeta}$$

9. เลือกประเภทของวงจรรอง

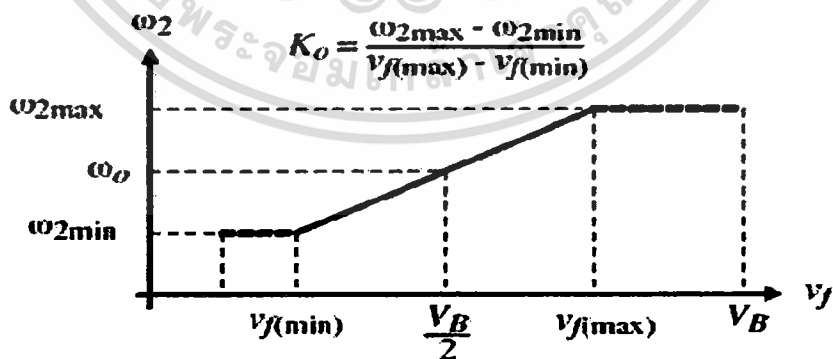
9.1 วงจรรองแบบพาสซีฟ คำนวณหาค่า τ_1 และ τ_2 โดยปกติ $\tau_1 \approx 5-10$ เท่าของ

τ_2

$$\omega_n = \sqrt{\frac{K_o K_d}{\tau_1 + \tau_2}} \quad \text{และ} \quad \zeta = \frac{\omega_n}{2} \left(\tau_2 + \frac{1}{K_o K_d} \right)$$

9.2 วงจรรองแบบแอคทีฟ คำนวณหาค่า τ_1, τ_2 และ K_a

$$\omega_n = \sqrt{\frac{K_o K_d K_a}{\tau_1}} \quad \text{และ} \quad \zeta = \frac{\omega_n}{2} \left(\tau_2 + \frac{1}{K_o K_d K_a} \right)$$



รูปที่ 4.14 แสดงการหาอัตราขยายของวงจรถ่วงคุมแรงดัน VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.1 ตัวอย่างการหาค่าทรานสเฟอ์ฟังก์ชันของระบบเฟสล็อกคูล

วงจรถวายสอบเฟสมีค่า K_d ดังนี้

$$v_d = K_d \theta_e$$

$$K_d = \frac{v_d}{\theta_e} = \frac{\Delta v}{\Delta \theta} = \frac{v_{\max} - v_{\min}}{\theta_{\max} - \theta_{\min}}$$

$$K_d = \frac{5 - (-5)}{1.57 - (-1.57)} = \frac{10}{3.14}$$

$$\therefore K_d = 3.18 \text{ โวลต์ต่อเรเดียน}$$

วงจรถวายสอบความถี่ต่ำ กำหนดให้มีค่าอัตราขยายเป็น 1

วงจรถวายควบคุมแรงดัน (VCO) มีค่า K_o ดังนี้

โดยที่ให้ $\omega_n = 2\pi \times 60$ เรเดียนต่อวินาที

$$\Delta \omega = K_o v_2$$

$$K_o = \frac{\Delta \omega}{\Delta v} = \frac{\omega_{\max} - \omega_{\min}}{v_2 - v_1}$$

$$K_o = \frac{(2\pi f_2 - 2\pi f_1)}{v_2 - v_1} = \frac{(2\pi \times 70) - (2\pi \times 50)}{(2.5) - (-2.5)}$$

$$\therefore K_o = \frac{2\pi \times 20}{5} = 25.13 \text{ เรเดียนต่อโวลต์}$$

เป็น จากทรานสเฟอ์ฟังก์ชันของเฟสล็อกคูล เมื่อนำค่าที่ได้ไปแทนค่าในสมการจะทำให้มีสมการ

$$H(s) = \frac{K}{\frac{s^2}{\omega_n^2} + s + K}$$

จะได้

$$H(s) = \frac{3.18 \times 25.13}{\frac{s^2}{(2\pi \times 50)^2} + s + 3.18 \times 25.13}$$

$$H(s) = \frac{79.92}{0.0636s^2 + s + 79.92}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 การควบคุมแบบพีไอ (PI control)

ในการควบคุมและการปรับแต่งการทำงานของกระบวนการให้เป็นไปตามเป้าหมายที่ต้องการ ซึ่งจะต้องไม่เกิดค่าความผิดพลาดเกิดขึ้น โดยค่าความผิดพลาดนั้นเกิดจากค่าผลต่างของค่าเป้าหมายที่ต้องการกับค่าเอาต์พุตที่ได้ จะต้องมามีค่าความผิดพลาดเป็นศูนย์ ($e = 0$) จึงจะช่วยให้การทำงานของระบบมีประสิทธิภาพมากขึ้นและยังมีความแม่นยำมากขึ้นนั้น ในกระบวนการควบคุมจะมีวิธีการควบคุมมากมายหลายประเภท ไม่ว่าจะเป็นการควบคุมแบบพี แบบไอ แบบพีไอ หรือแบบพีไอดี ซึ่งแต่ละแบบจะมีข้อดีแตกต่างกันไป สำหรับวิธีการที่ใช้ในการควบคุมแรงดันและความถี่ให้กับงานวิจัยนี้ จะใช้การทดลองแบบพีไอ

รูปแบบการควบคุมแบบพีไอ นั้น จะสร้างสัญญาณควบคุมกระบวนการให้เปลี่ยนแปลงเป็นสัดส่วนโดยตรงกับค่าความผิดพลาดที่เกิดขึ้นในกระบวนการ แต่ว่าการควบคุมแบบพีไอนี้ยังมีข้อเสียอยู่บ้างคือ จะไม่สามารถขจัดความผิดพลาดออฟเซตที่ต้องค้างอยู่ในระบบให้หมดไปได้ ดังนั้นจึงต้องใช้การควบคุมแบบไอที่มีความสามารถในการขจัดความผิดพลาดออฟเซตที่เกิดขึ้นให้หมดไปได้ จึงกลายเป็นการควบคุมแบบพีไอ ซึ่งการทำงานของการทำงานของการควบคุมแบบไอสามารถเขียนเป็นสมการ[20] ได้ดังนี้

$$\frac{dv}{dt} = K_i e \quad (4-6)$$

โดยที่ dv/dt คือ อัตราการเปลี่ยนแปลงของเป้าหมายเทียบกับเวลา

K_i คือ ค่าคงที่ของการอินทิกรัล (Integral Constant)

จากสมการ (4-6) จะเห็นว่าการเปลี่ยนแปลงของตำแหน่งเป้าหมายที่ได้จากการควบคุมแบบไอจะเป็นสัดส่วนโดยตรงกับค่าความผิดพลาด (e) ที่เกิดขึ้นจากกระบวนการ และสามารถจัดรูปใหม่ในเทอมของการอินทิกรัลได้เป็น

$$V = K_i \int_0^t e dt \quad (4-7)$$

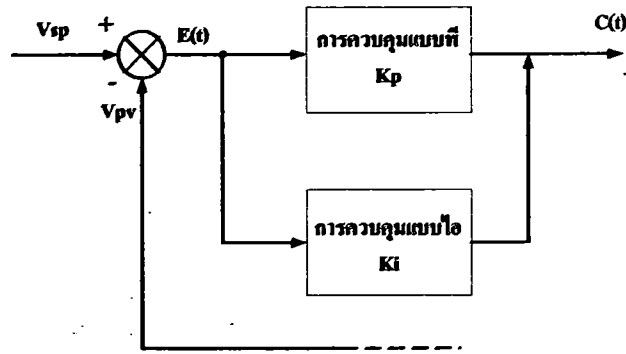
ดังนั้นเมื่อนำเอาคุณสมบัติของการควบคุมแบบพีและแบบไมารวมกันจะสามารถเขียนให้อยู่ในรูปสมการได้เป็น

$$V = K_p e + K_i \int_0^t e dt \quad (4-8)$$

โดยกำหนดให้ $K_i = K_p / T_i$ ดังนั้นจะจัดสมการใหม่ได้เป็น

$$V = K_p e + \left(\frac{K_p}{T_i} \right) \int_0^t e dt \quad (4-9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 การควบคุมพีไอแบบขนาน

สำหรับการใช้วงจรควบคุมแบบพีไอนั้นจะเป็นแบบขนานดังบล็อกในรูปที่ 4.15 สามารถเขียนเป็นรูปสมการของแรงดันควบคุม (V_c) ที่แปรผันกับค่าแรงดันความผิดพลาด (V_{error}) ได้เป็นสมการดังนี้

$$V_c = K_p \cdot V_{error} + K_i \int V_{error} dt + V_o \quad (4-10)$$

สมการ (4-10) แปลงให้อยู่ในรูปของลาปลาซทรานสฟอร์มได้เป็น

$$V_c = K_p V_{error} + \frac{K_i}{s} V_{error} \quad (4-11)$$

สำหรับทรานสเฟอร์ฟังก์ชัน ของอุปกรณ์ควบคุมพีไอแบบขนาน คือ

$$T.F. = \frac{V_c}{V_{error}} = \frac{K_p s + K_i}{s} = \frac{s + (K_i / K_p)}{(1 / K_p) s} \quad (4-12)$$

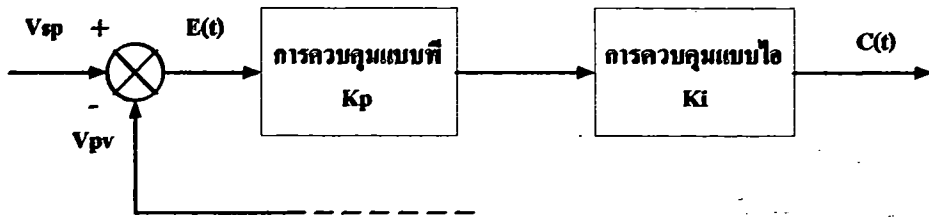
โดยที่ ค่าอัตราขยายของการควบคุมแบบพี (K_p) และค่าคงที่ของการอินทิเกรต (K_i) มีค่าเท่ากับ

$$K_p = \frac{R_2}{R_1} \quad (4-13)$$

และ

$$K_i = \frac{1}{T_i} = \frac{1}{R_i C_i} \quad (4-14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 การควบคุมพีไอแบบอนุกรม

สำหรับวงจรการควบคุมแบบพีไอที่เป็นแบบอนุกรมดังบล็อกในรูปที่ 4.16 สามารถเขียนสมการของแรงดันควบคุม (V_c) ของอุปกรณ์ มีค่าเท่ากับ

$$V_c = K_p \cdot V_{error} + K_p K_i \int V_{error} dt + V_o \quad (4-15)$$

ทำการแปลงลาปลาซจะให้อยู่ในรูป

$$V_c = K_p \cdot V_{error} + \frac{K_p K_i}{s} V_{error} \quad (4-16)$$

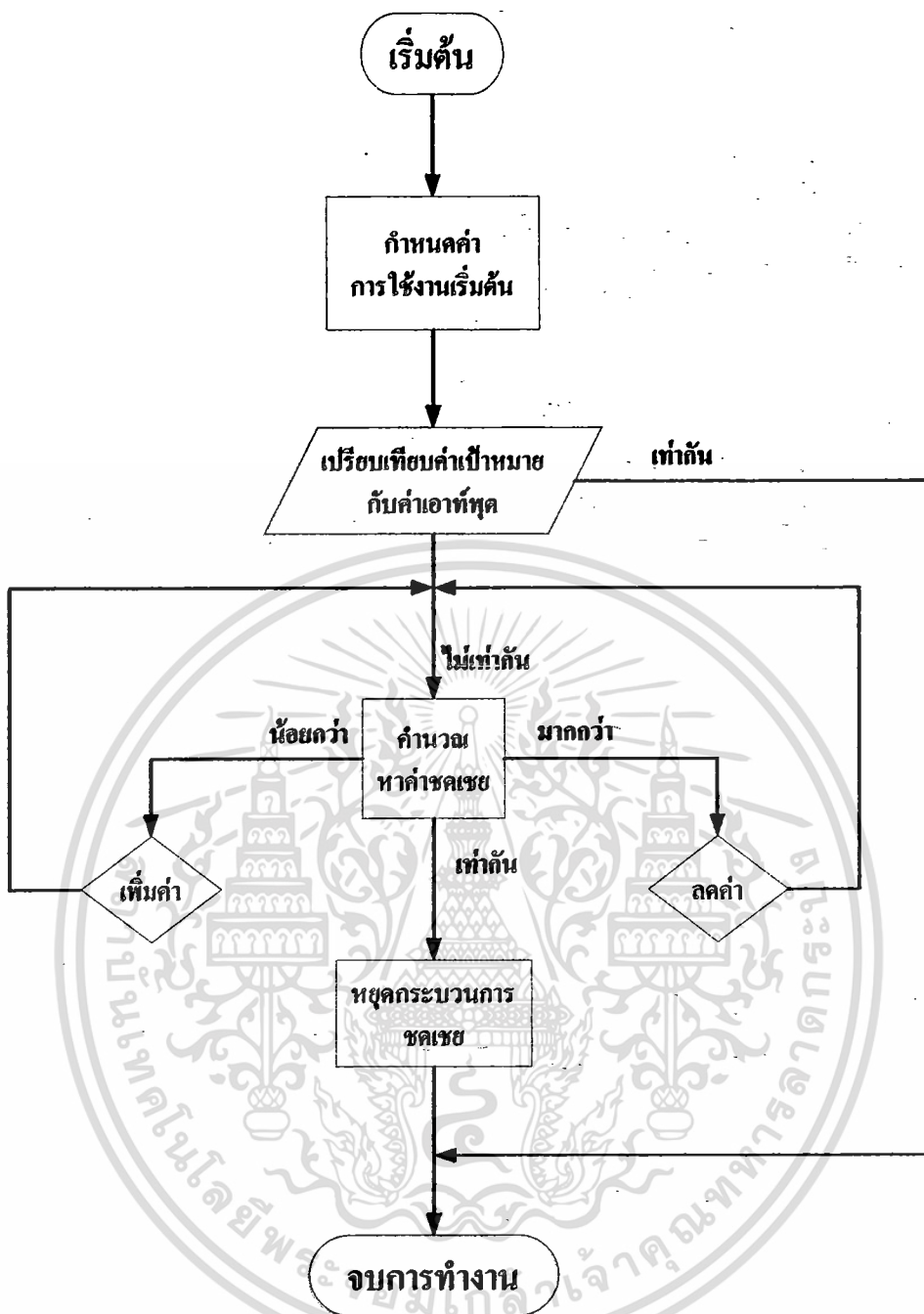
สำหรับทรานสเฟอร์ฟังก์ชันของอุปกรณ์ควบคุมพีไอแบบอนุกรมจะเท่ากับ

$$T.F. = \frac{V_c}{V_{error}} = K_p \left(\frac{s + K_i}{s} \right) = K_p \left(\frac{\tau_i s + 1}{\tau_i s} \right) \quad (4-17)$$

เมื่อ K_p และ K_i มีค่าเท่ากับสมการ (4-13) และ (4-14)

4.8 กระบวนการตัดสินใจการทำงานของคนโทรลเลอร์ (Flowchart sequence)

สำหรับขั้นตอนในการปฏิบัติงานของงานทดลองนี้ มีจุดประสงค์ที่จะควบคุมให้ความถี่และแรงดันทางด้านเอาต์พุตมีค่าเท่ากับที่ต้องการ และจากการควบคุมการทำงานด้วยการป้อนกลับส่งค่ามายังคอนโทรลเลอร์ให้ควบคุมการทำงานเป็นไปอย่างด้วยดีนั้น จะต้องมีขั้นตอนการตัดสินใจการทำงานให้กับส่วนที่ควบคุมการทำงาน ซึ่งสามารถแสดงให้เห็นขั้นตอนการตัดสินใจการทำงานอย่างชัดเจนด้วยโฟลวชาร์ท ดังในรูปที่ 4.17 โดยการควบคุมจุดมุ่งหมายของงานที่มีทั้งความถี่และแรงดัน จะมีขั้นตอนการตัดสินใจการทำงานที่เหมือนกัน สามารถแสดงให้เห็นได้ในโฟลวชาร์ทเดียวกัน



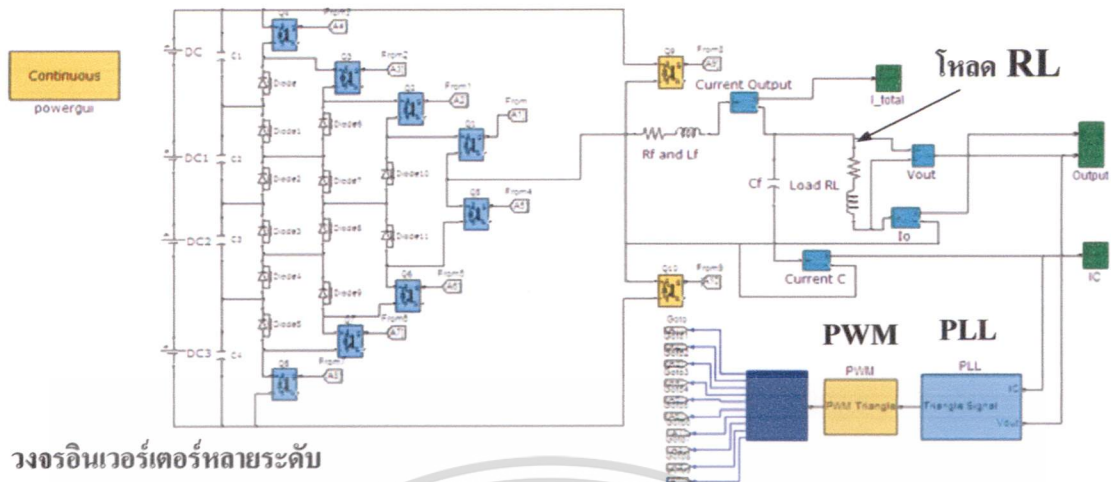
รูปที่ 4.17 ขั้นตอนของกระบวนการตัดสินใจ

4.9 จำลองการทำงานของเฟสล็คคูลกับอินเวอร์เตอร์หลายระดับโดยโปรแกรม

MATLAB/Simulink

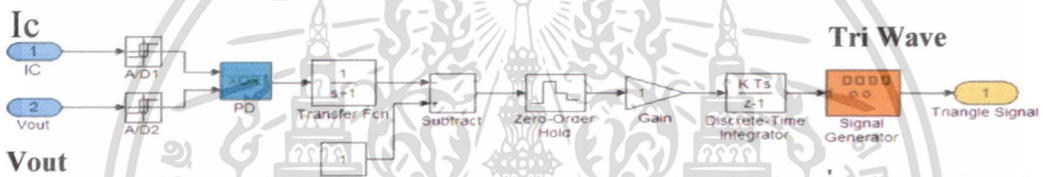
ในส่วนนี้จะเป็นการจำลองการทำงานของอินเวอร์เตอร์ 9 ระดับที่ถูกควบคุมด้วยชุดวงจรเฟส ล็อคคูล ในการนำไปใช้ขับโหลด RL ที่เป็นแบบสแตติก โดยจะประกอบไปด้วยวงจรอินเวอร์เตอร์ 9 ระดับ วงจรกรองผ่านความถี่ต่ำ โหลด RL แบบสแตติก วงจรควบคุมเฟสล็คคูล วงจรสร้างสัญญาณ PWM ซึ่งสามารถแสดงให้เห็นได้ชัดเจนดังในรูปที่ 4.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรอินเวอร์เตอร์หลายระดับ

รูปที่ 4.18 แสดงวงจรอินเวอร์เตอร์ 9 ระดับ ที่ถูกควบคุมด้วยชุดเฟสล็อกคูล

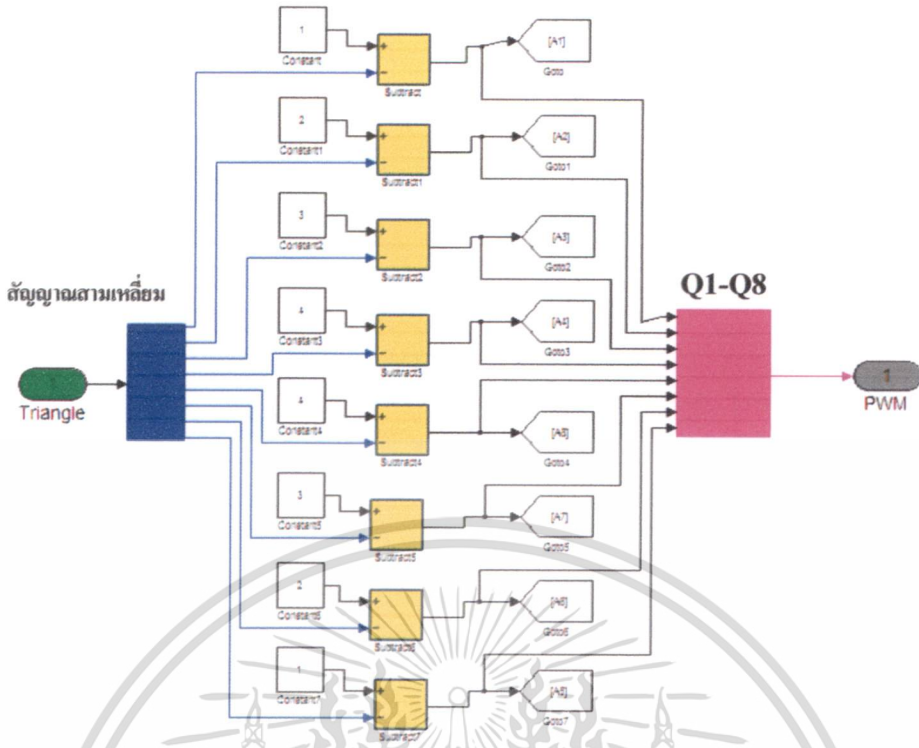


ชุดควบคุมสัญญาณสามเหลี่ยมด้วยเฟสล็อกคูล

รูปที่ 4.19 แสดงสัญญาณป้อนกลับของกระแสที่ตัวเก็บประจุกับแรงดันเอาต์พุต

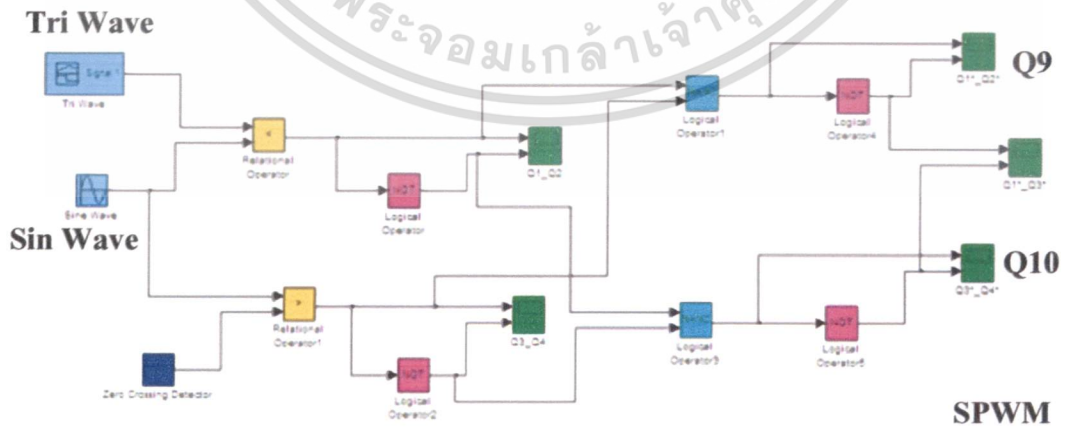
ในรูปที่ 4.19 เป็นบล็อกของชุดป้อนกลับของกระแสที่ตัวเก็บประจุและแรงดันเอาต์พุต โดยที่สัญญาณทั้งสองจะถูกนำมาเปรียบเทียบเฟส จากนั้นจะส่งค่าแรงดันไฟฟ้าไปยังวงจรถวลิตความถี่ (VCO) ที่จะทำการปรับความถี่ให้กับสัญญาณสามเหลี่ยมต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



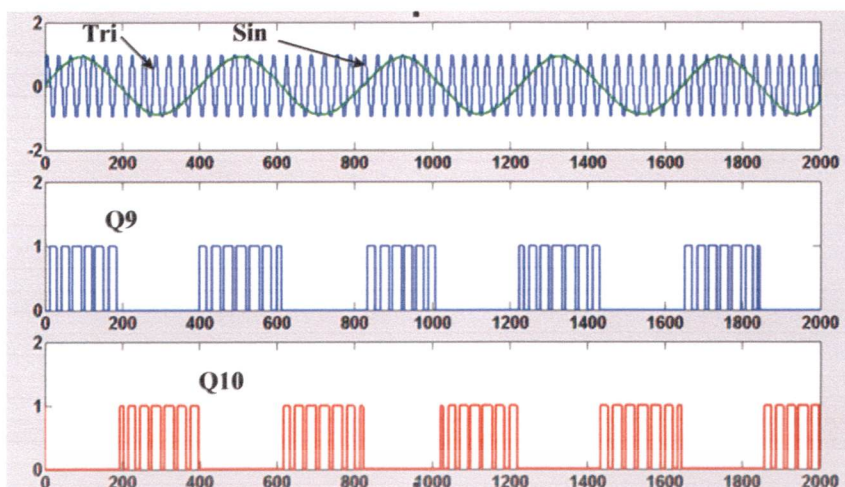
รูปที่ 4.20 แสดงการสร้างสัญญาณ Q1-Q8 ที่ใช้ในการขับอินเวอร์เตอร์ 9 ระดับ

ในรูปที่ 4.20 แสดงการสร้างสัญญาณพัลส์ Q1-Q8 ที่จะนำไปป้อนให้กับอุปกรณ์สวิตช์ ซึ่งในการสร้างสัญญาณพัลส์ Q1-Q8 นั้นจะทำการเปรียบเทียบสัญญาณไฟฟ้ากระแสตรงกับสัญญาณสามเหลี่ยมโดยที่กำหนดค่าของแรงดันอ้างอิงกระแสตรงให้คงที่ ส่วนสัญญาณสามเหลี่ยมที่เหมาะสมที่ได้จากบล็อกเฟสล็อคจะนำมาเปรียบเทียบกับสัญญาณอ้างอิงทั้ง 8 สัญญาณเพื่อที่จะได้สัญญาณพัลส์ที่มีมุมการสวิตช์ $\alpha_1 - \alpha_8$ แตกต่างกันไป ส่วนในรูปที่ 4.21 เป็นการเปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณรูปไซน์ในการสร้างสัญญาณที่จะนำไปใช้ขับอุปกรณ์สวิตช์ Q9 -Q10



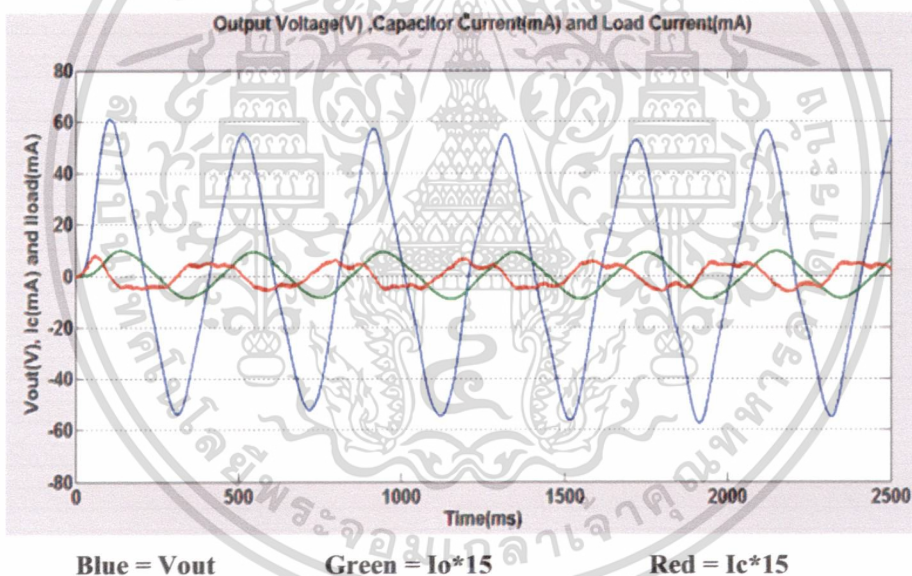
รูปที่ 4.21 แสดงการสร้างสัญญาณ Q9 และ Q10 ที่เป็นการมอดูเลตแบบ SPWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 แสดงการเปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณรูปคลื่นไซน์

ในรูปที่ 4.22 แสดงผลจากการเปรียบเทียบสัญญาณรูปไซน์กับสัญญาณสามเหลี่ยม ที่จะทำให้ได้รูปสัญญาณ Q9 และสัญญาณ Q10 โดยผ่านวงจรชุดสร้างสัญญาณเดดไทม์



รูปที่ 4.23 แสดงเอาต์พุตของอินเวอร์เตอร์ที่ได้จากการจำลองโดย MATLAB/Simulink

ในรูปที่ 4.23 แสดงเอาต์พุตของอินเวอร์เตอร์ที่ได้ โดยจะมีสัญญาณกระแสที่ตัวเก็บประจุ (I_c) แรงดันเอาต์พุตที่โหลด (V_o) และกระแสที่โหลด (I_o) โดยกระแสที่ตัวเก็บประจุ (I_c) แรงดันเอาต์พุตที่โหลด (V_o) จะถูกนำไปเข้าสู่ดวงจรเฟสล็อคต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

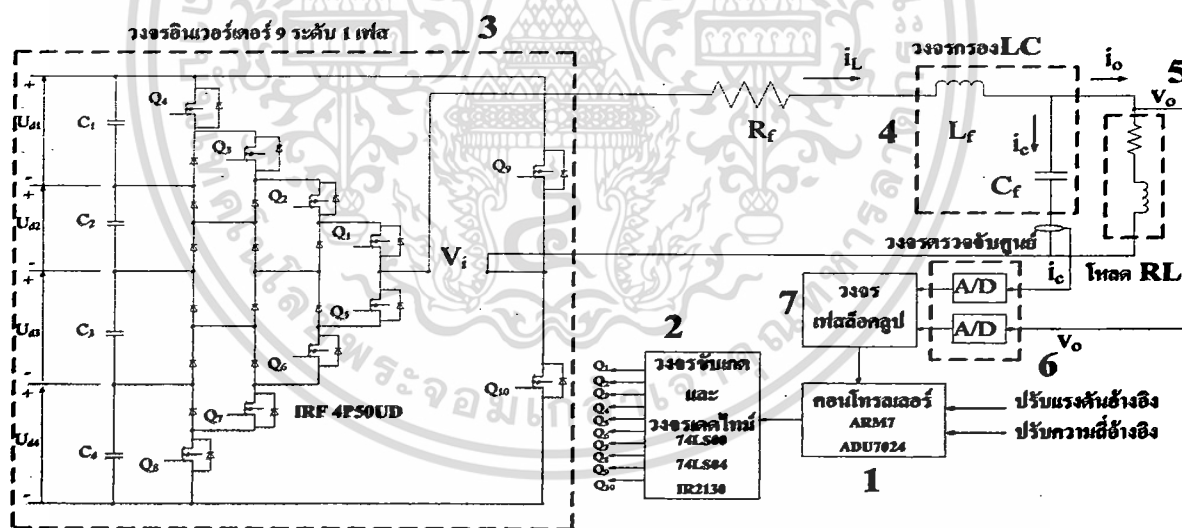
บทที่ 5

ขั้นตอนการทดลองและวิเคราะห์ผลการทดลอง

ในบทนี้จะนำเสนอขั้นตอนของการทดลอง ผลการทดลอง และการวิเคราะห์ผลการทดลอง วงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟสและนำไปใช้ร่วมกับการขับโหลด RL ที่เป็นการทดสอบแบบรูปเปิด และการทดสอบแบบรูปปิดที่ถูกควบคุมโดยชุดเฟสล็อกคูลูป ในการที่จะให้แรงดันและค่าความถี่ของอินเวอร์เตอร์มีค่าคงที่

5.1 ขั้นตอนการทดลอง

ในการทดสอบที่มีจุดมุ่งหมายในการควบคุมแรงดันและความถี่เอาท์พุทของวงจรอินเวอร์เตอร์ให้มีค่าคงที่ตามความต้องการของโหลด ซึ่งขั้นตอนในการทดลอง ในส่วนแรกจะทำการทดลองโดยควบคุมวงจรอินเวอร์เตอร์แบบรูปเปิดที่ใช้การควบคุมแรงดันและความถี่ที่คอนโทรลเลอร์ และในส่วนที่สองจะเป็นการทดสอบการทำงานของวงจรอินเวอร์เตอร์ที่เป็นการทำงาน โดยอาศัยการควบคุมจากวงจรถัดเฟสล็อกคูลูปซึ่งเป็นการควบคุมแบบรูปปิด ซึ่งระบบทั้งหมดสามารถแสดงให้เห็นดังรูปที่ 5.1



รูปที่ 5.1 ระบบอินเวอร์เตอร์และเฟสล็อกคูลูปที่ใช้ในการทดลอง

ในรูปที่ 5.1 เป็นระบบทั้งหมดที่ใช้ในการทดลอง สำหรับอุปกรณ์ที่ใช้ในการทดลองสามารถแสดงตามลำดับหมายเลขในรูปที่ 5.1 ซึ่งมีรายละเอียดดังนี้

หมายเลข 1 เป็นคอนโทรลเลอร์ ARM7 เบอร์ ADU7024 ที่เป็นส่วนสร้างสัญญาณพัลส์ 50 เฮิรท์และสัญญาณพัลส์ 1 กิโลเฮิรท์ ดังในรูปที่ 5.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเลข 2 เป็นชุดสร้างสัญญาณที่จะนำไปใช้ในการขับวงจรถอนอินเวอร์เตอร์ 9 ระดับ 1 เฟส ซึ่งในส่วนนี้จะรวมทั้งไอซีเบอร์ 74LS00, 74LS04 ซึ่งเป็นวงจรถ่ายสัญญาณเวลาเดดไทม์ และไอซีเบอร์ IR2130 ที่เป็นวงจรถยายสัญญาณแรงดันจากขนาดแรงดัน 5 โวลต์เป็นแรงดัน 15 โวลต์ ดังในรูปที่ 5.3 และรูปที่ 5.4

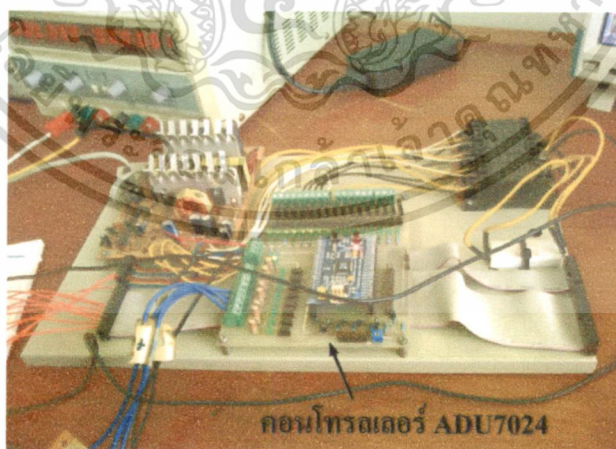
หมายเลข 3 วงจรถอนอินเวอร์เตอร์ 9 ระดับ 1 เฟส แบบไดโอดแคมป์ที่รวมแหล่งจ่ายไฟ กระแสตรงจำนวน 4 แหล่งจ่าย อุปกรณ์สวิตช์จำนวน 10 ชุด และตัวเก็บประจุจำนวน 4 ตัว ดังในรูปที่ 5.5

หมายเลข 4 เป็นชุดวงจรถองความถี่ต่ำแบบ LC ที่ออกแบบสำหรับกรองความถี่ต่ำให้สามารถผ่านได้ ดังในรูปที่ 5.6

หมายเลข 5 โหลด RL ที่ใช้ในการทดลองจะมีทั้งแบบสแตติกและแบบไดนามิก ดังในรูปที่ 5.7

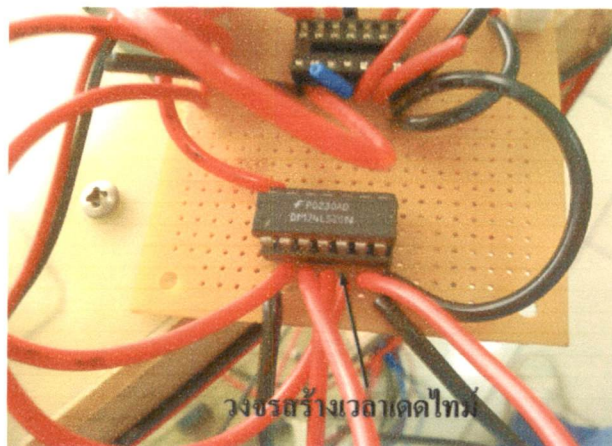
หมายเลข 6 วงจรถรวจจับศูนย์ เป็นส่วนที่ทำหน้าที่แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล โดยใช้อปแอมป์เบอร์ 741 เป็นวงจรถรวจจับ ดังในรูปที่ 5.8 ในส่วนนี้จะใช้ในการทดสอบแบบลูปปิด

หมายเลข 7 เป็นชุดเฟสล็อกและวงจรถควบคุมแบบพีไอ ที่ทำหน้าที่ในการตรวจวัดความถี่และแรงดันเพื่อที่ที่ต้องการให้ความถี่และแรงดันคงที่ ซึ่งจะทำงานร่วมกับวงจรถควบคุมแบบพีไอที่จะส่งค่าไปยังคอนโทรลเลอร์ในหมายเลข 1 ในส่วนนี้จะใช้ในการทดสอบแบบลูปปิด

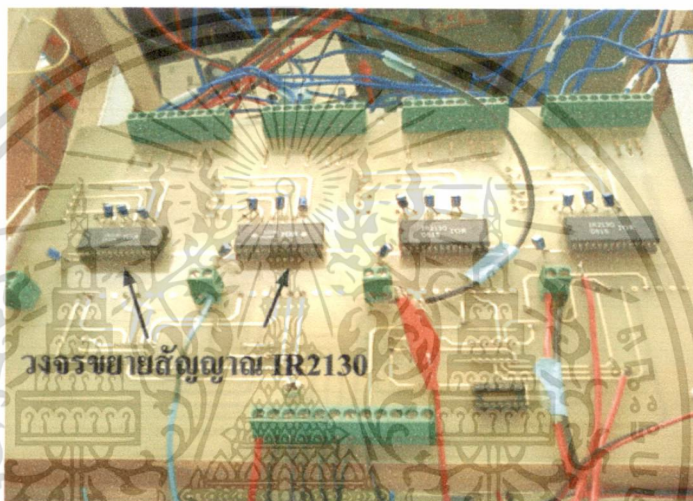


รูปที่ 5.2 คอนโทรลเลอร์เบอร์ ADU 7024

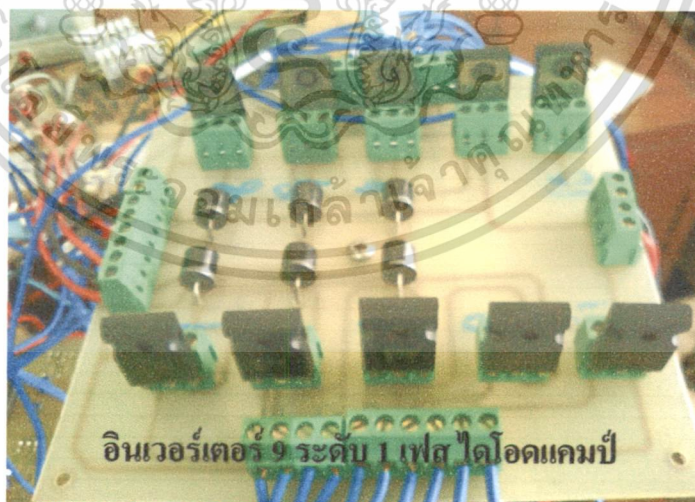
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 วงจรสร้างเวลาเดดไทม์



รูปที่ 5.4 วงจรขยายสัญญาณ ไอซีเบอร์ IR2130



รูปที่ 5.5 วงจรอินเวอร์เตอร์ 9 ระดับ 1 เฟส ไดโอดแคมป์

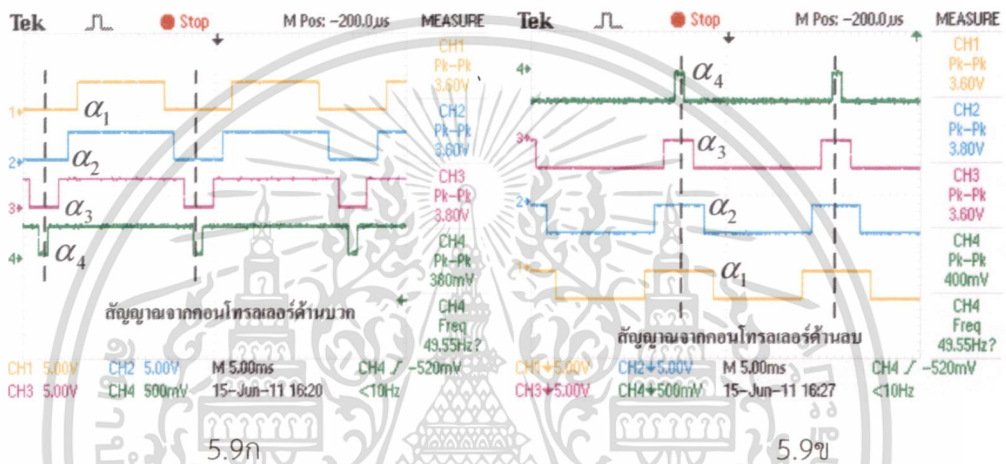
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การทดลอง

การทดลองจะแบ่งการทดสอบออกเป็นสองส่วน ส่วนแรกจะเป็นการทดสอบอินเวอร์เตอร์แบบรูปเปิด และในส่วนที่สองจะเป็นการทดสอบอินเวอร์เตอร์แบบรูปปิดที่ถูกควบคุมโดยวงจรเฟส ล็อกคูล

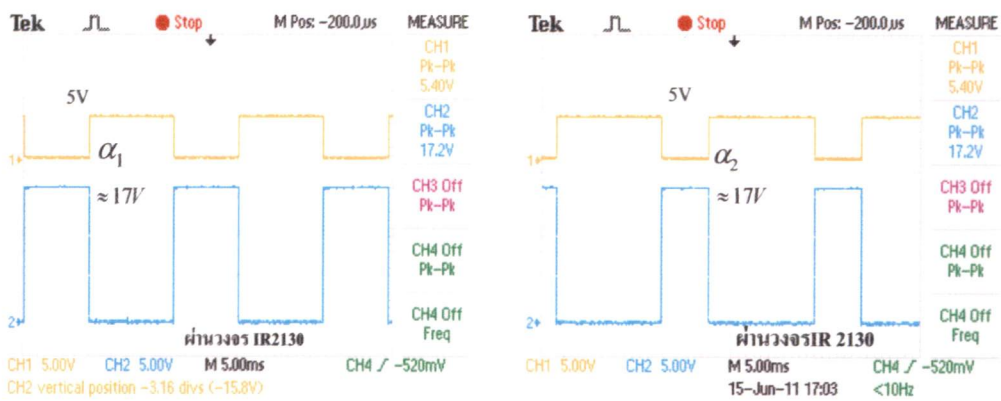
5.2.1 การทดลองแบบรูปเปิด

ในขั้นตอนแรกนั้นจะทำการควบคุมอินเวอร์เตอร์โดยการนำสัญญาณจากคอนโทรลเลอร์มา ขับวงจรอินเวอร์เตอร์ เพื่อที่จะให้ได้เอาต์พุตสำหรับนำไปใช้งานควบคุมโหลด ซึ่งสัญญาณที่ใช้ในการ ควบคุมวงจรอินเวอร์เตอร์ 9 ระดับ สามารถแสดงให้เห็นได้ดังรูปที่ 5.9



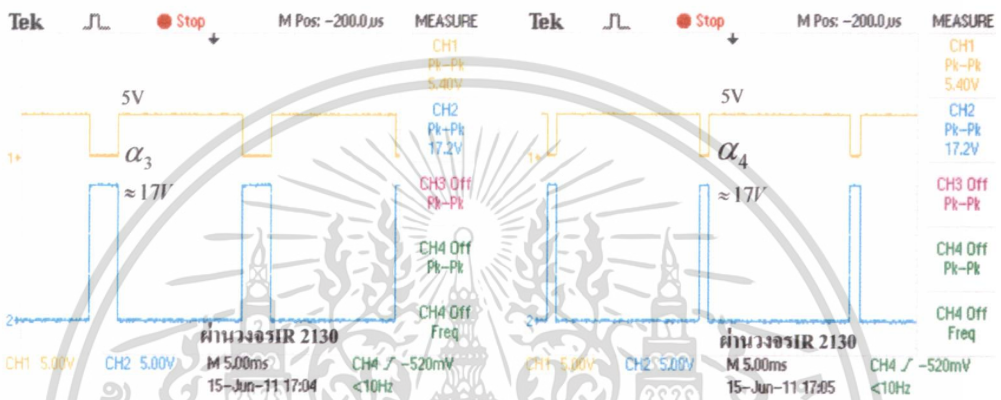
รูปที่ 5.9 ก) ลำดับสัญญาณด้านบวกที่นำไปใช้ในการขับวงจรอินเวอร์เตอร์
ข) ลำดับสัญญาณด้านลบที่นำไปใช้ในการขับวงจรอินเวอร์เตอร์

ในการทดสอบแบบรูปเปิด รูปสัญญาณจากคอนโทรลเลอร์ที่แต่ละสัญญาณจะมีมุมการ สวิตช์ $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ เท่ากับ $32.5^\circ, 25^\circ, 12.5^\circ$ และ 5° ตามลำดับ แต่จะไม่เกิน 90 องศา จะแสดง อยู่ในรูปที่ 5.9ก และ 5.9ข ซึ่งขนาดสัญญาณจะมีแอมพลิจูดประมาณ 2.5 โวลต์ ส่วนในรูปที่ 5.10ก - 5.10ง จะเป็นสัญญาณสี่เหลี่ยมทั้ง 4 สัญญาณจากคอนโทรลเลอร์ที่เมื่อนำไปเข้าวงจรขยาย สัญญาณจะทำให้ได้ขนาดแรงดันประมาณ 17 โวลต์ซึ่งเพียงพอต่อการนำไปใช้ขับอินเวอร์เตอร์



5.10ก

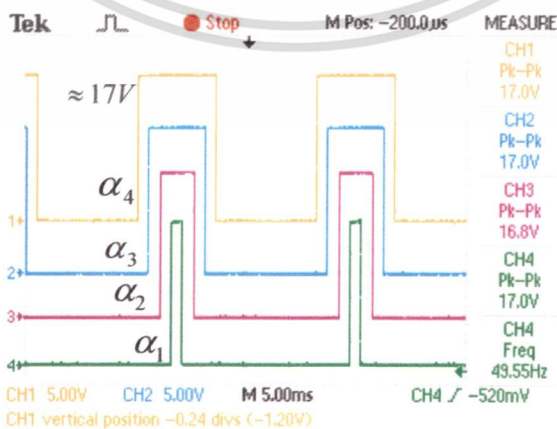
5.10ข



5.10ค

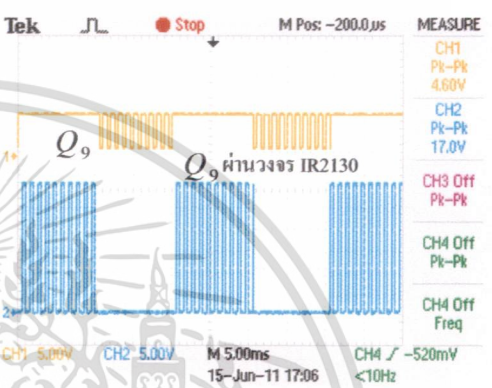
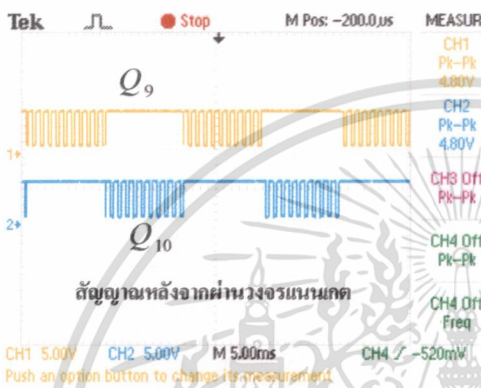
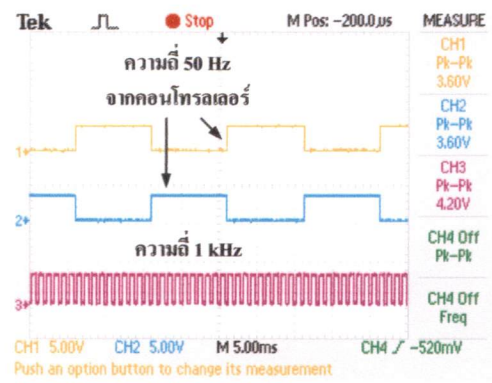
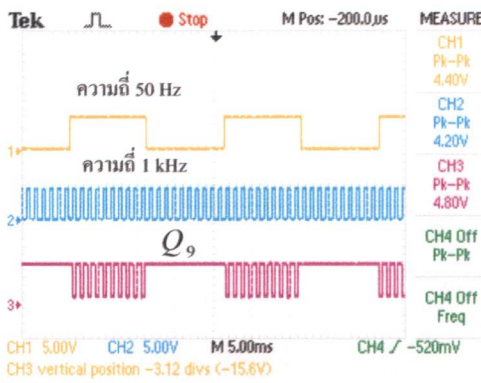
5.10ง

- รูปที่ 5.10
- ก) สัญญาณสี่เหลี่ยมมุม α_1 หลังจากผ่านวงจรขยายสัญญาณ
 - ข) สัญญาณสี่เหลี่ยมมุม α_2 หลังจากผ่านวงจรขยายสัญญาณ
 - ค) สัญญาณสี่เหลี่ยมมุม α_3 หลังจากผ่านวงจรขยายสัญญาณ
 - ง) สัญญาณสี่เหลี่ยมมุม α_4 หลังจากผ่านวงจรขยายสัญญาณ

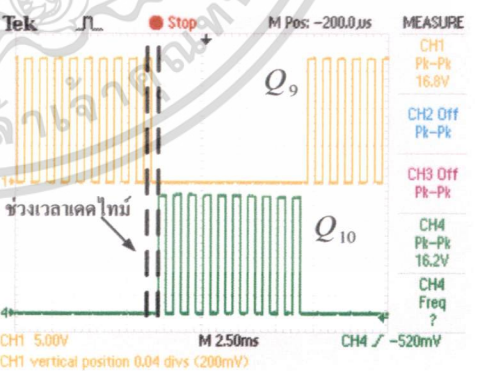
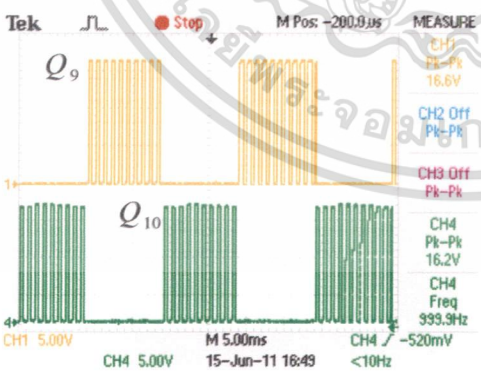


รูปที่ 5.11 สัญญาณสี่เหลี่ยมที่มีมุมการสวิตช์ $\alpha_1, \alpha_2, \alpha_3, \alpha_4$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 ก) สัญญาณสี่เหลี่ยม Q_9 หลังจากผ่านวงจรแนกเกท
 ข) - ค) สัญญาณ Q_9, Q_{10} ที่ผ่านวงจรแนกเกท
 ง) สัญญาณสี่เหลี่ยม Q_9 ผ่านวงจรขยายสัญญาณไอซี IR2130



รูปที่ 5.14 ก) สัญญาณ Q_9, Q_{10} หลังจากผ่านวงจรขยายสัญญาณไอซี IR2130
 ข) ช่วงเวลาเดดไทม์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

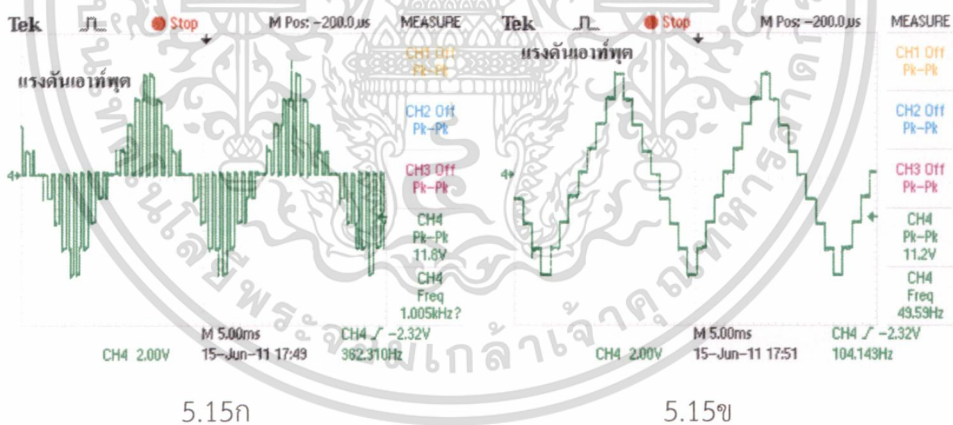
ในรูปที่ 5.14 เป็นรูปสัญญาณของอุปกรณ์สวิตช์ Q_9, Q_{10} ที่ได้จากวงจรแนกและแสดงให้เห็นถึงช่วงเวลาเดดไทม์

5.2.1.1 ทดสอบขั้ววงจรอินเวอร์เตอร์ที่ไม่ผ่านวงจรกรอง

หลังจากที่ได้สร้างสัญญาณสำหรับนำไปใช้ขั้ววงจรคอนโทรลเลอร์แล้ว ได้ทำการทดสอบขั้วอินเวอร์เตอร์โดยกำหนดค่าได้ดังตารางที่ 5.1 ดังต่อไปนี้
ตารางที่ 5.1 ตารางตัวแปรที่ใช้ในการทดสอบขั้วอินเวอร์เตอร์

$V_{DC}(V)$	$f_{sw}(Hz)$	$f_c(Hz)$
60	1000	50

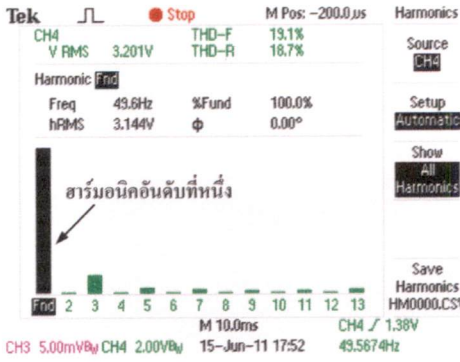
ซึ่งเมื่อนำไปขั้ววงจรอินเวอร์เตอร์จะทำให้ได้แรงดันเอาต์พุตดังรูปที่ 5.15 ซึ่งรูปที่ 5.15ก จะมีค่าตัวชี้ไขเคลที่ 50 เปอร์เซ็นต์ ส่วนในรูปที่ 5.15ข จะเป็นการช้อบแรงดันหรือการปรับตัวชี้ไขเคลไปที่ 100 เปอร์เซ็นต์ ซึ่งจะทำให้แรงดันเอาต์พุตที่ได้มีขนาดแอมพลิจูดเพิ่มขึ้น ส่วนในรูปที่ 5.16จะเป็นฮาร์มอนิกของแรงดันเอาต์พุต ซึ่งจะแสดงให้เห็นถึงฮาร์มอนิกอันดับที่หนึ่งและสาม



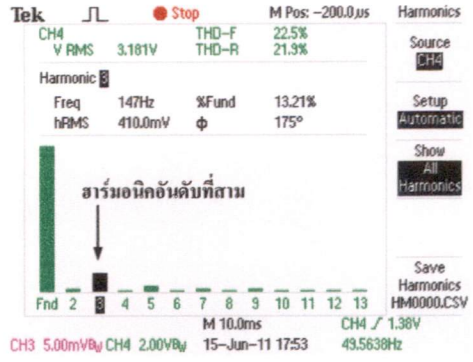
รูปที่ 5.15 ก) แรงดันเอาต์พุตที่ได้จากอินเวอร์เตอร์ 9 ระดับ 1 เฟส

ข) แรงดันเอาต์พุตจากการปรับค่าความกว้างพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5.16ก



5.16ข

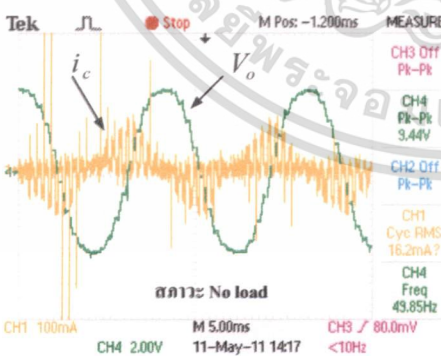
รูปที่ 5.16 ก) ค่าฮาร์มอนิกอันดับที่หนึ่งของแรงดันเอาต์พุต

ข) ค่าฮาร์มอนิกอันดับที่สามของแรงดันเอาต์พุต

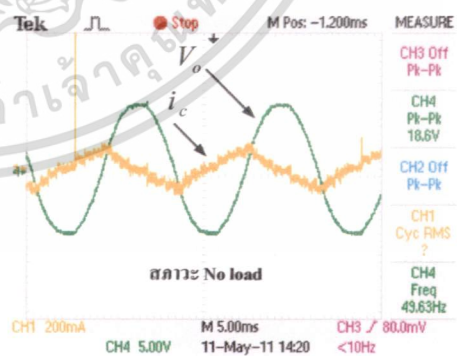
5.2.1.2 ทดสอบขั้ววงจรอินเวอร์เตอร์ที่ผ่านวงจรกรอง

ในการทดสอบขั้นตอนนี้จะทำการต่อวงจรกรองความถี่ต่ำแบบ LC เข้าไปยังชุดเอาต์พุตของอินเวอร์เตอร์ ซึ่งจะช่วยให้แรงดันเอาต์พุตของอินเวอร์เตอร์มีขนาดใกล้เคียงกับสัญญาณไซน์มากขึ้นและยังช่วยลดฮาร์มอนิกออกไปด้วย ดังแสดงในรูปที่ 5.17 ส่วนตัวแปรของวงจรกรองความถี่ต่ำแบบ LC สามารถดูได้จากตารางที่ 5.2 ดังนี้

$R_f (\Omega)$	$L_f (mH)$	$C_f (\mu F)$
470	40	33

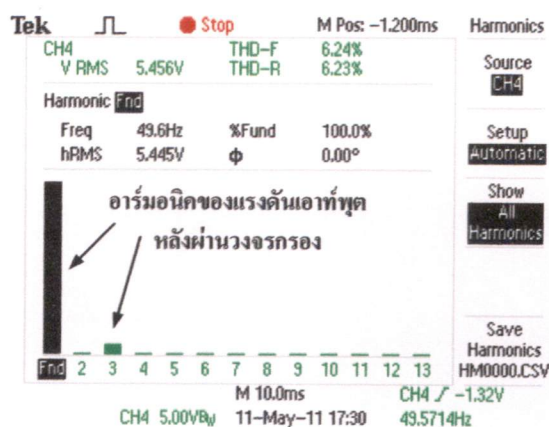


5.17ก



5.17ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5.17ค

- รูปที่ 5.17 ก) แรงดันเอาต์พุตของอินเวอร์เตอร์ผ่านวงจรกรองในสภาวะไม่มีโหลด
 ข) แรงดันเอาต์พุตของอินเวอร์เตอร์ที่ปรับค่าความกว้างพัลส์ และผ่านวงจรกรองในสภาวะไม่มีโหลด
 ค) ฮาร์โมนิกอันดับที่หนึ่งและสามของแรงดันเอาต์พุตที่ปรับค่าความกว้างพัลส์และผ่านวงจรกรองในสภาวะไม่มีโหลด

ในรูปที่ 5.17ค แสดงค่าฮาร์โมนิกของแรงดันเอาต์พุตของอินเวอร์เตอร์ที่ผ่านวงจรกรองความถี่ต่ำ จะเห็นได้ว่าฮาร์โมนิกอันดับที่สามจะมีค่าลดลง เมื่อเทียบกับการไม่ได้ใส่วงจรกรองความถี่ต่ำ

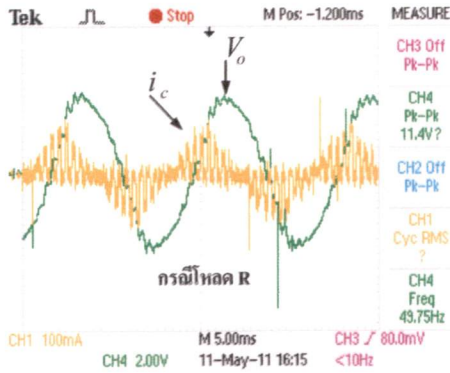
5.2.1.3 ทดสอบขั้ววงจรอินเวอร์เตอร์ที่ผ่านวงจรกรองกับโหลด R แบบสแตติก

ขั้นตอนในส่วนนี้ได้ทำการทดสอบโดยการนำไปใช้ในการขับโหลดตัวต้านทาน R เพียงอย่างเดียวซึ่งผลการทดลองแสดงให้เห็นดังรูปที่ 5.18ก – 5.18จ ที่จะแสดงให้เห็นทั้งกรณีทำการปรับเพิ่มแรงดันและแสดงค่าฮาร์โมนิกของเอาต์พุตของอินเวอร์เตอร์

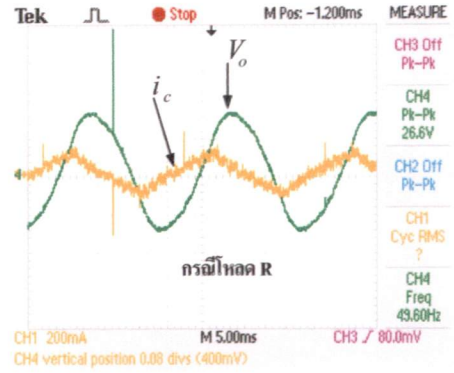
ตารางที่ 5.3 ตัวแปรของโหลดที่ใช้ในการทดสอบกรณีโหลดแบบ R

$R_f (\Omega)$	$L_f (mH)$	$C_f (\mu F)$	$R (\Omega)$
470	40	33	200

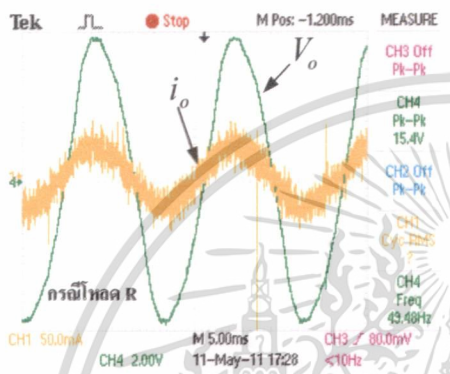
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



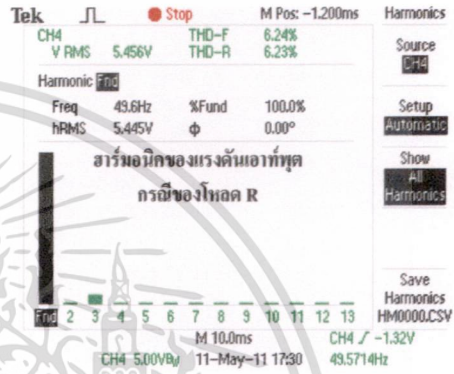
5.18ก



5.18ข



5.18ค



5.18ง

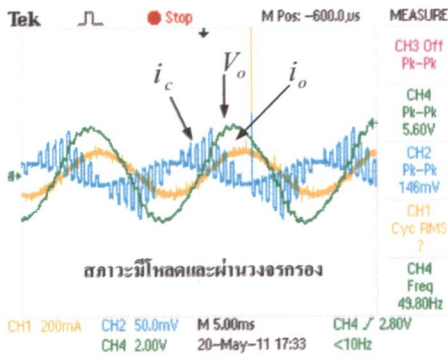
- รูปที่ 5.18 ก) ค่าเอาต์พุต V_o, i_c ของอินเวอร์เตอร์ในสภาวะขับโหลด R
- ข) ค่าเอาต์พุต V_o, i_c ของอินเวอร์เตอร์จากการปรับความกว้างพัลส์ในสภาวะขับโหลด R
- ค) ค่าเอาต์พุต V_o, i_c ของอินเวอร์เตอร์จากการปรับความกว้างพัลส์ในสภาวะขับโหลด R
- ง) ค่าฮาร์มอนิกส์ของแรงดัน V_o ที่โหลด

5.2.1.4 ทดสอบขั้ววงจรอินเวอร์เตอร์ที่ผ่านวงจรรอกกับโหลด RL แบบสแตติก

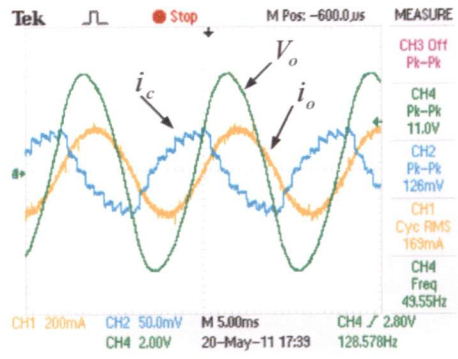
หลังจากที่ได้ทำการกรองสัญญาณแรงดันให้มีรูปร่างใกล้เคียงสัญญาณไซน์แล้ว ขั้นตอนต่อมาทำการทดสอบโดยการนำไปใช้ในการขับโหลด RL ซึ่งผลการทดลองแสดงให้เห็นดังรูปที่ 5.19ก – 5.19จ ที่จะแสดงให้เห็นทั้งกรณีที่ทำกรปรับเพิ่มแรงดันและแสดงค่าฮาร์มอนิกของเอาต์พุตของอินเวอร์เตอร์ ส่วนค่าตัวแปรของโหลดที่ใช้ในการทดสอบสามารถแสดงได้ดังตารางที่ 5.4 ตารางที่ 5.4 ตัวแปรของโหลดที่ใช้ในการทดสอบกรณีโหลดแบบ RL

$R_f (\Omega)$	$L_f (mH)$	$C_f (\mu F)$	$R (\Omega)$	$L (mH)$
470	40	33	200	420

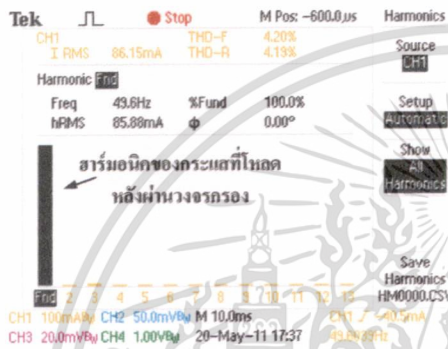
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



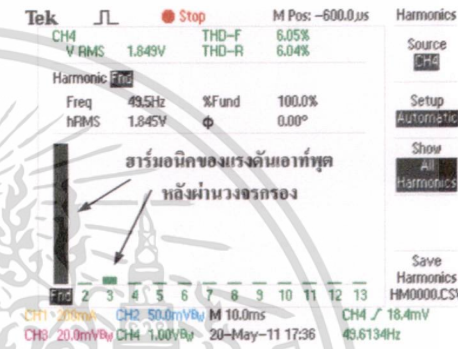
5.19ก



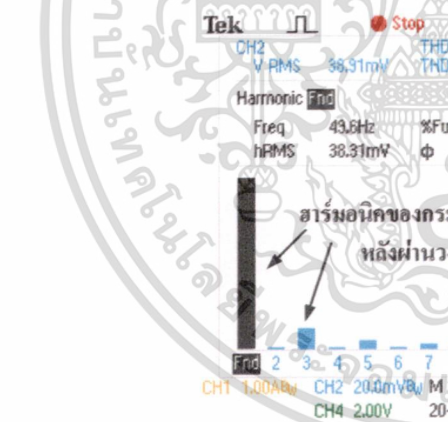
5.19ข



5.19ค



5.19ง



5.19จ

- รูปที่ 5.19
- ก) ค่าเอาต์พุต V_o, i_o, i_c ของอินเวอร์เตอร์ในสภาวะขับโหลด RL
 - ข) ค่าเอาต์พุต V_o, i_o, i_c ของอินเวอร์เตอร์จากการปรับความกว้างพัลส์ในสภาวะขับโหลด RL
 - ค) ค่าฮาร์มอนิกส์ของกระแส i_o ที่โหลด
 - ง) ค่าฮาร์มอนิกส์ของแรงดัน V_o ที่โหลด
 - จ) ค่าฮาร์มอนิกส์ของกระแส i_c ที่ตัวเก็บประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

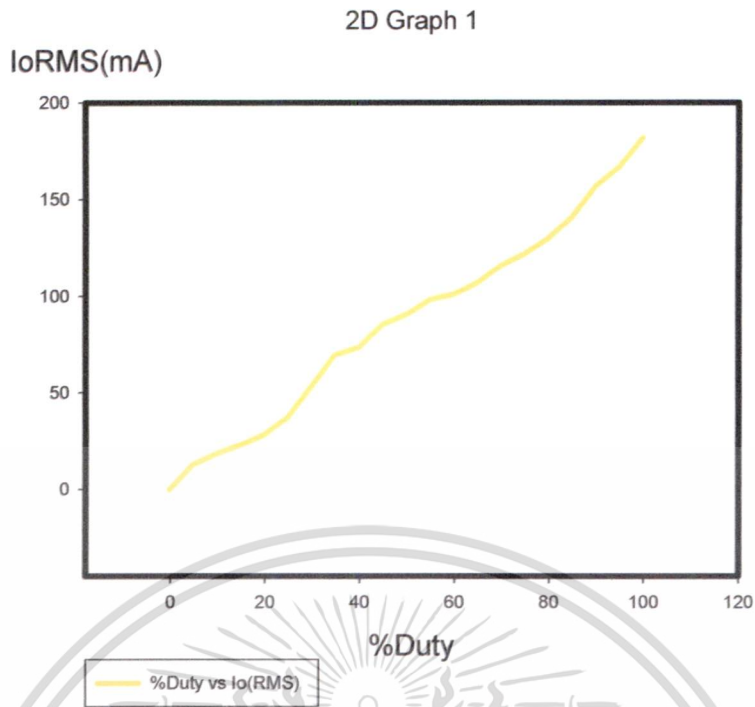
ส่วนผลของการทดสอบการปรับแรงดันเอาต์พุตให้กับอินเวอร์เตอร์ที่ค่าดิวตี้ไซเคิลต่างๆ ของโหลด RL แบบสแตติกสามารถแสดงให้เห็นรายละเอียดของข้อมูลจากการทดลองได้ดังตารางที่ 5.5 ตารางที่ 5.5 ตารางการปรับดิวตี้ไซเคิลต่อเอาต์พุตของอินเวอร์เตอร์

% ดิวตี้	$I_{rms}(mA)$	$V_o(Pk - Pk)$	$I_{rms}(mA)$	$V_{orms}(V)$
0.0000	0.0000	0.0000	0.0000	0.0000
5.0000	13.1000	2.4000	14.1000	0.4570
10.0000	18.6000	7.2000	59.2000	0.9080
15.0000	23.0000	16.0000	69.1000	4.4800
20.0000	28.5000	21.6000	70.7000	6.6500
25.0000	37.3000	29.6000	81.4000	9.8000
30.0000	53.4000	34.4000	120.0000	11.1000
35.0000	69.7000	44.0000	131.0000	14.0000
40.0000	73.6000	49.6000	249.0000	17.3000
45.0000	85.4000	56.8000	254.0000	18.1000
50.0000	90.4000	60.0000	289.0000	19.6000
55.0000	98.2000	66.4000	297.0000	21.9000
60.0000	101.0000	67.2000	300.0000	22.1000
65.0000	107.0000	68.8000	304.0000	22.3000
70.0000	116.0000	70.4000	316.0000	23.5000
75.0000	122.0000	72.0000	319.0000	24.5000
80.0000	130.0000	78.4000	347.0000	26.0000
85.0000	141.0000	88.0000	366.0000	29.3000
90.0000	157.0000	97.6000	389.0000	33.2000
95.0000	167.0000	106.0000	408.0000	36.7000
100.0000	182.0000	114.0000	457.0000	39.5000

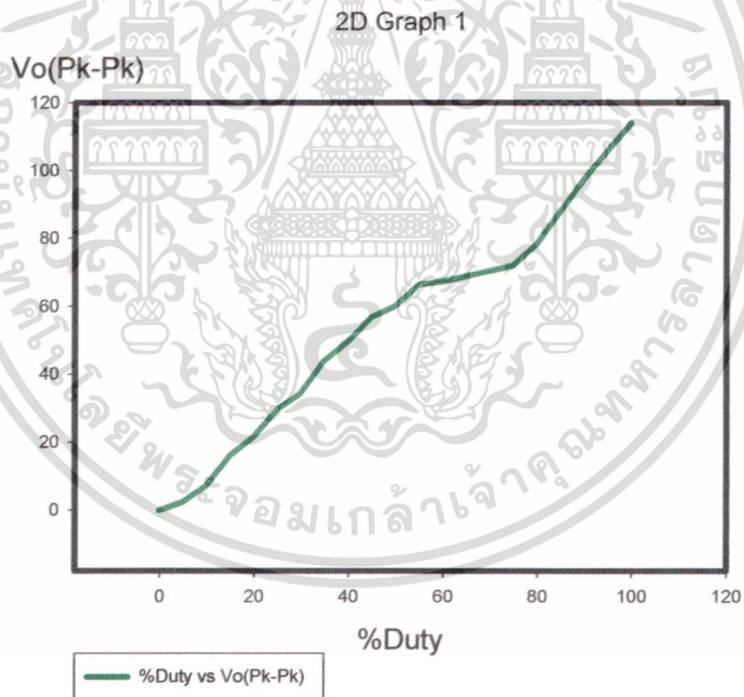
ตารางที่ 5.5 แสดงความสัมพันธ์จากการปรับค่าดิวตี้ไซเคิลไปที่เปอร์เซ็นต์ต่างๆ และผลการเปลี่ยนแปลงของแรงดันเอาต์พุต กระแสเอาต์พุตและกระแสที่ตัวเก็บประจุของการทดสอบโหลดแบบ RL ที่เป็นการทดสอบแบบลูปเปิด ซึ่งจากตารางสามารถแสดงเป็นกราฟความสัมพันธ์ได้ดังรูปที่ 5.20

- 5.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

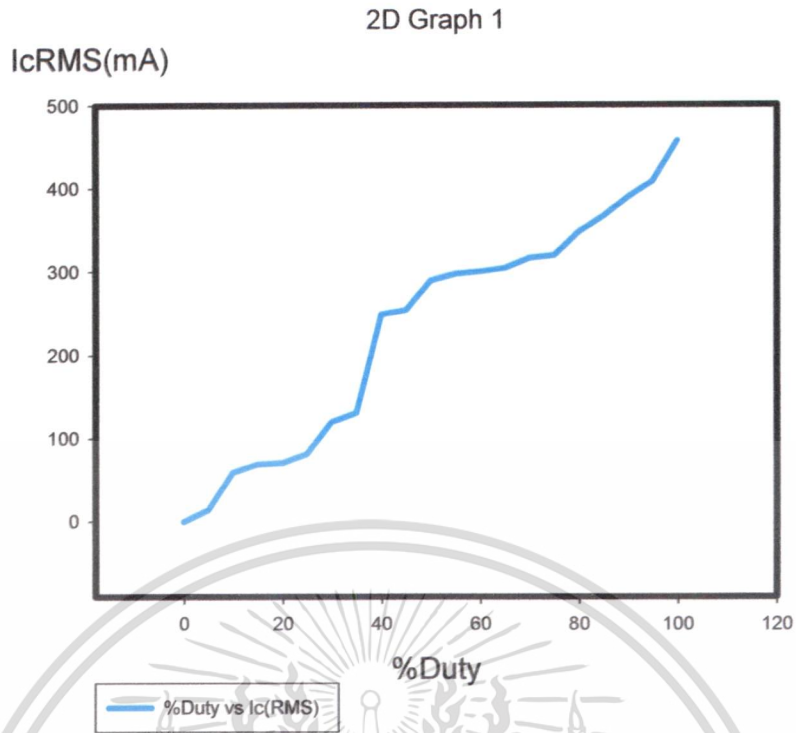


รูปที่ 5.20 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด

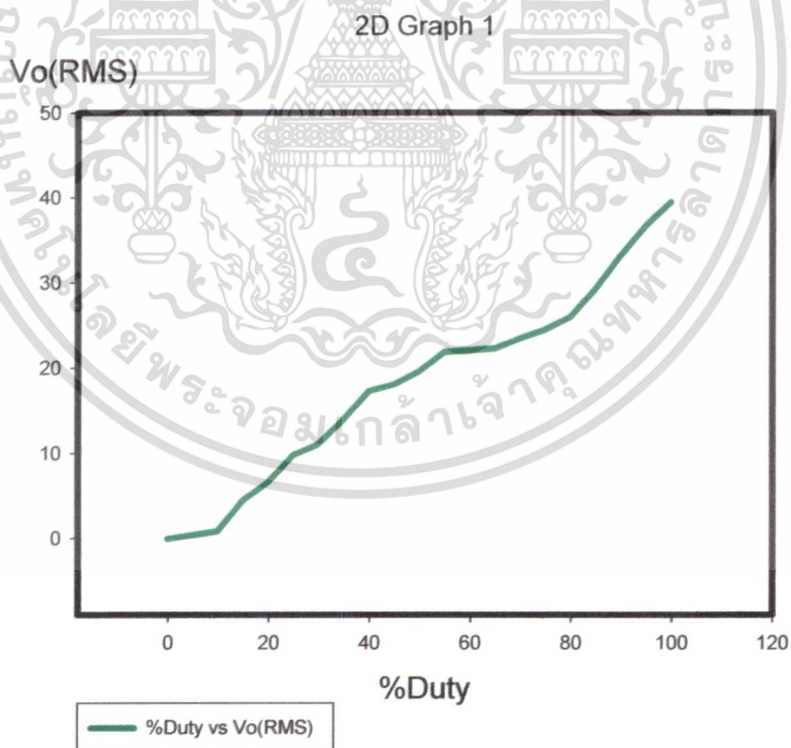


รูปที่ 5.21 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.22 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ



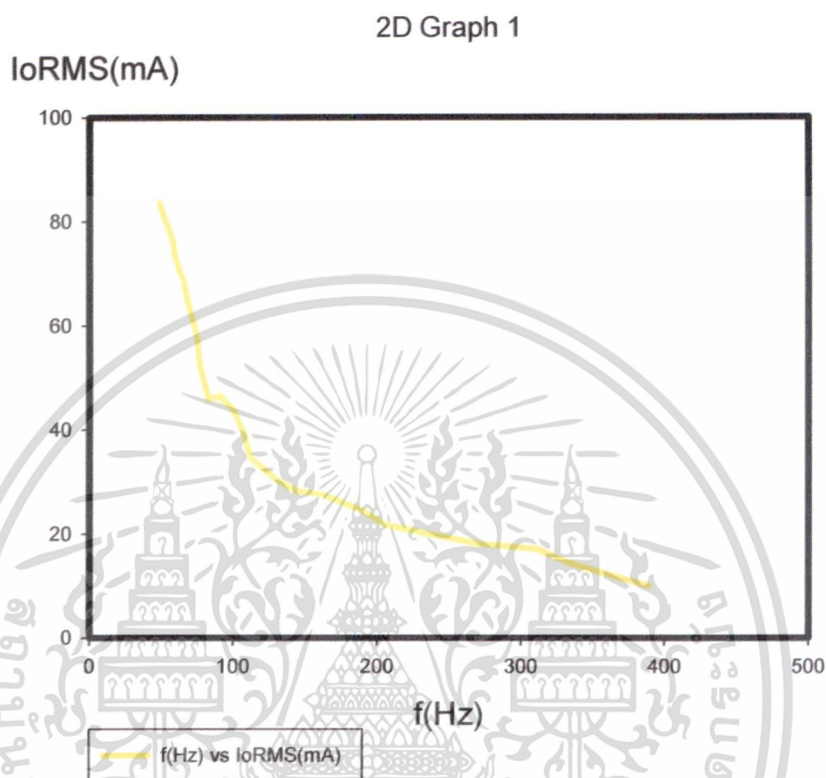
รูปที่ 5.23 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนผลของการทดสอบการปรับแรงดันความถี่ให้กับอินเวอร์เตอร์ที่ค่าความถี่ค่าต่างๆ ของโหลด RL แบบสแตติกสามารถแสดงให้เห็นรายละเอียดของข้อมูลจากการทดลองได้ดังตารางที่ 5.6 ตารางที่ 5.6 ตารางการปรับความถี่ต่อเอาต์พุตของอินเวอร์เตอร์

ความถี่ (Hz)	$I_{o,rms}(mA)$	$V_o(Pk - Pk)$	$I_{c,rms}(mA)$	$V_{o,rms}(V)$
49.6500	83.7000	57.6000	241.0000	18.5000
50.8600	82.5000	56.8000	237.0000	18.0000
52.9500	80.6000	53.6000	243.0000	16.8000
55.6600	79.0000	50.4000	272.0000	16.5000
58.7500	76.3000	48.8000	258.0000	16.2000
60.2400	73.5000	47.2000	259.0000	16.0000
63.4900	70.6000	45.6000	245.0000	15.8000
66.4000	68.8000	44.6000	243.0000	15.2000
68.8900	64.9000	44.0000	251.0000	14.7000
75.5000	58.1000	40.8000	226.0000	14.4000
77.6000	52.4000	34.4000	229.0000	12.9000
83.8400	46.0000	32.4000	296.0000	12.5000
92.0800	46.5000	31.2000	290.0000	11.8000
100.4000	44.1000	29.6000	311.0000	11.7000
107.8000	39.9000	28.0000	322.0000	10.1000
112.9000	34.8000	26.4000	384.0000	9.9600
130.1000	30.6000	22.4000	339.0000	8.4000
144.3000	28.4000	22.0000	373.0000	7.6000
162.8000	27.6000	20.0000	363.0000	7.3000
190.6000	24.6000	17.6000	398.0000	6.5800
206.0000	21.8000	14.4000	313.0000	5.5400
270.4000	18.1000	12.0000	420.0000	4.9000
312.8000	17.1000	11.8000	245.0000	3.8500
334.0000	14.4000	10.4000	145.0000	3.5600
390.0000	10.0000	7.6000	121.0000	1.9800

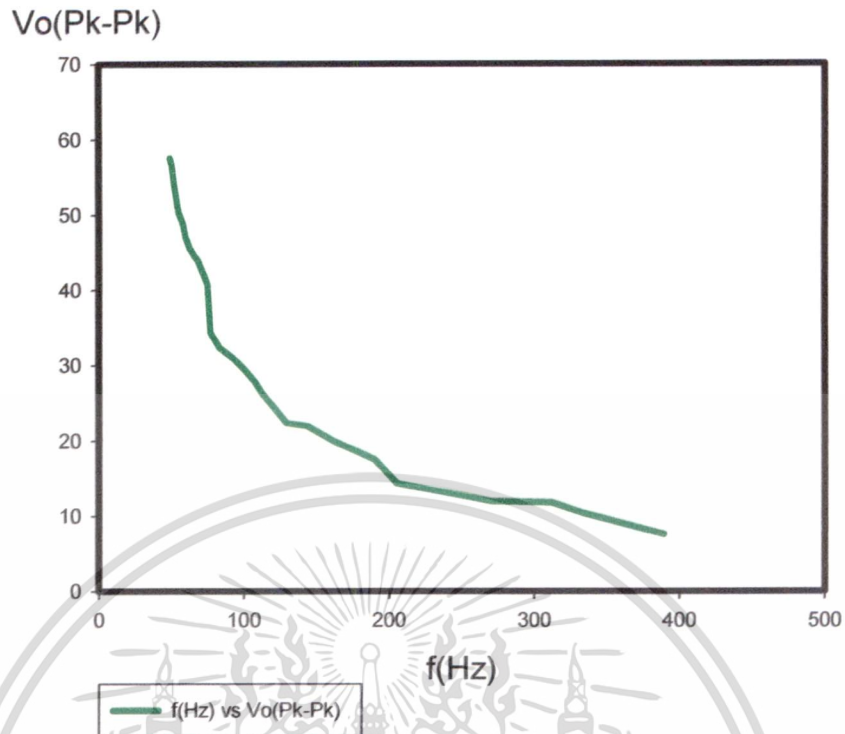
ตารางที่ 5.6 แสดงความสัมพันธ์จากการปรับค่าความถี่ไปที่ความถี่ต่างๆ และผลการเปลี่ยนแปลงของแรงดันเอาต์พุต กระแสเอาต์พุตและกระแสที่ตัวเก็บประจุของการทดสอบโหลดแบบ RL ที่เป็นการทดสอบแบบลูปเปิด ซึ่งจากตารางสามารถแสดงเป็นกราฟความสัมพันธ์ได้ดังรูปที่ 5.24 - 5.27



รูปที่ 5.24 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด

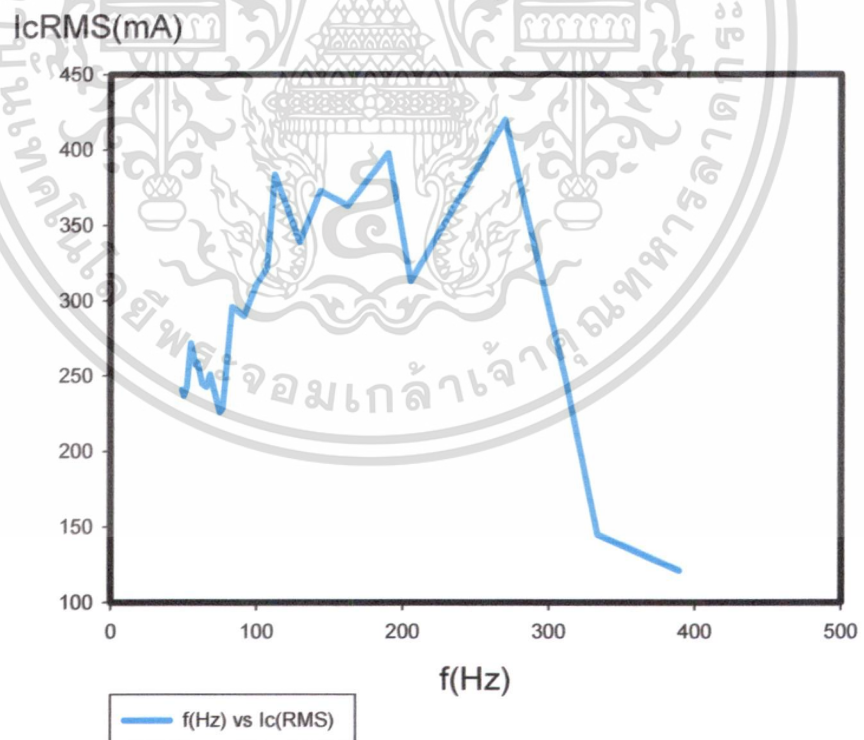
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2D Graph 1



รูปที่ 5.25 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด

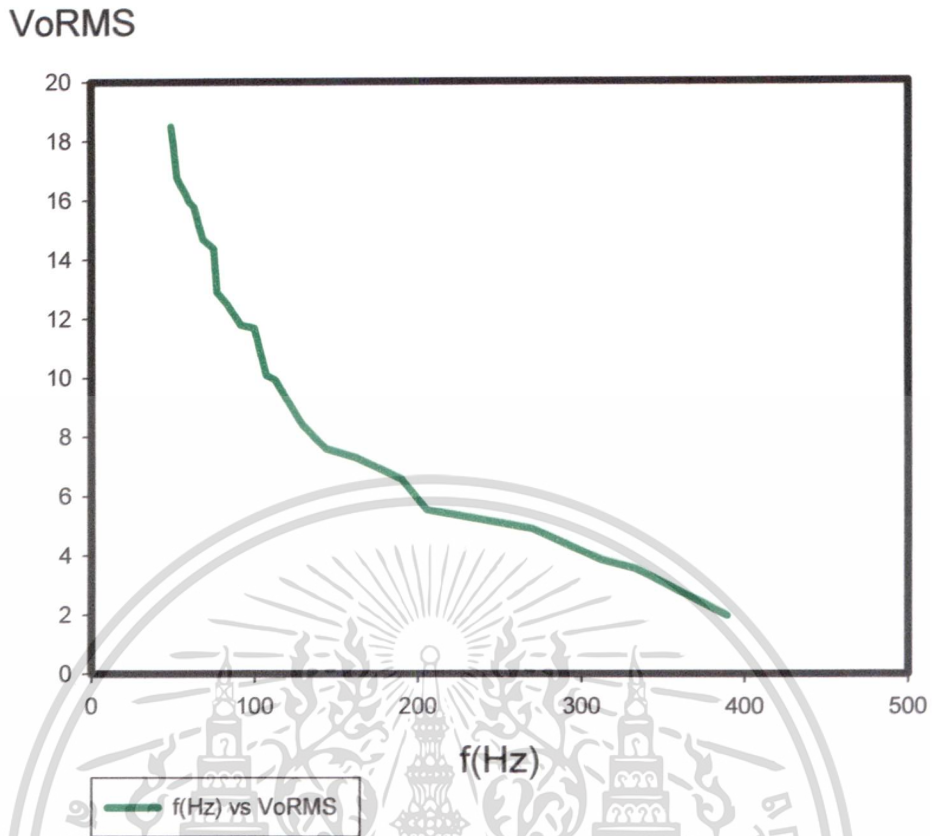
2D Graph 1



รูปที่ 5.26 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2D Graph 1



รูปที่ 5.27 กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด

5.1.2.5 ทดสอบขั้ววงจรอินเวอร์เตอร์ที่ผ่านวงจรกรองกับโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก)

หลังจากที่ได้ทำการทดลองขั้วโหลด RL แบบสแตติกแล้ว ขั้นตอนถัดมาได้ทำการทดสอบกับโหลด RL แบบไดนามิก ซึ่งก็คือมอเตอร์ไฟฟ้าแบบเหนี่ยวนำ ซึ่งผลการทดลองแสดงให้เห็นดังรูปที่ 5.28ก - 5.28จ โดยมอเตอร์ที่ได้นำมาทดสอบนั้นมีลักษณะคุณสมบัติดังตารางที่ 5.7 ส่วนตัวตัวแปรที่ใช้ในการทดลองได้แสดงในตารางที่ 5.8

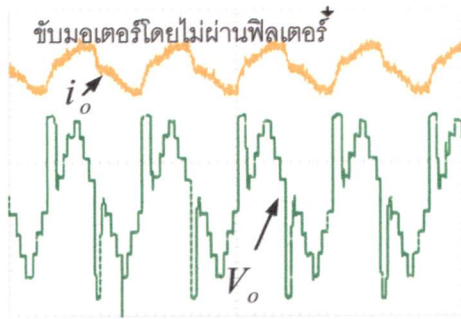
ตารางที่ 5.7 ตารางคุณสมบัติของมอเตอร์ไฟฟ้าแบบเหนี่ยวนำเฟสเดียว

แรงดัน(Volt)	กระแส(A)	จำนวนโพล(P)	รอบ (RPM)	แรงม้า (HP)
220	2	4	1500	1/4

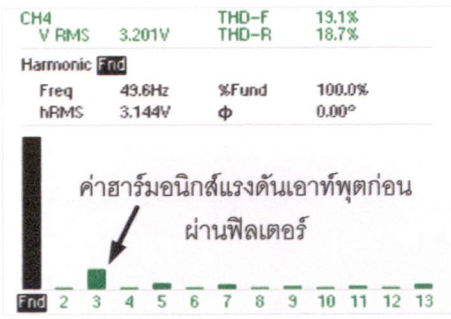
ตารางที่ 5.8 ตัวแปรที่ใช้ในการทดสอบโหลด RL แบบไดนามิก

V_{DC} (V)	f_{sw} (Hz)	f_c (Hz)	R_f (Hz)	L_f (mH)	C_f (μ F)
120	1000	50	470	40	33

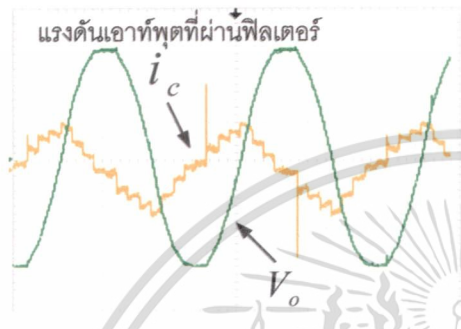
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



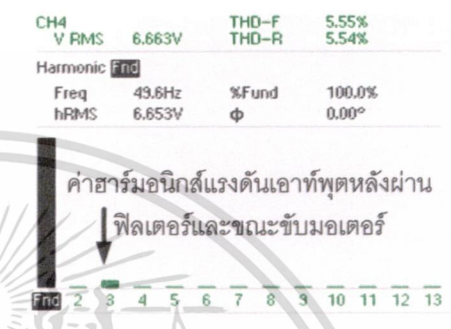
5.28ก



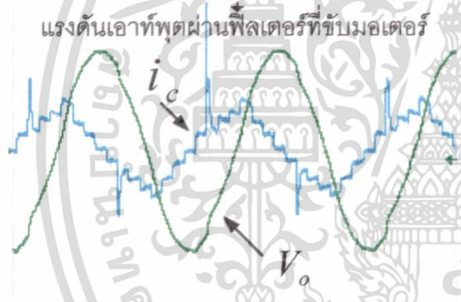
5.28ข



5.28ค



5.28ง



5.28จ



5.28ฉ

- รูปที่ 5.28 ก) แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ไม่ผ่านวงจรกรอง
 ข) แสดงฮาร์มอนิกของแรงดันเอาต์พุตที่ไม่ผ่านวงจรกรอง
 ค) แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ผ่านวงจรกรอง
 ง) แสดงฮาร์มอนิกของแรงดันเอาต์พุตที่ผ่านวงจรกรอง
 จ) แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุที่ผ่านวงจรกรองขณะขับมอเตอร์
 ฉ) แสดงฮาร์มอนิกของกระแสที่ตัวเก็บประจุขณะขับมอเตอร์

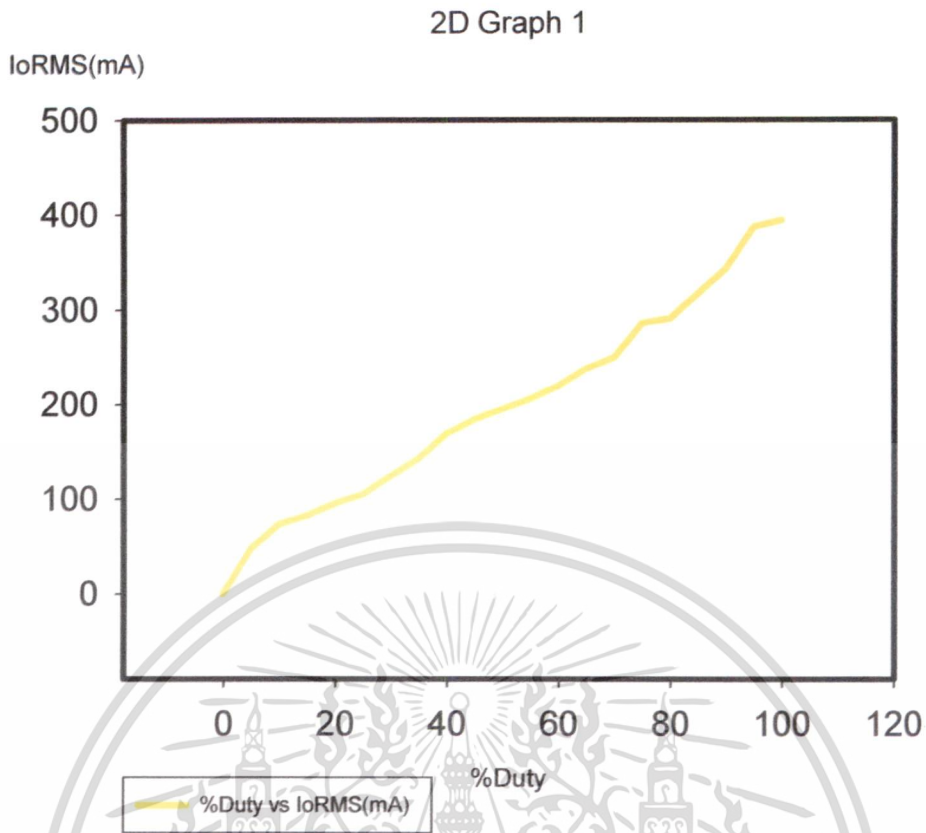
ส่วนผลของการทดสอบการปรับแรงดันเอาต์พุตให้กับมอเตอร์ไฟฟ้าเหนี่ยวนำ ที่ค่าตัวตีไซเคิลต่างๆ ในการทดลองของโหลดแบบไดนามิก สามารถแสดงให้เห็นรายละเอียดของข้อมูลได้ดัง

ตารางที่ 5.9 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

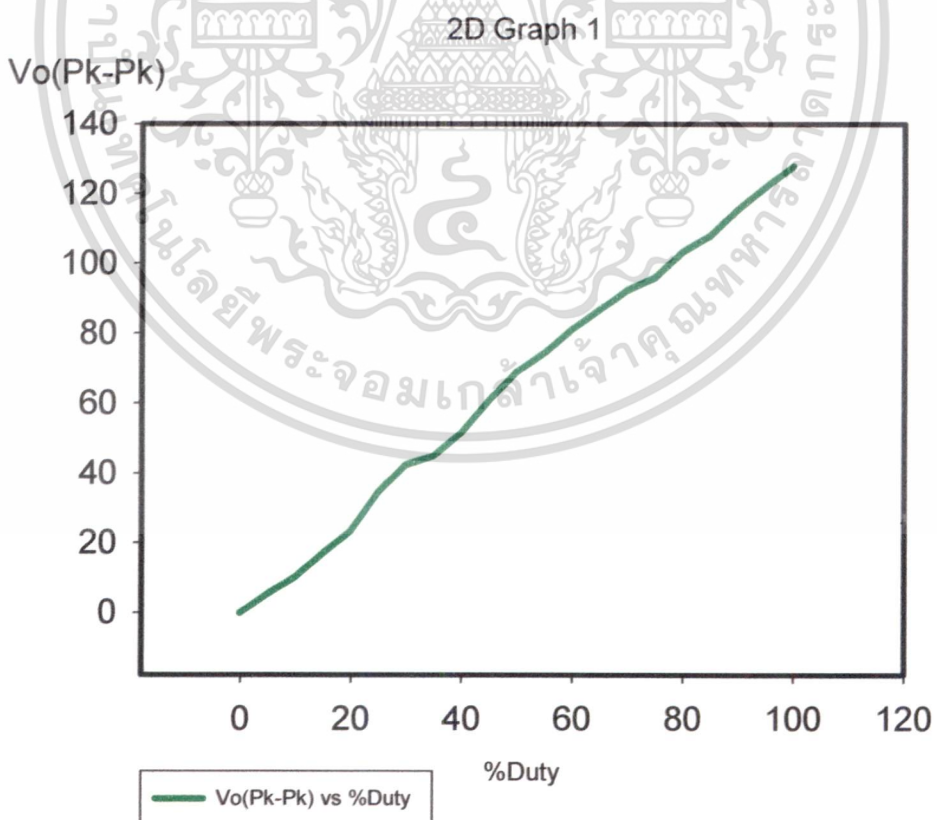
ตารางที่ 5.9 ตารางการปรับค่าตัวชี้เซลล์ต่อเอาต์พุตของอินเวอร์เตอร์

% ตัวชี้	$I_{o,rms}(mA)$	$V_o(Pk - Pk)$	$I_{c,rms}(mA)$	$V_{o,rms}(V)$
0.0000	0.0000	0.0000	0.0000	0.0000
5.0000	48.1000	5.4000	174.1000	2.4700
10.0000	73.6000	10.2000	251.2000	5.9800
15.0000	83.0000	17.0000	387.1000	8.8800
20.0000	95.5000	23.4000	452.7000	10.5600
25.0000	105.3000	34.6000	543.4000	15.8400
30.0000	124.4000	42.4000	582.0000	19.1000
35.0000	142.7000	45.0000	594.0000	22.3000
40.0000	169.3000	51.6000	613.0000	25.6000
45.0000	184.4000	60.8000	634.0000	29.1000
50.0000	195.4000	69.0000	670.0000	32.8500
55.0000	206.2000	74.4000	687.0000	35.7000
60.0000	220.0000	81.2000	702.0000	39.5000
65.0000	238.0000	86.8000	711.0000	42.6000
70.0000	250.0000	92.4000	735.0000	44.9000
75.0000	286.0000	96.0000	763.0000	48.4000
80.0000	291.0000	103.4000	784.0000	50.9000
85.0000	317.0000	108.0000	815.0000	53.4000
90.0000	343.0000	115.6000	839.0000	56.8000
95.0000	387.0000	122.0000	849.0000	59.2000
100.0000	394.0000	128.0000	904.0000	62.7000

ตารางที่ 5.9 แสดงความสัมพันธ์จากการปรับค่าตัวชี้เซลล์ไปที่เปอร์เซ็นต์ต่างๆ และผลการเปลี่ยนแปลงของแรงดันเอาต์พุต กระแสเอาต์พุตและกระแสที่ตัวเก็บประจุของการทดสอบโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก) ที่เป็นการทดสอบแบบลูปเปิด ซึ่งจากตารางสามารถแสดงเป็นกราฟความสัมพันธ์ได้ดังรูปที่ 5.29 - 5.32

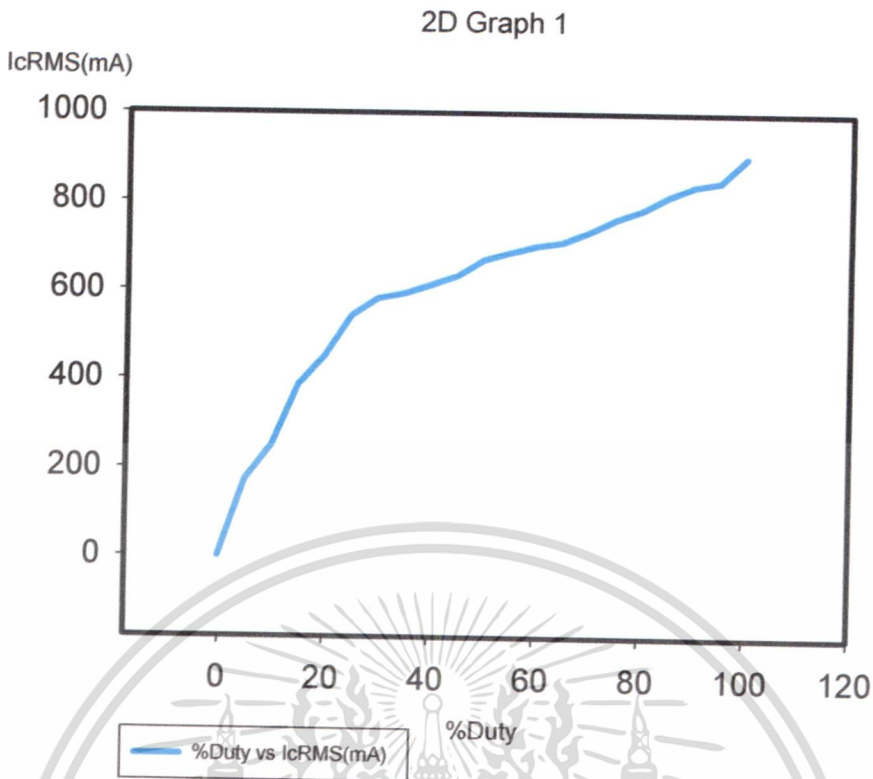


รูปที่ 5.29 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด

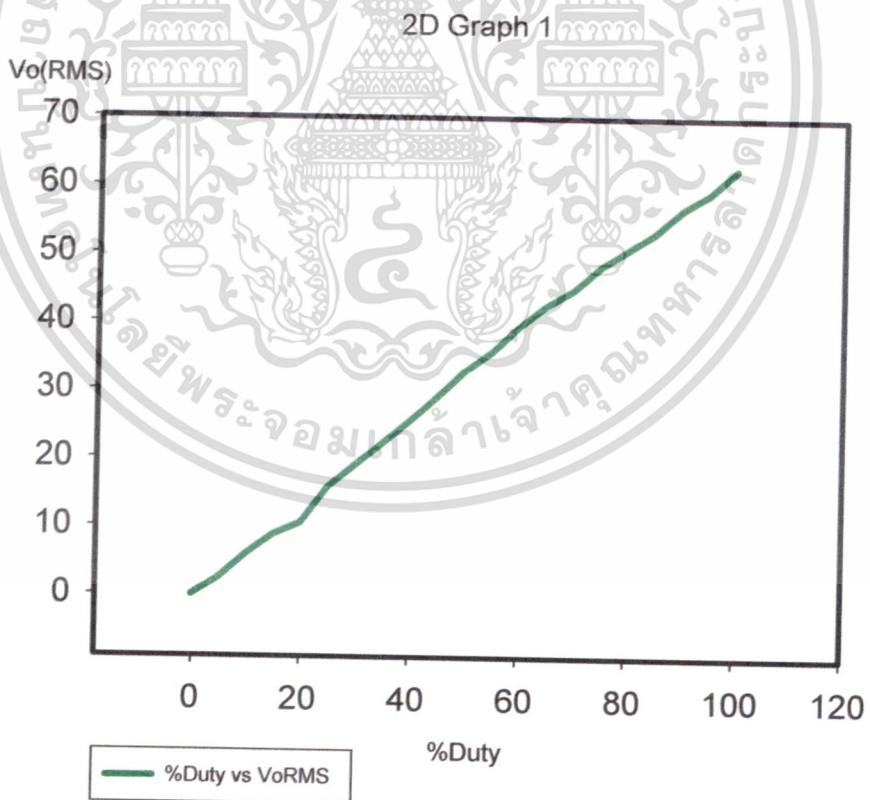


รูปที่ 5.30 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.31 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ



รูปที่ 5.32 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนผลของการทดสอบการปรับแรงดันความถี่ให้กับอินเวอร์เตอร์ที่ค่าความถี่ต่างๆ ของ โหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก) สามารถแสดงให้เห็นรายละเอียดของข้อมูล จากการทดลองได้ดังตารางที่ 5.10

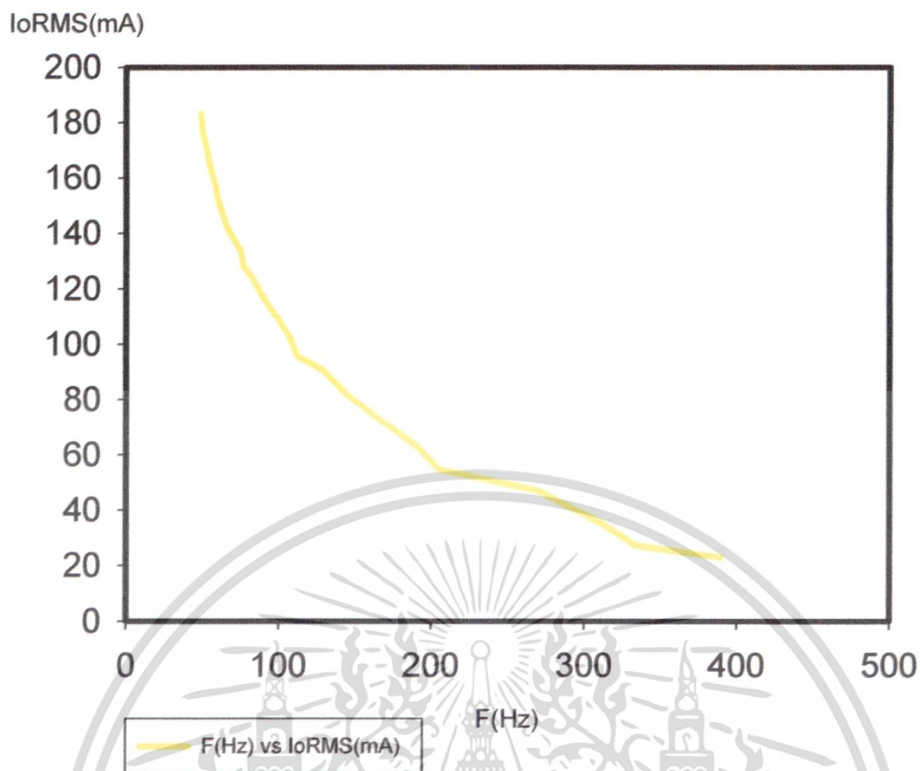
ตารางที่ 5.10 ตารางการปรับความถี่ต่อเอาต์พุตของอินเวอร์เตอร์

ความถี่(Hz)	$I_{orms}(mA)$	$V_o(Pk - Pk)$	$I_{orms}(mA)$	$V_{orms}(V)$
49.6500	183.4000	79.3000	241.0000	37.4000
50.8600	176.5000	76.3000	237.0000	36.0000
52.9500	171.7000	73.0000	243.0000	34.8000
55.6600	164.0000	70.4000	272.0000	31.5000
58.7500	158.3000	68.8000	258.0000	30.2000
60.2400	153.5000	66.2000	259.0000	29.1000
63.4900	147.6000	64.6000	245.0000	27.8000
66.4000	142.8000	62.0000	243.0000	25.4000
68.8900	139.9000	59.8000	251.0000	22.7000
75.5000	134.1000	57.6000	226.0000	19.9000
77.6000	128.4000	55.4000	229.0000	17.4000
83.8400	123.5000	50.4000	296.0000	15.3000
92.0800	115.5000	46.2000	290.0000	14.8000
100.4000	109.1000	42.6000	311.0000	13.7000
107.8000	102.9000	39.8000	322.0000	12.1000
112.9000	95.8000	36.9000	384.0000	11.9600
130.1000	90.6000	33.5000	339.0000	9.4000
144.3000	82.4000	30.5000	373.0000	8.6000
162.8000	74.6000	26.0000	363.0000	7.3000
190.6000	63.6000	23.6000	398.0000	6.1000
206.0000	54.8000	21.9000	313.0000	5.4600
270.4000	47.1000	19.0000	420.0000	4.4500
312.8000	35.1000	17.8000	245.0000	3.7900
334.0000	27.4000	14.5000	145.0000	3.1500
390.0000	23.0000	11.6000	121.0000	2.3800

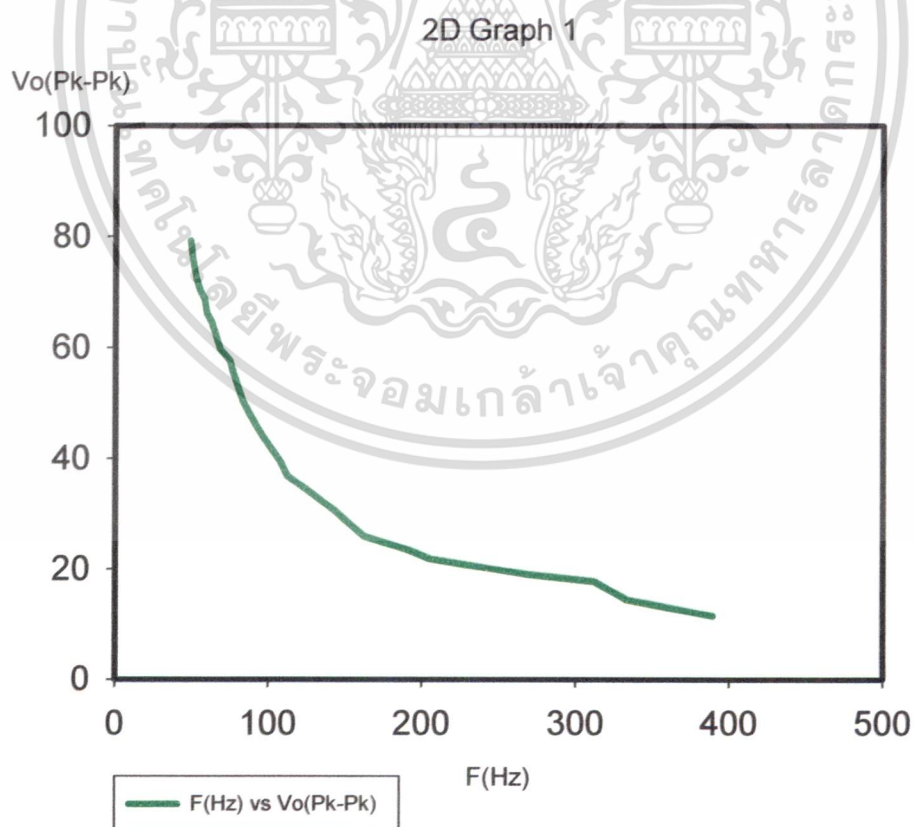
ตารางที่ 5.10 แสดงความสัมพันธ์จากการปรับค่าความถี่ไปที่ความถี่ต่างๆ และผลการเปลี่ยนแปลงของแรงดันเอาต์พุต กระแสเอาต์พุตและกระแสที่ตัวเก็บประจุของการทดสอบโหลด มอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก) ที่เป็นการทดสอบแบบลูปเปิด ซึ่งจากตาราง สามารถแสดงเป็นกราฟความสัมพันธ์ได้ดังรูปที่ 5.33 - 5.36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2D Graph 1

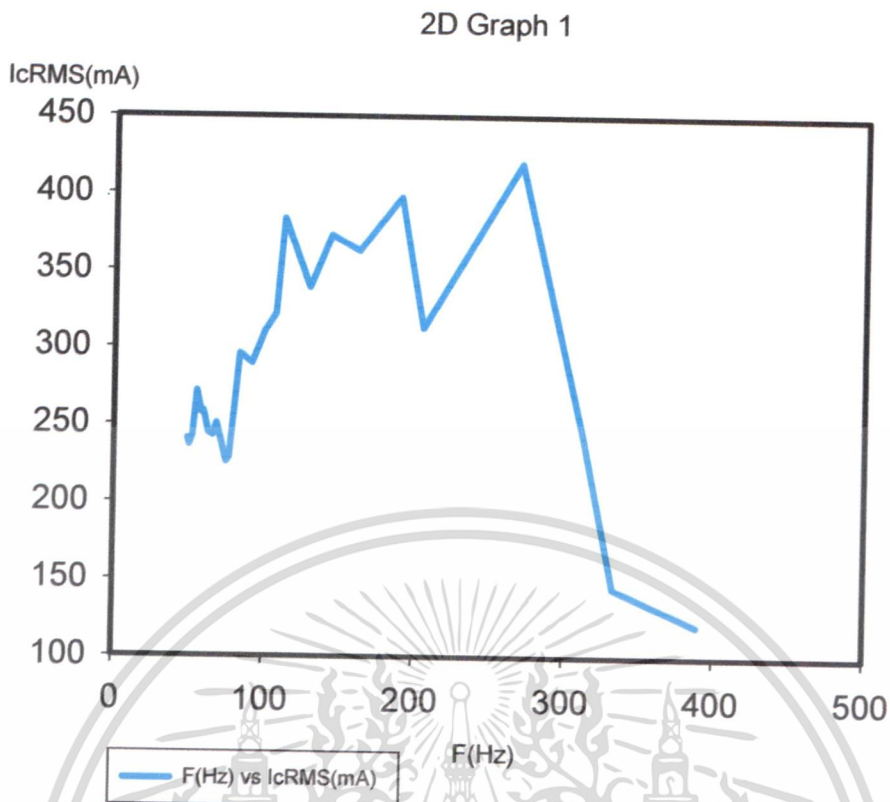


รูปที่ 5.33 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลด

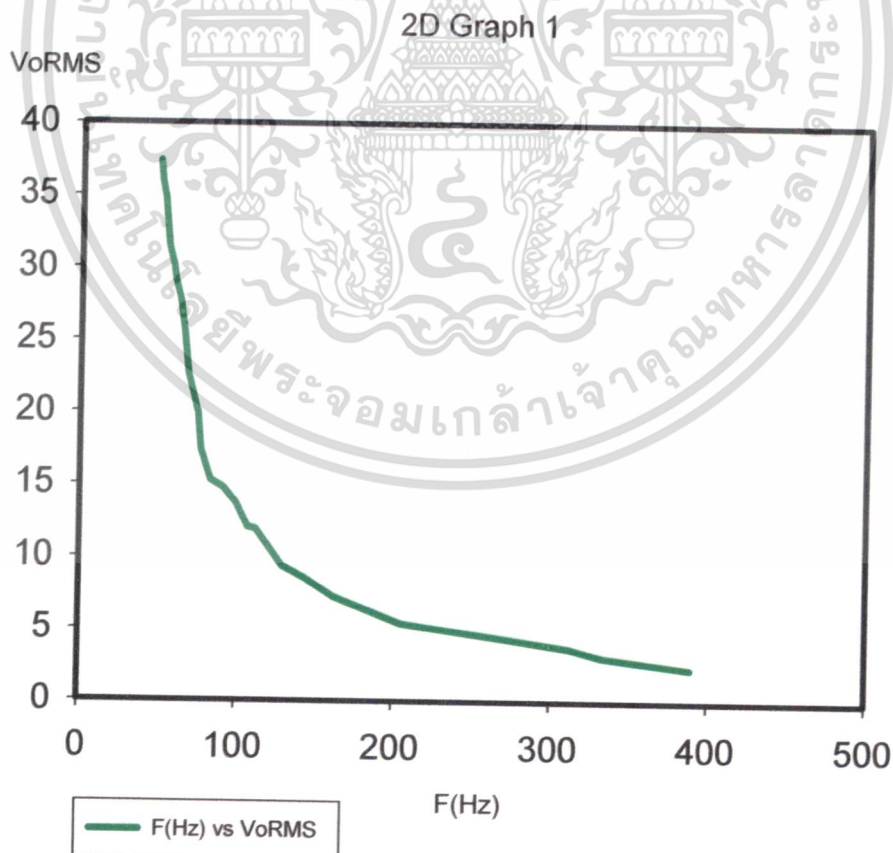


รูปที่ 5.34 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.35 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุ



รูปที่ 5.36 กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 การทดสอบแบบลูปปิด

5.2.2.1 วงจรเฟสล็อคลูปของความถี่

ในการใช้วงจรเฟสล็อคลูปในการผลิตความถี่ที่มีค่าควิตีไซเคิลคงที่ 50 เฮอร์เซ็นต์ และความถี่สามารถเปลี่ยนแปลงค่าได้ ซึ่งจะใช้อุปกรณ์ไอซีเบอร์ NE565 เป็นวงจรเฟสล็อคลูป โดยในไอซีเบอร์ NE565 จะมีวงจรตรวจสอบเฟส วงจรกรองความถี่ต่ำ และวงจรควบคุมแรงดัน (VCO) อยู่ในตัวไอซี

ในทางปฏิบัตินั้นต้องทำการออกแบบวงจรเฟสล็อคลูป ซึ่งจะทำการกำหนดค่าความถี่เอาร์ทพุต (f_o) ย่านกลางลอคความถี่ (Lock range; f_L) และช่วงการจับความถี่ (f_c) ซึ่งสามารถหาค่าได้จากวิธีการดังต่อไปนี้ (ดูเพิ่มเติมได้ในภาคผนวก ข)

$$f_o = \frac{1.2}{4R_1C_1} \quad (5.1)$$

$$f_L = \pm \frac{8f_o}{V_{cc}} \quad (5.2)$$

$$f_c \cong \frac{1}{2\pi} \sqrt{\frac{2\pi f_L}{\tau}} \quad (5.3)$$

เมื่อ $\tau = (3.6 \times 10^3) \times C_2$

ตัวอย่าง ต้องการความถี่เอาร์ทพุต (f_o) 50 เฮิร์ต

โดยกำหนดให้ค่า $C_1 = 1 \mu F$

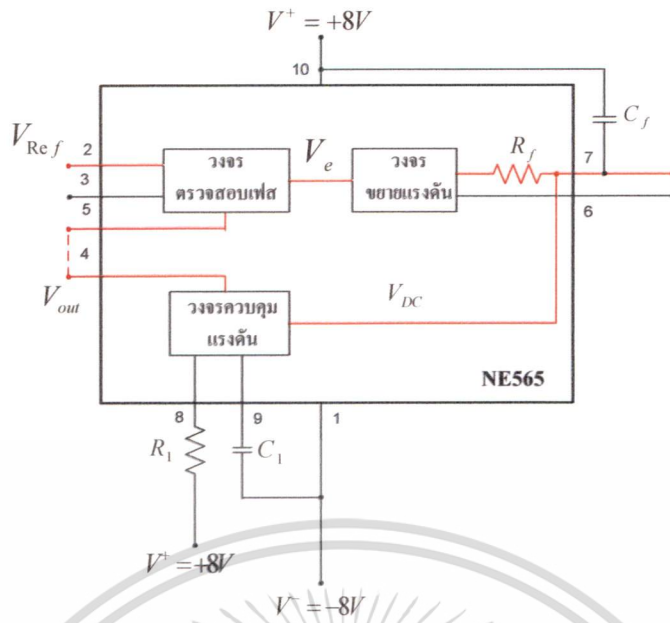
จากสมการที่ 5.1 สามารถหาค่าของตัวต้านทาน (R_1) ได้เป็น

$$R_1 = \frac{1.2}{4f_oC_1}$$

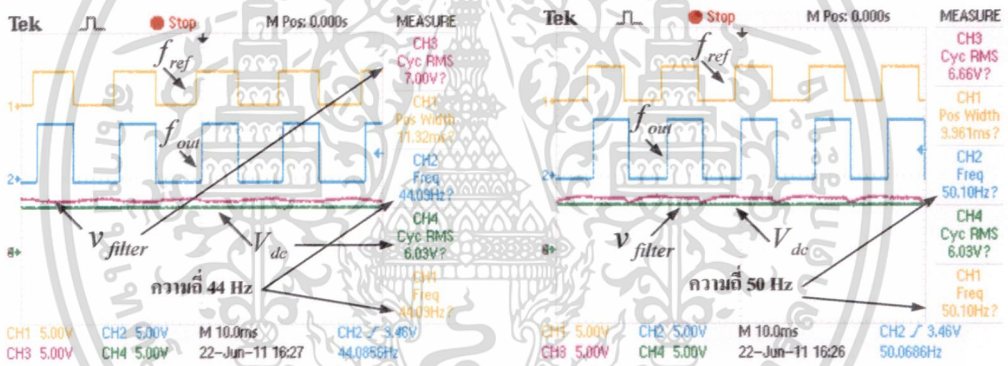
$$\therefore R_1 = \frac{1.2}{4 \times 50 \times 1 \times 10^{-6}} \approx 6k\Omega$$

ดังนั้นในการกำหนดให้ความถี่เท่ากับ 50 เฮิร์ตจะได้ค่าตัวแปรดังนี้

$$R_1 = 6k\Omega, C_1 = 1\mu F, C_2 = 1\mu F, V_{cc} = +8V$$

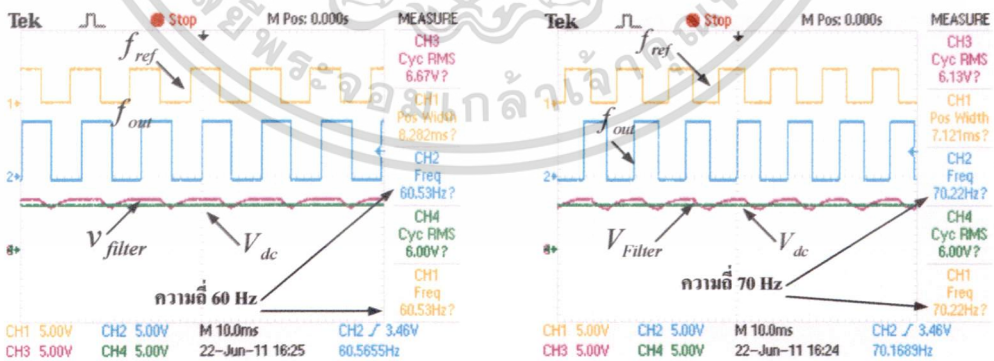


รูปที่ 5.37 วงจรเฟสล็อกคูลูปของลูบความถี่



5.38ก

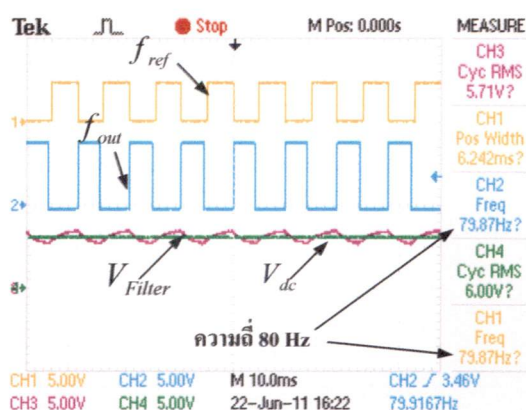
5.38ข



5.38ค

5.38ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5.38จ

รูปที่ 5.38 แสดงการลือคความถี่ของวงจรเฟสลือคคู่ที่ความถี่จาก 44 – 80 เฮิร้ท

5.38ก) ที่ความถี่ 44 เฮิร้ท 5.38ข) ที่ความถี่ 50 เฮิร้ท 5.38ค) ที่ความถี่ 60 เฮิร้ท

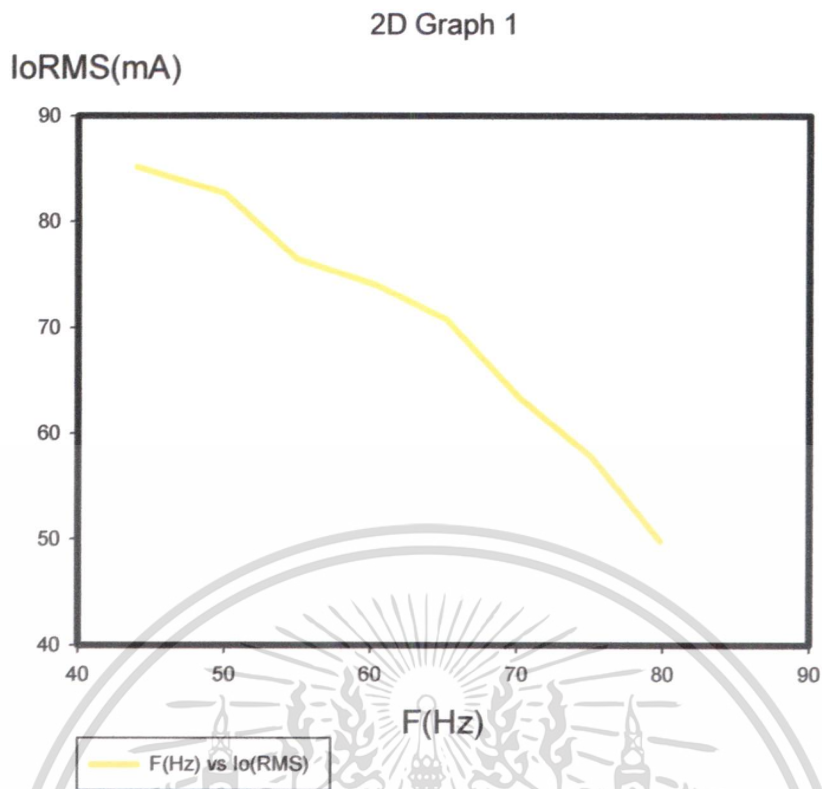
5.38ง) ที่ความถี่ 70 เฮิร้ท 5.38จ) ที่ความถี่ 80 เฮิร้ท

จากการทดลองวงจรเฟสลือคคู่ของความถี่แบบลูปปิดจะได้ข้อมูลสรุปได้ดังตารางที่ 5.11 พร้อมด้วยข้อมูลของแรงดัน V_{dc} ที่เป็นความสัมพันธ์ที่ใช้ในการปรับความถี่ของช่องที่ทำการลือคในวงจรเฟสลือคคู่

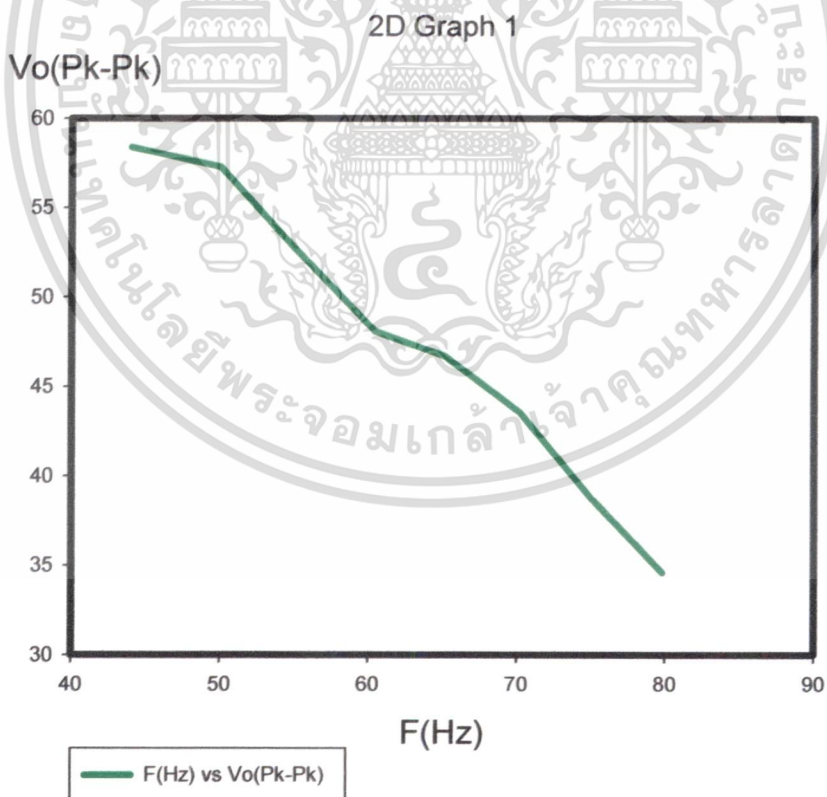
ตารางที่ 5.11 การปรับความถี่ของวงจรเฟสลือคคู่ในแบบลูปปิด

ความถี่ (Hz)	$I_{o,rms}(mA)$	$V_o(Pk-Pk)$	$I_{c,rms}(mA)$	$V_o(Pk-Pk)$	$V_{dc}(V)$
44.09	85.2	58.4	236	18.7	7
50.1	82.7	57.3	245	18.1	6.86
55.04	76.5	52.8	267	17.3	6.72
60.53	74	48.1	271	16.2	6.67
65.23	70.8	46.7	273	15.7	6.46
70.22	63.4	43.6	269	15.1	6.15
75.14	57.8	38.7	274	13	5.93
79.87	49.8	34.6	278	11.9	5.71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

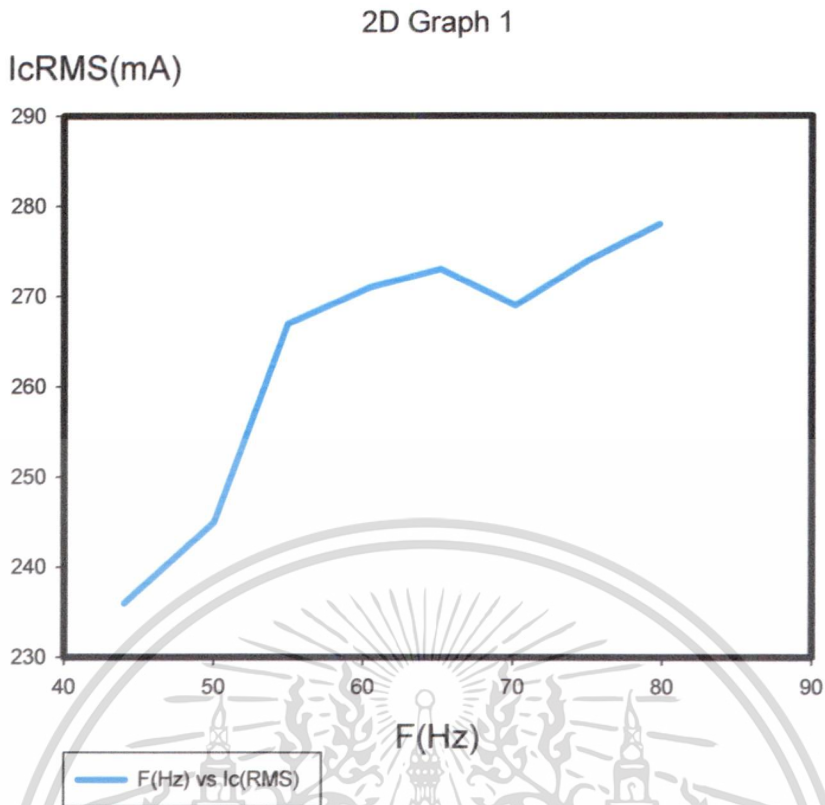


รูปที่ 5.39 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่โหลดแบบลูปปิด

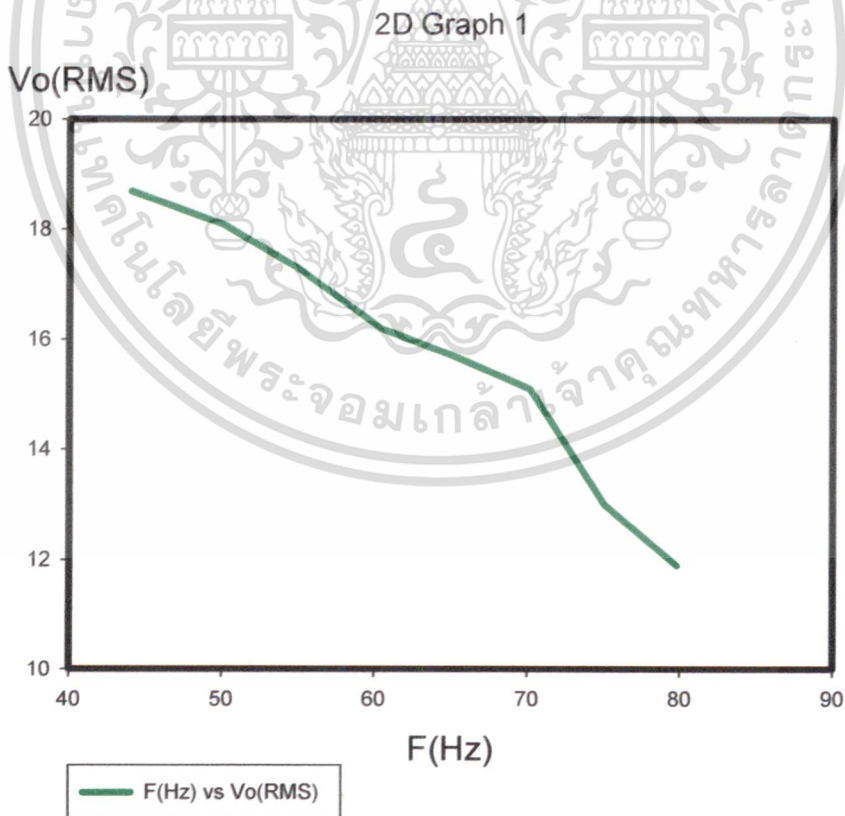


รูปที่ 5.40 กราฟความสัมพันธ์ของความถี่ต่อแรงดันยอดถึงยอดเอาต์พุตที่โหลดแบบลูปปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



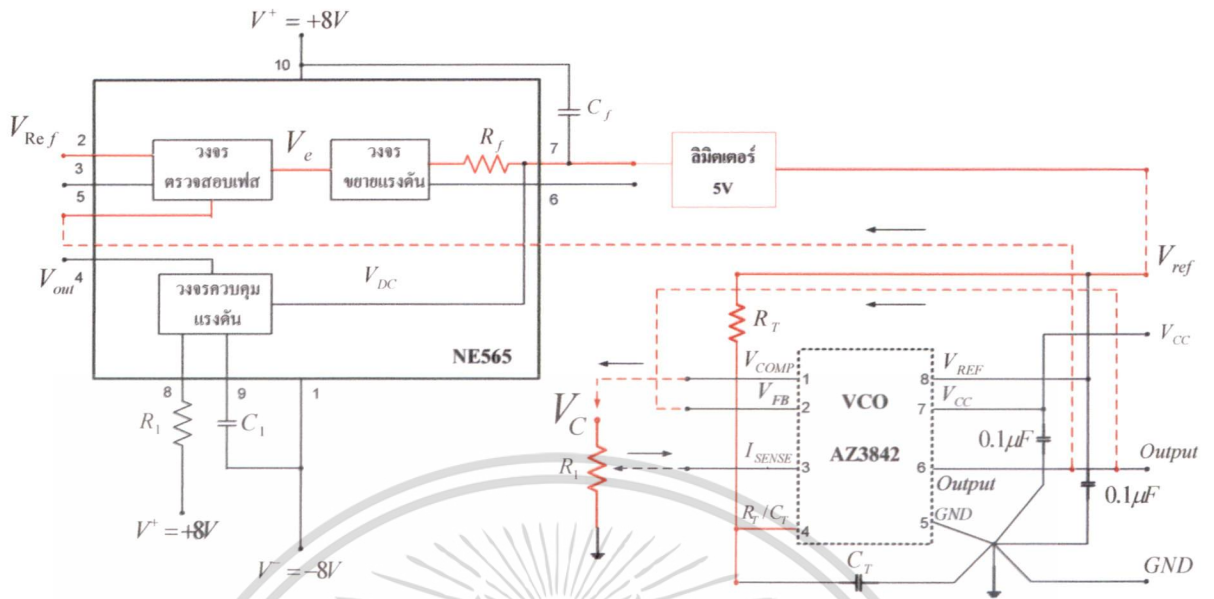
รูปที่ 5.41 กราฟความสัมพันธ์ของความถี่ต่อกระแสเอาต์พุตอาร์เอ็มเอสที่ตัวเก็บประจุแบบลูปปิด



รูปที่ 5.42 กราฟความสัมพันธ์ของความถี่ต่อแรงดันเอาต์พุตอาร์เอ็มเอสที่โหลดแบบลูปปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2.2 วงจรเฟสล็อกคูลูปของแรงดัน



รูปที่ 5.43 วงจรเฟสล็อกคูลูปของแรงดัน

Functional Block Diagram

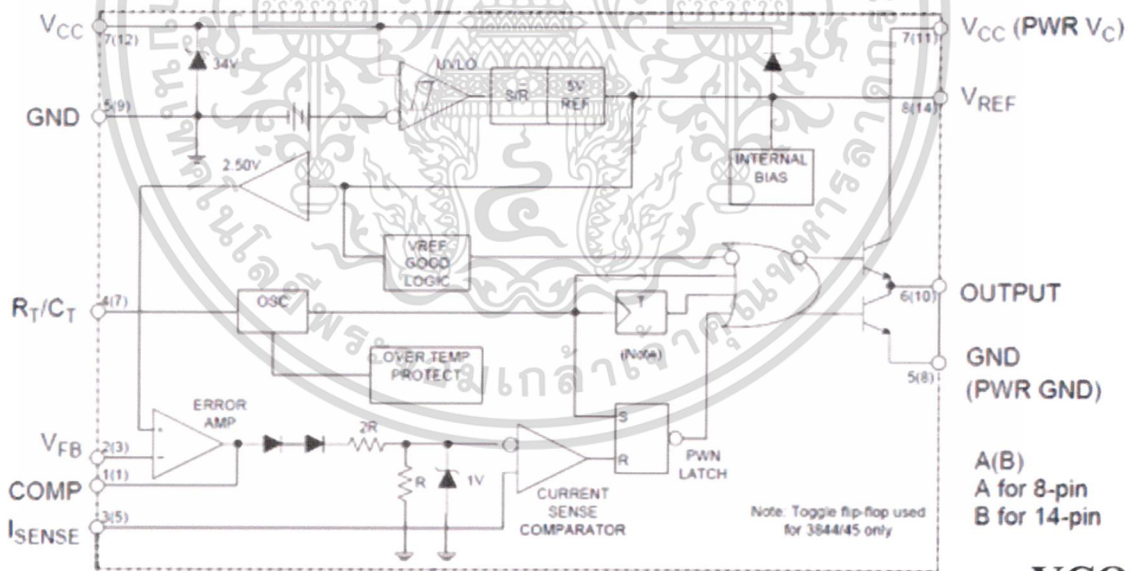
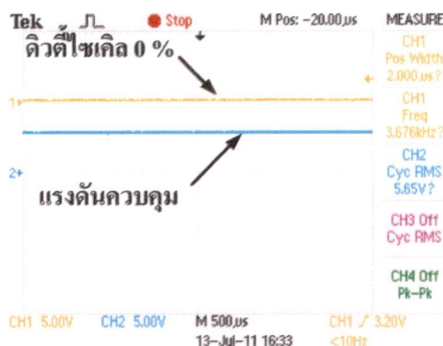


Figure 3. Functional Block Diagram of AZ3842/3/4/5

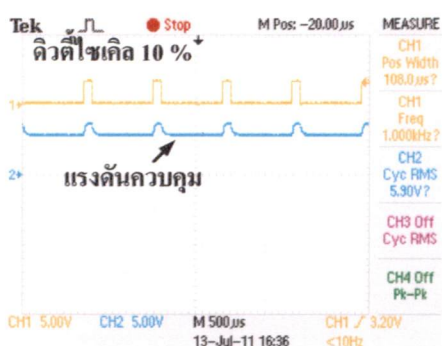
VCO

รูปที่ 5.44 ฟังก์ชันไดอะแกรมของไอซี AZ3842

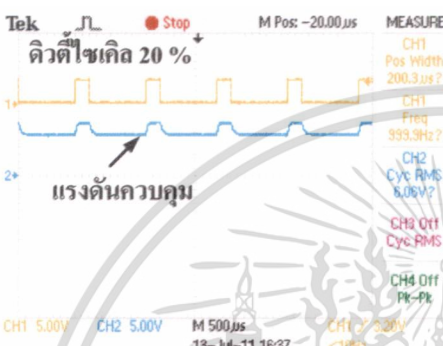
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



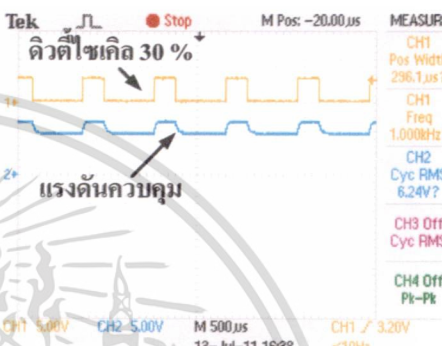
5.45ก



5.45ข



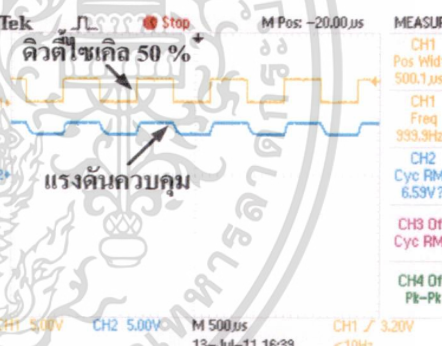
5.45ค



5.45ง



5.45จ



5.45ฉ

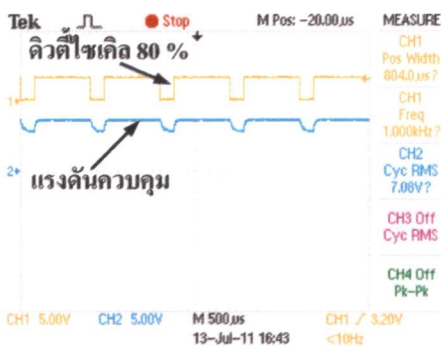


5.45ช

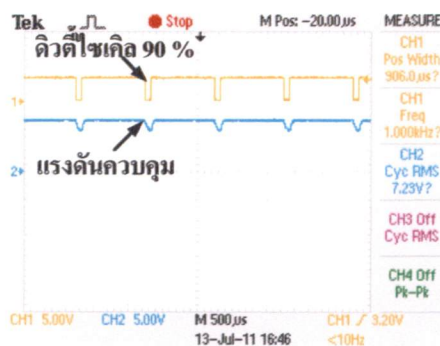


5.45ซ

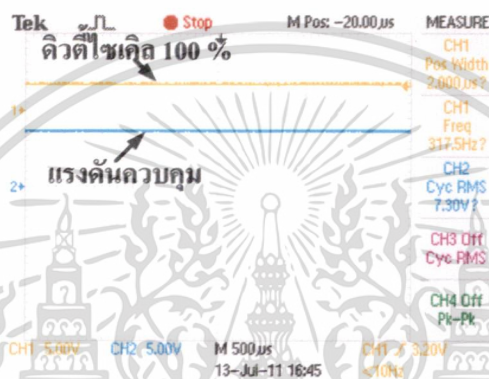
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5.45ฉ



5.45ญ

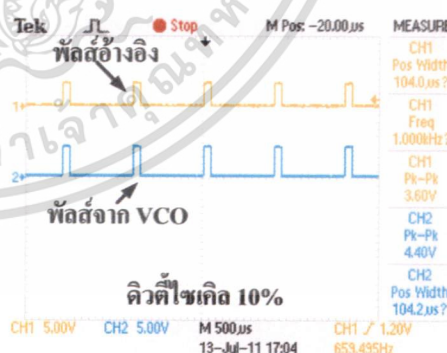


5.45ฎ

รูปที่ 5.45ก - 5.45ฎ แสดงรูปสัญญาณพัลส์ที่ใช้ในการอ้างอิงกับแรงดันที่ใช้ควบคุม วงจรควบคุมแรงดัน (VCO)

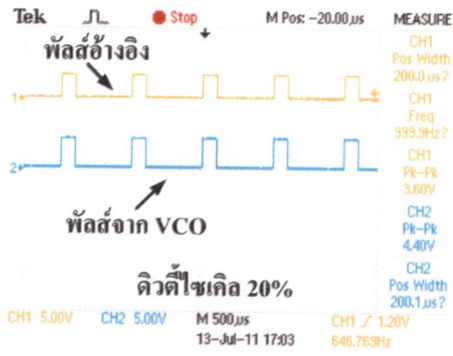


5.46ก

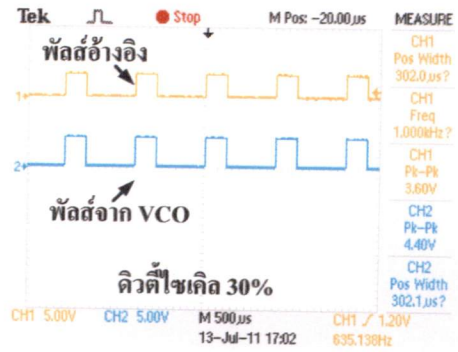


5.46ข

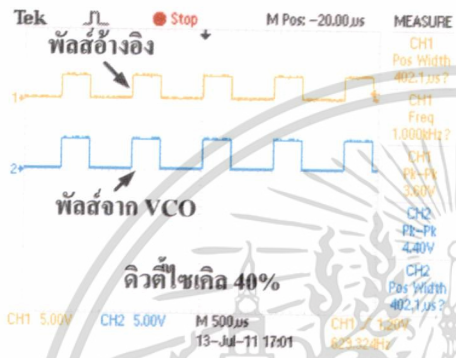
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



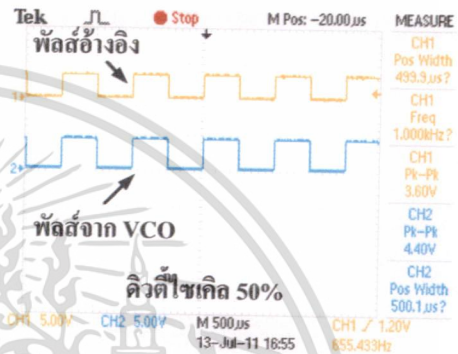
5.46ค



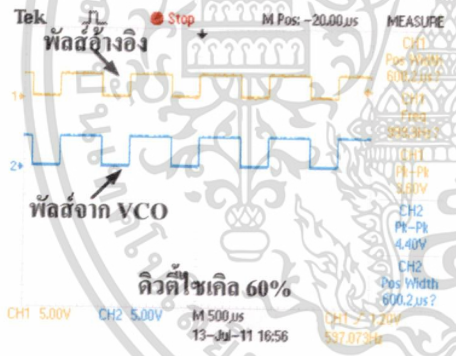
5.46ง



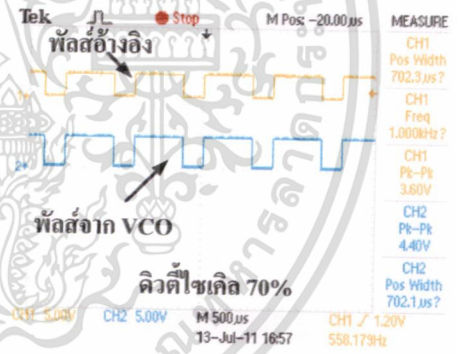
5.46จ



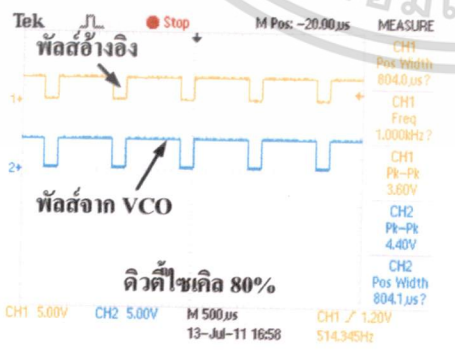
5.46ฉ



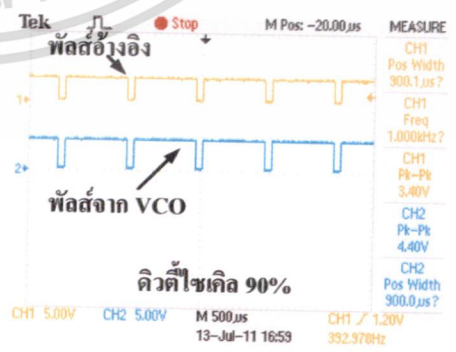
5.46ช



5.46ซ

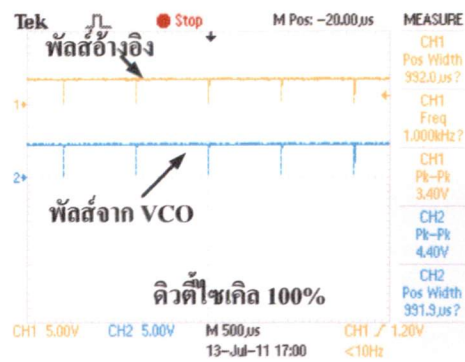


5.46ด



5.46ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5.46ก

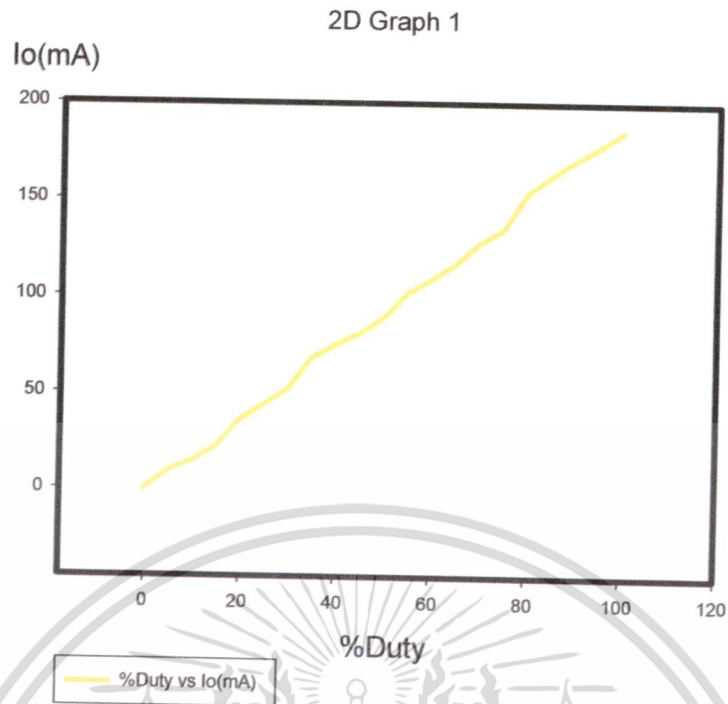
รูปที่ 5.46ก – 5.46ง แสดงสัญญาณพัลส์อ้างอิงกับสัญญาณพัลส์ของวงจรเฟสล็อกคูลูป
ที่ใช้ในการปรับค่าความกว้างพัลส์ (PWM)

ความสัมพันธ์ของเอาต์พุตของอินเวอร์เตอร์จากการปรับค่าดิวิตีไซเคิลหรือค่าความกว้างพัลส์
สามารถแสดงค่าได้ดังตารางที่ 5.12 ดังนี้

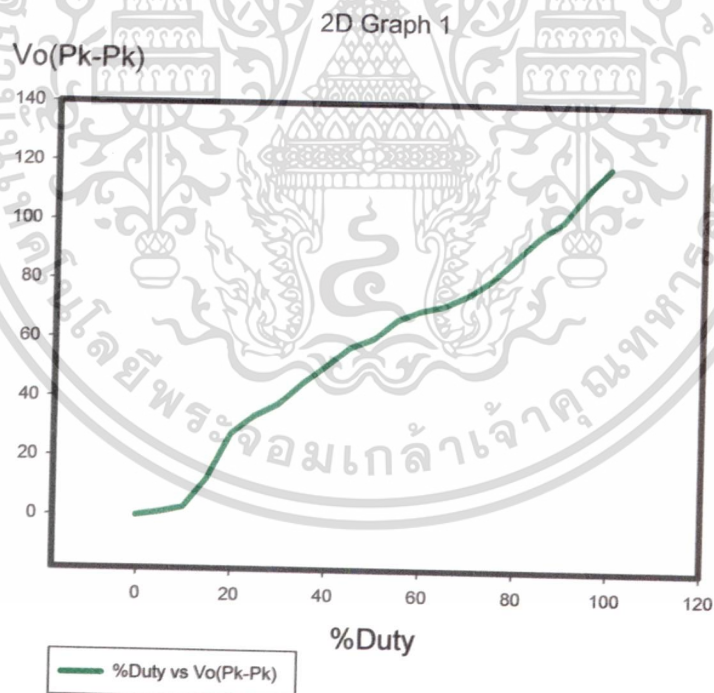
ตารางที่ 5.12 แสดงแรงดันของวงจรเฟสล็อกคูลูปโดยการปรับความกว้างพัลส์ในแบบลูปปิด

%ดิวิตี	$I_{rms}(mA)$	$V_o(Pk-Pk)$	$I_{rms}(mA)$	$V_{o,rms}(V)$	$V_{dc}(V)$
0	0	0	0	0	5.65
5	9.4	1.1	28.4	0.534	5.79
10	14.6	2.8	48.2	0.779	5.89
15	21.8	12.5	67	0.832	5.98
20	36	27.8	93	7.6	6.07
25	44	34	123	10.5	6.17
30	52	38	157	12.4	6.24
35	68	45	194	14.9	6.33
40	75	51	254	17	6.42
45	81	57.4	276	18.2	6.51
50	89	60.4	291	19.9	6.6
55	102	66.9	305	21.7	6.67
60	109	70.1	320	24	6.76
65	117	71.9	356	25.6	6.84
70	128	75.6	387	28.9	6.93
75	135	80.8	400	31.4	7.01
80	154	88.2	414	35.8	7.08
85	163	95.6	449	37.2	7.15
90	171	101	475	39.5	7.23
95	178	111	488	40.6	7.29
100	186	119	491	41	7.36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

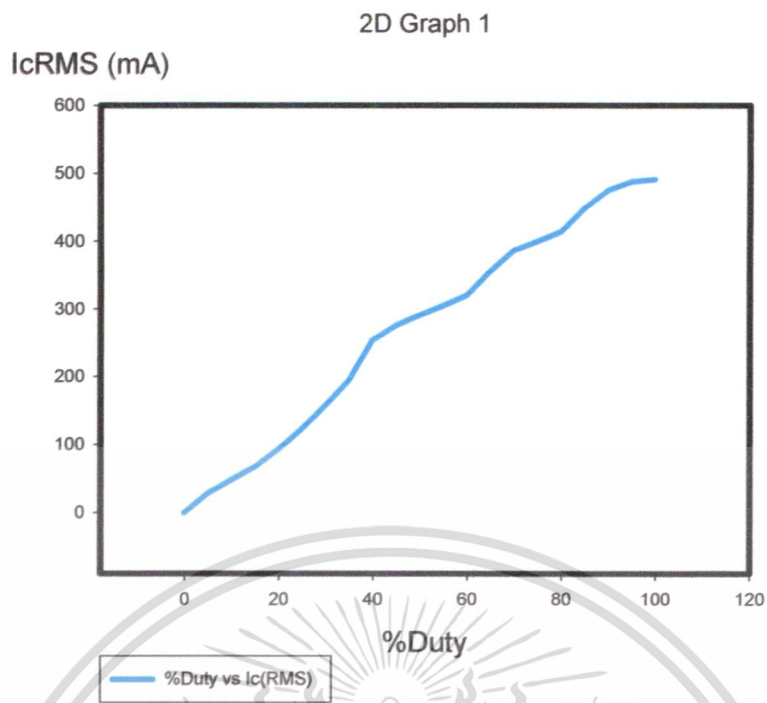


รูปที่ 5.47 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอส
ที่โหลดแบบลูปปิด

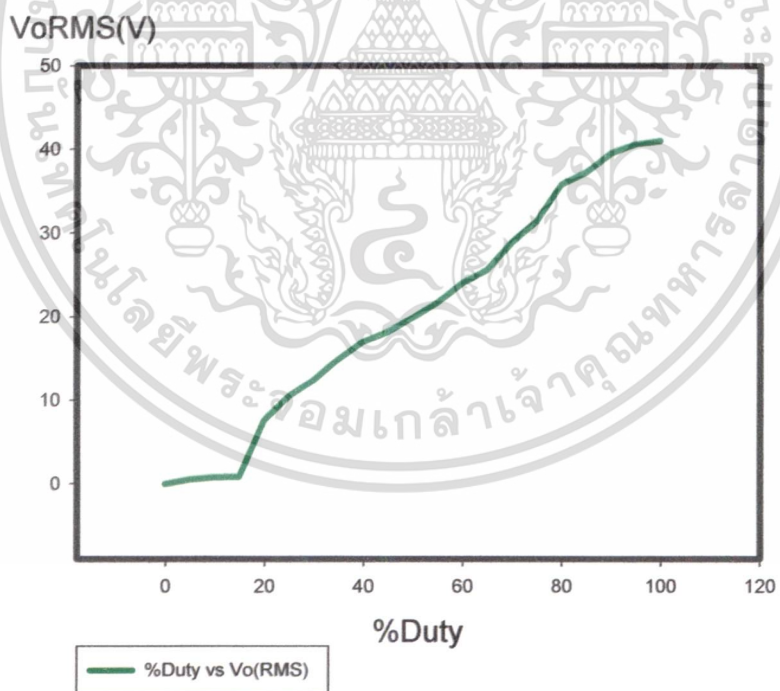


รูปที่ 5.48 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันยอดถึงยอดเอาต์พุต
ที่โหลดแบบลูปปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.49 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อกระแสเอาต์พุตอาร์เอ็มเอส
ที่ตัวเก็บประจุแบบลูปปิด

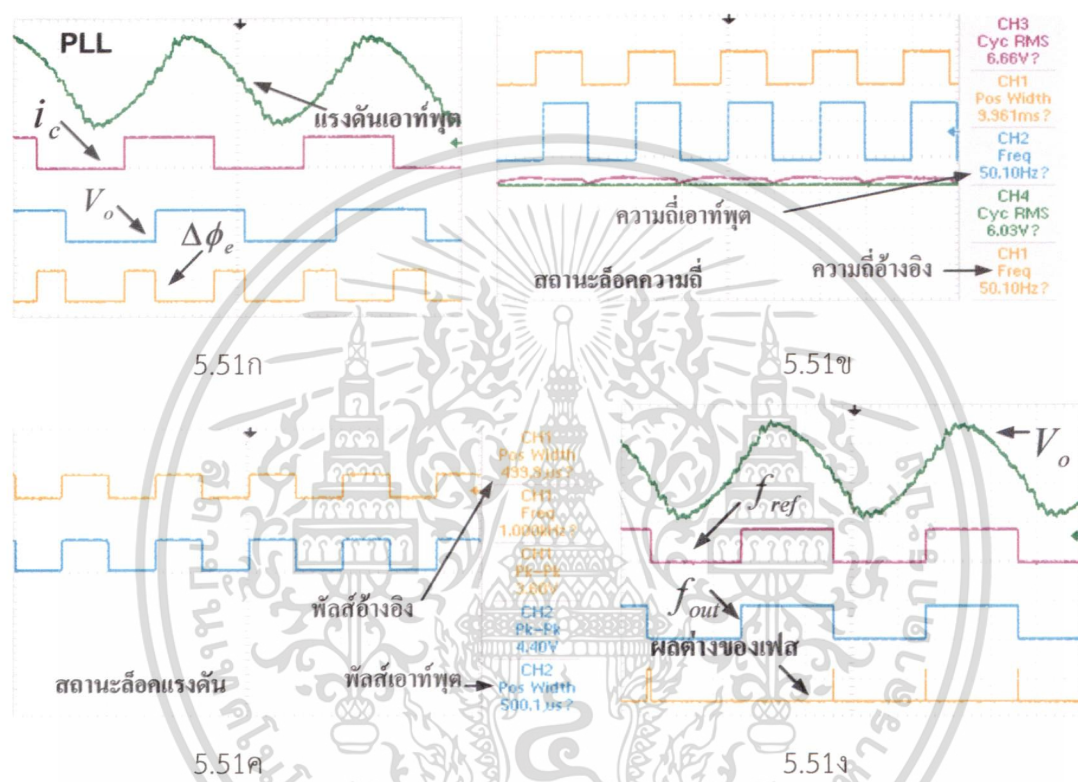


รูปที่ 5.50 กราฟความสัมพันธ์ของความกว้างพัลส์ต่อแรงดันเอาต์พุตอาร์เอ็มเอส
ที่โหลดแบบลูปปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2.3 การทดสอบขั้ววงจรอินเวอร์เตอร์ที่ถูกควบคุมด้วยเฟสล็อกคูลูปขณะขับโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก)

จากการทดลองวงจรเฟสล็อกคูลูปของความถี่แบบลูปปิดขณะขับโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก) จะได้ข้อมูลสรุปได้ดังตารางที่ 5.13 พร้อมด้วยข้อมูลของแรงดัน (V_{dc}) ที่เป็นความสัมพันธ์ที่ใช้ในการปรับความถี่ของช่วงที่ทำการลอคในวงจรเฟสล็อกคูลูป



รูปที่ 5.51 ก) แสดงแรงดันเอาต์พุตและกระแสที่ตัวเก็บประจุโดยผ่านวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล

- ข) แสดงสถานะขณะลอคความถี่ให้คงที่
- ค) แสดงสถานะขณะลอคให้แรงดันคงที่
- ง) แสดงความต่างของความถี่อ้างอิงกับความถี่เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.13 การปรับความถี่ของวงจรเฟสล็อกคูลูปในแบบลูปปิด

ความถี่ (Hz)	$I_{o,rms}(mA)$	$V_o(Pk - Pk)$	$I_{c,rms}(mA)$	$V_{o,rms}(V)$	$V_{dc}(V)$
44.09	174.0	124.8	412	62.4	7.1
50.1	169.2	115.3	428	57.1	6.9
55.04	164.7	100.1	440	49.3	6.74
60.53	151.4	90.4	453	46.7	6.69
65.23	144.7	85.2	466	42.7	6.44
70.22	138.9	79.6	472	38.7	6.15
75.14	125.2	74.4	486	34.0	5.96
79.87	114.3	68.5	508	31.9	5.74

ส่วนความสัมพันธ์เอาท์พุทของอินเวอร์เตอร์จากการปรับค่าตัวรีซิสเคิลหรือค่าความกว้างพัลส์ ในการขับโหลดมอเตอร์ไฟฟ้าเหนี่ยวนำ (โหลด RL แบบไดนามิก) สามารถแสดงค่าได้ดังตารางที่ 5.14 ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.14 แสดงแรงดันของวงจรเฟสล็อคคูล์โดยการปรับความกว้างพัลส์ในแบบลูปปิด

%ดีวตี	$I_{o,rms}(mA)$	$V_o(Pk-Pk)$	$I_c,rms(mA)$	$V_{o,rms}(V)$	$V_{dc}(V)$
0	0	0	0	0	5.67
5	4.1	11	43	1.340	5.80
10	14.6	28	82	2.467	5.88
15	28.3	38	197	5.43	5.99
20	57	58	235	10.6	6.05
25	110	61	293	21.5	6.13
30	162	87	327	28.4	6.22
35	183	95	394	31.9	6.33
40	190	114	424	34.0	6.42
45	203	118	476	38.4	6.52
50	224	122	512	43.9	6.61
55	232	127	575	46.7	6.68
60	251	135	640	48.1	6.75
65	269	141	696	56.6	6.85
70	283	146	747	61.9	6.94
75	292	154	793	66.4	7.03
80	314	159	854	69.3	7.09
85	332	163	879	73.2	7.14
90	364	168	895	76.5	7.22
95	389	174	928	81.6	7.29
100	403	181	956	86	7.37

5.2.2.4 เปอร์เซนต์ค่าความผิดเพี้ยนรวม

ในการทดสอบขั้ววงจรอินเวอร์เตอร์ นอกจากจะเกี่ยวข้องกับความสัมพันธ์ของแรงดันและความถี่แล้ว ยังเกี่ยวข้องกับค่าความผิดเพี้ยนของสัญญาณที่เอาต์พุต ซึ่งจะแสดงในรูปของค่าเปอร์เซนต์ความผิดเพี้ยนรวม (%THD) ในงานทดลองนี้จะทดสอบที่ความถี่ประมาณ 50, 60 และ 70 เฮิรท์ ตามลำดับสามารถแสดงได้ดังตารางที่ 5.15, 5.16 และ 5.17 ดังนี้

ตารางที่ 5.15 ค่าเปอร์เซนต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 50 เฮิรท์

ค่าดีวตี ไซเคิล (%)	ไม่ผ่านวงจรกรอง		ผ่านวงจรกรอง					
			โหลด R			โหลด RL		
	V_o	I_o	V_o	I_c	I_o	V_o	I_c	I_o
100	19.1	8.14	6.24	9.8	4.21	6.05	8.7	4.24
50	27.8	19.6	18.59	21.7	14.04	19.05	20.2	14.85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.16 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 60 เฮิรท์

ค่าตัวดี ไซเคิล (%)	ผ่านวงจรรอง							
	ไม่ผ่านวงจรรอง		โหลด R			โหลด RL		
	V_o	I_o	V_o	I_c	I_o	V_o	I_c	I_o
100	21.3	8.81	6.71	10.3	5.24	5.73	11.6	5.14
50	29.8	20.76	29.21	29.0	16.23	29.67	28.51	16.73

ตารางที่ 5.17 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมที่ความถี่ประมาณ 70 เฮิรท์

ค่าตัวดี ไซเคิล (%)	ผ่านวงจรรอง							
	ไม่ผ่านวงจรรอง		โหลด R			โหลด RL		
	V_o	I_o	V_o	I_c	I_o	V_o	I_c	I_o
100	23.54	9.80	7.04	10.91	6.03	6.14	12.2	5.87
50	32.96	22.23	29.61	30.71	17.19	29.86	30.43	17.34

จากข้อมูลในตารางของค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมของเอาต์พุตในวงจรรีโวลเวอร์เตอร์ จะเห็นได้ว่าค่าความผิดเพี้ยนรวมในกรณีที่ไม่ผ่านวงจรรองจะมีค่าที่สูง แต่เมื่อนำมาผ่านวงจรรองแล้ว จะทำให้ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมลดลง นอกจากนี้ในการปรับค่าตัวดีไซเคิลให้กับแรงดันเอาต์พุตของวงจรรีโวลเวอร์เตอร์จะมีผลต่อค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมได้เช่นกัน เนื่องเป็นผลมาจาก การที่ความถี่การสวิตช์มีค่าที่สูง แต่เมื่อทำการปรับค่าตัวดีไซเคิลให้สูงสุดจะทำให้ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมลดลงได้เช่นกัน

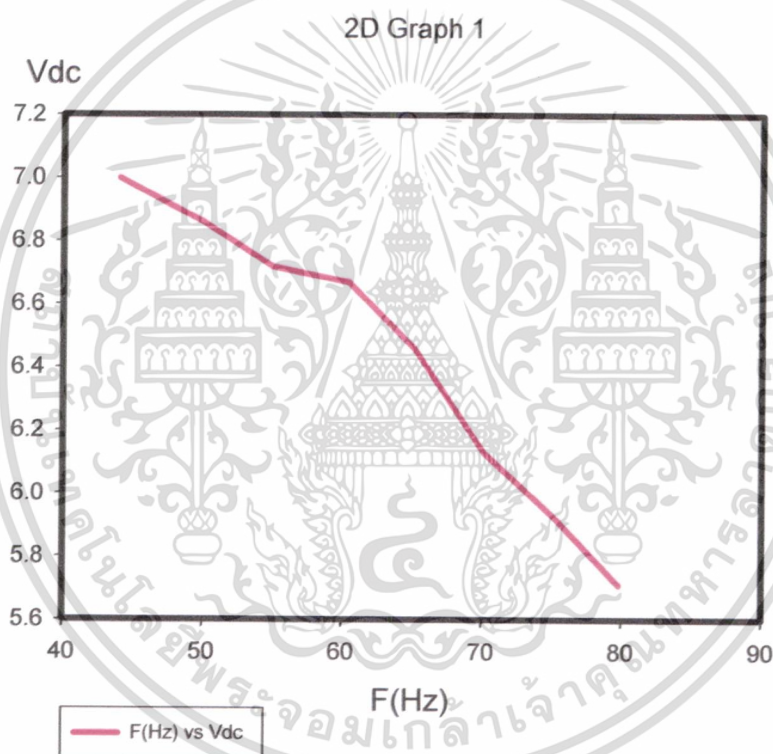
5.3 วิเคราะห์การทดลอง

ในการทดลองของวงจรรีโวลเวอร์เตอร์ 9 ระดับ ซึ่งจุดประสงค์ต้องการที่จะใช้ประโยชน์จาก วงจรเฟสสล็อตคู่มาใช้ในการควบคุมคอนโทรลเลอร์ให้สามารถผลิตแรงดันและความถี่ให้คงที่ได้ตาม ความต้องการ ซึ่งในการทดลองได้หาความสัมพันธ์ของการปรับค่าความกว้างพัลส์และความถี่ที่จะมี ผลต่อแรงดันเอาต์พุตและกระแสเอาต์พุตของอินเวอร์เตอร์ โดยแรงดันควบคุมที่ใช้ในการปรับค่า ให้กับคอนโทรลเลอร์ในการควบคุมแรงดันและความถี่จะมาจากวงจรเฟสสล็อตคู่ โดยที่จะนำไปใช้ใน การควบคุมคอนโทรลเลอร์อีกต่อหนึ่ง ซึ่งสามารถแสดงให้เห็นความสัมพันธ์ระหว่างแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุม (V_{dc}) กับความถี่ที่ต้องการได้ในรูปที่ 5.52 ส่วนในรูปที่ 5.53 แสดงให้เห็นความสัมพันธ์ระหว่างแรงดันควบคุม (V_{dc}) กับค่าความกว้างพัลส์(ดีวตี้ไซเคิล)

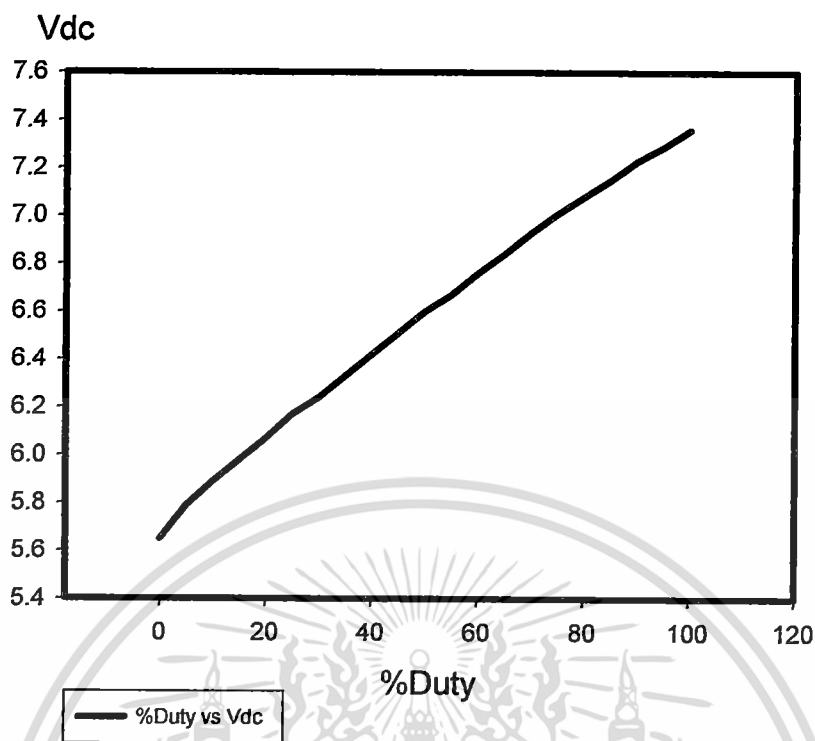
ในการทำงานของระบบแบบลูปปิดเนื่องจากการควบคุมมีขอบเขตของการจำกัดแรงดันควบคุมของไฟฟ้ากระแสตรงสำหรับการทำงานของระบบในการปรับแรงดันและความถี่ จากการใช้วงจรเฟสล็อคลูปเป็นวงจรช่วยในการหาแรงดันชดเชยของการทำงานในระบบแบบลูปปิด จึงช่วยให้การทำงานของระบบสามารถที่จะควบคุมได้อย่างมีความถูกต้องและมีประสิทธิภาพมากขึ้น ซึ่งจะแตกต่างจากการทำงานแบบลูปเปิดที่ไม่สามารถจะตอบสนองต่อความต้องการของโหลดได้ดีเท่ากับการที่มีชุดวงจรป้อนกลับ



รูปที่ 5.52 แรงดันควบคุมที่ใช้ในการปรับความถี่ของวงจรเฟสล็อคลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2D Graph 1



รูปที่ 5.53 แรงดันควบคุมที่ใช้ในการปรับความกว้างพัลส์ของวงจรเฟสรีคูลูป

.เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปการทดลองและข้อเสนอแนะ

6.1 สรุปผลการทดลอง

ในการทดลองจะเป็นการนำหลักการของเฟสล็อคลูปมาใช้ในการควบคุมการทำงานของวงจรอินเวอร์เตอร์แบบ 9 ระดับ 1 เฟส ที่ใช้สัญญาณพัลส์พีดับเบิลเอ็มจำนวน 2 สัญญาณจากคอนโทรลเลอร์ สัญญาณพัลส์หนึ่งมีความถี่กลางที่ 50 เฮิร์ตและอีกสัญญาณพัลส์หนึ่งมีความถี่ 1 กิโลเฮิร์ตมาใช้ขับวงจรอินเวอร์เตอร์ ซึ่งสัญญาณพัลส์ที่ความถี่ 50 เฮิร์ตจะใช้ในการปรับความถี่ให้กับอินเวอร์เตอร์ ส่วนสัญญาณพัลส์ความถี่ 1 กิโลเฮิร์ตใช้สำหรับการปรับแรงดันให้อินเวอร์เตอร์ โดยสัญญาณพัลส์ที่ได้จากชุดวงจรควบคุมแรงดัน (VCO) ในเฟสล็อคลูปจะถูกนำมาเปรียบเทียบกับเฟสผ่านชุดเฟสล็อคลูป เพื่อที่จะทำการปรับความกว้างพัลส์ในกรณีที่ควบคุมแรงดันและทำการปรับความถี่ในกรณีควบคุมความถี่ของอินเวอร์เตอร์ให้เป็นการทำงานอัตโนมัติ โดยอาศัยการป้อนกลับของกระแสที่ตัวเก็บประจุกับแรงดันเอาต์พุต ที่ใช้การเปรียบเทียบเฟสของสัญญาณทั้งสองที่มีความต่างเฟสของมุมคือ 90 องศาใช้ในการควบคุมการทำงาน

ในกรณีที่ต้องการปรับแรงดันเพิ่มขึ้นหรือลดลง ในการทดลองจะให้สัญญาณพัลส์ความถี่ 1 กิโลเฮิร์ตของคอนโทรลเลอร์กับสัญญาณพัลส์ของวงจรควบคุมแรงดัน (VCO) นำมาเปรียบเทียบกับเฟสกัน แล้วแปลงผลลัพธ์ที่ได้เป็นแรงดันไฟกระแสตรง เพื่อที่จะส่งค่าเป็นสัญญาณดิจิทัลไปควบคุมความกว้างพัลส์ของสัญญาณพัลส์ความถี่ 1 กิโลเฮิร์ตในคอนโทรลเลอร์ให้ทำการปรับความกว้างพัลส์เพิ่มขึ้นในกรณีที่ต้องการเพิ่มแรงดัน หรืออาจจะทำการปรับความกว้างพัลส์ลดลงในกรณีที่ต้องการลดแรงดันลง ซึ่งผลจากการทดลองโดยการปรับความกว้างพัลส์ 100 เปอร์เซ็นต์จะทำให้แรงดันเอาต์พุตที่ได้มีค่าเท่ากับแรงดันของแหล่งจ่ายไฟฟ้ากระแสตรงที่จ่ายให้

ในกรณีที่ต้องการควบคุมความถี่จะทำการนำเอาแรงดันเอาต์พุตที่เป็นสัญญาณอนาล็อกมาผ่านวงจรตรวจจับศูนย์เพื่อที่จะแปลงเป็นสัญญาณดิจิทัลแล้วนำไปเปรียบเทียบกับเฟสและความถี่กับสัญญาณพัลส์ของคอนโทรลเลอร์ และนำไปควบคุมความถี่ให้กับอินเวอร์เตอร์โดยผ่านชุดเฟสล็อคลูปแล้วผลการทดลองที่เป็นการปรับความถี่จะทำให้เกิดการชิงครอสความถี่ขึ้น ทำให้ความถี่ที่ได้มีมุมเฟสและความถี่เดียวกัน ซึ่งผลที่ได้จะมีความแม่นยำที่สูงและมีค่าที่ใกล้เคียงกันมาก

ส่วนกรณีของการใช้อินเวอร์เตอร์ 9 ระดับแบบวิธีการไดโอดแคมป์จะเห็นได้ว่าค่าเปอร์เซ็นต์ความผิดเพี้ยนของแรงดันเอาต์พุต (%THD_v) จะมีค่าน้อย เมื่อจำนวนระดับของวิธีการสูงขึ้นและเมื่อนำไปผ่านวงจรกรองความถี่ต่ำด้วยแล้วจะทำให้ค่าเปอร์เซ็นต์ความผิดเพี้ยนของแรงดันเอาต์พุต

(%THD_v) ลดน้อยลงไปอีก จะทำให้ได้สัญญาณที่มีความราบเรียบและใกล้เคียงกับสัญญาณไซน์ มากยิ่งขึ้น และฮาร์มอนิกอันดับที่ 3 ยังลดน้อยลงอีกเมื่อเทียบกับกรณีที่ไม่ได้ใส่วงจรกรองความถี่ต่ำ

สรุปผลการทดลองทั้งระบบ จะเห็นได้ว่าการทดลองที่เป็นลูปปิดที่มีการป้อนกลับของ สัญญาณเอาต์พุตกลับมายังสัญญาณเริ่มต้นจะทำให้การควบคุมมีประสิทธิภาพมากขึ้น และมีความ เพียงตรงสูง เมื่อเทียบกับการควบคุมแบบลูปเปิด ที่ไม่สามารถตอบสนองต่อสัญญาณเอาต์พุตได้อย่าง ดีเท่ากับการควบคุมโดยลูปปิด ซึ่งเป็นผลมาจากการใช้วงจรเฟสลอคลูปมาประยุกต์ใช้ร่วมด้วยจึงทำ ให้อินเวอร์เตอร์มีประสิทธิภาพที่สูงขึ้น ในการปรับแต่งแรงดันและความถี่ ซึ่งนิยมนำไปประยุกต์ใช้ งานในการควบคุมโหลดแบบสแตติกเช่น แหล่งจ่ายพลังงานไฟฟ้าสำรอง (UPS) เป็นต้น

6.2 ข้อเสนอแนะ

ในการทดลองได้มีปัญหาเกิดขึ้นด้วยกันมากมายหลายส่วนซึ่งแต่ละส่วนได้ทำการแก้ไขและ ปรับปรุงเรียบร้อยแล้ว โดยสามารถแบ่งปัญหาและวิธีการแก้ไขได้ดังต่อไปนี้

6.2.1 ชุดขยายสัญญาณแรงดันที่ใช้ไอซีเบอร์ IR2130 ในตอนแรกของการทดลอง ไอซีเบอร์นี้ เกิดการเสียหายบ่อยมาก เนื่องจากเกิดการลัดวงจรทางด้านเอาต์พุตของวงจรขยายเนื่องมาจาก สัญญาณชนกันในช่วงที่สัญญาณเปลี่ยนจากลอจิกสูงเป็นลอจิกต่ำและเปลี่ยนจากลอจิกต่ำเป็นลอจิก สูง ดังนั้นวิธีการแก้ไขทำการต่อตัวเก็บประจุพร้อมเพิ่มเข้าไปในส่วนของแรงดันด้านออกแต่ละชุด เพื่อที่จะทำการหน่วงเวลาให้กับสัญญาณแต่ละชุดไม่ให้ชนกัน

6.2.2 แรงดันเอาต์พุตของอินเวอร์เตอร์หลังจากผ่านวงจรกรองจะมีขนาดแรงดันที่ต่ำ ไม่ เพียงพอสำหรับนำไปใช้ในการขับมอเตอร์ วิธีการแก้ไข ใช้หม้อแปลงทำการแปลงแรงดันเอาต์พุตให้ สูงขึ้น

6.2.3 ระบบกราวด์ของบอร์ดชุดขยายสัญญาณแรงดัน IR2130 ในตอนแรกระบบกราวด์ของ อินพุตและระบบกราวด์ของด้านเอาต์พุตร่วมกันจึงทำให้สัญญาณแรงดันที่นำไปใช้ขับวงจร อินเวอร์เตอร์ไม่คงที่ วิธีการแก้ไข ทำการแก้ไขโดยแยกกราวด์ของทั้งสองด้านออกจากกัน

6.2.4 สัญญาณของกระแสที่ตัวเก็บประจุจะมีขนาดเล็กเพียงไม่กี่มิลลิแอมป์ ในการวัดจะทำได้ลำบากเนื่องจากมีขนาดเล็กและยังมีสัญญาณรบกวนอีกมาก วิธีการแก้ไข โดยทำการขยายสัญญาณ ของกระแสที่ตัวเก็บประจุให้มีขนาดเพียงพอที่สามารถจะนำไปใช้เปรียบเทียบกับแรงดันเอาต์พุตได้

6.2.5 วงจรควบคุมแรงดัน (VCO) ที่ใช้เป็นไอซีสำเร็จรูป ที่มีวงจรควบคุมแรงดัน (VCO) อยู่ใน ตัวไอซี ซึ่งไอซีที่ใช้ในตอนแรกบางเบอร์นั้นวงจรควบคุมแรงดัน (VCO) จะไม่สามารถปรับความ กว้างพัลส์ได้จาก 0 ถึง 100 เปอร์เซ็นต์ จึงทำให้มีข้อจำกัดในการปรับเพิ่มหรือลดแรงดัน วิธีการแก้ไข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้วงจรควบคุมแรงดัน (VCO) จากภายนอกมาต่อเข้ากับวงจรตรวจสอบเฟส แทนการใช้วงจรควบคุมแรงดัน (VCO) จากภายในตัวไอซี

6.2.6 ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมของแรงดัน (% THD_v) ที่ใช้งานอยู่ในปัจจุบันนั้น ค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมอยู่ที่ 5 เปอร์เซ็นต์ ซึ่งในงานวิจัยนี้สามารถปรับปรุงค่าเปอร์เซ็นต์ความผิดเพี้ยนรวมได้ที่ 6 เปอร์เซ็นต์ ซึ่งยังคงสูงกว่าค่าที่ใช้งานจริงในปัจจุบัน โดยที่ค่านี้สามารถที่ปรับปรุงโดยการพัฒนางานวิจัยได้อีก

6.2.7 ในวงจรกรองความถี่ต่ำที่ใช้ในส่วนเอาต์พุตของอินเวอร์เตอร์นั้นเป็นวงจรกรองชนิดพาสซีฟ (Passive Filter) ซึ่งมีผลทำให้ค่ากระแสที่ผ่านวงจรกรองนี้จะมีค่าต่ำ ซึ่งสามารถที่จะใช้วงจรกรองชนิดแอคทีฟ (Active Filter) ที่สามารถจะขยายค่ากระแสให้มีค่าสูงได้โดยไม่ต้องใช้การต่อพ่วงกับหม้อแปลงในการขยายค่ากระแส แทนการใช้วงจรกรองชนิดพาสซีฟ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] Zhichao Wu, Yunping Zou and Kai Ding. 2005. "An Evaluation of Spectral Characteristic of Novel Hybrid Asymmetric Modulated 9-level Inverter." **Power Electronics Specialists Conference, PESC'05 IEEE 36th**. 855-860.
- [2] Keith A. Corzine, Mike W. Wielebski, Fang Z. Peng and Jin Wang. 2004. "Control of Cascaded Multilevel Inverters." **IEEE Transactions on Power Electronics**. vol.19, no.3 :732-738.
- [3] Chen Yuanhua, Liu Wenhua, Yan Ganhui and Song Qiang. 2004. "Research of Capacitor Voltage Balance Control Method for H-bridge Inverter of Hybrid 9-Level Inverter." **19th Annual IEEE Applied Power Electronics Conference and Exposition, APEC'04**. vol.3 :1714-1719.
- [4] Ding Kai, Zou Yun-ping, Wu Zhi-chao, Jin Hong-yuan and Liu Fei. 2004. "Research on a Novel Three-Phase Hybrid Asymmetric 9-Level Inverter." **30th Annual IEEE Industrial Electronics Society, IECON'04**. vol.1 :856-861.
- [5] Sun Xing-tao, Gao Sheng-wei. 2010. "Research on Topology and PWM Control Method of a Novel Cascaded Multilevel Inverter." **International Conference on Mechatronics and Automation, ICMA'10**. 523-528.
- [6] Michael J.Ryan and Robert D. Lorenz. 1995. "A High Performance Sine Wave Inverter Controller With Capacitor Current Feedback and "Back-EMF" Decoupling." **26th Annual IEEE PESC'95**. vol.1 :507-513.
- [7] Naser M. Abdel-Rahim and John E. Quaicoe. 1996. "Analysis and Design of a Multiple Feedback Loop Control Strategy for Single-Phase Voltage-source UPS Inverters." **IEEE Transactions on Power Electronics**. vol.11, no.4 :532-541.
- [8] Michael J. Ryan, William L. Brumsickle and Robert D. Lorenz. 1996. "Control Topology Options for Single-Phase UPS Inverters." **IEEE PEDES'96**. Vol.1 :493-501.
- [9] Tomoki Yokoyama and Atsuo Kawamura. 1994. "Disturbance Observer Based Fully Digital Controlled PWM Inverter for CVCF Operation." **IEEE Transactions on Power Electronics**. vol.9, no.5 :473-480.
- [10] Annette von Jouanne, Prasad N. Enjeti and Donald J. Lucas. 1996. "DSP Control of High-Power UPS Systems Feeding Nonlinear Loads." **IEEE Transactions on Industrial Electronics**. vol.43, no.1 :121-125.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] Tzuen-Lih Chern, Jerome Chang, Chien-Hung and Hann-Tzong Su. 1999. "Microprocessor-Based Modified Discrete Integral Variable-Structure Control for UPS." *IEEE Transactions on Industrial Electronics*. vol.46, no.2 :340-347.
- [12] S.K.Chung, H.B. Shin and H.W. Lee. 2005. "Precision control of single-phase PWM inverter using PLL compensation." *IEEE Proc-Electr. Power appl.* vol.152, no.2 :429-436.
- [13] Y.Y. Tzou and H.J.Wu. 1988. "Design and Implementation of a Multiprocessor-based Uninterruptible Power Supply." *19th Annual IEEE Power Electronics Specialists Conference, IEEE PESC'88*. vol.2: 650-657.
- [14] Jamil Asghar. 2004. *Power Electronics*. New Delhi: Prentice-Hall of India Private Limited.
- [15] N.Mohan, Tore M. Undeland and William P.Robbins. 1989. *Power Electronics: Converter*. 3rd edition. New York: John Wiley & Sons.
- [16] John G. Kassakian, Martin F. Schlecht and George C. Verghese. 1991. *Principles of Power Electronics*. America: Addison-Wesley Publishing Company.
- [17] Andrzej M. Trzynadlowski. 1998. *Introduction to Modern Power Electronics*. America: John Wiley & Sons.
- [18] Venceslav F. Kroupa. 2003. *Phase Lock Loops and Frequency Synthesis*. London: John Wiley & Sons.
- [19] อภินันท์ ธนชยานนท์. **บทที่ 10: วงจรเฟสล็อกคูลูป**. [Online]. Available :www.kmitl.ac.th/~ktapinun/teaching/file/book10.pdf.
- [20] วรพงศ์ ตั้งศรีรัตน์. 2552. **การวัดและควบคุมกระบวนการ**. กรุงเทพฯ: ซีเอ็ดดูเคชั่น.

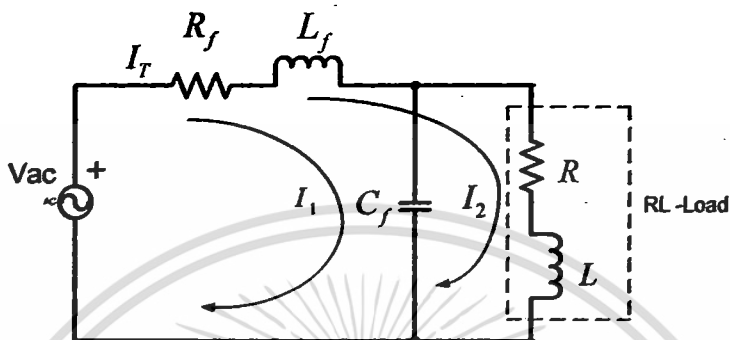


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

ก. การหาค่ากระแสด้วยวิธีเมชเคอเรนท์



รูปที่ ก1 วงจรสมมูลทางไฟฟ้า

ในรูปที่ 1 สามารถเขียนเป็นสมการในรูปแรงดันได้เป็น

$$V_{R_f} + V_{L_f} + V_{C_f} = Vac$$

$$(i_1 + i_2)R_f + L_f \frac{d(i_1 + i_2)}{dt} + \frac{1}{C_f} \int i_1 dt = V$$

$$R_f i_1 + R_f i_2 + L_f \frac{di_1}{dt} + L_f \frac{di_2}{dt} + \frac{1}{C_f} \int i_1 dt = V$$

$$R_f \mathfrak{I}[i_1] + R_f \mathfrak{I}[i_2] + L_f \mathfrak{I}\left[\frac{di_1}{dt}\right] + L_f \mathfrak{I}\left[\frac{di_2}{dt}\right] + \frac{1}{C_f} \mathfrak{I}\left[\int i_1 dt\right] = \mathfrak{I}[V]$$

$$R_f I_1(s) + R_f I_2(s) + L_f I_1(s) + L_f I_2(s) + \left[\frac{I_1(s)}{C_f s} + \frac{q_o}{C_f s} \right] = V(s)$$

$$\left(R_f + L_f s + \frac{1}{C_f s} \right) I_1(s) + (R_f + L_f s) I_2(s) = V(s) - \frac{q_o}{C_f s} \quad (1)$$

ในรูปที่ 2 สามารถเขียนเป็นรูปแรงดันได้เป็น

$$V_{R_f} + V_{L_f} + V_R + V_L = Vac$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(i_1 + i_2)R_f + (i_1 + i_2)L_f + Ri_2 + L\frac{di_2}{dt} = V$$

$$R_f i_1 + R_f i_2 + L_f i_1 + L_f i_2 + Ri_2 + L\frac{di_2}{dt} = V$$

$$(R_f + L_f)i_1 + (R_f + L_f + R)i_2 + L\frac{di_2}{dt} = V$$

$$(R_f + L_f)\mathfrak{I}[I_1] + (R_f + L_f + R)\mathfrak{I}[I_2] + L\mathfrak{I}\left[\frac{di_2}{dt}\right] = V$$

$$(R_f + L_f)I_1(s) + (R_f + L_f + R)I_2(s) + LsI_2(s) - LI_2(0^+) = V$$

$$(R_f + L_f)I_1(s) + (R_f + L_f + R + Ls)I_2(s) = V + LI_2(0^+) \quad (2)$$

∴ เขียนให้อยู่ในรูปของเมทริกซ์จะได้เป็น

$$\begin{pmatrix} R_f + sL_f + \frac{1}{sC_f} & R_f + sL_f \\ R_f + L_f & R_f + L_f + R + sL \end{pmatrix} \begin{pmatrix} I_1(s) \\ I_2(s) \end{pmatrix} = \begin{pmatrix} V(s) - \frac{q_0}{sC_f} \\ V(s) + LI_2(0^+) \end{pmatrix}$$

สมการข้างบนเป็นเมทริกซ์ฟอร์มในการหาค่ากระแสที่ I_1 และ I_2

ภาคผนวก ข

ข. การคำนวณหาช่วงความถี่ที่ทำการล็อก

ในการคำนวณหาค่าความถี่เอาต์พุต (f_o) ย่านกลางล็อกความถี่ (Lock range; f_L) และช่วงการจับความถี่ (f_c) ซึ่งสามารถหาค่าได้จากสมการดังต่อไปนี้

$$f_o = \frac{1.2}{4R_1C_1} \quad (1)$$

$$f_L = \pm \frac{8f_o}{V_{cc}} \quad (2)$$

$$f_c \cong \frac{1}{2\pi} \sqrt{\frac{2\pi f_L}{\tau}} \quad (3)$$

เมื่อ $\tau = (3.6 \times 10^3) \times C_2$

ที่ความถี่เอาต์พุต (f_o) 50 เฮิรท์

โดยกำหนดให้ค่า $C_1 = 1\mu F$

จากสมการที่ สามารถหาค่าของตัวต้านทาน (R_1) ได้เป็น

$$R_1 = \frac{1.2}{4f_oC_1}$$

$$\therefore R_1 = \frac{1.2}{4 \times 50 \times 1 \times 10^{-6}} \approx 6k\Omega$$

คำตอบ 1

ที่ความถี่เอาต์พุต (f_o) 60 เฮิรท์

โดยกำหนดให้ค่า $C_1 = 1\mu F$

จากสมการที่ สามารถหาค่าของตัวต้านทาน (R_1) ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

$$R_1 = \frac{1.2}{4f_0 C_1}$$

$$\therefore R_1 = \frac{1.2}{4 \times 60 \times 1 \times 10^{-6}} \approx 5k\Omega$$

คำตอบ 2

ที่ความถี่เอาต์พุต (f_o) 70 เฮิรท์

โดยกำหนดให้ค่า $C_1 = 1\mu F$

จากสมการที่ สามารถหาค่าของตัวต้านทาน (R_1) ได้เป็น

$$R_1 = \frac{1.2}{4f_0 C_1}$$

$$\therefore R_1 = \frac{1.2}{4 \times 70 \times 1 \times 10^{-6}} \approx 4.3k\Omega$$

คำตอบ 3

ที่ความถี่เอาต์พุต (f_o) 80 เฮิรท์

โดยกำหนดให้ค่า $C_1 = 1\mu F$

จากสมการที่ สามารถหาค่าของตัวต้านทาน (R_1) ได้เป็น

$$R_1 = \frac{1.2}{4f_0 C_1}$$

$$\therefore R_1 = \frac{1.2}{4 \times 80 \times 1 \times 10^{-6}} \approx 3.75k\Omega$$

คำตอบ 4

\therefore ในวงจรเฟสลีดคลุปของความถี่แบบลูปปิดที่ใช้ไอซีเบอร์ NE565 จะได้ว่าค่า R_1 จะอยู่ในช่วง

$$3.75k\Omega < R_1 < 6k\Omega \quad \text{สำหรับลีดลูปความถี่ในช่วง } 50 - 80 \text{ เฮิรท์}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

ค. การควบคุมวงจรเฟสลื่นคลุปด้วยการป้อนกลับจากสัญญาณกระแสที่ตัวเก็บประจุ

ในการทดลองซังวงจรอินเวอร์เตอร์ เอาร์ทพุตที่ได้จะมีแรงดันเอาร์ทพุต (V_o) กระแสเอาร์ทพุตที่โหลด (I_o) และกระแสที่ตัวเก็บประจุ (i_c) ที่แสดงให้เห็นดังรูป ค1 จะเห็นได้ว่าความสัมพันธ์ระหว่างแรงดันเอาร์ทพุต (V_o) และกระแสที่ตัวเก็บประจุ (i_c) จะมีมุมเฟสต่างกันเป็นมุม 90 องศา ซึ่งจากความสัมพันธ์นี้จะทำการแปลงเป็นสัญญาณดิจิตอลดังในรูปที่ ค2 จากในรูปที่ ค2 - ได้ทำการเปรียบเทียบสัญญาณแรงดันเอาร์ทพุต (V_o) และกระแสที่ตัวเก็บประจุ (i_c) จะได้เป็นสัญญาณผลต่างเฟส ($\Delta\phi_c$) และสัญญาณนี้จะนำไปใช้เป็นสัญญาณไปควบคุมการทำงานให้กับวงจรเฟสลื่นคลุปโดยการแปลงเป็นสัญญาณควบคุมแรงดันไฟกระแสตรง

สมการของกระแสที่ตัวเก็บประจุเขียนได้เป็น

$$i_c = C \frac{dv_o}{dt} \quad (1)$$

โดยที่ i_c คือ กระแสที่ตัวเก็บประจุ

v_o คือ แรงดันเอาร์ทพุต

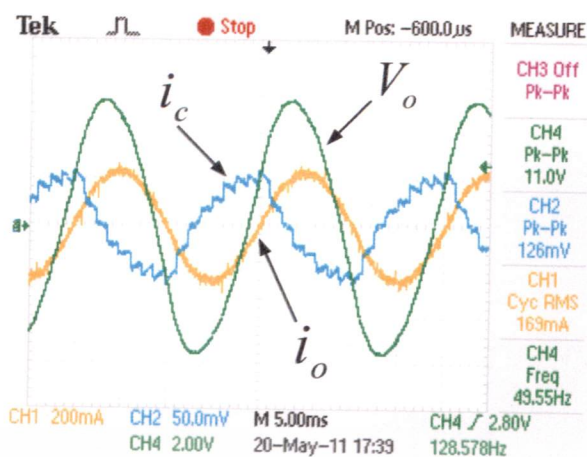
และโดยการกำหนดให้แรงดันเอาร์ทพุตมีค่าเท่ากับ

$$v_o = V_o \cos \theta \quad (2)$$

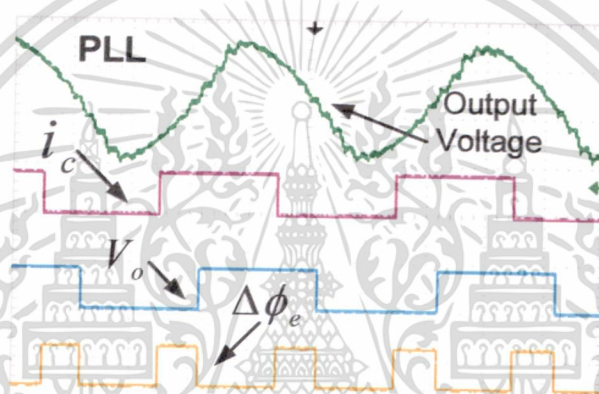
ดังนั้นจะสามารถเขียนค่ากระแสที่ตัวเก็บประจุได้ใหม่เป็น

$$i_c = -\omega C V_o \sin \theta \quad (3)$$

จาก (2) และ (3) แสดงให้เห็นถึงความสัมพันธ์ของแรงดันเอาร์ทพุตและกระแสที่ตัวเก็บประจุ

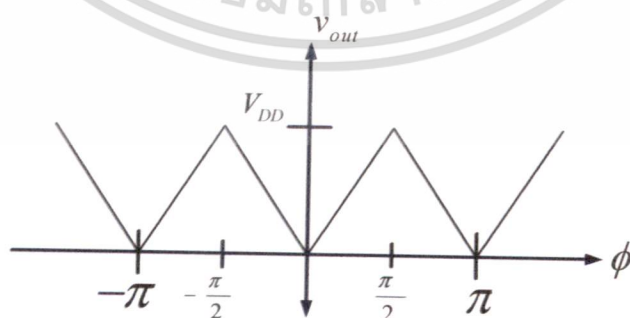


รูปที่ ค1 สัญญาณเอาต์พุตของอินเวอร์เตอร์



รูปที่ ค2 สัญญาณเอาต์พุตในรูปของสัญญาณดิจิทัล

ในรูปที่ ค3 เป็นความสัมพันธ์ของมุมเฟสต่างกับแรงดันเอาต์พุตที่เกิดจากการเปรียบเทียบสัญญาณของ 2 สัญญาณ โดยในการเปรียบเทียบของสัญญาณดิจิทัลโดยผ่านวงจรเอ็กคลูซีฟ ออร์เกท สามารถแสดงเป็นตารางความจริงได้ดังตารางที่ ค1



รูปที่ ค3 ความสัมพันธ์ของมุมเฟสต่อแรงดันเอาต์พุตของวงจรเปรียบเทียบเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค1 ตารางความจริงของเอ็็กคูลูซีฟ ออร์เกต

Y	A	B
0	0	0
1	0	1
1	1	0
0	1	1

ลักษณะของการตอบสนองในการเปรียบเทียบเฟสแบบใช้เอ็็กคูลูซีฟ ออร์เกต สามารถเขียนแสดงเป็นสมการได้ดังนี้

$$v_{out} = \left(\frac{V_{DD}}{\pi} \right) \phi, 0 \leq \phi \leq \pi \quad (4)$$

ซึ่งเขียนให้อยู่ในรูปของอัตราขยายได้เป็น

$$K_D = \left(\frac{V_{DD}}{\pi} \right) \quad (5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICCAS-SICE 2009

ICROS-SICE International Joint Conference 2009

<http://www.sice.or.jp/ICCAS-SICE2009/>

Fukuoka International Congress Center

2-1 Sekijo-machi, Hakata-ku, Fukuoka City, 812-0032, Japan

Phone: +81-92-262-4111 Fax: +81-92-262-4701

August 18-21, 2009

Final Program and Papers

Click to Open
ICCAS-SICE 2009 Final Program and Papers

Organized by

The Society of Instrument and Control Engineers (SICE)
The Institute of Control, Robotics and Systems (ICROS)

Supported by

Fukuoka City

Technically Co-Sponsored by

IEEE Industrial Electronics Society
IEEE Robotics and Automation Society
IEEE Control Systems Society
The International Society of Automation (ISA)

In Association with

Asian Control Association (ACA)
China Instrument and Control Society (CIS)
Chinese Association of Automation (CAA)
Chinese Automatic Control Society (CACS)
International Measurement Confederation (IMEKO)
IEEE Japan Council
IFAC NMO-Japan
The Institute of Electrical Engineers of Japan



A single-phase PWM Inverter Controlling Based on PLL Compensation With Nonlinear Loads

Winyu Sawaengsinkasikit¹, Kowit Pipek² and Vittaya Tipsuwanporn³

^{2,3}Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand Tel. (+662)73924067; E-mail: ktvittay@kmitl.ac.th

¹Department of Electrical Engineering, Faculty of Engineer, Kasem Bundit University, Bangkok 10250, Thailand ; E-mail: s_winyu@yahoo.com

Abstract: This paper presents a single phase PWM inverter to be controlled by PLL compensator with non-linear loads. Its measured phase angles of voltage and current for reactive power compensation are performed, which capacitor current and load voltage are feedbacked to PLL compensator. The PLL architecture has two interconnected control loops, a magnitude controller and a phase angle controller, which provide the measures of magnitude, frequency and phase angle of the input signal. Reference voltage for PWM inverter is calculated by estimated capacitor current on the contrary to order control methods of PLL in which two estimations have been performed.

Index Terms: Phase Lock Loop (PLL), Non-linear loads

1. INTRODUCTION

The growing use of electronic equipment produces a large amount of harmonics in the power distribution systems because of the non-sinusoidal currents consumed by nonlinear loads. These harmonic currents distort the grid voltages and end up affecting the power quality [5]. As for increasing demands for the high quality, reliability, and usability of electric power source, the utility interface operation of power converters is often used in advanced power conversion and conditioning systems such as the static VAR compensators, active power filters, uninterruptible power supplies (UPS's), and grid-connected photovoltaic or wind power generation systems [3]. The phase lock loop (PLL) technique has been used as a common way of recovering and synthesizing the phase and frequency information in electrical systems. In the area of power electronics, the PLL technique has been adopted in the speed control of electric motors [3].

This paper proposes a method to calculate reference voltage of shunt active filter. The reference voltage is estimated by the principle of feedback load voltage and capacitor current. It describes the characteristics of the single phase PLL systems and discusses the proper design method. Especially, the performance of the PLL system is analyzed and the tracking errors are derived from the nonlinear loads [1], [2], [3]. For reactive power compensation and achieving unit power factor, PLL blocks are utilized in most schemes. Voltage phase can be regulated by PLL compensator. The phase tracking action is impossible between the detecting points and thus the fast dynamic performance can not be obtained. An improved method is the technique used for the quadrature of the input waveform shifted by 90° [3].

2. CIRCUIT DESCRIPTION

2.1. Circuit control

Figure.1 [1] this circuit control was referred from [1]. Shows the single-phase PWM inverter, which

consists of the DC voltage source, four MOSFET switches, LC-Filter and non-linear loads type. The non-linear load can be regarded as RL, RC or RLC loads and there are effects on changes the frequencies.

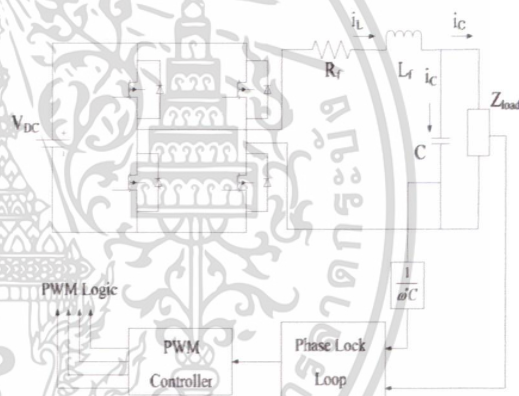


Fig.1 Single-Phase PWM inverter.

2.2. Control structure

In control structure scheme proposed to control by PLL compensator, the PLL compensator has two inputs as load voltage and current capacitor to compensated to the structure. Figure.2 [1] this control structure was referred from [1]. Shows the overall block of the proposed control scheme to contain P type controller to be used for $G_v(s)$ and $G_c(s)$ in main loop and PLL compensator.

In overall block diagram of proposed control scheme, there are two gain controllers consisting of $G_v(s)$ denoted the voltage gain control and $G_c(s)$ denoted the current gain control. There are P type controllers to be used in the main control loop for reducing the steady-state error [1].

3. OPERATION SYSTEM

3.1 Non-linear load type

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ 871 และต้องอ้างอิงถึงเจ้าของเอกสารฉบับนี้ไว้

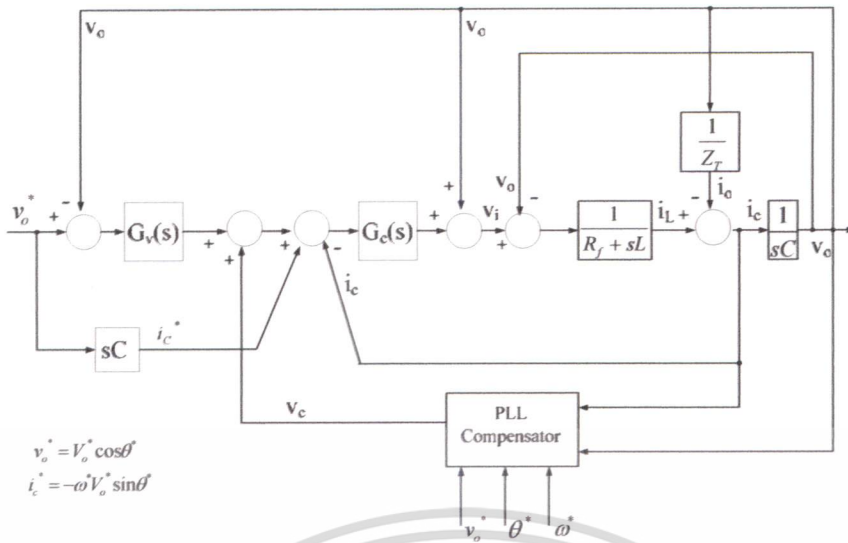


Fig.2 Overall block diagram of proposed control scheme.

The load equivalent impedance could be in one of the inductance, capacitance and resistance. The non-linear loads in this paper consists of RL, RC or RLC, which are concerned about the problem of harmonics. In many conditions, load can be changed from linear load to non-linear load. For example R to RL, R to RC or R to RLC, so the voltage inverter to feed a non-linear load will change the magnitude, which depends on the load [5]. In the condition of equivalent impedance load affecting to the phase angle, the lead-lag of the voltage phase is with current phase. The inverter can work at any of the capacitive, resistive or inductive state [4].

RL-Load

The relationship between the resistor and the inductor can be represented as

$$Z = \sqrt{(R)^2 + (\omega L)^2} \quad (1)$$

Where Z and ωL denote the equivalent impedance load and inductance load, respectively. The phase angle between the resistive load and the inductive load can be expressed as

$$\theta = \tan^{-1}\left(\frac{\omega L}{R}\right) \quad (2)$$

If the inverter in series works at inductance state, that is, the voltage phase leads the current phase, and the voltage arrives to zero when the current is negative [4] shown in Fig.3.

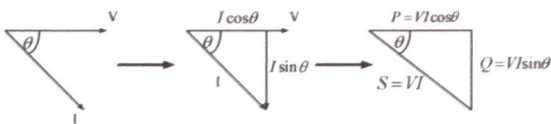


Fig.3 RL-load Phasor Diagram.

RC-Load

The relationship between the resistor and the capacitor can be represented as

$$Z = \sqrt{(R)^2 + \left(\frac{1}{\omega C}\right)^2} \quad (3)$$

Where Z and $\frac{1}{\omega C}$ denote the equivalent impedance load and capacitance load, respectively. The phase angle between the resistive load and the capacitive load can be expressed as

$$\theta = \tan^{-1}\left(\frac{\left(\frac{1}{\omega C}\right)}{R}\right) \quad (4)$$

If the inverter in series works at capacitive state, that is, the voltage phase lags the current phase, and the voltage arrives to zero when the current is positive [4] shown in Fig.4.

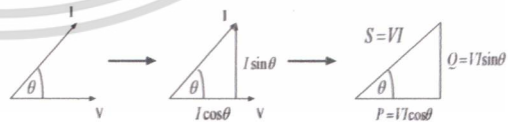


Fig.4 RC-load Phasor Diagram.

3.2 PLL compensator

In this PLL circuit, the capacitive voltage and the inverter output voltage are to be detected and feedbacked to signal control circuits. The inverter output voltage is detected in place of VCO output signal, the lowpass filter acts as an integrator. By using this procedure, the lock range of PLL and it enter upon

the tuning operation at any frequency can oscillate stably of the inverter.

Since phase error in this model depends on frequencies, VCO in the tuning loop should be express simply with its sensitivity K_o . If the free running frequency of the VCO is f_0 , then θ^* can be written as [1]

$$\theta^* = \int_0^t \omega^*(\tau) d\tau + \theta_0^* \quad (5)$$

Where θ^* is the phase angle of the voltage reference.

For the model, phase error can be also be expressed the same given as [1]

$$\Delta\delta = \theta - \theta^* \quad (6)$$

The current through the capacitor in Fig.6 and it can be written as

$$I_c = \frac{V_c}{\omega^* C} \quad (7)$$

The load equivalent impedance will change too, the designed control circuit should realize the frequency tracking automatically.

3.3. PI controller

PLL The second order loop is commonly used as a good trade-off of the filter performance and system stability. The Proportional-Integral (PI) type controller is generally used for the control blocks.

The proposed PLL compensator has two PI type control blocks, $G_m(s)$ and $G_p(s)$, for the regulation of the magnitude and phase, respectively. The regulation of magnitude in the compensator, which is given as [1]

$$V_c = G_m(s) \cdot \Delta V \quad (8)$$

Where ΔV denote the relationship difference between output voltage and reference voltage is found as $\Delta V = V_o^* - V_o$ and the transfer function of $G_m(s)$ controller is given as [1]

$$G_m(s) = K_v \left(\frac{1 + s\tau_v}{s\tau_v} \right) \quad (9)$$

Where K_v and τ_v denote the gains of the PI type filter for the regulation of the magnitude.

Phase control is found as $\theta_c = \int \omega_c$, where ω_c is the relationship between frequency control and frequency output can be express as [1]

$$\omega_c = \omega^* + \omega_o \quad (10)$$

The frequency output can be represented as

$$\omega_o = G_p(s) \cdot \Delta\theta \quad (11)$$

Where $\Delta\theta$ denotes the difference phase angle between v_o and i_c in phase diagram.

The transfer function of $G_p(s)$ controller is given as

$$G_p(s) = K_f \left(\frac{1 + s\tau_f}{s\tau_f} \right) \quad (12)$$

Where K_f and τ_f denote the gains of the PI type filter for the regulation of the frequency [1].

4. SIMULATION

4.1. Simulation conditions

The MATLAB/SIMULINK was used for the simulation. The parameters for the simulation are source voltage, resistive and LC filter as $V_s = 300$ V, $R_f = 0.035 \Omega$, $L_f = 2.2$ mH, $C = 50 \mu\text{F}$, respectively [1]. The frequencies of single PWM inverter works at 60 Hz. Both the current and voltage feedback loops were controlled by P controller. The gains were given as $G_m(s) = 0.6$, $G_p(s) = 5.0$ [1]. The PI type controller were used for the PLL compensator as shown in Fig.2. The PLL gains were as $k_v = 0.1$, $\tau_v = 0.005$, $k_f = 5.0$, and $\tau_f = 2.5$ [1]. The non-linear loads were connected series with each component as RL-load, RC-load or RLC-load, it is shown in table 1.

Table 1 Component parameters of nonlinear load

Component	Resistor (Ω)	Inductor (mH)	Capacitor (μF)
Value	50	200	470

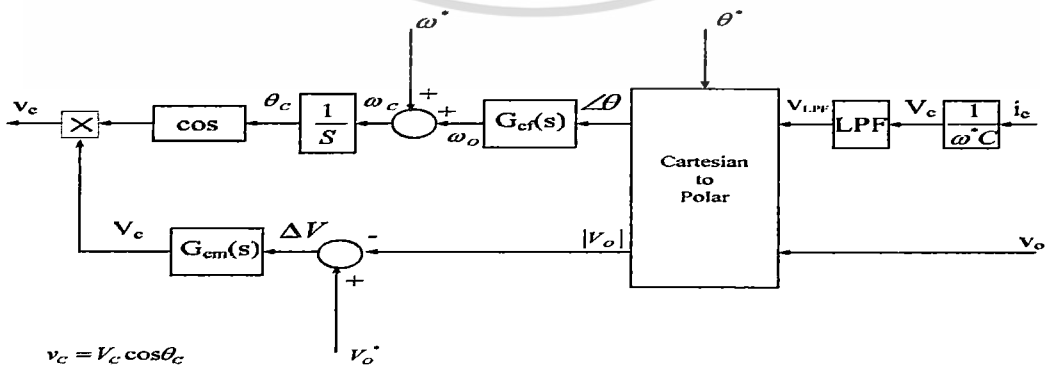


Fig.5 The propose of PLL compensator.

The parameters were referred from [1]. For conditions of the simulation was change the equivalent impedance loads by the resistor connected series with the non-linear component such inductor or capacitor. So the non-linear load can be regarded as RL-load, RC-load or RLC-load. The simulation results of the proposed control scheme was shifted the phase angle of output voltage controlled by the PLL compensator. The phase of the output voltage shifted has same angle in the times. So it is effected to the inverter has increased the real power and reduced the reactive power were generated to loads.

4.2 Simulation results

RL-Load

In Figure.6a shows the tracking voltage signal between reference voltage and output voltage, both sides have difference phase angle as θ . After the reference voltage was entered through the PLL compensator, the phase of the voltage was locked frequencies same the time shown in Figure.6b.

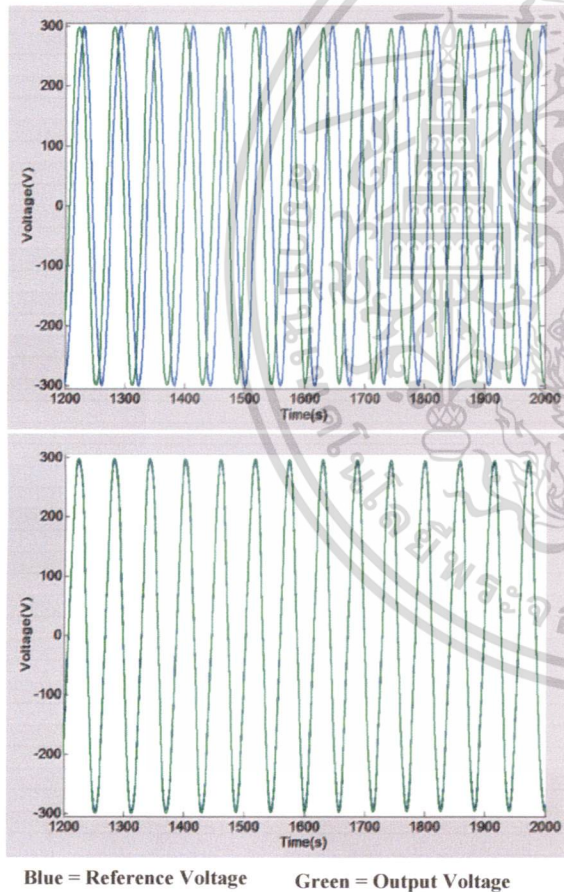


Fig.6. Tracking voltage signal a) Before Compensation b) After Compensation.

For different phase between the output voltage and inductive current were 90° , the output voltage was lead the inductive current shows in Figure. 7a. When the

output voltage was shifted into same the phase in time can be expressed in Figure.7b.

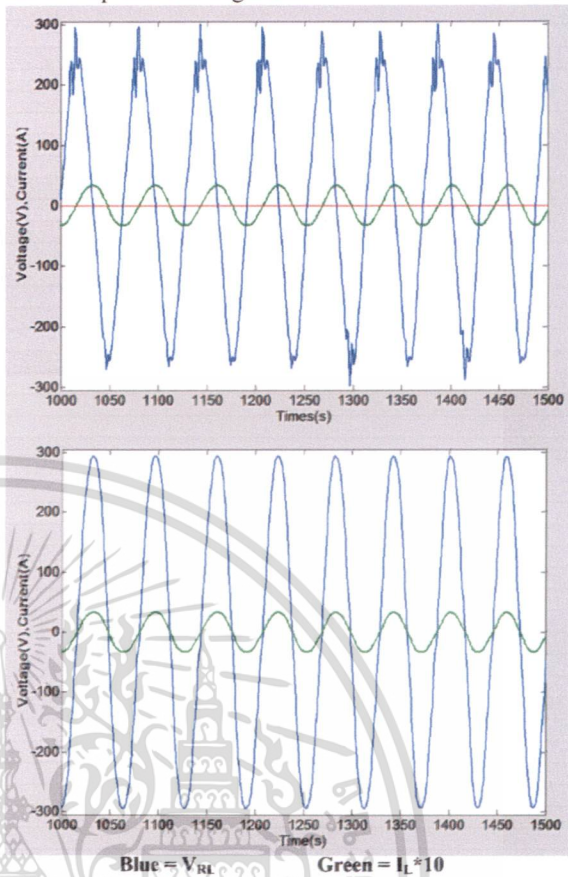
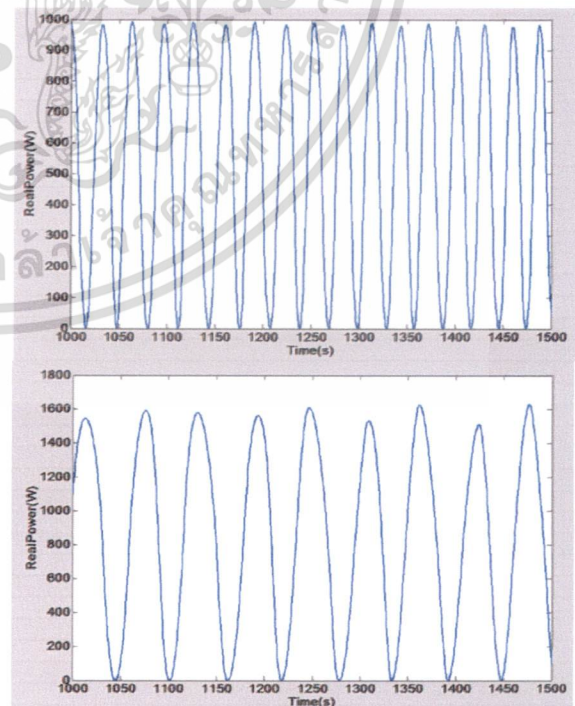


Fig.7 Reference voltage and inductive current a) Before compensation b) After compensation.



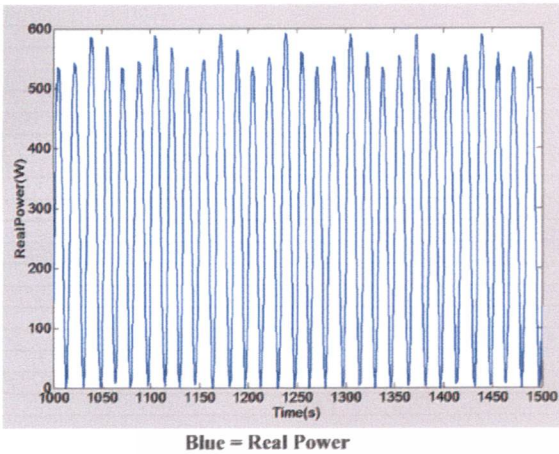


Fig.8 Real Power of frequency
a). 60 Hz b). 30 Hz c). 120 Hz.

In Figure.8, show the real power was effected on changes the frequency. The frequencies at 60 Hz, 30 Hz and 120 Hz can be expressed as the real powers were about 1000 W, 1600 W and 600 W, respectively. When the low frequencies were changed to the high frequencies to real power has decreased the value. Because the component were non-linear load to effected by frequency.

RC-Load

In Figure.9a shows the tracking voltage signal between reference voltage and output voltage, both sides have difference phase angle as θ . After the reference voltage was entered through the PLL compensator, the phase of the voltage was locked frequencies same the time shown in Figure.9b.

For different phase between the output voltage and capacitive current were 90° , the output voltage lag the capacitive current shows in Figure. 10a. When the output voltage was shifted into same the phase in time can be expressed in Figure.10b.

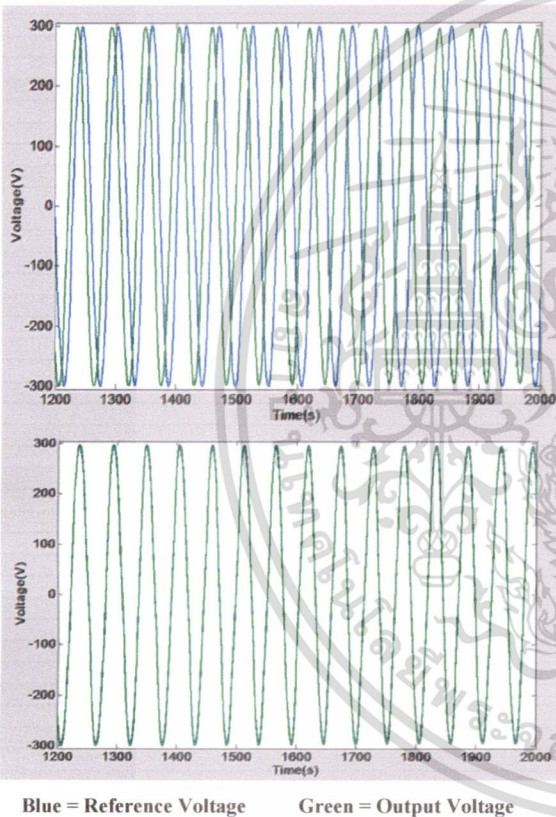


Fig.9 Tracking voltage signal
a) Before Compensation b) After Compensation.

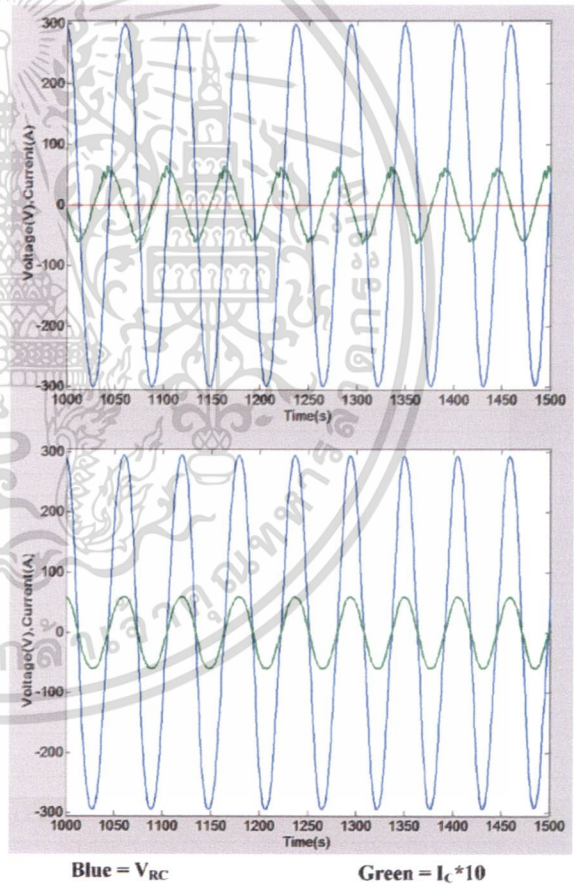


Fig.10 Reference voltage and capacitive current
a) Before compensation b) After compensation.

In Figure.10a when the output voltage has the phase different with the capacitive current can be estimated the real power have positive value and negative value, which the inverter losses the reactive power to load. Then the output voltage was compensated by PLL

In Figure.8a when the output voltage has phase different with the inductive current can be estimated the real power have positive value and negative value, which the inverter losses the reactive power to load.

Then the output voltage was compensated by PLL compensator, it was shifted the phase into same the time with the inductive current. After compensation, the real power has positive value to decreasing generation the reactive power of the inverter in Figure.7b

compensator, it was shifted the phase into same the time with the inductive current. After compensation, the real power has positive value to decreasing generation the reactive power of the inverter in Figure.10b.

Because the components were non-linear load can be effected by frequency.

5. CONCLUSION

The analysis and design of the single phase PLL system for the utility inverter have been presented in this paper. The proposed control scheme is a capacitor current feedback control with PLL compensation. The PLL compensator utilizes a phase difference between the output voltage and non-linear current. The output voltage was tracked by PLL compensator to shifted phase angle to same in the time with current. So it is effected to power value, which increasing the real power and reduced losses of the reactive power in inverter. For the low frequencies was changed to the high frequencies to real power has decreased the value. Because the components were non-linear load can be effected by frequency. Approximately unity power factor can also be achieved by reactive power compensation [6]. This proposed control can be reduced THD (Total Harmonics distortion) for any type of non-linear load. That is with a periodic non-linear load and a prompt reaction in response to changes in the value of the non-linear load [2].

REFERENCES

[1] S.K. Chung, H.B.Shin and H.W. Lee, "Precision Control of Single-Phase PWM Inverter Using PLL Compensation", IEE Proc.-Electr. Power Appl., Vol.152, No.2, March, pp.429-436, 2005.
 [2] Pascal Maussion, Marcel Grandpierre, Jean Faucher and Jean Claude Hapiot, "Instantaneous feedback control of a single-phase PWM inverter with nonlinear loads by sine wave tracking", IEEE Industrial Electronics, Vol.1, November, pp.130-135, 1989.
 [3] Se-kyo Chung, "A Phase Tracking System For Three Phase Utility Interface Inverters", IEEE Transactions On Power Electronics, Vol.15, No.3, May, pp.431-438, 2000.
 [4] Zhang Zhijuan, Peng Yonglong, Xie Zhiyuan, "Fixed Angle Control Frequency Tracking In Series Connected High-Frequency Inverter", IEEE TENCON, Vol.4, pp. 117-119, 2004.
 [5] Francisco D. Freijedo, Jesus Doval-Gandoy, Oscar Lopez, Carlos M. Penalver, Andres Nogueiras, "SPLL based control for active filter with reactive power compensation", IEEE APEC., pp. 467-472, 2007.
 [6] Ahad Kazami, Seyed Alireza Davari, "A Reference Detection Algorithm for Series Active Power Filters, Aimed at Current Harmonics and Reactive power compensation", IEEE ICIEA., pp. 1761-1766, 2007.

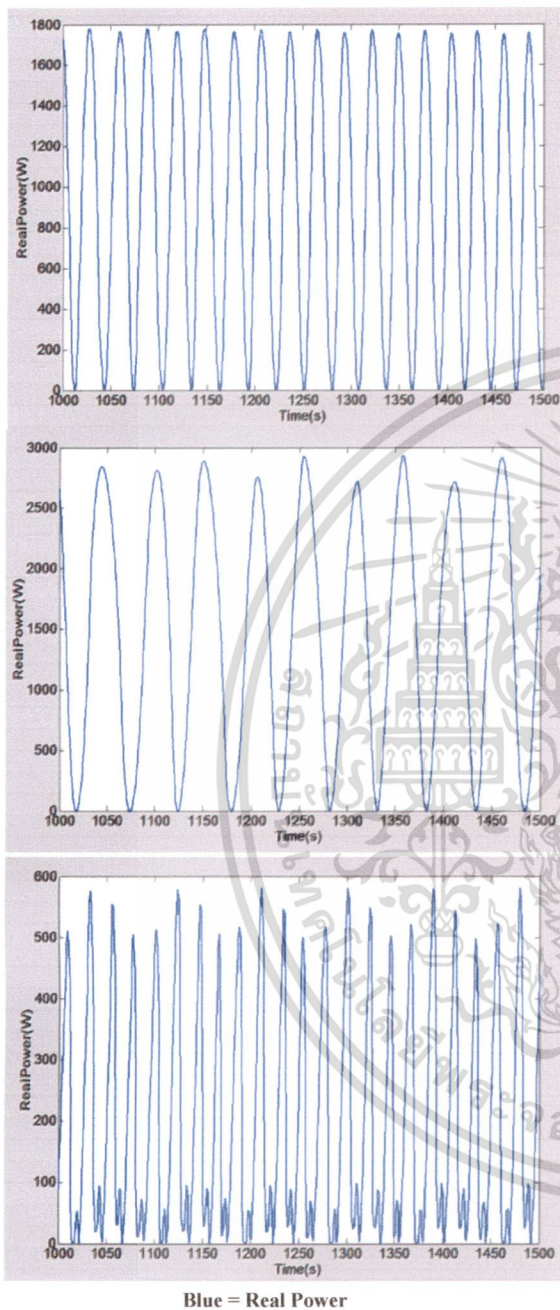


Fig.11 Real Power of frequency
 a) 60 Hz b) 30 Hz c) 120 Hz.

In Figure.11, shows the real power was effected to changes the frequency. The frequencies at 60 Hz, 30 Hz and 120 Hz can be expressed as the real powers were about 1800 W, 3000 W and 600 W, respectively. When the low frequencies were changed to the high frequencies to real power has decreased the value.

[Click to Open SICE 2011 Final Program and Papers](#)

SICE 2011

50th Anniversary of The Society of Instrument and Control Engineers



SICE Annual Conference 2011 Final Program and Abstracts
September 13-18, 2011, Waseda University, Tokyo, Japan

A Single-Phase PWM Inverter Controlling Base on PLL Technique

V. Tipsuwanporn¹, A. Charoen², A. Numsomran³ and K. Phipek⁴

^{1,3,4} Department of Instrumentation and Control Engineering, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand
(Tel : 66-2329-8347: Ext. 102; E-mail: ktvittay@kmitl.ac.th)

² Department of Electrical Engineering, Faculty of Engineering, Kasem Bundit University,
Bangkok 10250, Thailand (Tel : 66-2320-2777: Ext.1213; E-mail: s_winyu@yahoo.com)

Abstract: In this paper, the control of the output voltage in a PWM inverter is presented. The single-phase PWM inverter is controlled by using a sinusoidal-pulse width modulation (SPWM) technique, its feedback is controlled with a Phase lock loop (PLL) compensator. The proposed intention is improved output voltage and decreased total harmonic distortion (THD) of the inverter, based on Phase-lock technique and detected phase error of output voltage and reference voltage. Moreover, this method can be applied to greater output of the PWM inverter and better reliability and high-accuracy in order to control methods of PLL.

Keywords: PWM inverter, SPWM, PLL, Total Harmonic Distortion (THD).

1. INTRODUCTION

In recent years the demand for electric power has increased with the increase of population, and the technology of a power electronics field. It has become an important subject to stabilize systems, as distributed power generation will spread in the future [1]. The most popular among those, the conversion of the electrical energy in case of the inverter. Inverters are being used in greater numbers for a wide variety of industrial and commercial applications [2]. Various researches on the control of the variable frequency inverter have been presented as low-cost, high-performance, and the development was made in several areas [2]. With the increasing demands for high-quality power sources, and a reduction of harmonic distortion, a PWM inverter has been used as a key element for a high-performance power conversion system for critical loads [2].

the output voltage and output frequency by SPWM method, with controlling feedback Phase Lock Loop (PLL) compensator. The DSP-base PLL controlled closed loop system is designed and the system stability is analyzed [4], [6], its control circuit must have the ability to trace frequency automatically and to meet the need of load variation [4]. Furthermore, with the raising of the inverter's output frequency, tracking of the circuit should be quicker and more accurate. Such as, a phase lock loop (PLL) is widely used in induction heating apparatuses [4]. So a based PLL-controlled system and closed loop model based on DSP technology is proposed in this paper [4].

2. SINGLE-PHASE PWM INVERTER CIRCUITS AND PLL CONTROLLER

Fig.1, (Fig.1 referred from [8], [9]) shows the single phase PWM inverter with RL-load, controlled by Sinusoidal-pulse width modulation (SPWM) and a PLL compensator. In the control structure scheme proposed, control is by PLL compensator, in which the pulses are generated by comparing a triangular carrier waveform with a sinusoidal waveform to become the switching modulating signal [6]. The PLL compensator controller was measured the output voltage waveform of the inverter to synchronize with the reference voltage waveform that goes to the driver logic gate.

In some applications, the desire to control the inverter depends on the induction motor or several loads. Because of the physics of the induction motor, the preferred method of controlled it speed, is to vary the frequency of the AC voltage driving the motor [2]. Moreover in the design several factor are mostly concerned, such as reliability, output waveform quality, efficiency, power factor, distortion factor, transfer rate, phase synchronization, etc [3]. Digital sinusoidal pulse width modulation (SPWM) techniques with digital compensator are employed for the regulation of the PWM inverter [3].

A power factor compensator has been proposed, for the closed-loop regulation of the synchronism [6]. In this paper, the design and implementation controlling of

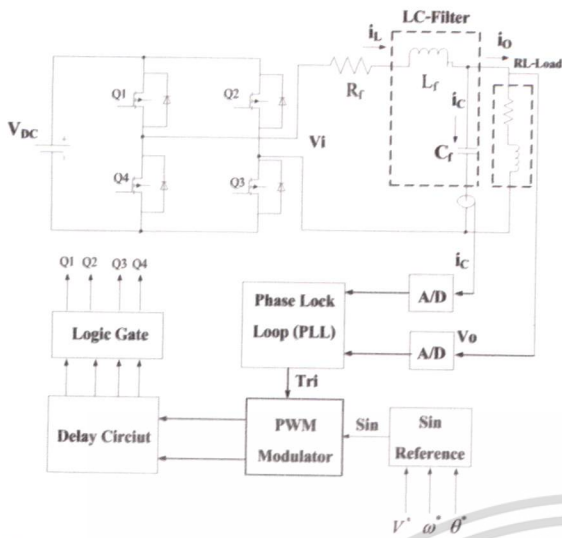


Fig.1 Single-phase PWM inverter controlled by PLL and SPWM.

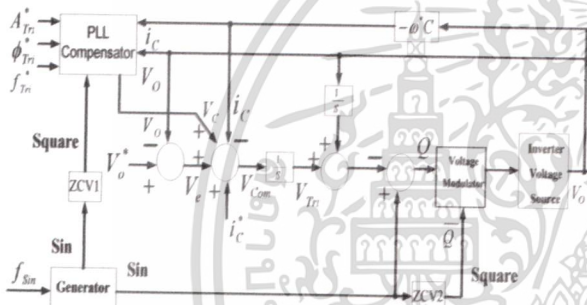


Fig.2 Block diagram of proposed control scheme.

Fig.2 was discussed the detail from fig.1, (Fig.2 referred from [8], [9]) fig.2 showing block diagram controlling PWM inverter by Sine-PWM method based on phase lock loop technique. The function generator was generated sinusoid signal and it was detected zero crossing point by the zero crossing detector to obtained the square waveform. Also it was fed to the phase lock loop, which it was compared phase angle between capacitor current and output voltage for the difference of the voltage. After phase lock loop compensator was generated suitable the square waveform of amplitude, frequencies and phase, respectively. It was passed to the integrator circuit and summing circuit of the triangular carrier signal from feedback path to given the triangular carrier signal, which it was compared with the sinusoid to obtained the switching modulating signal.

Fig.3 shows the inverter circuit, which consists of LC-filter and RL-load. We can be obtained the capacitor current and output voltage.

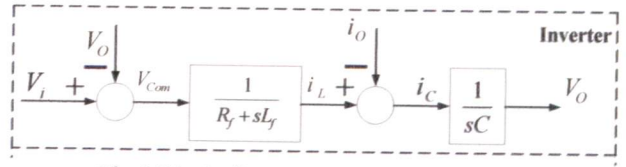


Fig.3 Block diagram of PWM inverter.

3. MODELING AND DESIGN

3.1 Sinusoidal – Pulse Width Modulation (SPWM)

The pulses are generated by comparing a triangular carrier waveform with a sinusoidal waveform to become the switching modulating signal. The modulating signal is sinusoid of amplitude A_M , and the amplitude of the triangular carrier is A_C [5], so the ratio defined as

$$m_a = \frac{A_M}{A_C} \quad (1)$$

m_a as the amplitude modulation index. That controls the amplitude of the applied output voltage.

For the frequencies of the triangular carrier is f_c and the frequencies of the switching is f_{sw} . So we can get the frequency modulation index (m_f) from ratio the frequency of the switching per the frequency of the triangular carrier [5] defined as

$$m_f = \frac{f_{sw}}{f_c} \quad (2)$$

However, a higher carrier frequency does result in a large number of switching per cycle and hence in an increased power loss. But high switching frequency is helpful by decreasing the harmonic of output voltage.

The desired voltage is achieved by controlling the pulse width modulation. In Sine-PWM technique, the sinusoid signal is compared with the triangular carrier signal obtained to the modulating signal. So the triangular carrier signal was caused a variation in the PWM pulse train effect to the output voltage. In this technique, both the amplitude and frequencies of the triangular carrier signal was regulated by phase lock loop (PLL) compensator. Moreover the reference sinusoid signal is used to vary the desired frequencies of the output side.

3.2 Phase lock loop (PLL) controller

Shows a typical PLL compensator are consist of the three basic functional blocks as phase detector, filter and

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

voltage control oscillator (VCO) [8],[9], an operational principle of phase lock loop can be illustrated in Fig.4.

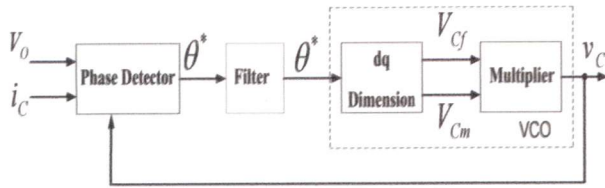


Fig.4 Phase lock loop (PLL) component.

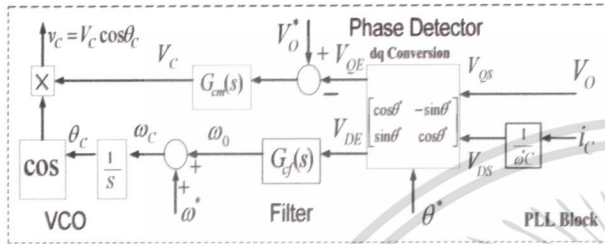


Fig.5 PLL compensator blocks in dq dimension.

Fig.5 (Fig.5 referred from [8], [9]) showing the load voltage and capacitor current were proposed control in this method. Using the detection frequencies and phase of the PLL control, which the modulation index for the estimated waveform can be calculated in dq transform. In dq conversion, dq dimension denotes the phase difference between the capacitor current and the output voltage can be represented as V_{cf} . Also V_{cm} denotes the magnitude difference between desired voltage and output voltage in qe dimension. Since V_{qe} and V_{de} can be approximated the phase difference is zero. It is intended to “locking state” or “phase synchronism”. These two signal are then combined together to generated proportional the triangular carrier signal.

Fig.5 shows the relationship between the output voltage and capacitor current. In the case of zero crossing point detector, the phase difference was estimated by the quadrature two phase waveforms. The capacitor current can be represented as [8], [9]:

$$i_c = C \frac{dv_c}{dt} \quad (3)$$

Where C, i_c and V_o denote the capacitor, capacitor current and output voltage, respectively. Let $v_c = V_o \cos \theta$ so the capacitor current can be written as [8], [9]:

$$i_c = -\omega C V_o \sin \theta \quad (4)$$

The quadrature and direct variables can be transformed by convert matrix as [8], [9]:

$$\begin{pmatrix} V_{qf} \\ V_{df} \end{pmatrix} = \begin{pmatrix} \cos \theta^* & -\sin \theta^* \\ \sin \theta^* & \cos \theta^* \end{pmatrix} \begin{pmatrix} V_{qs} \\ V_{ds} \end{pmatrix} \quad (5)$$

Where $v_{qf} = V_o \cos \theta$ and $v_{df} = -V_o \sin \theta$

Then (5) can be written as:

$$\begin{aligned} V_{qf} &= V_o \cos \theta \cos \theta^* + V_o \sin \theta \sin \theta^* \\ &= V_o \cos(\theta) \approx V_o \end{aligned} \quad (6)$$

$$\begin{aligned} V_{df} &= V_o \cos \theta \sin \theta^* - V_o \sin \theta \cos \theta^* \\ &= V_o \sin(\theta) \approx 0 \end{aligned} \quad (7)$$

So we can be obtained the compensated voltage (V_c) from the dq conversion as [8], [9]

$$v_c = V_o \cos \theta_c \quad (8)$$

Phase- lock loop (pll) is a feedback loop which locks two waveforms with the same frequencies, but it was shifted phase. The fundamental use of this loop is in comparing frequencies of two waveforms and then adjusting the frequencies of the waveform in the loop must been equal to frequencies of the input waveform.

The PLL compensator has two PI type control blocks, $G_{vm}(s)$ and $G_{vf}(s)$ for the regulation of the magnitude and phase, respectively. The gains control of PI controller can be equation as [8], [9]:

$$G_{vm}(s) = K_v \left(\frac{s + \frac{1}{\tau_v}}{s} \right) \quad (9)$$

$$G_{vf}(s) = K_f \left(\frac{s + \frac{1}{\tau_f}}{s} \right) \quad (10)$$

In (9), (10) $G_{vm}(s)$ and $G_{vf}(s)$ also denotes gains parameter and τ_v , τ_f denotes time constant of the PI controller for PLL compensator [8], [9].

4. SIMULATION AND EXPERIMENTAL RESULTS

4.1 Simulation results

The simulation system and experimental system parameters of the sine- pwm (SPWM) inverter has been

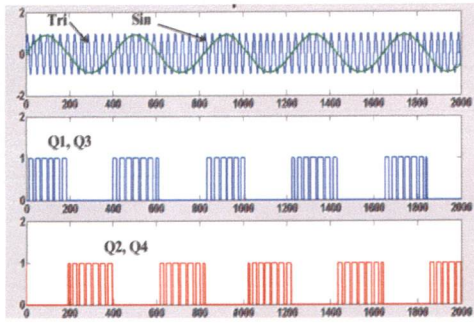


Fig.9 The tri wave and sine wave modulation.

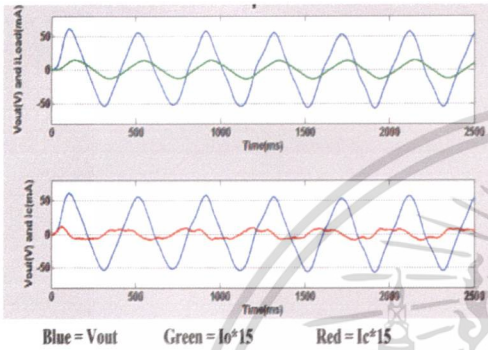


Fig.10 Top) Vout and Io
Bottom) Vout and Io.

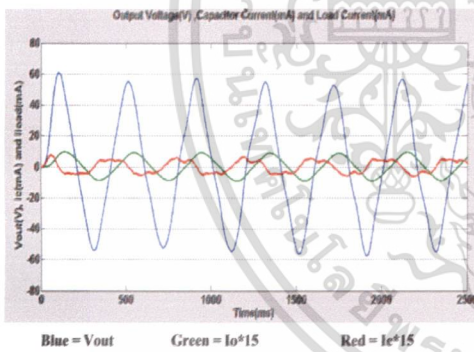


Fig.11 Vo, Ic and Io.

4.2 Experimental results

The experimental waveforms are given in Fig.12-17 shows the experimental waveform of the proposed control scheme with the RL-load. Fig.12 shows the triwave from PLL was compared with the sine wave to generate the pulse logic. In fig.13 shows the experimental results, there are consist of the capacitor current (I_c), output voltage (V_o) and load current (I_o).

Figs.14-15 illustrates the reference voltage was equal the output voltage and the reference voltage was unequal the output voltage, respectively. Fig.16 shown

two waveforms were detected the different phase via zero crossing point.

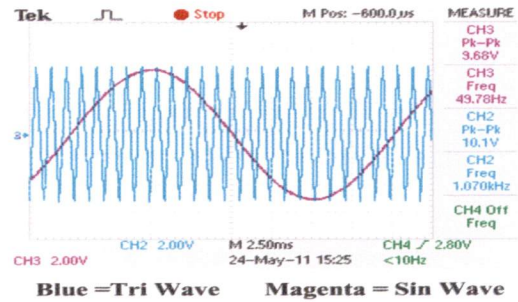


Fig.12 The tri wave was compared with sin wave

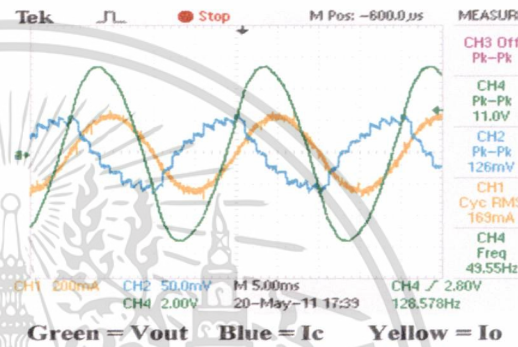


Fig.13 Experiment results of V_o , I_o and I_c .

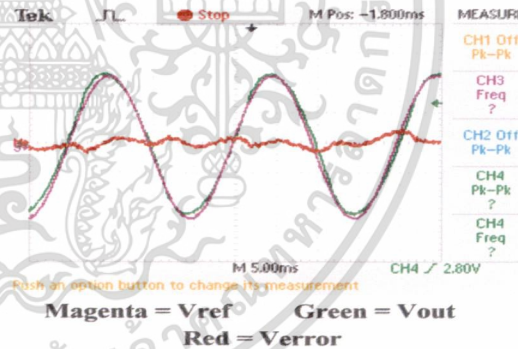


Fig.14 Two voltage were equal.

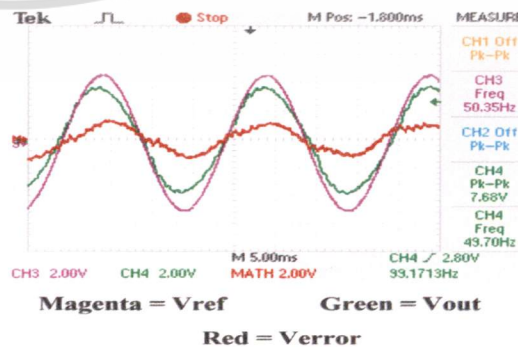
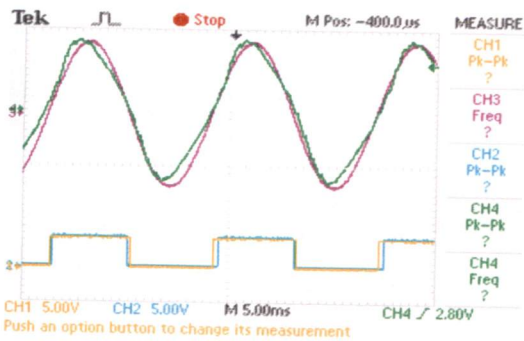


Fig.15 Two voltage were unequal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหามาใช้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Magenta = Vref Yellow = A-D Vref
Green = Vout Blue = A-D Vout

Fig.16 Two phase were detected via zero crossing point.

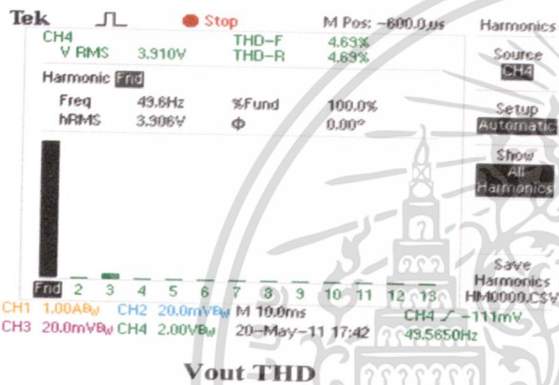


Fig.17 Percent THD of output voltage (Vo).

Fig.17 shows the Total Harmonic Distortion (THD) of the output voltage was compensated and filtered by capacitor current (Ic) of capacitor filter (Cf).

5. CONCLUSION

The results of the single-phase Sine-PWM inverter for improving the Total Harmonic Distortion (THD) have been presented in this proposed. The output voltage and current waveform have been nearly pure sine waveform similar performance to the reference voltage it can be approach to achieved the constant voltage and frequency. In Addition, the PWM inverter has reliability and high-precision control based on the phase lock technique. Moreover, this method was well performed analysis for decreasing the distortions to relate the modulation index correspondingly.

REFERENCES

- [1] Shinya Sakamoto, Tomonori Isumi, Tomoki Yokoyama, Toshimasa Haneyoshi. "A New Method for Digital PLL control Using Estimated Quadrature Two Phase Frequency Detection", Proceedings of the Power Conversion Conference, PCC-Osaka 2002, Vol.2, pp. 671-676, 2002.
- [2] Khaled A. Madi Ali, Mohammad E. Salem Abozaed. "Microcontroller Based Variable Frequency Power Inverter", Proceeding of the International MultiConference of Engineers and Computer Scientists. IMECS 2010, Vol.II, HongKong, March, 2010.
- [3] Y.Y. Tzou, H.J. Wu, "Design and Implementation of a Multiprocessor--based Uninterruptible Power Supply", Power Electronic Specialists Conference, PESC'88 RECORD, Vol.2, pp. 650-657, April, 1988.
- [4] Yu-Long Cui, Kun He, Zhi-Wei Fan, Hao-Liang Fan, "Study on DSP-Base PLL-controlled superaudio induction heating power supply simulation", Proceeding of the Fourth International Conference on Machine Learning and Cybernetics, Guangzhou, Vol.2, pp. 1082-1087, August, 2005.
- [5] L. Hassaine, E. Olias, M. Haddadi, A. Malek, "Asymmetric SPWM used in inverter grid connected", Revue des Energies Renouvelables, Vol. 10, No. 3, pp.421-429, 2007.
- [6] Cheruiyot D. Cherus, Ajuoi M. Chol, "Voltage Control in a Battery-Operated Sinusoidal Pulse-Width-Modulated (SPWM) Photovoltaic Inverter", IEEE AFRICON, Vol.2, pp.719-724, 1999.
- [7] S. Dasgupta, S.K. Sahoo, S.K. Panda, "A New control strategy for Single Phase Series Connected PV Module Inverter for GridVoltage Compensation", International Conference on Power Electronics and Drive System, PEDS2009, pp. 1317-1322, 2009.
- [8] S.K. Chung, H.B. Shin, H.W. Lee, "Precision control of single-phase PWM inverter using PLL compensation", IEE Proc.-Electr. Power Appl., Vol.152, No.2, pp.429-436, March, 2005.
- [9] V. Tipsuwanporn, W. Sawaengsinkasikit, K. Pipek, "A single-phase PWM inverter controlling based on PLL compensation with nonlinear loads", ICROS-SICE International Joint Conference 2009, Japan, pp.871-876, August, 2009.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล นายโกวิท พิภก
วัน เดือน ปีเกิด 17 กันยายน 2527 ที่จังหวัดระยอง
ที่อยู่ 104/3 ม. 7 ต. คลองปูน อ.แกลง จ.ระยอง 21170
อีเมล: Pipektop@hotmail.com , Pipektop@gmail.com
ประวัติการศึกษา 2549 วิศวกรรมศาสตรบัณฑิต สาขาวิชาไฟฟ้ากำลัง
มหาวิทยาลัยอุบลราชธานี

ความสนใจเฉพาะด้าน

- 1.) ระบบไฟฟ้ากำลัง
- 2.) เครื่องจักรกลไฟฟ้า
- 3.) วงจรเฟสลីนคูลูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้