

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การศึกษาเพื่อวัดค่าความเหนียวนำ และค่าความเก็บประจุ

A STUDY OF LC MEASUREMENT



T119456



เลขหมู่.....
เลขทะเบียน.....119456
วัน,เดือน,ปี.....A.S.A. 2554

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2553

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

A STUDY OF LC MEASUREMENT



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

ACADEMIC YEAR 2010

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

สาขาวิชาวิศวกรรมการวัดคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญาานิพนธ์

หัวข้อปริญญาานิพนธ์ การศึกษาเพื่อวัดค่าความเหนียวนำ และค่าความเก็บประจุ

A STUDY OF LC MEASUREMENT

นักศึกษาผู้จัดทำ

นางสาวกมลวรรณ ขำสอาด

รหัสนักศึกษา 50010019

นายเดชนันท์ ท่าดี

รหัสนักศึกษา 50010555

นายชนกร ชูรักษา

รหัสนักศึกษา 50010597

ปริญญา

วิศวกรรมศาสตรบัณฑิต

สาขาวิชา

วิศวกรรมการวัดคุม

ปีการศึกษา

2553

อาจารย์ผู้ควบคุมปริญญาานิพนธ์	ลายมือชื่อ
รศ.สุพรรณ กุสพาณิชย์	
รศ.วิริยะ กองรัตน์	

หัวข้อปริญญานิพนธ์ การศึกษาเพื่อวัดค่าความเหนี่ยวนำ และค่าความเก็บประจุ
A STUDY OF LC MEASUREMENT

นักศึกษาผู้จัดทำ นางสาวกมลวรรณ ขำสอาด รหัสนักศึกษา 50010019
นายเดชินท์ ทำดี รหัสนักศึกษา 50010555
นายธนกร ชูรักษา รหัสนักศึกษา 50010597

อาจารย์ที่ปรึกษา รองศาสตราจารย์ สุพรรณ กุลพาณิชย์
รองศาสตราจารย์ วิริยะ กองรัตน์

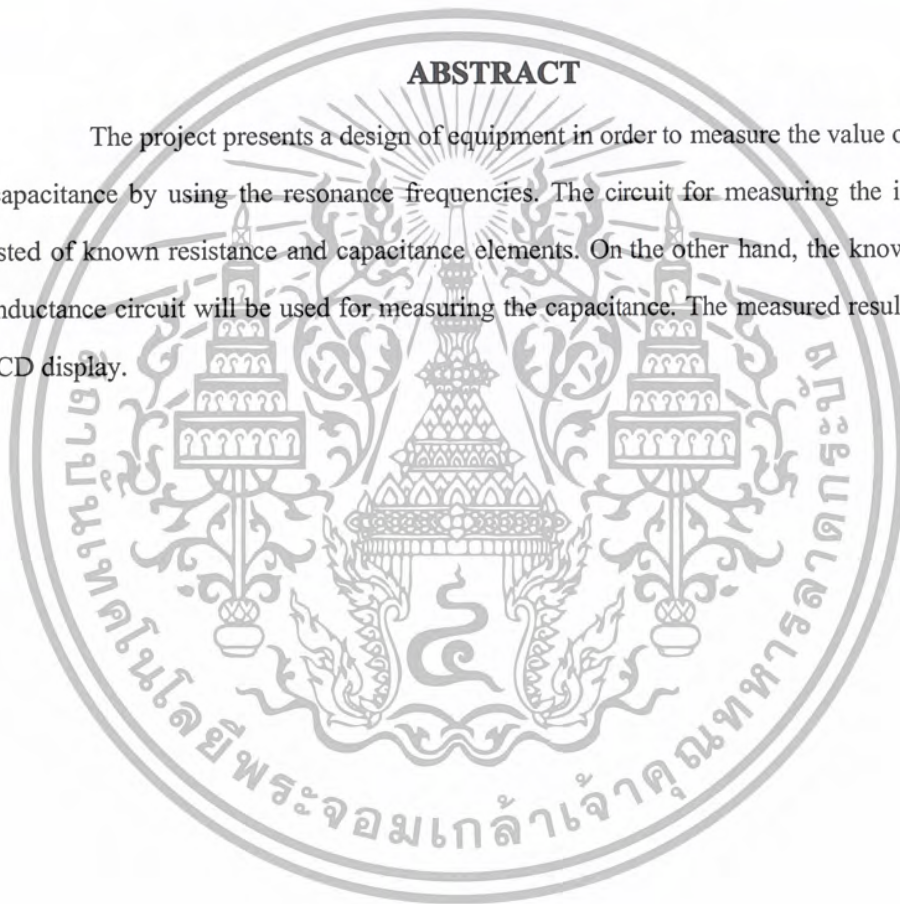
ปีการศึกษา 2553



Thesis Title	A study of LC measurement	
Authors	Miss Kamolwan	Kamsa-ard
	Mr.Techin	Thadee
	Mr.Tanakorn	Churuksa
Thesis Advisor	Assoc. Prof. Viriya	Kongratana
	Assoc. Prof.Supan	Kunlapanich
Year	2010	

ABSTRACT

The project presents a design of equipment in order to measure the value of inductance and capacitance by using the resonance frequencies. The circuit for measuring the inductance is consisted of known resistance and capacitance elements. On the other hand, the known resistance and inductance circuit will be used for measuring the capacitance. The measured results are shown via LCD display.



กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ได้ด้วยองค์ประกอบ 2 ประการ ประการแรกคือ ความกรุณาของอาจารย์ที่ปรึกษาโครงงาน ตั้งแต่เริ่มต้นจนถึงท้ายที่สุดของโครงงาน โดยอาจารย์ที่ปรึกษาเป็นผู้แนะนำทั้งในด้านของวิชาการ และในด้านการทดลองเก็บผลการทดลองจากชิ้นงาน รวมถึงให้คำแนะนำในการแก้ไขปัญหอันเกิดจากการปฏิบัติงาน

ประการที่สองคือ กำลังใจ และการสนับสนุนจากครอบครัวของผู้ทำวิจัย อันเป็นส่วนประกอบสำคัญที่ขาดมิได้ในการทำโครงงานครั้งนี้

อนึ่งบุคคลต่าง ๆ ที่เกี่ยวข้องที่ทำให้งานวิจัยนี้เสร็จสมบูรณ์ ทั้งที่ไม่ได้กล่าวมาในข้างต้น ไม่ว่าจะเป็นเพื่อน ๆ ในภาควิชาวิศวกรรมการวัดคุม หรืออาจารย์ทุกท่านที่คอยอบรมสั่งสอนเรื่องวิชาการ และเรื่องจริยธรรมต่างๆ ผู้ทำวิจัยขอขอบพระคุณมา ณ ที่นี้



คณะผู้จัดทำ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความสำคัญของปริญญาโท.....	1
1.2 วัตถุประสงค์ของปริญญาโท.....	1
1.3 ขอบเขตของปริญญาโท.....	2
1.4 ขั้นตอนการศึกษา.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	2
บทที่ 2 ทฤษฎีพื้นฐาน และหลักการทํางาน.....	3
2.1 แนวคิดเบื้องต้น.....	3
2.1.1 ทฤษฎีตัวต้านทานไฟฟ้า.....	4
2.1.2 ทฤษฎีตัวเก็บประจุไฟฟ้า.....	5
2.1.3 ทฤษฎีตัวเหนี่ยวนำไฟฟ้า.....	6
2.1.4 ความถี่เรโซแนนซ์.....	7
2.2 หลักการทํางาน.....	9
2.2.1 ทฤษฎีไมโครคอนโทรลเลอร์.....	9
2.2.2 วงจรเปรียบเทียบแรงดันไฟฟ้า.....	14
2.2.3 วงจรเปรียบเทียบเฟส.....	16
บทที่ 3 การออกแบบ และเชื่อมต่อวงจร LC METER.....	18
3.1 ขั้นตอนการออกแบบวงจร.....	18
3.2 ขั้นตอนการสแกนหาความถี่อัตโนมัติ.....	22

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

สารบัญ (ต่อ)

	หน้า
3.2.1 ทฤษฎีการทำงานของ AD593222.....	22
3.3 ขั้นตอนการนำสัญญาณไปใช้เพื่อหาค่าตัวแปร.....	26
3.3.1 ลักษณะสัญญาณ sine wave ที่ได้จากวงจร LC METER.....	26
3.3.2 ลักษณะสัญญาณเมื่อผ่านวงจร Voltage Comparator.....	27
3.3.3 การแปลงค่าความถี่เป็นค่าความถี่ขั้วนำ และค่าความถี่ประจุ.....	27
3.4 PIC 18F452 กับการแสดงผลด้วย โมดูล LCD แบบตัวอักษร.....	27
3.4.1 การแสดงผลด้วย โมดูล LCD แบบตัวอักษร.....	28
3.4.2 ขาสัญญาณของ โมดูล LCD.....	28
3.4.3 การสร้างไฟล์ไบบารีสำหรับติดต่อกับโมดูล LCD.....	29
บทที่ 4 ผลการทดลอง.....	30
4.1 ทดลองใช้ตัวเหนี่ยวนำปรับค่าได้เพื่อหาผลตอบสนองของความถี่.....	30
4.1.1 ทดลองวัดค่า L unknown โดยใช้ C=0.1 μ F.....	30
4.2 ทดลองใช้ตัวเก็บประจุปรับค่าได้เพื่อหาผลตอบสนองของความถี่.....	32
4.2.1 ทดลองวัดค่า C Unknown โดยใช้ L = 100 mH.....	32
บทที่ 5 สรุปผลการวิจัย และข้อเสนอแนะ.....	34
5.1 สรุปผลการวิจัย.....	34
5.2 ข้อเสนอแนะ.....	34
บรรณานุกรม.....	35
ภาคผนวก.....	36

สารบัญตาราง

ตารางที่	หน้า
4.1 แสดงการทดลองการวัดค่าตัวเหนี่ยวนำ.....	30
4.2 แสดงการทดลองการวัดค่าความเก็บประจุ.....	32



สารบัญภาพ

ภาพที่	หน้า
2.1 วงจรไฟฟ้าที่ประกอบด้วย RLC.....	3
2.2 สัญลักษณ์ของตัวต้านทาน.....	4
2.3 วงจรไฟฟ้า AC ที่มีตัวต้านทาน.....	4
2.4 แสดงความสัมพันธ์สัญญาณเฟสของตัวต้านทาน.....	5
2.5 สัญลักษณ์ของตัวเก็บประจุ.....	5
2.6 วงจรไฟฟ้า AC ที่มีตัวเก็บประจุ.....	5
2.7 แสดงความสัมพันธ์เฟสของตัวเก็บประจุ.....	6
2.8 สัญลักษณ์ของตัวเหนี่ยวนำ.....	6
2.9 วงจรไฟฟ้า AC ที่มีตัวเหนี่ยวนำ.....	6
2.10 แสดงความสัมพันธ์เฟสที่เกิดจากตัวเก็บประจุ.....	7
2.11 ความสัมพันธ์ของวงจรเมื่อต่อตัวต้านทานแบบอนุกรม และขนาน.....	7
2.12 วงจร RLC ที่ต่ออนุกรมกัน.....	8
2.13 แสดงสมการความสัมพันธ์ของวงจรอนุกรม RLC.....	8
2.14 แสดงวงจร RLC ที่ต่อขนานกัน.....	8
2.15 ขาสัญญาณของไมโครคอนโทรลเลอร์ PIC18F452.....	11
2.16 โครงสร้างภายในของไมโครคอนโทรลเลอร์ PIC 18F452.....	13
2.17 โพล์ขาเริ่มต้นตอนการพัฒนาโปรแกรม.....	14
2.18 วงจรเปรียบเทียบสัญญาณอย่างง่าย.....	15
2.19 วงจร Voltage Comparator ของ IC LM393.....	15
2.20 ภาพสัญญาณ Sine Wave แปลงเป็น Squire Wave.....	16
2.21 วงจรดีฟลิปฟล็อป.....	17
2.22 แสดงการแสดงสถานะสัญญาณจาก IC AD5932 และวงจร RLC.....	17
3.1 การออกแบบ LC Meter.....	18
3.2 PIC18F452.....	19
3.3 IC ตัวกำเนิดความถี่เบอร์ AD5932.....	19
3.4 LCD 16x4.....	20
3.5 Power Supply +15v และ -15v.....	20
3.6 Power Supply +5v.....	20

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
3.7 การจัดเตรียมอุปกรณ์ก่อนทำการทดลอง.....	21
3.8 วงจรLC Meterที่พร้อมใช้งาน.....	21
3.9 โครงสร้างวงจรของ LC Meter.....	22
3.10 Functional Block Diagram.....	22
3.11 โหมดการวัดค่าตัวเหนี่ยวนำ.....	23
3.12 โหมดการวัดค่าตัวเก็บประจุ.....	24
3.13 แสดงไดอะแกรมการทำงานของ LC Meter.....	25
3.14 ภาพสัญญาณ Sine Wave จาก ไอซีกับวงจร.....	26
3.15 ภาพสัญญาณ Square Wave ที่ได้จาก ไอซีกับวงจร.....	27
3.16 แสดงการเชื่อมต่อ โมดูล LCD กับ PIC18F452.....	29
4.1 กราฟแสดงความสัมพันธ์ของค่าความเหนี่ยวนำ และความถี่จากการวัด.....	31
4.2 กราฟแสดงความสัมพันธ์ระหว่างตัวเก็บประจุ และค่าความถี่ที่ได้จากการวัด.....	33



บทที่ 1

บทนำ

1.1 ความสำคัญของปริญญานิพนธ์

ในปัจจุบันเทคโนโลยีมีความเจริญก้าวหน้าอย่างต่อเนื่อง จนได้เข้ามาเป็นส่วนหนึ่งในชีวิตประจำวันทั้งทางตรงและทางอ้อมของมนุษย์ ไม่ว่าจะเป็นเครื่องอำนวยความสะดวกภายในที่อยู่อาศัย และภายนอกที่อยู่อาศัยซึ่งมีการใช้งานตลอดทั้งวัน ไม่ว่าจะเป็น วิทยุ โทรทัศน์ โทรศัพท์ คอมพิวเตอร์ เครื่องเสียง เครื่องปรับอากาศ และอื่น ๆ อีกมากมายเนื่องจากอุปกรณ์อิเล็กทรอนิกส์บางชนิดมีการใช้งานเกือบตลอดทั้งวัน และแต่ละชนิดจะมีอายุการใช้งานที่แตกต่างกันออกไปตามการใช้งานของมนุษย์ ดังนั้นเมื่ออุปกรณ์เกิดความเสียหาย อาจเกิดผลกระทบทางด้านต่าง ๆ ตามมา ไม่ว่าจะเป็นในเรื่องของการทำงาน หรือการดำรงชีวิต

อุปกรณ์อิเล็กทรอนิกส์เกือบทั้งหมดมักจะมีตัวเก็บประจุไฟฟ้า (Capacitor) และตัวเหนี่ยวนำไฟฟ้า (Inductor) ตัวต้านทาน (Resistor) ฯลฯ เป็นส่วนประกอบของวงจรไฟฟ้า หากเราต้องการแก้ไขในส่วนของวงจรไฟฟ้าเราจำเป็นต้องทราบค่า ของส่วนประกอบที่ต้องการแก้ไขในวงจรเสียก่อน ในกรณีที่เป็นตัวเก็บประจุไฟฟ้าหรือตัวเหนี่ยวนำไฟฟ้าสามารถอ่านค่าตัวอักษรได้ เราสามารถนำมาใช้งานได้ทันที แต่ในกรณีที่ตัวอักษรไม่ชัดเจนหรือเราต้องการทราบว่าอุปกรณ์สามารถใช้งานได้จริงหรือไม่ จำเป็นต้องใช้อุปกรณ์เครื่องมือวัด Digital LC Meter มาทำการวัดเพื่ออ่านค่า ซึ่งจะทำให้เราทราบค่าที่ถูกต้อง และชัดเจนอีกทั้งยังสะดวกประหยัดเวลาได้เป็นอย่างมาก

1.2 วัตถุประสงค์ของปริญญานิพนธ์

ปริญญานิพนธ์เรื่องการศึกษาเพื่อวัดค่าความเหนี่ยวนำ และค่าความจุมีวัตถุประสงค์เพื่อศึกษาการวัดแสดงค่าความจุไฟฟ้าและค่าความเหนี่ยวนำไฟฟ้า ที่ย่านการวัด 1 pF – 1000 pF, 1mH - 500mH และสามารถแสดงค่าที่ได้ผ่านหน้าจอแสดงผล ซึ่งเป็นค่าที่มีความเที่ยงตรงซึ่งผู้จัดทำหวังว่าปริญญานิพนธ์ฉบับนี้ จะเป็นประโยชน์อย่างยิ่งสำหรับผู้ที่ต้องการศึกษาดังต่อไปนี้

หลักการ

1. หลักการวัดค่าตัวเก็บประจุและตัวเหนี่ยวนำไฟฟ้าโดยวิธีการเปรียบเทียบความถี่
2. การแสดงค่าตัวเก็บประจุไฟฟ้า และตัวเหนี่ยวนำไฟฟ้าผ่านหน้าจอแสดงผล

1.3 ขอบเขตของปริญญาโท

ในการสร้าง LC Meter ขอบเขตของปริญญาโทมีดังต่อไปนี้

1. ทำการศึกษาเพื่อวัดค่า ตัวเหนี่ยวนำ และตัวเก็บประจุ ที่ย่านการใช้งาน 1 mH– 500 mH และ 1 pF – 1000 pF โดยการใช้ Microcontroller PIC เบอร์ PIC18F452 สั่งงาน IC เบอร์ AD5932 ในการสแกนหาความถี่เรโซแนนซ์ และแสดงค่าผ่านหน้าจอแสดงผล
2. เขียนโปรแกรมควบคุมการทำงาน Microcontroller PIC เบอร์ PIC18F452 เพื่อให้สามารถสั่งงานไอซี AD5932 จนสามารถหาความถี่เรโซแนนซ์ได้โดยอัตโนมัติ และนำค่าความถี่ดังกล่าวไปคำนวณหาค่าตัวเหนี่ยวนำหรือตัวเก็บประจุ แล้วนำไปแสดงผลทางหน้าจอ LCD 16x4

1.3 ขั้นตอนการศึกษา

ขั้นตอนการศึกษา LC Meter มีดังนี้

1. ศึกษาแนวคิดเบื้องต้นของการสร้าง LC Meter
2. ศึกษาความสัมพันธ์ของ ตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุ
3. ศึกษาการทำงานของ Microcontroller PIC เบอร์ PIC18F452
4. ศึกษาการทำงานของ IC เบอร์ AD5932 (Programmable Sine wave Generator)
5. ศึกษาการทำงานของ IC เบอร์ LM393
6. ศึกษาการทำงานของ IC เบอร์ SN74LS74AN
7. ศึกษาการใช้ภาษาเบสิก เพื่อใช้เขียนคำสั่งการทำงานของ LC Meter
8. ศึกษาการใช้งาน Microcontroller สั่งงาน หน้าจอแสดงผล LCD 16x4

1.5 ประโยชน์ที่คาดว่าจะได้รับ

ประโยชน์ที่ได้รับจากการทำวงจร LC Meter มีดังนี้

1. เข้าใจการทำงานของ Microcontroller PIC เบอร์ PIC18F452
2. เข้าใจหลักการวัดของ LC Meter โดยใช้หลักการหาความถี่เรโซแนนซ์ ของตัวเหนี่ยวนำ และตัวเก็บประจุ
3. เข้าใจหลักการการทำงาน และการประยุกต์ในการใช้งานของ IC เบอร์ AD5932
4. สามารถสั่งงาน Microcontroller ให้ควบคุมการทำงานของวงจรวัดค่าและการแสดงค่า
5. มีความรู้ความเข้าใจในการใช้ภาษาเบสิกสำหรับการสั่งงาน Microcontroller
6. เข้าใจคุณสมบัติและความสัมพันธ์ของ ตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุ

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

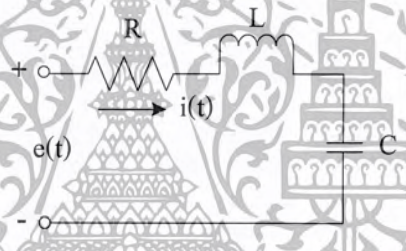
บทที่ 2

ทฤษฎีพื้นฐานและหลักการทํางาน

2.1 แนวคิดเบื้องต้น

ก่อนที่เราจะสร้างวงจรไฟฟ้าเพื่อใช้เป็นสมการการหาค่าตัวเหนี่ยวนำ และตัวเก็บประจุ จำเป็นต้องทราบถึงรูปแบบทางคณิตศาสตร์ ของระบบทางกายภาพของสมการของวงจรไฟฟ้าซึ่งใช้ในการสร้างสมการของวงจรไฟฟ้าได้แก่แบบ loop และวิธีแบบ node โดยอาศัยกฎของ Kirchhoff นอกจากนี้ยังมีวิธีของ state variable ซึ่งสามารถใช้ในการสร้างสมการของระบบ และนำไปให้คอมพิวเตอร์ช่วยในการหาค่าตอบได้ แต่อย่างไรก็ตามเราจะใช้วิธี Kirchhoff ในที่นี้

ในที่นี้สมมุติว่าต้องการหารูปแบบทางคณิตศาสตร์ของวงจรไฟฟ้าซึ่งประกอบด้วย RLC ดังแสดงในรูป โดยใช้วิธีแบบ loop จะได้ว่า



ภาพที่ 2.1 วงจรไฟฟ้าที่ประกอบด้วย RLC

$$e(t) = L \frac{di(t)}{dt} + Ri(t) + \frac{1}{C} \int i(dt) dt \quad (2.1)$$

ถ้าให้เอาที่พู่ของระบบ คือ แรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุ (Capacitor) สมการสำหรับเอาที่พู่จะเป็นดังนี้

$$e_c(t) = \frac{1}{C} \int i(dt) dt \quad (2.2)$$

นำสมการ (2.1) และ (2.2) มาทำการแปลงลาปลาซ และกำหนดให้ค่าคงที่ ที่ภาวะแรกเริ่ม (Initial condition) ทั้งหมดเป็นศูนย์

$$E(s) = L_s I(s) + Ri(s) + \frac{1}{Cs} i(s) \quad (2.3)$$

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

และ

$$E_c(s) = \frac{1}{Cs} \tag{2.4}$$

Transfer function ของระบบคือ

$$\frac{E_c(s)}{E(s)} = \frac{1}{LCs^2 + RCs + 1} \tag{2.5}$$

2.1.1 ทฤษฎีตัวต้านทานไฟฟ้า (Resistors)

ตัวต้านทานเป็นอุปกรณ์ไฟฟ้าชนิดสองขั้ว สัญลักษณ์ของตัวต้านทานในแผนภาพวงจรไฟฟ้าแสดงดังรูป โดยที่ตัวแปร V แทนค่าแรงดันไฟฟ้าที่ตกคร่อมขั้วทั้งสองตัวต้านทาน และตัวแปร I แทนกระแสไฟฟ้าที่ไหลผ่านตัวต้านทาน

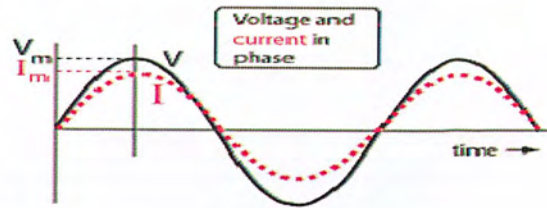


ภาพที่ 2.2 สัญลักษณ์ของตัวต้านทาน

ภาพที่ 2.3 วงจรไฟฟ้า AC ที่มีตัวต้านทาน

จากกฎของโอห์ม (Ohm's Law) จะได้สมการความสัมพันธ์ในวงจร DC จะได้ว่า $R = \frac{V}{I}$

เมื่อค่าคงที่ R แทนค่า ความต้านทาน (Resistance) และมีหน่วยเป็น โอห์ม (ohm : Ω) จากรูปแสดง ความสัมพันธ์เฟสของแรงดันและกระแสของตัวต้านทาน



ภาพที่ 2.4 แสดงความสัมพันธ์สัญญาณเฟสของตัวต้านทาน

2.1.2 ทฤษฎีตัวเก็บประจุไฟฟ้า (Capacitors)

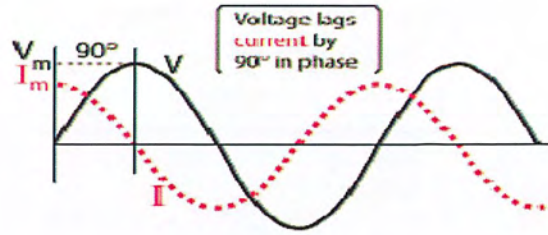
ตัวเก็บประจุเป็นอุปกรณ์ไฟฟ้าที่ทำหน้าที่เก็บประจุไฟฟ้า ซึ่งมีลักษณะทางกายภาพเป็นแผ่นตัวนำสองแผ่น วางขนานกันในตำแหน่งและทิศทางที่เหมาะสมขึ้นภายในตัวเก็บประจุ สัญลักษณ์ของตัวเก็บประจุที่ใช้ในวงจรไฟฟ้ามีลักษณะดังภาพที่ 2.5 โดยที่ V แทนค่าแรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุ และ I แทนกระแสที่ไหลผ่านตัวเก็บประจุสังเกตว่าขั้วของแรงดันไฟฟ้าดังกล่าว จะสอดคล้องกับทิศทางของกระแสไฟฟ้าที่ไหลผ่านตัวเก็บประจุ และภาพที่ 2.6 แสดงวงจรที่มีตัวเก็บประจุเป็นองค์ประกอบ



ภาพที่ 2.5 สัญลักษณ์ของตัวเก็บประจุ

ภาพที่ 2.6 วงจรไฟฟ้า AC ที่มีตัวเก็บประจุ

จากรูป จะได้สมการความสัมพันธ์ $X_C = \frac{1}{\omega C}$ เมื่อค่าคงที่ X_C แทนค่า ตัวเก็บประจุ (Capacitance) และมีหน่วยเป็น ฟารัด (Farad : C) จากรูปแสดงความสัมพันธ์เฟสของแรงดันและกระแสของตัวเก็บประจุ



ภาพที่ 2.7 แสดงความสัมพันธ์เฟสของตัวเก็บประจุ

2.1.3 ทฤษฎีตัวเหนี่ยวนำไฟฟ้า (Inductors)

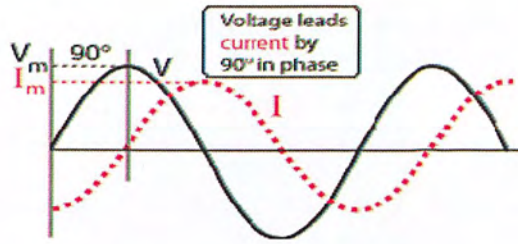
ตัวเหนี่ยวนำเป็นอุปกรณ์ไฟฟ้าที่ทำงานโดยอาศัยเส้นแรงแม่เหล็ก เมื่อกระแสไฟฟ้าผ่านนำกระแสดังกล่าวจะเหนี่ยวนำให้เกิดเส้นแรงแม่เหล็กขึ้นรอบ ๆ ตัวเหนี่ยวนำนั้น สัญลักษณ์ของตัวเหนี่ยวนำที่ใช้ในแผนภาพวงจรไฟฟ้ามีลักษณะดังภาพที่ 2.8 โดยที่ V แทนแรงดันที่ตกคร่อมตัวเหนี่ยวนำ และ I แทนกระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำ สังเกตว่าทิศทางของกระแสในตัวเหนี่ยวนำถูกกำหนดให้สอดคล้องกับขั้วของแรงดันไฟฟ้า



ภาพที่ 2.8 สัญลักษณ์ของตัวเหนี่ยวนำ

ภาพที่ 2.9 วงจรไฟฟ้า AC ที่มีตัวเหนี่ยวนำ

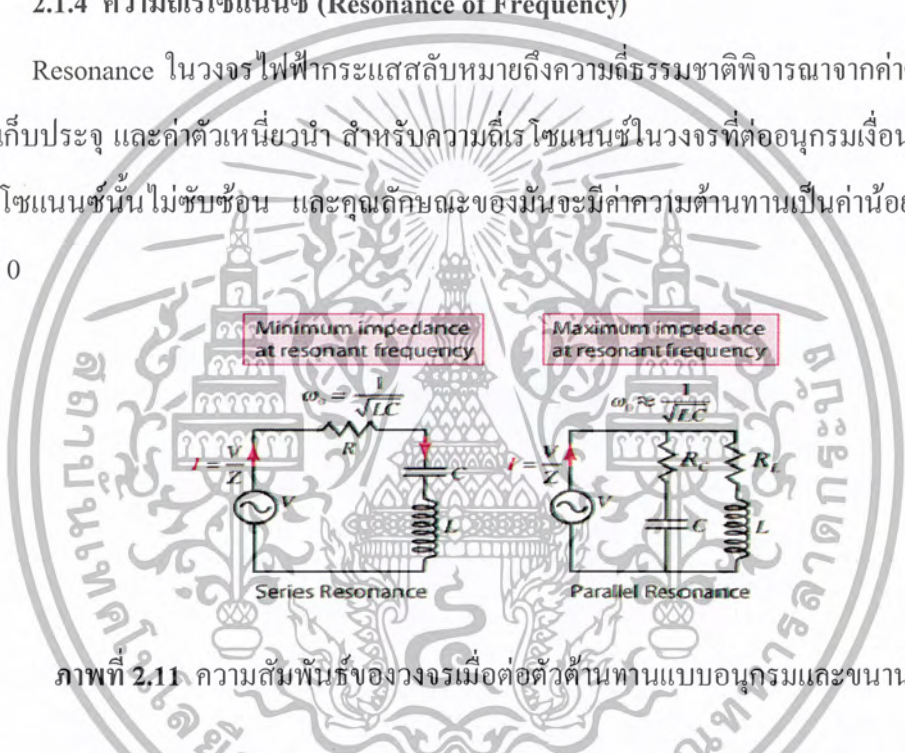
จากวงจรเราจะได้ความสัมพันธ์ $X_L = \omega L$ เมื่อ X_L แทนค่าตัวเหนี่ยวนำไฟฟ้า (Inductors) และมีหน่วยเป็น เฮนรี (Henry : H) จากรูปแสดงความสัมพันธ์เฟสแรงดัน และกระแสของตัวเหนี่ยวนำ



ภาพที่ 2.10 แสดงความสัมพันธ์เฟสที่เกิดจากตัวเก็บประจุ

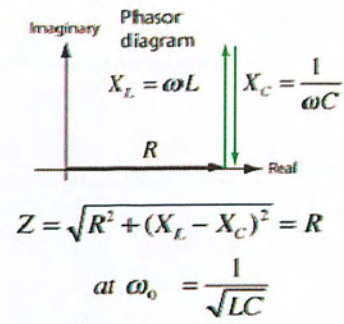
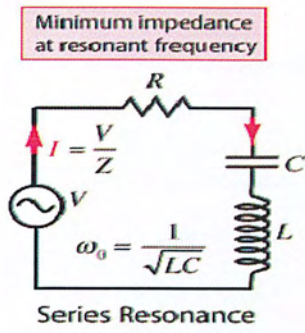
2.1.4 ความถี่เรโซแนนซ์ (Resonance of Frequency)

Resonance ในวงจรไฟฟ้ากระแสสลับหมายถึงความถี่ธรรมชาติพิจารณาจากค่าตัวต้านทาน ค่าตัวเก็บประจุ และค่าตัวเหนี่ยวนำ สำหรับความถี่เรโซแนนซ์ในวงจรที่ต่ออนุกรมเงื่อนไขของการเกิดเรโซแนนซ์นั้นไม่ซับซ้อน และคุณลักษณะของมันจะมีค่าความต้านทานเป็นค่าน้อยที่สุดและมีเฟสที่ 0



ภาพที่ 2.11 ความสัมพันธ์ของวงจรเมื่อต่อตัวต้านทานแบบอนุกรมและขนาน

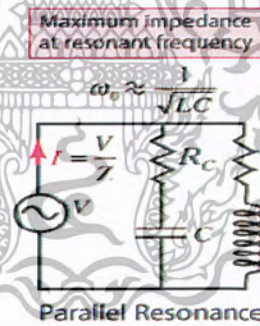
Series Resonance การเกิดเรโซแนนซ์ของวงจรอนุกรม RLC จะเกิดขึ้นเมื่อค่าความเหนี่ยวนำ และค่าความจุ มีค่าเมกนิจูดที่เท่ากัน แต่มีเฟสที่แตกต่างกัน 180 องศา และค่าความถี่เรโซแนนซ์ต่ำสุดนั้นขึ้นอยู่กับค่าของความต้านทานในวงจร



ภาพที่ 2.12 แสดงวงจร RLC ที่ต่ออนุกรมกัน ภาพที่ 2.13 แสดงสมการความสัมพันธ์ของวงจรอนุกรม RLC

การเกิดเรโซแนนซ์ของวงจรขนาน RLC มีความซับซ้อนมากกว่าวงจรเรโซแนนซ์อนุกรม การหาค่าความถี่เรโซแนนซ์ มีวิธีการหา 3 วิธีดังนี้ข้อกำหนดสำหรับค่าความถี่เรโซแนนซ์ในวงจรขนาน

1. ค่าความถี่ที่ $\omega L = 1/\omega C$
2. ค่าความถี่ที่ความต้านทานขนานกัน จะมีค่ามากที่สุด
3. ค่าความถี่ที่เกิดขึ้นจากเฟสระหว่างกระแสค่าความดันตกคร่อมถึงค่า Power factor



ภาพที่ 2.14 แสดงวงจร RLC ที่ต่อขนานกัน

จากวงจร RLC จะได้ความสัมพันธ์จากจุดที่เกิดความถี่เรโซแนนซ์ดังนี้

$$\begin{aligned}
 X_C &= X_L \\
 \text{โดยที่} \quad X_C &= \frac{1}{\omega C} = 2\pi fC \\
 X_L &= \omega L = \frac{1}{2\pi fL} \\
 \text{จะได้} \quad 2\pi fC &= \frac{1}{2\pi fL} \\
 4\pi^2 f^2 CL &= 1 \\
 f &= \frac{1}{2\pi\sqrt{CL}} \tag{2.6}
 \end{aligned}$$

จากสมการที่ (2.6) ทำให้เราสามารถทราบความถี่เรโซแนนซ์จากวงจรไฟฟ้า เมื่อเรารู้ค่าตัวเก็บประจุ (C) และตัวเหนี่ยวนำ (L) แต่ในกรณีที่เราไม่ทราบค่าตัวเก็บประจุ หรือตัวเหนี่ยวนำตัวใดตัวหนึ่ง จะใช้วิธีการนำค่าความถี่ไปหาค่าตัวแปรที่ไม่ทราบค่าได้

2.2 หลักการทำงาน

หลักการทำงานของ LC Meter ซึ่งจะประกอบด้วยอุปกรณ์สำคัญได้แก่ PIC18F452, ไอซี-เบอร์ AD5932 วงจรเปรียบเทียบแรงดันไฟฟ้า (Voltage Comparator), วงจรเปรียบเทียบเฟส (Phase-Comparator)

2.2.1 ทฤษฎี Microcontrollerตระกูล PIC

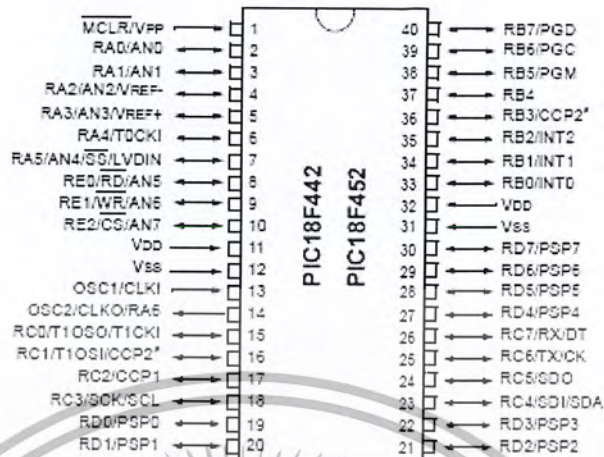
PIC คือไมโครคอนโทรลเลอร์ตระกูลหนึ่ง ซึ่งภายใน PIC ประกอบด้วย หน่วยความจำ (Program Memory) หน่วยความจำข้อมูล (Data Memory) พอร์ตอินพุต (Input Port) พอร์ตเอาต์พุต (Output Port) ทำให้ PIC เหมือนเป็นไมโครคอนโทรลเลอร์ตัวหนึ่ง นอกจากนี้ภายใน PIC ยังมีคุณสมบัติพิเศษที่ทำให้แตกต่างจากไมโครคอนโทรลเลอร์ตัวอื่น ๆ

สถาปัตยกรรมไมโครคอนโทรลเลอร์ PIC18F452

PIC18F452 เป็นชิพที่มีหน่วยความจำโปรแกรมเป็นแบบแฟลชและมีหน่วยความจำข้อมูลแบบ EEPROM คุณสมบัติหลักของ PIC18F452 มีดังต่อไปนี้

1. มีคำสั่งที่เป็นภาษาแอสเซมบลี 35 คำสั่ง
2. ใน 1 คำสั่งใช้เวลาทำงาน 1 ถึง 2 ไชเคลก
3. ทำงานได้สูงสุดที่สัญญาณนาฬิกาตั้งแต่ไฟตรงถึง 20MHz
4. ทำงานแบบ Pipe-line สามารถทำงาน 2 อย่างในเวลาเดียวกันได้
5. หน่วยความจำโปรแกรมเป็นแบบ Flash มีขนาด 8KWord (1 word = 14 บิต)
6. มีหน่วยความจำข้อมูล (Data Memory RAM) ขนาด 368 ไบต์
7. มีหน่วยความจำข้อมูลแบบ EEPROM ขนาด 256 ไบต์
8. ตอบสนองการอินเทอร์รัปต์ได้ทั้งหมด 14 แหล่ง
9. มี Stack ให้ใช้ได้สูงสุด 8 ระดับ
10. มีระบบ PowerOn Reset, Power Up Timer, Oscillator Start-Up และ Watchdog Timer
11. มีระบบ Code Protection ป้องกันการคัดลอก
12. มีโหมดประหยัดพลังงาน (Sleep Mode)
13. สัญญาณนาฬิกามีหลายโหมดให้เลือกใช้งาน คือ อาจจะใช้ XTAL หรือ วงจร RC ก็ได้
14. สามารถโปรแกรมด้วยไฟ +5 Vdc ได้
15. ใช้โปรแกรมแบบ In-Circuit Serial Programming
16. ทำงานที่ไฟเลี้ยง 2Vdc ถึง 5.5Vdc
17. Current Sink และ Current Source อยู่ที่ 25 mA
18. มี Timer/Counter 3 ตัว คือ Timer 0 ขนาด 8 บิต, Timer1 ขนาด 16 บิต และ Timer ขนาด 8 บิต
19. มีโมดูล Capture/Compare/PWM (Pulse Width Modulation) 2 ชุด
20. มีวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (A/D Converter) ขนาด 10 บิต
21. มีระบบ USART สำหรับการสื่อสารแบบ RS232
22. มีระบบตรวจระดับไปเลี้ยง (Brown-out Reset)
23. มี I/O พอร์ตทั้งหมด 5 พอร์ต แต่ละพอร์ตมีจำนวนบิตไม่เท่ากัน

โครงสร้างขาสัญญาณของไมโครคอนโทรลเลอร์ PIC18F452



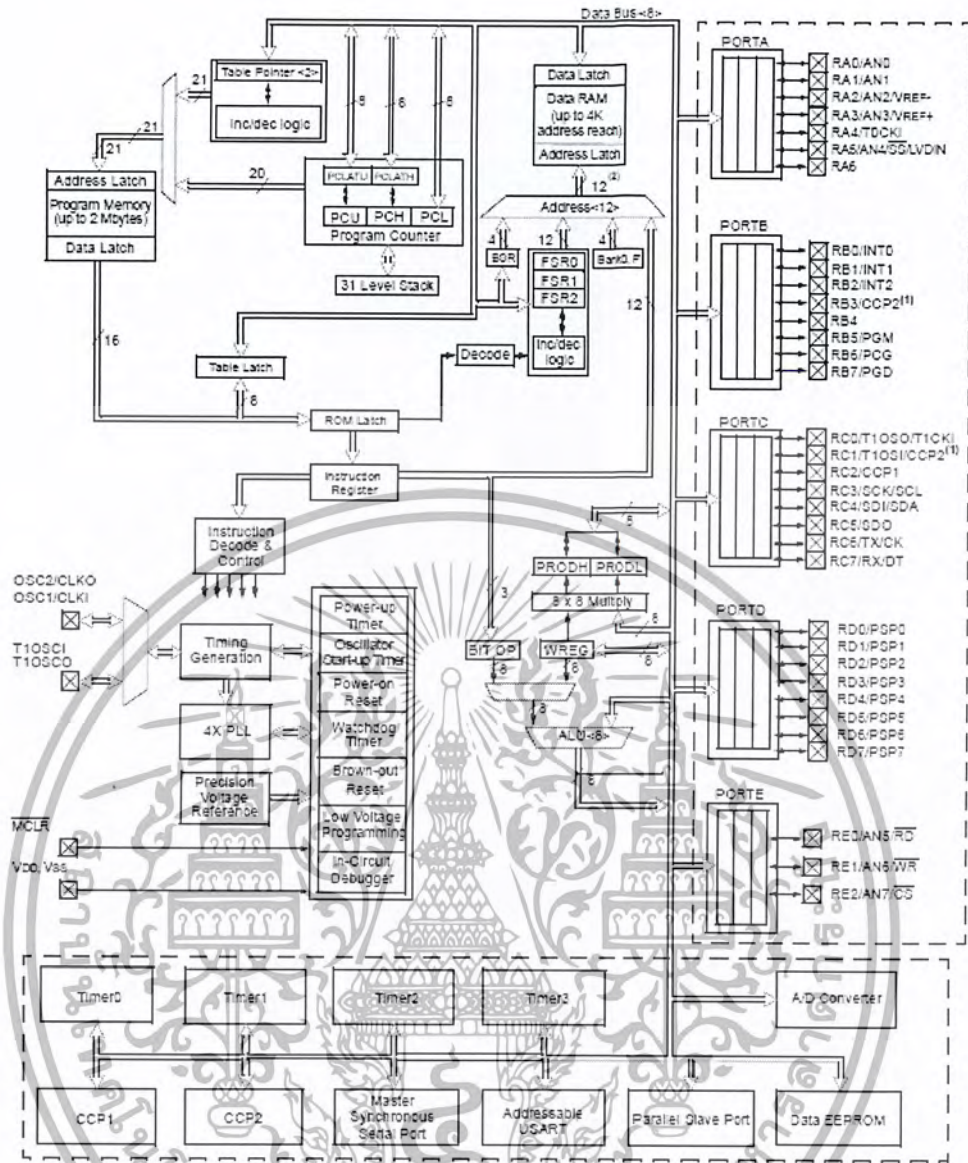
ภาพที่ 2.15 ขาสัญญาณของไมโครคอนโทรลเลอร์ PIC18F452

ไมโครคอนโทรลเลอร์ PIC18F452 เป็นไมโครคอนโทรลเลอร์ขนาด 40 ขา มีขาสัญญาณต่าง ๆ ดังนี้

1. MCLR/Vpp : Master Clear (Reset) Input / Programming Voltage Input ทำหน้าที่เป็นขารีเซ็ต (Reset) เมื่อขานี้ได้รับลอจิก 0 ไมโครคอนโทรลเลอร์จะถูกรีเซ็ต และทำหน้าที่เป็นขาสัญญาณรับแรงดัน ขณะทำการบันทึกโปรแกรมลงหน่วยความจำของไมโครคอนโทรลเลอร์
2. VDD: Positive-Supply (+2.00 V ถึง +5.5 V) ทำหน้าที่เป็นขาไฟเลี้ยงให้กับไมโครคอนโทรลเลอร์
3. VSS :Ground ทำหน้าที่เป็นขากราวด์
4. OSC1/CLKIN: Oscillator Crystal Input / External Clock Source Input
5. OSC2/CLKOUT : Oscillator Cry Output / External Clock Source Output ทั้งสองขาทำหน้าที่เป็นขาสัญญาณสำหรับต่อคริสตอล ในกรณีที่อยู่ในโหมดการใช้สัญญาณนาฬิกาจากภายนอก (Crystal Oscillator Mode)
6. RA0-RA5 : พอร์ต A มีจำนวน 6 ขาเป็นพอร์ตแบบสองทิศทาง (Bi-directional I/O Port) คือเป็นได้ทั้งพอร์ตอินพุตพอร์ตใช้ในการส่งและรับข้อมูล

7. RB0-RB7 : พอร์ต B มีจำนวน 8 ขาขนาด 8 บิต เป็นพอร์ตแบบสองทิศทาง ใช้ในการส่งและรับข้อมูล นอกจากนี้ยังทำหน้าที่รับสัญญาณอินพุต จากการอินเทอร์รัปต์ (Interrupt) จากภายนอกด้วย
8. RC0-RC7 : พอร์ต C มีจำนวน 8 ขาขนาด 8 บิต เป็นพอร์ตแบบสองทิศทาง ใช้ในการส่งและรับข้อมูล
9. RD0-RD7 : พอร์ต A มีจำนวน 8 ขา ขนาด 8 บิต เป็นพอร์ตแบบสองทิศทาง ใช้ในการส่งและรับข้อมูล
10. RE0 -RE2 : พอร์ต E มีจำนวน 3 ขา เป็นพอร์ตแบบสองทิศทาง ใช้ในการรับและส่งข้อมูล



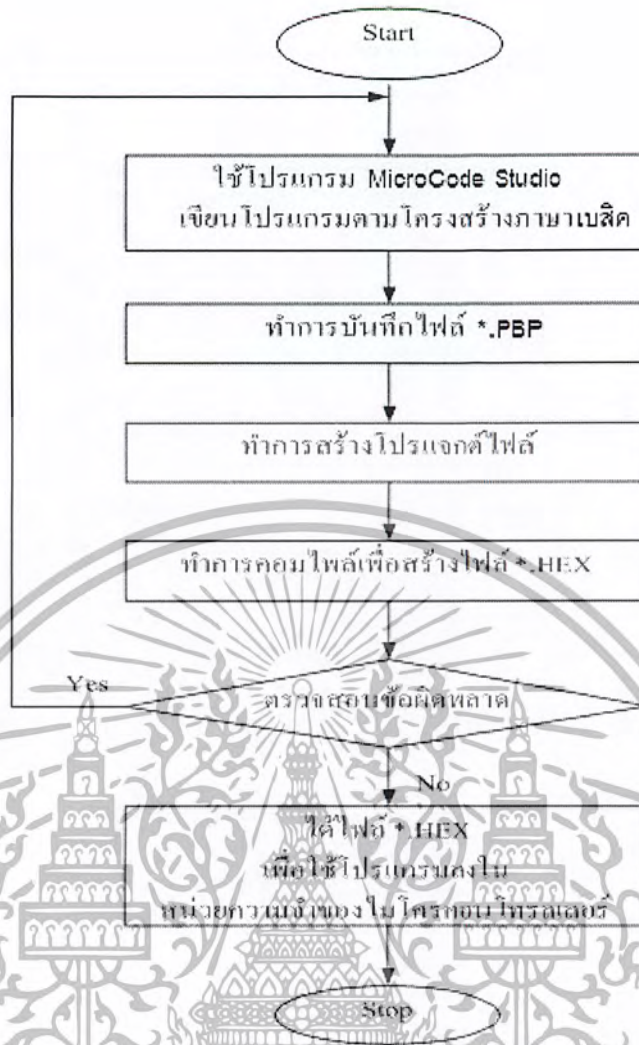


ภาพที่ 2.16 โครงสร้างภายในของไมโครคอนโทรลเลอร์ PIC เบอร์ PIC18F452

ขั้นตอนการพัฒนาโปรแกรม

การพัฒนาโปรแกรมเริ่มจากใช้โปรแกรม MicroCodeStudio เขียนโปรแกรมโดยใช้โครงสร้างโปรแกรมภาษาเบสิก จากนั้นทำการบันทึก สร้างโปรเจกต์ไฟล์ และทำการคอมไพล์โปรแกรม เมื่อทำการคอมไพล์โปรแกรมเสร็จ และได้ไฟล์ฐานสิบหกซึ่งเป็นไฟล์ *.HEX จากนั้นจึงนำไปเขียน หรือโปรแกรมลงในหน่วยความจำของไมโครคอนโทรลเลอร์โดยใช้เครื่องโปรแกรมไมโครคอนโทรลเลอร์หรือการโปรแกรมผ่านพอร์ตอนุกรม ซึ่งแสดงขั้นตอนการพัฒนาโปรแกรมหาดังภาพ

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป



ภาพที่ 2.17 ไฟล์ชาร์ตขั้นตอนการพัฒนาโปรแกรม

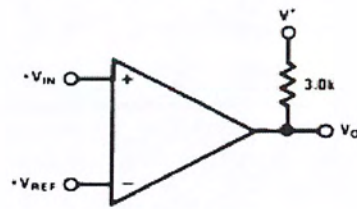
2.2.2 วงจรเปรียบเทียบแรงดันไฟฟ้า (Voltage Comparator)

Voltage Comparator หรือวงจรเปรียบเทียบแรงดันไฟฟ้าเป็นวงจรที่มีบทบาทสำคัญส่วนหนึ่งในการควบคุมการทำงานของอุปกรณ์ ในงานวิจัยนี้ดังนั้นในบทนี้จึงได้นำวงจรเปรียบเทียบแรงดันมาอธิบายหลักการทำงานด้วยพอสั่งเขป

ในการเปรียบเทียบสัญญาณแรงดันนี้โดยมากจะใช้โอปแอมป์ (Op-Amp) มาเป็นตัวแสดงผลซึ่งสถานะเอาต์พุตของวงจรเปรียบเทียบสัญญาณ จะสามารถบอกได้ว่าสัญญาณอินพุตสองสัญญาณสัญญาณใดมีค่ามากหรือน้อยกว่ากัน ดังนั้นวงจรเปรียบเทียบสัญญาณจึงเป็นวงจรที่มีอินพุตเป็นสัญญาณอนาล็อก(Analog) และมีเอาต์พุตเป็นสัญญาณดิจิทัล (Digital) ลักษณะของวงจรเปรียบเทียบสัญญาณอย่างง่ายแสดงดังภาพที่ 2.18

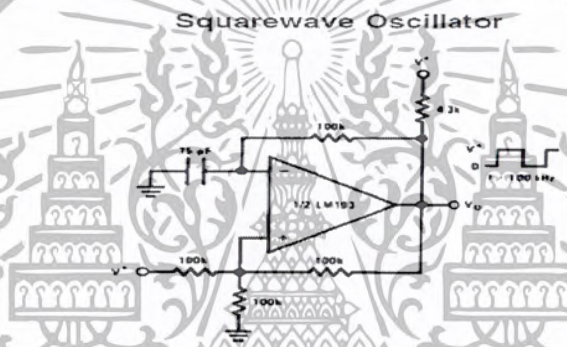
การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

Basic Comparator



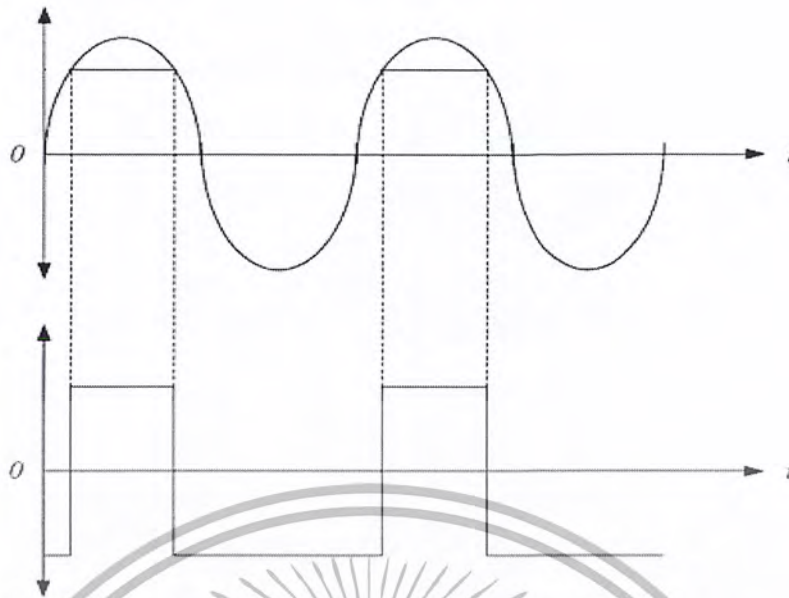
ภาพที่ 2.18 วงจรเปรียบเทียบสัญญาณอย่างง่าย

ICเบอร์ LM393 เป็นไอซี Voltage Comparator ตัวหนึ่งที่น่าสัญญาณสองสัญญาณมาเปรียบเทียบกัน และเอาต์พุตที่ได้จะอยู่ในรูปสัญญาณ Square Wave ดังภาพข้างล่าง



ภาพที่ 2.19 วงจร Voltage Comparator ของ IC LM393

ในเครื่อง LC Meter จะใช้ LM393 เป็นตัวแปลงสัญญาณแรงดันไฟฟ้าที่ได้จาก IC AD5932 และแรงดันจากวงจร RLC ซึ่งจะอยู่ในรูปสัญญาณจาก Sine Wave เมื่อแปลงสัญญาณผ่าน LM393 จะได้สัญญาณที่อยู่ในรูปสัญญาณ Square Wave ตามภาพดังต่อไปนี้



ภาพที่ 2.20 ภาพสัญญาณ Sine Wave แปลงเป็น Square Wave

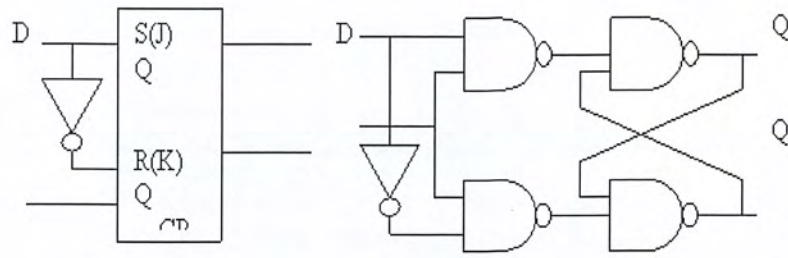
2.2.3 วงจรเปรียบเทียบเฟส (Phase Comparator)

ฟลิปฟล็อป (Flip-Flop)

เป็นอุปกรณ์ที่สำคัญที่ใช้ในระบบดิจิทัล หรือคอมพิวเตอร์มากที่สุดนอกเหนือจากวงจรเกตพื้นฐานแล้วยังมีวงจรฟลิปฟล็อป โดยคุณสมบัติของฟลิปฟล็อปหนึ่งตัว สามารถเก็บเลขฐานสองได้ 1 บิต ลักษณะวงจรฟลิปฟล็อปจะประกอบด้วยสายสัญญาณออก (Output) 2 สายซึ่งสายหนึ่งจะเป็นค่าปกติ และอีกด้านหนึ่งจะเป็นค่าส่วนเติมเต็ม (Complement) ซึ่งกันและกันอยู่ทางด้านสายสัญญาณเข้าของวงจร จะมีจำนวนสายต่างกันขึ้นอยู่กับชนิดของฟลิปฟล็อป ค่าที่ป้อนทางสายสัญญาณเข้าจะทำให้สถานะของฟลิปฟล็อปเปลี่ยนไปเป็นสถานะใหม่ เราเรียกสถานะก่อนให้สัญญาณเข้า (Input) ว่าเป็น สถานะปัจจุบัน (Present State) และเรียกสถานะหลังจากให้สัญญาณเข้าว่าเป็น สถานะถัดไป (Next State)

ดี ฟลิปฟล็อป (D Flip-Flop)

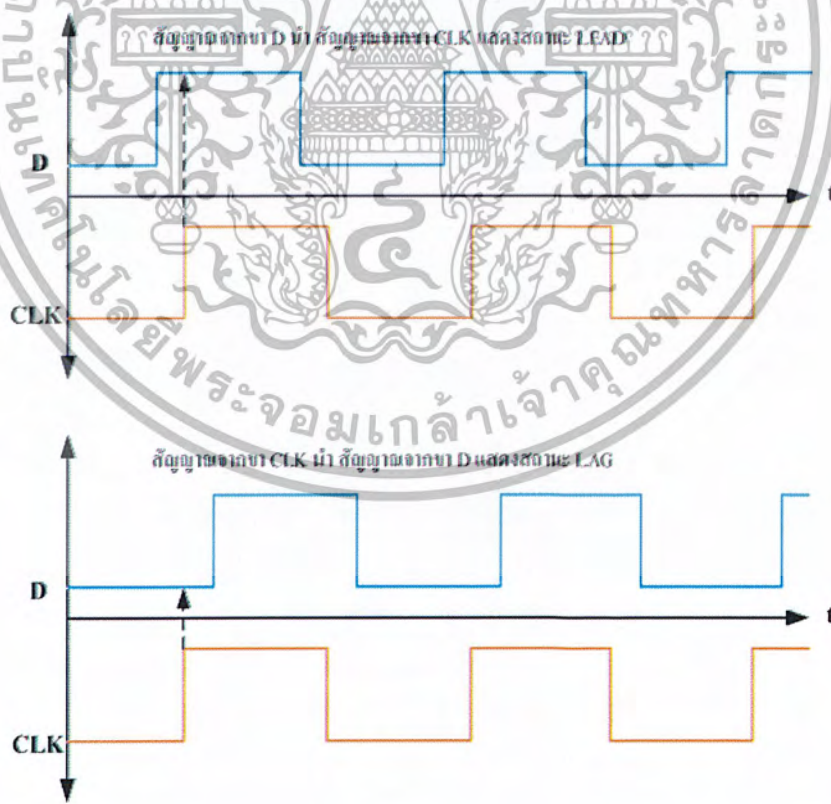
เป็นฟลิปฟล็อปหนึ่งที่สามารถหน่วงสัญญาณเข้าได้ในช่วงสัญญาณนาฬิกาหรืออาจกล่าวได้ว่าสามารถแลกร์ ข้อมูลได้ จึงนิยมใช้เป็นตัวเก็บข้อมูลเพราะสายสัญญาณเข้าของวงจรมีเพียงสายเดียว คือ D วงจร ดีฟลิปฟล็อปโดยมีอินเวอร์เตอร์ต่อเข้าทางสายสัญญาณเข้า ดังภาพ



ภาพที่ 2.21 วงจรดี ฟลิปฟล็อป (D Flip-Flop)

ในสถานะที่สัญญาณ Clock (CK) เป็น Logic 0 ค่าของ D จะเป็น Logic 1 หรือ Logic 0 ก็ตาม Output ของ D Flip Flop จะไม่มีการเปลี่ยนแปลงสถานะก็จะคงสถานะตัวเดิม แต่ถ้าสัญญาณ Clock (CK) เปลี่ยนจาก Logic 0 เป็น Logic 1 Output ของ D Flip Flop จะเปลี่ยนสถานะตาม Truth table ของ D Flip Flop คือ เมื่อ Input D เป็น Logic 0 Output จะมีค่าเป็น Logic 0 ถ้า Input D เป็น Logic 1 Output จะมีค่าเป็น Logic 1

IC SN74LS74AN เป็นอุปกรณ์อีกชนิดหนึ่งที่น่าสนใจใช้กับ เครื่อง LC Meter เพื่อนำสัญญาณ Squat Wave จาก IC LM393 มาใช้ในการวิเคราะห์เพื่อหาจุดที่เกิดความถี่ โซแนนซ์ ดังภาพ



ภาพที่ 2.22 แสดงการแสดงสถานะสัญญาณจาก IC AD5932 และ วงจร RLC

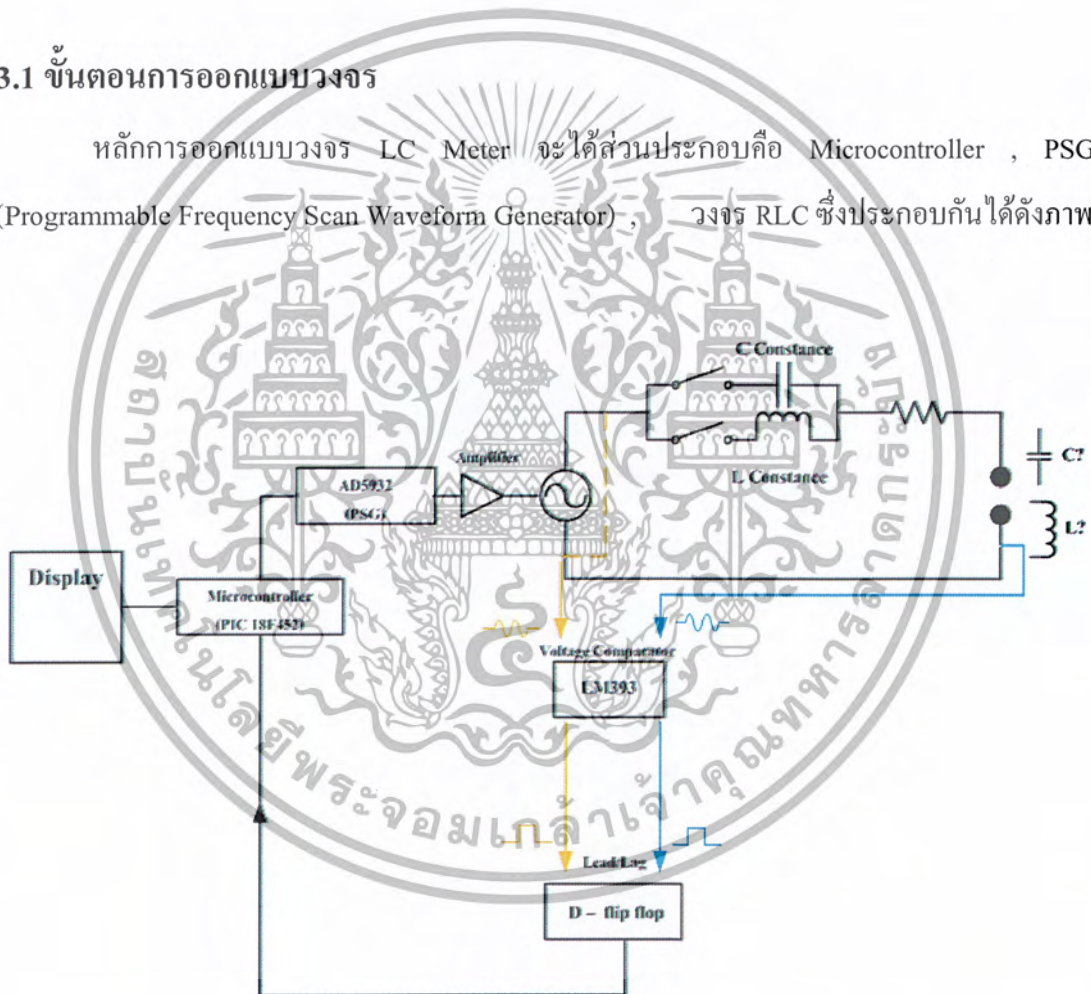
บทที่ 3

การออกแบบและเชื่อมต่อวงจร LC Meter

ในบทนี้เป็นการกล่าวถึง การออกแบบและการสร้าง LC Meter โดยจะนำหลักการที่ได้กล่าวไว้ในบทที่ 2 มาอธิบายการทำงานของ LC Meter ซึ่งได้แบ่งออกเป็น 3 ส่วนที่สำคัญดังต่อไปนี้

3.1 ขั้นตอนการออกแบบวงจร

หลักการออกแบบวงจร LC Meter จะมีส่วนประกอบคือ Microcontroller , PSG (Programmable Frequency Scan Waveform Generator) , วงจร RLC ซึ่งประกอบกันได้ดังภาพ



ภาพที่ 3.1 การออกแบบ LC Meter

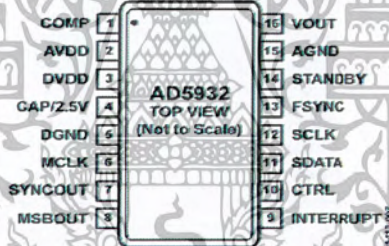
เมื่อทำการออกแบบวงจรแล้วจากนั้นเลือกใช้อุปกรณ์ดังต่อไปนี้

- Microcontroller เบอร์ PIC18F452



ภาพที่ 3.2 PIC18F452

- ตัวกำเนิดสัญญาณ IC เบอร์ AD5932



ภาพที่ 3.3 IC ตัวกำเนิดความถี่ เบอร์ AD5932

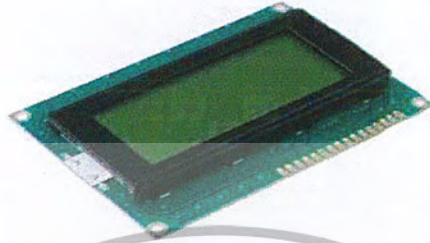
การเลือกใช้งานขาสัญญาณของ IC AD5932

- ขา 2 AVDD เป็นขาสัญญาณในการรับไฟเลี้ยง(2.3-5.5 V) ให้กับส่วนของอนาล็อก
- ขา 3 DVDD เป็นขาสัญญาณในการรับไฟเลี้ยง(2.3-5.5 V) ให้กับส่วนของดิจิทัล
- ขา 5DGND เป็นขากราวด์ของวงจรดิจิทัลทั้งหมด
- ขา 10 CTRL เป็นขาอินพุตดิจิทัล เป็นขาที่กำหนดค่าเริ่มต้นต่างๆ
- ขา 11SDATA เป็นขาสัญญาณรับคำสั่ง 16 บิต เพื่อใช้ในการสั่งงาน
- ขา 12 SCLK เป็นขารับสัญญาณนาฬิกา
- ขา 13 FSYNC เป็นขาสัญญาณในการป้อนคำสั่ง โดยขาสัญญาณ FSYNC ต้องเป็น LOW
- ขา 15AGND เป็นขากราวด์ของวงจรมอนาล็อกทั้งหมด

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

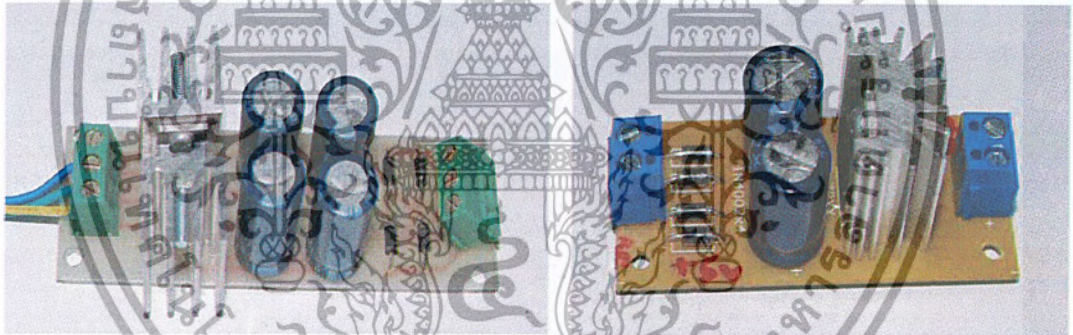
ขา 16VOUT เป็นขาสัญญาณเอาต์พุตจาก IC AD5932

- หน้าจอแสดงผล LCD 16x4



ภาพที่ 3.4 LCD 16x4

- Power Supply (+15v,-15v,+5v)

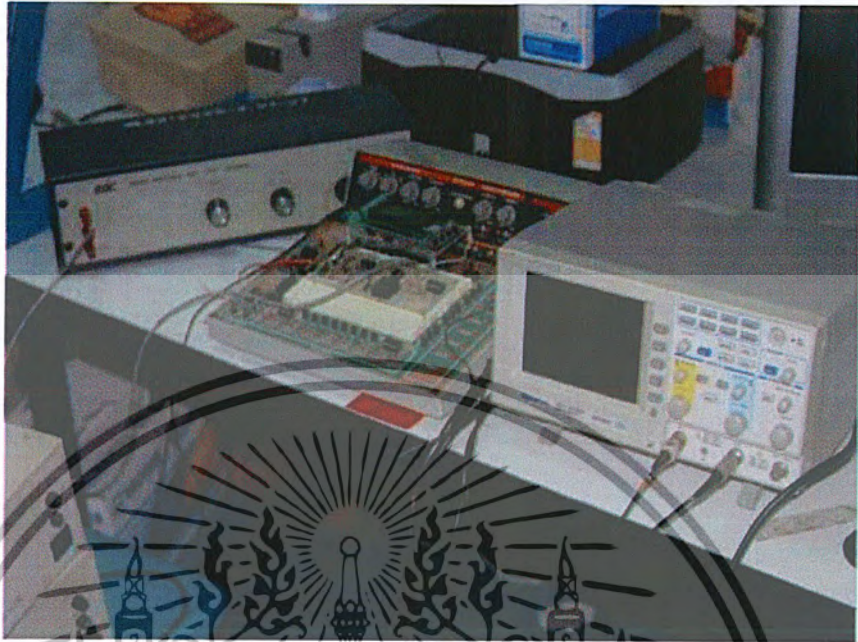


ภาพที่ 3.5 Power Supply +15v และ -15v

ภาพที่ 3.6 Power Supply +5v

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

ภาพวงจรเมื่อทำการประกอบอุปกรณ์พร้อมใช้งาน



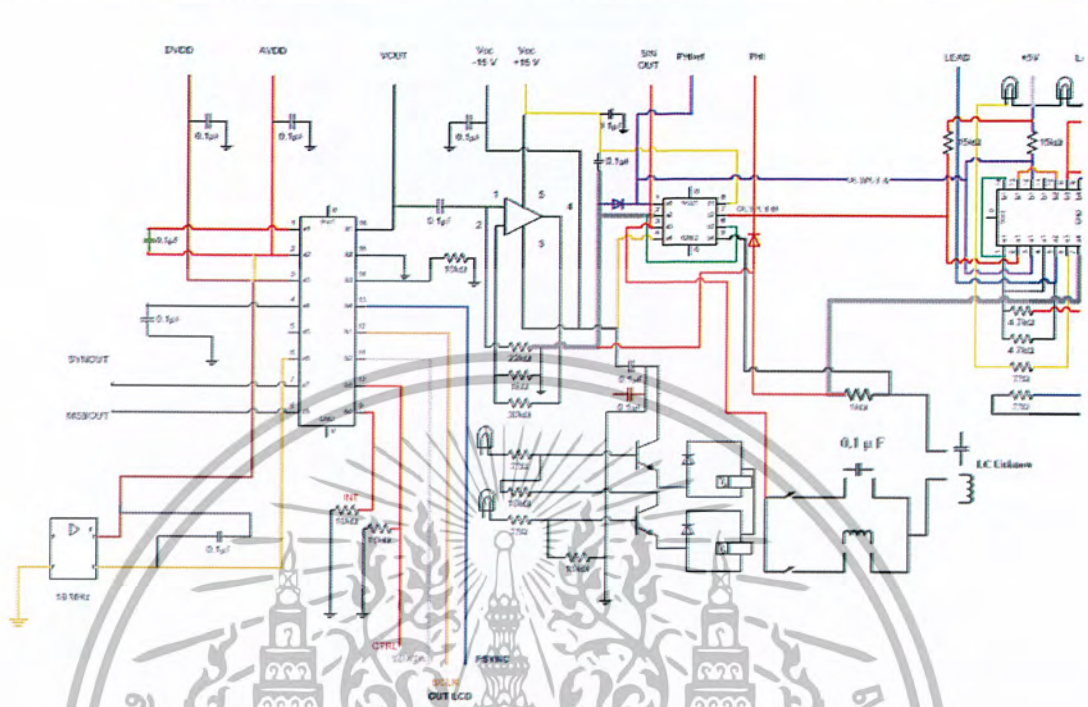
ภาพที่ 3.7 การจัดเตรียมอุปกรณ์ก่อนทำการทดลอง



ภาพที่ 3.8 วงจร LC Meter ที่พร้อมใช้งาน

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านอื่น
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

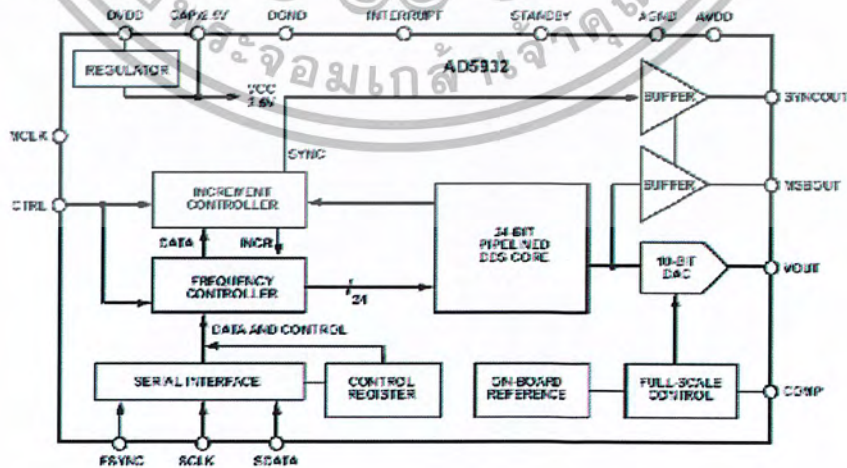
เมื่อนำส่วนประกอบทั้งหมดมาประกอบกันเป็นวงจร LC Meter จากนั้นเขียนโครงสร้างของ LC Meter พร้อมทำการออกแบบวงจร สามารถเขียนภาพวงจร LC Meter ออกมาได้ดังนี้



3.2 ขั้นตอนการสแกนหาความถี่อัตโนมัติ

3.2.1 ทฤษฎีการทำงานของ AD5932

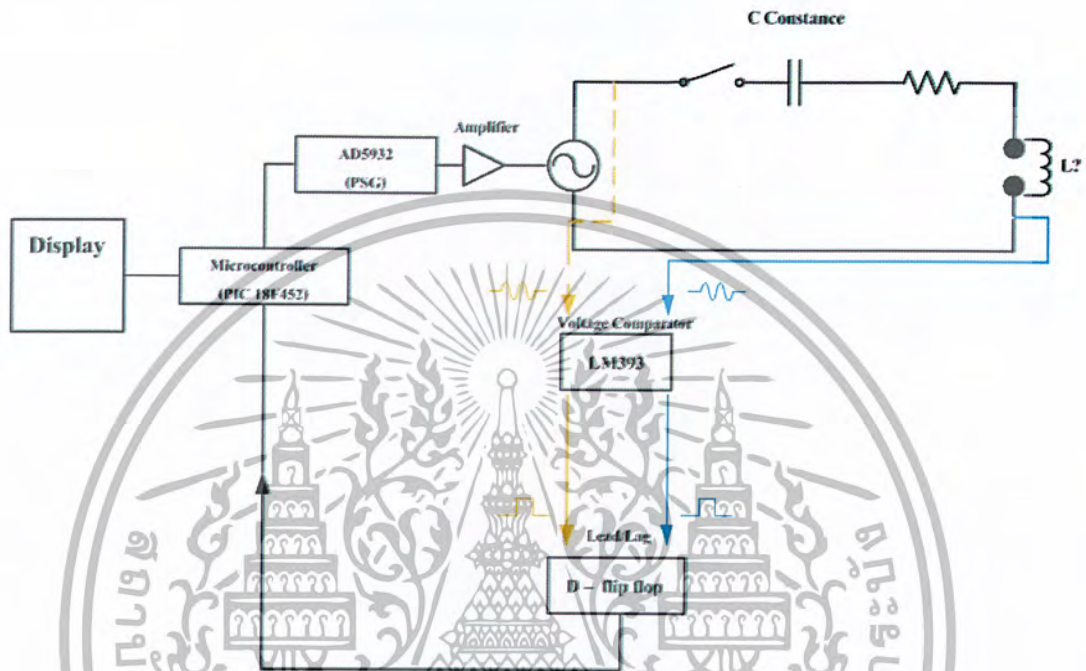
AD5932 เป็นไอซีที่สามารถกำเนิดความถี่ได้สูงสุดถึง 25 MHz และมีความสามารถในการสแกนหาช่วงความถี่ที่ต้องการ โดยการส่งงานที่ขาไอซี



ภาพที่ 3.10 Functional Block Diagram

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

เมื่อนำตัวเหนี่ยวนำหรือตัวเก็บประจุที่ไม่ทราบค่าต่อกับวงจรของ LC Meter ซึ่งจะอยู่ในรูปของวงจร RLC โดยที่จะมีโหมดการทำงานอยู่ 2 โหมดด้วยกันคือ Mode วัดค่า L และโหมดวัดค่า C สมมุติเมื่อเราต้องการวัดค่า L ที่ไม่ทราบค่าให้เลือกโหมดไปที่โหมด L จะทำให้วงจรทำการวัดค่าโดยใช้ตัว C ที่ทราบค่ามาใช้ในการหาค่าตัวเหนี่ยวนำที่ไม่ทราบค่าซึ่งแสดง ดังภาพ 3.10

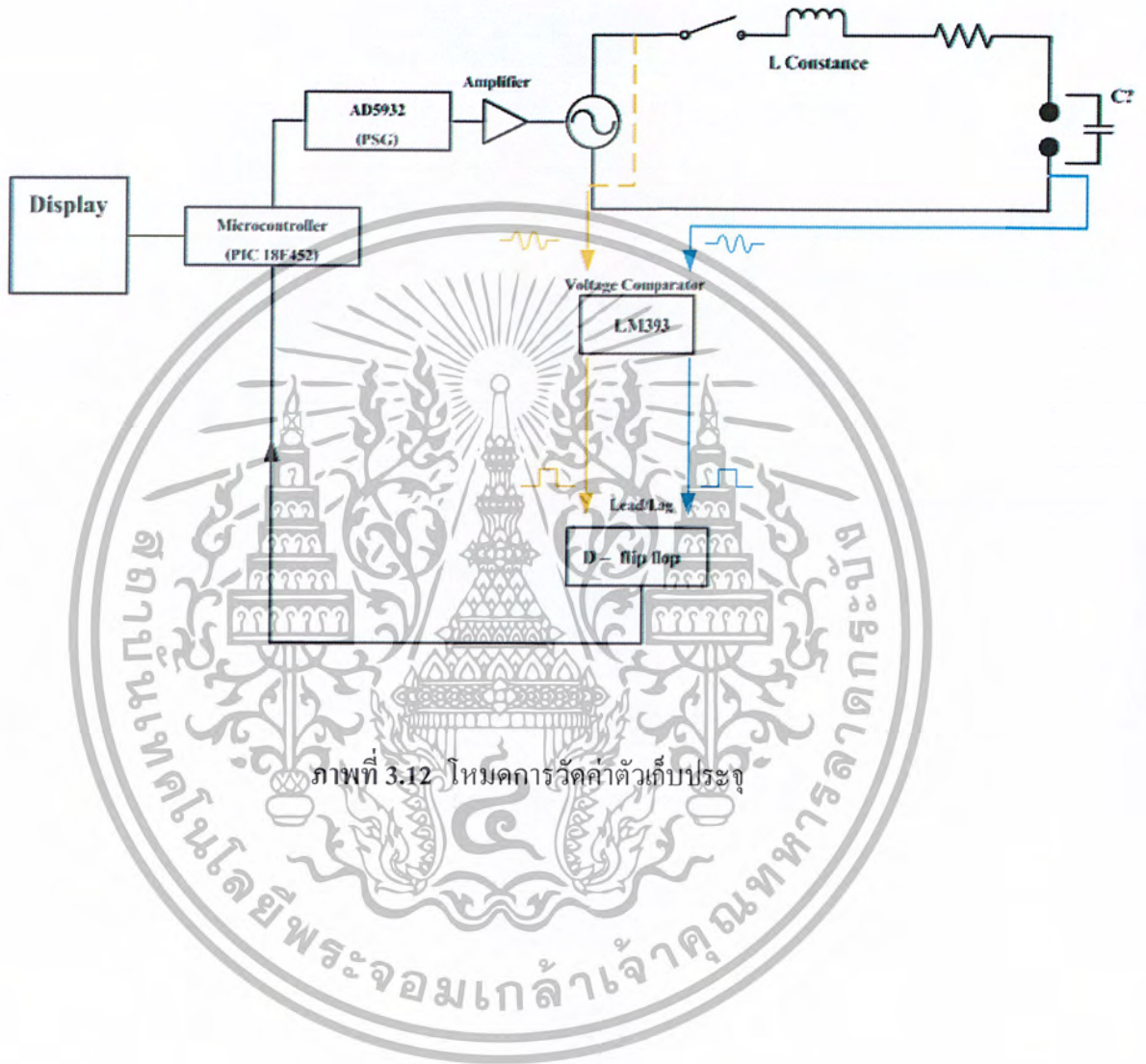


ภาพที่ 3.11 โหมดการวัดค่าตัวเหนี่ยวนำ

จากหลักความสัมพันธ์ของ LC ที่เคยได้กล่าวมาก่อนหน้านี้ ทำให้สามารถหาค่าความถี่ของตัวเหนี่ยวนำที่ไม่ทราบค่าออกมา จากนั้นใช้ IC AD5932 สร้างสัญญาณความถี่เพื่อนำมาใช้เปรียบเทียบกับความถี่ที่ได้จากตัวเหนี่ยวนำที่ไม่ทราบค่า โดยผ่านวงจรเปรียบเทียบแรงดันจะทำให้สัญญาณที่ได้ออกมาในรูปสัญญาณ Sine Wave จากนั้นนำสัญญาณมาแปลงเป็นสัญญาณ Square Wave เพื่อให้ Microcontroller ทราบว่าสัญญาณจาก IC AD5932 นำหน้าหรือล่าหลังสัญญาณจากตัวเหนี่ยวนำที่ไม่ทราบค่า โดยใช้วงจร D Flip-Flop เมื่อ Microcontroller ทราบว่าสัญญาณที่ได้ นำหน้าหรือล่าหลังก็จะทำการสั่งให้ IC AD5932 ทำการสแกนหาช่วงความถี่เรโซแนนซ์ หรือกล่าวคือค่าความถี่จาก IC มีค่าเท่ากับหรือใกล้เคียงกับค่าความถี่ของตัวเหนี่ยวนำที่ไม่ทราบค่า โดยจะใช้ช่วงความถี่ที่ทำให้เกิดการเปลี่ยนสถานะจากนำหน้าเป็นล่าหลัง หรือจากล่าหลังเป็นนำหน้า จากนั้นนำค่าความถี่ที่ได้แปลงเป็นค่าตัวเหนี่ยวนำที่ไม่ทราบค่าแสดงผลผ่านหน้าจอ LCD

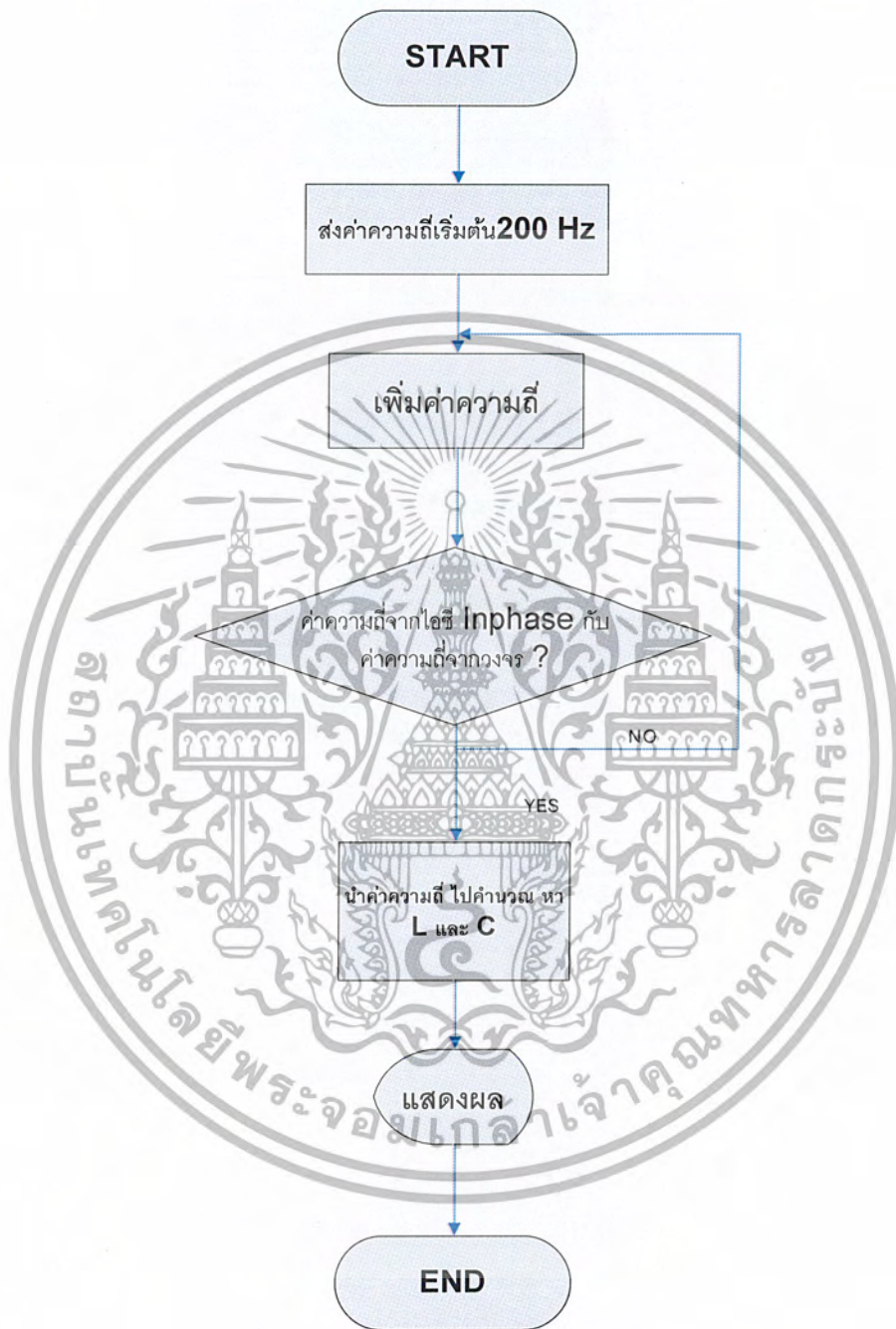
การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

ในการหาค่าตัวเก็บประจุก็มีหลักการวัดเหมือนกับโหมตการวัดค่าตัวเหนี่ยวนำ นั่นคือใช้ตัวเหนี่ยวนำที่ทราบค่ามาเป็นตัวสร้างความสัมพันธ์เพื่อให้ได้ค่าความถี่ของตัวเก็บประจุ จากนั้นก็ใช้หลักการเหมือนกับโหมตการวัดค่าตัวเหนี่ยวนำ ภาพที่ 3.11 แสดงโหมตการวัดค่าตัวเก็บประจุ



ภาพที่ 3.12 โหมตการวัดค่าตัวเก็บประจุ

ไดอะแกรมของโปรแกรม



ภาพที่ 3.13 แสดงไดอะแกรมการทำงานของ LC Meter

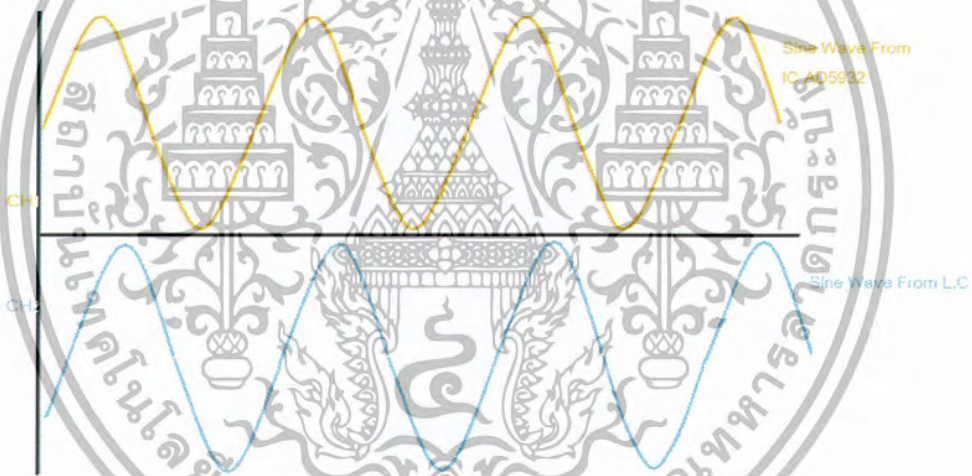
การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

เมื่อเริ่มทำการสแกนหาช่วงที่เกิดความถี่เรโซแนนซ์ LC Meter จะป้อนความถี่เริ่มต้นที่ 200 Hz และเพิ่มความถี่ขึ้นเรื่อย ๆ จนพบช่วงความถี่เรโซแนนซ์ (ความถี่ที่ทำให้สัญญาณไฟจากหลอด LED เปลี่ยนจากล่าหลัง (Lag) เป็นนำหน้า (Lead)) เมื่อได้ช่วงความถี่ที่เรโซแนนซ์แล้ว Microcontroller จะนำค่าความถี่นั้น ไปคำนวณแล้วแสดงผลผ่านหน้าจอ LCD

3.3 ขั้นตอนการนำสัญญาณไปใช้เพื่อหาค่าตัวแปร

เมื่อนำสัญญาณที่ได้จาก IC AD5932 สัญญาณจากตัวเหนี่ยวนำและตัวเก็บประจุเมื่อผ่านวงจรเปรียบเทียบแรงดัน โดยสัญญาณที่ได้เป็นดังนี้

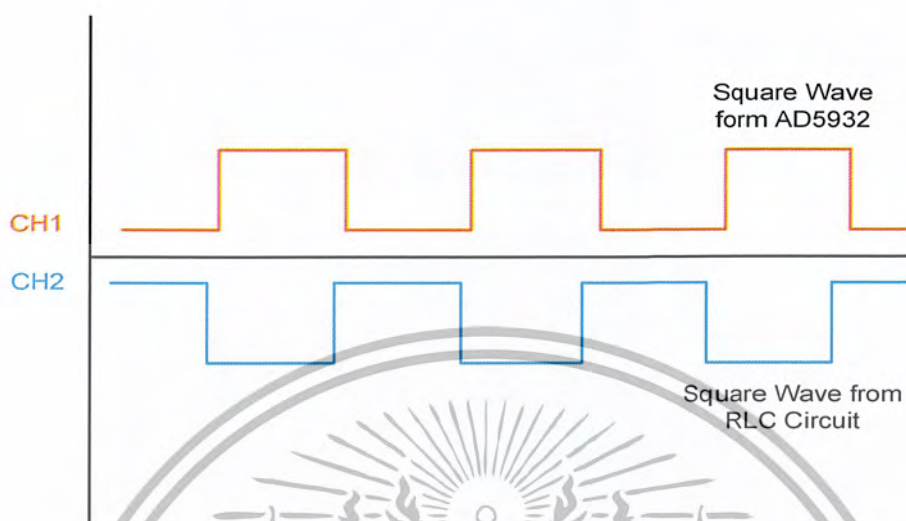
3.3.1 ลักษณะสัญญาณ Sine Wave ที่ได้จากวงจร LC Meter



ภาพที่ 3.14 ภาพสัญญาณ Sine Wave จากไอซีกับวงจร

เมื่อนำ Oscilloscope วัดค่าที่ขาของสัญญาณ SINE OUT และขาสัญญาณที่ผ่านวงจรจะได้รูปคลื่น Sine Wave ดังรูป โดยความกว้างของรูปคลื่นสัญญาณทั้งสองจะเป็นแปดผกผันกับความถี่ของสัญญาณที่ได้จากขาสัญญาณ

3.3.2 ลักษณะสัญญาณเมื่อแปลงผ่านวงจร Voltage Comparator



ภาพที่ 3.15 ภาพสัญญาณ Square Wave ที่ได้จากไอซีกับวงจร

สัญญาณ Square Wave คือสัญญาณ Sine Wave ที่ผ่านการแปลงจากวงจรเปรียบเทียบแรงดันจากนั้นสัญญาณจะเข้าไปยังวงจรเปรียบเทียบเฟส เพื่อวิเคราะห์ว่าสัญญาณจากไอซีมีเฟสที่นำหน้า หรือล่าช้าเฟสจากวงจร RLC เมื่อทราบแล้วจะส่งผลการแสดงสถานะไปยัง Microcontroller เพื่อแสดงสัญญาณไฟจากหลอด LED ว่ามีสถานะนำหน้า (Lead) หรือล่าช้า (Lag)

3.3.3 การแปลงค่าความถี่เป็นค่าความเหนี่ยวนำและค่าความเก็บประจุ

เมื่อได้ค่าความถี่โรเซนซ์แล้วจากนั้น Microcontroller จะนำค่าความถี่ที่ได้ไปคำนวณหาค่าตัวเหนี่ยวนำและตัวเก็บประจุโดยคำนวณจากสมการ 2.6 ที่ได้กล่าวไว้ใน บทที่ 2 ซึ่งเขียนโปรแกรมลงไปใน Microcontroller และแสดงผลออกทางหน้าจอต่อไป

3.4 PIC18F452 กับการแสดงผลด้วยโมดูล LCD แบบตัวอักษร

ในขั้นตอนนี้จะใช้ PIC18F452 เป็นตัวสั่งการจอ LCD ให้แสดงผลลัพธ์ในการวัดค่า L และ C ที่ต้องการทราบค่าจากวงจร โดยทำการโปรแกรมคำสั่งลงไปเพื่อให้จอ LCD แสดงตัวอักษรตามต้องการ ด้วยภาษาเบสิก

3.4.1 การแสดงผลด้วย โมดูล LCD แบบตัวอักษร

โมดูล LCD เป็นโมดูลแสดงผลตัวอักษรที่มีผู้นิยมใช้กันมากเนื่องจากสามารถแสดงตัวอักษร (ภาษาอังกฤษ) ได้ครบถ้วน ทั้งยังมีราคาไม่สูงนัก

โมดูล LCD แบบตัวอักษร (character LCD module) มีส่วนประกอบหลักดังนี้

1. ส่วนแสดงผล เป็นผลึกเหลว (liquid crystal) ที่ทำให้เห็นตัวอักษรได้โดยอาศัยแสงจากภายนอก มีจำนวนตัวอักษรตั้งแต่ 8 ตัวอักษร 1 บรรทัด ไปจนถึง 40 ตัวอักษร 4 บรรทัด รุ่นที่ใช้เป็นรุ่น 16 ตัวอักษร 4 บรรทัด

2. ส่วนควบคุมเป็นตัวรับข้อมูลจากภายนอก สำหรับใช้ควบคุมเป็นตัวรับข้อมูลจากภายนอกเพื่อใช้ควบคุมการทำงานของโมดูล LCD เช่น การลบจอภาพ การแสดงตัวอักษร หรือการเลื่อนเคอร์เซอร์ เป็นต้น ตัวควบคุมจะใช้ชิพ ควบคุมโดยเฉพาะ เบอร์ที่เป็นมาตรฐานคือ HD44780 ในปัจจุบันมีการใช้เบอร์อื่นๆ ทดแทน แต่รูปแบบการติดต่อยังคงตรงกับเบอร์ HD44780

3.4.2 ขาสัญญาณของโมดูล LCD

ขาที่ 1 GND ต่อลงกราวด์

ขาที่ 2 +2 ต่อเข้ากับไฟเลี้ยง +5 V

ขาที่ 3 V_0 เป็นขาปรับอินพุตแรงดันเพื่อปรับความสว่าง

ขาที่ 4 RS เป็นขาอินพุตเพื่อแยกชนิดของข้อมูลคำสั่งหรือข้อมูลแสดงผล

“0” คำที่ส่งมาจะเป็นคำสั่ง

“1” คำที่ส่งมาจะเป็นข้อมูลแสดงผล

ขาที่ 5 R/W เป็นขาอินพุตที่ใช้เพื่อเลือกการอ่านหรือเขียนข้อมูลกับ โมดูล LCD

“0” เป็นการเขียนข้อมูล

“1” เป็นการอ่านข้อมูล

ปกติกำหนดเป็น “0” เนื่องจากการใช้งานปกติมักจะไม่มีการอ่านค่า

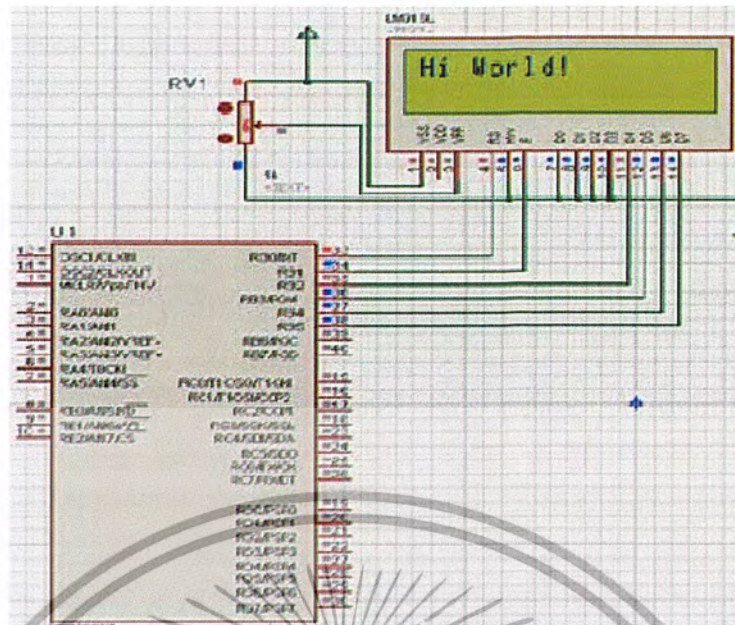
ขาที่ 6 E เป็นขาอินพุตใช้เพื่อการเอ็นเอเบิลการติดต่อกับ โมดูล LCD

ขาที่ 7 ถึง 14 D0 ถึง D7 เป็นขาข้อมูลของ โมดูล LCD

หากต้องการติดต่อแบบ 8 บิต จะใช้ขาข้อมูลครบทั้ง 8 ขา

หากต้องการติดต่อแบบ 4 บิต จะใช้ขา D4 ถึง 7

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป



บทที่ 4

ผลการทดลอง

เมื่อทำการประกอบวงจร LC Meter และโปรแกรมสั่งงานไอซี AD5932 ผ่าน Microcontroller แสดงค่าผ่านหน้าจอ LCD ได้ผลการทดลองดังต่อไปนี้

4.1 ทดลองใช้ตัวเหนี่ยวนำปรับค่าได้เพื่อหาผลตอบสนองของความถี่

เมื่อทำการทดลองวัดค่าตัวเหนี่ยวนำที่ไม่ทราบค่าจากวงจร แล้วทำการปรับเพื่อหาค่าความถี่เรโซแนนซ์และนำมาหาตัวเหนี่ยวนำได้ผลดังตาราง

4.1.1 ทดลองวัดค่า Inductive Unknown โดยใช้ $C=0.1 \mu\text{F}$ ได้ค่าความถี่ (Hz) ดังตาราง

ตารางที่ 4.1 ทดลองทำการวัดค่าตัวเหนี่ยวนำ

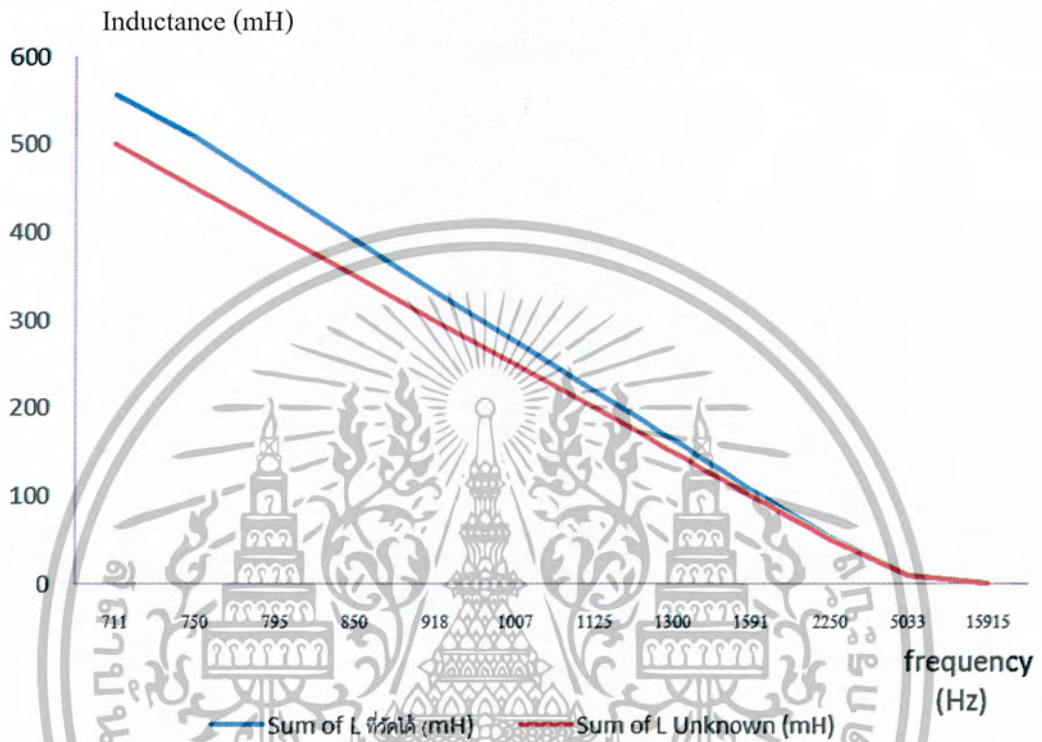
L Unknown (mH)	C Constant (μF)	f ทฤษฎี (Hz)	f วัดได้ (Hz)	L ที่วัดได้ (mH)	% Error
500	0.1	711	670	555	11.0
450	0.1	750	708	506	12.4
400	0.1	795	752	448	12.0
350	0.1	850	807	389	11.1
300	0.1	918	873	332	10.6
250	0.1	1007	961	274	9.6
200	0.1	1125	1078	218	9.0
150	0.1	1300	1250	162	8.0
100	0.1	1591	1543	106	6.0
50	0.1	2250	2195	52	4.0
10	0.1	5033	5050	10	0
1	0.1	15915	15515	1	0

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

ย่านของ Inductive Unknown ที่วัด 1 mH – 500 mH

Capacitive Constant ที่ใช้ 0.1 μ F

ย่านของความถี่ frequency ที่ได้ 670 Hz – 16000 Hz



ภาพที่ 4.1 กราฟแสดงความสัมพันธ์ของ ค่าความเหนี่ยวนำและความถี่จากการวัด

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

4.2 ทดลองใช้ตัวเก็บประจุปรับค่าได้เพื่อหาผลตอบสนองของความถี่

4.2.1 ทดลองวัดค่า Capacitive Unknown โดยใช้ $L = 100 \text{ mH}$ ได้ค่าความถี่ (f) ดังตาราง

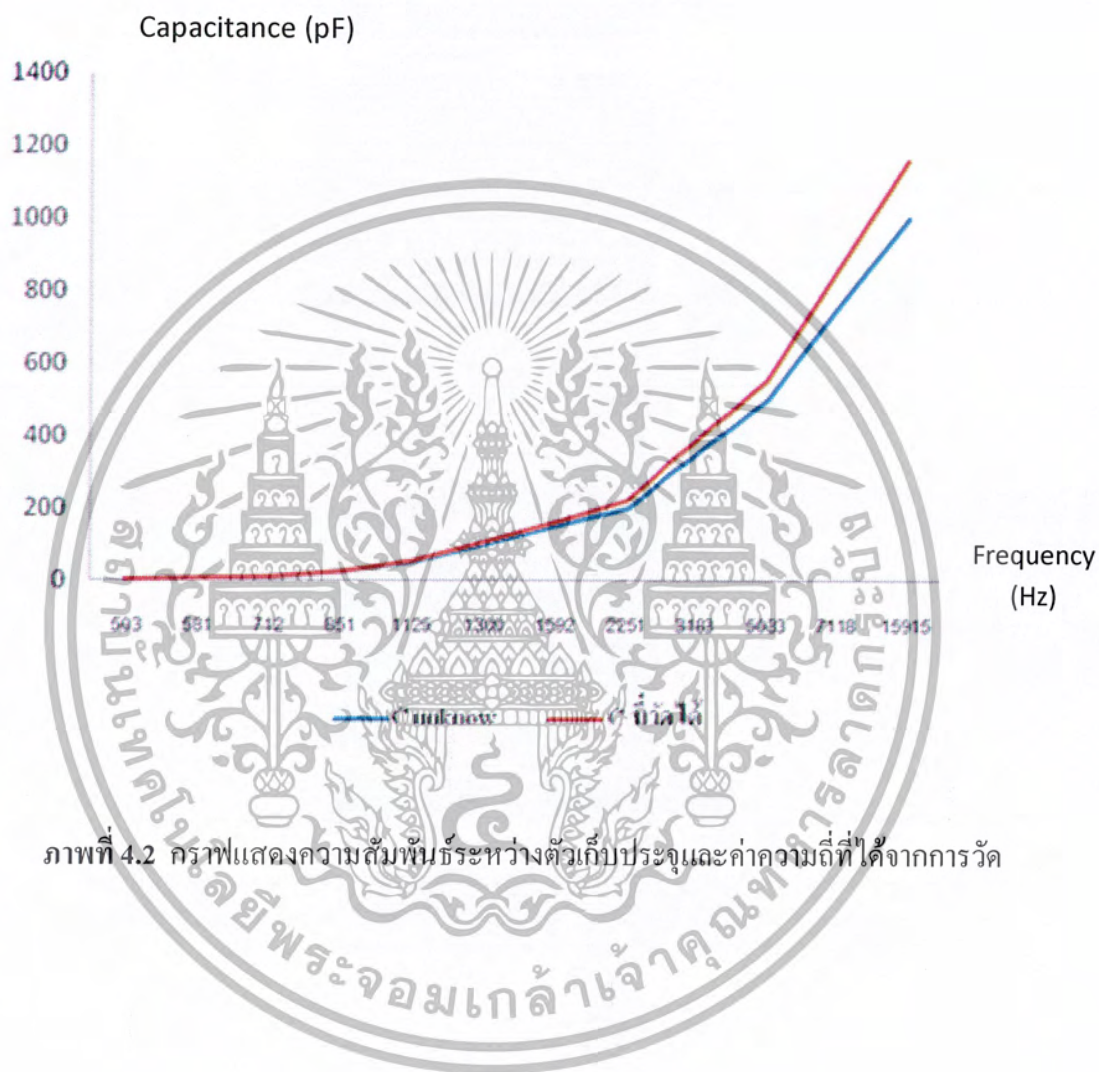
ตารางที่ 4.2 ทดลองทำการวัดค่าตัวเก็บประจุ

C Unknown (pF)	L Constant (mH)	f ทฤษฎี (Hz)	f ที่วัดได้ (Hz)	C ที่วัดได้ (pF)	% Error
1000	100	503	512	1160	16.0
750	100	581	597	852	13.6
500	100	712	715	552	10.4
350	100	851	846	387	10.5
200	100	1125	1147	219	9.5
150	100	1300	1343	162	8.0
100	100	1592	1604	107	7.0
50	100	2251	2279	54	8.0
25	100	3183	3177	25	0
10	100	5033	5054	10	0
5	100	7118	7334	5	0
1	100	15915	15996	1	0

ย่านของ Capacitive Unknown ที่วัด 1 pF – 1000 pF

Inductive Constant ที่ใช้ 100 mH

ย่านของความถี่ frequency ที่ได้ 500 Hz– 16000 Hz



ภาพที่ 4.2 กราฟแสดงความสัมพันธ์ระหว่างตัวเก็บประจุและค่าความถี่ที่ได้จากการวัด

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการวิจัย

จากการศึกษาการวัดค่าความเหนี่ยวนำและการเก็บประจุ ค่าที่ได้จากการวัดจริงและค่าตามทฤษฎีนั้นใกล้เคียงกัน โดยค่าความคลาดเคลื่อนที่เกิดขึ้นเกิดจากค่าความคลาดเคลื่อนรวมจากแต่ละส่วนของวงจรไฟฟ้า เพราะค่าความเหนี่ยวนำ และค่าความเก็บประจุ นั้นมีค่าความต้านทานแฝงอยู่ทำให้เกิดค่าความคลาดเคลื่อนเมื่อนำมาวัดค่าจริง

5.2 ข้อเสนอแนะ

การใช้งานไอซี AD5932 ซึ่งเป็นไอซีสร้างสัญญาณรูปคลื่น และสามารถตั้งโปรแกรมได้สามารถนำไปประยุกต์ใช้งานได้อีกหลากหลายรูปแบบ ดังนั้นหากต้องการพัฒนางานวิจัยนี้ให้ดีขึ้นควรศึกษาการใช้งานไอซีในโหมดการใช้งานต่าง ๆ เพราะตัวไอซียังมีความสามารถในการทำงานที่หลากหลายตามแต่ผู้ใช้จะประยุกต์ใช้งาน

5.3 ปัญหาสำหรับงานวิจัย

ก. ที่ความถี่ต่ำมากๆ ไม่สามารถสแกนค่าได้ เพราะสัญญาณที่ออกมาไม่เป็นรูป Sine Wave จึงไม่สามารถนำเฟสมาเปรียบเทียบกันได้

ข. ภาษาเบสิกมีข้อจำกัด ในการคำนวณข้อมูลประเภททศนิยม ทำให้มีผลต่อการแสดงผลบนจอ LCD

บรรณานุกรม

- [1] คอนสัน ปงผาบ และทิพัทธ์ คำน้ำนอง, “ไมโครคอนโทรลเลอร์ และการประยุกต์ใช้งาน PIC”
- [2] ไสว พงศ์สวัสดิ์, “Power Electronics”
- [3] Smart Learning “Basic for PIC Microcontroller”
- [4] Smart Learning, “PIC Microcontroller Learning By Doing”





ภาคผนวก

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

FEATURES

- Programmable frequency profile
- No external components necessary
- Output frequency up to 25 MHz
- Burst-and-listen capability
- Preprogrammable frequency profile minimizes number of DSP/microcontroller writes
- Sinusoidal/triangular/square wave outputs
- Automatic or single pin control of frequency stepping
- Power-down mode: 20 μ A
- Power supply: 2.3 V to 5.5 V
- Automotive temperature range: -40°C to $+125^{\circ}\text{C}$
- 16-lead, Pb-free TSSOP

APPLICATIONS

- Frequency scanning/radar
- Network/impedance measurements
- Incremental frequency stimulus
- Sensory applications
- Proximity and motion

GENERAL DESCRIPTION

The AD5932¹ is a waveform generator offering a programmable frequency scan. Utilizing embedded digital processing that allows enhanced frequency control, the device generates synthesized analog or digital frequency-stepped waveforms. Because frequency profiles are preprogrammed, continuous write cycles are eliminated, thereby freeing up valuable DSP/microcontroller resources. Waveforms start from a known phase and are incremented phase-continuously, which allows phase shifts to be easily determined. Consuming only 6.7 mA, the AD5932 provides a convenient low power solution to waveform generation.

The AD5932 outputs each frequency in the range of interest for a defined length of time and then steps to the next frequency in the scan range. The length of time the device outputs a particular frequency is preprogrammed, and the device increments the frequency automatically; or, alternatively, the frequency is incremented externally via the CTRL pin. At the end of the range, the AD5932 continues to output the last frequency until the device is reset. The AD5932 also offers a digital output via the MSBOUT pin.

(continued on Page 3)

FUNCTIONAL BLOCK DIAGRAM

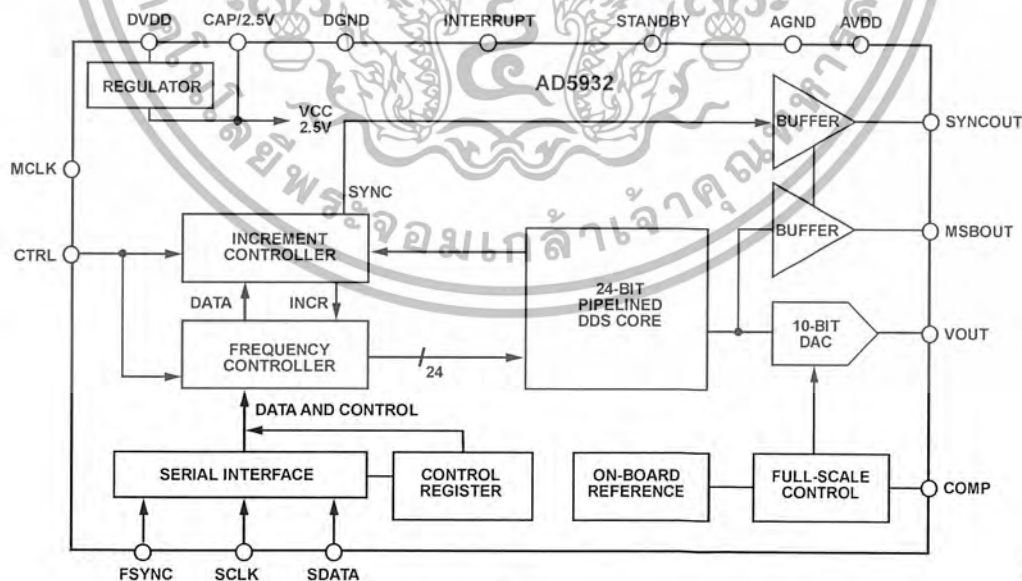


Figure 1.

¹ Protected by U.S. patent number 6747583; other patents pending.

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700
Fax: 781.461.3113
www.analog.com

TABLE OF CONTENTS

Features	1	Serial Interface	15
Applications.....	1	Powering up the AD5932	15
General Description	1	Programming the AD5932.....	16
Functional Block Diagram	1	Setting Up the Frequency Scan.....	17
Revision History	2	Activating and Controlling the Scan	18
Specifications.....	4	Outputs from the AD5932	19
Specifications Test Circuit	5	Applications.....	20
Timing Specifications	6	Grounding and Layout	20
Master Clock and Timing Diagrams	6	AD5932 to ADSP-21xx Interface	20
Absolute Maximum Ratings.....	8	AD5932 to 68HC11/68L11 Interface.....	21
ESD Caution.....	8	AD5932 to 80C51/80L51 Interface.....	21
Pin Configuration and Function Descriptions.....	9	AD5932 to DSP56002 Interface	21
Typical Performance Characteristics	10	Evaluation Board	22
Terminology	14	Schematics.....	23
Theory of Operation	15	Outline Dimensions.....	25
Frequency Profile.....	15	Ordering Guide	25

REVISION HISTORY

4/06—Revision 0: Initial Version

GENERAL DESCRIPTION

(continued from Page 1)

To program the AD5932, the user enters the start frequency, the increment step size, the number of increments to be made, and the time interval that the part outputs each frequency. The frequency scan profile is initiated, started, and executed by toggling the CTRL pin.

The AD5932 is written to via a 3-wire serial interface that operates at clock rates up to 40 MHz. The device operates with a power supply from 2.3 V to 5.5 V.

Note that the AVDD and DVDD are independent of each other and can be operated from different voltages. The AD5932 also has a standby function that allows sections of the device that are not in use to be powered down.

The AD5932 is available in a 16-lead, Pb-free TSSOP.



AD5932

SPECIFICATIONS

AVDD = DVDD = 2.3 V to 5.5 V; AGND = DGND = 0 V; T_A = T_{MIN} to T_{MAX}, unless otherwise noted.

Table 1.

Parameter	Y Grade ¹			Unit	Test Conditions/Comments
	Min	Typ	Max		
SIGNAL DAC SPECIFICATIONS					
Resolution		10		Bits	
Update Rate			50	MSPS	
V _{OUT} Peak-to-Peak		0.58		V	Internal 200 Ω resistor to GND
V _{OUT} Offset		56		mV	From 0 V to the trough of the waveform
V _{MIDSCALE}		0.32		V	Voltage at midscale output
V _{OUT} TC		200		ppm/°C	
DC Accuracy					
Integral Nonlinearity (INL)		±1.5		LSB	
Differential Nonlinearity (DNL)		±0.75		LSB	
DDS SPECIFICATIONS					
Dynamic Specifications					
Signal-to-Noise Ratio	53	60		dB	f _{MCLK} = 50 MHz, f _{OUT} = f _{MCLK} /4096
Total Harmonic Distortion		-60	-53	dBc	f _{MCLK} = 50 MHz, f _{OUT} = f _{MCLK} /4096
Spurious-Free Dynamic Range (SFDR)					
Wide Band (0 to Nyquist)		-56	-52	dBc	f _{MCLK} = 50 MHz, f _{OUT} = f _{MCLK} /50
Narrow Band (±200 kHz)		-74	-70	dBc	f _{MCLK} = 50 MHz, f _{OUT} = f _{MCLK} /50
Clock Feedthrough		-50		dBc	Up to 16 MHz out
Wake-Up Time		1.7		ms	From standby
OUTPUT BUFFER					
V _{OUT} Peak-to-Peak	0		DVDD	V	Typically, square wave on MSBOUT and SYNCOUT
Output Rise/Fall Time ²		12		ns	
VOLTAGE REFERENCE					
Internal Reference	1.15	1.18	1.26	V	
Reference TC ²		90		ppm/°C	
LOGIC INPUTS²					
Input Current		0.1	±2	μA	
Input High Voltage, V _{INH}	1.7			V	DVDD = 2.3 V to 2.7 V
	2.0			V	DVDD = 2.7 V to 3.6 V
	2.8			V	DVDD = 4.5 V to 5.5 V
Input Low Voltage, V _{INL}			0.6	V	DVDD = 2.3 V to 2.7 V
			0.7	V	DVDD = 2.7 V to 3.6 V
			0.8	V	DVDD = 4.5 V to 5.5 V
Input Capacitance, C _{IN}		3		pF	
LOGIC OUTPUTS²					
Output High Voltage, V _{OH}	DVDD - 0.4 V			V	I _{SINK} = 1 mA
Output Low Voltage, V _{OL}			0.4	V	I _{SINK} = 1 mA
Floating-State O/P Capacitance		5		pF	
POWER REQUIREMENTS					
AVDD/DVDD	2.3		5.5	V	f _{MCLK} = 50 MHz, f _{OUT} = f _{MCLK} /7
I _{AA}		3.8	4	mA	
I _{DD}		2.4	2.7	mA	
I _{AA} + I _{DD}		6.2	6.7	mA	

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

Parameter	Y Grade ¹			Unit	Test Conditions/Comments
	Min	Typ	Max		
Low Power Sleep Mode		20	85	μA	Device is reset before putting into standby All outputs powered down, MCLK = 0 V, serial interface active
		140	240	μA	All outputs powered down, MCLK active, serial interface active

¹ Operating temperature range is as follows: Y version: -40°C to +125°C; typical specifications are at +25°C.
² Guaranteed by design, not production tested.

SPECIFICATIONS TEST CIRCUIT

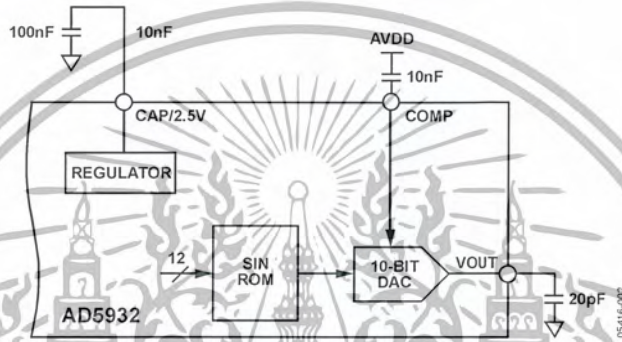


Figure 2. Test Circuit Used to Test the Specifications

AD5932

TIMING SPECIFICATIONS

All input signals are specified with $t_r = t_f = 5 \text{ ns}$ (10% to 90% of V_{DD}) and are timed from a voltage level of $(V_{IL} + V_{IH})/2$ (see Figure 3 to Figure 6). $DV_{DD} = 2.3 \text{ V}$ to 5.5 V ; $AGND = DGND = 0 \text{ V}$; all specifications T_{MIN} to T_{MAX} , unless otherwise noted.

Table 2.

Parameter ¹	Limit at T_{MIN}, T_{MAX}	Unit	Conditions/Comments
t_1	20	ns min	MCLK period
t_2	8	ns min	MCLK high duration
t_3	8	ns min	MCLK low duration
t_4	25	ns min	SCLK period
t_5	10	ns min	SCLK high time
t_6	10	ns min	SCLK low time
t_7	5	ns min	FSYNC to SCLK falling edge setup time
t_8	10	ns min	FSYNC to SCLK hold time
t_9	5	ns min	Data setup time
t_{10}	3	ns min	Data hold time
t_{11}	$2 \times t_1$	ns min	Minimum CTRL pulse width
t_{12}	0	ns min	CTRL rising edge to MCLK falling edge setup time
t_{13}	$10 \times t_1$	ns typ	CTRL rising edge to VOUT delay (initial pulse, includes initialization)
	$8 \times t_1$	ns typ	CTRL rising edge to VOUT delay (initial pulse, includes initialization)
t_{14}	$1 \times t_1$	ns typ	Frequency change to SYNC output, each frequency increment
t_{15}	$2 \times t_1$	ns typ	Frequency change to SYNC output, end of scan
t_{16}	20	ns max	MCLK falling edge to MSBOUT

¹ Guaranteed by design, not production tested.

MASTER CLOCK AND TIMING DIAGRAMS

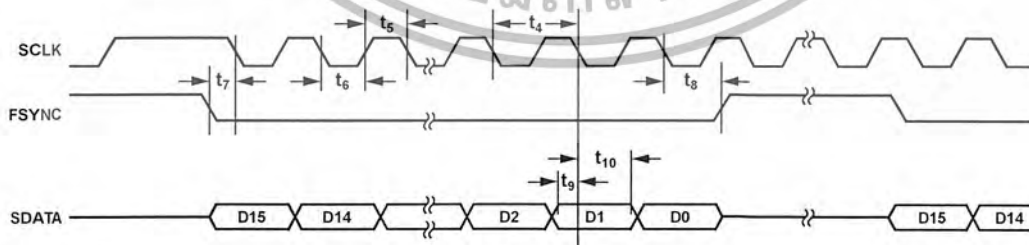
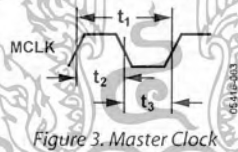


Figure 4. Serial Timing

054116-004

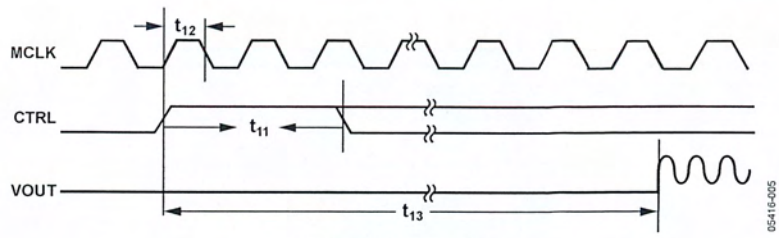


Figure 5. CTRL Timing

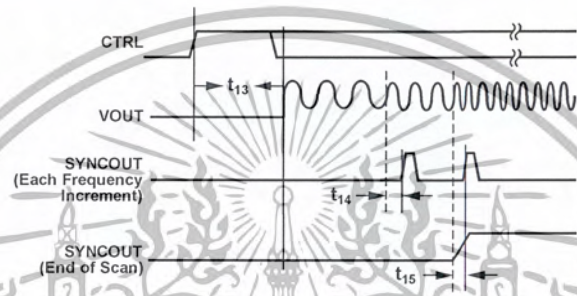


Figure 6. SYNCOUT Timing



ABSOLUTE MAXIMUM RATINGS

$T_A = 25^\circ\text{C}$, unless otherwise noted.

Table 3.

Parameter	Rating
AVDD to AGND	-0.3 V to +6.0 V
DVDD to DGND	-0.3 V to +6.0 V
AGND to DGND	-0.3 V to +0.3 V
CAP/2.5 V to DGND	-0.3 V to +2.75 V
Digital I/O Voltage to DGND	-0.3 V to DVDD + 0.3 V
Analog I/O Voltage to AGND	-0.3 V to AVDD + 0.3 V
Operating Temperature Range	
Automotive (Y Version)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Maximum Junction Temperature	+150°C
TSSOP (4-Layer Board)	
θ_{JA} Thermal Impedance	112°C/W
θ_{JC} Thermal Impedance	27.6°C/W
Reflow Soldering (Pb-Free)	300°C
Peak Temperature	260(+0/-5)°C
Time at Peak Temperature	10 sec to 40 sec

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ESD CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although this product features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



PIN CONFIGURATION AND FUNCTION DESCRIPTIONS

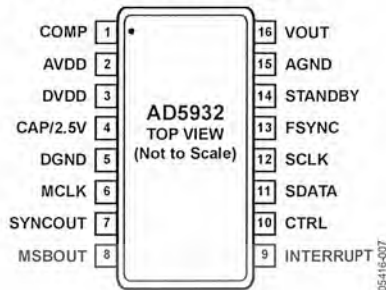


Figure 7. Pin Configuration

Table 4. Pin Function Descriptions

Pin No.	Mnemonic	Description
1	COMP	DAC Bias Pin. This pin is used for decoupling the DAC bias voltage to AVDD.
2	AVDD	Positive Power Supply for the Analog Section. AVDD can have a value from 2.3 V to 5.5 V. A 0.1 μ F decoupling capacitor should be connected between AVDD and AGND.
3	DVDD	Positive Power Supply for the Digital Section. DVDD can have a value from 2.3 V to 5.5 V. A 0.1 μ F decoupling capacitor should be connected between DVDD and DGND.
4	CAP/2.5V	Digital Circuitry. Operates from a 2.5 V power supply. This 2.5 V is generated from DVDD using an on-board regulator. The regulator requires a decoupling capacitor of typically 100 nF, which is connected from CAP/2.5V to DGND. If DVDD is equal to or less than 2.7 V, CAP/2.5V can be shorted to DVDD.
5	DGND	Ground for All Digital Circuitry.
6	MCLK	Digital Clock Input. DDS output frequencies are expressed as a binary fraction of the frequency of MCLK. The output frequency accuracy and phase noise are determined by this clock.
7	SYNCOUT	Digital Output for Scan Status Information. User-selectable for end of scan (EOS) or frequency increments through the control register (SYNCOP bit). This pin must be enabled by setting the SYNCOUTEN bit in the control register to 1.
8	MSBOUT	Digital Output. The inverted MSB of the DAC data is available at this pin. This output pin must be enabled by setting the MSBOUTEN bit in the control register to 1.
9	INTERRUPT	Digital Input. This pin acts as an interrupt during a frequency scan. A low-to-high transition is sampled by the internal MCLK, which resets internal state machines. This results in the DAC output going to midscale.
10	CTRL	Digital Input. Triple function pin for initialization, start, and external frequency increments. A low-to-high transition, sampled by the internal MCLK, is used to initialize and start internal state machines, which then execute the pre-programmed frequency scan sequence. When in auto-increment mode, a single pulse executes the entire scan sequence. When in external increment mode, each frequency increment is triggered by low-to-high transitions.
11	SDATA	Serial Data Input. The 16-bit serial data-word is applied to this input with the register address first, followed by the MSB to LSBs of the data.
12	SCLK	Serial Clock Input. Data is clocked into the AD5932 on each falling SCLK edge.
13	FSYNC	Active Low Control Input. This is the frame synchronization signal for the serial data. When FSYNC is taken low, the internal logic is informed that a new word is being loaded into the device.
14	STANDBY	Active High Digital Input. When this pin is high, the internal MCLK is disabled, and the reference DAC and regulator are powered down. For optimum power saving, it is recommended that the AD5932 be reset before it is put into standby, as this results in a shutdown current of typically 20 μ A.
15	AGND	Ground for All Analog Circuitry.
16	VOUT	Voltage Output. The analog outputs from the AD5932 are available here. An external resistive load is not required, because the device has a 200 Ω resistor on board. A 20 pF capacitor to AGND is recommended to act as a low-pass filter and to reduce clock feedthrough.

TYPICAL PERFORMANCE CHARACTERISTICS

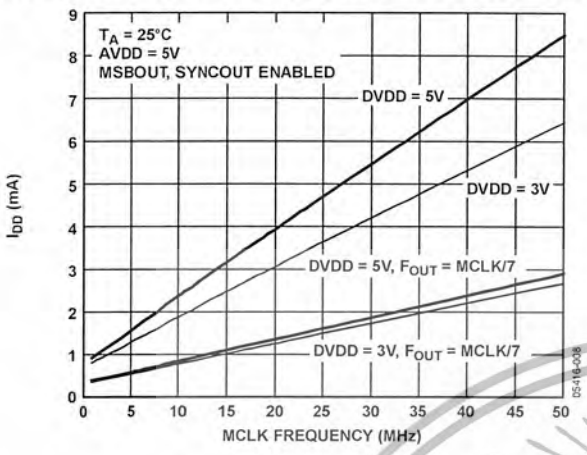


Figure 8. Current Consumption (I_{DD}) vs. MCLK Frequency

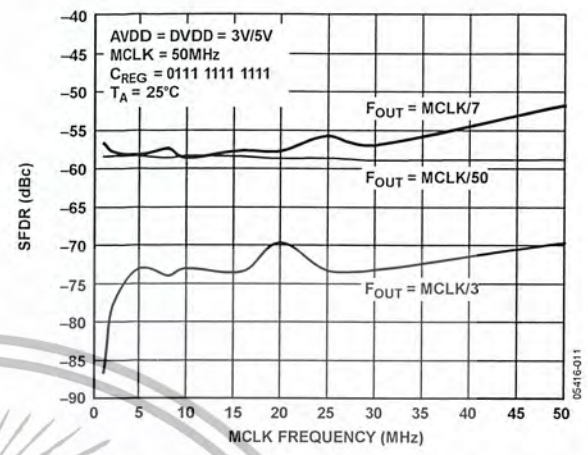


Figure 11. Wide-Band SFDR vs. MCLK Frequency

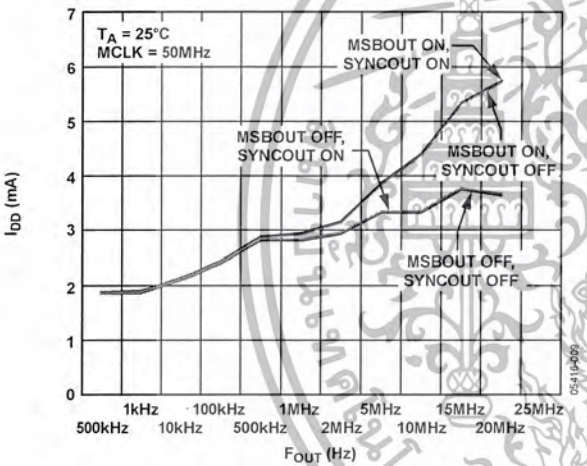


Figure 9. I_{DD} vs. F_{OUT} for Various Digital Output Conditions

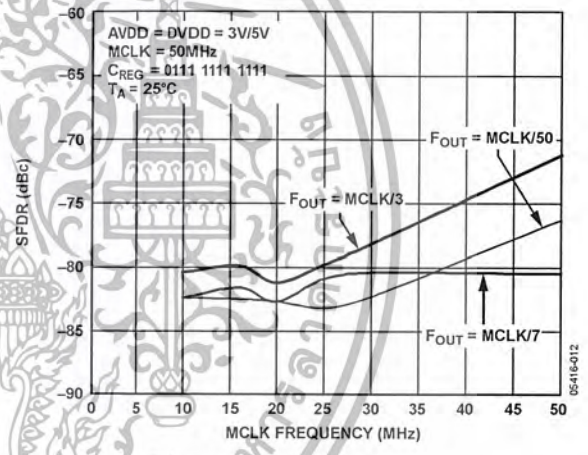


Figure 12. Narrow-Band SFDR vs. MCLK Frequency

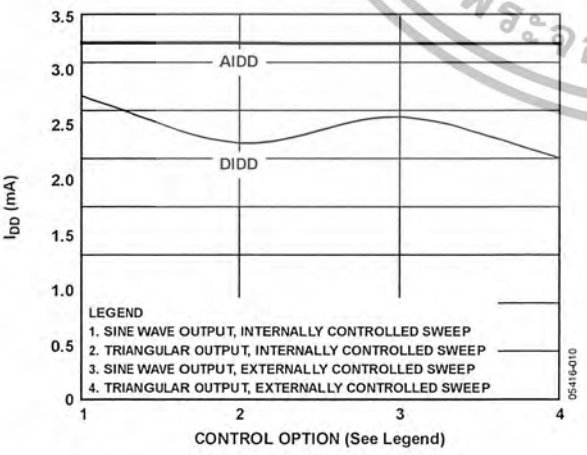


Figure 10. I_{DD} vs. Output Waveform Type and Control

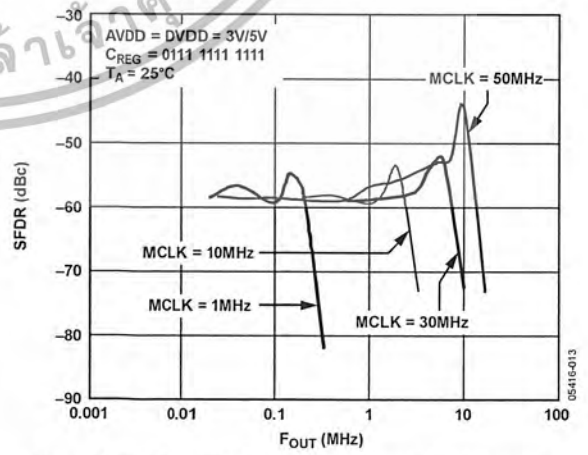


Figure 13. Wideband SFDR vs. F_{OUT} for Various MCLK Frequencies

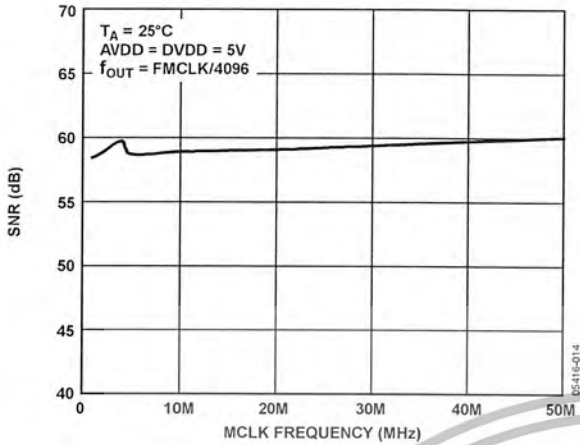


Figure 14. SNR vs. MCLK Frequency

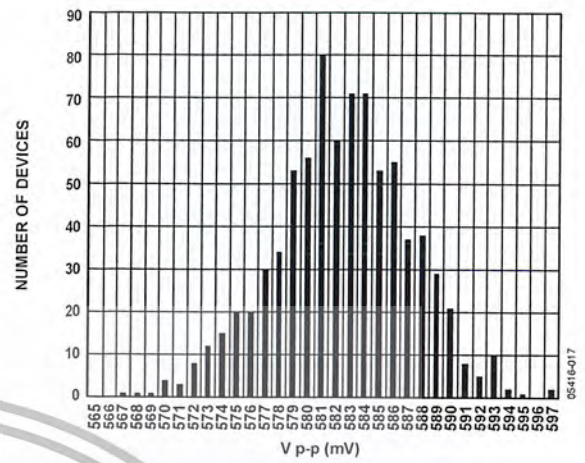


Figure 17. Histogram of VOUT Peak-to-Peak

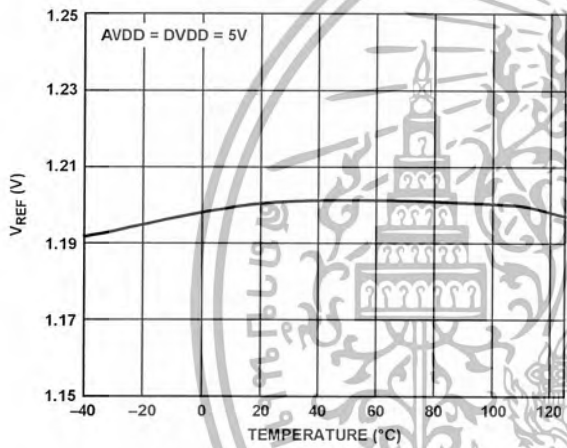


Figure 15. VREF vs. Temperature

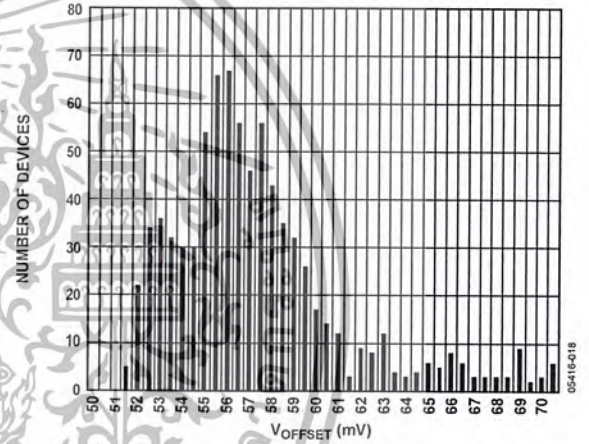


Figure 18. Histogram of VOUT Offset

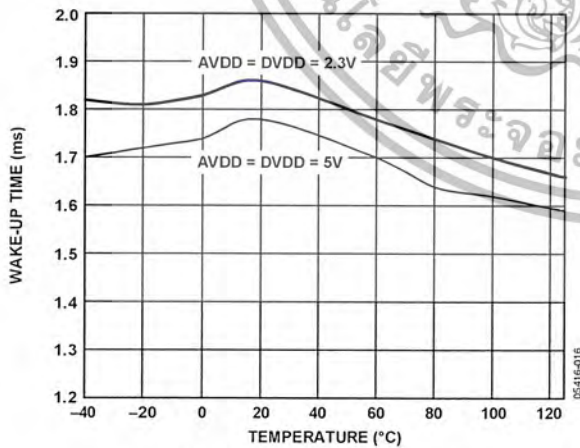


Figure 16. Wake-up Time vs. Temperature

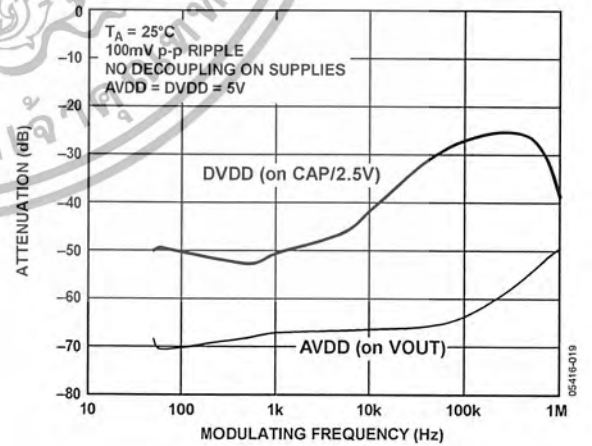


Figure 19. PSSR

AD5932

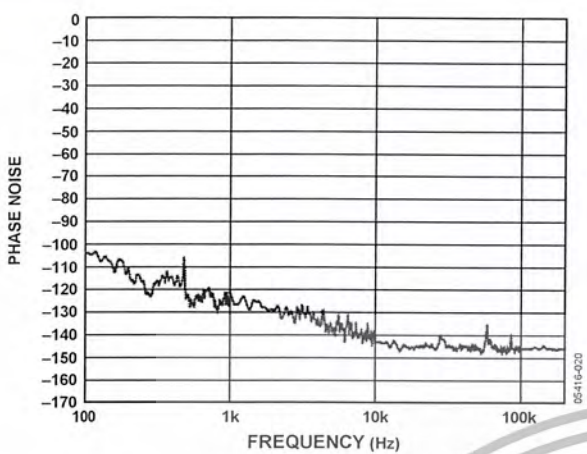


Figure 20. Output Phase Noise

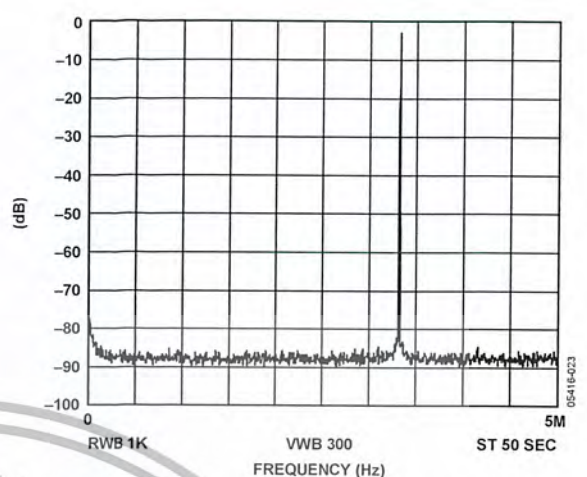


Figure 23. $f_{MCLK} = 10 \text{ MHz}$, $f_{OUT} = 3.33 \text{ MHz} = f_{MCLK}/3$,
Frequency Word = 5555555

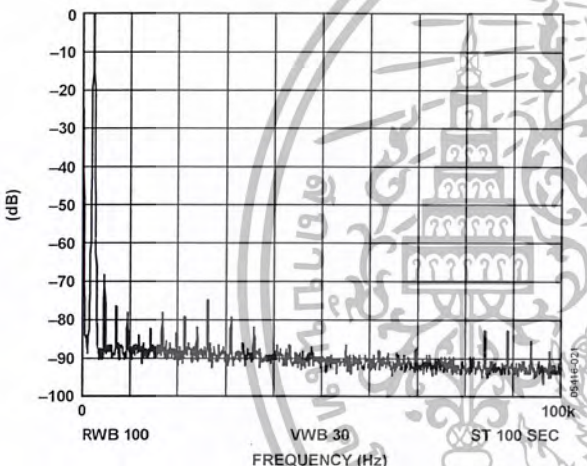


Figure 21. $f_{MCLK} = 10 \text{ MHz}$, $f_{OUT} = 2.4 \text{ kHz}$,
Frequency Word = 000FBA9

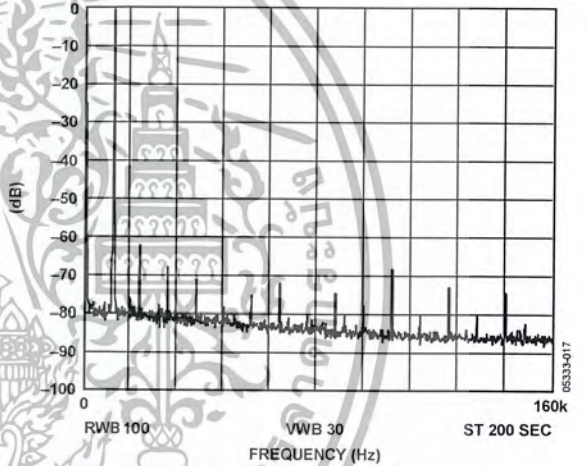


Figure 24. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 12 \text{ kHz}$,
Frequency Word = 000FBA9

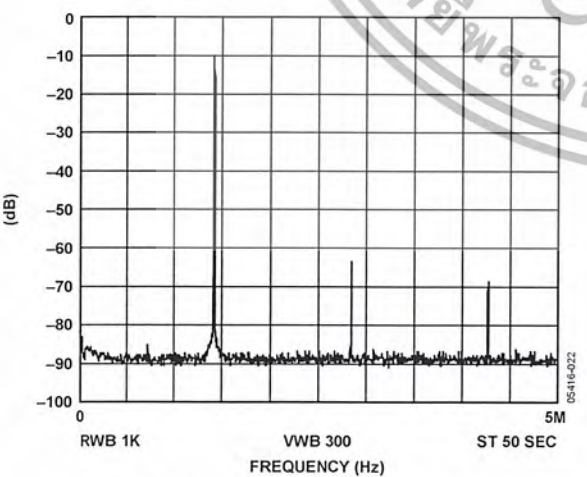


Figure 22. $f_{MCLK} = 10 \text{ MHz}$, $f_{OUT} = 1.43 \text{ MHz} = f_{MCLK}/7$,
Frequency Word = 2492492

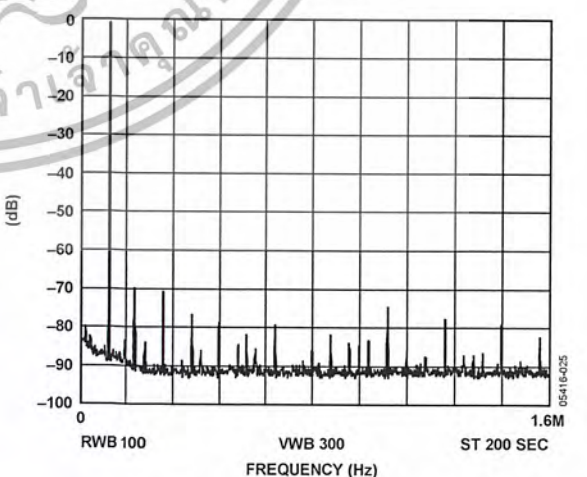


Figure 25. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 120 \text{ kHz}$,
Frequency Word = 009D496

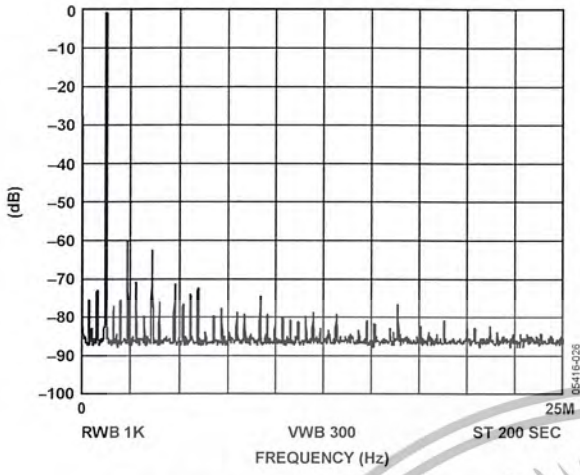


Figure 26. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 1.2 \text{ MHz}$,
Frequency Word = 0624DD3

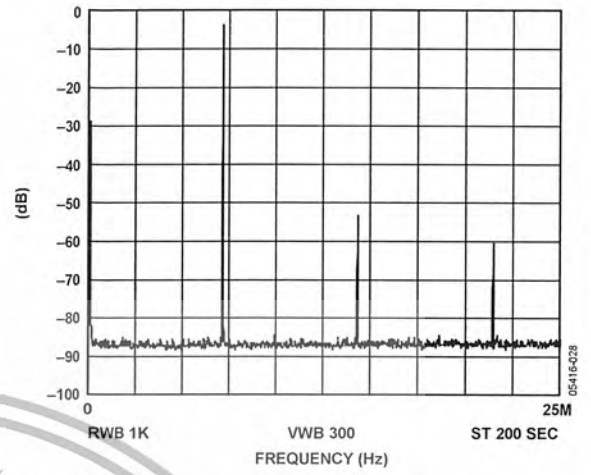


Figure 28. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 7.143 \text{ MHz} = f_{MCLK}/7$,
Frequency Word = 2492492

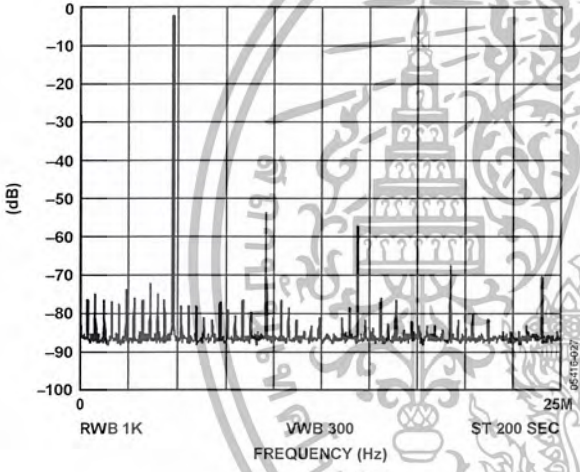


Figure 27. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 4.8 \text{ MHz}$,
Frequency Word = 189374C

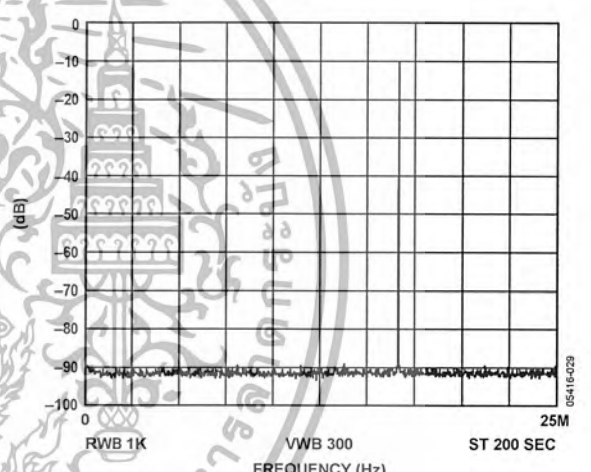


Figure 29. $f_{MCLK} = 50 \text{ MHz}$, $f_{OUT} = 16.667 \text{ MHz} = f_{MCLK}/3$,
Frequency Word = 5555555

TERMINOLOGY

Integral Nonlinearity (INL)

Integral nonlinearity is the maximum deviation of any code from a straight line passing through the endpoints of the transfer function. The endpoints of the transfer function are zero scale and full scale. The error is expressed in LSBs.

Differential Nonlinearity (DNL)

Differential nonlinearity is the difference between the measured and ideal 1 LSB change between two adjacent codes in the DAC. A specified differential nonlinearity of ±1 LSB maximum ensures monotonicity.

Spurious-Free Dynamic Range (SFDR)

Along with the frequency of interest, harmonics of the fundamental frequency and images of these frequencies are present at the output of a DDS device. The SFDR refers to the largest spur or harmonic that is present in the band of interest. The wideband SFDR gives the magnitude of the largest harmonic or spur relative to the magnitude of the fundamental frequency in the 0 to Nyquist bandwidth. The narrow-band SFDR gives the attenuation of the largest spur or harmonic in a bandwidth of ±200 kHz about the fundamental frequency.

Total Harmonic Distortion (THD)

Total harmonic distortion is the ratio of the rms sum of harmonics to the rms value of the fundamental. For the AD5932, THD is defined as:

$$THD(dB) = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1}$$

where:

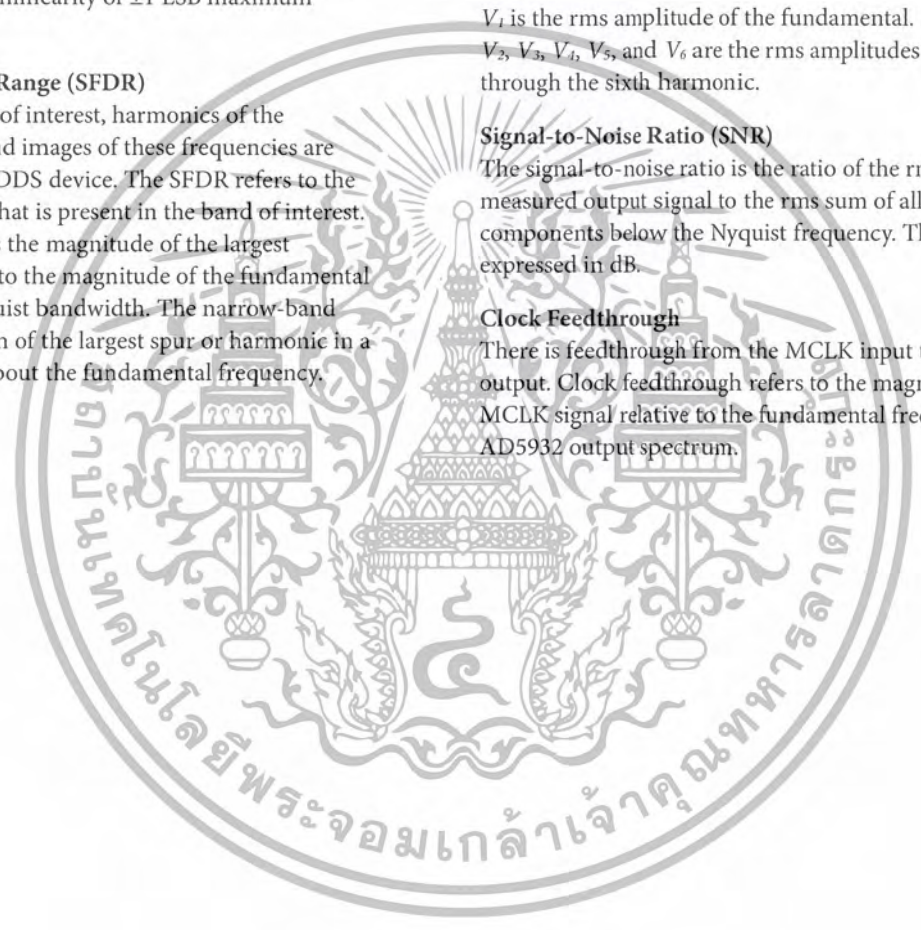
V_1 is the rms amplitude of the fundamental.
 $V_2, V_3, V_4, V_5,$ and V_6 are the rms amplitudes of the second through the sixth harmonic.

Signal-to-Noise Ratio (SNR)

The signal-to-noise ratio is the ratio of the rms value of the measured output signal to the rms sum of all other spectral components below the Nyquist frequency. The value for SNR is expressed in dB.

Clock Feedthrough

There is feedthrough from the MCLK input to the analog output. Clock feedthrough refers to the magnitude of the MCLK signal relative to the fundamental frequency in the AD5932 output spectrum.



THEORY OF OPERATION

The AD5932 is a general-purpose, synthesized waveform generator capable of providing digitally programmable waveform sequences in both the frequency and time domain. The device contains embedded digital processing to provide a scan of a user-programmable frequency profile allowing enhanced frequency control. Because the device is preprogrammable, it eliminates continuous write cycles from a DSP/microcontroller in generating a particular waveform.

FREQUENCY PROFILE

The frequency profile is defined by the start frequency (F_{START}), the frequency increment (Δf) and the number of increments per scan (N_{INCR}). The increment interval between frequency increments, t_{INT} , is either user-programmable with the interval automatically determined by the device (auto-increment mode), or externally controlled via a hardware pin (external increment mode). For automatic update, the interval profile can be for either a fixed number of clock periods or a fixed number of output waveform cycles.

In the auto-increment mode, a single pulse at the CTRL pin starts and executes the frequency scan. In the external-increment mode, the CTRL pin also starts the scan, but the frequency increment interval is determined by the time interval between sequential 0/1 transitions on the CTRL pin.

An example of a 2-step frequency scan is shown in Figure 30. Note the frequency swept output signal is continuously available and is, therefore, phase continuous at all frequency increments.

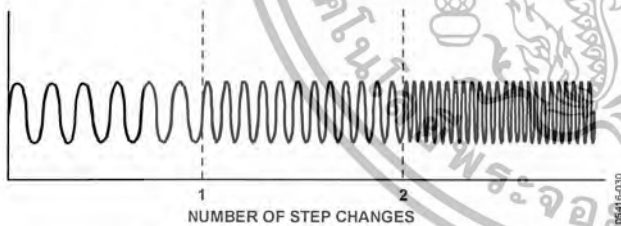


Figure 30. Operation of the AD5932

When the AD5932 completes the frequency scan from frequency start to frequency end, that is, from F_{START} incrementally to $(F_{START} + N_{INCR} \times \Delta f)$, it continues to output the last frequency in the scan (see Figure 31). Note that the frequency scan time is given by $(N_{INCR} + 1) \times t_{INT}$.

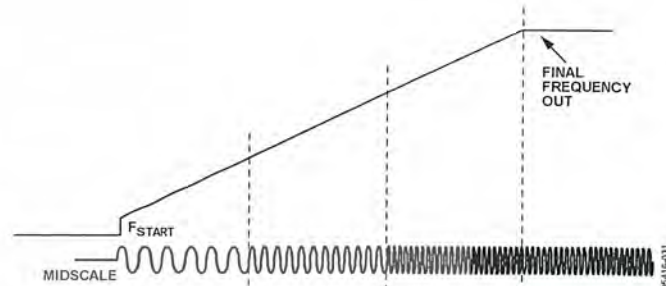


Figure 31. Frequency Scan

SERIAL INTERFACE

The AD5932 has a standard 3-wire serial interface that is compatible with SPI™, QSPI™, MICROWIRE™, and DSP interface standards.

Data is loaded into the device as a 16-bit word under the control of a serial clock input, SCLK. The timing diagram for this operation is shown in Figure 4.

The FSYNC input is a level-triggered input that acts as a frame synchronization and chip enable. Data can be transferred into the device only when FSYNC is low. To start the serial data transfer, FSYNC should be taken low, observing the minimum FSYNC to SCLK falling edge setup time, t_s . After FSYNC goes low, serial data is shifted into the device's input shift register on the falling edges of SCLK for 16 clock pulses. FSYNC may be taken high after the 16th falling edge of SCLK, observing the minimum SCLK falling edge to FSYNC rising edge time, t_h . Alternatively, FSYNC can be kept low for a multiple of 16 SCLK pulses and then brought high at the end of the data transfer. In this way, a continuous stream of 16-bit words can be loaded while FSYNC is held low. FSYNC should only go high after the 16th SCLK falling edge of the last word is loaded.

The SCLK can be continuous, or, alternatively, the SCLK can idle high or low between write operations.

POWERING UP THE AD5932

When the AD5932 is powered up, the part is in an undefined state and, therefore, must be reset before use. The seven registers (control and frequency) contain invalid data and need to be set to a known value by the user. The control register should be the first register to be programmed, as this sets up the part. Note that a write to the control register automatically resets the internal state machines and provides an analog output of midscale, because it performs the same function as the INTERRUPT pin. Typically, this is followed by a serial loading of all the required scan parameters. The DAC output remains at midscale until a frequency scan is started using the CTRL pin.

AD5932

PROGRAMMING THE AD5932

The AD5932 is designed to provide automatic frequency scans when the CTRL pin is triggered. The scan is controlled by a set of registers, the addresses of which are given in Table 5. The function of each register is described in more detail in the Setting Up the Frequency Scan section.

The Control Register

The AD5932 contains a 12-bit control register that sets up the operating modes, as shown in the following bit map.

D15	D14	D13	D12	D11 to D0
0	0	0	0	Control bits

This register controls the different functions and the various output options from the AD5932. Table 6 describes the individual bits of the control register.

To address the control register, D15 to D12 of the 16-bit serial word must be set to 0.

Table 6. Description of Bits in the Control Register

Bit	Name	Function
D15 to D12	ADDR	Register address bits.
D11	B24	Two write operations are required to load a complete word into the F _{START} register and the Δf register. When B24 = 1, a complete word is loaded into a frequency register in two consecutive writes. The first write contains the 12 LSBs of the frequency word and the next write contains the 12 MSBs. Refer to Table 5 for the appropriate addresses. The write to the destination register occurs after both words have been loaded, so the register never holds an intermediate value. When B24 = 0, the 24-bit F _{START} /Δf register operates as two 12-bit registers, one containing the 12 MSBs and the other containing the 12 LSBs. This means that the 12 MSBs of the frequency word can be altered independently of the 12 LSBs and vice versa. This is useful if the complete 24-bit update is not required. To alter the 12 MSBs or the 12 LSBs, a single write is made to the appropriate register address. Refer to Table 5 for the appropriate addresses.
D10	DAC ENABLE	When DAC ENABLE = 1, the DAC is enabled. When DAC ENABLE = 0, the DAC is powered down. This saves power and is beneficial when using only the MSB of the DAC input data (available at the MSBOUT pin).
D9	SINE/TRI	The function of this bit is to control what is available at the VOUT pin. When SINE/TRI = 1, the SIN ROM is used to convert the phase information into amplitude information, resulting in a sinusoidal signal at the output. When SINE/TRI = 0, the SIN ROM is bypassed, resulting in a triangular (up-down) output from the DAC.
D8	MSBOUTEN	When MSBOUTEN = 1, the MSBOUT pin is enabled. When MSBOUTEN = 0, the MSBOUT is disabled (three-state).
D7	Reserved	This bit must be set to 1.
D6	Reserved	This bit must be set to 1.
D5	INT/EXT INCR	When INT/EXT INCR = 1, the frequency increments are triggered externally through the CTRL pin. When INT/EXT INCR = 0, the frequency increments are triggered automatically.
D4	Reserved	This bit must be set to 1.
D3	SYNCSEL	This bit is active when D2 = 1. It is user-selectable to pulse at end of scan (EOS) or at each frequency increment. When SYNCSEL = 1, the SYNCOUT pin outputs a high level at end of scan and returns to 0 at the start of the subsequent scan. When SYNCSEL = 0, the SYNCOUT outputs a pulse of 4 × T _{CLOCK} only at each frequency increment.
D2	SYNCOUTEN	When SYNCOUTEN = 1, the SYNC output is available at the SYNCOUT pin. When SYNCOUTEN = 0, the SYNCOP pin is disabled (three-state).
D1	Reserved	This bit must be set to 1.
D0	Reserved	This bit must be set to 1.

Table 5. Register Addresses

Register Address				Mnemonic	Name
D15	D14	D13	D12		
0	0	0	0	C _{REG}	Control bits
0	0	0	1	N _{INCR}	Number of increments
0	0	1	0	Δf	Lower 12 bits of delta frequency
0	0	1	1	Δf	Higher 12 bits of delta frequency
0	1			t _{INT}	Increment interval
1	0				Reserved
1	1	0	0	F _{START}	Lower 12 bits of start frequency
1	1	0	1	F _{START}	Higher 12 bits of start frequency
1	1	1	0		Reserved
1	1	1	1		Reserved

SETTING UP THE FREQUENCY SCAN

As stated in the Frequency Profile section, the AD5932 requires certain registers to be programmed to enable a frequency scan. The Setting Up the Frequency Scan section discusses these registers in more detail.

Start Frequency (F_{START})

To start a frequency scan, the user needs to tell the AD5932 what frequency to start scanning from. This frequency is stored in a 24-bit register called F_{START} . If the user wishes to alter the entire contents of the F_{START} register, two consecutive writes must be performed: one to the LSBs and the other to the MSBs. Note that for an entire write to this register, Control Bit B24 (D11) should be set to 1, with the LSBs programmed first.

In some applications, the user does not need to alter all 24 bits of the F_{START} register. By setting Control Bit B24 (D11) to 0, the 24-bit register operates as two 12-bit registers, one containing the 12 MSBs and the other containing the 12 LSBs. This means that the 12 MSBs of the F_{START} word can be altered independently of the 12 LSBs and vice versa. The addresses of both the LSBs and the MSBs of this register are shown in the following bit map.

D15	D14	D13	D12	D11 to D0
1	1	0	0	12 LSBs of F_{START} <11...0>
1	1	0	1	12 MSBs of F_{START} <23...12>

Frequency Increments (Δf)

The value in the Δf register sets the increment frequency for the scan and is added incrementally to the current output frequency. Note that the increment frequency can be positive or negative, thereby giving an increasing or decreasing frequency scan.

At the start of a scan, the frequency contained in the F_{START} register is output. Next, the frequency ($F_{START} + \Delta f$) is output. This is followed by ($F_{START} + \Delta f + \Delta f$), and so on. Multiplying the Δf value by the number of increments (N_{INCR}) and adding it to the start frequency (F_{START}) give the final frequency in the scan. Mathematically, this final frequency/stop frequency is represented by

$$F_{START} + (N_{INCR} \times \Delta f)$$

The Δf register is a 23-bit register that requires two 16-bit writes to be programmed. Table 7 gives the addresses associated with both the MSB and LSB registers of the Δf word.

Table 7. Δf Register Bits

D15	D14	D13	D12	D11	D10 to D0	Scan Direction
0	0	1	0		12 LSBs of Δf <11...0>	N/A
0	0	1	1	0	11 MSBs of Δf <22...12>	Positive Δf ($F_{START} + \Delta f$)
0	0	1	1	1	11 MSBs of Δf <22...12>	Negative Δf ($F_{START} - \Delta f$)

Number of Increments (N_{INCR})

An end frequency is not required on the AD5932. Instead, this end frequency is calculated by multiplying the frequency increment value (Δf) by the number of frequency steps (N_{INCR}) and adding it to/subtracting it from the start frequency (F_{START}); that is, $F_{START} + N_{INCR} \times \Delta f$. The N_{INCR} register is a 12-bit register, with the address shown in the following bit map.

D15	D14	D13	D12	D11	D0
0	0	0	1	12 bits of N_{INCR}	<11...0>

The number of increments is programmed in binary fashion, with 000000000010 representing the minimum number of frequency increments (two increments) and 111111111111 representing the maximum number of increments (4095).

Table 8. N_{INCR} Data Bits

D11	...	D0	Number of Increments
0000	0000	0010	Two frequency increments. This is the minimum number of frequency increments.
0000	0000	0011	Three frequency increments.
0000	0000	0100	Four frequency increments.
...
1111	1111	1110	4094 frequency increments.
1111	1111	1111	4095 frequency increments.

Increment Interval (t_{INT})

The increment interval dictates the duration of the DAC output signal for each individual frequency of the frequency scan. The AD5932 offers the user two choices:

- The duration is a multiple of cycles of the output frequency.
- The duration is a multiple of MCLK periods.

The desired choice is selected by Bit D13 in the t_{INT} register as shown in the following bit map.

D15	D14	D13	D12	D11	D10 to D0
0	1	0	x	x	11 bits <10...0> Fixed number of output waveform cycles.
0	1	1	x	x	11 bits <10...0> Fixed number of clock periods.

Programming of this register is in binary form, with the minimum number being decimal 2. Note that 11 bits, D10 to D0, of the register are available to program the time interval. As an example, if $MCLK = 50$ MHz, then each clock period/base interval is $(1/50 \text{ MHz}) = 20$ ns. If each frequency must be output for 100 ns, then <00000000101> or decimal 5 must be programmed to this register. Note that the AD5930 can output each frequency for a maximum duration of $2^{11} - 1$ (or 2047) times the increment interval.

AD5932

Therefore, in this example, a time interval of $20 \text{ ns} \times 2047 = 40 \mu\text{s}$ is the maximum, with the minimum being 40 ns. For some applications, this maximum time of 40 μs may be insufficient. Therefore, to allow for sweeps that need a longer increment interval, time-base multipliers are provided. D12 and D11 are dedicated to the time-base multipliers, as shown in the bit map above. A more detailed table of the multiplier options is given in Table 9.

Table 9. Time-Base Multiplier Values

D12	D11	Multiplier Value
0	0	Multiply (1/MCLK) by 1
0	1	Multiply (1/MCLK) by 5
1	0	Multiply (1/MCLK) by 100
1	1	Multiply (1/MCLK) by 500

If MCLK = 50 MHz and a multiplier of 500 is used, then the base interval (T_{BASE}) is now $(1/(50 \text{ MHz} \times 500)) = 10 \mu\text{s}$. Using a multiplier of 500, the maximum increment interval is $10 \mu\text{s} \times 2^{11-1} = 20.5 \text{ ms}$. Therefore, the option of time-base multipliers gives the user enhanced flexibility when programming the length of the frequency window, because any frequency can be output for a minimum of 40 ns up to a maximum of 20.5 ms.

The above example shows a fixed number of clock periods. Note that the same equally applies to fixed numbers of clock cycles.

Length of Scan Time

The length of time to complete a user-programmed frequency scan is given by the following equation:

$$T_{\text{SCAN}} = (1 + N_{\text{INCR}}) \times T_{\text{BASE}}$$

ACTIVATING AND CONTROLLING THE SCAN

After the registers have been programmed, a 0 to 1 transition on the CTRL pin starts the scan. The scan always starts from the frequency programmed into the F_{START} register. It changes by the value in the Δf register and increases by the number of steps in the N_{INCR} register. However, the time interval of each frequency can be internally controlled using the t_{INT} register or externally controlled using the CTRL pin. The available options are

- Auto-increment
- External increment

Auto-Increment Control

The value in the t_{INT} register is used to control the scan. The AD5932 outputs each frequency for the length of time programmed in the T_{INT} register, before moving on to the next frequency.

To set up the AD5932 to this mode, INT/EXT INCR (Bit D5) must be set to 0.

External Increment Control

In this case, the time interval, t_{INT} , is set by the pulse rate on the CTRL pin. The first 0 to 1 transition on the pin starts the scan. Each subsequent 0 to 1 transition on the CTRL pin increments the output frequency by the value programmed into the Δf register.

To set up the AD5932 to this mode, INT/EXT INCR (Bit D5) must be set to 1.

INTERRUPT Pin

This function is used as an interrupt during a frequency scan. A low-to-high transition on this pin is sampled by the internal MCLK, thereby resetting internal state machines, which results in the output going to midscale.

STANDBY Pin

Sections of the AD5932 that are not in use can be powered down to minimize power consumption. This is done by using the STANDBY pin. For optimum power savings, it is recommended to reset the AD5932 before entering standby. Doing so reduces the power-down current to 20 μA .

When this pin is high, the internal MCLK is disabled, and the reference, DAC, and regulator are powered down. When in this state, the DAC output of the AD5932 remains at its present value, because the NCO is no longer accumulating. When the device is taken back out of standby mode, the MCLK is re-activated, and the scan continues. To ensure correct operation for new data, it is recommended that the device be internally reset, using a control register write or using the INTERRUPT pin, and then restarted.

OUTPUTS FROM THE AD5932

The AD5932 offers a variety of outputs from the chip. The analog outputs are available from the VOUT pin and include a sine wave and a triangle output. The digital outputs are available from the MSBOUT pin and the SYNCOUT pin.

Analog Outputs

Sinusoidal Output

The SIN ROM is used to convert the phase information from the frequency register into amplitude information, resulting in a sinusoidal signal at the output.

The AD5932 includes a 10-bit, high impedance, current source DAC that is configured for single-ended operation. An external load resistor is not required because the device has a $200\ \Omega$ resistor on board. To have a sinusoidal output from the VOUT pin, set SINE/TRI (Bit D9) in the control register to 1.

Triangle Output

The SIN ROM can be bypassed so that the truncated digital output from the NCO is sent to the DAC. In this case, the output is no longer sinusoidal. The DAC produces a 10-bit linear triangular function. To have a triangle output from the VOUT pin, set SINE/TRI (Bit D9) to 0. Note that DAC ENABLE (Bit D10) must be set to 1 (that is, the DAC is enabled) when using this pin.

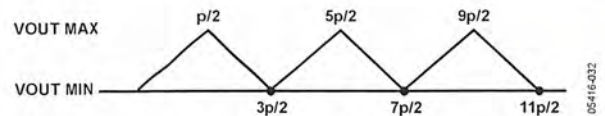


Figure 32. Triangle Output

Digital Outputs

Square-Wave Output from MSBOUT

The inverse of the MSB from the NCO can be output from the AD5932. By setting MSBOUTEN (Bit D8) to 1, the inverted MSB of the DAC data is available at the MSBOUT pin. This is useful as a digital clock source.



Figure 33. MSB Output

SYNCOUT Pin

The SYNCOUT pin can be used to give the status of the scan. It is user-selectable for the end of scan or to output a $4 \times T_{\text{clock}}$ pulse at frequency increments. The timing information for both of these modes is shown in Figure 6.

The SYNCOUT pin must be enabled before use. This is done using Bit D2 in the control register. The output available from this pin is then controlled by Bit D3 in the control register. See Table 6 for more information.

APPLICATIONS

GROUNDING AND LAYOUT

The printed circuit board that houses the AD5932 should be designed so that the analog and digital sections are separated and confined to certain areas of the board. This facilitates the use of ground planes that can be easily separated. A minimum etch technique is generally best for ground planes because it gives the best shielding. Digital and analog ground planes should be joined in only one place. If the AD5932 is the only device requiring an AGND-to-DGND connection, then the ground planes should be connected at the AGND and DGND pins of the AD5932. If the AD5932 is in a system where multiple devices require AGND-to-DGND connections, the connection should be made at one point only, a star ground point that should be established as close as possible to the AD5932.

Avoid running digital lines under the device because these couple noise onto the die. The analog ground plane should run under the AD5932 to avoid noise coupling. The power supply lines to the AD5932 should use as large a track as possible to provide low impedance paths and reduce the effects of glitches on the power supply line. Fast switching signals, such as clocks, should be shielded with digital ground to avoid radiating noise to other sections of the board. Avoid crossover of digital and analog signals. Traces on opposite sides of the board should run at right angles to each other, reducing the effects of feedthrough. A microstrip technique is by far the best but is not always possible with a double-sided board. In this technique, the component side of the board is dedicated to ground planes, while signals are placed on the other side.

Good decoupling is important. The analog and digital supplies to the AD5932 are independent and separately pinned out to minimize coupling between analog and digital sections of the device. All analog and digital supplies should be decoupled to AGND and DGND, respectively, with 0.1 μF ceramic capacitors in parallel with 10 μF tantalum capacitors. To achieve the best from the decoupling capacitors, they should be placed as close as possible to the device, ideally right up against the device. In systems where a common supply is used to drive both the AVDD and DVDD of the AD5932, it is recommended that the system's AVDD supply be used. This supply should have the recommended analog supply decoupling between the AVDD pin of the AD5932 and AGND and the recommended digital supply decoupling capacitors between the DVDD pin and DGND.

Interfacing to Microprocessors

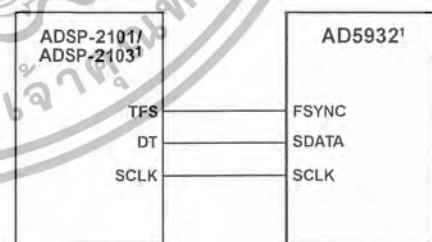
The AD5932 has a standard serial interface that allows the part to interface directly with several microprocessors. The device uses an external serial clock to write the data/control information into the device. The serial clock can have a frequency of 40 MHz maximum. The serial clock can be continuous, or it can idle high or low between write operations. When data/control information is being written to the AD5932, FSYNC is taken low and is held low while the 16 bits of data are being written into the AD5932. The FSYNC signal frames the 16 bits of information being loaded into the AD5932.

AD5932 TO ADSP-21XX INTERFACE

Figure 34 shows the serial interface between the AD5932 and the ADSP-21xx. The ADSP-21xx should be set up to operate in the SPORT transmit alternate framing mode (TFSW = 1). The ADSP-21xx are programmed through the SPORT control register and should be configured as follows:

- Internal clock operation (ISCLK = 1)
- Active low framing (INVTFS = 1)
- 16-bit word length (SLEN = 15)
- Internal frame sync signal (ITFS = 1)
- Generation of a frame sync for each write (TFSR = 1)

Transmission is initiated by writing a word to the Tx register after the SPORT has been enabled. The data is clocked out on each rising edge of the serial clock and clocked into the AD5932 on the SCLK falling edge.



¹ADDITIONAL PINS OMITTED FOR CLARITY.

Figure 34. ADSP-2101/ADSP-2103 to AD5932 Interface

AD5932 TO 68HC11/68L11 INTERFACE

Figure 35 shows the serial interface between the AD5932 and the 68HC11/68L11 microcontroller. The microcontroller is configured as the master by setting Bit MSTR in the SPCR to 1, which provides a serial clock on SCK while the MOSI output drives the serial data line, SDATA. Because the microcontroller does not have a dedicated frame sync pin, the FSYNC signal is derived from a port line (PC7). The set-up conditions for correct operation of the interface are as follows:

- SCK idles high between write operations (CPOL = 0).
- Data is valid on the SCK falling edge (CPHA = 1).

When data is being transmitted to the AD5932, the FSYNC line is taken low (PC7). Serial data from the 68HC11/68L11 is transmitted in 8-bit bytes with only eight falling clock edges occurring in the transmit cycle. Data is transmitted MSB first. In order to load data into the AD5932, PC7 is held low after the first eight bits are transferred and a second serial write operation is performed to the AD5932. Only after the second eight bits have been transferred should FSYNC be taken high again.

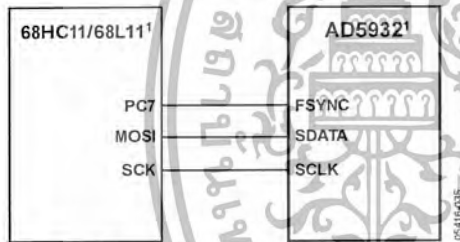
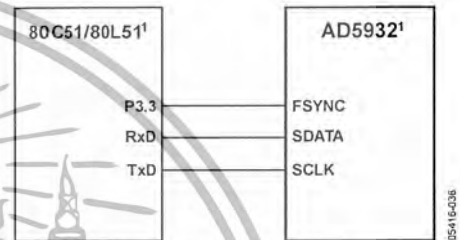


Figure 35. 68HC11/68L11 to AD5932 Interface

AD5932 TO 80C51/80L51 INTERFACE

Figure 36 shows the serial interface between the AD5932 and the 80C51/80L51 microcontroller. The microcontroller is operated in Mode 0 so that TxD of the 80C51/80L51 drives SCLK of the AD5932, while RxD drives the serial data line SDATA. The FSYNC signal is again derived from a bit programmable pin on the port (P3.3 being used in the diagram). When data is to be transmitted to the AD5932, P3.3 is taken low. The 80C51/80L51 transmits data in 8-bit bytes; thus, only eight falling SCLK edges occur in each cycle.

To load the remaining eight bits to the AD5932, P3.3 is held low after the first eight bits have been transmitted, and a second write operation is initiated to transmit the second byte of data. P3.3 is taken high following completion of the second write operation. SCLK should idle high between the two write operations. The 80C51/80L51 outputs the serial data in an LSB-first format. The AD5932 accepts the MSB first (the four MSBs being the control information, the next four bits being the address, while the eight LSBs contain the data when writing to a destination register). Therefore, the transmit routine of the 80C51/80L51 must consider this and rearrange the bits so that the MSB is output first.

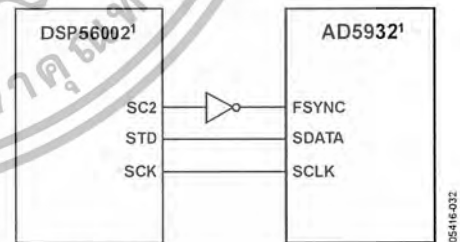


ADDITIONAL PINS OMITTED FOR CLARITY.

Figure 36. 80C51/80L51 to AD5932 Interface

AD5932 TO DSP56002 INTERFACE

Figure 37 shows the interface between the AD5932 and the DSP56002. The DSP56002 is configured for normal mode, asynchronous operation with a gated internal clock (SYN = 0, GCK = 1, SCKD = 1). The frame sync pin is generated internally (SC2 = 1), the transfers are 16 bits wide (WL1 = 1, WL0 = 0), and the frame sync signal frames the 16 bits (FSL = 0). The frame sync signal is available on Pin SC2, but it must be inverted before being applied to the AD5932. The interface to the DSP56000/DSP56001 is similar to that of the DSP56002.



ADDITIONAL PINS OMITTED FOR CLARITY.

Figure 37. DSP56002 to AD5932 Interface

EVALUATION BOARD

The AD5932 evaluation board allows designers to evaluate the high performance AD5932 DDS modulator with minimum effort.

The evaluation board interfaces to the USB port of a PC. It is possible to power the entire board from the USB port. All that is needed to complete the evaluation of the chip is either a spectrum analyzer or a scope.

The DDS evaluation kit includes a populated and tested AD5932 printed circuit board. The EVAL-AD5932EB kit is shipped with a CD-ROM that includes self-installing software. The PC is connected to the evaluation board using the supplied cable. The software is compatible with Microsoft® Windows® 2000 and Windows XP.

A schematic of the evaluation board is shown in Figure 38 and Figure 39.

Using the AD5932 Evaluation Board

The AD5932 evaluation kit is a test system designed to simplify the evaluation of the AD5932. An application note is also available with the evaluation board that gives full information on operating the evaluation board.

Prototyping Area

An area is available on the evaluation board for the user to add additional circuits to the evaluation test set. Users may want to build custom analog filters for the output or add buffers and operational amplifiers to be used in the final application.

XO vs. External Clock

The AD5932 can operate with master clocks up to 50 MHz. A 50 MHz oscillator is included on the evaluation board. However, this oscillator can be removed and, if required, an external CMOS clock can be connected to the part.



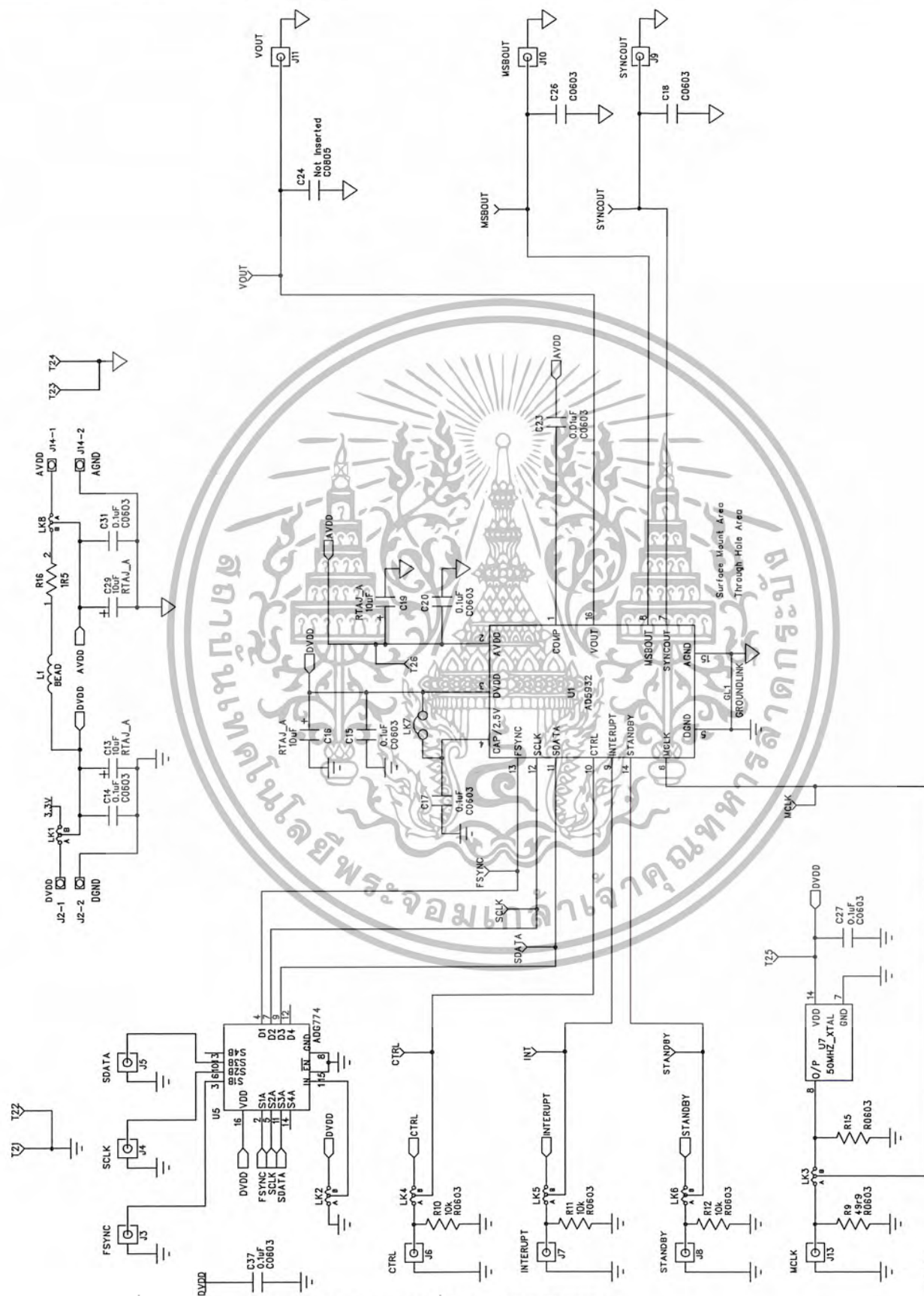


Figure 39. Page 2 of EVAL-AD5932EB Schematic

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้าน
การค้าใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาหรือเผยแพร่ข้อมูลไปยังผู้อื่นโดยไม่ได้รับอนุญาต
Rev. 0 | Page 24 of 28

OUTLINE DIMENSIONS

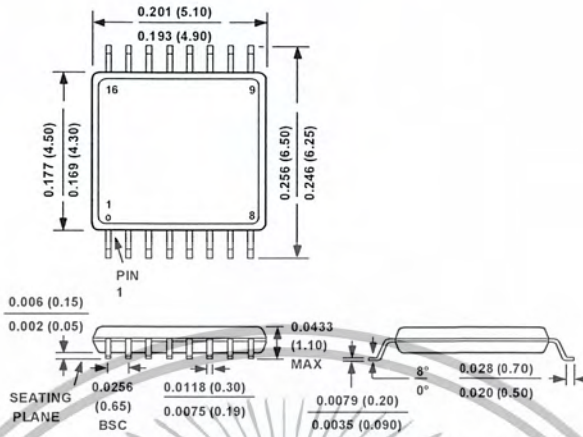


Figure 40. 16-Lead Thin Shrink Small Outline Package (TSSOP) (RU-16)
 Dimensions shown in millimeters

ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
AD5932YRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
AD5932YRUZ-REEL7 ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16
EVAL-AD5932EB		Evaluation Board	

¹ Z = Pb-free part.

NOTES



NOTES



NOTES



```

*****
'* Name : LC METER.BAS *
'* Author : Mr.Tanakorn Churaksa *
'* Date : 30/1/2011 *
'* Notes : *
'* : *
*****

```

```
' Program for control LCMeter
```

```
'VARIABLE
```

```

I      VAR BYTE
J      VAR BYTE

RTC_CMD  VAR BYTE
RTC_DATA  VAR BYTE
RTCSFTDATA  VAR BYTE
RTC_DATE  VAR BYTE
RTC_MONTH  VAR BYTE
RTC_YEAR  VAR BYTE
RTC_HOUR  VAR BYTE
RTC_MINUTE  VAR BYTE
RTC_SECOND  VAR BYTE
MODE     VAR BYTE

CTRL_REG  VAR WORD
NUM_INCR  VAR WORD
FREQ_DELTA  VAR WORD
FREQ_STRT  VAR WORD
DATASFT   VAR WORD
INTERVAL  VAR WORD
FREQ      VAR WORD

```



การนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
 ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

```

CAPA      VAR WORD
INDUCT    VAR WORD

SYMBOL    KEY1      = PORTA.5
SYMBOL    KEY2      = PORTE.0
SYMBOL    KEY3      = PORTE.2
SYMBOL    KEY4      = PORTE.1

SYMBOL    TXPIN     = PORTC.6
SYMBOL    RXPIN     = PORTC.7

SYMBOL    ADCCS     = PORTD.7
SYMBOL    ADCCLK    = PORTD.6
SYMBOL    ADCDOUT   = PORTD.5
SYMBOL    ADCDIN    = PORTD.4

SYMBOL    RTCLK     = PORTD.1
SYMBOL    RTIO      = PORTD.0
SYMBOL    RTCE      = PORTC.3

SYMBOL    SDTA      = PORTC.2
SYMBOL    SCLK      = PORTD.2
SYMBOL    FSYN      = PORTD.3
SYMBOL    CTRL      = PORTC.4

SYMBOL    LEDGREEN  = PORTA.3
SYMBOL    LEDRED    = PORTC.1
SYMBOL    LEADSTAS  = PORTD.2

```



```
include "fp1832.bas" ' Include file for 18xxxx
```

```
' include "fp18.bas"
```

```
DEFINE OSC 16
```

```
'DEFINE FOR LCD
```

```
DEFINE LCD_DREG PORTB
```

```
DEFINE LCD_DBIT 4
```

```
DEFINE LCD_RSREG PORTB
```

```
DEFINE LCD_RSBIT 2
```

```
DEFINE LCD_EREG PORTB
```

```
DEFINE LCD_EBIT 3
```

```
DEFINE LCD_BITS 4
```

```
DEFINE LCD_LINES 4
```

```
DEFINE LCD_COMMANDS 2000
```

```
DEFINE LCD_DATAUS 50
```

```
'DEFINE FOR ADC
```

```
DEFINE ADC_BITS 10
```

```
DEFINE ADC_CLOCK 3
```

```
DEFINE ADC_SAMPLES 60
```

```
'DEFINE FOR SERIAL COMMUNICATION
```

```
DEFINE HSER_RCSTA 90H
```

```
DEFINE HSER_TXSTA 20H
```

```
DEFINE HSER_BAUD 9600
```

```
DEFINE HSER_CLROERR 1
```

```
INTCON2.7 = 1 'INTERNAL PULL UP PORT B
```

```
ADCON1 = $86 'CONFIG FOR ANALOG AND DIGITAL IN THE SAME PORT OF A
```

```
TXSTA.2 = 1
```

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้าน
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

```
TRISA.0 = 1  'ANALOG CH 0 INPUT
TRISA.1 = 1  'ANALOG CH 1 INPUT
TRISA.2 = 1  'ANALOG CH 2 INPUT
```

```
TRISA.5 = 1  'KEY1
TRISE.0 = 1  'KEY2
TRISE.1 = 1  'KEY3
TRISE.2 = 1  'KEY4
```

```
TRISD.7 = 0  'CS MCP3202 ADC
TRISD.6 = 0  'CLK
TRISD.5 = 1  'DATA (OUT FROM MCP3202)
TRISD.4 = 0  'IN (OUT FROM CPU)
```

```
TRISD.1 = 0  'RTCLK
TRISD.0 = 1  'RTIO
TRISD.3 = 0  'RTCE
```

```
TRISC.5 = 0  'DIN DAC (OUT FROM CPU)
TRISC.4 = 0  'CLK
TRISD.3 = 0  'CS
```

```
TRISA.3 = 0  'LED GREEN
TRISC.1 = 1  'LED RED
```

```
TRISC.2 = 0  'SDTA
TRISD.2 = 0  'SCLK
TRISD.3 = 0  'FSYN
```

LCDOUT \$FE.1

การนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

```
LCDOUT " LC METER "
```

```
LCDOUT $FE,$C0
```

```
LCDOUT " "
```

```
LCDOUT $FE,$90
```

```
LCDOUT " "
```

```
LCDOUT $FE,$D0
```

```
LCDOUT " "
```

```
PAUSE 2000
```

```
GOTO START
```

```
INITIAL: high KEY1
```

```
HIGH KEY2
```

```
HIGH KEY3
```

```
HIGH KEY4
```

```
HIGH PSYN
```

```
LOW SCLK
```

```
LOW CTRL
```

```
FREQ = 200
```

```
RETURN
```

```
GETKEY: IF LEDRED = 1 THEN
```

```
FREQ = FREQ + 3
```

```
CALL PROG5932
```

```
PAUSE 100
```

```
'ELSE
```

```
' CALL CALC
```

```
ENDIF
```

```
RETURN
```

```
PROG5932: CALL CTRLREG 'CONTROL REGISTER
```

การนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้ใช้เพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

```
CALL FSTRT_SET 'FREQUENCY START
HIGH CTRL
PAUSEUS 100
LOW CTRL
LCDOUT $FE,$C0
LCDOUT "F",DEC FREQ
RETURN
```

SFT5932: LOW FSYN

```
HIGH SCLK
PAUSEUS 10
```

```
FOR I = 1 TO 16
```

```
SDTA = DATASFT.15
```

```
CALL CLK_ACTIVE
```

```
DATASFT = DATASFT << I
```

```
NEXT I
```

```
PAUSEUS 10
```

```
HIGH FSYN
```

```
RETURN
```

CLK_ACTIVE: PAUSEUS 5

```
LOW SCLK
```

```
PAUSEUS 5
```

```
HIGH SCLK
```

```
PAUSEUS 5
```

```
RETURN
```

CTRLREG: CTRL_REG = %0000111111111111

```
DATASFT = CTRL_REG
```

```
CALL SFT5932
```

```
RETURN
```

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก
ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป

```
'  
-----  
FSTRT_SET:  FREQ_STRT = FREQ  
            DATASFT = (FREQ_STRT & $0FFF)| $C000  '12 BITS LSB  
            CALL SFT5932  
            FREQ_STRT = FREQ_STRT >> 12  
            DATASFT = FREQ_STRT | $D000          '12 BIT MSB  
            CALL SFT5932  
            RETURN  
'
```

```
'CALC:      INDUCT = 2.5355*0.0000001/FREQ/FREQ  
'          CAPA = 0.25356/(FREQ*FREQ)  
'          LCDOUT $FE,$90  
'          LCDOUT "L",DEC INDUCT  
'          LCDOUT $FE,$D0  
'          LCDOUT "C",DEC CAPA  
'          RETURN  
'
```

```
START:      CALL INITIAL  
OPRLOOP:    CALL GETKEY  
            GOTO OPRLOOP  
'
```

```
-----  
END
```