

วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเตรเจอร์
โดยใช้ CDTA

UNIVERSAL FILTER AND QUADRATURE SINUSOIDAL OSCILLATOR
BASED ON CDTA



T117934

พัชรียาภรณ์ จินาวลัย
PHATCHARIYAPORN JINAWAN

ฉพ.

พ5230

เลขหมู่..... 2554

เลขทะเบียน..... 117934

วัน,เดือน,ปี... 22 ต.ค. 2554

b. 12348260
i.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2554

KMITL-2011-EN-M-010-062

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**UNIVERSAL FILTER AND QUADRATURE SINUSOIDAL OSCILLATOR
BASED ON CDTA**

PHATCHARIYAPORN JINAWAN



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2011

KMITL-2011-EN-M-010-062

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2011

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์ แบบควอดเรเจอร์โดยใช้ CDTA
นักศึกษา	นางสาวพัชริยาภรณ์ จินาวัลย์
รหัสนักศึกษา	52611229
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2554
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร. พิพัฒน์ พรหมมี

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอวงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่ใช้ CDTA และตัวเก็บประจุแบบต่อกราวด์ วงจรที่นำเสนอสามารถกำหนดฟังก์ชันกระแสเอาต์พุตของวงจรกรองความถี่ได้ห้ารูปแบบ (LP, HP, BP, BR, AP) ในวงจรเดียวกัน เมื่อทำการปรับกระแสไบอัสใหม่ก็สามารถกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ตามทฤษฎี วงจรที่นำเสนอสามารถปรับค่าตัวประกอบคุณภาพ Q_o โดยทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง ω_o คุณลักษณะของวงจรที่นำเสนอถูกจำลองแบบการทำงานด้วยโปรแกรม PSPICE ผลลัพธ์ที่ได้อยู่ในลักษณะที่สอดคล้องกับผลลัพธ์ในทางทฤษฎี

Thesis Title	Universal Filter and Quadrature Sinusoidal Oscillator Based on CDTA
Student	Miss Phatchariyaporn Jinawan
Student ID.	52611229
Degree	Master of Engineering
Program	Telecommunications Engineering
Year	2011
Thesis Advisor	Asst. Prof. Dr. Pipat Prommee

ABSTRACT

This thesis presents a universal filter and quadrature sinusoidal oscillator using CDTA and grounded capacitors. The proposed filter consists of output current filtering transfer functions (LP, HP, BP, BR, AP) without changing circuit topology. Oscillator is simply modified by only adjusting of particular biased current. In addition, parameters orthogonally with frequency response ω_o of quality factor Q_o can also be electronically tuned. Characteristics of the proposed filter are simulation using PSPICE and results are agreed with the theoretical.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จลุล่วงด้วยดี ก็ด้วยความกรุณาจากผู้มีพระคุณดังนี้

ขอกราบขอบพระคุณอาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ ดร.พิพัฒน์ พรหมมี ที่ให้ความสนับสนุน ให้คำปรึกษา แนะนำทางการแก้ปัญหาและเอื้อเฟื้อสถานที่ในการศึกษาวิจัย ซึ่งผู้เขียนได้รับความรู้ความสามารถในการเป็นนักวิจัยที่ดี รวมทั้งแนวทางในการดำเนินชีวิตที่ดี ซึ่งเป็นแบบอย่างที่ดีอย่างยิ่งให้กับผู้เขียน จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณ บริษัทเอไอเอ็น โกลบอลคอม และพี่ๆเพื่อนร่วมงานทุกท่าน ที่ให้เวลาอันมีค่าในการทำวิจัย

ขอขอบคุณ พี่ๆเพื่อนๆและน้องๆ ที่ได้ช่วยเหลือและแลกเปลี่ยนความคิดเห็นประสบการณ์มาโดยตลอด

ขอกราบขอบพระคุณบิดามารดา ตลอดจนญาติพี่น้องที่คอยสนับสนุนดูแลและให้กำลังใจที่ดีตลอดมา

สำหรับคุณงามความดีอันใดก็ตามที่เกิดจากวิทยานิพนธ์ฉบับนี้ ผู้เขียนขอมอบให้กับบิดามารดาผู้ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่านที่ได้ถ่ายทอดความรู้และประสบการณ์ที่ดีให้แก่ผู้เขียน

พัชรียาภรณ์ จินาวัลย์

สารบัญ

หน้า

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์.....	2
1.4 ขอบเขตของวิทยานิพนธ์.....	2
1.5 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วงจรย่อยที่ใช้ในวิทยานิพนธ์.....	4
2.1 เทคโนโลยีของซิมอสและทฤษฎีของมอสเฟต.....	4
2.1.1 เทคโนโลยีของมอส.....	4
2.1.2 โครงสร้างของมอสเฟต.....	5
2.1.3 ทฤษฎีการทำงานของมอสเฟต.....	7
2.1.4 สัญลักษณ์ของมอสเฟต.....	12
2.1.5 ชนิดของมอสเฟต.....	13
2.2 กลุ่มวงจรย่อยที่ใช้.....	17
2.2.1 โครงสร้างและหลักการทำงานของวงจรขยายความแตกต่าง(Different Amplifier).....	17
2.2.1.1 วงจรทรานสคอนดักแตนซ์แบบคู่อิพเพอร์เรนเชียล.....	17
2.2.1.2 วงจรดิฟแอมป์ในกรณีที่สัญญาณเข้ามีระดับสูง (Large-Signal).....	18
2.2.2 วงจรตามกระแสแบบซิมอส.....	19
2.2.2.1 โครงสร้างและการทำงานของวงจรสะท้อนกระแส (Current Mirror)	21
2.2.3 วงจรโอทีเอ.....	22
2.3 คุณสมบัติพื้นฐานของวงจร CDTA.....	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

2.3.1 ผลการจำลองการทำงานของ CDTA.....	25
บทที่ 3 หลักการพื้นฐานของวงจรตัวกรองความถี่.....	27
3.1 กล่าวนำ.....	27
3.1.1 เปรียบเทียบข้อดี ข้อเสียระหว่าง วงจรกรองความถี่แบบพาสซีฟเทียบกับ วงจรกรองความถี่แบบแอคทีฟ.....	27
3.2 หลักการพื้นฐานของวงจรกรองความถี่.....	28
3.3 ฟังก์ชันการถ่ายโอนแบบ ใ้ควอดเรติก.....	31
3.4 ค่าความไวต่อวงจร (Sensitivity).....	32
3.5 สรุป.....	33
บทที่ 4 วงจรกำเนิดสัญญาณ.....	34
4.1 กล่าวนำ.....	34
4.2 ประเภทของวงจรออสซิลเลเตอร์.....	34
4.2.1 วงจรออสซิลเลเตอร์ LC (LC oscillator circuit)	35
4.2.2 วงจรออสซิลเลเตอร์ RC	36
4.2.3 วงจรออสซิลเลเตอร์โดยใช้คริสตัล.....	38
4.2.4 วงจรออสซิลเลเตอร์ที่อยู่ในรูปแบบวงจรรวม (integrated oscillator circuit)	39
4.3 องค์ประกอบของวงจรออสซิลเลเตอร์และเงื่อนไขในการกำเนิดสัญญาณ.....	41
4.4 หลักการทำงานของวงจรออสซิลเลเตอร์.....	44
4.5 สรุป.....	45
บทที่ 5 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่และวงจรถ่ายสัญญาณไซน์แบบ ควอดเรเจอร์โดยใช้ CDTAs.....	46
5.1 กล่าวนำ.....	46
5.2 วงจรกรองความถี่หลายหน้าที่และวงจรถ่ายสัญญาณไซน์แบบควอดเรเจอร์โดยใช้ CDTAs ที่นำเสนอ.....	47
5.2.1 วงจรกรองความถี่หลายหน้าที่.....	48
5.2.2 วงจรถ่ายสัญญาณไซน์ที่นำเสนอ.....	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

5.3 ค่าความไวของวงจรที่นำเสนอต่ออุปกรณ์.....	50
5.4 การวิเคราะห์เชิงไม่เป็นอุดมคติของ CDTA.....	51
5.5 ผลจำลองการทำงานของวงจรที่นำเสนอ.....	52
5.6 สรุป.....	57
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ.....	58
6.1 บทสรุป.....	58
6.2 ข้อเสนอแนะแนวทางการวิจัยต่อ.....	58
เอกสารอ้างอิง.....	59
ภาคผนวก.....	61
ภาคผนวก ก. โปรแกรม PSPICE ที่ใช้วิเคราะห์สมรรถนะของวงจรในวิทยานิพนธ์.....	62
ภาคผนวก ข. การวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟ.....	67
ภาคผนวก ค. การวิเคราะห์แบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอส.....	70
ภาคผนวก ง. บทความวิจัยที่ได้รับการตีพิมพ์.....	77
ประวัติผู้เขียน.....	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่

หน้า

5.1 แสดงค่า W/L ของ CMOS CDTA 53



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 แผนผังของเทคโนโลยีวงจรรวม.....	4
2.2 โครงสร้างมอส (Metal Oxide Semiconductor: MOS).....	5
2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V).....	6
2.4 โครงสร้างของมอสเฟต.....	7
2.5 มอสเฟตในกรณีที่อิ่มตัว (Saturation: Pinch-off).....	9
2.6 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ขาเกต.....	10
2.7 ความสัมพันธ์ของกระแสเดรนและแรงดันขาเดรนกับซอส.....	11
2.8 สัญลักษณ์ของมอสเฟตชนิดต่างๆ.....	13
2.9 โครงสร้างของมอสเฟตแบบ D-MOSFET.....	14
2.10 โครงสร้างของมอสเฟตแบบ E-MOSFET.....	15
2.11 กราฟแสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS}	16
2.12 วงจรคู่อิพเพอร์เร็นเซียล.....	17
2.13 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับผลต่างของกระแส.....	19
2.14 วงจรตามกระแสแบบซิมอส.....	20
2.15 วงจรสะท้อนกระแสอย่างง่าย ที่สร้างจาก MOSFET.....	21
2.16 บล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ.....	22
2.17 วงจรโอทีเออย่างง่ายที่สร้างจากมอสทรานซิสเตอร์.....	23
2.18 วงจรโอทีเออินพุทกระแสแตกต่างแบบซิมอส.....	23
2.19 (ก) สัญลักษณ์ของ CDTA และ (ข) วงจรเสมือนของ CDTA.....	24
2.20 ความต้านทานอินพุทพอร์ต p และ n.....	25
2.21 ความแตกต่างของกระแสอินพุทที่พอร์ต z.....	25
2.22 กระแสพอร์ต x เมื่อปรับค่ากระแสไบอัส I_B	26
2.23 ความแตกต่างของกระแสอินพุทที่พอร์ต x.....	26
3.1 ระบบของวงจรกรองความถี่.....	28
3.2 ผลตอบสนองทางความถี่ในกรณีที่ป้อนอุดมคติของวงจรกรองความถี่.....	30
4.1 วงจรรอสซิลเลเตอร์ LC (ก) แบบโคลพิกซ์ (ข) แบบฮาร์ทเลย์.....	35
4.2 วงจรรอสซิลเลเตอร์ RC (ก) แบบเวนบริดจ์ (ข) แบบเล็อนเฟส.....	37
4.3 สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า.....	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.4 วงจรรออสซิลเลเตอร์โดยใช้คริสตัล.....	39
4.5 วงจรรออสซิลเลเตอร์โดยใช้ไอซีเบอร์ 555.....	39
4.6 บล็อกไดอะแกรมของวงจรรออสซิลเลเตอร์ที่มีการป้อนกลับแบบบวก.....	42
5.1 วงจรกรองความถี่และกำเนิดสัญญาณที่น่าเสนอ.....	47
5.2 Model TSMC MOSIS 0.25 μm ที่ใช้ในวิทยานิพนธ์.....	53
5.3 คุณสมบัติของวงจรกรองความถี่ เมื่อปรับค่า $I_B = 10 \mu\text{A}$	54
5.4 เอาต์พุตของวงจร APF ที่ความถี่ $\omega_0 = 1 \text{ MHz}$	54
5.5 คุณสมบัติของ BPF เมื่อปรับค่า I_B ของ CDTAs	55
5.6 เอาต์พุตของวงจรกรองแบบ BPF โดยทำการปรับค่า Q_0 ด้วยค่า I_{B3}	55
5.7 เอาต์พุตของวงจรกรองแบบ BRF โดยทำการปรับค่า Q_0 ด้วยค่า I_{B3}	56
5.8 เอาต์พุตการกำเนิดสัญญาณไซน์ที่ความถี่ 1 MHz.....	56
5.9 แสดงสเปกตรัมของสัญญาณไซน์.....	57
ค.1 วงจรตามกระแสแบบซิมอส.....	71
ค.2 แสดงแบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอส.....	71

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในอดีตได้มีอุปกรณ์แอคทีฟรูปแบบกระแสตัวหนึ่งถูกนำเสนอขึ้น จากการพัฒนามาจากโอทีเอเดิมที่ดัดแปลงอินพุตให้มีกระแสแตกต่าง ซึ่งใช้ชื่อว่าวงจรโอทีเออินพุตกระแสแตกต่าง (CDTA) [1] และได้มีการพัฒนาอย่างต่อเนื่อง [2-3] ในทางทฤษฎีค่าความต้านทานอินพุตและเอาต์พุตจะต้องมีค่าเป็นศูนย์และเป็นอนันต์ตามลำดับ เพื่อนำผลต่างของกระแสมาเป็นอินพุตที่พอร์ต z ต่อร่วมกับอุปกรณ์พาสซีฟที่สามารถปรับค่ากระแสได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสของ CDTA สามารถนำมาประยุกต์ใช้งานได้อย่างกว้างขวาง เช่น วงจรกรองความถี่ วงจรกำเนิดสัญญาณ ฯลฯ

ในด้านการออกแบบวงจรกรองความถี่นั้น สมการส่งผ่านแบบไบควอด นับว่าเป็นหลักการที่นิยมใช้กันอย่างกว้างขวาง และถูกนำมาสังเคราะห์เป็นวงจรกรองความถี่ได้อย่างมีประสิทธิภาพ ด้วยหลักการดังกล่าว สามารถสร้างวงจรกรองความถี่ได้หลายรูปแบบโดยการทำงานของวงจรกรองความถี่ตามหลักการนี้ ได้มีผู้เสนอไว้ในอดีต [4-7] วงจรกำเนิดสัญญาณไซน์ควอดเรเจอร์ถูกนำมาประยุกต์ใช้อย่างมาก เช่น การประมวลผลของสัญญาณระบบควบคุมอื่นๆ ดังนั้นที่ผ่านมาพบว่าได้มีการสังเคราะห์วงจรกำเนิดสัญญาณไซน์รูปแบบแรงดันและกระแส [8-11] ที่ใช้ฟังก์ชันลูกลับอันดับสอง โดยมีลูกลับเป็น 1 ต่อร่วมกับอุปกรณ์พาสซีฟ [8] หรือการนำแรงดันมาควบคุมความถี่ที่ใช้โอทีเอ [9] การออกแบบวงจรกำเนิดสัญญาณรูปแบบกระแสด้วยวิธีการของวงจรตามกระแส (CF) ร่วมกับอุปกรณ์พาสซีฟ [10] หรือใช้การชดเชยโพลของวงจรโอปแอมป์ (OA) ในรูปแบบกระแส [11] ใช้หลักการของวงจรสายพานกระแส (CCII) ต่อร่วมกับอุปกรณ์พาสซีฟรูปแบบกระแส [12]

วิทยานิพนธ์นี้นำเสนอ วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ในวงจรเดียวกัน ที่ใช้ CDTA และตัวเก็บประจุแบบต่อกราวด์เป็นอุปกรณ์หลัก เพื่อให้ได้ฟังก์ชันกระแสเอาต์พุตของวงจรกรองความถี่ทั้งห้ารูปแบบ สามารถปรับค่าความถี่ตอบสนอง ω_0 และ ค่าตัวประกอบคุณภาพ Q_0 โดยวิธีทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระ ทั้งยังกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ในวงจรเดียวกัน จากการปรับค่ากระแสไบอัสของ CDTA บางตัวเท่านั้น ซึ่งเมื่อเทียบกับวิทยานิพนธ์ในอดีต [1-12] พบว่าวงจรที่นำเสนอส่วนใหญ่จะนำเสนอเฉพาะในส่วนของวงจรกรองความถี่หรือวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์เท่านั้น ไม่ได้มีการนำเสนองจรรวมที่สามารถสร้างเป็นวงจรกรองความถี่และกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ในวงจรเดียวกันเหมือนกับวิทยานิพนธ์ที่นำเสนอในครั้งนี้ จากการใช้ตัวเก็บเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจูปแบบต่อกราวด์และไม่ใช่ตัวต้านทาน จึงทำให้วงจรที่นำเสนอแนะนี้เหมาะกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้มุ่งหวังเพื่อการศึกษาวงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้ CDTA และตัวเก็บประจูประจูปแบบต่อกราวด์ เป็นอุปกรณ์หลักซึ่งประกอบด้วยวงจรสองส่วนคือ วงจรขยายผลต่างกระแสและวงจรขยายค่าความนำ วงจรที่ออกแบบสามารถแปรค่าอัตราส่วนส่งผ่านกระแสของวงจรได้ ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่ากระแสไบอัสจากภายนอก ซึ่งช่วยลดจำนวนอุปกรณ์พาสซีฟในการออกแบบ ทำให้มีความยืดหยุ่นในการออกแบบและสะดวกในการแปรค่าเมื่อใช้งาน รวมถึงการนำไปประยุกต์ใช้งานในการประมวลผลสัญญาณทางอนาล็อกด้วย

1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์

จากการติดตามผลงานวิจัยและสิ่งตีพิมพ์ทั้งในระดับชาติและระดับนานาชาติที่เกี่ยวข้องกับการประยุกต์ใช้งานวงจร CDTA ที่เคยมีผู้เสนอมาก่อนหน้านั้นพบว่า การนำ CDTA มาประยุกต์สร้างเป็นวงจรกรองความถี่หลายหน้าที่นั้นจะไม่สามารถทำเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ภายในวงจรเดียวกันได้

ดังนั้นในวิทยานิพนธ์นี้จึงได้มีการนำเสนอการประยุกต์ใช้งานวงจร CDTA โดยสร้างเป็นวงจรกรองความถี่หลายหน้าที่ ซึ่งวงจรที่นำเสนอแนะนี้สามารถกำหนดฟังก์ชันกระแสเอาต์พุตของวงจรกรองความถี่ได้ห้ารูปแบบ (LP, HP, BP, BR, AP) ในวงจรเดียวกัน เมื่อทำการปรับกระแสไบอัสใหม่ก็สามารถกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ตามทฤษฎี และวงจรที่ออกแบบนี้ใช้เพียง CDTA ต่อร่วมกับตัวเก็บประจุเทียบกราวด์ ซึ่งเป็นอุปกรณ์แอทีฟ ไม่มีการใช้อุปกรณ์พาสซีฟต่อร่วม อีกทั้งวงจรที่นำเสนอแนะยังสามารถปรับค่าตัวประกอบคุณภาพ Q_0 ด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง ω_0 ซึ่งจากการศึกษาค้นคว้างานวิจัยที่เคยมีการนำเสนอแนะมาก่อนหน้านั้นพบว่ายังไม่มียกยักกลุ่มใดนำเสนอหลักการดังกล่าวนี้เลย

1.4 ขอบเขตของวิทยานิพนธ์

จากการศึกษาค้นคว้างานวิจัยมานั้นสามารถสรุปขอบเขตของวิทยานิพนธ์ได้ดังนี้คือ

- 1) ได้นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่ ที่ทำงานในโหมดของกระแส โดยใช้อุปกรณ์ CDTA เป็นอุปกรณ์หลัก ต่อร่วมกับตัวเก็บประจุเทียบกราวด์

โดยวงจรที่ออกแบบสามารถกำหนดฟังก์ชันกระแสเอาต์พุตของวงจรรองความถี่ได้ห้ารูปแบบ (LP, HP, BP, BR, AP)

2) ในวงจรเดียวกันที่ออกแบบนั้น เมื่อปรับค่ากระแสไบอัสจากภายนอกวงจรที่ออกแบบ จะต้องสามารถกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ และวงจรที่ออกแบบนี้สามารถปรับค่าตัวประกอบคุณภาพ Q_0 โดยทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง ω_0

1.5 รายละเอียดของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บท และภาคผนวก 3 ภาค ด้วยกันคือ

บทที่ 1 บทนำ เป็นการกล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ การนำเสนอหลักการใหม่ของวิทยานิพนธ์ ขอบเขตของวิทยานิพนธ์ และรายละเอียดของวิทยานิพนธ์

บทที่ 2 เป็นการกล่าวถึงเทคโนโลยีของมอสและวงจรร้อยที่ใช้ในวิทยานิพนธ์ รวมทั้งหลักการพื้นฐานและคุณสมบัติของวงจร CDTA

บทที่ 3 เป็นหลักการพื้นฐานและคุณสมบัติวงจรรองความถี่ทั้ง 5 รูปแบบ พร้อมทั้งฟังก์ชันถ่ายโอนแบบไบควอดราติก (biquadratic function)

บทที่ 4 เป็นการกล่าวถึงหลักการพื้นฐานและคุณสมบัติวงจรกำเนิดสัญญาณ

บทที่ 5 เป็นการกล่าวถึงวงจรรองความถี่หลายหน้าที่และวงจรมีสัญญาณไซน์แบบควอดเรเจอร์ที่นำเสนอ รวมทั้งการวิเคราะห์ค่าความคลาดเคลื่อนในการส่งผ่านกระแสของวงจรสมรรถนะทางความถี่ของวงจร ทำการปรับค่าตัวประกอบคุณภาพ Q_0 และ ปรับค่าความถี่ตอบสนอง ω_0 และผลจำลองการทำงานของวงจรที่ออกแบบ โดยใช้โปรแกรม PSPICE

บทที่ 6 เป็นบทสุดท้ายที่กล่าวถึง บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ

ส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก มีรายละเอียดดังนี้

ภาคผนวก ก โปรแกรม PSPICE ที่ใช้ในการวิเคราะห์สมรรถนะของวงจรในวิทยานิพนธ์

ภาคผนวก ข แสดงการวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟ

ภาคผนวก ค การวิเคราะห์แบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซีมอส

ภาคผนวก ง ผลงานวิจัยที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

บทที่ 2

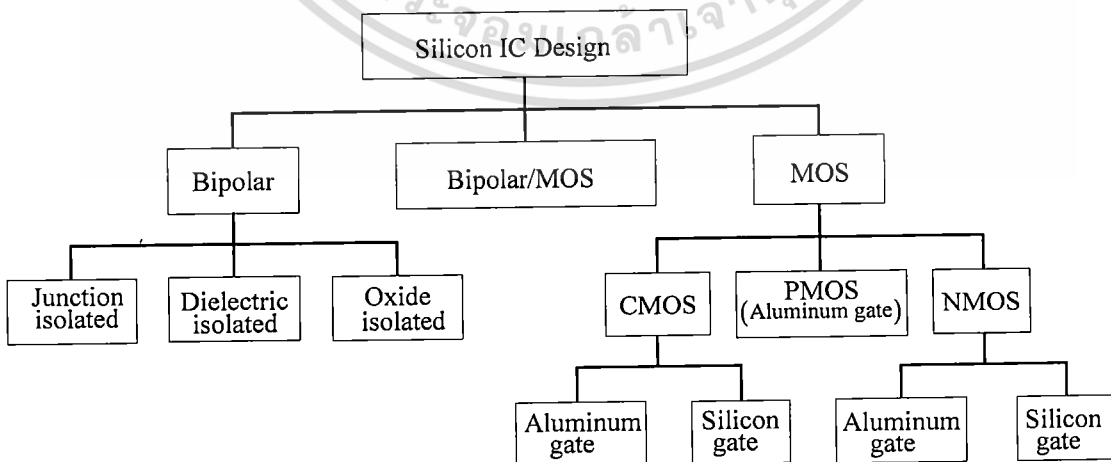
วงจรร้อยที่ใช้ในวิทยานิพนธ์

2.1 เทคโนโลยีของซีมอสและทฤษฎีของมอสเฟต

วงจรรวม (Integrated Circuit) ซึ่งเราเรียกย่อๆ ว่า IC ที่กล่าวถึงในที่นี้จะอยู่ในลักษณะที่เป็นโมโนลิทิก (Monolithic) กล่าวคือ วงจรทั้งหมดซึ่งประกอบด้วย ส่วนประกอบ (Component) ต่างๆ ทั้งแบบแอคทีฟ และแบบพาสซีฟ อยู่บนสารกึ่งตัวนำเดียวกัน วงจรรวมนี้โดยทั่วๆ ไปจะแบ่งเป็น 2 พวกใหญ่ๆ คือ พวกกลีเนียร์ และ ดิจิตอล ซึ่งในวิทยานิพนธ์นี้จะเน้นไปในการออกแบบวงจรกลีเนียร์

2.1.1 เทคโนโลยีของมอส

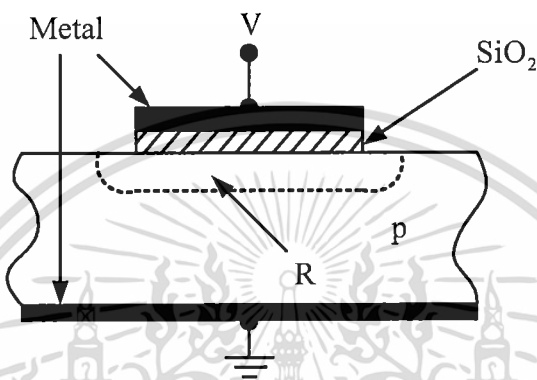
ในการพัฒนาของเทคโนโลยี VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆ หลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากของงานด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมอยู่บนชิพเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุด ซึ่งในวงจรรวมอนาล็อก ก็เป็นบทบาทสำคัญของการผลิต IC โดยการออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบที่เป็นอนาล็อก (Analog Circuit) ส่วนใหญ่ที่เรารู้จักก็คือ วงจรตัวกรองความถี่ วงจรแปลงอนาล็อกเป็นดิจิตอล และดิจิตอลเป็นอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราการขยายอัตโนมัติ (Automatic Gain Control) ฯลฯ



รูปที่ 2.1 แผนผังของเทคโนโลยีวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการออกแบบ IC จะนิยมใช้เทคโนโลยีอยู่ 2 แบบ คือแบบไบโพลาร์ (BJT) และแบบมอส (MOS) โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมด จะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน (Silicon Integrate Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้นจะใช้เทคโนโลยีของไบโพลาร์ แต่ในสมัยนี้เทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งในส่วนองเทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรที่ถูกรออกแบบไว้ มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor)



รูปที่ 2.2 โครงสร้างมอส (Metal Oxide Semiconductor: MOS)

2.1.2 โครงสร้างของมอสเฟต

จากรูปที่ 2.2 เป็นการประกอบของชั้นต่างๆ ของโครงสร้างแบบมอส ประกอบด้วยโลหะชั้นบน ซิลิกอนไดออกไซด์ (SiO₂) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์

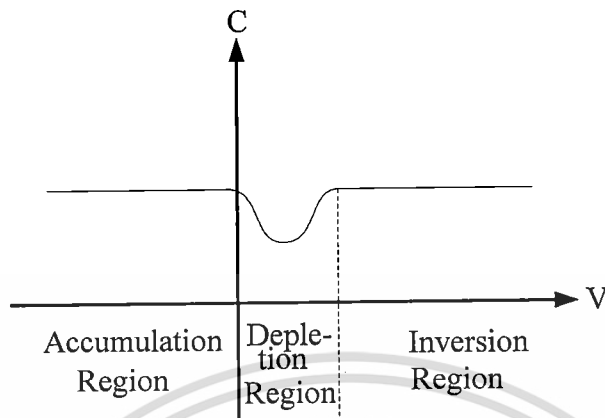
สมมุติให้ V เป็นลบจะมีสนามไฟฟ้าคร่อมชั้นของซิลิกอน (โฮล) ไปที่บริเวณ R ได้โลหะชั้นล่าง ประจุลบจะรวมตัวอยู่กับแผ่นโลหะ (Electrode) ด้านบน และประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้ อุปกรณ์นี้จะแสดงตัวเป็นตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้า เป็นดังสมการ

$$C \approx \epsilon_{ox} \frac{A}{l} \tag{2.1}$$

จากสมการที่ (2.1) ϵ_{ox} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของซิลิกอนไดออกไซด์ โดย $\epsilon_{ox} = \epsilon_o k_{ox}$ มีค่า $\approx 3.5 \text{ pF/cm}$ โดยที่ k_{ox} คือค่าความเป็นฉนวนของ SiO₂ ($k_{ox} = 3.9$), ϵ_o คือค่าการยอมให้กระแสไฟฟ้าผ่านของบรรยากาศ ($\epsilon_o \approx 8.854 \times 10^{-14} \text{ F/cm}$) สำหรับ A คือพื้นที่หน้าตัดของขั้วโลหะด้านบน และ l เป็นความหนาชั้นออกไซด์ ซิลิกอนชนิดพี ที่อยู่ระหว่าง R

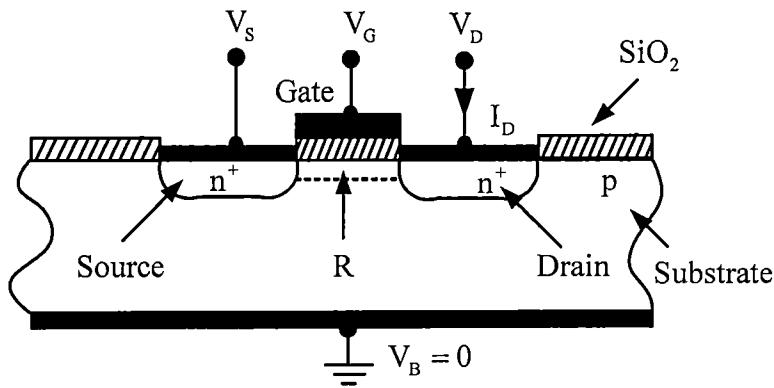
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และโลหะชั้นล่าง จะแสดงตัวเป็นความต้านทาน หรืออีกนัยหนึ่งก็คือค่าตัวเก็บประจุความสูงนั่นเอง



รูปที่ 2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)

ขั้นต่อไป สมมติให้ V มีแรงดันเป็นบวกค่าน้อยๆ จะเกิดสนามไฟฟ้า ซึ่งจะผลักโฮล ผลที่ได้คือ ประจุลบจะแยกออกจากกัน โดยโฮลเคลื่อนที่ จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่งเรียกว่า Depletion Layer และประจุบวกก็จะรวมตัวอยู่ที่ Electrode ด้านบน และจะเป็นเสมือนตัวเก็บประจุ เมื่อ V เพิ่มขึ้นเรื่อยๆ จะมีปรากฏการณ์ใหม่เกิดขึ้น โดยความร้อนที่เกิดจากโฮลและอิเล็กตรอน เกิดขึ้นเรื่อยๆ ในสารกึ่งตัวนำ ถ้าสนามไฟฟ้าที่ถูกสร้างจาก V เป็นบวกอย่างเพียงพอ จะสามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปที่ R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่งประจุบวกจะรวมตัวอยู่ที่ Electrode ด้านบน ขณะเดียวกันประจุลบหรืออิเล็กตรอนจะอยู่ที่ชั้นของผิวหน้า จากสมการที่ (2.1) ค่าของ I ซึ่งเป็นความหนาของ SiO_2 และค่าของ C จะมีค่าเท่ากับกับกรณีที่ค่า V เป็นบวกกับในกรณีที่ค่า V เป็นลบ แต่ในกรณีที่ค่า V เป็นบวกน้อยๆ จะอยู่ใน Depletion Region ซึ่งค่า C ในเทอมของ V จะแสดงไว้ในรูปที่ 2.3 ซึ่งมีชื่อเรียกอยู่ 3 Region คือ Accumulation Region, Depletion Region, และ Inversion Region โดยพิจารณาจากรูปที่ 2.4 แสดงถึงรายละเอียดของมอสเฟต ซึ่งจะเห็น n^+ (การโด๊ปสารชนิด n) Region อยู่ 2 ตัวในสารกึ่งตัวนำชนิดพี ในด้านซ้ายเราจะเรียกว่า ซอร์ส (Source) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_S ในด้านขวาเราจะเรียกว่า เดรน (Drain) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่า เกท (Gate) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_G และตัวถังของอุปกรณ์ตัวนี้ จะเรียกว่า ซับสเตรท (Substrate) หรือ บัค (Bulk) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_B



รูปที่ 2.4 โครงสร้างของมอสเฟต

NMOS ประกอบด้วยส่วนซับสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เราเรียกว่า ซอส (Source) และเดรน (Drain) บนผิวหน้าระหว่างซอสกับเดรน จะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์จะมีโพลีซิลิกอน ซึ่งทำหน้าที่เรียกว่า เกท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็น และสารกึ่งตัวนำชนิดพี ถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS

ระยะระหว่างสารกึ่งตัวนำที่เป็น ซอส และเดรนเรียกว่า ความยาวแชนแนล (Channel Length: L) และความกว้างของช่องระหว่างซอสและเดรน เรียกว่า ความกว้างแชนแนล (Channel Width: W)

2.1.3 ทฤษฎีการทำงานของมอสเฟต

มอสทรานซิสเตอร์ หรือมอสเฟต (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor และมีอีกชื่อหนึ่งว่า อินซูลเกตเทตเกทเฟต (Insulated Gate FET) หรือ IGFET เป็นสารกึ่งตัวนำชนิดหนึ่ง ซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแสในช่องนำกระแส ในปัจจุบันมอสเฟตได้เข้ามาแทนที่ทรานซิสเตอร์ชนิดไบโพลาร์ เนื่องจากโครงสร้างง่าย มีขั้นตอนการผลิตไม่ยุ่งยาก มีขนาดเล็กทำให้ผลิตได้ปริมาณมากๆ ต่อผลึกสารกึ่งตัวนำหนึ่งชิ้น มีความต้านทานอินพุตสูง (High Input Impedance) การสูญเสียต่ำ (Low Dissipation) สัญญาณรบกวนต่ำ แต่มอสเฟตก็ยังมีข้อเสีย เมื่อเปรียบเทียบกับทรานซิสเตอร์แบบไบโพลาร์ คือการทำงานที่พลังงานต่ำ และอัตราการขยายต่ำ

จากรูปที่ 2.4 สมมติให้ ซอส เป็นกราวด์ ($V_S = 0$) และ V_D เป็นบวกน้อยๆ ประมาณ 0.5 โวลต์ เมื่อพิจารณากระแสเดรน (I_D) โดยให้ V_G เพิ่มขึ้นจาก 0 ไปเรื่อยๆ ในทางบวก เห็นได้ว่าที่เกทจะมีนวกขึ้น โดยชั้นของออกไซด์ จะไม่มีกระแส I_G ที่ n^+ ของขาเดรน และรอบๆ คือ ซับส

เตรทชนิด P จากทฤษฎีสารกึ่งตัวนำ P-N Junction เมื่อชั้บเตรทเป็นกราวด์ และ $V_D > 0$ จะเป็น Reverse Bias ขณะที่ $V_G = 0$, $I_D = 0$

ให้ V_G เพิ่มขึ้น บริเวณ R ก็จะว่างเปล่า และเมื่อ R ว่างเปล่า ทำให้ $I_D = 0$ เนื่องจากยังเป็น Reverse Bias เช่นเดียวกัน ในทางตรงกันข้าม ถ้า V_G เปลี่ยนไปเป็นขั้วตรงกันข้าม จะทำให้บริเวณ R มีอิเล็กตรอนเข้ามา ในชั้นที่มีอิเล็กตรอนเคลื่อนที่อยู่นั้นจะเรียกว่า Inversion Layer หรือ แชนแนล (Channel) ซึ่งจะทำให้การเชื่อมขาเดรนกับขาซอส และเมื่อเดรนเป็นบวกเมื่อเทียบกับซอส อิเล็กตรอนจะไหลจากซอสไปหาเดรน ซึ่งเป็นผลทำให้กระแส $I_D > 0$ ซึ่งขณะเดียวกันจะต้องมี แรงดันค่าน้อยๆ ที่ขาเกต V_G ในการสร้างแชนแนล เรียกว่า Threshold Voltage ซึ่งใช้สัญลักษณ์ว่า V_T

อิเล็กตรอนในแชนแนลนั้น ส่วนน้อยจะเกิดจากผลของความร้อนจากฐานรอง แต่ส่วนมาก เกิดจากสนามไฟฟ้า โดยแรงดัน V_G อิเล็กตรอนออกจากขาซอส และอิเล็กตรอนบางตัวจะเกิดจาก ขาเดรน แต่เมื่อ $V_G > 0$ ขาเดรนและฐานรองจะอยู่ในสภาวะ Reverse Bias ซึ่งอิเล็กตรอนจะ เคลื่อนที่ออกได้ยากจากขาเดรน

เมื่อเกิดค่าความต่างศักย์ขึ้นระหว่างปลายสองข้างของแชนแนล อิเล็กตรอนในแชนแนลจะ ถูกดึงดูดไปที่ขาเดรน จึงเป็นการเพิ่มอิเล็กตรอนความร้อนเคลื่อนที่แบบ ไม่มีทิศทาง การเคลื่อนที่ อย่างไม่สม่ำเสมอ เป็นเหตุมาจากกระแสไหลเมื่อค่า V_G น้อยๆ ทำให้แชนแนล แสดงตัวเป็นความ ด้านทาน จากค่า $I_D \approx \frac{V_D}{R}$ โดยที่ความต้านทานของแชนแนล R มีค่าเป็น

$$R = \frac{L}{W \mu_n |Q_n|} \quad (2.2)$$

โดยที่ μ_n คือ ค่าความคล่องของอิเล็กตรอน, Q_n คือค่าความเข้มของประจุของอิเล็กตรอน ในแชนแนล และ V_G เป็นแรงดันที่ขาเกต มีสองเทอมเป็น $(V_G - V_T)$ ได้เป็น

$$Q = -C_{ox}(V_G - V_T) \quad (2.3)$$

โดยที่ $C_{ox} = \frac{\epsilon_{ox}}{l}$ คือค่าความจุ(ต่อหนึ่งหน่วยพื้นที่) ของชั้นออกไซด์ที่กั้นระหว่างเกต กับแชนแนล ใช้ในกรณีของ V_D มีค่าน้อยๆ ($V_D \ll (V_G - V_T)$) ได้เป็น

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T) V_D \quad (2.4)$$

ซึ่งทรานซิสเตอร์แสดงตัวเป็นความต้านทานโดยควบคุมด้วย V_G มีสมการเป็น

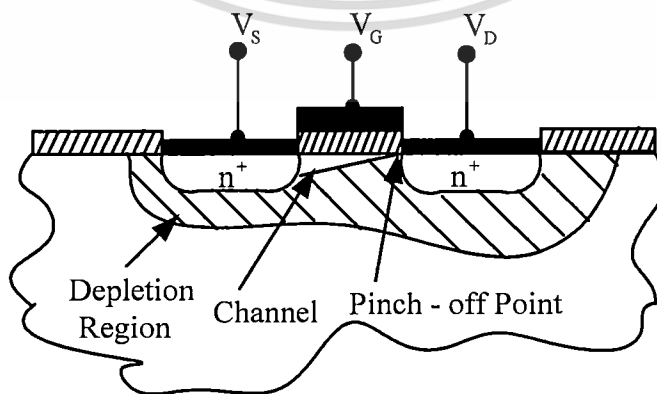
$$R = \left[\mu_n C_{ox} \frac{W}{L} (V_G - V_T) \right]^{-1} \quad (2.5)$$

เมื่อ V_D เพิ่มขึ้น และจะไม่สามารถพิจารณา V_G แต่เพียงอย่างเดียวได้ ดังนั้นสมการที่ (2.5) จึงไม่สามารถที่จะใช้ได้ ศักดาของแชนแนลที่ขอสมีค่าเป็น 0 และขณะเดียวกันที่เทรนนีมีค่าเป็น V_D โดยสามารถสมมุติค่าแรงดันเฉลี่ยในแชนแนล มีค่าเท่ากับ $V_D/2$ เป็นผลให้ค่าแรงดันเฉลี่ยระหว่างเกตกับแชนแนล มีค่าเป็น $(V_G - V_D/2)$ แล้วนำไปแทน V_G ในสมการที่ (2.4) ได้เป็น

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T - \frac{V_D}{2}) V_D \quad (2.6)$$

ซึ่งในสมการที่ (2.6) เป็นการประมาณที่ใช้ได้ดีในกรณีที่ $V_D < (V_G - V_T)$ ซึ่งเรียกช่วงการทำงานของมอสเฟตช่วงนี้ว่า ช่วง Linear Region หรือ Ohmic Region หรือ Triode Region

เมื่อ $V_D < (V_G - V_T)$ จะเกิดปรากฏการณ์อีกอย่างหนึ่งขึ้น พิจารณาจากรูปที่ 2.5 แสดงถึงค่าศักดาที่แปรเปลี่ยนไปภายในแชนแนล และปริมาณความเข้มข้นของประจุที่ Q_n ที่ค่อยๆ ลดลงเมื่อใกล้กับขาเดรน ถ้าที่ขาเดรนนีแรงดันเท่ากับ $V_D = V_G - V_T$ ทำให้แรงดันระหว่างเกตกับแชนแนลมีค่าไม่เพียงพอที่จะรักษาสภาพของแชนแนล Depletion Region จะแผ่ไปรอบๆ ขาซอส แชนแนล และขาเดรน ในบางที่อาจจะเรียกปรากฏการณ์นี้ว่า Pinch-off ในรูปที่ 2.5 จะเห็นจุด Pinch-off ซึ่งจะเคลื่อนที่ไปทางขาซอส เมื่อแรงดันที่ขาเดรนเพิ่มขึ้น ในขณะนี้แชนแนลได้แผ่จากขาซอสไปถึงจุด Pinch-off ที่ใดที่หนึ่งได้ขาเกต ช่วงระหว่างจุด Pinch-off จะเป็น Depletion Region อิเล็กตรอนจากแชนแนล และถูกฉีดออกไปที่จุด Pinch-off ไปที่ Depletion Region และจะถูกดูดไปที่ขาเดรน โดยสนามไฟฟ้าที่เกิดจากความต่างศักย์ที่ขาเดรนกับจุด Pinch-off



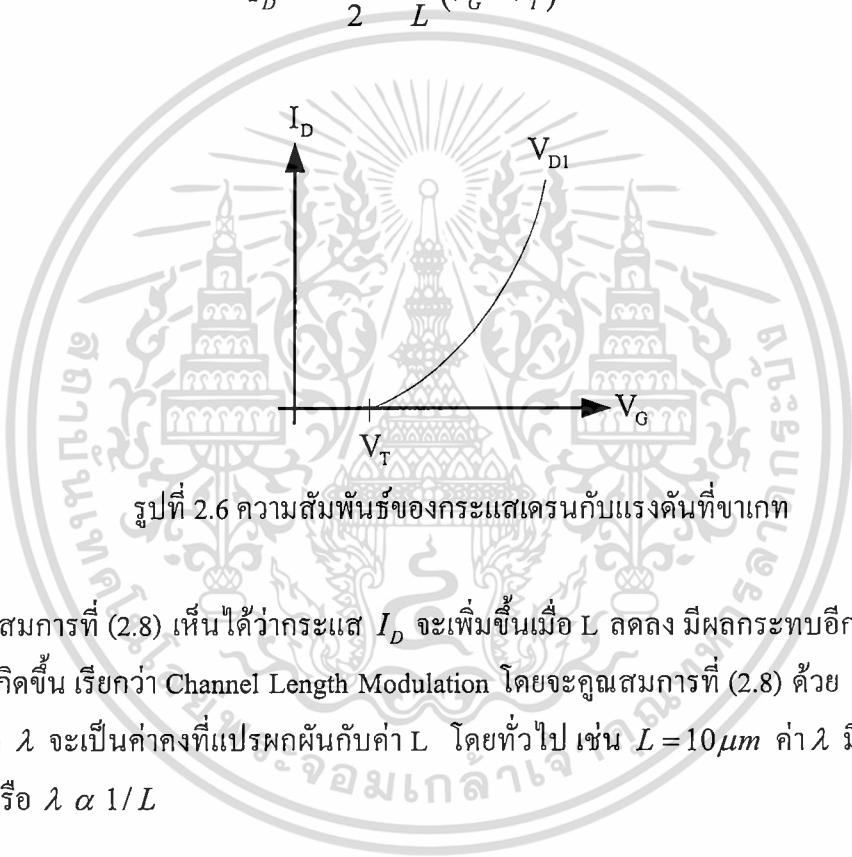
รูปที่ 2.5 มอสเฟตในกรณีที่อิ่มตัว (Saturation: Pinch-off)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่แรงดัน $V_{DS} \triangleq (V_D - V_S)$ จะถูกแบ่งเป็นสองส่วนคือที่แซนแนระหว่างขาซอสกับจุด Pinch-off และที่ Depletion Region ระหว่างจุด Pinch-off กับขาเดรน ซึ่งจุดนี้จะมีค่าความต้านทานสูงกว่า และค่า V_{DS} ส่วนใหญ่จะอยู่ที่ส่วนนี้ และเมื่อเพิ่มค่า I_D ขึ้นไป ก็เป็นการประมาณค่าที่ใช้ได้ดี ผลที่ได้เมื่อแรงดันที่ Depletion Region เพิ่มขึ้น จะทำให้กระแส I_D เพิ่มขึ้น เมื่อ $V_D > (V_G - V_T)$ ดังสมการที่ (2.7)

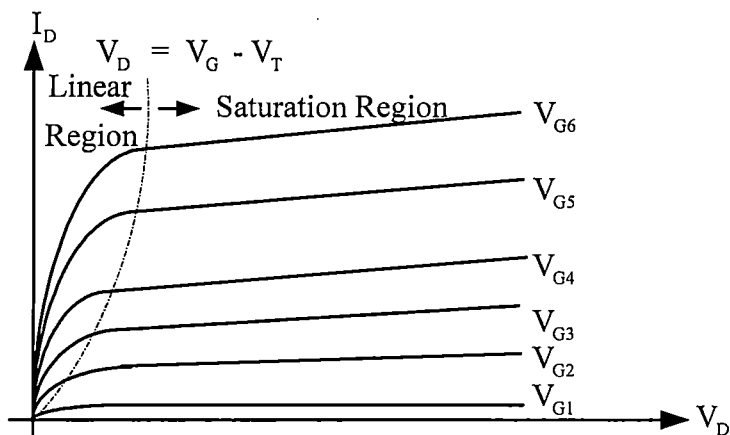
$$I_D(V_D) \approx I_{D_{sat}} \triangleq I_D(V_{D_{sat}}) \tag{2.7}$$

$$I_D = \frac{\mu_n C_{ox}}{2} \frac{W}{L} (V_G - V_T)^2 \tag{2.8}$$



รูปที่ 2.6 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ขาเกต

จากสมการที่ (2.8) เห็นได้ว่ากระแส I_D จะเพิ่มขึ้นเมื่อ L ลดลง มีผลกระทบอีกอย่างหนึ่งของค่า L ที่เกิดขึ้น เรียกว่า Channel Length Modulation โดยจะคูณสมการที่ (2.8) ด้วย $(1 + \lambda V_D)$ โดยที่ค่าของ λ จะเป็นค่าคงที่แปรผกผันกับค่า L โดยทั่วไป เช่น $L = 10 \mu m$ ค่า λ มีค่าเท่ากับ $0.03 V^{-1}$ หรือ $\lambda \propto 1/L$



รูปที่ 2.7 ความสัมพันธ์ของกระแสเดรนและแรงดันขาคเรนกับขอส

ซึ่งความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาเกตคงที่และมอสเฟต ทำงานในย่านอิ่มตัว สามารถเขียนเป็นกราฟได้ดังรูปที่ 2.6 และรูปที่ 2.7 แสดงความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนกับขาสอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$ การทำงานของมอสเฟตเป็นลักษณะของการใช้แรงดันไฟฟ้าควบคุมปริมาณของกระแส สมการกระแสเดรนของมอสเฟต เป็นไปตามสมการที่ (2.9) ซึ่งแสดงคุณสมบัติการทำงานของมอสเฟต

$$I_D = K' \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad ; \quad V_{GS} > V_T \quad (2.9)$$

$$K' = \mu_O C_{OX} \quad (2.10)$$

โดยที่

K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) โดยที่ NMOS มีค่าเท่ากับ 2.5×10^{-4} และ PMOS มีค่าเท่ากับ 5.19×10^{-5}

μ_O = ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)

C_{OX} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per Unit Area of the Gate Oxide)

W = ความกว้างของแชนแนล (Channel Width)

L = ความยาวของแชนแนล (Channel Length)

V_{GS} = แรงดันระหว่างขาเกตกับขอส

V_T = แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} = แรงดันระหว่างขาเดรนกับขอส

I_D = กระแสเดรน

มอสเฟตมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงาน ขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่า V_{DS} ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์ หรือเป็นค่าลบ มอสเฟตจะอยู่ในช่วงไม่นำกระแส (Cut-Off Region)

$$I_D = 0 \quad ; \quad |V_{GS}| - |V_T| < 0 \quad (2.11)$$

ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้วมอสเฟตจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Triode Region)

$$I_D = K' \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad (2.12)$$

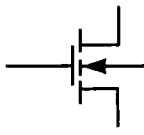
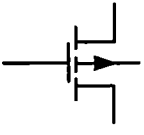
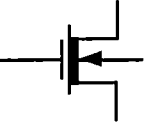
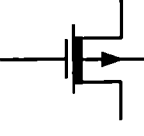
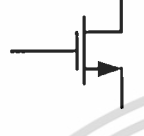
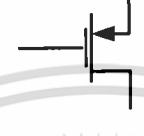
ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| > |V_{GS}| - |V_T|$ แล้วมอสเฟตจะทำงานอยู่ในช่วงของการกระแสอิ่มตัว (Saturation Region)

$$I_D = K' \frac{W}{2L} (V_{GS} - V_T)^2 \quad (2.13)$$

2.1.4. สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกได้ว่าเป็น มอสเฟตชนิด N หรือ P โดยดูที่หัวลูกศรที่ขาซอส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือฐานรอง (Substrate) หรือบางทีอาจจะเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟตเป็นเอ็นฮานซ์เม้นท์มอส หรือ ดิพลีชันมอสอีกด้วย ดังรูปที่ 2.8

มอสเฟตแบ่งตามชนิดของการทำงานได้ 2 ชนิด คือ เอ็นฮานซ์เม้นท์มอส (Enhancement MOSFET) และดิพลีชันมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น N-Channel หรือ NMOS และ P-Channel หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน

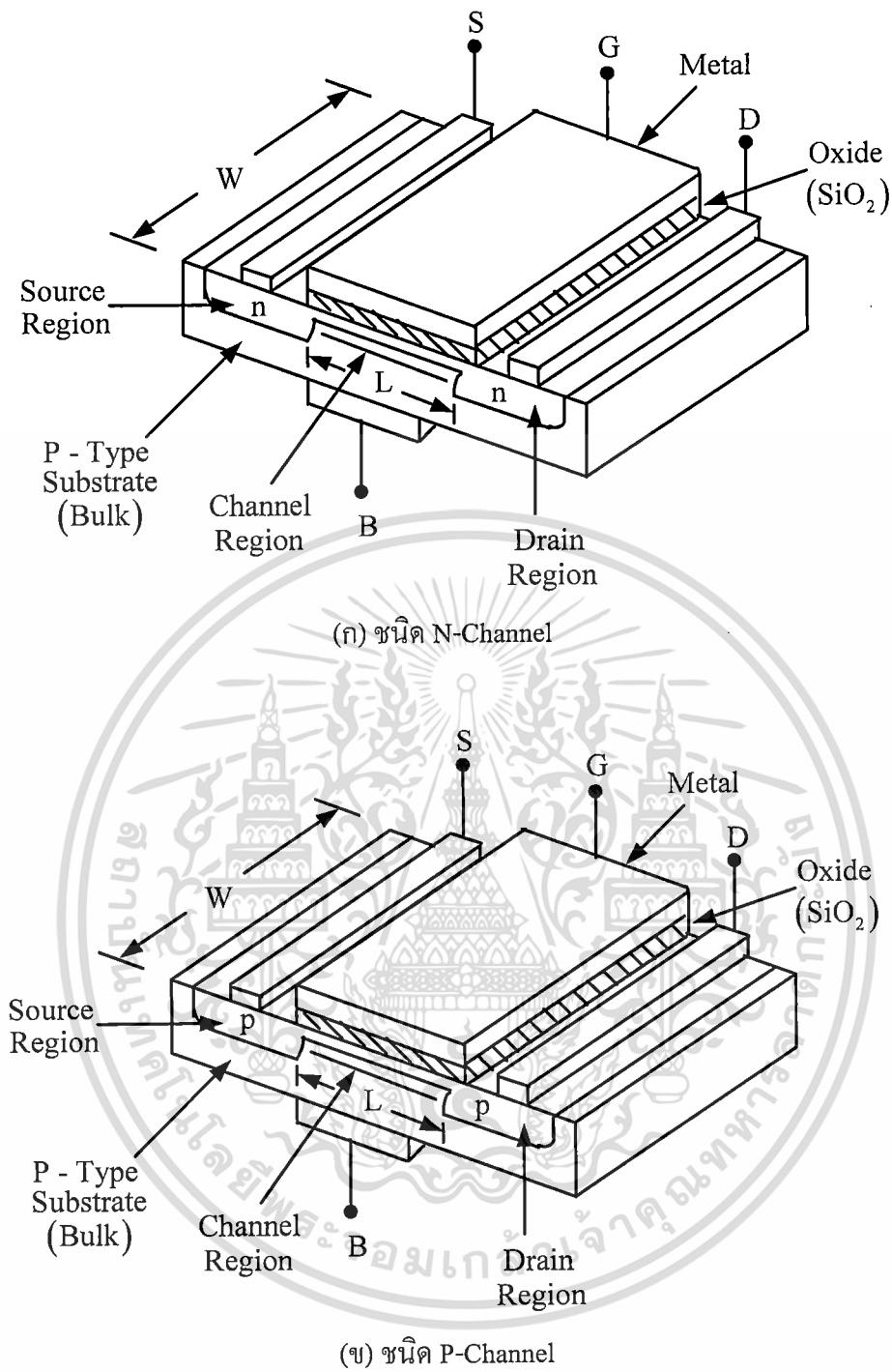
NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

รูปที่ 2.8 สัญลักษณ์ของมอสเฟตชนิดต่างๆ

2.1.5 ชนิดของมอสเฟต

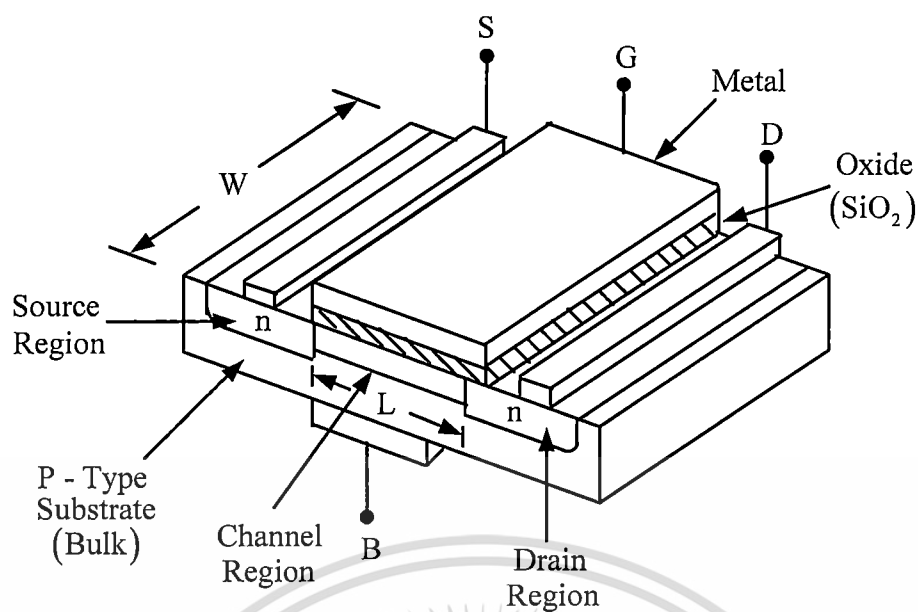
มอสเฟตแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานซ์เม้นท์มอสเฟต (Enhancement MOSFET) หรือเรียกอีกอย่างหนึ่งว่า E-MOSFET และดีพลีชั่นมอสเฟต (Depletion MOSFET) หรือเรียกอีกอย่างหนึ่งว่า D-MOSFET ดังรูปที่ 2.9 และ 2.10 แสดงโครงสร้างของมอสเฟตชนิด N และ P ทั้ง 2 แบบตามลำดับ

จากรูปที่ 2.9 จะเห็นว่า โครงสร้างของ D-MOSFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ช่องระหว่างซอสและเดรนของ D-MOSFET จะมีการแพร่สารเอ็นอยู่ ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวก เมื่อเปรียบเทียบกับซอส และแรงดันระหว่างเกตกับซอสเป็นศูนย์ ($V_{GS} = 0$) เมื่อ V_{GS} มีค่าเป็นลบ กระแสเดรนจะลดลง ถ้า V_{GS} มีค่าเป็นบวก กระแสเดรนจะเพิ่มขึ้น ส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอสเมื่อแรงดันที่เดรนเป็นบวก เมื่อเทียบกับซอส และแรงดันระหว่างเกตกับซอส เป็นศูนย์ เมื่อ V_{GS} มีค่าเป็นบวก จะทำให้กระแสเดรนไหล และเมื่อ V_{GS} มีค่าเป็นบวกมากขึ้น จะทำให้กระแสเดรนไหลเพิ่มขึ้น ดังรูปที่ 2.11

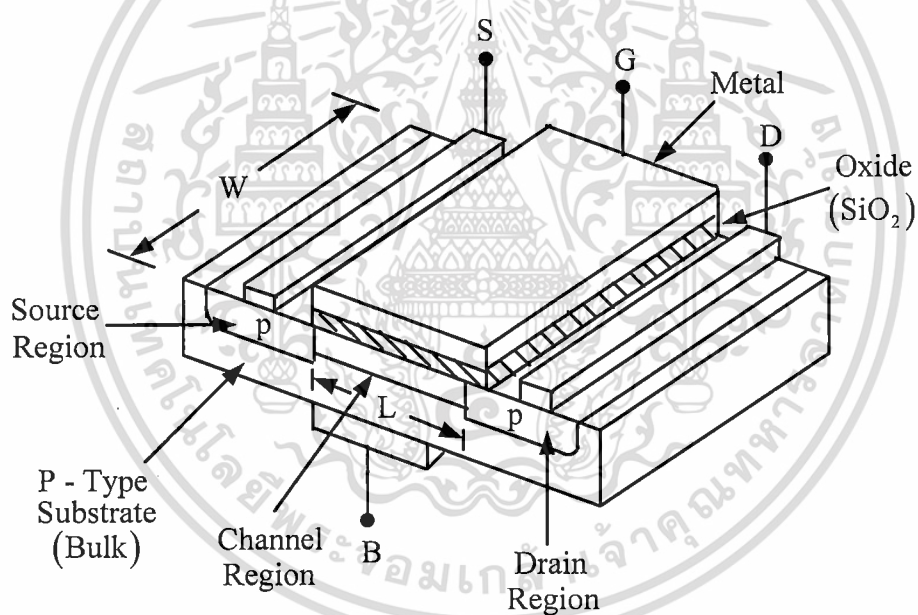


รูปที่ 2.9 โครงสร้างของมอสเฟตแบบ D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



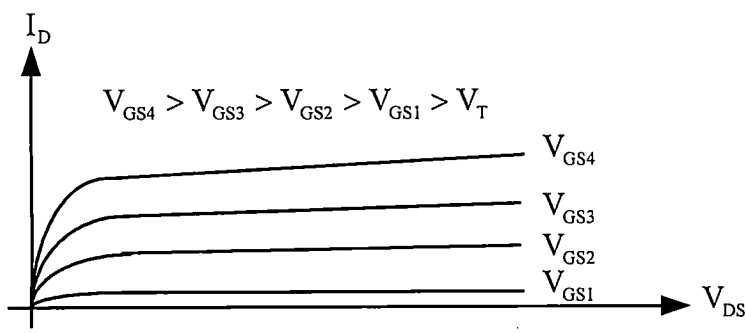
(ก) ชนิด N-Channel



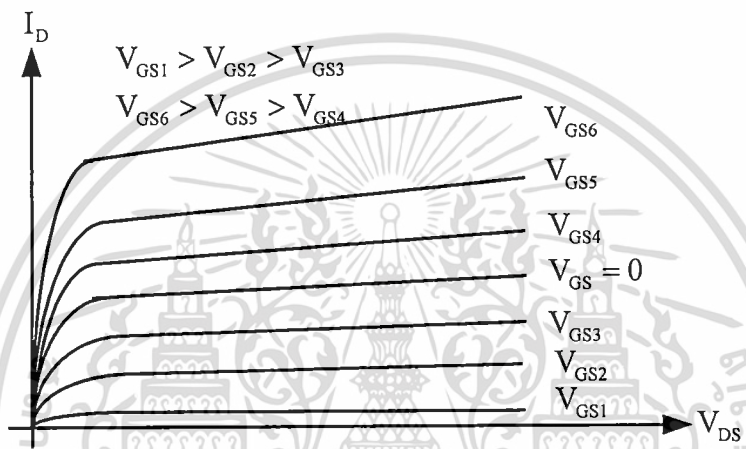
(ข) ชนิด P-Channel

รูปที่ 2.10 โครงสร้างของมอสเฟตแบบ E-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) E-MOSFET



(ข) D-MOSFET

รูปที่ 2.11 กราฟแสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS}

ในบทนี้กล่าวถึง กระบวนการประดิษฐ์สารกึ่งตัวนำแบบมอส อย่างพอสังเขป และการทำงานในย่านการทำงานแบบต่างๆ ซึ่งทำให้ทราบได้ว่าการทำงานในย่านต่างๆ เกิดขึ้นได้อย่างไร และมีสมการที่เกี่ยวข้องเพื่อช่วยในการคำนวณในวงจรต่างๆ ที่ประกอบขึ้นจากมอสเฟต ซึ่งมอสเฟตเป็นอุปกรณ์ทางอิเล็กทรอนิกส์ชนิดหนึ่งที่สามารถควบคุมปริมาณของกระแสเดรนได้ด้วยสนามไฟฟ้าที่เกิดขึ้นจากแรงดันที่ขาเกต สามารถแบ่งตามชนิดของมอสเฟตได้เป็น เอ็นฮานเม้นท์มอสเฟต และดีพลีชันมอสเฟต ซึ่งแต่ละชนิดจะแบ่งออกเป็น NMOS และ PMOS ซึ่งการไบอัสจะมีลักษณะตรงกันข้ามกัน เมื่อพิจารณาจากสมการกระแสเดรนของมอสเฟตนั้นๆ จะแบ่งเป็น 3 ย่านการทำงาน ขึ้นอยู่กับค่าของ $(V_{GS} - V_T)$ ที่ป้อนเป็นอินพุตให้กับมอสเฟต โดยจะต้องมีค่ามากกว่าค่าแรงดันเทรชโฮลด์ (V_T) จึงจะสามารถควบคุมกระแสเอาท์พุทได้ แรงดันเทรชโฮลด์นั้นสามารถเปลี่ยนแปลงได้ด้วยแรงดันระหว่างขาซอส และฐานรอง (Substrate)[18]

2.2 กลุ่มวงจรย่อยที่ใช้

วงจร CDTA ที่ใช้ในวิทยานิพนธ์ประกอบด้วยวงจรย่อยที่สำคัญสองส่วนคือ วงจรผลต่างกระแส (current differencing circuit) และวงจรขยายค่าความนำ (transconductance amplifier) ซึ่งมีรายละเอียดของกลุ่มวงจรย่อยดังนี้

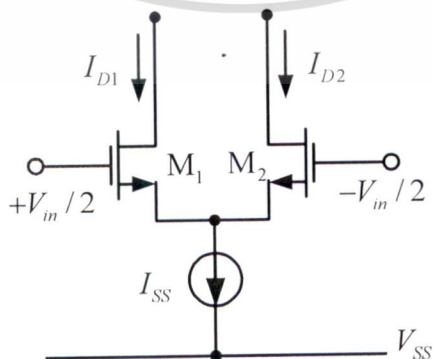
2.2.1 โครงสร้างและหลักการทำงานของวงจรขยายความแตกต่าง(Different Amplifier)

วงจรทรานสคอนดักเตนซ์ (Transconductance Circuit) หรือเรียกอีกอย่างหนึ่งว่า วงจรเปลี่ยนแรงดันเป็นกระแส (Voltage-Current Circuit) ซึ่งเป็นวงจรย่อยในหน่วยประมวลสัญญาณทางอนาล็อก (Analog Signal Processing Units) เช่น วงจรคูณสัญญาณ วงจรตรวจจับการต่างเฟสของสัญญาณ ฯลฯ และยังเป็นส่วนหนึ่งของวงจรขยายสัญญาณต่างๆ ไป เช่น ออปแอมป์ วงจรทรานสคอนดักเตนซ์ที่ใช้กันกันอย่างแพร่หลายนั้นมีมากมายหลายแบบ เช่น วงจรคู่อิพเพอร์เรนเซียล (Differential Pair) ซึ่งเป็นวงจรทรานสคอนดักเตนซ์แบบง่ายที่สุด และยังมีอีกมากมายหลายแบบ ซึ่งในวิทยานิพนธ์นี้จะเน้นหนักไปทางด้านของมอสทรานซิสเตอร์

2.2.1.1 วงจรทรานสคอนดักเตนซ์แบบคู่อิพเพอร์เรนเซียล

วงจรทรานสคอนดักเตอร์แบบพื้นฐานที่สุด เห็นจะเป็นวงจรคู่อิพเพอร์เรนเซียล ซึ่งมีทรานซิสเตอร์ 2 ตัว ต่อเป็นวงจรคู่อิพเพอร์เรนเซียลแอมพลิฟายเออร์ หรือเรียกสั้นๆ ว่าดิฟแอมป์ (Diff. Amp.) เป็นวงจรขั้นพื้นฐานที่สำคัญมากวงจรหนึ่ง

วงจรนี้มีทั้งข้อดีและข้อเสีย กล่าวคือ เป็นวงจรที่มีโครงสร้างที่ง่ายและมีหลักการทำงานที่ง่าย แต่มีความเป็นเชิงเส้นต่ำ โดยจะพิจารณาได้ดังรูปที่ 2.12 โดยวงจรดังรูปจะแสดงโดยใช้ทรานซิสเตอร์แบบซีมอส โดยที่ M_1 และ M_2 เป็นวงจรคู่อิพเพอร์เรนเซียล, I_{SS} คือ แหล่งจ่ายกระแสคงที่



รูปที่ 2.12 วงจรคู่อิพเพอร์เรนเซียล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1.2 วงจรดิฟเฟอเรนเชียลที่มีสัญญาณเข้ามีระดับสูง (Large-Signal)

ในกรณีที่วงจรมีสัญญาณเข้าในระดับสูงนั้น ทรานซิสเตอร์ M1 และ M2 ได้ต่อกันแบบคู่ดิฟเฟอเรนเชียล ซึ่งจะทำงานในย่านอิ่มตัว (Saturation Region) โดยจะไม่พิจารณาในส่วนของการ Channel Modulation และทรานซิสเตอร์ทั้ง 2 ตัว สมมติว่าผลิตขึ้นมาพร้อมๆ กัน ทำให้ค่าพารามิเตอร์ภายในเท่ากัน ทุกประการ จากคุณสมบัติเหล่านี้ สามารถเขียนเป็นสมการแรงดันอินพุตในเทอมของกระแสเดรนได้เป็น

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 \quad (2.14)$$

$$V_{ID} = V_{GS1} - V_{GS2} = \left(\frac{2I_{D1}}{\beta_1} \right)^{1/2} - \left(\frac{2I_{D2}}{\beta_2} \right)^{1/2} \quad (2.15)$$

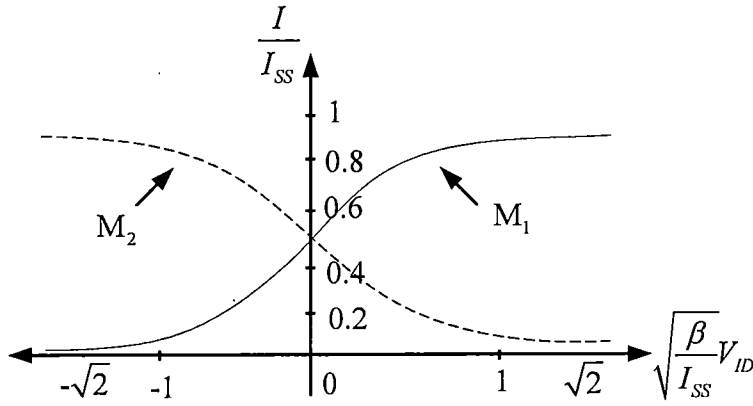
$$I_{SS} = I_{D1} + I_{D2} \quad (2.16)$$

โดยที่ $\beta = K'(W/L)$ และ $\beta_1 = \beta_2 = \beta$ และแทนสมการที่ (2.16) ในสมการที่ (2.15) จะได้สมการ I_{D1} และ I_{D2} ในรูปสมการกำลังสอง (Quadratic) ได้เป็น

$$I_{D1} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (2.17)$$

$$I_{D2} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (2.18)$$

จากสมการที่ (2.17) และ (2.18) สามารถนำมาเขียนกราฟแสดงความสัมพันธ์ระหว่าง การ normalized กระแสเดรน กับ การ normalized ความแตกต่างแรงดันอินพุต ได้ดังรูปที่ 2.13



รูปที่ 2.13 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับผลต่างของกระแส

จากสมการที่ (2.17) ค่าของสมการ Differential Amplifier ของรูปที่ 2.12 นั้น I_{D1} จะอยู่ในเทอมของ V_{ID} โดยดิฟเฟอเรนเชียล ค่าของ I_{D1} เทียบกับค่าของ V_{ID} ขณะที่เรากำหนดให้ค่าความนิ่ง (Quiescent Value) ของ V_{ID} มีค่าเท่ากับ 0 จะได้ค่าดิฟเฟอเรนเชียลทรานสคอนดักแตนซ์ของรูปที่ 2.12 เป็นดังสมการที่ (2.19)

$$g_m = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = \left(\frac{\beta_1 I_{SS}}{4} \right)^{1/2} = \left(\frac{K' I_{SS} W_1}{4 L_1} \right)^{1/2} = \left(\frac{K' I_{D1} W_1}{2 L_1} \right)^{1/2} \quad (2.19)$$

จากสมการที่ (2.19) ค่าทรานสคอนดักแตนซ์ที่ได้นั้นจะเป็นค่า Single-end Output Transconductance ซึ่งอยู่ในรูปที่ 2.13 สามารถที่จะหาค่าสมการที่จะบอกเป็นค่า Differential Transconductance (g_{md}) ได้จากคุณสมบัตินี้

$$I_{OD} = I_{D1} - I_{D2} \quad (2.20)$$

และในกรณีเดียวกัน จึงสามารถเขียนสมการ g_{md} ได้เป็น

$$g_{md} = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = (\beta_1 I_{SS})^{1/2} = \left(\frac{K' I_{SS} W_1}{L_1} \right)^{1/2} = \left(\frac{2K' I_{D1} W_1}{L_1} \right)^{1/2} \quad (2.21)$$

2.2.2 วงจรตามกระแสแบบซิมอส

วงจรตามกระแสแบบซิมอสใช้หลักการเดียวกันกับวงจรตามแรงดัน [13] ซึ่งมีอินพุตอิมพีแดนซ์ต่ำ ทำให้ค่าความผิดพลาดของวงจรน้อยลงตามไปด้วย เนื่องจากค่าตัวเก็บประจุแฝงที่อินพุตจะมีค่าต่ำลง ดังนั้นการทำงานของวงจรในช่วงความถี่สูงจึงมีค่าเสถียรภาพมากขึ้น ดังรูปที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.14 ซึ่งใช้มอสทรานซิสเตอร์ 6 ตัว แหล่งจ่ายกระแสคงที่ 3 ชุด ออกแบบเป็นวงจรตามกระแส โดยกระแสเอาต์พุตมีค่าดังสมการที่ (2.22) และมีอินพุตอิมพีแดนซ์ดังสมการที่ (2.23)

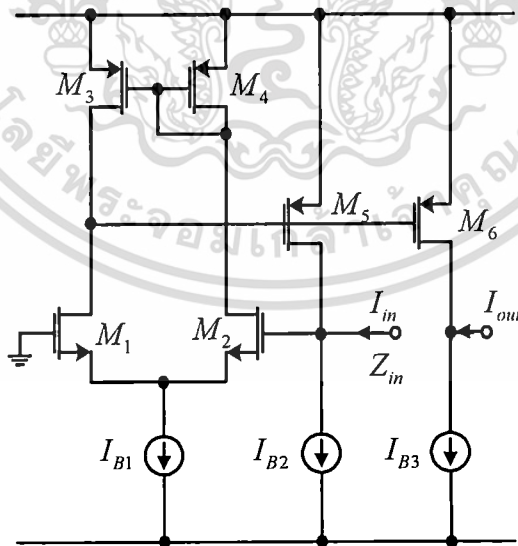
$$I_{out} = \alpha I_{in} \quad (2.22)$$

และ
$$Z_{in} = \frac{(g_{m4} + g_{ds2} + g_{ds4})(g_{ds1} + g_{ds3})}{X} \quad (2.23)$$

เมื่อ
$$\alpha = -\frac{g_{m2}g_{m3}g_{m6}}{X} \quad (2.24)$$

โดยที่
$$X = (g_{m2}g_{m3}g_{m5}) + (g_{ds1} + g_{ds3})[g_{ds5}(g_{ds2} + g_{m4} + g_{ds4})]$$

เมื่อ g_{dsi} คือ ค่าความนำระหว่างขาเดรน-ซอสของทรานซิสเตอร์ตัวที่ i และ g_{mi} คือ ค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i และ α คือ Current tracking error เมื่อพิจารณาสมการที่ (2.23) และสมการที่ (2.24) พบว่า อัตราขยายกระแสมีค่าประมาณ 1 ส่วนค่าความต้านทานอินพุตจะมีค่าต่ำมาก (เข้าใกล้ศูนย์) ส่วนรายละเอียดการวิเคราะห์แบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอสอยู่ในภาคผนวก ค



รูปที่ 2.14 วงจรตามกระแสแบบซิมอส

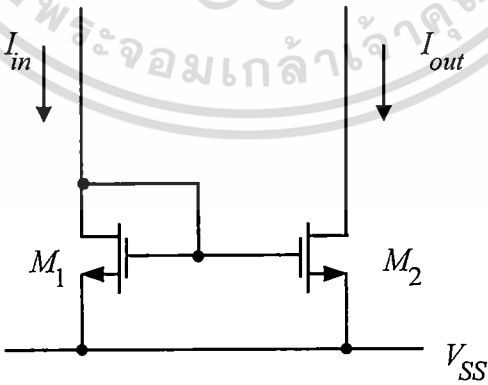
ในส่วนของวงจรโอทีเอด้านเอาต์พุต ใช้วงจรแบบพื้นฐานซึ่งสามารถหาค่าทรานสคอนดัคแตนซ์ (g_m) ได้ดังสมการที่ (2.25) และสามารถปรับค่าของ g_m ได้ทางอิเล็กทรอนิกส์ โดยปรับที่ I_B ของ OTA [14]

$$\pm \frac{I_o}{V_{in}} = g_m = \sqrt{(I_B) \mu_0 C_{ox} (W/L)_{1,2}} \tag{2.25}$$

จากสมการที่ (2.25) จะเห็นได้ว่า การปรับค่า g_m สามารถทำได้โดยปรับค่า I_B ดังนั้นในการเลียนแบบวงจรกรองความถี่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่สร้างโดยอุปกรณ์ CDTA บนพื้นฐานเทคโนโลยี CMOS จะทำการปรับเปลี่ยนค่า I_B เพื่อปรับค่าตัวประกอบคุณภาพของวงจร และค่าความถี่ตอบสนอง

2.2.2.1 โครงสร้างและการทำงานของวงจรสะท้อนกระแส (Current Mirror)

วงจรควบคุมกระแสคงที่ โดยทั่วไปในทางปฏิบัติเราจะเรียกว่าวงจรสะท้อนกระแส เป็นวงจรย่อยที่มีการใช้งานอย่างกว้างขวาง ไม่ว่าจะเป็นวงจรรวมต่างๆ หรือ วงจรดิสครีทก็ตาม วงจรควบคุมกระแสคงที่มีความสำคัญมากภายในตัวลิเนียร์ไอซีคือ จะเป็นตัวให้ไบอัสกับภาคขยายต่างๆ และทำหน้าที่เป็นโหลดให้กับวงจรขยาย วงจรขยายที่มีกระแสคงที่เป็นโหลด จะมีอัตราขยายแรงดันสูง และการใช้วงจรสะท้อนกระแสแทนความต้านทาน จะช่วยลดขนาดของพื้นที่ ชิป(chip) ลงได้ด้วย วงจรสะท้อนกระแสมีคุณสมบัติคือ อิมพีแดนซ์ด้านอินพุตต่ำ แต่อิมพีแดนซ์ด้านเอาต์พุตจะสูง เนื่องจากทางเอาต์พุตจะมีคุณสมบัติเช่นเดียวกับวงจรจ่ายกระแสคงที่ (Current Source) โดยกระแสเอาต์พุตจะสะท้อนกระแสมาจากอินพุตนั่นเอง



รูปที่ 2.15 วงจรสะท้อนกระแสอย่างง่าย ที่สร้างจาก MOSFET

จากรูปที่ 2.15 เราสามารถเขียนอัตราส่วนของการสะท้อนกระแสอินพุตและเอาต์พุตในวงจรสะท้อนกระแสได้ดังสมการที่ (2.26)

$$\frac{I_{out}}{I_{in}} = \frac{(W / L)_2}{(W / L)_1} \tag{2.26}$$

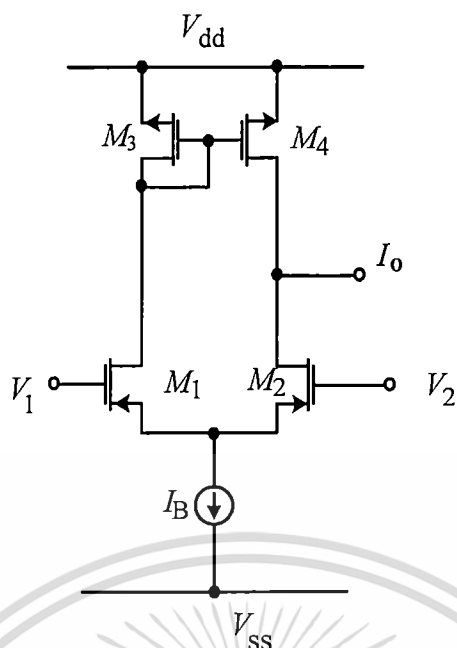
2.2.3 วงจรโอทีเอ

วงจรโอทีเอเป็นวงจรขยายชนิดหนึ่ง ที่ทำงานในลักษณะที่สัญญาณแรงดันอินพุตควบคุมกระแสเอาต์พุต (Voltage Control Current Source: VCCS) มีค่าอินพุตอิมพีแดนซ์ (Input Impedance) และเอาต์พุตอิมพีแดนซ์ (Output Impedance) สูง โดยรูปที่ 2.16 จะแสดงบล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ ซึ่งวงจรโอทีเอมีทั้งที่เป็นไบโพลาร์และมอสทรานซิสเตอร์แต่จะกล่าวถึงเฉพาะในส่วนของโอทีเอแบบพื้นฐานที่สร้างจากมอสทรานซิสเตอร์ เนื่องจากในวิทยานิพนธ์ฉบับนี้ใช้มอสทรานซิสเตอร์



รูปที่ 2.16 บล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ

วงจรโอทีเอมีพื้นฐานมาจากวงจรขยายความแตกต่างและแหล่งจ่ายกระแสคงที่ ดังรูปที่ 2.17 จากรูปจะเห็นว่ามอสทรานซิสเตอร์ M_1 และ M_2 เป็นวงจรขยายความแตกต่างแบบดิฟเฟอเรนเชียล ซึ่งทำหน้าที่เปลี่ยนแปลงแรงดันเป็นกระแส ส่วน M_3 และ M_4 เป็นวงจรสะท้อนกระแส ซึ่งให้อัตราส่งผ่านกระแสเท่ากับหนึ่งโดยมีกระแส I_b เป็นกระแสไบอัสให้กับวงจร เมื่อป้อนสัญญาณแรงดัน V_{in} จะทำให้เกิดกระแสสะท้อนขึ้นที่ M_1 และ M_2 ตามลำดับ โดยกระแสเอาต์พุตมีค่าเท่ากับ I_o



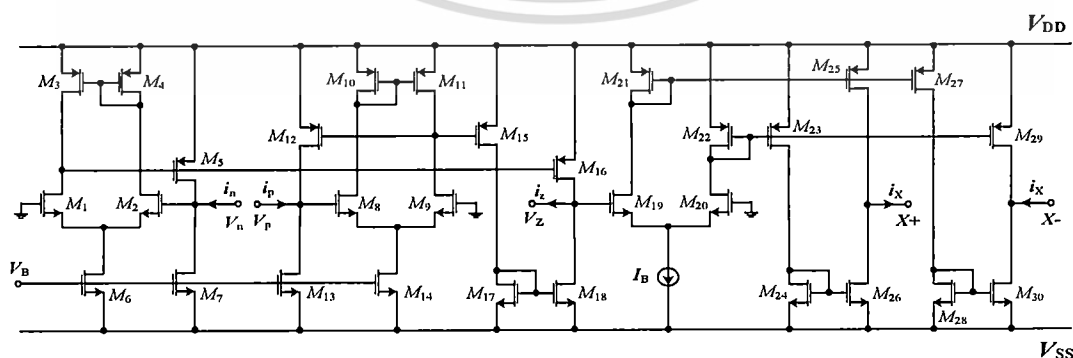
รูปที่ 2.17 วงจรโอทีเออย่างง่ายที่สร้างจากมอสทรานซิสเตอร์

ความสัมพันธ์ระหว่างแรงดันอินพุตและกระแสเอาต์พุตสามารถเขียนอธิบายได้ดังนี้

$$I_o = g_m(V_1 - V_2) \quad (2.27)$$

เมื่อ g_m คือ อัตราขยายความนำหาค่าได้ดังสมการที่ (2.25) ถ้ากำหนดให้มอสพทรานซิสเตอร์ ทั้งสี่ตัวทำงานในช่วงอิ่มตัว ค่าอัตราขยายความนำ สามารถที่จะควบคุมได้โดยการปรับค่ากระแสไบอัส I_B

เมื่อนำวงจรตามกระแสแบบซีมอสและวงจรโอทีเอ มาต่อคาสเคดกันให้ทำงานเป็นอุปกรณ์ CDTA บนพื้นฐานเทคโนโลยี CMOS ได้ดังรูปที่ 2.18



รูปที่ 2.18 วงจรโอทีเออินพุตกระแสแตกต่างกันแบบซิมอส

จากรูปที่ 2.18 สามารถเขียนรูปแบบความสัมพันธ์ของกระแสเอาต์พุตได้ดังนี้

$$I_o = g_m Z_z (I_p - I_n) \quad (2.28)$$

2.3 คุณสมบัติพื้นฐานของวงจร CDTA

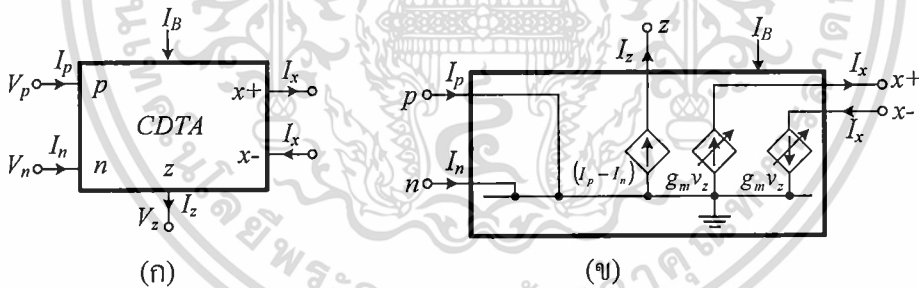
วงจร CDTA เป็นบล็อกวงจรแอกทีฟ ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 2.19 โดยความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ดังนี้

$$v_p = v_n = 0 \quad (2.29)$$

$$i_z = i_p - i_n \quad (2.30)$$

$$i_x = g_m v_z \quad (2.31)$$

จากสมการที่ (2.29) ถึง (2.31) แสดงให้เห็นว่าผลต่างกระแสอินพุต ($i_p - i_n$) จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z (i_z) และแรงดันที่ขั้ว z (v_z) จะถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x (i_x) ด้วยอัตราขยายค่าความนำ (transconductance gain, g_m) โดยความสัมพันธ์ดังกล่าวสามารถเขียนแสดงได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 2.19(ข)



รูปที่ 2.19 (ก) สัญลักษณ์ของ CDTA และ (ข) วงจรสมมูลของ CDTA

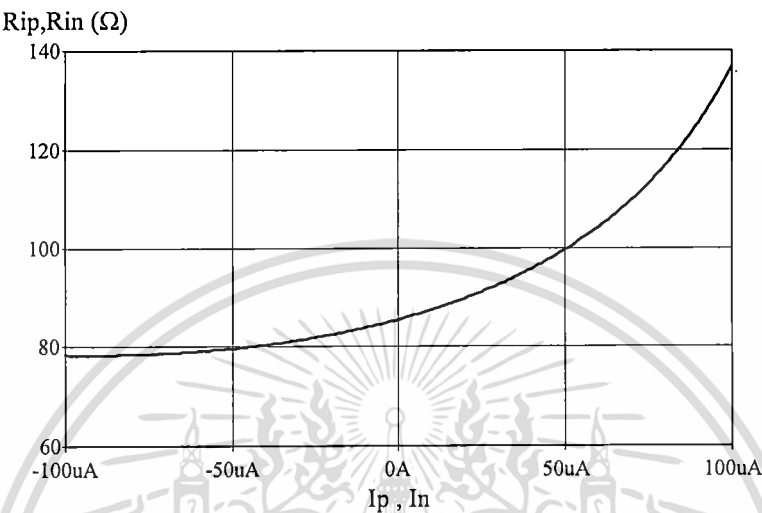
สามารถเขียนความสัมพันธ์ของวงจร CDTA ได้ดังนี้

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (2.32)$$

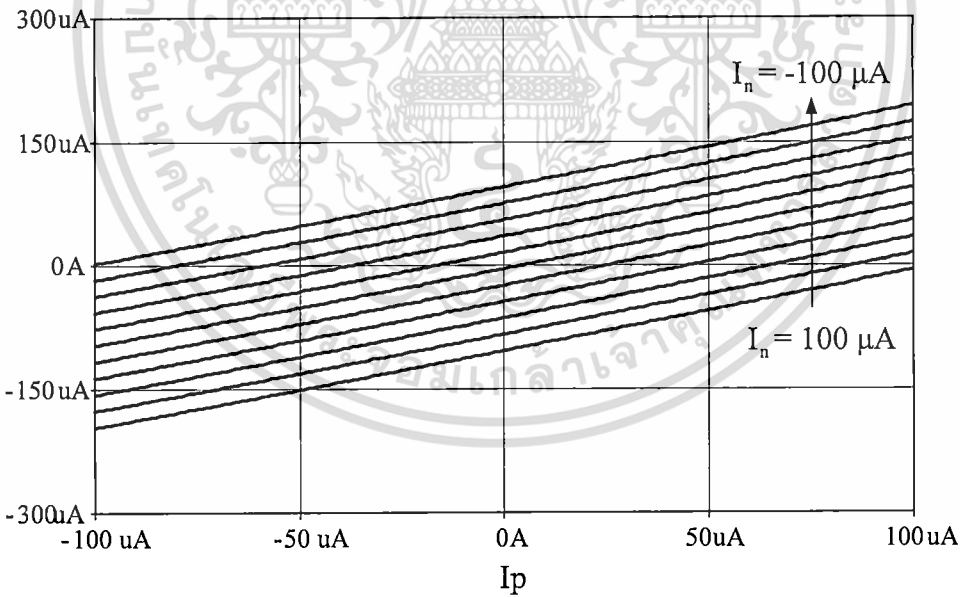
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 ผลการจำลองการทำงานของ CDTA

วงจรอินพุตกระแสแตกต่างแบบซิมอสโอทีเอทีนำเสนอ สามารถยืนยันคุณสมบัติและประสิทธิภาพของวงจรด้วยโปรแกรม PSPICE โดยใช้แบบจำลอง (Model) TSMC MOSIS 0.25 μm แรงดันไฟเลี้ยงที่ใช้มีค่า $\pm 1.25\text{ V}$ และกระแสไบอัสคงที่ (I_B) มีค่าเท่ากับ $100\text{ }\mu\text{A}$



รูปที่ 2.20 ความต้านทานอินพุตพอร์ต p และ n

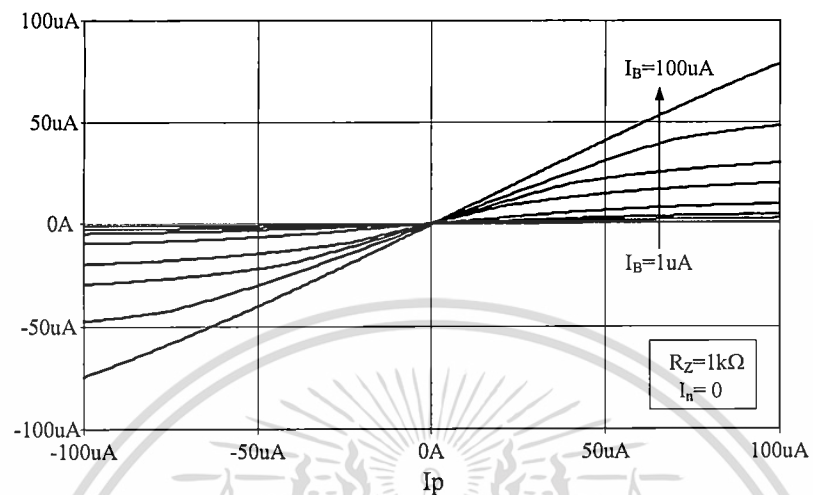


รูปที่ 2.21 ความแตกต่างของกระแสอินพุตที่พอร์ต z

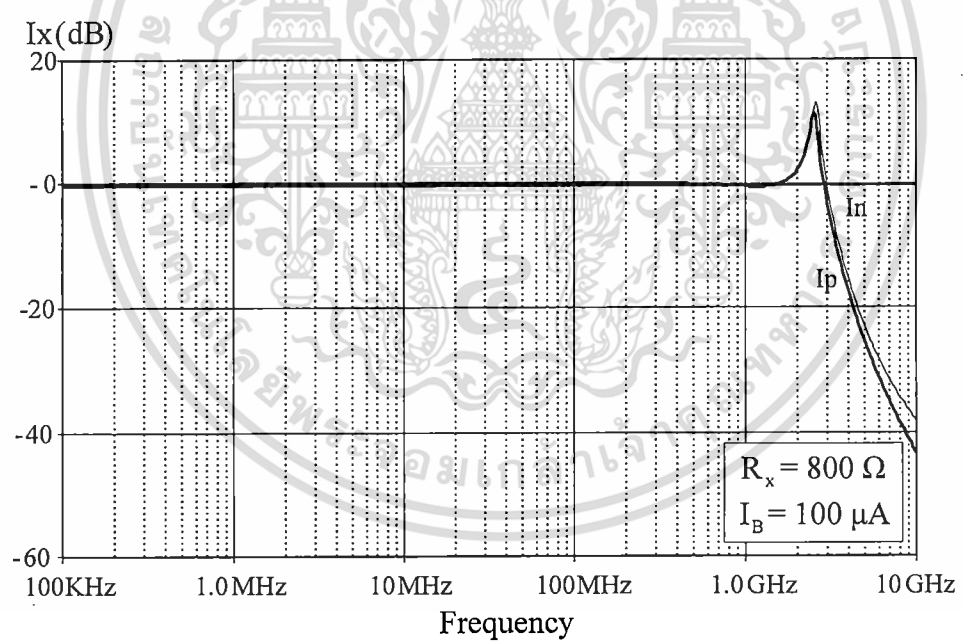
จากรูปที่ 2.20 แสดงค่าความต้านทานอินพุตพอร์ต p และ n เมื่อป้อนกระแสที่ $-100\text{ }\mu\text{A}$ ถึง $100\text{ }\mu\text{A}$ ค่าความต้านทานอินพุตประมาณ $78\text{ }\Omega$ ส่วนรูปที่ 2.21 แสดงค่ากระแสที่พอร์ต z เมื่ออินพุต I_p และ I_n แปรค่าอยู่ที่ $-100\text{ }\mu\text{A}$ ถึง $100\text{ }\mu\text{A}$ จะเห็นว่าค่าของกระแสเอาต์พุตมีความแม่นยำ

สูง นี่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.22 แสดงกระแสเอาต์พุต I_x เมื่อ $R_z = 1\text{ k}\Omega$ ต่ออยู่ที่พอร์ต z ขณะที่แปรค่า $I_p = -100\text{ }\mu\text{A}$ ถึง $100\text{ }\mu\text{A}$ โดยที่ $I_n = 0$ และปรับค่า I_B ตั้งแต่ $1\text{ }\mu\text{A}$ – $100\text{ }\mu\text{A}$ พบว่ากระแสเอาต์พุตมีความสอดคล้องกับสมการที่ (2.31)



รูปที่ 2.22 กระแสพอร์ต x เมื่อปรับค่ากระแสไบอัส I_B



รูปที่ 2.23 ความแตกต่างของกระแสอินพุตที่พอร์ต x

จากรูปที่ 2.23 แสดงผลตอบสนองทางความถี่ของพอร์ต x เมื่อป้อนอินพุตที่พอร์ต p และ n โดยมีค่า $R_x = 800\text{ }\Omega$ (เพื่อให้เกนมีค่าประมาณ 1) ผลการตอบสนองความถี่มีค่าเป็น 2.8 GHz และ 3.3 GHz ตามลำดับ

บทที่ 3

หลักการพื้นฐานของวงจรกรองความถี่

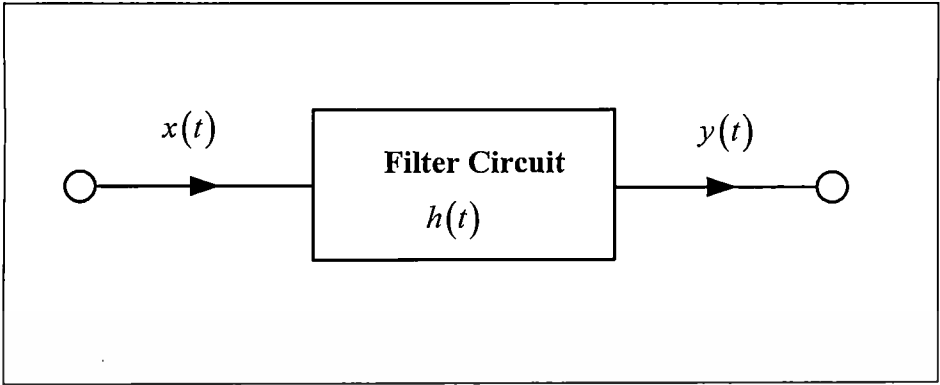
3.1 กล่าวนำ

วงจรกรองความถี่คือ วงจรเลือกความถี่ซึ่งยอมให้ความถี่ที่กำหนดผ่านได้เท่านั้นและลดทอนความถี่นอกเหนือจากความถี่ที่กำหนด สำหรับวงจรกรองความถี่ที่สังเคราะห์และออกแบบโดยใช้อุปกรณ์พาสซีฟเป็นหลัก เช่น ตัวเก็บประจุ ตัวนำ และ ตัวต้านทาน เรียกว่า วงจรกรองความถี่แบบพาสซีฟ (Passive Filter) ส่วนวงจรกรองความถี่ที่ใช้อุปกรณ์แอคทีฟ เช่น ทรานซิสเตอร์ หรือออปแอมป์ ต่อยรวมกับตัวเก็บประจุ ตัวต้านทาน เรียกว่า วงจรกรองความถี่แบบแอคทีฟ (Active Filter)

3.1.1 เปรียบเทียบข้อดี ข้อเสียระหว่าง วงจรกรองความถี่แบบพาสซีฟเทียบกับวงจรกรองความถี่แบบแอคทีฟ

1. วงจรกรองความถี่แบบแอคทีฟปราศจากผลกระทบเนื่องจากการดึงกระแส (No Loading Effects) ของวงจรที่ต่อคาสเกตกัน
2. การปรับแต่งอัตราขยายดีซีและความถี่คัทออฟ สามารถทำได้สะดวกและมีความยืดหยุ่นกว่าวงจรกรองความถี่แบบพาสซีฟ
3. การออกแบบวงจรกรองความถี่โดยใช้อุปกรณ์แอคทีฟเพื่อสังเคราะห์ฟังก์ชันกรองความถี่ (Filtering Function) สามารถกระทำได้ง่ายกว่าการออกแบบด้วยอุปกรณ์พาสซีฟ
4. วงจรกรองความถี่แบบแอคทีฟ มีขนาดเล็กและราคาถูกลง เนื่องจากปัจจุบันอุปกรณ์จำพวกแอคทีฟ (Active Elements) นิยมสร้างอยู่ในรูปแบบของวงจรรวม (Integrated Circuit)

3.2 หลักการพื้นฐานของวงจรกรองความถี่



รูปที่ 3.1 ระบบของวงจรกรองความถี่

ระบบของวงจรกรองความถี่แสดงดังรูปที่ 3.1 โดยที่ $x(t)$ คือ สัญญาณอินพุต และ $y(t)$ คือสัญญาณเอาต์พุต และ $h(t)$ คือ สัญญาณตอบสนองต่อสัญญาณอิมพัลส์ (impulse response) ของระบบ ถ้าพิจารณาวงจรกรองความถี่ที่มีคุณสมบัติเป็นเชิงเส้น (linear) และระบบที่ไม่เปลี่ยนแปลงตามเวลา (time- invariant) สามารถเขียนความสัมพันธ์ให้อยู่ในรูปสมการของระบบได้ดังนี้

$$y(t) = \int_0^t h(t-\tau)x(\tau)d\tau \tag{3.1}$$

เมื่อทำการแปลงลาปลาซในสมการที่ (3.1) จะได้ผลดังนี้

$$Y(s) = H(s)X(s) \tag{3.2}$$

โดยที่ $Y(s), X(s)$ และ $H(s)$ คือ ผลการแปลงลาปลาซของ $y(t), x(t)$ และ $h(t)$ ตามลำดับ เมื่อพิจารณาบนแกนความถี่ $s = j\omega$ สมการที่ (3.2) สามารถเขียนแสดงในรูปของขนาดและเฟสได้ดังนี้

$$|Y(j\omega)| = |H(j\omega)||X(j\omega)| \tag{3.3}$$

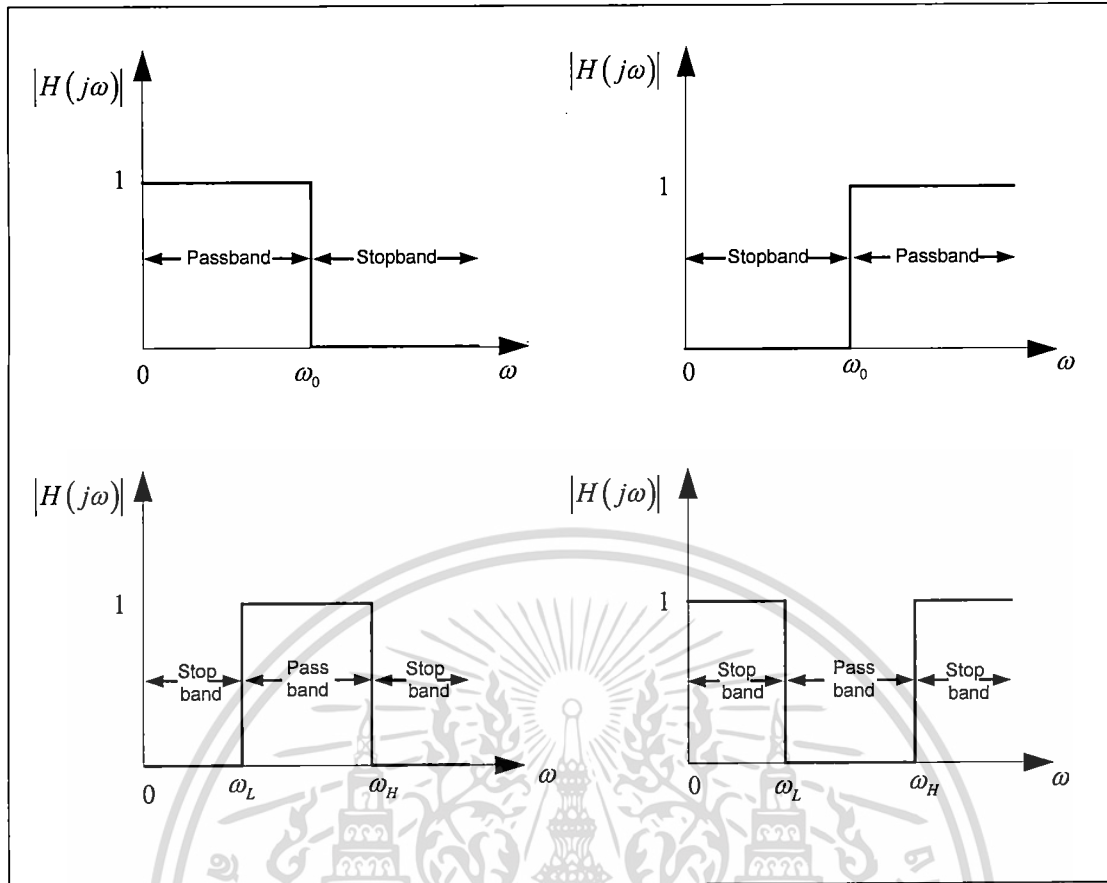
และ

$$\phi_{Y(j\omega)} = \phi_{H(j\omega)} + \phi_{X(j\omega)} \tag{3.4}$$

โดยที่ $\phi_{Y(j\omega)}$ คือค่าเฟสของ $Y(j\omega)$, $\phi_{H(j\omega)}$ คือค่าเฟสของ $H(j\omega)$ และ $\phi_{X(j\omega)}$ คือค่าเฟสของ $X(j\omega)$ ซึ่งหลักการโดยทั่วไปของวงจรกรองความถี่คือ ทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการและลดอนสัญญาณที่มีความถี่นอกเหนือจากที่กำหนด เมื่อพิจารณาสมการที่ (3.3) เห็นได้ว่าขนาดของสัญญาณเอาต์พุตนั้นเป็นผลคูณของค่าขนาดของสัญญาณอินพุตกับค่าขนาดของฟังก์ชันการตอบสนองในเชิงความถี่ (Frequency Response Function) ของวงจรกรองความถี่ ถ้าฟังก์ชันขนาด (Magnitude Function) ของ $H(j\omega)$ มีค่าเท่ากับศูนย์ในช่วงแถบความถี่นั้นจะเรียกว่า ช่วงแถบหยุด (Stopband) และในทำนองเดียวกันเมื่อค่าฟังก์ชันขนาดของ $H(j\omega)$ มีค่าไม่เท่ากับศูนย์ในช่วงแถบความถี่นั้นเรียกว่า ช่วงแถบผ่าน (Passband) จากผลการตอบสนองของฟังก์ชันขนาด $H(j\omega)$ ในช่วงของความถี่ที่แตกต่างกันตามคุณลักษณะของช่วงแถบหยุดและช่วงแถบผ่าน จึงสามารถจำแนกชนิดของวงจรกรองความถี่ได้ห้าแบบดังนี้

1. วงจรกรองความถี่แบบกรองผ่านความถี่ต่ำ (Low-pass Filter, LP)
2. วงจรกรองความถี่แบบกรองผ่านความถี่สูง (High-pass Filter, HP)
3. วงจรกรองความถี่แบบกรองผ่านแถบความถี่ (Band-pass Filter, BP)
4. วงจรกรองความถี่แบบตัดแถบความถี่ (Band-reject Filter หรือ Band-stop Filter, BR)
5. วงจรกรองความถี่แบบกรองผ่านทุกความถี่ (All-pass Filter, AP)

รูปที่ 3.2 แสดงให้เห็นผลตอบสนองทางความถี่ในกรณีที่เป็นอุดมคติของวงจรกรองความถี่



รูปที่ 3.2 ผลตอบสนองทางความถี่ในกรณีที่เป็นอุดมคติของวงจรกรองความถี่

(ก) แบบกรองผ่านความถี่ต่ำ (ข) แบบกรองผ่านความถี่สูง
(ค) แบบกรองผ่านแถบความถี่ (ง) แบบตัดแถบความถี่

รูปที่ 3.2 (ก) แสดงผลตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบกรองผ่านความถี่ต่ำ ซึ่งเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cutoff Frequency; ω_0) ในขณะที่ช่วงความถี่สูงกว่าความถี่คัทออฟจะเป็นช่วงแถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าเท่ากับ ω_0

รูปที่ 3.2 (ข) แสดงผลตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบกรองผ่านความถี่สูง ซึ่งเป็นวงจรที่กรองความถี่ที่มีแถบความถี่ต่ำระหว่าง 0 จนถึงความถี่คัทออฟ ω_0 ในขณะที่วงจรจะยอมให้ความถี่ที่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้

รูปที่ 3.2 (ค) แสดงผลตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบกรองผ่านแถบความถี่ ซึ่งเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่างความถี่คัทออฟสองความถี่ คือ ω_L และ ω_H ในขณะที่แถบหยุดของวงจรจะมีอยู่สองแถบคือในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_L และในช่วงของความถี่สูงกว่าความถี่คัทออฟ ω_H

รูปที่ 3.2 (ง) แสดงผลตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบตัดแถบความถี่ ซึ่งเป็นวงจรกรองความถี่ที่มีแถบหยุดในช่วงระหว่างความถี่คัทออฟสองความถี่ คือ ω_L เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ ω_H และในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ ω_L และในช่วงของความถี่สูงกว่าความถี่คัทออฟ ω_H [17]

3.3 ฟังก์ชันการถ่ายโอนแบบไบควอดเรติก

รูปแบบมาตรฐานของฟังก์ชันตัวกรองความถี่ลำดับที่ 2 ในรูปของสมการไบควอดเรติกแสดงดังสมการ

$$H(s) = K \frac{k_2 s^2 + k_1 \left(\frac{\omega_0}{Q}\right) s + k_0 \omega_0^2}{s^2 + \left(\frac{\omega_0}{Q}\right) s + \omega_0^2} \tag{3.5}$$

- โดยที่ ω_0 คือ ความถี่คัทออฟ (Cutoff Frequency)
- Q คือ ค่าตัวประกอบคุณภาพ (Quality Factor)
- K คือ อัตราขยายไฟตรง (DC Gain)
- k_0, k_1, k_2 คือ ค่าคงที่มีค่าเท่ากับ ± 1 หรือ 0

จากสมการที่ (3.5) จะเห็นว่าค่าพารามิเตอร์ k_0, k_1 และ k_2 คือเงื่อนไขการกำหนดฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ ซึ่งเป็นไปได้ห้ารูปแบบดังนี้คือ วงจรกรองความถี่แบบกรองผ่านความถี่ต่ำ แบบกรองผ่านความถี่สูง แบบกรองผ่านแถบความถี่ แบบตัดแถบความถี่ และแบบกรองผ่านทุกความถี่ ซึ่งฟังก์ชันการถ่ายโอนของวงจรกรองความถี่แต่ละรูปแบบแสดงได้ตามลำดับดังนี้คือ

เมื่อ $k_0=1$ และ $k_1=k_2=0$ ฟังก์ชันการถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แบบกรองผ่านความถี่ต่ำ จะมีรูปแบบดังสมการ คือ

$$H(s) = K \frac{\omega_0^2}{s^2 + \left(\frac{\omega_0}{Q}\right) s + \omega_0^2} \tag{3.6}$$

เมื่อ $k_2=1$ และ $k_0=k_1=0$ ฟังก์ชันการถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แบบกรองผ่านความถี่สูง จะมีรูปแบบดังสมการ คือ

$$H(s)=K\frac{s^2}{s^2+\left(\frac{\omega_0}{Q}\right)s+\omega_0^2}\tag{3.7}$$

เมื่อ $k_1=1$ และ $k_0=k_2=0$ จะได้ฟังก์ชันการถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แบบกรองผ่านแถบความถี่ คือ

$$H(s)=K\frac{\left(\frac{\omega_0}{Q}\right)s}{s^2+\left(\frac{\omega_0}{Q}\right)s+\omega_0^2}\tag{3.8}$$

เมื่อ $k_1=0$ และ $k_0=k_2=1$ สมการฟังก์ชันการถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แบบตัดแถบความถี่ จะมีรูปแบบสมการดังนี้คือ

$$H(s)=K\frac{s^2+\omega_0^2}{s^2+\left(\frac{\omega_0}{Q}\right)s+\omega_0^2}\tag{3.9}$$

เมื่อ $k_1=-1$ และ $k_0=k_2=1$ จะได้ฟังก์ชันการถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แบบกรองผ่านทุกความถี่ ที่มีรูปแบบสมการดังนี้คือ

$$H(s)=K\frac{s^2-\left(\frac{\omega_0}{Q}\right)s+\omega_0^2}{s^2+\left(\frac{\omega_0}{Q}\right)s+\omega_0^2}\tag{3.10}$$

3.4 ค่าความไวต่อวงจร (Sensitivity)

วิธีหนึ่งที่จะสามารถบอกได้ว่าตัวกรองที่ออกแบบมานั้นมีประสิทธิภาพดีหรือไม่ ก็คือ อุปกรณ์ (Components) ที่ใช้ในวงจร ซึ่งอุปกรณ์ที่ใช้ในตัวกรองนั้น โดยปกติแล้วจะมีความผิดพลาดเปลี่ยนแปลงตามองค์ประกอบต่างๆ เช่น อุณหภูมิ ความชื้น หรือความผิดพลาดของอุปกรณ์เอง ซึ่งการออกแบบนั้น ถ้าต้องการให้วงจรมีประสิทธิภาพสูง องค์ประกอบของวงจรจะต้องไม่เปลี่ยนแปลงเลย แต่ในทางปฏิบัติไม่เป็นเช่นนั้น จะเกิดความเปลี่ยนแปลงเสมอ ซึ่งเรามีความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นต้องรู้ถึงค่าของความเปลี่ยนแปลงที่มีผลต่อวงจร ซึ่งเราจะเรียกวิธีนี้ว่าการวิเคราะห์ค่าความไว ซึ่งถ้าใช้การออกแบบที่ดีแล้ว จะสามารถประหยัดวงจรได้มาก เพราะไม่จำเป็นต้องใช้อุปกรณ์ที่แพงเกินความจำเป็นนั่นเอง รายละเอียดเกี่ยวกับเรื่องวิเคราะห์ค่าความไวของวงจรกล่าวไว้ในภาคผนวก ข

3.5 สรุป

ในบทนี้ได้กล่าวถึงหลักการพื้นฐานของวงจรกรองความถี่และรูปแบบทั่วไปของฟังก์ชันถ่ายโอนแบบไบควอดเรติกของวงจรกรองความถี่แต่ละรูปแบบ ซึ่งตัวกรองความถี่สามารถทำงานได้ทั้งในโหมดแรงดันและโหมดกระแส โดยเอาต์พุตที่ออกมาจะเป็นแรงดันและกระแสตามลำดับ โดยในงานวิจัยนี้เลือกเอาวงจรกรองความถี่ที่ทำงานในโหมดกระแสมาใช้ โดยใช้ CDTA เป็นอุปกรณ์แอคทีฟหลัก ซึ่งมีความสามารถทำให้ควบคุมคุณสมบัติของวงจรได้ในเชิงอิเล็กทรอนิกส์ นอกจากนี้ยังมีข้อดีที่เลือกใช้วงจรกรองความถี่ในโหมดกระแสก็คือ ไม่ว่าแหล่งจ่าย (Source) จะมีค่าน้อยหรือมาก ก็จะไม่มีผลต่อกระแสเอาต์พุตเลย ซึ่งต่างจากวงจรกรองความถี่ที่ทำงานในโหมดแรงดันที่แรงดันเอาต์พุตจะแกว่งได้สูงสุดตามแหล่งจ่าย (Source) และวงจรกรองความถี่ที่ทำงานในโหมดกระแส นั้น โหลดของวงจรจะมีผลต่อกระแสเอาต์พุตน้อย

บทที่ 4

วงจรกำเนิดสัญญาณ

4.1 กล่าวนำ

วงจรออสซิลเลเตอร์ (Oscillator Circuit) เป็นวงจรนาฬิกาฟังก์ชันชนิดหนึ่งที่สามารถให้กำเนิดสัญญาณได้ในตัวเอง โดยจะให้สัญญาณเอาต์พุต (Output Signal) มีรูปแบบสัญญาณแบบรายคาบ (periodic signal) โดยไม่จำเป็นต้องมีสัญญาณอินพุต (Input Signal) วงจรออสซิลเลเตอร์นับว่าเป็นองค์ประกอบพื้นฐานที่สำคัญในระบบเครื่องมือวัดและระบบสื่อสารโทรคมนาคม ตัวอย่างเช่นในระบบโทรคมนาคมวงจรออสซิลเลเตอร์จะถูกใช้ทำหน้าที่สร้างสัญญาณคลื่นพาห์ (Carrier) ใช้ในการมอดูเลตสัญญาณ (Modulation) เพื่อสร้างสัญญาณนาฬิกาอ้างอิงหลัก (Reference Clock Signal) ให้แก่ระบบ เป็นต้น

วงจรออสซิลเลเตอร์ที่รู้จักกันทั่วไปมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรออสซิลเลเตอร์แบบคริสตัล (Crystal Oscillator Circuit) วงจรออสซิลเลเตอร์แบบเลื่อนเฟส (Phase Shift Circuit) วงจรออสซิลเลเตอร์แบบเวนบริดจ์ (Wien-bridge Oscillator Circuit) วงจรออสซิลเลเตอร์แบบโคลพิทซ์ (Colpitts Oscillator Circuit) หรือวงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ (Hartley Oscillator Circuit) รูปแบบของสัญญาณที่สร้างขึ้นมาจากวงจรออสซิลเลเตอร์แบบต่างๆก็มีอยู่ด้วยกันหลายรูปแบบด้วยกัน เช่น สัญญาณไซน์ (Sinusoidal) สัญญาณพัลส์สี่เหลี่ยม (Square) และสัญญาณสามเหลี่ยม (Triangular) เป็นต้น ซึ่งในการออกแบบวงจรออสซิลเลเตอร์นี้ผู้ออกแบบจึงจำเป็นต้องคำนึงถึงองค์ประกอบของวงจร เงื่อนไขการออสซิลเลตและต้องมีความเข้าใจในหลักการทำงานของวงจรออสซิลเลเตอร์เป็นอย่างดี ดังนั้นในบทนี้จึงจะกล่าวถึงหลักการทำงานพื้นฐาน เงื่อนไขในการออกแบบวงจร รวมทั้งข้อกำหนดต่างๆที่ใช้ในการออกแบบวงจรออสซิลเลเตอร์ โดยจะกล่าวถึงหลักการเกี่ยวกับวงจรออสซิลเลเตอร์ซึ่งให้กำเนิดสัญญาณรูปไซน์ซึ่งเป็นเนื้อหาที่เกี่ยวข้องกับวงจรออสซิลเลเตอร์ที่น่าสนใจในวิทยานิพนธ์นี้เท่านั้น

4.2 ประเภทของวงจรออสซิลเลเตอร์

ดังที่ได้กล่าวไปแล้วว่าวงจรออสซิลเลเตอร์ เป็นวงจรที่ให้กำเนิดสัญญาณเอาต์พุตเป็นรูปคลื่นที่คงตัวและมีคาบเวลาที่แน่นอน โดยไม่จำเป็นต้องมีสัญญาณอินพุต ดังนั้นวงจรออสซิลเลเตอร์จึงสามารถแบ่งตามเงื่อนไขการออสซิลเลตได้เป็น 2 ประเภท คือ

1) วงจรออสซิลเลเตอร์แบบความต้านทานลบ (Negative Resistance Oscillator Circuit) เป็นวงจรออสซิลเลเตอร์ที่นำอุปกรณ์ที่ออกแบบเป็นตัวต้านทานชนิดลบ มาต่อห้คล้ายกับค่าความต้านทานบวกในวงจรเพื่อให้เกิดการออสซิลเลตที่คงตัว

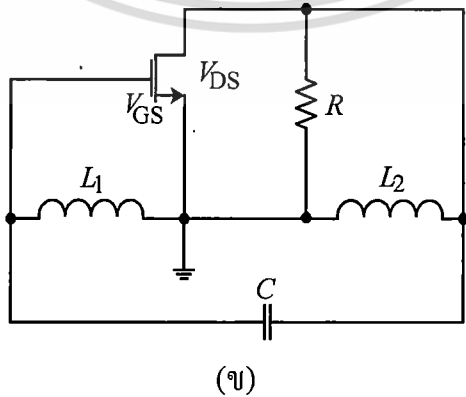
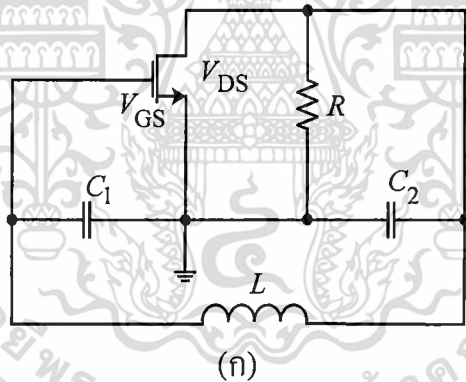
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) วงจรออสซิลเลเตอร์แบบป้อนกลับ (Feedback Oscillator Circuit) เป็นวงจรขยายสัญญาณที่มีการป้อนกลับแบบบวก (Positive Feedback) เพื่อให้เป็นไปตามเงื่อนไขจากบาร์คเฮาเซน (Barkhausen Criterion) [15]

ส่วนประกอบของวงจรออสซิลเลเตอร์ที่ทำให้กำเนิดสัญญาณไซน์ซึ่งจำแนกตามชนิดของอุปกรณ์ที่ใช้ในการออกแบบนั้น สามารถแบ่งออกได้เป็น 4 ประเภท คือ

4.2.1 วงจรออสซิลเลเตอร์ LC (LC oscillator circuit)

วงจรออสซิลเลเตอร์ LC มีอยู่ด้วยกันหลายแบบ เช่น แบบโคลพิกซ์และแบบฮาร์ทเลย์ เป็นต้น วงจรประเภทนี้มีข้อดีคือสามารถเปลี่ยนแปลงความถี่ได้ง่ายและใช้งานในย่านความถี่สูงได้ดี แต่ก็มีข้อเสีย คือ เสถียรภาพทางความถี่ยังไม่ดีนัก ไม่เหมาะสมกับแนวทางการนำไปสร้างเป็นวงจรรวมเนื่องจากการออกแบบและสร้างขดลวดเหนี่ยวนำในวงจรนั้นกระทำได้ยาก การทำงานของวงจรจะเกิดขึ้นเมื่อแรงดัน V_{DS} มีค่าสูงพอที่จะทำให้มอสทรานซิสเตอร์อยู่ในบริเวณการทำงานอิ่มตัว (Saturation Region) ดังนั้นเมื่อค่า V_{GS} มีค่าเป็นบวกวงจรก็จะเกิดการออสซิลเลชัน ตัวอย่างของวงจรออสซิลเลเตอร์ LC อย่างง่ายสามารถแสดงได้ดังรูปที่ 4.1



รูปที่ 4.1 วงจรออสซิลเลเตอร์ LC

(ก) แบบโคลพิกซ์ (ข) แบบฮาร์ทเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความถี่วงจรออสซิลเลเตอร์แบบ โคลพิกซ์ [15] ดังวงจรรูปที่ 4.1 (ก) คือ

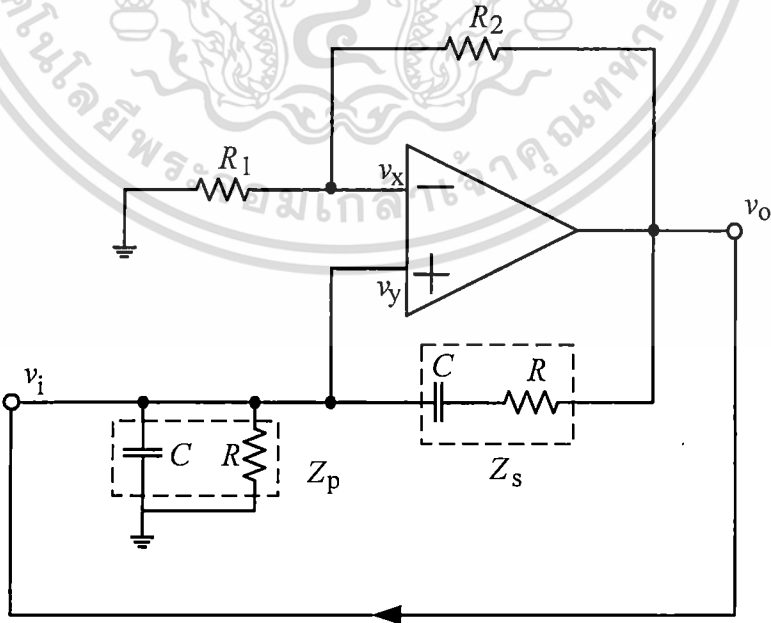
$$f = \frac{1}{2\pi \sqrt{L \cdot \left(\frac{C_1 \cdot C_2}{C_1 + C_2} \right)}} \tag{4.1}$$

ค่าความถี่วงจรออสซิลเลเตอร์แบบฮาร์ทลีย์ [15] ดังวงจรรูปที่ 4.1 (ข) มีค่าเท่ากับ

$$f = \frac{1}{2\pi \sqrt{L_1 + L_2 + 2\sqrt{L_1 L_2} \cdot C}} \tag{4.2}$$

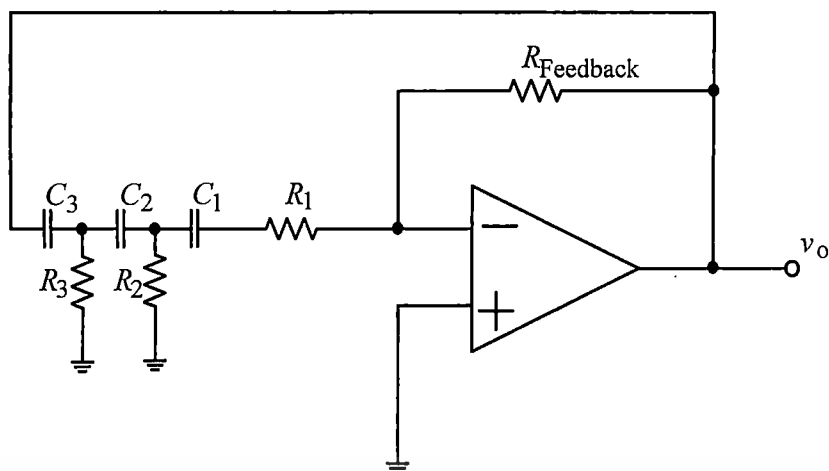
4.2.2 วงจรออสซิลเลเตอร์ RC

วงจรออสซิลเลเตอร์ RC (RC Oscillator Circuit) มีอยู่ด้วยกันหลายแบบ เช่น แบบเวนบริดจ์และแบบเล็อนเฟส [15] เป็นต้น วงจรออสซิลเลเตอร์ประเภทนี้นิยมใช้ในกรณีที่ไม่ต้องการเสถียรภาพของความถี่ระยะสั้นสูงมากนักและค่าความถี่จะต้องไม่สูงมาก โดยทั่วไปความถี่สูงสุดที่ RC ออสซิลเลเตอร์ทำงานได้ดีจะอยู่ในระดับไม่เกิน 5 MHz เมื่อจ่ายไฟเลี้ยงให้กับวงจรจะเกิดการออสซิลเลตมุมเฟส (Phase) ของวงจรจะเปลี่ยนไปตามชุด RC ที่ต่อไว้ แต่มุมเฟสรวมของวงจรยังกลับมาเริ่มต้นยังจุดเดิมเพราะวงจรกลับเฟส (Inverting Amplifier Circuit) โดยตัวอย่างของวงจรแสดงดังรูปที่ 4.2



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.2 วงจรออสซิลเลเตอร์ RC

(ก) แบบเวนบริดจ์ (ข) แบบเล็อนเฟส

จากรูปที่ 4.2 (ก) ถ้าให้ $2R_1 = R_2$ โดยที่ R และ C มีค่าเท่ากันทุกตัว ค่าความถี่ของการกำเนิดสัญญาณแบบเวนบริดจ์ คือ

$$f = \frac{1}{2\pi RC} \quad (4.3)$$

จากรูปที่ 4.2 (ข) ถ้าให้ $R_1 = R$ และ C มีค่าเท่ากันทุกตัว จะได้ค่าความถี่ของการกำเนิดสัญญาณคือ

$$f = \frac{1}{2\pi\sqrt{R_2R_3(C_1C_2 + C_1C_3 + C_2C_3) + R_1R_3(C_1C_2 + C_1C_3) + R_1R_2C_1C_2}}$$

ถ้าให้ $R_1 = R_2 = R_3 = R$ และ $C_1 = C_2 = C_3 = C$ มีค่าเท่ากันทุกตัว จะได้

$$f = \frac{1}{2\pi RC\sqrt{6}} \quad (4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

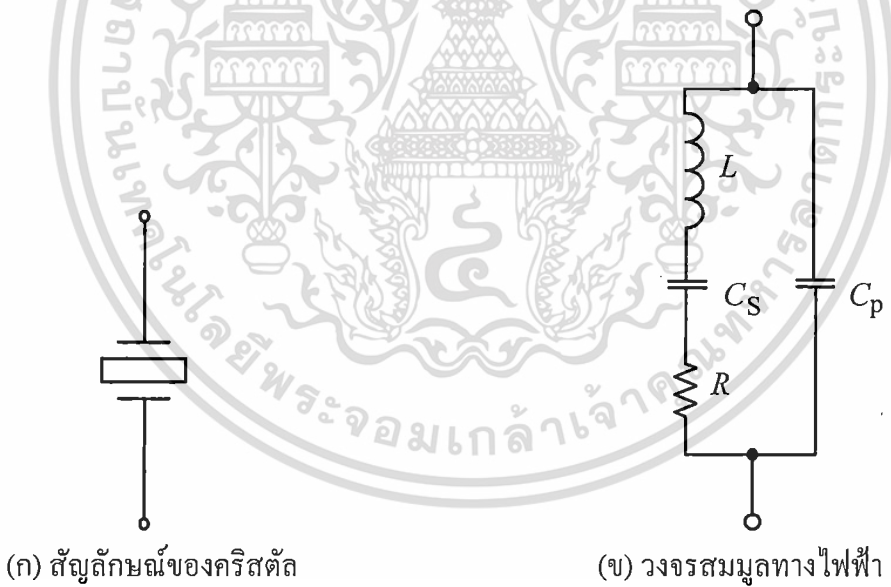
และ หาค่า R_{feedback} ได้ดังนี้

$$\begin{aligned}
 R_{\text{feedback}} = & 2(R_1 + R_2 + R_3) + \frac{2R_1R_3}{R_2} + \frac{C_2R_2 + C_2R_3 + C_3R_3}{C_1} \\
 & + \frac{2C_1R_1 + C_1R_2 + C_3R_3}{C_2} + \frac{2C_1R_1 + 2C_2R_1 + C_1R_2}{C_3} \\
 & + \frac{C_1R_1^2 + C_3R_1R_3}{C_2R_2} + \frac{C_2R_1R_3 + C_1R_1^2}{C_3R_2} + \frac{C_1R_1^2 + C_1R_1R_2 + C_2R_1R_2}{C_3R_3}
 \end{aligned}$$

$$R_{\text{feedback}} = 29(R) \tag{4.5}$$

4.2.3 วงจรออสซิลเลเตอร์โดยใช้คริสตัล

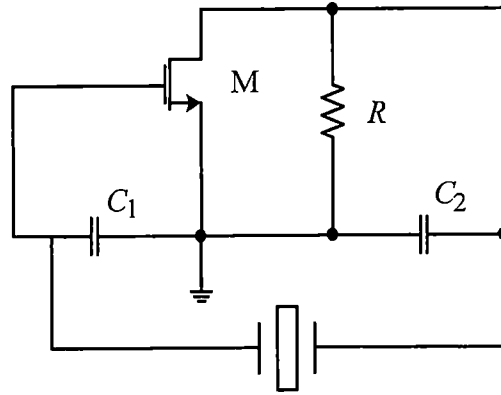
วงจรออสซิลเลเตอร์โดยใช้คริสตัล (Crystal Oscillator Circuit) วงจรประเภทนี้มีข้อดี คือ เสถียรภาพทางความถี่ดีมาก อีกทั้งยังสามารถนำไปใช้งานในย่านความถี่สูงได้ดี แต่มีข้อเสีย คือ การเปลี่ยนแปลงความถี่จะทำได้ยากมาก ซึ่งถ้าหากต้องการที่จะทำการเปลี่ยนแปลงความถี่ จำเป็นต้องใช้วงจรอื่นเข้ามาช่วย



รูปที่ 4.3 สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า

จากการวงจรสมมูลทางไฟฟ้าของวงจรออสซิลเลเตอร์โดยใช้คริสตัลในรูปที่ 4.3 ตัวเหนี่ยวนำ L จะมีค่าสูงประมาณ 100 H ตัวเก็บประจุ C_s มีค่าค่อนข้างต่ำ โดยมีหน่วยเป็น μF และความต้านทาน R มีค่าประมาณ 10 Ω โดยที่ C_p เป็นค่าเก็บประจุระหว่างอิเล็กโทรด ซึ่งโดยทั่วไปซึ่งโดยทั่วไปจะมีค่าประมาณ 1-10 pF สำหรับการนำคริสตัลมาใช้งานเป็นวงจรออสซิลเลเตอร์แสดงได้ดังรูปที่ 4.4

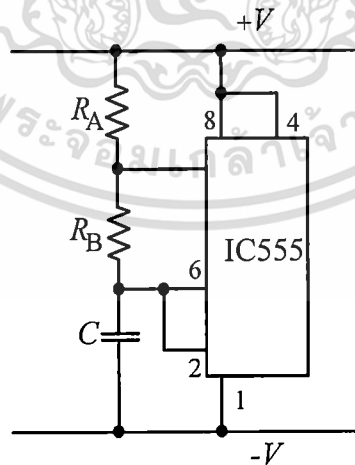
เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 วงจรออสซิลเลเตอร์โดยใช้คริสตัล

4.2.4 วงจรออสซิลเลเตอร์ที่อยู่ในรูปแบบวงจรรวม (Integrated Oscillator Circuit)

วงจรประเภทนี้จะอยู่ในรูปของวงจรไอซีสำเร็จรูปหรือที่เรียกว่า ไอซีฟังก์ชันเจนเนอเรเตอร์ (IC Function Generator) ซึ่งผลิตขึ้นมาเพื่อใช้ในการสร้างสัญญาณโดยเฉพาะ ซึ่งมีข้อดี คือ ใช้งานได้ง่ายและสามารถปรับค่าความถี่ในการออสซิลเลตได้โดยใช้หลักการของ VCO (Voltage Control Oscillator) และนอกจากนี้ยังสามารถเลือกรูปร่างของสัญญาณได้หลายรูปแบบ แต่มีข้อเสีย คือ สามารถนำไปใช้งานได้ภายในความถี่ต่ำเท่านั้น เมื่อมีสัญญาณไฟเลี้ยงจ่ายให้กับไอซีจะเกิดการออสซิลเลตขึ้นมาทันที ค่าความถี่ในการออสซิลเลตสามารถปรับได้โดยผ่านค่าความต้านทานที่ต่ออยู่ภายนอก ตัวอย่างการต่อวงจรสำหรับการนำไอซี เบอร์ 555 ไปใช้งานแสดงดังรูปที่ 4.5



รูปที่ 4.5 วงจรออสซิลเลเตอร์โดยใช้ไอซีเบอร์ 555

หลักการทํางาน คือ จากวงจรรูปที่ 4.5 C จะทำการ charge แรงดันผ่าน R_A , R_B จะ discharge ผ่าน R_B และ Transistor ภายใต้งกราวด์ ขณะที่ C-charge จะ charge ถึงระดับ Voltage $(2V_{cc}/3)$ ขณะนั้น $V_o = V_{cc}$ ส่วนขณะที่ C-discharge จะ discharge จาก $(2V_{cc}/3)$ ถึง $(V_{cc}/3)$ ขณะนั้น $V_o = 0$ เวลาในการ charge-C จาก 0 ถึง $(V_{cc}/3)$ ใช้เวลา t_1

$$V_c(t) = V_{cc} (1 - e^{-t/RC}) \quad (4.6)$$

$$V_{cc}/3 = V_{cc} (1 - e^{-t_1/RC})$$

$$-t_1/RC = \ln 2/3 = -0.405$$

$$t_1 = 0.405 RC \quad (4.7)$$

เวลาในการ charge-C จาก 0 ถึง $2V_{cc}/3$ ใช้เวลา t_2

$$2V_{cc}/3 = V_{cc} (1 - e^{-t_2/RC})$$

$$-t_2/RC = \ln 1/3 = -1.098$$

$$t_2 = 1.098 RC \quad (4.8)$$

$$T_1 = t_2 - t_1 \quad (4.9)$$

$$= (1.098 - 0.405) RC$$

$$= 0.693 RC$$

แต่

$$R = R_A + R_B \quad (4.10)$$

$$T_1 = 0.69 (R_A + R_B) C \quad (4.11)$$

เวลาในการ discharge C จาก $2V_{cc}/3$ ถึง $V_{cc}/3$

สูตร

$$V_c(t) = V e^{-t/RC} \quad (4.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{cc}/3 = (2V_{cc}/3) e^{-t/RC} \quad (4.13)$$

$$t = -RC \ln 1/3 = 0.69 RC \quad (4.14)$$

$$T_2 = 0.69 (R_B) C \quad (4.15)$$

$$T = T_1 + T_2 \quad (4.16)$$

$$T = 0.69 (R_A + R_B) C \quad (4.17)$$

$$f = \frac{1}{(0.69 (R_A + 2R_B)) C} \quad (4.18)$$

4.3 องค์ประกอบของวงจรออสซิลเลเตอร์และเงื่อนไขในการกำเนิดสัญญาณ

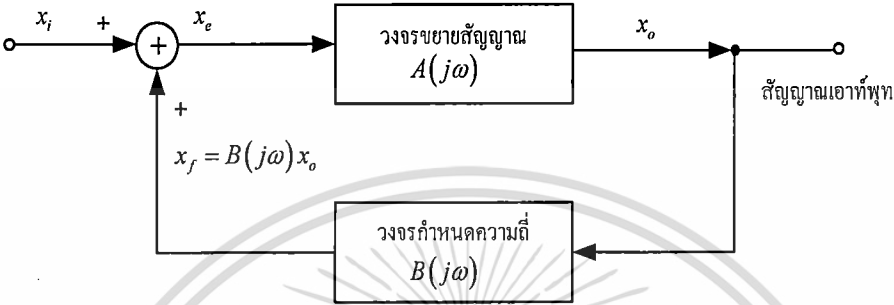
การสร้างวงจรออสซิลเลเตอร์ในแต่ละแบบ ย่อมมีข้อกำหนดของแต่ละวงจรที่แตกต่างกันไป เช่น การสร้างวงจรออสซิลเลตสัญญาณสี่เหลี่ยมสามารถสร้างได้ง่าย โดยการต่อวงจรออปแอมป์ ในลักษณะการป้อนกลับแบบบวกเพื่อใช้ขับสัญญาณด้านบวกและลบสลับกันไป ส่วนการสร้างวงจรออสซิลเลตสัญญาณฟันเลื่อยสามารถสร้างได้ง่ายโดยการอินทิเกรตสัญญาณสี่เหลี่ยมที่มีความเที่ยงตรงสูง ทั้งนี้การสร้างสัญญาณรูปไซน์สามารถสร้างได้จากสัญญาณฟันเลื่อยเช่นเดียวกัน แต่จะให้ความผิดเพี้ยนสูง

ดังนั้นในการออกแบบวงจรออสซิลเลเตอร์สัญญาณรูปไซน์จึงจำเป็นต้องมีวิธีการเฉพาะ โดยใช้กฎของบาร์คเฮาเซน (Barkhausen Criterior)[15] ซึ่งถ้าหากพิจารณาเชิงระบบควบคุมแล้ว วงจรออสซิลเลเตอร์นั้นจัดว่าเป็นระบบควบคุมแบบป้อนกลับ (Feedback Control System) ที่มีการป้อนกลับแบบบวก นำสัญญาณเอาต์พุตกลับไปยังด้านอินพุตของวงจร โดยสัญญาณทางด้านเอาต์พุตที่ป้อนกลับไปสู่อินพุตของวงจรมันต้องจัดให้มุมเฟสตรงกันกับมุมเฟสของสัญญาณอินพุตทั้งนี้ก็เพื่อเสริมสัญญาณกันขึ้นเพื่อที่จะทำให้สัญญาณดำรงตัวอยู่ได้ บล็อกไดอะแกรมแสดงการทำงานของวงจรออสซิลเลเตอร์สามารถเขียนแสดงได้ดังรูปที่ 4.6 ซึ่งประกอบด้วยองค์ประกอบที่สำคัญดังนี้

- 1) ตัวกำเนิดพลังงาน (Energy Source) ได้แก่ แหล่งจ่ายไฟเลี้ยง โดยในวิทยานิพนธ์นี้จะมุ่งเน้นถึงแหล่งจ่ายกระแสตรงที่มีแรงดันคงที่ ใช้แหล่งจ่ายไฟเลี้ยงให้กับอุปกรณ์ต่างๆ ในวงจรเป็นสำคัญ
- 2) วงจรกำหนดความถี่ (Frequency-Determining) เป็นวงจรที่สามารถเลือกย่านความถี่ได้ในลักษณะที่เป็นวงจรกรองแบบแถบความถี่ผ่าน ซึ่งได้แก่วงจรจูนแบบ LC วงจรจูนแบบ RC หรือแบบคริสตัล เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) วงจรขยายสัญญาณ (Amplifier Circuit) เป็นวงจรประเภทแอกทีฟซึ่งอาจจะเป็น วงจรขยายสัญญาณแบบทรานซิสเตอร์ (Transistor) แบบเฟต (FET) หรือวงจรขยาย สัญญาณที่อยู่ในรูปไอซีอย่างใดก็ได้ ซึ่งจะทำหน้าที่ดำรงการกำเนิดของสัญญาณไว้ด้วย การชดเชยพลังงานในส่วนที่สูญเสียไปภายนอกในวงจรออสซิลเลเตอร์ให้มีค่าคงตัวอยู่ เช่นเดิมโดยอัตโนมัติ



รูปที่ 4.6 บล็อกไดอะแกรมของวงจรออสซิลเลเตอร์ที่มีการป้อนกลับแบบบวก

โดยที่สัญลักษณ์ต่างๆ ที่ใช้ในวงจรในรูปที่ 4.6 มีความหมายเป็นดังต่อไปนี้

- x_i คือ สัญญาณอินพุตของวงจร
- x_o คือ สัญญาณเอาต์พุตของวงจร
- x_e คือ สัญญาณผลรวมระหว่าง x_i และ x_f มีค่าเท่ากับ $x_i + x_f$
- x_f คือ สัญญาณป้อนกลับ
- $A(j\omega)$ คือ อัตราขยายของวงจรขยายสัญญาณ
- $B(j\omega)$ คือ อัตราขยายของวงจรกำหนดความถี่

จากบล็อกไดอะแกรมดังรูปที่ 4.6 จะได้ว่า

$$x_e = x_i + x_f \tag{4.19}$$

เมื่อ $x_f = B(j\omega)x_o \tag{4.20}$

และ $x_o = A(j\omega)x_e \tag{4.21}$

แทนค่าสมการที่ (4.20) และ (4.21) ลงในสมการที่ (4.19) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (4.22)$$

ในการออสซิลเลตนั้น วงจรจะต้องสามารถสร้างสัญญาณเอาต์พุตได้โดยที่ไม่จำเป็นต้องมีสัญญาณอินพุต ซึ่งเงื่อนไขดังกล่าวจะเป็นจริงก็ต่อเมื่ออัตราขยายมีค่าเป็นอนันต์ (Infinity) นั่นคือพจน์ส่วนของสมการที่ (4.22) จะต้องมามีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega)B(j\omega) = 0 \quad (4.23)$$

โดยมีเงื่อนไขตามสมการที่ (4.23) ณ ตำแหน่งความถี่ค่าหนึ่ง (สมมติว่าเป็นความถี่ ω_0) วงจรก็จะให้กำเนิดสัญญาณที่มีความถี่นั้นขึ้น เงื่อนไขในการตรวจสอบสำคัญที่เป็นที่รู้จักกันดีคือเงื่อนไขบาร์คเฮาเซนซึ่งเป็นเงื่อนไขที่สำคัญที่รู้จักกันดีในการออกแบบวงจรออสซิลเลเตอร์ ซึ่งสามารถกล่าวโดยสรุปได้ดังนี้ คือ วงจรออสซิลเลเตอร์ที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีอัตราขยายลูปเปิด (Open Loop-gain) เป็นค่าจริงเท่ากับหนึ่ง ดังนั้นจากสมการที่ (4.23) สามารถเขียนให้อยู่ในรูปได้ทั้งขนาดและเฟสโดยแยกพิจารณาได้สองส่วน คือ อัตราขยายลูปเปิดของวงจรต้องมีค่าเท่ากับหนึ่ง หรือเขียนได้ว่า

$$|A(j\omega_0)B(j\omega_0)| = 1 \quad (4.24)$$

และมุมเฟสของอัตราขยายลูปเปิดต้องมีค่าเท่ากับ

$$\angle A(j\omega_0)B(j\omega_0) = 0 \text{ หรือ } 2n\pi \quad (4.25)$$

เมื่อ n คือ เลขจำนวนเต็ม (0,1,2,...)

ในการรักษาค่าอัตราขยายลูปเปิดของวงจรให้มีค่าเท่ากับหนึ่งนั้น ก็เพื่อเป็นการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ซึ่งการป้อนกลับแบบบวกจะทำให้อัตราขยายลูปปิด (Closed Loop-gain) ของวงจรมีค่ามากขึ้น ถ้าอัตราขยายลูปเปิดของวงจรมีค่าเป็นหนึ่งจะทำให้ค่าอัตราขยายลูปปิดของวงจรมีค่าเป็นอนันต์หรือแทนค่าสมการที่ (4.24) ลงในสมการที่ (4.22) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega_0)}{1-1} = \infty \quad (4.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการที่ (4.26) แสดงให้เห็นว่า เมื่ออัตราขยายรูปเปิดของวงจรมีค่าเท่ากับหนึ่งแล้ว จะทำให้อัตราขยายรูปปิดมีค่าเป็นอนันต์ ซึ่งหมายความว่าถึงแม้ไม่มีสัญญาณอินพุต ($x_i = 0$) วงจรนี้ก็สามารถกำเนิดสัญญาณเอาต์พุตขึ้นมาเองได้นั่นเอง อย่างไรก็ตามในทางปฏิบัติวงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise Signal) เป็นสัญญาณอินพุตให้กับวงจร ซึ่งสัญญาณรบกวนนี้อาจมาจากแหล่งกำเนิดใดๆก็ได้ เช่น สัญญาณรบกวนที่เกิดจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

อย่างไรก็ตามเมื่อพิจารณาวงจรออสซิลเลเตอร์โดยใช้หลักการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าว เงื่อนไขที่ได้จึงสามารถกำหนดได้เพียงความถี่ของสัญญาณเท่านั้น ไม่สามารถกำหนดขนาดของสัญญาณเอาต์พุตที่เกิดขึ้นได้จากเงื่อนไขของบาร์คเฮาเซนได้แสดงเพียงว่าค่าความถี่ของสัญญาณเอาต์พุตจะมีมุมเฟสเท่ากับ $2n\pi$ สำหรับการควบคุมขนาดของสัญญาณเอาต์พุตที่ได้นั้นมีวิธีการที่นิยมใช้กันอยู่สองวิธี คือ วิธีแรกทำได้โดยการเพิ่มวงจรเข้าไปทำหน้าที่รักษาระดับของสัญญาณ หรือวิธีที่สองจะอาศัยหลักการของการจำกัดขนาดด้วยตนเอง (Self-limiting) ด้วยอุปกรณ์ภายในวงจรเอง เช่น วงจรออสซิลเลเตอร์ที่สร้างขึ้นมาจากทรานซิสเตอร์ในขณะที่เริ่มต้นเมื่อสัญญาณมีค่าต่ำ ทรานซิสเตอร์จะมีค่าอัตราขยายสูง ทำให้อัตราขยายสัญญาณของวงจรมีค่ามากกว่าหนึ่ง ที่ตำแหน่งความถี่ที่มีเฟสเท่ากับ $2n\pi$ แต่เมื่อขนาดของสัญญาณเพิ่มขึ้นจะทำให้ทรานซิสเตอร์อิ่มตัว (saturate) ส่งผลให้ทรานซิสเตอร์มีอัตราขยายลดลง ซึ่งก็จะทำให้อัตราขยายของวงจรลดลงจนกระทั่งทำให้สัญญาณมีขนาดคงที่ได้นานที่สุด

4.4 หลักการทำงานของวงจรออสซิลเลเตอร์

การทำงานของวงจรออสซิลเลเตอร์นั้นสามารถแบ่งออกได้เป็น 3 สภาวะ ดังนี้

1) สภาวะเริ่มต้นการทำงานของวงจร

เมื่อวงจรเริ่มต้นการทำงาน (First Turn-on) จะเกิดขึ้นก็ต่อเมื่อมีการจ่ายกำลังงานให้แก่วงจรซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้ จะทำให้เกิดสภาวะเปลี่ยนย้าย (Transition) ขึ้นทำให้มีสเปกตรัมของสัญญาณเกิดกระจายขึ้นอย่างมากมา อย่างไรก็ตามเนื่องจากวงจรออสซิลเลเตอร์นั้นจะมีวงจรกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและถูกเลือกให้ถูกป้อนกลับในกระบวนการป้อนกลับ ทำให้เกิดการพิคเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณเอาต์พุตของวงจร

2) สภาวะการสร้างสัญญาณ

เมื่อวงจรเริ่มสร้างสัญญาณ (Signal Build up) ค่าความถี่ของสัญญาณที่เกิดขึ้นจะถูกกำหนดด้วยวงจรกำหนดความถี่ แล้วสัญญาณเอาต์พุตจะถูกนำกลับไปยังด้านอินพุตของวงจรซึ่งสัญญาณจะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) สภาวะรักษาการสร้างสัญญาณ

การรักษาสัญญาณ (Sustained Oscillator) ให้คงที่อยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คเฮาเซน คือผลคูณค่าอัตราขยายของวงจรขยายและวงจรป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัตินั้น ค่าอัตราขยายรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสถานะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการทอดทอนของสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะของความไม่เป็นเชิงเส้นของวงจร ซึ่งจะเกิดขึ้นก็ต่อเมื่อสัญญาณมีค่ามากเป็นตัวรักษาอัตราขยายให้เท่ากับหนึ่งเพื่อเป็นตัวมาจำกัดขนาดของสัญญาณที่ได้ออกมา

4.5 สรุป

ในบทนี้จะกล่าวถึงหลักการพื้นฐานของวงจรออสซิลเลเตอร์ โดยวงจรออสซิลเลเตอร์จะเกิดการออสซิลเลตสัญญาณออกมาได้ก็ต่อเมื่อ มีการปรับค่าวงจรจนกระทั่งเกิดเงื่อนไขการออสซิลเลต และเมื่อวงจรเกิดการออสซิลเลตจะสร้างสัญญาณเอาต์พุตออกมา สัญญาณเอาต์พุตส่วนหนึ่งจะถูกป้อนกลับไปยังอินพุตของวงจรสัญญาณจะถูกจัดให้มีเฟสตรงกันเพื่อเสริมกันและรักษาระดับสัญญาณให้ดำรงอยู่ได้โดยไม่ต้องมีสัญญาณอินพุต

บทที่ 5

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่และ วงจรกำเนิดสัญญาณไซน์แบบควอดเทรเจอร์โดยใช้ CDTA

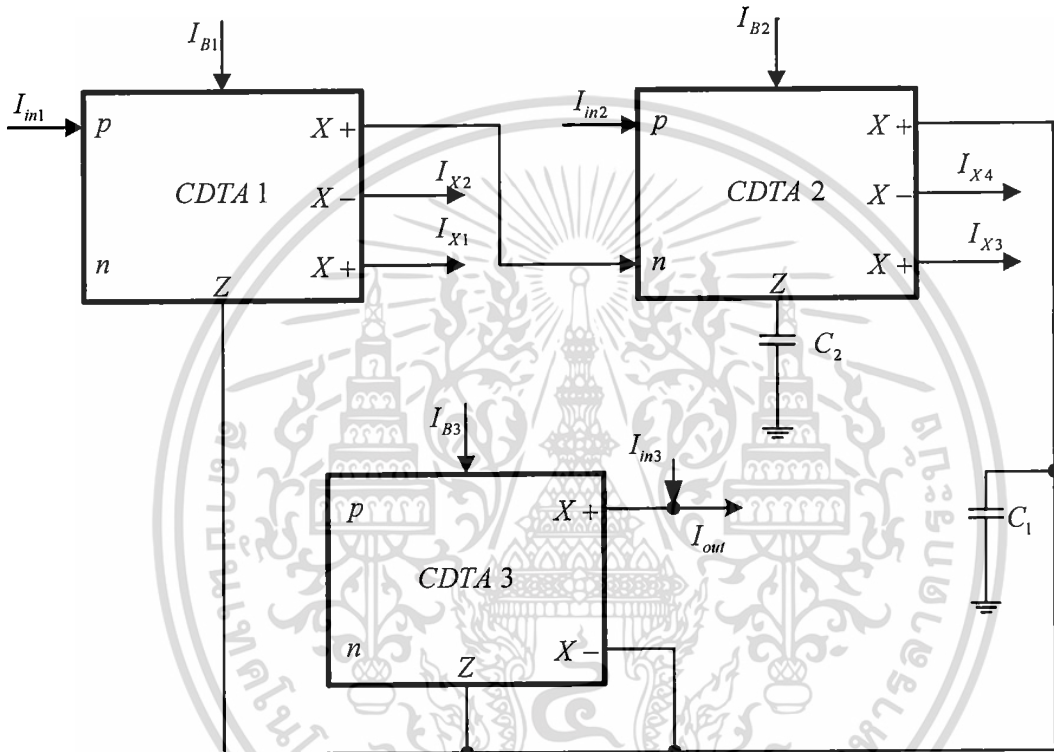
5.1 กล่าวนำ

ในปัจจุบันการออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยใช้อุปกรณ์แอคทีฟ (active device) ได้มีผู้ให้ความสนใจกันอย่างแพร่หลายและคิดค้นพัฒนามาอย่างต่อเนื่อง อาทิเช่น วงจรสายพานกระแส (Current Conveyor; CC) วงจรตามกระแส (Current Follower; CF) โดยมีการออกแบบพัฒนาและทดลองจนการนำไปประยุกต์ใช้งานกันอย่างแพร่หลาย เช่น วงจรออสซิลเลเตอร์ (oscillator) วงจรกรองสัญญาณ (filter) และวงจรขยายสัญญาณ (amplifier) เป็นต้น โดยแต่ละวงจรต่างก็มีข้อดีข้อด้อยที่แตกต่างกัน ด้วยเหตุนี้จึงได้มีการพัฒนาออกแบบอุปกรณ์แอคทีฟขึ้นมาใหม่ ทั้งนี้เพื่อให้วงจรมีข้อด้อยน้อยที่สุด โดยทั่วไปมักออกแบบวงจรให้กินกำลังไฟฟ้าน้อยลง สามารถทำงานได้ที่ความถี่ปฏิบัติงานสูง ลดจำนวนอุปกรณ์ ซึ่งเป็นแนวทางวิจัยที่มีความสำคัญและน่าสนใจเป็นอย่างมากสำหรับการพัฒนาออกแบบวงจรรวม และเมื่อไม่นานมานี้ได้มีการนำเสนออุปกรณ์แอคทีฟแนวใหม่ที่มีชื่อว่าวงจร “Current Differencing Buffered Transconductance Amplifier” หรือวงจร CDDBA ขึ้นเป็นครั้งแรก [16] ซึ่งได้รับความสนใจและมีการนำไปสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อก แต่เนื่องจากวงจร CDDBA นั้นประกอบด้วยวงจรผลต่างกระแส (Current Differencing Circuit) และวงจรตามแรงดัน (Voltage Follower) ซึ่งมีอัตราขยายสัญญาณคงที่เท่ากับหนึ่ง จึงไม่สามารถแปรค่าการส่งผ่านกระแสและแรงดันได้และยังคงประกอบด้วยวงจรที่ทำงานในโหมดแรงดัน ดังนั้นจึงได้มีการนำเสนอวงจร CDTA (Current Differencing Transconductance Amplifier) ซึ่งเป็นอุปกรณ์แอคทีฟทำงานในโหมดกระแส มีคุณสมบัติเด่น คือ สามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่ากระแสไบอัสจากภายนอก

ในบทนี้จึงได้นำเสนอแนวทางการออกแบบและสังเคราะห์วงจร CDTA ภายใต้หลักการของวงจรรวม โดยวงจร CDTA ที่นำเสนอประกอบด้วยวงจรสำคัญสองส่วนคือ วงจรผลต่างกระแสและวงจรขยายค่าความนำ (Transconductance Amplifier) สำหรับคุณสมบัติในการทำงานของวงจรที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

5.2 วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์โดยใช้ CDTA ที่นำเสนอ

วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่นำเสนอจะอยู่ในวงจรเดียวกัน แสดงดังรูปที่ 5.1 ซึ่งประกอบด้วย วงจร CDTA จำนวนสามตัว คือ $CDTA_1$, $CDTA_2$ และ $CDTA_3$ ต่อรวมอยู่กับตัวเก็บประจุแบบต่อเทียบกราว์นสองตัว คือ C_1 และ C_2 จากโครงสร้างจะเห็นว่าปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอกในการสังเคราะห์



รูปที่ 5.1 วงจรกรองความถี่และกำเนิดสัญญาณไซน์ที่นำเสนอ

จากหลักการที่นำเสนอดังรูปที่ 5.1 เมื่อทำการวิเคราะห์วงจร โดยอาศัยคุณสมบัติของวงจร CDTA ดังสมการที่ (2.13) ถูกลำมาสังเคราะห์เป็นวงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ในวงจรเดียวกันดังรูปที่ 5.1 และมีฟังก์ชันกระแสเอาต์พุตของวงจรกรองความถี่หลายหน้าที่ ดังสมการที่ (5.1)

$$I_{out}(s) = \frac{\left(s \frac{g_{m3}}{C_1}\right) I_{in1} + \left(\frac{g_{m2} g_{m3}}{C_1 C_2}\right) I_{in2} + D(s) I_{in3}}{D(s)} \quad (5.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ
$$D(s) = s^2 + s \frac{g_{m3}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2} \quad (5.2)$$

พิจารณาเทียบกับรูปแบบสมการไบควอดเรติกได้เป็น

$$D(s) = s^2 + s \frac{\omega_0}{Q_0} + \omega_0^2 \quad (5.3)$$

เมื่อ g_{mi} คืออัตราขยายค่าความนำของวงจร CDTA ตัวที่ $i (i=1,2,3)$

5.2.1 วงจรกรองความถี่หลายหน้าที่

จากสมการที่ (5.4) ถึง (5.8) แสดงให้เห็นว่าวงจรกรองความถี่ที่นำเสนอสามารถสังเคราะห์ ฟังก์ชันถ่ายโอนกระแสแบบไบควอดเรติกได้ถึงห้ารูปแบบ คือ ฟังก์ชันกรองผ่านความถี่ต่ำ $H_{LP}(s)$ ฟังก์ชันกรองผ่านความถี่สูง $H_{HP}(s)$ ฟังก์ชันกรองผ่านแถบความถี่ $H_{BP}(s)$ ฟังก์ชันตัดแถบความถี่ $H_{BR}(s)$ และฟังก์ชันกรองผ่านทุกความถี่ $H_{AP}(s)$ นอกจากนี้วงจรที่นำเสนอยังมี คุณสมบัติเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ด้วยโดยไม่ต้องเปลี่ยนแปลง โครงสร้างของวงจรและจากสมการที่ (5.1) กำหนดให้ $g_{m1} = g_{m2} = g_{m3} = g_m$ และ $C_1 = C_2 = C$ เพื่อทำให้เกิดฟังก์ชันถ่ายโอนของวงจรกรองความถี่ทั้งห้ารูปแบบ เงื่อนไขของการสังเคราะห์ ฟังก์ชันถ่ายโอนกระแสแสดงได้ดังนี้

- 1) ฟังก์ชันกรองผ่านความถี่ต่ำ เมื่อ $I_{m1} = I_{m3} = 0$ และ $I_{m2} = -I_{in}$ จะได้

$$H_{LP}(s) = \frac{i_{out}}{i_{in}} = - \frac{\left(\frac{g_{m2}g_{m3}}{C_1C_2} \right)}{D(s)} \quad (5.4)$$

- 2) ฟังก์ชันกรองผ่านความถี่สูง เมื่อ $I_{m1} = I_{m3} = I_{in}$ และ $I_{m2} = -I_{in}$ จะได้

$$H_{HP}(s) = \frac{i_{out}}{i_{in}} = \frac{s^2}{D(s)} \quad (5.5)$$

- 3) ฟังก์ชันกรองผ่านแถบความถี่ เมื่อ $I_{m2} = I_{m3} = 0$ และ $I_{m1} = I_{in}$ จะได้

$$H_{BP}(s) = \frac{i_{out}}{i_{in}} = \frac{\left(s \frac{g_{m3}}{C_1}\right)}{D(s)} \quad (5.6)$$

4) ฟังก์ชันตัดแถบความถี่ เมื่อ $I_{in1} = I_{in3} = I_{in}$ และ $I_{in2} = 0$ จะได้

$$H_{BR}(s) = \frac{i_{out}}{i_{in}} = \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}}{D(s)} \quad (5.7)$$

5) ฟังก์ชันกรองผ่านทุกความถี่ เมื่อ $I_{in1} = 2I_{in}$, $I_{in2} = 0$ และ $I_{in3} = I_{in}$ ตามลำดับ

$$H_{AP}(s) = \frac{i_{out}}{i_{in}} = \frac{s^2 - \left(s \frac{g_{m3}}{C_1}\right) + \frac{g_{m1}g_{m2}}{C_1C_2}}{D(s)} \quad (5.8)$$

จากสมการที่ (5.2) จะได้ค่าความถี่ตอบสนอง (ω_0) ค่าตัวประกอบคุณภาพ Q_0 และ พารามิเตอร์ $\frac{\omega_0}{Q_0}$ ของวงจรนี้มีค่าเท่ากับ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.9)$$

$$Q_0 = \sqrt{\frac{g_{m1}g_{m2}C_1}{C_2}} \cdot \left(\frac{1}{g_{m3}}\right) \quad (5.10)$$

และ

$$\frac{\omega_0}{Q_0} = \frac{g_{m3}}{C_1} \quad (5.11)$$

จากความสัมพันธ์ในสมการที่ (5.9) การปรับค่าความถี่ตอบสนองทำได้โดยการปรับค่าทรานสคอนดักแตนซ์ g_m ทั้งสองตัว ซึ่งถ้าค่าของ g_m ทั้งสองมีค่าเท่ากัน เห็นได้ว่าการควบคุมค่าความถี่ตอบสนองจะมีความเป็นเชิงเส้น ส่วนการปรับค่าตัวประกอบคุณภาพ Q_0 จากสมการที่ (5.10) สามารถปรับได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง ω_0 โดยปรับจากค่ากระแสไบอัสที่ I_{B3} ของ CDTA₃

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 วงจรกำเนิดสัญญาณไซน์ที่นำเสนอ

การวิเคราะห์วงจรกำเนิดสัญญาณไซน์ ในกรณีที่ไม่มีอินพุต ($I_m = 0$) ซึ่งพิจารณาจากสมการที่ (5.2) ในเทอมของ g_{m3} จะต้องมามีค่าเป็นศูนย์ โดยเกิดจากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA₃ จึงจะเกิดเงื่อนไขของการกำเนิดสัญญาณและจะต้องกำหนดให้ลูปเกน (LG) มีค่าเท่ากับ 1 ซึ่งฟังก์ชันการถ่ายโอนมีค่าดังสมการที่ (5.12)

$$0 = \frac{N(s)}{D(s)} = 1 - LG = 1 + \frac{g_{m1}g_{m2}}{s^2 C_1 C_2} \quad (5.12)$$

และค่าความถี่ของการกำเนิดสัญญาณมีค่าเป็น

$$\omega' = \sqrt{\frac{g_{m1}g_{m2}}{C_1 C_2}} \quad (5.13)$$

5.3 ค่าความไวของวงจรที่นำเสนอต่ออุปกรณ์

สามารถยืนยันประสิทธิภาพของวงจรที่นำเสนอได้จากค่าความไวต่ออุปกรณ์ที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_0}$ และค่าตัวประกอบคุณภาพ $S_x^{Q_0}$ เมื่อ x คือ อุปกรณ์แอกทีฟ หรือพาสซีฟ แต่ละตัว โดยอาศัยความสัมพันธ์ของสมการที่ (5.9) และ (5.10) มาทำการวิเคราะห์เพื่อหาค่าความไวของวงจรต่ออุปกรณ์พาสซีฟและแอกทีฟ โดยพิจารณาหาค่าความไว ω_0 และ Q_0 ของวงจรต่อการแปรค่าองค์ประกอบแอกทีฟ g_{mi} และ C_i ในวงจรจะได้ความสัมพันธ์ดังนี้ [ภาคผนวก ข]

$$S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = 0.5 \quad (5.14)$$

$$S_{g_{m3}}^{\omega_0} = 0, \quad S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -0.5 \quad (5.15)$$

$$S_{g_{m1}}^{Q_0} = S_{g_{m2}}^{Q_0} = S_{C_1}^{Q_0} = 0.5, \quad S_{C_2}^{Q_0} = -0.5 \quad (5.16)$$

และ
$$S_{g_{m3}}^{Q_0} = -1 \quad (5.17)$$

จากความสัมพันธ์ที่ได้ จะแสดงให้เห็นว่าคุณสมบัติของวงจรที่ได้มีค่าความไวต่ออุปกรณ์แอกทีฟและพาสซีฟต่ำ ซึ่งเป็นคุณสมบัติที่ดีข้อหนึ่งของการออกแบบวงจร

5.4 การวิเคราะห์เชิงไม่เป็นอุดมคติของ CDTA

จากฟังก์ชันถ่ายโอนของวงจรที่ผ่านมา สมมติให้ CDTA มีคุณสมบัติในทางอุดมคติ แต่ความเป็นจริงในทางปฏิบัติจะเกิดความผิดพลาดขึ้น และถ้ารวมค่าพารามิเตอร์ที่ไม่เป็นอุดมคติไว้ ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร CDTA เนื่องจากความไม่เป็นอุดมคติดังนี้

$$v_p = v_n = 0 \quad (5.18)$$

$$i_z = \alpha_p i_p - \alpha_n i_n \quad (5.19)$$

$$i_x = g_m v_z \quad (5.20)$$

ในการคำนวณจากสมการที่ (2.16) สามารถเขียนสมการใหม่ได้เป็น

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (5.21)$$

เมื่อ $\alpha_p = 1 - \varepsilon_p$; $|\varepsilon_p| \ll 1$ แสดงค่า Current Tracking Error ที่ขั้ว p ต่อขั้ว z และ $\alpha_n = 1 - \varepsilon_n$; $|\varepsilon_n| \ll 1$ แสดงค่า Current tracking error ที่ขั้ว n ต่อขั้ว z ของวงจร CDTA

ทำการวิเคราะห์วงจรในรูปที่ 5.1 โดยอาศัยสมการที่ (5.21) จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรกรณีที่ไม่เป็นอุดมคติดังนี้

$$I_{out}(s) = \frac{-\left(s \frac{\alpha_{p1} g_{m3}}{C_1}\right) I_{in1} + \left(\frac{\alpha_{p2} g_{m2} g_{m3}}{C_1 C_2}\right) I_{in2} + D'(s) I_{in3}}{D_n(s)} \quad (5.22)$$

$$\text{โดยที่} \quad D_n(s) = s^2 + s \frac{\alpha_{p1} g_{m3}}{C_1} + \frac{\alpha_{n2} g_{m1} g_{m2}}{C_1 C_2} \quad (5.23)$$

จากความสัมพันธ์ของสมการที่ (5.23) จะได้ค่าความถี่ตอบสนอง ω_{0n} และค่าตัวประกอบคุณภาพ Q_{0n} ของวงจรในกรณีที่ไม่เป็นอุดมคติ มีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_{0n} = \sqrt{\frac{\alpha_{n2}g_{m1}g_{m2}}{C_1C_2}} \tag{5.24}$$

และ

$$Q_{0n} = \sqrt{\frac{\alpha_{n2}g_{m1}g_{m2}C_1}{C_2}} \cdot \left(\frac{1}{\alpha_{p1}g_{m3}} \right) \tag{5.25}$$

นำสมการที่ (5.24) และ (5.25) มาทำการวิเคราะห์หาค่าความไวของวงจรต่อการแปรค่าของอุปกรณ์แอกทีฟในกรณีที่ไม่เป็นอุดมคติ ได้ดังนี้

$$S_{\alpha_{n2}}^{\omega_{0n}} = 0.5 \tag{5.26}$$

$$S_{\alpha_{n2}}^{Q_{0n}} = 0.5 \tag{5.27}$$

$$S_{\alpha_{p1}}^{Q_{0n}} = -1 \tag{5.28}$$

ซึ่งจะเห็นว่าค่าความไวที่ได้จากสมการที่ (5.26) ถึง (5.28) นั้นมีค่าที่ต่ำ โดยค่าที่ได้มีค่าน้อยกว่าหนึ่ง

5.5 ผลจำลองการทำงานของวงจรที่นำเสนอ

วงจรกรองความถี่และวงจรกำเนิดสัญญาณที่นำเสนอสามารถยืนยันคุณสมบัติและประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSPICE โดยในวิทยานิพนธ์นี้ใช้ Model TSMC MOSIS 0.25 μm ซึ่งมีค่าคงที่ต่างๆดังรูปที่ 5.2 แรงดันที่ใช้มีค่า $\pm 1.25\text{V}$ ขนาดของทรานซิสเตอร์ที่ใช้มีค่า (W/L) แสดงในตารางที่ 1

```
*****0.25um*****
* LOT: T14Y MOSIS      WAF: 03
* DIE: N_Area_Fring    DEV: N3740/10
* Temp= 27
.MODEL NMOS1 NMOS (
+ TOX      = 5.7E-9          NSUB      = 1E17          GAMMA    = 0.4317311
+ PHI      = 0.7            VTO       = 0.4238252        DELTA     = 0
+ UO       = 425.6466519    ETA        = 0            THETA    = 0.1754054
+ KP       = 2.501048E-4    VMAX     = 8.287851E4    KAPPA    = 0.1686779
+ RSH      = 4.062439E-3    NFS      = 1E12          TPG      = 1
+ XJ       = 3E-7          LD        = 3.162278E-11        WD       = 1.232881E-8
+ CGDO     = 6.2E-10        CGSO     = 6.2E-10        CGBO     = 1E-10
+ CJ       = 1.81211E-3     PB       = 0.5           MJ       = 0.3282553
+ CJSW     = 5.341337E-10  MJSW     = 0.5           )

.MODEL PMOS1 PMOS (
+ TOX      = 5.7E-9          NSUB      = 1E17          GAMMA    = 0.6348369
+ PHI      = 0.7            VTO       = -0.5536085    DELTA     = 0
+ UO       = 250            ETA        = 0            THETA    = 0.1573195
+ KP       = 5.194153E-5    VMAX     = 2.295325E5    KAPPA    = 0.7448494
+ RSH      = 30.0776952    NFS      = 1E12          TPG      = -1
+ XJ       = 2E-7          LD        = 9.968346E-13    WD       = 5.475113E-9
+ CGDO     = 6.66E-10        CGSO     = 6.66E-10        CGBO     = 1E-10
+ CJ       = 1.893569E-3     PB       = 0.9906013     MJ       = 0.4664287
+ CJSW     = 3.625544E-10  MJSW     = 0.5           )
*****0.25um*****
```

รูปที่ 5.2 Model TSMC MOSIS 0.25 μm ที่ใช้ในวิทยานิพนธ์

ตารางที่ 5.1 แสดงค่า W/L ของ CMOS CDTA

Transistor	$W (\mu\text{m})$	$L (\mu\text{m})$
M_1, M_2, M_8, M_9	1	0.25
M_{19}, M_{20}	50	0.25
$M_6, M_7, M_{13}, M_{14}, M_{17}, M_{18}, M_{24}, M_{26}, M_{28}, M_{29}$	3	0.25
$M_3 - M_5, M_{10} - M_{12}, M_{15}, M_{16}, M_{21} - M_{23}, M_{25}, M_{27}, M_{30}$	5	0.25

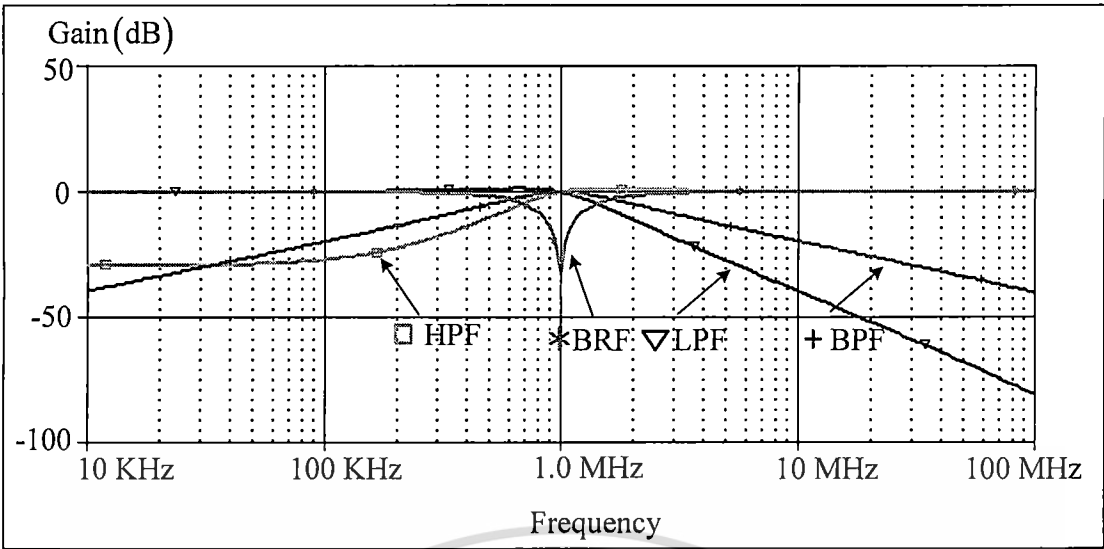
การทดลองที่ 1

แสดงคุณสมบัติต่างๆ ของวงจรกรองความถี่ที่สร้างจาก CMOS CDTA

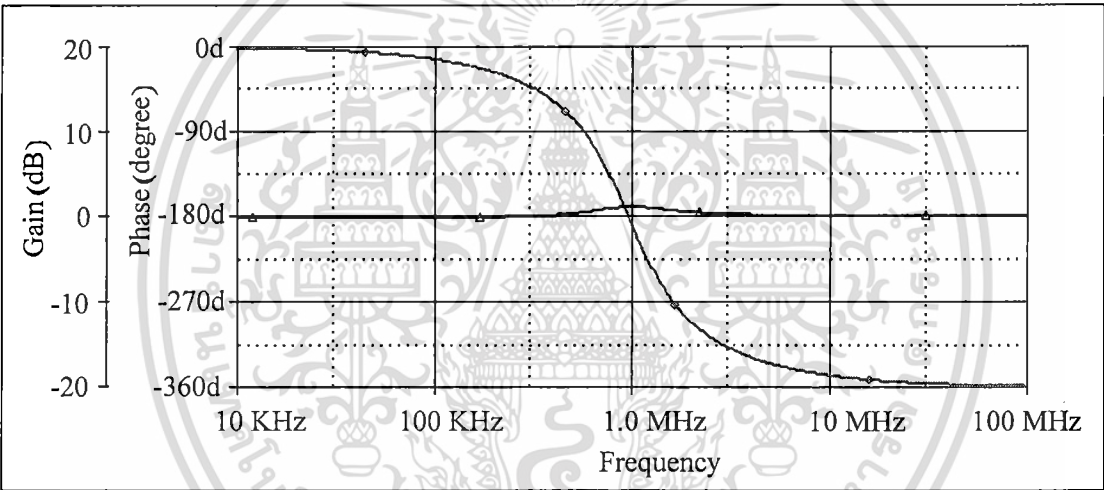
โดยให้ค่า $\omega_0 = 1.0 \text{ MHz}$ คงที่ ค่า $C_1 = C_2 = 25 \text{ pF}$

เมื่อให้ $I_{B1} = I_{B2} = I_{B3} = 10 \text{ }\mu\text{A}$ ปรับค่า I_{in1} , I_{in2} และ I_{in3} ตามเงื่อนไขของวงจรกรองความถี่แต่ละแบบดังนี้

- 1) วงจรกรองผ่านความถี่ต่ำ ให้ $I_{in1} = I_{in3} = 0$ และ $I_{in2} = -I_{in}$
- 2) วงจรกรองผ่านความถี่สูง ให้ $I_{in1} = I_{in3} = I_{in}$ และ $I_{in2} = -I_{in}$
- 3) วงจรกรองผ่านแถบความถี่ ให้ $I_{in2} = I_{in3} = 0$ และ $I_{in1} = I_{in}$
- 4) วงจรกรองแบบตัดแถบความถี่ ให้ $I_{in1} = I_{in3} = I_{in}$ และ $I_{in2} = 0$
- 5) วงจรกรองผ่านทุกความถี่ ให้ $I_{in1} = 2I_{in}$, $I_{in2} = 0$ และ $I_{in3} = I_{in}$



รูปที่ 5.3 คุณสมบัติของวงจรกรองความถี่ เมื่อปรับค่า $I_{B1} = I_{B2} = I_{B3} = 10 \mu A$

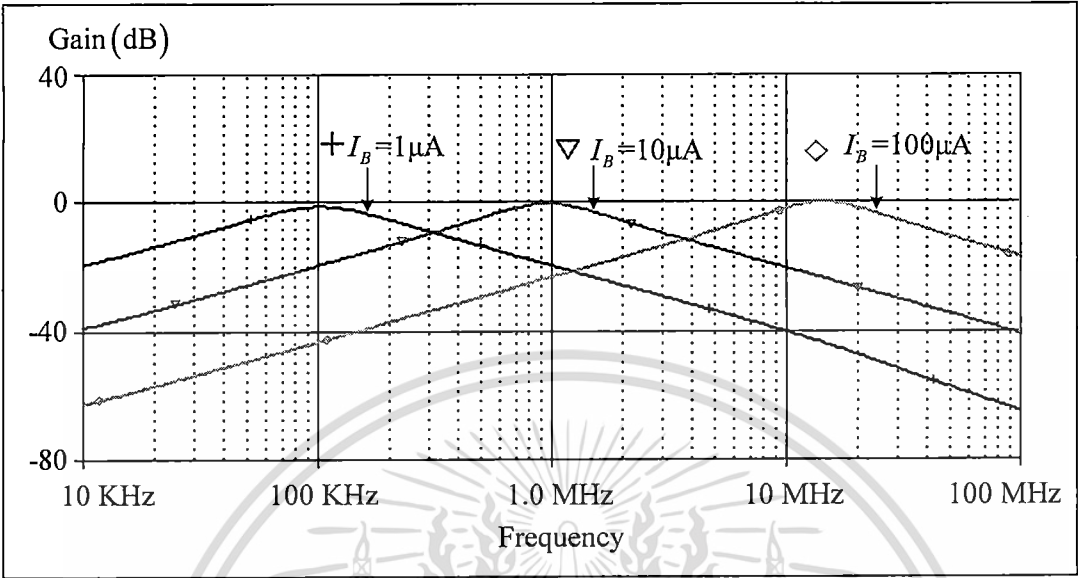


รูปที่ 5.4 เอ้าท์พุทของวงจร APF ที่ความถี่ $\omega_0 = 1 \text{ MHz}$

จากรูปที่ 5.3 แสดงการจำลองการทำงานของวงจรกรองความถี่ทั้งห้าประเภท โดยปรับกระแสไบอัสของ CDTA ทุกตัว ให้มีค่าเท่ากับ $10 \mu A$ ตัวเก็บประจุขนาด 25 pF ค่าความถี่ตอบสนองอยู่ที่ 1 MHz

จากรูปที่ 5.4 แสดงเอ้าท์พุทของวงจรกรองผ่านทุกความถี่ (APF) ที่ค่าความถี่ตอบสนอง 1 MHz จากรูปเฟสจะมีการเปลี่ยนแปลง 180 องศาที่ความถี่ตอบสนอง

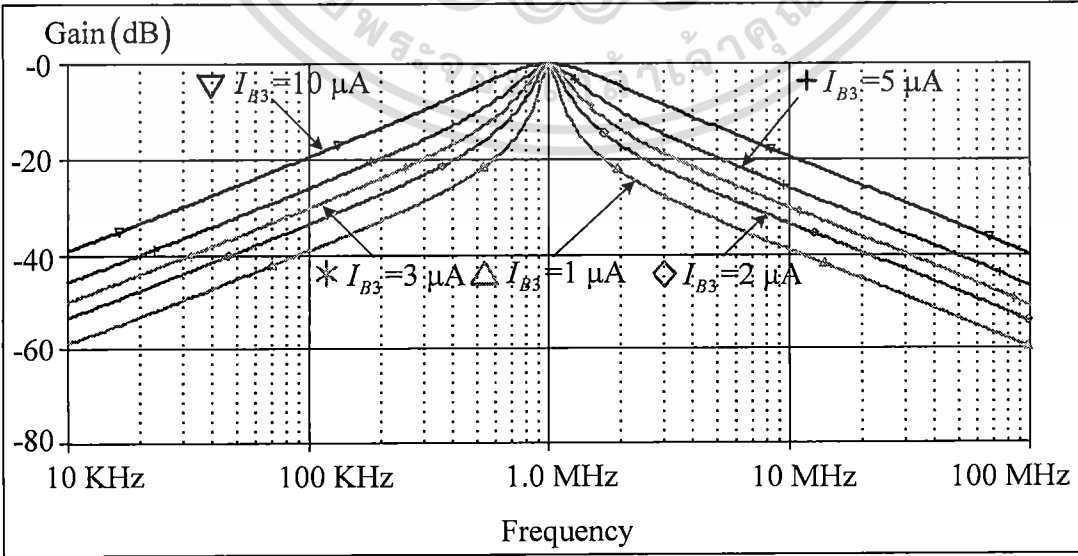
การทดลองที่ 2 ปรับค่ากระแส I_{B1} หรือ I_{B2} โดยให้ $C_1 = C_2 = 25\text{ pF}$
และ $I_{B3} = 10\text{ }\mu\text{A}$



รูปที่ 5.5 คุณสมบัติของ BPF เมื่อปรับค่า I_B ของ CDTA2

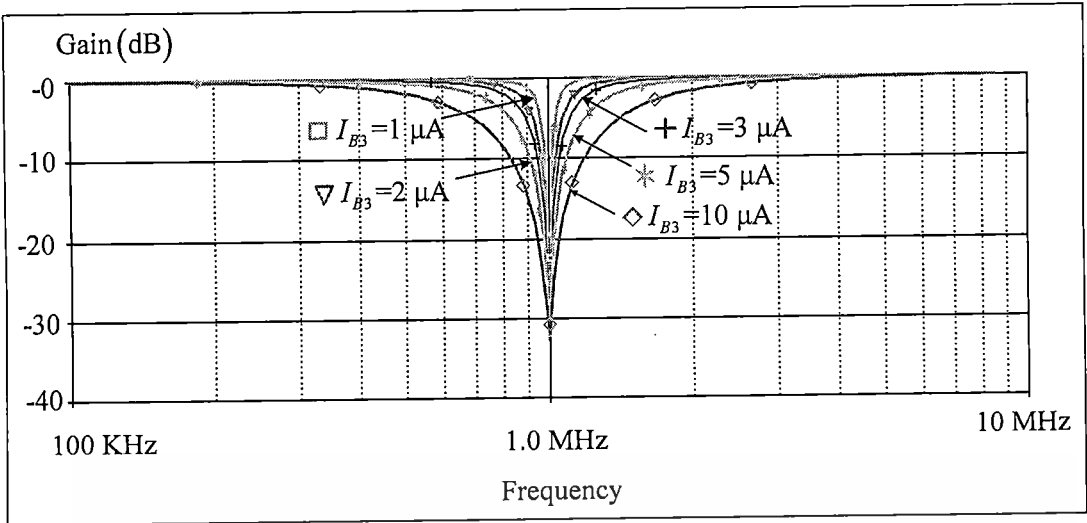
จากรูปที่ 5.5 พบว่าสามารถปรับค่ากระแส I_B ของ CDTA1 หรือ CDTA2 ได้ โดยไม่มีผลต่อค่า Q_0 นั่นคือสามารถยืนยันได้ว่าวงจรที่ออกแบบสามารถปรับค่า ω_0 ได้อย่างอิสระจาก Q_0

การทดลองที่ 3 ปรับค่า Q_0 โดยปรับที่ I_{B3} ของ CDTA3 โดยกำหนดให้ค่า $\omega_0 = 1\text{ MHz}$ คงที่ ให้ $I_{B1} = I_{B2} = 10\text{ }\mu\text{A}$ และ $C_1 = C_2 = 25\text{ pF}$



รูปที่ 5.6 เอาท์พุทของวงจรกรองแบบ BPF โดยทำการปรับค่า Q_0 ด้วยค่า I_{B3}

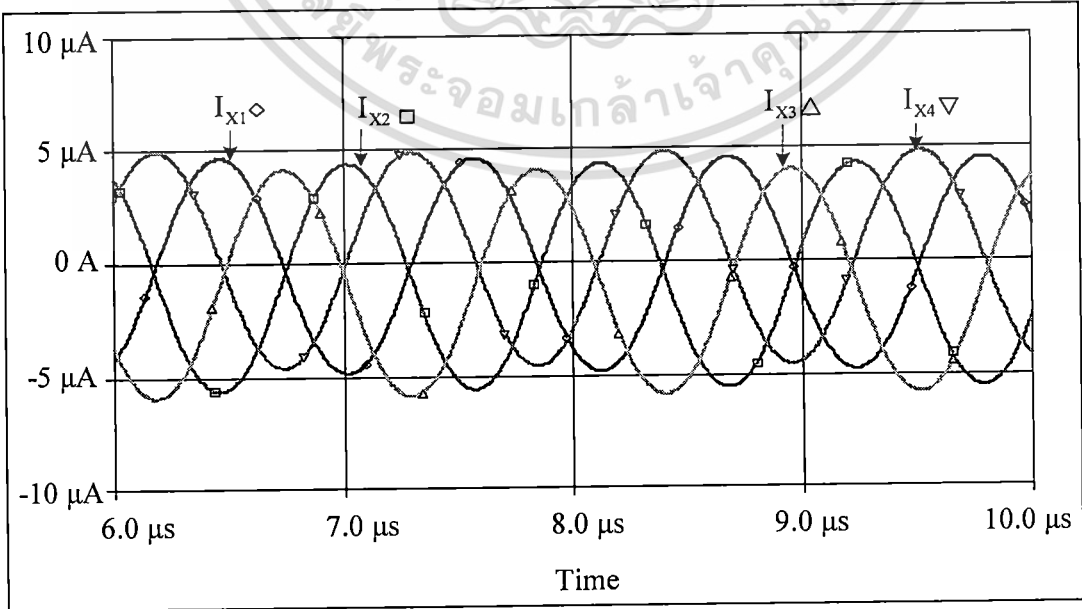
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 เอาต์พุตของวงจรกรองแบบ BRF โดยทำการปรับค่า Q_0 ด้วยค่า I_{B3}

จากสมการที่ (5.10) เมื่อกำหนดให้ $\omega_0 = 1$ MHz สามารถจำลองผลการทำงานของ BP และ BR ได้ดังรูปที่ 5.6 และ รูปที่ 5.7 ซึ่งจากผลการจำลองที่ได้แสดงให้เห็นว่าสามารถปรับค่า Q_0 ได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA3 ซึ่งในการปรับค่า Q_0 จะไม่มีผลกระทบต่อค่า ω_0 หรือกล่าวอีกนัยหนึ่งคือ วงจรที่นำเสนอสามารถปรับค่า Q_0 ได้อย่างอิสระจากค่า ω_0

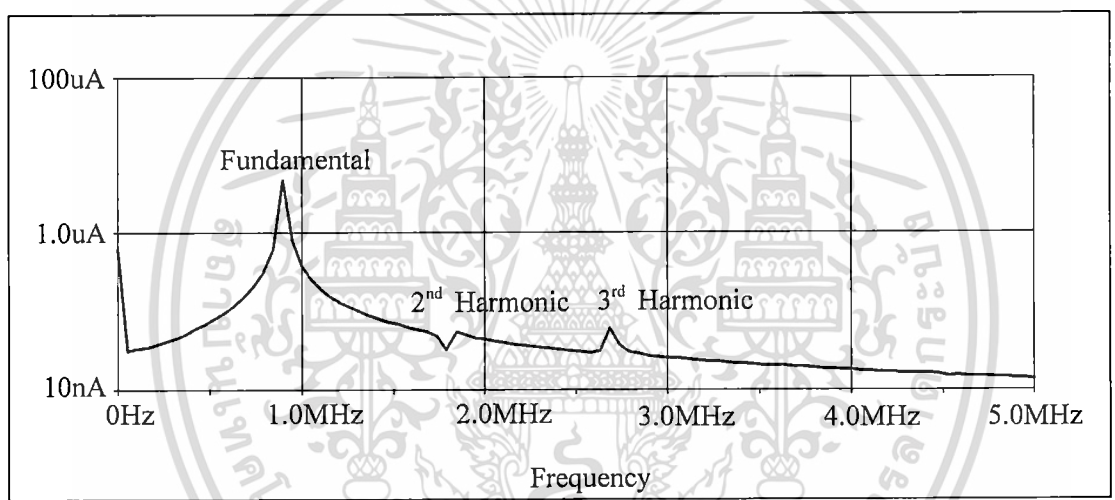
การทดลองที่ 4 ปรับค่า I_{B3} ของ CDTA3 ให้มีค่าใกล้เคียงศูนย์ เพื่อให้เกิดเงื่อนไขของการกำเนิดสัญญาณและกำหนดให้ $\omega_0 = 1$ MHz คงที่ ให้ $I_{B1} = I_{B2} = 10 \mu A$ และ $C_1 = C_2 = 25$ pF



รูปที่ 5.8 เอาต์พุตของการกำเนิดสัญญาณไซน์ที่มีความถี่ 1 MHz

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.8 แสดงเอาต์พุตของการกำเนิดสัญญาณไซน์ที่มีความถี่ 1 MHz จากการปรับกระแสไบอัสที่ I_{B3} เห็นได้ว่าวงจรที่นำเสนอสามารถกำเนิดสัญญาณไซน์ได้โดยมีความสอดคล้องกับทางทฤษฎีในสมการที่ (5.13) แต่ในทางทฤษฎีค่า g_{m3} จะต้องมามีค่าเป็นศูนย์ โดยเกิดจากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA3 จึงจะเกิดเงื่อนไขของการกำเนิดสัญญาณ แต่ในการจำลองผลการทำงานพบว่าไม่สามารถปรับค่า I_{B3} ให้เป็นศูนย์ได้ เพราะจะทำให้วงจรที่นำเสนอไม่สามารถกำเนิดสัญญาณไซน์ได้ จึงจำเป็นต้องทำการปรับค่า I_{B3} ให้มีค่าใกล้เคียงศูนย์ ($I_{B3} = 0.025 \mu A$) จึงทำให้วงจรที่นำเสนอกำเนิดสัญญาณไซน์ได้ดังรูปที่ 5.8 และมีค่าสเปกตรัมของการเกิดสัญญาณดังรูปที่ 5.9 จากรูปที่ได้พบว่าค่าความถี่พื้นฐานมีค่าประมาณ 896.631 kHz และมีค่าแอมพลิจูด 4.5 μA และที่ ฮาร์โมนิกที่ 2 และ 3 ค่าแอมพลิจูดมีค่าเท่ากับ 55.048 nA และ 58.570 nA ตามลำดับ และสามารถหาค่าความผิดเพี้ยนรวมทางฮาร์โมนิกได้ประมาณ 1.68%



รูปที่ 5.9 แสดงสเปกตรัมของสัญญาณไซน์

5.6 สรุป

ในบทนี้ได้นำเสนอ วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ในวงจรเดียวกัน โดยใช้ CDTA และตัวเก็บประจุเป็นอุปกรณ์หลักซึ่งสามารถปรับค่า Q_0 ได้ทางอิเล็กทรอนิกส์ อย่างเป็นอิสระจากค่า ω_0 อีกทั้งยังมีคุณสมบัติของวงจรกรองความถี่ต่างๆ ได้อย่างครบถ้วน และเมื่อปรับค่ากระแสไบอัสที่ I_{B3} ใหม่สามารถกำเนิดสัญญาณไซน์ที่มีความถี่ 1 MHz ได้ โดยไม่ต้องเปลี่ยนแปลงรูปแบบของวงจร รวมทั้งวงจรที่นำเสนอนี้ยังปราศจากตัวต้านทานพาสซีฟจากภายนอกอีกด้วย และค่าความไวต่ออุปกรณ์แอคทีฟของวงจรมีค่าต่ำ

บทที่ 6

บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ

6.1 บทสรุป

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอแนวทางการพัฒนาและออกแบบวงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ ที่มีการทำงานในโหมดกระแส โดยใช้ CDTA เป็นอุปกรณ์หลัก และได้กล่าวถึงคุณสมบัติที่สำคัญของวงจรร้อยย คือวงจรผลต่างกระแส วงจรสะท้อนกระแส วงจรตามกระแสและวงจรขยายค่าความนำ และวงจรที่นำเสนอยังสามารถแปรค่าอัตราส่วนการส่งผ่านกระแสไปอัสจากภายนอกได้ ซึ่งช่วยลดจำนวนอุปกรณ์พาสซีฟในการออกแบบ ทำให้มีความยืดหยุ่นในการออกแบบและสะดวกในการปรับค่าเมื่อจะใช้งาน รวมถึงการนำไปออกแบบประยุกต์ใช้งานในการประมวลผลสัญญาณทางอนาล็อก นอกจากนี้วงจรที่นำเสนอสามารถกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ โดยปรับที่ค่ากระแสไปอัสของ CDTA เพียงบางตัว โดยไม่ต้องเปลี่ยนโครงสร้างของวงจร และคุณสมบัติของวงจรที่ออกแบบสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งจากการค้นคว้างานวิจัยที่เคยนำเสนอมาก่อนหน้านี้พบว่ายังไม่มีนักวิจัยกลุ่มใดนำเสนอหลักการดังกล่าวนี้เลย

สำหรับสมรรถนะในการทำงานของวงจรสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี และจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งให้ผลที่สอดคล้องและเป็นไปในทางเดียวกันอย่างน่าพอใจ

6.2 ข้อเสนอแนะแนวทางการวิจัยต่อ

จากวงจรที่ได้ออกแบบและพัฒนาไว้ในการทำวิจัยในวิทยานิพนธ์ฉบับนี้พบว่ายังมีประเด็นที่น่าสนใจอันจะเป็นแนวทางในการนำไปทำวิจัยและพัฒนาวงจร CDTA และการนำไปประยุกต์ใช้งานให้มีประสิทธิภาพมากยิ่งขึ้น ดังนี้

วงจร CDTA ที่ใช้ในวิทยานิพนธ์ฉบับนี้ยังพบว่ามีขีดจำกัดในเรื่องของช่วงความถี่การปฏิบัติการของวงจรมันขึ้นอยู่กักับโพลโคมิแนนซ์ภายในของทรานซิสเตอร์ชนิด PMOS ดังนั้นหากเลือกใช้วงจร CDTA ที่ออกแบบให้มีทรานซิสเตอร์ชนิด NMOS เพียงชนิดเดียว จะทำให้ผลตอบแทนทางความถี่มีค่าสูงขึ้น ซึ่งนั่นจะส่งผลทำให้แบนด์วิดของวงจรที่ออกแบบมีค่าสูงขึ้นตามไปด้วย ซึ่งเหมาะแก่การนำไปประยุกต์ใช้ในงานด้านความถี่สูง และวงจร CDTA ยังสามารถนำไปประยุกต์ใช้งานในการประมวลผลทางอนาล็อกได้อีกมากมาย เช่น พัฒนาเป็นวงจรกรองความถี่หลายหน้าที่และวงจรออสซิลเลเตอร์แบบหลายเฟส เป็นต้น ซึ่งเป็นแนวทางที่น่าสนใจและงานวิจัยในลักษณะดังกล่าวยังมีการนำเสนอและเผยแพร่ออกมาน้อย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] D. Biolek, "CDTA building block for current-mode analog signal processing, " Proc. Of the ECCTD'03, Vol. III, Krakow, Poland, pp. 397-400, 2003.
- [2] D. Biolek and V. Biolkova, "CDTA-C current-mode universal 2nd-order filter, " Proc. Of the 5th WSEAS, International Conference on Applied Informatics and Communication, Malta, Sep 15-17, pp. 411-414, 2005.
- [3] M. Siripruchyanun and W. Jaikla, "CMOScurrent - controlled currentdifferencing transconductance amplifier and applications to analog signal processing, " Int. J. Electron. Commun. (AEU), Vol. 62, pp. 277-287, 2008.
- [4] E. Sanchez-sinnencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of Continuous – time Two Integrator Loop OTA filter structures, " IEEE Trans. Circuits and Syst, Vol. 35, pp. 936-946, 1988.
- [5] C. Chang, S. Pai, "Universal current-mode OTA-C biquad with the minimum components, " IEEE Trans. Circuits and Systems, Vol. 47, pp. 1235-1238, Aug., 2000.
- [6] E. O. Gunes, A Toker and S. Ozoguz, "Insensitive current-mode universal filter with minimum component using dual-output current conveyors, " Electron. Lett., Vol.35, pp. 524-525, April 1999.
- [7] N. Boutin, "Synthesis of oscillator circuits employing only one unity-gain amplifier, " Electronics Letters, Vol.22, pp. 22-23, 1986.
- [8] D. R. Bhaskar and R.Senani, "New current-conveyor based single resistance-controlled/voltage-controlled oscillators, " Electronics Letters, Vol.29, pp. 612-614, 1993.
- [9] I. A. Khan, M. T. Ahmed and N. Minhaj, "Tunable OTA-based multiphase sinusoidal oscillators, "International Journal of Electronics, Vol.72, pp.443-450, 1992.
- [10] J. J. Chen, C. C. Chen, H. W. Tsao and S. I. Liu, "Current-mode oscillator using single current follower, " Electronics Letters, Vol.27, pp. 2056-2059, 1991.
- [11] R. Senani, "Simple sinusoidal oscillator using op-amp compensation poles, " Electronics Letters, Vol.29, pp. 452-453, 1993.
- [12] S. J. G. Gift, "Multiphase sinusoidal oscillator system using operational amplifiers, " International Journal of Electronics, Vol.83, pp.61-67, 1997.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] E. Sackinger and W. Guggenbuhl, "A versatile building block; the CMOS differential amplifier, " IEEE J. Solid-State Circuits, Vol.SC-22, no.2, pp.287-294, 1987.
- [14] P. E. Allen and D. R. Holberg, "CMOS Analog circuit design, " Rinehart and Winston, Inc., 1987.
- [15] W. D. Stanley, "Operational amplifiers with linear integrated circuits".3rd ed. New York: Macmillan College Publishing Company, 1994.
- [16] C. Acar and S. Ozoguz, "A new versatile building block : current differencing buffered amplifier suitable for analog signal processing filters, " Microelectronics Journal, vol.30, no.2, pp. 157-160, 1999.
- [17] วสันต์ ตันเจริญ, "การออกแบบวงจร CDTA และการประยุกต์ใช้งาน, " วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิชาวิศวกรรมระบบควบคุม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550.
- [18] ณัฐวิทย์ ประภากร, "วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสโดยใช้ OTA-C ปรับค่า Q ได้อย่างเป็นอิสระ, " วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิชาวิศวกรรมโทรคมนาคม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550.

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

**โปรแกรม PSPICE ที่ใช้วิเคราะห์สมรรถนะของวงจรใน
วิทยานิพนธ์**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสำหรับวิเคราะห์หาคุณสมบัติของวงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์โดยใช้ CDTA ที่นำเสนอ

Universal Filter and Quadrature Sinusoidal Oscillator Based on CDTA

```
.subckt CDTA 22 7 5 12 17 20 18 21
*Pinouts      IB p  n  z  x+  x-  x+  x-
```

*****Very low-input resistance Current Differencing Transconductance Amplifier Circuit*****

```
VDD 1 0 dc 1.25
VSS 2 0 dc -1.25
```

*****Current Differential*****

```
M1 3 0 6 6 NMOS1 W=1u L=.25u
M2 4 5 6 6 NMOS1 W=1u L=.25u
M3 3 4 1 1 PMOS1 W=5u L=.25u
M4 4 4 1 1 PMOS1 W=5u L=.25u
M5 5 3 1 1 PMOS1 W=10u L=.25u
M6 6 100 2 2 NMOS1 W=3u L=.25u
M7 5 100 2 2 NMOS1 W=3u L=.25u
M8 8 7 10 10 NMOS1 W=1u L=.25u
M9 9 0 10 10 NMOS1 W=1u L=.25u
M10 8 8 1 1 PMOS1 W=5u L=.25u
M11 9 8 1 1 PMOS1 W=5u L=.25u
M12 7 9 1 1 PMOS1 W=10u L=.25u
M13 7 100 2 2 NMOS1 W=3u L=.25u
M14 10 100 2 2 NMOS1 W=3u L=.25u
M15 11 9 1 1 PMOS1 W=10u L=.25u
M16 12 3 1 1 PMOS1 W=10u L=.25u
M17 11 11 2 2 NMOS1 W=3u L=.25u
M18 12 11 2 2 NMOS1 W=2.75u L=.25u
VB1 100 0 dc -0.9
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

****OTA****

M19	13	12	15	15	NMOS1	W=50u	L=.25u
M20	14	0	15	15	NMOS1	W=50u	L=.25u
M21	13	13	1	1	PMOS1	W=5u	L=.25u
M22	14	14	1	1	PMOS1	W=5u	L=.25u
M23	16	14	1	1	PMOS1	W=4.5u	L=.25u
M24	16	16	2	2	NMOS1	W=3u	L=.25u
M25	17	13	1	1	PMOS1	W=5u	L=.25u
M26	17	16	2	2	NMOS1	W=3u	L=.25u
M27	18	13	1	1	PMOS1	W=5u	L=.25u
M28	18	16	2	2	NMOS1	W=3u	L=.25u
M29	19	13	1	1	PMOS1	W=5u	L=.25u
M30	19	19	2	2	NMOS1	W=3u	L=.25u
M31	20	14	1	1	PMOS1	W=5u	L=.25u
M32	20	19	2	2	NMOS1	W=3u	L=.25u
M33	21	14	1	1	PMOS1	W=5u	L=.25u
M34	21	19	2	2	NMOS1	W=3u	L=.25u
Mb1	22	22	2	2	NMOS1	W=5u	L=.25u
Mb2	15	22	2	2	NMOS1	W=5u	L=.25u

*****0.25um*****

*LOT: T14Y MOSIS WAF: 3

*DIE: N_Area_Fring DEV: N3740/10

*Temp= 27

.MODEL NMOS1 NMOS (LEVEL = 3

+TOX = 5.70E-09 NSUB = 1E+17 GAMMA = 0.4317311

+PHI = 0.7 VTO = 0.4238252 DELTA = 0

+UO = 425.6466519 ETA = 0 THETA = 0.1754054

+KP = 2.50E-04 VMAX = 82878.51 KAPPA = 0.1686779

+RSH = 4.06E-03 NFS = 1E+12 TPG = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
+XJ      = 3.00E-07      LD      = 3.16228E-11      WD      = 1.23E-08
+CGDO    = 6.20E-10      CGSO    = 6.2E-10          CGBO    = 1.00E-10
+CJ      = 1.81E-03      PB      = 0.5              MJ      = 0.3282553
+CJSW    = 5.34E-10      MJSW   = 0.5 )
.MODEL PMOS1 PMOS ( LEVEL      = 3
+TOX     = 5.70E-09      NSUB    = 1.00E+17      GAMMA   = 0.6348369
+PHI     = 0.7           VTO     = -0.5536085    DELTA    = 0
+UO      = 250           ETA      = 0              THETA    = 0.1573195
+KP      = 5.19E-05      VMAX    = 2.30E+05    KAPPA    = 0.7448494
+RSH     = 30.0776952    NFS      = 1.00E+12    TPG      = -1
+XJ      = 2.00E-07      LD      = 9.97E-13    WD      = 5.48E-09
+CGDO    = 6.66E-10      CGSO    = 6.66E-10    CGBO    = 1.00E-10
+CJ      = 1.89E-03      PB      = 0.9906013    MJ      = 0.4664287
+CJSW    = 3.63E-10      MJSW   = 0.5)
*****0.25um*****
.ends CDTA

Iin1  0  1  ac  0
Iin2  0  4  ac  1
Iin3  0  6  ac  0
*Ix   0  1  pulse (3u 0 0 0 .05u)
Ib1   0  200 dc  10u
Ib2   0  300 dc  10u
Ib3   0  400 dc  10u

x1    200 1 500 2 3 0 8 7 CDTA
x2    300 4 3 5 2 10 9 0 CDTA
x3    400 700 800 2 6 2 0 0 CDTA

c1    2 0 25p
c2    5 0 25p
Ro    6 0 1
Ro1   7 0 1
Ro2   8 0 1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Ro3 9 0 1
Ro4 10 0 1

.ac dec 100 10k 100meg
*.tran 10n 2u 0 0.5n
.probe
.op
.end
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

การวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพิจารณาค่าความไว (Sensitivity, S) ของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x สามารถกำหนดได้จากความสัมพันธ์ ดังนี้

$$\frac{\%change\ in\ Y}{\%change\ in\ X} = \frac{(\Delta Y / Y) \times 100\%}{(\Delta x / x) \times 100\%} \quad (ข1.1)$$

ซึ่งหมายความว่าในการออกแบบวงจรให้มีคุณสมบัติที่ตึ้นนั้น อัตราส่วนที่ได้จากสมการที่ (ข1.1) ต้องมีค่าต่ำๆโดยทั่วไปควรมีค่าน้อยกว่าหนึ่ง เมื่อกำหนดให้ S_x^Y แทนค่าความไวของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x ดังนั้นสมการที่ (ข1.1) สามารถเขียนใหม่ได้ดังนี้

$$S_x^Y = \frac{\Delta Y / Y}{\Delta x / x} = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (ข1.2)$$

สำหรับการวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟของวงจรกรองความถี่โหมดกระแสแบบไบควอดเรติกที่นำเสนอในวิทยานิพนธ์ มีค่า ω_0 และค่า Q_0 ของวงจรดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (ข1.3)$$

$$Q_0 = \sqrt{\frac{g_{m1}g_{m2}C_1}{C_2}} \cdot \left(\frac{1}{g_{m3}} \right) \quad (ข1.4)$$

นำสมการที่ (ข1.3) และ (ข1.4) มาพิจารณาค่าความไว ω_0 และค่า Q_0 ของวงจรต่อการแปรค่าองค์ประกอบแอกทีฟ g_{mi} ($i=1,2,3$) และ C_i ($i=1,2$) ในวงจร โดยมีขั้นตอนดังต่อไปนี้ เช่น การหาค่าความไวของ g_{m1} ต่อค่า ω_0

$$S_{g_{m1}}^{\omega_0} = \frac{g_{m1}}{\omega_0} \frac{\partial \omega_0}{\partial g_{m1}} \quad (ข1.5)$$

แทนค่าสมการที่ (ข1.3) ลงในสมการที่ (ข1.5) จะได้

$$S_{g_{m1}}^{\omega_0} = \frac{g_{m1}}{\left(\frac{g_{m1}g_{m2}}{C_1C_2} \right)^{1/2}} \frac{\partial \left(\frac{g_{m1}g_{m2}}{C_1C_2} \right)^{1/2}}{\partial g_{m1}} \quad (ข1.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_{g_{m1}}^{\omega_0} = \frac{1}{2}(g_{m1})^{\frac{1}{2}} \cdot (g_{m1})^{-\frac{1}{2}} \tag{ข1.7}$$

$$S_{g_{m1}}^{\omega_0} = \frac{1}{2} = 0.5 \tag{ข1.8}$$

และอาศัยหลักการเดียวกันก็จะสามารถหาค่าความไวของวงจรต่อการแปรค่าองค์ประกอบแอกทีฟได้ดังนี้

$$S_{g_{m2}}^{\omega_0} = 0.5 \tag{ข1.9}$$

$$S_{g_{m3}}^{\omega_0} = 0 \tag{ข1.10}$$

$$S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -0.5 \tag{ข1.11}$$

$$S_{g_{m1}}^{Q_0} = S_{g_{m2}}^{Q_0} = S_{C_1}^{Q_0} = 0.5 \tag{ข1.12}$$

$$S_{C_2}^{Q_0} = -0.5 \tag{ข1.13}$$

$$S_{g_{m3}}^{Q_0} = -1 \tag{ข1.14}$$

และ

ภาคผนวก ค.

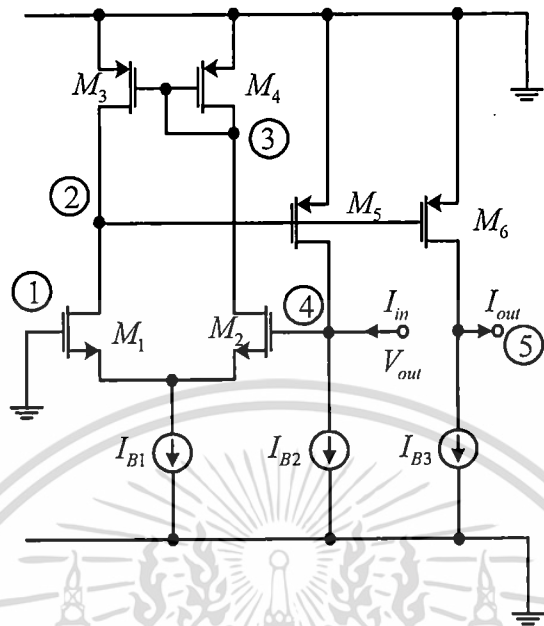
การวิเคราะห์แบบจำลองสัญญาขนาดเล็กของวงจรตามกระแส

แบบซิมอส

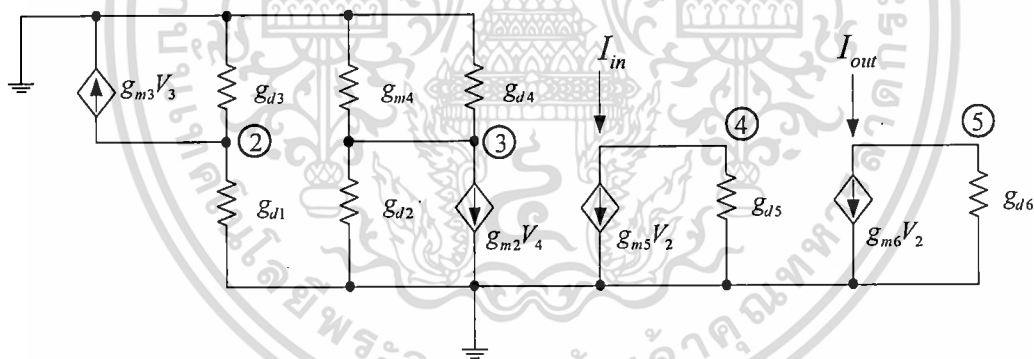


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์แบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอส



รูปที่ ค.1 วงจรตามกระแสแบบซิมอส



รูปที่ ค.2 แสดงแบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอส

จากวงจรในรูปที่ ค.1 เมื่อกำหนดให้ M_1, M_2 มีความสมพจน์กันทุกประการและให้ M_3, M_4 สมพจน์กันทุกประการด้วย สามารถแสดงแบบจำลองสัญญาณขนาดเล็กของวงจรตามกระแสแบบซิมอสได้ดังรูปที่ ค.2 เมื่อ g_{dsi} คือ ค่าความนำระหว่างขาเดรน-ซอสของทรานซิสเตอร์ตัวที่ i และ g_{mi} คือ ค่าทรานสดักชันของทรานซิสเตอร์ตัวที่ i

จากการวิเคราะห์รูปที่ ค.2 สามารถหาค่าความสัมพัทธ์ออกมาได้ดังนี้

$$I_{out} = \alpha I_{in} \tag{ค1.1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}}{I_{in}} = \alpha \quad (\text{ค1.2})$$

ในการวิเคราะห์หาค่าสมการถ่ายโอนของกระแสอินพุตและเอาต์พุตของวงจรในรูปที่ ค.1 สามารถกระทำได้โดยใช้แบบจำลองสัญญาณขนาดเล็กดังรูปที่ ค.2 สามารถหาค่าได้โดยใช้การวิเคราะห์แบบ KCL สามารถหาความสัมพันธ์ได้ดังต่อไปนี้

ที่โหนด 5 จะได้

$$I_{out} - g_{m6}V_2 = 0 \quad (\text{ค1.3})$$

$$I_{out} = g_{m6}V_2 \quad (\text{ค1.4})$$

ที่โหนด 4 จะได้

$$I_{in} - g_{m5}V_2 - g_{d5}V_4 = 0 \quad (\text{ค1.5})$$

ที่โหนด 3 จะได้

$$-g_{m2}V_4 - g_{d4}V_3 - g_{d2}V_3 - g_{m4}V_3 = 0 \quad (\text{ค1.6})$$

$$-g_{m2}V_4 - (g_{d4} + g_{d2} + g_{m4})V_3 = 0 \quad (\text{ค1.7})$$

$$V_4 = -\frac{(g_{d4} + g_{d2} + g_{m4})V_3}{g_{m2}} \quad (\text{ค1.8})$$

ที่โหนด 2 จะได้

$$g_{m3}V_3 + g_{d3}V_2 + g_{d1}V_2 = 0 \quad (\text{ค1.9})$$

$$g_{m3}V_3 + (g_{d1} + g_{d3})V_2 = 0 \quad (\text{ค1.10})$$

จัดรูปแบบสมการที่ (ค1.10) ใหม่ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_3 = -\frac{(g_{d1} + g_{d3})V_2}{g_{m3}} \quad (ค1.11)$$

แทนค่าสมการที่ (ค1.11) ในสมการที่ (ค1.8) จะได้

$$V_4 = \frac{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})V_2}{g_{m2}g_{m3}} \quad (ค1.12)$$

แทนค่าสมการที่ (ค1.12) ลงในสมการที่ (ค1.5) จะได้

$$I_{in} - g_{m5}V_2 - \frac{g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})V_2}{g_{m2}g_{m3}} = 0 \quad (ค1.13)$$

$$I_{in} = g_{m5}V_2 + \frac{g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})V_2}{g_{m2}g_{m3}} \quad (ค1.14)$$

นำสมการที่ (ค1.14) ไปหารสมการ (ค1.4) จะได้ความสัมพันธ์ออกมาเป็น

$$\frac{I_{out}}{I_{in}} = \frac{g_{m6}V_2}{g_{m5}V_2 + \frac{g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})V_2}{g_{m2}g_{m3}}} \quad (ค1.15)$$

จัดรูปสมการที่ (ค1.15) ใหม่จะได้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m3}g_{m6}V_2}{(g_{m2}g_{m3}g_{m5} + g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3}))V_2} \quad (ค1.16)$$

$$\frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m3}g_{m6}}{g_{m2}g_{m3}g_{m5} + g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} \quad (ค1.17)$$

ดังนั้นจะได้ค่าความผิดพลาดในการส่งผ่านกระแส(Current tracking error) มีค่าเท่ากับ

$$\alpha = \frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m3}g_{m6}}{g_{m2}g_{m3}g_{m5} + g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} \quad (ค1.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก M_3, M_4 สมพงษ์กันทุกประการและประมาณค่าของ $g_{d4} + g_{d2} \ll g_{m4}$ ดังนั้นสามารถเขียนความสัมพันธ์ของสมการที่ (ค1.18) ได้ใหม่เป็น

$$\alpha = \frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m3}g_{m6}}{g_{m2}g_{m3}g_{m5} + g_{d5}g_{m4}(g_{d1} + g_{d3})} \quad (ค1.19)$$

และสุดท้ายจะได้ค่าออกมาเป็น

$$\alpha = \frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m6}}{g_{m2}g_{m5} + g_{d5}(g_{d1} + g_{d3})} \quad (ค1.20)$$

จากรูปที่ ค.2 สามารถหาค่า Z_{in} ได้ดังสมการที่ (ค1.21) สามารถหาค่าได้ โดยใช้หลักการ KCL ในการวิเคราะห์เช่นเดียวกันกับกรณีที่หา $\frac{I_{out}}{I_{in}}$ ซึ่งสามารถแสดงได้ดังนี้

$$Z_{in} = \frac{V_4}{I_{out}} \quad (ค1.21)$$

ที่โหนด 4 จะได้

$$I_{in} - g_{m5}V_2 - g_{d5}V_4 = 0 \quad (ค1.22)$$

ที่โหนด 3 จะได้

$$-g_{m2}V_4 - g_{d4}V_3 - g_{d2}V_3 - g_{m4}V_3 = 0 \quad (ค1.23)$$

$$V_3 = -\frac{g_{m2}V_4}{(g_{d4} + g_{d2} + g_{m4})} \quad (ค1.24)$$

ที่โหนด 2 จะได้

$$g_{d3}V_2 + g_{d1}V_2 + g_{m3}V_3 = 0 \quad (ค1.25)$$

จัดรูปสมการที่ (ค1.25) ใหม่ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_3 = -\frac{(g_{d1} + g_{d3})V_2}{g_{m3}} \quad (ค1.26)$$

แทนค่าสมการที่ (ค1.26) ลงในสมการที่ (ค1.24) จะได้

$$-\frac{(g_{d1} + g_{d3})V_2}{g_{m3}} = -\frac{g_{m2}V_4}{(g_{d4} + g_{d2} + g_{m4})} \quad (ค1.27)$$

จัดรูปสมการที่ (ค1.27) ใหม่จะได้

$$V_2 = \frac{g_{m2}g_{m3}V_4}{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} \quad (ค1.28)$$

KCL โหนด 5 จะได้

$$I_{out} - g_{d5}V_4 - g_{m5}V_2 = 0 \quad (ค1.29)$$

แทนค่าสมการที่ (ค1.28) ลงในสมการที่ (ค1.29) จะได้

$$I_{out} - g_{d5}V_4 - \frac{g_{m2}g_{m3}g_{m5}V_4}{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} = 0 \quad (ค1.30)$$

$$I_{out} = \left(g_{d5} + \frac{g_{m2}g_{m3}g_{m5}}{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} \right) V_4 \quad (ค1.31)$$

$$\frac{V_4}{I_{out}} = \frac{1}{g_{d5} + \frac{g_{m2}g_{m3}g_{m5}}{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})}} \quad (ค1.32)$$

จัดรูปแบบสมการที่ (ค1.32) ใหม่จะได้ความสัมพันธ์เป็น

$$\frac{V_4}{I_{out}} = \frac{(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})}{g_{m2}g_{m3}g_{m5} + g_{d5}(g_{d4} + g_{d2} + g_{m4})(g_{d1} + g_{d3})} \quad (ค1.33)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก M_3, M_4 สมพงษ์กันทุกประการและประมาณค่าของ $g_{d4} + g_{d2} \ll g_{m4}$ ดังนั้นสามารถเขียนความสัมพันธ์ของสมการที่ (ค1.33) ได้ใหม่เป็น

$$\frac{V_4}{I_{out}} = \frac{g_{d1} + g_{d3}}{g_{m2}g_{m5} + g_{d5}(g_{d1} + g_{d3})} \quad (\text{ค1.34})$$

จากสมการที่ (ค1.21) จะได้ค่าความต้านทานอินพุตออกมาเป็น

$$Z_{in} = \frac{g_{d1} + g_{d3}}{g_{m2}g_{m5} + g_{d5}(g_{d1} + g_{d3})} \quad (\text{ค1.35})$$

ซึ่งจะเห็นว่าค่าความต้านทานอินพุตจะมีค่าต่ำ (เข้าใกล้ศูนย์)



ภาคผนวก ง.

บทความวิจัยที่ได้รับการตีพิมพ์

1. พัชรียาภรณ์ จินาวัลย์, มนตรี สมดุลยกันก และ พิพัฒน์ พรหมมี “วงจรกรองความถี่หลายหน้าและวงจรกำเนิดสัญญาณ ไซน์แบบควอดเรเจอร์โดยใช้ CDTAs” วิศวกรรมลาดกระบัง ปีที่ 26 ฉบับที่ 4 หน้า 13-18 ธันวาคม 2552.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วิศวกรรมลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang

ปีที่ 26 ฉบับที่ 4

ธันวาคม 2552

วิศวกรรมโทรคมนาคม

1. การสื่อสารระหว่างยานพาหนะ โดยใช้โปรโตคอล MIMO CSMA/CA
ขนิษฐา สงวนพวง เศรษฐกร กานเมือง อรุณวัชร กรำธาดา สุวิพล สิริชัยวิภาค 1
2. วงจร CCBDCCs ปรับปรุงได้ด้วยกระแสและกฎประยุกต์ใช้งานเป็นวงจรกรองความถี่
สองรูปแบบ
ภุชศักดิ์ สยามชัยสกุล มนต์รี สมศุลยกันทา พัทธินันท์ พรหมมี 7
3. วงจรกรองความถี่หลายหน้าที่และวงจรถักมัดสัญญาณโชนแบบควอดเรเจอร์โดยใช้ CDTAs
หิรัญยาภรณ์ จินาวิทย์ มนต์รี สมศุลยกันทา พัทธินันท์ พรหมมี 13
4. เทคนิคการจัดระยะทางช่องสัญญาณแบบ ERAUS ในระบบส่งสัญญาณ DWDM
วิศวิทย์ ราชณรงค์ สุทธิชัย นันทศิริพงษ์ 19

วิศวกรรมไฟฟ้ากำลัง

5. การปรับปรุงอัลกอริทึมการควบคุมกระแสแบบโดยอัตโนมัติด้วยตัวควบคุมพีไอร่วมกับ
ตัวควบคุมเรดิแชนซ์ของวงจรกรองกำลังแอดคทีฟ
สมเกียรติ คงคะชาติ วิจิตร กิณเรศ 25

วิศวกรรมอุตสาหกรรม

6. การศึกษาอิทธิพลของปรากฏการณ์การหมุนวนกับการผสมกันของระบบวัสดุเม็ดกลมในภาชนะ
บรรจุเชิง 2 มิติ ด้วยเทคนิคการจำลองเหตุการณ์แบบวัสดุเม็ดโม
สกนธ์ คล่องบุญจิต 31

วิศวกรรมเครื่องกล

7. ผลของความหนาแน่นต่อการไหลแบบไฮโดรไดนามิกในร่องลื่นกันรุนด้วยสารหล่อลื่น
นอนนิวโตเนียน
พนัสฐา วงษ์สีดาแก้ว 37

วิศวกรรมเคมี

8. การศึกษากระบวนการล้างชิ้นส่วนประกอบฮาร์ดดิสก์ไดรฟ์โดยใช้คาร์บอนไดออกไซด์เหนือวิกฤต
ปิยวุฒิ มาศโค้ง สุรัตน์ อาริรัตน์ 43

วิศวกรรมการวัดและควบคุม

9. การศึกษาสัญญาณรบกวนคอมมอนโหมดในวงจรฮาล์ฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์
สุริยัน ศรีมาตย์ นนทวัฒน์ จุลเดชะ โยสิน เปรมา/ราณีรัตน์ 49

วงจรรองความถี่หลายหน้าที่และวงจรถ้าเนิดสัญญาณไซน์
แบบควอดเรเจอร์โดยใช้ CDTAs

Universal Filter and Its Quadrature Sinusoidal Oscillator
Based on CDTAs

พัชรียาภรณ์ จินาวัลย์ * มนตรี สมดุลยภณก ** ทิพนัน พรหมมี *

* สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

** ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

บทคัดย่อ

บทความนี้นำเสนอวงจรรองความถี่หลายหน้าที่และวงจรถ้าเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่ใช้ CDTAs และตัวเก็บประจุแบบคอกกราวด์ วงจรที่นำเสนอสามารถกำหนดฟังก์ชันกระแสเอาต์พุตของวงจรรองความถี่ได้ห้ารูปแบบ (LP, HP, BP, BR, AP) ในวงจรเดียวกัน เมื่อทำการปรับกระแสไบอัสใหม่ก็สามารถกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ได้ตามทฤษฎี วงจรที่นำเสนอสามารถปรับค่าตัวประกอบคุณภาพ Q_o โดยทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง ω_o คุณลักษณะของวงจรที่นำเสนอถูกจำลองแบบการทำงานด้วยโปรแกรม PSpice ผลลัพธ์ที่ได้อยู่ในลักษณะที่สอดคล้องกับผลลัพธ์ในทางทฤษฎี

คำสำคัญ: วงจรรองความถี่หลายหน้าที่, วงจรถ้าเนิดสัญญาณไซน์แบบควอดเรเจอร์, อินทิเกรเตอร์แบบไม่สูญเสีย

Abstract

This paper presents a universal filter and quadrature sinusoidal oscillator using CDTAs and grounded capacitors. The proposed filter consists of output current filtering transfer functions (LP, HP, BP, BR, AP) without changing circuit topology. Oscillator is simply modified by only adjusting of particular biased current. In addition, parameters orthogonally with frequency response ω_o of quality factor Q_o can also be electronically tuned. Characteristics of the proposed filter are simulation using PSpice and results in agreement with the theoretical.

Keywords: universal filter, quadrature oscillator, lossless integrators

1. บทนำ

ในอดีตได้มีอุปกรณ์รูปแบบกระแสตัวหนึ่งถูกนำเสนอขึ้น จากการพัฒนามาจากโอทีเอเดิมที่ดัดแปลงอินพุตให้มีกระแสแตกต่าง ซึ่งใช้ชื่อว่าวงจรโอทีเออินพุตกระแสแตกต่าง (CDTAs) [1] และได้มีการพัฒนาอย่างต่อเนื่อง [2-3] ในทางทฤษฎีค่าความต้านทานอินพุตและเอาต์พุตจะต้องมีค่าเป็นศูนย์และเป็นอนันต์ตามลำดับ เพื่อ

นำผลต่างของกระแสมาเป็นอินพุตที่พอร์ต z ต่อร่วมกับอุปกรณ์พาสซีฟที่สามารถปรับค่ากระแสได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสของ CDTAs

สมการส่งผ่านแบบไบควอด นับว่าเป็นหลักการที่นิยมใช้กันอย่างกว้างขวาง และถูกนำมาสังเคราะห์เป็นวงจรรองความถี่ได้อย่างมีประสิทธิภาพ ด้วยหลักการดังกล่าว สามารถสร้างวงจรรองความถี่ได้หลายรูปแบบ

โดยการทำงานของวงจรกรองความถี่ตามหลักการนี้ ได้มีผู้เสนอไว้ในอดีต [4-7] วงจรกำเนิดสัญญาณไซน์ควอแดรเจอร์ถูกนำมาประยุกต์ใช้อย่างมาก เช่น การประมวลผลของสัญญาณระบบควบคุมอื่น ๆ ดังนั้นที่ผ่านมามีพบว่ามี การสังเคราะห์วงจรกำเนิดสัญญาณไซน์รูปแบบแรงดัน และกระแส [8-11] ที่ใช้ฟังก์ชันลูกบาศก์อันดับสอง โดยมีรูปแบบเป็น 1 ต่อร่วมกับอุปกรณ์พาสซีฟ [8] หรือการนำแรงดันมาควบคุมความถี่ที่ใช้โอทีเอ [9] การออกแบบวงจรกำเนิดสัญญาณรูปแบบกระแสด้วยวิธีการของวงจรตามกระแส (CF) ร่วมกับอุปกรณ์พาสซีฟ [10] หรือใช้การชดเชยโพลของวงจรรอบแอมป์ (OAs) ในรูปแบบกระแส [11] ใช้หลักการของวงจรสายพานกระแส (CHs) ต่อร่วมกับอุปกรณ์พาสซีฟรูปแบบกระแส [12]

บทความนี้นำเสนอ วงจรกรองความถี่หลายหน้าที่ และวงจรกำเนิดสัญญาณไซน์แบบควอแดรเจอร์ในวงจรเดียวกัน ที่ใช้ CDAs และตัวเก็บประจุแบบต่อกราวด์เป็นอุปกรณ์หลัก เพื่อให้ได้ฟังก์ชันกระแสเอาต์พุตของวงจรกรองความถี่ทั้งห้ารูปแบบ สามารถปรับค่าความถี่ตอบสนอง ω_c และค่าตัวประกอบคุณภาพ Q โดยวิธีทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระ ทั้งยังกำเนิดสัญญาณไซน์แบบควอแดรเจอร์ได้ในวงจรเดียวกัน จากการปรับค่ากระแสไบอัสของ CDAs บางตัวเท่านั้น ซึ่งเมื่อเทียบกับบทความในอดีต [1-12] พบว่าวงจรที่นำเสนอส่วนใหญ่จะนำเสนอเฉพาะในส่วนของวงจรกรองความถี่หรือวงจรกำเนิดสัญญาณไซน์แบบควอแดรเจอร์เท่านั้น ไม่ได้มีการนำเสนอวงจรรวมที่สามารถสร้างเป็นวงจรกรองความถี่และกำเนิดสัญญาณไซน์แบบควอแดรเจอร์ในวงจรเดียวกัน เหมือนกับบทความที่นำเสนอในครั้งนี้อย่างนี้ จากการใช้ตัวเก็บประจุแบบต่อกราวด์และไม่ใช่ตัวต้านทาน จึงทำให้วงจรที่นำเสนอนี้เหมาะกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

2. ทฤษฎีและหลักการ

2.1 วงจรตามกระแสแบบซิมอส

วงจรตามกระแสแบบซิมอสใช้หลักการเดียวกันกับวงจรตามแรงดัน [13] ซึ่งมีอินพุตอิมพีแดนซ์ต่ำ ทำให้ค่าความผิดพลาดของวงจรมีน้อยลงตามไปด้วย เนื่องจากค่าตัวเก็บประจุแฝงที่อินพุตจะมีค่าต่ำลง ดังนั้นการทำงานของ

วงจรในช่วงความถี่สูงจึงมีค่าเสถียรภาพมากขึ้น ดังรูปที่ 1 ซึ่งใช้มอสทรานซิสเตอร์ 6 ตัว แหล่งจ่ายกระแสคงที่ 3 ชุด ออกแบบเป็นวงจรตามกระแส โดยกระแสเอาต์พุตมีค่าดังสมการที่ (1) และมีอินพุตอิมพีแดนซ์ดังสมการที่ (2)

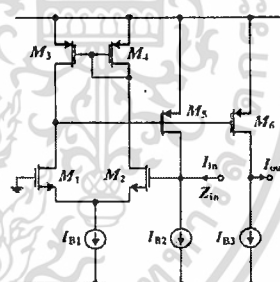
$$I_{out} = \alpha I_{in} \quad (1)$$

$$\text{และ} \quad Z_{in} = \frac{(g_{m1} + g_{m2} + g_{m3})(g_{ds1} + g_{ds3})}{X} \quad (2)$$

$$\text{เมื่อ} \quad \alpha = \frac{g_{m2}g_{m3}g_{m6}}{X} \quad (3)$$

$$\text{โดยที่} \quad X = (g_{m2}g_{m3}g_{m5}) + (g_{ds1} + g_{ds3})[g_{ds5}(g_{ds2} + g_{m4} + g_{ds4})]$$

เมื่อ g_{ds} คือ ค่าความนำที่ขาคอนดักชันของทรานซิสเตอร์ตัวที่ i ส่วน g_{m} คือ ค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i และ α คือ Current tracking error เมื่อพิจารณาสมการที่ (2) และสมการที่ (3) พบว่าอัตราขยายกระแสมีค่าประมาณ 1 ส่วนค่าความต้านทานอินพุตจะมีค่าต่ำมาก (เข้าใกล้ศูนย์)



รูปที่ 1 วงจรตามกระแสแบบซิมอส

ในส่วนของวงจรโอทีเอด้านเอาต์พุต ใช้วงจรแบบพื้นฐานซึ่งสามารถหาค่าทรานสคอนดักแตนซ์ (g_m) ได้ดังสมการที่ (4) และสามารถปรับค่าของ g_m ได้ทางอิเล็กทรอนิกส์ โดยปรับที่ I_b ของ OTA [14]

$$\pm \frac{I_o}{V_{in}} = g_m = \sqrt{(I_b)\mu_0 C_{ox}(W/L)_{1,2}} \quad (4)$$

2.2 วงจรอินพุตกระแสแตกต่างแบบซิมอส

วงจรอินพุตกระแสแตกต่างแบบซิมอส (CMOS Current Differencing Transconductance Amplifier: CMOS CDTA) ทางอุดมคติ สัญลักษณ์และวงจรเสมือนเป็นดังรูปที่ 2 (ก) และ (ข) คุณสมบัติของวงจรหาได้จากสมการที่ (5)

g_{m3} จะต้องมีค่าเป็นศูนย์ โดยเกิดจากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA₃ จึงจะเกิดเงื่อนไขของการกำเนิดสัญญาณและจะต้องกำหนดให้ลูปเกน (LG) มีค่าเท่ากับ 1 ซึ่งฟังก์ชันการถ่ายโอนมีค่าดังสมการที่ (16)

$$0 = \frac{N(s)}{D(s)} = 1 - LG = 1 + \frac{g_{m1}g_{m2}}{s^2C_1C_2} \tag{16}$$

และค่าความถี่ของการกำเนิดสัญญาณมีค่าเป็น

$$\omega' = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \tag{17}$$

6. การวิเคราะห์เชิงไม่เป็นอุดมคติของ CDTA

จากฟังก์ชันโอนถ่ายของวงจรที่ผ่านมา สมมติให้ CDTA₃ มีคุณสมบัติในทางอุดมคติ แต่ความเป็นจริงในทางปฏิบัติจะเกิดความคิดพลาดขึ้น และถ้ารวมค่าพารามิเตอร์ที่ไม่เป็นอุดมคติไว้ใน การคำนวณจากสมการที่ (5) สามารถเขียนสมการได้ใหม่เป็น

$$\begin{bmatrix} V_p \\ V_n \\ I_c \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_z \\ V_x \end{bmatrix} \tag{18}$$

เมื่อ $\alpha_p = 1 - \epsilon_p$; $|\epsilon_p| \ll 1$ แสดงค่า Current tracking error ที่ขั้ว p ต่อขั้ว z และ $\alpha_n = 1 - \epsilon_n$; $|\epsilon_n| \ll 1$ แสดงค่า Current tracking error ที่ขั้ว n ต่อขั้ว z ของวงจร CDTA₃ เมื่อใช้สมการที่ (18) มาวิเคราะห์ห้วงจรในรูปที่ 4

$$I_{out}(s) = \frac{-\left(s \frac{\alpha_{p1}g_{m3}}{C_1}\right)I_{in1} + \left(\frac{\alpha_{p2}g_{m2}g_{m3}}{C_1C_2}\right)I_{in2} + D'(s)I_{in3}}{D_n(s)} \tag{19}$$

$$\text{โดยที่ } D_n(s) = s^2 + s \frac{\alpha_{p1}g_{m3}}{C_1} + \frac{\alpha_{n2}g_{m1}g_{m2}}{C_1C_2} \tag{20}$$

เมื่อตัวแปรที่เกี่ยวข้อง ω_{on} และ Q_{on} มีค่าเท่ากับ

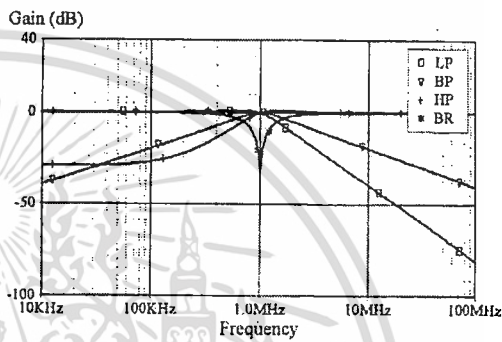
$$\omega_{on} = \sqrt{\frac{\alpha_{n2}g_{m1}g_{m2}}{C_1C_2}} \tag{21}$$

$$\text{และ } Q_{on} = \sqrt{\frac{\alpha_{n2}g_{m1}g_{m2}C_1}{C_2}} \left(\frac{1}{\alpha_{p1}g_{m3}} \right) \tag{22}$$

7. ผลจำลองการทำงานของวงจรที่นำเสนอ

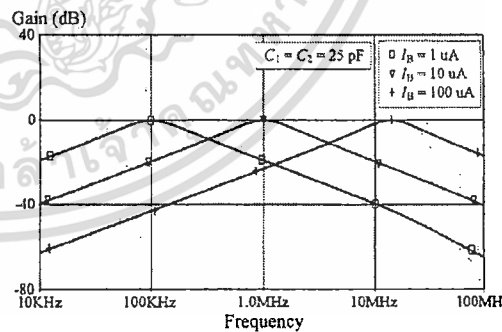
วงจรกรองความถี่และวงจรกำเนิดสัญญาณที่นำเสนอ

สามารถยืนยันคุณสมบัติ และ ประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้ Model TSMC MOSIS 0.25 μ m แรงดันที่ใช้มีค่า ± 1.25 V ขนาดของทรานซิสเตอร์ที่ใช้มีค่า (W/L) เช่น กรณี NMOS เท่ากับ (3 μ m /0.25 μ m) กรณี PMOS เท่ากับ (5 μ m /0.25 μ m) ยกเว้นทรานซิสเตอร์ M1, M2, M8, M9 จะใช้ (1 μ m/0.25 μ m) และทรานซิสเตอร์ M19, M20 จะใช้ (50 μ m/0.25 μ m) ตามลำดับ



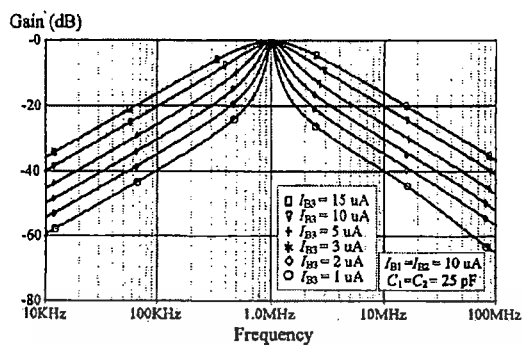
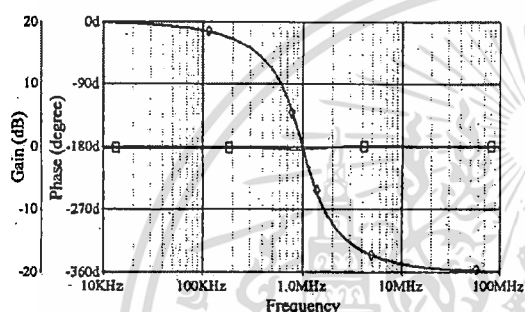
รูปที่ 5 คุณสมบัติของวงจรกรอง เมื่อปรับค่า $I_B = 10 \mu A$

จากรูปที่ 5 จำลองการทำงานของวงจรกรองความถี่ทั้งหมด โดยปรับกระแสไบอัสของ CDTA₃ ให้มีค่าเท่ากับ 10 μA ตัวเก็บประจุขนาด 25 pF ค่าความถี่ตอบสนองอยู่ที่ 1 MHz และรูปที่ 6 จำลองผลการทำงานของ BP ในการปรับค่ากระแส I_B ซึ่งจะไม่แสดงผลต่อค่า Q_{on}

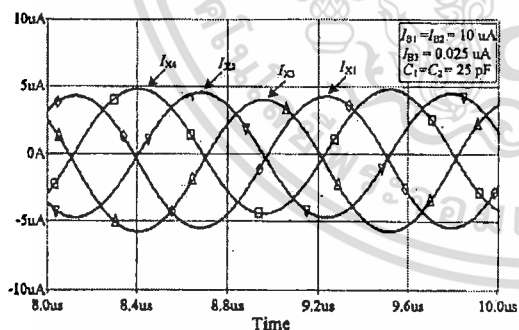


รูปที่ 6 คุณสมบัติของ BPF เมื่อปรับ I_B ของ CDTA₃

จากสมการที่ (11) เมื่อกำหนดให้ $\omega_o = 1$ MHz จำลองผลการทำงานของ BP ดังรูปที่ 7 โดยการปรับค่า Q_{on} พบว่าสามารถปรับค่า Q_{on} ได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA₃ ซึ่งในการปรับค่า Q_{on} จะไม่มีผลกระทบต่อค่า ω_o

รูปที่ 7 เอกลักษณ์ของวงจรกรองแบบ BP เมื่อปรับ I_{B3} รูปที่ 8 เอกลักษณ์ของวงจร AP ที่ความถี่ $\omega_0 = 1$ MHz

จากรูปที่ 8 แสดงเอกลักษณ์ของวงจรกรองผ่านทุกความถี่ (AP) ที่ค่าความถี่ตอบสนอง 1 MHz จากรูปเฟสจะเกิดการเปลี่ยนแปลง 180 องศาที่ความถี่ตอบสนอง



รูปที่ 9 เอกลักษณ์การกำเนิดสัญญาณไซน์ที่ความถี่ 1 MHz

จากรูปที่ 9 แสดงเอกลักษณ์ของการกำเนิดสัญญาณไซน์ที่ความถี่ 1 MHz จากการปรับกระแสไบอัสที่ I_{B3} เห็นได้ว่าวงจรที่นำเสนอสามารถกำเนิดสัญญาณไซน์ได้โดยมีความสอดคล้องกับทางทฤษฎีในสมการที่ (17) แต่ในทางทฤษฎีค่า g_{m3} จะต้องมีค่าเป็นศูนย์ โดยเกิดจากการปรับค่ากระแสไบอัสที่ I_{B3} ของ CDTA, จึงจะเกิดเงื่อนไขของ

การกำเนิดสัญญาณ แต่ในการจำลองผลการทำงานพบว่าไม่สามารถปรับค่า I_{B3} ให้เป็นศูนย์ได้ เพราะจะทำให้วงจรที่นำเสนอไม่สามารถกำเนิดสัญญาณไซน์ได้ จึงจำเป็นต้องทำการปรับค่า I_{B3} ให้มีค่าใกล้เคียงศูนย์ ($I_{B3} = 0.025 \mu A$) จึงทำให้วงจรที่นำเสนอสามารถกำเนิดสัญญาณไซน์ได้ดังรูปที่ 9

8. บทสรุป

บทความนี้นำเสนอ วงจรกรองความถี่หลายหน้าที่และวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ในวงจรเดียวกัน โดยใช้ CDTAs และคาปาซิเตอร์เป็นอุปกรณ์หลัก ซึ่งปรับค่า Q_0 ได้ทางอิเล็กทรอนิกส์อย่างเป็นอิสระจาก ω_0 ทั้งยังมีคุณสมบัติของวงจรกรองต่าง ๆ ได้อย่างครบถ้วนและเมื่อปรับค่ากระแสไบอัสที่ I_{B3} ใหม่สามารถกำเนิดสัญญาณไซน์ที่ความถี่ 1 MHz ได้ จากการใช้ตัวเก็บประจุแบบต่อกราวด์ซึ่งไม่ใช่ตัวต้านทาน ทำให้วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวม

9. เอกสารอ้างอิง

- [1] D. Birolek, "CDTA building block for current-mode analog signal processing," Proc. of the ECCTD'03, Vol. III, Krakow, Poland, pp. 397-400, 2003.
- [2] D. Birolek, V. Biolkova, "CDTA-C current-mode universal 2nd-order filter," Proc. of the 5th WSEAS. International Conference on Applied Informatics and Communication, Malta, Sep 15-17, pp.411-414, 2005.
- [3] M. Siripruchyanun, W. Jaikla, "CMOS current - controlled current differencing transconductance amplifier and applications to analog signal processing," Int. J. Electron. Commun. (AEÜ), Vol. 62, pp. 277-287, 2008.
- [4] E. Sanchez-sinencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of Continuous - Time Two Integrator Loop OTA filter structures," IEEE Trans. Circuits and Syst., Vol. 35, pp. 936-946, 1988.
- [5] C. Chang and S. Pai, "Universal current-mode OTA-C biquad with the minimum components,"

- IEEE Trans. Circuits and Systems, Vol.47, pp.1235-1238, Aug., 2000.
- [6] E. O. Gunes, A Toker and S. Ozoguz, "Insensitive current-mode universal filter with minimum component using dual-output current conveyors," Electron. Lett., vol. 35, pp.524-525, April 1999.
- [7] N. Boutin, "Synthesis of oscillator circuits employing only one unity-gain amplifier," Electronics Letters, Vol.22, pp.22-23, 1986.
- [8] D.R. Bhaskar and R. Senani, "New current-conveyor based single resistance-controlled/voltage-controlled oscillator employing grounded capacitors," Electronics Letters, Vol.29, pp.612-614, 1993.
- [9] I.A. Khan, M.T. Ahmed and N. Minhaj, "Tunable OTA-based multiphase sinusoidal oscillators," International Journal of Electronics, Vol.72, pp.443-450, 1992.
- [10] J.J. Chen, C.C. Chen, H.W. Tsao and S.I. Liu, "Current-mode oscillator using single current follower," Electronics Letters, Vol.27, pp.2056-2059, 1991.
- [11] R. Senani, "Simple sinusoidal oscillator using op-amp compensation poles," Electronics Letters, Vol.29, pp. 452-453, 1993.
- [12] S.J.G. Gift, "Multiphase sinusoidal oscillator system using operational amplifiers," International Journal of Electronics, Vol.83, pp.61-67, 1997.
- [13] E. Sackinger, W. Guggenbuhl, "A versatile building block; the CMOS differential amplifier," IEEE J. Solid-State Circuits, Vol.SC-22, no.2, pp.287-294, 1987.
- [14] P. E. Allen and D. R. Holberg, CMOS Analog circuit design, Holt Rinehart and Winston, Inc., 1987.

