

**สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง**

**เครื่องวิเคราะห์คุณภาพน้ำในนาุ้งอย่างง่าย**

**SIMPLE WATER ANALYZER FOR USING IN PRAWN FARM**



T117535



เลขหมู่.....  
เลขทะเบียน.....  
วัน,เดือน,ปี.....

117535

- 5 ค.ศ. 2554

.b.....
i.....

**ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต**

**สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์**

**คณะวิศวกรรมศาสตร์**

**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**

**ปีการศึกษา 2553**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# **SIMPLE WATER ANALYZER FOR USING IN PRAWN FARM**



**THIS THESIS IS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
BACHELOR OF ENGINEERING IN DEPARTMENT OF ELECTRONICS  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**ACADEMIC YEAR 2010**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวิเคราะห์คุณภาพน้ำในนาุ้งอย่างง่าย

SIMPLE WATER ANALYZER FOR USING IN PRAWN FARM

โดย

นางสาววารุณี กิมพันธ์ 50011451

นางสาวหทัย อิศระประสาธน์ 50011809



อาจารย์ที่ปรึกษา

ผศ.ดร.กิตติพล ชิตสกุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2553

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2553

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องวิเคราะห์คุณภาพน้ำในนากุ้งอย่างง่าย  
(Simple Water Analyzer for Using in Prawn Farm)

ผู้จัดทำ นางสาววรุณี กิมพันธ์ รหัส 50011451 ชั้นปีที่ 4  
นางสาวหทัย อิศระประสาน รหัส 50011809 ชั้นปีที่ 4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เครื่องวิเคราะห์คุณภาพน้ำในนาุ้งอย่างง่าย

นางสาววารุณี กิมพันธ์ รหัส 50011451

นางสาวหทัยา อิศสระประสาธน์ รหัส 50011809

ผศ.ดร.กิติพล ชิตสกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2553

### บทคัดย่อ

โครงการนี้ เป็นการศึกษาเพื่อสร้างเครื่องมือวัดและวิเคราะห์คุณภาพน้ำในนาุ้งอย่างง่าย โดยใช้ อุปกรณ์อิเล็กทรอนิกส์ มาสร้างเป็นเครื่องมือวัด ในเบื้องต้นนั้น ได้ศึกษาการวิเคราะห์ความเป็นกรดเป็นด่างของน้ำ โดยการใช้สารเคมีเข้ามาทดสอบร่วมกับการใช้หลัก ของการดูดกลืนของแสง ซึ่งค่าที่วัดได้จากเครื่องมือวัด ดังกล่าวนี้อาจสามารถส่งผ่านทางโทรศัพท์ไร้สาย และแจ้งกลับมาให้เครื่องต้นน้ำทำงาน เมื่อค่าความเป็นกรดเป็นด่าง ของน้ำนั้นมีค่าที่ไม่เหมาะสมต่อการเลี้ยงกุ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SIMPLE WATER ANALYZER FOR USING IN PRAWN FARM

Miss. Warunee Kimipan ID. 50011451

Miss. Hattaya Issaraprasart ID. 50011809

Asst. Prof. Dr. Kitiphol Chitsakul Advisor

Education Year 2010

## Abstract.

This project is concerned to develop a simple water analyzer for using in shrimp farms. The analyzer operates based on the colors change of chemical agent due to its pH. Electronic detection for this phenomenal base on infrared absorption is employed in the project. The detection by this principle many be sent back for operating the oxygenating machine via a wireless phone by encoding to DTMF signals.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

การจัดทำปริณายานีพนธ์ฉบับนี้ สามารถสำเร็จลุล่วงไปได้ด้วยดีเพราะได้รับความช่วยเหลือเป็นอย่างดีจาก ผู้ที่เกี่ยวข้องหลายภาคส่วน

ขอขอบพระคุณท่าน ผศ.ดร.กิตติพล ชิตสกุล (อาจารย์ที่ปรึกษา) และ อาจารย์ในภาควิชาอิเล็กทรอนิกส์ทุกท่าน ที่ให้การอุปการะในการให้คำปรึกษา แนะนำเกี่ยวกับการทำโครงงานนี้ และทางภาควิชาอิเล็กทรอนิกส์ที่ให้ยืม เครื่องมืออิเล็กทรอนิกส์ในการทำการทดลอง ตลอดจนสั่งสอนให้ความรู้จนสามารถนำมาประยุกต์ใช้ในการทำ โครงงานครั้งนี้

ขอขอบพระคุณคุณพ่อ คุณแม่ ที่คอยให้ความเป็นห่วง และการสนับสนุนทางการเงินตลอดมา รวมทั้ง ขอขอบคุณพี่และเพื่อนในภาควิชาอิเล็กทรอนิกส์ที่ให้คำปรึกษาในยามคับขันจนทำให้รายงานนี้สำเร็จโดยสมบูรณ์ ได้ด้วยดี

คุณค่าและประโยชน์อันพึงมีในรายงานนี้ ผู้จัดทำขอมอบแด่ผู้มีพระคุณทุกท่าน

นางสาววารุณี กิมพันธ์

นางสาวหัตยา อิศสระประสาธน์

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

บทที่ 1 บทนำ.....	1
1.1 วัตถุประสงค์การจัดทำโครงการ.....	1
1.2 ผลที่คาดว่าจะได้รับ.....	2
1.3 หลักการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่าย.....	2
1.4 โครงสร้างของรายงาน.....	3
บทที่ 2 องค์ประกอบและหลักการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่าย.....	4
2.1 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ PIC16F877.....	4
2.2 คุณสมบัติของไมโครคอนโทรลเลอร์ PIC16F877.....	4
2.3 การจัดขาของไอซี.....	5
2.4 คุณสมบัติของ 16F877.....	9
2.5 โครงสร้างภายในชิพ.....	10
2.6 หน้าทีของพอร์ตที่เราใช้งาน.....	11
2.7 Magnetic Contactor.....	11
2.8 มอเตอร์ไฟฟ้ากระแสสลับ 1 เฟด.....	15
2.9 Modulation และ Demodulation.....	17
2.10 DTMF MT8870 เป็นตัวรับและถอดรหัสความถี่ (DTMF receiver).....	19
2.11 ส่วนหัววัด.....	20
บทที่ 3 การออกแบบและสร้างเครื่องวิเคราะห์คุณภาพน้ำอย่างง่าย.....	21
3.1 หลักการทำงาน.....	21
3.2 ส่วนที่ 1 การออกแบบหัววัดpH.....	22
3.3 ส่วนที่ 2 วงจร Modulation/Demodulation.....	22
3.4 ส่วนที่ 3 การทำงานของระบบ.....	24
3.5 FLOW CHART การทำงานของระบบ.....	25
บทที่ 4 การทดลองและผลการทดลอง.....	27
4.1 การทดสอบ.....	27
4.2 ผลการทดลอง.....	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## สารบัญ(ต่อ)

บทที่ 5 บทวิจารณ์และบทสรุป.....	32
5.1 สรุปผลการทดลอง.....	32
5.2 ปัญหาและแนวทางแก้ไข.....	32
5.3 ข้อเสนอแนะและแนวทางในการพัฒนา.....	32
เอกสารอ้างอิง.....	33
ภาคผนวก.....	34



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่ 1.1 แสดงการทำงานของเครื่องวิเคราะห์คุณภาพน้ำ.....	2
รูปที่ 2.1 บอร์ดที่ใช้ในการทดลอง.....	4
รูปที่ 2.2 การจัดขาของไอซี 16F877.....	5
รูปที่ 2.3 โครงสร้างภายในชิป 16F877.....	10
รูปที่ 2.4 Magnetic Contactor.....	11
รูปที่ 2.5 การทำงานของคอนแทกเตอร์.....	12
รูปที่ 2.6 มอเตอร์ไฟฟ้ากระแสสลับสลิปเฟส(1).....	15
รูปที่ 2.7 มอเตอร์ไฟฟ้ากระแสสลับสลิปเฟส(2).....	15
รูปที่ 2.8 โครงสร้างภายในของโรเตอร์.....	15
รูปที่ 2.9 ลักษณะแท่งตัวนำที่ฝังอยู่ในโรเตอร์.....	15
รูปที่ 2.10 ฝาครอบ.....	16
รูปที่ 2.11 สวิตช์แรงเหวี่ยงหนีศูนย์กลาง.....	16
รูปที่ 2.12 รูปแบบของการสื่อสารในการรับส่งสัญญาณ.....	17
รูปที่ 2.13 XR-2206 Block Diagram.....	18
รูปที่ 2.14 XR-2211 Block Diagram.....	18
รูปที่ 2.15 ค่าที่ถอดรหัส DTMF ที่ความถี่ต่างๆ.....	19
รูปที่ 2.16 หัววัดและวงจรที่ใช้.....	20
รูปที่ 3.1 แสดงการทำงานของระบบ.....	21
รูปที่ 3.2 วงจรหัววัด.....	22
รูปที่ 3.3 วงจร Modulation.....	20
รูปที่ 3.2 วงจร DeModulation.....	23
รูปที่ 3.3 แสดงการทำงานของระบบในภาครับ.....	24
รูปที่ 3.4 แสดงการทำงานของระบบในภาครับ.....	24
รูปที่ 4.1 ทดสอบวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่านระบบคอมพิวเตอร์.....	27
รูปที่ 4.2 ทดสอบวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่าน Microcontroller.....	28
รูปที่ 4.3 วงจรภายในหัววัด pH.....	28
รูปที่ 4.4 วงจรรวมของระบบ.....	29
รูปที่ 4.5 สัญญาณข้อมูลที่ผ่านการ Modulation และ Demodulation.....	30
รูปที่ 4.6 ตารางแสดงความสัมพันธ์ระหว่างค่า pH และ Voltage.....	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

ไทยเป็นประเทศที่มีการเพาะเลี้ยงกุ้งเพื่อการบริโภคและส่งออกจำหน่ายต่างประเทศเป็นอันดับหนึ่งของโลก ปริมาณการเลี้ยงกุ้งของคนไทยมีผลผลิตมากกว่า 200,000 ตัน/ปี กุ้งเป็นสัตว์เศรษฐกิจที่ค่อนข้างจะเลี้ยงยากต้องการความเอาใจใส่ดูแลในทุกส่วนที่เกี่ยวข้อง ผู้เลี้ยงจำเป็นต้องมีความรู้ทั้งด้านคุณภาพน้ำ การถ่ายเทปรับสภาพน้ำ อาหารกุ้งและวิธีการให้อาหาร การรักษาและป้องกันการระบาดของโรคกุ้ง โดยเฉพาะอย่างยิ่งในการให้อาหารกุ้งมีรายละเอียดปลีกย่อยที่เกี่ยวข้องมาก เช่น ขนาดของเม็ดอาหารที่สัมพันธ์กับขนาดของตัวกุ้งหรือวัยของกุ้งความถี่ในการให้อาหาร ปริมาณของอาหารที่ให้ต่อจำนวนกุ้ง เป็นต้นซึ่งโดยทั่วไปนั้นอาชีพเลี้ยงกุ้งนั้นเป็นอาชีพที่ใช้เงินในการลงทุนค่อนข้างสูงแต่ผลตอบแทนคุ้มค่า การเลี้ยงกุ้งจึงเป็นอีกอาชีพหนึ่งที่คนส่วนใหญ่ให้ความสนใจในการลงทุน แต่อย่างไรก็ตามการเลี้ยงกุ้งให้ได้ผลผลิตสูงนั้น ต้อง การดูแลเอาใจใส่สูงกับสภาพแวดล้อม เนื่องจากกุ้งเป็นสัตว์น้ำ คุณภาพของน้ำจึงเป็นเสมือนหัวใจหลักในการเลี้ยงกุ้ง เกษตรกรส่วนใหญ่จึงจำเป็นต้องใช้เครื่องตรวจวัดคุณภาพน้ำกันมากขึ้น โดยทั่วไปแล้วนั้นราคาของเครื่องตรวจวัดคุณภาพน้ำส่วนใหญ่ที่มีขายอยู่ตามท้องนี้ราคาจะสูงมากเนื่องจากเป็นของนำเข้าจากต่างประเทศ โดยเครื่องควบคุมที่ใช้ส่วนใหญ่จะเป็นการวัดค่า DO, pH และอุณหภูมิ

ด้วยเหตุผลดังกล่าวจึงเป็นที่มาของการจัดทำโครงการเครื่องควบคุมคุณภาพน้ำอย่างง่ายนี้ขึ้นเพื่อเป็นการลดต้นทุนในการเลี้ยงกุ้งให้กับเกษตรกรผู้เลี้ยงกุ้งโดยเครื่องมือดังกล่าวนี้จะใช้ในการทดสอบ ปริมาณความเป็นกรดเบสที่เหมาะสมของน้ำในการเลี้ยงกุ้ง โดยค่าความเป็นกรดเบสดังกล่าวจะสามารถบอกได้ถึงปริมาณออกซิเจนที่อยู่ในน้ำในขณะนั้นเครื่องมือนี้จะเชื่อมโยงเข้ากับเครื่องตีน้ำที่ใช้อยู่ในนาุ้ง กล่าวคือในกรณีที่มีสภาพความเป็นกรดสูงขึ้นหรือความเป็นเบสมากขึ้นจากค่ามาตรฐานของน้ำในการเลี้ยงกุ้ง(โดยปกติค่าที่เหมาะสมจะอยู่ที่ ค่า pH 7.5-8.5) ซึ่งเครื่องมือดังกล่าวก็จะสั่งให้เครื่องตีน้ำทำงานอัตโนมัติที่รับคำสั่งการทำงานจากโทรศัพท์มือถือ โดยข้อดีของเครื่องวัดคุณภาพน้ำนี้จะช่วยให้เกษตรกรผู้เลี้ยงกุ้งลดพลังงานไฟฟ้าในการใช้เครื่องตีน้ำโดยที่ไม่ต้องทำการตีน้ำทั้งวันแต่เราจะตีน้ำในช่วงที่ค่า pH ของน้ำนั้น ไม่อยู่ในช่วงสมดุลหรือในช่วงที่ปริมาณออกซิเจนไม่เพียงพอนั่นเอง

### 1.1 วัตถุประสงค์การจัดทำโครงการ

- เพื่อเป็นการพัฒนาอาชีพให้กับเกษตรกรผู้เลี้ยงกุ้งให้มีความสะดวกสบายมากขึ้น โดยการใช้เทคโนโลยีเข้ามามีบทบาทในการประกอบอาชีพ
- เพื่อพัฒนาความรู้ทางด้าน Microcontroller และ Circuit ที่ได้ศึกษามาแล้ว นำมาใช้ให้เกิดประโยชน์ต่อสังคม

#### เพื่อฝึกฝนการทำงานเป็นทีม

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

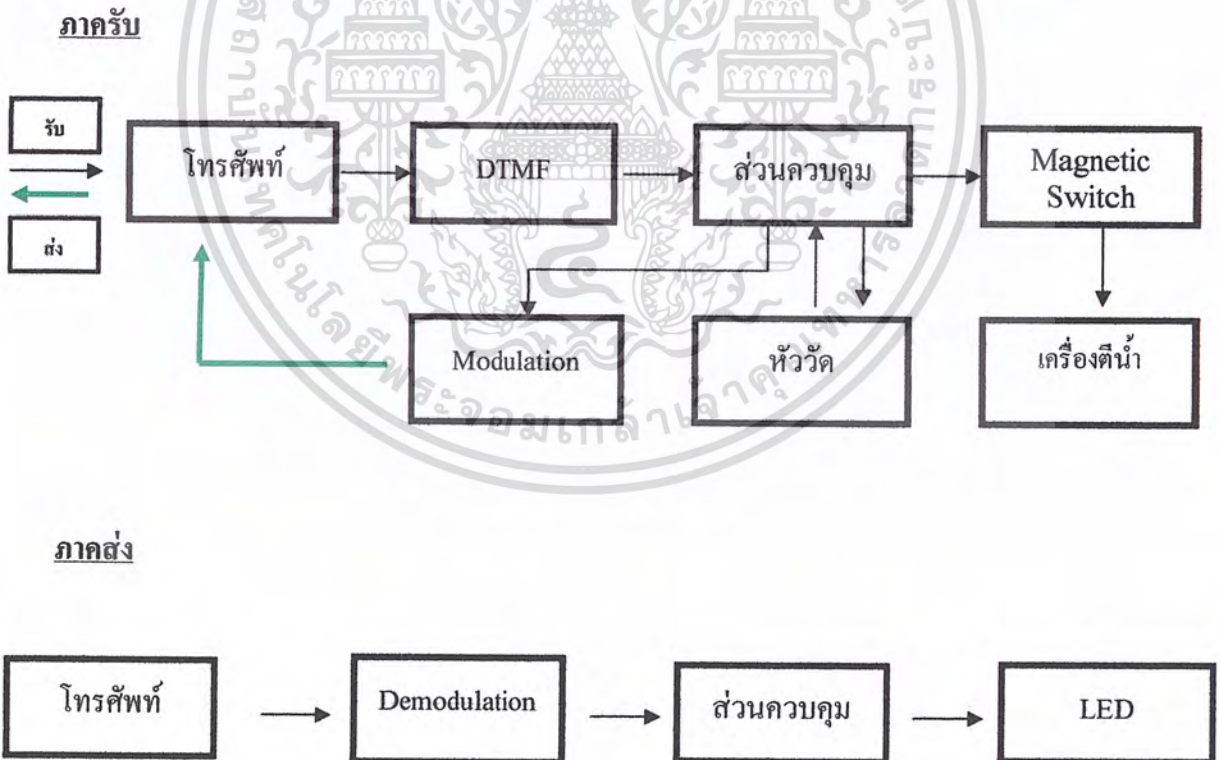
## 1.2 ผลที่คาดว่าจะได้รับ

- โครงการดังกล่าวสามารถใช้งานได้จริง และสามารถการพัฒนาต่อยอดอุปกรณ์ดังกล่าวนี้เพื่อประโยชน์ทางการเกษตรกรรม ของไทย
- โครงการดังกล่าวสามารถช่วยให้คณะผู้จัดทำมีความรู้ทางด้านต่างๆเพิ่มมากขึ้น
- โครงการดังกล่าวสามารถช่วยเหลือเกษตรกรผู้เลี้ยงกุ้งไม่มากนักน้อย

## 1.3 หลักการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่าย

1. หัววัด
2. วงจร Modulation และ Demodulation
3. DTMF
4. Magnetic Switch
5. เครื่องตีน้ำ

โดยหลักการทำงานของ เครื่องวิเคราะห์คุณภาพน้ำในนาุ้งอย่างง่ายนี้ จะมีการทำงานเป็น ดังรูป



รูปที่ 1.1 แสดงการทำงานของเครื่องวิเคราะห์คุณภาพน้ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยหลักการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่ายในนากุ้งนั้นจะแบ่งเป็น 2 ภาคส่วนคือ ภาครับ และภาคส่ง กล่าวคือผู้ใช้งานนั้นจะทำการส่งการทำงานของเครื่อง โดยการติดต่อทางโทรศัพท์ระหว่างภาคส่งและภาครับ จากนั้นภาคส่งจะทำการส่งการทำงาน โดยการกดหมายเลขบน โทรศัพท์แล้วภาครับก็จะทำการรับสัญญาณที่ส่งมาเข้าสู่วงจร ถอดรหัสสัญญาณแล้วส่งเข้าส่วนควบคุมเพื่อให้อุปกรณ์ทำงานต่อไป

#### 1.4 โครงสร้างของรายงาน

โครงสร้างของรายงานฉบับนี้จะประกอบไปด้วย 6 ส่วนดังนี้

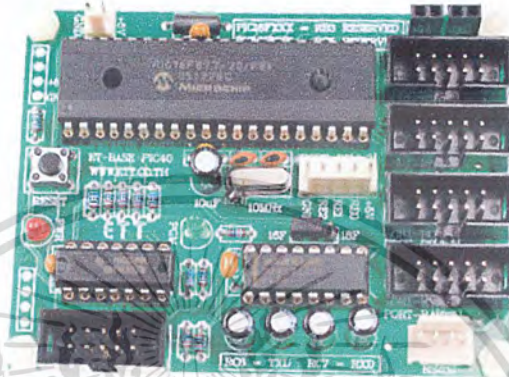
- บทที่1. บทนำ
- บทที่2. องค์ประกอบและหลักการพื้นฐานของเครื่องหว่านอาหารกุ้งอัตโนมัติ
- บทที่3. การออกแบบและสร้างเครื่องหว่านอาหารกุ้งอัตโนมัติ
- บทที่4. การทดลองและบันทึกผลการทดลอง
- บทที่5. สรุปผล



## บทที่ 2

# องค์ประกอบและหลักการทำงานของเครื่องหว่านอาหารกึ่งอัตโนมัติ

### 2.1 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ PIC16F877



รูปที่ 2.1 บอร์ดที่ใช้ในการทดลอง

### 2.2 คุณสมบัติของไมโครคอนโทรลเลอร์ PIC16F877

	หน่วยความจำ	หน่วยความจำ		CAN Module	จำนวน I/O (บิต)	OSC (MHz)	Timer	PLL
	โปรแกรม	ข้อมูล	RAM					
16F84	1K Word	68	64	ไม่มี	13	4-10	1	ไม่มี
16F877	8K Word	368	256	ไม่มี	33	4-20	3	ไม่มี
18F442	16 KB	768	256	ไม่มี	34	40	4	มี
18F458	32 KB	1536	256	มี	34	40	4	มี

#### \*\*\*หมายเหตุ

1. 16F84/877 นั้น ใช้หน่วยความจำโปรแกรมขนาด 14 บิต ต่อ 1 คำ (Word)
2. CAN Module คือ
3. PLL (Phase Lock Loop) คือ วงจรที่สร้างความถี่ของสัญญาณนาฬิกาเป็น 4 เท่าจาก XTAL

ดังนั้น ถ้าเราเลือกโหมด PLL ก็จะใช้ XTAL ได้ไม่เกิน 10MHz

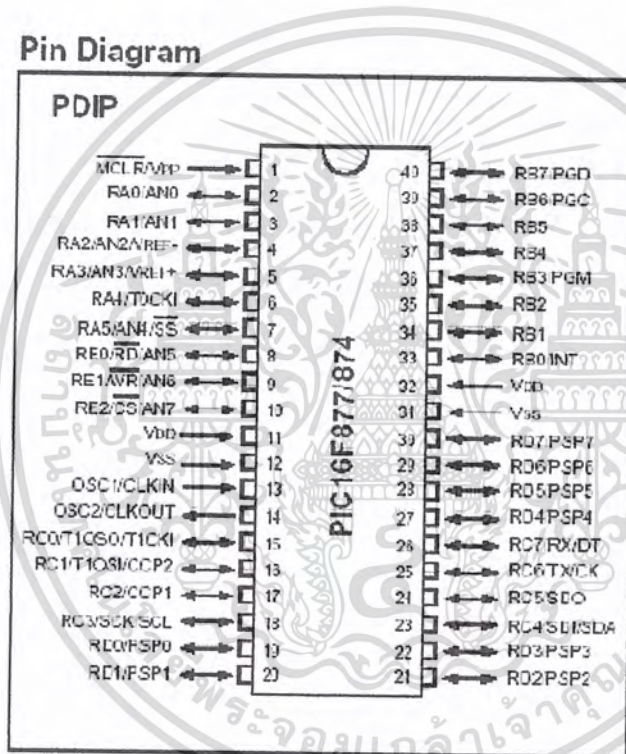
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## - สัญญาณนาฬิกา

PIC จะใช้สัญญาณนาฬิกา โดยมองเป็นลักษณะของ วงรอบ (Cycle) ซึ่งระบุเอาไว้ว่า 1 คำสั่งนั้นจะประกอบไปด้วย 1-2 วงรอบ โดยแต่ละวงรอบนั้นจะแบ่งเป็น 4 ส่วน คือ Q1, Q2, Q3 และ Q4 ด้วยเหตุนี้ ความเร็วโดยรวมของ PIC จึงเท่ากับ ค่าความถี่ของสัญญาณนาฬิกา หาร ด้วย 4

$$t_{cycle} = Q_1 + Q_2 + Q_3 + Q_4 = \frac{XTAL}{4}$$

## 2.3 การจัดขาของไอซี



รูปที่ 2.2 การจัดขาของไอซี 16F877

ขาสัญญาณของ PIC เบอร์ 16F877 นี้จะมีทั้งหมด 40 ขาประกอบไปด้วยขาที่ทำหน้าที่ต่างๆ โดยจะมีขาสัญญาณ I/O Port ทั้งหมดจำนวน 33 ขา โดยสามารถนำไปใช้เป็นอินพุต/เอาต์พุตได้ทั้งหมดทุกขา ยกเว้นขา RA4 ซึ่งโครงสร้างภายในเป็นแบบ Open Drain ดังนั้นหากต้องการนำไปใช้เป็นสัญญาณเอาต์พุต จะต้องต่อตัวต้านทาน (Pull-up) ไว้ด้วย ส่วนขาที่เหลือสามารถใช้งานได้ตามปกติ นอกจากขาสัญญาณ I/O แล้ว ยังประกอบไปด้วยขาสัญญาณอื่นๆ อีกคือ ขาไฟเลี้ยง, กราวด์, ขาริเซต และ ขาออสซิลเลเตอร์ ซึ่งสามารถสรุปหน้าที่การทำงานของขาสัญญาณในแต่ละขาได้ตามตารางดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณ	DIP PIN	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	9	I	ST/CMOS	ขาสัญญาณอินพุตสัญญาณนาฬิกาของ CPU
OSC2/CLKOUT	14	O	-	เป็นขาเอาต์พุตของสัญญาณนาฬิกา (1/4 ของ CLKIN) , ใช้คู่ร่วมกับขาสัญญาณ OSC1 เพื่อกำเนิดสัญญาณนาฬิกา ในกรณีที่ใช้ คริสตัลแบบเรโซเนเตอร์ หรือ วงจร RC ภายนอก
MCLR/VPP	1	I/P	ST	ขาสัญญาณรีเซ็ตแอกทีฟ "0" , ขารับแรงดันสำหรับการโปรแกรม
RA0/AN0	2	I/O	TTL	ขาสัญญาณอินพุต/เอาต์พุต PORTA - ขาสัญญาณ อินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณอนาล็อก AN0
RA1/AN1	3	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณอนาล็อก AN1
RA2/AN2/VREF-	4	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณอนาล็อก AN2 และ ขาสัญญาณแรงดันอ้างอิงลบ (-)
RA3/AN3/VREF+	5	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณอนาล็อก AN3 และ ขาสัญญาณแรงดันอ้างอิงบวก (+)
RA4/T0CKI	6	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณนาฬิกาของ ไทม์เมอร์ 0
RA5/SS/AN4	7	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณอนาล็อก AN4 และ ขาสัญญาณ Slave Select ในโหมดการสื่อสาร แบบ Synchronous Serial Port
RB0/INT	33	I/O	TTL/ST	ขาสัญญาณอินพุต/เอาต์พุต PORTB - ขาสัญญาณอินพุต/เอาต์พุต , ขาอินพุตสัญญาณอินเตอร์รัพท์ภายนอก
RB1	34	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต
RB2	35	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต
RB3/PGM	36	I/O	TTL	- ขาสัญญาณอินพุตเอาต์พุต , ขาสัญญาณการ โปรแกรมแบบแรงดันต่ำ
RB4	37	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินเตอร์รัพท์จาก การเปลี่ยนแปลงสถานะ ของขาสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ขาสัญญาณ	DIP PIN	I/O/P Type	Buffer Type	Description
RB5	38	I/O	TTL	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินเทอร์รัพท์จากการเปลี่ยนแปลงสถานะของขาสัญญาณ
RB6/PGC	39	I/O	TTL/ST <sup>2</sup>	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินเทอร์รัพท์จากการเปลี่ยนแปลงสถานะของขาสัญญาณ และ เป็นขาสัญญาณนาฬิกาในโหมดการ โปรแกรม
RB7/PGD	40	I/O	TTL/ST <sup>2</sup>	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินเทอร์รัพท์จากการเปลี่ยนแปลงสถานะของขาสัญญาณ และ เป็นขาสัญญาณข้อมูลในโหมดการ โปรแกรม
RC0/TI0SO/TICK1	33	I/O	ST	ขาสัญญาณอินพุต/เอาต์พุต PORTC - ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณเออสซิลเลเตอร์เอาต์พุตและขาอินพุตสัญญาณนาฬิกาของไมโครเมอร์ 1
RC1/TI0SI/CCP2	16	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตเออสซิลเลเตอร์ไมโครเมอร์ 1 และ เป็นขาสัญญาณ Capture 2 input /Compare 2 output /PWM2 output
RC2/CCP1	17	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต และ ขาสัญญาณ Capture 1 input /Compare 1 output /PWM1 output
RC3/SCK/SCL	18	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาสัญญาณอินพุตสัญญาณนาฬิกาในการสื่อสาร Synchronous , ขาสัญญาณนาฬิกาในโหมด I <sup>2</sup> C และ SPI
RC4/SDI/SDA	23	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาอินพุตสัญญาณ ข้อมูลในโหมด SPI , ขาอินพุต/เอาต์พุตสัญญาณข้อมูลในโหมด I <sup>2</sup> C
RC5/SDO	24	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาเอาต์พุตสัญญาณข้อมูลในโหมด SPI
RC6/TX/CK	25	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาเอาต์พุตสัญญาณด้านส่งของการสื่อสาร USART , ขาสัญญาณนาฬิกาในโหมดการสื่อสาร Synchronous
RC7/RX/DT	26	I/O	ST	- ขาสัญญาณอินพุต/เอาต์พุต , ขาอินพุตสัญญาณด้านรับของการสื่อสาร USART , ขาสัญญาณข้อมูลในโหมดการสื่อสาร Synchronous

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณ	DIP PIN	I/O/P Type	Buffer Type	Description
RD0/PSP0	19	I/O	ST/TTL <sup>1)</sup>	ขาสัญญาณอินพุต/เอาต์พุต PORTD สามารถใช้เป็น Slave Port กรณีติดต่อกับระบบบัสของไมโคร โพรเซสเซอร์ - ขาสัญญาณอินพุต/เอาต์พุต
RD1/PSP1	20	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD2/PSP2	21	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD3/PSP3	22	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD4/PSP4	27	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD5/PSP5	28	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD6/PSP6	29	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RD7/PSP7	30	I/O	ST/TTL <sup>1)</sup>	- ขาสัญญาณอินพุต/เอาต์พุต
RE0/RD/AN5	8	I/O	ST/TTL	ขาสัญญาณอินพุตเอาต์พุต PORTE - ขาสัญญาณอินพุต/เอาต์พุต . ขาสัญญาณควบคุมการอ่าน ในโหมด Parallel Slave Port และเป็นขาสัญญาณอินพุตสัญญาณอนาล็อก AN5
RE1/WR/AN6	9	I/O	ST/TTL	- ขาสัญญาณอินพุต/เอาต์พุต . ขาสัญญาณควบคุมการเขียน ในการติดต่อแบบ Parallel Slave Port และเป็นขาสัญญาณอินพุตสัญญาณอนาล็อก AN6
RE2/CS/AN7	10	I/O	ST/TTL	- ขาสัญญาณอินพุต/เอาต์พุต . ขาสัญญาณควบคุม Control Select ในการติดต่อแบบ Parallel Slave Port และเป็นขาสัญญาณอินพุตสัญญาณอนาล็อก AN7
Vss	12,31	P	-	ขาสัญญาณกราวด์
VDD	11,32	P	-	ขาแรงดันไฟเลี้ยง

I = อินพุต      O = เอาต์พุต      I/O = อินพุต/เอาต์พุต      P = Power

- = ไม่ใช่      TTL = ระดับสัญญาณ TTL      ST = วงจรชmittทริกเกอร์ อินพุต

### \*\*\*NOTE

- 1: Buffer จะเป็นแบบ ชmittทริกเกอร์ เมื่อมีการใช้งานอินเตอร์รัพท์ภายนอก
- 2: Buffer จะเป็นแบบ ชmittทริกเกอร์ เมื่อทำงานในโหมดการโปรแกรม
- 3: Buffer จะเป็นแบบ ชmittทริกเกอร์ เมื่อมีการใช้งานทั่วไป และจะเป็นในแบบของ TTL เมื่ออยู่ในโหมด Parallel Slave Port ในการติดต่อกับระบบบัสของไมโคร โพรเซสเซอร์
- 4: Buffer จะเป็นแบบ ชmittทริกเกอร์ เมื่อมีการใช้งานในโหมด RC oscillator และจะเป็นแบบ CMOS เมื่อใช้งานอื่นๆ

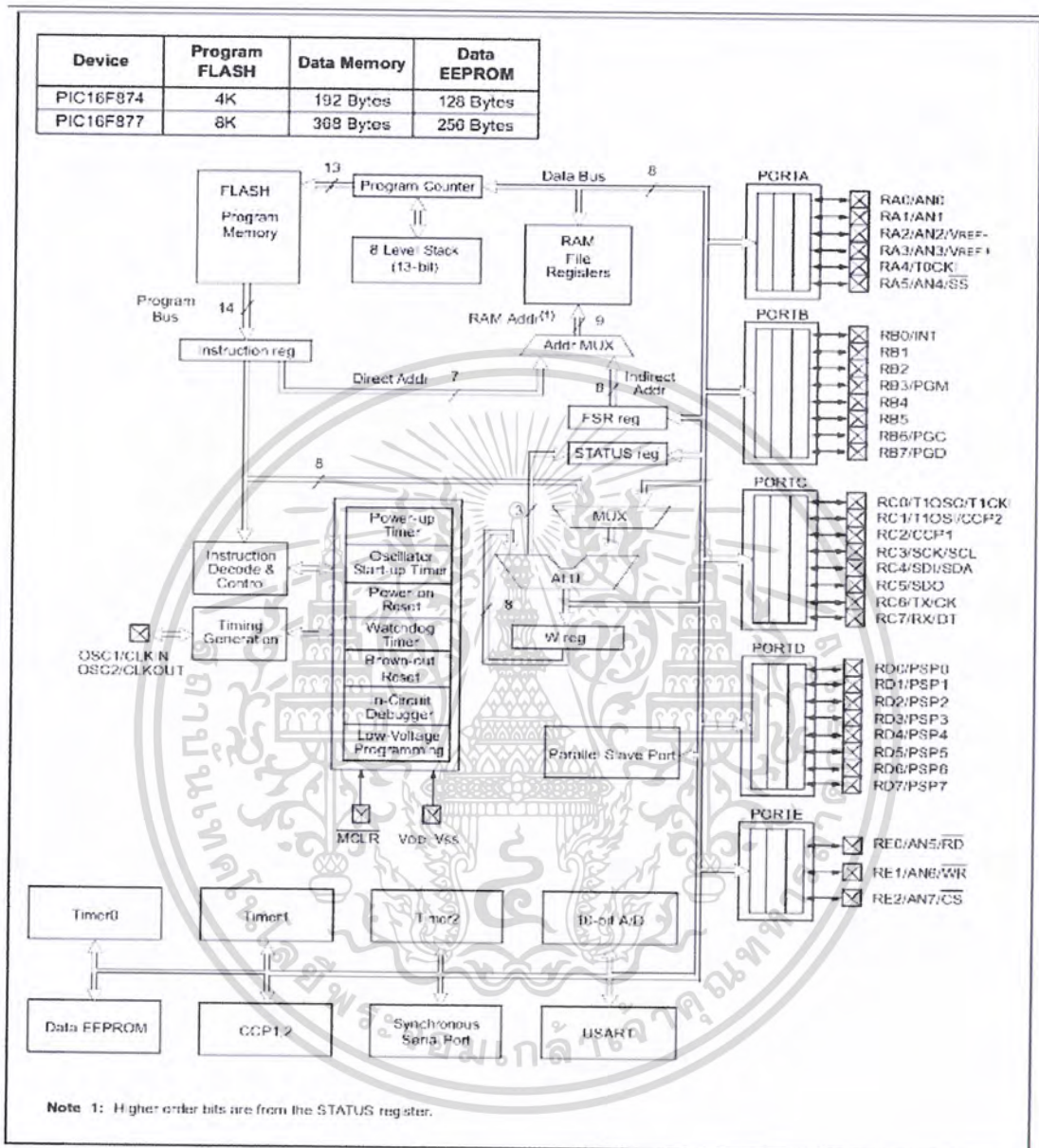
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 คุณสมบัติของ 16F877

1. มีคำสั่งให้ใช้งาน 35 คำสั่ง
2. คำสั่งหนึ่งๆ ใช้เวลาทำงาน 1 ถึง 2 Cycle
3. ทำงานแบบ Pipe-line (มี 2 ท่อ) ทำให้ ณ เวลาหนึ่งทำงาน 2 อย่างพร้อมๆ กันได้
4. หน่วยความจำโปรแกรมเป็นแบบ Flash มีขนาด 8K Word (1 word=14 บิต)
5. มีหน่วยความจำข้อมูล (RAM) ขนาด 368 ไบต์ ให้เราใช้งาน
6. มีหน่วยความจำข้อมูล (EPROM) ขนาด 256 ไบต์
7. ตอบสนองกับอินเทอร์รัพได้ทั้งหมด 14 แหล่ง
8. มี Stack ให้ใช้ได้สูงสุด 8 ระดับ
9. มีระบบ Power on Reset, Power up Timer, Oscillator Start-up timer
10. Watchdog timer
11. มีระบบ Code Protection
12. มีโหมดประหยัดพลังงาน (Sleep mode)
13. สัญญาณนาฬิกามีหลายโหมดให้เลือกใช้งาน คือ อาจจะใช้ XTAL หรือ วงจร RC ก็ได้
14. สามารถโปรแกรมด้วยไฟ +5VDC ได้
15. ใช้การโปรแกรมแบบ In-Circuit Serial Programming
16. ทำงานที่ไฟเลี้ยง 2VDC ถึง 5.5VDC
17. Current Sink และ Current Source อยู่ที่ 25 mA
18. มี Timer/Counter 3 ตัว คือ Timer0, Timer1 และ Timer2
19. มีโมดูล Capture/Compare/PWM อีก 2 ชุด
20. มี Analog to Digital Converter ความละเอียด 10 บิต จำนวน 8 Chanel ภายในตัว
21. มีระบบ USART สำหรับต่อกับ การสื่อสารแบบ RS232 หรือดีกว่า
22. มีระบบตรวจระดับไปเลี้ยง (Brown-out reset)
23. มี I/O พอร์ตทั้งหมด 5 พอร์ต ประกอบด้วย A,B,C,D และ E แต่ละพอร์ตจะมีจำนวนบิตไม่เท่ากัน ซึ่งรวมแล้วจะมี I/O จำนวน 33 บิต
  - PORTA = RA5-RA0 จำนวน 6 บิต
  - PORTB = RB7-RB0 จำนวน 8 บิต
  - PORTC = RC7-RC0 จำนวน 8 บิต
  - PORTD = RD7-RD0 จำนวน 8 บิต
  - PORTE = RE2-RE0 จำนวน 3 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 โครงสร้างภายในชิพ



รูปที่ 2.3 โครงสร้างภายในชิพ 16F877

จากผังจะมี Register สำคัญๆ คือ W ซึ่งเป็น Register ที่ใช้ในการทำเป็น Input ให้กับ ALU และเป็นตัวเก็บผลลัพธ์จากการทำงานของ ALU, STATUS เป็น Register ที่ใช้เก็บสถานะ การทำงานของคำสั่ง ว่าเมื่อคำสั่งทำงานเสร็จแล้วเกิดอะไรขึ้นบ้าง ซึ่งมีประโยชน์ในการเขียน โปรแกรมแบบมีเงื่อนไข, PC หรือ Program Counter เป็น Register อีกตัวหนึ่งที่มีความสำคัญ เนื่องจากใช้สำหรับเป็นตัวชี้ว่า คำสั่งที่จะนำมาประมวลผลนั้นอยู่ ณ ตำแหน่งใดในหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.6 หน้าที่ของพอร์ตที่เราใช้งาน

<b>RA0-RA3 และ RA5</b>	จะใช้งานเป็น I/O ปกติ และทำหน้าที่เป็นขาอินพุตของสัญญาณอนาล็อก (AN0-AN4)
<b>RA4</b>	เป็นขา I/O
<b>RA6/OSC2/CLKO</b>	ทำหน้าที่ในหลายส่วน คือ เป็นขา OSC2 และ CLKO จะนำมาใช้เป็นขาสัญญาณ I/O ได้ก็ต่อเมื่อเราใช้คริสตอลออสซิลเลเตอร์ แบบที่เป็น โมดูลสำเร็จ สามารถต่อเข้ากับขา OSC1/CLKIN ได้เลยโดยไม่ต้องต่อกับขา RA6/OSC2 ทำให้ ขา RA6 ว่างและนำไปใช้เป็น I/O ได้
<b>RB0-RB7</b>	สามารถใช้งานเป็น I/O แต่มีคุณสมบัติ พิเศษคือวงจรมีพูลอัพ (Pull-Up) ภายใน และเป็น แหล่งกำเนิดสัญญาณอินเทอร์รัพท์ต่างๆ ดังนี้ <ul style="list-style-type: none"> <li>- RB0/INT0 เป็นขาสัญญาณอินเทอร์รัพท์ภายนอก 0</li> <li>- RB1/INT1 เป็นขาสัญญาณอินเทอร์รัพท์ภายนอก 1</li> <li>- RB2/INT2 เป็นขาสัญญาณอินเทอร์รัพท์ภายนอก 2</li> <li>- RB3/INT3 เป็นขาสัญญาณอินเทอร์รัพท์ภายนอก 3 (18F442)</li> <li>- RB4-RB7 เป็นขาที่สามารถกำเนิดสัญญาณอินเทอร์รัพท์ได้</li> </ul>

## 2.7 Magnetic Contactor



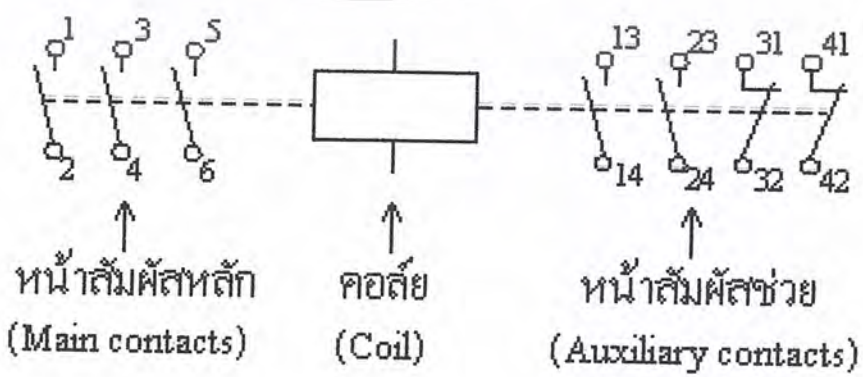
รูปที่ 2.4 Magnetic Contactor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่ของคอนแทกเตอร์ คือ การใช้กำลังไฟฟ้าจำนวนน้อยเพื่อไปควบคุมการตัดต่อกำลังไฟฟ้าจำนวนมาก คอนแทกเตอร์ ทำให้เราสามารถควบคุมกำลังไฟฟ้าในตำแหน่งอื่นๆ ของระบบไฟฟ้าได้ สายไฟควบคุมให้รีเลย์กำลังหรือคอนแทกเตอร์ทำงานเป็นสายไฟฟ้าขนาดเล็กต่อเข้ากับสวิทช์ควบคุมและคอยล์ของคอนแทกเตอร์ กำลังไฟฟ้าที่ป้อนเข้าคอยล์อาจจะเป็นไฟฟ้ากระแสตรง หรือไฟฟ้ากระแสสลับก็ได้ขึ้นอยู่กับวิธีการออกแบบการใช้คอนแทกเตอร์ทำให้สามารถควบคุมวงจรจากระยะไกล(Remote) ได้ ซึ่งทำให้เกิดความปลอดภัยกับผู้ปฏิบัติงานในการควบคุมกำลังไฟฟ้า

**คอนแทกเตอร์ (Contactors)** นอกจากจะมีหน้าสัมผัสทั้งส่วนเคลื่อนที่และหน้าสัมผัสส่วนที่อยู่กับที่แล้ว หน้าสัมผัสภายในของคอนแทกเตอร์ยังแบ่งออกเป็น 2 ส่วนตามลักษณะของการทำงาน ซึ่งแบ่งออกเป็น 2 ส่วน ดังนี้ คือ

1. หน้าสัมผัสหลัก (Main Contacts) โดยปกติแล้วหน้าสัมผัสหลักมี 3 อัน สำหรับส่งผ่านกำลังไฟฟ้า 3 เฟสเข้าไปสู่มอเตอร์ หรือ โหลดที่ใช้แรงดันไฟฟ้า 3 เฟส หน้าสัมผัสหลักของคอนแทกเตอร์มีขนาดใหญ่ทนแรงดันและกระแสได้สูง หน้าสัมผัสหลักเป็นชนิดปกติเปิด (Normally open ; N.O. contact) อักษรกำกับ หน้าสัมผัสด้านแหล่งจ่ายคือ 1, 3, 5 หรือ L1, L2, L3 และด้าน โหลดคือ 2, 4, 6 หรือ T1, T2, T3 ดังรูป
2. หน้าสัมผัสช่วย (Auxiliary Contacts) หน้าสัมผัสชนิดนี้ติดตั้งอยู่ด้านข้างทั้งสองด้านของตัวคอนแทกเตอร์ มีขนาดเล็กทนกระแสได้ต่ำทำหน้าที่ช่วยการทำงานของวงจร เช่น เป็นหน้าสัมผัสที่ทำให้คอนแทกเตอร์ทำงานได้ตลอดเวลา หรือเรียกว่า "holding" หรือ "maintaining contact" หน้าสัมผัสช่วยนี้จะเป็นหน้าสัมผัสแบบโยกได้สองทาง โดยจะถูกดึงขึ้น-ลงไปตาม จังหวะการดูด-ปล่อยของคอนแทกเตอร์ อักษรกำกับหน้าสัมผัสช่วย จะเป็น 13, 14 สำหรับคอนแทกเตอร์ที่มีหน้าสัมผัสช่วยแบบปกติเปิด 1 ชุด ถ้ามี N.O. ชุดที่ 2 จะเป็น 23, 24 และหน้าสัมผัสช่วยแบบปกติปิดจะมีอักษรกำกับเป็น 31, 32 และ 41, 42



รูปที่ 2.5 การทำงานของคอนแทกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

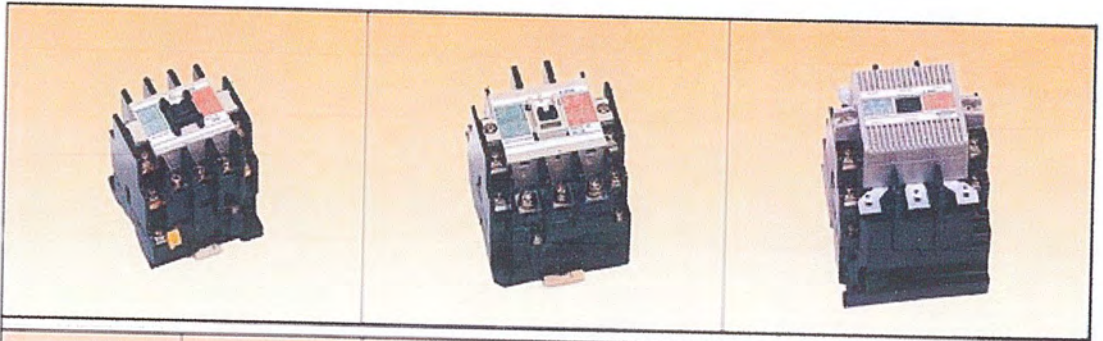
**การเลือกใช้ Magnetic contactor มีข้อกำหนดต่างๆดังนี้**

1. ขนาดแรงเคลื่อน ไฟฟ้าของขดลวดสร้างสนามแม่เหล็ก (coil) เช่น 24 V, 220 V, 380 V เป็นต้น
2. ความสามารถในการรับกระแสของหน้าสัมผัสหลัก (Main Constance) เช่น 20A,30 A, 60A เป็นต้น
3. ความต้องการในการใช้งานของหน้าสัมผัสช่วย ( Auxiliary contact)
4. จำนวนขั้วของหน้าสัมผัสหลักที่ต้องการใช้งาน เช่น 2 ขั้ว สำหรับระบบไฟฟ้า 220V หรือ 3 ขั้ว สำหรับระบบไฟ 380 V

**การเลือกใช้ Magnetic contactor**

การเลือกใช้Magnetic contactorนั้น จะเลือกตามแรงม้า (KW) และค่าแรงดันไฟฟ้าที่ใช้ของมอเตอร์แต่ละตัวดังตาราง

PICTURE																			
ITEM NO.	S-K10			S-K11			S-K12			S-K18			S-K20			S-K21			
3 <sub>0</sub> MOTOR RATING	V	220	440	500	220	440	500	220	440	500	220	440	500	220	440	500	220	440	500
	KW	2.2	2.7	2.7	2.7	4	5.5	2.7	4	5.5	3.7	5.5	5.5	4	7.5	7.5	4	7.5	7.5
AC-1 & I-(A)	20			20			20			25			32			32			
NUMBER OF AUX. POLES	1 NO			1 NO			1 NC						1 NO+1 NC			2 NO+2 NC			
WEIGHT (kg)	0.28			0.28			0.9			0.45			1.2			1.2			
DIMENSIONS (mm)																			
AUXILIARY CONTACT BLOCK	 UA-AX02 (2NC) UA-AX11 (1NO+1NC) UA-AX20 (2NO)																		
WEIGHT (kg)	0.1																		



S-K25			S-K35			S-K50			S-K65			S-K80			S-K95		
220	440	500	220	440	500	220	440	500	220	440	500	220	440	500	220	440	500
5.5	11	11	7.5	15	15	11	22	22	15	30	30	19	37	45	22	45	45
50			60			80			100			135			135		
2 NO+2 NC			2 NO+2 NC			2 NO+2 NC			2 NO+2 NC			2 NO+2 NC			2 NO+2 NC		
0.9			0.9			3.2			3.2			1.8			1.8		
A = 80 B = 89 C = 65 D = 71			A = 80 B = 89 C = 65 D = 71			A = 88 B = 106 C = 75 D = 70			A = 88 B = 106 C = 75 D = 70			A = 100 B = 124 C = 110 D = 80			A = 100 B = 124 C = 110 D = 80		



- UA-AX04 (4NC)
- UA-AX13 (1NO + 3NC)
- UA-AX22 (2NO + 2NC)
- UA-AX31 (3NO + 1NC)
- UA-AX40 (4NO)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## 2.8 มอเตอร์ไฟฟ้ากระแสสลับ 1 เฟส

มอเตอร์ไฟฟ้ากระแสสลับ 1 เฟส มีหลายชนิดส่วนใหญ่เป็นมอเตอร์ขนาดเล็กขนาดไม่เกิน 10 แรงม้า เช่น รีฟล็กซ์มอเตอร์ ยูนิเวอร์แซลมอเตอร์ เซ็ค โพลมอเตอร์ เป็นต้น ที่มีขนาดใหญ่ขึ้นมักจะใช้งานโดยทั่วไปคือ สปลิตเฟสมอเตอร์ ซึ่งมีความจำเป็นต้องศึกษาและให้ความสำคัญในการควบคุม

### มอเตอร์ไฟฟ้ากระแสสลับสปลิตเฟส(Split-phase motor)



รูปที่ 2.6 มอเตอร์ไฟฟ้ากระแสสลับสปลิตเฟส(1)

มอเตอร์ไฟฟ้ากระแสสลับไฟฟ้าสลับชนิดเฟสเดียวแบบสปลิตเฟสมอเตอร์มีขนาดแรงม้าขนาดตั้งแต่ 1/4 แรงม้า , 1/3 แรงม้า, 1/2 แรงม้าจะมีขนาดไม่เกิน 1 แรงม้าบางทีนิยมเรียกสปลิตเฟสมอเตอร์นี้ว่าอินดักชันมอเตอร์ (Induction motor) มอเตอร์ชนิดนี้นิยมใช้งานมากในตู้เย็น เครื่องสูบน้ำขนาดเล็ก เครื่องซักผ้า เป็นต้น

### ส่วนประกอบที่สำคัญของมอเตอร์ไฟฟ้ากระแสสลับสปลิตเฟสมอเตอร์มีดังนี้



รูปที่ 2.7 มอเตอร์ไฟฟ้ากระแสสลับสปลิตเฟส(2)

#### 1. โรเตอร์

โรเตอร์ทำด้วยแผ่นเหล็กบางๆ(Laminated)อัดซ้อนกันเป็นแกนและมีเพลาร้อยทะลุเหล็กบางๆเพื่อยึดให้แน่นรอบ โรเตอร์นี้จะมีร่องไปตามทางยาวในร่องนี้จะมีทองแดงหรืออลูมิเนียมเส้น โดฯฝังอยู่โดยรอบปลายของทองแดงหรืออลูมิเนียมนี้จะเชื่อมติดอยู่กับวงแหวนทองแดงหรืออลูมิเนียม ซึ่งมีลักษณะคล้ายกรงกระรอกจึงเรียกชื่อว่า โรเตอร์กรงกระรอก(Squirrel cagerotor)



รูปที่ 2.8 โครงสร้างภายในของโรเตอร์



รูปที่ 2.9 ลักษณะแท่งตัวนำที่ฝังอยู่ในโรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. สเตเตอร์ (Stator)

หรือเรียกว่า โครงสร้างสนามแม่เหล็กซึ่งประกอบด้วยแผ่นเหล็กบางๆ แนบเรียงสำเร็จไว้ใส่ขดลวดเรียกว่า ช่องสลอต (slot) อัดเป็นปีกแผ่น อยู่ในกรอบโครง (Frame) ซึ่งเฟรมนั้น จะทำมาจากเหล็กหล่อ (Cast iron) หรือเหล็กเหนียว (Steel) ที่สเตเตอร์ของสปลิทเฟสมอเตอร์จะมีขดลวดพันอยู่ 2 ชุด คือ ขดรีนหรือขดเมน (Running Winding หรือ Main Winding) พันด้วยลวดเส้นใหญ่จำนวนรอบมาก ขดลวดรีนนี้จะมีไฟฟ้าไหลผ่านอยู่ตลอดเวลา ไม่ว่าจะเป็นการเริ่มสตาร์ทหรือทำงานปกติ ขดลวดชุดที่สอง สำหรับเริ่มหมุนหรือขดสตาร์ท (Starting winding) พันด้วยลวดเส้นเล็กและจำนวนรอบน้อยกว่าขดรีนขดลวดสตาร์ท จะต่ออนุกรมอยู่กับสวิตซ์แรงเหวี่ยงหนีศูนย์กลางแล้วจึงนำไปต่อขนานกับขดรีน

## 3. ส่วนฝาครอบ

ฝาครอบของมอเตอร์ทั้งสองข้างส่วนใหญ่ทำมาจากเหล็กหล่อหรือเหล็กเหนียวทั้งสองข้างจะถูกยึดด้วยสลักเกลียวให้แน่นและยังมีเบริง แบบดัลบูลูกปืน (Ball bearing) สำหรับรอง เพลาในการหมุนของ โรเตอร์ให้ตรงแนวศูนย์กลาง ไม่เกิดการเสียดสีกับสเตเตอร์และที่ฝาปิดอีกด้านหนึ่งจะมีส่วนประกอบของสวิตซ์แรงเหวี่ยงหนีศูนย์กลางอยู่ในส่วนที่เป็นหน้าสัมผัสที่อยู่กับที่



รูปที่ 2.10 ฝาครอบ

## 4. สวิตซ์แรงเหวี่ยงหนีศูนย์กลาง (Centrifugal switch)

สวิตซ์แรงเหวี่ยงหนีศูนย์กลางนี้ทำหน้าที่ตัดวงจรสตาร์ทหรือบางที่เรียกว่าสวิตซ์ตัดวงจรสตาร์ท สวิตซ์แรงเหวี่ยงนี้ประกอบด้วยส่วนสำคัญ 2 ส่วนดังนี้ คือ ส่วนที่อยู่กับที่ (Stationary part) จะประกอบติดอยู่กับฝาปิดหัวท้ายของมอเตอร์ซึ่งเป็นส่วนของหน้าสัมผัสหรือหน้าทองขาวอยู่ 2 อัน และส่วนที่หมุน (Rotating part) ส่วนที่ติดอยู่กับเพลาของโรเตอร์ การทำงานของสวิตซ์หนีศูนย์กลางเมื่อความเร็วรอบของมอเตอร์ได้ 75 เปอร์เซ็นต์ของความเร็วยุโรปสูงสุดของมอเตอร์จะทำให้ส่วนที่ติดอยู่กับแกนเพลาของโรเตอร์ ผลักดันส่วนที่ติดตั้งอยู่กับฝาของมอเตอร์ ทำให้หน้าสัมผัสแยกออกจากกันตัดวงจรขดสตาร์ทอย่างอัตโนมัติ



รูปที่ 2.11 สวิตซ์แรงเหวี่ยงหนีศูนย์กลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

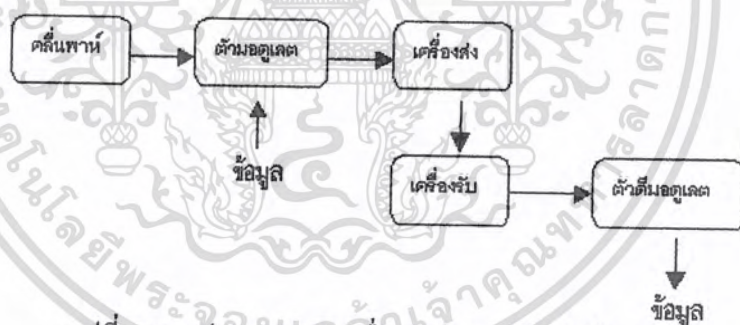
## การทำงานของมอเตอร์

### สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การทำงานของมอเตอร์เหนี่ยวนำทางแม่เหล็กไฟฟ้านั้นเอง โดยที่ขดรีนและขดสตาร์ทที่วางทำมุมกัน 90 องศาทางไฟฟ้าเพื่อทำให้เกิดสนามแม่เหล็กหมุน(Rotating magnetic field)ไปเหนี่ยวนำให้เกิดกระแสไหลในขดลวดกรงกระรอก(Squirrel cage winding)กระแสส่วนนี้จะสร้างสนามแม่เหล็กขึ้น ไปผลัดกับสนามแม่เหล็กที่สเตเตอร์ เกิดเป็นแรงบิดที่โรเตอร์ให้หมุนไปเมื่อ โรเตอร์หมุนด้วยความเร็ว 75% ของความเร็วสูงสุดสวิทซ์แรงเหวี่ยงหนีศูนย์กลางจะตัดขดลวดสตาร์ทออกจากวงจรขดลวดสตาร์ทจะทำงานเฉพาะตอนสตาร์ทเท่านั้น ส่วนขดรีนจะทำงานตลอดตั้งแต่เริ่มเดินมอเตอร์จนหยุดหมุน เมื่อนำมอเตอร์นี้ไปใช้งานต้องให้หมุนตัวเปล่าก่อนแล้วจึงจะต่อโหลด

## 2.9 Modulation และ Demodulation

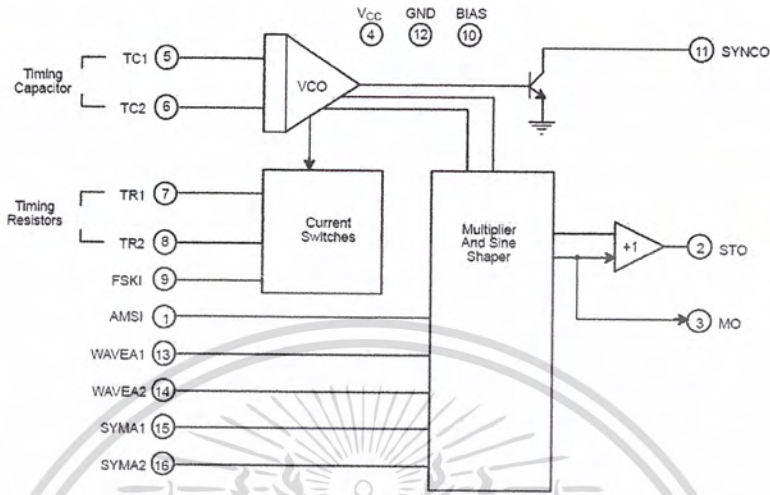
ใช้ XR2206 และ XR2211 ซึ่งเป็นคู่ IC ที่ใช้ในการ Modulation และ Demodulation สัญญาณแบบ FSK หลักในการเลือกใช้นั้นมาจากการที่ระบบเป็นการส่งข้อมูลแบบ Digital ระยะไกล



รูปที่ 2.12 รูปแบบของการสื่อสารในการรับส่งสัญญาณ

โครงสร้างของ IC

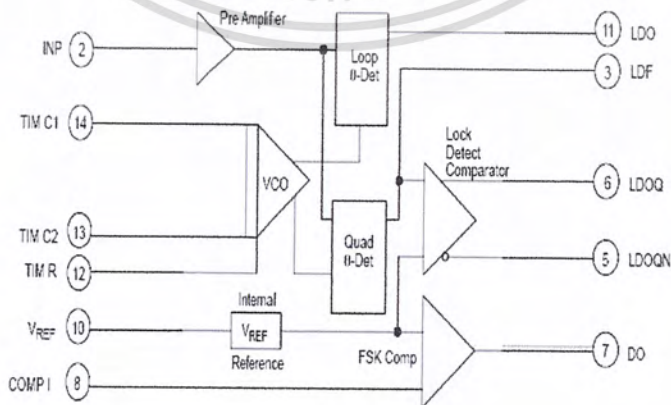
XR-2206



รูปที่ 2.13 XR-2206 Block Diagram

XR-2211

BLOCK DIAGRAM



รูปที่ 2.14 XR-2211 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.10 DTMF MT8870 เป็นตัวรับและถอดรหัสความถี่ (DTMF receiver)

Digit	TOE	INH	Est	Q4	Q3	Q2	Q1
ANY	L	X	H	2	2	2	2
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	1	0	0	0
A	H	H	L	ตรวจสอบไม่พบ รหัส เอาที่พู่ห้อยยังคงเหมือน เดิมกับรหัสที่ตรวจสอบ พบก่อนหน้านี้แล้ว			
B	H	H	L				
C	H	H	L				
D	H	H	L				

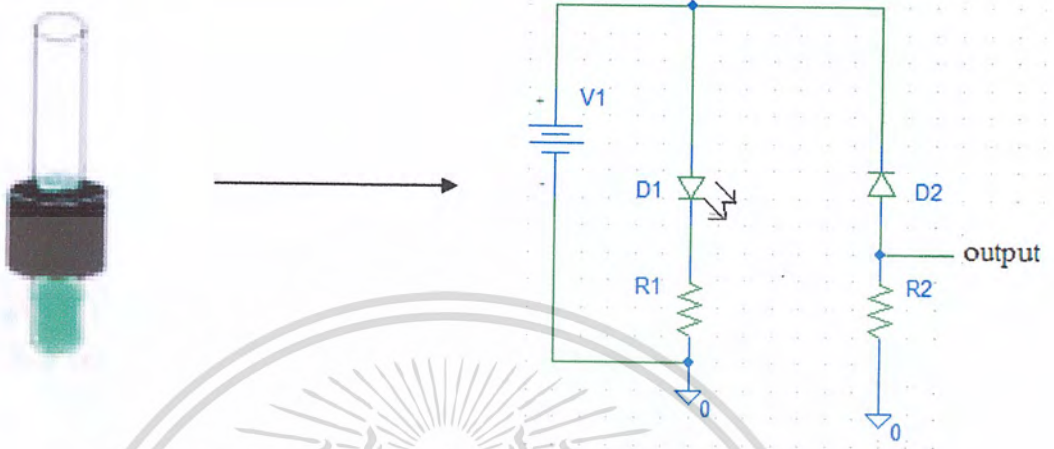
รูปที่ 2.15 ค่าที่ถอดรหัส DTMF ที่ความถี่ต่างๆ

### คุณสมบัติของ MT8870

- เป็นตัวรับและถอดรหัสความถี่ (DTMF receiver)
- กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราขยายภายในตัวไอซีได้
- สามารถปรับการ์ดไทม์ (Guard Time) ได้
- เป็น ไอซีคุณภาพสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.11 ส่วนหัววัด



รูปที่ 2.16 หัววัดแสงวงจรที่ใช้

วิเคราะห์โดยการวัดความดูดกลืนของแสง (absorption) ซึ่งเป็นหลักการของ สเปกโตรโฟโตมิเตอร์ Spectrophotometer โดยจะประกอบไปด้วยตัวส่งและตัวรับของสัญญาณ โดยตัวส่งสัญญาณคลื่นแสงเป็น Diode Infrared และ ตัวรับสัญญาณเป็น Phototransistor

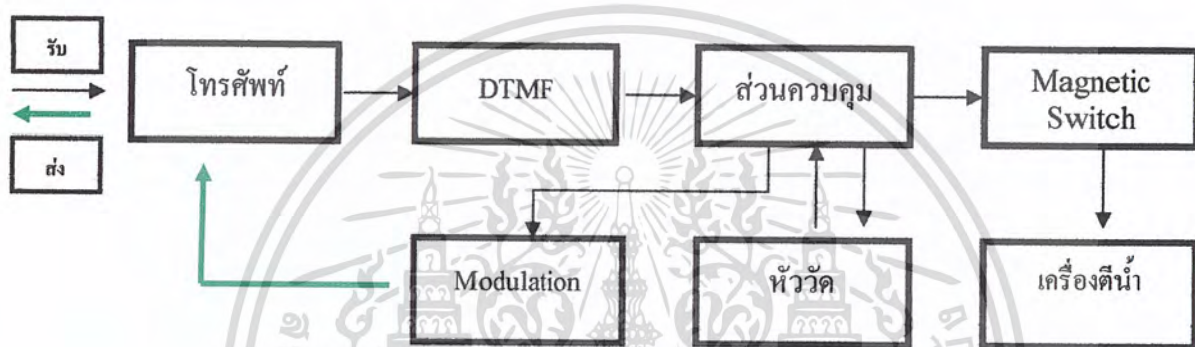
## บทที่ 3

### การออกแบบและการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่าย

#### 3.1 หลักการทำงาน

ภาพรวมการทำงานของระบบนั้นจะเป็นการสั่งการทำงานของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่ายผ่านทางเครือข่ายโทรศัพท์ที่ไร้สาย โดยการทำงานนั้น จะแบ่งออกเป็น 2 ส่วนดังนี้

##### ภาครับ



##### ภาคส่ง



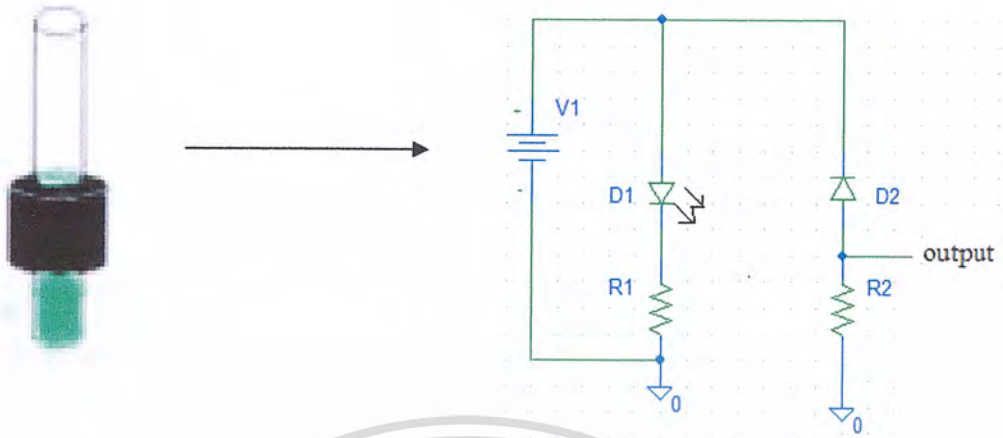
รูปที่ 3.1 แสดงการทำงานของระบบ

จากรูป 3.1 เป็นโครงสร้างและการทำงานของเครื่อง วิเคราะห์คุณภาพน้ำอย่างง่าย โดยโครงสร้างของระบบจะประกอบไปด้วย

- หัววัด pH
- ส่วนควบคุมการทำงาน
- วงจร Modulation และ Demodulation แบบ FSK
- DTMF
- โทรศัพท์มือถือรับส่งข้อมูล

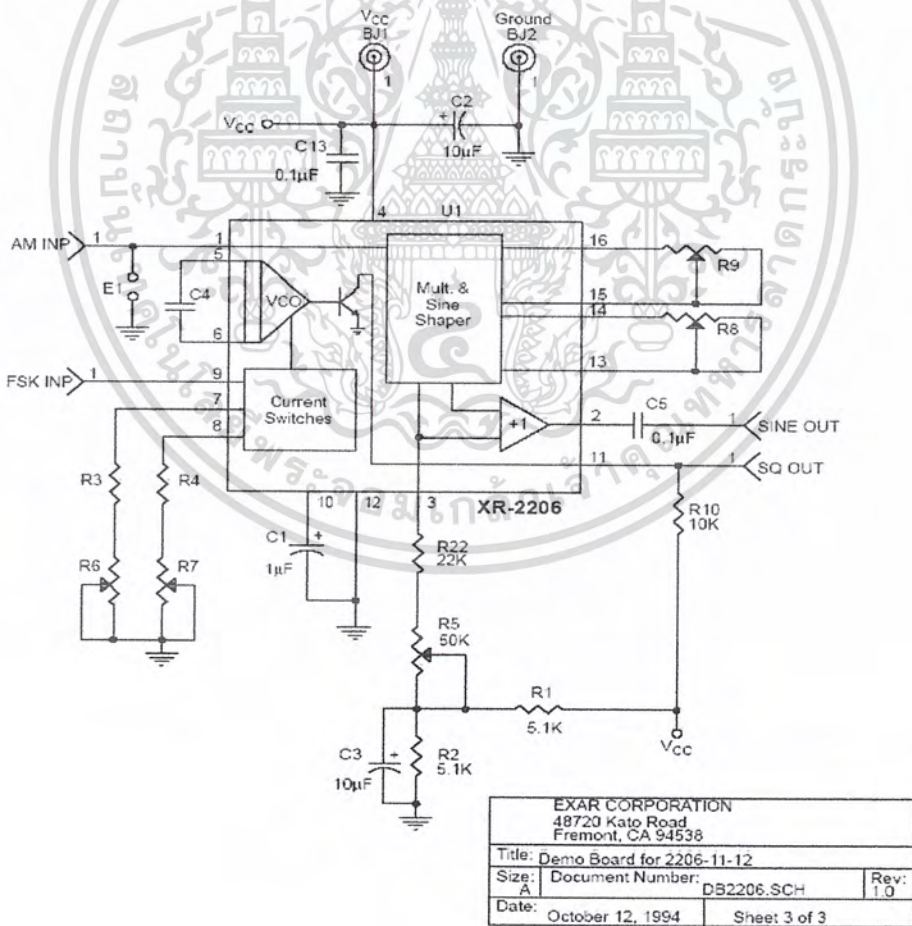
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 การออกแบบ ส่วน หัววัด



รูปที่ 3.2 วงจรหัววัด

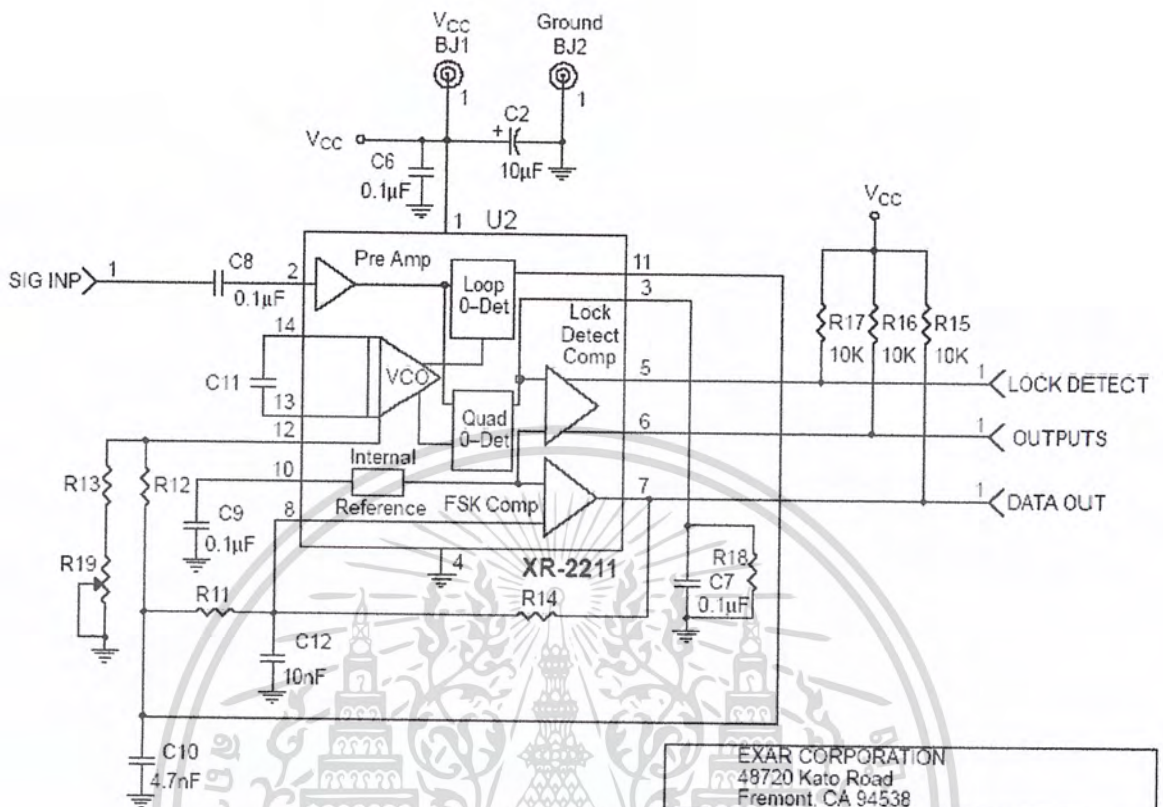
### 3.3 วงจร Modulation/Demodulation



รูปที่ 3.3 วงจร Modulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





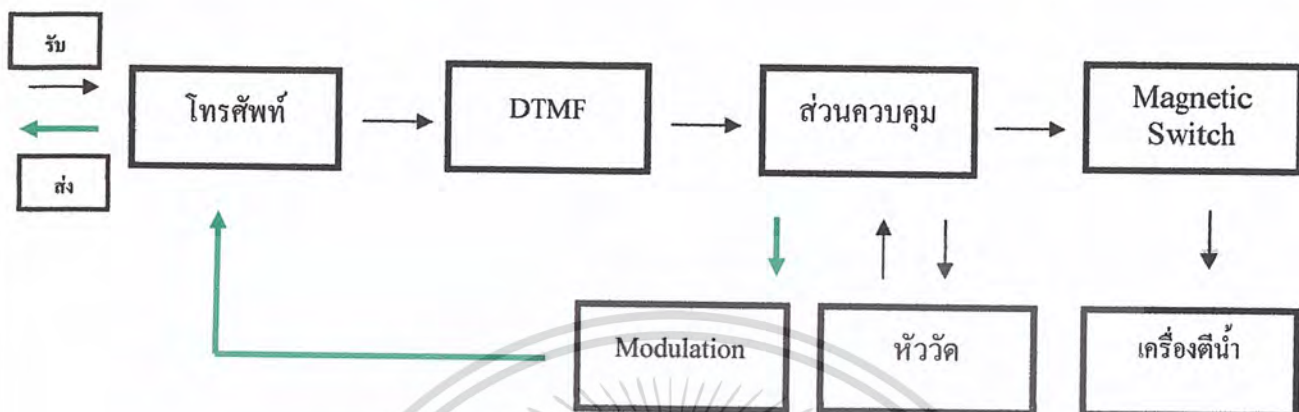
EXAR CORPORATION 48720 Kato Road Fremont, CA 94538		
Title: Demo Board for 2206-11-12		
Size: A	Document Number: DB2211.SCH	Rev: 1.0
Date: October 12, 1994	Sheet 1 of 3	

รูปที่ 3.2 วงจร Demodulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 การทำงานของระบบจะเป็นดังนี้

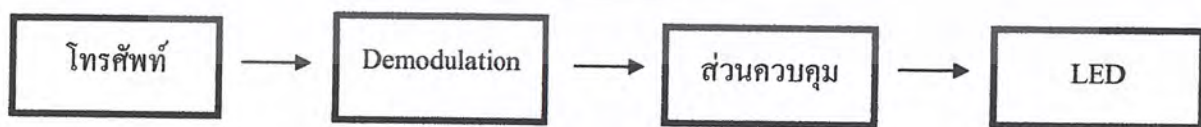
#### ภาครับ



รูปที่ 3.3 แสดงการทำงานของระบบในภาครับ

ในการทำงานของภาครับนั้น ระบบจะทำการรับสัญญาณเข้าโทรศัพท์ แล้วส่งค่าดังกล่าวเข้าสู่วงจรถอดรหัสสัญญาณ เพื่อส่งค่าข้อมูลที่เข้าสู่ภาคควบคุมของระบบ โดยพิจารณาเส้นทางลูกศรสีดำคือ เมื่อรับสัญญาณของระบบเข้าสู่ส่วนควบคุมแล้ว ส่วนควบคุมก็จะสั่งให้หัววัดทำงาน จากนั้นหัววัดก็จะส่งค่าเข้าสู่ส่วนควบคุม เพื่อให้ส่วนควบคุม วิเคราะห์ว่าเครื่องตีน้ำจะทำงานอยู่ในสถานะ ON/OFF จากนั้นค่าที่ได้จากการวิเคราะห์ในส่วนควบคุม ก็จะส่งไปบนเส้นทางสีเขียว เข้าสู่วงจร Modulation สัญญาณ แล้วส่งค่าที่ได้เข้าสู่โทรศัพท์ เพื่อทำการส่งข้อมูลออกไปให้กับทางภาคส่ง

#### ภาคส่ง



รูปที่ 3.4 แสดงการทำงานของระบบในภาคส่ง

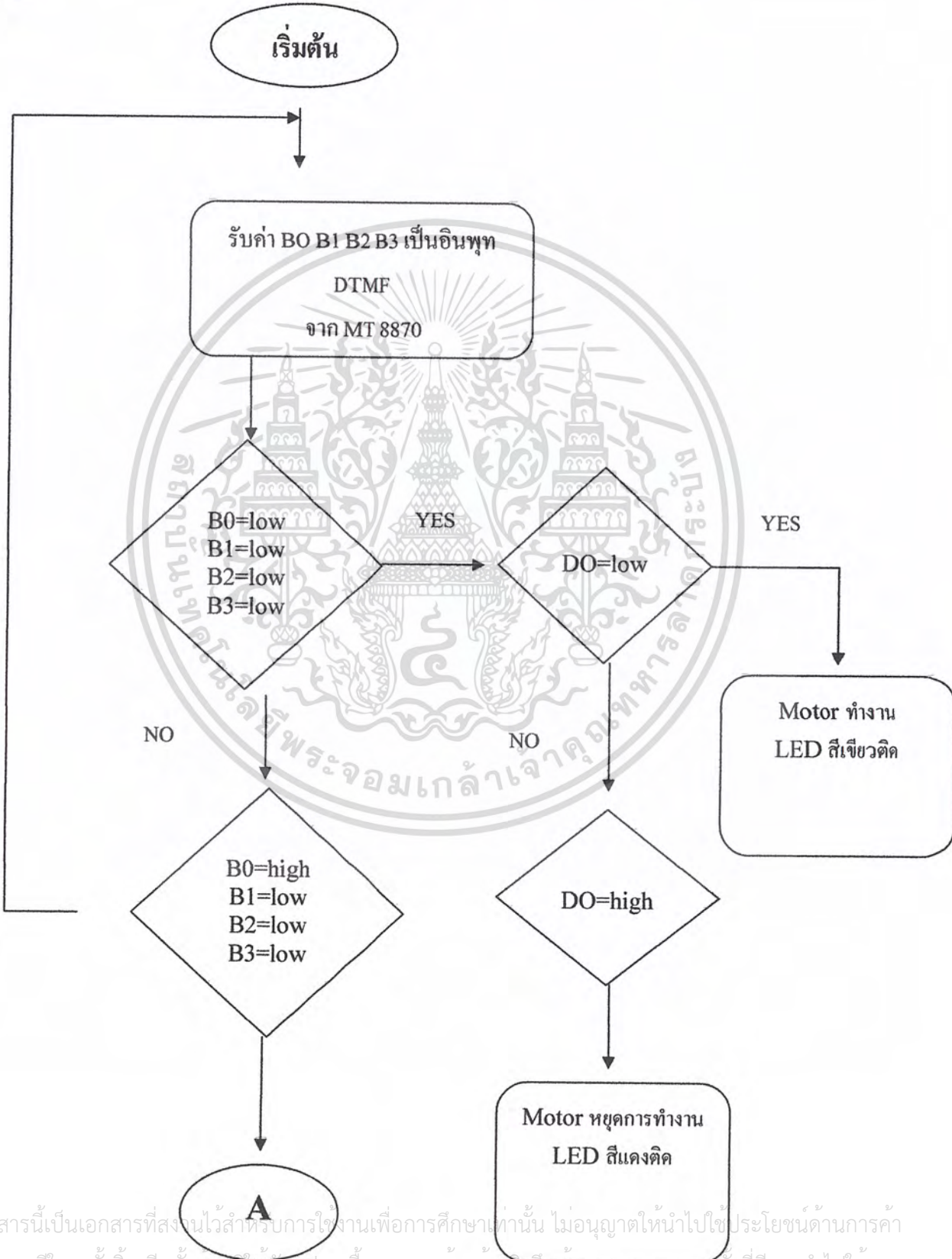
สำหรับทางภาคส่ง เมื่อ ได้รับสัญญาณจากการ Modulation ก็จะส่งสัญญาณดังกล่าวเข้าสู่วงจร Demodulation แล้วนำเข้าสู่ส่วนควบคุมเพื่อให้แสดงค่า สถานการณ์ทำงานของเครื่องผ่านทาง LED ให้ผู้ส่ง ได้ทราบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

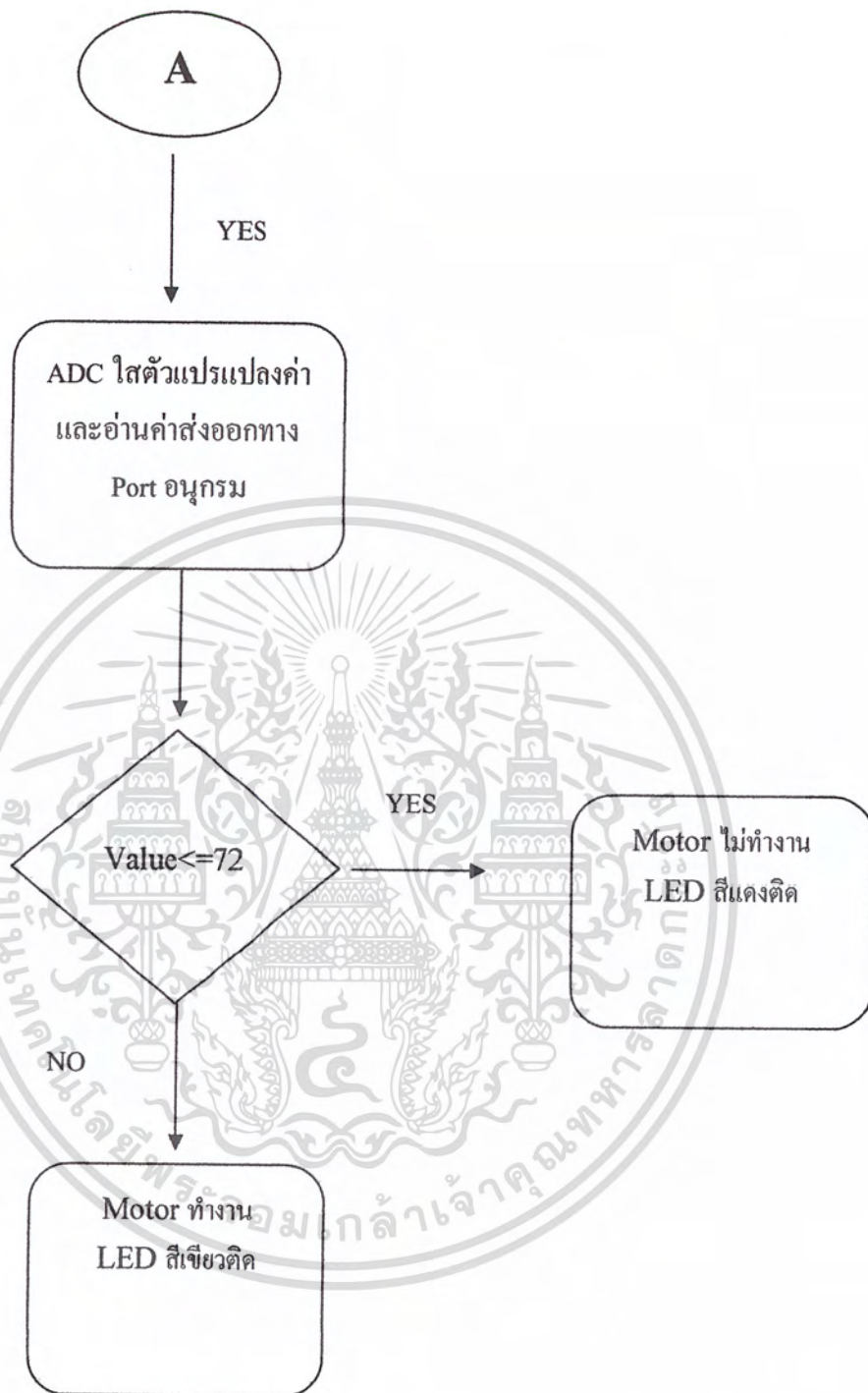
### 3.5 FLOW CHART การทำงานของระบบ

FLOW CHART การทำงานของระบบ

ภาครับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง

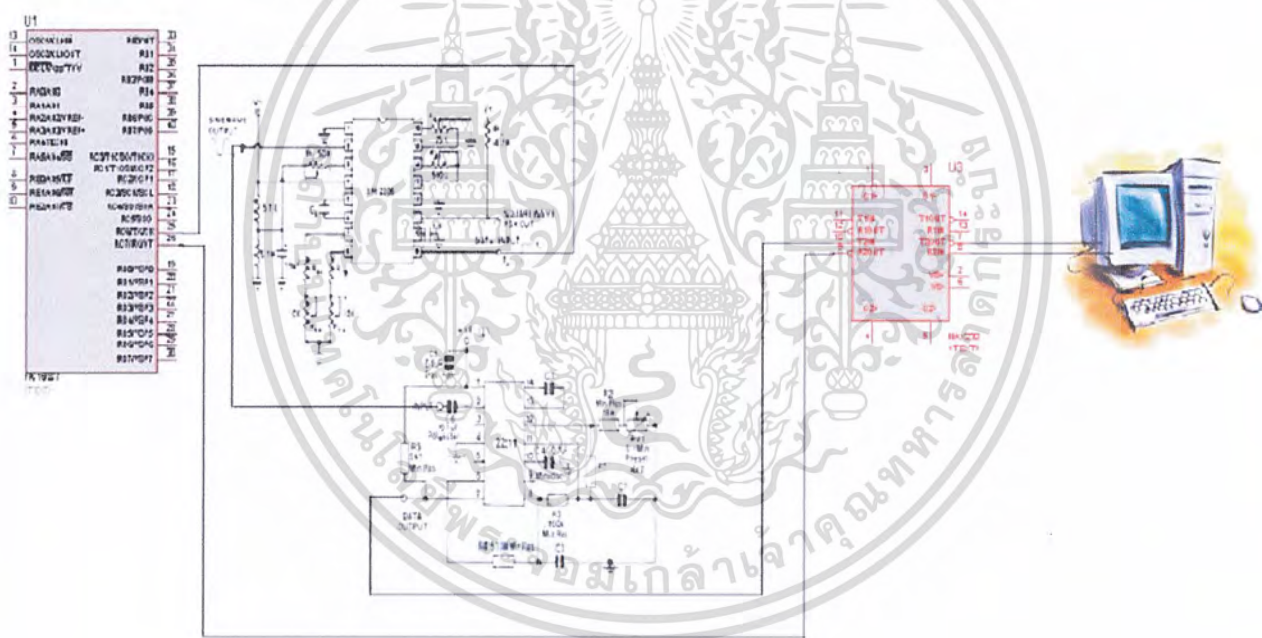
#### 4.1 การทดสอบ

การทดลองแบ่งเป็น 2 ส่วนหลักดังนี้

1. ส่วนควบคุมและสั่งการทำงาน
2. ส่วนหัววัดค่า pH

#### ส่วนควบคุมและสั่งการทำงาน

- ทดลองวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่านระบบคอมพิวเตอร์

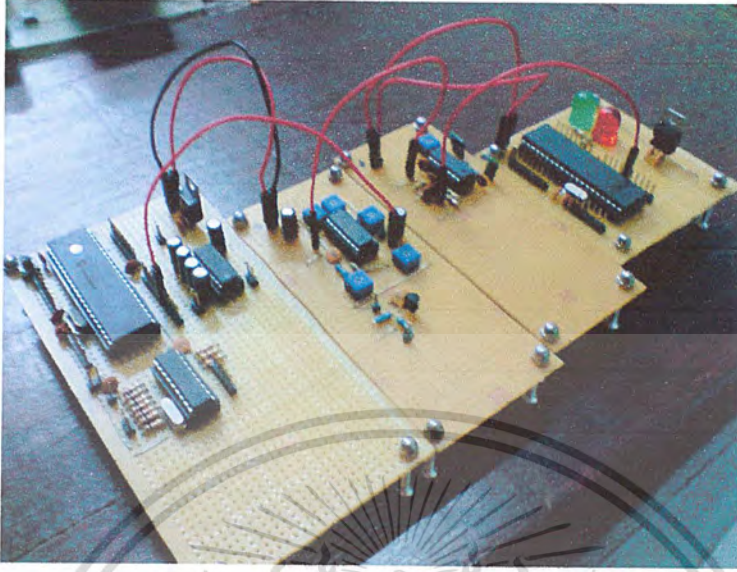


รูปที่ 4.1 ทดสอบวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่านระบบคอมพิวเตอร์

จากรูปที่ 4.1 เป็นการทดสอบการใช้งานของวงจร Modulation และ Demodulation ว่าสามารถส่งข้อมูลได้หรือไม่โดยการเชื่อมต่อวงจร Modulation และ Demodulation เข้ากับ PC ผ่านทาง Hyper Terminal

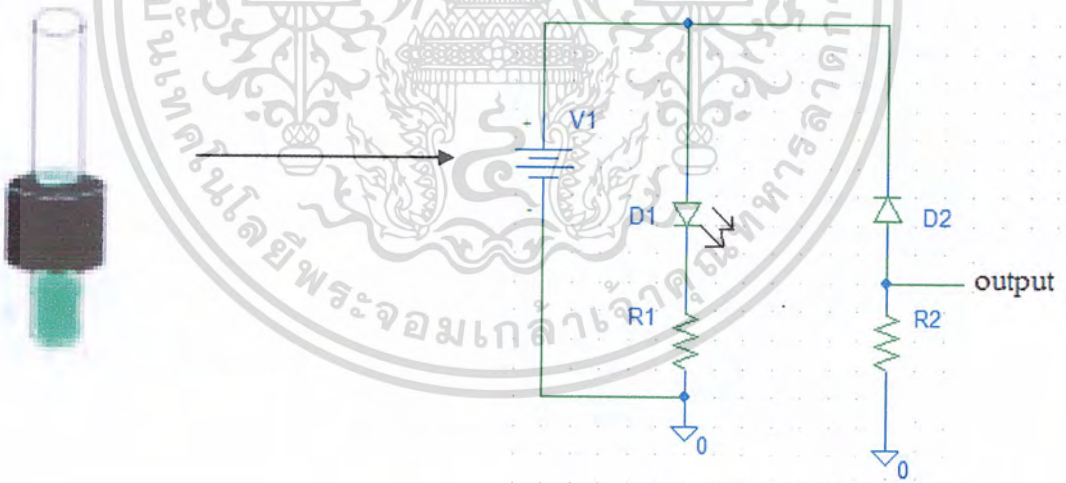
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ทดลองวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่าน Microcontroller



รูปที่ 4.2 ทดสอบวงจร Modulation และ Demodulation โดยการรับส่งข้อมูลผ่าน Microcontroller

ส่วนหัววัด

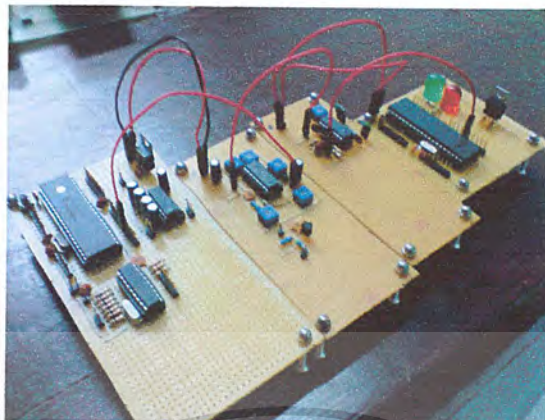


รูปที่ 4.3 วงจรภายในหัววัด pH

วัดค่า pH โดยดูจากการดูดกลืนของแสง ซึ่งทำการทดสอบโดยการสูบน้ำในบ่อเลี้ยงกุ้งใส่หลอดวัดจากนั้นก็หยด อินดิเคเตอร์แล้วนำเข้าสู่กระบอกวัด pH เพื่อวัดค่าและส่งค่าเข้าสู่ระบบควบคุมต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ทดสอบการส่งข้อมูลในส่วนควบคุมการทำงานผ่านระบบโทรศัพท์มือถือ

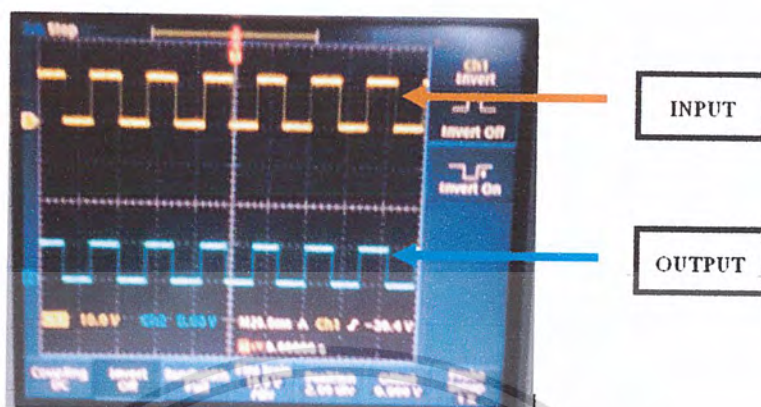


รูปที่ 4.4 วงจรรวมของระบบ

ในการส่งข้อมูลผ่านระบบโทรศัพท์มือถือ นั้น ระบบที่ออกแบบสามารถทำได้โดยการส่งผ่าน Microphone และ หูฟัง กล่าวคือ ในส่วนของภาคส่งสัญญาณ จะทำการติดต่อกับภาครับ โดยส่งการทำงานผ่านสาย small talk ไปสู่ภาครับแล้วภาครับจะทำการส่งข้อมูล ไปเข้าสู่วงจรถอดรหัส และส่งเข้า ส่วนควบคุมเพื่อสักรการทำงานต่อไป ทั้งนี้ ในส่วนควบคุมก็จะส่งสัญญาณข้อมูลเข้าสู่วงจร Modulation เพื่อที่จะส่งเข้า Microphone ของโทรศัพท์เพื่อนที่จะส่งข้อมูลแสดงสถานะการทำงานของเครื่อง ไปสู่ภาคส่งต่อไป และเมื่อภาคส่งได้รับข้อมูลดังกล่าวก็จะนำข้อมูลนั้นเข้าสู่วงจร Demodulation เพื่อที่จะให้ส่วนควบคุมทางภาคส่ง ส่งให้LED แสดงสถานะการทำงาน ของระบบ ออกมา

## 4.2 ผลการทดลอง

การทดลองพบว่าวงจร Modulation และ Demodulation นั้นสามารถทำการส่งข้อมูลได้ ดังรูป



รูปที่ 4.5 สัญญาณข้อมูลที่ผ่านการ Modulation และ Demodulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## ส่วนหัววัดค่า pH

ตารางแสดงความสัมพันธ์ ระหว่าง pH และ Voltage			
ครั้งที่	pH 7 (V)	pH 8 (V)	pH 10.1(V)
1.00	1.00	1.30	1.80
2.00	1.10	1.20	1.90
3.00	1.20	1.40	2.00
4.00	1.30	1.30	1.80
5.00	1.20	1.10	1.60
6.00	1.10	1.30	1.90
7.00	1.20	1.40	1.70
8.00	1.00	1.20	1.80
9.00	1.30	1.20	1.70
10.00	1.20	1.30	1.80
11.00	1.10	1.40	2.10
12.00	1.00	1.20	2.00
13.00	1.20	1.40	1.50
14.00	1.30	1.50	1.60
15.00	1.10	1.40	1.90

รูปที่ 4.6 ตารางแสดงความสัมพันธ์ระหว่างค่า pH และ Voltage

จากการทดลองพบว่าระบบดังกล่าวสามารถส่งข้อมูลได้ผลการทดลองก็เป็นดังที่กล่าวมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### บทวิจารณ์และบทสรุป

#### 5.1 สรุปผลการทดลอง

จากการทดลองระบบของเครื่องวิเคราะห์คุณภาพน้ำอย่างง่ายในนาถุ้่งนั้น เมื่อทางภาคส่ง ส่งสัญญาณทางผ่านทาง โทรศัพท์มือถือเข้าสู่มือถือทางภาครับแล้วมือถือทางภาครับจะนำสัญญาณดังกล่าวที่รับมาส่งผ่านสาย Smalltalk เข้าสู่วงจรถอดรหัสสัญญาณและส่งเข้าสู่ส่วนควบคุมของทางระบบเพื่อสั่งการทำงานให้ หัววัด pH ทำงาน และควบคุมการทำงานของมอเตอร์ตีน้ำ จากการทดลองนั้นสามารถส่งสัญญาณดังกล่าวได้จริง แต่ยังมีผลผิดพลาดสองส่วนคือที่เกิดจากหัววัด คือเนื่องจากหัววัดที่ใช้ทำนั้นเป็นการวัดค่าการดูดกลืนแสง ดังนั้นแสงจากภายนอกจะส่งผลทำให้หัววัด วิเคราะห์ค่าได้ผิดพลาดไป สำหรับส่วนที่สองคือสัญญาณที่ออกมาจากวงจรถอดรหัส นั้น จะมีการคงค่าสถานะ ดังนั้นจึงต้องมีการเขียน โปรแกรมเข้ามาช่วยแก้ไขปัญหาคือผิดพลาดดังกล่าวนี้

#### 5.2 ปัญหาและแนวทางแก้ไข

ปัญหาที่พบในส่วนแรกคือส่วนของหัววัด เนื่องจากเป็นการวัดการดูดกลืนของแสงแสงจากภายนอกนั้นจะมีผลกระทบต่อการทำงานของอุปกรณ์ จึงแก้ไขปัญหานั้น โดยการสร้างกรอบวัดเป็นกรอบที่บดบังแสงเพื่อป้องกันแสงจากภายนอกเข้าสู่ระบบ

ปัญหาที่พบในส่วนที่สองคือส่วนของ Magnetic Switch คือ Magnetic Switch นั้นจะส่งสัญญาณเข้ามาควบคุมการทำงานของ ส่วนควบคุม จึงทำให้การทำงานของระบบมีความผิดพลาดได้ สามารถแก้ไขได้โดยการใส่ กระดาษฟรอยด์ เข้ามาเป็นตัวป้องกันสัญญาณรบกวนดังกล่าว

ปัญหาที่พบในส่วนที่สาม คือปัญหา การคงค่าสถานะของวงจรถอดรหัสซึ่งเป็นปัญหาที่ยังไม่ได้ปรับปรุงแก้ไข คือการคงค่าสถานะดังกล่าวนี้ ต้องใช้การเขียน โปรแกรมเข้ามาช่วยปรับปรุงให้ระบบนั้นทำงาน ได้ดีขึ้น

#### 5.3 ข้อเสนอแนะและแนวทางในการพัฒนา

ระบบดังกล่าวนี้เป็นเครื่องวิเคราะห์คุณภาพน้ำโดยการวัดค่า pH ซึ่งเป็นการวัดโดยการวิเคราะห์จากการดูดกลืนของแสง แต่ในปัจจุบันนั้น การวิเคราะห์ค่า pH ส่วนใหญ่มีหลากหลายวิธีควรศึกษาเพิ่มเติมว่าการวิเคราะห์แบบไหนที่เหมาะสมต่อระบบการทำงาน

ทั้งนี้ในการวิเคราะห์คุณภาพน้ำนั้นถ้าต้องการการวิเคราะห์ในระดับที่สูงขึ้นไป อาจมีการเพิ่มการวัดค่า DO, pH, อุณหภูมิ ฯลฯ ก็จะสามารถทำให้ระบบของเราทำงาน ได้ครอบคลุม และหลากหลายมากขึ้น

## เอกสารอ้างอิง

- [1] [http://www.williamson-labs.com/480\\_mod.htm](http://www.williamson-labs.com/480_mod.htm)
- [2] [http://www.google.co.th/search?hl=th&source=hp&q=modulation+demodulation&aq=4&aqi=g10&aql=&oq=modulati&gs\\_rfai=](http://www.google.co.th/search?hl=th&source=hp&q=modulation+demodulation&aq=4&aqi=g10&aql=&oq=modulati&gs_rfai=)
- [3] <http://focus.tij.co.jp/jp/lit/an/slaa037/slaa037.pdf>
- [4] <http://www.rfm.com/corp/appdata/ook.pdf>
- [5] [http://en.wikipedia.org/wiki/Frequency-shift\\_keying](http://en.wikipedia.org/wiki/Frequency-shift_keying)
- [6] <http://www.polar-electric.com/DTMF/Index.html>
- [7] <http://www.elmhurst.edu/~chm/vchembook/184ph.html>
- [8] <http://focus.tij.co.jp/jp/lit/an/slaa037/slaa037.pdf>
- [9] [http://chem.sci.ubu.ac.th/iNMR\\_th/spectroscopy/measurement\\_of\\_light\\_absorption.htm](http://chem.sci.ubu.ac.th/iNMR_th/spectroscopy/measurement_of_light_absorption.htm)
- [10] [http://e-book.ram.edu/e-book/f/FY473\(51\)/FY473-8.pdf](http://e-book.ram.edu/e-book/f/FY473(51)/FY473-8.pdf)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO<sup>2</sup>-CMOS **MT8870D/MT8870D-1**  
Integrated DTMF Receiver

**Features**

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 3

May1995

**Ordering Information**

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DC/DC-1	18 Pin Ceramic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
MT8870DT/DT-1	20 Pin TSSOP
-40 °C to +85 °C	

**Description**

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

**Applications**

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

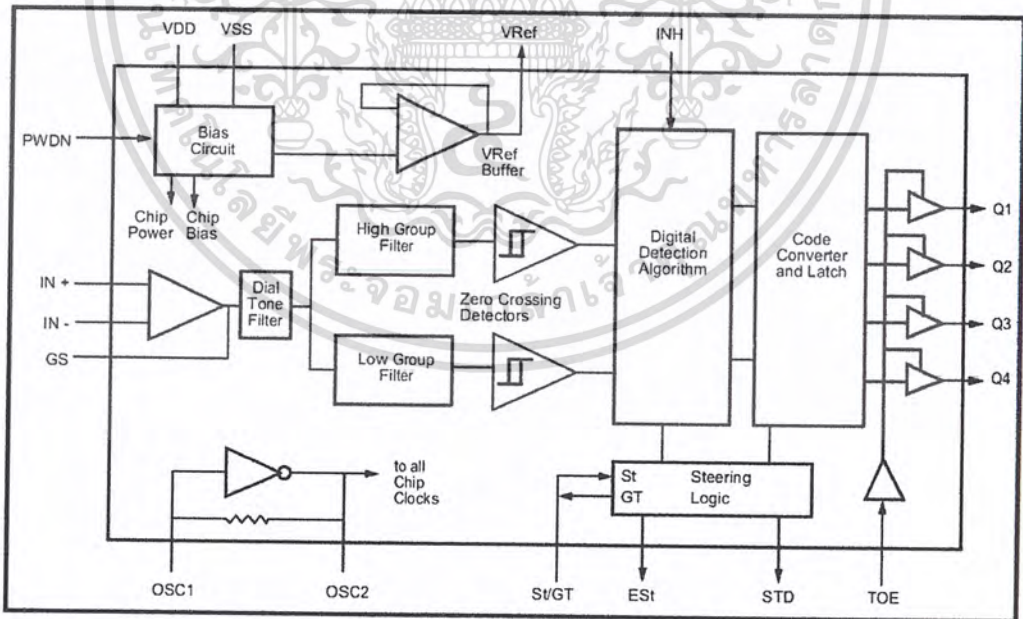


Figure 1 - Functional Block Diagram

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

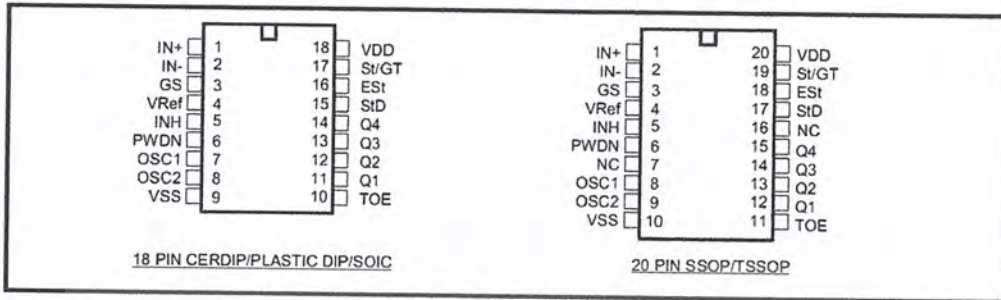


Figure 2 - Pin Connections

## Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	<b>Non-Inverting Op-Amp (Input).</b>
2	2	IN-	<b>Inverting Op-Amp (Input).</b>
3	3	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V <sub>Ref</sub>	<b>Reference Voltage (Output).</b> Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	<b>Inhibit (Input).</b> Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	<b>Power Down (Input).</b> Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	<b>Clock (Input).</b>
8	9	OSC2	<b>Clock (Output).</b> A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V <sub>SS</sub>	<b>Ground (Input).</b> 0V typical.
10	11	TOE	<b>Three State Output Enable (Input).</b> Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	<b>Three State Data (Output).</b> When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	<b>Delayed Steering (Output).</b> Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TSt</sub> .
16	18	Est	<b>Early Steering (Output).</b> Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low.
17	19	St/GT	<b>Steering Input/Guard time (Output) Bidirectional.</b> A voltage greater than V <sub>TSt</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSt</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St.
18	20	V <sub>DD</sub>	<b>Positive power supply (Input).</b> +5V typical.
	7, 16	NC	No Connection.

**Functional Description**

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

**Filter Section**

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

**Decoder Section**

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

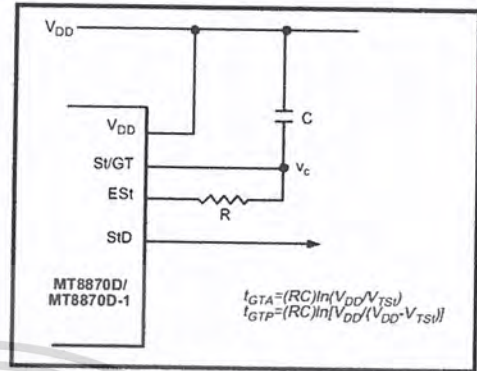


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause Est to assume an inactive state (see "Steering Circuit").

**Steering Circuit**

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on Est causes v<sub>c</sub> (see Figure 4) to rise as the capacitor discharges. Provided signal

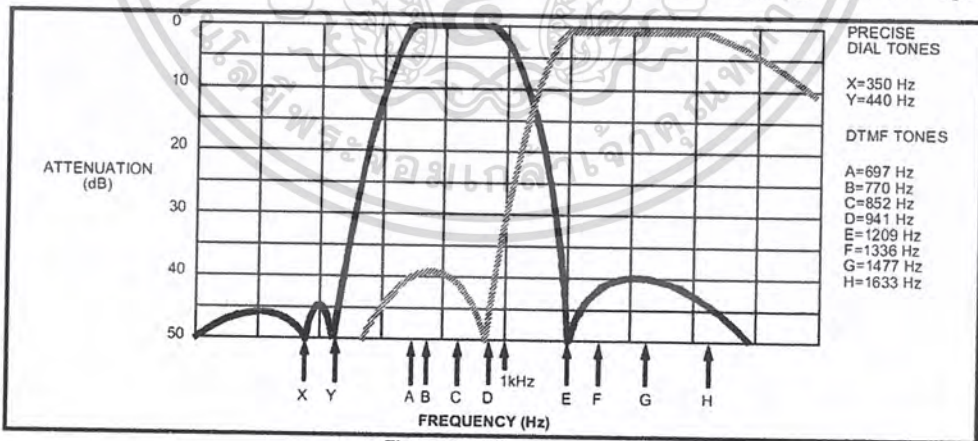


Figure 3 - Filter Response

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

condition is maintained (EST remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{TS1}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

### Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 11) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu F$  is

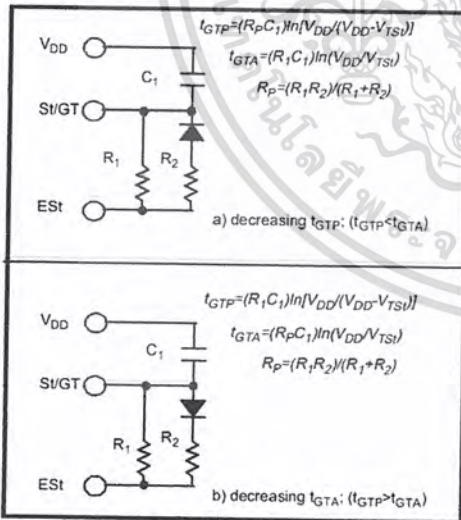


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	ES1	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table  
L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE  
X = DONT CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.



**Power-down and Inhibit Mode**

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

**Differential Input Configuration**

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source ( $V_{Ref}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and  $V_{Ref}$  biasing the input at  $\frac{1}{2}V_{DD}$ . Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_5$ .

**Crystal Oscillator**

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

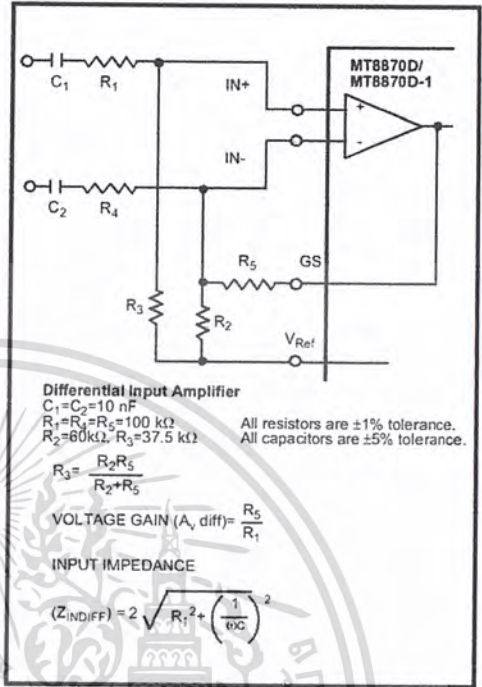


Figure 6 - Differential Input Configuration

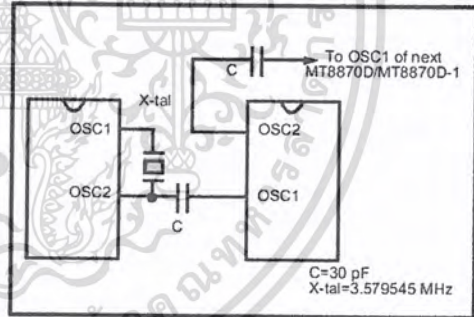


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
$\Delta f$	%	$\pm 0.2\%$

Table 2. Recommended Resonator Specifications  
 Note: Qm=quality factor of RLC model, i.e.,  $1/2\pi/R1C1$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

## Applications

### RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of  $R_1$  and  $R_2$  to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of  $R_3$  and  $C_2$  are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

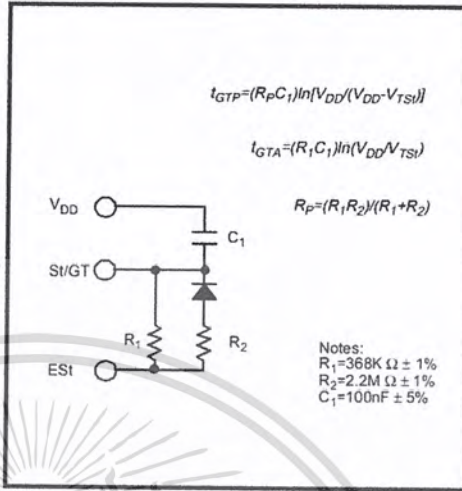


Figure 8 - Non-Symmetric Guard Time Circuit

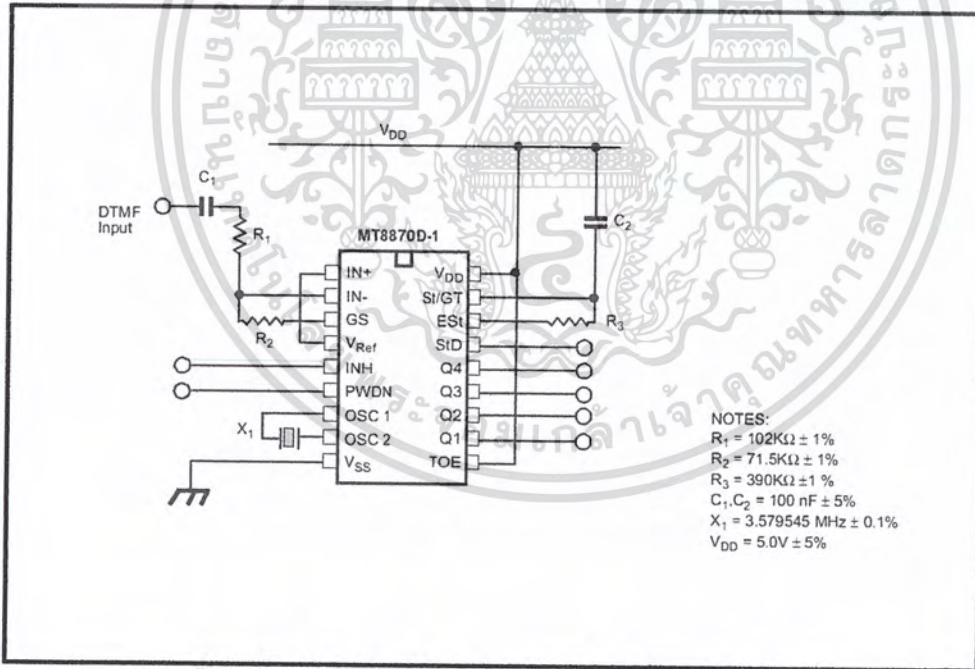


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

June 1997-3

**FEATURES**

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

**APPLICATIONS**

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

**GENERAL DESCRIPTION**

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

**ORDERING INFORMATION**

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

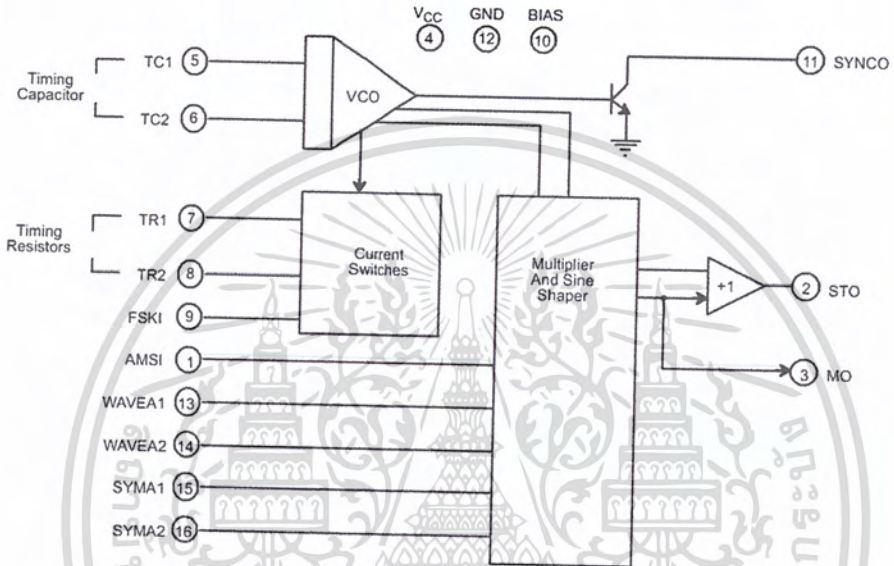
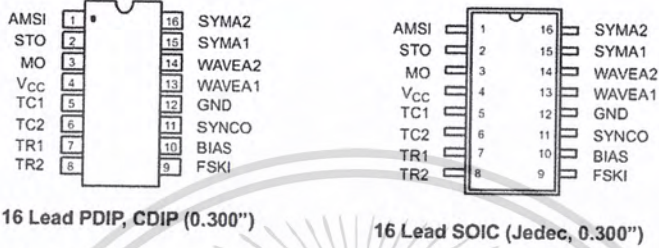


Figure 1. XR-2206 Block Diagram



**PIN DESCRIPTION**

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V <sub>CC</sub>		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is an open collector and needs a pull up resistor to V <sub>CC</sub> .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

# XR-2206



## DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2  $V_{CC} = 12V$ ,  $T_A = 25^\circ C$ ,  $C = 0.01\mu F$ ,  $R_1 = 100k\Omega$ ,  $R_2 = 10k\Omega$ ,  $R_3 = 25k\Omega$   
Unless Otherwise Specified.  $S_1$  open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>General Characteristics</b>								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	$\pm 5$		$\pm 13$	$\pm 5$		$\pm 13$	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
<b>Oscillator Section</b>								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$ , $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$ , $R_1 = 2M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 4$		$\pm 2$		% of $f_o$	$f_o = 1/R_1C$
Temperature Stability Frequency		$\pm 10$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability <sup>2</sup>		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$ , $V_{HIGH} = 20V$ , $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
<b>Sweep Linearity</b>								
10:1 Sweep		2			2		%	$f_L = 1kHz$ , $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$ , $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
<b>Recommended Timing Components</b>								
Timing Capacitor: C	0.001		100	0.001		100	$\mu F$	Figure 5
Timing Resistors: $R_1$ & $R_2$	1		2000	1		2000	k $\Omega$	
<b>Triangle Sine Wave Output<sup>1</sup></b>								
Triangle Amplitude		160			160		mV/k $\Omega$	Figure 2, $S_1$ Open
Sine Wave Amplitude	40	60	80		60		mV/k $\Omega$	Figure 2, $S_1$ Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		$\Omega$	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
<b>Sine Wave Distortion</b>								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

### Notes

<sup>1</sup> Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See Figure 3.

<sup>2</sup> For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Rev. 1.03



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DC ELECTRICAL CHARACTERISTICS (CONT'D)**

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>Amplitude Modulation</b>								
Input Impedance	50	100		50	100		kΩ	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
<b>Square-Wave Output</b>								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	C <sub>L</sub> = 10pF
Fall Time		50			50		ns	C <sub>L</sub> = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I <sub>L</sub> = 2mA
Leakage Current		0.1	20		0.1	100	μA	V <sub>CC</sub> = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

**Notes**

<sup>1</sup> Output amplitude is directly proportional to the resistance, R<sub>3</sub>, on Pin 3. See Figure 3.

<sup>2</sup> For maximum amplitude stability, R<sub>3</sub> should be a positive temperature coefficient resistor.

**Bold face parameters are covered by production test and guaranteed over operating temperature range.**

Specifications are subject to change without notice

**ABSOLUTE MAXIMUM RATINGS**

Power Supply .....	26V	Total Timing Current .....	6mA
Power Dissipation .....	750mW	Storage Temperature .....	-65°C to +150°C
Derate Above 25°C .....	5mW/°C		

**SYSTEM DESCRIPTION**

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

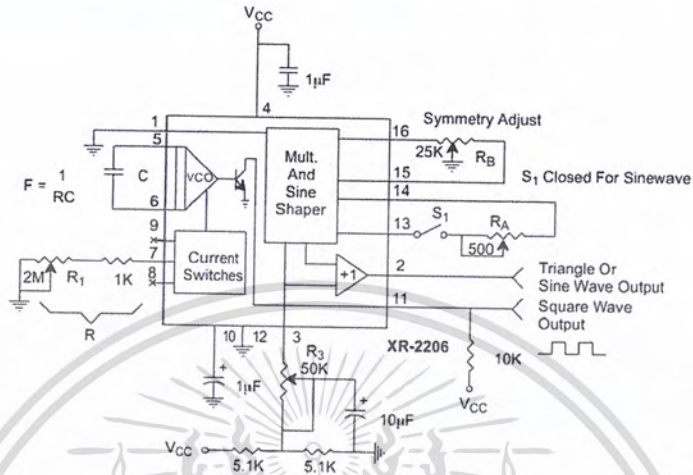


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. ( $R_3$  Determines Output Swing - See Figure 3)

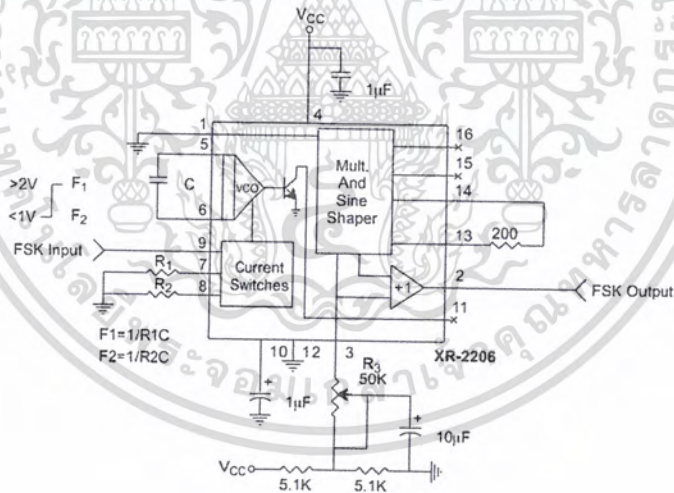


Figure 13. Sinusoidal FSK Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



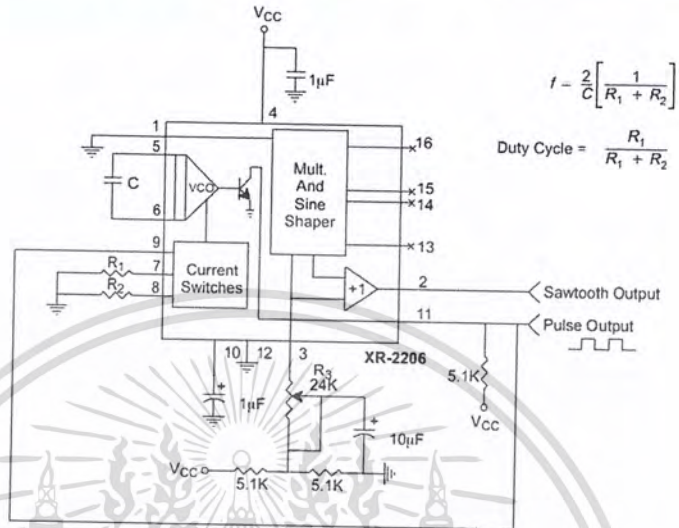


Figure 14. Circuit for Pulse and Ramp Generation.

### Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors,  $R_1$  and  $R_2$ , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage  $\geq 2V$ , only  $R_1$  is activated. Similarly, if the voltage level at Pin 9 is  $\leq 1V$ , only  $R_2$  is activated. Thus, the output frequency can be keyed between two levels,  $f_1$  and  $f_2$ , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to  $V^-$ .

### Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between  $V^+$  and ground, to give an output dc level of  $\approx V^+/2$ .

## APPLICATIONS INFORMATION

### Sine Wave Generation

#### Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer,  $R_1$  at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than  $V^+/2$ , and the typical distortion (THD) is  $< 2.5\%$ . If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with  $V^-$ . For split-supply operation,  $R_3$  can be directly connected to ground.

**With External Adjustment:**

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in Figure 12. The potentiometer,  $R_A$ , adjusts the sine-shaping resistor, and  $R_B$  provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set  $R_B$  at midpoint and adjust  $R_A$  for minimum distortion.
2. With  $R_A$  set as above, adjust  $R_B$  to further reduce distortion.

**Triangle Wave Generation**

The circuits of Figure 11 and Figure 12 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e.,  $S_1$  open). Amplitude of the triangle is approximately twice the sine wave output.

**FSK Generation**

Figure 13 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors,  $R_1$  and  $R_2$ ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with  $V^-$ .

**Pulse and Ramp Generation**

Figure 14 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of  $R_1$  and  $R_2$ . The values of  $R_1$  and  $R_2$  should be in the range of  $1k\Omega$  to  $2M\Omega$ .

**PRINCIPLES OF OPERATION****Description of Controls****Frequency of Operation:**

The frequency of oscillation,  $f_0$ , is determined by the external timing capacitor,  $C$ , across Pin 5 and 6, and by the timing resistor,  $R$ , connected to either Pin 7 or 8. The frequency is given as:

$$f_0 = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either  $R$  or  $C$ . The recommended values of  $R$ , for a given frequency range, as shown in Figure 5. Temperature stability is optimum for  $4k\Omega < R < 200k\Omega$ . Recommended values of  $C$  are from  $1000pF$  to  $100\mu F$ .

**Frequency Sweep and Modulation:**

Frequency of oscillation is proportional to the total timing current,  $I_T$ , drawn from Pin 7 or 8:

$$f = \frac{320I_T(mA)}{C(\mu F)} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with  $I_T$ , over a wide range of current values, from  $1\mu A$  to  $3mA$ . The frequency can be controlled by applying a control voltage,  $V_C$ , to the activated timing pin as shown in Figure 10. The frequency of oscillation is related to  $V_C$  as:

$$f = \frac{1}{RC} \left( 1 + \frac{R}{R_c} \left( 1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where  $V_C$  is in volts. The voltage-to-frequency conversion gain,  $K$ , is given as:

$$K = \partial f / \partial V_C = -\frac{0.32}{R_c C} \text{ Hz/V}$$

**CAUTION:** For safety operation of the circuit,  $I_T$  should be limited to  $\leq 3mA$ .

**FEATURES**

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range,  $\pm 1\%$  to 80%
- Excellent Temp. Stability,  $\pm 50\text{ppm}/^\circ\text{C}$ , max.

**APPLICATIONS**

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

**GENERAL DESCRIPTION**

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

**ORDERING INFORMATION**

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55 C to +125 C
XR-2211N	14 Pin CDIP (0.300")	-40 C to +85 C
XR-2211P	14 Pin PDIP (0.300")	-40 C to +85 C
XR-2211D	14 Lead SOIC (Jedec, 0.150")	-40 C to +85 C

# XR-2211



## BLOCK DIAGRAM

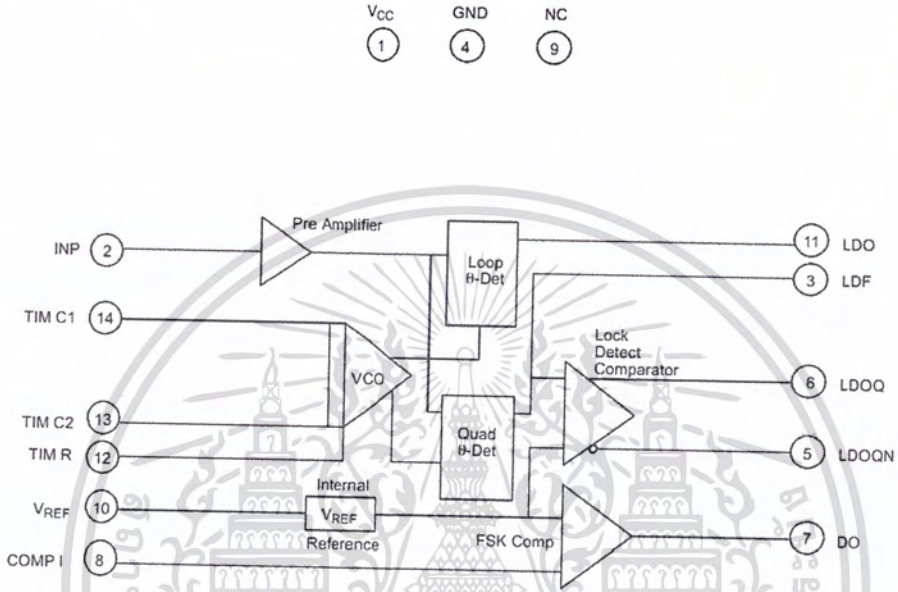
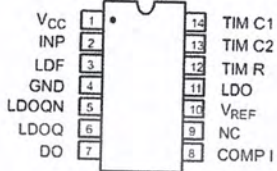
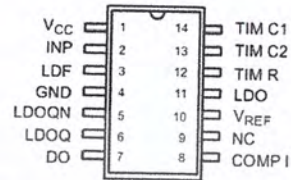


Figure 1. XR-2211 Block Diagram

**PIN CONFIGURATION**



**14 Lead CDIP, PDIP (0.300")**



**14 Lead SOIC (Jedec, 0.150")**

**PIN DESCRIPTION**

Pin #	Symbol	Type	Description
1	V <sub>CC</sub>		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V <sub>REF</sub>	O	Internal Voltage Reference. The value of V <sub>REF</sub> is V <sub>CC</sub> /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

## ELECTRICAL CHARACTERISTICS

Test Conditions:  $V_{CC} = 12V$ ,  $T_A = +25^\circ C$ ,  $R_0 = 30K\Omega$ ,  $C_0 = 0.033\mu F$ , unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
<b>General</b>					
Supply Voltage	<b>4.5</b>		<b>20</b>	V	
Supply Current		4	7	mA	$R_0 \geq 10K\Omega$ . See Figure 4.
<b>Oscillator Section</b>					
Frequency Accuracy		$\pm 1$	$\pm 3$	%	Deviation from $f_0 = 1/R_0 C_0$
Frequency Stability					
Temperature		$\pm 20$	$\pm 50$	ppm/ C	See Figure 8.
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$ . See Figure 7.
Upper Frequency Limit	<b>100</b>	300		kHz	$V_{CC} = \pm 5V$ . See Figure 7.
Lowest Practical Operating Frequency			0.01	Hz	$R_0 = 8.2K\Omega$ , $C_0 = 400pF$
Timing Resistor, $R_0$ - See Figure 5					$R_0 = 2M\Omega$ , $C_0 = 50\mu F$
Operating Range	5		2000	$K\Omega$	
Recommended Range	5			$K\Omega$	See Figure 7 and Figure 8.
<b>Loop Phase Detector Section</b>					
Peak Output Current	<b><math>\pm 150</math></b>	$\pm 200$	<b><math>\pm 300</math></b>	$\mu A$	Measured at Pin 11
Output Offset Current		1		$\mu A$	
Output Impedance		1		$M\Omega$	
Maximum Swing	<b><math>\pm 4</math></b>	$\pm 5$		V	Referenced to Pin 10
<b>Quadrature Phase Detector</b>					
Peak Output Current	<b>100</b>	300		$\mu A$	Measured at Pin 3
Output Impedance		1		$M\Omega$	
Maximum Swing		11		$V_{PP}$	
<b>Input Preempt Section</b>					
Input Impedance		20		$K\Omega$	Measured at Pin 2
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

### Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

**DC ELECTRICAL CHARACTERISTICS (CONT'D)**

Test Conditions:  $V_{CC} = 12V$ ,  $T_A = +25^\circ C$ ,  $R_O = 30K\Omega$ ,  $C_O = 0.033\mu F$ , unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
<b>Voltage Comparator Section</b>					
Input Impedance		2		M $\Omega$	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	$\mu A$	$V_O = 20V$
<b>Internal Reference</b>					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		$\Omega$	AC Small Signal
Maximum Source Current		80		$\mu A$	

**Notes**

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

**ABSOLUTE MAXIMUM RATINGS**

Power Supply	20V	Package Power Dissipation Ratings	
Input Signal Level	3V rms	CDIP	750mW
Power Dissipation	900mW	Derate Above $T_A = 25^\circ C$	8mW/ $^\circ C$
		PDIP	800mW
		Derate Above $T_A = 25^\circ C$	60mW/ $^\circ C$
		SOIC	390mW
		Derate Above $T_A = 25^\circ C$	5mW/ $^\circ C$

**SYSTEM DESCRIPTION**

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current ( $I_O$ ) set by a resistor ( $R_O$ ) to ground and its driving current with a resistor ( $R_1$ ) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are  $f_{IN} + f_{VCO}$  (2 times  $f_{IN}$  when in lock) and  $f_{IN} - f_{VCO}$  (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times  $f_{IN}$  component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

## PRINCIPLES OF OPERATION

**Signal Input (Pin 2):** Signal is AC coupled to this terminal. The internal impedance at pin 2 is 20KΩ. Recommended input signal level is in the range of 10mV rms to 3V rms.

**Quadrature Phase Detector Output (Pin 3):** This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of  $R_D$  and  $C_D$  (see Figure 3) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, pin 3 can be left open.

**Lock Detect Output, Q (Pin 6):** The output at pin 6 is at "low" state when the PLL is out of lock and goes to "high" state when the PLL is locked. It is an open collector type output and requires a pull-up resistor,  $R_L$ , to  $V_{CC}$  for proper operation. At "low" state, it can sink up to 5mA of load current.

**Lock Detect Complement, (Pin 5):** The output at pin 5 is the logic complement of the lock detect output at pin 6. This output is also an open collector type stage which can sink 5mA of load current at low or "on" state.

**FSK Data Output (Pin 7):** This output is an open collector logic stage which requires a pull-up resistor,  $R_L$ , to  $V_{CC}$  for proper operation. It can sink 5mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

**FSK Comparator Input (Pin 8):** This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (pin 11). This data filter is formed by  $R_F$  and  $C_F$  (see Figure 3.) The threshold voltage of the comparator is set by the internal reference voltage,  $V_{REF}$ , available at pin 10.

**Reference Voltage,  $V_{REF}$  (Pin 10):** This pin is internally biased at the reference voltage level,  $V_{REF} = V_{CC} / 2 - 650\text{mV}$ . The DC voltage level at this pin forms an internal reference for the voltage levels at pins 5, 8, 11 and 12. Pin

10 must be bypassed to ground with a 0.1μF capacitor for proper operation of the circuit.

**Loop Phase Detector Output (Pin 11):** This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by  $R_1$  and  $C_1$  connected to pin 11 (see Figure 3.) With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to  $V_{REF}$ . The peak to peak voltage swing available at the phase detector output is equal to  $2 \times V_{REF}$ .

**VCO Control Input (Pin 12):** VCO free-running frequency is determined by external timing resistor,  $R_0$ , connected from this terminal to ground. The VCO free-running frequency,  $f_0$ , is:

$$f_0 = \frac{1}{R_0 \cdot C_0} \text{ Hz}$$

where  $C_0$  is the timing capacitor across pins 13 and 14. For optimum temperature stability,  $R_0$  must be in the range of 10KΩ to 100KΩ (see Figure 9.)

This terminal is a low impedance point, and is internally biased at a DC level equal to  $V_{REF}$ . The maximum timing current drawn from pin 12 must be limited to  $\leq 3\text{mA}$  for proper operation of the circuit.

**VCO Timing Capacitor (Pins 13 and 14):** VCO frequency is inversely proportional to the external timing capacitor,  $C_0$ , connected across these terminals (see Figure 6.)  $C_0$  must be non-polar, and in the range of 200pF to 10μF.

**VCO Frequency Adjustment:** VCO can be fine-tuned by connecting a potentiometer,  $R_X$ , in series with  $R_0$  at pin 12 (see Figure 10.)

**VCO Free-Running Frequency,  $f_0$ :** XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. For set-up or adjustment purposes, the VCO free-running frequency can be tuned by using the generalized circuit in Figure 3, and applying an alternating bit pattern of 0's and 1's at the known mark and space frequencies. By adjusting  $R_0$ , the VCO can then be tuned to obtain a 50% duty cycle on the FSK output (pin 7). This will ensure that the VCO  $f_0$  value is accurately referenced to the mark and space frequencies.



**Design Example:**

**1200 Baud FSK demodulator with mark and space frequencies of 1200/2200.**

Step 1: Calculate  $f_o$ : from design instructions

$$(a) f_o = \sqrt{1200 \cdot 2200} = 1624$$

Step 2: Calculate  $R_o$ :  $R_o = 10K$  with a potentiometer of 10K. (See design instructions (b))

$$(b) R_T = 10 + \left(\frac{10}{2}\right) = 15K$$

Step 3: Calculate  $C_o$  from design instructions

$$(c) C_o = \frac{1}{15000 \cdot 1624} = 39nF$$

Step 4: Calculate  $R_1$ : from design instructions

$$(d) R_1 = \frac{20000 \cdot 1624 \cdot 2}{(2200 - 1200)} = 51,000$$

Step 5: Calculate  $C_1$ : from design instructions

$$(e) C_1 = \frac{1250 \cdot 39nF}{51000 \cdot 0.5^2} = 3.9nF$$

Step 6: Calculate  $R_F$ :  $R_F$  should be at least five times  $R_1$ ,  $R_F = 51,000 \cdot 5 = 255 K\Omega$

Step 7: Calculate  $R_B$ :  $R_B$  should be at least five times  $R_F$ ,  $R_B = 255,000 \cdot 5 = 1.2 M\Omega$

Step 8: Calculate  $R_{SUM}$ :

$$R_{SUM} = \frac{(R_F + R_1) \cdot R_B}{(R_F + R_1 + R_B)} = 240K\Omega$$

Step 9: Calculate  $C_F$ :

$$C_F = \frac{0.25}{(R_{SUM} \cdot \text{Baud Rate})} = 1nF$$

**Note:** All values except  $R_o$  can be rounded to nearest standard value.