

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การศึกษาการสื่อสารไร้สายด้วยระบบดิจิทัล

Wireless by digital system



T123378



นายชินทร์ ชนะพันธ์
นายรัฐพงศ์ ปวงคำ
นายธานนท์ สกุดกีพร

เลขหมู่.....
เลขทะเบียน 123378
วัน,เดือน,ปี - 8 พ.ย. 2555

b. 10/11/15
i.....

โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชาฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2553

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WIRELESS BY DIGITAL SYSTEM



MR.CHANIN CHANAPUN

MR.NUTTAPNG POUNGKUM


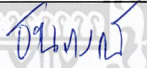


MR.THANON SAKULLGAVEEPORN

A SPECIAL PROJECT SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF BACHELOR OF SCIENCE
IN APPLIED PHYSICS
FACULTY OF SCIENCE
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
ACADEMIC YEAR 2010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ การวิเคราะห์วงจรต้นแบบเครื่องขยายกำลังออดิโอไฟล์ 20 วัตต์
ชื่อนักศึกษา นายชินทร์ ชนะพันธ์
นายณัฐพงศ์ ปวงคำ
นายธานนท์ สกฤตวิพร
ปริญญา วิทยาศาสตร์บัณฑิต
สาขาวิชา ฟิสิกส์ประยุกต์
อาจารย์ที่ปรึกษา รศ.วิจิต ศรีโชติ

คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้
โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต สาขาวิชาฟิสิกส์
ประยุกต์ ประจำปีการศึกษา 2553

คณะกรรมการการสอบ	ลายมือชื่อ
ดร.วรการ นียากร	
อ. ธนภรณ์ ศีลาวัฒนานนท์	
อ. สุรชาติ กมลติสกร	
อ. กาจปัญญา สุวรรณสุโข	

ลิขสิทธิ์ของคณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ	การศึกษากการสื่อสารไร้สายด้วยระบบดิจิทัล
ชื่อนักศึกษา	นายชนินทร์ ชนะพันธ์
	นายณัฐพงศ์ ปวงคำ
	นายชานนท์ สกกุลวีพร
ปริญญา	วิทยาศาสตร์บัณฑิต
สาขาวิชา	ฟิสิกส์
ปีการศึกษา	2553
อาจารย์ที่ปรึกษา	รศ. วิชิต สิริโชคิ

บทคัดย่อ

เป็นการศึกษาโดยอาศัยการพัฒนาอุปกรณ์ที่ใช้ในการส่งสัญญาณผ่านทางคลื่นวิทยุ 2.4GHz ฮาร์ดแวร์ประกอบด้วยเครื่องส่งและตัวรับสัญญาณ วงจรทั้งสองถูกสร้างขึ้นด้วยไมโครคอนโทรลเลอร์ CMOS, 2.4GHz RF โมดูลและบอร์ดอินเทอร์เฟสอนาล็อก ทางด้านเครื่องส่งรับสัญญาณเสียงและแปลงข้อมูลดิจิทัลโดยใช้ ADC ข้อมูลดิจิทัลจะส่งไปยัง โมดูล RF ผ่านส่วนติดต่อแบบอนุกรม รับได้รับข้อมูล RF และแปลงสัญญาณอนาล็อกโดยใช้ DAC การทดสอบจะกระทำโดยการวัดสัญญาณเสียงจาก 100 - 500Hz ในระยะ 10 เมตร ผลที่ได้แสดงให้เห็นได้ว่าความถี่เสียงที่สูงกว่าจะเกิดรูปร่างของคลื่นที่ผิดเพี้ยนมากกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Title	Wireless by digital system
Students	Mr. Chanin Chanapun Mr.Nuttapong Poungkum Mr.Thanon Sakullgaveeporn
Degree	Bachelor of Science
Program	Physics
Academic Year	2010
Advisor	Asso.Prof.Wichit Sirichod

ABSTRACT

A device used for transmitting the analog signal via a 2.4GHz radio wave has been developed. The hardware consists of the transmitter and the receiver. Both circuits are built with the CMOS microcontroller, the 2.4GHz RF module and the analog interface boards. The transmitter accepts the sound signal and converts it to digital data by using the ADC. The digital data is then sent to RF module through the serial interface. The receiver receives RF data and converts it to analog signal by using the DAC. Testing is done by measuring the tone signals from 100-500Hz with the range of 10m. The result shows the higher tone frequency, the higher wave shape distortion.

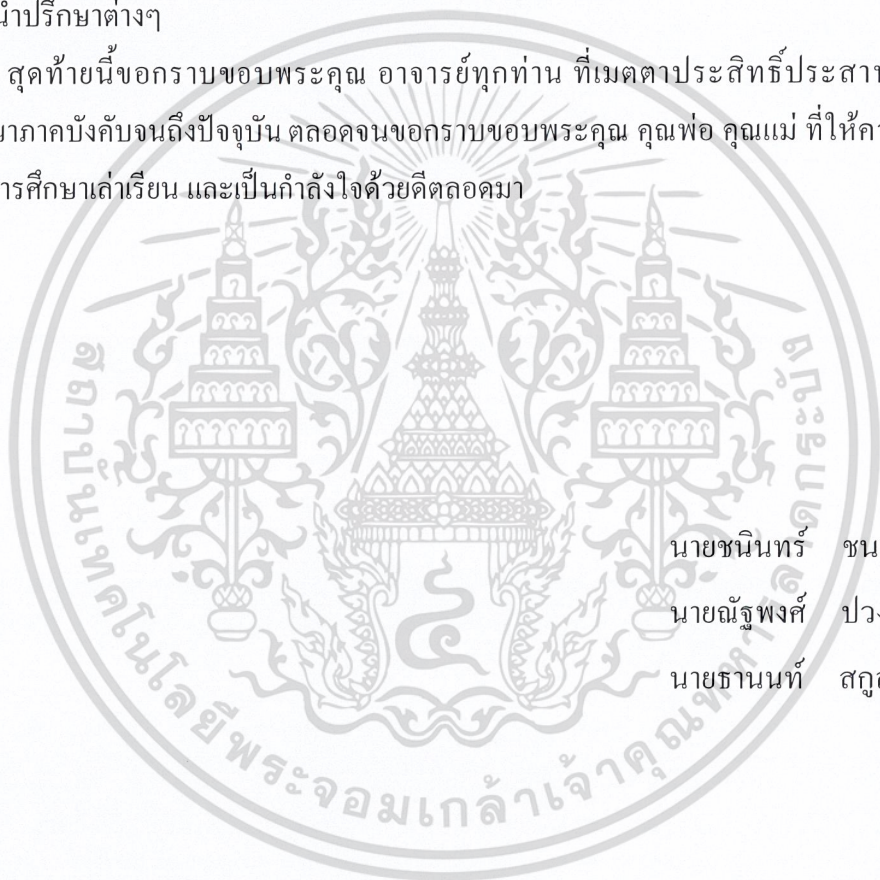
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการพิเศษนี้สามารถสำเร็จลุล่วงไปได้ด้วยความกรุณาของรองศาสตราจารย์ วิจิต ศิริโชติ ที่ให้คำปรึกษาทางวิชาการที่ดีตลอดมาและขอขอบคุณ รองศาสตราจารย์ วิชาญ เตชิตธีระ ดร. วรกร นียากร อาจารย์ ธนภรณ์ ติลาวัฒนานนท์ ที่ให้การปลูกฝังสิ่งที่ดีงามให้กับลูกศิษย์ทุกคน

ขอขอบคุณ เพื่อนๆ ที่ให้ความช่วยเหลือในการทำโครงการพิเศษต่างๆตลอดจนการให้คำแนะนำปรึกษาต่างๆ

สุดท้ายนี้ขอกราบขอบพระคุณ อาจารย์ทุกท่าน ที่เมตตาประสิทธิ์ประสาท วิชาตั้งแต่การศึกษาภาคบังคับจนถึงปัจจุบัน ตลอดจนขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่ให้ความอุปการะทุนในการศึกษาเล่าเรียน และเป็นกำลังใจด้วยดีตลอดมา



นายชินนทร์ ชนะพันธ์
นายรัฐพงศ์ ปวงคำ
นายธานนท์ สกกุลวีพร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ช
สารบัญตาราง	ฉ
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปริญญาโท	1
1.2 วัตถุประสงค์ของปริญญาโท	2
1.3 ขอบเขตของปริญญาโท	2
1.4 ขั้นตอนของการวิจัยและวิธีดำเนินงาน	3
1.5 ประโยชน์ที่คาดว่าจะได้รับจากปริญญาโท	4
บทที่ 2 ทฤษฎีและหลักการ	5
2.1 ประเภทการสื่อสาร	5
2.1.1 รูปแบบการสื่อสารข้อมูล	6
2.1.2 ระบบสื่อสารแบบอนุกรม	7
2.1.3 ระบบสื่อสารแบบดิจิทัล	8
2.2 การสื่อสารข้อมูล (Data Communication)	9
2.2.1 การรับส่งข้อมูลแบบขนาน (Parallel Transmission)	10
2.2.2 การรับส่งข้อมูลแบบอนุกรม (Serial Transmission)	11
2.2.3 การส่งข้อมูลแบบซิงโครนัส (Synchronous Transmission)	12
2.2.4 การส่งข้อมูลแบบอะซิงโครนัส (Asynchronous Transmission)	13
2.2.4.1 บิตเริ่มต้น (start bit)	14
2.2.4.2 บิตข้อมูล (Data Bit)	15
2.2.4.3 บิตพาริตี (Parity Bit)	16
2.2.4.4 บิตสิ้นสุดข้อมูล	17
2.2.5 ความเร็วการถ่ายโอนข้อมูลแบบอนุกรม	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
2.3 การส่งสัญญาณ (Transmission)	17
2.3.1 การส่งผ่านแบบทิศทางเดียว (Simplex)	17
2.3.2 การส่งผ่านข้อมูลแบบสองทิศทางแบบต่างเวลากัน (Half Duplex)	18
2.3.3 การส่งผ่านข้อมูลแบบสองทิศทางที่เวลาเดียวกัน (Full-Duplex)	18
2.4 การเปรียบเทียบระหว่างการสื่อสารแบบอนุกรมกับการสื่อสารข้อมูลแบบขนาน	19
2.5 การแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analog to Digital Converter)	19
2.6 การแปลงสัญญาณดิจิทัลเป็นอนาล็อก (Digital to Analog Converter)	20
2.7 การสุ่มตัวอย่าง (Sampling)	26
2.8 องค์ประกอบของระบบการสื่อสารพื้นฐาน 4 ส่วน	27
2.9 โครงสร้างทางฮาร์ดแวร์เบื้องต้น ของไมโครคอนโทรลเลอร์ PIC16F887	27
2.9.1 โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F887	30
2.9.2 คุณสมบัติทางเทคนิคของ PIC16F887	31
2.9.3 รู้จักและใช้งาน SPI (Serial Peripheral Interface)	33
2.9.4 โหมดการทำงานของ SPI	42
2.10 ความรู้พื้นฐานของ TRW2.4 G	44
2.10.1 คุณสมบัติทั่วไปของ TRW 2.4G	45
2.10.2 คุณสมบัติต่างๆของ TRW 2.4 GHz	46
2.10.3 โครงสร้างของ TRW 2.4GHz	47
2.10.4 วงจรภายในโมดูล TRW 2.4 G	48
บทที่ 3 การออกแบบและการสร้าง	
3.1 การออกแบบและการสร้างส่วนของอุปกรณ์ฮาร์ดแวร์ด้านภาคส่ง	49
3.2 อุปกรณ์ภาครับและภาคส่ง	50
3.3 การออกแบบและการสร้างส่วนของอุปกรณ์ฮาร์ดแวร์ด้านภาครับ	50
3.4 การออกแบบการเขียนโปรแกรมทางซอฟต์แวร์	51
บทที่ 4 การทดลองและผลการทดลอง	
4.1 วัตถุประสงค์ของภาคส่ง เมื่อมีการป้อนสัญญาณอนาล็อก	58
4.2 วัตถุประสงค์ของภาคส่งและภาครับ เมื่อมีการป้อนสัญญาณอนาล็อก	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 5 สรุปและวิจารณ์	61
เอกสารอ้างอิง	62
ภาคผนวก	63



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 ระบบสื่อสารพื้นฐาน	5
รูปที่ 2.2 สื่อกลางแบบต่างๆ	6
รูปที่ 2.3 แสดงระบบสื่อสารแบบอนาล็อก	7
รูปที่ 2.4 แสดงการส่งข้อมูลผ่านโดยใช้รหัส	9
รูปที่ 2.5 การส่งข้อมูลแบบขนาน	10
รูปที่ 2.6 การส่งข้อมูลแบบอนุกรม	11
รูปที่ 2.7 แสดงการส่งข้อมูลแบบซิงโครนัส	12
รูปที่ 2.8 แสดงรูปแบบการส่งข้อมูลแบบซิงโครนัส	13
รูปที่ 2.9 แสดงรูปข้อมูลแบบอะซิงโครนัส	14
รูปที่ 2.10 การส่งผ่านแบบทิศทางเดียว	18
รูปที่ 2.11 การส่งผ่านแบบสองทิศทางแต่ต่างเวลากัน	18
รูปที่ 2.12 การส่งผ่านแบบสองทิศทางที่เวลาเดียวกัน	18
รูปที่ 2.13 การสุ่มสัญญาณอนาล็อกเพื่อกำหนดข้อมูลดิจิทัล	20
รูปที่ 2.14 ระบบการแปลงสัญญาณดิจิทัลเป็นอนาล็อก	21
รูปที่ 2.15 Transfer Curve ในอุดมคติของการแปลงสัญญาณดิจิทัลเป็นอนาล็อก 3 บิต	22
รูปที่ 2.16 คลื่นไซน์ที่สร้างจากการแปลงสัญญาณดิจิทัลเป็นอนาล็อก	23
รูปที่ 2.17 Summed Source DAC	24
รูปที่ 2.18 Switched Voltage R-2R การแปลงสัญญาณดิจิทัลเป็นอนาล็อก	25
รูปที่ 2.19 Switched Current R-2R การแปลงสัญญาณดิจิทัลเป็นอนาล็อก	25
รูปที่ 2.20 สัญญาณอนาล็อกที่ทำการสุ่มแล้วได้เป็นสัญญาณ PAM	26
รูปที่ 2.21 ไดอะแกรมแสดงรูปสถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบฮาร์ดแวร์	28
รูปที่ 2.22 ไดอะแกรมของกระบวนการไปป์ไลน์ที่ใช้ในไมโครคอนโทรลเลอร์ PIC	28
รูปที่ 2.23 ไดอะแกรมของกระบวนการไปป์ไลน์เมื่อกระทำคำสั่งการกระโดด	29
รูปที่ 2.24 ไดอะแกรมแสดงรูปแบบสถาปัตยกรรมของไมโครคอนโทรลเลอร์	31
รูปที่ 2.25 โมดูล TRW 2.4G	45
รูปที่ 2.26 แสดงโครงสร้างของโมดูล TRW 2.4 G	47
รูปที่ 2.27 แสดงโครงสร้างภายในโมดูล TRW 2.4 G	48
รูปที่ 2.28 แสดงรูปแบบการส่งข้อมูลของโมดูล TRW 2.4 G	48
รูปที่ 3.1 บล็อกไดอะแกรมของภาคส่งสัญญาณ	49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 3.2 แสดงอุปกรณ์ของภาครับ และ ภาคส่ง	50
รูปที่ 3.3 บล็อกไดอะแกรมของภาครับสัญญาณ	50
รูปที่ 3.4 วงจรภาคส่งสัญญาณ	52
รูปที่ 3.5 วงจรภาครับสัญญาณ	53
รูปที่ 3.6 แผนผังการทำงานแสดงการเขียน โปรแกรมควบคุมการทำงานทางด้านภาค A/D	54
รูปที่ 3.7 แผนผังการทำงานแสดงการเขียน โปรแกรมควบคุมการทำงานทางด้านภาค D/A	55
รูปที่ 3.8 แผนผังการทำงานแสดงการเขียน โปรแกรมควบคุมการทำงานทางด้านภาค A/D	56
รูปที่ 3.9 แผนผังการทำงานแสดงการเขียน โปรแกรมควบคุมการทำงานทางด้านภาค A/D	57
รูปที่ 4.1 สัญญาณอินพุต ไซน์เวฟ 100 Hz	58
รูปที่ 4.2 สัญญาณอินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ ที่ความถี่ 100 Hz	59
รูปที่ 4.3 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ ที่ความถี่ 150 Hz	59
รูปที่ 4.4 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ ที่ความถี่ 200 Hz	60
รูปที่ 4.5 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ ที่ความถี่ 300 Hz	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 บิตข้อมูล (Data Bit)	15
ตารางที่ 2.2 แสดงคุณสมบัติของโมดูลไร้สาย TRW2.4G	46



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการพิเศษ

ในปัจจุบันนี้เทคโนโลยีการส่งผ่านข้อมูลแบบไร้สายนั้นมีบทบาทมากในการส่งผ่านข้อมูล และติดต่อสื่อสารระหว่างอุปกรณ์อิเล็กทรอนิกส์ต่างๆ ไม่ว่าจะเป็นโทรศัพท์มือถือรวมไปถึงคอมพิวเตอร์โน้ตบุ๊ก (Note book) ซึ่งการส่งข้อมูลแบบไร้สายที่เกิดขึ้นมานั้น ได้มีการแพร่หลาย ในช่วงไม่กี่ปีหลังนี้ ในปัจจุบันการส่งสัญญาณข้อมูลด้วยระบบคลื่นสัญญาณต่างๆ ก็มีอยู่หลาย รูปแบบด้วยกันไม่ว่าจะเป็น คลื่นวิทยุ รวมไปถึงการส่งข้อมูลแบบอินฟราเรด (Infrared) ซึ่งอินฟราเรดจะเป็นการส่งข้อมูลแบบไร้สายในช่วงแรก ซึ่งลักษณะการส่งข้อมูลนั้นจะเป็นการยิงข้อมูล จากที่หนึ่งไปยังอีกที่หนึ่ง โดยเป็นการส่งคลื่นแสงความถี่ต่ำในระยะใกล้ๆ ซึ่งการส่งข้อมูลแบบนี้อาจ ทำให้ข้อมูลที่ส่งไปนั้นไม่สมบูรณ์ ซึ่งต่อมาเทคโนโลยีการส่งข้อมูลแบบไร้สายอีกแบบหนึ่งที่มีการ พัฒนาต่อจากการส่งข้อมูลแบบอินฟราเรดก็คือ เทคโนโลยีบลูทูธ (Bluetooth) ซึ่งการส่งข้อมูล แบบบลูทูธเป็นเทคนิคการสื่อสารระหว่างอุปกรณ์ต่างชนิดกัน ซึ่งมีการกำหนดให้ใช้คลื่นวิทยุความถี่ เดียวกันเป็นมาตรฐานในการติดต่อ แต่สัญญาณบลูทูธเป็นสัญญาณที่อ่อนแอมากแค่ในระดับมิลลิวัตต์เท่านั้น ในการสื่อสารแต่ละครั้งจะส่งสัญญาณในระยะไม่กี่เมตรในช่วงเพียง 10 เมตรเท่านั้น ซึ่ง เทคโนโลยีที่ได้รับการพัฒนาจากการส่งสัญญาณบลูทูธก็คือ เทคโนโลยีไวเลส(wireless) การส่ง สัญญาณแบบไวเลสนั้นเป็นเทคโนโลยีที่กำลังได้รับความนิยมในปัจจุบันซึ่งการส่งสัญญาณไวเลส นี้เป็นเทคโนโลยีที่มีอัตราการส่งข้อมูลต่ำ ใช้พลังงานต่ำ และราคาถูกซึ่งเทคนิคการส่งข้อมูลแบบ ไวเลสนี้จะเป็นการส่งข้อมูลโดยการนำคลื่นความถี่วิทยุในความถี่ที่ต่างๆ ถ้าตัวส่งข้อมูลสามารถส่ง ในข้อมูลไปได้ด้วยความถี่สูงๆก็จะทำให้ส่งข้อมูลไปยังผู้รับเร็วเท่านั้น

เนื่องจากในปัจจุบันความก้าวหน้าทางเทคโนโลยีการสื่อสารแบบไร้สายมีหลากหลาย รูปแบบเนื่องจากความก้าวหน้าทางเทคโนโลยีการสื่อสาร ทำให้การสื่อสารระยะใกล้สามารถ เชื่อมต่อกับอุปกรณ์ได้หลายรูปแบบ เพื่อให้การสื่อสารดังกล่าวเป็นมาตรฐาน จึงได้มีการกำหนด มาตรฐานสากล สำหรับการสื่อสารระยะใกล้ คือ มาตรฐาน IEEE 802.15 ซึ่งกำลังได้รับความนิยม และนำมาใช้กันอย่างแพร่หลาย เนื่องจากสามารถจะนำมาประยุกต์ใช้แทนการส่งสัญญาณด้วยสาย เคเบิลที่มีข้อจำกัดในการติดตั้งตลอดจนการใช้งานและยังมีสัญญาณรบกวนมากในการในการส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูล ดังนั้นเทคโนโลยีการสื่อสารแบบไร้สายจึงได้มีการพัฒนาขึ้นอย่างรวดเร็ว ซึ่งในอนาคตเทคโนโลยีการสื่อสารแบบไร้สายที่ได้รับการพัฒนาไปเรื่อยๆ ดังที่เราเห็นได้จากเทคโนโลยีในปัจจุบันได้แก่ พวกเทคโนโลยี 3 จี และ 4 จี และในอนาคตก็จะมีพัฒนาไปมากกว่านี้

ดังนั้นผู้จัดทำโครงการพิเศษจึงเล็งเห็นความสำคัญของการส่งข้อมูลด้วยระบบไร้สายจึงศึกษาเพื่อนำมาเป็นหัวข้อ ถ้าโพงไร้สายด้วยการรับส่งข้อมูลในระบบดิจิทัล และนำแนวความคิดนี้เพื่อมาสร้างเป็นชิ้นงาน เพื่อเป็นเครื่องอำนวยความสะดวก โดยมีหลักการทำงานคือ นำสัญญาณจากแหล่งกำเนิดเสียงมาแปลงเป็นสัญญาณดิจิทัล แล้วส่งผ่านอากาศโดยใช้คลื่นพาห้ รับสัญญาณแล้วนำไปขยายเสียง ควบคุมโดยใช้ไมโครคอนโทรลเลอร์ควบคุมการส่งข้อมูล

1.2 วัตถุประสงค์

1. 2.1 เพื่อศึกษาการแปลงสัญญาณอนาล็อกเป็นดิจิทัล
- 1.2.2 เพื่อศึกษาการแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก
- 1.2.3 เพื่อศึกษาการสร้างเครื่องรับส่งสัญญาณไร้สายโดยใช้ไมโครคอนโทรลเลอร์ในการควบคุมการติดต่อสื่อสาร
- 1.2.4 เพื่อศึกษาทำความเข้าใจ การเขียน โปรแกรมภาษาซีเพื่อใช้ในการเขียนโปรแกรม เพื่อให้สามารถติดต่อกันได้ระหว่างอุปกรณ์ภาครับและอุปกรณ์ภาคส่ง

1.3 ขอบเขตของงานวิจัย

- 1.3.1 ขอบเขตของอุปกรณ์ด้านฮาร์ดแวร์
 - 1.3.1.1 อุปกรณ์ภาครับและอุปกรณ์ภาคส่งสามารถติดต่อสื่อสารกันได้
 - 1.3.1.2 สามารถทำเทคโนโลยีโมดูลาร์เอฟ TRW 2.4 G ในการรับ-ส่งสัญญาณแบบไร้สายในย่านความถี่ 2.4 กิกะเฮิรตซ์
- 1.3.2 ขอบเขตด้านซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3.2.1 เขียนโปรแกรมด้วยภาษาซีในไมโครคอนโทรลเลอร์ เพื่อทำการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล และแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก

1.3.2.2 เขียนโปรแกรมด้วยภาษาซีในไมโครคอนโทรลเลอร์เพื่อกำหนดพอร์ตต่างๆเพื่อให้โมดูลสามารถรับ-ส่งสัญญาณได้อย่างถูกต้อง

1.4 ขั้นตอนการดำเนินงาน

ช่วงเวลา	ขั้นตอนการดำเนินงาน
มิถุนายน-กรกฎาคม พ.ศ. 2553	-ศึกษาเรื่องการรับ-ส่งข้อมูลในแบบที่ต้องการ -ศึกษาการแปลงสัญญาณที่ต้องใช้ในการส่งข้อมูลหรือรับข้อมูล
สิงหาคม-กันยายน พ.ศ. 2553	-ศึกษาเรื่องอุปกรณ์ ซอฟต์แวร์ สำหรับทำวงจรรับ-ส่งสัญญาณ -คิดค้นออกแบบ ทำวงจร
ตุลาคม-ธันวาคม พ.ศ. 2553	-เริ่มทำชิ้นงาน ต่อวงจร เขียนโปรแกรม -ตรวจสอบปัญหา หาวิธีปรับปรุงแก้ไข
มกราคม-กุมภาพันธ์ พ.ศ. 2554	-บันทึกผลการวิจัย ปัญหา วิธีการแก้ปัญหา

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1.5.1 สามารถนำความรู้ที่ได้จากการศึกษาเกี่ยวกับ โมดูล ไรสายมาประยุกต์ใช้ในการรับส่งข้อมูล-แบบไร้สายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5.2. สามารถนำชุดระบบสื่อสารไร้สายในระบบดิจิทัลมาใช้แทนการส่งข้อมูลแบบสายสัญญาณได้

1.5.3 สามารถนำไปประยุกต์ใช้งานที่เกี่ยวข้องได้

1.5.4 นักศึกษาสามารถนำโครงการนี้ไปต่อยอดเพื่อให้มีการใช้งานที่หลากหลายและมีประสิทธิภาพมากยิ่งขึ้น

1.5.5 ในการทำโครงการพิเศษนี้ทำให้นักศึกษาได้รับความสามัคคีในหมู่คณะ รวมไปถึงการรู้จักการวางแผนและการแก้ปัญหาในการทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีพื้นฐานระบบสื่อสาร

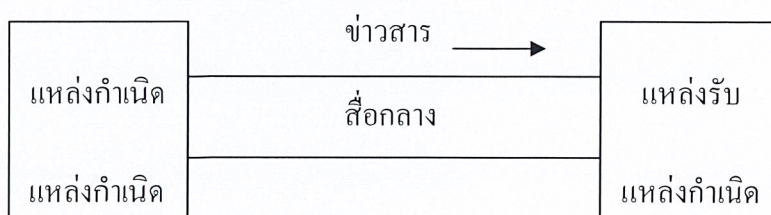
บทนำ

การสื่อสารข้อมูล (Data Communication) หมายถึงกระบวนการถ่ายโอนหรือแลกเปลี่ยนข้อมูลกันระหว่างผู้ส่งและผู้รับโดยผ่านช่องทางสื่อสารต่างๆ เช่น อุปกรณ์อิเล็กทรอนิกส์ หรือ คอมพิวเตอร์เป็นตัวกลางในการสื่อสารข้อมูลระหว่างกันเพื่อให้ผู้ส่งและผู้รับเกิดความเข้าใจซึ่งกันและกัน ซึ่งข้อมูลที่ส่งไปนั้นจะมีวิธีการส่งข้อมูลโดยมีการแปลงข้อมูลเป็นสัญญาณหรือรหัสเสียก่อนแล้วจึงทำการส่งไปยังผู้รับแล้วเมื่อถึงปลายทางหรือผู้รับก็จะมีแปลงสัญญาณนั้นกลับมาให้อยู่ในรูปที่มนุษย์นั้นสามารถเข้าใจได้ ซึ่งในระหว่างการส่งข้อมูลนั้นอาจมีอุปสรรคเกิดขึ้นนั่นก็คือ สัญญาณรบกวน (Noise) จากภายนอกมาทำให้ข้อมูลบางส่วนนั้นเกิดความเสียหายหรือผิดเพี้ยนไปได้ ซึ่งระยะทางนั้นก็มีส่วนสำคัญในการสื่อสารข้อมูลซึ่งยิ่งระยะทางไกลมากขึ้น การส่งข้อมูลนั้นก็จะมีสัญญาณรบกวนได้มากเช่นกัน ดังนั้นจึงต้องหาวิธีการลดสัญญาณรบกวนในการส่งข้อมูลนั้นด้วยจึงจะสามารถส่งข้อมูลนั้นได้ดียิ่งขึ้น

2.1 ประเภทการสื่อสาร

โดยพื้นฐานแล้วระบบสื่อสารจะประกอบด้วยส่วนใหญ่ๆ 3 ส่วนคือ

1. ตัวส่งข่าวสาร (TRANSMITER)
2. ตัวกลางในการส่งข่าวสาร (MEDIUM)
3. ตัวรับข่าวสาร (RECEIVER)

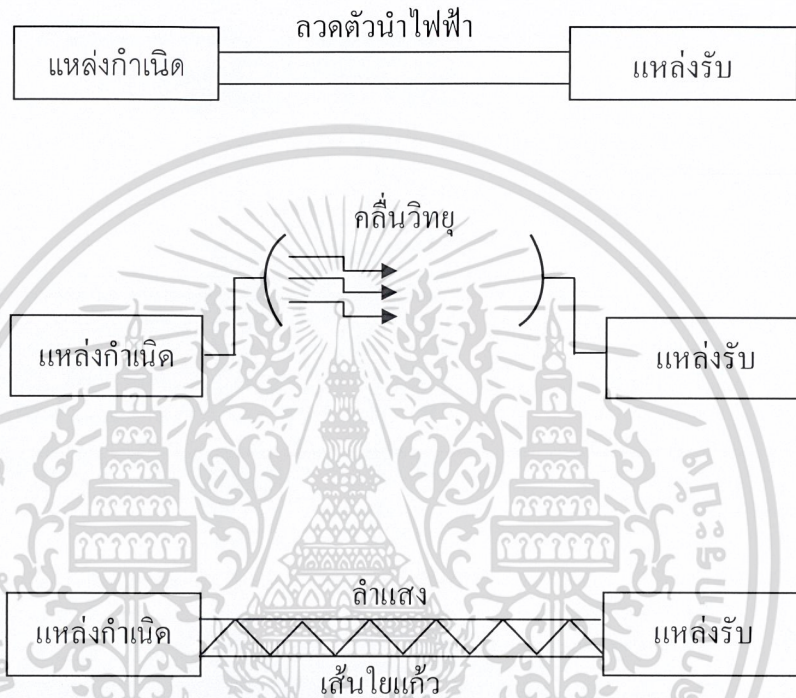


2.1 ระบบสื่อสารพื้นฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1 รูปแบบการสื่อสารข้อมูล

ในระบบสื่อสารสื่อกลางของการสื่อสารสามารถที่จะมีได้หลายรูปแบบ โดยเฉพาะในงานด้านโทรคมนาคมที่ใช้สื่อกลางเป็นลวดตัวนำหรือคลื่นวิทยุก็ได้



รูปที่ 2.2 สื่อกลางแบบต่างๆ

ในที่นี้จะกล่าวถึงระบบสื่อสารในความหมายทางโทรคมนาคม เราสามารถแบ่งชนิดของระบบสื่อสารได้ 2 แบบตามลักษณะสัญญาณที่ใช้ในระบบคือ

- แบบสัญญาณอนาลอก
- แบบสัญญาณดิจิทัล

เราสามารถพิจารณาได้ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 ระบบสื่อสารแบบอนาล็อก

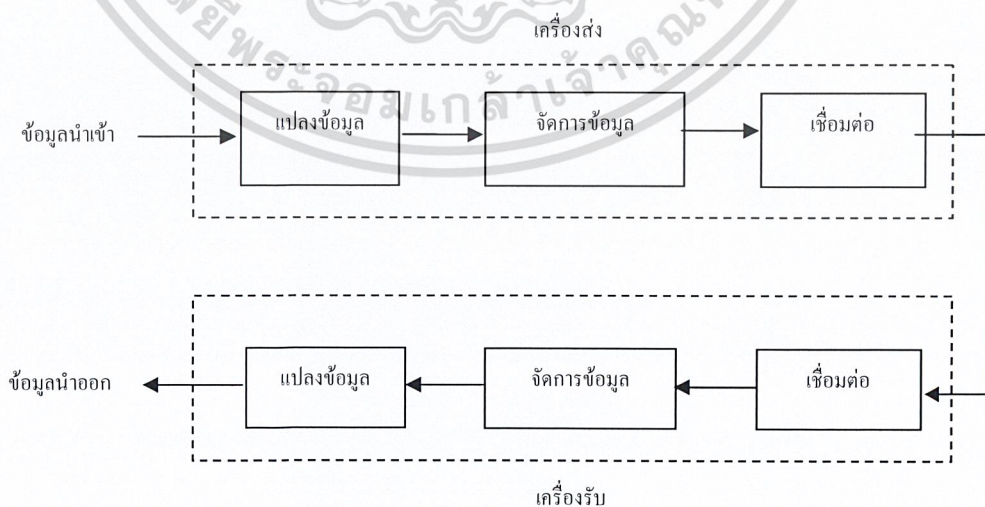
สิ่งที่ใช้พิจารณาถึงขีดความสามารถของระบบนี้คือ อัตราส่วนของสัญญาณหลักต่อสัญญาณรบกวน หรือ ค่า S/N (Signal – to – Noise ratio)

- ถ้าค่า S/N สูง แสดงว่าระบบมีประสิทธิภาพดี
- ถ้าค่า S/N ต่ำ แสดงว่าระบบมีประสิทธิภาพไม่ดี

และอีกประเด็นสำคัญที่จะต้องนำมาพิจารณาด้วยคือ ค่าความกว้างของความถี่ (Bandwidth : BW) ซึ่งค่า BW จะหมายถึง ช่วงความถี่ที่ควบคุมกำลังส่วนมากหรือช่วงความถี่ที่มีค่าอัตราขยาย หรือค่าการลดทอนเพียงเล็กน้อยในช่วงกลางๆ ของ BW โดยทั่วไปมักกำหนดขอบเขตของความถี่แถบที่จุด -3 dB หรือครึ่งหนึ่งของกำลังงานสูงสุด ค่า BW ของสัญญาณเสียงซึ่งมีค่าเท่ากับ 3100 Hz (เลือกที่จุด -3 dB)

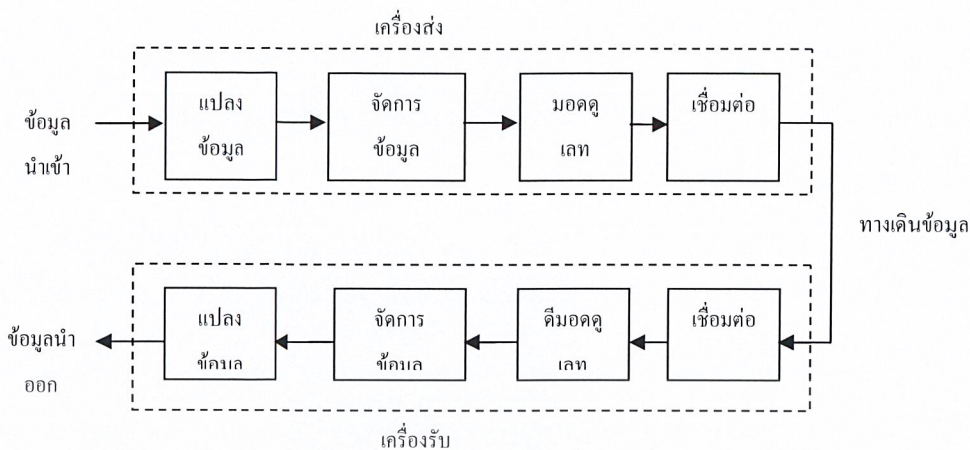
เราจะเห็นได้ว่ากรณีที่ช่องสัญญาณติดต่อมีความกว้างแถบความถี่ไม่เพียงพอต่อสัญญาณที่เราสนใจอยู่จะทำให้สัญญาณไม่สามารถส่งผ่านได้หมด เราเรียกสัญลักษณ์การเกิดกรณีนี้ว่า ความเพี้ยน (Distortion) เมื่อถึงจุดนี้ของให้ลองพิจารณาระบบสื่อสารแบบอนาล็อกในรูปที่ 2.3

ซึ่งมีการทำงานภายในต่างกันแต่มีจุดหลักที่เหมือนกันคือ การรับและส่งข้อมูลในแบบอนาล็อก เช่น เสียงหรือ ภาพที่สามารถมองเห็นได้



(ก) ระบบ Baseband

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) ระบบ Broadband

รูปที่ 2.3 แสดงระบบสื่อสารแบบอนาลอก

จากรูปที่ 2.3 (ก) แสดงให้เห็นถึงระบบเบสแบนด์ (Baseband) ที่มีลักษณะสำคัญคือ รูปสัญญาณที่ส่งออกมาจะมีรูปสเปกตรัมของความถี่เดียวกับแหล่งต้นทาง หรือแหล่งผลิตความถี่ ซึ่งหมายถึงไม่มีการมอดูเลต (Modulate) กับคลื่นพาหะที่มีความถี่สูงกว่า ส่วนขั้นตอนที่เกี่ยวกับสัญญาณในด้านส่งอาจมีการขยายสัญญาณกรองความถี่ หรือการแมทซ์อิงอิมพีแดนซ์ เพื่อลดการสูญเสียในการส่งและรับ ส่วนรูปที่ 2.3 (ข) แสดงถึงระบบสื่อสารแบบมอดูเลต (Modulate) ที่มีการรวมและการแยกสัญญาณในทางคณิตศาสตร์ (Modulate and Demodulate) อธิบายได้ว่าการรวมหรือแยกสัญญาณจะใช้การเปลี่ยนรูปสเปกตรัมความถี่ของสัญญาณให้เข้ากันกับช่วงความถี่ที่ได้เลือกไว้หรือในอีกแง่หนึ่งเป็นการป้องกันสัญญาณอื่นแทรกเข้ามาในช่วงความถี่เดียวกัน ตัวอย่างของการใช้ระบบนี้ที่มีใช้กันอย่างแพร่หลายคือ การกระจายเสียงวิทยุในแบบ AM และ FM

2.1.3 ระบบสื่อสารแบบดิจิทัล

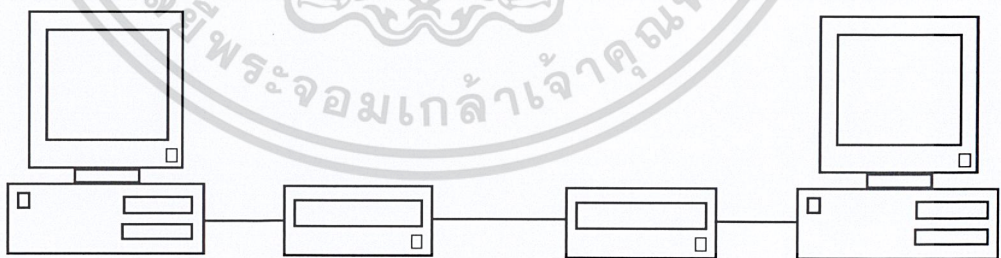
ลักษณะข้อมูลที่ใช้ในระบบนี้จะอยู่ในรหัส “ 1 ” หรือ “ 0 ” เช่นเลขฐานสอง เลขฐานสิบหก เป็นต้น บางครั้งเราอาจมีความต้องการส่งสัญญาณดิจิทัลผ่านระบบอนาลอก จึงต้องมีการเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิทัลก่อน เราเรียกว่า การสุ่มตัวอย่าง (Sampling) ซึ่งเป็นวิธีทางคณิตศาสตร์ ค่าที่ได้จากการสุ่มตัวอย่างจัดเป็นรหัสเลขฐานสอง

(Binary code) ที่สามารถจัดการตามเทคนิคทางดิจิทัลได้ ตัวอย่างเช่น การส่งข้อมูลแบบขนาน หรือแบบอนุกรมและแบบสัมพันธ์หรือไม่สัมพันธ์ เป็นต้น

2.2 การสื่อสารข้อมูล (Data Communication)

ในการส่งข้อมูลขนาดของข้อมูลหนึ่งตัวอักษรนั้นจะขึ้นอยู่กับอุปกรณ์การสื่อสารที่ใช้ ซึ่งจะมีความยาวอยู่ระหว่าง 7–8 บิต ตัวอักษรนั้นเกิดจากการกำหนดความหมายให้กับกลุ่มของตัวเลขฐานสอง ซึ่งจะมีการแปลออกมาเป็นอักขระ, ตัวเลข หรือเครื่องหมายวรรคตอนอย่างใดก็ได้หรือไม่เช่นนั้นก็อาจจะเป็นตัวกำหนดหน้าที่ควบคุมการทำงานของอุปกรณ์ เช่น อาจเป็นคำสั่งให้เครื่องพิมพ์เลื่อนบรรทัดหรือขึ้นหน้าใหม่ ชุดของกลุ่มเลขฐานสองที่มีการกำหนดความหมายต่างๆ มีรหัส (Code) จำนวนมากมายที่ใช้กันอยู่ในปัจจุบันในอุปกรณ์การสื่อสารซึ่งจะถูกรหัสออกมาให้ใช้งานเฉพาะกับรหัสชนิดต่างๆ ขึ้นอยู่กับวัตถุประสงค์ของผู้ออกแบบและใช้งาน

ประเด็นที่เป็นการสื่อสารระหว่างเครื่องคอมพิวเตอร์จะไม่สามารถเข้าใจความหมายของตัวหนังสือได้ จึงต้องมีการแปลงความหมายเป็นแบบที่สามารถตีความได้ คือในสถานะของเลขทั้งสอง ดังนั้นจึงต้องมีอุปกรณ์ทำหน้าที่เข้ารหัส (encoder) และถอดรหัส (decoder) มาใช้ในการรับส่งข้อมูลระหว่างเครื่องจักรด้วยกันแสดงดังรูปที่ 2.4



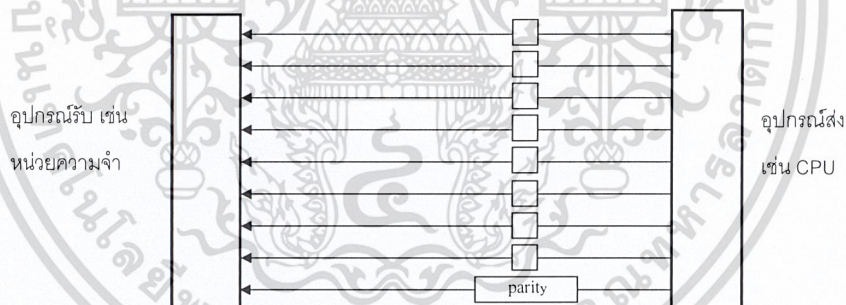
รูป 2.4 แสดงการส่งข้อมูลผ่านโดยใช้รหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 การรับส่งข้อมูลแบบขนาน (Parallel Transmission)

ลักษณะการส่งข้อมูลแบบขนานทำได้โดยการส่งข้อมูลออกมาทีละ 1 ไบต์ คือ 8 บิต จากอุปกรณ์ส่งไปยังอุปกรณ์รับ ตัวกลางระหว่างสองเครื่อง จะต้องมีช่องทางให้ข้อมูลเดินทางอย่างน้อย 8 ช่องทาง โดยมากจะเป็นสายขนานให้กระแสไฟฟ้าวิ่งมากกว่าจะเป็นตัวกลางชนิดอื่น เนื่องจากมีสัญญาณสูญหายไปกับความต้านทานของสายระยะทางระหว่างสองเครื่องไม่ควรจะเกิน 100 ฟุต ปัญหาที่เกิดขึ้นหากระยะทางของสายมากกว่านี้ก็คือ ระดับของกราวด์ในทางไฟฟ้าที่จุดรับผิดไปจากจุดส่งทำให้เกิดการผิดพลาดในการรับส่งสัญญาณลอจิกทางฝ่ายรับ

นอกจากที่เป็นสายทางเดินของข้อมูลแล้วอาจจะทางเดินของสัญญาณควบคุมอื่นๆอีก เป็นต้นว่า บิตที่บอกพาริตีของสัญญาณ เพื่อเป็นการตรวจสอบความผิดพลาดของการรับสัญญาณที่ปลายทาง หรือสายที่ควบคุมการ โต้ตอบ (hand shake) จะเห็นได้ว่าการส่งแบบขนานส่วนมากจะทำในระยะใกล้ๆ เนื่องจากจะต้องมีช่องทางเดินของสัญญาณมากกว่า 8 สายและอุปกรณ์ที่ติดต่อบนขนานกับคอมพิวเตอร์ก็เห็นจะได้แก่เครื่องพิมพ์ดังกล่าวมาแล้ว

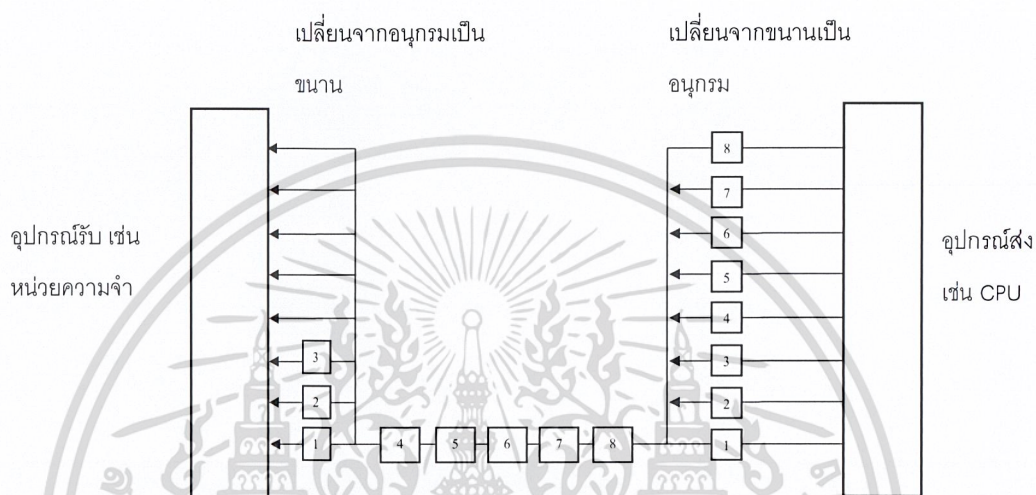


รูปที่ 2.5 การส่งข้อมูลแบบขนาน

2.2.2 การรับส่งข้อมูลแบบอนุกรม (Serial Transmission)

การส่งข้อมูลแบบอนุกรมข้อมูลถูกส่งออกมาทีละบิตระหว่างจุดส่งและจุดรับ จะเห็นได้ว่าการส่งข้อมูลแบบนี้จะช้ากว่าแบบขนาน เพราะตัวกลางการสื่อสารต้องการเพียงช่องเดียวหรือสายเพียงคู่เดียว ค่าใช้จ่ายในสื่อกลางจะต้องถูกกว่าแบบขนานอย่างแน่นอนสำหรับการส่งระยะเอกสารนี้เป็นเอกสารที่ส่งวันละสี่หรือห้าครั้งเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางไกลๆ โดยเฉพาะเมื่อเรามีระบบการสื่อสารทางโทรศัพท์ที่ไว้ใช้งานอยู่แล้วย่อมจะเป็นการประหยัดกว่าที่จะทำการติดต่อสื่อสารทีละ 8 ช่องแบบขนาน



รูปที่ 2.6 การส่งข้อมูลแบบอนุกรม

จากรูปที่ 2.5 แสดงให้เห็นการส่งข้อมูลแบบอนุกรม ข้อมูลจากจุดส่งจะถูกเปลี่ยนให้เป็นอนุกรมเสียก่อนแล้วค่อยทยอยส่งออกไปยังจุดรับ ณ จุดที่รับจะต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งมาทีละบิตให้เป็นสัญญาณแบบขนานซึ่งลงตัวพอดี นั่นคือบิต “ 1 ” ลงที่บัสข้อมูลเส้นที่ 1 พอติการที่จะทำให้การแปลงสัญญาณจากอนุกรมทีละบิตให้ลงพอดีนั้นจำเป็นต้องมีลักษณะการส่งที่เหมาะสม เพื่อป้องกันการผิดพลาดในการรับ ลักษณะการส่งที่เหมาะสมมี 2 แบบคือ

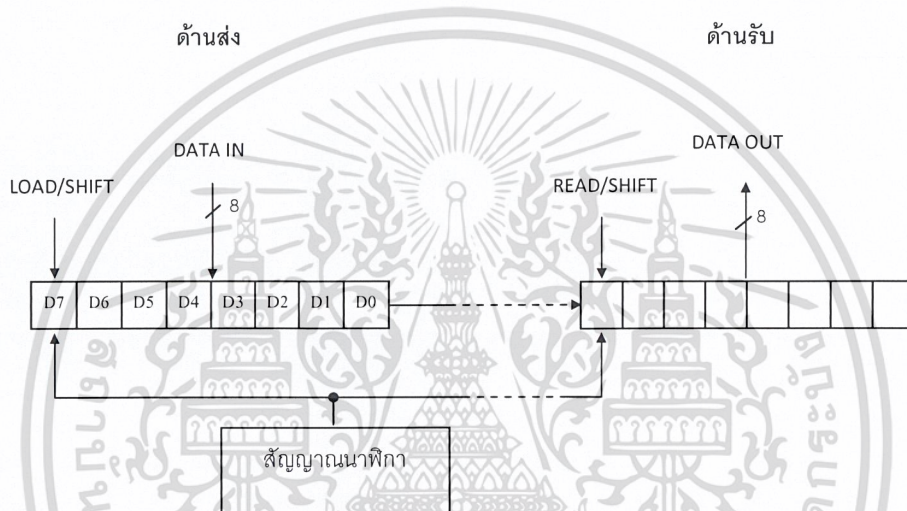
- การส่งข้อมูลแบบซิงโครนัส
- การส่งข้อมูลแบบอะซิงโครนัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 การส่งข้อมูลแบบซิงโครนัส (Synchronous Transmission)

การส่งข้อมูลแบบซิงโครนัสหรือเรียกอีกอย่างหนึ่งว่าการส่งข้อมูลแบบสัมพันธ์ หมายถึง การที่ด้านรับอ่านข้อมูลเข้ามากับจังหวะเดียวกับด้านส่ง โดยใช้สัญญาณนาฬิกาเป็นตัวกำหนด จังหวะการทำงานของรีจิสเตอร์ทั้งสองให้ทำงานสัมพันธ์กัน วงจรกำเนิดสัญญาณนาฬิกาจะติดตั้ง ภายในด้านส่ง แสดง

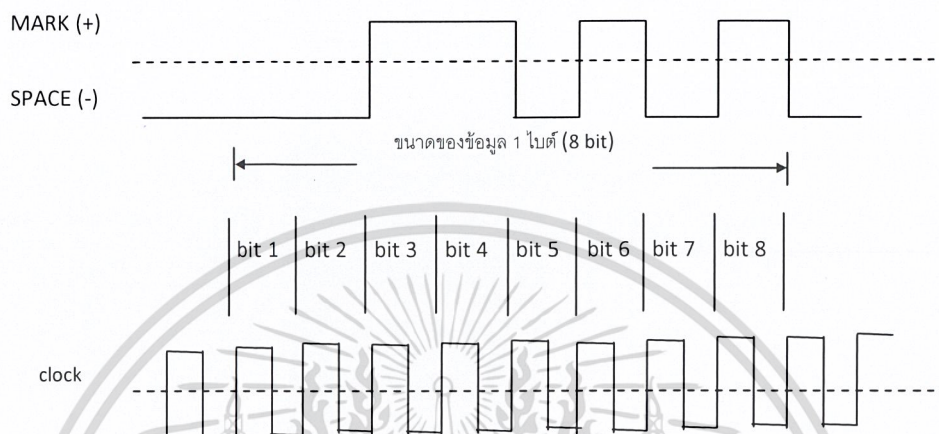
ผังรูปที่ 2.7



รูปที่ 2.7 แสดงการส่งข้อมูลแบบซิงโครนัส

นอกจากนี้เมื่อจังหวะเวลาถูกตั้งให้ซิงค์กับด้านรับได้แล้วข้อมูลจะถูกส่งไปบนทางติดต่อ ในแบบบิตต่อบิตต่อเนื่องกันไปอาศัยช่วงเวลาระหว่างบิตต่อบิตมีค่าเท่ากัน โดยไม่ต้องมีบิตเริ่ม หรือบิตจบคอยกำหนดทำให้ความเร็วในการส่งข้อมูลมีสูง นอกจากนี้ทางด้านรับต้องมีวงจรเฟส ล็อกคูลูป (PPL) ทำหน้าที่รับข้อมูลจังหวะเวลาจากด้านส่งและสร้างสัญญาณนาฬิกาขึ้นใหม่ใน ด้านรับเพื่อให้เกิดการซิงค์ขึ้น ข้อมูลแบบสัมพันธ์นี้จะถูกจัดการให้อยู่ในรูปของชุดข้อมูล (block of data) ที่มีลักษณะพิเศษ คือ ช่วงระยะเวลาระหว่างตัวอักษรด้วยกันจะไม่มี ทำให้การส่งข้อมูล เป็นไปอย่างต่อเนื่อง ข้อเสียของการส่งแบบสัมพันธ์คือการทำงานที่ต้องมีสัญญาณนาฬิกาส่งไปกับ ข้อมูล ทำให้ต้องการทางติดต่อช่องที่สองเพิ่ม โดยเฉพาะกรณีระยะทางไกลๆ เป็นการยากมากที่จัด

หาทางติดต่อแยกต่างหากสำหรับสัญญาณนาฬิกา แสดงตัวอย่างข้อมูลที่ส่งแบบสัมพันธ์พร้อมสัญญาณนาฬิกาได้ดังรูป 2.8

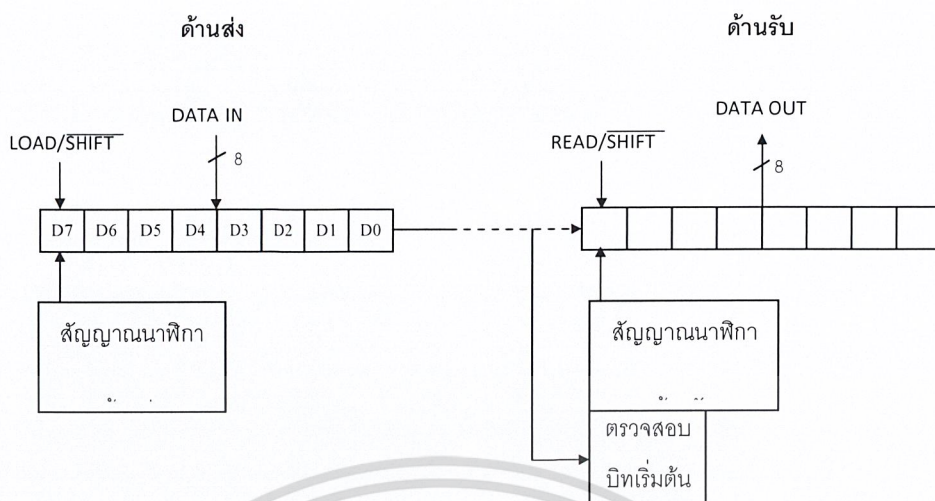


รูปที่ 2.8 แสดงรูปแบบการส่งข้อมูลแบบซิงโครนัส

2.2.4 การส่งข้อมูลแบบอะซิงโครนัส (Asynchronous Transmission)

การส่งข้อมูลแบบอะซิงโครนัสหรือเรียกอีกอย่างหนึ่งว่าการส่งข้อมูลแบบไม่สัมพันธ์จะแตกต่างกับแบบซิงโครนัส ตรงที่ไม่จำเป็นต้องมีการซิงโครไนส์กันตลอดเวลาบนทางติดต่อข้อมูล โดยจะซิงค์ก็ต่อเมื่อมีข้อมูลที่จะรับหรือส่งเท่านั้น ในการส่งสัญญาณแบบอะซิงโครนัสการส่งตัวอักษรสามารถเริ่มเมื่อไรก็ได้เมื่อสายว่าง แต่อย่างไรก็ตามเพื่อให้ระบบสามารถที่จะทำงานได้จะต้องมีสภาวะบางอย่างที่จะใช้บอกกับเครื่องรับให้รู้ว่า ในช่วงเวลาใดกำลังมีข้อมูลของตัวอักษรปรากฏอยู่บนสายสภาวะที่ใช้บอกนั้นก็คือ บิตเริ่มต้น (Start bit) บิตเริ่มต้นไม่ใช่บิตข้อมูลแต่เป็นสัญญาณควบคุมที่จุดเริ่มต้น สถานะของสายส่งข้อมูลจะเปลี่ยนจาก “1” (Mark) มาเป็น “0” (Space) และถัดจากบิตเริ่มต้นก็จะเป็นบิตข้อมูลตัวอักษร ซึ่งจะเป็นเนื้อหาข้อมูลของตัวอักษรแต่ละตัวที่ถูกส่ง บิตที่มีนัยสำคัญน้อยที่สุด (LSB) จะถูกส่งตามบิตเริ่มต้นออกมา และหลังจากบิตข้อมูลส่งออกมาครบแล้วจะตามด้วยบิตสิ้นสุด (Stop bit) โดยที่สถานะของสายส่งข้อมูลจะถูกบังคับกลับเป็นมาร์ค (Mark) อีกครั้งหนึ่ง หน้าที่ของบิตสิ้นสุดก็เพื่อบอกการสิ้นสุดของข้อมูลที่รับส่ง โดยมีขนาด 1-2 บิต แสดงดังรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงการส่งข้อมูลแบบอะซิงโครนัส

จากการที่กำหนดให้ช่วงเวลาของบิตสิ้นสุด (Stop bit) มีค่าระหว่าง 1-2 บิต ก็เพื่อกรณีบิตสุดท้ายของตัวอักษรเก่า มีสถานะเป็นสเปซ (Space) “ 1 ” แล้วสถานะของบิตเริ่มต้นที่สังเกตจากการเปลี่ยนแปลงสถานะของสายจากมาร์ค (Mark) “ 0 ” มาเป็นสเปซ (Space) “ 1 ” ก็จะไม่มีความชัดเจน เนื่องจากการส่งข้อมูลแบบอะซิงโครนัสมีการเพิ่มบิตลงในข้อมูล ทำให้ความเร็วในการส่งข้อมูลช้ากว่าแบบซิงโครนัส การส่งข้อมูลแบบซิงโครนัสเหมาะสำหรับงานประเภทการป้อนข้อมูลเข้าเพื่อส่ง มีลักษณะไม่ค่อยต่อเนื่องอย่างเช่น จากแป้นพิมพ์ (Keyboard) ส่วนในการส่งไฟล์ข้อมูลที่มีขนาดใหญ่มากๆ ควรใช้ข้อมูลแบบซิงโครนัส

2.2.4.1 บิตเริ่มต้น (start bit)

ในโปรโตคอลของการส่งข้อมูลอนุกรมแบบอะซิงโครนัส กำหนดให้สถานะมาร์ค (Mark State) เป็นสัญญาณลอจิก 1 เมื่อทางด้านส่งจะทำการส่งข้อมูลก็จะต้องส่งบิตเริ่มต้นโดยแทนด้วยสถานะสเปซ (Space State) หรือสัญญาณลอจิก 0 จำนวน 1 บิตไปก่อน ซึ่งจะทำให้ทางด้านรับดีเทกซ์ (Detect) สถานะของสายส่งได้ว่าขณะนั้นสายส่งกำลังมีข้อมูลส่งมา สำหรับปัญหาที่เกิดขึ้นและมีผลต่อสัญญาณข้อมูลก็คือสไปค์ (Spike) ทำให้สถานะลอจิกของสายส่งมีช่วงเวลาสั้นเกินไป ทำให้ทางด้านรับไม่สามารถดีเทกซ์สถานะของสายส่งหรือสถานะของบิตเริ่มต้นได้ ดังนั้นส่วน

ใหญ่ทางด้านรับจะมีส่วนของวงจรสไปค์ ดีเทกซ์ชั่น (Spike Detection) ที่ทำหน้าที่สุมจับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถานะของสายส่งด้วยความถี่ของการสุ่มค่าหนึ่งในช่วงบิตต่อบิต ซึ่งอาจจะเป็น 2,4 หรือ 16 ครั้ง ในช่วง 1 บิตก็ได้

ดังนั้นเราอาจสรุปได้ว่า หน้าทีของบิตเริ่มต้นนั้นจะเป็นตัวบอกว่าข้อมูลเริ่มต้นตรงไหน และเมื่อใช้ร่วมกับบิตหยุด ซึ่งจะกล่าวต่อไปก็จะทำให้ทราบว่าข้อมูลสิ้นสุดตรงไหน โดยความกว้างของบิตเริ่มต้นนี้มีความกว้างเท่ากับ 1 บิตข้อมูล

2.2.4.2 บิตข้อมูล (Data Bit)

หลังจากที่ด้านรับสามารถตีเท็กซ์สัญญาณบิตเริ่มต้นได้แล้ว ก็จะทำการตรวจสอบสถานะของชิปรีจิสเตอร์ให้พร้อมที่จะรับบิตข้อมูลได้ โดยบิตข้อมูลจะมีจำนวนบิตเป็น 5,6,7 หรือ 8 บิต ขึ้นกับจำนวนคาเรกเตอร์ที่ใช้แสดงตามตารางต่อไปนี้

จำนวนบิตข้อมูลใน 1 คาเรกเตอร์	จำนวนคาเรกเตอร์
5 บิต	32
6 บิต	64
7 บิต	128
8 บิต	256

ตารางที่ 2.1 บิตข้อมูล (Data Bit)

นอกจากนี้รหัสต่างๆ ที่อาจจะแทนด้วย 5 บิต ซึ่งเป็นเป็นมาตรฐานของรหัส Baudot โดยประกอบด้วยกลุ่มของคาเรกเตอร์ต่างๆ จำนวน 32 คาเรกเตอร์และถ้าเป็นรหัสขนาด 7 บิตจะประกอบด้วยกลุ่มของคาเรกเตอร์ จำนวน 128 คาเรกเตอร์ ซึ่งเป็นมาตรฐานของรหัส ASCII และใช้กันแพร่หลายมากนอกจากนี้ก็ยังมียังมีรหัสขนาด 8 บิตหรือมาตรฐานของรหัส EBCDIC โดยมาตรฐานนี้ประกอบด้วยกลุ่มคาเรกเตอร์ 256 คาเรกเตอร์ เป็นต้น

2.2.4.3 บิตพาริตี (Parity Bit)

บิตนี้จะทำหน้าที่ในการบอกให้ส่วนรับข้อมูลทราบว่า ข้อมูลที่รับเข้ามาผิดหรือไม่ (โดยบิตนี้จะทำหน้าที่ในการบอกให้ด้านรับทราบว่าข้อมูลที่ส่งมาแต่ละไบต์นั้นมีจำนวนบิตที่เป็น “ 1 ” อยู่เป็นจำนวนคี่หรือจำนวนคู่ เช่น ข้อมูล 54H = 01010111 จะมีบิตที่เป็น “ 1 ” อยู่เป็นจำนวนคี่เป็นต้น ซึ่งบิตที่ใช้ในการตรวจสอบนี้เราเรียกว่าบิตพาริตี) บิตพาริตีนี้จะถูกส่งออกมาพร้อมกับบิตข้อมูล ซึ่งบิตนี้จะป็น “ 0 ” หรือ “ 1 ” นั้นขึ้นอยู่กับข้อมูลที่ส่งออกมาว่ามีจำนวนบิตเป็น “ 1 ” เป็นจำนวนคู่หรือคี่และยังขึ้นอยู่กับอุปกรณ์รับส่งข้อมูลด้วยว่าถูกออกแบบไว้ให้รับส่งบิตพาริตีในลักษณะของพาริตีคู่หรือคี่อีกด้วย

ในกรณีที่อุปกรณ์รับส่งออกแบบไว้ให้เป็นพาริตีคู่ อุปกรณ์ส่งข้อมูลจะทำการส่งพาริตีบิตเป็นลอจิก 1 ออกไปเมื่อจำนวนบิตที่เป็น 1 ของข้อมูลเป็นจำนวนคี่ และจะทำการส่งพาริตีบิตเป็นลอจิก 0 เมื่อจำนวนบิตที่เป็น 1 ของข้อมูลเป็นจำนวนคู่(คือทำให้จำนวนบิตที่เป็น 1 ของข้อมูลเมื่อรวมกับบิตพาริตีแล้วเป็นจำนวนคู่นั่นเอง) สำหรับในกรณีของพาริตีคี่ก็เช่นกัน คือ พาริตีบิตจะเป็น 1 ในกรณีที่จำนวนบิตที่เป็น 1 ของข้อมูลเป็นจำนวนคู่ และจะเป็น 0 ในกรณีที่ป็นจำนวนคี่ในที่นี้จะสมมติว่าอุปกรณ์ถูกออกแบบไว้สำหรับพาริตีคู่ และเราต้องการที่จะส่งข้อมูลออกไปให้กับส่วนรับข้อมูลเป็นจำนวนสองไบต์ คือ 54H และ 55H เมื่อเราส่งข้อมูล 54H ออกไปซึ่งมีจำนวนบิตที่เป็น 1 เป็นจำนวนคี่ ดังนั้นในกรณีนี้อุปกรณ์ส่งข้อมูลก็จะทำการส่งพาริตีบิต เป็นลอจิก 1 ตามออกมาด้วย เพื่อให้จำนวนบิตที่เป็น 1 ของข้อมูล (54H) รวมกับพาริตีบิตแล้วได้เป็นจำนวนคู่ ส่วนข้อมูล 55H จำนวนบิตที่เป็น 1 นั้นเป็นจำนวนคู่อยู่แล้ว ดังนั้นอุปกรณ์ส่งข้อมูลก็จะส่งพาริตีบิตที่เป็น 0 ให้กับส่วนรับข้อมูลสำหรับส่วนรับข้อมูลนั้น เมื่อรับเข้ามาแล้วก็จะตรวจสอบสัญญาณว่าจำนวนบิตที่เป็น 1 ของข้อมูลรวมกับรวมกับพาริตีบิตนั้นเป็นจำนวนคู่หรือไม่ ถ้าหากว่าเป็นจำนวนคี่ก็แสดงว่าข้อมูลที่ไ้รับมามีความผิดพลาดเกิดขึ้น

สิ่งสำคัญอีกสิ่งหนึ่งก็คือ ถ้าอุปกรณ์ส่งข้อมูลทำการส่งในลักษณะพาริตีคู่ หรือคี่ก็ตามส่วนรับข้อมูลก็ต้องทำการรับในลักษณะพาริตีเดียวกับอุปกรณ์ส่งข้อมูลด้วย เช่น ในกรณีที่อุปกรณ์ส่งข้อมูลทำการส่งข้อมูลในลักษณะคู่อุปกรณ์รับข้อมูลก็ต้องทำการรับข้อมูลในลักษณะของพาริตีคู่ด้วยเป็นต้น

2.2.4.4 บิตสิ้นสุดข้อมูล

บิตสุดท้ายที่เพิ่มเข้าไปนี้ จะใช้ในการตรวจสอบจุดสิ้นสุดของข้อมูล บิตนี้จะถูกเพิ่มเข้าไปหลังพาริตีบิต ถ้าอุปกรณ์รับข้อมูลตรวจสอบไม่พบบิตนี้ ก็แสดงว่าข้อมูลที่รับเข้านั้นเกิดข้อผิดพลาดขึ้นมา ในแต่ละไบต์นั้น ไม่ใช่มีแต่ข้อมูล 8 บิต(ในกรณี 1 ไบต์มี 8 บิต) เท่านั้น แต่อาจจะมีได้ถึง 12 บิตหรือมากกว่านั้นก็เป็นที่

2.2.5 ความเร็วการถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรมมีหน่วยเป็น บิตต่อวินาที (bit per sec : bps) ส่วนการเปลี่ยนแปลงของสัญญาณใน 1 วินาทีเรียกว่า บอดเรท (baud rate) หรืออัตราบอด การเปลี่ยนแปลงของสัญญาณ 1 ครั้ง อาจจะแสดงถึงการส่งข้อมูลแบบอนุกรมมากกว่า 1 บิตก็ได้ ถ้าเขียนนรูปของคณิตศาสตร์จะได้

$$\text{อัตราบิต(bit rate)} = \text{อัตราบอด(baud rate)} \times (\text{บิตในหนึ่งบอด})$$

2.3 การส่งสัญญาณ (Transmission)

การส่งสัญญาณ ในที่นี้หมายถึง การนำสัญญาณจากจุดหนึ่ง ไปยังอีกจุดหนึ่ง โดยผ่านสื่อกลางและวิธีการทางไฟฟ้า ในการรับส่งข้อมูลระหว่างกันนั้นก็จะมีความหมายเดียวกับการส่งสัญญาณ อาจแบ่งตามลักษณะการส่งได้เป็น 3 วิธีใหญ่คือ

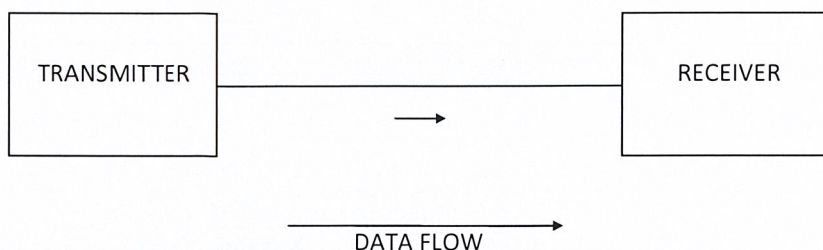
2.3.1 การส่งผ่านแบบทิศทางเดียว(Simplex)

รูปแบบการส่งสัญญาณให้ด้านรับได้ฝ่ายเดียว โดยไม่สามารถโต้ตอบผ่านทางติดต่อได้ ตัวอย่างเช่น การกระจายเสียงของวิทยุหรือสัญญาณโทรทัศน์ ซึ่งทางด้านเครื่องรับวิทยุหรือเครื่องรับโทรทัศน์จะทำหน้าที่รับสัญญาณเพียงอย่างเดียวจะส่งข่าวหรือภาพมายังสถานีส่งไม่ได้ เราจึงไม่ค่อยนิยมใช้ในการสื่อสารข้อมูล เนื่องจากเราจำเป็นต้องมีการโต้ตอบระหว่างการรับส่งข้อมูล หรือบางทีก็เปลี่ยนจากผู้รับเป็นผู้ส่งซึ่งจะทำได้ในการส่งผ่านแบบทิศทางเดียว นอกจากนี้จะใช้สำหรับส่งโทรทัศน์และวิทยุกระจายเสียงแล้ว เครื่องโทรพิมพ์บางสำนักพิมพ์บางชนิดอาจใช้การติดต่อแบบนี้เช่นกันในการรับข่าวสารจากที่อื่นๆเพียงอย่างเดียว แสดงตัวอย่างการส่งผ่านแบบทิศทางเดียวได้ดังรูปที่ 2.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดและเปลี่ยนแปลงข้อมูล และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

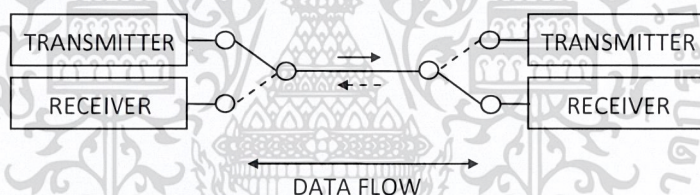
123378



รูปที่ 2.10 การส่งผ่านแบบทิศทางเดียว

2.3.2 การส่งผ่านข้อมูลแบบสองทิศทางแบบต่างเวลากัน (Half Duplex)

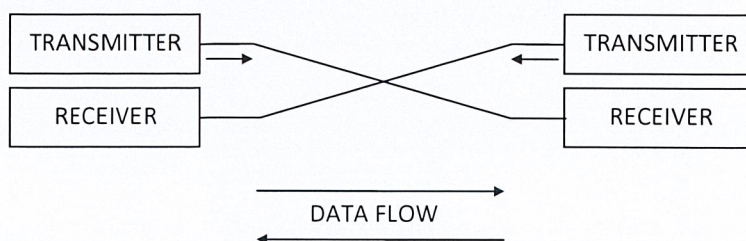
การส่งผ่านแบบ Half-duplex สามารถส่งและรับสัญญาณระหว่างกันได้ แต่ว่าต้องสลับกันส่งโดยฝ่ายหนึ่งเป็นตัวส่งและอีกฝ่ายเป็นตัวรับจะส่งพร้อมกันทั้ง 2 ด้านไม่ได้ ตัวอย่างเช่นการใช้วิทยุสมัครเล่นที่สามารถได้ต่อกันได้แต่ไม่พร้อมกัน แสดงรูปแบบการส่งผ่านแบบสองทิศทางแต่ต่างเวลากันดังรูปที่ 2.11



รูปที่ 2.11 การส่งผ่านแบบสองทิศทางแต่ต่างเวลากัน

2.3.3 การส่งผ่านข้อมูลแบบสองทิศทางที่เวลาเดียวกัน (Full-Duplex)

การส่งแบบ Full-Duplex จะเป็นในลักษณะที่ ผู้รับและผู้ส่งสามารถรับและส่งพร้อมๆกันในเวลาเดียวกันได้ ไม่จำเป็นต้องรอให้อีกฝ่ายหนึ่งเสร็จเสียก่อน เช่น การสื่อสารทางโทรศัพท์เราสามารถที่จะพูดได้ตอบพร้อมกัน แสดงรูปแบบการส่งผ่านแบบสองทิศทางที่เวลาเดียวกัน ได้ดังรูปที่ 2.12



รูปที่ 2.12 การส่งผ่านแบบสองทิศทางที่เวลาเดียวกัน

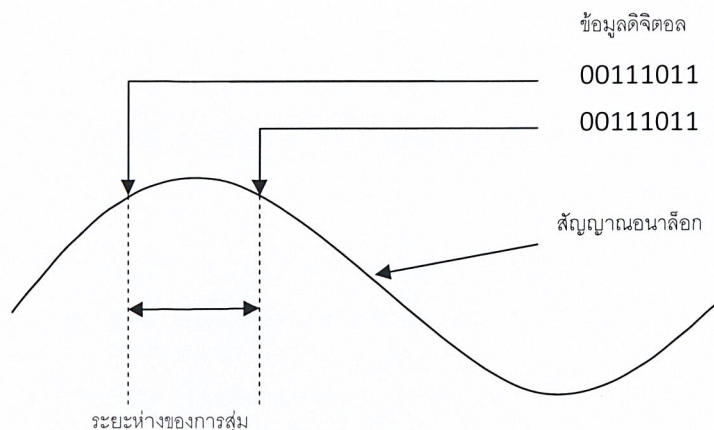
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การเปรียบเทียบระหว่างการสื่อสารแบบอนุกรมกับการสื่อสารข้อมูลแบบขนาน

1. ระยะทาง การสื่อสารข้อมูลแบบขนาน ปกติจะน้อยกว่า 100 ฟุต ส่วนการสื่อสารแบบอนุกรมมากกว่า 100 ฟุต
2. ความเร็วของการสื่อสารข้อมูลแบบขนานจะมีอัตราเร็วสูงมากในระยะทางที่ไม่ไกลมากนักส่วนในการสื่อสารแบบอนุกรมจะมีอัตราความเร็วของข้อมูลอยู่ในช่วง 0 – 2 ล้านบิตต่อวินาที
3. ระดับของสัญญาณการสื่อสารแบบขนาน การอินเทอร์เฟซ (Interface) จะใช้ระดับของสัญญาณที่ใช้กับอุปกรณ์ TTL คือสัญญาณลอจิก “1” และ “0” แทนด้วยระดับแรงดัน +5 โวลต์ และ 0 โวลต์ตามลำดับส่วนการสื่อสารแบบอนุกรมจะใช้มาตรฐาน EIA – RS232C คือมีระดับสัญญาณไฟ ± 12 โวลต์หรือใช้มาตรฐาน 20 mA Current Loop
4. ความผิดพลาดของสัญญาณการสื่อสารข้อมูลแบบขนานถ้ามีระยะทางไกลๆจะผิดพลาดได้ง่าย ส่วนการสื่อสารแบบอนุกรมจะการผิดพลาดของข้อมูลจะมีน้อยกว่า
5. ค่าใช้จ่าย การสื่อสารข้อมูลแบบขนานถ้าส่งในระยะทางไกลๆ จะสิ้นเปลืองค่าใช้จ่ายมากกว่าส่วนการสื่อสารแบบอนุกรมจะสิ้นเปลืองน้อยกว่าถึงแม้ว่าจะใช้อุปกรณ์เปลี่ยนแปลงสัญญาณจากข้อมูลแบบขนานไปเป็นอนุกรม และจากข้อมูลแบบอนุกรมไปเป็นแบบขนานในการสื่อสารข้อมูล เพราะใช้จำนวนสายน้อยกว่าจึงมีราคาทุนต่ำกว่า

2.5 การแปลงสัญญาณอนาล็อกเป็นดิจิตอล (Analog to Digital Converter)

การแปลงสัญญาณอนาล็อกเป็นข้อมูลดิจิตอลจะถูกแปลงเป็นจำนวนทางดิจิตอลโดยการสุ่มหรือแซมปลิง (Sampling) จะเห็นได้ดังรูปที่ 2.14 ถ้าสมมุติว่ามีเอาต์พุต 8 เส้น โดยเอาต์พุตแต่ละเส้นแสดงสถานะเป็น 0 หรือ 1 จะมีความแตกต่างทางรหัสไบนารีทั้งหมด 28 หรือ 256 รหัส



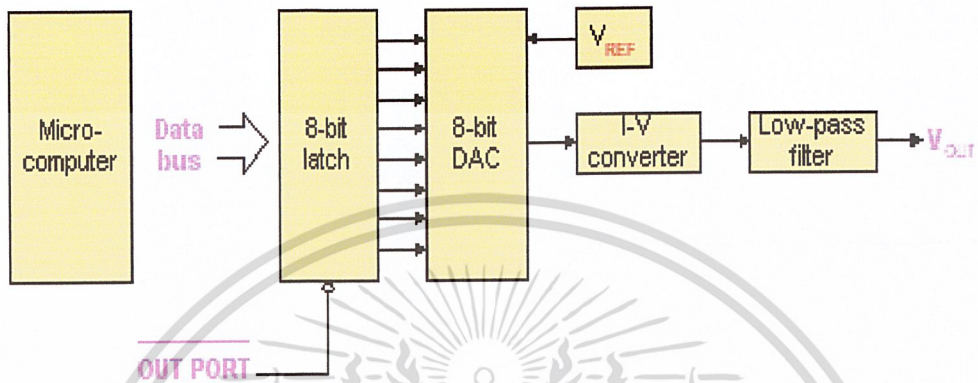
รูปที่ 2.13 การสุ่มสัญญาณอนาล็อกเพื่อกำหนดข้อมูลดิจิทัล

การแปลงสัญญาณอนาล็อกสู่สัญญาณดิจิทัลทำได้โดยกระบวนการสำคัญ 3 กระบวนการ คือการสุ่มค่าตัวอย่างสัญญาณ (Sampling) การจัดระยะของสัญญาณหรือการทำความไทซ์สัญญาณ (Quantization) และการเข้ารหัสสัญญาณ (Encoding) ในลำดับแรกสัญญาณอนาล็อกจะถูกสุ่มตัวอย่างตามทฤษฎีการสุ่มค่าตัวอย่างที่ช่วงเวลาห่างเท่าๆกันแบบคิสกรีต ที่เรียกว่า ระดับความไทซ์ (Quantizing Level) ค่าของตัวอย่างสัญญาณที่เข้ามาเปรียบเทียบกับนั้น ถ้าอยู่ใกล้ระดับใดมากที่สุดก็จะจัดประมาณค่าขนาดของตัวอย่างสัญญาณนั้นให้มีค่าขนาดตัวอย่างออกมาเท่ากับค่าของระดับคิสกรีตที่อยู่ใกล้ที่สุดนั้นการประมาณจัดแบ่งระดับสัญญาณเช่นนี้เรียกว่า การความไทซ์ (Quantizing) สัญญาณ สัญญาณที่ได้รับการความไทซ์แล้วนี้จะถูกนำมาเข้ารหัสเป็นสัญญาณดิจิทัล ซึ่งโดยทั่วไปแล้วจะเป็นรหัสเลขฐานสอง และรหัสดิจิทัลนี้ก็จะถูกแทนที่ด้วยพัลส์ที่มีรูปที่แน่นอน เพื่อให้ส่งผ่านช่องสื่อสารต่อไป

2.6 การแปลงสัญญาณดิจิทัลเป็นอนาล็อก (Digital to Analog Converter)

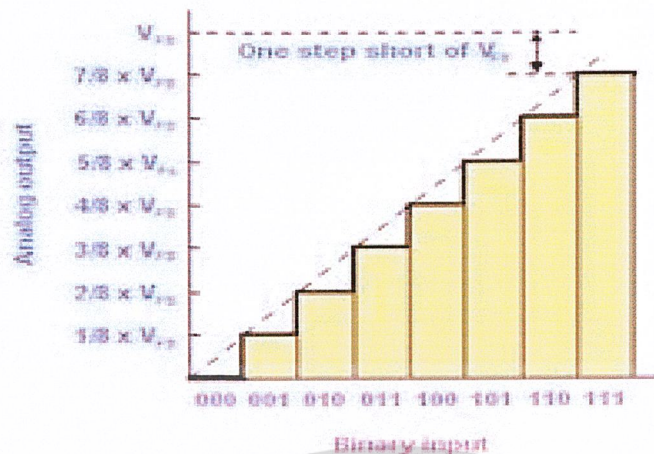
อุปกรณ์ทางอิเล็กทรอนิกส์โดยทั่วไปที่เป็นอนาล็อกสามารถควบคุมการทำงานโดยการให้อินพุตเป็นระดับแรงดันที่แตกต่างกัน ตัวอย่างเช่น มอเตอร์กระแสตรง ซึ่งควบคุมความเร็วโดยเปลี่ยนระดับแรงดัน (หรือกระแส) ของขดลวด เมื่อนำระบบดิจิทัลหรือไมโครคอนโทรลเลอร์มาใช้ควบคุมอุปกรณ์อิเล็กทรอนิกส์เหล่านี้ จึงต้องมีวงจรซึ่งสามารถแปลงสัญญาณทางดิจิทัลเป็น

ระดับแรงดันต่อเนื่องแบบอนาล็อกตั้งแต่ระดับ 0 โวลต์จนถึงระดับสูงสุดที่กำหนดไว้เรียกว่าวงจร
ดิจิตอลทูอนาล็อกคอนเวอร์เตอร์ (Digital to Analog Converter(DAC))



รูปที่ 2.14 ระบบการแปลงสัญญาณดิจิตอลเป็นอนาล็อก

รูปด้านบนแสดงถึงส่วนประกอบหลักของการแปลงสัญญาณดิจิตอลเป็นอนาล็อก โดยทั่วไปไมโครคอมพิวเตอร์จะมีเอาต์พุตเป็นค่าไบนารี วงจรแลกรับค่าไบนารีเข้ามาเพื่อส่งไปยัง วงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกในวงจรจะใช้แหล่งกำเนิดแรงดันหรือกระแสคงที่เพื่อ อ้างอิงในการแปลงข้อมูลไบนารีเป็นระดับกระแส ต่อมาจะมีวงจรแปลงจากกระแสเป็นระดับ แรงดัน (current-to-voltage converter) ซึ่งปกติจะใช้โอปแอมป์ทำยลสุด สัญญาณอนาล็อกที่ได้จะ ผ่านวงจรกรองสัญญาณความถี่ต่ำผ่าน (low-pass filter) เพื่อกำจัดสัญญาณความถี่สูงที่แฝงอยู่ใน สัญญาณที่สร้างขึ้นมา



รูปที่ 2.15 Transfer Curve ในอุดมคติของการแปลงสัญญาณดิจิทัลเป็นอนาล็อก 3 บิต

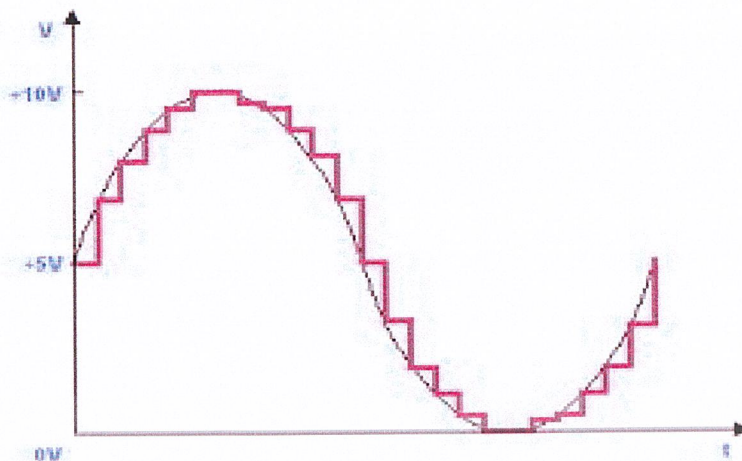
รูปด้านบนเป็นกราฟแสดงถึงความสัมพันธ์ระหว่างเอาต์พุตที่เป็นอนาล็อกกับอินพุตที่เป็นดิจิทัลขนาด 3 บิต เรียกว่า transfer curve สังเกตว่าเมื่ออินพุตไบนารีเพิ่มขึ้นเอาต์พุตอนาล็อกจะเพิ่มในลักษณะขั้นบันได ขนาดของแต่ละขั้นหาได้จาก

$$\text{step size} = V_{FS}/2^n$$

เมื่อให้ V_{FS} คือระดับแรงดันเอาต์พุตสูงสุด

n คือจำนวนบิตของอินพุต

เนื่องจากเอาต์พุตของการแปลงสัญญาณดิจิทัลเป็นอนาล็อกจะเพิ่มขึ้นเป็นขั้นๆ รูปคลื่นสัญญาณที่ได้จากการแปลงสัญญาณดิจิทัลเป็นอนาล็อกจึงมีลักษณะไม่เรียบ ดังตัวอย่างในรูปด้านล่างซึ่งแสดงถึงสัญญาณไซน์ที่สร้างจากการแปลงสัญญาณดิจิทัลเป็นอนาล็อก



รูปที่ 2.16 คลื่น ไชน์ที่สร้างจากการแปลงสัญญาณดิจิทัลเป็นอนาล็อก

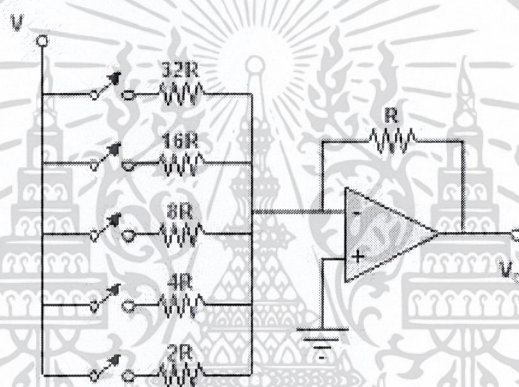
ถ้าเพิ่มจำนวนบิตความละเอียดของวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกของวงจรแปลงสัญญาณจะเพิ่มขึ้นเช่น เมื่อใช้วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก 12 บิตและ $V_{FS} = 5.0$ โวลต์ ความละเอียดคือ 5.0 โวลต์ต่อ $4096 = 1.22$ มิลลิโวลต์ ซึ่งจะละเอียดกว่าวงจรแปลงสัญญาณ 8 บิต ถึง 16 เท่าความถูกต้องของวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกขึ้นอยู่กับหลายส่วน

- **Quantization error** วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก 8 บิต $V_{FS} = 5$ โวลต์ เอาต์พุตจะมีความละเอียด 19.53 มิลลิโวลต์ ถ้าต้องการเอาต์พุต 4.0 โวลต์วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกได้ใกล้เคียงที่สุดคือ 4.04 โวลต์ ผิดพลาดไป 4 มิลลิโวลต์ โดยทั่วไปค่าผิดพลาดจะเท่ากับ ± 0.5 LSB (Least significant bit) ตัวอย่างเช่น วงจรแปลงสัญญาณ ตัวอย่างเช่นวงจรแปลงสัญญาณ 8 บิตความผิดพลาดจะเป็น 1 ใน 512 หรือ ± 0.195 เปอร์เซ็นต์

- **Offset and Gain errors** เมื่ออินพุตเป็น 0 แต่เอาต์พุตวงจรแปลงสัญญาณไม่เป็น 0 เรียกว่า offset error และอาจเกิดร่วมกับ gain error ความผิดพลาดเหล่านี้ทำให้เกิด transfer curve โค้งขึ้นหรือลงอยู่กับความไม่สมดุลภายในการเปลี่ยนแปลงสัญญาณดิจิทัลเป็นอนาล็อก อย่างไรก็ตาม offset error และ gain error จะแก้ไขได้โดยใช้ความดันปรับค่าได้ไว้ภายนอก

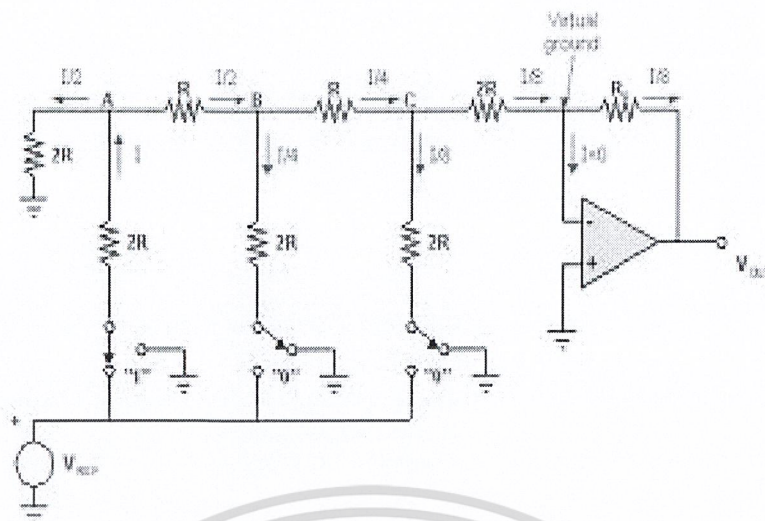
- **Nonlinearity** คือค่าความคลาดเคลื่อนสูงสุดของ transfer curve เทียบกับเส้นตรงจากจุดศูนย์และจุดสูงสุด ซึ่งจะขึ้นอยู่กับความผิดพลาดของส่วนประกอบภายในวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกในซีทข้อมูลของวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกจะระบุเป็นเปอร์เซ็นต์เทียบกับค่าสูงสุดหรือระบุเป็นเศษส่วนของ LSB (โดยทั่วไปคือ ± 0.5 LSB)

- **setting time** คือช่วงเวลานับตั้งแต่อินพุตจนกระทั่งวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกให้เอาต์พุตวัดเมื่อเอาต์พุตที่ได้น้อยกว่าผิดพลาดน้อยกว่าค่าจริงน้อยกว่า 0.5 LSB ค่าเวลานี้อาจน้อยกว่า 100 นาโนวินาที สำหรับวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกความเร็วสูงและอาจมากกว่าในวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกราคาถูก



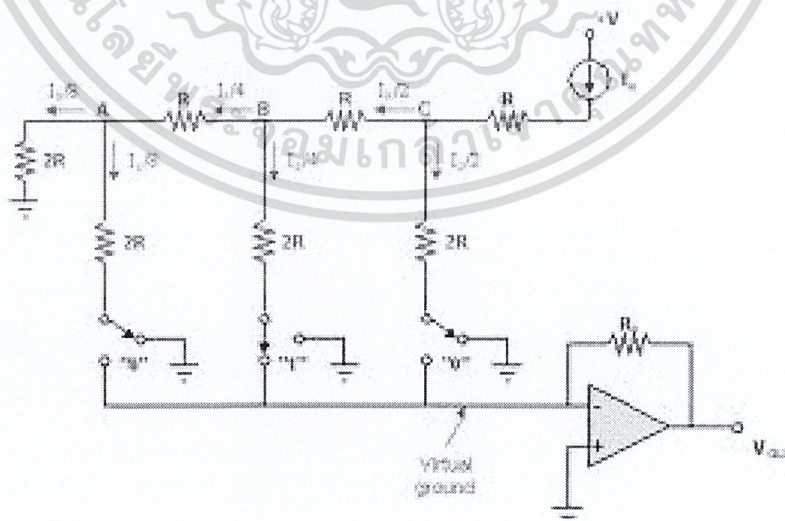
รูปที่ 2.17 Summed Source DAC

เป็นวงจรอย่างง่ายในการแปลงสัญญาณดิจิทัลเป็นอนาล็อกซึ่งเป็นวงจร Summing Amp มีความต้านทานค่า 2R, 4R และ 8R เพื่อให้กระแสที่ผ่านความต้านทานแต่ละตัวมีค่าลดลงเป็น 2 เท่าความต้านทานตัวล่างสุด (2R) จะเป็น MSB ส่วนตัวบนสุดจะเป็น LSB ข้อเสียของการใช้วงจรลักษณะนี้ในทางปฏิบัติค่าความต้านทานที่ต่างกันเป็น 2 เท่า คือ 2R, 4R, 8R จะไม่สามารถหาได้โดยง่ายจึงมีการปรับปรุงเป็นวงจร R-2R



รูปที่ 2.18 Switched Voltage R-2R การแปลงสัญญาณดิจิทัลเป็นอนาล็อก

รูปด้านบนเป็นการแปลงสัญญาณดิจิทัลเป็นอนาล็อก 3 บิต ใช้โอปแอมป์และความต้านทานเพียง 2 ค่าคือ R และ 2R สังเกตว่าอินพุตดิจิทัลจะมาจากสวิตช์ทั้ง 3 ซึ่งอาจต่อกับกราวด์ (ลอจิก 0) หรือต่อกับ V_{REF} (ลอจิก 1) ตัวอย่างนี้ อินพุตเป็น 001 พิจารณากระแส I เมื่อผ่านจุด A จะถูกแบ่งเป็น 2 ส่วนเท่าๆกัน เหลือ $I/2$ เมื่อผ่านจุด B และ C จะถูกแบ่งอีกครั้งเป็น $I/4$ และ $I/8$ ตามลำดับสวิตช์ซ้ายสุดจะเป็น LSB ขวาสุดจะเป็น MSB



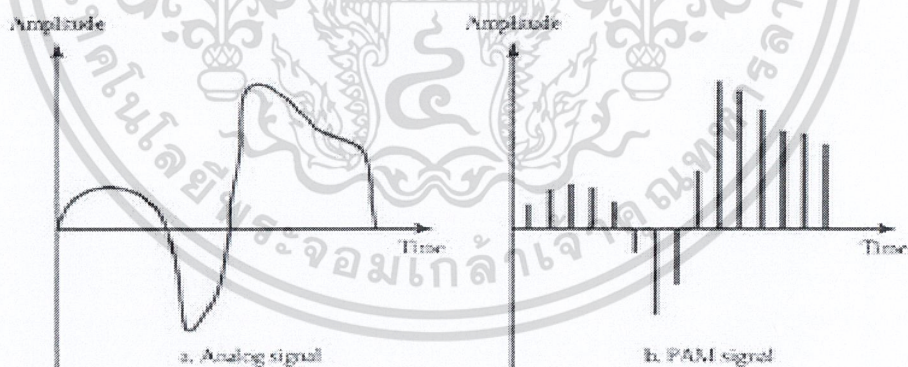
รูปที่ 2.19 Switched Current R-2R การแปลงสัญญาณดิจิทัลเป็นอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนี้เปลี่ยนจากการใช้แรงดันอ้างอิง (V_{REF}) มาเป็นกระแสอ้างอิง (I_R) กระแสที่ผ่านสวิตช์แต่ละตัว จากความมาช้าจะเป็น $I_R/2$, $I_R/4$ และ $I_R/8$ ตามลำดับตามลำดับวงจรลักษณะนี้จะมีความเร็วสูงกว่า วงจร Switched Voltage เนื่องจากคาปาซิแตนซ์ที่รอยต่อ (junction capacitance) ของความต้านทาน แต่ละตัวจะไม่ถูกชาร์จและดิชาร์จเหมือนวงจร Switched Voltage ในการแปลงสัญญาณดิจิทัล เป็นอนาล็อกยังมีวิธีอื่นอีกซึ่งเรายกตัวอย่างเพียงเท่านี้

2.7 การสุ่มตัวอย่าง (Sampling)

การสุ่มตัวอย่าง หมายถึง การเลือกหรือสุ่มค่าแรงดันที่ตำแหน่งใดๆ ของสัญญาณอนาล็อก ซึ่งสัญญาณที่ได้มาจากการสุ่มตัวอย่างสัญญาณแต่ละครั้ง จะเป็นค่าแรงดันค่าหนึ่งค่าใด ในช่วงเวลาที่สุ่มเพียงค่าเดียวในทางปฏิบัตินั้นจำนวนครั้งหรือความถี่ตัวอย่างสัญญาณใดๆ จะต้องมีความมากกว่า หรือเท่ากับสองเท่าของความถี่สูงสุดของสัญญาณที่สนใจ โดยผลของการสุ่ม ตัวอย่างของสัญญาณอนาล็อกใดๆ จะได้สัญญาณที่มีลักษณะเป็นสัญญาณที่ไม่ต่อเนื่อง (Discrete) ซึ่งยังคงคุณสมบัติต่างๆ ของสัญญาณเดิมไว้ได้คือ เมื่อวงจรกรองความถี่ต่ำผ่านแล้วเรายังสามารถได้สัญญาณที่มีความถี่และเฟสเท่ากับสัญญาณอินพุตก่อนที่จะทำการสุ่ม



รูปที่ 2.20 สัญญาณอนาล็อกที่ทำการสุ่มแล้วได้เป็นสัญญาณ PAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 องค์ประกอบของระบบการสื่อสารพื้นฐาน 4 ส่วน คือ

1. เครื่องส่งสัญญาณ (Transmitter) เครื่องส่งสัญญาณคือวงจรอิเล็กทรอนิกส์ที่ถูกออกแบบมาเพื่อแปลงข้อมูลข่าวสาร หรือเสียงพูดให้เป็นสัญญาณรูปแบบที่สามารถส่งออกไปใน ตัวกลางหรือช่องสัญญาณ ได้แก่ อุปกรณ์ที่ใช้ในการส่งสัญญาณคลื่นวิทยุกระจายเสียง
2. ช่องสัญญาณ (Communication Chanel) เป็นตัวกลางที่ให้สัญญาณอิเล็กทรอนิกส์ สามารถส่ง ณ สถานที่หนึ่งผ่านไปยังผู้รับในอีกสถานที่หนึ่งได้ ตัวกลางในที่นี้ได้แก่ คลื่นวิทยุ ใน ตัวกลางนี้มีส่วนทำให้สัญญาณที่ถูกส่งลดทอนลงไปได้ส่วนหนึ่ง
3. สัญญาณรบกวน (Noise) เป็นสัญญาณของพลังงานรูปแบบต่างๆ ที่มีลักษณะไม่แน่นอนเข้ามา ในระบบสื่อสารมีผลรบกวนสัญญาณ ข้อมูลข้อมูลที่ถูกส่งมาในช่องสื่อสารบางครั้ง สัญญาณรบกวนอาจเกิดขึ้นในวงจรของเครื่องรับสัญญาณก็ได้สำหรับระบบสื่อสารไร้สาย นั้นสัญญาณรบกวนมีอยู่ทั่วไปในอากาศ เช่น สัญญาณจากปรากฏการณ์ฟ้าแลบ
4. เครื่องรับสัญญาณ (Receiver) เป็นวงจรอิเล็กทรอนิกส์ที่ถูกออกแบบมาให้รับสัญญาณที่ถูกส่งทางช่องการสื่อสารและทำการแปลงสัญญาณให้ไปอยู่ในรูปแบบที่ผู้รับปลายทาง สามารถเข้าใจเช่นการสื่อสารดาวเทียม

2.9 โครงสร้างทางฮาร์ดแวร์เบื้องต้น ของไมโครคอนโทรลเลอร์ PIC16F887

ไมโครคอนโทรลเลอร์ตระกูล PIC มีสถาปัตยกรรมแบบ (Harvard architecture) กล่าวคือ มีการแยกหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลออกจากกัน โดยมีบัสสำหรับติดต่อ แยกกันด้วย ดังแสดงในรูปที่ 1-1 จะเห็นว่าซีพียูภายในไมโครคอนโทรลเลอร์จะติดต่อกับ หน่วยความจำโปรแกรมด้วยบัสแอดเดรส 13 บิตและบัสข้อมูลหน่วยความจำโปรแกรม 14 บิต ในขณะที่บัสสำหรับติดต่อกับหน่วยความจำข้อมูลและรีจิสเตอร์ภายในเป็นแบบ 8 บิตทั้งบัส แอดเดรสบัสข้อมูล

นอกจากการจัดสถาปัตยกรรมแบบนี้แล้ว การกระทำคำสั่งทำงานของ

ไมโครคอนโทรลเลอร์ PIC ยังใช้กระบวนการที่เรียกว่า ไปป์ไลน์ (pipeline) ทำให้สามารถเฟตซ์ คำสั่งถัดไป ในขณะที่กำลังเอ็กซิกิวต์คำสั่งในปัจจุบันส่งผลให้ความเร็วในการทำงานของ

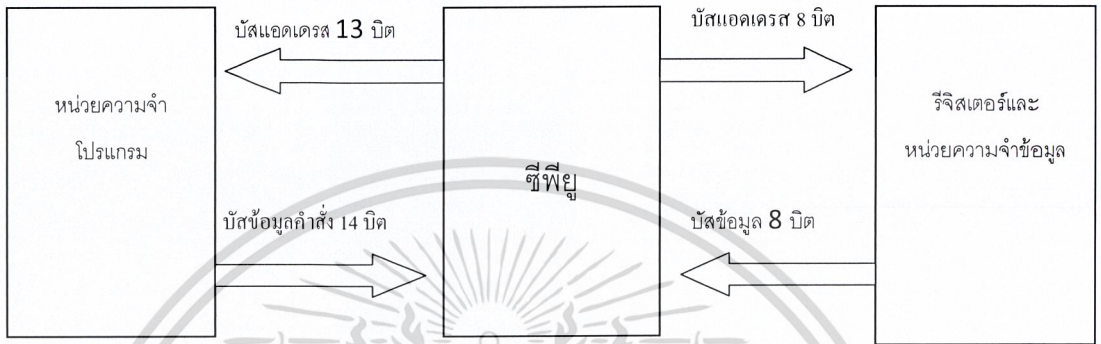
ไมโครคอนโทรลเลอร์เพิ่มมากขึ้น นั่นจึงเป็นที่มาของความสามารถในการกระทำคำสั่ง 1 คำสั่ง ภายในสัญญาณนาฬิกา 1 ลูก (กระบวนการเฟตซ์ (fetch) เป็นกระบวนการเรียกคำสั่งออกจาก

หน่วยความจำโปรแกรมแล้วทำการแปลคำสั่งนั้นให้เป็นเลขฐานสิบหกเพื่อให้ซีพียูเข้าใจ ส่วน

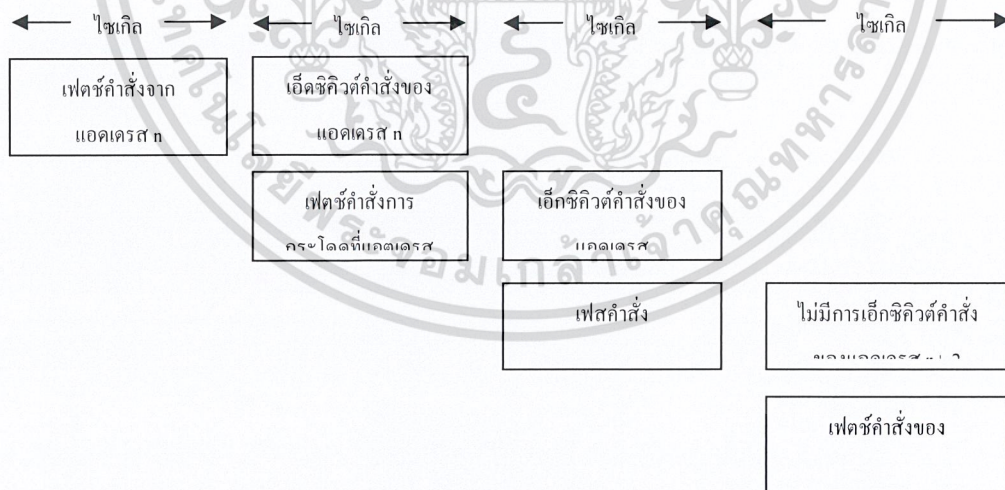
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการเอ็ชชีวิคต์คำสั่งที่ 1 ซึ่พียูจะเริ่มค้นเฟตซ์คำสั่งจากแอดเดรส n+1 ต่อเนื่องกันไปได้
 ในทันทีและทำนองเดียวกันขณะที่กำลังเอ็ชชีวิคต์คำสั่งแอดเดรส n+1 ซึ่พียูก็จะดำเนินการเฟตซ์
 คำสั่งที่แอดเดรส n+2 ต่อไป

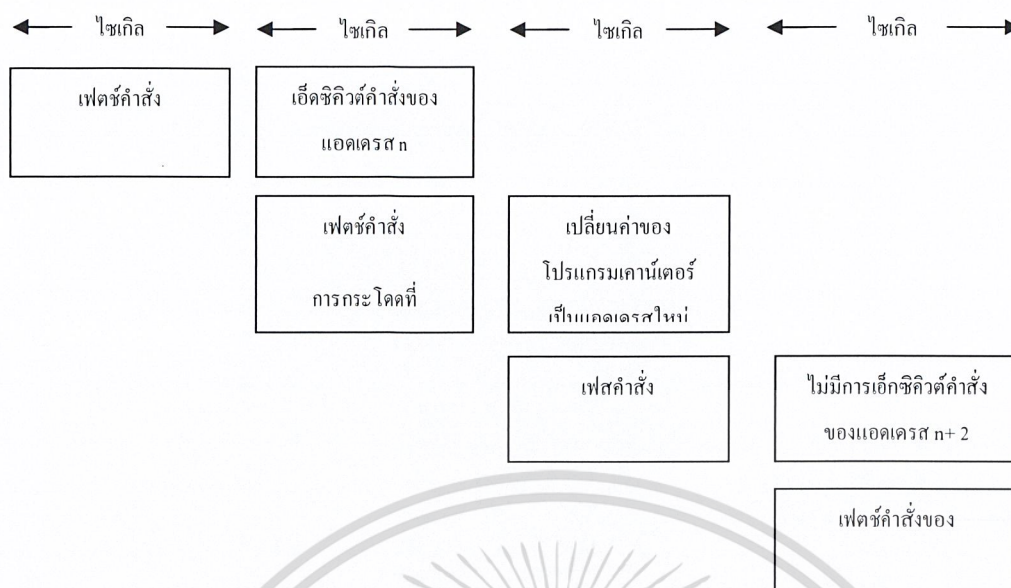


รูปที่ 2.21 ไดอะแกรมแสดงรูปแบบสถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบฮาร์วาร์ด



รูปที่ 2.22 แสดงไดอะแกรมของกระบวนการไปป์ไลน์ที่ใช้ในไมโครคอนโทรลเลอร์ PIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 แสดง ไดอะแกรมของกระบวนการไปป์ไลน์เมื่อกระทำคำสั่งการกระ โดค

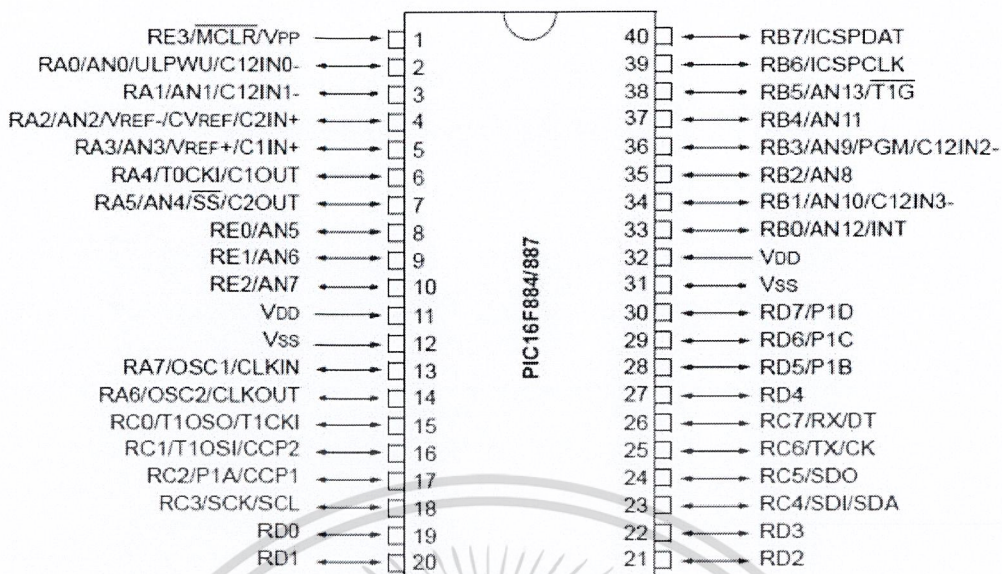
แต่ถ้าคำสั่งที่กระทำนั้นเป็นคำสั่งการกระ โดคจะมีขั้นตอนที่เพิ่มขึ้นมา ดังรูปที่ 1-3 เมื่อทำการเอ็คซิวคัต์คำสั่งที่แอดเดรส n ซีพียูก็จะเฟตซ์คำสั่งที่แอดเดรส n+1 ปรากฏว่าคำสั่งที่แอดเดรส n+1 นั้นเป็นคำสั่งการกระ โดคดังนั้นในไซเกิลถัดไปจึงยังไม่เกิดการเอ็คซิวคัต์ในทันทีแต่จะเป็นการเปลี่ยนค่าของโปรแกรมเคาน์เตอร์(PC:Program Counter) ซึ่งเป็นรีจิสเตอร์ที่ใช้ใช้ในการระบุแอดเดรสถัดไปที่ซีพียูจะไปทำงานทำให้เกิดการกระ โดคไปยังแอดเดรสใหม่นั้นซีพียูจะทำการเฟตซ์คำสั่งที่แอดเดรส n+2 ต่อไปตามขั้นตอนปกติแต่ทว่าเมื่อขั้นตอนปกติสิ้นสุดลง แอดเดรสของการทำงานเปลี่ยนไป จึงไม่เกิดการเอ็คซิวคัต์คำสั่งที่แอดเดรส n+2 แต่จะเกิดการเฟตซ์คำสั่งที่แอดเดรสใหม่ที่กระ โดคมาแทน จากนั้นจึงเข้าสู่กระบวนการทำงานตามปกติต่อไปดังนั้นคำสั่งการกระ โดค จึงต้องใช้ขนาดของหน่วยความจำมากกว่า 1 ไบต์ ส่งผลให้ต้องใช้สัญญาณนาฬิกาในการกระทำคำสั่งในกลุ่มนี้ 2 ลูก ซึ่งแตกต่างจากคำสั่งอื่นๆของ ไมโครคอนโทรลเลอร์ PIC ที่ใช้สัญญาณนาฬิกาเพียง 1 ลูก

2.9.1 โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F887

ส่วนประกอบหลักคือ ซีพียู หน่วยความจำโปรแกรม หน่วยความจำข้อมูล ส่วนติดต่อพอร์ต ส่วนจัดการสัญญาณนาฬิกาของระบบ วงจรรีเซตหลัก ส่วนควบคุมการตอบสนองอินเตอร์รัปต์และส่วนจัดการด้านไฟเลี้ยง โมดูลฟังก์ชันพิเศษอีกมากมายเพื่อช่วยให้ PIC16F887 มีความสามารถสูงขึ้นมากได้แก่ วงจรบราวน์เอาต์รีเซต (brown-out reset) ส่วนแก้ไขข้อมูลในวงจรหรือดีบั๊กเกอร์ (In-circuit debugger) วงจรโปรแกรมข้อมูลด้วยแรงดันต่ำ (low-voltage programming) ไทเมอร์ที่มีมากถึง 3 ตัว วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัลขนาด 10 บิต โมดูลเชื่อมต่ออนุกรม (SPI : Serial Peripheral Interfacing) โมดูลเชื่อมต่ออุปกรณ์ระบบบัส I²C โมดูลสื่อสารอนุกรม (USART : Universal Synchronous Asynchronous Receiver Transmitter) โมดูลเปรียบเทียบสัญญาณตรวจับสัญญาณ-วงจรมอดูเลชันทางความกว้างของพัลส์หรือ PWM (CCP: Compare Capture Pulse-width modulation) วงจรเปรียบเทียบแรงดันอนาล็อกและ โมดูลสร้างแรงดันอ้างอิง

ขนาดของหน่วยความจำโปรแกรมแบบแฟลชสำหรับ PIC16F887 คือ 8 กิโลไบต์ (1 ไบต์เท่ากับ 14 บิต) หน่วยความจำข้อมูล 368 ไบต์ และหน่วยความจำข้อมูลอีพรอม 256 ไบต์ โดยสามารถสรุปคุณสมบัติทางเทคนิคและการจัดขาของ PIC16F887 แสดงดังรูป

ในตารางที่ 2.21 เป็นรายละเอียดของการทำงานในแต่ละของขาสัญญาณของไมโครคอนโทรลเลอร์ PIC16F887 การทำงานและการใช้งานขาสัญญาณทั้งหมดของไมโครคอนโทรลเลอร์ PIC16F887 จะได้กล่าวถึงในบทต่อไป



รูปที่ 2.24 ไดอะแกรมแสดงรูปแบบสถาปัตยกรรมของไมโครคอนโทรลเลอร์

2.9.2 คุณสมบัติทางเทคนิคของ PIC16F887

คุณสมบัติหลัก

- ซีพียูเป็นแบบ RISC (Reduced Instruction-Set Computer) มีคำสั่งใช้งานเพียง 35 คำสั่ง
- สามารถกระทำคำสั่งโดยใช้สัญญาณเพียงหนึ่งลูก ยกเว้นคำสั่งกระโดด
- ความถี่สัญญาณนาฬิกา ตั้งแต่ไฟตรงถึง 20MHZ
- เลือกวจรกำเนิดสัญญาณนาฬิกาได้ทั้งจากภายในและภายนอก
- หน่วยความจำโปรแกรม 8 กิโลเวิร์ด เขียนลบได้ 100000 รอบ
- หน่วยความจำข้อมูลแรมหรือรีจิสเตอร์ 368 ไบต์
- ขนาดหน่วยความจำข้อมูลอีพรอม 256 ไบต์ เขียน-ลบได้ 100000 รอบ
- คอบสนองแหล่งกำเนิดอินเตอร์รัปต์สูงสุดถึง 15 แหล่งขึ้นอยู่กับเบอร์ของไมโครคอนโทรลเลอร์
- มีสแต็ก 8 ระดับ
- มีวงจรเพาเวอร์อนรีเซต (POR)
- มีเพาเวอร์อัพไทมเมอร์ (PWRT) และออสซิลเลเตอร์สตาร์ทอัพไทมเมอร์ (OST)
- มีวงจรวอตช์ด็อกไทมเมอร์ (WDT) มีวงจรออสซิลเลเตอร์ในตัวทำให้มีความน่าเชื่อถือในการทำงานสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เลือกรับประกันข้อมูลทั้งในหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลสามารถเลือกระดับการป้องกันได้
- สามารถโปรแกรมโดยใช้แรงดัน +5V ได้
- รองรับการแก้ไขข้อมูลในหน่วยความจำโปรแกรมด้วยกระบวนการ ICD (In-circuit Debugger)
- ซีพียูสามารถอ่านและเขียนหน่วยความจำโปรแกรมได้
- พอร์ตอินพุตเอาต์พุตดิจิทัลรวม 35 ขา
 - กระแสซิงก์และซอร์สของพอร์ต 25 mA
 - สามารถเลือกการพูลอัพภายในได้
 - รองรับการอินเตอร์รัปต์แบบเปลี่ยนแปลงลอจิกที่ขาพอร์ต
- ไฟเลี้ยง +2 ถึง +5.5V
- มีวงจรตรวจจับระดับแรงดันไฟเลี้ยง (Brown-out detection) เพื่อการรีเซตซีพียู
- มีโหมดประหยัดพลังงาน
- การใช้พลังงานไฟฟ้าในกรณีไม่ขับโหลด
 - น้อยกว่า 2 mA ที่ไฟเลี้ยง +5V และสัญญาณนาฬิกา 4 MHz
 - 11 μ A ที่ไฟเลี้ยง +2V และสัญญาณนาฬิกา 32kHz
 - 50 nA ในโหมดประหยัดพลังงานหรือสแตนด์บาย

คุณสมบัติพิเศษเพิ่มเติม

- ไทเมอร์ 3 ตัวคือ ไทเมอร์ 0 ขนาด 8 บิต มีปริสเกลเลอร์ขนาด 8 บิตในตัว ไทเมอร์ 1 ขนาด 16 บิตพร้อมปริสเกลเลอร์ และ ไทเมอร์ 2 ขนาด 8 บิตมีปริสเกลเลอร์ โพสต์สเกลเลอร์ และ รีจิสเตอร์คาบเวลา (period register) ขนาด 8 บิตในตัว
- มีโมดูล CCP 2 ชุดโดย
 - ส่วนตรวจจับสัญญาณหรือแคปเจอร์ (Capture) มีขนาด 16 บิต ความละเอียดสูงสุด 12.5 นาโนวินาที
 - ส่วนเปรียบเทียบสัญญาณ (Compare) มีขนาด 16 บิต ความละเอียดสูงสุด 200 นาโนวินาที
 - วงจร PWM มีความละเอียดสูงสุด 10 บิต 1 2 หรือ 4 ช่องความถี่สูงสุด 20 kHz สามารถ

โปรแกรมค่าเวลาวิกฤตสำหรับใช้กับวงจรจับมอดูร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มีวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล 10 บิต 14 ช่อง
- มีวงจรเปรียบเทียบแรงดันอนาลอก 2 ชุดพร้อมวงจรกำเนิดแรงดันอ้างอิงแบบคงที่และโปรแกรมได้
- วงจรเชื่อมต่ออุปกรณ์อนุกรมทั้ง SPI และบัส I²C
- วงจรสื่อสารข้อมูลอนุกรม (USART) รองรับระบบบัสแบบ RS-232 RS-485 และ LIN2.0

2.9.3 รู้จักและใช้งาน SPI (Serial Peripheral Interface)

โมดูลเชื่อมต่ออุปกรณ์อนุกรมใน PIC16F887

ในไมโครคอนโทรลเลอร์ PIC16F887 ได้บรรจุส่วนเชื่อมต่ออุปกรณ์พิเศษไว้มากมายจากที่ได้กล่าวมาแล้วไม่ว่าจะเป็นโมดูล (EUSART) สำหรับการสื่อสารข้อมูลอนุกรม CCP หรือ ECCP สำหรับตรวจจับสัญญาณ-เปรียบเทียบข้อมูลและสร้างสัญญาณ PWM โมดูลแปลงสัญญาณอนาลอกเป็นดิจิทัล 10 บิต และ โมดูลเปรียบเทียบแรงดันอนาลอก ที่จะกล่าวถึงใน 2 บทต่อไปนี้เป็นโมดูลพิเศษที่บ่งบอกให้เห็นว่า PIC16F887 คือไมโครคอนโทรลเลอร์ตัวพิเศษที่ควรค่าแก่การนำไปใช้งานอย่างยิ่ง นั่นคือ โมดูล SPI หรือ โมดูลเชื่อมต่ออุปกรณ์อนุกรม และเชื่อมต่อแบบระบบบัส I²C โดยบทนี้จะกล่าวถึงโมดูล SPI ก่อน

โมดูลเชื่อมต่อแบบซิงโครนัส

(Master Synchronous Serial Port module : MSSP)

ทั้งโมดูล SPI และ I2C จะทำงานภายใต้ส่วนควบคุมหลักเดียวกันนั่นคือ โมดูลเชื่อมต่ออนุกรมแบบซิงโครนัส หรือ MSSP (Master Synchronous Serial Port module) ภายในโมดูล MSSP บรรจุส่วนเชื่อมต่ออุปกรณ์ 2 แบบ คือ SPI (Serial Peripheral Interfacing) หรือส่วนเชื่อมต่ออุปกรณ์อนุกรมและ I²C (Inter-Integrated Circuit) หรือส่วนเชื่อมต่อระบบบัส I²C

รีจิสเตอร์หลักที่ใช้งานในโมดูลนี้มี 4 ตัวคือ SSPBUF SSPSTAT SSPCON และ SSPCON2 แต่ละตัวมีหน้าที่ที่แตกต่างกันไปในโหมดการทำงานที่ต่างกัน ดังมีรายละเอียดต่อไปนี้

SSPBUF (Synchronous Serial Port Receive Buffer/Transmit register):

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์บัพเฟอร์ของโมดูล MSSP

มีขนาด 8 บิต มีแอดเดรสอยู่ที่ 0x13 ในแบงก์ 0 ใช้เก็บข้อมูลที่ต้องการส่งหรือรับเข้ามาของโมดูล MSSP

SSPSTAT (Synchronous Serial Port Status register):

รีจิสเตอร์แสดงสถานะการทำงานของโมดูลเชื่อมต่ออนุกรม

มีขนาด 8 บิต มีแอดเดรสอยู่ที่ 0x94 ในแบงก์ 1 ใช้แสดงสถานะการทำงานของโมดูลเชื่อมต่ออนุกรมแบบซิงโครนัสทั้งในส่วนของ SPI และ I²C มีรายละเอียดดังนี้

SSPSTAT: MSSP STATUS REGISTER (I²C MODE) (ADDRESS 94h)

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	RAW	UA	BF
bit 7							bit 0

บิต 7 – SMP (Sample bit) : บิตเลือกตำแหน่งสุ่มสัญญาณ

ในโหมด SPI มาสเตอร์

“0”- เลือกสุ่มข้อมูลอินพุตที่กึ่งกลางของช่วงเวลาข้อมูลเอาต์พุต

“1”- เลือกสุ่มข้อมูลอินพุตที่ปลายของช่วงเวลาข้อมูลเอาต์พุต

ในโหมด SPI สเลฟ

บิตนี้เป็น “0” เมื่อเลือกให้โมดูลทำงานให้โหมดสเลฟ

ในโหมด I²C

“0”- เอ็นเอเบิลส่วนควบคุมความเร็วในการถ่ายทอข้อมูลในกรณีความเร็วสูง 400kHz

“1”- ดิสเอเบิลส่วนควบคุมความเร็วในการถ่ายทอข้อมูลที่ความเร็วมาตรฐาน 100kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต 6 – CKE (Clock Edge Select bit): บิตเลือกขอบขาสัญญาณนาฬิกาสำหรับโมดูล SPI

ในโหมด SPI

กรณีบิต CKP (บิต 4 ในรีจิสเตอร์ SSPCON) เป็น “0”

“0” - เลือกส่งข้อมูลที่ขอบขาลงของสัญญาณนาฬิกาที่ขา SCK

“1” - เลือกส่งข้อมูลที่ขอบขาขึ้นของสัญญาณนาฬิกาที่ขา SCK

กรณีบิต CKP (บิต 4 ในรีจิสเตอร์ SSPCON) เป็น “1”

“0” - เลือกส่งข้อมูลที่ขอบขาขึ้นของสัญญาณนาฬิกาที่ขา SCK

“1” - เลือกส่งข้อมูลที่ขอบขาลงของสัญญาณนาฬิกาที่ขา SCK

ในโหมด I²C

“0” – เลือกให้ระดับสัญญาณอินพุตเป็นไปตามข้อกำหนดของระบบบัส I²C

“1” – เลือกให้ระดับสัญญาณอินพุตเป็นไปตามข้อกำหนดของ SMBUS

บิต 5 - D/A (DATA/ADDRESS bit): บิตแสดงชนิดของข้อมูล ใช้ในโหมด I²C เท่านั้น

“0” - แสดงว่าข้อมูลไบต์ล่าสุดที่รับหรือส่งเป็นค่าของแอดเดรส

“1” – แสดงว่าข้อมูลไบต์ล่าสุดที่รับหรือส่งเป็นค่าของข้อมูล (Data)

บิต 4 – (Stop bit): บิตแสดงสถานะบิตหยุด ใช้ในโหมด I²C เท่านั้น

“0” ยังตรวจจับบิตหยุดไม่ได้

“1” ตรวจจับบิตหยุดได้

บิตนี้จะเคลียร์อัตโนมัติเมื่อดีสเอเบิลการทำงานของโมดูล MSSP หรือเกิดการรีเซต

บิต 3 – (Start bit): บิตแสดงสถานะบิตเริ่มต้น ใช้ใน โหมด I²C เท่านั้น

“0” ยังตรวจจับบิตเริ่มต้นไม่ได้

“1” ตรวจจับบิตเริ่มต้นได้

บิตนี้จะเคลียร์อัตโนมัติเมื่อคิสเอเบิลการทำงานของโมดูล MSSP หรือเกิดการรีเซต

บิต 2 – R/W(Read/Write bit information): บิตแสดงสถานะการอ่านหรือเขียนข้อมูล ใช้ใน โหมด I²C เท่านั้น

ในโหมด I²C มาสเตอร์

“0”- ไม่มีการส่งข้อมูล

“1”- ยังอยู่ในระหว่างการส่งข้อมูล

ในโหมด I²C สเลฟ

“0” กำลังเขียนข้อมูล

“1” กำลังอ่านข้อมูล

บิต 1 – (UA Update Address bit): บิตปรับปรุงแอดเดรส ใช้ในโหมด I²C แบบ 10 บิตแอดเดรส เท่านั้น

“0”- ไม่ต้องการปรับปรุงแอดเดรส

“1”- แสดงความต้องการปรับปรุงแอดเดรสที่อยู่ในรีจิสเตอร์ SSPADD

บิต 0 – BF(Buffer Full status bit): บิตแสดงบัฟเฟอร์เต็ม

ในกรณีรับข้อมูลทั้งใน โหมด SPI และ I²C

“0”- การรับข้อมูลไม่สมบูรณ์ รีจิสเตอร์ SSPBUF ว่าง

“1”- การรับข้อมูลสมบูรณ์ รีจิสเตอร์ SSPBUF เต็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีส่งข้อมูลเฉพาะในโหมด I²C เท่านั้น

“0”- การส่งข้อมูลสมบูรณ์ (ไม่รวมถึงรับรู้และบิตหยุด) รีจิสเตอร์ SSPBUF ว่าง

“1”- ยังอยู่ในระหว่างการส่งข้อมูลสมบูรณ์ (ไม่รวมถึงรับรู้และบิตหยุด) รีจิสเตอร์ SSPBUF เต็ม

SSPCON (Synchronous Serial Port Control register):

รีจิสเตอร์ควบคุมการทำงานของโมดูล MSSP

มีขนาด 8 บิต แอดเดรสอยู่ที่ 0x14 ในแบงก์ 0 เป็นรีจิสเตอร์หลักสำหรับควบคุมการทำงานของโมดูล MSSP มีรายละเอียดดังนี้

SSPCON1: MSSP CONTROL REGISTER 1 (I²C MODE) (ADDRESS 14h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7							bit 0

บิต 7 – WCOL (Write Collision Detect bit): บิตตรวจจับการเขียนข้อมูลผิดพลาด

ในโหมดมาสเตอร์

“0”- ไม่มีความผิดพลาดเกิดขึ้น

“1”- เกิดการเขียนข้อมูลไปยังรีจิสเตอร์ SSPBUF ในขณะที่การติดต่อของระบบบัส I²C ยังไม่เกิดขึ้น

ในโหมดสเลฟ

“0”- ไม่มีความผิดพลาดเกิดขึ้น

“1”- รีจิสเตอร์ SSPBUF ถูกเขียนข้อมูลขณะส่งข้อมูลเดิมอยู่

บิต 6 – SSPOV (Receive Overflow Indicator bit) : บิตแสดงการรับข้อมูลเกิน

ในโหมด SPI

“0”- ไม่มีการรับข้อมูลเกินเกิดขึ้น

“1”- เกิดการรับข้อมูลเกินเกิดขึ้น ในขณะที่รีจิสเตอร์ SSPBUF ยังคงมีข้อมูลเดิมอยู่ ทำให้ข้อมูลในรีจิสเตอร์ของโมดูล MSSP หรือ SSPSR สูญหายเนื่องจากเกิด โอเวอร์โฟลว บิตนี้ต้องได้รับการเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

ในโหมด I²C

“0”- ไม่มีการรับข้อมูลเกินเกิดขึ้น

“1”- เกิดการรับข้อมูลเกินเกิดขึ้น ในขณะที่รีจิสเตอร์ SSPBUF ยังคงมีข้อมูลเดิมอยู่ บิตนี้ต้องได้รับการเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ และจะไม่สนใจบิตนี้ในกรณีส่งข้อมูลในบัส I²C

บิต 5 – SSPEN (Synchronous Serial Port Enable bit): บิตเอ็นเอเบิลการทำงานของโมดูล MSSP

“0”- ดิสเอเบิล

“1”- เอ็นเอเบิล

บิต 4 – CKP (Clock Polarity Select bit): บิตเลือกขั้วของสัญญาณนาฬิกาในโมดูล MSSP

ในโหมด SPI

“0”- สถานะเริ่มต้นของสัญญาณนาฬิกาเป็นระดับลอจิกต่ำ

“1”- สถานะเริ่มต้นของสัญญาณนาฬิกาเป็นระดับลอจิกสูง

บิต 3 ถึงบิต 0 –SSPM3 ถึง SSPM0 (Synchronous Serial Port Mode Select bits): บิตเลือกโหมดการทำงานของโมดูล MSSP

“0000” – โหมด SPI มาสเตอร์ ความถี่สัญญาณนาฬิกาเท่ากับ $F_{osc}/4$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- “0001” – โหมด SPI มาสเตอร์ ความถี่สัญญาณนาฬิกาเท่ากับ $F_{osc}/16$
- “0010” – โหมด SPI มาสเตอร์ ความถี่สัญญาณนาฬิกาเท่ากับ $F_{osc}/64$
- “0011” – โหมด SPI มาสเตอร์ ความถี่สัญญาณนาฬิกาเท่ากับ $TMR2/2$
- “0100” – โหมด SPI สเตฟ ความถี่สัญญาณนาฬิกาขึ้นอยู่กับสัญญาณที่ขา SCK และขา SS โดยให้ควบคุมการเอ็นเอเบิล
- “0101” – โหมด SPI สเตฟ ความถี่สัญญาณนาฬิกาขึ้นอยู่กับสัญญาณที่ขา SCK และขา SS โดยไม่ใช้ควบคุมการเอ็นเอเบิล จึงสามารถใช้งานขา SS เป็นขาพอร์ตอินพุต เอาท์พุต ปกติ
- “0110” – โหมด I²C สเตฟ แบบแอดเดรส 7 บิต
- “0110” – โหมด I²C สเตฟ แบบแอดเดรส 10 บิต
- “1000” – โหมด I²C มาสเตอร์ ความถี่สัญญาณนาฬิกาเท่ากับ $F_{osc}/4x(\text{ค่าในรีจิสเตอร์ SSPADD}+1)$
- “1011” – โหมด I²C มาสเตอร์ควบคุมโดยไม่โครคอนโทรลเลอร์
- “1110” – โหมด I²C มาสเตอร์ควบคุมโดยไม่โครคอนโทรลเลอร์ แบบแอดเดรส 7 บิต พร้อมด้วยการเอ็นเอเบิลอินเทอร์รัปต์เมื่อมีบิตเริ่มต้นและบิตหยุดเกิดขึ้น
- “1111” – โหมด I²C มาสเตอร์ควบคุมโดยไม่โครคอนโทรลเลอร์ แบบแอดเดรส 10 บิต พร้อมด้วยการเอ็นเอเบิลอินเทอร์รัปต์เมื่อมีบิตเริ่มต้นและบิตหยุดเกิดขึ้น
- “1001” “1010” “1100” และ “1011” – สำรองไว้

SSPCON (Synchronkous Serial Port Control register 2):

รีจิสเตอร์ควบคุมการทำงานของโมดูล MSSP ตัวที่ 2

มีขนาด 8 บิต แอดเดรสอยู่ที่ 0x91 ในแบงก์ 1 ใช้ร่วมกับ SSPCON ในการควบคุมโมดูล

MSSP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SSPCON2: MSSP CONTROL REGISTER 2 (I²C MODE) (ADDRESS 91h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
bit 7							bit 0

บิต 7 – GCEN (General Call Enable bit) : บิตเอ็นเอเปิดการเรียกติดต่อมาตรฐานในโหมด I²C สเลฟ

“0”- ดิสเอเบิล

“1”- เอ็นเอเบิลอินเตอร์รัปต์เมื่อค่าแอดเดรสมาตรฐาน (0x00) ถูกรับเข้ามาในโมดูล MSSP

บิต 6 – ACKSTAT (Acknowledge Status bit) : บิตแสดงสถานะรับรู้

ใช้ในโหมด I²C มาสเตอร์และในกระบวนการส่งข้อมูลเท่านั้น

“0”- ได้รับสัญญาณรับรู้จากอุปกรณ์สเลฟ

“1”- ไม่ได้รับสัญญาณรับรู้จากอุปกรณ์สเลฟ

บิต 5 – ACKDT (Acknowledge Data bit) : บิตข้อมูลรับรู้

ใช้ในโหมด I²C มาสเตอร์และกระบวนการรับเท่านั้น

“0”- มีข้อมูลรับรู้

“1”- ไม่มีข้อมูลรับรู้

บิต 4 – ACKEN (Acknowledge Sequence Enable bit) : บิตเอ็นเอเบิลลำดับการรับรู้

ใช้ในโหมด I²C มาสเตอร์และกระบวนการรับเท่านั้น

“0”- ไม่มีการเอ็นเอเบิล

“1”- เตรียมสถานะรับรู้ลงบนบัสและส่งบิต ACKDT บิตนี้จะเคลียอัตโนมัติทางฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต 3 – RCEN (Receive Enable bit): บิตเอ็นเอเบิลการรับข้อมูล

ใช้ในโหมด I²C มาสเตอร์เท่านั้น

“0”- ไม่มีการรับ

“1”- เอ็นเอเบิลการรับข้อมูลในโหมด I²C มาสเตอร์

บิต 2 – PEN (Stop Condition Enable bit): บิตเอ็นเอเบิลสถานะหยุด

ใช้ในโหมด I²C มาสเตอร์เท่านั้น

“0”- ไม่มีการเอ็นเอเบิล

“1”- เตรียมสถานะหยุดลงบนขา SDA และ SCL บิตนี้มีการเคลียอัตโนมัติทางฮาร์ดแวร์

บิต 1 – RSEN (Repeated Start Condition Enabled bit): บิตเอ็นเอเบิลสถานะเริ่มต้นซ้ำ

ใช้ในโหมด I²C มาสเตอร์

“0”- ไม่มีการเอ็นเอเบิล

“1”- เตรียมสถานะเริ่มต้นซ้ำลงบนขา SDA และ SCL บิตนี้มีการเคลียอัตโนมัติทางฮาร์ดแวร์

บิต 0 – SEN (Start Condition Enabled bit – บิต 0): บิตเอ็นเอเบิลสถานะเริ่มต้น

ใช้ในโหมด I²C มาสเตอร์

“0”- ไม่มีการเอ็นเอเบิล

“1”- เตรียมสถานะเริ่มต้นลงบนขา SDA และ SCL บิตนี้มีการเคลียอัตโนมัติทางฮาร์ดแวร์

การเอ็นเอเบิลโหมด SPI ของโมดูล MSSP

การเอ็นเอเบิลให้โมดูล MSSP ทำงานในโหมด SPI สามารถทำได้โดยการเซตบิต SSPEN และเลือกโหมดการทำงานที่บิต SSPM 3:SSPM0 ในรีจิสเตอร์ SSPCON เมื่อเอ็นเอเบิลให้ทำงาน ขาสัญญาณที่ใช้เป็นหลักมี 3 ขาคือ

1. ขาสัญญาณออกแบบอนุกรม (Serial Data Out: SDO)
2. ขาสัญญาณเข้าแบบอนุกรม (Serial Data In: SDI)
3. ขาสัญญาณนาฬิกาอนุกรม (Serial Clock :SCK)

ถ้าเลือกโหมดสเลฟจะมีขาสัญญาณที่ต้องใช้งานเพิ่มอีกหนึ่งขาคืออุปกรณ์สเลฟ (Slave Select : SS)

2.9.4 โหมดการทำงานของ SPI

เมื่อเลือกใช้โหมด SPI สามารถเลือกรูปแบบทำงานได้หลากหลาย โดยกำหนดได้จากบิตควบคุมในรีจิสเตอร์ SSPCON บิต 0 ถึง 5 และรีจิสเตอร์ SSPSTAT บิต 6 และ 7 ลำดับการเลือกใช้งานโหมด SPI สามารถสรุปได้ดังนี้

- (1) เลือกโหมดมาสเตอร์หรือสเลฟ เมื่อเลือกโหมดมาสเตอร์ ขา SCK เป็นขาเอาต์พุต สัญญาณนาฬิกา
- (2) เลือกขั้วของสัญญาณนาฬิกา
- (3) เลือกการสุ่มสัญญาณข้อมูลอินพุต (กึ่งกลางหรือช่วงปลาย)
- (4) เลือกขอบขาสัญญาณนาฬิกา (ขอบขาขึ้นหรือขาลง)
- (5) เลือกอัตราสัญญาณนาฬิกา ในกรณีทำงานในโหมดมาสเตอร์
- (6) เลือกโหมดของอุปกรณ์สเลฟ ในกรณีทำงานในโหมดสเลฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโมดูล MSSP ประกอบด้วยชิพรีจิสเตอร์ตัวส่งและรับข้อมูลหรือ SSPRS และรีจิสเตอร์บัฟเฟอร์ SSPBUF ชิพรีจิสเตอร์ SSPSR ใช้สำหรับเลื่อนข้อมูลขาเข้าออกจากตัวอุปกรณ์ โดยเลื่อนบิต MSB ก่อนในกรณีรับข้อมูล ข้อมูลอนุกรมจะทยอยถูกส่งเข้ามาทางขา SDI เข้าสู่ SSPSR จนครบ 8 บิต หรือ 1 ไบต์ก็จะถ่ายทอดไปยังรีจิสเตอร์ SSPBUF ในกรณีส่งข้อมูลข้อมูลที่ต้องการส่งจากบัสข้อมูล จะถูกส่งมายังรีจิสเตอร์ SSPBUF แล้วส่งต่อมายัง SSPSR จากนั้น SSPSR จะเลื่อนข้อมูลออกทางขา SDO แบบอนุกรม

เมื่อข้อมูลในบัฟเฟอร์เต็ม แฟล็ก BF (บิต 0 ในรีจิสเตอร์ SSPDAT) จะเซตพร้อมๆ กับ แฟล็ก SSPIF (บิต 3 ในรีจิสเตอร์ PIR1) ซึ่งทำให้เกิดการอินเตอร์รัปต์ขึ้น หากมีการเอ็นเอเบิลไว้ จึงสามารถใช้ประโยชน์จากแฟล็กทั้งสองในการควบคุมจังหวะการเขียนและอ่านข้อมูลเพื่อไม่ให้เกิดการชนกันของข้อมูลขึ้น

ด้านความถี่ของสัญญาณนาฬิกาในโหมด SPI นี้สามารถเลือกได้ถึง 4 ค่าคือ

- (TCY)
1. ความถี่สัญญาณนาฬิกาหลักหาร 4 ซึ่งเท่ากับความถี่สัญญาณนาฬิกาภายใน
 2. ความถี่สัญญาณนาฬิกาหลักหาร 16
 3. ความถี่สัญญาณนาฬิกาหลักหาร 64
 4. ค่าของรีจิสเตอร์ TMR หาร 2

ดังนั้นความถี่สัญญาณนาฬิกาสูงสุดในโหมด SPI คือ 5 MHz ที่คริสตัล 20 MHz

15.4 การใช้งานโมดูล MSSP ในโหมด SPI ของ PIC16F887

สามารถสรุปขั้นตอนได้ดังนี้

- (1) กำหนดให้ขา RC4/SDI เป็นอินพุต ขา RC5/SDO และ RC3/SCK เป็นเอาต์พุต พร้อมทั้งกำหนดขาพอร์ตที่ใช้เอ็นเอเบิลอุปกรณ์สเลฟเป็นขาพอร์ตเอาต์พุต

(2) กำหนดความถี่ของสัญญาณพิกจากบิต SSPM3 ถึง SSPM0 และขั้วของสัญญาณพิกจากบิต CKP ในรีจิสเตอร์ SSPCON ให้ตรงความต้องการของอุปกรณ์สเลฟ สำหรับความถี่ต้องเลือกให้ต่ำกว่าความถี่ทำงานของอุปกรณ์สเลฟ

(3) เลือกเฟสของสัญญาณพิกจากบิต CKE ในรีจิสเตอร์ SSPSTAT ให้ตรงกับอุปกรณ์สเลฟ

(4) เอ็นเอเบิลอุปกรณ์สเลฟ

(5) เอ็นเอเบิลอุปกรณ์มาสเตอร์ โดยการเซตบิตSSPEN ในรีจิสเตอร์ SSPCON

(6) เขียนข้อมูลไปที่รีจิสเตอร์ SSPBUF เพื่อสั่งให้โมดูล SPI เริ่มทำงาน

(7) รอให้การรับ-ส่งข้อมูลเสร็จสมบูรณ์ โดยตรวจสอบแฟล็ก BF ในรีจิสเตอร์ SSPSTAT ถ้าบิตนี้เซตเป็น “1” แสดงว่าการรับส่งข้อมูลในไบต์นั้นๆ เสร็จสมบูรณ์แล้ว

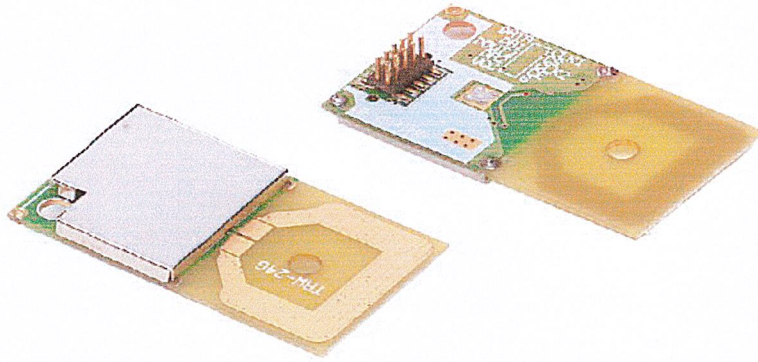
(8) อ่านข้อมูลที่รับได้จากรีจิสเตอร์ SSBUF ซึ่งการอ่านข้อมูลที่รีจิสเตอร์ตัวนี้จะเป็นการเคลียแฟล็ก BF โดยอัตโนมัติ

(9) นำข้อมูลไปประมวลผลหรือทำการรับ-ส่งข้อมูลในไบต์ถัดไป

2.10 ความรู้พื้นฐานของ TRW2.4 G

TRW2.4G เป็นอาร์เอฟโมดูลที่ใช้สื่อสารข้อมูลแบบไร้สายระหว่างอุปกรณ์ภาครับและภาคส่งในตัวกลางที่เป็นอากาศโดยการทำงานของโมดูลอาร์เอฟนี้จะทำการรับข้อมูลจากอินพุตแล้วผ่านเข้าไปที่ไมโครคอนโทรลเลอร์ ซึ่งจะทำการแปลงข้อมูลออกมาให้ส่งในรูปแบบดิจิตอลไปในรูปความถี่ (GFSK) โดยตัวรับนั้นจะทำการรับสัญญาณแล้วแปลงออกมาโดย D/A แล้วออกมาเป็นสัญญาณในรูปต่างตามที่อินพุตส่งมา อย่างไรก็ตามการส่งข้อมูลก็มีข้อจำกัดบางประการเหมือนกัน โดยเฉพาะอย่างยิ่ง เรื่องความน่าเชื่อถือของข้อมูลที่รับส่งกัน ซึ่งมีโอกาสผิดพลาดหรือสูญหายได้เหมือนกัน เนื่องจากในการลำเลียงข้อมูลนั้นไม่ได้ใช้สายสัญญาณเป็นตัวกลางในการรับส่งข้อมูลแต่ใช้อากาศเป็นตัวกลางในการรับส่งข้อมูลแทน ซึ่งมีโอกาสที่ข้อมูลจะเกิดการรบกวนจากสัญญาณอื่นๆที่มีย่านความถี่ใกล้เคียงกันแล้วทำให้ข้อมูลผิดเพี้ยนไปได้บ้างเหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 โมดูล TRW 2.4G

2.10.1 คุณสมบัติทั่วไปของ TRW 2.4G

- TRW2.4G เป็นได้ทั้งรับและทั้งส่ง
- ความถี่ในการใช้งาน 2.4 – 2.542 GHz
- มีรูปแบบและความเร็วสูงในการ รับ-ส่ง ข้อมูลสูง โดยส่งแบบ GFSK(GAUSSIAN FREQUENCY SHIFT KEYING)
- ความเร็ว รับ-ส่ง ข้อมูลสูงถึง 1Mbps,250Kbps มีทั้ง ตัวรับ-ตัวส่ง ในชุดเดียวกัน โดยเป็นแบบสลับกันทำงานรับส่ง
- สามารถตั้งช่องความถี่ใช้งานด้วยโปรแกรมได้ถึง 125 ช่องสัญญาณ
- ระยะทางในการ รับ-ส่ง สัญญาณ 280 m (250Kbps) -150 m (1Mbps) กลางแจ้ง และในตัวอาคารระยะทาง 50 m
- สามารถประยุกต์ใช้งานต่างๆ ได้มากมาย เช่น REMOTE CONTROL, งานควบคุมหุ่นยนต์ระยะไกล, ป้ายแสดงต่างๆ ไม่ต้องเดินสาย, DATA LOGGER
- สามารถประยุกต์ใช้งานแบบ FULL DUPLEX
- ขนาด 20.0*36.7*2.4mm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

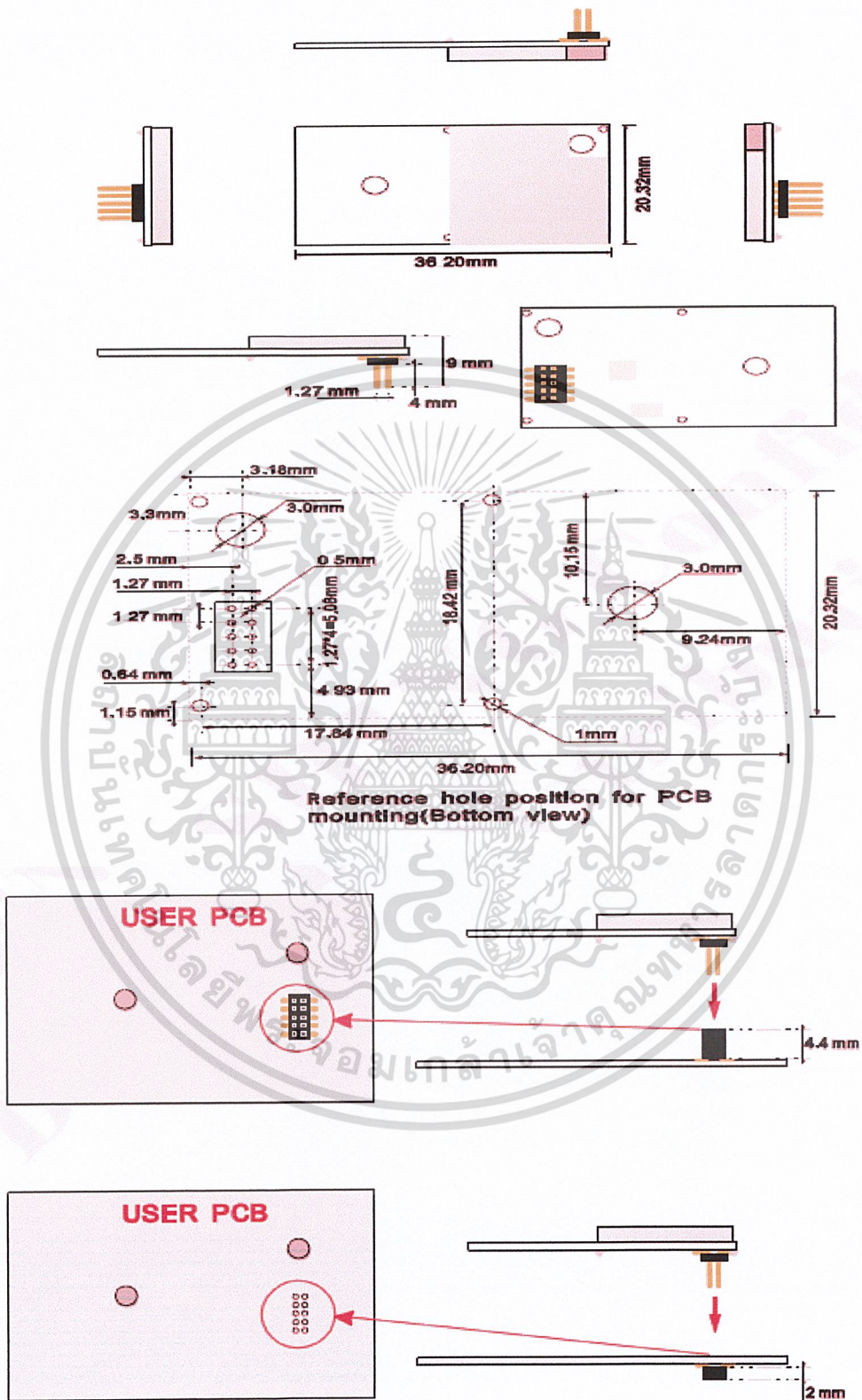
2.10.2 คุณสมบัติต่างๆของ TRW 2.4 GHz

Conditions: VDD=+3V,VSS=0V,T _A =-10°C to +70°C					
Symbol	Parameter (condition)	Min	Type	Max	Unit
VDD	Supply voltage	1.9	3.0	3.6	V
TEMP	Operating temperature	-10	+27	+70	°C
f _{op}	Operating frequency	2400		2527	MHz
R _{GFSK}	Data rate direct mode	250		1000	Kbps
F _{CHANNEL}	Channel spacing		1		MHz
I _{VDD}	Supply current one channel 250Kbps		18		mA
I _{VDD}	Supply current one channel 1000Kbps		19		mA
I _{VDD}	Supply current two channels 250Kbps		23		mA
I _{VDD}	Supply current two channels 1000Kbps		25		mA
RX _{SENS}	Sensitivity at 0.1%BER(@250Kbps)		-90		dBm
RX _{SENS}	Sensitivity at 0.1%BER(@1000Kbps)		-80		dBm

ตารางที่ 2.2 แสดงคุณสมบัติของโมดูลไร้สาย TRW2.4G

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

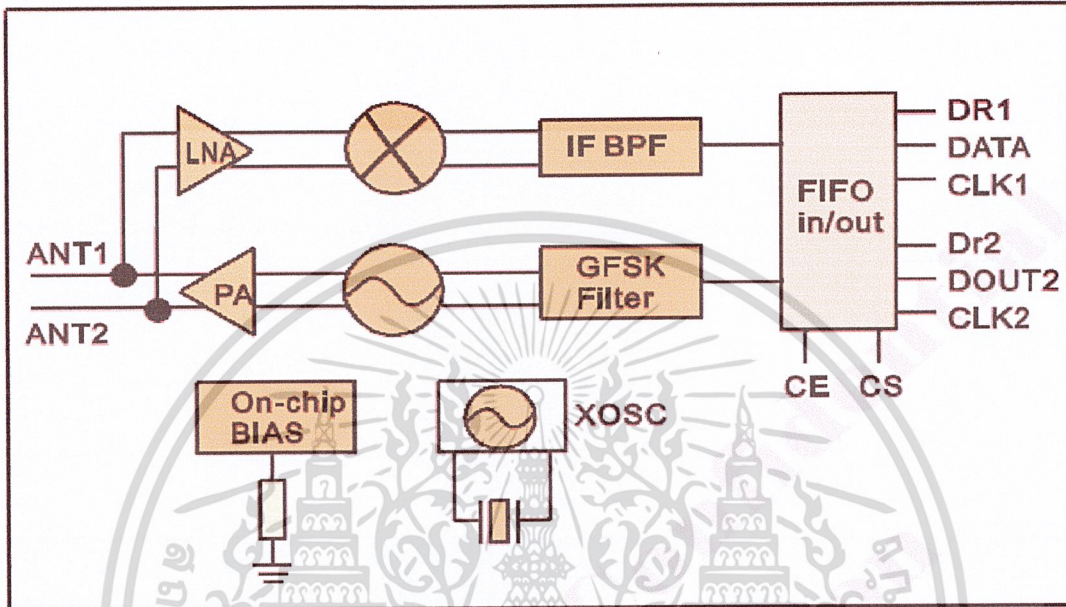
2.10.3 โครงสร้างของ TRW 2.4GHz



รูปที่ 2.26 แสดงโครงสร้างของโมดูล TRW 2.4 G

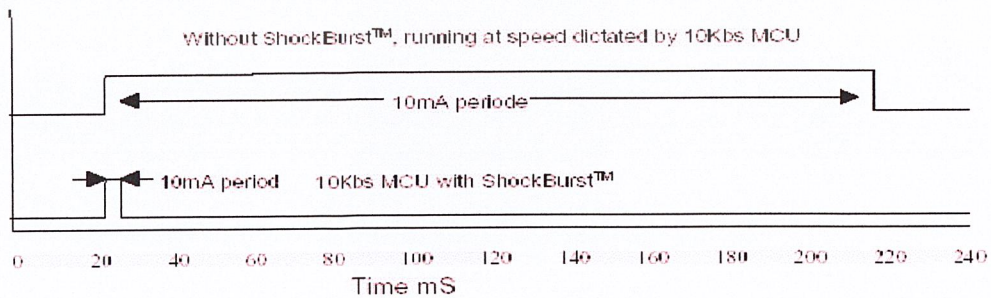
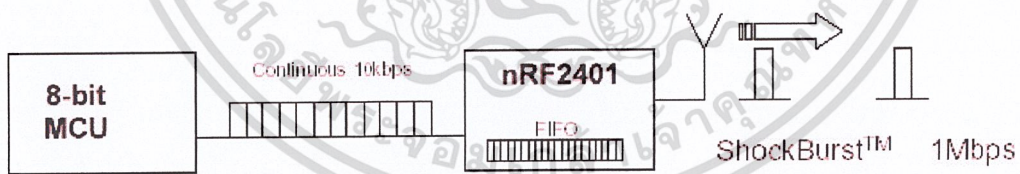
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.4 วงจรภายในโมดูล TRW 2.4 G



รูปที่ 2.27 แสดงโครงสร้างภายในโมดูล TRW 2.4 G

ShockBurst™ principle



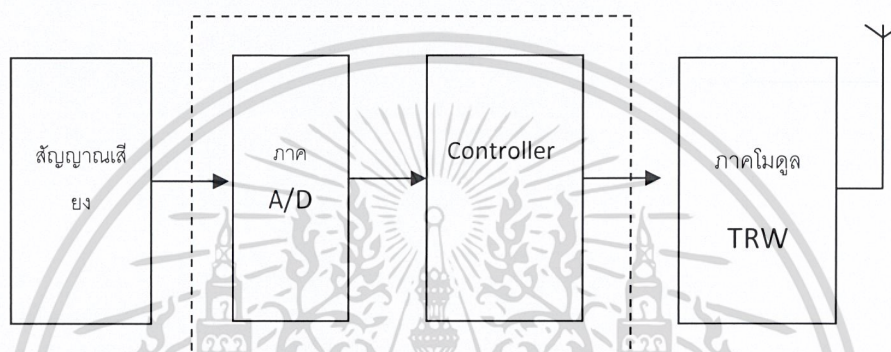
รูปที่ 2.28 แสดงรูปแบบการส่งข้อมูลของ โมดูล TRW 2.4 G

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้าง

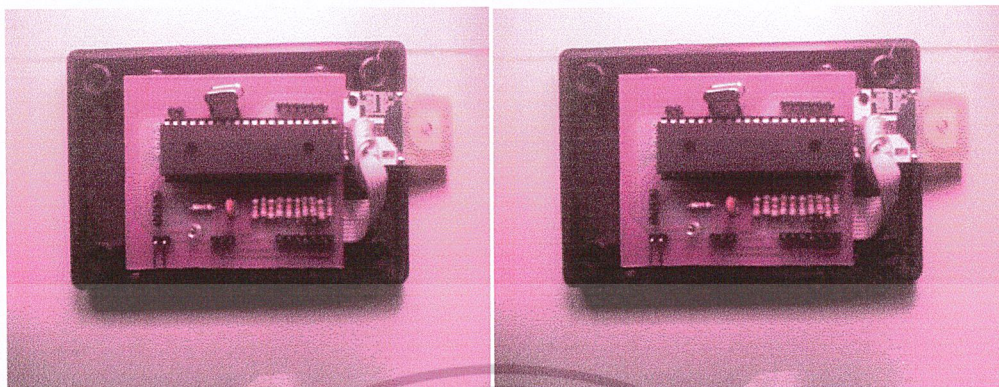
3.1 การออกแบบและการสร้างส่วนของอุปกรณ์ฮาร์ดแวร์ด้านภาคส่ง



รูปที่ 3.1 บล็อกไดอะแกรมของภาคส่งสัญญาณ

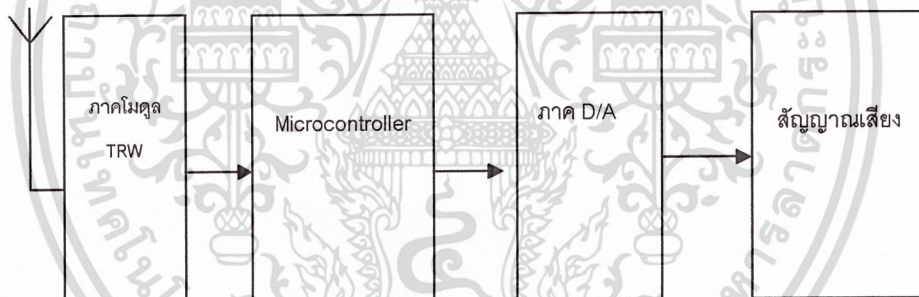
ภาคการส่งสัญญาณเสียงมีกระบวนการทำงานคือ เมื่อมีสัญญาณเสียงเข้ามายังภาค A/D ทางขา AN0 ของไมโครคอนโทรลเลอร์ ไมโครคอนโทรลเลอร์จะนำสัญญาณอินพุตที่ได้นั้นมาแปลงจากสัญญาณอนาล็อกมาเป็นสัญญาณดิจิทัลออกมาทางขา RB6 ของไมโครคอนโทรลเลอร์ จากนั้นไมโครคอนโทรลเลอร์จะส่งข้อมูลดิจิทัลที่ได้จากอุปกรณ์แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลไปยังโมดูเลต TRW 2.4 G ในภาคส่งเพื่อทำการ Modulate สัญญาณกับคลื่นพาหะแล้วส่งไปในอากาศ

3.2 อุปกรณ์ภาครับ และภาคส่ง



รูปที่ 3.2 แสดงอุปกรณ์ของภาครับ และ ภาคส่ง

3.3 การออกแบบและการสร้างส่วนของอุปกรณ์ฮาร์ดแวร์ด้านภาครับ



รูปที่ 3.3 บล็อกไดอะแกรมของภาครับสัญญาณ

เมื่อ โมดูเลต TRW 2.4 G ในภาครับ ได้รับสัญญาณที่ส่งมาจาก โมดูเลต TRW 2.4 G ในภาคส่ง จะทำการ Demodulate สัญญาณ ให้กลับมามีอยู่ในรูปแบบสัญญาณดิจิทัล จากนั้น ไมโครคอนโทรลเลอร์ในภาครับ จะทำการอ่านข้อมูลจาก โมดูเลต TRW 2.4 G ในภาครับ แล้วทำการส่งไปยัง ไอซี ภาค D to A (MCP4921) เพื่อแปลงสัญญาณดิจิทัลให้เป็นสัญญาณอนาล็อก

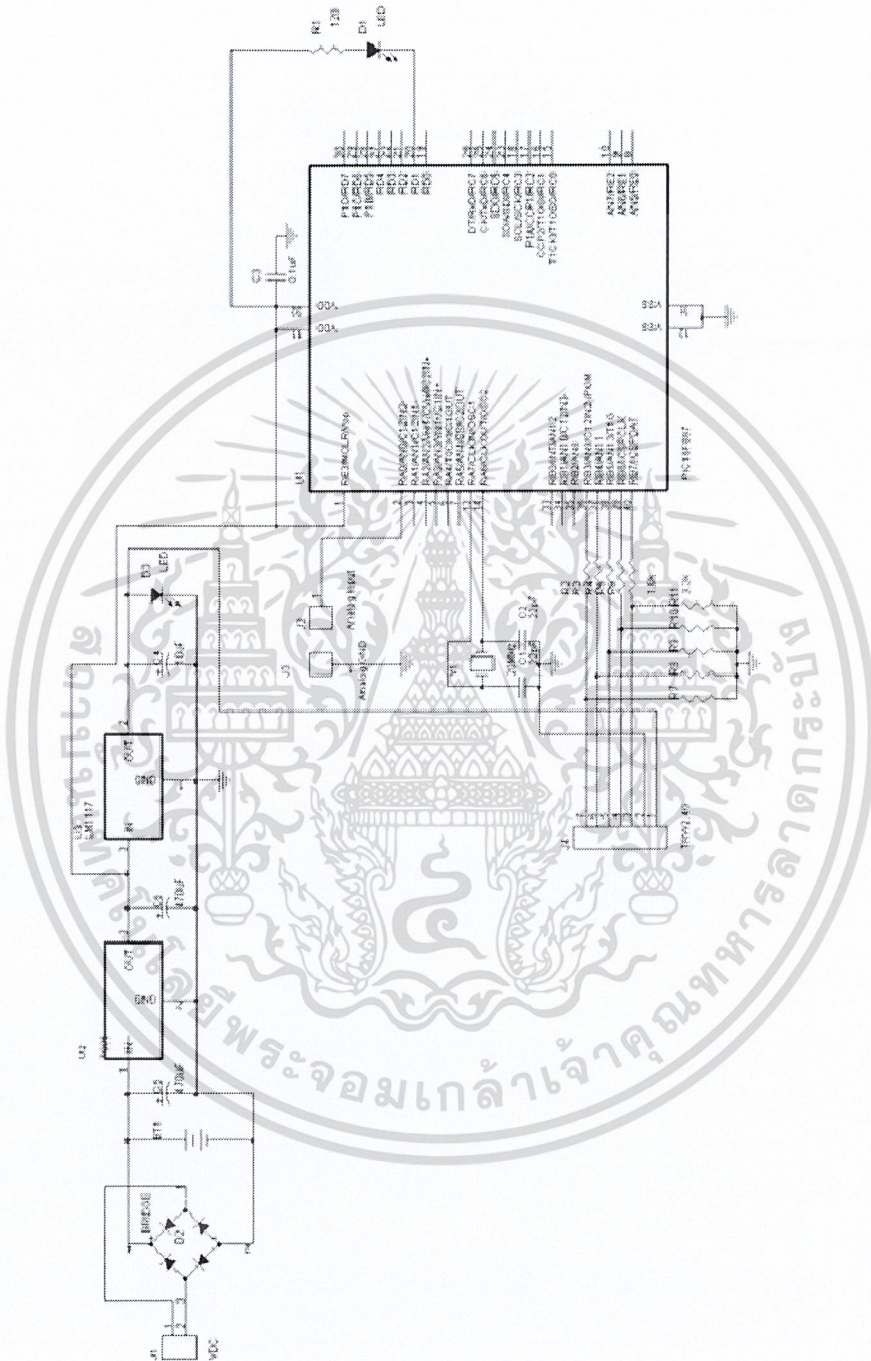
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การออกแบบการเขียนโปรแกรมทางซอฟต์แวร์

การเขียนโปรแกรมเพื่อควบคุมการทำงานของไมโครคอนโทรลเลอร์ด้านภาคส่งและรับ เขียนด้วยโปรแกรม MPLAB ซึ่งใช้ภาษาซีในการเขียนเพื่อกำหนดฟังก์ชันการทำงานของไมโครคอนโทรลเลอร์ส่งและรับ เพื่อแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลและแปลงสัญญาณดิจิทัลเป็นอนาล็อก การกำหนดฟังก์ชันการทำงานอย่างเช่น การกำหนดค่า Baud Rate คือ 576000bps (ค่าBaud Rate 57600 จะมีค่าตรงกับ Baud Rate ของโมดูล TRW) การกำหนดอัตราการ Sampling rate มีค่าเท่ากับ 1 Mbps กำหนดพอร์ทเอาต์พุต เป็นต้น

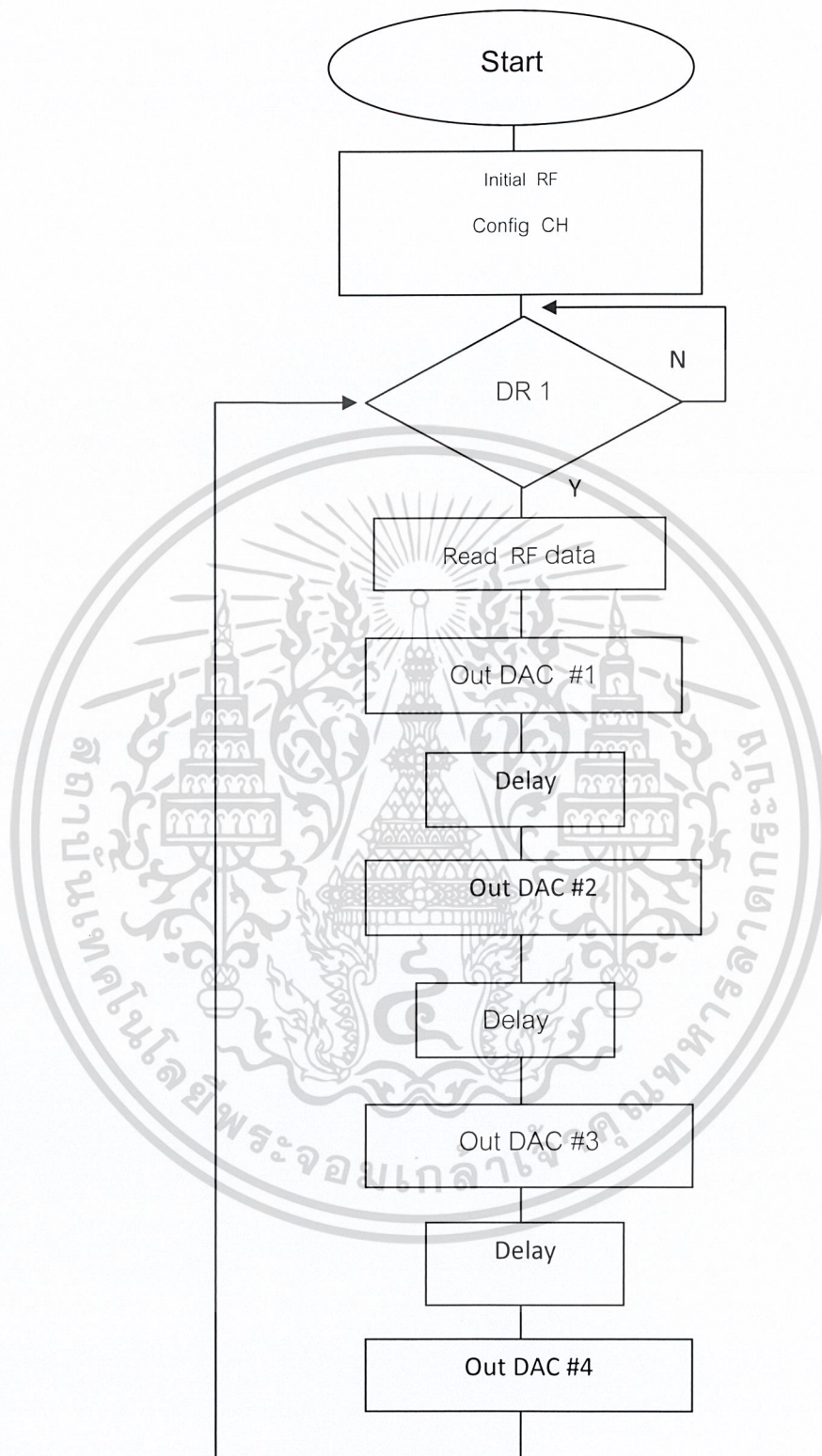


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



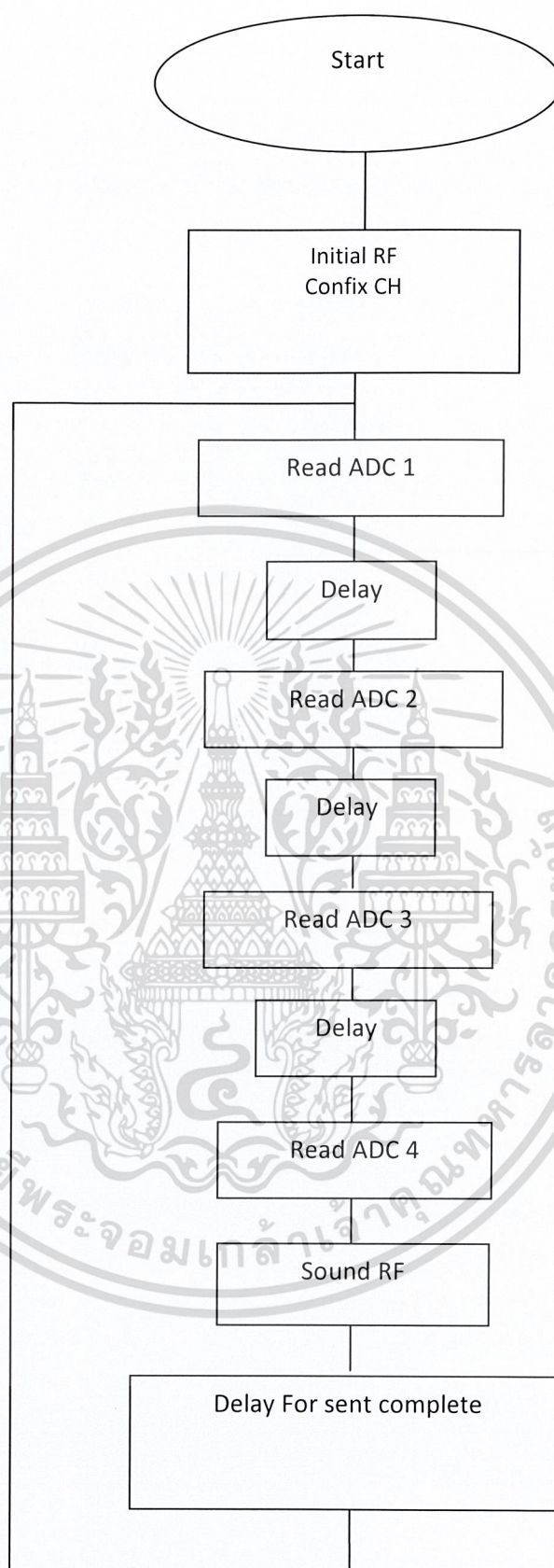
รูปที่ 3.6 วงจรภาคส่งสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



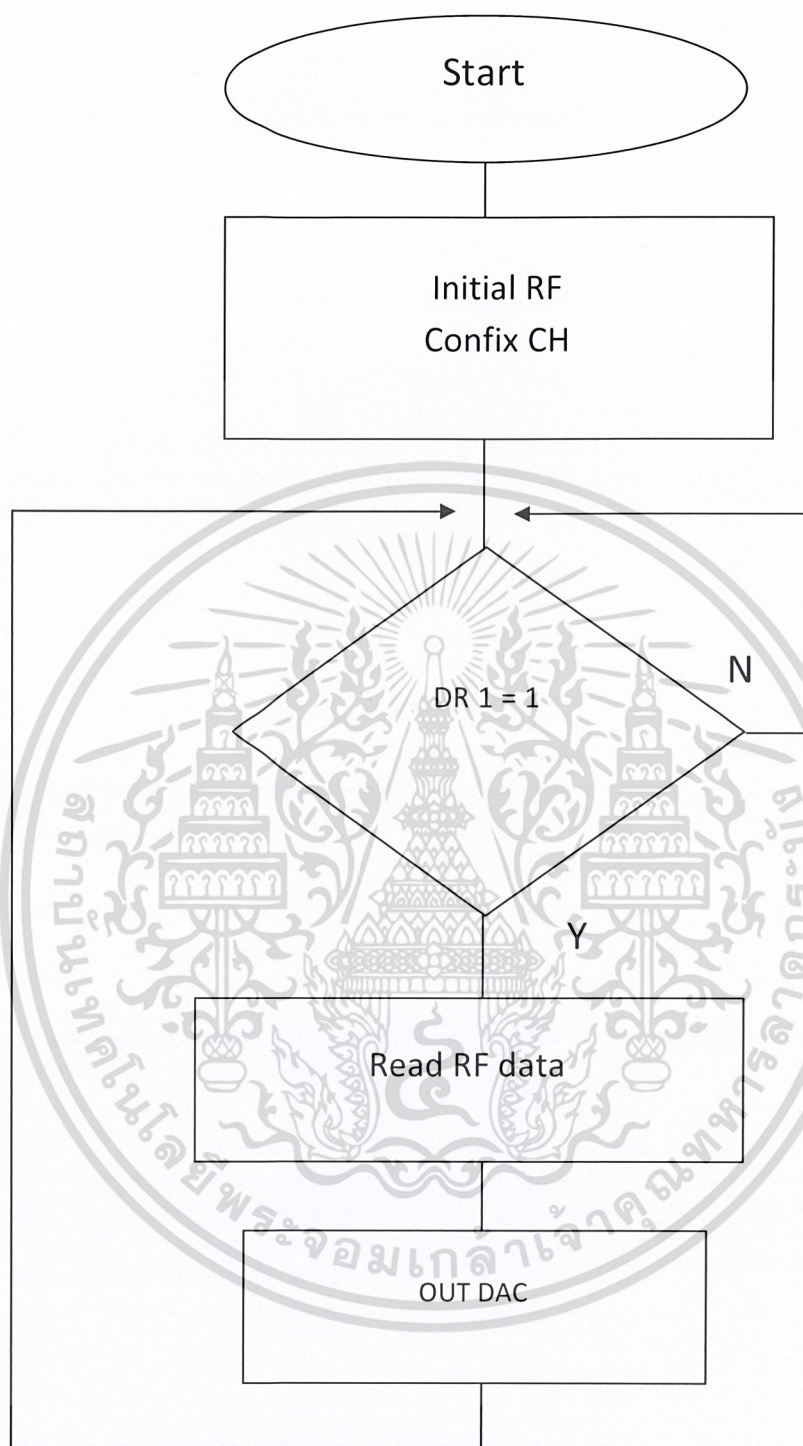
รูปที่ 3.6 แผนผังการทำงานแสดงการเขียนโปรแกรมควบคุมการทำงานทางด้านภาค A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



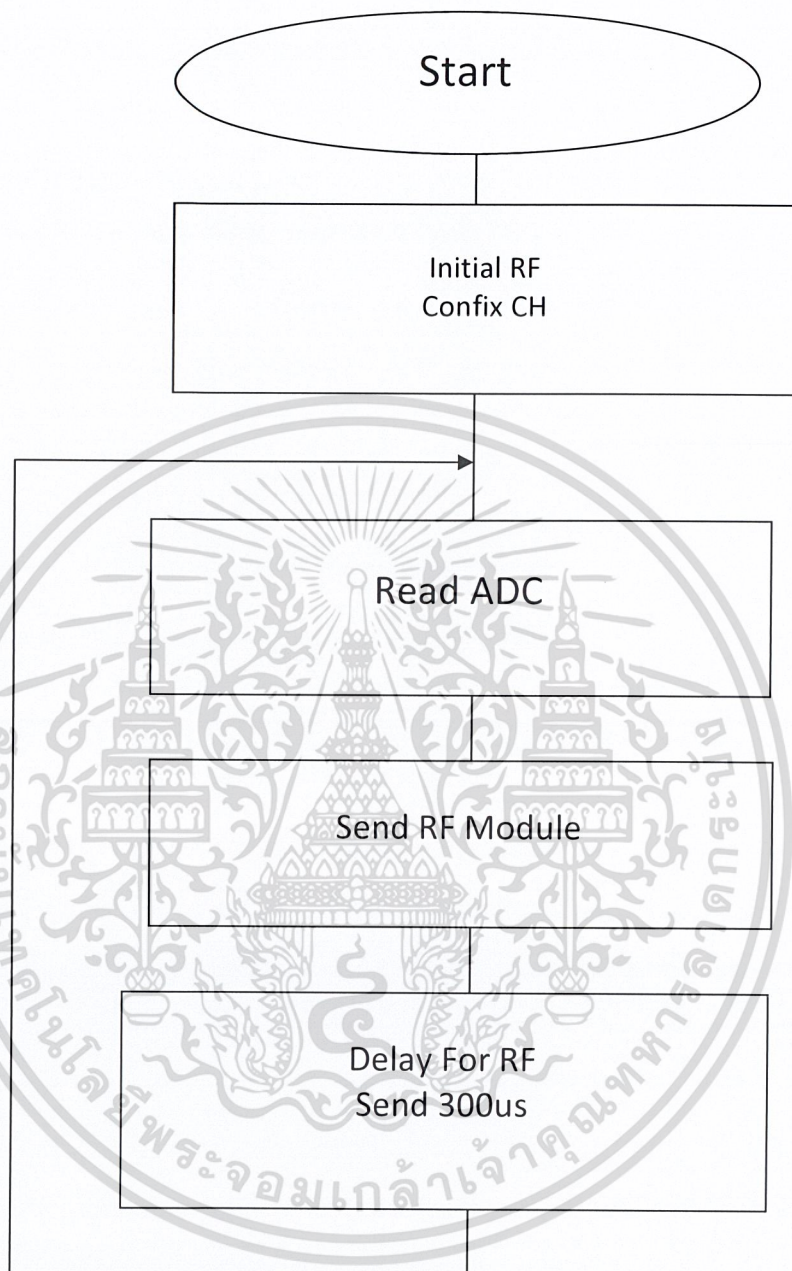
รูปที่ 3.7 แผนผังการทำงานแสดงการเขียนโปรแกรมควบคุมการทำงานทางด้านภาค D/A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แผนผังการทำงานแสดงการเขียนโปรแกรมควบคุมการทำงานทางด้านภาค A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แผนผังการทำงานแสดงการเขียน โปรแกรมควบคุมการทำงานทางด้านภาค D/A

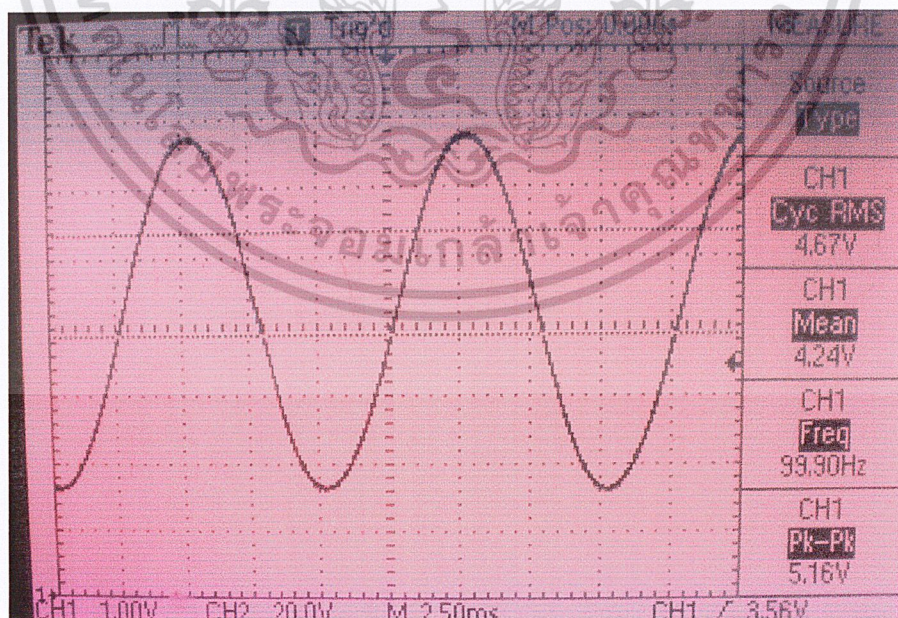
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

ขั้นตอนแรกเมื่อป้อนสัญญาณอินพุตที่ออกจาก Signal generator ซึ่งเป็นสัญญาณอนาล็อก ขนาด 5V เข้าทางด้านขั้วต่อ AN0 ทำการวัดสัญญาณอินพุตแสดงดังรูปที่ 4.1 (Channel 1) จากนั้นป้อนสัญญาณอินพุตเข้าไปยังไมโครคอนโทรลเลอร์เพื่อแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล จากนั้นไมโครคอนโทรลเลอร์จะส่งข้อมูลดิจิทัลที่ได้จากอุปกรณ์แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลไปยังโมดูล TRW 2.4 G ในภาคส่งเพื่อทำการ Modulate สัญญาณกับคลื่นพาหะแล้วส่งไปในอากาศ จากนั้นเมื่อโมดูล TRW 2.4 G ในภาครับได้รับสัญญาณที่ส่งมาจากโมดูล TRW 2.4 G ในภาคส่ง จะทำการ Demodulate สัญญาณให้กลับมามีรูปแบบสัญญาณดิจิทัล จากนั้นไมโครคอนโทรลเลอร์ในภาครับจะทำการอ่านข้อมูลจากโมดูล TRW 2.4 G ในภาครับ แล้วทำการส่งไปยังไอซี ภาค D to A(MCP4921) เพื่อแปลงสัญญาณดิจิทัลให้เป็นสัญญาณอนาล็อก จากนั้นทำการวัดสัญญาณเอาต์พุตแสดงดังรูปที่ 4.2- 4.4

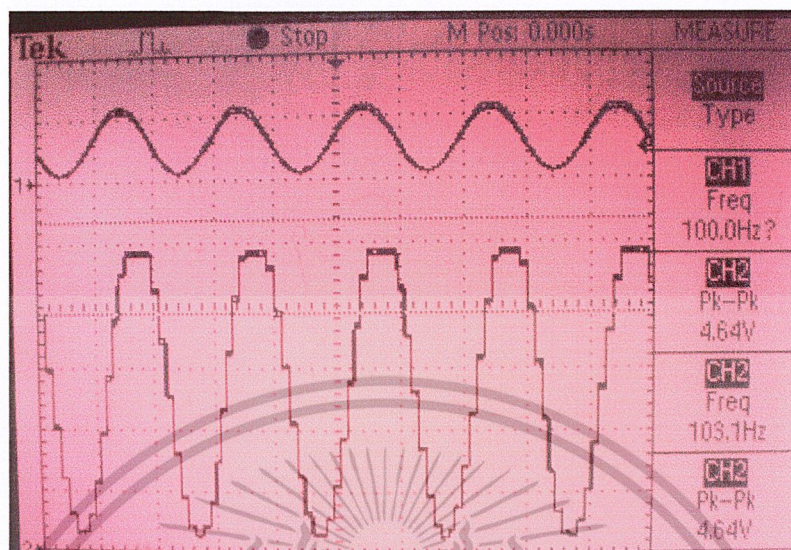
4.1 วัดทดสอบสัญญาณของภาคส่ง เมื่อมีการป้อนสัญญาณอนาล็อก



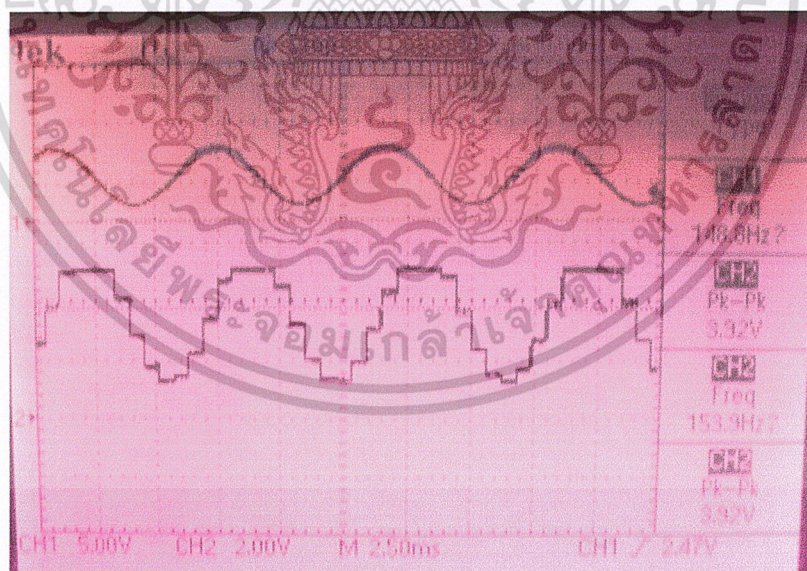
รูปที่ 4.1 สัญญาณอินพุต ไซน์เวฟ 100 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วัดทดสอบสัญญาณของภาคส่งและภาครับ เมื่อมีการป้อนสัญญาณอนาล็อก

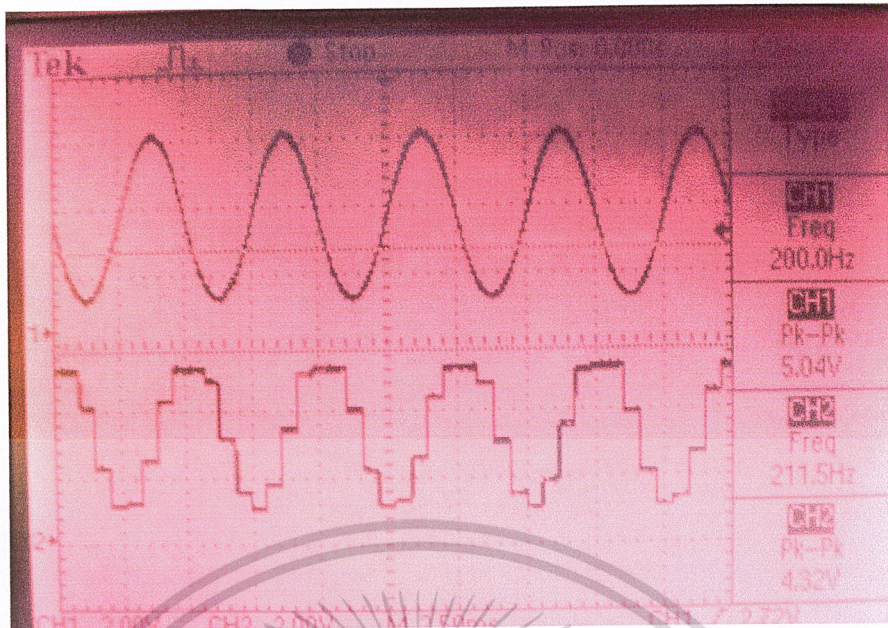


รูปที่ 4.2 สัญญาณอินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ
ที่ความถี่ 100 Hz

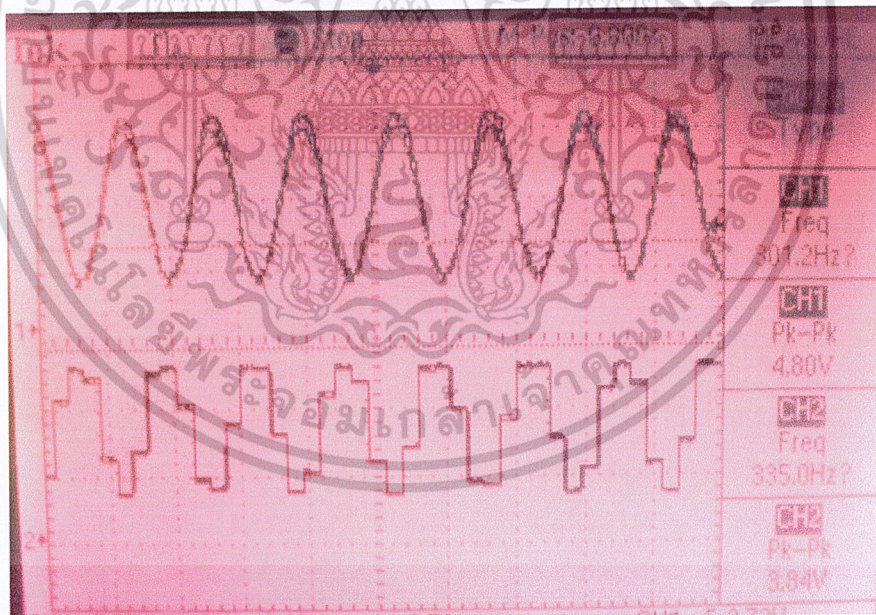


รูปที่ 4.3 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ
ที่ความถี่ 150 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ
ที่ความถี่ 200 Hz



รูปที่ 4.5 อินพุตของภาคส่ง (TX) เทียบกับสัญญาณเอาต์พุตของ D to A ในภาครับ
ที่ความถี่ 300 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์

5.1 สรุปผลการทดลอง

ชุดสื่อสารไร้สายระบบดิจิทัลซึ่งประกอบด้วย 2 ภาคหลักๆ คือ ภาคส่งสัญญาณและภาครับสัญญาณ โดยใช้โมดูล TRW 2.4G เป็นตัวรับส่งสัญญาณในย่านความถี่ 2.4 GHz สามารถส่งและรับสัญญาณได้ดีเฉพาะสัญญาณที่มีความถี่ต่ำ

5.1.1 ผลการทดลองแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอกในภาครับ

เมื่อวัดสัญญาณอินพุตที่ขา ANO ของไมโครคอนโทรลเลอร์ซึ่งเป็นสัญญาณอนาลอกเทียบกับ สัญญาณเอาต์พุตที่ขา Dout ของไอซี MPC4921 (D to A) ซึ่งเป็นสัญญาณอนาลอกที่แปลงมาจากสัญญาณดิจิทัลที่รับเข้ามานั้น มีความผิดเพี้ยนไปจากสัญญาณอินพุต เพราะระดับในการ Sampling สัญญาณและความเร็วในการทำงานของไมโครคอนโทรลเลอร์ต่ำ

5.2 ปัญหาและแนวทางแก้ไข

จากผลการทดลองสัญญาณเอาต์พุตที่วัดได้มีความผิดเพี้ยนไปจากสัญญาณอินพุต แต่ยังสามารถรับส่งสัญญาณได้ การตอบสนองทางความถี่ สามารถตอบสนองความถี่ต่ำ แต่ความถี่ที่สูงสามารถรับส่งสัญญาณได้ไม่ดี เหตุดังกล่าวเกิดจากคุณสมบัติของไมโครคอนโทรลเลอร์ PIC16F887 และ อุปกรณ์แปลงสัญญาณอนาลอกเป็นดิจิทัลในไมโครคอนโทรลเลอร์ มีความละเอียดเพียง 10 บิต ซึ่งม่าน้อยเมื่อเทียบกับสัญญาณอินพุต

แนวทางแก้ปัญหา เลือกใช้ไมโครคอนโทรลเลอร์ที่มีความเร็วในการทำงานสูงขึ้น และใช้อุปกรณ์แปลงสัญญาณอนาลอกเป็นดิจิทัลที่มีความละเอียดสูงและมีค่า Sampling rate ที่สูงซึ่งจะทำให้งบประมาณสูงขึ้นตามไปด้วย

5.3 ข้อเสนอแนะ

- ในการส่งสัญญาณเพื่อให้ได้ความถี่สูงนั้นต้องเพิ่มซีพียูของวงจรให้มีความสามารถในการส่งที่เร็วขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- เรียนรู้และเข้าใจสถาปัตยกรรมไมโครคอนโทรลเลอร์ PIC16F877,ISBN 974-91058-6-9,
7 มีนาคม 2546,จำนวน 240 หน้า,ผู้เขียน นายวัชรินทร์ เคารพ,จัดพิมพ์โดยบริษัท อีทีที จำกัด
- <http://www.inex.co.th/micro/whatismicro.html>
- คู่มือนักอิเล็กทรอนิกส์,ISBN 978-97451234-7-2, จำนวน292 หน้า,สำนักพิมพ์ ซีเอ็ดยูเคชั่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transistor code

```
#include <16F887.h>

#define LED PIN_D1

#device *=16

#device adc=8

#FUSES NOWDT           //No Watch Dog Timer

#FUSES HS              //High speed Osc (> 4mhz)

#FUSES PUT             //Power Up Timer

#FUSES MCLR            //Master Clear pin enabled

#FUSES NOPROTECT      //Code not protected from reading

#FUSES NOCPD           //No EE protection

#FUSES BROWNOUT        //Reset when brownout detected

#FUSES NOIESO          //Internal External Switch Over mode disabled

#FUSES NOFCMEN         //Fail-safe clock monitor disabled

#FUSES NOLVP           //No low voltage prgming, B3(PIC16) or B5(PIC18) used for I/O

#FUSES NODEBUG         //No Debug mode for ICD

#FUSES NOWRT           //Program memory not write protected

#FUSES BORV40          //Brownout reset at 4.0V
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include fast_io(B)

#include fast_io(D)

#include delay(clock=20000000)

#include <stdio.h>

#include "trw24ghz.h"

#ZERO_RAM

void main()
{
int8 i,adc_val;

set_tris_b(0x80);

set_tris_d(0x00);

port_b_pullups(TRUE);

setup_adc_ports(sAN0|VSS_VDD);

setup_adc(ADC_CLOCK_INTERNAL);

setup_spi(SPI_SS_DISABLED);

setup_timer_0(RTCC_INTERNAL|RTCC_DIV_1);

setup_timer_1(T1_DISABLED);

setup_timer_2(T2_DISABLED,0,1);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
setup_comparator(NC_NC_NC_NC);// This device COMP currently not supported by the PICWizard
```

```
Init_TRW24G();
```

```
mode = 1; // 1 = TX    0 = RX
```

```
send[0] = 0;
```

```
SetMode_TRW24(mode);
```

```
output_high(LED);
```

```
set_adc_channel(0);
```

```
send[0] = read_adc(ADC_START_AND_READ);
```

```
while(true)
```

```
{
```

```
Send_TRW24(ADDR_PC2_CH1);
```

```
send[0] = read_adc(ADC_START_AND_READ);
```

```
output_toggle(LED);
```

```
delay_us(300);
```

```
}
```

```
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reciver Code

```
#include <16F887.h>

#define LED PIN_D1

#device *=16

#device adc=8

#FUSES NOWDT           //No Watch Dog Timer

#FUSES HS              //High speed Osc (> 4mhz)

#FUSES PUT             //Power Up Timer

#FUSES MCLR            //Master Clear pin enabled

#FUSES NOPROTECT      //Code not protected from reading

#FUSES NOCPD          //No EE protection

#FUSES BROWNOUT       //Reset when brownout detected

#FUSES NOIESO         //Internal External Switch Over mode disabled

#FUSES NOFCMEN        //Fail-safe clock monitor disabled

#FUSES NOLVP          //No low voltage prgming, B3(PIC16) or B5(PIC18) used for I/O

#FUSES NODEBUG        //No Debug mode for ICD

#FUSES NOWRT          //Program memory not write protected

#FUSES BORV40         //Brownout reset at 4.0V
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#use fast_io(B)

#use fast_io(D)

#use delay(clock=2000000)

#include <stdio.h>

#include "trw24ghz.h"

#include "mcp4921.h"

#ZERO_RAM

void main()
{
float rate;

unsigned int16 val;

set_tris_b(0x80);

set_tris_d(0x00);

port_b_pullups(TRUE);

setup_adc_ports(sAN0|VSS_VDD);

setup_adc(ADC_OFF);

setup_spi(SPI_SS_DISABLED);

setup_timer_0(RTCC_INTERNAL|RTCC_DIV_1);
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
setup_timer_1(T1_DISABLED);

setup_timer_2(T2_DISABLED,0,1);

setup_comparator(NC_NC_NC_NC);// This device COMP currently not supported by the PICWizard

Init_TRW24G();

output_high(MCP4922_LDAC);

output_high(MCP4922_CS);

output_low(MCP4922_SDI);

output_low(MCP4922_SCK);

rate = (4094.00/255.00);

mode = 0; // 1 = TX    0 = RX

SetMode_TRW24(mode);

output_high(LED);

    output_toggle(LED);

    delay_ms(100);

    output_toggle(LED);

    delay_ms(100);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
output_toggle(LED);

delay_ms(100);

output_toggle(LED);

delay_ms(100);

while(true)
{

if (input(DR1))
{
Read_TRW24();

output_toggle(LED);

val = ((float)rx[0] * rate);

Write_MCP4922(0x00,val);

}

}

}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12-Bit DAC with SPI™ Interface

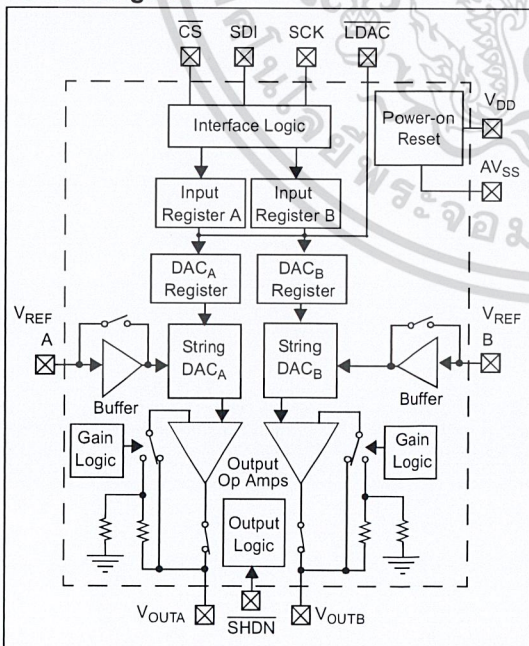
Features

- 12-Bit Resolution
- ± 0.2 LSB DNL (typ)
- ± 2 LSB INL (typ)
- Single or Dual Channel
- Rail-to-Rail Output
- SPI™ Interface with 20 MHz Clock Support
- Simultaneous Latching of the Dual DACs w/LDAC
- Fast Settling Time of 4.5 μ s
- Selectable Unity or 2x Gain Output
- 450 kHz Multiplier Mode
- External V_{REF} Input
- 2.7V to 5.5V Single-Supply Operation
- Extended Temperature Range: -40°C to $+125^{\circ}\text{C}$

Applications

- Set Point or Offset Trimming
- Sensor Calibration
- Digitally-Controlled Multiplier/Divider
- Portable Instrumentation (Battery-Powered)
- Motor Feedback Loop Control

Block Diagram



Description

The Microchip Technology Inc. MCP492X are 2.7 – 5.5V, low-power, low DNL, 12-Bit Digital-to-Analog Converters (DACs) with optional 2x buffered output and SPI interface.

The MCP492X are DACs that provide high accuracy and low noise performance for industrial applications where calibration or compensation of signals (such as temperature, pressure and humidity) are required.

The MCP492X are available in the extended temperature range and PDIP, SOIC, MSOP and TSSOP packages.

The MCP492X devices utilize a resistive string architecture, with its inherent advantages of low DNL error, low ratio metric temperature coefficient and fast settling time. These devices are specified over the extended temperature range. The MCP492X include double-buffered inputs, allowing simultaneous updates using the LDAC pin. These devices also incorporate a Power-On Reset (POR) circuit to ensure reliable power-up.

Package Types

8-Pin PDIP, SOIC, MSOP

V_{DD}	1	8	V_{OUTA}
CS	2	7	AV_{SS}
SCK	3	6	V_{REFA}
SDI	4	5	LDAC

14-Pin PDIP, SOIC, TSSOP

V_{DD}	1	14	V_{OUTA}
NC	2	13	V_{REFA}
CS	3	12	AV_{SS}
SCK	4	11	V_{REFB}
SDI	5	10	V_{OUTB}
NC	6	9	SHDN
NC	7	8	LDAC

MCP4921/4922

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings †

V _{DD}	6.5V
All inputs and outputs w.r.t	AV _{SS} -0.3V to V _{DD} +0.3V
Current at Input Pins	±2 mA
Current at Supply Pins	±50 mA
Current at Output Pins	±25 mA
Storage temperature	-65°C to +150°C
Ambient temp. with power applied	-55°C to +125°C
ESD protection on all pins	≥ 4 kV (HBM), ≥ 400V (MM)
Maximum Junction Temperature (T _J).....	+150°C

† **Notice:** Stresses above those listed under "Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

5V AC/DC CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, V_{DD} = 5V, AV_{SS} = 0V, V_{REF} = 2.048V, output buffer gain (G) = 2x, R_L = 5 kΩ to GND, C_L = 100 pF T_A = -40 to +85°C. Typical values at +25°C.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Power Requirements						
Input Voltage	V _{DD}	2.7	—	5.5		
Input Current - MCP4921 - MCP4922	I _{DD}	—	175 350	350 700	μA	Input unbuffered, digital inputs grounded, output unloaded, code at 0x000
Hardware Shutdown Current	I _{SHDN}	—	0.3	2	μA	
Software Shutdown Current	I _{SHDN_SW}	—	3.3	6	μA	
Power-on-Reset Threshold	V _{POR}	—	2.0	—	V	
DC Accuracy						
Resolution	n	12	—	—	Bits	
INL Error	INL	-12	2	12	LSB	
DNL	DNL	-0.75	±0.2	+0.75	LSB	Device is Monotonic
Offset Error	V _{OS}	—	±0.02	1	% of FSR	Code 0x000h
Offset Error Temperature Coefficient	V _{OS} /°C	—	0.16	—	ppm/°C	-45°C to 25°C
		—	-0.44	—	ppm/°C	+25°C to 85°C
Gain Error	g _E	—	-0.10	1	% of FSR	Code 0xFFFFh, not including offset error.
Gain Error Temperature Coefficient	ΔG/°C	—	-3	—	ppm/°C	
Input Amplifier (V_{REF} Input)						
Input Range - Buffered Mode	V _{REF}	0.040	—	V _{DD} - 0.040	V	Note 1 Code = 2048 V _{REF} = 0.2v p-p, f = 100 Hz and 1 kHz
Input Range - Unbuffered Mode	V _{REF}	0	—	V _{DD}	V	
Input Impedance	R _{VREF}	—	165	—	kΩ	Unbuffered Mode
Input Capacitance - Unbuffered Mode	C _{VREF}	—	7	—	pF	
Multiplier Mode -3 dB Bandwidth	f _{VREF}	—	450	—	kHz	V _{REF} = 2.5V ±0.2Vp-p, Unbuffered, G = 1
	f _{VREF}	—	400	—	kHz	V _{REF} = 2.5V ±0.2 Vp-p, Unbuffered, G = 2
Multiplier Mode - Total Harmonic Distortion	THD _{VREF}	—	-73	—	dB	V _{REF} = 2.5V ±0.2Vp-p, Frequency = 1 kHz

Note 1: By design, not production tested.
Note 2: Too small to quantify.

MCP4921/4922

5V AC/DC CHARACTERISTICS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 5V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$, output buffer gain (G) = 2x, $R_L = 5\text{ k}\Omega$ to GND, $C_L = 100\text{ pF}$ $T_A = -40$ to $+85^\circ\text{C}$. Typical values at $+25^\circ\text{C}$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Output Amplifier						
Output Swing	V_{OUT}	—	0.010 to V_{DD} -0.040	—		Accuracy is better than 1 LSB for $V_{OUT} = 10\text{ mV}$ to $(V_{DD} - 40\text{ mV})$
Phase Margin	θ_m	—	66	—	degrees	
Slew Rate	SR	—	0.55	—	V/ μs	
Short Circuit Current	I_{SC}	—	15	24	mA	
Settling Time	t_{settling}	—	4.5	—	μs	Within 1/2 LSB of final value from 1/4 to 3/4 full-scale range
Dynamic Performance						
DAC-to-DAC Crosstalk		—	10	—	nV-s	Note 2
Major Code Transition Glitch		—	45	—	nV-s	1 LSB change around major carry (0111...1111 to 1000...0000)
Digital Feedthrough		—	10	—	nV-s	Note 2
Analog Crosstalk		—	10	—	nV-s	Note 2

Note 1: By design, not production tested.

Note 2: Too small to quantify.

3V AC/DC CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 3V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$ external, output buffer gain (G) = 1x, $R_L = 5\text{ k}\Omega$ to GND, $C_L = 100\text{ pF}$ $T_A = -40$ to $+85^\circ\text{C}$. Typical values at 25°C

Parameters	Sym	Min	Typ	Max	Units	Conditions
Power Requirements						
Input Voltage	V_{DD}	2.7	—	5.5		
Input Current - MCP4921 - MCP4922	I_{DD}	—	125 250	250 500	μA	Input unbuffered, digital inputs grounded, output unloaded, code at 0x000
Hardware Shutdown Current	I_{SHDN}	—	0.25	2	μA	
Software Shutdown Current	I_{SHDN_SW}	—	2	6	μA	
Power-On Reset threshold	V_{POR}	—	2.0	—	V	
DC Accuracy						
Resolution	n	12	—	—	Bits	
INL Error	INL	-12	± 3	+12	LSB	
DNL	DNL	-0.75	± 0.3	+0.75	LSB	Device is Monotonic
Offset Error	V_{OS}	—	± 0.02	1	% of FSR	Code 0x000h
Offset Error Temperature Coefficient	$V_{OS}/^\circ\text{C}$	—	0.5	—	ppm/ $^\circ\text{C}$	-45 $^\circ\text{C}$ to 25 $^\circ\text{C}$
		—	-0.77	—	ppm/ $^\circ\text{C}$	+25 $^\circ\text{C}$ to 85 $^\circ\text{C}$
Gain Error	g_E	—	-0.15	1	% of FSR	Code 0xFFFFh, not including offset error.
Gain Error Temperature Coefficient	$\Delta G/^\circ\text{C}$	—	-3	—	ppm/ $^\circ\text{C}$	
Input Amplifier (V_{REF} Input)						
Input Range - Buffered Mode	V_{REF}	0.040	—	$V_{DD}-0.040$	V	Note 1
Input Range - Unbuffered Mode	V_{REF}	0	—	V_{DD}	V	Code = 2048, $V_{REF} = 0.2\text{v}$ p-p, $f = 100\text{ Hz}$ and 1 kHz
Input Impedance	R_{VREF}	—	165	—	k Ω	Unbuffered Mode

Note 1: By design, not production tested.

Note 2: Too small to quantify.

MCP4921/4922

3V AC/DC CHARACTERISTICS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 3V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$ external, output buffer gain (G) = 1x, $R_L = 5\text{ k}\Omega$ to GND, $C_L = 100\text{ pF}$ $T_A = -40$ to $+85^\circ\text{C}$. Typical values at 25°C

Parameters	Sym	Min	Typ	Max	Units	Conditions
Input Capacitance – Unbuffered Mode	C_{VREF}	—	7	—	pF	
Multiplier Mode -3 dB Bandwidth	f_{VREF}	—	440	—	kHz	$V_{REF} = 2.048V \pm 0.1\text{ Vp-p}$, unbuffered, G = 1
	f_{VREF}	—	390	—	kHz	$V_{REF} = 2.048V \pm 0.1\text{ Vp-p}$, unbuffered, G = 2
Multiplier Mode – Total Harmonic Distortion	THD_{VREF}	—	-73	—	dB	$V_{REF} = 2.5V \pm 0.1\text{ Vp-p}$, Frequency = 1 kHz
Output Amplifier						
Output Swing	V_{OUT}	—	0.010 to V_{DD} -0.040	—		Accuracy is better than 1 LSB for $V_{OUT} = 10\text{ mV}$ to $(V_{DD} - 40\text{ mV})$
Phase Margin	θ_m	—	66	—	degrees	
Slew Rate	SR	—	0.55	—	V/ μs	
Short Circuit Current	I_{SC}	—	14	24	mA	
Settling Time	$t_{settling}$	—	4.5	—	μs	Within 1/2 LSB of final value from 1/4 to 3/4 full-scale range
Dynamic Performance						
DAC-to-DAC Crosstalk		—	10	—	nV-s	Note 2
Major Code Transition Glitch		—	45	—	nV-s	1 LSB change around major carry (0111...1111 to 1000...0000)
Digital Feedthrough		—	10	—	nV-s	Note 2
Analog Crosstalk		—	10	—	nV-s	Note 2

Note 1: By design, not production tested.

Note 2: Too small to quantify.

5V EXTENDED TEMPERATURE SPECIFICATIONS

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 5V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$, output buffer gain (G) = 2x, $R_L = 5\text{ k}\Omega$ to GND, $C_L = 100\text{ pF}$. Typical values at $+125^\circ\text{C}$ by characterization or simulation.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Power Requirements						
Input Voltage	V_{DD}	2.7	—	5.5		
Input Current - MCP4921 - MCP4922	I_{DD}	—	200	—	μA	Input unbuffered, digital inputs grounded, output unloaded, code at 0x000
		—	400	—		
Hardware Shutdown Current	I_{SHDN}	—	1.5	—	μA	
Software Shutdown Current	I_{SHDN_SW}	—	5	—	μA	
Power-On Reset threshold	V_{POR}	—	1.85	—	V	
DC Accuracy						
Resolution	n	12	—	—	Bits	
INL Error	INL	—	± 4	—	LSB	
DNL	DNL	—	± 0.25	—	LSB	Device is Monotonic
Offset Error	V_{OS}	—	± 0.02	—	% of FSR	Code 0x000h
Offset Error Temperature Coefficient	$V_{OS}/^\circ\text{C}$	—	-5	—	ppm/ $^\circ\text{C}$	$+25^\circ\text{C}$ to $+125^\circ\text{C}$

Note 1: By design, not production tested.

Note 2: Too small to quantify.

MCP4921/4922

5V EXTENDED TEMPERATURE SPECIFICATIONS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 5V$, $A_{VSS} = 0V$, $V_{REF} = 2.048V$, output buffer gain (G) = 2x, $R_L = 5\text{ k}\Omega$ to GND, $C_L = 100\text{ pF}$. Typical values at +125°C by characterization or simulation.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Gain Error	g_E	—	-0.10	—	% of FSR	Code 0xFFFh, not including offset error
Gain Error Temperature Coefficient	$\Delta G/^\circ\text{C}$	—	-3	—	ppm/ $^\circ\text{C}$	
Input Amplifier (V_{REF} Input)						
Input Range - Buffered Mode	V_{REF}	—	0.040 to $V_{DD} - 0.040$	—	V	Note 1 Code = 2048, $V_{REF} = 0.2\text{v p-p}$, $f = 100\text{ Hz}$ and 1 kHz
Input Range - Unbuffered Mode	V_{REF}	0	—	V_{DD}	V	
Input Impedance	R_{VREF}	—	174	—	$\text{k}\Omega$	Unbuffered Mode
Input Capacitance - Unbuffered Mode	C_{VREF}	—	7	—	pF	
Multiplying Mode -3 dB Bandwidth	f_{VREF}	—	450	—	kHz	$V_{REF} = 2.5\text{V} \pm 0.1\text{ Vp-p}$, Unbuffered, $G=1$
	f_{VREF}	—	400	—	kHz	$V_{REF} = 2.5\text{V} \pm 0.1\text{ Vp-p}$, Unbuffered, $G=2$
Multiplying Mode - Total Harmonic Distortion	THD_{VREF}	—	—	—	dB	$V_{REF} = 2.5\text{V} \pm 0.1\text{ Vp-p}$, Frequency = 1 kHz
Output Amplifier						
Output Swing	V_{OUT}	—	0.010 to $V_{DD} - 0.040$	—		Accuracy is better than 1 LSB for $V_{OUT} = 10\text{ mV}$ to $(V_{DD} - 40\text{ mV})$
Phase Margin	θ_m	—	66	—	degrees	
Slew Rate	SR	—	0.55	—	V/ μs	
Short Circuit Current	I_{sc}	—	17	—	mA	
Settling Time	$t_{settling}$	—	4.5	—	μs	Within 1/2 LSB of final value from 1/4 to 3/4 full-scale range
Dynamic Performance						
DAC to DAC Crosstalk		—	10	—	nV-s	Note 2
Major Code Transition Glitch		—	45	—	nV-s	1 LSB change around major carry (0111...1111 to 1000...0000)
Digital Feedthrough		—	10	—	nV-s	Note 2
Analog Crosstalk		—	10	—	nV-s	Note 2

Note 1: By design, not production tested.

Note 2: Too small to quantify.

MCP4921/4922

AC CHARACTERISTICS (SPI TIMING SPECIFICATIONS)

Electrical Specifications: Unless otherwise indicated, $V_{DD} = 2.7V - 5.5V$, $T_A = -40$ to $+125^\circ C$. Typical values are at $+25^\circ C$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Schmitt Trigger High-Level Input Voltage (All digital input pins)	V_{IH}	$0.7 V_{DD}$	—	—	V	
Schmitt Trigger Low-Level Input Voltage (All digital input pins)	V_{IL}	—	—	$0.2 V_D$	V	
Hysteresis of Schmitt Trigger Inputs	V_{HYS}	—	$0.05 V_{DD}$	—		
Input Leakage Current	$I_{LEAKAGE}$	-1	—	1	μA	$\overline{SHDN} = \overline{LDAC} = \overline{CS} = \overline{SDI} = \overline{SCK} + V_{REF} = V_{DD}$ or AV_{SS}
Digital Pin Capacitance (All inputs/outputs)	C_{IN} , C_{OUT}	—	10	—	pF	$V_{DD} = 5.0V$, $T_A = +25^\circ C$, $f_{CLK} = 1$ MHz (Note 1)
Clock Frequency	F_{CLK}	—	—	20	MHz	$T_A = +25^\circ C$ (Note 1)
Clock High Time	t_{HI}	15	—	—	ns	Note 1
Clock Low Time	t_{LO}	15	—	—	ns	Note 1
\overline{CS} Fall to First Rising CLK Edge	t_{CSSR}	40	—	—	ns	Applies only when \overline{CS} falls with CLK high. (Note 1)
Data Input Setup Time	t_{SU}	15	—	—	ns	Note 1
Data Input Hold Time	t_{HD}	10	—	—	ns	Note 1
SCK Rise to \overline{CS} Rise Hold Time	t_{CHS}	15	—	—	ns	Note 1
\overline{CS} High Time	t_{CSH}	15	—	—	ns	Note 1
\overline{LDAC} Pulse Width	t_{LD}	100	—	—	ns	Note 1
\overline{LDAC} Setup Time	t_{LS}	40	—	—	ns	Note 1
SCK Idle Time before \overline{CS} Fall	t_{IDLE}	40	—	—	ns	Note 1

Note 1: By design and characterization, not production tested.

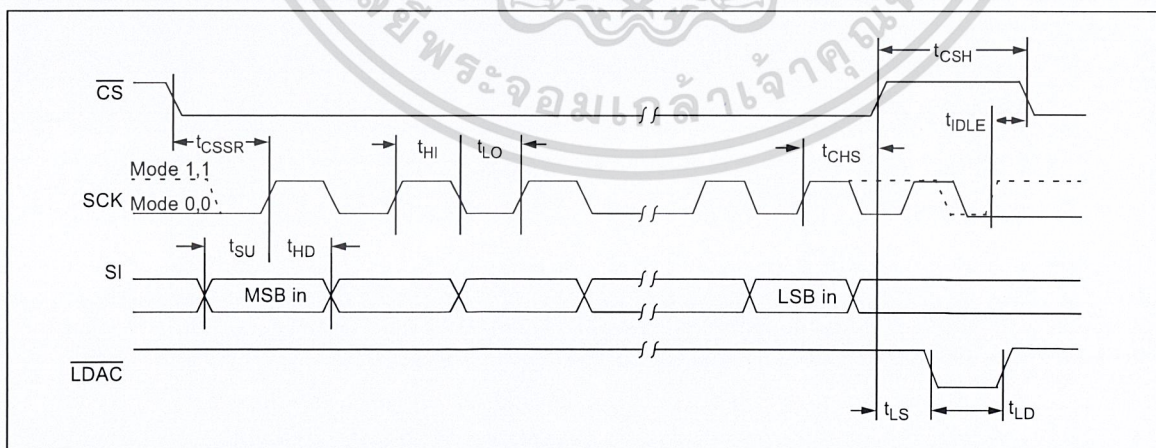


FIGURE 1-1: SPI™ Input Timing.

MCP4921/4922

TEMPERATURE CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, $V_{DD} = +2.7V$ to $+5.5V$, $AV_{SS} = GND$.						
Parameters	Sym	Min	Typ	Max	Units	Conditions
Temperature Ranges						
Specified Temperature Range	T_A	-40	—	+125	°C	
Operating Temperature Range	T_A	-40	—	+125	°C	Note 1
Storage Temperature Range	T_A	-65	—	+150	°C	
Thermal Package Resistances						
Thermal Resistance, 8L-PDIP	θ_{JA}	—	85	—	°C/W	
Thermal Resistance, 8L-SOIC	θ_{JA}	—	163	—	°C/W	
Thermal Resistance, 8L-MSOP	θ_{JA}	—	206	—	°C/W	
Thermal Resistance, 14L-PDIP	θ_{JA}	—	70	—	°C/W	
Thermal Resistance, 14L-SOIC	θ_{JA}	—	120	—	°C/W	
Thermal Resistance, 14L-TSSOP	θ_{JA}	—	100	—	°C/W	

Note 1: The MCP492X family of DACs operate over this extended temperature range, but with reduced performance. Operation in this range must not cause T_J to exceed the Maximum Junction Temperature of 150°C.



MCP4921/4922

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $AV_{SS} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, $\text{Gain} = 2$, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

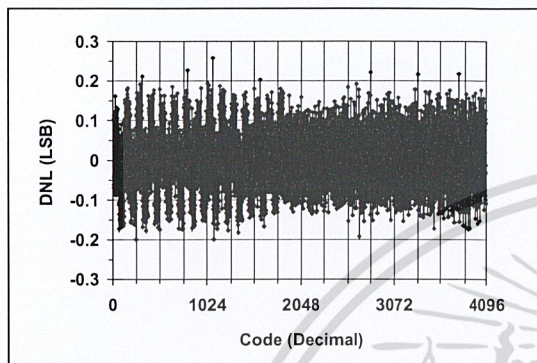


FIGURE 2-1: DNL vs. Code.

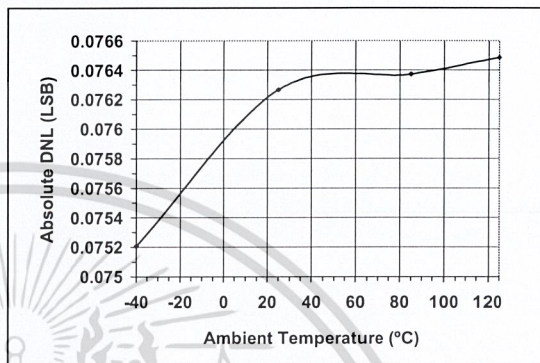


FIGURE 2-4: Absolute DNL vs. Ambient Temperature.

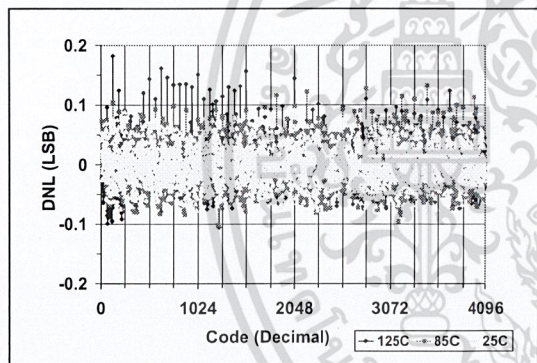


FIGURE 2-2: DNL vs. Code and Ambient Temperature.

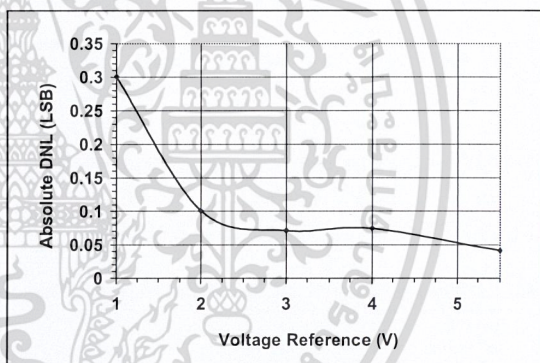


FIGURE 2-5: Absolute DNL vs. Voltage Reference.

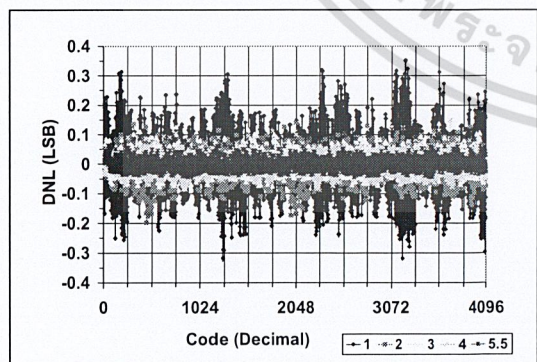


FIGURE 2-3: DNL vs. Code and V_{REF} Gain=1.

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $AV_{SS} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, Gain = 2, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

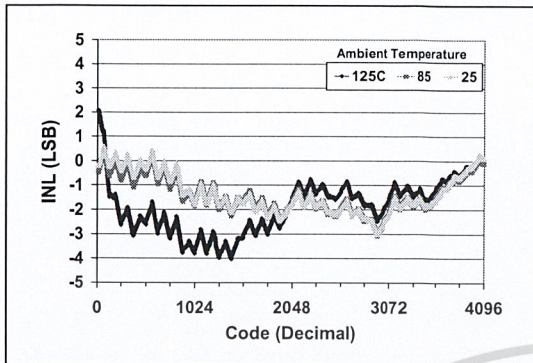


FIGURE 2-6: INL vs. Code and Ambient Temperature.

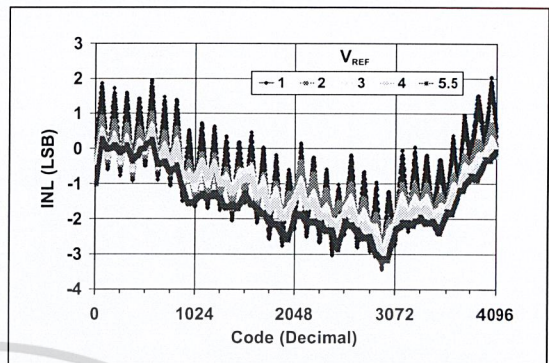


FIGURE 2-9: INL vs. Code and V_{REF}

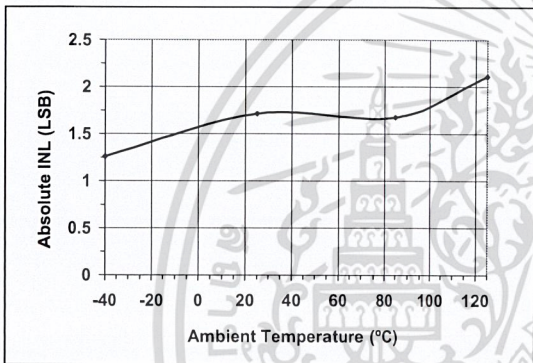


FIGURE 2-7: Absolute INL vs. Ambient Temperature.

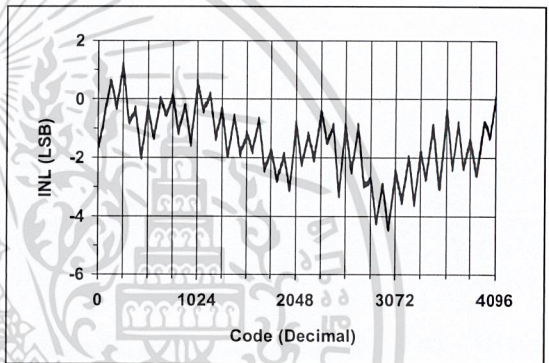


FIGURE 2-10: INL vs. Code.

Note: Single device graph (Figure 2-10) for illustration of 64 code effect.

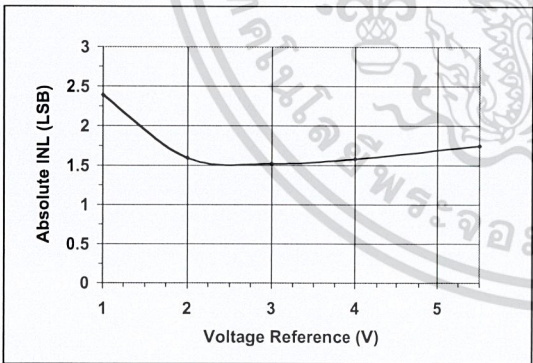


FIGURE 2-8: Absolute INL vs. V_{REF}

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $A_{V_{SS}} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, Gain = 2.

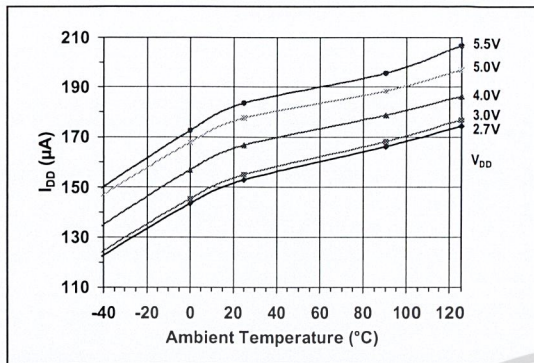


FIGURE 2-11: MCP4921 I_{DD} vs. Ambient Temperature and V_{DD} .

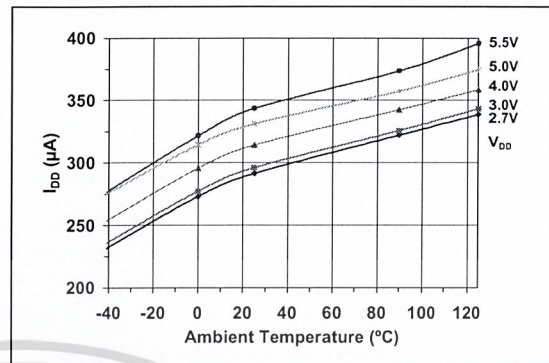


FIGURE 2-14: MCP4922 I_{DD} vs. Ambient Temperature and V_{DD} .

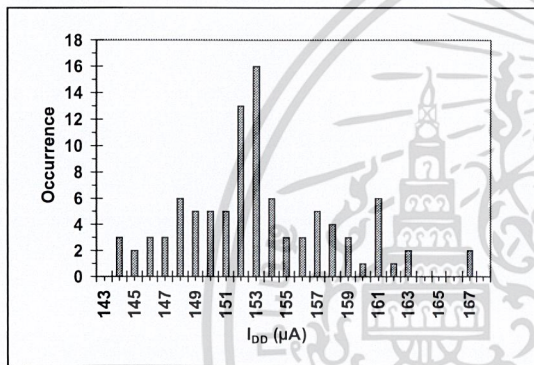


FIGURE 2-12: MCP4921 I_{DD} Histogram ($V_{DD} = 2.7\text{V}$).

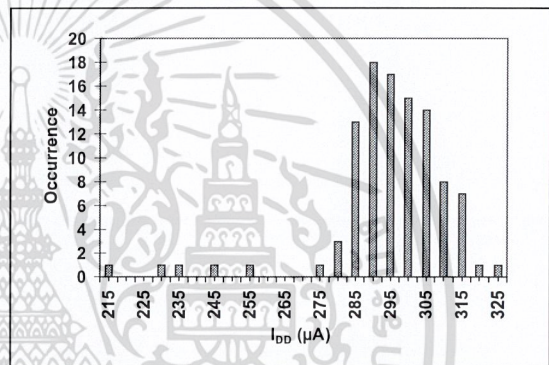


FIGURE 2-15: MCP4922 I_{DD} Histogram ($V_{DD} = 2.7\text{V}$).

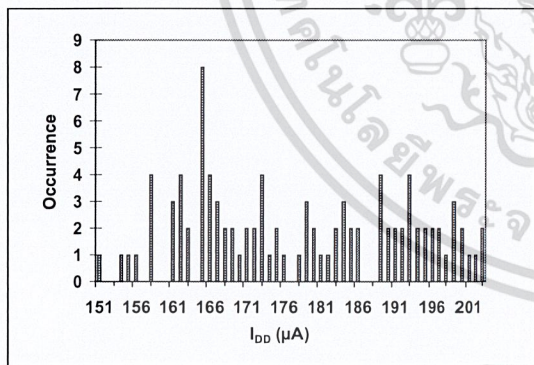


FIGURE 2-13: MCP4921 I_{DD} Histogram ($V_{DD} = 5.0\text{V}$).

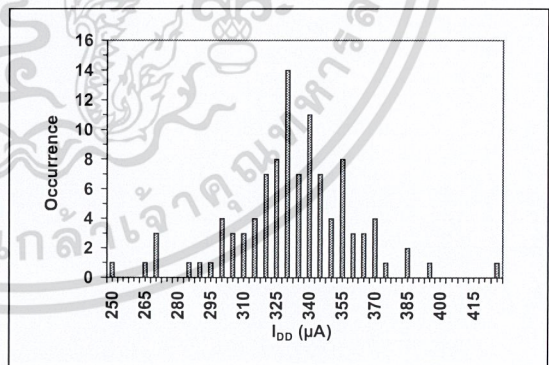


FIGURE 2-16: MCP4922 I_{DD} Histogram ($V_{DD} = 5.0\text{V}$).

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $AV_{SS} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, Gain = 2, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

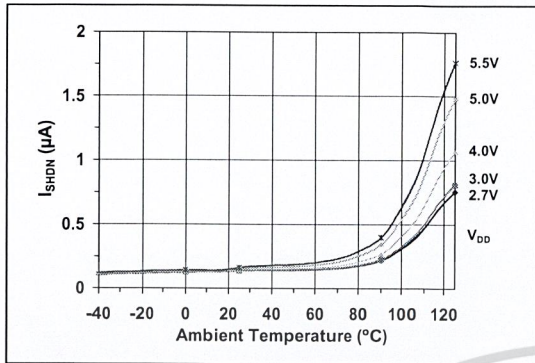


FIGURE 2-17: Hardware Shutdown Current vs. Ambient Temperature and V_{DD} .

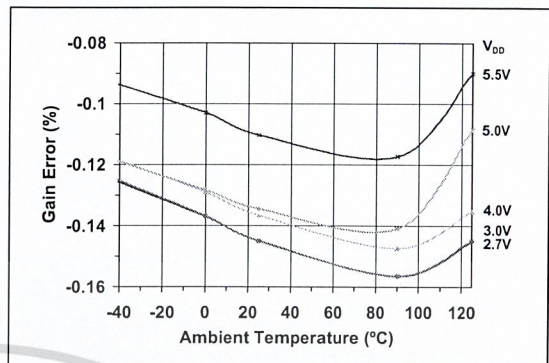


FIGURE 2-20: Gain Error vs. Ambient Temperature and V_{DD} .

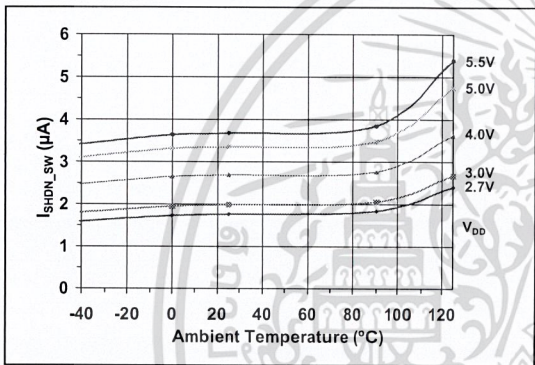


FIGURE 2-18: Software Shutdown Current vs. Ambient Temperature and V_{DD} .

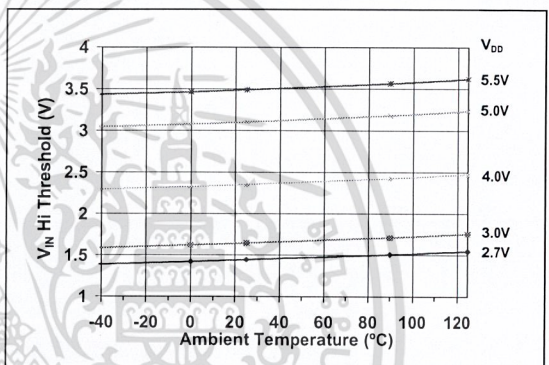


FIGURE 2-21: V_{IN} High Threshold vs. Ambient Temperature and V_{DD} .

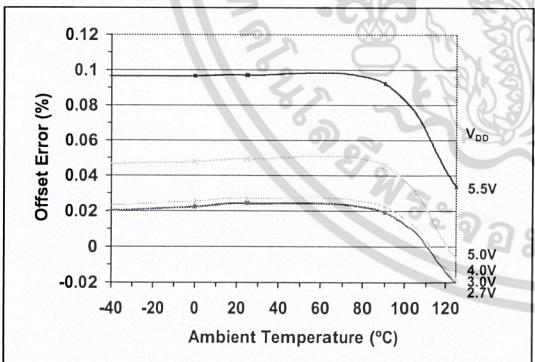


FIGURE 2-19: Offset Error vs. Ambient Temperature and V_{DD} .

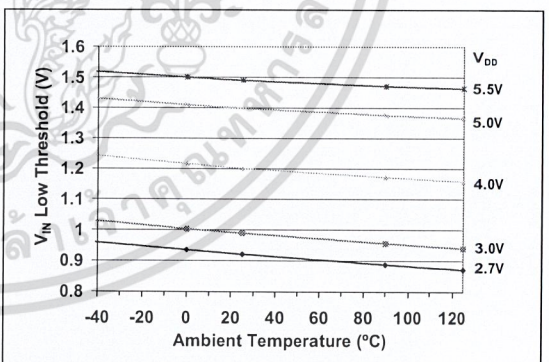


FIGURE 2-22: V_{IN} Low Threshold vs. Ambient Temperature and V_{DD} .

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $V_{SS} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, Gain = 2, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

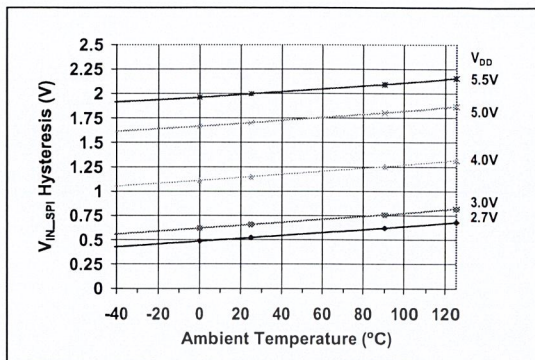


FIGURE 2-23: Input Hysteresis vs. Ambient Temperature and V_{DD} .

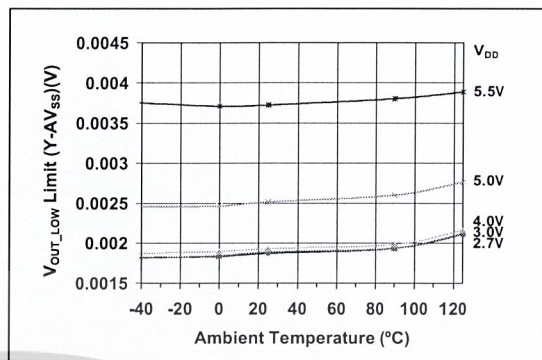


FIGURE 2-26: V_{OUT} Low Limit vs. Ambient Temperature and V_{DD} .

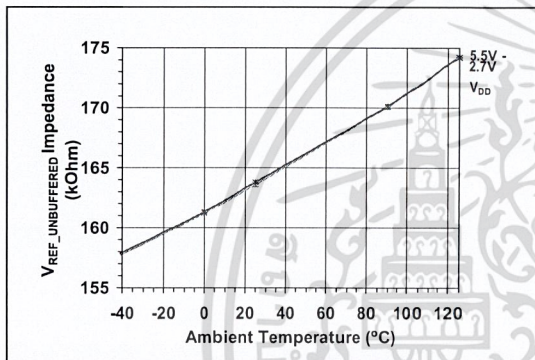


FIGURE 2-24: V_{REF} Input Impedance vs. Ambient Temperature and V_{DD} .

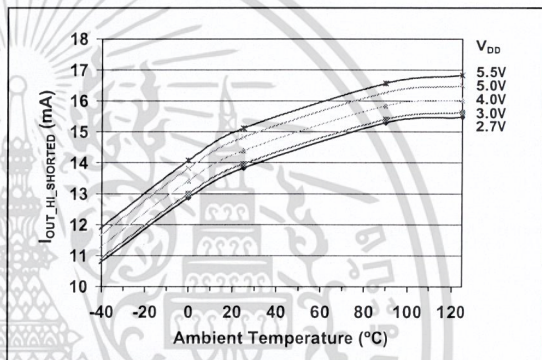


FIGURE 2-27: I_{OUT} High Short vs. Ambient Temperature and V_{DD} .

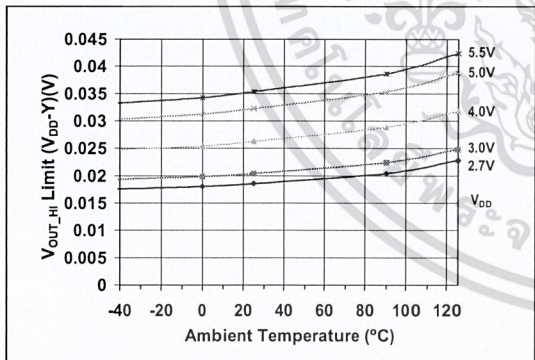


FIGURE 2-25: V_{OUT} High Limit vs. Ambient Temperature and V_{DD} .

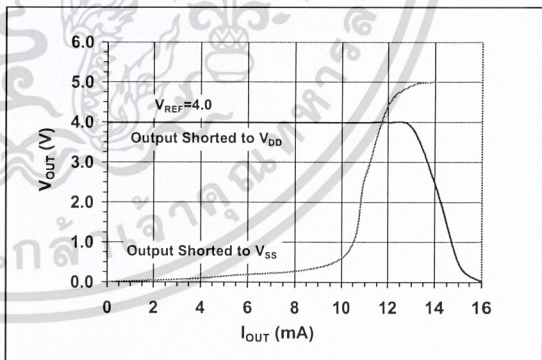


FIGURE 2-28: I_{OUT} vs V_{OUT} . Gain = 1.

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $AV_{SS} = 0\text{V}$, $V_{REF} = 2.048\text{V}$, Gain = 2, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

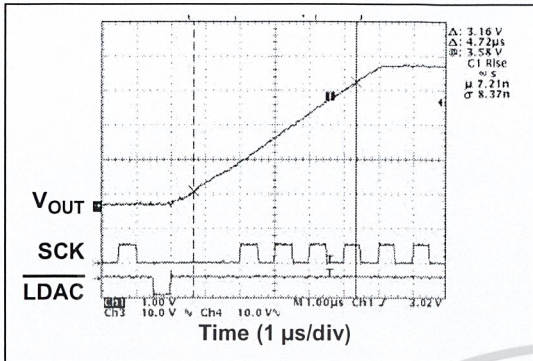


FIGURE 2-29: V_{OUT} Rise Time 100%.

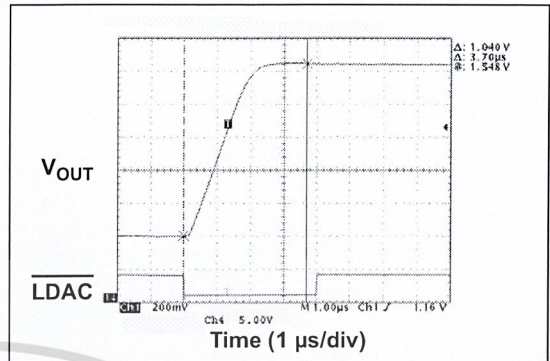


FIGURE 2-32: V_{OUT} Rise Time 25% - 75%.

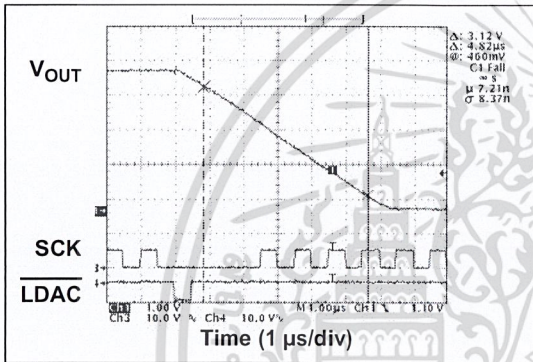


FIGURE 2-30: V_{OUT} Fall Time.

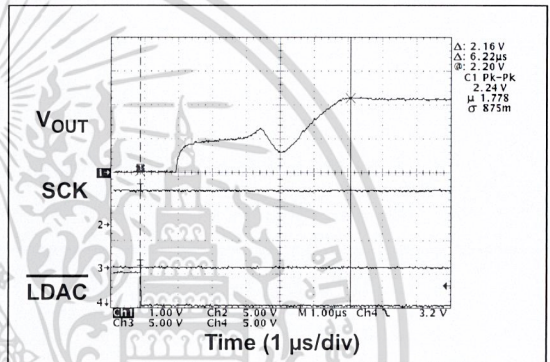


FIGURE 2-33: V_{OUT} Rise Time Exit Shutdown.

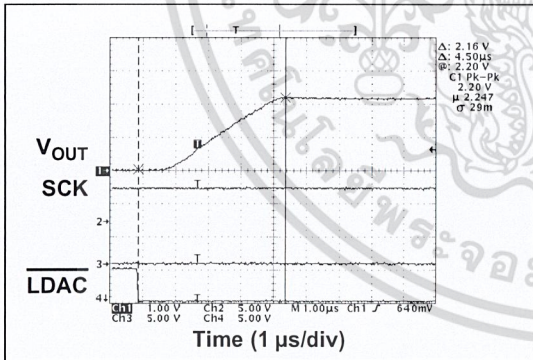


FIGURE 2-31: V_{OUT} Rise Time 50%.

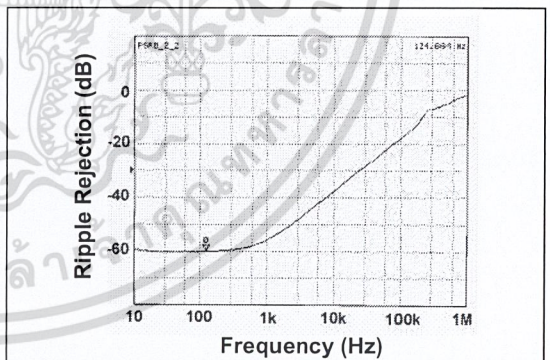


FIGURE 2-34: PSRR vs. Frequency.

MCP4921/4922

Note: Unless otherwise indicated, $T_A = +25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $AV_{SS} = 0\text{V}$, $V_{REF} = 2.50\text{V}$, Gain = 2, $R_L = 5\text{ k}\Omega$, $C_L = 100\text{ pF}$.

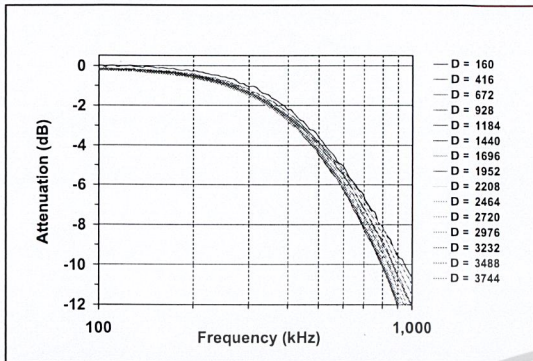


FIGURE 2-35: Multiplier Mode Bandwidth.

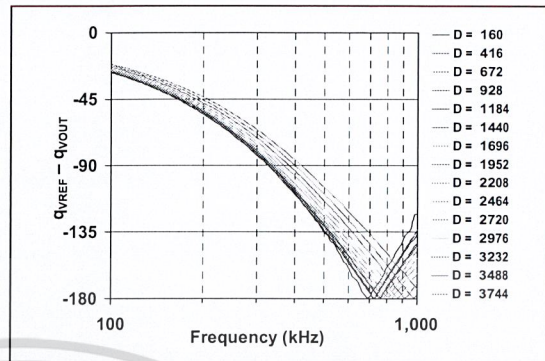


FIGURE 2-37: Phase Shift.

Figure 2-35 calculation:

$$\text{Attenuation (dB)} = 20 \log(V_{OUT}/V_{REF}) - 20 \log(G(D/4096))$$

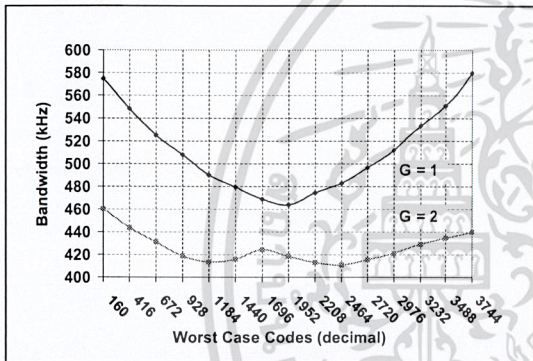


FIGURE 2-36: -3 db Bandwidth vs. Worst Codes.

3.0 PIN DESCRIPTIONS

The descriptions of the pins are listed in Table 3-1.

TABLE 3-1: PIN FUNCTION TABLE

MCP4921 Pin No.	MCP4922 Pin No.	Symbol	Function
1	1	V_{DD}	Positive Power Supply Input (2.7V to 5.5V)
—	2	NC	No Connection
2	3	\overline{CS}	Chip Select Input
3	4	SCK	Serial Clock Input
4	5	SDI	Serial Data Input
—	6	NC	No Connection
—	7	NC	No Connection
5	8	\overline{LDAC}	Synchronization input used to transfer DAC settings from serial latches to the output latches.
—	9	\overline{SHDN}	Hardware Shutdown Input
—	10	V_{OUTB}	DAC _B Output
—	11	V_{REFB}	DAC _B Voltage Input (AV_{SS} to V_{DD})
7	12	AV_{SS}	Analog ground
6	13	V_{REFA}	DAC _A Voltage Input (AV_{SS} to V_{DD})
8	14	V_{OUTA}	DAC _A Output

3.1 Positive Power Supply Input (V_{DD})

V_{DD} is the positive power supply input. The input power supply is relative to AV_{SS} and can range from 2.7V to 5.5V. A decoupling capacitor on V_{DD} is recommended to achieve maximum performance.

3.2 Chip Select (\overline{CS})

\overline{CS} is the chip select input, which requires an active-low signal to enable serial clock and data functions.

3.3 Serial Clock Input (SCK)

SCK is the SPI compatible serial clock input.

3.4 Serial Data Input (SDI)

SDI is the SPI compatible serial data input.

3.5 Latch DAC Input (\overline{LDAC})

\overline{LDAC} (the latch DAC synchronization input) transfers the input latch registers to the DAC registers (output latches) when low. Can also be tied low if transfer on the rising edge of \overline{CS} is desired.

3.6 Hardware Shutdown Input (\overline{SHDN})

\overline{SHDN} is the hardware shutdown input that requires an active-low input signal to configure the DACs in their low-power Standby mode.

3.7 DAC_x Outputs (V_{OUTA} , V_{OUTB})

V_{OUTA} and V_{OUTB} are DAC outputs. The DAC output amplifier drives these pins with a range of AV_{SS} to V_{DD} .

3.8 DAC_x Voltage Reference Inputs (V_{REFA} , V_{REFB})

V_{REFA} and V_{REFB} are DAC voltage reference inputs. The analog signal on these pins is utilized to set the reference voltage on the string DAC. The input signal can range from AV_{SS} to V_{DD} .

3.9 Analog Ground (AV_{SS})

AV_{SS} is the analog ground pin.

MCP4921/4922

4.0 GENERAL OVERVIEW

The MCP492X devices are voltage output string DACs. These devices include input amplifiers, rail-to-rail output amplifiers, reference buffers, shutdown and reset-management circuitry. Serial communication conforms to the SPI protocol. The MCP492X operates from 2.7V to 5.5V supplies.

The coding of these devices is straight binary and the ideal output voltage is given by Equation 4-1, where G is the selected gain (1x or 2x), D_N represents the digital input value and n represents the number of bits of resolution ($n = 12$).

EQUATION 4-1: LSB SIZE

$$V_{OUT} = \frac{V_{REF}GD_N}{2^n}$$

1 LSB is the ideal voltage difference between two successive codes. Table 4-1 illustrates how to calculate LSB.

TABLE 4-1: LSB SIZES

Device	V_{REF} GAIN	LSB SIZE
MCP492X	External V_{REF} 1x	$V_{REF}/4096$
MCP492X	External V_{REF} 2x	$2 V_{REF}/4096$

4.0.1 INL ACCURACY

INL error for these devices is the maximum deviation between an actual code transition point and its corresponding ideal transition point once offset and gain errors have been removed. These endpoints are from 0x000 to 0xFFFF. Refer to Figure 4-1.

Positive INL means transition(s) later than ideal. Negative INL means transition(s) earlier than ideal.

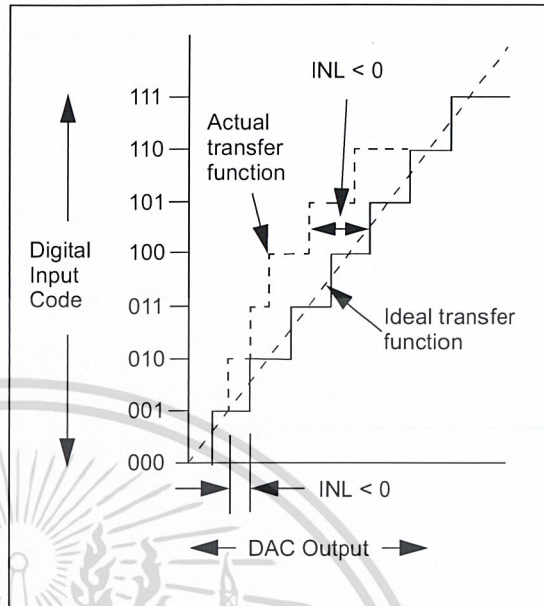


FIGURE 4-1: INL Accuracy.

4.0.2 DNL ACCURACY

DNL error is the measure of variations in code widths from the ideal code width. A DNL error of zero would imply that every code is exactly 1 LSB wide.

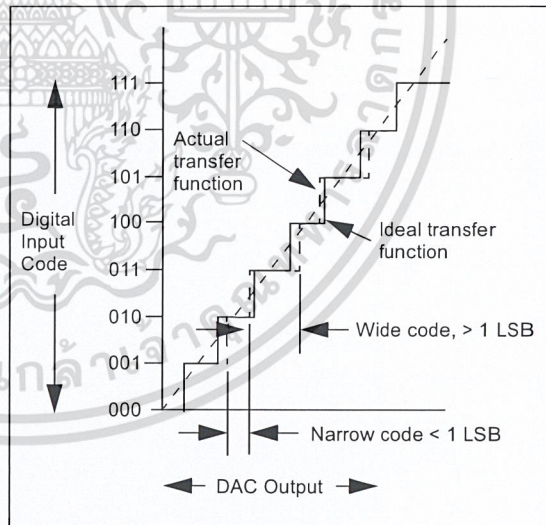


FIGURE 4-2: DNL Accuracy.

4.0.3 OFFSET ERROR

Offset error is the deviation from zero voltage output when the digital input code is zero.

4.0.4 GAIN ERROR

Gain error is the deviation from the ideal output, $V_{REF} - 1$ LSB, excluding the effects of offset error.

4.1 Circuit Descriptions

4.1.1 OUTPUT AMPLIFIERS

The DACs' outputs are buffered with a low-power, precision CMOS amplifier. This amplifier provides low offset voltage and low noise. The output stage enables the device to operate with output voltages close to the power supply rails. Refer to **Section 1.0 "Electrical Characteristics"** for range and load conditions.

In addition to resistive load driving capability, the amplifier will also drive high capacitive loads without oscillation. The amplifiers' strong outputs allow V_{OUT} to be used as a programmable voltage reference in a system.

Selecting a gain of 2 reduces the bandwidth of the amplifier in Multiplying mode. Refer to **Section 1.0 "Electrical Characteristics"** for the Multiplying mode bandwidth for given load conditions.

4.1.1.1 Programmable Gain Block

The rail-to-rail output amplifier has configurable gain allowing optimal full-scale outputs for differing voltage reference inputs. The output amplifier gain has two selections, a gain of 1 V/V ($\overline{GA} = 1$) or a gain of 2 V/V ($\overline{GA} = 0$).

The output range is ideally 0.000V to $4095/4096 * V_{REF}$ when $G = 1$, and 0.000 to $4095/4096 * V_{REF}$ when $G = 2$. The default value for this bit is a gain of 2, yielding an ideal full-scale output of 0.000V to 4.096V when utilizing a 2.048V V_{REF} . Note that the near rail-to-rail CMOS output buffer's ability to approach AV_{SS} and V_{DD} establish practical range limitations. The output swing specification in **Section 1.0 "Electrical Characteristics"** defines the range for a given load condition.

4.1.2 VOLTAGE REFERENCE AMPLIFIERS

The input buffer amplifiers for the MCP492X devices provide low offset voltage and low noise. A configuration bit for each DAC allows the V_{REF} input to bypass the input buffer amplifiers, achieving a Buffered or Unbuffered mode. The default value for this bit is unbuffered. Buffered mode provides a very high input impedance, with only minor limitations on the input range and frequency response. Unbuffered mode provides a wide input range (0V to V_{DD}), with a typical input impedance of 165 k Ω w/7 pF.

4.1.3 POWER-ON RESET CIRCUIT

The Power-On Reset (POR) circuit ensures that the DACs power-up with $\overline{SHDN} = 0$ (high-impedance). The devices will continue to have a high-impedance output until a valid write command is performed to either of the DAC registers and the LDAC pin meets the input low threshold.

If the power supply voltage is less than the POR threshold ($V_{POR} = 2.0V$, typical), the DACs will be held in their reset state. They will remain in that state until $V_{DD} > V_{POR}$ and a subsequent write command is received.

Figure 4-3 shows a typical power supply transient pulse and the duration required to cause a reset to occur, as well as the relationship between the duration and trip voltage. A 0.1 μF decoupling capacitor mounted as close as possible to the V_{DD} pin provides additional transient immunity.

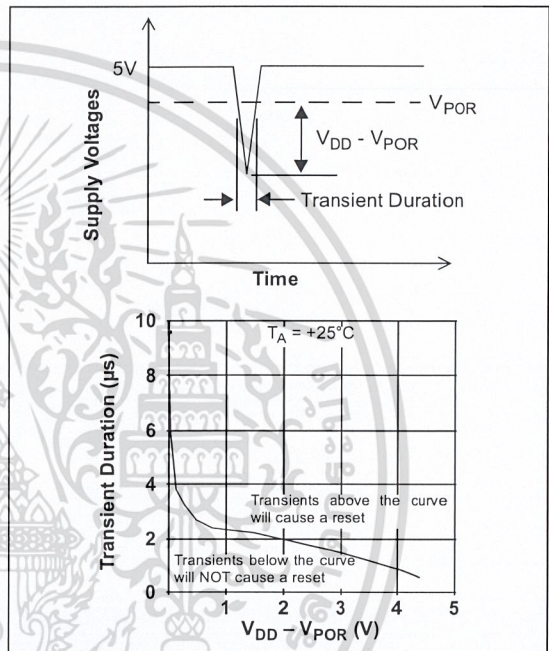


FIGURE 4-3: Typical Transient Response.

4.1.4 SHUTDOWN MODE

Shutdown mode can be entered by using either hardware or software commands. The hardware pin (\overline{SHDN}) is only available on the MCP4922. During Shutdown mode, the supply current is isolated from most of the internal circuitry. The serial interface remains active, thus allowing a write command to bring the device out of Shutdown mode. When the output amplifiers are shut down, the feedback resistance (typically 500 k Ω) produces a high-impedance path to AV_{SS} . The device will remain in Shutdown mode until the \overline{SHDN} pin is brought high and a write command with $\overline{SD} = 1$ is latched into the device. When a DAC is changed from Shutdown to Active mode, the output settling time takes < 10 μs , but greater than the standard Active mode settling time (4.5 μs).

MCP4921/4922

5.0 SERIAL INTERFACE

5.1 Overview

The MCP492X family is designed to interface directly with the Serial Peripheral Interface (SPI) port, available on many microcontrollers, and supports Mode 0,0 and Mode 1,1. Commands and data are sent to the device via the SDI pin, with data being clocked-in on the rising edge of SCK. The communications are unidirectional and, thus, data cannot be read out of the MCP492X. The \overline{CS} pin must be held low for the duration of a write command. The write command consists of 16 bits and is used to configure the DAC's control and data latches. Register 5-1 details the input registers used to configure and load the DAC_A and DAC_B registers. Refer to Figure 1-1 and Section 1.0 "Electrical Characteristics" AC Electrical Characteristics table for detailed input and output timing specifications for both Mode 0,0 and Mode 1,1 operation.

5.2 Write Command

The write command is initiated by driving the \overline{CS} pin low, followed by clocking the four configuration bits and the 12 data bits into the SDI pin on the rising edge of SCK. The \overline{CS} pin is then raised, causing the data to be latched into the selected DAC's input registers. The MCP492X utilizes a double-buffered latch structure to allow both DAC_A's and DAC_B's outputs to be synchronized with the LDAC pin, if desired. Upon the LDAC pin achieving a low state, the values held in the DAC's input registers are transferred into the DAC's output registers. The outputs will transition to the value and held in the DAC_X register.

All writes to the MCP492X are 16-bit words. Any clocks past 16 will be ignored. The most significant four bits are configuration bits. The remaining 12 bits are data bits. No data can be transferred into the device with \overline{CS} high. This transfer will only occur if 16 clocks have been transferred into the device. If the rising edge of \overline{CS} occurs prior, shifting of data into the input registers will be aborted.

REGISTER 5-1: WRITE COMMAND REGISTER

Upper Half:							
W-x	W-x	W-x	W-0	W-x	W-x	W-x	W-x
$\overline{A/B}$	BUF	\overline{GA}	\overline{SHDN}	D11	D10	D9	D8
bit 15							bit 8
Lower Half:							
W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x
D7	D6	D5	D4	D3	D2	D1	D0
bit 7							bit 0

- bit 15 $\overline{A/B}$: DAC_A or DAC_B Select bit
 1 = Write to DAC_B
 0 = Write to DAC_A
- bit 14 **BUF**: V_{REF} Input Buffer Control bit
 1 = Buffered
 0 = Unbuffered
- bit 13 **\overline{GA}** : Output Gain Select bit
 1 = 1x (V_{OUT} = V_{REF} * D/4096)
 0 = 2x (V_{OUT} = 2 * V_{REF} * D/4096)
- bit 12 **\overline{SHDN}** : Output Power Down Control bit
 1 = Output Power Down Control bit
 0 = Output buffer disabled, Output is high impedance
- bit 11-0 **D11:D0**: DAC Data bits
 12 bit number "D" which sets the output value. Contains a value between 0 and 4095.

Legend			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
-n = Value at POR	1 = bit is set	0 = bit is cleared	x = bit is unknown

MCP4921/4922

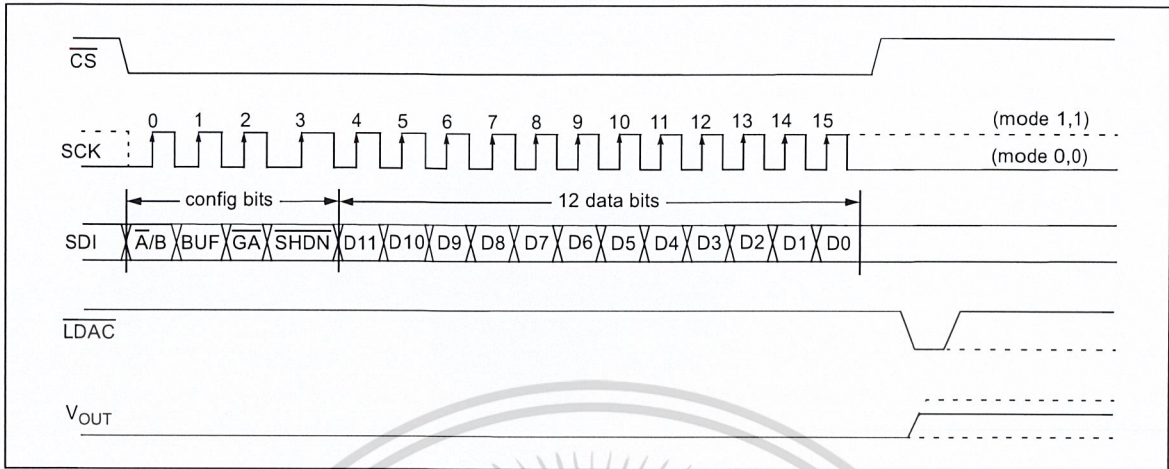


FIGURE 5-1: Write Command.



MCP4921/4922

6.0 TYPICAL APPLICATIONS

Note: At the time of this data sheet's release, circuit examples had not completed testing. Your results may vary.

The MCP492X devices are general purpose DACs intended to be used in applications where a precision, low-power DAC with moderate bandwidth is required.

Applications generally suited for the MCP492X devices include:

- Set Point or Offset Trimming
- Sensor Calibration
- Digitally-Controlled Multiplier/Divider
- Portable Instrumentation (Battery Powered)
- Motor Feedback Loop Control

6.1 Digital Interface

The MCP492X utilizes a 3-wire synchronous serial protocol to transfer the DACs' setup and output values from the digital source. The serial protocol can be interfaced to SPI™ or Microwire peripherals common on many microcontrollers, including Microchip's PICmicro® MCUs & dsPIC™ DSC family of microcontrollers. In addition to the three serial connections (\overline{CS} , SCK and SDI), the LDAC signal synchronizes when the serial settings are latched into the DAC's output from the serial input latch. Figure 6-1 illustrates the required connections. Note that LDAC is active-low. If desired, this input can be tied low to reduce the required connections from 4 to 3. Write commands will be latched directly into the output latch when a valid 16 clock transmission has been received and \overline{CS} has been raised.

6.2 Power Supply Considerations

The typical application will require a by-pass capacitor in order to filter high-frequency noise. The noise can be induced onto the power supply's traces or as a result of changes on the DAC's output. The bypass capacitor helps to minimize the effect of these noise sources on signal integrity. Figure 6-1 illustrates an appropriate bypass strategy.

In this example, the recommended bypass capacitor value is 0.1 μ F. This capacitor should be placed as close to the device power pin (V_{DD}) as possible (within 4 mm).

The power source supplying these devices should be as clean as possible. If the application circuit has separate digital and analog power supplies, AV_{DD} and AV_{SS} should reside on the analog plane.

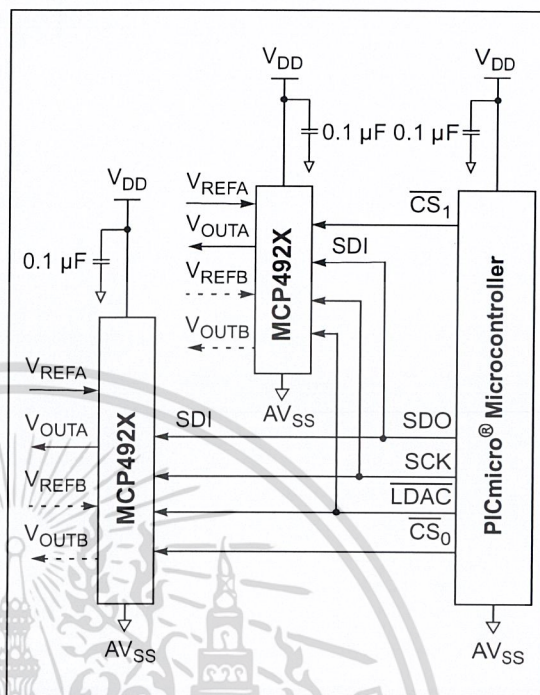


FIGURE 6-1: Typical Connection Diagram.

6.3 Layout Considerations

Inductively-coupled AC transients and digital switching noise can degrade the input and output signal integrity, potentially masking the MCP492X's performance. Careful board layout will minimize these effects and increase the signal-to-noise ratio (SNR). Bench testing has shown that a multi-layer board utilizing a low-inductance ground plane, isolated inputs, isolated outputs and proper decoupling are critical to achieving the performance that the silicon is capable of providing. Particularly harsh environments may require shielding of critical signals.

Breadboards and wire-wrapped boards are not recommended if low noise is desired.

6.4 Single-Supply Operation

The MCP492X is a rail-to-rail (R-R) input and output DAC designed to operate with a V_{DD} range of 2.7V to 5.5V. Its output amplifier is robust enough to drive common, small-signal loads directly, thus eliminating the cost and size of an external buffer for most applications.

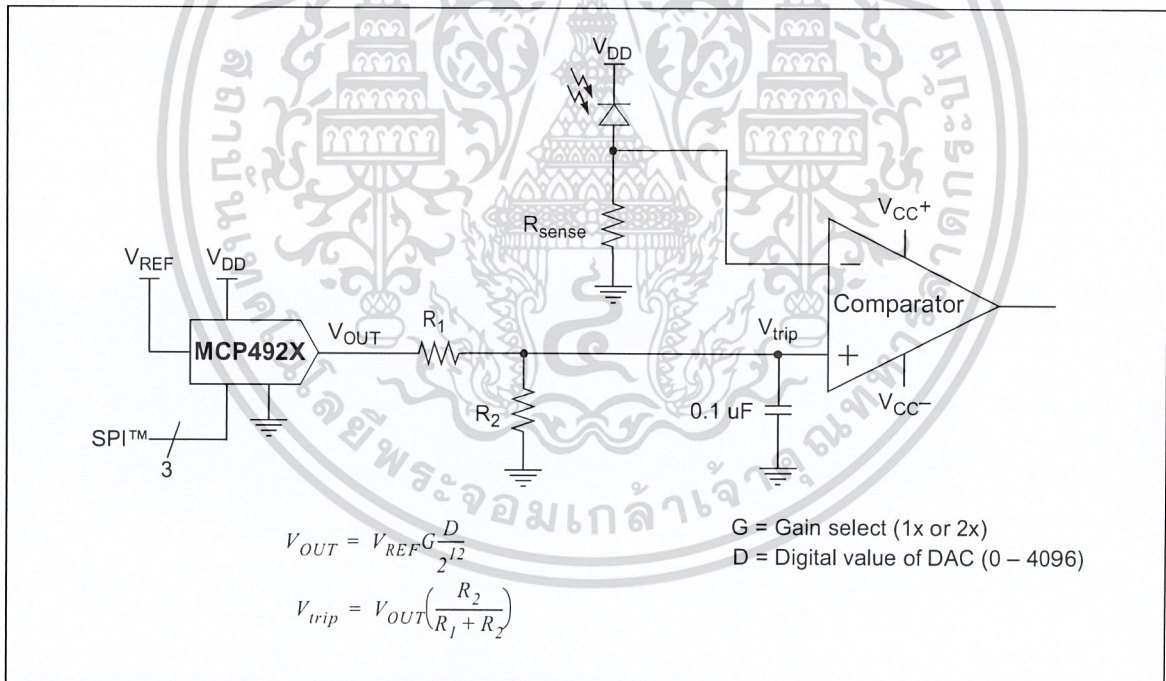
6.4.1 DC SET POINT OR CALIBRATION

A common application for a DAC with the MCP492X's performance is digitally-controlled set points and/or calibration of variable parameters, such as sensor offset or slope. 12-bit resolution provides 4096 output steps. If a 4.096V V_{REF} is provided, an LSB would represent 1 mV of resolution. If a smaller output step size is desired, the output range would need to be reduced.

6.4.1.1 Decreasing The Output Step Size

If the output range is reduced relative to AV_{SS} , simply reducing V_{REF} will reduce the magnitude of each output step. If the application is calibrating the threshold of a diode, transistor or resistor tied to AV_{SS} or V_{REF} , a threshold range of 0.8V may be desired to provide 200 μ V resolution. Two common methods to achieve a 0.8V range is to either reduce V_{REF} to 0.82V or use a voltage divider on the DAC's output. If a V_{REF} is available with the desired output value, using that V_{REF} is an option. Occasionally, when using a low-voltage V_{REF} , the noise floor causes SNR error that is intolerable. The voltage divider method provides some advantages when V_{REF} needs to be very low or when the desired output voltage is not available. In this case, a larger value V_{REF} is used while two resistors scale the output range down to the precise desired level. Using a common V_{REF} output has availability and cost advantages. Example 6-1 illustrates this concept. Note that the voltage divider can be connected to AV_{SS} or V_{REF} depending on the application's requirements.

The MCP492X's low, ± 0.75 (max.) DNL performance is critical to meeting calibration accuracy in production.



EXAMPLE 6-1: Set Point or Threshold Calibration.

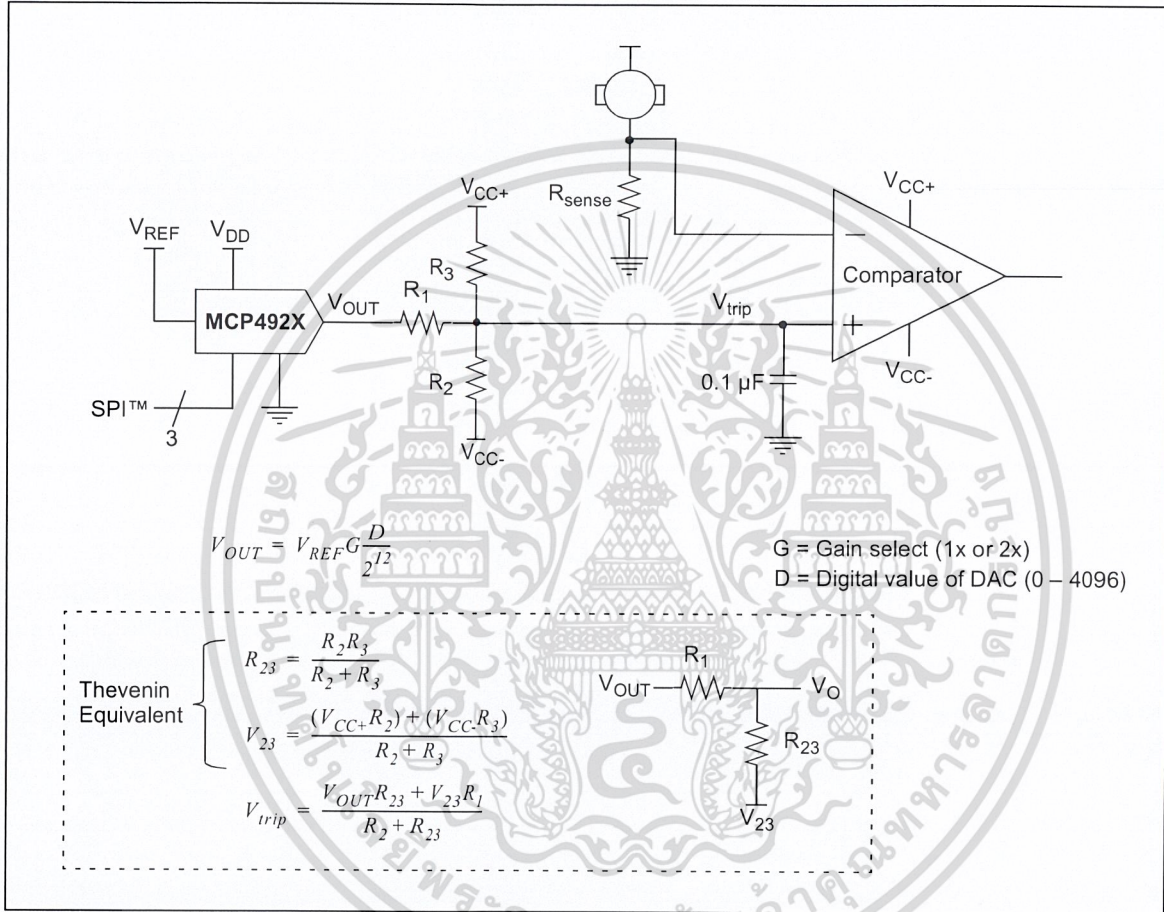
MCP4921/4922

6.4.1.2 Building a "Window" DAC

When calibrating a set point or threshold of a sensor, rarely does the sensor utilize the entire output range of the DAC. If the LSB size is adequate to meet the application's accuracy needs, then the resolution is sacrificed without consequences. If greater accuracy is needed, then the output range will need to be reduced to increase the resolution around the desired threshold.

If the threshold is not near V_{REF} or AV_{SS} , then creating a "window" around the threshold has several advantages. One simple method to create this "window" is to use a voltage divider network with a pull-up and pull-down resistor. Example 6-2 and Example 6-4 illustrates this concept.

The MCP492X's low, ± 0.75 (max.) DNL performance is critical to meet calibration accuracy in production.

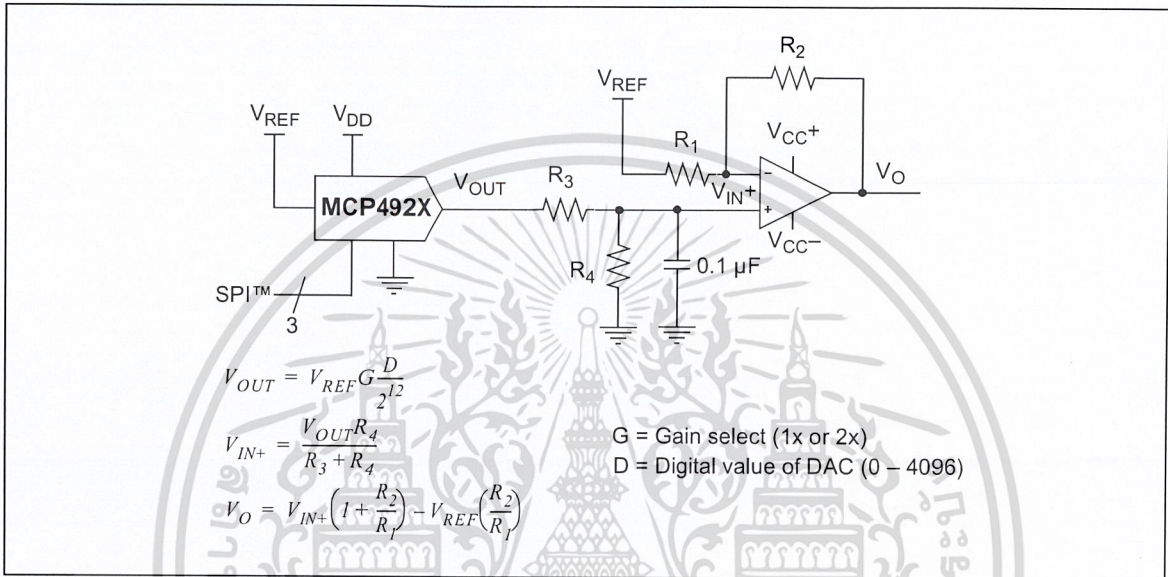


EXAMPLE 6-2: Single-Supply "Window" DAC.

6.5 Bipolar Operation

Bipolar operation is achievable using the MCP492X by using an external operational amplifier (op amp). This configuration is desirable due to the wide variety and availability of op amps. This allows a general purpose DAC, with its cost and availability advantages, to meet almost any desired output voltage range, power and noise performance.

Example 6-3 illustrates a simple bipolar voltage source configuration. R_1 and R_2 allow the gain to be selected, while R_3 and R_4 shift the DAC's output to a selected offset. Note that R_4 can be tied to V_{REF} , instead of AV_{SS} , if a higher offset is desired. Note that a pull-up to V_{REF} could be used, instead of R_4 , if a higher offset is desired.



EXAMPLE 6-3: Digitally-Controlled Bipolar Voltage Source.

6.5.1 DESIGN A BIPOLAR DAC USING EXAMPLE 6-3

An output step magnitude of 1 mV with an output range of $\pm 2.05V$ is desired for a particular application.

1. Calculate the range: $+2.05V - (-2.05V) = 4.1V$.
2. Calculate the resolution needed:
 $4.1V/1 \text{ mV} = 4100$
 Since $2^{12} = 4096$, 12-bit resolution is desired.

3. The amplifier gain (R_2/R_1), multiplied by V_{REF} must be equal to the desired minimum output to achieve bipolar operation. Since any gain can be realized by choosing resistor values (R_1+R_2), the V_{REF} source needs to be determined first. If a V_{REF} of 4.1V is used, solve for the gain by setting the DAC to 0, knowing that the output needs to be -2.05V. The equation can be simplified to:

$$\frac{-R_2}{R_1} = \frac{-2.05}{V_{REF}} = \frac{-2.05}{4.1} \quad \frac{R_2}{R_1} = \frac{1}{2}$$

If $R_1 = 20 \text{ k}\Omega$ and $R_2 = 10 \text{ k}\Omega$, the gain will be 0.5.

4. Next, solve for R_3 and R_4 by setting the DAC to 4096, knowing that the output needs to be +2.05V.

$$\frac{R_4}{(R_3 + R_4)} = \frac{2.05V + 0.5V_{REF}}{1.5V_{REF}} = \frac{2}{3}$$

If $R_4 = 20 \text{ k}\Omega$, then $R_3 = 10 \text{ k}\Omega$

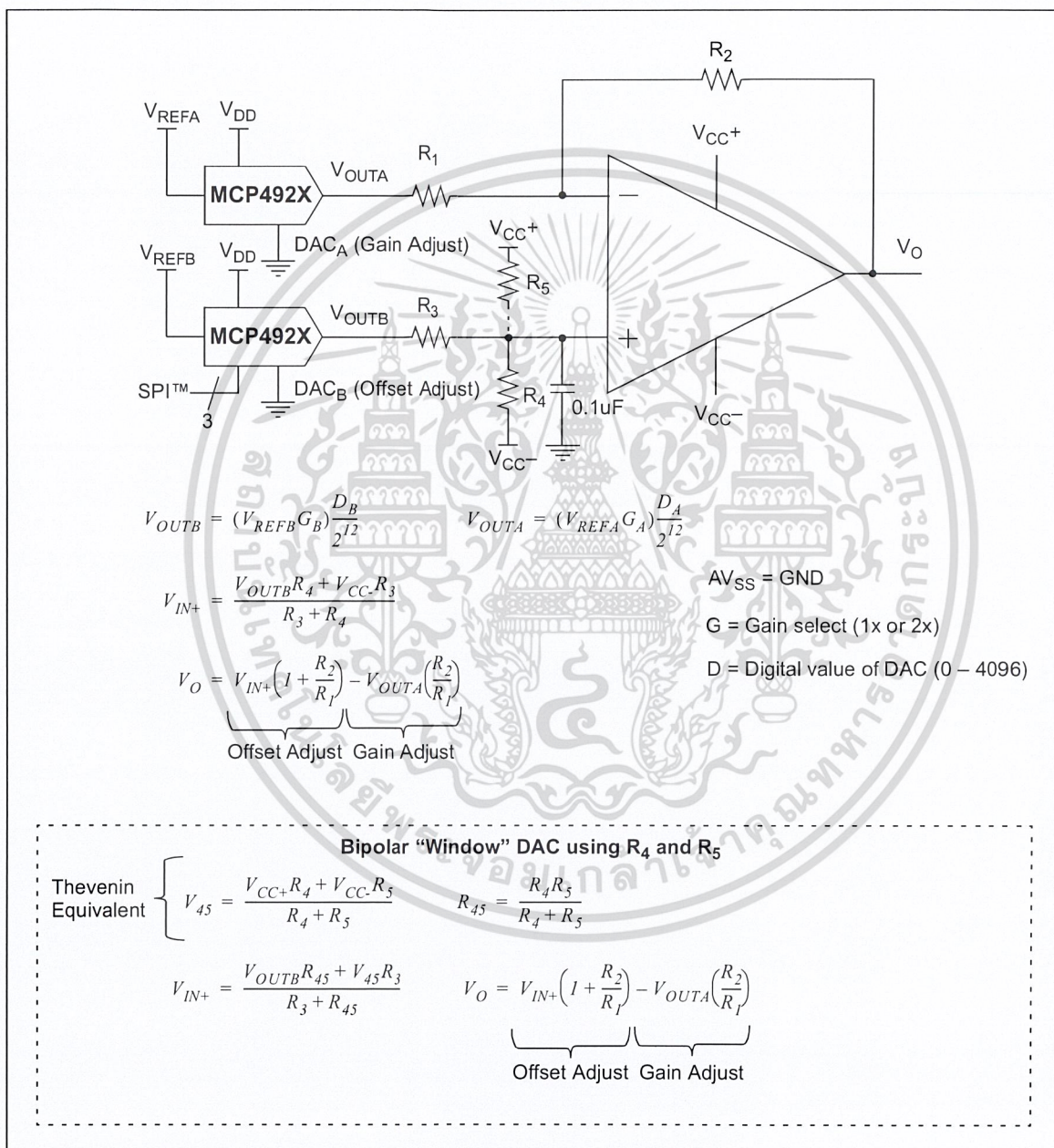
MCP4921/4922

6.6 Selectable Gain and Offset Bipolar Voltage Output Using A Dual DAC

In some applications, precision digital control of the output range is desirable. Example 6-4 illustrates how to use the MCP4922 to achieve this in a bipolar or single-supply application.

This circuit is typically used in Multiplier mode and is ideal for linearizing a sensor whose slope and offset varies. Refer to **Section 6.9 “Using Multiplier Mode”** for more information on Multiplier mode.

The equation to design a bipolar “window” DAC would be utilized if R_3 , R_4 and R_5 are populated.



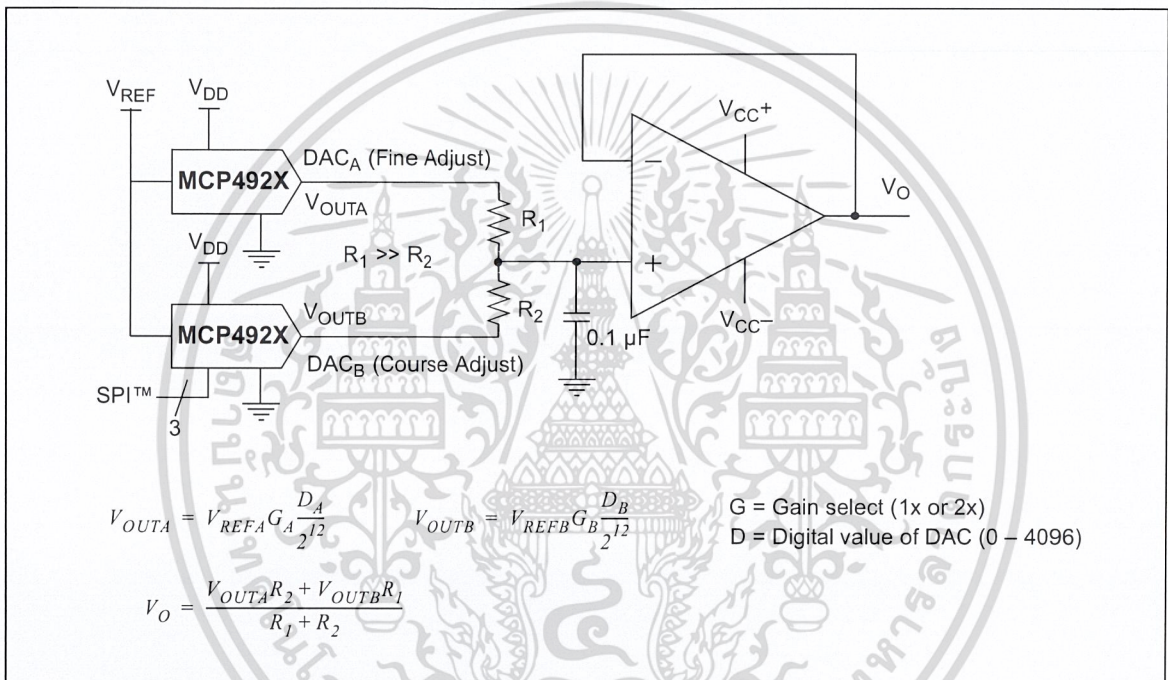
EXAMPLE 6-4: Bipolar Voltage Source With Selectable Gain and Offset.

6.7 Designing A Double-Precision DAC Using A Dual DAC

Example 6-5 illustrates how to design a single-supply voltage output capable of up to 24-bit resolution from a dual 12-bit DAC. This design is simply a voltage divider with a buffered output.

As an example, if a similar application to the one developed in Section 6.5.1 “Design a bipolar dac using Example 6-3” required a resolution of 1 μ V instead of 1 mV and a range of 0V to 4.1V, then 12-bit resolution would not be adequate.

1. Calculate the resolution needed:
 $4.1V/1\mu V = 4.1e06$. Since $2^{22} = 4.2e06$, 22-bit resolution is desired. Since $DNL = \pm 0.75$ LSB, this design can be attempted with the MCP492X.
2. Since DAC_B's V_{OUTB} has a resolution of 1 mV, its output only needs to be “pulled” 1/1000 to meet the 1 μ V target. Dividing V_{OUTA} by 1000 would allow the application to compensate for DAC_B's DNL error.
3. If R_2 is 100 Ω , then R_1 needs to be 100 k Ω .
4. The resulting transfer function is not perfectly linear, as shown in the equation of Example 6-5.



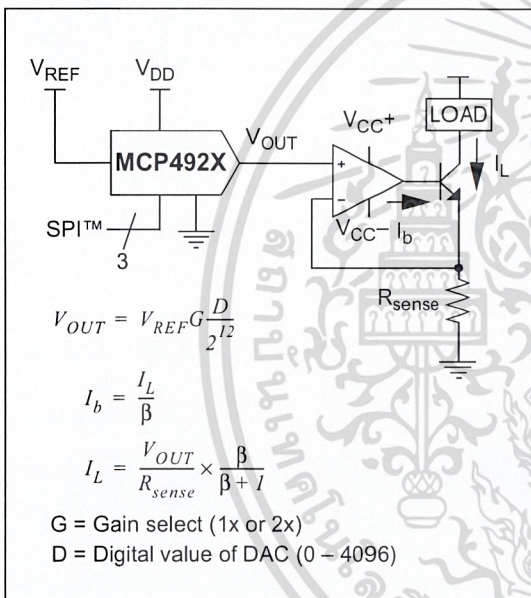
EXAMPLE 6-5: Simple, Double-Precision DAC.

MCP4921/4922

6.8 Building A Programmable Current Source

Example 6-6 illustrates a variation on a voltage follower design where a sense resistor is used to convert the DAC's voltage output into a digitally-selectable current source.

Adding the resistor network from Example 6-2 would be advantageous in this application. The smaller R_{sense} is, the less power dissipated across it. However, this also reduces the resolution that the current can be controlled with. The voltage divider, or "window", DAC configuration would allow the range to be reduced, thus increasing resolution around the range of interest. When working with very small sensor voltages, plan on eliminating the amplifier's offset error by storing the DAC's setting under known sensor conditions.



EXAMPLE 6-6: Digitally-Controlled Current Source.

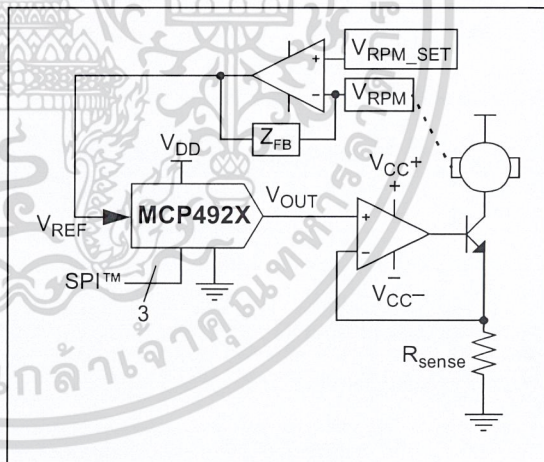
6.9 Using Multiplier Mode

The MCP492X is ideally suited for use as a multiplier/divider in a signal chain. Common applications include: precision programmable gain/attenuator amplifiers and loop controls (motor feedback). The wide input range ($0V - V_{DD}$) is an Unbuffered mode and near R-R range in Buffered mode: the > 400 kHz bandwidth, selectable 1x/2x gain and its low power consumption give maximum flexibility to meet the application's needs.

To configure the MCP492X in Multiplier mode, connect the input signal to V_{REF} and serially configure the DAC's input buffer, gain and output value. The DAC's output can utilize any of Examples 6-1 to 6-6, depending on the application requirements. Example 6-7 is an illustration of how the DAC can operate in a motor control feedback loop.

If the Gain Select bit is configured for 1x mode ($\overline{GA} = 1$), the resulting input signal will be attenuated by $D/4096$. If the Gain Select bit is configured for 2x mode ($\overline{GA} = 0$), codes < 2048 attenuate the signal, while codes > 2048 gain the signal. $V_{OUT} = V_{IN} (D/2048)$.

A 12-bit DAC provides significantly more gain/attenuation resolution when compared to typical Programmable Gain Amplifiers. Adding an op amp to buffer the output, as illustrated in Examples 6-2 to 6-6, extends the output range and power to meet the precise needs of the application.



EXAMPLE 6-7: Multiplier Mode.

7.0 DEVELOPMENT SUPPORT

7.1 Evaluation & Demonstration Boards

The Mixed Signal PICtail™ Board supports the MCP492X family of devices. Please refer to www.microchip.com for further information on this products capabilities and availability.

7.2 Application Notes and Tech Briefs

Application notes illustrating the performance and implementation of the MCP492X are planned but currently not released. Please refer to www.microchip.com for further information.

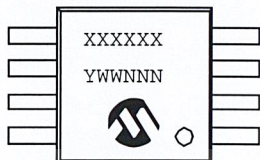


MCP4921/4922

8.0 PACKAGING INFORMATION

8.1 Package Marking Information

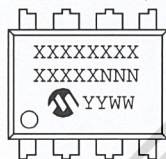
8-Lead MSOP



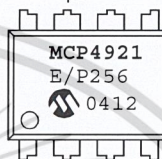
Example:



8-Lead PDIP (300 mil)



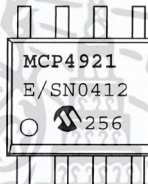
Example:



8-Lead SOIC (150 mil)



Example:



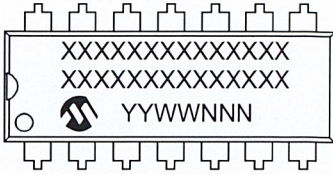
Legend:	XX...X	Customer specific information*
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
Note:	In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line thus limiting the number of available characters for customer specific information.	

* Standard marking consists of Microchip part number, year code, week code, traceability code (facility code, mask rev#, and assembly code). For marking beyond this, certain price adders apply. Please check with your Microchip Sales Office.

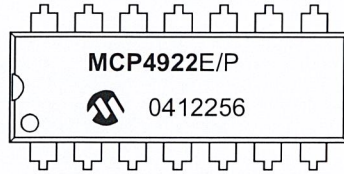
MCP4921/4922

Package Marking Information (Continued)

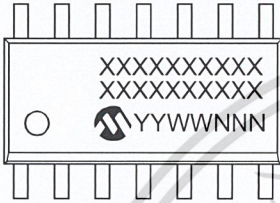
14-Lead PDIP (300 mil) (MCP4922)



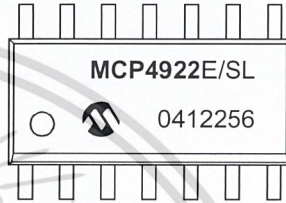
Example:



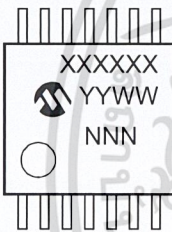
14-Lead SOIC (150 mil) (MCP4922)



Example:



14-Lead TSSOP (MCP4922)

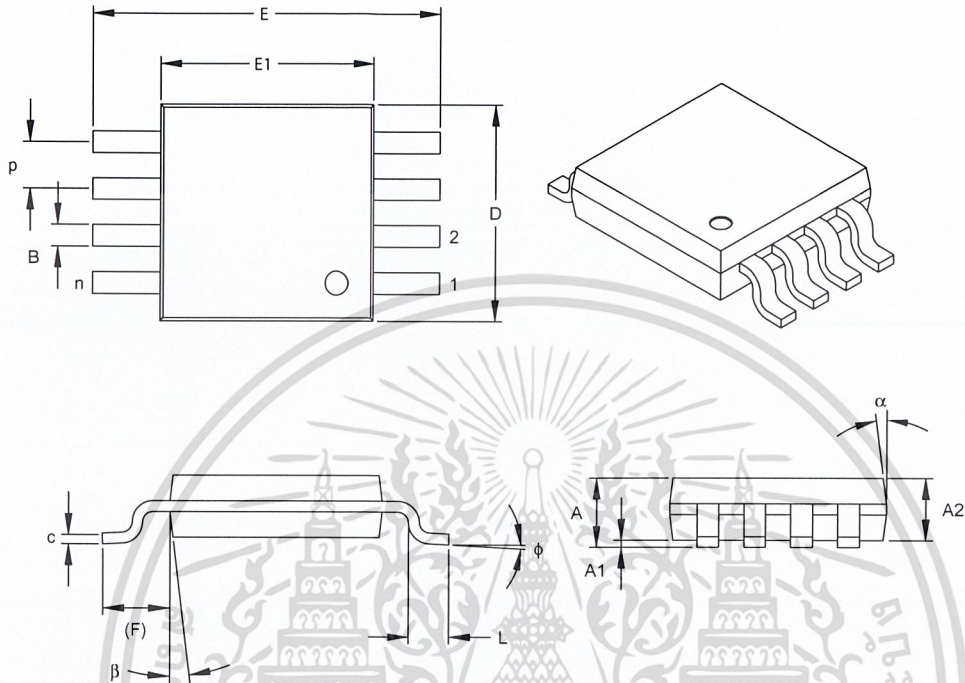


Example:



MCP4921/4922

8-Lead Plastic Micro Small Outline Package (MS) (MSOP)



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	P	.026 BSC			0.65 BSC		
Overall Height	A	-	-	.043	-	-	1.10
Molded Package Thickness	A1	.030	.033	.037	0.75	0.85	0.95
Standoff	A1	.000	-	.006	0.00	-	0.15
Overall Width	E	.193 TYP.			4.90 BSC		
Molded Package Width	E1	.118 BSC			3.00 BSC		
Overall Length	D	.118 BSC			3.00 BSC		
Foot Length	L	.016	.024	.031	0.40	0.60	0.80
Footprint (Reference)	F	.037 REF			0.95 REF		
Foot Angle	phi	0°	-	8°	0°	-	8°
Lead Thickness	c	.003	.006	.009	0.08	-	0.23
Lead Width	B	.009	.012	.016	0.22	-	0.40
Mold Draft Angle Top	alpha	5°	-	15°	5°	-	15°
Mold Draft Angle Bottom	beta	5°	-	15°	5°	-	15°

*Controlling Parameter

Notes:

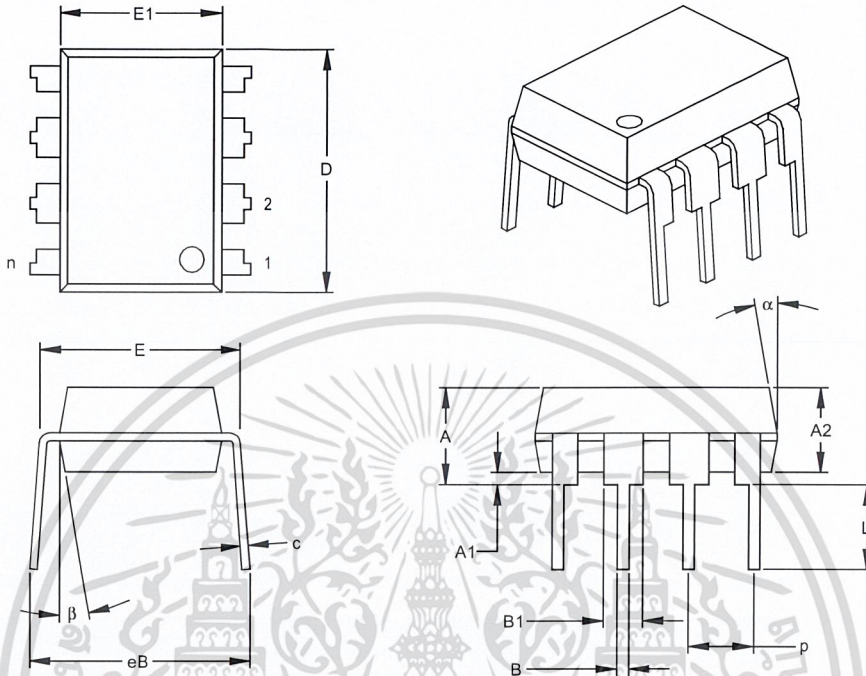
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MO-187

Drawing No. C04-111

MCP4921/4922

8-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing	§ eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter
 § Significant Characteristic

Notes:

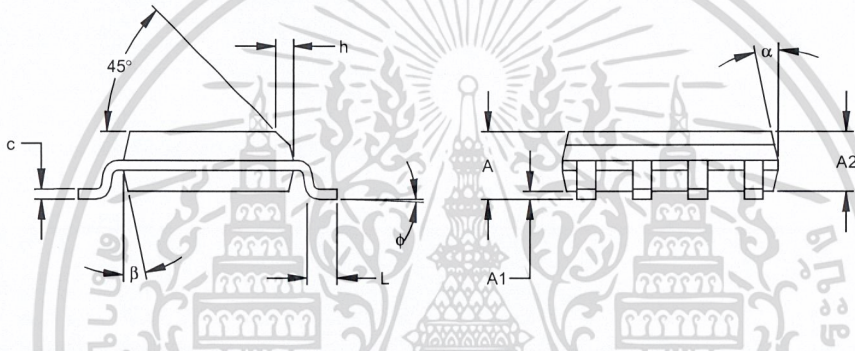
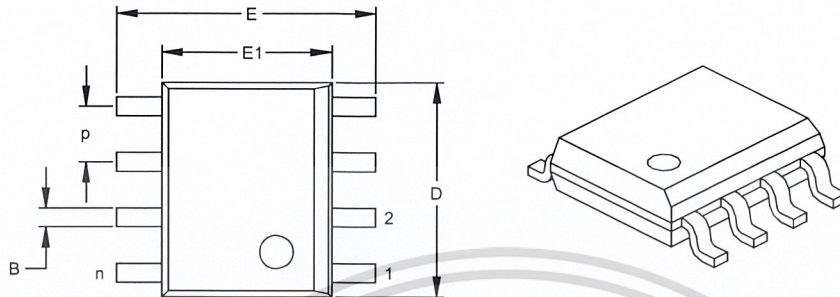
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MS-001

Drawing No. C04-018

MCP4921/4922

8-Lead Plastic Small Outline (SN) – Narrow, 150 mil (SOIC)



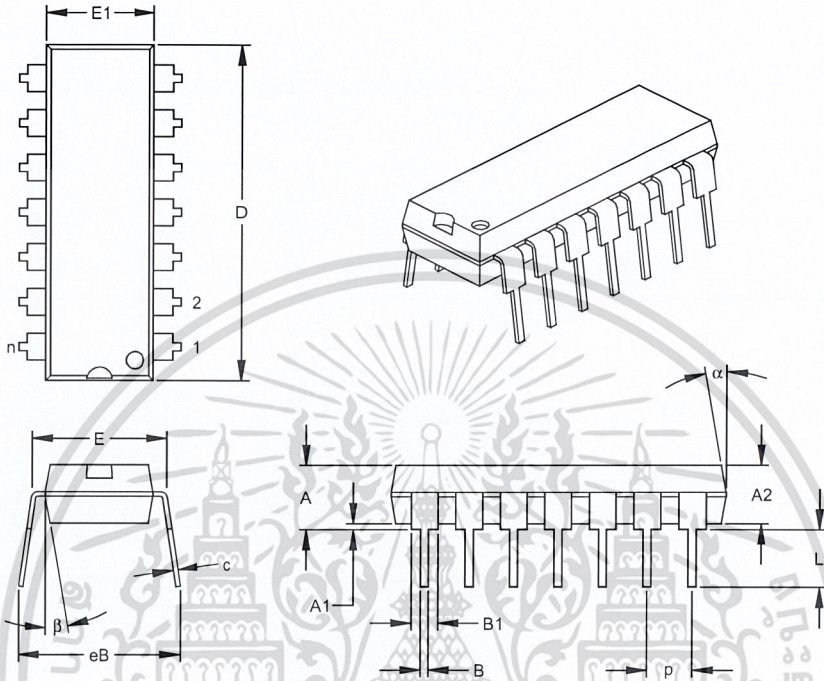
Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.050			1.27	
Overall Height	A	.053	.061	.069	1.35	1.55	1.75
Molded Package Thickness	A2	.052	.056	.061	1.32	1.42	1.55
Standoff §	A1	.004	.007	.010	0.10	0.18	0.25
Overall Width	E	.228	.237	.244	5.79	6.02	6.20
Molded Package Width	E1	.146	.154	.157	3.71	3.91	3.99
Overall Length	D	.189	.193	.197	4.80	4.90	5.00
Chamfer Distance	h	.010	.015	.020	0.25	0.38	0.51
Foot Length	L	.019	.025	.030	0.48	0.62	0.76
Foot Angle	φ	0	4	8	0	4	8
Lead Thickness	c	.008	.009	.010	0.20	0.23	0.25
Lead Width	B	.013	.017	.020	0.33	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.
JEDEC Equivalent: MS-012
Drawing No. C04-057

MCP4921/4922

14-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Dimension Limits	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		14			14	
Pitch	P		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.740	.750	.760	18.80	19.05	19.30
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing	§ eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter

§ Significant Characteristic

Notes:

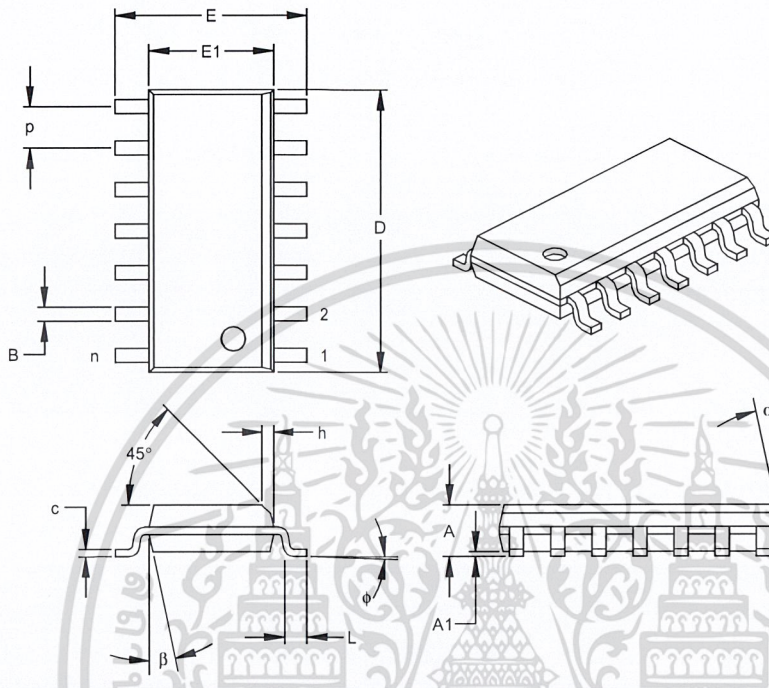
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MS-001

Drawing No. C04-005

MCP4921/4922

14-Lead Plastic Small Outline (SL) – Narrow, 150 mil (SOIC)



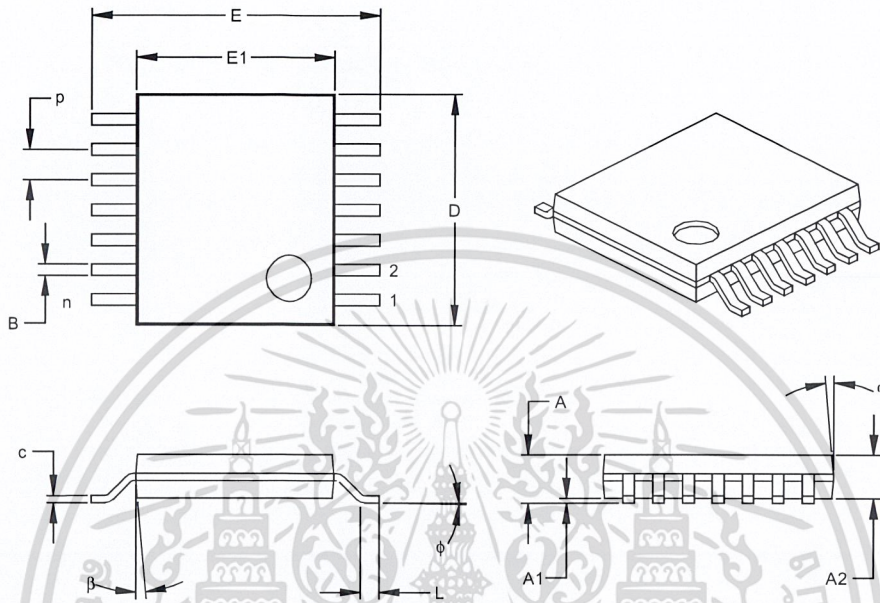
Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		14		14		
Pitch	p		.050		1.27		
Overall Height	A	.053	.061	.069	1.35	1.55	1.75
Molded Package Thickness	A2	.052	.056	.061	1.32	1.42	1.55
Standoff §	A1	.004	.007	.010	0.10	0.18	0.25
Overall Width	E	.228	.236	.244	5.79	5.99	6.20
Molded Package Width	E1	.150	.154	.157	3.81	3.90	3.99
Overall Length	D	.337	.342	.347	8.56	8.69	8.81
Chamfer Distance	h	.010	.015	.020	0.25	0.38	0.51
Foot Length	L	.016	.033	.050	0.41	0.84	1.27
Foot Angle	φ	0	4	8	0	4	8
Lead Thickness	c	.008	.009	.010	0.20	0.23	0.25
Lead Width	B	.014	.017	.020	0.36	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.
JEDEC Equivalent: MS-012
Drawing No. C04-065

MCP4921/4922

14-Lead Plastic Thin Shrink Small Outline (ST) – 4.4 mm (TSSOP)



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		14			14	
Pitch	p		.026			0.65	
Overall Height	A			.043			1.10
Molded Package Thickness	A2	.033	.035	.037	0.85	0.90	0.95
Standoff §	A1	.002	.004	.006	0.05	0.10	0.15
Overall Width	E	.246	.251	.256	6.25	6.38	6.50
Molded Package Width	E1	.169	.173	.177	4.30	4.40	4.50
Molded Package Length	D	.193	.197	.201	4.90	5.00	5.10
Foot Length	L	.020	.024	.028	0.50	0.60	0.70
Foot Angle	φ	0	4	8	0	4	8
Lead Thickness	c	.004	.006	.008	0.09	0.15	0.20
Lead Width	B1	.007	.010	.012	0.19	0.25	0.30
Mold Draft Angle Top	α	0	5	10	0	5	10
Mold Draft Angle Bottom	β	0	5	10	0	5	10

* Controlling Parameter
 § Significant Characteristic

Notes:
 Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .005" (0.127mm) per side.
 JEDEC Equivalent: MO-153
 Drawing No. C04-087

MCP4921/4922

NOTES:



MCP4921/4922

PRODUCT IDENTIFICATION SYSTEM

To order or obtain information, e.g., on pricing or delivery, refer to the factory or the listed sales office.

<u>PART NO.</u>	<u>X</u>	<u>/XX</u>	Examples:
Device	Temperature Range	Package	
Device:	MCP4921: MCP4921T:	12-Bit DAC with SPI Interface 12-Bit DAC with SPI Interface (Tape and Reel) (SOIC, MSOP)	a) MCP4921T-E/SN: Tape and Reel Extended Temperature, 8LD SOIC package. b) MCP4921T-E/MS: Tape and Reel Extended Temperature, 8LD MSOP package. c) MCP4921-E/SN: Extended Temperature, 8LD SOIC package. d) MCP4921-E/MS: Extended Temperature, 8LD MSOP package. e) MCP4921-E/P: Extended Temperature, 8LD PDIP package.
Temperature Range:	E	= -40°C to +125°C	a) MCP4922T-E/SL: Tape and Reel Extended Temperature, 14LD SOIC package. b) MCP4922T-E/ST: Tape and Reel Extended Temperature, 14LD TSSOP package. c) MCP4922-E/P: Extended Temperature, 14LD PDIP package. d) MCP4922-E/SL: Extended Temperature, 14LD SOIC package. e) MCP4922-E/ST: Extended Temperature, 14LD TSSOP package.
Package:	MS P SN SL ST	= Plastic MSOP, 8-lead = Plastic DIP (300 mil Body), 8-lead, 14-lead = Plastic SOIC, (150 mil Body), 8-lead = Plastic SOIC (150 mil Body), 14-lead = Plastic TSSOP (4.4mm Body), 14-lead	

Sales and Support

Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (480) 792-7277
3. The Microchip Worldwide Site (www.microchip.com)

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

Customer Notification System

Register on our web site (www.microchip.com/cn) to receive the most current information on our products.

MCP4921/4922

NOTES:



Note the following details of the code protection feature on Microchip devices:

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as "unbreakable."

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break Microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

Trademarks

The Microchip name and logo, the Microchip logo, Accuron, dsPIC, KEELoQ, microID, MPLAB, PIC, PICmicro, PICSTART, PRO MATE, PowerSmart, rPIC, and SmartShunt are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.


AmPLab, FilterLab, MXDEV, MXLAB, PICMASTER, SEEVAL, SmartSensor and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Analog-for-the-Digital Age, Application Maestro, dsPICDEM, dsPICDEM.net, dsPICworks, ECAN, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, Migratable Memory, MPASM, MPLIB, MPLINK, MPSIM, PICkit, PICDEM, PICDEM.net, PICLAB, PICtail, PowerCal, PowerInfo, PowerMate, PowerTool, rLAB, rPICDEM, Select Mode, Smart Serial, SmartTel and Total Endurance are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2004, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper.

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
= ISO/TS 16949:2002 =**

Microchip received ISO/TS-16949:2002 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona and Mountain View, California in October 2003. The Company's quality system processes and procedures are for its PICmicro® 8-bit MCUs, KEELoQ® code hopping devices, Serial EEPROMs, microperipherals, nonvolatile memory and analog products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001:2000 certified.



MICROCHIP

WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office

2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support: 480-792-7627
Web Address: www.microchip.com

Atlanta

3780 Mansell Road, Suite 130
Alpharetta, GA 30022
Tel: 770-640-0034
Fax: 770-640-0307

Boston

2 Lan Drive, Suite 120
Westford, MA 01886
Tel: 978-692-3848
Fax: 978-692-3821

Chicago

333 Pierce Road, Suite 180
Itasca, IL 60143
Tel: 630-285-0071
Fax: 630-285-0075

Dallas

4570 Westgrove Drive, Suite 160
Addison, TX 75001
Tel: 972-818-7423
Fax: 972-818-2924

Detroit

Tri-Atria Office Building
32255 Northwestern Highway, Suite 190
Farmington Hills, MI 48334
Tel: 248-538-2250
Fax: 248-538-2260

Kokomo

2767 S. Albright Road
Kokomo, IN 46902
Tel: 765-864-8360
Fax: 765-864-8387

Los Angeles

18201 Von Karman, Suite 1090
Irvine, CA 92612
Tel: 949-263-1888
Fax: 949-263-1338

San Jose

1300 Terra Bella Avenue
Mountain View, CA 94043
Tel: 650-215-1444
Fax: 650-961-0286

Toronto

6285 Northam Drive, Suite 108
Mississauga, Ontario L4V 1X5, Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Australia

Suite 22, 41 Rawson Street
Epping 2121, NSW
Australia
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing

Unit 706B
Wan Tai Bei Hai Bldg.
No. 6 Chaoyangmen Bei Str.
Beijing, 100027, China
Tel: 86-10-85282100
Fax: 86-10-85282104

China - Chengdu

Rm. 2401-2402, 24th Floor,
Ming Xing Financial Tower
No. 88 TIDU Street
Chengdu 610016, China
Tel: 86-28-86766200
Fax: 86-28-86766599

China - Fuzhou

Unit 28F, World Trade Plaza
No. 71 Wusi Road
Fuzhou 350001, China
Tel: 86-591-7503506
Fax: 86-591-7503521

China - Hong Kong SAR

Unit 901-6, Tower 2, Metroplaza
223 Hing Fong Road
Kwai Fong, N.T., Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

China - Shanghai

Room 701, Bldg. B
Far East International Plaza
No. 317 Xian Xia Road
Shanghai, 200051
Tel: 86-21-6275-5700
Fax: 86-21-6275-5060

China - Shenzhen

Rm. 1812, 18/F, Building A, United Plaza
No. 5022 Binhe Road, Futian District
Shenzhen 518033, China
Tel: 86-755-82901380
Fax: 86-755-8295-1393

China - Shunde

Room 401, Hongjian Building, No. 2
Fengxiangnan Road, Ronggui Town, Shunde
District, Foshan City, Guangdong 528303, China
Tel: 86-757-28395507 Fax: 86-757-28395571

China - Qingdao

Rm. B505A, Fullhope Plaza,
No. 12 Hong Kong Central Rd.
Qingdao 266071, China
Tel: 86-532-5027355 Fax: 86-532-5027205

India

Divyasree Chambers
1 Floor, Wing A (A3/A4)
No. 11, O'Shaughnessey Road
Bangalore, 560 025, India
Tel: 91-80-22290061 Fax: 91-80-22290062

Japan

Benex S-1 6F
3-18-20, Shinyokohama
Kohoku-Ku, Yokohama-shi
Kanagawa, 222-0033, Japan
Tel: 81-45-471-6166 Fax: 81-45-471-6122

Korea

168-1, Youngbo Bldg. 3 Floor
Samsung-Dong, Kangnam-Ku
Seoul, Korea 135-882
Tel: 82-2-554-7200 Fax: 82-2-558-5932 or
82-2-558-5934

Singapore

200 Middle Road
#07-02 Prime Centre
Singapore, 188980
Tel: 65-6334-8870 Fax: 65-6334-8850

Taiwan

Kaohsiung Branch
30F - 1 No. 8
Min Chuan 2nd Road
Kaohsiung 806, Taiwan
Tel: 886-7-536-4818
Fax: 886-7-536-4803

Taiwan

Taiwan Branch
11F-3, No. 207
Tung Hua North Road
Taipei, 105, Taiwan
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

EUROPE

Austria

Durisolstrasse 2
A-4600 Wels
Austria
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

Denmark

Regus Business Centre
Lautrup høj 1-3
Ballerup DK-2750 Denmark
Tel: 45-4420-9895 Fax: 45-4420-9910

France

Parc d'Activite du Moulin de Massy
43 Rue du Saule Trapu
Batiment A - 1er Etage
91300 Massy, France
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany

Steinheilstrasse 10
D-85737 Ismaning, Germany
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy

Via Quasimodo, 12
20025 Legnano (MI)
Milan, Italy
Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands

Waegenburghtplein 4
NL-5152 JR, Drunen, Netherlands
Tel: 31-416-690399
Fax: 31-416-690340

United Kingdom

505 Eskdale Road
Winnersh Triangle
Wokingham
Berkshire, England RG41 5TU
Tel: 44-118-921-5869
Fax: 44-118-921-5820

05/28/04