

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรเลื่อนเฟสโหมดกระแสที่ปราศจากตัวต้านทาน
และมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์

RESISTORLESS CURRENT-MODE PHASE SHIFTER WITH
ELECTRONICALLY TUNING PROPERTY



T117890

ณัฐพล มารุ่งเรือง

NATTAPHON MARUNGREANG

ภพ.
๓๖ 34๒๗
2554

เลขหมู่.....
เลขทะเบียน.....117890
วัน,เดือน,ปี..... 22 ต.ค. 2554

12348813
b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2554

KMITL-2011-EN-M-080-029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**RESISTORLESS CURRENT-MODE PHASE SHIFTER WITH
ELECTRONICALLY TUNING PROPERTY**

NATTAPHON MARUNGREANG

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
FACULTY OF ENGINEERING**

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2011

KMITL-2011-EN-M-080-029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2011

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรถ่ายโอนเฟส โหมดกระแสที่ปราศจากตัวต้านทานและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์
นักศึกษา	นายณัฐพล มารุ่งเรือง
รหัสประจำตัว	51060509
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2554
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. วรพงษ์ ตั้งศรีรัตน์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้มีจุดประสงค์ในการนำเสนอวงจรถ่ายโอนเฟส โหมดกระแสที่ปราศจากตัวต้านทานและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจรถ่ายโอนเฟส (current differencing transconductance amplifier) จำนวนสองตัว ทำงานร่วมกับตัวเก็บประจุที่ต่อกราวด์เสมือนเพียงตัวเดียวโดยปราศจากตัวต้านทานพาสซีฟจากภายนอก อีกทั้งยังสามารถปรับค่ามุมเฟสของวงจรถ่ายโอนเฟสด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบอัสของวงจรถ่ายโอนเฟส ซึ่งวงจรถ่ายโอนเฟสที่นำเสนอใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนน้อย และปราศจากเงื่อนไขความสัมพันธ์กันของค่าอุปกรณ์พาสซีฟที่ใช้ในวงจรรวมถึงมีค่าอิมพีแดนซ์เอาต์พุตของวงจรมีค่าสูงทำให้เหมาะกับการต่อแบบคาสเคดในการทำงานโหมดกระแส นอกจากนี้ยังได้เสนอแนวทางการประยุกต์ใช้งานวงจรถ่ายโอนเฟสที่นำเสนอในการสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแส คุณสมบัติการทำงานของวงจรถ่ายโอนเฟสที่นำเสนอทั้งหมดได้ถูกตรวจสอบด้วยผลการจำลองด้วยโปรแกรม PSPICE และผลการต่อวงจรจริงทดสอบโดยใช้ไอซี CFOA เบอร์ AD844 และ OTA เบอร์ CA3080 ซึ่งปรากฏผลเป็นไปในแนวทางเดียวกับหลักการทางทฤษฎีที่ได้นำเสนอ

Thesis Title	Resistorless current-mode phase shifter with electronically tuning property
Student	Mr. Nattaphon Marungreang
Student ID.	51060509
Degree	Master of Engineering
Program	Control Engineering
Year	2011
Thesis Advisor	Assoc.Prof.Dr. Worapong Tangsirat

ABSTRACT

The purpose of this thesis is to present the resistorless current-mode phase shifter with electronic tuning property using only two current differencing transconductance amplifiers (CDTAs) and one virtually grounded capacitor without needing any external passive resistors. Its phase shift can be electronically adjusted by varying the bias current of the CDTA. The proposed circuit uses a minimum number of active and passive components and does not require passive component ratio-matching conditions. The circuit also exhibits high-output impedance, which is easy for cascading in the current-mode operation. As application examples electrically tunable current-mode quadrature oscillator and biquadratic filter based on the proposed CDTA are also presented. The performances of the proposed circuit and its application were simulated using PSPICE simulation program and experimentally tested using commercially available IC CFOA AD844 and OTA CA3080.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ลงได้ด้วยความช่วยเหลือจากอาจารย์และบุคคลหลายท่านดังนี้

รองศาสตราจารย์ ดร. วรพงศ์ ตั้งศรีรัตน์ อาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ได้กรุณาให้คำปรึกษา ชี้แนะแนวทางในการแก้ไขปัญหาต่างๆ ในการวิจัยอย่างเต็มที่ และอบรมฝึกฝนขัดเกลาผู้เขียนให้ผู้เขียนมีความสามารถในการทำงานวิจัยและพัฒนาได้อย่างมีประสิทธิภาพ ตลอดจนสั่งสอนให้แนวความคิดต่างๆ ในการดำเนินชีวิต รวมทั้งยังเป็นแบบอย่างที่ดีให้กับผู้เขียน จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วัลลภ สุระกำพลธร สาขาวิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง รองศาสตราจารย์ ดร. ชีรศิลป์ ทุมวิภาค และรองศาสตราจารย์ สุมาลี อุณหวิชัย ภาควิชาวิศวกรรมเครื่องมือนิวเคลียร์และอิเล็กทรอนิกส์ (IEE) คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ให้การสนับสนุน ให้คำปรึกษาในเรื่องต่าง ๆ ให้กำลังใจแก่ผู้เขียน รวมทั้งคำสั่งสอนอันมีค่าแก่ผู้เขียนเสมอมา

ขอกราบขอบพระคุณ รองศาสตราจารย์ ดร. วันชัย ธีรรัฐจา สาขาวิชาวิศวกรรมการวัดและควบคุม ที่ได้กรุณาเอื้อเพื่อให้ใช้สถานที่ตลอดจนเครื่องมือต่าง ๆ ที่ใช้ในการทดลอง จัดทำวิทยานิพนธ์ และให้คำปรึกษาแก้ไข ตลอดจนชี้แนะแนวทางในการทำวิทยานิพนธ์ฉบับนี้

ขอขอบคุณ พี่ ๆ และเพื่อน ๆ ในห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม (Mixed Signal Processing Laboratory) ทุกคน ที่ได้ให้คำปรึกษาช่วยเหลือในการแก้ไขปัญหาต่าง ๆ อีกทั้งยังเป็นกำลังใจที่ดีให้ผู้เขียนเสมอมาตลอดระยะเวลาของการศึกษา

ขอกราบขอบพระคุณ คุณย่าเลียบ มารุ่งเรือง คุณปวงษ์ มารุ่งเรือง คุณพ่อวัง มารุ่งเรือง คุณแม่พันอร มารุ่งเรือง และคุณวัชร มารุ่งเรืองพี่ชาย ที่ให้ความห่วงใย ให้โอกาส ให้การสนับสนุน อีกทั้งยังช่วยเหลือผู้เขียนและให้กำลังใจแก่ผู้เขียนตลอดมา

ขอขอบคุณพี่อมรเทพ กาศย์แก้ว เจ้าหน้าที่ประจำสาขาวิชาวิศวกรรมการวัดและควบคุมที่เอื้อเพื่ออุปกรณ์ต่าง ๆ ที่ใช้ในการวิจัย

สุดท้ายนี้ขอขอบพระคุณ บุคคลทุกท่านที่มีส่วนทำให้ข้าพเจ้าได้รับทุนสนับสนุนการทำวิทยานิพนธ์จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ณัฐพล มารุ่งเรือง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์.....	2
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
1.5 เอกสารอ้างอิงบทที่ 1.....	4
บทที่ 2 ทฤษฎีและหลักการพื้นฐานที่เกี่ยวข้อง.....	8
2.1 กล่าวนำ.....	8
2.2 วงจรเลื่อนเฟสอันดับหนึ่ง.....	9
2.3 วงจรเลื่อนเฟสอันดับสอง.....	13
2.4 วงจรเลื่อนเฟสแบบแอกทีฟ.....	14
2.4.1 วงจรเลื่อนเฟสอันดับหนึ่ง.....	14
2.4.2 วงจรเลื่อนเฟสอันดับสอง.....	16
2.5 วงจรออสซิลเลเตอร์.....	17
2.5.1 หลักการเบื้องต้นของวงจรออสซิลเลเตอร์.....	17
2.5.2 เงื่อนไขในการออสซิลเลตสัญญาณ.....	18
2.5.3 หลักการเบื้องต้นของวงจรออสซิลเลเตอร์แบบควอดราเจอร์.....	19
2.6 สรุป.....	21
2.7 เอกสารอ้างอิงบทที่ 2.....	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 วงจร CDTA.....	23
3.1 คำนำ.....	23
3.2 การทำงานพื้นฐานของวงจร CDTA.....	23
3.2.1 คุณสมบัติวงจร CDTA ในทางอุดมคติ.....	24
3.2.2 คุณสมบัติวงจร CDTA ในทางปฏิบัติ.....	24
3.3 การสังเคราะห์วงจร CDTA.....	25
3.3.1 วงจร CDTA โดยใช้ไอซีสำเร็จรูป.....	25
3.3.2 วงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS.....	28
3.3.3 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์.....	34
3.4 ผลการจำลองการทำงานของวงจร CDTA.....	36
3.5 ผลการทดลองต่อวงจรจริง.....	40
3.6 สรุป.....	44
3.7 เอกสารอ้างอิงบทที่ 3.....	44
บทที่ 4 วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA.....	47
4.1 คำนำ.....	47
4.2 วงจรเลื่อนเฟสที่นำเสนอ.....	48
4.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร.....	49
4.4 ผลการจำลองการทำงานของวงจร.....	50
4.5 ผลการทดลองต่อวงจรจริง.....	52
4.6 สรุป.....	56
4.7 เอกสารอ้างอิงบทที่ 4.....	56
บทที่ 5 การประยุกต์ใช้งานวงจรเลื่อนเฟสที่นำเสนอ.....	60
5.1 คำนำ.....	60
5.2 การประยุกต์วงจรเลื่อนเฟสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์.....	61
5.2.1 การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์.....	61
5.2.2 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร.....	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
5.2.3 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์.....	64
5.2.4 ผลการทดลองต่อวงจรจริง.....	66
5.3 การประยุกต์วงจรเลื่อนเฟสที่นำเสนอเป็นวงจรกรองสัญญาณไบควอดราติก	70
5.3.1 การสังเคราะห์วงจรกรองสัญญาณไบควอดราติก โหมดกระแส แบบตัดแถบความถี่และแบบกรองผ่านทุกความถี่.....	70
5.3.2 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร	72
5.3.3 ผลการจำลองการทำงานของวงจรกรองสัญญาณไบควอดราติก	73
5.4 สรุป	75
5.5 เอกสารอ้างอิงบทที่ 5.....	76
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ.....	78
6.1 บทสรุป.....	78
6.2 ข้อเสนอแนะแนวทางการวิจัยต่อ.....	79
6.3 เอกสารอ้างอิงบทที่ 6.....	80
ภาคผนวก.....	81
ภาคผนวก ก การวิเคราะห์หาสมรรถนะของวงจรเลื่อนเฟสที่ทำงานในโหมด กระแสและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA.....	82
ภาคผนวก ข การวิเคราะห์หาสมรรถนะของวงจรออสซิลเลเตอร์ แบบควอดราเจอร์โดยใช้วงจรเลื่อนเฟส.....	87
ภาคผนวก ค การวิเคราะห์หาสมรรถนะของวงจรกรองสัญญาณไบควอดราติก โหมดกระแสโดยใช้วงจรเลื่อนเฟสที่นำเสนอ.....	93
ภาคผนวก ง บทความวิจัยที่ได้รับการตีพิมพ์.....	105
ประวัติผู้เขียน.....	117

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
3.1 คุณสมบัติของวงจร CDTA จากรูปที่ 3.6	29
3.2 คุณสมบัติของวงจร CDTA จากรูปที่ 3.7	31
3.3 คุณสมบัติของวงจร CDTA จากรูปที่ 3.8	32
3.4 คุณสมบัติของวงจร CDTA จากรูปที่ 3.9	34
3.5 คุณสมบัติของวงจร CDTA จากรูปที่ 3.10	36
5.1 ค่าความผิดเพี้ยนรวมของวงจรรอซซิลเลเตอร์ที่นำเสนอ	66



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1	เวกเตอร์ของซีโรและโพลในระนาบเชิงซ้อน s 10
2.2	เวกเตอร์ของซีโรสองตัวที่สมมาตรกัน 10
2.3	ตำแหน่งโพลและซีโรของวงจรถือเฟส..... 11
	(ก) วงจรถือเฟสอันดับหนึ่ง..... 11
	(ข) วงจรถือเฟสอันดับสอง 11
2.4	ผลตอบสนองทางขนาดของวงจรถือเฟส 12
2.5	ผลตอบสนองทางเฟสของวงจรถือเฟสอันดับหนึ่ง 12
2.6	โครงสร้างทั่วไปของวงจรถือเฟสแบบแอกทีฟ..... 14
2.7	รูปแบบวงจรถือเฟสอันดับหนึ่ง 16
	(ก) แบบสัญญาณเอาต์พุตนำสัญญาณอินพุต 16
	(ข) แบบสัญญาณอินพุตนำสัญญาณเอาต์พุต 16
2.8	โครงสร้างพื้นฐานของวงจรถือเฟสอินเวอร์ต..... 17
2.9	โครงสร้างของวงจรถือเฟสอินเวอร์ตแบบควอดราเจอร์..... 21
3.1	วงจรถือเฟสในทางอุดมคติ 24
	(ก) สัญลักษณ์ทางไฟฟ้า 24
	(ข) วงจรถือเฟสในทางปฏิบัติ..... 24
3.2	สัญญาณทางไฟฟ้าของวงจรถือเฟสในทางปฏิบัติ 25
3.3	ไอซีเบอร์ AD844..... 26
	(ก) โครงสร้างไอซี..... 26
	(ข) รายละเอียดวงจรภายใน 26
3.4	ไอซีเบอร์ CA3080..... 27
	(ก) โครงสร้างไอซี..... 27
	(ข) รายละเอียดวงจรภายใน 27
3.5	การสังเคราะห์วงจรถือเฟส โดยใช้ไอซีเบอร์ AD844 ร่วมกับ CA3080 28
3.6	วงจรถือเฟส โดยใช้ทรานซิสเตอร์แบบ CMOS MIETEC 0.5 μm ซึ่งนำเสนอบนโดย A. Uygur และ H. Kuntman..... 29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.7 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS AMIS 0.35 μm ซึ่งนำเสนอโดย A. Uygur และ H. Kuntman.....	30
3.8 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm ซึ่งนำเสนอโดย D. Biolek และคณะ	32
3.9 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm ซึ่งนำเสนอโดย F. Kacar และ H. Kuntman.....	33
3.10 วงจร CDTA แบบใช้เทคโนโลยีทรานซิสเตอร์ไบโพลาร์.....	35
3.11 ผลการจำลองคุณสมบัติในการส่งผ่านกระแสไฟตรง.....	37
(ก) การส่งผ่านกระแสไฟตรง I_p ไปยัง I_z	37
(ข) การส่งผ่านกระแสไฟตรง I_n ไปยัง I_z	37
3.12 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p, n, z และ x.....	38
(ก) ขั้ว p (r_p) และ n (r_n).....	38
(ข) ขั้ว z (r_z) และ x (r_x).....	38
3.13 ผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n	39
3.14 ผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B	39
3.15 วงจร CDTA ที่ทำการต่อทดลองโดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080....	40
3.16 คุณสมบัติในการส่งผ่านกระแส.....	41
(ก) คุณสมบัติในการส่งผ่านกระแสไฟสลับ i_p ไปยัง i_z	41
(ข) คุณสมบัติในการส่งผ่านกระแสไฟสลับ i_n ไปยัง i_z	41
3.17 ผลการทดสอบคุณสมบัติในการส่งผ่านกระแสไฟตรง.....	42
(ก) การส่งผ่านกระแสไฟตรง I_p ไปยัง I_z	42
(ข) การส่งผ่านกระแสไฟตรง I_n ไปยัง I_z	42
3.18 ผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n	43
3.19 ผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B	43
4.1 วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA ที่นำเสนอ.....	49
4.2 ผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส	50
4.3 ผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า g_{m1}	51
4.4 ผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส เมื่อทำการแปรค่ากระแสไบอัส (I_{B1}).....	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.5	กำลังงานไฟฟ้าสูญเสียของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่ากระแสไบอัส (I_{B1})52
4.6	วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA308053
4.7	รายละเอียดวงจรเลื่อนเฟสที่นำเสนอที่ใช้ในการต่อทดลองจริง53
4.8	ผลการทดลองผลตอบสนองทางขนาดของวงจรเลื่อนเฟสที่นำเสนอ54
4.9	ผลการทดลองผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า g_{m1}55
4.10	ผลการทดลองผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า I_{B1}55
5.1	วงจรอินทิเกรเตอร์ที่ไม่มี การสูญเสียโดยใช้วงจร CDTA.....62
5.2	วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ62
5.3	ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ได้นำเสนอ65
	(ก) รูปคลื่นกระแสเอาต์พุต65
	(ข) สเปกตรัมความถี่65
5.4	ค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่ากระแสไบอัส I_B66
5.5	วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ต่อทดลองจริง โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับ ไอซีเบอร์ CA308067
5.6	รายละเอียดวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ใช้ในการต่อทดลองจริง67
5.7	ผลการทดลองแรงดันเอาต์พุต v_{o1} และ v_{o2} ของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ68
	(ก) รูปคลื่นแรงดันเอาต์พุต68
	(ข) สเปกตรัมความถี่68
5.8	ค่าความสัมพันธ์ของเฟสแบบลิสซาชูส์69
5.9	ค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่ากระแสไบอัส I_B69
5.10	วงจรกรองสัญญาณไบควอดราติก โหมดกระแส โดยใช้วงจรเลื่อนเฟสที่นำเสนอในรูปแบบที่ 4.170
5.11	ผลตอบสนองทางความถี่ของวงจรในรูปแบบที่ 5.10.....74
	(ก) ผลตอบสนองทางขนาด74
	(ข) ผลตอบสนองทางเฟส74
5.12	ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านทุกความถี่ ในรูปแบบที่ 5.10.....75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 กล่าวนำ

ในอดีตที่ผ่านมามุ่งเน้นความสำคัญในการออกแบบและสังเคราะห์วงจรเลื่อนเฟส (phase shifter) ในระบบประมวลผลสัญญาณอนาล็อกกันอย่างกว้างขวาง [1]-[37] เนื่องจากสามารถปรับเปลี่ยนมุมต่างเฟสของวงจรจากมุม 0° ถึงมุม 180° หรือจากมุม 180° ถึงมุม 0° ในขณะที่ขนาดของสัญญาณจะถูกรักษาให้มีระดับคงที่ตลอดช่วงความถี่ที่สนใจ ส่งผลให้มีการสังเคราะห์วงจรเลื่อนเฟสในโหมดแรงดันอย่างกว้างขวาง [1]-[21] โดยนิยมประยุกต์ใช้งานวงจรเลื่อนเฟสไปใช้สังเคราะห์วงจรออสซิลเลเตอร์ (oscillator) [13] วงจรออสซิลเลเตอร์แบบควอดราเจอร์ (quadrature oscillator) [14]-[16] วงจรออสซิลเลเตอร์แบบหลายเฟส (multiphase oscillator) [17] และวงจรกรองสัญญาณที่มีตัวประกอบคุณภาพสูง (high quality factor frequency selective filter) [18]-[21] และต่อมาได้มีการพัฒนาให้มีการทำงานในโหมดกระแส ซึ่งมีบทบาทอย่างมากในด้านการประมวลผลสัญญาณอนาล็อก เนื่องจากวงจรที่ทำงานในโหมดกระแสมีข้อดีหลายประการ อาทิเช่น มีช่วงปฏิบัติการที่กว้างกว่า การออกแบบวงจรง่ายกว่า ความเป็นเชิงเส้นที่ดีกว่า การสูญเสียกำลังงานที่ต่ำกว่าการทำงานในโหมดแรงดัน [38]-[40] ด้วยเหตุผลดังกล่าวจึงทำให้แนวทางในการวิจัยและการออกแบบวงจรเลื่อนเฟสในโหมดกระแส โดยใช้อุปกรณ์แอกทีฟสมรรถนะการทำงานสูง เช่น วงจร OTA (operational transconductance amplifier) [22] วงจร CCII (second-generation current conveyor) [23]-[27] วงจร CCCII (second-generation current controlled current conveyor) [28]-[29] วงจร CCIII (third-generation current conveyor) [30] วงจร CDBA (current differencing buffered amplifier) [31] วงจร CFOA (current feedback operational amplifier) [32] วงจร FTFN (four-terminal floating nullor) [33]-[34] วงจร CDTA (current differencing transconductance amplifier) [35]-[36] ได้รับความนิยมและถูกพัฒนามากขึ้นเป็นลำดับ แต่อย่างไรก็ตามพบว่าวงจรเลื่อนเฟสที่นำเสนอมาก่อนหน้านี้ยังคงใช้อุปกรณ์แอกทีฟและพาสซีฟเป็นจำนวนมาก [22]-[28], [30]-[36] ซึ่งไม่เหมาะสมกับแนวทางการนำไปสร้างเป็นวงจรรวม (integrated circuit, IC) และต้องอาศัยเงื่อนไขความสมพียงกันของอุปกรณ์พาสซีฟที่ใช้ในการสังเคราะห์วงจร [22]-[24], [27], [33]-[34] อีกทั้งยังไม่สามารถปรับค่ามุมเฟสของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ [23], [26]-[27], [30]-[34] ถึงแม้ว่าวงจรเลื่อนเฟสโหมดกระแสที่สามารถปรับค่ามุมเฟสของวงจรได้ด้วยวิธีอิเล็กทรอนิกส์จะมีการนำเสนอขึ้นใน [22], [24], [28]-[29], [35] แต่ก็มีค่าอิมพีแดนซ์เอาต์พุตของวงจรต่ำ [29] ทำให้ไม่เหมาะสมกับรูปแบบการต่อคาสเคดในการทำงานโหมดกระแส

ดังนั้นวิทยานิพนธ์ฉบับนี้จึงมุ่งเน้นการนำเสนอการออกแบบและสังเคราะห์วงจรเลื่อนเฟส โหมดกระแส [41] ที่ใช้อุปกรณ์แอกทิฟและพาสซีฟจำนวนน้อย และปราศจากเงื่อนไขความสมพียงกันของค่าอุปกรณ์พาสซีฟที่ใช้ในวงจร อีกทั้งยังสามารถปรับค่ามุมเฟสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบอัสของวงจร CDTA รวมถึงมีค่าอิมพีแดนซ์เอาต์พุตของวงจรสูง

1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์หลักคือ เพื่อนำเสนอการออกแบบและสังเคราะห์วงจรเลื่อนเฟส โหมดกระแสที่ปราศจากตัวต้านทานและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA เป็นอุปกรณ์แอกทิฟหลัก ซึ่งแบ่งการนำเสนอออกเป็น 2 ส่วนดังนี้ คือ

- 1) วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA เป็นอุปกรณ์แอกทิฟหลัก ซึ่งประกอบด้วยวงจร CDTA จำนวนสองตัว ต่อทำงานร่วมกับตัวเก็บประจุเพียงตัวเดียว [41]
- 2) การประยุกต์ใช้งานวงจรเลื่อนเฟสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์ โหมดกระแสที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ปราศจากตัวต้านทานพาสซีฟจากภายนอก ซึ่งประกอบด้วยวงจรเลื่อนเฟสต่อร่วมกับวงจรอินทิเกรเตอร์ มีรูปแบบของวงจรที่ง่ายไม่ซับซ้อน สามารถสังเคราะห์สัญญาณกระแสเอาต์พุตรูปคลื่นสัญญาณไซน์จำนวนสองชุดที่มีมุมเฟสต่างกัน 90° โดยที่เงื่อนไขในการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลต สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสจากภายนอก [42] นอกจากนี้ยังได้ประยุกต์วงจรเลื่อนเฟสที่นำเสนอเป็นวงจรกรองสัญญาณไบควอดราติกแบบจำกัดแถบความถี่และแบบกรองผ่านทุกความถี่ โหมดกระแสโดยไม่ต้องเปลี่ยนรูปแบบของวงจรเลื่อนเฟสที่นำเสนอ ซึ่งประกอบด้วยวงจร CDTA จำนวนสี่ตัว และตัวเก็บประจุจำนวนสองตัว

1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์

จากการติดตามงานวิจัยที่เกี่ยวข้องกับการออกแบบวงจรเลื่อนเฟสที่เคยมีการนำเสนอขึ้นในอดีต [1]-[36] พบว่าวงจรเลื่อนเฟสที่นำเสนอใน [1]-[21] นั้นถูกออกแบบให้ทำงานในโหมดแรงดัน ถึงแม้จะมีการนำเสนอวงจรเลื่อนเฟสทำงานในโหมดกระแสขึ้นบ้างใน [22]-[36] แต่พบว่าโครงสร้างของวงจรยังคงใช้อุปกรณ์แอกทิฟและพาสซีฟจำนวนมาก ต้องอาศัยเงื่อนไขความสมพียงกันของอุปกรณ์ในวงจร ไม่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ และมีค่าอิมพีแดนซ์เอาต์พุตของวงจรต่ำ

ดังนั้นวิทยานิพนธ์ฉบับนี้จึงได้มีวัตถุประสงค์หลักเพื่อออกแบบวงจรเลื่อนเฟสโหมดกระแสที่ใช้อุปกรณ์แอกทิฟและพาสซีฟจำนวนน้อย และไม่ต้องอาศัยเงื่อนไขความสมพียงกันของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์พาสซีฟที่ใช้ในวงจร สามารถปรับค่ามุมเฟสของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบอัสของวงจร CDTA และมีค่าอิมพีแดนซ์เอาต์พุตของวงจรสูงทำให้เหมาะกับรูปแบบการต่อคาสเคดในการทำงาน โหมดกระแสหรือเพื่อนำไปสังเคราะห์วงจรกรองสัญญาณที่มีอันดับสูง (high-order filter) ต่อไป

1.4 รายละเอียดของวิทยานิพนธ์

ภายในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บทและภาคผนวกอีก 4 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำซึ่งได้กล่าวถึงวัตถุประสงค์ของวิทยานิพนธ์ หลักการใหม่ของวิทยานิพนธ์ และรายละเอียดเนื้อหาโดยสรุปแต่ละบท

บทที่ 2 เป็นการกล่าวถึงทฤษฎีและหลักการพื้นฐานที่เกี่ยวข้อง

บทที่ 3 หลักการทำงานพื้นฐานของวงจร CDTA

บทที่ 4 นำเสนอการออกแบบวงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลัก ซึ่งประกอบด้วยวงจร CDTA จำนวนสองตัว ต่อทำงานร่วมกับตัวเก็บประจุเพียงตัวเดียว และได้ทำการยืนยันคุณสมบัติการทำงานของวงจรด้วยผลการจำลอง โดยใช้โปรแกรม PSPICE และผลการต่อวงจรจริงทดสอบ

บทที่ 5 การประยุกต์ใช้งานวงจรเลื่อนเฟสที่นำเสนอมาสังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสและวงจรกรองสัญญาณไบควอดราติกโหมดกระแส โดยได้ทำการยืนยันคุณสมบัติการทำงานของวงจรด้วยผลการจำลองโดยใช้โปรแกรม PSPICE และผลการต่อวงจรจริงทดสอบ

บทที่ 6 เป็นบทสรุปผลงานวิจัยที่ได้นำเสนอไว้ภายในวิทยานิพนธ์ พร้อมทั้งข้อเสนอแนะในการวิจัยต่อ

ส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งแสดงการวิเคราะห์คุณสมบัติและสมการที่ใช้ภายในแต่ละบทเอาไว้ ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก	การวิเคราะห์หาสมรรถนะของวงจรเลื่อนเฟสที่ทำงานในโหมดกระแสและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA
ภาคผนวก ข	การวิเคราะห์หาสมรรถนะของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแส ที่ปรับค่าได้ทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค	การวิเคราะห์หาสมรรถนะของวงจรกรองสัญญาณไบควอดราติกโหมดกระแสโดยใช้วงจรเลื่อนเฟสที่นำเสนอ
ภาคผนวก ง	บทความวิจัยที่เกี่ยวข้องที่ได้รับการตีพิมพ์
ประวัติผู้เขียน	

1.5 เอกสารอ้างอิงบทที่ 1

- [1] O. Cicekoglu, H. Kuntman, and S. Berk, "All-pass filters using a single current conveyor", **International Journal of Electronics**, vol.86, pp.947-955, 1999.
- [2] I. A. Khan and S. Maheshwari, "Simple first order all-pass section using a single CCII", **International Journal of Electronics**, vol.87, no.3, pp.303-306, 2000.
- [3] B. Metin and O. Cicekoglu, "Component reduced all-pass filter with a grounded capacitor and high-impedance input", **International Journal of Electronics**, vol.96, no.5, pp.445-455, 2009.
- [4] P. Kumar, A. U. Keskin and K. Pal, "Wide-band resistorless all-pass sections with single element tuning", **International Journal of Electronics**, vol. 94, no. 6-8, pp.597-604, 2007.
- [5] A. U. Keskin, K. Pal and E. Hancioglu, "Resistorless first-order all-pass filter with electronic tuning", **International Journal of Electronics and Communications (AEU)**, vol.62, pp.304-306, 2008.
- [6] B. J. Maundy and P. Aronhime, "A novel CMOS first-order all-pass filter", **International Journal of Electronics**, vol. 89, no. 9, pp.739-743, 2002.
- [7] A. Toker and S. Ozoguz, "Tunable allpass filter for low voltage operation", **Electronics Letters**, vol. 39, no. 2, pp.175-176, 2003.
- [8] R. I. Salawu, "Realization of an all-pass transfer function using the second generation current conveyor", **Proceedings of the IEEE**, vol. 68, no. 1, pp.183-184, 1980.
- [9] M. Higashimura and Y. Fukui, "Realization of all-pass networks using a current conveyor", **International Journal of Electronics**, vol. 65, no. 2, pp.249-250, 1988.
- [10] A. Toker and S. Ozoguz, "Novel all-pass filter section using differential difference amplifier", **International Journal of Electronics and Communications (AEU)**, vol.58, pp.153-155, 2004.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] S. Minaei and O. Cicekoglu, "A resistorless realization of the first-order all-pass filter", **International Journal of Electronics**, vol. 93, no. 3, pp.177-183, 2006.
- [12] M. Higashimura and Y. Fuki, "Realization of all-pass and notch filters using a single current conveyor", **International Journal of Electronics**, vol. 65, no. 4, pp.823-828, 1988.
- [13] O. Cicekoglu and H. Kuntman, "CCII+ based first order allpass filters with all grounded passive elements", **Proceedings of The 9th Mediterranean Electrotechnical Conference (MELECON 1998)**, Tel-Aviv, Israel, vol.1, pp.608-612, 1998.
- [14] J. W. Hong, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors", **Computers and Electrical Engineering**, vol. 31, pp. 81-92, 2005.
- [15] J. W. Horng, C. L. Hou, C. M. Chang, Y. T. Lin, I. C. Shiu and W. Y. Chiu, "First-order allpass filter and sinusoidal oscillators using DDCCs", **International Journal of Electronics**, vol. 93, no. 7, pp.457-466, 2006.
- [16] S. Kilinc and U. Cam, "Operational transresistance amplifier based first-order allpass filter with an application example", **Proceedings of The 47th IEEE International Midwest Symposium on circuits and systems (MWSCAS 2004)**, Hiroshima, Japan, vol. 1, pp.65-68, 2004.
- [17] S.J.G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems", **Microelectronics Journal**, vol.31, pp.9-13, 2000.
- [18] R. Tarmy and M. S. Ghausi, "Very high Q insensitive active RC networks", **IEEE Transactions on Circuit Theory**, vol. 17, no.3, pp. 358-366, 1970.
- [19] G. S. Moschytz, "A high-Q factor insensitive active RC network, similar to the Tarmy-Gausi circuit but using single-ended operational amplifiers", **Electronics Letters**, vol.8, pp.458-459, 1972.
- [20] S. Ozoguz, N. Tarim and A. Zeki, "Realization of high-Q bandpass filters using CCCIs", **Proceedings of The 44th IEEE 2001 Midwest Symposium on Circuits and Systems (MWSCAS 2001)**, Ohio, USA, vol.1, pp. 134-137, 2001.
- [21] D. J. Comer and J. E. Mcdermid, "Inductorless bandpass characteristics using all-pass networks", **IEEE Transactions on Circuit Theory**, vol. 15, pp.501-503, 1968.
- [22] S. Minaei and O. Cicekoglu, "New current-mode integrator, all-pass section and quadrature oscillator using only active elements", **Proceedings of The 1st IEEE International**

- Conference on Circuits and Systems for Communications (ICCSC 2002), St.Petersburg, Russia, pp.70-73, 2002.
- [23] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung, H. L. Liu, and C. T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCIIs", **International Journal of Electronics**, vol. 93, no. 9, pp.613-621, 2006.
- [24] B. Metin, K. Pal and O. Cicekoglu, "All-pass filter for rich cascadability options easy IC implementation and tunability", **International Journal of Electronics**, vol. 94, no. 11, pp.1037-1045, 2007.
- [25] M. Higashimura and Y. Fukui, "Realization of current mode all-pass networks using a current conveyor", **IEEE Transactions on Circuits and Systems**, vol.37, no.5, pp.660-661, 1990.
- [26] A. M. Soliman, "Theorems relating to port interchange in current mode CCII circuits", **International Journal of Electronics**, vol. 82, no. 6, pp.585-604, 1997.
- [27] C. M. Change, "Current-mode allpass/notch and bandpass filter using single CCII", **Electronics Letters**, vol. 27, pp.1614-1617, 1991.
- [28] S. Minaei, O. Cicekoglu, H. Kuntman and S. Turkoz, "New current-mode all-pass configuration using CCCIs", **Proceedings of The 13th International Conference on Microelectronics (ICM 2001)**, Rabat, Morocco, pp.157-160, 2001.
- [29] S. Maheshwari and I.A. Khan, "Simple first-order translinear-C current-mode all-pass Sections", **International Journal of Electronics**, vol. 90, no. 2, pp.79-85, 2003.
- [30] S. Maheshwari and I. A Khan, "Novel first-order allpass sections using a single CCIII", **International Journal of Electronics**, vol.88, pp.773-778, 2001.
- [31] A. Toker, S. Ozoguz, O. Cicekoglu and C. Acar, "Current-mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration", **IEEE Transactions on Circuits and Systems-II : Analog and Digital Signal Processing**, vol.47, no.9, pp.949-954, 2000.
- [32] S. Kilinc and U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier", **Analog Integrated Circuits and Signal Processing**, vol.41, pp.47-53, 2004.

- [33] M. Higashimura, "Current-mode allpass filter using FTFN with grounded capacitor", **Electronics Letters**, vol. 27, no. 13, pp.1182-1183, 1991.
- [34] S. Liu and C. S. Hwang, "Realization of current-mode filters using single FTFN", **International Journal of Electronics**, vol. 82, no. 5, pp.499-502, 1997.
- [35] A. U. Keskin and D. Biolk, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", **IEE Proceedings of Circuits, Devices and Systems**, vol.153, no.3, pp.214-218, 2006.
- [36] A. Uygur and H. Kuntman, "Low-voltage current differencing transconductance amplifier in a novel allpass configuration", **Proceedings of The 13th IEEE Mediterranean Electrotechnical Conference (MELECON 2006)**, Malaga, Spain, pp.23-26, 2006.
- [37] D. John and K. Martin, **Analog Integrated Circuit Design**. Univ. of Toronto. 1997
- [38] C. Toumazou, F. J. Lidgley and D. G. Haigh, **Analog IC Design : The Current Mode Approach**. London : Peter Peregrinus Ltd. 1990.
- [39] B. Wilson, "Recent development in current conveyors and current mode circuits", **IEE Proceedings of Circuits, Devices and Systems**, vol.137, pp.63-77, 1990.
- [40] G. Ferri and N. C. Guerrini, **Low-Voltage Low-Power CMOS Current Conveyors**. Kluwer Academic Publishers. 2003.
- [41] N. Marungreang, W. Tanjaroen, T. Pukkalanun and W. Tangsrirat, "Electronically tunable phase shifter using CDTAs", **Proceedings of The 1st Asia-Pacific Signal and Information Processing Association 2009 Annual Summit and Conference (APSIPA ASC 2009)**, Sapporo, Japan, pp.311-314, 2009.
- [42] N. Marungreang, W. Tangsrirat and W. Surakamponorn, "Resistorless electronically controllable current-mode quadrature oscillator", **Proceedings of The 12th International Analog VLSI Workshop (IEEJ 2009)**, Chiang Mai, Thailand, pp.141-145, 2009.

บทที่ 2

ทฤษฎีและหลักการพื้นฐานที่เกี่ยวข้อง

2.1 กล่าวนำ

วงจรเลื่อนเฟส (phase shifter) เป็นวงจรกรองสัญญาณ (filter) ชนิดหนึ่งที่มีความสำคัญและมีประโยชน์ในการใช้งานได้หลากหลาย ทั้งในงานด้านไฟฟ้าสื่อสาร งานด้านอิเล็กทรอนิกส์ และงานด้านอื่น ๆ วงจรเลื่อนเฟสสามารถนำมาкасาด (cascade) กัน เพื่อใช้ชดเชยเฟสหรือช่วยปรับคุณสมบัติทางเฟสของระบบต่าง ๆ ให้เป็นไปตามต้องการ เช่น ใช้วงจรเลื่อนเฟสประกอบกับวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสียเพื่อประยุกต์เป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์ หรืออาจประกอบกับวงจรรวมสัญญาณ (adder) และบัฟเฟอร์ (buffer) ที่เหมาะสม เพื่อประยุกต์เป็นวงจรกรองสัญญาณชนิดอื่น ๆ ก็ได้ ซึ่งวงจรกรองสัญญาณ คือวงจรไฟฟ้าที่ยอมให้สัญญาณไฟฟ้าที่มีความถี่ใด ๆ ความถี่หนึ่งหรือช่วงความถี่ใดความถี่หนึ่งเท่านั้นผ่านไป ส่วนความถี่อื่นหรือช่วงความถี่อื่น ๆ นอกเหนือจากที่กำหนดจะถูกลดทอนไปซึ่งจะเป็นช่วงความถี่ใดนั้นก็ขึ้นอยู่กับการออกแบบวงจร โดยสามารถแบ่งออกเป็นประเภทใหญ่ ๆ ได้ 2 แบบ แบบแรกเรียกว่า วงจรกรองสัญญาณดิจิทัล (digital filter) ซึ่งเป็นวงจรกรองสัญญาณที่ใช้กับสัญญาณดิจิทัล (digital signal) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (discrete-time signal) และวงจรกรองสัญญาณแบบที่สอง ก็คือ วงจรกรองสัญญาณอนาล็อก (analog filter) ซึ่งเป็นวงจรกรองสัญญาณที่ใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (continuous-time signal) นอกจากนี้อาจจะแบ่งวงจรกรองสัญญาณตามชนิดของอุปกรณ์ที่ใช้ในการสร้าง คือ วงจรกรองสัญญาณชนิดพาสซีฟ และวงจรกรองสัญญาณชนิดแอคทีฟ ซึ่งข้อดีของวงจรกรองสัญญาณแอคทีฟเมื่อเทียบกับวงจรกรองสัญญาณพาสซีฟ สรุปได้พอสังเขปดังนี้ วงจรกรองสัญญาณแอคทีฟปราศจากผลกระทบเนื่องจากการดึงกระแส (no loading effects) ของวงจรที่ต่อкасาดกัน การปรับแต่งอัตรายายัติและควมถี่คัทออฟ สามารถทำได้สะดวกและมีความยืดหยุ่นกว่าวงจรกรองสัญญาณพาสซีฟ นอกจากนี้การออกแบบวงจรกรองสัญญาณโดยใช้อุปกรณ์แอคทีฟเพื่อสังเคราะห์ฟังก์ชันกรองสัญญาณ (filtering function) ก็ทำได้ง่ายกว่าการออกแบบวงจรด้วยอุปกรณ์พาสซีฟ เป็นต้น

เนื่องจากวิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบและสร้างวงจรเลื่อนเฟสอันดับหนึ่ง (first-order phase shifter) และนำไปประยุกต์ใช้สังเคราะห์วงจรออสซิลเลเตอร์ควอดราเจอร์ ดังนั้นในบทนี้จึงได้กล่าวถึง หลักการพื้นฐานของวงจรเลื่อนเฟสอันดับหนึ่งและอันดับสอง [1]-[4] พื้นฐานของวงจรออสซิลเลเตอร์ เงื่อนไขในการออสซิลเลตสัญญาณ และหลักการพื้นฐานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ [5]-[7]

2.2 วงจรเลื่อนเฟสอันดับหนึ่ง

วงจรเลื่อนเฟส (phase shifter) หรือวงจรกรองผ่านทุกความถี่ (allpass filter) เป็นวงจรกรองสัญญาณที่ยอมให้สัญญาณทุกช่วงความถี่สามารถผ่านไปได้ โดยพบว่าการตอบสนองทางขนาดจะมีค่าคงที่ตลอดไม่ขึ้นกับความถี่ แต่สิ่งที่น่าสนใจสำหรับวงจรนี้ก็คือ ผลตอบสนองทางเฟสของวงจรมีค่าขึ้นกับความถี่ ซึ่งคุณสมบัติของวงจรสามารถเขียนอธิบายได้ดังรูปแบบทั่วไปของฟังก์ชันถ่ายโอน (transfer function) ดังนี้

$$H(s) = \frac{K(s-z_1)(s-z_2)\dots(s-z_m)}{(s-p_1)(s-p_2)\dots(s-p_n)} = \frac{KP(s)}{Q(s)} \quad (2.1)$$

โดยที่ K คือ ค่าคงที่ z_i คือ ซีโร (zero) ตัวที่ i เมื่อ $i = 1, 2, \dots, m$ และ p_i คือ โพล (pole) ตัวที่ i เมื่อ $i = 1, 2, \dots, n$ เมื่อพิจารณาบนแกนความถี่ $s = j\omega$ ลงในสมการที่ (2.1) จะได้ว่า

$$H(j\omega) = \frac{KM_1M_2\dots M_m}{N_1N_2\dots N_n} e^{j(\alpha_1+\alpha_2+\dots+\alpha_m-\beta_1-\beta_2-\dots-\beta_n)} \quad (2.2)$$

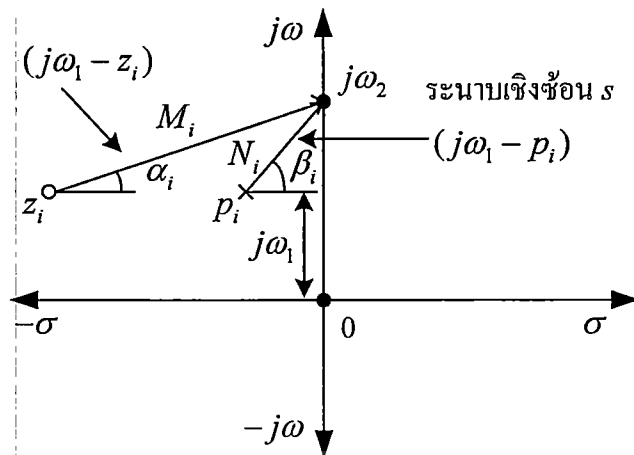
โดยกำหนดให้ $(j\omega - z_i) = M_i e^{j\alpha_i}$ และ $(j\omega - p_i) = N_i e^{j\beta_i}$

จากสมการที่ (2.2) สามารถเขียนแสดงอยู่ในรูปของขนาดและเฟสได้ดังนี้

$$|H(j\omega)| = \frac{KM_1M_2\dots M_m}{N_1N_2\dots N_n} \quad (2.3)$$

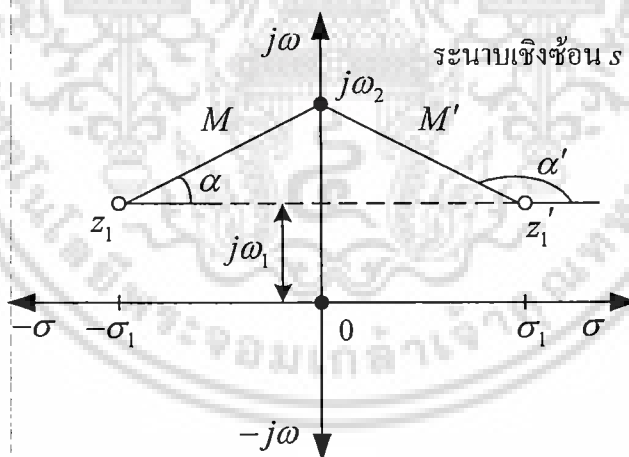
$$\text{และ} \quad \phi(\omega) = \angle H(j\omega) = \alpha_1 + \alpha_2 + \dots + \alpha_m - \beta_1 - \beta_2 - \dots - \beta_n \quad (2.4)$$

เมื่อแทน $(j\omega_1 - z_i)$ ด้วยเวกเตอร์จาก z_i ไปยัง $j\omega_1$ ในระนาบเชิงซ้อน s (s -plane) จะพบว่าความยาวของเวกเตอร์ $(j\omega_1 - z_i)$ ก็คือขนาดของ M_i และทิศทางของเวกเตอร์จะแสดงเฟส α_i ในทำนองเดียวกันเมื่อแทน $(j\omega_1 - p_i)$ แทนด้วยเวกเตอร์จาก p_i ไปยัง $j\omega_1$ ก็จะได้ขนาดและเฟส ดังแสดงในรูปที่ 2.1 ดังนั้นหากแทน $(j\omega_1 - z_i)$ และ $(j\omega_1 - p_i)$ ของ $H(j\omega)$ ด้วยเวกเตอร์ก็จะสามารถหา $|H(j\omega)|$ และ $\phi(\omega)$ ได้จากสมการที่ (2.3) และ (2.4) ตามลำดับ



รูปที่ 2.1 เวกเตอร์ของซีโรและโพลในระนาบเชิงซ้อน s

ในกรณีที่มีซีโรสองตัว โดยตัวแรกอยู่ทางซ้ายมือของระนาบเชิงซ้อน s ($z_1 = -\sigma_1 + j\omega_1$) และซีโรอีกตัวนั้นสมมาตรกับซีโรตัวแรกเมื่อเทียบกับแกนจินตภาพ โดยซีโรอีกตัวหนึ่งนี้อยู่ทางด้านขวามือของระนาบเชิงซ้อน s ($z'_1 = \sigma_1 + j\omega_1$) ดังรูปที่ 2.2 จะพบว่าขนาดของเวกเตอร์ทั้งสองมีค่าเท่ากัน $M = M'$ จะมีเพียงมุมเฟสเท่านั้นที่แตกต่างกัน

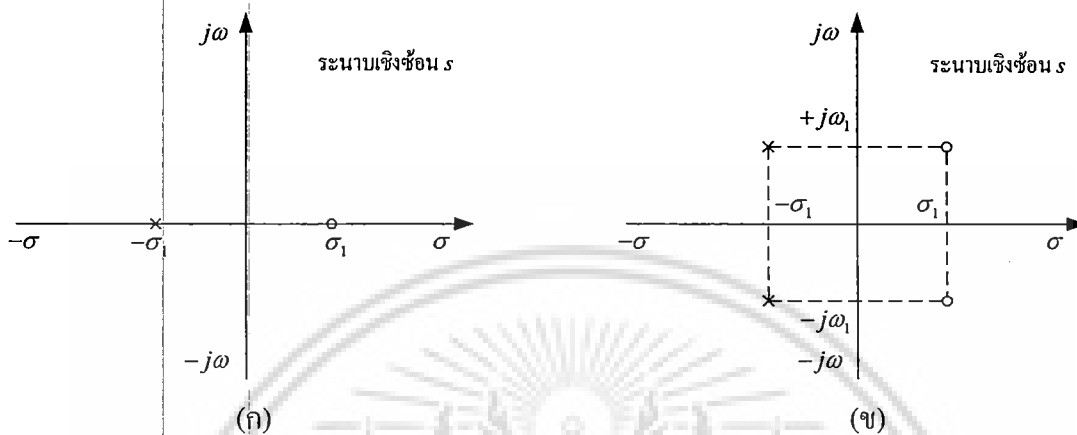


รูปที่ 2.2 เวกเตอร์ของซีโรสองตัวที่สมมาตรกัน

ฉะนั้นหากฟังก์ชันถ่ายโอน $H(s)$ มีโพลอยู่ทางซ้ายมือของระนาบเชิงซ้อน s แต่มีซีโรจำนวนเท่ากันอยู่ทางด้านขวามือของระนาบเชิงซ้อน s ในลักษณะที่มีซีโรและโพลสมมาตรกันเป็นคู่ๆ เมื่อเทียบแกนจินตภาพ ดังตัวอย่างตำแหน่งโพล-ซีโรในรูปที่ 2.2 แล้วจะทำให้ขนาดของ

เวกเตอร์แต่ละคู่เท่ากันที่ทุก ๆ ความถี่ ทำให้กรณีนี้จะได้ผลตอบสนองทางขนาดของฟังก์ชันถ่ายโอนมีค่าคงที่ทุกช่วงความถี่หรือ

$$|H(j\omega)| = K \quad (2.5)$$



รูปที่ 2.3 ตำแหน่งโพลและซีโรของวงจรถือเฟส

(ก) วงจรถือเฟสอันดับหนึ่ง

(ข) วงจรถือเฟสอันดับสอง

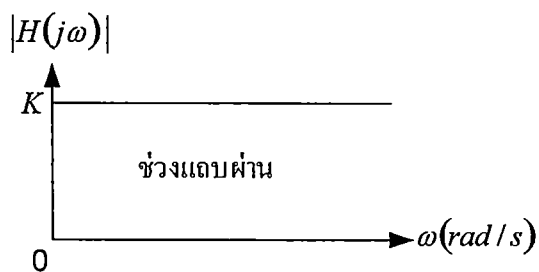
ดังนั้นสรุปได้ว่าฟังก์ชันถ่ายโอนในรูปแบบทั่วไปของวงจรถือเฟสจึงต้องมีโพล และซีโรจำนวนเท่ากัน และมีตำแหน่งสมมาตรกันเมื่อเทียบกับแกนจินตภาพ ซึ่งในกรณีที่เป็นวจรถือเฟสอันดับหนึ่ง ($m = n = 1$) จะมีรูปแบบทั่วไปของฟังก์ชันถ่ายโอนของวงจรถือเฟสเป็นดังนี้

$$H(s) = \frac{K(-s + \sigma_1)}{(s + \sigma_1)} \quad (2.6)$$

เมื่อ σ_1 เป็นจำนวนจริงบวก ซึ่งตำแหน่งโพลและซีโรของฟังก์ชันถ่ายโอนของวงจรถือเฟสอันดับหนึ่งบนระนาบเชิงซ้อน s จะมีรูปแบบดังแสดงในรูปที่ 2.3(ก) และเมื่อแทน $s = j\omega$ ในสมการที่ (2.6) จะได้ขนาดของฟังก์ชันถ่ายโอนเป็น

$$|H(j\omega)| = \frac{K|(-j\omega + \sigma_1)|}{|(j\omega + \sigma_1)|} = \frac{K\sqrt{\omega^2 + (-\sigma_1)^2}}{\sqrt{\omega^2 + (\sigma_1)^2}} = K \quad (2.7)$$

สมการที่ (2.7) แสดงให้เห็นว่า ผลตอบสนองทางขนาดของวงจรถือเฟสนั้นจะมีค่าคงที่ตลอดทุกช่วงความถี่ ω ดังแสดงในรูปที่ 2.4

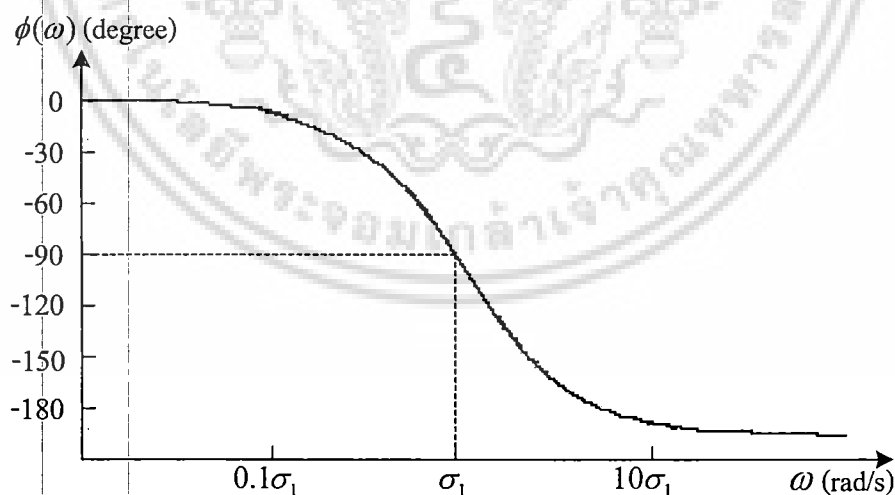


รูปที่ 2.4 ผลตอบสนองทางขนาดของวงจรเลือนเฟส

ส่วนผลตอบสนองทางเฟสของวงจรก็จะมีค่าเท่ากับ

$$\phi(\omega) = \tan^{-1}\left(-\frac{\omega}{\sigma_1}\right) - \tan^{-1}\left(\frac{\omega}{\sigma_1}\right) = -2 \tan^{-1}\left(\frac{\omega}{\sigma_1}\right) \quad (2.8)$$

ซึ่งแสดงให้เห็นว่ามุมต่างเฟสของวงจรเลือนเฟสนั้นเป็นฟังก์ชันขึ้นกับค่าของความถี่ ω โดยสามารถแสดงความสัมพันธ์ระหว่างมุมต่างเฟสของวงจรกับค่าความถี่ได้ดังรูปที่ 2.5 ซึ่งจะเห็นว่าค่ามุมต่างเฟสนี้จะเริ่มต้นที่ 0° ณ ความถี่ $\omega = 0$ และมีค่าลดลงเรื่อยๆ เมื่อความถี่สูงขึ้นจนมีค่าเท่ากับ -180° ที่ความถี่ $\omega \rightarrow \infty$ และพบว่ามุมต่างเฟสของวงจรจะมีค่าเท่ากับ -90° ที่ความถี่ $\omega_0 = \sigma_1$ ซึ่งเรียกตำแหน่งความถี่นี้ว่าความถี่เชิงมุมธรรมชาติ (natural angular frequency)



รูปที่ 2.5 ผลตอบสนองทางเฟสของวงจรเลือนเฟสอันดับหนึ่ง

2.3 วงจรเลื่อนเฟสอันดับสอง

กรณีวงจรเลื่อนเฟสอันดับสอง (second-order phase shifter) นั้น จะมีตำแหน่งโพลและซีโรของวงจรวงจรดังรูปที่ 2.3(ข) และมีรูปแบบทั่วไปของฟังก์ชันถ่ายโอนของวงจรวงจรดังนี้

$$H(s) = K \frac{s^2 - \left(\frac{\omega_0}{Q}\right)s + \omega_0^2}{s^2 + \left(\frac{\omega_0}{Q}\right)s + \omega_0^2} \quad (2.9)$$

เมื่อ K คือ อัตราขยายไฟตรง (dc gain) ω_0 คือ ความถี่คัทออฟ (cutoff frequency) หรือ ความถี่เชิงมุมธรรมชาติ (natural angular) และ Q คือ ค่าตัวประกอบคุณภาพ (quality factor) ตามลำดับ โดยค่า ω_0 และ Q สามารถหาได้จากตำแหน่งของโพลและซีโรของฟังก์ชันถ่ายโอนของวงจรเลื่อนเฟสอันดับสองบนระนาบเชิงซ้อน s ดังนี้

$$\omega_0 = \sqrt{\sigma_1^2 + \omega_1^2} \quad (2.10)$$

และ

$$Q = \frac{\omega_0}{2\sigma_1} \quad (2.11)$$

ดังนั้นจากสมการที่ (2.9) จะได้ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของวงจรวงจรเป็นดังนี้

$$|H(s)| = K \frac{\sqrt{(\omega_0^2 - \omega^2)^2 + \frac{\omega^2 \omega_0^2}{Q^2}}}{\sqrt{(\omega_0^2 - \omega^2)^2 + \frac{\omega^2 \omega_0^2}{Q^2}}} = K \quad (2.12)$$

และ

$$\phi(s) = -2 \tan^{-1} \left(\frac{\frac{\omega \omega_0}{Q}}{\omega_0^2 - \omega^2} \right) \quad (2.13)$$

ดังนั้นจากสมการที่ (2.12) แสดงให้เห็นว่าผลตอบสนองทางขนาดของวงจรเลื่อนเฟสอันดับสองมีค่าคงที่เท่ากับ K ตลอดทุกช่วงความถี่ และสมการที่ (2.13) แสดงให้เห็นมุมต่างเฟสของวงจรเลื่อนเฟสอันดับสองจะเป็นฟังก์ชันขึ้นกับค่าของความถี่ใช้งาน โดยมุมต่างเฟสเริ่มต้นจากเอกซารนเป็นเอกซารนที่สองวินาทีสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นเว็บไซต์นี้เป็นการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0° ณ ความถี่ $\omega = 0$ และมีค่าลดลงไปเรื่อยๆ จนต่ำสุดเท่ากับ -360° ที่ความถี่อนันต์ ($\omega \rightarrow \infty$) และพบว่ามุมต่างเฟสของวงจรจะมีค่าเท่ากับ -180° ที่ความถี่ $\omega_0 = \sqrt{\sigma_1^2 + \omega_1^2}$

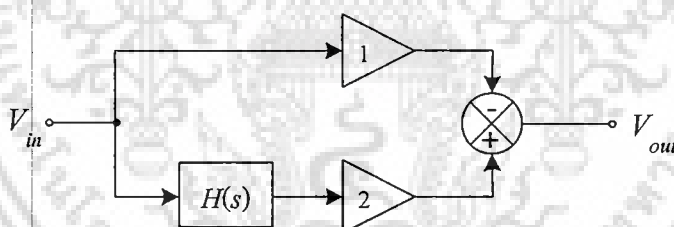
เนื่องจากวงจรเลื่อนเฟสที่จะนำเสนอในวิทยานิพนธ์ฉบับนี้เป็นวงจรเลื่อนเฟสแบบแอกทีฟ ดังนั้นรายละเอียดต่อไปจะกล่าวเฉพาะวงจรเลื่อนเฟสแบบแอกทีฟเท่านั้น

2.4 วงจรเลื่อนเฟสแบบแอกทีฟ

วงจรกรองสัญญาณประเภทแอกทีฟ (active filter) คือ วงจรที่ประกอบขึ้นด้วยอุปกรณ์แบบแอกทีฟ เช่น ทรานซิสเตอร์ ออปแอมป์ต่อร่วมกับอุปกรณ์พาสซีฟ เป็นต้น ซึ่งจากรูปที่ 2.6 ได้แสดงโครงสร้างของวงจรเลื่อนเฟสแบบแอกทีฟ ซึ่งมีฟังก์ชันถ่ายโอนของวงจรดังนี้

$$\frac{V_{out}}{V_{in}} = 2H(s) - 1 \quad (2.14)$$

โดยสามารถใช้สังเคราะห์ทั้งวงจรเลื่อนเฟสอันดับหนึ่ง (active first-order phase shifter) และวงจรเลื่อนเฟสอันดับสอง (active second-order phase shifter) เมื่อ $H(s)$ คือ ฟังก์ชันถ่ายโอนอันดับหนึ่งหรืออันดับสองที่มีอัตราขยายเท่ากับหนึ่ง



รูปที่ 2.6 โครงสร้างทั่วไปของวงจรเลื่อนเฟสแบบแอกทีฟ

2.4.1 วงจรเลื่อนเฟสอันดับหนึ่ง

ถ้ากำหนดให้ $H(s)$ คือ ฟังก์ชันถ่ายโอนของวงจรกรองผ่านความถี่สูงแบบอาร์-ซี อันดับหนึ่ง (first-order RC high-pass filter) ซึ่งเท่ากับ $\frac{s}{s+1/RC}$ เมื่อแทนลงในสมการที่ (2.14) จะกลายเป็น

$$\frac{V_{out}}{V_{in}} = \frac{s-1/RC}{s+1/RC} \quad (2.15)$$

ซึ่งเป็นฟังก์ชันถ่ายโอนของวงจรเลื่อนเฟสอันดับหนึ่งในรูปที่ 2.7(ก) เมื่อกำหนดให้ $R_1 = R_2$
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทน $s = j\omega$ ในสมการที่ (2.15) จะได้ขนาดของฟังก์ชันถ่ายโอนเป็น

$$|H(j\omega)| = 1 \quad (2.16)$$

ส่วนผลตอบสนองทางเฟสของวงจรเลื่อนเฟสจะได้เท่ากับ

$$\phi(\omega) = \pi - 2 \tan^{-1} \omega RC \quad (2.17)$$

ซึ่งจะเห็นว่าถ้า R และ C เป็นค่าคงที่ ดังนั้นเมื่อความถี่อินพุต f แปรค่าจาก $0 \rightarrow \infty$ จะทำให้มุมเฟสของวงจรเปลี่ยนแปลงจาก 180° ไปเป็น 0° เช่นกันหรือนั่นคือสัญญาณอินพุตนำหน้าสัญญาณเอาต์พุต นอกจากนี้หากสลับตำแหน่งการต่อ R และ C ดังโครงสร้างวงจรในรูปที่ 2.7(ข) จะทำให้ฟังก์ชันถ่ายโอนของวงจรในกรณีนี้กลายเป็น

$$\frac{V_{out}}{V_{in}} = -\left(\frac{s - 1/RC}{s + 1/RC}\right) \quad (2.18)$$

และมีค่าเท่ากับสมการที่ (2.6) เมื่อ

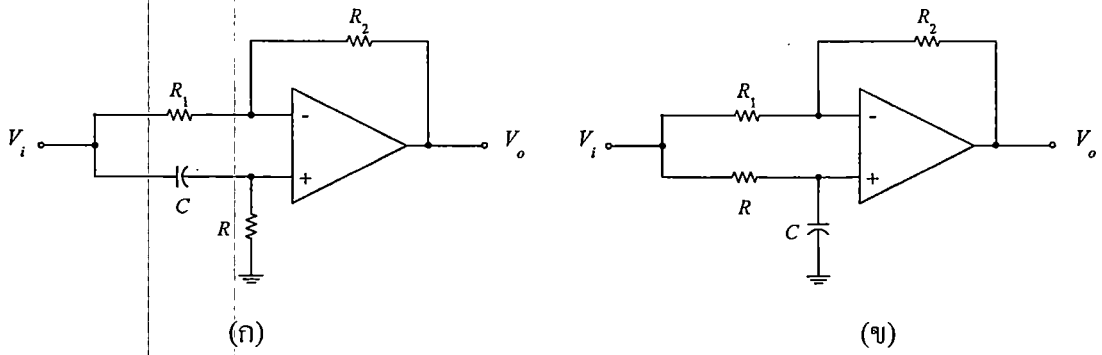
$$\sigma_1 = \frac{1}{RC} \quad (2.19)$$

เมื่อแทน $s = j\omega$ ลงในสมการที่ (2.18) จะได้ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของวงจร เป็นดังนี้

$$|H(j\omega)| = 1 \quad (2.20)$$

และ
$$\phi(\omega) = -2 \tan^{-1} (\omega RC) \quad (2.21)$$

ซึ่งแสดงให้เห็นว่าหาก R และ C มีค่าคงที่ เมื่อความถี่อินพุต f เปลี่ยนจาก $0 \rightarrow \infty$ จะทำให้มุมเฟสของวงจรแปรค่าจาก 0° ไปเป็น -180° หรือนั่นคือสัญญาณเอาต์พุตนำสัญญาณอินพุต



รูปที่ 2.7 รูปแบบวงจรเลื่อนเฟสอันดับหนึ่ง

(ก) แบบสัญญาณเอาต์พุตนำสัญญาณอินพุต (ข) แบบสัญญาณอินพุตนำสัญญาณเอาต์พุต

2.4.2 วงจรเลื่อนเฟสอันดับสอง

จากรูปที่ 2.6 ถ้ากำหนดให้ $H(s)$ คือ ฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบความถี่อันดับสอง (second-order band pass filter) ซึ่งมีรูปแบบทั่วไปดังนี้

$$H(s) = \frac{\frac{\omega_0}{Q} s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \tag{2.22}$$

เมื่อแทนลงในสมการที่ (2.14) จะได้ฟังก์ชันถ่ายโอนกลายเป็น

$$\frac{V_{out}}{V_{in}} = 2H(s) - 1 = -\frac{s^2 - \left(\frac{\omega_0}{Q}\right)s + \omega_0^2}{s^2 + \left(\frac{\omega_0}{Q}\right)s + \omega_0^2} \tag{2.23}$$

ดังนั้นจากสมการที่ (2.23) จะได้ผลตอบแทนทางขนาดและผลตอบแทนทางเฟสของวงจรเป็นดังนี้

$$|H(s)| = \frac{\sqrt{\left((- \omega_0)^2 - \omega^2\right)^2 + \frac{\omega^2 \omega_0^2}{Q^2}}}{\sqrt{\left(\omega_0^2 - \omega^2\right)^2 + \frac{\omega^2 \omega_0^2}{Q^2}}} = 1 \tag{2.24}$$

และ
$$\phi(s) = 2\pi - 2 \tan^{-1} \left(\frac{\omega\omega_0}{\omega_0^2 - \omega^2} \right) \quad (2.25)$$

จากสมการที่ (2.25) แสดงให้เห็นมุมต่างเฟสของวงจรเลื่อนเฟสอันดับสองเมื่อความถี่อินพุต f เปลี่ยนจาก $0 \rightarrow \infty$ จะทำให้มุมเฟสของวงจรแปรค่าจาก 360° ไปเป็น 0°

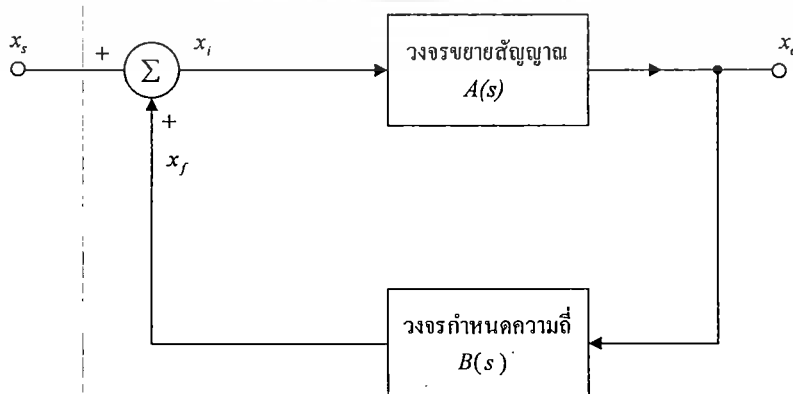
ดังนั้นวงจรเลื่อนเฟสอันดับสองจึงสามารถสังเคราะห์ได้โดยอาศัยโครงสร้างทั่วไปของวงจรเลื่อนเฟสแบบแอกทีฟในรูปที่ 2.6 ซึ่งมีคุณสมบัติของวงจรตรงตามกับที่กล่าวมาแล้วข้างต้น

2.5 วงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ เป็นวงจรอนุบาลอกฟังก์ชันชนิดหนึ่งที่สามารถให้กำเนิดสัญญาณได้ในตัวเอง โดยจะให้สัญญาณเอาต์พุต (output signal) มีรูปแบบสัญญาณแบบรายคาบ (periodic signal) โดยไม่จำเป็นต้องมีสัญญาณอินพุต (input signal) ป้อนให้กับวงจร สำหรับวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่สังเคราะห์ขึ้นโดยอาศัยวงจรเลื่อนเฟสอันดับหนึ่งที่น่าสนใจในวิทยานิพนธ์ฉบับนี้ ได้อาศัยรายละเอียดพื้นฐานที่สำคัญ ซึ่งประกอบด้วย หลักการเบื้องต้นของวงจรออสซิลเลเตอร์ เงื่อนไขในการออสซิลเลตสัญญาณ หลักการเบื้องต้นของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ดังต่อไปนี้

2.5.1 หลักการเบื้องต้นของวงจรออสซิลเลเตอร์

รูปที่ 2.8 แสดง โครงสร้างพื้นฐานของวงจรออสซิลเลเตอร์เป็น โครงข่ายป้อนกลับแบบบวก (positive feedback) ซึ่งประกอบด้วยวงจรขยายสัญญาณ (amplifier) และวงจรกำหนดความถี่ (frequency determining circuit) เมื่อ x_i คือ สัญญาณอินพุตของวงจร x_o คือ สัญญาณเอาต์พุตของวงจร x_f คือ สัญญาณอินพุตของวงจรขยายมีค่าเท่ากับ $x_i + x_f$ โดยที่ x_f คือ สัญญาณป้อนกลับ และ $A(s)$ คือ อัตราขยายของวงจรขยาย $B(s)$ คือ อัตราขยายของวงจรกำหนดความถี่



รูปที่ 2.8 โครงสร้างพื้นฐานของวงจรออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับงานเพื่อการศึกษาเท่านั้น ไม่นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาบล็อกไดอะแกรม ในรูปที่ 2.8 จะได้ความสัมพันธ์ของสัญญาณเอาต์พุตของ วงจร x_o กับสัญญาณอินพุตของวงจร x_i ดังนี้

$$x_o = A(s)x_i \quad (2.26)$$

และเมื่อพิจารณาสัญญาณป้อนกลับ x_f จะได้

$$x_f = B(s)x_o \quad (2.27)$$

ดังนั้นเมื่อพิจารณาสัญญาณ x_s ที่ได้จากการรวมสัญญาณจะได้

$$x_i = x_s + x_f \quad (2.28)$$

แทนค่าสมการที่ (2.26) และ (2.27) ลงในสมการที่ (2.28) จะได้ฟังก์ชันการถ่ายโอนสัญญาณเอาต์พุต ต่อสัญญาณอินพุตของวงจรถัดนี้

$$\frac{x_o}{x_s} = \frac{A(s)}{1 - A(s)B(s)} = \frac{A(s)}{1 - T(s)} \quad (2.29)$$

จากสมการที่ (2.29) เมื่อ $T(s)$ คือ ฟังก์ชันถ่ายโอนลูปเปิด (open loop transfer function) ซึ่งมีค่าเท่ากับ

$$T(s) = A(s)B(s) \quad (2.30)$$

2.5.2 เงื่อนไขในการออสซิลเลตสัญญาณ

การออสซิลเลตของวงจรมันต้องสามารถสร้างสัญญาณเอาต์พุตได้โดยที่ไม่จำเป็นต้องมี สัญญาณอินพุต ซึ่งเงื่อนไขดังกล่าวจะเป็นจริงก็ต่อเมื่ออัตราขยายมีค่าเป็นอนันต์ (infinity) นั่นคือ พจน์หารของสมการที่ (2.29) ต้องมีค่าเท่ากับศูนย์ นั่นคือ

$$1 - T(s) = 0 \quad (2.31)$$

$$\text{หรือ} \quad T(s) = 1 \quad (2.32)$$

จากสมการที่(2.32) แสดงให้เห็นถึงเงื่อนไขในการเกิดออสซิลเลตของวงจร ดังนั้นเมื่อแทนค่า $s = j\omega$ ลงในสมการที่ (2.32) ทำให้สามารถแยกพิจารณาออกเป็นสองส่วน คือ พิจารณาให้อยู่ในรูปขนาด และมุมเฟส ซึ่งเมื่อพิจารณาฟังก์ชันถ่ายโอนลููปเปิดจะต้องมีขนาดเท่ากับหนึ่ง นั่นคือ

$$|T(s)| = 1 \quad (2.33)$$

และมุมเฟสของฟังก์ชันถ่ายโอนลููปเปิดจะต้องมีค่าเท่ากับ 0 หรือ $2n\pi$

$$\angle T(j\omega) = 2n\pi \quad (2.34)$$

เมื่อ $n = 0, 1, 2, \dots$

สมการที่ (2.33) และ (2.34) ถูกเรียกว่าเกณฑ์ของบาร์คเฮาเซน (Barkhausen criterion) [8] ซึ่งสามารถอธิบายได้ว่า วงจรกำเนิดสัญญาณที่สามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้น ฟังก์ชันถ่ายโอนลููปเปิดจะต้องมีค่าเท่ากับหนึ่ง ซึ่งหมายความว่า ที่ความถี่ของการกำเนิดสัญญาณ $\omega = \omega_0$ ขนาดของฟังก์ชันถ่ายโอนลููปเปิดต้องมีค่าเท่ากับหนึ่ง และมีมุมเฟสเท่ากับ $2n\pi$ ซึ่งหลักการดังกล่าวนี้จะถูกนำไปใช้เพื่อหาเงื่อนไขในการเกิดออสซิลเลตของสัญญาณต่อไป

2.5.3 หลักการเบื้องต้นของวงจรออสซิลเลเตอร์แบบควอดราเจอร์

วงจรออสซิลเลเตอร์แบบควอดราเจอร์(quadrature oscillator) คือ วงจรออสซิลเลเตอร์ชนิดหนึ่งที่ทำให้กำเนิดสัญญาณรูปคลื่นไซน์สองเอาต์พุตที่มีความถี่เท่ากันแต่มีมุมเฟสต่างกัน 90° วงจรออสซิลเลเตอร์ลักษณะนี้มีการนำไปประยุกต์ใช้งานอย่างกว้างขวางในระบบสื่อสารและระบบประมวลผลสัญญาณต่าง ๆ มากมาย ตัวอย่างเช่น วงจรผสมสัญญาณควอดราเจอร์ (quadrature mixer) และ วงจรกำเนิดสัญญาณแบบแถบเดี่ยว (single-sideband generator) ในระบบโทรคมนาคม หรือ โวลท์มิเตอร์แบบเลือกค่าได้ (selective voltmeter) และ วงจรกำเนิดสัญญาณเวกเตอร์ (vector generator) ในระบบการวัด เป็นต้น [9]-[11]

หลักการพื้นฐานในการสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ สามารถแสดงได้ดังบล็อกไดอะแกรมในรูปที่ 2.9 [12] ซึ่งประกอบด้วยวงจรสำคัญ 2 วงจร คือ วงจรเลื่อนเฟส (phase shifter circuit, $T_1(s)$) และวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (lossless integrator circuit, $T_2(s)$) ซึ่งเขียนอธิบายฟังก์ชันถ่ายโอนแรงดัน (voltage transfer function) ของวงจรทั้งสองได้ดังนี้

$$T_1(s) = \frac{v_2}{v_1} = \frac{s - \sigma}{s + \sigma} \quad (2.35)$$

และ

$$T_2(s) = \frac{v_o}{v_2} = \frac{\beta'}{s} \quad (2.36)$$

โดยที่ $s = j\omega$, σ คือ ตำแหน่งซีโร (zero) หรือตำแหน่งโพล (pole) ของวงจรเลื่อนเฟส และ β' คือ ค่าคงที่ของวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย ดังนั้นเมื่อพิจารณาฟังก์ชันถ่ายโอนแรงดันระหว่างจุด X และจุด Y จะได้ความสัมพันธ์ดังนี้

$$\frac{v_o}{v_1} = T_1(s)T_2(s) = \left(\frac{s - \sigma}{s + \sigma}\right)\left(\frac{\beta'}{s}\right) \quad (2.37)$$

จากสมการที่ (2.37) พบว่าวงจรสามารถออกสวิตชเลตสัญญาณเอาต์พุตได้ก็ต่อเมื่อฟังก์ชันถ่ายโอนแรงดันระหว่างจุด X และจุด Y มีค่าเท่ากับหนึ่ง (unity gain) จะทำให้อัตราขยายลูปปิดมีค่าเป็นอนันต์ ซึ่งหมายความว่าถึงแม้ไม่มีสัญญาณอินพุตวงจรก็สามารถให้กำเนิดสัญญาณเอาต์พุตขึ้นมาเองได้หรือสมการที่ (2.37) สามารถเขียนใหม่กลายเป็น

$$T(s) = \left(\frac{s - \sigma}{s + \sigma}\right)\left(\frac{\beta'}{s}\right) = 1 \quad (2.38)$$

หรือ

$$s^2 + s(\sigma - \beta') + \sigma\beta' = 0 \quad (2.39)$$

จากสมการที่ (2.39) เงื่อนไขและค่าความถี่ในการออกสวิตชเลตมีค่าเท่ากับ

$$\sigma = \beta'$$

และ

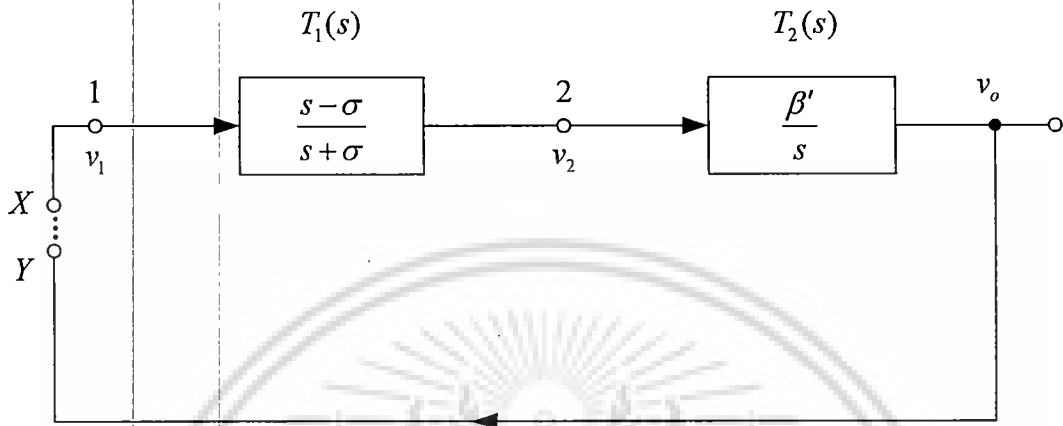
$$\omega_0 = (\sigma\beta')^{\frac{1}{2}} = \sigma \quad (2.40)$$

มุมต่างเฟส (ϕ) ระหว่าง v_1 และ v_2 มีค่าเท่ากับ

$$\phi = \pi - \tan^{-1}(\omega / \beta') \quad (2.41)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.41) ค่าความถี่ในการออสซิลเลตและมุมเฟสมีค่าเท่ากับ $\sigma = \beta' = \omega_0$ และ $\pi/2$ ตามลำดับ ดังนั้นจึงสรุปได้ว่าแรงดันเอาต์พุต v_1 และ v_2 มีคุณสมบัติเป็นวงจรรออสซิลเลเตอร์แบบควอดราเจอร์



รูปที่ 2.9 โครงสร้างของวงจรรออสซิลเลเตอร์แบบควอดราเจอร์

2.6 สรุป

ในบทนี้ได้กล่าวถึงฟังก์ชันการถ่ายโอนของวงจรเลื่อนเฟส หลักการพื้นฐานของวงจรเลื่อนเฟสแบบแอกทีฟ และพื้นฐานวงจรรออสซิลเลเตอร์ เงื่อนไขในการออสซิลเลตสัญญาณ และพื้นฐานของวงจรรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งจะได้นำหลักการดังกล่าวไปพัฒนาและออกแบบสังเคราะห์เป็นวงจรกรองสัญญาณที่ทำงานในโหมดกระแส โดยใช้วงจร CDTA เป็นอุปกรณ์แอกทีฟหลัก ที่สามารถควบคุมคุณสมบัติของวงจรได้ในเชิงอิเล็กทรอนิกส์ ซึ่งจะได้กล่าวถึงรายละเอียดในบทถัดไป

2.7 เอกสารอ้างอิงบทที่ 2

- [1] A. B. Williams and F. J. Taylor, **Electronic Filter Design Handbook**. 4th Ed. New York : McGrawHill, Inc. 2006.
- [2] W. Steve, **Analog and Digital Filter Design**. 2nd Ed. Oxford : Newnes. 2002
- [3] วรพงศ์ ตั้งศรีรัตน์. ทฤษฎีโครงข่ายไฟฟ้า (Network Theory). คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2544.
- [4] อนูรี หล่อสวัสดิ์ศิริ. “วงจรรองผ่านทุกความถี่ที่ปรับค่าได้ทางอิเล็กทรอนิกส์.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2544.
- [5] สิทธิชัย โภไคยอุดม. วงจรป้อนกลับแบบลบและออสซิลเลเตอร์ กรุงเทพมหานคร มหาวิทยาลัยเทคโนโลยีมหานคร 2549.
- [6] แสงระวี ตั้งกุลบริบูรณ์. “วงจรถ่ายสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2545.
- [7] เฉลิมภักดิ์ ฟองสมุทร. “วงจรรออสซิลเลเตอร์ที่ออกแบบด้วยวงจรสายพานกระแสรูนที่สองโดยใช้หลักการแปลงมูลเดออร์และนอเรเตอร์.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2550.
- [8] A. S. Sedra and K. C. Smit, **Microelectronic Circuits**. 4th Ed. New York : Oxford University Press, Inc. 1987.
- [9] P. Horowitz and W. Hill, **The Art of Electronics**. 2nd Ed. Cambridge, U.K., Cambridge University Press, Inc. 1991.
- [10] U. Tietze and C. Schenk “Electronics circuits : design and applications”, **Springer**, Berlin, Germany, pp. 795-796, 1991.
- [11] R. Holzel, “A simple wide-band sine wave quadrature oscillator”, **IEEE Transaction Instrumentation and Measurement**, vol.42, pp. 758-760, 1993.
- [12] M. T. Ahmed, I. A. Khan and N. Minhaj Al’Quahatati, “On transconductance-C quadrature oscillators”, **International Journal of Electronics**, vol. 83, no. 2, pp. 201-207, 1997.

บทที่ 3

วงจร CDTA

3.1 กล่าวนำ

เนื่องจากวิทยานิพนธ์ฉบับนี้มุ่งเน้นที่จะนำเสนอการสังเคราะห์วงจรเลื่อนเฟสโดยใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลักซึ่งมีคุณสมบัติดังที่ได้อธิบายมาบ้างแล้วในบทที่ 1 วงจร CDTA ได้ถูกนำเสนอขึ้นเป็นครั้งแรกราวปี ค.ศ. 2003 โดย D. Birolek [1] ซึ่งได้มีการพัฒนามาจากวงจร CDBA สาเหตุที่ทำให้เกิดการพัฒนานี้เนื่องมาจากวงจร CDBA นั้นประกอบด้วยวงจรผลต่างกระแส (current differencing) และวงจรตามแรงดัน (voltage follower) ซึ่งมีอัตราขยายคงที่เท่ากับหนึ่ง จึงทำให้ไม่สามารถแปรค่าการส่งผ่านกระแสและแรงดันได้ แต่วงจร CDTA มีคุณสมบัติเด่นคือ สามารถแปรค่าอัตราการส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่ากระแสไบอัสจากภายนอก ด้วยเหตุนี้จึงทำให้วงจร CDTA สามารถนำไปประยุกต์ใช้ออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณแอนะล็อกได้โดยไม่จำเป็นต้องใช้ตัวต้านทานจากภายนอก จากเหตุผลดังกล่าวทำให้วงจร CDTA ได้รับความนิยมและถูกออกแบบและสังเคราะห์ในรูปแบบต่าง ๆ มากมาย [2]-[10]

ดังนั้นในบทนี้จะขอกล่าวถึงหลักการดำเนินงานพื้นฐานของวงจร CDTA การสังเคราะห์วงจร CDTA ในรูปแบบต่าง ๆ สำหรับคุณสมบัติในการทำงานของวงจรที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยการจำลองการทำงานโดยใช้โปรแกรม PSPICE และผลการต่อวงจรจริงทดสอบโดยใช้วงจร CFOA (current feedback operational amplifier) เบอร์ AD844 ของบริษัท Analog Devices และวงจร OTA (operational transconductance amplifier) เบอร์ CA3080 ของบริษัท Intercell Corporation ซึ่งเป็นไอซีที่มีขายตามท้องตลาดและเป็นที่ยอมรับใช้กันอย่างแพร่หลาย

3.2 การทำงานพื้นฐานของวงจร CDTA

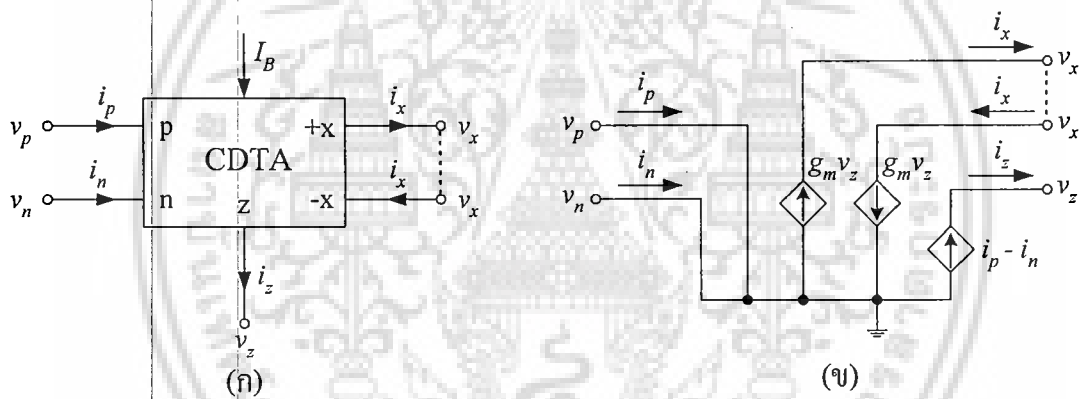
วงจร CDTA เป็นอุปกรณ์แอคทีฟที่ในปัจจุบันมีผู้นิยมนำมาใช้ออกแบบและสังเคราะห์เป็นวงจรแอนะล็อกฟังก์ชันต่าง ๆ มากมาย ทั้งนี้เนื่องจากเป็นวงจรที่ทำงานในโหมดกระแส อีกทั้งวงจรยังมีคุณสมบัติเด่นคือ สามารถแปรค่าอัตราการส่งผ่านกระแสของวงจรด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก นอกจากนี้โครงสร้างของวงจรยังมีคุณสมบัติค่าอิมพีแดนซ์อินพุตต่ำและค่าอิมพีแดนซ์เอาต์พุตสูง จึงทำให้เหมาะสมกับรูปแบบการต่อкасาด (cascade) ในโหมดกระแสเป็นอย่างดี

3.2.1 คุณสมบัติวงจร CDTA ในทางอุดมคติ

วงจร CDTA ในทางอุดมคติ (ideal CDTA) สามารถเขียนแสดงสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 3.1(ก) โดยที่ความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร CDTA อธิบายได้ดังนี้ [11]

$$v_p = v_n = 0 \quad , \quad i_z = i_p - i_n \quad \text{และ} \quad \pm i_x = \pm g_m v_z = \pm g_m Z_z i_z \quad (3.1)$$

เมื่อ ขั้ว p และขั้ว n คือ ขั้วอินพุต ส่วนขั้ว z และขั้ว x คือขั้วเอาต์พุต g_m คือ อัตราขยายค่าความนำของวงจร (transconductance gain) และ Z_z คือ ค่าอิมพีแดนซ์ที่ต่อที่ขั้ว z สมการที่ (3.1) แสดงให้เห็นว่าผลต่างกระแสอินพุต ($i_p - i_n$) จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z (i_z) และแรงดันที่ขั้ว z (v_z) จะถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x (i_x) ด้วยอัตราขยายค่าความนำ (g_m) ดังนั้นจากคุณสมบัติในการทำงานข้างต้น จึงสามารถนำมาเขียนอธิบายเป็นวงจรสมมูลทางไฟฟ้าได้ดังรูปที่ 3.1(ข)



รูปที่ 3.1 วงจร CDTA ในทางอุดมคติ

(ก) สัญลักษณ์ทางไฟฟ้า

(ข) วงจรสมมูลทางไฟฟ้า

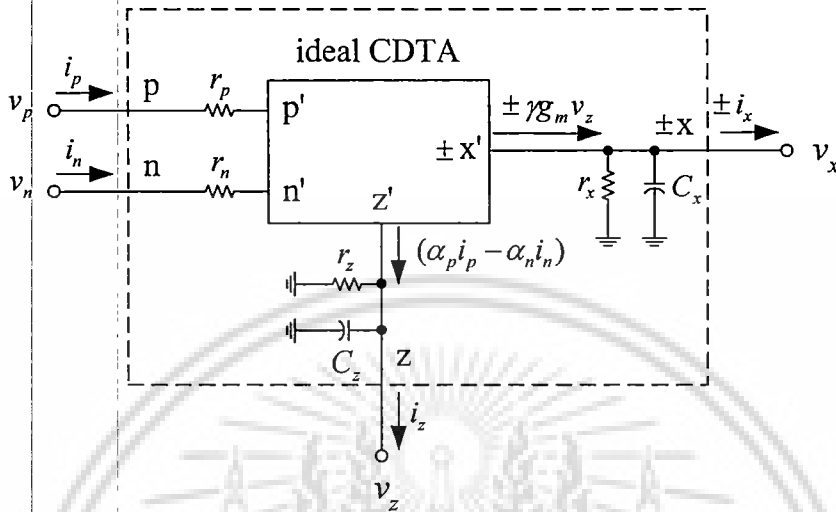
3.2.2 คุณสมบัติวงจร CDTA ในทางปฏิบัติ

เมื่อพิจารณาถึงคุณสมบัติในการทำงานที่ไม่เป็นอุดมคติของวงจร CDTA ทำให้ความสัมพันธ์ระหว่างแรงดันกับกระแสจากสมการที่ (3.1) สามารถเขียนใหม่ได้เป็น [12]

$$v_p = v_n = 0 \quad , \quad i_z = \alpha_p i_p - \alpha_n i_n \quad \text{และ} \quad \pm i_x = \pm \gamma g_m v_z = \pm \gamma g_m Z_z i_z \quad (3.2)$$

เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน γ คือค่าผิดพลาดในการ

ขยายค่าความนำจากขั้ว z ไปยังขั้ว x โดยที่ r_p และ r_n คือ ค่าความต้านทานแฝงที่ขั้ว p และขั้ว n ตามลำดับ r_z C_z และ r_x C_x คือ ค่าความต้านทานและค่าตัวเก็บประจุแฝงที่ขั้ว z และขั้ว x ของ วงจร CDTA ซึ่งสามารถเขียนแสดงสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 3.2



รูปที่ 3.2 สัญลักษณ์ทางไฟฟ้าของวงจร CDTA ในทางปฏิบัติ

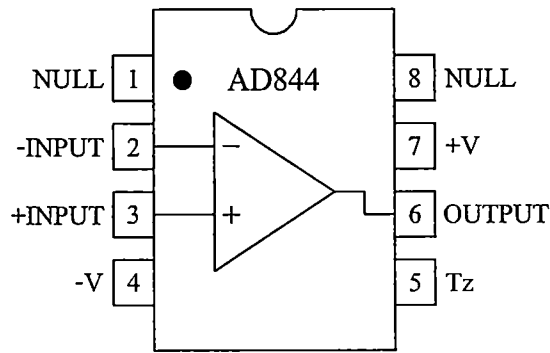
3.3 การสังเคราะห์วงจร CDTA

ด้วยความเจริญก้าวหน้าของวงการอุตสาหกรรมอิเล็กทรอนิกส์ ทำให้การออกแบบและสังเคราะห์วงจร CDTA นั้น ได้ถูกพัฒนาขึ้นมาหลากหลายวิธี [2]-[10] อาทิเช่น การใช้วงจรรวม (IC) [2]-[3] มาสังเคราะห์เป็นวงจร CDTA ซึ่งมีความสะดวกเรียบง่ายไม่ซับซ้อน หรือการใช้เทคโนโลยี CMOS [4]-[10] และไบโพลาร์ [11]-[13] มาสังเคราะห์เป็นวงจร CDTA ซึ่งทำให้ยานการปฏิบัติงานสูงขึ้นเป็นต้น ดังนั้นในหัวข้อนี้จึงขอกกล่าวถึงการสังเคราะห์วงจร CDTA ภายใต้เทคโนโลยีรูปแบบต่าง ๆ ดังรายละเอียดต่อไปนี้

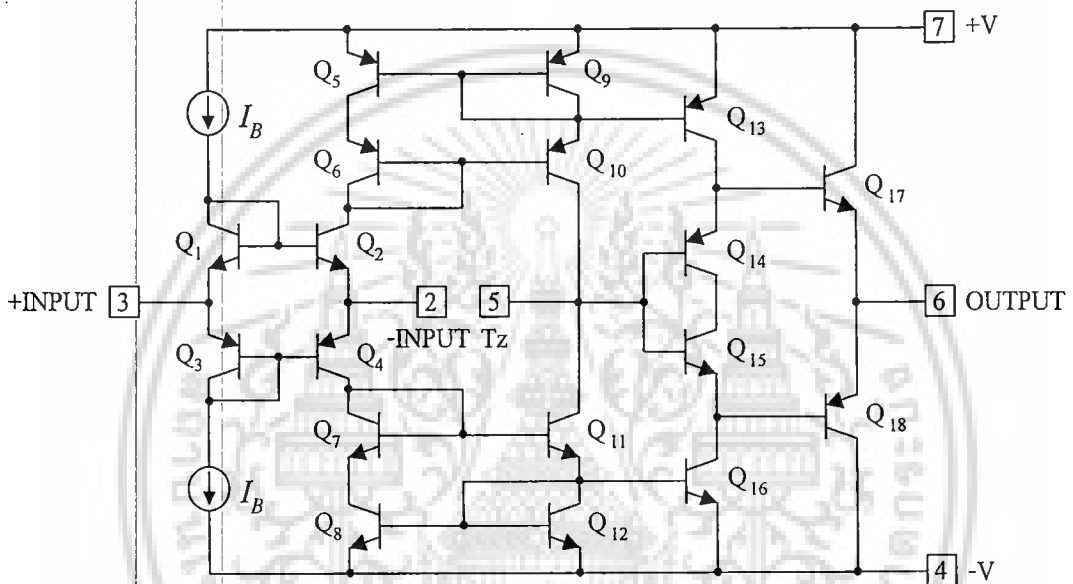
3.3.1 วงจร CDTA โดยใช้ไอซีสำเร็จรูป

ในปัจจุบันได้มีการนำไอซีสำเร็จรูปที่มีขายตามท้องตลาดมาสังเคราะห์เป็นวงจร CDTA ขึ้น โดยได้ใช้ไอซีเบอร์ AD844 และไอซีเบอร์ CA3080 มาต่อร่วมกัน ซึ่งในส่วนแรกเป็นวงจรผลต่างกระแส (current differencing circuit) โดยจะใช้ไอซีเบอร์ AD844 มาทำหน้าที่เป็นภาครับสัญญาณอินพุตกระแสของวงจร ส่วนโครงสร้างของไอซีเบอร์ AD844 และรายละเอียดของวงจรภายในไอซีดังกล่าว แสดงได้ดังรูปที่ 3.3 ซึ่งประกอบด้วยวงจรทรานซิสเตอร์ Q_1-Q_4 ทำหน้าที่เป็นวงจรส่วนหน้ารับสัญญาณอินพุตผ่านวงจรสะท้อนกระแสแบบคาสโคด Q_5-Q_{12} ไปยังขั้วเอาต์พุต z ส่วนวงจรตามแรงดัน $Q_{14}-Q_{18}$ ทำหน้าที่ส่งผ่านแรงดันที่ตกคร่อมขั้ว z ไปยังขั้วเอาต์พุตแรงดัน w

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ขึ้นตามการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

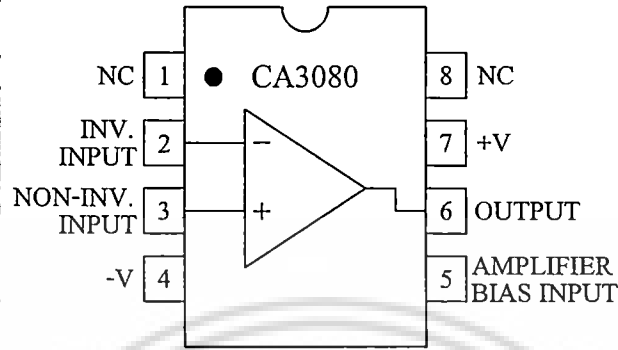
รูปที่ 3.3 ไอซีเบอร์ AD844

(ก) โครงสร้างไอซี (ข) รายละเอียดวงจรภายใน

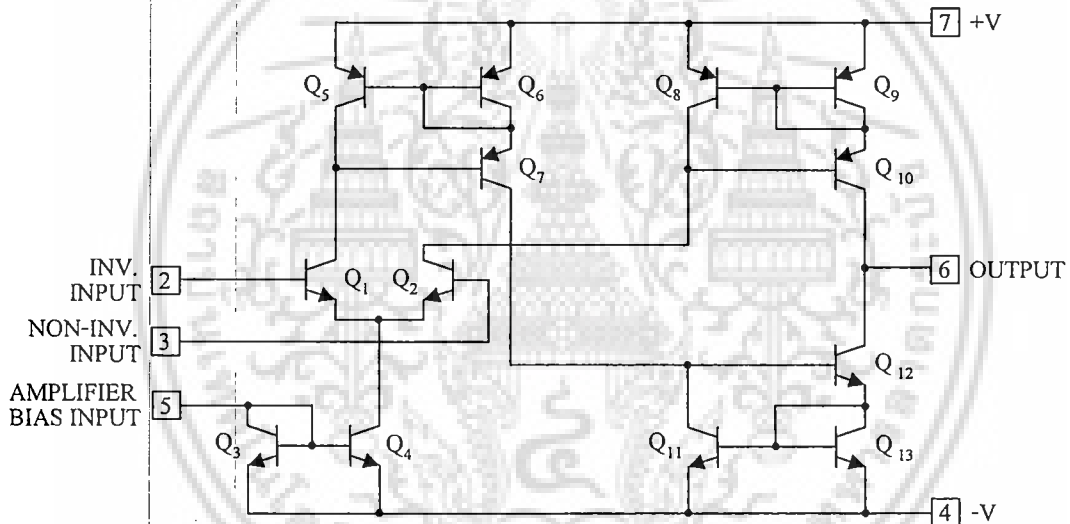
ในส่วนที่สองเป็นวงจรขยายค่าความนำ (transconductance amplifier) จะใช้ไอซีเบอร์ CA3080 มาทำหน้าที่เป็นภาคขยายค่าความนำของวงจร ซึ่งสามารถปรับได้เป็นเชิงเส้นโดยการควบคุมกระแสไบอัสจากภายนอก ส่วนโครงสร้างของไอซีเบอร์ CA3080 และรายละเอียดของวงจรภายในไอซีดังกล่าว แสดงได้ดังรูปที่ 3.4 ซึ่งจะประกอบด้วยวงจรสะท้อนกระแสแบบพื้นฐาน Q_3 และ Q_4 ทำหน้าที่ควบคุมกระแสไบอัสจากภายนอกเพื่อจ่ายให้แก่วงจรขยายสัญญาณผลต่าง Q_1 - Q_2 ซึ่งทำให้ผลรวมของกระแสสมิตเตอร์ของ Q_1 - Q_2 มีค่าเท่ากับ I_B กระแสคอลเลคเตอร์ Q_1 และ Q_2 ถูกจ่ายให้แก่วงจรสะท้อนกระแสแบบวิลสัน Q_5 - Q_7 Q_8 - Q_{10} และ Q_{11} - Q_{13} เพื่อส่งผ่านไปเป็นกระแสเอาต์พุตของวงจรที่มีค่าเท่ากับผลต่างของกระแสคอลเลคเตอร์ของ Q_1 กับ Q_2 และเนื่องจากวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สะท้อนกระแสแบบวิลสันทั้งสองวงจรทำให้ทางด้านเอาต์พุตของวงจร Q_8-Q_{10} และ $Q_{11}-Q_{13}$ มีค่าอิมพีแดนซ์เอาต์พุตของวงจรสูงมากจึงทำให้ค่าอิมพีแดนซ์เอาต์พุตของวงจร CDTA มีค่าที่สูงมากเช่นกัน



(ก)



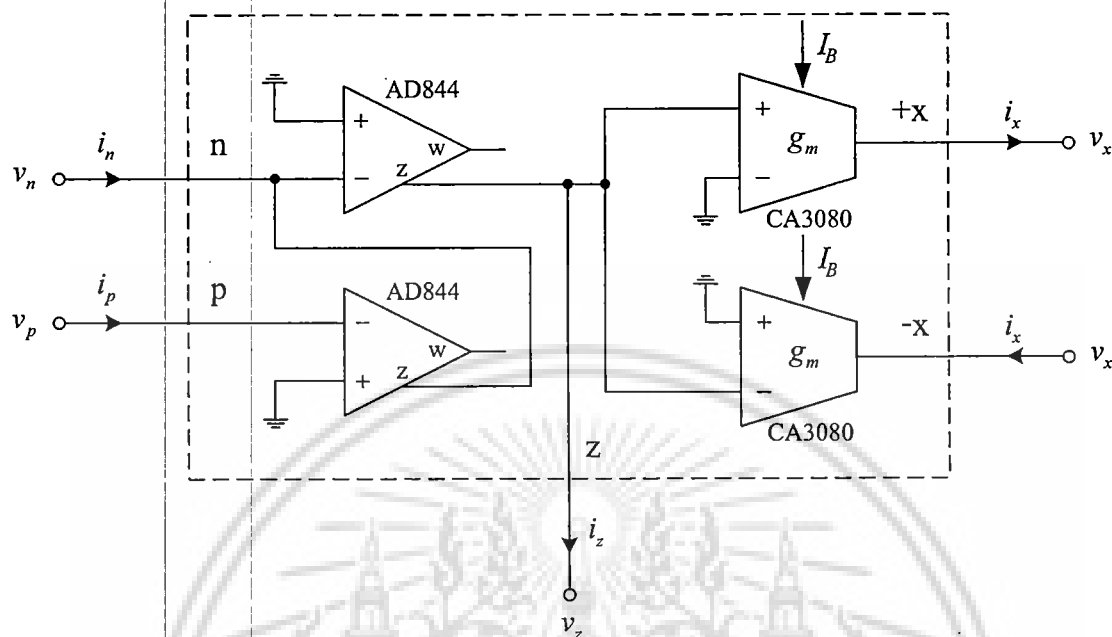
(ข)

รูปที่ 3.4 ไอซีเบอร์ CA3080

(ก) โครงสร้างไอซี (ข) รายละเอียดวงจรภายใน

วิธีการสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 และ ไอซีเบอร์ CA3080 แสดงได้ดังรูปที่ 3.5 ซึ่งสามารถทำได้โดยต่อขั้ว y ที่มีค่าความต้านทานอินพุตสูงของไอซี เบอร์ AD844 ทั้งสองตัวลงกราวด์เพื่อทำให้ค่าแรงดันที่ส่งไปยังขั้ว x มีค่าเท่ากับศูนย์ ส่งผลให้ค่าความต้านทานอินพุตของวงจร CDTA มีค่าเท่ากับศูนย์หรือใกล้เคียงอุดมคติมากที่สุด ดังนั้นจึงใช้ขา x ของไอซีเบอร์ AD844 ทำหน้าที่เป็นภาครับสัญญาณอินพุตกระแสของวงจร ในส่วนของผลต่างกระแสที่

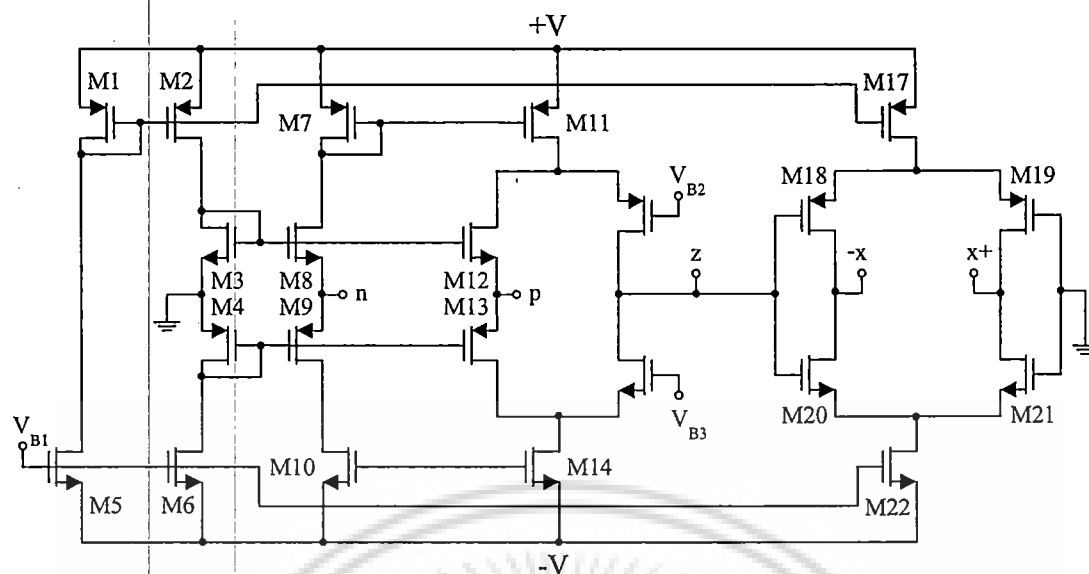
ขั้ว z จะถูกส่งไปยังส่วนภาคขยายความนำ โดยขึ้นอยู่กับค่าไบอัสของไอซีเบอร์ CA3080 ซึ่งจะได้สัญญาณเอาต์พุตที่สามารถต่อใช้งานได้โดยตรง



รูปที่ 3.5 การสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับ CA3080

3.3.2 วงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS

ปัจจุบันเทคโนโลยีทรานซิสเตอร์แบบ CMOS ได้มีบทบาทสำคัญในการสังเคราะห์วงจรแอนะล็อกฟังก์ชันต่างๆ มากมาย เนื่องจากสามารถทำงานได้ที่แหล่งจ่ายไฟเลี้ยงต่ำ สิ้นเปลืองกำลังงานไฟฟ้าต่ำ และยังใช้พื้นที่วงจรมีน้อยอีกด้วย ด้วยเหตุผลดังกล่าวจึงทำให้มีผู้วิจัยหลายกลุ่มได้ออกแบบและสังเคราะห์วงจร CDTA แบบใช้เทคโนโลยี CMOS ขึ้นมาหลายรูปแบบ อาทิเช่น วงจร CDTA แบบใช้เทคโนโลยี CMOS MIETEC $0.5 \mu\text{m}$ ในรูปที่ 3.6 ซึ่งถูกนำเสนอเมื่อปี ค.ศ. 2005 โดย A. Uygur และ H. Kuntman [4]-[6] โดยผู้วิจัยมีแนวคิดว่าวงจร CDTA นั้นประกอบด้วยวงจร DCCCS (differential current controlled current source) [14] ต่อร่วมกับวงจร FCS (floating current source) [15] จึงได้ทำการออกแบบโครงสร้างภายในวงจรเป็นสองส่วนหลัก คือ ส่วนแรกเป็นวงจร DCCCS ประกอบด้วยทรานซิสเตอร์ M1-M16 ทำหน้าที่เป็นวงจรภาคอินพุต และส่วนที่สองเป็นวงจร FCS ประกอบด้วยทรานซิสเตอร์ M17-M22 ทำหน้าที่เป็นวงจรขยายค่าความนำแบบสองเอาต์พุต ทั้งนี้คณะผู้วิจัยได้ทำการยืนยันคุณสมบัติและสมรรถนะของวงจร CDTA ที่นำเสนอในรูปที่ 3.6 โดยใช้ผลการจำลองการทำงานของวงจรด้วยโปรแกรม SPICE ซึ่งมีคุณสมบัติของวงจรสรุปได้ดังตารางที่ 3.1



รูปที่ 3.6 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS MIETEC 0.5 μm
ซึ่งนำเสนอโดย A. Uygur และ H. Kuntman

ตารางที่ 3.1 คุณสมบัติของวงจร CDTA จากรูปที่ 3.6

พารามิเตอร์	ค่าที่ได้
เทคโนโลยี	MIETEC 0.5 μm
แรงดันไฟเลี้ยง	$\pm 2.5 \text{ V}$
i_z/i_p (-3dB) แบนด์วิท	392 MHz
i_z/i_n (-3dB) แบนด์วิท	236 MHz
อัตราขยายค่าความนำ (g_m)	670 $\mu\text{A/V}$
r_p	654 Ω
r_n	506 Ω
r_z	1 G Ω
อัตราสลู	100 $\mu\text{A}/2\text{ns}$
กำลังงานไฟฟ้าสูญเสีย	4.4 mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาในปี ค.ศ. 2006 A. Uygur และ H. Kuntman [7]-[8] ได้นำเสนอการออกแบบวงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS อีกรูปแบบหนึ่งที่ใช้แรงดันไฟเลี้ยงต่ำแสดงดังรูปที่ 3.7 นั้นประกอบด้วยวงจร FVF (flipped voltage followers) [16] และวงจรอินเวอร์เตอร์ (inverter) [17] ทรานซิสเตอร์ M1-M10 ทำหน้าที่เป็นภาคอินพุตของวงจร ซึ่งส่งผลให้ค่าความต้านทานอินพุตที่ขั้ว p และ ขั้ว n ต่ำมาก ดังนี้ [16]

$$r_p = \frac{1}{g_{m2}g_{m3}r_{o3}} \quad (3.3)$$

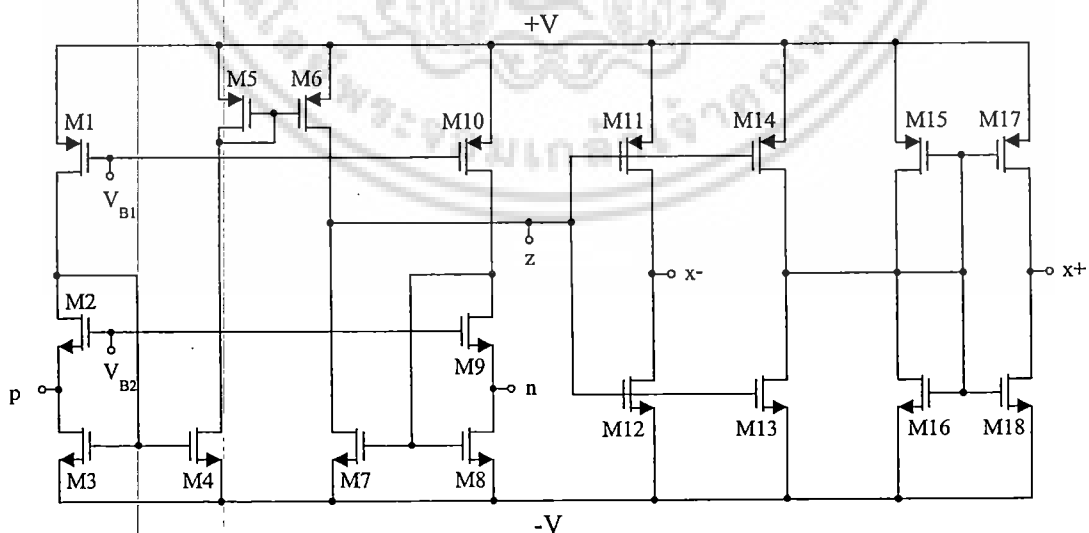
และ

$$r_n = \frac{1}{g_{m8}g_{m9}r_{o8}} \quad (3.4)$$

ส่วนภาคเอาต์พุตของวงจรจะประกอบด้วยวงจรอินเวอร์เตอร์สองวงจรต่อเชื่อมกันโดยใช้ทรานซิสเตอร์ M11-M18 และค่าความนำของวงจร CDTA สามารถหาได้จากวงจรอินเวอร์เตอร์ตัวแรก M11-M12 ดังนี้ [17]

$$g_m = g_{m11} + g_{m12} \quad (3.5)$$

คุณสมบัติและสมรรถนะของวงจร CDTA ในรูปที่ 3.7 ที่ได้จากการจำลองการทำงานของวงจรด้วยโปรแกรม SPICE สามารถสรุปได้ดังตารางที่ 3.2



รูปที่ 3.7 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS AMIS 0.35 μm

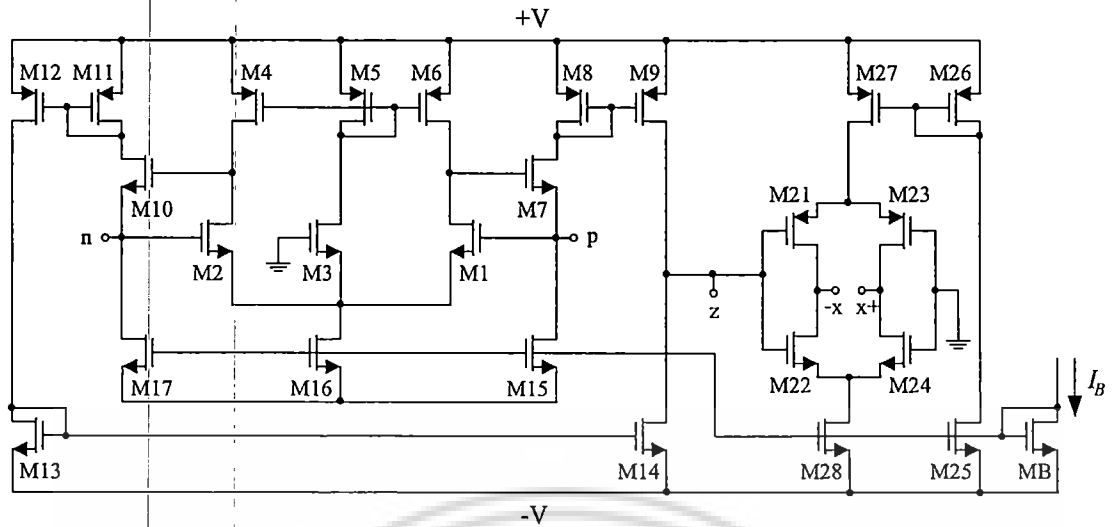
ซึ่งนำเสนอ โดย A. Uygur และ H. Kuntman

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2 คุณสมบัติของวงจร CDTA จากรูปที่ 3.7

พารามิเตอร์	ค่าที่ได้
เทคโนโลยี	AMIS 0.35 μm
แรงดันไฟเลี้ยง	$\pm 0.75 \text{ V}$
i_z/i_p (-3dB) แบนด์วิธ	87 MHz
i_z/i_n (-3dB) แบนด์วิธ	20 MHz
อัตราขยายค่าความนำ (g_m)	210 $\mu\text{A/V}$
r_p	25 Ω ณ ความถี่ 1 MHz
r_n	25 Ω ณ ความถี่ 1 MHz
กระแสไบอัส	54 μA
แรงดันไบอัส	$V_{B1} = -0.2 \text{ V}, V_{B2} = 0.3 \text{ V}$
กำลังงานไฟฟ้าสูญเสีย	0.37 mW
กระแสอินพุตออฟเซต	0.4 μA

ต่อมาในปี ค.ศ. 2008 D. Biolek E. Hancioglu และ A. U. Keskin [9] ได้นำเสนอวงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm ดังรูปที่ 3.8 โดยผู้วิจัยมีแนวคิดที่วงจร CDTA นั้นประกอบด้วยวงจรผลต่างกระแส ต่อร่วมกับวงจร DO-OTA (dual output operational transconductance amplifier) จึงได้ทำการออกแบบโครงสร้างภายในวงจรเป็นสองส่วนหลัก คือ ส่วนแรกเป็นวงจรผลต่างกระแสซึ่งประกอบด้วยทรานซิสเตอร์ M1-M17 ทำหน้าที่เป็นวงจรภาค อินพุตที่มีค่าอิมพีแดนซ์อินพุตต่ำ และส่วนที่สองเป็นวงจร DO-OTA ประกอบด้วยทรานซิสเตอร์ M21-M28 ทำหน้าที่เป็นวงจรขยายค่าความนำแบบสองเอาต์พุต ซึ่งขณะผู้วิจัยได้ทำการยืนยัน คุณสมบัติและสมรรถนะของวงจร CDTA ที่นำเสนอในรูปที่ 3.8 ด้วยการจำลองการทำงานของ วงจรด้วยโปรแกรม SPICE ซึ่งมีคุณสมบัติของวงจรสรุปได้ดังตารางที่ 3.3

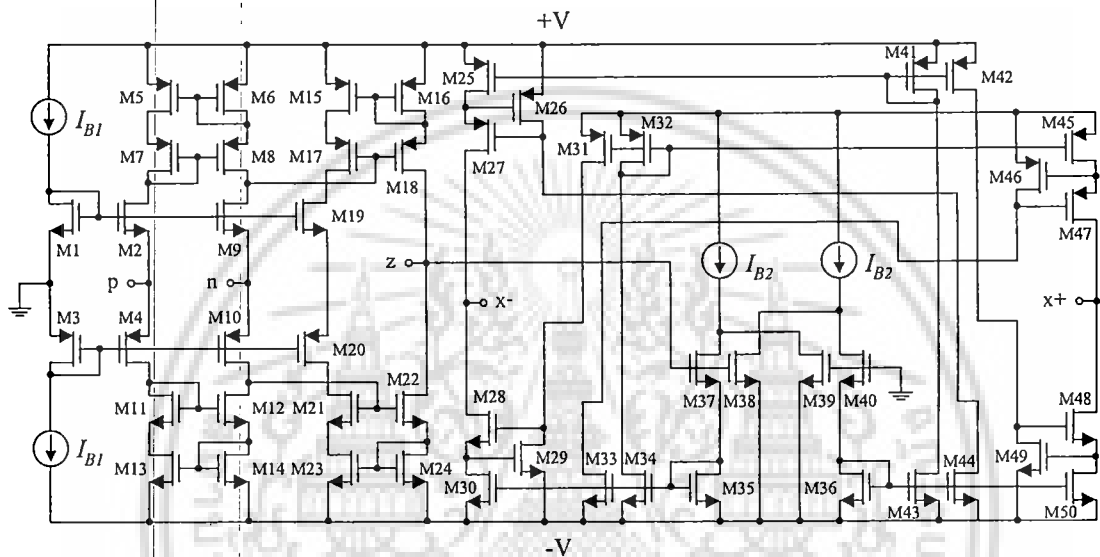


รูปที่ 3.8 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm
ซึ่งนำเสนอโดย D. Bielek และคณะ

ตารางที่ 3.3 คุณสมบัติของวงจร CDTA จากรูปที่ 3.8

พารามิเตอร์	ค่าที่ได้
เทคโนโลยี	TSMC 0.35 μm
แรงดันไฟเลี้ยง	$\pm 1.8 \text{ V}$
i_z/i_p และ i_z/i_n (-3dB) แบนด์วิธ	1365 MHz, 1142 MHz
i_{x+}/i_p และ i_{x+}/i_n (-3dB) แบนด์วิธ	1011 MHz, 926 MHz
i_{x-}/i_p และ i_{x-}/i_n (-3dB) แบนด์วิธ	1230 MHz, 963 MHz
อัตราขยายกระแส i_{x+}/i_p และ i_{x+}/i_n	0.996, 0.978
อัตราขยายกระแส i_{x-}/i_p และ i_{x-}/i_n	1.007, 0.988
อัตราขยายค่าความนำ i_{x+}/v_z และ i_{x-}/v_z	873 $\mu\text{A/V}$, 882 $\mu\text{A/V}$
r_p และ r_n	1.92 Ω
r_z	3.88 k Ω
r_{x+} และ r_{x-}	16.30 M Ω , 16.21 M Ω
กำลังงานไฟฟ้าสูญเสีย	6.31 mW

ต่อมาในปี ค.ศ. 2009 F. Kacar และ H. Kuntman [10] ได้นำเสนอวงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm ในอีกรูปแบบหนึ่งซึ่งขึ้นดั่งรูปที่ 3.9 ซึ่งผู้วิจัยทั้งสองมีแนวคิดว่าวงจร CDTA นั้นประกอบด้วยวงจร DCCCS ต่อกับวงจร DO-OTA จึงได้ทำการออกแบบโครงสร้างภายในวงจรเป็นสองส่วนหลัก คือ ส่วนแรกเป็นวงจร DCCCS ใช้ทรานซิสเตอร์ M1-M24 ทำหน้าที่เป็นวงจรผลต่างกระแสในภาคอินพุต และส่วนที่สองเป็นวงจร DO-OTA ใช้ทรานซิสเตอร์ M25-M50 ทำหน้าที่ขยายค่าความนำแบบสองเอาต์พุต



รูปที่ 3.9 วงจร CDTA โดยใช้ทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm
ซึ่งนำเสนอโดย F. Kacar และ H. Kuntman

จากโครงสร้างดังกล่าวทำให้ค่าความต้านทานทางด้านอินพุตที่ขั้ว p n z x+ และ x- มีค่าดังต่อไปนี้

$$r_p \cong \frac{1}{(g_{m2} + g_{m4}) + (r_{ds2} // r_{ds4})} \quad (3.6)$$

$$r_n \cong (r_{ds9} r_{ds8} g_{m9}) // (r_{ds10} r_{ds12} g_{m10}) \quad (3.7)$$

$$r_z \cong \frac{1}{(g_{m18} + g_{m22}) + (r_{ds18} // r_{ds22})} \quad (3.8)$$

$$r_{x+} \cong (g_{m48}g_{m49}r_{ds50}) // (g_{m47}g_{m46}r_{ds45}) \quad (3.9)$$

และ
$$r_{x-} \cong (g_{m28}g_{m29}r_{ds30}) // (g_{m27}g_{m26}r_{ds25}) \quad (3.10)$$

เพื่อยืนยันถึงคุณสมบัติและสมรรถนะของวงจร CDTA จากรูปที่ 3.9 คณะผู้วิจัยจึงได้ทำการจำลองการทำงานของวงจรด้วยโปรแกรม SPICE ซึ่งคุณสมบัติของวงจรสามารถสรุปได้ดังตารางที่ 3.4

ตารางที่ 3.4 คุณสมบัติของวงจร CDTA จากรูปที่ 3.9

พารามิเตอร์	ค่าที่ได้
เทคโนโลยี	TSMC 0.35 μm
แรงดันไฟเลี้ยง	$\pm 1.5 \text{ V}$
กระแสไบอัส	$I_{B1}=100 \mu\text{A}, I_{B2}=50 \mu\text{A}$
i_z/i_p (-3dB) แบนด์วิธ	582 MHz
i_z/i_n (-3dB) แบนด์วิธ	448 MHz
อัตราขยายค่าความนำ (g_m)	883 $\mu\text{A/V}$
r_p	812 Ω
r_n	348 Ω
r_z	580 M Ω
r_{x+} และ r_{x-}	11.7 G Ω , 11.7 G Ω
กำลังงานไฟฟ้าสูญเสีย	4.96 mW

3.3.3 วงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์

รูปที่ 3.10 แสดงวงจร CDTA ที่สังเคราะห์ขึ้นจากทรานซิสเตอร์แบบไบโพลาร์ ซึ่งถูกนำเสนอขึ้นโดย W. Tangsirat และคณะในปี ค.ศ. 2007 [11] ภายในวงจรประกอบไปด้วยสองส่วนหลักคือ วงจรผลต่างกระแส Q_1 - Q_{11} เป็นภาคอินพุตของวงจรซึ่งส่งผลให้ค่าความต้านทานอินพุตขั้ว p และขั้ว n ต่ำซึ่งแสดงได้ ดังนี้

$$r_p \cong \frac{r_{e8}}{\beta'_5} \quad (3.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$r_n \cong \frac{r_{e4}}{\beta'_1} \quad (3.12)$$

โดยที่ r_{e4} และ r_{e8} คือค่าความต้านทานที่ขาอีมิเตอร์ของ Q_4 และ Q_8 ส่วน β'_1 และ β'_5 คืออัตราขยายกระแสของทรานซิสเตอร์ Q_1 และ Q_5 ตามลำดับ ซึ่งทรานซิสเตอร์ทุกตัวในวงจรมีความสมพียงกัน (match) ดังนั้นค่า β' ทุกตัวในวงจรจะมีค่าเท่ากัน และใช้วงจรขยายค่าความนำ Q_{12} - Q_{24} เป็นภาคเอาต์พุตของวงจร สำหรับค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z และขั้ว x มีค่าเท่ากับ

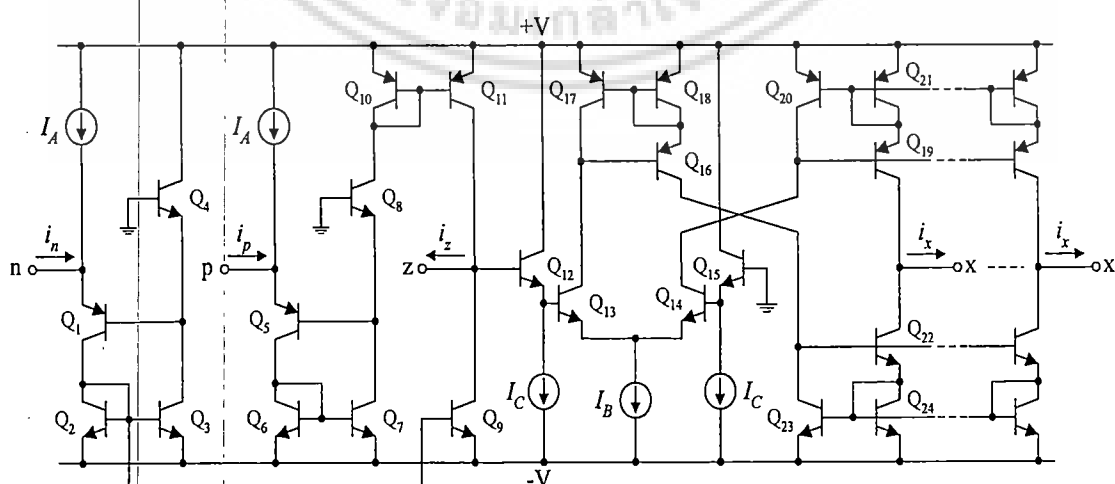
$$r_z \cong \left(\frac{r_{ce}}{2} \right) \parallel (2\beta' r_\pi) \quad (3.13)$$

และ
$$r_x \cong \frac{\beta' r_{ce}}{4} \quad (3.14)$$

โดยที่ r_{ce} และ r_π คือ ค่าความต้านทานระหว่างขาคอลเลกเตอร์กับขาอีมิเตอร์ของทรานซิสเตอร์ และค่าความต้านทานระหว่างขาเบสกับขาอีมิเตอร์ของทรานซิสเตอร์ โดยพบว่าโครงสร้างวงจร CDTA ที่ใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์มีอัตราขยายค่าความนำของวงจรหรือ g_m เท่ากับ

$$g_m = \frac{I_B}{2V_T} \quad (3.15)$$

เมื่อ I_B คือ กระแสไบอัสจากภายนอกที่จ่ายให้แก่วงจร และ V_T คือ ค่าแรงดันความร้อน (thermal voltage) ซึ่งมีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C



รูปที่ 3.10 วงจร CDTA แบบใช้เทคโนโลยีทรานซิสเตอร์ไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อยืนยันถึงคุณสมบัติและสมรรถนะของวงจร CDTA จากรูปที่ 3.10 คณะผู้วิจัยจึงได้ทำการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้ทรานซิสเตอร์แบบไบโพลาร์ ซึ่งสามารถนำคุณสมบัติของวงจร ไปสรุปได้ดังตารางที่ 3.5 [13]

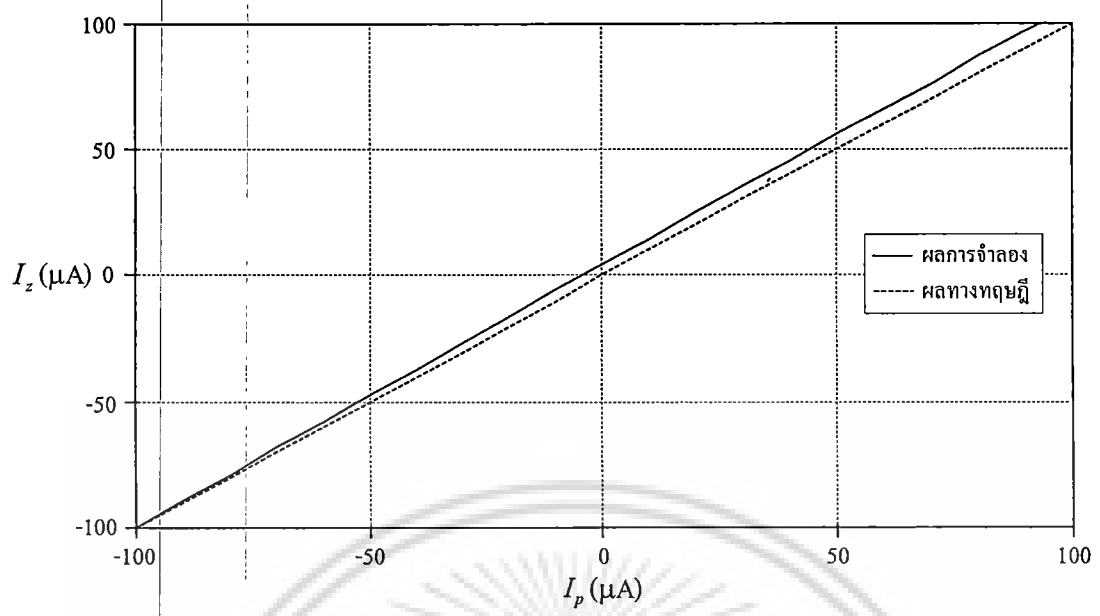
ตารางที่ 3.5 คุณสมบัติของวงจร CDTA จากรูปที่ 3.10

พารามิเตอร์	ค่าที่ได้
แรงดันไฟเลี้ยง	± 5 V
i_z/i_p (-3dB) แบนด์วิธ	30 MHz
i_z/i_n (-3dB) แบนด์วิธ	32 MHz
กระแสออฟเซตสูงสุด (จากขั้ว p, n ไปยังขั้ว z)	8 μ A
อัตราขยายค่าความนำ (g_m)	2m A/V
r_p และ r_n	4.5 Ω
r_z	360 k Ω
r_x	713 k Ω
กำลังงานไฟฟ้าสูญเสีย	3.23 mW

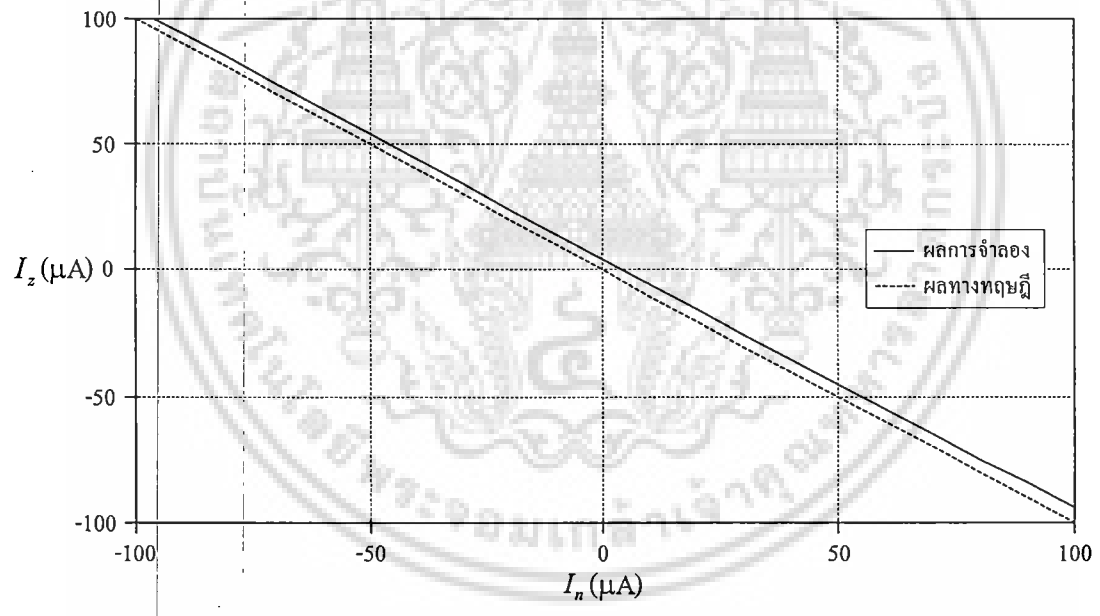
3.4 ผลการจำลองการทำงานของวงจร CDTA

เนื่องจากวิทยานิพนธ์ฉบับนี้มุ่งเน้นที่จะนำเสนอวงจรเลียนเฟสโดยใช้เทคโนโลยีในการสังเคราะห์วงจร CDTA แบบไบโพลาร์ จึงได้เลือกตรวจสอบคุณสมบัติของวงจร CDTA แบบไบโพลาร์ที่นำเสนอในรูปที่ 3.10 ด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ ALA400 (PR100N และ NP100N) จากบริษัท AT&T [19] และแหล่งจ่ายไฟเลี้ยงที่ใช้มีค่าเท่ากับ ± 5 V, $I_A = 100$ μ A, $I_C = 100$ μ A และ $R_z = R_x = 1$ k Ω จากผลการจำลองผลตอบสนองต่อสัญญาณไฟตรงพบว่าวงจร CDTA ที่นำเสนอมีค่ากระแสออฟเซตสูงสุดเท่ากับ 7.3 μ A และสิ้นเปลืองกำลังงานไฟฟ้าเท่ากับ 7.41 mW

รูปที่ 3.11 (ก) และ รูปที่ 3.11 (ข) แสดงผลการจำลองคุณสมบัติการส่งผ่านกระแสไฟตรงของขั้ว p และขั้ว n ไปยังขั้ว z ตามลำดับ เปรียบเทียบกับค่าในอุดมคติพบว่าความผิดพลาดในการส่งผ่านกระแสสูงสุดของวงจรมีค่าประมาณ 7.3 μ A



(ก)



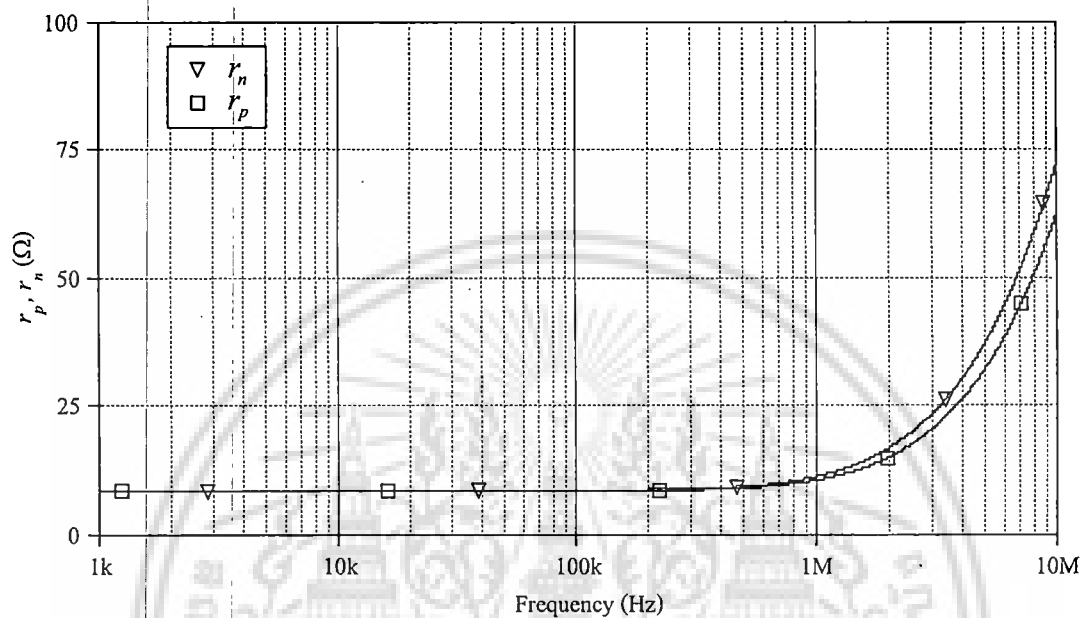
(ข)

รูปที่ 3.11 ผลการจำลองคุณสมบัติในการส่งผ่านกระแสไฟตรง

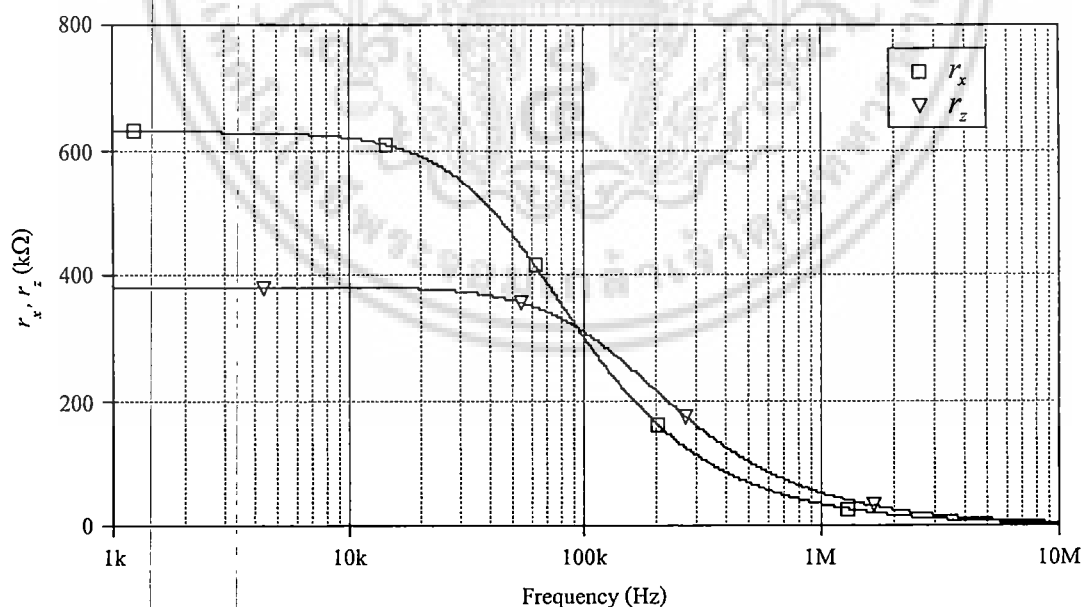
(ก) การส่งผ่านกระแสไฟตรง I_p ไปยัง I_z

(ข) การส่งผ่านกระแสไฟตรง I_n ไปยัง I_z

รูปที่ 3.12 (ก) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว p และ n ซึ่งพบว่ามีความต้านทาน $r_p \cong r_n = 9 \Omega$ และรูปที่ 3.12 (ข) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z และ x ซึ่งพบว่า $r_z \cong 381 \text{ k}\Omega$ และ $r_x \cong 629 \text{ k}\Omega$ ตามลำดับ



(ก)



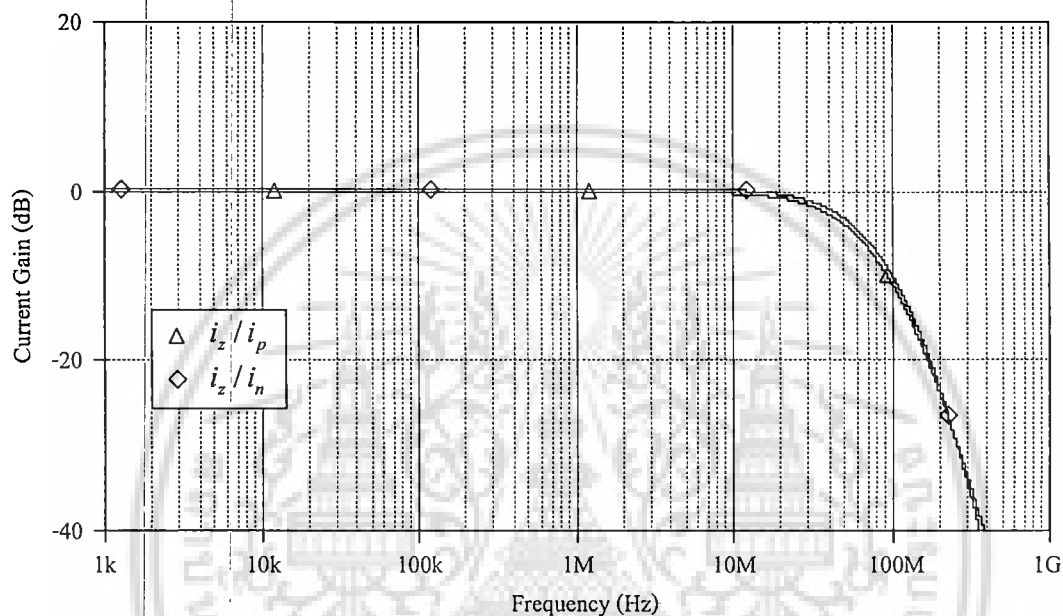
(ข)

รูปที่ 3.12 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p, n, z และ x

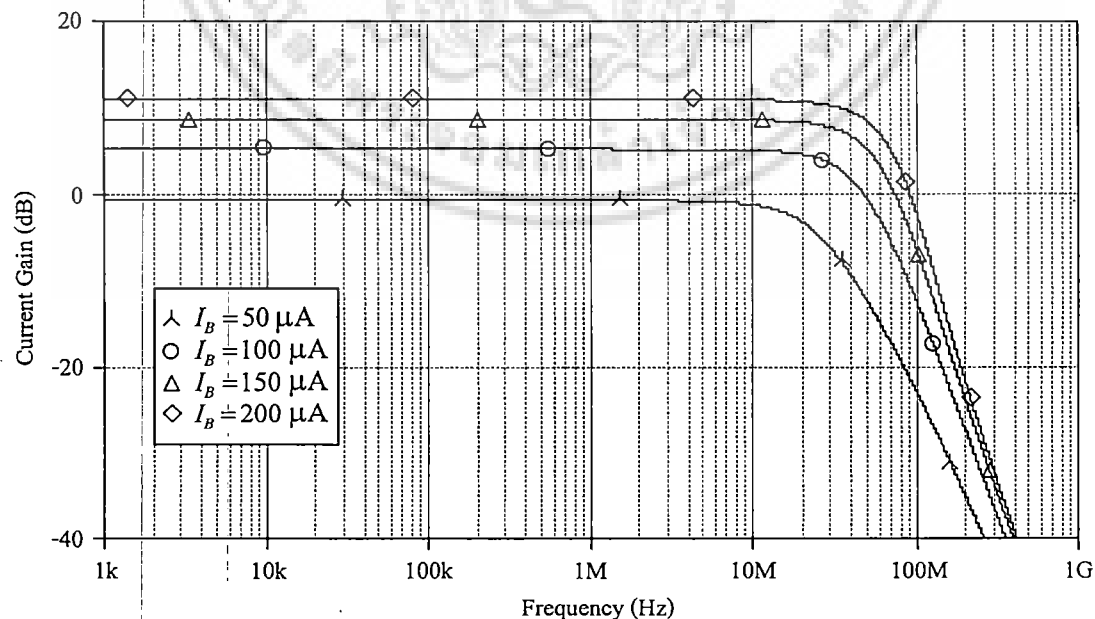
(ก) ขั้ว p (r_p) และ n (r_n) (ข) ขั้ว z (r_z) และ x (r_x)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาด้านนี้ ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.13 แสดงผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n ซึ่งพบว่าความถี่คัทออฟมีค่าประมาณ $f_c \cong 44$ MHz ส่วนรูปที่ 3.14 นั้นแสดงผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B เป็น $50 \mu\text{A}$, $100 \mu\text{A}$, $150 \mu\text{A}$ และ $200 \mu\text{A}$ ตามลำดับ ในกรณีนี้พบว่าอัตราการส่งผ่านกระแส i_x/i_z เพิ่มขึ้นตามการแปรค่าของกระแสไบอัส I_B โดยมีค่า f_c ประมาณ 22 MHz, 39 MHz, 51 MHz และ 60 MHz ตามลำดับ ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอสามารถปรับค่ากระแสเอาต์พุต i_x ได้ โดยการแปรค่ากระแสไบอัส I_B



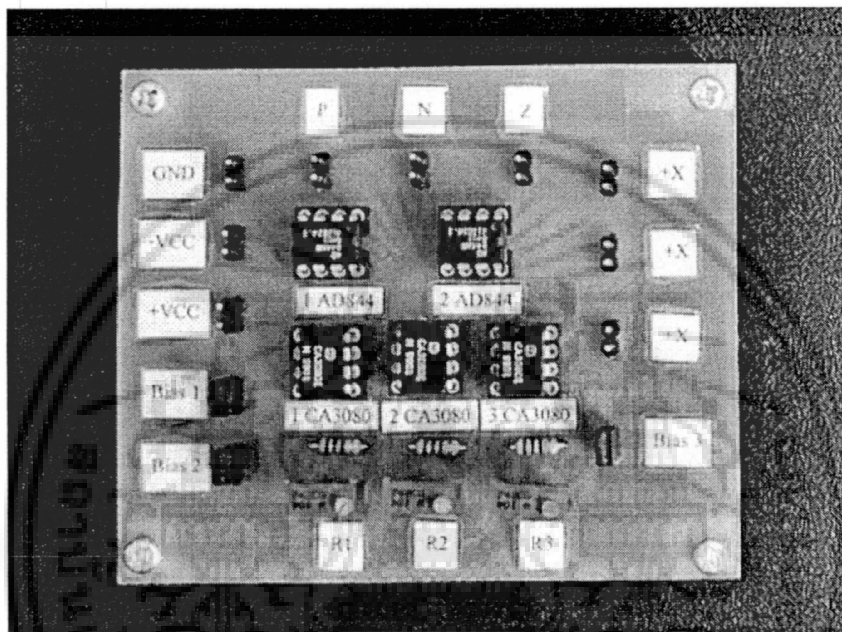
รูปที่ 3.13 ผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n



รูปที่ 3.14 ผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B

3.5 ผลการทดลองต่อวงจรจริง

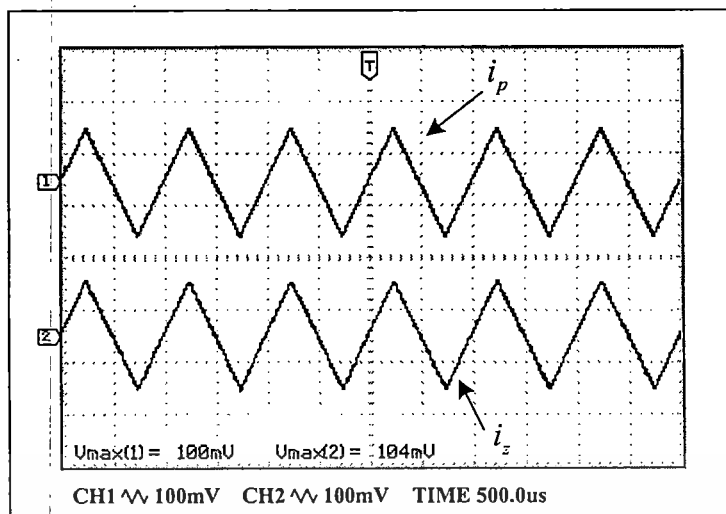
เพื่อแสดงให้เห็นว่าวงจร CDTA ที่นำเสนอในรูปแบบที่ 3.10 มีคุณสมบัติที่สอดคล้องกับทฤษฎี และการจำลองการทำงานโดยใช้โปรแกรม PSPICE ที่ได้นำเสนอมานั้น จึงได้ทำการต่อวงจรดังรูปที่ 3.5 และทดสอบการทำงานของวงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080 ซึ่งภายในเป็นทรานซิสเตอร์ไบโพลาร์ เมื่อกำหนดให้แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ ± 5 V $I_B = 100 \mu\text{A}$ และ $R_z = R_x = 1 \text{ k}\Omega$ ซึ่งวงจรที่ทำการต่อทดลองจริง สามารถแสดงได้ดังรูปที่ 3.15



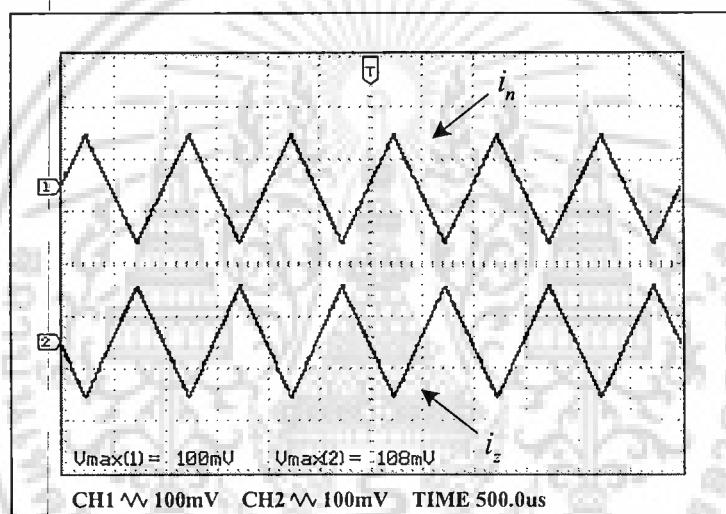
รูปที่ 3.15 วงจร CDTA ที่ทำการต่อทดลอง โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080

เพื่อทดสอบคุณสมบัติในการส่งผ่านกระแสในนี้ ได้ทำการป้อนแรงดันอินพุตสามเหลี่ยม ขนาด 100 mV มีความถี่ 1 kHz ผ่านตัวต้านทานขนาด $1 \text{ k}\Omega$ เข้าที่ขั้วอินพุต p หรือ n เพื่อเปลี่ยนแรงดันให้เป็นกระแสจ่ายเข้าอินพุตของวงจร CDTA ที่ต่อทดลองจริง โดยมีตัวต้านทานต่อที่ขั้วเอาต์พุตขั้ว z มีค่าเท่ากับ $1 \text{ k}\Omega$ รูปที่ 3.16 (ก) แสดงคุณสมบัติในการส่งผ่านกระแส i_z/i_p จะเห็นว่าทิศทางของสัญญาณที่ขั้ว p และขั้ว z มีทิศทางเดียวกัน สอดคล้องตามหลักการที่ได้มีการนำเสนอทางทฤษฎี และจากผลการทดลองจะพบว่าค่าผิดพลาดในการส่งผ่านกระแสมีค่าประมาณ 4% รูปที่ 3.16 (ข) แสดงคุณสมบัติในการส่งผ่านกระแส i_z/i_n จะเห็นได้ว่าทิศทางของสัญญาณที่ขั้ว n และขั้ว z มีทิศทางตรงข้ามกัน ดังที่ได้มีการนำเสนอทางทฤษฎีและพบว่าค่าผิดพลาดในการส่งผ่านมีค่าประมาณ 8%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ 3.16 คุณสมบัติในการส่งผ่านกระแส

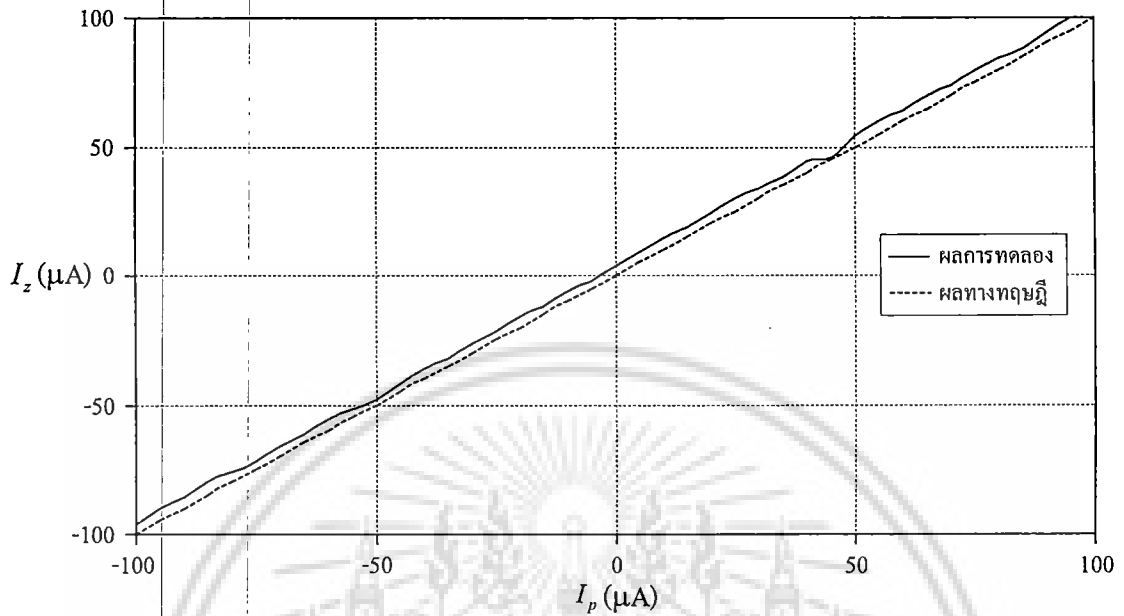
(ก) คุณสมบัติในการส่งผ่านกระแสไฟสถับ i_p ไปยัง i_z

(ข) คุณสมบัติในการส่งผ่านกระแสไฟสถับ i_n ไปยัง i_z

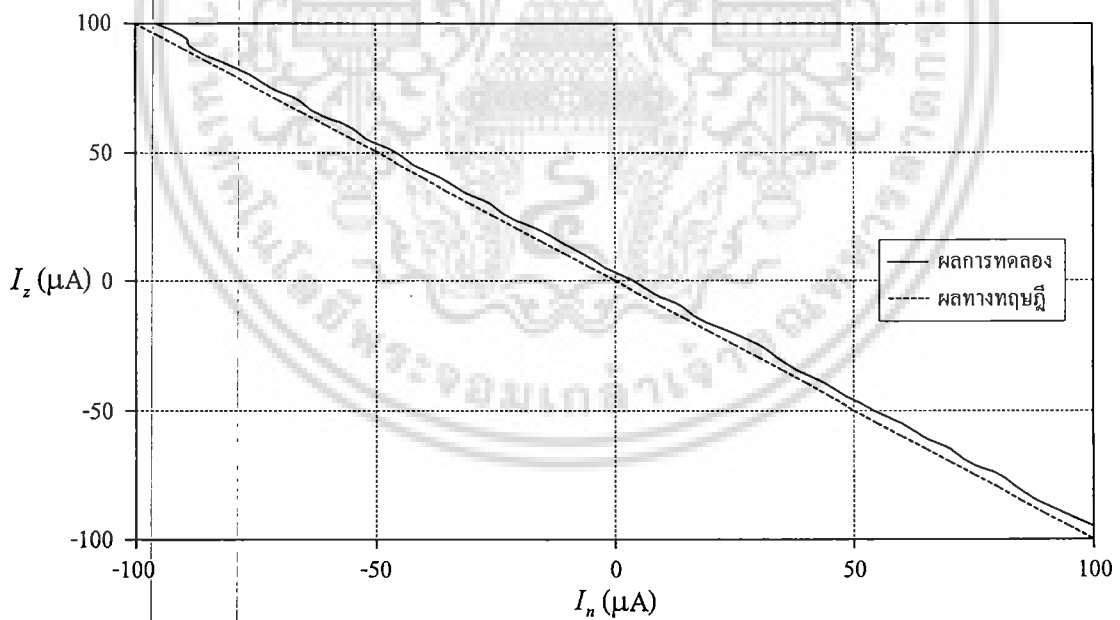
รูปที่ 3.17 (ก) และ รูปที่ 3.17 (ข) แสดงผลการทดสอบคุณสมบัติการส่งผ่านกระแสไฟตรงของขั้ว p และขั้ว n ไปยังขั้ว z ตามลำดับ เปรียบเทียบกับค่าในอุดมคติพบว่าค่าผิดพลาดในการส่งผ่านกระแสสูงสุดของวงจรมีค่าประมาณ 8 μA

รูปที่ 3.18 แสดงสมรรถนะทางความถี่ของวงจรที่ทำการต่อทดลองจริงของ i_z/i_p และ i_z/i_n ซึ่งพบว่าความถี่คัทออฟ มีค่าประมาณ $f_c \cong 1.3 \text{ MHz}$ ส่วนรูปที่ 3.19 นั้นแสดงสมรรถนะทางความถี่ของวงจรของ i_z/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B เป็น 50 μA , 100 μA และ 200 μA ตามลำดับ ในกรณีนี้พบว่าอัตราการส่งผ่านกระแส i_z/i_z เพิ่มขึ้นตามการแปรค่าของกระแสไบอัส I_B เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาด้านนี้ เมื่อนุญาติให้นำไปเผยแพร่ภายนอกการคำนวณ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยมีค่า f_c ประมาณ 2.1 MHz, 2.7 MHz และ 3.6 MHz ตามลำดับ ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอสามารถปรับค่ากระแสเอาต์พุต i_x ได้ โดยการแปรค่ากระแสไบอัส I_B



(ก)



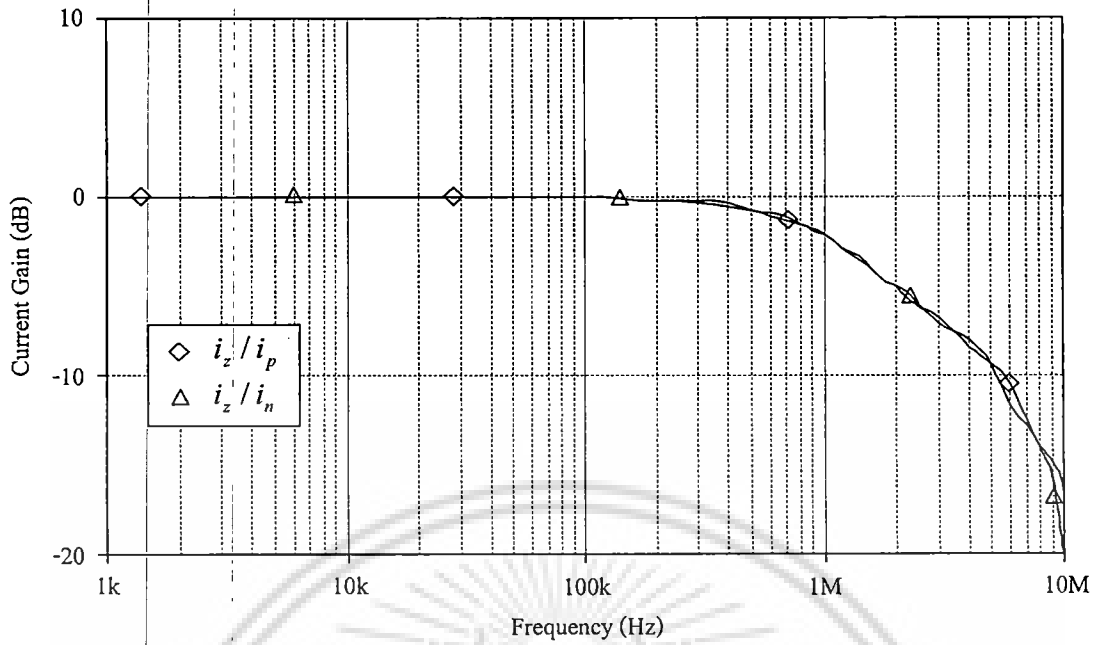
(ข)

รูปที่ 3.17 ผลการทดสอบคุณสมบัติในการส่งผ่านกระแสไฟตรง

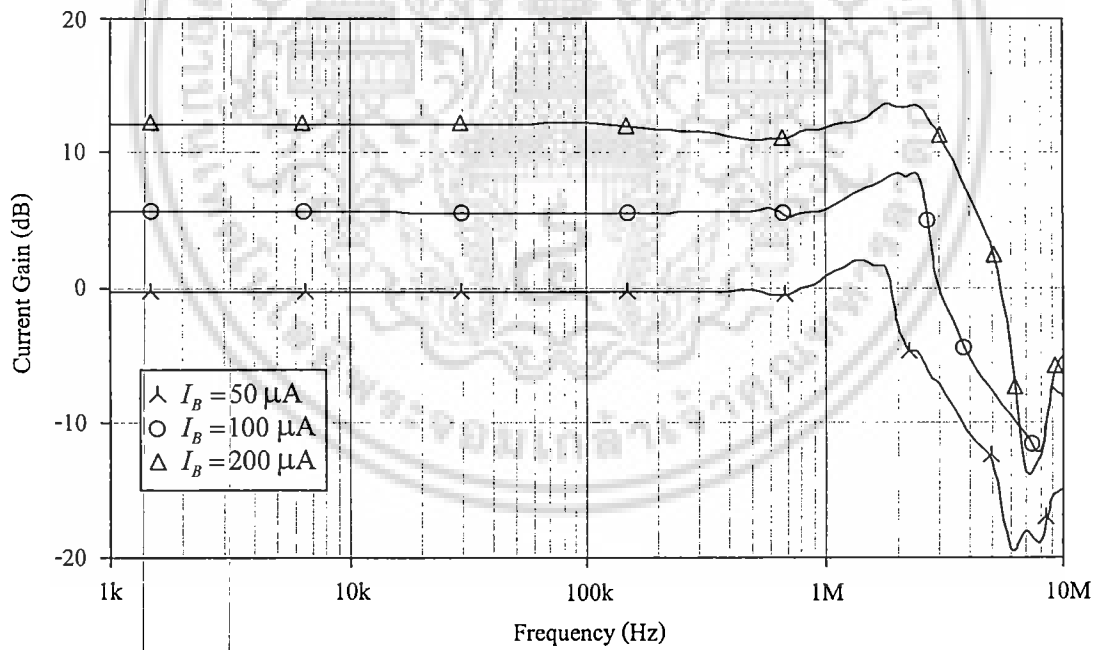
(ก) การส่งผ่านกระแสไฟตรง I_p ไปยัง I_z

(ข) การส่งผ่านกระแสไฟตรง I_n ไปยัง I_z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 ผลตอบสนองทางความถี่ของ i_z/i_p และ i_z'/i_n



รูปที่ 3.19 ผลตอบสนองทางความถี่ของ i_z/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 สรุป

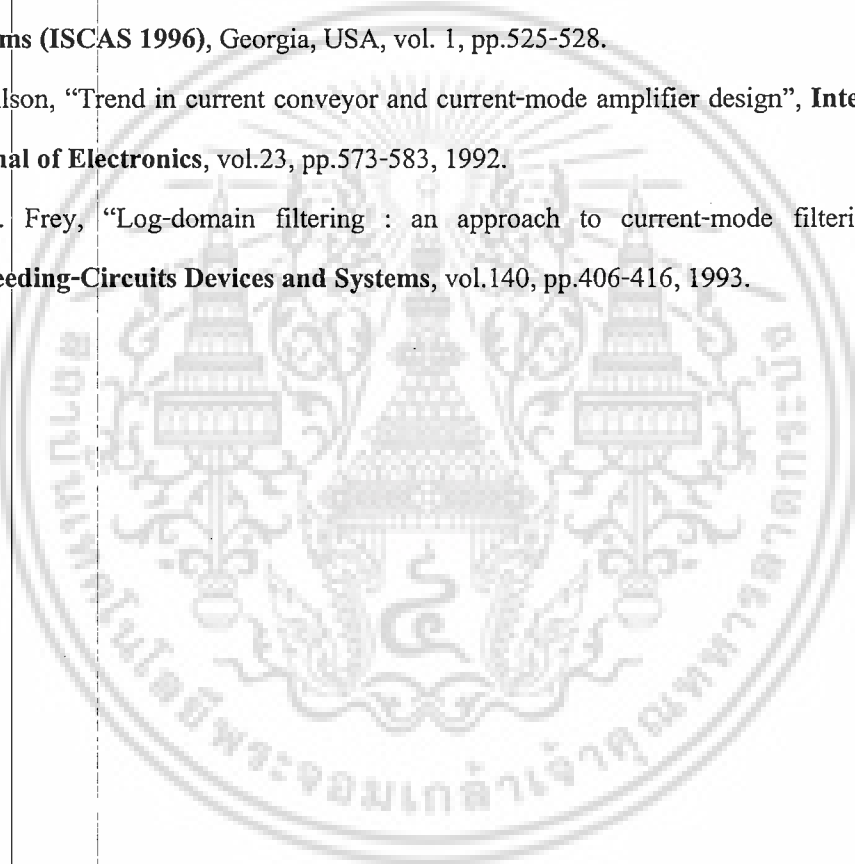
วิทยานิพนธ์ในบทนี้ได้กล่าวถึงคุณสมบัติในการทำงานของวงจร CDTA รวมทั้งแนวทางการออกแบบและสังเคราะห์วงจร CDTA ซึ่งพบว่าสามารถแบ่งออกได้ 3 แนวทาง คือ แนวทางแรกจะสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080 ซึ่งสามารถสร้างได้ง่าย แต่พบว่าย่านการปฏิบัติงานของวงจรยังต่ำอยู่ แนวทางที่สองเป็นการสังเคราะห์วงจร CDTA ด้วยทรานซิสเตอร์แบบ CMOS ซึ่งมีช่วงการปฏิบัติงานของวงจรสูงอีกทั้งยังพบว่ามีการใช้กำลังไฟฟ้าน้อยเสียที่ต่ำ ส่วนแนวทางสุดท้ายจะเป็นการสังเคราะห์วงจรโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ ซึ่งวงจรภายในประกอบด้วยวงจรหลักสองวงจร คือ วงจรผลต่างกระแสและวงจรขยายค่าความนำวงจรมีความเป็นเชิงเส้น และมีความเหมาะสมในการนำไปสังเคราะห์เป็นวงจรรวม แต่เนื่องจากวิทยานิพนธ์ฉบับนี้มุ่งเน้นการนำวงจร CDTA ไปประยุกต์ใช้งาน ดังนั้นจึงเลือกใช้การสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080 มาใช้ทำการทดลองร่วมกับการจำลองผลการทำงานของวงจรแบบเทคโนโลยีไบโพลาร์ด้วยโปรแกรม PSPICE

3.7 เอกสารอ้างอิงบทที่ 3

- [1] D. Biolk, "CDTA-Building block for current-mode analog signal processing", **Proceedings of the 16th IEEE European Conference on Circuits Theory and Design (ECCTD 2003)**, Krakow, Poland, vol.3, pp.397-400, 2003.
- [2] A. T. Bekri and F. Anday, "Nth-order low-pass filter employing current differencing transconductance amplifiers", **Proceedings of the 17th IEEE European Conference on Circuits Theory and Design (ECCTD 2005)**, Cork, Ireland, vol.2, pp.193-196, 2005.
- [3] D. Biolk and V. Biolkova, "CDTA-C current-mode universal 2nd-order filter", **Proceedings of the 5th International Conference on Applied Informatics and Communication (WSEAS 2005)**, Malta, pp.411-414, 2005.
- [4] A. Uygur and H. Kuntman, "Design of a current differencing transconductance amplifier (CDTA) and its application on active filters", **Proceedings of the 13th IEEE Signal Processing and Communications Applications Conference (SIU 2005)**, Kayseri, Turkey, pp.340-343, 2005.
- [5] A. Uygur, H. Kuntman and A. Zeki, "Multi-input multi-output CDTA-based KHN filter", **Proceedings of the 4th International Conference on Electrical and Electronics Engineering (ELECO 2005)**, Bursa, Turkey, pp.46-50, 2005.

- [6] A. Uygur and H. Kuntman, "Seventh-order elliptic video filter with 0.1 dB pass band ripple employing CMOS CDTAs", **International Journal of Electronics and Communications (AEU)**, vol.61, pp.320-328, 2007.
- [7] A. Uygur and H. Kuntman, "Low-voltage current differencing transconductance amplifier in a novel allpass configuration", **Proceedings of the 13th IEEE Mediterranean Electrotechnical Conference (MELECON 2006)**, Malaga, Spain, pp.23-26, 2006.
- [8] A. Uygur and H. Kuntman, "CDTA-based quadrature oscillator design", **Proceedings of the 14th European Signal Processing Conference (EUSIPCO 2006)**, Florence, Italy, pp.4-8, 2006.
- [9] D. Biolek, E. Hancioglu and A. U. Keskin, "High-performance current differencing transconductance amplifier and its application in precision current-mode rectification", **International Journal of Electronics and Communications (AEU)**, vol.62, pp.92-96, 2008.
- [10] F. Kacar and H. Kuntman, "A new CMOS current differencing transconductance amplifier (CDTA) and its biquad filter application", **Proceedings of the 3th IEEE EUROCON 2009**, St. Petersburg, Russia, pp.189-196, 2009.
- [11] W. Tangsiriat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", **International Journal of Electronics and Communications (AEU)**, vol.61, pp.209-214, 2007.
- [12] W. Tangsiriat and W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", **International Journal of Electronics and Communications (AEU)**, vol.63, pp.616-622, 2009.
- [13] T. Dumawipata, **On the design and realization of analog filters using current differencing technique**, Doctoral Thesis, School of Graduate Studies, King Mongkut's Institute of Technology Ladkrabang, 2008.
- [14] A. Toker, S. Ozoguz, O. Cicekoglu and C. Acar, "Current-mode allpass filters using current differencing buffered amplifier and new high Q bandpass configuration", **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol.47, pp.949-954, 2000.

- [15] A. F. Arbel and L. Goldminz, "Output stage for current-feedback amplifiers, theory and application", **Analog Integrated Circuits and Signal Processing**, vol.2, pp.243-255, 1992.
- [16] R. G. Carvajal, J. Ramirez-Angulo, A. J. Lopez-Martin, A. Torralba, J. A. G. Galan, A. Carlosena and F. M. Chavero, "The flipped voltage follower : a useful cell for low-voltage low-power circuit design", **IEEE Transactions on Circuits and Systems I : Fundamental Theory and Applications**, vol.52, pp.1276-1291, 2005.
- [17] I. Mucha, "Low-voltage current operational amplifier with a very low current consumption", **Proceedings of IEEE International Symposium on Circuits and Systems (ISCAS 1996)**, Georgia, USA, vol. 1, pp.525-528.
- [18] B. Wilson, "Trend in current conveyor and current-mode amplifier design", **International Journal of Electronics**, vol.23, pp.573-583, 1992.
- [19] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", **IEE Proceeding-Circuits Devices and Systems**, vol.140, pp.406-416, 1993.



บทที่ 4

วงจรถ่ายเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจรถ่าย CDTA

4.1 กล่าวนำ

โดยทั่วไปวงจรถ่ายเฟส มีการใช้อย่างกว้างขวางในระบบประมวลผลสัญญาณอนาล็อก [1]-[37] ทำหน้าที่ส่งผ่านสัญญาณโดยไม่ทำให้รูปร่างและขนาดของสัญญาณเปลี่ยนแปลง แต่จะเปลี่ยนเฟสของสัญญาณเอาต์พุตจากมุม 0° ถึงมุม 180° หรือจากมุม 180° ถึงมุม 0° ซึ่งได้มีการประยุกต์ใช้งานวงจรถ่ายเฟสอย่างหลากหลาย อาทิเช่น สังกะเราะห้วงจรกรองสัญญาณไปควอดรันทิกอเนกประสงค์ วงจรถ่ายสัญญาณแบบควอดรันทิกอเนกประสงค์ และวงจรถ่ายสัญญาณแบบหลายเฟส และวงจรถ่ายสัญญาณที่มีตัวประกอบคุณภาพสูง [1]-[21] แต่ในปัจจุบันวงจรถ่ายเฟสโหมดกระแสได้รับความสนใจมากขึ้นเป็นลำดับเนื่องจากมีแบนด์วิธกว้าง (wide bandwidth) ช่วงพิสัยพลวัตกว้าง (wide dynamic range) รูปแบบวงจรถ่ายง่าย (simple circuitry) และกำลังงานสูญเสียต่ำ (low power consumption) [38]-[40] ดังนั้นจึงทำให้การสังเคราะห์วงจรถ่ายเฟสโหมดกระแส โดยใช้อุปกรณ์แอคทีฟประสิทธิภาพสูงแบบต่าง ๆ มีการนำเสนอมากขึ้นเป็นลำดับ [22]-[36] แต่อย่างไรก็ตามพบว่าวงจรถ่ายเฟสที่นำเสนอมาก่อนหน้านี้นี้ยังคงใช้อุปกรณ์พาสซีฟเป็นจำนวนมาก และต้องอาศัยเงื่อนไขความสมพียงกันของค่าอุปกรณ์พาสซีฟที่ใช้ในวงจรถ่ายเฟสอีกด้วย ทั้งยังไม่สามารถปรับค่ามุมเฟสของวงจรถ่ายเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์หรือสามารถปรับค่ามุมเฟสของวงจรถ่ายเฟสได้ด้วยวิธีทางอิเล็กทรอนิกส์แต่ก็ยังมีค่าอิมพีแดนซ์เอาต์พุตของวงจรถ่ายเฟสต่ำทำให้ไม่เหมาะสมกับรูปแบบการต่ออากาศเคดในการทำงาน โหมดกระแส

ในบทนี้จึงได้นำเสนอการสังเคราะห์วงจรถ่ายเฟสโหมดกระแสโดยใช้วงจรถ่าย CDTA จำนวนสองตัวและตัวเก็บประจุจำนวนหนึ่งตัว [41] โดยสามารถปรับค่ามุมเฟสของวงจรถ่ายเฟสได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก มีค่าอิมพีแดนซ์เอาต์พุตของวงจรถ่ายเฟสสูงอีกทั้งไม่ต้องอาศัยเงื่อนไขความสมพียงกันของค่าอุปกรณ์พาสซีฟที่ใช้ในวงจรถ่ายเฟส เพื่อเป็นการยืนยันผลจากการวิเคราะห์ ได้ทำการจำลองการทำงานโดยใช้โปรแกรม PSPICE และผลการต่อวงจรถ่ายเฟสทดสอบโดยใช้วงจรถ่าย CFOA เบอร์ AD844 และวงจรถ่าย OTA เบอร์ CA3080

4.2 วงจรเลื่อนเฟสที่นำเสนอ

รูปที่ 4.1 แสดงวงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์ที่นำเสนอซึ่งประกอบด้วย วงจร CDTA เพียงสองตัว ตัวเก็บประจุหนึ่งตัวและปราศจากตัวต้านทานพาสซีฟจากภายนอก เมื่อวิเคราะห์ห้วงจรโดยอาศัยคุณสมบัติของวงจร CDTA ในสมการที่ (3.1) จะได้ฟังก์ชันถ่ายโอนกระแส (current transfer function) ของวงจรเท่ากับ [ภาคผนวก ก.1]

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{\left(1 - s \frac{C_1}{g_{m1}}\right)}{\left(1 + s \frac{C_1}{g_{m1}}\right)} \quad (4.1)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_0) และ มุมเฟส (phase shift, ϕ) ของวงจรมีค่าเท่ากับ

$$\omega_0 = \frac{g_{m1}}{C_1} \quad (4.2)$$

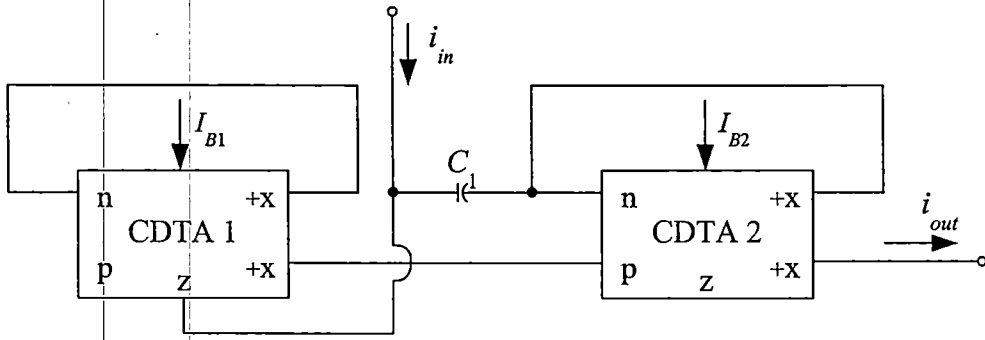
และ

$$\phi = -2 \tan^{-1} \left(\frac{\omega C_1}{g_{m1}} \right) \quad (4.3)$$

เนื่องจากอัตราขยายค่าความนำ g_{m1} แปรผันโดยตรงกับกระแสไบอัสภายนอก I_{B1} ซึ่งสามารถเขียนอธิบายได้ดังนี้

$$g_{m1} = \frac{I_{B1}}{2V_T} \quad (4.4)$$

ดังนั้นสมการที่ (4.3) จึงแสดงให้เห็นว่ามุมเฟส (ϕ) ของวงจรมัน สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่า g_{m1} หรือกระแสไบอัสของ CDTA 1 (I_{B1})



รูปที่ 4.1 วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA ที่นำเสนอ

4.3 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร

จากการวิเคราะห์ห้วงจรในรูปที่ 4.1 ใหม่อีกครั้งโดยอาศัยคุณสมบัติของวงจร CDTA ในสมการที่ (3.2) จะได้ฟังก์ชันถ่ายโอนกระแส (current transfer function) ของวงจรในกรณีที่ไม่เป็นอุดมคติเท่ากับ [ภาคผนวก ก.2]

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{\left(\frac{\alpha_{p2}}{\alpha_{n1}\alpha_{n2}} - s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)}{\left(1 + s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)} \quad (4.5)$$

เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน γ คือค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x โดยที่ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_0) และ มุมเฟส (phase shift, ϕ) ของวงจรในกรณีที่ไม่เป็นอุดมคติมีค่าเท่ากับ

$$\omega_0 = \frac{\gamma_1\alpha_{n1}g_{m1}}{C_1} \quad (4.6)$$

และ

$$\phi = -\tan^{-1}\left(\frac{\alpha_{n2}\omega C_1}{\gamma_1\alpha_{p2}g_{m1}}\right) - \tan^{-1}\left(\frac{\omega C_1}{\gamma_1\alpha_{n1}g_{m1}}\right) \quad (4.7)$$

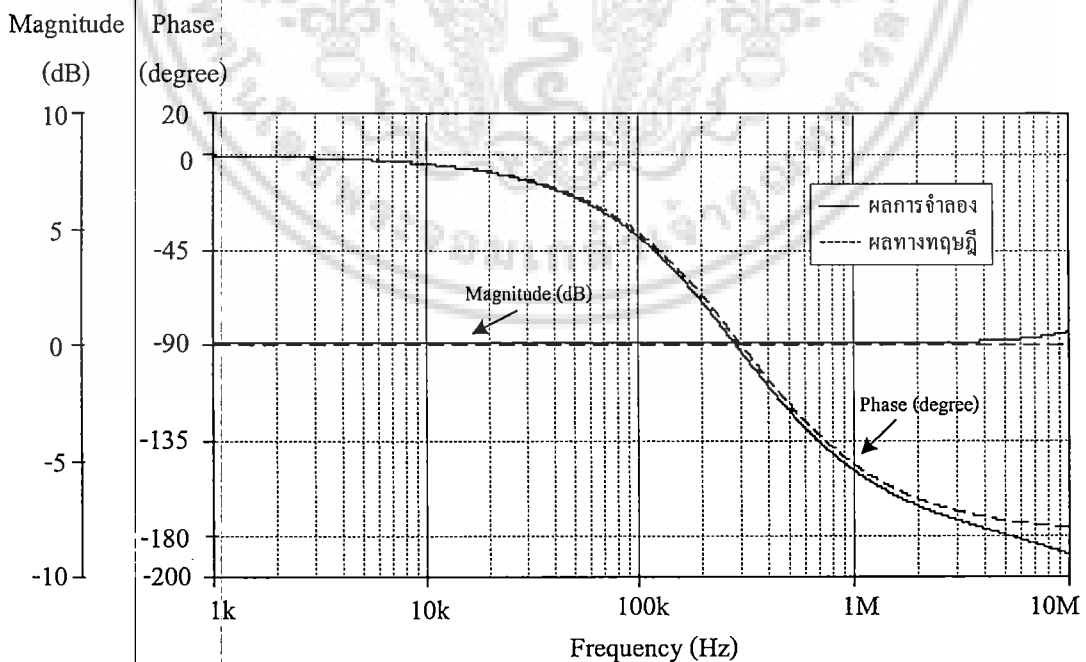
สมการที่ (4.6) และ (4.7) จะเห็นว่า ค่าผิดพลาดของการส่งผ่านกระแสจากขั้ว p และขั้ว n ไปยังขั้ว z และค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x ส่งผลให้วงจรเลื่อนเฟสทำงานผิดเพี้ยนไป แต่อย่างไรก็ตามค่าผิดพลาดดังกล่าวสามารถชดเชยให้มีค่าลดน้อยลงด้วยการปรับค่า g_{m1} หรือกระแสไบอัสของ CDTA 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

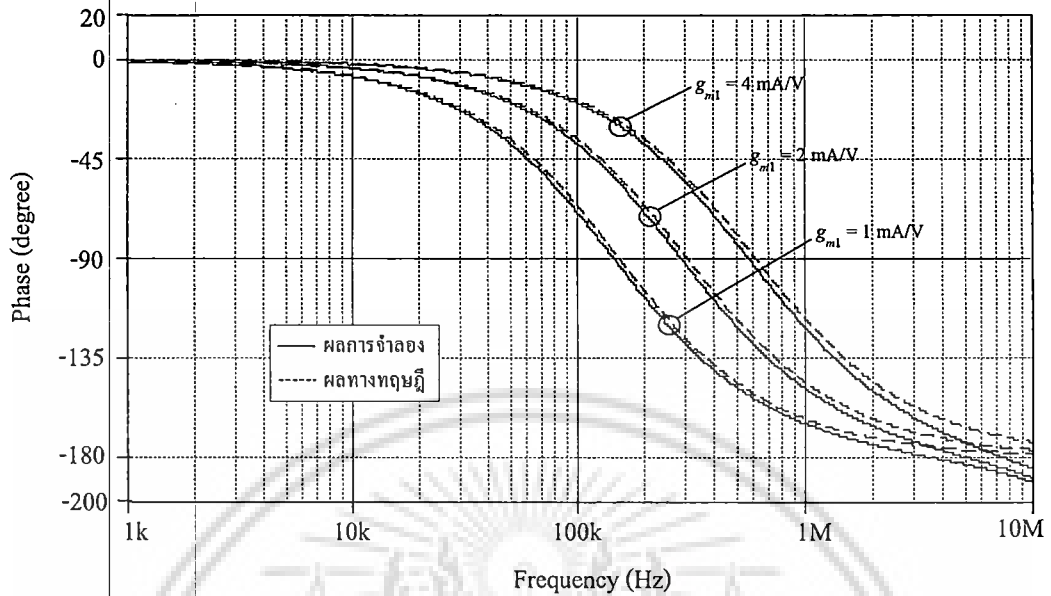
4.4 ผลการจำลองการทำงานของวงจร

ในที่นี้ได้ใช้โปรแกรม PSPICE จำลองการทำงานของวงจรเพื่อตรวจสอบคุณสมบัติในการทำงานของวงจรเลื่อนเฟสโหมดกระแสที่นำเสนอขึ้นในรูปที่ 4.1 โดยจะใช้โครงสร้างของวงจร CDTA ดังแสดงในรูปที่ 3.10 โดยใช้ทรานซิสเตอร์แบบ PR100N (PNP) และ NP100N (NPN) รุ่น ALA400 จากบริษัท AT&T [42] และเลือกใช้แหล่งจ่ายไฟเลี้ยง มีค่าเท่ากับ $\pm 3V$ $i_m = I_A = I_B = 100 \mu A$ ($g_m = 2 \text{ mA/V}$) $I_C = 50 \mu A$ และ $C_1 = 1 \text{ nF}$ และจากการกำหนดค่าของอุปกรณ์ดังกล่าวทำให้ได้ค่าจากการคำนวณของ $f_0 = \omega_0 / 2\pi \cong 318 \text{ kHz}$ ในขณะที่ผลจากการจำลองในรูปที่ 4.2 พบว่าได้ $f_0 \cong 292 \text{ kHz}$ โดยคิดเป็นค่าผิดพลาดเท่ากับ -8.1% ซึ่งผลการคำนวณทางทฤษฎีและผลการจำลองการทำงานของวงจร สามารถยืนยันคุณสมบัติการทำงานของวงจรได้เป็นอย่างดี

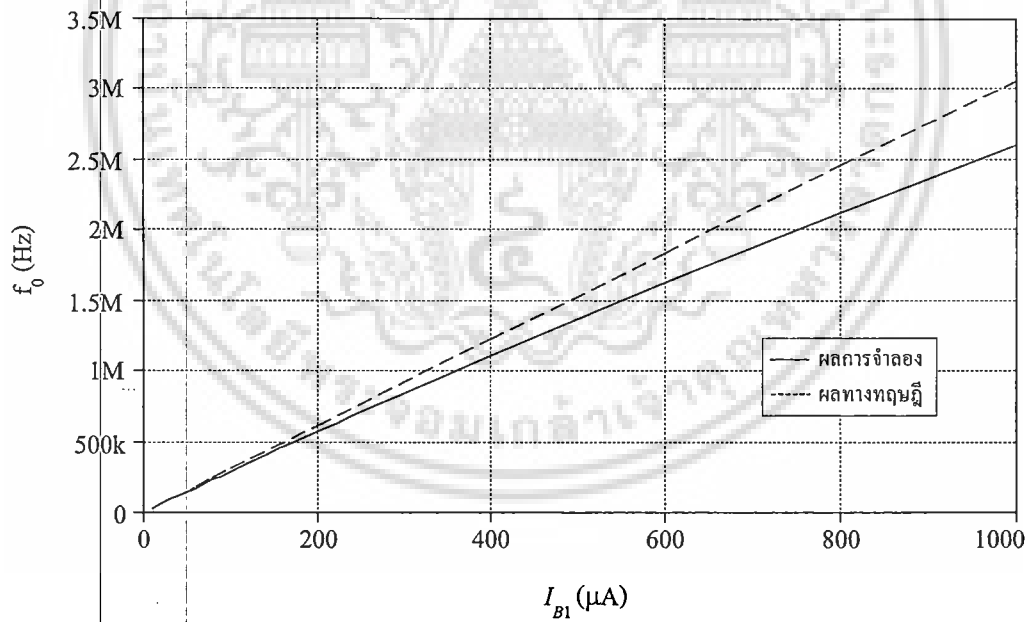
รูปที่ 4.3 แสดงผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟส เมื่อแปรค่า g_m เป็น 1 mA/V 2 mA/V และ 4 mA/V ตามลำดับ โดยกรณีนี้ f_0 จะมีค่าคงที่เท่ากับ 292 kHz จากผลการจำลองพบว่า มุมเฟสของวงจรมีค่าเปลี่ยนแปลงเป็นมุม -127° , มุม -90° และมุม -53° ตามลำดับ ในขณะที่ค่ามุมเฟสซึ่งคำนวณได้ทางทฤษฎีมีค่าเท่ากับมุม -126° , มุม -90° และมุม -50° ตามลำดับ นั้นแสดงให้เห็นว่าวงจรที่นำเสนอสามารถแปรค่ามุมเฟสโดยการปรับค่า g_m ขณะที่ขนาดของสัญญาณมีค่าคงที่ตลอดผ่านความถี่ที่สนใจ และรูปที่ 4.4 แสดงผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส เมื่อทำการแปรค่ากระแสไบอัส I_{B1} จากผลการจำลองพบว่าสามารถแปรค่า f_0 (natural frequency) ของวงจรเลื่อนเฟสที่นำเสนอด้วยกระแสไบอัส I_{B1}



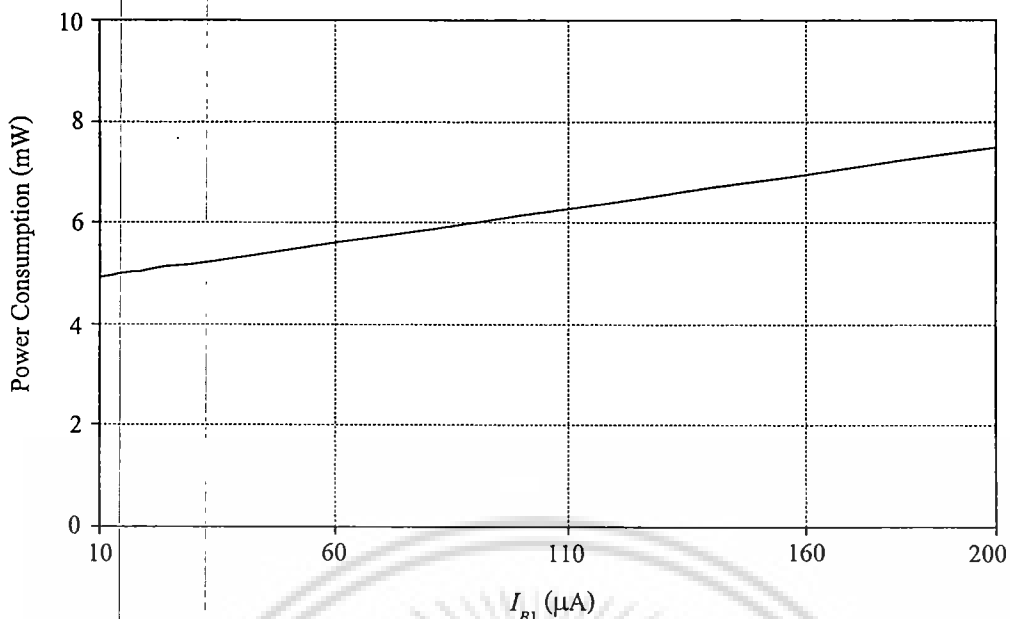
รูปที่ 4.2 ผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส



รูปที่ 4.3 ผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า g_{m1}



รูปที่ 4.4 ผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส เมื่อทำการแปรค่ากระแสไบอัส (I_{B1})



รูปที่ 4.5 กำลังงานไฟฟ้าสูญเสียของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่ากระแสไบอัส (I_{B1})

รูปที่ 4.5 แสดงกำลังงานไฟฟ้าสูญเสียของวงจรเลื่อนเฟสที่นำเสนอ เมื่อทำการแปรกระแสไบอัส I_{B1} จาก $10 \mu\text{A}$ ถึง $200 \mu\text{A}$ โดยผลการจำลองพบว่ากำลังงานไฟฟ้าสูญเสียของวงจรมีค่าต่ำและจะเพิ่มขึ้นตามกระแสไบอัส I_{B1} ที่จ่ายให้กับวงจรที่นำเสนอ

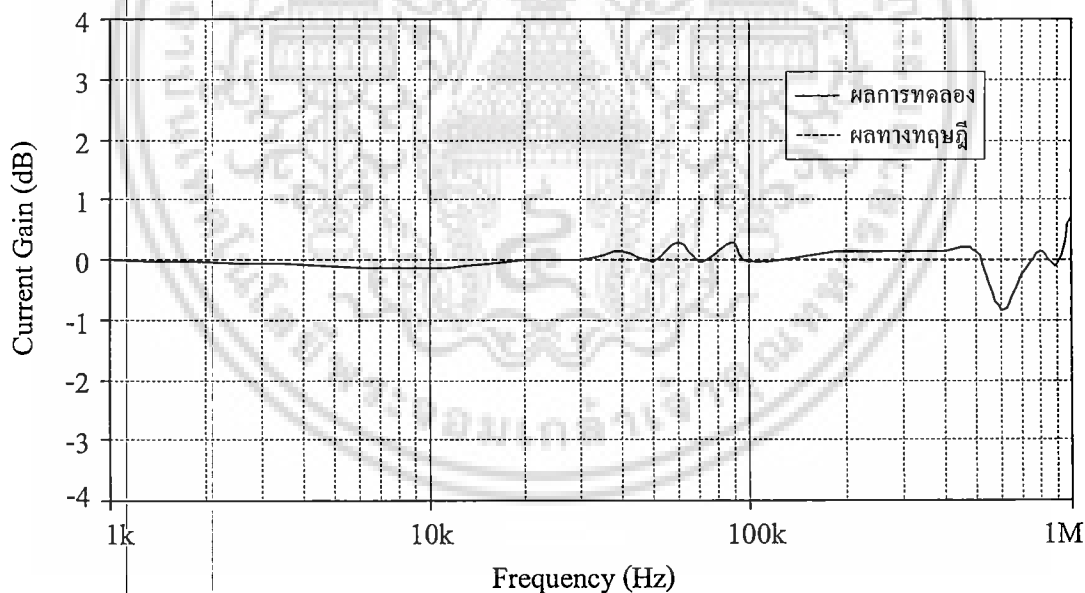
4.5 ผลการทดลองต่อวงจรจริง

เพื่อเป็นการยืนยันคุณสมบัติในการใช้งานจริงของวงจรเลื่อนเฟสที่นำเสนอในรูปที่ 4.1 มีคุณสมบัติที่สอดคล้องกับทฤษฎีและการจำลองการทำงาน โดยใช้โปรแกรม PSPICE ที่ได้นำเสนอมานั้น จึงได้ทำการต่อวงจรจริงและทดสอบการทำงานของวงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อกับไอซีเบอร์ CA3080 ซึ่งภายในเป็นทรานซิสเตอร์แบบไบโพลาร์ดังที่ได้นำเสนอในบทที่ 3 เมื่อกำหนดให้แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ $\pm 5\text{V}$ $I_{B1} = I_{B2} = 100 \mu\text{A}$ ($g_{m1} = g_{m2} = 2 \text{ mA/V}$) และ $C_1 = 10 \text{ nF}$ ตามลำดับซึ่งวงจรที่ทำการต่อทดลองจริง สามารถแสดงได้ดังรูปที่ 4.6

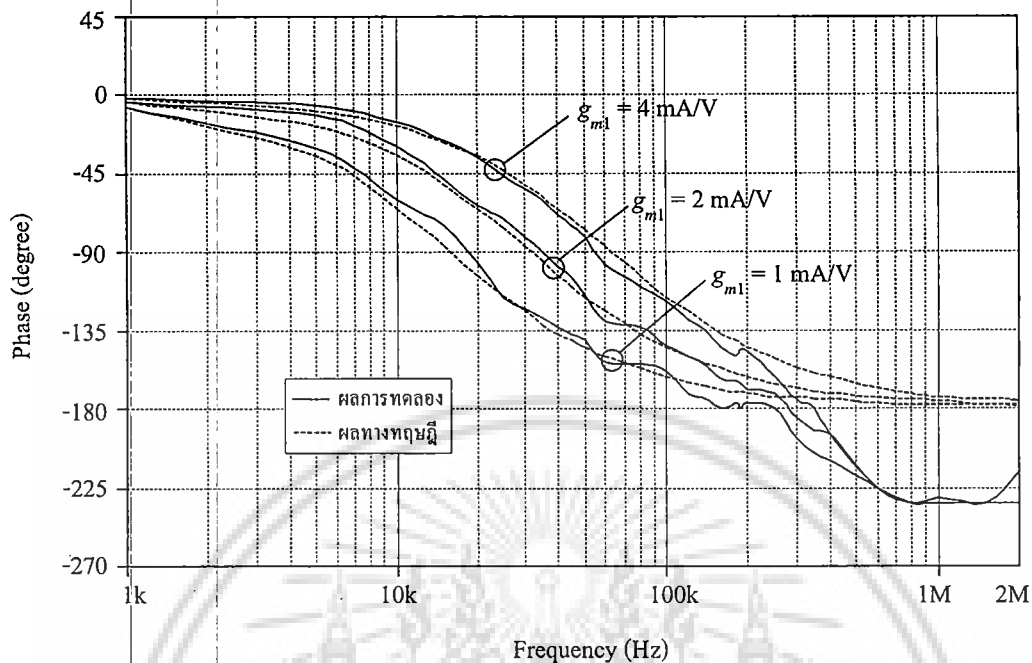
สำหรับผลการทดลองนั้น ได้ทำการใช้ไอซีเบอร์ AD844 มาทำหน้าที่แปลงแรงดัน $v_{in} = 200 \text{ mV}_{pp}$ ผ่าน $R_C = 1 \text{ k}\Omega$ เพื่อให้เป็นกระแส $i_{in} = 100 \mu\text{A}$ จ่ายเข้าอินพุตของวงจร CDTA และจำเป็นต้องต่อตัวต้านทาน $R_C = 1 \text{ k}\Omega$ เข้าที่ขั้วเอาต์พุตของวงจรที่ต่อทดลองจริงเพราะทำการวัดและบันทึกค่าในรูปแรงดันซึ่งแสดงได้ดังรูปที่ 4.7

ทดลองจริงนั้นได้สังเคราะห์วงจร CDTA จากไอซีเบอร์ AD844 ต่อร่วมกับไอซีเบอร์ CA3080 เพื่อเอามายืนยันผลในทางคุณสมบัติของวงจรเลื่อนเฟสที่นำเสนอ และด้วยขีดจำกัดในการทำงานของไอซี CA3080 [43] จึงต้องทำการปรับค่าอุปกรณ์พาสซีฟที่ต่อร่วมในวงจร เพื่อจะได้แสดงผลในทางคุณสมบัติของวงจรได้ชัดเจนที่สุด

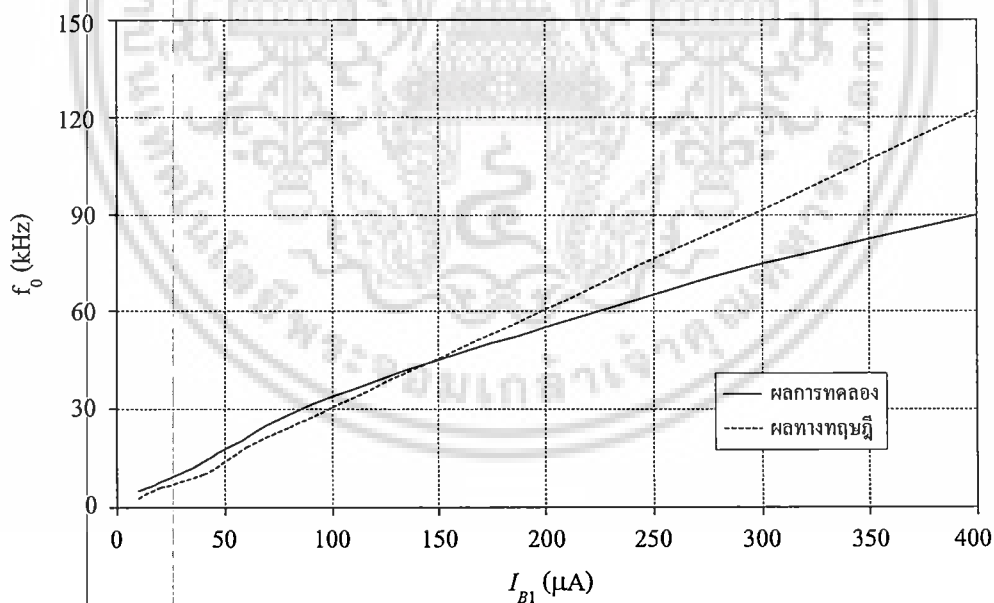
รูปที่ 4.8 แสดงผลการทดลองผลตอบสนองทางขนาดของวงจรเลื่อนเฟสที่นำเสนอ ซึ่งพบว่าผลตอบสนองทางขนาดของวงจรมีค่าค่อนข้างจะคงที่ตลอดทุกช่วงความถี่ ส่วนรูปที่ 4.9 แสดงผลการทดลองผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟส เมื่อแปรค่า g_{m1} เป็น 1 mA/V 2 mA/V และ 4 mA/V ตามลำดับ โดยกรณีนี้ f_0 จะมีค่าคงที่เท่ากับ 35 kHz จากผลการทดลองพบว่ามุมเฟสของวงจรมีค่าเปลี่ยนแปลงเป็นมุม -127° , มุม -90° และมุม -60° ตามลำดับ นั้นแสดงให้เห็นว่าวงจรที่นำเสนอสามารถแปรค่ามุมเฟสโดยการปรับค่า g_{m1} หรือกระแสไบอัสของวงจร CDTA 1 และรูปที่ 4.10 แสดงผลการทดลองผลตอบสนองทางความถี่ของวงจรเลื่อนเฟส เมื่อทำการแปรค่ากระแสไบอัส I_{B1} จากผลการจำลองพบว่าสามารถแปรค่า f_0 (natural frequency) ของวงจรที่นำเสนอด้วยกระแสไบอัส I_{B1}



รูปที่ 4.8 ผลการทดลองผลตอบสนองทางขนาดของวงจรเลื่อนเฟสที่นำเสนอ



รูปที่ 4.9 ผลการทดลองผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า g_{m1}



รูปที่ 4.10 ผลการทดลองผลตอบสนองทางมุมเฟสของวงจรเลื่อนเฟสที่นำเสนอ เมื่อแปรค่า I_{B1}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 สรุป

ในบทนี้ได้นำเสนอวงจรเลียนเฟสโดยใช้ CDTA จำนวนสองตัว ตัวเก็บประจุจำนวนหนึ่งตัวและปราศจากตัวต้านทานพาสซีฟ ซึ่งสามารถแปรค่ามุมเฟส (ϕ) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัสของ CDTA อีกทั้งไม่ต้องอาศัยเงื่อนไขความสมพียงกันของค่าอุปกรณ์ที่ใช้ในวงจร และเนื่องจากอิมพีแดนซ์เอาต์พุตของวงจรที่นำเสนอมีค่าสูงมาก จึงทำให้เหมาะกับการต่อคาสเคดในโหมดกระแสอีกด้วย

4.7 เอกสารอ้างอิงบทที่ 4

- [1] O. Cicekoglu, H. Kuntman, and S. Berk, "All-pass filters using a single current conveyor", **International Journal of Electronics**, vol.86, pp.947-955, 1999.
- [2] I. A. Khan and S. Maheshwari, "Simple first order all-pass section using a single CCII", **International Journal of Electronics**, vol.87, no.3, pp.303-306, 2000.
- [3] B. Metin and O. Cicekoglu, "Component reduced all-pass filter with a grounded capacitor and high-impedance input", **International Journal of Electronics**, vol.96, no.5, pp.445-455, 2009.
- [4] P. Kumar, A. U. Keskin and K. Pal, "Wide-band resistorless all-pass sections with single element tuning", **International Journal of Electronics**, vol. 94, no. 6-8, pp.597-604, 2007.
- [5] A. U. Keskin, K. Pal and E. Hancioglu, "Resistorless first-order all-pass filter with electronic tuning", **International Journal of Electronics and Communications (AEU)**, vol.62, pp.304-306, 2008.
- [6] B. J. Maundy and P. Aronhime, "A novel CMOS first-order all-pass filter", **International Journal of Electronics**, vol. 89, no. 9, pp.739-743, 2002.
- [7] A. Toker and S. Ozoguz, "Tunable allpass filter for low voltage operation", **Electronics Letters**, vol. 39, no. 2, pp.175-176, 2003.
- [8] R. I. Salawu, "Realization of an all-pass transfer function using the second generation current conveyor", **Proceedings of the IEEE**, vol. 68, no. 1, pp.183-184, 1980.
- [9] M. Higashimura and Y. Fukui, "Realization of all-pass networks using a current conveyor", **International Journal of Electronics**, vol. 65, no. 2, pp.249-250, 1988.
- [10] A. Toker and S. Ozoguz, "Novel all-pass filter section using differential difference amplifier", **International Journal of Electronics and Communications (AEU)**, vol.58, pp.153-155, 2004.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] S. Minaei and O. Cicekoglu, "A resistorless realization of the first-order all-pass filter", **International Journal of Electronics**, vol. 93, no. 3, pp.177-183, 2006.
- [12] M. Higashimura and Y. Fukui, "Realization of all-pass and notch filters using a single current conveyor", **International Journal of Electronics**, vol. 65, no. 4, pp.823-828, 1988.
- [13] O. Cicekoglu and H. Kuntman, "CCII+ based first order allpass filters with all grounded passive elements", **Proceedings of The 9th Mediterranean Electrotechnical Conference (MELECON 1998)**, Tel-Aviv, Israel, vol.1, pp.608-612, 1998.
- [14] J. W. Hong, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors", **Computers and Electrical Engineering**, vol. 31, pp. 81-92, 2005.
- [15] J. W. Horng, C. L. Hou, C. M. Chang, Y. T. Lin, I. C. Shiu and W. Y. Chiu, "First-order allpass filter and sinusoidal oscillators using DDCCs", **International Journal of Electronics**, vol. 93, no. 7, pp.457-466, 2006.
- [16] S. Kilinc and U. Cam, "Operational transresistance amplifier based first-order allpass filter with an application example", **Proceedings of The 47th IEEE International Midwest Symposium on circuits and systems (MWSCAS 2004)**, Hiroshima, Japan, vol. 1, pp.65-68, 2004.
- [17] S.J.G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems", **Microelectronics Journal**, vol.31, pp.9-13, 2000.
- [18] R. Tarmy and M. S. Ghausi, "Very high Q insensitive active RC networks", **IEEE Transactions on Circuit Theory**, vol. 17, no.3, pp. 358-366, 1970.
- [19] G. S. Moschytz, "A high-Q factor insensitive active RC network, similar to the Tarmy-Gausi circuit but using single-ended operational amplifiers", **Electronics Letters**, vol.8, pp.458-459, 1972.
- [20] S. Ozoguz, N. Tarim and A. Zeki, "Realization of high-Q bandpass filters using CCCII's", **Proceedings of The 44th IEEE 2001 Midwest Symposium on Circuits and Systems (MWSCAS 2001)**, Ohio, USA, vol.1, pp. 134-137, 2001.
- [21] D. J. Comer and J. E. Mcdermid, "Inductorless bandpass characteristics using all-pass networks", **IEEE Transactions on Circuit Theory**, vol. 15, pp.501-503, 1968.
- [22] S. Minaei and O. Cicekoglu, "New current-mode integrator, all-pass section and quadrature oscillator using only active elements", **Proceedings of The 1st IEEE International**

- Conference on Circuits and Systems for Communications (ICCSC 2002), St.Petersburg, Russia, pp.70-73, 2002.**
- [23] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung, H. L. Liu, and C. T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCII's", **International Journal of Electronics**, vol. 93, no. 9, pp.613-621, 2006.
- [24] B. Metin, K. Pal and O. Cicekoglu, "All-pass filter for rich cascadability options easy IC implementation and tunability", **International Journal of Electronics**, vol. 94, no. 11, pp.1037-1045, 2007.
- [25] M. Higashimura and Y. Fukui, "Realization of current mode all-pass networks using a current conveyor", **IEEE Transactions on Circuits and Systems**, vol.37, no.5, pp.660-661, 1990.
- [26] A. M. Soliman, "Theorems relating to port interchange in current mode CCII circuits", **International Journal of Electronics**, vol. 82, no. 6, pp.585-604, 1997.
- [27] C. M. Change, "Current-mode allpass/notch and bandpass filter using single CCII", **Electronics Letters**, vol. 27, pp.1614-1617, 1991.
- [28] S. Minaei, O. Cicekoglu, H. Kuntman and S. Turkoz, "New current-mode all-pass configuration using CCCII's", **Proceedings of The 13th International Conference on Microelectronics (ICM 2001)**, Rabat, Morocco, pp.157-160, 2001.
- [29] S. Maheshwari and I.A. Khan, "Simple first-order translinear-C current-mode all-pass Sections", **International Journal of Electronics**, vol. 90, no. 2, pp.79-85, 2003.
- [30] S. Maheshwari and I. A Khan, "Novel first-order allpass sections using a single CCIII", **International Journal of Electronics**, vol.88, pp.773-778, 2001.
- [31] A. Toker, S. Ozoguz, O. Cicekoglu and C. Acar, "Current-mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration", **IEEE Transactions on Circuits and Systems-II : Analog and Digital Signal Processing**, vol.47, no.9, pp.949-954, 2000.
- [32] S. Kilinc and U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier", **Analog Integrated Circuits and Signal Processing**, vol.41, pp.47-53, 2004.

- [33] M. Higashimura, "Current-mode allpass filter using FTFN with grounded capacitor", **Electronics Letters**, vol. 27, no. 13, pp.1182-1183, 1991.
- [34] S. Liu and C. S. Hwang, "Realization of current-mode filters using single FTFN", **International Journal of Electronics**, vol. 82, no. 5, pp.499-502, 1997.
- [35] A. U. Keskin and D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", **IEE Proceedings of Circuits, Devices and Systems**, vol.153, no.3, pp.214-218, 2006.
- [36] A. Uygur and H. Kuntman, "Low-voltage current differencing transconductance amplifier in a novel allpass configuration", **Proceedings of The 13th IEEE Mediterranean Electrotechnical Conference (MELECON 2006)**, Malaga, Spain, pp.23-26, 2006.
- [37] D. John and K. Martin, **Analog Integrated Circuit Design**. Univ. of Toronto. 1997
- [38] C. Toumazou, F. J. Lidgley and D. G. Haigh, **Analog IC Design : The Current Mode Approach**. London : Peter Peregrinus Ltd. 1990.
- [39] B. Wilson, "Recent development in current conveyors and current mode circuits", **IEE Proceedings of Circuits, Devices and Systems**, vol.137, pp.63-77, 1990.
- [40] G. Ferri and N. C. Guerrini, **Low-Voltage Low-Power CMOS Current Conveyors**. Kluwer Academic Publishers. 2003.
- [41] N. Marungreang, W. Tanjaroen, T. Pukkalanun and W. Tangsrirat, "Electronically tunable phase shifter using CDATAs", **Proceedings of The 1st Asia-Pacific Signal and Information Processing Association 2009 Annual Summit and Conference (APSIPA ASC 2009)**, Sapporo, Japan, pp.311-314, 2009.
- [42] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", **IEE Proceeding-Circuits Devices and Systems**, vol.140, pp.406-416, 1993.
- [43] Intersil Corporation, "CA3080, CA3080A 2MHz, Operational Transconductance Amplifier (OTA) Data Sheet", 2001.

บทที่ 5

การประยุกต์ใช้งานวงจรเลื่อนเฟสที่นำเสนอ

5.1 กล่าวนำ

จากวงจรเลื่อนเฟสโหมดกระแสที่ได้นำเสนอไปแล้วในบทที่ 4 ซึ่งมีโครงสร้างของวงจรที่ง่ายไม่ซับซ้อนสามารถสังเคราะห์โดยใช้วงจร CDTA จำนวนสองตัวและตัวเก็บประจุจำนวนหนึ่งตัว [1] นอกจากนี้ยังสามารถแปรค่ามุมเฟสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก มีค่าอิมพีแดนซ์เอาต์พุตของวงจรสูงอีกทั้งไม่ต้องอาศัยเงื่อนไขความเท่ากันของค่าอุปกรณ์ที่ใช้ในวงจร ซึ่งเมื่ออาศัยคุณสมบัติเด่นดังกล่าวข้างต้นนี้ ในบทนี้จะแสดงให้เห็นถึงการประยุกต์ใช้งานวงจรเลื่อนเฟสโหมดกระแสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์และวงจรกรองสัญญาณไบควอดราติกแบบจำกัดแถบความถี่และแบบกรองผ่านทุกความถี่โหมดกระแส ซึ่งวงจรออสซิลเลเตอร์แบบควอดราเจอร์ถือว่าเป็นวงจรอิเล็กทรอนิกส์ที่จำเป็นวงจรหนึ่ง เนื่องจากสามารถให้กำเนิดสัญญาณเอาต์พุตรูปคลื่นไซน์สองเอาต์พุตที่มีความถี่เท่ากันแต่มีมุมเฟสต่างกัน 90° วงจรออสซิลเลเตอร์ลักษณะนี้มีการนำไปประยุกต์ใช้งานอย่างกว้างขวางในระบบสื่อสารและระบบประมวลผลสัญญาณต่าง ๆ มากมาย ตัวอย่างเช่น วงจรผสมสัญญาณควอดราเจอร์ และวงจรกำเนิดแถบความถี่เดียวในระบบโทรคมนาคม [2] หรือ วงจรกำเนิดสัญญาณเวกเตอร์ และวงจรเลือกย่านการทำงานของโวลต์มิเตอร์ในระบบเครื่องวัด [3] เป็นต้น โดยไม่นานมานี้ได้มีการนำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์ขึ้นมากมาย [4]-[12] ซึ่งวงจรออสซิลเลเตอร์แบบควอดราเจอร์ในบทความ [4]-[8] จะทำงานในโหมดแรงดัน ซึ่งในปัจจุบันวงจรที่ทำงานในโหมดกระแสมีคุณสมบัติเด่นและน่าสนใจมากกว่าวงจรที่ทำงานในโหมดแรงดัน จึงได้มีการนำเสนอวงจรออสซิลเลเตอร์โหมดกระแสขึ้น [9]-[12] โดยที่ผ่านมา A.U. Keskin และ D. Biolek ได้นำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA ขึ้น [13] ซึ่งประกอบด้วยวงจร CDTA จำนวนสองตัว ตัวต้านทานจำนวนสี่ตัว และตัวเก็บประจุต่อเทียบกราวด์สองตัว สามารถปรับค่าความถี่ในการออสซิลเลต (oscillating frequency, ω_0) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์และมีอิมพีแดนซ์เอาต์พุตของวงจรสูง อย่างไรก็ตาม โครงสร้างของวงจรมักจะใช้จำนวนตัวต้านทานพาสซีฟจากภายนอกเป็นจำนวนมาก ถึงแม้ว่าวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสที่ปราศจากตัวต้านทานพาสซีฟจะมีการนำเสนอในบทความ [14] แล้วก็ตาม แต่ก็ยังใช้อุปกรณ์แอคทีฟจำนวนมาก กล่าวคือประกอบด้วยวงจร CDTA จำนวนสี่ตัว และตัวเก็บประจุต่อเทียบกราวด์สองตัว

ดังนั้นในบทนี้จึงได้นำเสนอการประยุกต์ใช้งานวงจรเลื่อนเฟสโหมดกระแสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ [15] และวงจร

กรองสัญญาณไปควอดราติกแบบจำกัดแถบความถี่และแบบกรองผ่านทุกความถี่โหมดกระแส และเพื่อเป็นการยืนยันผลจากการวิเคราะห์ ได้ทำการจำลองการทำงานโดยใช้โปรแกรม PSPICE และผลการต่อวงจรจริงทดสอบโดยใช้วงจร CFOA เบอร์ AD844 และวงจร OTA เบอร์ CA3080

5.2 การประยุกต์วงจรเลื่อนเฟสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์

ในการประยุกต์ใช้งานวงจรเลื่อนเฟสโหมดกระแสที่นำเสนอเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ [15] ซึ่งประกอบด้วยวงจรเลื่อนเฟสกับวงจรอินทิเกรเตอร์ โดยใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลักจำนวนสามตัว และใช้ตัวเก็บประจุสองตัว ปราศจากตัวต้านทานพาสซีฟจากภายนอก โดยสามารถกำเนิดสัญญาณกระแสเอาต์พุตรูปคลื่นสัญญาณไซน์จำนวนสองชุดที่มีมุมเฟสต่างกัน 90° โดยที่เงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรมัน สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอกของวงจร CDTA

5.2.1 การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์

จากรูปที่ 2.9 สามารถนำบล็อกไดอะแกรมที่ใช้ในการสร้างวงจรออสซิลเลเตอร์แบบควอดราเจอร์มาสังเคราะห์เป็นวงจรย่อยโดยใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองวงจร วงจรแรก คือ วงจรเลื่อนเฟสที่นำเสนอ (phase shifter, $T_1(s)$) ในรูปที่ 4.1 จากวงจรสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรได้ดังนี้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{\left(1 - s \frac{C_1}{g_{m1}}\right)}{\left(1 + s \frac{C_1}{g_{m1}}\right)} \quad (5.1)$$

หรือ

$$T_1(s) = \frac{I_{out}(s)}{I_{in}(s)} = -\frac{\left(s \frac{C_1}{g_{m1}} - 1\right)}{\left(s \frac{C_1}{g_{m1}} + 1\right)} \quad (5.2)$$

และวงจรที่สองคือ วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDTA (loseless integrator circuit, $T_2(s)$) ซึ่งแสดงได้ดังรูปที่ 5.1 ดังนั้นเมื่อพิจารณาตามคุณสมบัติของวงจร CDTA สามารถวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส (i_{o2}/i_{o1}) ของวงจรได้ดังขั้นตอนต่อไปนี้

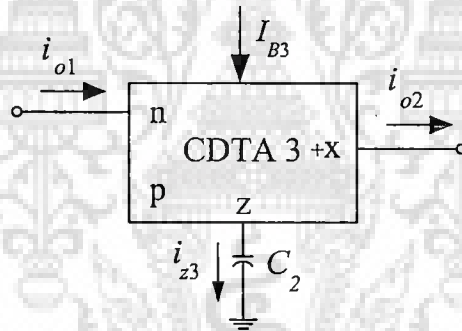
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{p3} - i_{o1} = i_{z3} \quad (5.3)$$

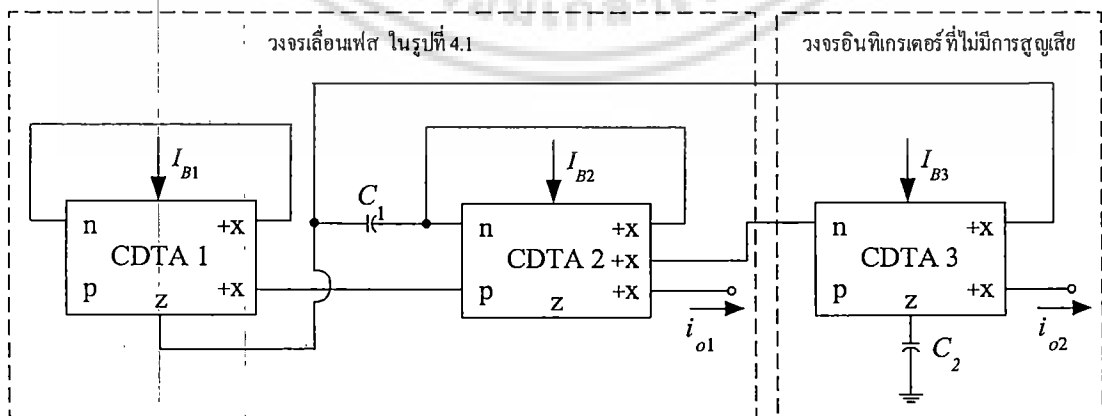
$$i_{o2} = \frac{g_{m3}}{sC_2}(-i_{o1}) \quad (5.4)$$

$$T_2(s) = \frac{i_{o2}}{i_{o1}} = -\left(\frac{g_{m3}}{sC_2}\right) \quad (5.5)$$

เมื่อนำวงจรเลื่อนเฟสที่นำเสนอในรูปที่ 4.1 และวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียในรูปที่ 5.1 มาต่อкасцепกันด้วยบล็อกโคอะแกรมในรูปที่ 2.9 จะได้วงจรออสซิลเลเตอร์แบบควอดราเจอร์ดังแสดงในรูปที่ 5.2 ซึ่งประกอบด้วยวงจร CDTA จำนวนสามตัว และอุปกรณ์พาสซีฟที่เป็นตัวเก็บประจุสองตัว ดังนั้นเมื่อพิจารณาฟังก์ชันถ่ายโอนกระแสของวงจรจะได้สมการคุณลักษณะ (characteristic equation) ของวงจรมีค่าเท่ากับ [ภาคผนวก ข.1]



รูปที่ 5.1 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDTA



รูปที่ 5.2 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$s^2 + s\left(\frac{g_{m1}}{C_1} - \frac{g_{m3}}{C_2}\right) + \frac{g_{m1}g_{m3}}{C_1C_2} = 0 \quad (5.6)$$

จากสมการที่ (5.6) พบว่าเงื่อนไขในการออสซิลเลตและความถี่ในการออสซิลเลต (ω_0) ของวงจรในกรณีนี้ จะมีค่าเท่ากับ

$$\frac{g_{m1}}{C_1} = \frac{g_{m3}}{C_2} \quad (5.7)$$

และ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}}{C_1C_2}} \quad (5.8)$$

นอกจากนี้ ถ้ากำหนดให้ $C_1 = C_2 = C$ และ $g_{m1} = g_{m3} = g_m$ แล้ว วงจรออสซิลเลเตอร์ที่นำเสนอสามารถกำหนดให้มีการออสซิลเลตสัญญาณขึ้นที่ความถี่เท่ากับ

$$f_0 = \frac{\omega_0}{2\pi} = \frac{g_m}{2\pi C} \quad (5.9)$$

สมการที่ (5.9) แสดงให้เห็นว่าความถี่ในการออสซิลเลตของวงจรสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่า g_m หรือกระแสไบอัสของ CDTA และเมื่อพิจารณาฟังก์ชันถ่ายโอนกระแสเอาต์พุต i_{o1} และ i_{o2} พบว่ามีความสัมพันธ์ ดังนี้ [ภาคผนวก ข.2]

$$\frac{i_{o2}}{i_{o1}} = -\frac{g_{m3}}{sC_2} \quad (5.10)$$

ซึ่งแสดงให้เห็นว่ามุมต่างเฟส ระหว่างกระแสเอาต์พุตทั้งสองมีค่าเท่ากับ 90° ดังนั้นจึงสรุปได้ว่ากระแสเอาต์พุต i_{o1} และ i_{o2} มีคุณสมบัติเป็นสัญญาณเอาต์พุตแบบควอดราเจอร์

5.2.2 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร

จากการวิเคราะห์ห้วงจรในรูปที่ 5.2 ใหม่อีกครั้งโดยอาศัยคุณสมบัติของวงจร CDTA ในสมการที่ (3.2) จะได้สมการคุณลักษณะของวงจรในกรณีที่ไม่เป็นอุดมคติเท่ากับ [ภาคผนวก ข.3]

$$s^2 + s \left(\frac{\gamma_1 \alpha_{n1} g_{m1}}{C_1} - \frac{\gamma_3 \alpha_{n3} g_{m3}}{C_2} \right) + \frac{\gamma_1 \gamma_3 \alpha_{p2} \alpha_{n3} g_{m1} g_{m3}}{\alpha_{n2} C_1 C_2} = 0 \quad (5.11)$$

พบว่าเงื่อนไขในการออสซิลเลตและความถี่ในการออสซิลเลต (ω_0) ของวงจรในกรณีที่ไม่เป็นอุดมคติ จะมีค่าเท่ากับ

$$\frac{\gamma_1 \alpha_{n1} g_{m1}}{C_1} = \frac{\gamma_3 \alpha_{n3} g_{m3}}{C_2} \quad (5.12)$$

และ

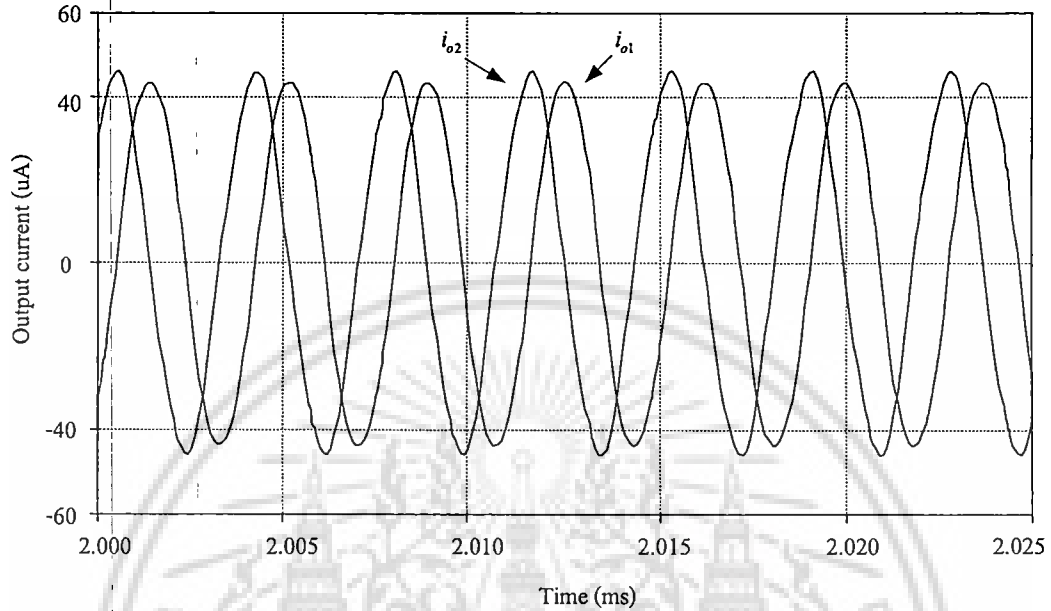
$$\omega_0 = \sqrt{\frac{\gamma_1 \gamma_3 \alpha_{p2} \alpha_{n3} g_{m1} g_{m3}}{\alpha_{n2} C_1 C_2}} \quad (5.13)$$

5.2.3 ผลการจำลองการทำงานของวงจรรออสซิลเลเตอร์แบบควอดราเจอร์

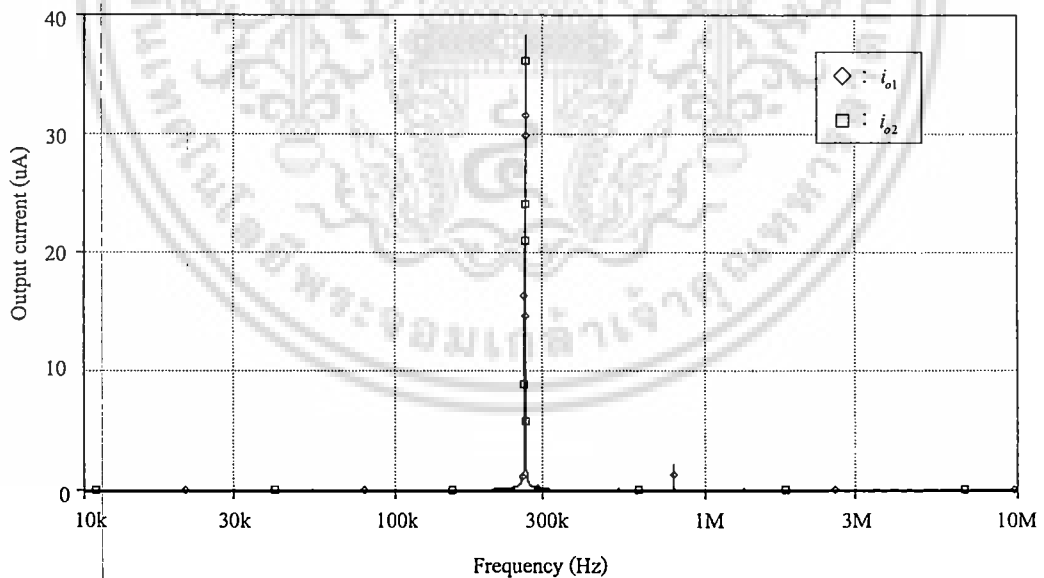
ในที่นี้ได้ตรวจสอบคุณสมบัติของวงจรรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2 โดยจะใช้โครงสร้างของวงจร CDTA ดังแสดงในรูปที่ 3.10 ด้วยโปรแกรม PSPICE โดยใช้ทรานซิสเตอร์แบบ PR100N (PNP) และ NP100N (NPN) รุ่น ALA400 จากบริษัท AT&T [16] และเลือกใช้แหล่งจ่ายไฟเลี้ยง มีค่าเท่ากับ $\pm 3V$ และ $I_A = 100 \mu A$ $I_C = 50 \mu A$

รูปที่ 5.3(ก) แสดงผลการจำลองการทำงานของวงจรรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ โดยใช้วงจรถ่ายเฟสต่อร่วมกับวงจรมินิเกรเตอร์ เมื่อกำหนดให้ $I_B = I_{B1} = I_{B2} = I_{B3} = 100 \mu A$ ($g_m = g_{m1} = g_{m2} = g_{m3} = 2 \text{ mA/V}$) และ $C_1 = C_2 = 1 \text{ nF}$ ซึ่งจากค่าที่กำหนดนี้ทำให้ได้ค่าความถี่ในการออสซิลเลตที่คำนวณทางทฤษฎีเท่ากับ $f_0 \cong 318 \text{ kHz}$ และพบว่าค่าความถี่ในการออสซิลเลตที่ได้จากผลการจำลองมีค่าเท่ากับ $f_0 \cong 283 \text{ kHz}$ ในขณะที่รูปที่ 5.3(ข) แสดงผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของกระแสเอาต์พุต i_{o1} และ i_{o2} ของวงจร นอกจากนี้ผลการจำลองการทำงานของวงจรพบว่าค่าความผิดเพี้ยนของสัญญาณรวม (Total Harmonic Distortion, THD) ของกระแสเอาต์พุต i_{o1} และ i_{o2} มีค่าประมาณ 1.69% ดังตารางที่ 5.1 และรูปที่ 5.4 แสดงความสัมพันธ์ของค่าความถี่ในการออสซิลเลตของวงจรที่ได้จากผลการคำนวณทางทฤษฎีเปรียบเทียบกับผลที่ได้จากการจำลองการทำงาน เมื่อทำการแปรค่ากระแสไบอัส (I_B) ใน

วงจร ปรากฏว่าค่าความถี่ในการออสซิลเลตสามารถแปรค่าได้สอดคล้องกันจึงช่วยยืนยันคุณสมบัติในการทำงานของวงจรที่นำเสนอได้เป็นอย่างดี



(ก)



(ข)

รูปที่ 5.3 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ได้นำเสนอ

(ก) รูปคลื่นกระแสเอาต์พุต

(ข) สเปกตรัมความถี่

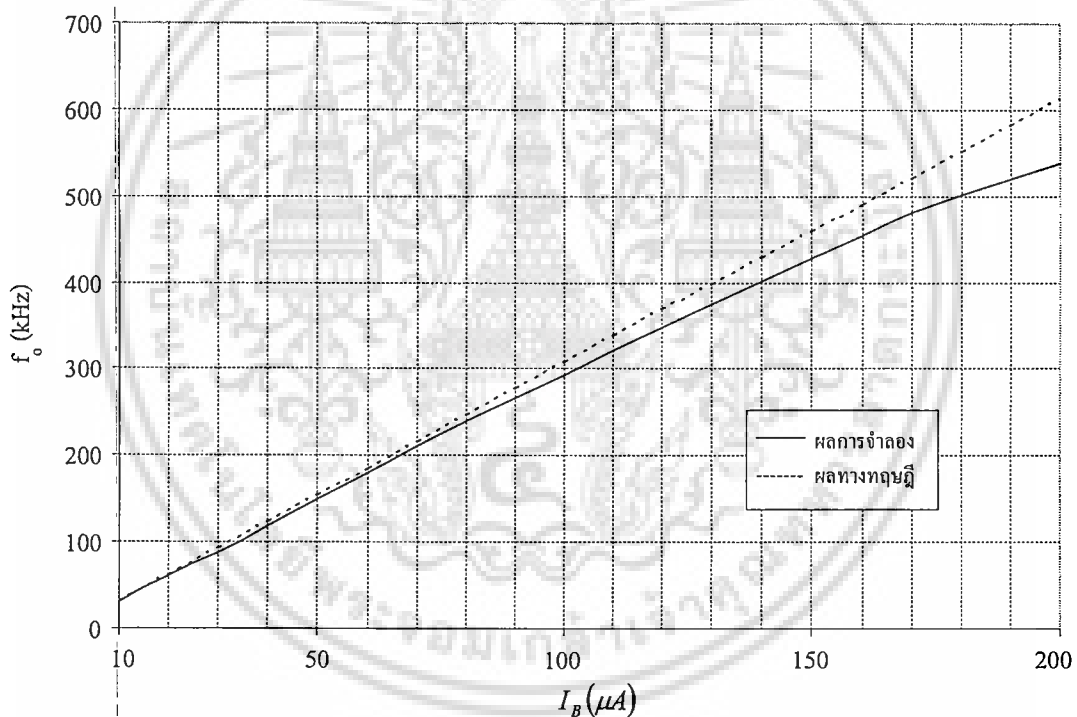
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 ค่าความผิดเพี้ยนรวมของวงจรออสซิลเลเตอร์ที่นำเสนอ

Harmonic number	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase (Deg)
1	2.837E+05	9.580E-06	1.000E+00	5.952E+01	0.000E+00
2	5.673E+05	1.022E-07	1.067E-02	6.933E+01	1.884E+02
3	8.510E+05	2.001E-08	2.089E-03	9.210E+01	2.707E+02
4	1.135E+06	9.882E-08	1.032E-02	1.221E+02	3.602E+02
5	1.418E+06	7.545E-08	7.876E-03	1.128E+02	4.104E+02

DC Component = -2.560074E-08

Total Harmonic Distortion = 1.692967E+00 Percent



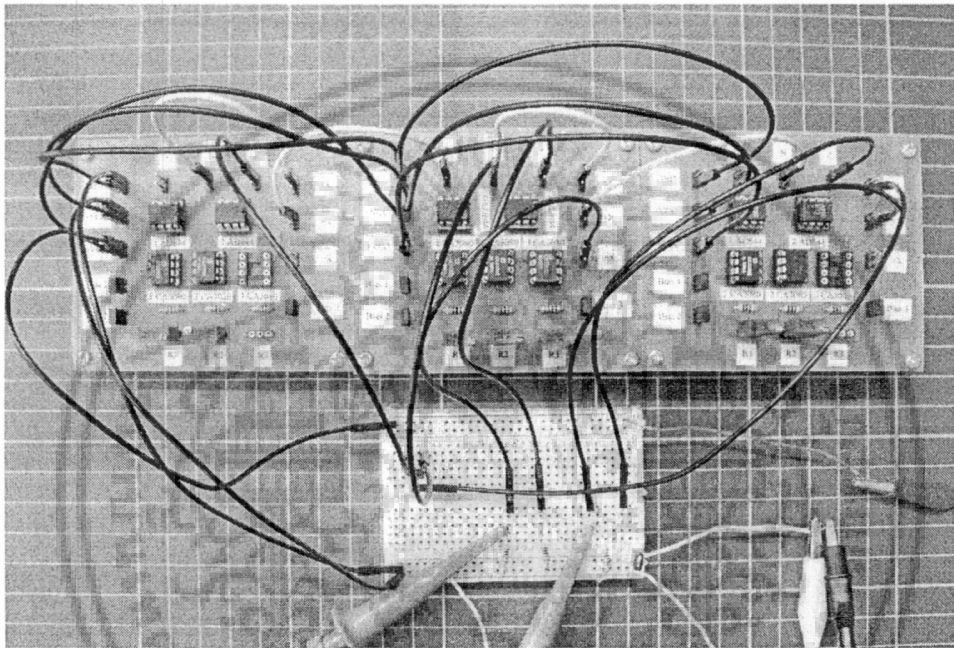
รูปที่ 5.4 ค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่ากระแสไบอัส I_B

5.2.4 ผลการทดลองต่อวงจรจริง

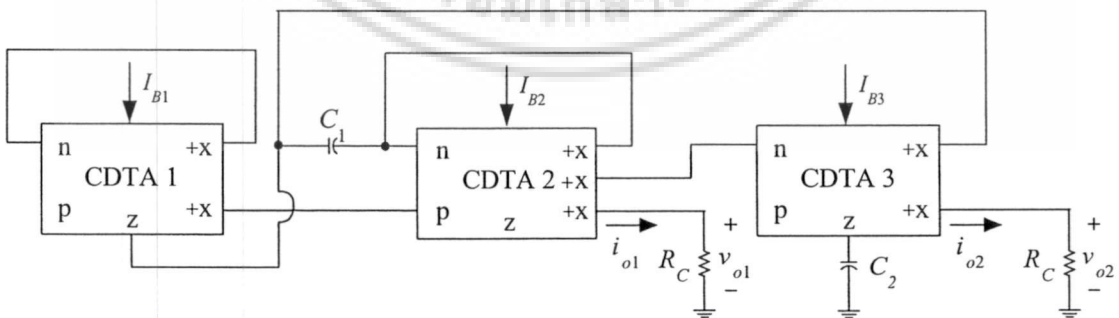
เพื่อเป็นการยืนยันคุณสมบัติในการใช้งานจริงของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2 มีคุณสมบัติที่สอดคล้องกับทฤษฎีและการจำลองการทำงานโดยใช้โปรแกรม PSpice ที่ได้นำเสนอมานั้น จึงได้ทำการต่อวงจรจริงและทดสอบการทำงานของวงจร CDTA โดยใช้ไอซีเบอร์ AD844 คู่ร่วมกับไอซีเบอร์ CA3080 ซึ่งภายในเป็นทรานซิสเตอร์แบบไบโพลาร์ดังที่ได้นำเสนอในบทที่ 3 โดยแม้ว่าในทางทฤษฎีวงจรจะออสซิลเลตสัญญาณได้ก็ต่อเมื่ออัตราขยายค่าเอกสารเป็นเอกสารที่ส่งวนเวลาหรือการเฟสงานเพื่อการศึกษานี้ เมื่อผู้เอาต์เห็นไปเซบระเขียนด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความนำและค่าตัวเก็บประจุ $g_{m1}C_2 = g_{m3}C_1$ ต้องมีค่าเท่ากัน แต่ในทางปฏิบัตินั้นจะต้องเลือกใช้ค่าอัตราขยายค่าความนำ g_{m3} มีค่าสูงกว่าค่า g_{m1} เล็กน้อย ทั้งนี้ก็เพื่อเป็นการทำให้วงจรออสซิลเลเตอร์สามารถดำรงสัญญาณให้คงตัวอยู่ได้ ซึ่งในวงจรกำหนดให้แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ $\pm 5V$ $I_{B1} = I_{B2} = I_{B3} = 50 \mu A$ ($g_{m1} = g_{m2} = g_{m3} = 1 \text{ mA/V}$) และ $C_1 = C_2 = 10 \text{ nF}$ ตามลำดับ ซึ่งวงจรที่ทำการต่อทดลองจริง สามารถแสดงได้ดังรูปที่ 5.5

สำหรับผลการทดลองนั้นจำเป็นต้องต่อตัวต้านทาน $R_C = 1 \text{ k}\Omega$ เข้าที่ขั้วเอาต์พุตของวงจรที่ต่อทดลองจริงเพราะทำการวัดและบันทึกค่าในรูปแรงดันซึ่งแสดงได้ดังรูปที่ 5.6



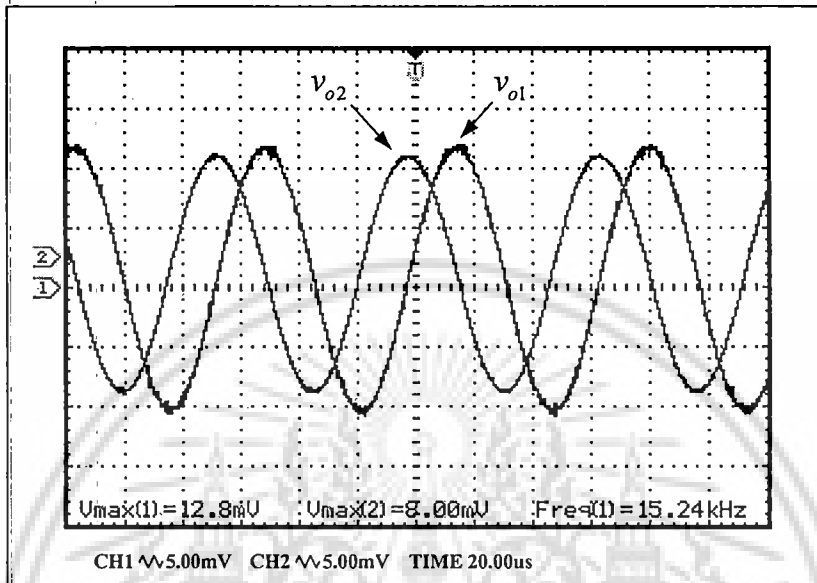
รูปที่ 5.5 วงจรออสซิลเลเตอร์แบบควอคราเจอร์ที่ต่อทดลองจริง โดยใช้ไอซีเบอร์ AD844 ต่อกับไอซีเบอร์ CA3080



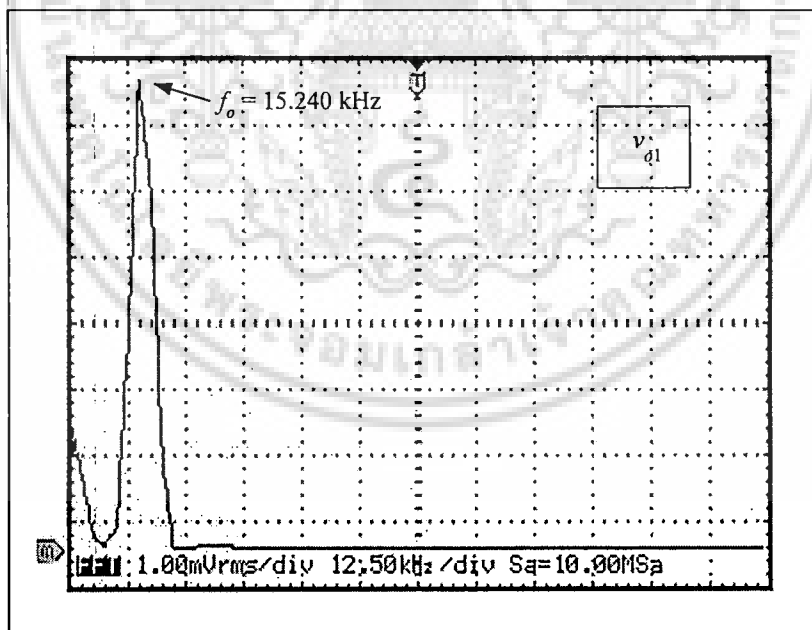
รูปที่ 5.6 รายละเอียดวงจรออสซิลเลเตอร์แบบควอคราเจอร์ที่ใช้ในการต่อทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.7 แสดงผลรูปคลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุตแบบควอดราเจอร์ v_{o1} และ v_{o2} ที่ได้จากการต่อวงจรทดลอง สัญญาณเอาต์พุตที่ได้มีลักษณะเป็นสัญญาณรูปคลื่นไซน์ที่มีความถี่สถานะคงตัวเท่ากับ 15.240 kHz ซึ่งค่าความถี่ออสซิลเลต (f_o) ที่ได้จากการคำนวณทางทฤษฎีมีค่าเท่ากับ $f_o = \omega_o / 2\pi \cong 15.311$ kHz



(ก)



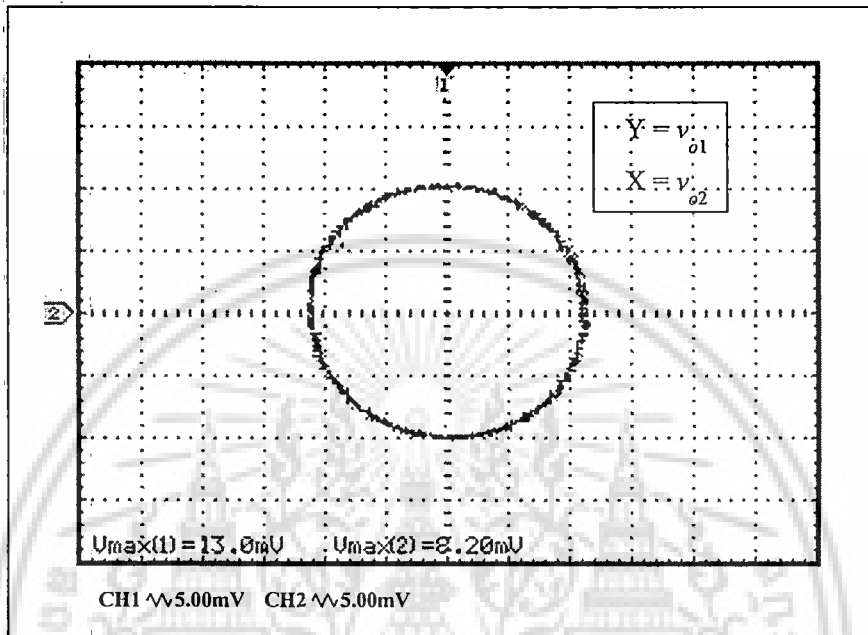
(ข)

รูปที่ 5.7 ผลการทดลองแรงดันเอาต์พุต v_{o1} และ v_{o2} ของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

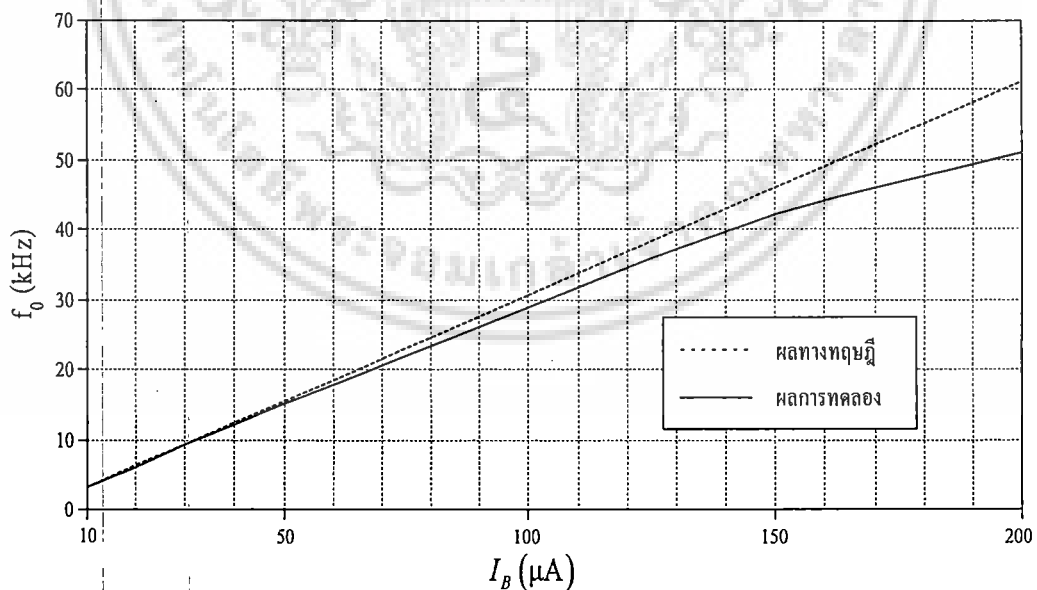
(ก) รูปคลื่นแรงดันเอาต์พุต (ข) สเปกตรัมความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.8 แสดงความสัมพันธ์ของเฟสแบบลิสซาจูส์ (lissajous) ซึ่งพบว่าค่าความต่างเฟสของสัญญาณเอาต์พุตทั้งสองมีค่าประมาณ 90° และจากรูปที่ 5.9 แสดงความสัมพันธ์ของค่าความถี่ในการออสซิลเลตของวงจรที่ได้จากผลการคำนวณทางทฤษฎีเปรียบเทียบกับผลที่ได้จากการต่อวงจรทดลองจริง เมื่อทำการแปรค่ากระแสไบอัส (I_B)



รูปที่ 5.8 ค่าความสัมพันธ์ของเฟสแบบลิสซาจูส์



รูปที่ 5.9 ค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่ากระแสไบอัส I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

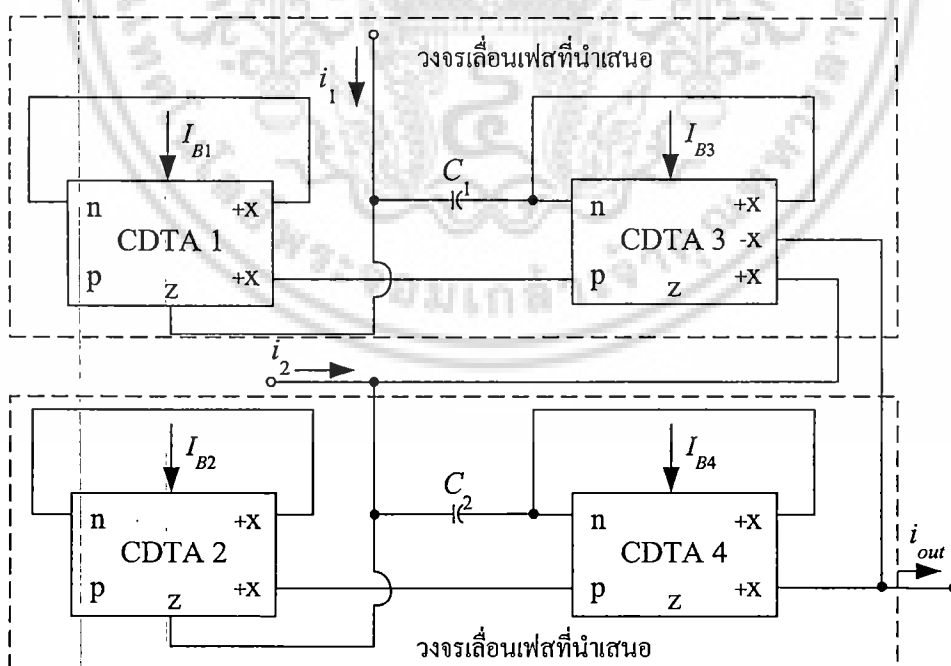
5.3 การประยุกต์วงจรเลื่อนเฟสที่นำเสนอเป็นวงจรกรองสัญญาณไบควอดราติก

ในการนำเอาวงจรเลื่อนเฟสที่นำเสนอไปประยุกต์ใช้สังเคราะห์วงจรกรองสัญญาณไบควอดราติก จะสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณไบควอดราติกได้ทั้งฟังก์ชันตัดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยไม่ต้องเปลี่ยนแปลงรูปแบบของวงจรเลื่อนเฟสที่นำเสนอ เพียงแค่ปรับแต่งค่าด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่า g_{m1} และ g_{m2}

5.3.1 การสังเคราะห์วงจรกรองสัญญาณไบควอดราติกโหมดกระแสแบบตัดแถบความถี่และแบบกรองผ่านทุกความถี่

ในหัวข้อนี้จะกล่าวถึงตัวอย่างการประยุกต์ใช้งานวงจรเลื่อนเฟสที่ได้นำเสนอเป็นวงจรกรองสัญญาณไบควอดราติกโหมดกระแสแบบตัดแถบความถี่และแบบกรองผ่านทุกความถี่ซึ่งสามารถแสดงได้ดังรูปที่ 5.10 ดังนั้นจากการวิเคราะห์วงจรเมื่อกำหนดให้ $i_1 = i_2 = i_{in}$ จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรมีค่าเท่ากับ [ภาคผนวก ค.1]

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[\frac{s^2 + s \left(\frac{g_{m2}}{C_2} - 3 \frac{g_{m1}}{C_1} \right) + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s \left(\frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2} \right) + \frac{g_{m1}g_{m2}}{C_1C_2}} \right] \quad (5.14)$$



รูปที่ 5.10 วงจรกรองสัญญาณไบควอดราติกโหมดกระแส
โดยใช้วงจรเลื่อนเฟสที่นำเสนอในรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (5.14) ถ้ากำหนดให้ $g_{m2} = 3g_{m1}$ และ $C_1 = C_2$ วงจรกรองสัญญาณที่นำเสนอจะสังเคราะห์ฟังก์ชันกรองสัญญาณไบควอดราติกแบบตัดแถบความถี่อันดับสองซึ่งมีฟังก์ชันถ่ายโอนกระแสของวงจรมีค่าเท่ากับ

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[\frac{s^2 + 3\left(\frac{g_{m1}}{C_1}\right)^2}{s^2 + s\left(\frac{4g_{m1}}{C_1}\right) + 3\left(\frac{g_{m1}}{C_1}\right)^2} \right] \quad (5.15)$$

นอกจากนี้ถ้ากำหนดให้ $g_{m1} \geq g_{m2}$ และ $C_2 \geq C_1$ วงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบกรองผ่านทุกความถี่อันดับสองซึ่งมีฟังก์ชันถ่ายโอนกระแสของวงจรมีค่าเท่ากับ

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[\frac{s^2 - s\left(\frac{2g_{m1}}{C_1}\right) + \left(\frac{g_{m1}}{C_1}\right)^2}{s^2 + s\left(\frac{2g_{m1}}{C_1}\right) + \left(\frac{g_{m1}}{C_1}\right)^2} \right] \quad (5.16)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_0) และค่าตัวประกอบคุณภาพ (quality factor, Q) ของวงจรมีค่าเท่ากับ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.17)$$

และ

$$Q = \frac{\sqrt{g_{m1}g_{m2}C_1C_2}}{g_{m1}C_2 + g_{m2}C_1} \quad (5.18)$$

สำหรับค่าความไวของพารามิเตอร์ ω_0 และ Q ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟในวงจร สามารถคำนวณได้ ดังนี้ [ภาคผนวก ค.2]

$$S_{g_{m1}g_{m2}}^{\omega_0} = \frac{1}{2} \quad (5.17)$$

และ

$$S_{g_{m1}}^Q = -S_{g_{m2}}^Q = -\frac{1(g_{m1}C_2 - g_{m2}C_1)}{2(g_{m1}C_2 + g_{m2}C_1)} \quad (5.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ที่เห็น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเช่นเดียวกันสามารถวิเคราะห์หาค่าความไวของวงจรที่นำเสนอต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟได้ดังนี้

$$S_{C_1, C_2}^{\omega_0} = -\frac{1}{2} \quad (5.19)$$

และ

$$S_{C_2}^Q = -S_{C_1}^Q = -\frac{1(g_{m1}C_2 - g_{m2}C_1)}{2(g_{m1}C_2 + g_{m2}C_1)} \quad (5.20)$$

ซึ่งแสดงให้เห็นว่าค่าความไวทั้งหมดนั้นมีค่าต่ำหรือมีค่าน้อยกว่าหนึ่ง

5.3.2 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร

จากการวิเคราะห์วงจรในรูปที่ 5.10 ใหม่อีกครั้งโดยอาศัยคุณสมบัติของวงจร CDTA ในสมการที่ (3.2) จะได้สมการคุณลักษณะของวงจรในกรณีที่ไม่เป็นอุดมคติเท่ากับ [ภาคผนวก ค.3]

$$\begin{aligned} \frac{i_{out}}{i_{in}} = & s^2 + s \left(\frac{\alpha_{n2}\gamma_2 g_{m2}}{C_2} - \frac{\alpha_{n1}\gamma_1 g_{m1}}{C_1} - \frac{\alpha_{p3}\gamma_1 g_{m1}}{C_1} - \frac{\alpha_{p3}\gamma_1 g_{m1}}{C_1} \frac{\alpha_{n3}}{C_1} \right) + \\ & \frac{\alpha_{n1}\alpha_{p4}\gamma_1\gamma_2 g_{m1}g_{m2}}{\alpha_{n4} C_1 C_2} + \frac{\alpha_{p3}\alpha_{p4}\gamma_1\gamma_2 g_{m1}g_{m2}}{\alpha_{n3}\alpha_{n4} C_1 C_2} - \frac{\alpha_{p3}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{\alpha_{n3} C_1 C_2} \\ & \left/ s^2 + s \left(\frac{\alpha_{n1}\gamma_1 g_{m1}}{C_1} + \frac{\alpha_{n2}\gamma_2 g_{m2}}{C_2} \right) + \frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2} \right. \end{aligned} \quad (5.21)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (ω_0) และค่าตัวประกอบคุณภาพ (Q) ของวงจรในกรณีไม่เป็นอุดมคติต่างมีค่าเท่ากับ

$$\omega_0 = \sqrt{\frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2}} \quad (5.22)$$

และ

$$Q = \frac{\sqrt{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2} C_1 C_2}}{\alpha_{n1}\gamma_1 g_{m1} C_2 + \alpha_{n2}\gamma_2 g_{m2} C_1} \quad (5.23)$$

สำหรับค่าความไวของพารามิเตอร์ ω_0 และ Q ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟในวงจรในกรณีที่ไม่เป็นอุดมคติ สามารถคำนวณได้ ดังนี้ [ภาคผนวก ค.4]

$$S_{g_{m1}, g_{m2}}^{\omega_0} = \frac{1}{2} \quad (5.24)$$

และ

$$S_{g_{m1}}^Q = -S_{g_{m2}}^Q = -\frac{1(\alpha_{n1}\gamma_1 g_{m1} C_2 - \alpha_{n2}\gamma_2 g_{m2} C_1)}{2(\alpha_{n1}\gamma_1 g_{m1} C_2 + \alpha_{n2}\gamma_2 g_{m2} C_1)} \quad (5.25)$$

และเช่นเดียวกันสามารถวิเคราะห์หาค่าความไวของวงจรที่นำเสนในกรณีที่ไม่เป็นอุดมคติ ต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟได้ดังนี้

$$S_{C_1, C_2}^{\omega_0} = -\frac{1}{2} \quad (5.26)$$

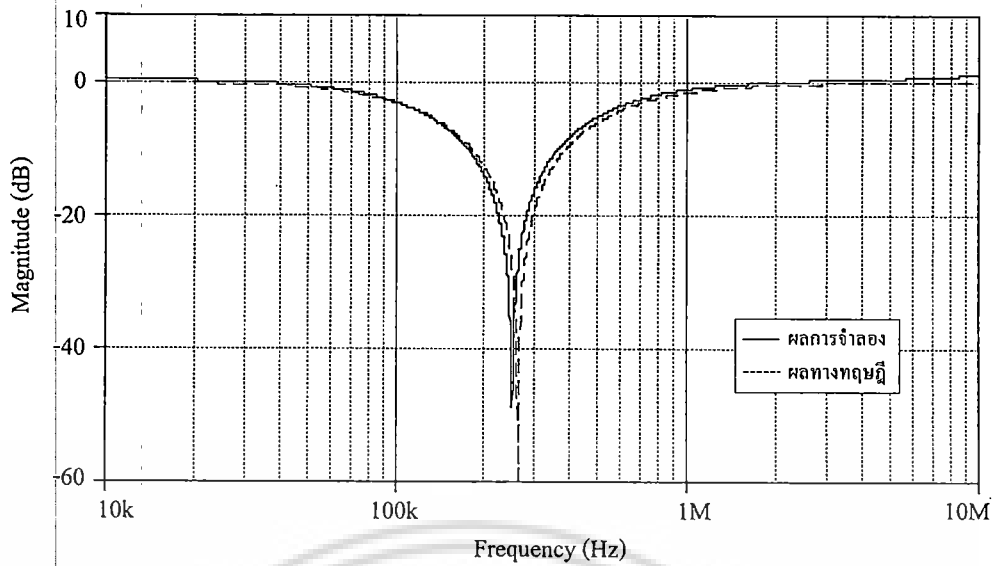
และ

$$S_{C_2}^Q = -S_{C_1}^Q = -\frac{1(\alpha_{n1}\gamma_1 g_{m1} C_2 - \alpha_{n2}\gamma_2 g_{m2} C_1)}{2(\alpha_{n1}\gamma_1 g_{m1} C_2 + \alpha_{n2}\gamma_2 g_{m2} C_1)} \quad (5.27)$$

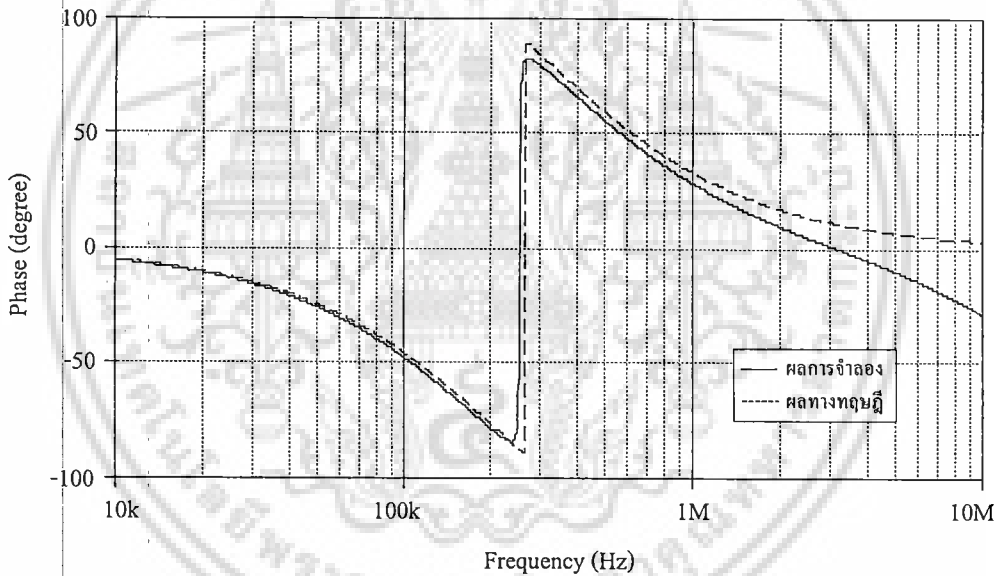
5.3.3 ผลการจำลองการทำงานของวงจรกรองสัญญาณไบควอดราติก

ในที่นี้ได้ตรวจสอบคุณสมบัติของวงจรกรองสัญญาณไบควอดราติกโหมดกระแสที่นำเสนในรูปที่ 5.10 ด้วยโปรแกรม PSPICE โดยเลือกใช้แหล่งจ่ายไฟเลี้ยง มีค่าเท่ากับ $\pm 3V$ $I_A = i_1 = i_2 = 100 \mu A$ $I_C = 50 \mu A$

รูปที่ 5.11 แสดงผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.10 ซึ่งเปรียบเทียบผลการจำลองกับผลที่ได้จากการคำนวณทางทฤษฎี เมื่อกำหนดให้ $I_{B1} = 50 \mu A$ ($g_{m1} = 1 \text{ mA/V}$) $I_{B2} = 150 \mu A$ ($g_{m2} = 3 \text{ mA/V}$) และ $C_1 = C_2 = 1 \text{ nF}$ รูปที่ 5.12 แสดงผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.10 ซึ่งเปรียบเทียบผลการจำลองกับผลที่ได้จากการคำนวณทางทฤษฎี เมื่อกำหนดให้ $I_{B1} = I_{B2} = 100 \mu A$ ($g_{m1} = g_{m2} = 2 \text{ mA/V}$) และ $C_1 = C_2 = 1 \text{ nF}$ ซึ่งจากผลการจำลองทั้งสองรูปแสดงให้เห็นว่าหากทำการปรับค่า g_m ของวงจร CDTA ให้มีค่าอย่างเหมาะสมแล้ว วงจรกรองสัญญาณที่นำเสนในรูปที่ 5.10 จะสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณไบควอดราติกได้ทั้งฟังก์ชันตัดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยไม่ต้องเปลี่ยนแปลงรูปแบบของวงจร



(ก)



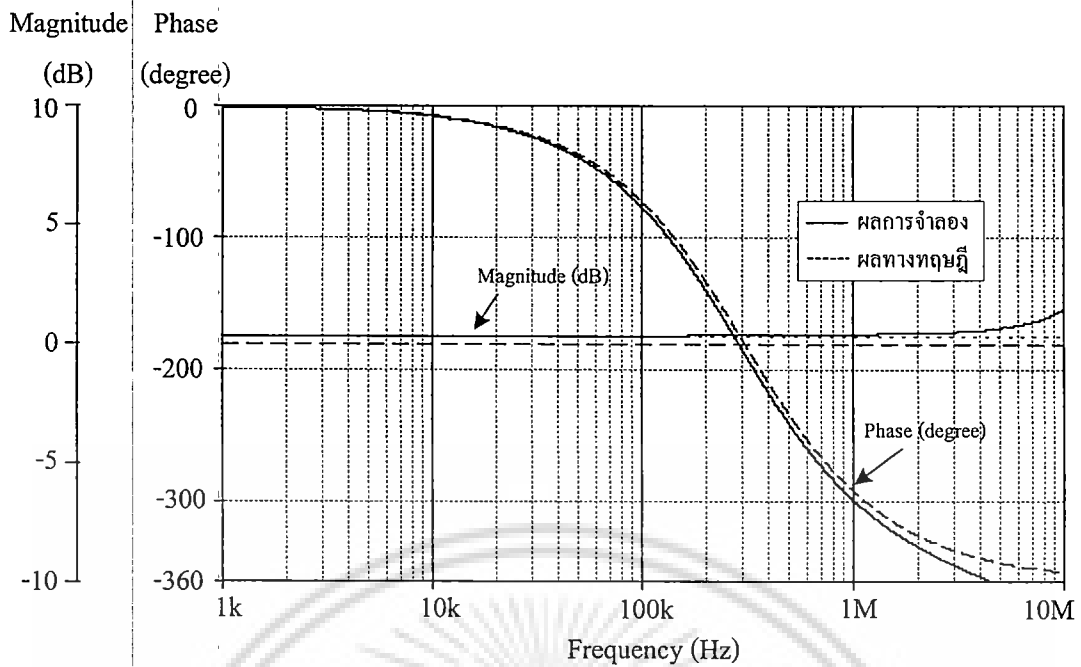
(ข)

รูปที่ 5.11 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.10

(ก) ผลตอบสนองทางขนาด

(ข) ผลตอบสนองทางเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านทุกความถี่ ในรูปที่ 5.10

5.4 สรุป

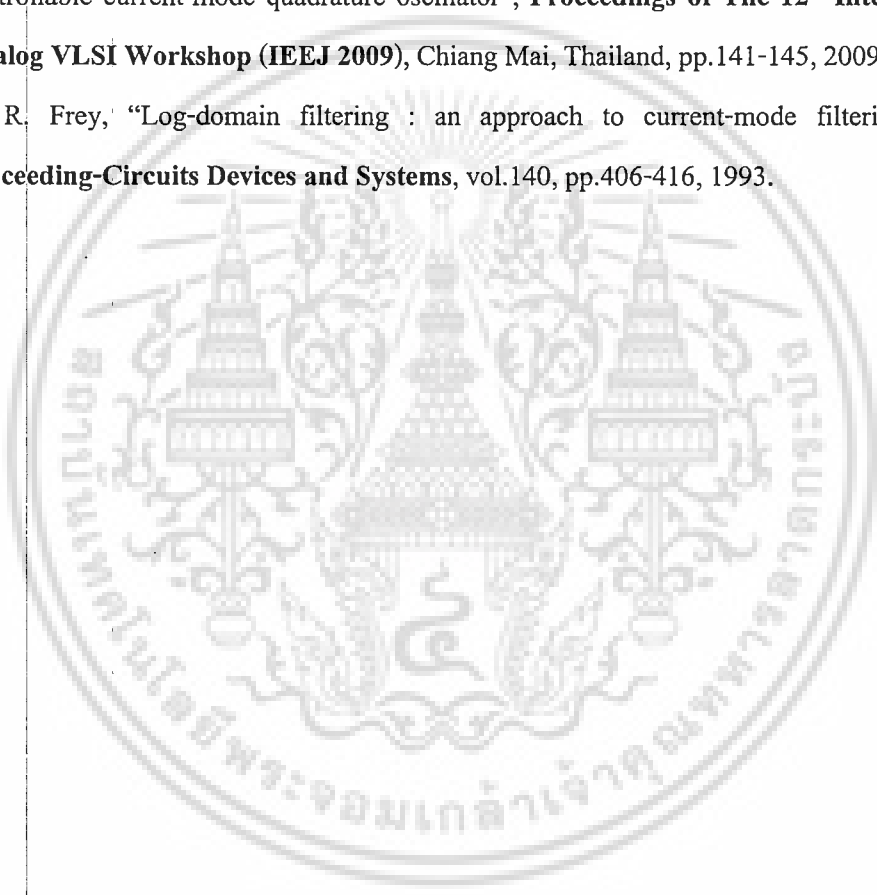
ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยประกอบด้วยวงจรเลื่อนเฟสต่อเชื่อมกับวงจรอินทิเกรเตอร์ ซึ่งวงจรออสซิลเลเตอร์ที่นำเสนอ ประกอบด้วยวงจร CDTA เพียงสามตัวและตัวเก็บประจุสองตัว ปราศจากตัวต้านทานพาสซีฟจากภายนอก สามารถสร้างกระแสเอาต์พุตรูปคลื่นสัญญาณชานจ์จำนวนสองชุดที่มีมุมเฟสต่างกัน 90° โดยที่เงื่อนไขในการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลตสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสจากภายนอกของวงจร และได้นำเสนอวงจรกรองสัญญาณไบควอดราติกแบบจำกัดแถบความถี่และแบบกรองผ่านทุกความถี่โหมดกระแสโดยนำวงจรเลื่อนเฟสที่นำเสนอมาประยุกต์โดยไม่ต้องเปลี่ยนรูปแบบวงจร ซึ่งผลการทดสอบคุณสมบัติการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSPICE และผลการต่อวงจรทดลองจริงมีค่าความถี่แตกต่างกันไม่มากเมื่อเทียบกับค่าความถี่ที่ได้จากการคำนวณทางทฤษฎี ดังนั้นจึงสรุปได้ว่าคุณสมบัติในการทำงานของวงจรมีผลสอดคล้องเป็นจริงตามทฤษฎีที่ได้นำเสนอ

5.5 เอกสารอ้างอิงบทที่ 5

- [1] N. Marungreang, W. Tanjaroen, T. Pukkalanun and W. Tangsrirat, "Electronically tunable phase shifter using CDTAs", **Proceedings of The 1st Asia-Pacific Signal and Information Processing Association 2009 Annual Summit and Conference (APSIPA ASC 2009)**, Sapporo, Japan, pp.311-314, 2009.
- [2] P. Horowitz and W. Hill, **The Art of Electronics**. 2nd Ed. Cambridge, U.K., Cambridge University Press, Inc. 1991.
- [3] U. Tietze and C. Schenk "Electronics circuits : design and applications", **Springer**, Berlin, Germany, pp: 795-796, 1991.
- [4] R. Holzel, "A simple wide-band sine wave quadrature oscillator", **IEEE Transaction Instrumentation and Measurement**, vol.42, pp.758-760, 1993.
- [5] M.T. Ahmed, I. A. Khan and N. Minhaj, "On transconductance-C quadrature oscillators", **International Journal of Electronics**, vol.83, pp.201-207, 1997.
- [6] A.M. Soliman, "Synthesis of grounded capacitor and grounded resistor oscillators", **Journal of the Franklin Institute**, vol.336, pp.735-746, 1999.
- [7] I.A. Khan and S. Khwaja, "An integrable Gm-C quadrature oscillator", **International Journal of Electronics**, vol.87, pp.1353-1357, 2000.
- [8] J.W. Horng, C.L. Hou, C.M. Chang, W.Y. Chung, H.W. Tang and Y.H. Wen, "Quadrature oscillator using CCIIs", **International Journal of Electronics**, vol.92, pp.21-31, 2005.
- [9] J.J Chen, C.C. Chen, H.W. Tsao and S.I. Liu, "Current-mode oscillator using single current follower", **Electronics Letters**, vol.27, pp.2056-2059, 1991.
- [10] M.T. Abuelma'atti, "Grounded capacitor current-mode oscillator using single current follower", **IEEE Transactions on Circuits and Systems-I : Fundamental Theory and Applications**, vol.39, pp.1018-1020, 1992.
- [11] S. Minaei and O. Cicekoglu, "New current-mode integrator, all-pass section and quadrature oscillator using only active elements", **1st IEEE International Conference on Circuits and Systems for Communications**, vol. 26-28, pp.70-73, 2002.
- [12] J. W. Horng, "Current-mode quadrature oscillator with grounded capacitors and resistors using two DVCCs", **IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences**, vol.E86-A, pp.2152-2154, 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] A. U. Keskin and D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", **IEE Proceedings of Circuits, Devices and Systems**, vol.153, no.3, pp.214-218, 2006.
- [14] D. Biolek, V. Eiolkova and A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors", **Proceeding of the 5th International Conference on System Science and Simulation in Engineering (WSEAS 2006)**, Tenerife, Canary Islands (Spain), pp.368-370, 2006.
- [15] N. Marungreang, W. Tangsrirat and W. Surakamponorn, "Resistorless electronically controllable current-mode quadrature oscillator", **Proceedings of The 12th International Analog VLSI Workshop (IEEJ 2009)**, Chiang Mai, Thailand, pp.141-145, 2009.
- [16] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", **IEE Proceeding-Circuits Devices and Systems**, vol.140, pp.406-416, 1993.



บทที่ 6

บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ

6.1 บทสรุป

วิทยานิพนธ์ฉบับนี้เป็นแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาหลักการสังเคราะห์และออกแบบวงจรเลื่อนเฟสที่ทำงานในโหมดกระแสโดยใช้วงจร CDTA แบบไบโพลาร์ทรานซิสเตอร์เป็นอุปกรณ์แอคทีฟหลักซึ่งวงจรเลื่อนเฟสที่นำเสนอประกอบด้วยวงจร CDTA จำนวนสองตัว และตัวเก็บประจุจำนวนหนึ่งตัว โดยใช้อุปกรณ์พาสซีฟจำนวนน้อย และปราศจากเงื่อนไขความสมพจน์กันของค่าอุปกรณ์พาสซีฟที่ใช้ในวงจร อีกทั้งยังสามารถปรับค่ามุมเฟสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสของวงจร CDTA นอกจากนี้ยังได้แสดงถึงแนวทางการประยุกต์ใช้งานวงจร CDTA ที่นำเสนอ เป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ปราศจากตัวต้านทานพาสซีฟจากภายนอก วงจรที่นำเสนอประกอบด้วยวงจรเลื่อนเฟสพร้อมกับวงจรอินทิเกรเตอร์ มีรูปแบบของวงจรที่ง่ายไม่ซับซ้อนสามารถสังเคราะห์สัญญาณกระแสเอาต์พุตรูปคลื่นสัญญาณไซน์จำนวนสองชุดที่มีมุมเฟสต่างกัน 90° โดยที่เงื่อนไขในการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลต สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสจากภายนอก นอกจากนี้ยังได้นำเอาวงจรเลื่อนเฟสที่นำเสนอไปประยุกต์ใช้สังเคราะห์วงจรกรองสัญญาณไบควอดราติกแบบจำกัดแถบความถี่และแบบกรองผ่านทุกความถี่โหมดกระแสโดยไม่ต้องเปลี่ยนรูปแบบของวงจรเลื่อนเฟสที่นำเสนอ ซึ่งประกอบด้วยวงจร CDTA จำนวนสี่ตัว และตัวเก็บประจุจำนวนสองตัว

สมรรถนะในการทำงานของวงจรสามารถพิสูจน์ได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี และ ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งให้ผลที่สอดคล้องและเป็นไปในแนวทางเดียวกัน นอกจากนี้การต่อวงจรทดลองจริงทดสอบโดยใช้วงจร CFOA เบอร์ AD844 และวงจร OTA เบอร์ CA3080 ยังแสดงให้เห็นถึงคุณสมบัติการปรับค่าได้ทางอิเล็กทรอนิกส์ที่ได้จากการควบคุมกระแสไบอัส ซึ่งผลที่ได้สอดคล้องกับทฤษฎีและการเลียนแบบการทำงานของวงจรเป็นไปในทิศทางเดียวกัน

ผลงานวิจัยทั้งหมดที่ได้พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้พร้อมทั้งการประยุกต์ใช้งานสามารถนำเสนอผลงานและได้ยอมรับให้ลงตีพิมพ์ในวารสารงานวิจัยในระดับนานาชาติ ดังนี้คือ

- 1) การประชุมวิชาการ Asia-Pacific Signal and Information Processing Association Annual Summit and Conference (APSIPA '2009) ซึ่งจัดขึ้น ณ เมืองซัปโปโร ประเทศญี่ปุ่น [1]

- 2) การประชุมวิชาการ International Analog VLSI Workshop (12th IEEJ'2009) ซึ่งจัดขึ้น ณ จังหวัดเชียงใหม่ ประเทศไทย [2]

โดยรายละเอียดของบทความทั้งสองได้ถูกรวบรวมไว้ในภาคผนวก ง ของวิทยานิพนธ์นี้

6.2 ข้อเสนอแนะแนวทางการวิจัยต่อ

จากวงจรที่ได้ทำการออกแบบและพัฒนาไว้ในการทำวิจัยในวิทยานิพนธ์นี้พบว่ายังมีประเด็นที่น่าสนใจอันจะเป็นแนวทางในการนำไปทำวิจัยและพัฒนาวงจรเลียนเฟสโหมดกระแสโดยใช้วงจร CDTA และการนำไปประยุกต์ใช้งานให้มีประสิทธิภาพดียิ่งขึ้น อยู่ 2 ประการ อันได้แก่

1) ประการแรก จากการออกแบบและสังเคราะห์วงจรเลียนเฟสที่ทำงานในโหมดกระแสโดยใช้วงจร CDTA แบบไบโพลาร์ทรานซิสเตอร์ พบว่าขีดจำกัดในเรื่องของช่วงความถี่ปฏิบัติการของวงจรมีค่าน้อยและกำลังงานสูญเสียของวงจรมีค่าน้อยมากเมื่อเปรียบเทียบกับวงจร CDTA แบบ CMOS ดังนั้นหากทำการออกแบบวงจรโดยเลือกใช้ทรานซิสเตอร์แบบ CMOS ซึ่งทำให้ผลตอบสนองทางความถี่มีค่าสูงขึ้นซึ่งเหมาะแก่การนำไปประยุกต์ใช้ในงานด้านความถี่สูง และกำลังงานสูญเสียของวงจรมีค่าน้อยลง

2) ประการที่สอง จากการประยุกต์การใช้งานวงจรเลียนเฟสที่นำเสนอไปใช้งานในการประมวลผลทางอนาล็อกอย่างเช่น วงจรออสซิลเลเตอร์แบบควอดราเจอร์ (quadrature oscillator) และ วงจรกรองสัญญาณแบบไบควอดราติก ที่นำเสนอในวิทยานิพนธ์นี้ แม้ว่าจะทำการออกแบบวงจรให้ลดจำนวนอุปกรณ์พาสซีฟลงไปมากกว่าเดิมแต่วงจรก็ยังมีอุปกรณ์พาสซีฟต่อรวมอยู่ อีกทั้งภายในวงจรยังมีตัวเก็บประจุต่อลอยตัวเมื่อนำไปสร้างเป็นวงจรรวมก็จะทำให้การสร้างวงจรมันทำได้ยาก ดังนั้นหากทำการออกแบบให้ตัวเก็บประจุต่อเทียบกราวด์และปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอก จะทำให้การนำไปสร้างเป็นวงจรรวมได้ง่ายขึ้น เป็นต้น ซึ่งเป็นแนวทางที่น่าสนใจเป็นอย่างมาก

6.3 เอกสารอ้างอิงบทที่ 6

- [1] N. Marungreang, W. Tanjaroen, T. Pukkalanun and W. Tangsrirat, "Electronically tunable phase shifter using CDTAs", **Proceedings of The 1st Asia-Pacific Signal and Information Processing Association 2009 Annual Summit and Conference (APSIPA ASC 2009)**, Sapporo, Japan, pp.311-314, 2009.
- [2] N. Marungreang, W. Tangsrirat and W. Surakamponorn, "Resistorless electronically controllable current-mode quadrature oscillator", **Proceedings of The 12th International Analog VLSI Workshop (IEEJ 2009)**, Chiang Mai, Thailand, pp.141-145, 2009.





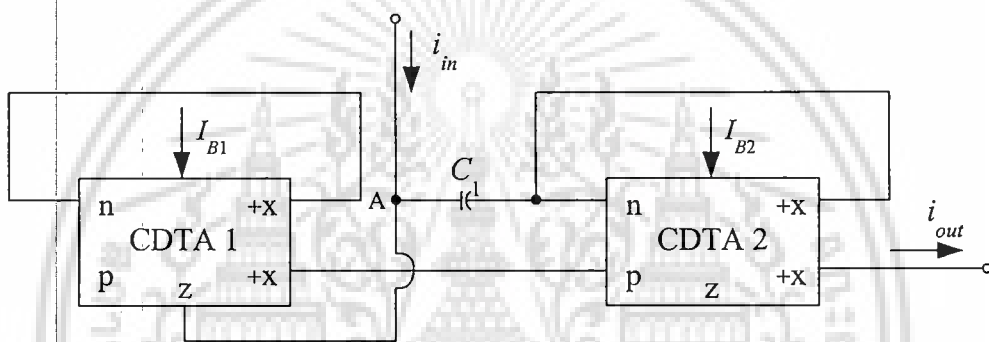
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

การวิเคราะห์หาสมรรถนะของวงจรเลื่อนเฟสที่ทำงานในโหมด กระแสและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA

ก.1 การวิเคราะห์วงจรเลื่อนเฟสโหมดกระแสและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA



รูปที่ ก.1 วงจรเลื่อนเฟสที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจร CDTA

จากวงจรเลื่อนเฟสโหมดกระแสดังรูปที่ ก.1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรสามารถหาได้ดังต่อไปนี้

พิจารณาที่โหนด A โดยใช้กฎของเคอร์ชอฟฟ์ (Kirchhoff's Current Law, KCL) ของวงจรเลื่อนเฟสจะได้

$$-i_{in} - i_{z1} + \frac{v_A}{\frac{1}{sC_1}} = 0 \quad (\text{ก.1.1})$$

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 1 จะได้

$$i_{z1} = -i_{n1}$$

$$i_{x1} = g_{m1}v_A$$

ดังนั้น

$$i_{z1} = -g_{m1}v_A \quad (ก1.2)$$

นำสมการที่ (ก1.2) แทนลงในสมการที่ (ก1.1) จะได้

$$-i_{in} + g_{m1}v_A + \frac{v_A}{\frac{1}{sC_1}} = 0$$

จัดรูปเป็น

$$v_A = \frac{i_{in}}{(sC_1 + g_{m1})} \quad (ก1.3)$$

พิจารณาที่เอาต์พุตของวงจร CDTA ตัวที่ 2 จะได้

$$i_{out} = g_{m2}R_{z2} \left(i_{p2} - \frac{v_A}{\frac{1}{sC_1}} - i_{out} \right)$$

$$i_{out} \left(\frac{1}{R_{z2}} + g_{m2} \right) = g_{m2} \left(g_{m1}v_A - \frac{v_A}{\frac{1}{sC_1}} \right)$$

โดยปกติแล้ว R_{z2} จะต่อที่ขั้ว z เทียบกับกราวด์ ซึ่งในกรณีนี้เห็นได้ว่า R_{z2} มีค่าสูงมาก ๆ หรือ ($R_{z2} \rightarrow \infty$) ดังนั้นสามารถเขียนใหม่ได้เป็น

$$i_{out} = (g_{m1} - sC_1)v_A \quad (ก1.4)$$

นำสมการที่ (ก1.3) แทนลงในสมการที่ (ก1.4) จะได้

$$\frac{i_{out}}{i_{in}} = \frac{(g_{m1} - sC_1)}{(g_{m1} + sC_1)}$$

หรือ

$$\frac{i_{out}}{i_{in}} = \frac{\left(1 - s \frac{C_1}{g_{m1}}\right)}{\left(1 + s \frac{C_1}{g_{m1}}\right)} \quad (ก1.5)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (ω_0) และ มุมเฟส (ϕ) ของวงจรมีค่าเท่ากับ

$$\omega_0 = \frac{g_{m1}}{C_1} \quad (ก1.6)$$

และ

$$\phi = \tan^{-1}\left(-\frac{\omega C_1}{g_{m1}}\right) - \tan^{-1}\left(\frac{\omega C_1}{g_{m1}}\right)$$

$$\phi = -2 \tan^{-1}\left(\frac{\omega C_1}{g_{m1}}\right) \quad (ก1.7)$$

ก.2 การวิเคราะห์ห้วงจรเลื่อนเฟสโหมดกระแสและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์ โดยใช้วงจร CDTA ในรูปที่ ก.1 ในกรณีที่ไม่เป็นอุดมคติ

เมื่อคำนึงถึงผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ที่มีต่อสมรรถนะในการทำงานของวงจรแล้ว โดยอาศัยคุณสมบัติของวงจร CDTA กรณีไม่เป็นอุดมคติ ดังรูปที่ 3.2 เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน γ คือค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x ดังนั้นเมื่อพิจารณาผลกระทบในกรณีที่ไม่เป็นอุดมคติของวงจรเลื่อนเฟสที่นำเสนอในรูปที่ ก.1 ใหม่จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรดังต่อไปนี้

พิจารณาที่โหนด A โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) ของวงจรเลื่อนเฟสจะได้

$$-i_{in} - i_{z1} + \frac{v_A}{sC_1} = 0 \quad (ก2.1)$$

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 1 ในกรณีที่ไม่มีอนุคมคติจะได้

$$i_{z1} = -\alpha_{n1} i_{n1}$$

$$i_{x1} = \gamma_1 g_{m1} v_A$$

ดังนั้น

$$i_{z1} = -\gamma_1 \alpha_{n1} g_{m1} v_A \quad (ก2.2)$$

นำสมการที่ (ก2.2) แทนลงในสมการที่ (ก2.1) จะได้

$$-i_{in} + \gamma_1 \alpha_{n1} g_{m1} v_A + \frac{v_A}{\frac{1}{sC_1}} = 0$$

จัดรูปเป็น

$$v_A = \frac{i_{in}}{(sC_1 + \gamma_1 \alpha_{n1} g_{m1})} \quad (ก2.3)$$

พิจารณาที่เอาต์พุตของวงจร CDTA ตัวที่ 2 ในกรณีที่ไม่มีอนุคมคติจะได้

$$i_{out} = \gamma_2 g_{m2} R_{z2} \left(\alpha_{p2} i_{p2} - \alpha_{n2} \frac{v_A}{\frac{1}{sC_1}} - \alpha_{n2} i_{out} \right)$$

$$i_{out} = \gamma_2 g_{m2} R_{z2} (\alpha_{p2} \gamma_1 g_{m1} v_A - \alpha_{n2} sC_1 v_A - \alpha_{n2} i_{out})$$

$$i_{out} \left(\frac{1}{R_{z2}} + \gamma_2 \alpha_{n2} g_{m2} \right) = \gamma_2 g_{m2} (\gamma_1 \alpha_{p2} g_{m1} v_A - \alpha_{n2} sC_1 v_A)$$

โดยปกติแล้ว R_{z2} จะต่อที่ขั้ว z เทียบกับกราวด์ ซึ่งในกรณีนี้เห็นได้ว่า R_{z2} มีค่าสูงมาก ๆ หรือ ($R_{z2} \rightarrow \infty$) ดังนั้นสามารถใหม่ได้เป็น

$$i_{out} = \left(\frac{\gamma_1 \alpha_{p2} g_{m1}}{\alpha_{n2}} - sC_1 \right) v_A \quad (ก2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำสมการที่ (ก2.3) แทนลงในสมการที่ (ก2.4) จะได้

$$\frac{i_{out}}{i_{in}} = \frac{\left(\frac{\gamma_1 \alpha_{p2} g_{m1}}{\alpha_{n2}} - s C_1 \right)}{(\gamma_1 \alpha_{n1} g_{m1} + s C_1)}$$

หรือ

$$\frac{i_{out}}{i_{in}} = \frac{\left(\frac{\alpha_{p2}}{\alpha_{n1} \alpha_{n2}} - s \frac{C_1}{\gamma_1 \alpha_{n1} g_{m1}} \right)}{\left(1 + s \frac{C_1}{\gamma_1 \alpha_{n1} g_{m1}} \right)} \quad (\text{ก2.5})$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (ω_0) และ มุมเฟส (ϕ) ของวงจรในกรณีที่ไม่เป็นอุดมคติมีค่าเท่ากับ

$$\omega_0 = \frac{\gamma_1 \alpha_{n1} g_{m1}}{C_1} \quad (\text{ก2.6})$$

และ

$$\phi = -\tan^{-1} \left(\frac{\alpha_{n2} \omega C_1}{\gamma_1 \alpha_{p2} g_{m1}} \right) - \tan^{-1} \left(\frac{\omega C_1}{\gamma_1 \alpha_{n1} g_{m1}} \right) \quad (\text{ก2.7})$$

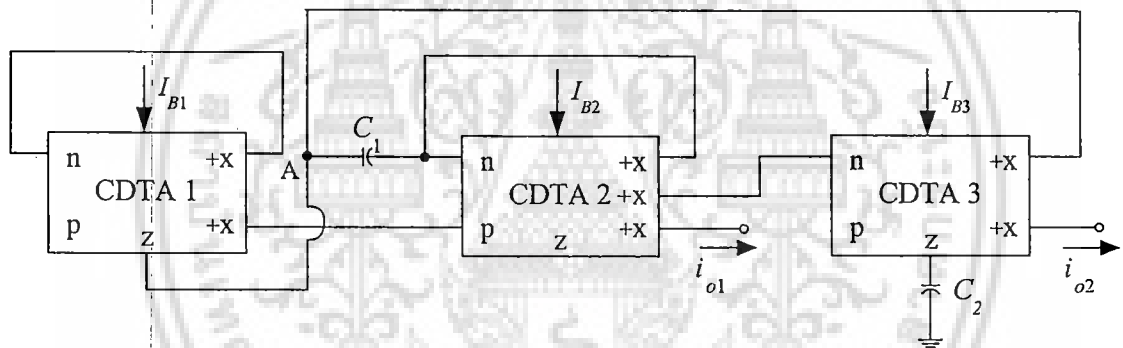
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

การวิเคราะห์หาสมรรถนะของวงจรออสซิลเลเตอร์ แบบควอดราเจอร์โดยใช้วงจรเลื่อนเฟส

ข.1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ โหมดกระแสโดยใช้วงจรเลื่อนเฟส

จากวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสโดยใช้วงจรเลื่อนเฟสที่ได้นำเสนอ
ดังรูปที่ 5.2 เมื่อทำการพิจารณาเปรียบเทียบกับบล็อกไดอะแกรมโครงสร้างของวงจร
ออสซิลเลเตอร์แบบพื้นฐานที่ได้นำเสนอดังรูปที่ 2.9 ในการวิเคราะห์ฟังก์ชันถ่ายโอนกระแสของ
วงจรมีลำดับขั้นดังต่อไปนี้



รูปที่ ข.1 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสโดยใช้วงจรเลื่อนเฟสที่ได้นำเสนอ

พิจารณาที่โหนด A โดยใช้กฎของเคอร์ชอฟฟ์ (Kirchhoff's Current Law, KCL) ของวงจร
ออสซิลเลเตอร์แบบควอดราเจอร์ในรูปที่ ข.1 จะได้

$$-i_{o2} - i_{z1} + \frac{v_A}{\frac{1}{sC_1}} = 0 \quad (\text{ข1.1})$$

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 1 จะได้

$$i_{z1} = -i_{n1}$$

$$i_{x1} = g_{m1}v_A$$

ดังนั้น

$$i_{z1} = -g_{m1}v_A \quad (ข1.2)$$

นำสมการที่ (ข1.2) แทนลงในสมการที่ (ข1.1) จะได้

$$-i_{o2} + g_{m1}v_A + \frac{v_A}{\frac{1}{sC_1}} = 0$$

จัดรูปเป็น

$$v_A = \frac{i_{o2}}{(sC_1 + g_{m1})} \quad (ข1.3)$$

พิจารณาที่เอาต์พุตของวงจร CDTA ตัวที่ 2 จะได้

$$i_{o1} = g_{m2}R_{z2} \left(i_{p2} - \frac{v_A}{\frac{1}{sC_1}} - i_{o1} \right)$$

$$i_{o1} \left(\frac{1}{R_{z2}} + g_{m2} \right) = g_{m2} \left(g_{m1}v_A - \frac{v_A}{\frac{1}{sC_1}} \right)$$

โดยปกติแล้ว R_{z2} จะต่อที่ขั้ว z เทียบกับกราวด์ ซึ่งในกรณีนี้เห็นได้ว่า R_{z2} มีค่าสูงมาก ๆ หรือ ($R_{z2} \rightarrow \infty$) ดังนั้นสามารถเขียนใหม่ได้เป็น

$$i_{o1} = (g_{m1} - sC_1)v_A \quad (ข1.4)$$

นำสมการที่ (ข1.3) แทนลงในสมการที่ (ข1.4) จะได้

$$i_{o1} = \left(\frac{g_{m1} - sC_1}{g_{m1} + sC_1} \right) i_{o2} \quad (ข1.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาที่เอาต์พุตของวงจร CDTA ตัวที่ 3 จะได้

$$i_{23} = -i_{o1}$$

$$i_{o2} = \frac{g_{m3}}{sC_2}(i_{23})$$

ดังนั้น

$$i_{o2} = -\frac{g_{m3}}{sC_2}(i_{o1}) \quad (ข1.6)$$

นำสมการที่ (ข1.6) แทนลงในสมการที่ (ข1.5) จะได้

$$1 = -\frac{g_{m3}}{sC_2} \left(\frac{g_{m1} - sC_1}{g_{m1} + sC_1} \right)$$

$$1 = \frac{\frac{g_{m3}sC_1 - g_{m1}g_{m3}}{g_{m1}}}{\frac{s^2C_1C_2 + g_{m1}sC_2}{g_{m1}}}$$

$$1 = \frac{g_{m3}sC_1 - g_{m1}g_{m3}}{s^2C_1C_2 + g_{m1}sC_2}$$

$$s^2C_1C_2 + g_{m1}sC_2 - g_{m3}sC_1 + g_{m1}g_{m3} = 0 \quad (ข1.7)$$

จัดรูปสมการใหม่โดยนำ $\frac{1}{C_1C_2}$ คูณทั้งสมการ จะได้สมการคุณลักษณะของวงจรดังนี้

$$s^2 + s \left(\frac{g_{m1}}{C_1} - \frac{g_{m3}}{C_2} \right) + \frac{g_{m1}g_{m3}}{C_2C_1} = 0 \quad (ข1.8)$$

จะได้เงื่อนไขการออสซิลเลต คือ

$$\frac{g_{m1}}{C_1} = \frac{g_{m3}}{C_2} \quad (ข1.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และค่าความถี่ในการเกิดออสซิลเลตมีค่าเท่ากับ

$$\omega_o = \sqrt{\frac{g_{m1}g_{m3}}{C_1C_2}} \quad (\text{ข1.10})$$

ข.2 การวิเคราะห์หาผลต่างของมุมเฟส (ϕ) ระหว่างกระแสเอาต์พุต i_{o2} และ i_{o1}

การวิเคราะห์หามุมเฟส (ϕ) ระหว่างกระแสเอาต์พุต i_{o2} และ i_{o1} นั้นจะเป็นการยืนยันได้เป็นอย่างดีว่าวงจรออสซิลเลเตอร์ที่นำเสนอนี้เป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์ กล่าวคือ วงจรออสซิลเลเตอร์แบบควอดราเจอร์จะต้องมีมุมเฟสของสัญญาณเอาต์พุตที่มีผลต่างของมุมประมาณ 90° ดังนั้นจากการวิเคราะห์หาฟังก์ชันถ่ายโอนแบบเปิดของวงจรออสซิลเลเตอร์ที่นำเสนอในภาคผนวก ข.1 เมื่อพิจารณาสมการที่ (ข1.6) จะได้

$$A(s) = \frac{i_{o2}(s)}{i_{o1}(s)} = -\frac{g_{m3}}{sC_2}$$

เมื่อ $s = j\omega$ จะได้

$$A(j\omega) = \frac{i_{o2}(j\omega)}{i_{o1}(j\omega)} = -\frac{g_{m3}}{j\omega C_2} \quad (\text{ข2.1})$$

พิจารณามุมเฟสของสมการที่ (ข2.1) จะได้

$$\angle A(j\omega) = -[\tan^{-1} 0 - \tan^{-1} \infty]$$

จะได้ว่า

$$\angle A(j\omega) = \phi = 90^\circ \quad (\text{ข2.2})$$

สมการที่ (ข2.2) แสดงให้เห็นว่าผลต่างมุมเฟสระหว่างกระแสเอาต์พุต i_{o2} และกระแสเอาต์พุต i_{o1} มีค่าเท่ากับ $\phi = 90^\circ$ หรือกล่าวได้ว่ามุมเฟสของกระแสเอาต์พุต i_{o2} นำหน้ากระแสเอาต์พุต i_{o1} เท่ากับ 90°

ข.3 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ โหมดกระแสโดยใช้วงจรเลื่อนเฟส ในรูปที่ ข.1 ในกรณีที่ไม่เป็นอุดมคติ

เมื่อคำนึงถึงผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ที่มีต่อสมรรถนะในการทำงานของวงจรแล้ว โดยอาศัยคุณสมบัติของวงจร CDTA กรณีไม่เป็นอุดมคติ ดังรูปที่ 3.2 เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน γ คือค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x ดังนั้นเมื่อพิจารณาผลกระทบในกรณีที่ไม่เป็นอุดมคติของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โหมดกระแสที่นำเสนอในรูปที่ ข.1 ใหม่จะได้ฟังก์ชันถ่ายโอนกระแสของวงจрдังต่อไปนี้

พิจารณาวงจรเลื่อนเฟสในกรณีที่ไม่เป็นอุดมคติที่ภาคผนวก ก.3 เมื่อ $i_{out} = i_{o1}$ และ $i_{in} = i_{o2}$ จะได้

$$i_{o1} = \frac{\left(\frac{\alpha_{p2}}{\alpha_{n1}\alpha_{n2}} - s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)}{\left(1 + s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)} i_{o2} \quad (ข3.1)$$

พิจารณาวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDTA ดังรูปที่ 5.1 ในกรณีที่ไม่เป็นอุดมคติ จะได้

$$\begin{aligned} i_{z3} &= -\alpha_{n3}i_{n3} \\ i_{x3} &= \frac{\gamma_3 g_{m3}}{sC_2} (i_{z3}) \\ i_{x3} &= -\frac{\gamma_3 \alpha_{n3} g_{m3}}{sC_2} i_{n3} \end{aligned} \quad (ข3.2)$$

จากสมการที่(ข3.2) เมื่อ $i_{x3} = i_{o2}$ และ $i_{n3} = i_{o1}$ จะได้

$$i_{o2} = -\frac{\gamma_3 \alpha_{n3} g_{m3}}{sC_2} i_{o1} \quad (ข3.3)$$

นำสมการที่ (ข3.3) แทนลงในสมการที่ (ข3.1) จะได้

$$1 = \frac{\left(\frac{\alpha_{p2}}{\alpha_{n1}\alpha_{n2}} - s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)}{\left(1 + s \frac{C_1}{\gamma_1\alpha_{n1}g_{m1}} \right)} \left(-\frac{\gamma_3\alpha_{n3}g_{m3}}{sC_2} \right)$$

$$1 = \frac{\frac{\gamma_3\alpha_{n2}\alpha_{n3}g_{m3}sC_1 - \gamma_1\gamma_3\alpha_{p2}\alpha_{n3}g_{m1}g_{m3}}{\gamma_1\alpha_{n1}\alpha_{n2}g_{m1}}}{\frac{s^2\alpha_{n2}C_1C_2 + \gamma_1\alpha_{n1}\alpha_{n2}g_{m1}sC_2}{\gamma_1\alpha_{n1}\alpha_{n2}g_{m1}}}$$

$$s^2\alpha_{n2}C_1C_2 + \gamma_1\alpha_{n1}\alpha_{n2}g_{m1}sC_2 = \gamma_3\alpha_{n2}\alpha_{n3}g_{m3}sC_1 - \gamma_1\gamma_3\alpha_{p2}\alpha_{n3}g_{m1}g_{m3}$$

$$s^2\alpha_{n2}C_1C_2 + \gamma_1\alpha_{n1}\alpha_{n2}g_{m1}sC_2 - \gamma_3\alpha_{n2}\alpha_{n3}g_{m3}sC_1 + \gamma_1\gamma_3\alpha_{p2}\alpha_{n3}g_{m1}g_{m3} = 0 \quad (\text{ข3.4})$$

จัดรูปสมการใหม่โดยนำ $\frac{1}{\alpha_{n2}C_1C_2}$ คูณทั้งสมการ จะได้สมการคุณลักษณะของวงจรดังนี้

$$s^2 + s \frac{\gamma_1\alpha_{n1}g_{m1}}{C_1} - s \frac{\gamma_3\alpha_{n3}g_{m3}}{C_2} + \frac{\gamma_1\gamma_3\alpha_{p2}\alpha_{n3}g_{m1}g_{m3}}{\alpha_{n2}C_1C_2} = 0 \quad (\text{ข3.5})$$

ทำให้ได้เงื่อนไขในการเกิดออสซิลเลตเท่ากับ

$$\frac{\gamma_1\alpha_{n1}g_{m1}}{C_1} = \frac{\gamma_3\alpha_{n3}g_{m3}}{C_2} \quad (\text{ข3.6})$$

และค่าความถี่ในการเกิดออสซิลเลตมีค่าเท่ากับ

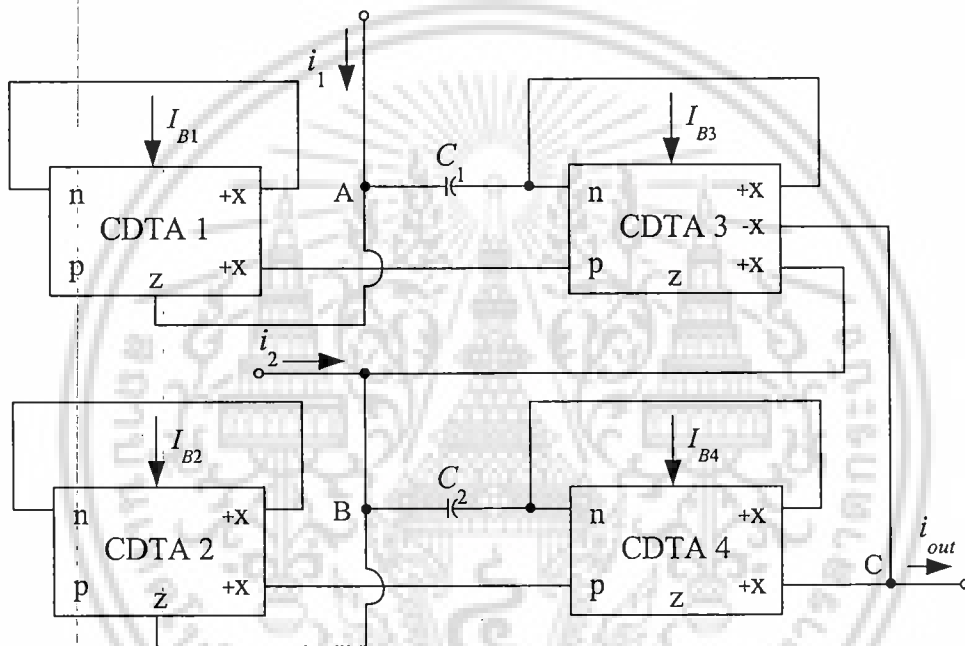
$$\omega_o = \sqrt{\frac{\gamma_1\gamma_3\alpha_{p2}\alpha_{n3}g_{m1}g_{m3}}{\alpha_{n1}C_1C_2}} \quad (\text{ข3.7})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

การวิเคราะห์หาสมรรถนะของกรองสัญญาณไปควอดรติก โหมดกระแสโดยใช้วงจรเลื่อนเฟสที่นำเสนอ

ค.1 การวิเคราะห์ห้วงจรกรองสัญญาณไปควอดรติกโหมดกระแสแบบตัดแถบความถี่และแบบกรองผ่านทุกความถี่ด้วยการประยุกต์วงจรถ่วงจรเลื่อนเฟสที่ได้นำเสนอ



รูปที่ ค.1 วงจรกรองสัญญาณไปควอดรติกโหมดกระแสโดยใช้วงจรเลื่อนเฟส

จากวงจรถ่วงสัญญาณไปควอดรติกโหมดกระแสดังรูปที่ ค.1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรถ่วงสามารถหาได้ดังต่อไปนี้

พิจารณาที่โหนด A โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) เมื่อกำหนดให้ $i_1 = i_2 = i_m$ จะได้

$$-i_m - i_{z1} + \frac{v_A}{1/sC_1} = 0 \quad (\text{ค1.1})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 1 จะได้

$$i_{z1} = -i_{n1}$$

$$i_{x1} = g_{m1}v_A$$

$$i_{z1} = -g_{m1}v_A \quad (\text{ค1.2})$$

นำสมการที่ (ค1.2) แทนลงในสมการที่ (ค1.1) จะได้

$$v_A = \frac{i_{in}}{(sC_1 + g_{m1})} \quad (\text{ค1.3})$$

พิจารณาที่ขั้ว x ของวงจร CDTA ตัวที่ 3 จะได้

$$i_{x3} = g_{m3}R_{z3}\left(i_{p3} - \frac{v_A}{1} - i_{x3}\right) - \frac{v_A}{sC_1}$$

$$i_{x3}\left(\frac{1}{R_{z3}} + g_{m3}\right) = g_{m3}\left(g_{m1}v_A - \frac{v_A}{1}\right) - \frac{v_A}{sC_1}$$

โดยปกติแล้ว R_{z3} จะต่อที่ขั้ว z เทียบกับกราวด์ ซึ่งในกรณีนี้เห็นได้ว่า R_{z3} มีค่าสูงมาก ๆ หรือ ($R_{z3} \rightarrow \infty$) ดังนั้นสามารถใหม่ได้เป็น

$$i_{x3} = (g_{m1} - sC_1)v_A \quad (\text{ค1.4})$$

พิจารณาที่โหนด B โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) จะได้

$$-i_m - i_{z2} + sC_2v_B - i_{x3} = 0$$

$$-i_m - i_{z2} + \frac{v_B}{1} - (g_{m1} - sC_1)v_A = 0 \quad (\text{ค1.5})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 2 จะได้

$$i_{z2} = -i_{n2}$$

$$i_{x2} = g_{m2}v_B$$

$$i_{z2} = -g_{m2}v_B \quad (ค1.6)$$

นำสมการที่ (ค1.6) แทนลงในสมการที่ (ค1.5) จะได้

$$v_B = \frac{i_{in} + (g_{m1} - sC_1)v_A}{(g_{m2} + sC_2)} \quad (ค1.7)$$

พิจารณาที่ขั้ว x ของวงจร CDTA ตัวที่ 4 จะได้

$$i_{x4} = (g_{m2} - sC_2)v_B \quad (ค1.8)$$

นำสมการที่ (ค1.7) แทนลงในสมการที่ (ค1.8) จะได้

$$i_{x4} = \frac{s^2C_1C_2v_A - g_{m1}sC_2v_A - g_{m2}sC_1v_A - sC_2i_{in} + g_{m2}i_{in} + g_{m1}g_{m2}v_A}{g_{m2} + sC_2} \quad (ค1.9)$$

พิจารณาที่โหนด C โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) จะได้

$$i_{out} - i_{x3} - i_{x4} = 0 \quad (ค1.10)$$

นำสมการที่ (ค1.4) และสมการที่ (ค1.9) แทนลงในสมการที่ (ค1.10) จะได้

$$i_{out}(g_{m2} + sC_2) = s^2C_1C_2v_A + s^2C_1C_2v_A - g_{m1}sC_2v_A - g_{m1}sC_2v_A - g_{m2}sC_1v_A + g_{m2}sC_1v_A - sC_2i_{in} + g_{m1}g_{m2}v_A - g_{m1}g_{m2}v_A + g_{m2}i_{in}$$

$$i_{out}(g_{m2} + sC_2) = 2s^2C_1C_2v_A - 2g_{m1}sC_2v_A - sC_2i_{in} + g_{m2}i_{in} \quad (ค1.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำสมการที่ (ค1.3) แทนลงในสมการที่ (ค1.11) จะได้

$$\frac{i_{out}}{i_{in}} = \frac{s^2 C_1 C_2 - 3g_{m1} s C_2 + g_{m2} s C_1 + g_{m1} g_{m2}}{(g_{m2} + s C_2)(s C_1 + g_{m1})}$$

จัดรูปเป็น

$$\frac{i_{out}}{i_{in}} = \frac{s^2 + s \left(\frac{g_{m2}}{C_2} - 3 \frac{g_{m1}}{C_1} \right) + \frac{g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s \left(\frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2} \right) + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (ค1.12)$$

จากสมการที่ (ค1.12) ถ้ากำหนดให้ $g_{m2} = 3g_{m1}$ และ $C_1 = C_2$ วงจรที่นำเสนอจะสังเคราะห์ ฟังก์ชันกรองสัญญาณแบบตัดแถบความถี่อันดับสอง

$$\frac{i_{out}}{i_{in}} = \frac{s^2 + 3 \left(\frac{g_{m1}}{C_1} \right)^2}{s^2 + s \left(\frac{4g_{m1}}{C_1} \right) + 3 \left(\frac{g_{m1}}{C_1} \right)^2} \quad (ค1.13)$$

นอกจากนี้ถ้ากำหนดให้ $g_{m1} \geq g_{m2}$ และ $C_2 \geq C_1$ วงจรที่นำเสนอสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบกรองผ่านทุกความถี่อันดับสองได้ดังนี้

$$\frac{i_{out}}{i_{in}} = \frac{s^2 - s \left(\frac{2g_{m1}}{C_1} \right) + \left(\frac{g_{m1}}{C_1} \right)^2}{s^2 + s \left(\frac{2g_{m1}}{C_1} \right) + \left(\frac{g_{m1}}{C_1} \right)^2} \quad (ค1.14)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (ω_0) และค่าตัวประกอบคุณภาพ (Q) ของวงจรต่างมีค่า เท่ากับ

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (ค1.15)$$

และ

$$Q = \frac{\sqrt{g_{m1} g_{m2} C_1 C_2}}{g_{m1} C_2 + g_{m2} C_1} \quad (ค1.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค.2 การวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟและพาสซีฟ

ในการพิจารณาค่าความไว (sensitivity, S) ของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x สามารถกำหนดได้จากความสัมพันธ์ ดังนี้

$$\frac{\%change\ in\ Y}{\%change\ in\ X} = \frac{(\Delta Y / Y) \times 100\%}{(\Delta x / x) \times 100\%} \quad (ค.2.1)$$

ซึ่งหมายความว่าในการออกแบบวงจรกรองสัญญาณให้มีคุณสมบัติที่ตื้นั้น อัตราส่วนที่ได้จากสมการที่ (ค.2.1) ต้องมีค่าต่ำๆ ทั่วไปควรมีค่าน้อยกว่าหนึ่ง เมื่อกำหนดให้ S_x^Y แทนถึงค่าความไวของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x ดังนั้นสมการที่ (ค.2.1) จึงเขียนใหม่กลายเป็น

$$S_x^Y = \frac{\Delta Y / Y}{\Delta x / x} = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (ค.2.2)$$

สำหรับการวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟและพาสซีฟของวงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติก ดังรูปที่ ค.1 ซึ่งมีค่า ω_0 และค่า Q ของวงจรดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (ค.2.3)$$

$$Q = \frac{\sqrt{g_{m1}g_{m2}C_1C_2}}{g_{m1}C_2 + g_{m2}C_1} \quad (ค.2.4)$$

นำสมการที่ (ค.2.3) และ (ค.2.4) พิจารณาค่าความไว ω_0 และค่า Q ของวงจรต่อการแปรค่าองค์ประกอบแอกทีฟ g_{mi} ($i = 1, 2$) และ C_i ($i = 1, 2$) ในวงจร โดยมีขั้นตอนดังต่อไปนี้ เช่น การหาค่าความไวของ g_{m2} ต่อค่า ω_0

$$S_{g_{m2}}^{\omega_0} = \frac{g_{m2}}{\omega_0} \frac{\partial \omega_0}{\partial g_{m2}} \quad (ค.2.5)$$

แทนค่าสมการที่ (ค2.3) ลงในสมการที่ (ค2.5) จะได้

$$\begin{aligned}
 S_{g_{m2}}^{\omega_0} &= \frac{g_{m2}}{\left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)^{1/2}} \frac{\partial \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)^{1/2}}{\partial g_{m2}} \\
 &= \frac{1}{2}(g_{m2})^{1/2} \cdot (g_{m2})^{-1/2} \\
 &= \frac{1}{2}
 \end{aligned} \tag{ค2.6}$$

ดังนั้น ค่าความไวของพารามิเตอร์ ω_0 และ Q ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟในวงจร

$$S_{g_{m1}, g_{m2}}^{\omega_0} = \frac{1}{2} \tag{ค2.7}$$

และ

$$S_{g_{m1}}^Q = -S_{g_{m2}}^Q = -\frac{1(g_{m1}C_2 - g_{m2}C_1)}{2(g_{m1}C_2 + g_{m2}C_1)} \tag{ค2.8}$$

และอาศัยวิธีการเดียวกันก็จะได้ ค่าความไวของวงจรที่นำเสนอต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟได้ดังนี้

$$S_{C_1, C_2}^{\omega_0} = -\frac{1}{2} \tag{ค2.9}$$

และ

$$S_{C_2}^Q = -S_{C_1}^Q = -\frac{1(g_{m1}C_2 - g_{m2}C_1)}{2(g_{m1}C_2 + g_{m2}C_1)} \tag{ค2.10}$$

ค.3 การวิเคราะห์วงจรกรองสัญญาณไปควอดราติกโหมดกระแสแบบตัดแถบความถี่และแบบกรองผ่านทุกความถี่ในรูปที่ ค.1 ในกรณีที่ไม่มีอนุคมคติ

เมื่อคำนึงถึงผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ที่มีต่อสมรรถนะในการทำงานของวงจรแล้ว โดยอาศัยคุณสมบัติของวงจร CDTA กรณีที่ไม่มีอนุคมคติ ดังรูปที่ 3.2 เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน γ คือค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x ดังนั้นเมื่อพิจารณาผลกระทบในกรณีที่ไม่มีอนุคมคติของวงจรกรองสัญญาณไปควอดราติกโหมดกระแสที่นำเสนอในรูปที่ ค.1 ใหม่จะได้ฟังก์ชันถ่ายโอนกระแสของวงจрдังต่อไปนี้

พิจารณาที่โหนด A โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) เมื่อกำหนดให้ $i_1 = i_2 = i_{in}$ จะได้

$$-i_{in} - i_{z1} + \frac{v_A}{1/sC_1} = 0 \quad (ค3.1)$$

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 1 ในกรณีที่ไม่มีอนุคมคติจะได้

$$i_{z1} = -\alpha_n i_{n1}$$

$$i_{x1} = \gamma g_{m1} v_A$$

$$i_{z1} = -\gamma_1 \alpha_n g_{m1} v_A \quad (ค3.2)$$

นำสมการที่ (ค3.2) แทนลงในสมการที่ (ค3.1) จะได้

$$v_A = \frac{i_{in}}{(sC_1 + \gamma_1 \alpha_n g_{m1})} \quad (ค3.3)$$

พิจารณาที่ขั้ว x ของวงจร CDTA ตัวที่ 3 ในกรณีที่ไม่เป็นอุดมคติจะได้

$$i_{x3} = \gamma_3 g_{m3} R_{z3} \left(\alpha_{p3} i_{p3} - \alpha_{n3} \frac{v_A}{1} - \alpha_{n3} i_{x3} \right)$$

$$i_{x3} \left(\frac{1}{R_{z3}} + \gamma_3 \alpha_{n3} g_{m3} \right) = \gamma_3 g_{m3} (\gamma_1 \alpha_{p3} g_{m1} v_A - \alpha_{n3} s C_1 v_A)$$

โดยปกติแล้ว R_{z3} จะต่อที่ขั้ว z เทียบกับกราวด์ ซึ่งในกรณีนี้เห็นได้ว่า R_{z3} มีค่าสูงมากๆ หรือ ($R_{z3} \rightarrow \infty$) ดังนั้นสามารถใหม่ได้เป็น

$$i_{x3} = \left(\frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} - s C_1 \right) v_A \quad (ค3.4)$$

พิจารณาที่โหนด B โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) จะได้

$$-i_{in} - i_{z2} + \frac{v_B}{1} - i_{x3} = 0$$

$$-i_{in} - i_{z2} + \frac{v_B}{1} - \left(\frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} - s C_1 \right) v_A = 0 \quad (ค3.5)$$

พิจารณาที่ขั้ว z ของวงจร CDTA ตัวที่ 2 จะได้

$$i_{z2} = -\alpha_{n2} i_{n2}$$

$$i_{x2} = \gamma_2 g_{m2} v_B$$

$$i_{z2} = -\gamma_2 \alpha_{n2} g_{m2} v_B \quad (ค3.6)$$

นำสมการที่ (ค3.6) แทนลงในสมการที่ (ค3.5) จะได้

$$v_B = \frac{i_{in} + \left(\frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} - sC_1 \right) v_A}{(\gamma_2 \alpha_{n2} g_{m2} + sC_2)} \quad (\text{ค3.7})$$

พิจารณาที่ขั้ว x ของวงจร CDTA ตัวที่ 4 จะได้

$$i_{x4} = \left(\frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} - sC_2 \right) v_B \quad (\text{ค3.8})$$

นำสมการที่ (ค3.7) แทนลงในสมการที่ (ค3.8) จะได้

$$i_{x4} = \left(\frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} - sC_2 \right) \left(\frac{i_{in} + \left(\frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} - sC_1 \right) v_A}{(\gamma_2 \alpha_{n2} g_{m2} + sC_2)} \right)$$

$$i_{x4} = \frac{\left(\frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} - sC_2 \right) \left(i_{in} + \frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} v_A - sC_1 v_A \right)}{(\gamma_2 \alpha_{n2} g_{m2} + sC_2)}$$

$$i_{x4} = \frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} i_{in} - sC_2 i_{in} + s^2 C_1 C_2 v_A - \frac{\alpha_{p4} \gamma_2 g_{m2} s C_1}{\alpha_{n4}} v_A - \frac{\alpha_{p3} \gamma_1 g_{m1} s C_2}{\alpha_{n3}} v_A + \frac{\alpha_{p3} \alpha_{p4} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3} \alpha_{n4}} v_A}{(\gamma_2 \alpha_{n2} g_{m2} + sC_2)} \quad (\text{ค3.9})$$

พิจารณาที่โหนด C โดยใช้กฎของเคอร์ชอฟฟ์ (KCL) จะได้

$$i_{out} - i_{x3} - i_{x4} = 0 \quad (\text{ค3.10})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำสมการที่ (ค3.4) และสมการที่ (ค3.9) แทนลงในสมการที่ (ค3.10) จะได้

$$i_{out} = \left(\frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} i_{in} - sC_2 i_{in} + s^2 C_1 C_2 v_A - \frac{\alpha_{p4} \gamma_2 g_{m2} s C_1}{\alpha_{n4}} v_A - \frac{\alpha_{p3} \gamma_1 g_{m1} s C_2}{\alpha_{n3}} v_A + \frac{\alpha_{p3} \alpha_{p4} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3} \alpha_{n4}} v_A \right) / (\gamma_2 \alpha_{n2} g_{m2} + sC_2) + \left(-\frac{\gamma_1 \alpha_{p3} g_{m1}}{\alpha_{n3}} + sC_1 \right) v_A$$

$$i_{out} = \frac{\gamma_2 \alpha_{p4} g_{m2}}{\alpha_{n4}} i_{in} - sC_2 i_{in} + s^2 C_1 C_2 v_A - \frac{\alpha_{p4} \gamma_2 g_{m2} s C_1}{\alpha_{n4}} v_A + s^2 C_1 C_2 v_A - \frac{\alpha_{p3} \gamma_1 g_{m1} s C_2}{\alpha_{n3}} v_A + \frac{\alpha_{p3} \alpha_{p4} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3} \alpha_{n4}} v_A - \frac{\gamma_1 \alpha_{p3} g_{m1} s C_2}{\alpha_{n3}} v_A + \gamma_2 \alpha_{n2} g_{m2} s C_1 v_A - \frac{\alpha_{p3} \alpha_{n2} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3}} v_A / (\gamma_2 \alpha_{n2} g_{m2} + sC_2) \quad (ค3.11)$$

นำสมการที่ (ค3.3) แทนลงในสมการที่ (ค3.11) จะได้

$$\frac{i_{out}}{i_{in}} = \frac{s^2 C_1 C_2 - \gamma_1 \alpha_{n1} g_{m1} s C_2 + \frac{\gamma_2 \alpha_{p4} g_{m2} s C_1}{\alpha_{n4}} + \frac{\alpha_{n1} \alpha_{p4} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n4}}}{\gamma_1 \alpha_{p3} g_{m1} s C_2 - \frac{\alpha_{p3} \gamma_1 g_{m1} s C_2}{\alpha_{n3}} + \frac{\alpha_{p3} \alpha_{p4} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3} \alpha_{n4}} - \frac{\alpha_{p4} \gamma_2 g_{m2} s C_1}{\alpha_{n4}} - \frac{\alpha_{p3} \alpha_{n2} \gamma_1 \gamma_2 g_{m1} g_{m2}}{\alpha_{n3}} + \alpha_{n2} \gamma_2 g_{m2} s C_1} / (\gamma_2 \alpha_{n2} g_{m2} + sC_2) (\gamma_1 \alpha_{n1} g_{m1} + sC_1)$$

นำมาจัดรูปเป็น

$$\frac{i_{out}}{i_{in}} = s^2 + s \left(\frac{\alpha_{n2}\gamma_2 g_{m2}}{C_2} - \frac{\alpha_{n1}\gamma_1 g_{m1}}{C_1} - \frac{\alpha_{p3}\gamma_1 g_{m1}}{C_1} - \frac{\alpha_{p3}\gamma_1 g_{m1}}{C_1} \right) + \frac{\alpha_{n1}\alpha_{p4}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2} + \frac{\alpha_{p3}\alpha_{p4}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2} - \frac{\alpha_{p3}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2} - \frac{\alpha_{n4}}{C_1 C_2} + \frac{\alpha_{n3}\alpha_{n4}}{C_1 C_2} - \frac{\alpha_{n3}}{C_1 C_2} \quad (ค3.12)$$

$$s^2 + s \left(\frac{\alpha_{n1}\gamma_1 g_{m1}}{C_1} + \frac{\alpha_{n2}\gamma_2 g_{m2}}{C_2} \right) + \frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2}$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_0) และค่าตัวประกอบคุณภาพ (quality factor, Q) ของวงจรในกรณีไม่เป็นอุดมคติต่างมีค่าเท่ากับ

$$\omega_0 = \sqrt{\frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1 C_2}} \quad (ค3.13)$$

และ

$$Q = \frac{\sqrt{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2} C_1 C_2}}{\alpha_{n1}\gamma_1 g_{m1} C_2 + \alpha_{n2}\gamma_2 g_{m2} C_1} \quad (ค3.14)$$

ค.4 การวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟและพาสซีฟในกรณีไม่เป็นไปตามอุดมคติ

สำหรับการวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟและพาสซีฟของวงจรกรองสัญญาณโหมคกระแสบางแบบไบควอดราติกในกรณีที่ไม่เป็นไปตามอุดมคติ เมื่อนำสมการที่ (ค3.13) และ (ค3.14) พิจารณาค่าความไว ω_0 และค่า Q ของวงจรต่อการแปรค่าองค์ประกอบแอกทีฟ g_{mi} ($i = 1, 2$) และ C_i ($i = 1, 2$) ในวงจร โดยมีขั้นตอนดังต่อไปนี้ เช่น การหาค่าความไวของ g_{m2} ต่อค่า ω_0

$$S_{g_{m2}}^{\omega_0} = \frac{g_{m2}}{\omega_0} \frac{\partial \omega_0}{\partial g_{m2}} \quad (ค4.1)$$

แทนค่าสมการที่ (ค3.13) ลงในสมการที่ (ค4.1) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 S_{g_{m2}}^{\omega_0} &= \frac{g_{m2}}{\left(\frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1C_2}\right)^{1/2}} \frac{\partial \left(\frac{\alpha_{n1}\alpha_{n2}\gamma_1\gamma_2 g_{m1}g_{m2}}{C_1C_2}\right)^{1/2}}{\partial g_{m2}} \\
 &= \frac{1}{2}(g_{m2})^{1/2} \cdot (g_{m2})^{-1/2} \\
 &= \frac{1}{2}
 \end{aligned} \tag{ท4.2}$$

ดังนั้น ค่าความไวของพารามิเตอร์ ω_0 และ Q ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอกทีฟในวงจร

$$S_{g_{m1}, g_{m2}}^{\omega_0} = \frac{1}{2} \tag{ท4.3}$$

และ

$$S_{g_{m1}}^Q = -S_{g_{m2}}^Q = -\frac{1(\alpha_{n1}\gamma_1 g_{m1}C_2 - \alpha_{n2}\gamma_2 g_{m2}C_1)}{2(\alpha_{n1}\gamma_1 g_{m1}C_2 + \alpha_{n2}\gamma_2 g_{m2}C_1)} \tag{ท4.4}$$

และอาศัยวิธีการเดียวกันก็จะได้ ค่าความไวของวงจรที่นำเสนอต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟได้ดังนี้

$$S_{C_1, C_2}^{\omega_0} = -\frac{1}{2} \tag{ท4.5}$$

และ

$$S_{C_2}^Q = -S_{C_1}^Q = -\frac{1(\alpha_{n1}\gamma_1 g_{m1}C_2 - \alpha_{n2}\gamma_2 g_{m2}C_1)}{2(\alpha_{n1}\gamma_1 g_{m1}C_2 + \alpha_{n2}\gamma_2 g_{m2}C_1)} \tag{ท4.6}$$

ภาคผนวก ง

บทความวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารทางวิชาการและการประชุมวิชาการทางด้านวิศวกรรมอิเล็กทรอนิกส์และการสื่อสารในระดับชาติ และระดับนานาชาติในวิทยานิพนธ์นี้มีจำนวน 2 บทความดังต่อไปนี้

- [1] N. Marungreang, W. Tanjaroen, T. Pukkalanun and W. Tangsrirat, "Electronically tunable phase shifter using CDTAs", **Proceedings of The 1st Asia-Pacific Signal and Information Processing Association 2009 Annual Summit and Conference (APSIPA ASC 2009)**, Sapporo, Japan, pp.311-314, 2009.
- [2] N. Marungreang, W. Tangsrirat and W. Surakamponorn, "Resistorless electronically controllable current-mode quadrature oscillator", **Proceedings of The 12th International Analog VLSI Workshop (IEEJ 2009)**, Chiang Mai, Thailand, pp.141-145, 2009.

APSIPA
Asia-Pacific

Abstract of APSIPA ASC 2009

Asia-Pacific Signal and Information
Processing Association
2009 Annual Summit and
Conference

October 4, 2009

International Conference Hall

Hibiya, Sapporo, Japan



Research

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electronically Tunable Phase Shifter Using CDTAs

Nattaphon Marungreang* Wason Tanjaroen† Tattaya Pukkalanun* Worapong Tangsrirat*

*Department of Control Engineering, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Ladkrabang, Bangkok 10520, THAILAND
E-mail: hacker_boy111@hotmail.com, ktworapo@kmitl.ac.th, Tel/Fax: +66-2-326-4205

†Department of Electrical Engineering, Faculty of Engineering Si Racha,
Kasetsart University Si Racha Campus (KUSRC), Si Racha, Chonburi, 20230, THAILAND
E-mail: eng_oui@hotmail.com

Abstract— The realization of an electronically tunable phase shifter using current differencing transconductance amplifiers (CDTAs) as active components is presented. The proposed filter employs only two CDTAs and one virtually grounded capacitor, which its phase shift can be electronically adjusted by varying the bias current of the CDTA. The circuit also exhibits high-output impedance, which is easy cascading in the current-mode operation. As application example, the current-mode biquad filter based on the proposed CDTA-based phase shifter circuit is also presented. PSPICE simulation results of the proposed circuit and its application are given to confirm the theoretical analysis.

I. INTRODUCTION

The phase shifter is widely used in analog signal-processing applications. In general, it is used for phase shifting from 0° to 180° (or from 180° to 0°), while keeping the amplitude of the signal constant over the frequency range of interest. It can also be used to realize universal biquadratic filters, to synthesize quadrature and multiphase oscillators, and to implement high quality factor frequency selective filters [1]-[6]. Current-mode circuits are receiving much attention because of their potential advantages such as wider bandwidth, wider dynamic range, simpler circuitry, and lower power consumption. Considering this fact, a number of current-mode first-order allpass filter realizations using different active building blocks were reported in the literature [6]-[10]. Most of these circuits use a large passive component count and suffer from the need of passive component ratio-matching conditions. Moreover, none of them are electronically adjustable. Although first-order translinear-C current-mode allpass sections with electronic tuning properties were reported in [11], they suffers from low output impedances.

In this paper, we propose an electronically tunable phase shifter realization using only two CDTAs and one virtually grounded capacitor. Due to electronically tunability properties of the CDTA [6], [12], the phase response of the proposed circuit can be adjusted by an external bias current. No component-matching condition for realizing the allpass function is required. Also, the circuit is cascable and suitable for monolithic integration. The second-order current-mode notch and allpass filters consisting of the proposed CDTA-based phase shifter sections are also discussed as an

application example. Simulation results that agree very well with the theoretical values are obtained.

II. CURRENT DIFFERENCING TRANSCONDUCTANCE AMPLIFIER (CDTA)

The electrical symbol of the CDTA is shown in Fig.1, where p and n are input terminals, z and x are output terminals. The terminal relations of the CDTA can be expressed by the following equations :

$$v_p = v_n = 0, \quad i_z = i_p - i_n \quad \text{and} \quad i_x = g_m v_z = g_m Z_z i_z \quad (1)$$

where g_m is the transconductance gain of the CDTA, and Z_z is an impedance connected at the terminal z. From equation (1) can conclude that the current through the terminal z (i_z) follows the difference of the currents through the terminals p and n ($i_p - i_n$), and flows from the terminal z into an outside impedance Z_z . The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m), which is electronically controllable by an external bias current.

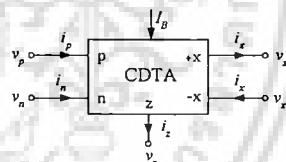


Figure 1. Symbol of the CDTA

The possible bipolar implementation of the CDTA circuit used in this work is shown in Fig.2 [13]-[14]. It mainly consists of a current subtractor formed by current followers Q_{1p} - Q_{4p} and Q_{1n} - Q_{4n} , and a multiple-output transconductance amplifier Q_8 - Q_{20} that converts the voltage drop at the terminal z (v_z) to its corresponding differential output currents i_x . In this case, the transconductance gain g_m is directly proportional to the external bias current I_B , which can be written by :

$$g_m = \frac{I_B}{2V_T} \quad (2)$$

where $V_T \cong 26$ mV at 27°C is the thermal voltage.

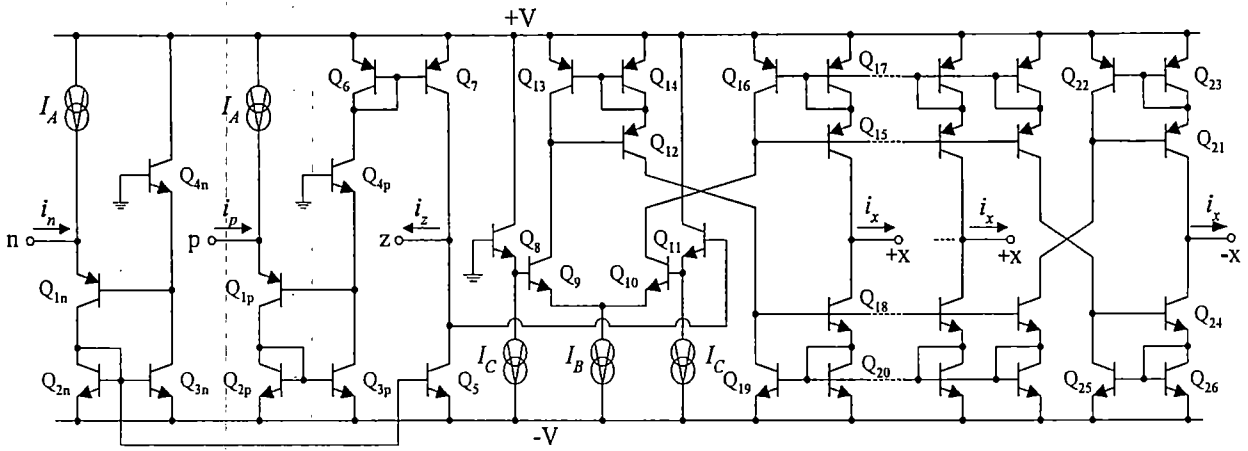


Figure 2. Possible bipolar implementation of the CDTA.

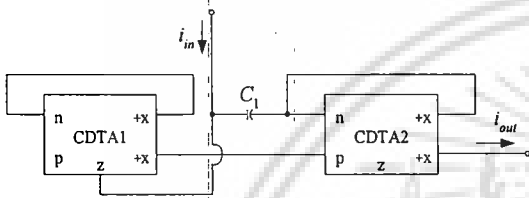


Figure 3. Proposed electronically tunable phase shifter using CDTAs.

III. PROPOSED CIRCUIT

The proposed electronically tunable phase shifter employing two CDTAs and one virtually grounded capacitor is shown in Fig 3. From routine calculations for the proposed filter, the current transfer function can be given by :

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{\left(1 - s \frac{C_1}{g_{m1}}\right)}{\left(1 + s \frac{C_1}{g_{m1}}\right)} \quad (3)$$

Equation (3) shows that the circuit in figure 3 realizes the first-order allpass transfer function. Because the output terminal of the proposed first-order allpass filter is connected to the x terminal of the CDTA2, the output terminal can be directly connected to the next stage. Where g_{m1} is the transconductance of CDTA1. For CDTA2, its transconductance can be set arbitrary. The pole frequency (ω_o) and the phase response (ϕ) can be found as :

$$\omega = \frac{g_{m1}}{C_1} \quad (4)$$

and
$$\phi = -2 \tan^{-1} \left(\frac{\omega C_1}{g_{m1}} \right) \quad (5)$$

Therefore, the phase response of the proposed phase shifter can be electronically controlled through CDTA's bias current.

IV. SIMULATION RESULTS

To verify the theoretical analysis, PSPICE simulation has been used to confirm the characteristics of the proposed filter of Fig.3. In simulations, the CDTA was performed with the transistor model of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [15]. The bias conditions were chosen as : $V = \pm 3V$, $I_A = 100 \mu A$, $I_C = 50 \mu A$ and $C_1 = 1 \text{ nF}$. I_B is given externally to control the transconductance.

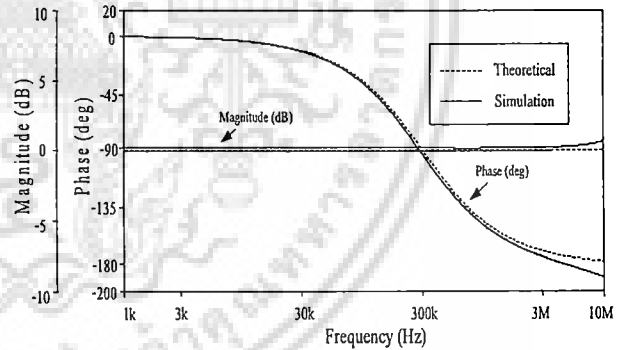


Figure 4. Magnitude and phase responses of the proposed electronically tunable phase shifter.

To obtain $f_o \approx 292 \text{ kHz}$, while their theoretical value is $f_o = \omega_o/2\pi \approx 318 \text{ kHz}$, the active and passive components were chosen as : $g_{m1} = 2 \text{ mA/V}$ ($I_B = 100 \mu A$), and $C_1 = 1 \text{ nF}$. Fig.4 shows the magnitude and phase responses of the electronically tunable phase shifter, which is obvious that the

simulated responses are found to be in good agreement with the theoretically predicted behavior.

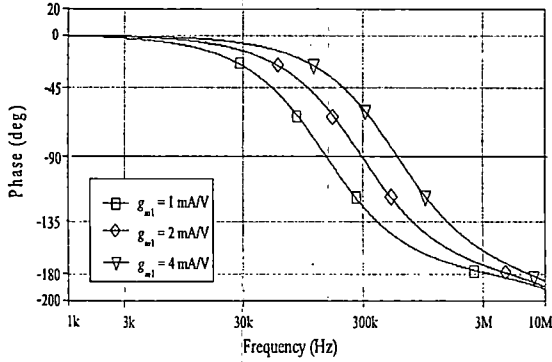


Figure 5. Simulated phase responses of the proposed electronically tunable phase shifter when g_{m1} is varied.

To demonstrate the electronically controllability property of the phase shift, Fig.5 shows the simulated phase responses of the proposed electronically tunable phase shifter when g_{m1} is respectively adjusted to 1 mA/V, 2 mA/V and 4 mA/V. From the simulations, it can be observed that the phase shift are approximately located at -127° , -90° and -53° , while the theoretical values are -126° , -90° and -50° , respectively.

V. APPLICATION EXAMPLE

As an application of the proposed CDTA-based phase shifter circuit, the current-mode biquadratic filter realizing both notch and allpass functions is implemented. The resulting circuit is now shown in Fig.6. By setting $i_1 = i_2 = i_m$, the current transfer function of this circuit can be given by:

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{\left[s^2 + s \left(\frac{g_{m2}}{C_2} - 3 \frac{g_{m1}}{C_1} \right) + \frac{g_{m1}g_{m2}}{C_1C_2} \right]}{\left[s^2 + s \left(\frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2} \right) + \frac{g_{m1}g_{m2}}{C_1C_2} \right]} \quad (6)$$

From equation (6), if $g_{m2} = 3g_{m1}$ and $C_1 = C_2$, a second-order notch function can be realized. Moreover, if $g_{m1} \geq g_{m2}$ and $C_2 \geq C_1$, a second-order allpass function can also be obtained. The pole angular frequency (ω_0) and the quality factor (Q) of the proposed filter can be expressed as:

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (7)$$

and

$$Q = \frac{\sqrt{g_{m1}g_{m2}C_1C_2}}{g_{m1}C_2 + g_{m2}C_1} \quad (8)$$

The sensitivities with respect to the active and passive parameters can be written as :

$$S_{g_{m1}, g_{m2}}^{\omega_0} = -S_{C_1, C_2}^{\omega_0} = \frac{1}{2} \quad (9)$$

and

$$S_{g_{m1}, C_2}^Q = -S_{g_{m2}, C_1}^Q = -\frac{1(g_{m1}C_2 - g_{m2}C_1)}{2(g_{m1}C_2 + g_{m2}C_1)} \quad (10)$$

It is important to note that the active and passive sensitivities are lower than 0.5 in magnitude.

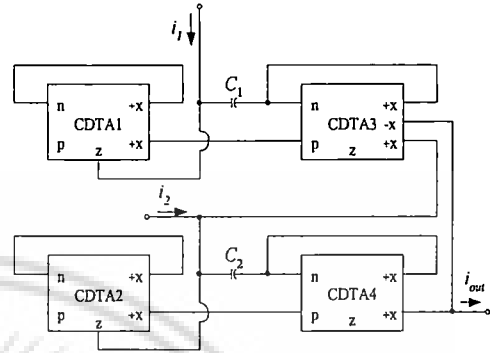


Figure 6. Current-mode biquadratic filter using the proposed CDTA-based phase shifter sections.

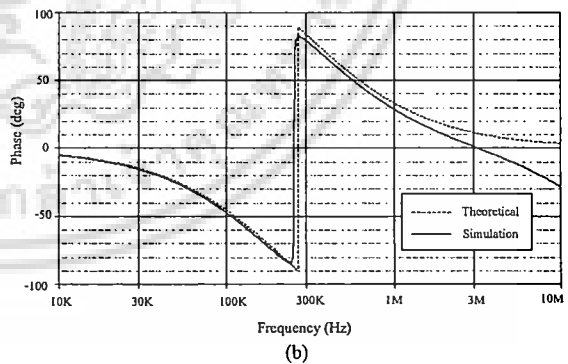
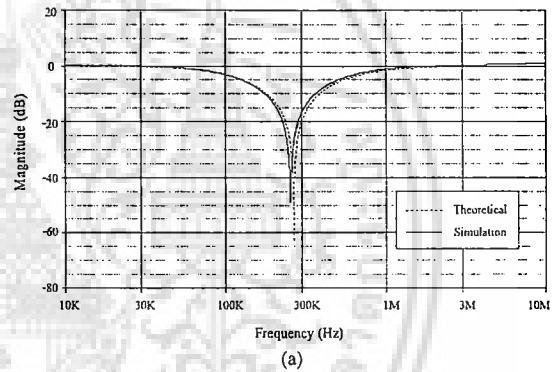


Figure 7. Theoretical and simulated results of the notch filter of Fig.6 (a) magnitude response (b) phase response

Fig.7 depicts the simulated magnitude and phase responses of the notch filter of Fig.6 with $g_{m1} = 1 \text{ mA/V}$, $g_{m2} = 3 \text{ mA/V}$ and $C_1 = C_2 = 1 \text{ nF}$. Fig.8 shows the simulated frequency responses of the allpass filter of Fig.6, comparing with the ideal responses, when $g_{m1} = g_{m2} = 2 \text{ mA/V}$ and $C_1 = C_2 = 1 \text{ nF}$. It should be noted from both figures that, by properly setting the g_m -value, the filter can realize current-mode second-order notch and allpass filter functions without changing the circuit topology.

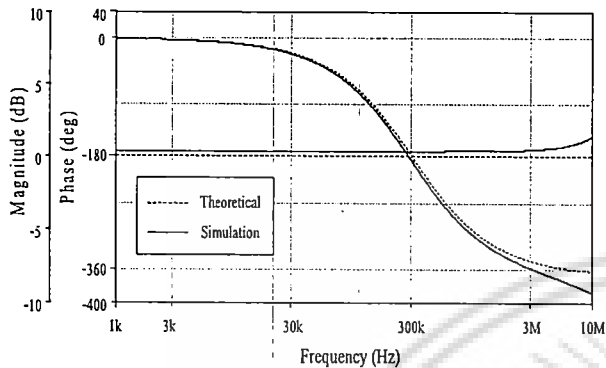


Figure 8. Magnitude and phase responses of the allpass filter of Fig.6

VI. CONCLUSIONS

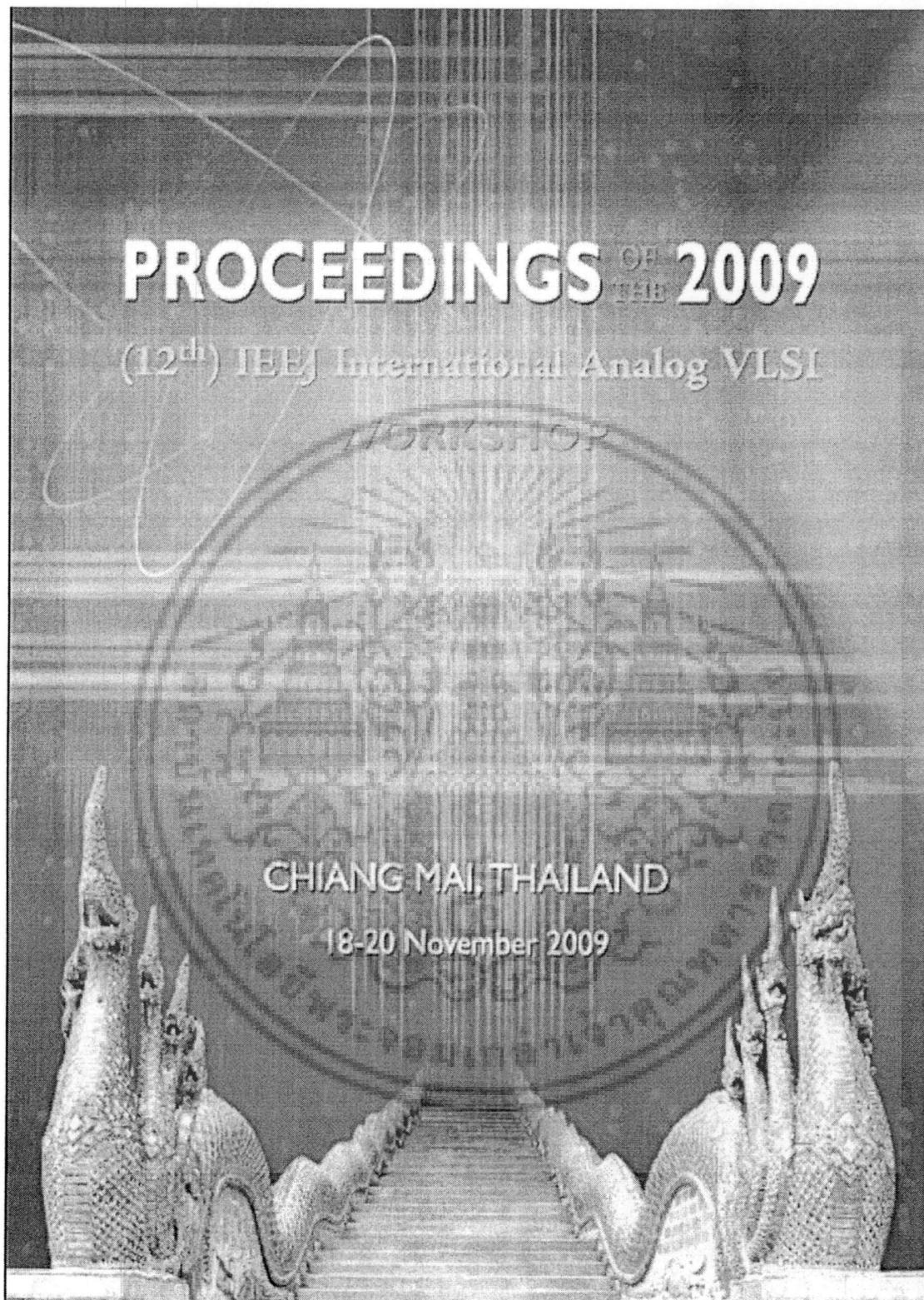
This paper has been proposed a new configuration for the realization of electronically tunable phase shifter. The proposed filter requires two CDTAs and a single virtually grounded capacitor, thus results in a canonical allpass filter. The output of the proposed circuit exhibits high-output impedance that makes the circuit attractive from the viewpoint of cascading in current mode. An application example of the current-mode second-order notch and allpass filter realization is also given to demonstrate the design possibilities using the proposed CDTA-based phase shifter section. PSPICE simulation results are given to confirm the theory.

REFERENCES

- [1] O. Cicekoglu, H. Kuntman, and S. Berk, "All-pass filters using a single current conveyor", *Int. J. Electron.*, vol.86, pp.947-955, 1999.
- [2] J. W. Hong, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors", *Computers and Electrical Engineering*, vol. 31, pp. 81-92, 2005.
- [3] S.J.G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems", *Microelectron. J.*, vol.31, pp.9-13, 2000.
- [4] R. Tarmy and M. S. Ghausi, "Very high Q, insensitive active RC networks", *IEEE Trans. Circuit Theory*, vol. CT-17, pp. 358-366, 1970.
- [5] G. S. Moschytz, "A high Q, insensitive active RC network, similar to the Tarmy-Gausi circuit, but using single-ended operational amplifiers", *Electron. Lett.*, vol.8, pp.458-459, 1972.
- [6] A. U. Keskin and D. Biölek, "Current-mode quadrature oscillator using current differencing transconductance

amplifiers (CDTA)". *IEE Proc. G, Circuits, Devices and Systems*, vol.153, pp.214-218, 2006.

- [7] A. Toker, S. Ozoguz, O. Cicekoglu and C. Acar, "Current-mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration", *IEEE Trans. Circuit and System-II : Analog and Digital Signal Processing*, vol.47, pp.949-954, 2000.
- [8] S. Maheshwari and I. A. Khan, "Novel first-order allpass sections using a single CCIIP", *Int. J. Electron.*, vol.88, pp.773-778, 2001.
- [9] S. Kilinc and U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier", *Analog Integrated Circuits and Signal Processing*, vol.41, pp.47-53, 2004.
- [10] J. W. Horng, C. L. Hou, C. M. Chang, W. Y. Chung, H. L. Liu, and C. T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCIs", *Int. J. Electron.*, vol.93, pp.613-621, 2006.
- [11] S. Maheshwari and I. A. Khan, "Simple first-order translinear-C current-mode allpass sections", *Int. J. Electron.*, vol.90, pp.79-85, 2003.
- [12] D. Biölek, "CDTA- Building block for current-mode analog signal processing", *Proceedings of the ECCTD'03*, vol. III, Krakow, Poland; pp.397-400, 2003.
- [13] W. Tanjaroen, T. Dumawipata, S. Unhavanich, W. Tangsrirat, W. Surakamponorn, "Design of current differencing transconductance amplifier and its application to current-mode KHN biquad filter", *Proceedings of the ECTI-CON 2006*, vol.2, Thailand, pp.497-500, 2006.
- [14] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", *Int. J. Electron. Commun. (AEU)*, vol.61, pp.209-214, 2007.
- [15] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proc. G, Circuits, Devices and Systems*, vol.140, pp.406-416, 1993.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Resistorless Electronically Controllable Current-Mode Quadrature Oscillator

Nattaphon Marungreang

Worapong Tangsirat

Wanlop Surakamponorn

Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang (KMITL),
Chalongkrung rd., Ladkrabang, Bangkok 10520, Thailand
E-mail: hacker_boy111@hotmail.com, ktworapo@kmitl.ac.th

Abstract The resistorless electronically controllable current-mode quadrature oscillator is presented. The proposed oscillator circuit is realized through the cascade connection of the phase shifter circuit and integrator, which employs only three current differencing transconductance amplifiers (CDTAs) and two capacitors. The outputs of two current sinusoidal waveforms with 90° phase difference are available from the configuration. Both outputs have high impedances, which can be directly cascaded in current-mode operation. The oscillation condition and oscillation frequency (ω_0) of the proposed oscillator circuit are electronically adjusted by varying the bias currents of the CDTAs. PSPICE simulation results of the proposed circuit are given to confirm the theoretical analysis.

Keywords : CDTA, current mode, quadrature oscillator

I. INTRODUCTION

The quadrature sinusoidal oscillator plays an essential electronic circuit, because it can produce two sinusoidal outputs of identical frequency but of 90° phase shift, as for example in telecommunications for quadrature mixers and single-sideband generators [1] or for measurement purposes in vector generator or selective voltmeters [2]. Therefore, quadrature oscillators are widely used in many communications, signal processing and instrumentation systems. Many quadrature oscillator circuits have been reported in [3]-[11]. Note that these earlier quadrature oscillators in [3]-[7] operated in voltage-mode. Recently, the current-mode approach of signal processing has offered elegant solutions for analog circuit problems. The main advantages of this operation mode are wider bandwidth, high frequency response, simpler circuitry, and lower power consumption. Thus, the quadrature oscillator structures operating in current-mode have then been proposed [8]-[11]. However, most of these circuits use a large passive and/or active component count [8]-[11], and cannot be electronically

controlled [8]-[10]. By recently introducing the CDTAs in 2003 [12], it has attracted considerable attention of analog designers due to recent developments in current-mode analog integrated circuits [13]-[17]. The CDTA is also useful for quadrature oscillator design. The CDTA-based quadrature oscillator circuit was then introduced by Keskin and Biolek [16]. However, this configuration employs a large number of external passive resistors. Although resistorless realizations of an tunable current-mode quadrature oscillator using CDTAs as major active elements were reported in [17]. However, the CDTA is still being used in a large amount, i.e., four CDTAs.

Therefore, we present the resistorless electronically controllable current-mode quadrature oscillator. This type of circuit is composed of the phase shifter circuit and integrator, containing totally three CDTAs and two capacitors without an external passive resistor. The circuit can produce two sinusoidal waveforms with 90° phase difference, all at high output impedances. In addition, the circuit permits current tuning of the oscillation condition and oscillation frequency (ω_0), which is important from integration. PSPICE simulation results of the proposed circuit are given to confirm the theoretical analysis.

II. CURRENT DIFFERENCING TRANSCONDUCTANCE AMPLIFIER (CDTA)

The electrical symbol of the CDTA is shown in Fig.1, where p and n are input terminals, z and x are output terminals. The terminal relations of the CDTA can be expressed by the following equations :

$$v_p = v_n = 0, \quad i_z = i_p - i_n \quad \text{and} \quad i_x = g_m v_z = g_m Z_z i_z \quad (1)$$

where g_m is the transconductance gain of the CDTA, and Z_z is an impedance connected at the terminal z . From equation (1), the current through the terminal z (i_z) follows the difference of

the currents through the terminals p and n (i_p-i_n), and flows from the terminal z into an outside impedance Z_z . The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m), which is generally controllable by an electronic means.

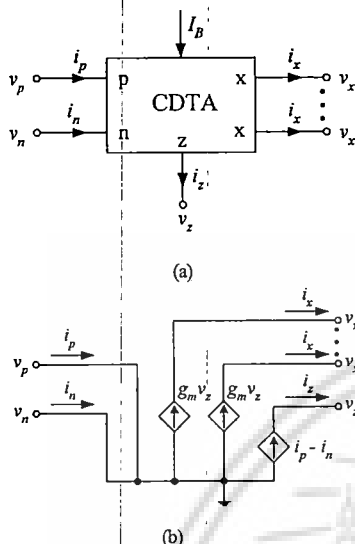


Fig. 1. Symbol of the CDTA
(a) circuit symbol (b) equivalent circuit

The possible bipolar implementation of the CDTA circuit used in this work is shown in Fig.2 [14]. It mainly consists of a current subtractor formed by current followers $Q_{1p}-Q_{4p}$ and $Q_{1n}-Q_{4n}$, and a multiple-output transconductance amplifier Q_8-Q_{20} that converts the voltage drop at the terminal z (v_z) to its corresponding differential output currents i_x . In this case, the transconductance gain g_m is directly proportional to the external bias current I_B , which can be written by :

$$g_m = \frac{I_B}{2V_T} \quad (2)$$

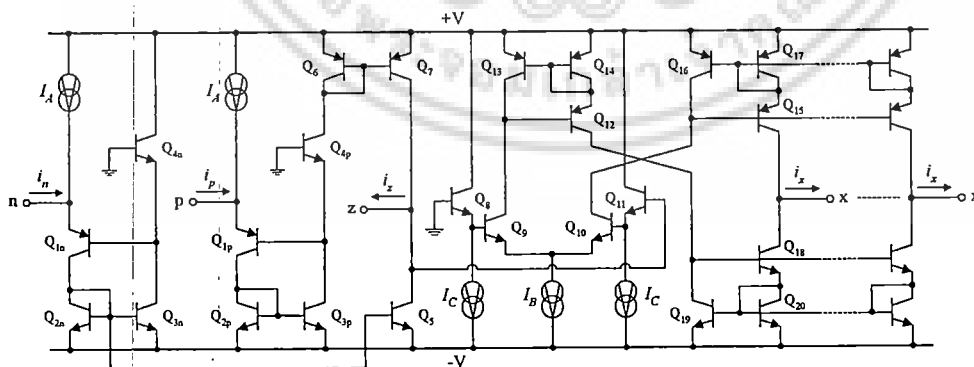


Fig. 2 CDTA implementation using bipolar technology.

where $V_T \cong 26$ mV at 27°C is the thermal voltage.

III. ELECTRONICALLY TUNABLE PHASE SHIFTER USING CDTAs.

The proposed electronically tunable phase shifter employing two CDTAs and one virtually grounded capacitor is shown in Fig 3. From circuit analysis, the current transfer function can be given by :

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{\left(1 - s \frac{C_1}{g_{m1}}\right)}{\left(1 + s \frac{C_1}{g_{m1}}\right)} \quad (3)$$

The pole frequency (ω_0) and the phase response (ϕ) can be found as :

$$\omega = \frac{g_{m1}}{C_1} \quad (4)$$

and

$$\phi = -2 \tan^{-1} \left(\frac{\omega C_1}{g_{m1}} \right) \quad (5)$$

It is clearly seen from equation (5) that the phase response of the circuit can be electronically controlled through CDTA's bias current.

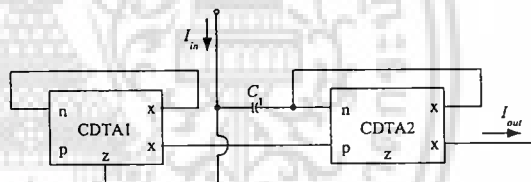


Fig. 3 Electronically tunable phase shifter using CDTAs.

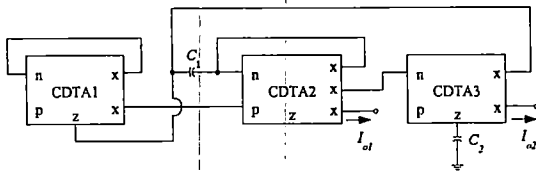


Fig. 4. Proposed resistorless electronically controllable current-mode quadrature oscillator.

IV. PROPOSED CURRENT-MODE QUADRATURE OSCILLATOR

Based on the CDTA-based electronically tunable phase shifter of Fig. 3, the proposed resistorless current-mode quadrature oscillator is shown in Fig. 4. The configuration is composed of the phase shifter (CDTA1, CDTA2 and C_1) and the integrator (CDTA3 and C_2). Routine circuit analysis using equation (1) yield, the characteristic equation as :

$$s^2 + s \left(\frac{g_{m1}}{C_1} - \frac{g_{m3}}{C_2} \right) + \frac{g_{m1}g_{m3}}{C_2C_1} = 0 \quad (6)$$

From equation (6), the oscillation condition and the oscillation frequency (ω_0) obtained from the proposed circuit can be given by :

$$\frac{g_{m1}}{C_1} = \frac{g_{m3}}{C_2} \quad (7)$$

and

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}}{C_1C_2}} \quad (8)$$

Furthermore, if we setting $C_1 = C_2 = C$ and $g_{m1} = g_{m3} = g_m$, then the proposed oscillator circuit of Fig.4 can be controlled to oscillate at the oscillation frequency of

$$f_0 = \frac{\omega_0}{2\pi} = \frac{g_m}{2\pi C} \quad (9)$$

It should be noted from equation (9) that the frequency of oscillation can be controlled electronically by linearly adjusting the transconductance gain g_m or the external bias current I_B .

Also from Fig.4, the relationship between two quadrature outputs I_{o1} and I_{o2} can be expressed as:

$$\frac{I_{o2}}{I_{o1}} = \frac{g_{m3}}{sC_2} \quad (10)$$

which shows that the phase difference (ϕ) between I_{o2} and I_{o1} is equal to

$$\phi = 90^\circ \quad (11)$$

This guarantees that the current I_{o2} and I_{o1} are to be quadrature outputs.

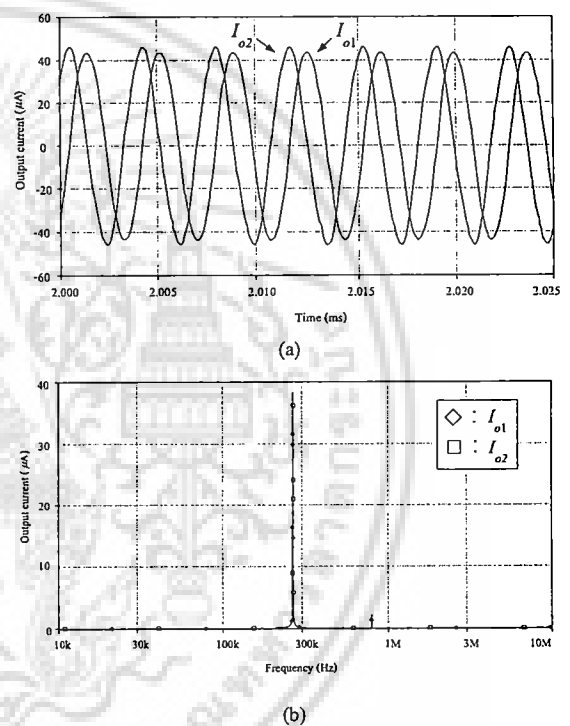


Fig.5: Simulation results of the quadrature outputs I_{o1} and I_{o2} of the proposed oscillator.

(a) output waveforms (b) output spectrums.

V. SIMULATION RESULTS

To verify the theoretical analysis, PSPICE simulation has been used to confirm the characteristics of the proposed filter of Fig.4. In simulations, the CDTA was performed with the transistor model of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [18]. The power supply

voltages were chosen to be $\pm V = \pm 3$ V and the values of the bias currents were equal to $I_A = 100 \mu\text{A}$ and $I_C = 50 \mu\text{A}$.

Fig.5(a) depicts the simulated output waveforms of the quadrature oscillator of Fig. 4 with $I_B = I_{B1} = I_{B2} = I_{B3} = 100 \mu\text{A}$ ($g_m = g_{m1} = g_{m2} = g_{m3} = 2 \text{ mA/V}$) and $C_1 = C_2 = 1 \text{ nF}$. This setting leads to obtain $f_o \cong 318 \text{ kHz}$, while their simulated values are equal to $f_o \cong 283 \text{ kHz}$. Fig.5(b) shows the simulated frequency spectrums of the quadrature outputs I_{o1} and I_{o2} . Additionally, analysis of the total harmonic distortion obtained from the circuit operation can be summarized in Table 1.

Table 1 : Total harmonic distortion analysis

Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase
1	2.837E+05	9.580E-06	1.000E+00	-5.952E+01	0.000E+00
2	5.673E+05	1.022E-07	1.067E-02	6.933E+01	1.884E+02
3	8.510E+05	2.001E-08	2.089E-03	9.210E+01	2.707E+02
4	1.135E+06	9.882E-08	1.032E-02	1.221E+02	3.602E+02
5	1.418E+06	7.545E-08	7.876E-03	1.128E+02	4.104E+02
DC Component = -2.560074E-08					
Total Harmonic Distortion = 1.692967E+00 Percent					

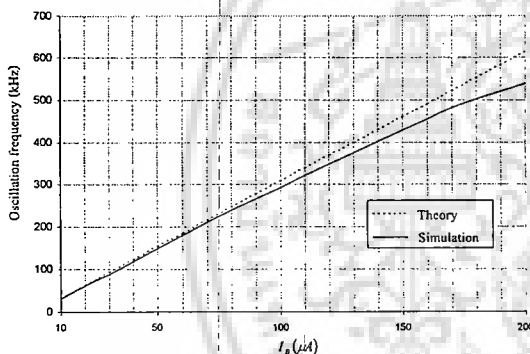


Fig.6: Simulation oscillation frequency of the proposed quadrature oscillator when I_B is varied.

Fig.6 depicts the simulated oscillation frequency error when I_B is varied. The deviations between the theoretical calculated from equation (9) and simulated values are less than 2%, 4%, 6% and 12% for I_B within the ranges 10-50 μA , 50-100 μA , 100-150 μA and 150-200 μA , respectively.

VI. CONCLUSION

The resistorless realization of an electrically tunable current-mode quadrature oscillator is presented. The proposed oscillator circuit is realized through the cascade connection of the phase shifter circuit and

integrator, which employs only three CDTAs and two capacitors. The proposed quadrature oscillator circuit offers the following advantages ; (i) two quadrature sinusoidal output waveforms of 90° phase shift are obtained simultaneously; (ii) it provides high output impedance; (iii) the oscillation condition and the oscillation frequency (ω_0) are controllable electronically. PSPICE simulation results of the proposed circuit is given to confirm the theoretical analysis.

VII. ACKNOWLEDGEMENT

This work was supported by the Commission on Higher Education, Ministry of Education, Thailand, through the Research Group Development Program (CHE-RG-01A), Research Group in Microelectronics for Communications.

VIII. REFERENCES

- [1] P. Horowitz and W. Hill, "The Art of Electronics, Cambridge", U.K., Cambridge University Press, p.291, 1991.
- [2] U. Tietze and C. Schenk, "Electronic Circuits : Design and Applications", Berlin, Germany, Springer, pp.795-796, 1991.
- [3] R. Holzel, "A simple wide-band sine wave quadrature oscillator", *IEEE Trans. Instrum. Meas.*, vol.42, pp.758-760, 1993.
- [4] M.T. Ahmed, I. A. Khan and N. Minhaj, "On transconductance-C quadrature oscillators", *Int. J. Electron.*, vol.83, pp.201-207, 1997.
- [5] A.M. Soliman, "Synthesis of grounded capacitor and grounded resistor oscillators", *J. Franklin Institute*, vol.336, pp.735-746, 1999.
- [6] I.A. Khan and S. Khwaja, "An integrable Gm-C quadrature oscillator", *Int. J. Electron.*, vol.87, pp.1353-1357, 2000.
- [7] J.W. Horng, C.L. Hou, C.M. Chang, W.Y. Chung, H.W. Tang and Y.H. Wen, "Quadrature oscillator using CCII's", *Int. J. Electron.*, vol.92, pp.21-31, 2005.
- [8] J.J. Chen, C.C. Chen, H.W. Tsao, and S.I. Liu, "Current-mode oscillator using single current follower", *Electron. Lett.*, vol.27, pp.2056-2059, 1991.
- [9] M.T. Abuelma'atti, "Grounded capacitor current-mode oscillator using single current

- follower”, *IEEE Trans. Circuits Syst.-I : Fundamental Theory and Applications*, vol.39, pp.1018-1020, 1992.
- [10] J. W. Horng, “Current-mode quadrature oscillator with grounded capacitors and resistors using two DVCCs”, *IEICE Trans. Fundamentals*, vol.E86-A, pp.2152-2154, 2003.
- [11] S. Minaei and O. Cicekoglu, “New current-mode integrator, all-pass section and quadrature oscillator using only active elements”, *1st IEEE Int. Conf. Circuits and Systems for Communications*, pp.70-73, 2002.
- [12] D. Biolek, “CDTA- Building block for current-mode analog signal processing”, *Proceeding of the ECCTD '03*, vol. III, Krakow, Poland; pp.397-400, 2003.
- [13] N. A. Shah, Munazah Quadri & S. Z. Iqbal, “Realization of CDTA based current-mode universal filter”, *Indian Journal of Pure & Applied Physics*, vol. 46, pp.283-285, April 2008.
- [14] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, “Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers”, *Int. J. Electron. Commun. (AEU)*, vol.61, pp.209-214, 2007.
- [15] D. Prasad, D.R. Bhaskar, and A.K. Singh “Universal current-mode biquad filter using dual output current differencing transconductance amplifier”, *Int. J. Electron. Commun. (AEU)*, vol.63, pp.497-501, 2009.
- [16] A. U. Keskin and D. Biolek, “Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)”, *IEE Proceeding-Circuits, Devices and Systems*, vol. 153, no. 3, p. 214-218, 2003.
- [17] D. Biolek, V. Eiolkova, A. U. Keskin, “Current mode quadrature oscillator using two CDTAs and two grounded capacitors”, *Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering*, Canary Islands, Spain, pp. 368-370, 2006.
- [18] D. R. Frey, “Log-domain filtering : an approach to current-mode filtering”, *IEE Proc. G, Circuits, Devices and Systems*, vol.140, pp.406-416, 1993.