

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วยโครงสร้างโครงข่าย  
ผ่านทุกความถี่โดยใช้วงจรสายพานกระแสควบคุมด้วยกระแส

CCCI-BASED CURRENT-MODE QUADRATURE SINUSOIDAL OSCILLATOR  
WITH ALL-PASS NETWORK



T117881

กานต์ดนัย แสนเสนาะพันธ์

KANDANAI SANSANOHPHAN

พ.ศ.  
ก432จ  
2554

เลขหมู่.....  
เลขทะเบียน.....**117881**.....  
วัน,เดือน,ปี.....**22 ต.ค. 2554**.....

b.....**12350503**.....  
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2554

KMITL-2011-EN-M-010-064

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**CCII-BASED CURRENT-MODE QUADRATURE SINUSOIDAL OSCILLATOR  
WITH ALL-PASS NETWORK**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2011**

**KMITL-2011-EN-M-010-064**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2011**

**FACULTY OF ENGINEERING**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรถ่ายผ่านทุกความถี่แบบคอเดอเรจอร์รูปแบบกระแสด้วย โครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้วงจรสายพานกระแส ควบคุมด้วยกระแส
นักศึกษา	นายกานต์ดนัย แสนเสนาะพันธ์
รหัสประจำตัว	52611238
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2554
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร.พิพัฒน์ พรหมมี

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอ วงจรถ่ายผ่านทุกความถี่แบบคอเดอเรจอร์โดยใช้หลักการของ  
วงจรถ่ายผ่านทุกความถี่กลับ เพื่อให้ได้รูปแบบที่เป็นหนึ่ง วงจรที่นำเสนอสร้างขึ้นจากวงจรถ่ายผ่าน  
ทุกความถี่แบบคอเดอเรจอร์หลายเอาต์พุตแบบซิมอสและตัวเก็บประจุแบบต่อกราวด์ ผล  
ของการกำเนิดสัญญาณแสดงได้ทั้งรูปแบบกระแสและแรงดัน ทั้งนี้ฟังก์ชันรูปเปิดที่อยู่ในรูปของ  
โครงข่ายผ่านทุกความถี่ ในกรณีกลับสามารถกำหนดเงื่อนไขของการกำเนิดสัญญาณ ด้วยอัตรา  
การขยายทั้งระบบเป็น 2 เท่า ทำให้สัญญาณที่กำเนิดได้มีลักษณะเป็น 2 เอาต์พุต โดยมีเฟสต่างกัน  
90 องศา และปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์ โดยไม่มีผลต่อการกำเนิดสัญญาณ คุณสมบัติ  
ทั้งหมดของวงจรถ่ายผ่านทุกความถี่สามารถยืนยันการทำงานได้เป็นอย่างดีด้วยโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis</b>	CCCII-based Current-mode Quadrature Sinusoidal Oscillator with All-pass Network
<b>Student</b>	Mr. Kandanai Sansanohphan
<b>Student ID.</b>	52611238
<b>Degree</b>	Master of Engineering
<b>Program</b>	Telecommunications Engineering
<b>Year</b>	2011
<b>Thesis Advisor</b>	Asst.Prof.Dr.Pipat Prommee

## ABSTRACT

This thesis proposes a sinusoidal oscillator with loop-back all-pass networks. These circuits proposed using CMOS Multiple Output Current controlled Current Conveyors (CMOS MO-CCCIIs) and grounded capacitor both in current-mode and voltage-mode. Open-loop function becomes a 2<sup>nd</sup> order all-pass networks. Consequently, loop-back function is obviously obtained a condition of oscillation by 2 times of open-loop gain without any effects to the frequency of oscillation. Two outputs with 90 degree phase different are obtained. Furthermore, the frequency output can be obtained in voltage or current and also enjoys the electronic tuning. The characteristic and performance are carried out by PSpice for confirm their operations.

## กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษา ผศ.ดร.พิพัฒน์ พรหมมี ที่ให้ความช่วยเหลือ ให้คำชี้แนะช่วยแก้ปัญหา ตลอดจนให้ความรู้และประการที่ดีแก่ข้าพเจ้า

ขอขอบพระคุณ ดร.มนตรี สมดุลยกันก ที่ได้กรุณาให้คำแนะนำตลอดจนข้อชี้แนะ ในจุดที่มีปัญหาบางอย่าง จนทำให้เข้าใจและแก้ไขปัญหานั้น และขอขอบคุณเพื่อนๆ พี่ๆ น้องๆ ทุกคนที่เป็นกำลังใจด้วยดีเสมอมาประโยชน์อันใดที่เกิดจากวิทยานิพนธ์นี้เป็นผลมาจากความกรุณาของทุกๆ ท่านดังกล่าวข้างต้น

สุดท้ายต้องขอขอบคุณ สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่านทอดประสบการณ์ที่ดีให้แก่ข้าพเจ้า

กานต์คนัย แสนเสนาะพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูปภาพ.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการศึกษา.....	1
1.3 ขอบเขตงานวิจัย.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	3
2.1 กล่าวนำเกี่ยวกับเทคโนโลยีมอส.....	3
2.2 ชนิดของ MOS Transistor.....	4
2.2.1 PMOS.....	4
2.2.2 NMOS.....	5
2.2.3 มอสเฟตชนิดเอนฮานซ์เมนต์.....	5
2.2.4 มอสเฟตชนิดดีพลีชั่น.....	10
2.3 คุณสมบัติการทำงานของมอสทรานซิสเตอร์.....	12
2.4 วงจรสมมูลมอสทรานซิสเตอร์.....	15
2.5 แบบจำลองมอสทรานซิสเตอร์.....	18
2.6 ทฤษฎีของออสซิลเลเตอร์.....	20
2.7 องค์ประกอบของออสซิลเลเตอร์.....	20
2.8 เงื่อนไขของการกำเนิดสัญญาณของวงจร.....	21
2.9 หลักการทำงานของวงจรออสซิลเลเตอร์.....	24
2.10 ลักษณะการทำงานของวงจรออสซิลเลเตอร์.....	25
2.11 หลักการกำเนิดสัญญาณไซน์ด้วยโพลีโนเมียลอันดับสอง.....	26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 3 หลักการและวงจรที่เขย่นำเสนอในอดีต.....	28
3.1 บทนำ.....	28
3.2 วงจรออสซิลเลเตอร์ที่ใช้โอทีเอ.....	28
3.3 วงจรออสซิลเลเตอร์ที่ใช้วงจรสายพานกระแสร่นที่สอง.....	30
3.4 วงจรออสซิลเลเตอร์แบบใช้วงจรสายพานกระแสร่นที่สองควบคุมด้วยกระแส.....	35
บทที่ 4 วงจรกำเนิดสัญญาณไซน์แบบควอเคอร์เจอร์ ด้วยโครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้ CCCII.....	38
4.1 บทนำ.....	38
4.2 วงจรสายพานกระแสควบคุมด้วยกระแส (CCCII).....	38
4.2.1 หลักการทำงานของ CCCII (Current controlled Current Conveyor).....	38
4.2.2 วงจรสายพานกระแสควบคุมด้วยกระแสหลายเอาต์พุทแบบซิมอส.....	39
4.3 วงจรโครงข่ายผ่านทุกความถี่รูปแบบกระแสโดยที่ใช้ CCCII.....	41
4.4 ผลกระทบจากความไม่เป็นอุดมคติ.....	42
4.5 การสร้างวงจรมกำเนิดสัญญาณไซน์แบบควอเคอร์เจอร์รูปแบบกระแส ด้วยวงจรโครงข่ายผ่านทุกความถี่.....	43
4.6 การจำลองการทำงานของวงจรด้วยโปรแกรม PSpice และผลการทดลอง.....	45
4.6.1 ทดสอบคุณสมบัติของ โครงสร้างโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII.....	45
4.6.2 ทดสอบวงจรมกำเนิดสัญญาณไซน์แบบควอเคอร์เจอร์รูปแบบกระแส ด้วย APN ที่ใช้ CCCII.....	46
บทที่ 5 สรุปผลและข้อเสนอแนะ.....	51
5.1 สรุปผล.....	51
5.2 ข้อเสนอแนะ.....	51
เอกสารอ้างอิง.....	52
ภาคผนวก.....	54
ภาคผนวก ก การวิเคราะห์ห้วงจร.....	55
ก.1 การวิเคราะห์หลักการกำเนิดสัญญาณไซน์ด้วยตัวกรองผ่านทุกความถี่.....	56
ก.2 วิเคราะห์หาสมการส่งผ่านของวงจร โครงข่ายผ่านทุกความถี่ที่ใช้ CCCII.....	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
ภาคผนวก ข ตัวอย่างโปรแกรม PSpice ของวงจรกำเนิดสัญญาณควอดเรเจอร์ ด้วยโครงสร้างตัวกรองผ่านทุกความถี่ (APN)ที่ใช้ CCCII รวมทั้งแบบจำลองและค่าทรานซิสเตอร์.....	59
ข.1 ตัวอย่างโปรแกรม PSpice กรณีการปรับค่ากระแสไบอัส $I_B = 1\mu A$ .....	60
ข.2 แบบจำลองและค่าทรานซิสเตอร์.....	62
ภาคผนวก ค บทความที่ได้รับการตีพิมพ์.....	63
ประวัติผู้เขียน.....	69



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
ข.1 โมเดล TSMC MOSIS 0.25 $\mu\text{m}$ .....	62
ข.2 ค่าAspect Ratio ทราานซิสเตอร์สำหรับ (CMOS MO-CCCII).....	62



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1 แสดงสัญลักษณ์ทางวงจรและลักษณะโครงสร้างของ MOS Transistor.....	3
2.2 แสดงมอสทรานซิสเตอร์ชนิด PMOS.....	4
2.3 แสดงมอสทรานซิสเตอร์ชนิด NMOS.....	5
2.4 โครงสร้างมอสเฟตแบบเอนฮานซ์เมนต์ชนิด N-channel.....	6
2.5 การทำงานของ MOS Transistor ในช่วงต่างๆ.....	8
2.6 โครงสร้าง CMOS.....	10
2.7 มอสทรานซิสเตอร์แบบดีพลิซัน ชนิด N-channel.....	10
2.8 เส้นคุณสมบัติระหว่าง $I_D - V_{GS}$ ของมอสทรานซิสเตอร์แบบดีพลิซันชนิดเอ็นแซนแนล.....	11
2.9 เส้นคุณสมบัติระหว่าง $I_D - V_{GS}$ ของมอสเฟตทั้งชนิดเอนฮานซ์เมนต์และดีพลิซัน.....	11
2.10 แบบจำลองการทำงานของมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS.....	12
2.11 กราฟความสัมพันธ์ระหว่าง $I_D - V_{DS}$ ตามสมการที่ (2.4) เมื่อ $\lambda = 0$ .....	14
2.12 คุณสมบัติทางเอาต์พุต (Output Characteristics) ของมอสทรานซิสเตอร์.....	15
2.13 (ก) วงจรสมมูลมอสทรานซิสเตอร์ กรณีไม่พิจารณาผลของ $\lambda$ ขณะทำงานในช่วงอิ่มตัว.....	16
(ข) วงจรสมมูลมอสทรานซิสเตอร์ กรณีพิจารณาผลของ $\lambda$ โดย เพิ่มความต้านทานที่เอาต์พุต.....	16
2.14 วงจรสมมูลของมอสทรานซิสเตอร์กรณีฐานรองไม่ต่อกับชาซอร์ส.....	18
2.15 บล็อกไดอะแกรมแสดงองค์ประกอบของออสซิลเลเตอร์.....	21
2.16 บล็อก ไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก.....	21
2.17 ลักษณะคลื่นในทฤษฎีเทียบกับคลื่นที่มีความผิดเพี้ยน.....	24
3.1 วงจรกำเนิดสัญญาณไซน์สามเฟสแบบปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์.....	29
3.2 วงจร OTA-C ที่พัฒนามาจากวงจรถูกกำเนิดสัญญาณไซน์สามเฟสแบบปรับค่าด้วย วิธีทางอิเล็กทรอนิกส์ในรูปที่ 3.1.....	29
3.3 วงจรกำเนิดสัญญาณไซน์แบบหกเฟส.....	30
3.4 วงจรกำเนิดสัญญาณไซน์แบบสามเฟส.....	31
3.5 วงจรออสซิลเลเตอร์ที่นำเสนอโดย J.W. Horng ในปี ค.ศ. 2001.....	31
3.6 วงจรกำเนิดสัญญาณแบบควอเดรเจอร์ 2 แบบแรกที่ J.W. Horng นำเสนอ.....	32
3.7 วงจรกำเนิดสัญญาณควอเดรเจอร์ที่ J.W. Horng นำเสนออีก 4 แบบ.....	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.8 วงจรออสซิลเลเตอร์ที่นำเสนอโดย S. Turkoz และ S. Minaei.....	35
3.9 วงจรออสซิลเลเตอร์ที่ใช้แทนวงจรในรูปที่ 3.5 ที่นำเสนอโดย J.W. Homg.....	36
4.1 สัญลักษณ์ CCCII.....	39
4.2 วงจรสมมูล CCCII .....	39
4.3 วงจร CMOS MO-CCCI.....	39
4.4 สัญลักษณ์ วงจร CMOS MO-CCCI.....	40
4.5 วงจร โครงข่ายผ่านทุกความถี่ที่ใช้ CCCII.....	41
4.6 โครงสร้างกรณี 2 <sup>nd</sup> order.....	43
4.7 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วย APN ที่ใช้ CCCII ที่นำเสนอในวิทยานิพนธ์นี้.....	44
4.8 แสดงการปรับค่าเกนของวงจรแต่เฟสไม่เปลี่ยน.....	45
4.9 แสดงการปรับค่าเฟสของวงจรแต่เกนไม่เปลี่ยน.....	46
4.10 เอาท์พุทที่ $I_B = 1\mu A$ แบบ 4 เฟสรูปแบบกระแส.....	46
4.11 สัญญาณเอาท์พุท ที่ $I_B = 1\mu A$ แบบ 2 เฟสรูปแบบแรงดัน.....	47
4.12 ความเพี้ยนฮาร์โมนิกรวมประมาณ 1.08 % ที่ความถี่ 1 MHz.....	47
4.13 เอาท์พุทที่ $I_B = 10\mu A$ แบบ 4 เฟสรูปแบบกระแส.....	48
4.14 สัญญาณเอาท์พุท ที่ $I_B = 10\mu A$ แบบ 2 เฟสรูปแบบแรงดัน.....	48
4.15 เอาท์พุทที่ $I_B = 0.1\mu A$ แบบ 4 เฟสรูปแบบกระแส.....	49
4.16 สัญญาณเอาท์พุท ที่ $I_B = 0.1\mu A$ แบบ 2 เฟสรูปแบบแรงดัน.....	49
4.17 เอาท์พุทที่ $I_B = 0.01\mu A$ แบบ 4 เฟสรูปแบบกระแส.....	49
4.18 สัญญาณเอาท์พุท ที่ $I_B = 0.01\mu A$ แบบ 2 เฟสรูปแบบแรงดัน.....	50
4.19 ความถี่การกำเนิดสัญญาณเมื่อเปลี่ยนค่า $I_B$ และ $C$ .....	50
ก.1 วงจร โครงข่ายผ่านทุกความถี่ที่ใช้ CCCII.....	57
ก.2 วงจรที่ใช้วิเคราะห์.....	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ที่มาและความสำคัญของปัญหา

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และโทรคมนาคมได้วิวัฒนาการไปอย่างรวดเร็วและต่อเนื่อง เทคโนโลยีในการออกแบบวงจรอิเล็กทรอนิกส์ก็เช่นกัน ในอดีตนั้นมีการนำเสนอวงจรกำเนิดสัญญาณรูปแบบแรงดันและกระแสไว้มากมาย ในรูปแบบแรงดันนั้นได้มีการใช้วงจรขยายสัญญาณแบบ Unity-gain ต่อรวมกับอุปกรณ์แพสซีฟ RC และโอทีเอปรับค่าด้วยแรงดัน ด้วยข้อจำกัดของวงจรรูปแบบแรงดัน ได้มีการพัฒนาวงจรที่ทำงานในรูปแบบกระแส ดังเช่นวงจรสายพานกระแสควบคุมด้วยกระแส (second-generation current-controlled current conveyors) หรือวงจร CCCII ซึ่งเป็นวงจรที่มีความน่าสนใจสามารถสังเคราะห์และออกแบบเป็นวงจรรูปแบบต่างๆ โดยเฉพาะอย่างยิ่งวงจรกำเนิดสัญญาณไซน์ที่ใช้ CCCII ในการสร้างวงจรกำเนิดสัญญาณไซน์ ที่แสดงผลการกำเนิดสัญญาณแสดงได้ทั้งรูปแบบกระแสและแรงดัน

ดังนั้นในวิทยานิพนธ์นี้จึงนำเสนอการออกแบบวงจรกำเนิดสัญญาณ ไซน์แบบควอดเรเจอร์ รูปแบบกระแสด้วยโครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้ CCCII (CCCII-based Current-mode Quadrature Sinusoidal Oscillator with All-pass Structure) ซึ่งสามารถปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์ และสามารถนำไปสร้างเป็นวงจรรวมได้อีกด้วย

### 1.2 วัตถุประสงค์ในการศึกษา

วิทยานิพนธ์ฉบับนี้มีจุดประสงค์หลักคือ ศึกษาหลักการกำเนิดสัญญาณ ไซน์แบบควอดเรเจอร์ (Quadrature Sinusoidal Oscillator; QSO) โดยใช้ (CMOS Multiple Output-CCCII; MO-CCCII) มาสร้างเป็นวงจร ด้วยโครงสร้างวงจรโครงข่ายผ่านทุกความถี่ป้อนกลับเพื่อให้ได้รูปแบบที่เป็นหนึ่ง สัญญาณที่กำเนิดได้มีลักษณะเป็น 2 เอทพุท โดยมีเฟสต่างกัน 90 องศา และสามารถปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่มีผลต่อเงื่อนไขการกำเนิดสัญญาณ และกำเนิดสัญญาณได้เสถียรกว่าเมื่อความถี่สูงขึ้น มีค่าความเพี้ยนทางฮาร์โมนิกต่ำ อีกทั้งวงจรที่นำเสนอนี้ใช้ตัวเก็บประจุแบบต่อลงกราวด์และไม่ใช้ตัวต้านทาน จึงเหมาะสมกับการที่จะนำไปสร้างเป็นวงจรรวมต่อไป

### 1.3 ขอบเขตของงานวิจัย

ในวิทยานิพนธ์ฉบับนี้นำเสนอหลักการกำเนิดสัญญาณ ไซน์แบบควอเดรเจอร์โดยใช้ CCCII มาสร้างเป็นวงจรโดยมีลักษณะเป็นวงจรที่มีโครงสร้างง่ายไม่ซับซ้อน ใช้อุปกรณ์แอกทีฟหรือพาสซีฟน้อย เมื่อเทียบกับการกำเนิดสัญญาณต่อเฟส ถูกออกแบบจากวงจรโครงข่ายผ่านทุกความถี่ทำให้ผลตอบสนองความถี่ของการกำเนิดสัญญาณมีค่าสูง สามารถปรับค่าการกำเนิดสัญญาณและค่าความถี่ได้โดยการปรับค่าทางอิเล็กทรอนิกส์จากกระแสไบอัส สามารถแสดงผลการจำลองในการทำงานได้ทั้งรูปแบบแรงดันและรูปแบบกระแสและใช้ตัวเก็บประจุแบบต่อกราวด์ โดยไม่มีการต่ออุปกรณ์ใดจากภายนอก ผลการจำลองจะใช้โปรแกรม PSpice มาช่วยตรวจสอบคุณสมบัติของวงจรและช่วยยืนยันลักษณะการทำงานของวงจร

### 1.4 รายละเอียดในวิทยานิพนธ์

เนื้อหาในวิทยานิพนธ์นี้จะแบ่งออกเป็น 5 บท โดยเนื้อหาในบทต่อไปมีดังนี้

บทที่ 1 จะกล่าวถึงที่มา วัตถุประสงค์ของและขอบเขตของวิทยานิพนธ์

บทที่ 2 จะกล่าวถึงทฤษฎีของเทคโนโลยีมอส ประเภทของมอสและค่าพารามิเตอร์ต่างๆ

บทที่ 3 จะกล่าวถึงหลักการของวงจรกำเนิดสัญญาณ ไซน์ ที่ผ่านมาในอดีต

บทที่ 4 จะกล่าวถึงเนื้อหาในส่วนของหลักการของการกำเนิดสัญญาณ ไซน์แบบควอเดรเจอร์ วงจรสายพานกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซิมอส การวิเคราะห์ห้วงจร รวมถึงสมการของวงจรที่ใช้งานในวิทยานิพนธ์นี้

บทที่ 5 สรุปผลการทดลองพร้อมข้อเสนอแนะ ภาควิเคราะห์ห้วงจร การแสดงค่าพารามิเตอร์ต่างๆและผลงานที่ได้รับการตีพิมพ์

## บทที่ 2

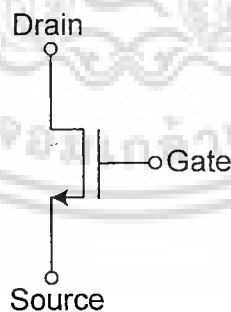
# ทฤษฎีที่เกี่ยวข้อง

### 2.1 กล่าวนำเกี่ยวกับเทคโนโลยีมอส

มอสเฟต (Metal Oxide Semiconductor Field Effect Transistor หรือ MOSFET) หรือเรียกว่ามอสทรานซิสเตอร์ (MOS Transistor) โดยแนวความคิดในการสร้างมอสทรานซิสเตอร์นั้น มีมาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) ซึ่งในสมัยก่อนนั้นการควบคุมกระบวนการสร้างรอยต่อของฉนวนกับสารกึ่งตัวนำ (Insulator-Semiconductor Interface) นั้นทำได้ยาก จนกระทั่งได้มีการคิดค้นกระบวนการ Silicon planer และเทคโนโลยีสมัยใหม่ที่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ทำให้มอสเฟตสามารถนำมาใช้งานได้จริง

มอสเฟตหรือมอสทรานซิสเตอร์นั้นเป็นสิ่งประดิษฐ์สารกึ่งตัวนำชนิดหนึ่งในตระกูลสารกึ่งตัวนำประเภทผลของสนามไฟฟ้า (Field Effect Devices) ซึ่งมีลักษณะเด่นคือมีความต้องการพลังงานในขณะใช้งานต่ำ แต่มีประสิทธิภาพในการทำงานสูงเมื่อเทียบกับสิ่งประดิษฐ์สารกึ่งตัวนำประเภทอื่นๆ ที่มีลักษณะการใช้งานแบบเดียวกัน จึงทำให้มอสทรานซิสเตอร์เป็นที่นิยมใช้กันทั่วไป โดยเฉพาะในวงจรที่ต้องการใช้พลังงานต่ำๆ หรือในโครงสร้างของวงจรรวม (Integrated Circuit) ที่มีจำนวนตัวประกอบ (Component) มากๆ เช่น ไอซี ระดับ LSI และ VLSI ทั่วไป เป็นต้น

มอสทรานซิสเตอร์ต่างๆไป ประกอบด้วย 3 ส่วนคือ ส่วนเดรน (Drain region: D) ส่วนเกต (Gate region : G) และซอร์ส (Source region : S) ตามรูปที่ 2.1



รูปที่ 2.1 แสดงสัญลักษณ์ทางวงจรและลักษณะ โครงสร้างของ MOS Transistor

- ที่ส่วนซอร์ส (Source) เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิดกับฐานรอง (Substrate) ทำหน้าที่เป็นแหล่งจ่ายประจุพาหะที่ทำให้เกิดกระแสไฟฟ้าของมอส ( $I_{ds}$ )

- ส่วนเดรน (Drain) เป็นอีกบริเวณหนึ่งของสารกึ่งตัวนำที่ต่างชนิดกับฐานรอง(Substrate) แต่เป็นสารกึ่งตัวนำชนิดเดียวกับส่วนซอร์ส ทำหน้าที่เป็นทางออกไปสู่วงจรภายนอกของประจุพาหะที่มาจากส่วนซอร์ส

- ส่วนเกต (Gate) เป็นบริเวณที่เชื่อมอยู่ระหว่างเดรนกับซอร์สมีโครงสร้างทั่วไปประกอบด้วยชั้นบนสุดเป็นโลหะ (Metal) ตัวนำ ชั้นรองลงมาจะเป็นพวกฉนวนได้แก่ออกไซด์ (Oxide) ของสารกึ่งตัวนำที่ใช้ และชั้นล่างสุดเป็นสารกึ่งตัวนำ (Semiconductor) ซึ่งใช้เป็นฐานรองด้วย ส่วนเกตนี้จะเป็นส่วนควบคุมปริมาณประจุพาหะที่เคลื่อนที่จากซอร์ส ไปเดรน

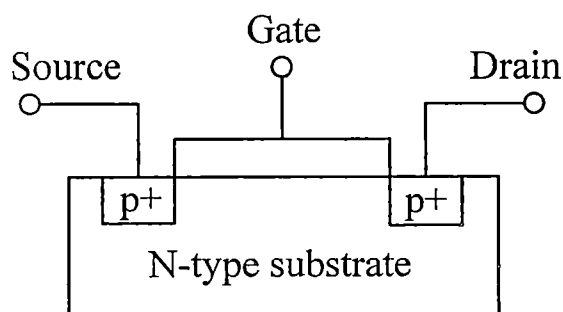
จากลักษณะ โครงสร้างดังกล่าวซึ่งบริเวณส่วนเกตประกอบด้วย Metal-Oxide Semiconductor จึงเรียกว่ามอสทรานซิสเตอร์และจะเป็นได้ว่ากระแสไหลผ่านส่วนเกตนี้ไปได้น้อยมากๆ เนื่องจากมีชั้นฉนวน ป้องกันอยู่นั่นเอง

ดังนั้นในขณะที่ใช้งานส่วนเกตต้องการเพียงแหล่งจ่ายความต่างศักย์เท่านั้น ไม่ต้องการแหล่งจ่ายกระแสเลย จึงทำให้มอสทรานซิสเตอร์ มีความต้องการพลังงานในขณะที่ใช้งาน (Power Consumption) ต่ำนั่นเอง สำหรับส่วนเดรนและ ส่วนซอร์ส นั้นโดยปกติแล้วจะมีโครงสร้างเหมือนกันทุกประการ ซึ่งสามารถใช้สลับกันได้อันเป็นคุณสมบัติพิเศษอีกประเภทหนึ่งของมอสทรานซิสเตอร์ตัวเดียวกันนั้น เพื่อความสะดวกในการใช้งานจึงสร้างให้ส่วนซอร์สเชื่อมต่อกับส่วนของฐานรอง เชื่อมต่อกับขาซอร์สหรือละเว้นไม่เขียนขาของฐานรองโดยให้เข้าใจเองว่าส่วนของฐานรองต่ออยู่กับส่วนซอร์ส

## 2.2 ชนิดของ MOS Transistor

ถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแส สามารถแบ่งเป็น 2 ชนิด คือ

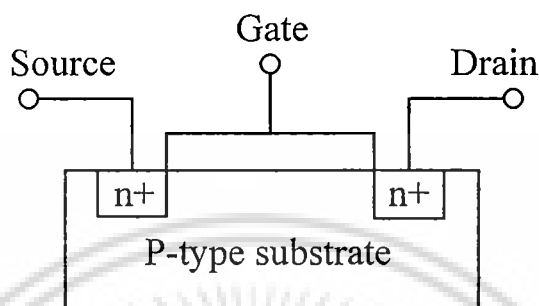
2.2.1 PMOS หรือ P-channel MOSFET ซึ่งมีการเคลื่อนที่ของประจุบวกหรือโฮล (hole) (ใช้โฮลเป็นพาหะในการนำกระแส) จึงกำหนดให้ส่วน Drain และ Source เป็นสาร กึ่งตัวนำชนิดพี (p-type semiconductor) ดังนั้นถ้ากระแสจะเคลื่อนที่ระหว่าง Drain และ Source ได้ในบริเวณ ช่องทางเดินกระแสจะต้องมีสภาพเป็นสารกึ่งตัวนำชนิด N (N-type substrate)



รูปที่ 2.2 แสดงมอสทรานซิสเตอร์ชนิด PMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น มิอนุญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 NMOS หรือ N-channel MOSFET ซึ่งมีการเคลื่อนที่ของประจุลบหรืออิเล็กตรอน (electron) (ใช้อิเล็กตรอนเป็นพาหะในการนำกระแส) จึงกำหนดให้ส่วน Drain และ Source เป็นสารกึ่งตัวนำชนิดเอ็น (n-type semiconductor) ดังนั้นถ้ากระแสจะเคลื่อนที่ระหว่าง Drain และ Source ได้บริเวณ ช่องทางเดินกระแสจะต้องมีสภาพเป็นสารกึ่งตัวนำชนิด P (P-type substrate)



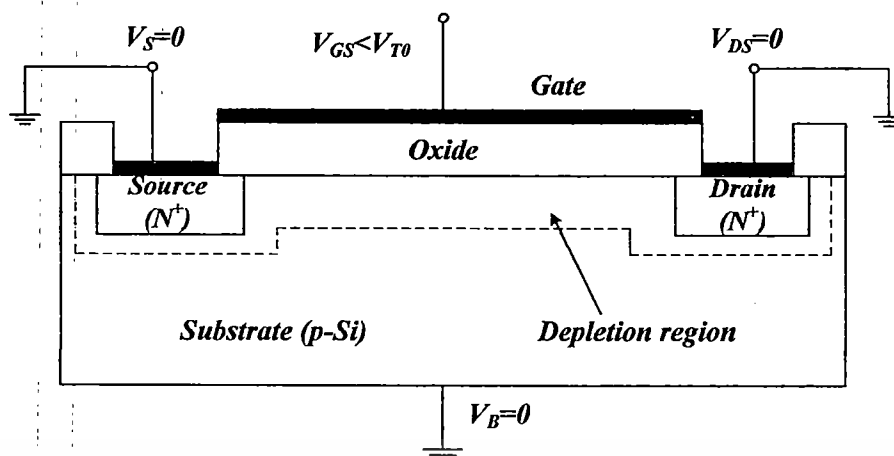
รูปที่ 2.3 แสดงมอสทรานซิสเตอร์ชนิด NMOS

ถ้าแบ่งตามลักษณะการทำงาน จะสามารถแบ่งได้เป็น 2 ลักษณะคือ ทรานซิสเตอร์แบบเอนฮานซ์เมนต์โหมด (Enhancement Mode Transistor) และทรานซิสเตอร์แบบดีพลีชันโหมด (Depletion Mode Transistor)

2.2.3 มอสเฟตชนิดเอนฮานซ์เมนต์ ถูกใช้กันอย่างแพร่หลายมากกว่าชนิดดีพลีชันโดยหัวข้อนี้จะกล่าวถึงโครงสร้างและคุณสมบัติในการทำงานของมอสเฟตชนิดเอนฮานซ์เมนต์รวมถึงจะอธิบายถึงซีมอส(CMOS) ด้วย

#### 2.2.3.1 โครงสร้าง

รูปที่ 2.4 แสดงโครงสร้างมอสเฟตแบบเอนฮานซ์เมนต์ชนิด N-channel ซึ่งส่วนของ ซอร์ส (Source) และ (Drain) สร้างจากการแพร่อะตอมของสารเจือปนชนิด N (N-type) ที่มีความหนาแน่นสูง ( $n^+$ ) เข้าไปในผลึกฐานรอง (Substrate) ของสารกึ่งตัวนำชนิด P (P-type) ซึ่งเป็นผลึกซิลิกอนรูปเดี่ยว (Single-Crystal Silicon Wafer) ส่วนเกต (gate) จะเป็นโลหะ (metal) หรือชั้นของโพลีซิลิกอน ซึ่งซ่อนอยู่บนชั้นของออกไซด์ โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้าของ gate กับโลหะหรือชั้นของโพลีซิลิกอนและเป็นขั้วต่อไฟฟ้าของซอร์สและเดรนด้วย  $V_{GS} < V_{T0}$



รูปที่ 2.4 โครงสร้างมอสเฟตแบบเอนฮานซ์เม้นท์ชนิด N-channel

การทำงานของมอสเฟตชนิดเอนฮานซ์เม้นท์นั้น สามารถพิจารณาได้ตามรูปที่ 2.5 ซึ่งแสดงถึงการทำงานในช่วงต่างๆของ  $V_{DS}$  และ  $V_{GS}$  จากรูป 2.5(ก) ขาซอร์ส ขาเดรน และฐานรอง ถูกต่อลงกราวด์ มีผลทำให้ทรานซิสเตอร์ทำงานคล้ายตัวเก็บประจุ โดยที่เกตและผิวของซิลิกอนได้ฉนวนซิลิกอนไดออกไซด์จะทำหน้าที่เหมือนแผ่นระนาบ (Plate) ของตัวเก็บประจุ ซึ่งจะมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นอยู่ระหว่างกลาง ถ้า  $V_{GS}$  มีค่าเป็นลบ ประจุบวกหรือโฮลจะถูกดูดมาสะสมบริเวณแชนแนล มีผลทำให้บริเวณแชนแนลกลายเป็น  $P^+$  เรียกว่า แชนแนลสะสม (Accumulate Channel)

ส่วนบริเวณซอร์สและเดรนจะกลายเป็น  $N^+$  จะถูกแยกจากกันด้วยแชนแนล  $P^+$  เมื่อมองในลักษณะวงจรสมมูลแล้วจะเหมือนกับไดโอดสองตัวหันหลังชนกัน (Back-to-Back Diode) ดังนั้นถ้ากระแสไหลได้ แรงดันที่ซอร์สและเดรนต้องมีความมากๆ ซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหล (Leakage Current)

ในกรณีที่แรงดันเกตมีค่าเป็นบวกเล็กน้อย ประจุบวกได้เกตจะถูกขับออกไป ทำให้แชนแนลเปลี่ยนไปเป็น  $P^-$  กลายเป็นบริเวณปลอดพาหะ (Depletion Region) แต่เมื่อแรงดันที่เกตเพิ่มมากขึ้น อิเล็กตรอนจะถูกดูดมาบริเวณแชนแนลและแชนแนลจะกลายสภาพเป็น  $N$  ตามรูปที่ 2.5(ข) ซึ่งจะเชื่อมซอร์สและเดรนเข้าด้วยกันเรียกว่า แชนแนลกลับ (Inverted Channel)

ค่าแรงดันเกตซอร์ส ( $V_{GS}$ ) ที่มีผลให้ความหนาแน่นอิเล็กตรอนได้เกตมีค่าเท่ากับความหนาแน่นของโฮลบริเวณฐานรอง เรียกว่าแรงดันขีดเริ่มของทรานซิสเตอร์ (Transistor Threshold Voltage) สัญลักษณ์เป็น ( $V_T$ ) สำหรับ  $V_{GS} > V_T$  นั้นจะมีแชนแนล  $N$  เกิดขึ้น และเกิดการนำไฟฟ้าระหว่างเดรนและซอร์สได้

สำหรับกรณี  $V_{GS} < V_T$  โดยปกติแล้วจะสมมติให้ทรานซิสเตอร์ไม่ทำงานและไม่มีการนำไฟฟ้าระหว่างซอร์สและเดรน แต่เป็นเพียงการประมาณเท่านั้น โดยอย่างที่กล่าวไว้ว่าเมื่อ  $V_{GS} > V_T$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีแชนแนล  $N$  เกิดขึ้นดังนั้นเมื่อ  $V_{GS}$  เพิ่มขึ้นความหนาแน่นของอิเล็กตรอนในแชนแนลก็จะเพิ่มขึ้นด้วย จึงสรุปได้ว่าความหนาแน่นของประจุพาหะจะแปรผันตาม  $V_{GS} - V_T$  ซึ่งสามารถนิยามได้เป็นแรงดันเกตซอร์สประสิทธิผล (Effective Gate-Source Voltage) สัญลักษณ์เป็น  $(V_{eff})$  ดังนั้นค่าความหนาแน่นของประจุอิเล็กตรอนแสดงได้ดังสมการที่ (2.1)

$$Q = C_{ox}(V_{GS} - V_T) = C_{ox}V_{eff} \quad (2.1)$$

โดยที่  $C_{ox}$  เป็นค่าความจุทางไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่

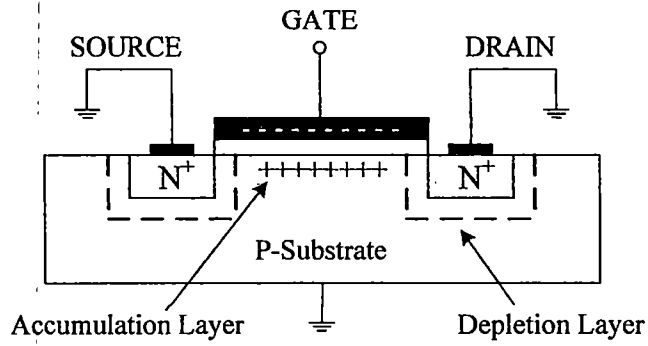
เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์เล็กน้อยจะทำให้เกิดค่าความต่างศักย์ที่ซอร์สเดรน มีผลทำให้กระแสไหลจากซอร์สไปเดรนได้ ความสัมพันธ์ระหว่าง  $V_{DS}$  และ  $I_D$  จะเหมือนกรณีของความต้านทาน โดยจะมีความสัมพันธ์ดังนี้

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2.2)$$

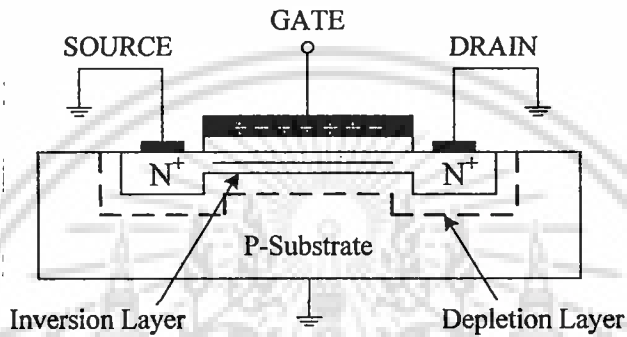
โดยที่  $\mu$  เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอนและ  $Q$  เป็นค่าความหนาแน่นของประจุในแชนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการ (2.1) และ (2.2) จะได้

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (2.3)$$

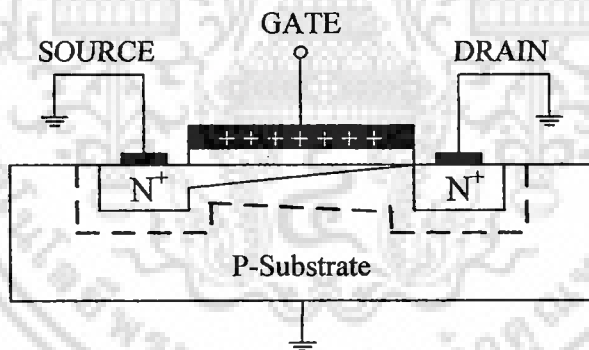
การทำงานของทรานซิสเตอร์ในเชิงโครงสร้างสามารถอธิบายได้ดังรูป 2.5 (ข) โดยเมื่อ  $V_{GS} > V_T$  และ  $V_{DS} = 0$  ซึ่งถ้า  $V_{GS} > V_T$  นั้นจะมีผลทำให้เกิดแชนแนลขึ้นแต่จะไม่มีกระแสไหล เพราะแรงดัน  $V_{DS} = 0$  แต่ถ้าให้  $V_{DS}$  มีค่าน้อยๆจนถึงค่าๆหนึ่ง จะทำให้เกิดมีกระแสไหลผ่านแชนแนลได้ ซึ่งการทำงานของ MOS Transistor ในช่วงนี้จะเหมือนตัวต้านทาน โดยมีความสัมพันธ์เป็นไปตามสมการ (2.3) ซึ่งจะเห็นได้ว่า  $I_D$  และ  $V_{DS}$  มีความสัมพันธ์กันสิ้นเชิงสำหรับค่า  $V_{DS}$  น้อยๆ



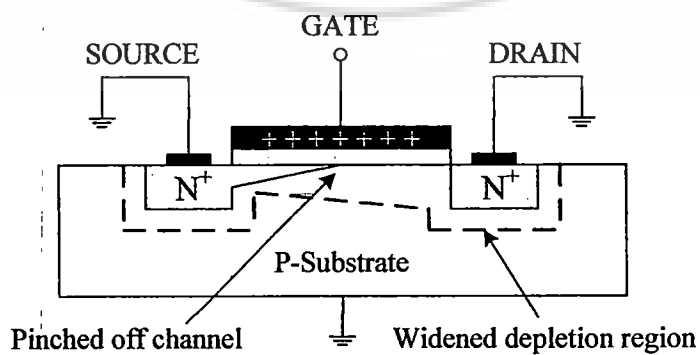
(ก)  $V_{GS} \ll 0$



(ข)  $V_{GS} > V_T$  และ  $V_{DS} = 0$



(ค)  $V_{GS} > V_T$  และ  $V_{DS} = V_{GS} - V_T$



(ง)  $V_{GS} > V_T$  และ  $V_{DS} > V_{GS} - V_T$

**รูปที่ 2.5 การทำงานของ MOS Transistor ในช่วงต่างๆ**

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $V_{DS}$  เพิ่มมากขึ้นความหนาแน่นของประจุพาหะที่แชนแนลจะลดลงตามแนวแชนแนล จากฝั่งซอร์สไปฝั่งเดรน ตามรูปที่ 2.5(ค) ซึ่งการลดลงนี้มีผลทำให้เกิดแรงดันตกคร่อมแชนแนลที่ตำแหน่งต่างๆไม่เท่ากัน เช่น แรงดันที่ขาเดรนมากกว่าแรงดันที่ขาซอร์ส จะมีการเพิ่มขึ้นของแรงดันอย่างต่อเนื่องจากซอร์สไปเดรนมีผลทำให้แรงดันตกคร่อมระหว่างเกตและแชนแนลจะมีค่าสูงสุดเท่ากับ  $V_{GS}$  ที่ตำแหน่งขาค้านซอร์สและ จะมีค่าต่ำสุดที่ตำแหน่งขาค้านเดรน และแรงดันเกตที่ทำให้เกิดแชนแนลคือ  $V_G = V_{GS} - V_T$  (เมื่อ  $V_{GS} < V_T$  กระแสจะไม่ไหลพละไม่มีแชนแนลเกิดขึ้น)

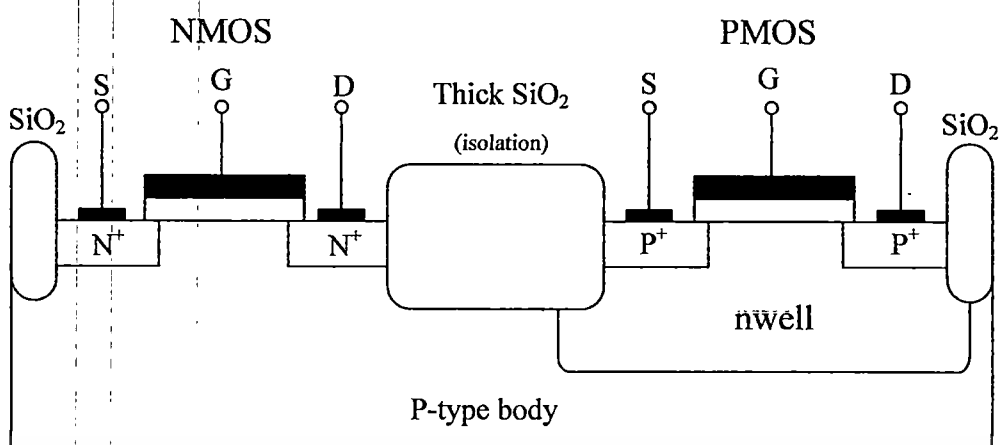
เพื่อให้แชนแนลยาวสุดไปจนถึงปลายด้านเดรน แรงดันเกตต้องมากกว่า  $V_{DS}$  คือ  $V_G > V_{DS}$  หรือ  $V_{GS} - V_T > V_{DS}$  ซึ่งการทำงานของทรานซิสเตอร์ในช่วงนี้ ( $V_{DS} < V_{GS} - V_T$ ) จะเรียกว่า ช่วงไม่อิ่มตัว เมื่อ  $V_{DS}$  เพิ่มขึ้นจนกระทั่ง ( $V_{DS} = V_{GS} - V_T$ ) ทรานซิสเตอร์จะเริ่มเข้าสู่สถานะอิ่มตัว และลักษณะของช่วงอิ่มตัวแสดงได้ดังรูป 2.3 (ค)

ต่อมาเมื่อค่าแรงดัน  $V_{DS}$  เพิ่มขึ้นจนกระทั่ง  $V_{DS} > V_{GS} - V_T$  ในกรณีนี้จะทำให้เกิดสถานะออฟ (Pinch Off) คือ แชนแนลที่เป็นช่องทางเดินกระแสจะขาดออก โดยเริ่มจากด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้ามาเหนี่ยวนำ ทำให้ไม่มีการสะสมของประจุลบเพื่อทำหน้าที่เป็นแชนแนล ดังนั้นช่องทางเดินจึงขาดออกจากกัน ดังรูปที่ 2.9 (ง) และจะมีกระแสแพร่ (Diffusion Current) จากซอร์สไปยังเดรนรวมทั้งช่องทางเดินกระแสจะแสดงคุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ (Constant Current Source) การทำงานของทรานซิสเตอร์ในช่วงนี้เรียกว่า ช่วงอิ่มตัว (Saturation Region หรือ Active Region)

### 2.2.3.2 Complementary MOS (CMOS)

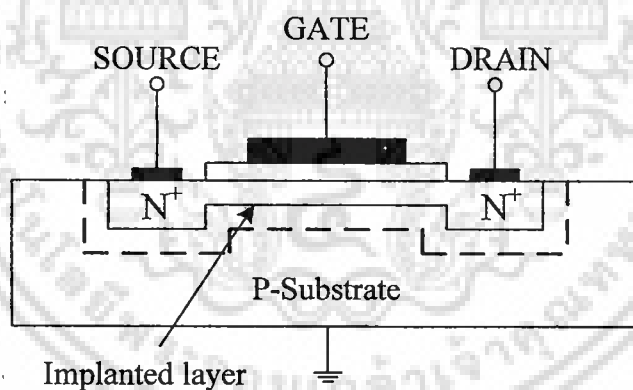
CMOS เป็นเทคโนโลยีที่ใช้มอสทรานซิสเตอร์ทั้งชนิด N-channel และ P-channel มาสร้างบนฐานรองเดียวกัน แม้ว่าจะสร้างได้ยากแต่มีข้อดี คือ สามารถที่จะออกแบบวงจรที่มีประสิทธิภาพมากกว่าได้ ในปัจจุบันซีมอสมีบทบาทสำคัญมากในเทคโนโลยีวงจรรวมแบบมอส และสามารถใช้ได้กับวงจรรวมแบบอนาล็อกและดิจิตอล และได้มีการนำไปประยุกต์ใช้เพื่อทดแทนเทคโนโลยีไบโพลาร์อย่างมากมาย

รูปที่ 2.6 เป็นโครงสร้างซีมอสและอธิบายถึงการสร้าง NMOS และ PMOS บนแผ่นฐานรองเดียวกัน สังเกตว่า NMOS สร้างได้โดยตรง แต่ PMOS จะสร้างขึ้นโดยมีการสร้างบ่อเอ็น (n-well) ขึ้นมาก่อน โดยที่มอสทั้งสองตัวจะถูกแยกจากกันโดยฉนวนออกไซด์



รูปที่ 2.6 โครงสร้าง CMOS

2.2.4 มอสเฟตชนิดดีฟลิชัน มีลักษณะ โครงสร้างและสัญลักษณ์แสดงดังรูปที่ 2.7 โดยที่ ส่วนของซอร์สและเดรนถูกสร้างขึ้น โดยการแพร่อะตอมของสารเจือปนชนิดอื่นซึ่งมีความหนาแน่นสูงเข้าไปในฐานรองของสารกึ่งตัวนำชนิดพี หลังจากนั้นส่วนของแชนแนลถูกสร้างขึ้น ด้วยวิธีอิมพลานเตชัน ซึ่งเป็นการยิงอะตอมของสารเจือปนเข้าไปในเนื้อสารกึ่งตัวนำ ส่วน โครงสร้างอื่นจะมีลักษณะเหมือนแบบชนิดเอนฮานซ์เมนต์ทุกประการ



รูปที่ 2.7 มอสทรานซิสเตอร์แบบดีฟลิชัน ชนิด N-channel

จากลักษณะ โครงสร้างดังรูป 2.7 จะเห็นว่าแรงดันเกตเป็นศูนย์และแรงดันซอร์สเดรนมีค่าหนึ่งจะมีกระแสเกิดขึ้นได้ กล่าวคือ แม้ว่าจะไม่มีแรงดันที่เกตกระแสก็สามารถไหลผ่านแชนแนลได้ เนื่องจากแชนแนลได้ถูกสร้างขึ้นมาก่อนแล้วต่างจากชนิดเอนฮานซ์เมนต์ที่จำเป็นต้องมีแรงดันที่เกตมีค่าหนึ่ง เพื่อที่จะเหนี่ยวนำให้เกิดแชนแนลได้

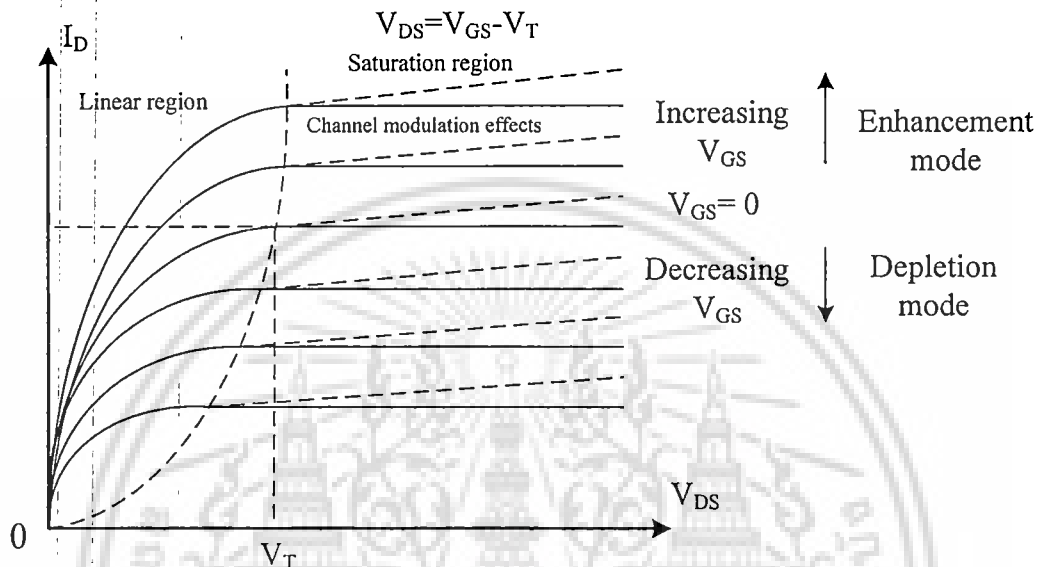
การนำไฟฟ้าและความลึกของแชนแนลถูกควบคุมโดย  $V_{DS}$  เหมือนกรณีเอนฮานซ์เมนต์เมื่อค่า  $V_{GS}$  เป็นบวกทำให้แชนแนลกว้างขึ้น เนื่องจากการดึงอิเล็กตรอนมาสะสมที่แชนแนลและทำให้การนำไฟฟ้าดีขึ้น และเมื่อ  $V_{GS}$  มีค่าเป็นลบ อิเล็กตรอนจะถูกผลักออกไปจากแชนแนล ทำให้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต การคัดลอกหรือการนำข้อมูลไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

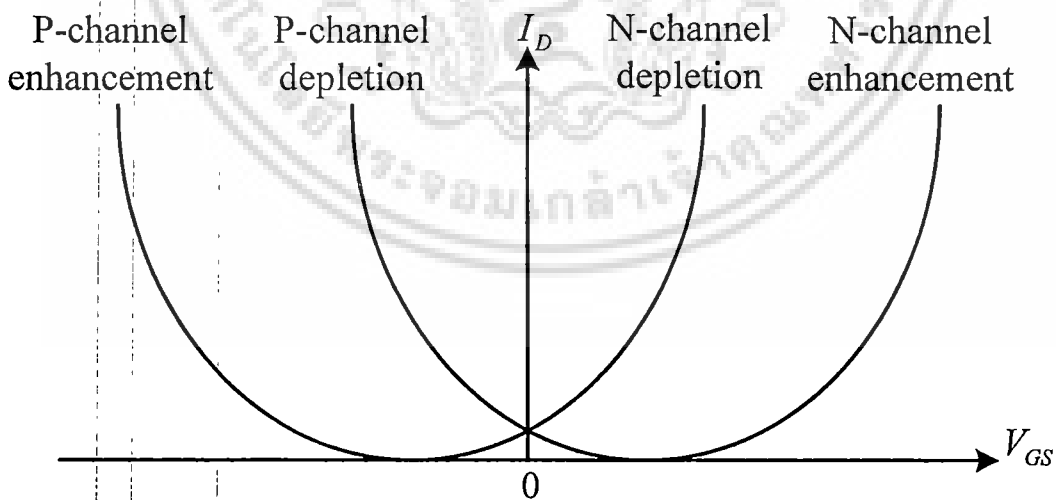
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานในช่วงดีพลีชั่นโหมด” ซึ่งเมื่อ  $V_{GS}$  มีค่าเป็นลบมากขึ้นอิเล็กตรอนจะถูกผลักออกไปจาก แชนแนลจนหมด (Depleted) และแชนแนลจะหายไป ทำให้กระแส  $I_D$  เป็นศูนย์ ถึงแม้ว่า  $V_{GS}$  จะไม่เป็นศูนย์ก็ตาม

โดยค่า  $V_{GS}$  ที่เป็นลบที่ทำให้แชนแนลหายไปนั้นเรียกว่า ค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมอสเฟตแบบดีพลีชั่นชนิด N-channel



รูปที่ 2.8 เส้นคุณสมบัติระหว่าง  $I_D - V_{GS}$  ของมอสทรานซิสเตอร์แบบดีพลีชั่นชนิดเอ็นแชนแนล



รูปที่ 2.9 เส้นคุณสมบัติระหว่าง  $I_D - V_{GS}$  ของมอสเฟตทั้งชนิดเอ็นแชนแนลและดีพลีชั่น

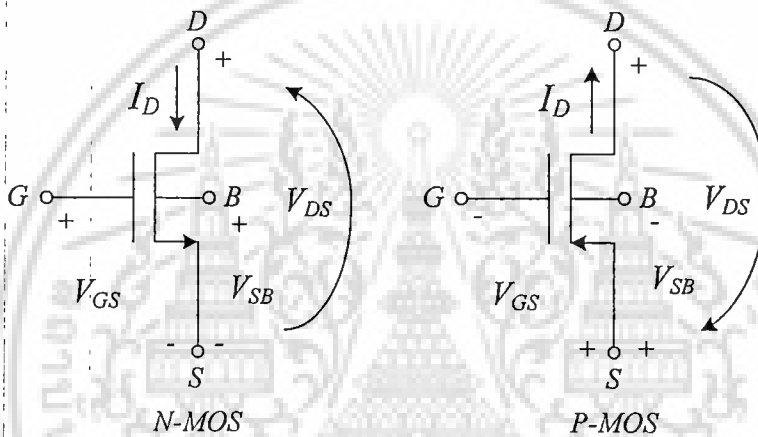
รูปที่ 2.8 แสดงถึงคุณสมบัติระหว่าง  $I_D - V_{GS}$  ของมอสทรานซิสเตอร์แบบดีพลีชั่นชนิดเอ็นแชนแนล ซึ่งคล้ายกับเอ็นแชนแนล ยกเว้นเพียงค่า  $V_T$  จะมีค่าเป็นลบสำหรับ NMOS และจะมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ขึ้นด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าเป็นบวกสำหรับ PMOS และสามารถเปลี่ยนเป็นการทำงานแบบเอนฮานซ์เมนต์ได้ โดยการให้  $V_{GS}$  มีค่าเป็นบวก

กราฟ  $I_D - V_{GS}$  ตามรูปที่ 2.9 เป็นการสรุปคุณสมบัติ  $I_D - V_{GS}$  ทั้งหมดของมอสเฟตทั้งชนิดการทำงานแบบเอนฮานซ์เมนต์โหมด ดีพลีชันโหมด ชนิดช่องทางเดินกระแสชนิด N และชนิด P

### 2.3 คุณสมบัติการทำงานของมอสทรานซิสเตอร์

คุณสมบัติในการทำงานของมอสทรานซิสเตอร์นั้น พิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ (Large-Signal Model) ตามรูปที่ 2.9



รูปที่ 2.10 แบบจำลองการทำงานของมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS

สมการแสดงความสัมพันธ์ระหว่างกระแสและความต่างศักย์ สำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวแสดงได้ดังสมการ (2.4)

$$I_D = \beta \left[ (V_{GS} - V_T) - \left( \frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.4)$$

โดย

$$\beta = \frac{K'W}{L} \quad \text{และ} \quad K' = \mu_0 C_{ox}$$

$\mu_0$  คือ ค่าความคล่องตัวที่ผิว (Surface Mobility) ของพาหะในช่องทางเดินกระแส (cm<sup>2</sup>/volt.second)

$C_{ox} = \epsilon_{ox} / t_{ox}$  คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (Capacitance per Unit Area) ของ เกท ออกไซด์ (F/cm<sup>2</sup>)

$W$  คือ ความกว้างประสิทธิผลของแชนแนล (Effective Channel Width)

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$L$  คือ ความยาวประสิทธิผลของแชนแนล (Effective Channel Length)

$\lambda$  คือ Channel Length Modulation Parameter (volt<sup>-1</sup>)

$$V_T = V_{T0} + \gamma \left[ \sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right] \quad (2.5)$$

$$V_{T0} = V_T(V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{si}N_{SUB}2|\phi_F|}}{C_{OX}} \quad (2.6)$$

$$\gamma = \frac{\sqrt{2q\epsilon_{si}N_{SUB}}}{C_{OX}} \quad \text{คือ Bulk Threshold Parameter (volt}^{1/2}\text{)} \quad (2.7)$$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right) \quad \text{คือ Strong Inversion Surface Potential (volts)} \quad (2.8)$$

$$V_{FB} = \phi_{GB} - \frac{Q_{SS}}{C_{OX}} \quad \text{คือ Flatband Voltage (volts)} \quad (2.9)$$

$$\phi_{GB} = \phi_F(\text{substrate}) - \phi_F(\text{gate})$$

$$\phi_F(\text{substrate}) = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right) \quad \text{สำหรับกรณี NMOS ที่เป็น P-substrate}$$

$$\phi_F(\text{gate}) = \frac{kT}{q} \ln\left(\frac{n_i}{N_{GATE}}\right) \quad \text{สำหรับกรณี NMOS ที่มีเกตเป็น n}^+\text{ polysilicon}$$

$Q_{SS}$  คือ ค่าประจุออกไซด์ (Oxide charge)

$k$  คือ ค่าคงที่ Boltzman =  $1.381 \times 10^{-23}$  J/K =  $8.62 \times 10^{-5}$  eV/K

$T$  คือ ค่า อุณหภูมิ มีหน่วยเป็นองศาเคลวิน (K)

$n_i$  คือ ความหนาแน่นของพาหะชนิดอินทรินสิค =  $1.45 \times 10^{10}$  cm<sup>-3</sup>

สมการของมอดูเลชันของแชนแนลในช่วงไม่อิ่มตัว สามารถเขียนได้อีกรูปแบบ คือ

$$I_D = F(V_D, V_g) - F(V_s, V_g) \quad (2.10)$$

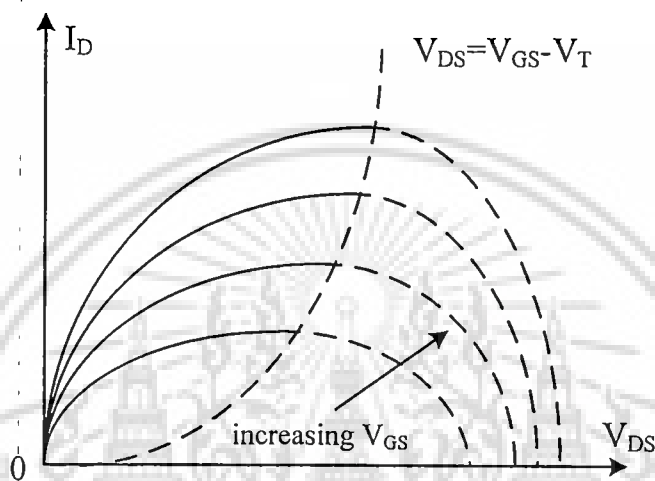
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่

$$F(V_x, V_G) = 2K(V_G - V_B - V_{FB} - \phi_F)V_x - K(V_x - V_B)^2 - \frac{4}{3}K\gamma(V_x - V_B + \phi_F)^{\frac{3}{2}}$$

และ

$$K = \frac{W}{2L} \mu C_{ox}$$



รูปที่ 2.11 กราฟความสัมพันธ์ระหว่าง  $I_D - V_{DS}$  ตามสมการที่ (2.4) เมื่อ  $\lambda = 0$

จากสมการ (2.4) และ (2.10) มอสมการชิสเตอร์ได้ในช่วงต่างๆขึ้นอยู่กับค่า  $(V_{GS} - V_T)$  ถ้าค่าเป็นศูนย์หรือค่าเป็นลบ มอสมการชิสเตอร์จะอยู่ในช่วงคัท-ออฟ (Cut-Off Region) ซึ่งแกนแนลจะอยู่ในลักษณะ Open Circuit โคนสามารถเขียนเป็นความสัมพันธ์ได้ดังนี้

$$I_D = 0 \text{ เมื่อ } V_{GS} - V_T = 0 \quad (2.11)$$

จากสมการ (2.4) สมมติให้  $\lambda = 0$  เมื่อนำมาเขียนเป็นกราฟได้ดังรูปที่ 2.11 ที่  $V_{GS} - V_T$  ค่าต่างๆ โดยจุดสูงสุดของกราฟแต่ละเส้นจะเรียกว่า จุดอิ่มตัว (Saturation) และค่าต่างๆของ  $V_{DS} = 0$  เรียกว่า สัคคาอิมตัว (Saturation Voltage)

$$V_{DS}(sat) = V_{GS} - V_T \quad (2.12)$$

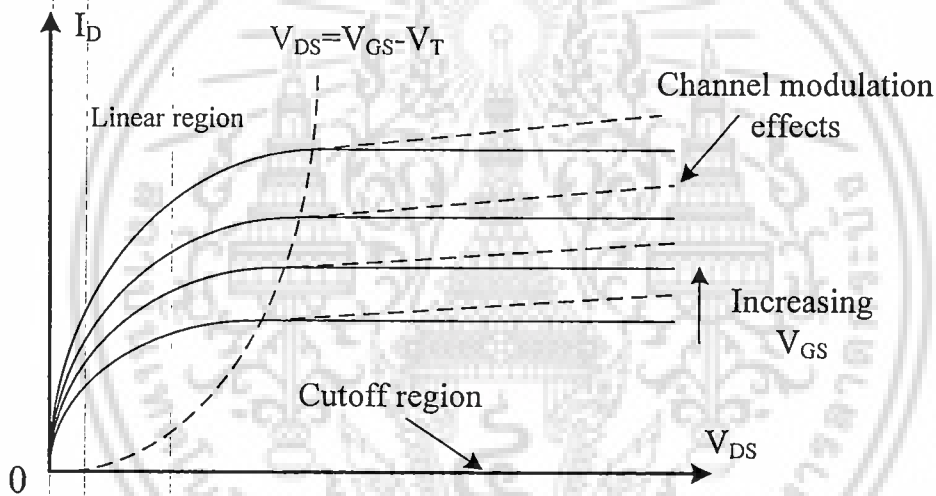
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{DS}(sat)$  เป็นค่าที่แบ่งขอบเขตการทำงานของมอสทรานซิสเตอร์ โดยเมื่อ  $V_{DS} < V_{DS}(sat)$  แล้ว มอสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัวตามสมการที่ (2.4) โดยมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (2.13)$$

แต่ถ้า  $V_{DS} > V_{DS}(sat)$  จะเรียกช่วงนี้ว่า ช่วงอิ่มตัว (Saturation Region) ในช่วงนี้กระแสเดรน  $I_D$  จะไม่ขึ้นกับ  $V_{DS}$  ถ้าสมมติว่าไม่พิจารณาผลของ  $\lambda$  ดังนั้นจะได้ความสัมพันธ์ดังนี้

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}), 0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.14)$$



รูปที่ 2.12 คุณสมบัติทางเอาต์พุต (Output Characteristics) ของมอสทรานซิสเตอร์

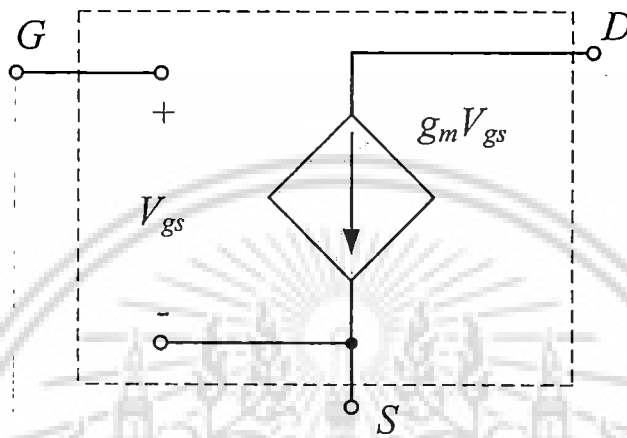
จากรูป 2.12 แสดงถึงคุณสมบัติที่เอาต์พุต (Output Characteristics) ที่ได้จากสมการ (2.4), (2.11), (2.13) และ (2.14) โดยเส้นที่บิในรูป 2.12 จะไม่พิจารณาผลของ  $\lambda$  ( $\lambda = 0$ ) ส่วนเส้นประเป็นการพิจารณาผลของ  $\lambda$  ( $\lambda \neq 0$ )

## 2.4 วงจรสมมูลมอสทรานซิสเตอร์

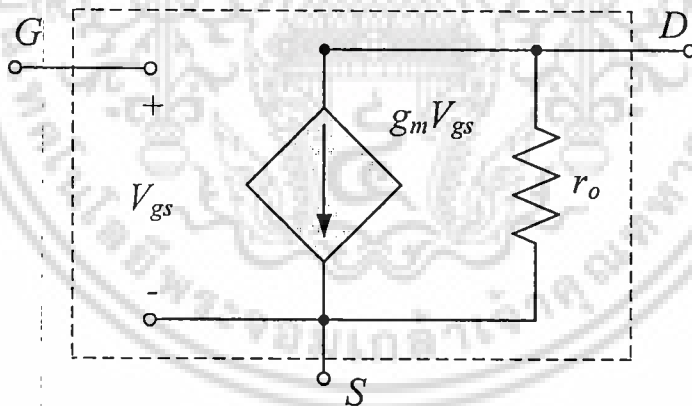
วงจรสมมูล (Small-signal equation circuit models) ของมอสทรานซิสเตอร์ เป็นการแทนอุปกรณ์มอสทรานซิสเตอร์ด้วยวงจรไฟฟ้า เพื่อนำไปใช้ในการวิเคราะห์ผลตอบสนองและพฤติกรรมของสัญญาณขนาดเล็ก โดยจะพิจารณาแยกจากการวิเคราะห์สัญญาณขนาดใหญ่ ซึ่งจะพิจารณาเป็นปริมาณไฟตรง (DC Quantities)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสมทรานซิสเตอร์มีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (Voltage-controlled current source) โดยเป็นการให้สัญญาณ  $V_{gs}$  และทำให้เกิดกระแส  $g_m V_{gs}$  ที่ปลายด้านตรง ความต้านทานที่อินพุท (Input resistance) มีค่าที่สูงมากในทางปฏิบัติ ซึ่งในทางอุดมคติถือเป็นค่าอนันต์ และความต้านทานที่เอาต์พุท (ความต้านทานที่มองเข้าไปที่ปลายด้านตรง) จะมีค่าสูงด้วย ในการพิจารณาอย่างง่ายจะสมมติให้เป็นค่าอนันต์ ตามรูปที่ 2.13 (ก)



รูปที่ 2.13 (ก) วงจรสมมูลมอสมทรานซิสเตอร์ กรณีไม่พิจารณาผลของ  $\lambda$  ขณะทำงานในช่วงอิมิตัว



รูปที่ 2.13 (ข) วงจรสมมูลมอสมทรานซิสเตอร์ กรณีพิจารณาผลของ  $\lambda$  โดยเพิ่มความต้านทานที่เอาต์พุท

ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูปที่ 2.13 คือ เป็นการสมมติว่ากระแสตรงอยู่ในช่วงอิมิตัว และไม่ขึ้นอยู่กับการแรงดันตรง ซึ่งจากหัวข้อที่กล่าวมาข้างต้นพบว่าคุณสมบัติของมอสมทรานซิสเตอร์ในช่วงอิมิตัวจริง ๆ นั้นจะต้องขึ้นอยู่กับการ  $V_{ds}$  ในลักษณะเชิงเส้นตามสมการ (2.11) ซึ่งทำให้แบบจำลองต้องเปลี่ยนไปดังรูป 2.13 (ข) โดยมีตัวต้านทาน ( $r_o$ ) มาต่ออยู่ระหว่างเอเรและซอร์ส ซึ่งมีค่าประมาณ  $\frac{1}{\lambda I_D}$  การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_o \cong \frac{|V_A|}{I_D} \quad (2.15)$$

ขณะที่  $V_A = \frac{1}{\lambda}$  โดยทั่วไปค่า  $(r_o)$  จะอยู่ในช่วง 10 ถึง 1,000 กิโลโอห์ม

ค่า  $(r_o)$  ที่พิจารณาข้างต้นเป็นการพิจารณามอสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว ซึ่งให้ค่าความต้านทานที่เอาท์พุทมีค่ามาก (เช่น แนนลชาออกจากกันระหว่างซอร์สและเดรน) ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวนั้น ค่าความต้านทานที่เอาท์พุทมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ab}}{\partial V_{gs}} \cong \frac{1}{\beta(V_{GS} - V_T - V_{DS})} \quad (2.16)$$

เราจะพิจารณาพารามิเตอร์ที่สำคัญอีกตัวหนึ่งในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานคอนดักแตนซ์  $g_m$  ซึ่งมีค่าตามสมการดังนี้

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \quad (2.17)$$

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการ (2.14) จะได้เป็น

$$g_m = \sqrt{\frac{2K'W}{L} |I_D| (1 + \lambda V_{DS})} \cong \sqrt{\frac{2K'W}{L} |I_D|} \quad (2.18)$$

จากสมการ (2.18) พบว่าค่าของ  $g_m$  ซึ่งเป็นค่าพารามิเตอร์ของสัญญาณขนาดเล็ก ขึ้นอยู่กับค่ากระแสเดรน ซึ่งเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่ และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการ (2.4) และ (2.17) จะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (2.19)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวข้างต้น เป็นแบบจำลองที่ยังไม่พิจารณาผลของฐานรอง (substrate effect) ซึ่งจะเกิดขึ้นก็ต่อเมื่อฐานรองไม่ได้ต่อกับปลายด้านซอร์ส และเมื่อพิจารณาฐานรองส่งผลให้เกิด  $V_{bs}$  ขึ้น ดังแสดงตามรูปที่ 2.14

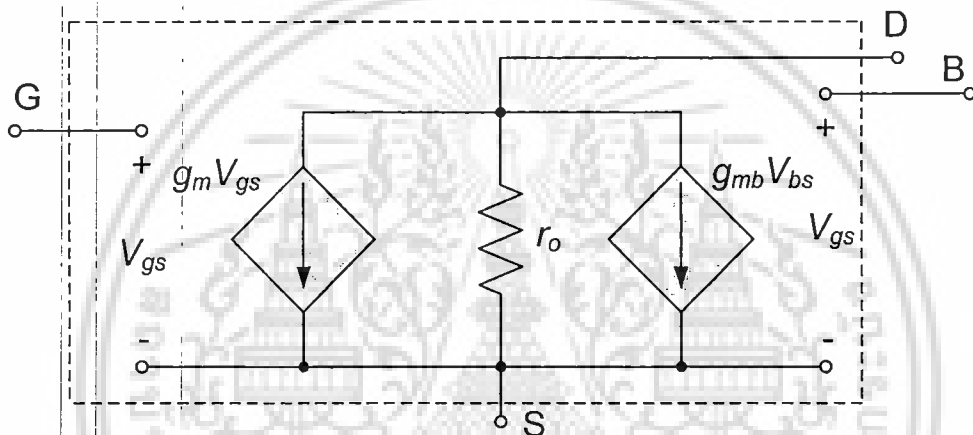
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว จากสมการ (2.14), (2.5) และ (2.7) จะได้

$$g_m = g_m \frac{\gamma}{2(2|\phi_F| + V_{SB})^{1/2}} = \eta g_m \quad (2.20)$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว จากสมการ (2.4), (2.5) และ (2.7) จะได้

$$g_{mbs} = \frac{\beta \gamma V_{DS}}{2(2|\phi| + V_{SB})^{1/2}} \quad (2.21)$$



รูปที่ 2.14 วงจรสมมูลของมอสทรานซิสเตอร์กรณีฐานรองไม่ต่อกับขาซอร์ส

## 2.5 แบบจำลองมอสทรานซิสเตอร์

ปัจจุบันในการออกแบบวงจรรวม สามารถออกแบบและทราบถึงผลการออกแบบได้โดยที่ยังไม่ได้ผลิต หรือสร้างวงจรเพื่อทดลองหาค่าพารามิเตอร์ต่างๆ เนื่องจากมีโปรแกรมคอมพิวเตอร์เข้ามาในช่วยในการออกแบบ สามารถจำลองการทำงานได้ใกล้เคียงกับวงจรที่ได้สร้างขึ้น ซึ่งโปรแกรมเหล่านี้ในปัจจุบันได้มีบทบาทในอุตสาหกรรมการผลิตวงจรรีเลย์ทรอนิกส์เป็นอย่างมาก ช่วยประหยัดทั้งเวลาและต้นทุนในการผลิตวงจรรวม

โดยโปรแกรมที่นิยมใช้ได้แก่ Spice, HSpice (ใช้บนระบบปฏิบัติการยูนิกซ์) และ PSpice (นิยมใช้กับคอมพิวเตอร์ส่วนบุคคล) ซึ่งโปรแกรมเหล่านี้ได้รับการพัฒนาจาก California Berkeley university ที่สหรัฐอเมริกา โดยมอสทรานซิสเตอร์ได้เกิดขึ้นในช่วงเวลาใกล้เคียงกับโปรแกรม Spice ได้รับการพัฒนาควบคุมกันมาโดยตลอด และได้มีการแบ่งแบบจำลอง (model) ของมอสทรานซิสเตอร์ออกเป็น 3 รูปแบบตามความละเอียดของการคำนวณและการพิจารณาผลกระทบ

ต่างๆของกระบวนการสร้างมอสทรานซิสเตอร์  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติแบบจำลอง LEVEL 1 ซึ่งได้อ้างอิงแบบจำลอง Shicman-Hodges โดยใช้คณิตศาสตร์พื้นฐานในการคำนวณ ใช้สำหรับวงจรจำลองอย่างคร่าวๆ ซึ่งไม่ต้องการค่าที่เที่ยงตรงมากนัก ใช้สำหรับมอสทรานซิสเตอร์ที่มีแชนแนลยาวและเกทออกไซด์หนา ไม่พิจารณาถึงออกไซด์ที่สั้น (Short Channel Behavior) อย่างไรก็ตามการประมาณค่าพารามิเตอร์ต่างๆตาม LEVEL1 นี้มีข้อดีคือ ใช้เวลาในการคำนวณน้อย และประสิทธิภาพของเครื่องคอมพิวเตอร์ไม่สูงมากในการจำลองหาประสิทธิภาพของวงจรอย่างคร่าวๆ

แบบจำลอง LEVEL2 จะแตกต่างกับ LEVEL1 ทั้งวิธีการคำนวณ ค่าความยาวของช่องทางเดินกระแสสัมพัทธ์ และการเปลี่ยนสถานะจากช่วงไม่อิ่มตัวไปในช่วงไม่อิ่มตัว มีประโยชน์สำหรับมอสทรานซิสเตอร์ที่มีความยาวแชนแนลสั้น ใช้จำนวนพารามิเตอร์ในการคำนวณมากขึ้น อย่างไรก็ตามถ้าพารามิเตอร์ของ LEVEL2 ถูกใช้ทั้งหมด แบบจำลองนี้จะใช้เวลาในการคำนวณมากรวมถึงประสิทธิภาพของซีพียูของคอมพิวเตอร์ต้องสูงมาก และบางครั้งประสบปัญหาไม่พิจารณาถึงการทับซ้อนที่อาจจะเกิดขึ้นในบริเวณปลอดพาหะ (Depletion Region) ของซอร์สเตรนในอุปกรณ์ที่มีแชนแนลสั้นมากๆ ผลของสนามไฟฟ้าด้านข้าง (Lateral Field Effect) ที่มีผลต่อความคล่องตัวของพาหะรวมถึงพิจารณาผลของแชนแนลที่สั้น (Short Channel Effect) เพียงบางส่วนเท่านั้น

แบบจำลอง LEVEL3 โดยพื้นฐานแล้วจะมีความคล้ายคลึงกับ LEVEL 2 ในแง่ของโครงสร้าง พารามิเตอร์หลายตัวเหมือนกันหรือใกล้เคียงกันมาก แตกต่างกับที่ LEVEL3 จะใช้แบบจำลองกึ่งการทดลอง (Semi-Empirical Model) ใช้แบบจำลองของแรงดันขีดเริ่มที่เพิ่มขึ้น เพิ่มพารามิเตอร์  $n$  ซึ่งใช้อธิบาย DIBL นอกจากนี้แบบจำลอง Channel Length Modulation ที่ใช้ใน LEVEL 1 และ 2 ซึ่งจะใช้  $\lambda$  จะถูกแทนที่ด้วยแบบจำลองที่ซับซ้อนขึ้นอีกเล็กน้อย ซึ่งเกี่ยวกับพารามิเตอร์  $V_{max}$  และพารามิเตอร์กึ่งทดลอง (Semi-Empirical Parameter) อีกตัวหนึ่ง และสุดท้ายได้พิจารณาถึงการลดลงของค่าความคล่องตัวพาหะเมื่อสนามไฟฟ้าด้านข้างมีค่ามาก แบบจำลอง LEVEL 3 นี้ใช้ในการทดลองการทำงานของวงจรในขั้นสุดท้าย ดังนั้นแบบจำลอง LEVEL 3 นี้จะคิดทุกผลกระทบที่เกิดขึ้นกับมอสทรานซิสเตอร์และพารามิเตอร์ทุกตัว เพื่อให้ได้ค่าต่างๆใกล้เคียงความจริงมากที่สุด

เพราะฉะนั้นสามารถสรุปได้ว่าแบบจำลอง LEVEL 3 เป็นแบบจำลองที่มีความละเอียดมากที่สุด แต่ก็ใช้เวลาและประสิทธิภาพของซีพียูมากที่สุดด้วยเช่นกัน โดยค่าพารามิเตอร์ต่างๆที่ใช้ในโปรแกรม PSpice ได้สรุปไว้ในภาคผนวก

## 2.6 ทฤษฎีของออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ (Oscillator) เป็นวงจรไฟฟ้าที่สามารถให้กำเนิดสัญญาณได้ในตัวเอง โดยจะให้สัญญาณทางขาออก (Output Signal) มีรูปแบบสัญญาณเป็นรายคาบ (Periodic Signal) โดยที่ไม่จำเป็นต้องมีสัญญาณด้านขาเข้า (Input Signal) วงจรออสซิลเลเตอร์นั้นเป็นวงจรพื้นฐานอย่างหนึ่งที่มีเข้ามามีบทบาทในด้านวิศวกรรม โดยในแวดวงโทรคมนาคมออสซิลเลเตอร์สามารถถูกใช้เป็นวงจรสร้างสัญญาณคลื่นพาห์ (Carrier Signal) เพื่อใช้ในการมอดูเลต (Modulation) หรือเพื่อสร้างสัญญาณนาฬิกาอ้างอิง (Reference Clock Signal) ให้แก่ระบบ เป็นต้น

วงจรออสซิลเลเตอร์ที่เป็นที่รู้จักมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรออสซิลเลเตอร์แบบเลื่อนเฟส (Phase Shift Oscillator) วงจรออสซิลเลเตอร์แบบวินบริดจ์ (Wien-Bridge Oscillator), วงจรออสซิลเลเตอร์แบบโคลพิทซ์ (Colpits Oscillator) หรือว่าจะเป็นวงจรออสซิลเลเตอร์แบบฮาร์เลย์ (Harley Oscillator) เป็นต้น ซึ่งรูปแบบของสัญญาณที่ได้จากวงจรออสซิลเลเตอร์แบบต่าง ๆ นั้นก็มีอยู่หลายรูปแบบด้วยกัน เช่น สัญญาณไซน์, สัญญาณพัลส์สี่เหลี่ยม และสัญญาณฟันเลื่อย อย่างไรก็ตามในที่นี้จะกล่าวถึงหลักการของวงจรออสซิลเลเตอร์ที่กำเนิดสัญญาณไซน์ซึ่งเกี่ยวข้องกับเนื้อหาในวิทยานิพนธ์ฉบับนี้เท่านั้น

## 2.7 องค์ประกอบของออสซิลเลเตอร์

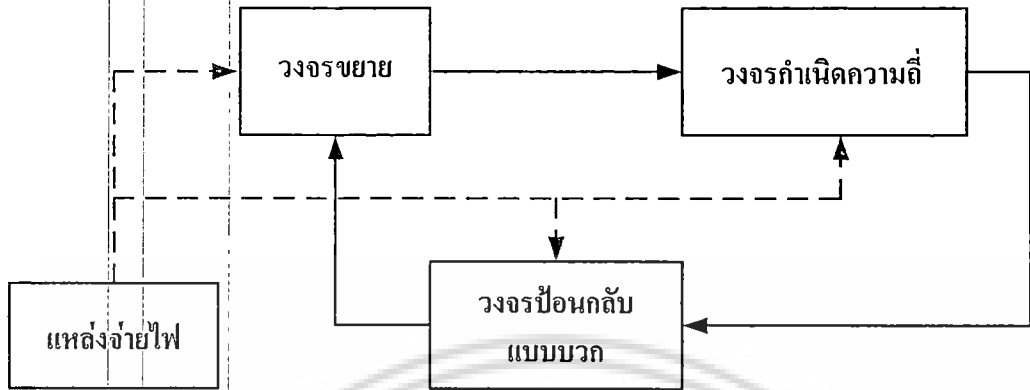
2.7.1 ตัวกำเนิดพลังงาน (Energy Source) ได้แก่ แหล่งจ่ายไฟหรือแบตเตอรี่ โดยในที่นี้มุ่งเน้นไปที่แหล่งจ่ายไฟกระแสตรงที่มีแรงดันคงที่จ่ายให้กับอุปกรณ์ต่างๆ

2.7.2 วงจรกำเนิดความถี่ (Frequency-Determining Circuit) วงจรกำหนดความถี่ที่ว่านี้จะต้องสามารถเลือกความถี่ได้ ในลักษณะที่เป็นวงจรกรองแบบความถี่ผ่าน ได้แก่ วงจรแบบ RC, วงจรแบบ LC หรือแบบคริสตัล เป็นต้น

2.7.3 วงจรขยาย (Amplifier Circuit) เป็นวงจรประเภทแอกทิฟซึ่งอาจเป็นวงจรขยายแบบทรานซิสเตอร์ (Transistor), แบบเฟต (FET) หรือวงจรขยายที่อยู่ในรูปของไอซีอย่างใดอย่างหนึ่ง ซึ่งจะทำหน้าที่คงการกำเนิดสัญญาณไว้ด้วยการชดเชยพลังงานส่วนที่สูญเสียไปในออสซิลเลเตอร์ให้มีค่าคงตัวอยู่เช่นเดิม โดยอัตโนมัติ

2.7.4 วงจรป้อนกลับแบบบวก (Positive Feedback Circuit) เป็นวงจรที่จะนำสัญญาณจากด้านขาออกของออสซิลเลเตอร์กลับไปยังด้านขาเข้าของวงจร โดยสัญญาณด้านขาออกที่จะป้อนกลับเข้าไปสู่ด้านขาเข้านั้นจะต้องให้มีเฟส (Phase) ตรงกันกับเฟสของสัญญาณทางด้านขาเข้า

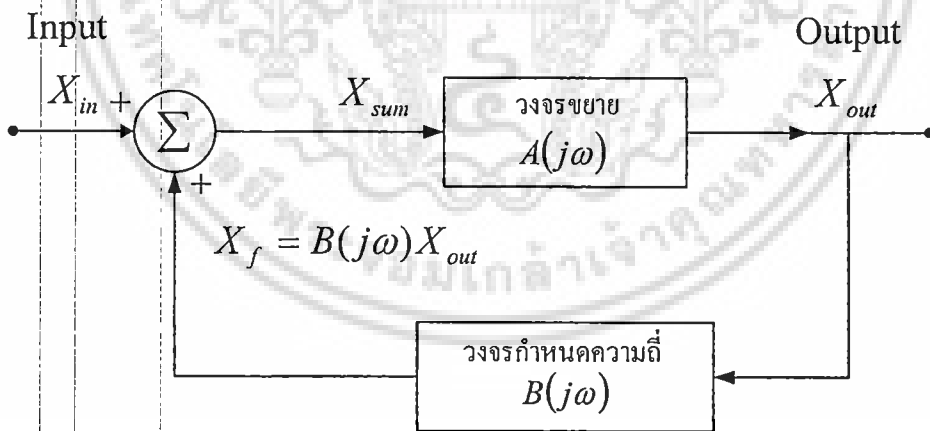
เพื่อให้เกิดการเสริมกันของสัญญาณเพื่อให้สัญญาณไม่ตก ซึ่งองค์ประกอบทั้ง 4 นี้ จะแสดงได้ดังบล็อกไดอะแกรมตามรูปที่ 4.1



รูปที่ 2.15 บล็อกไดอะแกรมแสดงองค์ประกอบของออสซิลเลเตอร์

### 2.8 เงื่อนไขของการกำเนิดสัญญาณของวงจร

วงจรออสซิลเลเตอร์นั้นจัดเป็นวงจรโครงข่ายแบบป้อนกลับ (Feedback Network) แบบหนึ่ง ซึ่งมีการป้อนกลับแบบบวก สามารถแสดงบล็อกไดอะแกรมองค์ประกอบการไหลวนของสัญญาณได้ดังรูป 2.16



รูปที่ 2.16 บล็อกไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก

สัญลักษณ์ต่างๆ ที่ใช้ในวงจรรูปที่ 2.16 มีดังต่อไปนี้

$X_{in}$  คือ สัญญาณด้านขาเข้าของวงจร

$X_{out}$  คือ สัญญาณด้านขาออกของวงจร

$X_{sum}$  คือ สัญญาณผลรวมระหว่าง  $X_{in}$  และ  $X_{out}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$X_f$  คือ สัญญาณป้อนกลับ

$A(j\omega)$  คือ ค่าเกนของวงจรถยาย

$B(j\omega)$  คือ ค่าเกนของวงจรถายกำหนดความถี่

จากรูปที่ 2.16 จะได้สมการดังนี้

$$X_{sum} = X_{in} + X_f \quad (2.22)$$

$$X_f = B(j\omega)X_{out} \quad (2.23)$$

$$X_{out} = A(j\omega)X_{sum} \quad (2.24)$$

เมื่อแทนค่าสมการที่ (2.23) และ (2.24) ลงใน (2.22) จะได้รูปสมการใหม่เป็น

$$\frac{X_{out}}{X_{in}} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.25)$$

ซึ่งการกำเนิดสัญญาณนั้น วงจรจะต้องสร้างสัญญาณได้ขาออกได้โดยที่ไม่มีสัญญาณด้านขาเข้า ซึ่งเงื่อนไขดังกล่าวจะเป็นจริงได้ก็คือ ค่าเกนขยายต้องมีค่าอนันต์ (infinity) คือ ส่วนของสมการที่ (2.25) จะต้องมีค่าเป็น 0 กล่าวคือ

$$1 - A(j\omega)B(j\omega) = 0 \quad (2.26)$$

โดยเมื่อเงื่อนไขเป็นไปตามสมการที่ (2.26) ณ ความถี่ค่าหนึ่ง (สมมติว่าเป็น  $\omega_0$ ) แสดงว่ามีการกำเนิดสัญญาณที่ความถี่ค่านั้น เกณฑ์การตรวจสอบสำคัญที่รู้จักกันดี คือ “เกณฑ์บาร์คฮูเซน (Barkhausen Criterion)” เกณฑ์ดังกล่าวมีนัยที่สำคัญสรุปได้ง่ายๆคือ “วงจรรออสซิลเลเตอร์ที่สามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้น ต้องมีเกนแบบเปิดลูป (Open-Loop Gain) เป็นค่าจริงเท่ากับหนึ่ง” เราจึงได้เงื่อนไขการกำเนิดสัญญาณแยกเป็นสองเงื่อนไข ที่จะต้องเกิดพร้อมกันกับสมการที่ (2.26) คือ

$$|A(j\omega_0)B(j\omega_0)| = 1 \quad (2.27)$$

และมีค่าเฟส  $\arctan\{A(j\omega_0)B(j\omega_0)\} = 0$  หรือ  $2n\pi$  ( $n =$  เลขจำนวนเต็ม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในการรักษาค่าเกนแบบเปิดของวงจรให้มีค่าเท่ากับหนึ่งนั้น ก็เพื่อเป็นการรักษาการกำเนิดสัญญาณให้คงที่อยู่ตลอดนั่นเอง โดยการการป้อนกลับแบบบวกจะทำให้เกนแบบปิด (Closed Loop Gain) ของวงจรมีค่ามากขึ้น และถ้าเกนแบบเปิด (Open Loop Gain) ของวงจรมีค่าเป็นหนึ่งก็จะทำให้เกนแบบปิดของวงจรมีค่าเป็นอนันต์ ซึ่งจะเห็นได้โดยแทนสมการที่ (2.27) ลงในสมการ (2.25)

$$\frac{X_{out}}{X_{in}} = \frac{A(j\omega_0)}{1-1} = \infty \quad (2.28)$$

ซึ่งจากสมการที่ (2.28) อธิบายความหมายได้ว่าแม้ไม่มีสัญญาณทางด้านขาเข้า ( $X_{in} = 0$ ) วงจรนี้ก็สามารถสร้างสัญญาณขาออกได้ คือ วงจรสามารถกำเนิดสัญญาณขึ้นมาได้เอง อย่างไรก็ตามในทางปฏิบัติแล้ววงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise Signal) เป็นสัญญาณเริ่มต้นทางด้านขาเข้าให้กับวงจร ซึ่งสัญญาณรบกวนนี้อาจจะมาจากแหล่งกำเนิดใดๆ เช่น สัญญาณรบกวนที่เกิดขึ้นมาจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

อย่างไรก็ตามจากการพิจารณาโดยธรรมชาติแล้วนั้น วงจรออสซิลเลเตอร์โดยทั่วไปนั้นจะเป็นวงจรประเภทไม่เป็นเชิงเส้น (Non-linear Circuit) หากแต่การวิเคราะห์ห้วงวงจรมันได้ใช้หลักการวิเคราะห์แบบเชิงเส้นตามตัวอย่างข้างต้น ดังนั้นจึงสามารถกำหนดเงื่อนไขได้เพียงความถี่ของสัญญาณเท่านั้นแต่ไม่สามารถกำหนดขนาดของสัญญาณได้ ดังจะเห็นได้จากเกณฑ์การตรวจสอบของบาร์คูลูเช่นที่กล่าวไว้แล้วนั้นแสดงแต่เพียงว่า ณ ความถี่ของการกำเนิดสัญญาณจะมีค่าเฟสของสัญญาณเท่ากับ  $2n\pi$  ( $n =$  เลขจำนวนเต็ม)

1. ทำได้โดยการเพิ่มวงจรในส่วนที่จะทำหน้าที่รักษาระดับของสัญญาณ
2. ใช้หลักการของการจำกัดขนาดของตัวเอง (Self-Limiting) ของอุปกรณ์ภายใน เช่น ออสซิลเลเตอร์ที่สร้างขึ้นจากทรานซิสเตอร์ (Transistor) ในขณะเริ่มต้นนั้น สัญญาณจะมีค่าต่ำ ทรานซิสเตอร์จะมีค่าเกนสูง ทำให้ค่าลูปเกนของวงจรมันจะมีค่ามากกว่า 1 ณ ตำแหน่งที่มีความถี่เท่ากับ  $2n\pi$  ( $n =$  เลขจำนวนเต็ม) แต่เมื่อขนาดของสัญญาณเพิ่มขึ้นจะทำให้ทรานซิสเตอร์เริ่มอิ่มตัว (Saturate) ทำให้ทรานซิสเตอร์มีเกนลดลง ซึ่งจะทำให้ลูปเกนของวงจรลดลงจนกระทั่งทำให้สัญญาณมีขนาดที่คงที่ในที่สุด

## 2.9 หลักการทำงานของวงจรรอสซิลเลเตอร์

### 2.9.1 สภาวะเริ่มต้นการทำงานของวงจร (First Turn-On)

สภาวะเริ่มต้นการทำงานของวงจรจะเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้ จะทำให้เกิดสภาวะการเคลื่อนย้าย (Transition) ขึ้น ทำให้สเปกตรัมของสัญญาณเกิดการกระจายขึ้นอย่างมากมาย แต่อย่างไรก็ตามวงจรรอสซิลเลเตอร์นั้นจะมีวงจรถูกกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่เด่นที่สุดและจะถูกเลือกให้ป้อนกลับ ทำให้เกิดเป็นความถี่สัญญาณที่ปรากฏเป็นสัญญาณขาออกของวงจร

### 2.9.2 สภาวะการสร้างสัญญาณ (Signal Build-up)

เมื่อความถี่ของสัญญาณที่กำเนิดขึ้นถูกกำหนดโดยวงจรถูกกำหนดความถี่ สัญญาณขาออกจะถูกนำกลับไปยังขาเข้าของวงจร ซึ่งสัญญาณจะถูกวงจรกำหนดให้มีเฟสตรงกันเพื่อเป็นการเสริมให้สัญญาณมีกำลังมากขึ้น

### 2.9.3 สภาวะรักษาสัญญาณ (Sustained Oscillation)

การรักษาการกำเนิดสัญญาณให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คฮูเซน คือ ผลคูณค่าเกนของวงจรขยายและวงจรถูกป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัตินั้นค่าเกนรวมของระบบต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสถานะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการลดทอนสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากมาเป็นตัวรักษาลูปเกนให้เท่ากับหนึ่งเพื่อเป็นตัวจำกัดขนาดของสัญญาณที่ออกมา

### 2.9.4 หน้าที่สำคัญของวงจรรอสซิลเลเตอร์

- สร้างสัญญาณทางไฟฟ้าที่ใช้ในการควบคุมการทำงานของระบบอิเล็กทรอนิกส์
- เป็นตัวให้จังหวะและค่าเวลาที่ถูกต้อง แน่นนอนแก่วงจรอิเล็กทรอนิกส์
- ให้สัญญาณความถี่ในย่านต่างๆ เพื่อใช้ในการทำงานของวงจรโดยรวม

### 2.9.5 เงื่อนไขที่วงจรจะทำการอสซิลเลสัญญาณออกมาได้

- ต้องมีแหล่งจ่ายไฟให้แก่วงจรรอสซิลเลเตอร์
- ต้องมีวงจรถูกกำหนดความถี่ที่แน่นอนในการอสซิลเลท เช่น อาจจะเป็น Hz หรือ MHz
- วงจรนั้นต้องมีกำลังขยายแรงดันที่มากพอที่จะให้สัญญาณเอาต์พุตออกมาตามที่กำหนด
- ต้องมีส่วนของวงจรถูกป้อนกลับหรือวงจรฟีดแบค (Feedback Circuit) จากเอาต์พุตกลับ

เข้ามาที่อินพุตเป็นแบบบวกหรือที่เรียกกันว่า โปสิทีฟฟีดแบค (Positive Feedback)

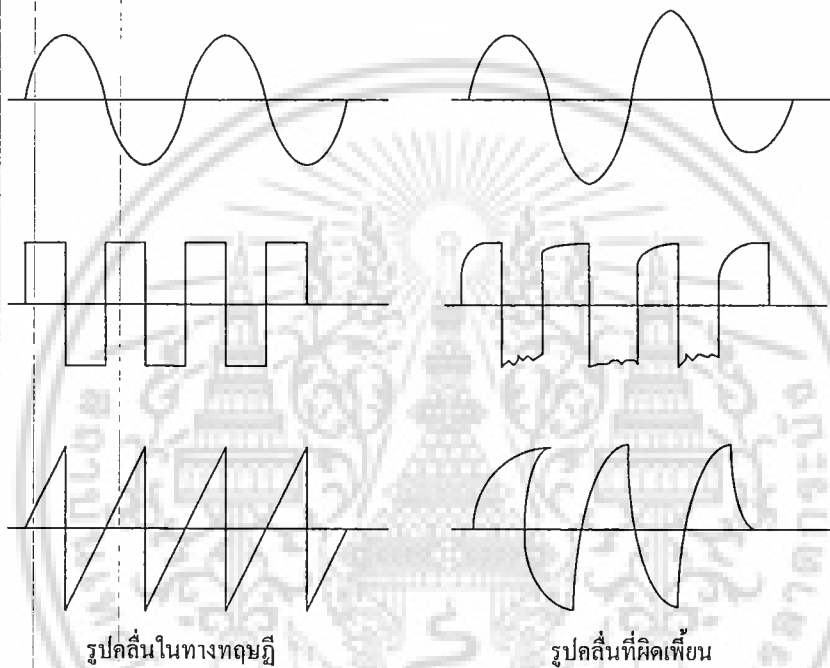
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.10 ลักษณะการทำงานของวงจรรอสซิจิลเลเตอร์

### 2.10.1 มีความเพี้ยนของรูปคลื่นต่ำ (Low Distortion)

ลักษณะของความเพี้ยนมีด้วยกันหลายลักษณะ คือ จากรูปที่ 2.17 ถ้ามีลักษณะเป็นรูปคลื่นไซน์จะเรียกว่าเป็นความเพี้ยนของฮาร์โมนิกส์ (Harmonic Distortion) คือ ลักษณะจะเป็นสัญญาณรูปไซน์ที่บิดๆเบี้ยวๆตามความเพี้ยนแล้วแต่ว่ามากหรือน้อย สาเหตุเกิดจากลักษณะความไม่เป็นเชิงเส้นของวงจรรขยาย (Non - linear) หรือถ้าหากตัวคาปาซิเตอร์หรืออินดักเตอร์ทำงานผิดพลาด



รูปที่ 2.17 ลักษณะคลื่นในทฤษฎีเทียบกับคลื่นที่มีความผิดเพี้ยน

จากรูปที่ 2.17 จะเห็นว่ากรณีของคลื่นรูปสี่เหลี่ยม ความเพี้ยนจะเกิดขึ้นบริเวณที่มีการเปลี่ยนแปลงแรงดันไฟฟ้า ทำให้เกิดการไม่เรียบขึ้นหรือทำให้เกิด โอเวอร์ชูต (Over Shoot) หรือบางทีทำให้ความห่างของแต่ละคลื่นไม่สม่ำเสมอ นั่นคือเกิดการผิดเพี้ยนทางเวลาขึ้น

ส่วนในรูปคลื่นฟันเลื่อย จะเพี้ยนในลักษณะที่ไม่เป็นเส้นตรงหรือนอนลิเนียร์ (Non-Linear Distortion) และเวลาในการลดระดับสัญญาณลงมานั้นไม่ตั้งฉากแต่จะเกิดเวลาหน่วง หรือดีเลย์ (Delay Time) ของสัญญาณอยู่บ้าง

### 2.10.2 มีเสถียรภาพทางความถี่ (Frequency Stability)

ในการใช้งานวงจรรอสซิจิลเลเตอร์ร่วมกับวงจรอื่นๆนั้นจำเป็นอย่างยิ่งที่ต้องให้ค่าความถี่ของสัญญาณมีค่าคงที่แน่นอน แต่องค์ประกอบหลายประการที่ประกอบกันขึ้นเป็นวงจรรวมนั้นมีผลทำให้ความถี่ของสัญญาณคลาดเคลื่อนไปอย่างมาก เช่น

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แรงดันของแหล่งจ่ายไฟเปลี่ยนแปลง เช่น ไฟตก เป็นต้น
- โหลดของวงจรเปลี่ยนแปลงไป
- ค่าของอุปกรณ์ที่มีผลต่อการกำหนดความถี่ เช่น อุปกรณ์ R,L,C มีคุณภาพไม่ดี มีค่าไม่ตรงกับที่กำหนด หรือหลังจากใช้งานไปแล้วเสื่อมสภาพ เป็นต้น

ดังนั้นในการออกแบบจึงต้องพยายามนำเอาแหล่งจ่ายที่มีการปรับระดับแรงดันเอาท์พุท หรือเรกกูเลท (Regulated) มาใช้ ซึ่งค่าสัญญาณเอาท์พุทไม่ขึ้นกับคุณสมบัติของวงจรขยายมากนัก หรืออาจจะเพิ่มเติมวงจรบัฟเฟอร์เข้าไประหว่างวงจรออสซิลเลเตอร์กับโหลด หรือใช้อุปกรณ์ที่มีความเที่ยงตรงสูงและทนทาน มีอายุการใช้งานได้นานในส่วนที่เกี่ยวข้องกับความถี่ เช่น การไม่เปลี่ยนตามอุณหภูมิ เป็นต้น หรือจะเปลี่ยนมาใช้วงจรออสซิลเลเตอร์ที่ใช้ผลึกคริสตอลเป็นตัวกำหนดความถี่ซึ่งจะให้ความเที่ยงตรงสูง

2.10.3 มีเสถียรภาพทางขนาดของสัญญาณ (Amplitude Stability) คือ ขนาดหรือแอมพลิจูดของสัญญาณจะต้องไม่ขึ้นๆลงๆ คือค่อนข้างจะคงที่ ทำได้โดยออกแบบให้มีวงจรปรับอัตราขยายหรือเกนให้คงที่ด้วยวิธีต่างๆ

## 2.11 หลักการกำเนิดสัญญาณไซน์ด้วยโพลีโนเมียลอันดับสอง

หลักการกำเนิดสัญญาณไซน์ โดยวิธีการของโพลีโนเมียลอันดับสองนั้น เป็นหลักการกำเนิดสัญญาณรูปไซน์แบบพื้นฐานที่สุดและออกแบบได้ง่ายที่สุด สมการของโพลีโนเมียลอันดับสอง สำหรับการออกแบบวงจรกำเนิดสัญญาณ สามารถเขียนสมการในรูปเชิงลาปลาซได้เป็น

$$1-LG = \frac{N(s)}{D(s)} = 0 = \frac{a_0s^2 + a_1s + a_2}{b_0s^2 + b_1s + b_2} \quad (2.29)$$

เมื่อ  $N(s)$  และ  $D(s)$  คือโพลีโนเมียลเศษ (Numerator Polynomial) และโพลีโนเมียลส่วน (Denominator Polynomial) ตามลำดับ เนื่องจากสมการ (2.29) เป็นสมการโพลีโนเมียลอันดับสอง ซึ่งมีนัยสำคัญที่  $N(s)$  เมื่อแทนค่าตัวแปร  $S = j\omega$  สมการที่ (2.29) จึงเขียนใหม่ได้เป็น

$$N(s) = 0 = -a_0\omega^2 + j\omega\omega_0 + a_2 \quad (2.30)$$

หรือ

$$0 = -\omega^2 + \frac{j\omega a_1}{a_0} + \frac{a_2}{a_0} \quad (2.31)$$

จากสมการ (2.30) และ (2.31) วงจรจะสามารถกำเนิดสัญญาณได้นั้นจะต้องมีเงื่อนไขดังนี้

$$a_1 = 0 \quad (2.32)$$

และความถี่ที่กำเนิดได้มีค่าเท่ากับ

$$\omega^2 = \frac{a_2}{a_0} \quad (2.33)$$

หลักการนี้สามารถเห็นได้โดยทั่วไปและเนื่องจากวงจรกำเนิดสัญญาณแบบโพลีโนเมียลอันดับสอง จึงต้องใช้ตัวกรองสัญญาณอันดับสองนั่นเอง



## บทที่ 3

# หลักการและวงจรที่เคยนำเสนอในอดีต

### 3.1 บทนำ

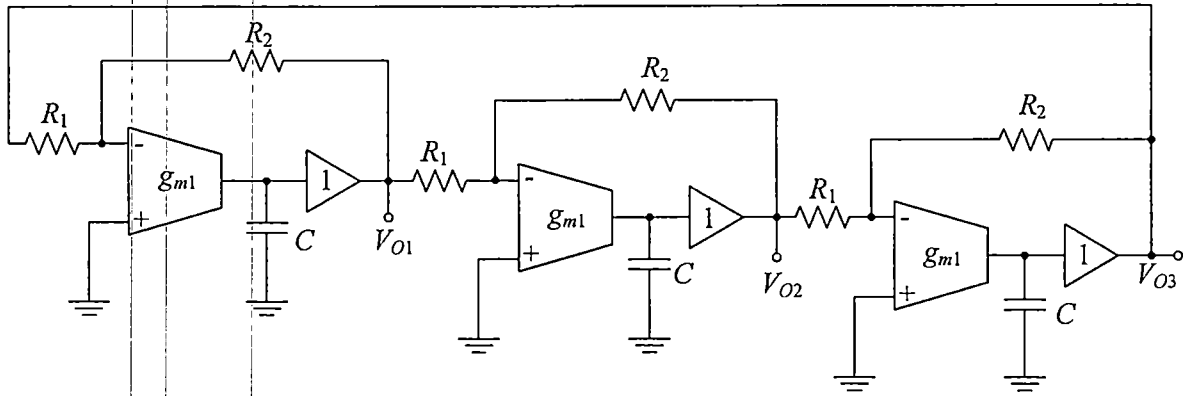
ในอดีตได้มีการนำเสนอวงจรกำเนิดสัญญาณรูปแบบแรงดันและกระแสไว้มากมาย [1-8] ในรูปแบบแรงดันนั้นได้มีการใช้วงจรขยายสัญญาณแบบ Unity-gain ต่อร่วมกับอุปกรณ์แพสซีฟ RC [1] และโอทีเอปรับค่าความถี่ด้วยแรงดัน [2] แต่ด้วยข้อจำกัดของวงจรรูปแบบแรงดัน ได้มีการพัฒนาวงจรที่ทำงานในรูปแบบกระแสโดยใช้วงจรตามกระแส (Current Follower: CF) ต่อร่วมกับอุปกรณ์แพสซีฟ RC [3] หรือใช้ค่าโพลมาชดเชย (Compensate Pole) ในออปแอมป์มาออกแบบ [4] และยังมีอุปกรณ์ที่ทำงานในรูปแบบกระแสตัวอื่นเช่น CCII (2<sup>nd</sup> Generation Current Conveyors) ก็เป็นอุปกรณ์ที่น่าสนใจที่มีผู้นำออกแบบเป็นวงจรกำเนิดสัญญาณ ทั้งแบบต่อร่วมกับอุปกรณ์พาสซีฟ RC [5] และใช้เพียงตัวเก็บประจุเท่านั้น [6] สามารถปรับค่าความถี่ได้จากค่าความต้านทานแฝงด้วยวิธีทางอิเล็กทรอนิกส์

โดยในบทนี้จะกล่าวถึงหลักการของวงจรที่นำเสนอไว้ในวารสารในอดีตซึ่งประกอบด้วย วงจรออสซิลเลเตอร์ที่ใช้โอทีเอ [10] วงจรออสซิลเลเตอร์ที่ใช้วงจรสายพานกระแสรุ่นที่สอง [12] และวงจรออสซิลเลเตอร์แบบใช้วงจรสายพานกระแสรุ่นที่สองควบคุมด้วยกระแส [15] รวมไปถึงการประยุกต์ใช้งานของออสซิลเลเตอร์และวงจรต่างๆที่เกี่ยวข้อง

### 3.2 วงจรออสซิลเลเตอร์ที่ใช้โอทีเอ [10]

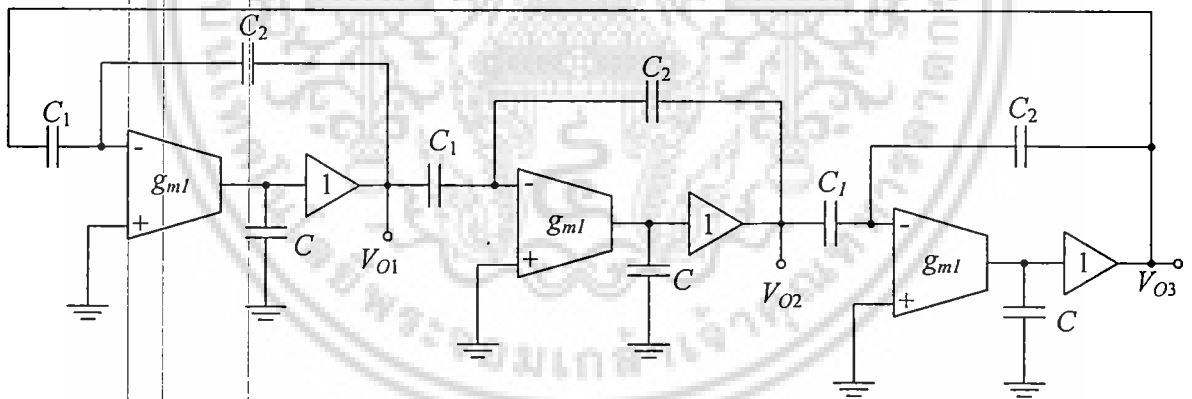
วงจรขยายความนำหรือโอทีเอ (Operation Transconductance Amplifiers : OTAs) เป็นอุปกรณ์แอกทีฟที่ใช้ในการออกแบบวงจรรอานาล็อก วงจรโอทีเอนั้นมีความเป็นเชิงเส้นสูงซึ่งสามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยโอทีเอจะมีวงจรผลต่างของแหล่งจ่ายกระแสที่ควบคุมด้วยแรงดัน (Differential Voltage Control Current Source : DVCCS) แต่ก็ยังสามารถทำงานในส่วนของวงจรผลต่างของแหล่งจ่ายแรงดันที่ควบคุมด้วยแรงดัน (Differential Voltage Control Voltage Source : DVCVS) โดยจะเป็นเอาต์พุตในส่วนของวงจรกรอง

วงจรออสซิลเลเตอร์ที่ใช้โอทีเอ [7] ซึ่งมีโครงสร้างที่ไม่ซับซ้อนคือใช้วงจรออสซิลเลเตอร์แบบเฟสลิตที่ใช้โอทีเอ ตัวต้านทานและตัวเก็บประจุภายในวงจร ส่วนวงจรออสซิลเลเตอร์แบบสามเฟส ได้มีการศึกษาและนำมาใช้งานจริง ซึ่งเอาต์พุตจะมีโครงสร้างที่สมมาตรกัน เช่น มีแอมพลิจูดและช่วงของความถี่ในการออสซิลเลตเท่ากัน [11] โดยโครงสร้างของเอาต์พุตนั้นมีประโยชน์สำหรับการกำเนิดสัญญาณสามเฟส ( $n = 3$ )



รูปที่ 3.1 วงจรกำเนิดสัญญาณไซน์สามเฟสแบบปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์ [10]

จากรูปที่ 3.1 วงจรกำเนิดสัญญาณไซน์แบบสามเฟสประกอบด้วยโอทีเอ ตัวเก็บประจุ ตัวต้านทานและวงจรถูกการอสซิลเลทของความถี่ที่เป็นสัดส่วน โดยตรงกับค่าความนำ (Transconductance :  $g_m$ ) ของโอทีเอ การปรับค่าทางอิเล็กทรอนิกส์ของออสซิลเลเตอร์ขึ้นอยู่กับ การควบคุมกระแสไบอัสและแรงดันไบอัสในตัวโอทีเอเอง เมื่อเกิดการอสซิลเลท ค่าPhase Shift ระหว่างเอาต์พุตทั้งสองในการป้อนกลับแบบบวกในส่วนของวงจรรองความถี่ต่ำอันดับที่หนึ่งนั้น มีค่า  $\phi = 120^\circ$



รูปที่ 3.2 วงจร OTA-C ที่พัฒนามาจากวงจรกำเนิดสัญญาณไซน์สามเฟสแบบปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์ในรูปที่ 3.1 [10]

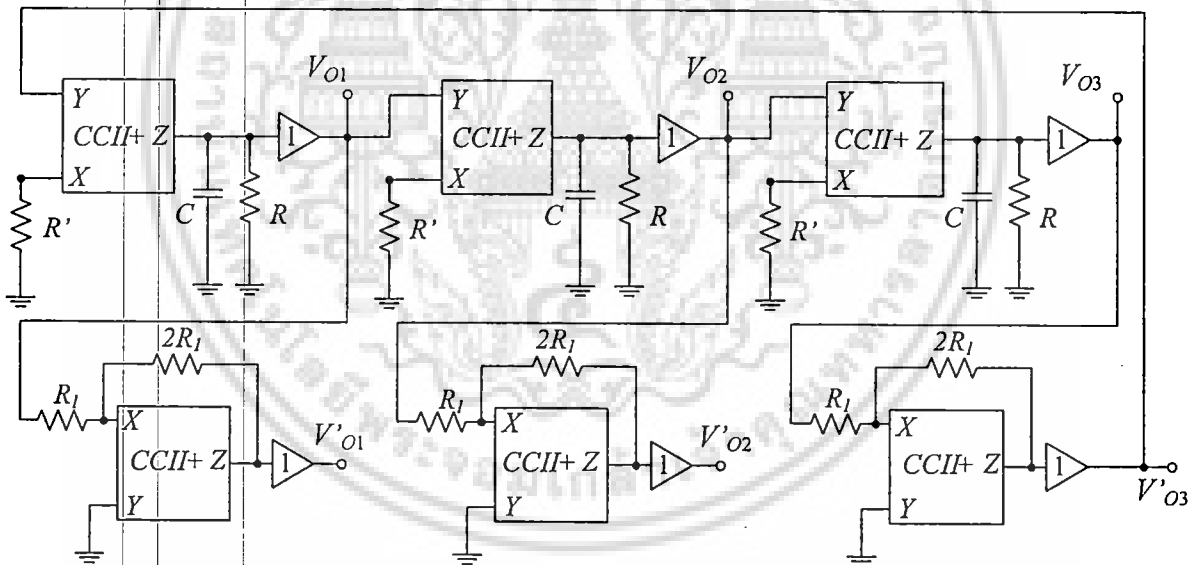
จากวงจรในรูป 3.1 จะมีความต้านทาน  $R_1$  และ  $R_2$  ส่วนในรูปที่ 3.2 จะเป็นตัวเก็บประจุ  $C_1$  และ  $C_2$  ตามลำดับ ซึ่งทั้งสองวงจรถูกกล่าวมาสิ่งที่เชื่อถือได้คือความถี่ของการอสซิลเลทเมื่อมีค่าเกินเป็นหนึ่ง โดยการกำเนิดสัญญาณไซน์แบบสามเฟสนั้นใช้ โอทีเอเบอร์ CA3080 ความทนทาน 5% ได้ความถี่ในการอสซิลเลทเท่ากับ 1kHz ที่อุณหภูมิห้อง  $28^\circ\text{C}$  วงจรที่ได้อยู่ในช่วงความถี่ 7 Hz-7 kHz และกระแสไบอัสอยู่ในช่วง  $1\mu\text{A} - 1000\mu\text{A}$

การกำเนิดสัญญาณไซน์แบบหลายเฟส โดยใช้โอทีเอที่ได้กล่าวไปข้างต้นมีโครงสร้างไม่ซับซ้อน สามารถให้กำเนิดสัญญาณไซน์จำนวน  $n$  เฟส ( $n$  เป็นจำนวนคี่) ในแต่ละช่วงของเฟสมีแอมพลิจูด โดยจะเห็นได้ว่าตัววงจรใช้อุปกรณ์น้อยและสามารถปรับค่าได้ทางอิเล็กทรอนิกส์

### 3.3 วงจรออสซิลเลเตอร์ที่ใช้วงจรสายพานกระแสรุ่นที่สอง

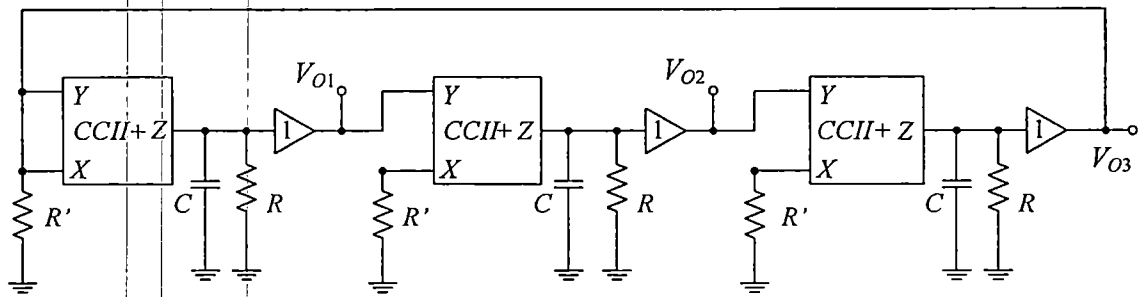
ในปี ค.ศ. 1995 Hou และ Shen Wu [12] ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบหลายเฟส (Multiphase Sinusoidal Oscillator : MSO) ที่ใช้วงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyors : CCII) โดยมีตัวเก็บประจุและตัวต้านทานต่อลงกราวด์ การปรับค่าทางอิเล็กทรอนิกส์สามารถทำได้โดยใช้ทรานซิสเตอร์แอฟเฟล (Junction Field-Effect Transistor : JFET) แต่อย่างไรก็ตามการปรับค่าแบบนี้ยังคงมีข้อบกพร่องอยู่

วงจร MSOs มีขอบเขตการทำงานเกี่ยวกับการประยุกต์ใช้ในระบบกำลัง การประมวลผลสัญญาณและการติดต่อสื่อสาร ซึ่งวงจรสายพานกระแสรุ่นที่สอง [12] มีวงจร MSOs อยู่ด้วยกันสองส่วนโดยมีโครงสร้างง่าย ๆ ซึ่งจะทำให้เกิดการออสซิลเลทที่เป็นจำนวนเฟสคู่และคี่



รูปที่ 3.3 วงจรกำเนิดสัญญาณไซน์แบบหกเฟส[12]

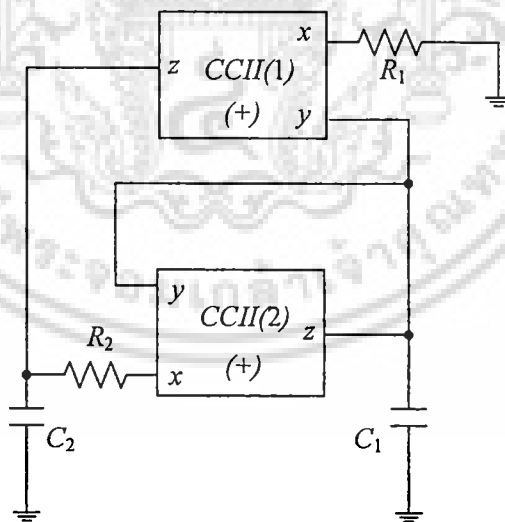
ในรูปที่ 3.3 เอาท์พุทในแต่ละส่วนมีค่าเกินเท่ากับหนึ่ง ดังนั้นจะมีเอาท์พุทที่  $2n$  เท่ากันเมื่อ  $n > 2$  โดยแต่ละส่วนจะเป็นวงจรกรองความถี่ต่ำผ่านลำดับที่หนึ่ง



รูปที่ 3.4 วงจรกำเนิดสัญญาณไซน์แบบสามเฟส [12]

ในรูปที่ 3.4 พื้นฐานของวงจรกำเนิดสัญญาณไซน์แบบสามเฟสซึ่งใช้วงจร CCII+ และ AD844 หักตัว มีตัวเก็บประจุสามตัวและมีตัวต้านทานหกตัวต่ออยู่กับกราวด์ โดยค่าของ  $R'=10k\Omega$ ,  $R = 20k\Omega$ ,  $C = 1.2nF$  รูปคลื่นมีความถี่  $10.5kHz$  ความลาดเคลื่อนระหว่างความถี่และค่าต่างๆเป็นผลมาจาก CCII ทางอุดมคติและข้อบกพร่องที่เกิดจากส่วนประกอบพาสซีฟ ดังนั้นจะเห็นได้ว่า MSOs [12] มีโครงสร้างที่ไม่ซับซ้อนโดยใช้วงจร CCII ที่เป็นอุปกรณ์แอกทีฟ โดยวงจรสามารถสร้างสัญญาณได้จำนวน  $n$  เฟส (จำนวนที่  $n \geq 2$  จำนวนคู่  $n \geq 6$ ) โดยตัววงจรมันจะใช้อุปกรณ์น้อยจึงง่ายสำหรับการนำไปประยุกต์ใช้สร้างไอซี

ต่อมาในปี ค.ศ. 2001 J.W. Horng [16] ได้นำเสนอวงจรกำเนิดสัญญาณแบบควอดเรเจอร์ โดยใช้ CCII ขึ้นมาอีก 1 ตามรูปที่ 3.5 โดยอยู่บนพื้นฐานว่าใช้จำนวนอุปกรณ์พาสซีฟน้อยที่สุด



รูปที่ 3.5 วงจรออสซิลเลเตอร์ที่นำเสนอโดย J.W. Horng. ในปี ค.ศ. 2001[16]

จากวงจรในรูปที่ 3.5 จะได้สมการแสดงลักษณะเฉพาะเป็น

$$s^2 C_1 C_2 R_1 R_2 + s(C_1 - C_2)R_1 + 1 = 0 \tag{3.1}$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

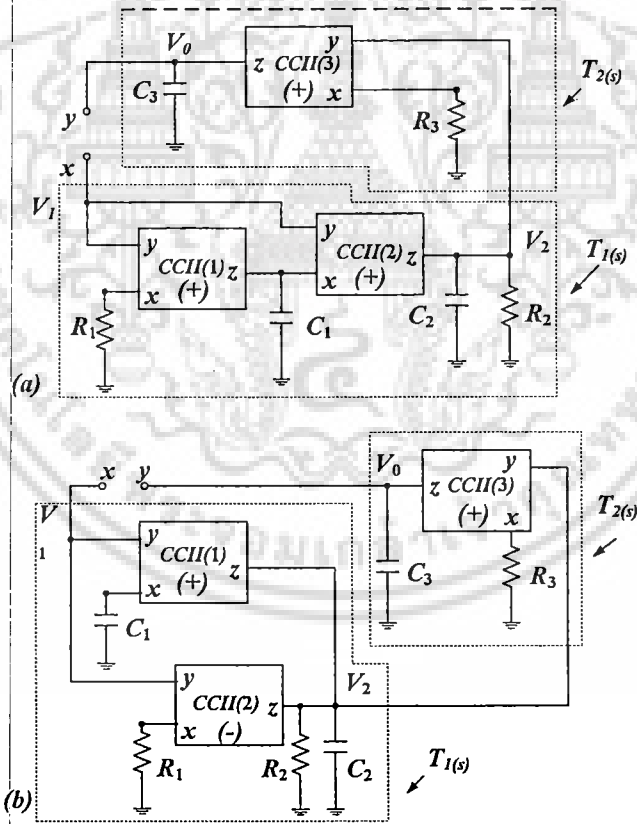
เงื่อนไขของการออสซิลเลทจะเป็น

$$C_1 = C_2 \tag{3.2}$$

และความถี่เชิงมุมของการออสซิลเลท คือ

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_1 R_2}} \tag{3.3}$$

และในปี ค.ศ. 2005 J.W. Horng [6] ได้นำเสนอวงจรกำเนิดสัญญาณแบบควอดเรเจอร์ทั้งหมด 6 แบบ ซึ่งถูกสร้างโดยใช้วงจรสายพานกระแสรูนที่สอง(CCII) ซึ่งวงจรทั้งหมดนี้ถูกใช้เฉพาะตัวเก็บประจุและตัวต้านทานที่ต่อลงกราวด์เท่านั้น แสดงได้ดังรูปที่ 3.6 และ 3.7 ตามลำดับ



รูปที่ 3.6 วงจรกำเนิดสัญญาณแบบควอดเรเจอร์ 2 แบบแรกที่ J.W. Horng นำเสนอ[6]

วงจรถ่ายสัญญาณแบบควอดเรเจอร์ ในรูปที่ 3.6(a) และ 3.6(b) จะใช้งานเพียงตัวเก็บประจุและตัวต้านทานที่ต่อกับกราวด์เท่านั้น ทำให้วงจรรวมสามารถใช้งานได้จริง นอกจากนั้นขั้ว z เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต ไม่ว่าจะในรูปแบบใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ CCIs ทั้ง 3 แบบในแต่ละวงจร ในรูปที่ 3.6 จะถูกเชื่อมต่อไปยังตัวเก็บประจุที่ต่อกับกราวด์ การออกแบบนี้เป็นการนำเสนอคุณลักษณะเฉพาะของการรวมกันของค่าตัวเก็บประจุที่ถูกนำมา ชดเชยซึ่งถือเป็นส่วนหนึ่งของค่าตัวเก็บประจุหลัก

วงจรในรูปที่ 3.6 สามารถที่จะสร้างเป็นกระบวนการสร้างสัญญาณไซน์พร้อมทั้งเงื่อนไขของการออสซิลเลทได้เป็น

$$C_1 R_3 = C_3 R_3 \quad (3.4)$$

และความถี่ของการออสซิลเลทจะแสดงได้เป็น

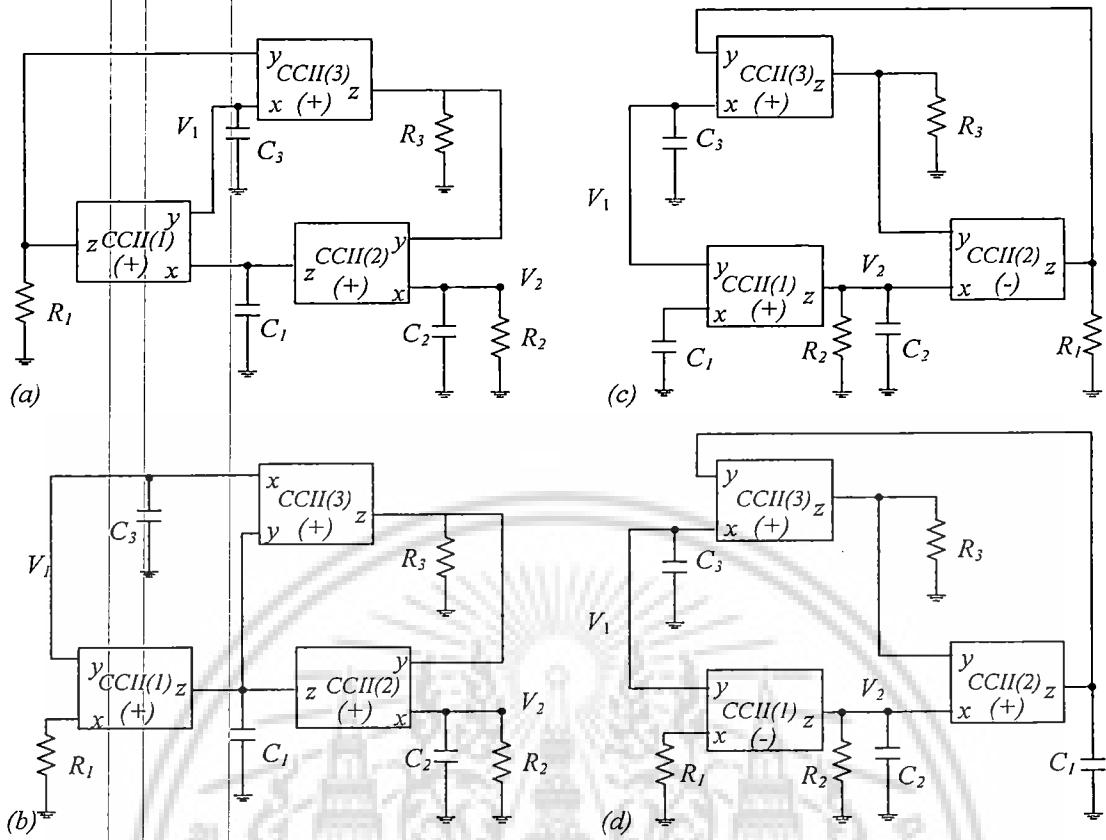
$$\omega_o = \sqrt{\frac{1}{C_2 C_3 R_1 R_3}} \quad (3.5)$$

โดยเงื่อนไขของการออสซิลเลทตามรูปที่ 3.6(a) และ 3.6(b) นั้นสามารถปรับค่าได้โดยใช้ ความต้านทานที่ต่อลงกราวด์  $R_2$  และ ความถี่ของการออสซิลเลท สามารถปรับค่าได้โดยใช้ความ ต้านทานที่ต่อลงกราวด์  $R_1$  ความต่างเฟส  $\phi$  ระหว่าง  $V_1$  และ  $V_2$  จะได้จากสมการ

$$\phi = -\tan^{-1} \omega C_1 R_1 - \tan^{-1} \omega C_2 R_2 \quad (3.6)$$

ภายใต้เงื่อนไขการออสซิลเลทของ  $C_1 = \frac{C_3 R_3}{R_2}$ , จากสมการที่(3.6) สามารถลดรูปได้เป็น

$$\phi = -\tan^{-1} \left( \sqrt{\frac{C_3 R_1 R_3}{C_2}} \frac{1}{R_2} \right) - \tan^{-1} \left( \sqrt{\frac{C_2}{C_3 R_1 R_3}} \right) = -\frac{\pi}{2} \quad (3.7)$$



รูปที่ 3.7 วงจรกำเนิดสัญญาณควอดเรเจอร์ที่ J.W. Horng นำเสนออีก 4 แบบ[6]

เงื่อนไขในการแก้ไขกระบวนการออสซิลเลท และความถี่ของการออสซิลเลทตามรูปที่ 3.7(a) คือ

$$C_1 R_2 \beta_1 = C_3 R_3 \alpha_2 \alpha_3 \beta_2 \tag{3.8}$$

$$\omega_0 = \sqrt{\frac{1}{C_2 C_3 R_1 R_3 \alpha_1 \alpha_2 \alpha_3 \beta_2 \beta_3}} \tag{3.9}$$

เงื่อนไขในการแก้ไขกระบวนการออสซิลเลท และความถี่ของการออสซิลเลทตามรูปที่ 3.7(b) คือ

$$C_1 R_2 = C_3 R_3 \alpha_2 \alpha_3 \beta_2 \beta_3 \tag{3.10}$$

$$\omega_0 = \sqrt{\frac{\alpha_1 \beta_1}{C_2 C_3 R_1 R_3 \alpha_2 \alpha_3 \beta_2}} \tag{3.11}$$

เงื่อนไขในการแก้ไขกระบวนการออสซิลเลท และความถี่ของการออสซิลเลทตามรูปที่ 3.7(c) คือ

$$C_1 R_2 \alpha_1 \beta_1 = C_3 R_3 \alpha_3 \beta_2 \quad (3.12)$$

$$\omega_0 = \sqrt{\frac{1}{C_2 C_3 R_1 R_3 \alpha_2 \alpha_3 \beta_2 \beta_3}} \quad (3.13)$$

เงื่อนไขในการแก้ไขกระบวนการออสซิลเลท และความถี่ของการออสซิลเลทตามรูปที่ 3.7(d) คือ

$$C_1 R_2 = C_3 R_3 \alpha_2 \alpha_3 \beta_2 \beta_3 \quad (3.14)$$

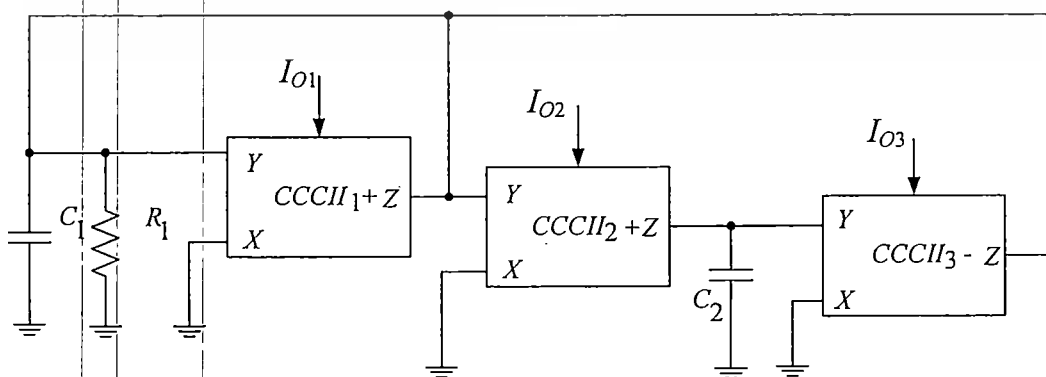
$$\omega_0 = \sqrt{\frac{\alpha_1 \beta_1}{C_2 C_3 R_1 R_3 \alpha_3 \beta_2}} \quad (3.15)$$

ซึ่งวงจรในรูปที่ 3.7 นั้นถ้าหากเกิดความผิดพลาดในการกำหนดค่าเพียงเล็กน้อยอาจจะเปลี่ยนแปลงเงื่อนไขและความถี่ในการออสซิลเลทของวงจรกำเนิดสัญญาณได้

ซึ่งข้อเสียของออสซิลเลเตอร์ที่ใช้วงจรสายพานกระแสแตรุ่นที่สอง (CCII<sub>s</sub>) คือ ความภาคเคลื่อนในตัววงจรสายพานกระแสแตรุ่นที่สองที่มีความผิดพลาด 5% [13] และเกิดความเพี้ยนทางฮาร์โมนิกมากกว่า 2% [14] ดังนั้นในการนำไปพัฒนาจึงต้องปรับปรุงในส่วนนี้ให้ดีขึ้นต่อไป

### 3.4 วงจรออสซิลเลเตอร์แบบใช้วงจรสายพานกระแสแตรุ่นที่สองควบคุมด้วยกระแส

ในปี ค.ศ. 2000 S. Turkoz และ S. Minaei [15] ได้นำเสนอวงจรออสซิลเลเตอร์ที่สามารถควบคุมความถี่ได้ในเชิงอิเล็กทรอนิกส์ที่ปรับค่าความถี่โดยกระแสไบอัสในรูปแบบใหม่โดยใช้วงจรสายพานกระแสแตรุ่นที่สองควบคุมด้วยกระแสแตรุ่นที่สองจำนวนสามตัว กับตัวต้านทานหนึ่งตัว ดังแสดงในรูปที่ 3.8



รูปที่ 3.8 วงจรออสซิลเลเตอร์ที่นำเสนอโดย S. Turkoz และ S. Minaei [15]

สมการแสดงลักษณะเฉพาะของวงจรรูปที่ 3.8 จะได้เป็น

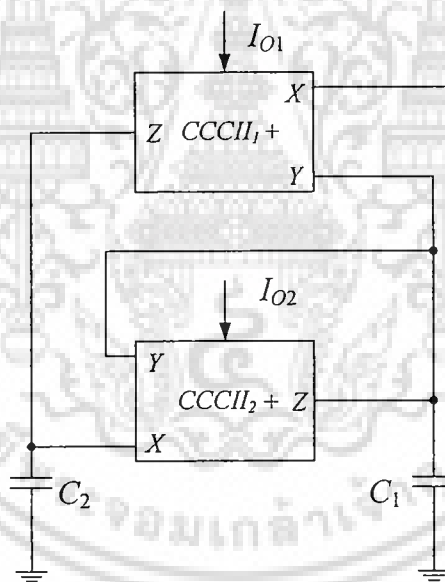
$$s^2 C_1 C_2 R_{X2} R_{X3} + s C_2 \frac{R_{X2} R_{X3}}{R_1 R_{X1}} (R_{X1} - R_1) + 1 = 0 \quad (3.16)$$

ซึ่งจะได้เงื่อนไขของการออสซิลเลท คือ

$$R_{X1} = R_1 \quad (3.17)$$

ความถี่ของการออสซิลเลทจะมีค่าเป็น

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_{X2} R_{X3}}} \quad (3.18)$$



รูปที่ 3.9 วงจรออสซิลเลเตอร์ที่ใช้แทนวงจรในรูปที่ 3.5 ที่นำเสนอโดย J.W. Horng [16]

ในปี ค.ศ.2001 นั้น นอกจาก J.W. Horng [16] จะได้นำเสนอวงจรออสซิลเลเตอร์ที่สามารถควบคุมความถี่ได้โดยใช้วงจรสายพานกระแสรุ่นที่สองกับจำนวนอุปกรณ์พาสซีฟน้อยที่สุดแล้ว ยังได้นำเสนอวงจรใหม่ ด้วย

โดยจากรูปที่ 3.5 ถ้ามีตัวต้านทานต่ออยู่ที่พอร์ท X ของวงจรสายพานกระแสรุ่นที่สอง (CCII) แล้ว จะสามารถทดแทนได้โดยใช้วงจรสายพานกระแสควบคุมด้วยกระแสรุ่นที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(CCCII) ซึ่งจะได้วงจรออสซิลเลเตอร์ที่สามารถควบคุมความถี่ได้ในเชิงอิเล็กทรอนิกส์โดยการปรับกระแสไบอัส ซึ่งใช้ CCCII สองตัว แสดงในรูปที่ 3.9 จะได้สมการแสดงลักษณะเฉพาะดังต่อไปนี้

$$s^2 C_1 C_2 R_{X1} R_{X2} + s(C_1 - C_2) R_{X1} + 1 = 0 \quad (3.19)$$

ซึ่งจะได้เงื่อนไขของการออสซิลเลท คือ

$$C_1 = C_2 \quad (3.20)$$

ความถี่ในการออสซิลเลทจะมีค่าเป็น

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_{X1} R_{X2}}} \quad (3.21)$$

โดยโครงสร้างวงจรที่กล่าวมานั้นจะประกอบด้วยวงจรสายพานกระแสควบคุมด้วยกระแสรุ่นที่สอง (CCCII) โดยวงจรเหล่านี้มีข้อดีที่แตกต่างจากอุปกรณ์อื่นคือจะใช้ความต้านทานแฝงที่อยู่ในตัวของ CCCII มาใช้งานและสามารถปรับความถี่ของการออสซิลเลทได้โดยการปรับกระแสไบอัสของ CCCII ซึ่งวงจรจะใช้เพียงตัวเก็บประจุต่อกับกราวด์ซึ่งสามารถนำไปสร้างเป็นวงจรรวมได้ง่าย

## บทที่ 4

# วงจรถ่ายโอนสัญญาณไซน์แบบควอเตรเจอร์ ด้วยโครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้ CCCII

### 4.1 บทนำ

เนื้อหาในบทนี้จะอธิบายถึงเนื้อหาที่เกี่ยวข้องกับ วงจรสายพานกระแสควบคุมด้วยกระแส (CCCII) หลักการสร้างวงจรถ่ายโอนทุกความถี่รูปแบบกระแสโดยใช้ CCCII และการสร้างวงจรถ่ายโอนสัญญาณไซน์แบบควอเตรเจอร์รูปแบบกระแส ด้วยวงจรถ่ายโอนทุกความถี่ ซึ่งทั้งหมดนี้จะมีส่วนที่เป็นเนื้อหา รูป การวิเคราะห์วงจรต่างๆ และบทสรุปทั้งหมด เพื่อนำข้อมูลดังกล่าวไปใช้สำหรับการจำลองผลการทำงานของวงจรต่อไป

### 4.2 วงจรสายพานกระแสควบคุมด้วยกระแส (CCCII)

#### 4.2.1 หลักการทำงานของ CCCII (Current controlled Current Conveyors)

เดิมวงจรสายพานกระแสรุ่นที่สอง (CCII) จะมีโครงสร้างวงจรมาจากวงปิดแบบทรานส์ลิเนียร์ลูป (Translinear Loop) และวงจรสะท้อนกระแส (Current Mirror) มีข้อเด่นคือ มีแบนด์วิดท์กว้างมาก แต่มีข้อด้อยที่สำคัญคือในกรณีที่กระแสไบอัสมีค่าต่ำจะทำให้เกิดความต้านทานแฝง (Parasitic Resistance) เกิดขึ้นระหว่างพอร์ต X และ พอร์ต Y ซึ่งมีผลทำให้วงจรทำงานผิดพลาดได้

A. Fabre และคณะ [17-19] จึงมีการนำเสนอแนวความคิดใหม่ โดยเรียกวงจรสายพานกระแสชนิดใหม่นี้ว่า วงจรสายพานกระแสควบคุมด้วยกระแสรุ่นที่สอง (CCCII) [17-19] ความสัมพันธ์ของกระแสและแรงดันของ CCCII แสดงด้วยสมการเมตริกซ์ได้ดังสมการที่ (4.1)

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \cdot \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (4.1)$$

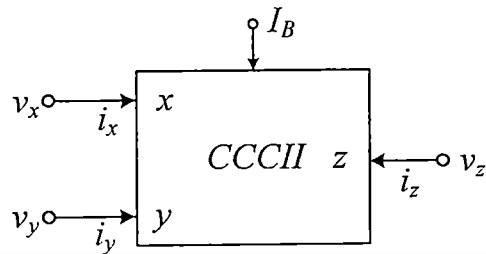
โดย  $R_x$  คือ ความต้านทานแฝงที่พอร์ต X ของ CCCII

ซึ่งคุณสมบัติของ CCCII โดยทั่วไปจะมีลักษณะคล้าย CCII ต่างกันที่ขา X ของ CCCII มีตัวต้านทานภายในแฝงอยู่ ค่าความต้านทานทางอินพุตที่ขา x ( $R_x$ ) สามารถควบคุมได้โดยกระแสไบอัสของวงจรและจะแปรผันตรงกับอุณหภูมิรอบข้าง ดังแสดงได้ตามสมการที่ (4.2)

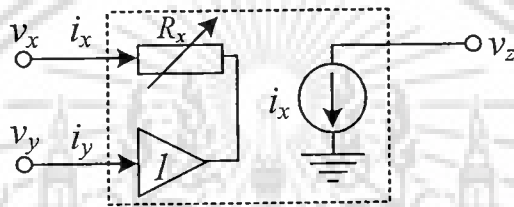
$$R_x = \frac{V_T}{2I_B} \quad (4.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $V_T$  เป็นสัมประสิทธิ์อุณหภูมิ (Thermal Voltage) และ  $I_B$  เป็นกระแสไบอัสของวงจร (External bias current) CCCII มีสัญลักษณ์และวงจรสมมูลดังรูปที่ 4.1 และ 4.2



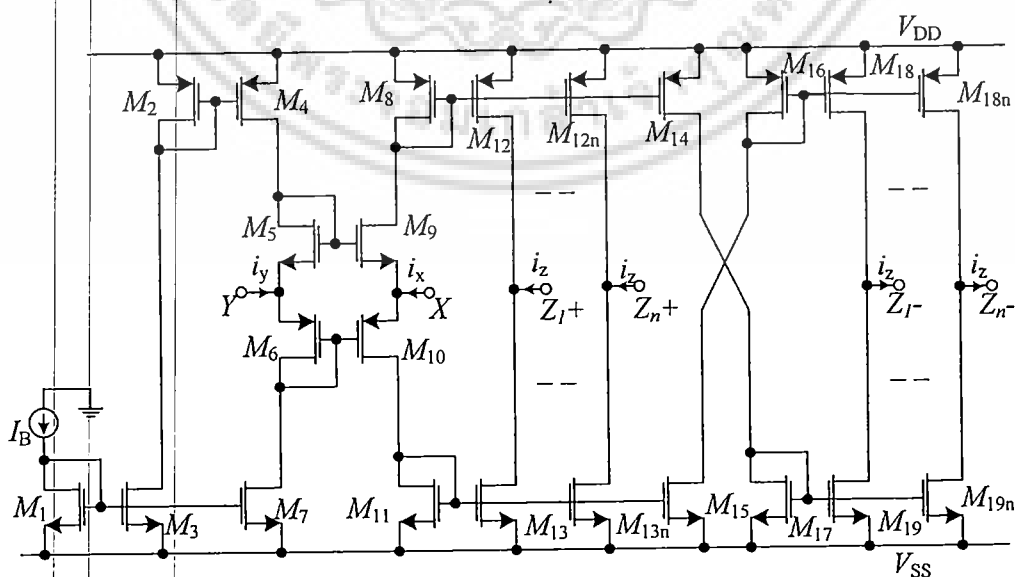
รูปที่ 4.1 สัญลักษณ์ CCCII



รูปที่ 4.2 วงจรสมมูล CCCII

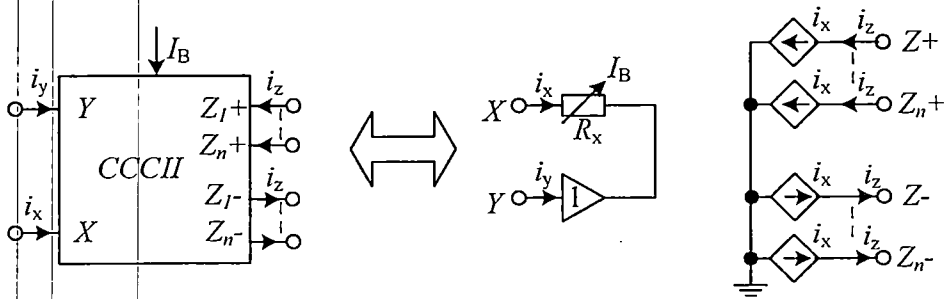
4.2.2 วงจรสายพานกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซีมอส

วงจรสายพานกระแสควบคุมด้วยกระแส (CCCII) เป็นวงจรที่นิยมนำมาประยุกต์เป็นวงจรต่างๆ ได้มากมาย โดยเฉพาะวงจรสายพานกระแสควบคุมด้วยกระแสชนิดหลายเอาต์พุตแบบซีมอส (CMOS Multiple-Output CCCII ; CMOS MO-CCCII) [9] แสดงได้ดังรูปที่ 4.3



รูปที่ 4.3 วงจร CMOS MO-CCCII

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สัญลักษณ์ วงจร CMOS MO-CCCII

อ้างอิงจากสมการที่  $R_x$  เป็นค่าความต้านทานภายในที่ขั้ว  $x$  ของวงจรสามารถหาค่าของ  $R_x$  ได้ดังสมการที่ (4.3)

$$R_x \approx \frac{1}{g_{m9} + g_{m10}} \quad (4.3)$$

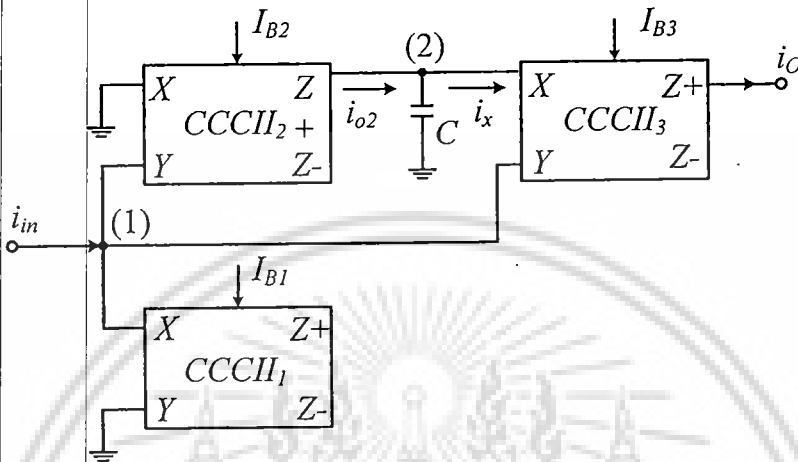
เมื่อ  $g_{mi}$  คือ ทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่  $i$  และสมมุติให้ทรานซิสเตอร์  $M_9$  และ  $M_{10}$  มีค่าเท่ากันทำให้  $g_{m9} = g_{m10}$  ด้วย ดังนั้น  $R_x$  ใหม่มีค่าดังสมการที่ (4.4)

$$R_x \approx \frac{1}{\sqrt{8\mu C_{ox}(W/L)I_B}} \quad (4.4)$$

โดยที่  $\mu, C_{ox}, W$  และ  $L$  คือค่าความคล่องตัวพื้นผิวออกไซด์ แชนแนล ความกว้าง และความยาวของแชนแนลของทรานซิสเตอร์  $M_9$  และ  $M_{10}$  และค่าของ  $(g_m)$  สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากค่ากระแสไบอัส ( $I_B$ )

### 4.3 วงจรโครงข่ายผ่านทุกความถี่รูปแบบกระแสโดยที่ใช้ CCCII

วงจรโครงข่ายผ่านทุกความถี่ (All-pass Network; APN) รูปแบบกระแสเป็นการนำเอา CMOS MO-CCCI<sub>2</sub> จำนวน 3 ชุดมาประยุกต์ใช้ซึ่งจะได้วงจรดังในรูปที่ 4.5 จากนั้นทำการวิเคราะห์วงจรได้เป็นสมการส่งผ่านดังสมการที่ (4.5)



รูปที่ 4.5 วงจรโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII

สมการส่งผ่าน (Transfer function) จะได้สมการเป็น

$$\frac{i_o}{i_{in}} = -\frac{R_{x1}(1 - sCR_{x2})}{R_x(1 + sCR_{x3})} \quad (4.5)$$

โดยที่กำหนดให้  $R_{x2} = R_{x3} = R_x$  และ  $k = R_{x1} / R_x$ ;  $T = CR_x$

$$T_{AP}(s) = \frac{i_o}{i_{in}} = -k \frac{1 - sT}{1 + sT} \quad (4.6)$$

จากสมการที่ (4.6) เป็นสมการของตัวกรองผ่านทุกความถี่ที่สามารถปรับค่าเกณฑ์ได้ ซึ่งมีความจำเป็นในการสร้างเป็นวงจรกำเนิดสัญญาณ ในกรณีกำหนดลูปเกน

#### 4.4 ผลกระทบจากความไม่เป็นอุดมคติ

เมตริกซ์ความสัมพันธ์ของ CCCII กรณีพิจารณาความไม่เป็นอุดมคติของขั้ว X และ Z ในรูปของการส่งผ่านแรงดันและกระแส สามารถเขียนเป็นสมการได้โดย

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \beta & R_x & 0 \\ 0 & \pm\alpha & 0 \end{bmatrix} \cdot \begin{bmatrix} v_y \\ i_x \\ v_x \end{bmatrix} \quad (4.7)$$

โดยที่  $\alpha = 1 - \varepsilon$  ;  $|\varepsilon| \ll 1$ ,  $\varepsilon$  แสดงถึง current tracking error และ  $\beta = 1 - \delta$  ;  $|\delta| \ll 1$ ,  $\delta$  แสดงถึง voltage tracking error สมมติให้ตัวกรองผ่านทุกความถี่ในรูปที่ 4.5 มีความสมพงษ์ (Match) กันของ CCCII<sub>2</sub> และ CCCII<sub>1</sub>,  $k = R_{X1} / R_X$  โดยที่  $R_{X2} = R_{X3} = R_X$

$\beta_1 = \beta_2 = \beta_3 = \beta$  และ  $\alpha_1 = \alpha_2 = \alpha_3 = \alpha$  ทำให้สามารถเขียนสมการการส่งผ่านกระแสของตัวกรองผ่านทุกความถี่ได้ใหม่เป็นสมการที่ (4.8)

$$T_{AP} = \frac{i_o}{i_m} = -\alpha\beta k \left( \frac{\alpha - sR_x C}{1 + sR_x C} \right) \quad (4.8)$$

เมื่อพิจารณารูปที่ 4.5 ในกรณีด้วยสมการที่ (4.4) และพิจารณากรณี  $n$ -stages ค่า non-ideal phase shift ( $\phi$ ), ค่าเฟสรวม  $2n$  สำหรับ 1 รอบสัญญาณได้เท่ากับสมการที่ (4.9)

$$\angle T(j\omega_{0n}) = 2n\phi = 2n \left( -\tan^{-1} \left( 1 + \frac{1}{\alpha} \right) R_x C \right) = -2\pi \quad (4.9)$$

ค่าความถี่ที่ได้รับผลกระทบจากความไม่เป็นอุดมคติได้เป็น

$$\omega_{0n} = \frac{1}{R_x C} \left( 1 + \frac{1}{\alpha} \right) \tan(\pi/2n) \quad (4.10)$$

ทำการวิเคราะห์เงื่อนไขการกำเนิดสัญญาณใหม่ได้เป็น

$$k = 1/\alpha\beta \quad (4.11)$$

#### 4.5 การสร้างวงจรกำเนิดสัญญาณไซน์แบบคอเดอเรอร์รูปแบบกระแส ด้วยวงจร โครงข่ายผ่านทุกความถี่

หลักการในการสร้างวงจรนี้คือ นำเอาวงจรกำเนิดสัญญาณไซน์แบบ All-pass Network ในหัวข้อที่ 4.9 มาต่อกันเป็นจำนวน  $n$  ตัว โดยกรณี  $n$  ตัว จะได้ Transfer function ดังแสดงในสมการที่ (4.12)

$$T(s) = \left[ -k \frac{(sT-1)}{(sT+1)} \right]^n = \left[ -k \frac{(j\omega T-1)}{(j\omega T+1)} \right]^n \quad (4.12)$$

มีค่าเฟส ( $\phi$ ) เป็น

$$\angle T(j\omega) = 2n \left( -\tan^{-1} \frac{\omega T}{1} - \tan^{-1} \frac{\omega T}{1} \right) = -2n\pi \quad (4.13)$$

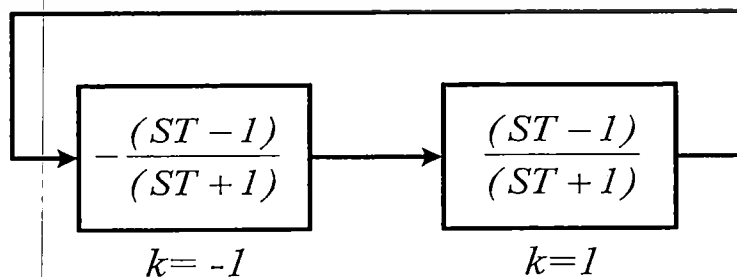
$$\omega = \frac{1}{T} \tan \frac{\pi}{2n} \quad (4.14)$$

ซึ่ง  $|T(j\omega)| = 1$  จึงจะเกิดการออสซิลเลต ดังนั้นจากหลักการนี้เราสามารถหาค่า  $k$  ได้เป็น

$$|T(j\omega)| = \left| \left[ -k \frac{(j\omega+1)}{(j\omega-1)} \right]^n \right| = 1 \quad (4.15)$$

$$k = \frac{\sqrt{(\omega_0 T)^2 + (1)^2}}{\sqrt{(\omega_0 T)^2 + (-1)^2}} = 1 \quad (4.16)$$

โดยในวิทยานิพนธ์นี้จะนำวงจรกำเนิดสัญญาณไซน์แบบ APN (All-pass Network) มาต่อกันคาบคดเป็นจำนวน 2 ชุด ( $n=2$ ) ซึ่งจะมีรูปแบบโครงสร้างในรูปที่ 4.6



รูปที่ 4.6 โครงสร้างกรณี 2<sup>nd</sup> order

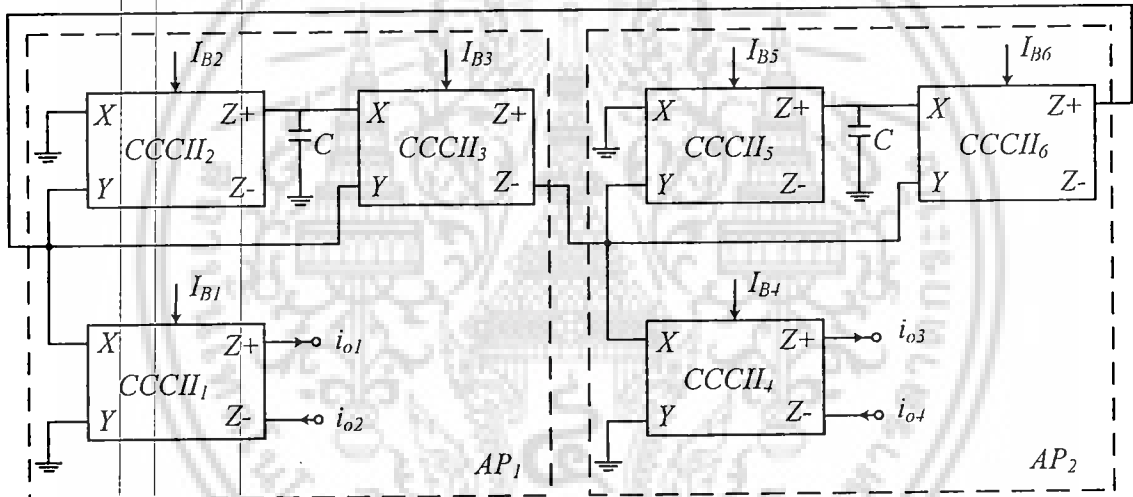
จากนั้นทำการวิเคราะห์หาค่าเฟส ( $\phi$ ) เป็น

$$\omega = \frac{1}{T} \quad (4.17)$$

และค่าเกน ( $k$ ) เป็น

$$k = \frac{\omega^2 T^2 + 1^2}{\omega^2 T^2 + 1^2} = 1 \quad (4.18)$$

เมื่อนำวงจรกำเนิดสัญญาณไซน์แบบ All-pass Network ที่ใช้ CCCII มาเชื่อมต่อกันเป็นจำนวน 2 ชุด ( $n=2$ ) จะได้โครงสร้างของวงจรทั้งหมดดังรูป



รูปที่ 4.7 วงจรกำเนิดสัญญาณไซน์แบบคอเดรเจอร์รูปแบบกระแสด้วย APN ที่ใช้ CCCII ที่นำเสนอในวิทยานิพนธ์นี้

เมื่อกำหนดให้ CCCII<sub>2</sub>, CCCII<sub>3</sub>, CCCII<sub>5</sub> และ CCCII<sub>6</sub> ปรับค่าได้โดยใช้กระแสไบอัสที่  $I_{B2} = I_{B3} = I_{B5} = I_{B6} = I_B$  แต่ที่ CCCII<sub>1</sub> และ CCCII<sub>4</sub> จะถูกปรับกระแสไบอัสที่  $I_{B1}$  และ  $I_{B4}$  ตามลำดับ โดยมีค่า  $k=1$  และ  $R_{X1}/R_X = \sqrt{I_B/I_{B1}}$  ซึ่งค่า  $\omega_o$  มีค่าดังสมการที่ (4.19)

$$\omega_o = \frac{1}{CR_X} \quad (4.19)$$

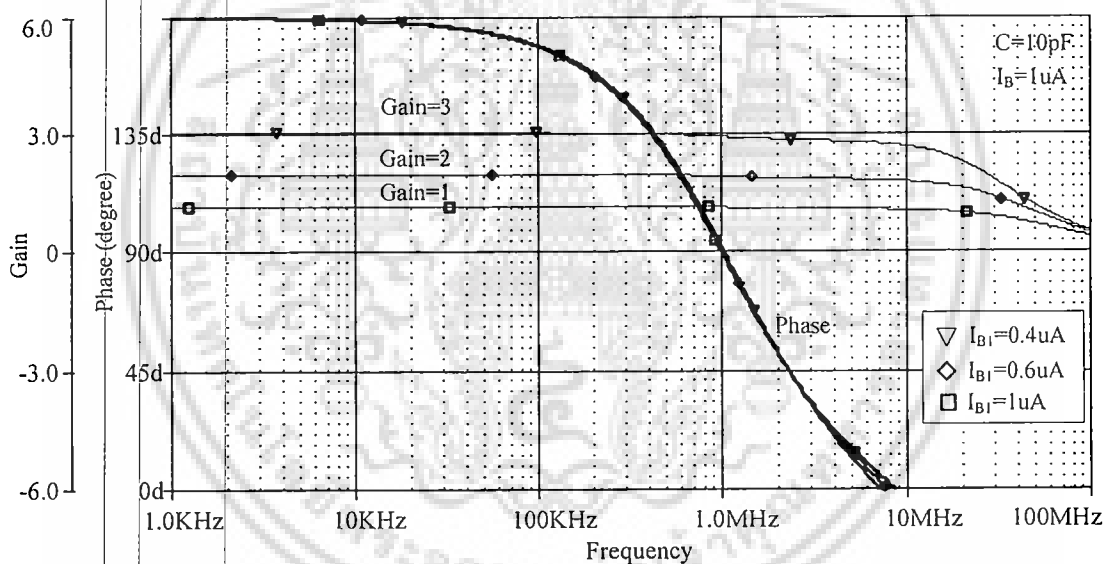
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.6 การจำลองการทำงานของวงจรด้วยโปรแกรม PSpice และผลการทดลอง

เพื่อตรวจสอบผลการทำงานของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบ กระแสด้วย โครงสร้าง โครงข่ายผ่านทุกความถี่โดยใช้ CCCII ว่าสามารถทำงานได้จริงดังที่กล่าวไว้ จึงได้จำลองการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้แบบจำลองของ TSMC MOSIS 0.25  $\mu\text{m}$  ซึ่งจะแสดงไว้ในภาคผนวก จะถูกนำมาออกแบบเป็นวงจร CMOS MO-CCCII ใช้แรงดันไฟเลี้ยงขนาด  $\pm 1.25\text{V}$  และขนาดของทรานซิสเตอร์ที่ใช้ก็ถูกแสดงไว้ในภาคผนวกเช่นเดียวกัน

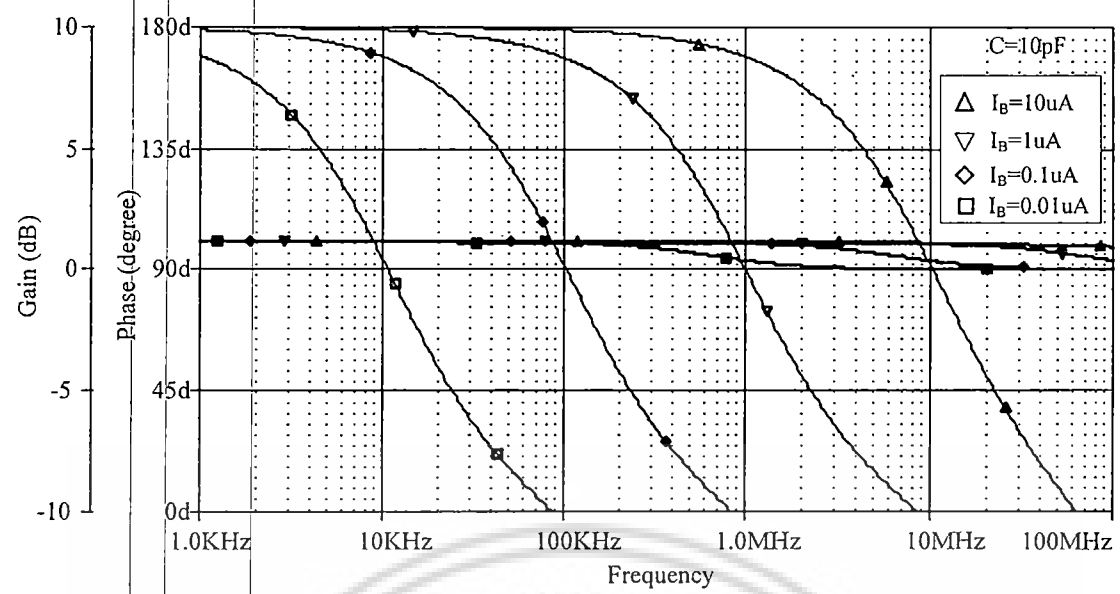
##### 4.6.1 ทดสอบคุณสมบัติของโครงสร้างโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII

คุณสมบัติของวงจรโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII ในรูปที่ 4.5 ที่จะทำการทดสอบ คือ สามารถปรับค่าเกนและเฟสได้โดยแยกอิสระจากกัน ทดสอบขั้นแรกโดยใช้ โดยกำหนดให้ กระแสไบอัส  $I_{B2} = I_{B3}$  แล้วทดสอบค่าเกนของวงจรโดยการปรับ  $I_{B1}$  จำนวน 3 ค่า (0.4, 0.6 และ  $1\ \mu\text{A}$ ) ผลที่ได้คือจะได้ค่าเกน 3 ค่า แต่เฟสจะไม่เกิดการเปลี่ยนแปลงตามรูปที่ 4.8



รูปที่ 4.8 แสดงการปรับค่าเกนของวงจรแต่เฟสไม่เปลี่ยน

ต่อมาจะทำการทดสอบวงจร โดยการปรับค่าเฟสของวงจรรูปที่ 4.5 ด้วยการกำหนดให้ ค่า  $I_{B1} = I_{B2} = I_{B3}$  แล้วทำการปรับกระแสพร้อมกัน จำนวน 4 ค่า (10, 1, 0.1 และ  $0.01\ \mu\text{A}$ ) จะพบว่าเฟสจะเปลี่ยน แต่ค่าเกนจะไม่เกิดการเปลี่ยนแปลงแสดงดังรูปที่ 4.9



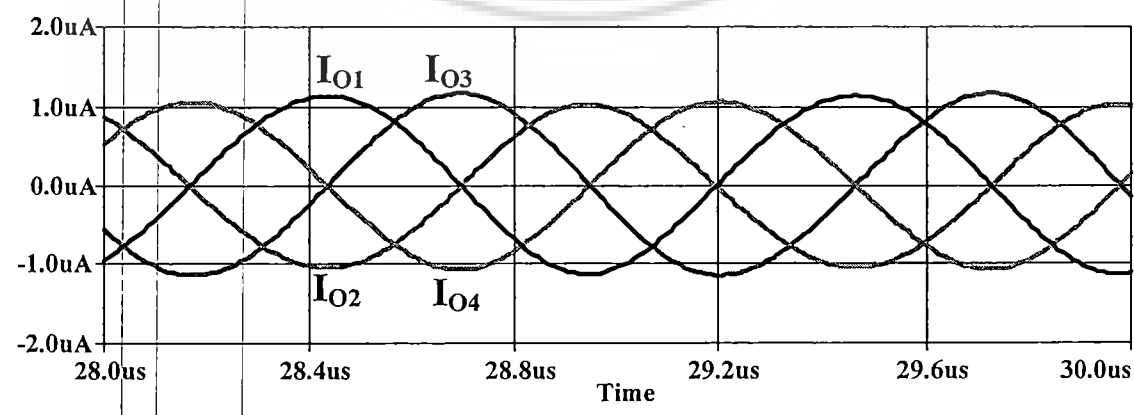
รูปที่ 4.9 แสดงการปรับค่าเฟสของวงจรแต่แกนไม่เปลี่ยนแปลง

4.6.2 ทดสอบวงจรกำเนิดสัญญาณไซน์แบบควอเตอร์เจอร์ด้วย APN ที่ใช้ CCCII

ทดสอบขั้นที่สอง เพื่อให้วงจรในรูปที่ 4.7 ทำงานเป็นวงจรกำเนิดสัญญาณในทันที จึงทำการเลียนแบบการเปิดสวิตช์ โดยการกระตุ้นด้วยกระแสที่มีคาบเวลาแคบๆ เข้าที่โนดของวงจร

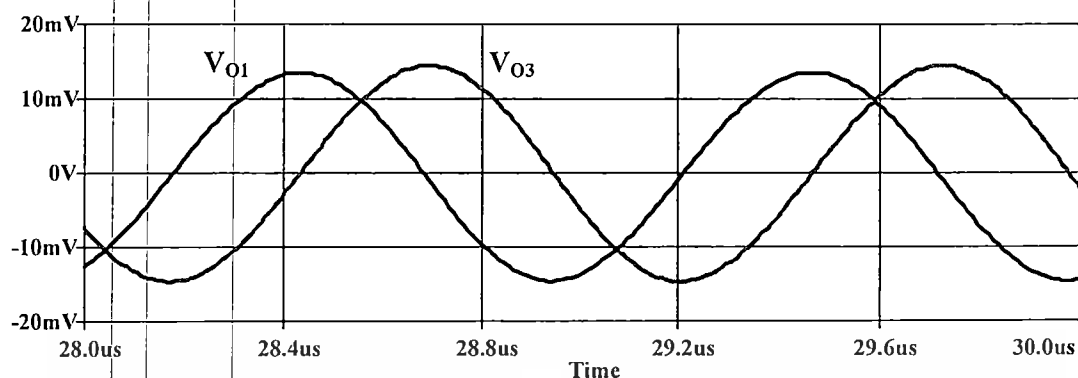
โดยจะทำการทดสอบโดยการปรับค่ากระแสไบอัส 4 ค่า คือ  $0.01\mu A$ ,  $0.1\mu A$ ,  $1\mu A$  และ  $10\mu A$  ซึ่งจากทางทฤษฎีแล้ววงจร APN (All-pass Network) จะให้ค่าเกน ( $k=1$ ) เมื่อ  $I_{B1}=I_{B2}=I_{B3}$  และ  $I_{B4}=I_{B5}=I_{B6}$  แต่ในทางปฏิบัตินั้นค่าเกนจะไม่เท่ากับ 1 จึงต้องทำการปรับค่ากระแสไบอัสทั้ง 4 ค่า เพื่อให้ค่าเกนเท่ากับ 1 โดยในการทดสอบนี้จะใช้ตัวเก็บประจุมีค่า 10 pF

กระแสไบอัสค่าแรกที่จะทำการทดสอบคือ  $1\mu A$  โดยกำหนดให้  $I_{B2}=I_{B3}=I_{B5}=I_{B6}=1\mu A$  และปรับ  $I_{B1}=I_{B4}=1.124\mu A$  เพื่อให้เกนมีค่าเท่ากับ 1 ในรูปแบบกระแสแสดงผลได้ 4 เฟส ดังรูปที่ 4.10



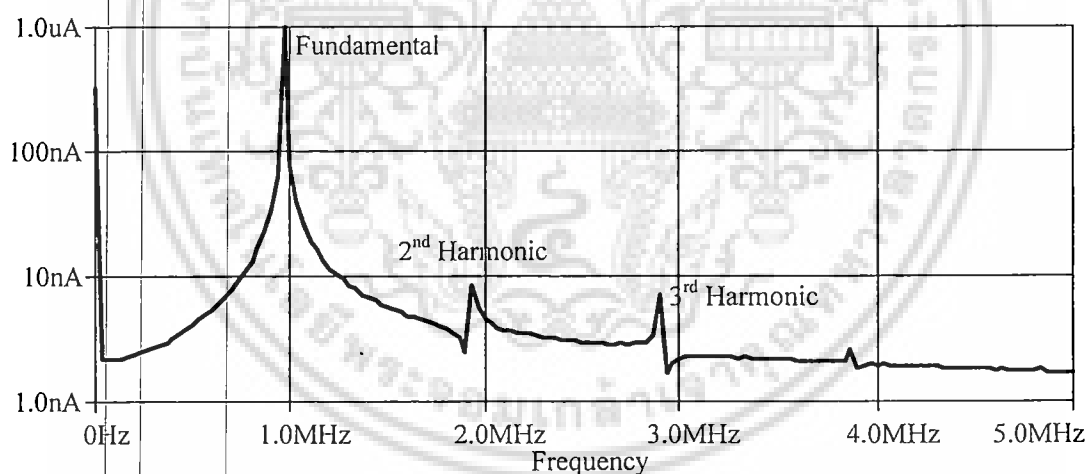
รูปที่ 4.10 เอาท์พุทที่  $I_B = 1\mu A$  แบบ 4 เฟสรูปแบบกระแส

และสามารถกำเนิดสัญญาณในรูปแบบแรงดันได้ แสดงผล 2 เฟส ดังรูปที่ 4.11



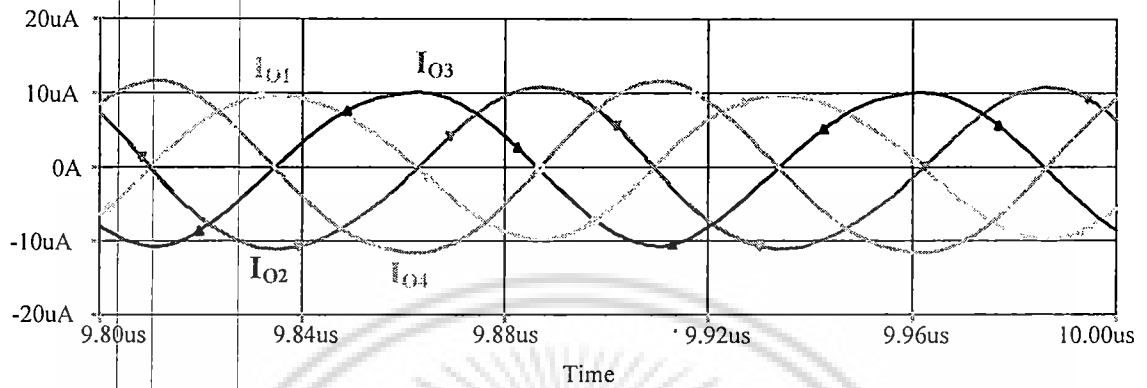
รูปที่ 4.11 สัญญาณเอาต์พุต ที่  $I_B = 1 \mu A$  แบบ 2 เฟสรูปแบบแรงดัน

รูปที่ 4.12 แสดงค่าความเพี้ยนรวมฮาร์โมนิกของสัญญาณรูปที่ 4.7 กรณี  $I_B = 1 \mu A$  โดยค่าแรงดันของความถี่ฮาร์โมนิกที่สองและสาม มีค่าเป็น 8.45nA และ 6.94 nA ตามลำดับ โดยที่ความถี่มูลฐานที่ 1 MHz มีค่าเท่ากับ  $1.01 \mu A$  ซึ่งได้ค่าความเพี้ยนรวมทางฮาร์โมนิกอยู่ที่ประมาณ 1.08%



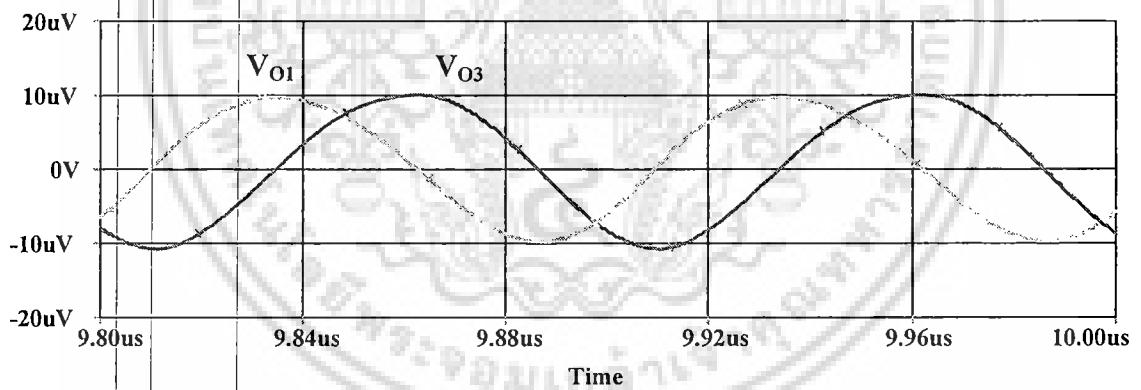
รูปที่ 4.12 ความเพี้ยนฮาร์โมนิกรวมประมาณ 1.08 % ที่ความถี่ 1 MHz

กระแสไบอัสค่าที่สอง คือ  $10 \mu A$  โดยกำหนดให้  $I_{B2}=I_{B3}=I_{B5}=I_{B6}=10 \mu A$  และปรับให้  $I_{B1}=I_{B4}=11.45 \mu A$  เพื่อให้เกนมีค่าเท่ากับ 1 ซึ่งในรูปแบบกระแสสามารถแสดงผลได้ 4 เฟส ดังรูปที่ 4.13



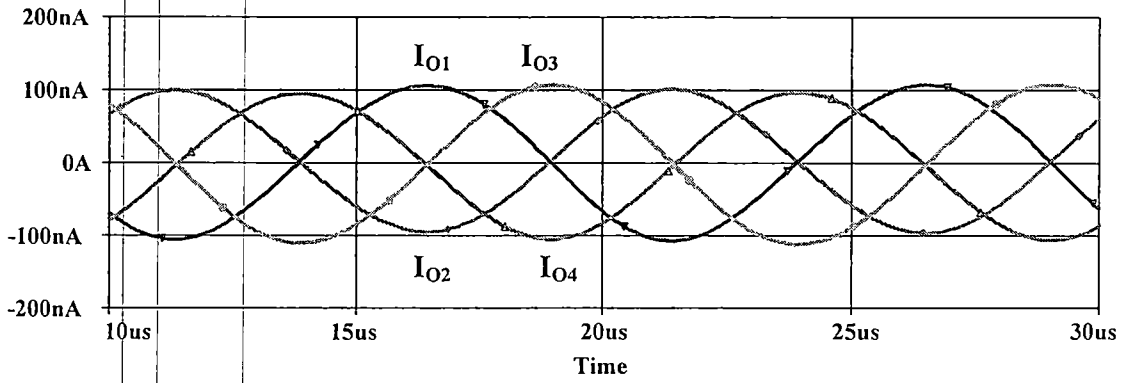
รูปที่ 4.13 เอาท์พุทที่  $I_B = 10 \mu A$  แบบ 4 เฟสรูปแบบกระแส

และสามารถกำเนิดสัญญาณในรูปแบบแรงดันได้ แสดงผล 2 เฟส ดังรูปที่ 4.14



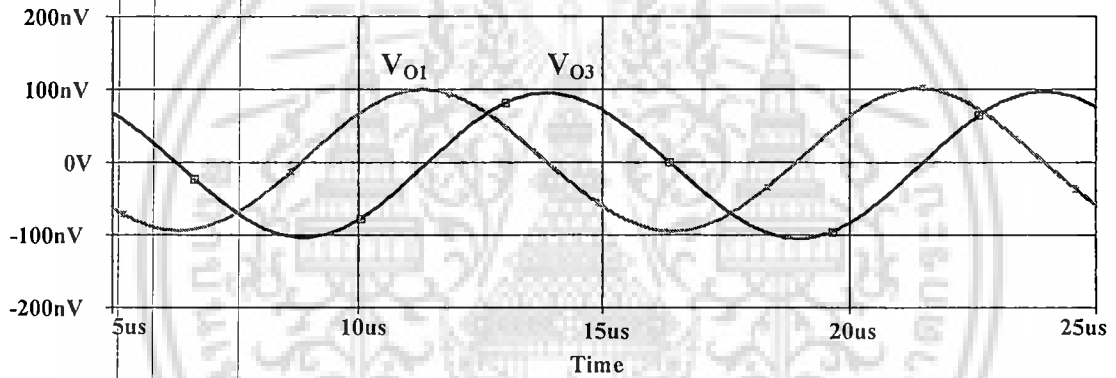
รูปที่ 4.14 สัญญาณเอาท์พุท ที่  $I_B = 10 \mu A$  แบบ 2 เฟสรูปแบบแรงดัน

กระแสไบอัสค่าที่สามคือ  $0.1 \mu A$  โดยกำหนดให้  $I_{B2}=I_{B3}=I_{B5}=I_{B6}=0.1 \mu A$  และปรับให้  $I_{B1}=I_{B4}=0.1125 \mu A$  เพื่อให้เกนเท่ากับ 1 ซึ่งในรูปแบบกระแสจะสามารถแสดงผลได้ 4 เฟส ดังรูปที่ 4.15



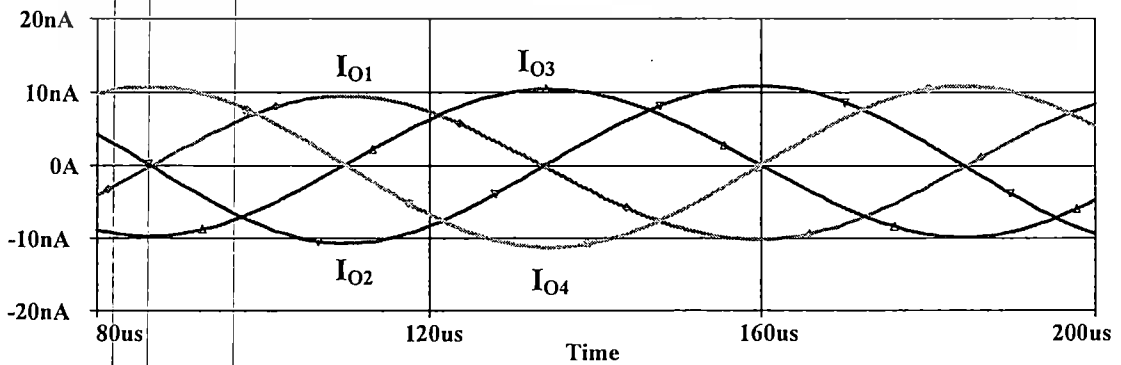
รูปที่ 4.15 เอาท์พุทที่  $I_B = 0.1 \mu A$  แบบ 4 เฟสรูปแบบกระแส

และสามารถกำเนิดสัญญาณในรูปแบบแรงดันได้แสดงผล 2 เฟส ดังรูปที่ 4.16



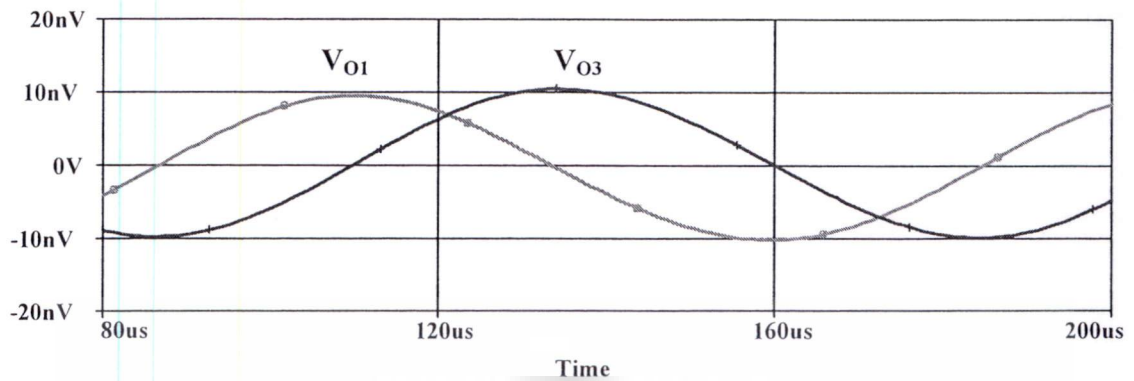
รูปที่ 4.16 สัญญาณเอาท์พุท ที่  $I_B = 0.1 \mu A$  แบบ 2 เฟสรูปแบบแรงดัน

กระแสไบอัสค่าที่สาม คือ  $0.01 \mu A$  โดยกำหนดให้  $I_{B2} = I_{B3} = I_{B5} = I_{B6} = 0.01 \mu A$  และค่า  $I_{B1} = I_{B4} = 0.0114 \mu A$  เพื่อให้เกนมีค่าเท่ากับ 1 ซึ่งในรูปแบบกระแสแสดงผลได้ 4 เฟสดังรูปที่ 4.17



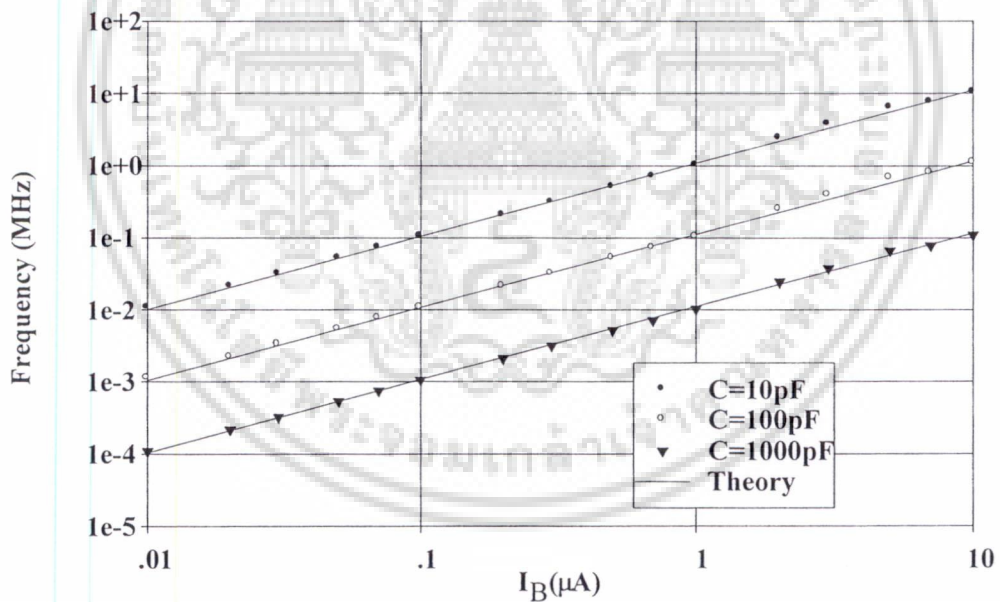
รูปที่ 4.17 เอาท์พุทที่  $I_B = 0.01 \mu A$  แบบ 4 เฟสรูปแบบกระแส

และสามารถกำเนิดสัญญาณในรูปแบบแรงดันได้ แสดงผล 2 เฟส ดังรูปที่ 4.18



รูปที่ 4.18 สัญญาณเอาต์พุต ที่  $I_B = 0.01 \mu A$  แบบ 2 เฟสรูปแบบแรงดัน

และรูปที่ 4.19 แสดงการทดสอบเปลี่ยนค่าตัวเก็บประจุจาก 10pF จนถึง 1000pF พร้อมกับการปรับค่ากระแสไบอัสค่าต่างๆ ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอยังสามารถกำเนิดสัญญาณไซน์ได้ถูกต้องโดยสอดคล้องตามทฤษฎีและหลักการที่ได้นำเสนอไว้



รูปที่ 4.19 ความถี่การกำเนิดสัญญาณเมื่อเปลี่ยนค่า  $I_B$  และ  $C$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# สรุปผลและข้อเสนอแนะ

### 5.1 สรุปผล

ในวิทยานิพนธ์นี้ได้กล่าวถึงหลักการออกแบบการกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ (Quadrature Sinusoidal Oscillator; QSO) โดยใช้วงจรสายพานกระแสควบคุมด้วยกระแสชนิดหลายเอาต์พุตแบบซีมอส (CMOS Multiple Output-CCCII; MO-CCCII) โดยในบทที่ 1 นั้นกล่าวถึงวัตถุประสงค์และขอบเขตในการทำวิทยานิพนธ์ ต่อมาบทที่ 2 จะกล่าวถึง รายละเอียดเกี่ยวกับ มอสทรานซิสเตอร์และออสซิลเลเตอร์ ส่วนบทที่ 3 นั้นจะเกี่ยวกับบทความที่เคยนำเสนอมาในอดีต และบทที่ 4 นั้นจะกล่าวถึงวงจรที่นำเสนอในวิทยานิพนธ์นี้ สร้างเป็นวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วยโครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้ CCCII (CCCII-based Current-mode Quadrature Sinusoidal Oscillator with All-pass Network)

ซึ่งเมื่อเทียบกับวงจรจากบทความในอดีตแล้ว [1-8] วงจรที่นำเสนอในวิทยานิพนธ์นี้ สามารถปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่มีผลต่อเงื่อนไขของการกำเนิดสัญญาณ สามารถกำเนิดสัญญาณได้เสถียรกว่าเมื่อความถี่สูงขึ้นและที่ความถี่มูลฐานที่ 1 MHz มีค่าความเพี้ยนรวมทางฮาร์โมนิก (THD) อยู่ที่ 1.08%

อีกทั้งสามารถกำเนิดสัญญาณรูปแบบกระแสและแรงดันได้ในตัวเดียวกัน สามารถปรับอัตราขยายได้ เพื่อประโยชน์สำหรับเงื่อนไขการออสซิลเลท สามารถปรับเงื่อนไขการออสซิลเลท และค่าความถี่ได้โดยการปรับค่าทางอิเล็กทรอนิกส์จากกระแสไบอัส ( $I_B$ ) อีกทั้งวงจรมีใช้ตัวเก็บประจุแบบต่อลงกราวด์ และไม่ใช้ตัวต้านทาน จึงเหมาะสำหรับกับการนำไปสร้างเป็นวงจรรวม

จากผลการจำลองการทำงานด้วยโปรแกรม PSpice ผลการทดลองนั้นสอดคล้องกับทฤษฎี วงจรสามารถออสซิลเลทสัญญาณเอาต์พุตออกมาได้เป็นคลื่นรูปไซน์ มีค่าแอมพลิจูดเท่ากันตลอดทุกเฟส ทั้งแบบกระแสและแรงดัน และเอาต์พุตแต่ละเฟสต่างกัน 90 องศา

### 5.2 ข้อเสนอแนะ

แม้วงจรที่นำเสนอในวิทยานิพนธ์นี้จะปรับความถี่ในการออสซิลเลทได้ง่ายโดยการปรับค่ากระแสไบอัส ( $I_B$ ) และใช้เพียงตัวเก็บประจุต่อกราวด์ทำให้ง่ายต่อการสร้างวงจรรวมแล้วยังสามารถสร้างเป็นวงจรกำเนิดสัญญาณที่นอกเหนือจากแบบควอดเรเจอร์เป็นวงจรกำเนิดสัญญาณแบบมัลติเฟส (Multiphase) ได้อีกด้วย แต่ข้อด้อยคือยังใช้อุปกรณ์ active component เป็นจำนวนมาก เพราะต้องใช้ถึง 3 ตัวต่อการกำเนิดสัญญาณ 1 เฟส ดังนั้นควรจะมีการปรับปรุงในส่วนนี้ด้วย

## เอกสารอ้างอิง

- [1] Chen J. J., Chen C. C., Tsao H.W. and Liu S.I. "Current-mode oscillator using single current follower." **Electron. Lett.** vol. 27, 1991. pp. 2056-2059.
- [2] Vazquez A R., Barranco B L., Huertas J.L. and Sinencio E S. "On the design of voltage-controlled sinusoidal oscillators using OTA's." **IEEE Transactions on Circuits and Systems.** vol.37, 1990. pp. 198-211.
- [3] Boutin N. "Synthesis of oscillator circuits employing only one unity-gain amplifier." **Electron. Lett.** vol.22, 1986. pp. 22-23.
- [4] Senani R. "Simple sinusoidal oscillator using op-amp compensation poles." **Electron. Lett.** vol. 29, 1993. pp. 452-453.
- [5] Maheshwari S. "A new current mode current controlled all-pass section." **Journal of Circuits Systems and Computers.** vol.16 (2), 2007. pp. 181-189.
- [6] Horng J.W. "Current conveyors based all-pass filters and quadrature oscillators employing grounded capacitors and resistors." **Computer and Electrical Engineering.** vol.31, 2005. pp. 81-92.
- [7] Bhaskar D.R. and Senani R. "New current- conveyor based single resistance-controlled voltage- controlled oscillator employing grounded capacitors." **Electron. Lett.** vol.29, 1993. pp. 612-614.
- [8] Horng W., Hou C. L., Chang C. M., Chou H.P., Lin C. T. and Wen Y. H. "Quadrature Oscillators with Grounded Capacitors and Resistors Using FDCCIs." **ETRI Journal.** vol.28 (4).
- [9] Brunn E. "CMOS high speed, high precision current conveyor and current-feedback amplifier structures." **Int. J. Electron.** vol.74, 1993. pp. 93-100.
- [10] Khan I.A., Ahmed M.T. and Minhaj N. "Tunable OTA-based multiphase sinusoidal oscillator." **International Journal of Electronics.** vol.72, 1992. pp. 443-450.
- [11] Abuelmaatti M.T. and Almansoury W.A. "Active-R multiphase oscillator." **Proceeding of the Institution of Electrical Engineers.** vol.134, 1987. pp. 292-293.
- [12] Hou C. and Shen B. "Second-generation current conveyor-based multiphase sinusoidal oscillators." **International Journal of Electronics.** vol.78, 1995. pp. 317-325.

- [13] Mikhael W.B. and S.Tu. "Continuous and switched-capacitor multiphase oscillators." **IEEE Transactions on Circuits and Systems.** vol.31, 1984. pp. 280-293.
- [14] Prommee P. and Dejhan K. "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier." **International Journal of Electronics.** vol. 89, 2002. pp. 365-379.
- [15] Turkoz S. and Minaei S. "A New Current-Controlled Sinusoidal Oscillator using the Current Controlled Conveyor." **Frequenz.** vol.54, 2000. pp. 132-133.
- [16] Horng J.W. "A Sinusoidal Oscillator Using Current-Controlled Current Conveyors." **Int.J.Electron.** vol.88, 2001. pp. 659-664.
- [17] Fabre A., Saaïd O., Wiest F. and Boucheron C. "Current Controlled Bandpass Filter Based on Translinear Conveyors." **Electron. Lett.** vol.31, 1995. pp. 1727-1728.
- [18] Fabre A., Saaïd O. and Barthelemy H. "On the Frequency Limitation of the Circuits Based on Second Generation Current Conveyors." **Analog Integrated Circuits and signal Processing.** vol.7, 1995. pp.113-129.
- [19] Fabre A., Saaïd O., Wiest F. and Boucheron C. "High Frequency Applications Based on a New Current Controlled Conveyor." **IEEE Transactions on Circuits and Systems.** vol.43, 1996. pp.
- [20] สิทธิชัย โกศัยอุดม. วงจรป้อนกลับแบบลบและออสซิลเลเตอร์. กรุงเทพมหานคร : มหาวิทยาลัยเทคโนโลยีมหานคร. 2549.
- [21] Kang S.M. and Ledledici Y. CMOS Digital Integrated Circuits Analysis and Design. Third Edition. New York : Mcgraw-Hill. 2003.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ก.1 การวิเคราะห์หลักการกำเนิดสัญญาณไซน์ด้วยตัวกรองผ่านทุกความถี่

หลักการสร้างคือ นำวงจรกำเนิดสัญญาณแบบ all-pass มาต่อกัน  $n$  ตัวโดยกรณี  $n$  Order จะได้สมการเป็น

$$T(s) = \left[ -k \frac{(sT-1)}{(sT+1)} \right]^n = \left[ -k \frac{(j\omega T-1)}{(j\omega T+1)} \right]^n \quad (\text{ก.1})$$

ซึ่ง  $|T(j\omega)| = 1$  จึงจะเกิดการออกซิลเลทได้ และทำให้สามารถหาค่าเฟส ( $\phi$ ) ได้เป็น

$$\angle T(j\omega) = 2n \left( -\tan^{-1} \frac{\omega T}{1} - \tan^{-1} \frac{\omega T}{1} \right) = -2\pi \quad (\text{ก.2})$$

$$-2\pi = -4 \tan^{-1} \omega T \quad (\text{ก.3})$$

$$-\frac{\pi}{2n} = -\tan^{-1} \omega T \quad (\text{ก.4})$$

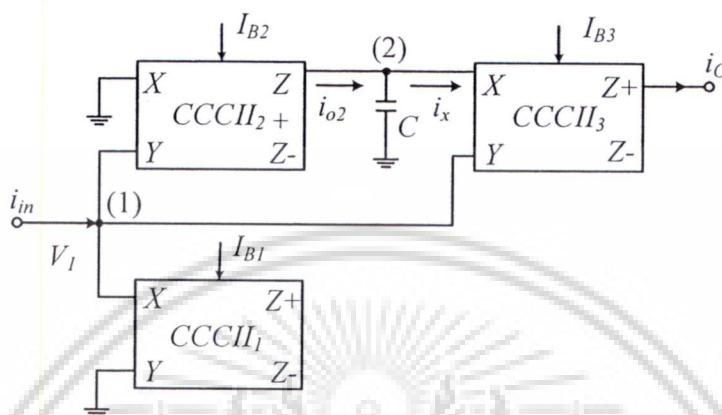
$$\omega = \frac{1}{T} \tan \frac{\pi}{2n} \quad (\text{ก.5})$$

โดยตามสมการที่ (ก.5) นั้นค่า  $n$  ต้องมีค่า  $n \geq 2$  สมการจึงจะเป็นจริงได้ ดังนั้นจึงเป็นการยืนยันได้ว่าออกซิลเลเตอร์นั้นจะสามารถทำการออกซิลเลทได้ ต้องใช้วงจรโครงข่ายผ่านทุกความถี่มาต่อกันเป็นจำนวน  $n \geq 2$  ตัว ซึ่งในวิทยานิพนธ์นี้  $|T(j\omega)|$  ต้องเท่ากับ 1

เพราะจากสมการ (ก.1) ถ้าหาก  $|T(j\omega)| \neq 1$  แล้วก็จะไม่เกิดค่าเฟสในสมการที่ ก.2 ดังนั้นในวิทยานิพนธ์นี้ กรณี ที่  $n = 2$  เราจะใช้โครงสร้างของโครงข่ายผ่านทุกความถี่ที่มีค่าเกน เป็น  $k = 1$  และ  $k = -1$  อย่างละตัว ตามรูปที่ 4.6 ในวิทยานิพนธ์ เพื่อให้  $|T(j\omega)|$  มีค่าเท่ากับ 1

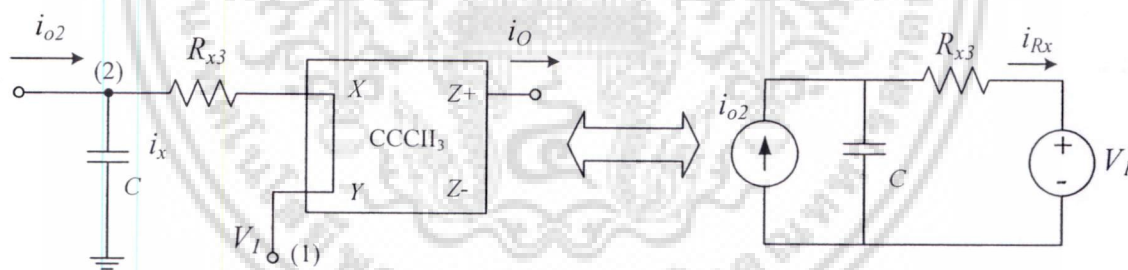
## ก.2 วิเคราะห์หาสมการส่งผ่านของวงจรโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII

วิเคราะห์ห้วงจรโครงข่ายผ่านทุกความถี่ที่ใช้ CCCII เพื่อทำการหาสมการส่งผ่าน (Transfer function) โดย  $R_x$  หมายถึงความต้านทานภายในของ CCCII ที่อยู่ระหว่างพอร์ท X และ Y ตามที่ได้กล่าวไว้ในส่วนของเนื้อหาไปแล้ว เช่น  $R_{x1}$  หมายถึง ความต้านทานภายในของ CCCII<sub>1</sub>



รูปที่ ก.1 วงจร โครงข่ายผ่านทุกความถี่ที่ใช้ CCCII

โดยจะพิจารณาจาก CCCII<sub>3</sub> ซึ่งจะสามารถเขียนเป็นวงจรเสมือนได้ดังรูปที่ ก.2



รูปที่ ก.2 วงจรที่ใช้วิเคราะห์

พิจารณา  $i_{Rx}$  กรณีเมื่อ  $V_1 = 0$

$$\frac{i_{Rx}}{i_{o2}} = \frac{1/R_{x3}C}{S + \frac{1}{R_{x3}C}} \quad (\text{ก.1})$$

พิจารณา  $i_{Rx}$  กรณีเมื่อ  $i_{o2} = 0$

$$i_{Rx} = \frac{-V_1}{R_{x3} + \frac{1}{SC}} \quad (\text{ก.2})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย  $i_o = i_{RX}$  กรณีเมื่อ  $V_1 = 0 + i_{RX}$  กรณีเมื่อ  $i_{o2} = 0$  ดังนั้น

$$i_o = \left[ \frac{1/R_{X3}C}{S + \frac{1}{R_{X3}C}} \right] (i_{o2}) + \left[ \frac{-V_1}{R_{X3} + \frac{1}{SC}} \right] \quad (\text{ก.3})$$

$$i_o = \frac{i_{o2}}{(SCR_{X3} + 1)} - \frac{V_1 SC}{(SCR_{X3} + 1)} \quad (\text{ก.4})$$

โดยที่จากรูป ก.1  $V_1 = i_m R_{X1}$  และ  $i_{o2} = \frac{V_1}{R_{X2}}$  ดังนั้นจะได้เป็น

$$i_o = \frac{i_m R_{X1}}{R_{X2}} - \frac{i_m R_{X1} SC}{(SCR_{X3} + 1)} \quad (\text{ก.5})$$

$$i_o = \frac{i_m R_{X1} (1 - SCR_{X2})}{R_{X2} (SCR_{X3} + 1)} = \frac{i_m R_{X1} (1 - SCR_{X2})}{R_{X2} (SCR_{X3} + 1)} \quad (\text{ก.6})$$

$$\frac{i_o}{i_m} = \frac{R_{X1} (1 - SCR_{X2})}{R_{X2} (SCR_{X3} + 1)} \quad (\text{ก.7})$$

โดยกำหนดให้  $R_x = R_{X2} = R_{X3}$  และ  $k = R_{X1}/R_x$ ;  $T = CR_x$  ดังนั้น

$$T(s) = \frac{i_o}{i_m} = k \frac{(1 - ST)}{(1 + ST)} \quad (\text{ก.8})$$

โดยที่  $k$  ในที่นี้คือค่าเกน (Gain) ซึ่งถ้าเราต้องการสมการส่งผ่าน  $T(s)$  ที่เป็นค่าบวกก็นำค่ากระแสเอาต์พุตที่เป็นบวก ( $k = 1$ ) ตามตามอย่างการวิเคราะห์วงจรข้างต้นมาใช้

แต่ถ้าต้องการสมการส่งผ่าน  $T(s)$  ที่เป็นลบ ก็นำค่ากระแสเอาต์พุตที่เป็นลบ ( $k = -1$ ) มาใช้เพื่อให้เกิดเงื่อนไขการออสซิลเลทตามที่ต้องการ ( $n \geq 2$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

**ตัวอย่างโปรแกรม PSpice ของวงจรกำเนิดสัญญาณควอดเรเจอร์  
ด้วยโครงสร้างตัวกรองผ่านทุกความถี่โดยใช้ CCCII  
รวมทั้งแบบจำลองและค่าทรานซิสเตอร์**

### ข.1 ตัวอย่างโปรแกรม PSpice กรณีการปรับค่ากระแสไบอัส $I_B = 1\mu A$

```

*****
.subckt CCCII 3 8 5 10 14 11 15
*Pinouts      IB X   Y   Z1+ Z1- Z2+ Z2-

      VDD 1 0          DC +1.25
      VSS 16 0         DC -1.25
      M1 3 3 16 16      NMOS1 W=3U   L=0.25U
      M2 2 2 1 1        PMOS1 W=5U   L=0.25U
      M3 2 3 16 16      NMOS1 W=3U   L=0.25U
      M4 4 2 1 1        PMOS1 W=5U   L=0.25U
      M5 4 4 5 5        NMOS1 W=10U  L=0.25U
      M6 6 6 5 5        PMOS1 W=15U  L=0.25U
      M7 6 3 16 16      NMOS1 W=3U   L=0.25U
      M8 7 7 1 1        PMOS1 W=5U   L=0.25U
      M9 7 4 8 8        NMOS1 W=10U  L=0.25U
      M10 9 6 8 8       PMOS1 W=15U  L=0.25U
      M11 9 9 16 16     NMOS1 W=3U   L=0.25U
      M12 10 7 1 1      PMOS1 W=5U   L=0.25U
      M13 10 9 16 16    NMOS1 W=3U   L=0.25U
      M14 12 7 1 1      PMOS1 W=5U   L=0.25U
      M15 13 9 16 16    NMOS1 W=3U   L=0.25U
      M16 13 13 1 1     PMOS1 W=5U   L=0.25U
      M17 12 12 16 16   NMOS1 W=3U   L=0.25U
      M18 14 13 1 1     PMOS1 W=5U   L=0.25U
      M19 14 12 16 16   NMOS1 W=3U   L=0.25U
      M20 11 7 1 1      PMOS1 W=5U   L=0.25U
      M21 11 9 16 16    NMOS1 W=3U   L=0.25U
      M22 15 13 1 1     PMOS1 W=5U   L=0.25U
      M23 15 12 16 16   NMOS1 W=3U   L=0.25U

*****
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311
+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054
+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8
+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ= 1.81211E-3 PB=0.5
+MJ=0.3282553 CJSW= 5.341337E-10 MJSW=0.5)
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369
+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195
+KP=5.194153E-5 VMAX=2.295325E5 KAPPA= 0.7448494 RSH = 30.0776952
+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD= 5.475113E-9
+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ= 1.893569E-3 PB=0.9906013
+MJ=0.4664287 CJSW= 3.625544E-10 MJSW=0.5)
*****
*Pinouts      IB X   Y   Z1+ Z1- Z2+ Z2-
.ends

x1 4 1 0 11 12 0 0 CCCII
x2 5 0 1 2 0 0 0 CCCII
x3 6 2 1 0 3 0 0 CCCII
x4 9 3 0 13 14 0 0 CCCII
x5 7 0 3 10 0 0 0 CCCII
x6 8 10 3 1 0 0 0 CCCII

C1 2 0 10p
C2 10 0 10p
RO1 11 0 1
RO2 12 0 1
RO3 13 0 1

```

```

RO4 14 0 1
Itrig 0 1 pulse (1.3u 0 0 0 .001n)
*** Itrig depend on IB***

```

```

IB 0 200 dc 1u
VB 200 0 dc 0

```

```

FIB1 0 5 VB 1
FIB2 0 6 VB 1
FIB3 0 7 VB 1
FIB4 0 8 VB 1

```

```

IBB 0 300 dc 1.124u
VBB 300 0 dc 0

```

```

FIB5 0 4 VBB 1
FIB6 0 9 VBB 1

```

```

**.step IB list .4u 1.5u 10u
**.DC DEC IBIAS .1U 100U 100
**.AC DEC 100 1000 1000Meg
.tran .1n 20u 0u 1n
.PROBE
.END

```

\*\*\*\*\*



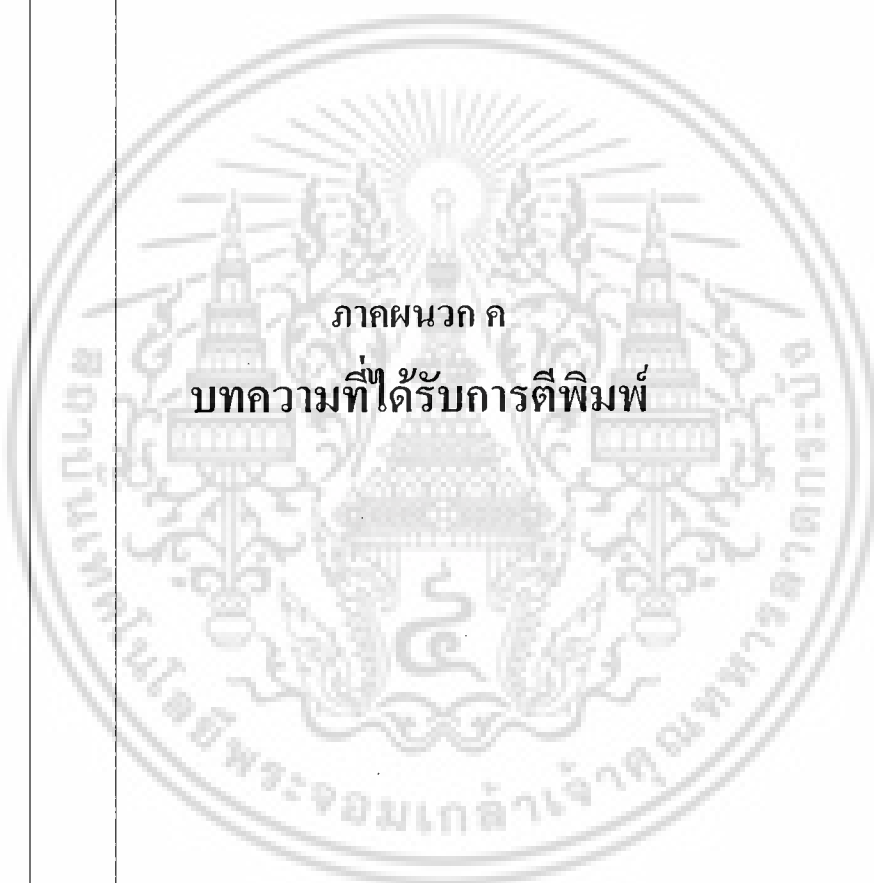
## ข.2 แบบจำลองและค่าทรานซิสเตอร์

```
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17
+GAMMA=0.4317311 PHI=0.7 VTO=0.4238252 DELTA=0
+UO=425.6466519 ETA=0 THETA=0.1754054 KP=2.501048E-4
+VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8
+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ=1.81211E-3
+PB=0.5 MJ=0.3282553 CJSW=5.341337E-10 MJSW=0.5)
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17
+GAMMA=0.6348369 PHI=0.7 VTO=-0.5536085 DELTA=0
+UO=250 ETA=0 THETA=0.1573195 KP=5.194153E-5
+VMAX=2.295325E5 KAPPA=0.7448494 RSH=30.0776952
+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD=5.475113E-9
+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ=1.893569E-3
+PB=0.9906013 MJ=0.4664287 CJSW=3.625544E-10 MJSW=0.5)
```

ตารางที่ ข.1 โมเดล TSMC MOSIS 0.25  $\mu\text{m}$

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
All PMOS	5	0.25
All NMOS	3	0.25
M <sub>5</sub> , M <sub>9</sub>	10	0.25
M <sub>6</sub> , M <sub>10</sub>	15	0.25

ตารางที่ ข.2 ค่า Aspect Ratio ทรานซิสเตอร์สำหรับ (CMOS MO-CCCII)



ภาคผนวก ก

บทความที่ได้รับการตีพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 32  
 32<sup>nd</sup> Electrical Engineering Conference  
 EECON32 28 - 30 ตุลาคม 2552 ณ โรงแรมทวารวดี ริสอร์ท ปรังจันบุรี

ค้นหา Paper

By  Title  Author  Keyword

สาร  
EECON32

รายชื่อ  
คณะกรรมการ

ข้อมูลสถิติ

Abstract

**EL 022** วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วยโครงสร้างโครงข่ายผ่านทุกความถี่ โดยใช้ CCCIIs

**keywords** วงจรกำเนิดสัญญาณ, วงจรสายพาสแบนด์แอสแตบคอมด้วยกระแส, วงจรโครงข่ายผ่านทุกความถี่ Oscillator, CCCIIs, All-pass Networks

**authors** กานต์ดนัย แสนเสนาพานิช มนต์ สมิตยชนก สันติชน สว่างกล้า และ พิพัฒน์ พรหมมี

บทความที่น่าสนใจ วงจรกำเนิดสัญญาณไซน์แบบกระแสด้วยอิทธิพลการของวงจรโครงข่ายผ่านทุกความถี่กลับ เพื่อให้ได้รูปเกนที่เป็นหนึ่ง วงจรที่น่าสนใจสร้างขึ้นจากวงจรรายพาสแบนด์ด้วยกระแสหลายเอาต์พุตแบบซิมมอสและตัวเก็บประจุแบบต่อกราวด์ ผลของการกำเนิดสัญญาณแสดงได้ทั้งรูปแบบกระแสและแรงดัน ทั้งนี้ฟังก์ชันอุป...



ผู้สนับสนุนการประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 32

Western Digital, CVM, iRCT, ptt Group, STAR, Trenergy, AMP NETCONNECT, NATIONAL INSTRUMENTS, Tyco Electronics, YOKOGAWA, TECHSOURCE, ABB, NECTEC, 4Q กฟผ., TRIDI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรก่านีตสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วยโครงสร้างโครงข่ายผ่านทุกความถี่โดยใช้ CCCIs CCCIs-based Current-mode Quadrature Sinusoidal Oscillator with All-pass Network

กานต์คน้อย แสตนานะพันธ์<sup>1</sup> มนตรี สมดุลยภน<sup>2</sup> สันติสุข สว่างกล้า<sup>2</sup> และ พิพัฒน์ พรหมณี<sup>1</sup>

<sup>1</sup>ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

<sup>2</sup>ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

E-mail: pipat@telecom.kmitl.ac.th, monson@siamu.com

## บทคัดย่อ

บทความนี้นำเสนอ วงจรก่านีตสัญญาณไซน์รูปแบบกระแสโดยใช้หลักการของวงจรกิจข่ายผ่านทุกความถี่ลูปกลับ เพื่อให้ได้ลูปเกนที่เป็นหนึ่ง วงจรที่นำเสนอสร้างขึ้นจากวงจรสายทานกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซีมอสและตัวเก็บประจุแบบค็อกกราวด์ ผลของการก่านีตสัญญาณแสดงได้ทั้งรูปแบบกระแสและแรงดัน ทั้งนี้ทั้งกันลูปเปิดที่อยู่ในรูปของโครงข่ายผ่านทุกความถี่ ในกรณีลูปกลับสามารถกำหนดเงื่อนไขของการก่านีตสัญญาณ ด้วยอัตราขยายที่ระบบเป็น 2 เท่า ทำให้สัญญาณที่กำเนิดได้มีลักษณะเป็น 2 เอาต์พุต โดยมีเฟสต่างกัน 90 องศา และปรับค่าความถี่ด้วยวิธีการอิเล็กทรอนิกส์ โดยไม่มีผลต่อการก่านีตสัญญาณ ค่าความเพี้ยนทางฮาร์โมนิกอยู่ที่ 1.08 % ค่าความถี่มูลฐานที่ 1MHz คุณสมบัติทั้งหมดของวงจรถูกยืนยันการทำงานได้เป็นอย่างดีด้วยโปรแกรม PSpice

คำสำคัญ: วงจรก่านีตสัญญาณ, วงจรสายทานกระแสควบคุมด้วยกระแส, วงจรกิจข่ายผ่านทุกความถี่

## Abstract

This paper proposes a sinusoidal oscillator with loop-back all-pass networks. These circuits proposed using CMOS Multiple Output Current controlled Current Conveyors (CMOS MO-CCCIIs) and grounded capacitor both in current-mode and voltage-mode. Open-loop function becomes a 2<sup>nd</sup> order all-pass networks. Consequently, loop-back function is obviously obtained an oscillated condition by 2 times of open-loop gain without any effects to the frequency oscillations. Two outputs with 90 degree phase different are obtained Furthermore, the frequency output can be obtained in voltage or current and also enjoys the electronic tuning. Low-harmonic distortion of achieved sinusoidal output about 1.08% is obtained at 1MHz of fundamental frequency. The characteristic and performance are carried out by PSpice for confirm their operations.

Keywords: Oscillator, CCCIs, All-pass Networks

## 1. บทนำ

วงจรก่านีตสัญญาณไซน์แบบควอดเรเจอร์ ถือว่าเป็นวงจรมีความสำคัญในงานด้านมอดูเลต และการประมวลสัญญาณอนาลอกในรูปแบบต่าง ๆ ทางคลื่นโทรคมนาคม ในอดีตได้มีการนำเสนอวงจรก่านีตสัญญาณรูปแบบแรงดัน และกระแสไว้มากมาย [1-8] ในรูปแบบแรงดันนั้นได้มีการใช้วงจรสายทานสัญญาณแบบ Unity-gain ต่อร่วมกับออปครัมแพสซีฟ RC [1] และ โอทีโอปรับค่าความถี่ด้วยแรงดัน [2] ด้วยข้อจำกัด

ของวงจรูปแบบแรงดัน ได้มีการพัฒนาาา่วงจรก่านีตทำงานในรูปแบบกระแสโดยใช้วงจรสายทานกระแส (Current Follower: CF) ต่อร่วมกับออปครัมแพสซีฟ RC [3] หรือใช้ค่าโพลมาชเชย (Compensate Pole) ในออปแอมป์เอาต์พุตแบบ [4] ออปครัมที่ทำงานในรูปแบบกระแสตัวอื่นเช่น CCCIs (2<sup>nd</sup> Generation Current Conveyor) ก็เป็นออปครัมที่ที่น่าสนใจอีกตัวหนึ่งที่มีผู้นำมาออกแบบเป็นวงจรก่านีตสัญญาณ ทั้งแบบต่อร่วมกับออปครัมแพสซีฟ RC [5] และใช้เพียงตัวเก็บประจุเท่านั้น [6] สามารถปรับค่าความถี่ได้จากค่าความต้านทานแบ่งด้วยวิธีการทางอิเล็กทรอนิกส์ การออกแบบวงจรก่านีตสัญญาณอีกรูปแบบหนึ่งที่มีผู้นำเสนอไว้หลายวงจรถูกเสนอขึ้นคือ สามารถก่านีตสัญญาณได้หลายเฟสพร้อม ๆ กันทั้งในรูปแบบกระแสและแรงดัน และได้มีการพัฒนาให้วงจรมีประสิทธิภาพสูงขึ้น และมีขนาดเล็กลง [7], [8]

จากที่มีผู้นำเสนอไว้ในอดีต [1-8] นั้น ทั้งหมดจะใช้โครงสร้างของอินทิเกรเตอร์เป็นหลัก ในกรณีของอินทิเกรเตอร์ จะทำงานในลักษณะเดียวกับตัวกรองความถี่ต่ำผ่าน ดังนั้นในแง่ของความถี่สูง อัตราขยายจะลดลงเมื่อนำมาใช้กับการก่านีตสัญญาณมักจะมีการลดลงของอัตราขยายเมื่อความถี่สูงขึ้น กอปรกับแบนด์วิดท์ของออปครัมแอคทีฟที่ใช้ซึ่งจะเป็นมีคุณสมบัติเป็นวงจรก้อนความถี่ต่ำผ่าน ทำให้ลูปเกนมีค่าลดต่ำลงเงื่อนไขการออสซิลเลทก็จะไม่เกิดขึ้น หรืออีกนัยหนึ่งคือจะต้องปรับเพิ่มอัตราขยายใหม่ เพื่อให้เงื่อนไขการออสซิลเลทได้ตามที่กำหนด เมื่อต้องการความถี่สูงขึ้นนั่นเอง แต่ในด้านของการใช้วงจรกิจข่ายผ่านทุกความถี่นั้น ในแง่ของความถี่สูง อัตราขยายจะสูงขึ้น เพื่อชดเชยกับการลดของทางความถี่ของออปครัมแอคทีฟเอง เมื่อนำมาใช้กับการก่านีตสัญญาณสามารถทำให้เกิดเสถียรภาพของลูปเกน เมื่อความถี่สูงขึ้นด้วย

บทความนี้นำเสนอหลักการก่านีตสัญญาณไซน์แบบควอดเรเจอร์ (Quadrature Sinusoidal Oscillator; QSO) โดยใช้วงจรสายทานกระแสควบคุมด้วยกระแสชนิดหลายเอาต์พุตแบบซีมอส (CMOS Multiple Output-CCCIIs; MO-CCCIIs) มาสร้างเป็นวงจรถูกโครงสร้างของวงจรกิจข่ายผ่านทุกความถี่ลูปกลับเพื่อให้ได้ลูปเกนที่เป็นหนึ่ง เพื่อเทียบกับบทความในอดีต [1-8] พบว่าวงจรก่านีตนำเสนอ สามารถปรับค่าความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์โดยไม่มีผลต่อเงื่อนไขของการก่านีตสัญญาณได้เสถียรมากกว่าเมื่อความถี่สูงขึ้น มีค่าความเพี้ยนทางฮาร์โมนิกต่ำ อีกทั้งวงจรก่านีตนำเสนอในบทความนี้ ได้ใช้ตัวเก็บประจุแบบค็อกกราวด์ และ ไม่ใช้ตัวต้านทาน จึงเหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

การก่านีตสัญญาณไซน์แบบควอดเรเจอร์ที่นำเสนอมีลักษณะเป็น

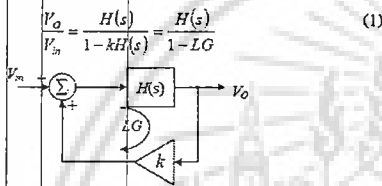
EL 022

- สามารถกำนัดสัญญาณในรูปแบบกระแสและแรงดันได้ในตัวเดียวกัน
- สามารถปรับอัตราขยายได้ เพื่อประโยชน์สำหรับเงื่อนไขการออกซิเลเลท
- วงจรที่นำเสนอมารถปรับเงื่อนไขการออกซิเลเลทและค่าความถี่ได้โดยการปรับค่าทางอิเล็กทรอนิกส์จากกระแสไบอัส
- วงจรที่นำเสนอใช้ตัวเก็บประจุแบบค็อกกรวด โดยไม่มีการต่ออุปกรณ์ใดจากภายนอก เหมาะสำหรับการสร้างเป็นวงจรรวม

2. ทฤษฎีและหลักการ

2.1 หลักการของออกซิเลเลเตอร์

หลักการกำนัดสัญญาณไซร่กวรณี ( $\nu_{in}=0$ ) สามารถอธิบายด้วยบล็อกไดอะแกรมของระบบป้อนกลับแบบบวกดังรูปที่ 1 โดยที่สมการส่งผ่านแรงดันคั้งสมการที่ (1) ซึ่งเงื่อนไขของกำนัดสัญญาณจะคั้งกำหนดให้ลูปลเกน (LG = 1)



รูปที่ 1 บล็อกไดอะแกรมของระบบการป้อนกลับแบบบวก

2.2 หลักการกำนัดสัญญาณไซร่กวรณีด้วยตัวกรองผ่านทุกความถี่

หลักการในการสร้างวงจรมีคั้ง นำเอาวงจรมำนัดสัญญาณไซร่แบบ All-pass มาคั้งคั้งเป็นจำนวน  $n$  ตัว จะได้ Transfer function คั้งแสดงในสมการที่ (2)

$$T(s) = \left[ -k \frac{(sT-1)}{(sT+1)} \right]^n = \left[ -k \frac{(j\omega T-1)}{(j\omega T+1)} \right]^n \quad (2)$$

มีค่าเฟส ( $\phi$ ) เป็น

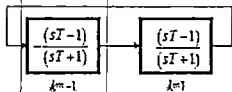
$$\angle T(j\omega) = 2n\phi = (-2 \tan^{-1} \omega_0 T) = -2\pi \quad (3)$$

$$\omega_0 = \frac{1}{T} \tan(\pi/2n) \quad (4)$$

ซึ่ง  $|T(j\omega_0)|=1$  จึงจะเกิดกำนัดสัญญาณได้ คั้งนั้นจากหลักการนี้เราสามารถหาคั้งเกน ( $k$ ) ได้เป็น

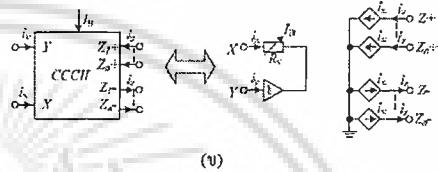
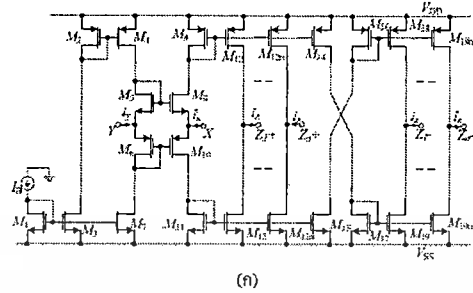
$$|T(j\omega_0)| = \left[ -k \frac{(j\omega_0 T + 1)}{(j\omega_0 T - 1)} \right]^n = 1 \quad (5)$$

$$k = \sqrt{\frac{(\omega_0 T)^2 + 1}{(\omega_0 T)^2 + (-1)^2}} = 1 \quad (6)$$



รูปที่ 2 โครงสร้างกรณี 2<sup>nd</sup> order

จากสมการที่ (6) พบว่าสามารถเป็นจริงได้เมื่อ  $n \geq 2$  และ โคขในบทความนี้จะนำวงจรมำนัดสัญญาณไซร่แบบ APN มาคั้งคั้งกลกันจำนวน 2 ตัว ( $n=2$ ) ซึ่งจะมีรูปแบบโครงสร้างในรูปที่ 2



รูปที่ 3 (ก) วงจรสายทานกระแสควบคุมด้วยกระแสแบบซิมอส (ข) สัญลัถยณ์

3. รายละเอียดวงจรง

3.1 วงจรสายทานกระแสหลายเอาต์พุตแบบซิมอส

วงจรมำนัดสัญญาณกระแสควบคุมด้วยกระแส (CCCII) เป็นวงจรมำนัดสัญญาณที่นิยมนำมาประยุกต์เป็นวงจรมำนัดสัญญาณคั้งคั้ง ได้แก่มำนัดสัญญาณโดยเลหะวงจรมำนัดสัญญาณกระแสควบคุมด้วยกระแสหลายเอาต์พุตแบบซิมอส (CMOS Multiple-Output CCCII; CMOS MO-CCCII) [9] แสดงได้คั้งรูปที่ 3 ซึ่งคุณสมบัติของวงจรมำนัดสัญญาณที่ 3 สามารถที่จะเขียนเป็นสมการให้อยู่ในรูปของแมทริกซ์ได้คั้ง

$$\begin{bmatrix} i_y \\ i_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ v_x \\ v_z \end{bmatrix} \quad (7)$$

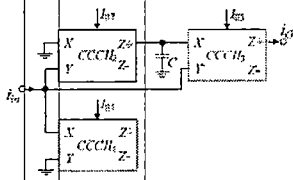
โดย  $R_x$  เป็นค่าความต้านทานภายในที่เข้า  $x$  ของวงจรง สามารถหาคั้งของ  $R_x$  ได้คั้งสมการที่ (8)

$$R_x \approx \frac{1}{g_{m9} + g_{m10}} \quad (8)$$

เมื่อ  $g_{m9}$  คั้ง ค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์คั้ง  $i$  และสมมุติให้  $g_{m9} = g_{m10}$  คั้งนั้นคั้งของ  $R_x$  ใหมจะมำคั้งคั้งนี้

$$R_x \approx \frac{1}{\sqrt{8\mu C_{ox}} (W/L) I_B} \quad (9)$$

โดยที่  $\mu$ ,  $C_{ox}$ ,  $W$  และ  $L$  คั้ง ค่าความคั้งองคั้งที่นชิวิตออกไซร่คั้งที่แซนแนล ความกว้างของแซนแนล และความยาวของแซนแนล ของมอสารานชิวิตเตอร์  $M_9$  และ  $M_{10}$  ตามลำดับและค่าทรานสคอนดักแตนซ์ ( $g_m$ ) สามารถปรับได้ทางอิเล็กทรอนิกส์ จากกรณีปรับค่ากระแสไบอัส ( $I_B$ )



รูปที่ 4 โครงข่ายผ่านทุกความถี่อันดับหนึ่งที่ใช้ CMOS MO-CCCIIs

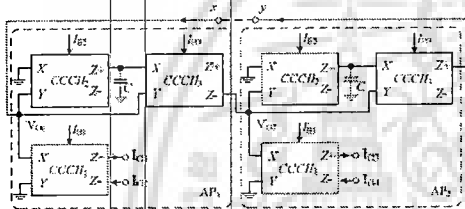
3.2 วงจรโครงข่ายผ่านทุกความถี่รูปแบบกระแสที่ใช้ CCCIIIs

วงจรโครงข่ายผ่านทุกความถี่ (All-pass Network; APN) รูปแบบกระแสแสดงตระระที่มีเอาวงจร CMOS MO-CCCIIs จำนวน 3 ชุด ดังรูปที่ 4 เมื่อกำหนดให้  $R_{X2} = R_{X1} = R_X$  และสามารถหาค่าสมการส่งผ่านได้เป็น

$$\frac{i_o}{i_m} = \frac{R_{X1}(1-sCR_{X2})}{R_{X2}(1+sCR_{X1})} \quad (10)$$

$$T_{AP}(s) = \frac{i_o}{i_m} = -k \frac{1-sT}{1+sT}; k = R_{X1}/R_X; T = CR_X \quad (11)$$

จากสมการที่ (11) เป็นสมการของตัวกรองผ่านทุกความถี่ที่สามารถปรับค่าเกณฑ์ ซึ่งมีความจำเป็นในการสร้างเป็นวงจรกำเนิดสัญญาณในกรณีกำหนดลูกบาศก์



รูปที่ 5 วงจรกำเนิดสัญญาณไซน์ที่นำเสนอบนบทความนี้

เพื่ออินทรีย์การกำเนิดสัญญาณไซน์ที่ได้นำเสนอ ลูกสร้างจาก CMOS MO-CCCIIs ในรูปที่ 3 แสดงดังรูปที่ 5 เมื่อกำหนดให้ CCCIIIs และ CCCIIIs, ปรับค่าได้โดยกระแสไบอัสที่  $I_{B2}=I_{B3}=I_B$  แต่ที่ CCCIIIs, จะปรับค่ากระแสไบอัสที่  $I_{B1}$  โดยที่  $k=1$  และ  $R_{X1}/R_X = \sqrt{I_{B1}/I_{B2}}$

$$\omega_0 = \frac{1}{CR_X} \quad (12)$$

4. ผลกระทบจากความไม่เป็นอุดมคติ

เมตริกซ์ความสัมพันธ์ของ CCCII กรณีพิจารณาความไม่เป็นอุดมคติของขา X และ Z ในรูปของการส่งผ่านแรงดันและกระแส สามารถเขียนเป็นสมการได้โดย

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \beta & R_x & 0 \\ 0 & \pm \alpha & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (13)$$

โดยที่  $\alpha = 1 - \epsilon$ ;  $|\epsilon| \ll 1$ ,  $\epsilon$  แสดงถึง current tracking error และ  $\beta = 1 - \delta$ ;  $|\delta| \ll 1$ ,  $\delta$  แสดงถึง voltage tracking error สมมติให้ตัวกรองผ่านทุกความถี่ในรูปที่ 5 มีความสมพหุกันของ CCCII และ CCCII และ  $k = R_{X1}/R_X$  ทำให้สามารถเขียนสมการการส่งผ่านกระแสของตัวกรองผ่านทุกความถี่ใหม่ได้เป็น

$$T_{AP} = \frac{i_o}{i_m} = -\alpha\beta k \left( \frac{\alpha - sR_x C}{1 + sR_x C} \right) \quad (14)$$

เมื่อพิจารณารูปที่ 3 ในกรณีด้วยสมการที่ (14) และ พิจารณากรณี n-stages ค่า non-ideal phase shift ( $\phi$ ), ค่าเฟสรวม  $2n$  สำหรับ 1 รอบสัญญาณได้เท่ากับ

$$\angle T(j\omega_n) = 2n\phi = 2n \left( -\tan^{-1} \left( 1 + \frac{1}{\alpha} \right) R_x C \right) = -2\pi \quad (15)$$

ค่าความถี่ที่ได้รับผลกระทบจากความไม่เป็นอุดมคติได้เป็น

$$\omega_{0n} = \frac{1}{R_x C} \left( 1 + \frac{1}{\alpha} \right) \tan(\pi/2n) \quad (16)$$

ทำการวิเคราะห์เงื่อนไขการกำเนิดสัญญาณใหม่ ได้เป็น

$$k = 1/\alpha\beta \quad (17)$$

5. ผลการจำลองการทำงานของวงจร

วงจรถ่ายกำเนิดสัญญาณไซน์รูปแบบกระแสที่นำเสนอ สามารถอินทรีย์คุณสมบัติและประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ TSMC MOSIS 0.25  $\mu\text{m}$  ดังตารางที่ 1 มาออกแบบเป็นวงจร CMOS MO-CCCIIs ตามรูปที่ 5 โดยใช้แรงดันไฟเลี้ยง  $\pm 1.25$  V และ ขนาดของทรานซิสเตอร์ที่ใช้แสดงดังตารางที่ 2

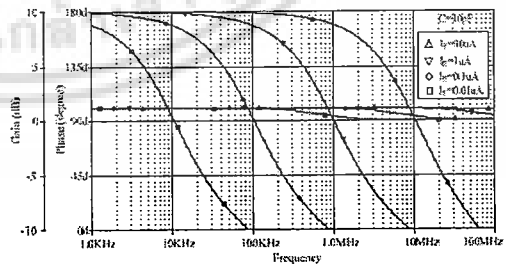
ตารางที่ 1 โมเดล TSMC MOSIS 0.25  $\mu\text{m}$

```

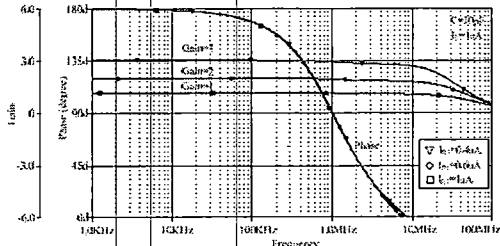
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17
+GAMMA=0.4217311 PHI=0.7 VTO=0.4238252 DELTA=0
+UO=425.6466519 ETA=0 THETA=0.1754054 KP=2.501048E-4
+VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+HFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8
+CGDO=6.2E-10 CGSO=6.2E-10 CGBO=1E-10 CJ=1.31211E-3
+PB=0.5 MJ=0.3282553 CJSW=5.341337E-10 MJSW=0.5)
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17
+GAMMA=0.6348369 PHI=0.7 VTO=-0.5536885 DELTA=0
+UO=250 ETA=0 THETA=0.1573195 KP=5.194153E-5
+VMAX=2.295325E5 KAPPA=0.7448494 RSH=30.0776952
+HFS=1E12 TPG=-1 XJ=2E-7 LD=9.968346E-13 WD=5.475113E-9
+CGDO=6.66E-10 CGSO=6.66E-10 CGBO=1E-10 CJ=1.893589E-3
+PB=0.9906013 MJ=0.4664287 CJSW=3.625544E-10 MJSW=0.5)
    
```

ตารางที่ 2 ค่า Aspect Ratio ทรานซิสเตอร์สำหรับ (CMOS MO-CCCIIs)

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
All PMOS	5	0.25
All NMOS	3	0.25
$M_5, M_9$	10	0.25
$M_6, M_{10}$	15	0.25



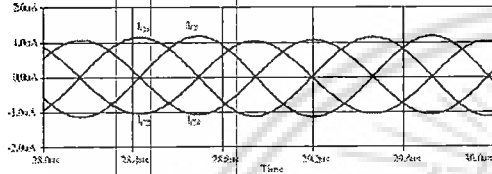
รูปที่ 6 คุณสมบัติของตัวกรองผ่านทุกความถี่เมื่อปรับค่ากระแส  $I_B$



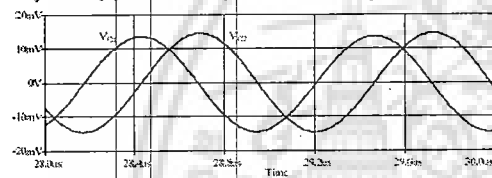
รูปที่ 7 คุณสมบัติของตัวกรองผ่านทุกความถี่เมื่อปรับค่าแกน

ทดสอบช่วงแรกโดยใช้วงจรในรูปที่ 3 ซึ่งเมื่อทำการปรับค่าเฟสของ

วงจร และกรณีเมื่อปรับค่าแกนแสดงดังรูปที่ 6 และ 7 ตามลำดับ

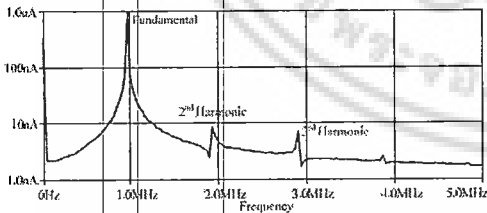


รูปที่ 8 สัญญาณเอาต์พุต ที่  $I_B = 1\mu A$  แบบ 4 เฟสรูปแบบกระแส



รูปที่ 9 สัญญาณเอาต์พุต ที่  $I_B = 1\mu A$  แบบ 4 เฟสรูปแบบแรงดัน

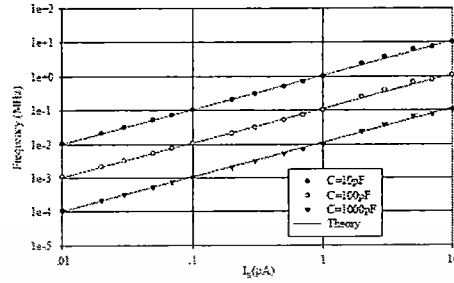
เพื่อให้วงจรในรูปที่ 8 ทำงานเป็นวงจรกำเนิดสัญญาณไซน์ทันที ทำการเขียนแบบการเบสสวิทช์ โดยวิเคราะห์ด้วยกระแสที่มีคาบเวลาแคบๆ เข้าที่โนดอินพุตของ CCCII และ เนื่องจากในทางทฤษฎีวงจร APN รูปที่ 3 จะให้ค่าแกน ( $k=1$ ) เมื่อ  $I_{B1} = I_{B2} = I_{B3}$  แต่ในทางปฏิบัติค่าแกนจะไม่เท่ากับ 1 จึงต้องทำการปรับค่ากระแสไบอัสที่  $I_{B1} = 1.124\mu A$  และ  $I_{B2} = I_{B3} = 1\mu A$  เพื่อให้แกนเท่ากับ 1 โดยตัวเก็บประจุมีค่า  $10pF$  ซึ่งความถี่ที่กำเนิดได้เท่ากับ  $1\text{ MHz}$  ในรูปแบบกระแสสามารถแสดงผลได้ 4 เฟส ดังรูปที่ 8 และ ในรูปแบบแรงดันสามารถแสดงผลได้ 2 เฟส ดังรูปที่ 9



รูปที่ 10 ความเพี้ยนฮาร์โมนิกรวม ประมาณ 1.08 % ที่ความถี่ 1 MHz

รูปที่ 10 แสดงค่าความเพี้ยนรวมฮาร์โมนิกของสัญญาณรูปที่ 5 โดยค่าแรงดันของความถี่ฮาร์โมนิกที่สองและสาม มีค่าเป็น  $8.45\mu A$  และ  $6.94\mu A$  ตามลำดับ โดยที่ความถี่มูลฐานที่  $1\text{ MHz}$  มีค่าเท่ากับ  $1.01\mu A$  ซึ่งได้ค่าความเพี้ยนรวมทางฮาร์โมนิกอยู่ที่ประมาณ 1.08% และ รูปที่ 11 แสดงการเปลี่ยนค่าตัวเก็บประจุจาก  $10pF$  จนถึง  $1000pF$  หรือปรับ

ค่ากระแสไบอัสใหม่ วงจรที่นำเสนอยังสามารถกำเนิดสัญญาณไซน์ได้ถูกต้องโดยสอดคล้องตามทฤษฎีและหลักการที่ได้นำเสนอไว้



รูปที่ 11 ความถี่การกำเนิดสัญญาณเมื่อเปลี่ยนค่า  $I_B$  และ  $C$

### 6. บทสรุป

บทความนี้นำเสนอ วงจรกำเนิดสัญญาณไซน์กวดเซอร์รูปแบบกระแสโดยใช้ CCCII ด้วยโครงสร้างของ APN ที่ใช้หลักการต่อแบบสเกลด้วยแกนที่เป็นลบ ผลลัพธ์ที่ได้จะมีค่าแอมพลิจูดเท่ากับคลอทุกเฟส กระแสและแรงดันของเอาต์พุตแต่ละเฟสมีความต่างกัน 90 องศา โดยค่าความเพี้ยนรวมทางฮาร์โมนิกค่าอยู่ที่ 1.08% สามารถนำไปใช้งานสร้างเป็นวงจรที่มีอันคืบสูง หรือนำไปใช้งานย่านความถี่สูงได้เป็นอย่างดี ทั้งนี้ วงจรที่นำเสนอยังคงใช้ตัวเก็บประจุแบบต่อกราวด์และไม่ใช้ตัวต้านทาน ทำให้เหมาะกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

### 7. เอกสารอ้างอิง

- [1] Chen, J. J., Chen, C. C., Tsao, H. W., and Liu, S.L., "Current-mode oscillator using single current follower." *Electron. Lett.*, Vol. 27, pp.2056-2059,1991.
- [2] Vazquez, A. R., Barranco, B. L., Huertas J. L. and Simencio, E. S., "On the design of voltage- controlled sinusoidal oscillators using OTA's." *IEEE Trans Circuits Syst.*, Vol.37, pp.198-211, 1990.
- [3] Boutin, N., "Synthesis of oscillator circuits employing only one unity-gain amplifier." *Electron. Lett.*, Vol.22, pp.22-23, 1986.
- [4] Senani, R., "Simple sinusoidal oscillator using opamp compensation poles." *Electron. Lett.*, Vol. 29, pp. 452-453,1993.
- [5] Maheshwari, S., "A new current mode current controlled all-pass section." *Journal of Circuits Systems and Computers*, Vol.16 (2), pp.181-189, 2007.
- [6] Horng JW., "Current conveyors based all-pass filters and quadrature oscillators employing grounded capacitors and resistors." *Computer and Electrical Engineering.*, Vol.31, pp.81-92, 2005.
- [7] Bhaskar, D.R. and Senani, R., "New current- conveyor based single resistance-controlled/voltage- controlled oscillator employing grounded capacitors." *Electron. Lett.*, Vol.29, pp. 612-614, 1993.
- [8] Horng, W., Hou, C. L., Chang, C. M., Chou, H.P., Lin, C. T. and Wen, Y. H., "Quadrature Oscillators with Grounded Capacitors and Resistors Using FDCCII's." *ETRI Journal*, Vol.28 (4),
- [9] Brunn E., "CMOS high speed, high precision current conveyor and current-feedback amplifier structures." *Int. J. Electron.*, Vol. 74, pp.93-100, 1993.

## ประวัติผู้เขียน

ชื่อ-นามสกุล	นายกานต์คนัย แสนเสนาะพันธ์
วัน เดือน ปีเกิด	25 พฤษภาคม พ.ศ.2529 ที่จังหวัดแพร่
ที่อยู่	123/2 หมู่ 9 ต.นาจักร อ.เมือง จ.แพร่ 54000
ประวัติการศึกษา	2552 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประสบการณ์การทำงาน	พ.ศ.2552-ปัจจุบัน ตำแหน่ง วิศวกร ส่วนประสานงานและแก้ไขเหตุขัดข้อง บริษัท ทีโอที จำกัด มหาชน

### บทความที่ได้ตีพิมพ์วารสารในประเทศ

1. กานต์คนัย แสนเสนาะพันธ์, มนตรี สมคุดยกันก, สันติสุข สว่างกล้า และ พิพัฒน์ พรหมมี  
“วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์รูปแบบกระแสด้วยโครงสร้างโครงข่ายผ่านทุก  
ความถี่โดยใช้ CCCUs” การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 32, ตุลาคม 2552.