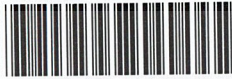


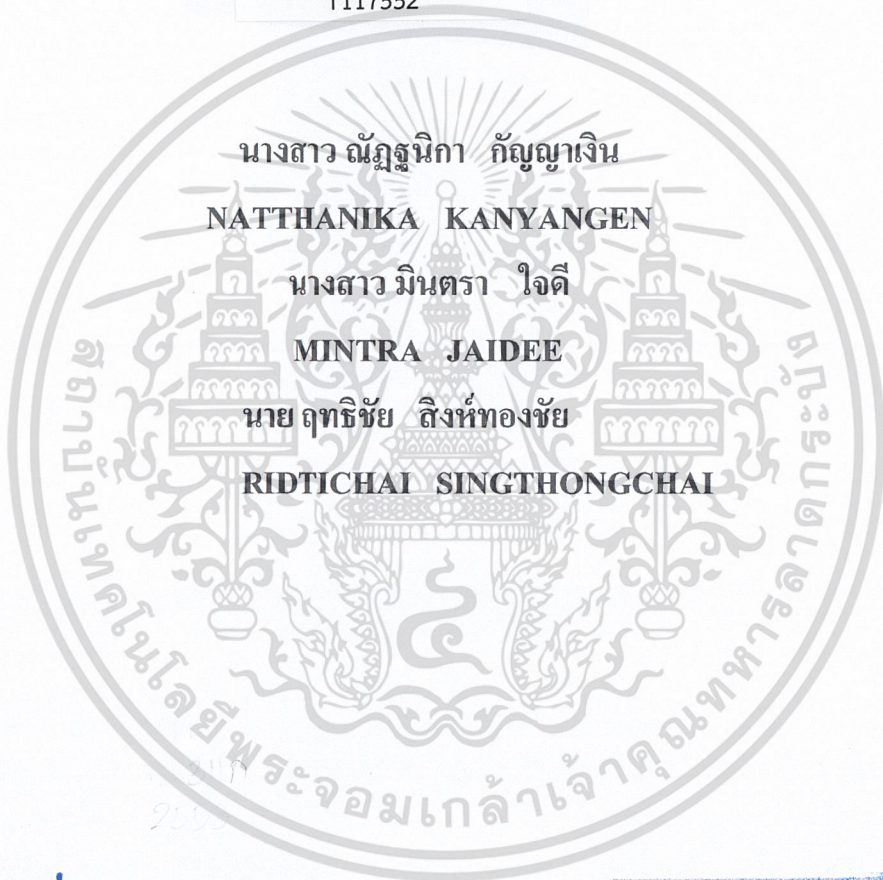
สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบอุปกรณ์วัดความผิดเพี้ยนทางขนาดและเฟส
ของระบบการส่งสัญญาณเสียง

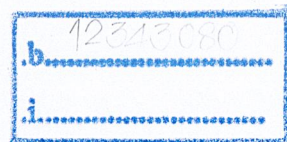
Audio Test Signal used for Measuring Amplitude and Phase Distortions



T117552



เลขหมู่.....
เลขทะเบียน 117552
วัน,เดือน,ปี - 5 ต.ค. 2554



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมสารสนเทศ
คณะวิศวกรรมศาสตร์

เอกสารนี้เป็นเอกสารที่สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแบบปีการศึกษา 2553 ไปถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Audio Test Signal used for Measuring Amplitude and
Phase Distortions**



**THIS THESIS IS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INFORMATION ENGINEERING
FACULTY OF ENGINEERING**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
ACADEMIC YEAR 2010**

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และจะได้รับการคุ้มครองตามกฎหมายว่าด้วยลิขสิทธิ์ ไม่ให้นำออกให้ผู้อื่นได้โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาโท

การออกแบบอุปกรณ์วัดความผิดเพี้ยนทางขนาดและเฟสของระบบการส่ง
สัญญาณเสียง

รายชื่อนักศึกษา

นางสาว ณัฐนิกา กัญญาเงิน รหัส 50011226

นางสาว มินตรา ใจดี รหัส 50011231

นาย ฤทธิชัย สิงห์ทองชัย รหัส 50011328

ปริญญา

วิศวกรรมศาสตรบัณฑิต

สาขาวิชา

วิศวกรรมสารสนเทศ

พ.ศ.

2553

อาจารย์ที่ปรึกษาปริญญาโท

รศ. อรลภ แสงอรุณ

อ. วันวิสา ชัชวงษ์

ปริญญาโทฉบับนี้ ได้รับการอนุมัติให้เป็นส่วนหนึ่งของการศึกษา ตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

(รศ. อรลภ แสงอรุณ)

(อ. วันวิสา ชัชวงษ์)

อาจารย์ผู้ควบคุมปริญญาโท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาานิพนธ์ การออกแบบอุปกรณ์วัดความผิดเพี้ยนทางขนาดและเฟสของระบบการส่งสัญญาณเสียง

รายชื่อนักศึกษา นางสาวณัฐนิกา กัญญาเงิน รหัส 50011226

นางสาวมินตรา ใจดี รหัส 50011231

นายฤทธิชัย สิงห์ทองชัย รหัส 50011328

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมสารสนเทศ

พ.ศ. 2553

อาจารย์ที่ปรึกษาปริญญาานิพนธ์ รศ. อรลภ แสงอรุณ

อาจารย์วันวิสา ชัชวงษ์

บทคัดย่อ

ในโครงงานนี้นำเสนอการออกแบบอุปกรณ์วัดสัญญาณความผิดเพี้ยนทางขนาดและเฟสของระบบการส่งสัญญาณเสียง โดยสร้างสัญญาณทดสอบเป็นไซน์กำลังสองพัลซ์ ในบทวิจยนี้เสนอการประมาณสัญญาณไซน์กำลังสองพัลซ์ในขอบข่ายเวลา โดยประมาณจากฟังก์ชันเศษส่วนที่มีตัวส่วนเป็นฟังก์ชันของเบสสเตลโพลิโนเมียล แล้วทำการประมาณค่าตัวเศษด้วยวิธี Least square เพื่อหาค่าสัมประสิทธิ์ของตัวเศษที่เหมาะสม เพื่อให้ได้ผลตอบสนองไซน์กำลังสองพัลซ์ที่มีค่าผิดพลาดน้อยที่สุดเมื่อนำมาเปรียบเทียบกับฟังก์ชันไซน์กำลังสองทางอุดมคติ นำสมการทรานสเฟอร์ฟังก์ชันมาจำลองผลการทำงานด้วยโปรแกรม PSpice โดยทำการคูณกับสัญญาณพาหะเป็นสัญญาณมอดูเลทพัลซ์ไซน์กำลังสองซึ่งเป็นสัญญาณทดสอบรูปคลื่นแบบง่าย (Simple test Signal) และทำการสร้างวงจรจริงโดยใช้วงจรแอกทีฟอาร์ชี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title Audio Test Signal used for Measuring Amplitude and Phase Distortions

Student Miss.NATTHANIKA KANYANGEN Student ID. 50011226
Miss. MINTRA JAIDEE Student ID. 50011231
Mr. RIDTICHAI SINGTHONGCHAI Student ID. 50011328

Degree Bachelor of Engineering

Program Information Engineering

Year 2010

Thesis Advisor Assoc.Prof. Ornlarp Sangaroon
Miss Vanvisa Chutchavong

ABSTRACT

This project presents the designs of Audio test signal used for measuring amplitude and phase distortions in Audio Signal transmission system by using sine square pulse. In this paper, the sine squares pulse is approximated in time domain by optimization the coefficient of rational function, with the denominator polynomial must be Bessel Polynomial. From the initial, this work use Least square method to searching this optimum numerator coefficient of the approximation transfer function. Here in, it is function shown that an approximated choosing of rational function. Work it possible to approximate sine square pulse with smaller error. The rational function of proposed are demonstrated by using PSpice simulations and realization by Active RC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากได้รับความช่วยเหลือและสนับสนุนจาก
หลายๆ ฝ่าย ซึ่งคณะผู้จัดทำขอขอบพระคุณดังนี้

ขอขอบคุณ รศ.อรุณภพ แสงอรุณ อาจารย์ผู้ควบคุมปริญญาานิพนธ์ อาจารย์วันวิสา ชัชวงษ์ ที่ได้ให้
ความรู้ คำปรึกษา คำแนะนำ การสนับสนุนต่างๆที่เป็นประโยชน์ต่อปริญญาานิพนธ์นี้

ขอขอบคุณอาจารย์กนก เจนจิระพงศ์เวช ที่คอยควบคุมความเป็นไปของปริญญาานิพนธ์ คอย
นำเสนอทฤษฎีใหม่ๆที่น่าสนใจ และเป็นประโยชน์อย่างยิ่งต่อปริญญาานิพนธ์ตลอดมา

ขอขอบคุณภาควิชาวิศวกรรมสารสนเทศที่ได้ประสิทธิประสาทความรู้ และให้สถานที่ในการ
ศึกษาวิจัย และจัดทำปริญญาานิพนธ์

ขอขอบคุณสมาชิกทุกคนที่เสียสละเวลา แรงกายแรงใจในการทำปริญญาานิพนธ์จนสำเร็จ และ
ขอบคุณเพื่อนๆ พี่ๆ น้องๆทุกคนที่คอยช่วยเหลือ และให้กำลังใจเสมอมา

ขอขอบคุณพ่อแม่ผู้ปกครองทุกท่านที่ได้อบรมสั่งสอน ให้กำลังใจที่ดียิ่งตลอดมา

คุณค่าและประโยชน์อันพึงมีจากปริญญาานิพนธ์ฉบับนี้ ทางคณะผู้จัดทำขอขอบแต่ผู้มีพระคุณทุกท่าน
ไว้ ณ โอกาสนี้

นางสาวณัฐนิกา กัญญาเงิน

นางสาวมินตรา ใจดี

นายฤทธิชัย สึงห์ทองชัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 แนวคิดและที่มาของปัญหา.....	1
1.2 วัตถุประสงค์.....	1
1.3 ขอบเขตของโครงการ.....	1
1.4 ผลที่คาดว่าจะได้รับ.....	2
1.5 อุปกรณ์ที่ต้องใช้.....	2
1.5.1 ฮาร์ดแวร์.....	2
1.5.2 ซอฟต์แวร์.....	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	3
2.1 บทนำ.....	3
2.2 ฟังก์ชันโครงข่าย (Network Function).....	3
2.3 วงจรกรองความถี่ (Filter Circuit).....	4
2.3.1 การแบ่งวงจรกรองความถี่ตามกระบวนการสัญญาณ.....	4
2.3.2 การแบ่งวงจรกรองความถี่ตามชนิดของชิ้นส่วนของอุปกรณ์ที่ใช้ในการสร้าง.....	4
2.3.3 ข้อแตกต่างของวงจรกรองแบบแอกทีฟ และพาสซีฟ.....	5
2.3.4 ชนิดของวงจรกรองความถี่.....	5
2.4 ทฤษฎีวงจรโครงข่ายจุดตัดข้าม (Crossover Networks).....	8
2.4.1 ชนิดของวงจรครอสโอเวอร์เน็ตเวิร์ก.....	9
2.4.2 คุณสมบัติของวงจรครอสโอเวอร์เน็ตเวิร์กที่ดี.....	10
2.4.3 ข้อดีของสัญญาณทดสอบที่สร้างขึ้น (Amplitude distortion).....	13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 การประมาณชาวน์กำลังสองพัลส์.....	14
3.1 บทนำ	14
3.2 สัญญาณชาวน์กำลังสองพัลส์ (Sine square pulse) ในอุดมคติ.....	14
3.3 Bessel Polynamial.....	15
3.4 วิธีกำลังสองน้อยที่สุด (Least square method).....	17
3.5 การประมาณสัญญาณชาวน์กำลังสองพัลส์.....	18
3.5.1 การประมาณสัญญาณชาวน์กำลังสองพัลส์ในเชิงความถี่ (Frequency Domain)	18
3.5.2 การประมาณสัญญาณชาวน์กำลังสองพัลส์ในเชิงเวลา (Time Domain).....	19
3.6 ขั้นตอนการประมาณสัญญาณชาวน์กำลังสองพัลส์ (Approximate of Sine square pulse)	20
3.6.1 การประมาณสัญญาณชาวน์กำลังสองพัลส์โดยใช้สมการลำดับที่สาม	20
3.6.2 การประมาณสัญญาณชาวน์กำลังสองพัลส์โดยใช้สมการลำดับที่ห้า	22
3.6.3 การประมาณสัญญาณชาวน์กำลังสองพัลส์โดยใช้สมการลำดับที่เจ็ด	24
บทที่ 4 การออกแบบสร้างวงจร และผลการวัด.....	29
4.1 บทนำ.....	29
4.2 ขั้นตอนการออกแบบวงจรแบบออปแอมป์หนึ่งตัว.....	32
4.2.1 การออกแบบวงจร $H_1(s)$	32
4.2.2 การออกแบบวงจร $H_2(s)$	35
4.2.3 การออกแบบวงจร $H_3(s)$	38
4.2.4 การออกแบบวงจร $H_4(s)$	41
4.3 จำลองการทำงานของวงจรแบบออปแอมป์หนึ่งตัวโดยใช้โปรแกรม Pspice	44
4.4 จำลองการทำงานของวงจรสัญญาณอินพุต	50
4.5 จำลองการทำงานของวงจรมัลติพลายเออร์	51
4.6 จำลองการทำงานของวงจรววก (Adder)	51
4.7 จำลองการทำงานของวงจรสัญญาณพาหะ (Carrier).....	52
บทที่ 5 ผลการทดลอง.....	52
5.1 บทนำ.....	52
5.2 สัญญาณอินพุต.....	52
5.2.1 สัญญาณอินพุตจำลองผลบนโปรแกรม Pspice	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 5.2.1 สัญญาณอินพุตจำลองผลบนโปรแกรม Pspice

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

5.2.2	สัญญาณอินพุตจากเครื่องออสซิลโลสโคป.....	53
5.3	สัญญาณเอาต์พุต.....	53
5.3.1	สัญญาณเอาต์พุตจำลองผลบนโปรแกรม Pspice	53
5.3.2	สัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป.....	54
5.4	สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุต.....	54
5.4.1	สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุตจำลองผลบนโปรแกรม Pspice.....	54
5.4.2	สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป.....	55
5.5	สัญญาณเอาต์พุตเมื่อคูณกับสัญญาณพหุคูณ.....	55
5.5.1	สัญญาณเอาต์พุตเมื่อคูณกับสัญญาณพหุคูณจำลองผลโดยโปรแกรม Pspice.....	55
5.5.2	สัญญาณเอาต์พุตเมื่อคูณกับสัญญาณพหุคูณจากเครื่องออสซิลโลสโคป.....	56
5.6	สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลส์	56
5.6.1	สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลส์ จำลองผลโดยโปรแกรม Pspice.....	56
5.6.2	สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลส์ จากเครื่องออสซิลโลสโคป.....	57
บทที่ 6	สรุปผล	58
6.1	ผลที่ได้จากการทดลอง	58
6.2	แนวทางในการพัฒนาต่อไป.....	60
บรรณานุกรม.....		61
ภาคผนวก.....		62
ภาคผนวก ก.	คำสั่งที่ใช้ในการคำนวณสำหรับ โปรแกรมคำนวณทางคณิตศาสตร์ (MATLAB)	64
ภาคผนวก ข.	ข้อมูลและคุณสมบัติต่างๆของอุปกรณ์ (Datasheet)	69
ภาคผนวก ค.	แผงวงจรพิมพ์(Printed Circuit Board).....	106

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 ผลการตอบสนองของวงจรกรองความถี่ต่ำ.....	6
2.2 ผลการตอบสนองของวงจรกรองความถี่สูง.....	6
2.3 การตอบสนองต่อความถี่ของวงจรกรองความถี่เป็นช่วงแคบ.....	7
2.4 การตอบสนองต่อความถี่ของวงจรกรองความถี่เป็นช่วงกว้าง.....	7
2.5 การเลื่อนเฟส (Phase shift) ของสัญญาณ.....	8
2.6 การต่อวงจรแอกทีฟครอสโอเวอร์เน็ตเวิร์กแบบ 3 ทาง.....	9
2.7 โครงสร้างการต่อแอกทีฟครอสโอเวอร์เน็ตเวิร์กแบบ 2 ทาง.....	10
2.8 จุด Cross over frequency (fc).....	11
2.9 ลักษณะการเกิดความผิดเพี้ยน.....	11
2.10 การผิดเพี้ยนทางขนาด (Amplitude distortion).....	12
2.11 การผิดเพี้ยนทางเวลา (Phase distortion).....	13
3.1 สัญญาณชาน์กำลังสองพัลส์ (Sine square pulse) ในอุดมคติโดยที่ เป็นแบนวิดท์ของสัญญาณเสียง ความถี่ต่ำ.....	15
3.2 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่สาม.....	21
3.3 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่สาม เทียบกับสัญญาณชาน์ในอุดมคติ.....	21
3.4 ค่าความผิดพลาดของสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่สาม.....	22
3.5 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า.....	23
3.6 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า เทียบกับสัญญาณชาน์ในอุดมคติ.....	23
3.7 ค่าความผิดพลาดของสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า โดยใช้วิธีคาสเคด.....	24

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.8 ผลการประมาณสัญญาณชาวน์กำลังสองพัลส์สมการลำดับที่เจ็ด.....	25
3.9 ผลการประมาณสัญญาณชาวน์กำลังสองพัลส์สมการลำดับที่เจ็ด เทียบกับสัญญาณชาวน์ในอุดมคติ.....	26
3.10 ค่าความผิดพลาดของสัญญาณชาวน์กำลังสองพัลส์สมการลำดับที่เจ็ด	26
4.1 โครงสร้างของวงจรแบบออปแอมป์หนึ่งตัว.....	29
4.2 วงจรสมการ $H_1(s)$	44
4.3 วงจรสมการ $H_2(s)$	45
4.4 วงจรสมการ $H_3(s)$	46
4.5 วงจรสมการ $H_4(s)$	47
4.6 วงจรบัฟเฟอร์.....	48
4.7 วงจรรองความถี่ต่ำ.....	48
4.8 วงจรรวมออปแอมป์หนึ่งตัวนำมาкасศเคนกัน.....	49
4.9 วงจรสัญญาณอินพุต.....	50
4.10 วงจรมัลติพลายเออร์.....	52
4.11 วงจรบวก(Adder)	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่

	หน้า
5.1 สัญญาณอินพุตบนโปรแกรม Pspice	52
5.2 สัญญาณอินพุตจากวงจรวัด โดยเครื่องออสซิโลสโคป	53
5.3 สัญญาณเอาต์พุตบนโปรแกรม Pspice	53
5.4 สัญญาณเอาต์พุตจากเครื่องออสซิโลสโคป.....	54
5.5 สัญญาณอินพุตเปรียบเทียบกับสัญญาณเอาต์พุตบน โปรแกรม Pspice	54
5.6 สัญญาณอินพุตเปรียบเทียบกับสัญญาณเอาต์พุตจากเครื่องออสซิโลสโคป	55
5.7 สัญญาณเอาต์พุตเมื่อคุณกับสัญญาณพาหะบน โปรแกรม Pspice.....	55
5.8 สัญญาณเอาต์พุตเมื่อคุณกับสัญญาณพาหะจากเครื่องออสซิโลสโคป.....	56
5.9 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลซ์บน โปรแกรม PSpice	56
5.10 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลซ์จากเครื่อง ออสซิโลสโคป.....	57
6.1 สัญญาณทดสอบที่จะนำไปใช้งานต่อไป	59
6.2 อุปกรณ์กำเนิดสัญญาณทดสอบที่สร้างขึ้น.....	59
6.3 ชุดอุปกรณ์วัดความผิดเพี้ยนของสัญญาณเสียง.....	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 แนวคิดและที่มาของปัญหา

ปัจจุบันวิวัฒนาการของโลกแห่งการสื่อสารนั้นเปลี่ยนแปลงไปอย่างรวดเร็ว ซึ่งส่วนมา จากผลของความต้องการที่จะคิดค้นหาหนทางเพื่อแก้ปัญหาและพัฒนาระบบเดิม เป็นผลให้เกิด การใช้เทคโนโลยีที่สลับซับซ้อนมากขึ้น และมีประสิทธิภาพที่สูงกว่าระบบที่ได้พัฒนาในระยะ เริ่มต้น โดยในเรื่องคุณภาพของเสียงเป็นส่วนที่สำคัญของการสื่อสาร ด้วยหลายปัจจัยหลายๆ ด้านส่งผลให้คุณภาพเสียงมีความแตกต่างกัน ซึ่งปัจจุบันการทดสอบระบบเสียงจะทำการทดสอบ ในขอบข่ายความถี่ (Frequency domain) โดยวัดพร้อมกับเครื่อง Network analyzer ซึ่งมีราคาแพง จึงมีแนวคิดที่จะออกแบบอุปกรณ์ทดสอบขึ้น โดยการสร้างสัญญาณทดสอบจากสมการทาง คณิตศาสตร์เพื่อใช้เป็นตัวเปรียบเทียบกับสัญญาณเสียงที่ต้องการวัดความผิดเพี้ยน และออกแบบ อุปกรณ์การวัดความผิดเพี้ยนทางขนาดและเฟสขึ้น โดยใช้ร่วมกับออสซิลโลสโคป (Oscilloscope) ซึ่งมีราคาถูกกว่าและง่ายต่อการใช้งาน

1.2 วัตถุประสงค์

- 2.1 เพื่อออกแบบอุปกรณ์วัดความผิดเพี้ยนทางขนาดและเฟสของสัญญาณเสียง โดยกำหนดความถี่ต่ำของเสียงเป็นความถี่อ้างอิง
- 2.2 เพื่อใช้อุปกรณ์วัดโครงข่ายจุดตัดข้าม (Cross over network) ในอุปกรณ์ชุดลำโพง เสียงเพื่อแยกสัญญาณเสียงต่ำ (Woofer) และสัญญาณเสียงสูง (Tweeter)

1.3 ขอบเขตของโครงการ

1. ประมวลสัญญาณขายน้กำลังสองพัลซ์ในโดเมนเวลาด้วยวิธีการใหม่ โดยประมวล จากฟังก์ชันเศษส่วน เพื่อให้ได้ผลตอบสนองขายน้กำลังสองพัลซ์ใกล้เคียงขายน้ กำลังสองพัลซ์ในอุดมคติที่มีความผิดพลาดน้อยที่สุด
2. นำฟังก์ชันที่ได้จากการประมวลไปสร้างวงจรจริงและเปรียบเทียบผลการวัดกับผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การคำนวณ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ผลที่คาดว่าจะได้รับ

1. อุปกรณ์วัดความผิดเพี้ยนของสัญญาณเสียง
2. สมการคณิตศาสตร์สำหรับประมาณสัญญาณไซน์กำลังพัลส์ (Sine square pulse) แบบใหม่

1.5 อุปกรณ์ที่ต้องใช้

1.5.1 ฮาร์ดแวร์

- เครื่องคอมพิวเตอร์สำหรับพัฒนาโปรแกรมจำลองสัญญาณต้นแบบและความผิดเพี้ยนของสัญญาณเสียง 1 เครื่อง
- อุปกรณ์อิเล็กทรอนิกส์สำหรับสร้างเครื่องกำเนิดสัญญาณต้นแบบและวัดความผิดเพี้ยน
- ชุดลำโพงพร้อมวงจร โคร่งข่ายจุดตัดข้ามที่จะทดสอบ
- เครื่องออสซิโลสโคป 1 เครื่อง
- เครื่องกำเนิดสัญญาณต้นแบบ (Arbitrary waveform) 1 เครื่อง

1.5.2 ซอฟต์แวร์

- โปรแกรม MATLAB version 2009
- โปรแกรม Orcad PSpice 9.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 บทนำ

โดยวัตถุประสงค์ของปริญญาบัตรนี้ เพื่อออกแบบอุปกรณ์การวัดความผิดเพี้ยนทางขนาดและเฟสของสัญญาณเสียง และเพื่อใช้อุปกรณ์นี้วัดโครงข่ายจุดตัดข้ามในอุปกรณ์ชุดลำโพงเพื่อทำหน้าที่แยกสัญญาณเสียงต่ำ (Woofer) และสัญญาณเสียงสูง (Tweeter) ในบทนี้จึงได้ทำการศึกษาทฤษฎีและหลักการที่เกี่ยวข้อง คือ เน็ตเวิร์กฟังก์ชัน (Network Function) วงจรกรองความถี่ (Filter Circuit) และทฤษฎีวงจรโครงข่ายจุดตัดข้าม (Cross over network)

2.2 ฟังก์ชันโครงข่าย (Network Function)

การออกแบบวงจรใดๆ เพื่อให้ผลตอบสนองตามที่ต้องการ จะกระทำได้โดยหาเน็ตเวิร์กฟังก์ชันของวงจรเทียบเคียงกับฟังก์ชันที่ต้องการในอุดมคติ ซึ่งค่าที่ได้จะต้องให้ใกล้เคียงกับฟังก์ชันในอุดมคติมากที่สุด เช่น การออกแบบวงจรกรองความถี่จะต้องให้เน็ตเวิร์กฟังก์ชันที่ได้ยอมให้สัญญาณความถี่ในย่านสัญญาณ (Passband) ผ่านออกไปได้หมดโดยไม่มี การสูญเสียหรือผิดเพี้ยน และสามารถกำจัดสัญญาณความถี่ในย่านหยุดสัญญาณ (Stopband) ได้ทั้งหมดโดยสิ้นเชิง จึงจำเป็นต้องทำความเข้าใจเกี่ยวกับผลตอบสนองชนิดต่างๆ ของฟังก์ชันแบบนี้ ซึ่งผลตอบสนองของเน็ตเวิร์กฟังก์ชันต่อความถี่ที่สำคัญ ได้แก่

1. ผลตอบสนองทางขนาด (Magnitude Response)
2. ผลตอบสนองทางเฟส (Phase Response)

ผลตอบสนองทั้งสองชนิดนี้ จะถูกพิจารณาเปรียบเทียบกับความถี่ของสัญญาณอินพุตที่มีการเปลี่ยนแปลง โดยทั่วไปเน็ตเวิร์กฟังก์ชันสามารถเขียนให้อยู่ในรูปของโพลิเมียดคือ

$$H(s) = \frac{P(s)}{Q(s)} = \frac{\alpha_m s^m + \alpha_{m-1} s^{m-1} + \dots + \alpha_1 s + \alpha_0}{\beta_n s^n + \beta_{n-1} s^{n-1} + \dots + \beta_1 s + \beta_0} \quad (2.1)$$

โดยที่ $P(s)$ และ $Q(s)$ เป็นโพลิโนเมียลของตัวเศษและโพลิโนเมียลของตัวส่วนตามลำดับ

m เป็นอันดับของโพลิโนเมียลตัวเศษ และ n เป็นอันดับของโพลิโนเมียลตัวส่วน เอกสารนี้เป็นเอกสารที่เผยแพร่ในหอสมุดดิจิทัลของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $n \geq m$ α และ β เป็นสัมประสิทธิ์ที่เป็นตัวเลขจำนวนจริง s เป็นตัวแปรความถี่เชิงซ้อน (Complex-frequency Variable)

2.3 วงจรกรองความถี่ (Filter Circuit)

วงจรกรองความถี่หรือฟิลเตอร์ (Filter) คือ วงจรไฟฟ้าที่ยอมให้สัญญาณไฟฟ้าที่ความถี่ใดๆ ความถี่หนึ่ง หรือช่วงความถี่ใดความถี่หนึ่งเท่านั้นผ่านไปได้ ส่วนความถี่อื่นหรือช่วงความถี่อื่นๆ นอกเหนือจากที่กำหนดหรือที่ไม่ต้องการใช้งานก็จะถูกลดทอนและขจัดออกไปซึ่งจะเป็นช่วงความถี่ใดนั้นจะขึ้นอยู่กับการออกแบบวงจร

2.3.1 การแบ่งวงจรกรองความถี่ตามกระบวนการสัญญาณ

1. วงจรกรองความถี่ทางอนาล็อก (Analog Filter) ที่ใช้สำหรับขบวนการทางอนาล็อกซึ่งก็คือสัญญาณที่มีฟังก์ชันที่แปรเปลี่ยนต่อเนื่องกับเวลา
2. วงจรกรองความถี่ดิจิทัล (Digital Filter) ที่ใช้สำหรับการประมวลผลเชิงเลขซึ่งเป็นสัญญาณที่ไม่ต่อเนื่อง

2.3.2 การแบ่งวงจรกรองความถี่ตามชนิดของชิ้นส่วนของอุปกรณ์ที่ใช้ในการสร้าง

1. วงจรกรองความถี่แบบพาสซีฟ (Passive Filter) ซึ่งจะใช้เฉพาะอุปกรณ์พาสซีฟ คือประกอบด้วยตัวต้านทานไฟฟ้า ตัวเก็บประจุคาปาซิเตอร์ และขดลวดเหนี่ยวนำอินดักเตอร์ เท่านั้น
2. วงจรกรองแบบแอคทีฟ (Active Filter) จะทำงานโดยนำอุปกรณ์จำพวกแอคทีฟ เช่น ทรานซิสเตอร์หรือ ออปแอมป์มาต่อทำงานร่วมกับอุปกรณ์พาสซีฟ เนื่องจากการใช้วงจรกรองความถี่แบบแอคทีฟ นั้นจะนำออปแอมป์มาใช้ในช่วงความถี่เสียง (Audio Frequency) ซึ่งมีส่วนที่ดีกว่าวงจรกรองแบบพาสซีฟ คือในวงจรกรองแบบแอคทีฟสามารถลดขดลวดตัวนำ (Inductor) ซึ่งเป็นสาเหตุที่ทำให้วงจรมีขนาดใหญ่ น้ำหนักมากและมีราคาแพง เมื่อเทียบกับวงจรกรองแบบแอคทีฟ ซึ่งจะใช้เพียงรีซิสเตอร์และคาปาซิเตอร์ในวงจร อีกทั้งการใช้ขดลวดตัวนำนั้นยังทำให้ต้องใช้กำลังงาน (Power) มากอันเนื่องมาจากสนามแม่เหล็กไฟฟ้าที่เกิดขึ้นในตัว ของขดลวดตัวนำนั้นๆ

2.3.3 ข้อแตกต่างของวงจรกรองแบบแอกทีฟ และพาสซีฟ

1. การปรับค่าความถี่และอัตราขยาย (Gain) ในวงจรกรองแบบแอกทีฟมีความคล่องตัวกว่าในวงจรแบบพาสซีฟ โดยเฉพาะออปแอมป์ของวงจรกรองแบบแอกทีฟมีสัญญาณลดทอนต่ำ

2. วงจรกรองแบบแอกทีฟไม่มีปัญหาเรื่องโหลดคั่ง (Loading) ของวงจรรขยาย เนื่องจากมีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำซึ่งเป็นคุณสมบัติของตัวออปแอมป์

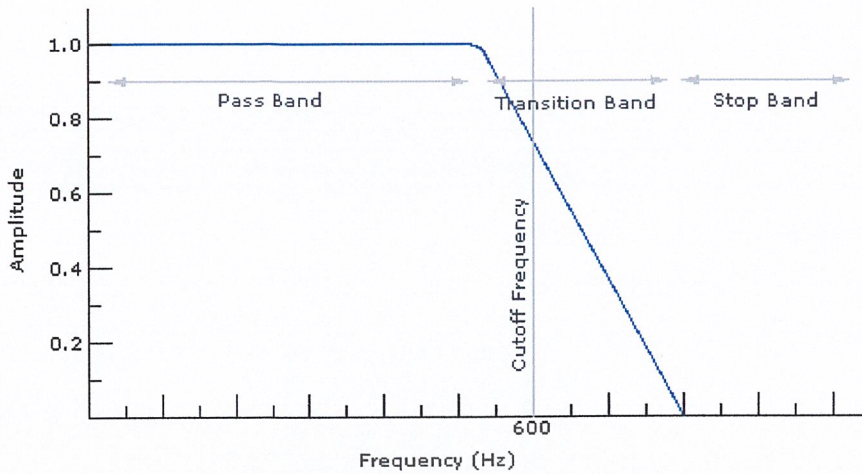
3. ราคาของวงจรกรองแบบแอกทีฟถูกกว่าแบบพาสซีฟ สาเหตุจากราคาของออปแอมป์ในปัจจุบันมีราคาถูกลง ประกอบกับสามารถลดค่าของขดลวดค่านำในวงจรได้ ซึ่งไม่จำเป็นต้องมีในวงจรกรองแบบแอกทีฟ

4. รูปแบบของวงจรที่ต้องใช้ คือ วงจรกรองแบบพาสซีฟจะมีเน็ตเวิร์กกันอยู่ระหว่างออปแอมป์กับลำโพง ทำให้ความต้านทานภายในของวงจรพาสซีฟเกิดการสูญเสียพลังงานเป็นการลดทอนสัญญาณในตัวต้านทาน ทำให้กำลังที่จะขับออกทางลำโพงต่ำกว่าที่ควรจะเป็น ทางด้านการแยกสัญญาณเสียง ถึงการใช้วงจรกรองแบบพาสซีฟสามารถตัดความถี่ช่วงไหนก็ได้โดยไม่ยาก แต่เมื่อประกอบขึ้นเป็นวงจรแล้วการเปลี่ยนช่วงความถี่ตัด เพื่อให้มีความเหมาะสมกับลำโพง จะทำได้ยากเนื่องจากต้องเปลี่ยนค่าขดลวดค่านำ จึงเป็นเรื่องยากที่จะทำวงจรให้ได้ดีมีประสิทธิภาพสูงๆ และยังต้องลงทุนสูงด้วย

2.3.4 ชนิดของวงจรกรองความถี่แบ่งตามตำแหน่งของ Passband และ Stopband

วงจรกรองความถี่ที่ใช้สำหรับเลือกความถี่ โดยให้สัญญาณผ่านได้ในย่านความถี่ที่ต้องการ ซึ่งเรียกย่านความถี่นั้นว่า “ย่านผ่านสัญญาณ (Passband)” และย่านสัญญาณความถี่ที่อยู่นอกเหนือจากย่านความถี่ที่ต้องการจะถูกลดทอน ซึ่งเรียกย่านนี้ว่า “ย่านหยุดสัญญาณ (Stopband)” และความถี่ที่อยู่ระหว่างย่านผ่านสัญญาณ และย่านหยุดสัญญาณเรียกว่า “ความถี่คัทออฟ (Cutoff Frequency)” ชนิดของวงจรกรองความถี่ คือ

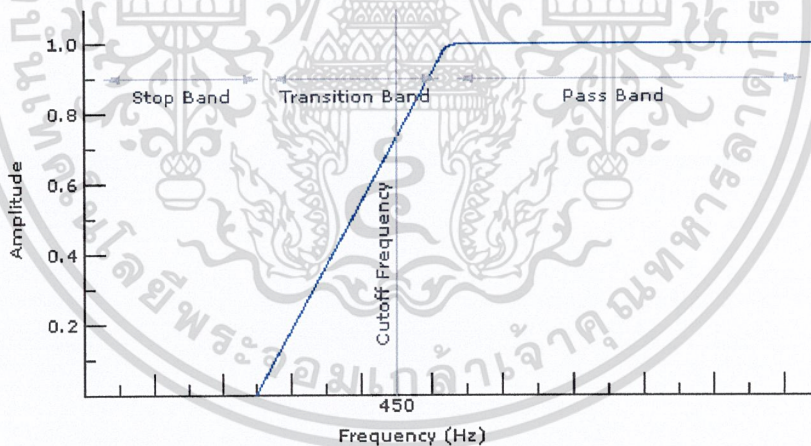
1. วงจรกรองความถี่ต่ำผ่าน (Low pass Filter) คือ วงจรที่ทำหน้าที่กรองเอาความถี่ต่ำที่กำหนดให้ผ่านไปได้ส่วนความถี่ที่สูงกว่าที่เข้ามาจะถูกตัดออก ซึ่งยอมให้ช่วงความถี่ต่ำผ่านไปได้ในย่านผ่านสัญญาณตามที่ต้องการ และช่วงของย่านหยุดสัญญาณ นั้นเป็นช่วงที่ความถี่ของสัญญาณไม่สามารถผ่านออกไปได้ก็คือ ย่านของสัญญาณความถี่ที่สูงกว่าย่านความถี่คัทออฟในทางอุดมคติ



Low pass filter with a cutoff frequency of 600Hz

รูปที่ 2.1 ผลการตอบสนองของวงจรกรองความถี่ต่ำ

2. วงจรกรองความถี่สูงผ่าน (High pass Filter) วงจรกรองความถี่สูงผ่านคือ วงจรที่ทำหน้าที่กรองให้ความถี่สูงที่กำหนดผ่านไปได้ ส่วนความถี่ที่ต่ำกว่าที่กำหนดจะถูก ลดทอนลงหรือถูกตัดออกไป



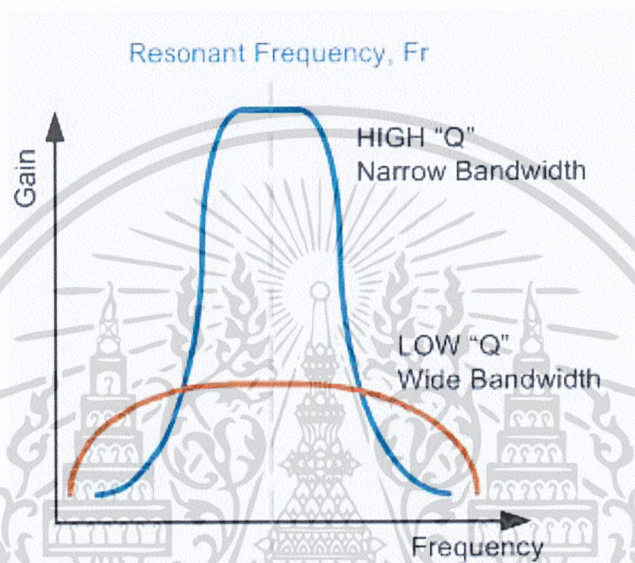
High pass filter with a cutoff frequency of 450Hz

รูปที่ 2.2 ผลการตอบสนองของวงจรกรองความถี่สูง

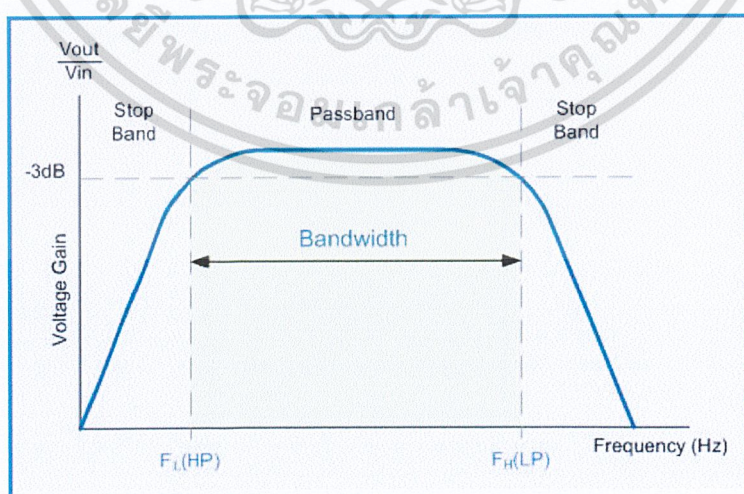
จากรูปที่ 2.2 ในทางอุดมคติจะเห็นว่าที่ความถี่ต่ำกว่าที่กำหนดจุดตัดความถี่ จะไม่มีสัญญาณปรากฏออกมา วงจรจะให้สัญญาณเอาต์พุตออกมาเมื่อความถี่ที่เข้ามานั้น มีค่าเท่ากับ หรือมากกว่าความถี่ที่กำหนดเท่านั้นแต่ในทางปฏิบัติสัญญาณที่มีความถี่ต่ำกว่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ที่เรากำหนดก็จะปรากฏออกมาด้วยแต่จะมีอัตราที่น้อยกว่า โดยอัตราขยายจะค่อยๆ เพิ่มขึ้นเมื่อสัญญาณที่เข้ามามีความถี่เข้าใกล้กับความถี่ที่เรากำหนด

3. วงจรกรองความถี่เป็นช่วงหรือกรองความถี่เฉพาะ (Band pass Filter) วงจรกรองความถี่เป็นช่วง คือวงจรที่ยอมให้ช่วงความถี่ของสัญญาณบางช่วงผ่านไปได้ตามที่กำหนดเท่านั้น ส่วนสัญญาณความถี่ช่วงอื่นๆ จะถูกลดทอนลงไม่สามารถผ่านไปได้



รูปที่ 2.3 การตอบสนองต่อความถี่ของวงจรกรองความถี่เป็นช่วงแคบ

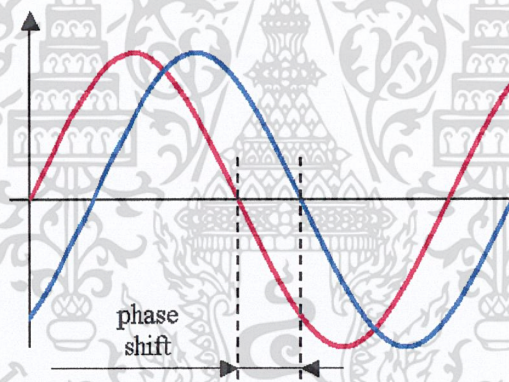


รูปที่ 2.4 การตอบสนองต่อความถี่ของวงจรกรองความถี่เป็นช่วงกว้าง

เอกสารนี้เป็นเอกสารที่วางไว้เพื่ออำนวยความสะดวกในการใช้งานโดยไม่หวังผลตอบแทนใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าแบนด์วิดท์มีขนาดต่ำกว่า 10% ของความถี่ เรโซแนนซ์ จะเรียกวงจรนี้ว่า วงจรกรองความถี่ช่วงแคบ แต่จะเรียกเป็นวงจรกรองความถี่ช่วงกว้างเมื่อแบนด์วิดท์มีค่าสูงกว่า 10% ของความถี่เรโซแนนซ์

4. วงจรกรองความถี่ผ่านตลอด (All pass filter) วงจรกรองความถี่ผ่านตลอด เป็นวงจรกรองความถี่ที่ให้อัตราสัญญาณผ่านทุกๆความถี่ตลอดย่านที่ต้องการ โดยไม่เกิดการลดทอนของสัญญาณ แต่ในขณะที่เดียวกันก็จะมี การเลื่อนหรือชิฟเฟสของสัญญาณไปด้วย เนื่องด้วยสัญญาณที่ผ่านวงจร กรองความถี่ในแบบต่างๆดังที่กล่าวมานั้นจะมีผลทำให้เฟสของสัญญาณทางด้านอินพุตและเอาต์พุตมีเฟสต่างกันหรือเกิดการเลื่อน (Phase Shift) ระหว่างสัญญาณทางอินพุตกับเอาต์พุต ซึ่งเกิดขึ้นได้ 2 กรณี คือ เฟสของสัญญาณด้านเอาต์พุตนำหน้าเฟสด้านอินพุต (Phase Lead) อินพุต และเฟสของสัญญาณด้านเอาต์พุตล่าหลัง (Phase Lag) เฟสด้านอินพุต ซึ่งมีผลมาจากคุณสมบัติของตัวเก็บประจุ (Capacitor) ที่ใช้ในวงจร เนื่องจากเราจำเป็นต้องอาศัยตัวเก็บประจุในการทำความถี่คัทออฟ แสดง ได้ดังรูปที่ 2.5



รูปที่ 2.5 การเลื่อนเฟส (Phase shift) ของสัญญาณ

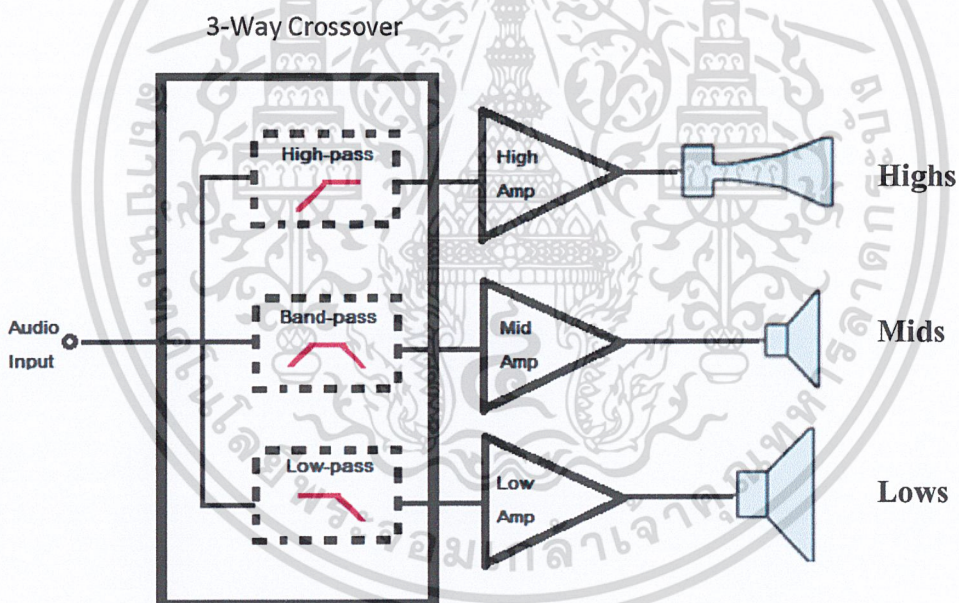
2.4 ทฤษฎีวงจรโครงข่ายจุดตัดข้าม (Crossover Networks)

วงจรครอสโอเวอร์เน็ตเวิร์กคือวงจรไฟฟ้าที่ทำหน้าที่แยกสัญญาณความถี่เสียงทางด้านขาเข้าของระบบออกเป็นช่วงๆที่มีความถี่ต่างกัน โดยแต่ละช่วงความถี่ที่แยกออกมานั้นจะถูกส่งออกไปยังภาคขยายสัญญาณของแต่ละช่วงความถี่แล้วส่งออกสู่ลำโพง เนื่องจากการใช้ลำโพงเพียงตัวเดียวนั้นไม่สามารถให้ผลการตอบสนองทางความถี่ได้ครบตลอดย่านความถี่เสียง ดังนั้นจึงเป็นสาเหตุที่ต้องมีวงจรครอสโอเวอร์เน็ตเวิร์กเป็นตัวแยกสัญญาณความถี่ต่างๆ เพื่อให้ลำโพงสามารถตอบสนองต่อความถี่แต่ละย่านได้อย่างมีประสิทธิภาพ ซึ่งวงจรครอสโอเวอร์เน็ตเวิร์กที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้จะมีทั้งแบบ 2 ทางหรือ 3 ทาง โดยแบบ 2 ทางจะประกอบด้วยส่วนที่ทำหน้าที่แยกช่วงความถี่ต่ำและความถี่สูง ส่วนในแบบ 3 ทางนั้นจะประกอบด้วยส่วนที่ทำหน้าที่แยกช่วงความถี่ต่ำ ช่วงความถี่สูง และช่วงความถี่กลางของความถี่เสียง

2.4.1 ชนิดของวงจรครอสโอเวอร์เน็ตเวิร์ก

ชนิดของวงจรครอสโอเวอร์เน็ตเวิร์กที่ใช้กันในปัจจุบันนี้มีอยู่ 2 ชนิด คือ วงจรพาสซีฟ และวงจรแบบแอคทีฟ โดยแบบแอคทีฟครอสโอเวอร์เน็ตเวิร์ก จะเป็นแบบที่สามารถปรับอัตราขยายของวงจรได้ และมีขนาดเล็กกว่าแบบพาสซีฟ เนื่องจากสามารถใช้อุปกรณ์รีซิสเตอร์ คาปาซิเตอร์ และออปแอมป์ประกอบเป็นวงจรแทนขดลวดอินแดนซ์ซึ่งมีขนาดใหญ่และน้ำหนักมาก โดยครอสโอเวอร์เน็ตเวิร์กแบบแอคทีฟนี้จะทำการแยกสัญญาณความถี่เสียงออกเป็นช่วงๆ (สูง กลาง ต่ำ) ก่อนเข้าทำการขยายที่ภาคขยายสัญญาณของแต่ละช่วงความถี่และส่งออกมาโพง แสดงได้ดังรูปที่ 2.6



Three ways Active Crossover Networks

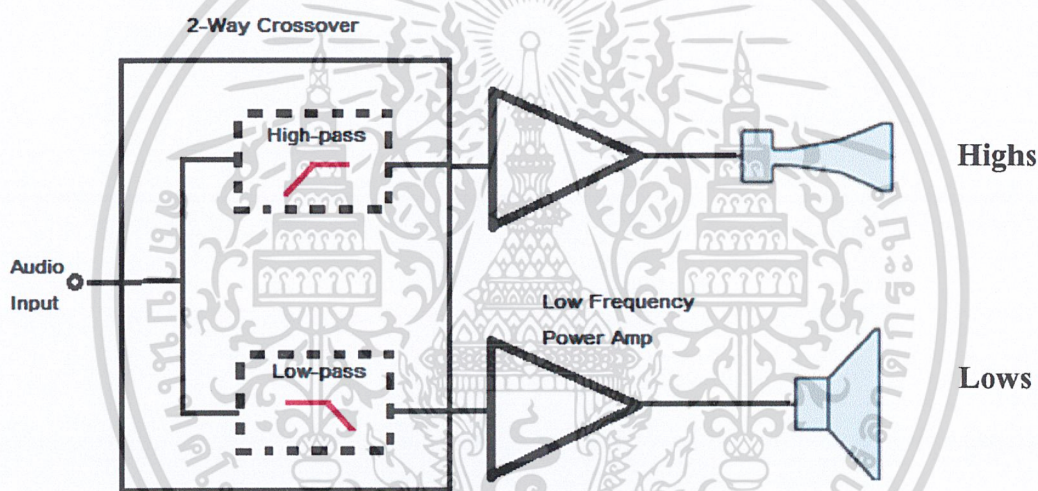
รูปที่ 2.6 การต่อวงจรแอคทีฟครอสโอเวอร์เน็ตเวิร์กแบบ 3 ทาง

วงจรครอสโอเวอร์เน็ตเวิร์กนั้นจะใช้วงจรกรองความถี่ทางไฟฟ้าที่ทำหน้าที่กำจัดสัญญาณความถี่ที่ไม่ต้องการออกไป และให้เฉพาะช่วงความถี่ที่ต้องการและเหมาะสมผ่านออกไปสู่ภาคขยายเสียงและลำโพงได้ เช่น วงจรกรองช่วงความถี่สูงผ่าน (เสียงแหลม) ก็จะกำจัดช่วง

เอกสารนี้เป็นลิขสิทธิ์ของสถาบันวิจัยและพัฒนาเทคโนโลยีสารสนเทศและการสื่อสาร มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ขอสงวนสิทธิ์ในสิ่งที่ปรากฏ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ 9

ความถี่ต่ำไม่ให้ผ่านไป ได้ ให้ผ่านได้เฉพาะช่วงความถี่สูงเท่านั้น ส่วนวงจรกรองช่วงความถี่ต่ำผ่าน (เสียงทุ้ม) ก็จะกำจัดช่วงความถี่สูงไม่ให้ผ่าน ให้ผ่านได้เฉพาะช่วงความถี่ต่ำที่กำหนดเท่านั้น ซึ่งวงจรครอสโอเวอร์เน็ตเวิร์กแบบแอกทีฟนั้นมีข้อดีกว่าแบบพาสซีฟ คือมีความคล่องตัวในการปรับค่าความถี่และอัตราขยายมากกว่า มีค่าใช้จ่ายที่ถูกลงกว่า มีอินพุตอิมพีแดนซ์สูง เอาท์พุตอิมพีแดนซ์ต่ำ และสามารถเปลี่ยนแปลงและแก้ไขได้ง่ายกว่า เป็นต้น วงจรครอสโอเวอร์เน็ตเวิร์กนั้นมีหน้าที่แยกความถี่เพื่อป้อนให้ลำโพงในแต่ละตัว (ลำโพงขับเสียงแหลม เสียงกลาง และเสียงทุ้ม) ซึ่งก็คือ วงจรกรองความถี่ โดยวงจรกรองความถี่ที่ใช้มีอยู่ 3 ชนิด คือ 1. วงจรกรองความถี่สูงผ่าน 2. วงจรกรองความถี่กลางผ่าน 3. วงจรกรองความถี่ต่ำผ่าน

ในของปริณฎยานิพนธ์นี้เราจะใช้วงจรแอกทีฟครอสโอเวอร์เน็ตเวิร์กแบบ 2 ทาง คือ ประกอบด้วย วงจรกรองความถี่ต่ำผ่าน และวงจรกรองความถี่สูงผ่านดังแสดงในรูปที่ 2.7



Two ways Active Crossover Networks

รูปที่ 2.7 โครงสร้างการต่อแอกทีฟครอสโอเวอร์เน็ตเวิร์กแบบ 2 ทาง

2.4.2 คุณสมบัติของวงจรครอสโอเวอร์ที่ดี คือ

1 ผลรวมทางขนาด (Magnitude Response)

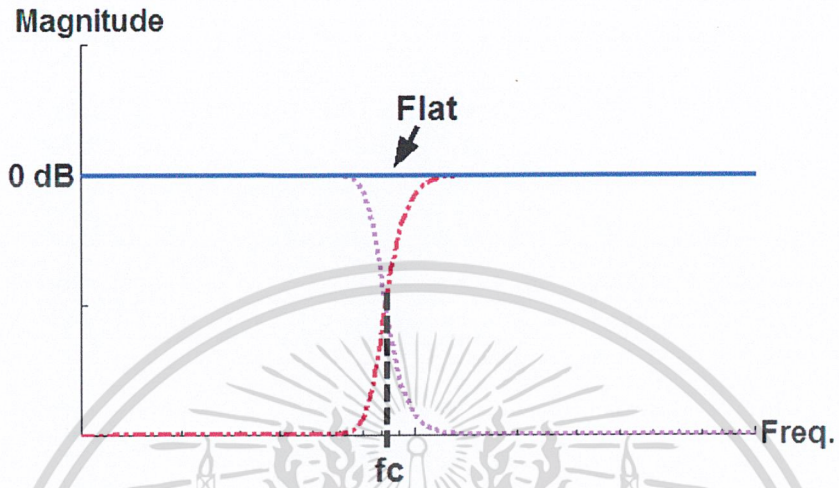
$$|H_{\Sigma}(\omega)| = |H_{LP}(\omega)| + |H_{HP}(\omega)|$$

$$= 1 \quad (0 \text{ dB})$$

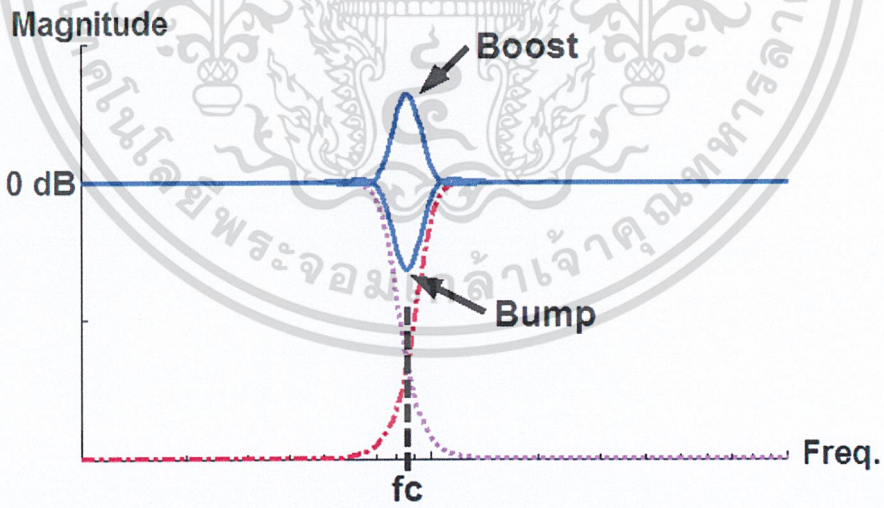
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 10 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 ผลรวมทางเฟส (Phase Response)

$$\varphi_{\Sigma}(\omega) = 0$$



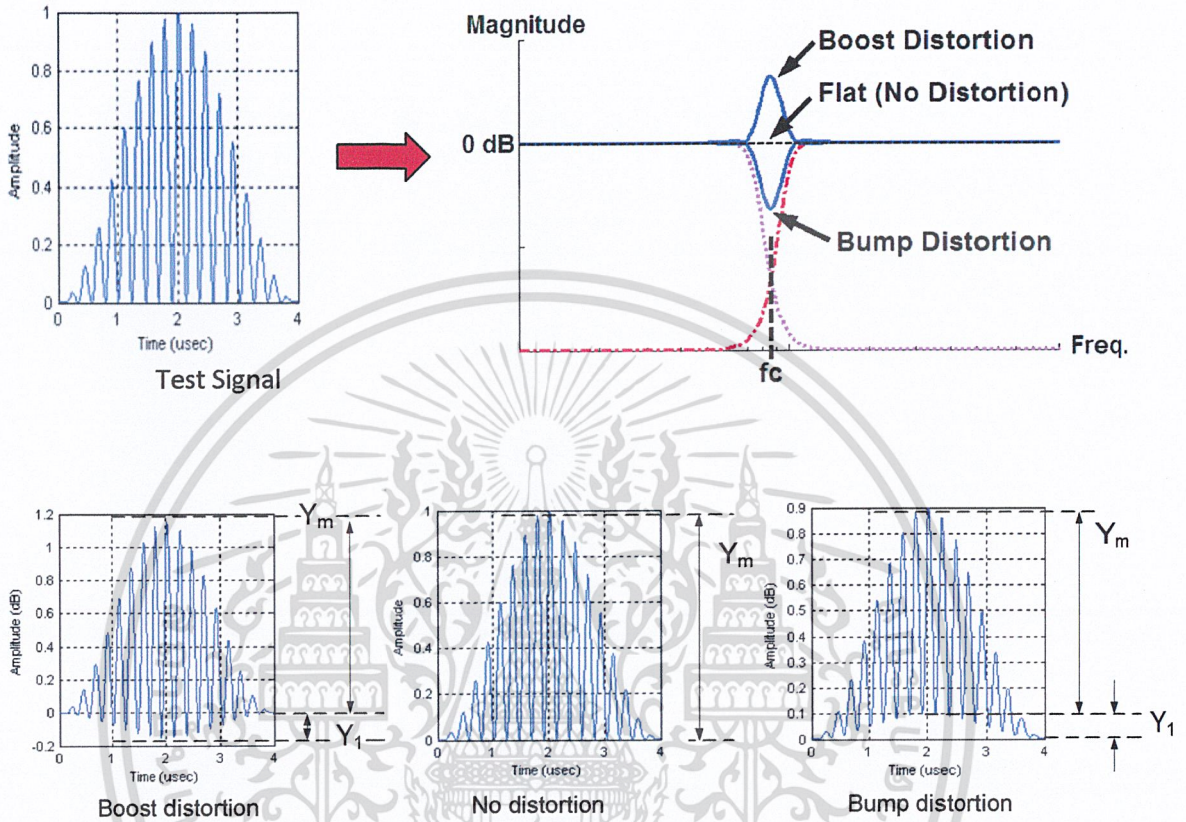
รูปที่ 2.8 จุด Cross over frequency (f_c)



รูปที่ 2.9 ลักษณะการเกิดความผิดเพี้ยน

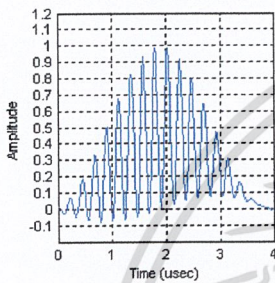
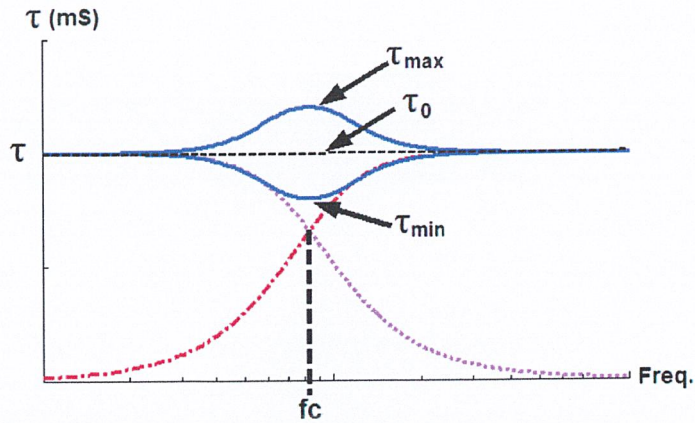
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.9 ในกรณีที่ความผิดเพี้ยนไม่เป็นไปตามคุณสมบัติดังกล่าวข้างต้น จะทำให้เกิดความผิดเพี้ยนของสัญญาณทดสอบขึ้น คือ

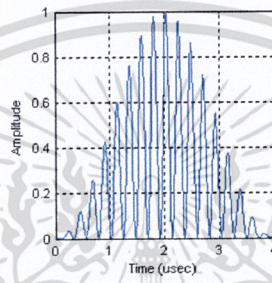


รูปที่ 2.10 ความผิดเพี้ยนทางขนาด (Amplitude distortion)

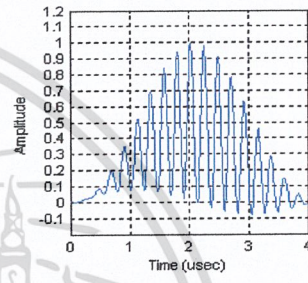
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 12 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



τ_{max} : Delay Time Shifting



τ_0 : No Time Shifting



τ_{min} : Advance Time Shifting

รูปที่ 2.11 ความผิดเพี้ยนทางเวลา (Phase distortion)

จากรูปที่ 2.10 และ รูปที่ 2.11 จะเห็นได้ว่า ถ้ามีความผิดเพี้ยนทางขนาดหรือความผิดเพี้ยนทางเฟส สามารถสังเกตจากเครื่องออสซิโลสโคป (Oscilloscope) โดยพิจารณาจากฐาน (Baseline) ของสัญญาณทดสอบ โดยการวัดขนาดสูงสุดของฐาน (Baseline peak) เทียบกับ Peak level จะทำให้รู้ถึงขนาดและทิศทางที่ผิดเพี้ยนได้

2.4.3 ข้อดีของสัญญาณทดสอบที่สร้างขึ้น (Amplitude distortion) คือ

- 1 สามารถวัดความผิดเพี้ยนทางขนาดของสัญญาณเสียง อย่างเดียว
- 2 สามารถวัดความผิดเพี้ยนทางเฟส (หรือกรุปดิเลย์) อย่างเดียว
- 3 สามารถวัดความผิดเพี้ยนทางขนาดและเฟสพร้อมกัน

บทที่ 3

การประมาณขายน้กำลังสองพัลส์

3.1 บทนำ

การออกแบบเน็ตเวิร์กฟังก์ชัน เพื่อให้ได้ผลตอบสนองต่อสัญญาณขายน้กำลังสองพัลส์ สามารถประมาณผลตอบสนองได้ทั้งในขอบข่ายความถี่ และขอบข่ายเวลา สำหรับการประมาณฟังก์ชันในขอบข่ายความถี่นั้นมีความยุ่งยากมาก ในปริภูมิพหุนามนี้จึงได้เสนอการประมาณเน็ตเวิร์กฟังก์ชันในขอบข่ายเวลา ซึ่งการประมาณฟังก์ชันในขอบข่ายเวลานี้มีการวิจัยกันอย่างต่อเนื่อง เพื่อให้ได้ผลตอบสนองต่อสัญญาณขายน้กำลังสองพัลส์ที่ดีที่สุด เช่น การประมาณฟังก์ชันด้วยวิธีการหาค่าที่เหมาะสมที่สุด (Optimization) ซึ่งวิธีการนี้ถ้าการออปติไมเซชันไม่เหมาะสม อาจทำให้ต้องใช้เวลาในการคำนวณมาก

สำหรับปริภูมิพหุนามนี้ได้อธิบายวิธีการใหม่ในการประมาณเน็ตเวิร์กฟังก์ชัน โดยกำหนดให้ฟังก์ชันของสมการเศษส่วน (Rational function) มีตัวส่วนเป็น เบสเซลโพลิโนเมียล (Bessel Polynomial) ซึ่งมีเฟสเป็นเส้นตรง (Linear phase) แล้วจึงทำการประมาณค่าตัวเศษด้วยวิธีกำลังสองน้อยที่สุด (Least Square) เพื่อหาค่าสัมประสิทธิ์ของตัวเศษที่เหมาะสม ดังจะกล่าวในรายละเอียดต่อไป

3.2 สัญญาณขายน้กำลังสองพัลส์ (Sine square pulse) ในอุดมคติ

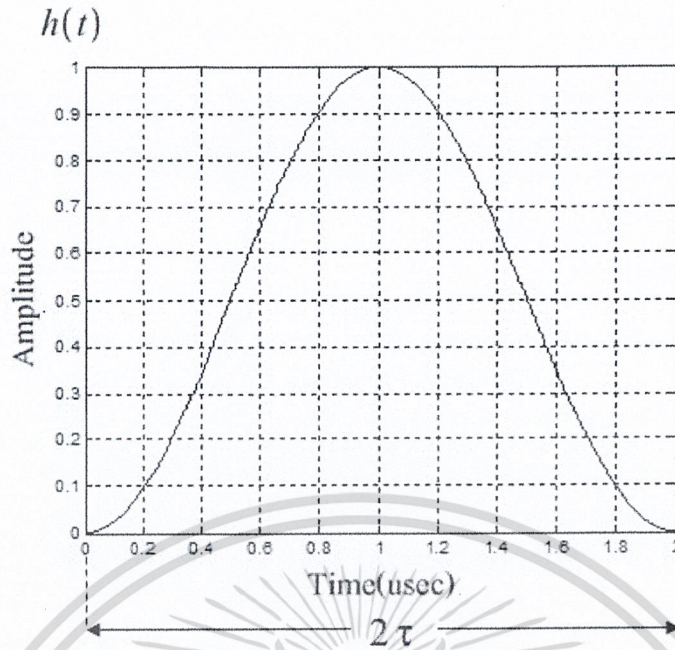
สัญญาณขายน้กำลังสองพัลส์ เป็นสัญญาณที่นิยมใช้เป็นสัญญาณทดสอบในการส่งสัญญาณภาพในระบบ โทรทัศน์ สำหรับปริภูมิพหุนามนี้ ได้นำสัญญาณขายน้กำลังสองพัลส์ ดังกล่าว มาเป็นสัญญาณทดสอบในระบบการส่งสัญญาณเสียง แต่เนื่องจากสัญญาณขายน้กำลังสองพัลส์ในอุดมคติไม่สามารถสร้างเป็นวงจรจริงได้ จึงต้องทำการประมาณจากทรานสเฟอ์ฟังก์ชัน

สัญญาณขายน้กำลังสองพัลส์ ในอุดมคติแสดงโดยสมการ (3.1)

$$h(t) = \sin^2\left(\frac{\pi t}{2\tau}\right) ; 0 \leq t \leq 2\tau \quad (3.1)$$

จากสมการ (3.1) สามารถพล็อตรูปสัญญาณขายน้กำลังสองพัลส์ได้ ดังแสดงในรูปที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา ¹⁴ ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 สัญญาณชาน์กำลังสองพัลส์ (Sine square pulse) ในอุดมคติ โดยที่ 2τ เป็นแบนวิดท์ของสัญญาณเสียงความถี่ต่ำ

3.3 สมการเบสเซลโพลิโนเมียล (Bessel Polynomial)

ในทางคณิตศาสตร์ เบสเซลโพลิโนเมียลเป็นลำดับมูมจากของสมการพหุนาม ซึ่งมีการให้ความหมายที่แตกต่างกันออกไปหลายแบบ แต่คำนิยามที่เป็นที่นิยมของนักวิทยาศาสตร์แสดงดังสมการ (3.2)

$$y_n(x) = \sum_{k=0}^n \frac{(n+k)!}{(n-k)!k!} \left(\frac{x}{2}\right)^k \quad (3.2)$$

และอีกความหมายหนึ่ง ที่นิยมใช้ในทางวิศวกรรมไฟฟ้า ที่เรียกกันในเรื่องเบสเซลโพลิโนเมียลแบบย้อนกลับ (Reverse Bessel polynomials) แสดงดังสมการ (3.3)

$$\theta_n(x) = x^n y_n\left(\frac{1}{x}\right) = \sum_{k=0}^n \frac{(2n+k)!}{(n-k)!k!} \frac{x^k}{2^{n-k}} \quad (3.3)$$

โดยค่าสัมประสิทธิ์ของสมการ (3.2) ที่หาได้จะเหมือนกับในสมการ (3.3) แต่เรียงอยู่หน้าสมการลำดับที่กลับกัน ตัวอย่าง สมการของเบสเซลโพลิโนเมียลจะอยู่ในรูปของสมการ (3.4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 15 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
y_1(x) &= x+1 \\
y_2(x) &= 3x^2+3x+1 \\
y_3(x) &= 15x^3+15x^2+6x+1 \\
y_4(x) &= 105x^4+105x^3+45x^2+10x+1 \\
y_5(x) &= 945x^5+945x^4+420x^3+105x^2+15x+1 \\
y_6(x) &= 10395x^6+10395x^5+4725x^4+1260x^3+210x^2+21x+1 \\
y_7(x) &= 135135x^7+135135x^6+62370x^5+17325x^4+3150x^3+378x^2+28x+1
\end{aligned} \tag{3.4}$$

ในขณะที่รูปสมการของเบสเซล โพลีเมียลแบบย้อนกลับอยู่ในรูปของสมการ (3.5)

$$\begin{aligned}
\theta_1(x) &= x+1 \\
\theta_2(x) &= x^2+3x+3 \\
\theta_3(x) &= x^3+6x^2+15x+15 \\
\theta_4(x) &= x^4+10x^3+45x^2+105x+105 \\
\theta_5(x) &= x^5+15x^4+105x^3+420x^2+945x+945 \\
\theta_6(x) &= x^6+21x^5+210x^4+1260x^3+4725x^2+10395x+10395 \\
\theta_7(x) &= x^7+28x^6+378x^5+3150x^4+17325x^3+62370x^2+135135x+135135
\end{aligned} \tag{3.5}$$

โดยเบสเซลโพลีโนเมียลแบบย้อนกลับนี้จะนำไปใช้ในการออกแบบตัวกรองสัญญาณทางอิเล็กทรอนิกส์

ข้อดีของเบสเซลโพลีโนเมียล

- ค่าโพล (Pole) ที่ได้มาจากการใช้สมการเบสเซลโพลีโนเมียล จะอยู่ในครึ่งซ้ายของวงกลมหนึ่งหน่วยเสมอ ซึ่งจะสามารถบอกได้เลยว่า เมื่อนำสมการนี้ไปใช้ในระบบ ระบบจะมีความเสถียร

- สมการของเบสเซลโพลีโนเมียลจะให้สัญญาณที่มีเฟสเป็นเส้นตรง (Linear phase) ซึ่งคุณสมบัติของเฟสที่เป็นเส้นตรงนั้นจะให้ผลตอบสนองอิมพัลส์ของระบบ (Impulse response) ที่มีความสมมาตร เมื่อนำสมการนี้ไปสร้างสัญญาณชายน้ก่าถึงสองพัลส์รูปสัญญาณที่ได้จะมีความสมมาตรตามไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 16

3.4 วิธีกำลังสองน้อยที่สุด (Least square method)

การหาสัมประสิทธิ์เทอมเศษนั้น เป็นการง่ายที่จะนำเอาวิธีกำลังสองน้อยที่สุดมาเป็นเกณฑ์ในการกำหนดค่าสัมประสิทธิ์ของเทอมต่างๆเพื่อประมาณผลตอบสนองอิมพัลส์ของระบบ และการประมาณค่าฟังก์ชันโดยวิธีกำลังสองน้อยที่สุด จะได้ฟังก์ชันที่ดีที่สุดของข้อมูล เพราะเกิดจากการเฉลี่ยค่าความคลาดเคลื่อนของข้อมูลให้เหลือน้อยที่สุด ซึ่งวิธีกำลังสองน้อยที่สุดนั้น แสดงดังสมการ (3.6)

$$h^*(t) = \sum_{v=1}^m [2A_v \epsilon^{-\alpha_v t} \cos \beta_v t + 2B_v \epsilon^{-\alpha_v t} \sin \beta_v t] + \sum_{\mu=1}^m C_\mu \epsilon^{-\alpha_\mu t} \quad (3.6)$$

แต่ละค่าของ V จะเป็นค่าโพลของคู่คอนเพล็กคอนจูเกต และแต่ละค่าของ μ จะเป็นค่าโพลที่เป็นจำนวนจริง

$$E_2 = \int_{t_1}^{t_2} [h(t) - h^*(t)]^2 dt \quad ; \quad t_1 < t < t_2 \quad (3.7)$$

โดยกำหนดให้

$$\frac{\partial E_2}{\partial A_v} = 0, \quad \frac{\partial E_2}{\partial B_v} = 0, \quad \frac{\partial E_2}{\partial C_v} = 0$$

จะได้ $2M+N$ สมการ :

$$\int_{t_1}^{t_2} [h(t) - h^*(t)] \epsilon^{-\alpha_v t} \cos \beta_v t \, dt = 0 \quad (3.8)$$

$$\int_{t_1}^{t_2} [h(t) - h^*(t)] \epsilon^{-\alpha_v t} \sin \beta_v t \, dt = 0 \quad (3.9)$$

$$\int_{t_1}^{t_2} [h(t) - h^*(t)] \epsilon^{-\alpha_\mu t} dt = 0 \quad v=1,2,\dots,M, \quad \mu=1,2,\dots,N \quad (3.10)$$

ตั้งแต่ค่าของ A_v , B_v และ C_v ที่ประกอบอยู่ในสมการที่ (3.15) เรายังไม่ทราบค่า เราสามารถหาได้โดยง่ายด้วยการอินทิเกรต ในกลุ่มของสมการ $2M+N$ ส่วนค่าสัมประสิทธิ์ซึ่งเป็นค่าคงที่ก็จะได้มาจากการอินทิเกรตของแต่ละรูปแบบตามสมการข้างล่างนี้

$$\int_{t_1}^{t_2} h(t) \epsilon^{-\alpha_v t} \cos \beta_v t \, dt = 0 \quad (3.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 17 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\int_{t_1}^{t_2} h(t) \in^{-\alpha_v t} \sin \beta_v t \, dt = 0 \quad (3.12)$$

$$\int_{t_1}^{t_2} h(t) \in^{-\sigma_v t} \, dt = 0 \quad (3.13)$$

3.5 รูปแบบการประมาณสัญญาณชายนี่กำลังสองพัลซ์

3.5.1 การประมาณสัญญาณชายนี่กำลังสองพัลซ์ในเชิงความถี่ (Frequency Domain)

วิธีการสร้างเริ่มจากนำสมการที่ (3.1) มาทำการแปลงลาปลาซ (Laplace transform)

$$h(s) = L\{h(t)\} = \int_0^{\infty} e^{-st} h(t) dt \quad ; s > 0 \quad (3.14)$$

จะได้

$$h(s) = \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \coth\left(\frac{s\tau}{2}\right)} \right) \quad (3.15)$$

จากสมการ (3.15) หากค่า $\coth\left(\frac{s\tau}{2}\right)$ ได้ดังสมการ (3.16)

$$\coth\left(\frac{s\tau}{2}\right) = \frac{2}{s} + \sum_{k:\text{even} \neq 0}^m \frac{4s}{s^2 + k^2 \pi^2} \quad (3.16)$$

แทนสมการ (3.16) ลงในสมการ (3.15) จะได้สมการที่นำไปใช้ในการคำนวณจริง

$$h(s) = \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \frac{2}{s} + \sum_{k:\text{even} \neq 0}^m \frac{4s}{s^2 + k^2 \pi^2}} \right) \quad (3.17)$$

โดย m คือ ลำดับของสมการ และ k คือค่าเริ่มต้น ที่ต้องใช้จำนวนคู่ เช่น 0, 2, 4

เลือกจำนวนลำดับที่ขึ้นต่ำมาคำนวณก่อน เพื่อสังเกตผลลัพธ์ของสมการ เช่น ประมาณสมการ

ลำดับที่สอง แทนค่า m=2 ลงในสมการ (3.17)

$$h(s) = \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \frac{2}{s} + \sum_{k:0,2}^m \frac{4s}{s^2 + k^2 \pi^2}} \right) \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน ซึ่งไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \frac{2}{s} + \left(\frac{4s}{s^2 + 0^2 \pi^2} + \frac{4s}{s^2 + 2^2 \pi^2} \right)} \right)$$

เพราะฉะนั้นจะได้

$$h(s) = \frac{(4s^3 + 157.914)}{(s^5 + 10s^4 + 43.478s^3 + 279.870s^2 + 157.914s + 947.482)} \quad (3.19)$$

ต่อมาทำการประมาณสมการลำดับที่สี่ แทนค่า $m=4$ ลงในสมการ(3.17)

$$h(s) = \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \frac{2}{s} + \sum_{k=0,2,4}^4 \frac{4s}{s^2 + k^2 \pi^2}} \right) \quad (3.20)$$

$$= \left(\frac{4}{s^2 + 4} \right) \left(\frac{1}{1 + \frac{2}{s} + \left(\frac{4s}{s^2 + 0^2 \pi^2} + \frac{4s}{s^2 + 2^2 \pi^2} + \frac{4s}{s^2 + 4^2 \pi^2} \right)} \right)$$

เพราะฉะนั้นจะได้

$$h(s) = \frac{(4s^2 + 24936.727s)}{s^7 + 30s^6 + 181.653s^5 + 2013.921s^4 + 7023.750s^3 + 45300.775s^2 + 24936.727s + 149620.364} \quad (3.21)$$

จากการศึกษาจะพบว่า การประมาณสัญญาณขาขึ้นกำลังสองพัลส์ในเชิงความถี่ เมื่อนำสมการขาขึ้นกำลังสองพัลส์ ในอุดมคติมาแปลงลาปลาซ สมการจะติดอยู่ในรูปไฮเพอร์โบลิก (Hyperbolic) ดังสมการที่ (3.15) ไม่สามารถนำสมการไปสร้างเป็นวงจรถูกได้โดยตรง ซึ่งหากนำสมการนี้ไปใช้จะส่งผลถึงความผิดพลาดที่อาจเกิดขึ้นตามมาได้ ในปริภูมิตime domain นี้จึงไม่เลือกใช้วิธีการประมาณสัญญาณขาขึ้นกำลังสองพัลส์ ในเชิงความถี่

3.5.2 การประมาณสัญญาณขาขึ้นกำลังสองพัลส์ในเชิงเวลา (Time Domain)

ในปริภูมิตime domain นี้เลือกใช้การประมาณสัญญาณขาขึ้นกำลังสองพัลส์ในเชิงเวลา เพราะรูปแบบสมการเข้าใจได้ไม่ยาก และการคำนวณหาาก็ไม่ซับซ้อนมากนัก จากทฤษฎีพื้นฐานในบทที่ 2 โดยกำหนดค่าเน็ทเวิร์กฟังก์ชันเป็นทรานสเฟอร์ฟังก์ชันที่อยู่ในรูปสมการโพลิโนเมียล เพื่อสะดวกในการนำไปสร้างวงจร รูปแบบของสมการแสดงดังสมการ (3.22)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในห้องเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 19 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = \frac{P(s)}{Q(s)} \quad (3.22)$$

เมื่อ $P(s)$ เป็นฟังก์ชันตัวเศษ
 $Q(s)$ เป็นฟังก์ชันตัวส่วน

การประมาณสัญญาณชายน้กำลังสองพัลส์จึงต้องเลือกใช้วิธีการที่สะดวก เหมาะสมจึงเลือกใช้วิธีการของเบสเซล โพลีโนเมียลในการหาค่า $Q(s)$ ส่วนการหาค่า $P(s)$ ใช้วิธีการวิธีกำลังสองน้อยที่สุด

3.6 การประมาณสัญญาณชายน้กำลังสองพัลส์ (Approximate of Sine square pulse)

3.6.1 การประมาณสัญญาณชายน้กำลังสองพัลส์โดยใช้สมการลำดับที่สาม

$$H(s) = \frac{P(s)}{Q(s)} = \frac{s^3 + \alpha_2 s^2 + \alpha_1 s + \alpha_0}{(s^2 + 3s + 3)(s + 1)} \quad (3.23)$$

$$H(s) = \frac{s^3 + \alpha_2 s^2 + \alpha_1 s + \alpha_0}{(s + 1.5 + j0.866)(s + 1.5 - j0.866)(s + 1)} \quad (3.24)$$

$$= \frac{As + B}{(s + 1.5)^2 + 0.866^2} + \frac{C}{s + 1} \quad (3.25)$$

ดังนั้น

$$h^*(t) = 2Ae^{-1.5t} \cos(0.866t) + 2Be^{-1.5t} \sin(0.866t) + Ce^{-t} \quad (3.26)$$

หาสัมประสิทธิ์โดยใช้วิธีกำลังสองน้อยที่สุด

$$E_2 = \int_{t_1}^{t_2} [h(t) - h^*(t)]^2 dt$$

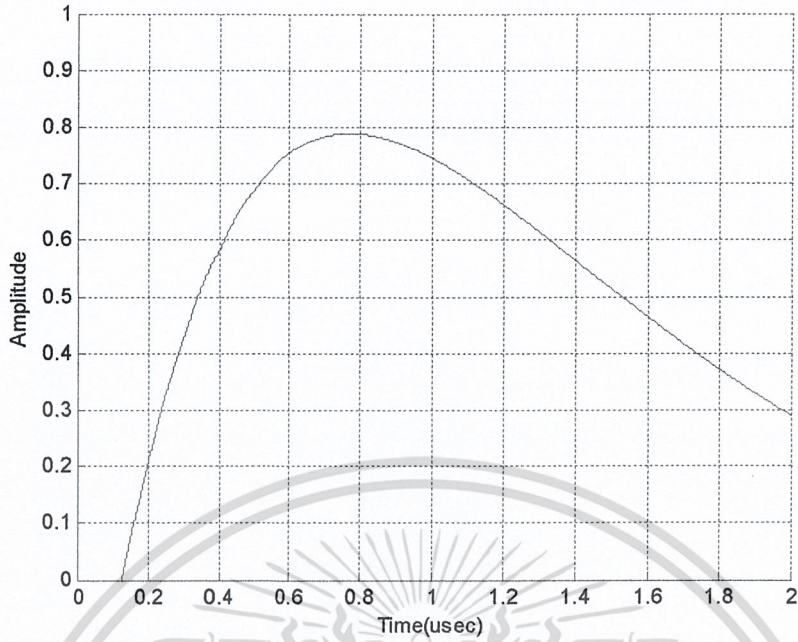
$$\frac{\partial}{\partial A} E_2 = 0, \quad \frac{\partial}{\partial B} E_2 = 0, \quad \frac{\partial}{\partial C} E_2 = 0$$

$$A = -0.572, B = 1.962, C = 0.664$$

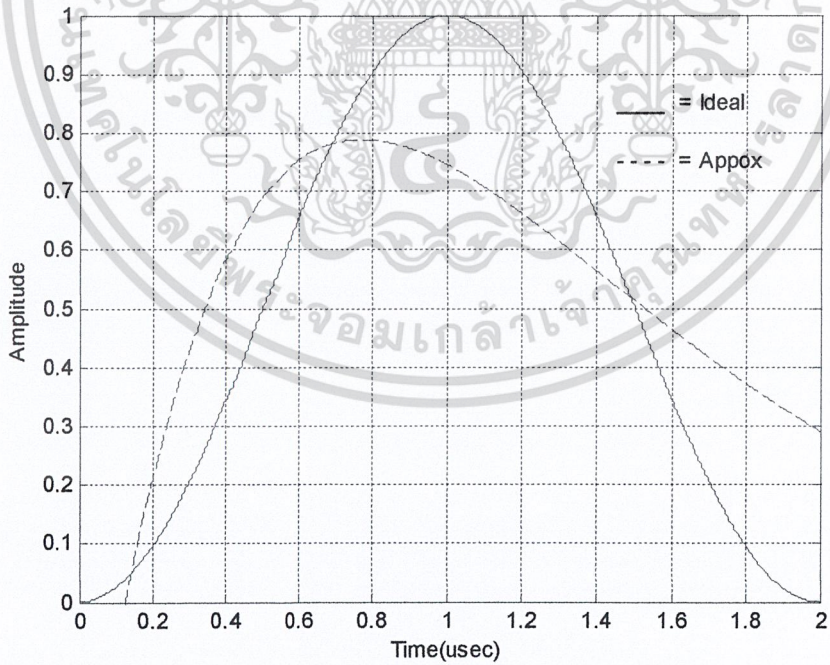
จากนั้นนำค่า A, B, C ที่ทำได้แทนลงในสมการที่ (3.26) นำมาพล็อตในเชิงเวลา แสดงได้ดังรูป

ที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 20 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

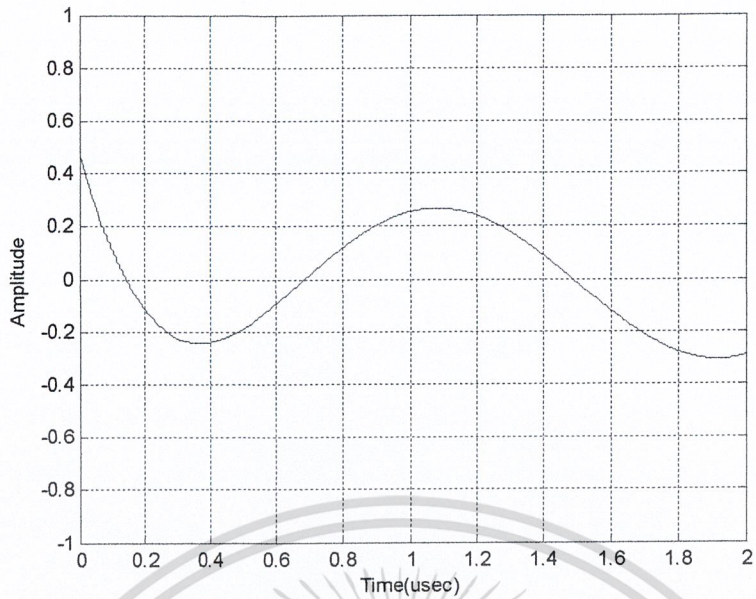


รูปที่ 3.2 ผลการประมาณสัญญาณชานน์กำลังสองพัลส์สมการลำดับที่สาม ตามสมการที่ (3.26)



รูปที่ 3.3 ผลการประมาณสัญญาณชานน์กำลังสองพัลส์สมการลำดับที่สาม ตามสมการที่ (3.26)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานวิจัยที่ควรศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 เทียบกับสัญญาณชานน์ในอุดมคติ ตามสมการที่ (3.1)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 ค่าความผิดพลาดของสัญญาณชายน้ํากำลั่งสองพัลส์สมการลำดับที่สาม

3.6.2 การประมาณสัญญาณชายน้ํากำลั่งสองพัลส์โดยใช้สมการลำดับที่ห้า

$$H(s) = \frac{s^5 + \alpha_4 s^4 + \alpha_3 s^3 + \alpha_2 s^2 + \alpha_1 s + \alpha_0}{s^5 + 15s^4 + 105s^3 + 420s^2 + 945s + 945} \quad (3.27)$$

$$= \frac{As + B}{(s + 2.325)^2 + 3.571^2} + \frac{Cs + D}{(s + 3.352)^2 + 1.743^2} + \frac{E}{s + 3.647}$$

ดังนั้น

$$h^*(t) = 2Ae^{-2.325t} \cos(3.571t) + 2Be^{-2.325t} \sin(3.571t) + 2Ce^{-3.352t} \cos(1.743t) + 2De^{-3.352t} \sin(1.743t) + Ee^{-3.647t} \quad (3.28)$$

หาสัมประสิทธิ์โดยใช้วิธีกำลังสองน้อยที่สุด

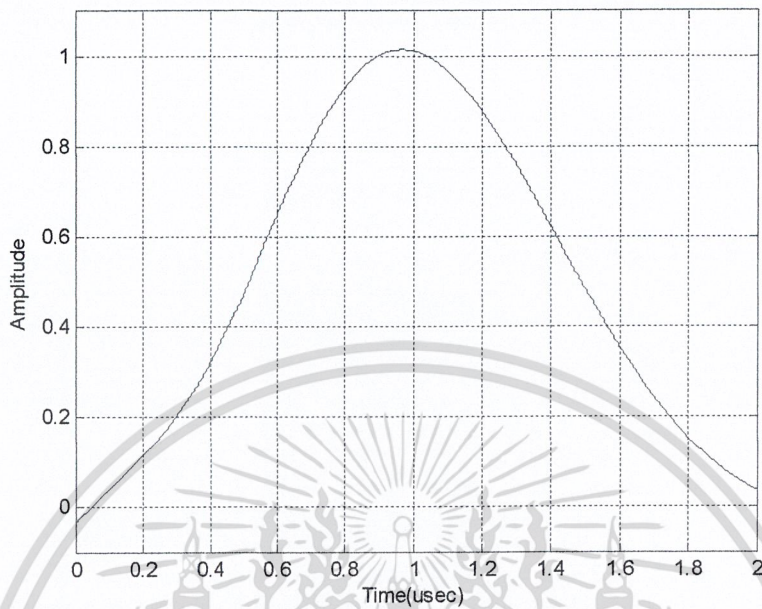
$$E_2 = \int_{t_1}^{t_2} [h(t) - h^*(t)]^2 dt$$

$$\frac{\partial}{\partial A} E_2 = 0, \quad \frac{\partial}{\partial B} E_2 = 0, \quad \frac{\partial}{\partial C} E_2 = 0, \quad \frac{\partial}{\partial D} E_2 = 0, \quad \frac{\partial}{\partial E} E_2 = 0$$

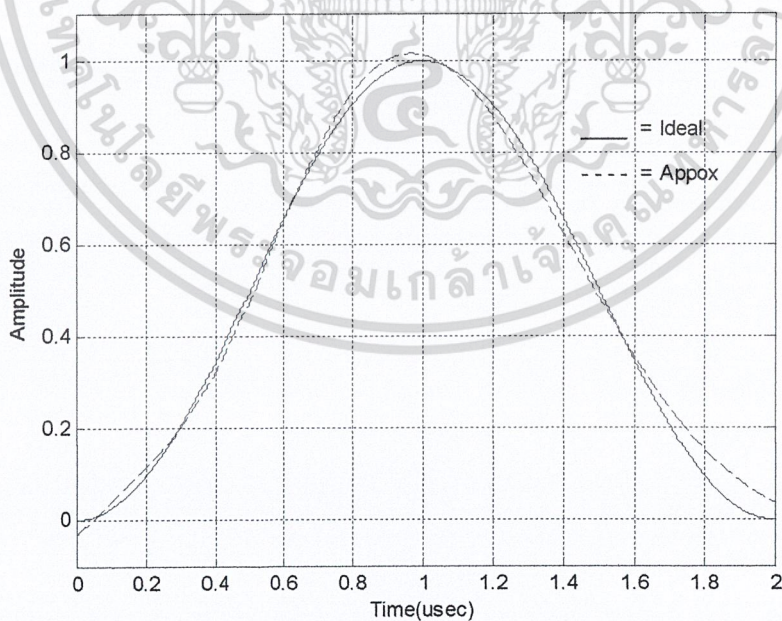
$$A = 2.015, \quad B = -2.225, \quad C = -14.214, \quad D = 5.579, \quad E = 24.365$$

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ใช้งานเห็นว่าเอกสารฉบับนี้มีความจำเป็นต่อการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำค่า A,B,C,D และ E ที่หาได้แทนลงในสมการที่ (3.28) นำมาพล็อตในเชิงเวลา แสดงได้ดังรูปที่ 3.5

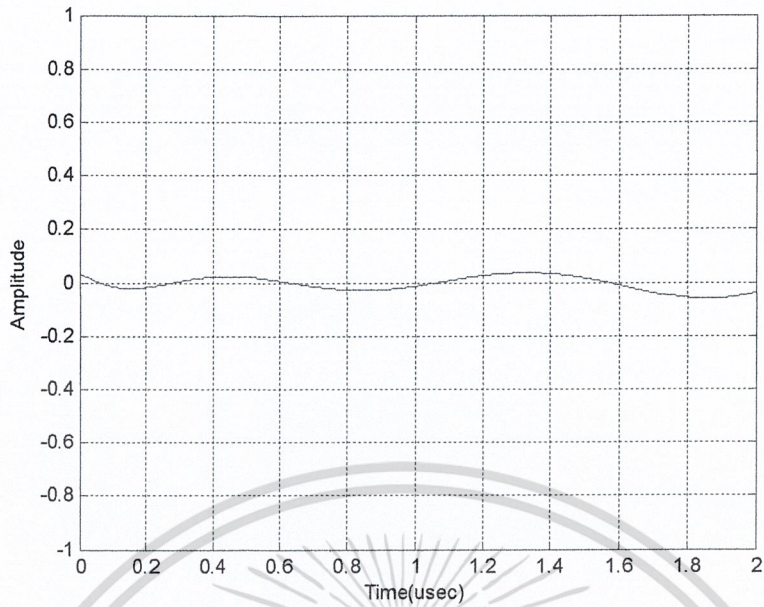


รูปที่ 3.5 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า โดยใช้วิธีการหาราก ตามสมการที่ (3.28)



รูปที่ 3.6 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า ตามสมการที่ (3.28)

เอกสารนี้เป็นเอกสารที่สงวนไว้เกี่ยวกับสัญญาณชาน์ในอุดมคติ ตามสมการที่ (3.1) นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 ค่าความผิดพลาดของสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่ห้า

3.6.3 การประมาณสัญญาณชาน์กำลังสองพัลส์โดยใช้สมการลำดับที่เจ็ด

$$\begin{aligned}
 H(s) &= \frac{s^7 + \alpha_6 s^6 + s^5 + \alpha_4 s^4}{s^7 + 28s^6 + 378s^5 + 3150s^4} & (3.29) \\
 &\quad + \frac{\alpha_3 s^3 + \alpha_2 s^2 + \alpha_1 s + \alpha_0}{+ 17325s^3 + 62370s^2 + 135135s + 135135} \\
 &= \frac{As + B}{(s + 2.6857)^2 + 5.4207^2} + \frac{Cs + D}{(s + 4.0701)^2 + 3.5172^2} \\
 &\quad + \frac{Es + F}{(s + 4.7583)^2 + 1.7393^2} + \frac{G}{s + 4.9718}
 \end{aligned}$$

ดังนั้น

$$\begin{aligned}
 h^*(t) &= 2Ae^{-2.6857t} \cos(5.4207t) + 2Be^{-2.6857t} \sin(5.4207t) & (3.30) \\
 &\quad + 2Ce^{-4.0701t} \cos(3.5172t) + 2De^{-4.0701t} \sin(3.5172t) \\
 &\quad + 2Ee^{-4.7583t} \cos(1.7393t) + 2Fe^{-4.7583t} \sin(1.7393t)
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาสัมประสิทธิ์โดยใช้วิธีกำลังสองน้อยที่สุด

$$E_2 = \int_{t_1}^{t_2} [h(t) - h^*(t)]^2 dt$$

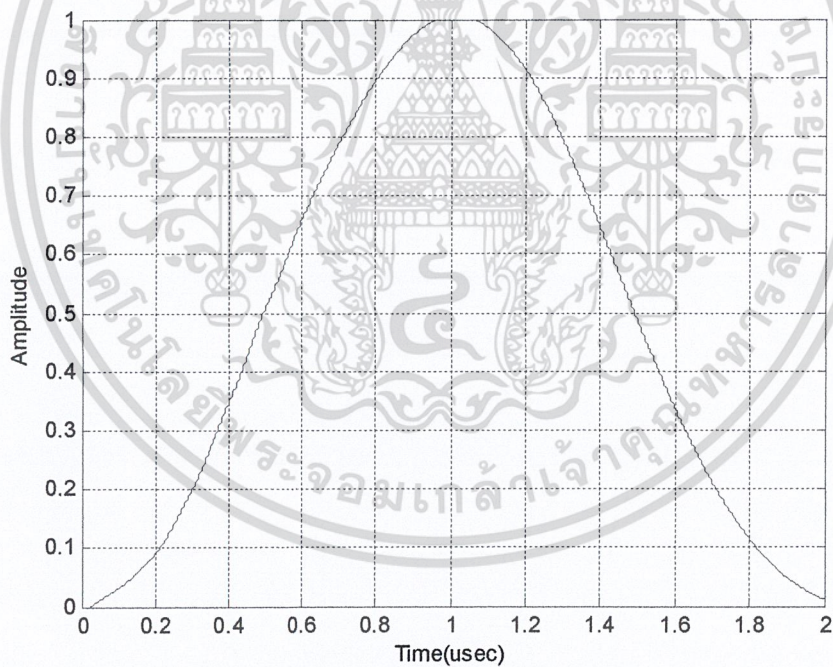
$$\frac{\partial}{\partial A} E_2 = 0, \quad \frac{\partial}{\partial B} E_2 = 0, \quad \frac{\partial}{\partial C} E_2 = 0, \quad \frac{\partial}{\partial D} E_2 = 0,$$

$$\frac{\partial}{\partial E} E_2 = 0, \quad \frac{\partial}{\partial F} E_2 = 0, \quad \frac{\partial}{\partial G} E_2 = 0$$

$$A = -1.611, \quad B = 1.868, \quad C = 27.851, \quad D = -17.542,$$

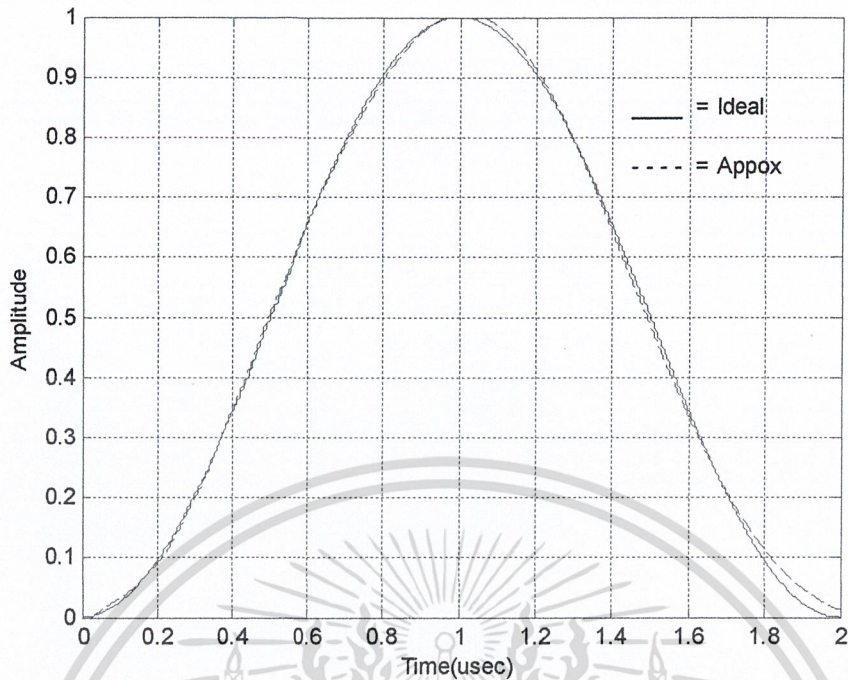
$$E = -110.333, \quad F = 30.974, \quad G = 168.175$$

นำค่า A,B,C,D,E,F และ G ที่ทำได้แทนลงในสมการที่ (3.30) นำมาพล็อตในเชิงเวลา แสดงได้ดังรูปที่ 3.8

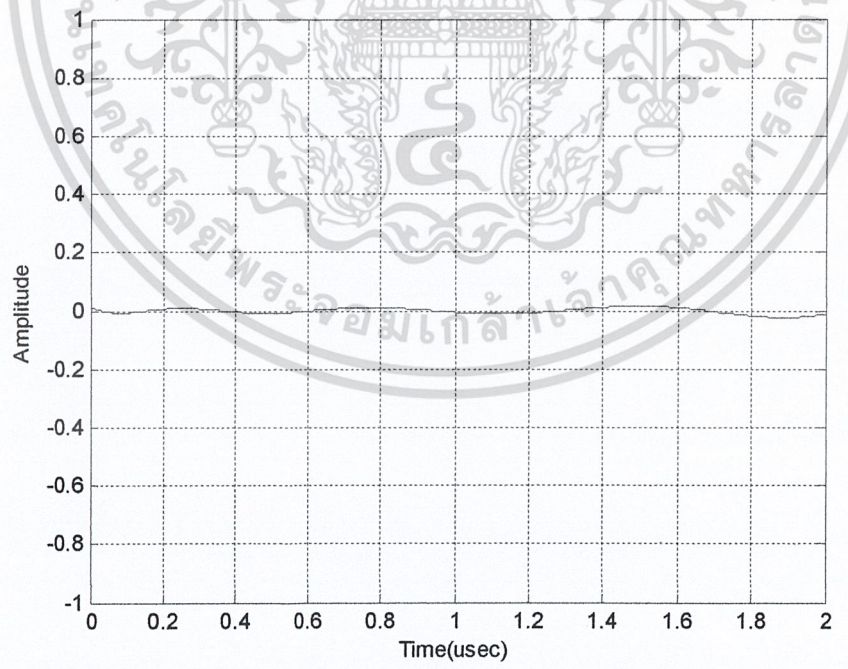


รูปที่ 3.8 ผลการประมาณสัญญาณขาเข้ากำลังสองพัลส์สมการลำดับที่เจ็ด ตามสมการที่ (3.30)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 25 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ผลการประมาณสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่เจ็ด ตามสมการที่ (3.30) เทียบกับสัญญาณชาน์ในอุดมคติ ตามสมการที่ (3.1)



รูปที่ 3.10 ค่าความผิดพลาดของสัญญาณชาน์กำลังสองพัลส์สมการลำดับที่เจ็ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการประมาณสัญญาณขาขึ้นกำลังสองพัลส์โดยใช้สมการลำดับต่างๆ จะเห็นได้ว่าเมื่อจำนวนลำดับสมการเพิ่มมากขึ้นรูปสัญญาณขาขึ้นกำลังสองพัลส์ที่สร้างขึ้น ก็ยิ่งใกล้เคียงกับสัญญาณขาขึ้นกำลังสองพัลส์ในอุดมคติ แต่ในทางตรงกันข้ามเมื่อสมการลำดับยิ่งสูงวงจรถงของสัญญาณขาขึ้นกำลังสองพัลส์จะมีขนาดวงจรถงที่ใหญ่ขึ้น ใช้อุปกรณ์มากขึ้น และการต่อวงจรถงก็ยากขึ้นตามไปด้วย ซึ่งในปริภูมิตฤษฎีนี้เลือกใช้สัญญาณขาขึ้นกำลังสองพัลส์ลำดับที่เจ็ด ดังนั้นจะหาค่าสัมประสิทธิ์ α ได้จาก

$$A = -1.611$$

$$B = 1.868$$

$$C = 27.851$$

$$D = -17.542$$

$$E = -110.333$$

$$F = 30.974$$

$$G = 168.175$$

$$A = 0.00002\alpha_0 + 0.00018\alpha_1 - 0.00166\alpha_2 + 0.0022\alpha_3 + 0.04893\alpha_4 - 0.3435\alpha_5 + 0.005442\alpha_6 + 12.27867 \quad (3.31)$$

$$B = 0.00028\alpha_0 - 0.00068\alpha_1 - 0.0067\alpha_2 + 0.0608\alpha_3 - 0.0807\alpha_4 - 1.7906\alpha_5 + 12.5321\alpha_6 - 1.9921 \quad (3.32)$$

$$C = 0.00012\alpha_0 - 0.0017\alpha_1 + 0.0103\alpha_2 - 0.0347\alpha_3 - 0.0165\alpha_4 + 1.1375\alpha_5 - 8.7813\alpha_6 + 38.5677 \quad (3.33)$$

$$D = -0.00072\alpha_0 - 0.0035\alpha_1 + 0.0492\alpha_2 - 0.2989\alpha_3 + 1.0031\alpha_4 + 0.4780\alpha_5 - 32.9139\alpha_6 + 254.0997 \quad (3.34)$$

$$E = -0.00086\alpha_0 + 0.00507\alpha_1 - 0.02630\alpha_2 + 0.12017\alpha_3 - 0.46850\alpha_4 + 1.37415\alpha_5 - 1.05249\alpha_6 - 25.2535 \quad (3.35)$$

$$F = -0.0031\alpha_0 + 0.02135\alpha_1 - 0.13012\alpha_2 + 0.67511\alpha_3 - 3.08437\alpha_4 + 12.02474\alpha_5 - 35.26960\alpha_6 + 27.01366 \quad (3.36)$$

$$G = 0.00071\alpha_0 - 0.0035\alpha_1 + 0.01764\alpha_2 - 0.08771\alpha_3 + 0.43608\alpha_4 - 2.1681\alpha_5 + 10.77939\alpha_6 - 53.59295 \quad (3.37)$$

จะได้ค่า α ดังนี้

$$\alpha_0 = 3002153.472$$

$$\alpha_1 = 2017652.450$$

$$\alpha_2 = 678612.257$$

$$\alpha_3 = 137392.437$$

$$\alpha_4 = 17613.116$$

$$\alpha_5 = 1390.305$$

$$\alpha_6 = 51.702$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉะนั้นจะได้

$$H(s) = \frac{s^7 + 51.702s^6 + 1390.305s^5 + 17613.116s^4 + 137392.437s^3 + 678612.257s^2 + 2017652.45s + 3002153.472}{s^7 + 28s^6 + 378s^5 + 3150s^4 + 17325s^3 + 62370s^2 + 135135s + 135135} \quad (3.38)$$

$$H(s) = \frac{[(s+16.9348 + j18.2539)(s+16.9348 - j18.2539)]}{[(s+2.6857 + j5.4207)][(s+2.6857 - j5.4207)]} \cdot \frac{[(s+2.7627 + j5.3692)(s+2.7627 - j5.3692)]}{[(s+4.0701 + j3.5172)(s+4.0701 - j3.5172)]} \cdot \frac{[(s+3.4506 + j3.5582)(s+3.4506 - j3.5582)]}{[(s+4.7583 + j1.7393)(s+4.7583 + j1.7393)]} \cdot \frac{[(s+5.4058)]}{[(s+4.9718)]} \quad (3.39)$$

$$H(s) = \frac{[(s+16.9348)^2 + 18.2539^2][(s+2.7627)^2 + 5.3692^2]}{[(s+2.6857)^2 + 5.4207^2][(s+4.0701)^2 + 3.5172^2]} \cdot \frac{[(s+3.4506)^2 + 3.5582^2][s+5.4058]}{[(s+4.7583)^2 + 1.7393^2][(s+4.9718)]} \quad (3.40)$$

$$H(s) = \frac{[s^2 + 33.8696s + 619.9923][s^2 + 5.5254s + 36.4608]}{[s^2 + 5.3714s + 36.597][s^2 + 8.1402s + 28.9364]} \cdot \frac{[s^2 + 6.9012s + 24.5674][s+5.4058]}{[s^2 + 9.5166s + 25.6666][s+4.9718]} \quad (3.41)$$

จัดรูปใหม่

$$H(s) = \frac{[s^2 + 5.5254s + 36.4608][s^2 + 6.9012s + 24.5674]}{[s^2 + 5.3714s + 36.597][s^2 + 9.5166s + 25.6666]} \cdot \frac{[s^2 + 33.8696s + 619.9923][s+5.4058]}{[s^2 + 8.1402s + 28.9364][s+4.9718]} \quad (3.42)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบสร้างวงจร และผลการวัด

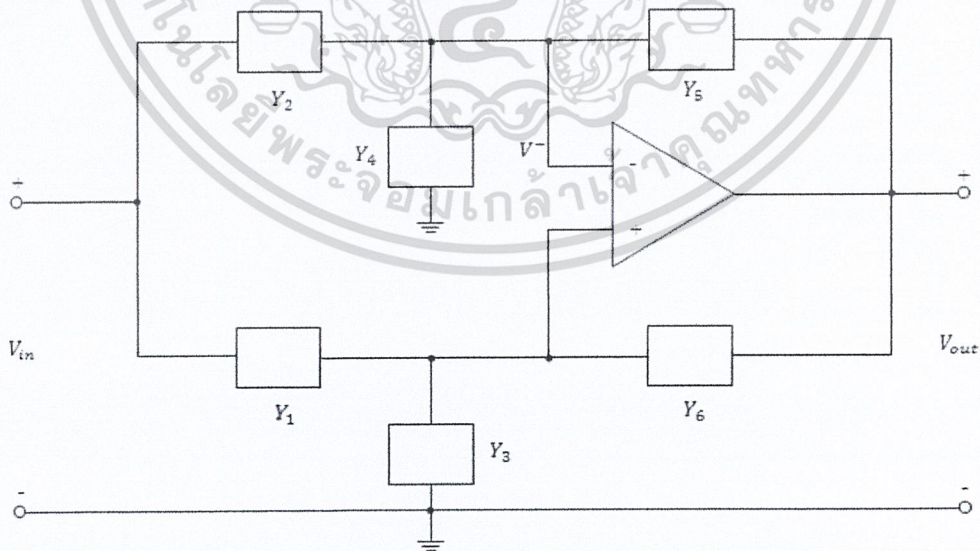
4.1 บทนำ

ในการสังเคราะห์วงจรเน็ทเวิร์กแบบแอคทีฟ อาร์ ซี จากทรานสเฟอร์ฟังก์ชันนั้นอาจทำได้ 2 วิธี คือ

1. วิธีคาสเคด (Cascade) โดยการแยกองค์ประกอบของเน็ทเวิร์กฟังก์ชันให้อยู่ในรูปผลคูณของเทอมลำดับที่หนึ่ง (First order) หรือเทอมลำดับที่สอง (Second order) ในกรณีที่มีโพลจริงคู่อยู่ด้วย แต่ละเทอมสามารถนำมาสร้างวงจรแบบแอคทีฟ อาร์ ซี (Active R C circuit) ที่มีรูปแบบเดียวกันแล้วนำมาอนุกรมกัน จะได้วงจรรวมแทนทรานสเฟอร์ฟังก์ชันทั้งหมด

2. วิธีโดยตรง (Direct) คือการสร้างวงจรแบบแอคทีฟ อาร์ ซี วงจรเดียวแทนทรานสเฟอร์ฟังก์ชันทั้งหมด รูปแบบวงจรจึงซับซ้อนแตกต่างกันไปตามลำดับสูงสุดของเน็ทเวิร์กฟังก์ชัน

สำหรับปัญหานี้เลือกใช้โครงสร้างของวงจรแบบออปแอมป์หนึ่งตัว (Single-Amplifier Realization) ดังแสดงในรูปที่ 4.1 มาคาสเคดกัน



รูปที่ 4.1 โครงสร้างของวงจรแบบออปแอมป์หนึ่งตัว

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 29 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.1 ที่ปลายของระยะทั้ง 2 ของออปแอมป์เป็นสมการได้ว่า

$$Y_2(V - V_{in}) + Y_4(V) + Y_6(V - V_0) = 0 \quad (4.1)$$

$$Y_1(V - V_{in}) + Y_3(V) + Y_5(V - V_0) = 0 \quad (4.2)$$

จาก (4.1) และ (4.2) เราตัดเทอม V ออกจะได้ Transfer voltage ratio ฟังก์ชันคือ

$$\begin{aligned} H(s) &= \frac{V_0(s)}{V_{in}(s)} \\ &= \frac{Y_1(Y_2 + Y_4 + Y_6) - Y_2(Y_1 + Y_3 + Y_5)}{Y_6(Y_1 + Y_3 + Y_2) - Y_5(Y_2 + Y_4 + Y_2)} \end{aligned} \quad (4.3)$$

จาก (4.3) ทำให้สมการง่ายต่อการคำนวณ (Simplify) โดยให้

$$Y_1 + Y_3 + Y_5 = Y_2 + Y_4 + Y_6 \quad (4.4)$$

ตามเงื่อนไขในสมการ (4.4) สมการ (4.3) จะลดรูปลงเหลือ

$$H(s) = \frac{V_0(s)}{V_{in}(s)} = \frac{Y_1 - Y_2}{Y_6 - Y_5} = \frac{Y_2 - Y_1}{Y_5 - Y_6} \quad (4.5)$$

สมการ (4.5) เขียนเป็นรูปแบบของทรานสเฟอร์ฟังก์ชันได้ทั่วไปว่า

$$H(s) = \frac{P(s)}{Q(s)} \quad (4.6)$$

เพื่อให้สมการ (4.6) สามารถออกแบบให้เป็นวงจร RC ได้ โดยใช้ทฤษฎีของ RC One-port N.W. ซึ่งคุณสมบัติของ RC ในรูป One-port admittance เขียนได้ว่า

$$Y(s) = \frac{Hs(S + \alpha_3)(S + \alpha_4)(S + \alpha_5)\dots}{(S + \alpha_2)(S + \alpha_1)\dots} \quad (4.7)$$

โดยที่ $0 < \alpha_2 < \alpha_3 < \alpha_4 < \alpha_5 \dots$

$$\frac{Y(s)}{S} = H + \frac{k_0}{S} + \frac{k_2}{S + \alpha_2} + \frac{k_3}{S + \alpha_4} + \dots \quad (4.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 30 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก (4.6) ให้

$$H(s) = \frac{\frac{P(s)}{D(s)}}{\frac{Q(s)}{D(s)}} \quad (4.9)$$

โดยที่ $D(s)$ มีรากที่ไม่จำกัด (Unrestricted) แต่มีเงื่อนไขว่ารากจะต้องเป็นรากง่าย ๆ (Simple) ค่าจริง (Real) และอยู่บน Negative axis เท่านั้น

จาก (4.9) เทียบเป็นสัมประสิทธิ์กับ (4.5) จะได้

$$\frac{P(s)}{D(s)} = Y_1 - Y_2 \quad \text{หรือ} \quad Y_2 - Y_1 \quad (4.10a)$$

$$\frac{Q(s)}{D(s)} = Y_6 - Y_5 \quad \text{หรือ} \quad Y_5 - Y_6 \quad (4.10b)$$

หรือ

$$\frac{P(s)}{D(s)} = K_\infty s + \frac{\sum_i k_i s}{s + \sigma_i} - \frac{\sum_j k_j s}{s + \beta_j} \quad (4.11a)$$

$$\frac{Q(s)}{D(s)} = K_\infty s + \frac{\sum_u k_u s}{s + \sigma_u} - \frac{\sum_v k_v s}{s + \beta_v} \quad (4.11b)$$

โดยที่สัมประสิทธิ์ k_∞, k_i, k_j, k_u และ k_v เป็นบวกและเป็นค่าจริง ถ้า k_∞ และ k_u เป็นบวก จะได้ว่า

$$Y_1(s) = K_\infty s + \frac{\sum_v k_v s}{s + \beta_v} \quad \text{และ} \quad Y_2(s) = \frac{\sum_j k_j s}{s + \beta_j} \quad (4.12a)$$

$$Y_5(s) = \frac{\sum_v k_v s}{s + \beta_v} \quad \text{และ} \quad Y_6(s) = K_\infty s + \frac{\sum_u k_u s}{s + \sigma_u} \quad (4.12b)$$

$$Y_1(s) = \frac{\sum_v k_v s}{s + \beta_v} \quad \text{และ} \quad Y_6(s) = K_\infty s + \frac{\sum_u k_u s}{s + \sigma_u} \quad (4.13a)$$

$$Y_5(s) = K_\infty s + \frac{\sum_u k_u s}{s + \sigma_u} \quad \text{และ} \quad Y_6(s) = \frac{\sum_u k_u s}{s + \sigma_u} \quad (4.13b)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจากสมการ (4.12a) และ (4.12b) สามารถออกแบบสร้างเป็นวงจร RC สุดท้ายในการ
คำนวณหาค่า Y_3 และ Y_4 จากสมการ (4.4) สามารถเขียนใหม่ได้ว่า

$$\begin{aligned} Y_3 - Y_4 &= (Y_6 - Y_5) - (Y_1 - Y_2) \\ &= Q(s) - \frac{P(s)}{D(s)} \end{aligned} \quad (4.14a)$$

หรือ

$$\begin{aligned} Y_4 - Y_3 &= (Y_5 - Y_6) - (Y_2 - Y_1) \\ &= Q(s) - \frac{P(s)}{D(s)} \end{aligned} \quad (4.14b)$$

4.2 ขั้นตอนการออกแบบวงจรแบบอปแอมป์หนึ่งตัว

สร้างวงจรจาก Transfer voltage ratio พังชั้น สมการที่ (3.42) สามารถจัดรูปใหม่ได้เป็น

$$H(s) = H_1(s) \cdot H_2(s) \cdot H_3(s) \cdot H_4(s) \quad (4.15)$$

4.2.1 การออกแบบวงจร $H_1(s)$

$$H_1 = \frac{[s^2 + 5.5254s + 36.4608]}{[s^2 + 5.3714s + 36.597]} = \frac{P(s)}{Q(s)} \quad (4.16)$$

ให้ $D(s) = (s+5)(s+7)$ เมื่อ

$$\frac{P(s)}{D(s)} = Y_1 - Y_2, \quad \frac{Q(s)}{D(s)} = Y_6 - Y_5, \quad \frac{Q(s) - P(s)}{D(s)} = Y_3 - Y_4$$

หา Y_1, Y_2 จาก

$$\frac{P(s)}{SD(s)} = \frac{[s^2 + 5.5254s + 36.4608]}{s(s+5)(s+7)} \quad (4.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{A}{s} + \frac{B}{s+5} + \frac{C}{s+7} \quad (4.18)$$

หาค่า A,B,C

$$A = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{s(s^2 + 5.5254s + 36.4608)}{s(s+5)(s+7)} \Big|_{s=0} = 1.0417$$

$$B = \frac{(s+5)P(s)}{SD(s)} \Big|_{s=-5} = \frac{(s+5)(s^2 + 5.5254s + 36.4608)}{s(s+5)(s+7)} \Big|_{s=-5} = -3.3834$$

$$C = \frac{(s+7)P(s)}{SD(s)} \Big|_{s=-7} = \frac{(s+7)(s^2 + 5.5254s + 36.4608)}{s(s+5)(s+7)} \Big|_{s=-7} = 3.3416$$

นำค่า A,B,C ที่ได้ไปแทนลงในสมการ (4.18) จะได้

$$\frac{P(s)}{D(s)} = \frac{1.0417s}{s} - \frac{3.3834s}{s+5} + \frac{3.3416s}{s+7} = Y_1 - Y_2 \quad (4.19)$$

$$\therefore Y_1 = \frac{1.0417s}{s} + \frac{3.3416s}{s+7} \quad (4.20)$$

$$Y_1 = \frac{1}{0.96} + \frac{1}{0.2993 + \frac{1}{0.4774s}} \quad (4.21)$$

$$\therefore Y_2 = \frac{3.3834s}{s+5} \quad (4.22)$$

$$Y_2 = \frac{1}{0.2956 + \frac{1}{0.6767s}} \quad (4.23)$$

หา Y_5, Y_6 จาก

$$\frac{Q(s)}{SD(s)} = \frac{[s^2 + 5.3714s + 36.597]}{s(s+5)(s+7)} \quad (4.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน $s(s+5)(s+7)$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา **33** ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{D}{s} + \frac{E}{s+5} + \frac{F}{s+7} \quad (4.25)$$

หาค่า D,E,F

$$D = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s^2 + 5.3714s + 36.597)}{s(s+5)(s+7)} \Big|_{s=0} = 1.0456$$

$$E = \frac{(s+5)Q(s)}{SD(s)} \Big|_{s=-5} = \frac{(s+5)(s^2 + 5.3714s + 36.597)}{s(s+5)(s+7)} \Big|_{s=-5} = -3.4740$$

$$F = \frac{(s+7)Q(s)}{SD(s)} \Big|_{s=-7} = \frac{(s+7)(s^2 + 5.3714s + 36.597)}{s(s+5)(s+7)} \Big|_{s=-7} = 3.4284$$

นำค่า D,E,F ที่ได้ไปแทนลงในสมการ (4.25) จะได้

$$\frac{Q(s)}{D(s)} = \frac{1.0456s}{s} - \frac{3.474s}{s+5} + \frac{3.4284s}{s+7} = Y_6 - Y_5 \quad (4.26)$$

$$\therefore Y_6 = \frac{1.0456s}{s} + \frac{3.4284s}{s+7} \quad (4.27)$$

$$Y_6 = \frac{1}{0.9564} + \frac{1}{0.2917 + \frac{1}{0.4898s}} \quad (4.28)$$

$$\therefore Y_5 = \frac{3.474s}{s+5} \quad (4.29)$$

$$Y_5 = \frac{1}{0.2879 + \frac{1}{0.6948s}} \quad (4.30)$$

หา Y_3, Y_4 จาก

$$\frac{Q(s)-P(s)}{D(s)} = (Y_6 - Y_5) - (Y_1 - Y_2) \quad (4.31)$$

นำค่าจากสมการ (4.26) และ (4.19) มาแทนในสมการ (4.31) จะได้
ไม่ว่าการณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{1.0456s}{s} - \frac{3.474s}{s+5} + \frac{3.4284s}{s+7} \right] - \left[\frac{1.0417}{s} - \frac{3.3834s}{s+5} + \frac{3.3416s}{s+7} \right] \quad (4.32)$$

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{0.0039s}{s} - \frac{0.0906s}{s+5} + \frac{0.0868s}{s+7} \right] = Y_3 - Y_4 \quad (4.33)$$

$$\therefore Y_3 = \frac{0.0039s}{s} + \frac{0.0868s}{s+7} \quad (4.34)$$

$$Y_3 = \frac{1}{256.4103} + \frac{1}{11.5207 + \frac{1}{0.0124s}} \quad (4.35)$$

$$\therefore Y_4 = \frac{0.0906s}{s+5} \quad (4.36)$$

$$Y_4 = \frac{1}{11.037 + \frac{1}{0.0181s}} \quad (4.37)$$

4.2.2 การออกแบบวงจร $H_2(s)$

$$H_2 = \frac{[s^2 + 6.9012s + 24.5674]}{[s^2 + 9.5166s + 25.6666]} = \frac{P(s)}{Q(s)} \quad (4.38)$$

ให้ $D(s) = (s+4)(s+6)$ เมื่อ

$$\frac{P(s)}{D(s)} = Y_1 - Y_2, \quad \frac{Q(s)}{D(s)} = Y_6 - Y_5, \quad \frac{Q(s)-P(s)}{D(s)} = Y_3 - Y_4$$

หา Y_1, Y_2 จาก

$$\frac{P(s)}{SD(s)} = \frac{[s^2 + 6.9012s + 24.5674]}{s(s+4)(s+6)} \quad (4.39)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 35 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{A}{s} + \frac{B}{s+4} + \frac{C}{s+6} \quad (4.40)$$

หาค่า A,B,C

$$A = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s^2 + 6.9012s + 24.5674)}{s(s+4)(s+6)} \Big|_{s=0} = 1.0236$$

$$B = \frac{(s+4)P(s)}{SD(s)} \Big|_{s=-4} = \frac{(s+5)(s^2 + 6.9012s + 24.5674)}{s(s+4)(s+6)} \Big|_{s=-4} = -1.6203$$

$$C = \frac{(s+6)P(s)}{SD(s)} \Big|_{s=-6} = \frac{(s+7)(s^2 + 6.9012s + 24.5674)}{s(s+4)(s+6)} \Big|_{s=-6} = 1.5967$$

นำค่า A,B,C ที่ได้ไปแทนลงในสมการ (4.40) จะได้

$$\frac{P(s)}{D(s)} = \frac{1.0236s}{s} - \frac{1.6203s}{s+4} + \frac{1.5967s}{s+6} = Y_1 - Y_2 \quad (4.41)$$

$$\therefore Y_1 = \frac{1.0236s}{s} + \frac{1.5967s}{s+6} \quad (4.42)$$

$$Y_1 = \frac{1}{0.9769} + \frac{1}{0.6263 + \frac{1}{0.2661s}} \quad (4.43)$$

$$\therefore Y_2 = \frac{1.6203s}{s+4} \quad (4.44)$$

$$Y_2 = \frac{1}{0.6172 + \frac{1}{0.4051s}} \quad (4.45)$$

หา Y_5, Y_6 จาก

$$\frac{Q(s)}{SD(s)} = \frac{[s^2 + 9.5166s + 25.6666]}{s(s+4)(s+6)} \quad (4.46)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 36 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{D}{s} + \frac{E}{s+4} + \frac{F}{s+6} \quad (4.47)$$

หาค่า D,E,F

$$D = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s^2 + 9.5166s + 25.6666)}{s(s+4)(s+6)} \Big|_{s=0} = 1.0694$$

$$E = \frac{(s+4)Q(s)}{SD(s)} \Big|_{s=-4} = \frac{(s+4)(s^2 + 9.5166s + 25.6666)}{s(s+4)(s+6)} \Big|_{s=-4} = -0.45$$

$$F = \frac{(s+6)Q(s)}{SD(s)} \Big|_{s=-6} = \frac{(s+6)(s^2 + 9.5166s + 25.6666)}{s(s+4)(s+6)} \Big|_{s=-6} = 0.3806$$

นำค่า D,E,F ที่ได้ไปแทนลงในสมการ (4.47) จะได้

$$\frac{Q(s)}{D(s)} = \frac{1.0694s}{s} - \frac{0.45s}{s+4} + \frac{0.3806s}{s+6} = Y_6 - Y_5 \quad (4.48)$$

$$\therefore Y_6 = \frac{1.0694s}{s} + \frac{0.3806s}{s+6} \quad (4.49)$$

$$Y_6 = \frac{1}{0.9351} + \frac{1}{2.6274 + \frac{1}{0.0634s}} \quad (4.50)$$

$$\therefore Y_5 = \frac{0.45s}{s+4} \quad (4.51)$$

$$Y_2 = \frac{1}{2.2222 + \frac{1}{0.1125s}} \quad (4.52)$$

หา Y_3, Y_4 จาก

$$\frac{Q(s)-P(s)}{D(s)} = (Y_6 - Y_5) - (Y_1 - Y_2) \quad (4.53)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 37 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำค่าจากสมการ (4.48) และ (4.41) มาแทนในสมการ (4.53) จะได้

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{1.0694s}{s} - \frac{0.45s}{s+4} + \frac{0.3806s}{s+6} \right] - \left[\frac{1.0236}{s} - \frac{1.6203s}{s+5} + \frac{1.5967s}{s+6} \right] \quad (4.54)$$

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{0.0458s}{s} + \frac{1.1703s}{s+4} - \frac{1.2161s}{s+6} \right] = Y_3 - Y_4 \quad (4.55)$$

$$\therefore Y_3 = \frac{0.0458s}{s} + \frac{1.1703s}{s+4} \quad (4.56)$$

$$Y_3 = \frac{1}{21.8341} + \frac{1}{0.8545 + \frac{1}{0.2926s}} \quad (4.57)$$

$$\therefore Y_4 = \frac{1.2161s}{s+6} \quad (4.58)$$

$$Y_4 = \frac{1}{0.8223 + \frac{1}{0.2027s}} \quad (4.59)$$

4.2.3 การออกแบบวงจร $H_3(s)$

$$H_3 = \frac{[s^2 + 33.8696s + 619.9923]}{[s^2 + 8.1402s + 28.9364]} = \frac{P(s)}{Q(s)} \quad (4.60)$$

ให้ $D(s) = (s+4)(s+7)$ เมื่อ

$$\frac{P(s)}{D(s)} = Y_1 - Y_2, \quad \frac{Q(s)}{D(s)} = Y_6 - Y_5, \quad \frac{Q(s)-P(s)}{D(s)} = Y_3 - Y_4$$

หา Y_1, Y_2 จาก

$$\frac{P(s)}{SD(s)} = \frac{[s^2 + 33.8696s + 619.9923]}{s(s+4)(s+7)} \quad (4.61)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณีใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ (4.62) การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 38 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาค่า A,B,C

$$A = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s^2 + 33.8696s + 619.9923)}{s(s+4)(s+7)} \Big|_{s=0} = 22.1426$$

$$B = \frac{(s+4)P(s)}{SD(s)} \Big|_{s=-4} = \frac{(s+4)(s^2 + 33.8696s + 619.9923)}{s(s+4)(s+7)} \Big|_{s=-4} = -41.7095$$

$$C = \frac{(s+7)P(s)}{SD(s)} \Big|_{s=-7} = \frac{(s+7)(s^2 + 33.8696s + 619.9923)}{s(s+4)(s+7)} \Big|_{s=-7} = 20.5669$$

นำค่า A,B,C ที่ได้ไปแทนลงในสมการ (4.62) จะได้

$$\frac{P(s)}{D(s)} = \frac{22.1426s}{s} - \frac{41.7095s}{s+4} + \frac{20.5669s}{s+7} = Y_1 - Y_2 \quad (4.63)$$

$$\therefore Y_1 = \frac{22.1426s}{s} + \frac{20.5669s}{s+7} \quad (4.64)$$

$$Y_1 = \frac{1}{0.0452} + \frac{1}{0.0486 + \frac{1}{2.9381s}} \quad (4.65)$$

$$\therefore Y_2 = \frac{41.7095s}{s+4} \quad (4.66)$$

$$Y_2 = \frac{1}{0.0240 + \frac{1}{10.4274s}} \quad (4.67)$$

หา Y_5, Y_6 จาก

$$\frac{Q(s)}{SD(s)} = \frac{[s^2 + 8.1402s + 28.9364]}{s(s+4)(s+7)} \quad (4.68)$$

$$= \frac{D}{s} + \frac{E}{s+4} + \frac{F}{s+7} \quad (4.69)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา หรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาค่า D,E,F

$$D = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s^2 + 8.1402s + 28.9364)}{s(s+4)(s+7)} \Big|_{s=0} = 1.0334$$

$$E = \frac{(s+4)P(s)}{SD(s)} \Big|_{s=-4} = \frac{(s+4)(s^2 + 8.1402s + 28.9364)}{s(s+4)(s+7)} \Big|_{s=-4} = -1.0313$$

$$F = \frac{(s+7)P(s)}{SD(s)} \Big|_{s=-7} = \frac{(s+6)(s^2 + 8.1402s + 28.9364)}{s(s+4)(s+7)} \Big|_{s=-7} = 0.9979$$

นำค่า D,E,F ที่ได้ไปแทนลงในสมการ (4.69) จะได้

$$\frac{Q(s)}{D(s)} = \frac{1.0334s}{s} - \frac{1.0313s}{s+4} + \frac{0.9979s}{s+7} = Y_6 - Y_5 \quad (4.70)$$

$$\therefore Y_6 = \frac{1.0334s}{s} + \frac{0.9979s}{s+7} \quad (4.71)$$

$$Y_6 = \frac{1}{0.9677} + \frac{1}{1.0021 + \frac{1}{0.1426s}} \quad (4.72)$$

$$\therefore Y_5 = \frac{1.0313s}{s+4} \quad (4.73)$$

$$Y_5 = \frac{1}{0.9696 + \frac{1}{0.2578s}} \quad (4.74)$$

หา Y_3, Y_4 จาก

$$\frac{Q(s)-P(s)}{D(s)} = (Y_6 - Y_5) - (Y_1 - Y_2) \quad (4.75)$$

นำค่าจากสมการ (4.70) และ (4.63) มาแทนในสมการ (4.75) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 40 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{1.0334s}{s} - \frac{1.0313s}{s+4} + \frac{0.9979s}{s+7} \right] - \left[\frac{22.1426}{s} - \frac{41.7095s}{s+4} + \frac{20.5669s}{s+7} \right] \quad (4.76)$$

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{-21.1092s}{s} + \frac{40.6782s}{s+4} - \frac{19.5690s}{s+7} \right] = Y_3 - Y_4 \quad (4.77)$$

$$\therefore Y_3 = \frac{40.6782s}{s+4} \quad (4.78)$$

$$Y_3 = \frac{1}{0.0246 + \frac{1}{10.1696s}} \quad (4.79)$$

$$\therefore Y_4 = \frac{21.1092s}{s} + \frac{19.5690s}{s+7} \quad (4.80)$$

$$Y_4 = \frac{1}{0.0474} + \frac{1}{0.0511 + \frac{1}{2.7956s}} \quad (4.81)$$

4.2.4 การออกแบบวงจร $H_4(s)$

$$H_4 = \frac{s+5.4058}{s+4.9718} = \frac{P(s)}{Q(s)} \quad (4.82)$$

ให้ $D(s) = (s+5)$ เมื่อ

$$\frac{P(s)}{D(s)} = Y_1 - Y_2, \quad \frac{Q(s)}{D(s)} = Y_6 - Y_5, \quad \frac{Q(s)-P(s)}{D(s)} = Y_3 - Y_4$$

หา Y_1, Y_2 จาก

$$\frac{P(s)}{SD(s)} = \frac{[s+5.4058]}{s(s+5)} \quad (4.83)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด (4.84)
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาค่า A,B

$$A = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s+5.4058)}{s(s+5)} \Big|_{s=0} = 1.08116$$

$$B = \frac{(s+5)P(s)}{SD(s)} \Big|_{s=-5} = \frac{(s+5)(s+5.4058)}{s(s+5)} \Big|_{s=-5} = -0.08116$$

นำค่า A,B ที่ได้ไปแทนลงในสมการ (4.84) จะได้

$$\frac{P(s)}{D(s)} = \frac{1.08116s}{s} - \frac{0.08116s}{s+5} = Y_1 - Y_2 \quad (4.85)$$

$$\therefore Y_1 = \frac{1.08116s}{s} \quad (4.86)$$

$$Y_1 = \frac{1}{0.9249} \quad (4.87)$$

$$\therefore Y_2 = -\frac{0.08116s}{s+5} \quad (4.88)$$

$$Y_2 = \frac{1}{12.3213 + \frac{1}{0.0162s}} \quad (4.89)$$

หา Y_5, Y_6 จาก

$$\frac{Q(s)}{SD(s)} = \frac{[s+4.9718]}{s(s+5)} \quad (4.90)$$

$$= \frac{C}{s} + \frac{D}{s+5} \quad (4.91)$$

หาค่า C,D

$$C = \frac{SP(s)}{SD(s)} \Big|_{s=0} = \frac{S(s+4.9718)}{s(s+5)} \Big|_{s=0} = 0.99436$$

$$D = \frac{(s+5)P(s)}{SD(s)} \Big|_{s=-5} = \frac{(s+5)(s+4.9718)}{s(s+5)} \Big|_{s=-5} = 0.00564$$

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำค่า C,D ที่ได้ไปแทนลงในสมการ (4.91)

$$\frac{Q(s)}{D(s)} = \frac{0.99436s}{s} + \frac{0.00564s}{s+5} = Y_6 - Y_5 \quad (4.92)$$

$$\therefore Y_6 = \frac{0.99436s}{s} + \frac{0.00564s}{s+5} \quad (4.93)$$

$$Y_6 = \frac{1}{1.0057} + \frac{1}{177.3050 + \frac{1}{0.0011s}} \quad (4.94)$$

$$Y_5 = 0 \quad (4.95)$$

หา Y_3, Y_4 จาก

$$\frac{Q(s)-P(s)}{D(s)} = (Y_6 - Y_5) - (Y_1 - Y_2) \quad (4.96)$$

นำค่าจากสมการ (4.92) และ (4.85) มาแทนในสมการ (4.96) จะได้

$$\frac{Q(s)-P(s)}{D(s)} = \left[\frac{0.99436s}{s} + \frac{0.00564s}{s+5} \right] - \left[\frac{1.08116s}{s} - \frac{0.08116s}{s+5} \right] \quad (4.97)$$

$$\frac{Q(s)-P(s)}{D(s)} = \frac{-0.0868s}{s} + \frac{0.0868s}{s+5} = Y_3 - Y_4 \quad (4.98)$$

$$\therefore Y_3 = \frac{0.0868s}{s+5} \quad (4.99)$$

$$Y_3 = \frac{1}{11.5207 + \frac{1}{0.0174s}} \quad (4.100)$$

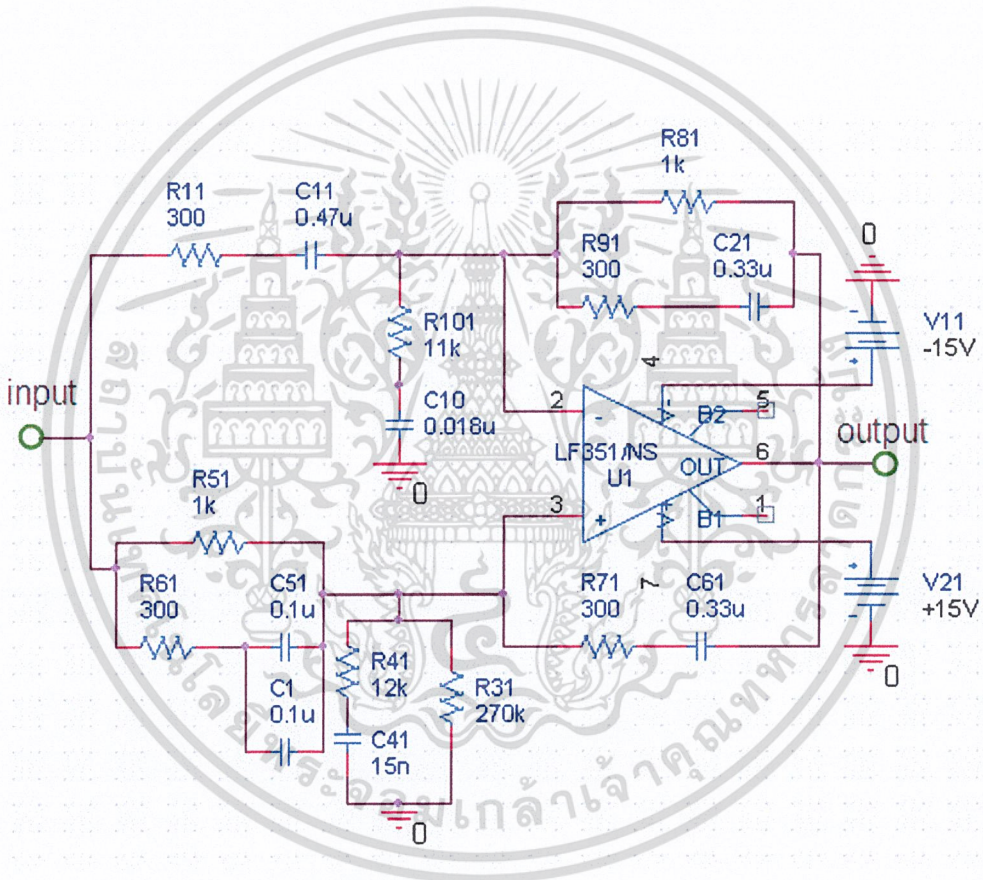
$$\therefore Y_4 = \frac{-0.0868s}{s} \quad (4.101)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน $Y_4 = \frac{1}{11.5207}$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 จำลองการทำงานของวงจรแบบออปแอมป์หนึ่งตัวโดยใช้โปรแกรม PSpice

PSpice เป็นโปรแกรมที่มีความสามารถในการจำลองการทำงานของวงจรอิเล็กทรอนิกส์หรือการออกแบบการทำงาน พร้อมทั้งสามารถจำลองคุณลักษณะของการตอบสนองทางขนาดและทางเฟส ก่อนที่จะนำวงจรดังกล่าวไปทำการสร้างเพื่อนำไปใช้งานจริง

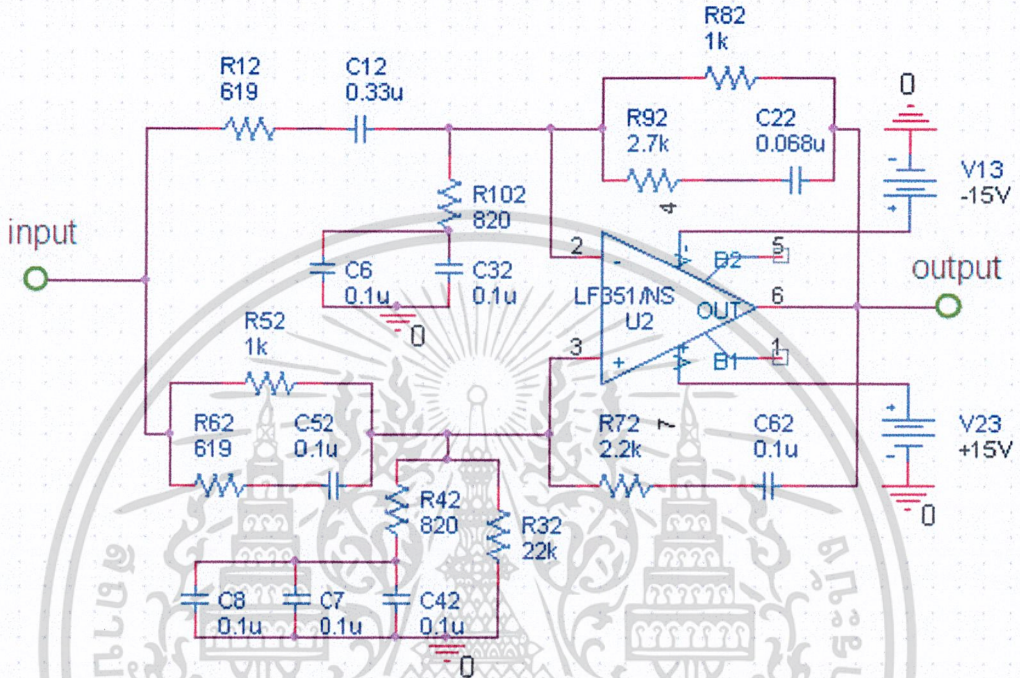
นำค่า Y_1, Y_2, Y_3, Y_4, Y_5 และ Y_6 ที่ได้จากสมการ H_1 มาแทนค่าตามโครงสร้างของวงจรรูปที่ 4.1 โดยใช้ออปแอมป์เบอร์ LF351 จะได้วงจร ดังรูปที่ 4.2



รูปที่ 4.2 วงจรสมการ $H_1(s)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

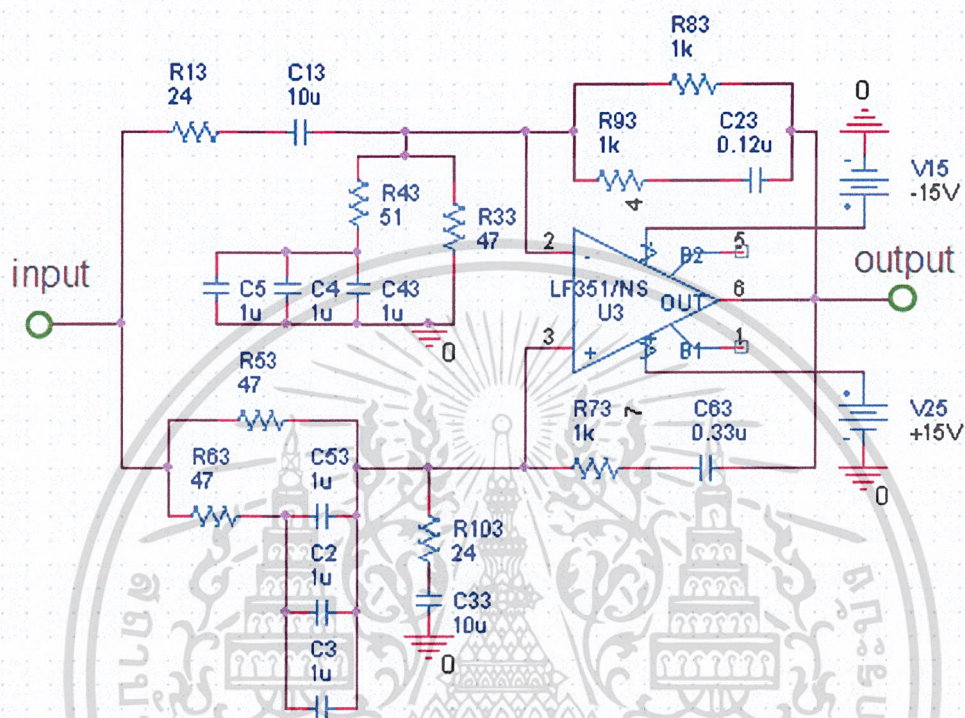
นำค่า Y_1, Y_2, Y_3, Y_4, Y_5 และ Y_6 ที่หาได้จากสมการ H_2 มาแทนค่าตามโครงสร้างของวงจรรูปที่ 4.1 โดยใช้โอปแอมป์เบอร์ LF351 จะได้วงจร ดังรูปที่ 4.3



รูปที่ 4.3 วงจรสมการ $H_2(s)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

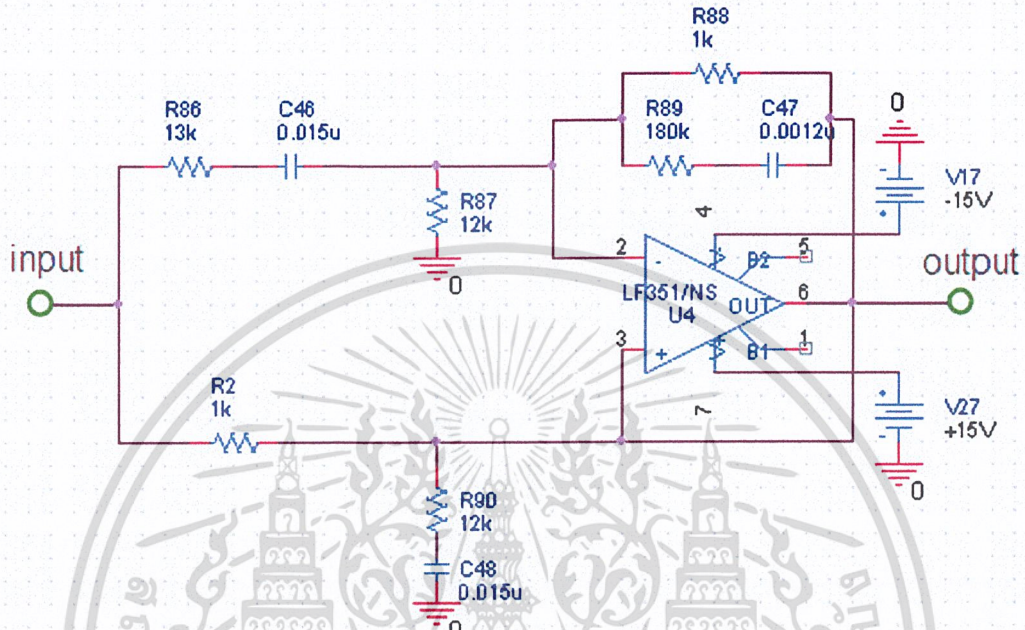
นำค่า Y_1, Y_2, Y_3, Y_4, Y_5 และ Y_6 ที่ได้จากสมการ H_3 มาแทนค่าตามโครงสร้างของวงจรรูปที่ 4.1 โดยใช้โอปแอมป์เมอร์ LF351 จะได้วงจร ดังรูปที่ 4.4



รูปที่ 4.4 วงจรสมการ $H_3(s)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

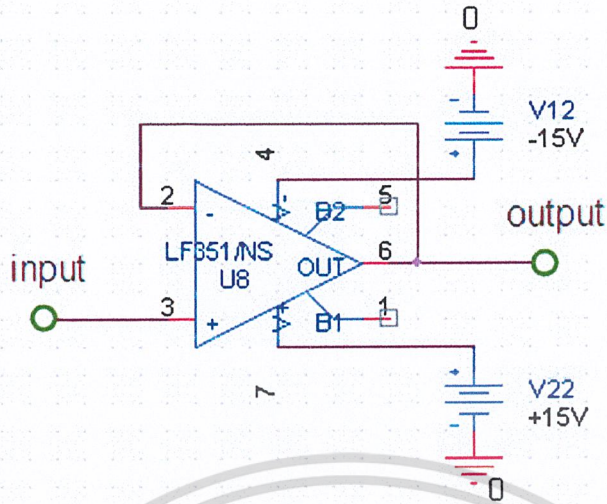
นำค่า Y_1, Y_2, Y_3, Y_4, Y_5 และ Y_6 ที่หาได้จากสมการ H_4 มาแทนค่าตามโครงสร้างของวงจรรูปที่ 4.1 โดยใช้โอปแอมป์เบอร์ LF351 จะได้วงจร ดังรูปที่ 4.5



รูปที่ 4.5 วงจรสมการ $H_4(s)$

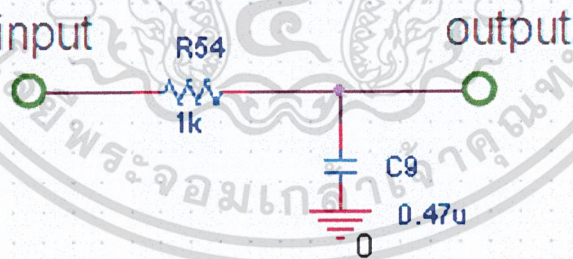
จากนั้นนำวงจรในรูปที่ 4.2, 4.3, 4.4 และ 4.5 มาต่อกัน โดยใช้โอปแอมป์เบอร์ LF351 เป็นบัพเฟอร์ตัวเชื่อมแต่ละวงจรจะได้วงจร ดังรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



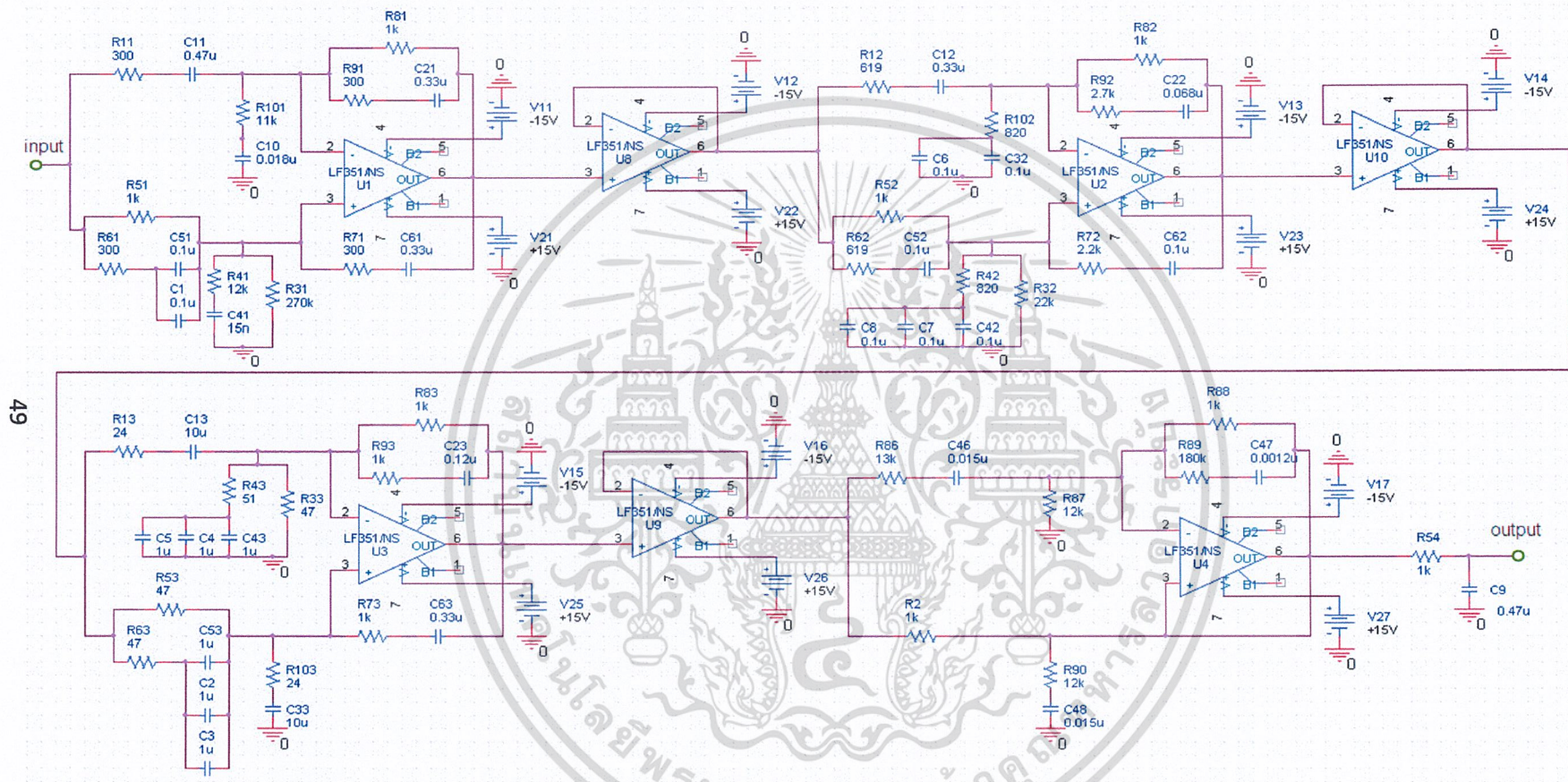
รูปที่ 4.6 วงจรบัฟเฟอร์

เนื่องจากสัญญาณเอาต์พุตที่ได้ยังมีสัญญาณความถี่สูงอยู่ ฉะนั้นจึงนำวงจรกรองความถี่ต่ำผ่านมาใช้ในการกรองความถี่สูงออกให้เหลือเฉพาะความถี่ต่ำที่ต้องการ ดังรูปที่ 4.7



รูปที่ 4.7 วงจรกรองความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

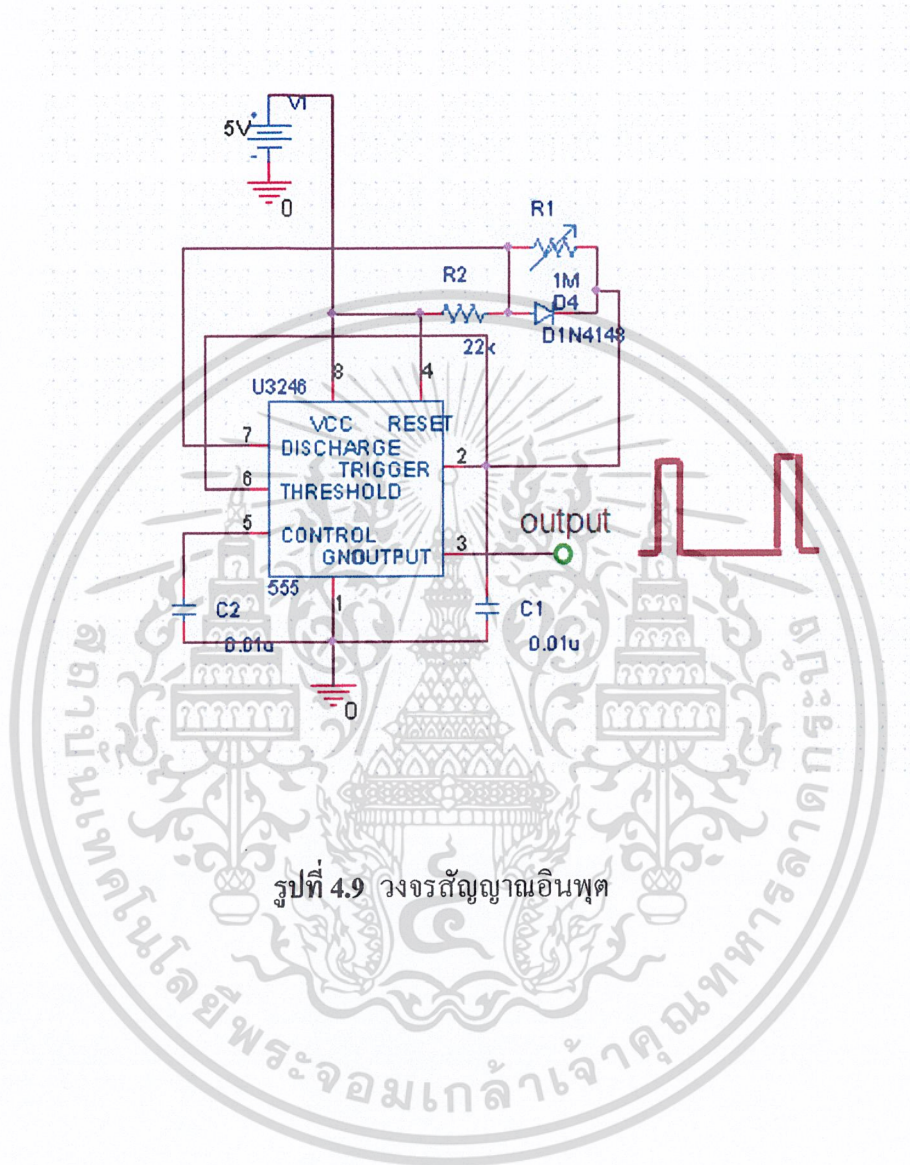


49

รูปที่ 4.8 วงจรรวมอปแอมป์หนึ่งตัวนำมาคาสเกตกัน

4.4 จำลองการทำงานของวงจรสัญญาณอินพุต

ทำการสร้างอินพุตซึ่งเป็นพัลส์สี่เหลี่ยมแบบๆ ดังรูปที่ 4.9

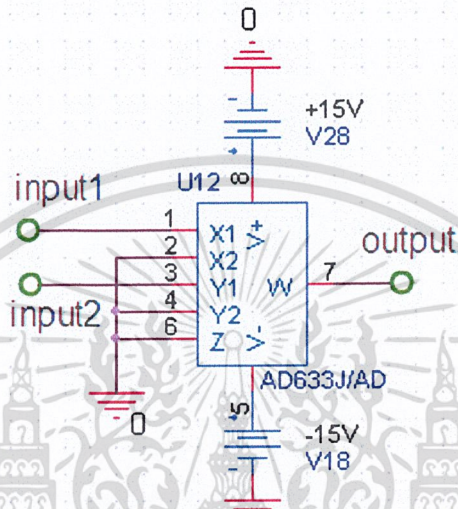


รูปที่ 4.9 วงจรสัญญาณอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 50 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 จำลองการทำงานของวงจรมัลติพลายเออร์ (Multiplier)

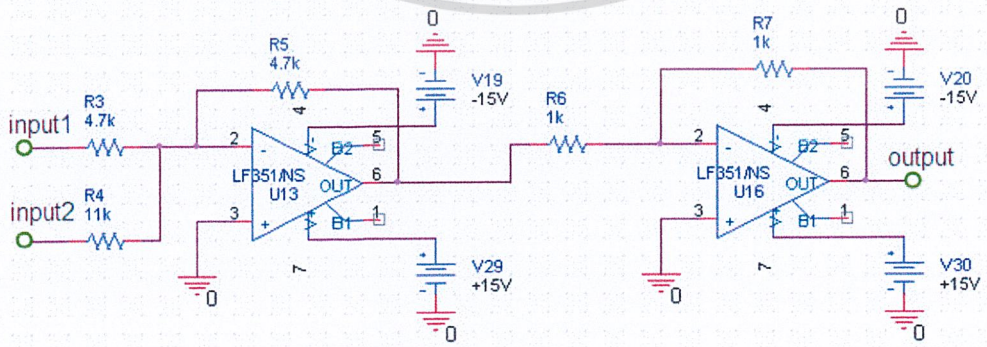
ส่วนนี้คือการนำสัญญาณขาอินพุตสองพัลส์จากวงจรดังรูปที่ 4.6 มาต่อเข้ากับวงจรมัลติพลายเออร์ที่อินพุตขาหนึ่ง ส่วนอินพุตอีกขาหนึ่งคือสัญญาณพาหะ (carrier)



รูปที่ 4.10 วงจรมัลติพลายเออร์

4.6 จำลองการทำงานของวงจรวก (Adder)

ส่วนนี้คือ การนำสัญญาณเอาต์พุตที่ได้จากวงจรดังรูปที่ 4.8 บวกกับสัญญาณขาอินพุตสองพัลส์จากวงจรดังรูปที่ 4.6

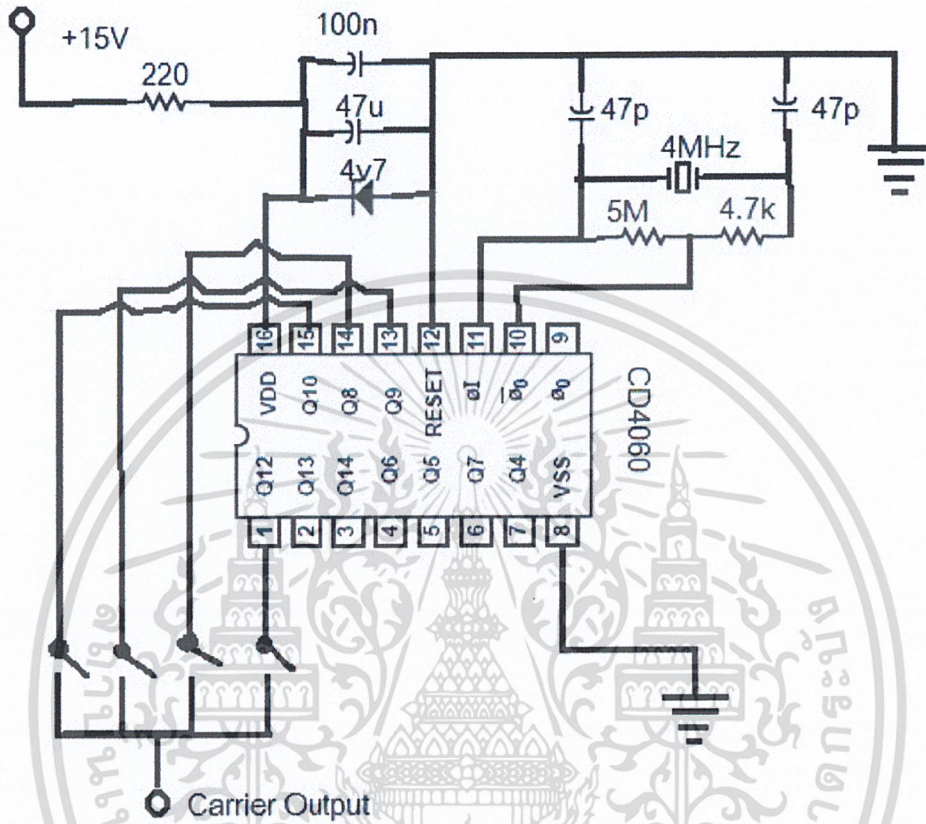


รูปที่ 4.11 วงจรวก(Adder)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการนำเสนอเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 จำลองการทำงานของวงจรสัญญาณพาหะ (Carrier)

ทำการสร้างสัญญาณพาหะ ดังรูปที่ 4.12



รูปที่ 4.12 วงจรสัญญาณพาหะ (Carrier)

บทที่ 5

ผลการทดลอง

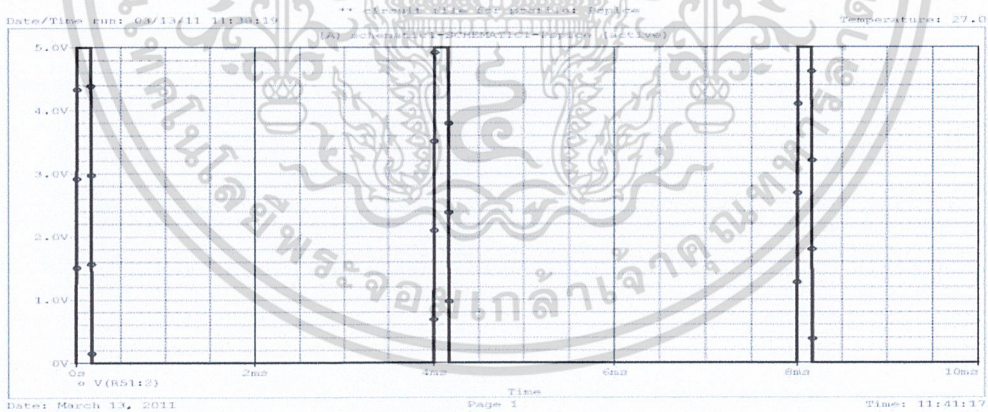
5.1 บทนำ

เมื่อได้รูปแบบวงจรต้นแบบที่ใช้ในการวัดความผิดเพี้ยนทางขนาดและเฟสแล้ว ขั้นตอนต่อมาคือการนำเอาวงจรไปทดลองสร้างจริง โดยเปรียบเทียบการจำลองผลของวงจรบนโปรแกรม PSpice กับผลตอบสนองจากวงจรจริงที่ทำการต่อกับเครื่องออสซิลออสโคป ในปริภูมิตฤษฎีบทฉบับนี้ จะแสดงผลสัญญาณอินพุตที่ป้อนให้แก่ระบบ สัญญาณเอาต์พุต สัญญาณเอาต์พุตคูณกับสัญญาณพหุคูณ โดยจะแสดงในรูปแบบของกราฟ

5.2 สัญญาณอินพุต

สัญญาณอินพุตที่ใช้ป้อนเป็นสัญญาณอิมพัลส์

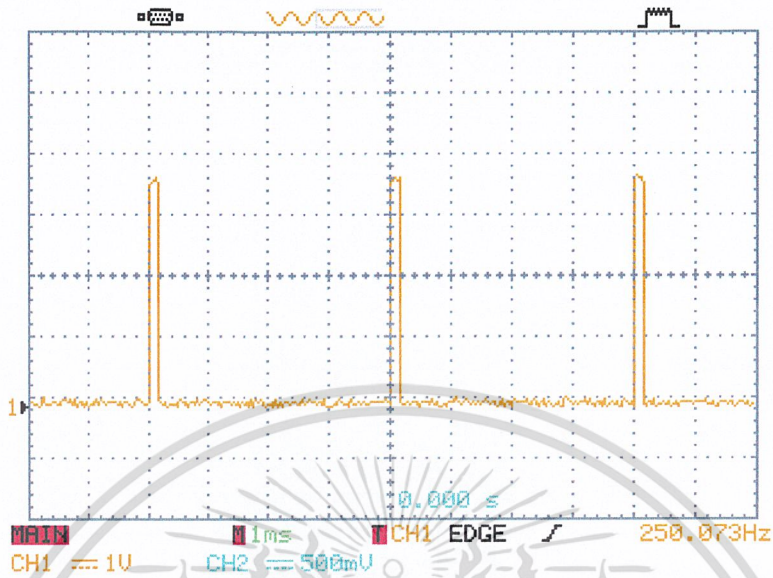
5.2.1 สัญญาณอินพุตจากการจำลองผลบนโปรแกรม PSpice



รูปที่ 5.1 สัญญาณอินพุตบนโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 สัญญาณอินพุตจากเครื่องออสซิโลสโคป

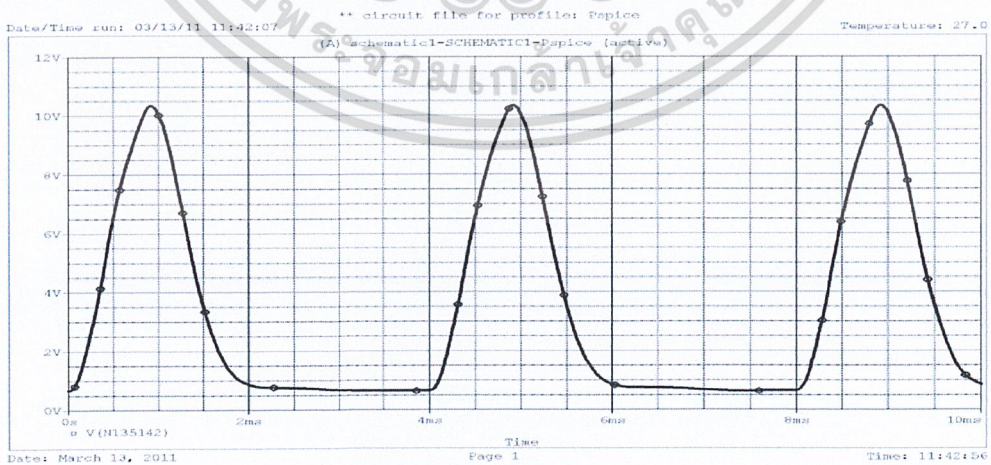


รูปที่ 5.2 สัญญาณอินพุตวัดโดยเครื่องออสซิโลสโคป

5.3 สัญญาณเอาต์พุต

สัญญาณเอาต์พุตหรือผลตอบสนองของระบบจะได้เป็นสัญญาณชานน์ เนื่องจากสมการต้นแบบที่ใช้ในการสร้างวงจรคือสัญญาณชานน์กำลังสองพัลส์

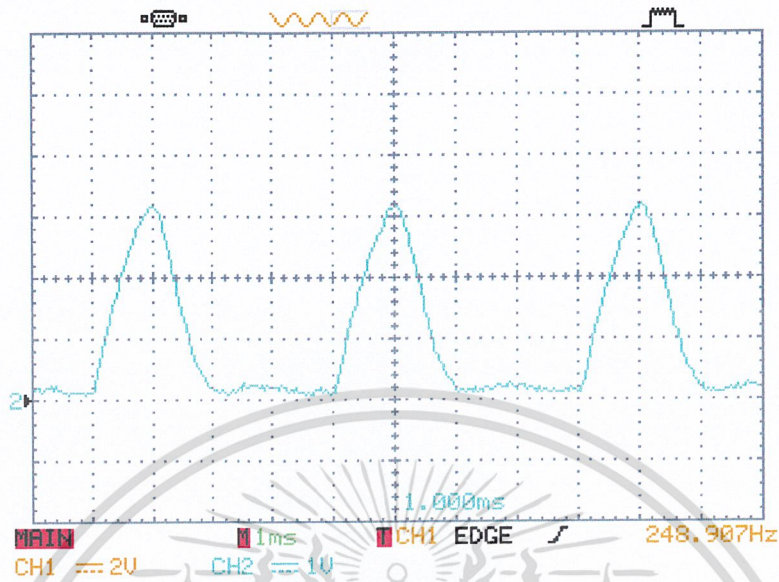
5.3.1 สัญญาณเอาต์พุตจากการจำลองผลบนโปรแกรม PSpice



รูปที่ 5.3 สัญญาณเอาต์พุตบนโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.2 สัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป

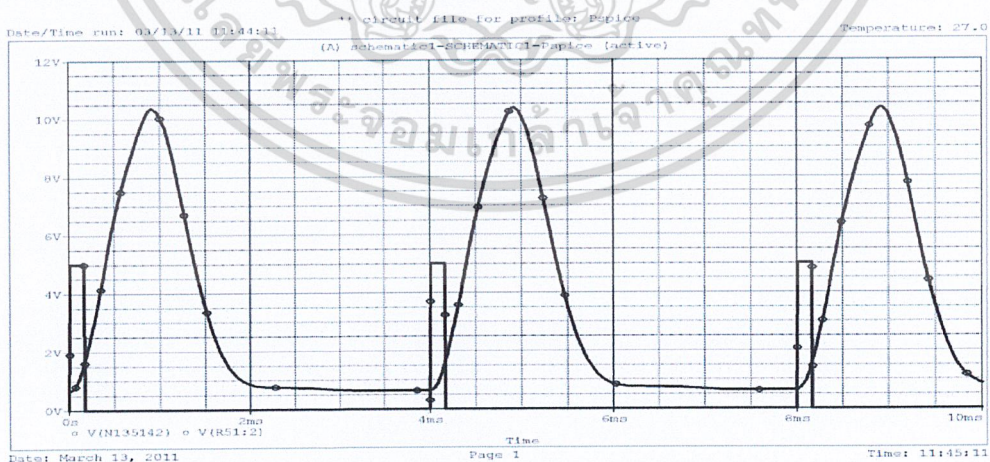


รูปที่ 5.4 สัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป

5.4 สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุต

5.4.1 สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุตจำลองผลโดยโปรแกรม

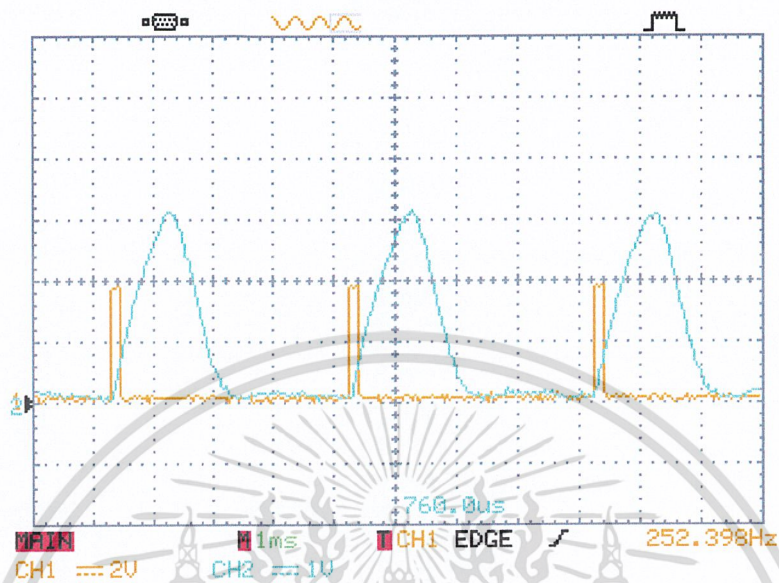
PSpice



รูปที่ 5.5 สัญญาณอินพุตเปรียบเทียบกับสัญญาณเอาต์พุตทโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

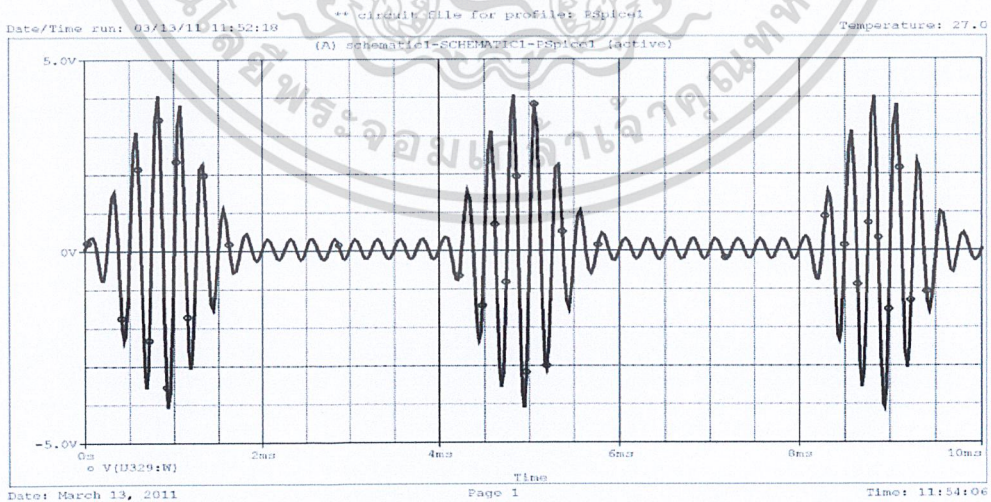
5.4.2 สัญญาณอินพุตเมื่อเปรียบเทียบกับสัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป



รูปที่ 5.6 สัญญาณอินพุตเปรียบเทียบกับสัญญาณเอาต์พุตจากเครื่องออสซิลโลสโคป

5.5 สัญญาณเอาต์พุตคู่กับสัญญาณพาหะ

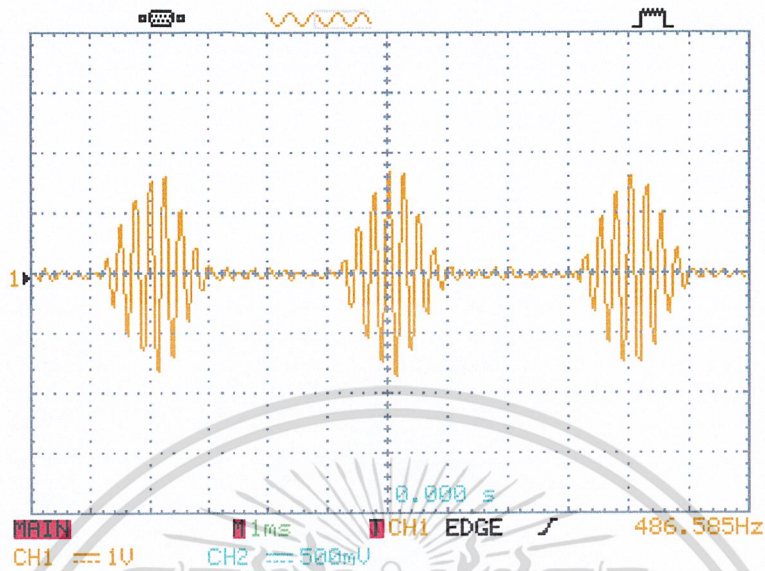
5.5.1 สัญญาณเอาต์พุตคู่กับสัญญาณพาหะจำลองผลบนโปรแกรม PSpice



รูปที่ 5.7 สัญญาณเอาต์พุตเมื่อคู่กับสัญญาณพาหะบนโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่ สงวนลิขสิทธิ์ สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5.2 สัญญาณเอาต์พุตคูณกับสัญญาณพาหะจากเครื่องออสซิลอโคป

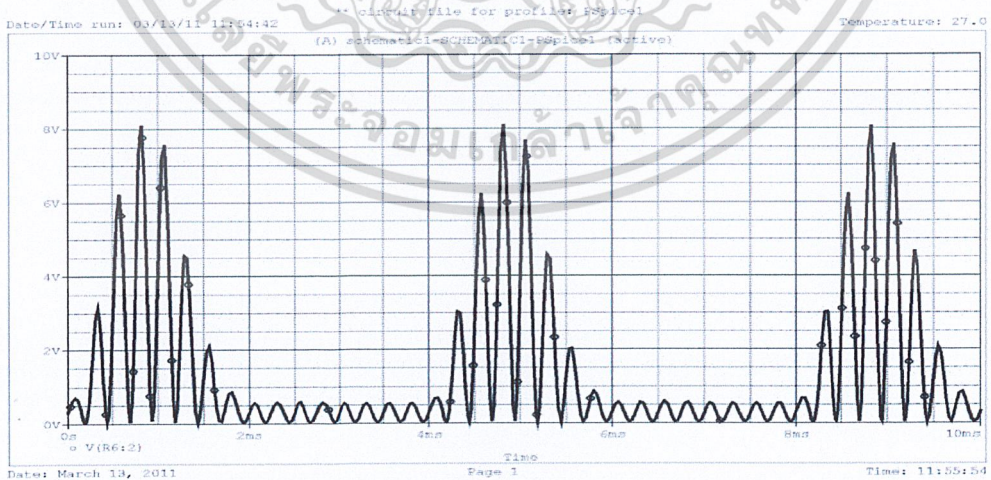


รูปที่ 5.8 สัญญาณเอาต์พุตเมื่อคูณกับสัญญาณพาหะจากเครื่องออสซิลโคป

5.6 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลซ์

5.6.1 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลซ์

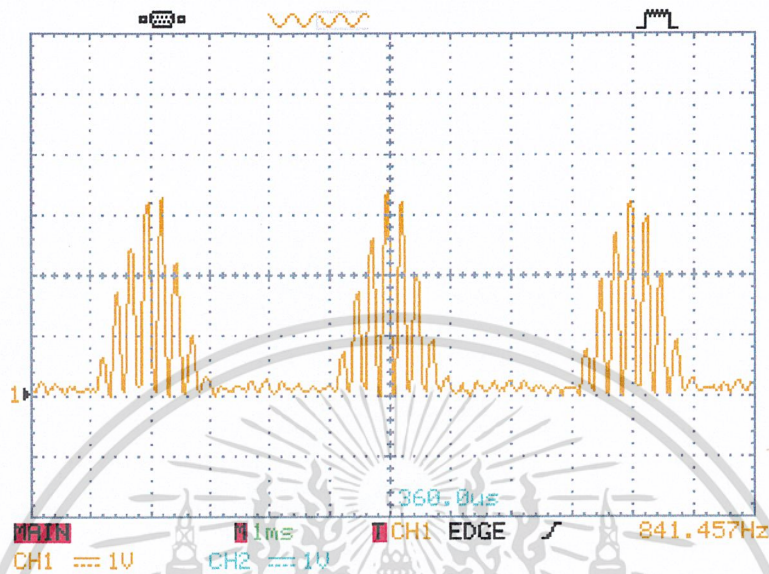
จำลองผลบนโปรแกรม PSpice



รูปที่ 5.9 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณไซน์กำลังสองพัลซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
บนโปรแกรม PSpice
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาหรือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6.2 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณขายน้กำลังสองพัลซ์ จากเครื่องออสซิโลสโคป



รูปที่ 5.10 สัญญาณเอาต์พุตที่ได้จากการคูณสัญญาณบวกกับสัญญาณขายน้กำลังสองพัลซ์ จากเครื่องออสซิโลสโคป

บทที่ 6

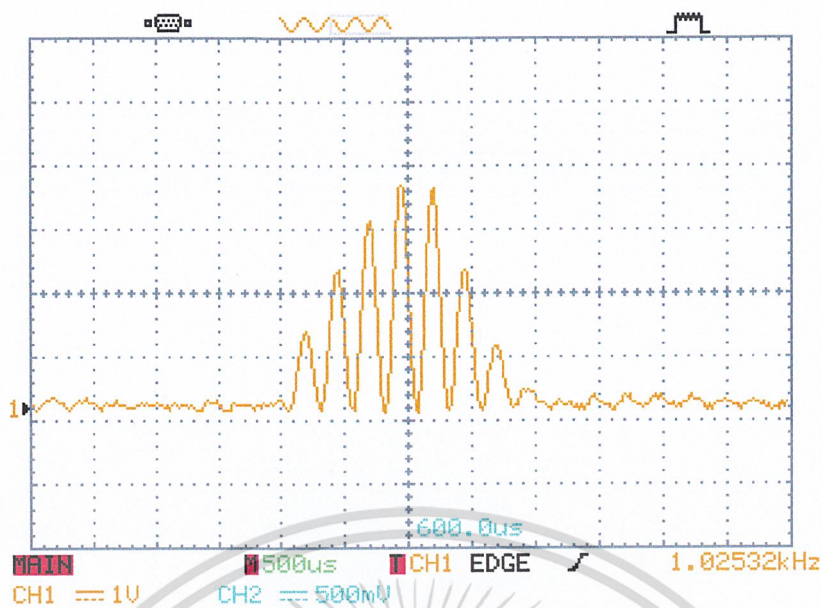
สรุปผล

6.1 ผลที่ได้จากการทดลอง

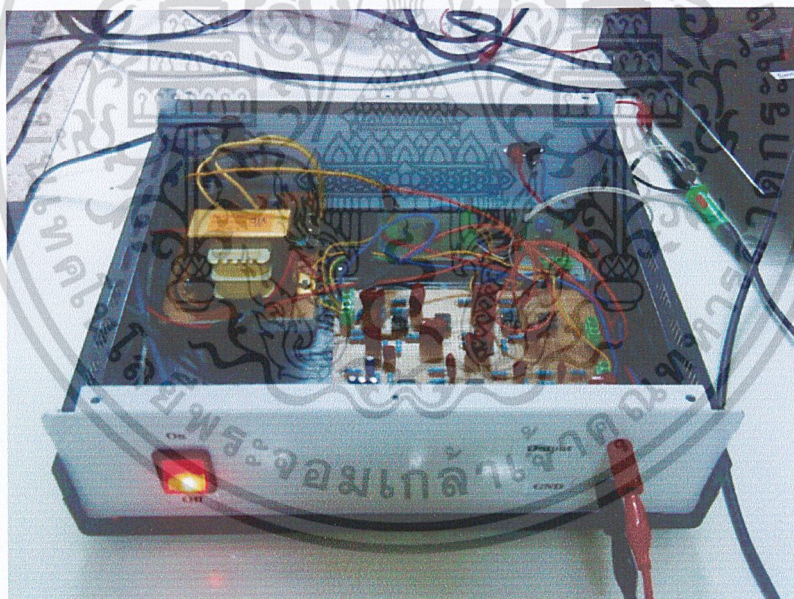
จากการทดลองวิธีต่างๆที่ใช้ในการหาสมการทางคณิตศาสตร์เพื่อประมาณสัญญาณชาแนลกำลังสองพัลส์ พบว่าการใช้วิธีการประมาณสัญญาณชาแนลกำลังสองพัลส์ในขอบข่ายของเวลาจะทำได้ง่ายกว่าการประมาณในขอบข่ายของความถี่ ในโครงการนี้ได้ใช้ทฤษฎีของเบสเซลโพลิโนเมียลเข้ามาช่วยในการประมาณสัญญาณชาแนลกำลังสองพัลส์ในเทอมส่วน เพราะสมการของเบสเซลโพลิโนเมียลจะมีรากอยู่ทางด้านลบ โดยระบบที่จะเสถียรได้นั้นต้องมีรากอยู่ทางด้านลบ ส่วนสัมประสิทธิ์ของเทอมเศษ ใช้วิธีกำลังสองน้อยที่สุดในการหาค่าที่เหมาะสม

ในส่วนของการวิเคราะห์และออกแบบหาสมการต้นแบบเพื่อนำมาสร้างวงจรของสัญญาณชาแนลกำลังสองพัลส์ พบว่าเมื่อใช้สมการที่มีจำนวนสมการลำดับที่เพิ่มมากขึ้นจะได้สัญญาณชาแนลกำลังสองพัลส์ที่ใกล้เคียงกับสัญญาณชาแนลในอุดมคติมากขึ้น แต่เนื่องจากสมการที่มีลำดับที่มากขึ้น การสร้างวงจรจะยุ่งยากและอุปกรณ์มีราคาแพงมากขึ้น ดังนั้นปริยญาธิพนธ์ฉบับนี้จึงเลือกใช้สมการลำดับที่เจ็ด เพราะสมการลำดับที่เจ็ด จะให้สัญญาณที่ใกล้เคียงกับสัญญาณในอุดมคติเป็นที่ยอมรับได้ วงจรไม่ยุ่งยากจนเกินไป จึงได้นำสมการลำดับที่เจ็ดมาใช้ในการสร้างและออกแบบวงจรต่อไป

การออกแบบวงจรมันได้มีการออกแบบและจำลองผลบนโปรแกรม PSpice ก่อนในขั้นต้น เพื่อสังเกตผลตอบสนองของระบบ เมื่อผลตอบสนองของระบบเป็นที่น่าพอใจ จึงทำการสร้างวงจรจริง จากผลการทดลองเปรียบเทียบพบว่า ผลตอบสนองของวงจรที่สร้างจริง และผลตอบสนองด้วยโปรแกรม PSpice สอดคล้องกับผลตอบสนองของชาแนลกำลังสองพัลส์ในอุดมคติ โดยให้ค่าความผิดพลาดน้อยที่สุด

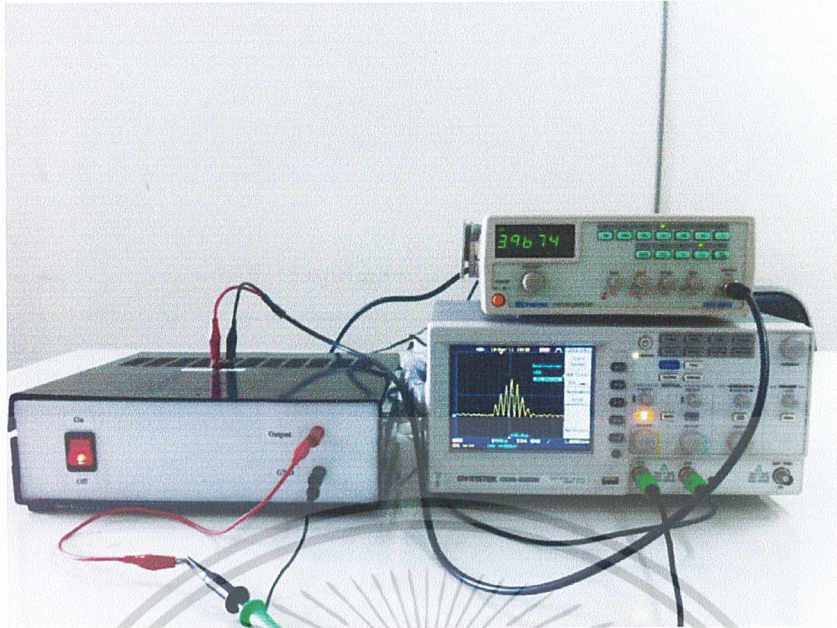


รูปที่ 6.1 สัญญาณทดสอบที่จะนำไปใช้งานต่อไป



รูปที่ 6.2 อุปกรณ์กำเนิดสัญญาณทดสอบที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 ชุดอุปกรณ์วัดความผิดเพี้ยนของสัญญาณเสียง

6.2 แนวทางในการพัฒนาต่อไป

1. เนื่องจากปริณูณานิพจน์ฉบับนี้ได้ออกแบบและสร้างอุปกรณ์แบบอนาล็อกเท่านั้น ฉะนั้นการพัฒนาจึงควรมีการออกแบบและสร้างอุปกรณ์ในแบบดิจิทัลต่อไป
2. การสร้างสมการที่มีจำนวนลำดับที่เพิ่มมากขึ้นจะให้ผลตอบสนองที่ดีขึ้น แต่ควรคำนึงถึงค่าใช้จ่ายในการพัฒนาด้วย
3. การออกแบบวงจรชาน์นัลสองพัลส์สามารถออกแบบได้หลายวิธี ซึ่งการออกแบบวิธีอื่น อาจได้ผลลัพธ์ที่ใกล้เคียงกับอุดมคติมากกว่า วงจรอาจซับซ้อนน้อยลง รวมถึงราคาอุปกรณ์อาจประหยัดมากกว่านี้ก็เป็นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] Kendall , L. **Analog filters**. 2 nd ed. United States of America : Prentice-Hall, 2002.
- [2] Kendall , L. **Time-domain synthesis of linear networks**. United States of America : Prentice-Hall, 1971.
- [3] McKeever,Susan;Foote,Martyn .**The Random House science encyclopedia**. Toronto:Random House, 1993.
- [4] กนก เจนจิระพงศ์เวช. การตรวจสอบสัญญาณวีดีโอ.
- [5] คำรง ทิพย์โยธา. คู่มือโปรแกรมสำเร็จรูป Mathcad Mathematica Matlab Maple. กรุงเทพฯ : โรงพิมพ์แห่งจุฬาลงกรณ์มหาวิทยาลัย, 2546.
- [6] ธนะรัฐ นาคพิเชียร,และวัชรินทร์ แซ่เตียว. การควบคุมออดิโอกราฟฟิควอลไลเซอร์และครอสโอเวอร์เน็ทเวิร์คของระบบไฮ-ไฟออดิโอ บนหน้าต่างวินโดว. วิทยานิพนธ์วิศวกรรมศาสตร์บัณฑิต, ภาควิชาวิศวกรรมสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2546.
- [7] ประทีป เทียนชัยอนันต์. การออกแบบวงจรออดิโอไลเซอร์เพื่อแก้ความผิดเพี้ยนทางขนาดของสัญญาณโดยใช้เบิร์นสไตน์โพลีโนเมียล. วิทยานิพนธ์วิศวกรรมศาสตร์บัณฑิต, ภาควิชาวิศวกรรมสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2550.
- [8] ปริญญา ตวงวนสัตย์. คู่มือMatlab ฉบับสมบูรณ์. นนทบุรี : ไอดีซี พรีเมียร์ จำกัด, 2553.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมแสดงสมการชายนกำลังสองพัลซ์ทางอุดมคติในเชิงเวลา

```
T=1;

t=0:0.0001:2;

ht=(1/2)*(1-cos((pi*t)/T));

% ht1=sin(pi*t/T);

figure

plot(t/T,ht,'k');axis([-1 1 0 1]);

% hold on;

% plot(t/T,ht1,'r');axis([0 2 0 1]);

%grid on;

xlabel('Time(usec)');

ylabel('Amplitude');

% title('Time Domain of Ideal');
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมแสดงสมการชาน์กำลังสองพัลส์ทางอุดมคติในเชิงความถี่

```
f=-10:0.0001:10;

w=2*pi*f;

T=1;

a=[1 (pi/T)^2 0];

b=0.02*[0 0 (0.5*((pi/T)^2))];

h=freqs(b,a,w);

mag=abs(h);

atten=-20*log10(mag);

figure;

subplot(2,1,1);

plot(w,mag);grid; axis([-0.5 0.5 0 20]);

title('Frequency Domain of Ideal');

xlabel('Frequency');

ylabel('Input');

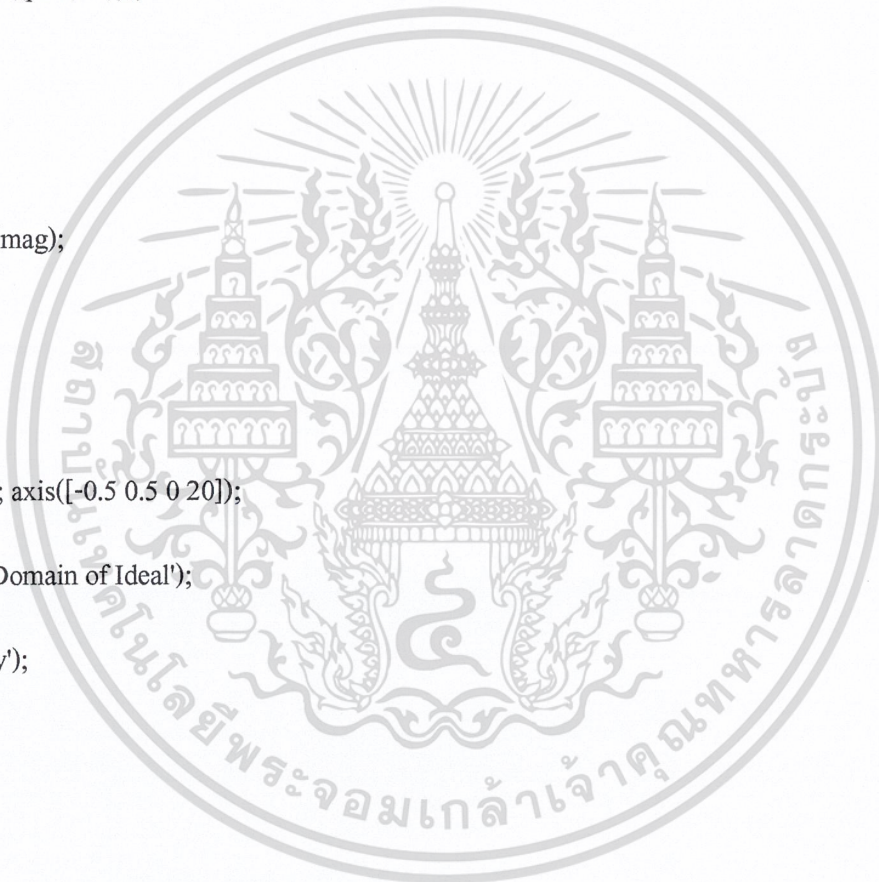
subplot(2,1,2);

plot(w,atten);grid; axis([-0.5 0.5 -10 100]);

title('Frequency Domain of Ideal');

xlabel('Frequency');

ylabel('Atten of Input');
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมการคำนวณหาสัมประสิทธิ์สมการในทอมเซซ

Syms A B C D E F G t

T=1;

h=(1/2)*(1-cos((pi*t)/T));

h1=2*A*(exp(-2.6857*t))*cos(5.4207*t)+2*B*(exp(-2.6857*t))*sin(5.4207*t)+2*C*(exp(-4.0701*t))*cos(3.5172*t)+2*D*(exp(-4.0701*t))*sin(3.5172*t)+2*E*(exp(-4.7583*t))*cos(1.7393*t)+2*F*(exp(-4.7583*t))*sin(1.7393*t)+G*exp(-4.9718*t);

% h1=2*A*(exp(-1.5*t))*cos(0.866*t)+2*B*(exp(-1.5*t))*sin(0.866*t)+C*exp(-t);

E2=int((h-h1)^2,t,0,2);

% E21=int(h^2,t,0,2);

% E22=int(2*(h*h1),t,0,2);

% E23=int(h1^2,t,0,2);

% E2=E21-E22+E23;

dA=diff(E2,A);

dB=diff(E2,B);

dC=diff(E2,C);

dD=diff(E2,D);

dE=diff(E2,E);

dF=diff(E2,F);

dG=diff(E2,G);

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมแสดงผลสมการชาน์กำลังสองพัลส์ที่สร้างเมื่อเปรียบเทียบกับสัญญาณในอุดมคติ

T=1;

t=0:0.0001:2;

A =-1.610759650;

B =1.867620582;

C =27.85076276;

D =-17.54202331;

E =-110.3334299;

F =30.97432031;

G =168.1749159;

h=(1./2).*(1-cos((pi.*t)/T));

h1=2.*A.*(exp(-2.6857.*t)).*cos(5.4207.*t)+2.*B.*(exp(-2.6857.*t)).*sin(5.4207.*t)+2.*C.*(exp(-4.0701.*t)).*cos(3.5172.*t)+2.*D.*(exp(-4.0701.*t)).*sin(3.5172.*t)+2.*E.*(exp(-4.7583.*t)).*cos(1.7393.*t)+2.*F.*(exp(-4.7583.*t)).*sin(1.7393.*t)+G.*exp(-4.9718.*t);

plot(t./T,h,'b');axis([0 2 0 1]);

grid on;

hold on;

plot(t./T,h1,'r');axis([0 2 0 1]);

grid on;

xlabel('Time(usec)');

ylabel('Amplitude');

title('Time Domain of Ideal and Approx');

title('Time Domain of Approx Order 3 and Ideal ');

text(1.45,0.85,'Blue = Ideal');

text(1.45,0.75,'Red = Approx');

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แม้ว่าใครจะดัดแปลงแก้ไขก็ตามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ข้อมูลและคุณสมบัติต่างๆของอุปกรณ์ (Datasheet)



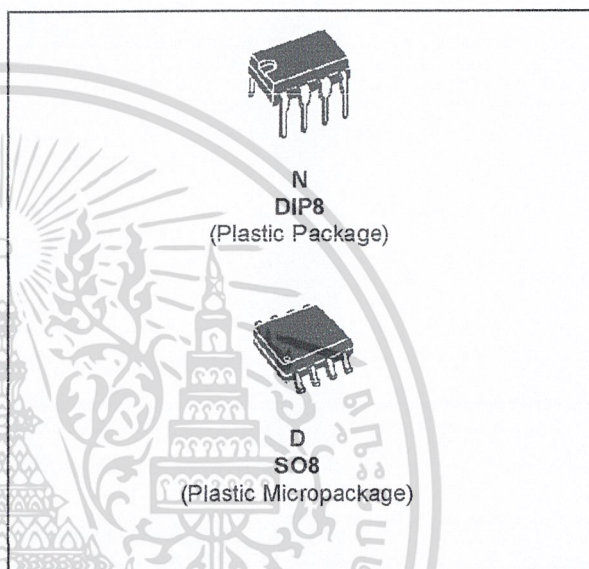
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LF151
LF251 - LF351

WIDE BANDWIDTH SINGLE J-FET OPERATIONAL AMPLIFIER

- INTERNALLY ADJUSTABLE INPUT OFFSET VOLTAGE
- LOW POWER CONSUMPTION
- WIDE COMMON-MODE (UP TO V_{CC}^+) AND DIFFERENTIAL VOLTAGE RANGE
- LOW INPUT BIAS AND OFFSET CURRENT
- OUTPUT SHORT-CIRCUIT PROTECTION
- HIGH INPUT IMPEDANCE J-FET INPUT STAGE
- INTERNAL FREQUENCY COMPENSATION
- LATCH UP FREE OPERATION
- HIGH SLEW RATE : $16V/\mu s$ (typ)

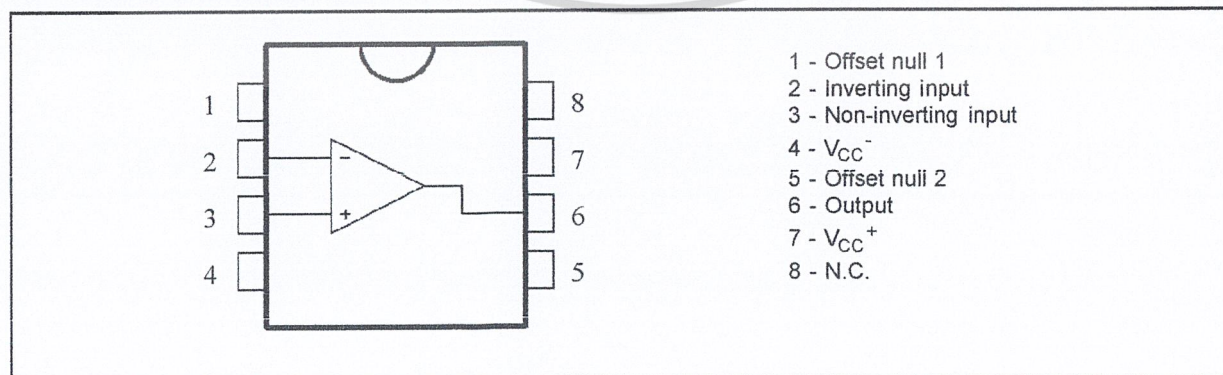


DESCRIPTION

These circuits are high speed J-FET input single-operational amplifiers incorporating well matched, high voltage J-FET and bipolar transistors in a monolithic integrated circuit.

The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient.

PIN CONNECTIONS (top view)



ORDER CODE

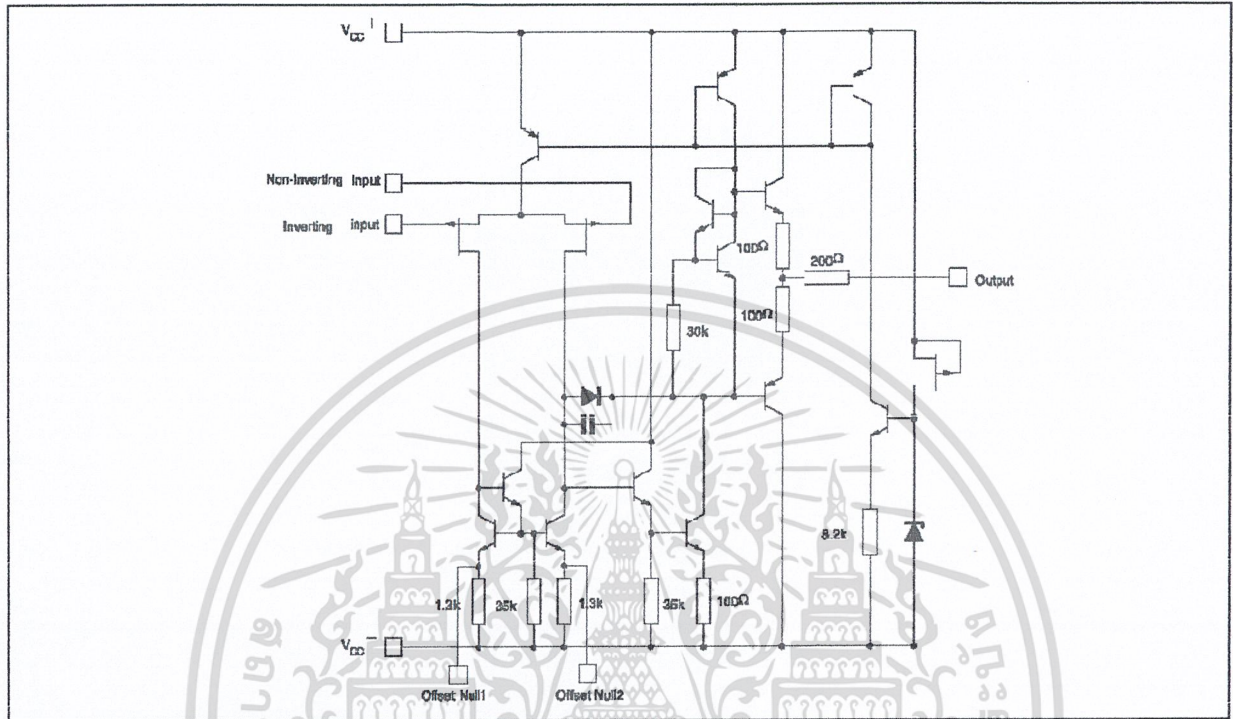
Part Number	Temperature Range	Package	
		N	D
LF351	0°C, +70°C	•	•
LF251	-40°C, +105°C	•	•
LF151	-55°C, +125°C	•	•

N = Dual in Line Package (DIP)
D = Small Outline Package (SO) - also available in Tape & Reel (DT)

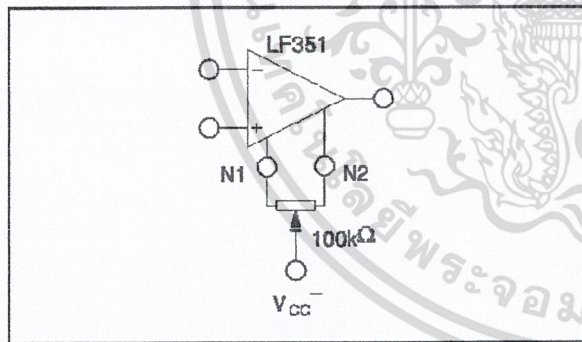
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF151 - LF251 - LF351

SCHEMATIC DIAGRAM



INPUT OFFSET VOLTAGE NULL CIRCUIT



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	LF151	LF251	LF351	Unit
V_{CC}	Supply voltage - note 1)		±18		V
V_i	Input Voltage - note 2)		±15		V
V_{id}	Differential Input Voltage - note 3)		±30		V
P_{tot}	Power Dissipation		680		mW
	Output Short-circuit Duration - note 4)		Infinite		
T_{oper}	Operating Free-air Temperature Range	-55 to +125	-40 to +105	0 to +70	°C
T_{stg}	Storage Temperature Range		-65 to +150		°C

1. All voltage values, except differential voltage, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between V_{CC}^+ and V_{CC}^- .
2. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
3. Differential voltages are the non-inverting input terminal with respect to the inverting input terminal.
4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.



ELECTRICAL CHARACTERISTICS

$V_{CC} = \pm 15V, T_{amb} = +25^{\circ}C$ (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{io}	Input Offset Voltage ($R_S = 10k$) $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$		3	10 13	mV
DV_{io}	Input Offset Voltage Drift		10		V/ $^{\circ}C$
I_{io}, I_{ib}	Input Offset Current- note 1) $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$		5	100 4	pA nA
A_{vd}	Input Bias Current -note 1 $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$		20	200 20	nA
SVR	Large Signal Voltage Gain $R_L = 2k, V_o = \pm 10V$ $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$	50 25	200		V/mV
I_{CC}	Supply Voltage Rejection Ratio ($R_S = 10k$) $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$	80 80	86		dB
	Supply Current, no load $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$		1.4	3.4 3.4	mA
V_{icm}	Input Common Mode Voltage Range	± 11	+15 -12		V
CMR	Common Mode Rejection Ratio ($R_S = 10k$) $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$	70 70	86		dB
I_{OS}	Output Short-circuit Current $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$	10 10	40	60 60	mA
$\pm V_{opp}$	Output Voltage Swing $T_{amb} = +25^{\circ}C$ $T_{min} \leq T_{amb} \leq T_{max}$	$R_L = 2k$ 10 $R_L = 10k$ 12 $R_L = 2k$ 10 $R_L = 10k$ 12	12 13.5		V
SR	Slew Rate $V_i = 10V, R_L = 2k, C_L = 100pF, T_{amb} = +25^{\circ}C, \text{unity gain}$	12	16		V/ s
t_r	Rise Time $V_i = 20mV, R_L = 2k, C_L = 100pF, T_{amb} = +25^{\circ}C, \text{unity gain}$		0.1		s
K_{ov}	Overshoot $V_i = 20mV, R_L = 2k, C_L = 100pF, T_{amb} = +25^{\circ}C, \text{unity gain}$		10		%
GBP	Gain Bandwidth Product $f = 100kHz, T_{amb} = +25^{\circ}C, V_{in} = 10mV, R_L = 2k, C_L = 100pF$	2.5	4		MHz
R_i	Input Resistance		10^{12}		
THD	Total Harmonic Distortion ($f = 1kHz, A_v = 20dB$ $R_L = 2k, C_L = 100pF, T_{amb} = +25^{\circ}C, V_o = 2V_{pp}$)		0.01		
e_n	Equivalent Input Noise Voltage $R_S = 100, f = 1KHz$		15		$\frac{nV}{\sqrt{Hz}}$
ϕ_m	Phase Margin		45		Degrees

1. The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature.
 เอกสารนี้เป็นเอกสารลิขสิทธิ์ของบริษัทฯ ซึ่งในเอกสารนี้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ซ้ำโดยไม่ได้รับอนุญาต

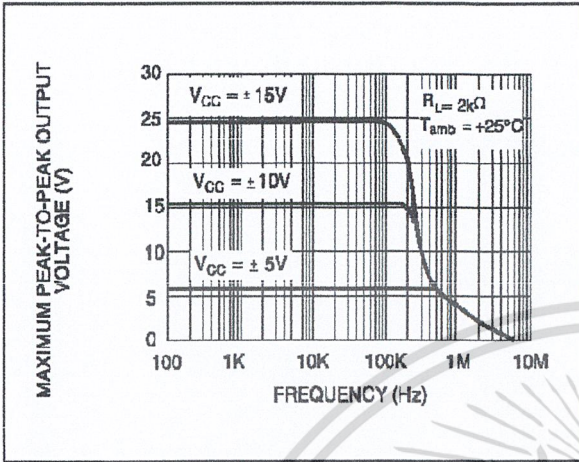
MAXIMUM PEAK-TO-PEAK OUTPUT

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

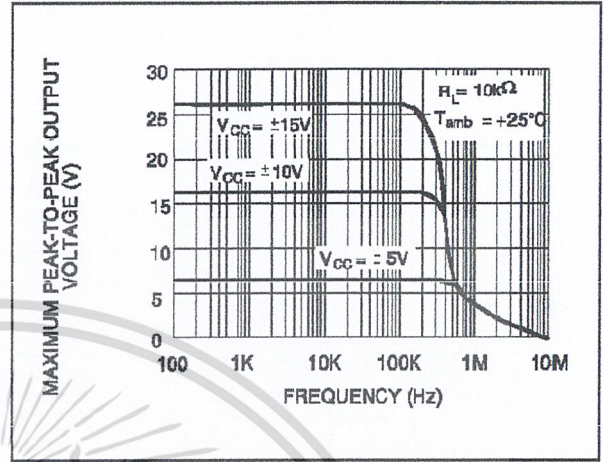


LF151 - LF251 - LF351

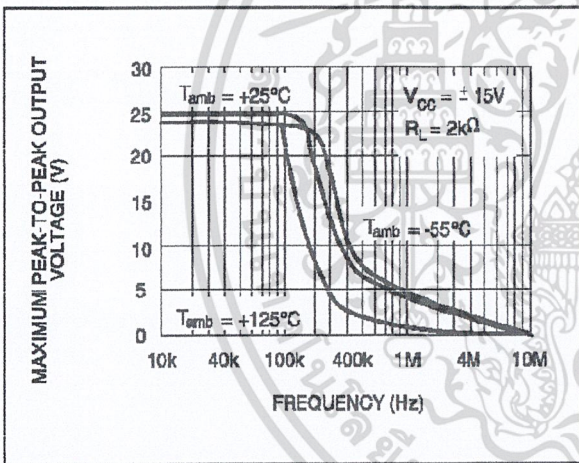
VOLTAGE versus FREQUENCY



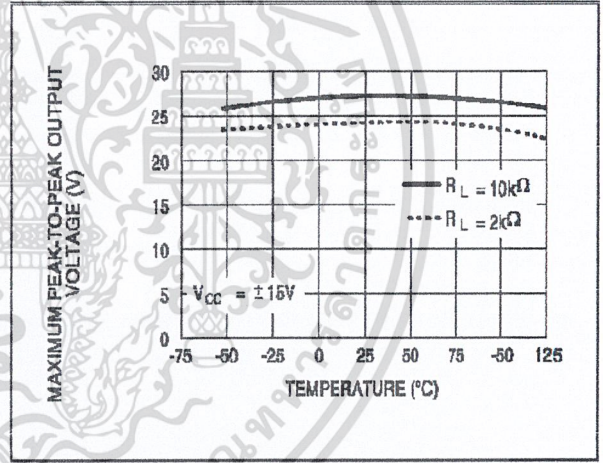
VOLTAGE versus FREQUENCY



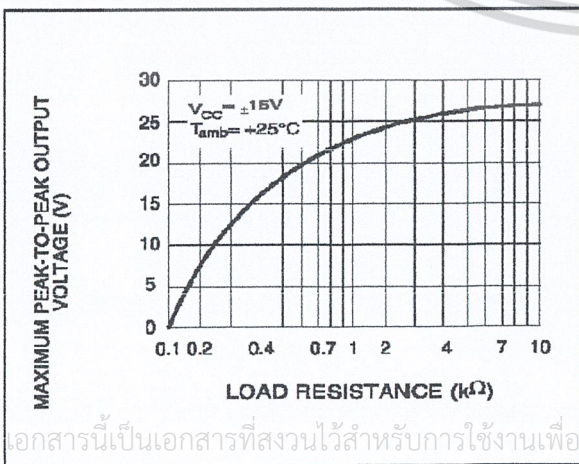
MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE versus FREQUENCY



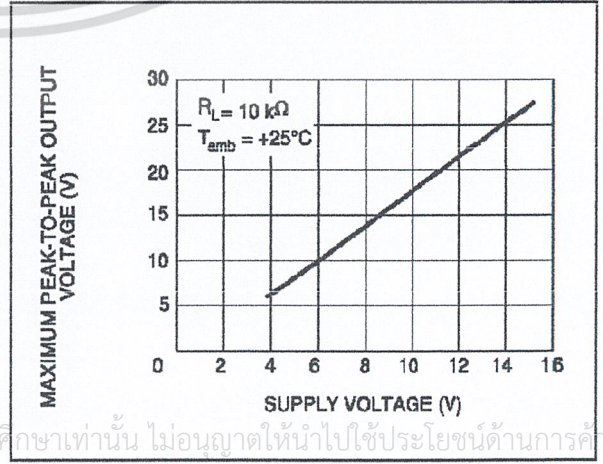
MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE versus FREE AIR TEMP.



MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE versus LOAD RESISTANCE



MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE versus SUPPLY VOLTAGE

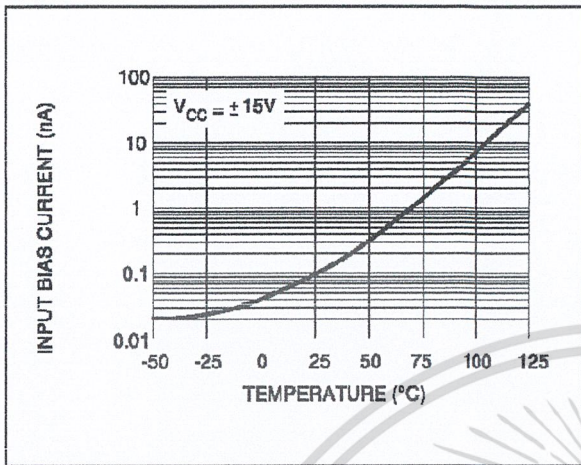


MAXIMUM PEAK-TO-PEAK OUTPUT

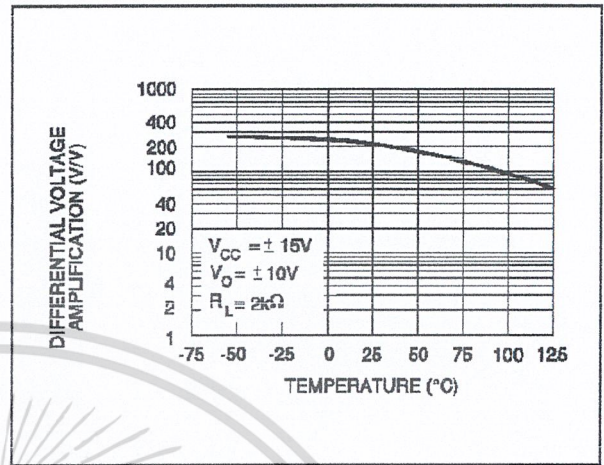
INPUT BIAS CURRENT versus FREE AIR



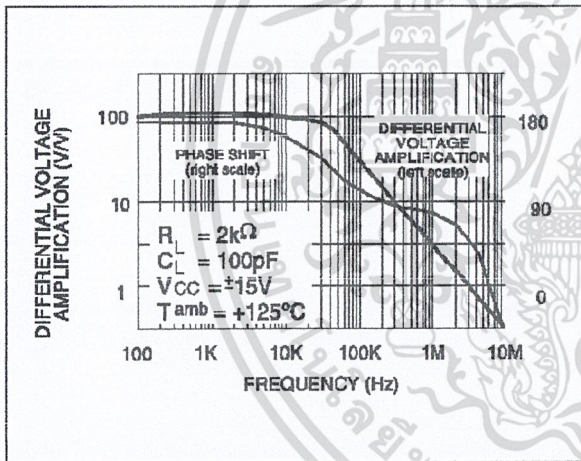
TEMPERATURE



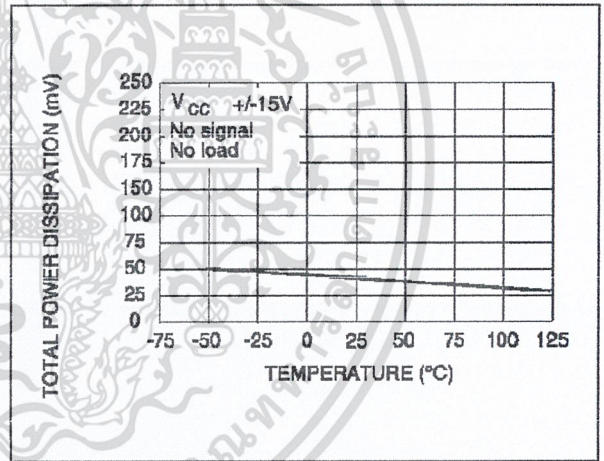
AMPLIFICATION versus FREE AIR TEMP.



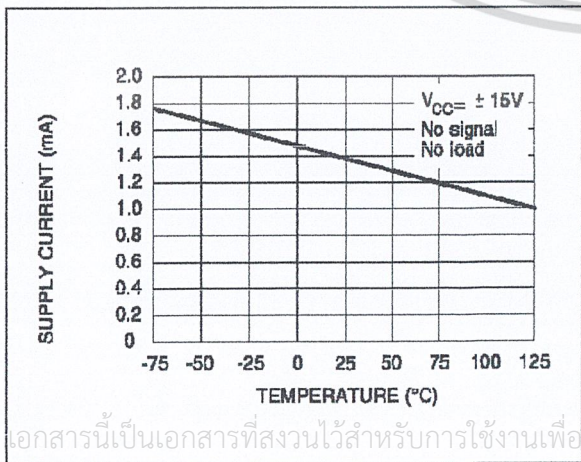
LARGE SIGNAL DIFFERENTIAL VOLTAGE AMPLIFICATION AND PHASE SHIFT versus FREQUENCY



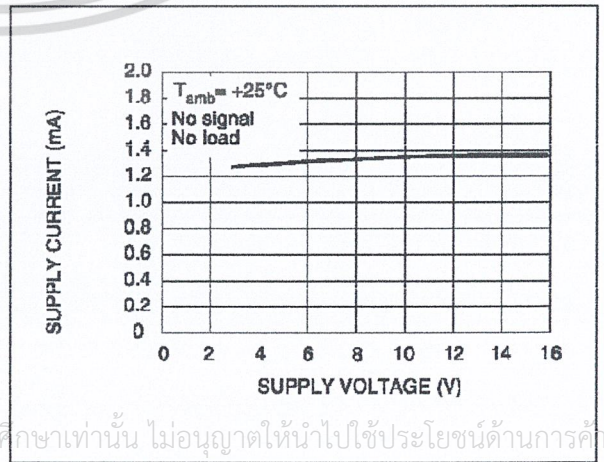
TOTAL POWER DISSIPATION versus FREE AIR TEMPERATURE



SUPPLY CURRENT PER AMPLIFIER versus FREE AIR TEMPERATURE



SUPPLY CURRENT PER AMPLIFIER versus SUPPLY VOLTAGE

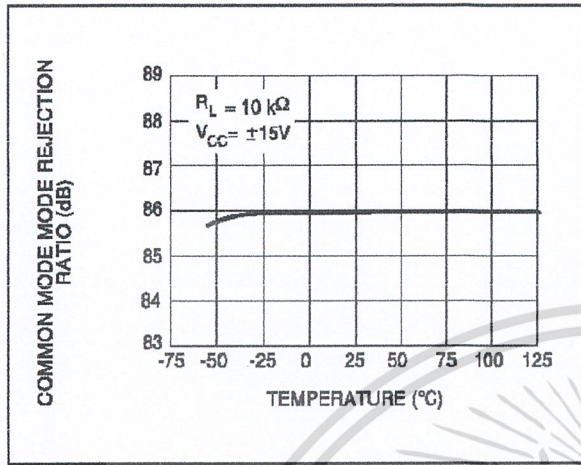


LARGE SIGNAL DIFFERENTIAL VOLTAGE

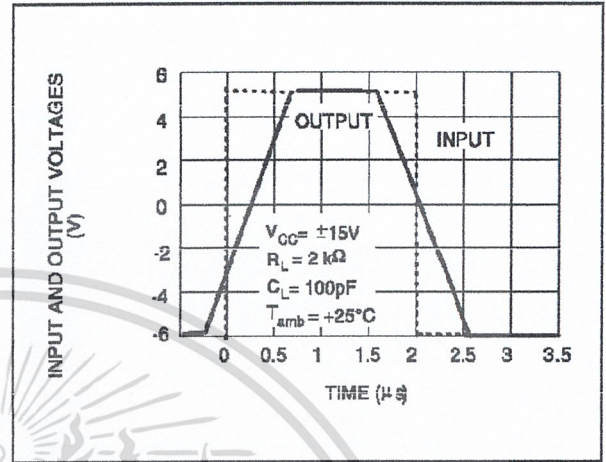
COMMON MODE REJECTION RATIO versus



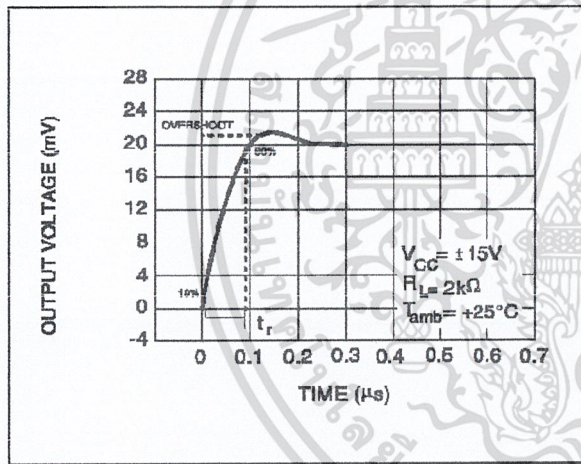
FREE AIR TEMPERATURE



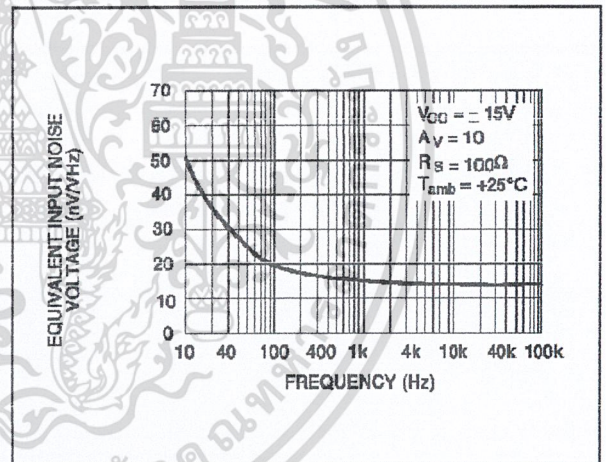
VOLTAGE FOLLOWER LARGE SIGNAL PULSE RESPONSE



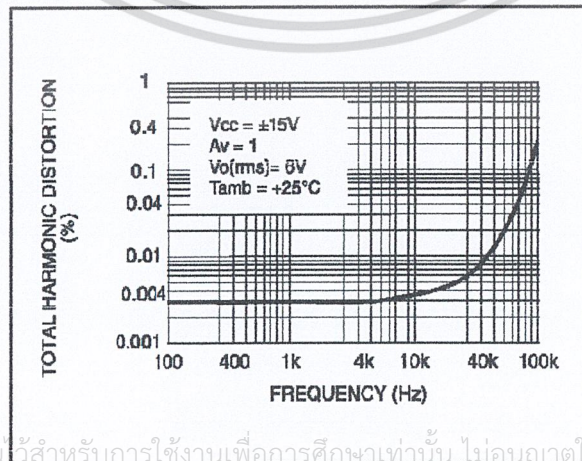
OUTPUT VOLTAGE versus ELAPSED TIME



EQUIVALENT INPUT NOISE VOLTAGE versus FREQUENCY



TOTAL HARMONIC DISTORTION versus FREQUENCY

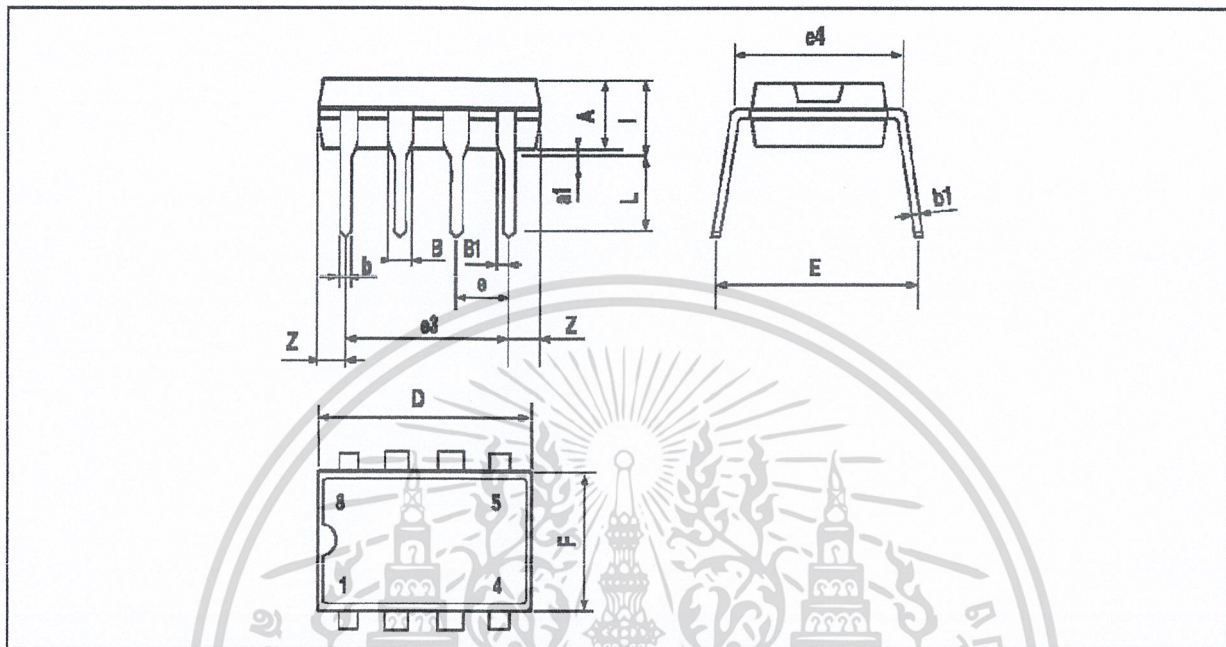


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LF151 - LF251 - LF351

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC DIP

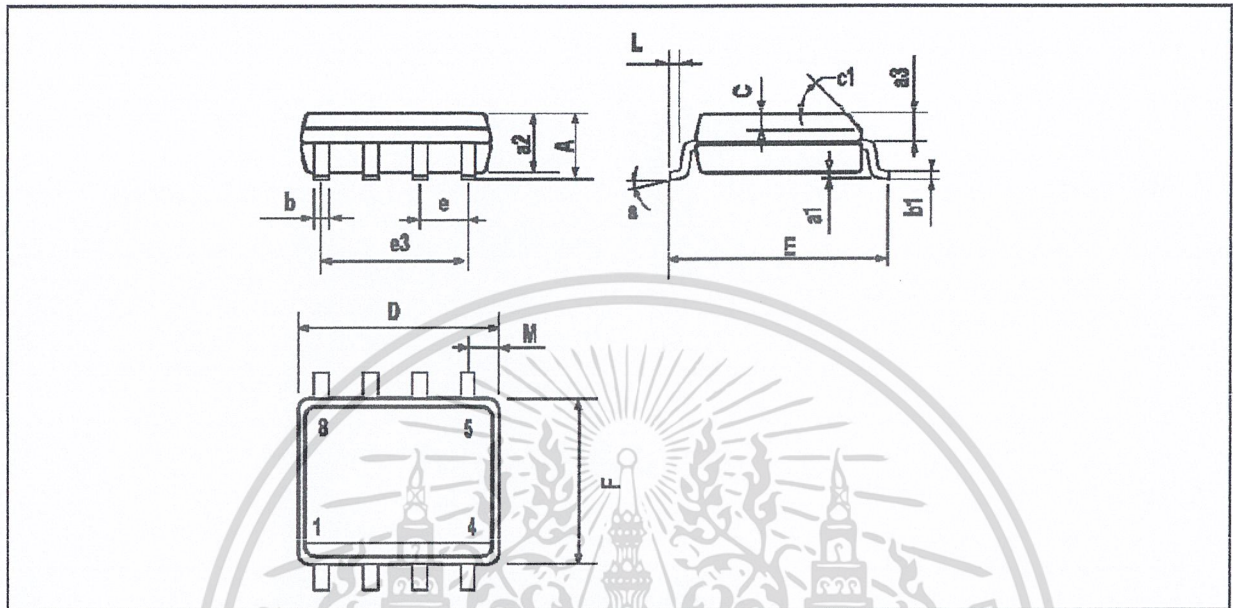


Dim.	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
i			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PACKAGE MECHANICAL DATA
8 PINS - PLASTIC MICROPACKAGE (SO)



Dim.	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1	45° (typ.)					
D	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		3.81			0.150	
F	3.8		4.0	0.150		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S	8° (max.)					

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

© The ST logo is a registered trademark of STMicroelectronics

© 2001 STMicroelectronics - Printed in Italy - All Rights Reserved

STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - China - Finland - France - Germany - Hong Kong - India - Italy - Japan - Malaysia - Malta - Morocco

Singapore - Spain - Sweden - Switzerland - United Kingdom

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่ข้อมูลใดๆ ของเอกสารทุกครั้งที่มีการนำไปใช้

© <http://www.st.com>





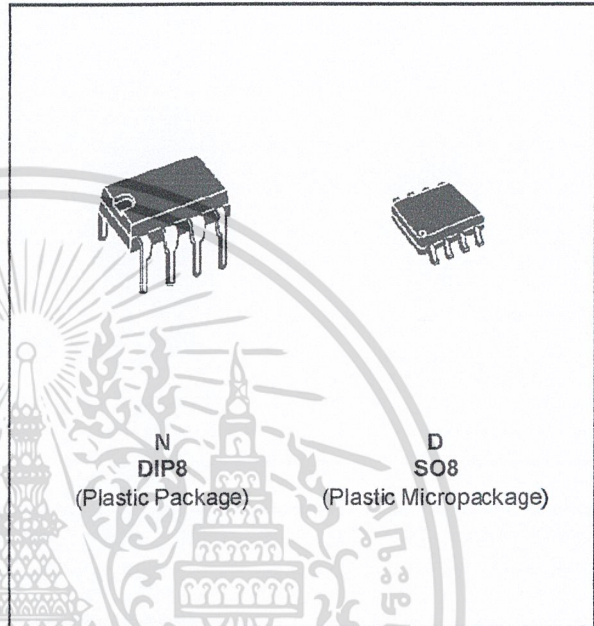
NE555 SA555 - SE555

GENERAL PURPOSE SINGLE BIPOLAR TIMERS

- LOW TURN OFF TIME
- MAXIMUM OPERATING FREQUENCY GREATER THAN 500kHz
- TIMING FROM MICROSECONDS TO HOURS
- OPERATES IN BOTH ASTABLE AND MONOSTABLE MODES
- HIGH OUTPUT CURRENT CAN SOURCE OR SINK 200mA
- ADJUSTABLE DUTY CYCLE
- TTL COMPATIBLE
- TEMPERATURE STABILITY OF 0.005% PER°C

DESCRIPTION

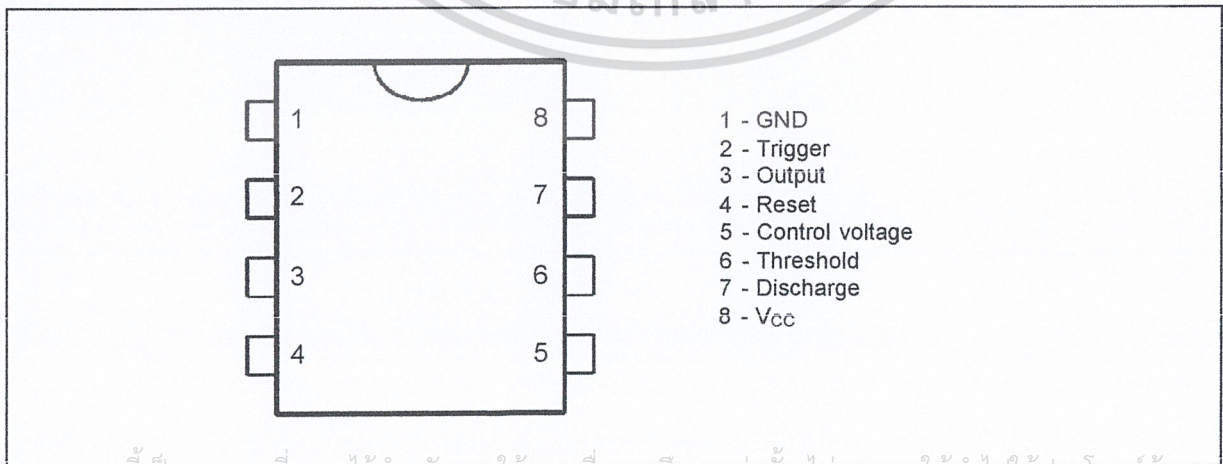
The NE555 monolithic timing circuit is a highly stable controller capable of producing accurate time delays or oscillation. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and the duty cycle are both accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output structure can source or sink up to 200mA. The NE555 is available in plastic and ceramic minidip package and in a 8-lead micropackage and in metal can package version.



ORDER CODES

Part Number	Temperature Range	Package	
		N	D
NE555	0°C, 70°C	•	•
SA555	-40°C, 105°C	•	•
SE555	-55°C, 125°C	•	•

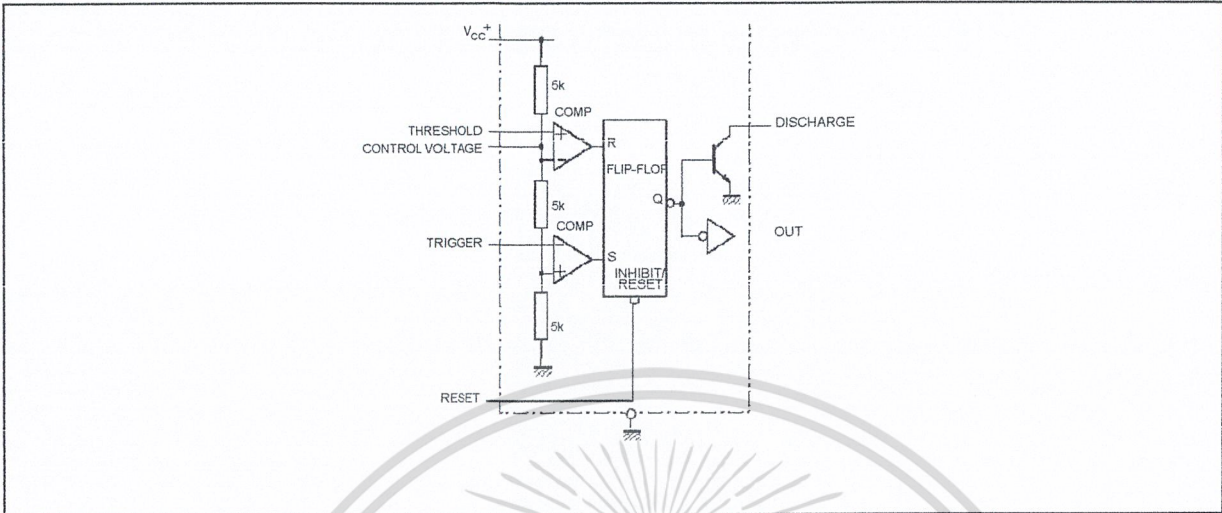
PIN CONNECTIONS (top view)



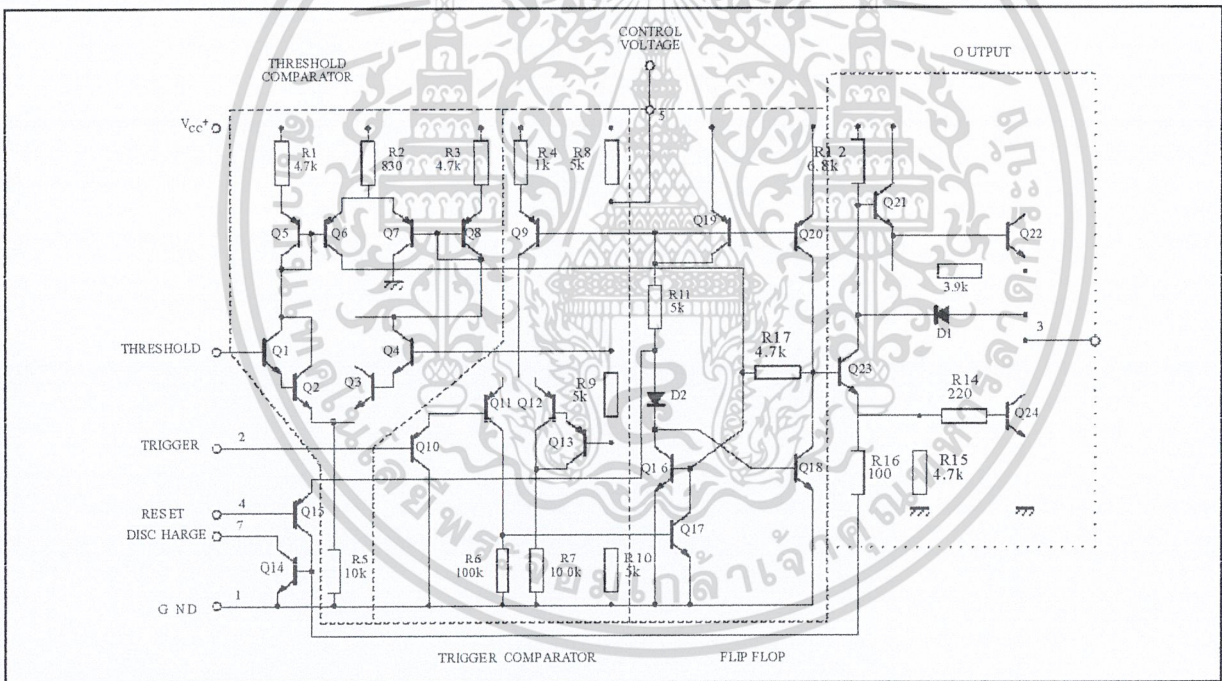
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
 July 1998

NE555/SA555/SE555

BLOCK DIAGRAM



SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit	
V_{cc}	Supply Voltage	18	V	
T_{oper}	Operating Free Air Temperature Range	for NE555 for SA555 for SE555	0 to 70 -40 to 105 -55 to 125	$^{\circ}C$
T_j	Junction Temperature	150	$^{\circ}C$	
T_{stg}	Storage Temperature Range	-65 to 150	$^{\circ}C$	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำเนื้อหาไปใช้



OPERATING CONDITIONS

Symbol	Parameter	SE555	NE555 - SA555	Unit
V_{CC}	Supply Voltage	4.5 to 18	4.5 to 18	V
V_{th} , V_{trig} , V_{cl} , V_{reset}	Maximum Input Voltage	V_{CC}	V_{CC}	V

ELECTRICAL CHARACTERISTICS

$T_{amb} = +25^{\circ}C$, $V_{CC} = +5V$ to $+15V$ (unless otherwise specified)

Symbol	Parameter	SE555			NE555 - SA555			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
I_{CC}	Supply Current ($R_L = \infty$) (- note 1)							mA
	Low State $V_{CC} = +5V$		3	5		3	6	
	High State $V_{CC} = +5V$		10	12		10	15	
	Timing Error (monostable) ($R_A = 2k$ to $100k$, $C = 0.1$ F) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		0.5 30 0.05	2 100 0.2		1 50 0.1	3 3 0.5	% ppm/ $^{\circ}C$ %/V
	Timing Error (astable) ($R_A, R_B = 1k$ to $100k$, $C = 0.1$ F, $V_{CC} = +15V$) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		1.5 90 0.15			2.25 150 0.3		% ppm/ $^{\circ}C$ %/V
V_{CL}	Control Voltage level							V
	$V_{CC} = +15V$ $V_{CC} = +5V$	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	
V_{th}	Threshold Voltage							V
	$V_{CC} = +15V$ $V_{CC} = +5V$	9.4 2.7	10 3.33	10.6 4	8.8 2.4	10 3.33	11.2 4.2	
I_{th}	Threshold Current - (note 3)		0.1	0.25		0.1	0.25	A
V_{trig}	Trigger Voltage							V
	$V_{CC} = +15V$ $V_{CC} = +5V$	4.8 1.45	5 1.67	5.2 1.9	4.5 1.1	5 1.67	5.6 2.2	
I_{trig}	Trigger Current ($V_{trig} = 0V$)		0.5	0.9		0.5	2.0	A
V_{reset}	Reset Voltage - (note 4)	0.4	0.7	1	0.4	0.7	1	V
I_{reset}	Reset Current							mA
	$V_{reset} = +0.4V$ $V_{reset} = 0V$		0.1 0.4	0.4 1		0.1 0.4	0.4 1.5	
V_{OL}	Low Level Output Voltage							V
	$V_{CC} = +15V$, $I_{O(sink)} = 10mA$		0.1	0.15		0.1	0.25	
	$I_{O(sink)} = 50mA$		0.4	0.5		0.4	0.75	
	$I_{O(sink)} = 100mA$		2	2.2		2	2.5	
	$I_{O(sink)} = 200mA$		2.5			2.5		
	$V_{CC} = +5V$, $I_{O(sink)} = 8mA$		0.1	0.25		0.3	0.4	
$I_{O(sink)} = 5mA$		0.05	0.2		0.25	0.35		
V_{OH}	High Level Output Voltage							V
	$V_{CC} = +15V$, $I_{O(source)} = 200mA$		13	12.5 13.3		12.5 13.3		
	$V_{CC} = +5V$, $I_{O(source)} = 100mA$		3	3.3		2.75 3.3		

- Notes : 1. Supply current when output is high is typically 1mA less.
2. Tested at $V_{CC} = +5V$ and $V_{CC} = +15V$.
3. This will determine the maximum value of $R_A + R_B$ for +15V operation the max total is $R = 20M$ and for 5V operation the max total $R = 3.5M$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	SE555			NE555 - SA 55			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
$I_{dis(off)}$	Discharge Pin Leakage Current (output high) ($V_{dis} = 10V$)		20	100		20	100	nA
$V_{dis(sat)}$	Discharge pin Saturation Voltage (output low) - (note 5) $V_{CC} = +15V, I_{dis} = 15mA$ $V_{CC} = +5V, I_{dis} = 4.5mA$		180 80	480 200		180 80	480 200	mV
t_r t_f	Output Rise Time Output Fall Time		100 100	200 200		100 100	300 300	ns
t_{off}	Turn off Time - (note 6) ($V_{reset} = V_{CC}$)		0.5			0.5		s

Notes : 5. No protection against excessive Pin 7 current is necessary, providing the package dissipation rating will not be exceeded.
6. Time measured from a positive going input pulse from 0 to $0.8 \times V_{CC}$ into the threshold to the drop from high to low of the output trigger is tied to threshold.

Figure 1 : Minimum Pulse Width Required for Trigering

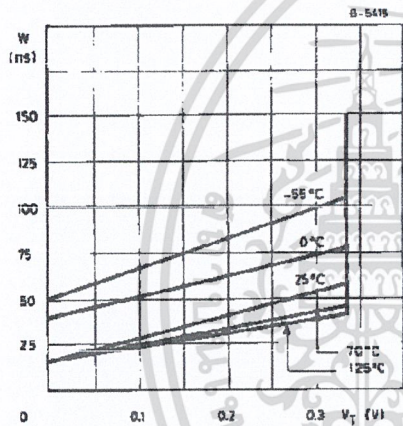


Figure 2 : Supply Current versus Supply Voltage

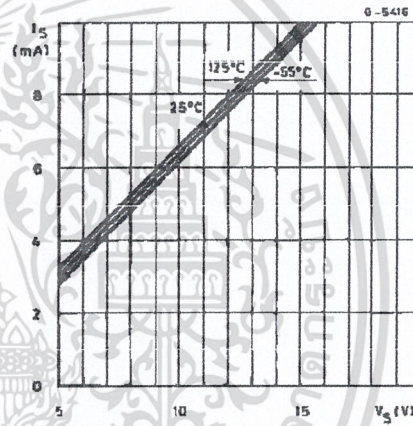


Figure 3 : Delay Time versus Temperature

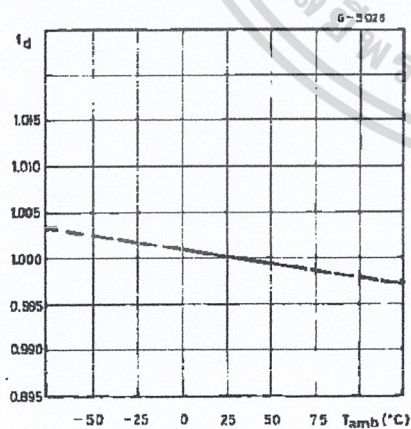
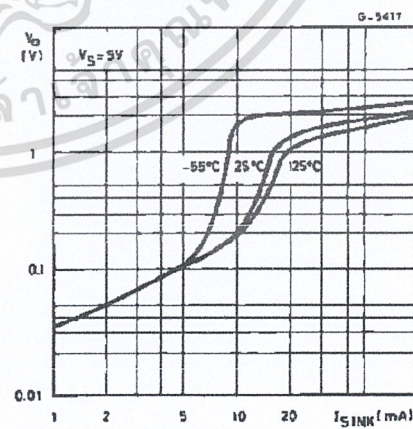


Figure 4 : Low Output Voltage versus Output Sink Current



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไปว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำเนื้อหา



Figure 5 : Low Output Voltage versus Output Sink Current

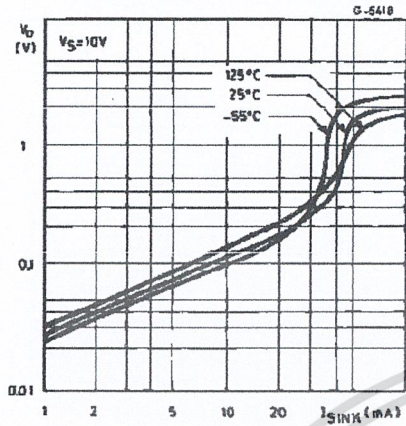


Figure 6 : Low Output Voltage versus Output Sink Current

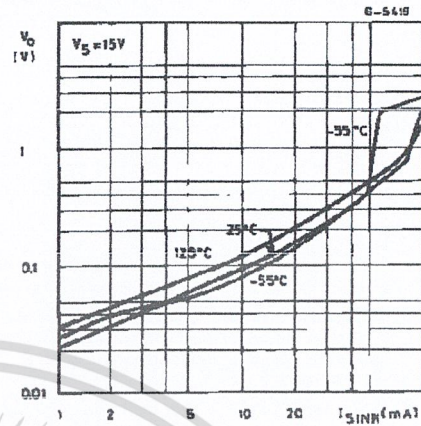


Figure 7 : High Output Voltage Drop versus Output

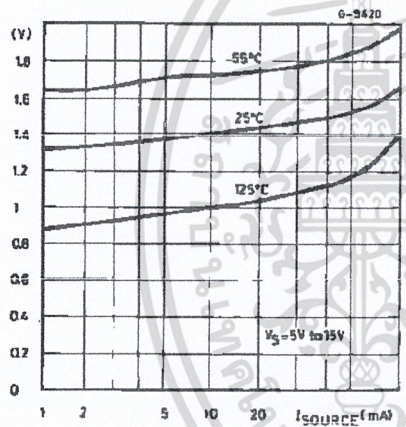


Figure 8 : Delay Time versus Supply Voltage

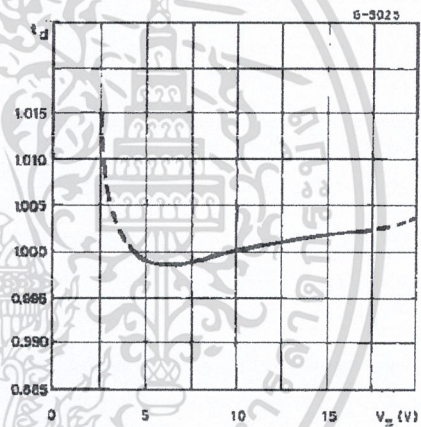
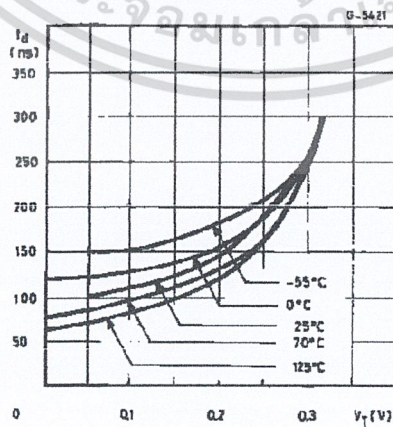


Figure 9 : Propagation Delay versus Voltage Level of Trigger Value



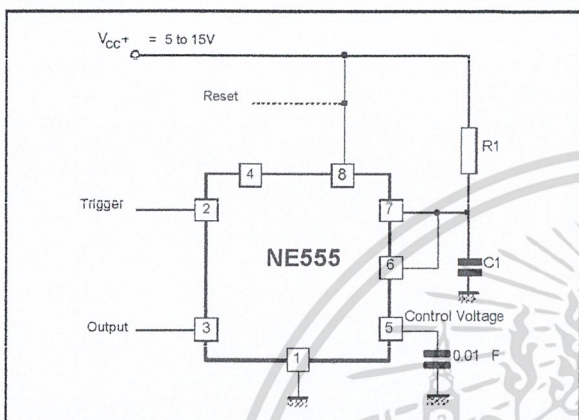
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ST ไม่ว่ากรณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION

MONOSTABLE OPERATION

In the monostable mode, the timer functions as a one-shot. Referring to figure 10 the external capacitor is initially held discharged by a transistor inside the timer.

Figure 10



The circuit triggers on a negative-going input signal when the level reaches $1/3 V_{cc}$. Once triggered, the circuit remains in this state until the set time has elapsed, even if it is triggered again during this interval. The duration of the output HIGH state is given by $t = 1.1 R_1 C_1$ and is easily determined by figure 12.

Notice that since the charge rate and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply. Applying a negative pulse simultaneously to the reset terminal (pin 4) and the trigger terminal (pin 2) during the timing cycle discharges the external capacitor and causes the cycle to start over. The timing cycle now starts on the positive edge of the reset pulse. During the time the reset pulse is applied, the output is driven to its LOW state.

When a negative trigger pulse is applied to pin 2, the flip-flop is set, releasing the short circuit across the external capacitor and driving the output HIGH. The voltage across the capacitor increases exponentially with the time constant $= R_1 C_1$. When the voltage across the capacitor equals $2/3 V_{cc}$, the comparator resets the flip-flop which then discharge the capacitor rapidly and drives the output to its LOW state.

Figure 11 shows the actual waveforms generated in this mode of operation.

When Reset is not used, it should be tied high to avoid any possibly or false triggering.

Figure 11

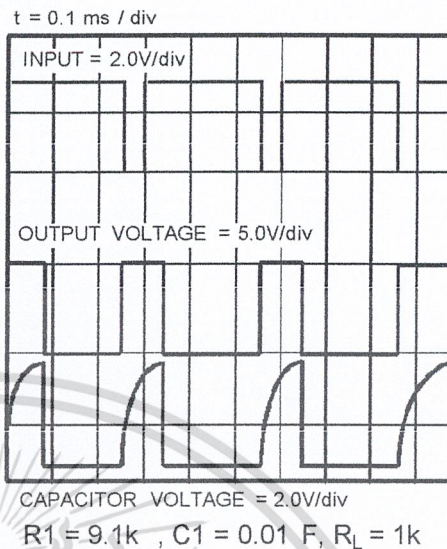
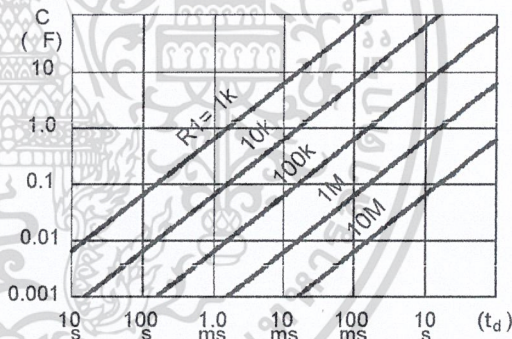


Figure 12



ASTABLE OPERATION

When the circuit is connected as shown in figure 13 (pin 2 and 6 connected) it triggers itself and free runs as a multivibrator. The external capacitor charges through R_1 and R_2 and discharges through R_2 only. Thus the duty cycle may be precisely set by the ratio of these two resistors.

In the astable mode of operation, C_1 charges and discharges between $1/3 V_{cc}$ and $2/3 V_{cc}$. As in the triggered mode, the charge and discharge times and therefore frequency are independent of the supply voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Figure 13

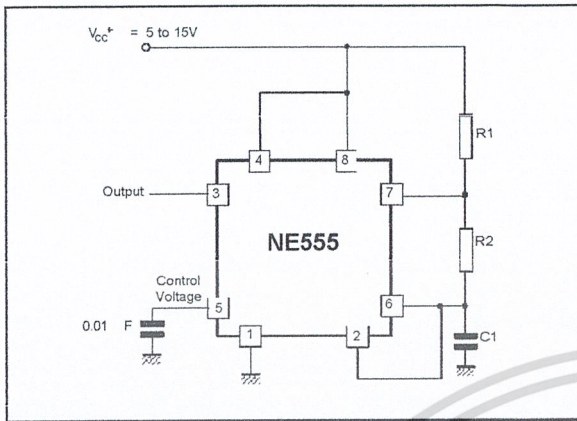


Figure 14 shows actual waveforms generated in this mode of operation.

The charge time (output HIGH) is given by :

$$t_1 = 0.693 (R_1 + R_2) C_1$$

and the discharge time (output LOW) by :

$$t_2 = 0.693 (R_2) C_1$$

Thus the total period T is given by :

$$T = t_1 + t_2 = 0.693 (R_1 + 2R_2) C_1$$

The frequency of oscillation is them :

$$f = \frac{1}{T} = \frac{1.44}{R_1 + 2R_2} \frac{1}{C_1}$$

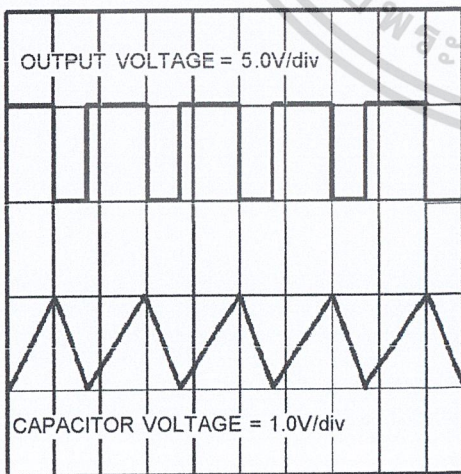
and may be easily found by figure 15.

The duty cycle is given by :

$$D = \frac{R_2}{R_1 + 2R_2}$$

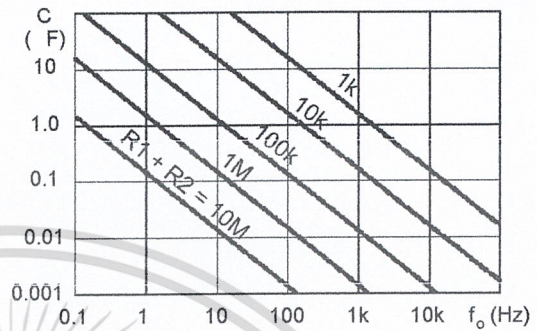
Figure 14

t = 0.5 ms / div



$R_1 = R_2 = 4.8k$, $C_1 = 0.1 \mu F$, $R_L = 1k$

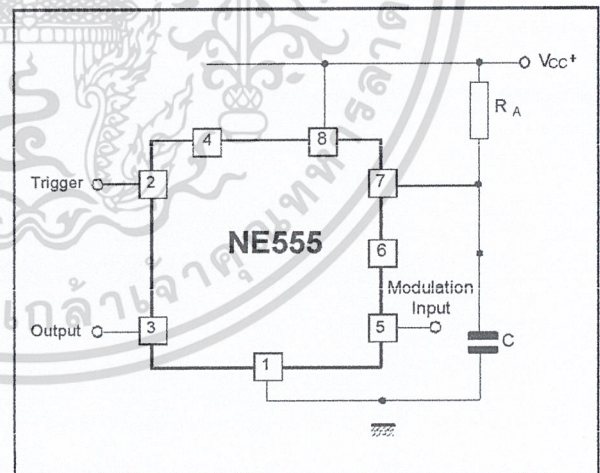
Figure 15 : Free Running Frequency versus R_1 , R_2 and C_1



PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 16 shows the circuit.

Figure 16 : Pulse Width Modulator.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 STI ไม่ว่ากรณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LINEAR RAMP

When the pullup resistor, R_A , in the monostable circuit is replaced by a constant current source, a linear ramp is generated. Figure 17 shows a circuit configuration that will perform this function.

Figure 17.

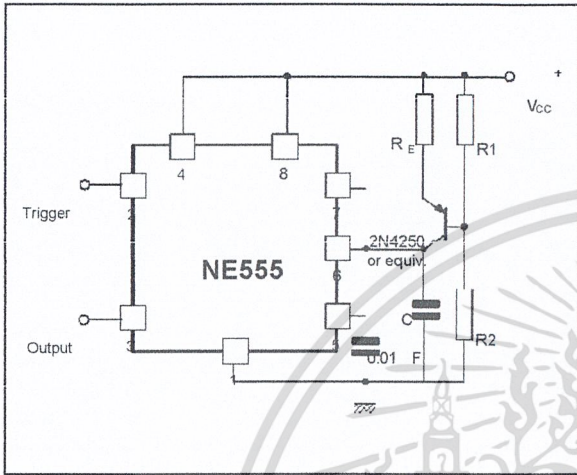
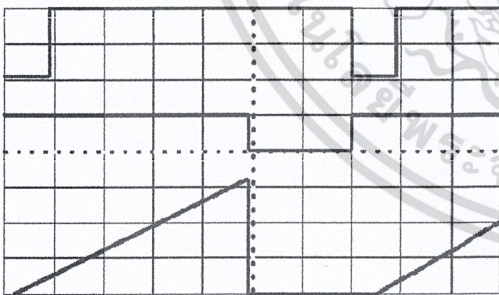


Figure 18 shows waveforms generated by the linear ramp.

The time interval is given by :

$$T = \frac{2/3 V_{CC} R_E R_1 R_2 C}{R_1 V_{CC} - V_{BE}}$$

Figure 18 : Linear Ramp.



$V_{CC} = 5V$
 Time = 20 s/DIV
 $R_1 = 47k$
 $R_2 = 100k$
 $R_E = 2.7k$
 $C = 0.01 F$

Top trace : input 3V/DIV
 Middle trace : output 5V/DIV
 Bottom trace : output 5V/DIV
 Bottom trace : capacitor voltage 1V/DIV

50% DUTY CYCLE OSCILLATOR

For a 50% duty cycle the resistors R_A and R_E may be connected as in figure 19. The time period for the output high is the same as previous,

$$t_1 = 0.693 R_A C$$

C.

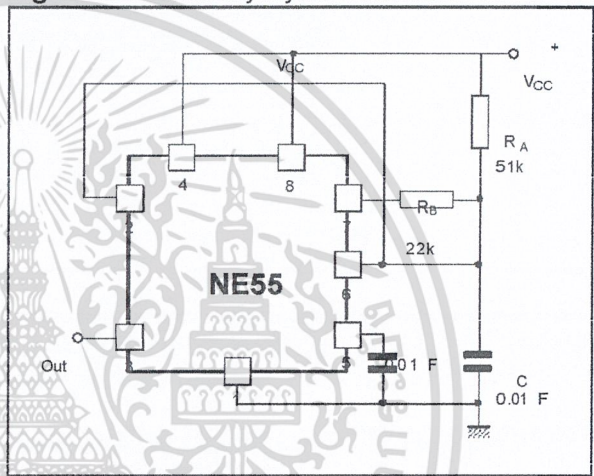
For the output low it is $t_2 =$

$$[R_A R_B / R_A R_B] CLn \left[\frac{R_B + 2R_A}{2R_B + R_A} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$

Note that this circuit will not oscillate if R_B is greater

Figure 19 : 50% Duty Cycle Oscillator.



than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the lower comparator.

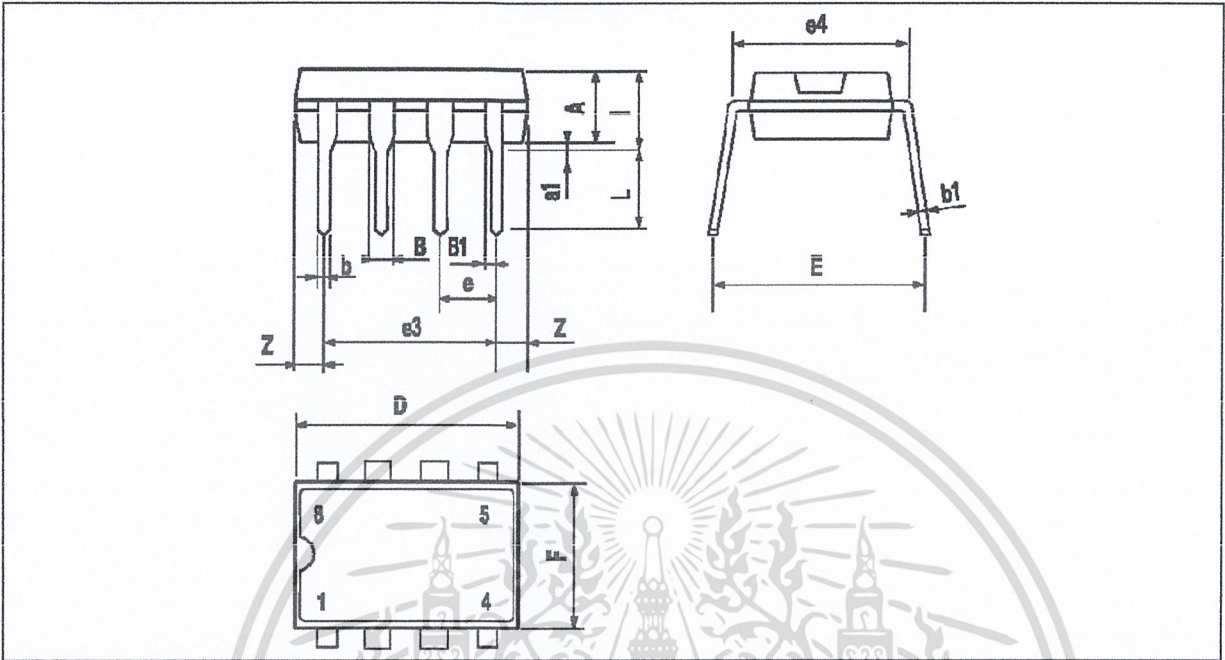
ADDITIONAL INFORMATION

Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is 0.1 F in parallel with 1 F electrolytic.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำเนื้อหาไปใช้



PACKAGE MECHANICAL DATA
8 PINS - PLASTIC DIP



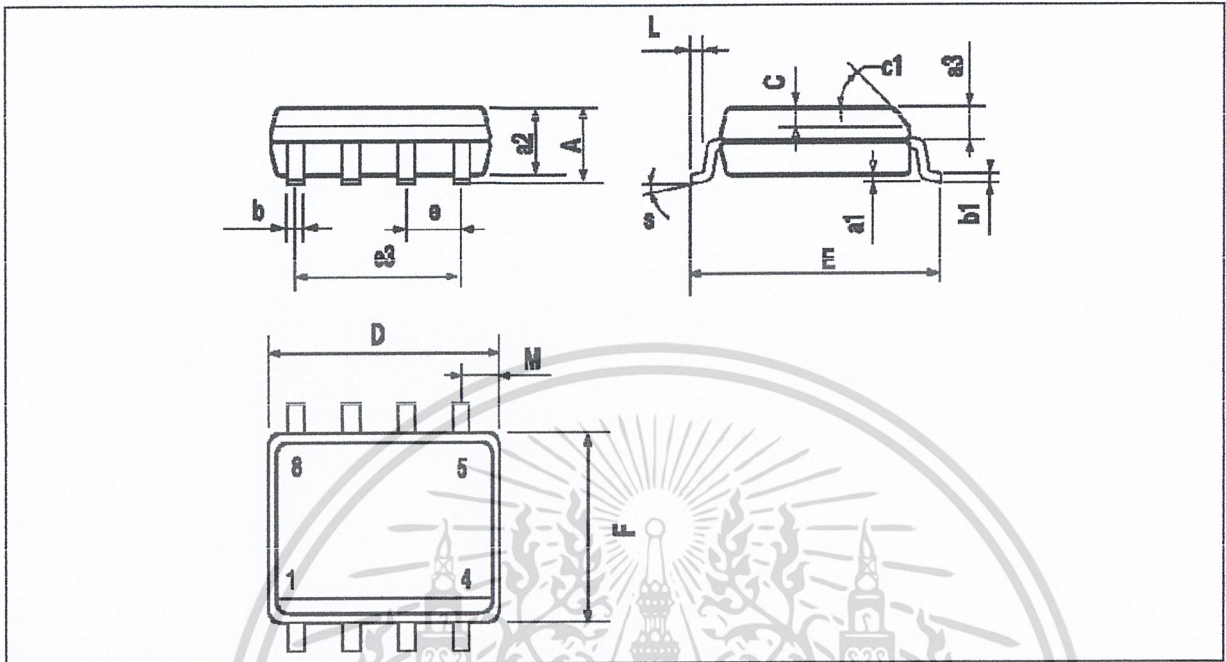
PM-DIP8.EPS

	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
i			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

DIP8.TBL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ST ไม่ว่ากรณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC MICROPACKAGE (SO)



PM-S08.EPS

Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1			45° (typ.)			
D	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		27			0.50	
e3		31			0.50	
F	3.8		4.0	0.150		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S			8° (max.)			

S03.TBL

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

© The ST logo is a trademark of STMicroelectronics

© 1998 STMicroelectronics - Printed in Italy - All Rights Reserved
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - France - Germany - Italy - Japan - Korea - Malaysia - Malta - Mexico - Morocco
The Netherlands - Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

ORDER CODE :

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำเนื้อหา



FEATURES

- 4-quadrant multiplication
- Low cost, 8-lead SOIC and PDIP packages
- Complete—no external components required
- Laser-trimmed accuracy and stability
- Total error within 2% of full scale
- Differential high impedance X and Y inputs
- High impedance unity-gain summing input
- Laser-trimmed 10 V scaling reference

APPLICATIONS

- Multiplication, division, squaring
- Modulation/demodulation, phase detection
- Voltage-controlled amplifiers/attenuators/filters

GENERAL DESCRIPTION

The AD633 is a functionally complete, four-quadrant, analog multiplier. It includes high impedance, differential X and Y inputs, and a high impedance summing input (Z). The low impedance output voltage is a nominal 10 V full scale provided by a buried Zener. The AD633 is the first product to offer these features in modestly priced 8-lead PDIP and SOIC packages.

The AD633 is laser calibrated to a guaranteed total accuracy of 2% of full scale. Nonlinearity for the Y input is typically less than 0.1% and noise referred to the output is typically less than 100 μV rms in a 10 Hz to 10 kHz bandwidth. A 1 MHz bandwidth, 20 V/ μs slew rate, and the ability to drive capacitive loads make the AD633 useful in a wide variety of applications where simplicity and cost are key concerns.

The versatility of the AD633 is not compromised by its simplicity. The Z input provides access to the output buffer amplifier, enabling the user to sum the outputs of two or more multipliers, increase the multiplier gain, convert the output voltage to a current, and configure a variety of applications.

CONNECTION DIAGRAMS

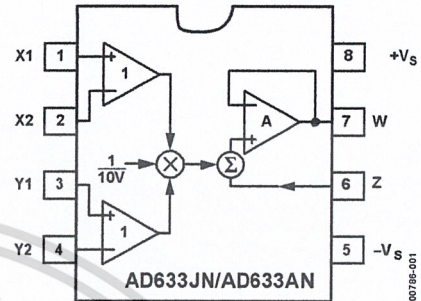


Figure 1. 8-Lead PDIP

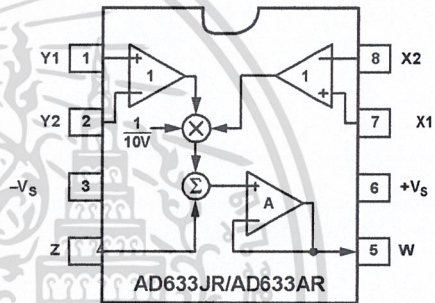


Figure 2. 8-Lead SOIC

$$W = \frac{(X1 - X2)(Y1 - Y2)}{10V} + Z$$

The AD633 is available in 8-lead PDIP and SOIC packages. It is specified to operate over the 0°C to 70°C commercial temperature range (J Grade) or the -40°C to +85°C industrial temperature range (A Grade).

PRODUCT HIGHLIGHTS

1. The AD633 is a complete four-quadrant multiplier offered in low cost 8-lead SOIC and PDIP packages. The result is a product that is cost effective and easy to apply.
2. No external components or expensive user calibration are required to apply the AD633.
3. Monolithic construction and laser calibration make the device stable and reliable.
4. High (10 M Ω) input resistances make signal source loading negligible.
5. Power supply voltages can range from ± 8 V to ± 18 V. The internal scaling voltage is generated by a stable Zener diode; multiplier accuracy is essentially supply insensitive.

Rev. G

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700
Fax: 781.461.3113
www.analog.com
©2010 Analog Devices, Inc. All rights reserved.

TABLE OF CONTENTS

Features	1	Multiplier Connections	7
Applications	1	Squaring and Frequency Doubling	7
Connection Diagrams	1	Generating Inverse Functions	7
General Description	1	Variable Scale Factor	8
Product Highlights	1	Current Output	8
Revision History	2	Linear Amplitude Modulator	8
Specifications	3	Voltage-Controlled, Low-Pass and High-Pass Filters	8
Absolute Maximum Ratings	4	Voltage-Controlled Quadrature Oscillator	9
Thermal Resistance	4	Automatic Gain Control (AGC) Amplifiers	9
ESD Caution	4	Outline Dimensions	11
Typical Performance Characteristics	5	Ordering Guide	12
Functional Description	6		
Error Sources	6		
Applications Information	7		

REVISION HISTORY

4/10—Rev. F to Rev. G

Changes to Equation 1	6
Changes to Equation 5 and Figure 14	7
Changes to Figure 21	9

10/09—Rev. E to Rev. F

Changes to Format	Universal
Changes to Figure 21	9
Updated Outline Dimensions	11
Changes to Ordering Guide	12

10/02—Rev. D to Rev. E

Edits to Title of 8-Lead Plastic SOIC Package (RN-8)	1
Edits to Ordering Guide	2
Change to Figure 13	7
Updated Outline Dimensions	8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 90 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

 $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{ V}$, $R_L \geq 2\text{ k}\Omega$.

Table 1.

Parameter	Conditions	AD633J, AD633A			Unit
		Min	Typ	Max	
TRANSFER FUNCTION		$W = \frac{(X1 - X2)(Y1 - Y2)}{10\text{ V}} + Z$			
MULTIPLIER PERFORMANCE					
Total Error	$-10\text{ V} \leq X, Y \leq +10\text{ V}$		± 1	$\pm 2^1$	% full scale
T_{MIN} to T_{MAX}			± 3		% full scale
Scale Voltage Error	SF = 10.00 V nominal		$\pm 0.25\%$		% full scale
Supply Rejection	$V_S = \pm 14\text{ V}$ to $\pm 16\text{ V}$		± 0.01		% full scale
Nonlinearity, X	$X = \pm 10\text{ V}$, $Y = +10\text{ V}$		± 0.4	$\pm 1^1$	% full scale
Nonlinearity, Y	$Y = \pm 10\text{ V}$, $X = +10\text{ V}$		± 0.1	$\pm 0.4^1$	% full scale
X Feedthrough	Y nulled, $X = \pm 10\text{ V}$		± 0.3	$\pm 1^1$	% full scale
Y Feedthrough	X nulled, $Y = \pm 10\text{ V}$		± 0.1	$\pm 0.4^1$	% full scale
Output Offset Voltage			± 5	$\pm 50^1$	mV
DYNAMICS					
Small Signal Bandwidth	$V_O = 0.1\text{ V rms}$		1		MHz
Slew Rate	$V_O = 20\text{ V p-p}$		20		V/ μs
Settling Time to 1%	$\Delta V_O = 20\text{ V}$		2		μs
OUTPUT NOISE					
Spectral Density			0.8		$\mu\text{V}/\sqrt{\text{Hz}}$
Wideband Noise	$f = 10\text{ Hz}$ to 5 MHz		1		mV rms
	$f = 10\text{ Hz}$ to 10 kHz		90		$\mu\text{V rms}$
OUTPUT					
Output Voltage Swing		$\pm 11^1$			V
Short Circuit Current	$R_L = 0\ \Omega$		30	40^1	mA
INPUT AMPLIFIERS					
Signal Voltage Range	Differential	$\pm 10^1$			V V
	Common mode	$\pm 10^1$			mV
Offset Voltage (X, Y)			± 5	$\pm 30^1$	dB
CMRR (X, Y)	$V_{\text{CM}} = \pm 10\text{ V}$, $f = 50\text{ Hz}$	60^1	80		μA
Bias Current (X, Y, Z)			0.8	2.0^1	M Ω
Differential Resistance			10		
POWER SUPPLY					
Supply Voltage			± 15		V V
Rated Performance					mA
Operating Range		$\pm 8^1$		$\pm 18^1$	
Supply Current	Quiescent		4	6^1	

¹ This specification was tested on all production units at electrical test. Results from those tests are used to calculate outgoing quality levels. All minimum and maximum specifications are guaranteed; however, only this specification was tested on all production units.

ABSOLUTE MAXIMUM RATINGS

Table 2.

Parameter	Rating
Supply Voltage	±18 V
Internal Power Dissipation	500 mW
Input Voltages ¹	±18 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	−65°C to +150°C
Operating Temperature Range	
AD633J	0°C to 70°C
AD633A	−40°C to +85°C
Lead Temperature (Soldering, 60 sec)	300°C
ESD Rating	1000 V

¹ For supply voltages less than ±18 V, the absolute maximum input voltage is equal to the supply voltage.

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

THERMAL RESISTANCE

θ_{JA} is specified for the worst-case conditions, that is, a device soldered in a circuit board for surface-mount packages.

Table 3.

Package Type	θ_{JA}	Unit
8-Lead PDIP	90	°C/W
8-Lead SOIC	155	°C/W

ESD CAUTION



ESD (electrostatic discharge) sensitive device. Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

TYPICAL PERFORMANCE CHARACTERISTICS

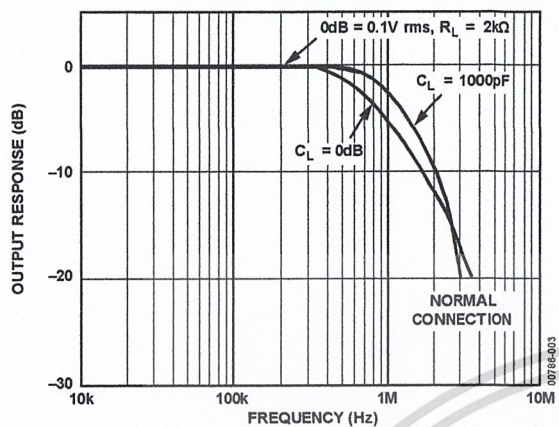


Figure 3. Frequency Response

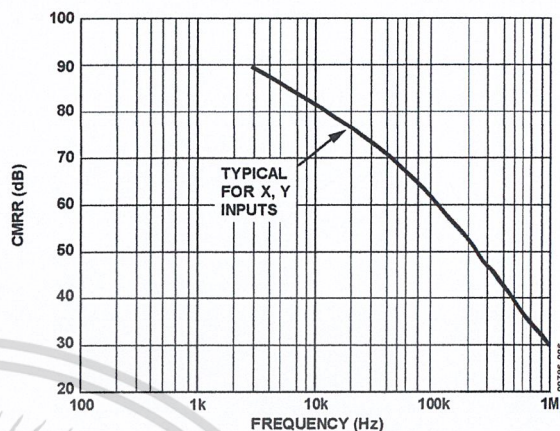


Figure 6. CMRR vs. Frequency

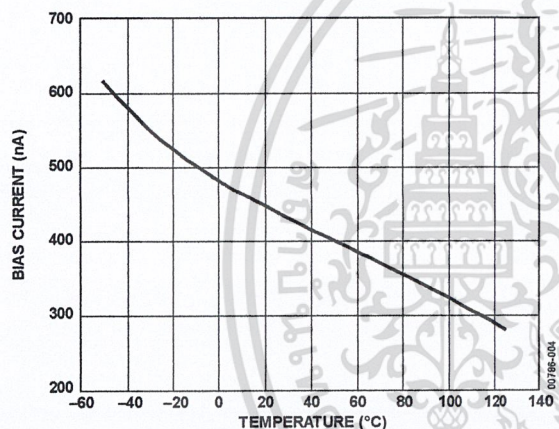


Figure 4. Input Bias Current vs. Temperature (X, Y, or Z Inputs)

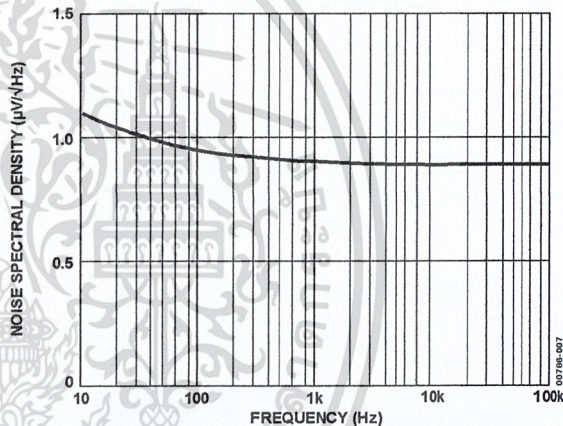


Figure 7. Noise Spectral Density vs. Frequency

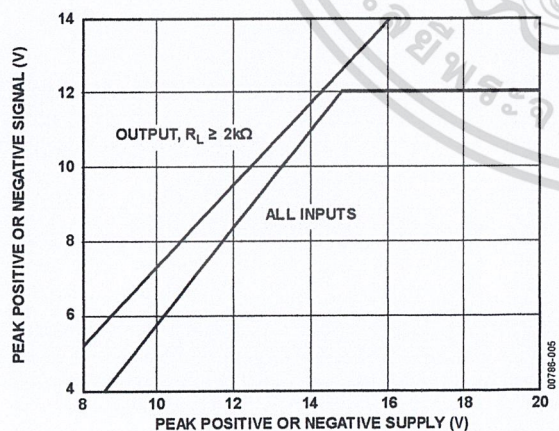


Figure 5. Input and Output Signal Ranges vs. Supply Voltages

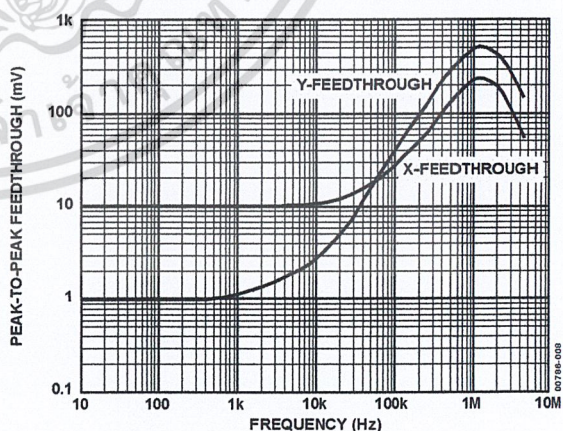


Figure 8. AC Feedthrough vs. Frequency

FUNCTIONAL DESCRIPTION

The AD633 is a low cost multiplier comprising a translinear core, a buried Zener reference, and a unity-gain connected output amplifier with an accessible summing node. Figure 9 shows the functional block diagram. The differential X and Y inputs are converted to differential currents by voltage-to-current converters. The product of these currents is generated by the multiplying core. A buried Zener reference provides an overall scale factor of 10 V. The sum of $(X \times Y)/10 + Z$ is then applied to the output amplifier. The amplifier summing node Z allows the user to add two or more multiplier outputs, convert the output voltage to a current, and configure various analog computational functions.

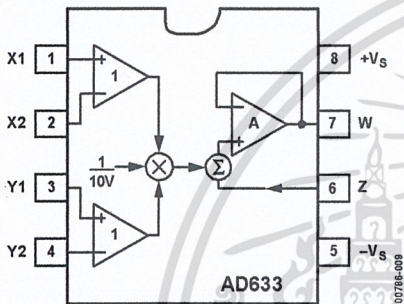


Figure 9. Functional Block Diagram (AD633JN Pinout Shown)

Inspection of the block diagram shows the overall transfer function is

$$W = \frac{(X1 - X2)(Y1 - Y2)}{10 V} + Z \tag{1}$$

ERROR SOURCES

Multiplier errors consist primarily of input and output offsets, scale factor error, and nonlinearity in the multiplying core. The input and output offsets can be eliminated by using the optional trim of Figure 10. This scheme reduces the net error to scale factor errors (gain error) and an irreducible nonlinearity component in the multiplying core. The X and Y nonlinearities are typically 0.4% and 0.1% of full scale, respectively. Scale factor error is typically 0.25% of full scale. The high impedance Z input should always reference the ground point of the driven system, particularly if it is remote. Likewise, the differential X and Y inputs should reference their respective grounds to realize the full accuracy of the AD633.

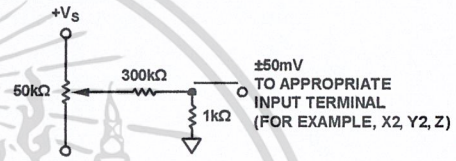


Figure 10. Optional Offset Trim Configuration

00788-010

APPLICATIONS INFORMATION

The AD633 is well suited for such applications as modulation and demodulation, automatic gain control, power measurement, voltage-controlled amplifiers, and frequency doublers. These applications show the pin connections for the AD633JN (8-lead PDIP), which differs from the AD633JR (8-lead SOIC).

MULTIPLIER CONNECTIONS

Figure 11 shows the basic connections for multiplication. The X and Y inputs normally have their negative nodes grounded, but they are fully differential, and in many applications, the grounded inputs may be reversed (to facilitate interfacing with signals of a particular polarity while achieving some desired output polarity), or both may be driven.

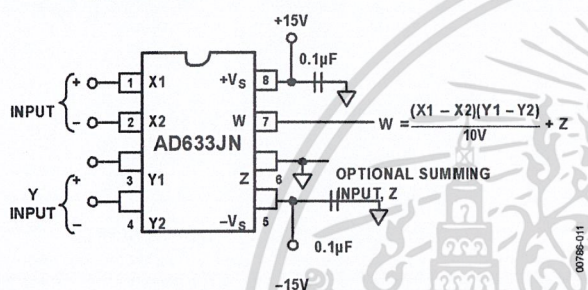


Figure 11. Basic Multiplier Connections

SQUARING AND FREQUENCY DOUBLING

As is shown in Figure 12, squaring of an input signal, E, is achieved simply by connecting the X and Y inputs in parallel to produce an output of $E^2/10\text{ V}$. The input can have either polarity, but the output is positive. However, the output polarity can be reversed by interchanging the X or Y inputs. The Z input can be used to add a further signal to the output.

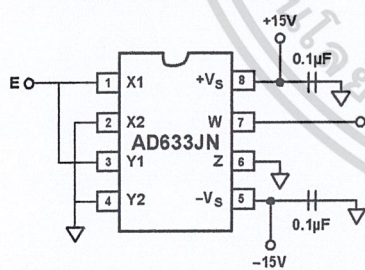


Figure 12. Connections for Squaring

When the input is a sine wave $E \sin \omega t$, this squarer behaves as a frequency doubler, because

$$\frac{(E \sin \omega t)^2}{10\text{ V}} = \frac{E^2}{20\text{ V}} (1 - \cos 2\omega t) \quad (2)$$

Equation 2 shows a dc term at the output that varies strongly with the amplitude of the input, E. This can be avoided using the connections shown in Figure 13, where an RC network is used to generate two signals whose product has no dc term. It uses the identity

$$\cos \theta \sin \theta = \frac{1}{2} (\sin 2\theta) \quad (3)$$

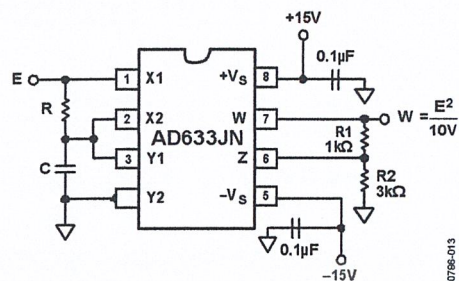


Figure 13. Bounceless Frequency Doubler

At $\omega_0 = 1/CR$, the X input leads the input signal by 45° (and is attenuated by $\sqrt{2}$), and the Y input lags the X input by 45° (and is also attenuated by $\sqrt{2}$). Because the X and Y inputs are 90° out of phase, the response of the circuit is (satisfying Equation 3)

$$\begin{aligned} W &= \frac{1}{\sqrt{2}} \frac{E}{\sqrt{2}} (\sin \omega t + 45^\circ) \frac{E}{\sqrt{2}} (\sin \omega t - 45^\circ) \\ &= \frac{E^2}{40\text{ V}} (\sin 2\omega_0 t) \end{aligned} \quad (4)$$

which has no dc component. Resistors R1 and R2 are included to restore the output amplitude to 10 V for an input amplitude of 10 V.

The amplitude of the output is only a weak function of frequency; the output amplitude is 0.5% too low at $\omega = 0.9\omega_0$ and $\omega = 1.1\omega_0$.

GENERATING INVERSE FUNCTIONS

Inverse functions of multiplication, such as division and square rooting, can be implemented by placing a multiplier in the feedback loop of an op amp. Figure 14 shows how to implement square rooting with the transfer function for the condition $E < 0$.

$$W = \sqrt{-(10E)V} \quad (5)$$

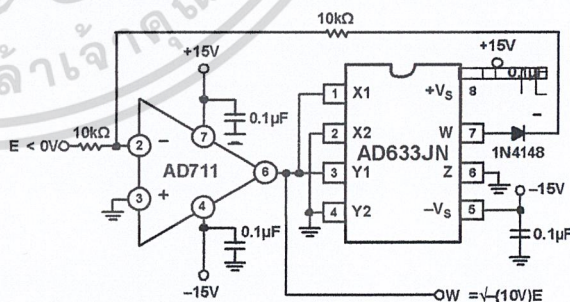


Figure 14. Connections for Square Rooting

เอกสารนี้เป็นเอกสารที่ สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าในกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD633

Likewise, Figure 15 shows how to implement a divider using a multiplier in a feedback loop. The transfer function for the divider is

$$W' = -(10V) \frac{E}{E_X} \quad (6)$$

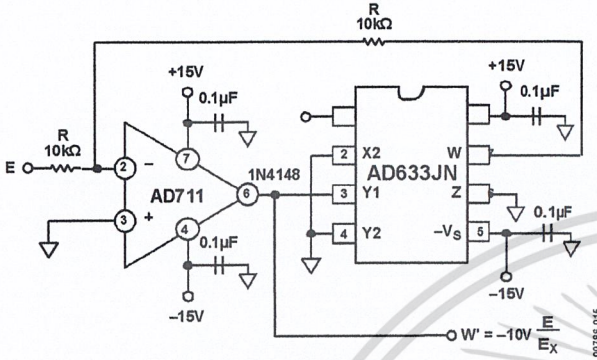


Figure 15. Connections for Division

VARIABLE SCALE FACTOR

In some instances, it may be desirable to use a scaling voltage other than 10 V. The connections shown in Figure 16 increase the gain of the system by the ratio $(R_1 + R_2)/R_1$. This ratio is limited to 100 in practical applications. The summing input, S, can be used to add an additional signal to the output, or it can be grounded.

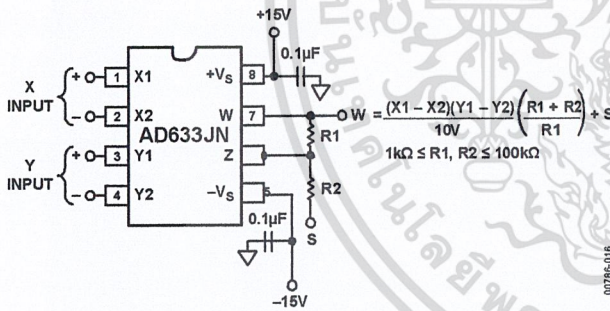


Figure 16. Connections for Variable Scale Factor

CURRENT OUTPUT

The voltage output of the AD633 can be converted to a current the AD633 as shown in Figure 17.

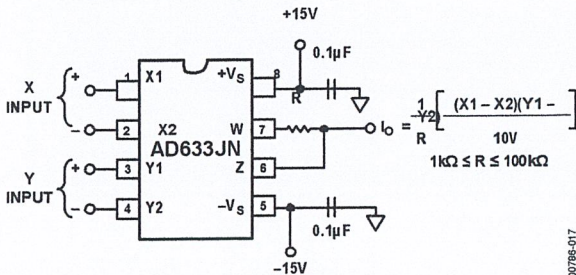


Figure 17. Current Output Connections

This arrangement forms the basis of voltage-controlled integrators and oscillators as is shown later in this section. The transfer function of this circuit has the form

$$I_o = \frac{1}{R} \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} \quad (7)$$

LINEAR AMPLITUDE MODULATOR

The AD633 can be used as a linear amplitude modulator with no external components. Figure 18 shows the circuit. The carrier and modulation inputs to the AD633 are multiplied to produce a double sideband signal. The carrier signal is fed forward to the Z input of the AD633 where it is summed with the double sideband signal to produce a double sideband with the carrier output.

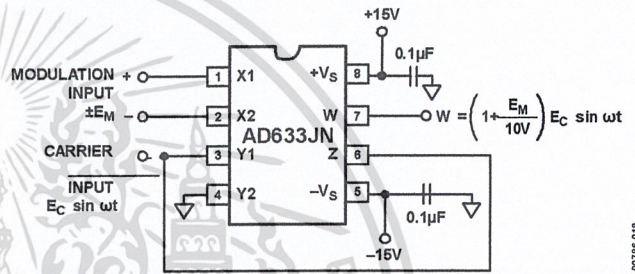


Figure 18. Linear Amplitude Modulator

VOLTAGE-CONTROLLED, LOW-PASS AND HIGH-PASS FILTERS

Figure 19 shows a single multiplier used to build a voltage-controlled, low-pass filter. The voltage at Output A is a result of filtering, E_s . The break frequency is modulated by E_c , the control input. The break frequency, f_2 , equals

$$f_2 = \frac{E_c}{(20V)\pi RC} \quad (8)$$

and the roll-off is 6 dB per octave. This output, which is at a high impedance point, may need to be buffered.

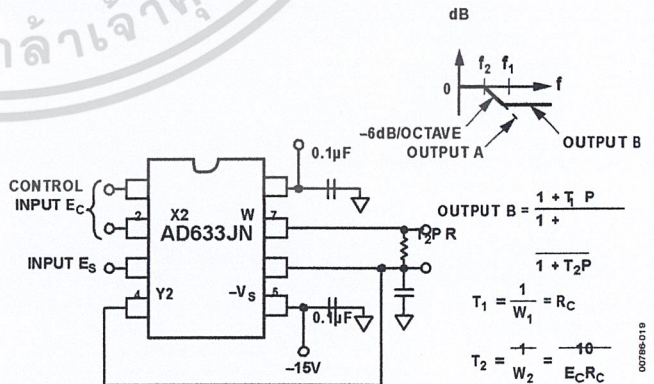


Figure 19. Voltage-Controlled, Low-Pass Filter

The voltage at Output B, the direct output of the AD633, has the same response up to frequency f_1 , the natural breakpoint of RC filter, and then levels off to a constant attenuation of $f_1/f_2 = E_c/10$.

$$f_1 = \frac{1}{2\pi RC} \quad (9)$$

For example, if $R = 8 \text{ k}\Omega$ and $C = 0.002 \text{ }\mu\text{F}$, then Output A has a pole at frequencies from 100 Hz to 10 kHz for E_C ranging from 100 mV to 10 V. Output B has an additional 0 at 10 kHz (and can be loaded because it is the low impedance output of the multiplier). The circuit can be changed to a high-pass filter Z interchanging the resistor and capacitor as shown in Figure 20.

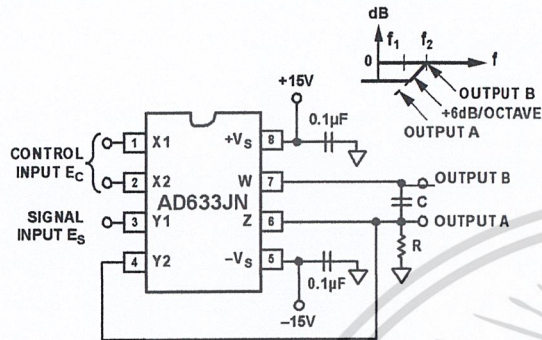


Figure 20. Voltage-Controlled, High-Pass Filter

VOLTAGE-CONTROLLED QUADRATURE OSCILLATOR

Figure 21 shows two multipliers being used to form integrators with controllable time constants in second-order differential equation feedback loop. R2 and R5 provide controlled current output operation. The currents are integrated in capacitors C1 and C2, and the resulting voltages at high impedance are applied to the X inputs of the next AD633. The frequency control input,

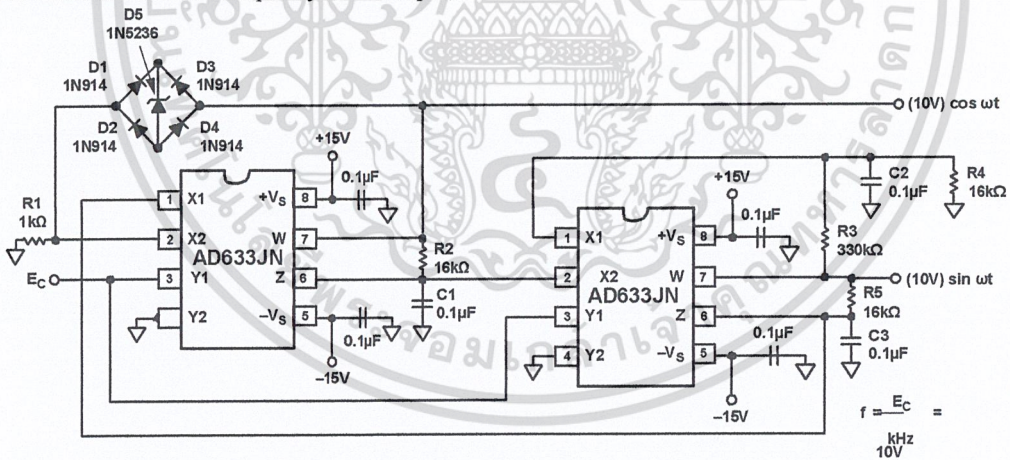


Figure 21. Voltage-Controlled Quadrature Oscillator

E_C , connected to the Y inputs, varies the integrator gains with a calibration of 100 Hz/V. The accuracy is limited by the Y input offsets. The practical tuning range of this circuit is 100:1. C2 (proportional to C1 and C3), R3, and R4 provide regenerative feedback to start and maintain oscillation. The diode bridge, D1 through D4 (1N914s), and Zener diode D5 provide economical temperature stabilization and amplitude stabilization at $\pm 8.5 \text{ V}$ by degenerative damping. The output from the second integrator ($10 \text{ V sin } \omega t$) has the lowest distortion.

AUTOMATIC GAIN CONTROL (AGC) AMPLIFIERS

Figure 22 shows an AGC circuit that uses an rms-to-dc converter to measure the amplitude of the output waveform. The AD633 and A1, 1/2 of an AD712 dual op amp, form a voltage-controlled amplifier. The rms-to-dc converter, an AD736, measures the rms value of the output signal. Its output drives A2, an integrator/comparator whose output controls the gain of the voltage-controlled amplifier. The 1N4148 diode prevents the output of A2 from going negative. R8, a 50 kΩ variable resistor, sets the output level of the circuit. Feedback around the loop forces the voltages at the inverting and noninverting inputs of A2 to be equal, thus the AGC.

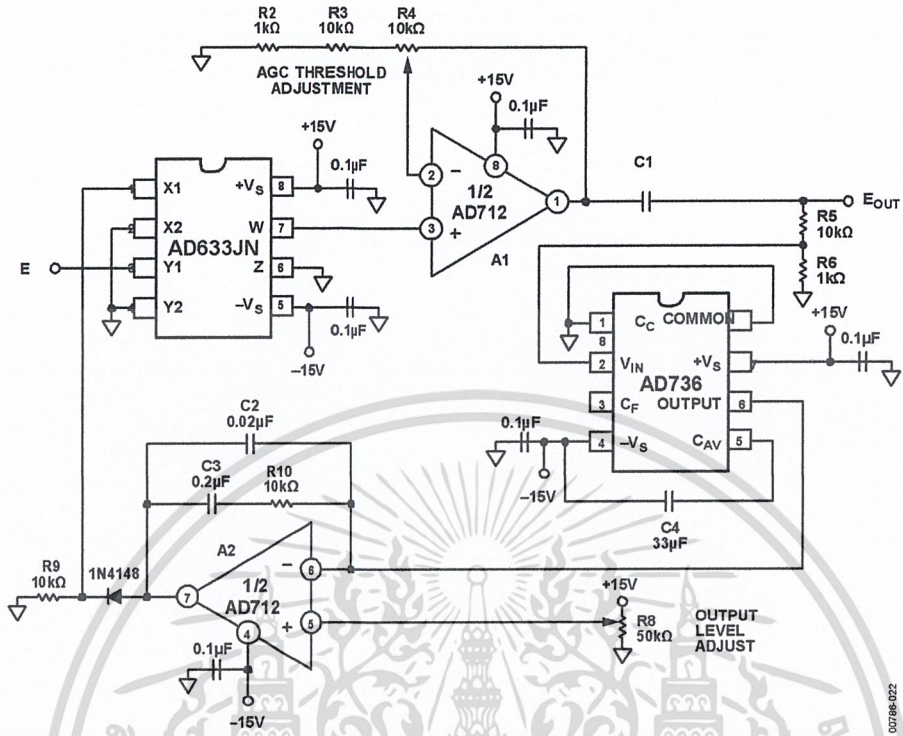
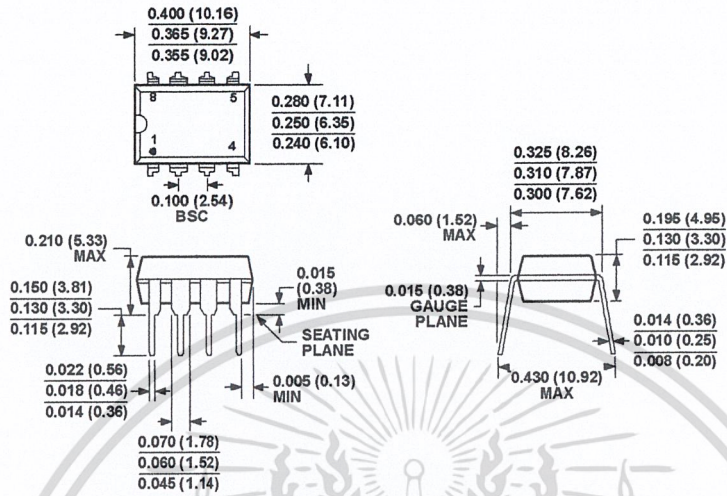


Figure 22. Connections for Use in Automatic Gain Control Circuit

07796-022

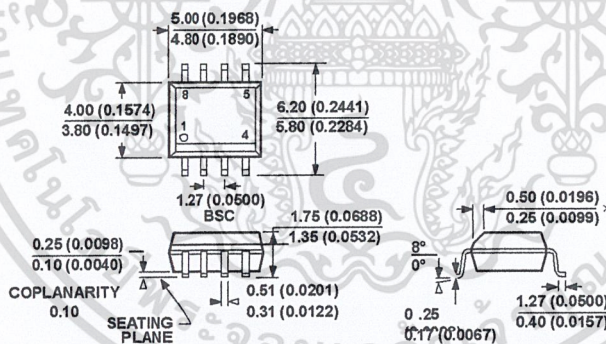
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS



COMPLIANT TO JEDEC STANDARDS MS-001
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

Figure 23. 8-Lead Plastic Dual-in-Line Package [PDIP] (N-8)
 Dimensions shown in inches and (millimeters)



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

Figure 24. 8-Lead Standard Small Outline Package [SOIC_N] Narrow Body (R-8)
 Dimensions shown in millimeters and (inches)

AD633

ORDERING GUIDE

Model ¹	Temperature Range	Package Description	Package Option
AD633AN	-40°C to +85°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633ANZ	-40°C to +85°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633AR	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633AR-REEL	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
AD633AR-REEL7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633ARZ	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633ARZ-	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
R7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633ARZ-RL	0°C to 70°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633JN	0°C to 70°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633JNZ	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633JR	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
AD633JR-REEL	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633JR-REEL7	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633JRZ	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633JRZ-	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8

¹ Z = RoHS Compliant Part.



©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

D00786-0-4/10(G)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและ 100 อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

December 1992

Features

- High Voltage Type (20V Rating)
- Common Reset
- 12MHz Clock Rate at 15V
- Fully Static Operation
- Buffered Inputs and Outputs
- Schmitt Trigger Input Pulse Line
- Standardized, Symmetrical Output Characteristics
- 100% Tested for Quiescent Current at 20V
- 5V, 10V and 15V Parametric Ratings
- Meets All Requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Oscillator Features

- All Active Components on Chip
- RC or Crystal Oscillator Configuration
- RC Oscillator Frequency of 690kHz Min. at 15V

Applications

- Control counters
- Timers
- Frequency Dividers
- Time Delay Circuits

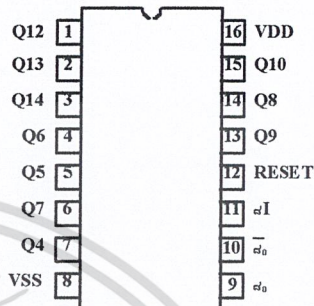
Description

CD4060BMS consists of an oscillator section and 14 ripple carry binary counter stages. The oscillator configuration allows design of either RC or crystal oscillator circuits. A RESET input is provided which resets the counter to the all 0's state and disables the oscillator. A high level on the RESET line accomplishes the reset function. All counter stages are master slave flip-flops. The state of the counter is advanced one step in binary order on the negative transition of cl (and co). All inputs and outputs are fully buffered. Schmitt trigger action on the input pulse line permits unlimited input pulse rise and fall times.

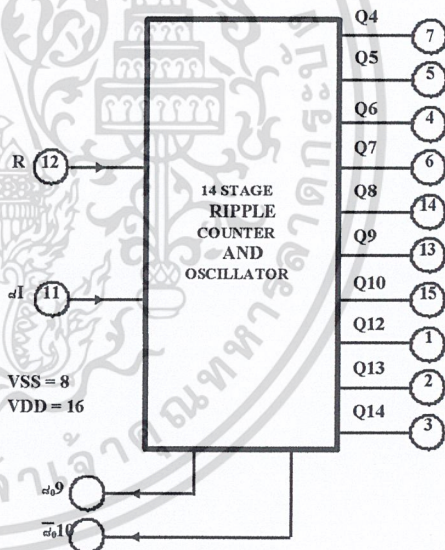
The CD4060BMS is supplied in these 16 lead outline packages:

- Braze Seal DIP H4W
- Frit Seal DIP H1F
- Ceramic Flatpack H6W

Pinout



Functional Diagram



Specifications CD4060BMS

Absolute Maximum Ratings

DC Supply Voltage Range, (VDD)	-0.5V to +20V
(Voltage Referenced to VSS Terminals)	
Input Voltage Range, All Inputs	-0.5V to VDD +0.5V
DC Input Current, Any One Input	±10mA
Operating Temperature Range	-55°C to +125°C
Package Types D, F, K, H	
Storage Temperature Range (TSTG)	-65°C to +150°C
Lead Temperature (During Soldering)	+265°C
At Distance 1/16" ± 1/32 Inch (1.59mm	± 0.79mm) from case for
10s Maximum	

Reliability Information

Thermal Resistance	↓ _a	↓ _b
Ceramic DIP and FRIT Package	80°C/W	20°C/W
Flatpack Package	70°C/W	20°C/W
Maximum Package Power Dissipation (PD) at +125°C		
For TA = -55°C to +100°C (Package Type D, F, K)	500mW	
For TA = +100°C to +125°C (Package Type D, F, K)	Derate	
	Linearity at 12mW/°C to 200mW	
Device Dissipation per Output Transistor	100mW	
For TA = Full Package Temperature Range (All Package Types)		
Junction Temperature	+175°C	

TABLE 1. DC ELECTRICAL PERFORMANCE CHARACTERISTICS

PARAMETER	SYMBOL	CONDITIONS (NOTE 1)	GROUP A SUBGROUPS	TEMPERATURE	LIMITS		UNITS	
					MIN	MAX		
Supply Current	IDD	VDD = 20V, VIN = VDD or GND	1	+25°C	-	10	µA	
			2	+125°C	-	1000	µA	
		3	-55°C	-	10	µA		
Input Leakage Current	IIL	VIN = VDD or GND	VDD = 20	1	+25°C	-100	-	nA
				2	+125°C	-1000	-	nA
			3	-55°C	-100	-	nA	
Input Leakage Current	IIH	VIN = VDD or GND	VDD = 20	1	+25°C	-	100	nA
				2	+125°C	-	1000	nA
			3	-55°C	-	100	nA	
Output Voltage	VOL15	VDD = 15V, No Load	1, 2, 3	+25°C, +125°C, -55°C	-	50	mV	
Output Voltage	VOH15	VDD = 15V, No Load (Note 3)	1, 2, 3	+25°C, +125°C, -55°C	14.95	-	V	
Output Current (Sink) (Excluding pins 9 & 10)	IOL5	VDD = 5V, VOUT = 0.4V	1	+25°C	0.53	-	mA	
	IOL10	VDD = 10V, VOUT = 0.5V	1	+25°C	1.4	-	mA	
	IOL15	VDD = 15V, VOUT = 1.5V	1	+25°C	3.5	-	mA	
Output Current (Source) (Excluding pins 9 & 10)	IOH5A	VDD = 5V, VOUT = 4.6V	1	+25°C	-	-0.53	mA	
	IOH5B	VDD = 5V, VOUT = 2.5V	1	+25°C	-	-1.8	mA	
	IOH10	VDD = 10V, VOUT = 9.5V	1	+25°C	-	-1.4	mA	
	IOH15	VDD = 15V, VOUT = 13.5V	1	+25°C	-	-3.5	mA	
N Threshold Voltage	VNTH	VDD = 10V, ISS = -10nA	1	+25°C	-2.8	-0.7	V	
P Threshold Voltage	VPTH	VSS = 0V, IDD = 10nA	1	+25°C	0.7	2.8	V	
Functional	F	VDD = 2.8V, VIN = VDD or GND	7	+25°C	VOH > VDD/2	VOL < VDD/2	V	
		VDD = 20V, VIN = VDD or GND	7	+25°C				
		VDD = 18V, VIN = VDD or GND	8A	+125°C				
		VDD = 3V, VIN = VDD or GND	8B	-55°C				
Input Voltage Low (Note 2)	VIL	VDD = 5V, VOH > 4.5V, VOL < 0.5V	1, 2, 3	+25°C, +125°C, -55°C	-	1.5	V	
Input Voltage High (Note 2)	VIH	VDD = 5V, VOH > 4.5V, VOL < 0.5V	1, 2, 3	+25°C, +125°C, -55°C	3.5	-	V	
Input Voltage Low (Note 2)	VIL	VDD = 15V, VOH > 13.5V, VOL < 1.5V	1, 2, 3	+25°C, +125°C, -55°C	-	4	V	
Input Voltage High (Note 2)	VIH	VDD = 15V, VOH > 13.5V, VOL < 1.5V	1, 2, 3	+25°C, +125°C, -55°C	11	-	V	

NOTES: 1. All voltages referenced to device GND, 100% testing being implemented. 3. For accuracy, voltage is measured differentially to VDD. Limit is 0.050V max.

2. Go/No Go test with limits applied to inputs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications CD4060BMS

TABLE 2. AC ELECTRICAL PERFORMANCE CHARACTERISTICS

PARAMETER	SYMBOL	CONDITIONS (NOTES 1, 2)	GROUP A SUBGROUPS	TEMPERATURE	LIMITS		UNITS
					MIN	MAX	
Propagation Delay Input Pulse Operation Q1 to Q4	TPHL1 TPLH1	VDD = 5V, VIN = VDD or GND	9	+25°C	-	740	ns
			10, 11	+125°C, -55°C	-	999	ns
Propagation Delay QN to QN + 1	TPHL2 TPLH2	VDD = 5V, VIN = VDD or GND	9	+25°C	-	200	ns
			10, 11	+125°C, -55°C	-	270	ns
Propagation Delay RESET	TPHL3	VDD = 5V, VIN = VDD or GND	9	+25°C	-	360	ns
			10, 11	+125°C, -55°C	-	486	ns
Transition Time	TTHL TTLH	VDD = 5V, VIN = VDD or GND	9	+25°C	-	200	ns
			10, 11	+125°C, -55°C	-	270	ns
Maximum Input Pulse Frequency	F _{PI}	VDD = 5V VIN = VDD or GND	9	+25°C	3.5	-	MHz
			10, 11	+125°C, -55°C	2.59	-	MHz

NOTES:

1. VDD = 5V, CL = 50pF, RL = 200K
2. -55°C and +125°C limits guaranteed, 100% testing being implemented.

TABLE 3. ELECTRICAL PERFORMANCE CHARACTERISTICS

PARAMETER	SYMBOL	CONDITIONS	NOTES	TEMPERATURE	LIMITS		UNITS
					MIN	MAX	
Supply Current	IDD	VDD = 5V, VIN = VDD or GND	1, 2	-55°C, +25°C	-	5	nA
				+125°C	-	150	nA
		VDD = 10V, VIN = VDD or GND	1, 2	-55°C, +25°C	-	10	nA
				+125°C	-	300	nA
		VDD = 15V, VIN = VDD or GND	1, 2	-55°C, +25°C	-	10	nA
				+125°C	-	600	nA
Output Voltage	VOL	VDD = 5V, No Load	1, 2	+25°C, +125°C, -55°C	-	50	mV
Output Voltage	VOL	VDD = 10V, No Load	1, 2	+25°C, +125°C, -55°C	-	50	mV
Output Voltage	VOH	VDD = 5V, No Load	1, 2	+25°C, +125°C, -55°C	4.95	-	V
Output Voltage	VOH	VDD = 10V, No Load	1, 2	+25°C, +125°C, -55°C	9.95	-	V
Output Current (Sink) (Excluding pins 9 & 10)	IOL5	VDD = 5V, VOUT = 0.4V	1, 2	+125°C	0.36	-	mA
				-55°C	0.64	-	mA
Output Current (Sink) (Excluding pins 9 & 10)	IOL10	VDD = 10V, VOUT = 0.5V	1, 2	+125°C	0.9	-	mA
				-55°C	1.6	-	mA
Output Current (Sink) (Excluding pins 9 & 10)	IOL15	VDD = 15V, VOUT = 1.5V	1, 2	+125°C	2.4	-	mA
				-55°C	4.2	-	mA
Output Current (Source) (Excluding pins 9 & 10)	IOH5A	VDD = 5V, VOUT = 4.6V	1, 2	+125°C	-	-0.36	mA
				-55°C	-	-0.64	mA
Output Current (Source) (Excluding pins 9 & 10)	IOH5B	VDD = 5V, VOUT = 2.5V	1, 2	+125°C	-	-1.15	mA
				-55°C	-	-2.0	mA
Output Current (Source) (Excluding pins 9 & 10)	IOH10	VDD = 10V, VOUT = 9.5V	1, 2	+125°C	-	-0.9	mA
				-55°C	-	-1.6	mA

Specifications CD4060BMS

TABLE 3. ELECTRICAL PERFORMANCE CHARACTERISTICS (Continued)

PARAMETER	SYMBOL	CONDITIONS	NOTES	TEMPERATURE	LIMITS		UNITS
					MIN	MAX	
Output Current (Source) (Excluding pins 9 & 10)	IOH15	VDD = 15V, VOUT = 13.5V	1, 2	+125°C	-	-2.4	mA
				-55°C	-	-4.2	mA
Input Voltage Low	VIL	VDD = 10V, VOH > 9V, VOL < 1V	1, 2	+25°C, +125°C, -55°C	-	3	V
Input Voltage High	VIH	VDD = 10V, VOH > 9V, VOL < 1V	1, 2	+25°C, +125°C, -55°C	+7	-	V
Drive Current at Pin 9 Oscillator Design	IOL	VDD = 5V, VO = .4V	3	+25°C	0.16	-	mA
		VDD = 10V, VO = .5V	3	+25°C	0.42	-	mA
		VDD = 15V, VO = 1.5V	3	+25°C	-1.0	-	mA
Drive Current at Pin 9 Oscillator Design	IOH	VDD = 5V	1, 2, 3	+25°C	-	-16	mA
		VDD = 10V	1, 2, 3	+25°C	-	-42	mA
		VDD = 15V	1, 2, 3	+25°C	-	1.0	mA
Propagation Delay Input Pulse ϕ 1 to Q4	TPHL1	VDD = 10V	1, 2, 3	+25°C	-	300	ns
	TPLH1	VDD = 15V	1, 2, 3	+25°C	-	200	ns
Propagation Delay QN to QN + 1	TPHL2	VDD = 10V	1, 2, 3	+25°C	-	100	ns
	TPLH2	VDD = 15V	1, 2, 3	+25°C	-	80	ns
Propagation Delay RESET	TPHL3	VDD = 10V	1, 2, 3	+25°C	-	160	ns
		VDD = 15V	1, 2, 3	+25°C	-	100	ns
Transition Time	TTHL	VDD = 10V	1, 2, 3	+25°C	-	100	ns
	TTLH	VDD = 15V	1, 2, 3	+25°C	-	80	ns
Maximum Input Pulse Frequency	F _I	VDD = 10V	1, 2, 3	+25°C	8	-	MHz
		VDD = 15V	1, 2, 3	+25°C	12	-	MHz
Minimum RESET Pulse Width	TW	VDD = 5V	1, 2, 3	+25°C	-	120	ns
		VDD = 10V	1, 2, 3	+25°C	-	60	ns
		VDD = 15V	1, 2, 3	+25°C	-	40	ns
Minimum Input Pulse Width F = 100kHz	TW	VDD = 5V	1, 2, 3	+25°C	-	100	ns
		VDD = 10V	1, 2, 3	+25°C	-	40	ns
		VDD = 15V	1, 2, 3	+25°C	-	30	ns
RC Operation RX Max	RX	VDD = 5V, CX = 10nF	2, 3	+25°C	-	20	M&
		VDD = 10V, CX = 50nF	2, 3	+25°C	-	20	M&
		VDD = 15V, CX = 10nF	2, 3	+25°C	-	10	M&
RC Operation CX Max	CX	VDD = 5V, RX = 500k&	2, 3	+25°C	-	1000	nF
		VDD = 10V, RX = 300k&	2, 3	+25°C	-	50	nF
		VDD = 15V, RX = 300k&	2, 3	+25°C	-	50	nF
Maximum Oscillator Frequency (Note 4)	RX = 5k& CX = 15pF	VDD = 10V	2, 3	+25°C	530	810	ns
		VDD = 15V	2, 3	+25°C	690	940	ns
RC Operation Variation of Frequency (Unit-to-Unit)	CX = 200pF RS = 560K RX = 50k	VDD = 5V	2, 3	+25°C	18	25	KHz
		VDD = 10V	2, 3	+25°C	20	26	KHz
		VDD = 15V	2, 3	+25°C	21.1	27	KHz
Variation of Frequency with Voltage Change (Same Unit)	CX = 200pF RS = 560K RX = 50k	5V to 10V	2, 3	+25°C	-	2	KHz
		10V to 15V	2, 3	+25°C	-	1	KHz

นี่เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications CD4060BMS

TABLE 3. ELECTRICAL PERFORMANCE CHARACTERISTICS (Continued)

PARAMETER	SYMBOL	CONDITIONS	NOTES	TEMPERATURE	LIMITS		UNITS
					MIN	MAX	
Input Capacitance	CIN	Any Input	1, 2	+25°C	-	7.5	pF

NOTES:

1. All voltages referenced to device GND.
2. The parameters listed on Table 3 are controlled via design or process and are not directly tested. These parameters are characterized on initial design release and upon design changes which would affect these characteristics.
3. CL = 50pF, RL = 200K, Input TR, TF < 20ns.
4. RC Oscillator applications are not recommended at supply voltages below 7V for RX < 50k&.

TABLE 4. POST IRRADIATION ELECTRICAL PERFORMANCE CHARACTERISTICS

PARAMETER	SYMBOL	CONDITIONS	NOTES	TEMPERATURE	LIMITS		UNITS
					MIN	MAX	
Supply Current	IDD	VDD = 20V, VIN = VDD or GND	1, 4	+25°C	-	25	µA
N Threshold Voltage	VNTH	VDD = 10V, ISS = -10µA	1, 4	+25°C	-2.8	-0.2	V
N Threshold Voltage Delta	-VTN	VDD = 10V, ISS = -10µA	1, 4	+25°C	-	µ1	V
P Threshold Voltage	VPTH	VSS = 0V, IDD = 10µA	1, 4	+25°C	0.2	2.8	V
P Threshold Voltage Delta	-VTP	VSS = 0V, IDD = 10µA	1, 4	+25°C	-	µ1	V
Functional	F	VDD = 18V, VIN = VDD or GND VDD = 3V, VIN = VDD or GND	1	+25°C	VOH > VDD/2	VOL < VDD/2	V
Propagation Delay Time	TPHL TPLH	VDD = 5V	1, 2, 3, 4	+25°C	-	1.35 x +25°C Limit	ns

- NOTES: 1. All voltages referenced to device GND. 2. CL = 50pF, RL = 200K, Input TR, TF < 20ns. 3. See Table 2 for +25°C limit. 4. Read and Record

TABLE 5. BURN-IN AND LIFE TEST DELTA PARAMETERS +25°C

PARAMETER	SYMBOL	DELTA LIMIT
Supply Current - MSI-2	IDD	µ1 1.0µA
Output Current (Sink)	IOL5	µ1 20% x Pre-Test Reading
Output Current (Source)	IOH5A	µ1 20% x Pre-Test Reading

TABLE 6. APPLICABLE SUBGROUPS

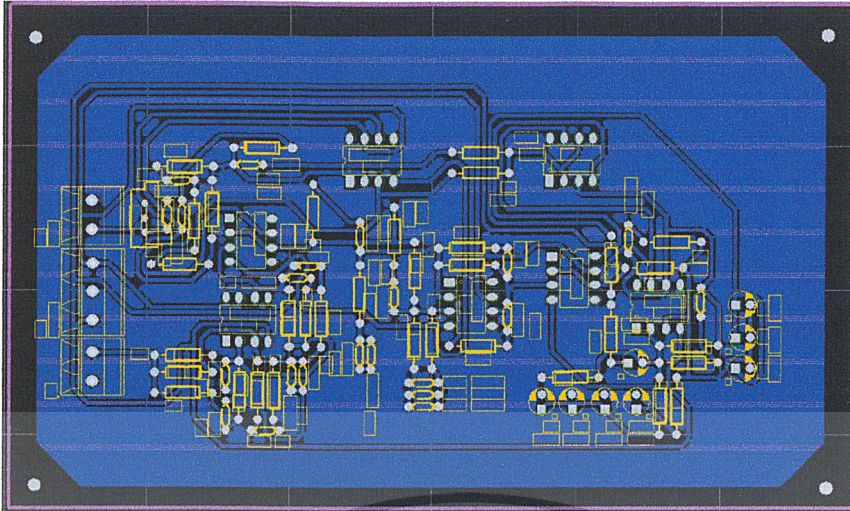
CONFORMANCE GROUP	MIL-STD-883 METHOD	GROUP A SUBGROUPS	READ AND RECORD
Initial Test (Pre Burn-In)	100% 5004	1, 7, 9	IDD, IOL5, IOH5A
Interim Test 1 (Post Burn-In)	100% 5004	1, 7, 9	IDD, IOL5, IOH5A
Interim Test 2 (Post Burn-In)	100% 5004	1, 7, 9	IDD, IOL5, IOH5A
PDA (Note 1)	100% 5004	1, 7, 9, Deltas	
Interim Test 3 (Post Burn-In)	100% 5004	1, 7, 9	IDD, IOL5, IOH5A
PDA (Note 1)	100% 5004	1, 7, 9, Deltas	
Final Test	100% 5004	2, 3, 8A, 8B, 10, 11	
Group A	Sample 5005	1, 2, 3, 7, 8A, 8B, 9, 10, 11	
Group B	Subgroup B-5	1, 2, 3, 7, 8A, 8B, 9, 10, 11, Deltas	Subgroups 1, 2, 3, 9, 10, 11
	Subgroup B-6	1, 7, 9	
Group D	Sample 5005	1, 2, 3, 8A, 8B, 9	Subgroups 1, 2, 3

ภาคผนวก ค.

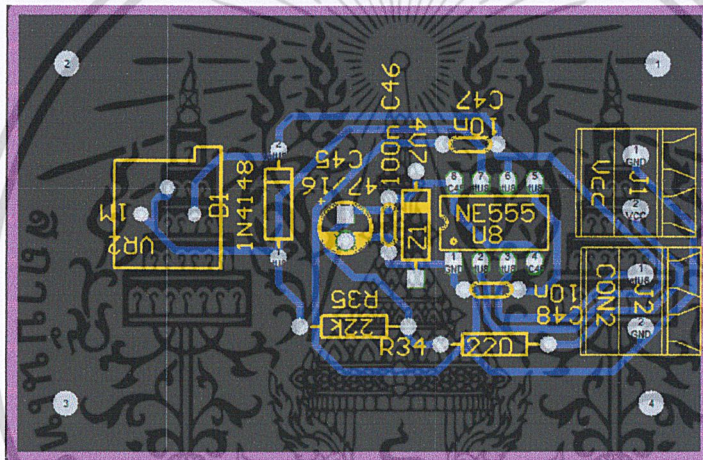
แผงวงจรพิมพ์ (Printed Circuit Board)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรที่ได้จากการออกแบบ



วงจรอินพุต

