

**สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง**

**ตัวแปลงผลต่างแรงดันเป็นความถี่โดยใช้วงจรสายพานกระแสร่นที่สอง  
และเซต-รีเซตแลตช์**

**DIFFERENTIAL VOLTAGE-TO-FREQUENCY CONVERTER  
USING CCIIs AND S-R LATCH**



สาขา.....  
เลขทะเบียน **117105**  
วันเดือนปี **23 ส.ย. 2554**

b.....  
i.....

**วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต**

**สาขาวิชาวิศวกรรมการวัดคุม**

**คณะวิศวกรรมศาสตร์**

**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**

**พ.ศ. 2553**

**KMITL-2010-EN-M-060-132**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DIFFERENTIAL VOLTAGE-TO-FREQUENCY CONVERTER  
USING CCMs AND S-R LATCH**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN INSTRUMENTATION ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2010**

**KMITL-2010-EN-M-060-132**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2010**


**FACULTY OF ENGINEERING**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG** ให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์    ตัวแปลงผลต่างแรงดันเป็นความถี่โดยใช้วงจรสายพานกระแสรูนที่สองและเซต-รีเซตแลตช์  
Thesis Title    Differential Voltage - to - Frequency Converter Using CCIIs and S - R Latch  
นักศึกษา    นายทักษิณ แสงสุวรรณ  
รหัสประจำตัว    51060811  
ปริญญา    วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา    วิศวกรรมการวัดคุม  
อาจารย์ที่ปรึกษาวิทยานิพนธ์    ผศ.ดร.อัมพวัน จุลเสรีวงศ์  
หมายเลขวิทยานิพนธ์    KMITL-2010-EN-M-060-132

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.ฟูศักดิ์	ชีวิสุวิทย์	
รศ.ดร.วันชัย	จิ๋วรุจา	
ดร.อนุชา	แก้วพุดสุข	
รศ.ดร.ไสว	พงศ์สวัสดิ์	
ผศ.ดร.อัมพวัน	จุลเสรีวงศ์	

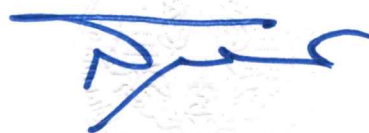
วัน / เดือน / ปี ที่สอบ    วันศุกร์ที่ 17 กันยายน พ.ศ. 2553    เวลา 10.00-12.00 น.

สถานที่สอบ    ณ อาคาร A ชั้น 3 ห้องประชุม 4

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร.สุชัยวีร์ สุวรรณสวัสดิ์)

คณบดี คณะวิศวกรรมศาสตร์

วันที่ 17 กันยายน พ.ศ. 2553



เอกสารนี้เป็นเอกสารที่ออกให้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ เว้นแต่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>หัวข้อวิทยานิพนธ์</b>	ตัวแปลงผลต่างแรงดันเป็นความถี่โดยใช้วงจรสายพานกระแส รูนที่สองและเซต-รีเซตแลตซ์
<b>นักศึกษา</b>	นายทักษิณ แสงสุวรรณ
<b>รหัสนักศึกษา</b>	51060811
<b>ปริญญา</b>	วิศวกรรมศาสตรมหาบัณฑิต
<b>สาขาวิชา</b>	วิศวกรรมการวัดคุม
<b>พ.ศ.</b>	2553
<b>อาจารย์ที่ปรึกษาวิทยานิพนธ์</b>	ผศ.ดร.อัมพวัน จุลเสรีวงศ์

### บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอเทคนิคอย่างง่ายที่ใช้อุปกรณ์ที่หาซื้อได้ในท้องตลาดในการสังเคราะห์ตัวแปลงผลต่างแรงดันเป็นความถี่ ตัวแปลงสัญญาณที่ได้นำเสนอถูกออกแบบโดยใช้วงจรสายพานกระแสรูนที่สองพร้อมกับเซต-รีเซตแลตซ์ เพื่อสร้างสัญญาณเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างระหว่างค่าแรงดันอินพุตทั้งสอง อัตราขยายของตัวแปลงสัญญาณสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าตัวต้านทานเพียงแคตัวเดียว ผลการทดลองสามารถยืนยันได้ถึงการทำงานที่ดีของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอ เพื่อเป็นการแสดงให้เห็นถึงประโยชน์ในการใช้งานของตัวแปลงสัญญาณที่นำเสนอ จึงได้ยกตัวอย่างการประยุกต์ใช้งานกับวงจรบริดจ์ และวงจรเฟสล็อกคูล

<b>Thesis Title</b>	Differential Voltage-to-Frequency Converter Using CCII <sub>s</sub> and S-R Latch
<b>Student</b>	Mr. Thaksin Sangsuwan
<b>Student ID.</b>	51060811
<b>Degree</b>	Master of Engineering
<b>Program</b>	Instrumentation Engineering
<b>Year</b>	2010
<b>Thesis Advisor</b>	Asst. Prof. Dr. Amphawan Julsereewong

### ABSTRACT

This thesis presents a simple technique based on commercial devices to realize differential voltage-to-frequency converter. The proposed converter is designed using second-generation current conveyors in connection with Set-Reset latch to generate the oscillating output signal whose frequency is proportional to the difference between two input voltages. The converter gain can be easily adjusted through the variation of a single resistor. Experimental results are given to confirm the good operation of the proposed differential voltage-to-frequency converter. Application examples showing the usefulness of the proposed oscillator in bridge circuit and phase-locked loop frequency synthesizer are also introduced.

## กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จลุล่วงด้วยดี ด้วยความรู้ ความศรัทธาเริ่ม คำแนะนำและคำปรึกษาในการแก้ไขปัญหาต่าง ๆ อย่างทุ่มเทจาก ผศ.ดร.อัมพวัน จุลเสวีวงศ์ ซึ่งเป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ ผู้เขียนรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณ รศ.ประสิทธิ์ จุลเสวีวงศ์ อาจารย์ประจำสาขาวิชาวิศวกรรมการวัดและควบคุม ที่ได้ให้การสนับสนุน และให้กำลังใจ ตลอดจนให้คำปรึกษาในทุก ๆ ด้าน

ขอกราบขอบพระคุณ รศ.จิระศักดิ์ ชาวงูฒิธรรม อาจารย์ประจำภาควิชาวิศวกรรมเครื่องมื่อวัดและอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่เป็นแรงผลักดันให้ผู้เขียนได้ศึกษาต่อในระดับปริญญาโท นี้

ขอกราบขอบพระคุณ อาจารย์โยทกา ชมภูศรี หัวหน้าภาควิชาวิศวกรรมเครื่องมื่อวัดและอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ได้กรุณาเอื้อเฟื้ออุปกรณ์เครื่องมื่อและสถานที่ในการร่วมทำวิจัย

ขอกราบขอบพระคุณ อาจารย์คณูชา ประเสริฐสม อาจารย์ประจำสาขาวิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ได้ให้การสนับสนุน และให้กำลังใจ ตลอดจนให้คำปรึกษาในทุก ๆ ด้าน

ขอขอบคุณ คุณอภิษฎ์ ฤกษ์รัตน์ เจ้าหน้าที่ห้องปฏิบัติการ สาขาวิชาวิศวกรรมการวัดคุม ที่ให้คำปรึกษาที่ดี และให้การสนับสนุนอุปกรณ์ที่ใช้ในระหว่างการทำวิทยานิพนธ์นี้

สุดท้ายขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่รัก ห่วงใย และให้การสนับสนุนในการศึกษาด้วยดีมาโดยตลอด รวมทั้งญาติ พี่ น้อง และเพื่อน ๆ ที่เป็นกำลังใจ พร้อมทั้งให้ความช่วยเหลือในด้านต่าง ๆ แก่ผู้เขียนมาโดยตลอด

ทักษิณ แสงสุวรรณ

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์.....	2
1.4 ขอบเขตวิทยานิพนธ์.....	3
1.5 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 หลักการพื้นฐานและวงจรร้อย.....	4
2.1 กล่าวนำ.....	4
2.2 หลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่.....	4
2.2.1 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่.....	4
2.2.2 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ.....	5
2.3 วงจรร้อยที่ใช้ในการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่.....	6
2.3.1 วงจรสายพานกระแสรูนที่สอง.....	6
2.3.1.1 วงจรสายพานกระแสรูนที่สองชนิดบวก.....	8
2.3.1.2 วงจรสายพานกระแสรูนที่สองชนิดลบ.....	8
2.3.2 วงจรแปลงผลต่างแรงดันเป็นกระแส.....	10
2.3.2.1 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1.....	10
2.3.2.2 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2.....	11
2.3.2.3 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3.....	13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ (ต่อ)

หน้า

2.3.3	วงจรตามกระแส.....	14
2.3.3.1	วงจรตามกระแสที่สร้างจากวงจรสายพานกระแสรูนที่สอง.....	15
2.3.3.2	วงจรตามกระแสสองเอาต์พุต.....	16
2.3.4	วงจรเซต-รีเซตแลตช์.....	18
2.3.4.1	$\bar{S} - \bar{R}$ Latch.....	18
2.3.4.2	S - R Latch.....	20
2.4	บทสรุป.....	23
บทที่ 3	ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ.....	24
3.1	กล่าวนำ.....	24
3.2	ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	24
3.3	สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	29
3.4	ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2.....	30
3.5	สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2.....	31
3.6	ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3.....	32
3.7	สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3.....	32
3.8	ผลการทดลอง.....	34
3.8.1	ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	34
3.8.2	ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2.....	38
3.8.3	ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3.....	43
3.9	บทสรุป.....	46
บทที่ 4	การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่.....	47
4.1	กล่าวนำ.....	47
4.2	การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรบริดจ์.....	47
4.3	ผลการทดลองการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรบริดจ์.....	48
4.4	การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรเฟสล็อกคูล.....	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
4.5 ผลการทดลองการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรเฟสล็อคลูป.....	52
4.6 บทสรุป.....	53
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	54
5.1 สรุปผลการวิจัย.....	54
5.2 ข้อเสนอแนะในการทำวิจัยต่อ.....	54
เอกสารอ้างอิง.....	55
ภาคผนวก.....	57
ภาคผนวก ก การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็น ความถี่แบบที่ 1 .....	58
ภาคผนวก ข การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็น ความถี่แบบที่ 2 .....	63
ภาคผนวก ค การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็น ความถี่แบบที่ 3 .....	65
ภาคผนวก ง บทความวิจัยที่ได้รับการตีพิมพ์.....	71
ประวัติผู้เขียน.....	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
2.1 ตารางความจริงที่ได้จากวงจร $\bar{S} - \bar{R}$ Latch.....	19
2.2 ตารางความจริงของวงจร $\bar{S} - \bar{R}$ Latch ที่นำไปใช้งาน.....	20
2.3 ตารางความจริงที่ได้จากวงจร S-R Latch.....	22
2.4 ตารางความจริงของวงจร S - R Latch ที่นำไปใช้งาน.....	22



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1 ตัวแปลงผลต่างแรงดันเป็นความถี่.....	4
2.2 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ.....	5
2.3 สัญลักษณ์ของวงจรสายพานกระแสรูนที่สอง.....	6
2.4 สัญลักษณ์ของวงจรสายพานรูนที่สองชนิดบวก.....	8
2.5 สัญลักษณ์และการสร้างวงจรสายพานกระแสรูนที่สองชนิดลบ.....	9
2.6 วงจรแปลงผลต่างแรงดันเป็นกระแส.....	10
2.7 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1.....	10
2.8 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1 เมื่อพิจารณาความต้านทานแฝง.....	11
2.9 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2.....	11
2.10 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 เมื่อพิจารณาความต้านทานแฝง.....	12
2.11 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3.....	13
2.12 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3 เมื่อพิจารณาความต้านทานแฝง.....	13
2.13 สัญลักษณ์ของวงจรตามกระแส.....	14
2.14 วงจรตามกระแสที่สร้างจากวงจรสายพานกระแสรูนที่สอง.....	15
2.15 วงจรตามกระแสสองเอาต์พุต.....	16
2.16 วงจรตามกระแสสองเอาต์พุตที่สร้างจากวงจรสายพานกระแสรูนที่สอง.....	17
2.17 $\bar{S} - \bar{R}$ Latch ที่สร้างจากแนนด์เกต.....	18
2.18 การทำงานของ $\bar{S} - \bar{R}$ Latch.....	18
2.19 S-R Latch ที่สร้างจากนอร์เกต.....	20
2.20 การทำงานของ S-R Latch.....	21
3.1 บล็อกการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	24
3.2 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	25
3.3 สัญญาณแรงดันแบบเป็นคาบที่โนดต่างๆ ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1.....	26
3.4 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เมื่อพิจารณาความต้านทานแฝง.....	29
3.5 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2.....	30
3.6 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อพิจารณาความต้านทานแฝง.....	31
3.7 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3.....	32
3.8 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อพิจารณาความต้านทานแฝง.....	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.9 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เมื่อผลต่างแรงดันอินพุตเท่ากับ 100 mV.....	35
3.10 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 .....	36
3.11 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อผลต่างแรงดันอินพุตเท่ากับ 100 mV.....	39
3.12 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 .....	40
3.13 การเปรียบเทียบความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 กับแบบที่ 2 .....	41
3.14 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อผลต่างแรงดันอินพุตเท่ากับ 100 mV.....	44
3.15 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 .....	45
4.1 การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรถรดิจ .....	47
4.2 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อค่าความต้านทานที่เปลี่ยนแปลงเท่ากับ 5 $\Omega$ .....	49
4.3 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและค่าความต้านทานที่เปลี่ยนแปลง.....	50
4.4 บล็อกการทำงานของวงจรเฟสล็อคลูป.....	51
4.5 วงจรการทำงานของวงจรเฟสล็อคลูป .....	51
4.6 ผลการวัดของวงจรเฟสล็อคลูปที่ $N = 4$ .....	52
4.7 ผลการวัดของวงจรเฟสล็อคลูปที่ $N = 8$ .....	52
ก.1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เมื่อพิจารณาความต้านทานแฝง.....	58
ข.1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อพิจารณาความต้านทานแฝง.....	63
ค.1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อพิจารณาความต้านทานแฝง.....	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ตัวแปลงแรงดันเป็นความถี่ (Voltage-to-Frequency Converter: VFC) เป็นวงจรที่ใช้กันอย่างกว้างขวางและมีความสำคัญมากอีกวงจรหนึ่งในระบบการวัดและส่งข้อมูลทางไกล (Telemetry) และระบบการสื่อสารที่ได้มีการพัฒนาโครงสร้างอย่างต่อเนื่อง [1-4] หลักการออกแบบวงจรที่ได้นำเสนอในบทความวิจัย [1-2] มุ่งเน้นที่จะสังเคราะห์ตัวแปลงแรงดันเป็นความถี่ที่สามารถต่อใช้ร่วมกับวงจรบริดจ์ (Bridge Circuit) ซึ่งใช้ในการตรวจวัดการเปลี่ยนแปลงที่มีเพียงเล็กน้อยของความต้านทานหรืออิมพีแดนซ์ที่ต้องการตรวจวัด ตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย [1] ถูกออกแบบโดยใช้ออปแอมป์ (Op Amp) ต่อร่วมกับตัวต้านทานและไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) ทำให้ผลตอบสนองทางความถี่ของตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย [1] ถูกจำกัดด้วยผลตอบสนองทางความถี่ของออปแอมป์ ส่วนตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย [2] และบทความวิจัย [3] ถูกออกแบบในรูปแบบของวงจรรวม (Integrated Circuit: IC) โดยใช้เทคโนโลยีไบซีเอ็มอส (BiCMOS) และไบโพลาร์ทรานซิสเตอร์ ตามลำดับ นอกจากนี้ในบทความวิจัย [3] ได้เจาะจงเรียกชื่อวงจรที่สร้างสัญญาณเอาต์พุตที่มีการแกว่งหรือสัญญาณออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างแรงดันอินพุตทั้งสองของวงจรว่า “ตัวแปลงผลต่างแรงดันเป็นความถี่ (Differential Voltage-to-Frequency Converter: dVFC)” ตัวแปลงที่นำเสนอในบทความวิจัย [3] ถูกออกแบบโดยใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ที่สามารถใช้งานกับแหล่งจ่ายไฟแรงดันต่ำและสามารถควบคุมค่าออฟเซตของความถี่ (Frequency Offset) นอกจากนี้ยังสามารถปรับค่าความถี่ของการออสซิลเลตได้ด้วยการปรับค่าตัวเก็บประจุที่ต่อรวมในวงจรเพียงแคตัวเดียวตัวแปลงแรงดันเป็นความถี่ที่ดีควรมีความเป็นเชิงเส้น [5] อย่างไรก็ตามในบทความวิจัย [3] และบทความวิจัย [5] ยังมีโครงสร้างที่ยู่งยากซึ่งตัวแปลงแรงดันเป็นความถี่ที่ดีควรมีโครงสร้างที่ง่ายและมีขนาดเล็ก [6-10]

วัตถุประสงค์ของการทำวิจัยนี้เป็นการนำเสนอตัวแปลงผลต่างแรงดันเป็นความถี่ที่มีโครงสร้างอย่างง่าย โดยใช้วงจรรวมหรือไอซีสำเร็จรูปที่มีขายในท้องตลาด ซึ่งมีหลักการคล้ายกับออสซิลเลเตอร์ที่ถูกควบคุมด้วยแรงดันในบทความวิจัย [4] โดยใช้วงจรรายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor: CCII) ต่อร่วมกับ เซต-รีเซตแลตช์ (Set-Reset Latch) เพื่อสร้างสัญญาณแรงดันเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างระหว่างค่าแรงดันอินพุตทั้งสอง แต่ในวิทยานิพนธ์นี้ได้พัฒนาหลักการออกแบบวงจรเพื่อรองรับกับสัญญาณอินพุตในรูปแบบของผลต่างแรงดันที่มีขนาดเล็ก สำหรับการทดสอบสมรรถนะของ

เอกรังสรรค์  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอในวิทยานิพนธ์เล่มนี้ ได้ทำการทดสอบโดยการต่อวงจรลงแผ่นทดลอง เพื่อเป็นการยืนยันถึงฟังก์ชันในการทำงานว่ามีความสอดคล้องเป็นไปตามหลักการที่นำเสนอ

## 1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่ที่มีโครงสร้างอย่างง่ายโดยใช้ไอซีสำเร็จรูป ที่สามารถรองรับสัญญาณอินพุตในรูปของผลต่างแรงดันที่มีขนาดเล็ก อีกทั้งสามารถปรับเปลี่ยนค่าอัตราขยายของตัวแปลงสัญญาณ (Converter Gain) ได้ง่าย

วัตถุประสงค์ของการทำวิจัย คือ เพื่อศึกษาแนวทางและหลักการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่โดยใช้วงจรถ่ายพาดกระแสรุ่นที่สอง ต่อกับเซต-รีเซตแลตซ์ เพื่อสร้างสัญญาณแรงดันเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างระหว่างค่าแรงดันอินพุตทั้งสอง

## 1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์

จากการติดตามผลงานวิจัยและสิ่งตีพิมพ์ทั้งในระดับชาติและระดับนานาชาติที่เกี่ยวข้องกับตัวแปลงแรงดันเป็นความถี่ที่เคยมีผู้นำเสนอก่อนหน้านี้ [1] ถูกออกแบบโดยใช้ออปแอมป์ ต่อกับตัวต้านทานและไบโพลาร์ทรานซิสเตอร์ ทำให้ผลตอบสนองทางความถี่ของตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย [1] ถูกจำกัดด้วยผลตอบสนองทางความถี่ของออปแอมป์ และเนื่องจากโครงสร้างของบทความวิจัย [1] มีความซับซ้อน ดังนั้นจึงได้มีการนำเสนอตัวแปลงแรงดันเป็นความถี่ที่มีโครงสร้างที่ง่ายและใช้อุปกรณ์สำเร็จรูปที่หาซื้อได้ง่าย [6-10] แต่อย่างไรก็ตามในบทความที่กล่าวมาข้างต้น เป็นวงจรที่ถูกออกแบบให้รองรับกับสัญญาณอินพุตที่เป็นสัญญาณแรงดันเท่านั้น ในวิทยานิพนธ์นี้จึงได้พัฒนาตัวแปลงผลต่างแรงดันเป็นความถี่ที่รองรับสัญญาณอินพุตในรูปของผลต่างแรงดันที่มีขนาดเล็กได้

## 1.4 ขอบเขตวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ ได้นำเสนอวงจรที่สร้างสัญญาณเอาต์พุตที่มีการแกว่ง หรือสัญญาณออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างแรงดันอินพุตทั้งสองของวงจร โดยเจาะจงเรียกวงจรนี้ว่า “ตัวแปลงผลต่างแรงดันเป็นความถี่” หรือ dVFC โดยมีหลักการคล้ายกับบทความวิจัย [4] แต่ในวิทยานิพนธ์นี้ได้พัฒนาแนวคิดนี้เพื่อนำเสนอการออกแบบวงจรที่มีโครงสร้างอย่างง่ายและใช้อุปกรณ์ที่หาซื้อได้ง่ายตามท้องตลาดโดยใช้วงจรสายพานกระแสรูนที่สองต่อร่วมกับเซต-รีเซตแลตช์ เพื่อสร้างสัญญาณเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับแรงดันอินพุต อัตราขยายของตัวแปลงสัญญาณสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าความต้านทานเพียงแคตัวเดียว

## 1.5 รายละเอียดของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บท ด้วยกันคือ

บทที่ 1 บทนำ เป็นการกล่าวถึง ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ การนำเสนอลักษณะใหม่ของวิทยานิพนธ์ ขอบเขตของการวิจัย และรายละเอียดของวิทยานิพนธ์

บทที่ 2 เป็นการกล่าวถึง หลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่ และวงจรรย่อย

บทที่ 3 เป็นการกล่าวถึง ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 และผลการทดลองของทั้ง 3 แบบ

บทที่ 4 เป็นการกล่าวถึง การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่

บทที่ 5 เป็นบทสุดท้ายที่กล่าวถึง บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ

ในส่วนสุดท้ายของวิทยานิพนธ์เป็นส่วนของภาคผนวก ซึ่งได้รวบรวมการวิเคราะห์สมการต่าง ๆ ของแต่ละบท รวมทั้งบทความวิจัยที่ได้รับการตีพิมพ์ ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1

ภาคผนวก ข การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2

ภาคผนวก ค การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3

ภาคผนวก ง บทความวิจัยที่ได้รับการตีพิมพ์

## บทที่ 2

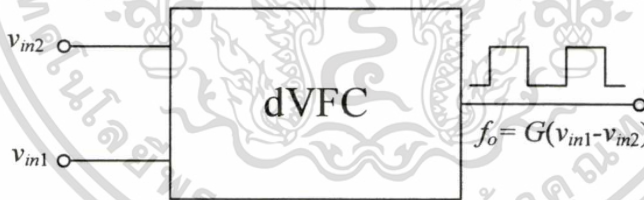
# หลักการพื้นฐานและวงจรย่อย

### 2.1 กล่าวนำ

บทนี้จะกล่าวถึงหลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่ คุณสมบัติของวงจรสายพานกระแสรูนที่สอง ซึ่งวงจรสายพานกระแสรูนที่สองนี้จะป็นอุปกรณ์แอกทีฟหลักในการออกแบบวงจรย่อยต่าง ๆ ที่ใช้ในการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่ได้แก่ วงจรแปลงผลต่างแรงดันเป็นกระแส (Differential Voltage-to-Current Converter: dVCC) วงจรตามกระแส (Current Follow: CF) และวงจรตามกระแสสองเอาต์พุต (Dual - Output Current Follower: DO-CF) วงจรย่อยอีกวงจรหนึ่งที่สำคัญคือ วงจรเซต-รีเซตแอสแตซ์ และในบทนี้ยังกล่าวถึงหลักการทำงานของแต่ละวงจร ซึ่งเนื้อหาในบทนี้เป็นพื้นฐานที่จะนำไปใช้ในการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่ที่น่าสนใจในวิทยานิพนธ์เล่มนี้

### 2.2 หลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่

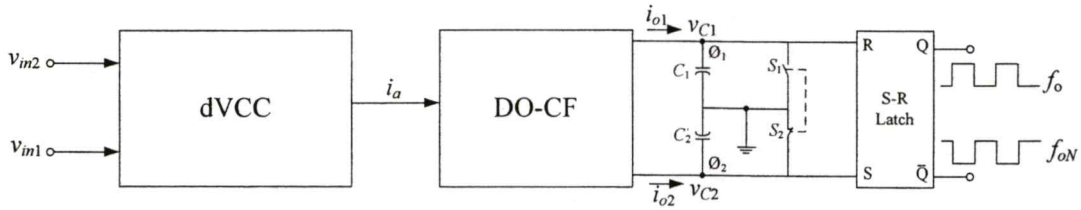
#### 2.2.1 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่



รูปที่ 2.1 ตัวแปลงผลต่างแรงดันเป็นความถี่

รูปที่ 2.1 แสดงหลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่ เมื่อผ่านวงจรแปลงผลต่างแรงดันเป็นความถี่ (dVFC) ที่รองรับกับสัญญาณแรงดันอินพุต คือ  $v_{in1}$  และ  $v_{in2}$  จะได้สัญญาณเอาต์พุตที่มีการแกว่ง หรือ การออสซิลเลตด้วยค่าความถี่  $f_o$  ที่เป็นสัดส่วนกับผลต่างแรงดันอินพุตทั้งสอง ( $v_{in1} - v_{in2}$ ) โดยมีค่า  $G$  เป็นค่าคงที่ของการแปรผัน ซึ่งค่า  $G$  นี้ถูกออกแบบให้สามารถปรับเปลี่ยนค่าให้เหมาะสมกับช่วงความถี่ที่ต้องการได้

## 2.2.2 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ



รูปที่ 2.2 แนวคิดของตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ

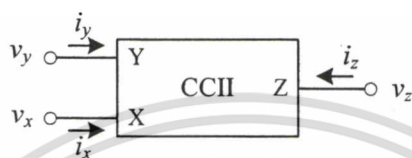
รูปที่ 2.2 แสดงแนวคิดพื้นฐานของวงจรที่นำเสนอ โดยมี  $v_{in1}$  และ  $v_{in2}$  เป็นแรงดันอินพุตต่อเข้ากับวงจรแปลงผลต่างแรงดันเป็นกระแส (dVCC) โดยค่ากระแสที่ได้จาก dVCC สมมติให้เป็นกระแส  $i_a$  โดยกระแส  $i_a$  จะต่อเข้ากับวงจรตามกระแสสองเอาต์พุต (DO-CF) เพื่อทำการแปลงกระแส  $i_a$  ให้เป็นกระแส  $i_{o1}$  และ  $i_{o2}$  โดยค่ากระแส  $i_{o1}$  และ  $i_{o2}$  ที่ได้จาก DO-CF จะมีค่าเท่ากัน โดยกระแส  $i_{o1}$  จะไหลไปยังตัวเก็บประจุ  $C_1$  ทำให้เกิดแรงดันตกคร่อม  $v_{C1}$  ส่วนกระแส  $i_{o2}$  จะไหลไปยังตัวเก็บประจุ  $C_2$  ทำให้เกิดแรงดันตกคร่อม  $v_{C2}$  โดยที่ตัวเก็บประจุ  $C_1$  และตัวเก็บประจุ  $C_2$  ต่อขนานอยู่กับสวิตช์  $S_1$  และสวิตช์  $S_2$  ตามลำดับ โดยกำหนดให้ตัวเก็บประจุ  $C_1$  มีค่าเท่ากับตัวเก็บประจุ  $C_2$  และสวิตช์  $S_1$  มีสถานะการทำงานตรงข้ามกับ สวิตช์  $S_2$  หลักการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอมีดังต่อไปนี้ สภาวะเริ่มต้นกำหนดให้ สัญญาณรีเซ็ต  $O_1 = \text{Low}$  และสัญญาณรีเซ็ต  $O_2 = \text{High}$  จะได้สภาวะเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น High และ Low ตามลำดับโดยสวิตช์  $S_1$  off และสวิตช์  $S_2$  on เนื่องจากสวิตช์  $S_1$  และสวิตช์  $S_2$  ต่ออยู่กับตัวเก็บประจุ  $C_1$  และตัวเก็บประจุ  $C_2$  ตามลำดับ ทำให้ตัวเก็บประจุ  $C_1$  เก็บประจุส่วนตัวเก็บประจุ  $C_2$  จะคายประจุทำให้แรงดัน  $v_{C2}$  ค่อย ๆ ลดลงจนทำให้สัญญาณรีเซ็ต  $O_2$  มีสถานะเป็น Low และในขณะเดียวกันแรงดัน  $v_{C1}$  ค่อย ๆ เพิ่มขึ้นจนทำให้สัญญาณรีเซ็ต  $O_1$  มีสถานะเป็น High เมื่อสัญญาณรีเซ็ต  $O_1 = \text{High}$  และสัญญาณรีเซ็ต  $O_2 = \text{Low}$  S-R Latch จะเปลี่ยนสภาวะลอจิกของสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น Low และ High ตามลำดับ และกำหนดให้เมื่อสัญญาณรีเซ็ต  $O_1$  และสัญญาณรีเซ็ต  $O_2$  เปลี่ยนสถานะจะทำให้สวิตช์  $S_1$  เปลี่ยนสถานะจาก off มาเป็น on และสวิตช์  $S_2$  เป็นสถานะจาก on มาเป็น off ดังนั้น ตัวเก็บประจุ  $C_1$  จะคายประจุส่วนตัวเก็บประจุ  $C_2$  จะเก็บประจุ เป็นผลให้แรงดัน  $v_{C1}$  ค่อย ๆ ลดลงจนทำให้สัญญาณรีเซ็ต  $O_1$  มีสถานะเป็น Low และในขณะเดียวกันแรงดัน  $v_{C2}$  ค่อย ๆ เพิ่มขึ้นจนทำให้สัญญาณรีเซ็ต  $O_2$  มีสถานะเป็น High เมื่อสัญญาณรีเซ็ต  $O_1 = \text{Low}$  และสัญญาณรีเซ็ต  $O_2 = \text{High}$  S-R Latch จะเปลี่ยนสภาวะลอจิกของสัญญาณเอาต์พุต  $v_{fo}$  เป็น High และสัญญาณเอาต์พุต  $v_{foN}$  และ Low อีกครั้ง จากการอธิบายข้างต้นจะเห็นได้ว่าสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  ที่ถูกสร้างขึ้นจากตัวแปลงสัญญาณที่ได้นำเสนอในรูปที่ 2.2 จะเป็นสัญญาณที่เกิดการออสซิลเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 วงจรย่อยที่ใช้ในการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่

ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอจะประกอบไปด้วยวงจรย่อยที่สำคัญดังนี้ วงจรสายพานกระแสรูนที่สอง วงจรแปลงผลต่างแรงดันเป็นกระแส วงจรตามกระแส วงจรตามกระแสสองเอาต์พุต และวงจรเซต-รีเซตเลดจ์ ซึ่งมีรายละเอียดดังนี้

### 2.3.1 วงจรสายพานกระแสรูนที่สอง



รูปที่ 2.3 สัญลักษณ์ของวงจรสายพานกระแสรูนที่สอง

วงจรสายพานกระแสรูนที่สอง [13] เป็นอุปกรณ์แบบสามพอร์ตที่ถูกออกแบบให้สามารถรับอินพุตที่เป็นทั้งกระแส และแรงดัน ได้โดยทั่วไปนิยมแทนด้วยสัญลักษณ์ดังรูปที่ 2.3 โดยที่พอร์ต Y มีค่าความต้านทานอินพุตสูงมาก เหมาะสำหรับอินพุตที่เป็นสัญญาณแรงดัน ส่วนพอร์ต X มีค่าความต้านทานอินพุตต่ำ เหมาะสำหรับอินพุตที่เป็นสัญญาณกระแส และที่พอร์ต Z มีค่าความต้านทานเอาต์พุตสูงมากซึ่งให้อเอาต์พุตที่เป็นสัญญาณกระแส คุณสมบัติทางอุดมคติของวงจรสายพานกระแสรูนที่สอง สามารถเขียนเป็นสมการความสัมพันธ์ในรูปของเมตริกซ์ ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.1)$$

จากสมการที่ (2.1) เมื่อแทนค่าในเมตริกซ์ จะได้สมการดังนี้

$$i_y = 0 \quad (2.2)$$

$$v_x = v_y \quad (2.3)$$

$$i_z = \pm i_x \quad (2.4)$$

สมการที่ (2.1) เป็นคุณสมบัติทางอุดมคติของวงจรสายพานกระแสรุ่นที่สอง แต่ในทางปฏิบัติแล้ว จะมีค่าความผิดพลาดเกิดขึ้นดังแสดงในสมการเมตริกซ์ดังนี้ [19]

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \delta_v & 0 & 0 \\ 0 & \pm \delta_c & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.5)$$

$\delta_v$  คือ ค่าอัตราขยายในการส่งผ่านแรงดันจากพอร์ต Y มายังพอร์ต X โดยที่  $\delta_v = 1 - \varepsilon_v$  และ

$\delta_c$  คือ ค่าอัตราขยายในการส่งผ่านกระแสจากพอร์ต X มายังพอร์ต Z โดยที่  $\delta_c = 1 - \varepsilon_c$

เมื่อ  $\varepsilon_v$  และ  $\varepsilon_c$  คือ ความผิดพลาดในการส่งผ่านแรงดันจากพอร์ต Y มายังพอร์ต X และความผิดพลาดในการส่งผ่านกระแสจากพอร์ต X มายังพอร์ต Z ตามลำดับ จากสมการที่ (2.5) เมื่อแทนค่าในเมตริกซ์ จะได้สมการดังนี้

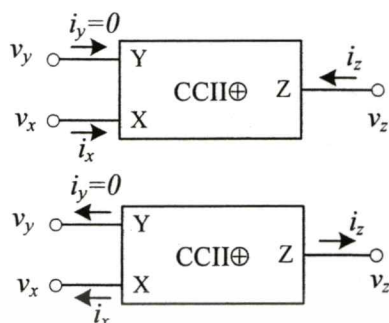
$$i_y = 0 \quad (2.6)$$

$$v_x = v_y(1 - \varepsilon_v) \quad (2.7)$$

$$i_z = \pm i_x(1 - \varepsilon_c) \quad (2.8)$$

จากสมการที่ (2.8) เครื่องหมายบวกและลบ ( $\pm$ ) แสดงถึงทิศทางการไหลของกระแสที่เข้าหรือออกจากพอร์ต Z และพอร์ต X ว่ามีทิศทางเดียวกันหรือตรงกันข้าม สำหรับวงจรสายพานกระแสรุ่นที่สองที่มีทิศทางการไหลของกระแสที่พอร์ต Z และพอร์ต X มีทิศทางเดียวกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X และกระแส  $i_z$  ไหลเข้าที่พอร์ต Z จะเรียกว่า “วงจรสายพานกระแสรุ่นที่สองชนิดบวก (CCII $\oplus$ )” และวงจรสายพานกระแสรุ่นที่สองที่มีทิศทางการไหลของกระแสที่พอร์ต Z และพอร์ต X ทิศทางตรงข้ามกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X แต่กระแส  $i_z$  ไหลออกจากพอร์ต Z จะเรียกว่า “วงจรสายพานกระแสรุ่นที่สองชนิดลบ (CCII $\ominus$ )” ซึ่งสัญลักษณ์และคุณสมบัติเฉพาะของวงจรสายพานกระแสแต่ละชนิดสามารถอธิบายได้ดังนี้

### 2.3.1.1 วงจรสายพานกระแสร่นที่สองชนิดบวก

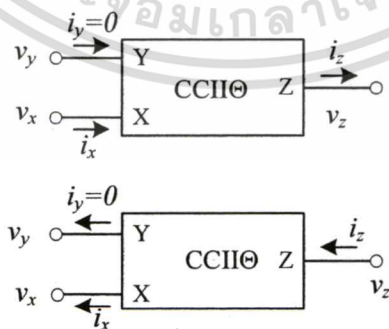


รูปที่ 2.4 สัญลักษณ์ของวงจรสายพานกระแสร่นที่สองชนิดบวก

วงจรสายพานกระแสร่นที่สองชนิดบวก (CCII⊕) แทนด้วยสัญลักษณ์ดังรูปที่ 2.4 ซึ่งทิศทางการไหลของกระแสที่เข้าหรือออกจากพอร์ต Z และพอร์ต X โดยมีทิศทางเดียวกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X กระแส  $i_z$  ก็จะไหลเข้าที่พอร์ต Z หรือ กระแส  $i_x$  ไหลออกที่พอร์ต X กระแส  $i_z$  ก็จะไหลออกที่พอร์ต Z ด้วย ซึ่งมีสมการความสัมพันธ์ดังนี้

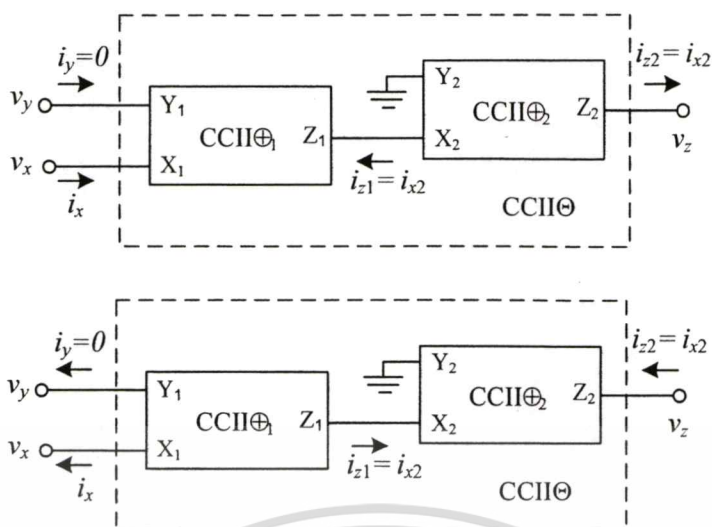
$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.9)$$

### 2.3.1.2 วงจรสายพานกระแสร่นที่สองชนิดลบ



(ก) สัญลักษณ์ของวงจรสายพานกระแสร่นที่สองชนิดลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) การสร้าง CCII⊖ จาก CCII⊕ จำนวน 2 ตัว

## รูปที่ 2.5 สัญลักษณ์และการสร้างวงจรสายพานกระแสรูนที่สองชนิดลบ

วงจรสายพานกระแสรูนที่สองชนิดลบ (CCII⊖) ในทางปฏิบัติสามารถสร้างขึ้นได้จากวงจรสายพานกระแสรูนที่สองชนิดบวก (CCII⊕) จำนวนสองตัวดังแสดงในรูปที่ 2.5 โดยพอร์ต  $X_1$  และพอร์ต  $Y_1$  ของ CCII⊕ ทำหน้าที่รับสัญญาณอินพุตของพอร์ต  $X$  และพอร์ต  $Y$  ของ CCII⊖ ตามลำดับ ถ้าสมมุติให้ทิศทางกระแสไหลเข้าที่พอร์ต  $X_1$  และพอร์ต  $Y_1$  ของ CCII⊕ จากคุณสมบัติของ CCII⊕ ในข้อที่ 2.3.1.1 จะทำให้กระแสที่พอร์ต  $Z_1$  ไหลเข้า ซึ่งพอร์ต  $Z_1$  ของ CCII⊕ ถูกต่อกับพอร์ต  $X_2$  ของ CCII⊕ ซึ่ง  $Y_2$  ต่อดงกราวด์ ทำให้แรงดันที่พอร์ต  $X_2$  มีค่าน้อยมากโดยค่าเข้าใกล้ศูนย์จากคุณสมบัติของ CCII⊕ จะสามารถกล่าวได้ว่าพอร์ต  $X_2$  มีความเหมาะสมในการรองรับกระแสอินพุต ซึ่งทิศทางของสัญญาณกระแสที่พอร์ต  $Z_1$  ไหลเข้าจะทำให้สัญญาณกระแสที่พอร์ต  $X_2$  ไหลออกที่ CCII⊕ จากคุณสมบัติของ CCII⊕ จะทำให้กระแสที่พอร์ต  $Z_2$  ไหลออก ซึ่งพอร์ต  $Z_2$  จะใช้เป็นเอาต์พุตของ CCII⊖ โดยจะเห็นได้ว่าเมื่อกระแสอินพุตไหลเข้าที่พอร์ต  $X_1$  และพอร์ต  $Y_1$  ของ CCII⊕ และกระแสเอาต์พุตที่พอร์ต  $Z_2$  ไหลออก ซึ่งตรงตามคุณสมบัติของ CCII⊖ และอีกรูปแบบหนึ่ง คือ เมื่อสมมุติให้ทิศทางกระแสไหลออกที่พอร์ต  $X_1$  และพอร์ต  $Y_1$  ของ CCII⊕ จากคุณสมบัติของ CCII⊕ ในข้อที่ 2.3.1.1 จะทำให้กระแสที่พอร์ต  $Z_1$  ไหลออก ซึ่งพอร์ต  $Z_1$  ของ CCII⊕ ถูกต่อกับพอร์ต  $X_2$  ของ CCII⊕ ซึ่ง  $Y_2$  ต่อดงกราวด์ ทำให้แรงดันที่พอร์ต  $X_2$  มีค่าน้อยมากโดยค่าเข้าใกล้ศูนย์จากคุณสมบัติของ CCII⊕ จะสามารถกล่าวได้ว่าพอร์ต  $X_2$  มีความเหมาะสมในการรองรับกระแสอินพุต ซึ่งทิศทางของสัญญาณกระแสที่พอร์ต  $Z_1$  ไหลออกจะทำให้สัญญาณกระแสที่พอร์ต  $X_2$  ไหลเข้าที่ CCII⊕ จากคุณสมบัติของ CCII⊕ จะทำให้กระแสที่พอร์ต  $Z_2$  ไหลเข้า ซึ่งพอร์ต  $Z_2$  จะใช้เป็นเอาต์พุตของ CCII⊖ โดยจะเห็นได้ว่าเมื่อกระแสอินพุตไหลออกที่

พอร์ต  $X_1$  และพอร์ต  $Y_1$  ของ  $CCII\oplus_1$  และกระแสเอาต์พุตที่พอร์ต  $Z_2$  ไหลเข้าซึ่งตรงตามคุณสมบัติของวงจรสายพานกระแสรุ่นที่สองชนิดลบ จึงสามารถเขียนสมการความสัมพันธ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.10)$$

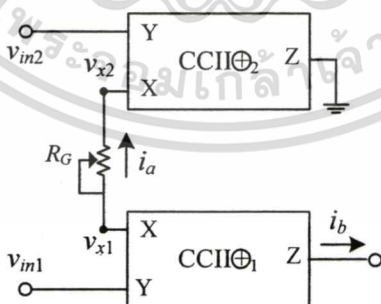
### 2.3.2 วงจรแปลงผลต่างแรงดันเป็นกระแส



รูปที่ 2.6 วงจรแปลงผลต่างแรงดันเป็นกระแส

รูปที่ 2.6 แสดงหลักการพื้นฐานของวงจรแปลงผลต่างแรงดันเป็นกระแส ที่รองรับกับสัญญาณแรงดันอินพุต  $v_{in1}$  และ  $v_{in2}$  โดยเอาต์พุตที่ได้จะอยู่ในรูปของกระแส  $i_b$  ที่เป็นสัดส่วนกับผลต่างแรงดันอินพุตทั้งสอง ( $v_{in1} - v_{in2}$ ) โดยมีค่า  $A$  เป็นอัตราขยายของวงจร

#### 2.3.2.1 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1



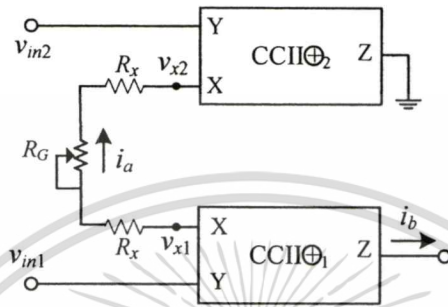
รูปที่ 2.7 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1

รูปที่ 2.7 แสดงวงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1 โดยมีแรงดัน  $v_{in1}$  และ  $v_{in2}$  เป็นอินพุตจากวงจรสามารถหาค่ากระแส  $i_b$  ในทางอุดมคติ [12] ได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_b = \frac{v_{in1} - v_{in2}}{R_G} \tag{2.11}$$

จากรูปที่ 2.7 เป็นการทำงานในอุดมคติแต่ในทางปฏิบัติจะมีความต้านทานแฝงที่พอร์ต์ X ดังแสดงในรูปที่ 2.8 [19]

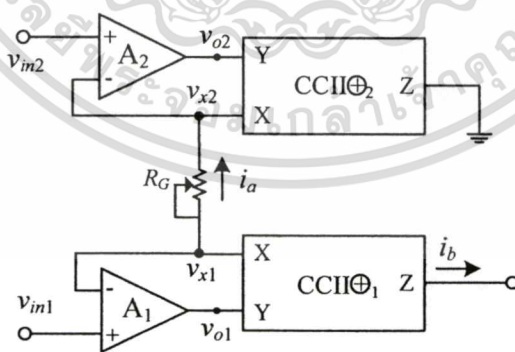


**รูปที่ 2.8** วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1 เมื่อพิจารณาความต้านทานแฝง

เมื่อพิจารณาความต้านทานแฝงที่พอร์ต์ X สามารถเขียนสมการใหม่ได้ดังนี้ [ภาคผนวก ก]

$$i_b = \frac{v_{in1} - v_{in2}}{R_G + 2R_x} \tag{2.12}$$

**2.3.2.1 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2**



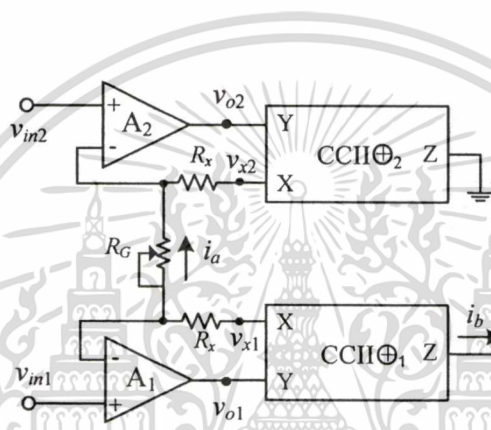
**รูปที่ 2.9** วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2

จากสมการที่ (2.12) จะเห็นได้ว่าในทางปฏิบัติค่าความต้านทานแฝงที่พอร์ต์ X จะมีผลต่อการแปลงผลต่างแรงดันเป็นกระแสของวงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1 ดังนั้นเพื่อลดผลที่เกิดจากความต้านทานแฝงที่พอร์ต์ X สามารถทำได้โดยการนำออปแอมป์มาต่อดังรูปที่ 2.9 [14] เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเรียกวจรนี้ว่า “วจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2” สำหรับสมการทางทางอุดมคติของวจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 จะมีค่าเท่ากับวจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 1 คือ

$$i_b = \frac{v_{in1} - v_{in2}}{R_G}$$

จากรูปที่ 2.9 เป็นการทำงานในอุดมคติแต่ในทางปฏิบัติจะมีความต้านทานแฝงที่พอร์ต X ดังแสดงในรูปที่ 2.10 [19]



**รูปที่ 2.10** วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 เมื่อพิจารณาความต้านทานแฝง

เมื่อพิจารณาความต้านทานแฝงที่พอร์ต X สามารถเขียนสมการใหม่ได้ดังนี้ [ภาคผนวก ข]

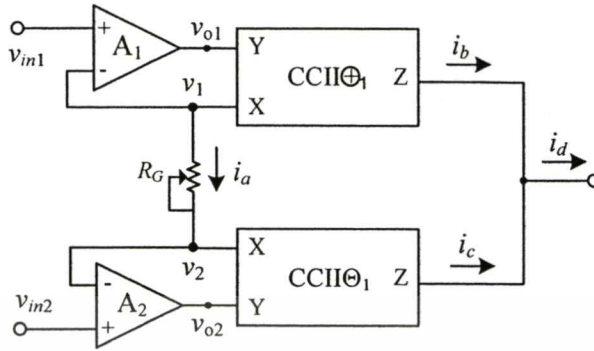
$$i_b = \frac{(v_{in1} - v_{in2}) \cdot k}{(1 + k)R_G + 2R_x} \quad (2.13)$$

เมื่อ  $k$  คือ ค่าอัตราขยายวงจรเปิดของออปแอมป์ ถ้าแทน  $k \gg 0$  ลงในสมการที่ (2.13) จะได้

$$i_b \cong \frac{v_{in1} - v_{in2}}{R_G} \quad (2.14)$$

จากสมการที่ (2.14) จะเห็นได้ว่าค่ากระแส  $i_b$  ของวจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 ในทางปฏิบัติมีค่าใกล้เคียงกับทางอุดมคติ

### 2.3.2.3 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3

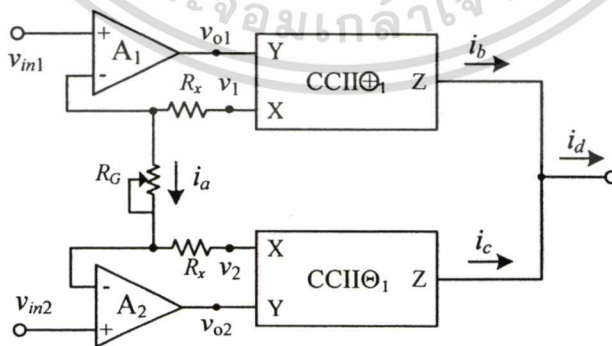


รูปที่ 2.11 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3

จากวงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 สามารถเพิ่มอัตราการแปลงผลต่างแรงดันเป็นกระแสให้เป็น 2 เท่าได้โดยการต่อวงจรดังรูปที่ 2.11 และเรียกวงจรนี้ว่า “วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3” สำหรับสมการทางทฤษฎีของวงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3 [14] มีค่าเท่ากับ

$$i_d = \frac{2(v_{in1} - v_{in2})}{R_G} \quad (2.15)$$

จากรูปที่ 2.11 เป็นการทำงานในอุดมคติแต่ในทางปฏิบัติจะมีความต้านทานแฝงที่พอร์ต X ดังแสดงในรูปที่ 2.12 [19]



รูปที่ 2.12 วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3 เมื่อพิจารณาความต้านทานแฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาความต้านทานแฝงที่พอร์ต X สามารถเขียนสมการใหม่ได้ดังนี้ [ภาคผนวก ก]

$$i_d = \frac{2(v_{in1} - v_{in2}) \cdot k}{(1+k)R_G + 2R_x} \quad (2.16)$$

ถ้าแทน  $k \gg 0$  ลงในสมการที่ (2.16) จะได้

$$i_d \cong \frac{2(v_{in1} - v_{in2})}{R_G} \quad (2.17)$$

### 2.3.3 วงจรตามกระแส



รูปที่ 2.13 สัญลักษณ์ของวงจรตามกระแส

วงจรตามกระแส ซึ่งมีสัญลักษณ์ดังรูปที่ 2.13 เป็นวงจรที่มีสองพอร์ต คือ พอร์ต X และพอร์ต Z โดยความต้านทานอินพุตที่พอร์ต X จะมีค่าต่ำมาก โดยในทางอุดมคติจะมีค่าใกล้เคียงศูนย์ ส่วนความต้านทานเอาต์พุตที่พอร์ต Z จะมีค่าสูงมาก โดยในทางอุดมคติจะมีค่าเป็นอนันต์ วงจรตามกระแสจะมีอัตราขยายกระแสเท่ากับหนึ่ง โดยเขียนสมการแสดงความสัมพันธ์ของตัวแปรต่างๆ ได้ดังนี้

$$\begin{bmatrix} i_z \\ v_z \end{bmatrix} = \begin{bmatrix} \pm 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_x \end{bmatrix} \quad (2.18)$$

จากสมการที่ (2.18) เครื่องหมายบวกและลบ ( $\pm$ ) แสดงถึงทิศทางการไหลของกระแสที่เข้าหรือออกจากพอร์ต Z และพอร์ต X ว่ามีทิศทางเดียวกันหรือตรงกันข้าม ตามลำดับ สำหรับวงจรตามกระแสที่มีทิศทางการไหลของกระแสที่พอร์ต Z และพอร์ต X มีทิศทางเดียวกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X และกระแส  $i_z$  ไหลเข้าที่พอร์ต Z จะเรียกว่า “วงจรตามกระแสชนิดบวก (CF $\oplus$ )” และวงจรตามกระแสที่มีทิศทางการไหลของกระแสที่พอร์ต Z และพอร์ต X ทิศทางตรงข้ามกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X แต่กระแส  $i_z$  ไหลออกจากพอร์ต Z จะเรียกว่า “วงจรตามกระแสชนิดลบ (CF $\ominus$ )”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.3.1 วงจรตามกระแสที่สร้างจากวงจรสายพานกระแสรุ่นที่สอง



(ก) วงจรตามกระแสชนิดบวก (CF⊕)



(ข) วงจรตามกระแสชนิดลบ (CF⊕)

#### รูปที่ 2.14 วงจรตามกระแสที่สร้างจากวงจรสายพานกระแสรุ่นที่สอง

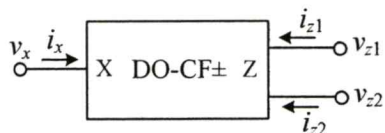
จากรูปที่ 2.14(ก) แสดงการสร้างวงจร CCII⊕ ให้ทำงานเป็นวงจรสายตามกระแสชนิดบวก (CF⊕) จากคุณสมบัติของ CCII⊕ ในข้อที่ 2.3.1.1 เมื่อต่อพอร์ต Y ลงกราวด์จะทำให้พอร์ต X มีแรงดันต่ำมากหรือมีค่าใกล้เคียงศูนย์ จึงทำให้พอร์ต X เหมาะสมที่รองรับสัญญาณกระแสอินพุต และมีคุณสมบัติตรงตาม CF⊕ และอีกคุณสมบัติของ CCII⊕ ที่ว่าทิศทางกระแสที่พอร์ต X และพอร์ต Z มีทิศทางเดียวกันทำให้การต่อวงจร CCII⊕ ดังรูปที่ 2.14(ก) CCII⊕ สามารถทำงานตรงตามคุณสมบัติของ CF⊕ ซึ่งความสัมพันธ์ของพอร์ตสามารถเขียนได้ดังนี้

$$\begin{bmatrix} i_z \\ v_z \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_x \end{bmatrix} \quad (2.19)$$

ในทำนองเดียวกันเมื่อต้องการสร้าง CCII ให้ทำงานเป็นวงจรสายตามกระแสชนิดลบ (CF⊖) ซึ่งได้แสดงวิธีการสร้างไว้ในรูปที่ 2.14(ข) โดยจะใช้วิธีเดียวกับการสร้าง CF⊕ โดยเปลี่ยนเพียงชนิดของ CCII⊕ เป็น CCII⊖ ก็จะสามารถทำให้ CCII ทำงานเป็น CF⊖ ได้ ซึ่งความสัมพันธ์ของพอร์ตสามารถเขียนได้ดังนี้

$$\begin{bmatrix} i_z \\ v_z \end{bmatrix} = \begin{bmatrix} -1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_x \end{bmatrix} \quad (2.20)$$

2.3.3.2 วงจรตามกระแสสองเอาต์พุต

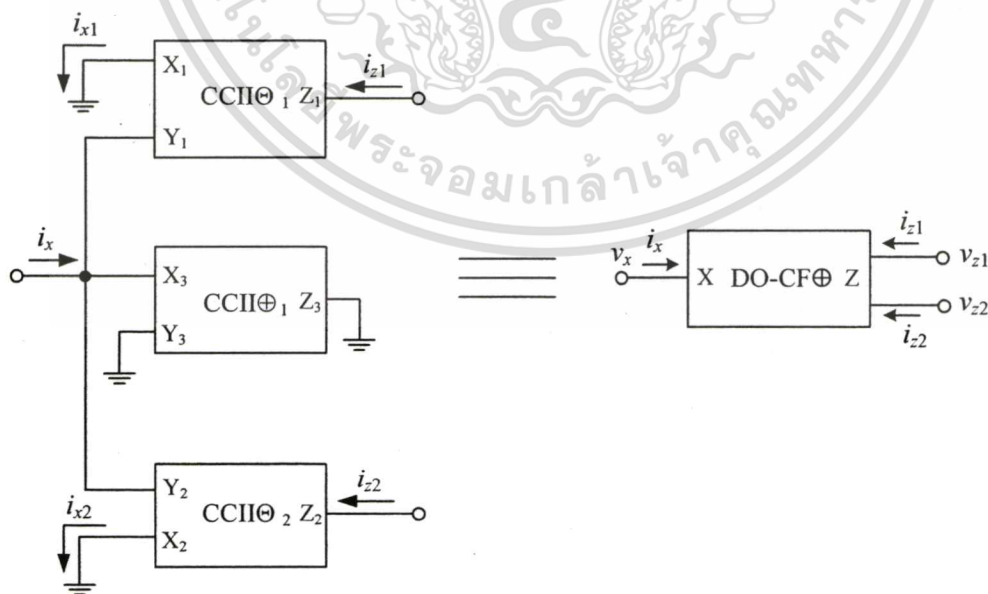


รูปที่ 2.15 วงจรตามกระแสสองเอาต์พุต

จากวงจรตามกระแสสองเอาต์พุต (DO-CF±) มีสัญลักษณ์ดังรูปที่ 2.15 ซึ่งหลักการทำงานของ DO-CF± มีหลักการคล้ายกับวงจรตามกระแส แต่ต่างกันตรงที่มีสองเอาต์พุต ซึ่งสัญญาณกระแสทั้งสองเอาต์พุตนี้มีลักษณะเหมือนกันทุกประการซึ่งสามารถเขียนความสัมพันธ์ของพอร์ต์ได้ดังนี้

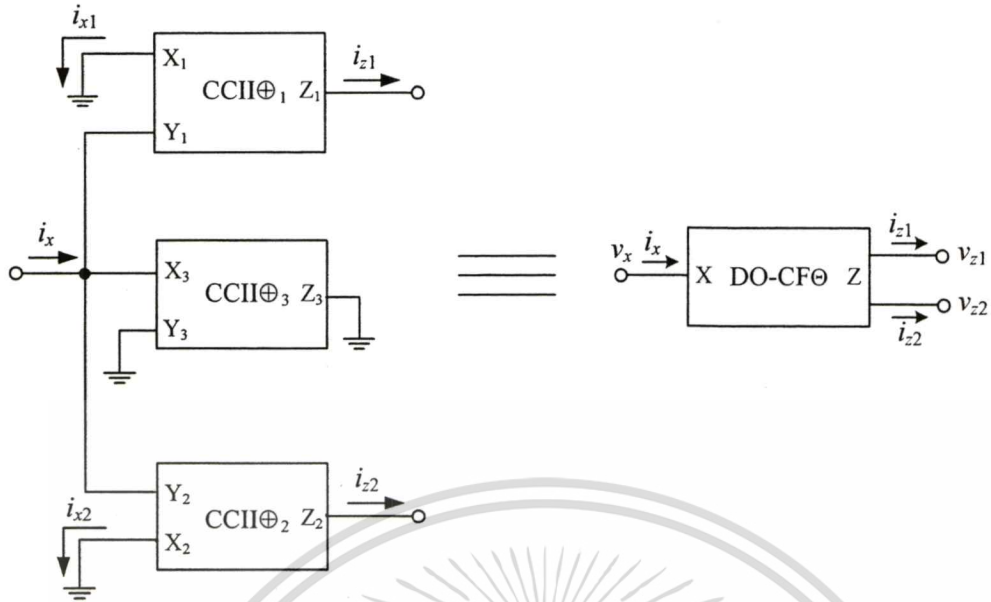
$$\begin{bmatrix} i_{z1} \\ i_{z2} \\ v_{z1} \\ v_{z2} \end{bmatrix} = \begin{bmatrix} \pm 1 & 0 \\ \pm 1 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_x \end{bmatrix} \quad (2.21)$$

ในการสร้างวงจร DO-CF⊕ และ DO-CF⊖ ด้วย CCII สามารถทำได้ดังแสดงในรูปที่ 2.16(ก) และ 2.16(ข) ตามลำดับ



(ก) วงจรตามกระแสสองเอาต์พุตชนิดบวก (DO - CF⊕)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



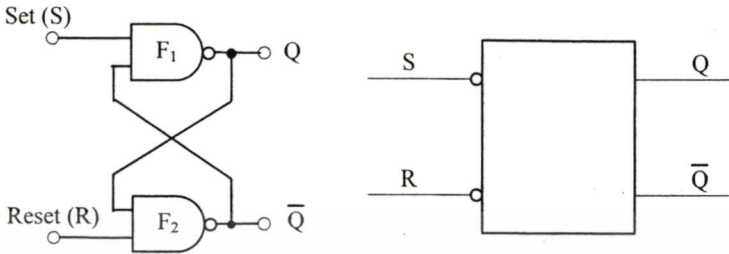
(ข) วงจรตามกระแสสองเอาต์พุตชนิดลบ (DO - CF $\ominus$ )

รูปที่ 2.16 วงจรตามกระแสสองเอาต์พุตที่สร้างจากวงจรสายพานกระแสรุ่นที่สอง

วงจรตามกระแสสองเอาต์พุต ดังที่ได้แสดงในรูปที่ 2.16 เป็นการนำ CCII จำนวนสามตัวนำมาต่อวงจรตามรูปเพื่อให้สามารถทำงานได้ตรงตามคุณสมบัติของ DO-CF โดยรูปที่ 2.16(ก) เป็นวงจรตามกระแสสองเอาต์พุตชนิดบวก (DO - CF $\oplus$ ) ซึ่งกระแส  $i_{z1}$  และกระแส  $i_{z2}$  จะมีทิศทางเป็นไปในทางเดียวกันกับกระแส  $i_x$  เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต  $X_3$  และกระแส  $i_{z1}$  และกระแส  $i_{z2}$  จะไหลเข้าที่พอร์ต  $Z_1$  และพอร์ต  $Z_2$  ตามลำดับ และวงจรที่แสดงรูปที่ 2.16(ข) เป็นวงจรตามกระแสสองเอาต์พุตชนิดลบ (DO - CF $\ominus$ ) ซึ่งกระแส  $i_{z1}$  และกระแส  $i_{z2}$  จะมีทิศทางตรงกันข้ามกับกระแส  $i_x$  เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต  $X_3$  และกระแส  $i_{z1}$  และกระแส  $i_{z2}$  จะไหลออกที่พอร์ต  $Z_1$  และพอร์ต  $Z_2$  ตามลำดับ

2.3.4 วงจรเซต-รีเซตแลตช์

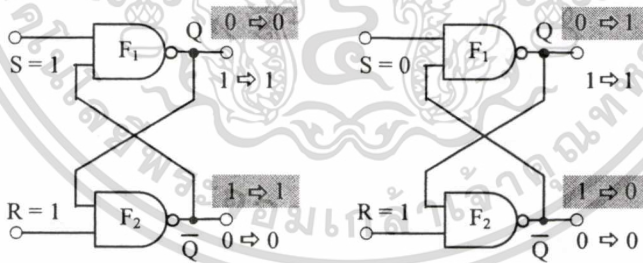
2.3.4.1  $\bar{S}$  -  $\bar{R}$  Latch



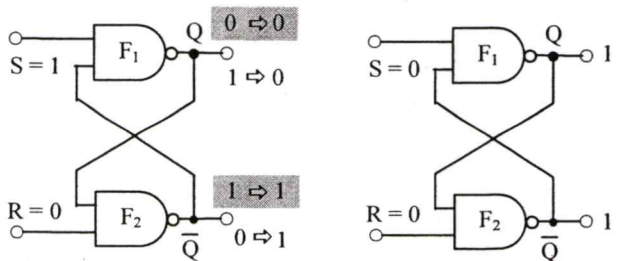
(ก.) วงจร  $\bar{S}$  -  $\bar{R}$  Latch                      (ข.) สัญลักษณ์  $\bar{S}$  -  $\bar{R}$  Latch

รูปที่ 2.17  $\bar{S}$  -  $\bar{R}$  Latch ที่สร้างจากแนนด์เกต

$\bar{S}$  -  $\bar{R}$  Latch เป็นแลตช์ที่มีอินพุตเป็นแบบ active “LOW” ลักษณะของ  $\bar{S}$  -  $\bar{R}$  Latch แสดงดังรูปที่ 2.17 [15]  $\bar{S}$  -  $\bar{R}$  Latch ประกอบด้วย 2 อินพุต คือ Set (S), Reset (R) และมี 2 เอาต์พุต คือ Q,  $\bar{Q}$  โดยเอาต์พุตจะต้องมีลอจิกตรงข้ามกันเสมอ (ถ้า  $Q = 0, \bar{Q} = 1$ , ถ้า  $Q = 1, \bar{Q} = 0$ ) เป็นอุปกรณ์ที่ได้จากการนำแนนด์เกต (NAND gate) 2 ตัว มาต่อแบบป้อนกลับโดยเอาต์พุตแนนด์เกตตัวหนึ่งป้อนกลับไปเป็นอินพุตของแนนด์เกตอีกตัวหนึ่ง เรียกการต่อวงจรลักษณะนี้ว่า Cross-Coupled Feedback การทำงานของ  $\bar{S}$  -  $\bar{R}$  Latch แสดงดังรูปที่ 2.18



(ก) กรณี  $S = 1, R = 1$                       (ข) กรณี  $S = 0, R = 1$



(ค) กรณี  $S = 1, R = 0$                       (ง) กรณี  $S = 0, R = 0$

รูปที่ 2.18 การทำงานของ  $\bar{S}$  -  $\bar{R}$  Latch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.18(ก) เป็นกรณี  $S = 1, R = 1$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 0 และ  $\bar{Q}$  ยังคงเป็น 1 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 1 และ  $\bar{Q}$  ยังคงเป็น 0

จากรูปที่ 2.18(ข) เป็นกรณี  $S = 0, R = 1$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  เปลี่ยนเป็น 1 และ  $\bar{Q}$  เปลี่ยนเป็น 0 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 1 และ  $\bar{Q}$  ยังคงเป็น 0

จากรูปที่ 2.18(ค) เป็นกรณี  $S = 1, R = 0$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 0 และ  $\bar{Q}$  ยังคงเป็น 1 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  เปลี่ยนเป็น 0 และ  $\bar{Q}$  เปลี่ยนเป็น 1

จากรูปที่ 2.18(ง) เป็นกรณี  $S = 0, R = 0$  ไม่ว่าเดิม  $Q$  และ  $\bar{Q}$  จะเป็น 0 หรือ 1 ก็ตามหลังจากวงจรทำงานแล้วจะทำให้ทั้ง  $Q$  และ  $\bar{Q}$  เปลี่ยนเป็น 1 เหมือนกัน ซึ่งเป็นกรณีที่ไม่เป็นจริงตามข้อกำหนดคุณสมบัติของแลตช์ ( $Q$  และ  $\bar{Q}$  ต้องมีลอจิกตรงข้ามเสมอ) จึงเป็นกรณีขกเว้นที่ไม่มีการนำมาใช้งาน

จากการทำงานของวงจรในรูปที่ 2.18 นำไปเขียนเป็นตารางความจริงได้ดังตารางที่ 2.1 โดยนำมาเขียนเฉพาะเอาต์พุต  $Q$  เท่านั้น ส่วน  $\bar{Q}$  จะมีค่าตรงข้ามกับ  $Q$  จากตารางที่ 2.1 จัดตารางใหม่ได้เป็นตารางที่ 2.2

ตารางที่ 2.1 ตารางความจริงที่ได้จากวงจร  $\bar{S} - \bar{R}$  Latch

Input		Output		
S	R	$Q_n$	$Q_{n+1}$	
1	1	0	0	No Change หรือ Hold
1	1	1	1	
0	1	0	1	Set
0	1	1	1	
1	0	0	0	Reset
1	0	1	0	
0	0	ไม่ใช้งาน		Invalid
0	0			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ตารางที่ 2.2 ตารางความจริงของวงจร $\bar{S}$ - $\bar{R}$ Latch ที่นำไปใช้งาน

Input		Output
S	R	$Q_{n+1}$
1	1	$Q_n$
0	1	1
1	0	0
0	0	Invalid

$Q_n$  คือ เอาต์พุตค่าเดิม (Present State)

$Q_{n+1}$  คือ เอาต์พุตที่เกิดขึ้นหลังจากวงจรทำงานแล้ว (Next State)

จากคุณสมบัติตามตารางความจริงที่ 2.2 จะนำไปเขียนแทนด้วยสัญลักษณ์ รูปที่ 2.17(ข) ดังนั้นคุณสมบัติของ  $\bar{S}$  -  $\bar{R}$  Latch สามารถพิจารณาได้จากสัญลักษณ์รูปที่ 2.17(ข) โดยตรงซึ่งมีหลักการพิจารณาดังนี้

ขา Set (S) หมายถึง อินพุตที่ควบคุมให้อาต์พุตเป็น 1

ขา Reset (R) หมายถึง อินพุตที่ควบคุมให้อาต์พุตเป็น 0

ถ้าอินพุต S active (มีลอจิกเป็น 0) จะทำให้อาต์พุตเป็น 1

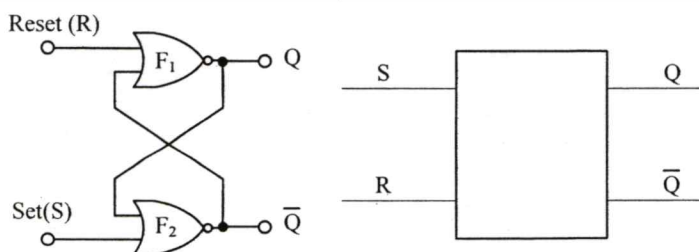
ถ้าอินพุต R active (มีลอจิกเป็น 0) จะทำให้อาต์พุตเป็น 0

ถ้าทั้ง S และ R ไม่ active เอาต์พุตจะเหมือนเดิม

ถ้า S และ R active พร้อมกันไม่สามารถนำไปใช้งานได้

### 2.3.4.2 S-R Latch

S-R Latch หรือ Set-Reset Latch เป็นแลตช์ที่มีอินพุตเป็นแบบ active "HIGH" คัดแปลงมาจาก  $\bar{S}$  -  $\bar{R}$  Latch โดยการเปลี่ยนวงจรจากแนนด์เกต มาเป็นนอร์เกต ดังรูปที่ 2.19



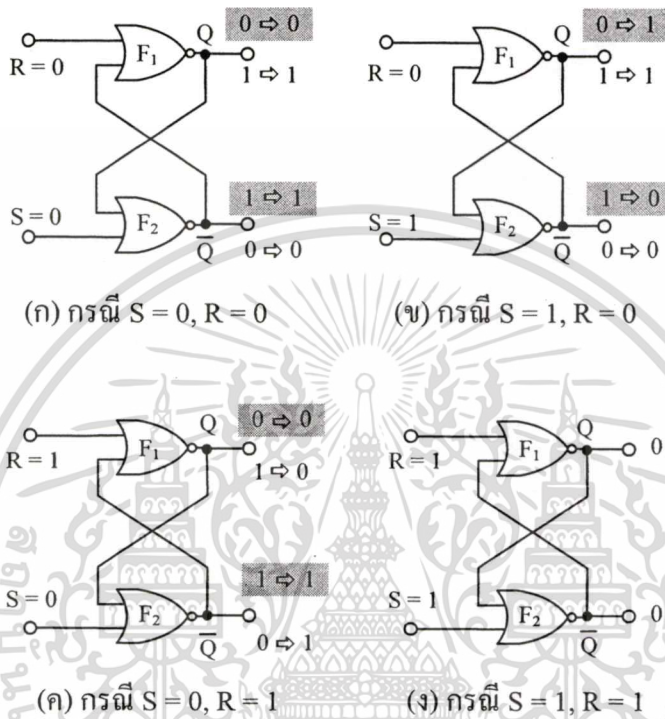
(ก.) วงจร S-R Latch

(ข.) สัญลักษณ์ S-R Latch

### รูปที่ 2.19 S-R Latch ที่สร้างจากนอร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S-R Latch ประกอบด้วย 2 อินพุต คือ Set (S), Reset (R) และมี 2 เอาต์พุต คือ Q,  $\bar{Q}$  โดยเอาต์พุตจะต้องมีลอจิกตรงข้ามกันเสมอ (ถ้า  $Q = 0$ ,  $\bar{Q} = 1$ , ถ้า  $Q = 1$ ,  $\bar{Q} = 0$ ) เป็นอุปกรณ์ที่ได้จากการนำนอร์เกต 2 ตัว มาต่อแบบป้อนกลับโดยเอาต์พุตของ นอร์เกต ตัวหนึ่งป้อนกลับไปเป็นอินพุตของ นอร์เกต อีกตัวหนึ่งการทำงานของ S-R Latch แสดงดังรูปที่ 2.20



รูปที่ 2.20 การทำงานของ S-R Latch

จากรูปที่ 2.20(ก) เป็นกรณี  $S = 0, R = 0$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 0 และ  $\bar{Q}$  ยังคงเป็น 1 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 1 และ  $\bar{Q}$  ยังคงเป็น 0

จากรูปที่ 2.20(ข) เป็นกรณี  $S = 1, R = 0$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  เปลี่ยนเป็น 1 และ  $\bar{Q}$  เปลี่ยนเป็น 0 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 1 และ  $\bar{Q}$  ยังคงเป็น 0

จากรูปที่ 2.20(ค) เป็นกรณี  $S = 0, R = 1$  ถ้าเดิม  $Q = 0, \bar{Q} = 1$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  ยังคงเป็น 0 และ  $\bar{Q}$  ยังคงเป็น 1 ถ้าเดิม  $Q = 1, \bar{Q} = 0$  หลังจากวงจรทำงานแล้วจะทำให้  $Q$  เปลี่ยนเป็น 0 และ  $\bar{Q}$  เปลี่ยนเป็น 1

จากรูปที่ 2.20(ง) เป็นกรณี  $S = 1, R = 1$  ไม่ว่าจะเดิม  $Q$  และ  $\bar{Q}$  จะเป็น 0 หรือ 1 ก็ตามหลังจากวงจรทำงานแล้วจะทำให้ทั้ง  $Q$  และ  $\bar{Q}$  เปลี่ยนเป็น 0 เหมือนกัน ซึ่งเป็นกรณีที่ไม่เป็นจริงตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อกำหนดคุณสมบัติของแลตช์ (Q และ  $\bar{Q}$  ต้องมีลอจิกตรงข้ามเสมอ) จึงเป็นกรณียกเว้นที่ไม่มีการนำมาใช้งาน

จากการทำงานของวงจรในรูปที่ 2.20 นำไปเขียนเป็นตารางความจริงได้ดังตารางที่ 2.3 โดยนำมาเขียนเฉพาะเอาต์พุต Q เท่านั้น ส่วน  $\bar{Q}$  จะมีค่าตรงข้ามกับ Q จากตารางที่ 2.3 จัดตารางใหม่ได้เป็นตารางที่ 2.4

ตารางที่ 2.3 ตารางความจริงที่ได้จากวงจร S-R Latch

Input		Output		
S	R	$Q_n$	$Q_{n+1}$	
0	0	0	0	No Change
0	0	1	1	หรือ Hold
1	0	0	1	Set
1	0	1	1	
0	1	0	0	Reset
0	1	1	0	
1	1	ไม่ใช้งาน		Invalid
1	1	ไม่ใช้งาน		Invalid

ตารางที่ 2.4 ตารางความจริงของวงจร S - R Latch ที่นำไปใช้งาน

Input		Output
S	R	$Q_{n+1}$
0	0	$Q_n$
1	0	1
0	1	0
1	1	Invalid

$Q_n$  คือ เอาต์พุตค่าเดิม (Present State)

$Q_{n+1}$  คือ เอาต์พุตที่เกิดขึ้นหลังจากวงจรทำงานแล้ว (Next State)

จากคุณสมบัติตามตารางความจริงที่ 2.4 จะนำไปเขียนแทนด้วยสัญลักษณ์ รูปที่ 2.19(ข) ดังนั้นคุณสมบัติของ S-R Latch สามารถพิจารณาได้จากสัญลักษณ์รูปที่ 2.19(ข) โดยตรงซึ่งมีหลักการพิจารณาดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา Set (S) หมายถึง อินพุตที่ควบคุมให้เอาต์พุตเป็น 1
- ขา Reset (R) หมายถึง อินพุตที่ควบคุมให้เอาต์พุตเป็น 0
- ถ้าอินพุต S active (มีลอจิกเป็น 1) จะทำให้เอาต์พุตเป็น 1
- ถ้าอินพุต R active (มีลอจิกเป็น 1) จะทำให้เอาต์พุตเป็น 0
- ถ้าทั้ง S และ R ไม่ active เอาต์พุตจะเหมือนเดิม
- ถ้า S และ R active พร้อมกันไม่สามารถนำไปใช้งานได้

## 2.4 บทสรุป

ในบทนี้ได้กล่าวถึงหลักการพื้นฐานของตัวแปลงผลต่างแรงดันเป็นความถี่ และวงจรย่อยต่าง ๆ ที่นำมาใช้ในการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอในวิทยานิพนธ์เล่มนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

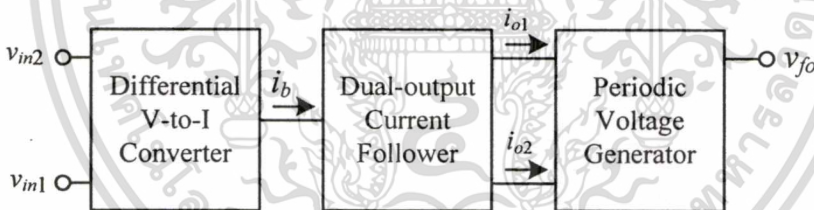
### บทที่ 3

## ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ

### 3.1 กล่าวนำ

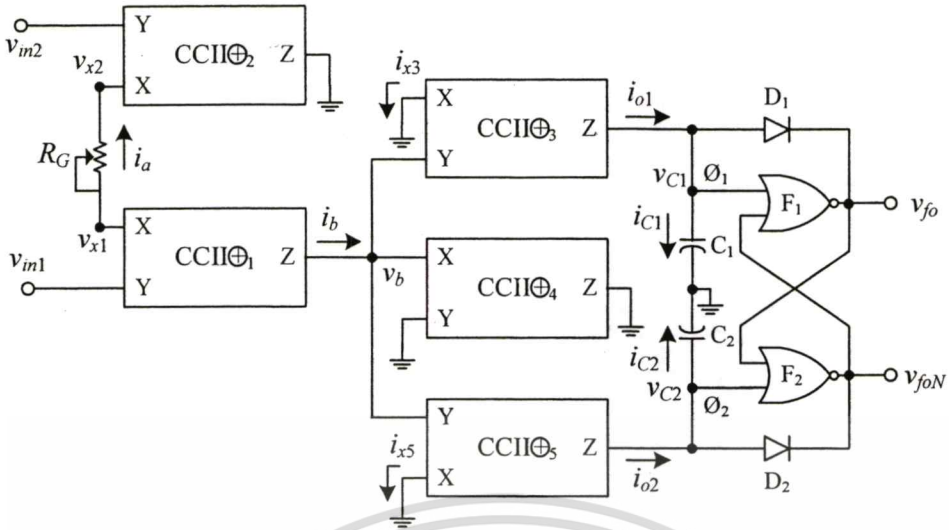
ตัวแปลงผลต่างแรงดันเป็นความถี่ เป็นวงจรที่ใช้กันอย่างกว้างขวางและมีความสำคัญมากอีกวงจรมีหนึ่งในระบบการวัด ระบบควบคุม และระบบติดต่อสื่อสารที่ได้มีการพัฒนาโครงสร้างอย่างต่อเนื่อง [1-10] ดังนั้นในบทนี้ได้นำเสนอเทคนิคอย่างง่ายที่ใช้อุปกรณ์ที่หาซื้อได้ในท้องตลาดในการสังเคราะห์ตัวแปลงผลต่างแรงดันเป็นความถี่ที่ใช้สำหรับการวัด ตัวแปลงสัญญาณที่ได้นำเสนอถูกออกแบบโดยใช้วงจรสายพานกระแสที่สอง ต่อร่วมกับ เซต-รีเซตแลตซ์ เพื่อสร้างสัญญาณเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับค่าแรงดันอินพุต อัตราขยายของตัวแปลงสัญญาณสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าตัวต้านทานเพียงแคตัวเดียว

### 3.2 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1



รูปที่ 3.1 บล็อกการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1

รูปที่ 3.1 แสดงบล็อกการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 [16] โดยมี  $v_{in1}$  และ  $v_{in2}$  เป็นแรงดันอินพุตต่อเข้ากับวงจรแปลงผลต่างแรงดันเป็นกระแส โดยค่ากระแสที่ได้จากวงจรแปลงผลต่างแรงดันเป็นกระแส สมมุติให้เป็นกระแส  $i_b$  โดยกระแส  $i_b$  จะต่อเข้ากับวงจรตามกระแสสองเอาต์พุต (DO-CF) เพื่อทำการแปลงกระแส  $i_b$  ให้เป็นกระแส  $i_{o1}$  และกระแส  $i_{o2}$  โดยค่ากระแส  $i_{o1}$  และกระแส  $i_{o2}$  จะถูกนำไปแปลงเป็นความถี่ จากบล็อกการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 สามารถออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ได้ดังแสดงในรูปที่ 3.2



รูปที่ 3.2 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1

ในรูปที่ 3.2 แสดงการออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ซึ่งประกอบด้วย วงจรสายพานกระแสร่นที่สองชนิดบวก CCII<sup>+</sup><sub>1</sub>-CCII<sup>+</sup><sub>5</sub> โดยใช้ไอซีสำเร็จรูป AD844/AD ซึ่งมีค่า ความต้านทานอินพุตหรือค่าความต้านทานแฝงที่พอร์ต X ประมาณ 50 Ω [11] และตัวต้านทาน ชนิดปรับค่าได้ R<sub>G</sub> ที่ใช้สำหรับการแปลงค่าผลต่างระหว่างแรงดันอินพุต v<sub>in1</sub> และ v<sub>in2</sub> (v<sub>in1</sub> - v<sub>in2</sub>) เป็นค่ากระแส i<sub>a</sub> และกระแส i<sub>b</sub> นอร์เกต F<sub>1</sub>-F<sub>2</sub> จะทำหน้าที่เป็นเซต-รีเซตแลตช์ [15] โดยใช้ค่า แรงดันตกคร่อมตัวเก็บประจุ C<sub>1</sub> และ C<sub>2</sub> (v<sub>C1</sub> และ v<sub>C2</sub>) เป็นสัญญาณรีเซต φ<sub>1</sub> (Reset) และสัญญาณ เซต φ<sub>2</sub> (Set) ตามลำดับ เพื่อสร้างสัญญาณเอาต์พุตสองสัญญาณที่มีการอสซิลเลต v<sub>fo</sub> และ v<sub>foN</sub> โดยปกติแล้วสภาวะลอจิกของสัญญาณ v<sub>fo</sub> และ v<sub>foN</sub> จะตรงข้ามกัน เช่น ถ้าสภาวะลอจิกของ สัญญาณ v<sub>fo</sub> เป็น High จะได้สภาวะลอจิกของ v<sub>foN</sub> เป็น Low ส่วนไดโอด D<sub>1</sub> และ D<sub>2</sub> ถูกต่อในวงจร เพื่อควบคุมการทำงานของตัวเก็บประจุ C<sub>1</sub> และ C<sub>2</sub> ตามลำดับ ถ้ากำหนดให้ วงจรสายพานกระแส CCII<sup>+</sup><sub>1</sub>-CCII<sup>+</sup><sub>5</sub> มีคุณสมบัติเหมือนกันทุกประการ และมีคุณสมบัติทางอุดมคติดังสมการที่ (2.1) การทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 สามารถอธิบายได้ดังนี้

จากการทำงานของวงจรสายพานกระแส CCII<sup>+</sup><sub>1</sub>-CCII<sup>+</sup><sub>2</sub> และตัวต้านทาน R<sub>G</sub> [12] จะได้ว่า

$$v_{x1} = v_{in1} \quad (3.1)$$

$$v_{x2} = v_{in2} \quad (3.2)$$

$$i_b = i_a = \frac{v_{x1} - v_{x2}}{R_G} \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแทนค่าจากสมการที่ (3.1) และ (3.2) ลงในสมการที่ (3.3) จะเขียนสมการใหม่ได้ดังนี้

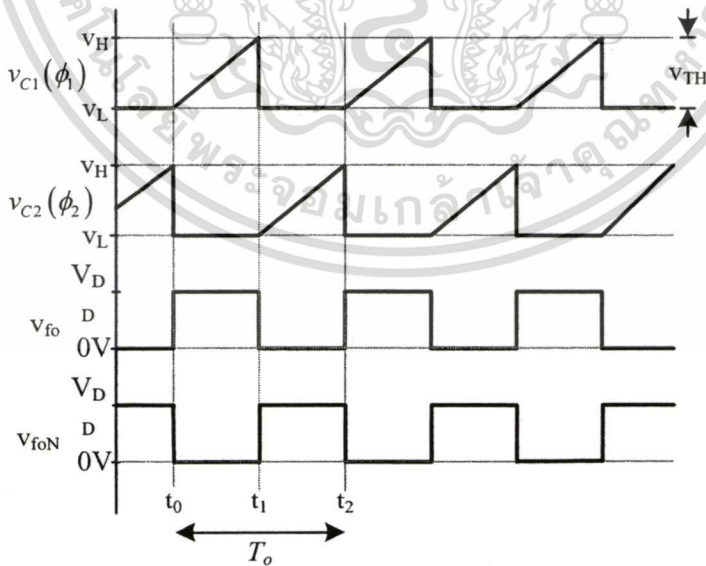
$$i_b = \frac{v_{in1} - v_{in2}}{R_G} \tag{3.4}$$

วงจรสายพานกระแส  $CCII\oplus_3$ - $CCII\oplus_5$  จะทำหน้าที่สร้างกระแส  $i_{o1}$  และ  $i_{o2}$  โดยค่ากระแส  $i_b$  จะถูกเปลี่ยนเป็นแรงดัน  $v_b$  โดยอาศัยค่าความต้านทานแฝงที่พอร์ต X ของ  $CCII\oplus_4$  จากคุณสมบัติเหมือนกันทุกประการของวงจรสายพานกระแส  $CCII\oplus_3$ - $CCII\oplus_5$  จะได้ว่าความต้านทานแฝงที่พอร์ต X ของ  $CCII\oplus_3$ - $CCII\oplus_5$  มีค่าเท่ากัน ดังนั้นค่าแรงดัน  $v_b$  จะถูกเปลี่ยนเป็นค่ากระแส  $i_{o1}$  และ  $i_{o2}$  ด้วยความต้านทานแฝงที่พอร์ต X ของ  $CCII\oplus_3$  และ  $CCII\oplus_5$  ตามลำดับ จึงเป็นผลทำให้กระแส  $i_{o1}$  และ  $i_{o2}$  ต่างก็มีค่าเท่ากับกระแส  $i_b$  โดยเขียนเป็นสมการได้ว่า

$$i_b = i_{o1} = i_{o2} \tag{3.5}$$

จากสมการที่ (3.4) และ (3.5) จะได้ค่ากระแส  $i_{o1}$  และ  $i_{o2}$  มีค่าเป็น

$$i_{o1} = i_{o2} = \frac{v_{in1} - v_{in2}}{R_G} \tag{3.6}$$



รูปที่ 3.3 สัญญาณแรงดันแบบเป็นคาบที่โนดต่าง ๆ ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1

จากการทำงานของเซต-รีเซตแลคซ์ ที่ไชนอร์เกต  $F_1-F_2$  ที่มีโครงสร้างเป็น CMOS เช่น ไอซีเบอร์ 4001BC ซึ่งมีความต้านทานอินพุตที่สูงมาก และไดโอด  $D_1-D_2$  จะสร้างสัญญาณแรงดันแบบเป็นคาบที่โนดต่าง ๆ ดังแสดงในรูปที่ 3.3 โดยสัญญาณเอาต์พุตรูปสี่เหลี่ยมที่มีการออสซิลเลต  $v_{fo}$  และ  $v_{foN}$  จะมีขนาดของสัญญาณประมาณ  $+V_{DD}/0$  V เมื่อ  $V_{DD}$  (High) และ 0 V (Low) คือค่าแหล่งจ่ายไฟเลี้ยง (Power Supply) ของนอร์เกต  $F_1-F_2$  ส่วนค่าความถี่ของการออสซิลเลต  $f_o$  จะขึ้นอยู่กับขนาดของตัวเก็บประจุ  $C_1$  และ  $C_2$  และช่วงเวลาในการสะสมประจุของตัวเก็บประจุทั้งสอง ถ้ากำหนดให้ผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  และตัวต้านทาน  $R_G$  เป็นค่าคงที่ในช่วงเวลา  $t_0$  ถึง  $t_2$  และที่เวลาเริ่มต้น  $t_0$  สัญญาณรีเซต  $\phi_1 = \text{Low}$  และสัญญาณเซต  $\phi_2 = \text{High}$  จะได้สภาวะลจิกของสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น High และ Low ตามลำดับ ทำให้ไดโอด  $D_2$  อยู่ในสภาวะนำกระแส (On) ดังนั้นตัวเก็บประจุ  $C_2$  จะทำการคายประจุผ่านตัวไดโอด  $D_2$  แรงดัน  $v_{C2}$  จะมีค่าลดลงจนถึงค่าแรงดันค่าหนึ่งที่ทำให้สัญญาณเซต  $\phi_2 = \text{Low}$  ( $v_L$ ) ในขณะเดียวกันไดโอด  $D_1$  จะอยู่ในสภาวะไม่นำกระแส (Off) ตัวเก็บประจุ  $C_1$  จะทำการสะสมประจุ โดยมีค่ากระแส  $i_{C1} = i_{o1}$  ทำให้ค่าแรงดัน  $v_{C1}$  ค่อย ๆ เพิ่มขึ้น จนกระทั่งที่เวลา  $t_1$  ค่าแรงดัน  $v_{C1}$  มีค่าเท่ากับค่าแรงดันค่าหนึ่งที่ทำให้สัญญาณรีเซต  $\phi_1 = \text{High}$  ( $v_H$ ) การเปลี่ยนแปลงของค่าแรงดัน  $v_{C1}$  ในช่วงเวลาที่ตัวเก็บประจุ  $C_1$  ทำการสะสมประจุ เขียนเป็นสมการได้ว่า

$$\Delta v_{C1} = \frac{i_{C1}(t_1 - t_0)}{C_1} = \frac{i_{o1}(t_1 - t_0)}{C_1} = \frac{i_{o1}\Delta t_{10}}{C_1} = v_H - v_L = v_{TH} \quad (3.7)$$

เมื่อ  $v_{TH}$  คือค่าผลต่างระหว่าง  $v_H$  และ  $v_L$  โดยที่  $v_H$  คือ ค่าแรงดันต่ำสุดที่สภาวะลจิกของสัญญาณรีเซต (หรือสัญญาณเซต) ของเซต-รีเซตแลคซ์ถูกพิจารณาว่าเป็น High ในขณะที่  $v_L$  คือ ค่าแรงดันสูงสุดที่สภาวะลจิกของสัญญาณเซต (หรือสัญญาณรีเซต) ของเซต-รีเซตแลคซ์ถูกพิจารณาว่าเป็น Low ที่เวลา  $t_1$  เมื่อสัญญาณรีเซต  $\phi_1 = \text{High}$  และสัญญาณเซต  $\phi_2 = \text{Low}$  เซต-รีเซตแลคซ์  $F_1-F_2$  จะเปลี่ยนสภาวะลจิกของสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น Low และ High ตามลำดับ ทำให้ไดโอด  $D_1$  อยู่ในสภาวะ On และไดโอด  $D_2$  อยู่ในสภาวะ OFF ดังนั้นตัวเก็บประจุ  $C_1$  จะทำการคายประจุ ค่าแรงดัน  $v_{C1}$  จะลดลงจนมีค่าเท่ากับ  $v_L$  ในขณะที่ตัวเก็บประจุ  $C_2$  จะทำการสะสมประจุ โดยมีค่ากระแส  $i_{C2} = i_{o2}$  เมื่อค่าแรงดัน  $v_{C2}$  เพิ่มขึ้นจนเท่ากับ  $v_H$  ที่เวลา  $t_2$  จะได้ว่าสัญญาณรีเซต  $\phi_1 = \text{Low}$  และ สัญญาณเซต  $\phi_2 = \text{High}$  แลคซ์  $F_1-F_2$  จะสร้างสัญญาณเอาต์พุต  $v_{fo}$  ที่มีสภาวะลจิกเป็น High และ  $v_{foN}$  มีสภาวะลจิกเป็น Low อีกครั้ง การเปลี่ยนแปลงของค่าแรงดัน  $v_{C2}$  ในช่วงเวลาที่ตัวเก็บประจุ  $C_2$  ทำการสะสมประจุ เขียนเป็นสมการได้ว่า

$$\Delta v_{C2} = \frac{i_{C2}(t_2 - t_1)}{C_2} = \frac{i_{o2}(t_2 - t_1)}{C_2} = \frac{i_{o2}\Delta t_{21}}{C_2} = v_H - v_L = v_{TH} \quad (3.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ C1 การใช้งาน C2 การศึกษา C3 เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการอธิบายข้างต้นจะเห็นได้ว่าสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  ที่ถูกสร้างขึ้นจากตัวแปลงสัญญาณ ในรูปที่ 3.2 จะเป็นสัญญาณที่เกิดการออสซิลเลต โดยความถี่ของการออสซิลเลต  $f_o$  จะพิจารณาได้จากสมการที่ (3.7) และสมการที่ (3.8) ดังนี้

$$T_o = \Delta t_{10} + \Delta t_{21} \quad (3.9)$$

$$f_o = \frac{1}{T_o} = \frac{1}{\Delta t_{10} + \Delta t_{21}} \quad (3.10)$$

$$f_o = \frac{i_{o1}i_{o2}}{(i_{o1}C_2 + i_{o2}C_1)v_{TH}} \quad (3.11)$$

เมื่อแทนค่าจากสมการที่ (3.6) ลงในสมการที่ (3.11) พร้อมทั้งกำหนดให้  $C_1 = C_2$  จะได้ว่า

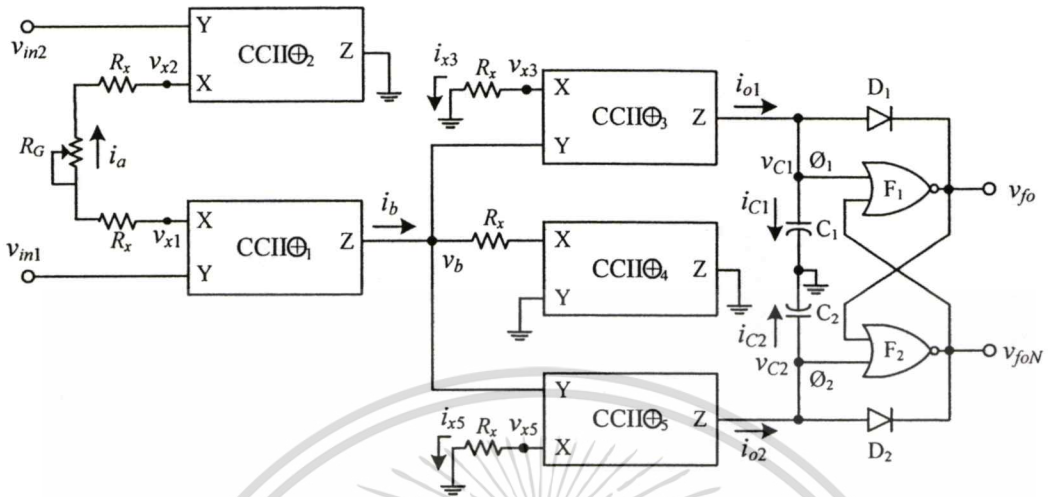
$$f_o = \frac{v_{in1} - v_{in2}}{2R_G C_1 v_{TH}} = G_1 (v_{in1} - v_{in2}) \quad (3.12)$$

เมื่อ

$$G_1 = \frac{1}{2R_G C_1 v_{TH}} \quad (3.13)$$

จากสมการที่ (3.12) แสดงให้เห็นว่า ความถี่ของการออสซิลเลตของสัญญาณเอาต์พุต  $f_o$  เป็นสัดส่วนกับผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  โดยมีค่าอัตราขยายของตัวแปลงสัญญาณเท่ากับ  $G_1$  นอกจากนี้ ค่าอัตราขยาย  $G_1$  ยังสามารถปรับเปลี่ยนค่าให้เหมาะสมกับช่วงความถี่ที่ต้องการได้ โดยการปรับค่าตัวต้านทาน  $R_G$

### 3.3 สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1



รูปที่ 3.4 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เมื่อพิจารณาความต้านทานแฝง

จากการวิเคราะห์ค่าความผิดพลาดจากการทำงานของวงจรสายพานกระแสที่สองในส่วน  
ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 [ภาคผนวก ก] จะได้ว่า

$$f_o = \frac{v_{in1}\epsilon_6 - v_{in2}\epsilon_7}{2R_G C v_{TH}} (1 - \epsilon_8) \tag{3.14}$$

เมื่อ 
$$\epsilon_3 \cong 1 - \epsilon_{v5} - \epsilon_{c1} - \epsilon_{c5} - \epsilon_{v3} - \epsilon_{c1} - \epsilon_{c3} \tag{3.15}$$

$$\epsilon_5 = 2\epsilon_{c1} + \epsilon_{c3} + \epsilon_{v3} + \epsilon_{c5} + \epsilon_{v5} \tag{3.16}$$

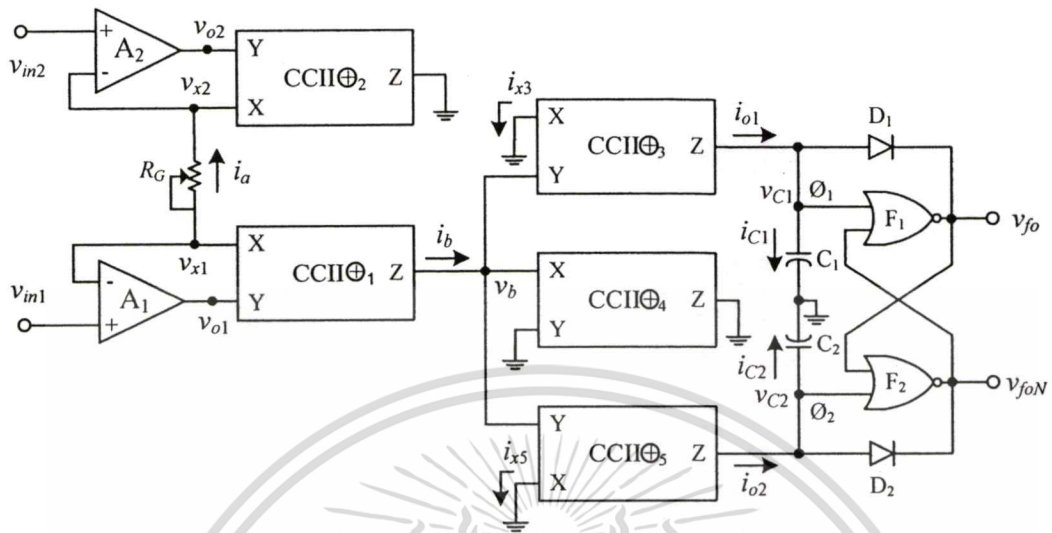
$$\epsilon_6 = \epsilon_3 (1 - \epsilon_{v1}) \tag{3.17}$$

$$\epsilon_7 = \epsilon_3 (1 - \epsilon_{v2}) \tag{3.18}$$

$$\epsilon_8 = \frac{4R_x - 2R_x\epsilon_5 - R_G\epsilon_5}{2R_G + 4R_x - R_G\epsilon_5 - 2R_x\epsilon_5} \tag{3.19}$$

ถ้า  $R_G = 1 \text{ k}\Omega$ ,  $R_x = 50 \text{ }\Omega$  และแทน  $\epsilon_{c_j} \approx \epsilon_{v_j} \approx 0.01$  [19] จะได้  $\epsilon_3 = 0.94$ ,  $\epsilon_5 = 0.06$ ,  $\epsilon_6 = 0.9306$ ,  
 $\epsilon_7 = 0.9306$ ,  $\epsilon_8 = 0.06279$  จะได้ค่าความผิดพลาด 12.7835%  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2



รูปที่ 3.5 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2

เนื่องจากตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ยังมีค่าความผิดพลาดสูงเนื่องจากค่าความต้านทานแฝงที่พอร์ต X จึงได้มีการออกแบบตัวแปลงสัญญาณเพื่อลดค่าความผิดพลาดอันเนื่องมาจากค่าความต้านทานแฝงที่พอร์ต X โดยการนำออปแอมป์มาต่อดังแสดงในรูปที่ 3.5 [17] โดยความถี่เอาต์พุตในทางอุดมคติจะมีค่าเท่ากับสมการที่ (3.12) คือ

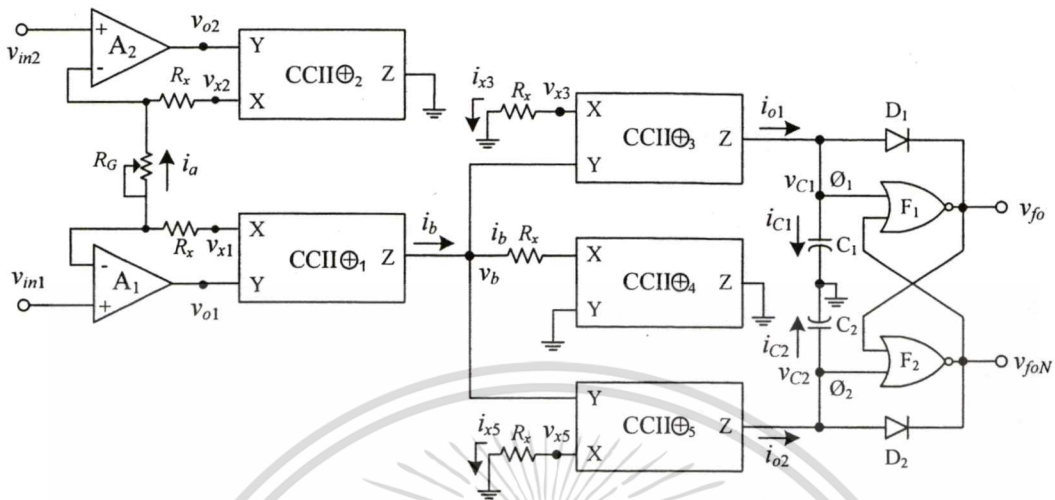
$$f_o = \frac{v_{in1} - v_{in2}}{2R_G C_1 v_{TH}} = G_1 (v_{in1} - v_{in2})$$

เมื่อ

$$G_1 = \frac{1}{2R_G C_1 v_{TH}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2



รูปที่ 3.6 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อพิจารณาความต้านทานแฝง

จากการวิเคราะห์ค่าความผิดพลาดจากการทำงานของวงจรสายพานกระแสรุ่นที่สองในส่วน  
ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 [ภาคผนวก ข] จะได้ว่า

$$f_o = \frac{(v_{in1} - v_{in2})\varepsilon_3}{2R_G C v_{TH}} \cdot (1 - \varepsilon_9) \quad (3.20)$$

เมื่อ

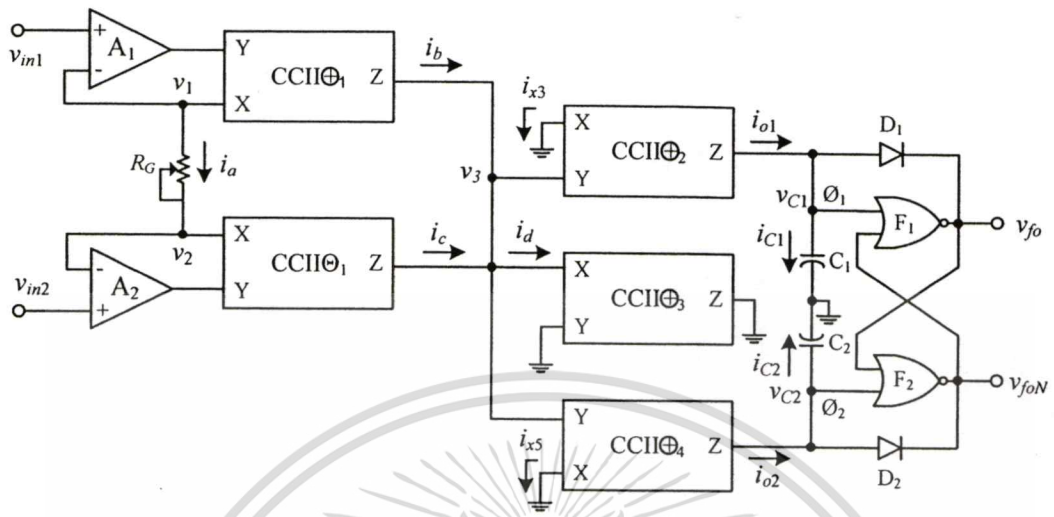
$$\varepsilon_9 = \frac{2R_G + 4R_x - 2R_x\varepsilon_5 - (1+k)R_G\varepsilon_5}{2R_G(1+k) + 4R_x - 2R_x\varepsilon_5 - (1+k)R_G\varepsilon_5} \quad (3.21)$$

ถ้า  $k = 10^5$ ,  $R_G = 1 \text{ k}\Omega$ ,  $R_x = 50 \text{ }\Omega$  และแทน  $\varepsilon_{vj} \approx \varepsilon_{vj} \approx 0.01$  จะได้  $\varepsilon_3 = 0.94$ ,  $\varepsilon_5 = 0.06$ ,  
 $\varepsilon_9 = -0.03092$  จะได้ค่าความผิดพลาด 3.0938%

$\varepsilon_{vj}$  คือ ค่าความผิดพลาดในการส่งผ่านแรงดันจากพอร์ต Y ไปยังพอร์ต X ของ CCII,

$\varepsilon_{vj}$  คือ ค่าความผิดพลาดในการส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z ของ CCII,

### 3.6 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3

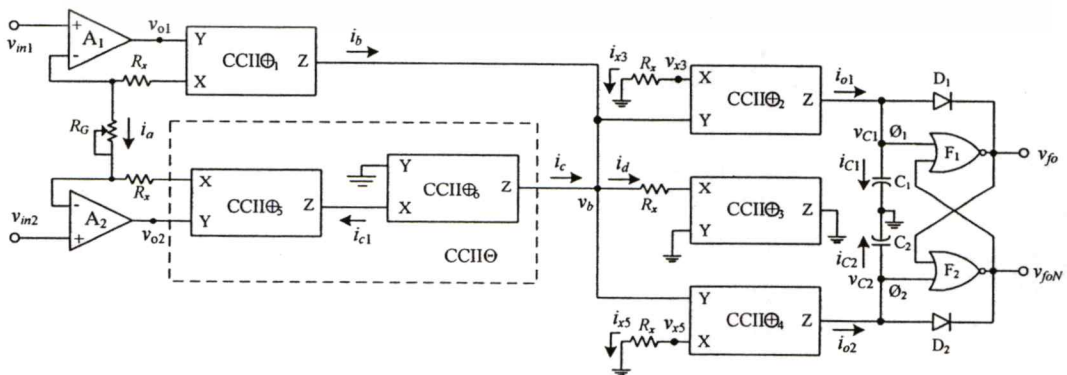


รูปที่ 3.7 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3

เนื่องจากตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 ในรูปที่ 3.5 ให้ความถี่เอาต์พุตที่น้อย จึงได้ออกแบบตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 [18] เพื่อให้ได้ความถี่เอาต์พุตที่เพิ่มมากขึ้นดังแสดงในรูปที่ 3.7 โดยที่ความถี่เอาต์พุตในทางอุดมคติมีค่าดังนี้

$$f_o = \frac{v_{in1} - v_{in2}}{R_G C_1 v_{TH}} \tag{3.22}$$

### 3.7 สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3



รูปที่ 3.8 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อพิจารณาความต้านทานแฝง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้ในพิธีการทศกัณฑ์เท่านั้น เมื่ออนุญาตให้เผยแพร่โดยศูนย์วิจัยด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวิเคราะห์ค่าความผิดพลาดจากการทำงานของวงจรสายพานกระแสรูนที่สองในส่วน  
ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 [ภาคผนวก ก] จะได้ว่า

$$f_o = \frac{(v_{in1} - v_{in2})\varepsilon_{14}}{R_G C v_{TH}} \cdot (1 - \varepsilon_{17}) \quad (3.23)$$

เมื่อ

$$\varepsilon_{14} = (1 - \varepsilon_{c1} - \varepsilon_{c2} - \varepsilon_{c4} - \varepsilon_{c5} - \varepsilon_{c6} - \varepsilon_{v2} - \varepsilon_{v4}) \quad (3.24)$$

$$\varepsilon_{16} = 2\varepsilon_{c1} + 2\varepsilon_{c2} + 2\varepsilon_{c4} + \varepsilon_{c5} + \varepsilon_{c6} + 2\varepsilon_{v2} + 2\varepsilon_{v4} \quad (3.25)$$

$$\varepsilon_{17} = \frac{4R_G + 8R_x - 2R_x\varepsilon_{16} - (1+k)R_G\varepsilon_{16}}{4R_G(1+k) + 8R_x - 2R_x\varepsilon_{16} - (1+k)R_G\varepsilon_{16}} \quad (3.26)$$

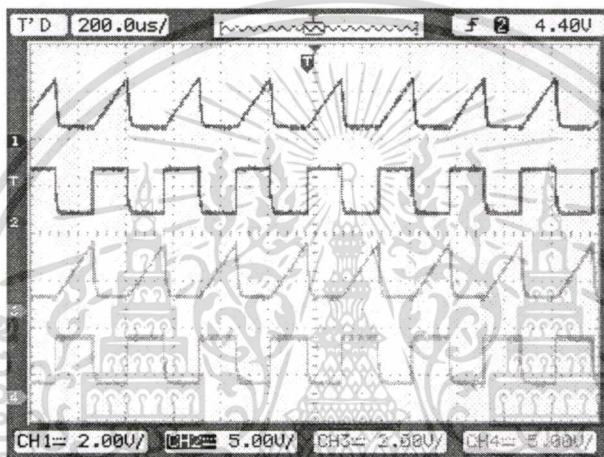
ถ้า  $k = 10^5$ ,  $R_G = 1 \text{ k}\Omega$ ,  $R_x = 50 \Omega$  และ  $\varepsilon_{c_j} \approx \varepsilon_{v_j} \approx 0.01$  จะได้  $\varepsilon_{14} = 0.93$ ,  $\varepsilon_{16} = 0.12$ ,  $\varepsilon_{17} = -0.03092$   
จะได้ค่าความผิดพลาด 4.1244%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

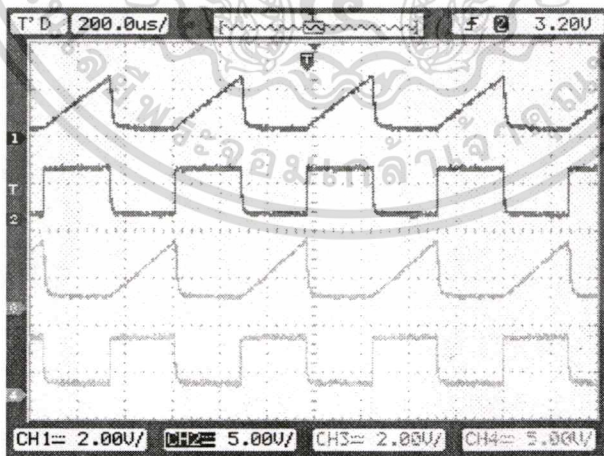
### 3.8 ผลการทดลอง

#### 3.8.1 ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1

เพื่อทดสอบสมรรถนะของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ได้ทำการทดสอบโดยการต่อวงจรบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD เป็นวงจรสายพานกระแสรุ่นที่สอง และไอซีเบอร์ 4001BC เป็นนอร์เกต สำหรับไดโอด  $D_1, D_2$  ใช้เบอร์ 1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5 \text{ k}\Omega$  พร้อมทั้งได้กำหนดค่าตัวเก็บประจุ  $C_1 = C_2 = 10 \text{ nF}$  ส่วนค่าแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD และ 4001BC กำหนดให้มีค่าเท่ากับ  $5 \text{ V}/-5 \text{ V}$  และ  $5 \text{ V}/0 \text{ V}$  ตามลำดับ

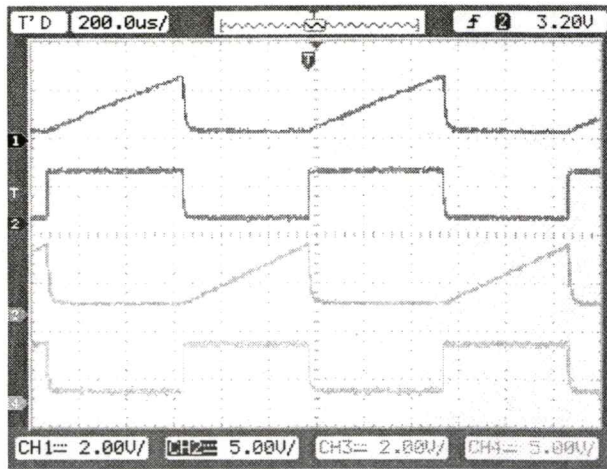


(ก) ค่าความต้านทาน  $R_G$  เท่ากับ  $0.5 \text{ k}\Omega$

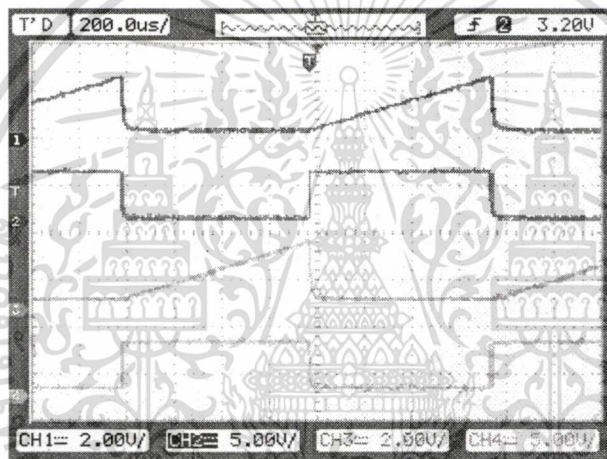


(ข) ค่าความต้านทาน  $R_G$  เท่ากับ  $1 \text{ k}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



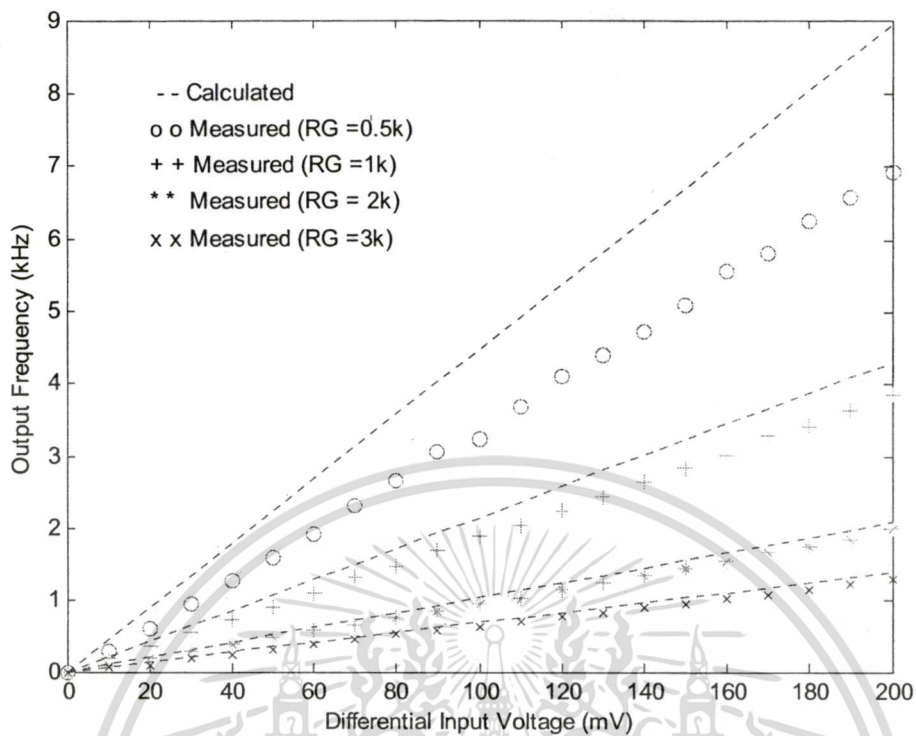
(ค) ค่าความต้านทาน  $R_C$  เท่ากับ  $2\text{ k}\Omega$



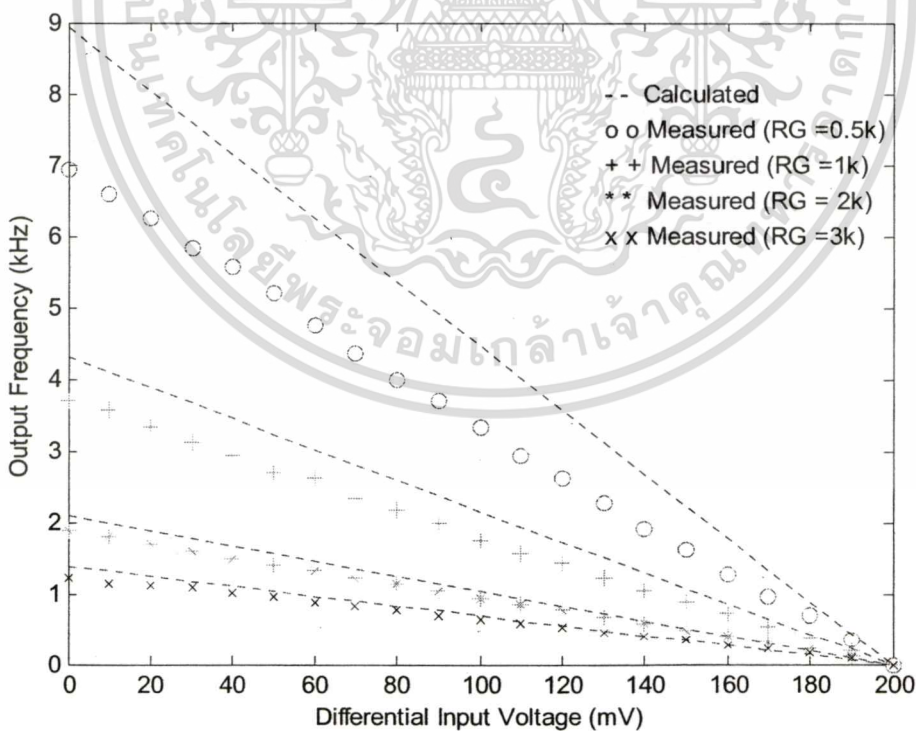
(ง) ค่าความต้านทาน  $R_C$  เท่ากับ  $3\text{ k}\Omega$

**รูปที่ 3.9** ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เมื่อผลต่างแรงดันอินพุต เท่ากับ  $100\text{ mV}$  (เส้นที่ 1: สัญญาณรีเซต  $\phi_1$ , เส้นที่ 2: สัญญาณเอาต์พุต  $v_o$ , เส้นที่ 3: สัญญาณเซต  $\phi_2$ , : เส้นที่ 4 : สัญญาณเอาต์พุต  $v_{oN}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V



(ข) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV

**รูปที่ 3.10** ความสัมพันธ์ระหว่างความถี่เอาต์พุต และผลต่างแรงดันอินพุตของตัวแปลงผลต่าง

แรงดันเป็นความถี่แบบที่ 1

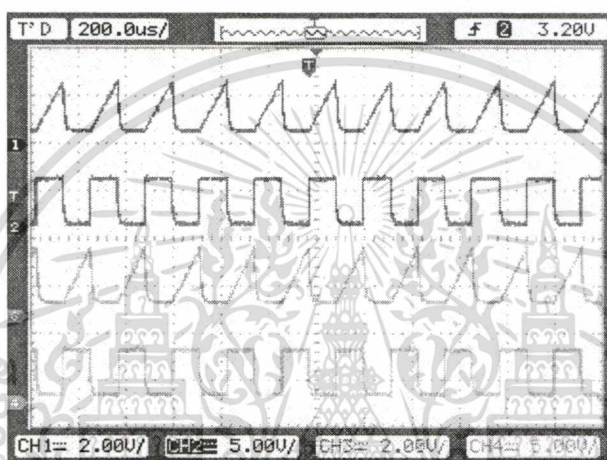
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.9 แสดงตัวอย่างของผลการทดลองที่ได้จากการวัด เมื่อป้อนค่าผลต่างแรงดันอินพุต ขนาด 100 mV และปรับค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  โดยสัญญาณ ออสซิลเลตกรุปฟันเลื่อย (เส้นบนสุด) เป็นสัญญาณรีเซต  $\phi_1$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 2) เป็นสัญญาณเอาต์พุต  $v_o$  สัญญาณออสซิลเลตกรุปฟันเลื่อย (เส้นที่ 3) เป็นสัญญาณเซต  $\phi_2$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 4) เป็นสัญญาณเอาต์พุต  $v_{foN}$

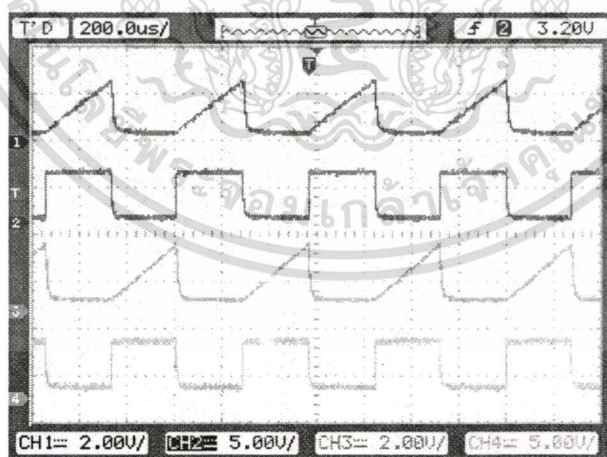
ในรูปที่ 3.10(ก) แสดงความสัมพันธ์ระหว่างความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V ในรูปที่ 3.10(ข) แสดงความสัมพันธ์ระหว่าง ความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 สำหรับค่าความต้านทาน  $R_G$  ที่ต่างกัน จำนวน 4 ค่า คือ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  เมื่อป้อนค่าผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  เป็นดีซี ในช่วง 0 – 200 mV โดยเปลี่ยนค่าผลต่างแรงดันอินพุตทีละ 10 mV และในการทดลองได้ทำการวัด ค่าแรงดัน  $v_{TH}$  จะได้ว่า ค่าแรงดัน  $v_{TH}$  มีค่าเท่ากับ 2.24 V, 2.32 V, 2.40 V และ 2.40 V ในกรณีที่ทำการปรับค่าความต้านทาน  $R_G$  เป็น 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  ตามลำดับ เพื่อนำค่าแรงดัน  $v_{TH}$  ดังกล่าวไปใช้ในการคำนวณหาค่าความถี่ที่วิเคราะห์ได้ดังสมการที่ (3.12) จากผลการเปรียบเทียบ ระหว่างผลการทดลองที่วัดได้กับค่าที่คำนวณได้จากสมการที่ (3.12) จะเห็นได้ว่า เมื่อปรับค่าความ ต้านทาน  $R_G$  เท่ากับ 2 k $\Omega$  และ 3 k $\Omega$  ความถี่เอาต์พุตที่วัดได้จากการทดลองมีค่าใกล้เคียงกับค่าที่ได้ จากการคำนวณตลอดทั้งช่วงของผลต่างแรงดันอินพุต 0 mV ถึง 200 mV โดยค่าความผิดพลาด สูงสุดไม่เกิน 10% แต่ในกรณีที่ทำการปรับค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$  และ 1 k $\Omega$  จะเห็นได้ว่า ค่าความถี่เอาต์พุตจะผิดพลาดไปจากค่าที่คำนวณมาก โดยมีค่าความผิดพลาดมากกว่า 20% ในกรณี  $R_G$  เท่ากับ 0.5 k $\Omega$  และมากกว่า 10% ในกรณี  $R_G$  เท่ากับ 1 k $\Omega$  ทั้งนี้เนื่องจากช่วงเวลาที่ตัวเก็บประจุ ทำการคายประจุจะมีกระแสไหลผ่านไดโอดไปยังเอาต์พุตของนอร์เกต โดยค่ากระแสนี้จะถูก จำกัดด้วยความต้านทานเอาต์พุตของนอร์เกต [20] และการเปลี่ยนสถานะ On/Off ของไดโอดที่ไม่ เป็นไปตามอุดมคติ [21]

### 3.8.2 ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2

เพื่อทดสอบสมรรถนะของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 ได้ทำการทดสอบโดยการต่อวงจรลงบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD, 4001BC และ LF351 เป็นวงจรสายพานกระแสรูนที่สอง นอร์เกต และออปแอมป์ ตามลำดับ สำหรับไดโอด  $D_1, D_2$  ใช้เบอร์ 1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5 \text{ k}\Omega$  กำหนดค่าตัวเก็บประจุ  $C_1 = C_2 = 10 \text{ nF}$  ส่วนค่าแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD, LF351 และ 4001BC กำหนดให้มีค่าเท่ากับ  $5 \text{ V}/-5 \text{ V}$ ,  $5 \text{ V}/-5 \text{ V}$  และ  $5 \text{ V}/0 \text{ V}$  ตามลำดับ

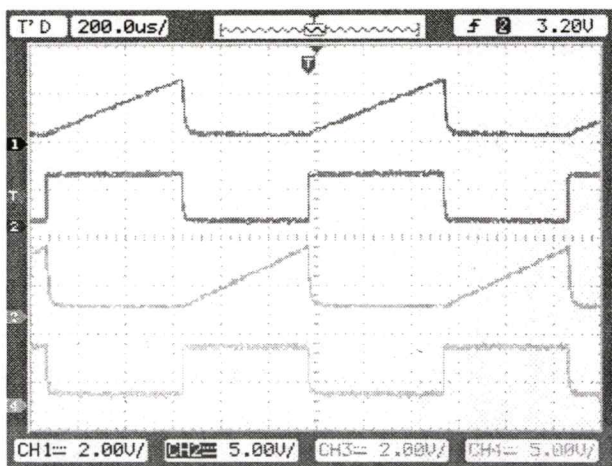
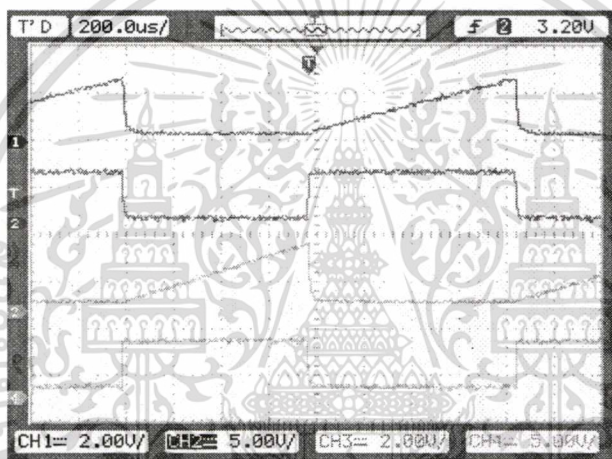


(ก) ค่าความต้านทาน  $R_G$  เท่ากับ  $0.5 \text{ k}\Omega$

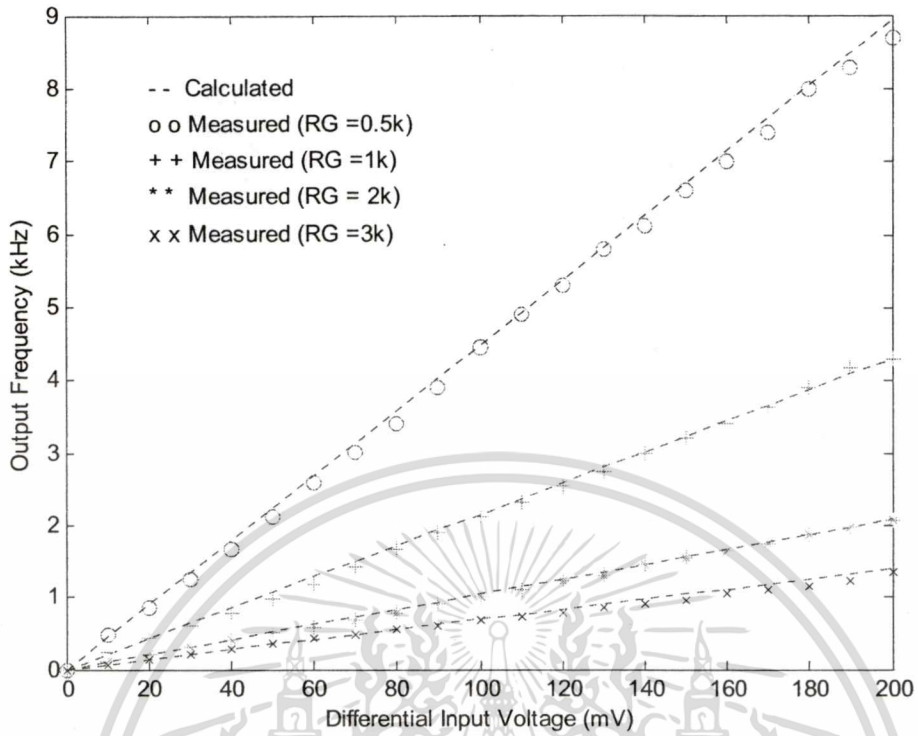


(ข) ค่าความต้านทาน  $R_G$  เท่ากับ  $1 \text{ k}\Omega$

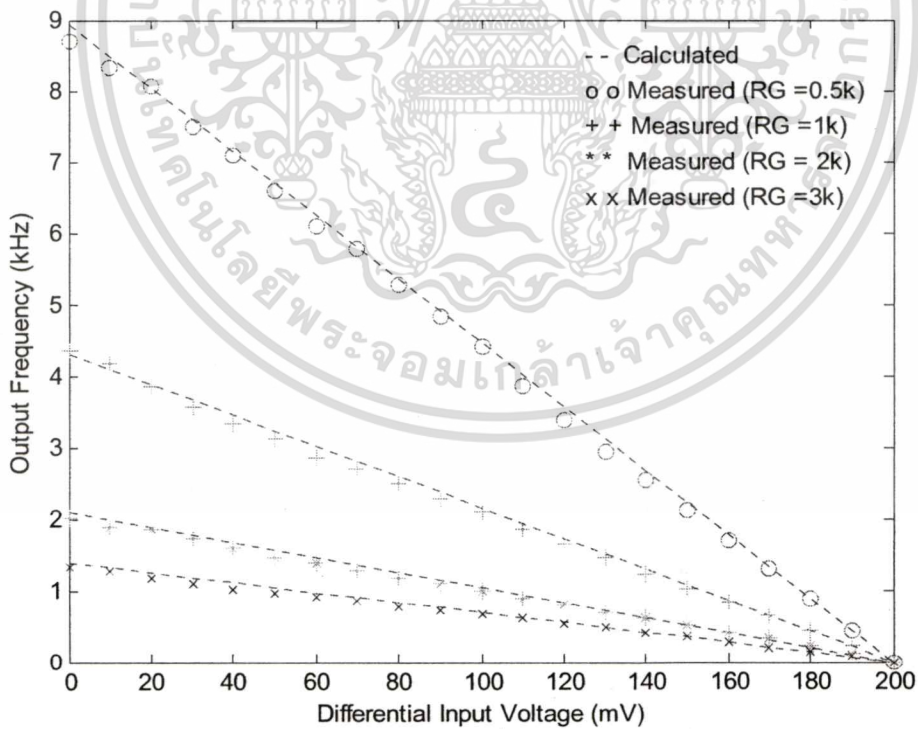
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ค) ค่าความต้านทาน  $R_C$  เท่ากับ  $2\text{ k}\Omega$ (ง) ค่าความต้านทาน  $R_C$  เท่ากับ  $3\text{ k}\Omega$ 

รูปที่ 3.11 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อผลต่างแรงดันอินพุต เท่ากับ  $100\text{ mV}$  (เส้นที่ 1: สัญญาณรีเซต  $\phi_1$ , เส้นที่ 2: สัญญาณเอาต์พุต  $v_{fo}$ , เส้นที่ 3: สัญญาณเซต  $\phi_2$ , : เส้นที่ 4 : สัญญาณเอาต์พุต  $v_{foN}$ )



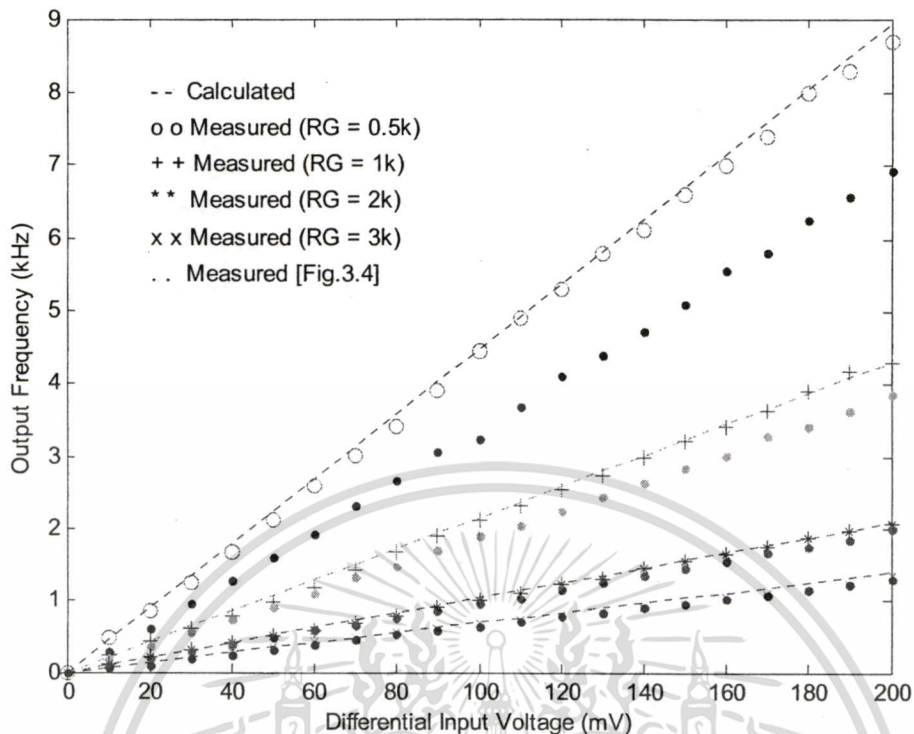
(ก) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V



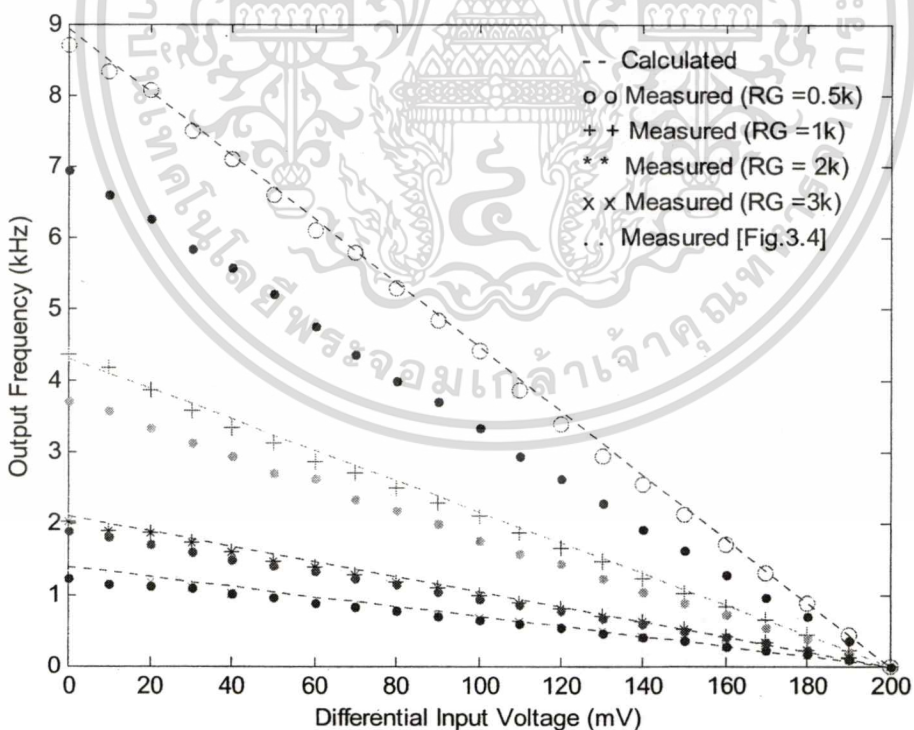
(ข) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV

**รูปที่ 3.12** ความสัมพันธ์ระหว่างความถี่เอาต์พุต และผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V



(ข) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV

**รูปที่ 3.13** การเปรียบเทียบความสัมพันธ์ระหว่างความถี่เอาต์พุต และผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 กับแบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

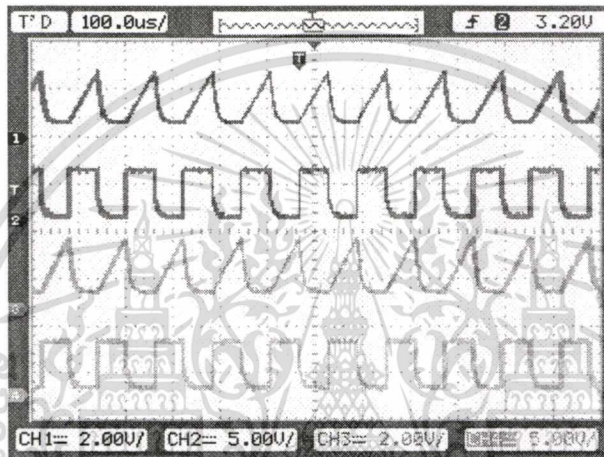
รูปที่ 3.11 แสดงตัวอย่างของผลการทดลองที่ได้จากการวัด เมื่อป้อนค่าผลต่างแรงดันอินพุต ขนาด 100 mV และปรับค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  โดยสัญญาณ ออสซิลเลตกรุปฟิ้นเลื่อย (เส้นบนสุด) เป็นสัญญาณรีเซต  $\phi_1$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 2) เป็นสัญญาณเอาต์พุต  $v_{fo}$  สัญญาณออสซิลเลตกรุปฟิ้นเลื่อย (เส้นที่ 3) เป็นสัญญาณเซต  $\phi_2$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 4) เป็นสัญญาณเอาต์พุต  $v_{foN}$

ในรูปที่ 3.12(ก) แสดงความสัมพันธ์ระหว่างความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V ในรูปที่ 3.12(ข) แสดงความสัมพันธ์ระหว่าง ความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV ของวงจรแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 สำหรับค่าความต้านทาน  $R_G$  ที่ ต่างกันจำนวน 4 ค่า คือ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  เมื่อป้อนค่าผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  เป็นคี่ในช่วง 0 – 200 mV โดยเปลี่ยนค่าผลต่างแรงดันอินพุตทีละ 10 mV และในการทดลองได้ทำ การวัดค่าแรงดัน  $v_{TH}$  จะได้ว่า ค่าแรงดัน  $v_{TH}$  มีค่าเท่ากับ 2.24 V, 2.32 V, 2.40 V และ 2.40 V ใน กรณีที่ทำการปรับค่าความต้านทาน  $R_G$  เป็น 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  ตามลำดับ เพื่อนำค่า แรงดัน  $v_{TH}$  ดังกล่าวไปใช้ในการคำนวณหาความถี่ที่วิเคราะห์ได้ดังสมการที่ (3.12) จากผลการ เปรียบเทียบระหว่างผลการทดลองที่วัดได้กับค่าที่คำนวณได้จากสมการที่ (3.12) จะเห็นได้ว่า ความถี่เอาต์พุตที่วัดได้จากการทดลองมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณตลอดทั้งช่วงของ ผลต่างแรงดันอินพุต 0 mV ถึง 200 mV โดยค่าความผิดพลาดสูงสุดไม่เกิน 10%

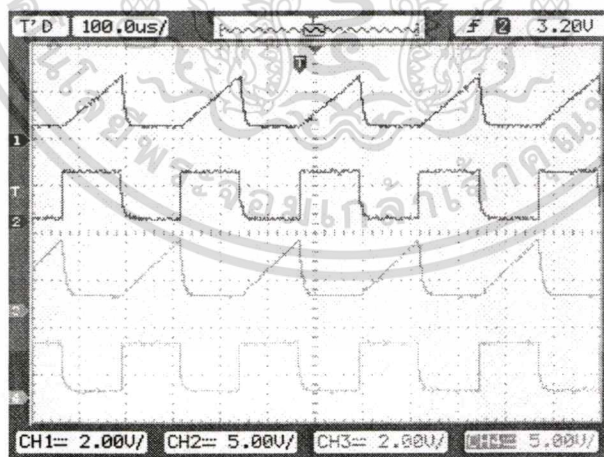
รูปที่ 3.13 แสดงการเปรียบเทียบความสัมพันธ์ระหว่างความถี่เอาต์พุต และผลต่างแรงดัน อินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 กับตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 จะเห็นได้อย่างชัดเจนว่าที่ความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$  และ 1 k $\Omega$  ค่าความผิดพลาดของ ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 น้อยกว่าอย่างเห็นได้ชัด

### 3.8.3 ผลการทดลองตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3

เพื่อทดสอบสมรรถนะของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 ได้ทำการทดสอบโดยการต่อวงจรลงบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD, 4001BC และ LF351 เป็นวงจรสายพานกระแสรูนที่สอง นอร์เกต และออปแอมป์ ตามลำดับ สำหรับไดโอด  $D_1, D_2$  ใช้เบอร์ 1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5 \text{ k}\Omega$  กำหนดค่าตัวเก็บประจุ  $C_1 = C_2 = 10 \text{ nF}$  ส่วนค่าแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD, LF351 และ 4001BC กำหนดให้มีค่าเท่ากับ  $5 \text{ V}/-5 \text{ V}$ ,  $5 \text{ V}/-5 \text{ V}$  และ  $5 \text{ V}/0 \text{ V}$  ตามลำดับ

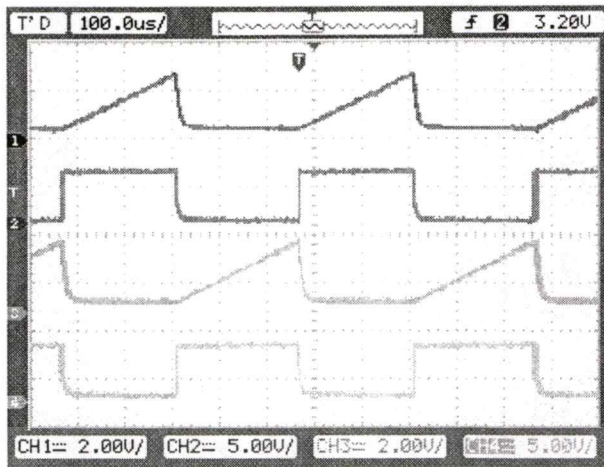
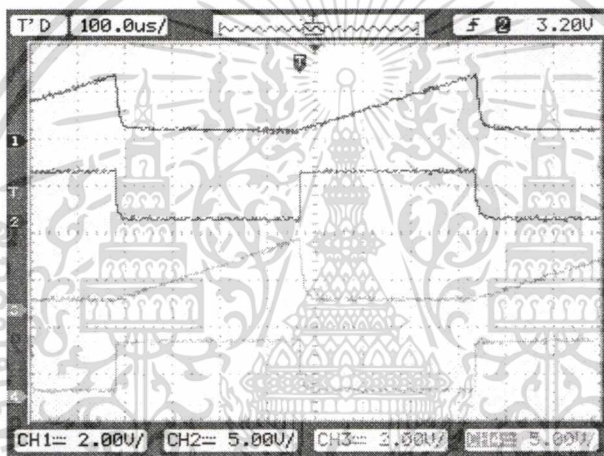


(ก) ค่าความต้านทาน  $R_G$  เท่ากับ  $0.5 \text{ k}\Omega$



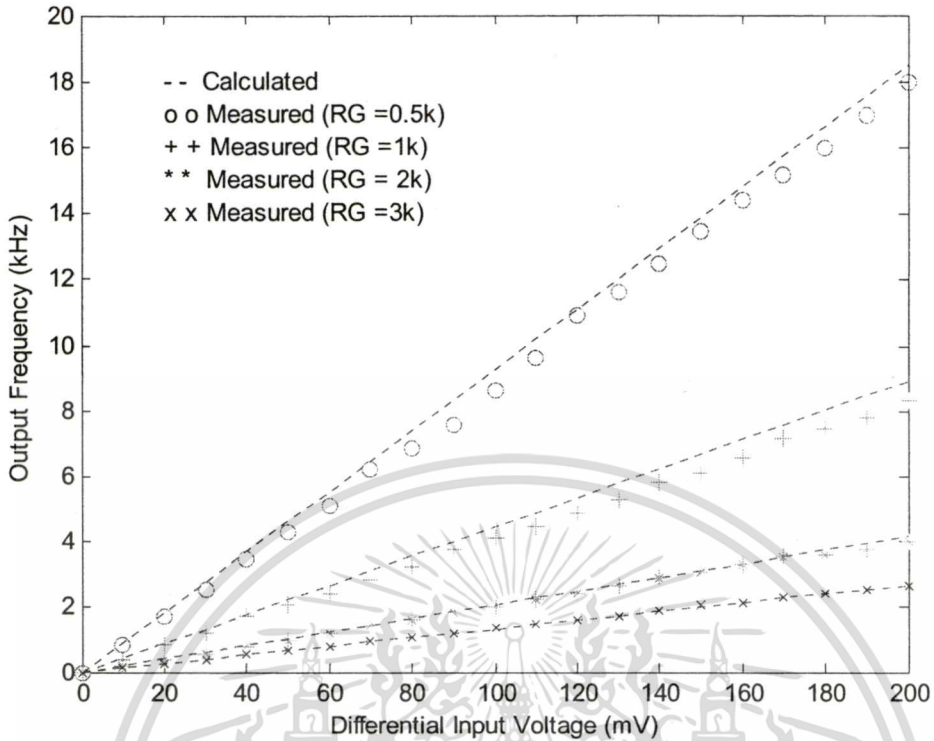
(ข) ค่าความต้านทาน  $R_G$  เท่ากับ  $1 \text{ k}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

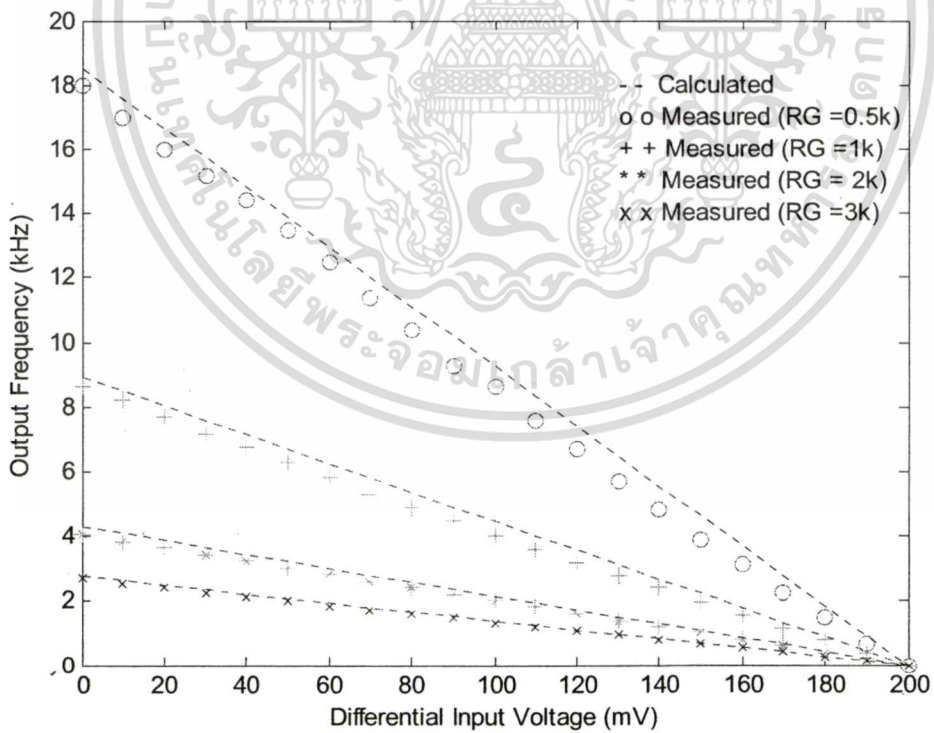
(ก) ค่าความต้านทาน  $R_C$  เท่ากับ  $2\text{ k}\Omega$ (ง) ค่าความต้านทาน  $R_C$  เท่ากับ  $3\text{ k}\Omega$ 

**รูปที่ 3.14** ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อผลต่างแรงดันอินพุต เท่ากับ  $100\text{ mV}$  (เส้นที่ 1: สัญญาณรีเซต  $\phi_1$ , เส้นที่ 2: สัญญาณเอาต์พุต  $v_{fo}$ , เส้นที่ 3: สัญญาณเซต  $\phi_2$ , เส้นที่ 4: สัญญาณเอาต์พุต  $v_{foN}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V



(ข) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มีค่าตั้งแต่ 0 – 200 mV

**รูปที่ 3.15 ความสัมพันธ์ระหว่างความถี่เอาต์พุต และผลต่างแรงดันอินพุตของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.14 แสดงตัวอย่างของผลการทดลองที่ได้จากการวัด เมื่อป้อนค่าผลต่างแรงดันอินพุต ขนาด 100 mV และปรับค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  โดยสัญญาณ ออสซิลเลตกรุปฟิ้นเลื่อย (เส้นบนสุด) เป็นสัญญาณรีเซต  $\phi_1$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 2) เป็นสัญญาณเอาต์พุต  $v_o$  สัญญาณออสซิลเลตกรุปฟิ้นเลื่อย (เส้นที่ 3) เป็นสัญญาณเซต  $\phi_2$  และสัญญาณออสซิลเลตกรุปสี่เหลี่ยม (เส้นที่ 4) เป็นสัญญาณเอาต์พุต  $v_{foN}$

ในรูปที่ 3.15(ก) แสดงความสัมพันธ์ระหว่างความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าตั้งแต่ 0 – 200 mV,  $v_{in2}$  เท่ากับ 0 V ในรูปที่ 3.15(ข) แสดงความสัมพันธ์ ระหว่างความถี่เอาต์พุต  $f_o$  และผลต่างแรงดันอินพุต ( $v_{in1} - v_{in2}$ ) เมื่อ  $v_{in1}$  มีค่าเท่ากับ 200 mV,  $v_{in2}$  มี ค่าตั้งแต่ 0 – 200 mV ของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 สำหรับค่าความต้านทาน  $R_G$  ที่ต่างกันจำนวน 4 ค่า คือ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  เมื่อป้อนค่าผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  เป็นคิซีในช่วง 0 – 200 mV โดยเปลี่ยนค่าผลต่างแรงดันอินพุตทีละ 10 mV และในการทดลองได้ทำ การวัดค่าแรงดัน  $v_{TH}$  จะได้ว่า ค่าแรงดัน  $v_{TH}$  มีค่าเท่ากับ 2.16 V, 2.24 V, 2.40 V และ 2.48 V ใน กรณีที่ทำการปรับค่าความต้านทาน  $R_G$  เป็น 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  ตามลำดับ เพื่อนำค่า แรงดัน  $v_{TH}$  ดังกล่าวไปใช้ในการคำนวณหาค่าความถี่ที่วิเคราะห์ได้ดังสมการที่ (3.22) จากผลการ เปรียบเทียบระหว่างผลการทดลองที่วัดได้กับค่าที่คำนวณได้จากสมการที่ (3.22) จะเห็นได้ว่า ความถี่เอาต์พุตที่วัดได้จากการทดลองมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณตลอดทั้งช่วงของ ผลต่างแรงดันอินพุต 0 mV ถึง 200 mV โดยค่าความผิดพลาดสูงสุดไม่เกิน 10%

### 3.9 สรุป

ในบทนี้ได้กล่าวถึงตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ตัวแปลงผลต่างแรงดันเป็น ความถี่แบบที่ 2 และตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 รวมทั้งการวิเคราะห์สมรรถนะและ ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่ทั้ง 3 แบบ

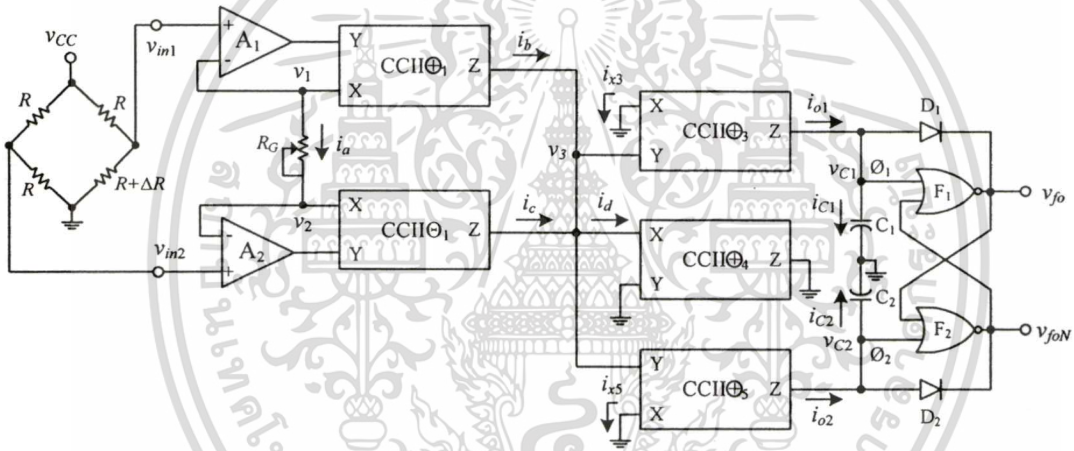
## บทที่ 4

# การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่

### 4.1 กล่าวนำ

เพื่อเป็นการแสดงให้เห็นถึงประโยชน์ในการใช้งานของตัวแปลงสัญญาณถี่ ในบทนี้จะกล่าวถึงการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรถบรีดจ์ และวงจรถบรีดจ์เฟสล็อกคูลูป (Phase Locked Loop: PLL)

### 4.2 การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรถบรีดจ์



รูปที่ 4.1 การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรถบรีดจ์

รูปที่ 4.1 แสดงการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรถบรีดจ์ โดยการทำงานของการทำงานของการประยุกต์ใช้งานนี้สามารถอธิบายได้ดังนี้ [22]

$$v_{in1} - v_{in2} = \left( \frac{R + \Delta R}{2R + \Delta R} - \frac{1}{2} \right) \cdot v_{CC} \quad (4.1)$$

เมื่อ  $R$  คือ ค่าความต้านทาน  $\Delta R$  คือ ค่าต้านทานที่เปลี่ยนแปลง และ  $v_{CC}$  คือ ไฟเลี้ยงวงจรถบรีดจ์ จากสมการที่ (3.23)

$$f_o = \frac{(v_{in1} - v_{in2})\epsilon_{14}}{R_G C v_{TH}} \cdot (1 - \epsilon_{17})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการ (4.1) ลงในสมการที่ (3.23) จะได้

$$f_o = \left( \frac{R + \Delta R}{2R + \Delta R} - \frac{1}{2} \right) \cdot \frac{v_{CC} \varepsilon_{14}}{R_G C v_{TH}} \cdot (1 - \varepsilon_{17}) \quad (4.2)$$

เมื่อ

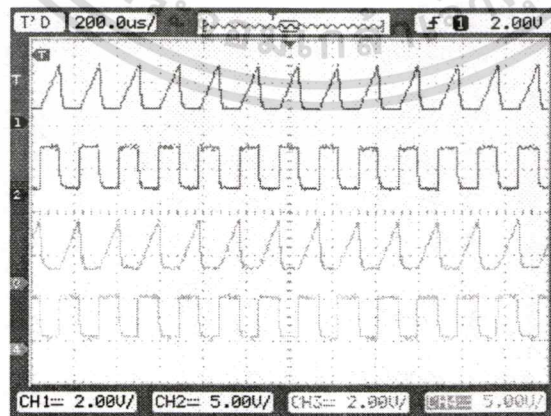
$$\varepsilon_{14} = (1 - \varepsilon_{c1} - \varepsilon_{c2} - \varepsilon_{c4} - \varepsilon_{c5} - \varepsilon_{c6} - \varepsilon_{v2} - \varepsilon_{v4})$$

$$\varepsilon_{16} = 2\varepsilon_{c1} + 2\varepsilon_{c2} + 2\varepsilon_{c4} + \varepsilon_{c5} + \varepsilon_{c6} + 2\varepsilon_{v2} + 2\varepsilon_{v4}$$

$$\varepsilon_{17} = \frac{4R_G + 8R_x - 2R_x \varepsilon_{16} - (1+k)R_G \varepsilon_{16}}{4R_G(1+k) + 8R_x - 2R_x \varepsilon_{16} - (1+k)R_G \varepsilon_{16}}$$

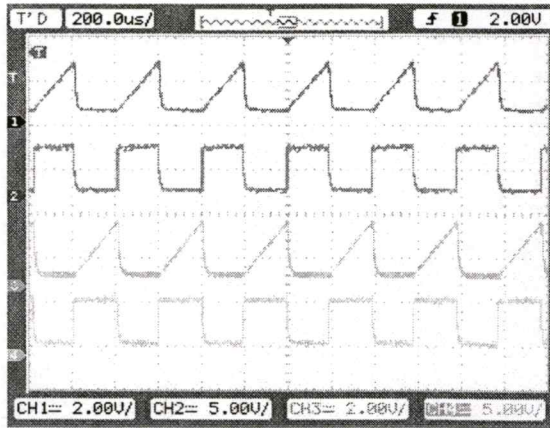
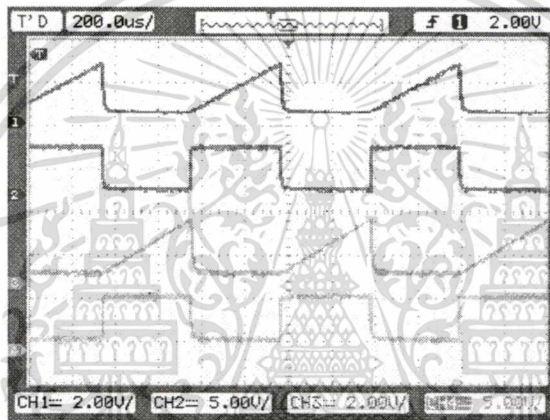
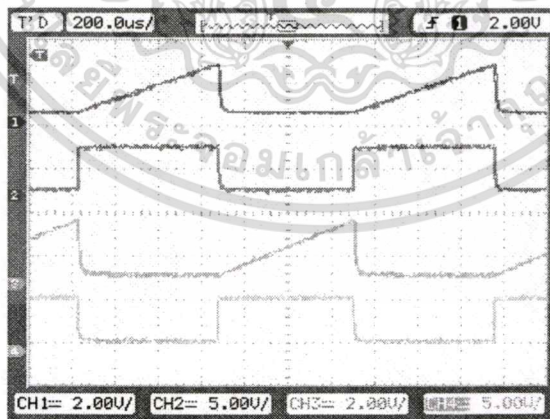
### 4.3 ผลการทดลองการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับ วงจรบริดจ์

เพื่อทดสอบสมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรบริดจ์ได้ทำการทดสอบโดยการต่อวงจรลงบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD, 4001BC และ LF351 เป็นวงจรสายพานกระแสที่สอง นอร์เกต และออปแอมป์ ตามลำดับ สำหรับไดโอด  $D_1, D_2$  ใช้เบอร์ 1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5 \text{ k}\Omega$  ตัวต้านทานของวงจรบริดจ์  $R = 100 \Omega$  กำหนดค่าตัวเก็บประจุ  $C_1 = C_2 = 10 \text{ nF}$  ส่วนค่าแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD, LF 351, 4001BC และวงจรบริดจ์ได้กำหนดให้มีค่าเท่ากับ  $5 \text{ V}/-5 \text{ V}$ ,  $5 \text{ V}/-5 \text{ V}$ ,  $5 \text{ V}/0 \text{ V}$  และ  $5 \text{ V}/0 \text{ V}$  ตามลำดับ



(ก) ค่าความต้านทาน  $R_G$  เท่ากับ  $0.5 \text{ k}\Omega$

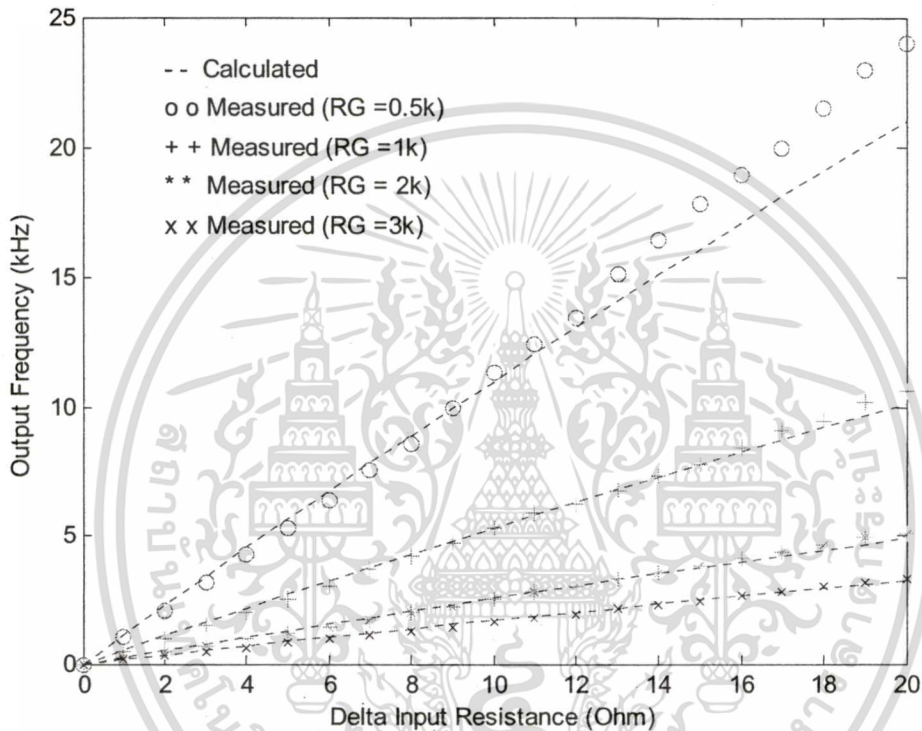
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ข) ค่าความต้านทาน  $R_G$  เท่ากับ 1 k $\Omega$ (ค) ค่าความต้านทาน  $R_G$  เท่ากับ 2 k $\Omega$ (ง) ค่าความต้านทาน  $R_G$  เท่ากับ 3 k $\Omega$ 

**รูปที่ 4.2** ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่ชนิดปรับรูปแบบที่ 2 เมื่อค่าความต้านทานที่เปลี่ยนแปลงเท่ากับ 5  $\Omega$  (เส้นที่ 1: สัญญาณรีเซต  $\phi_1$ , เส้นที่ 2: สัญญาณเอาต์พุต  $v_o$ , เส้นที่ 3: สัญญาณเซต  $\phi_2$ , : เส้นที่ 4: สัญญาณเอาต์พุต  $v_{oN}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2 แสดงตัวอย่างของผลการทดลองที่ได้จากการวัดเมื่อป้อนค่าความต้านทานที่เปลี่ยนแปลงเท่ากับ 5  $\Omega$  และปรับค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  โดยสัญญาณออสซิลเลตรูปฟันเลื่อย (เส้นบนสุด) เป็นสัญญาณรีเซต  $\phi_1$  และสัญญาณออสซิลเลตรูปสี่เหลี่ยม (เส้นที่ 2) เป็นสัญญาณเอาต์พุต  $v_{fo}$  สัญญาณออสซิลเลตรูปฟันเลื่อย (เส้นที่ 3) เป็นสัญญาณเซต  $\phi_2$  และสัญญาณออสซิลเลตรูปสี่เหลี่ยม (เส้นที่ 4) เป็นสัญญาณเอาต์พุต  $v_{foN}$



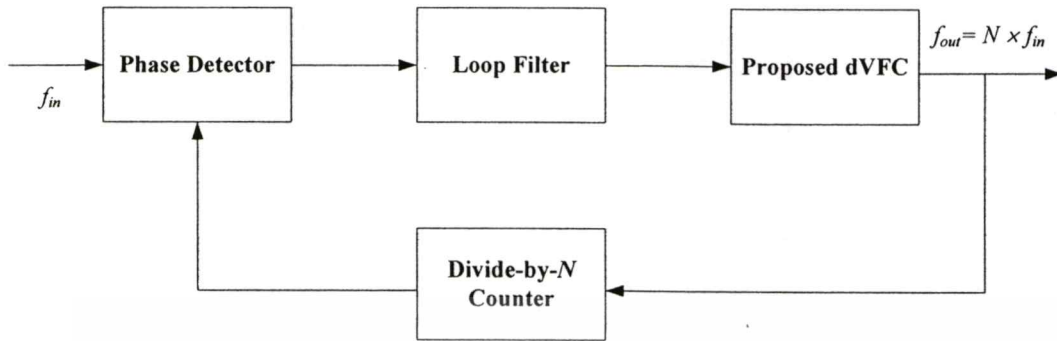
รูปที่ 4.3 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและค่าความต้านทานที่เปลี่ยนแปลง

ในรูปที่ 4.3 แสดงความสัมพันธ์ระหว่างความถี่เอาต์พุต  $f_o$  และค่าความต้านทานที่เปลี่ยนแปลงเมื่อ  $\Delta R$  มีค่าตั้งแต่ 0 – 20  $\Omega$  และค่าความต้านทาน  $R_G$  ที่ต่างกันจำนวน 4 ค่าคือ 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  เมื่อป้อนค่า  $\Delta R$  โดยเปลี่ยน  $\Delta R$  ทีละ 1  $\Omega$  และในการทดลองได้ทำการวัดค่าแรงดัน  $v_{TH}$  จะได้ว่า ค่าแรงดัน  $v_{TH}$  มีค่าเท่ากับ 2.16 V, 2.24 V, 2.32 V และ 2.32 V ในกรณีที่ทำการปรับค่าความต้านทาน  $R_G$  เป็น 0.5 k $\Omega$ , 1 k $\Omega$ , 2 k $\Omega$  และ 3 k $\Omega$  ตามลำดับ เพื่อนำค่าแรงดัน  $v_{TH}$  ดังกล่าวไปใช้ในการคำนวณหาค่าความถี่ที่วิเคราะห์ได้ดังสมการที่ (4.2) จากผลการเปรียบเทียบระหว่างผลการทดลองที่วัดได้กับค่าที่คำนวณได้จากสมการที่ (4.2) จะเห็นได้ว่าความถี่เอาต์พุตที่วัดได้จากการทดลองมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณตลอดทั้งช่วงของค่า  $\Delta R$  (0 – 20  $\Omega$ ) โดยที่ค่าความผิดพลาดสูงสุดไม่เกิน 10% ยกเว้นที่ค่าความต้านทาน  $R_G$  เท่ากับ 0.5 k $\Omega$  ช่วง  $\Delta R$  มีค่าตั้งแต่ 15  $\Omega$  ขึ้นไปเท่านั้นที่มีค่าความผิดพลาดมากกว่า 10%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

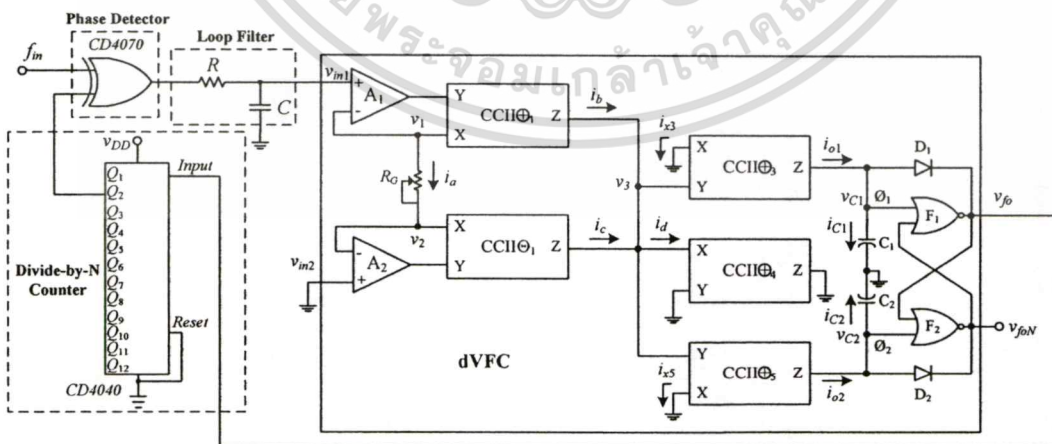
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.4 การประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรเฟสล็อกคูลูป



รูปที่ 4.4 บล็อกการทำงานของวงจรเฟสล็อกคูลูป

วงจรเฟสล็อกคูลูป เป็นระบบควบคุมความถี่โดยใช้วิธีเปรียบเทียบเฟส (Phase) ของความถี่ทางด้านเอาต์พุต (Output Frequency) กับเฟสของความถี่อินพุต (Input Frequency) ซึ่งถูกป้อนเข้าทางด้านอินพุตของระบบ รูปที่ 4.4 แสดงบล็อกการทำงานของวงจรเฟสล็อกคูลูป [23] โดยแต่ละบล็อกมีหน้าที่การทำงานดังนี้ ภาคตรวจจับเฟส (Phase Detector) มีหน้าที่เปรียบเทียบเฟสระหว่างความถี่อินพุต  $f_{in}$  กับความถี่ที่ได้จากวงจรหาร (Divide-by-N Counter) ภาคกรองความถี่ลูป (Loop Filter) ทำหน้าที่กรองความถี่และแปลงไฟสลับให้เป็นไฟตรงเพื่อจ่ายให้กับ dVFC ที่นำเสนอ ซึ่ง dVFC มีหน้าที่แปลงไฟตรงที่ได้จากภาคกรองความถี่ลูป เป็นความถี่เอาต์พุต  $f_{out}$  ซึ่งความถี่เอาต์พุต  $f_{out}$  มีค่าเท่ากับความถี่อินพุต  $f_{in}$  คูณกับจำนวน  $N$  ของวงจรหาร ( $f_{out} = N \times f_{in}$ ) จากบล็อกการทำงานของวงจรเฟสล็อกคูลูปสามารถเขียนเป็นวงจรการทำงานได้ดังรูปที่ 4.5

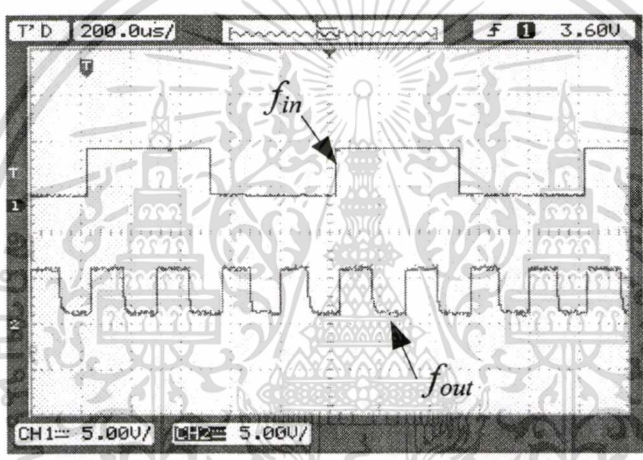


รูปที่ 4.5 วงจรการทำงานของวงจรเฟสล็อกคูลูป

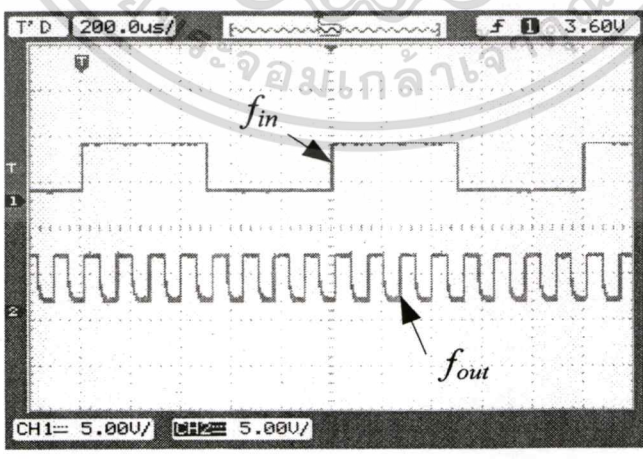
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.5 ผลการทดลองการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับ วงจรเฟสล็อกคูลูป

เพื่อทดสอบสมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรเฟสล็อกคูลูป ได้ทำการทดสอบโดยการต่อวงจรบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD เป็น วงจรสายพานกระแสร่นที่สอง, 4001BC เป็นนอร์เกต, CD4070 เป็นภาคตรวจจับเฟส, CD4040 เป็น วงจรหาร และ LF351 เป็นออปแอมป์ ภาคกรองความถี่ลูปใช้ Low pass Filter สำหรับไดโอด  $D_1, D_2$  ใช้เบอร์ 1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5\text{ k}\Omega$  กำหนดค่าตัวเก็บประจุ  $C_1 = C_2 = 10\text{ nF}$  ส่วนค่าแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD, LF351 ได้กำหนดให้มีค่าเท่ากับ 5 V/-5 V และ 4001BC, CD4070, CD4040 มีค่าเท่ากับ 5 V/0 V ความถี่อินพุตเท่ากับ 1 kHz



รูปที่ 4.6 ผลการวัดของวงจรเฟสล็อกคูลูปที่  $N=4$



รูปที่ 4.7 ผลการวัดของวงจรเฟสล็อกคูลูปที่  $N=8$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.6 แสดงผลการวัดของวงจรเฟสล็อกคูลูปที่  $N = 4$  ส่วนรูปที่ 4.7 แสดงผลการวัดของวงจรเฟสล็อกคูลูปที่  $N = 8$  เมื่อกำหนดให้ความถี่อินพุต  $f_{in}$  เท่ากับ 1 kHz จะได้ความถี่เอาต์พุต  $f_{out}$  เท่ากับ 4 kHz ที่  $N = 4$  และ 8 kHz ที่  $N = 8$

#### 4.6 สรุป

ในบทนี้ได้กล่าวถึงการประยุกต์ใช้งานตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 กับวงจรบริดจ์ และวงจรเฟสล็อกคูลูป รวมทั้งผลการทดลองของทั้ง 2 วงจร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# สรุปผลการวิจัยและข้อเสนอแนะ

### 5.1 สรุปผลการวิจัย

วิทยานิพนธ์นี้นำเสนอตัวแปลงผลต่างแรงดันเป็นความถี่โดยมีด้วยกันทั้งหมด 3 แบบ ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอมีโครงสร้างของวงจรที่เรียบง่ายและใช้อุปกรณ์ที่หาซื้อได้ในท้องตลาดในการสังเคราะห์ตัวแปลงผลต่างแรงดันเป็นความถี่ ตัวแปลงสัญญาณที่ได้นำเสนอถูกออกแบบโดยใช้วงจรสายพานกระแสรูนที่สอง เป็นอุปกรณ์แอคทีฟหลักในการออกแบบวงจรย่อยต่อร่วมกับ เซต-รีเซตแลตซ์ เพื่อสร้างสัญญาณเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างระหว่างค่าแรงดันอินพุตทั้งสอง อัตราขยายของตัวแปลงสัญญาณสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าตัวต้านทานเพียงแคตัวเดียว แต่เนื่องจากตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 ยังมีความผิดพลาดเนื่องจากความต้านทานแฝงที่พอร์ต X จึงได้มีการออกแบบตัวแปลงสัญญาณเพื่อลดค่าความผิดพลาดนี้ โดยเรียกว่า “ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2” และเพื่อเพิ่มความถี่เอาต์พุตได้มีการออกแบบตัวแปลงสัญญาณ โดยเรียกว่า “ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3” ผลการทดลองสามารถยืนยันได้ถึงสมรรถนะการทำงานที่ดีของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอ เพื่อเป็นการแสดงให้เห็นถึงประโยชน์ในการใช้งานของตัวแปลงสัญญาณที่นำเสนอ จึงได้ยกตัวอย่างการประยุกต์ใช้งานกับ วงจรบริดจ์ และวงจรเฟสล็อกคูล

### 5.2 ข้อเสนอแนะในการทำวิจัยต่อ

ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอ ในวิทยานิพนธ์เล่มนี้ยังมีข้อด้อยตรงที่ใช้ วงจรสายพานกระแสรูนที่สองจำนวนมาก และวงจรสายพานกระแสรูนที่สองยังมีข้อจำกัดเนื่องจากค่าความผิดพลาดในการส่งกระแสจากพอร์ต X ไปยังพอร์ต Z

การลดจำนวนไอซีที่ใช้ให้น้อยลงจึงเป็นแนวทางหนึ่งในการพัฒนาตัวแปลงผลต่างแรงดันเป็นความถี่ จากสมการความถี่เอาต์พุตจะเห็นได้ว่าตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอแรงดัน  $v_{in1}$  ต้องมากกว่า  $v_{in2}$  เสมอวงจรจึงจะทำงานได้การออกแบบวงจรให้สามารถรองรับผลต่างได้ทั้งสองกรณี คือ  $v_{in1} - v_{in2}$  และ  $v_{in2} - v_{in1}$  โดยไม่มีการเปลี่ยนแปลงโครงสร้างของวงจรเป็นอีกแนวทางในการพัฒนางจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] Grover, T.P., "Precise Voltage to Frequency Converter for Telemetry Applications of Strain Gauge Pressure Transducers," *IEEE Trans. on Biomedical Engineering*, pp.441-443, September 1975.
- [2] Begueret, J. B., Benbrahim, M. R., Rodes, Z. Li F., "Converter Dedicated to Long-Term Monitoring of Strain Gauge Transducers," *IEEE Journal of Solid-State Circuits*, vol. 32, no. 3, pp. 349-356, 1997.
- [3] McDonagh, D., and Arshak, K. I., "Stable Differential Voltage to Frequency Converter with Low Supply Voltage and Frequency Offset Control," *IEEE Trans. on Instrument and Measurement*, vol. 47, no. 5, pp. 1355-1361, 1998.
- [4] Julsereewong, A., Sasaki, H., Riewruja, V., Julsereewong, P., and Shi, Y., "A Voltage Controlled Oscillator Using CCHs and RS Flip Flop," *International Conference on Engineering Applied Sciences, and Technology*, pp. 579-581, 2007.
- [5] M. Teramura and T. Takeshi, "Voltage-controlled oscillator with linear V-F relation," *IEICE Trans. Electron.*, vol. J72-C-II, 11, pp. 1020-1021, 1989.
- [6] H. Sasaki, K. Fujimoto, and M. Yahara, "A voltage controlled astable multivibrator with Miller-integrator," *IEICE Trans. Fundamentals.*, vol.E78-A, 2, pp. 196-198, 1995.
- [7] M. Yahara, K. Fujimoto, and H. Sasaki, "A Voltage Controlled Oscillator with Up Mode Type Miller-integrator," *IEICE Trans. Electron.*, vol.E88-C, 12, pp. 2385-2387, 2005.
- [8] H. Sasaki, K. Fujimoto, and Fumio Ueno, "A Proposition on Voltage-Controlled Oscillator Based on Bootstrap Type Astable Multivibrator," *IEICE Trans. Electron.*, vol.J77-C-II, 8, pp. 348-350, 1994.
- [9] A. Julsereewong, V. Riewruja, H. Sasaki, K. Fujimoto, and M. Yahara, "A Negative Proportionnal Characteristic VCO Using CCHs and NAND RS-Filp Flop," *ICIC Express Letters.*, vol. 2 ,no. 1, pp.35-40, March 2008.
- [10] A. Julsereewong, S. Pongswatd, H. Sasaki, K. Fujimoto, and M. Yahara, "A Simple Voltage Controlled Oscillator Using Bootstrap Circuits and NOR RS-Filp Flop," *IEEJ Trans.EIS*, vol. 127, no. 11, pp.35-40, 2007.

- [11] Azhari, S. J., and Fazlalipoor, "A Novel Current Mode Instrumentation Amplifier (CMIA) Topology," *IEEE Trans. on Instrumentation Engineering and Measurement*, vol. 49, no. 6, pp. 1272-1277, 2000.
- [12] Wilson, B., "Universal Conveyor Instrumentation Amplifier," *Elec. Lett.*, vol. 25, no. 7, pp.470-471, 1989.
- [13] Sendra, A., and Smith, K.C., "A second generation current conveyor and its applications," *IEEE. Trans.*, Vol. CT-17, pp. 132-154, 1970.
- [14] Stephan J. G. Gift, "An Enhanced Current-Mode Instrumentation Amplifier," *IEEE Trans. on Instrument and Measurement*, vol. 50, no. 1, pp. 85-87, 2001.
- [15] สุวัฒน์ รอดผล. *ดิจิตอลและการออกแบบลอจิก*. กรุงเทพฯ : สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น). หน้า. 174-177, 2544.
- [16] ทักษิณ แสงสุวรรณ, อัมพวัน จุลเสรีวงศ์ และประสิทธิ์ จุลเสรีวงศ์, "ตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายสำหรับการวัดและส่งข้อมูลทางไกล", *การประชุมวิชาการครั้งที่ 47 มหาวิทยาลัยเกษตรศาสตร์*, 17-20 มีนาคม 2552
- [17] A. Julsereewong, "Differential Voltage-to-Frequency Converter for Telemetry", *IMEC2009*, March 2009, pp. 245-249, 2010.
- [18] Teerawat Thepmanee, Amphawan Julsereewong, Thaksin Sangsuwan, "Improved Differential Voltage-to-Frequency Converter for Telemetry", *The 2010 ECTI International Conference on Electrical Engineering/Electronic, Computer, Telecommunication and Information Technology (ECTI-CON 2010)*, Chiang Mai, Thailand, pp. 245-249, 2010.
- [19] Anwar A. Khan, Mohanmmmed A. Al-Turaigi., and Mohamed Abou El-Ela., "An Improved Current-Mode Instrumentation Amplifier with Bandwidth Independent of Gain," , *IEEE Trans. on Instrument and Measurement*, vol. 44, no. 4, pp. 887-891, 1995.
- [20] Wakerly, J. F., *Digital Design: Principles and Practices*, New Jersey: Pearson Hall, pp.79-173, 525-530, 2006.
- [21] Julian, J. M., *Circuits, Signals and Divides*, New York: Longman Scientific&Technical, pp. 257-283, 1988.
- [22] James W. Dally, William F. Riley, Kenneth G. McConnell, *Instrumentation for Engineering Measurements*, Second Edition, John Willey & Sons, Inc., United Stage of America, pp. 170-173, 1993.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ภาคผนวก**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$i_a = \frac{[v_{in1}(1 - \varepsilon_{v1})] - [v_{in2}(1 - \varepsilon_{v2})]}{R_G + 2R_x} \quad (ก.4)$$

$$i_b = i_a(1 - \varepsilon_{c1}) \quad (ก.5)$$

ส่วนต่อไปจะเป็นการวิเคราะห์สมรรถนะของวงจรตามกระแสสองเอาต์พุตชนิดลบ [19]

$$v_b = i_b R_x \quad (ก.6)$$

$$v_{x3} = v_b(1 - \varepsilon_{v3}) \quad (ก.7)$$

แทนสมการที่ (ก.6) ลงในสมการที่ (ก.7) จะได้

$$v_{x3} = i_b R_x (1 - \varepsilon_{v3}) \quad (ก.8)$$

$$v_{x5} = v_b(1 - \varepsilon_{v5}) \quad (ก.9)$$

แทนสมการที่ (ก.6) ลงในสมการที่ (ก.9) จะได้

$$v_{x5} = i_b R_x (1 - \varepsilon_{v5}) \quad (ก.10)$$

$$i_{x3} = \frac{v_{x3}}{R_x} \quad (ก.11)$$

แทนสมการที่ (ก.8) ลงในสมการที่ (ก.11) จะได้

$$i_{x3} = \frac{i_b R_x (1 - \varepsilon_{v3})}{R_x} = i_b (1 - \varepsilon_{v3}) \quad (ก.12)$$

$$i_{x5} = \frac{v_{x5}}{R_x} \quad (ก.13)$$

แทนสมการที่ (ก.10) ลงในสมการที่ (ก.13) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (ก.10) ลงในสมการที่ (ก.13) จะได้

$$i_{x5} = \frac{i_b R_x (1 - \varepsilon_{v5})}{R_x} = i_b (1 - \varepsilon_{v5}) \quad (\text{ก.14})$$

$$i_{o1} = i_{x3} (1 - \varepsilon_{c3}) \quad (\text{ก.15})$$

$$i_{o2} = i_{x5} (1 - \varepsilon_{c5}) \quad (\text{ก.16})$$

แทนสมการที่ (ก.12) ลงในสมการที่ (ก.15)

$$i_{o1} = i_b (1 - \varepsilon_{v3}) (1 - \varepsilon_{c3}) \quad (\text{ก.17})$$

แทนสมการที่ (ก.14) ลงในสมการที่ (ก.16)

$$i_{o2} = i_b (1 - \varepsilon_{v5}) (1 - \varepsilon_{c5}) \quad (\text{ก.18})$$

แทนสมการที่ (ก.5) ลงในสมการที่ (ก.17)

$$i_{o1} = i_a (1 - \varepsilon_{c1}) (1 - \varepsilon_{v3}) (1 - \varepsilon_{c3}) \quad (\text{ก.19})$$

แทนสมการที่ (ก.5) ลงในสมการที่ (ก.18)

$$i_{o2} = i_a (1 - \varepsilon_{c1}) (1 - \varepsilon_{v5}) (1 - \varepsilon_{c5}) \quad (\text{ก.20})$$

กำหนดให้

$$\begin{aligned} \varepsilon_1 &= (1 - \varepsilon_{c1}) (1 - \varepsilon_{v3}) (1 - \varepsilon_{c3}) \\ &= 1 - \varepsilon_{v3} - \varepsilon_{c1} + \varepsilon_{c1} \varepsilon_{v3} - \varepsilon_{c3} + \varepsilon_{c3} \varepsilon_{v3} + \varepsilon_{c1} \varepsilon_{c3} - \varepsilon_{c1} \varepsilon_{c3} \varepsilon_{v3} \\ &\cong 1 - \varepsilon_{v3} - \varepsilon_{c1} - \varepsilon_{c3} \end{aligned} \quad (\text{ก.21})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้

$$\begin{aligned}\varepsilon_2 &= (1 - \varepsilon_{c1})(1 - \varepsilon_{v5}) \cdot (1 - \varepsilon_{c5}) \\ &= 1 - \varepsilon_{v5} - \varepsilon_{c1} + \varepsilon_{c1}\varepsilon_{v5} - \varepsilon_{c5} + \varepsilon_{c5}\varepsilon_{v5} + \varepsilon_{c1}\varepsilon_{c5} - \varepsilon_{c1}\varepsilon_{c5}\varepsilon_{v5} \\ &\cong 1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5}\end{aligned}\quad (\text{ก.22})$$

เมื่อ  $\varepsilon_j$  คือ ค่าความผิดพลาด และ  $j$  คือ ลำดับของค่าความผิดพลาด เนื่องจาก  $\varepsilon_{c_j}, \varepsilon_{v_j}$  มีค่าน้อย เมื่อคูณกัน 2 ตัวขึ้นไปกำหนดให้มีค่าเท่ากับ 0 แทนสมการที่ (ก.21) ลงในสมการที่ (ก.19)

$$i_{o1} = i_a \varepsilon_1 \quad (\text{ก.23})$$

แทนสมการที่ (ก.22) ลงในสมการที่ (ก.20)

$$i_{o2} = i_a \varepsilon_2 \quad (\text{ก.24})$$

จากสมการที่ (3.11)

$$f_o = \frac{1}{\Delta t_{10} + \Delta t_{21}} = \frac{i_{o1} i_{o2}}{(i_{o1} C_2 + i_{o2} C_1) v_{TH}}$$

กำหนดให้  $C_1 = C_2 = C$  และแทนสมการที่ (ก.23) และสมการที่ (ก.24) ลงในสมการที่ (3.11)

$$\begin{aligned}f_o &= \frac{i_a \varepsilon_1 i_a \varepsilon_2}{(i_a \varepsilon_1 + i_a \varepsilon_2) C v_{TH}} \\ f_o &= \frac{i_a \varepsilon_1 \varepsilon_2}{(\varepsilon_1 + \varepsilon_2) C v_{TH}}\end{aligned}\quad (\text{ก.25})$$

กำหนดให้

$$\begin{aligned}\varepsilon_3 &= \varepsilon_1 \varepsilon_2 = (1 - \varepsilon_{v3} - \varepsilon_{c1} - \varepsilon_{c3})(1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5}) \\ &= 1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{v3} + \varepsilon_{v3}\varepsilon_{v5} + \varepsilon_{c1}\varepsilon_{v3} + \varepsilon_{c3}\varepsilon_{v5} - \varepsilon_{c1} + \varepsilon_{c1}\varepsilon_{v5} \\ &\quad + \varepsilon_{c1}^2 + \varepsilon_{c1}\varepsilon_{c5} - \varepsilon_{c3} + \varepsilon_{c3}\varepsilon_{v5} + \varepsilon_{c1}\varepsilon_{c3} + \varepsilon_{c3}\varepsilon_{c5} \\ &\cong 1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{v3} - \varepsilon_{c1} - \varepsilon_{c3}\end{aligned}\quad (\text{ก.26})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้

$$\begin{aligned}\varepsilon_4 = \varepsilon_1 + \varepsilon_2 &= (1 - \varepsilon_{v3} - \varepsilon_{c1} - \varepsilon_{c3}) + (1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5}) \\ &= 2 - 2\varepsilon_{c1} - \varepsilon_{c3} - \varepsilon_{v3} - \varepsilon_{c5} - \varepsilon_{v5}\end{aligned}\quad (\text{ก.27})$$

$$\varepsilon_5 = 2\varepsilon_{c1} + \varepsilon_{c3} + \varepsilon_{v3} + \varepsilon_{c5} + \varepsilon_{v5} \quad (\text{ก.28})$$

แทนสมการที่ (ก.28) ลงในสมการที่ (ก.27)

$$\varepsilon_4 = 2 - \varepsilon_5 \quad (\text{ก.29})$$

แทนสมการที่ (ก.26) และสมการที่ (ก.29) ลงในสมการที่ (ก.25) จะได้

$$f_o = \frac{i_a \varepsilon_3}{(2 - \varepsilon_5) C_{V_{TH}}} \quad (\text{ก.30})$$

แทนสมการที่ (ก.4) ลงในสมการที่ (ก.30)

$$\begin{aligned}f_o &= \frac{[v_{in1}(1 - \varepsilon_{v1})] - [v_{in2}(1 - \varepsilon_{v2})]}{R_G + 2R_x} \cdot \frac{\varepsilon_3}{(2 - \varepsilon_5) C_{V_{TH}}} \\ f_o &= \frac{[v_{in1}(\varepsilon_3 - \varepsilon_{v1}\varepsilon_3)] - [v_{in2}(\varepsilon_3 - \varepsilon_{v2}\varepsilon_3)]}{(R_G + 2R_x)(2 - \varepsilon_5) C_{V_{TH}}} \\ f_o &= \frac{v_{in1}\varepsilon_6 - v_{in2}\varepsilon_7}{2R_G C_{V_{TH}}} \cdot (1 - \varepsilon_8)\end{aligned}\quad (\text{ก.31})$$

เมื่อ

$$\varepsilon_6 = \varepsilon_3(1 - \varepsilon_{v1}) \quad (\text{ก.32})$$

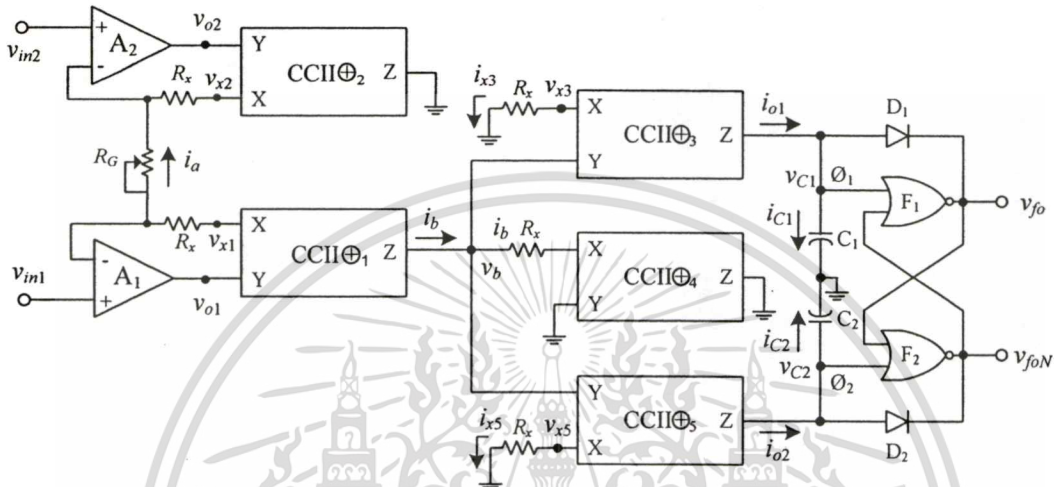
$$\varepsilon_7 = \varepsilon_3(1 - \varepsilon_{v2}) \quad (\text{ก.33})$$

$$\varepsilon_8 = \frac{4R_x - 2R_x\varepsilon_5 - R_G\varepsilon_5}{2R_G + 4R_x - R_G\varepsilon_5 - 2R_x\varepsilon_5} \quad (\text{ก.34})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข

## การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็น ความถี่แบบที่ 2



รูปที่ ข.1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อพิจารณาความต้านทานแฝง

รูปที่ ข.1 แสดงการวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 เมื่อพิจารณาความต้านทานแฝงที่พอร์ต X และค่าความผิดพลาดจากวงจรสายพานกระแสรบกวนที่สอง โดยจะแบ่งการวิเคราะห์ออกเป็น 2 ส่วนหลัก คือ วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 และวงจรตามกระแสสองเอาต์พุตชนิดลบสำหรับการวิเคราะห์วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 2 สามารถอธิบายได้ดังนี้ [14]

$$i_a = \frac{v_{o1} - v_{o2}}{R_G + 2R_x} \quad (\text{ข.1})$$

$$v_{o1} - v_{o2} = (v_i - i_a R_G) \cdot k \quad (\text{ข.2})$$

เมื่อ  $k$  คือ ค่าอัตราขยายวงจรถัดของออปแอมป์

$$v_i = v_{in1} - v_{in2} \quad (\text{ข.3})$$

แทนสมการที่ (ข.3) และสมการที่ (ข.2) ลงในสมการที่ (ข.1) จะได้ว่า ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (ข.3) และสมการที่ (ข.2) ลงในสมการที่ (ข.1) จะได้

$$i_a = \frac{[(v_{in1} - v_{in2}) - i_a R_G] \cdot k}{R_G + 2R_x} \quad (\text{ข.4})$$

จัดรูปสมการที่ (ข.4) ใหม่ได้ดังนี้

$$i_a = \frac{(v_{in1} - v_{in2}) \cdot k}{(1+k)R_G + 2R_x} \quad (\text{ข.5})$$

เนื่องจากตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 2 ต่างจากตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 1 เฉพาะวงจรแปลงผลต่างเป็นแรงดันเท่านั้นส่วนอื่น ๆ ยังเหมือนเดิมดังนั้นแทนสมการที่ (ข.5) ลงในสมการที่ (ก.30) จะได้

$$f_o = \frac{(v_{in1} - v_{in2}) \cdot k}{(1+k)R_G + 2R_x} \cdot \frac{\varepsilon_3}{(2 - \varepsilon_5)Cv_{TH}} \quad (\text{ข.6})$$

จัดรูปสมการ (ข.6) ใหม่ได้ว่า

$$f_o = \frac{(v_{in1} - v_{in2})\varepsilon_3}{2R_G Cv_{TH}} \cdot (1 - \varepsilon_9) \quad (\text{ข.7})$$

เมื่อ

$$\varepsilon_9 = \frac{2R_G + 4R_x - 2R_x\varepsilon_5 - (1+k)R_G\varepsilon_5}{2R_G(1+k) + 4R_x - 2R_x\varepsilon_5 - (1+k)R_G\varepsilon_5} \quad (\text{ข.8})$$

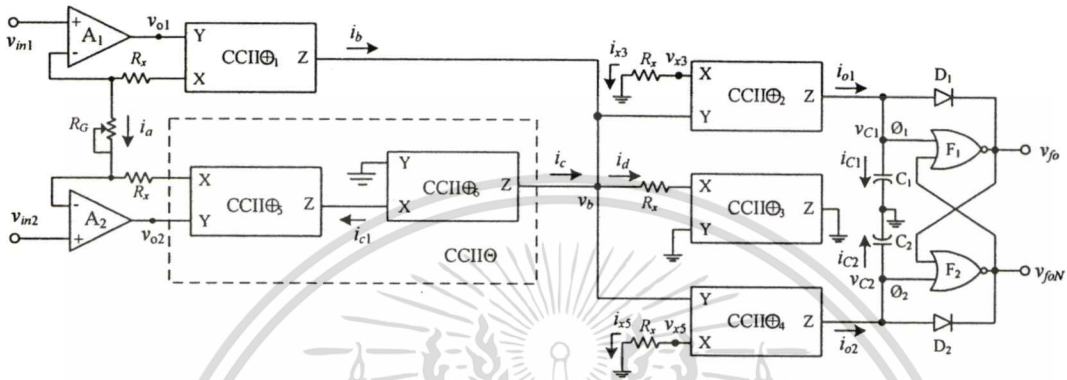
$$\varepsilon_3 \cong 1 - \varepsilon_{v5} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{v3} - \varepsilon_{c1} - \varepsilon_{c3}$$

$$\varepsilon_5 = 2\varepsilon_{c1} + \varepsilon_{c3} + \varepsilon_{v3} + \varepsilon_{c5} + \varepsilon_{v5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

การวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็น  
ความถี่แบบที่ 3



รูปที่ ค.1 ตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อพิจารณาความต้านทานแฝง

รูปที่ ค.1 แสดงการวิเคราะห์สมรรถนะการทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่แบบที่ 3 เมื่อพิจารณาความต้านทานแฝงที่พอร์ต X และค่าความผิดพลาดจากวงจรสายพานกระแสร่นที่สอง โดยจะแบ่งการวิเคราะห์ออกเป็น 2 ส่วนหลัก คือ วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3 และวงจรตามกระแสสองเฮาต์พุตชนิดลบสำหรับการวิเคราะห์วงจรแปลงผลต่างแรงดันเป็นกระแสแบบที่ 3 สามารถอธิบายได้ดังนี้ [14]

$$i_a = \frac{v_{o1} - v_{o2}}{R_G + 2R_x} \tag{ค.1}$$

$$v_{o1} - v_{o2} = (v_i - i_a R_G) \cdot k \tag{ค.2}$$

เมื่อ  $k$  คือ ค่าอัตราขยายวงจรเปิดของออปแอมป์

$$v_i = v_{in1} - v_{in2} \tag{ค.3}$$

แทนสมการที่ (ค.3) และสมการที่ (ค.2) ลงในสมการที่ (ค.1) จะได้ ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_a = \frac{[(v_{in1} - v_{in2}) - i_a R_G] \cdot k}{R_G + 2R_x} \quad (ค.4)$$

จัดรูปสมการที่ (ค.4) ใหม่ได้ดังนี้

$$i_a = \frac{(v_{in1} - v_{in2}) \cdot k}{(1+k)R_G + 2R_x} \quad (ค.5)$$

ส่วนต่อไปจะเป็นการวิเคราะห์สมรรถนะของวงจรตามกระแสสองเอาต์พุตชนิดลบ [19]

$$i_b = i_a(1 - \varepsilon_{c1}) \quad (ค.6)$$

$$i_{c1} = i_a(1 - \varepsilon_{c5}) \quad (ค.7)$$

$$i_c = i_{c1}(1 - \varepsilon_{c6}) \quad (ค.8)$$

แทนสมการที่ (ค.7) ลงในสมการที่ (ค.8) จะได้

$$i_c = i_a(1 - \varepsilon_{c5})(1 - \varepsilon_{c6}) \quad (ค.9)$$

$$i_d = i_b + i_c \quad (ค.10)$$

แทนสมการที่ (ค.6) และสมการที่ (ค.9) ลงในสมการที่ (ค.10) จะได้

$$\begin{aligned} i_d &= i_a(1 - \varepsilon_{c1}) + i_a(1 - \varepsilon_{c5})(1 - \varepsilon_{c6}) \\ &= i_a[(1 - \varepsilon_{c1}) + (1 - \varepsilon_{c5})(1 - \varepsilon_{c6})] \\ &= i_a[(1 - \varepsilon_{c1}) + (1 - \varepsilon_{c5} - \varepsilon_{c6} + \varepsilon_{c5}\varepsilon_{c6})] \\ &= i_a(2 - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6} + \varepsilon_{c5}\varepsilon_{c6}) \end{aligned} \quad (ค.11)$$

กำหนดให้

$$\begin{aligned} \varepsilon_{10} &= \varepsilon_{c1} + \varepsilon_{c5} + \varepsilon_{c6} - \varepsilon_{c5}\varepsilon_{c6} \\ \varepsilon_{10} &\cong \varepsilon_{c1} + \varepsilon_{c5} + \varepsilon_{c6} \end{aligned} \quad (ค.12)$$

แทนสมการที่ (ค.12) ลงในสมการที่ (ค.11) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (ค.12) ลงในสมการที่ (ค.11) จะได้

$$i_d = i_a(2 - \varepsilon_{10}) \quad (\text{ค.13})$$

$$v_b = i_d R_x \quad (\text{ค.14})$$

$$v_{x2} = v_b(1 - \varepsilon_{v2}) \quad (\text{ค.15})$$

แทนสมการที่ (ค.14) ลงในสมการที่ (ค.15) จะได้

$$v_{x2} = i_d R_x (1 - \varepsilon_{v2}) \quad (\text{ค.16})$$

$$v_{x4} = v_b(1 - \varepsilon_{v4}) \quad (\text{ค.17})$$

แทนสมการที่ (ค.14) ลงในสมการที่ (ค.17) จะได้

$$v_{x4} = i_d R_x (1 - \varepsilon_{v4}) \quad (\text{ค.18})$$

$$i_{x2} = \frac{v_{x2}}{R_x} \quad (\text{ค.19})$$

แทนสมการที่ (ค.16) ลงในสมการที่ (ค.19) จะได้

$$i_{x2} = \frac{i_d R_x (1 - \varepsilon_{v2})}{R_x} = i_d (1 - \varepsilon_{v2}) \quad (\text{ค.20})$$

แทนสมการที่ (ค.13) ลงในสมการที่ (ค.20) จะได้

$$i_{x2} = i_a (2 - \varepsilon_{10})(1 - \varepsilon_{v2}) \quad (\text{ค.21})$$

$$i_{x4} = \frac{v_{x4}}{R_x} \quad (\text{ค.22})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (ค.18) ลงในสมการที่ (ค.22) จะได้

$$i_{x4} = \frac{i_d R_x (1 - \varepsilon_{v4})}{R_x} = i_d (1 - \varepsilon_{v4}) \quad (\text{ค.23})$$

แทนสมการที่ (ค.13) ลงในสมการที่ (ค.23) จะได้

$$i_{x4} = i_a (2 - \varepsilon_{10}) (1 - \varepsilon_{v4}) \quad (\text{ค.24})$$

$$i_{o1} = i_{x2} (1 - \varepsilon_{c2}) \quad (\text{ค.25})$$

แทนสมการที่ (ค.21) ลงในสมการที่ (ค.25) จะได้

$$i_{o1} = i_a (2 - \varepsilon_{10}) (1 - \varepsilon_{v2}) (1 - \varepsilon_{c2}) \quad (\text{ค.26})$$

$$i_{o2} = i_{x4} (1 - \varepsilon_{c4}) \quad (\text{ค.27})$$

แทนสมการที่ (ค.24) ลงในสมการที่ (ค.27) จะได้

$$i_{o2} = i_a (2 - \varepsilon_{10}) (1 - \varepsilon_{v4}) (1 - \varepsilon_{c4}) \quad (\text{ค.28})$$

กำหนดให้

$$\begin{aligned} \varepsilon_{11} &= (2 - \varepsilon_{10}) (1 - \varepsilon_{v2}) (1 - \varepsilon_{c2}) \\ &= (2 - \varepsilon_{10}) (1 - \varepsilon_{c2} - \varepsilon_{v2} + \varepsilon_{c2} \varepsilon_{v2}) \\ &= 2 - 2\varepsilon_{c2} - 2\varepsilon_{v2} + 2\varepsilon_{c2} \varepsilon_{v2} - \varepsilon_{10} + \varepsilon_{10} \varepsilon_{c2} + \varepsilon_{10} \varepsilon_{v2} - \varepsilon_{10} \varepsilon_{c2} \varepsilon_{v2} \\ &\cong 2 - 2\varepsilon_{c2} - 2\varepsilon_{v2} - \varepsilon_{10} \end{aligned} \quad (\text{ค.29})$$

แทนสมการที่ (ค.12) ลงในสมการที่ (ค.29) จะได้

$$\varepsilon_{11} \cong 2 - 2\varepsilon_{c2} - 2\varepsilon_{v2} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6} \quad (\text{ค.30})$$

กำหนดให้

$$\begin{aligned} \varepsilon_{12} &= (2 - \varepsilon_{10}) (1 - \varepsilon_{v4}) (1 - \varepsilon_{c4}) \\ &= (2 - \varepsilon_{10}) (1 - \varepsilon_{c4} - \varepsilon_{v4} + \varepsilon_{c4} \varepsilon_{v4}) \\ &= 2 - 2\varepsilon_{c4} - 2\varepsilon_{v4} + 2\varepsilon_{c4} \varepsilon_{v4} - \varepsilon_{10} + \varepsilon_{10} \varepsilon_{c4} + \varepsilon_{10} \varepsilon_{v4} - \varepsilon_{10} \varepsilon_{c4} \varepsilon_{v4} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\varepsilon_{12} \cong 2 - 2\varepsilon_{c4} - 2\varepsilon_{v4} - \varepsilon_{10} \quad (\text{ค.31})$$

แทนสมการที่ (ค.12) ลงในสมการที่ (ค.31) จะได้

$$\varepsilon_{12} \cong 2 - 2\varepsilon_{c4} - 2\varepsilon_{v4} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6} \quad (\text{ค.32})$$

แทนสมการที่ (ค.29) ลงในสมการที่ (ค.26) จะได้

$$i_{o1} = i_a \varepsilon_{11} \quad (\text{ค.33})$$

แทนสมการที่ (ค.31) ลงในสมการที่ (ค.28) จะได้

$$i_{o2} = i_a \varepsilon_{12} \quad (\text{ค.34})$$

จากสมการที่ (3.9)

$$f_o = \frac{1}{\Delta t_{10} + \Delta t_{21}} = \frac{i_{o1} i_{o2}}{(i_{o1} C_2 + i_{o2} C_1) v_{TH}}$$

กำหนดให้  $C_1 = C_2 = C$  และแทนสมการที่ (ค.33) และสมการที่ (ค.34) ลงในสมการที่ (3.11)

$$f_o = \frac{i_a \varepsilon_{11} i_a \varepsilon_{12}}{(i_a \varepsilon_{11} + i_a \varepsilon_{12}) C v_{TH}}$$

$$f_o = \frac{i_a \varepsilon_{11} \varepsilon_{12}}{(\varepsilon_{11} + \varepsilon_{12}) C v_{TH}} \quad (\text{ค.35})$$

กำหนดให้

$$\begin{aligned} \varepsilon_{13} &= \varepsilon_{11} \varepsilon_{12} = (2 - 2\varepsilon_{c2} - 2\varepsilon_{v2} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6})(2 - 2\varepsilon_{c4} - 2\varepsilon_{v4} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6}) \\ &\cong 4 - 4\varepsilon_{c2} - 4\varepsilon_{v2} - 2\varepsilon_{c1} - 2\varepsilon_{c5} - 2\varepsilon_{c6} - 4\varepsilon_{c4} - 4\varepsilon_{v4} - 2\varepsilon_{c1} - 2\varepsilon_{c5} - 2\varepsilon_{c6} \\ &\cong 4 - 4\varepsilon_{c1} - 4\varepsilon_{c2} - 4\varepsilon_{c4} - 4\varepsilon_{c5} - 4\varepsilon_{c6} - 4\varepsilon_{v2} - 4\varepsilon_{v4} \\ &\cong 4(1 - \varepsilon_{c1} - \varepsilon_{c2} - \varepsilon_{c4} - \varepsilon_{c5} - \varepsilon_{c6} - \varepsilon_{v2} - \varepsilon_{v4}) \end{aligned} \quad (\text{ค.36})$$

$$\varepsilon_{14} = (1 - \varepsilon_{c1} - \varepsilon_{c2} - \varepsilon_{c4} - \varepsilon_{c5} - \varepsilon_{c6} - \varepsilon_{v2} - \varepsilon_{v4}) \quad (\text{ค.37})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการที่ (ค.37) ลงในสมการที่ (ค.36) จะได้

$$\varepsilon_{13} = 4\varepsilon_{14} \quad (\text{ค.38})$$

กำหนดให้

$$\begin{aligned} \varepsilon_{15} &= \varepsilon_{11} + \varepsilon_{12} = (2 - 2\varepsilon_{c2} - 2\varepsilon_{v2} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6} + 2 - 2\varepsilon_{c4} - 2\varepsilon_{v4} - \varepsilon_{c1} - \varepsilon_{c5} - \varepsilon_{c6}) \\ &= 4 - 2\varepsilon_{c1} - 2\varepsilon_{c2} - 2\varepsilon_{c4} - \varepsilon_{c5} - \varepsilon_{c6} - 2\varepsilon_{v2} - 2\varepsilon_{v4} \end{aligned} \quad (\text{ค.39})$$

$$\varepsilon_{16} = 2\varepsilon_{c1} + 2\varepsilon_{c2} + 2\varepsilon_{c4} + \varepsilon_{c5} + \varepsilon_{c6} + 2\varepsilon_{v2} + 2\varepsilon_{v4} \quad (\text{ค.40})$$

แทนสมการที่ (ค.40) ลงในสมการที่ (ค.39) จะได้

$$\varepsilon_{15} = 4 - \varepsilon_{16} \quad (\text{ค.41})$$

แทนสมการที่ (ค.36) และสมการที่ (ค.39) ลงในสมการที่ (ค.35) จะได้

$$f_o = \frac{i_a \varepsilon_{13}}{\varepsilon_{15} C_{V_{TH}}} \quad (\text{ค.42})$$

แทนสมการที่ (ค.38) และสมการที่ (ค.41) ลงในสมการที่ (ค.42) จะได้

$$f_o = \frac{i_a 4\varepsilon_{14}}{(4 - \varepsilon_{16}) C_{V_{TH}}} \quad (\text{ค.43})$$

แทนสมการที่ (ค.5) ลงในสมการที่ (ค.43) จะได้

$$f_o = \frac{(v_{in1} - v_{in2}) \cdot k}{(1+k)R_G + 2R_x} \cdot \frac{4\varepsilon_{14}}{(4 - \varepsilon_{16}) C_{V_{TH}}} \quad (\text{ค.44})$$

$$f_o = \frac{(v_{in1} - v_{in2}) \varepsilon_{14}}{R_G C_{V_{TH}}} \cdot (1 - \varepsilon_{17}) \quad (\text{ค.45})$$

เมื่อ

$$\varepsilon_{17} = \frac{4R_G + 8R_x - 2R_x \varepsilon_{16} - (1+k)R_G \varepsilon_{16}}{4R_G(1+k) + 8R_x - 2R_x \varepsilon_{16} - (1+k)R_G \varepsilon_{16}} \quad (\text{ค.46})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

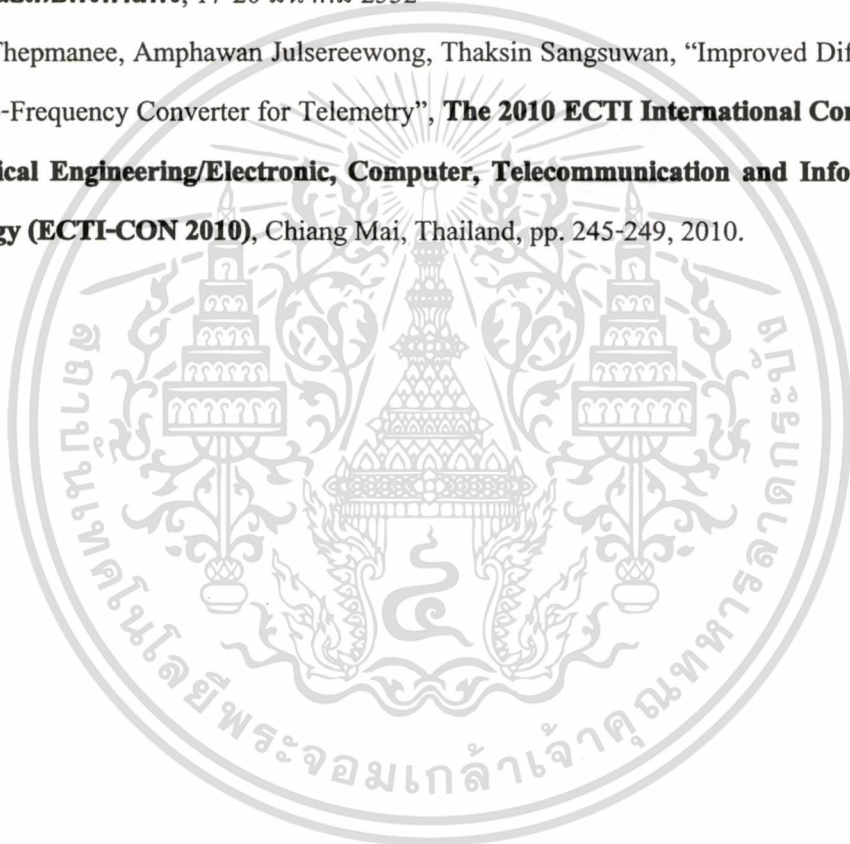
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ง


# บทความวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการในวิทยานิพนธ์นี้มีรายละเอียดดังต่อไปนี้

- [1] ทักษิณ แสงสุวรรณ, อัมพวัน จุลเสรีวงศ์ และประสิทธิ์ จุลเสรีวงศ์, “ตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายสำหรับการวัดและส่งข้อมูลทางไกล”, **การประชุมวิชาการครั้งที่ 47 มหาวิทยาลัยเกษตรศาสตร์**, 17-20 มีนาคม 2552
- [2] Teerawat Thepmanee, Amphawan Julsereewong, Thaksin Sangsuwan, “Improved Differential Voltage-to-Frequency Converter for Telemetry”, **The 2010 ECTI International Conference on Electrical Engineering/Electronic, Computer, Telecommunication and Information Technology (ECTI-CON 2010)**, Chiang Mai, Thailand, pp. 245-249, 2010.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


**มหาวิทยาลัยเกษตรศาสตร์**  
**การประชุมทางวิชาการ ครั้งที่ ๔๗**  
**The 47<sup>th</sup> Kasetsart University Annual Conference**

๑๗ - ๒๐ มีนาคม ๒๕๕๓

Agricultural Science Leading Thailand  
Food and Alternative Energy for Sustainable Balance

เกษตรนำไทย  
สำหรับและพลังงานทดแทนเพื่อสมดุลสีเขียว

วิทยากร : คณะกรรมการฝ่ายสารสนเทศ  
 กองบริการการศึกษา มหาวิทยาลัยเกษตรศาสตร์  
 ถนนพหลโยธิน 50 อ. นนทบุรี 9  
 โทรศัพท์ โทรสาร 0 2942 8167-8  
 email : pad.ase@knu.ac.th  
 website : http://eduserv.knu.ac.th/amruoc\_47/

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายสำหรับการวัดและส่งข้อมูลทางไกล

### Simple Differential Voltage-to-Frequency Converter For Telemetry

ทักษิณ แสงสุวรรณ อัมพวัน จุลเสรีวงศ์ และ ประสิทธิ์ จุลเสรีวงศ์

Thaksin Sangsuwan, Amphawan Julsereewong, and Prasit Julsereewong

#### บทคัดย่อ

บทความวิจัยนี้นำเสนอเทคนิคอย่างง่ายที่ใช้อุปกรณ์ที่หาซื้อได้ในท้องตลาดในการสังเคราะห์ตัวแปลงผลต่างแรงดันเป็นความถี่สำหรับการวัดและส่งข้อมูลทางไกล ตัวแปลงสัญญาณที่ได้นำเสนอถูกออกแบบโดยใช้วงจรสายพานกระแสที่เชื่อมต่อกับเซต-รีเซตแลตช์ เพื่อสร้างสัญญาณเอาต์พุตที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างระหว่างค่าแรงดันอินพุตทั้งสอง อัตราขยายของตัวแปลงสัญญาณสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าตัวต้านทานเพียงแค่ตัวเดียว ผลการทดลองสามารถยืนยันได้ถึงการทำงานที่ดีของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอ

#### ABSTRACT

This paper presents a simple technique based on commercial devices to realize differential voltage-to-frequency converter for telemetry. The proposed converter is designed by using second-generation current conveyors in connection with Set-Reset latch to generate the oscillating output signal whose frequency is proportional to the difference between two input voltages. The converter gain can be easily adjusted through the variation of a single resistor. Experimental results are given to confirm the good operation of the proposed differential voltage-to-frequency converter.

Key words: voltage-to-frequency converter, voltage controlled oscillator, telemetry, CCII-based circuit, S-R latch

T. Sangsuwan: sangsuwan\_11@hotmail.com

#### คำนำ

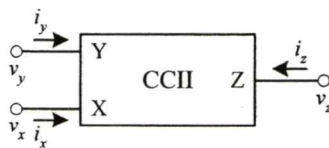
การส่งสัญญาณที่ได้จากอุปกรณ์วัดหรือเซนเซอร์ (Sensor) ในรูปของความถี่เป็นการส่งสัญญาณอีกรูปแบบหนึ่งที่น่ามาใช้ในการส่งสัญญาณการควบคุมกระบวนการในอุตสาหกรรม ทั้งนี้เพื่อส่งสัญญาณได้ไกลขึ้น ลดการสูญเสียในสายส่งสัญญาณ และลดการรบกวนจากสายตัวนำของอุปกรณ์ไฟฟ้าขนาดใหญ่ที่มีอยู่ในกระบวนการผลิต เช่น มอเตอร์ เป็นต้น (Gruenberg 1967, Jacob 1989) ตัวแปลงแรงดันเป็นความถี่ (Voltage-to-Frequency Converter) หรือที่บางครั้งเรียกว่า "ออสซิลเลเตอร์ที่ถูกควบคุมด้วยแรงดัน (Voltage Controlled Oscillator)" จึงเป็นวงจรหนึ่งที่มีความสำคัญในการจัดการสัญญาณสำหรับการวัดและส่งข้อมูลทางไกล (Telemetry) ที่ได้มีการพัฒนาโครงสร้างอย่างต่อเนื่อง (Grover 1975, Begueret et al. 1997, McDonagh and Arshak 1998, Julsereewong et al. 2007) หลักการออกแบบวงจรที่ได้นำเสนอในบทความวิจัย (Grover 1975) และ (Begueret et al. 1997) มุ่งเน้นที่จะสังเคราะห์ตัวแปลงแรงดันเป็นความถี่ที่สามารถต่อใช้งานร่วมกับวงจรบริดจ์ (Bridge Circuit) ซึ่งใช้ในการตรวจวัดการเปลี่ยนแปลงที่มีเพียงเล็กน้อยของความต้านทานหรืออิมพีแดนซ์

ที่ต้องการตรวจวัด ตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย (Grover 1975) ถูกออกแบบโดยใช้ ออปแอมป์ (Op Amp) ต่อร่วมกับตัวต้านทานและไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) ทำให้ผลตอบสนองทางความถี่ของตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอใน (Grover 1975) ถูกจำกัดด้วยผลตอบสนองทางความถี่ของออปแอมป์ ส่วนตัวแปลงแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัย (Begueret et al. 1997) และ (McDonagh and Arshak 1998) ถูกออกแบบในรูปของวงจรรวม (Integrated Circuit: IC) โดยใช้ เทคโนโลยีไบซีเอ็มอส (BiCMOS) และไบโพลาร์ทรานซิสเตอร์ ตามลำดับ นอกจากนี้ในบทความวิจัย (McDonagh and Arshak 1998) ได้เจาะจงเรียกชื่อวงจรที่สร้างสัญญาณเอาต์พุตที่มีการแกว่งหรือสัญญาณออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับผลต่างแรงดันอินพุตทั้งสองของวงจรว່ว่า “ตัวแปลงผลต่างแรงดันเป็นความถี่ (Differential Voltage-to-Frequency Converter)”

วัตถุประสงค์ของบทความวิจัยนี้เป็นการนำเสนอตัวแปลงผลต่างแรงดันเป็นความถี่ที่มีโครงสร้างอย่างง่าย โดยใช้วงจรรวมหรือไอซีสำเร็จรูปที่มีขายในท้องตลาด ซึ่งมีหลักการคล้ายกับออสซิลเลเตอร์ที่ถูกควบคุมด้วยแรงดันที่ได้นำเสนอในบทความวิจัย (Julsereewong et al. 2007) โดยใช้วงจรรายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor: CCII) ต่อร่วมกับเซต-รีเซตแลตช์ (Set-Reset Latch) แต่ในบทความวิจัยนี้ได้พัฒนาหลักการออกแบบวงจรเพื่อรองรับกับสัญญาณอินพุตได้รูปของผลต่างแรงดันที่มีขนาดเล็กได้ ทั้งนี้เพื่อนำไปประยุกต์ใช้งานสำหรับภาคส่งสัญญาณ (Transmitter) ของการวัดและส่งข้อมูลทางไกลได้ โดยนำไปต่อร่วมกับอุปกรณ์วัดหรือเซนเซอร์ที่สร้างสัญญาณเอาต์พุตในรูปของผลต่างแรงดัน อาทิ เช่น เซนเซอร์ที่ใช้ตรวจวัดค่าความดันตระกูล MPX2000 ของบริษัท MOTOROLA หรือวงจรรบริดจ์ที่มีเซนเซอร์จำพวกอาร์ทีดี (Resistance Temperature Detector: RTD) หรือสเตรนเกจ (Strain Gage) ต่อเป็นส่วนหนึ่งของวงจรรบริดจ์ แล้วทำการแปลงค่าผลต่างแรงดันขนาดเล็กซึ่งเป็นสัญญาณเอาต์พุตของวงจรรบริดจ์ให้เป็นสัญญาณแรงดันที่มีการออสซิลเลต โดยค่าความถี่ของการออสซิลเลตเป็นสัดส่วนกับค่าผลต่างแรงดัน จากนั้นนำสัญญาณออสซิลเลตดังกล่าวไปป้อนเป็นสัญญาณอินพุตให้กับตัวกล้ำสัญญาณ (Modulator) เพื่อส่งสัญญาณในรูปของคลื่นวิทยุต่อไป (Gruenberg 1967) สำหรับการทดสอบสมรรถนะของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัยนี้ ได้ทำการทดสอบโดยการทดลองด้วยการต่อวงจรมนแผ่นทดลอง เพื่อเป็นการยืนยันถึงฟังก์ชันในการทำงานว่ามีความสอดคล้องเป็นไปตามหลักการที่ได้นำเสนอ

### ทฤษฎีและหลักการทํางาน

#### วงจรรายพานกระแสรุ่นที่สอง



รูปที่ 1 สัญลักษณ์ของวงจรรายพานกระแสรุ่นที่สอง

วงจรรายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor) หรือ CCII (Sedra and Smith 1970) เป็นอุปกรณ์แบบสามพอร์ตที่ถูกออกแบบให้สามารถรับอินพุตที่เป็นทั้งกระแสและแรงดันได้ โดยทั่วไปนิยมมีแทนด้วยสัญลักษณ์ดังรูปที่ 1 โดยที่พอร์ต Y มีความต้านทานอินพุตสูงมาก เหมาะสำหรับการรับอินพุตที่ไม่ว่การณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

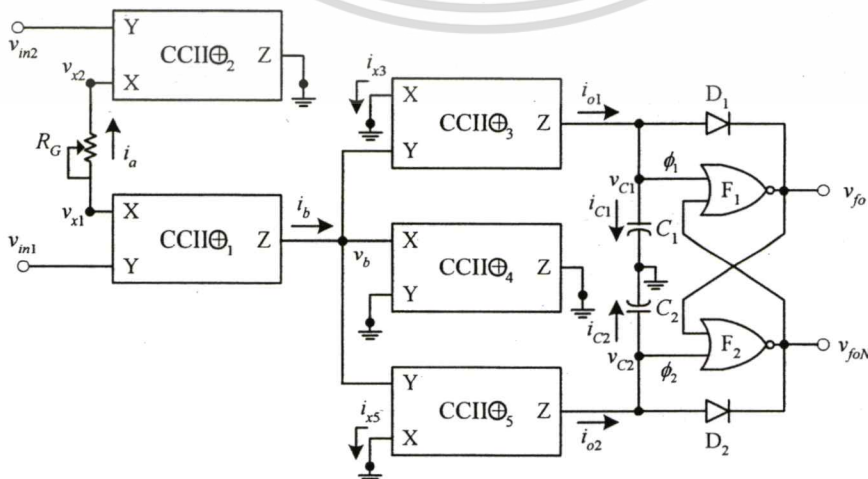
เป็นสัญญาณแรงดัน ส่วนพอร์ต X มีความต้านทานอินพุตต่ำ เหมาะสำหรับอินพุตที่เป็นสัญญาณกระแส และพอร์ต Z มีความต้านทานเอาต์พุตสูงมากซึ่งให้อาต์พุตที่เป็นสัญญาณกระแส คุณสมบัติทางอุดมคติของ CCI สามารถเขียนเป็นสมการความสัมพันธ์ในรูปของเมตริกซ์ ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \tag{1}$$

จากสมการที่ (1) เครื่องหมายบวกและลบ ( $\pm$ ) แสดงถึงทิศทางกระแสที่เข้าหรือออกจากพอร์ต Z และพอร์ต X ว่ามีทิศทางเดียวกันหรือตรงกันข้าม ตามลำดับ สำหรับวงจรสายพานกระแสที่มีทิศทางกระแสที่พอร์ต Z และพอร์ต X มีทิศทางเดียวกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X และกระแส  $i_z$  ไหลเข้าที่พอร์ต Z จะเรียกว่า "วงจรรสายพานกระแสชนิดบวก (CCI $\oplus$ )" และวงจรรสายพานกระแสที่มีทิศทางกระแสที่พอร์ต Z และพอร์ต X ทิศทางตรงข้ามกัน เช่น ถ้ากระแส  $i_x$  ไหลเข้าที่พอร์ต X แต่กระแส  $i_z$  ไหลออกจากพอร์ต Z จะเรียกว่า "วงจรรสายพานกระแสชนิดลบ (CCI $\ominus$ )"

**ตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายที่ได้นำเสนอ**

ในรูปที่ 2 แสดงตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายที่ได้นำเสนอในบทความวิจัยนี้ ซึ่งประกอบด้วยวงจรรสายพานกระแสรุ่นที่สองชนิดบวก CCI $\oplus_1$ -CCI $\oplus_5$  โดยใช้ไอซีสำเร็จรูป AD844/AD ซึ่งมีความต้านทานอินพุตหรือค่าความต้านทานแฝงที่พอร์ต X ประมาณ 50 $\Omega$  (Azhari and Fazlalipour 2000) และตัวต้านทานชนิดปรับค่าได้  $R_G$  ที่ใช้สำหรับการแปลงค่าผลต่างระหว่างแรงดันอินพุต  $v_{in1}$  และ  $v_{in2}$  ( $v_{in1} - v_{in2}$ ) เป็นค่ากระแส  $i_{o1}$  และ  $i_{o2}$  นอร์เกต (NOR Gate)  $F_1$ - $F_2$  จะทำหน้าที่เป็นเซต-รีเซตแลตช์ (Wakerly 2006) โดยใช้ค่าแรงดันตกคร่อมตัวเก็บประจุ  $C_1$  และ  $C_2$  ( $v_{c1}$  และ  $v_{c2}$ ) เป็นสัญญาณรีเซต  $\phi_1$  (Reset) และสัญญาณเซต  $\phi_2$  (Set) ตามลำดับ เพื่อสร้างสัญญาณเอาต์พุตสองสัญญาณที่มีการออสซิลเลต  $v_{fo}$  และ  $v_{foN}$  โดยปกติแล้วสภาวะลอจิกของสัญญาณ  $v_{fo}$  และ  $v_{foN}$  จะตรงข้ามกัน เช่น ถ้าสภาวะลอจิกของสัญญาณ  $v_{fo}$  เป็น High จะได้ว่าสภาวะลอจิกของ



รูปที่ 2 ตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายที่ได้นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานวิจัยเพื่อการศึกษาเท่านั้น เมื่อเผยแพร่ให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$v_{\text{on}}$  เป็น Low ส่วนไดโอด  $D_1$  และ  $D_2$  ถูกต่อในวงจรเพื่อควบคุมการทำงานของตัวเก็บประจุ  $C_1$  และ  $C_2$  ตามลำดับ ถ้ากำหนดให้ วงจรสายพานกระแส  $\text{CCII}\oplus_1$ - $\text{CCII}\oplus_5$  มีคุณสมบัติเหมือนกันทุกประการ และมีคุณสมบัติทางอุดมคติดังสมการที่ (1) การทำงานของตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายที่ได้นำเสนอในบทความวิจัย สามารถอธิบายได้ดังนี้

จากการทำงานของวงจรสายพานกระแส  $\text{CCII}\oplus_1$ - $\text{CCII}\oplus_2$  และตัวต้านทาน  $R_G$  (Wilson 1989) จะได้ว่า

$$v_{x1} = v_{in1} \quad (2)$$

$$v_{x2} = v_{in2} \quad (3)$$

$$i_b = i_a = \frac{v_{x1} - v_{x2}}{R_G} \quad (4)$$

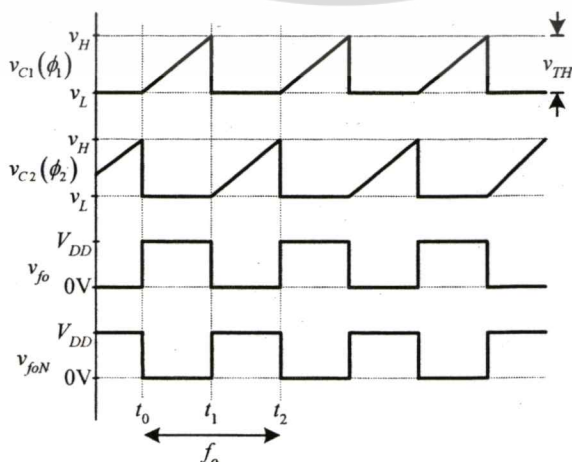
เมื่อแทนค่าจากสมการที่ (2) และ (3) ลงในสมการที่ (4) จะเขียนสมการใหม่ได้ดังนี้

$$i_b = \frac{v_{in1} - v_{in2}}{R_G} \quad (5)$$

วงจรสายพานกระแส  $\text{CCII}\oplus_3$ - $\text{CCII}\oplus_5$  จะทำหน้าที่สร้างกระแส  $i_{o1}$  และ  $i_{o2}$  โดยค่ากระแส  $i_b$  จะถูกเปลี่ยนเป็นแรงดัน  $v_b$  โดยอาศัยค่าความต้านทานแฝงที่พอร์ต X ของ  $\text{CCII}\oplus_4$  จากคุณสมบัติเหมือนกันทุกประการของวงจรสายพานกระแส  $\text{CCII}\oplus_3$ - $\text{CCII}\oplus_5$  จะได้ว่าค่าความต้านทานแฝงที่พอร์ต X ของ  $\text{CCII}\oplus_3$ - $\text{CCII}\oplus_5$  มีค่าเท่ากัน ดังนั้นค่าแรงดัน  $v_b$  จะถูกเปลี่ยนเป็นค่ากระแส  $i_{o1}$  และ  $i_{o2}$  ด้วยความต้านทานแฝงที่พอร์ต X ของ  $\text{CCII}\oplus_3$  และ  $\text{CCII}\oplus_5$  ตามลำดับ จึงเป็นผลทำให้กระแส  $i_{o1}$  และ  $i_{o2}$  ต่างก็มีค่าเท่ากับกระแส  $i_b$  โดยเขียนเป็นสมการได้ว่า

$$i_{o1} = i_{o2} = i_b \quad (6)$$

จากสมการที่ (5) และ (6) จะได้ค่ากระแส  $i_{o1}$  และ  $i_{o2}$  มีค่าเป็น



**รูปที่ 3** สัญญาณแรงดันแบบเป็นคาบที่เห็นแตกต่างๆ ของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{o1} = i_{o2} = \frac{v_{m1} - v_{m2}}{R_G} \quad (7)$$

จากการทำงานของเซต-รีเซตแลตซ์ที่ใช้ในออร์เกต  $F_1$ - $F_2$  ที่มีโครงสร้างเป็น CMOS เช่น ไอซีเบอร์ 4001BC ซึ่งมีความต้านทานอินพุตที่สูงมาก และไดโอด  $D_1$ - $D_2$  จะสร้างสัญญาณแรงดันแบบเป็นคาบที่โหนดต่าง ๆ ดังแสดงในรูปที่ 3 โดยสัญญาณเอาต์พุตรูปสี่เหลี่ยมที่มีการออสซิลเลต  $v_{fo}$  และ  $v_{foN}$  จะมีขนาดของสัญญาณประมาณ  $+V_{DD}/0V$  เมื่อ  $V_{DD}$  (High) และ  $0V$  (Low) คือค่าแหล่งจ่ายไฟเลี้ยง (Power Supply) ของออร์เกต  $F_1$ - $F_2$  ส่วนค่าความถี่ของการออสซิลเลต  $f_o$  จะขึ้นอยู่กับขนาดของตัวเก็บประจุ  $C_1$  และ  $C_2$  และช่วงเวลาในการสะสมประจุของตัวเก็บประจุทั้งสอง ถ้ากำหนดให้ ผลต่างแรงดันอินพุต  $v_{m1} - v_{m2}$  และตัวต้านทาน  $R_G$  เป็นค่าคงที่ในช่วงเวลา  $t_0$  ถึง  $t_2$  และที่เวลาเริ่มต้น  $t_0$  สัญญาณรีเซต  $\phi_1 = \text{Low}$  และสัญญาณเซต  $\phi_2 = \text{High}$  จะได้สภาวะลอจิกของสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น High และ Low ตามลำดับ ทำให้ไดโอด  $D_2$  อยู่ในสภาวะนำกระแส (On) ดังนั้นตัวเก็บประจุ  $C_2$  จะทำการคายประจุผ่านตัวไดโอด  $D_2$  แรงดัน  $v_{C2}$  จะมีค่าลดลงจนถึงค่าแรงดันค่าหนึ่งที่ทำให้สัญญาณเซต  $\phi_2 = \text{Low}$  ( $v_L$ ) ในขณะเดียวกันไดโอด  $D_1$  จะอยู่ในสภาวะไม่นำกระแส (Off) ตัวเก็บประจุ  $C_1$  จะทำการสะสมประจุ โดยมีค่ากระแส  $i_{C1} = i_{o1}$  ทำให้ค่าแรงดัน  $v_{C1}$  ค่อย ๆ เพิ่มขึ้น จนกระทั่งที่เวลา  $t_1$  ค่าแรงดัน  $v_{C1}$  มีค่าเท่ากับค่าแรงดันค่าหนึ่งที่ทำให้สัญญาณรีเซต  $\phi_1 = \text{High}$  ( $v_H$ ) การเปลี่ยนแปลงของค่าแรงดัน  $v_{C1}$  ในช่วงเวลาที่ตัวเก็บประจุ  $C_1$  ทำการสะสมประจุ เขียนเป็นสมการได้ว่า

$$\Delta v_{C1} = \frac{i_{C1}(t_1 - t_0)}{C_1} = \frac{i_{o1}(t_1 - t_0)}{C_1} = \frac{i_{o1}\Delta t_{10}}{C_1} = v_H - v_L = v_{TH} \quad (8)$$

เมื่อ  $v_{TH}$  คือค่าผลต่างระหว่าง  $v_H$  และ  $v_L$  โดยที่  $v_H$  คือ ค่าแรงดันต่ำสุดที่สภาวะลอจิกของสัญญาณรีเซต (หรือสัญญาณเซต) ของเซต-รีเซตแลตซ์ถูกพิจารณาว่าเป็น High ในขณะที่  $v_L$  คือ ค่าแรงดันสูงสุดที่สภาวะลอจิกของสัญญาณเซต (หรือสัญญาณรีเซต) ของเซต-รีเซตแลตซ์ถูกพิจารณาว่าเป็น Low

ที่เวลา  $t_1$  เมื่อสัญญาณรีเซต  $\phi_1 = \text{High}$  และสัญญาณเซต  $\phi_2 = \text{Low}$  เซต-รีเซตแลตซ์  $F_1$ - $F_2$  จะเปลี่ยนสภาวะลอจิกของสัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  เป็น Low และ High ตามลำดับ ทำให้ไดโอด  $D_1$  อยู่ในสภาวะ On และไดโอด  $D_2$  อยู่ในสภาวะ OFF ดังนั้นตัวเก็บประจุ  $C_1$  จะทำการคายประจุ ค่าแรงดัน  $v_{C1}$  จะลดลง จนมีค่าเท่ากับ  $v_L$  ในขณะตัวเก็บประจุ  $C_2$  จะทำการสะสมประจุ โดยมีค่ากระแส  $i_{C2} = i_{o2}$  เมื่อค่าแรงดัน  $v_{C2}$  เพิ่มขึ้นจนเท่ากับ  $v_H$  ที่เวลา  $t_2$  จะได้ว่า สัญญาณรีเซต  $\phi_1 = \text{Low}$  และ สัญญาณเซต  $\phi_2 = \text{High}$  แลตซ์  $F_1$ - $F_2$  จะสร้างสัญญาณเอาต์พุต  $v_{fo}$  ที่มีสภาวะลอจิกเป็น High และ  $v_{foN}$  มีสภาวะลอจิกเป็น Low อีกครั้ง การเปลี่ยนแปลงของค่าแรงดัน  $v_{C2}$  ในช่วงเวลาที่ตัวเก็บประจุ  $C_2$  ทำการสะสมประจุ เขียนเป็นสมการได้ว่า

$$\Delta v_{C2} = \frac{i_{C2}(t_2 - t_1)}{C_2} = \frac{i_{o2}(t_2 - t_1)}{C_2} = \frac{i_{o2}\Delta t_{21}}{C_2} = v_H - v_L = v_{TH} \quad (9)$$

จากการอธิบายข้างต้น จะเห็นได้ว่า สัญญาณเอาต์พุต  $v_{fo}$  และ  $v_{foN}$  ที่ถูกสร้างขึ้นจากตัวแปลงสัญญาณที่ได้มา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสนอในรูปแบบที่ 2 จะเป็นสัญญาณที่เกิดการออสซิลเลต โดยความถี่ของการออสซิลเลต  $f_o$  จะพิจารณาได้จากสมการที่ (8) และ (9) ดังนี้

$$f_o = \frac{1}{\Delta t_{10} + \Delta t_{21}} = \frac{i_{o1}i_{o2}}{(i_{o1}C_2 + i_{o2}C_1)v_{TH}} \quad (10)$$

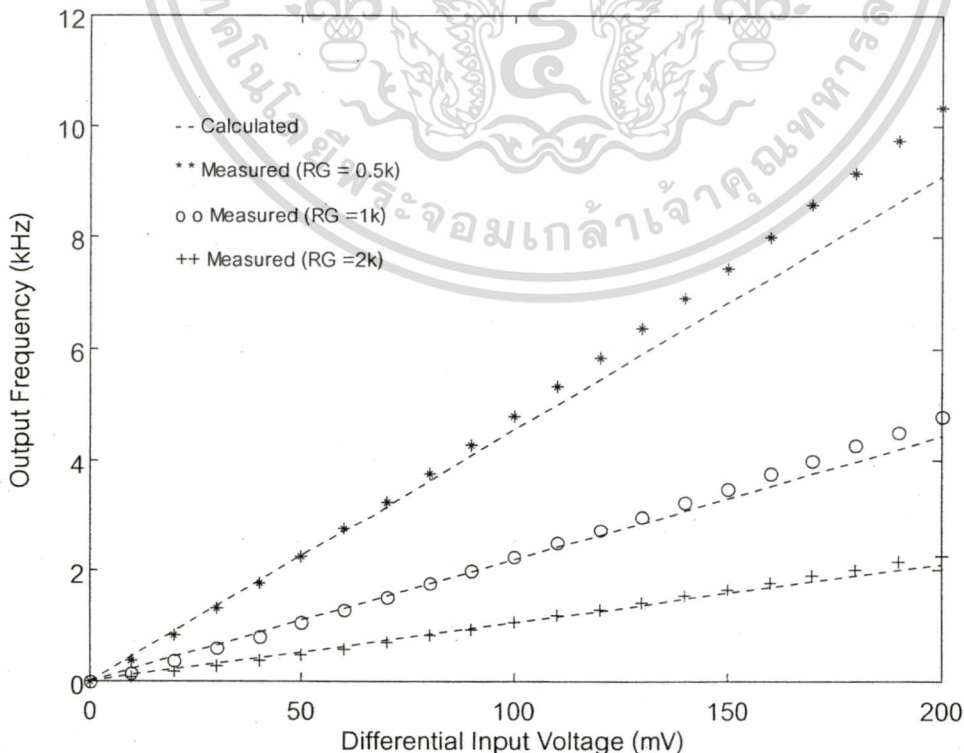
เมื่อแทนค่าจากสมการที่ (7) ลงในสมการที่ (10) พร้อมทั้งกำหนดให้  $C_1 = C_2$  จะได้ว่า

$$f_o = \frac{v_{in1} - v_{in2}}{2R_G C_1 v_{TH}} = k(v_{in1} - v_{in2}) \quad (11)$$

จากสมการที่ (11) แสดงให้เห็นว่า ความถี่ของการออสซิลเลตของสัญญาณเอาต์พุต  $f_o$  เป็นสัดส่วนกับผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  โดยมีค่าอัตราขยายของตัวแปลงสัญญาณ (Converter Gain) เท่ากับ  $k$  นอกจากนี้ ค่าอัตราขยาย  $k$  ยังสามารถปรับเปลี่ยนค่าให้เหมาะสมกับช่วงความถี่ที่ต้องการได้ โดยการปรับค่าตัวต้านทาน  $R_G$

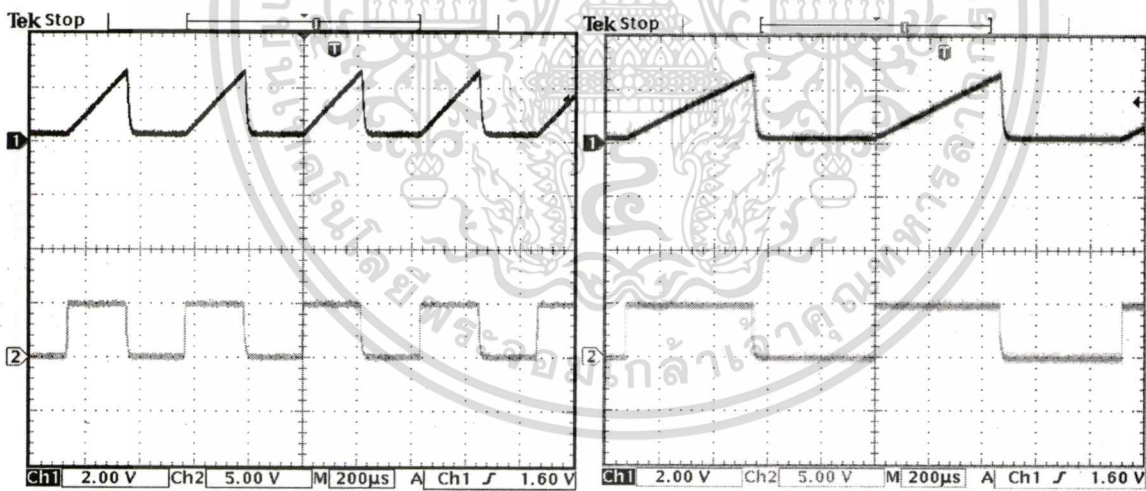
### ผลการทดลอง

เพื่อทดสอบสมรรถนะของตัวแปลงผลต่างแรงดันเป็นความถี่อย่างง่ายที่ได้นำเสนอ ได้ทำการทดสอบโดยการต่อวงจรบนแผ่นทดลองด้วยการใช้ไอซีเบอร์ AD844/AD และ 4001BC สำหรับวงจรสายพานกระแส และนอร์เกต ตามลำดับ สำหรับไดโอด  $D_1$  และ  $D_2$  ใช้ไอซีเบอร์ D1N4148 ตัวต้านทานแบบปรับค่าได้  $R_G = 5k\Omega$  และใช้ตัวเก็บประจุ  $C_1 = C_2 = 10nF$  ที่มีค่าคลาดเคลื่อน 5% ส่วนแหล่งจ่ายไฟเลี้ยงของไอซีเบอร์ AD844/AD และ



เอกรูปที่ 4 ความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตของตัวแปลงสัญญาณดังรูปที่ 2 นี้ด้านการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4001BC ได้กำหนดให้มีค่าเท่ากับ 5V/-5V และ 5V/0V ตามลำดับ ในรูปที่ 4 แสดงความสัมพันธ์ระหว่างความถี่ของการออสซิลเลตหรือความถี่เอาต์พุต  $f_o$  (Output Frequency) และผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  (Differential Input Voltage) ของตัวแปลงผลต่างแรงดันเป็นความถี่ดังรูปที่ 2 สำหรับค่าตัวต้านทาน  $R_o$  ที่ต่างกันจำนวน 3 ค่า คือ 0.5k $\Omega$  1k $\Omega$  และ 2k $\Omega$  เมื่อป้อนค่าผลต่างแรงดันอินพุต  $v_{in1} - v_{in2}$  เป็นดีซีในช่วง 0mV ถึง 200mV โดยเปลี่ยนค่าผลต่างแรงดันอินพุตทีละ 10mV และในการทดลองได้ทำการวัดค่าแรงดัน  $v_{TH}$  จะได้ว่า ค่าแรงดัน  $v_{TH}$  มีค่าเท่ากับ 2.2V 2.26V และ 2.36V ในกรณีที่ทำการปรับค่าตัวต้านทาน  $R_o$  เป็น 0.5k $\Omega$ , 1k $\Omega$ , และ 2k $\Omega$  ตามลำดับ เพื่อนำค่าแรงดัน  $v_{TH}$  ดังกล่าวไปใช้ในการคำนวณหาค่าความถี่ที่วิเคราะห์ได้ดังสมการที่ (11) จากผลการเปรียบเทียบระหว่างผลการทดลองที่วัดได้กับค่าที่คำนวณได้จากสมการที่ (11) จะเห็นได้ว่า เมื่อปรับค่าตัวต้านทาน  $R_o$  เท่ากับ 1k $\Omega$  และ 2k $\Omega$  ความถี่เอาต์พุตที่วัดได้จากการทดลองมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณตลอดทั้งช่วงของผลต่างแรงดันอินพุต 0mV ถึง 200mV โดยมีค่าความผิดพลาดสูงสุดประมาณ 7.91% และ 6.91% เมื่อค่าตัวต้านทาน  $R_o$  เท่ากับ 1k $\Omega$  และ 2k $\Omega$  ตามลำดับ แต่ในกรณีที่ทำการปรับค่าตัวต้านทาน  $R_o$  เท่ากับ 0.5k $\Omega$  จะเห็นได้ว่าที่ผลต่างแรงดันอินพุตตั้งแต่ประมาณ 130mV ขึ้นไป ค่าความถี่เอาต์พุตจะผิดพลาดไปจากค่าที่คำนวณได้มาก โดยมีค่าความผิดพลาดมากกว่า 8% ทั้งนี้เนื่องจากช่วงเวลาที่ตัวเก็บประจุทำการคายประจุ จะมีกระแสไหลผ่านไดโอดไปยังเอาต์พุตของนอร์เกต โดยค่ากระแสนี้จะถูกจำกัดด้วยความต้านทานเอาต์พุตของนอร์เกต (Wakerly 2006) และการเปลี่ยนสถานะ On/Off ของไดโอดที่ไม่เป็นไปตามอุดมคติ (Julian 1988)



(ก) ค่าตัวต้านทาน  $R_o$  เท่ากับ 1k $\Omega$

(ข) ค่าตัวต้านทาน  $R_o$  เท่ากับ 2k $\Omega$

รูปที่ 5 ผลการทดลองของตัวแปลงผลต่างแรงดันเป็นความถี่ดังรูปที่ 2 เมื่อผลต่างแรงดันอินพุตเท่ากับ 100mV

จากความสัมพันธ์ระหว่างความถี่เอาต์พุตและผลต่างแรงดันอินพุตดังรูปที่ 4 ในรูปที่ 5 ได้แสดงตัวอย่างของผลการทดลองที่ได้จากการวัด เมื่อป้อนค่าผลต่างแรงดันอินพุตขนาด 100mV โดยสัญญาณออสซิลเลตรูปฟันเลื่อย (ด้านบน) เป็นสัญญาณรีเซต  $\emptyset$ , และสัญญาณออสซิลเลตรูปสี่เหลี่ยม (ด้านล่าง) เป็นสัญญาณเอาต์พุต  $v_o$  ในรูปที่ 5(ก) แสดงผลการทดลองที่ได้จากการปรับค่าตัวต้านทาน  $R_o$  เท่ากับ 1k $\Omega$  ในรูปที่ 5(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงผลการทดลองที่ได้จากการปรับค่าตัวต้านทาน  $R_G$  เท่ากับ  $2k\Omega$  จากผลการทดลองดังกล่าว จะเห็นได้ว่า ตัวแปลงผลต่างแรงดันเป็นความถี่ที่นำเสนอตรงรูปที่ 2 มีฟังก์ชันการทำงานได้เป็นไปตามหลักการที่ได้นำเสนอ

### สรุป

ตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอในบทความวิจัยนี้ มีจุดเด่นในด้านโครงสร้างของวงจรที่เรียบง่ายและใช้อุปกรณ์ที่หาซื้อได้ในท้องตลาดในการออกแบบ นอกจากนี้ อัตราขยายของตัวแปลงผลต่างแรงดันเป็นความถี่ที่ได้นำเสนอสามารถเปลี่ยนค่าได้ง่ายด้วยการปรับค่าตัวต้านทานเพียงแคตัวเดียว ผลการทดลองจากการต่อวงจรบนแผ่นทดลองสามารถที่ยืนยันถึงความมีประสิทธิภาพของตัวแปลงสัญญาณตรงตามหลักการที่ได้นำเสนอ

### เอกสารอ้างอิง

- Azhari, S. J., and Fazlalipoor, H., 2000, A Novel Current Mode Instrumentation Amplifier (CMIA) Topology, IEEE Trans. on Instrumentation Engineering and Measurement, vol. 49, no. 6, pp. 1272-1277.
- Begueret, J. B., Benbrahim, M. R., Rodes, Z. Li F., and Dom, J. P., 1997, Converters Dedicated to Long-Term Monitoring of Strain Gauge Transducers, IEEE Journal of Solid-State Circuits, vol. 32, no. 3, pp. 349-356.
- Grover, T. P., 1975, Precise Voltage to Frequency Converter for Telemetry Applications of Strain Gage Pressure Transducers, IEEE Trans. on Biomedical Engineering, September, pp. 441-443.
- Gruenberg, E. L., 1967, Handbook of Telemetry and Remote Control, New York: McGraw-Hill, pp. 4-11-13.
- Jacob, J. M., 1989, Industrial Control Electronics: Applications and Design, New Jersey: Prentice-Hall, pp. 238-244.
- Julian, M., 1988, Circuits, Signals and Devides, , New York: Longman Scientific & Technical, pp. 257-283.
- Julsereewong, A., Sasaki, H., Riewruja, V., Julsereewong, P., and Shi, Y., 2007, A Voltage Controlled Oscillator Using CCIs and RS Flip Flop, International Conference on Engineering Applied Sciences, and Technology, pp. 579 – 581.
- McDonagh, D., and Arshak, K. I., 1998, Stable Differential Voltage to Frequency Converter with Low Supply Voltage and Frequency Offset Control, IEEE Trans. on Instrumentation and Measurement, vol. 47, no. 5, pp. 1355-1361.
- Sedra, A., and Smith, K.C., 1970, A second generation current conveyor and its applications, IEEE. Trans., Vol. CT-17, pp. 132-154.
- Wakerly, J. F., 2006, Digital Design: Principles and Practices, New Jersey: Pearson Prentice Hall, pp. 79-173, 525-530.
- Wilson, B., 1989, Universal Conveyor Instrumentation Amplifier, Elec. Lett., vol. 25, no. 7, pp. 470-471.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ECTI-CON 2010

The 2010 ECTI International Conference on Electrical Engineering/Electronics,  
Computer, Telecommunications and Information Technology

Empress Convention Centre  
Chiang Mai, Thailand  
19-21 May 2010

Copyright © 2010 ECTI. All rights reserved.  
IEEE Catalog Number: CFP1006E-CDR  
ISBN: 978-974-672-491-3  
Organized by ...

**ECTI**  
Association



**IEEE**  
THAILAND SECTION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Improved Differential Voltage-to-Frequency Converter for Telemetry

Teerawat Thepmanee, Amphawan Julsereewong, Thaksin Sangsuwan  
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang  
Ladkrabang, Bangkok, Thailand, 10520

**Abstract**—An improved differential voltage-to-frequency converter (dVFC) for telemetry is presented. The proposed method employs op-amps in conjunction with current conveyors and Set-Reset latch. Surpassing the previous dVFC using only current conveyors and Set-Reset latch, the proposed configuration affords significant improvement in accuracy. Experimental results are used to verify the good operation characteristics of the proposed dVFC.

## I. INTRODUCTION

A voltage-to-frequency converter (VFC), or voltage-controlled oscillator (VCO), is very useful for measurement and signal conditioning systems. Its applications can be found in data conversion circuit [1] and sensor-based data acquisition systems [2, 3]. A linearity of its voltage-frequency relation then becomes one of the most important problems to be considered [4]. In the past, one approach to realize the differential VFC, defined as dVFC, whose output frequency is proportional to the difference between two input voltages has been reported [5]. This circuit was implemented in bipolar technology with low supply voltage. Its operating frequency can be adjusted via an external capacitor. The major advantages of this approach are controllable frequency offset and low temperature coefficient of frequency. However, this technique requires perfectly matched bipolar transistors and its structure is complex. For the ease of hardware implementation based on commercially available devices and low cost in design, a simple dVFC using second-generation current conveyors (CCII) and Set-Reset (S-R) latch has been proposed [6]. The design of the proposed dVFC is simple and capable to connect with resistive sensors providing differential voltage output such as strain gauge bridges or resistance temperature detector (RTD) bridges, thus effects of stress or temperature can be determined by the frequency measurement [7]. Unfortunately, an accuracy of the overall circuit is limited by the current tracking error due to the equivalent resistance at input port X ( $R_x$ ) of the CCII [6].

In this paper, the circuit method to improve the previous dVFC implementation is introduced. The high loop gain of the op-amps can be utilized to minimize the limitation caused by  $R_x$  of the CCII, when the op-amps work in conjunction with the CCII [8]. PSPICE simulation results are given to demonstrate the effectiveness of the techniques with and without op-amps. Experimental results showing the performances of the proposed dVFC are also included.

## II. DESCRIPTIONS OF THE PROPOSED CONVERTER

### A. Circuit Configuration of the dVFC [6]

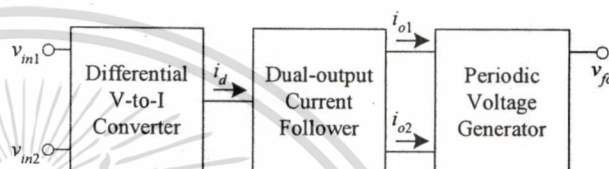


Figure 1. Block schematic of the dVFC [6].

Fig. 1 shows a block schematic of the dVFC reported in Ref. [6]. It consists of three basic components: a differential voltage-to-current (V-to-I) converter for converting the difference between two input voltages  $v_{in1}$  and  $v_{in2}$  into the current  $i_d$ ; a dual-output current follower to provide two currents  $i_{o1}$  and  $i_{o2}$ , which are equal to  $i_d$ ; a periodic voltage generator to provide tunable square wave  $v_o$ , which has the oscillation frequency proportional to the currents  $i_{o1}$  and  $i_{o2}$ .

### B. Differential V-to-I Converter Based on CCII

Basically, the CCII is a three-port active element, whose characteristics can be described by the following matrix equation,

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm\alpha & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (1)$$

where the plus and minus signs of the current transfer ratio  $\alpha$  ( $= 1 - \varepsilon$ ,  $\varepsilon$  is the current tracking error from port X to port Z) denote a positive (or non-inverting) CCII and a negative (or inverting) CCII, respectively.

Fig. 2 shows the CCII-based differential V-to-I converter employed in Ref. [6], which is comprised of the CCII $\oplus_1$ , CCII $\ominus_1$ , and the gain setting resistor  $R_G$ . Assuming that both CCII used in Fig. 2 are well matched, and using typical circuit analysis,  $i_d$  can be stated as

$$i_d = i_b + i_c = 2i_a(1 - \varepsilon_1) = \frac{2(v_{in1} - v_{in2})}{R_G}(1 - \varepsilon_1) \quad (2)$$

where  $\varepsilon_1$  is the tracking error of the scheme in Fig. 2, which can be given by

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่อนุญาตให้นำไปทำซ้ำ ห้ามนำไปเผยแพร่ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

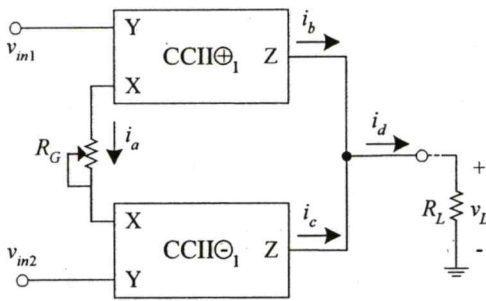


Figure 2. Differential V-to-I converter based on CCII.

$$\varepsilon_1 = \frac{2R_x}{R_G + 2R_x} \quad (3)$$

If  $R_G$  is 1 k $\Omega$ , and the AD844 IC is used as the CCII with the resistance  $R_x$  range of 50  $\Omega$  to 65  $\Omega$ ,  $\varepsilon_1$  will be in the range of 9%–11.5%. It should be noted that  $\varepsilon_1$  increases by reducing  $R_G$ . This implies that  $R_G$  with small value could not be chosen.

### C. Improved Differential V-to-I Converter

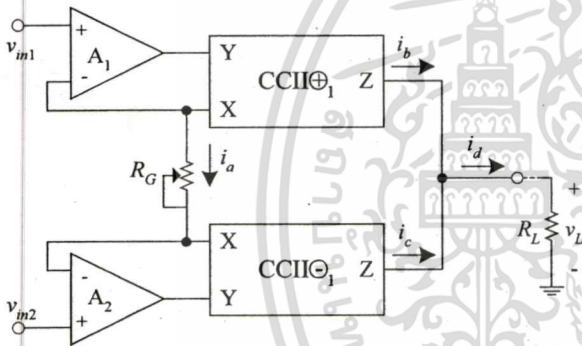


Figure 3. Improved differential V-to-I converter.

The major factor that contributes to the inaccuracy of the circuit as shown in Fig. 2 is  $\varepsilon_1$ . To minimize the tracking current error due to  $R_x$  of the CCII, two identical op-amps are connected to each CCII as shown in Fig. 3. Both input ports of each CCII are placed in the negative feedback loop of the op-amp. The high loop gain of the op-amp ensures that the current flowing through  $R_x$  can be determined by only  $R_G$  in conjunction with the differential input voltage ( $v_{in1} - v_{in2}$ ). From conventional circuit analysis,  $i_d$  can be stated as

$$i_d = i_b + i_c = 2i_a(1 - \varepsilon_2) = \frac{2(v_{in1} - v_{in2})}{R_G}(1 - \varepsilon_2) \quad (4)$$

where  $\varepsilon_2$  is the current tracking error of the scheme as shown in Fig. 3, which can be written as

$$\varepsilon_2 = \frac{2R_x + R_G}{(1+k)R_G + 2R_x} \quad (5)$$

where  $k$  is the low-frequency gain of the op-amp. Using typical values such as  $R_G = 1\text{ k}\Omega$ ,  $R_x = 50\Omega$ , and  $k = 10^5$  gives  $\varepsilon_2$  of about 0.0011%. It can be seen that the overall effect of  $R_x$  of the CCII can be minimized.

### D. PSPICE Simulation Results Between the circuit techniques with and without op-amps.

In order to confirm the accuracy improvement of the differential V-to-I converter using the op-amp based technique, the schemes in Fig. 2 and Fig. 3 were simulated by PSPICE program. In simulations, the AD844 and the LF351 ICs were used as CCII and op-amps, respectively. The supply voltages were +5/-5V. Fig. 4 shows the DC transfer characteristics of the schemes in Fig. 2 and Fig. 3, when ( $v_{in1} - v_{in2}$ ) was varied from 0 V to 500 mV for  $R_G = 2\text{ k}\Omega$ . The load resistor  $R_L = R_G$  is connected at the output node. The maximum errors were estimated from simulation results to be approximately 48 mV and 1.16 mV for the schemes in Fig. 2 and Fig. 3, respectively.

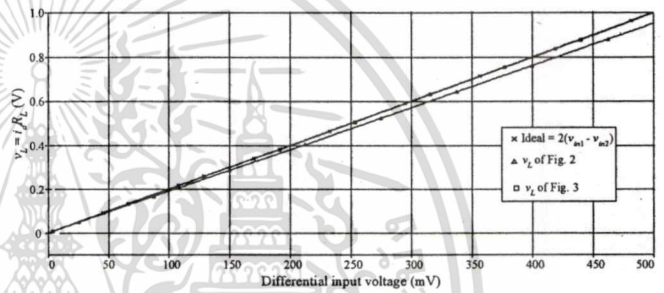


Figure 4. DC transfer characteristics of the schemes in Fig. 2 and Fig. 3.

### E. Proposed dvFC.

Fig. 5(a) shows the circuit diagram of the proposed dvFC using the improved differential V-to-I converter in Fig. 3. The CCII $\oplus_2$ -CCII $\oplus_4$  function as the dual-output current conveyor to generate the currents  $i_{o1}$  and  $i_{o2}$ . The NOR gates  $F_1$ - $F_2$  are connected to operate as the S-R latch, which has two inputs, the reset ( $\phi_1$ ) and set ( $\phi_2$ ) signals, and two outputs, labeled  $v_{fo}$  and  $v_{foN}$ , where  $v_{foN}$  is normally the complement of  $v_{fo}$ . The diodes  $D_1$  and  $D_2$  are employed to control the capacitors  $C_1$  and  $C_2$ , respectively, to be charged or discharged. By the operations of the CCII $\oplus_2$ -CCII $\oplus_4$ , two currents  $i_{o1}$  and  $i_{o2}$  can be stated as

$$i_{o1} = i_{o2} = i_d \quad (6)$$

By using (4) and (6),  $i_{o1}$  and  $i_{o2}$  can be given by

$$i_{o1} = i_{o2} = \frac{2(v_{in1} - v_{in2})}{R_G}(1 - \varepsilon_2) \quad (7)$$

The sequential operation of the proposed dvFC to generate tunable periodic voltage signals as illustrated in Fig. 5(b) can be discussed as follows.

For the first instance at  $t = t_0$ , it is assumed that the states of  $v_{fo}$  and  $v_{foN}$  are high and low, respectively.

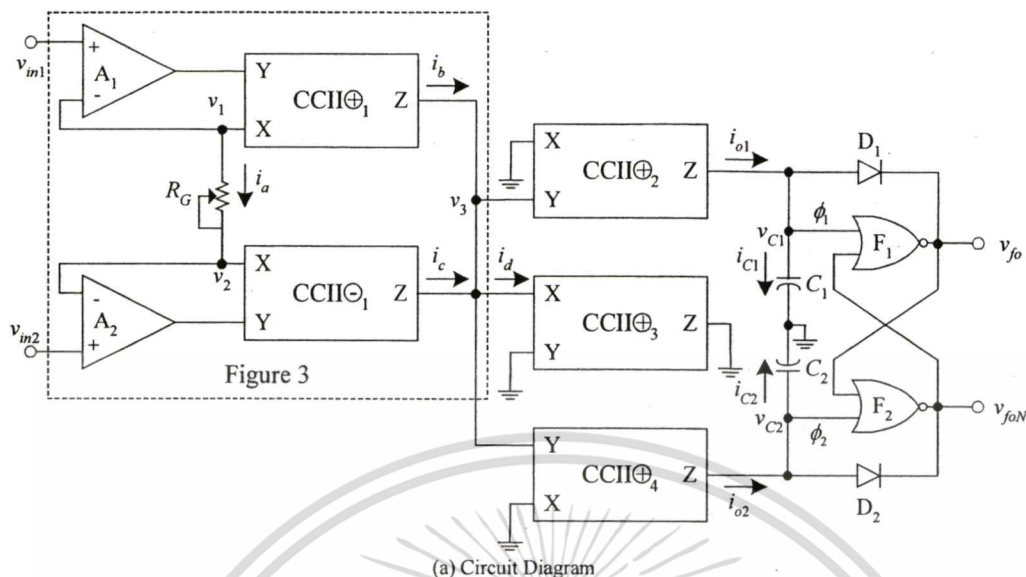
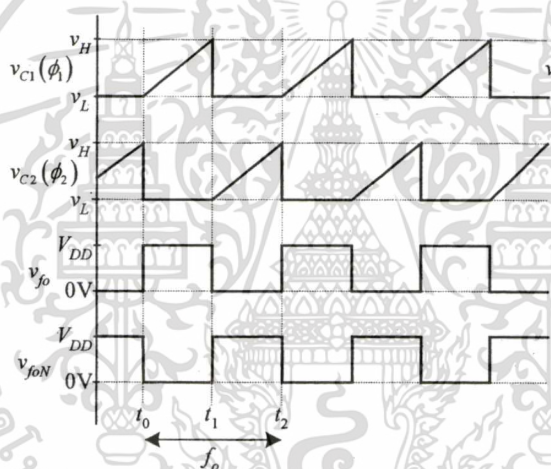


Figure 3

(a) Circuit Diagram



(b) Periodic voltage signals  
Figure 5. Proposed dVFC.

When  $D_2$  is turn on,  $C_2$  will be discharged. When voltage  $v_{C2}$  of discharged capacitor  $C_2$  is approximately equal to the lower threshold voltage  $v_L$ ,  $\phi_2$  becomes low state. Simultaneously,  $C_1$  is left in the charge state by reversing  $D_1$ . When voltage  $v_{C1}$  of charged capacitor  $C_1$  reaches to the upper threshold voltage  $v_H$  at  $t = t_1$ ,  $\phi_1$  is then set to high. The change of  $v_{C1}$  can be expressed as

$$\Delta v_{C1} = \frac{i_{o1}(t_1 - t_0)}{C_1} = \frac{i_{o1}\Delta t_{10}}{C_1} = v_H - v_L = v_{TH} \quad (8)$$

where  $v_L$  and  $v_H$  are defined as the maximum voltage and the minimum voltage guaranteed to be recognized as the low state and the high state, respectively.

Next, the S-R latch will force  $v_{fo}$  and  $v_{foN}$  to be low and high, respectively.  $C_1$  is discharged at the on state by  $D_1$ . When  $v_{C1}$  is nearly close to  $v_L$ ,  $\phi_1$  is set to low. At the same time,  $D_2$  is turn

off causing  $C_2$  to be charged. When  $v_{C2}$  increases to  $v_H$  at  $t = t_2$ ,  $\phi_2$  will be set to high state. The change of  $v_{C2}$  can be written as

$$\Delta v_{C2} = \frac{i_{o2}(t_2 - t_1)}{C_2} = \frac{i_{o2}\Delta t_{21}}{C_2} = v_H - v_L = v_{TH} \quad (9)$$

Then  $v_{fo}$  and  $v_{foN}$  are forced again to high and low, respectively. From above discussion, the periodic signals can be generated. The output frequency  $f_o$ , or rate of repetition, of the proposed dVFC can be calculated by using (8) and (9) as

$$f_o = \frac{1}{\Delta t_{10} + \Delta t_{21}} = \frac{i_{o1}i_{o2}}{(i_{o1}C_2 + i_{o2}C_1)v_{TH}} \quad (10)$$

By substituting (7) into (10) and setting  $C_1 = C_2, f_o$  including  $\epsilon_2$  can now be rewritten as

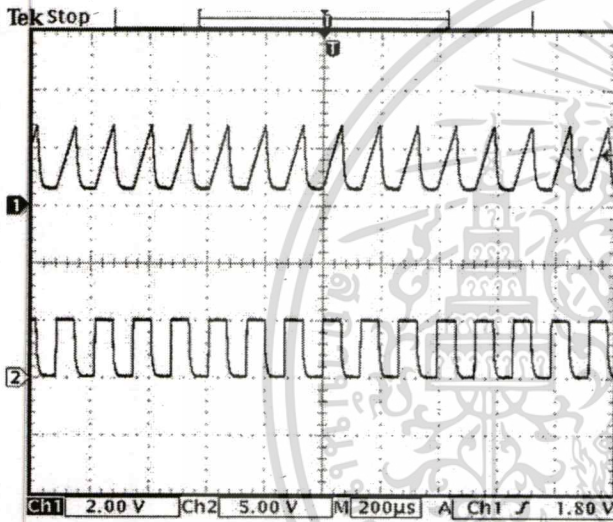
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_o = \frac{(v_{m1} - v_{m2})}{R_G C_1 v_{TH}} (1 - \varepsilon_2) \quad (11)$$

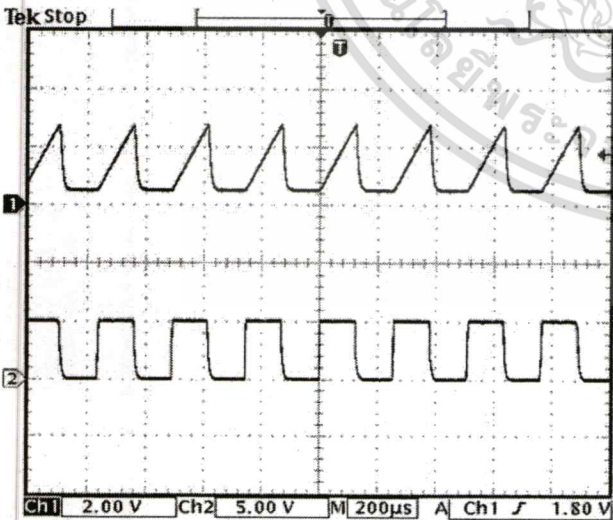
From (11), it is evident that the proposed dVFC as shown in Fig. 5(a) has the lower error as compared with the previous dVFC reported in Ref. [6]. Output frequency is directly proportional to the difference of two input voltages. Moreover,  $f_o$  can be easily adjusted through the variation of  $R_G$ .

### III. EXPERIMENTAL RESULTS

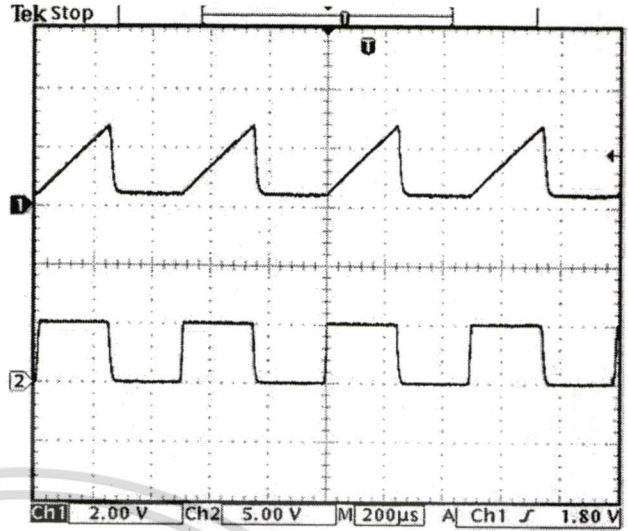
A practical implementation of the proposed dVFC as shown in Fig. 5(a) was tested by using LF351 op amps, AD844 configured as CCIIs, and 4001BC NOR gates. The supply voltages of LF351, AD844, and 4001BC devices were set to +5/-5 V, +5/-5 V, and +5/0 V, respectively. The 5% tolerance capacitors  $C_1$  and  $C_2$  were set to 10 nF.



(a) Gain resistor  $R_G = 0.5 \text{ k}\Omega$



(b) Gain resistor  $R_G = 1 \text{ k}\Omega$



(c) Gain resistor  $R_G = 2 \text{ k}\Omega$

Figure 6. Measured results of the proposed dVFC for  $v_{m1} - v_{m2} = 100 \text{ mV}$  (upper trace: Reset signal  $\phi$ , lower trace: Output  $v_{fo}$ .)

The approximated threshold voltage  $v_{TH} = 2.72 \text{ V}$  was used to calculate in (11). It should be noted that  $v_{TH}$  depends on the gate IC fabrication process. Figs. 6(a)-6(c) display the experimental results of the proposed dVFC for three differential values of the gain resistor  $R_G$  i.e.  $0.5 \text{ k}\Omega$ ,  $1 \text{ k}\Omega$ , and  $2 \text{ k}\Omega$ , respectively, where  $v_{m1} - v_{m2} = 100 \text{ mV}$  was applied. The obtained output frequency values are about  $7.46 \text{ kHz}$ ,  $3.72 \text{ kHz}$ , and  $1.85 \text{ kHz}$ , respectively, whereas the calculated frequency values by using (11) are  $7.35 \text{ kHz}$ ,  $3.68 \text{ kHz}$ , and  $1.84 \text{ kHz}$  for  $R_G = 0.5 \text{ k}\Omega$ ,  $1 \text{ k}\Omega$ , and  $2 \text{ k}\Omega$ , respectively.

Plots of  $f_o$  against  $(v_{m1} - v_{m2})$  are illustrated in Fig. 7 for three differential values of  $R_G$  (i.e.  $0.5 \text{ k}\Omega$ ,  $1 \text{ k}\Omega$ , and  $2 \text{ k}\Omega$ ) in both the proposed dVFC and the previous circuit [6], when  $(v_{m1} - v_{m2})$  is varied in the range of  $0-200 \text{ mV}$ . The experimental results of the proposed dVFC agree well with the calculated values with a maximum variation less than 5%, whereas the experimental results from Ref. [6] show a maximum variation more than 10%. It is obvious that the accuracy improvement of the dVFC based on CCIIs and Set-Reset Latch can be achieved using the proposed circuit method. Moreover, when the supply voltages of the LF351 and AD844 devices were set to  $+10/-10 \text{ V}$ , the experimental values correspond well with the calculated values.

### IV. CONCLUSION

The dVFC employing CCIIs, op-amps, and S-R latch as basic building blocks has been described in this paper. The op-amps can be utilized to minimize the limitation caused by  $R_x$  of CCIIs. Then, the accuracy of the proposed dVFC does not depend on  $R_x$  of CCIIs but depends on only external passive elements. The effectiveness of the proposed dVFC has been verified through experimental results.

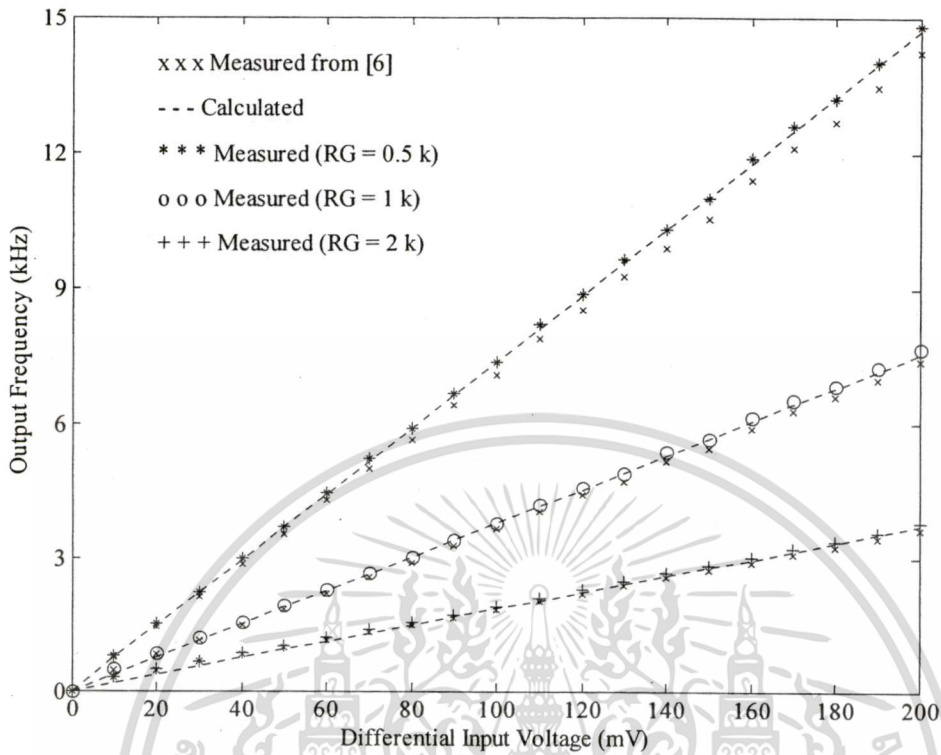


Figure 7. Plots of  $f_o$  against  $(v_{m1} - v_{m2})$ .

#### REFERENCES

- J. M. Vandeurden and J. A. Peperstraete, "Analog-to-digital conversion based on a voltage-to-frequency converter," *IEEE Trans. on Instrumentation and Measurement*, vol. IECI-26, no. 3, August 1979, pp. 161-166.
- T. P. Grover, "Precise voltage-to-frequency for telemetry applications of strain gage pressure transducers," *IEEE Trans. on Biomedical Engineering*, September 1975, pp. 441-443.
- J. B. Begueret, M. R. Benbrahim, Z. Li, F. Rodes, and J. P. Dom, "Converters dedicated to long-term monitoring of strain gauge transducers," *IEEE Journal of Solid-State Circuit*, vol. 32, no. 3, March 1997, pp. 349-356.
- K. Taniguchi and T. Sakai, "A new voltage to frequency converter," *IEEE Trans. on Computer*, October 1975, pp. 1035-1036.
- [5] D. McDonagh and K. I. Arshak, "Stable differential voltage to frequency converter with low supply voltage and frequency offset control," *IEEE Trans. on Instrumentation and Measurement*, vol. 47, no. 5, October 1998, pp. 1355-1361.
- [6] A. Julsreeewong, "Differential Voltage-to-Frequency Converter for Telemetry," *IMEC2009*, March 2009, pp. 1459-1462.
- [7] E. L. Gruenberg, *Handbook of Telemetry and Remote Control*, New York: McGraw-Hill, 1967, pp. 4-11-13.
- [8] S. J. G. Gift, "An Enhanced Current-mode Instrumentation Amplifier," *IEEE Trans. on Instrumentation and Measurement*, vol. 50, no. 1, February 2001, pp. 85-88.

## ประวัติผู้เขียน

ชื่อ-นามสกุล	นายทักษิณ แสงสุวรรณ
วัน-เดือน-ปีเกิด	วันที่ 11 พฤษภาคม 2528
ที่อยู่	11 ม.6 ต.คอนสัก อ.คอนสัก จ.สุราษฎร์ธานี 84220 โทร. 086-5144-929
ประวัติการศึกษา	สำเร็จการศึกษาระดับปริญญาตรีหลักสูตรวิศวกรรมศาสตรบัณฑิต (เกียรตินิยม อันดับ2) สาขาวิศวกรรมระบบเครื่องมือวัด จากคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ปีการศึกษา 2550 และในปีการศึกษา 2551 ได้เข้าศึกษาต่อระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้