สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรขยายทรานส์อิมพิแดนซ์โดยใช้ไฟเลี้ยง 1.2 โวลต์

A 1.2 VOLT THERMAL NOISE-CANCELING TRANSIMPEDANCE-BASED DIFFERENTIAL AMPLIFIER

T110554

สกาวรัตน์ วังทะพันธ์

SKAWRAT WANGTAPHAN

วพ.
ส124ว
2553
เลขหมู่.....
เลขทะเบียน 110554
วัน,เดือน,ปี - 4 พ.ย. 2553
b 12259123
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2553

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KMITL-2010-EN-M-040-095

A 1.2 VOLT THERMAL NOISE-CANCELING TRANSIMPEDANCE-BASED DIFFERENTIAL AMPLIFIER

SKAWRAT WANGTAPHAN

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

MASTER OF ENGINEERING IN ELECTRONIC ENGINEERING

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2010

KMITL-2010-EN-M-040-095

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COPYRIGHT 2010

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ทำซ้ำ ดัดแปลง หรือเผยแพร่ต่อสาธารณชน และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรขยายทรานส์อิมพิแดนซ์โดยใช้ไฟเลี้ยง 1.2 โวลต์
นักศึกษา	นางสาวสกาวรัตน์ วังทะพันธ์
รหัสประจำตัว	50060415
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2553
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.วรากร เกษมสุวรรณ์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอวงจรขยายสามวงจรที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรขยายทรานส์อิมพิแดนซ์ วงจรแรกที่นำเสนอเป็นวงจรที่ถูกพัฒนาจากวงจรขยายทรานส์อิมพิแดนซ์ที่มีอินพุตแบบด้านเดียว วงจรได้นำเทคนิคการกำจัดสัญญาณรบกวนมาใช้ในการกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากมอสทรานซิสเตอร์ วงจรที่สองที่ถูกพัฒนาขึ้นเป็นวงจรที่มีอินพุตแบบผลต่างส่งผลให้การสวิงของสัญญาณกว้างและมีการกำจัดสัญญาณรบกวนโหมดร่วมที่ดี วงจรได้ถูกออกแบบให้สามารถกำจัดสัญญาณรบกวนที่เอาต์พุตทั้งสองด้านได้อย่างสมบูรณ์ วงจรที่สามได้ถูกพัฒนาให้ดีขึ้นโดยใช้วงจรสะท้อนกระแสที่สร้างจากทรานซิสเตอร์ชนิดเอ็น วงจรขยายที่นำเสนอทั้งหมดถูกออกแบบโดยใช้เทคโนโลยีซีมอสขนาดเท่ากับ 0.13 ไมโครเมตร วงจรสามารถทำงานภายใต้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.2 โวลต์ การทำงานของวงจรถูกจำลองด้วยโปรแกรม HSPICE โดยใช้โมเดลพารามิเตอร์ของมอสทรานซิสเตอร์ระดับ 49 และวงจรได้ถูกเลย์เอาต์ (Layout) ด้วยโปรแกรม L-Edit ผลการจำลองการทำงานของวงจรแสดงให้เห็นว่าวงจรมีอัตราขยายเท่ากับ 41.6 เดซิเบล แบนด์วิธมีค่าเท่ากับ 1.47 กิกะเฮิร์ต ตัวบ่งบอกสัญญาณรบกวนมีค่าเท่ากับ 2.92 เดซิเบล และกำลังงานสูญเสียมีค่าเท่ากับ 13 มิลลิวัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	A 1.2 Volt Thermal Noise-Canceling Transimpedance-Based Differential Amplifier
Student	Ms. Skawrat Wangtaphan
Student ID.	50060415
Degree	Master of Engineering
Program	Electronics Engineering
Year	2010
Thesis Advisor	Assoc. Prof. Dr. Varakorn Kasemsuwan

ABSTRACT

This thesis proposes a design of a three novel thermal noise canceling transimpedance-based amplifiers. The first amplifier, which is single-ended, employs noise canceling technique to suppress the thermal noise of the circuit. The second amplifier is developed and has differential structure, which then improves output swing and common mode rejection. The circuit is designed and can eliminate thermal noise at both output nodes. The third amplifier is an improved version of the second amplifier by replacing PMOS current mirror whith NMOS current mirror. The circuits are designed based on 0.13 μm CMOS technology using the supply voltage of 1.2 V. HSPICE (level 49) and L-Edit are used to verify the circuit performance and layout the circuit respectively. The simulation results show gain of 41.6 dB, and bandwidth of 1.47 GHz. The noise figure is 2.92 dB, while the power dissipation is 13 mW.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดีด้วยคำแนะนำและคำปรึกษาจาก รศ.ดร. วรากร เกษมสุวรรณ์ ซึ่งเป็นอาจารย์ที่ปรึกษา ข้าพเจ้ารู้สึกซาบซึ้งในความอนุเคราะห์จากท่านอาจารย์และขอขอบพระคุณเป็นอย่างสูง

ขอกราบพระคุณ ดร. กสิน วิเชียรชม และคณาจารย์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุก ๆ ท่านที่ได้ให้ความรู้และคำแนะนำกับข้าพเจ้า

ขอขอบคุณวิทยาลัยร่วมด้านเทคโนโลยีการบันทึกข้อมูลและการประยุกต์ใช้งาน สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง (DSTAR) และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (NECTEC) ที่ให้ทุนสนับสนุนการทำวิจัย

ขอขอบคุณห้องปฏิบัติการวิจัย King Mongkut's Integrated Circuit Lab (KMICL) ที่ได้สนับสนุนเครื่องมือตลอดจนข้อมูล และหนังสือต่างๆ ที่ใช้ในการทำวิจัย

ขอขอบคุณ คุณศุภฤกษ์ อาศิรพจน์มนตรี และเพื่อนๆ พี่ๆ น้องๆ ในภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกคนที่ให้คอยคำแนะนำต่างๆ และเป็นให้กำลังใจเสมอมา

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณ บิดา มารดา และญาติพี่น้องของข้าพเจ้าที่เป็นกำลังใจและให้การสนับสนุนในทุกเรื่องๆ ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบแด่ผู้มีพระคุณทุกท่าน

สกาวรัตน์ วังทะพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย I

บทคัดย่อภาษาอังกฤษ II

กิตติกรรมประกาศ III

สารบัญ IV

สารบัญตาราง VII

สารบัญรูป VIII

บทที่ 1 บทนำ 1

1.1 ความเป็นมาและความสำคัญของปัญหา 1

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา 1

1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย 2

1.4 ขอบเขตการวิจัย 3

1.5 ขั้นตอนของการศึกษา 3

บทที่ 2 ระบบฮาร์ดดิสก์และวงจรขยายภาคแรก 4

2.1 ระบบฮาร์ดดิสก์ 4

2.1.1 ส่วนจัดเก็บข้อมูลในระบบฮาร์ดดิสก์ 5

2.1.2 ส่วนอ่าน/เขียนข้อมูลในระบบฮาร์ดดิสก์ 7

2.1.3 ส่วนควบคุมการเคลื่อนที่ในระบบฮาร์ดดิสก์ 9

2.1.4 ส่วนวงจรควบคุม 11

2.2 พื้นฐานของวงจรขยายภาคแรกในระบบฮาร์ดดิสก์ 12

2.3 คุณลักษณะของวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ 13

2.4 ทฤษฎีพื้นฐานวงจรทรานส์อิมพิแดนซ์ (Transimpedance Amplifier, TIA) 16

2.4.1 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิด (Open Loop TIAs) 16

2.4.2 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด (Closed Loop TIAs) 18

บทที่ 3 สัญญาณรบกวน 20

3.1 กล่าวนำ 20

3.2 สัญญาณรบกวน 20

3.2.1 สัญญาณรบกวนของมอสเฟต (MOSFET Noise) 22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.2.2 สัญญาณรบกวนของตัวต้านทาน (Resistor Noise) 24
3.2.3 การวิเคราะห์สัญญาณรบกวน (Noise Analysis) 25
3.2.4 สัญญาณรบกวนที่เอาต์พุต (Output Noise) 26
3.2.5 สัญญาณรบกวนอ้างอิงอินพุต (Input Referred Noise) 27
3.2.6 ตัวบ่งบอกสัญญาณรบกวน (Noise Figure) 29
3.2.7 สัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์ 31

บทที่ 4 วงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิ 35
4.1 กล่าวนำ 35
4.2 วงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว 38
4.2.1 หลักการทำงานของวงจร 38
4.2.2 การวิเคราะห์วงจรเสมือนสัญญาณขนาดเล็กของวงจร 40
4.2.3 ผลการจำลองผลตอบสนองความถี่ของวงจร 41
4.2.4 การวิเคราะห์สัญญาณรบกวนของวงจร 42
4.2.5 ผลการจำลองตัวบ่งบอกสัญญาณรบกวนของวงจร 48
4.3 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ 52
4.3.1 หลักการทำงานของวงจร 53
4.3.2 การวิเคราะห์วงจรเสมือนสัญญาณขนาดเล็กของวงจร 54
4.3.3 ผลการจำลองผลตอบสนองความถี่ของวงจร 55
4.3.4 การวิเคราะห์สัญญาณรบกวนของวงจร 56
4.3.5 ผลการจำลองตัวบ่งบอกสัญญาณรบกวนของวงจร 57

บทที่ 5 บทสรุปผลการวิจัยและข้อเสนอแนะ 68
5.1 บทสรุปผลการวิจัย 68
5.1 ข้อเสนอแนะและแนวทางพัฒนา 68

เอกสารอ้างอิง 70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

ภาคผนวก 72
ภาคผนวก ก. การวิเคราะห์อัตราขยาย ความต้านทานอินพุต และความต้านทานเอาต์พุต ของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว 73
ภาคผนวก ข. การวิเคราะห์อัตราขยาย ความต้านทานอินพุต และความต้านทานเอาต์พุต ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ 79
ภาคผนวก ค. การวิเคราะห์สัญญาณรบกวนของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ 86
ภาคผนวก ง. ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่ 101

ประวัติผู้เขียน 118

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

2.1 ข้อกำหนดในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ 13
4.1 คุณสมบัติของวงจรในรูปที่ 4.4 50
4.2 คุณสมบัติของวงจรในรูปที่ 3.14 เปรียบเทียบกับรูปที่ 4.4 51
4.3 คุณสมบัติของวงจรในรูปที่ 4.22 59
4.4 คุณสมบัติของวงจรในรูปที่ 4.29 65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่ หน้า

1.1 บล็อกไดอะแกรมของกระบวนการอ่านข้อมูลของฮาร์ดดิสก์ 2
2.1 โครงสร้างของฮาร์ดดิสก์ 4
2.2 โครงสร้างการจัดเก็บข้อมูลในฮาร์ดดิสก์ 5
2.3 การบันทึกข้อมูลแบบแนวนอน 6
2.4 การจัดเก็บข้อมูลในแผ่นบันทึกข้อมูลแบบหลายเกรน 6
2.5 การบันทึกข้อมูลแบบแนวตั้ง 7
2.6 การจัดเก็บข้อมูลในแผ่นบันทึกข้อมูลแบบเกรนเดี่ยว 7
2.7 โครงสร้างของหัวบันทึก 8
2.8 ความสัมพันธ์ระหว่างสนามแม่เหล็กกับค่าความต้านทานหัวอ่าน 8
2.9 โครงสร้างของตัวควบคุมการเคลื่อนไหวแบบขดลวดเสียง 10
2.10 ส่วนประกอบของมอเตอร์แบบหมุน 11
2.11 รูปแบบเซอร์โวบนแผ่นบันทึกข้อมูล 11
2.12 ส่วนวงจรควบคุมในฮาร์ดดิสก์ 12
2.13 (ก) สัญญาณที่ได้จากหัวอ่านก่อนเข้าวงจรขยายภาคแรก (ข) สัญญาณที่ถูกขยายหลังผ่านวงจรขยายภาคแรก 12
2.14 วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ 14
2.15 วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ที่ใช้หัวอ่านแบบ GMR 15
2.16 วงจรขยายภาคแรกแบบผลต่างสำหรับฮาร์ดดิสก์ที่ใช้หัวอ่านแบบ MR/GMR 16
2.17 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิด 17
2.18 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด 18
2.19 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิดที่รวมผลความต้านทานของแหล่งจ่าย 19
3.1 ตัวอย่างของสัญญาณรบกวนแรงดัน 20
3.2 สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวน 21
3.3 สเปกตรัมของสัญญาณรบกวนสีขาว (White Spectrum) 21
3.4 สัญญาณรบกวนของมอสเฟต 23
3.5 สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนของมอสเฟต 24
3.6 ตัวต้านทานและสัญญาณรบกวนในรูปแบบของแรงดัน 25
3.7 ตัวอย่างสเปกตรัมกำลังงานเฉลี่ยของสัญญาณที่ผ่านระบบเชิงเส้น 25
3.8 การแปลงสัญญาณรบกวนที่อยู่ในรูปแรงดันให้อยู่ในรูปกระแส 26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

3.9 การวิเคราะห์สัญญาณรบกวนที่เอาต์พุต 26

3.10 (ก) สัญญาณรบกวนเอาต์พุตจากอุปกรณ์ต่าง (ข) สัญญาณรบกวนอ้างอิงอินพุต 27

3.11 สัญญาณรบกวนอ้างอิงอินพุต $\overline{v_i^2}$ และ $\overline{i_i^2}$ 28

3.12 (ก) วงจรกับความต้านทานของแหล่งจ่าย (ข) สัญญาณรบกวนอ้างอิงอินพุต $\overline{v_i^2}$ และ $\overline{i_i^2}$ 28

3.13 สัญญาณ (Signal) และ สัญญาณรบกวน (Noise) ที่อินพุตและเอาต์พุต 30

3.14 วงจรขยายทรานส์อิมพิแดนซ์ที่ใช้ในวงจรขยายภาคแรก 31

3.15 วงจรขยายทรานส์อิมพิแดนซ์ที่รวมผลของสัญญาณรบกวน 31

3.16 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก R_S 32

3.17 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก R_F 32

3.18 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n1} 33

3.19 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p1} 33

4.1 วงจรขยายที่มีการกำจัดสัญญาณรบกวน 35

4.2 วงจรขยายผลต่างแบบเสมือนที่มีการกำจัดสัญญาณรบกวน 36

4.3 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนสำหรับ TV 37

4.4 วงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว 38

4.5 สัญญาณประกอบการทำงานของวงจรในรูปที่ 4.4 39

4.6 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4 40

4.7 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.4 41

4.8 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.4 42

4.9 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก R_S 43

4.10 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก R_F 43

4.11 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n1} 44

4.12 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p1} 44

4.13 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n2} 45

4.14 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p2} 45

4.15 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n3} 46

4.16 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p3} 47

4.17 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.4 48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

4.18 สัญญาณแรงดันอินพุตที่มีลักษณะเป็นพัลส์แบบสุ่ม (1.4 กิกะบิตต่อวินาที) 49
4.19 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 3.14 49
4.20 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.4 50
4.21 ตัวบ่งบอกสัญญาณรบกวนในกรณีกำลังงานของวงจรในรูปที่ 3.14 มีค่าเท่ากับรูปที่ 4.4 51
4.22 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ แบบวงจรสะท้อนกระแสพีมอส 52
4.23 สัญญาณประกอบการทำงานของวงจรในรูปที่ 4.22 53
4.24 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.22 55
4.25 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.22 56
4.26 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.22 56
4.27 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.22 58
4.28 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.22 58
4.29 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ แบบวงจรสะท้อนกระแสเอ็นมอส 60
4.30 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.29 60
4.31 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.29 62
4.32 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.29 62
4.33 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.29 63
4.34 สัญญาณแรงดันที่เอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.29 64
4.35 เลย์เอาต์ของวงจรในรูปที่ 4.29 65
4.36 ผลตอบสนองความถี่ของวงจรที่ได้จากการเลย์เอาต์ในรูปที่ 4.35 66
4.37 ตัวบ่งบอกสัญญาณรบกวนของวงจรที่ได้จากการเลย์เอาต์ในรูปที่ 4.35 66
4.38 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรม (Eye Diagram) ของวงจรที่ทำการ เลย์เอาต์ในรูปที่ 4.35 67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันวิวัฒนาการความก้าวหน้าของการส่งข้อมูลข่าวสารได้เข้ามามีบทบาทสำคัญมากขึ้นในชีวิตประจำวัน ทำให้ต้องมีการพัฒนาระบบสื่อสารข้อมูลที่ซับซ้อนเพื่อรองรับความต้องการของตลาด เช่น ระบบสื่อสารภายในฮาร์ดดิสก์ ระบบสื่อสารทางแสง และระบบสื่อสารแบบไร้สาย เป็นต้น เทคโนโลยีของระบบสื่อสารข้อมูลมีความก้าวหน้าอย่างรวดเร็ว โดยเฉพาะอย่างยิ่งในเรื่องของอัตราการรับส่งข้อมูลที่สูงขึ้นถึงระดับกิกะบิตต่อวินาที ในระบบเหล่านี้เป็นที่รู้กันดีว่าการออกแบบวงจรขยายภาคแรกเป็นงานที่ค่อนข้างซับซ้อน เนื่องจากการออกแบบต้องพิจารณาถึงสัญญาณรบกวน แบนด์วิธ อัตราขยาย และการสูญเสียกำลังไฟฟ้า เพื่อให้ได้วงจรขยายที่มีคุณสมบัติที่ดีที่สุด การออกแบบวงจรขยายภาคแรกมักนำวงจรขยายทรานส์อิมพิแดนซ์มาใช้ในการขยายสัญญาณ ตัวอย่างเช่น ระบบฮาร์ดดิสก์ที่นำวงจรขยายทรานส์อิมพิแดนซ์มาใช้ในการขยายสัญญาณที่ได้จากหัวอ่านที่มีค่าความต้านทานเปลี่ยนแปลงตามสนามแม่เหล็ก (Magnetoresistive, MR) [1-5] ในทำนองเดียวกัน วงจรขยายส่วนหน้าของระบบอิเล็กทรอนิกส์ที่มีการใช้แสง (Optoelectronic) ก็ใช้วงจรขยายทรานส์อิมพิแดนซ์ทำหน้าที่เป็นวงจรขยายส่วนหน้าโดยทำหน้าที่ขยายสัญญาณกระแสที่ได้จากโฟโต้ไดโอด (Photodiode) [6-8]

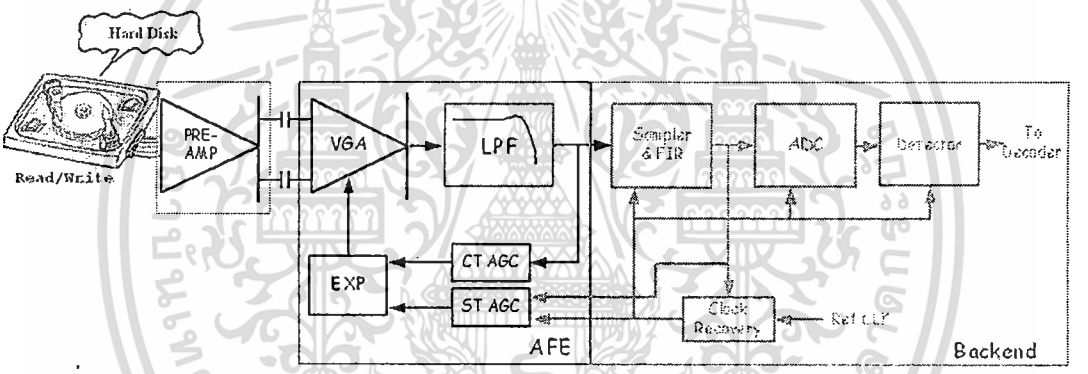
ด้วยความก้าวหน้าของเทคโนโลยีการสร้างอุปกรณ์ที่มีความเร็วสูง วงจรขยายทรานส์อิมพิแดนซ์จึงถูกออกแบบและพัฒนาให้สามารถขยายสัญญาณได้ในช่วงความถี่ระดับกิกะเฮิร์ตโดยใช้เทคโนโลยีแกเลียมอาร์เซไนด์เมสเฟต (GaAs MESFET) [9], ซิลิกอนเจอร์มาเนียม (SiGe) [10], ไบโพลาร์ (Bipolar) [11] และไบซีมอส (BiCMOS) [12] อย่างไรก็ตามเทคโนโลยีการสร้างเหล่านี้มีราคาแพง ดังนั้นการสร้างวงจรขยายภาคแรกโดยใช้เทคโนโลยีซีมอส (CMOS) จึงมีความน่าสนใจเพราะต้นทุนในการสร้างต่ำและมีกระบวนการสร้างที่ไม่ซับซ้อน

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

งานวิจัยนี้มุ่งเน้นการออกแบบวงจรขยายภาคแรก (Preamplifier) ของฮาร์ดดิสก์ ซึ่งเป็นส่วนหนึ่งของวงจรอนาล็อกส่วนหน้าของช่องอ่านสัญญาณฮาร์ดดิสก์ โดยปกติแล้ววงจรสำหรับช่องอ่านสัญญาณฮาร์ดดิสก์ประกอบด้วยวงจร 3 ส่วนสำคัญดังแสดงในรูปที่ 1.1 ส่วนแรกเป็นวงจรขยายภาคแรก (Preamplifier) ซึ่งทำหน้าที่ขยายสัญญาณที่ได้รับจากหัวอ่านโดยตรง ดังนั้นวงจรนี้จึงจำเป็นต้องมีสัญญาณรบกวนต่ำและเป็นที่รู้จักกันว่า วงจรขยายสัญญาณรบกวนต่ำ (Low

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Noise Amplifier) นอกจากนี้เนื่องจากสัญญาณที่ได้รับจากหัวอ่านมีขนาดเล็กมากและมีความถี่สูง ดังนั้นวงจรจึงต้องมีอัตราขยายที่ค่อนข้างสูงและมีแบนด์วิธกว้าง ส่วนที่สองคือ วงจรอนาลอกส่วนหน้า (Analog Front End: AFE) ซึ่งทำหน้าที่ในการขยายสัญญาณต่อจากวงจรขยายภาคแรกให้มีขนาดใหญ่ขึ้นอีกและในขณะเดียวกันก็ทำหน้าที่ชดเชยขนาดของสัญญาณที่ได้จากหัวอ่านซึ่งอาจมีขนาดไม่คงที่ อันเป็นผลจากหัวอ่านที่กำลังอ่านข้อมูลอยู่นั้นจะลอยอยู่เหนือแผ่นบันทึกข้อมูล (Media) ด้วยระยะที่ไม่คงที่แต่เปลี่ยนแปลงตลอดเวลาอันเป็นผลมาจากแรงดันอากาศที่แปรปรวนจากแผ่นบันทึกข้อมูลที่กำลังหมุนด้วยความเร็วสูง โดยปกติแล้ววงจรอนาลอกส่วนหน้านี้มักถูกออกแบบให้มีอัตราขยายที่ปรับค่าได้ วงจรที่สำคัญในส่วนนี้คือ วงจรขยายสัญญาณที่ปรับอัตราขยายได้ (Variable Gain Amplifier: VGA) นอกจากนี้วงจรอนาลอกส่วนหน้ายังทำหน้าที่กรองความถี่ของสัญญาณ เพื่อให้ได้สัญญาณข้อมูลที่เหมาะสม โดยมีวงจรกรองความถี่ต่ำ (Low Pass Filter: LPF) ทำหน้าที่ดังกล่าว ส่วนที่สามหรือวงจรส่วนหลัง (Back End) ทำหน้าที่แปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิตอลเพื่อการประมวลผลสัญญาณดิจิตอลต่อไป



รูปที่ 1.1 บล็อกไดอะแกรมของกระบวนการอ่านข้อมูลของฮาร์ดดิสก์

1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

จากคุณสมบัติวงจรขยายภาคแรกของฮาร์ดดิสก์ที่ได้กล่าวไว้ข้างต้น ผู้วิจัยได้ทำการออกแบบวงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ ซึ่งมีหลักการในการออกแบบวงจรขยายโดยอาศัยคุณสมบัติที่ดีของวงจรทรานส์อิมพิแดนซ์ที่มีอัตราขยายแรงดันสูง สัญญาณรบกวนต่ำ และสามารถตอบสนองต่อสัญญาณที่ความถี่สูงได้ดี นำมาใช้ร่วมกับเทคนิคการกำจัดสัญญาณรบกวน (Noise Canceling) เพื่อให้ได้วงจรขยายที่มีคุณสมบัติที่ดีขึ้นในแง่ของสัญญาณรบกวน การกำจัดสัญญาณรบกวนดังกล่าวเป็นการกำจัดสัญญาณรบกวนเชิงอุณหภูมิ (Thermal noise) โดยสัญญาณรบกวนที่เกี่ยวข้องกัน (Correlated noise) (สัญญาณรบกวนที่มีความสัมพันธ์กัน) สามารถรวมหรือหักล้างกันได้โดยตรง ขึ้นอยู่กับรูปแบบในการออกแบบวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ขอบเขตการวิจัย

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ วงจรที่นำเสนอสามารถทำงานภายใต้แหล่งจ่ายแรงดันไฟเลี้ยงที่มีขนาดเท่ากับ 1.2 โวลต์ โดยมีอัตราขยายแรงดันเท่ากับ 41.6 เดซิเบล วงจรที่นำเสนอมีแบนด์วิธกว้างโดยมีค่าเท่ากับ 1.47 กิกะเฮิร์ต และตัวบ่งบอกสัญญาณรบกวน (Noise Figure) มีค่าเท่ากับ 2.92 เดซิเบล วงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ถูกนำมาต่อในลักษณะวงจรขยายผลต่าง การจำลองการทำงานใช้โปรแกรม HSPICE และใช้โมเดลพารามิเตอร์ของมอสทรานส์ซิสเตอร์ระดับ 49 (0.13 ไมโครเมตร) เลย์เอาต์ (Layout) ของวงจรถูกออกแบบด้วยโปรแกรม L-Edit พร้อมทั้งผลการจำลองการทำงาน (Post Simulation)

1.5 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ ทฤษฎีหรือแนวคิดที่ใช้ ขอบเขตของการวิจัย และขั้นตอนการศึกษา

บทที่ 2 กล่าวถึงระบบฮาร์ดดิสก์และพื้นฐานของวงจรขยายภาคแรก

บทที่ 3 กล่าวถึงสัญญาณรบกวน

บทที่ 4 กล่าวถึงการออกแบบออกแบบวงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์และผลที่ได้จากการจำลองการทำงาน

บทที่ 5 เป็นบทสรุปผลการวิจัยและข้อเสนอแนะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ระบบฮาร์ดดิสก์และวงจรขยายภาคแรก

วงจรขยายภาคแรก (Preamplifier, PA) เป็นวงจรที่มีความสำคัญโดยทำหน้าที่ขยายสัญญาณอินพุตที่มีขนาดเล็กให้มีขนาดสัญญาณที่เหมาะสมเพื่อนำไปประมวลผลในวงจรภาคถัดไป ในระบบฮาร์ดดิสก์สัญญาณที่ได้จากหัวอ่านฮาร์ดดิสก์มีขนาดเล็กมาก ดังนั้นวงจรขยายภาคแรกจึงมีบทบาทสำคัญ หัวข้อนี้กล่าวถึงหลักการพื้นฐานของการบันทึกข้อมูลในระบบฮาร์ดดิสก์ หลักการเขียนและอ่านข้อมูลในฮาร์ดดิสก์ วงจรขยายภาคแรกที่ได้มีการพัฒนาในอดีต [1-3] และทฤษฎีพื้นฐานวงจรทรานส์อิมพิแดนซ์ที่ถูกนำไปพัฒนาเป็นวงจรขยายภาคแรกในระบบฮาร์ดดิสก์

2.1 ระบบฮาร์ดดิสก์

รูปที่ 2.1 โครงสร้างของฮาร์ดดิสก์

ปัจจุบันฮาร์ดดิสก์ได้รับความนิยมอย่างแพร่หลายในการนำมาใช้เก็บข้อมูล ฮาร์ดดิสก์สามารถจัดเก็บข้อมูลได้จำนวนมากเนื่องจากฮาร์ดดิสก์มีแผ่นบันทึกข้อมูลหลายๆ แผ่นซ้อนกันและแต่ละแผ่นยังสามารถจัดเก็บข้อมูลได้ทั้งสองด้าน นอกจากนี้ฮาร์ดดิสก์ยังสามารถเข้าถึงข้อมูลได้อย่างรวดเร็วเนื่องจากแผ่นบันทึกข้อมูลมีความเร็วของการหมุนสูงมากกว่า 7,200 รอบต่อนาที

รูปที่ 2.1 แสดงโครงสร้างภายในของฮาร์ดดิสก์ ส่วนประกอบภายในสามารถจำแนกตามหน้าที่หลักในการทำงานได้เป็น 4 ส่วน ได้แก่ [13]

1. ส่วนจัดเก็บข้อมูล (Storage Part)
2. ส่วนอ่าน/เขียน (Read/Write Part)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

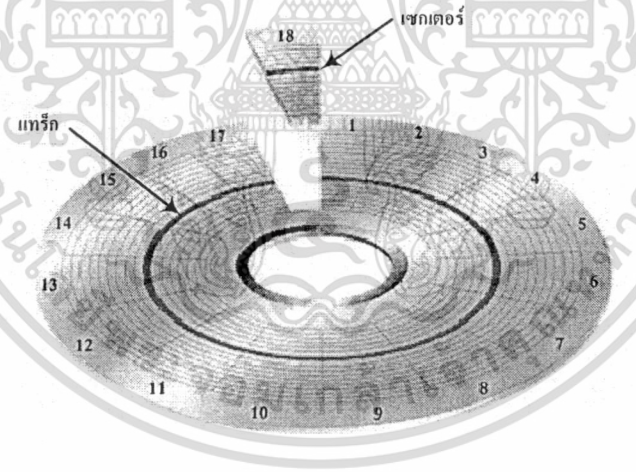
3. ส่วนควบคุมการเคลื่อนที่ (Movement Controlling Part)

4. ส่วนวงจรควบคุม (Circuit Control Part)

2.1.1 ส่วนจัดเก็บข้อมูลในระบบฮาร์ดดิสก์

การจัดเก็บข้อมูลในระบบฮาร์ดดิสก์เป็นการจัดเก็บข้อมูลแบบแม่เหล็ก (Magnetic Recording) การจัดเก็บข้อมูลจะอยู่ในรูปของการเปลี่ยนแปลงสภาพความเป็นแม่เหล็ก (Magnetization) ของแผ่นบันทึกข้อมูล (Media) โครงสร้างโดยทั่วไปของแผ่นบันทึกข้อมูลประกอบด้วยชั้นต่างๆ ได้แก่ ฐานชั้นย่อยนิกเกล-ฟอสฟอรัส ชั้นเคลือบด้านล่าง ชั้นแม่เหล็ก ชั้นคาร์บอนเคลือบด้านบน และชั้นสารหล่อลื่น ทำให้แผ่นบันทึกข้อมูลมีคุณสมบัติความเป็นแม่เหล็ก เมื่อป้อนสนามแม่เหล็กเข้าไปในแผ่นบันทึกข้อมูลจะทำให้สภาพความเป็นแม่เหล็กในแผ่นบันทึกมีทิศทางชี้ไปในทิศทางใดทิศทางหนึ่งหรือในทิศทางตรงกันข้าม ซึ่งลักษณะการบันทึกข้อมูลแบบนี้สอดคล้องกับการบันทึกข้อมูลแบบดิจิตอลที่มีค่า 2 สถานะคือ บิต 0 และบิต 1 [14]

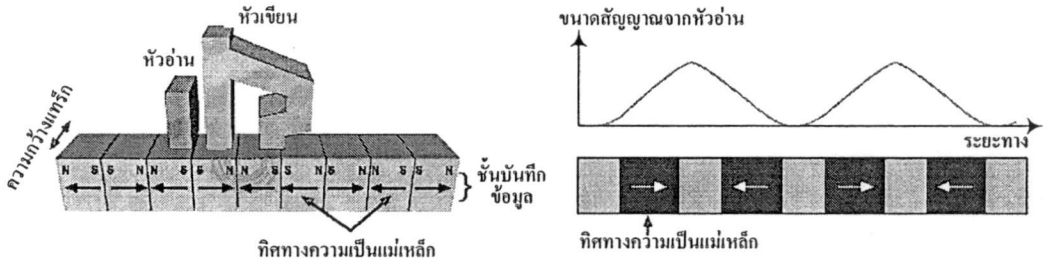
ในแผ่นบันทึกข้อมูลแต่ละแผ่น ข้อมูลจะถูกจัดเก็บตามเส้นรอบวงที่มีจุดศูนย์กลางร่วมกันที่เรียกว่า “แทร็ก (Track)” ซึ่งแต่ละแทร็กจะแบ่งออกเป็น “เซกเตอร์ (Sector) โดยที่แต่ละเซกเตอร์จะเก็บข้อมูลได้ 512 ไบต์ ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 โครงสร้างการจัดเก็บข้อมูลในฮาร์ดดิสก์

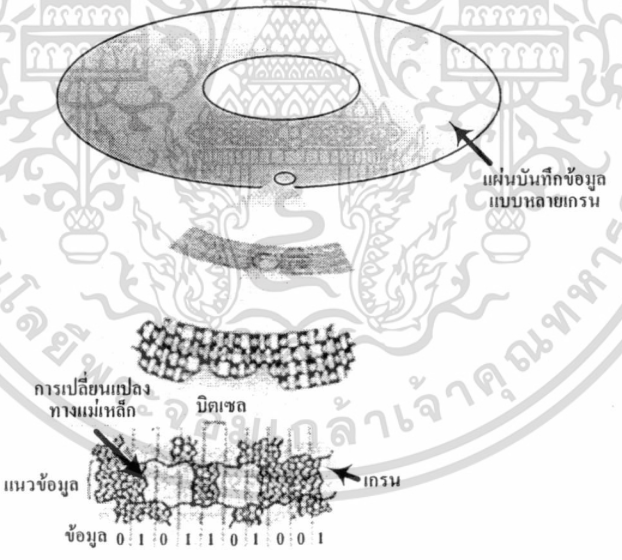
เทคโนโลยีการบันทึกข้อมูลมี 2 แบบ คือ การบันทึกแบบแนวนอน (Longitudinal Recording) และการบันทึกแบบแนวตั้ง (Perpendicular Recording) เทคโนโลยีการบันทึกแบบแนวนอนเป็นเทคโนโลยีที่ถูกใช้ในการบันทึกข้อมูลในฮาร์ดดิสก์มาอย่างต่อเนื่อง ในปัจจุบันเทคโนโลยีการบันทึกแบบแนวตั้งได้เริ่มถูกนำมาใช้เพื่อเพิ่มความจุของข้อมูล โดยสามารถเพิ่มขนาดความจุข้อมูลของฮาร์ดดิสก์ได้หลายสิบเท่าเมื่อเทียบกับเทคโนโลยีการบันทึกแบบแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 การบันทึกข้อมูลแบบแนวนอน

รูปที่ 2.3 แสดงการบันทึกข้อมูลแบบแนวนอน สภาพความเป็นแม่เหล็กของแผ่นบันทึกข้อมูลจะขนานกับระนาบของแผ่นบันทึกข้อมูล ในการจัดเก็บข้อมูล 1 บิตลงในแผ่นบันทึกข้อมูลต้องใช้หลายเกรน (Grain) ทำให้ความยาวของช่องบิต (Bit Cell) และความกว้างของเส้นแนวข้อมูลที่บันทึก (Recorded Data Track) มีขนาดกว้าง ดังแสดงในรูปที่ 2.4 ทำให้เปลืองเนื้อที่ในการจัดเก็บข้อมูล ดังนั้นการบันทึกข้อมูลแบบแนวนอนจึงจุข้อมูลได้ไม่มาก จากรูปบริเวณขอบของเกรนที่มีการเปลี่ยนแปลงทางแม่เหล็กจะให้สัญญาณลอจิก “1” ส่วนบริเวณที่ไม่มีการเปลี่ยนแปลงทางแม่เหล็กจะให้สัญญาณลอจิก “0”

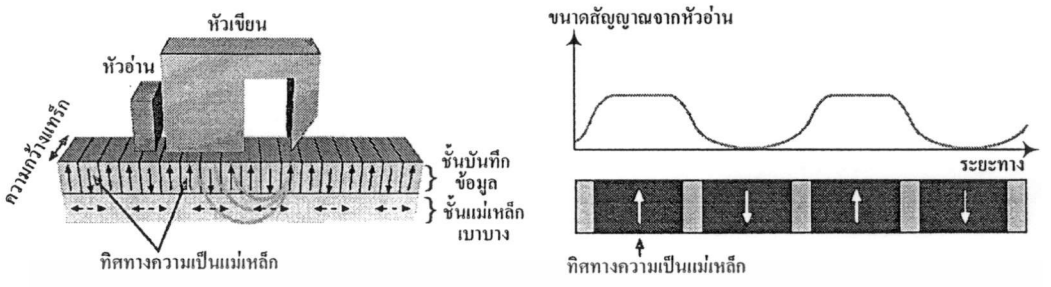


รูปที่ 2.4 การจัดเก็บข้อมูลในแผ่นบันทึกข้อมูลแบบหลายเกรน

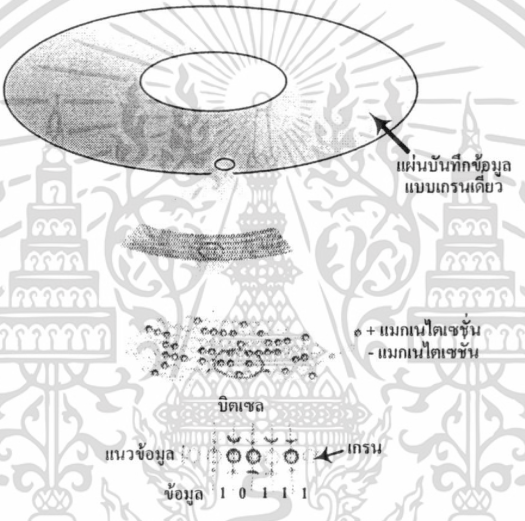
รูปที่ 2.5 แสดงการบันทึกข้อมูลแบบแนวตั้ง การบันทึกข้อมูลแบบแนวตั้งจะช่วยเพิ่มความสามารถในการจุข้อมูลของฮาร์ดดิสก์ให้มากขึ้น ในการบันทึกข้อมูลแบบนี้สภาพความเป็นแม่เหล็กของแผ่นบันทึกข้อมูลจะตั้งฉากกับระนาบของแผ่นบันทึกข้อมูล ทำให้ข้อมูลแต่ละบิตถูกบีบอัดได้มากขึ้น นั่นคือ ขนาดของบิต (bit) จะมีขนาดเล็กลง ในการจัดเก็บข้อมูลลงในแผ่นบันทึกข้อมูลจะเป็นการจัดเก็บข้อมูลแบบเกรนเดี่ยว โดยแต่ละเกรนจะมีทิศทางความเป็นแม่เหล็กที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แน่นอนและถูกจัดเรียงให้เป็นระเบียบทำให้แต่ละเกรนสามารถจัดเก็บข้อมูลแต่ละบิตได้ ดังแสดงในรูปที่ 2.6



รูปที่ 2.5 การบันทึกข้อมูลแบบแนวตั้ง



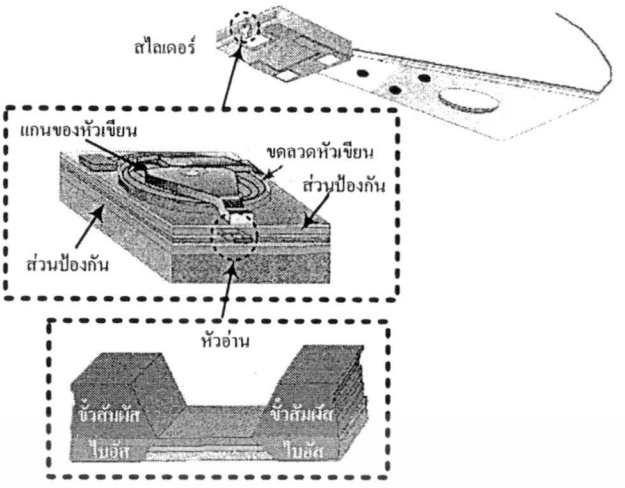
รูปที่ 2.6 การจัดเก็บข้อมูลในแผ่นบันทึกข้อมูลแบบเกรนเดี่ยว

2.1.2 ส่วนอ่าน/เขียนข้อมูลในระบบฮาร์ดดิสก์

รูปที่ 2.7 แสดงโครงสร้างของหัวบันทึก (หัวอ่าน/เขียน) หัวบันทึกจะประกอบอยู่บนสไลเดอร์ที่ติดอยู่กับแขนหัวบันทึก ตัวควบคุมการเคลื่อนไหวแบบขดลวดเสียงจะทำหน้าที่ควบคุมการเคลื่อนที่ของแขนหัวบันทึกทำให้หัวบันทึกสามารถเคลื่อนที่อยู่เหนือแผ่นบันทึกข้อมูลและสามารถทำการอ่านและเขียนข้อมูลได้

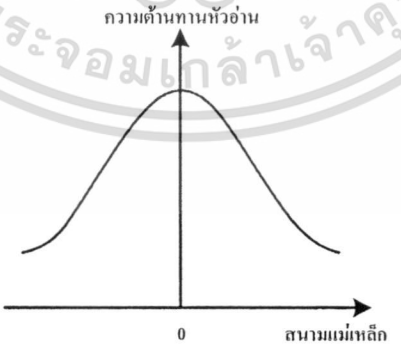
ในการอ่านข้อมูล หัวอ่าน (Read Head) ที่ประกอบอยู่บนสไลเดอร์จะทำการอ่านข้อมูลจากแผ่นบันทึกข้อมูล เมื่อหัวอ่านเคลื่อนที่เหนือบริเวณที่มีการเปลี่ยนแปลงสภาพความเป็นแม่เหล็ก จะทำให้ได้สัญญาณที่อยู่ในรูปของแรงดันไฟฟ้า หรือ สัญญาณอ่านกลับ (Read Back Signal) โดยสัญญาณที่อ่านได้จะถูกส่งผ่านตามสายส่งข้อมูลป้อนเข้าสู่วงจรขยายภาคแรก (Preamplifier) เพื่อขยายสัญญาณ และส่งต่อไปยังส่วนของช่องอ่าน (Read Channel) เพื่อทำการประมวลผลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 โครงสร้างของหัวบันทึก

ในยุคแรกส่วนอ่านและเขียนจะทำมาจากขดลวดที่พันรอบแกนเฟอร์ไรต์ (Ferrite) ส่งผลให้พื้นที่ที่ต้องใช้เก็บข้อมูลมีขนาดใหญ่ ในปัจจุบันส่วนอ่านถูกสร้างจากแผ่นฟิล์มบางทางแม่เหล็กที่มีความหนาในระดับนาโนเมตร หัวอ่านดังกล่าวถูกเรียกว่า หัวอ่านแบบเอ็มอาร์ (MR: Magneto-Resistive) หัวอ่านชนิดนี้ทำให้สามารถอ่านข้อมูลที่มีขนาดบิตเล็กได้ จึงช่วยเพิ่มความหนาแน่นในการจัดเก็บข้อมูลให้สูงขึ้น หัวอ่านแบบเอ็มอาร์มีความไวต่อการเปลี่ยนแปลงของสนามแม่เหล็ก กล่าวคือ เมื่อสนามแม่เหล็กมีการเปลี่ยนแปลงจะทำให้ความต้านทานของหัวอ่านมีการเปลี่ยนแปลงตามปริมาณและทิศทางของสนามแม่เหล็ก ลักษณะเช่นนี้ส่งผลให้เกิดเป็นสัญญาณในรูปของแรงดันไฟฟ้า รูปที่ 2.8 แสดงความสัมพันธ์ระหว่างสนามแม่เหล็กกับค่าความต้านทานของหัวอ่าน จากรูปเมื่อสนามแม่เหล็กมีการเปลี่ยนแปลง ค่าความต้านทานของหัวอ่านจะมีค่าเปลี่ยนแปลงไป



รูปที่ 2.8 ความสัมพันธ์ระหว่างสนามแม่เหล็กกับค่าความต้านทานหัวอ่าน

เมื่อความหนาแน่นของข้อมูลเพิ่มขึ้น ขนาดของบิตมีขนาดเล็กลง ทำให้สัญญาณที่อ่านได้มีขนาดเล็กลง ดังนั้นหัวอ่านที่มีความไวต่อการเปลี่ยนแปลงสนามแม่เหล็กสูงจึงเป็นที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวอ่านชนิดจีเอ็มอาร์ (GMR: Giant Magnetoresistance) ได้ถูกพัฒนาขึ้นเพื่อทำให้สามารถเพิ่มความจุข้อมูลของฮาร์ดดิสก์ได้มากขึ้น เนื่องจากหัวอ่านจีเอ็มอาร์มีความไวต่อสนามแม่เหล็กมากกว่าหัวอ่านเอ็มอาร์ ทำให้สามารถอ่านสัญญาณที่มีขนาดเล็กได้ นอกจากนี้หัวอ่านจีเอ็มอาร์ยังมีขนาดเล็กและเบากว่าหัวอ่านเอ็มอาร์ อย่างไรก็ตาม เนื่องจากเทคโนโลยีฮาร์ดดิสก์มีการพัฒนาอย่างต่อเนื่องจึงจำเป็นต้องเพิ่มศักยภาพในการบีบอัดข้อมูลเพื่อให้ข้อมูลมีขนาดเล็กลงและสามารถบันทึกลงสื่อบันทึกได้ในปริมาณที่มาก ปัจจุบันหัวอ่านที่เรียกว่าทีเอ็มอาร์ (TMR: Tunneling Magnetoresistance) ได้เริ่มถูกนำมาใช้ในการอ่านข้อมูลเนื่องจากหัวอ่านดังกล่าวมีประสิทธิภาพดีกว่าหัวอ่านแบบอื่นๆ กล่าวคือมีความไวต่อสนามแม่เหล็กมาก ส่งผลให้ความต้านทานของหัวอ่านเปลี่ยนแปลงมากได้ ดังนั้นหัวอ่านทีเอ็มอาร์จึงสามารถอ่านข้อมูลขนาดเล็กได้ดี ขนาดของหัวอ่านทีเอ็มอาร์มีขนาดเล็กมาก ความจุต่อพื้นที่และความสามารถในการจัดเก็บข้อมูลจึงเพิ่มขึ้นมาก

ในการเขียนข้อมูลลงในฮาร์ดดิสก์ ข้อมูลจะถูกทำการเข้ารหัสโดยวงจรเข้ารหัสแก้ไขข้อผิดพลาด (Error-Correction Code Encoder) จากนั้นข้อมูลที่เข้ารหัสจะถูกเข้ารหัสอีกครั้งด้วยวงจรเข้ารหัสมอดูเลชั่น (Modulation Encoder) เพื่อปรับคุณสมบัติของข้อมูลให้เหมาะสมกับช่องสัญญาณของฮาร์ดดิสก์ ข้อมูลที่ได้จากวงจรเข้ารหัสมอดูเลชั่นจะถูกส่งไปยังวงจรมอดูเลเตอร์ (Modulator) เพื่อแปลงข้อมูลให้อยู่ในรูปของกระแสไฟฟ้า กระแสไฟฟ้าที่ได้จากวงจรมอดูเลเตอร์จะถูกไบอัสให้กับหัวเขียนที่เป็นขดลวดส่งผลให้เกิดเส้นแรงแม่เหล็กเคลื่อนที่ผ่านช่องว่างของหัวเขียนไปยังแผ่นบันทึกข้อมูล ในแผ่นบันทึกข้อมูลจะถูกบังคับทิศทางแม่เหล็ก (Magnetization) ให้เป็นไปตามทิศทางของกระแสไบอัส ทำให้บริเวณพื้นผิวของแผ่นบันทึกข้อมูลเกิดเส้นแรงแม่เหล็กพื้นผิวและมีทิศทางตามขั้วแม่เหล็กที่ต้องการ [14]

2.1.3 ส่วนควบคุมการเคลื่อนที่ในระบบฮาร์ดดิสก์

การอ่านและเขียนข้อมูลในฮาร์ดดิสก์นั้นจะต้องมีส่วนควบคุมการเคลื่อนที่ของหัวบันทึกเข้ามาช่วยเพื่อให้หัวบันทึกสามารถอ่านและเขียนข้อมูลในตำแหน่งที่ต้องการได้ถูกต้อง ส่วนควบคุมการเคลื่อนที่ดังกล่าวสามารถแบ่งตามอุปกรณ์ที่ถูกควบคุมได้เป็น 2 ส่วน ได้แก่

- ส่วนควบคุมการเคลื่อนที่ของหัวบันทึก
- ส่วนควบคุมการเคลื่อนที่ของแผ่นบันทึกข้อมูล

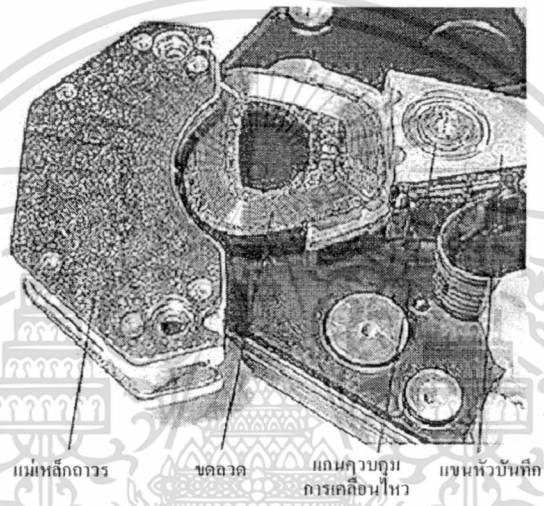
- ส่วนควบคุมการเคลื่อนที่ของหัวบันทึก

ในยุคแรกการเคลื่อนที่ของหัวอ่านนั้นเดิมถูกควบคุมด้วยสเตปปิ้งมอเตอร์ (Stepping Motor) อย่างไรก็ตามเนื่องจากสเตปปิ้งมอเตอร์มีการเคลื่อนที่ช้าและไม่มีระบบควบคุมการป้อนกลับส่งผลให้การควบคุมหัวบันทึกให้อยู่ในตำแหน่งของแนวข้อมูลที่ถูกต้องเป็นไปได้ยาก ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมการเคลื่อนไหวแบบขดลวดเสียง (VCM: Voice Coil Actuator) ได้ถูกนำมาใช้เนื่องจากมีระบบควบคุมการป้อนกลับที่ช่วยให้ตำแหน่งของหัวบันทึกอยู่ในตำแหน่งที่ถูกต้อง

ตัวควบคุมการเคลื่อนไหวแบบขดลวดเสียงจะเชื่อมต่อกับแขนหัวบันทึก ดังแสดงในรูปที่ 2.9 ขดลวด (Coil) จะถูกวางไว้ใกล้กับแม่เหล็กถาวรที่ไม่สามารถเคลื่อนที่ได้ (Magnet Assembly) เมื่อมีการจ่ายกระแสไฟไปที่ขดลวดจะทำให้เกิดสนามแม่เหล็กที่ขดลวด แรงแม่เหล็กจะทำให้ขดลวดเคลื่อนเข้าหาหรือเคลื่อนออกจากแม่เหล็กถาวร เมื่อขดลวดเคลื่อนไหวก็จะส่งผลให้แขนหัวบันทึกเคลื่อนไหวตามไปด้วย แขนหัวบันทึกจะเคลื่อนที่ในแนวรัศมีของแผ่นบันทึกข้อมูลเพื่อให้หัวอ่านเขียนอยู่เหนือแนวข้อมูล (Track) หรือบิตของข้อมูลที่ต้องการ



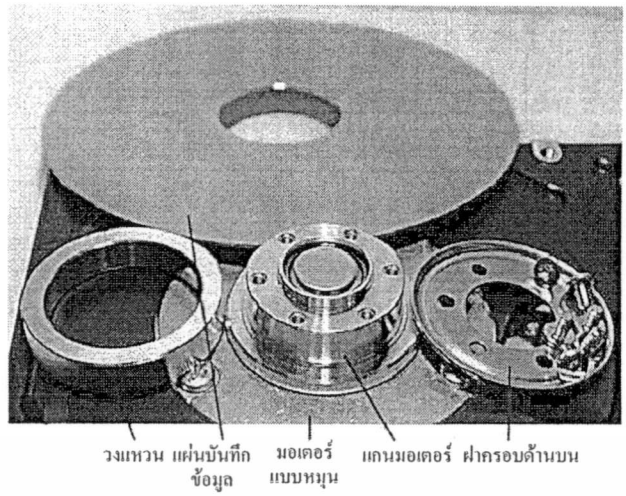
รูปที่ 2.9 โครงสร้างของตัวควบคุมการเคลื่อนไหวแบบขดลวดเสียง

- ส่วนควบคุมการเคลื่อนที่ของแผ่นบันทึกข้อมูล

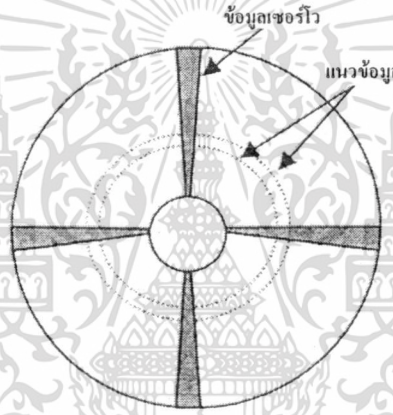
การเคลื่อนที่ของแผ่นบันทึกข้อมูลถูกควบคุมด้วยมอเตอร์แบบหมุน (Spindle Motor) โดยมอเตอร์แบบหมุนจะถูกเชื่อมต่อกับแผ่นบันทึกข้อมูโดยตรง ดังแสดงในรูปที่ 2.10 มอเตอร์แบบหมุนมีระบบควบคุมการป้อนกลับเพื่อปรับอัตราความเร็วในการหมุนโดยอัตโนมัติ โดยทั่วไปอัตราความเร็วในการหมุนนี้มีค่าตั้งแต่ 3,600 รอบต่อนาที ไปจนถึง 10,700 รอบต่อนาที ส่งผลให้การออกแบบสไลเดอร์ให้เคลื่อนที่โดยไม่ให้เกิดการขูดขีดกับแผ่นบันทึกข้อมูลเป็นเรื่องที่ค่อนข้างซับซ้อน

ในแผ่นบันทึกข้อมูลจะมีการเขียนข้อมูลในรูปแบบเซอร์โว (Servo Pattern) เป็นช่วงๆ ดังแสดงในรูปที่ 2.11 ข้อมูลเซอร์โวถูกใช้เพื่อบ่งบอกตำแหน่งที่อยู่ของหัวบันทึกว่าอยู่ตำแหน่งใดส่งผลให้หัวบันทึกสามารถเคลื่อนที่ได้ตรงตำแหน่งของข้อมูลอย่างถูกต้องและรวดเร็ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 ส่วนประกอบของมอเตอร์แบบหมุน

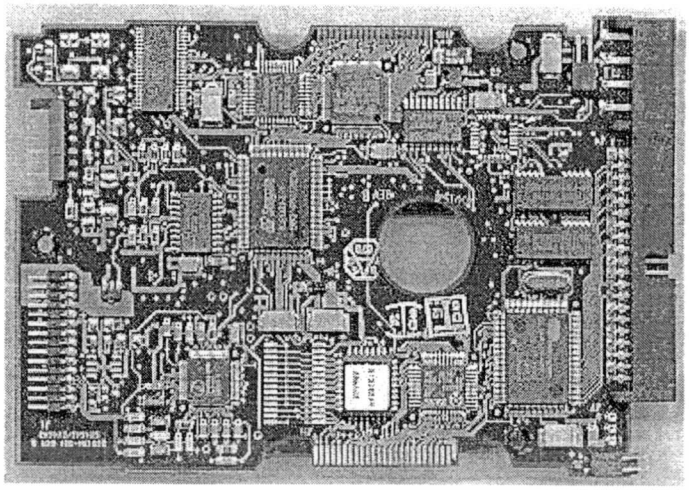


รูปที่ 2.11 รูปแบบเซอร์โวบนแผ่นบันทึกข้อมูล

2.1.4 ส่วนวงจรควบคุม

ส่วนวงจรควบคุมซึ่งมีลักษณะเป็นแผงวงจรอิเล็กทรอนิกส์ในฮาร์ดดิสก์ (ดูรูปที่ 2.12) เป็นส่วนสำคัญอีกส่วนหนึ่งเนื่องจากเป็นส่วนที่ทำหน้าที่ควบคุมการทำงานต่างๆ และทำหน้าที่ในการติดต่อกับแผงวงจรหลัก (Main Board) ของคอมพิวเตอร์ แผงวงจรอิเล็กทรอนิกส์ประกอบด้วยวงจรควบคุมต่างๆ เช่น วงจรควบคุมช่องทางการอ่าน/เขียน (Read/Write Channel IC) วงจรควบคุมขดลวดเสียงและมอเตอร์แบบหมุน (Voice Coil and Spindle Motor Controller IC) วงจรควบคุมการสั่นสะเทือน (Shock IC) เป็นต้น

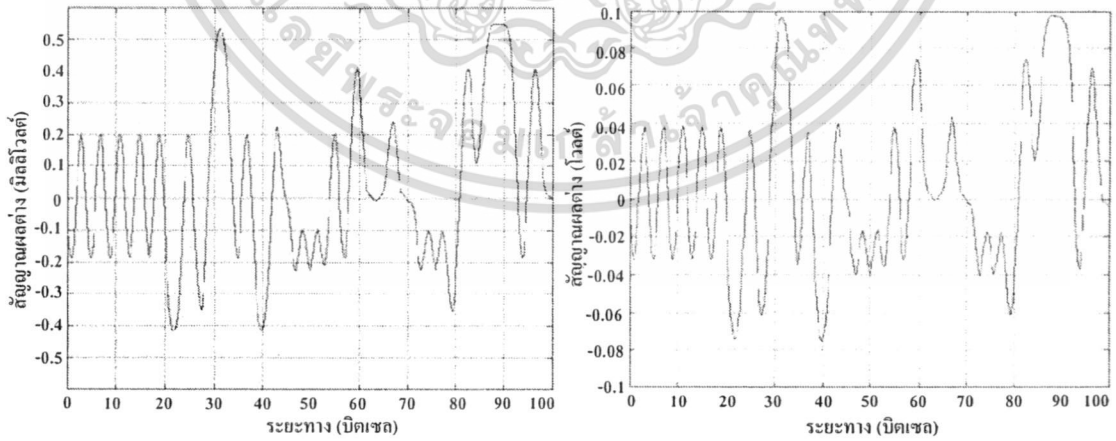
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 ส่วนวงจรควบคุมในฮาร์ดดิสก์

2.2 พื้นฐานของวงจรขยายภาคแรกในระบบฮาร์ดดิสก์

วงจรขยายภาคแรกทำหน้าที่ขยายสัญญาณ โดยมักถูกวางใกล้กับหัวบันทึก ทั้งนี้ก็เพื่อให้สายส่งสัญญาณมีขนาดสั้นที่สุด โดยปกติแล้ววงจรขยายภาคแรกจะอยู่บนแขนจับหัวบันทึก เนื่องจากวงจรขยายภาคแรกเป็นส่วนแรกของระบบดังนั้นวงจรจึงควรมีสัญญาณรบกวนต่ำ สัญญาณที่มาจากหัวอ่านจะถูกส่งผ่านมายังสายส่งและป้อนให้กับวงจรขยายภาคแรก เนื่องจากข้อมูลครอบคลุมตลอดช่วงความถี่กว้างดังนั้นในการออกแบบวงจรขยายภาคแรก เราจำเป็นต้องทำให้วงจรสามารถตอบสนองความถี่ต่างๆ ได้ดี และวงจรควรมีความต้านทานด้านอินพุตที่สมพงษ์กับความต้านทานของสายส่งตลอดช่วงความถี่



(ก) (ข)

รูปที่ 2.13 (ก) สัญญาณที่ได้จากหัวอ่านก่อนเข้าวงจรขยายภาคแรก
(ข) สัญญาณที่ถูกขยายหลังผ่านวงจรขยายภาคแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.13 (ก) แสดงตัวอย่างของสัญญาณที่ได้จากการจำลองสัญญาณจากหัวอ่านฮาร์ดดิสก์ จากรูปเราจะเห็นได้ว่าสัญญาณมีขนาดเล็ก โดยมีค่าประมาณ 0.2 มิลลิโวลล์ สัญญาณที่ได้จากหัวอ่านจะถูกขยายก่อนด้วยวงจรขยายภาคแรกให้มีขนาดใหญ่ขึ้นดังแสดงในรูปที่ 2.13 (ข) เพื่อนำไปประมวลผลสัญญาณในช่องอ่านสัญญาณของฮาร์ดดิสก์ (Read Channel) ต่อไป [15]

2.3 คุณลักษณะของวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์

ในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสนั้น จำเป็นต้องทราบถึงคุณลักษณะที่สำคัญของวงจรขยายภาคแรกที่ใช้สำหรับฮาร์ดดิสก์ในปัจจุบัน เพื่อที่จะทำให้ทราบถึงขอบเขตในการออกแบบวงจร ฮาร์ดดิสก์ได้รับความนิยมอย่างแพร่หลาย เนื่องจากมีราคาต่อหน่วยความจุที่ต่ำ มีความจุของข้อมูลสูงและการเข้าถึงข้อมูลทำได้เร็ว ส่งผลให้อัตรารับส่งข้อมูลถูกพัฒนาให้เพิ่มมากขึ้น ในปัจจุบันอัตรารับส่งข้อมูลภายในฮาร์ดดิสมีความเร็วสูงในระดับกิกะบิตต่อวินาที ดังนั้นคุณลักษณะที่สำคัญในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์คือ วงจรควรมีอัตราขยายสูง มีแบนด์วิธกว้าง มีสัญญาณรบกวนต่ำ และสามารถทำงานได้ที่ระดับแหล่งจ่ายแรงดันต่ำเพื่อให้การสูญเสียกำลังงานน้อย ตารางที่ 2.1 แสดงข้อกำหนดที่ใช้พิจารณาการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์

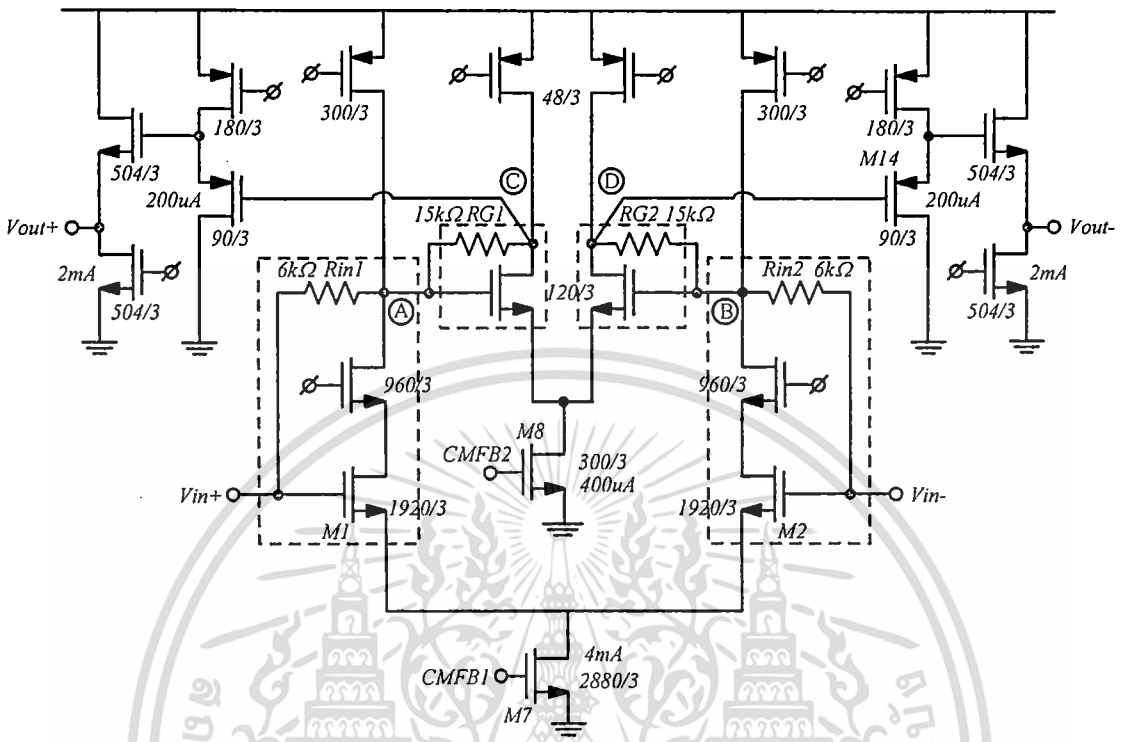
ตารางที่ 2.1 ข้อกำหนดในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์

พารามิเตอร์	ค่า
อัตราขยาย	> 40 เดซิเบล
แบนด์วิธ	> 1.4 กิกะเฮิร์ต
ตัวบ่งบอกสัญญาณรบกวน	< 2 เดซิเบล
กำลังงานสูญเสีย	< 60 มิลลิวัตต์

งานวิจัยที่ผ่านมาได้มีการนำเสนอการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์อย่างแพร่หลาย ตัวอย่างเช่น วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ในรูปที่ 2.14 [1] แสดงวงจรที่ถูกออกแบบโดยใช้เทคโนโลยีซีมอสทำให้กระบวนการสร้างวงจรมีค่าใช้จ่ายต่ำ เทคโนโลยีที่ใช้มีขนาดความยาวเท่ากับ 3 ไมโครเมตร วงจรขยายทรานส์อิมพิแดนซ์ถูกนำมาประยุกต์ใช้ในวงจร (เส้นประ) เพื่อให้วงจรมีแบนด์วิธที่ดีและมีสัญญาณรบกวนที่ต่ำ เนื่องเทคโนโลยีฮาร์ดดิสก์มีการพัฒนาอย่างต่อเนื่องทำให้อัตราการอ่าน/เขียนข้อมูลสูงขึ้น วงจรดังกล่าวจึงไม่เหมาะที่จะนำมาใช้เป็นวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์อีกต่อไป เนื่องจากวงจรยังคงมีแบนด์วิธต่ำโดยมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

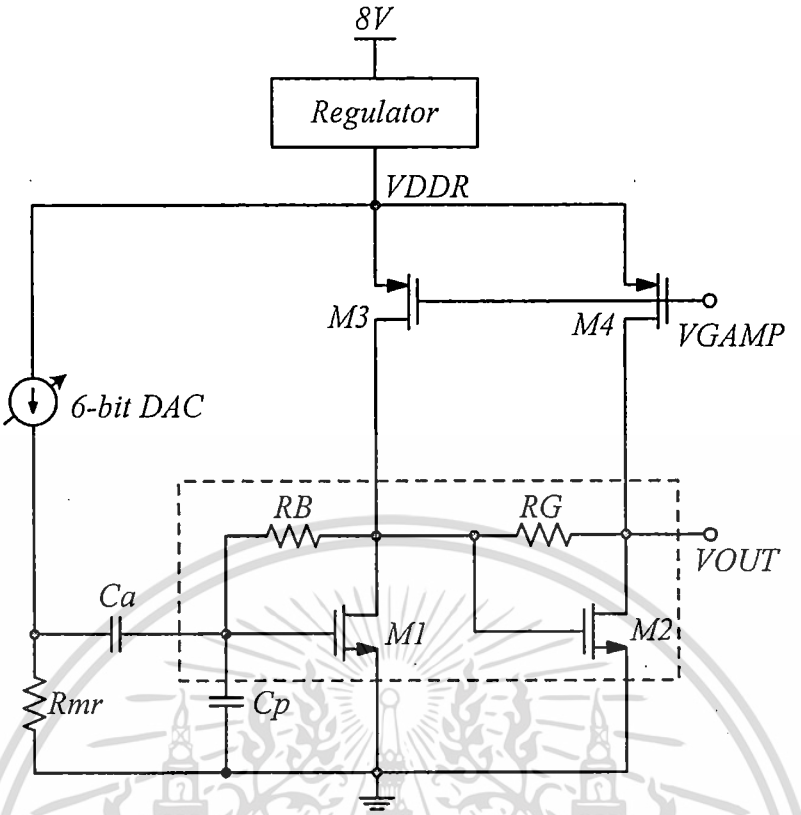
30 เมกกะเฮิร์ต ดังนั้นวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์จึงได้ถูกพัฒนาอย่างต่อเนื่องเพื่อให้สอดคล้องกับอัตราการอ่าน/เขียนข้อมูลที่สูงขึ้นในขณะนั้น



รูปที่ 2.14 วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ [1]

วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ที่ถูกพัฒนาให้ทำงานได้เร็วขึ้นถูกแสดงในรูปที่ 2.15 [2] วงจรถูกออกแบบโดยใช้เทคโนโลยีซีมอสที่มีขนาดความยาวเท่ากับ 0.5 ไมโครเมตร เทคโนโลยีซีมอสถูกนำมาใช้เนื่องจากกระบวนการสร้างมีค่าใช้จ่ายต่ำ ชิปมีขนาดเล็กเหมาะที่จะวางบนแขนของหัวบันทึก และมีคุณสมบัติที่ดีในเรื่องของสัญญาณรบกวนและอัตราขยายที่แม่นยำ วงจรประกอบด้วยวงจรขยายทรานส์อิมพิแดนซ์สองภาค (เส้นประ) วงจรขยายทรานส์อิมพิแดนซ์ถูกนำมาประยุกต์ใช้ในวงจรเพื่อทำให้วงจรมีแบนด์วิธที่ดี โดยที่ตัวต้านทาน *RB* ทำหน้าที่กำหนดแรงดันไบอัสให้กับมอสทรานส์ซิสเตอร์ *M1* อัตราขยายของวงจรถูกกำหนดด้วยมอสทรานส์ซิสเตอร์ *M1* และตัวต้านทาน *RG* แบนด์วิธของวงจรถูกกำหนดด้วยมอสทรานส์ซิสเตอร์ *M2* และตัวเก็บประจุที่โหลด โดยแบนด์วิธของวงจรมีค่าเท่ากับ 330 เมกกะเฮิร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

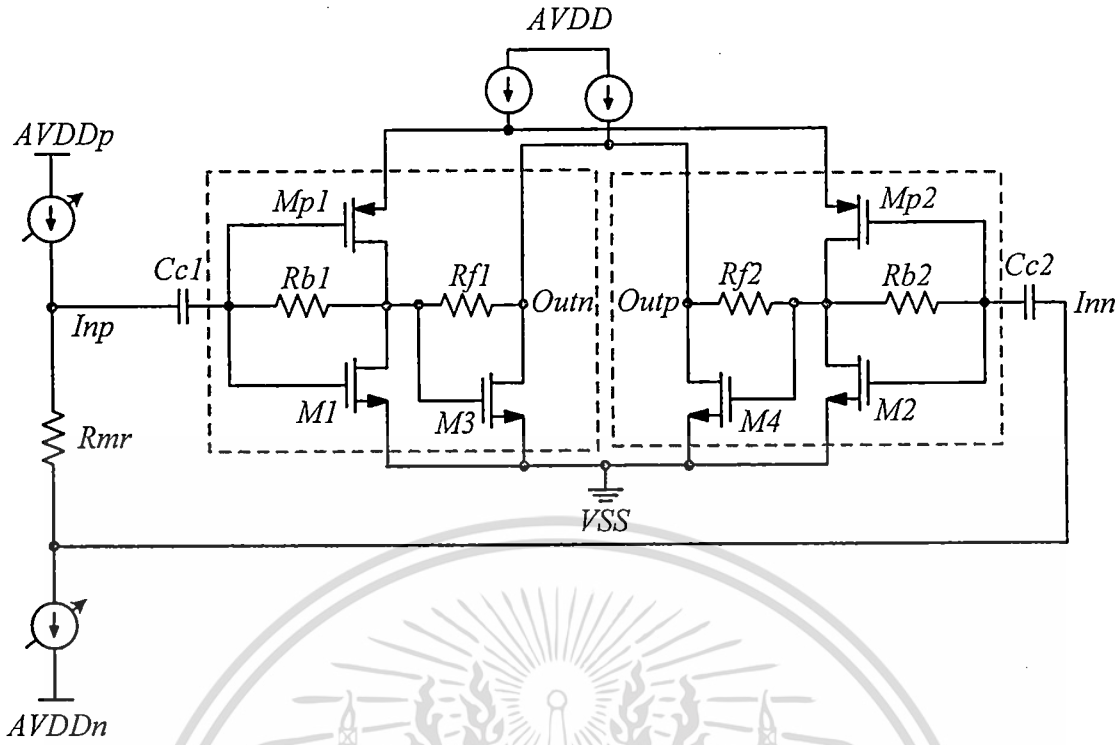


รูปที่ 2.15 วงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ที่ใช้หัวอ่านแบบ GMR [2]

รูปที่ 2.16 แสดงวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ [3] อีกวงจรหนึ่งที่ได้รับการออกแบบโดยใช้เทคโนโลยีซีมอสที่มีขนาดความยาวเท่ากับ 0.25 ไมโครเมตร วงจรมีลักษณะเป็นวงจรแบบผลต่าง วงจรที่ได้มีสัญญาณรบกวนต่ำ มีแบนด์วิธกว้าง และสามารถกำจัดสัญญาณโหมดร่วมและสัญญาณรบกวนที่มาจากไฟเลี้ยงได้ดี วงจรประกอบด้วยวงจรขยายทรานส์อิมพิแดนซ์สองภาค (เส้นประ) วงจรขยายทรานส์อิมพิแดนซ์ถูกนำมาประยุกต์ใช้ในวงจรเพื่อทำให้วงจรมีแบนด์วิธที่ดี โดยที่ตัวต้านทาน *Rb1* และ *Rb2* ทำหน้าที่กำหนดแรงดันไบอัสให้กับอุปกรณ์อินพุต *M1*, *M2*, *Mp1* และ *Mp2* อัตราขยายของวงจรถูกกำหนดด้วยอุปกรณ์อินพุตและตัวต้านทาน *Rf* แบนด์วิธของวงจรถูกทำให้เพิ่มขึ้นด้วยวงจรขยายทรานส์อิมพิแดนซ์ภาคที่สอง (*Rf1* และ *M3*)โดยแบนด์วิธของวงจรมีค่าเท่ากับ 850 เมกกะเฮิร์ต

เราจะสังเกตุเห็นได้ว่าวงจรขยายทรานส์อิมพิแดนซ์ได้ถูกนำมาประยุกต์ใช้อย่างแพร่หลายในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ เนื่องจากวงจรขยายทรานส์อิมพิแดนซ์มีคุณสมบัติที่ดีในเรื่องของอัตราขยาย แบนด์วิธ และสัญญาณรบกวน วิทยานิพนธ์ฉบับนี้จึงได้นำวงจรขยายทรานส์อิมพิแดนซ์มาทำการออกแบบโดยได้เพิ่มส่วนกำจัดสัญญาณรบกวนดังจะกล่าวในบทถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 วงจรขยายภาคแรกแบบผลต่างสำหรับฮาร์ดดิสก์ที่ใช้หัวอ่านแบบ MR/GMR [3]

2.4 ทฤษฎีพื้นฐานวงจรทรานส์อิมพิแดนซ์ (Transimpedance Amplifier, TIA)

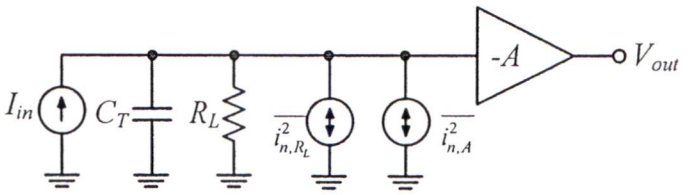
การทำงานโดยทั่วไปของวงจรทรานส์อิมพิแดนซ์อาศัยหลักการแปลงสัญญาณอินพุตที่อยู่ในรูปของกระแสให้อยู่ในรูปของแรงดัน วงจรขยายทรานส์อิมพิแดนซ์สามารถถูกจำแนกออกเป็น 2 รูปแบบ คือ วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิด (Open Loop TIAs) และวงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด (Close Loop TIAs)

2.4.1 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิด (Open Loop TIAs)

วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิดสามารถออกแบบได้โดยการต่อโหลดตัวต้านทาน (R_L) โดยตรงกับแหล่งกำเนิดสัญญาณกระแส ดังแสดงในรูปที่ 2.17 จากรูป C_T คือ ตัวเก็บประจุแฝงที่อินพุต จากรูปเราสังเกตุเห็นว่าสัญญาณกระแสจะถูกส่งผ่านไปยังตัวต้านทาน (R_L) เพื่อแปลงสัญญาณให้อยู่ในรูปของแรงดันก่อนที่จะถูกส่งเข้าภาคขยาย (A) ในการออกแบบ ขนาดของตัวต้านทาน (R_L) มีความสำคัญมากเนื่องจากค่าของตัวต้านทาน (R_L) มีผลต่อผลตอบสนองความถี่และขนาดสัญญาณรบกวนที่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 2.17 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิด

จากรูปที่ 2.17 อัตราขยายของวงจรทรานส์อิมพิแดนซ์สามารถแสดงได้ดังสมการที่ (2.1)

$$Z_T(f) = \frac{V_{out}}{I_{in}} = -\frac{AR_L}{1+2\pi fC_T R_L} \tag{2.1}$$

แบนด์วิธ (f_{-3dB}) และสัญญาณรบกวน ($\overline{i_{n,in}^2}$) ที่ถูกถ่ายโอนมายังอินพุตสามารถแสดงได้ดังสมการที่ (2.2) และ (2.3)

$$f_{-3dB} = \frac{1}{2\pi fC_T R_L} \tag{2.2}$$

$$\overline{i_{n,in}^2} = \frac{4kT}{R_L} + \overline{i_{n,A}^2} \tag{2.3}$$

โดยที่ k คือ ค่าคงที่ของโบลท์มาน (Boltmann Constant) มีค่าเท่ากับ 1.38×10^{-23} JK^{-1}

T คือ อุณหภูมิ มีหน่วยเป็นเคลวิน

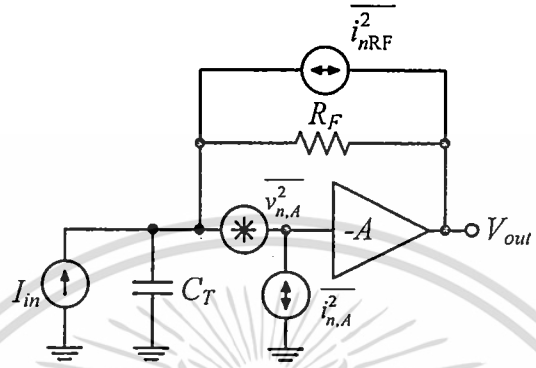
$\overline{i_{n,A}^2}$ คือ สัญญาณรบกวนที่ถูกถ่ายโอนมายังอินพุตของภาคขยาย (A)

จากสมการที่ (2.2) และ (2.3) เราสามารถเลือกค่าของตัวต้านทาน R_L ได้สองแนวทาง คือ ตัวต้านทาน R_L ที่มีค่าต่ำ ในกรณีนี้วงจรที่ได้จะมีแบนด์วิธสูง อย่างไรก็ตาม การออกแบบวงจรด้วยวิธีนี้มีข้อเสียคือ สัญญาณรบกวนที่เกิดจากตัวต้านทาน R_L จะมีค่ามาก แนวทางที่สองคือ ตัวต้านทาน R_L มีค่าสูง วงจรที่ได้จะมีสัญญาณรบกวนต่ำและมีการตอบสนองที่ดี (High Sensitivity) อย่างไรก็ตาม การออกแบบวงจรด้วยวิธีนี้มีข้อเสียคือ แบนด์วิธของวงจรมีค่าไม่สูงนัก และการที่ R_L มีค่าสูงจะทำให้มีแรงดันตกคร่อม R_L มาก ส่งผลให้ช่วงการทำงาน (Dynamic Range) ไม่ดี เนื่องจากมอสเฟตในวงจรอาจทำงานในย่านเชิงเส้นได้ ดังนั้นจึงต้องเพิ่มไฟเลี้ยงมากขึ้นเพื่อให้มอสเฟตยังคงทำงานในย่านอิมตัว ในงานที่ใช้ไฟเลี้ยงต่ำวงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิดจึงไม่สามารถออกแบบให้มีสัญญาณรบกวนต่ำได้ [16]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
1 10554

2.4.2 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด (Closed Loop TIAs)

ในปัจจุบันการออกแบบวงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิดเป็นที่นิยมใช้กันมาก เนื่องจากวงจรสามารถแก้ปัญหาในเรื่องของแบนด์วิธและสัญญาณรบกวนที่เกิดขึ้นในวงจรขยายทรานส์อิมพิแดนซ์แบบลูปเปิดได้



รูปที่ 2.18 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด

รูปที่ 2.18 แสดงวงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิด ตัวต้านทาน R_F จะทำการป้อนกลับแรงดันที่เอาต์พุตมายังอินพุตในรูปแบบของกระแสในลักษณะขนาน-ขนาน (Shunt-Shunt Feedback) รูปแบบการป้อนกลับนี้ทำให้อินพุตอิมพิแดนซ์ (Z_{if}) และเอาต์พุตอิมพิแดนซ์ (Z_{of}) มีค่าลดลง ดังสมการที่ (2.4) และ (2.5) ตามลำดับ ทำให้กระแสสามารถไหลเข้าวงจรขยายได้ดี และในขณะเดียวกันแรงดันที่ได้จากวงจรขยายสามารถส่งผ่านไปยังวงจรภาคถัดไปได้อย่างเต็มที่

$$Z_{if} = \frac{Z_i}{1 + A\beta} \tag{2.4}$$

$$Z_{of} = \frac{Z_o}{1 + A\beta} \tag{2.5}$$

โดยที่ Z_i คือ ความต้านทานอินพุตของวงจรขยายลูปเปิด

Z_o คือ ความต้านทานเอาต์พุตของวงจรขยายลูปเปิด

A คือ อัตราขยายวงจรลูปเปิด (Open Loop Gain)

β คือ อัตราขยายวงจรป้อนกลับ ($\beta = 1/R_F$)

เมื่อทำการวิเคราะห์วงจรในรูปที่ 2.18 เราพบว่าอัตราขยายของวงจรทรานส์อิมพิแดนซ์แบบลูปปิดสามารถแสดงได้ดังสมการที่ (2.6)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_T(f) = \frac{V_{out}}{I_{in}} = -\frac{A}{A+1}\frac{R_F}{1+\frac{2\pi f C_T R_F}{A+1}} \tag{2.6}$$

แบนด์วิธ (f_{-3dB}) และสัญญาณรบกวน ($\overline{i_{n,in}^2}$) ที่ถูกถ่ายโอนมายังอินพุตของวงจรในรูปที่ 2.18 แสดงได้ดังสมการที่ (2.7) และ (2.8)

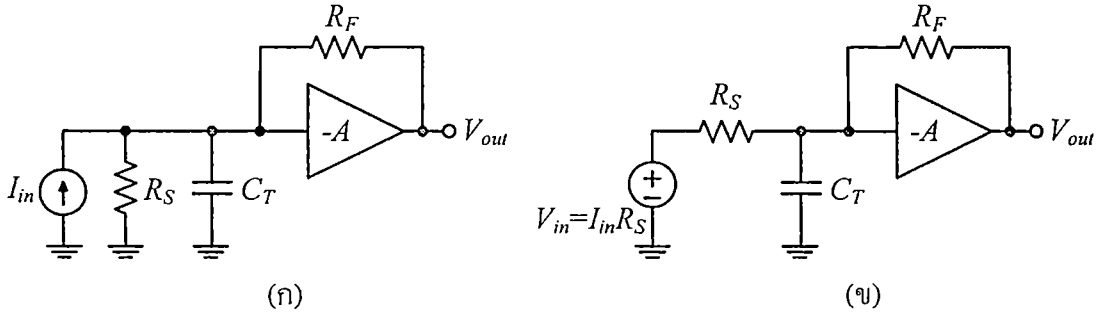
$$f_{-3dB} = \frac{A+1}{2\pi C_T R_F} \tag{2.7}$$

$$\overline{i_{n,in}^2} = \frac{4kT}{R_F} + \frac{\overline{v_{n,A}^2}}{R_F^2} + \overline{i_{n,A}^2} \tag{2.8}$$

โดยที่ $\overline{i_{n,A}^2}$, $\overline{v_{n,A}^2}$ คือ สัญญาณรบกวนกระแสและแรงดันที่อินพุตของวงขยายลูปเปิดตามลำดับ

จากสมการที่ (2.8) เราจะเห็นได้ว่าขนาดสัญญาณรบกวนที่เกิดขึ้นสามารถออกแบบให้มีขนาดเล็กลงได้โดยการเพิ่มขนาดของ R_F ให้มีค่ามากขึ้น การเพิ่มขนาดค่า R_F ในวงขยายลูปปิดมีข้อดีคือวงจรไม่ต้องใช้ไฟเลี้ยงเพิ่มขึ้น เนื่องจากแรงดันตกคร่อม R_F ที่เพิ่มขึ้นไม่ส่งผลต่อช่วงการทำงานของวงจร (Dynamic Range) ดังนั้นวงจรขยายลูปปิดจึงเหมาะที่จะนำไปใช้ในงานที่ต้องใช้ไฟเลี้ยงต่ำ

เมื่อพิจารณาถึงความต้านทานของแหล่งจ่าย วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิดสามารถแสดงได้ดังรูปที่ 2.19 (ก) เราสามารถแปลงวงจรในรูปที่ 2.19 (ก) ให้เป็นดังวงจรในรูปที่ 2.19 (ข) โดยใช้ทฤษฎีของเทวินิน-นอร์ตัน วงจรในรูปแบบที่ 2.19 (ข) สามารถถูกพบเห็นได้ทั่วไป ตัวอย่างเช่น ในวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ โดยที่ V_{in} คือสัญญาณอินพุตที่ป้อนเข้าสู่วงจร และ R_S คือความต้านทานของสายส่ง จากคุณสมบัติของวงจรขยายทรานส์อิมพิแดนซ์ที่มีอินพุตอิมพิแดนซ์ต่ำทำให้เราสามารถออกแบบความต้านทานอินพุตของวงจรดังแสดงในสมการที่ (2.4) ให้มีความสมพงษ์กับความต้านทานของสายส่งเพื่อให้สามารถส่งถ่ายกำลังงานได้สูงสุด



(ก) (ข)

รูปที่ 2.19 วงจรขยายทรานส์อิมพิแดนซ์แบบลูปปิดที่รวมผลความต้านทานของแหล่งจ่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

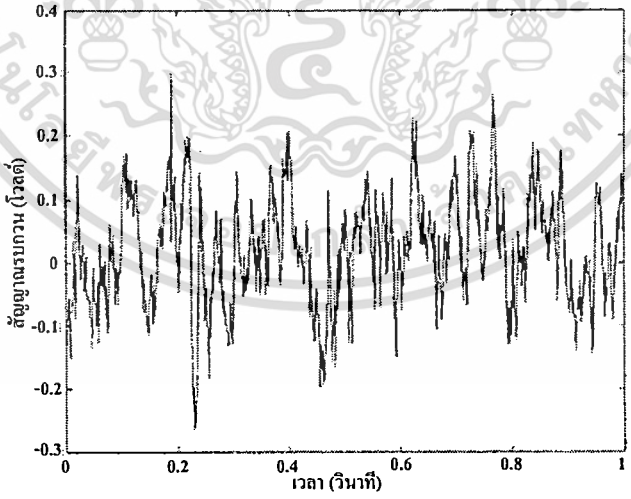
บทที่ 3
สัญญาณรบกวน

3.1 กล่าวนำ

สัญญาณรบกวนเป็นเรื่องที่สำคัญโดยเฉพาะอย่างยิ่งกับวงจรขยายภาคแรก สาเหตุที่เป็นเช่นนี้เนื่องจากสัญญาณรบกวนแสดงถึงขีดจำกัดต่ำสุดของขนาดสัญญาณไฟฟ้าที่สามารถถูกขยายด้วยวงจรขยายโดยที่ไม่ทำให้คุณภาพของสัญญาณลดลง สัญญาณรบกวนในวงจรอิเล็กทรอนิกส์มีสาเหตุมาจากสัญญาณรบกวนที่ปะปนมากับอุปกรณ์พาสซีฟ (Passive Devices) และอุปกรณ์แอคทิฟ (Active Devices) ที่ประกอบขึ้นเป็นวงจรอิเล็กทรอนิกส์นั้นๆ

3.2 สัญญาณรบกวน [17]

สัญญาณรบกวนเป็นสัญญาณแบบสุ่ม (Random Signal) ดังแสดงเป็นตัวอย่างในรูปที่ 3.1 โดยปกติแล้วค่าเฉลี่ยของสัญญาณรบกวนตลอดคาบเวลามีค่าเป็นศูนย์ ส่งผลให้สัญญาณรบกวนมักถูกวัดในรูปของค่าเฉลี่ยเชิงราก (Root Mean Square, RMS) ถ้ากำหนดให้ $v_n(t)$ และ $i_n(t)$ เป็นสัญญาณรบกวนแรงดันและกระแสที่มีค่าเปลี่ยนแปลงตามเวลา ค่าเฉลี่ยเชิงรากของสัญญาณรบกวนทั้งสองสามารถนิยามได้ดังสมการที่ (3.1) และ (3.2)



รูปที่ 3.1 ตัวอย่างของสัญญาณรบกวนแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

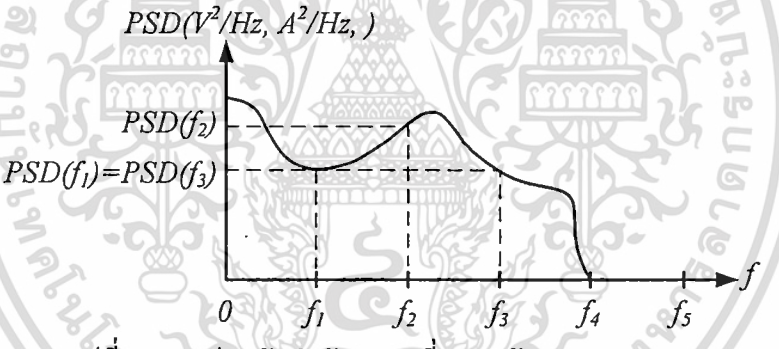
$$v_{n(RMS)} = \sqrt{\lim_{T\to\infty} \frac{1}{T} \int_{-T/2}^{T/2} v_n^2(t)\,dt} \tag{3.1}$$

$$i_{n(RMS)} = \sqrt{\lim_{T\to\infty} \frac{1}{T} \int_{-T/2}^{T/2} i_n^2(t)\,dt} \tag{3.2}$$

โดยที่ T คือ คาบเวลาของ $v_n(t)$ และ $i_n(t)$

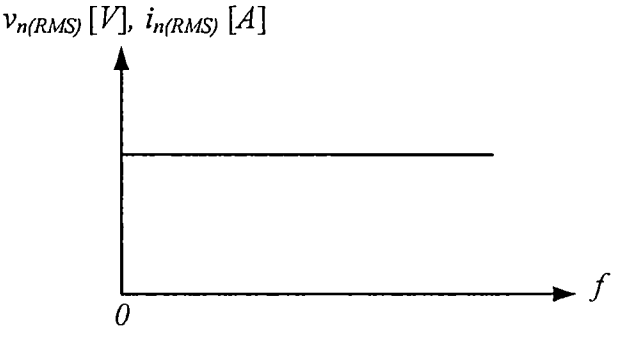
สำหรับวงจรอิเล็กทรอนิกส์ทั่วไป เราพบว่าค่าเฉลี่ยเชิงรากของสัญญาณรบกวนแรงดันและสัญญาณรบกวนกระแสมีค่าอยู่ในช่วงนาโนโวลต์ (nV_{rms}) และพิโคแอมป์ (pA_{rms}) ตามลำดับ

เราสามารถพิจารณาสัญญาณรบกวนในเทอมของความถี่ได้เช่นกัน โดยกำลังเฉลี่ยของสัญญาณรบกวนสามารถแสดงได้ในรูปของสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวน (Power Spectral Density, PSD) ดังแสดงในรูปที่ 3.2 จากรูปแกนนอนแสดงความถี่ และแกนตั้งเป็นกำลังงานเฉลี่ยของสัญญาณรบกวน (หรือค่าเฉลี่ยเชิงรากตลอดช่วงความถี่ 1 เฮิร์ต)



รูปที่ 3.2 สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวน

สัญญาณรบกวนสีขาว (White Noise) ถูกนิยามว่าเป็นสัญญาณรบกวนที่มีค่ากำลังงานเฉลี่ยของสัญญาณรบกวนคงที่โดยไม่เปลี่ยนแปลงกับความถี่ ดังแสดงในรูปที่ 3.3



รูปที่ 3.3 สเปกตรัมของสัญญาณรบกวนสีขาว (White Spectrum)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหากำลังงานเฉลี่ยของสัญญาณรบกวนรวม ($PSD_{(Total)}$) ของแหล่งกำเนิดสัญญาณรบกวนจำนวน N แหล่ง ที่ไม่เกี่ยวข้องกัน (Uncorrelated Noise) ได้โดยมีค่าเท่ากับ

$$PSD_{(Total)} = PSD_1 + PSD_2 + \ldots + PSD_N \tag{3.3}$$

3.2.1 สัญญาณรบกวนของมอสเฟต (MOSFET Noise)

แหล่งกำเนิดสัญญาณรบกวนของมอสเฟตมีสองชนิดคือ สัญญาณรบกวนเชิงอุณหภูมิ (Thermal Noise) $\overline{i_n^2}$ และสัญญาณรบกวนกระพริบ (Flicker Noise) $\overline{v_n^2}$ ดังแสดงในรูปที่ 3.4 สัญญาณรบกวนเชิงอุณหภูมิเกิดจากการเคลื่อนที่ของประจุอย่างสุ่มเนื่องจากพลังงานความร้อนจากอุณหภูมิรอบข้าง ส่งผลให้เกิดสัญญาณรบกวนกระแสภายในช่องทางเดินกระแสของมอส สัญญาณรบกวนเชิงอุณหภูมิมักถูกจำลองด้วยแหล่งจ่ายกระแสที่ต่อระหว่างขาเดรนและขาซอสของมอสเฟต

สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิของมอสเฟตมีค่าเท่ากับ

$$\frac{\overline{i_n^2}}{\Delta f} = 4kT\alpha\gamma g_m \tag{3.4}$$

โดยที่ k คือ ค่าคงที่ของโบลท์มาน (Boltmann Constant) มีค่าเท่ากับ 1.38×10^{-23} JK^{-1}

T คือ อุณหภูมิ มีหน่วยเป็นเคลวิน

g_m คือ ค่าความนำกระแสของมอสเฟต (Transconductance)

γ คือ ตัวประกอบของสัญญาณรบกวนส่วนเกิน

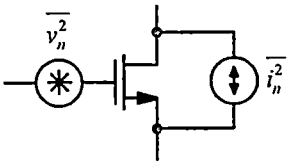
α คือ $\frac{g_{d0}}{g_m}$

g_{d0} คือ ค่าความนำของขาเดรน-ซอส (เมื่อ $V_{ds} = 0$ V)

Δf คือ แบนด์วิธ

ตัวแปร γ ในสมการที่ (3.4) เป็นตัวแปรที่มีค่าขึ้นกับความยาวช่องทางเดินกระแส (L) ของมอสเฟต ตัวแปร γ จะมีค่าประมาณ 2/3 ในกรณีที่ความยาวช่องทางเดินกระแสมีค่ามากกว่า 1 ไมโครเมตร อย่างไรก็ตาม γ อาจมีค่าตั้งแต่สองถึงห้า ในกรณีที่ความยาวช่องทางเดินกระแสมีค่าน้อยกว่า 1 ไมโครเมตร จากสมการที่ (3.4) เราจะสังเกตุได้ว่ากำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิของมอสเฟตมีค่าแปรผันตรงกับอุณหภูมิและไม่เปลี่ยนแปลงกับความถี่ ดังนั้นสัญญาณรบกวนเชิงอุณหภูมิของมอสเฟตจึงมีลักษณะเป็นสัญญาณรบกวนสีขาว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 สัญญาณรบกวนของมอสเฟต

สัญญาณรบกวนกระพริบ (Flicker Noise) ในมอสเฟตเกิดจากการที่ประจุพาหะบางส่วนเคลื่อนที่ผ่านพันธะที่ไม่สมบูรณ์ ณ บริเวณรอยต่อของชั้นซิลิคอน (ช่องทางเดินกระแส) และชั้นซิลิคอนไดออกไซด์ (ชั้นเกตของมอสเฟต) ทำให้ประจุพาหะถูกยึดตัวไว้ (Trapped) และบางส่วนถูกปล่อยตัวออกมา (Released) แบบสุ่มจากบริเวณรอยต่อ การถูกยึดตัวและปล่อยตัวของประจุพาหะแบบสุ่มทำให้การเคลื่อนที่ของประจุพาหะระหว่างขาซอร์สและขาเดรนเป็นไปอย่างไม่ต่อเนื่องส่งผลให้เกิดสัญญาณรบกวนกระพริบในช่องทางเดินกระแส สัญญาณรบกวนกระพริบมักถูกจำลองด้วยแหล่งจ่ายแรงดันที่ต่ออนุกรมกับขาเกตของมอสเฟต ($\overline{v_n^2}$)

สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนกระพริบของมอสเฟตมีค่าเท่ากับ

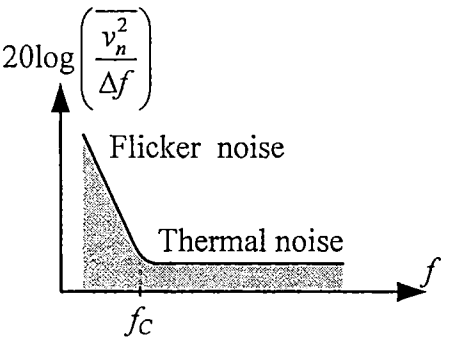
$$\frac{\overline{v_n^2}}{\Delta f} = \frac{K_f}{C_{OX} WL} \cdot \frac{1}{f} \tag{3.5}$$

โดยที่ K_f คือ ค่าคงที่และมีค่าขึ้นอยู่กับกระบวนการผลิต

จากสมการที่ (3.5) เราจะสังเกตุได้ว่ากำลังงานเฉลี่ยของสัญญาณรบกวนกระพริบของมอสเฟตมีค่าแปรผกผันกับความถี่ ดังนั้นสัญญาณรบกวนกระพริบจึงมักถูกเรียกว่า สัญญาณรบกวนแบบ *1/f* (หนึ่งส่วนเอฟ) สัญญาณรบกวนหลักของวงจรมอสเฟตที่ใช้งานที่ความถี่ต่ำมักเกิดจากสัญญาณรบกวนกระพริบ นอกจากนี้สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนกระพริบแปรผกผันกับพื้นที่หน้าตัด (WL) และขนาดตัวเก็บประจุต่อหนึ่งหน่วยพื้นที่ (C_{OX}) ของมอสเฟต กล่าวอีกนัยหนึ่งว่ามอสเฟตที่มีขนาดใหญ่จะมีสัญญาณรบกวนกระพริบต่ำ

สัญญาณรบกวนกระพริบของพีมอสมีค่าน้อยกว่าสัญญาณรบกวนกระพริบในเอ็นมอส เนื่องจากประจุพาหะโฮลมีโอกาสถูกยึด (Trapped) และถูกปล่อย (Released) น้อยกว่าประจุพาหะอิเล็กตรอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนของมอสเฟต

สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนของมอสเฟตสามารถแสดงได้รูปที่ 3.5 จากรูปเราพบว่าที่ความถี่ต่ำ (ต่ำกว่าความถี่มุม (Corner frequency, f_C)) สัญญาณรบกวนกระพริบจะมีค่ามากกว่าสัญญาณรบกวนเชิงอุณหภูมิ อย่างไรก็ตามที่ความถี่สูง (สูงกว่าความถี่มุม) สัญญาณรบกวนเชิงอุณหภูมิจะมีค่ามากกว่าสัญญาณรบกวนกระพริบ

จากรูปที่ 3.5 เราสามารถหาความถี่มุม f_C ได้ โดยเราจะสังเกตุได้ว่า ณ ที่ความถี่มุม สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิในสมการที่ (3.4) จะมีค่าเท่ากับสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนกระพริบในสมการที่ (3.5) หรือ

$$4kT\alpha\gamma g_m = \frac{K_f}{C_{ox}WL}\cdot\frac{1}{f_C}\cdot\left(g_m^2\right) \tag{3.6}$$

จากสมการที่ (3.6) เราสามารถหาความถี่มุม f_C ได้ โดยมีค่าเท่ากับ

$$f_C = \frac{K_f}{C_{ox}WL}\cdot g_m\frac{1}{4kT\alpha\gamma} \tag{3.7}$$

จากสมการที่ (3.7) เราจะเห็นได้ว่าความถี่มุมมีค่าขึ้นกับค่าความนำกระแสของมอสเฟตและขนาดของมอสเฟต โดยปกติแล้วความถี่มุมของมอสเฟตที่มีขนาดในระดับไมโครเมตรมีค่าประมาณ 500 kHz ถึง 1 MHz

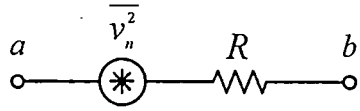
3.2.2 สัญญาณรบกวนของตัวต้านทาน (Resistor Noise)

สัญญาณรบกวนหลักของตัวต้านทานคือสัญญาณรบกวนเชิงอุณหภูมิ (Thermal Noise) ซึ่งเกิดจากการเคลื่อนที่อย่างสุ่มของอิเล็กตรอนภายในตัวต้านทาน ทำให้เกิดเป็นสัญญาณรบกวนภายในตัวต้านทาน สัญญาณรบกวนของตัวต้านทานถูกจำลองด้วยแหล่งจ่ายแรงดันที่ต่ออนุกรมกับตัวต้านทานดังแสดงในรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทานมีค่าเท่ากับ

$$\frac{\overline{v_n^2}}{\Delta f} = 4kTR \tag{3.8}$$



รูปที่ 3.6 ตัวต้านทานและสัญญาณรบกวนในรูปแบบของแรงดัน

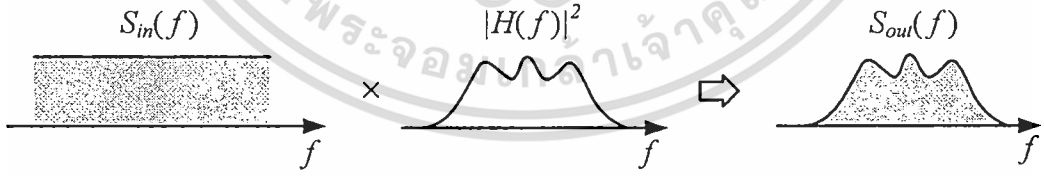
3.2.3 การวิเคราะห์สัญญาณรบกวน (Noise Analysis)

ถ้าสัญญาณที่มีสเปกตรัมกำลังงานเฉลี่ยของสัญญาณเท่ากับ $S_{in}(f)$ ถูกป้อนให้กับระบบเชิงเส้นที่ไม่เปลี่ยนแปลงกับเวลา (Linear Time Invariant System, LTI) ที่มีสมการถ่ายโอนเท่ากับ $H(f)$ เราพบว่าสเปกตรัมกำลังงานเฉลี่ยของสัญญาณที่ปรากฏที่เอาต์พุตมีค่าเท่ากับ

$$S_{out}(f) = |H(f)|^2 S_{in}(f) \tag{3.9}$$

โดยที่ $H(f)$ คือ สมการถ่ายโอน (Transfer function) ของระบบเชิงเส้น

จากหลักการข้างต้นทำให้ทราบว่าสเปกตรัมกำลังงานเฉลี่ยของสัญญาณใดๆ จะถูกกำหนดด้วยสมการถ่ายโอนของระบบ ดังตัวอย่างในรูปที่ 3.7



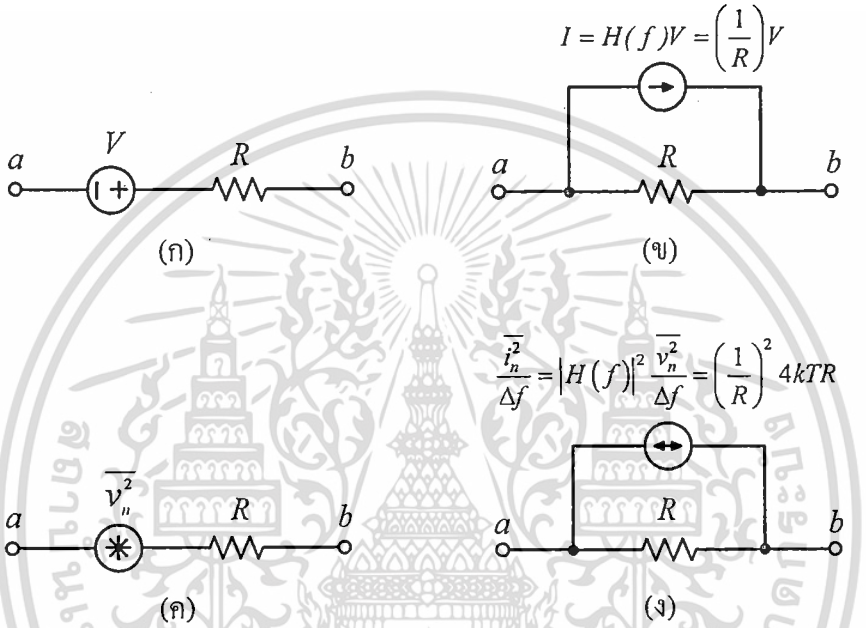
รูปที่ 3.7 ตัวอย่างสเปกตรัมกำลังงานเฉลี่ยของสัญญาณที่ผ่านระบบเชิงเส้น

เมื่อเราพิจารณาสัญญาณรบกวนของตัวต้านทานในรูปที่ 3.8 เราสามารถอาศัยทฤษฎีนอร์ตัน (Norton Theorem) มาใช้ในการแปลงแรงดัน V ในรูปที่ 3.8 (ก) ให้อยู่ในรูปของกระแส I ดังในรูปที่ 3.8 (ข) ได้ โดยที่สมการถ่ายโอน $H(f)$ มีค่าเท่ากับ $1/R$ ในทำนองเดียวกันเราสามารถแปลงแหล่งกำเนิดสัญญาณรบกวนแรงดัน $\overline{v_n^2}$ ในรูปที่ 3.8 (ค) ให้อยู่ในรูปของแหล่งกำเนิดสัญญาณรบกวนกระแส $\overline{i_n^2}$ ในรูปที่ 3.8 (ง) โดยอาศัยสมการที่ (3.9) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

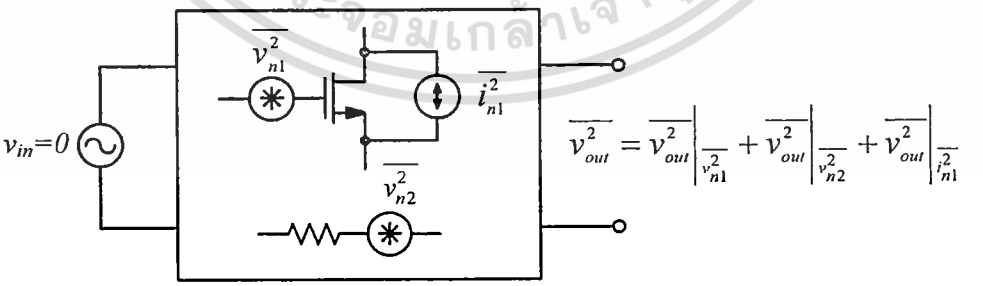
$$\frac{\overline{i_n^2}}{\Delta f} = |H(f)|^2 \frac{\overline{v_n^2}}{\Delta f} = \left(\frac{1}{R}\right)^2 4kTR = \frac{4kT}{R} \tag{3.10}$$

ในกรณีที่มีสัญญาณรบกวนหลายตัวที่เป็นสัญญาณรบกวนที่ไม่เกี่ยวข้องกัน (Uncorrelated Noise) ป้อนให้กับระบบเชิงเส้นที่ไม่เปลี่ยนแปลงกับเวลา สเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนที่เอาต์พุตจะมีค่าเท่ากับผลรวมของสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนที่เอาต์พุตเนื่องจากสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนที่อินพุตแต่ละตัว



รูปที่ 3.8 การแปลงสัญญาณรบกวนที่อยู่ในรูปแรงดันให้อยู่ในรูปกระแส

3.2.4 สัญญาณรบกวนที่เอาต์พุต (Output Noise)



รูปที่ 3.9 การวิเคราะห์สัญญาณรบกวนที่เอาต์พุต

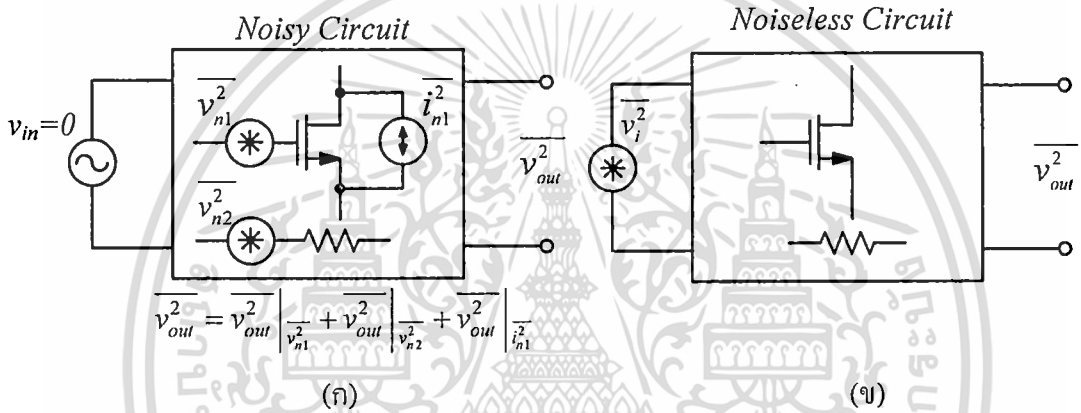
รูปที่ 3.9 แสดงตัวอย่างในการวิเคราะห์สัญญาณรบกวนที่เอาต์พุต สัญญาณรบกวนที่เอาต์พุตของวงจรสามารถหาได้โดยการพิจารณาวงจรในขณะที่ไม่มีสัญญาณใดๆ ป้อนที่อินพุต กรณีที่วงจรมีแหล่งกำเนิดสัญญาณรบกวนหลายแหล่งเราสามารถวิเคราะห์หาสัญญาณรบกวนที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาต์พุตได้โดยการพิจารณาสัญญาณรบกวนของอุปกรณ์ภายในวงจรที่ปรากฏที่เอาต์พุตทีละตัว เราจะได้ว่า สัญญาณรบกวนที่เอาต์พุตมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยที่เอาต์พุตที่เกิดจากอุปกรณ์แต่ละตัว

3.2.5 สัญญาณรบกวนอ้างอิงอินพุต (Input Referred Noise)

สัญญาณรบกวนที่เอาต์พุตของวงจรไม่สามารถนำมาเปรียบเทียบสัญญาณรบกวนระหว่างวงจรได้เนื่องจากสัญญาณรบกวนที่เอาต์พุตมีค่าขึ้นกับอัตราขยายวงจร ซึ่งแต่ละวงจรจะมีอัตราขยายที่ต่างกัน ดังนั้นสัญญาณรบกวนอ้างอิงอินพุตเป็นค่าถูกนำมาใช้ในการเปรียบเทียบสัญญาณรบกวนระหว่างวงจรใดๆ



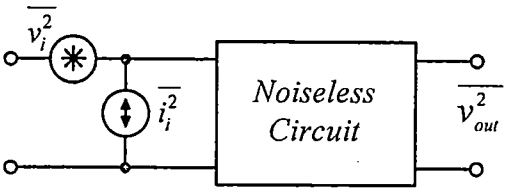
รูปที่ 3.10 (ก) สัญญาณรบกวนเอาต์พุตจากอุปกรณ์ต่าง (ข) สัญญาณรบกวนอ้างอิงอินพุต

สัญญาณรบกวนอ้างอิงอินพุต (Input Referred Noise) เป็นสัญญาณอินพุตที่แทนแหล่งจ่ายสัญญาณรบกวนทั้งหมดในวงจร กล่าวคือเมื่อป้อนสัญญาณรบกวนอ้างอิงให้กับวงจรที่อินพุต วงจรจะให้สัญญาณรบกวนที่เอาต์พุต $\overline{v_{out}^2}$ มีค่าเท่ากับสัญญาณรบกวนเอาต์พุตที่วัดได้จริง

จากรูปที่ 3.10 (ก) สัญญาณรบกวนเอาต์พุต $\overline{v_{out}^2}$ มีค่าเท่ากับผลรวมของสัญญาณรบกวนที่เอาต์พุตเนื่องจากสัญญาณรบกวนของอุปกรณ์แต่ละตัว สัญญาณรบกวนอ้างอิงแรงดันอินพุต $\overline{v_i^2}$ ของรูปที่ 3.10 (ก) สามารถแสดงได้ดังรูปที่ 3.10 (ข) โดยที่สัญญาณรบกวนทั้งหมดในวงจรถูกแทนสัญญาณรบกวนอ้างอิงอินพุต (ภายในวงจรไม่มีสัญญาณรบกวน) เมื่อป้อนสัญญาณรบกวนอ้างอิงอินพุตให้กับวงจรแล้วจะทำให้ได้สัญญาณรบกวนเอาต์พุตมีค่าเท่ากับ $\overline{v_{out}^2}$ เหมือนกับรูปที่ 3.10 ก)

สัญญาณรบกวนอ้างอิงแรงดันอินพุต $\overline{v_i^2}$ ไม่สามารถทำหน้าที่เป็นตัวแทนของสัญญาณรบกวนของอุปกรณ์ทุกๆ ตัวเพียงลำพังได้ในทุกกรณี จึงจำเป็นต้องมีสัญญาณรบกวนอ้างอิงกระแสอินพุต $\overline{i_i^2}$ เพิ่มเข้ามาเพื่อให้สัญญาณรบกวนอ้างอิงอินพุตมีความสมบูรณ์ยิ่งขึ้น ดังแสดงในรูปที่ 3.11

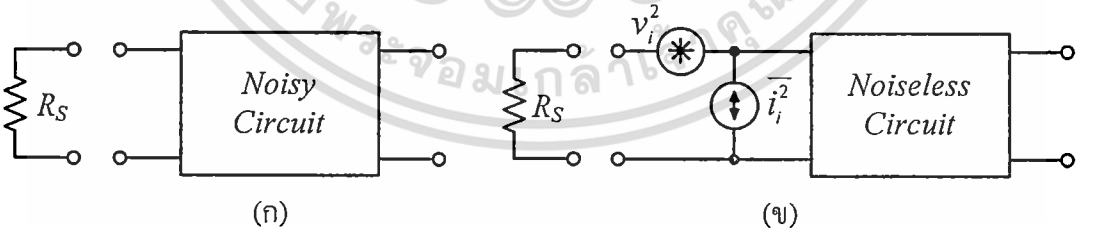
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 สัญญาณรบกวนอ้างอิงอินพุต $\overline{v_i^2}$ และ $\overline{i_i^2}$

กรณีที่วงจรรับสัญญาณจากแหล่งกำเนิดที่มีความต้านทานภายในเท่ากับ R_S ดังแสดงในรูปที่ 3.12 (ก) เมื่อ R_S มีค่าสูง (เช่น $R_S = \infty$) สัญญาณรบกวนอ้างอิง $\overline{v_i^2}$ (ในรูปที่ 3.12 (ข)) จะตกคร่อมที่ความต้านทานภายในของแหล่งจ่ายทั้งหมดและไม่มีสัญญาณรบกวนที่ตกคร่อมภาคอินพุตของวงจร ทำให้สัญญาณรบกวนที่เอาต์พุตที่เกิดจาก $\overline{v_i^2}$ มีค่าเป็นศูนย์ อย่างไรก็ตามในทางปฏิบัติเราพบว่าวงจรยังคงมีสัญญาณรบกวนที่เอาต์พุต $\overline{v_{out}^2}$ ที่มีค่าไม่เท่ากับศูนย์ ดังนั้นสัญญาณรบกวนอ้างอิง $\overline{v_i^2}$ จึงไม่เพียงพอสำหรับการเป็นตัวแทนของสัญญาณรบกวนทั้งหมดภายในวงจร ดังนั้นในกรณีที่ $R_S = \infty$ สัญญาณรบกวนอ้างอิง $\overline{i_i^2}$ ทำหน้าที่เป็นตัวแทนของสัญญาณรบกวนทั้งหมดภายในวงจร โดยเมื่อ $R_S = \infty$ สัญญาณรบกวนอ้างอิง $\overline{i_i^2}$ จะไหลเข้าภาคอินพุตของวงจรทำให้เกิดสัญญาณรบกวนที่เอาต์พุต $\overline{v_{out}^2}$

ในทางตรงกันข้ามเมื่อ R_S มีค่าน้อยมาก (เช่น $R_S = 0$) สัญญาณรบกวนอ้างอิง $\overline{i_i^2}$ (ในรูปที่ 3.12 (ข)) จะไหลผ่านความต้านทานภายในของแหล่งจ่ายทั้งหมดและไม่ไหลเข้าภาคอินพุตของวงจร ทำให้สัญญาณรบกวนที่เอาต์พุตที่เกิดจากสัญญาณรบกวน $\overline{i_i^2}$ มีค่าเป็นศูนย์ ดังนั้นสัญญาณรบกวนอ้างอิง $\overline{v_i^2}$ จะทำหน้าที่เสมือนเป็นตัวแทนของสัญญาณรบกวนภายในวงจรทั้งหมดที่ทำให้เกิดสัญญาณรบกวนที่เอาต์พุต $\overline{v_{out}^2}$



รูปที่ 3.12 (ก) วงจรกับความต้านทานของแหล่งจ่าย (ข) สัญญาณรบกวนอ้างอิงอินพุต $\overline{v_i^2}$ และ $\overline{i_i^2}$

ในทางปฏิบัติความต้านทานของแหล่งจ่าย (R_S) มีค่าจำกัด ดังนั้นสัญญาณรบกวนอ้างอิงอินพุต $\overline{i_i^2}$ และ $\overline{v_i^2}$ จึงถูกนำมาใช้เป็นตัวแทนของสัญญาณรบกวนภายในวงจรทั้งหมด บทบาทของสัญญาณรบกวนอ้างอิงอินพุตจะขึ้นอยู่กับความต้านทานของแหล่งจ่าย กรณีที่ความต้านทานของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายมีค่าน้อยสัญญาณรบกวนอ้างอิง $\overline{v_i^2}$ จะมีบทบาทมากกว่า $\overline{i_i^2}$ ในทางตรงกันข้ามกรณีที่ความต้านทานของแหล่งจ่ายมีค่ามากสัญญาณรบกวนอ้างอิง $\overline{i_i^2}$ จะมีบทบาทมากกว่า $\overline{v_i^2}$

ในการวิเคราะห์หาสัญญาณรบกวนอ้างอิงแรงดันอินพุต $\overline{v_i^2}$ เราสามารถทำได้โดยการทำให้ความต้านทานของแหล่งจ่ายมีค่าเป็นศูนย์โดยการต่ออินพุตลงกราวด์ จากนั้นทำการวิเคราะห์หาสัญญาณรบกวนเอาต์พุต $\overline{v_{out\,(R_S=0)}^2}$ จะได้สัญญาณรบกวนอ้างอิงอินพุต $\overline{v_i^2}$ มีค่าเท่ากับ

$$\overline{v_i^2} = \frac{\overline{v_{out\,(R_S=0)}^2}}{H_1(f)^2} = \frac{\overline{v_{out\,(R_S=0)}^2}}{A_v^2} \tag{3.11}$$

โดยที่ $H_1(f)$ คือ สมการถ่ายโอน ซึ่งมีค่าเท่ากับอัตราขยายแรงดัน ($H_1(f)=A_v= v_{out}/v_{in}$)

ในการวิเคราะห์หาสัญญาณรบกวนอ้างอิงกระแสอินพุต $\overline{i_i^2}$ เราสามารถทำได้โดยการทำให้ความต้านทานของแหล่งจ่ายมีค่าเป็นอนันต์โดยการเปิดวงจรทางด้านอินพุต จากนั้นทำการวิเคราะห์หาสัญญาณรบกวนเอาต์พุต $\overline{v_{out\,(R_S=\infty)}^2}$ จะได้สัญญาณรบกวนอ้างอิงอินพุต $\overline{i_i^2}$ มีค่าเท่ากับ

$$\overline{i_i^2} = \frac{\overline{v_{out\,(R_S=\infty)}^2}}{H_2(f)^2} = \frac{\overline{v_{out\,(R_S=\infty)}^2}}{R_m^2} \tag{3.12}$$

โดยที่ $H_2(f)$ คือ สมการถ่ายโอนซึ่งมีค่าเท่ากับอัตราขยายทรานส์อิมพิแดนซ์ ($H_2(f)=R_m= v_{out}/i_{in}$)

3.2.6 ตัวบ่งบอกสัญญาณรบกวน (Noise Figure)

ตัวบ่งบอกสัญญาณรบกวน (Noise Figure) เป็นปริมาณที่ใช้ในการเปรียบเทียบสัญญาณรบกวนระหว่างสองวงจรใดๆ ซึ่งถูกนิยามดังสมการ (3.13)

$$NF = \frac{(S/N)_{Input}}{(S/N)_{Output}} = \frac{S_I}{N_I} \Big/ \frac{S_O}{N_O} \tag{3.13}$$

โดยที่ S_I คือ กำลังของสัญญาณ (ที่ต้องการ) ที่อินพุต (ดังในรูปที่ 3.13)

S_O คือ กำลังของสัญญาณ (ที่ต้องการ) ที่เอาต์พุต

N_I คือ กำลังของสัญญาณรบกวนที่อินพุตจากตัวต้านทานภายในของแหล่งจ่าย (R_S)

N_O คือ กำลังของสัญญาณรบกวนที่เอาต์พุตทั้งหมด

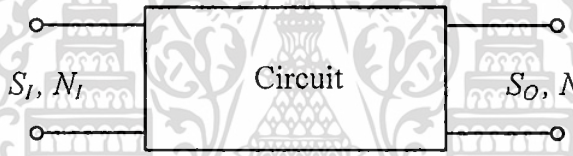
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวบ่งบอกสัญญาณรบกวนเป็นค่าที่บ่งบอกว่าเมื่อสัญญาณผ่านวงจรแล้วอัตราส่วนระหว่างกำลังของสัญญาณที่ต้องการต่อกำลังของสัญญาณรบกวนมีค่าลดลงเพียงใด กรณีที่ตัวบ่งบอกสัญญาณรบกวนมีค่าเป็นหนึ่งแสดงว่าวงจรไม่มีสัญญาณรบกวน แต่ในทางปฏิบัติวงจรอิเล็กทรอนิกส์มีสัญญาณรบกวนเกิดขึ้นเสมอ ดังนั้นตัวบ่งบอกสัญญาณรบกวนจึงมีค่ามากกว่าหนึ่ง ในการออกแบบวงจรควรออกแบบให้อัตราส่วนระหว่างกำลังของสัญญาณที่ต้องการต่อกำลังของสัญญาณรบกวนทั้งที่อินพุต (หรือ S/N_{Input}) และที่เอาต์พุต (S/N_{Output}) มีค่ามากที่สุด

สัญญาณรบกวนที่เอาต์พุตทั้งหมด (N_O) มีค่าเท่ากับสัญญาณรบกวนที่เกิดจากความต้านทานภายในของแหล่งจ่าย (N_I) ที่ปรากฏที่เอาต์พุตรวมกับสัญญาณรบกวนที่เกิดจากวงจรที่ปรากฏที่เอาต์พุต ($N_{Circuit}$) ดังแสดงได้ในสมการที่ (3.14)

$$N_O = GN_I + N_{Circuit} \tag{3.14}$$

โดยที่ G คือ อัตราขยายกำลังของวงจร



รูปที่ 3.13 สัญญาณ (Signal) และ สัญญาณรบกวน (Noise) ที่อินพุตและเอาต์พุต

เมื่อแทนค่า N_O จากสมการที่ (3.14) ลงในสมการที่ (3.13) จะได้

$$NF = \frac{S_I}{N_I} \Big/ \frac{GS_I}{(GN_I + N_{Circuit})} = 1 + \frac{N_{Circuit}}{G \cdot N_I} \tag{3.15}$$

นอกจากนี้ตัวบ่งบอกสัญญาณรบกวนยังถูกนิยามได้ว่าเป็นปริมาณที่ใช้เปรียบเทียบระหว่างสัญญาณรบกวนที่เกิดขึ้นที่เอาต์พุตกับสัญญาณรบกวนของความต้านทานภายในแหล่งจ่ายที่เอาต์พุตดังแสดงในสมการที่ (3.16)

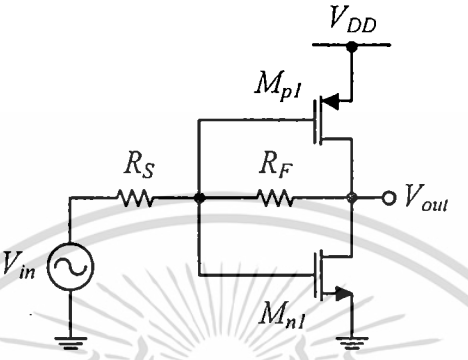
$$NF = \frac{v_{out}^2}{4kTR_S A^2} \tag{3.16}$$

โดยที่ A คือ อัตราขยายของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

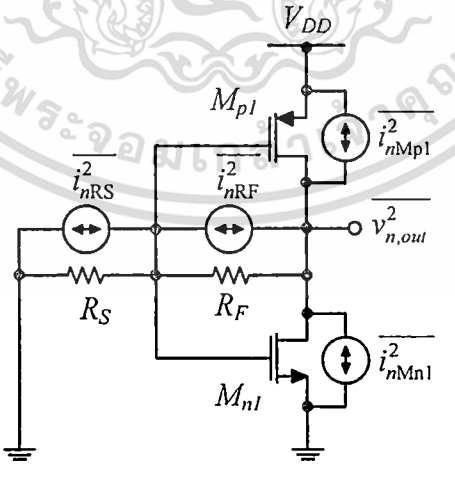
3.2.7 สัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์

รูปที่ 3.14 เป็นวงจรขยายทรานส์อิมพิแดนซ์ที่ถูกนำมาใช้มากในวงจรขยายภาคแรก เนื่องจากมีคุณสมบัติที่ดีในเรื่องของอัตราขยาย แบนด์วิธ และสัญญาณรบกวน ในหัวข้อนี้เป็นการวิเคราะห์สัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์ในรูปที่ 3.14



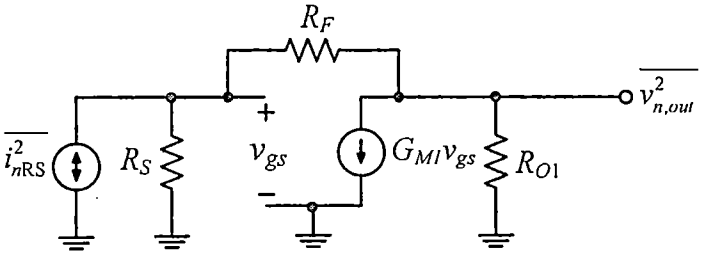
รูปที่ 3.14 วงจรขยายทรานส์อิมพิแดนซ์ที่ใช้ในวงจรขยายภาคแรก

รูปที่ 3.15 แสดงวงจรขยายทรานส์อิมพิแดนซ์ที่รวมผลของสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอุปกรณ์แต่ละตัว จากรูปเราสามารถหาสัญญาณรบกวนที่เอาต์พุตได้โดยการพิจารณาสัญญาณรบกวนของอุปกรณ์ภายในวงจรทีละตัว แล้ววิเคราะห์หาสัญญาณรบกวนที่เอาต์พุตเนื่องจากอุปกรณ์นั้นๆ สัญญาณรบกวนที่เอาต์พุตจะมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยที่เอาต์พุตที่เกิดจากอุปกรณ์แต่ละตัว



รูปที่ 3.15 วงจรขยายทรานส์อิมพิแดนซ์ที่รวมผลของสัญญาณรบกวน

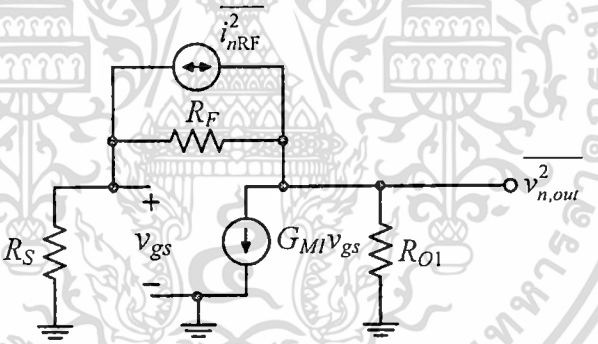
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก R_S

รูปที่ 3.16 แสดงวงจรเสมือนสัญญาณขนาดเล็กของวงจรทรานส์อิมพิแดนซ์ที่รวมแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_S เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของตัวต้านทาน R_S ได้โดยการเปิดวงจรแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ ดังสมการที่ (3.17)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nRS}^2}} = \overline{i_{nRS}^2}\left[\frac{(R_{O1}R_S)(-G_{M1}R_F+1)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{3.17}$$

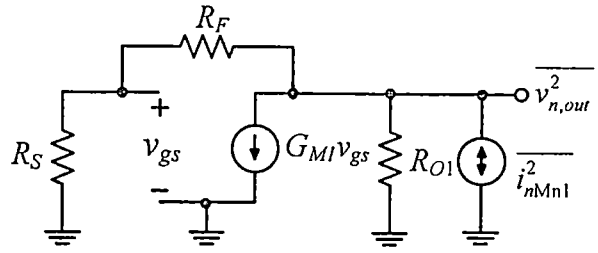


รูปที่ 3.17 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก R_F

รูปที่ 3.17 แสดงวงจรเสมือนสัญญาณขนาดเล็กของวงจรทรานส์อิมพิแดนซ์ที่รวมแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_F เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของตัวต้านทาน R_F ได้โดยการเปิดวงจรแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ ดังสมการที่ (3.18)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nRF}^2}} = \overline{i_{nRF}^2}\left[\frac{(R_{O1}R_F)(G_{M1}R_S+1)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{3.18}$$

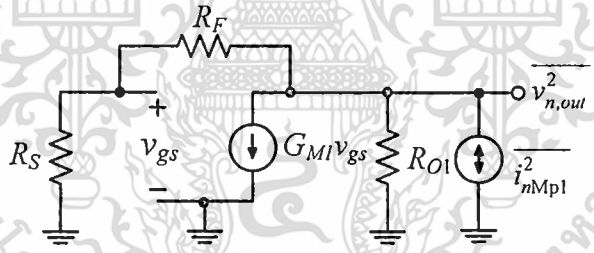
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n1}

รูปที่ 3.18 แสดงวงจรเสมือนสัญญาณขนาดเล็กของวงจรทรานส์อิมพิแดนซ์ที่รวมแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิของเอ็นมอสทรานส์ซิสเตอร์ M_{n1} เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของเอ็นมอสทรานส์ซิสเตอร์ M_{n1} ได้โดยการเปิดวงจรแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ ดังสมการที่ (3.19)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMn1}^2}} = \overline{i_{nMn1}^2}\left[\frac{R_{O1}\left(R_S+R_F\right)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{3.19}$$



รูปที่ 3.19 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 3.14 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p1}

รูปที่ 3.19 แสดงวงจรเสมือนสัญญาณขนาดเล็กของวงจรทรานส์อิมพิแดนซ์ที่รวมแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิของพีมอสทรานส์ซิสเตอร์ M_{p1} เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของพีมอสทรานส์ซิสเตอร์ M_{p1} ได้โดยการเปิดวงจรแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ ดังสมการที่ (3.20)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMp1}^2}} = \overline{i_{nMp1}^2}\left[\frac{R_{O1}\left(R_S+R_F\right)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{3.20}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของวงจรขยายทรานส์อิมพิแดนซ์ ($\overline{v_{n,out}^2}$) มีค่าเท่ากับ

$$\overline{v_{n,out}^2} = \overline{v_{n,out}^2}\Big|_{\overline{i_{nRS}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nRF}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nMn1}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nMp1}^2}} \tag{3.21}$$

เมื่อแทนค่าสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากอุปกรณ์แต่ละตัว ดังแสดงในสมการที่ (3.17), (3.18), (3.19) และ (3.20) ลงในสมการที่ (3.21) เราจะได้

$$\begin{aligned}\overline{v_{n,out}^2} = {} & \frac{4kT}{R_S}\left[\frac{(R_{O1}R_S)(-G_{M1}R_F+1)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 + \frac{4kT}{R_F}\left[\frac{(R_{O1}R_F)(G_{M1}R_S+1)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \\ & + 4kT\alpha\gamma G_{M1}\left[\frac{R_{O1}(R_S+R_F)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2\end{aligned} \tag{3.22}$$

โดยที่ G_{M1} คือ $g_{m\mathrm{Mn1}} + g_{m\mathrm{Mp1}}$

R_{O1} คือ $r_{o\mathrm{Mn1}} // r_{o\mathrm{Mp1}}$

เราสามารถหาตัวบ่งบอกสัญญาณรบกวน (Noise Figure) โดยใช้สมการที่ (3.16) และมีค่าดังแสดงในสมการที่ (3.23)

$$\begin{aligned}NF &= 1 + \frac{R_F(1+G_{M1}R_S)^2 + \alpha\gamma G_{M1}(R_F+R_S)^2}{R_S(1-G_{M1}R_F)^2} \\ &= \frac{(R_F+R_S)(1+G_{M1}^2R_FR_S+\alpha\gamma G_{M1}(R_F+R_S))}{R_S(1-G_{M1}R_F)^2}\end{aligned} \tag{3.23}$$

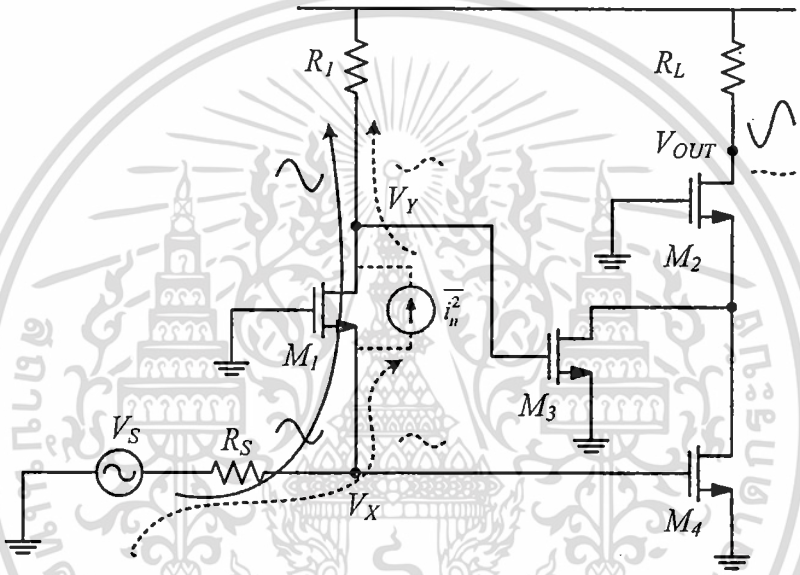
จากสมการที่ (3.23) เราจะเห็นว่าตัวบ่งบอกสัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์มีค่าขึ้นอยู่กับเกิดจากตัวต้านทาน R_F และค่าความนำกระแสของเอ็นมอส M_{n1} และพีมอส M_{p1} เราสามารถทำให้ตัวบ่งบอกสัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์มีค่าลดลงได้โดยการเพิ่มค่าตัวต้านทาน R_F และค่าความนำกระแสของเอ็นมอส M_{n1} และพีมอส M_{p1} วิทยานิพนธ์ฉบับนี้ได้นำเสนอวิธีการลดค่าตัวบ่งบอกสัญญาณรบกวนของวงจรขยายทรานส์อิมพิแดนซ์อีกวิธีหนึ่งด้วยการลดสัญญาณรบกวนที่เกิดจากเอ็นมอส M_{n1} และพีมอส M_{p1} ภายในวงจร โดยอาศัยวิธีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิ ดังจะกล่าวถึงในบทต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
วงจรขยายที่มีการกำจัดสัญญาณรบกวนเชิงอุณหภูมิ

4.1 กล่าวนำ

เทคนิคการกำจัดสัญญาณรบกวนเชิงอุณหภูมิได้ถูกนำมาใช้อย่างแพร่หลายในงานออกแบบวงจรขยายสัญญาณรบกวนต่ำ (Low Noise Amplifier) [18-20] เพื่อให้วงจรมีสัญญาณรบกวนที่ต่ำ



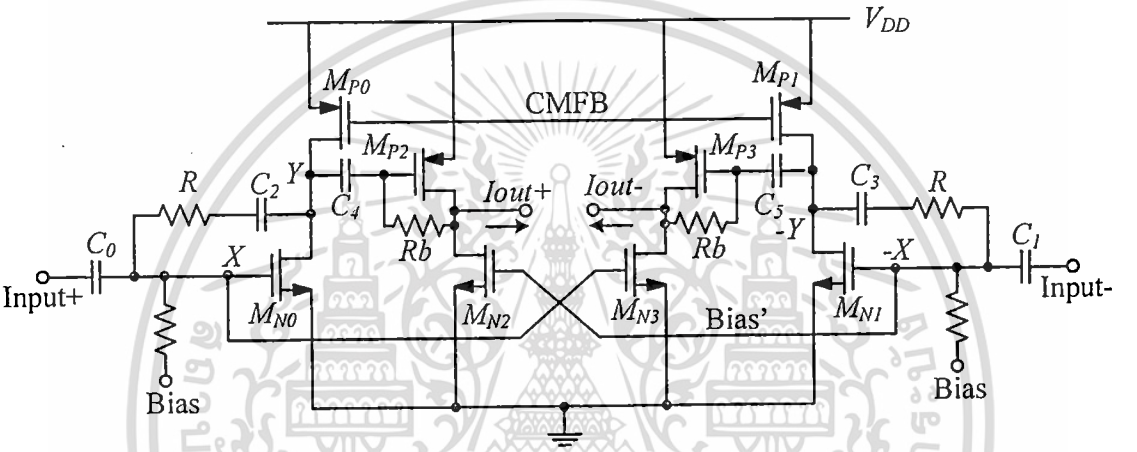
รูปที่ 4.1 วงจรขยายที่มีการกำจัดสัญญาณรบกวน [18]

รูปที่ 4.1 แสดงตัวอย่างวงจรที่มีการกำจัดสัญญาณรบกวน [20] วงจรนี้นำเทคนิคการกำจัดสัญญาณรบกวนมาใช้ในการกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากมอสทรานส์ซิสเตอร์ M_1 จากรูปเราจะเห็นว่าเมื่อพิจารณาสัญญาณรบกวน (เส้นประ) ที่เกิดจากมอสทรานส์ซิสเตอร์ M_1 ไหลผ่าน R_S และ R_1 ลงกราวน์ ทำให้เกิดสัญญาณแรงดันที่โหนด V_X และ V_Y ตามลำดับ สัญญาณที่โหนดดังกล่าวถูกขยายด้วยมอสทรานส์ซิสเตอร์ M_3 และ M_4 ตามลำดับ ส่งผลให้เกิดสัญญาณรบกวนกระแสที่ไหลในทิศทางตรงกันข้ามกัน (สัญญาณรบกวนกระแสเกิดการหักล้างกัน) ในกรณีที่สัญญาณรบกวนกระแสทั้งสองมีขนาดเท่ากัน เราพบว่ากระแสรบกวนที่ไหลผ่าน M_2 มีค่าเท่ากับศูนย์ ส่งผลให้ไม่มีผลของสัญญาณรบกวนที่เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสัญญาณอินพุต (เส้นทึบ) สัญญาณจะถูกขยายด้วยมอสทรานส์ซิสเตอร์ M_1, M_3 แ ละ M_4 ทำให้เกิดสัญญาณกระแสที่ไหลผ่าน M_2 ในทิศทางเสริมกัน ส่งผลให้สัญญาณที่โหนดเอาต์พุตมีขนาดใหญ่

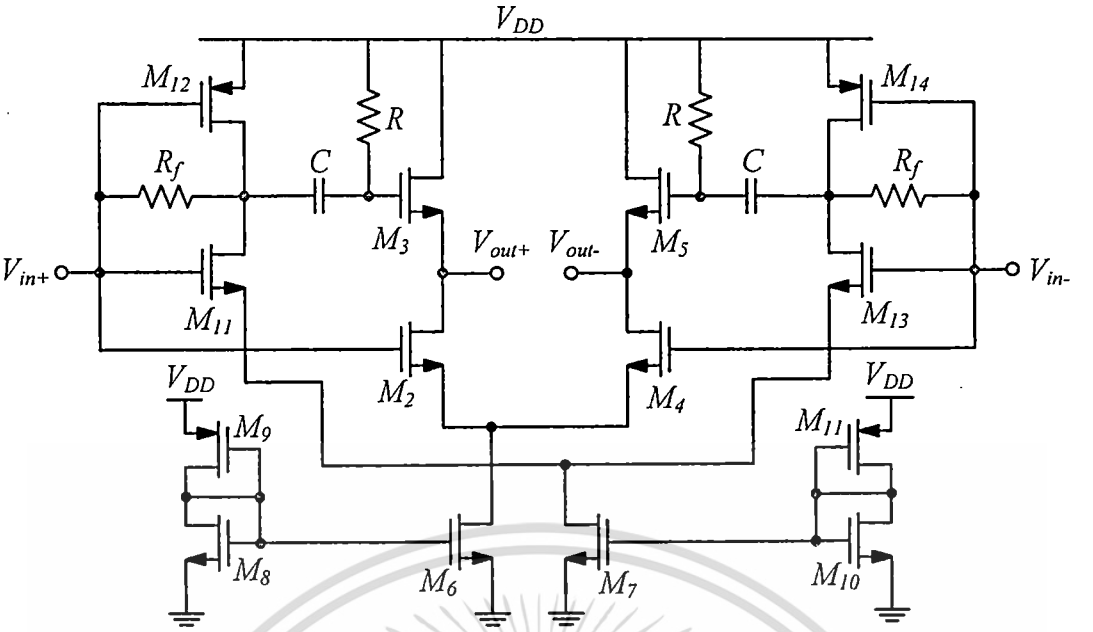
วงจรในบทความข้างต้นมีลักษณะเป็นวงจรแบบอินพุตด้านเดียว วงจรแบบอินพุตด้านเดียวมีข้อด้อยในเรื่องของการกำจัดสัญญาณรบกวนที่มาจากไฟเลี้ยงและการกำจัดสัญญาณรบกวนโหมดร่วม ดังนั้นเทคนิคการกำจัดสัญญาณรบกวนจึงถูกนำมาใช้ในการออกแบบวงจรขยายผลต่างแบบเสมือนเพื่อกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอินพุตทรานซิสเตอร์ [19] ดังแสดงได้ดังรูปที่ 4.2



รูปที่ 4.2 วงจรขยายผลต่างแบบเสมือนที่มีการกำจัดสัญญาณรบกวน [19]

วงจรในรูปที่ 4.2 เป็นวงจรขยายผลต่างแบบเสมือนที่นำเทคนิคการกำจัดสัญญาณรบกวนมาใช้ในการกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอินพุตทรานส์ซิสเตอร์ M_{N0} และ M_{N1} หลักการกำจัดสัญญาณรบกวนสามารถพิจารณาได้ในทำนองเดียวกับวงจรในรูปที่ 4.1 อย่างไรก็ตามเนื่องจากวงจรขยายผลต่างแบบเสมือนมีการกำจัดสัญญาณโหมดร่วมที่ไม่ดีเท่ากับวงจรขยายผลต่างทำให้วงจรขยายผลต่างแบบเสมือนต้องมีส่วนของวงจรกำจัดสัญญาณโหมดร่วมเพิ่มเข้ามาซึ่งอาจส่งผลกระทบต่อสัญญาณรบกวนรวมของวงจร ดังนั้นวงจรขยายผลต่างที่อาศัยเทคนิคการกำจัดสัญญาณรบกวนเชิงอุณหภูมิจึงถูกพัฒนาขึ้น [20] ดังแสดงตัวอย่างวงจรในรูปที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนสำหรับ TV [20]

วงจรในรูปที่ 4.3 เป็นวงจรขยายผลต่างที่นำเทคนิคการกำจัดสัญญาณรบกวนมาใช้ในการกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอินพุตทรานส์ซิสเตอร์ M_{11}, M_{12}, M_{13} และ M_{14} หลักการในการกำจัดสัญญาณรบกวนสามารถพิจารณาได้ในทำนองเดียวกับวงจรในรูปที่ 4.1 อย่างไรก็ตาม เนื่องจากลักษณะของวงจรเป็นแบบวงจรขยายผลต่าง สัญญาณรบกวนที่เกิดจากอินพุตทรานซิสเตอร์ด้านหนึ่งของวงจรขยายผลต่างจะปรากฏที่เอาต์พุตทั้งสองด้านของวงจร สัญญาณรบกวนที่เกิดจากอินพุตทรานซิสเตอร์ไม่สามารถกำจัดได้อย่างสมบูรณ์เนื่องจากวงจรในรูปที่ 4.3 มีการกำจัดสัญญาณรบกวนเพียงด้านเดียว

วิทยานิพนธ์ฉบับนี้ได้นำเทคนิคการกำจัดสัญญาณรบกวนมาใช้ในการกำจัดสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากมอสทรานซิสเตอร์ของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 3.14 โดยสัญญาณรบกวนที่เกิดขึ้นจากมอสทรานซิสเตอร์เป็นสัญญาณรบกวนหลักของวงจร นอกจากการออกแบบเพื่อกำจัดสัญญาณรบกวนแล้ววิทยานิพนธ์ฉบับนี้ยังได้นำเสนอแนวทางที่ทำให้วงจรมีอัตราขยายที่สูงเพื่อให้วงจรที่ได้เหมาะสำหรับนำไปใช้เป็นวงจรขยายภาคแรกในระบบฮาร์ดดิสก์

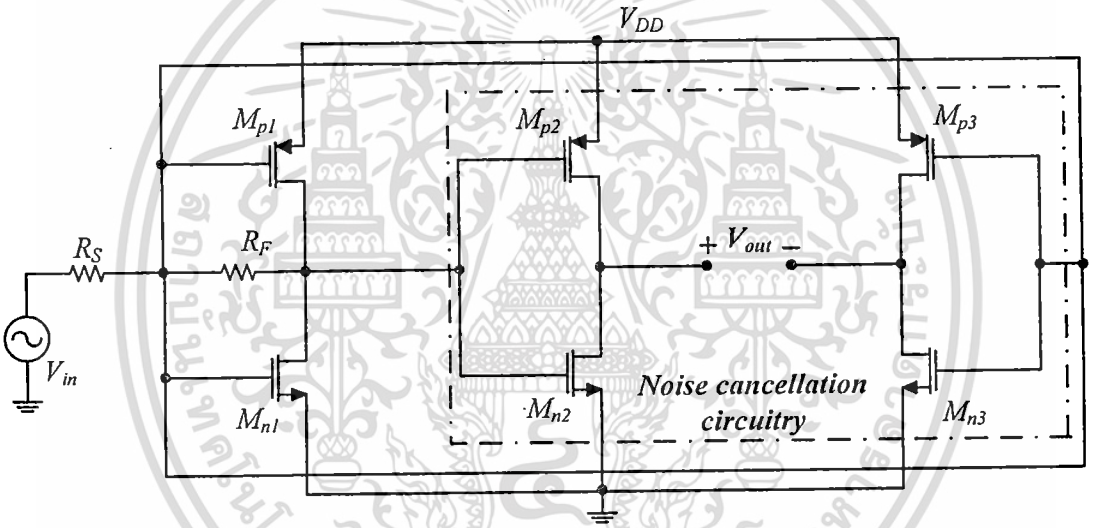
วงจรแรกที่นำเสนอได้ถูกพัฒนาจากวงจรขยายทรานส์อิมพิแดนซ์ในรูปที่ 3.14 ซึ่งเป็นวงจรที่มีอินพุตแบบด้านเดียว วงจรที่ออกแบบได้เพิ่มส่วนของวงจรกำจัดสัญญาณรบกวนเพื่อลดสัญญาณรบกวนที่เกิดจากมอสทรานส์ซิสเตอร์ อย่างไรก็ตามเนื่องจากวงจรที่มีอินพุตแบบด้านเดียวมีข้อด้อยในเรื่องของการกำจัดสัญญาณรบกวนโหมดร่วม ดังนั้นวงจรที่มีอินพุตแบบผลต่างซึ่งมีข้อดีในเรื่องของการสวิงของสัญญาณที่กว้างและการกำจัดสัญญาณรบกวนโหมดร่วมที่ดีจึงได้ถูกพัฒนาขึ้นและยังถูกออกแบบให้สามารถกำจัดสัญญาณรบกวนที่เอาต์พุตทั้งสองด้านได้อย่างสมบูรณ์ จากนั้นวงจรขยายผลต่างได้ถูกพัฒนาให้มีผลตอบสนองทางความถี่ที่ดีขึ้นโดยการเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสะท้อนกระแสที่สร้างจากทรานซิสเตอร์ชนิดพีเป็นทรานซิสเตอร์ชนิดเอ็นเนื่องจากทรานซิสเตอร์ชนิดพีมีความสามารถในการตอบสนองต่อสัญญาณความถี่ที่ค่อนข้างจำกัดอันเป็นผลจากความคล่องตัวของโฮลที่มีค่าน้อย รายละเอียดของแต่ละวงจรจะกล่าวถึงในส่วนต่อไปนี้

4.2 วงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว

วงจรในรูปที่ 4.4 เป็นวงจรขยายวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว วงจรประกอบด้วยส่วนของวงจรขยายทรานส์อิมพิแดนซ์ ($M_{n1\text{-}p1}$ และ R_F) และวงจรกำจัดสัญญาณรบกวนในเส้นประ ($M_{n2\text{-}p2}$ และ $M_{n3\text{-}p3}$) วงจรกำจัดสัญญาณรบกวนทำหน้าที่กำจัดสัญญาณรบกวนที่เกิดจากทรานซิสเตอร์ M_{n1} และ M_{p1} เป็นที่น่าสังเกตุว่าวงจรที่เพิ่มเข้ามาใช้วงจรซีมอสอินเวอร์เตอร์เพียงสองวงจรเท่านั้น

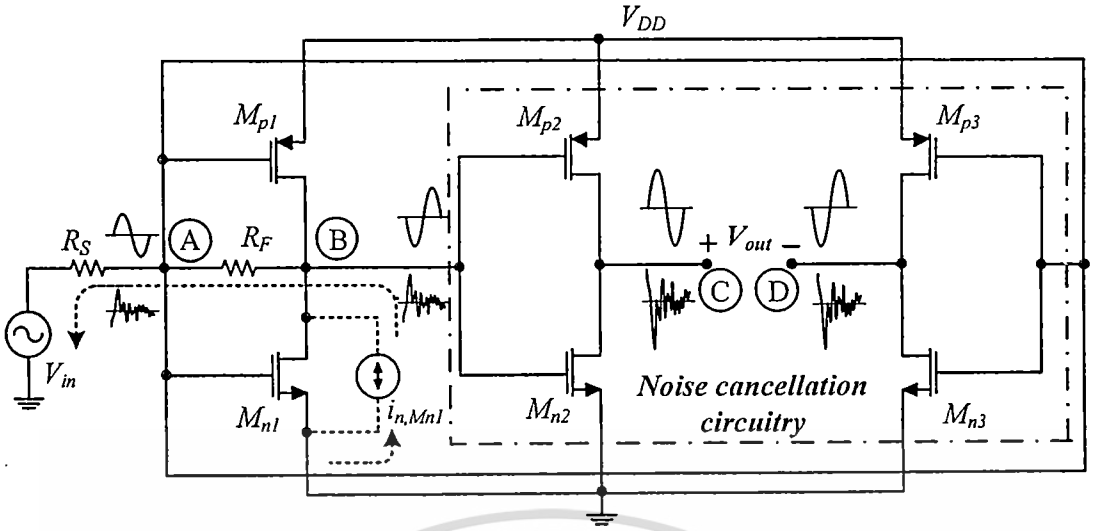


รูปที่ 4.4 วงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว

4.2.1 หลักการทำงานของวงจร

การทำงานของวงจรสามารถอธิบายได้ดังรูปที่ 4.5 กล่าวคือเมื่อสัญญาณอินพุต V_S (สัญญาณรูปซายน์) ถูกป้อนเข้าวงจรขยาย สัญญาณจะถูกขยายครั้งแรกด้วยวงจรขยายทรานส์อิมพิแดนซ์ ($M_{n1\text{-}p1}$) และต่อมาถูกขยายด้วยวงจรซีมอสอินเวอร์เตอร์ ($M_{n2\text{-}p2}$แล $M_{n3\text{-}p3}$) สัญญาณเอาต์พุตมีลักษณะเป็นสัญญาณผลต่าง (ระหว่างโหนด C และ D) สังเกตุว่าสัญญาณที่โหนด C และ D มีเฟสต่างกัน 180 องศา ดังนั้นสัญญาณเอาต์พุต V_{out} จึงมีค่ามากกว่าสัญญาณที่โหนด C หรือ D ส่งผลทำให้อัตราขยายแรงดันของวงจรมีค่าสูง เป็นที่น่าสังเกตุว่าสัญญาณเอาต์พุตเป็นสัญญาณผลต่างซึ่งมีข้อดีกว่าแบบเอาต์พุตด้านเดียว (Single-end output) โดยเฉพาะอย่างยิ่ง ในเรื่องของการกำจัดสัญญาณรบกวนโหมดร่วมได้ดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



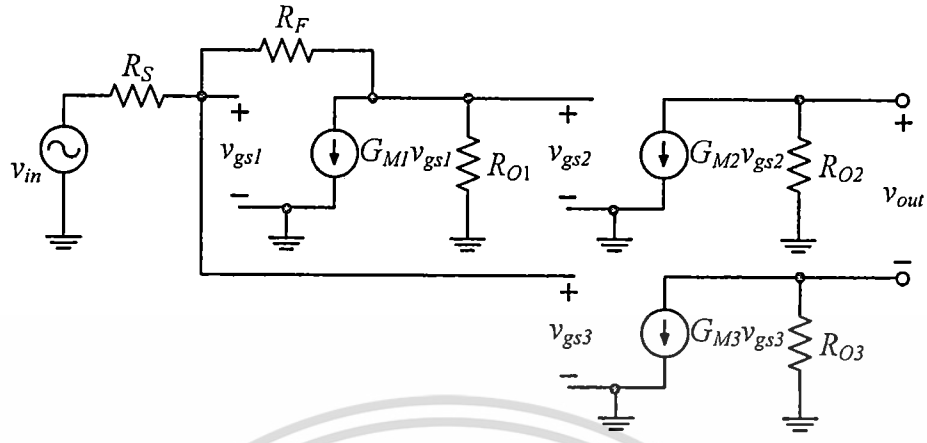
รูปที่ 4.5 สัญญาณประกอบการทำงานของวงจรในรูปที่ 4.4

เมื่อพิจารณาสัญญาณรบกวน $i_{n,Mn1}$ (เส้นประ) ซึ่งเป็นสัญญาณรบกวนเชิงอุณหภูมิในช่องทางเดินกระแสของทรานส์ซิสเตอร์ M_{n1} สัญญาณรบกวนนี้จะไหลผ่านตัวต้านทาน R_F และ R_S ส่งผลให้เกิดสัญญาณรบกวนแรงดันที่โหนด A และ B ซึ่งมีเฟสเดียวกัน สัญญาณรบกวนแรงดันที่โหนด A และ B จะถูกขยายด้วยวงจรซีมอสอินเวอร์เตอร์ $M_{n2\text{-}p2}$ และ $M_{n3\text{-}p3}$ ทำให้เกิดสัญญาณรบกวนแรงดันที่โหนด C และ D ตามลำดับ เป็นที่น่าสังเกตุว่าสัญญาณรบกวนแรงดันเชิงอุณหภูมิที่โหนด C และ D มีเฟสเดียวกันซึ่งแตกต่างกับกรณีที่ป้อนสัญญาณอินพุต เนื่องจากสัญญาณเอาต์พุต V_{out} มีลักษณะเป็นสัญญาณผลต่างจึงทำให้สัญญาณรบกวนที่เกิดจากทรานส์ซิสเตอร์ M_{n1} สามารถถูกกำจัดหมดไปหากสัญญาณรบกวนแรงดันที่โหนด C และ D มีขนาดเท่ากัน เราสามารถทำให้สัญญาณรบกวนที่โหนด C มีค่าเท่ากับสัญญาณรบกวนที่โหนด D ได้ ถ้าอัตราขยายของอินเวอร์เตอร์ $M_{n2\text{-}p2}$ และ $M_{n3\text{-}p3}$ ถูกออกแบบให้มีขนาดที่เหมาะสม สัญญาณรบกวนเชิงอุณหภูมิในช่องทางเดินกระแสของทรานซิสเตอร์ M_{p1} สามารถถูกกำจัดได้เช่นกันโดยใช้หลักการเดียวกับที่ได้อธิบายข้างต้น

เป็นที่น่าสังเกตุว่าแม้สัญญาณรบกวนจากวงจรกำจัดสัญญาณรบกวนจะถูกรวมเข้าเป็นสัญญาณรบกวนภายในวงจรด้วย อย่างไรก็ตามสัญญาณรบกวนที่มาจากอินเวอร์เตอร์ $M_{n2\text{-}p2}$ และ $M_{n3\text{-}p3}$ มีค่าน้อยมากเมื่อเทียบกับสัญญาณรบกวนที่มาจาก $M_{n1\text{-}p1}$ และ R_F สาเหตุที่เป็นเช่นนี้เนื่องจากสัญญาณรบกวนจากอินเวอร์เตอร์ $M_{n2\text{-}p2}$ และ $M_{n3\text{-}p3}$ จะถูกหารด้วยอัตราขยายที่มีค่ามากเมื่อถูกถ่ายโอนมาที่อินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 การวิเคราะห์วงจรเสมือนสัญญาณขนาดเล็กของวงจร



รูปที่ 4.6 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4

รูปที่ 4.6 แสดงให้เห็นวงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4 จากรูปเราสามารถวิเคราะห์วงจรเพื่อหาอัตราขยายสัญญาณได้ดังสมการที่ (4.1)

$$\frac{v_{out}}{v_{in}} = \frac{A_2(G_{M1}R_{O1}R_F - R_{O1}) + A_3(R_{O1} + R_F)}{G_{M1}R_{O1}R_S + R_S + R_{O1} + R_F} \tag{4.1}$$

โดยที่ A_i คือ $G_{Mi}R_{Oi}$

G_{Mi} คือ $g_{mMni} + g_{mMpi}$

R_{Oi} คือ $r_{oMni} // r_{oMpi}$

i คือ 1, 2 และ 3

ความต้านทานทางด้านอินพุต (R_{in}) และความต้านทานทางด้านเอาต์พุต (R_{out}) ของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียวสามารถพิสูจน์และแสดงได้ดังสมการที่ (4.2) และ (4.3) ตามลำดับ

$$R_{in} = \frac{R_{O1} + R_F}{1 + G_{M1}R_{O1}} \tag{4.2}$$

$$R_{out} = R_{O2} + R_{O3} \tag{4.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.6 เมื่อพิจารณาผลของตัวเก็บประจุแฝง เราสามารถวิเคราะห์อัตราขยายของวงจรได้ดังสมการที่ (4.4)

$$\frac{v_{out}}{v_{in}}=\frac{A_2R_{O1}\left(G_{M1}R_F-1\right)\left(1+C_4R_{O3}s\right)+A_3\left(R_F+R_{O1}+C_2R_FR_{O1}s\right)\left(1+C_3R_{O2}s\right)}{\left(1+C_3R_{O2}s\right)\left(1+C_4R_{O3}s\right)\left[R_S+R_F\left(1+C_2R_{O1}s\right)\left(1+C_1R_Ss\right)+R_{O1}\left(1+G_{M1}R_S+C_1R_Ss+C_2R_Ss\right)\right]} \quad (4.4)$$

โดยที่ C_1 คือ $C_{gs(Mn1)}+C_{gs(Mp1)}+(C_{gd(Mn1)}+C_{gd(Mp1)})(1+G_{M1}R_{OZ})+C_{gs(Mn3)}+C_{gs(Mp3)}$
$+(C_{gd(Mn3)}+C_{gd(Mp3)})(1+G_{M3}R_{O3})$

C_2 คือ $C_{gd(Mn1)}+C_{gd(Mp1)}+C_{gs(Mn2)}+C_{gs(Mp2)}+(C_{gd(Mn2)}+C_{gd(Mp2)})(1+G_{M2}R_{O2})+C_{db(Mn1)}+C_{db(Mp1)}$

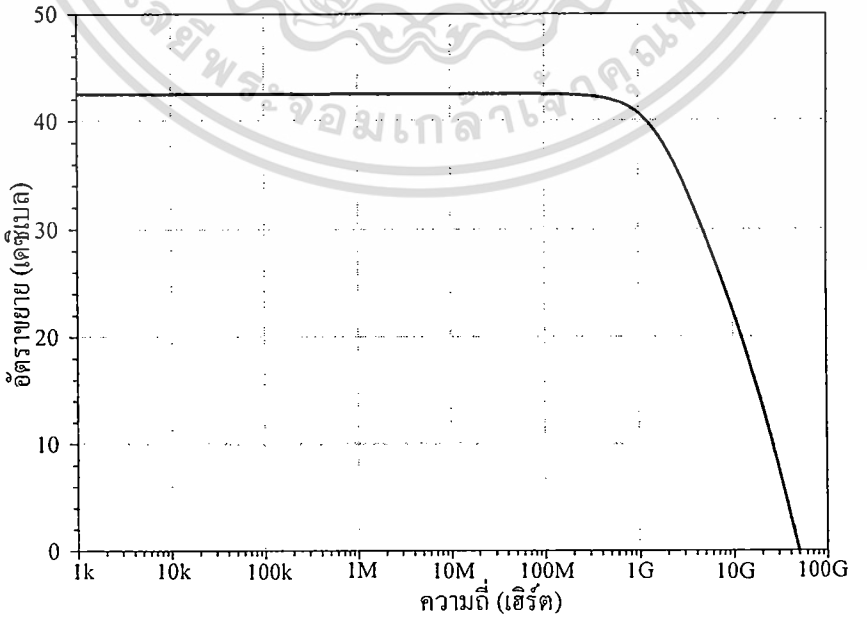
C_3 คือ $C_{gd(Mn2)}+C_{gd(Mp2)}+C_{db(Mn2)}+C_{db(Mp2)}$

C_4 คือ $C_{gd(Mn3)}+C_{gd(Mp3)}+C_{db(Mn3)}+C_{db(Mp3)}$

R_{OZ} คือ $R_{O1}(R_S+R_F)/(R_F+R_S+R_{O1}(1+G_{M1}R_S))$

4.2.3 ผลการจำลองผลตอบสนองความถี่ของวงจร

เพื่อตรวจสอบการทำงานของวงจรในรูปที่ 4.4 วิทยานิพนธ์ฉบับนี้ได้ทำการจำลองการทำงานของวงจรโดยอาศัยโปรแกรม HSPICE โดยใช้เทคโนโลยีแบบซีมอสที่มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตร และใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.2 โวลต์ เนื่องจากวงจรขยายภาคแรกรับสัญญาณจากหัวอ่านผ่านทางสายส่ง ดังนั้นจึงได้ทำการออกแบบให้วงจรมีความต้านทานเสมือนทางด้านอินพุตสมพงษ์กับความต้านทานของสายส่งซึ่งมีค่าเท่ากับ 50 โอห์มเพื่อให้วงจรสามารถรับกำลังงานถ่ายโอนได้สูงสุดโดยให้มีการสะท้อนของสัญญาณต่ำที่สุด

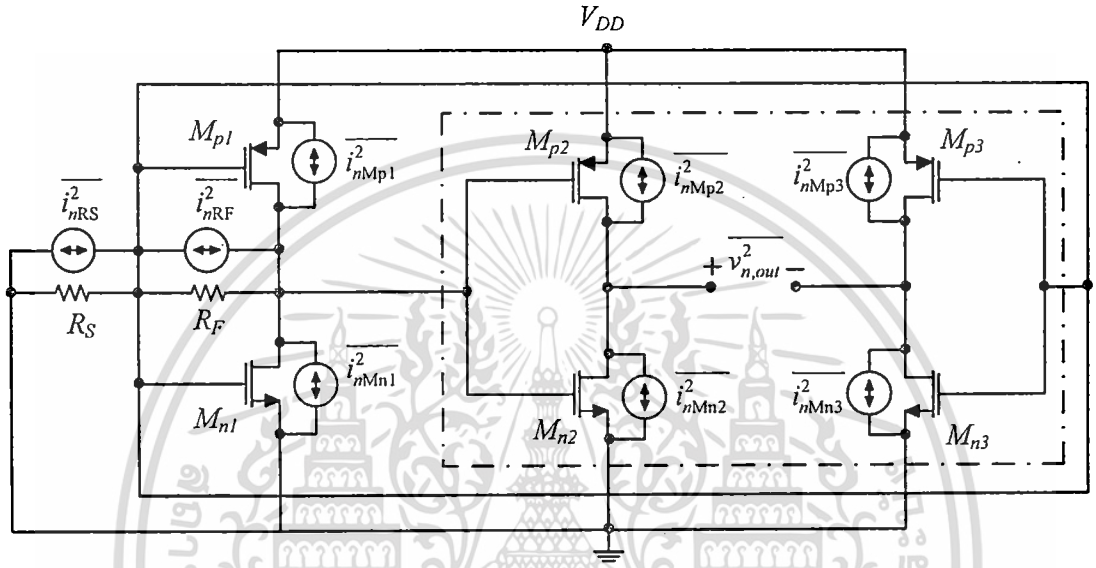


รูปที่ 4.7 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 แสดงผลตอบสนองความถี่ จากรูปเราพบว่าอัตราขยายแรงดันมีค่าเท่ากับ 42.5 เดซิเบล (134 เท่า) และมีแบนด์วิดธ์เท่ากับ 1.36 กิกะเฮิร์ต เราสังเกตุเห็นได้ว่าวงจรมีอัตราขยายที่สูง เนื่องจากวงจรถูกออกแบบให้มีความต้านทานเอาต์พุตท์ที่สูงและเอาต์พุตมีลักษณะเป็นสัญญาณผลต่าง สัญญาณมีลักษณะเสริมกันทำให้สัญญาณเอาต์พุตมีขนาดใหญ่

4.2.4 การวิเคราะห์สัญญาณรบกวนของวงจร



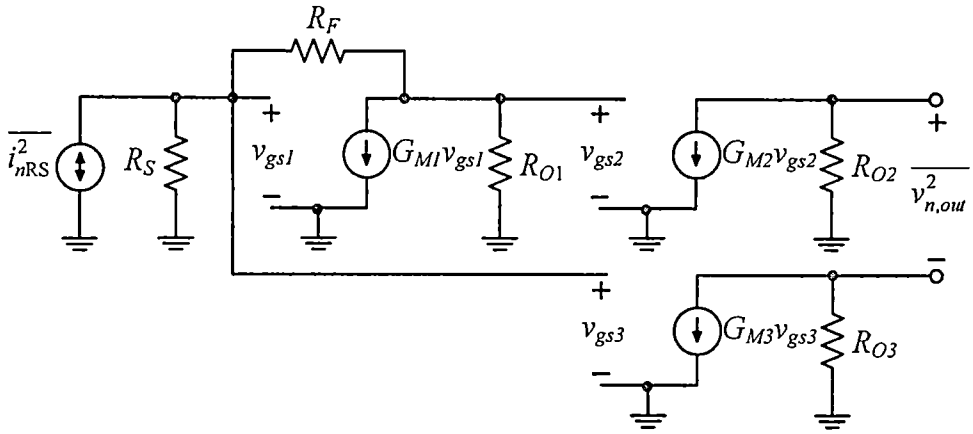
รูปที่ 4.8 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.4

รูปที่ 4.8 แสดงสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอุปกรณ์แต่ละตัวของวงจรในรูปที่ 4.4 จากรูปเราสามารถหาสัญญาณรบกวนที่เอาต์พุตได้โดยการพิจารณาสัญญาณรบกวนของอุปกรณ์ภายในวงจรทีละตัว แล้ววิเคราะห์หาสัญญาณรบกวนย่อยที่เอาต์พุตเนื่องจากอุปกรณ์นั้นๆ สัญญาณรบกวนที่เอาต์พุตจะมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยที่เอาต์พุตที่เกิดจากอุปกรณ์แต่ละตัว

รูปที่ 4.9 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_S เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากตัวต้านทาน R_S ได้ดังสมการที่ (4.5)

$$\left.\overline{v^2_{n,out}}\right|_{\overline{i^2_{n\mathrm{RS}}}} = \overline{i^2_{n\mathrm{RS}}}\left[\frac{(A_2R_{O1}R_S)(-G_{M1}R_F+1)-(A_3R_S)(R_{O1}+R_F)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{4.5}$$

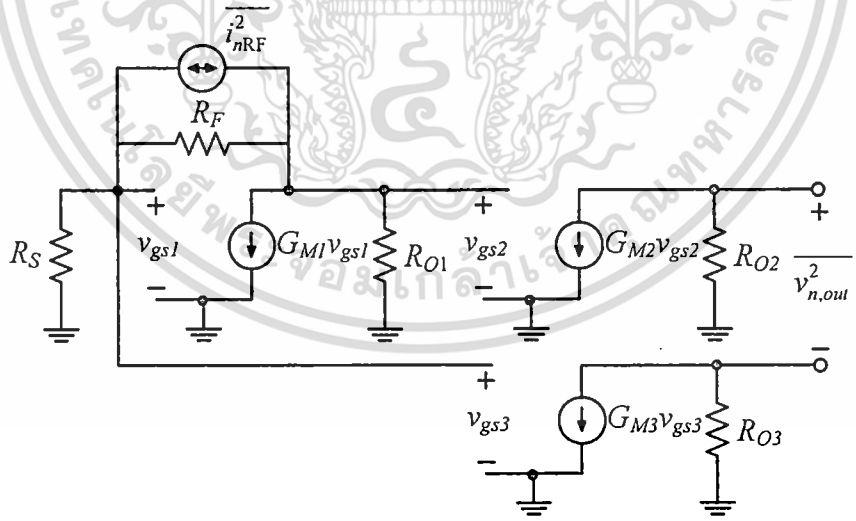
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก R_S

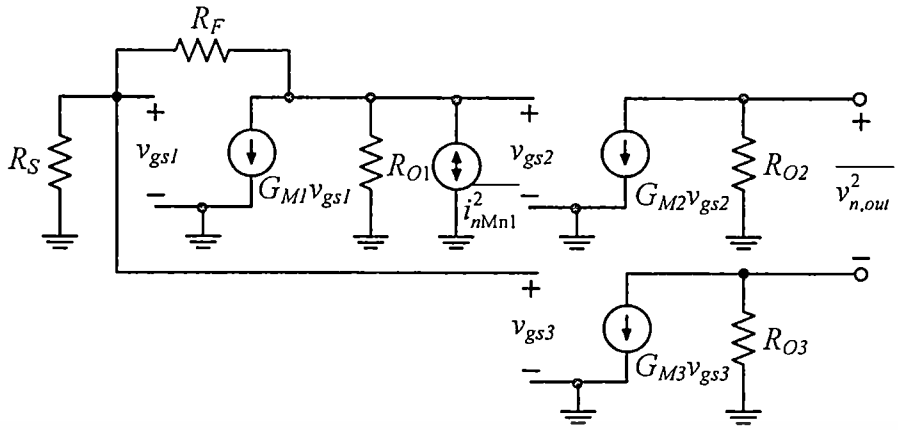
รูปที่ 4.10 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_F เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากตัวต้านทาน R_F ได้ดังสมการที่ (4.6)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nRF}^2}} = \overline{i_{nRF}^2}\left[\frac{(A_2R_{O1}R_F)(G_{M1}R_S+1)+A_3R_FR_S}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{4.6}$$



รูปที่ 4.10 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก R_F

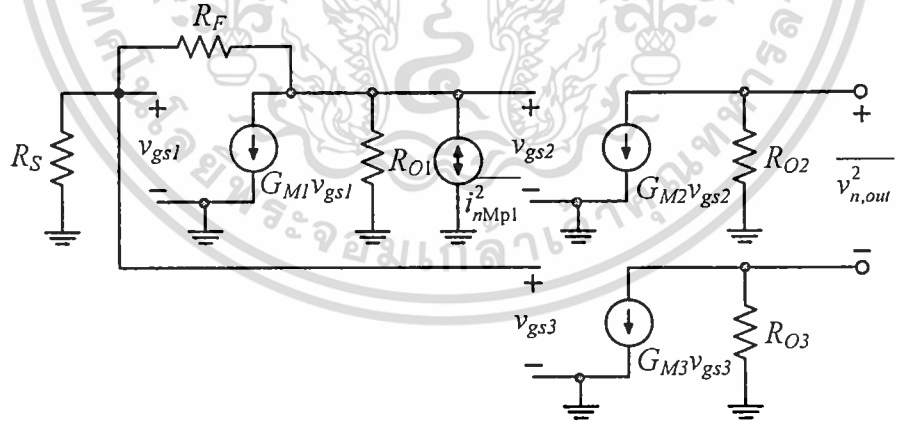
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n1}

รูปที่ 4.11 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของเอ็นมอสทรานส์ซิสเตอร์ M_{n1} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากเอ็นมอสทรานส์ซิสเตอร์ M_{n1} ได้ดังสมการที่ (4.7)

$$\overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMn1}}} = \overline{i^2_{nMn1}}\left[\frac{(A_2R_{O1})(R_S+R_F)-A_3R_{O1}R_S}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{4.7}$$

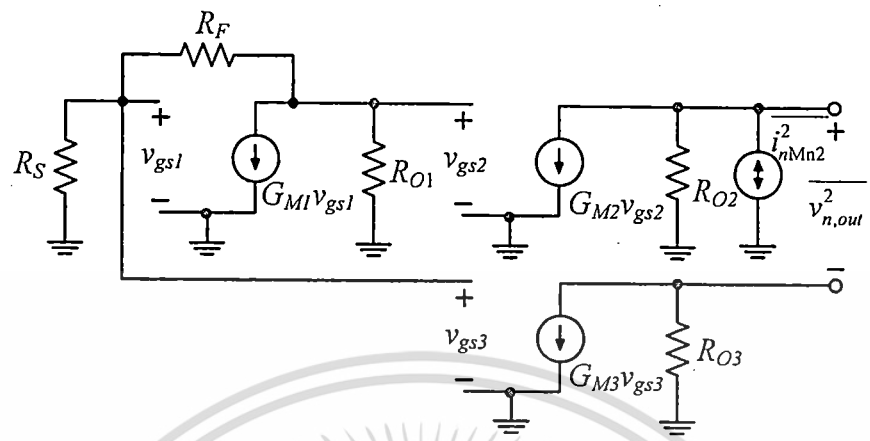


รูปที่ 4.12 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p1}

รูปที่ 4.12 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของพีมอสทรานส์ซิสเตอร์ M_{p1} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากพีมอสทรานส์ซิสเตอร์ M_{p1} ได้ดังสมการที่ (4.8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

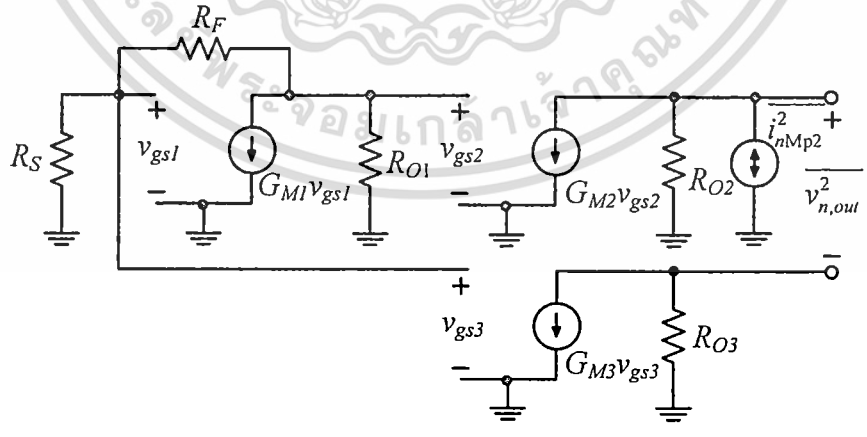
$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMp1}^2}} = \overline{i_{nMp1}^2}\left[\frac{(A_2R_{O1})(R_S+R_F)-A_3R_{O1}R_S}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \tag{4.8}$$



รูปที่ 4.13 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n2}

รูปที่ 4.13 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของเอ็นมอสทรานส์ซิสเตอร์ M_{n2} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากเอ็นมอสทรานส์ซิสเตอร์ M_{n2} ได้ดังสมการที่ (4.9)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMn2}^2}} = \overline{i_{nMn2}^2}R_{O2}^2 \tag{4.9}$$



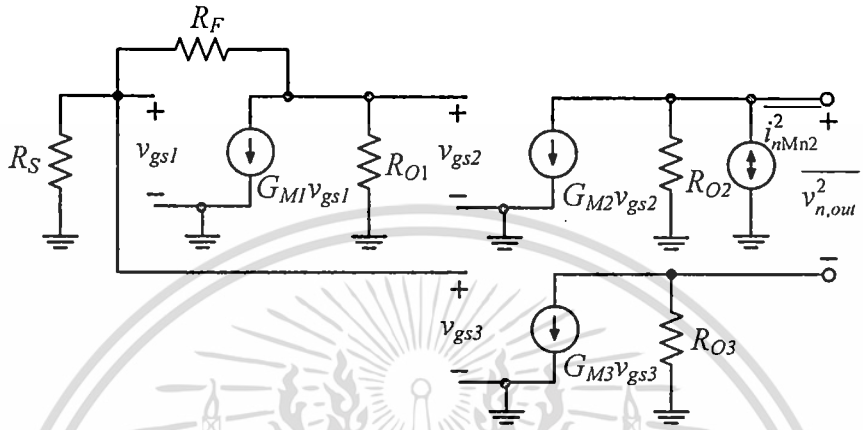
รูปที่ 4.14 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p2}

รูปที่ 4.14 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของพีมอสทรานส์ซิสเตอร์ M_{p2} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากพีมอสทรานส์ซิสเตอร์ M_{p2} ได้ดังสมการที่ (4.10)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMp2}^2}} = \overline{i_{nMp2}^2} R_{O2}^2 \tag{4.10}$$



รูปที่ 4.15 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{n3}

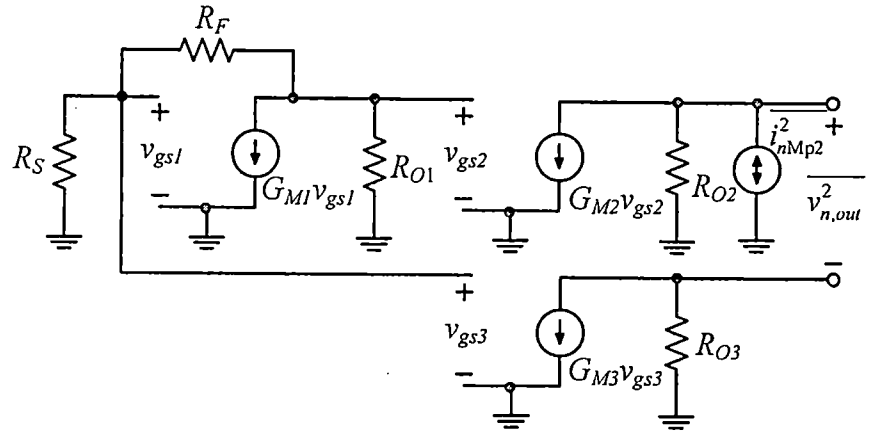
รูปที่ 4.15 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของเอ็นมอสทรานส์ซิสเตอร์ M_{n3} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากเอ็นมอสทรานส์ซิสเตอร์ M_{n3} ได้ดังสมการที่ (4.11)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMn3}^2}} = \overline{i_{nMn3}^2} R_{O3}^2 \tag{4.11}$$

รูปที่ 4.16 แสดงวงจรเสมือนสัญญาณขนาดเล็กและสัญญาณรบกวนเชิงอุณหภูมิของพีมอสทรานส์ซิสเตอร์ M_{p3} เมื่อพิจารณาให้แหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากพีมอสทรานส์ซิสเตอร์ M_{p3} ได้ดังสมการที่ (4.12)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nMp3}^2}} = \overline{i_{nMp3}^2} R_{O3}^2 \tag{4.12}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 วงจรเสมือนสัญญาณขนาดเล็กของรูปที่ 4.4 เมื่อพิจารณาสัญญาณรบกวนจาก M_{p3}

เราสามารถหาสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตของวงจรในรูปที่ 4.4 ได้โดยการรวมสเปกตรัมของสัญญาณรบกวนในสมการที่ (4.5), (4.6), (4.7), (4.8), (4.9), (4.10) , (4.11) และ (4.12) โดยมีค่าเท่ากับ

$$\begin{aligned}\overline{v^2_{n,out}} &= \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nRS}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nRF}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMn1}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMp1}}} \\ &+ \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMn2}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMp2}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMn3}}} + \overline{v^2_{n,out}}\Big|_{\overline{i^2_{nMp3}}}\end{aligned} \tag{4.13}$$

หรือ

$$\begin{aligned}\overline{v^2_{n,out}} &= \frac{4kT}{R_S}\left[\frac{(A_2R_{O1}R_S)(-G_{M1}R_F+1)-(A_3R_S)(R_{O1}+R_F)}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \\ &+ \frac{4kT}{R_F}\left[\frac{(A_2R_{O1}R_F)(G_{M1}R_S+1)+A_3R_FR_S}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \\ &+ 4kT\alpha\gamma G_{M1}\left[\frac{(A_2R_{O1})(R_S+R_F)-A_3R_{O1}R_S}{G_{M1}R_{O1}R_S+R_S+R_{O1}+R_F}\right]^2 \\ &+ 4kT\alpha\gamma G_{M2}R_{O2}^2 + 4kT\alpha\gamma G_{M3}R_{O3}^2\end{aligned} \tag{4.14}$$

จากสมการที่ (4.14) เราสามารถหาตัวบ่งบอกสัญญาณรบกวน (Noise Figure) ได้โดยใช้สมการที่ (3.16) ดังแสดงในสมการที่ (4.15)

$$\begin{aligned}NF &= 1+\frac{\alpha\gamma A_1R_{O1}[-A_2(R_F+R_S)+A_3R_S]^2}{R_S(A_1R_S+R_S+R_{O1}+R_F)^2A_V^2} \\ &+ \frac{R_F[A_2(R_{O1}+A_1R_S)+A_3R_S]^2}{R_S(A_1R_S+R_S+R_{O1}+R_F)^2A_V^2} \\ &+ \frac{\alpha\gamma A_2R_{O2}}{R_SA_V^2} + \frac{\alpha\gamma A_3R_{O3}}{R_SA_V^2}\end{aligned} \tag{4.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

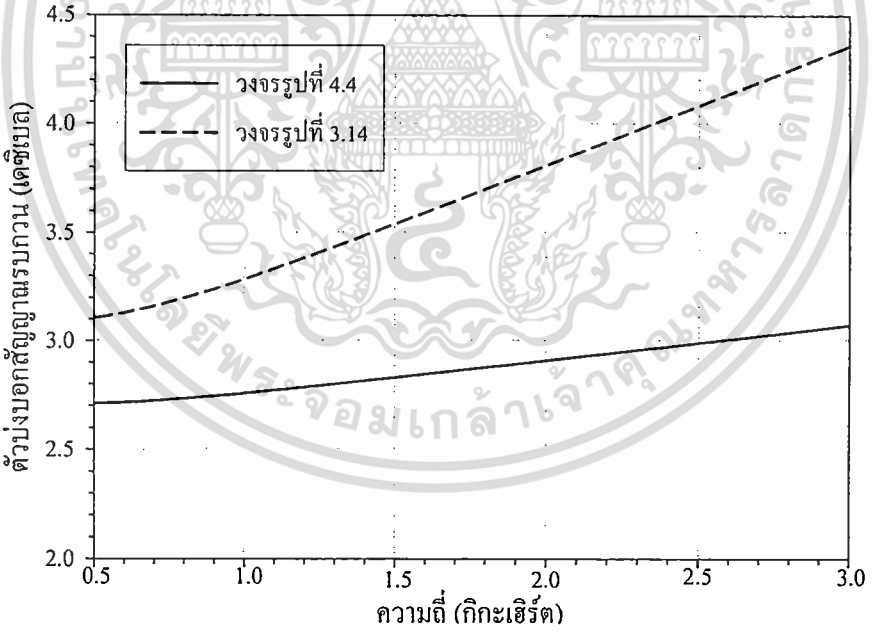
โดยที่ A_V คือ $\frac{A_2(G_{M1}R_{O1}R_F - R_{O1}) + A_3(R_{O1} + R_F)}{G_{M1}R_{O1}R_S + R_S + R_{O1} + R_F}$

จากสมการที่ (4.15) เทอมที่สองเป็นตัวบ่งบอกสัญญาณรบกวนที่เป็นผลมาจากสัญญาณรบกวนกระแสเชิงอุณหภูมิของทรานซิสเตอร์ $M_{n1\text{-}p1}$ ซึ่งสามารถถูกกำจัดได้ถ้าอัตราส่วนระหว่างอัตราขยายของซีมอสอินเวอร์เตอร์ $M_{n3\text{-}p3}$ (A_3) ต่อ $M_{n2\text{-}p2}$ (A_2) ถูกออกแบบให้เป็นไปตามสมการที่ (4.16)

$$\frac{A_3}{A_2} = 1 + \frac{R_F}{R_S} \tag{4.16}$$

4.2.5 ผลการจำลองตัวบ่งบอกสัญญาณรบกวนของวงจร

ในการหาค่าตัวบ่งบอกสัญญาณรบกวน (Noise Figure) ของวงจรขยายในรูปที่ 4.4 เราสามารถหาได้จากการจำลองการทำงานของโดยการใช้โปรแกรม HSPICE เทคโนโลยีซีมอสที่ใช้มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตรและทำงานภายใต้ไฟเลี้ยงเท่ากับ 1.2 โวลต์

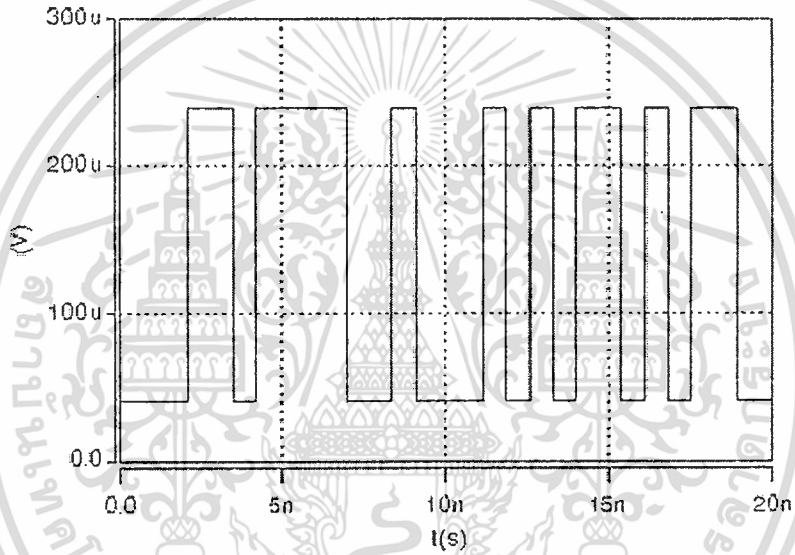


รูปที่ 4.17 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.4

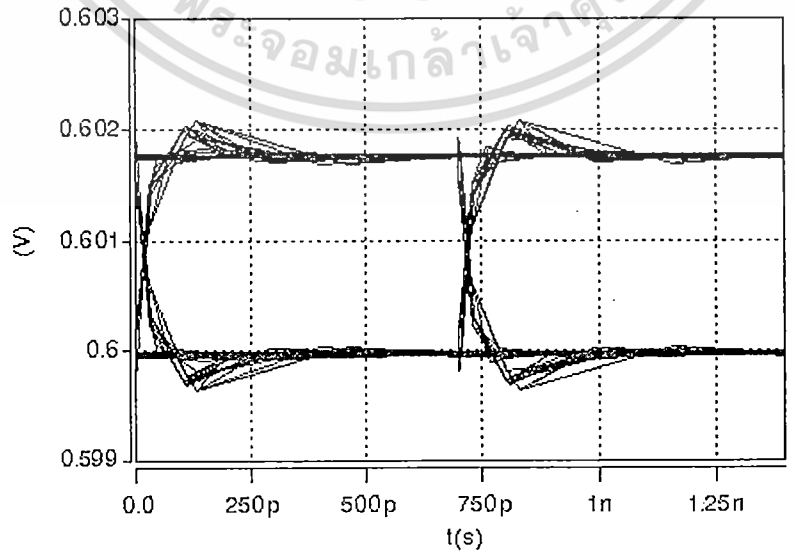
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองในรูปที่ 4.17 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.4 (เส้นทึบ) มีค่าเท่ากับ 2.56 เดซิเบลซึ่งจะเห็นว่าวงจรในรูปที่ 4.4 มีค่าตัวบ่งบอกสัญญาณรบกวนที่น้อยกว่าวงจรในรูปที่ 3.14 (เส้นประ) เท่ากับ 12 เปอร์เซ็นต์ ดังนั้นวงจรในรูปที่ 4.4 กำเนิดสัญญาณรบกวนน้อยกว่าวงจรในรูปที่ 3.14 สาเหตุที่เป็นเช่นนี้เนื่องจากวงจรในรูปที่ 4.4 ได้เพิ่มวงจรกำจัดสัญญาณรบกวนเข้ามาเพื่อลดผลของสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์อินพุต ($M_{n1\text{-}p1}$)

เราสามารถเปรียบเทียบผลของสัญญาณรบกวนเชิงอุณหภูมิในโดเมนเวลาที่เกิดขึ้นภายในวงจรรูปที่ 3.14 และวงจรรูปที่ 4.4 ได้ โดยการป้อนสัญญาณแรงดันอินพุตในลักษณะที่เป็นพัลส์แบบสุ่ม (Random Signal) ที่มีอัตราเร็วของข้อมูลเท่ากับ 1.4 กิกะบิตต่อวินาทีดังแสดงในรูปที่ 4.18 และสัญญาณรบกวนที่มีขนาดเท่ากับสัญญาณรบกวนอ้างอิงภายในวงจรทั้งสอง



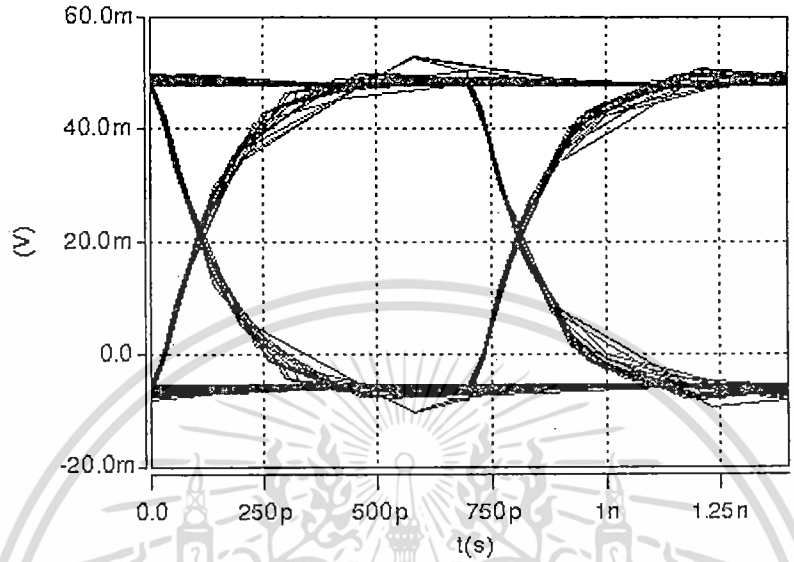
รูปที่ 4.18 สัญญาณแรงดันอินพุตที่มีลักษณะเป็นพัลส์แบบสุ่ม (1.4 กิกะบิตต่อวินาที)



รูปที่ 4.19 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 3.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.19 แสดงสัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 3.14 อายไดอะแกรมมีการเปิดแนวนอน (Horizontal Eye Opening) เท่ากับ 99 เปอร์เซ็นต์ และแนวตั้ง (Vertical Eye Opening) เท่ากับ 95.4 เปอร์เซ็นต์



รูปที่ 4.20 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.4

รูปที่ 4.20 แสดงสัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.4 อายไดอะแกรมมีการเปิดแนวนอน (Horizontal Eye Opening) เท่ากับ 96.8 เปอร์เซ็นต์ และแนวตั้ง (Vertical Eye Opening) เท่ากับ 99.2 เปอร์เซ็นต์ เราจะเห็นว่าอายไดอะแกรมของวงจรในรูปที่ 4.4 เปิดกว้างในแนวตั้งมากกว่าวงจรในรูปที่ 3.14 แสดงให้เห็นว่าสัญญาณรบกวนของวงจรในรูปที่ 4.4 มีค่าต่ำกว่าวงจรในรูปที่ 3.14

จากผลจำลองการทำงานของวงจร เราสามารถสรุปคุณสมบัติของวงจรในรูปที่ 4.4 ได้ดังตารางที่ 4.1

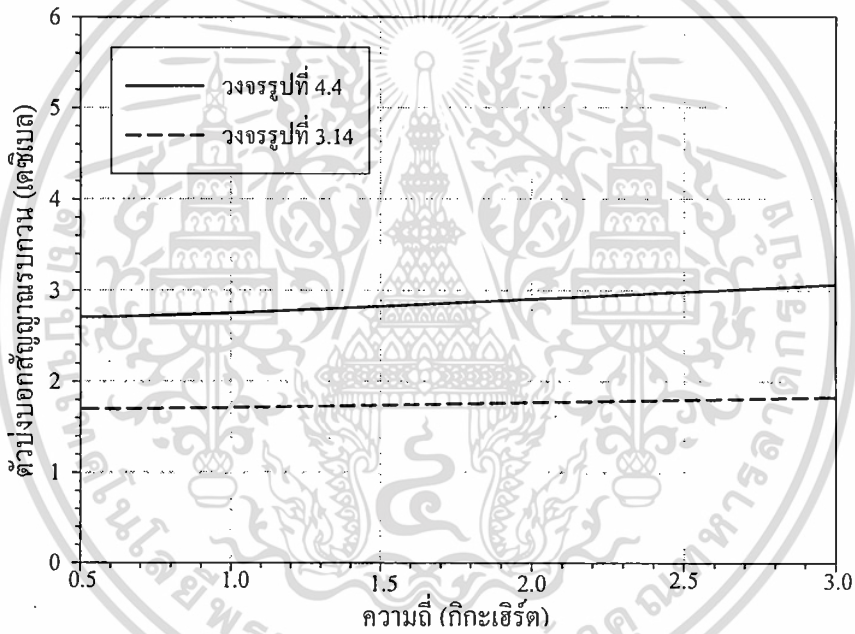
ตารางที่ 4.1 คุณสมบัติของวงจรในรูปที่ 4.4

พารามิเตอร์	ค่า
อัตราขยาย (เดซิเบล)	42.5
แบนด์วิธ (กิกะเฮิร์ต)	1.36
ตัวบ่งบอกสัญญาณรบกวน (เดซิเบล)	2.7
กำลังงานสูญเสีย (มิลลิวัตต์)	3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้เราสามารถลดสัญญาณรบกวนภายในวงจรในรูปที่ 3.14 ได้โดยการเพิ่มขนาดของมอสทรานส์ซิสเตอร์ในวงจรขยายทรานส์อิมพิแดนซ์ อย่างไรก็ตามการเพิ่มขนาดของมอสทรานส์ซิสเตอร์ทำให้กำลังงานสูญเสียของวงจรเพิ่มขึ้น โดยปกติแล้วการเพิ่มขนาดของมอสทรานส์ซิสเตอร์มีผลทำให้ค่าความนำกระแสมีค่าเพิ่มขึ้นส่งผลให้ค่าตัวบ่งบอกของสัญญาณรบกวนมีค่าลดลง (ดูสมการที่ (3.23))

เราสามารถตรวจสอบการทำงานของวงจรในรูปที่ 3.14 เปรียบเทียบกับวงจรในรูปที่ 4.4 ในกรณีที่มอสทรานส์ซิสเตอร์ M_{n1} และ M_{n1} ของวงจรที่ 3.14 มีขนาดใหญ่ขึ้นจนทำให้กำลังงานของวงจรมีค่าเท่ากับกำลังงานของวงจรในรูปที่ 4.4 และวงจรยังคงมีความต้านทานเสมือนทางด้านอินพุตเท่ากับ 50 โอห์ม รูปที่ 4.21 แสดงกราฟการเปรียบเทียบดังกล่าวและตารางที่ 4.2 แสดงคุณสมบัติของวงจรทั้งสอง



รูปที่ 4.21 ตัวบ่งบอกสัญญาณรบกวนในกรณีกำลังงานของวงจรในรูปที่ 3.14 มีค่าเท่ากับรูปที่ 4.4

ตารางที่ 4.2 คุณสมบัติของวงจรในรูปที่ 3.14 เปรียบเทียบกับรูปที่ 4.4

พารามิเตอร์	รูปที่ 3.14	รูปที่ 4.4
อัตราขยาย (เดซิเบล)	18.2	42.5
แบนด์วิธ (กิกะเฮิร์ต)	3.56	1.36
ตัวบ่งบอกสัญญาณรบกวน (เดซิเบล)	1.7	2.7
กำลังงานสูญเสีย (มิลลิวัตต์)	3.2	3.2

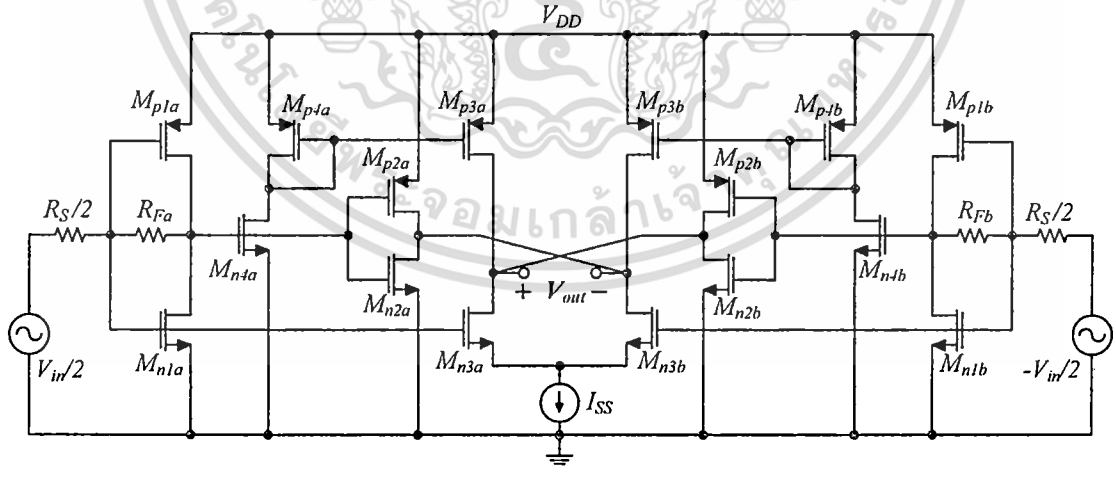
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองการทำงาน เราจะเห็นได้ว่าสัญญาณรบกวนของวงจรในรูปที่ 3.14 มีค่าลดลงเมื่อมอสทรานส์ซิสเตอร์มีขนาดใหญ่ขึ้น โดยมีค่าน้อยกว่าวงจรในรูปที่ 4.4 นอกจากนี้เราพบว่า แบนด์วิธของวงจรในรูปที่ 3.14 มีค่ามากกว่าวงจรในรูปที่ 4.4 อย่างไรก็ตามอัตราขยายของวงจรในรูปที่ 3.14 มีค่าน้อยกว่าวงจรในรูปที่ 4.4 ประมาณ 17 เท่า ซึ่งอาจส่งผลกระทบต่อการนำไปประยุกต์ใช้งานเป็นวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์

4.3 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์

รูปที่ 4.22 เป็นวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนที่ใช้วงจรสะท้อนกระแสแบบพีมอส วงจรถูกพัฒนาขึ้นจากวงจรขยายในรูปที่ 4.4 โดยมีคุณสมบัติดีในเรื่องของอัตราขยายแบนด์วิธ สัญญาณรบกวนที่ลดน้อยลงและการกำจัดสัญญาณรบกวนโหมดร่วมดี

เราสังเกตุเห็นว่าวงจรในรูปที่ 4.22 มีความคล้ายคลึงกับวงจรในรูปที่ 4.4 กล่าวคือ $M_{n1a,b}$, $M_{p1a,b}$ และ $R_{Fa,b}$ ในรูปที่ 4.22 ทำหน้าที่เป็นวงจรขยายทรานส์อิมพิแดนซ์ (คล้ายกับ M_{n1}, M_{p1} และ R_F ในรูปที่ 4.4) และ $M_{n2a,b}$, $M_{p2a,b}$ และ $M_{n3a,b}$ ทำหน้าที่เป็นวงจรกำจัดสัญญาณรบกวน (คล้ายกับ M_{n2}, M_{p2} และ M_{n3} ในรูปที่ 4.4) นอกจากนี้วงจรในรูปที่ 4.22 ได้เพิ่มวงจรสะท้อนกระแสแบบพีมอส ($M_{p3a,b}$, $M_{p4a,b}$) โดยทำหน้าที่กำจัดสัญญาณรบกวนเชิงอุณหภูมิของ $M_{n1a,b}$ และ $M_{p1a,b}$ ได้อย่างสมบูรณ์ และช่วยเพิ่มอัตราขยายของวงจรให้สูงขึ้นซึ่งจะกล่าวในรายละเอียดต่อไป

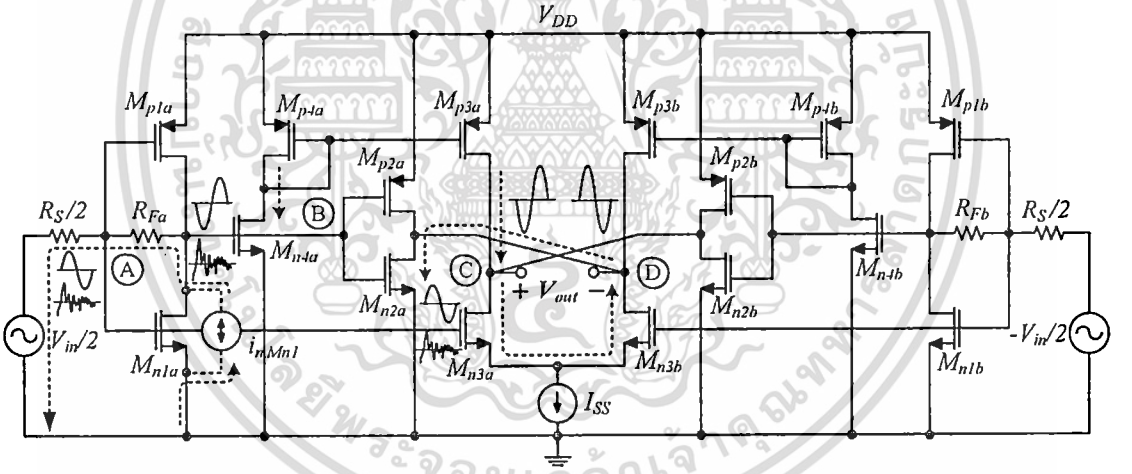


รูปที่ 4.22 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์แบบวงจรสะท้อนกระแสพีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 หลักการทำงานของวงจร

การทำงานของวงจรสามารถอธิบายได้โดยพิจารณาวงจรดังรูปที่ 4.23 เพียงครึ่งเดียว เมื่อสัญญาณอินพุต Vin /2 (สัญญาณที่เป็นรูปซายน์) ถูกป้อนเข้าวงจรขยาย สัญญาณจะถูกขยายครั้งแรกด้วยวงจรขยายทรานส์อิมพิแดนซ์ (Mn1, Mp1) ทำให้ได้สัญญาณที่มีขนาดใหญ่ขึ้นแต่มีเฟสที่กลับกันที่โหนด B ต่อมาสัญญาณที่โหนด B ถูกแปลงให้เป็นสัญญาณกระแสด้วยมอสทรานส์ซิสเตอร์ (Mn4) และถูกสะท้อนไปที่เอาต์พุตด้วยวงจรสะท้อนกระแส (Mp3, Mp4) ทำให้เกิดสัญญาณเอาต์พุตที่โหนด C นอกจากนี้สัญญาณที่โหนด B ยังถูกขยายด้วยวงจรซีมอสอินเวอร์เตอร์ (Mn2, Mp2) ทำให้เกิดสัญญาณเอาต์พุตที่โหนด D ในขณะที่สัญญาณที่โหนด A ถูกขยายด้วยมอสทรานซิสเตอร์ (Mn3) ทำให้เกิดสัญญาณเอาต์พุตที่โหนด C และ D เราสามารถสังเกตุเห็นว่าสัญญาณที่โหนด C และ D มีเฟสต่างกัน 180 องศา (ดูสัญญาณซายน์ที่โหนด C และ D) เนื่องจากสัญญาณเอาต์พุตมีลักษณะเป็นสัญญาณผลต่าง (ระหว่างโหนด C และ D) ดังนั้นสัญญาณเอาต์พุตผลต่าง Vout จึงมีขนาดใหญ่กว่าสัญญาณที่โหนด C (หรือ D) ลักษณะเช่นนี้ส่งผลให้อัตราขยายแรงดันของวงจรเพิ่มขึ้น



รูปที่ 4.23 สัญญาณประกอบการทำงานของวงจรในรูปที่ 4.22

เมื่อพิจารณาสัญญาณรบกวนของ M_{n1} ($i_{n,Mn1}$) ซึ่งไหลระหว่างขั้วเดรนและซอส สัญญาณรบกวนนี้จะไหลผ่านตัวต้านทาน R_F และ R_S ส่งผลให้เกิดสัญญาณรบกวนแรงดันที่โหนด A และ B ซึ่งมีเฟสเดียวกัน สัญญาณรบกวนแรงดันที่โหนด A จะถูกขยายด้วยมอสทรานส์ซิสเตอร์ (M_{n3}) ทำให้เกิดสัญญาณรบกวนกระแสไหลผ่านโหนด C และ D ในขณะที่สัญญาณรบกวนแรงดันที่โหนด B ถูกขยายด้วยมอสทรานส์ซิสเตอร์ (M_{n4}) ทำให้ได้สัญญาณรบกวนกระแส ซึ่งถูกสะท้อนไปที่เอาต์พุตด้วยวงจรสะท้อนกระแส (M_{p3}, M_{p4}) ทำให้เกิดสัญญาณรบกวนกระแสไหลผ่านโหนด C นอกจากนี้สัญญาณรบกวนแรงดันที่โหนด B ยังถูกขยายด้วยวงจรซีมอสอินเวอร์เตอร์ (M_{n2}, M_{p2}) ทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้เกิดสัญญาณรบกวนกระแสไหลผ่านโหนด D เราสังเกตุเห็นว่าสัญญาณรบกวนกระแสที่ไหลผ่านโหนด C มีเฟสตรงกันข้ามกัน ดังนั้นสัญญาณรบกวนที่เกิดจากมอสทรานส์ซิสเตอร์ M_{n1} ที่ปรากฏที่โหนด C สามารถถูกกำจัดหมดไปได้หากสัญญาณรบกวนกระแสมีขนาดเท่ากัน นอกจากนี้สัญญาณรบกวนที่โหนด D ก็สามารถถูกกำจัดได้เช่นเดียวกัน คำอธิบายข้างต้นสามารถใช้ได้กับสัญญาณรบกวนเชิงอุณหภูมิในช่องทางเดินกระแสของทรานซิสเตอร์ M_{p1} ซึ่งสามารถถูกกำจัดได้เช่นเดียวกัน

เป็นที่น่าสังเกตุว่าแม้สัญญาณรบกวนจากวงจรกำจัดสัญญาณรบกวนจะถูกรวมเข้าเป็นสัญญาณรบกวนภายในวงจรด้วย อย่างไรก็ตามสัญญาณรบกวนจากวงจรกำจัดสัญญาณรบกวนมีค่าน้อยมากเมื่อเทียบกับสัญญาณรบกวนที่มาจาก $M_{n1a,b}$, $M_{p1a,b}$ และ $R_{Fa,b}$ สาเหตุที่เป็นเช่นนี้เนื่องจากสัญญาณรบกวนจากวงจรกำจัดสัญญาณรบกวนถูกหารด้วยอัตราขยายที่มีค่ามากเมื่อถูกถ่ายโอนมาที่อินพุตของวงจร

4.3.2 การวิเคราะห์วงจรเสมือนสัญญาณขนาดเล็กของวงจร

จากรูปที่ 4.22 เราสามารถวิเคราะห์วงจรเสมือนสัญญาณขนาดเล็กแบบครึ่งวงจรได้ดังรูปที่ 4.24 และสามารถหาอัตราขยายสัญญาณของวงจรได้ดังสมการที่ (4.17)

$$\frac{v_{out}}{v_{in}} = -\frac{2R_{O2}R_{O3}\left[\left(g_{mM_{n4}}g_{mM_{P3}}g_{mM_{P4}}^{-1}+G_{M2}\right)\left(G_{M1}R_F-1\right)R_{O1}+\left(R_{O1}+R_F\right)g_{mM_{n3}}\right]}{\left(R_{O2}+R_{O3}\right)\left[2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right]} \tag{4.17}$$

โดยที่ G_{Mi} คือ $g_{mMni}+g_{mMpi}$

R_{Oi} คือ $r_{oMni}\,//\,r_{oMpi}$

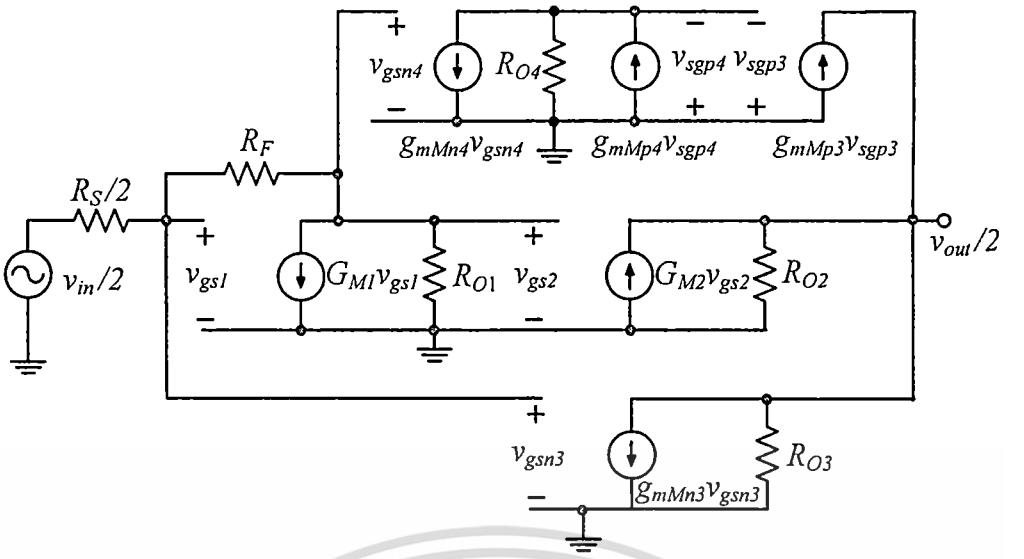
i คือ 1, 2 และ 3

ความต้านทานทางด้านอินพุต (R_{in}) และความต้านทานทางด้านเอาต์พุต (R_{out}) ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์แบบวงจรสะท้อนกระแสพีมอสสามารถแสดงได้ดังสมการที่ (4.18) และ (4.19) ตามลำดับ

$$R_{in} = \frac{2\left(R_{O1}+R_F\right)}{G_{M1}R_{O1}+1} \tag{4.18}$$

$$R_{out} = \frac{2R_{O2}R_{O3}}{R_{O2}+R_{O3}} \tag{4.19}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.24 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.22

จากรูปที่ 4.24 เมื่อเราพิจารณาผลของตัวเก็บประจุแฝงต่างๆ เราสามารถวิเคราะห์อัตราขยายของวงจรได้ดังสมการที่ (4.20)

$$\frac{v_{out}}{v_{in}} = -\frac{2R_{O2}R_{O3}\left[g_{mM_{n3}}\left(g_{mM_{p4}}+sC_3\right)\left(R_F+R_{O1}+sC_2R_FR_{O1}\right)+R_{O1}\left(G_{M1}R_F-1\right)\left(g_{mM_{n3}}g_{mM_{p3}}+G_{M2}\left(g_{mM_{p4}}+sC_3\right)\right)\right]}{\left(R_{O2}+R_{O3}\right)\left(g_{mM_{p4}}+sC_3\right)\left(1+sC_4R_L\right)\left[R_S+R_F\left(1+sC_2R_{O1}\right)\left(2+sC_1R_S\right)+R_{O1}\left(2+G_{M1}R_S+sC_1R_S+sC_2R_S\right)\right]} \quad (4.20)$$

โดยที่ C_1 คือ $C_{gs(Mn1)}+C_{gs(Mp1)}+(C_{gd(Mn1)}+C_{gd(Mp1)})(1+G_{M1}R_{OZ})+C_{gs(Mn3)}+C_{gd(Mn3)}(1+g_{mMn3}R_{out}/2)$

C_2 คือ $C_{gd(Mn1)}+C_{gd(Mp1)}+C_{gs(Mn2)}+C_{gs(Mp2)}+C_{gs(Mn4)}+C_{gd(Mn4)}(1+g_{mMn4}/g_{mMp4})+$
$C_{db(Mn1)}+C_{db(Mp1)}+(C_{gd(Mn2)}+C_{gd(Mp2)})(1+G_{M2}R_{out}/2)$

C_3 คือ $C_{gd(Mn4)}+C_{db(Mn4)}+C_{db(Mp4)}+C_{gs(Mp3)}+C_{gs(Mp4)}+C_{gd(Mp3)}(1+g_{mMp3}R_{out}/2)$

C_4 คือ $C_{gd(Mn3)}+C_{gd(Mp3)}+C_{gd(Mn2)}+C_{gd(Mp2)}+C_{db(Mn2)}+C_{db(Mp2)}+C_{db(Mn3)}+C_{db(Mp3)}$

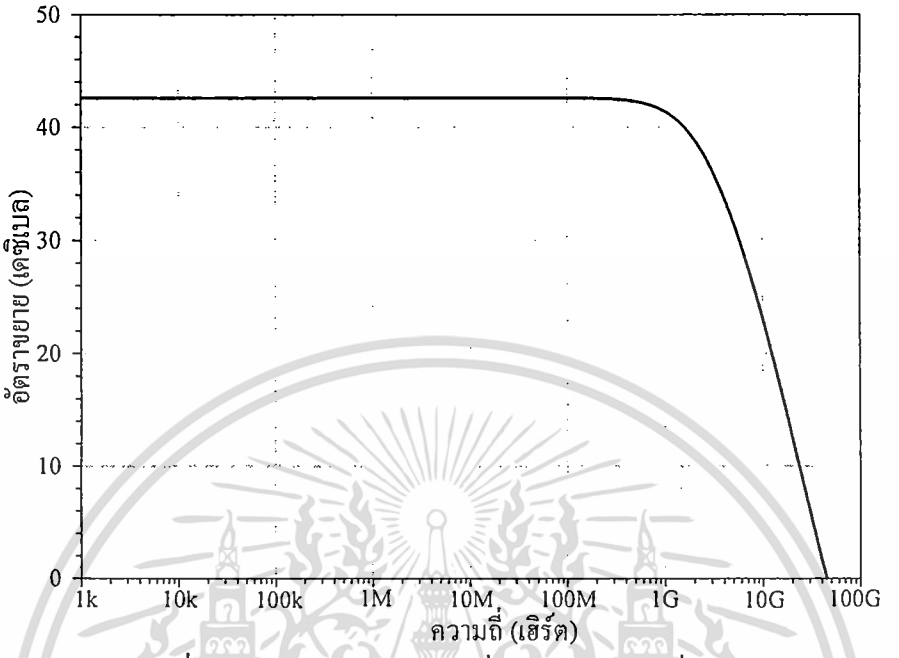
R_{OZ} คือ $R_{O1}(R_S+2R_F)/(2R_F+R_S+R_{O1}(2+G_{M1}R_S))$

4.3.3 ผลการจำลองผลตอบสนองความถี่ของวงจร

เพื่อตรวจสอบการทำงานของวงจรในรูปที่ 4.22 วิทยานิพนธ์ฉบับนี้ได้ทำการจำลองการทำงานของวงจรโดยอาศัยโปรแกรม HSPICE โดยใช้เทคโนโลยีแบบซีมอสที่มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตร และใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.2 โวลต์ เนื่องจากวงจรขยายภาคแรกรับสัญญาณจากหัวอ่านผ่านทางสายส่งที่มีค่าความต้านทานเท่ากับ 50 โอห์ม วงจรจึงถูกออกแบบให้มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

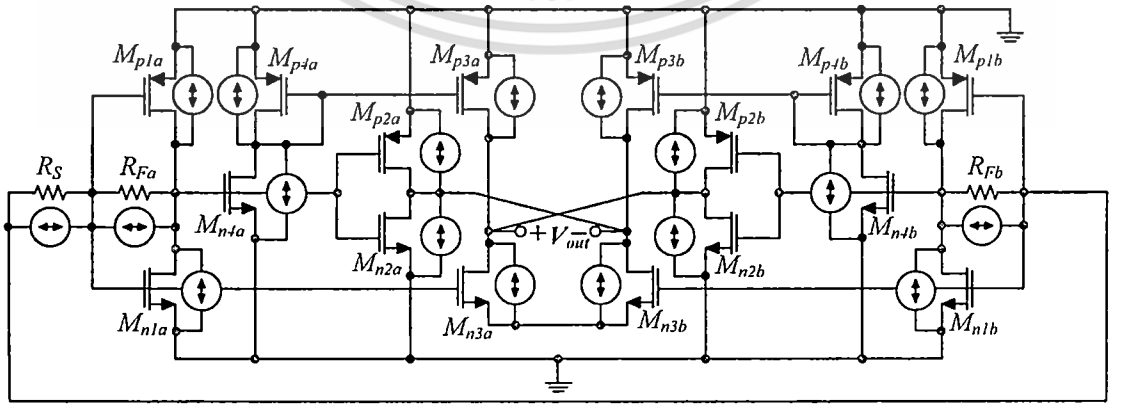
ความต้านทานเสมือนทางด้านอินพุตสมพงษ์กับความต้านทานของสายส่งเพื่อให้วงจรสามารถรับกำลังงานถ่ายโอนได้สูงสุดโดยให้มีการสะท้อนของสัญญาณต่ำที่สุด



รูปที่ 4.25 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.22

รูปที่ 4.25 แสดงผลตอบสนองความถี่ของวงจร จากรูปเราพบว่าอัตราขยายแรงดันมีค่าเท่ากับ 42.6 เดซิเบล และมีแบนด์วิดธ์เท่ากับ 1.72 กิกะเฮิร์ต เราจะเห็นได้ว่าวงจรมีอัตราขยายที่สูง เนื่องจากวงจรถูกออกแบบให้มีความต้านทานเอาต์พุตที่สูงและเอาต์พุตมีลักษณะเป็นสัญญาณผลต่าง สัญญาณมีลักษณะเสริมกันทำให้สัญญาณเอาต์พุตมีขนาดใหญ่

4.3.4 การวิเคราะห์สัญญาณรบกวนของวงจร



รูปที่ 4.26 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.26 แสดงสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอุปกรณ์แต่ละตัวของวงจรในรูปที่ 4.22 จากรูปเราสามารถวิเคราะห์สัญญาณรบกวนได้ในทำนองเดียวกับการวิเคราะห์สัญญาณรบกวนของวงจรขยายในหัวข้อที่ 4.2.4 กล่าวคือเราจะพิจารณาสัญญาณรบกวนย่อยที่เอาต์พุตของอุปกรณ์ภายในวงจรทีละตัว สัญญาณรบกวนที่เอาต์พุตมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยดังกล่าว และตัวบ่งบอกสัญญาณรบกวน (Noise Figure) มีค่าดังแสดงได้ในสมการที่ (4.21)

$$NF = 1 + R_F K_6 \left[K_1 K_2 R_{O1} + K_3\right]^2 + \alpha\gamma G_{M1} R_{O1}^2 K_6 \left[K_1 K_4 - K_3\right]^2 + \alpha\gamma \left(G_{M2} + G_{M3}\right) K_5 K_6 g_{mM_{p4}}^2 + \alpha\gamma G_{M4} K_5 K_6 g_{mM_{p3}}^2 \tag{4.21}$$

โดยที่ K_1 คือ $g_{mM_{n4}} g_{mM_{p3}} + G_{M2} g_{mM_{p4}}$

K_2 คือ $2 + G_{M1} R_S$

K_3 คือ $g_{mM_{n3}} g_{mM_{p4}} R_S$

K_4 คือ $2R_F + R_S$

K_5 คือ $\left[2R_F + R_S + R_{O1}\left(2 + G_{M1} R_S\right)\right]^2$

K_6 คือ $\left[2R_S\left\{K_1 R_{O1}\left(-1 + G_{M1} R_F\right) + g_{mM_{n3}} g_{mM_{p4}}\left(R_F + R_{O1}\right)\right\}^2\right]^{-1}$

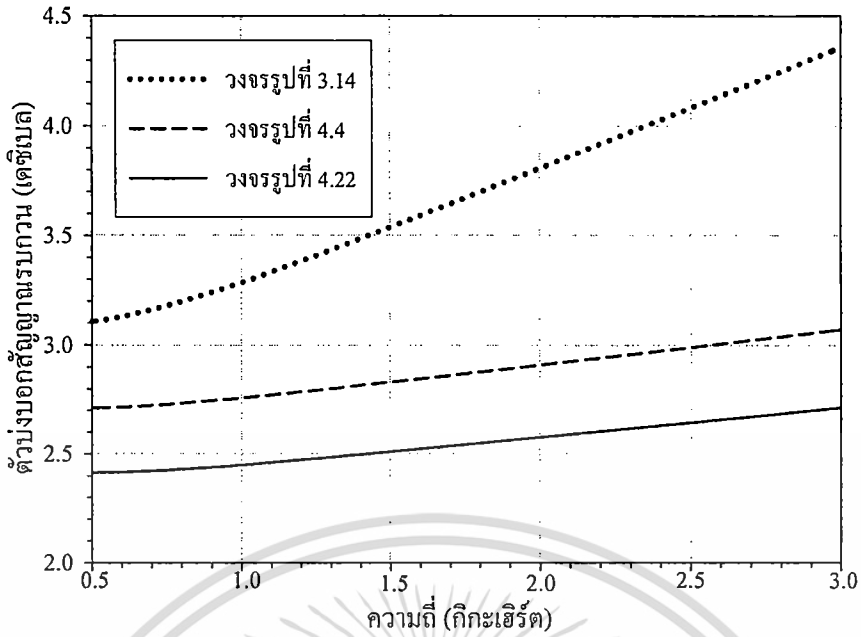
จากสมการที่ (4.21) เราสังเกตุเห็นว่าเทอมที่สามเป็นผลจากสัญญาณรบกวนกระแสเชิงอุณหภูมิในช่องทางเดินกระแสของทรานซิสเตอร์ $M_{n1\text{-}p1}$ ซึ่งสามารถถูกกำจัดได้ถ้าเราออกแบบวงจรให้เป็นไปตามเงื่อนไขดังสมการที่ (4.22)

$$\frac{g_{mM_{n3}} g_{mM_{p4}}}{g_{mM_{n4}} g_{mM_{p3}} + G_{M2} g_{mM_{p4}}} = \frac{2R_F}{R_S} + 1 \tag{4.22}$$

4.3.5 ผลการจำลองตัวบ่งบอกสัญญาณรบกวนของวงจร

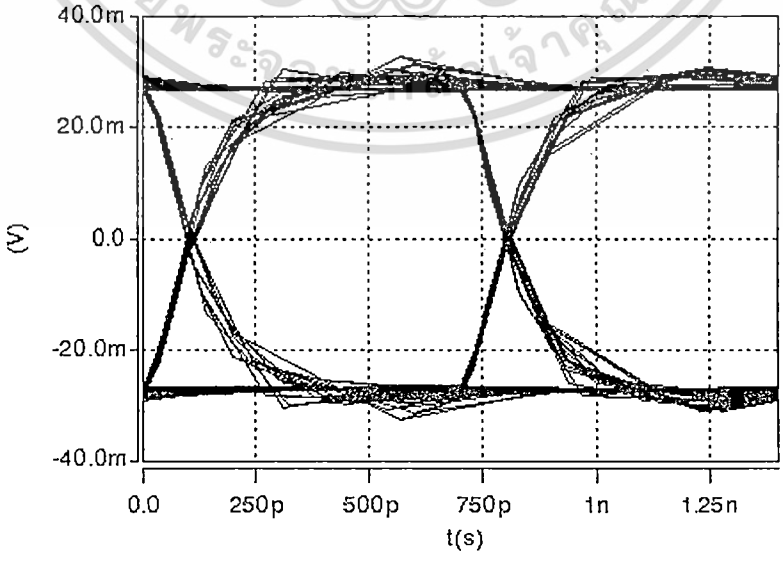
การหาค่าตัวบ่งบอกสัญญาณรบกวน (Noise Figure) ของวงจรขยายในรูปที่ 4.22 สามารถทำได้จากการจำลองการทำงานของวงจรโดยการใช้โปรแกรม HSPICE วิทยานิพนธ์ฉบับนี้ใช้เทคโนโลยีซีมอสที่มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตรและทำงานภายใต้ไฟเลี้ยงเท่ากับ 1.2 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.27 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.22

รูปที่ 4.27 แสดงตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.22 จากรูปเราพบว่าตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.22 (เส้นทึบ) มีค่าเท่ากับ 2.42 เดซิเบล เราจะเห็นว่าวงจรในรูปที่ 4.22 มีค่าตัวบ่งบอกสัญญาณรบกวนที่ต่ำกว่าวงจรในรูปที่ 4.4 (เส้นประ) และวงจรในรูปที่ 3.14 (เส้นจุด) ดังนั้นวงจรในรูปที่ 4.22 ให้กำเนิดสัญญาณรบกวนภายในวงจรที่น้อยกว่าวงจรทั้งสอง สาเหตุที่เป็นเช่นนี้เนื่องจากวงจรในรูปที่ 4.22 ได้เพิ่มวงจรกำจัดสัญญาณรบกวนเพื่อลดผลของสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์อินพุต ($M_{n1a,b}$ และ $M_{p1a,b}$) และยังได้เพิ่มวงจรสะท้อนกระแสแบบพีมอสเพื่อกำจัดสัญญาณรบกวนที่เอาต์พุต ได้อย่างสมบูรณ์



รูปที่ 4.28 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.28 แสดงสัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.22 โดยการป้อนสัญญาณแรงดันอินพุตที่เป็นพัลส์แบบสุ่ม (Random Signal) และสัญญาณรบกวนในลักษณะเดียวกับที่ได้กล่าวไว้ข้างต้น อายไดอะแกรมมีการเปิดแนวนอน (Horizontal Eye Opening) เท่ากับ 97.6 เปอร์เซ็นต์ และแนวตั้ง (Vertical Eye Opening) เท่ากับ 98.1เปอร์เซ็นต์ เราจะเห็นว่าอายไดอะแกรมของวงจรในรูปที่ 4.22 เปิดกว้างในแนวตั้งมากกว่าวงจรในรูปที่ 3.14 (ดูรูปที่ 4.19) แสดงให้เห็นว่าสัญญาณรบกวนของวงจรในรูปที่ 4.22 มีค่าต่ำกว่าวงจรในรูปที่ 3.14

จากผลจำลองการทำงานของวงจร เราสามารถสรุปคุณสมบัติของวงจรในรูปที่ 4.22 ได้ดังตารางที่ 4.3

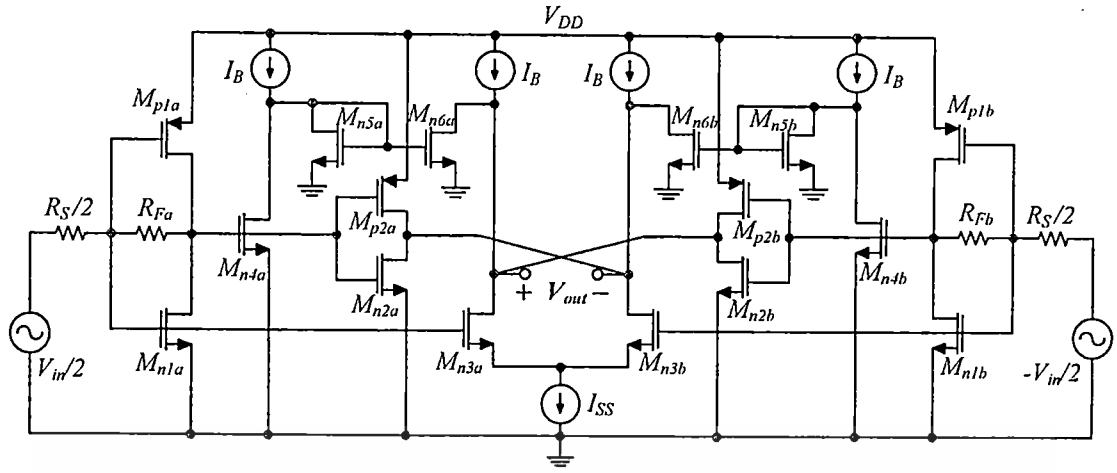
ตารางที่ 4.3 คุณสมบัติของวงจรในรูปที่ 4.22

พารามิเตอร์	ค่า
อัตราขยาย (เดซิเบล)	42.6
แบนด์วิธ (กิกะเฮิร์ต)	1.72
ตัวบ่งบอกสัญญาณรบกวน (เดซิเบล)	2.42
กำลังงานสูญเสีย (มิลลิวัตต์)	12

เป็นที่น่าสังเกตุว่าวงจรในรูปที่ 4.22 ใช้วงจรสะท้อนกระแสที่สร้างจากพีมอส (M_{p3a}-M_{p4a} และ M_{p3b}-M_{p4b}) ซึ่งเป็นที่ทราบกันว่าพีมอสมีความสามารถในการตอบสนองต่อสัญญาณความถี่สูงที่ค่อนข้างจำกัดเนื่องจากความคล่องตัวของโฮลที่มีค่าน้อย เพื่อช่วยให้การทำงานของวงจรดียิ่งขึ้น วิทยานิพนธ์ฉบับนี้จึงได้พัฒนาวงจรในรูปที่ 4.22 โดยเปลี่ยนวงจรวงจรสะท้อนกระแสที่สร้างจากพีมอสเป็นเอ็นมอส

รูปที่ 4.29 แสดงวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนที่ใช้วงจรสะท้อนกระแสเอ็นมอส วงจรมีลักษณะคล้ายคลึงกับวงจรในรูปที่ 4.22 ข้อแตกต่างระหว่างวงจรในรูปที่ 4.29 และ 4.22 คือ วงจรสะท้อนกระแสแบบเอ็นมอส (M_{n5a}-M_{n6a} และ M_{n5b}-M_{n6b}) ถูกนำมาใช้งานแทนที่วงจรสะท้อนกระแสแบบพีมอส วงจรสะท้อนกระแสแบบเอ็นมอสถูกนำมาใช้งานเนื่องจากวงจรสามารถตอบสนองต่อความถี่ได้ดีอันเป็นผลจากความคล่องตัวของอิเล็กตรอนที่มีค่ามาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.29 วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์แบบวงจรสะท้อนกระแสเอ็นมอส

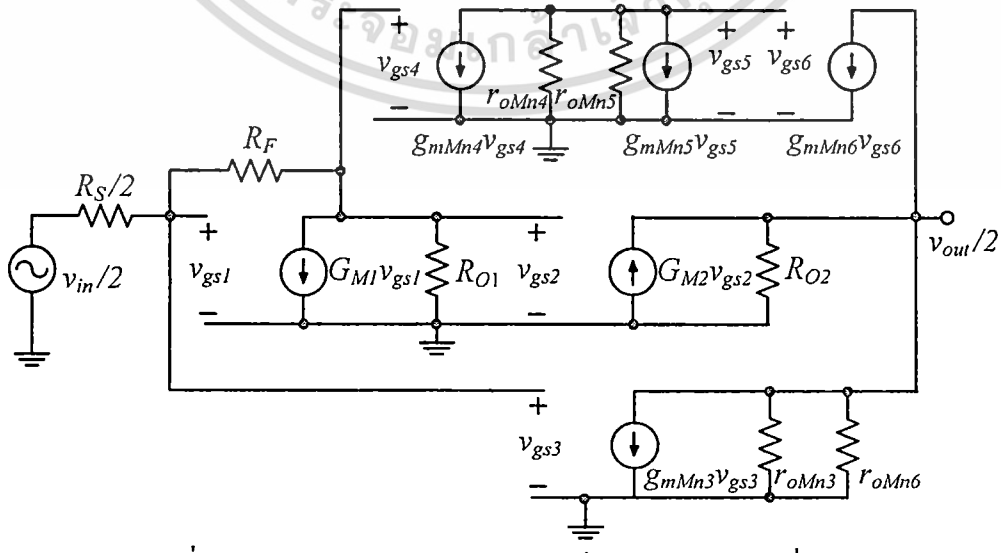
การทำงานของวงจรในรูปที่ 4.29 สามารถอธิบายได้ทำนองเดียวกับวงจรในรูปที่ 4.22 รูปที่ 4.30 แสดงวงจรเสมือนสัญญาณขนาดเล็ก จากรูปเราสามารถหาอัตราขยายสัญญาณของวงจรได้ดังนี้

$$\frac{v_{out}}{v_{in}} \approx -\frac{R_{out}\left[\left(g_{mM_{n4}}g_{mM_{n6}}g_{mM_{n5}}^{-1}+G_{M2}\right)\left(G_{M1}R_F-1\right)R_{O1}+\left(R_F+R_{O1}\right)g_{mM_{n3}}\right]}{\left[2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right]} \tag{4.23}$$

โดยที่ G_{Mi} คือ $g_{mMni}+g_{mMpi}$

R_{Oi} คือ $r_{oMni} // r_{oMpi}$

i คือ 1, 2 และ 3



รูปที่ 4.30 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณารวมผลของตัวเก็บประจุแฝง เราสามารถวิเคราะห์อัตราขยายของวงจรได้ดังสมการที่ (4.24)

$$\frac{v_{out}}{v_{in}} = -\frac{R_{out}\left[g_{mM_{n3}}\left(g_{mM_{n5}}+sC_3\right)\left(R_F+R_{O1}+sC_2R_FR_{O1}\right)+R_{O1}\left(G_{M1}R_F\text{-}1\right)\left(g_{mM_{n4}}g_{mM_{n6}}+G_{M2}\left(g_{mM_{n5}}+sC_3\right)\right)\right]}{\left(g_{mM_{n5}}+sC_3\right)\left(1+sC_4R_L\right)\left[R_S+R_F\left(1+sC_2R_{O1}\right)\left(2+sC_1R_S\right)+R_{O1}\left(2+G_{M1}R_S+sC_1R_S+sC_2R_S\right)\right]} \tag{4.24}$$

โดยที่ C_1 คือ $C_{gs(Mn1)}+C_{gs(Mp1)}+(C_{gd(Mn1)}+C_{gd(Mp1)})(1+G_{M1}R_{OZ})+C_{gs(Mn3)}+C_{gd(Mn3)}(1+g_{mMn3}R_{out}/2)$

C_2 คือ $C_{gd(Mn1)}+C_{gd(Mp1)}+C_{gs(Mn2)}+C_{gs(Mp2)}+C_{gs(Mn4)}+C_{gd(Mn4)}(1+g_{mMn4}/g_{mMn5})+C_{db(Mn1)}+C_{db(Mp1)}$
$+(C_{gd(Mn2)}+C_{gd(Mp2)})(1+G_{M2}R_{out}/2)$

C_3 คือ $C_{gd(Mn4)}+C_{db(Mn4)}+C_{db(Mn5)}+C_{gs(Mn6)}+C_{gs(Mn5)}+C_{gd(Mn6)}(1+g_{mMn6}R_{out}/2)$

C_4 คือ $C_{gd(Mn3)}+C_{gd(Mn6)}+C_{gd(Mn2)}+C_{gd(Mp2)}+C_{db(Mn2)}+C_{db(Mp2)}+C_{db(Mn3)}+C_{db(Mn6)}$

R_{OZ} คือ $R_{O1}(R_S+2R_F)/(2R_F+R_S+R_{O1}(2+G_{M1}R_S)$

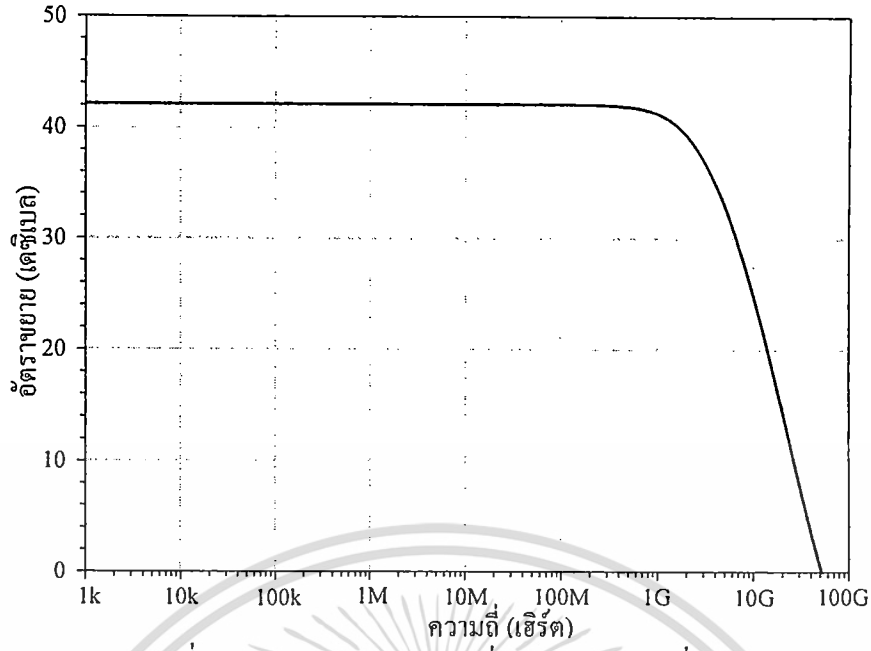
ความต้านทานทางด้านอินพุต (R_{in}) และความต้านทานทางด้านเอาต์พุต (R_{out}) ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์แบบวงจรสะท้อนกระแสเอ็นมอสสามารถแสดงได้ดังสมการที่ (4.25) และ (4.26) ตามลำดับ

$$R_{in} = \frac{2\left(R_{O1}+R_F\right)}{G_{M1}R_{O1}+1} \tag{4.25}$$

$$R_{out} = \frac{2R_{O2}r_{OM_{N3}}r_{OM_{N6}}}{R_{O2}\left(r_{OM_{N3}}+r_{OM_{N6}}\right)+r_{OM_{N3}}r_{OM_{N6}}} \tag{4.26}$$

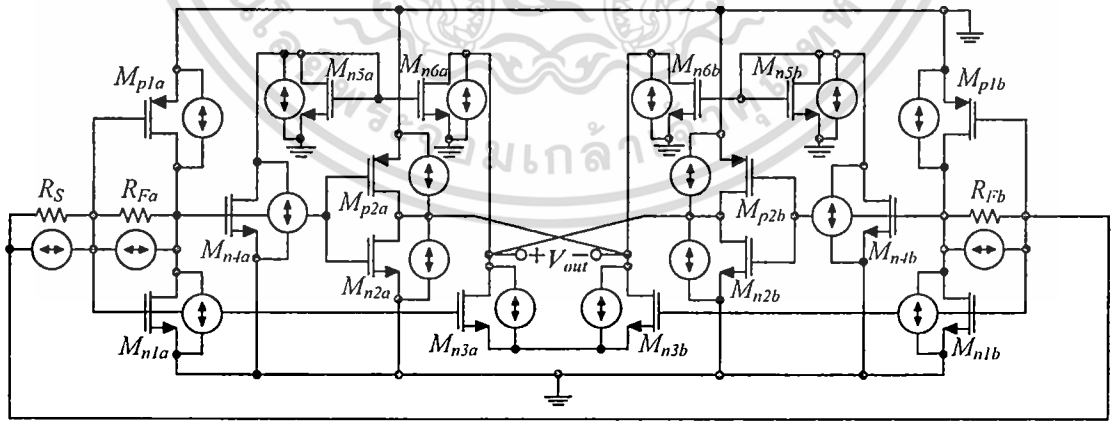
เพื่อตรวจสอบการทำงานของวงจรในรูปที่ 4.29 วิทยานิพนธ์ฉบับนี้ได้ทำการจำลองการทำงานของวงจรโดยอาศัยโปรแกรม HSPICE โดยใช้เทคโนโลยีแบบซีมอสที่มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตร และใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.2 โวลต์ เนื่องจากวงจรขยายภาคแรกรับสัญญาณจากหัวอ่านผ่านทางสายส่งที่มีค่าความต้านทานเท่ากับ 50 โอห์ม วงจรจึงถูกออกแบบให้มีความต้านทานเสมือนทางด้านอินพุตสมพงษ์กับความต้านทานของสายส่งเพื่อให้วงจรสามารถรับกำลังงานถ่ายโอนได้สูงสุดโดยให้มีการสะท้อนของสัญญาณต่ำที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.31 ผลตอบสนองความถี่ของวงจรในรูปที่ 4.29

รูปที่ 4.31 แสดงผลตอบสนองความถี่ของวงจรในรูปที่ 4.29 จากรูปวงจรให้อัตราขยายแรงดันเท่ากับ 42.1 เดซิเบล และแบนด์วิดธ์เท่ากับ 2 กิกะเฮิร์ต เราจะเห็นได้ว่าวงจรมีอัตราขยายที่สูงเนื่องจากวงจรถูกออกแบบให้มีความต้านทานเอาต์พุตที่สูงและเอาต์พุตมีลักษณะเป็นสัญญาณผลต่าง สัญญาณมีลักษณะเสริมกันทำให้สัญญาณเอาต์พุตมีขนาดใหญ่ นอกจากนี้วงจรยังมีแบนด์วิดธ์กว้างเนื่องจากภายในวงจรส่วนใหญ่ประกอบด้วยเอ็นมอสทรานส์ซิสเตอร์ซึ่งมีความคล่องตัวของอิเล็กตรอนที่มีค่ามากทำให้วงจรสามารถตอบสนองต่อความถี่สูงได้ดี



รูปที่ 4.32 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถวิเคราะห์หาตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.29 โดยการพิจารณาสัญญาณรบกวนของอุปกรณ์ทุกๆ ตัวดังแสดงในรูปที่ 4.32 ซึ่งมีค่าเท่ากับ

$$NF = 1 + R_F K_6 \left[K_1 K_2 R_{O1} + K_3\right]^2 + \alpha\gamma G_{M1} R_{O1}^2 K_6 \left[K_1 K_4 - K_3\right]^2 + \alpha\gamma \left(G_{M2} + g_{mM_{n3}} + g_{mM_{n6}}\right) K_5 K_6 g_{mM_{n5}}^2 + \alpha\gamma \left(g_{mM_{n4}} + g_{mM_{n5}}\right) K_5 K_6 g_{mM_{n6}}^2 \quad (4.27)$$

โดยที่ K_1 คือ $g_{mM_{n4}} g_{mM_{n6}} + G_{M2} g_{mM_{n5}}$

K_2 คือ $2 + G_{M1} R_S$

K_3 คือ $g_{mM_{n3}} g_{mM_{n5}} R_S$

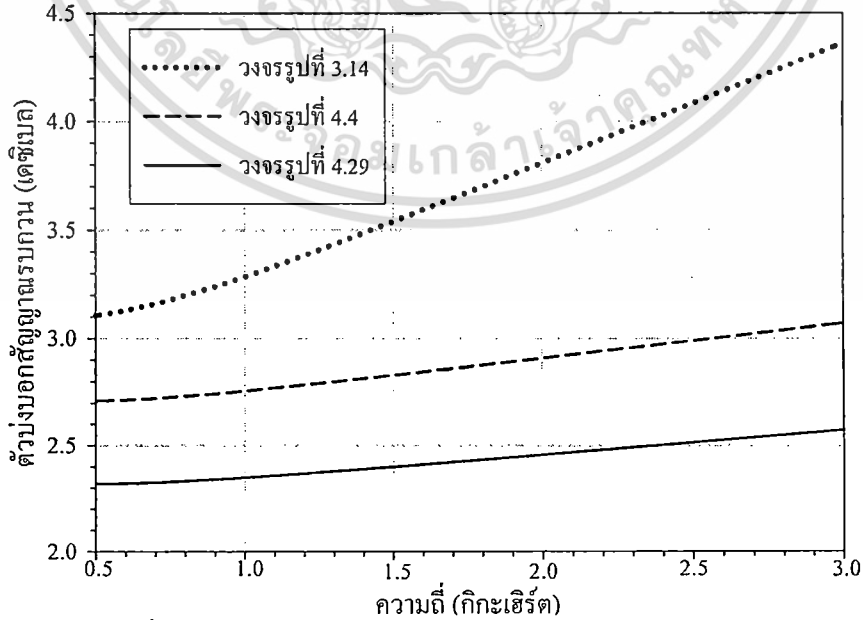
K_4 คือ $2R_F + R_S$

K_5 คือ $\left[2R_F + R_S + R_{O1}\left(2 + G_{M1} R_S\right)\right]^2$

K_6 คือ $\left[2R_S \left\{K_1 R_{O1}\left(-1 + G_{M1} R_F\right) + g_{mM_{n3}} g_{mM_{n5}} \left(R_F + R_{O1}\right)\right\}^2\right]^{-1}$

จากสมการที่ (4.27) เราสังเกตุเห็นว่าเทอมที่สามเป็นผลจากสัญญาณรบกวนเชิงอุณหภูมิในช่องทางเดินกระแสของทรานซิสเตอร์ $M_{n1\text{-}p1}$ ซึ่งสามารถถูกกำจัดได้ถ้าเราออกแบบวงจรให้เป็นไปตามเงื่อนไขดังสมการที่ (4.28)

$$\frac{g_{mM_{n3}} g_{mM_{n5}}}{g_{mM_{n4}} g_{mM_{n6}} + G_{M2} g_{mM_{n5}}} = \frac{2R_F}{R_S} + 1 \quad (4.28)$$

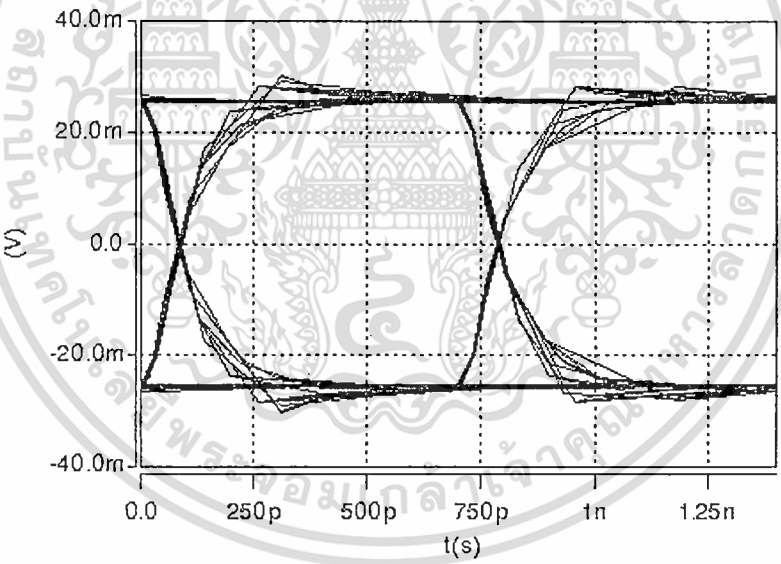


รูปที่ 4.33 ตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.33 แสดงตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.29 จากรูปเราพบว่าตัวบ่งบอกสัญญาณรบกวนของวงจรในรูปที่ 4.29 (เส้นทึบ) มีค่าประมาณ 2.32 เดซิเบล เราจะเห็นว่าวงจรในรูปที่ 4.29 มีค่าตัวบ่งบอกสัญญาณรบกวนที่ต่ำกว่าวงจรในรูปที่ 4.4 (เส้นประ) และวงจรในรูปที่ 3.14 (เส้นจุด) ดังนั้นวงจรในรูปที่ 4.29 กำเนิดสัญญาณรบกวนภายในวงจรที่น้อยกว่าวงจรทั้งสอง สาเหตุที่เป็นเช่นนี้เนื่องจากวงจรในรูปที่ 4.29 ได้เพิ่มวงจรกำจัดสัญญาณรบกวนเพื่อลดผลของสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์อินพุต ($M_{n1a,b}$ และ $M_{p1a,b}$) และได้เพิ่มวงจรสะท้อนกระแสแบบเอ็นมอสเพื่อกำจัดสัญญาณรบกวนที่เอาต์พุต ได้อย่างสมบูรณ์

รูปที่ 4.34 แสดงสัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.29 โดยการป้อนสัญญาณแรงดันอินพุตที่เป็นพัลส์แบบสุ่ม (Random Signal) และสัญญาณรบกวนในลักษณะเดียวกับที่ได้กล่าวไว้ข้างต้น อายไดอะแกรมมีการเปิดแนวนอน (Horizontal Eye Opening) เท่ากับ 98.6 เปอร์เซ็นต์ และแนวตั้ง (Vertical Eye Opening) เท่ากับ 99.3 เปอร์เซ็นต์ เราจะเห็นว่าอายไดอะแกรมของวงจรในรูปที่ 4.29 เปิดกว้างในแนวตั้งมากกว่าวงจรในรูปที่ 3.14 (ดูรูปที่ 4.19) แสดงให้เห็นว่าสัญญาณรบกวนของวงจรในรูปที่ 4.29 มีค่าต่ำกว่าวงจรในรูปที่ 3.14



รูปที่ 4.34 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรในรูปที่ 4.29

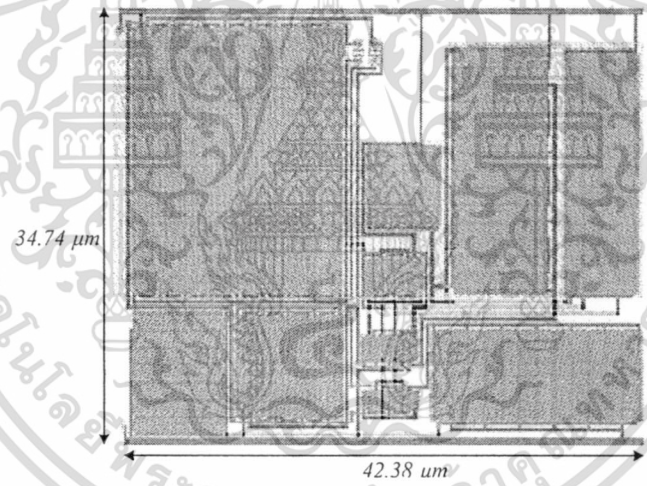
จากผลจำลองการทำงานของวงจร เราสามารถสรุปคุณสมบัติของวงจรในรูปที่ 4.29 ได้ดังตารางที่ 4.4 จากตารางเราจะเห็นได้ว่าวงจรในรูปที่ 4.29 มีแบนด์วิธเพิ่มขึ้น เนื่องจากผลของวงจรสะท้อนกระแสที่ทำออกแบบเป็นแบบเอ็นมอสซึ่งมค่าความคล่องตัวของอิเล็กตรอนมาก นอกจากนี้ค่าตัวบ่งบอกสัญญาณรบกวนยังมีค่าลดลงเนื่องจากสัญญาณรบกวนบางส่วนได้ถูกกำจัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 คุณสมบัติของวงจรในรูปที่ 4.29

พารามิเตอร์	รูปที่ 4.29
อัตราขยาย (เดซิเบล)	42.1
แบนด์วิธ (กิกะเฮิร์ต)	2
ตัวบ่งบอกสัญญาณรบกวน (เดซิเบล)	2.32
กำลังงานสูญเสีย (มิลลิวัตต์)	13

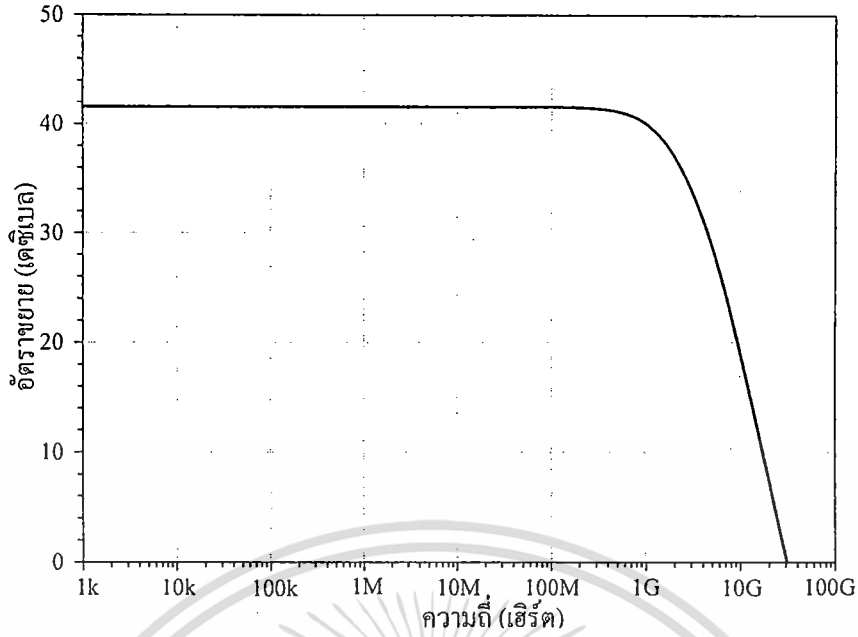
วิทยานิพนธ์ฉบับนี้ได้ทำการเลย์เอาต์วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์แบบวงจรสะท้อนกระแสเอ็นมอสในรูปที่ 4.29 ได้ดังแสดงในรูปที่ 4.35 จากนั้นได้ทำการจำลองเพื่อตรวจสอบการทำงาน (Post Simulation) ของวงจรอีกครั้งหนึ่ง โดยเทคโนโลยีที่ใช้เป็นเทคโนโลยีแบบซีมอสที่มีขนาดความยาวเท่ากับ 0.13 ไมโครเมตร วงจรทำงานโดยใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.2 โวลต์



รูปที่ 4.35 เลย์เอาต์ของวงจรในรูปที่ 4.29

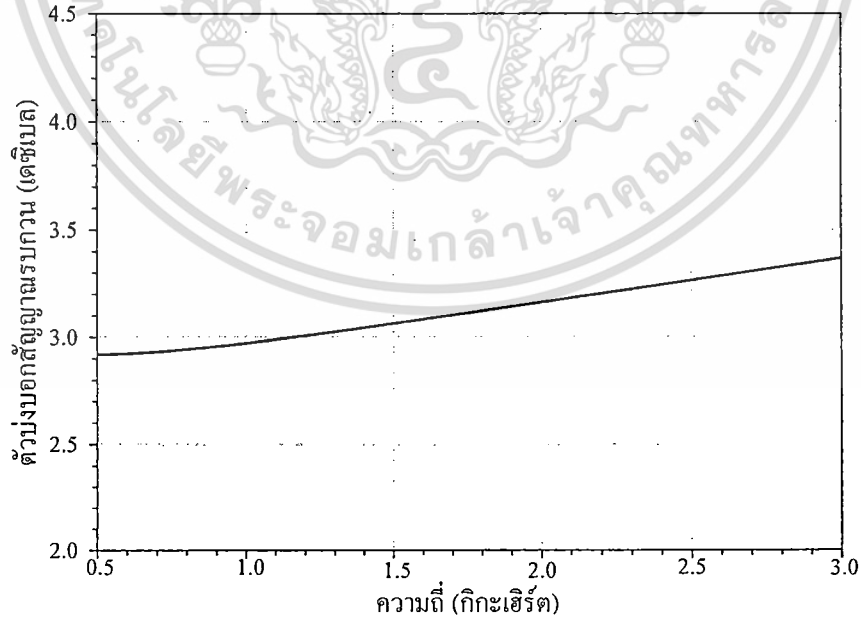
รูปที่ 4.36 แสดงผลตอบสนองความถี่ของวงจรที่ได้จากการเลย์เอาต์ จากรูปเราพบว่าวงจรมีอัตราขยายแรงดันเท่ากับ 41.6 เดซิเบล และมีแบนด์วิดธ์เท่ากับ 1.47 กิกะเฮิร์ต ผลที่ได้จากการเลย์เอาต์ในรูปที่ 4.35 มีความแตกต่างจากผลที่ได้จากวงจรในรูปที่ 4.29 ก็เนื่องจากผลของความต้านทานแผ่นและตัวเก็บประจุแผ่นที่เกิดขึ้นภายในเลย์เอาต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.36 ผลตอบสนองความถี่ของวงจรที่ได้จากการเลย์เอาต์ในรูปที่ 4.35

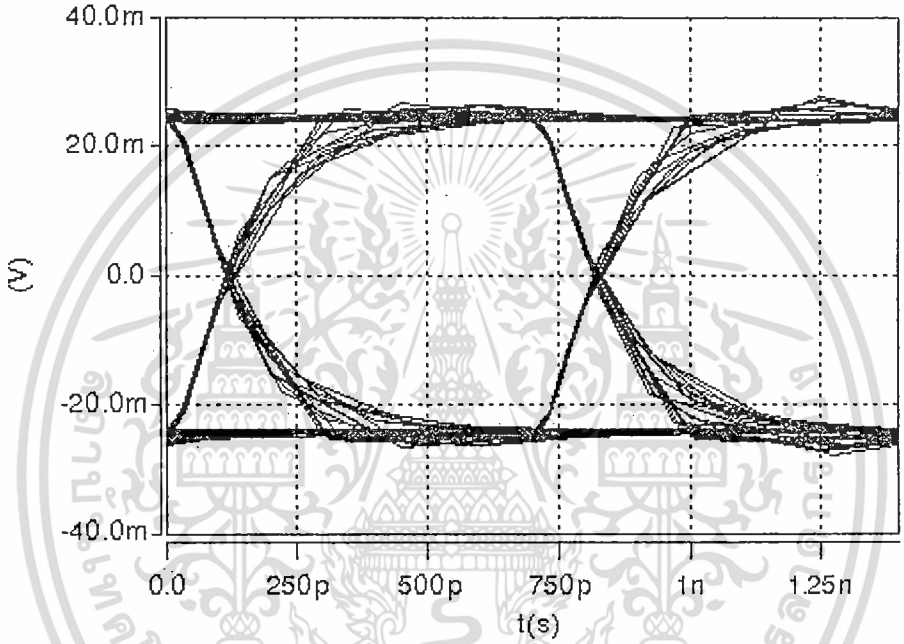
รูปที่ 4.37 แสดงตัวบ่งบอกสัญญาณรบกวนของวงจรที่ได้จากการเลย์เอาต์ จากรูปเราพบว่าตัวบ่งบอกสัญญาณรบกวนของวงจรมีค่าเท่ากับ 2.92 เดซิเบล ซึ่งมีค่ามากกว่าวงจรในรูปที่ 4.29 สาเหตุที่เป็นเช่นนี้เนื่องจากผลของสัญญาณรบกวนที่เกิดจากความต้านทานแฝงและตัวเก็บประจุแฝงภายในเลย์เอาต์



รูปที่ 4.37 ตัวบ่งบอกสัญญาณรบกวนของวงจรที่ได้จากการเลย์เอาต์ในรูปที่ 4.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.38 แสดงสัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรมของวงจรที่ทำการเลย์เอาต์ในรูปที่ 4.35 โดยการป้อนสัญญาณแรงดันอินพุตที่เป็นพัลส์แบบสุ่ม (Random Signal) และสัญญาณรบกวนในลักษณะเดียวกับที่ได้กล่าวไว้ข้างต้น อายไดอะแกรมมีการเปิดแนวนอน (Horizontal Eye Opening) เท่ากับ 97.6เปอร์เซ็นต์ และแนวตั้ง (Vertical Eye Opening) เท่ากับ 98.6 เปอร์เซ็นต์ เราจะเห็นว่าอายไดอะแกรมของการเลย์เอาต์ในรูปที่ 4.35 เปิดกว้างในแนวตั้งมากกว่าวงจรในรูปที่ 3.14 (ดูรูปที่ 4.19) แสดงให้เห็นว่าสัญญาณรบกวนของวงจรในรูปที่ 4.22 มีค่าต่ำกว่าวงจรในรูปที่ 3.14



รูปที่ 4.38 สัญญาณแรงดันเอาต์พุตในรูปของอายไดอะแกรม (Eye Diagram) ของวงจรที่ทำการเลย์เอาต์ในรูปที่ 4.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผลการวิจัยและข้อเสนอแนะ

5.1 บทสรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวน ซึ่งถูกออกแบบเพื่อนำมาใช้งานเป็นวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ วงจรแรกที่นำเสนอเป็นวงจรที่มีอินพุตแบบด้านเดียว วงจรพัฒนามาจากวงจรขยายทรานส์อิมพิแดนซ์โดยมีการเพิ่มส่วนของวงจรกำจัดสัญญาณรบกวนเข้ามาเพื่อกำจัดสัญญาณรบกวนที่เกิดจากมอสทรานส์ซิสเตอร์ภายในวงจรขยายทรานส์อิมพิแดนซ์ วงจรแรกที่นำเสนอสามารถลดสัญญาณรบกวนที่เกิดจากวงจรขยายทรานส์อิมพิแดนซ์ได้ จากผลการจำลองแสดงให้เห็นว่าวงจรที่นำเสนอมีค่าตัวบ่งบอกสัญญาณรบกวนน้อยกว่าวงจรขยายทรานส์อิมพิแดนซ์ที่ไม่มีวงจรกำจัดสัญญาณรบกวน นอกจากนี้วงจรที่นำเสนอยังมีอัตราขยายที่สูง และมีแบนด์วิธกว้าง

วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรขยายทรานส์อิมแดนซ์แบบวงจรสะท้อนกระแสพีมอส เป็นวงจรที่ถูกพัฒนาต่อจากวงจรแรก เพื่อแก้ไขปัญหาในเรื่องของการกำจัดสัญญาณรบกวนจากแหล่งจ่ายและสัญญาณรบกวนโหมดร่วม โดยเป็นการนำวงจรแรกที่นำเสนอมาออกแบบเป็นวงจรที่มีโครงสร้างแบบผลต่าง นอกจากนี้ยังได้เพิ่มส่วนของวงจรสะท้อนกระแสแบบพีมอสเพื่อการกำจัดสัญญาณรบกวนที่เอาต์พุตทั้งสองด้านได้อย่างสมบูรณ์ จากผลการจำลองแสดงให้เห็นว่าวงจรขยายผลต่างที่นำเสนอมีค่าตัวบ่งบอกสัญญาณรบกวนน้อยกว่าวงจรขยายทรานส์อิมพิแดนซ์ที่ไม่มีวงจรกำจัดสัญญาณรบกวน และยังน้อยกว่าวงจรแรกที่นำเสนอ นอกจากนี้วงจรยังมีอัตราขยายที่สูง และมีแบนด์วิธกว้าง

วงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรขยายทรานส์อิมแดนซ์แบบวงจรสะท้อนกระแสเอ็นมอส เป็นวงจรที่สามที่ได้ถูกพัฒนาขึ้น เพื่อให้วงจรมีแบนด์วิธที่กว้างขึ้น วงจรออกแบบโดยการนำวงจรที่สองมาปรับปรุงในส่วนของวงจรสะท้อนกระแสให้เป็นแบบเอ็นมอส จากผลการจำลองแสดงให้เห็นว่าวงจรดังกล่าวมีแบนด์วิธที่กว้างขึ้น มีอัตราขยายสูงและมีค่าตัวบ่งบอกสัญญาณรบกวนต่ำ

5.2 ข้อเสนอแนะและแนวทางพัฒนา

ในการออกแบบวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ วงจรขยายจะต้องมีสัญญาณรบกวนที่ต่ำ มีอัตราขยายที่สูง มีแบนด์วิธกว้าง และสูญเสียกำลังงานต่ำ ถึงแม้ว่าวงจรขยายผลต่างที่มีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำจัดสัญญาณรบกวนบนพื้นฐานของวงจรขยายทรานส์อิมแดนซ์ที่นำเสนอจะมีสัญญาณรบกวนต่ำ แต่สำหรับการนำไปใช้งานเป็นวงจรขยายภาคแรกสำหรับฮาร์ดดิสก์ถือว่าวงจรยังคงมีสัญญาณรบกวนที่สูง ดังนั้นวงจรนี้จึงยังมีข้อที่ต้องปรับปรุง แนวทางหนึ่งที่ช่วยในเรื่องการลดผลของสัญญาณรบกวนคือการเพิ่มค่าแหล่งจ่ายไฟเลี้ยง แต่การเพิ่มค่าแหล่งจ่ายไฟเลี้ยงจะมีข้อเสียคือทำให้วงจรสูญเสียกำลังไฟฟ้าเพิ่มขึ้น นอกจากนี้การลดผลของสัญญาณรบกวนยังทำได้โดยการเพิ่มขนาดของมอสทรานส์ซิสเตอร์ แต่การเพิ่มขนาดของมอสทรานส์ซิสเตอร์จะส่งผลให้แบนด์วิธของวงจรลดลง ดังนั้นในการออกแบบจึงต้องมีการพิจารณาอย่างเหมาะสมเพื่อให้วงจรที่ได้คุณสมบัติที่ดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

[1] T.-W. Pan and A.A. Abidi, "**A wide-band CMOS read amplifier for magnetic data storage systems**," IEEE J. Solid-State Circuits, vol. 27, pp. 863 – 873, June 1992.

[2] S. Lam, L. Cheng, and D. Young, "**A 550 Mb/s GMR read/write amplifier using 0.5-V CMOS process**," IEEE Int. Solid-State Circuits Conf., pp. 358–359, 2000.

[3] Z. Zheng, S. Lam, and S. Sutardja, "**A 0.55nV/Sqrt[Hz] gigabit fully differential CMOS preamplifier for MR/GMR read application**," in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, vol. 1, pp. 64 – 445, Feb 2002.

[4] H. Veenstra, J. Mulder, L. Le, and G. Grillo, "**A 1Gb/s Read/Write-preamplifier for hard disk drive applications**," in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, pp.188 – 189, Feb 2001.

[5] R. Harjani, "**A 455-Mb/s MR preamplifier design in a 0.8-μm CMOS process**," IEEE J. Solid-State Circuits, vol. 36, pp. 862 – 872, June 2001.

[6] R. Y. Chen, R.Y., H. Tsung-Shuen, and H. Chih-Yuan, "**A CMOS infrared wireless optical receiver front-end with a variable-gain fully-differential transimpedance amplifier**," IEEE Trans on Consumer Electronics, vol. 51, pp. 424 – 429, May 2005.

[7] S. M. R. Hasan, "**Design of a low-power 3.5-GHz broad-band CMOS transimpedance amplifier for optical transceivers**," IEEE Trans. on Circuits Syst. I, vol. 52, pp. 1061 – 1072, June 2005.

[8] C. Q. Wu, E.A. Sovero, and B. Massey, "**40-GHz transimpedance amplifier with differential outputs using InP-InGaAs heterojunction bipolar transistors**," IEEE J. Solid-State Circuits ,vol. 38, Issue 9, pp. 1518-1523, Sept 2003.

[9] A. Jayakumar, M.S. Bustos, D.Cheskis, S.J. Pietrucha, M.Bonelli, S.Al-Kuran, and N. Scheinberg, "**3-V MSM-TIA for gigabit ethernet**," IEEE J. Solid-State Circuits, vol. 35, pp. 1271-1275, 2000.

[10] J. Mullrich, T.F. Meister, M. Rest, W. Bogner, A. Schopflin, and H.M. Rein, "**40Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical fiber TDM links**," Electronics Letters, vol. 34, pp. 452-453, 1998.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[11] H.M. Rein and M. Moller, "**Design considerations for very-high speed Si-bipolar ICs operating up to 50Gb/s**," IEEE J. Solid-State Circuits, vol. 8, pp.1076-1090, 1996.

[12] G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros and S. Katsafouros, "**1.7 GHz bipolar optoelectronic receiver using converntional 0.8um BiCMOS process**," in Proc. ISCAS, pp. 417-420, 2000.

[13] อภิรัฐ ศิริธราธิวัตร. **ผลการคายประจุไฟฟ้าสถิตในหัวบันทึก.** พิมพ์ครั้งที่ 1. ปทุมธานี : ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ. 2549.

[14] ปิยะ โควินท์ทวีวัตน์. **การประมวลสัญญาณสำหรับการจัดเก็บข้อมูลดิจิทัล เล่ม 1:พื้นฐานช่องสัญญาณอ่านเขียน.** พิมพ์ครั้งที่ 1. ปทุมธานี : ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ. 2550.

[15] ศิราพร ศักดิ์พรหม. **"วงจรขยายสัญญาณที่ปรับอัตราขยายได้แบบซีมอสทำงานที่ไฟเลี้ยงต่ำและกินกำลังงานต่ำสำหรับการใช้งานที่ความเร็วสูง."** วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2552.

[16] วัชรพล พงษ์ปาลิต. **"วงจรขยายผลต่างทรานอิมพีแดนซ์แบบซีมอสโดยใช้เทคนิค fT ดับเบิ้ลและการชดเชยด้วยตัวเก็บประจุ."** วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2549.

[17] วรากร เกษมสุวรรณ์. **การวิเคราะห์วงจรรวมซีมอสแบบแอนาลอก.** พิมพ์ครั้งที่ 1. กรุงเทพฯ : มีน เซอร์วิส ซัพพลาย. 2552.

[18] Wei-Hung Chen, Gang Liu, Zdravko B. and Niknejad A.M., "**A Highly Linear Broadband CMOS LNA Employing Noise and Distortion Cancellation**," Radio Frequency Integrated Circuits (RFIC) Symposium, 2007 IEEE, pp. 61 – 64, 2007.

[19] Xi Chen, Jose Silva-Martinez, and Sebastian Hoyos, "**A CMOS Differential Noise Cancelling Low Noise Transconductance Amplifier**" 2008 IEEE Dallas Circuits And Systems Workshop, October, 2008.

[20] Wang Keping and Wang Zhigong, "**A Broadband Noise-Canceling CMOS Differential LNA for 50-860 MHz TV Tuner**," ICMMT2008, vol. 2, pp.835, 2008.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

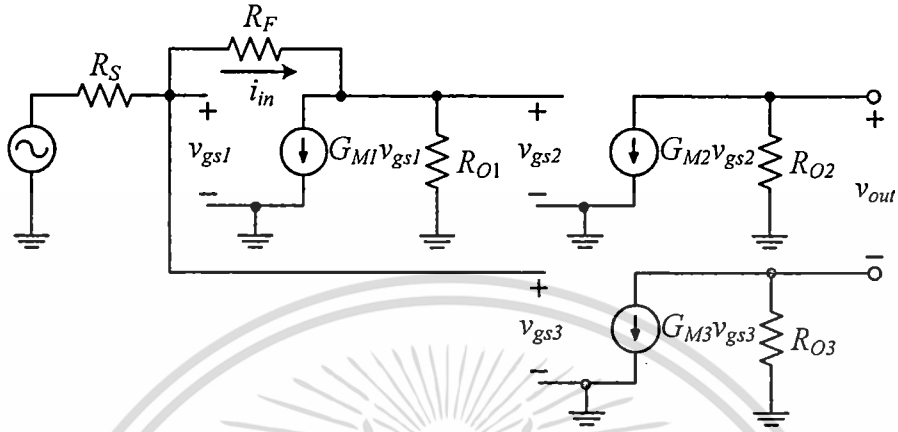
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

การวิเคราะห์อัตราขยาย ความต้านทานอินพุต และความต้านทานเอาต์พุตของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูปที่ ก.1 แสดงให้เห็นวงจรเสมือนสัญญาณขนาดเล็กของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียวในรูปที่ 4.4 จากรูปเราสามารถวิเคราะห์วงจรเพื่อหาอัตราขยายสัญญาณได้ดังนี้



รูปที่ ก.1 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.4

กระแสอินพุตมีค่าเท่ากับ

$$i_{in} = G_{M1}v_{gs1} + \frac{v_{gs2}}{R_{O1}} \tag{ก.1}$$

แรงดัน v_{gs2} มีค่าเท่ากับ

$$v_{gs2} = v_{gs1} - i_{in}R_F \tag{ก.2}$$

แทนค่าสมการ (ก.2) ลงในสมการ (ก.1) จะได้

$$i_{in} = G_{M1}v_{gs1} + \frac{v_{gs1} - i_{in}R_F}{R_{O1}} \tag{ก.3}$$

และเนื่องจากกระแสอินพุตมีค่าเท่ากับ

$$i_{in} = \frac{v_{in} - v_{gs1}}{R_S} \tag{ก.4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ก.4) ลงในสมการ (ก.3) จะได้

$$\frac{v_{in}-v_{gs1}}{R_S}=G_{M1}v_{gs1}+\frac{v_{gs1}-\left(\frac{v_{in}-v_{gs1}}{R_S}\right)R_F}{R_{O1}} \qquad (ก.5)$$

จัดสมการใหม่จะได้

$$v_{gs1}=\frac{\left(R_{O1}+R_F\right)v_{in}}{G_{M1}R_{O1}R_S+R_{O1}+R_S+R_F} \qquad (ก.6)$$

แทนค่าสมการ (ก.4) ลงในสมการ (ก.2) จะได้

$$v_{gs2}=v_{gs1}-\left(\frac{v_{in}-v_{gs1}}{R_S}\right)R_F \qquad (ก.7)$$

จัดสมการใหม่จะได้

$$v_{gs2}=\frac{\left(R_S+R_F\right)v_{gs1}-R_Fv_{in}}{R_S} \qquad (ก.8)$$

แทนค่าสมการ (ก.6) ลงในสมการ (ก.8) จะได้

$$v_{gs2}=\frac{\left(R_S+R_F\right)\left(R_{O1}+R_F\right)v_{in}-R_F\left(G_{M1}R_{O1}R_S+R_{O1}+R_S+R_F\right)v_{in}}{R_S\left(G_{M1}R_{O1}R_S+R_{O1}+R_S+R_F\right)} \qquad (ก.9)$$

จัดสมการใหม่จะได้

$$v_{gs2}=\frac{\left(-G_{M1}R_{O1}R_F+R_{O1}\right)v_{in}}{G_{M1}R_{O1}R_S+R_{O1}+R_S+R_F} \qquad (ก.10)$$

แรงดันเอาต์พุตมีค่าเท่ากับ

$$v_{out}=v_{gs2}\left(-A_2\right)-v_{gs3}\left(-A_3\right) \qquad (ก.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก v_{gs3} มีค่าเท่ากับ v_{gs1} ดังนั้นเมื่อแทนค่าสมการที่ (ก.6) และ (ก.10) ลงในสมการที่ (ก.11) จะได้

$$v_{out} = \frac{(-G_{M1}R_{O1}R_F + R_{O1})(-A_2)v_{in}}{G_{M1}R_{O1}R_S + R_{O1} + R_S + R_F} - \frac{(R_{O1} + R_F)(-A_3)v_{in}}{G_{M1}R_{O1}R_S + R_{O1} + R_S + R_F} \qquad (ก.12)$$

จัดสมการใหม่จะได้แรงดันเอาต์พุตมีค่าเท่ากับ

$$v_{out} = \frac{\left[A_2(G_{M1}R_{O1}R_F - R_{O1}) + A_3(R_{O1} + R_F)\right]v_{in}}{G_{M1}R_{O1}R_S + R_{O1} + R_S + R_F} \qquad (ก.13)$$

ดังนั้นอัตราขยายของวงจรในรูปที่ 4.4 มีค่าเท่ากับ

$$\frac{v_{out}}{v_{in}} = \frac{A_2(G_{M1}R_{O1}R_F - R_{O1}) + A_3(R_{O1} + R_F)}{G_{M1}R_{O1}R_S + R_S + R_{O1} + R_F} \qquad (ก.14)$$

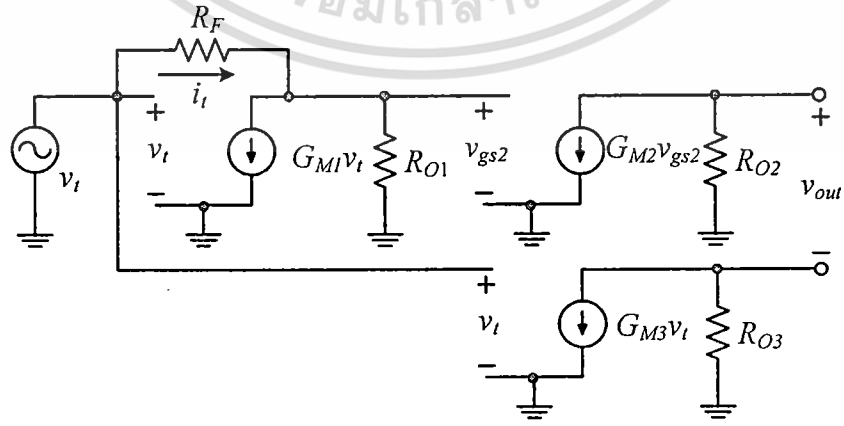
โดยที่ A_i คือ $G_{Mi}R_{Oi}$

G_{Mi} คือ $g_{mMni} + g_{mMpi}$

R_{Oi} คือ $r_{oMni} // r_{oMpi}$

i คือ 1, 2 และ 3

เราสามารถวิเคราะห์หาความต้านทานทางด้านอินพุต (R_{in}) ของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียวในรูปที่ 4.4 ได้จากวงจรดังรูปที่ ก.2



รูปที่ ก.2 วงจรเสมือนสัญญาณขนาดเล็กกรณีหาความต้านทานอินพุตของวงจรในรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสอินพุตมีค่าเท่ากับ

$$i_t = G_{M1} v_t + \frac{v_{gs2}}{R_{O1}} \tag{ก.15}$$

แรงดัน v_{gs2} มีค่าเท่ากับ

$$v_{gs2} = v_t - i_t R_F \tag{ก.16}$$

แทนค่าสมการ (ก.16) ลงในสมการ (ก.15) จะได้

$$i_t = G_{M1} v_t + \frac{v_t - i_t R_F}{R_{O1}} \tag{ก.17}$$

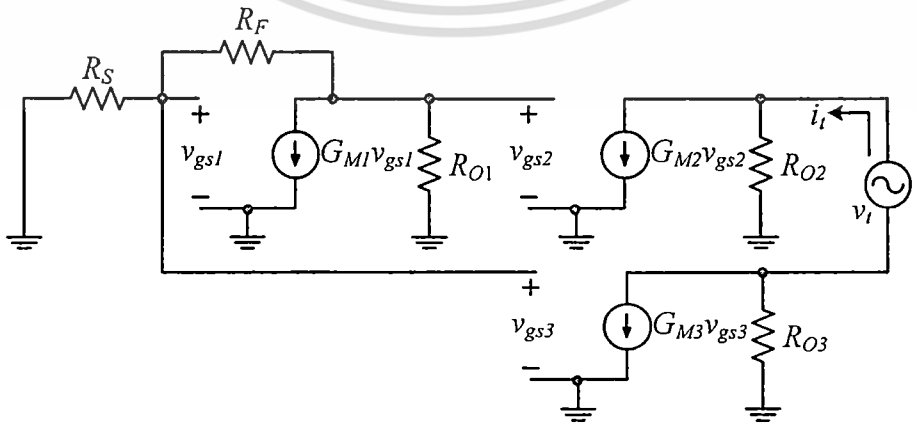
จัดสมการใหม่จะได้

$$\left(1 + \frac{R_F}{R_{O1}}\right) i_t = \left(G_{M1} + \frac{1}{R_{O1}}\right) v_t \tag{ก.18}$$

ดังนั้นความต้านทานอินพุตของวงจรในรูปที่ 4.4 มีค่าเท่ากับ

$$R_{in} = \frac{v_t}{i_t} = \frac{R_{O1} + R_F}{1 + G_{M1} R_{O1}} \tag{ก.19}$$

เราสามารถวิเคราห์หาความต้านทานทางด้านเอาต์พุต (R_{out}) ของวงจรขยายทรานส์อิมพิแดนซ์ที่มีการกำจัดสัญญาณรบกวนแบบอินพุตด้านเดียวในรูปที่ 4.4 ได้จากวงจรดังรูปที่ ก.3



รูปที่ ก.3 วงจรเสมือนสัญญาณขนาดเล็กกรณีหาความต้านทานเอาต์พุตของวงจรในรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสเอาต์พุตมีค่าเท่ากับ

$$i_t = \frac{v_t}{R_{O2} + R_{O3}} \tag{ก.20}$$

ดังนั้นความต้านทานเอาต์พุตของวงจรในรูปที่ 4.4 มีค่าเท่ากับ

$$R_{out} = \frac{v_t}{i_t} = R_{O2} + R_{O3} \tag{ก.21}$$

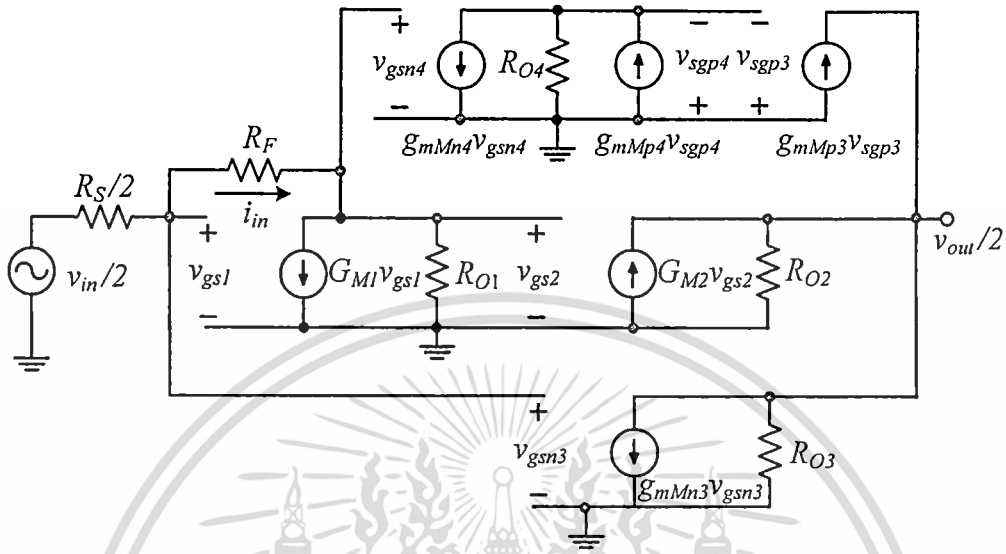
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

การวิเคราะห์อัตราขยาย ความต้านทานอินพุต และความต้านทานเอาต์พุตของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถวิเคราะห์หาอัตราขยายสัญญาณของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 4.18 ได้โดยอาศัยวงจรเสมือนสัญญาณขนาดเล็กแบบครึ่งดังรูปที่ ข.1



รูปที่ ข.1 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.18

กระแสอินพุตมีค่าเท่ากับ

$$i_{in} = G_{M1}v_{gs1} + \frac{v_{gs2}}{R_{O1}} \tag{ข.1}$$

แรงดัน v_{gs2} มีค่าเท่ากับ

$$v_{gs2} = v_{gs1} - i_{in}R_F \tag{ข.2}$$

แทนค่าสมการ (ข.2) ลงในสมการ (ข.1) จะได้

$$i_{in} = G_{M1}v_{gs1} + \frac{v_{gs1} - i_{in}R_F}{R_{O1}} \tag{ข.3}$$

และเนื่องจากกระแสอินพุตมีค่าเท่ากับ

$$i_{in} = \frac{\left(v_{in} - 2v_{gs1}\right)}{R_S} \tag{ข.4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (ข.4) ลงในสมการ (ข.3) จะได้

$$\frac{v_{in}-2v_{gs1}}{R_S}=G_{M1}v_{gs1}+\frac{v_{gs1}-\left(\frac{v_{in}-2v_{gs1}}{R_S}\right)R_F}{R_{O1}} \qquad (ข.5)$$

จัดสมการใหม่จะได้

$$v_{gs1}=\frac{\left(R_{O1}+R_F\right)v_{in}}{G_{M1}R_{O1}R_S+2R_{O1}+R_S+2R_F} \qquad (ข.6)$$

แทนค่าสมการ (ข.4) ลงในสมการ (ข.2) จะได้

$$v_{gs2}=v_{gs1}-\left(\frac{v_{in}-2v_{gs1}}{R_S}\right)R_F \qquad (ข.7)$$

จัดสมการใหม่จะได้

$$v_{gs2}=\frac{\left(R_S+2R_F\right)v_{gs1}-R_Fv_{in}}{R_S} \qquad (ข.8)$$

แทนค่าสมการ (ข.6) ลงในสมการ (ข.8) จะได้

$$v_{gs2}=\frac{\left(R_S+2R_F\right)\left(R_{O1}+R_F\right)v_{in}-R_F\left(G_{M1}R_{O1}R_S+2R_{O1}+R_S+2R_F\right)v_{in}}{R_S\left(G_{M1}R_{O1}R_S+2R_{O1}+R_S+2R_F\right)} \qquad (ข.9)$$

จัดสมการใหม่จะได้

$$v_{gs2}=\frac{\left(-G_{M1}R_{O1}R_F+R_{O1}\right)v_{in}}{G_{M1}R_{O1}R_S+2R_{O1}+R_S+2R_F} \qquad (ข.10)$$

แรงดันเอาต์พุตมีค่าเท่ากับ

$$\frac{v_{out}}{2}=\left(\frac{R_{O2}R_{O3}}{R_{O2}+R_{O3}}\right)\left[v_{gs2}\left(g_{mM_{n4}}g_{mM_{p3}}g_{mM_{p4}}^{-1}\right)+v_{gs2}G_{M2}-v_{gsn3}g_{mM_{n3}}\right] \qquad (ข.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดสมการใหม่จะได้

$$\frac{v_{out}}{2}=\left(\frac{R_{O2}R_{O3}}{R_{O2}+R_{O3}}\right)\left[\left(g_{mM_{n4}}g_{mM_{p3}}g_{mM_{p4}}^{-1}+G_{M2}\right)v_{gs2}-v_{gsn3}g_{mM_{n3}}\right] \qquad \text{(ข.12)}$$

เนื่องจาก v_{gsn3} มีค่าเท่ากับ v_{gs1} ดังนั้นเมื่อแทนค่าสมการที่ (ข.6) และ (ข.10) ลงในสมการที่ (ข.12) จะได้

$$\frac{v_{out}}{2}=-\frac{R_{O2}R_{O3}v_{in}\left[\left(g_{mM_{n4}}g_{mM_{p3}}g_{mM_{p4}}^{-1}+G_{M2}\right)\left(G_{M1}R_F-1\right)R_{O1}+\left(R_{O1}+R_F\right)g_{mM_{n3}}\right]}{\left(R_{O2}+R_{O3}\right)\left[2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right]} \qquad \text{(ข.13)}$$

ดังนั้นอัตราขยายของวงจรในรูปที่ 4.18 มีค่าเท่ากับ

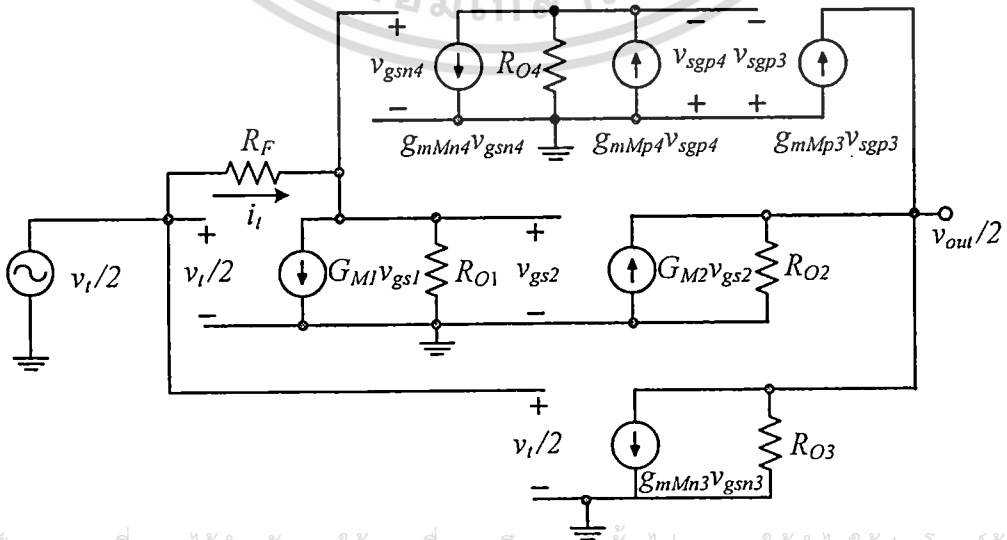
$$\frac{v_{out}}{v_{in}}=-\frac{2R_{O2}R_{O3}\left[\left(g_{mM_{n4}}g_{mM_{p3}}g_{mM_{p4}}^{-1}+G_{M2}\right)\left(G_{M1}R_F-1\right)R_{O1}+\left(R_{O1}+R_F\right)g_{mM_{n3}}\right]}{\left(R_{O2}+R_{O3}\right)\left[2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right]} \qquad \text{(ข.14)}$$

โดยที่ G_{Mi} คือ $g_{mMni}+g_{mMpi}$

R_{Oi} คือ $r_{oMni}\,//\,r_{oMpi}$

i คือ 1, 2 และ 3

เราสามารถวิเคราห์หาความต้านทานทางด้านอินพุต (R_{in}) ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 4.18 ได้จากวงจรดังรูปที่ ข.2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ก.2 วงจรเสมือนสัญญาณขนาดเล็กกรณีหาความต้านทานอินพุตของวงจรในรูปที่ 4.18

กระแสอินพุตมีค่าเท่ากับ

$$i_t = \frac{G_{M1} v_t}{2} + \frac{v_{gs2}}{R_{O1}} \tag{ข.15}$$

แรงดัน v_{gs2} มีค่าเท่ากับ

$$v_{gs2} = \frac{v_t}{2} - i_t R_F \tag{ข.16}$$

แทนค่าสมการ (ข.16) ลงในสมการ (ข.15) จะได้

$$i_t = \frac{G_{M1} v_t}{2} + \frac{\frac{v_t}{2} - i_t R_F}{R_{O1}} \tag{ข.17}$$

จัดสมการใหม่จะได้

$$\left(1 + \frac{R_F}{R_{O1}}\right) i_t = \left(G_{M1} + \frac{1}{R_{O1}}\right) \frac{v_t}{2} \tag{ข.18}$$

ดังนั้นความต้านทานอินพุตของวงจรในรูปที่ 4.18 มีค่าเท่ากับ

$$R_{in} = \frac{v_t}{i_t} = \frac{2\left(R_{O1} + R_F\right)}{1 + G_{M1} R_{O1}} \tag{ข.19}$$

เราสามารถวิเคราห์หาความต้านทานทางด้านเอาต์พุต (R_{out}) ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 4.18 ได้จากวงจรดังรูปที่ ข.3

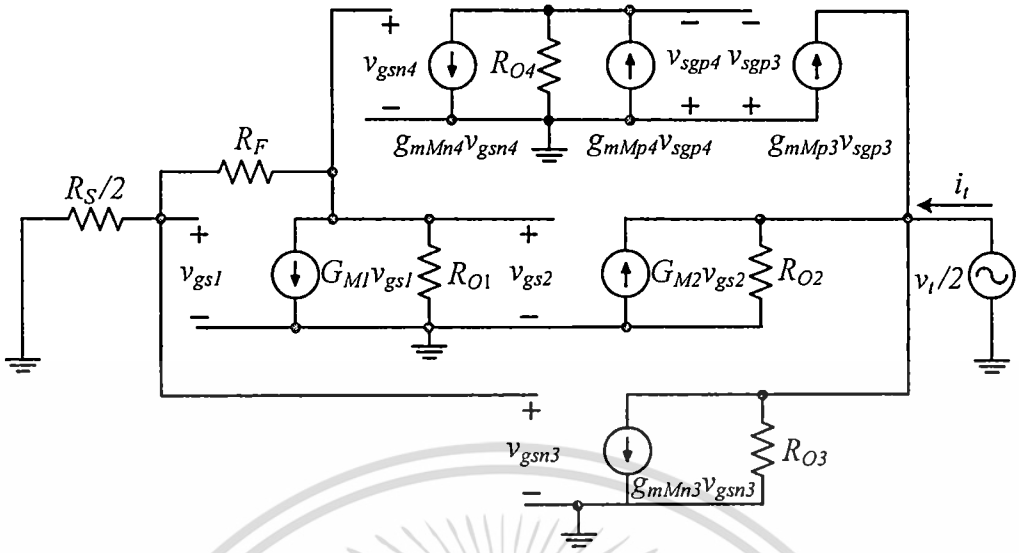
กระแสเอาต์พุตมีค่าเท่ากับ

$$i_t = \frac{\left(R_{O2} + R_{O3}\right) v_t}{2 R_{O2} R_{O3}} \tag{ข.20}$$

ดังนั้นความต้านทานเอาต์พุตของวงจรในรูปที่ 4.18 มีค่าเท่ากับ

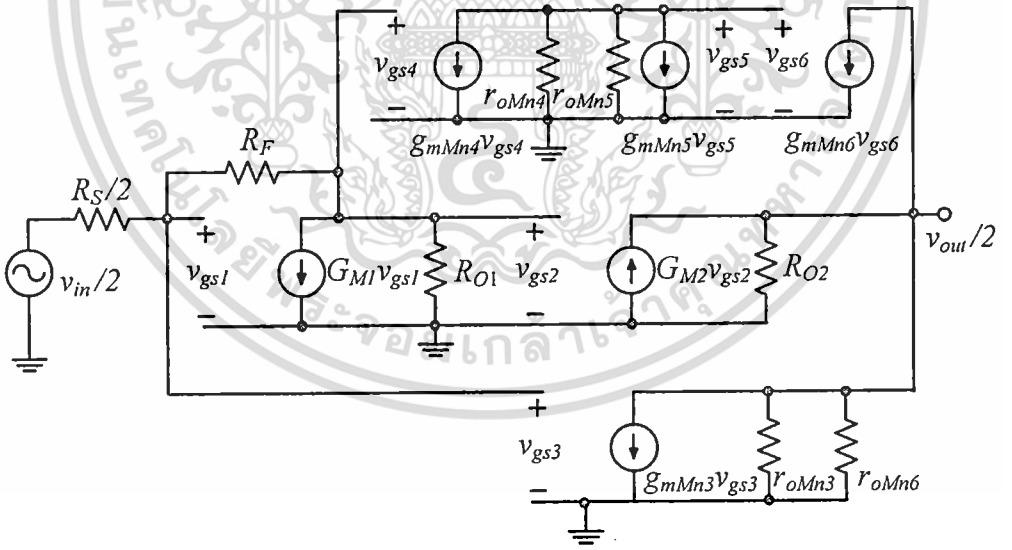
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{out} = \frac{v_t}{i_t} = \frac{2R_{O2}R_{O3}}{R_{O2} + R_{O3}} \qquad \text{(ข.21)}$$



รูปที่ ข.3 วงจรเสมือนสัญญาณขนาดเล็กกรณีหาความต้านทานเอาต์พุตของวงจรในรูปที่ 4.18

เราสามารถวิเคราะห์หาอัตราขยายสัญญาณของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 4.6 ได้ในทำนองเดียวกับวงจรในรูปที่ 4.18 โดยอาศัยเสมือนสัญญาณขนาดเล็กแบบครึ่งวงจรดังรูปที่ ข.4 จะได้



รูปที่ ข.4 วงจรเสมือนสัญญาณขนาดเล็กของวงจรในรูปที่ 4.26

$$\frac{v_{out}}{v_{in}} = -\frac{R_{out}\left[\left(g_{mM_{n4}}g_{mM_{n6}}g_{mM_{n5}}^{-1} + G_{M2}\right)\left(G_{M1}R_F - 1\right)R_{O1} + \left(R_F + R_{O1}\right)g_{mM_{n3}}\right]}{\left[2R_F + R_S + R_{O1}\left(2 + G_{M1}R_S\right)\right]} \qquad \text{(ข.22)}$$

โดยที่ G_{Mi} คือ $g_{mMni} + g_{mMpi}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{Oi} คือ $r_{oMni} // r_{oMpi}$

i คือ 1, 2 และ 3

เราสามารถวิเคราห์หาความต้านทานทางด้านอินพุต (R_{in}) และเอาต์พุต (R_{out}) ของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์ในรูปที่ 4.26 ได้ในทำนองเดียวกับวงจรในรูปที่ 4.18 โดยมีค่าเท่ากับ

$$R_{in} = \frac{2\left(R_{O1} + R_F\right)}{G_{M1} R_{O1} + 1} \tag{ข.23}$$

$$R_{out} = \frac{2R_{O2} r_{OM_{N3}} r_{OM_{N6}}}{R_{O2}\left(r_{OM_{N3}} + r_{OM_{N6}}\right) + r_{OM_{N3}} r_{OM_{N6}}} \tag{ข.24}$$

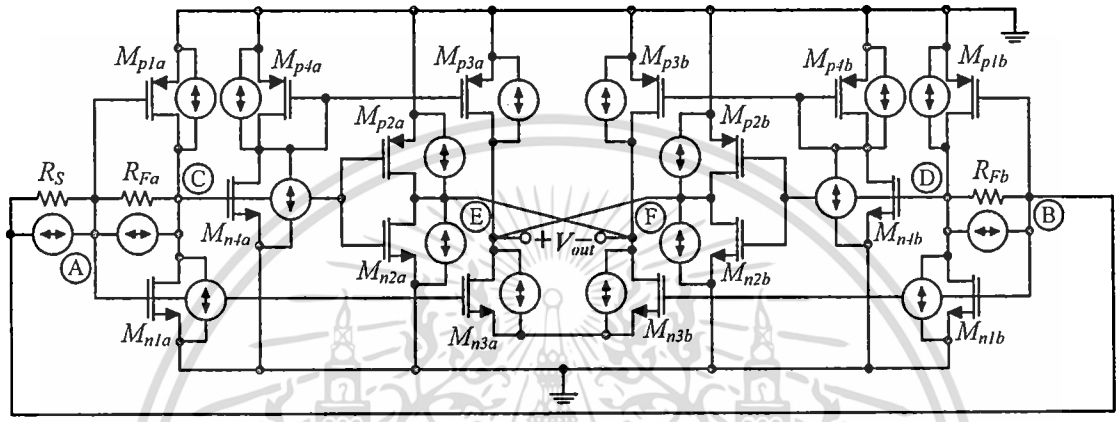
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

การวิเคราะห์สัญญาณรบกวนของวงจรขยายผลต่างที่มีการกำจัดสัญญาณรบกวนบนพื้นฐานของวงจรทรานส์อิมพิแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูปที่ ค.1 แสดงสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอุปกรณ์แต่ละตัวของวงจรในรูปที่ 4.18 จากรูปเราสามารถวิเคราะห์สัญญาณรบกวนได้โดยการพิจารณาสัญญาณรบกวนย่อยที่เอาต์พุตของอุปกรณ์ภายในวงจรทีละตัว สัญญาณรบกวนที่เอาต์พุตมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยดังกล่าว



รูปที่ ค.1 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.18

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_S โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด A ดังสมการที่ (ค.1)

$$v_{nA,RS}=\frac{R_S\left(R_{Fa}+R_{O1a}\right)\left(1+G_{M1b}R_{O1b}\right)i_{nRS}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.1)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด B มีค่าดังสมการที่ (ค.2)

$$v_{nB,RS}=\frac{-R_S\left(R_{Fb}+R_{O1b}\right)\left(1+G_{M1a}R_{O1a}\right)i_{nRS}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.2)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด C มีค่าดังสมการที่ (ค.3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{nC,RS}=\frac{-R_{O1a}R_S\left(-1+G_{M1a}R_{Fa}\right)\left(1+G_{M1b}R_{O1b}\right)i_{nRS}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.3)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด D มีค่าดังสมการที่ (ค.4)

$$v_{nD,RS}=\frac{-R_{O1b}R_S\left(-1+G_{M1b}R_{Fb}\right)\left(1+G_{M1a}R_{O1a}\right)i_{nRS}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.4)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{n2a} และ M_{p2a} มีค่าดังสมการที่ (ค.5)

$$i_{nM2a,RS}=\left(-G_{M2a}\right)v_{nC,RS} \quad \text{(ค.5)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{p3a} มีค่าดังสมการที่ (ค.6)

$$i_{nMp3a,RS}=\left(-g_{mM_{n4a}}\right)\left(\frac{-g_{mM_{p3a}}}{g_{mM_{p4a}}}\right)v_{nC,RS} \quad \text{(ค.6)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{n3a} มีค่าดังสมการที่ (ค.7)

$$i_{nMn3a,RS}=\left(-g_{mM_{n3a}}\right)v_{nA,RS} \quad \text{(ค.7)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{n2b} และ M_{p2b} มีค่าดังสมการที่ (ค.8)

$$i_{nM2b,RS}=\left(-G_{M2b}\right)v_{nD,RS} \quad \text{(ค.8)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{p3b} มีค่าดังสมการที่ (ค.9)

$$i_{nMp3b,RS}=\left(-g_{mM_{n4b}}\right)\left(\frac{-g_{mM_{p3b}}}{g_{mM_{p4b}}}\right)v_{nD,RS} \quad \text{(ค.9)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_S ที่ไหลผ่าน M_{n3b} มีค่าดังสมการที่ (ค.10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{nMn3b,RS} = \left(-g_{mM_{n3b}}\right) v_{nB,RS} \tag{ค.10}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด E มีค่าดังสมการที่ (ค.11)

$$\begin{aligned} v_{nE,RS} = {} & \left(i_{nM2b,RS} + i_{nMp3a,RS}\right)\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] + \left(i_{nMn3a,RS} - i_{nMn3b,RS}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \\ & + \left(i_{nM2a,RS} + i_{nMp3b,RS}\right)\left[\frac{R_{O23}}{\left(R_{O23}+2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \end{aligned} \tag{ค.11}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนด F มีค่าดังสมการที่ (ค.12)

$$\begin{aligned} v_{nF,RS} = {} & \left(i_{nM2a,RS} + i_{nMp3b,RS}\right)\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] + \left(i_{nMn3b,RS} - i_{nMn3a,RS}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \\ & + \left(i_{nM2b,RS} + i_{nMp3a,RS}\right)\left[\frac{R_{O23}}{\left(R_{O23}+2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \end{aligned} \tag{ค.12}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_S ที่โหนดเอาต์พุต (V_{out}) มีค่าดังสมการที่ (ค.13)

$$\begin{aligned} v_{n,out}\Big|_{i_{nRS}} &= v_{nE,RS} - v_{nF,RS} \\ &= \frac{-2i_{nRS}R_S R_{O23}r_{oM_{n3}}\left[\left(g_{mM_{n4}}g_{mM_{p3}} + G_{M2}g_{mM_{p4}}\right)\left(-1+G_{M1}R_F\right)R_{O1} + g_{mM_{n3}}g_{mM_{p4}}\left(R_F+R_{O1}\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)} \end{aligned} \tag{ค.13}$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากตัวต้านทาน R_S ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.14)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nRS}^2}} = \frac{4kT}{R_S}\left[\frac{2R_S R_{O23}r_{oM_{n3}}\left[\left(g_{mM_{n4}}g_{mM_{p3}} + G_{M2}g_{mM_{p4}}\right)\left(-1+G_{M1}R_F\right)R_{O1} + g_{mM_{n3}}g_{mM_{p4}}\left(R_F+R_{O1}\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2 \tag{ค.14}$$

โดยที่ G_{Mi} คือ $g_{mMni} + g_{mMpi}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{Oi} คือ $r_{oMni} // r_{oMpi}$

i คือ 1 และ 2

R_{O23} คือ $R_{O2} // r_{oMp3}$

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_{Fa} โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด A ดังสมการที่ (ค.15)

$$v_{nA,RFa}=\frac{-R_{Fa}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)i_{n\mathrm{RFa}}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.15)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด B มีค่าดังสมการที่ (ค.16)

$$v_{nB,RFa}=\frac{-R_{Fa}\left(R_{Fb}+R_{O1b}\right)i_{n\mathrm{RFa}}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.16)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด C มีค่าดังสมการที่ (ค.17)

$$v_{nC,RFa}=\frac{R_{O1a}R_{Fa}\left[G_{M1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}+1\right]i_{n\mathrm{RFa}}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.17)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด D มีค่าดังสมการที่ (ค.18)

$$v_{nD,RFa}=\frac{R_{O1b}R_{Fa}\left(-1+G_{M1b}R_{Fb}\right)i_{n\mathrm{RFa}}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S} \quad \text{(ค.18)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{n2a} และ M_{p2a} มีค่าดังสมการที่ (ค.19)

$$i_{nM2a,RFa}=\left(-G_{M2a}\right)v_{nC,RFa} \quad \text{(ค.19)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{p3a} มีค่าดังสมการที่ (ค.20)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{nMp3a,RFa} = \left(-g_{mM_{n4a}}\right)\left(\frac{-g_{mM_{p3a}}}{g_{mM_{p4a}}}\right)v_{nC,RFa} \qquad \text{(ค.20)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{n3a} มีค่าดังสมการที่ (ค.21)

$$i_{nMn3a,RFa} = \left(-g_{mM_{n3a}}\right)v_{nA,RFa} \qquad \text{(ค.21)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{n2b} และ M_{p2b}มีค่าดังสมการที่ (ค.22)

$$i_{nM2b,RFa} = \left(-G_{M2b}\right)v_{nD,RFa} \qquad \text{(ค.22)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{p3b} มีค่าดังสมการที่ (ค.23)

$$i_{nMp3b,RFa} = \left(-g_{mM_{n4b}}\right)\left(\frac{-g_{mM_{p3b}}}{g_{mM_{p4b}}}\right)v_{nD,RFa} \qquad \text{(ค.23)}$$

สัญญาณรบกวนกระแสเนื่องจากตัวต้านทาน R_{Fa} ที่ไหลผ่าน M_{n3b} มีค่าดังสมการที่ (ค.24)

$$i_{nMn3b,RFa} = \left(-g_{mM_{n3b}}\right)v_{nB,RFa} \qquad \text{(ค.24)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด E มีค่าดังสมการที่ (ค.25)

$$v_{nE,RFa} = \left(i_{nM2b,RFa} + i_{nMp3a,RFa}\right)\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] + \left(i_{nMn3a,RFa} - i_{nMn3b,RFa}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right]$$
$$+\left(i_{nM2a,RFa} + i_{nMp3b,RFa}\right)\left[\frac{R_{O23}}{\left(R_{O23}+2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \qquad \text{(ค.25)}$$

สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_{Fa} ที่โหนด F มีค่าดังสมการที่ (ค.26)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{nF,RFa} = \left(i_{nM2a,RFa} + i_{nMp3b,RFa}\right)\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] + \left(i_{nMn3b,RFa} - i_{nMn3a,RFa}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right]$$
$$+\left(i_{nM2b,RFa} + i_{nMp3a,RFa}\right)\left[\frac{R_{O23}}{\left(R_{O23}+2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right]$$

(ค.26)

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_{Fb} ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของตัวต้านทาน R_{Fa} เราจะได้สัญญาณรบกวนแรงดันเนื่องจากตัวต้านทาน R_F ทั้งสอง (R_{Fa} และ R_{Fb}) ที่โหนดเอาต์พุต (V_{out}) มีค่าดังสมการที่ (ค.27)

$$v_{n,out}\Big|_{i_{nRF}} = v_{nE,RF} - v_{nF,RF}$$
$$= \frac{2i_{nRF}R_F\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}}g_{mM_{p3}}R_{O1}\left(2+G_{M1}R_S\right)+g_{mM_{p4}}\left(g_{mM_{n3}}R_S+G_{M2}R_{O1}\left(2+G_{M1}R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)}$$

(ค.27)

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากตัวต้านทาน R_F ทั้งสองที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.28)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nRF}^2}} = \left(\frac{8kT}{R_F}\right)\left[\frac{R_F\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}}g_{mM_{p3}}R_{O1}\left(2+G_{M1}R_S\right)+g_{mM_{p4}}\left(g_{mM_{n3}}R_S+G_{M2}R_{O1}\left(2+G_{M1}R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2$$

(ค.28)

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{1a} (M_{n1a} และ M_{p1a}) โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด A ดังสมการที่ (ค.29)

$$v_{nA,M1a} = \frac{R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)i_{nM1a}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S}$$

(ค.29)

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด B มีค่าดังสมการที่ (ค.30)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{nB,M1a}=\frac{R_{O1a}\left(R_{Fb}+R_{O1b}\right)i_{nM1a}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S}$$

(ค.30)

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด C มีค่าดังสมการที่ (ค.31)

$$v_{nC,M1a}=\frac{R_{O1a}\left[G_{M1b}R_{O1b}\left(R_{Fa}+R_S\right)+R_{O1b}+R_{Fa}+R_{Fb}+R_S\right]i_{nM1a}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S}$$

(ค.31)

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด D มีค่าดังสมการที่ (ค.32)

$$v_{nD,M1a}=\frac{R_{O1a}R_{O1b}\left(1-G_{M1b}R_{Fb}\right)i_{nM1a}}{G_{M1a}R_{O1a}\left(G_{M1b}R_{O1b}R_S+R_{O1b}+R_{Fb}+R_S\right)+G_{M1b}R_{O1b}\left(R_{O1a}+R_{Fa}+R_S\right)+R_{O1a}+R_{O1b}+R_{Fa}+R_{Fb}+R_S}$$

(ค.32)

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{n2a} และ M_{p2a} มีค่าดังสมการที่ (ค.33)

$$i_{nM2a,M1a}=\left(-G_{M2a}\right)v_{nC,M1a} \qquad \text{(ค.33)}$$

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{p3a} มีค่าดังสมการที่ (ค.34)

$$i_{nMp3a,M1a}=\left(-g_{mM_{n4a}}\right)\left(\frac{-g_{mM_{p3a}}}{g_{mM_{p4a}}}\right)v_{nC,M1a} \qquad \text{(ค.34)}$$

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{n3a} มีค่าดังสมการที่ (ค.35)

$$i_{nMn3a,M1a}=\left(-g_{mM_{n3a}}\right)v_{nA,M1a} \qquad \text{(ค.35)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{n2b} และ M_{p2b} มีค่าดังสมการที่ (ค.36)

$$i_{nM2b,M1a} = \left(-G_{M2b}\right) v_{nD,M1a} \tag{ค.36}$$

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{p3b} มีค่าดังสมการที่ (ค.37)

$$i_{nMp3b,M1a} = \left(-g_{mM_{n4b}}\right)\left(\frac{-g_{mM_{p3b}}}{g_{mM_{p4b}}}\right) v_{nD,M1a} \tag{ค.37}$$

สัญญาณรบกวนกระแสเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่ไหลผ่าน M_{n3b} มีค่าดังสมการที่ (ค.38)

$$i_{nMn3b,M1a} = \left(-g_{mM_{n3b}}\right) v_{nB,M1a} \tag{ค.38}$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด E มีค่าดังสมการที่ (ค.39)

$$v_{nE,M1a} = \left(i_{nM2b,M1a} + i_{nMp3a,M1a}\right)\left[\frac{R_{O23}\left(R_{O23} + 2r_{oM_{n3}}\right)}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right] + \left(i_{nMn3a,M1a} - i_{nMn3b,M1a}\right)\left[\frac{R_{O23} r_{oM_{n3}}}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right]$$
$$+ \left(i_{nM2a,M1a} + i_{nMp3b,M1a}\right)\left[\frac{R_{O23}}{\left(R_{O23} + 2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23} + 2r_{oM_{n3}}\right)}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right] \tag{ค.39}$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{1a} ที่โหนด F มีค่าดังสมการที่ (ค.40)

$$v_{nF,M1a} = \left(i_{nM2a,M1a} + i_{nMp3b,M1a}\right)\left[\frac{R_{O23}\left(R_{O23} + 2r_{oM_{n3}}\right)}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right] + \left(i_{nMn3b,M1a} - i_{nMn3a,M1a}\right)\left[\frac{R_{O23} r_{oM_{n3}}}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right]$$
$$+ \left(i_{nM2b,M1a} + i_{nMp3a,M1a}\right)\left[\frac{R_{O23}}{\left(R_{O23} + 2r_{oM_{n3}}\right)}\right]\left[\frac{R_{O23}\left(R_{O23} + 2r_{oM_{n3}}\right)}{2\left(R_{O23} + r_{oM_{n3}}\right)}\right] \tag{ค.40}$$

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{1b} (M_{n1b} และ M_{p1b}) ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{1a}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_1 ทั้งสี่ (M_{n1a}, M_{p1a}, M_{n1b} และ M_{p1b}) ที่โหนดเอาต์พุต (V_{out}) ดังสมการที่ (ค.41)

$$v_{n,out}\Big|_{i_{nM1}} = v_{nE,M1} - v_{nF,M1}$$
$$= \frac{2i_{nM1}R_{O1}\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}}g_{mM_{p3}}\left(2R_F+R_S\right)+g_{mM_{p4}}\left(-g_{mM_{n3}}R_S+G_{M2}\left(2R_F+R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)} \quad \text{(ค.41)}$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากมอสทรานส์ซิสเตอร์ M_1 ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.42)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nM1}^2}} = \left(8kT\alpha\gamma G_{M1}\right)\left[\frac{R_{O1}\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}}g_{mM_{p3}}\left(2R_F+R_S\right)+g_{mM_{p4}}\left(-g_{mM_{n3}}R_S+G_{M2}\left(2R_F+R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F+R_S+R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2 \quad \text{(ค.42)}$$

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{2a} (M_{n2a} และ M_{p2a}) โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{2a} ที่โหนด E ดังสมการที่ (ค.43)

$$v_{nE,M2a} = i_{nM2a}\left[\frac{R_{O23}}{R_{O23}+2r_{oM_{n3}}}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \quad \text{(ค.43)}$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{2a} ที่โหนด F มีค่าดังสมการที่ (ค.44)

$$v_{nF,M2a} = i_{nM2a}\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \quad \text{(ค.44)}$$

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{2b} (M_{n2b} และ M_{p2b}) ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{2a} เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_2 ทั้งสี่ (M_{n2a}, M_{p2a}, M_{n2b} และ M_{p2b}) ที่โหนดเอาต์พุต (V_{out}) ดังสมการที่ (ค.45)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{n,out}\Big|_{i_{nM2}} = v_{nE,M2} - v_{nF,M2} = -2i_{nM2}\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}} \quad (ค.45)$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากมอสทรานส์ซิสเตอร์ M_2 ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.46)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nM2}^2}} = \left(8kT\alpha\gamma G_{M2}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}}\right]^2 \quad (ค.46)$$

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{n3a} โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{n3a} ที่โหนด E ดังสมการที่ (ค.47)

$$v_{nE,Mn3a} = i_{n\mathrm{Mn3a}}\left[\frac{R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \quad (ค.47)$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{n3a} ที่โหนด F มีค่าดังสมการที่ (ค.48)

$$v_{nF,Mn3a} = i_{n\mathrm{Mn3a}}\left[\frac{-R_{O23}r_{oM_{n3}}}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \quad (ค.48)$$

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{n3b} ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{n3a} เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{n3} ทั้งสอง (M_{n3a} และ M_{n3b}) ที่โหนดเอาต์พุต (V_{out}) ดังสมการที่ (ค.49)

$$v_{n,out}\Big|_{i_{n\mathrm{Mn3}}} = v_{nE,Mn3} - v_{nF,Mn3} = 2i_{n\mathrm{Mn3}}\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}} \quad (ค.49)$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากมอสทรานส์ซิสเตอร์ M_{n3} ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.50)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\left.\overline{v_{n,out}^2}\right|_{\overline{i_{nMn3}^2}} = \left(8kT\alpha\gamma g_{mM_{n3}}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}}\right]^2 \qquad \text{(ค.50)}$$

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{p3a} โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มีค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{p3a} ที่โหนด E ดังสมการที่ (ค.51)

$$v_{nE,Mp3a} = i_{n\mathrm{Mp3a}}\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \qquad \text{(ค.51)}$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{p3a} ที่โหนด F มีค่าดังสมการที่ (ค.52)

$$v_{nF,Mp3a} = i_{n\mathrm{Mp3a}}\left[\frac{R_{O23}}{R_{O23}+2r_{oM_{n3}}}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \qquad \text{(ค.52)}$$

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{p3b} ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{p3a} เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{p3} ทั้งสอง (M_{p3a} และ M_{p3b}) ที่โหนดเอาต์พุต (V_{out}) ดังสมการที่ (ค.53)

$$\begin{aligned} v_{n,out}\big|_{i_{nMp3}} &= v_{nE,Mp3} - v_{nF,Mp3} \\ &= 2i_{n\mathrm{Mp3}}\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}} \end{aligned} \qquad \text{(ค.53)}$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากมอสทรานส์ซิสเตอร์ M_{p3} ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.54)

$$\left.\overline{v_{n,out}^2}\right|_{\overline{i_{nMp3}^2}} = \left(8kT\alpha\gamma g_{mM_{p3}}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}}\right]^2 \qquad \text{(ค.54)}$$

เมื่อพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{4a} (M_{n4a} และ M_{p4a}) โดยการพิจารณาแหล่งกำเนิดสัญญาณรบกวนเชิงอุณหภูมิในรูปแบบกระแสของอุปกรณ์ตัวอื่นๆ มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าเท่ากับศูนย์ เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{4a} ที่โหนด E ดังสมการที่ (ค.55)

$$v_{nE,M4a} = i_{nM4a}\left[\frac{-g_{mM_{p3a}}}{g_{mM_{p4a}}}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \qquad (ค.55)$$

สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_{4a} ที่โหนด F มีค่าดังสมการที่ (ค.56)

$$v_{nF,M4a} = i_{nM4a}\left[\frac{-g_{mM_{p3a}}}{g_{mM_{p4a}}}\right]\left[\frac{R_{O23}}{R_{O23}+2r_{oM_{n3}}}\right]\left[\frac{R_{O23}\left(R_{O23}+2r_{oM_{n3}}\right)}{2\left(R_{O23}+r_{oM_{n3}}\right)}\right] \qquad (ค.56)$$

เราสามารถพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{4b} (M_{n4b} และ M_{p4b}) ได้ในทำนองเดียวกับการพิจารณาสัญญาณรบกวนเชิงอุณหภูมิของมอสทรานส์ซิสเตอร์ M_{4a} เราจะได้สัญญาณรบกวนแรงดันเนื่องจากมอสทรานส์ซิสเตอร์ M_4 ทั้งสี่ (M_{n4a}, M_{p4a}, M_{n4b} และ M_{p4b}) ที่โหนดเอาต์พุต (V_{out}) ดังสมการที่ (ค.57)

$$\begin{aligned} v_{n,out}\big|_{i_{nM4}} &= v_{nE,M4} - v_{nF,M4} \\ &= 2i_{nM4}\left[\frac{-g_{mM_{p3}}R_{O23}r_{oM_{n3}}}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)}\right] \end{aligned} \qquad (ค.57)$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิเนื่องจากมอสทรานส์ซิสเตอร์ M_4 ที่โหนดเอาต์พุตมีค่าดังสมการที่ (ค.58)

$$\overline{v_{n,out}^2}\Big|_{\overline{i_{nM4}^2}} = \left(8kT\alpha\gamma G_{M4}\right)\left[\frac{g_{mM_{p3}}R_{O23}r_{oM_{n3}}}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)}\right]^2 \qquad (ค.58)$$

ดังนั้นสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตทั้งหมดของวงจรในรูปที่ 4.18 ($\overline{v_{n,out}^2}$) มีค่าเท่ากับ

$$\overline{v_{n,out}^2} = \overline{v_{n,out}^2}\Big|_{\overline{i_{nRS}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nRF}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nM1}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nM2}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nMn3}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nMp3}^2}} + \overline{v_{n,out}^2}\Big|_{\overline{i_{nM4}^2}} \qquad (ค.59)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแทนค่าสเปกตรัมกำลังงานเฉลี่ยของสัญญาณรบกวนเชิงอุณหภูมิที่เอาต์พุตเนื่องจากอุปกรณ์แต่ละตัว ดังแสดงในสมการที่ (ค.14), (ค.28), (ค.42), (ค.46), (ค.50), (ค.54) และ (ค.58) ลงในสมการที่ (ค.59) เราจะได้

$$\overline{v_{n,out}^2} = \frac{4kT}{R_S}\left[\frac{2R_S R_{O23} r_{oM_{n3}}\left[\left(g_{mM_{n4}} g_{mM_{p3}} + G_{M2} g_{mM_{p4}}\right)\left(-1+G_{M1}R_F\right)R_{O1} + g_{mM_{n3}} g_{mM_{p4}}\left(R_F + R_{O1}\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F + R_S + R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2$$
$$+\left(\frac{8kT}{R_F}\right)\left[\frac{R_F\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}} g_{mM_{p3}} R_{O1}\left(2+G_{M1}R_S\right) + g_{mM_{p4}}\left(g_{mM_{n3}} R_S + G_{M2} R_{O1}\left(2+G_{M1}R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F + R_S + R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2$$
$$+\left(8kT\alpha\gamma G_{M1}\right)\left[\frac{R_{O1}\left(R_{O23}r_{oM_{n3}}\right)\left[g_{mM_{n4}} g_{mM_{p3}}\left(2R_F + R_S\right) + g_{mM_{p4}}\left(-g_{mM_{n3}} R_S + G_{M2}\left(2R_F + R_S\right)\right)\right]}{g_{mM_{p4}}\left(R_{O23}+r_{oM_{n3}}\right)\left(2R_F + R_S + R_{O1}\left(2+G_{M1}R_S\right)\right)}\right]^2$$
$$+8kT\alpha\gamma\left(G_{M2}+G_{M3}+\frac{g_{mM_{p3}}G_{M4}}{g_{mM_{p4}}}\right)\left[\frac{R_{O23}r_{oM_{n3}}}{R_{O23}+r_{oM_{n3}}}\right]^2 \qquad \text{(ค.60)}$$

เราสามารถหาตัวบ่งบอกสัญญาณรบกวน (Noise Figure) โดยใช้สมการที่ (3.16) และมีค่าดังแสดงในสมการที่ (ค.61)

$$NF = 1 + R_F K_6\left[K_1 K_2 R_{O1} + K_3\right]^2 + \alpha\gamma G_{M1} R_{O1}^2 K_6\left[K_1 K_4 - K_3\right]^2$$
$$+\alpha\gamma\left(G_{M2}+G_{M3}\right)K_5 K_6 g_{mM_{p4}}^2 + \alpha\gamma G_{M4} K_5 K_6 g_{mM_{p3}}^2 \qquad \text{(ค.61)}$$

โดยที่ K_1 คือ $g_{mM_{n4}} g_{mM_{p3}} + G_{M2} g_{mM_{p4}}$

K_2 คือ $2 + G_{M1} R_S$

K_3 คือ $g_{mM_{n3}} g_{mM_{p4}} R_S$

K_4 คือ $2R_F + R_S$

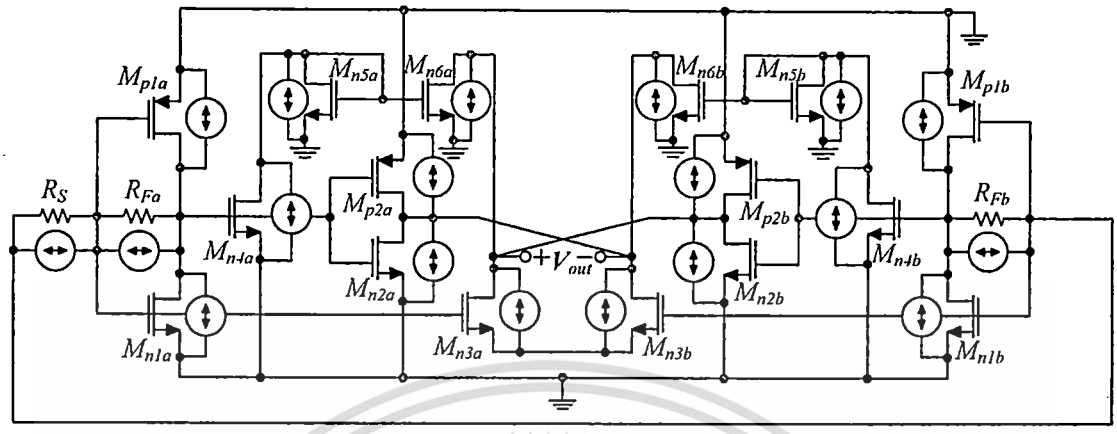
K_5 คือ $\left[2R_F + R_S + R_{O1}\left(2+G_{M1}R_S\right)\right]^2$

K_6 คือ $\left[2R_S\left\{K_1 R_{O1}\left(-1+G_{M1}R_F\right) + g_{mM_{n3}} g_{mM_{p4}}\left(R_F + R_{O1}\right)\right\}^2\right]^{-1}$

วงจรในรูปที่ ค.2 แสดงสัญญาณรบกวนเชิงอุณหภูมิที่เกิดจากอุปกรณ์แต่ละตัวของวงจรในรูปที่ 4.26 จากรูปเราสามารถวิเคราะห์สัญญาณรบกวนได้ในทำนองเดียวกับการวิเคราห์สัญญาณรบกวนในรูปที่ ค.1 โดยการพิจารณาสัญญาณรบกวนย่อยที่เอาต์พุตของอุปกรณ์ภายในวงจรทีละตัว สัญญาณรบกวนที่เอาต์พุตมีค่าเท่ากับผลรวมของสัญญาณรบกวนย่อยดังกล่าว เมื่อเราได้สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รบกวนรวมที่เอาต์พุตแล้ว เราสามารถหาตัวบ่งบอกสัญญาณรบกวน (Noise Figure) โดยใช้สมการที่ (3.16) และมีค่าดังแสดงในสมการที่ (ค.62)



รูปที่ ค.2 สัญญาณรบกวนที่เกิดจากอุปกรณ์ต่างๆ ของวงจรในรูปที่ 4.26

$$NF = 1 + R_F K_6 \left[K_1 K_2 R_{O1} + K_3\right]^2 + \alpha\gamma G_{M1} R_{O1}^2 K_6 \left[K_1 K_4 - K_3\right]^2 + \alpha\gamma \left(G_{M2} + g_{mM_{n3}} + g_{mM_{n6}}\right) K_5 K_6 g_{mM_{n5}}^2 + \alpha\gamma \left(g_{mM_{n4}} + g_{mM_{n5}}\right) K_5 K_6 g_{mM_{n6}}^2 \quad \text{(ค.62)}$$

โดยที่ K_1 คือ $g_{mM_{n4}} g_{mM_{n6}} + G_{M2} g_{mM_{n5}}$

K_2 คือ $2 + G_{M1} R_S$

K_3 คือ $g_{mM_{n3}} g_{mM_{n5}} R_S$

K_4 คือ $2R_F + R_S$

K_5 คือ $\left[2R_F + R_S + R_{O1}\left(2 + G_{M1} R_S\right)\right]^2$

K_6 คือ $\left[2R_S \left\{K_1 R_{O1}\left(-1 + G_{M1} R_F\right) + g_{mM_{n3}} g_{mM_{n5}} \left(R_F + R_{O1}\right)\right\}^2\right]^{-1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารภายในประเทศและต่างประเทศในวิทยานิพนธ์ฉบับนี้ประกอบด้วย 3 บทความ ดังต่อไปนี้

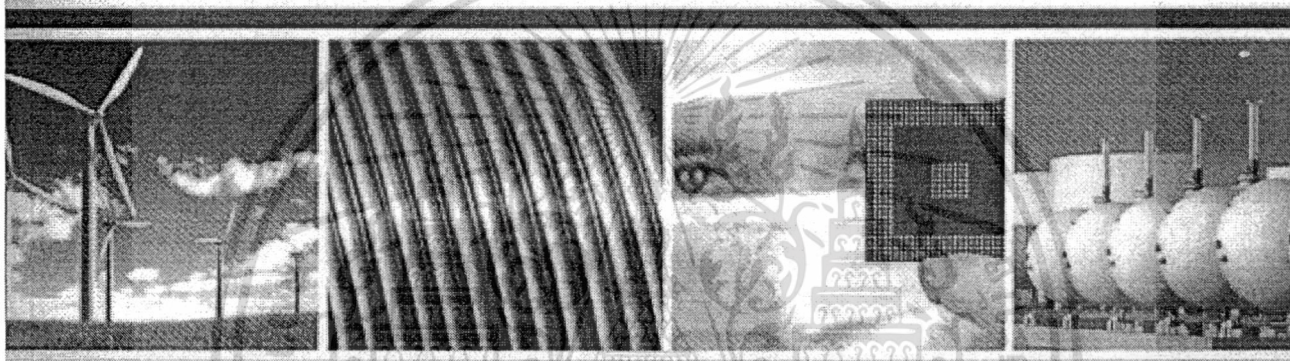
1. S. Wangtaphan, and V. Kasemsuwan, **"A high performance thermal noise-canceling transimpedance-based differential amplifier,"** TENCON 2009 - 2009 IEEE Region 10 Conference, pp. 1-4, November, 2009.
2. Skawrat Wangtaphan and Varakorn Kasemsuwan, **"A 1.2 Volt Thermal Noise-Canceling transimpedance-based differential amplifier,"** DST-CON 2009, May, 2009.
3. Skawrat Wangtaphan, Thawatchai Thongleam and Varakorn Kasemsuwan, **"A 1.2 Volt Thermal Noise-Canceling Transimpedance-Based Amplifier,"** 2008 Intenational Symposium on Intelligent signal Processing and Communication Systems (ISPACS 2008), pp. 477-480, 2008.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IEEE
SINGAPORE SECTION

TENCON 2009

Singapore, 23 - 26 November 2009



Emerging Technologies for Sustainable Development

www.tencon2009.org

IEEE
Celebrating 125 Years
of Engineering the Future

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A High Performance Thermal Noise-Canceling Transimpedance-Based Differential Amplifier

Skawrat Wangtaphan
Dept. of Electronics, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang
Bangkok 10520, THAILAND
E-mail: aom_skawrat@hotmail.com

Varakorn Kasemsuwan, Member, IEEE
Dept. of Electronics, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang
Bangkok 10520, THAILAND
E-mail: kkvarako@kmitl.ac.th

Abstract— **This paper presents a design of 1.2 V thermal noise-canceling differential amplifier using 0.13 um CMOS technology. The amplifier employs a CMOS inverter-based transimpedance amplifier, and a noise-canceling circuitry. The thermal noise-canceling circuitry is used to cancel channel thermal noise of the input MOSFET. The simulation result shows the noise figure of 2.32 dB. The gain and bandwidth of the amplifier are 42.14 dB and 2 GHz respectively. The power dissipation is 13 mW.**

Keywords-transimpedance amplifier; differential amplifier; noise-canceling; thermal noise; CMOS inverter

I. INTRODUCTION

The technology of data communication systems is advancing rapidly in high bit rate for both short and medium ranges. In those systems, it is well known that the design of the front-end amplifier is the most difficult task, because it plays a crucial role in dictating the whole system performance. The design involves careful optimization of a number of trade offs between bandwidth, gain, noise and power dissipation. In the design, transimpedance amplifier is usually employed as the front end to amplify a weak input signal. For example, in a hard-disk drive systems, transimpedance amplifier (Z amplifier) is used to amplifier the read back signal from the biased magneto-resistive (MR) read sensor [1-5]. Similarly, in the optoelectronic front end, transimpedance amplifier is used to convert the optical signal into electrical signal [6-8].

With recent advance in fabrication technology for ultra high speed devices, several Z amplifiers have been successfully designed and developed as gigahertz-band amplifiers using III-V [9], SiGe [10], Bipolar [11] and BiCMOS based technologies [12]. However, as to the advanced performance progress in deep sub-micron MOSFET technology, MOSFET becomes a promising option to realize high speed and high frequency integrated circuits. MOSFET offers low cost, low power consumption, small silicon area and compatibility with the dominant transistor technology in both analog and digital applications. In addition, MOSFET can achieve very high cutoff frequency, but at a much lower cost.

Noise is one of very important issues in the design of front-end amplifier. This is due to the fact that noise represents a lower limit to the size of electrical signal that can be amplified by a circuit without significant deterioration in signal quality. Noise also results in an upper limit to the useful gain of an amplifier, because if the gain is increased without limit, the output stage of the circuit will eventually begin to limit on the amplified noise from the input stages. In the MOSFET, the channel can be treated as resistor. As a result, MOSFET exhibits thermal noise, which is a major source of noise in MOS transistor.

Several circuit designs for low noise using noise canceling technique [13-16] have been proposed. Their results exhibit low noise figure and gain enhancement. In this paper, we present a 2 GHz and 42.1 dB low noise CMOS transimpedance-based differential amplifier. The circuit is developed based on a transimpedance amplifier, which employs CMOS inverter as a core part. The circuit is realized using a 0.13 μm CMOS technology and operates under the supply voltage of 1.2 V. Noise-canceling circuitry, consisting of CMOS inverter and current mirror circuit, is incorporated into the circuit. The paper is organized as follows. Section II describes the fundamental operation of the proposed amplifier and the noise-canceling technique. Section III shows the results and discussions. Finally, section IV presents the conclusion.

II. TRANSIMPEDANCE AMPLIFIER AND NOISE-CANCELING PRINCIPLE

A. Transimpedance Amplifier

The Z amplifier can be classified into two configurations; open-loop and closed-loop amplifiers. In the open-loop configuration, good sensitivity and large bandwidth can not be obtained simultaneously. A better approach is to use a closed-loop configuration. The closed-loop configuration avoids the dynamic range problem, and provides a good compromise between the wide bandwidth and low noise performance. Feedback resistor can be placed across the gain stage, because it does not need to carry bias currents allowing the circuit to operate with more voltage headroom. As a result, thermal noise from feedback resistor is reduced, while the bandwidth can be matched to that of the signal eliminating the need for equalization simultaneously.

Identify applicable sponsor/s here. *(sponsors)*
978-1-4244-4547-9/09/$26.00 ©2009 IEEE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
Authorized licensed use limited to: King Mongkuts Institute of Technology Ladkrabang. Downloaded on April 10,2010 at 13:14:03 UTC from IEEE Xplore. Restrictions apply.

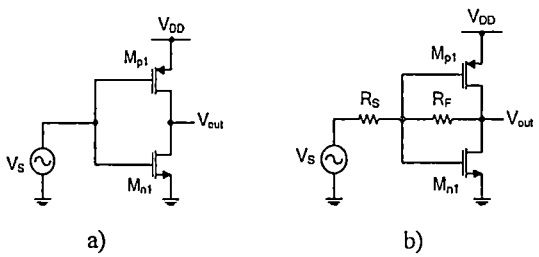


Figure 1. a) CMOS inverter b) Inverter-based transimpedance amplifier

In this work, a proposed amplifier is developed based on a closed-loop transimpedance amplifier. The open-loop amplifier employs CMOS inverter as shown in Fig. 1a). It is well known that CMOS inverter has no internal nodes. As a result, the performance of the circuit will not be degraded by the extra parasitic poles and zeros, when operated at high frequency. In addition, CMOS inverter has good linearity in voltage to current conversion. A closed loop transimpedance amplifier can be realized by connecting R_F between the input and output (shunt-shunt feedback) as illustrated in Fig. 1b).

B. Noise-canceling principle

Fig. 2 shows a single-ended transimpedance amplifier with a thermal noise-canceling circuitry. The amplifier consists of the transimpedance amplifier ($M_{n1\text{-}p1}$ and R_F) as shown in Fig. 1b), and an additional noise-canceling circuitry ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). To be discussed next, this noise-canceling circuitry serve the purpose to eliminate the thermal noises associated with transistors M_{n1} and M_{p1}. Notice that the additional circuitry is very simple, and realized by using only two CMOS inverters.

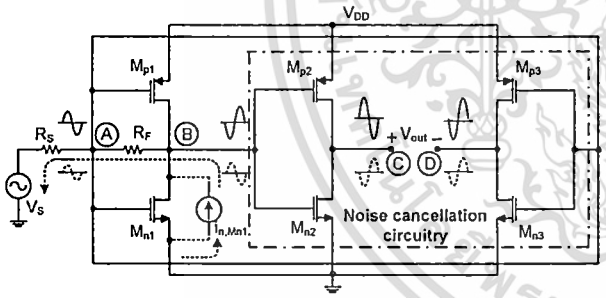


Figure 2. Single-ended noise-canceling amplifier

The operation of the circuit can be explained as follows. The input signal V_S (solid line) undergoes a feedforward amplification, i.e., the input signal is first amplified by the transimpedance amplifier ($M_{n1\text{-}p1}$), and further amplified by CMOS inverters ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). The output signal is then taken differentially (between nodes C and D). Notice that the signals at nodes C and D are 180 degree out of phase. As a result, the differential output signal V_{out} is larger than the signal either at node C or D alone. This translates to an increase in the voltage gain of the system. In addition, the differential output structure has advantage over single-ended output in that it enables a circuit to reject wide-band noise better.

In term of the channel thermal noise current (dotted signals) of a transistor M_{n1}, let's consider the $i_{n,Mn1}$, which flows between the drain and source terminals. This thermal noise current will flow through R_F and R_S, resulting in inphase thermal noise voltages at nodes A and B. Noise voltages at nodes A and B are then amplified via CMOS inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ respectively, resulting in the thermal noise output voltages at nodes C and D respectively. Unlike the input signal case, the thermal noise voltages at nodes C and D are inphase. Because the output signal V_{out} is taken differentially, the output thermal noise voltage associated with transistor M_{n1} could be completely eliminated, provided that the magnitude of thermal noise voltages at nodes C and D are the same. This can be achieved by properly designing the gains of inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$, using appropriate transistor sizing in $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$. The channel thermal noise current of the transistor M_{p1} could also be eliminated using the same explanation.

It is instructive to note that, the noise from the noise-canceling circuitry is also added into the system. As a result, its noise contribution to the amplifier has to be investigated. In fact, the noise contributions from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are relatively quite small, compared with the noises from $M_{n1\text{-}p1}$ and R_F. This is because noises from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are divided by a larger gain, when referred to the input.

C. Differential Noise-canceling Amplifier Design

The differential structure is one among the most important structures used in most designs. This is because differential structure has several advantages over single-ended counterpart, i.e., high common-mode noise rejection, larger output voltage swing and higher linearity. Fig. 3 shows a differential amplifier with noise-canceling circuitry based on the amplifier in Fig. 2. As seen, both circuits are very similar, namely, $M_{n1a,b}$-$M_{p1a,b}$ and $R_{Fa,b}$ in Fig. 3 form transimpedance amplifiers similar to $M_{n1\text{-}p1}$ and R_F in Fig. 2 and $M_{n2a,b}$-$M_{p2a,b}$ and $M_{n3a,b}$ form noise canceling circuitry similar to $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$. Two current mirror circuits ($M_{n5a,b}$ - $M_{n6a,b}$) serve the purposes to both enhance the voltage gain and, at the same time, to eliminate thermal noise of $M_{n1a\text{-}p1a}$ (to be discussed).

The input signal $V_S/2$ (solid line) undergoes a feedforward amplification similar to that of the singled-ended amplifier in Fig. 2. In addition, M_{n4a} converts the voltage signal at node B to the current signal, which is then supplied as an input current to a current mirror (M_{n5a} - M_{n6a}). The output current ($i_{d(Mn6a)}$) signal is then added constructively with the current signal generated by M_{n3a}. As a result, the output current driving capability of the proposed differential amplifier is increased.

Similarly, the noise canceling mechanism of the amplifier can be explained in the same manner as the single-ended amplifier in Fig. 2. However, it is noted that the channel thermal noise current of M_{n1a} (dotted line) can be transferred to both nodes C and D via M_{n3a}. To get rid of this thermal noise, a current mirror (M_{n5a}-M_{n6a}), with an appropriate current gain, is designed to mirror the noise current as a result of $i_{n,Mn1}$, which has the same magnitude but opposite phase, to the node C. To eliminate a thermal noise current of M_{n1a} at node D, inverter $M_{n2a\text{-}p2a}$ with appropriate sizing is employed similar to that of the single ended amplifier in Fig. 2. The channel thermal noise current of the transistors M_{p1a} and $M_{n1b\text{-}p1b}$ can also be eliminated using the same explanation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
Authorized licensed use limited to: King Mongkuts Institute of Technology Ladkrabang. Downloaded on April 10,2010 at 13:14:03 UTC from IEEE Xplore. Restrictions apply.
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

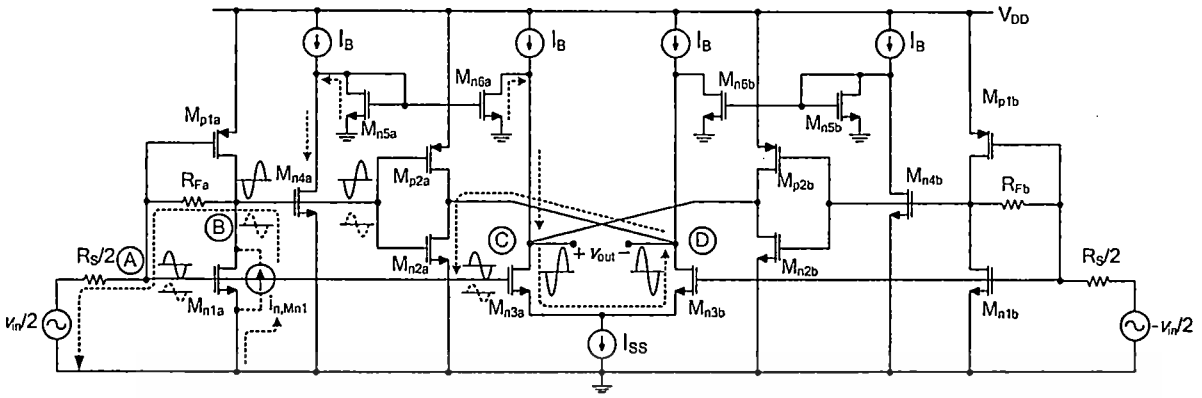


Figure 3. Proposed amplifier

The noise figure (NF) and gain (A_v) of the proposed amplifier in Fig. 3 can be analyzed and shown as

$$NF = 2\alpha\gamma K_4\left[G_{MN5}(K_1+K_2)\right]^2\left[R_{ON3}^2\left\{G_{M2}+G_{MN6}+(G_{MN4}+G_{MN5})(G_{MN6}G_{MN5}^{-1})^2\right\}\right]$$
$$+2\alpha\gamma K_4 G_{M1}R_{O1}^2\left(G_{MN4}G_{MN6}R_{ON3}K_2 - G_{MN3}G_{MN5}K_3R_S + G_{M2}G_{MN5}R_{ON3}K_2\right)^2$$
$$+2K_4\left[(G_{MN4}G_{MN6}+G_{M2}G_{MN5})R_{ON3}K_1 + G_{MN3}G_{MN5}K_3R_S\right]^2$$
$$+2\alpha\gamma K_4\left[G_{MN5}(K_1+K_2)\right]^2\left[G_{MN3}K_3^2\right]+1 \quad (1)$$

$$A_V = \frac{-2R_O\left[(G_{MN4}G_{MN6}G_{MN5}^{-1}+G_{M2})(G_{M1}R_F-1)R_{O1}+(R_F+R_{O1})G_{MN3}\right]}{\left[2R_F+R_S+R_{O1}(2+G_{M1}R_S)\right]} \quad (2)$$

where $K_1 = R_{O1}(2+G_{M1}R_S)$, $K_2 = 2R_F+R_S$, $K_3 = R_{O23}+R_{ON3}$, $R_{Oi} = R_{ONi} // R_{OPi}$,

$K_4 = \left[(G_{MN4}G_{MN6}+G_{M2}G_{MN5})(G_{M1}R_F-1)R_{O1}R_{ON3}+G_{MN3}G_{MN5}(R_F+R_{O1})K_3\right]^{-2}$,

$R_O = R_{O23} // R_{ON3}$, $R_{O23} = R_{O2} // R_{ON6}$, $R_{Oia} = R_{Oib}$, $G_{Mi} = G_{MNi}+G_{MPi}$,

$G_{MNia} = G_{MNib}$ and i=1,2,3,4

From (1), it is obvious that major sources of noise come from the channel thermal noise associated with $M_{n1a,b}$ - $M_{p1a,b}$ which are given by the second term. It is noted that we can get rid of this term if the ratio of R_F and R_S satisfies the following condition

$$\frac{G_{MN3}G_{MN5}(R_{O23}+R_{ON3})}{G_{MN4}G_{MN6}R_{ON3}+G_{M2}G_{MN5}R_{ON3}} = \frac{2R_F}{R_S}+1. \quad (3)$$

By applying small signal analysis, the transfer function of the proposed amplifier can be derived and shown as

$$\frac{v_{out}}{v_s} = \frac{\left(\frac{2G_{M1}R_{O1}R_F\omega_O}{C_{in}R_FR_S}\right)\left(G_{M2}+\frac{G_{MN4}G_{MN6}}{G_{MN5}}\right)R_O+\left[\frac{2\omega_O(2R_F+G_{M1}R_{O1}R_S)}{R_FR_SC_{in}(2+G_{M1}R_S)}\right]G_{MN3}R_O}{s^2+\left(\omega_O+\frac{1}{C_{in}R_F}+\frac{2}{C_{in}R_S}\right)s+\frac{\omega_O}{C_{in}}\left(\frac{G_{M1}R_{O1}}{R_F}+\frac{2}{R_S}\right)} \quad (4)$$

where $C_{in} = C_{gs(MN1)}+C_{gs(MP1)}+\left(C_{gd(MN1)}+C_{gd(MP1)}\right)(1+G_{M1}R_{O1})+C_{gs(MN3)}$
$+C_{gd(MN3)}(1+G_{MN3}R_{ON3})$

$$\omega_O = \frac{(2+G_{M1}R_S)(R_S+2R_F)^{-1}}{\left[C_{gs(MN2)}+C_{gs(MP2)}+C_{gs(MN4)}+\left(C_{gd(MN2)}+C_{gd(MP2)}\right)(G_{M2}R_O)+C_{gd(MN4)}\left(\frac{G_{MN4}}{G_{MN5}}\right)\right]}$$

respectively.

From (4), one can rearrange the denominator in the form $s^2+2\zeta\omega_n s+\omega_n^2$, where the natural frequency (ω_n) and damping factor (ζ) can be shown as

$$\omega_n = \sqrt{\omega_O C_{in}^{-1}\left(G_{M1}R_{O1}R_F^{-1}+2R_S^{-1}\right)} \quad (5)$$

$$\zeta = \left[\omega_O+(C_{in}R_F)^{-1}+2(C_{in}R_S)^{-1}\right]\left[2\sqrt{\omega_O C_{in}^{-1}\left(G_{M1}R_{O1}R_F^{-1}+2R_S^{-1}\right)}\right]^{-1} \quad (6)$$

If the damping factor is set to 0.707, then ω_{-3dB} is shown as

$$\omega_{-3dB} = \frac{1}{C_{in}R_F}\sqrt{\left(G_{M1}R_{O1}+\frac{2R_F}{R_S}\right)\left(G_{M1}R_{O1}+\sqrt{(G_{M1}R_{O1})^2-\frac{4R_F}{R_S}-\left(\frac{2R_F}{R_S}\right)^2}\right)} \quad (7)$$

The input impedance (R_{in}) and output impedance (R_{out}) of the proposed amplifier can also be derived and shown as

$$R_{in} = \frac{2(R_{O1}+R_F)}{G_{M1}R_{O1}+1}, \quad (8)$$

$$R_{out} = \frac{2R_{O2}R_{ON3}R_{ON6}}{R_{O2}(R_{O3}+R_{ON6})+R_{O3}R_{ON6}} \quad (9)$$

III. Results and Discussions

To evaluate the performance of the proposed circuit, the simulation is performed, using HSPICE with a 0.13 µm CMOS technology, under the supply voltages of 1.2 V. In this work, the bias currents are designed to achieve low power and high bandwidth. In addition the input impedance in (8) is also designed to match with the source impedance (50 Ω). This matching serves the purpose to achieve maximum power transfer and minimize any reflection. The output impedance of the circuit is 5.2 kΩ. The simulations results show high performance characteristics, namely, large voltage gain, wide bandwidth, low noise figure and low power dissipation.

Fig. 4 shows a comparison of a noise figure from Fig. 1b (dotted), Fig 2 (dashed) and Fig. 3 (solid). The noise, which extends over the amplifier bandwidth, mostly comes from channel thermal noises. As seen, the noise figure of the proposed amplifier is found to be around 2.32 dB.

Fig. 5 shows a frequency response of the proposed differential amplifier in Fig. 3. As seen, the passband gain is 42.1 dB while the bandwidth is 2 GHz.

Fig. 6 shows an eye diagram of the proposed amplifier. The simulation shows 99.8% and 97% horizontal eye opening and vertical eye opening at the data rate of 1.4 Gb/s respectively. As seen, the eye is wide opening, indicating that the proposed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
Authorized licensed use limited to: King Mongkuts Institute of Technology Ladkrabang. Downloaded on April 10,2010 at 13:14:03 UTC from IEEE Xplore. Restrictions apply.
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

amplifier can operate at high bit rate with small ISI and bit error rate.

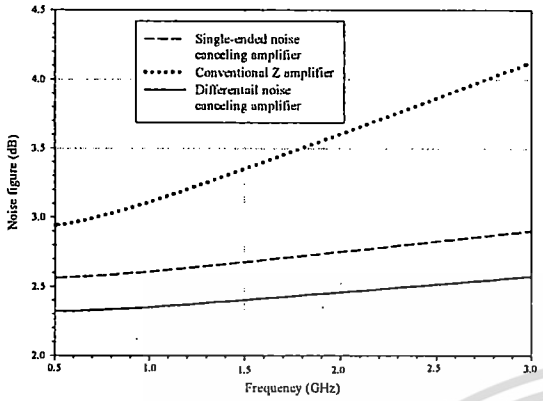


Figure 4. Simulated noise figure of amplifier

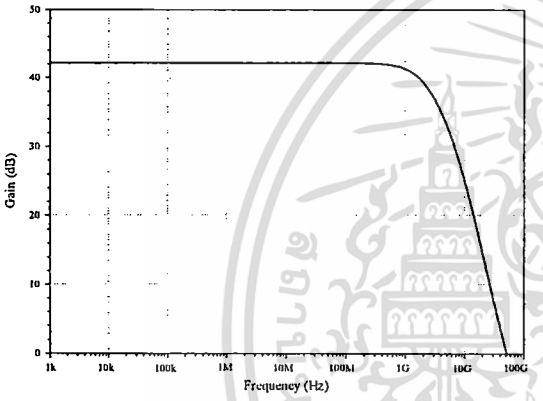


Figure 5. Gain of the proposed amplifier

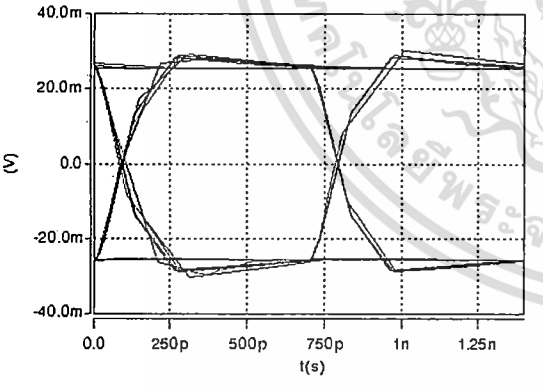


Figure 6. Eye diagram of the proposed amplifier

IV. Conclusion

This paper presents a thermal noise-canceling differential amplifier. The amplifier is developed based on a CMOS transimpedance-based amplifier and a noise-canceling circuitry. The thermal noise-canceling circuitry is very simple, and consisting of CMOS inverter and current mirror. The simulation results show that the proposed circuit has noise figure lower than that obtained from the amplifier without noise-canceling circuitry. The circuit shows large bandwidth, large gain and small power dissipation. The circuit can be employed as front end amplifier in reading circuitry of hard disk drive (HDD).

Acknowledgment

The authors would like to thank "I/UCRC in Data Storage Technology and Applications" at King Mongkut's Institute of Technology Ladkrabang (KMITL) under the contract number HDDB50-002 and NECTEC (Thailand).

References

[1] T.-W. Pan and A.A. Abidi, "A wide-band CMOS read amplifier for magnetic data storage systems", IEEE J. Solid-State Circuits, vol. 27, pp. 863 – 873, June 1992.

[2] S. Lam, L. Cheng, and D. Young, "A 550 Mb/s GMR read/write amplifier using 0.5-V CMOS process," IEEE Int. Solid-State Circuits Conf., pp. 358–359, 2000.

[3] H. Veenstra, J. Mulder, L. Le, and G. Grillo, "A 1Gb/s Read/Write-preamplifier for hard disk drive applications" in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, pp.188 – 189, Feb 2001.

[4] Z. Zheng, S. Lam, and S. Sutardja, "A 0.55nV/Sqrt[Hz] gigabit fully differential CMOS preamplifier for MR/GMR read application", in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, vol. 1, pp. 64 – 445, Feb 2002.

[5] R. Harjani, "A 455-Mb/s MR preamplifier design in a 0.8-μm CMOS process" IEEE J. Solid-State Circuits, vol. 36, pp. 862 – 872, June 2001.

[6] R. Y. Chen, R.Y., H. Tsung-Shuen, and H. Chih-Yuan, "A CMOS infrared wireless optical receiver front-end with a variable-gain fully-differential transimpedance amplifier", IEEE Trans on Consumer Electronics, vol. 51, pp. 424 – 429, May 2005.

[7] S. M. R. Hasan, "Design of a low-power 3.5-GHz broad-band CMOS transimpedance amplifier for optical transceivers", IEEE Trans. on Circuits Syst. I, vol. 52, pp. 1061 – 1072, June 2005.

[8] C. Q. Wu, E.A. Sovero, and B. Massey, "40-GHz transimpedance amplifier with differential outputs using InP-InGaAs heterojunction bipolar transistors", IEEE J. Solid-State Circuits ,vol. 38, Issue 9, pp. 1518-1523, Sept 2003.

[9] A. Jayakumar, M.S. Bustos, D.Cheskis, S.J. Pietrucha, M.Bonelli, S.Al-Kuran, and N. Scheinberg, "3-V MSM-TIA for gigabit ethernet", IEEE J. Solid-State Circuits, vol. 35, pp. 1271-1275, 2000.

[10] J. Mullrich, T.F. Meister, M. Rest, W. Bogner, A. Schopflin, and H.M. Rein, "40Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical fibre TDM links", Electronics Letters, vol. 34, pp. 452-453, 1998.

[11] H.M. Rein and M. Moller, "Design considerations for very-high speed Si-bipolar ICs operating up to 50Gb/s", IEEE J. Solid-State Circuits, vol. 8, pp.1076-1090, 1996.

[12] G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros and S. Katsafouros, "1.7 GHz bipolar optoelectronic receiver using converntional 0.8um BiCMOS process", in Proc. ISCAS, pp. 417-420, 2000.

[13] F. Bruccoleri, E. A. M. Klumperink and B. Nauta,"Generating All Two-Mos-Transistor Amplifiers Leads to New Wide-Band LNAs", IEEE J. Solid-State Circuits, vol. 36, no. 7, pp.1032-1039, July 2001.

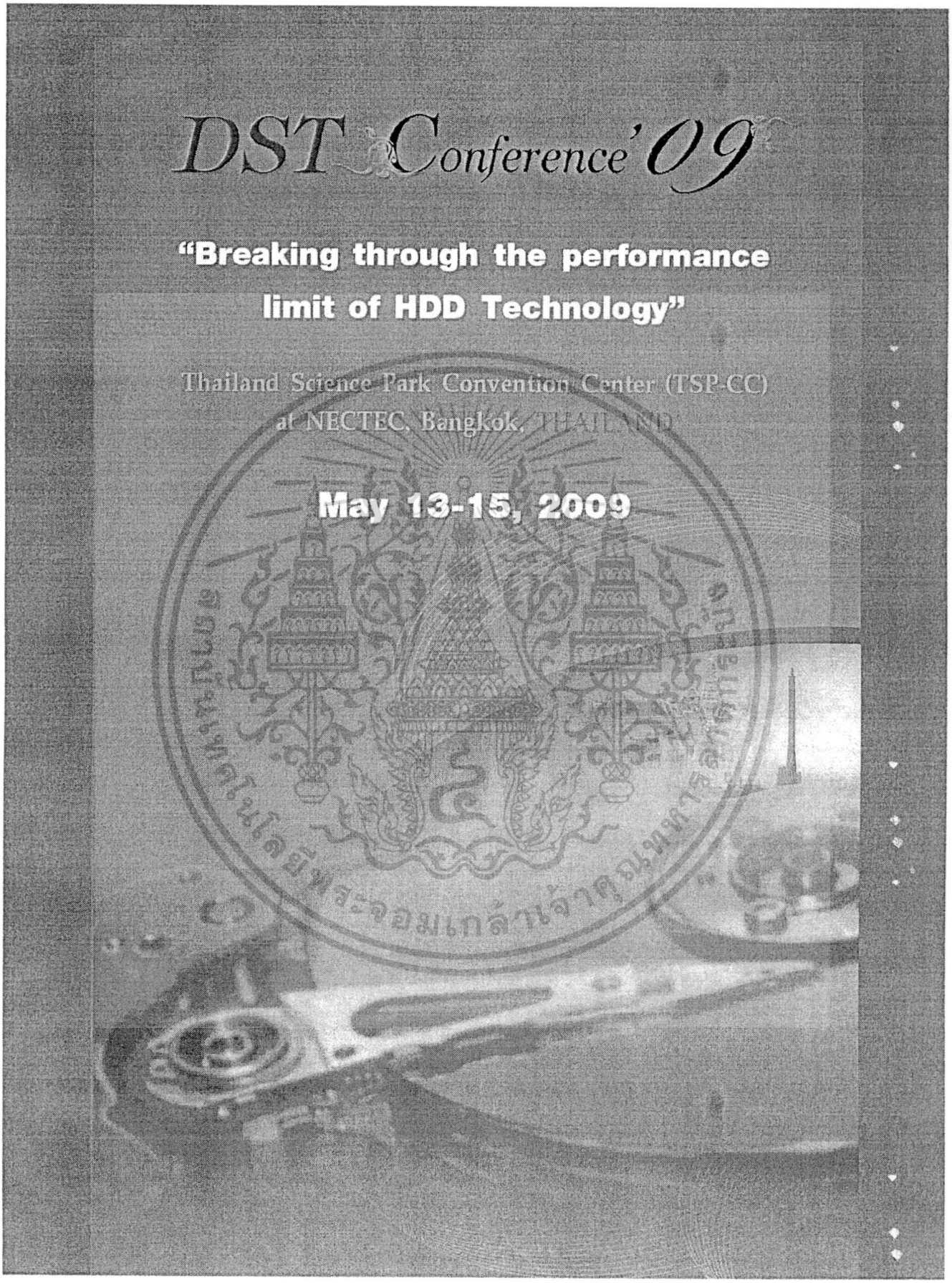
[14] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, "Wide-Band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling", IEEE J. Solid-State Circuits, vol. 39, no. 2, pp.275-282, Feb 2004.

[15] C.-F. Liao and S.-I. Liu, "A Broadband Noise-Canceling CMOS LNA for 3.1-10.6-GHz UWB Receivers", IEEE J. Solid-State Circuits, vol. 42, no. 2, pp.329-339, Feb 2007.

[16] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, Wideband CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling. The Springer International Series in Engineering and Computer Science, Harcover, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Authorized licensed use limited to: King Mongkuts Institute of Technology Ladkrabang. Downloaded on April 10,2010 at 13:14:03 UTC from IEEE Xplore. Restrictions apply.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A 1.2 Volt Thermal Noise-Canceling Transimpedance-Based Differential Amplifier

Skawrat Wangtaphan
Dept. of Electronics, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang
Bangkok 10520, THAILAND
E-mail: aom_skawrat@hotmail.com

Varakorn Kasemsuwan, Member, IEEE
Dept. of Electronics, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang
Bangkok 10520, THAILAND
E-mail: kkvarako@kmitl.ac.th

Abstract— **This paper presents a design of 1.2 V thermal noise-canceling differential amplifier using 0.13 um CMOS technology. The amplifier employs a CMOS inverter-based transimpedance amplifier, and a noise-canceling circuitry. The thermal noise-canceling circuitry is used to cancel channel thermal noise of the input MOSFET. The simulation result shows the noise figure of 2.42 dB. The gain and bandwidth of the amplifier are 42.6 dB and 1.72 GHz respectively. The power dissipation is 12 mW.**

Keywords-transimpedance amplifier; differential amplifier; noise-canceling; thermal noise; CMOS inverter

I. INTRODUCTION

The technology of data communication systems is advancing rapidly in high bit rate for both short and medium ranges. In those systems, it is well known that the design of the front-end amplifier is the most difficult task, because it plays a crucial role in dictating the whole system performance. The design involves careful optimization of a number of trade offs between bandwidth, gain, noise and power dissipation. In the design, transimpedance amplifier is usually employed as the front end to amplify a weak input signal. For example, in a hard-disk drive systems, transimpedance amplifier (Z amplifier) is used to amplifier the read back signal from the biased magneto-resistive (MR) read sensor [1-5]. Similarly, in the optoelectronic front end, transimpedance amplifier is used to convert the optical signal into electrical signal [6-8].

With recent advance in fabrication technology for ultra high speed devices, several Z amplifiers have been successfully designed and developed as gigahertz-band amplifiers using III-V [9], SiGe [10], Bipolar [11] and BiCMOS based technologies [12]. However, as to the advanced performance progress in deep sub-micron MOSFET technology, MOSFET becomes a promising option to realize high speed and high frequency integrated circuits. MOSFET offers low cost, low power consumption, small silicon area and compatibility with the dominant transistor technology in both analog and digital applications. In addition, MOSFET can achieve very high cutoff frequency, but at a much lower cost.

Noise is one of very important issues in the design of front-end amplifier. This is due to the fact that noise represents a lower limit to the size of electrical signal that can be amplified by a circuit without significant deterioration in signal quality. Noise also results in an upper limit to the useful gain of an amplifier, because if the gain is increased without limit, the output stage of the circuit will eventually begin to limit on the amplified noise from the input stages. In the MOSFET, the channel can be treated as resistor. As a result, MOSFET exhibits thermal noise, which is a major source of noise in MOS transistor.

Several circuit designs for low noise using noise canceling technique [13-16] have been proposed. Their results exhibit low noise figure and gain enhancement. In this paper, we present a 1.72 GHz and 42.6 dB low noise CMOS transimpedance-based differential amplifier. The circuit is developed based on a transimpedance amplifier, which employs CMOS inverter as a core part. The circuit is realized using a 0.13 μm CMOS technology and operates under the supply voltage of 1.2 V. Noise-canceling circuitry, consisting of CMOS inverter and current mirror circuit, is incorporated into the circuit. The paper is organized as follows. Section II describes the fundamental operation of the proposed amplifier and the noise-canceling technique. Section III shows the results and discussions. Finally, section IV presents the conclusion.

II. TRANSIMPEDANCE AMPLIFIER AND NOISE-CANCELING PRINCIPLE

A. Transimpedance Amplifier

The Z amplifier can be classified into two configurations; open-loop and closed-loop amplifiers. In the open-loop configuration, good sensitivity and large bandwidth can not be obtained simultaneously. A better approach is to use a closed-loop configuration. The closed-loop configuration avoids the dynamic range problem, and provides a good compromise between the wide bandwidth and low noise performance. Feedback resistor can be placed across the gain stage, because it does not need to carry bias currents allowing the circuit to operate with more voltage headroom. As a result, thermal noise from feedback resistor is reduced, while the bandwidth can be matched to that of the signal eliminating the need for equalization simultaneously.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

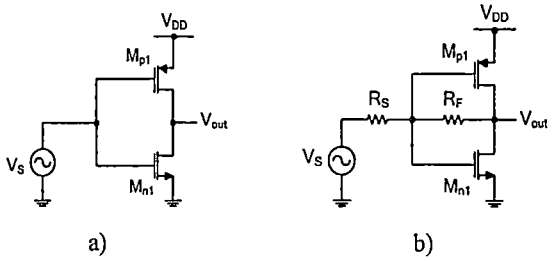


Figure 1. a) CMOS inverter b) Inverter-based transimpedance amplifier

In this work, a proposed amplifier is developed based on a closed-loop transimpedance amplifier. The open-loop amplifier employs CMOS inverter as shown in Fig. 1a). It is well known that CMOS inverter has no internal nodes. As a result, the performance of the circuit will not be degraded by the extra parasitic poles and zeros, when operated at high frequency. In addition, CMOS inverter has good linearity in voltage to current conversion. A closed loop transimpedance amplifier can be realized by connecting R_F between the input and output (shunt-shunt feedback) as illustrated in Fig. 1b).

B. Noise-canceling principle

Fig. 2 shows a single-ended transimpedance amplifier with a thermal noise-canceling circuitry. The amplifier consists of the transimpedance amplifier ($M_{n1\text{-}p1}$ and R_F) as shown in Fig. 1b), and an additional noise-canceling circuitry ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). To be discussed next, this noise-canceling circuitry serve the purpose to eliminate the thermal noises associated with transistors M_{n1} and M_{p1}. Notice that the additional circuitry is very simple, and realized by using only two CMOS inverters.

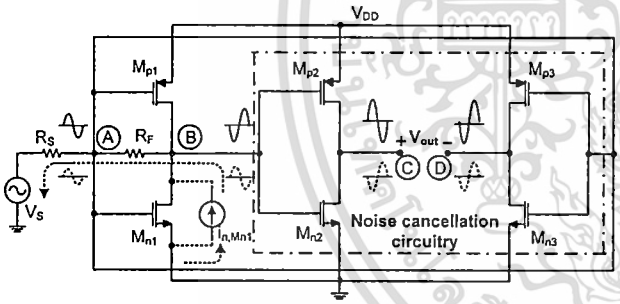


Figure 2. Single-ended noise-canceling amplifier

The operation of the circuit can be explained as follows. The input signal V_S (solid line) undergoes a feedforward amplification, i.e., the input signal is first amplified by the transimpedance amplifier ($M_{n1\text{-}p1}$), and further amplified by CMOS inverters ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). The output signal is then taken differentially (between nodes C and D). Notice that the signals at nodes C and D are 180 degree out of phase. As a result, the differential output signal V_{out} is larger than the signal either at node C or D alone. This translates to an increase in the voltage gain of the system. In addition, the differential output structure has advantage over single-ended output in that it enables a circuit to reject wide-band noise better.

In term of the channel thermal noise current (dotted signals) of a transistor M_{n1}, let's consider the $i_{n,Mn1}$, which flows between the drain and source terminals. This thermal noise current will flow through R_F and R_S, resulting in inphase thermal noise voltages at nodes A and B. Noise voltages at nodes A and B are then amplified via CMOS inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ respectively, resulting in the thermal noise output voltages at nodes C and D respectively. Unlike the input signal case, the thermal noise voltages at nodes C and D are inphase. Because the output signal V_{out} is taken differentially, the output thermal noise voltage associated with transistor M_{n1} could be completely eliminated, provided that the magnitude of thermal noise voltages at nodes C and D are the same. This can be achieved by properly designing the gains of inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$, using appropriate transistor sizing in $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$. The channel thermal noise current of the transistor M_{p1} could also be eliminated using the same explanation.

It is instructive to note that, the noise from the noise-canceling circuitry is also added into the system. As a result, its noise contribution to the amplifier has to be investigated. In fact, the noise contributions from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are relatively quite small, compared with the noises from $M_{n1\text{-}p1}$ and R_F. This is because noises from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are divided by a larger gain, when referred to the input.

C. Differential Noise-canceling Amplifier Design

The differential structure is one among the most important structures used in most designs. This is because differential structure has several advantages over single-ended counterpart, i.e., high common-mode noise rejection, larger output voltage swing and higher linearity. Fig. 3 shows a differential amplifier with noise-canceling circuitry based on the amplifier in Fig. 2. As seen, both circuits are very similar, namely, $M_{n1a,b}$-$M_{p1a,b}$ and $R_{Fa,b}$ in Fig. 3 form transimpedance amplifiers similar to $M_{n1\text{-}p1}$ and R_F in Fig. 2 and $M_{n2a,b}$-$M_{p2a,b}$ and $M_{n3a,b}$ form noise canceling circuitry similar to $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$. Two current mirror circuits ($M_{p3a,b}$ - $M_{p4a,b}$) serve the purposes to both enhance the voltage gain and, at the same time, to eliminate thermal noise of $M_{n1a\text{-}p1a}$, which can appear at the output (to be discussed).

The input signal $V_S/2$ (solid line) undergoes a feedforward amplification similar to that of the singled-ended amplifier in Fig. 2. In addition, M_{n4a} converts the voltage signal at node B to the current signal, which is then supplied as an input current to a current mirror (M_{p3a} - M_{p4a}). The output current ($i_{d(Mp3a)}$) signal is then added constructively with the current signal generated by M_{n3a}. As a result, the output current driving capability of the proposed differential amplifier is increased.

Similarly, the noise canceling mechanism of the amplifier can be explained in the same manner as the single-ended amplifier in Fig. 2. However, it is noted that the channel thermal noise current of M_{n1a} (dotted line) can be transferred to both nodes C and D via M_{n3a}. To get rid of this thermal noise, a current mirror (M_{p3a}-M_{p4a}), with an appropriate current gain, is designed to mirror the noise current as a result of $i_{n,Mn1}$, which has the same magnitude but opposite phase, to the node C. To eliminate a thermal noise current of M_{n1a} at node D, inverter $M_{n2a\text{-}p2a}$ with appropriate sizing is employed similar to that of the single ended amplifier in Fig. 2. The channel thermal noise current of the transistors M_{p1a} and $M_{n1b\text{-}p1b}$ can also be eliminated using the same explanation.

Identify applicable sponsor/s here. If no sponsors, delete this text box. (sponsors)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

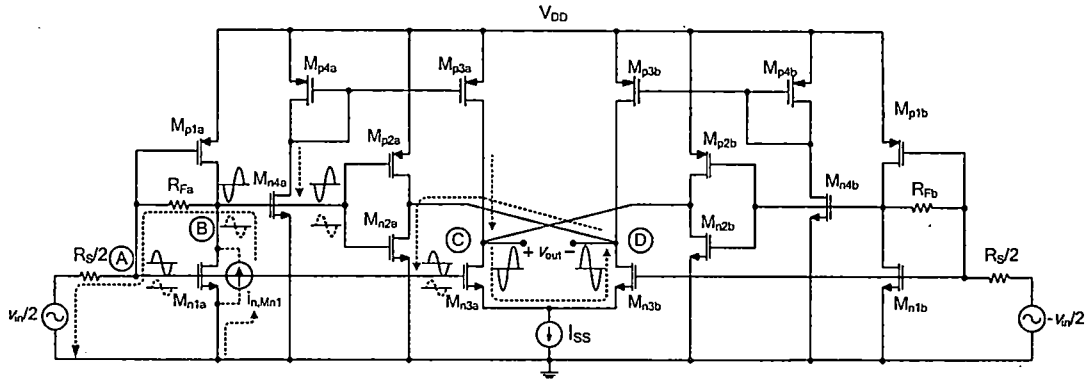


Figure 3. Proposed amplifier

The noise figure (NF) and gain (A_v) of the proposed amplifier in Fig. 3 can be analyzed and shown as

$$NF = 2\alpha\gamma K_4\left[G_{MP4}(K_1+K_2)\right]^2\left\{R_{ON3}^2\left[G_{M2}+G_{MP3}+G_{M4}(G_{MP3}/G_{MP4})^2\right]+G_{MN3}K_3^2\right\} + 2\alpha\gamma K_4 G_{M1}R_{O1}^2\left(G_{MN4}G_{MP3}R_{ON3}K_2 - G_{MN3}G_{MP4}K_3R_S + G_{M2}G_{MP4}R_{ON3}K_2\right)^2 + 2K_4\left[\left(G_{MN4}G_{MP3}+G_{M2}G_{MP4}\right)R_{ON3}K_1 + G_{MN3}G_{MP4}K_3R_S\right]^2 + 1 \quad (1)$$

$$A_v = \frac{-2R_O\left[(G_{MN4}G_{MP3}G_{MP4}^{-1}+G_{M2})(G_{M1}R_F-1)R_{O1}+(R_F+R_{O1})G_{MN3}\right]}{\left[2R_F+R_S+R_{O1}(2+G_{M1}R_S)\right]} \quad (2)$$

where $K_1 = R_{O1}(2+G_{M1}R_S)$, $K_2 = 2R_F+R_S$, $K_3 = R_{O23}+R_{ON3}$, $R_{OI} = R_{ONi} // R_{OPi}$,

$K_4 = \left[(G_{MN4}G_{MP3}+G_{M2}G_{MP4})(G_{M1}R_F-1)R_{O1}R_{ON3}+G_{MN3}G_{MP4}(R_F+R_{O1})K_3\right]^{-2}$,

$R_O = R_{O23} // R_{ON3}$, $R_{O23} = R_{O2} // R_{OP3}$, $R_{Oia} = R_{Oib}$, $G_{Mi} = G_{MNi}+G_{MPi}$,

$G_{Mia} = G_{Mib}$ and i=1,2,3,4

From (1), it is obvious that major sources of noise come from the channel thermal noise associated with $M_{n1a,b}$ - $M_{p1a,b}$ which are given by the second term. It is noted that we can get rid of this term if the ratio of R_F and R_S satisfies the following condition

$$\frac{G_{MN3}G_{MP4}(R_{O23}+R_{ON3})}{G_{MN4}G_{MP3}R_{ON3}+G_{M2}G_{MP4}R_{ON3}} = \frac{2R_F}{R_S}+1. \quad (3)$$

By applying small signal analysis, the transfer function of the proposed amplifier can be derived and shown as

$$\frac{v_{out}}{v_s} = \frac{\left(\frac{2G_{M1}R_{O1}R_F\omega_O}{C_{in}R_FR_S}\right)\left(G_{M2}+\frac{G_{MN4}G_{MP3}}{G_{MP4}}\right)R_O+\left[\frac{2\omega_O(2R_F+G_{M1}R_{O1}R_S)}{R_FR_SC_{in}(2+G_{M1}R_S)}\right]G_{MN3}R_O}{s^2+\left(\omega_O+\frac{1}{C_{in}R_F}+\frac{2}{C_{in}R_S}\right)s+\frac{\omega_O}{C_{in}}\left(\frac{G_{M1}R_{O1}}{R_F}+\frac{2}{R_S}\right)} \quad (4)$$

where $C_{in} = C_{gs(MN1)}+C_{gs(MP1)}+\left(C_{gd(MN1)}+C_{gd(MP1)}\right)(1+G_{M1}R_{O1})+C_{gs(MN3)}+C_{gd(MN3)}(1+G_{MN3}R_{ON3})$

$$\omega_O = \frac{(2+G_{M1}R_S)(R_S+2R_F)^{-1}}{\left[C_{gs(MN2)}+C_{gs(MP2)}+C_{gs(MN4)}+\left(C_{gd(MN2)}+C_{gd(MP2)}\right)(G_{M2}R_O)+C_{gd(MN4)}\left(\frac{G_{MN4}}{G_{MP4}}\right)\right]}$$

respectively.

From (4), one can rearrange the denominator in the form $s^2+2\zeta\omega_n s+\omega_n^2$, where the natural frequency (ω_n) and damping factor (ζ) can be shown as

$$\omega_n = \sqrt{\omega_O C_{in}^{-1}\left(G_{M1}R_{O1}R_F^{-1}+2R_S^{-1}\right)} \quad (5)$$

$$\zeta = \left[\omega_O+(C_{in}R_F)^{-1}+2(C_{in}R_S)^{-1}\right]\left[2\sqrt{\omega_O C_{in}^{-1}\left(G_{M1}R_{O1}R_F^{-1}+2R_S^{-1}\right)}\right]^{-1} \quad (6)$$

If the damping factor is set to 0.707, then ω_{-3dB} is shown as

$$\omega_{-3dB} = \frac{1}{C_{in}R_F}\sqrt{\left(G_{M1}R_{O1}+\frac{2R_F}{R_S}\right)\left(G_{M1}R_{O1}+\sqrt{(G_{M1}R_{O1})^2-\frac{4R_F}{R_S}-\left(\frac{2R_F}{R_S}\right)^2}\right)} \quad (7)$$

The input impedance (R_{in}) and output impedance (R_{out}) of the proposed amplifier can also be derived and shown as

$$R_{in} = \frac{2(R_{O1}+R_F)}{G_{M1}R_{O1}+1}, \quad (8)$$

$$R_{out} = \frac{2R_{O2}R_{O3}}{R_{O2}+R_{O3}}. \quad (9)$$

III. Results and Discussions

To evaluate the performance of the proposed circuit, the simulation is performed, using HSPICE with a 0.13 µm CMOS technology, under the supply voltages of 1.2 V. In this work, the bias currents are designed to achieve low power and high bandwidth. In addition the input impedance in Eq. (8) is also designed to match with the source impedance (50 Ω). This matching serves the purpose to achieve maximum power transfer and minimize any reflection. The output impedance of the circuit is 5.2 kΩ. The simulations results show high performance characteristics, namely, large voltage gain, wide bandwidth, low noise figure and low power dissipation.

Fig. 4 shows a comparison of a noise figure from Fig. 1b (dotted), Fig 2 (dashed) and Fig. 3 (solid). The noise, which extends over the amplifier bandwidth, mostly comes from channel thermal noises. As seen, the noise figure of the proposed amplifier is found to be around 2.42 dB.

Fig. 5 shows a frequency response of the proposed differential amplifier in Fig. 3. As seen, the passband gain is 42.6 dB while the bandwidth is 1.72 GHz.

Fig. 6 shows an eye diagram of the proposed amplifier. The simulation shows 99% and 97% horizontal eye opening and vertical eye opening at the data rate of 1.4 Gb/s respectively. As seen, the eye is wide opening, indicating that the proposed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

amplifier can operate at high bit rate with small ISI and bit error rate.

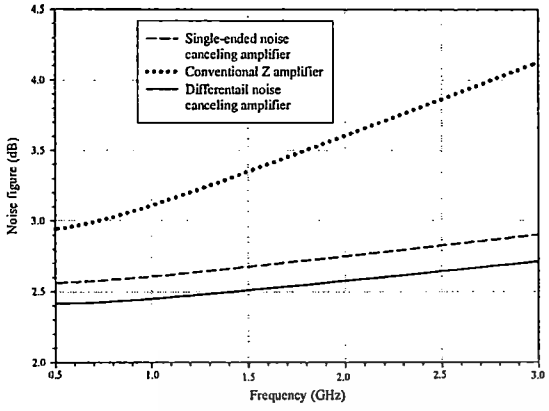


Figure 4. Simulated noise figure of amplifier

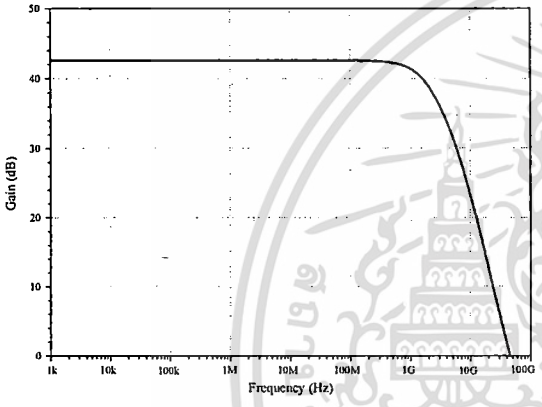


Figure 5. Gain of the proposed amplifier

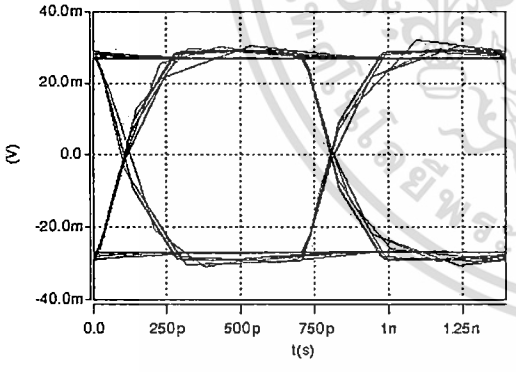


Figure 6. Gain of the proposed amplifier

IV. CONCLUSION

This paper presents a thermal noise-canceling differential amplifier. The amplifier is developed based on a CMOS transimpedance-based amplifier and a noise-canceling circuitry. The thermal noise-canceling circuitry is very simple, and consisting of CMOS inverter and current mirror. The simulation results show that the proposed circuit has noise figure lower than that obtained from the amplifier without noise-canceling circuitry. The circuit shows large bandwidth, large gain and small power dissipation. The circuit can be employed as front end amplifier in reading circuitry of hard disk drive (HDD).

ACKNOWLEDGMENT

The authors would like to thank "I/UCRC in Data Storage Technology and Applications" at King Mongkut's Institute of Technology Ladkrabang (KMITL) under the contract number HDDB50-002.

REFERENCES

[1] T.-W. Pan and A.A. Abidi, "A wide-band CMOS read amplifier for magnetic data storage systems", IEEE J. Solid-State Circuits, vol. 27, pp. 863 – 873, June 1992.

[2] S. Lam, L. Cheng, and D. Young, "A 550 Mb/s GMR read/write amplifier using 0.5-V CMOS process," IEEE Int. Solid-State Circuits Conf., pp. 358–359, 2000.

[3] H. Veenstra, J. Mulder, L. Le, and G. Grillo, "A 1Gb/s Read/Write-preamplifier for hard disk drive applications" in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, pp.188 – 189, Feb 2001.

[4] Z. Zheng, S. Lam, and S. Sutardja, "A 0.55nV/Sqrt[Hz] gigabit fully differential CMOS preamplifier for MR/GMR read application", in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, vol. 1, pp. 64 – 445, Feb 2002.

[5] R. Harjani, "A 455-Mb/s MR preamplifier design in a 0.8-μm CMOS process" IEEE J. Solid-State Circuits, vol. 36, pp. 862 – 872, June 2001.

[6] R. Y. Chen, R.Y., H. Tsung-Shuen, and H. Chih-Yuan, "A CMOS infrared wireless optical receiver front-end with a variable-gain fully-differential transimpedance amplifier", IEEE Trans on Consumer Electronics, vol. 51, pp. 424 – 429, May 2005.

[7] S. M. R. Hasan, "Design of a low-power 3.5-GHz broad-band CMOS transimpedance amplifier for optical transceivers", IEEE Trans. on Circuits Syst. I, vol. 52, pp. 1061 – 1072, June 2005.

[8] C. Q. Wu, E.A. Sovero, and B. Massey, "40-GHz transimpedance amplifier with differential outputs using InP-InGaAs heterojunction bipolar transistors", IEEE J. Solid-State Circuits ,vol. 38, Issue 9, pp. 1518-1523, Sept 2003.

[9] A. Jayakumar, M.S. Bustos, D.Cheskis, S.J. Pietrucha, M.Bonelli, S.Al-Kuran, and N. Scheinberg, "3-V MSM-TIA for gigabit ethernet", IEEE J. Solid-State Circuits, vol. 35, pp. 1271-1275, 2000.

[10] J. Mullrich, T.F. Meister, M. Rest, W. Bogner, A. Schopflin, and H.M. Rein, "40Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical fibre TDM links", Electronics Letters, vol. 34, pp. 452-453, 1998.

[11] H.M. Rein and M. Moller, "Design considerations for very-high speed Si-bipolar ICs operating up to 50Gb/s", IEEE J. Solid-State Circuits, vol. 8, pp.1076-1090, 1996.

[12] G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros and S. Katsafouros, "1.7 GHz bipolar optoelectronic receiver using conventional 0.8um BiCMOS process", in Proc. ISCAS, pp. 417-420, 2000.

[13] F. Bruccoleri, E. A. M. Klumperink and B. Nauta,"Generating All Two-Mos-Transistor Amplifiers Leads to New Wide-Band LNAs", IEEE J. Solid-State Circuits, vol. 36, no. 7, pp.1032-1039, July 2001.

[14] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, "Wide-Band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling", IEEE J. Solid-State Circuits, vol. 39, no. 2, pp.275-282, Feb 2004.

[15] C.-F. Liao and S.-I. Liu, "A Broadband Noise-Canceling CMOS LNA for 3.1-10.6-GHz UWB Receivers", IEEE J. Solid-State Circuits, vol. 42, no. 2, pp.329-339, Feb 2007.

[16] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, Wideband CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling. The Springer International Series in Engineering and Computer Science, Harcover, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In this work, a proposed amplifier is developed based on a closed-loop transimpedance amplifier. The open-loop amplifier employs CMOS inverter as shown in Fig. 1a). It is well known that CMOS inverter has no internal nodes. As a result, the performance of the circuit will not be degraded by the extra parasitic poles and zeros, when operated at high frequency. In addition, CMOS inverter has good linearity in voltage to current conversion. A closed loop transimpedance amplifier can be realized by connecting R_F between the input and output (shunt-shunt feedback) as illustrated in Fig. 1b).

Fig. 2 shows a proposed transimpedance amplifier with a thermal noise-canceling circuitry. From Fig. 2, the proposed amplifier consists of the transimpedance amplifier ($M_{n1\text{-}p1}$ and R_F) as illustrated in Fig. 1b), and an additional noise-canceling circuitry ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). To be discussed next, this noise-canceling circuitry serve the purpose to eliminate the thermal noises associated with transistors M_{n1} and M_{p1}. Notice that the additional circuitry is very simple, and realized by using only two CMOS inverters.

The operation of the circuit can be explained as follows. The input signal V_S (solid-line signals) undergoes a feedforward amplification, i.e., the input signal is first amplified by the transimpedance amplifier ($M_{n1\text{-}p1}$), and further amplified by CMOS inverters ($M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$). The output signal is then taken differentially (between nodes C and D). Notice that the signals at nodes C and D are 180 degree out of phase. As a result, the differential output signal V_{out} is larger than the signal either at node C or D alone. This translates to an increase in the voltage gain of the system. In addition, the differential output structure has advantage over single-ended output in that it enables a circuit to reject wide-band noise better.

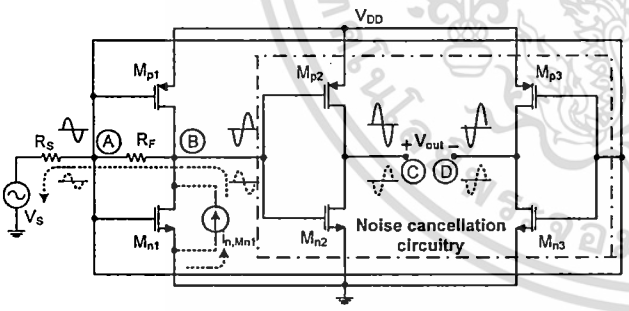


Figure 2. Proposed amplifier

In term of the channel thermal noise current (dotted signals) of a transistor M_{n1}, let's consider the $i_{n,Mn1}$, which flows between the drain and source terminals. This thermal noise current will flow through R_F and R_S, resulting in inphase thermal noise voltages at nodes A and B. Noise voltages at nodes A and B are then amplified via CMOS inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ respectively, resulting in the thermal noise output voltages at nodes C and D respectively. Unlike the input signal case, the thermal noise voltages at nodes C and D are inphase. Because the output signal V_{out} is taken differentially, the output thermal noise voltage associated with transistor M_{n1} could be completely eliminated, provided that the magnitude of thermal noise voltages at nodes C and D are the same. This can be achieved by properly designing the gains of inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$, using appropriate transistor sizing in $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$. The channel thermal noise current of the transistor M_{p1} could also be eliminated using the same explanation.

It is instructive to note at this point that, the noise from the noise-canceling circuitry is also added into the system. As a result, its noise contribution to the amplifier has to be investigated. In fact, the noise contributions from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are relatively quite small, compared with the noises from $M_{n1\text{-}p1}$ and R_F. This is because, noises from inverters $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are divided by a larger gain, when referred to the input.

The noise figure of the transimpedance amplifier in Fig. 1b) (NF_Z) and the proposed amplifier (NF) can be analyzed and shown as

$$NF_Z = \frac{(R_F + R_S)(1 + G_{M1}^2 R_F R_S + \alpha\gamma G_{M1}(R_F + R_S))}{(1 - G_{M1}R_F)^2 R_s} \tag{1}$$

$$NF = \left(1 + \frac{\alpha\gamma A_1 R_{O1}[-A_2(R_F + R_S) + A_3 R_S]^2}{R_S(A_1 R_S + R_S + R_{O1} + R_F)^2 A_V^2}\right) + \left(\frac{R_F[A_2(R_{O1} + A_1 R_S) + A_3 R_S]^2}{R_S(A_1 R_S + R_S + R_{O1} + R_F)^2 A_V^2} + \frac{\alpha\gamma A_2 R_{O2}}{R_S A_V^2} + \frac{\alpha\gamma A_3 R_{O3}}{R_S A_V^2}\right) \tag{2}$$

where G_{M1}, R_{Oi}, A_1 and A_V are given by $G_{M1}=g_{m(Mn1)}+g_{m(Mp1)}$, $R_{Oi}=r_{o(Mni)}//r_{o(Mpi)}$, $A_i=G_{Mi}R_{Oi}$ and

$$A_v = \frac{A_2(G_{M1}R_{O1}R_F - R_{O1}) + A_3(R_{O1} + R_F)}{G_{M1}R_{O1}R_S + R_S + R_{O1} + R_F},$$

respectively.

From (1), it is obvious that major sources of noise come from the channel thermal noises associated with $M_{n1\text{-}p1}$. Noise figure of the proposed circuit is given by (2). The second term in the parenthesis in (2) represents the noise as a result of channel thermal noises associated with M_{n1} and M_{p1}. It is noted that if the ratio of the gains of CMOS inverters $M_{n2\text{-}p2}$ (A_2) and $M_{n3\text{-}p3}$ (A_3) are set equal to $1+R_F/R_S$, the thermal noises from M_{n1} and M_{p1} can be completely eliminated.

By applying small signal analysis, the voltage gain of the proposed transimpedance amplifier can be derived and shown as

$$\frac{v_{out}}{v_s} \equiv \frac{\left(\frac{G_{M1}R_{O1}R_F\omega_O}{C_{in}R_F R_S}\right)G_{M2}R_{O2} + \left[\frac{\omega_O(R_F + G_{M1}R_{O1}R_S)}{R_F R_S C_{in}(1 + G_{M1}R_S)}\right]G_{M3}R_{O3}}{s^2 + \left(\omega_O + \frac{1}{C_{in}R_F} + \frac{1}{C_{in}R_S}\right)s + \frac{\omega_O}{C_{in}}\left(\frac{G_{M1}R_{O1}}{R_F} + \frac{1}{R_S}\right)} \tag{3}$$

where C_{in} and ω_O are given by

$$C_{in} = C_{gs(M_{N1})} + C_{gs(M_{N2})} + \left(C_{gd(M_{N1})} + C_{gd(M_{P1})}\right)(1 + G_{M1}R_{O1}) + C_{gs(M_{N3})} + \left(C_{gd(M_{N3})} + C_{gd(M_{P3})}\right)(1 + G_{M3}R_{O3})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ACKNOWLEDGMENT

The authors would like to thank "I/UCRC in Data Storage Technology and Applications" at King Mongkut's Institute of Technology Ladkrabang (KMITL) under the contract number HDDB50-002.

REFERENCES

[1] T.-W. Pan and A.A. Abidi, "A wide-band CMOS read amplifier for magnetic data storage systems", *IEEE J. Solid-State Circuits*, vol. 27, pp. 863 – 873, June 1992.

[2] S. Lam, L. Cheng, and D. Young, "A 550 Mb/s GMR read/write amplifier using 0.5-V CMOS process," *IEEE Int. Solid-State Circuits Conf.*, pp. 358–359, 2000.

[3] H. Veenstra, J. Mulder, L. Le, and G. Grillo, "A 1Gb/s Read/Write-preamplifier for hard disk drive applications" in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, pp.188 – 189, Feb. 2001.

[4] Z. Zheng, S. Lam, and S. Sutardja, "A 0.55nV/Sqrt[Hz] gigabit fully differential CMOS preamplifier for MR/GMR read application", in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, vol. 1, pp. 64 – 445, Feb. 2002.

[5] R. Harjani, "A 455-Mb/s MR preamplifier design in a 0.8-μm CMOS process" *IEEE J. Solid-State Circuits*, vol. 36, pp. 862 – 872, June 2001.

[6] R. Y. Chen, R.Y., H. Tsung-Shuen, and H. Chih-Yuan, "A CMOS infrared wireless optical receiver front-end with a variable-gain fully-differential transimpedance amplifier", *IEEE Trans on Consumer Electronics*, vol. 51, pp. 424 – 429, May 2005.

[7] S. M. R. Hasan, "Design of a low-power 3.5-GHz broad-band CMOS transimpedance amplifier for optical transceivers", *IEEE Trans. on Circuits Syst. I*, vol. 52, pp. 1061 – 1072, June 2005

[8] C. Q. Wu, E.A. Sovero, and B. Massey, "40-GHz transimpedance amplifier with differential outputs using InP-InGaAs heterojunction bipolar transistors", *IEEE J. Solid-State Circuits* ,vol. 38, Issue 9, pp. 1518-1523, Sept. 2003.

[9] A. Jayakumar, M.S. Bustos, D.Cheskis, S.J. Pietrucha, M.Bonelli, S.Al-Kuran, and N. Scheinberg, "3-V MSM-TIA for gigabit ethernet", *IEEE J. Solid-State Circuits*, vol. 35, pp. 1271-1275, 2000.

[10] J. Mullrich, T.F. Meister, M. Rest, W. Bogner, A. Schopflin, and H.M. Rein, "40Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical fibre TDM links", *Electronics Letters*, vol. 34, pp. 452-453, 1998.

[11] H.M. Rein and M. Moller, "Design considerations for very-high speed Si-bipolar ICs operating up to 50Gb/s", *IEEE J. Solid-State Circuits*, vol. 8, pp.1076-1090, 1996.

[12] G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros and S. Katsafouros, "1.7 GHz bipolar optoelectronic receiver using converntional 0.8um BiCMOS process, in *Proc. ISCAS*, pp. 417-420, 2000.

[13] F. Bruccoleri, E. A. M. Klumperink and B. Nauta,"Generating All Two-Mos-Transistor Amplifiers Leads to New Wide-Band LNAs", *IEEE J. Solid-State Circuits*, vol. 36, no. 7, pp.1032-1039, July 2001.

[14] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, "Wide-Band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling", *IEEE J. Solid-State Circuits*, vol. 39, no. 2, pp.275-282, Feb. 2004.

[15] C.-F. Liao and S.-I. Liu, "A Broadband Noise-Canceling CMOS LNA for 3.1-10.6-GHz UWB Receivers", *IEEE J. Solid-State Circuits*, vol. 42, no. 2, pp.329-339, Feb. 2007.

[16] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, *Wideband CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling*. The Springer International Series in Engineering and Computer Science, Harcover, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นางสาวสกาวรัตน์ วังทะพันธ์ เกิดเมื่อวันที่ 21 ธันวาคม พ.ศ. 2526 ที่จังหวัดนครพนม สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ จากภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2548 ใน พ.ศ. 2549 ได้เข้าทำงานในตำแหน่งวิศกรซ่อมบำรุง บริษัทโรห์มอินติเกรต และในปีการศึกษา 2550 ได้เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

amplifier can operate at high bit rate with small ISI and bit error rate.

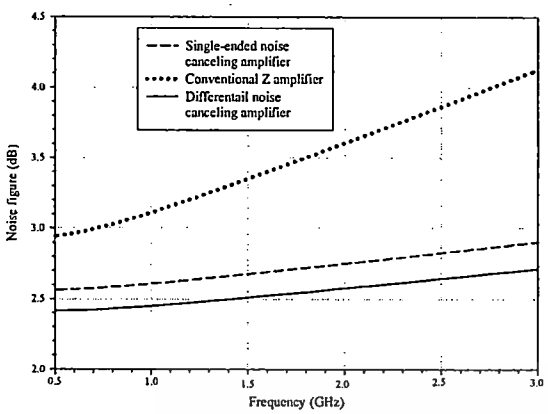


Figure 4. Simulated noise figure of amplifier

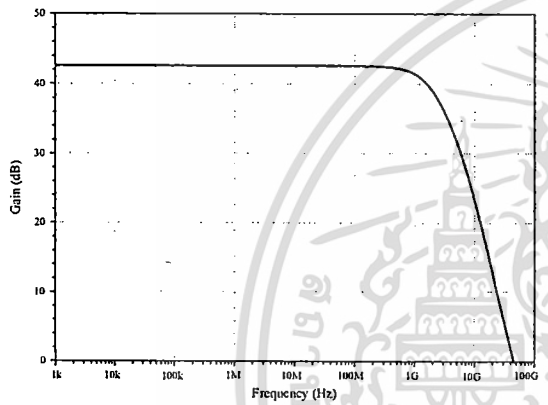


Figure 5. Gain of the proposed amplifier

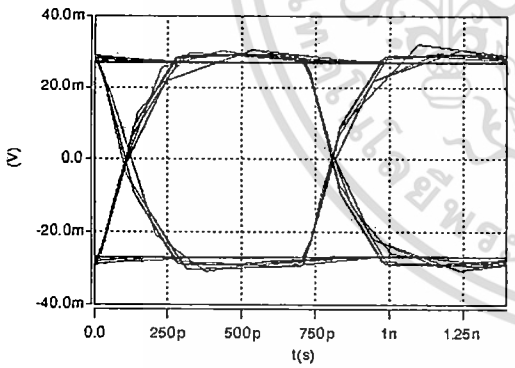


Figure 6. Gain of the proposed amplifier

IV. CONCLUSION

This paper presents a thermal noise-canceling differential amplifier. The amplifier is developed based on a CMOS transimpedance-based amplifier and a noise-canceling circuitry. The thermal noise-canceling circuitry is very simple, and consisting of CMOS inverter and current mirror. The simulation results show that the proposed circuit has noise figure lower than that obtained from the amplifier without noise-canceling circuitry. The circuit shows large bandwidth, large gain and small power dissipation. The circuit can be employed as front end amplifier in reading circuitry of hard disk drive (HDD).

ACKNOWLEDGMENT

The authors would like to thank "I/UCRC in Data Storage Technology and Applications" at King Mongkut's Institute of Technology Ladkrabang (KMITL) under the contract number HDDB50-002.

REFERENCES

[1] T.-W. Pan and A.A. Abidi, "A wide-band CMOS read amplifier for magnetic data storage systems", IEEE J. Solid-State Circuits, vol. 27, pp. 863 – 873, June 1992.

[2] S. Lam, L. Cheng, and D. Young, "A 550 Mb/s GMR read/write amplifier using 0.5-V CMOS process," IEEE Int. Solid-State Circuits Conf., pp. 358–359, 2000.

[3] H. Veenstra, J. Mulder, L. Le, and G. Grillo, "A 1Gb/s Read/Write-preamplifier for hard disk drive applications" in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, pp.188 – 189, Feb 2001.

[4] Z. Zheng, S. Lam, and S. Sutardja, "A 0.55nV/Sqrt[Hz] gigabit fully differential CMOS preamplifier for MR/GMR read application", in IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, vol. 1, pp. 64 – 445, Feb 2002.

[5] R. Harjani, "A 455-Mb/s MR preamplifier design in a 0.8-μm CMOS process" IEEE J. Solid-State Circuits, vol. 36, pp. 862 – 872, June 2001.

[6] R. Y. Chen, R.Y., H. Tsung-Shuen, and H. Chih-Yuan, "A CMOS infrared wireless optical receiver front-end with a variable-gain fully-differential transimpedance amplifier", IEEE Trans on Consumer Electronics, vol. 51, pp. 424 – 429, May 2005.

[7] S. M. R. Hasan, "Design of a low-power 3.5-GHz broad-band CMOS transimpedance amplifier for optical transceivers", IEEE Trans. on Circuits Syst. I, vol. 52, pp. 1061 – 1072, June 2005.

[8] C. Q. Wu, E.A. Sovero, and B. Massey, "40-GHz transimpedance amplifier with differential outputs using InP-InGaAs heterojunction bipolar transistors", IEEE J. Solid-State Circuits ,vol. 38, Issue 9, pp. 1518-1523, Sept 2003.

[9] A. Jayakumar, M.S. Bustos, D.Cheskis, S.J. Pietrucha, M.Bonelli, S.Al-Kuran, and N. Scheinberg, "3-V MSM-TIA for gigabit ethernet", IEEE J. Solid-State Circuits, vol. 35, pp. 1271-1275, 2000.

[10] J. Mullrich, T.F. Meister, M. Rest, W. Bogner, A. Schopflin, and H.M. Rein, "40Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical fibre TDM links", Electronics Letters, vol. 34, pp. 452-453, 1998.

[11] H.M. Rein and M. Moller, "Design considerations for very-high speed Si-bipolar ICs operating up to 50Gb/s", IEEE J. Solid-State Circuits, vol. 8, pp.1076-1090, 1996.

[12] G. Halkias, N. Haralabidis, E.D. Kyriakis-Bitzaros and S. Katsafouros, "1.7 GHz bipolar optoelectronic receiver using converntional 0.8um BiCMOS process", in Proc. ISCAS, pp. 417-420, 2000.

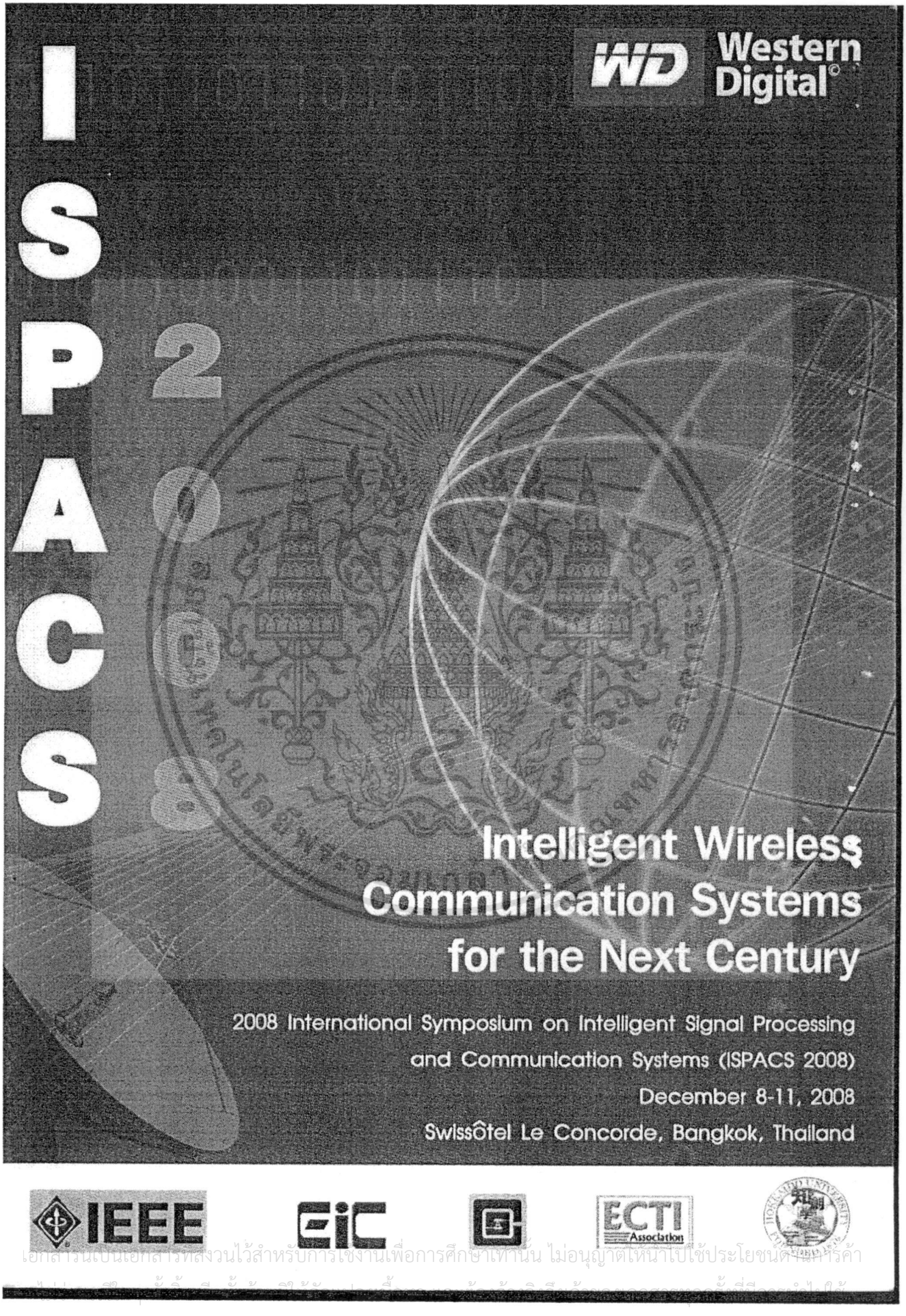
[13] F. Bruccoleri, E. A. M. Klumperink and B. Nauta,"Generating All Two-Mos-Transistor Amplifiers Leads to New Wide-Band LNAs", IEEE J. Solid-State Circuits, vol. 36, no. 7, pp.1032-1039, July 2001.

[14] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, "Wide-Band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling", IEEE J. Solid-State Circuits, vol. 39, no. 2, pp.275-282, Feb 2004.

[15] C.-F. Liao and S.-I. Liu, "A Broadband Noise-Canceling CMOS LNA for 3.1-10.6-GHz UWB Receivers", IEEE J. Solid-State Circuits, vol. 42, no. 2, pp.329-339, Feb 2007.

[16] F. Bruccoleri, E. A. M. Klumperink and B. Nauta, Wideband CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling. The Springer International Series in Engineering and Computer Science, Harcover, 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$\omega_O = \frac{1+G_{M1}R_S}{\left(R_S+R_F\right)\left(C_{gs(M_{N2})}+C_{gs(M_{P2})}+\left(C_{gd(M_{N2})}+C_{gd(M_{P2})}\right)G_{M1}R_{O1}\right)},$$

respectively.

From (3), one can rearrange the denominator in the form $s^2+2\zeta\omega_n s+\omega_n^2$, where the natural frequency (ω_n) and damping factor (ζ) can be shown as

$$\omega_n = \sqrt{\frac{\omega_O}{C_{in}}\left(\frac{G_{M1}R_{O1}}{R_F}+\frac{1}{R_S}\right)} \quad (4)$$

$$\zeta = \frac{\omega_O+\frac{1}{C_{in}R_F}+\frac{1}{C_{in}R_S}}{2\sqrt{\frac{\omega_O}{C_{in}}\left(\frac{G_{M1}R_{O1}}{R_F}+\frac{1}{R_S}\right)}}. \quad (5)$$

If the damping factor (ζ) is set to 0.707, then ω_{-3dB} is given by

$$\omega_{-3dB} = \frac{1}{C_{in}R_F}\sqrt{A_1+\left(A_1+\frac{R_F}{R_S}\right)\sqrt{A_1^2-\frac{2R_F}{R_S}-\left(\frac{R_F}{R_S}\right)^2}}. \quad (6)$$

The input impedance (R_{in}) and output impedance (R_{out}) of the proposed amplifier can also be derived and shown as

$$R_{in} = \frac{R_{O1}+R_F}{1+G_{M1}R_{O1}}, \quad (7)$$

$$R_{out} = \frac{R_{O2}R_{O3}}{R_{O2}+R_{O3}}. \quad (8)$$

III. Results and Discussions

To evaluate the performance of the proposed circuit, the simulation is performed, using HSPICE with a 0.13 μm CMOS technology, under the supply voltages of 1.2 V. Bias currents of the inverters $M_{n1\text{-}p1}$, $M_{n2\text{-}p2}$ and $M_{n3\text{-}p3}$ are equal to 1.6 mA, 544 uA and 544 uA respectively. In this work, the input impedance in (7) is designed to match with the source impedance of the voltage source (50 Ω). This matching serves the purpose to achieve maximum power transfer and minimize reflection. The output impedances of the circuit is 5.2 kΩ. The simulations results show high performance characteristics, namely, large voltage gain, wide bandwidth, low noise figure and low power dissipation. Signal to noise ration (SNR) of the proposed amplifier is found to be 25 dB, while the SNR of the transimpedance amplifier is 15.6 dB. Dynamic range (DR) of the proposed amplifier and the transimpedance amplifier are 77.6 dBm and 45.1dBm, respectively.

Fig. 3 shows noise figure. Dashed and solid lines represents the noise figure of the transimpedance amplifier in Fig. 1b) and Fig. 2, respectively. The noise, which extends over most of the amplifier bandwidth, comes from channel thermal noises. As seen, the noise figure of our proposed amplifier is around 2.56 dB, which is 12 percent less than that of the transimpedance amplifier in Fig. 1b).

Fig. 4 shows gain of the proposed amplifier. The passband gain is about 42.5 dB, or 134 V/V, while the gain of the transimpedance amplifier alone is 13 dB, or 4.5 V/V. As seen, the proposed amplifier has gain about 30 times larger than the gain of the transimpedance amplifier alone. The bandwidth of the circuit is found to be 1.36 GHz. The power dissipation of the circuit is 3.2 mW.

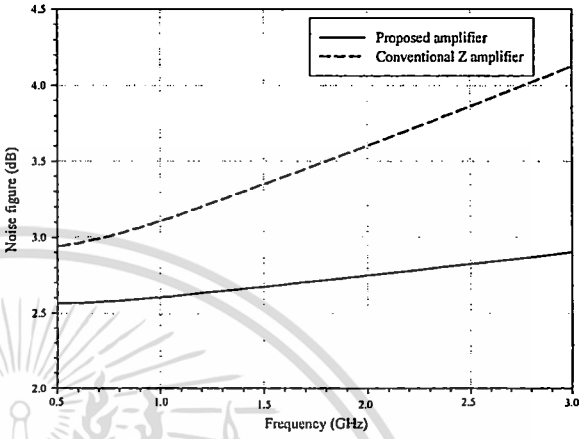


Figure 3. Simulated noise figure

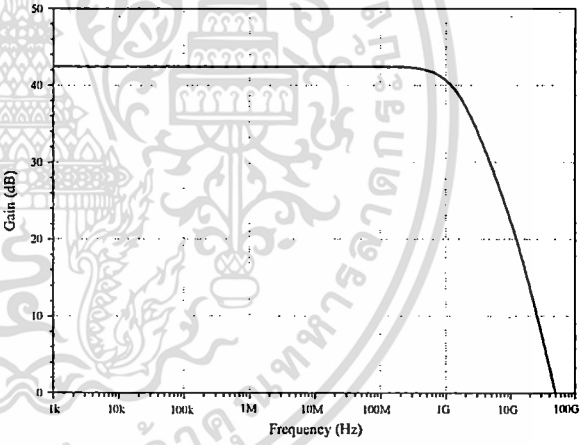


Figure 4. Gain of the proposed amplifier

IV. Conclusion

This paper presents a thermal noise-canceling amplifier. The amplifier is developed based on a CMOS transimpedance-based amplifier, and a noise-canceling circuitry. The thermal noise-canceling circuitry is very simple, and consists of only two CMOS inverters. The simulation results show that the proposed circuit has noise figure 12 % lower than that obtained from the transimpedance amplifier without noise-canceling circuitry. The circuit shows large bandwidth, large gain and small power dissipation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A 1.2 Volt Thermal Noise-Canceling Transimpedance-Based Amplifier

Skawrat Wangtaphan, Thawatchai Thongleam and Varakorn Kasemsuwan, *Member*, *IEEE*
Dept. of Electronics, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang (KMITL)
Bangkok 10520, THAILAND
E-mail: kkvarako@kmitl.ac.th

***Abstract*-This paper presents a design of 1.2 V thermal noise-canceling amplifier using 0.13 um CMOS technology. The amplifier consists of a CMOS inverter-based transimpedance amplifier, and a noise-canceling circuitry. The thermal noise-canceling circuitry is very simple, and consists of only two CMOS inverters. The simulation result shows the noise figure of the proposed amplifier is 2.56 dB, which is 12 percent less than that of the transimpedance amplifier. The gain and bandwidth of the amplifier are 42.5 dB and 1.36 GHz respectively. The power dissipation is 3.2 mW.**

I. INTRODUCTION

The technology of data communication systems is advancing rapidly in high bit rate for both short and medium ranges. In those systems, it is well known that the design of the front-end amplifier is the most difficult task, because it plays a crucial role in dictating the whole system performance. The design involves careful optimization of a number of trade offs between bandwidth, gain, noise and power dissipation. In the design, transimpedance amplifier is usually employed as the front end to amplify a weak input signal. For example, in a hard-disk drive systems, transimpedance amplifier (Z amplifier) is used to amplifier the read back signal from the biased magneto-resistive (MR) read sensor [1-5]. Similarly, in the optoelectronic front end, transimpedance amplifier is used to convert the optical signal into electrical signal [6-8].

With recent advance in fabrication technology for ultra high speed devices, several Z amplifiers have been successfully designed and developed as gigahertz-band amplifiers using III-V [9], SiGe [10], Bipolar [11] and BiCMOS based technologies [12]. However, as to the advanced performance progress in deep sub-micron MOSFET technology, MOSFET becomes a promising option to realize high speed and high frequency integrated circuits. MOSFET offers low cost, low power consumption, small silicon area and compatibility with the dominant transistor technology in both analog and digital applications. In addition, MOSFET can achieve very high cutoff frequency, but at a much lower cost.

Noise is one of very important issues in the design of front-end amplifier. This is due to the fact that noise represents a lower limit to the size of electrical signal that can be amplified by a circuit without significant deterioration in signal quality. Noise also results in an upper limit to the useful gain of an amplifier, because if the gain is increased without limit, the output stage of the circuit will eventually begin to limit on the amplified noise from the input stages. In the MOSFET, the channel can be treated as resistor. As a result, MOSFET exhibits thermal noise, which is a major source of noise in MOS transistor.

Several circuit designs for low noise using noise canceling technique [13-16] have been proposed. Their results exhibit low input referred noised and gain enhancement. In this paper, we presents a 1.36 GHz and 42.5 dB low noise CMOS transimpedance-based amplifier. The circuit is developed based on a transimpedance amplifier, which employs CMOS inverter as a core part. The circuit is realized using a 0.13 μm CMOS technology and operates under the supply voltage of 1.2 V. Noise-canceling circuitry, consisting of only two CMOS inverters, is incorporated into the circuit, and can successfully reduce the noise figure by 12 percent. The voltage gain of the proposed circuit is 30 times larger than that of the transimpedance amplifier. The paper is organized as follows. Section II describes the fundamental operation of the proposed amplifier and the noise-canceling technique. Section III shows the results and discussions. Finally, section IV presents the conclusion.

II. TRANSIMPEDANCE AMPLIFIER

The Z amplifier can be classified into two configurations; open-loop and closed-loop amplifiers. In the open-loop configuration, good sensitivity and large bandwidth can not be obtained simultaneously. A better approach is to use a closed-loop configuration. The closed-loop configuration avoids the dynamic range problem, and provides a good compromise between the wide bandwidth and low noise performance. Feedback resistor can be placed across the gain stage, because it does not need to carry bias currents allowing the circuit to operate with more voltage headroom. As a result, thermal noise from feedback resistor is reduced, while the bandwidth can be matched to that of the signal eliminating the need for equalization simultaneously.

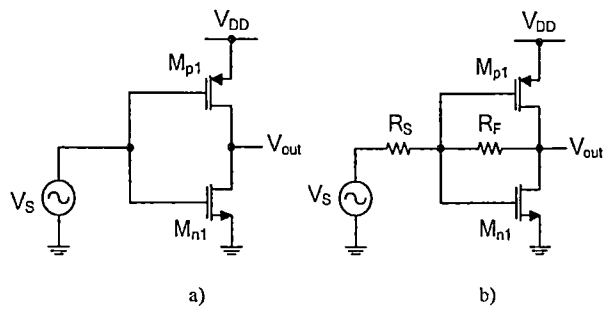


Figure 1. a) CMOS inverter b) Inverter-based transimpedance amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

978-1-4244-2565-5/08/$25.00 ©2008 IEEE