สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรความต้านทานชนิดต่อลงดิน/ชนิดลอยตัว แบบปรับค่าได้ พร้อมเพิ่มช่วงกว้างพลวัต โดยใช้ลูปทรานส์ลิเนียร์ แบบผสม

DESIGN OF AN ADJUSTABLE GROUNDED/FLOATING RESISTANCE CIRCUIT WITH ENHANCED DYNAMIC RANGE BASED ON MIXED-TRANSLINEAR LOOPS

T105466

อติพร บิณฑวิหค

ATIPORN BINTHAWIHOK

วพ.
 อ 142 ก
2552
เลขหมู่........
เลขทะเบียน 105466
วัน 24 พ.ย. 2552
b 12169993
i........

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2552

KMITL 2009-EN-M-010-141

DESIGN OF AN ADJUSTABLE GROUNDED/FLOATING RESISTANCE CIRCUIT WITH ENHANCED DYNAMIC RANGE BASED ON MIXED-TRANSLINEAR LOOPS

ATIPORN BINTHAWIHOK

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING

FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2009
KMITL 2009-EN-M-010-141

COPYRIGHT 2009

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบวงจรความต้านทานชนิดต่อลงดิน/ชนิดลอยตัว แบบปรับค่าได้ พร้อมเพิ่มช่วงกว้างพลวัต โดยใช้ลูปทรานส์ลิเนียร์แบบผสม
นักศึกษา	นาย อติพร บิณฑวิหค
รหัสประจำตัว	47061062
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2552
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

บทความนี้นำเสนอเครื่องมือสำหรับการควบคุมความต้านทานลงดิน และความต้านทานลอยตัว ด้วยการขยายย่านการใช้งานแบบพลวัตโดยใช้ ไบโพลาร์ทรานซิสเตอร์ ต่อแบบอนุกรมทรานส์ลิเนียร์ลูป ซึ่งความต้านทานสมมูลนี้จะถูกควบคุมการทำงานด้วยไฟฟ้ากระแสตรง ซึ่งเป็นไบแอส เพื่อให้วงจรทำงานได้ในคลาส เอบี การทดลองนี้ได้นำโปรแกรมพีสไปซ์ มาใช้จำลองการทำงานของวงจร

Thesis Title	Design of an adjustable grounded/floating resistance circuit with enhanced dynamic range based on mixed-translinear loops
Student	Mr. Atiporn Binthawihok
Student ID.	47061062
Degree	Master of Engineering
Program	Telecommunications Engineering
Year	2009
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

ABSTRACT

This paper proposes the implementation for a grounded and floating controlled resistance with extended dynamic range. It uses a translinear cascade loop of the bipolar transistors. The equivalent resistance is controlled by the dc current which bias the circuit to work effectively in class AB. The simulation is carried out by using PSPICE program simulator.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ ด้วยคำแนะนำ และคำปรึกษาจาก รศ.ดร.กอบชัย เดชหาญ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ และ อาจารย์สมปอง วิเศษพาณิชกิจ ข้าพเจ้ารู้สึกซาบซึ้งในความอนุเคราะห์จากท่านอาจารย์ทั้งสองท่าน และขอขอบพระคุณเป็นอย่างสูง

ขอกราบพระคุณคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุก ๆ ท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณเพื่อนๆ พี่ๆ ในภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกคนที่ให้คำแนะนำต่างๆ และคอยให้กำลังใจเสมอมา

ขอขอบคุณบัณฑิตศึกษาและบัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ที่ให้ความช่วยเหลือในเรื่องต่างๆ

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณ บิดา มารดา และครอบครัวของข้าพเจ้าที่เป็นกำลังใจและให้การสนับสนุนในทุกเรื่องๆ ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบแด่ผู้มีพระคุณทุกท่าน

อติพร บิณฑวิหค

สารบัญ

หน้า

บทคัดย่อภาษาไทย....I

บทคัดย่อภาษาอังกฤษ....II

กิตติกรรมประกาศ....III

สารบัญ....IV

สารบัญตาราง....VI

สารบัญรูป....VII

บทที่ 1 บทนำ....1

1.1 ความเป็นมาและความสำคัญของปัญหา....1

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา....2

1.3 สมมติฐานของการศึกษา....2

1.4 ขอบเขตการวิจัย....3

1.5 ขั้นตอนการศึกษา....3

บทที่ 2 วงจรทรานสลิเนียร์และวงจรสายสะพานกระแส....4

2.1 บทนำ....4

2.2 หลักการทรานสลิเนียร์....4

2.3 วงจรสายพานกระแส....8

2.3.1.วงจรสายพานกระแสรุ่นที่สอง....9

2.3.2 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส....11

2.4 วงจรสะท้อนกระแส....15

2.5 บทสรุป....17

บทที่ 3 วงจรความต้านทานลบชนิดลงดิน/ลอยตัว....18

3.1 บทนำ....18

3.2 หลักการของวงจรความต้านทานแบบลบ....18

3.3 การสร้างวงจรความต้านทานแบบลบ....21

3.3.1 การสร้างวงจรความต้านทานแบบลบชนิดลงดิน....21

3.3.2 การสร้างวงจรความต้านทานแบบลบชนิดลอยตัว....22

3.4 การจำลองการทำงานของวงจรความต้านทาน....24

สารบัญ (ต่อ)

หน้า

3.4.1 ความต้านทานแบบลบชนิดลงดิน.....25

3.4.2 ความต้านทานแบบลบชนิดลอยตัว.....27

3.5 บทสรุป.....29

บทที่ 4 วงจรความต้านทานลบ ชนิดลงดินและลอยตัวปรับค่าได้แบบใหม่.....30

4.1 บทนำ.....30

4.2 หลักการวงจรความต้านทานลบปรับค่าได้แบบใหม่.....30

4.3 บทสรุป.....40

บทที่ 5 การประยุกต์การใช้งานวงจรความต้านทาน.....41

5.1 บทนำ.....41

5.2 วงจรอนุกรมเรโซแนนซ์.....41

5.3 วงจรกำเนิดความถี่.....43

5.4 วงจรกำเนิดความถี่แบบเวนน์-บริดจ์.....46

5.5 การทดลองและผลการทดลอง.....49

5.5.1 กระแสควบคุม (I_0) เท่ากับ 52 μA.....49

5.5.2 กระแสควบคุม (I_0) เท่ากับ 62 μA.....50

5.5.3 กระแสควบคุม (I_0) เท่ากับ 82 μA.....51

5.6 บทสรุป.....53

บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....54

บรรณานุกรม.....56

ภาคผนวก.....59

ภาคผนวก ก. การวิเคราะห์วงจรสมมูลของไบโพลาร์ทรานซิสเตอร์.....60

ภาคผนวก ข. พารามิเตอร์ของ BJT ที่ใช้ในการจำลองการทำงานของวงจร.....65

ภาคผนวก ค. ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่.....71

ประวัติผู้เขียน.....77

สารบัญรูป

รูปที่ หน้า

2.1 วงจรสมมูลของลูปทรานสลิเนียร์......6

2.2 วงจรสมมูลของ CCII......9

2.3 สัญลักษณ์ของวงจร CCII (ก) CCII + (ข) CCII -......10

2.4 วงจร CCII แบบทรานสลิเนียร์ (ก) CCII+ (ข) CCII-......10

2.5 วงจรสมมูลของ CCCII......11

2.6 วงจรทรานสลิเนียร์เพื่อหาความต้านทานภายในที่ขั้ว X......12

2.7 สัญลักษณ์ของวงจร CCCII......14

2.8 วงจรสะท้อนกระแสแบบไดโอดทรานซิสเตอร์......15

3.1 ความสัมพันธ์ระหว่างกระแส และแรงดันของตัวต้านทาน (ก)-ความต้านทานแบบบวก (ข) ความต้านทานแบบลบ......19

3.2 รูปแบบการทำงานของวงจร NIC......19

3.3 วงจรความต้านทานแบบลบชนิดลงดิน......21

3.4 วงจรความต้านทานแบบลบชนิดลอยตัว (ก) วงจรความต้านทาน (ข) แบบจำลอง......23

3.5 วงจรความต้านทานแบบลบชนิดลงกราวน์ที่ใช้ในการจำลองการทำงาน......25

3.6 ความสัมพันธ์ระหว่างแรงดัน และกระแสในวงจรความต้านทานแบบลบชนิดลงดินที่กระแสไบแอส I_o มีค่าต่างๆ......26

3.7 ค่าความต้านทานแบบลบชนิดลงกราวน์จากการจำลอง......27

3.8 วงจรความต้านทานแบบลบชนิดลอยตัวที่ใช้ในการจำลองการทำงาน......27

3.9 ความสัมพันธ์ระหว่างแรงดัน กับกระแสในวงจรความต้านทานแบบลบชนิดลอยตัวที่กระแสไบแอส I_o มีค่าต่างๆ......28

สารบัญรูป (ต่อ)

รูปที่ หน้า

3.10 ค่าความต้านทานแบบลบชนิดลอยตัว....29

4.1 รูปวงจรของการขยายย่านพลวัตของความต้านทานแบบปรับค่าได้....31

4.2 วงจรความต้านทานชนิดลงดิน 2 สเตจ....33

4.3 วงจรความต้านทานชนิดลอยตัว 2 สเตจ....34

4.4 คุณลักษณะของวงจรความต้านทานชนิดลงดิน โดยใช้ลูปทรานส์ลิเนียร์แบบผสม (n = 1, 2 และ 3 ตามลำดับ)....36

4.5 คุณลักษณะของวงจรความต้านทานชนิดลอยตัว โดยใช้ลูปทรานส์ลิเนียร์แบบผสม ซึ่งต่อแบบ back-to-back สำหรับ n = 1, 2 และ 3 ตามลำดับ....36

4.6 คุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลงดิน....37

4.7 คุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลอยตัว....38

4.8 การตอบสนองความถี่ ของวงจรความต้านทานชนิดลงดิน และความต้านทานชนิดลอยตัว....39

5.1 วงจรอนุกรมเรโซแนนซ์ที่มีการปรับค่า Q ด้วยความต้านทานแบบลบ....41

5.2 วงจรจำลองการทำงานของวงจรอนุกรมเรโซแนนซ์ที่มีการปรับค่า Q ด้วยความต้านทานแบบลบ....42

5.3 ผลตอบสนองความถี่ของวงจรอนุกรมเรโซแนนซ์ที่ปรับปรุงค่า Q ด้วยความต้านทานแบบลบ....43

5.4 บล็อกไดอะแกรมของระบบป้อนกลับแบบลูปเดี่ยว....44

5.5 วงจรกำเนิดความถี่ Wien-Bridge Osillator....46

5.6 วงจรกำเนิดความถี่รูปที่ 5.2 ที่ใช้ในการคำนวณหาค่าอัตราขยายลูป....46

5.7 วงจรกำเนิดความถี่ประยุกต์นำวงจรความต้านทานปรับค่าได้ด้วยกระแส....48

5.8 แสดงความถี่ที่ I_0 เท่ากับ 52 μA....50

5.9 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 52 μA....50

5.10 แสดงความถี่ที่ I_0 เท่ากับ 62 โวลท์....51

5.11 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 62 μA....51

5.12 แสดงความถี่ที่ I_0 เท่ากับ 82 μA....52

5.13 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 82 μA....52

5.14 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 52, 62, และ 82 μA....53

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การออกแบบวงจรรวมทางด้านการสื่อสารในปัจจุบัน ได้มีการพัฒนาไปอย่างรวดเร็ว ซึ่งสิ่งที่ต้องคำนึงถึงในการออกแบบวงจรรวมทางด้านการสื่อสารก็คือ การตอบสนองความถี่ของอุปกรณ์ การทำงานเชิงเส้นของอุปกรณ์ ตลอดจนถึงขนาดของอุปกรณ์ที่นำมาใช้ในการออกแบบวงจรรวม จากการศึกษาที่ผ่านมาพบว่าการออกแบบวงจรอะนาล็อกที่ใช้สัญญาณกระแสประมวลผล (Current Mode) จะมีข้อดีในด้านความถี่ในการใช้งานที่กว้างกว่าเมื่อเปรียบเทียบกับวงจรประเภทเดียวกันที่ทำงานในโหมดแรงดัน (Voltage Mode) [11] ซึ่งจะเห็นได้ว่ามีการพัฒนาวงจรต่างๆให้เป็นวงจรที่สามารถทำงานในโหมดกระแส เช่นวงจรทรานสลิเนียร์ (translinear) และวงจรสายพานกระแส (Current Conveyor : CC) ก็จัดเป็นวงจรที่ทำงานในโหมดกระแสเป็นต้น วงจรทรานสลิเนียร์จะมีคุณสมบัติเด่นที่สำคัญคือ ผลคูณของกระแสผ่านรอยต่อระหว่างเบสกับอิมิตเตอร์ของทรานซิสเตอร์ในทิศทางตามเข็มนาฬิกาจะเท่ากับผลคูณของกระแสในทิศทางทวนเข็มนาฬิกา [12] จึงสามารถนำไปประยุกต์สร้างวงจรที่เกี่ยวกับการกระทำทางคณิตศาสตร์ได้มากมาย ซึ่งจะทำให้ออกแบบวงจรได้ง่ายกว่าการใช้วงจรประเภทอื่น ในส่วนของวงจรสายพานกระแสนั้น Smith และ Sedra ได้เสนอหลักการครั้งแรกในปีค.ศ. 1968 ซึ่งปัจจุบันเรียกว่าวงจรสายพานกระแสรุ่นที่หนึ่ง (first generation current conveyor : CCI) [13] เป็นวงจรซึ่งทำหน้าที่ที่ส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต (conveyor) ต่อมาทั้งสองได้ทำการปรับปรุงวงจร และนำเสนอใหม่ในปีค.ศ. 1970 เรียกว่าวงจรสายพานกระแสรุ่นที่สอง (second generation current conveyor : CCII) [14] วงจร CCIIนี้ได้รับความสนใจ และมีการนำไปประยุกต์ใช้งานอย่างแพร่หลายกว่าวงจร CCI จนกระทั่งในปี ค.ศ. 1990 A. Fabre ได้นำเสนอวงจรสายพานกระแสรุ่นที่สองแบบใหม่ที่สร้างขึ้นจากวงจรทรานสลิเนียร์ต่อร่วมกับวงจรสะท้อนกระแส โดยเรียกว่าวงจรสายพานกระแสรุ่นที่สองแบบทรานสลิเนียร์ (translinear CCII) [15] ซึ่งข้อดีของวงจร CCII แบบทรานสลิเนียร์นี้ก็คือผลตอบสนองทางความถี่จะกว้างกว่าวงจร CCII ในรูปแบบต่างๆ ที่ได้นำเสนอมาก่อนหน้านี้ ต่อมา A. Fabre และคณะ ได้วิเคราะห์วงจร CCII แบบทรานสลิเนียร์อย่างละเอียดพบว่าสามารถเปลี่ยนแปลงค่าความต้านทานแฝงของวงจรที่ขั้ว X ได้ด้วยกระแสไบแอสของวงจร จึงได้นำเสนอวงจรนี้ในปีค.ศ. 1995 และเรียกว่าวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (second generation current controlled conveyor : CCCII) [16] ซึ่งต่อมาได้มีการนำเอาความต้านทานแฝงที่ขั้ว X นี้ไปประยุกต์ใช้ในวงจรต่างๆมากมาย เนื่องจากทำให้ไม่ต้องอาศัยอุปกรณ์พาสซีฟภายนอกในการสร้างวงจร และยังสามารถปรับค่าได้

ด้วยวิธีทางอิเล็คทรอนิกส์ เหมาะในการนำไปสร้างเป็นวงจรรวม จากคุณสมบัติของวงจร CCCII ที่ได้กล่าวมาทำให้ผู้เขียนสนใจศึกษาและนำมาสร้างเป็นวงจรความต้านทานชนิดลงดิน/ชนิดลอยตัว

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

จากการศึกษาพบว่าได้มีการนำเอาความต้านทานชนิดลงดิน/ชนิดลอยตัว ไปประยุกต์ใช้ในงานต่างๆมากมาย เช่นการนำความต้านทานไปช่วยปรับปรุงค่าคุณภาพของตัวเหนี่ยวนำในวงจรเรโซแนนซ์โดยจะไปทำให้เกิดความสมพงษ์กันของอิมพิแดนซ์ในวงจรมีผลทำให้ค่าประกอบคุณภาพ (Q) ของวงจรสูงขึ้น และการนำไปใช้ออกแบบวงจรออสซิลเลเตอร์โดยวิธีการเลือกอิมพีแดนซ์ สัมประสิทธิ์การสะท้อนกลับของอุปกรณ์ต่อปลาย [25] ซึ่งก่อนหน้านี้ได้มีผู้เสนอวงจรความต้านทานชนิดลงดิน/ชนิดลอยตัว ไว้มากมายทั้งในรูปแบบวงจรที่ให้อินพุตอิมพิแดนซ์โดยตรง [12 และ 17-18] และการใช้วงจรแปลงกลับค่าอิมพีแดนซ์ชนิดลบ (negative impedance inverter) [14 และ 19] ซึ่งวงจรประเภทนี้ต้องอาศัยอุปกรณ์พาสซีฟ เช่น ความต้านทานต่ออยู่ในวงจรด้วยทำให้เมื่อนำไปสร้างเป็นวงจรรวม แล้วจะเปลืองพื้นที่สารกึ่งตัวนำ ดังนั้นในวิทยานิพนธ์นี้ จึงได้นำเสนอวงจรความต้านทานแบบชนิดลงดิน/ชนิดลอยตัว สร้างขึ้นจากการนำเอาทรานซิสเตอร์ชนิดไบโพลาร์มาประกอบร่วมกันเป็นวงจรลูปทรานสลิเนียร์ ซึ่งมีลักษณะวงจรเหมือนกับวงจรตามแรงดันในวงจรสายพานกระแสของ A. Fabre [20] โดยมีข้อดี คือ ไม่จำเป็นต้องอาศัยอุปกรณ์พาสซีฟในการสร้างวงจรเลยและยังสามารถปรับค่าความต้านทานได้ด้วยวิธีการทางอิเล็กทรอนิกส์ เหมาะในการนำไปสร้างเป็นวงจรรวม โดยการออกแบบนี้ได้ออกแบบด้วยอุปกรณ์แบบไบโพลาร์ ซึ่งถูกนำมาปรับปรุงใหม่ในคลาสเอบี (Class AB) ซึ่งอยู่บนพื้นฐานการทำงานแบบวงจรทรานส์ลิเนียร์ลูป ซึ่งจำกัดเฉพาะแรงดัน ในย่านพลวัตขนาดเล็ก ไปจนถึงช่วงแรงดันเปลี่ยนแปลงตามอุณหภูมิและขยายย่านพลวัตของความต้านทานในวงจร โดยนำวงจร ทรานส์ลิเนียร์ลูปมาต่อแบบอนุกรม

1.3 สมมติฐานของการศึกษา

ในการสร้างวงจรความต้านทานชนิดลงดิน/ชนิดลอยตัว นั้น สามารถสร้างได้หลากหลายรูปแบบวงจร ดังที่ได้กล่าวไปแล้วข้างต้น แต่อย่างไรก็ตามวงจรเหล่านี้ก็ยังมีข้อเสียอยู่ เช่น การสร้างโดยการออกแบบวงจรอิมพุตอิมพีแดนซ์โดยตรง [17-18] จะมีข้อเสียที่สำคัญคือจะต้องสร้างทรานซิสเตอร์ชนิดเอ็นพีเอ็น (NPN) และพีเอ็นพี (PNP) บนซับสเตรด (substrate) เดียวกัน ซึ่งในการสร้างให้ทรานซิสเตอร์ทั้งสองชนิดมีคุณสมบัติที่ดีพร้อมกันนั้นทำได้ยาก [21] และในกรณีของวงจรที่สร้างโดยวิธีการแปลงกลับค่าอิมพีแดนซ์ชนิดลบ [14 และ 19] ก็จะต้องอาศัยอุปกรณ์

พาสซีฟ เช่น ความต้านทานต่ออยู่ในวงจร และในวงจรที่สร้างขึ้นจากอุปกรณ์ทรานซิสเตอร์ชนิดมอส (MOS) ก็มักจะมีปัญหาเกี่ยวกับความเป็นเชิงเส้นระหว่างแรงดัน กับกระแสของตัวทรานซิสเตอร์เอง ดังนั้นจึงทำให้ผู้เขียนสนใจที่จะออกแบบวงจรความต้านทานชนิดลงดิน/ชนิดลอยตัว ที่สร้างขึ้นจากทรานซิสเตอร์ชนิด BJT โดยอาศัยวงจรลูปทรานสลิเนียร์ ซึ่งมีข้อดีคือความแม่นยำสูง เนื่องจากการทำงานของวงจรจะไม่ขึ้นอยู่กับอุณหภูมิขณะทำงาน และตัวแปรของขบวนการผลิต (process parameter) แต่จะขึ้นอยู่กับความสมพงษ์กันของ BJT ที่ต่อร่วมกันในลูป ซึ่งสามารถทำให้เกิดความสมพงษ์กันได้เมื่อนำไปสร้างเป็นวงจรรวมจึงดูเหมาะสมที่จะนำมาใช้งาน ดังนั้นเมื่อนำไปใช้สร้างวงจรความต้านทานแบบลบ ค่าของความต้านทานที่ได้เมื่อทำการชดเชยอุณหภูมิแล้ว จะมีเสถียรภาพต่ออุณหภูมิขณะทำงาน นอกจากนี้การปรับค่ายังสามารถทำได้ด้วยวิธีทางอิเล็กทรอนิกส์ด้วย

1.4 ขอบเขตการวิจัย

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอเครื่องมือสำหรับการควบคุมความต้านทานลงดิน และความต้านทานลอยตัว ด้วยการขยายย่านการใช้งานแบบพลวัตโดยใช้ ไบโพลาร์ทรานซิสเตอร์ ต่อแบบอนุกรมทรานส์ลิเนียร์ลูป ซึ่งความต้านทานสมมูลนี้จะถูกควบคุมการทำงาน ด้วยไฟฟ้ากระแสตรง ซึ่งเป็นไบแอส เพื่อให้วงจรทำงานได้ในคลาส เอบี การทดลองนี้ได้นำโปรแกรมพีสไปซ์ (PSPICE) มาใช้จำลองการทำงานของวงจร

1.5 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐานทฤษฎีที่ใช้ ขอบเขตของการวิจัย และขั้นตอนการศึกษา

บทที่ 2 กล่าวถึงหลักการของวงจรทรานสลิเนียร์ และวงจรสายพานกระแสรุ่นต่างๆ ซึ่งเป็นวงจรพื้นฐานที่สำคัญในการออกแบบวงจรความต้านทาน

บทที่ 3 กล่าวถึงหลักการสร้างวงจรความต้านทาน การออกแบบวงจรความต้านทานโดยวงจรลูปทรานสลิเนียร์ การวิเคราะห์การทำงานของวงจรด้วย โปรแกรมพีสไปซ์ (PSPICE)

บทที่ 4 กล่าวถึงหลักการขยายย่านพลวัตของวงจรความต้านทาน การวิเคราะห์วงจรและผลการจำลองการทำงานของวงจรด้วย โปรแกรมพีสไปซ์ (PSPICE)

บทที่ 5 กล่าวถึงการประยุกต์ใช้งานของวงจรความต้านทาน การวิเคราะห์การทำงานของวงจรด้วย โปรแกรมพีสไปซ์ (PSPICE)

บทที่ 6 เป็นบทสรุปผลการวิจัยและข้อเสนอแนะ

บทที่ 2

วงจรทรานสลิเนียร์ และวงจรสายพานกระแส

2.1 บทนำ

ในปัจจุบันนี้วงจรทรานสลิเนียร์ (translinear) และวงจรสายพานกระแส (Current Conveyor: CC) เป็นวงจรที่นิยมนำมาใช้ออกแบบวงจรที่ต้องการใช้สัญญาณกระแสมาประมวลผล หรือที่เรียกว่าวงจรที่ทำงานในโหมดกระแส มีผู้ให้ความสนใจ และทำการวิจัยอย่างแพร่หลายเนื่องจากมีข้อดีในเรื่องของย่านความถี่ในการใช้งานที่กว้างกว่าวงจรที่ทำงานในโหมดแรงดันซึ่งน่าจะเป็นผลมาจากความต้านทาน และตัวเก็บประจุแฝงในโหนดต่างๆ ของวงจรที่ทำงานในโหมดกระแสนั้นมีค่าต่ำทำให้ค่าคงตัวเวลา (time constants) มีค่าน้อย จึงทำให้วงจรสามารถทำงานได้ในช่วงความถี่ที่กว้างขึ้น (high bandwidth) [11] โดยวงจรทั้งสองนี้ได้ถูกนำไปประยุกต์สร้างเป็นวงจรต่างๆมากมาย เช่น ในกรณีของวงจรทรานสลิเนียร์ที่มีคุณสมบัติเหมาะในการนำไปประยุกต์ใช้สร้างวงจรที่เกี่ยวข้องกับการกระทำทางคณิตศาสตร์ เช่นวงจรคูณสัญญาณ วงจรหารสัญญาณ วงจรยกกำลัง [22] โดยจะทำให้การวิเคราะห์ และการออกแบบวงจรไม่ยุ่งยาก ในส่วนของวงจรสายพานกระแสก็จะเป็นวงจรที่ประกอบขึ้นเป็นอุปกรณ์ชนิดหนึ่งที่มี 3 ขาซึ่งมีคุณสมบัติทางด้านวงจรคล้ายกับอุปกรณ์ออปแอมป์ที่ทำงานในโหมดแรงดัน แต่ต่างกันที่วงจรสายพานกระแสจะเป็นวงจรที่สามารถใช้สัญญาณกระแสมาประมวลผลได้โดยตรง ในการประยุกต์ใช้งานนั้นมักจะนิยมนำเอาวงจร CCII และวงจร CCCII มาสร้างเป็นวงจรกรองความถี่ วงจรออสซิลเลต วงจรเลียนแบบขดลวด [20] และวงจรกลับค่าอิมพีแดนซ์ [14] นอกจากนี้วงจรทั้งสองยังเหมาะสำหรับการนำไปสร้างเป็นวงจรรวม ซึ่งในส่วนของวิทยานิพนธ์นี้จะใช้วงจร CCCII ที่สร้างขึ้นจากหลักการของลูปทรานสลิเนียร์ต่อร่วมกับวงจรสะท้อนกระแสที่ออกแบบโดย A. Fabre [16] มาสร้างเป็นวงจรความต้านทานแบบลบ และวงจรแหล่งกระจายกระแสแบบแปรผันตามตามอุณหภูมิ ดังนั้นในบทนี้จะกล่าวถึงหลักการวงจรทรานสลิเนียร์ และวงจรสายพานกระแสแบบต่างๆ เพื่อเป็นพื้นฐานในการทำความเข้าใจในวงจรที่จะได้ออกแบบต่อไป

2.2 หลักการทรานสลิเนียร์

วงจรทรานสลิเนียร์เป็นวงจรที่อาจกล่าวได้ว่าเป็นวงจรต้นแบบของการนำเอาความสัมพันธ์อย่างไม่เป็นเชิงเส้นของอุปกรณ์ชนิดทรานซิสเตอร์มาประยุกต์ใช้ให้เกิดประโยชน์ [25] โดยการอาศัยความสัมพันธ์อย่างไม่เป็นเชิงเส้นระหว่างกระแส และแรงดันของตัวอุปกรณ์มาสร้างให้เป็นวงจรที่มีค่าทรานส์คักแตนซ์เป็นเชิงเส้นกับกระแส หรือค่าทรานส์คอนดักแตนซ์เป็นเชิงเส้นกับแรงดัน โดยถ้าเป็นวงจรทรานสลิเนียร์ที่สร้างขึ้นจากทรานซิสเตอร์ชนิดสองรอยต่อ

(BJT) จะเป็นวงจรที่ให้ค่าทรานส์คอนดักแตนซ์เป็นเชิงเส้นกับกระแส (Transconductance linear with Current) ส่วนถ้าเป็นวงจรทรานส์เนียร์ที่สร้างขึ้นจากมอส (MOS) จะเป็นวงจรที่ให้ค่าทรานส์คอนดักแตนซ์เป็นเชิงเส้นกับแรงดัน (Transconductance linear with Voltage) โดยในวิทยานิพนธ์ฉบับนี้จะเกี่ยวข้องกับวงจรทรานสลิเนียร์ ที่สร้างจาก BJT เท่านั้น

หลักการสำคัญในการสร้างวงจรทรานสลิเนียร์จาก BJT คือ ค่าทรานส์คอนดักแตนซ์ (Gm) มีความสัมพันธ์ในลักษณะที่เป็นเชิงเส้นกับค่ากระแส โดยแสดงความสัมพันธ์ได้ดังนี้

$$Gm = \frac{dI}{dV} = aI \qquad (2.1)$$

โดยที่ a คือ ค่าคงที่

เมื่อทำการอินทิเกรทสมการที่ (2.1) จะได้

$$I = b \cdot \exp(aV) \qquad (2.2)$$

โดยที่ b เป็นค่าคงที่

จากสมการที่ (2.2) จะเห็นได้ว่าความสัมพันธ์ของกระแส (I) และแรงดัน (V) เป็นความสัมันธ์แบบเอ็กซ์โพเนนเชียล ซึ่งสอดคล้องกับความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ (I_c) กับแรงดันที่เบส-อิมิตเตอร์ (V_{be}) ของอุปกรณ์ BJT ซึ่งแสดงความสัมพันธ์ได้ดังนี้

$$I_c = I_s \exp\left(\frac{V_{be}}{V_T}\right) \qquad (2.3)$$

หรือ

$$V_{be} = V_T \ln\left(\frac{I_c}{I_s}\right) \qquad (2.4)$$

เมื่อ I_c คือ ค่ากระแสย้อนกลับอิ่มตัว (reverse saturation current) ซึ่งมีค่าคงที่แปรผันตามพื้นที่อิมิตเตอร์ของ BJT

V_T คือ ค่าแรงดันเชิงอุณหภูมิ (thermal voltage) มีค่าเท่ากับ (KT/q) ซึ่งมีค่าประมาณ 26 mV ที่อุณหภูมิ $27^{o}C$

K คือ ค่าคงที่โบลท์ซแมนน์ (Boltzmann) มีค่าประมาณ $1.38x10^{-23}$ จูลต่อองศาเคลวิน

T คือ ค่าอุณหภูมิในหน่วยขององศาเคลวิน

q คือ ค่าประจุไฟฟ้าของอิเล็กตรอนมีค่าเท่ากับ $1.602x10^{-19}$ คูลอมบ์

ค่าทรานส์คอนดักแตนซ์ (*Gm*) ของ BJT คือ

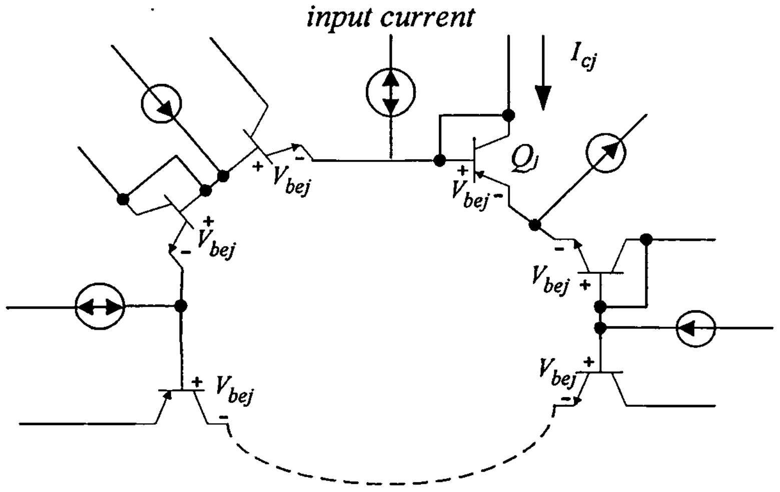
$$Gm = \frac{\partial I_c}{\partial V_{be}}$$

ซึ่งจะได้ว่า

$$Gm = \frac{I_s}{V_T}\exp\left(\frac{V_{be}}{V_T}\right) = \frac{I_c}{V_T} \tag{2.5}$$

จากสมการ (2.5) จะเห็นได้ว่าค่าทรานส์คอนดักแตนซ์ของ BJT เป็นเชิงเส้นกับกระแสคอลเลกเตอร์ จากคุณสมบัตินี้เมื่อนำมาประยุกต์ใช้กับวงจรที่ประกอบไปด้วยรอยต่อของสารพีเอ็น (P-N junction) ที่เป็นจำนวนคู่ที่ถูกไบแอสตรง (forward bias) โดยที่รอยต่อพี-เอ็น แต่ละตัวจะถูกต่อเข้ากับขั้วของรอยต่ออื่นๆ เรียงกันเป็นลูปปิด (close loop) ซึ่งเรียกวงจรในลักษณะนี้ว่าวงจรทรานสลิเนียร์ลูป [26] ซึ่งโดยปกติแล้ววงจรลูปทรานสลิเนียร์จะมีเพียงหนึ่งลูป แต่จากหลักการนี้จะเห็นได้ว่าจะมีกี่ลูปก็ได้ ดังนั้นเมื่อนำเอา BJT มาสร้างเป็นวงจรลูปทรานส์ลิเนียร์จะต้องให้แรงดันตรงรอยต่อเบส-อิมิตเตอร์ (V_{be}) ถูกไบแอสตรง โดยที่แรงดัน V_{be} ของ BJT จะถูกแบ่งเป็นแรงดัน V_{be} ทิศทางตามเข็มนาฬิกา (Clockwise: CW) และแรงดัน V_{be} ในทิศทางทวนเข็มนาฬิกา (Anticlockwise: ACW) ซึ่งพิจารณาจากทิศทางการไหลของกระแสที่ไหลผ่านรอยต่อ [11] โดยที่สามารถใช้ได้ทั้ง BJT ชนิดเอ็นพีเอ็น (NPN) หรือ BJT ชนิดพีเอ็นพี (PNP) ก็ได้

จากข้อกำหนดดังกล่าวจะแสดงวงจรสมมูลของวงจรทรานสลิเนียร์ได้ดังรูปที่ 2.1



รูปที่ 2.1 วงจรสมมูลของลูปทรานสลิเนียร์

จากรูปที่ 2.1 เมื่อพิจารณาลูปปิดที่ประกอบด้วยแรงดันตรงรอยต่อเบส-อิมิตเตอร์ ของ BJT ถูกไบแอสตรง โดยจะแบ่งแรงดัน V_{be} ได้ออกเป็น 2 ส่วน คือส่วนแรกจะเป็นแรงดัน V_{be} ที่มีทิศทางตามเข็มนาฬิกา และในส่วนที่สองจะเป็นแรงดัน V_{be} ที่มีทิศทางทวนเข็มนาฬิกา โดยให้แหล่งกระจายกระแสต่างๆ มีค่าคงที่ และกระแสคอลเลกเตอร์สามารถเป็นได้ทั้งจุดอินพุต และเอาต์พุต ดังนั้นผลรวมของแรงดันเบส-อิมิตเตอร์รอบลูปปิดจะมีค่าเท่ากับ

$$\sum_{j=1}^{N} V_{bej} = 0$$

หรือ

$$\sum_{CW} V_T \ln\left(\frac{I_{cj}}{I_s}\right) = \sum_{ACW} V_T \ln\left(\frac{I_{cj}}{I_s}\right) \tag{2.6}$$

โดยที่ I_s สามารถเขียนให้อยู่ในรูปของความหนาแน่นของกระแส (J_s) ได้ว่า $I_s = J_s A_j$

$$\sum_{CW} V_T \ln\left(\frac{I_{cj}}{J_s A_j}\right) = \sum_{ACW} V_T \ln\left(\frac{I_{cj}}{J_s A_j}\right) \tag{2.7}$$

จากสมการที่ (2.7) เมื่อสมมติว่า BJT ทั้งหมดถูกสร้างขึ้นจากกระบวนการที่ทำในเวลาเดียวกัน และทำงานที่อุณหภูมิเท่ากัน และ J_s ของ BJT มีค่าเท่ากันทุกตัว ดังนั้นผลของ V_T และ J_s จะถูกขจัดออกไป ทำให้ได้ความสัมพันธ์ของกระแสคอลเลกเตอร์ว่า

$$\prod_{CW}\left(\frac{I_{cj}}{A_j}\right) = \prod_{ACW}\left(\frac{I_{cj}}{A_j}\right) \tag{2.8}$$

จากสมการที่ (2.8) ถ้าให้พื้นที่อิมิตเตอร์ของ BJT ทุกตัวในลูปมีค่าเท่ากันหมดจะได้ว่า

$$\prod_{CW} I_{cj} = \prod_{ACW} I_{cj} \tag{2.9}$$

จากสมการที่ (2.9) จะสรุปได้ว่าหลักการสำคัญของวงจรทรานสลิเนียร์ที่สร้างขึ้นจาก BJT คือ ผลคูณของกระแสในทิศทางตามเข็มนาฬิกาต้องเท่ากับผลคูณของกระแสในทิศทางทวนเข็มนาฬิกา นอกจากนี้จะเห็นได้ว่า วงจรทรานสลิเนียร์เป็นวงจรที่ทำงานในโหมดกระแสเป็น

หลัก มีความถูกต้องแม่นยำสูง เนื่องจากการทำงานของวงจรจะไม่ขึ้นอยู่กับอุณหภูมิขณะทำงาน และตัวแปรของขบวนการผลิต (process parameters) แต่จะขึ้นอยู่กับความสมพงษ์ของ BJT (matching of transistors) ที่ต่อร่วมกันในลูป ดังนั้นวงจรทรานสลิเนียร์จึงเหมาะสำหรับการสร้างเป็นวงจรรวมซึ่งสามารถทำให้เกิดความสมพงษ์กันของ BJT ได้มากกว่า BJT ที่เป็นอุปกรณ์เดี่ยวๆ (discrete device) และเป็นที่น่าสังเกตได้ว่าไดโอดเองก็เป็นอุปกรณ์ที่ให้ความสัมพันธ์ระหว่างกระแส และแรงดันอยู่ในรูปของความสัมพันธ์แบบเอ็กซ์โปเนียนเชียลเช่นเดียวกับ BJT แต่เนื่องจากไดโอดเป็นอุปกรณ์ที่มี 2 ขา จึงไม่สามารถนำเอากระแสเอาต์พุตออกมาใช้งานได้ แต่สำหรับ BJT นั้นจะมีขาคอลเลกเตอร์ทำให้สามารถนำเอากระแสที่เกิดขึ้นมาใช้งานได้

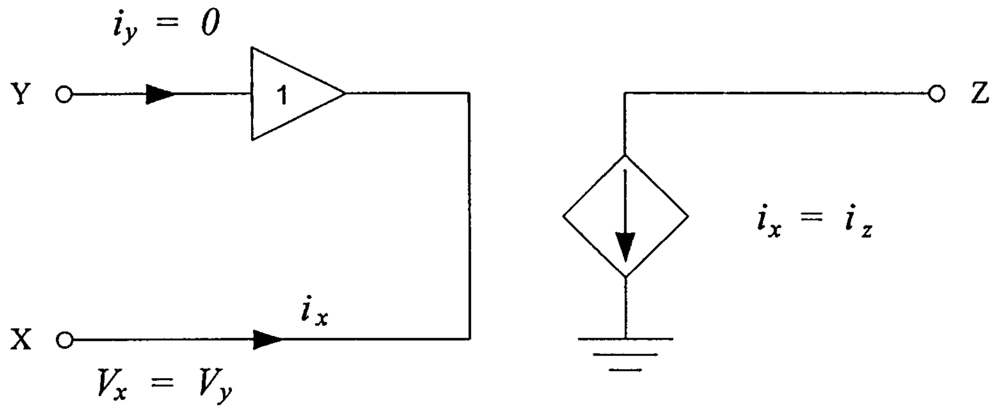
2.3 วงจรสายพานกระแส (Current Conveyor)

นับตั้งแต่ปี ค.ศ. 1968 ที่ A.S. Sedra และ K.C. Smith ได้นำเสนอวงจรสายพานกระแสรุ่นที่หนึ่ง (first generation current conveyor: CCI) [13] ขึ้น โดยเป็นวงจรที่ประกอบกันขึ้นเป็นอุปกรณ์ (circuit building-block) ที่มี 3 ขั้ว เป็นขั้วอินพุต 2 ขั้ว คือขั้ว X และขั้ว Y และขั้วเอาต์พุต 1 ขั้ว คือขั้ว Z โดยมีหลักการทำงานที่สำคัญคือ ทำหน้าที่ในการส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต (current conveyor) โดยจะมีคุณสมบัติทางวงจรคล้ายกับอุปกรณ์ออปแอมป์ เพียงแต่มีข้อแตกต่างคือวงจรสายพานกระแสเป็นวงจรที่สามารถใช้สัญญาณกระแสมาประมวลผลได้โดยตรง (Current Mode) ในขณะที่อุปกรณ์ออปแอมป์ไม่สามารถทำได้ เนื่องจากสัญญาณที่จะนำมาประมวลผลจะต้องอยู่ในรูปของสัญญาณแรงดัน (Voltage Mode) ในระยะแรกๆมีผู้นำวงจร CCI ไปประยุกต์ใช้งานไม่มากนัก แต่ต่อมาในปีค.ศ. 1970 A.S. Sedra และ K.C. Smith ได้ทำการปรับปรุงวงจร CCI ให้มีอิมพีแดนซ์ที่ขั้วอินพุต Y มีค่ามากขึ้น ทำให้ไม่มีกระแสไหลเข้าที่ขั้วอินพุต Y และเรียกวงจรสายพานกระแสรุ่นนี้ว่าวงจรสายพานกระแสรุ่นที่สอง (second generation current conveyor: CCII) [14] ซึ่งวงจรนี้เองมีผู้นำไปประยุกต์ใช้สร้างวงจรต่างๆมากมายจนถึงปัจจุบัน การสร้างวงจร CCII สามารถสร้างได้หลากหลายรูปแบบ ซึ่งก็ได้มีการสร้างวงจรและพัฒนากันมาเรื่อยๆ จนกระทั่งในปีค.ศ.1990 A.Fabreได้นำเสนอวงจร CCII ที่สร้างขึ้นจากการนำเอาวงจรลูปทรานสลิเนียร์มาต่อรวมกับวงจรสะท้อนกระแส และเรียกว่าวงจร CCII แบบทรานสลิเนียร์ (translinear CCII) [15] ซึ่งมีข้อดีคือจะมีช่วงความถี่ที่ใช้ในงานกว้างขึ้นกว่าวงจรที่ได้นำเสนอมาก่อนหน้านี้ [27-29] และยังใช้อุปกรณ์ในการสร้างวงจรที่น้อยกว่าทำให้ประหยัดพื้นที่ในการสร้างเป็นวงจร ซึ่งต่อมาในปีค.ศ. 1995 A.Fabre ได้วิเคราะห์วงจรลูปทรานสลิเนียร์ที่เป็นส่วนประกอบหลักของวงจร CCII แบบทรานสลิเนียร์ แล้วพบว่าความต้านทานแฝงที่ขั้ว X ของวงจรสามารถควบคุมได้ด้วยกระแสไบแอสของวงจรทรานสลิเนียร์เอง ดังนั้น A.Fabre จึงได้กำหนดและเรียกวงจรสายพานกระแสที่มีคุณสมบัติดังกล่าวนี้ว่าวงจรสายพานกระแสรุ่นที่สองที่ควบคุมได้ด้วยกระแส(second generation current controlled conveyor

: CCCII) [16] ซึ่งในวิทยานิพนธ์นี้จะสร้างวงจรความต้านทานชนิดลงดิน/ชนิดลอยตัว โดยมีรูปแบบวงจร และการทำงานเหมือนกับวงจร CCCII ที่นำเสนอโดย A.Fabre ดังนั้นจึงจะอธิบายวงจร CCII แบบทรานสิสเตอร์ และวงจร CCCII ที่นำเสนอโดย A.Fabre ไว้ด้วยพอสังเขป เพื่อเป็นพื้นฐานในการทำความเข้าใจวงจร

2.3.1 วงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor)

ในปี ค.ศ.1970 A.Sedra และ K.C.Smith ได้ทำการปรับปรุงวงจร CCI ที่ได้นำเสนอไปแล้วให้มีคุณสมบัติทางด้านอิมพีแดนซ์ด้านเข้าที่ขั้วอินพุต Y ให้มีค่ามากขึ้น แต่คุณสมบัติของวงจรในด้านอื่นๆ ยังคงเหมือนเดิมและเรียกวงจรสายพานกระแสรุ่นนี้ว่าวงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor: CCII) [14] ซึ่งวงจรนี้เองได้มีผู้สนใจและนำไปประยุกต์สร้างเป็นวงจรต่างๆมากมาย โดยแสดงวงจรสมมูลของ CCII ได้ดังรูปที่ 2.2



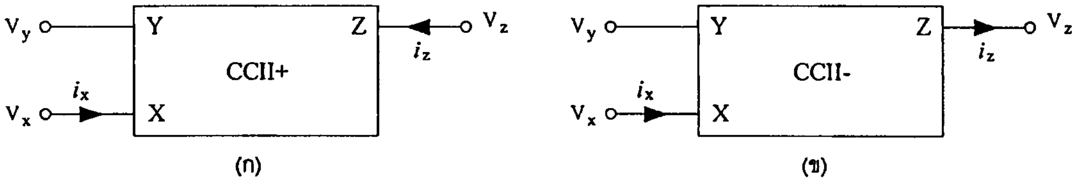
รูปที่ 2.2 วงจรสมมูลของ CCII

จากรูปที่ 2.2 สามารถแสดงความสัมพันธ์ของแรงดัน และกระแสที่ขั้วทั้ง 3 ของวงจร CCII ได้ด้วยสมการไฮบริดจ์เมตริกซ์ (hybrid matrix) อย่างง่ายๆได้ดังนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{2.10}$$

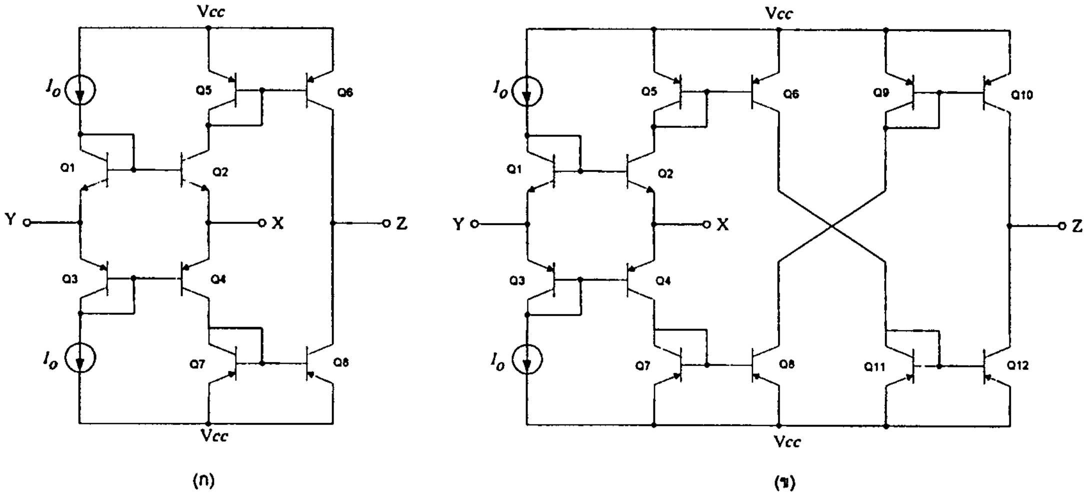
จากสมการที่ (2.10) จะได้สมการที่อธิบายคุณสมบัติวงจร CCII ดังนี้คือ กระแสไม่ไหลเข้าที่ขั้ว Y นั่นคือ $i_y = 0$ แรงดันที่ขั้ว X และขั้ว Y จะเท่ากัน ซึ่งก็คือ $V_x = V_y$ และกระแสที่ไหลขั้ว Z จะเท่ากับกระแสที่ส่งมาจากขั้ว X โดยเท่ากับ $i_z = \pm i_x$ เครื่องหมายบวกลบจะแสดงถึงทิศทางของกระแสที่ขั้ว Z ซึ่งสามารถกำหนดได้จากวงสะท้อนกระแส โดยถ้าเป็นวงจรสายพาน

กระแสชนิดบวก (CCII+) ทิศทางของกระแสที่ขั้ว Z จะไหลในทิศทางเดียวกันกับทิศทางกระแสที่ขั้ว X คือถ้ากระแส i_x ไหลเข้า CCII กระแส i_z จะไหลเข้า CCII ด้วยเช่นกัน แต่ถ้าเป็นวงจรสายพานกระแสชนิดลบ (CCII-) ทิศทางของกระแสที่ไหลที่ขั้ว Z จะไหลตรงกันข้ามกับกระแสที่ขั้ว X คือถ้ากระแส i_x ไหลเข้า CCII กระแส i_z ก็จะไหลออก CCII สำหรับสัญลักษณ์ที่ใช้แทนในวงจร [8] แสดงได้ในรูปที่ 2.3 ทั้ง CCII+ และ CCII-



รูปที่ 2.3 สัญลักษณ์ของวงจร CCII (ก) CCII+ (ข) CCII-

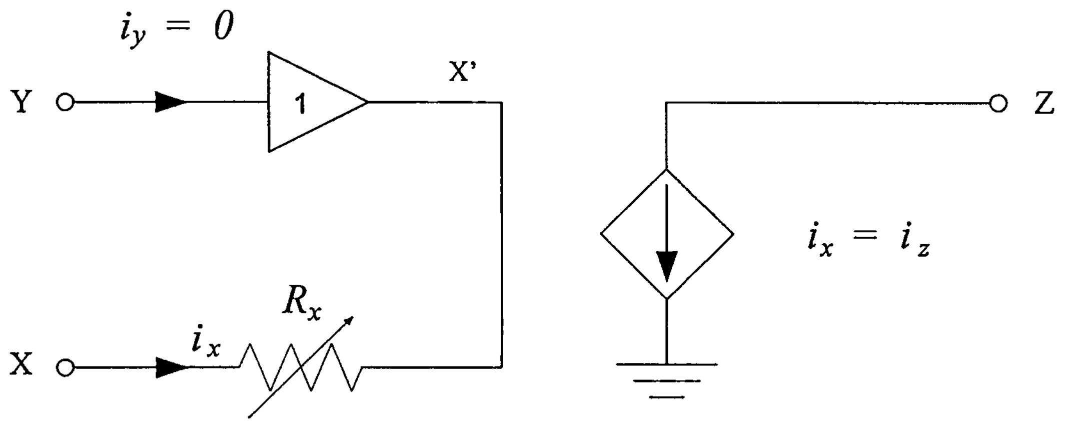
ในการออกแบบวงจร CCII สามารถทำได้หลายรูปแบบ แต่สำหรับวิทยานิพนธ์นี้ จะสนใจวงจร CCII ที่สร้างขึ้นจากการนำเอาวงจรทรานสลิเนียร์มาต่อร่วมกับวงจรสะท้อนกระแส (current mirror) เพื่อสร้างเป็นวงจรสายพานกระแส ซึ่งนำเสนอโดย A.Fabre ในปีค.ศ. 1990 [15] และเรียกว่าวงจรสายพานกระแสรุ่นที่ 2 แบบทรานสลิเนียร์ (translinear CCII) ซึ่งมีข้อดีคือ จะมีช่วงความถี่ที่ใช้งานที่กว้างขึ้นกว่าวงจรที่ได้นำเสนอมาก่อนหน้านี้ [27-29] และยังใช้จำนวนอุปกรณ์ในการสร้างวงจรที่น้อย ทำให้ประหยัดพื้นที่ในการสร้างเป็นวงจรรวม โดยจะแสดงวงจร CCII+ และ CCII- ที่นำเสนอโดย A.Fabre ได้ดังรูปที่ 2.4



รูปที่ 2.4 วงจร CCII แบบทรานสลิเนียร์ (ก) CCII+ (ข) CCII-

2.3.2 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (Second Generation Current Controlled Conveyor: CCCII)

วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (CCCII) ได้ถูกนำเสนอขึ้นในปี ค.ศ. 1995 โดย A.Fabre ซึ่งได้ทำการวิเคราะห์วงจรทรานสลิเนียร์ที่เป็นส่วนประกอบหลักของวงจร CCII แบบทรานสลิเนียร์ ดังแสดงในรูปที่ 2.4 แล้วพบว่าความต้านทานแฝงที่ขั้ว X ของวงจร CCII แบบทรานสลิเนียร์สามารถควบคุมได้ด้วยกระแสไบแอสของวงจรทรานสลิเนียร์เอง ดังนั้น A.Fabre จึงได้กำหนดและเรียกวงจรสายพานกระแสมีคุณสมบัติดังกล่าวนี้ว่า วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสขึ้น [16] โดยรูปแบบของวงจร การทำงาน และคุณสมบัติพื้นฐานของวงจรยังคงเหมือนกับวงจร CCII เพียงแต่วงจร CCCII นี้จะมีข้อแตกต่างจาก CCII ในเรื่องของค่าความต้านทานแฝงที่ขั้ว X เท่านั้น ดังนั้นในการวิเคราะห์การทำงานของวงจร CCII นี้ เราจะสนใจพิจารณาค่าความต้านทานที่แฝงที่ขั้ว X เป็นหลัก ดังนั้นจึงสมมติให้ BJT ทุกตัวที่ใช้ในวงจรมีคุณสมบัติใกล้เคียงกับอุดมคติ และละทิ้งผลของค่าอิมพีแดนซ์แฝงต่างๆที่ขั้ว Y และ Z ซึ่งแสดงวงจรสมมูลของวงจร CCCII ได้ดังรูปที่ 2.5



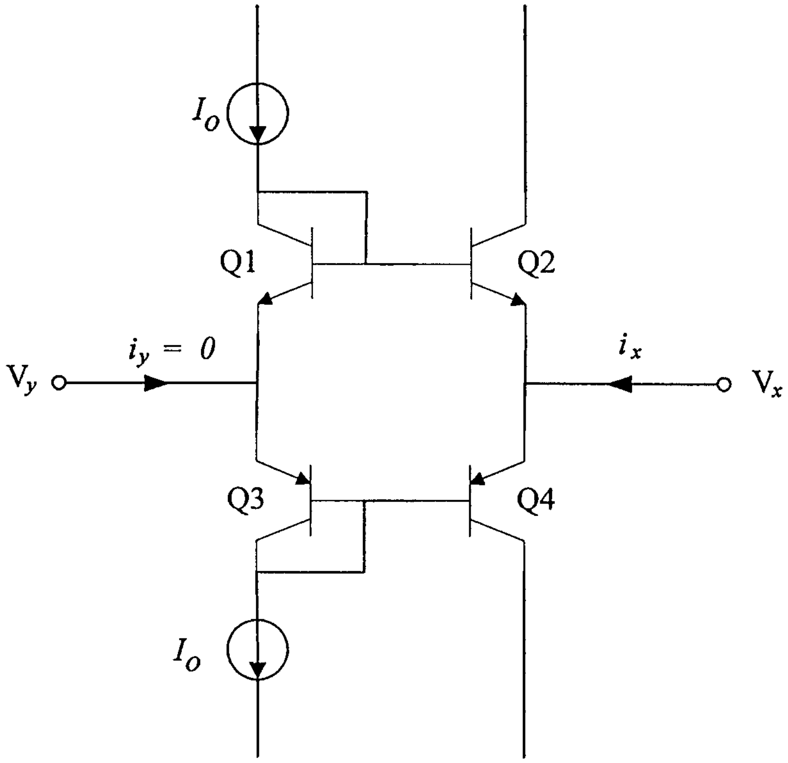
รูปที่ 2.5 วงจรสมมูลของ CCCII

จากวงจรสมมูลรูปที่ 2.5 สามารถแสดงความสัมพันธ์ระหว่างกระแส และแรงดันในรูปของสมการไฮบริดจ์เมตริกซ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_X & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \qquad (2.11)$$

จากสมการที่ (2.11) จะเห็นได้ว่าข้อแตกต่างระหว่าง CCI และ CCCII ก็คือความสัมพันธ์ระหว่างกระแส และแรงดันที่ขั้ว X หรือแสดงอยู่ในรูปของความต้านทาน R_X โดยที่วงจร CCCII

นี้ เป็นวงจรที่ต้องการใช้ประโยชน์จากค่าความต้านทานแฝงที่ขั้ว X เป็นหลัก ดังนั้นการวิเคราะห์หาค่าความต้านทานแฝง R_X ในวงจร CCII รูปที่ 2.4 จึงไม่พิจารณาส่วนของวงจรสะท้อนกระแส ซึ่งจะวิเคราะห์ค่าความต้านทานแฝงที่ขั้ว X ของวงจร CCCII แบบทรานสลิเนียร์ได้ดังนี้



รูปที่ 2.6 วงจรทรานสลิเนียร์เพื่อหาค่าความต้านทานภายในที่ขั้ว X

จากรูปที่ 2.6 ความสัมพันธ์ของแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ของ Q_2 มีค่าเท่ากับ

$$V_{be2} = V_{be1} + V_y - V_x$$

และจะได้ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ กับแรงดันเบส-อิมิตเตอร์ของ Q_2 มีค่าเท่ากับ

$$\begin{aligned} I_{c2} &= I_s e^{\frac{(V_{be1}+V_y-V_x)}{V_T}} \\ &= I_s e^{\frac{\left(V_T \ln\left(\frac{I_o}{I_s}\right)+V_y-V_x\right)}{V_T}} \\ &= I_o e^{\left(\frac{V_{yx}}{V_T}\right)} \end{aligned} \quad (2.12)$$

เมื่อ $V_{yx} = V_y - V_x$

ในทำนองเดียวกันความสัมพันธ์ของแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ ของ Q_4 คือ

$$V_{be4} = V_{be3} + V_x - V_y$$

ดังนั้นจะได้ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ กับแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ Q_4 คือ

$$I_{c4} = I_o e^{\left(\frac{-V_{yx}}{V_T}\right)} \tag{2.13}$$

เมื่อพิจารณาผลรวมของกระแสที่โหนด X จะเห็นได้ว่า

$$i_x = I_{c2} - I_{c4}$$

เมื่อแทนค่ากระแสคอลเลกเตอร์ของ Q_2 และ Q_4 จะได้ว่า

$$\begin{aligned} i_x &= I_o e^{\left(\frac{V_{yx}}{V_T}\right)} - I_o e^{\left(\frac{-V_{yx}}{V_T}\right)} \\ &= 2I_o \left\{ \frac{e^{\left(\frac{V_{yx}}{V_T}\right)} - e^{\left(\frac{-V_{yx}}{V_T}\right)}}{2} \right\} \end{aligned} \tag{2.14}$$

และจากความสัมพันธ์ของ $\sinh x = \frac{e^x - e^{-x}}{2}$ ดังนั้นจะสามารถเขียนสมการที่ (2.14) ใหม่ได้ว่า

$$i_x = 2I_o \sinh\left(\frac{V_{yx}}{V_T}\right) \tag{2.15}$$

โดยที่ $i_y = 0$

และจากอนุกรมเทย์เลอร์ (Taylor series) ของ $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + ...$

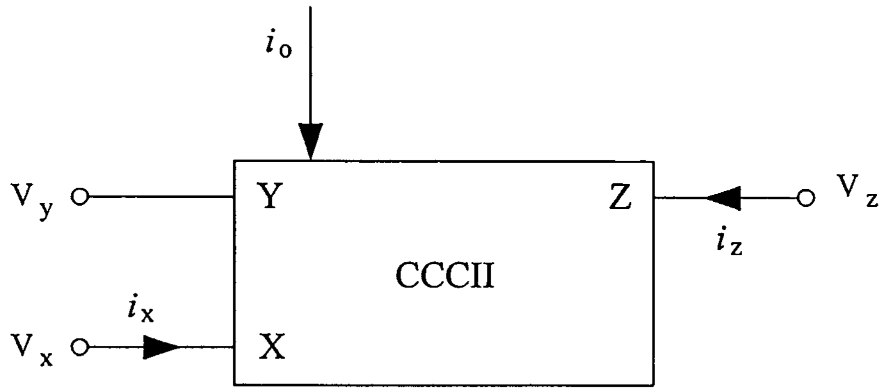
เมื่อกำหนดให้ $V_{yx} << V_T$ หรือ $i_x << 2I_o$ จะทำให้ละทิ้งพจน์ที่มีกำลังมากกว่า 1 ของอนุกรม $\sinh\left(\frac{V_{yx}}{V_T}\right)$ ได้ เนื่องจากมีค่าน้อย ดังนั้นสามารถประมาณ $\sinh\left(\frac{V_{yx}}{V_T}\right) \cong \frac{V_{yx}}{V_T}$ ดังนั้น

$$i_x = \frac{2I_o V_{yx}}{V_T}$$

และเมื่อพิจารณาความสัมพันธ์ของกระแส และแรงดันที่ขั้ว X จะได้ว่า

$$R_X = \frac{V_{yx}}{i_x} = \frac{V_T}{2I_o} \qquad (2.16)$$

จากสมการที่ 2.16 จะพบว่าความต้านทานที่ขั้ว X นี้สามารถปรับค่าได้ และมีค่าขึ้นอยู่กับกระแสไบแอส I_o ของวงจร ดังนั้นสำหรับวงจร CCII จึงต้องให้กระแสไบแอสของวงจรมีค่าสูง เพื่อทำให้ค่าความต้านทานที่ขั้ว X มีค่าน้อย ซึ่งจะทำให้แรงดันที่ขั้ว X และ Y มีค่าเท่ากันตามคุณสมบัติของ CCII ในขณะที่ วงจร CCCII ต้องการนำค่าความต้านทานที่ขั้ว X นี้ไปประยุกต์ใช้ให้เกิดประโยชน์ เช่นในวงจรที่ต้องการความต้านทานที่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ จะเห็นได้ว่าความแตกต่างของวงจร CCII แบบทรานสลิเนียร์ กับวงจร CCCII ก็คือ ค่าความต้านทานที่ขั้ว X นี้เอง เพื่อแสดงถึงความแตกต่างระหว่างวงจร CCCII และวงจร CCII ดังนั้นสัญลักษณ์ของวงจร CCCII จะมีขั้วของกระแสไบแอสอยู่ด้วยดังแสดงในรูปที่ 2.7

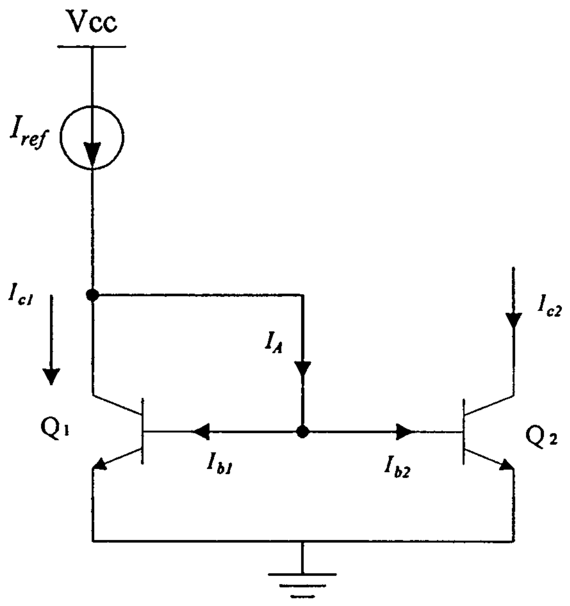


รูปที่ 2.7 สัญลักษณ์ของวงจร CCCII

2.4 วงจรสะท้อนกระแส (Current Mirror)

เนื่องจากส่วนประกอบหลักที่สำคัญเป็นอย่างมากอีกส่วนหนึ่งของวงจรสายพานกระแส ก็คือ วงจรสะท้อนกระแสที่ทำหน้าที่ในการจ่ายกระแส (sourcing) หรือดึงกระแส (sinking) ในวงจร ดังนั้นจะกล่าวถึงวงจรสะท้อนกระแสไว้ด้วย เพื่อประกอบในการทำความเข้าใจกับวงจร

สายพานกระแส โดยที่วงจรสะท้อนกระแสนั้นจะมีอยู่ด้วยกันหลายรูปแบบ แต่ในวิทยานิพนธ์นี้จะใช้วงจรสะท้อนกระแสอย่างง่าย คือ ใช้ทรานซิสเตอร์ 2 ตัว หรือแบบไดโอดทรานซิสเตอร์ (diode transistor current mirror) เนื่องจากใช้อุปกรณ์น้อย และเป็นวงจรสะท้อนกระแสที่สามารถใช้หลักการทรานสลิเนียร์มาอธิบายได้โดยง่าย นอกจากนี้ยังเป็นวงจรสะท้อนกระแสที่ A. Fabre ได้ใช้ในวงจร CCCII ด้วย โดยแสดงได้ดังรูปที่ 2.8



รูปที่ 2.8 วงจรสะท้อนกระแสแบบไดโอดทรานซิสเตอร์

จากวงจรรูปที่ 2.8 เมื่อพิจารณาคุณสมบัติทางไฟตรง จะเห็นว่าทรานซิสเตอร์ Q_1 ที่ต่ออยู่ในลักษณะของไดโอด โดยต่อขาเบส-ขาคอลเลกเตอร์เข้าด้วยกัน ทำให้แรงดันระหว่างขาเบสกับขาคอลเลกเตอร์ (V_{CB}) มีค่าเป็นศูนย์ และแรงดันระหว่างขาคอลเลกเตอร์ กับขาอิมิตเตอร์ (V_{CE}) มีค่าเท่ากับแรงดันระหว่างขาเบส กับขาอิมิตเตอร์ (V_{BE}) ซึ่งแรงดัน V_{CE} นี้มีค่าสูงพอที่จะทำให้ทรานซิสเตอร์ Q_1 ทำงานอยู่ในย่านแอคทีฟ (active region) ได้ และจากการที่เราต่อขาเบสของ Q_1 และ Q_2 เข้าด้วยกัน ทำให้แรงดัน V_{BE} ของทรานซิสเตอร์ทั้งสองมีค่าเท่ากันนั่นคือ

$$V_{be1} = V_{be2}$$

$$V_T \ln\left(\frac{I_{c1}}{I_{S1}}\right) = V_T \ln\left(\frac{I_{c2}}{I_{S2}}\right) \tag{2.17}$$

ในการวิเคราะห์วงจร จะสมมติให้ทรานซิสเตอร์ Q_1 และ Q_2 มีคุณสมบัติสมพงษ์กันทุกประการ และทำงานที่อุณหภูมิเดียวกัน ดังนั้นจากสมการที่ (2.17) จะได้ว่า

$$I_{c1} = I_{c2} \tag{2.18}$$

เมื่อพิจารณาที่โหนด A และใช้กฎ KCL จะพบว่า

$$I_{ref} - I_{c1} - I_A = 0 \tag{2.19}$$

โดยที่ I_A มีค่าเท่ากับผลรวมของกระแสเบสของทรานสซิสเตอร์ Q_1 และ Q_2 ($I_A = I_{b1} + I_{b3}$) และ β_F คือค่าอัตราขยายไฟตรงของทรานซิสเตอร์ (I_c / I_B) และถ้ากำหนดให้กระแสเบสของทรานซิสเตอร์ทั้งสองมีค่าเท่ากันแล้วจะเขียนสมการ (2.19) ได้ว่า

$$I_{ref} - I_{c1} - 2\frac{I_{c1}}{\beta_F} = 0 \tag{2.20}$$

จากสมการที่ (2.18) จะได้ว่า

$$I_{c1} = \frac{I_{ref}}{1 + 2/\beta_F} = I_{c2} \tag{2.21}$$

หรือ

$$\frac{I_{out}}{I_{in}} = \frac{I_{c2}}{I_{ref}} = \frac{1}{1 + 2/\beta_F} \tag{2.22}$$

จากสมการที่ (2.22) จะพบว่าถ้าค่า β_F ของทรานซิสเตอร์ทั้งสองมีค่าสูงมาก จะทำให้

$$I_{c2} \cong I_{ref} \tag{2.23}$$

จากสมการที่ (2.23) จะสรุปได้ว่ากระแสเอาต์พุต I_{c2} จะมีค่าเท่ากับกระแสอินพุต I_{ref} หรือก็คือ กระแสอินพุตสะท้อนไปยังเอาต์พุต โดยที่ค่าความผิดพลาดของกระแสเอาต์พุตจะเกิดได้จากความไม่สมพงษ์กันระหว่างทรานซิสเตอร์ทั้งสอง และค่า β_F ซึ่งจะเห็นได้จากสมการที่ (2.17) และสมการที่ (2.22) ตามลำดับ นอกจากนี้แรงดันตกคร่อมระหว่างขาคอลเลกเตอร์-อิมิตเตอร์ (V_{CE}) ของ Q_1 และ Q_2 ที่มีค่าต่างกัน ก็จะทำให้กระแส I_c ของทรานซิสเตอร์ทั้งสอง

มีค่าต่างกันด้วย ซึ่งสมการของกระแสคอลเลกเตอร์เมื่อพิจารณาผลของ V_{CE} ด้วยจะแสดงได้ในสมการที่ (2.24)

$$I_c = I_s\left[\exp\left(\frac{V_{be}}{V_T}\right)\right]\left[1+\left(\frac{V_{ce}}{V_A}\right)\right] \tag{2.24}$$

โดย V_A คือค่าแรงดันเออร์ลี่ย์ (Early voltage) ของทรานซิสเตอร์ มีค่าระหว่าง 50-100V

ดังนั้นถ้าพิจารณาอัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตที่เกิดจากผลของแรงดัน V_{CE} เพียงอย่างเดียวจะแสดงค่าอัตราส่วนของวงจรสะท้อนกระแสได้ดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{1+\left(\frac{V_{ce2}}{V_A}\right)}{1+\left(\frac{V_{ce1}}{V_A}\right)} \tag{2.25}$$

จากสมการที่ 2.25 จะเห็นได้ว่าถ้า V_A มีค่ามาก ค่าความผิดพลาดจากผลของแรงดัน V_{CE} จะส่งผลต่อกระแสเอาต์พุตน้อยมาก

2.5 บทสรุป

ในบทนี้ได้กล่าวถึงหลักการของวงจรลูปทรานสลิเนียร์ และวงจรสายพานกระแสรุ่นต่างๆ จะเห็นได้ว่าหลักการของวงจรทรานสลิเนียร์ และวงจรสายพานกระแสนั้นสามารถสร้างได้หลายรูปแบบ แต่ในวิทยานิพนธ์นี้จะสนใจเฉพาะวงจร CCCII ที่ออกแบบโดย A. Fabre ที่สร้างขึ้นจากวงจรลูปทรานสลิเนียร์ต่อร่วมกับวงจรสะท้อนกระแส และสามารถปรับค่าความต้านทานแฝงได้ด้วยกระแสไบแอสวงจร ซึ่งจะเป็นพื้นฐานเพื่อช่วยให้เกิดความเข้าใจในการนำเอาวงจร CCCII มาออกแบบวงจรความต้านทานทั้งชนิดลงดินและชนิดลอยตัว ที่จะกล่าวต่อไปในบทที่ 3 ต่อไป

105466

บทที่ 3
วงจรความต้านทานลบ ชนิดลงดินและลอยตัว

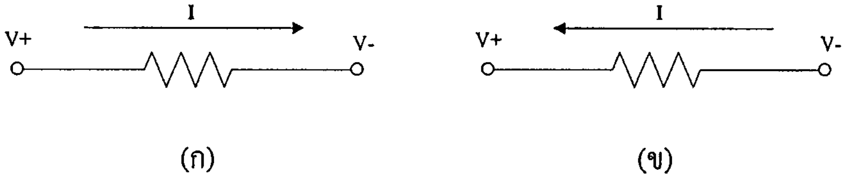
3.1 บทนำ

อุปกรณ์อิเล็กทรอนิกส์ที่เรียกว่า ความต้านทาน เป็นอุปกรณ์ที่ทำหน้าที่กำหนดแรงดัน หรือจำกัดกระแสที่ไหลในวงจร ในอดีตการสร้างความต้านทานจะอาศัยคุณสมบัติของสารแต่ละชนิดที่มีความนำไฟฟ้าน้อยมาสร้างให้เกิดเป็นตัวต้านทาน ซึ่งจะได้ตัวต้านทานออกมาเป็นอุปกรณ์เดี่ยวๆ (discrete device) แต่เนื่องจากในปัจจุบันนี้เทคโนโลยีของสารกึ่งตัวนำได้พัฒนาไปอย่างมาก ทำให้เราสามารถสร้างวงจรรวม (Integrated Circuit) ที่ภายในประกอบไปด้วยอุปกรณ์ต่างๆมากมายต่อร่วมกันอยู่บนชิพ (chip) เล็กๆ เพียงชิพเดียว และเนื่องจากอุปกรณ์ที่ใช้ในพื้นที่ในชิพมากที่สุดก็ได้แก่ ความต้านทาน จึงมีผู้คิดวงจรเลียนแบบการทำงานของวงจรความต้านทานด้วยการใช้อุปกรณ์ทรานซิสเตอร์ โดยอาศัยความสัมพันธ์ระหว่างกระแส และแรงดันของอุปกรณ์ และเรียกความต้านทานที่สร้างขึ้นว่าความต้านทานแบบแอคทีฟ (active) ต่อมาก็ได้มีผู้สร้างวงจรความต้านทานแบบลบขึ้น โดยประโยชน์ของความต้านทานแบบลบนี้ มักจะนำไปใช้ในวงจรกำเนิดสัญญาณ หรือนำไปช่วยปรับปรุงคุณภาพของวงจรกรอง [23] โดยจะไปช่วยหักล้างความต้านทานแฝงของตัวเหนี่ยวนำ (inductor) ก่อนหน้านี้ได้มีผู้ออกแบบวงจรความต้านทานแบบลบไว้มากทั้งในแบบที่ให้อินพุตอิมพีแดนซ์เป็นความต้านทานแบบลบโดยตรง [12, 17-18] และวงจรแปลงกลับค่าอิมพีแดนซ์ชนิดลบ (negative impedance invertor) [14 and 19] แต่วงจรเหล่านี้ต้องอาศัยอุปกรณ์พาสซีฟในการสร้างวงจร ทำให้เปลืองพื้นที่สารกึ่งตัวนำเมื่อนำไปสร้างเป็นวงจรรวม ดังนั้นในวิทยานิพนธ์นี้ จึงได้นำเสนอวงจรความต้านทานแบบลบชนิดลอยตัว (Floating negative resistance) ที่สร้างขึ้นจากวงจรลูปทรานสลิเนียร์ที่ใช้ทรานซิสเตอร์ชนิด BJT เป็นหลักในการสร้างวงจร ซึ่งจะมีลักษณะการทำงานเหมือนวงจร CCCII แบบทรานสลิเนียร์ที่ออกแบบโดย Fabre โดยมีข้อดี คือ วงจรที่สร้างขึ้นไม่จำเป็นต้องมีอุปกรณ์พาสซีฟ (passive device) ใดๆเลย มีความเป็นเชิงเส้นในย่านที่ใช้งาน เหมาะสำหรับการนำไปสร้างเป็นวงจรรวม ซึ่งในบทนี้จะได้กล่าวถึงรายละเอียดในการออกแบบวงจร ผลการทำงานของวงจร ทั้งจากการจำลองการทำงาน และจากการต่อวงจรแบบดีสครีตรวมทั้งจะได้กล่าวถึงการประยุกต์ใช้งานของวงจรความต้านทาน ที่สร้างขึ้นด้วย

3.2 หลักการของวงจรความต้านทานแบบลบ

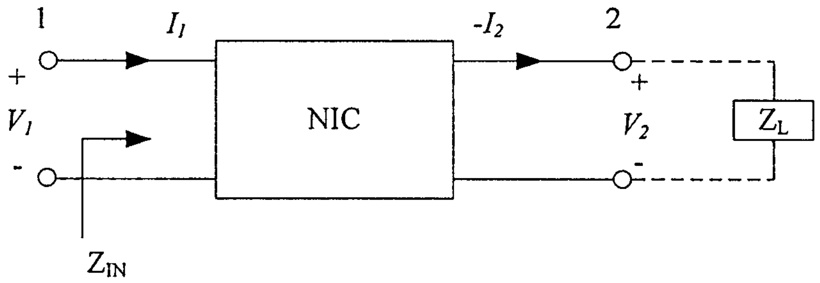
วงจรเลียนแบบการทำงานของความต้านทานจะเป็นวงจรที่ให้ความสัมพันธ์ระหว่างกระแส และแรงดันที่ขั้วเป็นเชิงเส้น ซึ่งสามารถแบ่งตามลักษณะของตัวต้านทานได้เป็น 2

ประเภท คือความต้านทานชนิดลงดิน (Grounded Resistor) และความต้านทานชนิดลอยตัว (Floating resistor) นอกจากนี้ยังสามารถแบ่งตามคุณสมบัติการทำงานได้เป็นความต้านทานแบบบวก และความต้านทานแบบลบ ทั้งนี้จะขึ้นอยู่กับทิศทางการไหลของกระแส กับทิศทางของแรงดันที่ขั้วของความต้านทานเป็นสำคัญ โดยถ้าเป็นความต้านทานแบบบวก กระแสจะมีทิศทางการไหลจากจุดที่มีแรงดันสูงไปยังจุดที่มีแรงดันต่ำ ส่วนในกรณีที่เป็นความต้านทานแบบลบ กระแสจะมีทิศทางการไหลจากจุดที่มีแรงดันต่ำไปยังจุดที่มีแรงดันสูงกว่าซึ่งแสดงทิศทางของกระแส และแรงดันที่ตัวต้านทานได้อย่างง่ายๆ ดังแสดงในรูปที่ 3.1



รูปที่ 3.1 ความสัมพันธ์ระหว่างกระแส และแรงดันของตัวต้านทาน
(ก) ความต้านทานแบบบวก (ข) ความต้านทานแบบลบ

ในการสร้างความต้านทานแบบลบนั้น สามารถสร้างได้โดยอาศัยหลักการของ Negative Impedance Converter (NIC) ซึ่งแสดงการทำงานของวงจรได้ดังรูปที่ 3.2



รูปที่ 3.2 รูปแบบการทำงานของวงจร NIC

จากรูปที่ 3.2 จะได้ว่า

$$Z_{in} = -Z_L$$

หรือ

$$\frac{V_1}{I_1} = -\left(\frac{V_2}{-I_2}\right) \tag{3.1}$$

จากสมการที่ (3.1) จะได้ความสัมพันธ์ระหว่างกระแส และแรงดันที่โหนดทั้งสองดังนี้

$$V_1 = KV_2$$

$$I_1 = (-K)(-I_2) \quad (3.2)$$

หรือ

$$V_1 = -KV_2$$

$$I_1 = (K)(-I_2) \quad (3.3)$$

โดยที่ คือ K อัตราขยายกระแส หรืออัตราขยายแรงดัน หรือเรียกว่า Conversion Ratio

จากสมการที่ (3.2) เพื่อให้ง่ายในการอธิบายจะกำหนดให้ K มีค่าเท่ากับ 1 ซึ่งทำให้ได้ว่า เมื่อให้แรงดันที่พอร์ท 1 มีค่าเท่ากับ V_1 แรงดันนี้จะถูกส่งผ่านไปยังพอร์ท 2 โดยไม่เปลี่ยนแปลงทิศทางซึ่งจะได้ว่า $V_1 = V_2$ ในขณะที่กระแส I_2 ซึ่งเป็นกระแสเดียวกับกระแสที่ไหลผ่านโหนด (Z_L) จะถูกส่งผ่านไปยังพอร์ท 1 โดยมีทิศทางตรงกันข้ามกับกระแส I_1 หรือ $I_1 = -(-I_2)$ จากการทำงานในลักษณะนี้ บางครั้งจึงนิยมเรียกว่า Current NIC หรือเขียนอย่างย่อว่า INIC

ในทำนองเดียวกัน จากสมการที่ 3.3 เมื่อกำหนดให้ K มีค่าเท่ากับ 1 จะอธิบายได้ว่า เมื่อให้กระแส I_1 เข้าไปที่พอร์ท 1 กระแสนี้จะถูกส่งผ่านไปยังพอร์ท 2 โดยไม่เปลี่ยนทิศทาง หรือ $I_1 = +(-I_2)$ ในขณะที่แรงดันที่พอร์ท 2 ซึ่งเป็นแรงดันที่ตกคร่อมโหลดจะถูกส่งผ่านไปยังพอร์ท 1 โดยจะมีทิศทางของแรงดันตรงข้ามกับแรงดัน V_2 ที่พอร์ท 1 หรือ $V_1 = -V_2$ จากการทำงานในลักษณะดังกล่าว บางครั้งจึงนิยมเรียกว่า Voltage NIC หรือเขียนอย่างย่อว่า VNIC

จากสมการที่ (3.2) และสมการที่ (3.3) สามารถเขียนแสดงให้อยู่ในรูปของสมการไฮบริดจ์เมตริกได้ตามลำดับดังนี้ [24]

$$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & K \\ K & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ V_2 \end{bmatrix} \quad (3.4)$$

$$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -K \\ -K & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ V_2 \end{bmatrix} \quad (3.5)$$

จากสมการไฮบริดจ์เมตริก (3.4) และ (3.5) จะเห็นได้ว่าวงจร NIC เมื่อกำหนดให้ K มีค่าเท่ากับ 1 จะได้ว่า $h_{11} = h_{22} = 0$ และ $h_{12}h_{21} = 1$ ซึ่งเป็นข้อกำหนดที่สำคัญสำหรับวงจร NIC และโดยปกติแล้ววงจรเลียนแบบความต้านทานส่วนใหญ่ จะสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งการปรับค่าความต้านทานนั้นสามารถใช้สัญญาณควบคุมได้สองแบบโดยแบบแรกจะเป็นการใช้สัญญาณแรงดันเป็นสัญญาณควบคุมค่าความต้านทาน (Voltage Controlled Resistance) ส่วนแบบที่สองจะเป็นการใช้สัญญาณกระแสเป็นสัญญาณควบคุมค่าความต้านทาน

(Current Controlled Resistance) ซึ่งจะเป็นแบบใดนั้น จะขึ้นอยู่กับการออกแบบวงจรและการนำไปใช้งานเป็นหลัก

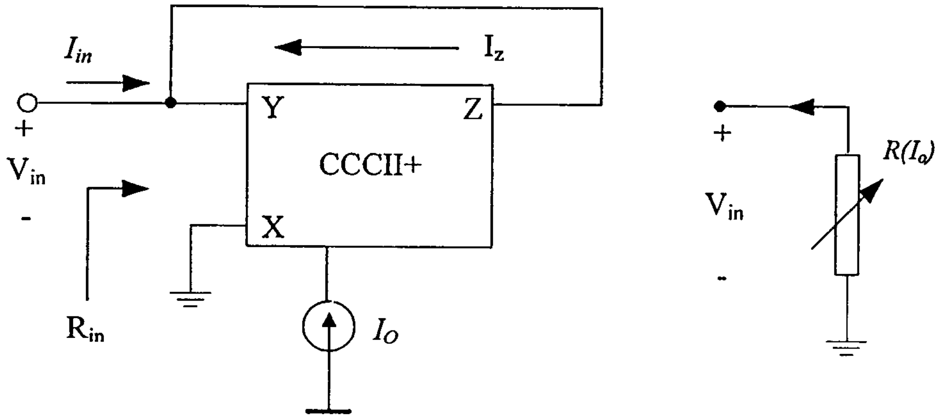
3.3 การสร้างวงจรความต้านทานแบบลบ

วงจรความต้านทานที่สร้างขึ้นในวิทยานิพนธ์นี้ จะสร้างขึ้นจากวงจรลูปทรานสลิเนียร์ที่ประกอบทรานซิสเตอร์เพียง 4 ตัว ต่อร่วมกับวงจรสะท้อนกระแสมีรูปแบบของวงจรเหมือนกับวงจร CCII แบบทรานสลิเนียร์ ที่แสดงในรูปที่ 2.4 และการทำงานของวงจรเหมือนกับวงจร CCCII ของ Fabre [16] คือสามารถที่จะปรับค่าความต้านทานได้ด้วยการปรับกระแสไบแอสของวงจร CCCII โดยในการออกแบบวงจรจะเริ่มจากความต้านทานแบบลบชนิดลงดินก่อนซึ่งสร้างได้จากวงจรลูปทรานสลิเนียร์เพียงลูปเดียว ต่อจากนั้นจึงจะเป็นวงจรความต้านทานแบบลบชนิดลอยตัว ซึ่งสร้างโดยใช้วงจรลูปทรานสลิเนียร์ 2 ลูป และในกรณีที่ต้องการปรับเปลี่ยนให้เป็นวงจรความต้านทานแบบบวกก็สามารถทำได้ง่ายด้วยการปรับเปลี่ยนวงจรเพียงเล็กน้อยซึ่งจะได้แสดงให้เห็นการต่อวงจรความต้านทานแบบบวกชนิดลอยตัวไว้ด้วย

เพื่อความง่ายในการอธิบาย และทำความเข้าใจ จะขอแทนวงจรลูปทรานสลิเนียร์ที่ต่อร่วมกับวงจรสะท้อนกระแส ด้วยสัญลักษณ์ของ CCCII แบบทรานสลิเนียร์ที่แสดงในรูปที่ 2.7 เนื่องจากมีลักษณะการทำงานที่เหมือนกัน

3.3.1 การสร้างวงจรความต้านทานแบบลบชนิดลงดิน

ในการสร้างวงจรความต้านทานแบบลบชนิดลงดินนั้น สามารถออกแบบโดยใช้วงจร CCCII+ แบบทรานสลิเนียร์เพียงวงจรเดียว ซึ่งสามารถแสดงวงจรได้ดังรูปที่ 3.3



รูปที่ 3.3 วงจรความต้านทานแบบลบชนิดลงดิน

จากรูปที่ 3.3 สามารถวิเคราะห์การทำงานได้ว่า

$$V_Y = V_X + I_X R_X \tag{3.6}$$

และเนื่องจากที่พอร์ท X ต่อลงดินทำให้ $V_X = 0$ ดังนั้น

$$V_Y = I_X R_X \tag{3.7}$$

แต่ $V_Y = V_{in}$ และ $i_X = i_Z = -I_{in}$ ดังนั้นจะได้ว่า

$$V_{in} = -I_{in} R_X \tag{3.8}$$

จากสมการที่ (2.16) จะได้ว่า $R_X = \dfrac{V_T}{2I_o}$

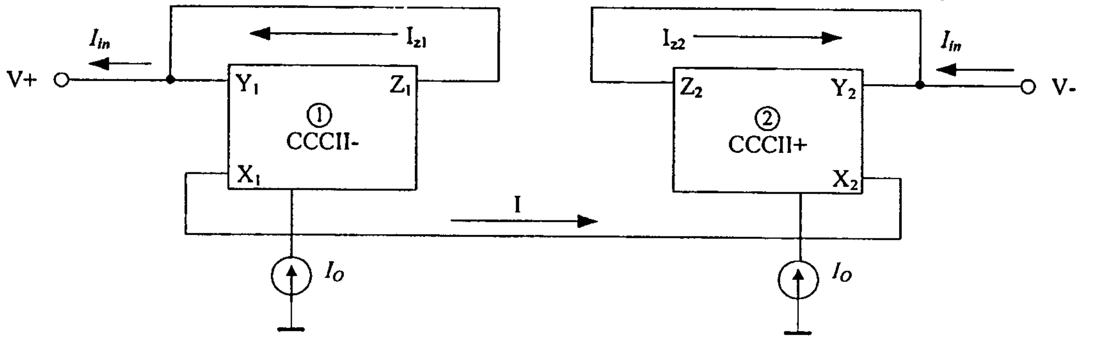
ดังนั้นจะได้ความต้านทานทางด้านเข้าของวงจรมีค่าเท่ากับ

$$R_{in} = \frac{V_{in}}{I_{in}} = -\frac{V_T}{2I_o} \tag{3.9}$$

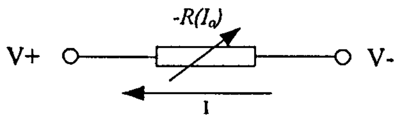
จากสมการที่ (3.9) จะเห็นได้ว่าความสัมพันธ์ระหว่างแรงดัน และกระแสที่พอร์ทอินพุต เป็นความต้านทานชนิดลบ และสามารถปรับค่าความต้านทานได้โดยการปรับกระแสไบแอส I_o

3.3.2 การสร้างวงจรความต้านทานแบบลบชนิดลอยตัว

เนื่องจากความต้านทานชนิดลงดินนั้นมีข้อจำกัดในการใช้งาน จึงได้มีการออกแบบวงจรความต้านทานชนิดลอยตัวเพื่อเพิ่มความสะดวกในการนำไปใช้งาน โดยวงจรความต้านทานชนิดลอยตัวนั้นจัดเป็นวงจรประเภท 2 พอร์ท ซึ่งกระแส และแรงดันที่ขั้วทั้งสองจะมีความสัมพันธ์กันอย่างเป็นเชิงเส้น ในการออกแบบวงจรนั้นได้นำแนวคิดมาจากการนำเอาความต้านทานแบบลบชนิดลงดินมาต่อร่วมกัน และกำหนดทิศทางของกระแสที่ไหลผ่านความต้านทานภายในวงจร CCCII+ ทั้งสองให้มีทิศทางตรงกันข้ามกับแรงดันที่ให้กับวงจร ซึ่งแสดงวงจรได้ดังรูปที่ 3.5



(ก)



(ข)

รูปที่ 3.4 วงจรความต้านทานแบบลบชนิดลอยตัว (ก) วงจรความต้านทาน (ข) แบบจำลอง

จากรูปที่ 3.4 และคุณสมบัติของวงจร CCCII จะวิเคราะห์วงจรได้ว่า

$$V_{Y1} = V_{X1} + I_{X1}R_{X1} \tag{3.10}$$

$$V_{Y2} = V_{X2} + I_{X2}R_{X2} \tag{3.11}$$

จากรูปที่ 3.4 จะเห็นได้ว่ากระแส I_{in} กับกระแส I_X ของวงจร CCCII ทั้งสองเป็นกระแสเดียวกันแต่มีทิศทางสัมพันธ์กันดังนี้

$$I_{X1} = -I_{in} \text{ , } I_{X2} = -I_{in}$$

ดังนั้น

$$V_{Y1} = V_{X1} - I_{in}R_{X1} \tag{3.12}$$

$$V_{Y2} = V_{X2} + I_{in}R_{X2} \tag{3.13}$$

ทำการหาความสัมพันธ์ของแรงดันที่ตกคร่อมวงจรและกระแสที่ไหลเข้าวงจร

$$V_{Y1} - V_{Y2} = V_{X1} - I_{in}R_{X1} - V_{X2} - I_{in}R_{X2} \tag{3.14}$$

จากวงจรจะเห็นว่าแรงดัน $V_{X1} = V_{X2}$ ดังนั้น

$$V_{Y1} - V_{Y2} = -I_{in}R_{X1} - I_{in}R_{X2} \tag{3.15}$$

$$V_{Y1}-V_{Y2}=-I_{in}(R_{X1}+R_{X2}) \tag{3.16}$$

ซึ่งจะได้ความสัมพันธ์ระหว่างกระแส และแรงดันที่ขั้ว Y1 และ Y2 ดังนี้

$$\frac{V_{Y1}-V_{Y2}}{I_{in}}=-(R_{X1}+R_{X2}) \tag{3.17}$$

เมื่อให้กระแสไบแอสวงจร CCCII ของวงจรทั้งสองมีค่าเท่ากันจะทำให้ได้ว่า $R_{X1}=R_{X2}$ ดังนั้นจะได้ว่า

$$\frac{V_{Y1}-V_{Y2}}{I_{in}}=-2R_{X1} \tag{3.18}$$

โดยที่ $R_X=\frac{V_T}{2I_o}$

ดังนั้นสามารถเขียนสมการที่ 3.18 ได้ใหม่ว่า

$$R_{in}=\frac{V_{Y1}-V_{Y2}}{I_{in}}=-\frac{V_T}{I_o} \tag{3.19}$$

จากสมการที่ (3.19) จะเห็นได้ว่าความสัมพันธ์ระหว่างกระแส และแรงดันของวงจรนี้ที่ขั้ว Y1 และ Y2 แสดงเป็นวงจรความต้านทานแบบลบ โดยสามารถปรับค่าความต้านทานได้จากกระแสไบแอส I_o ของวงจร

3.4 การจำลองการทำงานของวงจรความต้านทาน

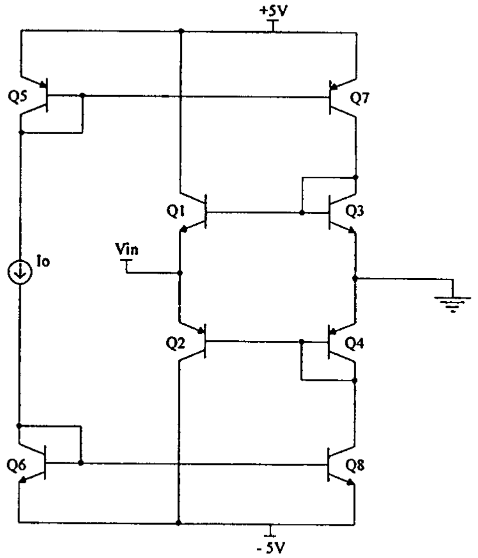
เพื่อตรวจสอบการทำงานของวงจรที่ได้ออกแบบไว้ จึงได้ทำการจำลองการทำงานของวงจรด้วยโปรแกรมพีสไปซ์ (PSPICE) โดยเริ่มจากวงจรความต้านทานแบบลบชนิดลงดิน ต่อด้วยวงจรความต้านทานแบบบวกชนิดลงดิน วงจรความต้านทานแบบลบชนิดลอยตัว และสุดท้ายวงจรความต้านทานแบบบวกชนิดลอยตัวตามลำดับ โดยในการจำลองวงจรความต้านทานทุกวงจรจะเริ่มจากการทดสอบหาความสัมพันธ์ระหว่างกระแส และแรงดันของวงจรก่อน โดยทดสอบที่กระแสไบแอส I_o มีค่าต่างๆ คือ $10\mu A$, $20\mu A$, $30\mu A$ และ $40\mu A$ เพื่อแสดงให้เห็นว่าความชันระหว่างกระแส I_o และแรงดันของวงจร หรือก็คือค่าความต้านทานของวงจรจะมีการเปลี่ยนแปลงตามกระแสไบแอส I_o ต่อจากนั้นจะเป็นการแสดงให้เห็นอย่างชัดเจนว่าค่าความ

ต้านทานของวงจรสามารถที่จะเปลี่ยนค่าได้จากการปรับค่ากระแสไบแอส I_o ของวงจร CCCII ซึ่งทดสอบโดยกำหนดให้แรงดัน I_o ของวงจรความต้านทานทุกวงจรมีค่าเท่ากับ 20 mV เนื่องจากเป็นค่าที่อยู่ในช่วงแรงดันการทำงาน ซึ่งมีความเพี้ยนทางฮาร์มอนิกรวมน้อยกว่า 1 % และทำการปรับค่ากระแส ไบแอส I_o ให้มีค่าต่างๆ เพื่อดูค่าของความต้านทานที่ได้

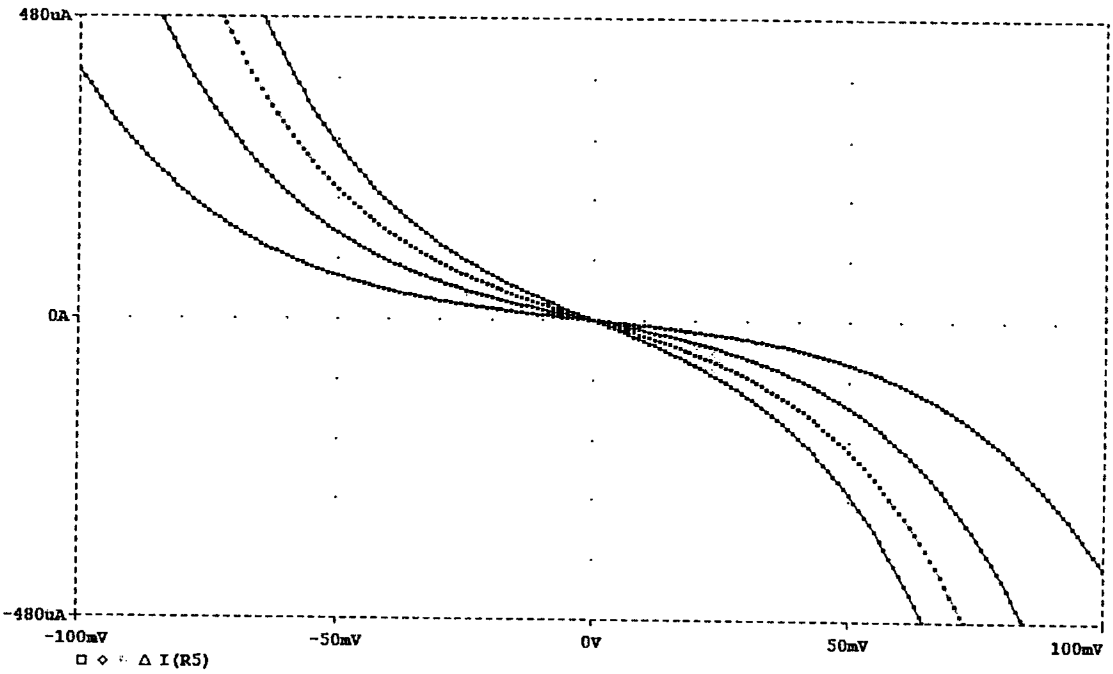
เนื่องจากวงจรที่ใช้ในการจำลองการทำงานจะเป็นวงจร CCCII แบบทรานสลิเนียร์ที่ใช้ทรานซิสเตอร์ชนิด BJT ซึ่งในการจำลองการทำงานในวิทยานิพนธ์นี้ ทุกวงจรได้เลือกใช้ทรานซิสเตอร์ชนิด NPN เบอร์ CA3096 และทรานซิสเตอร์ชนิด PNP เบอร์ CA3083 ซึ่งค่าตัวแปรต่างๆ (parameter) ของทรานซิสเตอร์ทั้งสองสามารถดูได้จาก ภาคผนวก ข.

3.4.1 ความต้านทานแบบลบชนิดลงดิน

วงจรความต้านทานแบบลบชนิดลงดินที่แสดงในรูปที่ 3.3 การต่อวงจรเพื่อจำลองการทำงาน จะแสดงได้ดังรูปที่ 3.7 โดยในการจำลองจะจ่ายไฟเลี้ยงวงจร ± 5V และเพื่อทดสอบหาความสัมพันธ์ระหว่างแรงดัน และกระแสของวงจร จึงได้ปรับเปลี่ยนค่าแรงดัน V_{in} ให้มีค่าเปลี่ยนแปลง –104 mV ถึง 104 mV ที่กระแสไบแอส I_o มีค่าต่างๆ ซึ่งจะได้ความสัมพันธ์ระหว่างแรงดัน และกระแสที่ไหลในวงจรดังแสดงในรูปที่ 3.6



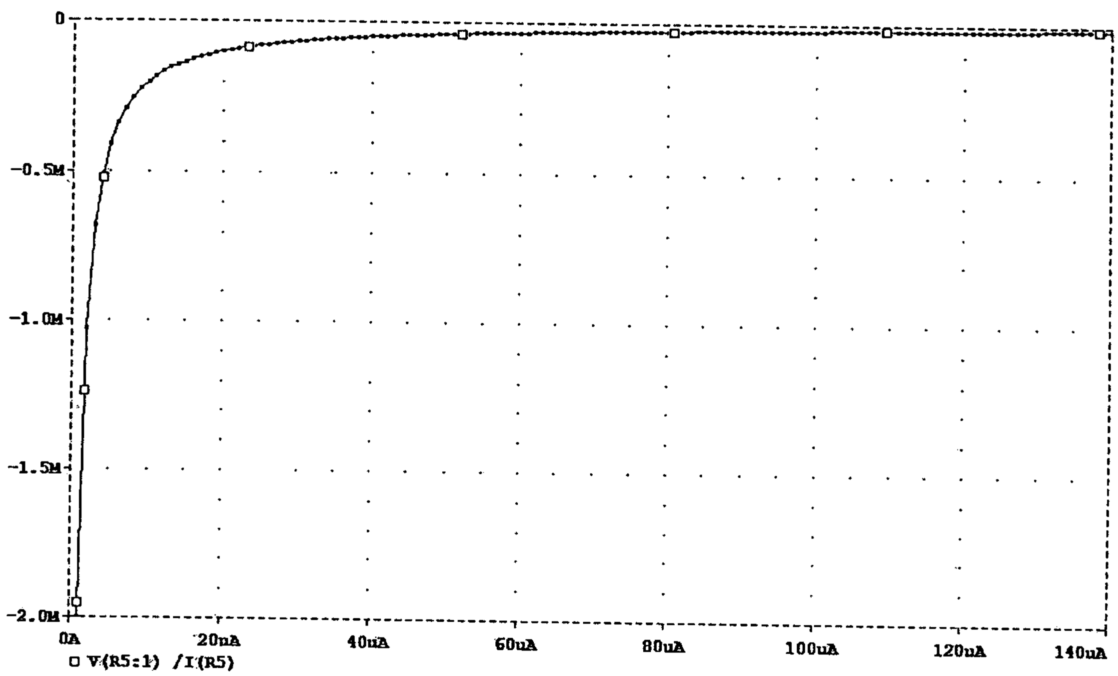
รูปที่ 3.5 วงจรความต้านทานแบบลบชนิดลงดินที่ใช้ในการจำลองการทำงาน



รูปที่ 3.6 ความสัมพันธ์ระหว่างแรงดัน และกระแสในวงจรความต้านทานแบบลบชนิดลงดินที่กระแสไบแอส I_o มีค่าต่างๆ

จากรูปที่ 3.6 จะเห็นได้ว่าทิศทางของกระแส และแรงดันจะมีทิศตรงข้ามกัน คือเมื่อแรงดัน V_{in} มีค่าเป็นบวกกระแสจะมีค่าเป็นลบ และเมื่อแรงดัน V_{in} มีค่าเป็นลบกระแสจะมีค่าเป็นบวก ซึ่งความสัมพันธ์ระหว่างกระแสไบแอส และแรงดันในลักษณะนี้ก็คือความต้านทานแบบลบนั่นเอง นอกจากนี้จะเห็นได้ว่าเมื่อกระแสไบแอส I_o มีค่าเปลี่ยนแปลงจะมีผลทำให้ความชันระหว่างกระแส และแรงดันของวงจรมีค่าเปลี่ยนแปลง หรือค่าความต้านทานนั้นจะมีค่าเปลี่ยนแปลงตามกระแสไบแอส I_o

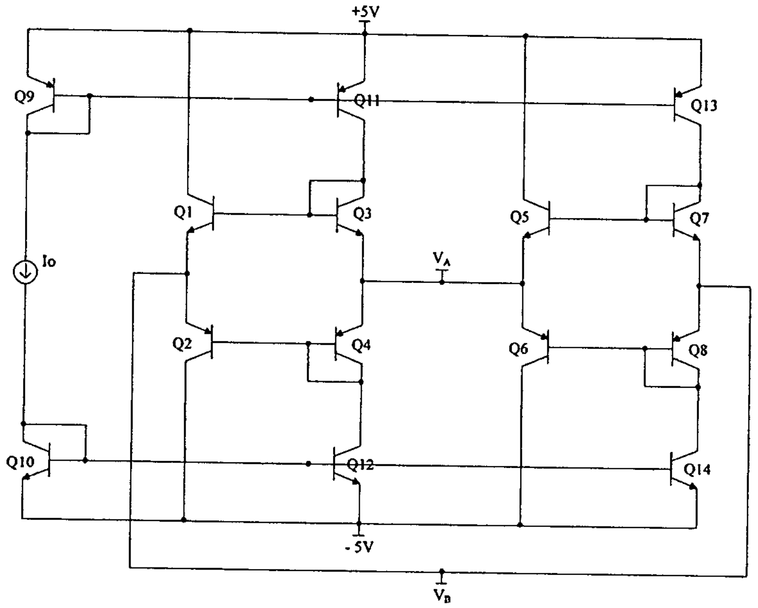
เพื่อแสดงให้เห็นว่าวงจรความต้านทานที่สร้างขึ้นสามารถปรับค่าได้ โดยการปรับกระแสไบแอส I_o จึงได้เปลี่ยนแปลงค่ากระแสไบแอส I_o ของวงจร CCCII ตั้งแต่ 1μA - 150μA และดูความสัมพันธ์ระหว่างกระแสไบแอส I_o กับค่าความต้านทาน โดยกำหนดให้แรงดัน V_{in} คงที่ 20 mV และจำลองการทำงานค่าความต้านทาน ซึ่งจะได้ผลการทดลองดังแสดงในรูปที่ 3.7



รูปที่ 3.7 ค่าความต้านทานแบบลบชนิดลงดินจากการจำลอง

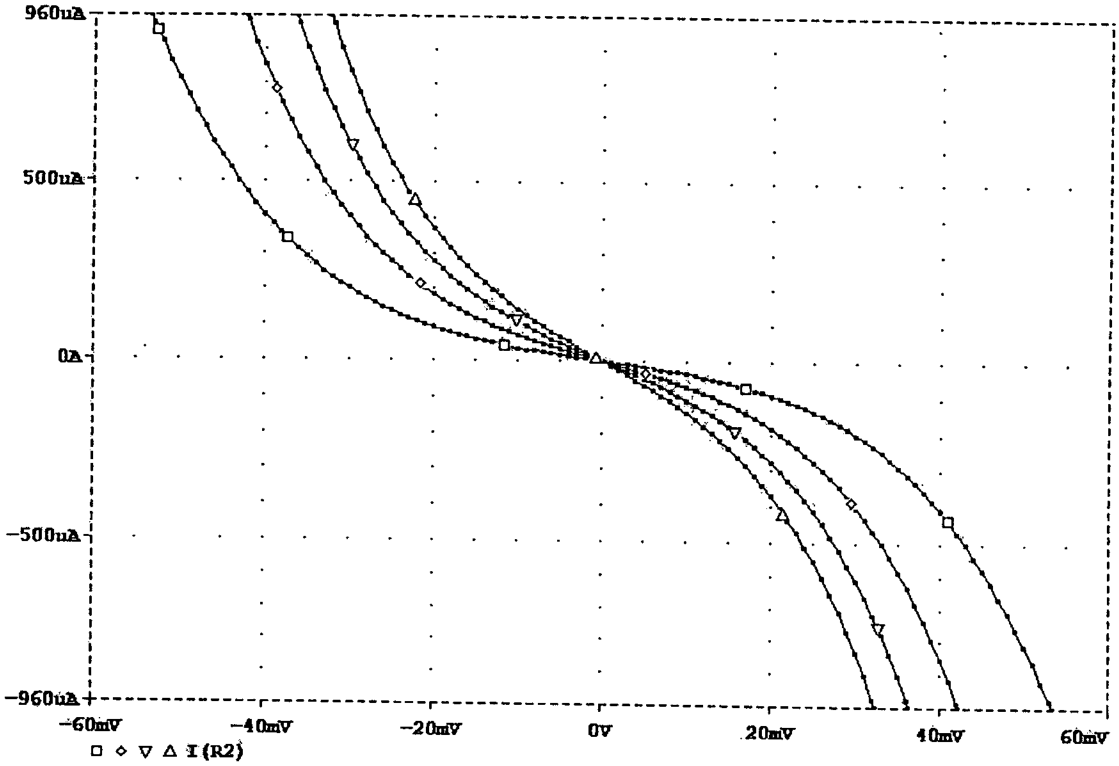
3.4.2 ความต้านทานแบบลบชนิดลอยตัว

วงจรความต้านทานแบบลบชนิดลอยตัว ดังแสดงในรูปที่ 3.5 นั้น จะต่อวงจรเพื่อจำลองการทำงานได้ดังรูปที่ 3.9 โดยในการจำลองใช้แหล่งกระจ่ายไฟเลี้ยงวงจรมีค่าเท่ากับ ±5V และเพื่อทดสอบให้เห็นว่าเป็นความต้านทานแบบลอยตัวจริง จึงได้นำความต้านทานที่มีค่าเท่ากับ 10 โอห์มต่อไว้ด้วย ซึ่งแสดงวงจรทดลองได้ดังรูปที่ 3.9



รูปที่ 3.8 วงจรความต้านทานแบบลบชนิดลอยตัวที่ใช้ในการจำลองการทำงาน

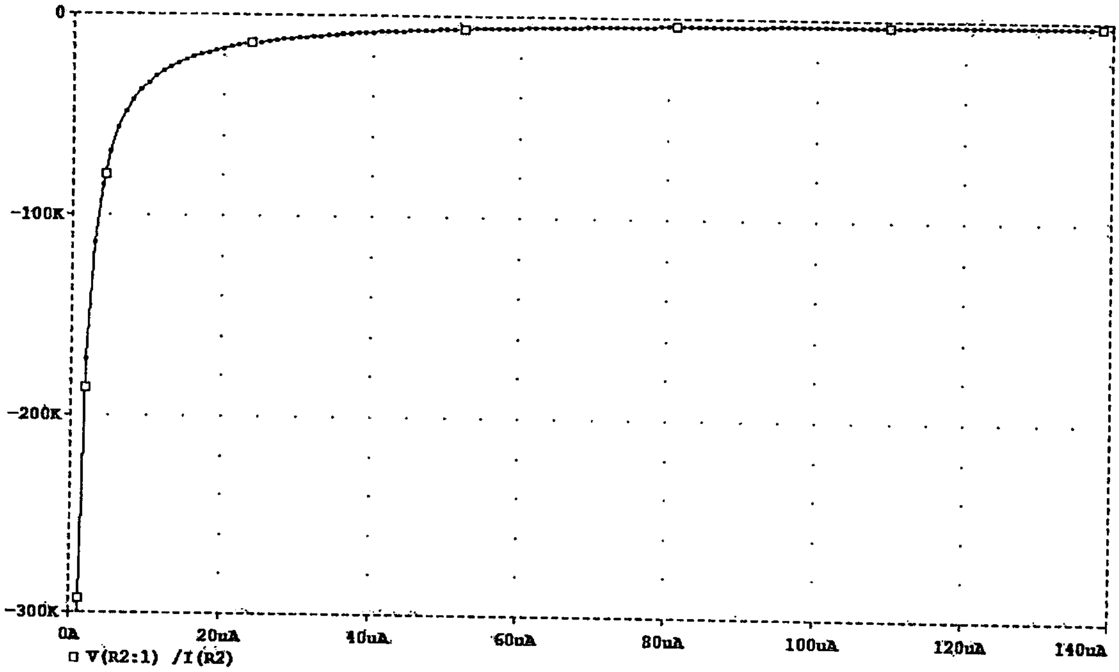
จากวงจรรูปที่ 3.8 จะสามารถหาค่าความสัมพันธ์ระหว่างแรงดัน กับกระแสที่ไหลผ่านขั้ว A และขั้ว B ซึ่งเป็นขั้วของความต้านทานที่กระแสไบแอส I_o มีค่าต่างๆได้ โดยการปรับแรงดัน V_{in} ที่จ่ายให้กับวงจรมีค่าเปลี่ยนแปลงตั้งแต่ -104 mV ถึง 104 mV ซึ่งจะได้ความสัมพันธ์ระหว่างแรงดัน และกระแสดังแสดงในรูปที่ 3.9



รูปที่ 3.9 ความสัมพันธ์ระหว่างแรงดัน กับกระแสในวงจรความต้านทานแบบลบชนิดลอยตัวที่กระแสไบแอส I_o มีค่าต่างๆ

จากรูปที่ 3.9 จะเห็นได้ว่าทิศทางของกระแสจะตรงกันข้ามกับแรงดันที่ให้กับวงจร ซึ่งจะเห็นได้ว่าเมื่อแรงดัน I_o มีค่าเป็นบวกกระแสจะมีค่าเป็นลบ และเมื่อแรงดัน V_{in} มีค่าเป็นลบกระแสจะมีค่าเป็นบวก ซึ่งความสัมพันธ์ของกระแสกับแรงดันนั้นก็คือความต้านทานแบบลบนั่นเอง นอกจากนี้จะเห็นได้ว่าเมื่อกระแสไบแอส I_o มีค่าเปลี่ยนแปลงจะมีผลทำให้ความชันระหว่างกระแสแรงดันของวงจรมีค่าเปลี่ยนแปลง หรือก็คือค่าความต้านทานนั้นจะมีค่าเปลี่ยนแปลงตามกระแสไบแอส I_o นั่นเอง

เพื่อแสดงให้เห็นว่าวงจรความต้านทานที่สร้างขึ้นสามารถปรับค่าได้ โดยการปรับค่ากระแสไบแอส I_o ดังนั้นจึงได้เปลี่ยนค่าของกระแสไบแอส I_o ของวงจร CCII ให้เปลี่ยนแปลงตั้งแต่ 1μA - 150μA โดยกำหนดให้ค่าแรงดัน V_{in} คงที่เท่ากับ 20 mV และจำลองการทำงานค่าความต้านทาน ซึ่งจะได้ผลการทดลองดังแสดงในรูปที่ 3.10



รูปที่ 3.10 ค่าความต้านทานแบบลบชนิดลอยตัว

3.5 บทสรุป

ในบทที่ 3 นี้ได้กล่าวถึงวงจรความต้านทานที่สร้างขึ้นจากวงจร CCCII แบบทรานสลิเนียร์ ทั้งความต้านทานแบบบวก และลบ ทั้งชนิดลงดิน และลอยตัว และได้ทำการออกแบบวงจรความต้านทานแบบลบ ทั้งชนิดลงดิน และลอยตัว พร้อมทั้งจำลองการทำงานของวงจร เพื่อแสดงคุณลักษณะค่าความต้านทานของวงจรที่ออกแบบซึ่งจะพบว่าค่าความต้านทานของวงจรความต้านทานลบนั้น เมื่อกำหนดให้ทำงานที่อุณหภูมิห้องปกติ เราจะสามารถควบคุมค่าความต้านทานได้ด้วยกระแสเอาต์พุต เมื่อมีการจัดแรงดันไบแอสที่เหมาะสม

บทที่ 4
วงจรความต้านทานลบ ชนิดลงดินและลอยตัว ปรับค่าได้แบบใหม่

4.1 บทนำ

วงจรโปรแกรมเอเบิ้ลอะนาล็อกหลายวงจร เช่นวงจรขยาย วงจรกำเนิดสัญญาณ และวงจรตัวกรองสัญญาณ ต้องการความต้านทานชนิดลงดิน/ลอยตัวปรับค่าได้แบบอิเล็คทรอนิกส์ ที่มีประสิทธิภาพสูง ความต้านทานชนิดลงดินไม่ค่อยถูกนำมาใช้งานสักเท่าไหร่ แต่ถึงอย่างไร ก็มีการนำมาใช้งานโดยทั่วไปสำหรับวงจรขยายแบบโปรแกรมเอเบิ้ล ในอีกด้านหนึ่งวงจรความต้านทานชนิดลอยตัวแบบปรับค่าได้ ก็มีการใช้งานอย่างแพร่หลายในวงจรอื่นๆ เช่น วงจรกำเนิดสัญญาณแบบควบคุมได้ ความต้านทานปรับค่าได้แบบอิเล็คทรอนิกส์ ซึ่งอุปกรณ์แบบไบโพลาร์สามารถทำงานในย่านความถี่สูงได้ดีกว่า แต่มีข้อจำกัดทางด้านความสามารถ ซึ่งเดิมความต้านทานชนิดลอยตัว ถูกออกแบบให้ทำงานที่คลาสเอ (Class A) ซึ่งในบทนี้วงจรความต้านทานจะถูกนำมาปรับปรุงใหม่ในคลาสเอบี (Class AB) ซึ่งอยู่บนพื้นฐานการทำงานแบบวงจรลูปทรานส์ลิเนียร์ ซึ่งจำกัดเฉพาะแรงดัน ในย่านพลวัตขนาดเล็ก ไปจนถึงช่วง แรงดันเปลี่ยนแปลงตามอุณหภูมิ ($V_T \approx 26$ mV ที่อุณหภูมิห้องปกติ)

เพื่อให้บรรลุถึงการทำงานเชิงเส้นของความต้านทาน บทความนี้ต้องการที่จะขยายย่านพลวัตของวงจร โดยนำวงจรลูปทรานส์ลิเนียร์มาต่อแบบอนุกรม ในส่วนถัดไปจะกล่าวถึงการวิเคราะห์รายละเอียดของความต้านทานชนิดลงดิน/ลอยตัวแบบปรับค่าได้ และจะกล่าวถึงการจำลองด้วยโปรแกรมพีสไปซ์ และผลการทดลองตามลำดับต่อไป

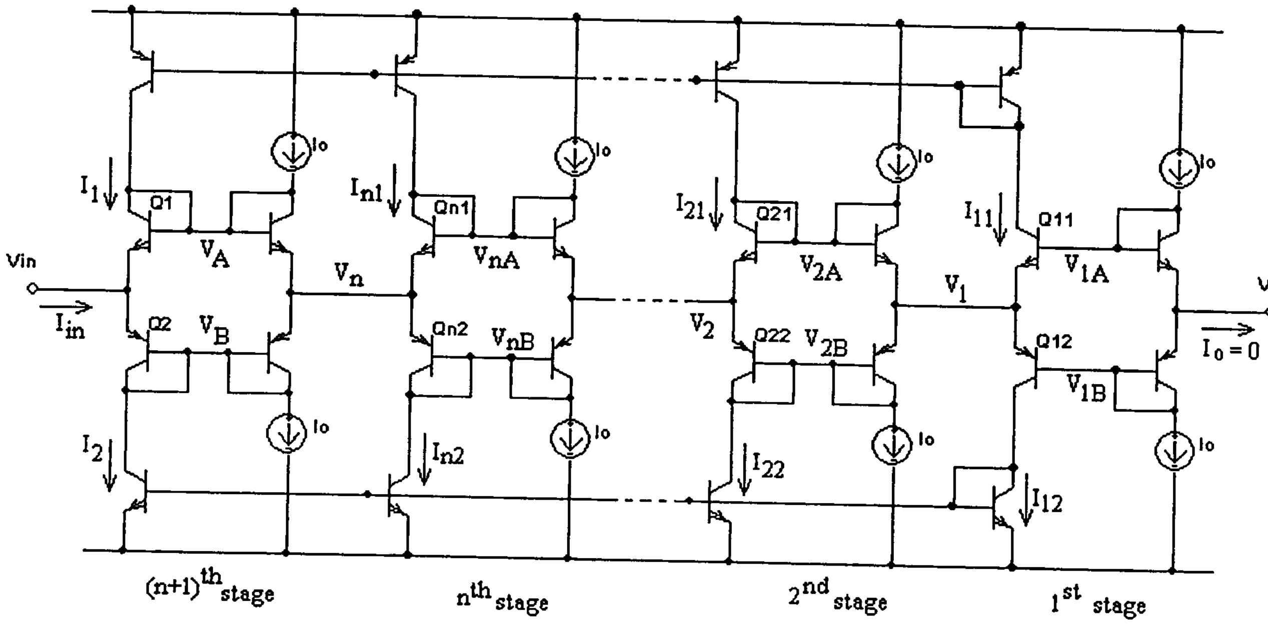
4.2 หลักการของวงจรความต้านทานลบ ปรับค่าได้แบบใหม่

วงจรที่ใช้ในการขยายย่านพลวัตความต้านทานอิเล็คทรอนิกส์แบบปรับค่าได้ ตามรูปที่ 4.1 นั้น ระหว่างโหนด V_{in} และ V_{out} ลูปทรานซิสเตอร์แต่ละลูป ประกอบด้วย ทรานซิสเตอร์ 4 ตัว และแหล่งกำเนิดกระแสตรงของค่า I_0 ซึ่งใช้จ่ายกระแสไบแอสให้กับไดโอดที่ต่อกับทรานซิสเตอร์ในวงจรลูป เพื่อเป็นไบแอสให้กับทรานซิสเตอร์ตัวอื่นทั้งหมด ซึ่งทำงานในลักษณะ นำกระแสไปข้างหน้า (forward active mode) ทรานซิสเตอร์ที่ต่ออยู่ทั้งบนและล่าง ถูกจัดอยู่ในรูปแบบวงจรสะท้อนกระแส เพื่อผลิตกระแสเข้าไปสู่ลูปถัดไป

$$I_0^2 = I_1 I_2 = I_{11} I_{12} = \ldots = I_{i1} I_{i2} = \ldots I_{n1} I_{n2}, \qquad (4.1)$$

เมื่อ I^{th} คือ จำนวนสเตจ ของสเตจอนุกรม $n+1$ โดยประเมินได้จาก อัตราการขยายกระแส (β) ของทรานซิสเตอร์ทั้งหมดต้องมากกว่าหนึ่ง จากกฎของ Kirchoff ที่โหนด A สามารถเขียนสมการได้ดังนี้

$$V_A = V_{in} + V_T \ln\frac{I_1}{I_2} = V_n + V_T \ln\frac{I_o}{I_s} \tag{4.2}$$



รูปที่ 4.1 รูปวงจรของการขยายย่านพลวัตของความต้านทานแบบปรับค่าได้

ความสัมพันธ์ของกระแสและแรงดันไดโอดของทรานซิสเตอร์ Q_1 คือ

$$V_{in} = V_n - V_T \ln\frac{I_1}{I_2} \tag{4.3}$$

พิจารณาที่ $Qn1,\ldots,Q21$ และ $Q11$ ด้วยวิธีการเดียวกัน ซึ่งได้ผลดังต่อไปนี้

$$V_n = V_{n-1} - V_T \ln\frac{I_{n1}}{I_0}$$

$$V_2 = V_1 - V_T \ln\frac{I_{21}}{I_0}$$

$$V_1 = V_o - V_T \ln\frac{I_{11}}{I_0} \tag{4.4}$$

พิจารณาแรงสะท้อนกระแสส่วนบน ที่ $I_1 = I_{n1} \dots = I_{21} = \dots I_{11}$, จะได้

$$V_{in} = V_o - (n+1)V_T \ln \frac{I_1}{I_0} \quad (4.5)$$

จัดสมการให้อยู่ในรูปแบบของ

$$I_1 = I_0 e^{-\frac{(V_{in} - V_o)}{(n+1)V_T}} \quad (4.6)$$

ซึ่งในส่วนล่างของวงจร สามารถแสดงสมการได้ดังนี้

$$I_2 = I_0 e^{\frac{(V_{in} - V_o)}{(n+1)V_T}} \quad (4.7)$$

ในท้ายสุดกระแสที่จุดเชื่อมเข้า (I_{in} เท่ากับ $I_2 - I_1$) ดังนั้นจึงได้สมการดังนี้

$$I_{in} = 2I_0 \sinh\left(\frac{V_{in} - V_o}{(n+1)V_T}\right) \quad (4.8)$$

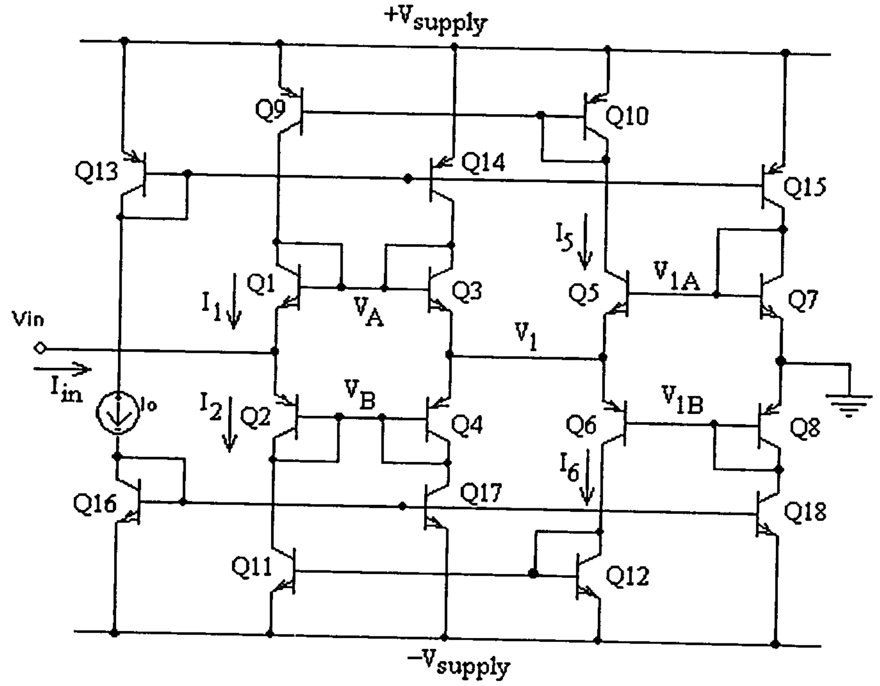
โดยพิจารณาจาก $V_{in} - V_0 << (n+1)V_T$, ซึ่งสามารถประมาณค่าทางคณิตศาสตร์สำหรับค่าความสัมพันธ์ของกระแสและแรงดัน และค่าความต้านทานสมมูลระหว่าง 2 จุดเชื่อมต่อ V_{in} และ V_o ได้ดังนี้

$$I_{in} \approx 2I_0 \left(\frac{V_{in} - V_o}{(n+1)V_T}\right) \quad (4.9)$$

$$R_{eq} \approx \frac{(n+1)V_T}{2I_0} \quad (4.10)$$

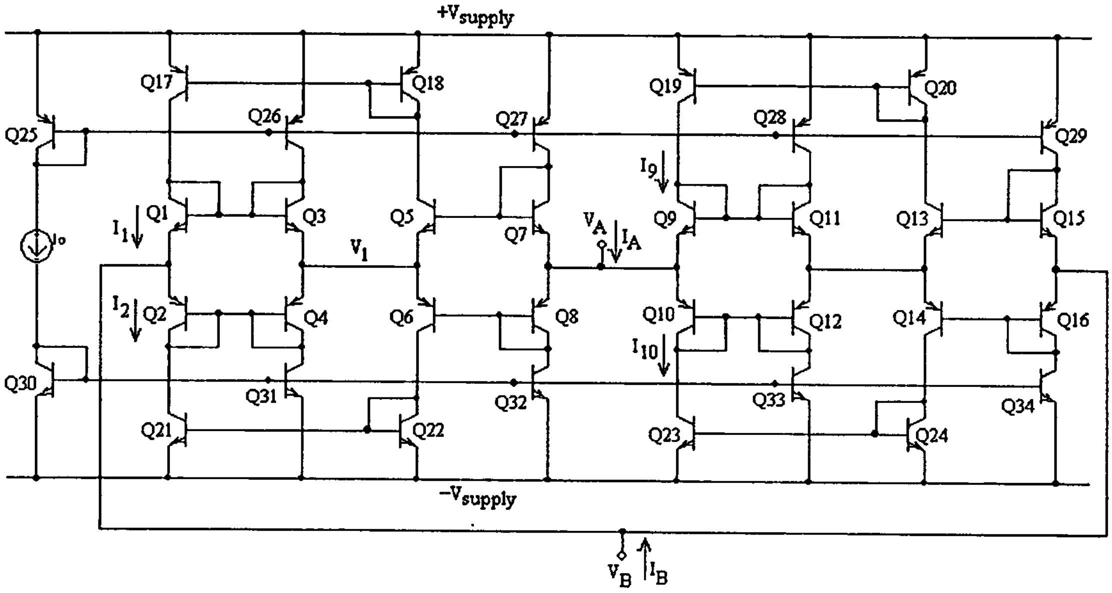
เมื่อพิจารณาการทำงานของอุปกรณ์ในอุณหภูมิห้องปกติ แรงดันปรับค่าตามอุณหภูมิ (V_T) จะมีค่าเท่ากับ 26 mV ที่ 300K ซึ่งจะพบว่า วงจรสมมูลของค่าความต้านทานซึ่งสามารถปรับค่าได้ด้วยกระแสไบแอสจากภายนอก (I_0) เมื่อเปรียบเทียบกับวงจรความต้านทานชนิดลงดิน และวงจรความต้านทานชนิดลอยตัว ตามที่ได้มีการนำเสนอไปก่อนหน้านี้ จะเห็นได้ว่าแรงดันย่านพลวัตจะถูกจำกัดโดย $V_{in} - V_o << V_T$, วงจรใหม่นี้ $(n+1)$ จะถูกขยายความกว้าง

ของย่านพลวัตด้วยการเพิ่มอนุกรมลูปทรานส์ลิเนียร์ $n+1$ แต่อย่างไรก็ดี ความต้านทานก็จะมากกว่าวงจรความต้านทานแบบลูปทรานส์ลิเนียร์เพียงวงจรเดียว



รูปที่ 4.2 วงจรความต้านทานชนิดลงดิน 2 สเตจ

จากหลักการข้างต้น การขยายย่านพลวัตของวงจรความต้านทานสามารถสร้างได้โดยการเพิ่มสเตจหรือ ลูปทรานส์ลิเนียร์ลงในวงจร โดยการเพิ่มลูปทรานส์ลิเนียร์เพื่อสร้างวงจรความต้านทานชนิดลงดินแบบ 2 สเตจ นั้นสามารถสร้างด้วยการนำลูปทรานส์ลิเนียร์ 2 วงจรมาประกอบกัน และต่อ V_o ลงดิน แบบอนุกรมตามรูปที่ 4.2 ซึ่งจะได้การขยายย่านพลวัตเป็น $2V_T$ และวงจรความต้านทานชนิดลอยตัว สามารถสร้างได้ง่ายโดยอาศัยการเชื่อมต่อแบบ back-to-back ของวงจรความต้านทานชนิดลงดินในสเตจนั้นๆ ดังรูปที่ 4.3 ซึ่งค่าความต้านทางสมมูลของวงจรความต้านทานชนิดลงดินนั้นจะมีค่าเท่ากับค่าความต้านทานในสมการ 4.10



รูปที่ 4.3 วงจรความต้านทานชนิดลอยตัว 2 สเตจ

ส่วนความต้านทานชนิดลอยตัวนั้นสามารถออกแบบค่าความต้านทานได้โดยพิจารณาวงจรตามกฎของ Kirchoff ซึ่งจะสามารถเขียนสมการของจุดเชื่อมต่อ 2 จุดของวงจรความต้านทานชนิดลงดิน 2 สเตจแบบ back-to-back ได้ดังต่อไปนี้

$$I_A = I_{10} - I_9 \text{ และ } I_B = I_2 - I_1 \tag{4.11}$$

และที่วงจรลูปทรานส์ลิเนียร์แบบผสม

$$I_0^2 = I_1 I_2 = I_5 I_6 = I_9 I_{10} = I_{13} I_{14} \tag{4.12}$$

กระแสสะท้อนของวงจร ($Q_{17} - Q_{18}$, $Q_{19} - Q_{20}$, $Q_{21} - Q_{22}$ และ $Q_{23} - Q_{24}$), จะได้ดังนี้

$$I_1 = I_5, I_2 = I_6 \text{ และ } I_9 = I_{13}, I_{10} = I_{14} \tag{4.13}$$

ซึ่งจะได้สมการสุดท้ายดังนี้

$$I_A = -I_B = I_0 \sinh\left(\frac{V_A - V_B}{2V_T}\right) \tag{4.14}$$

ประมาณค่าให้ $|V_A - V_B| << 2V_T$, ทำให้ 2 สเตจ ของวงจรความต้านทานชนิดลอยตัว แบบ back-to-back สามารถประมาณค่าได้ดังนี้

$$R_{eq} \approx \frac{2V_T}{I_0} \tag{4.15}$$

ซึ่งสามารถเขียนรูปแบบโดยทั่วไปของ n สเตจ ของวงจรความต้านทานชนิดลอยตัวสมมูลแบบ back-to-back คือ

$$R_{eq} \approx \frac{nV_T}{I_0} \tag{4.16}$$

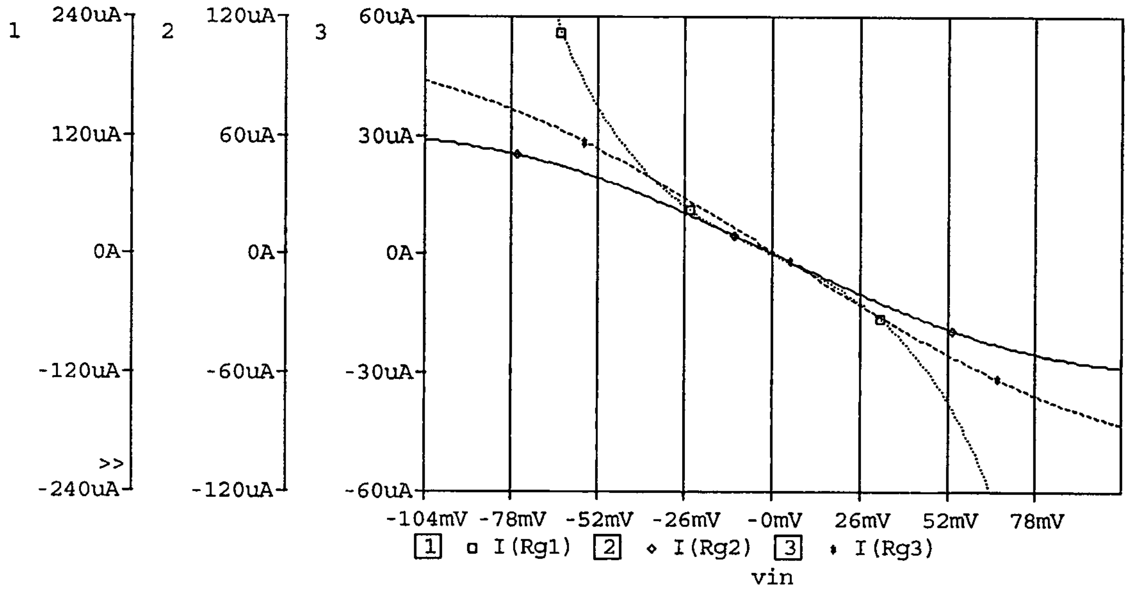
เมื่อ $|V_A - V_B| << nV_T$ นั่นหมายถึงว่า ย่านพลวัตของแรงดัน สามารถขยายเป็นจำนวน n ครั้ง ของแรงดันที่ปรับค่าตามอุณหภูมิ (V_T)

การทดลองโดยใช้โปรแกรมพีสไปซ์ ในการจำลองการทำงานของวงจรความต้านทานลงดินแบบอิเล็คทรอนิกส์ แบบปรับค่าได้ ซึ่งใช้วงจรลูปทรานส์ลิเนียร์แบบผสม ลำดับที่ 1, 2 และ 3 (สเตจ) ตามลำดับ ซึ่งจะได้คุณลักษณะของวงจรตามรูปที่ 4.4

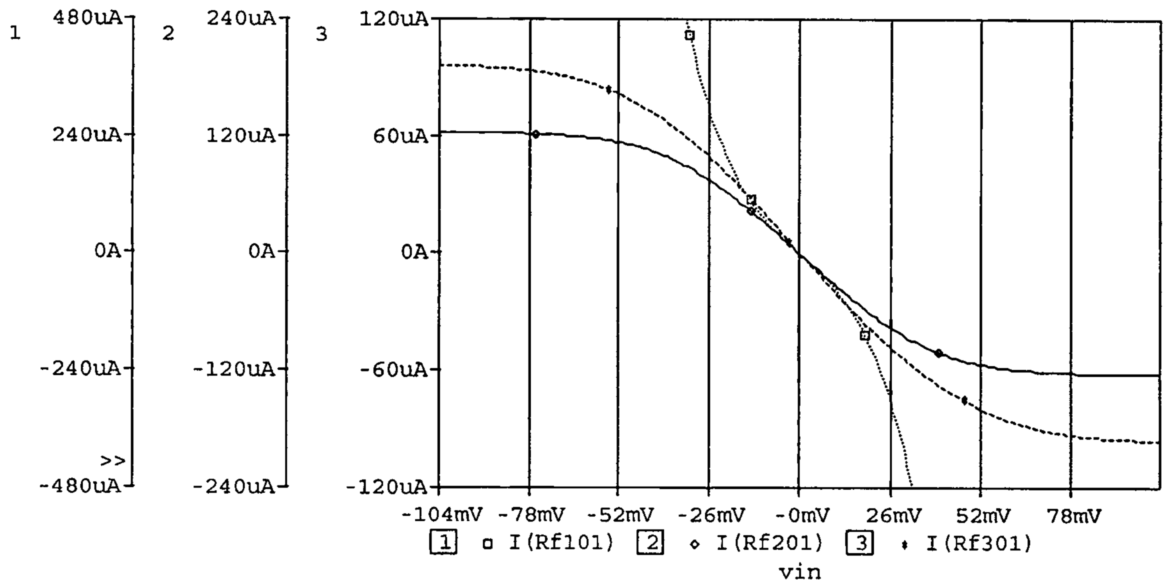
โดยที่การจำลองได้กำหนดให้ค่าแรงจ่ายแรงดัน เท่ากับ $+/-5V$ และ ค่ากระแสคงที่สำหรับการไบแอส $(I_0) = 20\mu A$ ซึ่งอ้างอิงค่าความต้านทานของ ลูปทรานส์ลิเนียร์ที่ $n+1$ ในสมการที่ 4.10

รูปที่ 4.4 แสดงให้เห็นผลของการจำลองการทำงานของวงจรความต้านทานชนิดลงดิน (n = 1, 2 และ 3) โดยที่ความต้านทานของวงจรดังกล่าวซึ่งมีพื้นฐานมาจากสมการที่ 4.10 จะมีค่าเท่ากับ 650, 1300 และ 1950 โอมห์ตามลำดับ ซึ่งค่าสเกลของแกน y นั้นจะมีการเปลี่ยนแปลงเพื่อเปรียบเทียบกับการขยายของย่านพลวัตของแรงดัน โดยที่แกน x ยังคงที่

จากรูปจะพบว่าอัตราการขยายของย่านพลวัตของแรงดัน จะเพิ่มสูงขึ้นจาก 26 mV ถึง 52 mV และ 78 mV เมื่อ $n=1$, $n=2$ และ $n=3$ ตามลำดับ



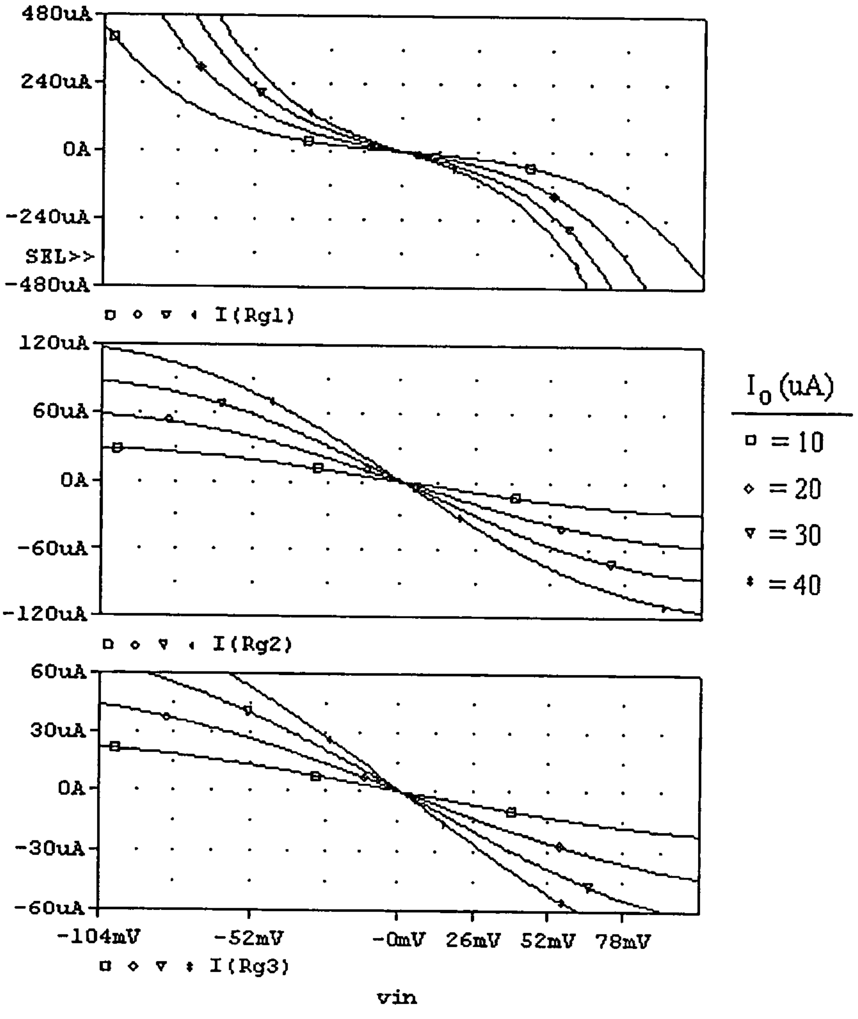
รูปที่ 4.4 คุณลักษณะของวงจรความต้านทานชนิดลงดิน โดยใช้ลูปทรานส์ลิเนียร์แบบผสม (n = 1, 2 และ 3 ตามลำดับ)



รูปที่ 4.5 คุณลักษณะวงจรของความต้านทานชนิดลอยตัวโดยใช้ลูปทรานส์ลิเนียร์แบบผสม ซึ่งต่อแบบ back-to-back สำหรับ n = 1, 2 และ 3 ตามลำดับ

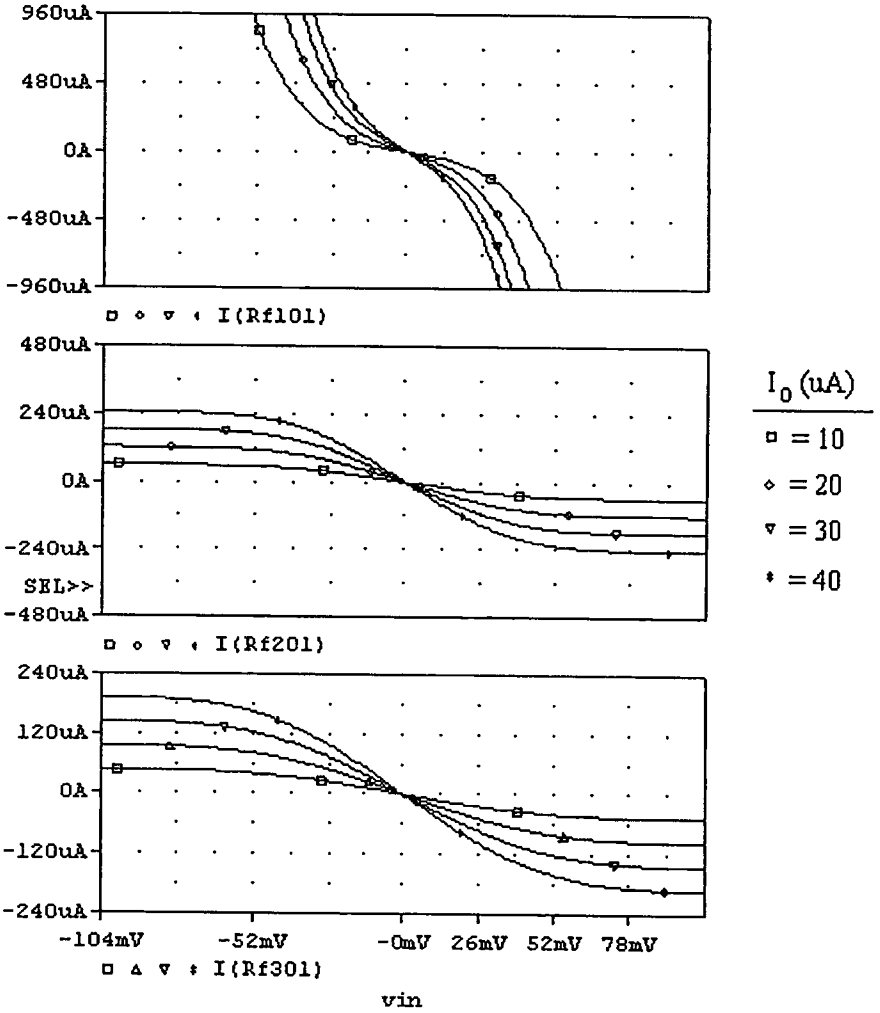
รูปที่ 4.5 แสดงให้เห็นผลของการจำลองการทำงานของวงจรความต้านทานชนิดลอยตัว (n = 1, 2 และ 3) ความต้านทานของวงจรดังกล่าวมีพื้นฐานมาจากสมการที่ 4.16 ซึ่งมีค่าเท่ากับ 1.3, 2.6 และ 3.9 กิโลโอมห์ตามลำดับ ซึ่งเกิดจากการกำหนดให้ค่ากระแสไบแอสคงที่ $(I_0) = 20\mu A$

เพื่อพิจารณาความสัมพันธ์ของการเปลี่ยนแปลงค่าความต้านทานชนิดลงดิน และความต้านทานชนิดลอยตัว ที่เกิดจากการเปลี่ยนแปลงกระแสไบแอส (I_0) ซึ่งเกิดขึ้นในวงจรลูปทรานส์ลิเนียร์แบบผสม ลำดับที่ 1, 2 และ 3 (สเตจ) ดังพื้นฐานตามสมการที่ 4.10 และ 4.16 ตามลำดับ จึงได้ทำการปรับเปลี่ยนค่ากระแสไบแอส ของวงจรความต้านทานดังกล่าว ซึ่งจะได้คุณลักษณะของวงจรตามรูปที่ 4.6 และ 4.7 ดังต่อไปนี้



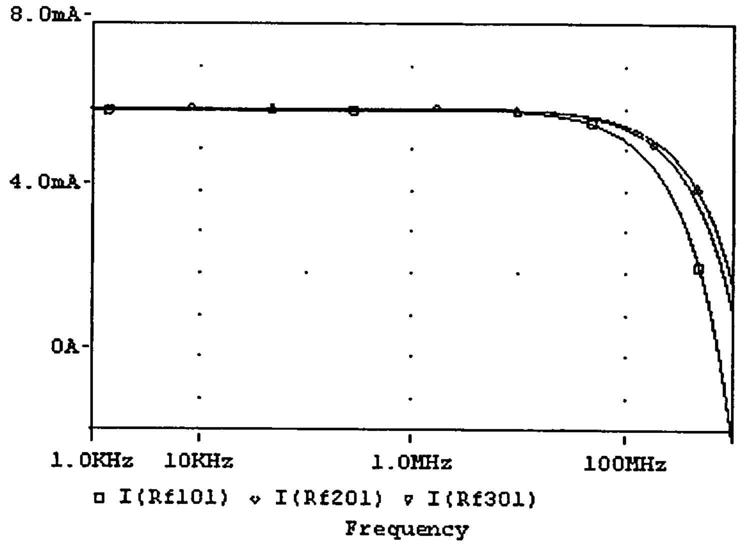
รูปที่ 4.6 คุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลงดิน

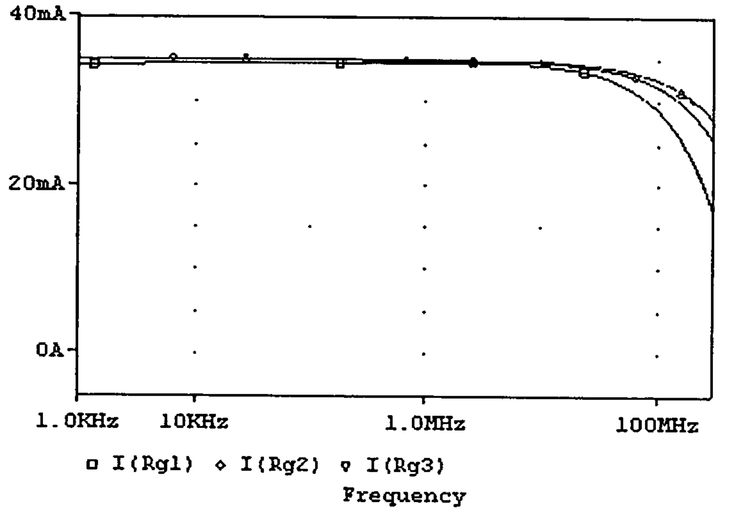
รูปที่ 4.6 แสดงให้เห็นคุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลงดิน ที่ปรับค่าตามการปรับเปลี่ยนกระแสไบแอส เมื่อ I_0 มีค่าเท่ากับ 10μA , 20μA , 30μA , และ 40μA ตามลำดับ ในแต่ละสเตจของวงจรลูปทรานส์ลิเนียร์ ซึ่งจะพบว่านอกจากการขยายย่านพลวัตของค่าความต้านทานในวงจรโดยการเพิ่มวงจรลูปทรานลิเนียร์แล้ว วงจรยังสามารถกำหนดค่าความต้านทานในแต่ละสเตจได้โดยค่าความต้านทานของวงจรจะปรับค่าตามค่ากระแสไบแอสตามปกติ



รูปที่ 4.7 คุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลอยตัว

รูปที่ 4.7 แสดงให้เห็นคุณลักษณะของกระแส และแรงดัน ของวงจรความต้านทานชนิดลอยตัว ที่ปรับค่าตามการปรับเปลี่ยนกระแสไบแอส เมื่อ I_0 มีค่าเท่ากับ 10μA , 20μA , 30μA , และ 40μA ตามลำดับ ในแต่ละสเตจของวงจรลูปทรานส์ลิเนียร์ ซึ่งการปรับเปลี่ยนค่าความต้านทานของวงจรนั้นสามารถขยายย่านและปรับค่าได้เหมือนกับวงจรความต้านทานชนิดลงดิน





รูปที่ 4.8 การตอบสนองความถี่ของวงจรความต้านทานชนิดลงดิน และความต้านทานชนิดลอยตัว

และเมื่อนำวงจรความต้านทานชนิดลงดิน และลอยตัว มาวิเคราะห์เพื่อดูผลตอบสนองทางความถี่แล้วพบว่า วงจรความต้านทานทั้งสองชนิด สามารถนำไปใช้งานได้ดีในช่วงความถี่ตั้งแต่ 0 Hz และไม่ควรนำไปใช้ที่ความถี่ตั้งแต่ 100 MHz เนื่องจากค่าความต้านทานที่ได้นั้น มีค่าไม่คงที่อันเนื่องมาจากค่า f_T ของทรานซิสเตอร์ที่นำมาใช้ในการสร้างดังแสดงในรูปที่ 4.8 โดยในรูปแรกนั้นจะเป็นผลตอบสนองทางความถี่ของความต้านทานชนิดลงดิน และรูปที่สองจะเป็นผลตอบสนองทางความถี่ของความต้านทานชนิดลอยตัว

4.3 บทสรุป

วงจรความต้านทานแบบใหม่ สามารถควบคุมการขยายย่านความต้านทานได้โดยการเพิ่มลำดับอนุกรมของชุดวงจรลูปทรานส์ลิเนียร์ โดยสร้างจากอุปกรณ์ไบโพลาร์ที่ปรับปรุงให้ทำงานในคลาสเอบี (Class AB) เพื่อให้สามารถนำมาใช้สำหรับงานที่ต้องการความเร็วสูงตามที่ได้กล่าวไปแล้ว โดยค่าความต้านทานจะสามารถปรับเปลี่ยนตามไบแอสกระแสตรงจากภายนอกดังผลการทดลองข้างต้น

บทที่ 5
การประยุกต์การใช้งานวงจรความต้านทาน

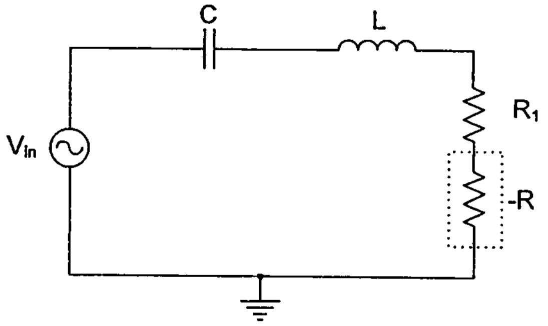
5.1 บทนำ

ในการประมวลผลสัญญาณอนาลอกทั่วไป เช่นวงจรกรองสัญญาณ และวงจรกำเนิดสัญญาณ แบบต่าง ๆ ซึ่งประกอบด้วยชิ้นส่วนต่าง ๆ เช่น ความต้านทาน ตัวเก็บประจุ ขดลวดเหนี่ยวนำ ออปแอมป์ มาประกอบกันเป็นวงจรการประมวลผลสัญญาณอนาลอกแบบต่าง ๆ ข้างต้น ซึ่งในทางปฏิบัติแล้วจะหลีกเลี่ยงการใช้ขดลวดเหนี่ยวนำให้มากที่สุด เพราะมีขนาดใหญ่ไม่สามารถนำมาสร้างเป็นวงจรรวมได้ ด้วยเหตุนี้จึงมีการคิดออกแบบตัวกรองความถี่ และ ตัวกำเนิดความถี่โดยปราศจากขดลวดเหนี่ยวนำ โดยใช้ตัวเก็บประจุแทน หรือ การสังเคราะห์คุณสมบัติการเหนี่ยวนำโดยใช้ทรานซิสเตอร์แทน

ในบทนี้จะกล่าวถึงวงจรความต้านทานปรับค่าได้แบบใหม่ที่เกี่ยวข้องในการวิจัย และการนำไปประยุกต์ใช้งาน เนื้อหาในบทนี้จะกล่าวถึง บทนำ การประยุกต์ใช้งานกับวงจรอนุกรมเรโซแนนซ์ ผลการจำลองเมื่อนำไปประยุกต์เป็นวงจรอนุกรมเรโซแนนซ์ และวงจรกำเนิดความถี่ผลการจำลองเมื่อนำไปประยุกต์เป็นวงจรกำเนิดความถี่ ตามลำดับ

5.2 วงจรอนุกรมเรโซแนนซ์ (Resonant Circuit)

ในการนำความต้านทานแบบลบไปประยุกต์ใช้งานนั้น สามารถทำได้หลากหลายแบบดังที่ได้กล่าวไปแล้วในบทนำ แต่ตัวอย่างการนำไปประยุกต์ใช้งานที่เห็นได้ง่ายและชัดเจนก็คือการนำเอาไปใช้ในการชดเชยค่าความต้านทานภายในของตัวเหนี่ยวนำในวงจรกรองความถี่ และวงจรออสซิลเลอร์ ซึ่งจะมีผลทำให้ค่าคุณภาพ (Quality factor: Q) ของวงจรมีค่าสูงขึ้น ซึ่งในวิทยานิพนธ์นี้ จะนำเสนอการนำไปใช้ในการปรับค่า Q ของวงจรอนุกรมเรโซแนนซ์ (resonant) ซึ่งวงจรได้ดังรูป 5.1



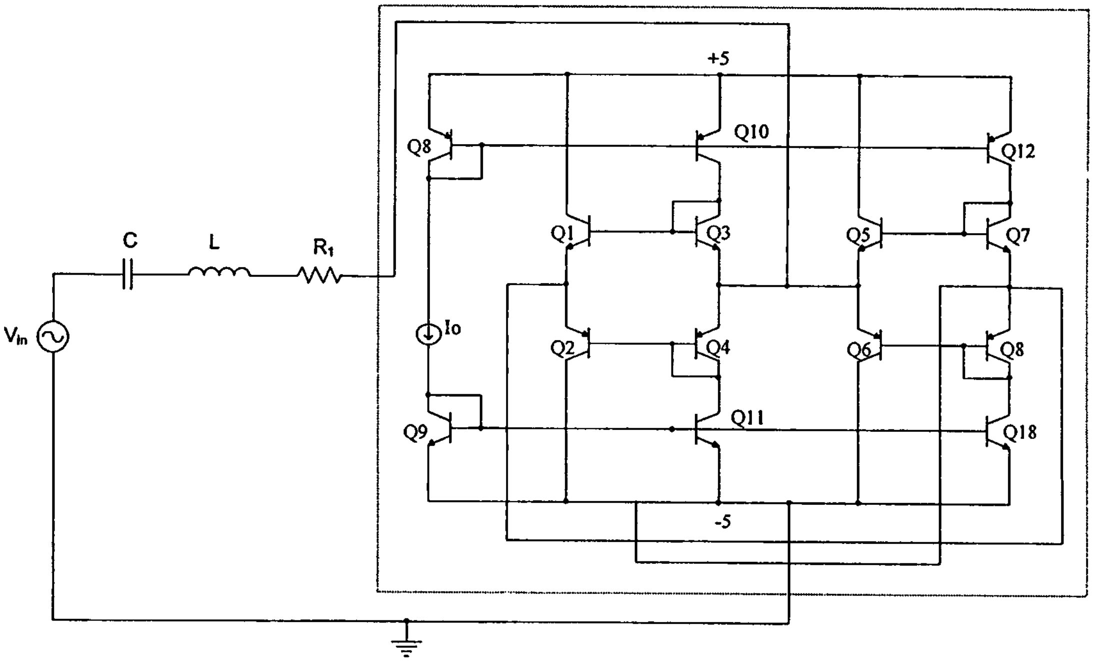
รูปที่ 5.1 วงจรอนุกรมเรโซแนนซ์ที่มีการปรับค่า Q ด้วยความต้านทานแบบลบ

จากรูปที่ 5.1 จะได้ว่าค่า Q ของวงจรอนุกรมเรโซแนนซ์มีค่าเท่ากับ

$$Q = \frac{\omega_0 L}{R} \tag{5.1}$$

โดยที่ $\omega_0 = \frac{1}{\sqrt{LC}}$, $R = R_1 + (-R)$

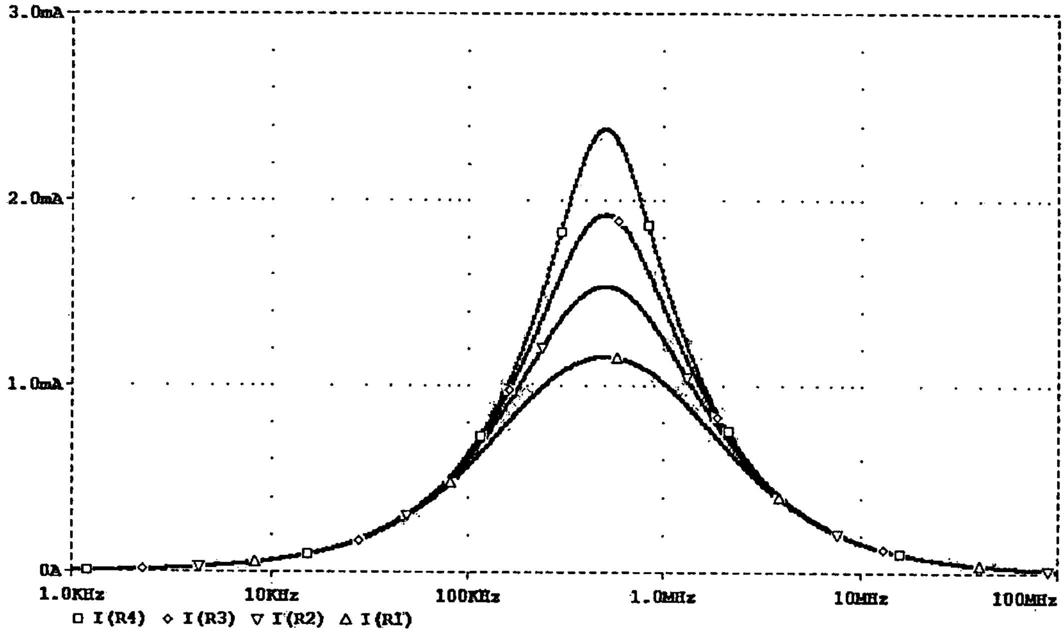
จากสมการที่ (5.1) เห็นได้ว่าถ้าค่าความต้านทานของวงจรมีค่าลดลง จะมีผลทำให้ค่า Q ของวงจรมีค่าสูงขึ้น ดังนั้นในการประยุกต์ใช้ความต้านทานแบบลบนี้ จะนำค่าความต้านทานแบบลบชนิดลอยตัวนี้ไปหักล้างกับค่าความต้านทาน R_1 (ซึ่งสมมติว่าเป็นความต้านทานแฝงภายในตัวเหนี่ยวนำ L) ซึ่งมีผลทำให้ความต้านทานรวมของวงจรมีค่าลดลงทำให้ค่า Q ของวงจรมีค่าสูงขึ้น เพื่อยืนยันการทำงานจึงได้จำลองการทำงานโดยโปรแกรมพีสไปซ์ ซึ่งจะแสดงวงจรที่ใช้ในการจำลองได้ดังรูปที่ 5.2



รูปที่ 5.2 วงจรจำลองการทำงานของวงจรอนุกรมเรโซแนนซ์ที่มีการปรับค่า Q ด้วยความต้านทานแบบลบ

จากรูปที่ 5.2 ที่ใช้ในการจำลองการทำงานจะเห็นได้ว่าวงจรที่อยู่ในกรอบเส้นประ ก็คือวงจรความต้านทานแบบลบชนิดลอยตัว โดยในการจำลองจะใช้แหล่งจ่ายไฟเลี้ยงวงจร V และกำหนดให้ค่า R_1, L และ C มีค่าเท่ากับ $800\,\Omega$, 0.1 mH, 1 nF ตามลำดับ ดังนั้นจะได้ค่า Q ของวงจรขณะที่ยังไม่มีการชดเชยด้วยความต้านทานแบบลบมีค่าเท่ากับ 0.395 ดังนั้นถ้านำเอาความ

ต้านทานแบบลบต่อเข้าไปจะมีผลทำให้ค่าความต้านทานรวมของวงจรมีค่าลดลงทำให้ค่า Q ของวงจรมีค่าสูงขึ้น ซึ่งในการจำลองการทำงานได้ทดลองปรับค่ากระแสไบแอส ให้มีค่าต่างๆ ซึ่งจะมีผลทำให้ค่าความต้านทานแบบลบมีค่าเปลี่ยนแปลงไป โดยในการจำลองได้ทดสอบที่กระแสไบแอส มีค่าเท่ากับ 50μA , 100μA , 150μA และ 200μA ซึ่งจะได้ความต้านทานแบบลบมีค่าประมาณเท่ากับ -520Ω, -260Ω, -173Ω และ -130Ω ตามลำดับ ดังนั้นเมื่อคำนวณค่า Q ของวงจรแล้วจะได้ค่า Q มีค่าเท่ากับ 1.129, 0.585, 0.504 และ 0.472 ตามลำดับเช่นกัน ซึ่งจะแสดงผลการจำลองการทำงานเมื่อ Q ของวงจรมีค่าต่างๆได้ในรูปของผลตอบสนองทางความถี่ของกระแสที่ไหลในวงจรได้ดังรูปที่ 5.3



รูปที่ 5.3 ผลตอบสนองทางความถี่ของวงจรอนุกรมเรโซแนนซ์ที่ปรับปรุงค่า Q ด้วยความต้านทานแบบลบ

จากรูปที่ 5.3 จะเห็นได้ว่าค่า Q ของวงจรมีการเปลี่ยนแปลงเมื่อค่าความต้านทานรวมในวงจรมีการเปลี่ยนแปลง โดยจะมีค่าเพิ่มขึ้นเมื่อค่าความต้านทานของวงจรมีค่าลดลง ซึ่งจากผลการจำลองการทำงานนี้จะเห็นได้ว่าเป็นวงจรเรโซแนนซ์เป็นการประยุกต์ใช้งานแบบหนึ่งของความต้านทานแบบลบที่มีประโยชน์เป็นอย่างมากในการนำไปใช้งานเพื่อชดเชยค่าความต้านทานแฝง

5.3 วงจรกำเนิดความถี่ (Oscillator Circuit)

ในวงจรกำเนิดความถี่ หรือวงจรกำเนิดสัญญาณ มีความสำคัญมากวงจรหนึ่ง และก็มีอยู่หลายแบบมากมาย แต่เราสามารถแบ่งกลุ่มใหญ่ ๆ ได้ 2 กลุ่ม คือ

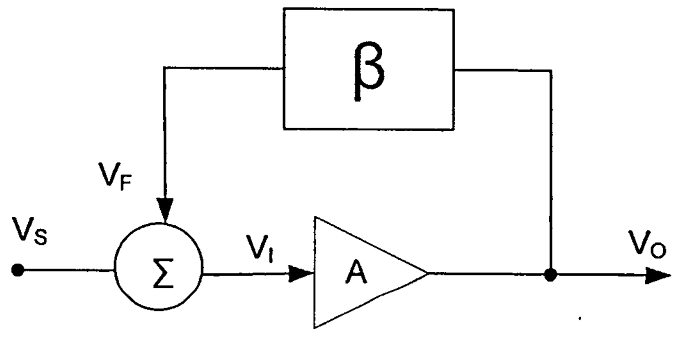
5.3.1 แบบปรับค่าได้ (Tuned) ซึ่งตัวกำเนิดสัญญาณ หรือกำเนิดความถี่แบบนี้ จะให้สัญญาณออกมามีคุณสมบัติเป็นรูปไซน์ หรือใกล้เคียงกับรูปไซน์มาก

5.3.2 แบบปรับค่าไม่ได้ (Unturned) ซึ่งตัวกำเนิดสัญญาณนี้จะให้สัญญาณออกมาแบบ 2 สถานะคงที่ เช่น สัญญาณรูปสี่เหลี่ยม หรือสัญญาณรูปสามเหลี่ยม

โดยอุปกรณ์ที่ใช้เพื่อทำวงจรกำเนิดความถี่ ส่วนใหญ่มักจะเป็น RC หรือ RL แต่เราจะหลีกเลี่ยงอุปกรณ์ที่เป็น L โดยจะใช้อุปกรณ์ที่เป็น RC ในการกำเนิดสัญญาณเท่านั้น

ตัวกำเนิดความถี่ที่ใช้ในวิทยานิพนธ์นี้ จะใช้ออปแอมป์ และ RC ในการกำเนิดความถี่ ทำได้โดยใช้หลักการของระบบที่มีการป้อนกลับแบบลูปเดี่ยว สามารถเขียนเป็นรูปบล๊อกไดอะแกรมได้ดังรูปที่ 5.1 โดยระบบจะประกอบด้วย ภาคขยาย (Amplifier) มีอัตราขยาย เท่ากับ A ภาคป้อนกลับ (Feedback) มีอัตราขยายเท่ากับ β และตัวรวมสัญญาณ (Summing) ตัวแปรที่ใช้ได้แก่ V_S , V_F , V_I, และ V_O ซึ่งความหมายคือ สัญญาณเลี้ยงวงจร สัญญาณป้อนกลับ สัญญาณป้อนเข้า และสัญญาณขาออก ตามลำดับ โดยที่เครื่องหมาย ± ที่ใช้กับสัญญาณป้อนเข้า ที่ป้อนกลับมาที่ตัวรวมสัญญาณหรืออีกนัยหนึ่งคือ การป้อนกลับแบบบวกและ แบบลบนั่นเอง โดยถ้าเครื่องหมายเป็นบวกจะเป็นการป้อนกลับแบบบวก แต่ถ้าเครื่องหมายเป็นลบจะเป็นการป้อนกลับแบบลบ ซึ่งสามารถเขียนเป็นสมการได้ ในกรณีที่อินพุตมีค่าเป็นศูนย์ หรือ ไม่มีอินพุต โดยลูปอัตราขยายคือ ค่าอัตราขยายของระบบในรูปที่ 5.1 จะมีค่าเท่ากับ

$$L(s)\,|_{V_s=0} = \pm A(s)\beta(s) \qquad (5.2)$$



รูปที่ 5.4 บล๊อกไดอะแกรมของระบบป้อนกลับแบบลูปเดี่ยว

ในกรณีเป็นการป้อนกลับแบบลบ อัตราแบบลูปปิด (A_f) มีค่าเท่ากับ $\frac{V_O(s)}{V_S(s)}$ สามารถเขียนเป็นสมการได้เป็น

$$A_f(s) = \frac{V_O(s)}{V_S(s)} = \frac{A(s)}{1 + A(s)\beta(s)} = \frac{A(s)}{1 - L(s)} \tag{5.3}$$

เงื่อนไขการออสซิเลทในสมการที่ (4.1) ในกรณีที่ไม่มีอินพุต (V_S=0) และเมื่อเอาท์พุต V_O เป็นค่าใด ๆ จากสมการที่ (4.2) อัตราของลูปปิดจะมีค่าเป็นอนันต์ ดังนั้นลูปเกนของระบบในขณะที่ ไม่มีอินพุตจะต้องเท่ากับ 1 เท่านั้น ระบบนี้จึงจะให้ก่อกำเนิดสัญญาณ (Oscillated)

ในการพิจารณาระบบที่มีการป้อนกลับแบบบวกก็สามารถทำได้เช่นเดียวกัน อัตราขยายแบบลูปปิด (A_f) มีค่าเท่ากับ $\frac{V_O(s)}{V_S(s)}$ สามารถเขียนเป็นสมการได้เป็น

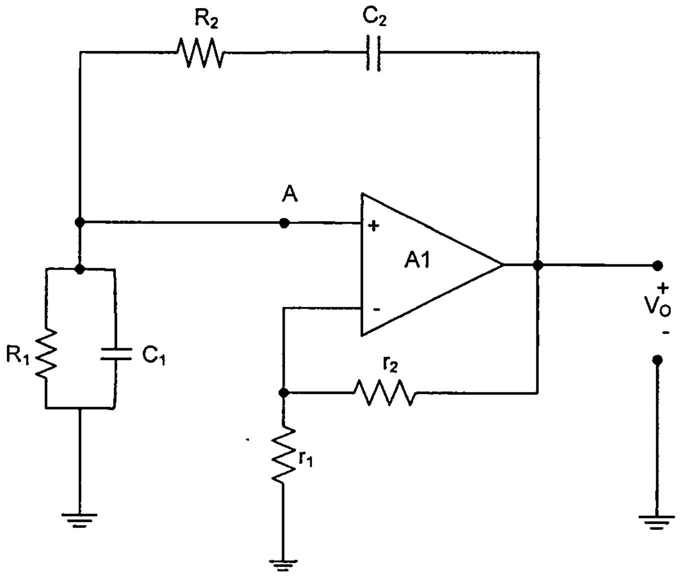
$$A_f(s) = \frac{V_O(s)}{V_S(s)} = \frac{A(s)}{1 - A(s)\beta(s)} = \frac{A(s)}{1 - L(s)} \tag{5.4}$$

เงื่อนไขการออสซิเลทในสมการที่ 5.1 ในกรณีที่ไม่มีอินพุท (V_S=0) และเมื่อเอาท์พุต V_O เป็นค่าใด ๆ จากสมการที่ 5.3 อัตราขยายของลูปปิดจะมีค่าเป็นอนันต์ ดังนั้นลูปเกนของระบบในขณะที่ไม่มีอินพุตจะต้องเท่ากับ 1 เท่านั้น ระบบนี้ยังจะออสซิลเลท ซึ่งเหมือนกับระบบที่มีการป้อนกลับแบบลบ

เราจะทำการพิจารณาโดย แทนค่า (s) ด้วย $(j\omega)$ ในสมการที่ 5.2 และ 5.3 โดยที่ ω คือความถี่เชิงมุมในการออสซิลเลทเขียนเป็นสมการในรูปของอัตราขยายได้เป็น

$$\text{LOOP GAIN} = L(j\omega) = A(j\omega)\beta(j\omega) = 1\angle 0^\circ \tag{5.5}$$

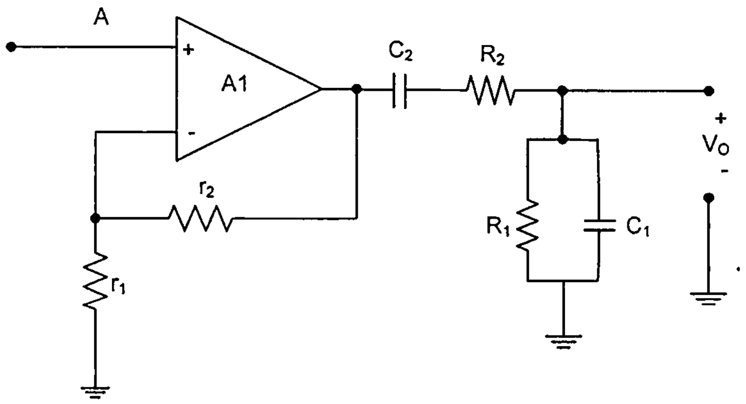
สรุปได้ว่าการกำเนิดความถี่โดยใช้หลักการของระบบที่มีการป้อนกลับนั้น จะสามารถออสซิลเลทความถี่ออกมาได้ก็ต่อเมื่อลูปเกนมีค่าเป็น 1 และความถี่เชิงมุมที่ได้คือ ω



รูปที่ 5.5 วงจรกำเนิดความถี่ Wien-Bridge Oscillator

5.4 วงจรกำเนิดความถี่แบบ เวนน์-บริดจ์ (Wien-Bridge Oscillator)

การกำเนิดความถี่แบบที่ให้เอาพุตเป็นรูปไซน์ (Sinusoidal) ในวิทยานิพนธ์นี้ใช้ออปแอมป์ 1 ตัว ความต้านทาน 4 ตัว และ ตัวเก็บประจุ 2 ตัว ดังรูปที่ 5.2 ซึ่งเรียกวงจรนี้เรียกว่า Wien-Bridge Oscillator จากรูปที่ 5.2 สามารถเขียนใหม่เพื่อใช้ในการหาสมการอัตราขยายลูปของวงจรได้โดยตัดจุด A ของรูปที่ 5.2 ออกดังรูปที่ 5.3 และวงจรรูปที่ 5.3 สามารถเขียนเป็นสมการเพื่อใช้อธิบายการออสซิลเลทได้เป็น



รูปที่ 5.6 วงจรกำเนิดความถี่รูปที่ 5.2 ที่ใช้ในการคำนวณหาค่าอัตราขยายลูป

$$Z_1(s) = \frac{sC_1R_1 + 1}{sC_1} \tag{5.5}$$

และ

$$Z_2(s) = \frac{R_2}{1 + sC_2R_2} \tag{5.6}$$

โดยที่

$$K = 1 + \frac{r_2}{r_1}$$

และ

$$V_O = KV_i(s) \tag{5.7}$$

และในทำนองเดียวกัน

$$V_i^{'}(s) = \frac{V_O Z_2(s)}{Z_1(s) + Z_2(s)} \tag{5.8}$$

$$V_i^{'}(s) = V_O(s)\frac{sC_1R_2}{s^2C_1C_2R_1R_2 + sC_1R_1 + sC_2R_2 + sC_1R_2 + 1} \tag{5.9}$$

กำหนดให้ $C_1 = C_2 = C$ และ $R_1 = R_2 = R$ เพื่อง่ายต่อการคำนวณ สมการที่ 5.9 กลายเป็น

$$V_i^{'}(s) = V_O(s)\frac{\frac{s}{RC}}{s^2 + s\frac{3}{RC} + \frac{1}{R^2C^2}} \tag{5.10}$$

แทนค่าสมการที่ 5.10 ในสมการที่ 5.7 โดยที่ $V_i^{'} = V_i$ สมการที่ 5.7 กลายเป็น

$$V_O(s) = KV_O(s)\frac{\frac{s}{RC}}{s^2 + s\frac{3}{RC} + \frac{1}{R^2C^2}} \tag{5.11}$$

ในการออสซิลเลทความถี่ได้นั้น สามารถพิจารณา และ วิเคราะห์คุณสมบัติได้จากอัตราขยายลูป (Loop Gain : $L(s)$) ของวงจร ในวงจรรูปที่ 5.2 สามารถคำนวณหาค่าอัตราขยายลูปจากสมการที่ 5.12 ได้โดยสมการอัตราขยายลูปของวงจรออสซิลเลเตอร์รูปที่ 5.2 มีค่าเท่ากับ

Loop Gain: $$L(s)=1+j0=\frac{K\frac{s}{RC}}{s^2+s\frac{3}{RC}+\frac{1}{R^2C^2}} \qquad (5.12)$$

จากรูปที่ 5.12 เนื่องจากอัตราขยายลูปจะต้องเท่ากับ 1 โดยแทนค่า (s) ด้วย $(j\omega)$ ในสมการที่ 5.12 เพื่อทำการคำนวณหาค่าความถี่ที่ออสซิลเลทออกมา ทำให้สมการที่ 5.12 กลายเป็น

$$L(j\omega)=1+j0=\frac{K\frac{j\omega}{RC}}{-\omega^2+j\omega\frac{3}{RC}+\frac{1}{R^2C^2}} \qquad (5.13)$$

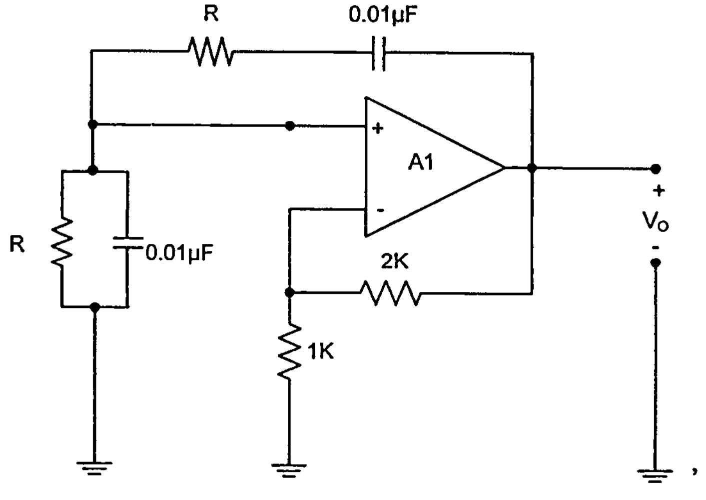
จากสมการที่ 5.13 สามารถอธิบายได้ว่า วงจรกำเนิดความถี่รูปที่ 4.2 สามารถออสซิลเลทความถี่ออกมาได้ ซึ่งสมการที่ 5.13 นั้น จะเป็นจริงค่าอัตราขยาย K ของวงจรจะต้องมีค่าเท่ากับ 3 โดยแทนค่าเพื่อกำหนดค่า r_1 และ r_2 ซึ่งจะมีค่าเป็น $r_2=2r_1$ โดยมีความถี่ที่ออสซิลเลทเท่ากับ

$$\omega=\frac{1}{RC}$$

หรือ

$$f_0=\frac{1}{2\pi RC} \qquad (5.14)$$

เนื่องด้วยจุดที่ R1 และ R2 ต่ออยู่นั้น สามารถใช้วงจรความต้านทานแบบลอยตัวที่ได้จากการออกแบบ มาแทนลงไปในวงจรออสซิลเลเตอร์ ซึ่งเราจะได้รูปดังนี้



รูปที่ 5.7 วงจรกำเนิดความถี่ที่ประยุกต์นำวงจรความต้านทานปรับค่าได้ด้วยกระแส

เมื่อนำค่าความต้านทานที่ปรับค่าได้ด้วยแรงดัน ซึ่งมีค่าความต้านทานเป็น

$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{nV_T}{I_0} \qquad (5.15)$$

แทนค่าลงในสมการที่ 5.14 จะมีค่าเป็น

$$f_0 = \frac{I_0}{2\pi CnV_T} \qquad (5.16)$$

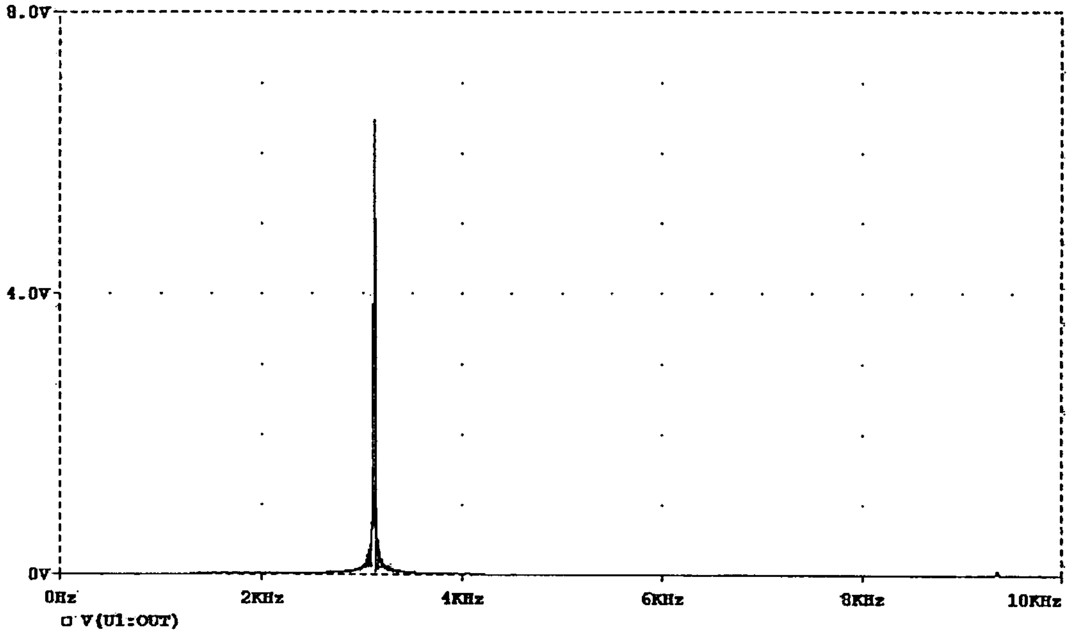
5.5 การทดลองและผลการทดลอง

จากวงจรรูปที่ 5.5 จะทำการทดลองโดยการจำลองการทำงานของวงจรบนโปรแกรมพีสไปซ์ โดยใช้คุณสมบัติของวงจรความต้านทานลอยตัวปรับค่าได้แบบใหม่ที่ทำการออกแบบมาประยุกต์ใช้

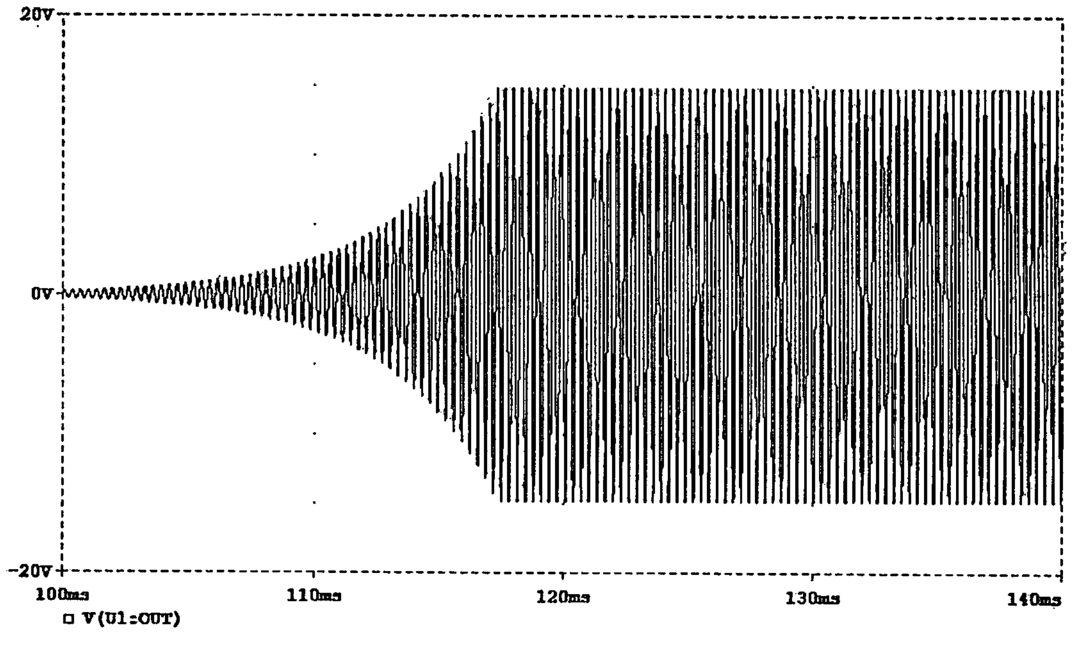
ในที่นี้ได้นำ แหล่งกำเนิดป้อนเข้าไปในวงจรกำเนิดสัญญาณ ซึ่งมีวงจรย่อยเป็นวงจรความต้านทานแบบปรับค่าได้แบบใหม่อยู่ภายในและทำการปรับค่าตัวเก็บประจุเป็น 0.01 μF โดยเลือกใช้วงจรความต้านทานแบบลอยตัวที่ 10 สเตจเพื่อให้ได้ค่าความต้านทานสูงเพียงพอต่อการใช้สร้างวงจรกำเนิดความถี่

5.5.1 กระแสควบคุม (I_0) เท่ากับ 52 μA

ค่าความต้านทานเป็น 5 kΩ แทนค่าลงไปในสมการที่ 5.14 จะได้ค่า ความถี่ประมาณ 3.183 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่านโปรแกรมพีสไปซ์ จะได้ค่า 3.183 kHz จะเห็นได้ว่า ค่าที่ได้มีค่าเท่ากัน รูปต่อไปนี้จะแสดงค่าความถี่ที่ได้จากการจำลองบนโปรแกรมพีสไปซ์



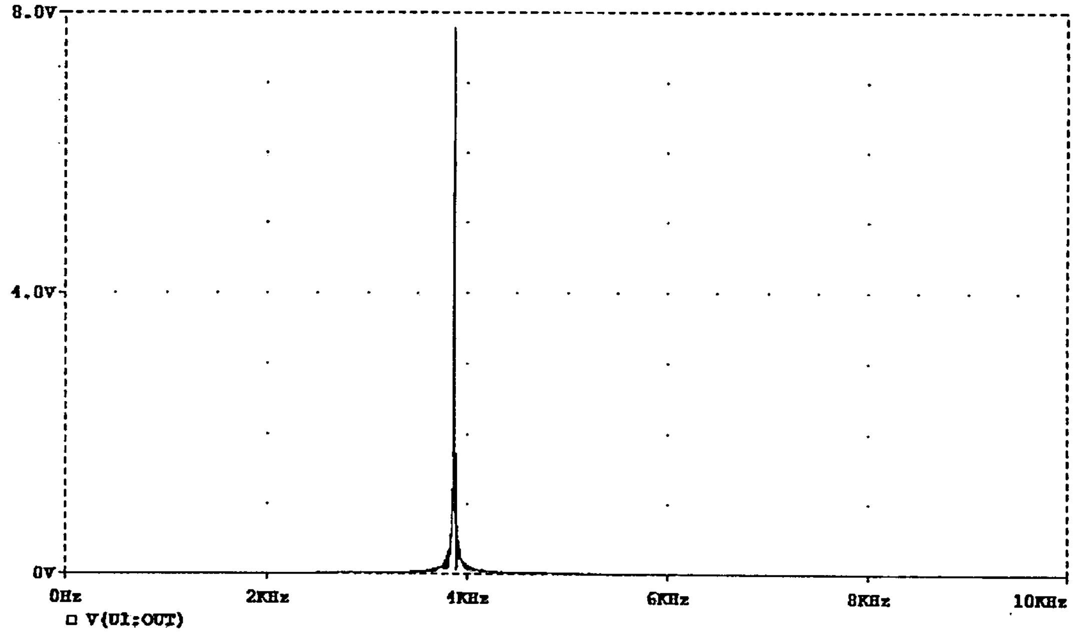
รูปที่ 5.8 แสดงความถี่ที่ I_0 เท่ากับ 52 μA



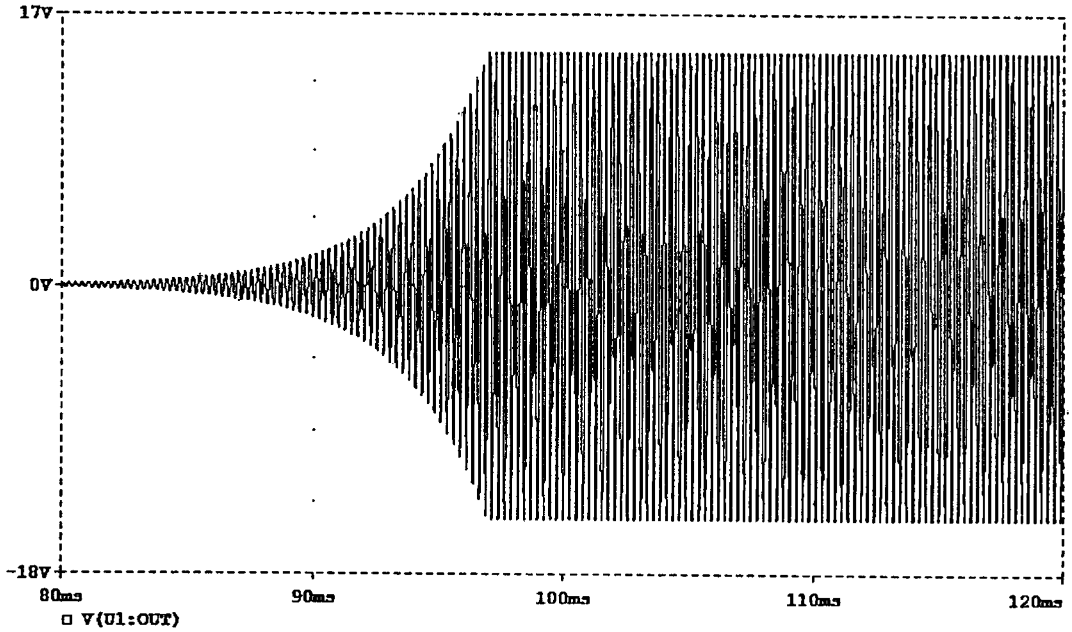
รูปที่ 5.9 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 52 μA

5.5.2 กระแสควบคุม (I_0) เท่ากับ 62 μA

ค่าความต้านทานเป็น 4.193 kΩ แทนค่าลงไปในสมการที่ 5.14 จะได้ค่า ความถี่ประมาณ 3.795 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่านโปรแกรมพีสไปซ์ จะได้ค่า 3.795 kHz จะเห็นได้ว่า ค่าที่ได้มีค่าเท่ากัน รูปข้างล่างแสดงค่าความถี่ที่ได้จากการจำลองบนโปรแกรมพีสไปซ์



รูปที่ 5.10 แสดงความถี่ที่ I_0 เท่ากับ 62 μA

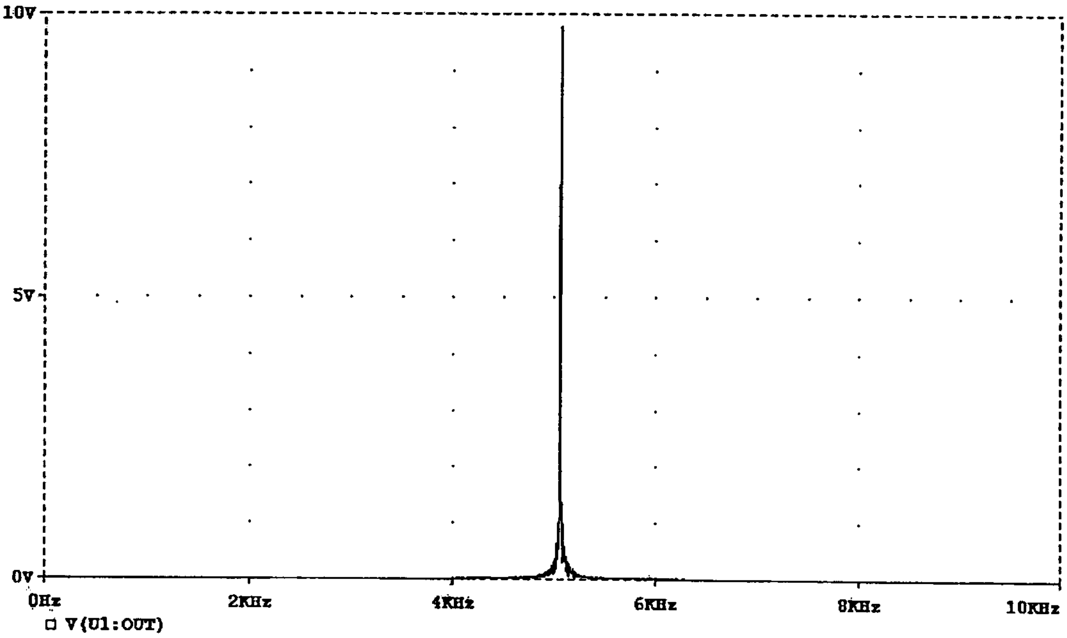


รูปที่ 5.11 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 62 μA

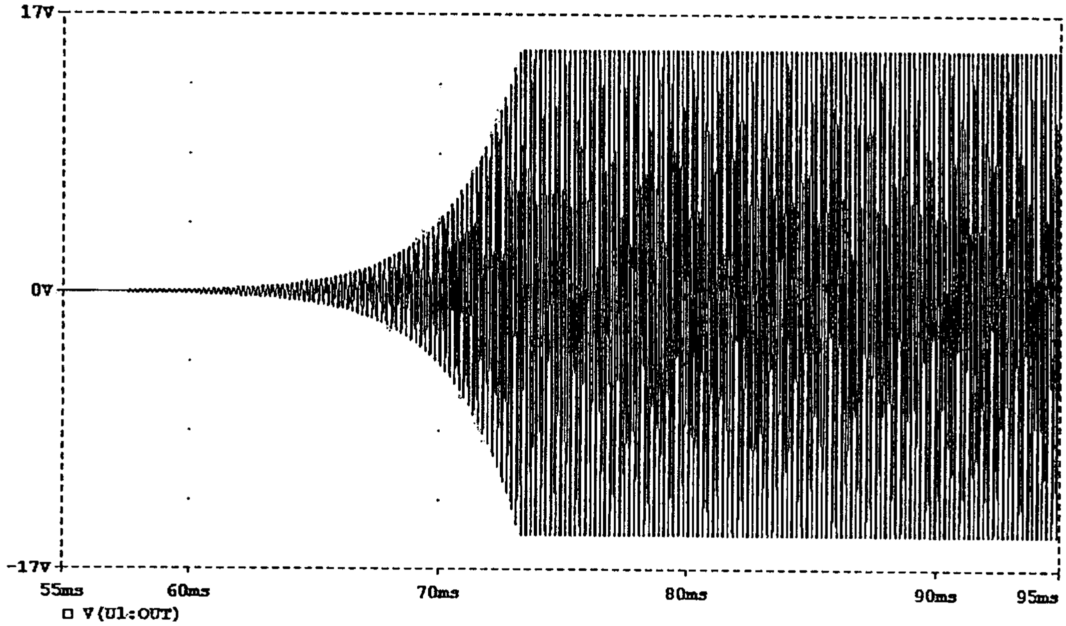
5.5.3 แรงดันควบคุม (I_0) เท่ากับ 82 μA

ค่าความต้านทานเป็น 3.170 kΩ แทนค่าลงไปในสมการที่ 5.14 จะได้ค่า ความถี่ประมาณ 5.019 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่านโปรแกรมพีสไปซ์ จะได้ค่า 5.019

kHz จะเห็นได้ว่า ค่าที่ได้มีค่าเท่ากัน รูปข้างล่างแสดงค่าความถี่ที่ได้จากการจำลองบนโปรแกรม พีสไปซ์

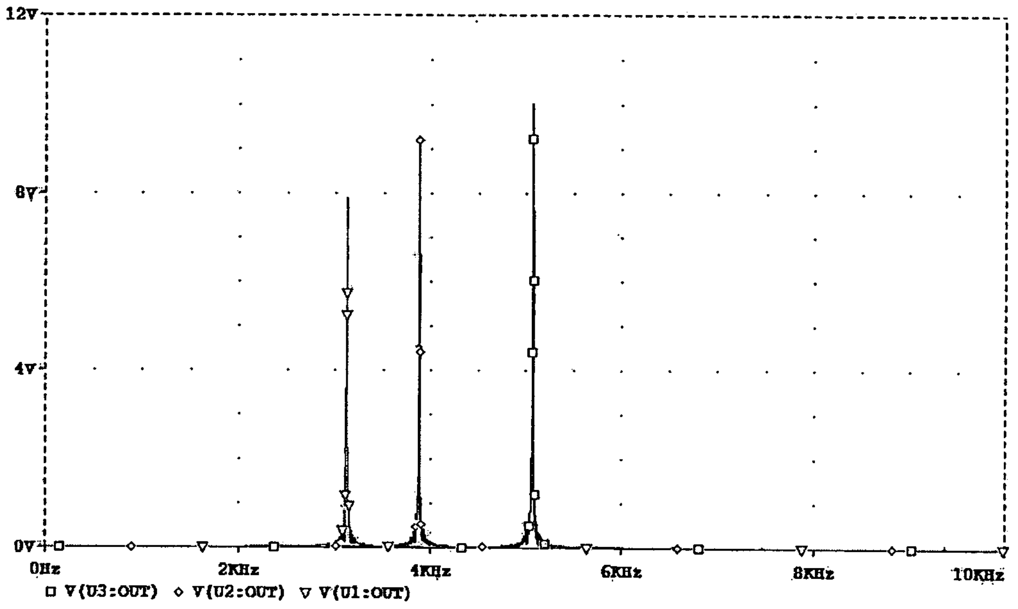


รูปที่ 5.12 แสดงความถี่ที่ I_0 เท่ากับ 82 μA



รูปที่ 5.13 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 82 μA

จากกราฟความถี่ ที่ I_0 เท่ากับ 52, 62, และ 82 μA สามารถนำมารวมกัน เพื่อแสดงให้เห็นว่า ค่าความถี่ แปรผันตาม ค่า I_0 แสดงดังรูปข้างล่าง



รูปที่ 5.14 แสดงสัญญาณกำเนิด ที่ I_0 เท่ากับ 52, 62, และ 82 μA

5.4 บทสรุป

วงจรความต้านทานแบบปรับค่าได้แบบใหม่ ที่นำเสนอนี้ สามารถนำไปประยุกต์ใช้งานได้จริง ซึ่งไม่เฉพาะแต่ในวงจรกำเนิดความถี่ (Oscillator) นี้เท่านั้น แต่ยังสามารถนำไปประยุกต์ใช้กับวงจรอื่น ๆ อีกได้ด้วยเช่น วงจรกรองความถี่ วงจรขยายสัญญาณ

จากผลการทดลอง เราจะได้ข้อสรุปว่า วงจรกำเนิดความถี่ ที่ประกอบด้วยวงจร ค่าความต้านทานชนิดลอยตัว สามารถปรับค่าความถี่ในวงจรกำเนิดความถี่ ได้ และให้ค่าความถี่เป็นไปตามสมการ

บทที่ 6
สรุปผลการวิจัย และข้อเสนอแนะ

ในวิทยานิพนธ์นี้ได้นำเสนอวงจรความต้านทานแบบลบ ชนิดลงดิน/ลอยตัว โดยอาศัยวงจรลูปทรานสลิเนียร์ ซึ่งมีข้อดีคือไม่จำเป็นต้องอาศัยอุปกรณ์พาสซีฟในการสร้างวงจรเลย การปรับค่าความต้านทานสามารถทำได้ด้วยวิธีการทางอิเล็กทรอนิกส์ เหมาะสำหรับการนำไปสร้างเป็นวงจรรวม แต่เนื่องจากค่าความต้านทานของวงจรที่แปรผันตามกระแสเอาต์พุตนั้น จึงสามารถปรับเปลี่ยนค่าความต้านทานได้เพียงเล็กน้อยเท่านั้น แต่ปัญหานี้สามารถแก้ไข ได้โดยการออกแบบให้วงจรความต้านทานสามารถขยายย่านพลวัต หรือขยายย่านการใช้งานของความต้านทาน ซึ่งอาศัยหลักการของวงจรสะท้อนกระแสโดยนำวงจรลูปทรานสลิเนียร์มาต่ออนุกรมเพื่อขยายย่านความต้านทานให้มากขึ้นตามลำดับของชุดวงจร จากที่ได้กล่าวมาตั้งแต่บทแรก ที่นำเสนอเกี่ยวกับ ความเป็นมา จุดมุ่งหมาย สมมติฐาน แนวคิด การเปรียบเทียบ รวมถึงขอบเขตการวิจัย ของวงจรความต้านทาน สามารถเป็นที่ประจักษ์ให้เห็นแล้วว่า การวิจัยนี้ มีผลเป็นไปตามที่คาดหมายไว้

บทที่ 2 ได้นำเสนอเกี่ยวกับ พื้นฐานการทำงานวงจรทรานสลิเนียร์ วงจรสายพายกระแส และวงจรสะท้อนกระแส เพื่อช่วยให้เกิดความเข้าใจในการนำเอาวงจร CCCII มาออกแบบวงจรความต้านทานทั้งชนิดลงดินและชนิดลอยตัว

บทที่ 3 ได้ทำการออกแบบวงจรความต้านทานทั้งชนิดลงดินและชนิดลอยตัว จากพื้นฐานของวงจรดังที่กล่าวข้างต้น พร้อมทั้งจำลองการทำงานให้เห็นคุณลักษณะการทำงานของวงจรความต้านทานทั้งสองชนิด

บทที่ 4 ได้นำหลักการพื้นฐานของวงจรสะท้อนกระแส เข้ามาใช้ในการออกแบบวงจรวงจรความต้านทานทั้งชนิดลงดินและชนิดลอยตัว พร้อมทั้งจำลองการทำงานให้เห็นคุณลักษณะการทำงานของวงจรความต้านทานทั้งสองชนิด

ในบทต่อมาเป็นการนำวงจรที่ออกแบบนี้ไปประยุกต์ เพื่อใช้สร้างวงจรอนุกรมเรโซแนนซ์ และวงจรกำเนิดความถี่ (Oscillator) ขึ้นมา และนำวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยกระแส ไปประยุกต์เป็นวงจรย่อยภายใน และได้ทำการทดลอง เพื่อพิสูจน์ให้เห็นถึงค่าที่ได้ว่าสามารถนำไปประยุกต์ใช้กับวงจรได้จริง

ในวิทยานิพนธ์เล่มนี้ ได้นำเสนอเกี่ยวกับค่าความต้านทานที่ได้จากการออกแบบวงจรโดยใช้อุปกรณ์ไบโพลาร์ นำมาประกอบกัน เป็นวงจรที่ให้ค่าความต้านทานชนิดลงดินและชนิดลอยตัว ซึ่งสามารถปรับค่าได้ด้วยกระแส และสามารถขยายย่านพลวัตของค่าความต้านทานได้ด้วยการผสมวงจรลูปทรานสลิเนียร์ ซึ่งสามารถใช้งานกับวงจรประยุกต์ที่มีความเร็วสูงได้เมื่อเลือกใช้คุณสมบัติของอุปกรณ์ไบโพลาร์ที่สามารถปฏิบัติงานที่ความถี่สูง แต่เนื่องจากยังมี

ข้อจำกัดทางด้านอุณหภูมิที่ V_T แปรผันตามอุณหภูมิ จึงสามารถใช้วงจรชดเชยอุณหภูมิเพื่อควบคุมกระแสเอาต์พุตเพื่อให้ทำงานได้อย่างถูกต้องเมื่อมีการเปลี่ยนแปลงของอุณหภูมิของวงจร เมื่อนำวงจรความต้านทางทั้งสองชนิดนี้ไปใช้งานจริงต่อไปได้

บรรณานุกรม

[1] K. M. Al-Ruwaihi, "**A floating voltage-controlled resistor and its application to active RC filter**", Int. J. Electron., vol.82, no.5, pp. 483-498, 1997.

[2] R. Senani and V. Singh, "**Comment: synthesis of canonic single-resistance-controlled-oscillator using a single current-feedback-amplifier**", Proc. Inst. Elect. Eng., vol. 143, no.1, pp. 71-72, 1996.

[3] S. Celma, P.A. Martinez, and A.A. Carlosena, "**Approach to the synthesis of canonic RE-active oscillator Using CCII**", Proc. Inst. Elect. Eng., vol. 141, no.6, pp. 493-497, 1994.

[4] H. Barthelemy and A. Fabre, "**20-90 MHz current-controlled sinusoidal oscillator**", in Proc. 22nd European Solid-State Circuits Conf., Neuchatel, Switzerland, Sept. 17-19, 1996, pp. 56-59.

[5] H.O. Elwan, S.A. Mahmoud, and A.M. Soliman, "**CMOS voltage controlled floating resistor**", Int. J. Eletron., vol. 81, no. 5, pp. 571-476, 1996.

[6] G. Wilson and P.K. Chan, "**Floating CMOS resistor**", Electron, Lett., vol. 29, no. 3, pp. 306-307, 1993.

[7] R. Senani, "**Realization of linear voltage-controlled resistance in floating form**", Electron. Lett., vol.30, no. 23, pp. 1909-1910, 1994.

[8] A. Fabre and H. Barthelemy, "**Design and application of a new floating controlled resistance**", in Proc. 1997 European Conf. Circuit Theory Design, Budapest, Hungary, Aug. 30-Sept. 3 1997, pp. 35-38.

[9] H. Barthelemy and A. Fabre, "**A New floating Controlled Resistance Operating in Class AB**", IEEE trans. Circuit and Systems, vol. 47, no. 1, Jan. 2000.

[10] Intersil, CA3096 and CA3083Transistor Array SPICE Model, ref. no. MM9710, July 1997.

[11] C. Toumazou, J. Lidgey and A. Payne, 1994, "**Emerging Techniques For High Frequency BJT Amplifier Design: A Current – Mode Perspective**", England : Parchment Press Ltd. Oxford.

[12] K. Lehovee and R. Zuleeg, "**Negative resistance of a modifided insulated-gate field-effect transistor**", Proc.IEEE, vol.62, Aug. 1974, pp. 1163-1164.

[13] K. C. Smith and A. S. Sedra, "**The current conveyor a new circuit building block**", Proc.IEEE, vol.56, Aug. 1968, pp. 1368-1369.

[14] K. C. Smith and A. S. Sedra, "**A second – generation current conveyor and its applications**", IEEE Trans, vol.CT-17, 1997, pp. 132-134.

[15] A. Fabre and M. Alami, "**A versatile translinear cell – library to implement high performance anlog ASICS**", IEEE Conf. Proc. EUROASIC' 90, Paris, May 1990, pp. 89-94

[16] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "**Current controlled bandpass filter based on translinear conveyors**", Electron Lett., vol.31, Sep. 1995, pp. 1721-1728.

[17] H. Takagi and G. Kano, "**Complementary JFET Nagative resistance devices**", IEEE J.Solid-state circuit, vol.SC-10, Dec. 1975, pp. 46-51.

[18] L. O. Chua, "**Bipolar-JFET-MOSFET Negative Resistance Device**", IEEE Trans. Circuits Syst., vol.CAS-32, no.1, Jan. 1985, pp. 46-61.

[19] C. L. Hou, R. Yean and W. Wang, "**Novel Floating – Impedance Converter using CCII+**", Proc.IEEE, vol.2, Sep. 1997, pp. 763-765.

[20] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "**High Frequency Application Based on a New Current Controlled Conveyor**", IEEE Trans. Circuits Syst.I, vol.43, no.2, Feb. 1996, pp. 82-91.

[21] ธิษัณย์ พลพรัพย์, กิติ ลิขิตอนุรักษ์, จิรศักดิ์ วิลาสเดชานนท์, "**วงจรแปลงอิมพีแดนซ์ค่าลบชนิดกลับทิศทางกระแสแบบไบ-ซีมอสและการประยุกต์**", การประชุมวิศวกรรมไฟฟ้าครั้งที่ 18, หน้า 650-656, พ.ศ. 2538

[22] C. F. Chan, H. Ling and O. Choy, "**A One Volt Four – Quadrant Analog Current Mode Multiplier Cell**", IEEE J.Solid-state circuit, vol.30, no.9, Sep. 1995, pp.1018-1019.

[23] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "**High-Frequency High-Q BiCMOS current Mode Filter and Mobile Communication Application**", IEEE J.Solid-state circuit, vol.33, Apr. 1998, pp. 614-625.

[24] R. L. Brennan, T. R. Viswanathan and J. V. Hanson, "**The CMOS Negative Impedance Convertor (NIC)**", Electron Lett., vol.30, no.10, May 1994, pp. 746-747.

[25] E. Seevinck and R. J. Wiegerink, "**Generalized Translinear Circuit Principle**", IEEE J. Solid-state circuit, vol.26, no.8, Aug. 1991, pp. 1098-1102.

[26] B. Gilbert, "**Translinear circuit : a proposed classification**", Electron Lett., vol.11, Jan. 1975, pp. 14-16.

[27] B. Wilson, "**Low distortion feedback voltage – current conversion technique**", Electron Lett., vol.17, Feb. 1981, pp. 157-159.

[28] B. Wilson, "**Hgh – performance current conveyor implementation**", Electron Lett., vol.20, Nov. 1984, pp. 990-991.

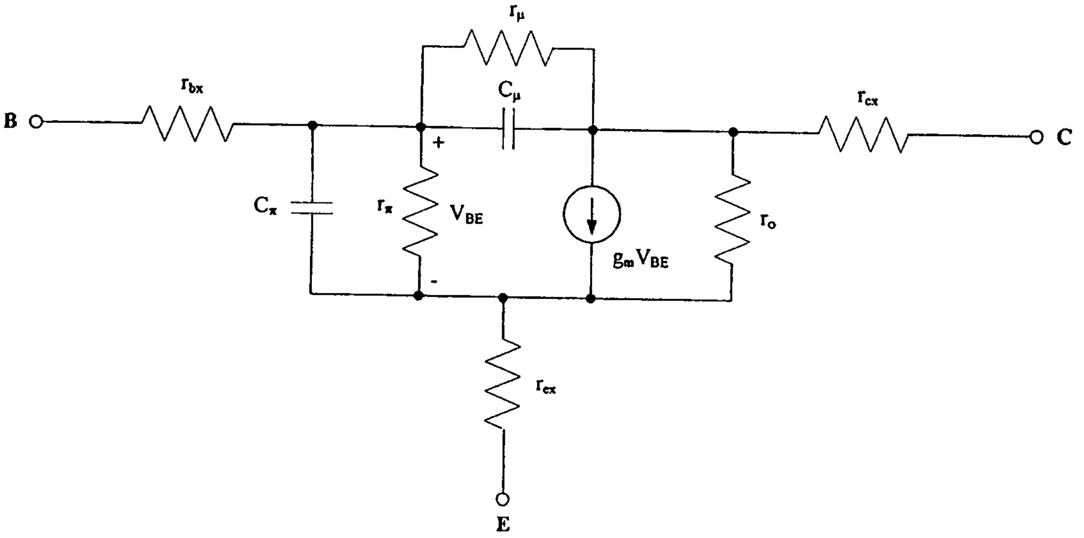
[29] R. Senani, "**Novel circuit implementation of current conveyors using an OA and an OTA**", Electron Lett., vol.16, Jan. 1980, pp. 2-3.

ภาคผนวก

ภาคผนวก ก.

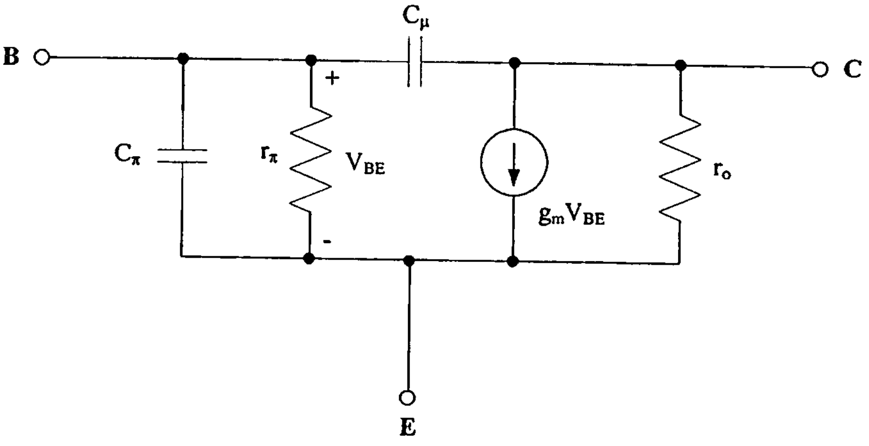
การวิเคราะห์วงจรสมมูลของไบโพลาร์ทรานซิสเตอร์

การวิเคราะห์พารามิเตอร์ที่สำคัญและแบบจำลองของไบโพลาร์ทรานซิสเตอร์ ขณะทำงานในช่วงที่เป็นเชิงเส้นหรือทำงานในช่วงแอกทีฟ โดยรอยต่อของขาเบสกับขาอิมิตเตอร์จะได้รับไฟฟ้าไบอัสเบสตรง (Forward Bias) ส่วนรอยต่อของขาเบสกับขาคอลแลกเตอร์จะได้รับแรงดันไฟฟ้าไบอัสกลับ (Reverse Bias) ซึ่งวงจรสมมูลของไบโพลาร์ทรานซิสเตอร์ สามารถแสดงได้ดังรูป ที่ ก.1



รูปที่ ก.1 วงจรสมมูลของไบโพลาร์ทรานซิสเตอร์

การพิจารณาค่าพารามิเตอร์ต่างๆนั้นจะประกอบด้วย r_{bx}, r_{cx} และ r_{ex} เป็นค่าความต้านทานที่เกิดจากหน้าผิวสัมผัสของจุดต่อระหว่างสารกึ่งตัวนำกับสายที่เชื่อมต่อสู่จุดภายนอก ซึ่งจะมีค่าน้อยมากและสามารถตัดทิ้งได้ ส่วน r_μ และ r_e คือค่าความต้านทานที่เกิดจากการไบอัสกลับของขาเบสกับขาคอลแลกเตอร์ และขาคอลแลกเตอร์กับขาอิมิตเตอร์ ตามลำดับ ความต้านทาน r_μ จะมีค่าสูงมากเสมือนกับการเปิดวงจรจึงสามารถตัดทิ้งได้ ส่วน r_π คือ ค่าความต้านทานที่เกิดจากไบอัสตรงของขาเบสกับขาอมิตเตอร์ และในการพิจารณาค่าความจุไฟฟ้า (Capacitance) ในไบโพลาร์ทรานซิสเตอร์ C_μ และ C_π คือ ความจุไฟฟ้าที่เกิดจากรอยต่อของขาเบสกับขาคอลแลกเตอร์ และขาเบสกับขาอิมิตเตอร์ตามลำดับ ดังนั้นวงจรสมมูลของไบโพลาร์ทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กโดยประมาณของวงจรอิมิตเตอร์ร่วม (Common Emitter) สามารถเขียนใหม่ได้ดังรูปที่ ก.2



รูปที่ ก.2 วงจรสมมูลของวงจรอิมิตเตอร์ร่วม

ทฤษฎีการทำงานและสมการโดยละเอียดเกี่ยวกับไบโพลาร์ทรานซิสเตอร์ ได้มีการนำเสนอแพร่หลายเป็นที่รู้จักมากพอสมควรแล้ว [1] ดังนั้นจะขอกล่าวถึงเฉพาะสมการที่สำคัญที่นำมาใช้ในการวิเคราะห์และอ้างผลวงจรเท่านั้น โดยคุณลักษณะทางไฟฟ้าสำหรับสัญญาณขนาดใหญ่ (Large Signal) ของค่ากระแสคอลแลกเตอร์ (I_C) ที่เกิดขึ้นสามารถอธิบายได้ดังสมการที่ (ก.1)

$$I_C = \frac{qD_B n_i^2 A_E}{Q_B} \exp\left(\frac{qV_{BE}}{kT}\right)$$

จากสมการที่ (ก.1) สามารถเขียนสมการได้ดังนี้

$$I_C = I_S \exp\left(\frac{V_{BE}}{kT}\right) \text{(ก.2)}$$

โดยที่

$$I_S = \frac{qD_B n_i^2 A_E}{Q_B} = JA_E$$

และ

$$V_T = \frac{kT}{q}$$

เมื่อ

q = ค่าประจุไฟฟ้าของอิเล็กตรอน (Electron Charge) มีค่าเท่ากับ 1.602×10^{-19} (C)

D_B = ค่าสัมประสิทธิ์การแพร่ของอิเล็กตรอนหรือโฮลในขาเบส (cm^2/s)

n_i = ค่าความหนาแน่นประจุพาหะชนิดหนึ่งนำชนิดใดของสารกึ่งตัวนำอินทรินซิค (cm^{-3})

A_E = ค่าพื้นที่อิมิตเตอร์ของทรานซิสเตอร์ (cm^2)

Q_B = ค่าจำนวนอะตอมของสารเจือในเบสต่อหนึ่งหน่วยพื้นที่อิมิตเตอร์

V_{BE} = ค่าแรงดันไฟฟ้าที่รอยต่อขาเบสกับขาอิมิตเตอร์ (V)

k = ค่าคงที่ของ Boltzmann's Constant มีค่าเท่ากับ 1.38×10^{-23} (J/K)

T = ค่าอุณหภูมิรอบข้าง (K)

I_S = ค่ากระแสอิ่มตัว (Saturation Current) (A)

J = ค่าความหนาแน่นของกระแส (A/cm^2)

V_T = ค่าแรงดันไฟฟ้าเชิงอุณหภูมิ (Thermal Voltage) (V)

จากสมการที่ (ก.2) พบว่าค่ากระแส I_C จะขึ้นอยู่กับค่าแรงดันไฟฟ้า V_T โดยที่ค่าของ V_T มีค่าประมาณ 25.8 mV ที่อุณหภูมิ 27 °C ซึ่งจะเห็นได้ว่าสมการของกระแส I_C มีคุณลักษณะเป็นแบบเอ็กโพแนนเชียล (Exponential) จากความสัมพันธ์ของค่ากระแส I_C กับค่าแรงดันไฟฟ้า V_{CE} การทำงานของแบบจำลองจะให้ค่ากระแส I_C คงที่เทียบกับค่าแรงดันไฟฟ้า V_{CE} เมื่อทรานซิสเตอร์ทำงานในช่วงแอกทีฟ แต่ในทางปฏิบัติเมื่อค่าแรงดันไฟฟ้า V_{CE} เพิ่มขึ้นจะมีผลทำให้ค่ากระแส I_C เพิ่มขึ้นด้วย ซึ่งปรากฏการณ์นี้เกิดขึ้นเนื่องจากผลของ Base-Width Modulation ทำให้คากระแส I_C เป็นดังสมการ (ก.3)

$$I_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right)\left(1+\frac{V_{CE}}{V_A}\right) \qquad (ก.3)$$

เมื่อ V_A คือ ค่าแรงดันไฟฟ้าเออร์ลี่ (Early Voltage) ของทรานซิสเตอร์ โดยทั่วไปจะมีค่าประมาณ 130 โวลท์ จากสมการที่ (ก.2) สามารถหาความสมพันธ์ระหว่างค่าแรงดันไฟฟ้า V_{BE} กับกระแส I_C ได้เป็น

$$V_{BE} = V_T \ln\left(\frac{I_C}{I_S}\right) \qquad (ก.4)$$

จากวงจรสมมูลของวงจรอิมิตเตอร์ร่วมสำหรับสัญญาณขนาดเล็กในรูปที่ ก.2 สามารถหาสมการแสดงความสัมพันธ์ระหว่างพารามิเตอร์ต่างๆของไบโพลาร์ทรานซิสเตอร์ ได้ดังต่อไปนี้

จากสมการที่ (ก.2) จะหาค่าอัตราการส่งผ่านความนำ g_m ได้จากความสัมพันธ์ของอัตราการเปลี่ยนแปลงค่ากระแส I_C กับค่าแรงดันไฟฟ้า V_{BE} ซึ่งจะเป็นดังสมการที่ (ก.5)

$$g_m = \left.\frac{dI_C}{dV_{be}}\right|_{V_{be}=0}$$

$$= \frac{I_C}{V_T} \qquad (ก.5)$$

เห็นได้ว่าค่าอัตราส่งผ่านความนำ g_m จะขึ้นอยู่กับอุณหภูมิรอบข้าง V_T และจะมีความเป็นเชิงเส้น โดยแปรตามค่ากระแสไบอัสที่ขาคอลแลกเตอร์ของไบโพลาร์ทรานซิสเตอร์ ส่วนอัตราการเปลี่ยนแปลงค่ากระแส I_B กับค่ากระสแรงดันไฟฟ้า V_{BE} จะได้ว่า

$$g_m = \frac{dI_b}{dV_{be}}\bigg|_{V_{be}=0}$$

$$= \frac{1}{\beta_F}\frac{dI_C}{dV_{be}} = \frac{g_m}{\beta_F} \qquad (ก.6)$$

เมื่อ β_F คือ ค่าอัตราขยายกระแสของวงจรอิมิตเตอร์ร่วม

g_π คือ ค่าอัตราการส่งผ่านความนำที่ขาเบสของไบโพลาร์ทรานซิสเตอร์

หรือสามารถแสดงอยู่ในรูปของค่าความต้านทาน r_π ได้ดังสมการที่ (ก.7)

$$r_\pi = \frac{1}{g_\pi}$$

$$= \frac{\beta_F}{g_m} \qquad (ก.7)$$

ส่วนความต้านทานขาออก r_o หาได้จากความสัมพันธ์ของอัตราการเปลี่ยนแปลงค่ากระแส I_C กับค่าแรงดันไฟฟ้า V_{CE} โดยจากสมการที่ (ก.3) จะได้

$$\frac{1}{r_o} = g_o = \frac{dI_C}{dV_{ce}}\bigg|_{V_{ce}=0}$$

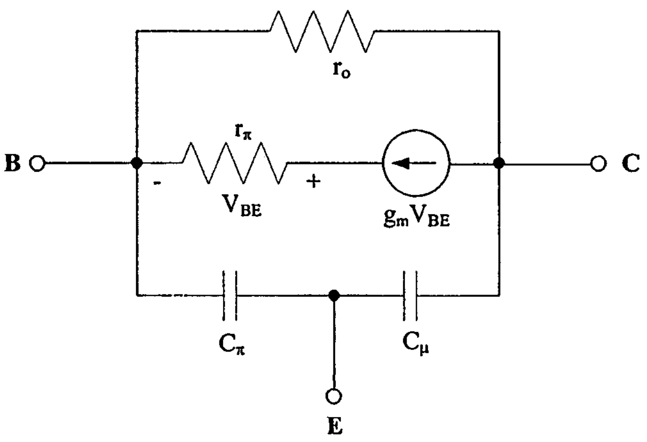
$$= \frac{I_S}{V_A}\exp\left(\frac{V_{BE}}{V_T}\right) \qquad (ก.8)$$

$$= \frac{I_C}{V_A}$$

หรือ

$$r_o = \frac{V_A}{I_C} \qquad (ก.9)\backslash$$

จากวงจรสมมูลที่ใช้ในวงจรอิมิตเตอร์ร่วมสามารถเขียนวงจรสมมูล ให้อยู่ในวงจรเบสร่วม (Common Base) ได้ดังรูปที่ ก.3



รูปที่ ก.3 วงจรสมมูลของวงจรร่วมเบส

ซึ่งค่าความต้านทานที่ขาอิมิตเตอร์ r_e ของวงจรเบสร่วมนั้น จะมีค่าเท่ากับ

$$
\begin{aligned}
r_e &= \frac{1}{g_m + \dfrac{1}{r_\pi}} \\
&= \frac{1}{g_m\left(1+\dfrac{1}{\beta_F}\right)} \\
&= \frac{\alpha_F}{g_m} \\
&\cong \frac{V_T}{I_C}
\end{aligned}
\qquad (\text{ก}.10)
$$

เมื่อ α_F คือ ค่าอัตราขยายกระแสของวงจรเบสร่วม

ภาคผนวก ข.

พารามิเตอร์ (Parameter) ของ BJT ที่ใช้ในการจำลองการทำงานของวงจร

PSPICE Listing

```
*
*CA3096 NPN PSPICE MODEL
*
.model CA3096 NPN
+ (IS = 10.0E - 15 XTI = 3.000E + 00 EG = 1.110E + 00 VAF = 1.00E + 02
+ VAR = 1.000E + 02 BF = 466.5E + 00 ISE = 74.286E - 15 NE = 1.660E + 00
+ IKF = 14.000E - 03 XTB = 0.000E + 00 BR = .1000E + 00 ISC = 10.005E - 15
+ NC = 2.000E + 00 IKR = 10.00E - 03 RC = 10.000E + 00 CJC = 786.51E - 15
+ MJC = 0.333E - 00 VJC = 0.7500E - 00 FC = 5.000E - 01 CJE = 1.28E - 12
+ MJE = .336E- 00 VJE = 0.750E - 00 TR = 10.000E - 09 TF = 490.01E - 12
+ ITF = .270E - 00 XTF = 5.38E + 00 VTF = 28.39E + 00 PTF = 0.000E + 00
+ RE = 0.0E + 00 RB = 0.00E + 00 NK = .468
*
*CA3096 PNP PSPICE MODEL
*
.model CA3096 PNP
+ (IS = 10.0E - 15 XTI = 3.000E + 00 EG = 1.110E + 00 VAF = 1.00E + 02
+ VAR = 1.000E + 02 BF = 94.5E + 00 ISE = 976.47E - 15 NE = 1.990E + 00
+ IKF = 1.1100E - 03 XTB = 0.000E + 00 BR = .1000E + 00 ISC = 10.005E - 15
+ NC = 2.000E + 00 IKR = 10.00E - 03 RC = 10.000E + 00 CJC = 3.84E - 12
+ MJC = 0.333E - 00 VJC = 0.7500E - 00 FC = 5.000E - 01 CJE = 1.45E - 12
+ MJE = .336E- 00 VJE = 0.750E - 00 TR = 10.000E - 09 TF = 24.3E - 9
+ ITF = 1.25E - 00 XTF = 10.05E + 00 VTF = 9.79E + 00 PTF = 0.000E + 00
+ RE = 0.0E + 00 RB = 0.00E + 00 NK = .53
```

intersil

CA3096, CA3096A, CA3096C

January 2004

NPN/PNP Transistor Arrays

Applications

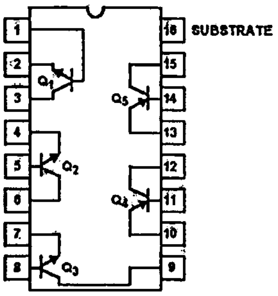
- Five Independent Transistors
  - Three NPN and
  - Two PNP
- Differential Amplifiers
- DC Amplifiers
- Sense Amplifiers
- Level Shifters
- Timers
- Lamp and Relay Drivers
- Thyristor Firing Circuits
- Temperature Compensated Amplifiers
- Operational Amplifiers

Part Number Information

PART NUMBER (BRAND)	TEMP. RANGE (^{o}C)	PACKAGE	PKG. NO.
CA3096AE	-55 to 125	16 Ld PDIP	E16.3
CA3096AM (3096A)	-55 to 125	16 Ld SOIC	M16.15
CA3096AM96 (3096A)	-55 to 125	16 Ld SOIC Tape and Reel	M16.15
CA3096CE	-55 to 125	16 Ld PDIP	E16.3
CA3096E	-55 to 125	16 Ld PDIP	E16.3
CA3096M (3096)	-55 to 125	16 Ld SOIC	M16.15
CA3096M96 (3096)	-55 to 125	16 Ld SOIC Tape and Reel	M16.15

Pinout

CA3096, CA3096A, CA3096C
(PDIP, SOIC)
TOP VIEW



Description

The CA3096C, CA3096, and CA3096A are general purpose high voltage silicon transistor arrays. Each array consists of five independent transistors (two PNP and three NPN types) on a common substrate, which has a separate connection. Independent connections for each transistor permit maximum flexibility in circuit design.

Types CA3096A, CA3096, and CA3096C are identical, except that the CA3096A specifications include parameter matching and greater stringency in I_{CBO}, I_{CEO}, and $V_{CE}(SAT)$. The CA3096C is a relaxed version of the CA3096.

CA3096, CA3096A, CA3096C Essential Differences

CHARACTERISTIC		CA3096A	CA3096	CA3096C
$V_{(BR)CEO}$ (V) (Min)				
	NPN	35	35	24
	PNP	-40	-40	-24
$V_{(BR)CBO}$ (V) (Min)				
	NPN	45	45	30
	PNP	-40	-40	-24
h_{FE} at 1mA				
	NPN	150-500	150-500	100-670
	PNP	20-200	20-200	15-200
h_{FE} at 100μA				
	PNP	40-250	40-250	30-300
I_{CBO} (nA) (Max)				
	NPN	40	100	100
	PNP	-40	-100	-100
I_{CEO} (nA) (Max)				
	NPN	100	1000	1000
	PNP	-100	-1000	-1000
$V_{CE\ SAT}$ (V) (Max)				
	NPN	0.5	0.7	0.7
$\|V_{IO}\|$ (mV) (Max)				
	NPN	5	-	-
	PNP	5	-	-
$\|I_{IO}\|$ (μA) (Max)				
	NPN	0.6	-	-
	PNP	0.25	-	-

CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.
1-888-INTERSIL or 321-724-7143 | Intersil (and design) is a registered trademark of Intersil Americas Inc.
Copyright © Intersil Americas Inc. 2004, All Rights Reserved
All other trademarks mentioned are the property of their respective owners.

Absolute Maximum Ratings

	NPN	PNP
Collector-to-Emitter Voltage, V_{CEO}		
CA3096, CA3096A	35V	-40V
CA3096C	24V	-24V
Collector-to-Base Voltage, V_{CBO}		
CA3096, CA3096A	45V	-40V
CA3096C	30V	-24V
Collector-to-Substrate Voltage, V_{CIO} (Note 1)		
CA3096, CA3096A	45V	-
CA3096C	30V	-
Emitter-to-Substrate Voltage, V_{EIO}		
CA3096, CA3096A	-	-40V
CA3096C	-	-24V
Emitter-to-Base Voltage, V_{EBO}		
CA3096, CA3096A	6V	-40V
CA3096C	6V	-24V
Collector Current, I_C (All Types)	50mA	-10mA
Temperature Range	-55°C to 125°C	

Operating Conditions

Thermal Information

Thermal Resistance (Typical, Note 2)	θ_{JA} (°C/W)
PDIP Package	110
SOIC Package	120
Maximum Power Dissipation (Each Transistor, Note 3)	200mW
Maximum Junction Temperature (Plastic Package)	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)	300°C
(SOIC - Lead Tips Only)	

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

1. The collector of each transistor of the CA3096 is isolated from the substrate by an integral diode. The substrate (Terminal 16) must be connected to the most negative point in the external circuit to maintain isolation between transistors and to provide for normal transistor action.
2. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.
3. Care must be taken to avoid exceeding the maximum junction temperature. Use the total power dissipation (all transistors) and thermal resistances to calculate the junction temperature.

Electrical Specifications For Equipment Design, At T_A = 25°C

PARAMETER	TEST CONDITIONS	CA3096			CA3096A			CA3096C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC CHARACTERISTICS FOR EACH NPN TRANSISTOR											
I_{CBO}	V_{CB} = 10V, I_E = 0	-	0.001	100	-	0.001	40	-	0.001	100	nA
I_{CEO}	V_{CE} = 10V, I_B = 0	-	0.006	1000	-	0.006	100	-	0.006	1000	nA
$V_{(BR)CEO}$	I_C = 1mA, I_B = 0	35	50	-	35	50	-	24	35	-	V
$V_{(BR)CBO}$	I_C = 10μA, I_E = 0	45	100	-	45	100	-	30	80	-	V
$V_{(BR)CIO}$	I_{CI} = 10μA, I_B = I_E = 0	45	100	-	45	100	-	30	80	-	V
$V_{(BR)EBO}$	I_E = 10μA, I_C = 0	6	8	-	6	8	-	6	8	-	V
V_Z	I_Z = 10μA	6	7.9	9.8	6	7.9	9.8	6	7.9	9.8	V
$V_{CE\ SAT}$	I_C = 10mA, I_B = 1mA	-	0.24	0.7	-	0.24	0.5	-	0.24	0.7	V
V_{BE} (Note 4)	I_C = 1mA, V_{CE} = 5V	0.6	0.69	0.78	0.6	0.69	0.78	0.6	0.69	0.78	V
h_{FE} (Note 4)		150	390	500	150	390	500	100	390	670	
$\lvert \Delta V_{BE}/\Delta T \rvert$ (Note 4)	I_C = 1mA, V_{CE} = 5V	-	1.9	-	-	1.9	-	-	1.9	-	mV/°C
DC CHARACTERISTICS FOR EACH PNP TRANSISTOR											
I_{CBO}	V_{CB} = -10V, I_E = 0	-	-0.06	-100	-	-0.006	-40	-	-0.06	-100	nA

Electrical Specifications For Equipment Design, At $T_A = 25^oC$ (Continued)

PARAMETER	TEST CONDITIONS	CA3096			CA3096A			CA3096C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
I_{CEO}	$V_{CE} = -10V$, $I_B = 0$	-	-0.12	-1000	-	-0.12	-100	-	-0.12	-1000	nA
$V_{(BR)CEO}$	$I_C = -100\mu A$, $I_B = 0$	-40	-75	-	-40	-75	-	-24	-30	-	V
$V_{(BR)CBO}$	$I_C = -10\mu A$, $I_E = 0$	-40	-80	-	-40	-80	-	-24	-60	-	V
$V_{(BR)EBO}$	$I_E = -10\mu A$, $I_C = 0$	-40	-100	-	-40	-100	-	-24	-80	-	V
$V_{(BR)EIO}$	$I_{EI} = 10\mu A$, $I_B = I_C = 0$	40	100	-	40	100	-	24	80	-	V
$V_{CE\ SAT}$	$I_C = -1mA$, $I_B = -100\mu A$	-	-0.16	-0.4	-	-0.16	-0.4	-	-0.16	-0.4	V
V_{BE} (Note 4)	$I_C = -100\mu A$, $V_{CE} = -5V$	-0.5	-0.6	-0.7	-0.5	-0.6	-0.7	-0.5	-0.6	-0.7	V
h_{FE} (Note 4)	$I_C = -100\mu A$, $V_{CE} = -5V$	40	85	250	40	85	250	30	85	300	
	$I_C = -1mA$, $V_{CE} = -5V$	20	47	200	20	47	200	15	47	200	
$\lvert \Delta V_{BE}/\Delta T \rvert$ (Note 4)	$I_C = -100\mu A$, $V_{CE} = -5V$	-	2.2	-	-	2.2	-	-	2.2	-	mV/°C

I_{CBO} Collector-Cutoff Current

I_{CEO} Collector-Cutoff Current

$V_{(BR)CEO}$ Collector-to-Emitter Breakdown Voltage

$V_{(BR)CBO}$ Collector-to-Base Breakdown Voltage

$V_{(BR)CIO}$ Collector-to-Substrate Breakdown Voltage

$V_{(BR)EBO}$ Emitter-to-Base Breakdown Voltage

V_Z Emitter-to-Base Zener Voltage

$V_{CE\ SAT}$ Collector-to-Emitter Saturation Voltage

V_{BE} Base-to-Emitter Voltage

h_{FE} DC Forward-Current Transfer Ratio

$\lvert \Delta V_{BE}/\Delta T \rvert$ Magnitude of Temperature Coefficient: (for each transistor)

NOTE:

4. Actual forcing current is via the emitter for this test.

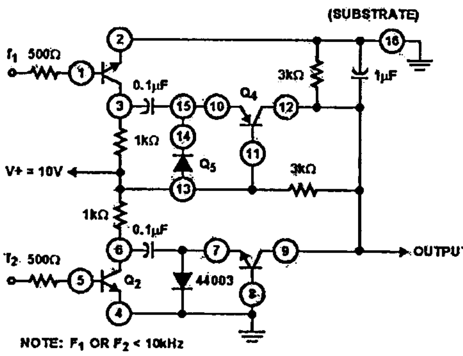
Electrical Specifications For Equipment Design At $T_A = 25^oC$ (CA3096A Only)

PARAMETER	SYMBOL	TEST CONDITIONS	CA3096A			UNITS
			MIN	TYP	MAX	
FOR TRANSISTORS Q_1 AND Q_2 (AS A DIFFERENTIAL AMPLIFIER)						
Absolute Input Offset Voltage	$\lvert V_{IO} \rvert$	$V_{CE} = 5V$, $I_C = 1mA$	-	0.3	5	mV
Absolute Input Offset Current	$\lvert I_{IO} \rvert$		-	0.07	0.6	µA
Absolute Input Offset Voltage Temperature Coefficient	$\frac{\lvert \Delta V_{IO} \rvert}{\Delta T}$		-	1.1	-	µV/°C
FOR TRANSISTORS Q_4 AND Q_5 (AS A DIFFERENTIAL AMPLIFIER)						
Absolute Input Offset Voltage	$\lvert V_{IO} \rvert$	$V_{CE} = -5V$, $I_C = -100\mu A$, $R_S = 0$	-	0.15	5	mV
Absolute Input Offset Current	$\lvert I_{IO} \rvert$		-	2	250	nA
Absolute Input Offset Voltage Temperature Coefficient	$\frac{\lvert \Delta V_{IO} \rvert}{\Delta T}$		-	0.54	-	µV/°C

Electrical Specifications Typical Values Intended Only for Design Guidance At $T_A = 25^oC$

PARAMETER	SYMBOL		TEST CONDITIONS	TYPICAL VALUES	UNITS
DYNAMIC CHARACTERISTICS FOR EACH NPN TRANSISTOR					
Noise Figure (Low Frequency)	NF		$f = 1kHz$, $V_{CE} = 5V$, $I_C = 1mA$, $R_S = 1k\Omega$	2.2	dB
Low-Frequency, Input Resistance	R_I		$f = 1.0kHz$, $V_{CE} = 5V$ $I_C = 1$ mA	10	kΩ
Low-Frequency Output Resistance	R_O		$f = 1.0kHz$, $V_{CE} = 5V$ $I_C = 1$ mA	80	kΩ
Admittance Characteristics					
Forward Transfer Admittance	y_{FE}	g_{FE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	7.5	mS
		b_{FE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	-j13	mS
Input Admittance	y_{IE}	g_{IE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	2.2	mS
		b_{IE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	j3.1	mS
Output Admittance	y_{OE}	g_{OE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	0.76	mS
		b_{OE}	$f = 1MHz$, $V_{CE} = 5V$, $I_C = 1mA$	j2.4	mS
Gain-Bandwidth Product	f_T		$V_{CE} = 5V$, $I_C = 1.0mA$	280	MHz
			$V_{CE} = 5V$, $I_C = 5mA$	335	MHz
Emitter-To-Base Capacitance	C_{EB}		$V_{EB} = 3V$	0.75	pF
Collector-To-Base Capacitance	C_{CB}		$V_{CB} = 3V$	0.46	pF
Collector-To-Substrate Capacitance	C_{CI}		$V_{CI} = 3V$	3.2	pF
DYNAMIC CHARACTERISTICS FOR EACH PNP TRANSISTOR					
Noise Figure (Low Frequency)	NF		$f = 1kHz$, $I_C = 100\mu A$, $R_S = 1k\Omega$	3	dB
Low-Frequency Input Resistance	R_I		$f = 1kHz$, $V_{CE} = 5V$, $I_C = 100\mu A$	27	kΩ
Low-Frequency Output Resistance	R_O		$f = 1kHz$, $V_{CE} = 5V$, $I_C = 100\mu A$	680	kΩ
Gain-Bandwidth Product	f_T		$V_{CE} = 5V$, $I_C = 100\mu A$	6.8	MHz
Emitter-To-Base Capacitance	C_{EB}		$V_{EB} = -3V$	0.85	pF
Collector-To-Base Capacitance	C_{CB}		$V_{CB} = -3V$	2.25	pF
Base-To-Substrate Capacitance	C_{BI}		$V_{BI} = 3V$	3.05	pF

Typical Applications



NOTE: F_1 OR F_2 < 10kHz

FIGURE 1. FREQUENCY COMPARATOR USING CA3096

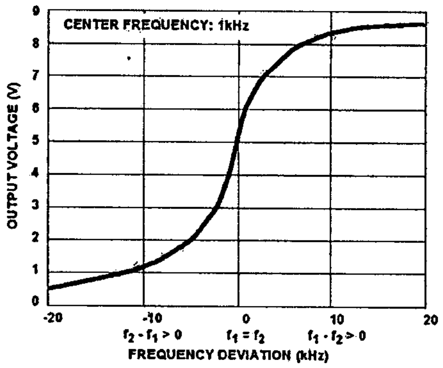
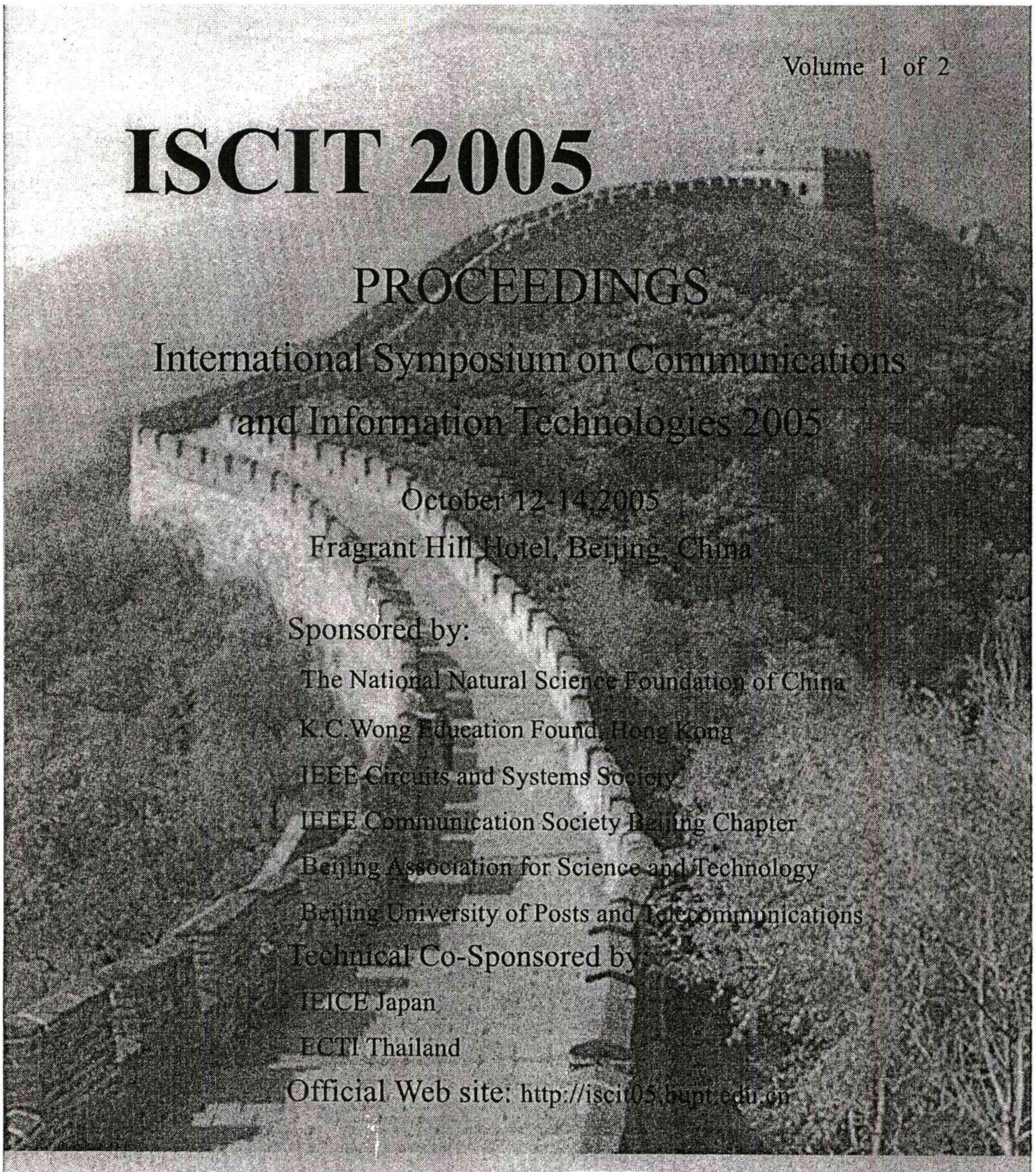


FIGURE 2. FREQUENCY COMPARATOR CHARACTERISTICS

ภาคผนวก ค.

ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่

1. S. Wisetphanichkij, **A. Binthawihok**, K. Dejhan, "**A New Adjustable Grounded/Floating Resistance Circuit with Enhanced Dynamic Range Based on Mixed-Translinear Loops**", International Symposium on Communication and Information Technology (ISCIT'2005), pp. 258-261, Beijing, China, October 12-15, 2005.



Volume 1 of 2

ISCIT 2005

PROCEEDINGS

International Symposium on Communications and Information Technologies 2005

October 12-14,2005

Fragrant Hill Hotel, Beijing, China

Sponsored by:

- The National Natural Science Foundation of China
- K.C.Wong Education Found, Hong Kong
- IEEE Circuits and Systems Society
- IEEE Communication Society Beijing Chapter
- Beijing Association for Science and Technology
- Beijing University of Posts and Telecommunications

Technical Co-Sponsored by:

- IEICE Japan
- ECTI Thailand

Official Web site: http://iscit05.bupt.edu.cn

PUBLISHING HOUSE, BUPT
www.buptpress.com

Proceedings of ISCIT2005

A New Adjustable Grounded/Floating Resistance Circuit with Enhanced Dynamic Range Based on Mixed-Translinear Loops

Sompong Wisetphanichkij, Atiporn Binthawihok and Kobchai Dejhan

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: 66-2-3264238, 66-2-3264242, Fax: 66-2-3264554
E-Mail: {sompong, kobchai}@telecom.kmitl.ac.th

Abstract— **This paper proposes the implementation for a grounded and floating controlled resistance with extended dynamic range. It uses a translinear cascade loop of the bipolar transistors. The equivalent resistance is controlled by the dc current which bias the circuit to work effectively in class AB. The simulation is carried out by using PSICE program simulator with the Intersil CA3096 (NPN) and CA3083 (PNP) transistor array SPICE Model. The results confirm the success of the proposed technique.**

Keywords—**Resistance Circuit, Translinear Loops**

I. INTRODUCTION

The various analog programmable circuits, such as amplifiers, oscillators and filters [1-4], require a high performance electronically tunable floating and grounded resistors. The grounded resistances rarely use, however, its generally sufficient for the programmable amplifier application. On the other hand, the tunable floating resistances most required in many other circuits, for example, controlled oscillator [2-4]. These electronically tunable resistances in MOS technologies have recently been proposed, but they are only able to operate at low frequencies [5-7]. Alternatively, the high frequency version, the bipolar implementation has also been described earlier [8-9], but their performance are quite limit. The class A operate with floating resistance [8] and the improved version, class AB [9], are all based on a translinear loop which only limit a small voltage dynamic range to the thermal voltage ($V_T \approx 26mV$ at room temperature) to meet the linear operation of resistance. This paper proposed the enhanced dynamic range of such circuit by cascading the translinear loops. The next section mentions the analytic detail of tunable grounded and floating resistance. Subsequently, the SPICE simulation and results are shown.

II. THEORY

Fig.1 shows the proposed circuit topology that gives a extended dynamic range electronic tunable resistance between nodes V_{in} and V_o. Each transistor loops consists of 4 transistors and dc current sources of value I_o supply the bias currents for diode connected transistor of translinear loop circuit and therefore, bias all the other transistors in forward active mode. All top and bottom transistors form the current mirrors to force the current within each loop, $I_0^2 = I_1 I_2 = I_{11} I_{12} = ... = I_{i1} I_{i2} = ...I_{n1} I_{n2}$, when i[th] is a stage number of $n+1$ cascade stage. This based on an assuming the current gains β of all transistors much greater than unity. Then, the Kirchoff laws at node A gives

$$V_A = V_{in} + V_T \ln\frac{I_1}{I_S} = V_o + V_T \ln\frac{I_0}{I_S} \quad (1)$$

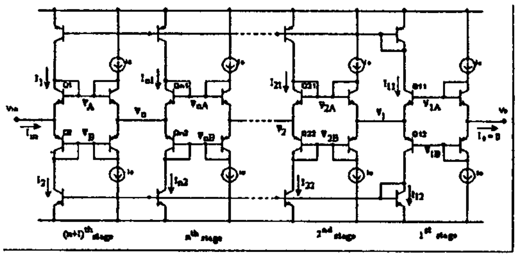


Fig.1 Schematic form of the dynamic range extended of tunable resistance

The diode current-voltage relation of transistor Q1 is

$$V_{in} = V_o - V_T \ln\frac{I_1}{I_0} \quad (2)$$

Consider the Qn1,..., Q21 and Q11 with same manner, the results are as follows,

$$V_n = V_{n-1} - V_T \ln\frac{I_{n1}}{I_0}$$

$$V_2 = V_1 - V_T \ln\frac{I_{21}}{I_0}$$

$$V_1 = V_0 - V_T \ln\frac{I_{11}}{I_0} \tag{3}$$

The upper current mirror force $I_1 = I_{n1} \ldots = I_{21} = I_{11}$, therefore

$$V_{in} = V_0 - (n+1)V_T \ln\frac{I_1}{I_0} \tag{4}$$

The alternate form of such equation is

$$I_1 = I_0 e^{\frac{(V_{in}-V_0)}{(n+1)V_T}} \tag{5}$$

The lower part of such circuit can also be expressed as

$$I_2 = I_0 e^{\frac{(V_{in}-V_0)}{(n+1)V_T}} \tag{6}$$

Finally, the current at input terminal I_{in} equal $I_2 - I_1$, so

$$I_{in} = 2I_0 \sinh\left(\frac{V_{in}-V_0}{(n+1)V_T}\right) \tag{7}$$

Assuming $V_{in} - V_o << (n+1)V_T$, it gives the following approximate by expression for the I-V relation and the equivalent resistance between two terminals V_{in} and V_o:

$$I_{in} \approx 2I_0\left(\frac{V_{in}-V_0}{(n+1)V_T}\right) \tag{8}$$

$$R_{eq} \approx \frac{(n+1)V_T}{2I_0} \tag{9}$$

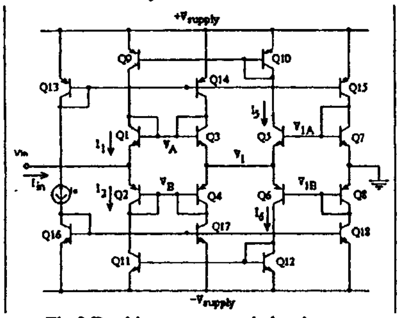


Fig.2 Double-stage grounded resistance

when, V_T = 26 mV at 300K is the thermal voltage. This indicates that the circuits equivalent to the resistance whose value can be tuned by the external bias current I_o. Compare with the previous proposed ground and floating resistance circuit that the voltage dynamic range only limit by $V_{in} - V_o << V_T$, the new circuit enhance (n+1) time wider dynamic range with n+1 cascade translinear loops. However, the resistance also larger than the single translinear loops resistance circuit.

Fig.2 shows the grounded resistance by connecting the V_o to ground. This circuit composes with two cascade translinear loops which result $2V_T$ dynamic range. The floating resistance equivalent circuit can be easily obtained by the back-to-back configuration of two grounded resistance circuits as shown in Fig.3.

Similarly with the grounded resistance, the Kirchoff laws at the two terminals give

$$I_A = I_{10} - I_9 \text{ and } I_B = I_2 - I_1 \tag{10}$$

and the mixed translinear loops,

$$I_0^2 = I_1 I_2 = I_5 I_6 = I_9 I_{10} = I_{13} I_{14} \tag{11}$$

The current mirrors (Q_{17}-Q_{18}, Q_{19}-Q_{20}, Q_{21}-Q_{22} and Q_{23}-Q_{24}), then force,

$$I_1 = I_5, I_2 = I_6 \text{ and } I_9 = I_{13}, I_{10} = I_{14} \tag{12}$$

Finally,

$$I_A = -I_B = I_0 \sinh\left(\frac{V_A - V_B}{2V_T}\right) \tag{13}$$

Assuming $|V_A - V_B| << 2V_T$, therefore, the 2-stage back-to-back floating resistance can be approximated as:

$$R_{eq} \approx \frac{2V_T}{I_0} \tag{14}$$

The generic form of n-stage back-to-back equivalent resistance is

$$R_{eq} \approx \frac{nV_T}{I_0} \tag{15}$$

when $|V_A - V_B| << nV_T$, that means the voltage dynamic range can be extended n-time of thermal voltage (V_T)

III. SIMULATION AND RESULTS

The PSPICE simulation of the single, double and tripple-stage of mixed-translinear loops (MTLs) electrically tunable grounded resistance has been carried out and the characteristies of these circuit is shown in fig.4. The simulation performed under the +/- 5V supply voltage and the biased constant current (I_o) = 20μA with the INTERSIL Corp., CA3096(NPN) and CA3083(PNP) high frequency transistors arrays SPICE model [10]. Refer the resistance value of the n+1 MTLs in equation 9, the resistance value of simulated circuit can be easily found and equal to 650, 1300 and 1950Ω, respectively. The y-axis scale change to compare the expanding of the voltage dynamics range when the x-axis is hold. The enhanced voltage dynamic range also increases from 26mV to 52mV and 78mV for n = 2 and n=3, respectively.

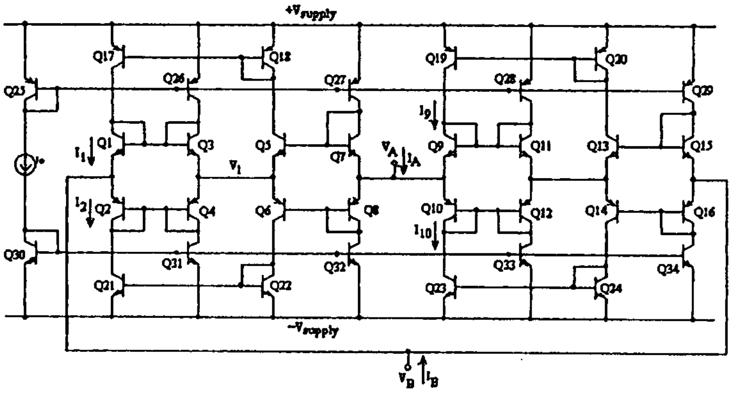


Fig.3 Enhanced dynamic range floating resistance circuit

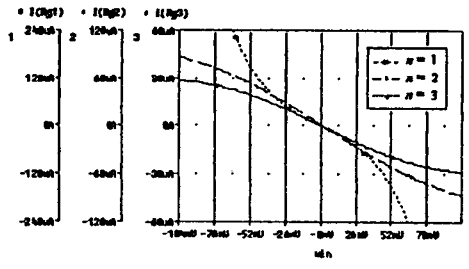


Fig.4 Characteristic of single, double and tripple MTLs grounded resistance (n = 1, 2 and 3, respectively)

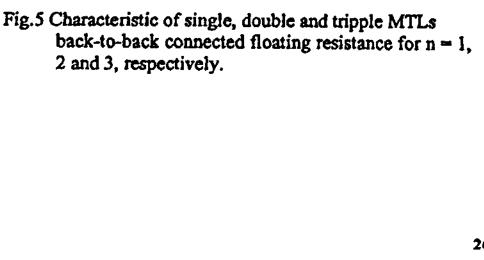


Fig.5 Characteristic of single, double and tripple MTLs back-to-back connected floating resistance for n = 1, 2 and 3, respectively.

Fig.5 shows the simulation result of the floating resistance circuits (n = 1, 2 and 3). The resistance of these circuits, based-on eq.15), are 1.3, 2.6 and 3.9 $k\Omega$, respectively.

Fig.6 shows the electrical resistance tuning by varying the biasing current (I_o) from 10μA to 40 μA with 10μA step size. The 1-stage MLTs ground and floating resistance are previous paper design [8-9] and when compared with the new design, voltage dynamic range extended grounded/floating resistance. The frequency respond also compared with as shown in fig.7 and reveal the conservation of the high frequency operating capability as state in previous literature [9].

IV. CONCLUSION

A new bipolar implementation for a extended voltage range floating controlled resistance operating in class AB has been described. Its value is adjustable varying an external dc bias current. The circuit exhibits high values for its -3 dB bandwidth and can therefore it can be used for high-speed application.

REFERENCES

[1] K. M. Al-Ruwaihi, "A floating voltage-controlled resistor and its application to active RC filter," *Int. J. Electron.*, vol.82, no.5, pp. 483-498, 1997.

[2] R. Senani and V.K. Singh, " Comment: synthesis of canonic signle-resistance-controlled-oscillator using a single current-feedback-amplifier," *Proc. Inst. Elect. Eng.*, vol. 143, no.1, pp.71-72, 1996.

[3] S. Celma, P.A. Martinez, and A.A. Carlosena, "Approach to the synthesis of canonic RC-active oscillator Using

CCII," *Proc. Inst. Elect.Eng.*, vol. 141, no.6, pp.493-497, 1994.

[4] H. Barthelemy and A. Fabre, "20-90 MHz current-controlled sinusidal oscillator," in *Proc. 22nd European Solid-State Circuits Conf.*, Neuchatel, Switzerland, Sept. 17-19, 1996, pp. 56-59.

[5] H.O. Elwan, S.A. Mahmoud, and A.M. Soliman, " CMOS voltage controlled floating resistor," *Int. J. Eletron.*, vol.81, no.5, pp.571-476, 1996.

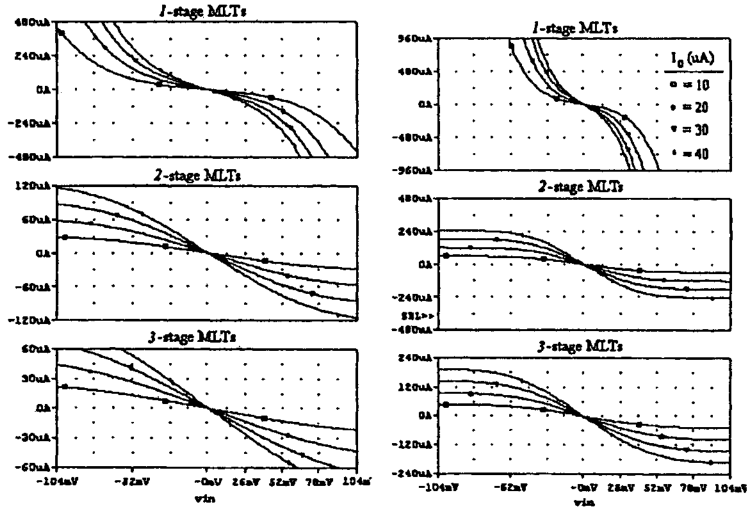
[6] G. Wilson and P.K. Chan, "Floating CMOS reistor," *Electron, Lett.*, vol. 29, no.3, pp. 306-307, 1993.

[7] R. Senani, "Realization of linear voltage-controlled resistance in floating form," *Electron. Lett.*, vol.30, no.23, pp. 1909-1910,1994.

[8] A. Fabre and H. Barthelemy, " Design and application of a new floating controlled resistance," in *Proc. 1997 European Conf. Circuit Theory Design*, Budapest, Hungary, Aug. 30-Sept.3 1997, pp.35-38.

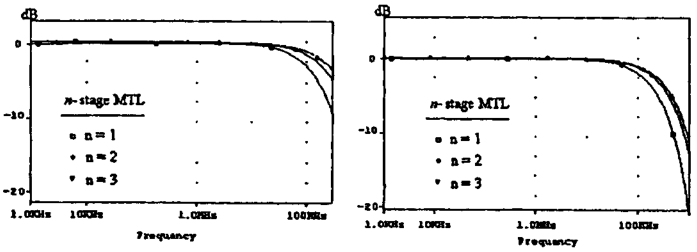
[9] H.Barthelemy and A.Fabre, "A New floating Controlled Resistance Operating in Class AB," *IEEE trans. Circuit and Systems*, vol.47, no.1, Jan. 2000.

[10] Intersil, *CA3096 and CA3083 Transistor Array SPICE Model*, ref.no. MM9710, July 1997.



(a) (b)

Fig.6 I -V characteristic (a) ground resistance (b) floating resistance



(a) (b)

Fig.7 Frequency respond (a) ground resistance (b) floating resistance

ประวัติผู้เขียน

นายอติพร บิณฑวิหค เกิดเมื่อวันที่ 28 มกราคม พ.ศ.2524 สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม จากภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2547 และเข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมโทรคมนาคม ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2547 ปัจจุบันทำงานงานอยู่ในบริษัท โทเทิ่ล แอ็คแซ็ส คอมมูนิเคชั่น จำกัด (มหาชน) ในตำแหน่งนักวิเคราะห์ระบบความปลอดภัยอาวุโส