

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรกรองความถี่รูปแบบกระแสโดยใช้อุปกรณ์แอกทีฟจำนวนน้อย
เพียงอย่างเดียวด้วยหลักการของอินทิเกรเตอร์แบบสูญเสียและไม่สูญเสีย

Low Active Component only Current-Mode Universal Filter

Based on Lossy and Lossless Integrators



T105101



เลขหมู่.....
เลขทะเบียน.....105101
วัน.เดือน.ปี.....1.6.พ.ศ. 2552

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ 2552

KMITL-2009-EN-M-010-101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Low Active Component only Current-Mode Universal Filter
Based on Lossy and Lossless Integrators**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2009
KMUTL-2009-EN-M-010-101**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2009

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรกรองความถี่รูปแบบกระแสโดยใช้อุปกรณ์แอคทีฟจำนวนน้อยเพียงอย่างเดียวด้วย
หลักการของอินทิเกรเตอร์แบบสูญเสีย และไม่สูญเสีย

Thesis Title Low Active Component only Current-Mode Universal Filter Based on Lossy and
Lossless Integrators

นักศึกษา นางสาวพรพิศ ฉายแสง

รหัสประจำตัว 49060951

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ที่ปรึกษาวิทยานิพนธ์ ผศ.ดร.พิพัฒน์ พรหมมี

หมายเลขวิทยานิพนธ์ KMITL-2009-EN-M-010-101

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ดร.มนตรี	ค้ำเงิน	
ดร.ศิริภพ	คู่ประกาย	
ดร.จิระศักดิ์	ชาญวุฒิชรรม	
ดร.ดร.กอบชัย	เดชหาญ	
ผศ.ดร.พิพัฒน์	พรหมมี	

วัน / เดือน / ปี ที่สอบ วันพุธที่ 24 มิถุนายน พ.ศ. 2552 เวลา 09.00 - 11.00 น.

สถานที่สอบ ณ อาคาร A ชั้น 3 ห้องประชุม 1

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร.กอบชัย เดชหาญ)

คณบดี คณะวิศวกรรมศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
วันที่ 24 มิถุนายน พ.ศ. 2552

หัวข้อวิทยานิพนธ์	วงจรรองความถี่รูปแบบกระแสโดยใช้อุปกรณ์แอกทีฟจำนวนน้อยเพียงอย่างเดียวด้วยหลักการของอินทิเกรเตอร์แบบสูญเสียบและไม่สูญเสียบ
นักศึกษา	นางสาวพรพิมล ฉายแสง
รหัสนักศึกษา	49060951
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2552
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร. พิพัฒน์ พรหมมี

บทคัดย่อ

วิทยานิพนธ์นี้ได้นำเสนอ วงจรรองความถี่หลายหน้าที่รูปแบบกระแส โดยหลักการของสมการไบควอดเรตริก สังเคราะห์ด้วยอินทิเกรเตอร์ชนิดไม่มีการสูญเสียบ และ มีการสูญเสียบอย่างละ 1 ตัว ซึ่งการสังเคราะห์วงจรจากหลักการข้างต้น จะใช้อุปกรณ์น้อยที่สุดและ เป็นอุปกรณ์แอกทีฟเท่านั้น วงจรที่นำเสนอสามารถทำหน้าที่เป็นตัวกรองความถี่ต่ำผ่าน ตัวกรองความถี่สูงผ่าน ตัวกรองความถี่ที่ต้องการผ่าน และ ตัวกรองความถี่ที่ต้องการออก อุปกรณ์แอกทีฟที่ใช้ในวงจรรองที่นำเสนอสร้างขึ้นด้วยเทคโนโลยีซีมอส อาทิ วงจรซีมอสโอทีเอหลายเอาต์พุต (CMOS Multiple-Output OTA: MO-OTA) และ ซีมอสออปแอมป์ (Opamp) วงจรที่นำเสนอสามารถปรับค่าความถี่ตอบสนอง (ω_p) ได้โดยวิธีอิเล็กทรอนิกส์ โดยการปรับค่าความนำของ OTA หรือ แรงดันไฟเลี้ยงของตัวต้านทานอิเล็กทรอนิกส์ โดยยืนยันคุณสมบัติของวงจรถ้าได้เป็นอย่างดีด้วยโปรแกรม PSPICE

Thesis Title	Low Active Component only Current-Mode Universal Filter Based on Lossy and Lossless Integrators	
Student	Miss Phornphimon Chaysaeng	
Student ID.	49060951	
Degree	Master of Engineering	
Program	Telecommunication Engineering	
Year	2009	
Thesis Advisor	Asst.Prof. Dr. Pipat	Prommee

Abstract

An universal current-mode active-only filter using the biquadratic transfer function is proposed. The proposed circuit is realized by a lossy and a lossless integrator with minimize active component count without external passive elements. The different kinds of filter functions as low-pass, high-pass, band-pass and band-reject responses can be obtained without changing circuit topology. The proposed circuit implementation is realized by using MOS transistors, CMOS MO-OTAs, and CMOS OPAMPs. The parameter ω_p can be electronically tuned through adjusting the transconductance gains of the OTA or electronic resistors power supply. The simulation results are given by PSPICE.

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
สารบัญ.....	III
สารบัญรูป.....	VI
สารบัญตาราง.....	IX

บทที่ 1 บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย.....	1
1.4 ขอบเขตการวิจัยและขั้นตอนการศึกษา.....	2

บทที่ 2 ทฤษฎีวงจรกรองความถี่

2.1 พื้นฐานของวงจรกรองความถี่.....	3
2.1.1 วงจรกรองความถี่ต่ำ.....	3
2.2.2 วงจรกรองความถี่สูงผ่าน.....	3
2.1.3 วงจรกรองแถบความถี่.....	4
2.1.4 วงจรกรองก้ำจืดแถบ.....	4
2.2 สมการส่งผ่านของวงจรกรอง.....	5
2.3 วงจรกรองความถี่หลายหน้าที่ (Universal Filter).....	8
2.4 ค่าความไว (sensitivity).....	14

บทที่ 3 เทคโนโลยีของซิมอสและทฤษฎีของมอสเฟต

3.1 เทคโนโลยีของมอส.....	17
3.1. 1 โครงสร้างของมอสเฟต.....	18
3.1.2 ทฤษฎีการทำงานของมอสเฟต.....	20
3.1.3 สัมพัทธ์ของมอสเฟต.....	25
3.1.4 ชนิดของมอสเฟต.....	26
3.2 ทฤษฎีการทำงานของโอทีเอ.....	28
3.2.1 หลักการทำงานของโอทีเอเบื้องต้น.....	28
3.2.2 วงจรพื้นฐานของโอทีเอ.....	30

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

3.2.2.1	โครงสร้างและหลักการทำงานของวงจรถ้าอนกระแส.....	30
3.2.2.2	โครงสร้างและหลักการทำงานของวงจรถยายความต่าง.....	31
3.2.2.3	วงจรถิปแอมป์ในกรณีสัญญาณเข้ามีระดับสูง.....	31
3.2.3	ตัวอย่างวงจรถยายความนำหลายเอาต์พุตด้วยซีมอส.....	33
3.3	ออปแอมป์ (OPERATIONAL AMPLIFIER).....	34
3.3.1	คุณสมบัติของออปแอมป์เชิงอุดมคติ (Ideal OP- AMP).....	35
3.3.2	อัตราขยายลูปเปิดและเบนค้วัดไม่เป็นอนันต์.....	36
3.4	วงจรถยายแรงดัน.....	38
บทที่ 4 การออกแบบวงจรถองความถี่หลายหน้าโดยใช้อุปกรณ์แอกทีฟจำนวนน้อย		
4.1	ทฤษฎีและหลักการ.....	41
4.1.1	วงจรถยายแรงดัน (Voltage-Gain Circuit).....	42
4.1.2	วงจรถอินทิเกรเตอร์แบบ ไม่มีการสูญเสีย (Lossless Integrator).....	42
4.1.3	วงจรถอินทิเกรเตอร์แบบมีการสูญเสีย (Lossy Integrator).....	43
4.2	วงจรถที่ได้จากการออกแบบ.....	44
4.3	การวิเคราะห์เชิงไม่เป็นอุดมคติ.....	45
4.4	การปรับค่าคุณภาพ.....	47
4.5	ค่าความไวของวงจรถ (Sensitivity).....	47
4.6	เปรียบเทียบจำนวนอุปกรณ์.....	48
4.6.1	การลดจำนวนอุปกรณ์ ในวงจรถให้เหลือน้อยที่สุด.....	49
4.6.2	เปรียบเทียบจำนวนอุปกรณ์ที่ใช้กับงานวิจัยที่ผ่านมา.....	50
บทที่ 5 ผลการทำงานของวงจรถ		
5.1	ผลการจำลองการทำงานของวงจรถองความถี่หลายหน้าที่.....	53
5.2	ผลการจำลองการทำงานเมื่อทำการเปลี่ยน OTA.....	56
5.3	ผลที่ได้จากการเลียนแบบการทำงานเมื่อเปลี่ยนความต้านทานอิเล็กทรอนิกส์.....	58
5.4	ผลที่ได้จากการเลียนแบบการทำงานเมื่อเปลี่ยน g_m	59
5.5	ผลที่ได้จากการเลียนแบบการทำงานของวงจรถที่เกี่ยวข้อง.....	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 6 สรุปผลการวิจัยและวิจารณ์.....	62
บรรณานุกรม.....	64
ภาคผนวก โมเดลค่าพารามิเตอร์ของมอสเฟต และโอทีเอ ที่ใช้ในโปรแกรมPSPICE.....	65
โมเดล มอสเฟต.....	66
โมเดล OTAในอุดมคติ.....	66
โมเดล MacromodelI3080OTA.....	67
บทความที่ได้รับการตีพิมพ์.....	68



สารบัญรูป

หน้า

รูปที่ 2.1 การตอบสนอง ทางขนาดเชิงความถี่ของวงจรในทางอุดมคติ	3
รูปที่ 2.2 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่สูงผ่านในทางอุดมคติ.....	4
รูปที่ 2.3 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ.....	4
รูปที่ 2.4 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองก้ำจัดแถบความถี่ในทางอุดมคติ....	5
รูปที่ 2.5 โครงข่ายวงจรสองพอร์ต มีอินพุตและเอาท์พุตเป็นแบบลอยตัว.....	5
รูปที่ 2.6 ค่าโพลและซีโรว์บน s-plane ของวงจรกรองผ่านความถี่สูงอันดับสอง.....	9
รูปที่ 2.7 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่สูงอันดับสอง.....	9
รูปที่ 2.8 ค่าโพลและซีโรว์บน s-plane ของวงจรกรองผ่านความถี่ต่ำอันดับสอง.....	10
รูปที่ 2.9 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสอง.....	10
รูปที่ 2.10 ค่าโพลและซีโรว์บน s-plane ของวงจรกรองผ่านแถบความถี่อันดับสอง.....	11
รูปที่ 2.11 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่อันดับสอง.....	11
รูปที่ 2.12 ค่าโพลและซีโรว์บน s-plane ของวงจรกรองก้ำจัดแถบความถี่อันดับสอง.....	12
รูปที่ 2.13 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองก้ำจัดแถบความถี่อันดับสอง.....	12
รูปที่ 2.14 ค่าโพลและซีโรว์บน s-plane ของวงจรกรองผ่านทุกความถี่อันดับสอง.....	13
รูปที่ 2.15 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง.....	13
รูปที่ 2.17 รูปวงจรซึ่งตัวต้านทานหนึ่งถูกแยกออกมาเพื่อศึกษา.....	15
รูปที่ 3.1 แผนผังของเทคโนโลยีวงจรรวม.....	17
รูปที่ 3.2 โครงสร้างมอส (Metal Oxide Semiconductor : MOS).....	18
รูปที่ 3.3 ความสัมพันธ์ระหว่างค่าความจุ C กับแรงดัน V.....	19
รูปที่ 3.4 โครงสร้างของมอสเฟท.....	20
รูปที่ 3.5 มอสเฟทในกรณีที่อิ่มตัว (Saturation : Pinch-off).....	23
รูปที่ 3.6 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ขากท.....	23
รูปที่ 3.7 ความสัมพันธ์ของกระแสเดรนและแรงดันขาคเรนกับขอส.....	24
รูปที่ 3.8 กราฟแสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS}	27
รูปที่ 3.9 สัญลักษณ์และวงจรสมมูลของโอทีเอ.....	28
รูปที่ 3.10 ผลตอบสนองทางความถี่ของโอทีเอ.....	29
รูปที่ 3.11 วงจรสะท้อนกระแสอย่างง่ายที่สร้างจาก MOSFET.....	30
รูปที่ 3.12 วงจรจริงเฟอ์เรนเซียล.....	31
รูปที่ 3.13 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับผลต่างของกระแส.....	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 3.14 วงจรภายในของตัวขยายสัญญาณซีมอสเอ็ม ไอโอทีเอ (CMOS MOOTA).....	34
รูปที่ 3.15 วงจรสมมูลทางไฟฟ้าของออปแอมป์ในทางอุดมคติ.....	35
รูปที่ 3.16 อัตราขยายลูปเปิดของออปแอมป์ทั่วไปที่มีการชดเชยภายใน.....	37
รูปที่ 3.17 วงจรขยายแรงดันและวงจรความต้านทานอินพุทไดเฟอเรนเชียล.....	39
รูปที่ 4.1 Block Diagram การสังเคราะห์จากสมการตัวกรองความถี่ต่ำผ่าน.....	41
รูปที่ 4.2 วงจรขยายแรงดัน [10]	42
รูปที่ 4.3 ออปแอมป์และการตอบสนองทางความถี่ลูปเปิด.....	43
รูปที่ 4.4 วงจรอินทิเกรเตอร์ชนิดมีการสูญเสีย (Lossy Integrator).....	43
รูปที่ 4.5 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส.....	44
รูปที่ 4.6 วงจร CMOS OPAMP.....	48
รูปที่ 4.7 วงจร CMOS MO-OTA.....	49
รูปที่ 4.8 วงจรความต้านทานอินพุทไดเฟอเรนเชียล.....	49
รูปที่ 4.9 วงจรในเรื่อง Universal three input and one output current-mode filter without external passive elements [7]	50
รูปที่ 4.10 วงจรในเรื่อง Current-mode biquad without passive elements [5]	51
รูปที่ 5.1 วงจร CMOS OPAMP.....	52
รูปที่ 5.2 วงจร CMOS MO-OTA.....	53
รูปที่ 5.3 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่ต่ำผ่าน.....	54
รูปที่ 5.4 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่สูงผ่าน.....	54
รูปที่ 5.5 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองแถบความถี่ผ่าน.....	55
รูปที่ 5.6 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองก้ำจืดแถบความถี่ผ่าน.....	55
รูปที่ 5.7 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่ผ่านทั้งหมด.....	56
รูปที่ 5.8 คุณสมบัติของตัวกรองความถี่โดยใช้ CMOS OTA.....	56
รูปที่ 5.9 คุณสมบัติของตัวกรองความถี่โดยใช้ OTA ในอุดมคติ.....	57
รูปที่ 5.10 คุณสมบัติของตัวกรองความถี่โดยใช้ MacroModel 3080OTA.....	57
รูปที่ 5.11 คุณสมบัติของตัวกรองความถี่(CMOS OTA) เมื่อ $V_{DDR} = 5\text{volts}$	58
รูปที่ 5.12 คุณสมบัติของตัวกรองความถี่ CMOS OTA $V_{DDR} = 1\text{volts}$	58
รูปที่ 5.13 คุณสมบัติของตัวกรองความถี่ เมื่อค่า $I_B = 1\mu A$	59
รูปที่ 5.14 คุณสมบัติของตัวกรองความถี่ เมื่อค่า $I_B = 200\mu A$	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 5.12 อัตราการขยายรูปเปิดเชิงความถี่ (Open Loop gain-bandwidth).....	60
รูปที่ 5.13 ค่าความต้านทานอิเล็กทรอนิกส์ เมื่อ V_{DDR} มีค่าเปลี่ยนไป.....	61



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 3.1 สัญลักษณ์ของมอสเฟตชนิดต่างๆ.....	26
ตารางที่ 4.1 ค่าความไวตัวแปรแอกทีฟในวงจร.....	48
ตารางที่ 4.2 เปรียบเทียบจำนวนCMOS ที่ใช้กับ R_{eq} แต่ละแบบ.....	50
ตารางที่ 4.3 เปรียบเทียบจำนวนอุปกรณ์ กับวงจรวจรตัวกรอง อื่นๆ.....	51
ตารางที่ 5.1 ค่า Aspect Ratio ของทรานซิสเตอร์ใน CMOS OPAMP.....	52
ตารางที่ 5.2 ค่า Aspect Ratio ของทรานซิสเตอร์ใน CMOS OTA	53



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองสัญญาณหรือวงจรกรองความถี่เป็นวงจรพื้นฐานที่สำคัญที่ใช้การออกแบบวงจร โทรคมนาคม ระบบเครื่องมือวัด และวงจรรีเลย์ทรอนิกส์ต่างๆมากมาย ซึ่งวงจรเหล่านี้มักได้รับการคิดค้นและพัฒนาวงจรใหม่ๆอย่างต่อเนื่อง ดังเช่นวงจรกรองสัญญาณหลายหน้าที่ ซึ่งเป็นวงจรกรองความถี่แบบหนึ่งที่สามารถทำหน้าที่เป็นวงจรกรองความถี่แบบต่างๆ ได้หลายชนิดในวงจรเดียว ได้รับความสนใจอย่างกว้างขวาง และได้มีการนำเสนอมาแล้วหลายบทความ หลักการพื้นฐานของวงจรกรองกรองสัญญาณหลายหน้าที่มีหลายหลักการ แต่ที่นิยมใช้กันอยู่ก็คือหลักการใช้วงจรอินทิเกรเตอร์ เพื่อกำเนิดวงจรที่มีสมการส่งผ่านชนิดไปควอดที่จะนำไปสู่สมการส่งผ่านของวงจรกรองชนิดต่างๆหลายชนิด

ในปัจจุบันการออกแบบสังเคราะห์วงจรให้ความสำคัญ ในการออกแบบวงจรที่ทำงานใน โหมดกระแสรวมมากขึ้น เนื่องจากมีคุณสมบัติที่เด่นกว่าการทำงานในโหมดแรงดัน หลายประการเช่น มีแบนด์วิดท์กว้าง ให้ผลตอบสนองความถี่สูง ใช้แรงดันไฟเลี้ยงต่ำ และยังสามารถออกแบบวงจรได้ง่ายโดยใช้อุปกรณ์จำนวนน้อย อันเป็นผลให้กำลังไฟฟ้าสูญเสียในวงจรมีน้อยเหมาะสำหรับนำมาสร้าง วงจรรวมด้วยเหตุผลดังกล่าวเป็นปัจจัยสำคัญที่ทำให้เกิดการพัฒนางจรแบบต่างๆที่ทำงานในโหมดกระแสรวมมีนักวิจัยได้ให้ความสนใจออกแบบวงจรดังกล่าว โดยใช้อุปกรณ์แอคทีฟที่มีสมรรถนะสูงหลายชนิดเช่น OTA วงจรออปแอมป์ วงจรCDBA และวงจรสายพานกระแสรวมขึ้นตามลำดับ

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้ทำการศึกษาเกี่ยวกับวงจรกรองความถี่หลายหน้าที่ (Universal filter) เพื่อที่จะต้องการนำเสนอวงจรกรองความถี่หลายหน้าที่ ที่ให้ผลตอบสนองทางความถี่ครบทั้ง 5 ชนิด สร้างจากอุปกรณ์แอคทีฟทั้งหมดเท่านั้น และใช้อุปกรณ์ ภายในวงจรให้น้อยที่สุด โดยที่วงจรมันสามารถที่จะปรับค่าคุณภาพ และค่าความถี่ตอบสนองได้ในทางอิเล็กทรอนิกส์ และทำงานในโหมดกระแส เพื่อลดข้อจำกัดในเรื่อง เอาท์พุท และง่ายต่อการประมวลผล

1.3 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย

ได้มีการนำเสนอบทความเกี่ยวกับการนำ ออปแอมป์ และ OTA มาสร้างเป็น วงจรกรองความถี่หลายหน้าที่หลายบทความ ด้วยกัน ทั้งรูปแบบกระแส [5-7] และ รูปแบบแรงดัน [8-9] ซึ่งมีประสิทธิภาพที่ดีในระดับหนึ่ง และ เหมาะสมในการสร้างเป็นวงจรรวมด้วยกันทั้งสิ้น แต่อย่างไรก็ดี ยังใช้จำนวนอุปกรณ์แอคทีฟจำนวนมาก เมื่อพิจารณาวงจรกรองความถี่รูปแบบกระแส ที่เคยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำเสนอไว้ [5-6] ใช้ออฟแอมป์ 2 ตัว และ OTA 3 ตัว จะพบว่า การปรับค่าความถี่ตอบสนองจะปรับที่ OTA ตัวเดียวซึ่งจะอยู่ในรูปของรากที่สอง เป็นผลให้การปรับค่าความถี่ไม่เป็นเชิงเส้น ซึ่งไม่สะดวกในทางปฏิบัติ ส่วนอีกวงจรหนึ่ง [7] ถึงแม้ว่าการปรับค่าความถี่ตอบสนองจะเป็นเชิงเส้น แต่ก็ใช้ออฟแอมป์ 2 ตัว และ OTA ถึง 5 ตัวเลยทีเดียว โดยที่หลักการที่นำเสนอในวิทยานิพนธ์นี้จะใช้ ออฟแอมป์ 2 ตัว และ OTA 2 ตัว และ ความต้านทานอิเล็กทรอนิกส์ 2 ตัว ซึ่งทำให้สามารถลดจำนวนทรานซิสเตอร์รวมไปได้มากเลยทีเดียว อีกทั้งยังสามารถปรับค่าความถี่ตอบสนองจะเป็นเชิงเส้นด้วยวิธีทางอิเล็กทรอนิกส์

1.4 ขอบเขตการวิจัยและขั้นตอนการศึกษา

วิทยานิพนธ์นี้ เป็นการนำเสนอหลักการออกแบบวงจรกรองสัญญาณหลายหน้าที่โหมด กระแส วงจรสร้างจากอุปกรณ์แอกทีฟ เพียงอย่างเดียว วงจรสามารถเป็นวงจรกรองความถี่ได้ 5 ชนิดมาตรฐาน โดยได้นำหลักการของสมการส่งผ่าน แบบไบควอดเรติก นำมาสังเคราะห์ เป็นวงจรกรองความถี่ และสร้างเป็นวงจรกรองความถี่หลายหน้าที่ โดยใช้หลักการของอินทิเกรเตอร์ แบบสูญเสียน้ำและอินทิเกรเตอร์ไม่สูญเสียน้ำ อุปกรณ์แอกทีฟ ที่นำมาใช้นั้นสร้างมาจาก CMOS ได้แก่ วงจรซีมอส OTAหลายเอาต์พุต และวงจรซีมอสออฟแอมป์ อีกทั้งตัวต้านทานในวงจรก็ใช้ตัวต้านทานอิเล็กทรอนิกส์ ที่สร้างจากซีมอสเช่นกัน การปรับค่าคุณภาพและความถี่ตอบสนองก็สามารถที่จะปรับได้อย่างเป็นเชิงเส้นด้วยวิธีทางอิเล็กทรอนิกส์

เนื้อหาภายในวิทยานิพนธ์แบ่งออกเป็น 6 บท โดยบทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย ขอบเขตและขั้นตอนการวิจัย บทที่ 2 จะกล่าวถึง ทฤษฎีพื้นฐานของวงจรกรองความถี่ เริ่มจากวงจรกรองความถี่คืออะไร มีกี่ชนิดอะไรบ้าง แต่ละชนิดให้ผลตอบสนองทางความถี่เป็นอย่างไร จากนั้นกล่าวถึงสมการส่งผ่าน ความหมายและคุณสมบัติบางประการ และหัวข้อสุดท้ายกล่าวถึงค่าความไว บทที่ 3 กล่าวถึง ทฤษฎีและหลักการทำงานของมอสทรานซิสเตอร์ ในบทที่ 4 จะกล่าวถึง การออกแบบวงจรกรองความถี่หลายหน้าที่ใช้ อุปกรณ์แอกทีฟจำนวนน้อย ซึ่งเป็นเนื้อหาหลักของวิทยานิพนธ์ฉบับนี้ เริ่มด้วยการสังเคราะห์วงจรขึ้นมาจาก สมการไบควอดเรติก และมีการนำเสนอ เปรียบเทียบจำนวนอุปกรณ์ที่ใช้กับงานวิจัยที่ผ่านมา บทที่ 5 ผลการทดลอง ซึ่งจะมีผลที่ได้จากการเลียนแบบ การทำงานโดยโปรแกรม PSPICE โดยมีการเปรียบเทียบผลที่ได้จาก OTA แบบต่างๆ และบทที่ 6 สรุปผลการวิจัย

บทที่ 2

ทฤษฎีวงจรรองความถี่

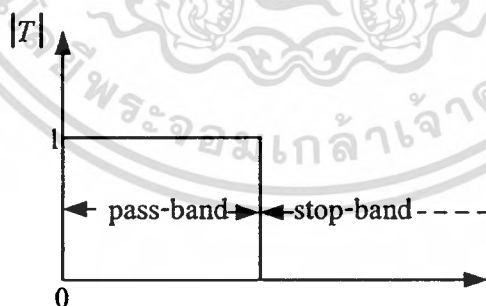
2.1 พื้นฐานของวงจรรองความถี่

วงจรรองความถี่ เป็นวงจรไฟฟ้าประเภทหนึ่ง ที่ตอบสนองต่อสัญญาณที่เข้ามาในลักษณะที่ขอมเฉพาะ สเปกตรัมของสัญญาณภายในช่วงที่กำหนด ผ่านวงจรไปได้หรืออาจมีการขยายก่อนในกรณีวงจรรองความถี่แบบแอกทีฟ และกันสเปกตรัมของสัญญาณนอกเหนือจากช่วงที่กำหนดไม่ให้ผ่านไปได้ โดยมีสมการส่งผ่านของวงจร $T(s)$ เป็นตัวกำหนดช่วงผ่านและช่วงหยุด ในช่วงผ่านเรามักเรียกสั้นๆว่า แถบผ่าน (pass-band) และในช่วงลดทอนเราเรียกว่า เรามักเรียกช่วงนี้ว่า แถบหยุด (stop-band)

ในทางอุดมคติแถบผ่านจะมี $|T(s)|=1$ ส่วนแถบหยุดจะมี $|T(s)|=0$ ด้วยรูปแบบของแถบผ่านและแถบหยุดนี้ จะมีวงจรรองความถี่พื้นฐานเกิดขึ้น 4 ชนิด ซึ่งมีรายละเอียดของวงจรรองความถี่แต่ละชนิดดังหัวข้อถัดไปต่อไปนี้

2.1.1 วงจรรองความถี่ต่ำผ่าน

วงจรรองความถี่ต่ำผ่าน (Low-pass filter: LPF) เป็นวงจรที่มีช่วงความถี่ตั้งแต่ $\omega=0$ ไปจนถึง $\omega=\omega_c$ เป็นแถบผ่าน และความถี่ตั้งแต่ ω_c ไปจนถึงอนันต์เป็นแถบหยุด โดยมี ω_c เป็นความถี่กัทออฟ (cutoff frequency) ของวงจร รูปการตอบสนอง ทางขนาดเชิงความถี่ของวงจรในทางอุดมคติแสดงดังรูปที่ 2.1



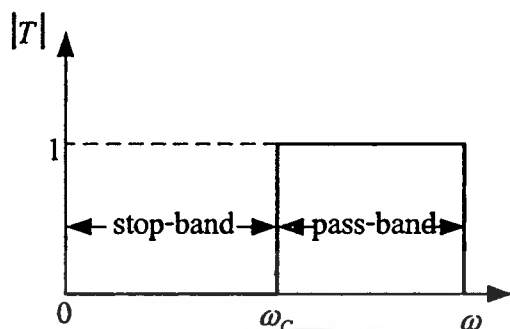
รูปที่ 2.1 การตอบสนอง ทางขนาดเชิงความถี่ของวงจรในทางอุดมคติ

2.2.2 วงจรรองความถี่สูงผ่าน

วงจรรองความถี่สูงผ่าน (High-pass filter: HPF) เป็นวงจรที่มีลักษณะการตอบสนองทางขนาดเชิงความถี่ ตรงข้ามกับวงจรรองความถี่ต่ำผ่าน คือ แถบหยุดของวงจรจะมีความถี่ตั้งแต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

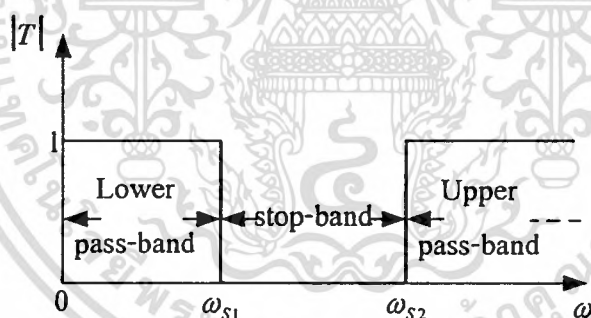
$\omega = 0$ ไปจนถึง $\omega = \omega_c$ ส่วนแถบผ่านนั้น ตั้งแต่ความถี่ ω_c ไปจนถึงอนันต์ รูปการตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่สูงผ่านในทางอุดมคติ แสดงดังรูป 2.2



รูปที่ 2.2 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่สูงผ่านในทางอุดมคติ

2.1.3 วงจรกรองแถบความถี่ผ่าน

วงจรกรองแถบความถี่ผ่าน (Band-pass filter: BPF) จะมีช่วงความถี่ ที่เป็นแถบผ่านตั้งแต่ ω_{p1} ถึง ω_{p2} ส่วนช่วงความถี่อื่น นอกเหนือจากนี้จะเป็นแถบหยุด รูปการตอบสนองทางขนาดเชิงความถี่ของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ แสดงดังรูป 2.3

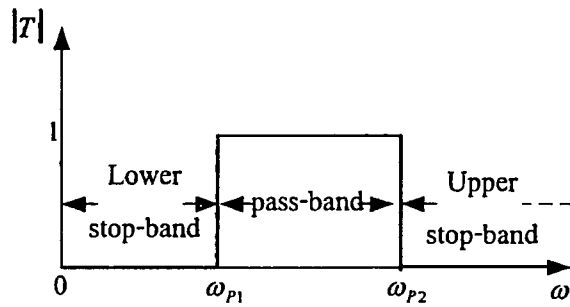


รูปที่ 2.3 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ

2.1.4 วงจรกรองกำจัดแถบความถี่

วงจรกรองกำจัดแถบความถี่ (Band-stop filter: BSF) เป็นวงจรที่มีลักษณะการตอบสนองทางขนาดเชิงความถี่ตรงกันข้ามกับวงจรกรองแถบความถี่ผ่าน คือ วงจรจะมีแถบหยุดตั้งแควความถี่ ω_{s1} ถึง ω_{s2} วงจรกรองกำจัดแถบความถี่ ที่มีแถบหยุด เฉพาะความถี่แคบๆ มีชื่อเรียกได้อีกชื่อคือ วงจรนอตช์ฟิลเตอร์ (Notch filter: NF) ซึ่งแสดงรูปการตอบสนองทางขนาดเชิงความถี่ของวงจรกรองกำจัดแถบความถี่ในทางอุดมคติ แสดงดังรูป 2.4

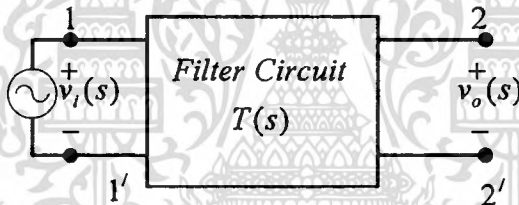
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองกำจัดแถบความถี่ในทางอุดมคติ

2.2 สมการส่งผ่านของวงจรกรองความถี่

ดังที่ได้กล่าวไปแล้ว สมการส่งผ่าน เป็นส่วนสำคัญที่เป็นตัวกำหนดว่า วงจรนั้นจะมีผลตอบสนองเป็นวงจรกรองชนิดใด ในหัวข้อนี้จะกล่าวถึง สมการส่งผ่านโดยละเอียด เริ่มจากพิจารณาวงจรกรองความถี่ดังแสดงในรูป 2.5



รูป 2.5 โครงข่ายวงจรสองพอร์ต มีอินพุตและเอาต์พุตเป็นแบบลอคตัว

ซึ่งมีแหล่งจ่ายแรงดัน $v_1(t)$ ต่ออยู่ที่ พอร์ต อินพุต 1-1' และมีผลตอบสนองที่พอร์ต เอาต์พุต 2-2' เป็นแรงดัน $v_2(t)$ ถ้าที่พอร์ตทั้งสองทำงานในสัญญาณไซน์ชวยอดคอส (sinusoidal) สถานะคงตัวแล้วสามารถจัดแสดงค่าแรงดันทั้งสองอยู่ในรูปสมการได้ดังนี้

$$v_1(t) = V_1 \cos(\omega t + \theta_1) \quad (2.1ก)$$

$$v_2(t) = V_2 \cos(\omega t + \theta_2) \quad (2.1ข)$$

หรือเขียนอยู่ในรูปเฟสเซอร์ได้ดังนี้

$$\bar{V}_1 = |\bar{V}_1| e^{j\theta_1} = V_1 \angle \theta_1 \quad (2.2ก)$$

$$\bar{V}_2 = |\bar{V}_2| e^{j\theta_2} = V_2 \angle \theta_2 \quad (2.2ข)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแปลงลาปลาซ (Laplace Transform) ของแรงดันเฟสเซอร์ \bar{V}_1 และ \bar{V}_2 จะได้

$$\bar{V}_1 = \bar{V}_1(s) \Big|_{s=j\omega} = |\bar{V}_1(j\omega)| e^{j\theta_1(\omega)} \quad (2.3ก)$$

$$\bar{V}_2 = \bar{V}_2(s) \Big|_{s=j\omega} = |\bar{V}_2(j\omega)| e^{j\theta_2(\omega)} \quad (2.3ข)$$

สังเกตว่า ทั้งขนาดและเฟสของแรงดันทั้งสองเป็นฟังก์ชันของความถี่เชิงมุม ω อัตราส่วนของแรงดันทั้งสอง ในสมการที่ (2.3ก) และ (2.3ข) สามารถนำมาใช้นิยามสมการส่งผ่านได้ดังนี้

$$\frac{\bar{V}_2}{\bar{V}_1} = T(s) = \frac{\text{output quantity}}{\text{input quantity}} \quad (2.4)$$

แทนสมการที่ (2.3ก) และ (2.3ข) ลงในสมการที่ (2.4) จะได้ผลลัพธ์ สมการส่งผ่าน คือ

$$T(s) = \frac{|\bar{V}_2(j\omega)| e^{j\theta_2(\omega)}}{|\bar{V}_1(j\omega)| e^{j\theta_1(\omega)}} = \frac{|\bar{V}_2(j\omega)|}{|\bar{V}_1(j\omega)|} e^{j[\theta_2(\omega) - \theta_1(\omega)]} = |T(j\omega)| e^{j\theta(\omega)} \quad (2.5)$$

ซึ่งหมายความว่าขนาดของสมการส่งผ่านคือ

$$|T(s)| = \frac{|\bar{V}_2(j\omega)|}{|\bar{V}_1(j\omega)|} \quad (2.6)$$

และมุมของสมการส่งผ่านคือ

$$\theta(\omega) = \theta_2(\omega) - \theta_1(\omega) \quad (2.7)$$

เมื่อจัดเรียงสมการที่ (2.6) ใหม่ ให้อยู่ในรูป

$$|\bar{V}_2| = |T(j\omega)| |\bar{V}_1| \quad (2.8)$$

ก็จะเห็นว่าสมการส่งผ่านของวงจรกรองความถี่ จะเป็นตัวกำหนดขนาดของสัญญาณอินพุต ที่ความถี่ใดๆ จะถูกลดทอนขนาด (Attenuated) หรือขยายขนาด (Magnified) เป็นจำนวนเท่าใด โดยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงที่สัญญาณอินพุตถูกลดทอนขนาดโดยทั่วไปมักเรียกกันว่า แถบหยุด (stop-band) และช่วงที่สัญญาณอินพุตถูกขยายขนาดนั้นเรียกกันว่า แถบผ่าน (pass-band) ในทำนองเดียวกันเมื่อ จัดเรียงสมการที่ (2.7) ใหม่ให้อยู่ในรูป

$$\theta_2(\omega) = \theta(\omega) + \theta_1(\omega) \quad (2.9)$$

จะเห็นว่ามุมเฟสของสมการส่งผ่าน จะเป็นตัวบอกระยะเลื่อนเฟสที่จะเกิดขึ้นกับสัญญาณอินพุตเมื่อถูกส่งผ่าน ไปยังเอาต์พุตของวงจรกรองความถี่

สมการส่งผ่านของวงจรกรองความถี่ $T(s)$ สามารถเขียนให้อยู่ในรูปของอัตราส่วน โพลีโนเมียล (polynomial) สองชุดได้ดังนี้

$$T(s) = \frac{a_M s^M + a_{M-1} s^{M-1} + \dots + a_0}{s^N + b_{N-1} s^{N-1} + \dots + b_0} \quad (2.10)$$

เลขยกกำลังสูงสุดของตัวส่วน (denominator) N คือ อันดับ (order) ของวงจรกรอง สำหรับวงจรกรองความถี่ที่มีเสถียรภาพ เลขยกกำลังสูงสุดของตัวเศษ (numerator) M จะต้องน้อยกว่าหรือเท่ากับตัวส่วน $M \leq N$ สัมประสิทธิ์ของตัวเศษและตัวส่วน a_0, a_1, \dots, a_M และ b_0, b_1, \dots, b_{N-1} นั้นจะเป็นจำนวนจริง โพลีโนเมียลในตัวเศษและตัวส่วนสามารถแยกตัวร่วม (factor) ออกจากกันได้ สมการส่งผ่าน $T(s)$ จึงสามารถแสดงอยู่ในอีกรูปหนึ่งได้คือ

$$T(s) = \frac{a_M (s - z_1)(s - z_2) \dots (s - z_M)}{(s - p_1)(s - p_2) \dots (s - p_N)} \quad (2.11)$$

โดยรากของของตัวเศษ z_1, z_2, \dots, z_M คือซีโร่ (zero) ของสมการส่งผ่านหรือทรานสมิซันซีโร่ (transmission zero) และรากของตัวส่วน p_1, p_2, \dots, p_N คือ โพล (pole) ของทรานเฟอร์ฟังก์ชัน หรือ เนเจอร์รัลโหมด (natural mode) ทรานสมิซันซีโร่และโพล สามารถเป็นจำนวนจริงหรือจำนวนเชิงซ้อนได้ โดยหากเป็นโพลจำนวนเชิงซ้อนหรือซีโร่คอมเพล็กซ์ก็เกิดขึ้นเป็น คู่คอนจูเกตเท่านั้น

2.3 วงจรกรองความถี่หลายหน้าที่ (Universal Filter)

วงจรกรองสัญญาณหลายหน้าที่ หรือวงจรกรองความถี่หลายหน้าที่ (universal filter) เป็นวงจรกรองที่มีรูปสมการ ของสมการส่งผ่านเป็นฟังก์ชันไบควอด (biquadratic function) หรือเรียกสั้นๆว่า ไบควอด ซึ่งมีรูปแบบมาตรฐานของสมการดังแสดงต่อไปนี้

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.12)$$

โดยในที่นี้ ω_0 คือ ค่าความถี่ของ โพล (pole frequency)
 a_0, a_1, a_2 คือ สัมประสิทธิ์ ของจำนวนเศษ
 Q คือ ค่าควอลิตี้แฟคเตอร์ของ โพล (pole quality factor)

ความถี่ ω_0 และค่า Q กำหนดตำแหน่งของ โพลตามสมการ

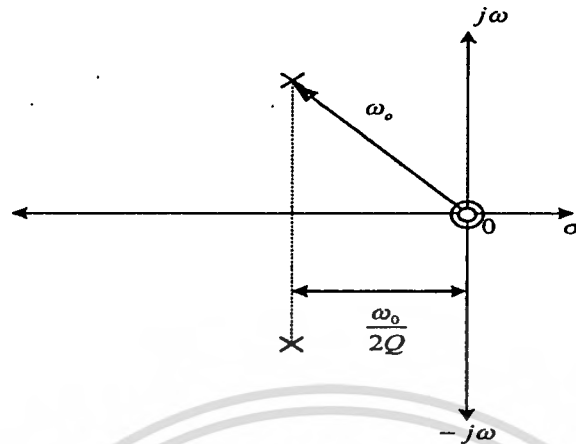
$$p_1, p_2 = -\frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - \left(\frac{1}{4Q^2}\right)} \quad (2.13)$$

สมการไบควอดราติกข้างต้นสามารถให้สมการเป็นวงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองแถบความถี่ผ่าน วงจรกรองกำจัดแถบความถี่ และวงจรกรองผ่านทุกชนิดได้สมการส่งผ่านเดียวกัน โดยการกำหนดจากสัมประสิทธิ์ของจำนวนเศษ ซึ่งเป็นตัวกำหนด ทรานสมิชันซีโร (transmission zero) ของวงจรกรองความถี่อันดับที่ 2 และดังนั้นจึงเป็นตัวกำหนดชนิดของสมการกรองความถี่

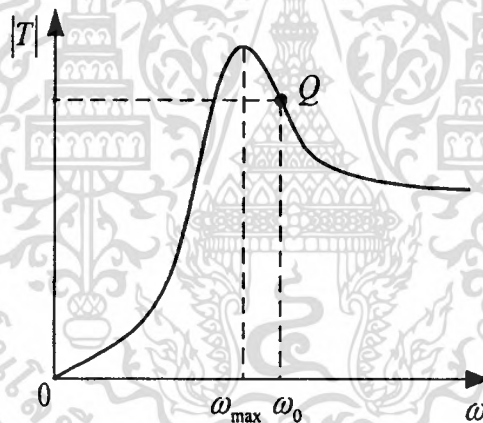
1. ในกรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ s (s -plane) ที่ $s=0$ ดังในรูปที่ 2.6 สมการ (2.12) จะให้สมการการถ่ายโอนของวงจรกรองผ่านความถี่สูงอันดับสอง โดยมีรูปแบบคือ

$$T(s) = \frac{a_2 s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.14)$$

a_2 คือ ค่าอัตราขยายความถี่สูง (high frequency gain) และ ω_0 คือ ค่าความถี่เรโซแนนซ์ (resonant frequency) กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.7



รูปที่ 2.6 ค่าโพลและซีโรบน s-plane ของวงจรกรองผ่านความถี่สูงอันดับสอง



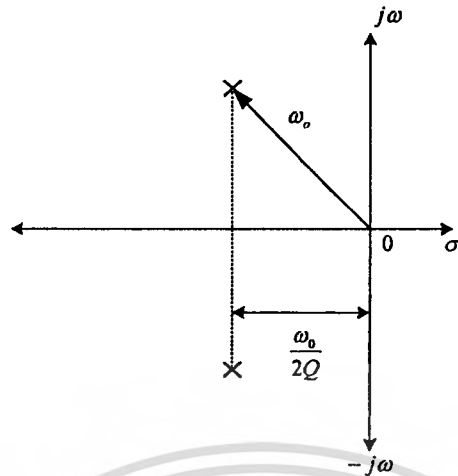
รูปที่ 2.7 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่สูงอันดับสอง

2. ในกรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบน s-plane ที่ $s = \infty$ ดังในรูปที่ 2.8 สมการ (3.15) จะให้สมการการถ่ายโอนของวงจรกรองผ่านความถี่ต่ำอันดับสอง โดยมีรูปแบบคือ

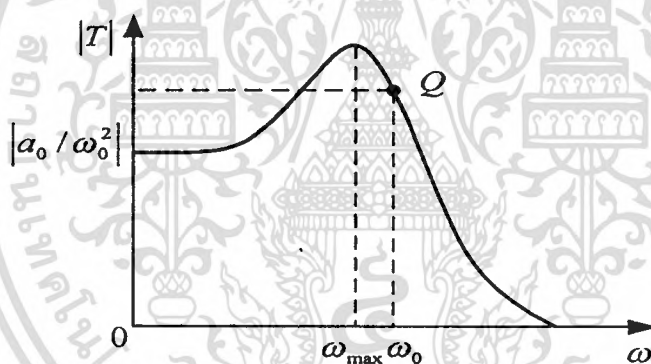
$$T(s) = \frac{a_0}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.15)$$

a_0 / ω_0^2 คืออัตราขยายไฟตรง (dc gain) กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ค่าโพลและซีโรบน s-plane ของวงจรกรองผ่านความถี่ต่ำอันดับสอง



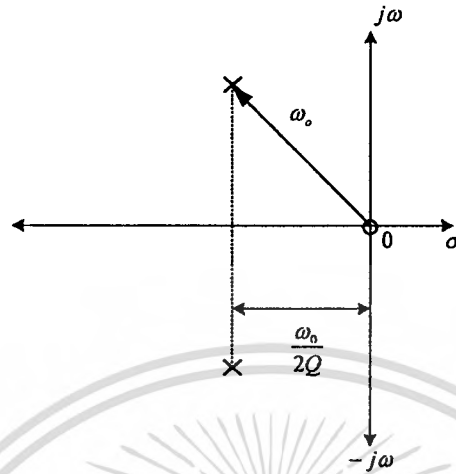
รูปที่ 2.9 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสอง

3. ในกรณี ที่ค่าซีโรของสมการมีตำแหน่งบน s-plane ที่ $s = 0$ หนึ่งตำแหน่ง และอีกหนึ่งตำแหน่งที่ $s = \infty$ ดังในรูปที่ 2.10 สมการที่ (2.16) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านแถบความถี่อันดับสอง

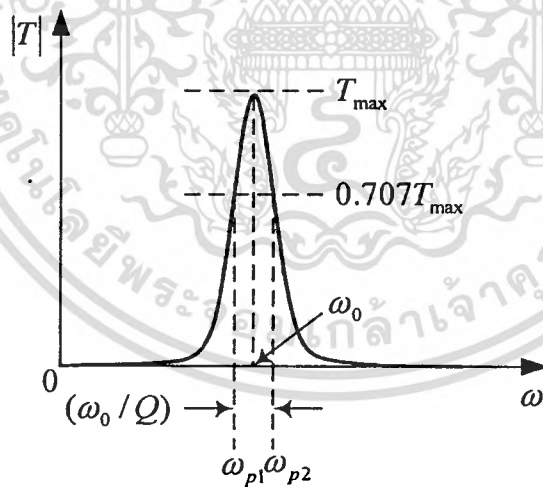
$$T(s) = \frac{a_1 s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

a_1Q/ω_0 คืออัตราขยายที่ความถี่ศูนย์กลาง (center-frequency gain) และผลตอบสนองทางขนาดเชิงความถี่จะมีค่าสูงสุด (peak) ที่ $\omega = \omega_0$ หรือความถี่ศูนย์กลางของวงจรถึงจะมีค่าเท่ากับ ความถี่ของโพลของสมการ กราฟการตอบสนองทางขนาดเชิงความถี่ของวงมีลักษณะดังรูปที่ 2.11



รูปที่ 2.10 ค่าโพลและซีโรบน s-plane ของวงจรถึงผ่านแถบความถี่อันดับสอง



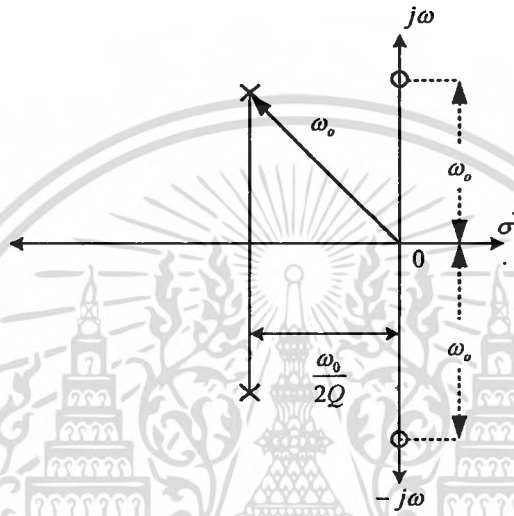
รูปที่ 2.11 การตอบสนองทางขนาดเชิงความถี่ของวงจรถึงผ่านแถบความถี่อันดับสอง

4. ในกรณีที่ค่าซีโรของสมการมีตำแหน่งอยู่บนแกน $j\omega$ ของ s-plane ดังในรูปที่ 2.12 สมการ (2.17) จะให้สมการการถ่ายโอนของวงจรถึงกำจัดแถบความถี่อันดับสอง โดยมีรูปแบบ ดังนี้

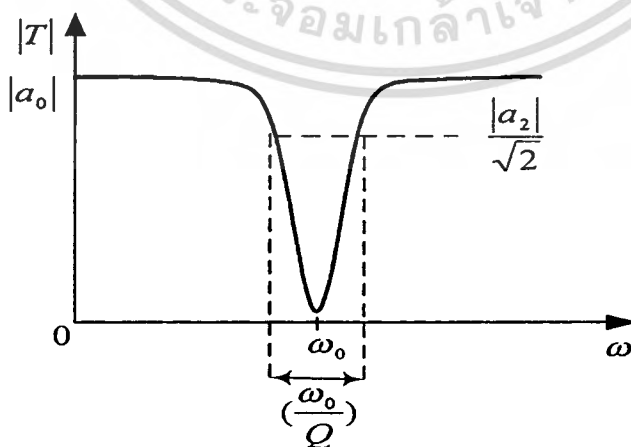
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T(s) = \frac{s^2 + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.17)$$

ค่าอัตราขยายความถี่สูงของวงจรมีค่าเท่ากับ α_2 . กราฟการตอบสนองทางขนาดเชิงความถี่ ของวงจรมีลักษณะ ดังรูปที่ 2.13 และค่า ω_0 นี้เป็นที่รู้จักกันในอีกชื่อว่า ความถี่น็อทช์ (notch frequency)



รูปที่ 2.12 ค่าโพลและซีโรบน s-plane ของวงจรงอกำจัดแถบความถี่อันดับสอง



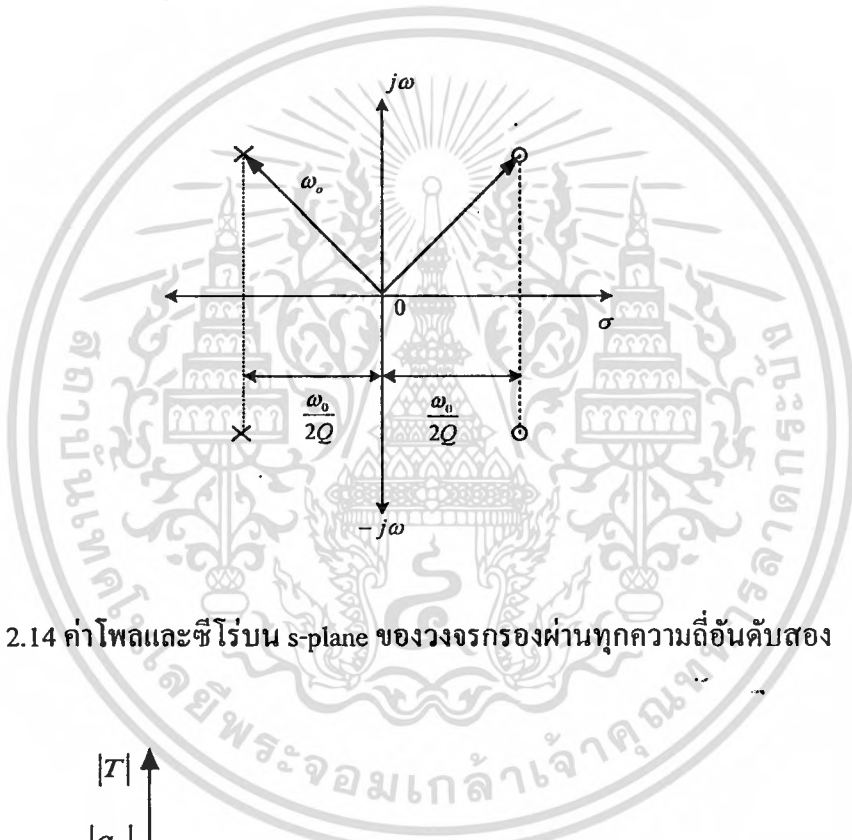
รูปที่ 2.13 การตอบสนองทางขนาดเชิงความถี่ของวงจรงอกำจัดแถบความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

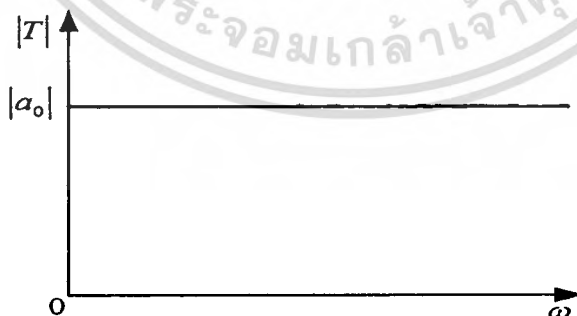
5. ในกรณีที่ค่าซีโรของสมการทั้งสอง มีตำแหน่งอยู่ทางด้านขวามือของ s-plane โดยมีความสมมาตรกับโพลดังรูปที่ 2.14 สมการ (2.18) จะให้สมการการถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับสอง

$$T(s) = \frac{s^2 - \frac{\omega_0}{Q}s + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.18)$$

$|a_2|$ คือค่าอัตราขยายแบบราบ (flat gain) ของวงจร กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.15



รูปที่ 2.14 ค่าโพลและซีโรบน s-plane ของวงจรกรองผ่านทุกความถี่อันดับสอง



รูปที่ 2.15 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากที่กล่าวมาข้างต้นจะสังเกตเห็นว่า ชนิดของสมการกรองความถี่สามารถเลือกเปลี่ยนได้โดยการกำหนดที่สัมประสิทธิ์จำนวนเศษของไบควอดราติกสมการส่งผ่าน

2.4 ค่าความไว (sensitivity)

ในทางปฏิบัตินั้น โดยทั่วไปแล้ว อุปกรณ์ที่ใช้ในวงจรไฟฟ้ามักจะมีค่าคลาดเคลื่อนไปจากค่าที่ระบุมากับอุปกรณ์ ซึ่งสาเหตุนั้นอาจเกิดจากกระบวนการผลิตของโรงงาน จากสาเหตุอื่นๆ เช่นการเปลี่ยนแปลงทางเคมี อันเนื่องมาจากอายุของอุปกรณ์ และการเปลี่ยนแปลงอุณหภูมิก็เป็นอีกสาเหตุหนึ่งที่ทำให้เกิดการเบี่ยงเบนค่าได้ และนอกจากนี้ความชื้นสัมพัทธ์ของสภาพแวดล้อม ที่วงจรทำงานอยู่ภายใต้ก็ย่อมมีผลเช่นกัน การเบี่ยงเบนค่าของอุปกรณ์นั้นมีผลเกี่ยวข้องกับการทำงานของวงจรทำให้ พารามิเตอร์ต่างๆ ยกตัวอย่างเช่น ω_0, Q และค่าอัตราขยาย อาจเบี่ยงเบนไปจากค่าที่กำหนด มาตรการหนึ่งที่เราใช้วัดว่าการเบี่ยงเบนของค่าอุปกรณ์ในวงจรส่งผลมากน้อยเพียงใด ต่อค่าพารามิเตอร์ต่างๆของวงจร คือการวัดค่าความไว อธิบายนิยามได้ดังนี้ รูปที่ 2.17 แสดงวงจรซึ่งอุปกรณ์ตัวหนึ่ง ได้ถูกแยกออกมาเพื่อศึกษา คือ R_1 สมมติว่า R_1 เปลี่ยนค่าไปเป็นปริมาณ ΔR_1 ส่งผลทำสมการส่งผ่านเปลี่ยนแปลงด้วย เราจะสนใจพารามิเตอร์ ω_0 ของวงจรซึ่งจะเปลี่ยนแปลงไปเป็นปริมาณ $\Delta \omega_0$ การเปลี่ยนแปลงนี้ส่งผลต่อสมการส่งผ่าน $T(s)$ ได้หลายรูปแบบ อาทิเช่น อาจทำให้ตำแหน่งของโพล (pole) เปลี่ยนแปลง หรือทำให้ผลตอบสนองทางขนาด (Magnitude response) เปลี่ยนรูปร่างไปจากที่กำหนด เมื่อเราพิจารณาไปที่เปอร์เซ็นต์การเปลี่ยนแปลงใน ω_0 นั่นคือ

$$\frac{\Delta \omega_0}{\omega_0} \times 100\% \quad (2.19)$$

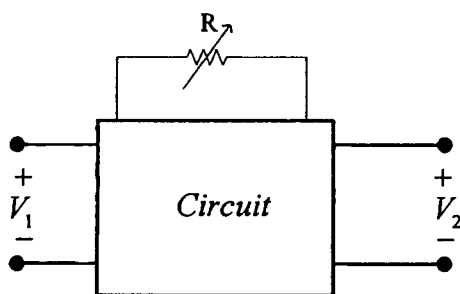
และเปอร์เซ็นต์การเปลี่ยนแปลงใน R_1

$$\frac{\Delta R_1}{R_1} \times 100\% \quad (2.20)$$

และนำสัดส่วนการเปลี่ยนแปลงของทั้งสองมาเทียบกันเป็นอัตราส่วนดังสมการที่ (2.21) จะเห็นว่า

$$\frac{\% \text{change in } \omega_0}{\% \text{change in } R_1} = \frac{(\Delta \omega_0 / \omega_0) \times 100\%}{(\Delta R_1 / R_1) \times 100\%} \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 รูปวงจรซึ่งตัวต้านทานหนึ่งถูกแยกออกมาเพื่อศึกษา

ค่าอัตราส่วนของเปอร์เซ็นต์การเปลี่ยนแปลงของทั้งสองสมการที่จะบ่งบอกได้ว่า ค่าอัตราส่วนที่น้อย หมายถึง การเปลี่ยนแปลงค่าใน R_1 นั้นจะส่งผลต่อค่า ω_0 น้อย ในทางตรงกันข้าม หากค่าอัตราส่วนมาก การเปลี่ยนแปลงใน R_1 จะส่งผลอย่างมากต่อการเปลี่ยนแปลงค่าที่เกิดขึ้นใน ω_0 ซึ่งอัตราส่วนนี้ เป็นคุณสมบัติของวงจรที่เราสนใจพิจารณาในขั้นตอนการออกแบบ เมื่อนำสมการที่ (2.21) มาจัดเรียงใหม่จะได้ดังนี้

$$\frac{\% \text{change in } \omega_0}{\% \text{change in } R_1} = \frac{R_1 \Delta \omega_0}{\omega_0 \Delta R_1} \quad (2.22)$$

จะเห็นว่าเทอมที่สองในสมการก็คือการทำอนุพันธ์ (Derivative) ของ ω_0 เทียบกับ R_1 เนื่องจาก ω_0 ไม่ได้เป็นสมการของ R_1 เพียงอย่างเดียว แต่ยังเป็นฟังก์ชันของอุปกรณ์ตัวอื่นๆ ในวงจรอีกด้วย นั่นคือ ω_0 เป็นสมการหลายตัวแปร ดังนั้นเราจึงใช้เครื่องหมายอนุพันธ์ย่อยเพื่อแสดงถึงการทำอนุพันธ์ในสมการที่ (2.22) และนิยามค่าอัตราส่วนนี้ว่า ค่าความไว (sensitivity)

$$S_{R_1}^{\omega_0} = \frac{R_1}{\omega_0} \frac{\partial \omega_0}{\partial R_1} \quad (2.23)$$

สมการที่ (2.23) เป็นค่าความไวของ ω_0 ที่มีต่อการเปลี่ยนแปลงของค่า R_1 ซึ่งสมการเขียนอยู่ในเทอมของ ω_0 และ R_1 ยังไม่ได้เป็นรูปทั่วไป (General form) ฟังก์ชันความไว (sensitivity function) สามารถนิยามในเทอมของตัวแปรทั่วไป x และ y ได้ดังนี้

$$S_x^y = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย Y คือพารามิเตอร์ในวงจรที่เราสนใจ (ω_0 หรือ Q)

x คือ ตัวแปรที่มีอิทธิพลต่อพารามิเตอร์ Y เช่น อุณหภูมิในวงจร R, L และ C

ดังนั้น เราสามารถใช้ค่าของ S_x^Y เพื่อหาเปอร์เซ็นต์การเปลี่ยนแปลงใน Y ที่เกิดจากเปอร์เซ็นต์การเปลี่ยนแปลงใน x ยกตัวอย่างเช่น ถ้าค่าความไวของ ω_0 เทียบกับค่าความต้านทานตัวหนึ่ง R_1 คือ 5 แล้ว การเบี่ยงเบนของค่า R_1 ไป 1% จะส่งผลให้ค่าเบี่ยงเบนไป 5%



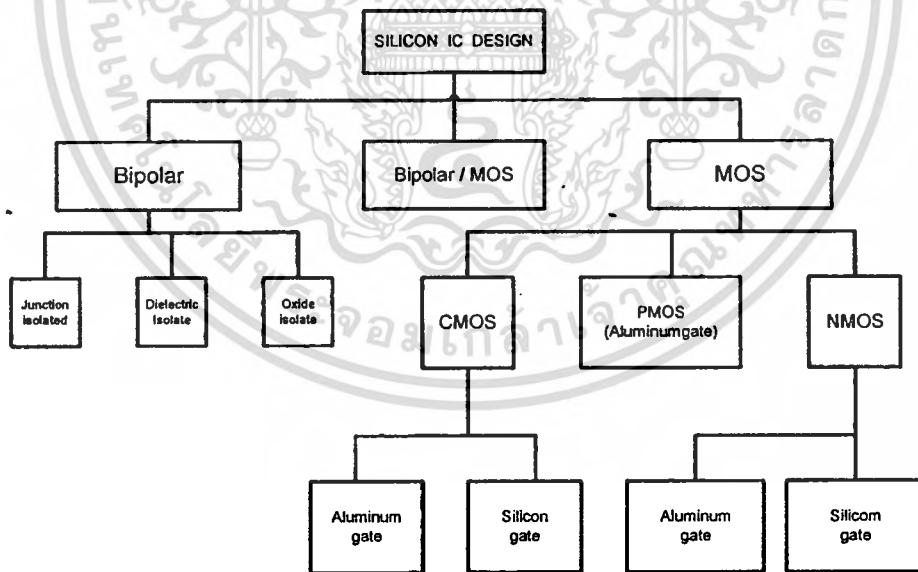
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

เทคโนโลยีของซีมอสและทฤษฎีของมอสเฟต

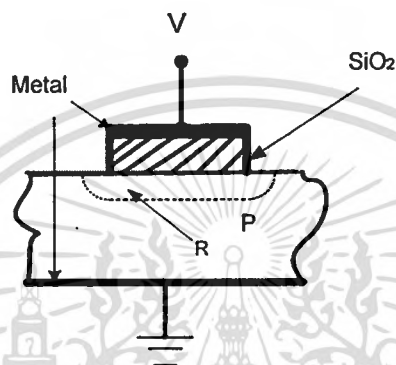
3.1 เทคโนโลยีของมอส

ในการพัฒนาของเทคโนโลยี VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆ หลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการ มากของงานด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมอยู่บนชิปเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุด ซึ่งในวงจรรวมก็เป็นที่มาของ การผลิต IC โดยการออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบที่เป็นอนาล็อก (Analog Circuit) ส่วนใหญ่ที่เรา รู้จักก็คือ วงจรตัวกรองความถี่ วงจรแปลงอนาล็อกเป็นดิจิทัล และดิจิทัล เป็นอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control) ฯลฯ



รูปที่ 3.1 แผนผังของเทคโนโลยีวงจรรวม

วิธีการออกแบบ IC จะนิยมใช้เทคโนโลยีอยู่ 2 แบบ คือแบบไบโพลาร์ (BJT) และแบบ มอส (MOS) โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 3.1 โดยทั้งหมด จะอยู่บนรากฐานของเทคโนโลยี วงจรรวมซิลิกอน (Silicon Integrate Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้น จะใช้เทคโนโลยีของไบโพลาร์ แต่ในสมัยนี้เทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งใน ส่วนของเทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรถูกออกแบบไว้ มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor)

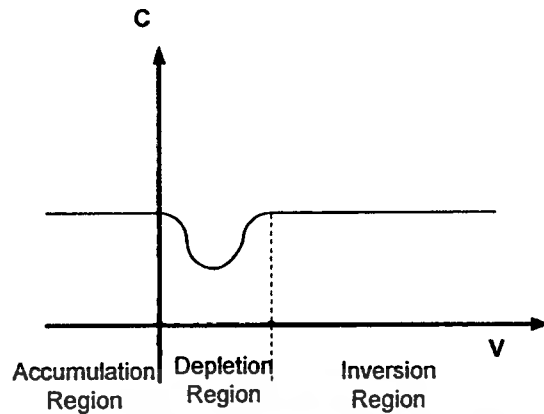


รูปที่ 3.2 โครงสร้างมอส (Metal Oxide Semiconductor : MOS)

3.1. 1 โครงสร้างของมอสเฟต

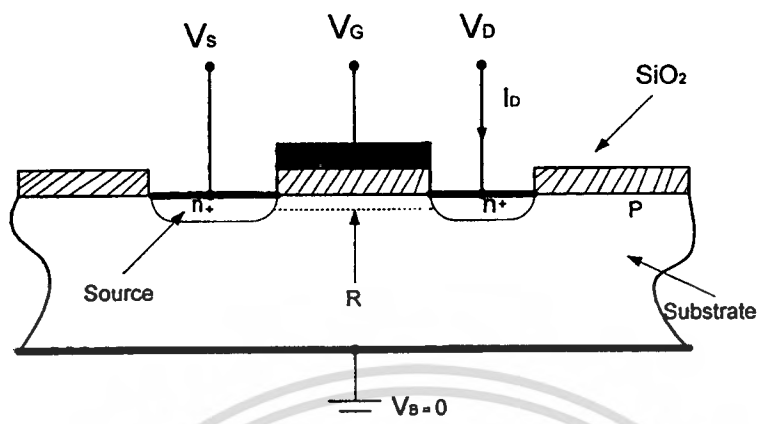
จากรูปที่ 3.2 เป็นการประกอบของชั้นต่างๆ ของโครงสร้างแบบมอส ประกอบด้วยโลหะชั้น บนซิลิกอนไดออกไซด์ (SiO_2) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์ สมมติให้ ความต่างศักย์เป็นลบจะมีสนามไฟฟ้าคร่อมชั้นของซิลิกอน (โฮล) ไปที่บริเวณ R ได้โลหะชั้นล่างประจุลบจะรวมตัวอยู่กับแผ่นโลหะ (Electrode) ด้านบนและประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้ อุปกรณ์นี้จะแสดง ตัวเป็น ตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้าเป็นดัง สมการ

$$C \approx \epsilon_{ox} \frac{A}{l} \quad (3.1)$$



รูปที่ 3.3 ความสัมพันธ์ระหว่างค่าความจุ C กับแรงดัน V

จากสมการที่ (3.1) ϵ_{ox} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของซิลิกอนออกไซด์ โดย $\epsilon_{ox} = \epsilon_0 \epsilon_{ox}$ มีค่า $\cong 3.5 \text{ pF/cm}$ โดยที่ k_{ox} คือ ค่าความเป็นฉนวนของ SiO_2 ($\epsilon_0 \cong 8.854 \times 10^{-14} \text{ F/cm}$) สำหรับ A คือพื้นที่หน้าตัดของขั้วโลหะด้านบน และ I เป็นความหนาชั้นออกไซด์ ซิลิกอนชนิดพีที่อยู่ระหว่าง R และโลหะชั้นล่าง จะแสดงตัวเป็นความต้านทานหรืออีกนัยหนึ่งก็คือค่าตัวเก็บประจุความสูงนั่นเอง ขึ้นต่อไป สมมุติให้ V มีแรงดันเป็นบวกค่าน้อยๆ จะเกิดสนามไฟฟ้า ซึ่งจะผลักโฮล ผลที่ได้คือประจุลบจะแยกออกจากกัน โดยโฮลเคลื่อนที่ จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่ง เรียกว่า Depletion Layer และประจวบก็จจะรวมตัวอยู่ที่ Electrode ด้านบน และจะเป็นเสมือนตัว เก็บประจุ เมื่อ V เพิ่มขึ้นเรื่อยๆ จะมีปรากฏการณ์ใหม่เกิดขึ้น โดยความร้อนที่เกิดจากโฮลและ อิเล็กตรอน เกิดขึ้นเรื่อยๆ ในสารกึ่งตัวนำ ถ้าสนามไฟฟ้าที่ถูกสร้างจาก V เป็นบวกอย่างเพียงพอ จะ สามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปที่ R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่ง ประจวบก็จจะรวมตัวอยู่ที่ Electrode ด้านบน ขณะเดียวกันประจุลบหรืออิเล็กตรอนจะอยู่ที่ชั้นของ ผิวหน้า จาก สมการที่ (3.1) ค่าของ I ซึ่งเป็นความหนาของ SiO_2 และค่าของ C จะมีค่าเท่ากับ กรณที่ค่า V เป็นบวกกับในกรณีที่ค่า V เป็นลบ แต่ในกรณีที่ค่า V เป็นบวกน้อยๆ จะอยู่ใน Depletion Region ซึ่งค่า C ในเทอมของ V จะแสดงไว้ในรูปที่ 3.3 ซึ่งมีชื่อเรียกอยู่ 3 Region คือ Accumulation Region ,Depletion Region, และ Inversion Region โดยพิจารณาจากรูปที่ 3.4 แสดง ถึงรายละเอียดของมอสเฟต ซึ่งจะเห็น n^+ (การ โคปสารชนิด n) Region อยู่ 2 ตัวในสารกึ่งตัวนำ ชนิดพีในด้านซ้าย เราจะเรียกว่า ซอส (Source) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_S ในด้านขวาเราจะเรียกว่า เทรน (Drain) ซึ่งแรงดันที่ต่ออยู่เราจะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่า เกท (Gate) ซึ่งแรงดันที่ต่ออยู่เรียกว่า V_G และตัวถังของอุปกรณ์ตัวนี้จะเรียกว่า ซับสเตรท (Substrate) หรือ บัค (Bulk) ซึ่งแรงดันที่ ต่ออยู่เราจะเรียกว่า V_B



รูปที่ 3.4 โครงสร้างของมอสเฟต

NMOS ประกอบด้วยส่วนซับสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งมี สารกึ่งตัวนำชนิดเอ็น 2 จุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เราเรียกว่า ซอส (Source) และ เคน (Drain) บนผิวหน้าระหว่างซอสกับเคน จะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์จะมีโพลีซิลิกอน ซึ่งทำหน้าที่เรียกว่า เกท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็น และสารกึ่งตัวนำชนิดพี ถูกแพร่ลงบนฐานรอง โครงสร้าง ชนิดนี้เรียกว่า PMOS ระยะระหว่างสารกึ่งตัวนำที่เป็น ซอส และเคนเรียกว่าความยาวแชนแนล (Channel Length : L) และความกว้างของช่องระหว่างซอสและเคน เรียกว่า ความกว้างแชนแนล (Channel Width : W)

3.1.2 ทฤษฎีการทำงานของมอสเฟต

มอสทรานซิสเตอร์หรือมอสเฟต (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor และมีอีกชื่อหนึ่งว่า อินซูลเกตเทคเกตเฟต (Insulated Gate FET) หรือ IGFET เป็นสารกึ่งตัวนำชนิดหนึ่งซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแสในช่องนำกระแส ในปัจจุบันมอสเฟตได้เข้ามาแทนที่ทรานซิสเตอร์ชนิดไบโพลาร์ เนื่องจาก โครงสร้างง่ายมีขั้นตอนการผลิตไม่ยุ่งยาก มีขนาดเล็กทำให้ผลิตได้ปริมาณมากๆ ต่อผลึกสารกึ่ง ตัวนำหนึ่งชิ้น มีความต้านทานอินพุตสูง (High Input Impedance) การสูญเสียต่ำ (Low Dissipation) สัญญาณรบกวนต่ำ แต่มอสเฟตก็ยังมีข้อเสียเมื่อเปรียบเทียบกับทรานซิสเตอร์แบบไบโพลาร์ คือ การทำงานที่พลังงานต่ำ และอัตราการขยายต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.4 สมมติให้ ซอส เป็นกราวด์ ($V_s = 0$) และ V_D เป็นบวกน้อยๆ ประมาณ 0.5 โวลต์ เมื่อพิจารณากระแสเดรน (I_D) โดยให้ V_G เพิ่มขึ้นจาก 0 ไปเรื่อยๆ ในทางบวก เห็นได้ว่าที่เกทจะมีฉนวนกัน โดยชั้นของออกไซด์จะไม่มีกระแส I_G ที่ n^+ ของ เดรนและรอบๆคือซัพสเตรทชนิด P จากทฤษฎีสารกึ่งตัวนำ $P-N$ junction เมื่อซัพสเตรทเป็นกราวด์ และ $V_D > 0$ จะเป็น Reverse Bias ขณะที่ $V_G = 0, I_D = 0$

ให้ V_G เพิ่มขึ้นบริเวณ R ก็จะว่างเปล่าและเมื่อ R ว่างเปล่าทำให้ $I_D = 0$ เนื่องจากยังเป็น Reverse Bias เช่นเดียวกันในทางตรงกันข้ามถ้า V_G เปลี่ยนไปเป็นขั้วตรงกันข้ามจะทำให้บริเวณ R มีอิเล็กตรอนเข้ามา ในชั้นที่มีอิเล็กตรอนเคลื่อนที่อยู่จะเรียกว่า Inversion Layer หรือ แชนแนล (Channel) ซึ่งจะทำการเชื่อมขาเดรนกับซอส และเมื่อเดรนเป็นบวกเมื่อเทียบกับซอสอิเล็กตรอนจะไหลจากซอสไปเดรน ซึ่งเป็นผลทำให้กระแส $I_D > 0$ ซึ่งขณะเดียวกันจะต้องมีแรงดันค่าน้อยๆที่ขาเกท V_G ในการสร้าง แชนแนลเรียกว่า Threshold Voltage ซึ่งสัญลักษณ์ว่า V_T

อิเล็กตรอนในแชนแนลนั้น ส่วนน้อยจะเกิดจากผลของความร้อนจากฐานรองแต่ส่วนมากเกิดจากสนามไฟฟ้าโดยแรงดัน V_G อิเล็กตรอนออกจากขาซอสและอิเล็กตรอนบางตัวจะเกิดจากขาเดรนแต่เมื่อ $V_G > 0$ ขาเดรนและฐานรองจะอยู่ในสภาวะ Reverse Bias ซึ่งอิเล็กตรอนจะเคลื่อนที่ออกได้ยากจากขาเดรน เมื่อเกิดค่าความต่างศักย์ขึ้นระหว่างปลายสองข้างของแชนแนล อิเล็กตรอนในแชนแนลจะไหลไปที่ขาเดรน จึงเป็นการเพิ่มอิเล็กตรอนความร้อนเคลื่อนที่แบบไม่มีทิศทาง การเคลื่อนที่อย่างไม่สม่ำเสมอเป็นเหตุมาจากกระแสไหลเมื่อค่า V_G น้อยๆทำให้แชนแนลแสดงตัวเป็นความต้านทานจากค่า $I_D \approx \frac{V_D}{R}$ โดยที่ความต้านทานของแชนแนล R มีค่าเป็น

$$R = \frac{L}{W\mu_n|Q_n|} \quad (3.2)$$

โดยที่ μ_n คือค่าความคล่องของอิเล็กตรอน, Q_n คือค่าความเข้มข้นของประจุของอิเล็กตรอนในแชนแนลและ V_G เป็นแรงดันที่ขาเกทมีสองเทอมเป็น $(V_G - V_T)$ ได้เป็น

$$Q = -C_{ox}(V_G - V_T) \quad (3.3)$$

โดยที่ $C_{ox} = \frac{\epsilon_{ox}}{l}$ คือค่าความจุ(ต่อหนึ่งหน่วยพื้นที่) ของชั้นออกไซด์ที่กั้นระหว่างเกตกับแชนแนลใช้
ในกรณีของ V_D มีค่าน้อยๆ ($V_D \ll (V_G - V_T)$) ได้เป็น

$$I_D = \mu_n C_{ox} \frac{W}{L} (V_G - V_T) V_D \quad (3.4)$$

ซึ่งทรานซิสเตอร์แสดงตัวเป็นความต้านทานโดยควบคุมด้วย V_G มีสมการเป็น

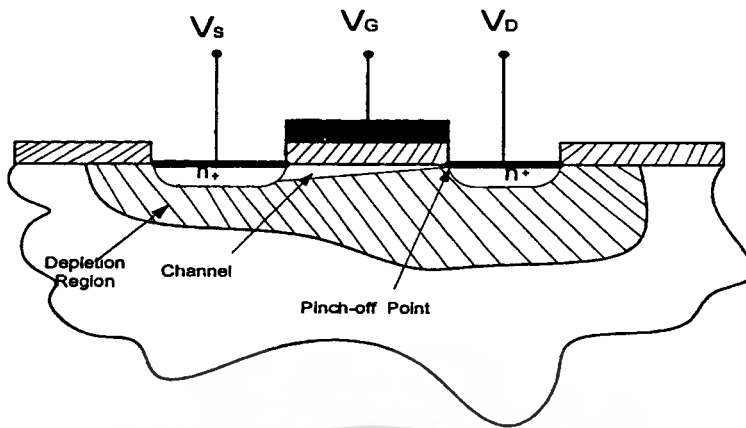
$$R = \left[\mu_n C_{ox} \frac{W}{L} (V_G - V_T) \right]^{-1} \quad (3.5)$$

เมื่อ V_D เพิ่มขึ้นและจะไม่สามารถพิจารณา V_G แต่เพียงอย่างเดียวได้ ดังสมการที่ (3.5) จึงไม่สามารถที่จะ
ใช้ได้ศักดาของแชนแนลที่มีขอสเป็นศูนย์และขณะเดียวกันที่เดรนมีค่าเป็น $V_D/2$ เป็นผลให้ค่าแรงดัน
เฉลี่ยระหว่างเกตกับแชนแนลมีค่าเป็น $(V_G - V_D/2)$ แล้วนำไปแทน V_G ในสมการ (3.4) ได้

$$I_D = \mu_n C_{ox} \frac{W}{L} \left(V_G - V_T - \frac{V_D}{2} \right) V_D \quad (3.6)$$

ซึ่งในสมการที่ (3.6) เป็นการประมาณที่ใช้ได้ดีในกรณีที่ $V_D \ll (V_G - V_T)$ ซึ่งเรียกช่วงการทำงาน
ของมอสเฟตช่วงนี้ว่าช่วง Linear Region หรือ Ohmic Region หรือ Triode Region เมื่อ
 $V_D \ll (V_G - V_T)$ จะเกิดปรากฏการณ์อีกอย่างหนึ่งขึ้น พิจารณาจากรูปที่ 3.5 แสดงถึงค่าศักดาที่เปลี่ยนไป
ภายในแชนแนล และปริมาณความเข้มข้นของประจุที่ Q_n ที่ค่อยๆ ลดลงเมื่อใกล้กับขาเดรน ถ้าที่ขา
เดรนมีแรงดันเท่ากับ $V_D = V_G - V_T$ ทำให้แรงดันระหว่างเกตกับขอสแชนแนลมีค่าไม่เพียงพอที่จะ
รักษาสภาพของแชนแนล Depletion Region จะแผ่ไปรอบๆ ขาขอสแชนแนล และขาเดรน

ในบางที่อาจเรียกปรากฏการณ์นี้ว่า Pinch-off ในรูปที่ 3.5 จะเห็นจุด Pinch-off ซึ่งจะเคลื่อนที่
ไปทางขาขอส เมื่อแรงดันที่ขาเดรนเพิ่มขึ้น ในขณะที่แชนแนลได้แผ่จากขาขอสไปถึงจุด Pinch-off ที่
ใดที่หนึ่งได้ขาเกตช่วงระหว่างจุด Pinch-off จะเป็น Depletion Region อิเล็กตรอนจากแชนแนลและถูก
ฉีดออกไปที่จุด Pinch-off ไปที่ Depletion Region และถูกดูดไปที่ขาเดรนโดยสนามไฟฟ้าที่เกิดจาก
ความต่างศักย์ที่ขาเดรนกับจุด Pinch-off

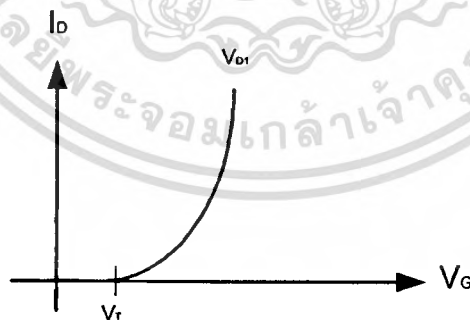


รูปที่ 3.5 มอสเฟตในกรณีที่อิ่มตัว (Saturation : Pinch-off)

โดยที่แรงดัน $V_{DS} \approx (V_D - V_S)$ จะถูกแบ่งเป็นสองส่วนคือที่เซนแนลระหว่างขาซอกกับจุด Pinch-off และที่ Depletion Region ระหว่างจุด Pinch-off กับขาเดรนซึ่งจุดนี้มีค่าความต้านทานสูงกว่าและค่า V_{DS} ส่วนใหญ่จะอยู่ที่ส่วนนี้และเมื่อเพิ่มค่า I_D ขึ้นไปก็เป็นการประมาณค่าที่ใช้ได้ดี ผลที่ได้เมื่อแรงดันที่ Depletion Region เพิ่มขึ้นจะทำให้กระแส I_D เพิ่มขึ้นเมื่อ $V_D > (V_G - V_T)$ ดังสมการที่ (3.7)

$$I_D(V_D) \approx I_{D_{sat}} \approx I_D(V_{D_{sat}}) \tag{3.7}$$

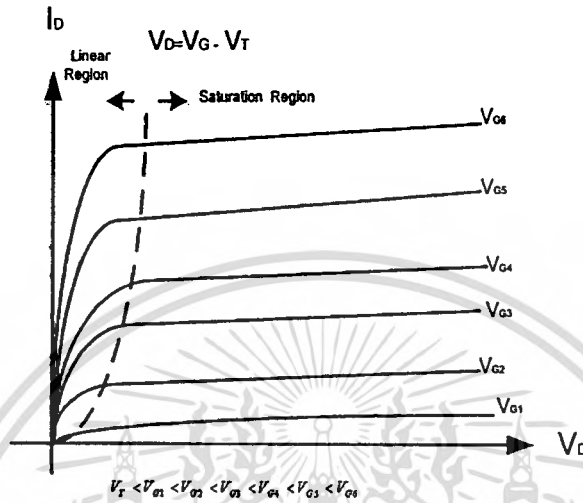
$$I_D = \frac{\mu_n C_{ox} W}{2 L} (V_G - V_T)^2 \tag{3.8}$$



รูปที่ 3.6 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ขาเกต

จากสมการที่ (3.8) เห็นได้ว่า กระแส I_D จะเพิ่มขึ้นเมื่อ L ลดลงมีผลกระทบอีกอย่างหนึ่งของค่า L ที่เกิดขึ้นเรียกว่า Channel Length Modulation โดยจะคูณสมการที่ (2.8) ด้วย $(1 + \lambda V_D)$ โดยที่ค่าของ λ

จะเป็นค่าคงที่แปรผกผันกับค่า L โดยทั่วไป เช่น $L = 10\mu m$ ค่า λ มีค่าเท่ากับ $0.03V^{-1}$ หรือ $\lambda \propto 1/L$



รูปที่ 3.7 ความสัมพันธ์ของกระแสเดรนและแรงดันขาคเรนกับขอส

ซึ่งความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาคทงที่และมอสเฟททำงานในย่านอิมตัวสามารถเขียนกราฟได้ดังรูปที่ 3.6 และรูปที่ 3.7 แสดงความสัมพันธ์ระหว่างกระแสเดรนและแรงดันที่ขาคเรนกับขาสอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$

การทำงานของมอสเฟทเป็นลักษณะของการใช้แรงดันไฟฟ้าควบคุมปริมาณกระแส สมการกระแสเดรนของมอสเฟท เป็นไปตามสมการที่ (3.9) ซึ่งแสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = K' \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad ; \quad V_{GS} > V_T \tag{3.9}$$

โดยที่

K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_0 C_{ox}$

μ_0 = ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface mobility of carrier)

C_{ox} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per unit area of the gate oxide)

W = ความกว้างของแชนแนล (Channel width)

L = ความยาวของแชนแนล (Channel Length)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_{GS} = แรงดันระหว่างเกตกับซอส

V_T = แรงดันขีดเริ่ม (Threshold voltage)

V_{DS} = แรงดันระหว่างขาคาเดรนกับซอส

I_D = กระแสเดรน

มอสเฟทมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่า V_{DS} ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์ หรือเป็นค่าลบ มอสเฟทจะอยู่ในช่วงไม่นำกระแส (Cut-Off Region)

$$I_D = 0 \quad ; \quad |V_{GS}| - |V_T| < 0 \quad (3.10)$$

ในช่วงไม่นำกระแสนี้ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้วมอสเฟทจะอยู่ในช่วงนำกระแสไม่อิ่มตัว (Triode Region)

$$I_D = K \cdot \frac{W}{L} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad (3.11)$$

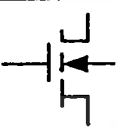
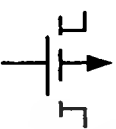
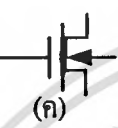



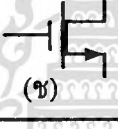
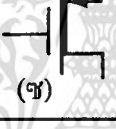
ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| > |V_{GS}| - |V_T|$ แล้วมอสเฟทจะทำงานอยู่ในช่วงกระแสอิ่มตัว (Saturation Region)

$$I_D = K \cdot \frac{W}{2L} (V_{GS} - V_T)^2 \quad (3.12)$$

3.1.3 สัญลักษณ์ของมอสเฟท

สัญลักษณ์ของมอสเฟทสามารถบอกได้ว่า เป็น มอสเฟทชนิด N หรือ P โดยดูที่หัวลูกศรที่ ขาซอส ถ้าหัวลูกศรหันเข้าหา ขาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่า เป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือฐานรอง (Substrate) หรือบางที อาจจะเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออก จากขาเกต แสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟทเป็นเอ็นฮานเม้นท์ มอส หรือดีพลีชั่นมอส อีกด้วย ดังรูปที่ 3.8 มอสเฟทแบ่งตามชนิดของการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอส (Enhancement MOSFET) และดีพลีชั่นมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น

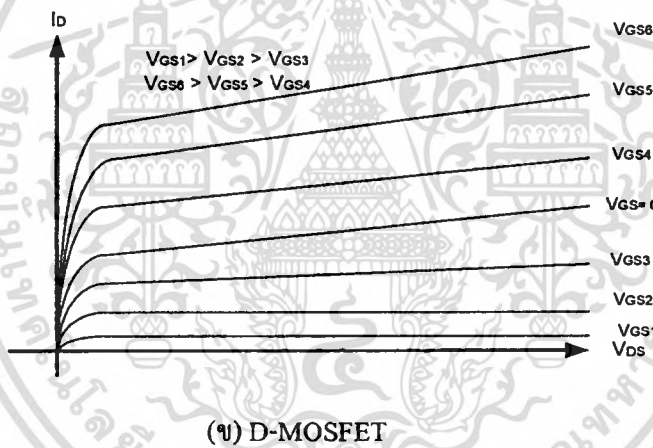
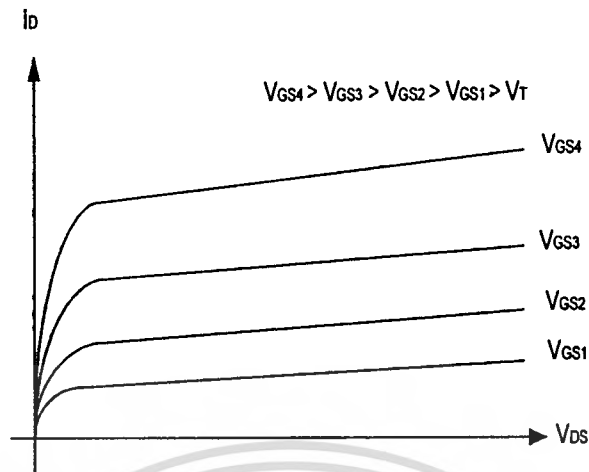
N-Channel หรือ NMOS และ P-Channel หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน

NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

ตารางที่ 3.1 สัญลักษณ์ของมอสเฟตชนิดต่างๆ

3.1.4 ชนิดของมอสเฟต

มอสเฟตแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานซ์เม้นท์มอสเฟต (Enhancement MOSFET) หรือเรียกอีกอย่างหนึ่งว่า E-MOSFET และดีพลีชันมอสเฟต (Depletion MOSFET) หรือเรียกอีกอย่างหนึ่งว่า D-MOSFET จะเห็นว่า โครงสร้างของ D-MOSFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ ช่องระหว่างซอสและเดรนของ D-MOSFET จะมีการแพร่สารเอ็นอยู่ ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวก เมื่อเปรียบเทียบกับซอส และแรงดันระหว่างเกตกับซอสเป็นศูนย์ ($V_{GS} = 0$) เมื่อ V_{GS} มีค่าลบกระแสเดรนจะลดลงถ้า V_{GS} มีค่าเป็นบวก กระแสเดรนจะเพิ่มขึ้นส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอสเมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอสและแรงดันระหว่างเกตกับซอสเป็นศูนย์เมื่อ V_{GS} มีค่าเป็นบวกมากขึ้นจะทำให้กระแสเดรนไหลเพิ่มขึ้น



รูปที่ 3.8 กราฟแสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS}

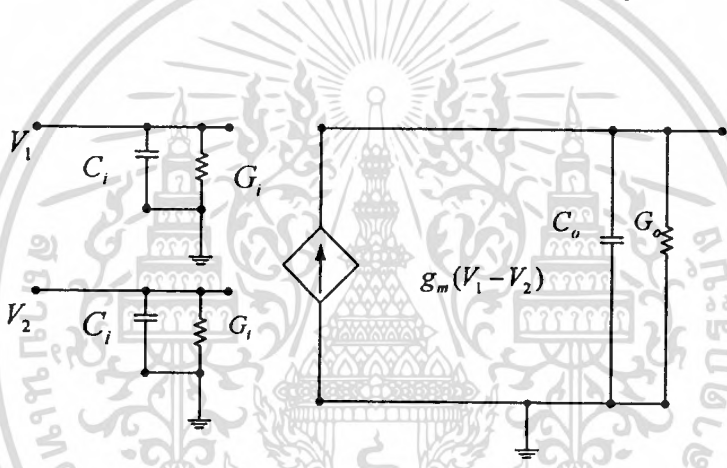
3.2 ทฤษฎีการทำงานของโอทีเอ

3.2.1 หลักการทำงานของโอทีเอเบื้องต้น

โอทีเอ (Operational Transconductance Amplifier : OTA) เป็นวงจรรวมที่ทำหน้าที่เปลี่ยนค่าแรงดันไฟฟ้าให้เป็นกระแส จัดได้ว่าเป็นอุปกรณ์ประเภทแอกทิฟทำงานในลักษณะแหล่งจ่ายกระแสควบคุมด้วยแรงดัน (Voltage Control Current Source : VCCS) โดยมีสัญญาณอินพุตเป็นแรงดันและ

สัญญาณเอาต์พุตของออกเป็นกระแส ค่าทรานส์คอนดักแตนซ์ (Transconductance) หรือ g_m ของโอทีเอ สามารถควบคุมได้ โดยกระแสไบอัสจากภายนอกและพัฒนาให้สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์

จากที่กล่าวมาข้างต้นเป็นหลักการของโอทีเอในทางอุดมคติแต่โอทีเอที่มีจำหน่ายโดยทั่วไปจะมีขีดจำกัดการทำงานซึ่งจะศึกษาได้จากบริษัทผู้ผลิตนั้นๆ สำหรับค่าแรงดันอินพุต โอทีเอโดยทั่วไปจะมีข้อจำกัดซึ่งสามารถปรับค่าได้เป็นเชิงเส้นในแรงดันไม่เกิน 25 mV และเนื่องจากวงจรโอทีเอประกอบด้วยทรานซิสเตอร์จำนวนหนึ่งซึ่งมีผลของความต้านทานและความจุไฟฟ้าภายในทรานซิสเตอร์เอง ทำให้กระแสเอาต์พุตของโอทีเอมีค่าขึ้นกับความถี่ของแรงดันอินพุต ส่วนอินพุตและเอาต์พุตของวงจรสมมูลของโอทีเอประกอบด้วยค่าความนำและความจุไฟฟ้างแสดงในรูปที่ 3.10



รูปที่ 3.9 สัญลักษณ์และวงจรสมมูลของโอทีเอ

จากรูปที่ 3.10 G_i และ C_i คือค่าความนำและค่าความจุแฝงไฟฟ้าทางด้านอินพุต ตามลำดับ ส่วน G_o และ C_o คือ ค่าความนำและค่าความจุแฝงไฟฟ้าทางเอาต์พุต ตามลำดับ จากวงจรสมมูลไม่คิดรวมค่าความนำและค่าความจุไฟฟ้าทางอินพุต (G_{ic} และ C_{ic}) แบบโหมคร่วม (Common Mode) เนื่องจากมีค่าน้อยมากจากโครงสร้างของวงจรสมมูลที่ส่วนอินพุตเมื่อเทียบกราวด์สามารถเขียนแอดมิตแตนซ์อินพุตและเอาต์พุตได้เป็น

$$Y_i = G_i + sC_i \tag{3.13}$$

$$Y_o = G_o + sC_o \tag{3.14}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

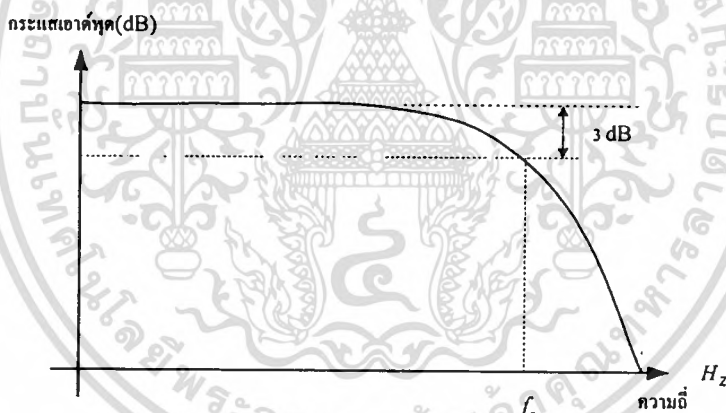
เมื่อพิจารณาผลตอบสนองความถี่ของอัตราขยายค่าความนำของ โอทีเอจะมีรูปแบบทั่วไปดังนี้

$$g_m = \frac{g_{m0}}{1 + \frac{s}{\omega_c}} \quad (3.15)$$

เมื่อ ω_c คือตำแหน่งโพลภายในของโอทีเอและ g_{m0} คืออัตราค่าขยายความนำที่ความถี่ต่ำของโอทีเอจากสมการที่ 2.15 สามารถเขียนเป็นสมการความสัมพันธ์ระหว่างแรงดันอินพุตและกระแสเอาต์พุตได้ดังนี้

$$I_{out} = \frac{g_{m0}}{1 + s\tau_c} V_{in(s)} \quad (3.16)$$

เมื่อ $\tau_c = 1/\omega_c$ คือค่าคงที่ทางเวลา (Time Constant) จากสมการที่ 3.16 ผลตอบสนองทางความถี่ของโอทีเอสามารถแสดงได้ดังรูป 3.11



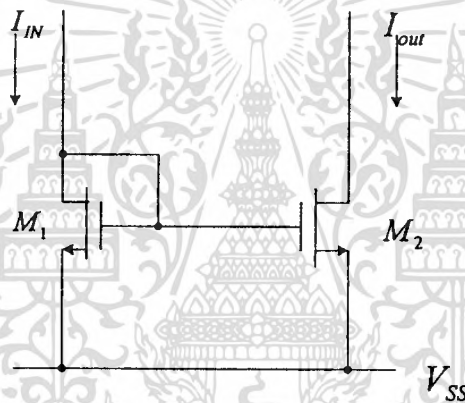
รูปที่ 3.10 ผลตอบสนองทางความถี่ของโอทีเอ

3.2.2 วงจรพื้นฐานของโอทีเอ

หลักการทำงานพื้นฐานของโอทีเอโดยทั่วไปประกอบด้วยกลุ่มวงจรย่อยที่สำคัญสองส่วนคือ วงจรขยายผลต่างอินพุตและวงจรสะท้อนกระแสซึ่งสามารถอธิบายการทำงานของแต่ละวงจรได้ดังนี้

3.2.2.1 โครงสร้างและหลักการทำงานของวงจระสะท้อนกระแส (Current Mirror)

วงจระควบคุมกระแสที่โดยทั่วไปในทางปฏิบัติเราจะเรียกว่าวงจระสะท้อนกระแสเป็นวงจระย่อยที่มีการใช้งานอย่างกว้างขวาง ไม่ว่าจะวงจระรวมต่างๆหรือวงจระดิสครีทก็ตาม วงจระควบคุมกระแสที่มีความสำคัญมากภายในตัวลิเนียร์ไอซีคือ จะเป็นตัวให้ไบอัสกับภาคขยายต่างๆและทำหน้าที่เป็นโหลดให้กับวงจระขยาย วงจระขยายที่มีกระแสที่เป็นโหลดจะมีอัตราขยายแรงดันสูงและการใช้วงจระสะท้อนกระแสแทนความต้านทาน จะช่วยลดพื้นที่ที่ชิป (chip) ลงได้ด้วยวงจระสะท้อนกระแสมีคุณสมบัติคืออิมพีแดนซ์ด้านอินพุตต่ำ แต่อิมพีแดนซ์ด้านเอาต์พุตจะสูง เนื่องจากทางเอาต์พุตจะมีคุณสมบัติเช่นเดียวกับวงจระจ่ายกระแสที่ (Current Source) โดยกระแสเอาต์พุตจะสะท้อนมาจากกระแสอินพุตนั่นเอง



รูปที่ 3.11 วงจระสะท้อนกระแสอย่างง่ายที่สร้างจาก MOSFET

จากรูปที่ 3.12 เราสามารถเขียนอัตราส่วนของการสะท้อนกระแสอินพุตและเอาต์พุตในวงจระสะท้อนกระแสได้ดังสมการที่ (3.21)

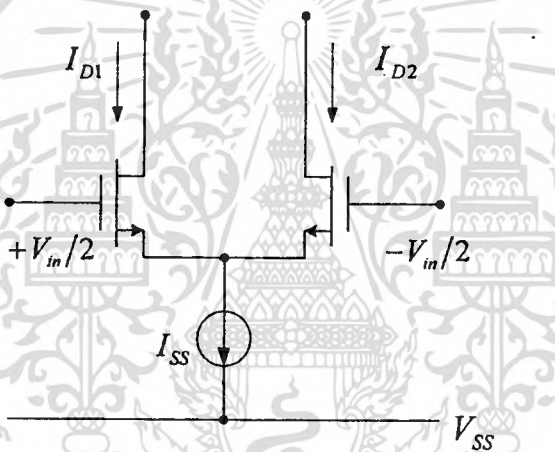
$$\frac{I_{out}}{I_{in}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.17)$$

3.2.2.2 โครงสร้างและหลักการทำงานของวงจระขยายความต่าง (Differential Amplifier)

วงจระทรานสคอนดักแตนซ์ (Transconductance Circuit) หรือเรียกอีกอย่างหนึ่งว่าวงจระเปลี่ยนแรงดันเป็นกระแส (Voltage-Current Circuit) ซึ่งเป็นวงจระย่อยในหน่วยประมวลสัญญาณทางอนาลอก (Analog Signal Processing Unit) เช่น วงจระคูณสัญญาณ วงจระตรวจจับการต่างเฟสของสัญญาณ ฯลฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และยังเป็นส่วนหน้าของวงจรขยายสัญญาณต่างๆ ไป เช่น ออปแอมป์ วงจรทรานสคอนดักต์แชนซ์ที่ใช้ งานกันอย่างแพร่หลายนั้นมีมากมายหลายแบบ เช่น วงจรคู่อิฟเฟอร์เรนเชียล (Differential Pair) ซึ่งเป็น วงจรคอนดักต์แชนซ์แบบง่ายที่สุด และยังมีอีกมากมายหลายแบบซึ่งในวิทยานิพนธ์นี้จะเน้นหนักไป ทางด้านของมอสทรานซิสเตอร์ วงจร ทรานสคอนดักต์แชนซ์แบบคู่อิฟเฟอร์เรนเชียลวงจรทรานสคอนดักต์ แชนซ์แบบพื้นฐานที่สุดเห็นจะเป็นคู่อิฟเฟอร์เรนเชียลซึ่งมีทรานซิสเตอร์ 2 ตัวต่อเป็นวงจรอิฟเฟอร์เรนเชียล แอมพลิฟายเออร์ หรือเรียกสั้นๆว่าดิฟแอมป์ (Diff. Amp.) เป็นวงจรขั้นพื้นฐานสำคัญมากวงจรหนึ่ง วงจรนี้มีทั้งข้อดีและข้อเสีย กล่าวคือ เป็นวงจรที่มีโครงสร้างที่ง่ายและมีหลักการการทำงานที่ง่ายแต่มีความ เป็นเชิงเส้นต่ำ โดยพิจารณาได้ดังรูปที่ 3.13 โดยวงจรดังรูปจะแสดงการใช้ทรานซิสเตอร์แบบซีมอส โดยที่ M1 และ M2 เป็นวงจรคู่อิฟเฟอร์เรนเชียล, I_{SS} คือแหล่งจ่ายกระแสคงที่



รูปที่ 3.12 วงจรดิฟเฟอร์เรนเชียล

3.2.2.3 วงจรดิฟแอมป์ในกรณีสัญญาณเข้ามีระดับสูง (Large – Signal)

ในกรณีที่วงจรดิฟแอมป์มีสัญญาณเข้าในระดับสูงนั้น ทรานซิสเตอร์ M1 และ M2 ได้ต่อกัน แบบคู่อิฟเฟอร์เรนเชียล ซึ่งจะทำงานในย่านอิ่มตัว (Saturation Region) โดยจะไม่พิจารณาในส่วนของ Channel Moduration และทรานซิสเตอร์ทั้งสองตัวสมมุติว่าผลิตขึ้นมาพร้อมๆกัน ทำให้ค่าพารามิเตอร์ ภายในเท่ากัน ทุกประการ จากคุณสมบัติเหล่านี้ สามารถเขียนเป็นสมการแรงดันอินพุตในเทอม กระแสเดรนได้เป็น

$$I_D = \frac{\beta}{2}(V_{GS} - V_T)^2 \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{ID} = V_{GS1} - V_{GS2} = \left(\frac{2I_{D1}}{\beta_1} \right)^{1/2} - \left(\frac{2I_{D2}}{\beta_2} \right) \quad (3.19)$$

$$I_{SS} = I_{D1} + I_{D2} \quad (3.20)$$

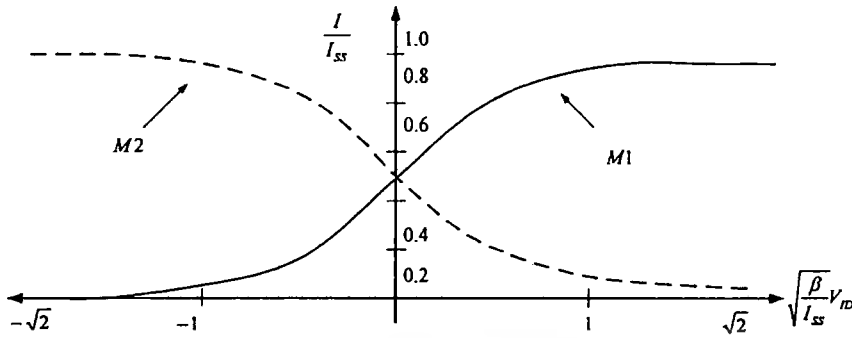
โดยที่ $\beta = K' \left(\frac{W}{L} \right)$ และ $\beta_1 = \beta_2 = \beta$ และแทนสมการที่ (3.20) ในสมการที่ (3.19) จะได้สมการ I_{D1} และ I_{D2} ในรูปสมการกำลังสอง (Quadratic) ได้เป็น

$$I_{D1} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (3.21)$$

$$I_{D2} = \frac{I_{SS}}{2} - \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (3.22)$$

จากสมการที่ (3.21) และ (3.22) สามารถนำมาเขียนกราฟ แสดงความสัมพันธ์ระหว่างการ Normalized กระแสเดรนกับการ Normalized ความแตกต่างแรงดันอินพุตได้ดังรูป 3.14

จากสมการที่ (3.21) ค่าของสมการ Differential Amplifier ของรูป 3.14 นั้น I_{D1} จะอยู่ในเทอมของ V_{ID} โดยดิฟเฟอเรนเชียล ค่าของ I_{D1} เทียบกับค่าของ V_{ID} ขณะที่เรากำหนดให้ค่าความนิ่ง (Quiescent Value) ของ V_{ID} มีค่าเท่ากับ 0 จะได้ค่าดิฟเฟอเรนเชียลทรานสคอนดักแตนซ์ ของรูปที่ 3.14 เป็นดังสมการที่ (3.23)



รูปที่ 3.13 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับผลต่างของกระแส

$$g_m = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = \left(\frac{\beta_1 I_{SS}}{4} \right)^{1/2} = \left(\frac{K' I_{SS} W_1}{4 L_1} \right)^{1/2} = \left(\frac{K' I_{D1} W_1}{2 L_1} \right)^{1/2} \tag{3.23}$$

จากสมการที่ (3.23) ค่าทรานสคอนดักแตนซ์ที่ได้นั้นจะเป็นค่า Signal-end Output Transconductance ซึ่งอยู่ในรูปที่ 3.14 สามารถที่จะหาค่าสมการที่บอกค่า Differential Transconductance (g_m) ได้จาก คุณสมบัตินี้

$$I_{OD} = I_{D1} - I_{D2} \tag{3.24}$$

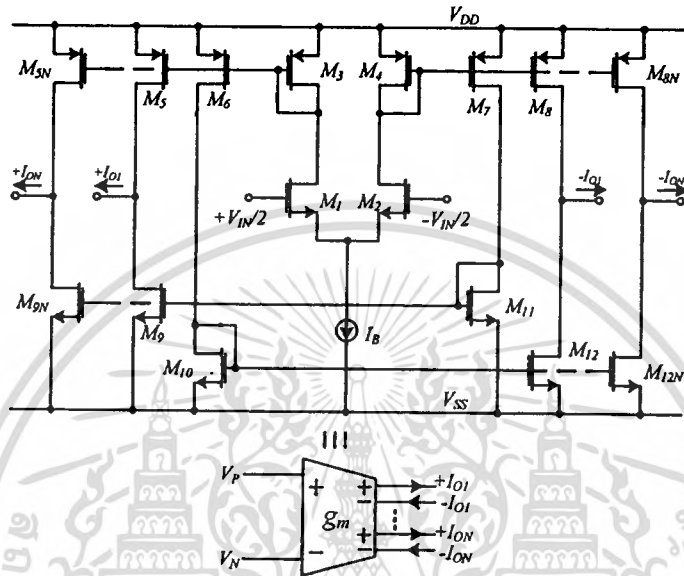
และในกรณีเดียวกัน จึงสามารถเขียนเป็นสมการ g_{md} ได้เป็น

$$g_{md} = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = (\beta_1 I_{SS})^{1/2} = \left(\frac{K' I_{SS} W_1}{L_1} \right)^{1/2} = \left(\frac{2K' I_{D1} W_1}{L_1} \right)^{1/2} \tag{3.25}$$

3.2.3 ตัวอย่างวงจรรขยายความนำหลายเอาต์พุตด้วยซีมอส (CMOS MOOTA)

วงจรรขยายความนำหลายเอาต์พุตแบบซีมอส (CMOS Multiple-output Operational Transconductance Amplifier: CMOS MO-OTA) ดังรูปที่ 3.15 นั้นจะมีคุณสมบัติให้เอาต์พุตเป็นกระแส และมีอินพุตเป็นแรงดันซึ่งสามารถเขียนเป็นสมการแสดงความสัมพันธ์ระหว่างอินพุตและเอาต์พุตได้ดังสมการที่ (3.26)

$$\frac{I_O}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{OX} W/L)} \quad (3.26)$$



รูปที่ 3.14 วงจรภายในของตัวขยายสัญญาณซีมอสเอ็มโอไอทีเอ (CMOS MOOTA)

จากสมการที่ (3.26) ค่าทรานสคอนดักแตนซ์ (g_m) นั้นสามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยการปรับกระแสไบอัส (I_B)

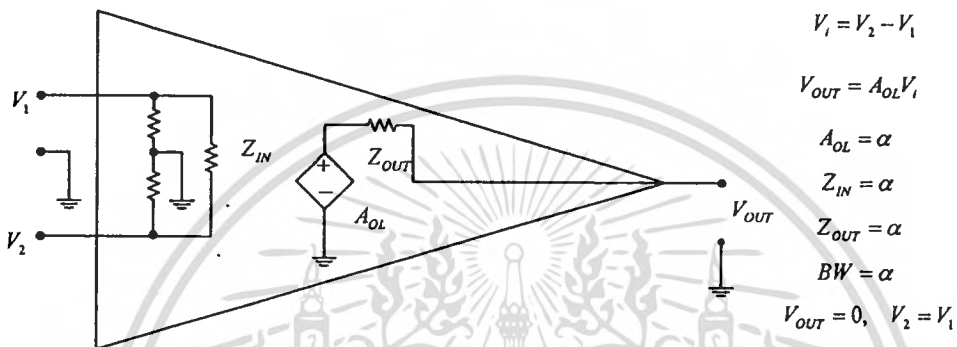
3.3 ออปแอมป์ (OPERATIONAL AMPLIFIER)

ปัจจุบันความก้าวหน้าในทางเทคโนโลยีการออกแบบวงจรรวม หรือ ไอซี (Integrated Circuit) วงจรขยายสัญญาณออปแอมป์ (Operational Amplifier; OPAMP) เป็นวงจรรขยายสัญญาณพื้นฐาน สำเร็จรูปอีกชนิดหนึ่งที่ถูกออกแบบและนำไปบรรจุลงในชิปไอซีเดียวกัน ซึ่งนิยมประยุกต์ใช้งานอย่างแพร่หลายในงานด้านการประมวลผลสัญญาณอนาล็อก (Analog Signal Processing) ต่างๆมากมาย เช่นระบบสื่อสาร ระบบการวัดและระบบควบคุมการผลิต เป็นต้น จึงนับได้ว่าออปแอมป์เป็นอุปกรณ์แอคทีฟ (Active Device) ที่สำคัญและมีประโยชน์มากในระบบการประมวลผลสัญญาณอนาล็อก รูปแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1 คุณสมบัติของออปแอมป์เชิงอุดมคติ (Ideal OP- AMP)

ออปแอมป์ตามอุดมคตินั้น ไม่มีจริงแต่กล่าวถึงนั้นก็เพราะต้องใช้คุณสมบัติของออปแอมป์ตามอุดมคติซึ่งสมมุติว่าสร้างได้ใกล้เคียงช่วยในการออกแบบวงจรใช้งานต่างๆ ซึ่งวงจรสมมูลทางไฟฟ้าของออปแอมป์ในทางอุดมคติสามารถเขียนได้ดังรูปที่ 3.16



รูปที่ 3.15 วงจรสมมูลทางไฟฟ้าของออปแอมป์ในทางอุดมคติ

คุณสมบัติที่สำคัญของออปแอมป์ในทางอุดมคติดังต่อไปนี้

- อัตราขยายแรงดันรูปเปิด (Open Loop Voltage gain , A_{OL}) จะต้องมีค่าสูงมากเป็นอนันต์ (Infinite)
- อินพุทอิมพีแดนซ์ (Input Impedance , Z_{IN}) จะต้องมีค่าสูงมากเป็นอนันต์เอาท์พุท
- อิมพีแดนซ์ (Output Impedance , Z_{OUT}) จะต้องมีค่าต่ำมากเป็นศูนย์
- ช่วงความถี่แบนด์วิดท์ (Bandwidth , BW) จะต้องมีค่ามากเป็นอนันต์
- แรงดันอินพุทออฟเซต (Offset input voltage , V_{OS}) จะต้องมีค่าต่ำมากเป็นศูนย์ (ในทางปฏิบัติสาเหตุที่ทำให้แรงดันอินพุทออฟเซตไม่เท่ากับศูนย์ อันเนื่องมาจากคุณสมบัติของทรานซิสเตอร์ในส่วนวงจรทางอินพุทที่ไม่สมพงษ์ (Match) กันนั่นเอง)

ในทางปฏิบัตินั้น ไม่สามารถสร้างออปแอมป์ตามอุดมคติได้จริง แต่สามารถสร้างได้ใกล้เคียงบ้างซึ่งเปรียบเทียบกับคุณสมบัติของออปแอมป์เบอร์ต่างๆ จะมีคุณสมบัติใกล้เคียงได้บ้าง เราจึงประมาณได้ว่าออปแอมป์มีคุณสมบัติใกล้เคียงกับออปแอมป์ตามอุดมคติ และนำคุณสมบัติมาออกแบบวงจรในงานต่างๆ คุณสมบัติที่จำเป็นในการออกแบบวงจรขยายมีดังนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) ความแตกต่างแรงดันอินพุต (Differential Input Voltage) มีค่าประมาณศูนย์ ทั้งนี้เพราะว่าในขณะที่ใช้งานปกติแรงดันเอาต์พุต V_{OUT} มีค่าแน่นอนและอัตราขยายรูปเปิด A_{OL} มีค่าสูงมากเป็นอนันต์ ดังนั้น $V_i = V_{OUT} / A_{OL}$ จะมีค่าน้อยมากเข้าใกล้ศูนย์นั่นคือ $V_1 = V_2$ (การสมมุติจะไม่เป็นจริงถ้าเอาต์พุตของวงจรอยู่ในภาวะอิ่มตัว)

2) กระแสที่ไหลเข้าไปในอินพุตแต่ละขั้วมีค่าประมาณศูนย์ (I_b น้อยมากๆ) ทั้งนี้เพราะว่าค่าอินพุตอิมพีแดนซ์ของออปแอมป์สูงมากเป็นค่าอนันต์

3) ในขณะที่ออปแอมป์ต่อแบบลูปปิด (Closed Loop) จะทำให้แรงดันที่ขั้วอินพุตทั้งสองค่าประมาณเท่ากัน

ในการคำนวณและหาค่าอัตราขยายรูปปิดของออปแอมป์ จะใช้คุณสมบัติทั้งสามข้อนี้ช่วยในการพิจารณาเขียนสมการอัตราขยายรูปปิด A_{CL}

ที่ผ่านมาได้กล่าวถึงออปแอมป์ในอุดมคติ แต่ในทางปฏิบัติการใช้งานออปแอมป์ตามคุณสมบัติต่างๆ ไม่ใช่ในอุดมคติทำให้ช่วงทำงานถูกจำกัด

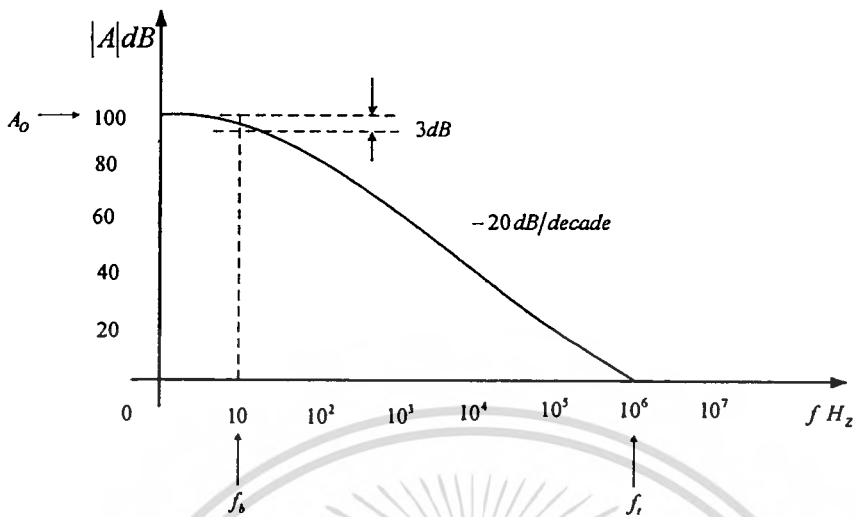
3.3.2 อัตราขยายรูปเปิดและแบนด์วิดท์ไม่เป็นอนันต์

อัตราขยายรูปเปิดผลต่างของออปแอมป์ไม่เท่ากับอนันต์และค่อยๆลดลงเมื่อความถี่สูงขึ้นรูปที่

3.17 แสดงให้เห็น ผลตอบสนองขนาดอัตราขยายรูปเปิด $|A|$ สำหรับออปแอมป์ทำงานทั่วไป อย่างเช่น 741

จากรูปที่ 3.17 ที่ความถี่เท่ากับศูนย์หรือดีซีและความถี่ต่ำจะมีอัตราขยายสูงมาก แต่จะเริ่มลดลงเมื่อความถี่เพิ่มขึ้นเพียงเล็กน้อย (ในตัวอย่าง 10 Hz) และลดลงอย่างต่อเนื่องเท่ากับ -20dB/decade เมื่อความถี่เพิ่มขึ้น ซึ่งแสดงให้เห็นว่าออปแอมป์มีการชดเชยภายใน ปกติประกอบด้วยตัวเก็บประจุหนึ่งตัวภายในชิปไอซีเดียวกัน วิธีการที่จะทำให้อัตราขยายรูปเปิดดีขึ้นเรียกว่า การชดเชยความถี่ เพื่อให้ออปแอมป์มีเสถียรภาพเขียนอัตราขยายของออปแอมป์ที่มีการชดเชยภายในด้วย $A(s)$ คือ

$$A(s) = \frac{A_o}{1 + \frac{s}{\omega_b}} \quad (3.27)$$



รูปที่ 3.16 อัตรายายลูปเปิดของออปแอมป์ทั่วไปที่มีการชดเชยภายใน

กำหนดให้ $s = j\omega$

$$A(j\omega) = \frac{A_o}{1 + \frac{j\omega}{\omega_b}} \quad (3.28)$$

โดยที่ A_o คือ อัตรายายลูป

ω_b คือ ตัวความถี่ที่ 3 dB หรือ Break Frequency

โดยที่ ω_c เรียกว่า ความกว้างของอัตรายายลูปหนึ่งหน่วย (Unit-gain Bandwidth : GB) หมายถึงความถี่เชิงมุม (Angle Frequency) ที่ทำให้อัตรายายลูปเปิดเท่ากับ 0 dB

$f = \omega_c / 2\pi$ เป็นข้อกำหนดตามข้อมูลของออปแอมป์ ถ้าหาก $\omega \ll \omega_b$

อัตรายายลูปเปิดในสมการ (3.28) กลายเป็น

$$\begin{aligned} A(s) &= \frac{A_o}{1 + \frac{s}{\omega_b}} = \frac{A_o \omega_b}{\omega_b + s} \\ &= \frac{\omega_c}{\omega_b + s} \cong \frac{\omega_c}{s} = \frac{1}{s} \end{aligned} \quad (3.29)$$

จากสมการ (3.29) จะเห็นได้ว่าออปแอมป์มีพฤติกรรมคล้ายอินทิเกรเตอร์ มีค่าคงตัวทางเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\tau = 1/\omega$, ซึ่งสัมพันธ์กับผลตอบสนองเชิงความถี่ -20dB/decade ตามรูป 3.17 ขนาดอัตราขยายหาได้จากสมการ

$$A(j\omega) \cong \frac{\omega_t}{j\omega}$$

$$|A(j\omega)| \cong \frac{\omega_t}{\omega} = \frac{f_t}{f} \quad (3.30)$$

ดังนั้นถ้าทราบค่า f_t ก็สามารถจะประมาณ ขนาดของอัตราขยายของออปแอมป์ได้ง่ายเมื่อ กำหนดความถี่ f

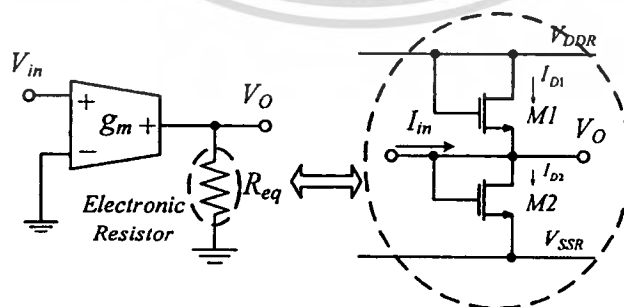
ตามรูป 3.17 จะเห็นว่า $|A|$ ของออปแอมป์ลดลงเท่ากับ -20dB/decade อย่างต่อเนื่องอาจ กล่าวได้ว่า แบบจำลองของออปแอมป์เป็นชนิดโพลเดี่ยว ซึ่งมีความสำคัญต่อผลตอบสนองเชิงความถี่ ของวงจรรขยายซึ่งเรียกว่า โพลหลัก (dominate pole)

3.4 วงจรรขยายแรงดัน

วงจรมีอินพุตเป็นกระแสและให้อาท์พุทเป็นแรงดันสร้างขึ้นจากมอสทรานซิสเตอร์ สองตัวดังรูป 3.18 ซึ่งมอสทรานซิสเตอร์ทั้งสองตัวทำงานในย่านอิ่มตัวซึ่งสามารถเขียนสมการกระแส เทรนของมอสทรานซิสเตอร์ทั้งสองตัวได้เป็น

$$I_{D1} = \beta(V_{DD} - V_O - V_T)^2 \quad (3.31)$$

$$I_{D2} = \beta(V_O - V_{SS} - V_T)^2 \quad (3.32)$$



รูปที่ 3.17 วงจรรขยายแรงดันและวงจรความต้านทานอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $V_{DD} = -V_{SS}$, $\beta = \frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right)$ และเมื่อพิจารณาสมการที่ (3.31) และ (3.32) โดยใช้ KCL เมื่อกระแสที่โหนดอินพุต สามารถเขียนสมการในรูปของการส่งผ่านความต้านทานได้เป็น

$$R_{eq} = \frac{V_O}{I_{in}} = \frac{1}{4\beta(V_{DD} - V_T)} \quad (3.33)$$

จากรูปที่ 2.18 วงจรขยายแรงดันโดยเกณฑ์การขยายของวงจรมีค่าเท่ากับ

$$\frac{V_O}{V_{in}} = g_m R_{eq} \quad (3.34)$$

ดังนั้นวงจรความต้านทานอิเล็คทรอนิกส์จะมีค่าความต้านทานเท่ากับ

$$R_{eq} = \frac{V_O}{I_{in}} = \frac{L}{2\mu C_{ox} W (V_{DD} - V_T)} \quad (3.35)$$

ส่วนการตอบสนองความถี่ของวงจรส่งผ่านความต้านทานจะมีค่าเท่ากับ

$$f_{-3db} \approx \frac{g_m}{2\pi C_{gs}} \quad (3.36)$$

สรุป

ในบทนี้จะกล่าวถึง กระบวนการประดิษฐ์สารกึ่งตัวนำแบบมอส อย่างพอสังเขปและการทำงานในย่านการทำงานแบบต่างๆ ซึ่งทำให้ทราบได้ว่าการทำงานในย่านต่างๆเกิดขึ้นได้อย่างไรและมีสมการที่เกี่ยวข้องเพื่อช่วยในการคำนวณในวงจรต่างๆ ที่ประกอบขึ้นจากมอสเฟต ซึ่งมอสเฟตเป็นอุปกรณ์ทางอิเล็คทรอนิกส์ชนิดหนึ่ง ที่สามารถควบคุมปริมาณของกระแสเดรนได้ด้วยสนามไฟฟ้าที่เกิดขึ้นจากแรงดันที่ขาคาท สามารถแบ่งได้ตามชนิดของมอสเฟตได้เป็น เอ็นฮานเม้นท์มอสเฟตและดีพลีชั่นมอสเฟตซึ่งแต่ละชนิดแบ่งออกเป็น NMOS และ PMOS ซึ่งการไบอัสจะมีลักษณะตรงกันข้ามกัน เมื่อพิจารณาจากสมการกระแสเดรนของมอสเฟตนั้นๆ จะแบ่งเป็น 3 ย่านการทำงานขึ้นอยู่กับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับค่าของ $(V_{GS} - V_T)$ ที่ป้อนเป็นอินพุตให้กับมอสเฟต โดยจะต้องมีค่ามากกว่าค่าแรงดันเทรชโฮลด์ (V_T) จึงสามารถควบคุมกระแสเอทพุทได้ แรงดันเทรชโฮลด์นั้นสามารถเปลี่ยนแปลงได้ด้วยแรงดันระหว่างขาซอส และฐานรอง (Substrate) ส่วนในหัวข้อของวงจรถ่ายโอนกระแส จะกล่าวถึงทฤษฎีอย่างง่ายและประโยชน์ในการใช้งาน เช่น ทำตัวเป็นโหนดของวงจรถ่ายเป็นต้น และคุณสมบัติเอทพุทของวงจรถ่ายโอนกระแสจะเปรียบได้เป็นวงจรถ่ายกระแสคงที่ ส่วนวงจรถ่ายความแตกต่างทำหน้าที่ในการขยายกระแสผลต่างแต่มีความเป็นเชิงเส้นต่ำ โดยวงจรถ่ายความแตกต่างจะมีอินพุตเป็นแรงดันและมีเอทพุทเป็นรูปกระแส ออปแอมป์ในอุดมคติและในทางปฏิบัติเป็นอย่างไร อัตรารายขยายเปิดแบนด์วิดท์ไม่เป็นอนันต์จะเห็นได้ว่า ออปแอมป์มีพฤติกรรมคล้ายอินทิเกรเตอร์ มีค่าคงตัวทางเวลา $\tau = 1/\omega$, ซึ่งสัมพันธ์กับผลตอบสนองเชิงความถี่ -20dB/decade



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบวงจรกรองความถี่หลายหน้าโดยใช้อุปกรณ์แอกทีฟจำนวนน้อย

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส ที่จะนำเสนอในบทนี้ อาศัยหลักการของ สมการไบควอดเรติก ใช้อินทิเกรเตอร์แบบมีการสูญเสีย และ อินทิเกรเตอร์แบบไม่มีการสูญเสีย ซึ่งเมื่อพิจารณาที่เขยนำเสนอไว้ [5-6] ใช้อปแอมป์ 2 ตัว และ OTA 3 ตัว จะพบว่าการปรับค่าความถี่ตอบสนองจะปรับที่ OTA ตัวเดียวซึ่งจะอยู่ในรูปของรากที่สอง เป็นผลให้การปรับค่าความถี่ไม่เป็นเชิงเส้น ซึ่งไม่สะดวกในทางปฏิบัติ ส่วนอีกวงจรหนึ่ง [7] ถึงแม้ว่าการปรับค่าความถี่ตอบสนองจะเป็นเชิงเส้น แต่จะใช้จะอปแอมป์ 2 ตัว และ OTA ถึง 5 ตัวเลยทีเดียว โดยที่ หลักการที่นำเสนอในวิทยานิพนธ์นี้จะใช้ อปแอมป์ 2 ตัว และ OTA 2 ตัว และ ความต้านทาน อิเล็กทรอนิกส์ 2 ตัว ซึ่งทำให้สามารถลดจำนวนทรานซิสเตอร์รวมไปได้มากเลยทีเดียว อีกทั้งยังสามารถปรับค่าความถี่ตอบสนองจะเป็นเชิงเส้นด้วยวิธีทางอิเล็กทรอนิกส์

4.1 ทฤษฎีและหลักการ

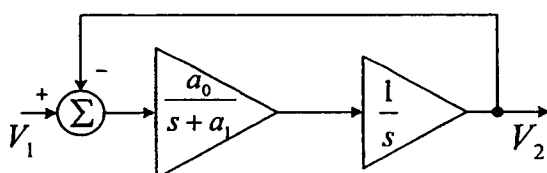
การสังเคราะห์ตัวกรองจากสมการไบควอดเรติก โดยใช้สมการตั้งต้นด้วยสมการของตัวกรองความถี่ต่ำผ่าน ดังสมการที่ (4.1)

$$\frac{V_2(s)}{V_1(s)} = \frac{a_0}{s^2 + sa_1 + a_0} \quad (4.1)$$

ปรับสมการให้อยู่ในรูป อินทิเกรเตอร์แบบสูญเสีย และ อินทิเกรเตอร์ไม่มีการสูญเสียได้เป็น

$$V_2(s) = (V_1(s) - V_2(s)) \left(\frac{a_0}{s + a_1} \right) \cdot \frac{1}{s} \quad (4.2)$$

จากสมการที่ (4.2) สามารถเขียนเป็น Block Diagram ได้ดังรูปที่ 4.1

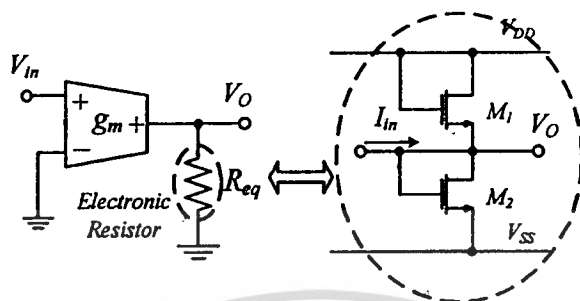


รูปที่ 4.1 Block Diagram ที่สังเคราะห์มาจากสมการตัวกรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 วงจรขยายแรงดัน (Voltage-Gain Circuit)

วงจรขยายแรงดัน [10] ที่ใช้ในบทความนี้เป็นวงจรที่ประกอบด้วย OTA และ วงจรความต้านทานอิเล็กทรอนิกส์ดังรูปที่ 4.2



รูปที่ 4.2 วงจรขยายแรงดัน [10]

จากรูปค่าความต้านทานกำหนดได้ดังสมการที่ (4.3) คือ

$$R_{eq} = \frac{V_o}{I_{in}} = \frac{L}{2\mu C_{ox} W (V_{DD} - V_T)} \quad (4.3)$$

อัตราขยายแรงดันของวงจรรูปที่ 4.2 มีค่าเท่ากับสมการที่ (4.4)

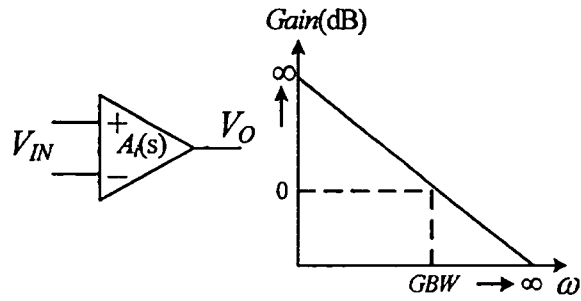
$$\frac{V_o}{V_{in}} = g_m R_{eq} \quad (4.4)$$

4.1.2 วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (Lossless Integrator)

เมื่อทำการพิจารณาอัตราขยายรูปเปิดเชิงความถี่ (Open-loop gain-bandwidth) ของออปแอมป์ ในรูปที่ 4.3 แสดงให้เห็นว่ามีคุณสมบัติเช่นเดียวกับวงจอินทิเกรเตอร์แบบไม่มีการสูญเสีย และ สมการการส่งผ่านสามารถแสดงดังสมการที่ (4.5)

$$A(s) = \frac{B_i}{s} \quad (i=1, 2) \quad (4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

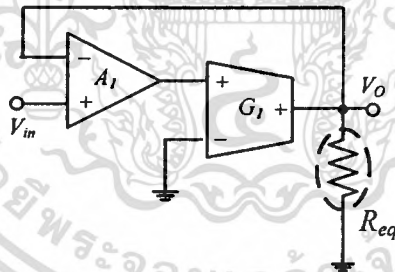


รูปที่ 4.3 ออปแอมป์และการตอบสนองทางความถี่เปิด

4.1.3 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย (Lossy Integrator)

จากรูปที่ 4.4 แสดงวงจรอินทิเกรเตอร์แบบมีการสูญเสีย (Lossy Integrator) และ สมการการส่งผ่านแสดงไว้ดังสมการที่ (4.6)

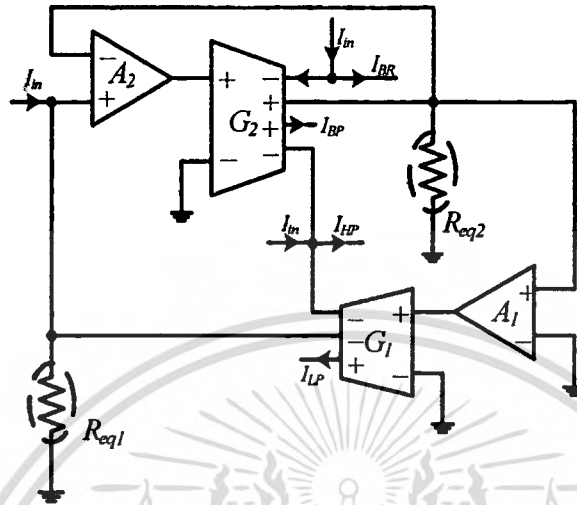
$$\frac{V_O}{V_{in}} = \frac{B_1 g_1 R_{eq}}{s + B_1 g_1 R_{eq}} \quad (4.6)$$



รูปที่ 4.4 วงจรอินทิเกรเตอร์ชนิดมีการสูญเสีย (Lossy Integrator)

4.2 วงจรที่ได้จากการออกแบบ

วงจรกรองความถี่ที่สังเคราะห์ได้จากหลักการรูปที่ 4.1-4.4 แสดงไว้ดังรูปที่ 4.5



รูปที่ 4.5 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส

จากรูปที่ 4.5 สรุปสมการการส่งผ่าน ได้ดังนี้

$$\frac{i_{LP}}{i_{in}} = \frac{R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (4.7)$$

$$\frac{i_{BP}}{i_{in}} = \frac{s R_{eq1} B_2 g_2}{D(s)} \quad (4.8)$$

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{D(s)} \quad (4.9)$$

และ

$$\frac{i_{BR}}{i_{in}} = \frac{s^2 + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (4.10)$$

$$\frac{I_{AP}}{I_{in}} = \frac{s^2 - s R_{eq1} B_2 g_2 + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (4.11)$$

โดยที่ $D(s) = s^2 + s R_{eq1} B_2 g_2 + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งตัวแปรที่เกี่ยวข้อง ω_p และ Q_p มีค่าเท่ากับ

$$\omega_p = \sqrt{R_{eq1} R_{eq2} B_1 B_2 g_1 g_2} \quad (4.12)$$

และ

$$Q_p = \sqrt{\frac{R_{eq2} B_1 g_1}{R_{eq1} B_2 g_2}} \quad (4.13)$$

โดยที่ g_i คือค่าความนำของ OTA ตัวที่ i ส่วน R_{eqi} คือค่าความต้านทานอินพุตของ OTA ตัวที่ i ซึ่งในกรณีปกติ ค่าความต้านทานอินพุตของ OTA ทั้งสองตัวมีค่าเท่ากัน (กรณีที่ค่า $Q_p = 1$) และ B_i คืออัตราขยายแบบเปิดเชิงความถี่ของออปแอมป์ (Open-loop gain-bandwidth) จากสมการที่ (4.11) พบว่าตัวแปร ω_p สามารถปรับค่าได้ ทางอินพุตของ OTA โดยกระแสไบอัสของ OTA หรือ แรงดันไฟเลี้ยงของความต้านทานอินพุตของ OTA ซึ่งกรณีทั่วไปจะกำหนดให้ออปแอมป์ทั้งสองตัวเท่ากันทุกประการ

4.3 การวิเคราะห์เชิงไม่เป็นอุดมคติ

การวิเคราะห์ในส่วนของผลกระทบที่ไม่เป็นอุดมคติของออปแอมป์ ในสมการส่งผ่านความถี่ที่นำเสนอ เมื่อพิจารณาค่าพหุนามโพลของออปแอมป์ อัตราขยายแบบเปิด A_i จึงเป็นดังนี้

$$A_i(s) = \frac{B_i \omega_{pi}}{s(s + \omega_{pi})} = \frac{B_i}{s(1 + \tau_i s)}; \quad (i = 1, 2) \quad (4.14)$$

ซึ่งค่า ω_p คือค่าพหุนามโพลอันดับที่สองของออปแอมป์และ $\tau = 1/\omega_p$ ที่ย่านความถี่ $\omega \ll \omega_p$ ดังนั้นค่าอัตราขยายแบบเปิดของออปแอมป์มีค่าดังสมการ

$$A_i(s) \cong \frac{B_i}{s} (1 - \tau_i s) \quad (4.15)$$

เมื่อทำการวิเคราะห์เชิงไม่เป็นอุดมคติสามารถวิเคราะห์ได้เป็น

$$D_n(s) = s^2 [1 - R_{eq1} B_2 g_2 \tau_2 - R_{eq1} R_{eq2} B_1 B_2 g_1 g_2 \tau_1 \tau_2] + s(R_{eq1} B_{eq2} g_2 - R_{eq1} R_{eq2} B_1 B_2 g_1 g_2 \tau_2 - R_{eq1} R_{eq2} B_1 B_2 g_1 g_2 \tau_1) + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2 \quad (4.16)$$

เอกสารนี้เป็นเอกสารที่เผยแพร่เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{LPn} = \frac{R_{eq1}R_{eq2}B_1g_1g_2(s^2\tau_1\tau_2 - (\tau_1 + \tau_2)s + 1)}{D(s)} \quad (4.17)$$

$$I_{HPn} = \frac{s^2}{D(s)} \quad (4.18)$$

$$I_{BPn} = \frac{R_{eq1}B_1g_2(-s^2\tau_1 + s)}{D(s)} \quad (4.19)$$

$$I_{BRn} = \frac{s^2 + R_{eq1}R_{eq2}B_1B_2g_1g_2(s^2 - (\tau_1 + \tau_2)s + 1)}{D(s)} \quad (4.20)$$

เมื่อ $\tau=1/\omega_p$ สำหรับ (itb) ออปแอมป์ จากสมการที่ (4.15) ตัวแปรที่เกี่ยวข้อง ω_p และ Q_p มีค่าเท่ากับ

$$\omega_{pn} \cong \sqrt{R_{eq1}R_{eq2}B_1B_2g_1g_2} \quad (4.21)$$

$$Q_{pn} \cong \sqrt{\frac{R_{eq2}B_1g_1}{R_{eq1}B_2g_2} \left[\frac{1}{1 - R_{eq2}B_1g_1(\tau_2 + \tau_1)} \right]} \quad (4.22)$$

สามารถเห็นผลของค่าพาราซิติคที่เกิดขึ้น ค่าพาราซิติคโพล จะไม่รบกวนต่อการตอบสนองความถี่ย่านต่างๆแต่มีผลกระทบเล็กน้อยต่อค่า Q_p ซึ่งสามารถสังเกตได้อย่างไรก็ตามค่า Q_p จะมีผลเพิ่มขึ้นเมื่อความถี่สูงขึ้นซึ่งขึ้นอยู่กับค่าโพลที่สองของออปแอมป์ ค่าเฟคเตอร์บางอย่างที่ไม่ต้องการเนื่องมาจาก สมการส่งผ่านของวงจรกรองความถี่จากสมการที่ (4.17) ถึง (4.20) สามารถละลายได้โดยเงื่อนไขดังนี้

$$\left. \begin{aligned} (g_2R_{eq1}B_2\tau_2 + g_1g_2R_{eq1}R_{eq2}B_1B_2\tau_1\tau_2) &<< 1 \\ g_1g_2R_{eq1}R_{eq2}B_1B_2(\tau_2 + \tau_1) &<< (g_2R_{eq1}B_2) \end{aligned} \right\} \quad (4.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การปรับค่าคุณภาพ

ในกรณีที่ต้องการค่า $Q_p > 1$ ก็สามารถทำได้โดยการปรับค่า g_1 และ g_2 ให้มีอัตราส่วนที่ต้องการ แต่อย่างไรก็ตาม การกำหนดค่า Q_p โดยปรับค่า g_1 และ g_2 นั้นจะต้องมีวิธีการปรับที่ถูกต้อง ซึ่งถ้าปรับโดยไม่พิจารณาเงื่อนไขที่ถูกต้องจะทำให้ค่าของ g_1 และ g_2 มีผลกระทบต่อความถี่ตอบสนองได้ ซึ่งการปรับค่า g_1 และ g_2 เพื่อให้ค่า Q_p ไม่มีผลกระทบต่อความถี่ตอบสนอง สามารถทำได้ โดยสมมติให้มีเงื่อนไขของที่ตั้งต่อไปนี้

$$g_1 g_2 = A \quad (4.24)$$

จากสมการที่ (4.12) เมื่อกำหนดให้ $R_{eq1} = R_{eq2}$ และ $B_1 = B_2$ และ จากสมการที่ (4.24) ค่า Q_p จะหาได้จากกำหนดค่า g_1 และ g_2 ได้ดังนี้

$$Q_p = \sqrt{\frac{g_1}{g_2}} = \frac{g_1}{\sqrt{A}} \quad (4.25)$$

ดังนั้น

$$g_1 = Q_p \sqrt{A} \quad (4.26)$$

$$g_2 = \frac{\sqrt{A}}{Q_p} \quad (4.27)$$

หรือ

$$\frac{g_1}{Q_p} = Q_p g_2 \quad (4.28)$$

4.5 ค่าความไวของวงจร (Sensitivity)

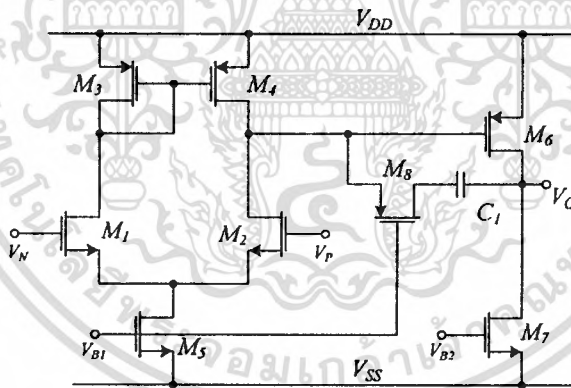
สิ่งที่สามารถยืนยันประสิทธิภาพของวงจรของความถี่ที่นำเสนออีกอย่างหนึ่งนั้น คือ ค่าความไวของของอุปกรณ์แอคทีฟในวงจร ที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_p}$ และ ค่าคุณภาพ $S_x^{Q_p}$ เมื่อ x คือ อุปกรณ์แอคทีฟแต่ละตัว ซึ่งพบว่าความไวมีค่าต่ำอยู่ระหว่าง ± 0.5 ซึ่งสามารถสรุปได้ดังตารางที่ 4.1

x	$S_x^{\omega_p}$	$S_x^{Q_p}$
$g1$	0.5	0.5
$g2$	0.5	-0.5
$Req1$	0.5	-0.5
$Req2$	0.5	0.5
$B1$	0.5	-0.5
$B2$	0.5	0.5

ตารางที่ 4.1 ค่าความไวของตัวแปรแอกทิฟในวงจร

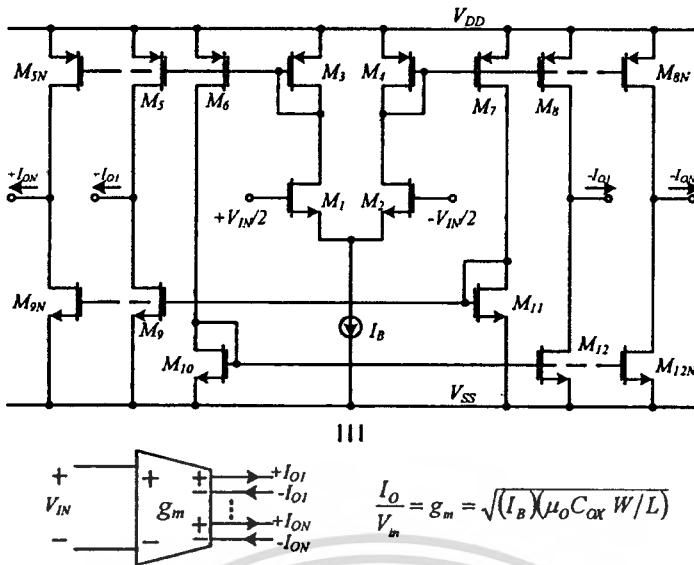
4.6 เปรียบเทียบจำนวนอุปกรณ์

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส ใช้แบบจำลอง (Model) ของ T14Y MOSIS $0.25\mu\text{m}$ โดยออปแอมป์ และ OTA จะแสดงไว้ดังรูปที่ 4.6 และ 4.7 ตามลำดับ



รูปที่ 4.6 วงจร CMOS OPAMP

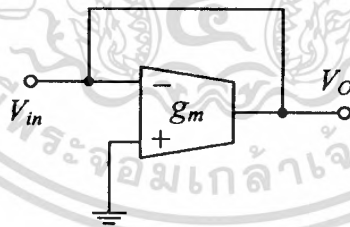
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 วงจร CMOS MO-OTA

4.6.1 การลดจำนวนอุปกรณ์ ในวงจรให้เหลือน้อยที่สุด

เพื่อ เป็นการลดจำนวนอุปกรณ์ ที่ใช้ลง ในส่วนของ ความต้านทานอิเล็คทรอนิกส์ R_{eq} จึงเลือกที่จะใช้วงจรที่ประกอบด้วย CMOS เพียง 2 ตัว ดังรูปที่ 4.2 แทนการใช้ วงจรความต้านทานอิเล็คทรอนิกส์ ที่สร้างจาก OTA ดังรูปที่ 4.8 และสามารถคำนวณค่า ความต้านทานอิเล็คทรอนิกส์ ได้ดังสมการที่ (4.29)



รูปที่ 4.8 วงจรความต้านทานอิเล็คทรอนิกส์

$$R_{eq} = \frac{V_{in}}{I_o} = \frac{1}{g_m} \tag{4.29}$$

เมื่อทำการเปรียบเทียบจำนวนอุปกรณ์ เมื่อ ทำการสร้างวงจรทั้งหมดจาก CMOS ก็ จะพบว่า การใช้ ความต้านทานอิเล็คทรอนิกส์ โดยใช้ CMOS เพียง 2 ตัว ในรูปที่ 4.2 ทำให้ใช้ อุปกรณ์ลดลงเป็นอย่างมาก

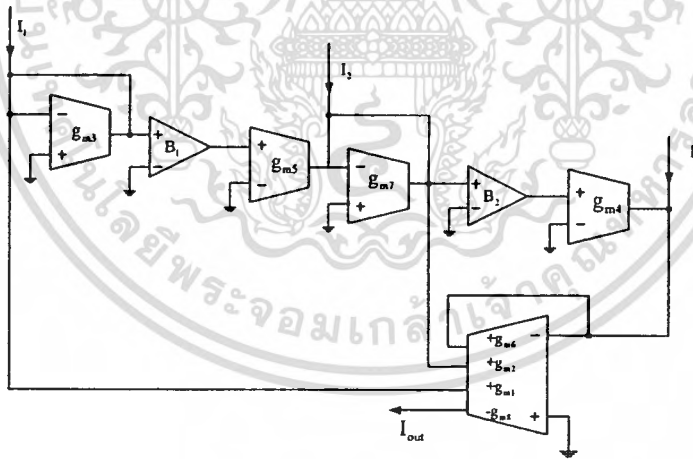
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดของ R_{eq}	จำนวนที่ใช้ในวงจร(ตัว)	จำนวน CMOS ที่ใช้สร้าง(ตัว)
ตัวต้านทานแบบCMOS	2	4
ตัวต้านทานแบบOTA	2	24

ตารางที่ 4.2 เปรียบเทียบจำนวน CMOS ที่ใช้กับ R_{eq} แต่ละแบบ

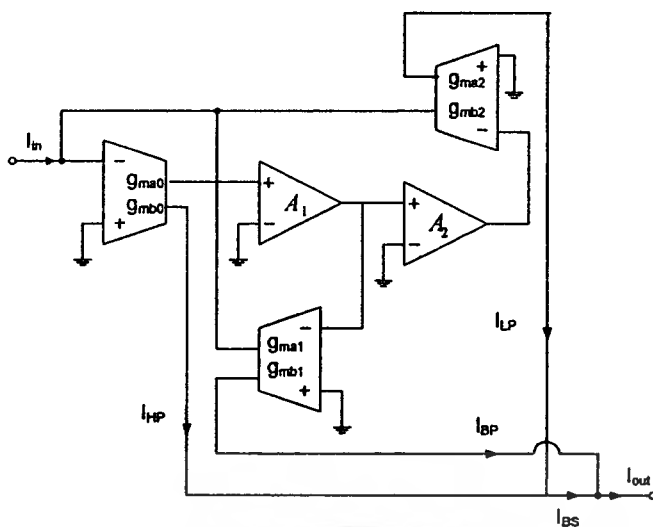
4.6.2 เปรียบเทียบจำนวนอุปกรณ์ที่ใช้กับงานวิจัยที่ผ่านมา

เมื่อนำรูปวงจรที่ได้นำเสนอในวิทยานิพนธ์นี้ ไปเปรียบเทียบกับบทความเกี่ยวกับวงจร ความถี่แบบใช้อุปกรณ์แอคทีฟทั้งหมด ที่เคยได้มีการนำเสนอมาแล้ว ก็จะเห็นว่า วงจรที่ได้นำเสนอในวิทยานิพนธ์นี้ สามารถลดจำนวนอุปกรณ์ลงได้มากกว่า ยกตัวอย่างเปรียบเทียบจำนวนอุปกรณ์ในวงจร เช่น เรื่อง Universal three input and one output current-mode filter without external passive elements นำเสนอโดย M. T. Abuelma' Atti and H. A Alzaher ในปี 1997 [7] แสดงดังรูปที่ 4.9 และเรื่อง Current-mode biquad without passive elements นำเสนอโดย T. Tsukutani, M. Ishida, S. Tsuiki, and Y. Fukui ในปี 1996 [5] แสดงดัง รูปที่ 4.10



รูปที่ 4.9 วงจรในบทความเรื่อง Universal three input and one output current-mode filter without external passive elements [7]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 วงจรในบทความเรื่อง Current-mode biquad without passive elements [5]

	วงจรที่นำเสนอ(ตัว)	วงจรในรูปที่ 4.9 (ตัว)	วงจรในรูปที่ 4.10 (ตัว)
จำนวน OTA	2	7	6
จำนวน OPAMP	2	2	2
จำนวน Transistorทั้งหมด	46	86	76

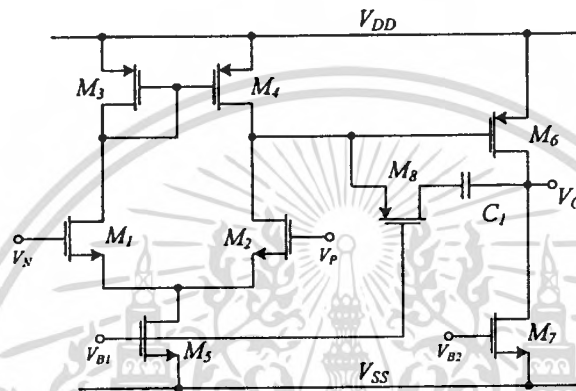
ตารางที่ 4.3 เปรียบเทียบจำนวนอุปกรณ์ กับวงจรตัวกรอง อื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทำงานของวงจร

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแส สามารถยืนยันคุณสมบัติ และ ประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSPICE โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS 0.25 μm วงจรออปแอมป์ และ OTA จะแสดงไว้ดังรูปที่ 5.1 และ 5.2 ตามลำดับ ส่วนขนาดของทรานซิสเตอร์แสดงไว้ดังตารางที่ 5.1 และ 5.2 ตามลำดับ

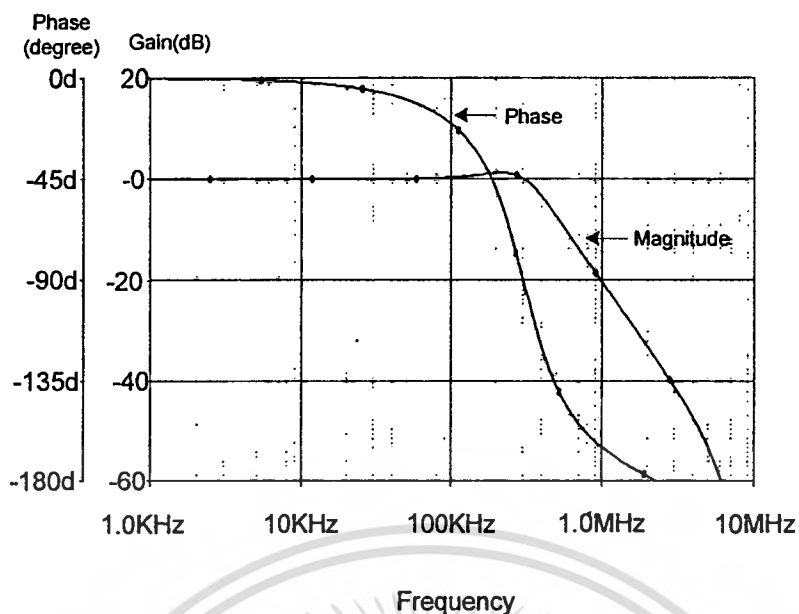


รูปที่ 5.1 วงจร CMOS OPAMP

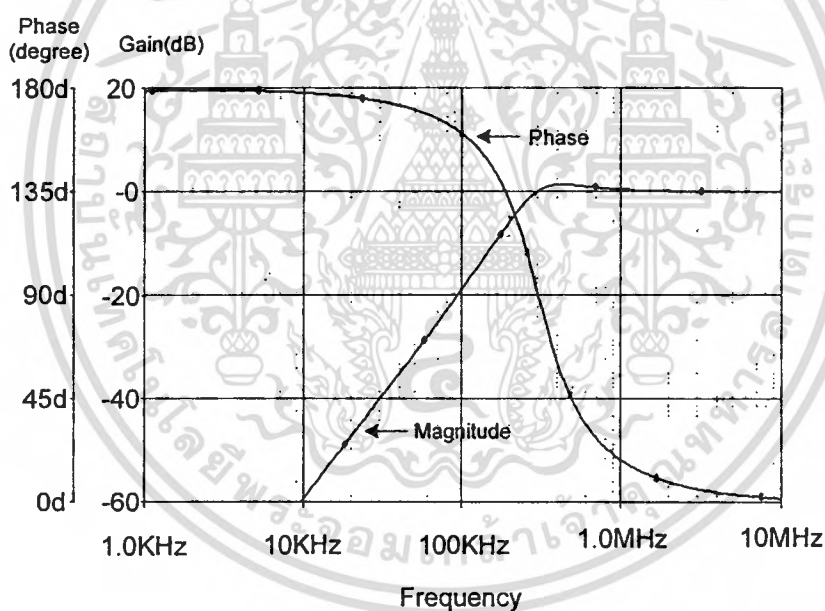
Transistor	W (μm)	L (μm)	Transistor	W (μm)	L (μm)
M1, M2	250	3	M6	392	1
M3, M4	100	3	M7	232	3
M5	80	32	M8	39	1

ตารางที่ 5.1 ค่า Aspect Ratio ของทรานซิสเตอร์ใน CMOS OPAMP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

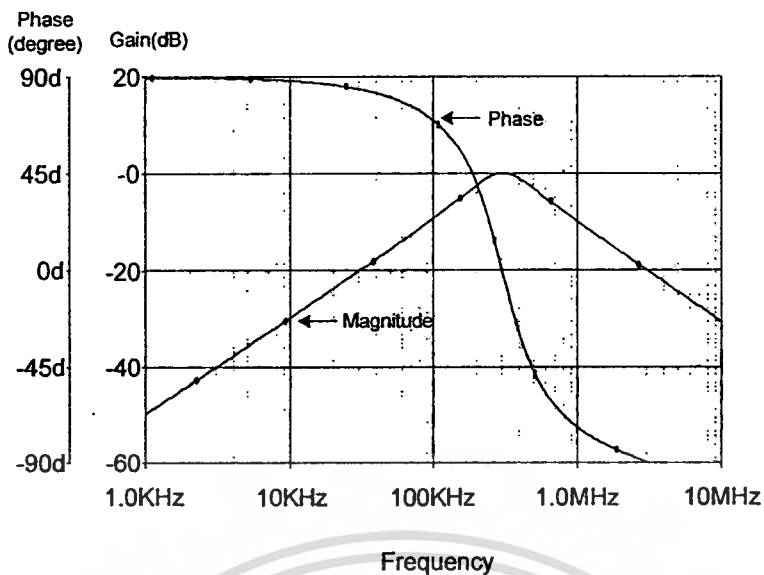


รูปที่ 5.3 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่ต่ำผ่าน

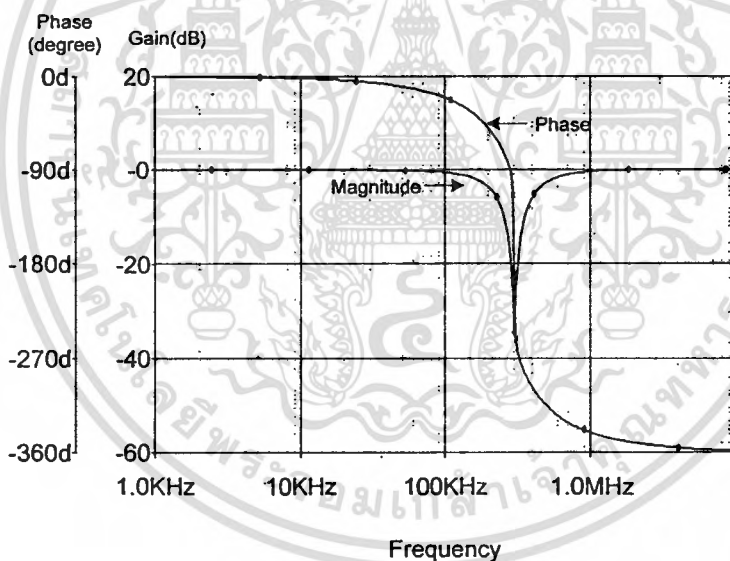


รูปที่ 5.4 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่สูงผ่าน

ที่ความถี่คัทออฟ 300kHz รูปที่ 5.3 ตัวกรองความถี่ต่ำผ่านจะมีเฟสเปลี่ยนไป -90 องศา ส่วนรูปที่ 5.4 ตัวกรองความถี่สูงผ่าน จะมีเฟสเปลี่ยนไป +90 องศา ซึ่งเป็นไปตามทฤษฎี

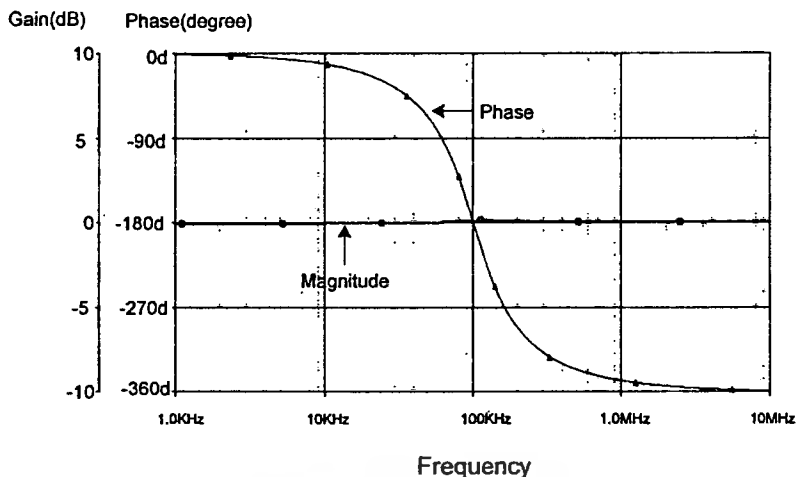


รูปที่ 5.5 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองแถบความถี่ผ่าน



รูปที่ 5.6 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองกำจัดแถบความถี่ผ่าน

ที่ความถี่คัทออฟ 300kHz รูปที่ 5.5 ตัวกรองแถบความถี่ผ่านจะมีเฟสเปลี่ยนไป -90 องศา ส่วนรูปที่ 5.6 ตัวกรองกำจัดแถบความถี่ผ่าน จะมีเฟสเปลี่ยนไป -180 องศา ซึ่งเป็นไปตามทฤษฎี

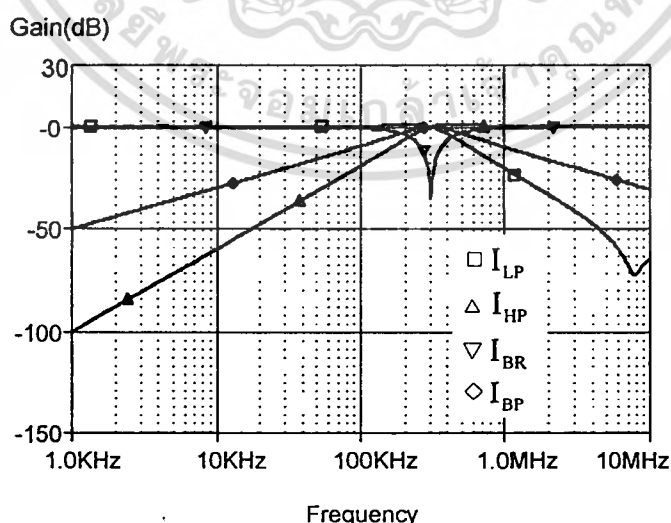


รูปที่ 5.7 ผลตอบสนองเชิงขนาด และเฟส ของตัวกรองความถี่ผ่านทั้งหมด

ตัวกรองความถี่ผ่านทั้งหมดเกนนั้น จะมีค่าเป็นศูนย์ตลอด แต่ที่ความถี่คัทออฟ ของ 100kHz เฟสของตัวกรองความถี่ผ่านทั้งหมด จะเปลี่ยนไป -180 องศา

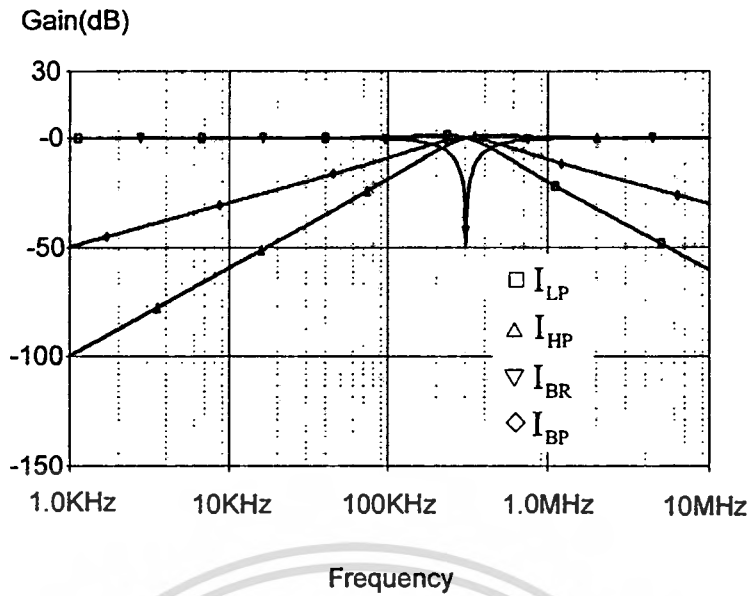
5.2 ผลการจำลองการทำงานเมื่อทำการเปลี่ยน OTA

ในที่นี้ได้ทำการเปรียบเทียบคุณสมบัติของ OTA ในรูปแบบต่างๆ โดยในรูปที่ 5.8 ใช้ วงจร CMOS OTA รูปที่ 5.9 ใช้ OTA ในอุดมคติ และในรูปที่ 5.10 ใช้ OTA แบบ MacroModel 3080 OTA [11] และกำหนดให้กระแสไบอัสให้กับ OTA, $I_B = 200 \mu A$ ค่าไฟเลี้ยง ที่ป้อนให้กับ ความต้านทานอินพุตทรานซิสต์ มีค่า $V_{DD} = 5$ โวลต์ แสดงกราฟผลตอบสนองเชิงขนาด และเฟส ของตัว ซึ่งจะได้ค่าความถี่ตอบสนองหรือความถี่คัทออฟ (cutoff frequency) อยู่ที่ 300kHz

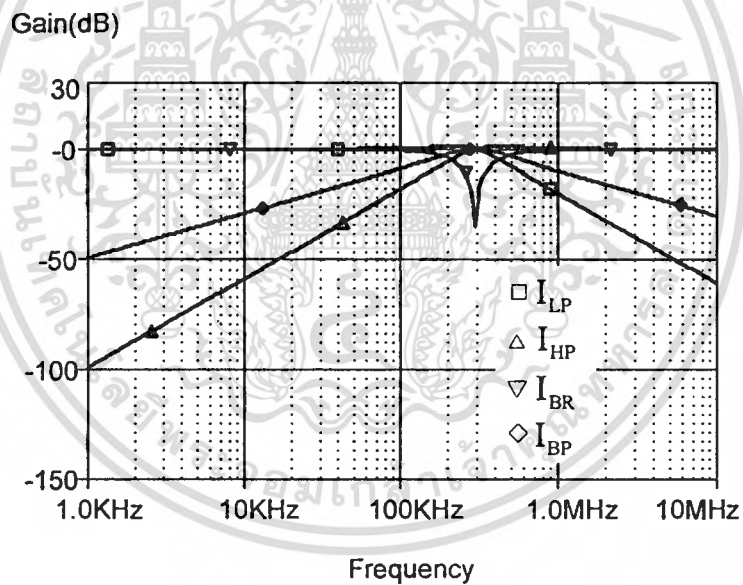


รูปที่ 5.8 คุณสมบัติของตัวกรองความถี่โดยใช้ CMOS OTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9 คุณสมบัติของตัวกรองความถี่โดยใช้ OTA ในอุดมคติ



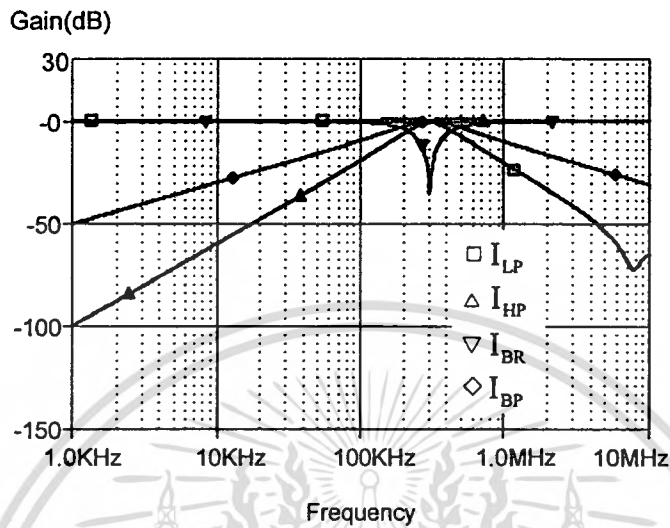
รูปที่ 5.10 คุณสมบัติของตัวกรองความถี่โดยใช้ MacroModel 3080OTA

ตัวกรองความถี่ที่สร้างจาก CMOS OTA ในรูปที่ 5.8 นั้น output ของ OTA มีค่าสูงแต่ไม่เป็นอนันต์ จึงแสดงตัวเป็นคุณสมบัติคล้ายกับ notch filter ที่ช่วงความถี่ 8 MHz และที่ความถี่สูงขึ้น การตอบสนองจาก CMOS OTA มีค่าสูงไม่มากพอที่จะทำงานในย่านสูงๆ เพราะเป็น OTA แบบพื้นฐาน จากกราฟ ในรูปที่ 5.8 ถึง รูปที่ 5.10 จะสังเกตเห็นว่า ความถี่ cutoff ที่ได้จาก CMOS OTA, MacroModel 3080 และ OTA ในอุดมคติ นั้น มีค่าเท่ากัน

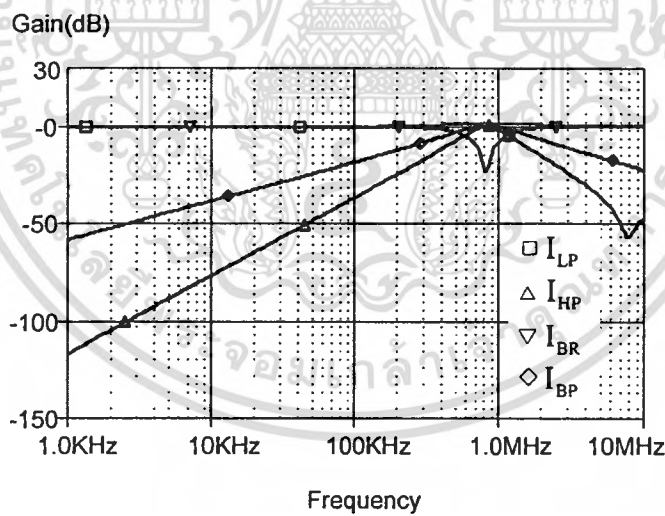
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ผลที่ได้จากการเลียนแบบการทำงานเมื่อเปลี่ยนความต้านทานอิเล็กทรอนิกส์

เพื่อพิสูจน์ว่าการควบคุมความถี่ตอบสนอง สามารถควบคุมได้ทางอิเล็กทรอนิกส์ จากสมการที่ (4.3) และ สมการ (4.12) เมื่อปรับค่าแรงดันไฟเลี้ยงของความต้านทานอิเล็กทรอนิกส์ จะทำให้ค่าความถี่ตอบสนองเปลี่ยนไป



รูปที่ 5.11 คุณสมบัติของตัวกรองความถี่ (CMOS OTA) เมื่อ $V_{DDR} = 5\text{volts}$



รูปที่ 5.12 คุณสมบัติของตัวกรองความถี่ CMOS OTA $V_{DDR} = 1\text{volts}$

เมื่อทำการปรับค่าไฟเลี้ยง ที่ป้อนให้กับความต้านทานอิเล็กทรอนิกส์เป็น 5 โวลต์ ในรูปที่ 5.11 และ 1 โวลต์ ในรูปที่ 5.12 ค่าความถี่ตอบสนอง (f_p) มีค่าเท่ากับ 300kHz ที่ค่าไฟเลี้ยง 5 โวลต์ และ 800kHz ที่ค่าไฟเลี้ยง 1 โวลต์ ซึ่งจะเห็นว่าการปรับค่าความต้านทานนี้ สามารถที่จะนำไปปรับเลือกความถี่ได้

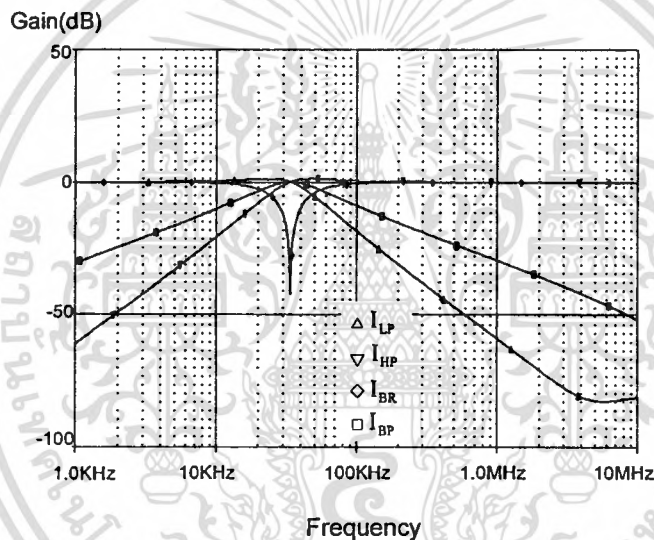
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 ผลที่ได้จากการเลียนแบบการทำงานเมื่อเปลี่ยน g_m

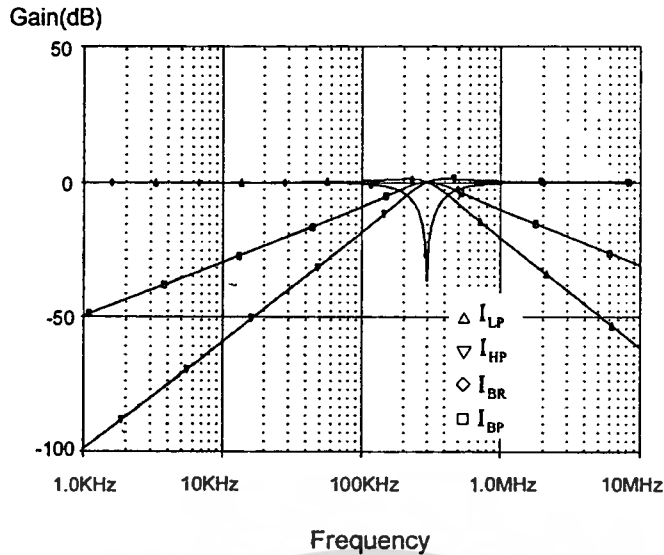
การปรับค่าความถี่ตอบสนองนั้น นอกจากจะปรับ ที่ค่าความต้านทานอินพุตทรานซิสเตอร์แล้ว จากสมการ (4.12) จะเห็นว่ายังสามารถปรับได้จากค่า g_m ของ OTA โดยปรับที่กระแสไบอัส (I_B) ให้กับ OTA ตามสมการ (5.1)

$$\frac{I_o}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{ox} W/L)} \quad (5.1)$$

ซึ่งจะเห็นว่าเมื่อ กระแสไบอัสที่ป้อนให้กับ OTA (I_B) มีค่าสูงขึ้น g_m ก็จะมีค่าสูงขึ้น ทำให้ความถี่มีค่าสูงขึ้น เป็นตามสมการที่ (4.12)



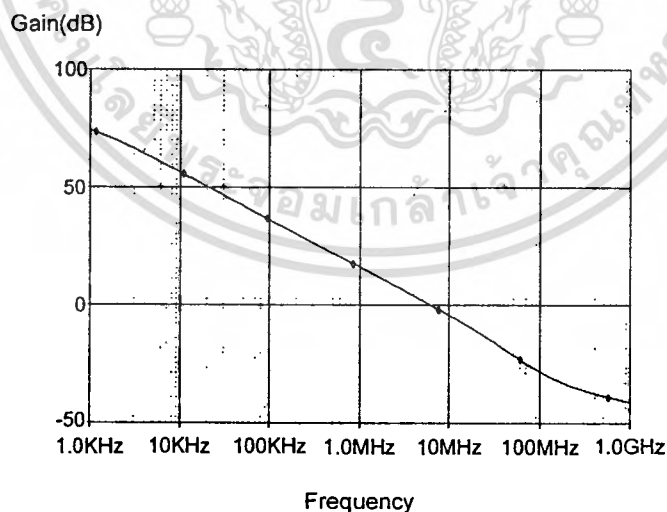
รูปที่ 5.13 คุณสมบัติของตัวกรองความถี่ เมื่อ ค่า $I_B = 1\mu A$



รูปที่ 5.14 คุณสมบัติของตัวกรองความถี่ เมื่อค่า $I_B = 200 \mu A$

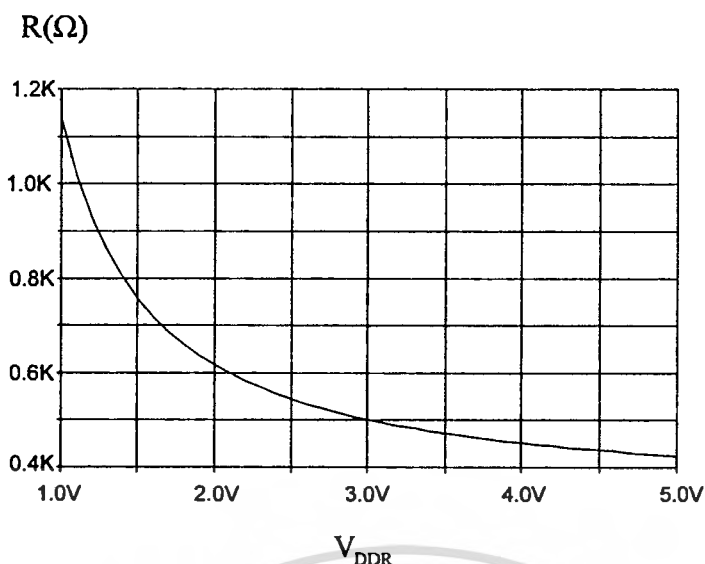
จากรูปที่ 5.13 เมื่อปรับกระแส $I_B = 1 \mu A$ ค่าความถี่คัทออฟที่ได้ จะมีค่า 33kHz แต่เมื่อปรับกระแสไป ที่ $I_B = 200 \mu A$ ในรูปที่ 5.14 ค่าความถี่คัทออฟก็จะเพิ่มขึ้น เป็น 300kHz ซึ่งก็จะเห็นว่า การปรับค่า g_m ของ OTA ก็เป็นอีกวิธีหนึ่ง ที่จะปรับค่าความถี่ตอบสนองได้เช่นกัน

5.5 ผลที่ได้จากการเลียนแบบการทำงานของวงจรที่เกี่ยวข้อง



รูปที่ 5.12 อัตราขยายลูปเปิดเชิงความถี่ (Open Loop gain-bandwidth)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 ค่าความต้านทานอิเล็กทรอนิกส์ เมื่อ V_{DDR} มีค่าเปลี่ยนไป

ค่าอัตราขยายรูปเปิดเชิงความถี่ (Open Loop gain-bandwidth) ของออปแอมป์ที่ใช้ในการทดลองนั้นมีค่าอยู่ที่ 6MHz ส่วนที่ความต้านทานอิเล็กทรอนิกส์ เมื่อค่าไฟเลี้ยง (V_{DDR}) มีค่า 1 โวลต์ จะได้ค่าความต้านทาน 1.14k Ω และเมื่อค่าไฟเลี้ยง มีค่า 5 โวลต์ จะได้ค่าความต้านทาน 425 Ω

บทสรุป

จากผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE ข้างต้น เป็นการยืนยันคุณสมบัติของวงจรได้ วงจรที่นำเสนอนี้ สามารถทำหน้าที่เป็นตัวกรองความถี่ได้ครบทั้ง 5 ชนิด และปรับค่าความถี่ตอบสนองได้ทางอิเล็กทรอนิกส์ โดยปรับที่ค่า กระแสไบอัสให้กับOTA หรือปรับที่ค่าไฟเลี้ยงให้กับความต้านทาน ก็ได้

บทที่ 6

สรุปผลการวิจัยและวิจารณ์

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส ที่ประกอบด้วย อุปกรณ์แอคทีฟ เพียงอย่างเดียว ไม่มีอุปกรณ์พาสซีฟ และใช้อุปกรณ์ในวงจรให้มีจำนวนน้อยกว่า งานวิจัยที่เคยมีการค้นคว้ามา โดยใช้หลักการของตัวกรองแบบไบควอดเรติก สังเคราะห์ที่ตั้งต้นด้วย สมการตัวกรองความถี่ต่ำผ่าน สังเคราะห์เป็นอินทิเกรเตอร์แบบมีการสูญเสียและไม่มีการสูญเสีย ดูกลับ โดยที่วงจรสามารถปรับค่าความถี่คutoff (ω_p) ได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจร ประกอบด้วย OTA และ ออปแอมป์ โดยวงจรสร้างขึ้นด้วยมอสทรานซิสเตอร์ทั้งหมด และมี จำนวนน้อยกว่างานวิจัยก่อนๆ มาก โดยค่าความต้านทานแทนที่ด้วยความต้านทานอิเล็กทรอนิกส์ ซึ่งทำให้ไม่มีอุปกรณ์พาสซีฟเลย โดยความถี่คutoffหลักจะเกิดขึ้นจากค่า Open-loop Gain-bandwidth ของออปแอมป์ ซึ่งทำหน้าที่เป็นอินทิเกรเตอร์แบบมีการสูญเสีย และไม่มีการสูญเสีย

ผลการทดลอง ได้ทำการจำลองการทำงานโดยใช้โปรแกรม PSPICE ซึ่งให้คุณสมบัติของ ตัวกรองความถี่ครบทั้ง 5 ชนิด ได้แก่ ตัวกรองความถี่ต่ำผ่าน ตัวกรองความถี่สูงผ่าน ตัวกรองแถบ ความถี่ผ่าน ตัวกรองกำจัดแถบความถี่ และตัวกรองความถี่ผ่านทั้งหมด คุณสมบัติของตัวกรอง ความถี่ที่สร้างจาก CMOS ทั้งหมดเมื่อเปรียบเทียบกับวงจรกรองความถี่ที่สร้างจาก OTA ในอุดมคติ และ OTA แบบ MacroModel 3080 ให้ผลการตอบสนองที่ดีค่า ค่าความถี่คutoff (ω_p) ที่ตรงกัน

การปรับค่าความถี่คutoff ได้ด้วยวิธีทางอิเล็กทรอนิกส์นั้น ก็ สามารถทำได้ ทั้งปรับที่ ค่าค่าความต้านทานอิเล็กทรอนิกส์ (R_{eq}) และปรับที่ค่า g_m ของOTA ตามสมการที่ (4.12) ในผล การเลียนแบบการทำงานของวงจรก็ได้ นำเสนอไว้ 2 วิธีด้วยกัน วิธีแรก การปรับที่ค่าความต้านทาน อิเล็กทรอนิกส์ ซึ่งก็คือ การปรับที่ค่าไฟเลี้ยง ที่ป้อนให้กับความต้านทานอิเล็กทรอนิกส์ (V_{DDR}) เมื่อ ปรับค่าไฟเลี้ยงที่ป้อนให้กับความต้านทานอิเล็กทรอนิกส์เป็น 5 โวลต์ และ 1 โวลต์ ตามลำดับ ค่าความถี่คutoff (f_p) มีค่าเท่ากับ 300kHz และ 800kHz วิธีที่สอง ปรับที่ค่า g_m ในการปรับ ค่า g_m นี้เราก็จะทำโดยการปรับ ค่ากระแส ที่ไบอัสให้กับOTA (I_B) เมื่อปรับค่า I_B เพิ่มขึ้น ความถี่ คutoff ก็จะเพิ่มขึ้นด้วย

ค่าอัตราการขยายค่าอัตราขยายลูเปิดเชิงความถี่ (Open Loop gain-bandwidth) ของออป แอมป์ ซึ่งเราใช้เป็นตัวอินทิเกรเตอร์นั้น มีค่าอยู่ที่ 6MHz ค่าความต้านทานอิเล็กทรอนิกส์ เมื่อค่า ไฟเลี้ยง (V_{DDR}) มีค่า 1 โวลต์ จะได้ค่าความต้านทาน 1.14k Ω และเมื่อค่าไฟเลี้ยง มีค่า 5 โวลต์ จะ ได้ค่าความต้านทาน 425 Ω

จำนวนอุปกรณ์ในวงจรมัน เราได้ใช้ความต้านทานอิเล็กทรอนิกส์แบบ CMOS 2 ตัวดังรูป ที่ 4.2 แทนที่จะใช้ความต้านทานอิเล็กทรอนิกส์แบบ OTA ทำให้ลดจำนวน CMOS ที่ต้องใช้ลงไป ได้มาก เมื่อเปรียบเทียบกับวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่เคยมีการนำเสนอมาแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[5-6] ใช้ออฟแอมป์ 2 ตัว และ OTA 3 ตัว จะพบว่าการปรับค่าความถี่ตอบสนองจะปรับที่ OTA ตัวเดียวซึ่งจะอยู่ในรูปของราก็สอง เป็นผลให้การปรับค่าความถี่ไม่เป็นเชิงเส้น ซึ่งไม่สะดวกในทางปฏิบัติ ส่วนอีกวงจรหนึ่ง [7] ถึงแม้ว่าการปรับค่าความถี่ตอบสนองจะเป็นเชิงเส้น แต่ก็ใช้ออฟแอมป์ 2 ตัว และ OTA ถึง 5 ตัวเลยทีเดียว โดยที่หลักการที่นำเสนอในวิทยานิพนธ์นี้จะใช้ ออฟแอมป์ 2 ตัว และ OTA 2 ตัว และ ความต้านทานอิเล็กทรอนิกส์ 2 ตัว ซึ่งทำให้สามารถลดจำนวนทรานซิสเตอร์รวมไปได้มากเลยทีเดียว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] S. I. Liu, J. J. Chen, Y. S. Hwang, "New Current mode Biquad filters using current follower," *IEEE Trans. Circuits Syst.*, vol. 42, pp.380-383, July 1995.
- [2] E. O. Gunes, A. Toker and S. Ozoguz, "Insensitive current-mode universal filter with minimum component using dual-output current conveyors," *Electron. Lett.*, vol. 35, pp.524-525, April 1999.
- [3] C. Chang, "New multifunction OTA-C biquads," *IEEE Trans. Circuits and Syst.*, vol. 46, pp.820-824, 1999..
- [4] C. Chang and S. Pai, "Universal current-mode OTA-C biquad with the minimum components," *IEEE Trans. Circuits and Syst.*, vol. 47, pp.1235-1238, 2000.
- [5] T. Tsukutani, M. Ishida, S. Tsuiki, and Y. Fukui, "Current-mode biquad without passive elements," *Electron. Lett.*, vol. 32, pp.197-198, Feb. 1996.
- [6] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui, "Electronically tunable current-mode active only biquadratic filter," *Int. J. Electron.*, vol. 87, pp.307-314, 2000.
- [7] M. T. Abuelma' Atti and H. A. Alzaher, "Universal three input and one output current-mode filter without external passive elements," *Electron. Lett.*, vol. 33, pp.281-283, Feb. 1997.
- [8] T. Tsukutani, M. Higashimura, N. Takahashi, Y. Sumi and Y. Fukui, "Novel voltage-mode biquad using only active divices," *Int. J. Electron.*, vol. 88, pp.339-346, 2001.
- [9] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui, "Voltage-mode active only biquad," *Int. J. Electron.*, vol. 87, pp.1435-1442, 2000.
- [10] P. Prommee and K. Dejhan, "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier," *Int. J. Electron.*, vol. 89, pp.365-379, 2002.
- [11] J. Wu, "Current-mode high-order OTA-C filter," *Int. J. Electron.*, vol. 76, pp.1115-1120, 1994.
- [12] E. Sanchez-sinnencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of Continuous-Time Two Integrator Loop OTA filter structures," *IEEE Trans. Circuits and Syst.*, vol. 35, pp.936-946, Aug. 1988.
- [13] W. J. Kerwin, L. P. Huelsman, and R. W. Newcomb, "State-variable synthesis for insensitive integrated circuit transfer function," *IEEE Trans. Solid-state Circuits*, vol. SC-2, pp.87-92, 1967.



ภาคผนวก
คำพารามิเตอร์ของมอสเฟต และ OTA ที่ใช้ในการจำลองการทำงานในโปรแกรม PSPICE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมเดลมอสเฟต

```
.MODEL NMOS1 NMOS (
+ TOX = 5.7E-9 NSUB = 1E17 LEVEL = 3
+ PHI = 0.7 VTO = 0.4238252 GAMMA = 0.4317311
+ UO = 425.6466519 ETA = 0 THETA = 0.1754054
+ KP = 2.501048E-4 VMAX = 8.287851E4 KAPPA = 0.1686779
+ RSH = 4.062439E-3 NFS = 1E12 TPG = 1
+ XJ = 3E-7 LD = 3.162278E-11 WD = 1.232881E-8
+ CGDO = 6.2E-10 CGSO = 6.2E-10 CGBO = 1E-10
+ CJ = 1.81211E-3 PB = 0.5 MJ = 0.3282553
+ CJSW = 5.341337E-10 MJSW = 0.5 )
.MODEL PMOS1 PMOS (
+ TOX = 5.7E-9 NSUB = 1E17 LEVEL = 3
+ PHI = 0.7 VTO = -0.5536085 GAMMA = 0.6348369
+ UO = 250 ETA = 0 THETA = 0.1573195
+ KP = 5.194153E-5 VMAX = 2.295325E5 KAPPA = 0.7448494
+ RSH = 30.0776952 NFS = 1E12 TPG = -1
+ XJ = 2E-7 LD = 9.968346E-13 WD = 5.475113E-9
+ CGDO = 6.66E-10 CGSO = 6.66E-10 CGBO = 1E-10
+ CJ = 1.893569E-3 PB = 0.9906013 MJ = 0.4664287
+ CJSW = 3.625544E-10 MJSW = 0.5 )
```

โมเดล OTA ในอุดมคติ

```
.Subckt OTA 1 2 10 11 12 13 14 15 16 17
*Pinouts in+ in- O+ O- O+ O- O+ O- O+ o- OTA
R1 1 2 100Meg
gm1 0 100 1 2 630u
vx 100 0 dc 0
f1 0 10 vx 1
f2 0 11 vx -1
f3 0 12 vx 1
f4 0 13 vx -1
f5 0 14 vx 1
f6 0 15 vx -1
f7 0 16 vx 1
f8 0 17 vx -1
.Ends OTA
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมเดล Macromodel3080OTA

.Subckt OTA3080 1 2 3 4 5 6 7 8 9 10

*Pinouts in+ in- O+ O- O+ O- O+ O- O+ O-

Ri 1 2 100k

Ci 1 2 2.6p

gm 0 100 1 2 630u

Vx 100 0 dc 0

f1+0 3 vx 1

C1+ 3 0 3.6p

R1+ 3 0 70Meg

f1-0 4 vx -1

C1- 4 0 3.6p

R1- 4 0 70Meg

f2+0 5 vx 1

C2+ 5 0 3.6p

R2+ 5 0 70Meg

f2-0 6 vx -1

C2- 6 0 3.6p

R2- 6 0 70Meg

f3+0 7 vx 1

C3+ 7 0 3.6p

R3+ 7 0 70Meg

f3-0 8 vx -1

C3- 8 0 3.6p

R3- 8 0 70Meg

f4+0 9 vx 1

C4+ 9 0 3.6p

R4+ 9 0 70Meg

f4-0 10 vx -1

C4- 10 0 3.6p

R4- 10 0 70Meg

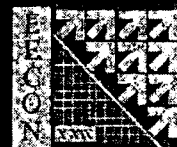
.Ends OTA3080



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



The EECON-30 Conference Joins the Eightieth Birthday Anniversary

Celebration of His Majesty the King Bhumibol Adulyadej

30th Electrical Engineering Conference

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30

หนังสือรวมบทความที่นำเสนอในการประชุม เล่ม 2

- การประมวลผลสัญญาณดิจิทัล (DS)
- อิเล็กทรอนิกส์ (EL)
- ไฟฟ้าสถิต (CM)
- ระบบควบคุมและกำลังควบคุม (CT)
- งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)

Volume II

มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
KING MONGKUT'S UNIVERSITY OF TECHNOLOGY THONBURI

โดย
ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม
ภาควิชาวิศวกรรมระบบควบคุมและเครื่องมือวัด ภาควิชาวิศวกรรมคอมพิวเตอร์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

ณ โรงแรมเฟลิกซ์ ริเวอร์แคว รีสอร์ท กาญจนบุรี
25 - 26 ตุลาคม 2550



FACULTY OF ENGINEERING
KMUTT
EECON - 30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองความถี่รูปแบบกระแสโดยใช้อุปกรณ์แอกทีฟจำนวนน้อยเพียงอย่างเดียว ด้วยหลักการของอินทิเกรเตอร์แบบสูญเสียและไม่สูญเสีย

Low-component-count Active-only current-mode Universal Filter based on Lossy and Lossless Integrators

พรทิมา ฉายแสง* พิพัฒน์ พรหมมี* มนตรี สมคุตชนก** กอบชัย เศรษฐอายุ*

*คณะวิศวกรรมศาสตร์ และ สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

**ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

โทร. 0-2326-4238 โทรสาร 0-2326-4554 E-mail: pipat@telecom.kmitl.ac.th , monsom@siamu.com

บทคัดย่อ

บทความนี้ได้นำเสนอ วงจรรองความถี่หลายหน้าที่รูปแบบกระแส โดยหลักการของสมการไบควอดเรติก ซึ่งกระแสด้วยอินทิเกรเตอร์ชนิดไม่มีการสูญเสีย และ มีการสูญเสียอย่างละ 1 ตัว ซึ่งการสังเคราะห์วงจรรองความถี่ข้างต้น จะใช้เพียงอุปกรณ์ไอซีที่น้อยที่สุดและเป็นอุปกรณ์แอกทีฟเท่านั้น วงจรที่นำเสนอสามารถทำหน้าที่เป็นตัวกรองความถี่ต่ำผ่าน ตัวกรองความถี่สูงผ่าน ตัวกรองความถี่ที่ต้องการผ่าน และ ตัวกรองความถี่ที่ต้องการออก อุปกรณ์แอกทีฟที่ใช้ในวงจรรองที่นำเสนอสร้างขึ้นด้วยเทคโนโลยีซีมอส อาทิ วงจรซีมอสโอทีทีหลายเอาท์พุท (CMOS Multiple-Output OTA: CMOS MO-OTA) และ ซีมอสออปแอมป์ (Opamp) วงจรที่นำเสนอจะสามารถปรับค่าความถี่คutoff (ω_p) ได้โดยวิธีอิเล็กทรอนิกส์ โดยการปรับค่าความนำของ OTA หรือแรงดันไฟเลี้ยงของความต้านทานอิเล็กทรอนิกส์ โดยคุณสมบัติของวงจรรองอินทิเกรเตอร์ทำงานได้เป็นอย่างดีคือโปรแกรม PSpice

คำสำคัญ: อุปกรณ์แอกทีฟเพียงอย่างเดียว, ตัวกรองความถี่หลายหน้าที่, อินทิเกรเตอร์ชนิดมีการสูญเสีย

Abstract

A universal current-mode active-only filter using the biquadratic transfer function is proposed. The proposed circuit is realized by a lossy and a lossless integrator with minimize active components count without external passive elements. The different kinds of filter functions as lowpass, highpass, bandpass and band-reject response can be obtained without changing circuit topology. The proposed circuit implementation is realized by using MOS transistors, CMOS MO-OTAs, and CMOS OPAMPs. The parameters ω_p can be tuned electronically through adjusting the transconductance gains of the OTA or electronic resistors power supply. The simulation results are given by PSpice.

Keywords: Active-only, Universal Filter, lossy integrator

1. บทนำ

ตัวกรองสัญญาณอนาล็อกแนวใหม่ที่มีประสิทธิภาพสูง เป็นที่นิยมมากในการออกแบบในปัจจุบัน การทำงานของวงจรรองความถี่ในรูปแบบกระแสเป็นที่ทราบกันดีว่ามีข้อดีกว่าวงจรรองความถี่ในรูปแบบแรงดัน เช่น สามารถประมวลผลในรูปการบวก และ ลบ ได้ง่ายไม่ซับซ้อน ไม่มีปัญหาอินพีแดนซ์ด้านการเชื่อมต่อ (Matching Impedance Connections) มีงานวิจัยก่อนหน้าได้ออกแบบวงจรรองความถี่ ให้ทำงานในรูปแบบกระแส โดยใช้อุปกรณ์แอกทีฟไว้หลายชนิด เช่น วงจรตามกระแส [1] (Current Follower: CF) วงจรสะพานกระแส [2] (CCII) และ วงจรขยายความนำ (Operational Transconductance Amplifier: OTA) [3] เป็นต้น สมการการส่งผ่านแบบไบควอดเรติก นับว่าเป็นหลักการที่นำมาสังเคราะห์เป็นวงจรรองความถี่ได้อย่างมีประสิทธิภาพ และ ด้วยหลักการนี้เองยังสามารถสร้างเป็นตัวกรองความถี่ได้หลายรูปแบบ เป็นที่พบเห็นกันมาช้านาน

อัตราขยายของ OPAMP ซึ่งเป็นที่รู้จักในรูปของอัตราขยายในช่วงความถี่ปฏิบัติการ (Gain-Bandwidth: GBW) เมื่อนำมาใช้ร่วมกับ OTA สามารถนำมาสร้างเป็นวงจรรองความถี่ ซึ่งเหมาะที่จะใช้งานในย่านความถี่สูง และ ได้มีการนำเสนอไว้หลายบทความด้วยกัน ทั้งรูปแบบกระแส [5-7] และ รูปแบบแรงดัน [8-9] ซึ่งมีประสิทธิภาพที่ดีในระดับหนึ่ง และ เหมาะสมในการสร้างเป็นวงจรรวมด้วยกันทั้งสิ้น แต่อย่างไรก็ดียังใช้จำนวนอุปกรณ์แอกทีฟจำนวนมาก

เมื่อพิจารณาวงจรรองความถี่รูปแบบกระแส ที่เสนอเสนอไว้ [5-6] ใช้โอปแอมป์ 2 ตัว และ OTA 3 ตัว จะพบว่า การปรับค่าความถี่คutoff จะปรับที่ OTA ตัวเดียวซึ่งจะอยู่ในรูปของรากที่สอง เป็นผลให้การปรับค่าความถี่ไม่เป็นเชิงเส้น ซึ่งไม่สะดวกในทางปฏิบัติ ส่วนอีกวงจรมุ่ง [7] ถึงแม้ว่าการปรับค่าความถี่คutoff จะเป็นเชิงเส้น แต่ก็ใช้โอปแอมป์ 2 ตัว และ OTA ถึง 5 ตัวเลยทีเดียว โดยที่หลักการที่นำเสนอในบทความนี้จะใช้โอปแอมป์ 2 ตัว และ OTA 2 ตัว และ ความต้านทานอิเล็กทรอนิกส์ 2 ตัว ซึ่งทำให้สามารถลดจำนวนทรานซิสเตอร์รวมไปได้มากเลยทีเดียว อีกทั้งยังสามารถปรับค่าความถี่คutoff เป็นเชิงเส้นด้วยวิธีทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30 (ECON-30) 25-26 ตุลาคม 2550 มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

2. ทฤษฎี และ หลักการ

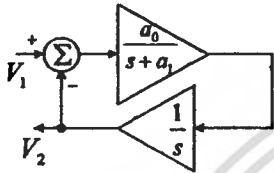
การสังเคราะห์ตัวกรองจากสมการไบควอดเรตริก โดยใช้สมการตั้งต้นด้วยสมการของตัวกรองความถี่ต่ำผ่าน ดังสมการที่ (1)

$$\frac{V_2(s)}{V_1(s)} = \frac{a_0}{s^2 + sa_1 + a_0} \quad (1)$$

ปรับสมการให้อยู่ในรูป Lossy และ Lossless Integrator ได้เป็น

$$V_2(s) = (V_1(s) - V_2(s)) \left(\frac{a_0}{s + a_1} \right) \cdot \frac{1}{s} \quad (2)$$

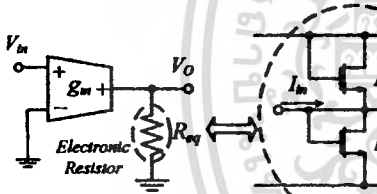
จากสมการที่ (2) สามารถเขียนเป็น Block Diagram ได้ดังรูปที่ 1



รูปที่ 1 Block Diagram การสังเคราะห์จากสมการตัวกรองความถี่ต่ำผ่าน

2.1 วงจรขยายแรงดัน (Voltage-Gain Circuit)

วงจรรขยายแรงดัน [10] ที่ใช้ในบทความนี้เป็นวงจรที่ประกอบด้วย OTA และ วงจรความต้านทานอิเล็กทรอนิกส์ดังรูปที่ 2

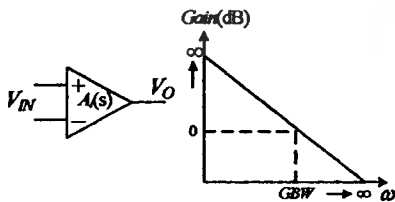


รูปที่ 2 วงจรรขยายแรงดัน [10]

$$R_{eq} = \frac{V_O}{I_{in}} = \frac{L}{2\mu C_{OX} W (V_{DDR} - V_T)} \quad (3)$$

อัตรขยายแรงดันของวงจรรูปที่ 2 มีค่าเท่ากับ

$$\frac{V_O}{V_{in}} = g_m R_{eq} \quad (4)$$



รูปที่ 3 ออปแอมป์และการตอบสนองทางความถี่เปิด

2.2 วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (Lossless Integrator)

เมื่อทำการพิจารณาอัตรการขยายเปิดเชิงความถี่ (Open-loop gain-bandwidth) ของออปแอมป์ ในรูปที่ 3 แสดงให้เห็นว่ามีคุณสมบัติ

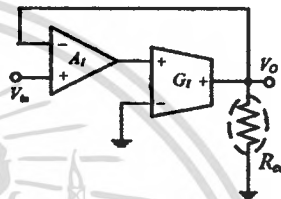
เช่นเดียวกับวงจรรอินทิเกรเตอร์แบบไม่มีการสูญเสีย และ สมการการส่งผ่านสามารถแสดงดังสมการที่ (5)

$$A(s) = \frac{B_i}{s} \quad (i=1, 2) \quad (5)$$

2.3 วงจรรอินทิเกรเตอร์แบบมีการสูญเสีย (Lossy Integrator)

จากรูปที่ 4 แสดงวงจรรอินทิเกรเตอร์แบบมีการสูญเสีย (Lossy Integrator) และ สมการการส่งผ่านแสดงไว้ดังสมการที่ (6)

$$\frac{V_O}{V_{in}} = \frac{B_1 g_1 R_{eq}}{s + B_1 g_1 R_{eq}} \quad (6)$$

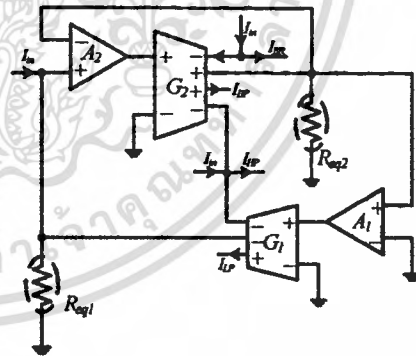


รูปที่ 4 วงจรรอินทิเกรเตอร์ชนิดมีการสูญเสีย (Lossy Integrator)

3. วงจรกรองความถี่รูปแบบกระแสใช้คู่ทรานซิสเตอร์

เพียงอย่างเดียว

วงจรรกรองความถี่ที่สังเคราะห์ได้จากหลักการรูปที่ 1-4 แสดงไว้ดังรูปที่ 5



รูปที่ 5 วงจรรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ

จากรูปที่ 4 สมการการส่งผ่านสามารถสรุปได้ดังนี้

$$T_{LP} = \frac{R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (7)$$

$$T_{BP} = \frac{s R_{eq1} B_2 g_2}{D(s)} \quad (8)$$

ด้วยหลักการบวกและลบสัญญาณกระแส เมื่อต้องการได้เอาต์พุตในรูปแบบฟังก์ชันกระแสเช่นสามารถทำได้โดย $i_{BR} = i_{in} - i_{BP}$ และ $i_{HP} = i_{in} - i_{BP} - i_{LP}$ และ ฟังก์ชันตัวกรองดังกล่าวคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$T_{HP} = \frac{s^2}{D(s)} \tag{9}$$

และ $T_{BR} = \frac{s^2 + R_{eq1}R_{eq2}B_1B_2g_1g_2}{D(s)} \tag{10}$

โดยที่ $D(s) = s^2 + sR_{eq1}B_2g_2 + R_{eq1}R_{eq2}B_1B_2g_1g_2$ ซึ่งตัวแปรที่เกี่ยวข้อง ω_p และ Q_p มีค่าเท่ากับ

$$\omega_p = \sqrt{R_{eq1}R_{eq2}B_1B_2g_1g_2} \tag{11}$$

และ $Q_p = \sqrt{\frac{R_{eq2}B_2g_1}{R_{eq1}B_1g_2}} \tag{12}$

โดยที่ g_i คือค่าความนำของ OTA ตัวที่ i ส่วน R_{eqi} คือค่าความต้านทานอินพุตที่โหนดที่ i ซึ่งในกรณีปกติ ค่าความต้านทานอินพุตที่โหนดทั้งสองตัวมีค่าเท่ากัน (กรณีนี้ค่า $Q_p = 1$) และ B_i คืออัตราขยายของขั้วเปิดเชิงความถี่ของออปแอมป์ (Open-loop gain-bandwidth) จากสมการที่ (11) พบว่าตัวแปร ω_p สามารถปรับค่าได้ทางอินพุตของโหนด โดยกระแสไบอัสของ OTA หรือ แรงดันไฟเลี้ยงของความต้านทานอินพุต ซึ่งกรณีทั่วไปจะกำหนดให้ออปแอมป์ทั้งสองตัวเท่ากันทุกประการ

3.1 การปรับค่าคุณภาพ

ในกรณีที่ต้องการค่า $Q_p > 1$ ก็สามารถทำได้โดยการปรับค่า g_1 และ g_2 ให้มีอัตราส่วนที่ต้องการ แต่อย่างไรก็ตาม การกำหนดค่า Q_p โดยปรับค่า g_1 และ g_2 นั้นจะต้องมีวิธีการปรับที่ถูกต้อง ซึ่งถ้าปรับโดยไม่มีเงื่อนไขอื่นใดที่ถูกต้องจะทำให้ค่าของ g_1 และ g_2 มีผลกระทบต่อความถี่ตอบสนองได้ ซึ่งการปรับค่า g_1 และ g_2 เพื่อให้ค่า Q_p ไม่มีผลกระทบต่อความถี่ตอบสนอง สามารถทำได้ โดยสมมติให้มีเงื่อนไขดังต่อไปนี้

$$g_1g_2 = A \tag{13}$$

จากสมการที่ (13) เมื่อกำหนดให้ $R_{eq1} = R_{eq2}$ และ $B_1 = B_2$ และ จากสมการที่ (13) ค่า Q_p จะสามารถหาได้จากกำหนดค่า g_1 และ g_2 ได้ดังนี้

$$Q_p = \frac{\sqrt{g_1}}{\sqrt{\frac{A}{g_1}}} = \frac{g_1}{\sqrt{A}} \tag{14}$$

ดังนั้น $g_1 = Q_p \sqrt{A} \tag{15}$

$$g_2 = \frac{\sqrt{A}}{Q_p} \tag{16}$$

หรือ $\frac{g_1}{Q_p} = Q_p g_2 \tag{17}$

4. ค่าความไวของวงจร (Sensitivity)

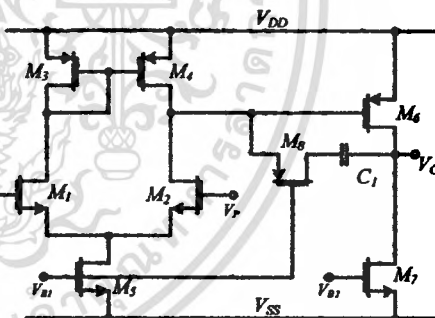
สิ่งที่สามารถยืนยันประสิทธิภาพของวงจรกรองความถี่ที่เน้นสนใจอีกอย่างหนึ่งนั่น คือ ค่าความไวของขงอุปรณ์แอกทีฟในวงจร ที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_p}$ และ ค่าคุณภาพ $S_x^{Q_p}$ เมื่อ x คือ อุปรณ์แอกทีฟแต่ละตัว ซึ่งพบว่าความไวมีค่าต่ออยู่ระหว่าง ± 0.5 ซึ่งสามารถสรุปได้ดังตารางที่ 1

ตารางที่ 1 ค่าความไวตัวแปรแอกทีฟในวงจร

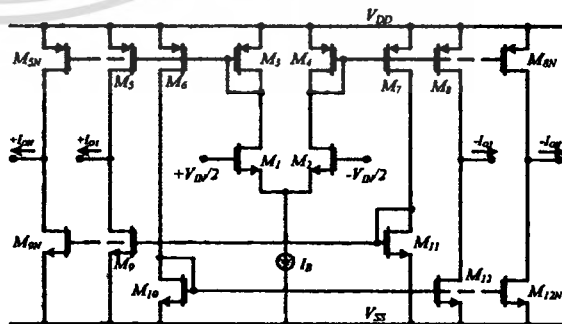
x	$S_x^{\omega_p}$	$S_x^{Q_p}$
g_1	0.5	0.5
g_2	0.5	-0.5
R_{eq1}	0.5	-0.5
R_{eq2}	0.5	0.5
B_1	0.5	-0.5
B_2	0.5	0.5

5. ผลการเขียนแบบการทำงาน

วงจรกรองความถี่หลายขั้วที่รูปแบบกระแส สามารถยืนยันคุณภาพที่ดี และ ประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS 0.25µm โดยออปแอมป์ และ OTA จะแสดงไว้ดังรูปที่ 6 และ 7 ตามลำดับ ส่วนขนาดของทรานซิสเตอร์แสดงไว้ดังตารางที่ 2 และ 3 ตามลำดับ



รูปที่ 6 วงจร CMOS OPAMP



รูปที่ 7 วงจร CMOS MO-OTA

$$\frac{I_Q}{V_m} = g_m = \sqrt{(I_b \mu_0 C_{ox} W/L)}$$

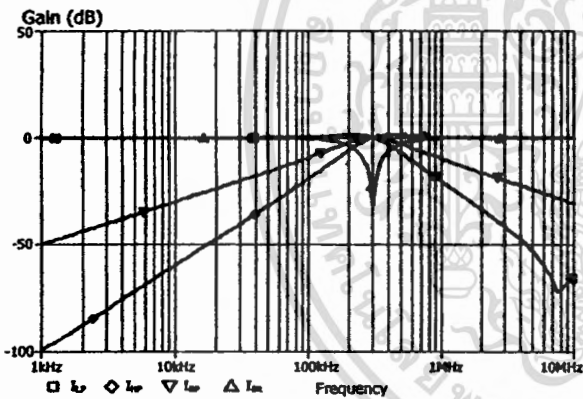
ตารางที่ 2. ค่า Aspect Ratio ของทรานซิสเตอร์ใน CMOS OPAMP

Transistor	W (μm)	L (μm)	Transistor	W (μm)	L (μm)
M ₁ , M ₂	250	3	M ₆	392	1
M ₃ , M ₄	100	3	M ₇	232	3
M ₅	80	32	M ₈	39	1

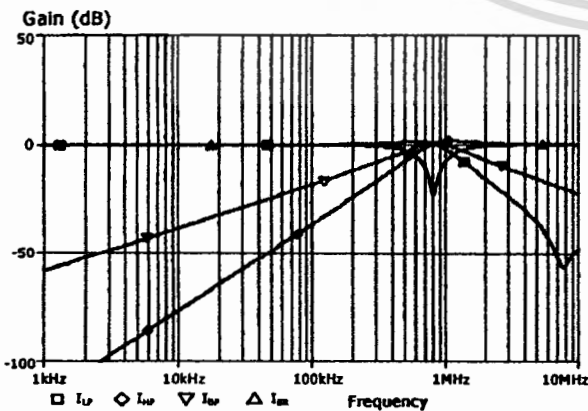
ตารางที่ 3. ค่า Aspect Ratio ของทรานซิสเตอร์ใน CMOS OTA

Transistor	W (μm)	L (μm)	Transistor	W (μm)	L (μm)
M ₁ , M ₂	1	5	M ₅ , M ₆	5.5	1
M ₃ , M ₄ , M ₆ , M ₇	5	1	M ₇ -M ₁₂	3	1

แรงดันไฟเลี้ยงที่ใช้ในวงจรมีค่าเท่ากับ ±5 โวลต์ เพื่อพิสูจน์ว่าการควบคุมความถี่ตอบสนอง สามารถควบคุมได้โดยกำหนดค่าตัวแปร $Q_p = 1$ โดยค่า Aspect Ratio ของความต้านทานอินพุตที่มีค่าเท่ากับ $(W/L) = (9\mu\text{m}/2\mu\text{m})$ โดยใช้กระแสไบอัส OTA เท่ากับ 200 μA ส่วน CMOS OPAMP ใช้ $C_I = 30\text{pF}$ และ แรงดันไบอัส V_{B1} และ V_{B2} เท่ากับ -3.5V จากรูปที่ 8 และ 9 พบว่าค่าความถี่ตอบสนอง (f_p) มีค่าเท่ากับ 300kHz และ 800kHz เมื่อปรับแรงดันไฟเลี้ยงของความต้านทานอินพุตเป็น 5 โวลต์ และ 1 โวลต์ตามลำดับ



รูปที่ 8 คุณสมบัติของตัวกรอง แบบในรูปที่ 3 เมื่อ $V_{DDR} = 5\text{volts}$



รูปที่ 9 คุณสมบัติของตัวกรอง แบบในรูปที่ 3 เมื่อ $V_{DDR} = 1\text{volts}$

5. บทสรุป

บทความนี้นำเสนอวงจรองค์ประกอบที่รูปแบบกระแสด้วยอุปกรณ์แอคทีฟเท่านั้น ไม่ใช้อุปกรณ์พาสซีฟ มีอุปกรณ์จำนวนน้อย โดยใช้หลักการของตัวกรองแบบส่งกระแสที่ขับเคลื่อนด้วยสมการตัวกรองความถี่ต่ำผ่าน ส่งกระแสที่เป็นอินทิเกรเตอร์แบบมีการสูญเสีย และไม่มีการสูญเสียอุปกรณ์ วงจรสามารถปรับค่าความถี่ตอบสนอง (ω_p) ได้ด้วยวิธีการอิเล็กทรอนิกส์ ประกอบด้วย OTA และ ออปแอมป์ โดยวงจรจะสร้างขึ้นด้วยทรานซิสเตอร์ทั้งหมด และมีจำนวนน้อยกว่างานวิจัยก่อนๆ มาก เพราะสามารถลด OTA ได้ถึง 2 ตัว โดยแทนที่ด้วยความต้านทานอินพุตของอินทิเกรเตอร์ ซึ่งไม่มีอุปกรณ์พาสซีฟเลย โดยความถี่ตอบสนองหลักจะเกิดขึ้นจากค่า Open-loop Gain-bandwidth ของออปแอมป์ ซึ่งทำหน้าที่เป็นอินทิเกรเตอร์แบบมีการสูญเสีย และไม่มีการสูญเสีย

6. เอกสารอ้างอิง

- [1] S. I. Liu, J. J. Chen, Y. S. Hwang, "New Current mode Biquad filters using current follower," *IEEE Trans. Circuits Syst.*, vol. 42, pp.380-383, July 1995.
- [2] E. O. Gunes, A. Tokar and S. Ozoguz, "Insensitive current-mode universal filter with minimum component using dual-output current conveyors," *Electron. Lett.*, vol. 35, pp.524-525, April 1999.
- [3] C. Chang, "New multifunction OTA-C biquads," *IEEE Trans. Circuits and Syst.*, vol. 47, pp.1235-1238, 2000.
- [4] C. Chang and S. Pai, "Universal current-mode OTA-C biquad with the minimum components," *IEEE Trans. Circuits and Syst.*, vol. 46, pp.820-824, 1999.
- [5] T. Tsukutani, M. Ishida, S. Tsuiki, and Y. Fukui, "Current-mode biquad without passive elements," *Electron. Lett.*, vol. 32, pp.197-198, Feb. 1996.
- [6] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui, "Electronically tunable current-mode active only biquadratic filter," *Int. J. Electron.*, vol. 87, pp.307-314, 2000.
- [7] M. T. Abuelma' Atti and H. A. Alzahr, "Universal three input and one output current-mode filter without external passive elements," *Electron. Lett.*, vol. 33, pp.281-283, Feb. 1997.
- [8] T. Tsukutani, M. Higashimura, N. Takahashi, Y. Sumi and Y. Fukui, "Novel voltage-mode biquad using only active devices," *Int. J. Electron.*, vol. 88, pp.339-346, 2001.
- [9] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui, "Voltage-mode active only biquad," *Int. J. Electron.*, vol. 87, pp.1435-1442, 2000.
- [10] P. Prommee and K. Dejhan, "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier," *Int. J. Electron.*, vol. 89, pp.365-379, 2002.
- [11] J. Wu, "Current-mode high-order OTA-C filter," *Int. J. Electron.*, vol. 76, pp.1115-1120, 1994.
- [12] E. Sanchez-sinnencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of Continuous-Time Two Integrator Loop OTA filter structures," *IEEE Trans. Circuits and Syst.*, vol. 35, pp.936-946, Aug. 1988.
- [13] W. J. Kerwin, L. P. Huelsman, and R. W. Newcomb, "State-variable synthesis for insensitive integrated circuit transfer function," *IEEE Trans. Solid-state Circuits*, vol. SC-2, pp.87-92, 1967.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีการตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30 (EECON-30) 25-26 ตุลาคม 2550 มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี