

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

แหล่งจ่ายไฟสวิตชิงแรงดันสูง

HIGH VOLTAGE SWITCHING SUPPLY



T104353



เลขหมู่.....
เลขทะเบียน..... 104353
วัน,เดือน,ปี..... - 2 พ.ย. 2552

b.....
i.....

โครงการนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟสวิตชิงแรงดันสูง
HIGH VOLTAGE SWITCHING SUPPLY

โดย
นาย วัชรินทร์ ชัยศรีรักษ์ รหัส 49015247
นาย ศรัทธา มีสมบัติประเสริฐ รหัส 49015250
นาย สิทธิพร ไข่แก้ว รหัส 49015258

อาจารย์ที่ปรึกษา
รศ.สมศักดิ์ เขียวศิริกุล

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการทำการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ปีการศึกษา 2551
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟสวิตชิงแรงดันสูง
HIGH VOLTAGE SWITCHING SUPPLY



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ปีการศึกษา 2551
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ทางคณะผู้จัดทำขอกราบขอบพระคุณ รศ.สมศักดิ์ เชียร์ศิริกุล อาจารย์ที่ปรึกษาเป็นอย่างสูง ที่ให้คำแนะนำและคำปรึกษาในการทำโครงการชิ้นนี้จนสำเร็จตามขอบเขตที่วางไว้ ขอบคุณพ่อแม่ ภาควิชา อิเล็กทรอนิกส์ และทุกๆท่านที่ให้คำปรึกษา ให้กำลังใจ ให้ความช่วยเหลือต่างๆในการทำงาน รวมไปถึง ปริณูณิพนธ์และหนังสือต่างๆ ที่ให้ความรู้และเป็นแนวทางให้ปริณูณิพนธ์เล่มนี้สำเร็จไปลงด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2551

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง แหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

ผู้จัดทำ

1. นาย วัชรินทร์ ชัยศรีรักษ์ เลขประจำตัว 49015247
2. นาย ศรัทธา มีสมบัติประเสริฐ เลขประจำตัว 49015250
3. นาย สิทธิพร ไช้แก้ว เลขประจำตัว 49015258

ลงชื่อ..... (อาจารย์ที่ปรึกษา)
(รศ. สมศักดิ์ เขียวศิริกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟสวิตซ์ซึ่งแรงดันสูง

นาย วัชรินทร์ ชัยศรีรักษ์ รหัส 49015247

นาย ศรัทธา มีสมบัติประเสริฐ รหัส 49015250

นาย สติธิพร ไช้แก้ว รหัส 49015250

รศ. สมศักดิ์ เขียวศรีกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2551

บทคัดย่อ

โครงการนี้เป็นการออกแบบแหล่งจ่ายไฟสวิตซ์ซึ่งแรงดันสูง (High Voltage Switching Power Supply) เพื่อใช้สำหรับอุปกรณ์ที่ใช้แรงดันสูง โดยมีแรงดันสูงสุด 4 KV และมีกระแสสูงสุด 200 mA ทำให้ได้กำลังสูงสุด 800 W ในวงจรใหญ่ประกอบไปด้วยวงจรย่อยทางอิเล็กทรอนิกส์หลายวงจรเข้าด้วยกัน ซึ่งมีวงจรการทำงานหลักๆ คือ วงจร เรกกูเรเตอร์ วงจรภาค คอนโทรลพัลส์ วงจรภาค คอนเวอร์เตอร์ และ เอาท์พุทเรโซแนนซ์ ส่วนที่สำคัญที่สุดคือ ส่วนของวงจรฮาฟบริดจ์คอนเวอร์เตอร์ (Half-Bridge Converter) โดยจะถูกควบคุมด้วย ICTL494 ทำหน้าที่ควบคุมการสวิตซ์ของเพาเวอร์มอสเฟต โดยนำแหล่งจ่ายไฟสวิตซ์ซึ่งแรงดันสูงที่ได้ต่อเข้ากับโหลดแมกเน็ตรอน

HIGH VOLTAGE SWITCHING POWER SUPPLY

Mr. Watcharin Chaisriruk ID:49015247

Mr. Satta Mesombutprasert ID:49015250

Mr. Sittiporn Khaikaew ID:49015258

Assoc. Dr. Somsak Chearsirikun Advisor

Educational Year 2008

Abstract

This project concerns the design of high voltage switching supply for high voltage devices. The maximum voltage of the supply is 4 KV with the maximum electric current at 200 mA and 800 watt power. This project had many part of electronics circuit. The major functioning circuits include Regulator circuit , Control pulse and Converter partial circuits and Output Resonance partial circuit. The main idea is Half-Bridge converter circuit. It was controlled by IC TL494 for controlled switching of POWER MOSFET. By connecting high voltage switching supply with MAGNETRON.

2.5.2.2	วงจรขับเพาเวอร์มอสเฟตด้วยไอซี CMOS	17
2.5.2.3	วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง	17
2.6	วงจรสับเบอร์	18
2.6.1	วงจรสับเบอร์ช่วยหยุดนำกระแส	18
2.6.2	วงจรสับเบอร์ป้องกันแรงดันเกิน	20
2.7	อุปกรณ์สารกึ่งตัวนำ	22
2.7.1	ฟอสต์-รีกัฟเวอรีและอูลตราฟอสต์-รีกัฟเวอรีไดโอด	22
2.7.2	ชอตต์กี้ไดโอด	22
2.7.3	เพาเวอร์ทรานซิสเตอร์	22
2.7.4	เพาเวอร์มอสเฟต	24
2.7.4.1	กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	24
2.7.4.2	เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต	26
2.7.4.3	ค่าความจุไฟฟ้าด้านอินพุต (Input capacitance)	26
2.7.4.4	ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต	27
2.7.4.5	พิกัดความปลอดภัย FBSOA	28
บทที่ 3	หม้อแปลงสวิตชิง	29
3.1	ส่วนประกอบของหม้อแปลงสวิตชิง	29
3.1.1	แกนเฟอร์ไรต์ (Ferrite Core)	29
3.1.2	บอบบี้ (Bobbin)	30
3.1.3	ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)	31
3.1.4	เทปฉนวน (Insulation Type)	31
3.2	แกนเฟอร์ไรต์และการเลือกใช้	31
3.2.1	ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์	31
3.2.2	ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์	32
3.2.3	เส้นโค้งฮิสเทอรีซิส (Hyteresis Curve)	33
3.2.4	การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก สูงสุดในแกนหม้อแปลง	34
3.2.5	การเลือกขนาดแกนเฟอร์ไรต์ที่เหมาะสม	35

3.2.6 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)	35
3.2.7 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุต ไข้ค	36
3.3 ความสัมพันธ์ระหว่างขดไฟรมารี่และขดเซคคันดารีของหม้อแปลงสวิตซิ่ง	38
3.4 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด	39
3.5 ผลจากการนำกระแสเพียงแคที่ผิวของขดลวดทองแดง (Skin effect)	39
3.6 ผลจากการเรียงซ้อนของขดลวด (Proximity effect)	40
บทที่ 4 วงจรรีโซแนนซ์	44
4.1 วงจรรีโซแนนซ์อนุกรม	44
4.2 วงจรรีโซแนนซ์ขนาน	46
บทที่ 5 ไมโครคอนโทรลเลอร์	49
5.1 คุณสมบัติที่สำคัญ	50
5.2 ขาพอร์ตอินพุตเอาต์พุต	51
5.3 ความรู้พื้นฐานในการเรียนรู้ไมโครคอนโทรลเลอร์	52
5.4 การควบคุมพอร์ตไมโครคอนโทรลเลอร์ AVR	53
5.5 รายละเอียดขาพอร์ตไมโครคอนโทรลเลอร์ AVR	54
5.5.1 ขาพอร์ต Port A (PA0-PA7)	54
5.5.2 ขาพอร์ต Port B (PB0-PB7)	54
5.5.3 ขาพอร์ต Port C (PC0-PC7)	55
5.5.4 ขาพอร์ต Port D (PD0-PD7)	55
5.6 การใช้งานขาพอร์ตอินพุตเอาต์พุตของ AVR	56
5.6.1 รีจิสเตอร์ DDRx (Port x Data Direction Register)	56
5.6.2 รีจิสเตอร์ PINx (Port x Input Pins Address)	57
5.6.3 รีจิสเตอร์ PORTx (Port x Data Register)	57
5.7 ความสัมพันธ์ระหว่างรีจิสเตอร์ DDRx กับบิต PUD	57
5.8 การใช้งานโมดูลแปลงสัญญาณอะนาลอกเป็นดิจิตอล	58
5.8.1. รีจิสเตอร์ ADMUX (ADC Multiplexer Selection Register)	59
5.8.2.รีจิสเตอร์ ADCSRA(ADC Control and Status Rdgister)	62

5.8.3.รีจิสเตอร์ ADCL และ ADCH (The ADC Data Register)	63
5.8.4.รีจิสเตอร์ SFIOR (Special Function IO Register)	64
บทที่ 6 หลักการทำงานและการออกแบบวงจรแหล่งจ่ายไฟแรงดันสูงแบบสวิตชิง	66
6.1 การทำงานของวงจร	66
6.2 การออกแบบวงจร	67
6.2.1 วงจรคอนเวอร์เตอร์	67
6.2.2 วงจรสร้างและควบคุมความกว้างพัลส์	67
6.2.3 วงจรเอาต์พุตรีโซแนนซ์	68
6.3 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิง(ชุดที่1)	68
6.4 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิง (ชุดที่ 2)	72
6.5 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิง (ชุดที่ 1 และ ชุดที่ 2)	76
6.6 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิง (หลอดแมกนีตรอน)	81
บทที่ 7 สรุปผลการทดลอง	86
7.1 สรุปผลการทดลอง	86
7.2 ปัญหาที่เกิดขึ้นจากการทดลองและแนวทางการแก้ไข	87
ภาคผนวก	
กิตติกรรมประกาศ	
บรรณานุกรม	

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 แหล่งจ่ายสวิตซิ่งที่นำมาประยุกต์เข้ากับชุดกำเนิดไมโครเวฟ	3
รูปที่ 2.1 บล็อกไดอะแกรมของแหล่งจ่ายไฟตรงสวิตซิ่ง	5
รูปที่ 2.2 แสดงวงจรฟลายแบคคอนเวอร์เตอร์	6
รูปที่ 2.3 แสดงวงจรฟอร์เวิร์ดคอนเวอร์เตอร์	7
รูปที่ 2.4 แสดงวงจรพูล-พูลคอนเวอร์เตอร์	8
รูปที่ 2.5 แสดงวงจรฮาล์ฟ-บริดจ์คอนเวอร์เตอร์	8
รูปที่ 2.6 แสดงวงจรฟูล-บริดจ์คอนเวอร์เตอร์	9
รูปที่ 2.7 แสดงวงจรพื้นฐานในโหมดควบคุมจากแรงดัน	10
รูปที่ 2.8 แสดงรูปสัญญาณที่จุดต่างๆ ในวงจรควบคุม	11
รูปที่ 2.9 (ก) แสดงวงจรพื้นฐานของวงจรควบคุมใน โหมดควบคุมจากกระแส	11
รูปที่ 2.9 (ข) แสดงลักษณะการทำงานที่จุดต่างๆ ของวงจรควบคุม ในโหมดควบคุมจากกระแส	13
รูปที่ 2.10 แสดงวงจรขับกระแสไบแอสด้วยกระแสคงที่ แบบเบอร์เกอร์เคลมปี	14
รูปที่ 2.11 แสดงวงจรขับกระแสไบแอสด้วยกระแสเป็นสัดส่วน กับกระแสคอลเล็กเตอร์	15
รูปที่ 2.12 แสดงการขับเพาเวอร์มอสเฟตด้วยไอซี TTL แบบต่างๆ	16
รูปที่ 2.13 แสดงการขับเพาเวอร์มอสเฟตด้วยไอซี CMOS	17
รูปที่ 2.14 แสดงวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง	17
รูปที่ 2.15 แสดงลักษณะกระแสและแรงดันตกคร่อมทรานซิสเตอร์	18
รูปที่ 2.16 แสดงวงจรสับเบอร์ช่วยหยุดนำกระแส	19
รูปที่ 2.17 แสดงวงจรสับเบอร์ป้องกันแรงดันเกิน	20
รูปที่ 2.18 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์	23
รูปที่ 2.19 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแสและเริ่มหยุดการทำงาน	25
รูปที่ 2.20 แสดงตัวเก็บประจุเผ่งที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต	26

VIII

รูปที่ 2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูก ไบแอสให้นำกระแส	27
รูปที่ 3.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง และการพันขดลวดทองแดง อาบนํ้ายาบนบอบบี้	29
รูปที่ 3.2 แสดงตัวอย่างและขนาดมาตรฐานของบอบบี้สำหรับ แกนเฟอร์ไรต์แบบ EE , EC	30
รูปที่ 3.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE , EI และ ETD	32
รูปที่ 3.4 (ก) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8	33
รูปที่ 3.4 (ข) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C6A	33
รูปที่ 3.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิสซึ่งจะมีลักษณะ สมมาตรของกราฟซิกบับและซิกล่าง ปกติผู้ผลิตจะใช้กราฟในซิกบับมาเท่านั้น	34
รูปที่ 3.6 แสดงการกำหนดช่องอากาศคั่น	36
รูปที่ 3.7 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง	38
รูปที่ 3.8 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อ มีกระแสสลับไหลผ่าน ทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของทองแดง	39
รูปที่ 3.9 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแสมีค่าลดลงเหลือ เพียงแค่ 37 เปอร์เซ็นต์ของ ค่าความหนาแน่นกระแสที่ผิวนอกสุด	40
รูปที่ 3.10 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตชิง	41
รูปที่ 3.11 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว Bx ที่ตำแหน่งต่างๆ ในหม้อแปลงสวิตชิง โดย Bx จะมีค่ามากที่สุดที่ระยะชั้นสูงสุด ของขดลวดทองแดง	41
รูปที่ 3.12 แสดงผลของขดลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวน เกิดขึ้นที่ผิว ด้านบน และด้านล่างของลวดทองแดง และทำให้ความ หนาแน่นกระแส ที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง	42
รูปที่ 3.13 แสดงการเปรียบเทียบลวดทองแดงที่พันเรียงกันให้เป็นลักษณะของ แผ่นทองแดงที่มี ความหนาเท่ากับเส้นผ่านศูนย์กลางของลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น	42
รูปที่ 4.1 วงจรรีโซแนนซ์อนุกรม	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2 กราฟของอิมพีแดนซ์ Z	45
รูปที่ 4.3 การเปลี่ยนแปลงจากค่าความต้านทาน	45
รูปที่ 4.4 กราฟของแอดมิตแตนซ์	46
รูปที่ 4.5 วงจรรีโซแนนซ์แบบขนาน	47
รูปที่ 4.6 กราฟของแอดมิตแตนซ์	47
รูปที่ 4.7 รูปแสดงการเปรียบเทียบค่าอิมพีแดนซ์	48
รูปที่ 5.1 บล็อกไดอะแกรม AVR(ATmega16)	49
รูปที่ 5.2 ขาพอร์ต AVR(ATmega16) ตัวถังแบบPDIP และ TQFP/MLF	51
รูปที่ 5.3 แสดงพอร์ต PA ของไมโครคอนโทรลเลอร์ AVR	53
รูปที่ 5.4 แสดงการกำหนดค่าให้ขาพอร์ต PA ของ AVR ในแต่ละบิต	53
รูปที่ 5.5 ขาพอร์ตไมโครคอนโทรลเลอร์ AVR	54
รูปที่ 5.6 แผนผังบล็อกโมดูล ADC	58
รูปที่ 6.1 บล็อกไดอะแกรมแสดงการทำงานของวงจร	66
รูปที่ 6.2 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน ชุดที่ 1	70
รูปที่ 6.3 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกระแส ชุดที่ 1	71
รูปที่ 6.4 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง ชุดที่ 1	71
รูปที่ 6.5 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพชุดที่ 1	72
รูปที่ 6.6 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน ชุดที่ 2	74
รูปที่ 6.7 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกระแส ชุดที่ 2	75
รูปที่ 6.8 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง ชุดที่ 2	75
รูปที่ 6.9 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพชุดที่ 2	76
รูปที่ 6.10 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน (ชุดที่ 1 และ ชุดที่ 2)	79
รูปที่ 6.11 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกระแส (ชุดที่ 1 และ ชุดที่ 2)	80
รูปที่ 6.12 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง (ชุดที่ 1 และ ชุดที่ 2)	80
รูปที่ 6.13 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพ (ชุดที่ 1 และ ชุดที่ 2)	81
รูปที่ 6.14 วงจรการทดลองโดยใช้โหลดเป็นแมกนีตรอน	81
รูปที่ 6.15 กราฟแสดงสัมพันธ์ระหว่างกำลังกับความถี่เมื่อเทียบกับMAGNETRON	82
รูปที่ 6.16 กราฟแสดงสัมพันธ์อุณหภูมิของน้ำที่เวลาต่างๆ	83

รูปที่ 6.17 สัญญาณที่ออกจาก ขา 8 และขา 11 ของ IC TL494	84
รูปที่ 6.18 สัญญาณที่ เอาท์พุท ที่ออกจาก CONTROL PULSE	84
รูปที่ 6.19 สัญญาณที่ขา GATE และขา SOURCE ของ POWER MOSFET (IRFP 460)	85



สารบัญตาราง

	หน้า
ตาราง 5.1 รีจิสเตอร์ DDRA และความสัมพันธ์กับรีจิสเตอร์ PORTA	56
ตาราง 5.2 การกำหนดรูปแบบของขาพอร์ต	57
ตาราง 5.3 แรงดันอ้างอิงสำหรับโมดูล ADC	59
ตาราง 5.4 การเลือกช่องสัญญาณอินพุตอะนาล็อกและตัวคูณอัตราขยาย	60
ตาราง 5.5 ปริสเกลเลอร์สำหรับโมดูล ADC	63
ตาราง 5.6 แหล่งกระตุ้นสัญญาณอัตโนมัติของโมดูล ADC	65
ตาราง 6.1 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 10 k Ω)	68
ตาราง 6.2 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 15 k Ω)	69
ตาราง 6.3 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 20 k Ω)	70
ตาราง 6.4 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 10 k Ω)	73
ตาราง 6.5 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 15 k Ω)	73
ตาราง 6.6 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 20 k Ω)	74
ตาราง 6.7 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 10 k Ω)	77
ตาราง 6.8 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 15 k Ω)	78
ตาราง 6.9 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 20 k Ω)	79
ตาราง 6.10 ผลการทดลองเมื่อวัดค่ากำลัง (W) และความถี่ (kHz) เมื่อต่อกับ MAGNETRON	82
ตาราง 6.11 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตซ์ (หลอดแมกนีตรอน) ที่อุณหภูมิห้อง 27 องศาเซลเซียส ปริมาณน้ำที่ 250 มิลลิลิตร	83

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญ

โครงการนี้เป็นโครงการสวิตชิงเพาเวอร์ซัพพลายสำหรับชุดกำเนิดคลื่นไมโครเวฟ (SWICHING POWER SUPPLY FOR MICROWAVE GENERATOR) โดยชุดกำเนิดคลื่นไมโครเวฟนี้ก็เป็นอย่างหนึ่งที่สามารถนำไปอย่างหนึ่ง ซึ่งสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวางในปัจจุบัน

ตัวอย่างการประยุกต์ใช้งานชุดกำเนิดคลื่นไมโครเวฟ

- งานพลาสมา เช่น ขบวนการอิชชิง (etching) สปีตเตอร์ริง (sputtering) แหล่งกำเนิดไอออน (ion souce)

- อุตสาหกรรมอาหาร เช่น การอบอาหารให้แห้ง

- เตอบไมโครเวฟ

- อุตสาหกรรม การแพทย์ วิทยาศาสตร์ ที่ต้องการพลังงานจากไมโครเวฟ

นอกจากนี้แล้ว ไมโครเวฟเทคโนโลยีเป็นแนวทางการใช้พลังงานที่น่าสนใจมากในปัจจุบัน เนื่องจากเป็นพลังงานที่ไม่ทำลายสภาพแวดล้อม ขบวนการทำงานต่างๆ มีประสิทธิภาพสูงสำหรับ การทำแห้ง (dying) การรวมแสง (concentrating) การให้กำเนิดความร้อน (product heating) การจัดการกับขยะ (waste management) เป็นต้น

แต่ทั้งนี้แล้วชุดกำเนิดนี้ก็ต้องการแหล่งจ่าย (source) ให้กับตัวเองเช่นกัน แหล่งจ่ายที่ต้องการก็คือ สวิตชิงเพาเวอร์ซัพพลายนั่นเอง

สวิตชิงเพาเวอร์ซัพพลาย ก็คือ แหล่งจ่ายไฟประเภทหนึ่งคล้ายๆ กับ เครื่องจ่ายไฟต่างๆ ไปต่างกันที่มีขนาดกระทัดรัดกว่าเพราะไม่ต้องใช้หม้อแปลงและประสิทธิภาพดีกว่าโดยความเป็นจริงแล้ว สวิตชิงเพาเวอร์ซัพพลายส่วนใหญ่จะมีความซับซ้อนทางวงจรและความยุ่งยากในการสร้างและประกอบน้อยกว่า เนื่องจากการพัฒนาเพาเวอร์ทรานซิสเตอร์หรือเพาเวอร์มอสเฟต และวงจรควบคุมมีขีดความสามารถทางเทคโนโลยีสูงขึ้นเรื่อยๆ จนทำให้วงจรพื้นฐานของเพาเวอร์ซัพพลายส่วนใหญ่ ซึ่งเป็นวงจรหลักและใช้งานมาเป็นเวลานานแล้วยังคงสามารถนำมาใช้ได้อย่างมีประสิทธิภาพ

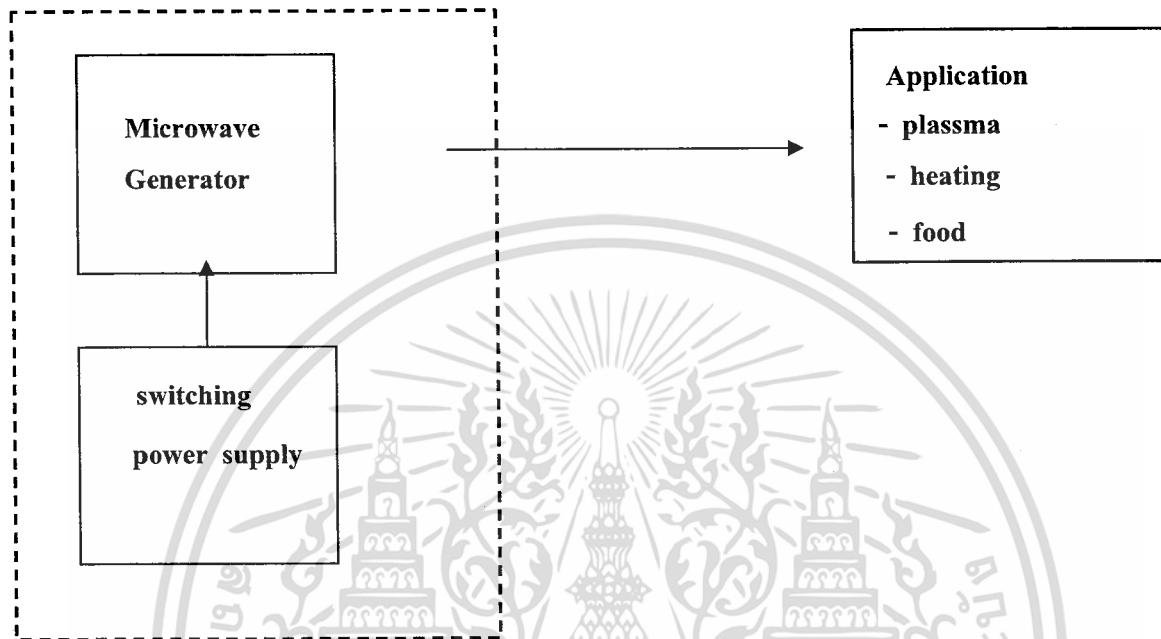
กล่าวคือ สวิตชิงเพาเวอร์ซัพพลายเป็นแหล่งจ่ายไฟตรงค่าแรงดันแบบหนึ่ง และยังสามารถเปลี่ยนแปลงแรงดันไฟฟ้าจากระบบแรงดันสลับที่ 110 โวลต์ หรือ 220 โวลต์ ให้เป็นแรงดัน

ตรงค่าต่ำ เพื่อใช้งานในงานอิเล็กทรอนิกส์ได้เช่นเดียวกับแหล่งจ่ายไฟแบบเชิงเส้นหรือที่เรียกว่าลิเนียร์เพาเวอร์ซัพพลาย ทั้งสองแบบจำเป็นต้องใช้หม้อแปลงในการลดทอนแรงดันที่ 220 โวลต์ ลงมาเป็นแรงดันไฟค่าต่ำเช่นเดียวกันแต่มีข้อแตกต่างกันตรงที่ขนาดและน้ำหนักของหม้อแปลง โดยที่หม้อแปลงของ ลิเนียร์เพาเวอร์ซัพพลายจะมีขนาดใหญ่และมีน้ำหนักมากเมื่อเปรียบเทียบกับหม้อแปลงของสวิตซิ่ง เพาเวอร์ซัพพลาย การพัฒนาของลิเนียร์เพาเวอร์ซัพพลายจึงมีขีดจำกัดอยู่ที่การใช้หม้อแปลงขนาดใหญ่และมีน้ำหนักมารวมถึงประสิทธิภาพค่อนข้างต่ำ

ในขณะที่ลิเนียร์เพาเวอร์ซัพพลายซึ่งมีขนาดของหม้อแปลงเล็กและมีประสิทธิภาพสูง น้ำหนักเบาเริ่มมีบทบาทเป็นอย่างมาก ในเครื่องใช้อิเล็กทรอนิกส์ที่มีขนาดเล็กซึ่งต้องการแหล่งจ่ายไฟที่ให้กำลังงานสูงและมีขนาดเล็กด้วย แนวโน้มการนำสวิตซิ่งเพาเวอร์ซัพพลายมาใช้งานจึงมีแนวโน้มที่สูงขึ้นตามไปด้วย

สำหรับโครงการแหล่งจ่ายไฟแรงดันสูงแบบสวิตซิ่งเป็นการนำหลักการทำงานเบื้องต้นของแหล่งจ่ายไฟแบบสวิตซิ่งที่มีการทำงาน คือ เปลี่ยนแรงดันสูง 220 โวลต์ มาทำการเรกติไฟร์และผ่านวงจรฟิลเตอร์ทำให้ได้แรงดันที่ออกมาเป็นไฟตรงแรงดันสูงจากนั้นจะผ่านวงจรสวิตซิ่งเพื่อแปลงกลับมาเป็นไฟสลับที่มีความถี่สูงโดยแรงดันไฟสลับความถี่สูงจะมีเพาเวอร์มอสเฟตของวงจรคอนเวอร์เตอร์ที่ต่อในลักษณะฮาล์ฟบริดจ์คอนเวอร์เตอร์ซึ่งจะมีไอซี TL 494 เป็นตัวทำการควบคุมความถี่และคาบเวลาในการนำกระแสของเพาเวอร์เฟท ส่วนวงจรด้านเอาต์พุตจะใช้วงจรรีโซแนนซ์ LC ที่ต่อกันแบบผสม เพื่อให้ได้แรงดันทางด้านเอาต์พุตตามที่ต้องการ ส่วนการกำหนดแรงดันเอาต์พุตจะสามารถควบคุมได้ด้วยการปรับความถี่รีโซแนนซ์ซึ่งตรงกับค่าความถี่รีโซแนนซ์ของวงจรจะให้ค่าแรงดันทางด้านเอาต์พุตที่มีค่าแรงดันที่สูงที่สุด ถ้าหากว่าที่ความถี่ที่ต่ำหรือสูงกว่าความถี่รีโซแนนซ์ จะให้ค่าแรงดันทางด้านเอาต์พุตต่ำกว่าค่าความถี่รีโซแนนซ์ ซึ่งแรงดันส่วนนี้จะส่งไปให้ขดลวดของหม้อแปลงเอาต์พุตทางด้านขดลวดปฐมภูมิ จากการควบคุมของไอซี TL 494 ซึ่งจะสามารถควบคุมแรงดันได้ตามที่เราต้องการ และเมื่อทำการปรับเปลี่ยนขดลวดทางด้านทุติยภูมิให้มีจำนวนรอบเพิ่มมา 3585 .ขึ้นเราก็จะได้แรงดันที่ขาออก (เอาต์พุตของวงจร) มีค่าแรงดันเพิ่มมากขึ้นตามไปด้วยตามจำนวนรอบของขดลวดเป็นค่าแรงดันสูงที่ได้ออกมาซึ่งเป็นค่าแรงดันที่เราต้องการและจะทำการผ่านวงจรฟิลเตอร์ให้ได้แรงดันที่ออกมาเป็นแรงดันกระแสตรง

SOURCE



รูปที่ 1.1 แหล่งจ่ายสวิตซิ่งที่นำมาประยุกต์เข้ากับชุดกำเนิดไมโครเวฟ

1.1.1 วัตถุประสงค์ของโครงการ

- เพื่อศึกษาการทำงานของสวิตซิ่ง
- เพื่อศึกษาการประยุกต์ใช้งานระหว่างสวิตซิ่งกับชุดกำเนิดไมโครเวฟ
- เพื่อเป็นแนวทางในการนำชุดกำเนิดไมโครเวฟไปประยุกต์ใช้งานต่อไป

1.1.2 ขอบเขตของโครงการ

- สร้างแหล่งจ่ายไฟสวิตซิ่ง 1000วัตต์ (4 kv * 200 mA)
- ท่อนำคลื่น 3 ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี

2.1 บทนำ

ในวงจรไฟฟ้าทั่วไปไม่ว่าจะเป็นวงจรในระบบบนอากาศ หรือดิคิตอล ก็ย่อมมีความจำเป็นที่จะต้องมีแหล่งจ่ายไฟตรงเป็นภาคจ่ายกำลัง โดยทั่วไปแล้วแหล่งจ่ายไฟตรงที่ดีจะต้องมีลักษณะสมบัติดังนี้

- สามารถจ่ายกำลังไฟฟ้าให้กับวงจรไฟฟ้าได้อย่างพอเพียง โดยยังรักษาระดับแรงดันเอาท์พุทให้คงที่ไว้ได้
- มีการแยกกันทางไฟฟ้า (Isolation)
- สามารถจ่ายแรงดัน และกระแสออกมาหลายๆ ระดับ
- ขนาดเล็กและน้ำหนักเบา
- ประสิทธิภาพสูง
- ราคาถูก

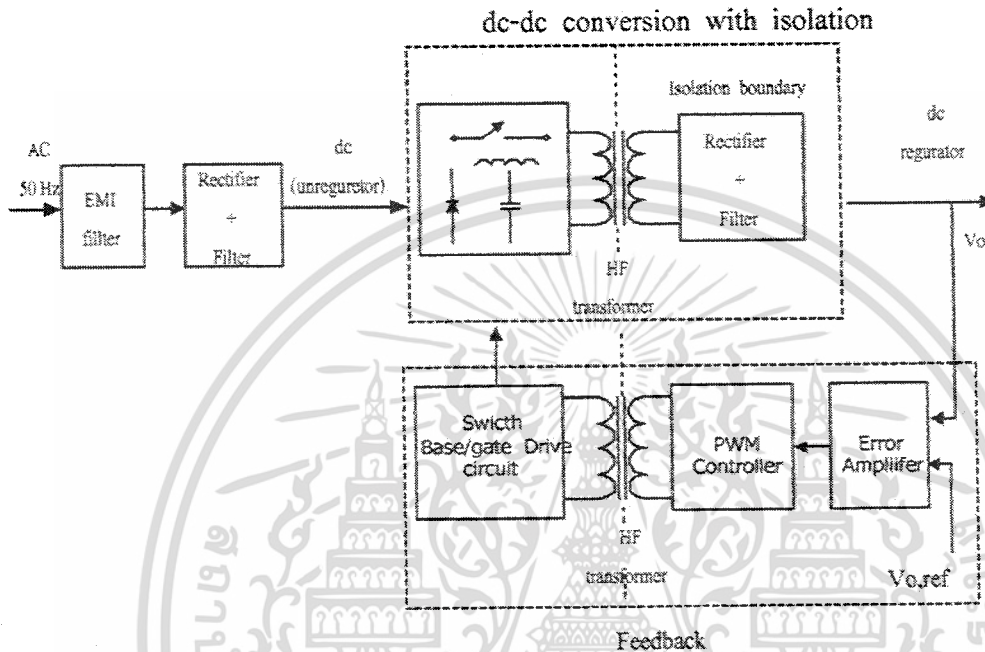
ซึ่งจากที่กล่าวมาทั้งหมดนี้ จะเห็นได้ว่าในแหล่งจ่ายไฟตรงแบบเชิงเส้นนั้นถึงแม้จะง่ายต่อการออกแบบ และอุปกรณ์ใช้นั้นไม่แพงนัก แต่ก็มีข้อเสียคือถ้าต้องการแหล่งจ่ายไฟที่มีกำลังไฟฟ้าสูงขึ้นขนาดของภาคจ่ายไฟจะมีขนาดใหญ่และมีน้ำหนักมาก เนื่องจากทฤษฎีการออกแบบหม้อแปลงที่ใช้กับความถี่ต่ำ ขนาดของขดลวดและแกนแม่เหล็กจะมีขนาดที่ใหญ่กว่าหม้อแปลงความถี่สูงที่ใช้ในแหล่งจ่ายไฟตรงแบบสวิตชิ่งมาก และข้อเสียอีกอย่างของหม้อแปลงความถี่ต่ำก็คือ มีกำลังสูญเสียทางไฟฟ้ามก ประสิทธิภาพจึงต่ำ

แต่ในแหล่งจ่ายไฟตรงแบบสวิตชิ่ง จะมีการเปลี่ยนแปลงระดับแรงดันจากระดับหนึ่งไปเป็นอีกระดับหนึ่งด้วยวงจร dc-to-dc converter ซึ่งใช้อุปกรณ์สารกึ่งตัวนำ (ทรานซิสเตอร์, มอสเฟตและอื่นๆ) ทำหน้าที่เป็นสวิตซ์ตัดต่อโดยอุปกรณ์ต่างๆ เหล่านี้ โดยไม่จำเป็นจะต้องทำงานในย่านแอกทีฟ จึงเป็นผลทำให้กำลังสูญเสียต่ำมาก การเพิ่มความเร็วในการสวิตซ์จะเป็นการเพิ่มขนาดของแรงดันและกระแส

ในอุปกรณ์ไฟฟ้าที่ต้องการกำลังไฟฟ้าสูง และต้องการขนาดที่เล็กกะทัดรัด เช่นคอมพิวเตอร์ โทรทัศน์ แม้กระทั่งในเครื่องมือวัดต่างๆ มักจะออกแบบภาคจ่ายไฟเป็นแบบสวิตชิ่งแต่อย่างไรก็ดี แหล่งจ่ายไฟตรงแบบสวิตชิ่งก็มีข้อเสียเช่นกัน

2.2 หลักการเบื้องต้น

พื้นฐานทั่วไปของแหล่งจ่ายไฟตรงสวิตชิ่งคือทำให้หม้อแปลงกำลังนั้นมีขนาดและน้ำหนักลดลง โดยการพยายามลดระดับแรงดันผ่านหม้อแปลงที่ความถี่สูงๆ เพราะความถี่ยิ่งสูงขนาดและน้ำหนักจะลดลงมาก



รูปที่ 2.1 บล็อกไดอะแกรมของแหล่งจ่ายไฟตรงสวิตชิ่ง

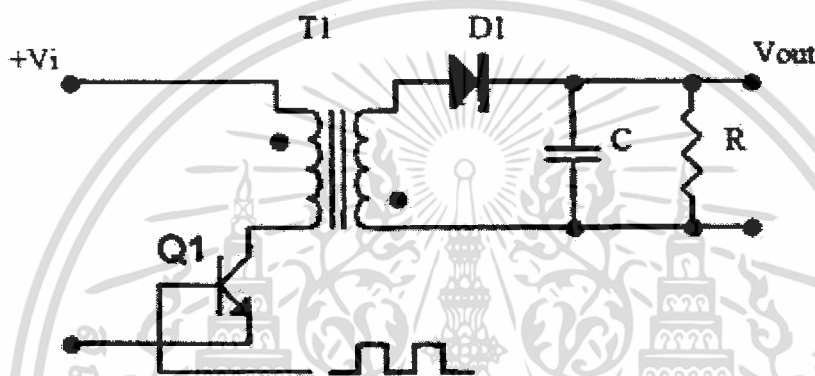
ในรูปที่ 2.1 แสดงบล็อกไดอะแกรมของแหล่งจ่ายไฟตรงสวิตชิ่งแรงดันไฟสลับจากอินพุท จะถูกเรียงกระแสแล้วป้อนเข้ามา ซึ่งเป็นแรงดันไฟตรงที่ยังไม่ผ่านการเรกกูเลต สำหรับส่วนของบล็อกไดอะแกรม dc-dc Conversion with isolation จะเป็นตัวเปลี่ยนไฟตรงจากระดับหนึ่งไปเป็นอีกหลายๆ ระดับโดยใช้ความถี่ในการสวิตช์สูงมากๆ เป็นผลทำให้เกิดความถี่ ac มีค่าสูงตกรื้อ isolation transformer และ มีวงจรเรียงกระแสกับวงจรฟิลเตอร์ต่อกับขดลวดทางด้านทุติยภูมิ เกิดเป็น V_o

ไฟฟ้ากร แสดตรงที่ได้จากแหล่งจ่ายจะถูกเรกกูเลตโดยป้อนกลับมควบคุมการทำงานของ PWM CONTROLLER ซึ่งจะนำแรงดันควบคุมมาเปรียบเทียบกับสัญญาณรูปสามเหลี่ยมที่ความถี่สวิตชิ่ง สำหรับการแยกกันทางไฟฟ้า (isolation) ในการป้อนกลับนั้นสามารถทำได้โดยการใช้หม้อแปลงหรือ แสงเป็นตัวแยกก็ได้

2.3 วงจรคอนเวอร์เตอร์

วงจรคอนเวอร์เตอร์นับว่าเป็นส่วนสำคัญที่สุด มีหน้าที่ลดทอนแรงดัน ไฟกระแสตรงค่าสูงลงมาเป็นแรงดันไฟตรงค่าต่ำและสามารถยกค่าแรงดัน ได้คอนเวอร์เตอร์มีหลายแบบขึ้นอยู่กับลักษณะการจัดวงจรภายใน โดยคอนเวอร์เตอร์แต่ละแบบ ก็จะมีข้อดี ข้อเสียแตกต่างกันออกไปดังรายละเอียดต่อไปนี้

2.3.1 ฟลายแบคคอนเวอร์เตอร์

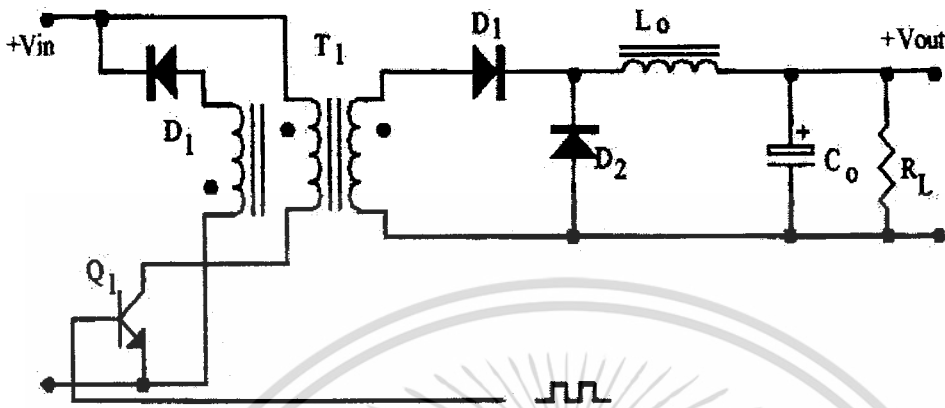


รูปที่ 2.2 แสดงวงจรฟลายแบคคอนเวอร์เตอร์

จากรูปที่ 2.2 เพาเวอร์ทรานซิสเตอร์ Q1 ในฟลายแบคคอนเวอร์เตอร์จะทำงานในลักษณะเป็นสวิตช์ และจะนำกระแสตามคำสั่งของพัลส์สี่เหลี่ยมที่ป้อนให้กับขาเบส เนื่องจากหม้อแปลง T1 จะกำหนดขดปฐมภูมิและทุติยภูมิให้มีลักษณะกลับเฟสกันอยู่ ดังนั้นเมื่อ Q1 นำกระแสไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่นำกระแส ทำให้มีการสะสมพลังงานที่ขดปฐมภูมิของหม้อแปลง T1 แทน เมื่อ Q1 หยุดนำกระแส สนามแม่เหล็ก T1 ยุบตัว ทำให้เกิดการกลับขั้วแรงดันที่ขดปฐมภูมิ และทุติยภูมิ D1 ก็จะอยู่ในลักษณะถูกไบแอสตรง พลังงานที่สะสมในขดปฐมภูมิของหม้อแปลงก็จะถูกถ่ายเทไปยังขดทุติยภูมิ และมีกระแสไหลผ่านไดโอด D1 ไปยังตัวเก็บประจุเอาต์พุต Q1 ช่วงเวลานำกระแสของ Q1 อัตราส่วนจำนวนรอบของหม้อแปลงและค่าของแรงดันที่อินพุต

ฟลายแบคคอนเวอร์เตอร์ เป็นคอนเวอร์เตอร์ที่ให้กำลังงานได้ไม่สูงนัก โดยอยู่ในช่วงไม่เกิน 150 วัตต์ และให้ค่าสัญญาณรบกวน RFI/EMI ค่อนข้างสูง แต่ใช้อุปกรณ์จำนวนน้อย และมีราคาถูก

2.3.2 ฟอ์เวิร์คคอนเวอร์เตอร์

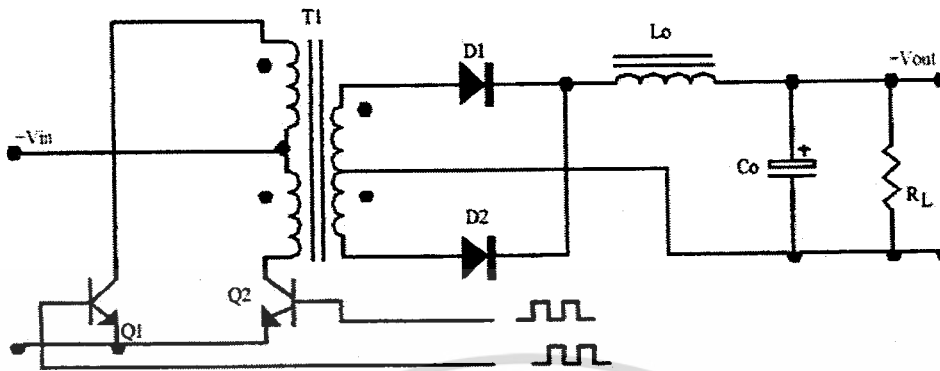


รูปที่ 2.3 แสดงวงจรฟอ์เวิร์คคอนเวอร์เตอร์

ในรูป 2.3 จะเห็นได้ว่าฟอ์เวิร์คคอนเวอร์เตอร์มีลักษณะใกล้เคียงกับฟลายแบคคอนเวอร์เตอร์ แต่หม้อแปลง T_1 ในฟอ์เวิร์คคอนเวอร์เตอร์จะกำหนดขดปฐมภูมิและขดทุติยภูมิให้มีเฟสตรงกัน ดังนั้นเมื่อ Q_1 นำกระแส ไดโอด D_1 จะอยู่ในลักษณะถูกไบแอสตรง แต่ D_2 จะอยู่ในลักษณะถูกไบแอสกลับและไม่นำกระแส กระแสจึงไหลผ่านไดโอด D_1 และตัวเหนี่ยวนำ L ไปยังตัวเก็บประจุเอาต์พุต C และไหลกลับได้ขณะที่มีกระแสไหลผ่าน L จะมีการสะสมพลังงานไว้ในตัวมันด้วยเมื่อ Q_1 หยุดนำกระแส ไดโอด D_1 จะอยู่ในลักษณะถูกไบแอสกลับ ทำให้ไม่มีกระแสไหลจากขดทุติยภูมิ สนามแม่เหล็กใน L จะยุบตัวทำให้มีการกลับขั้วแรงดันที่ตกคร่อมตัวมันอยู่ ไดโอด D_2 ออกไปยังโหลดได้จะเห็นได้ว่าจะมีกระแสไหลผ่านโหลดได้อย่างต่อเนื่องทั้งในช่วงที่ Q_1 นำกระแสและหยุดนำกระแส ทำให้มีการกระเพื่อมของแรงดันที่เอาต์พุตต่ำกว่าฟลายแบคคอนเวอร์เตอร์

ฟอ์เวิร์คคอนเวอร์เตอร์ให้กำลังงานได้ในช่วงเดียวกันกับฟลายแบคคอนเวอร์เตอร์แต่กระแสที่ได้ออกจะมีความกระเพื่อมต่ำกว่า อย่างไรก็ตาม ตัวอุปกรณ์ที่เพิ่มเข้ามา จะทำให้ฟอ์เวิร์คคอนเวอร์เตอร์นั้นมีราคาสูงกว่า

2.3.3 พุช-พูลคอนเวอร์เตอร์

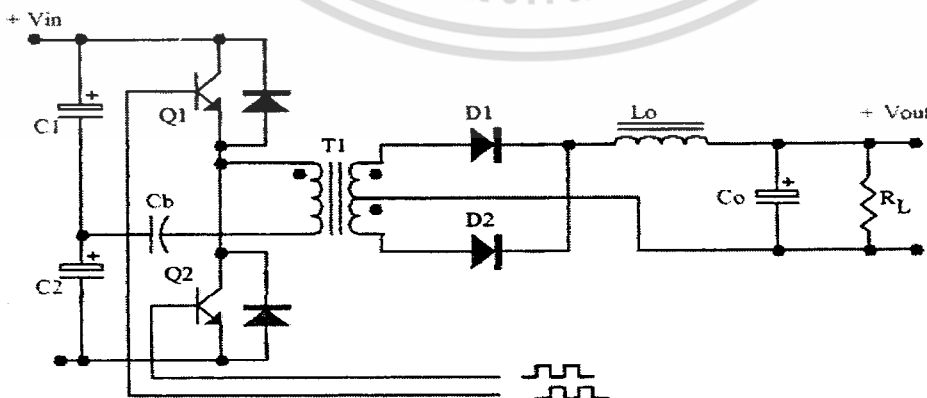


รูปที่ 2.4 แสดงวงจรพุช-พูลคอนเวอร์เตอร์

พุช-พูลคอนเวอร์เตอร์เป็นคอนเวอร์เตอร์ที่สามารถจ่ายกำลังงานได้สูงตั้งแต่ 500 วัตต์ขึ้นไป แต่มีข้อเสียคือมักเกิดการไม่สมมาตรฟลักซ์แม่เหล็กของแกนหม้อแปลงซึ่งจะมีผลต่อการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ได้ง่าย อย่างไรก็ตาม ในปัจจุบันเทคนิคการควบคุมแบบควบคุมกระแส จะทำให้ลดปัญหานี้ลงได้ ดังนั้น พุช-พูลคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์ที่น่าสนใจสำหรับวงจร สวิตชิงที่ต้องการกำลังงานสูงๆ

จากรูปที่ 2.4 Q1 และ Q2 จะผลัดกันนำกระแสในแต่ละครึ่งคาบเวลาการทำงานเมื่อ Q1 นำกระแส D1 จะอยู่ในลักษณะถูกไบแอสกลับ แต่ D2 จะอยู่ในลักษณะถูกไบแอสตรงและนำกระแสผ่าน L ไปยังโหลดได้เช่นเดียวกัน ดังนั้น โหลดจึงมีกระแสไหลต่อเนื่องได้ตลอดเวลากระแสที่ได้ทางเอาต์พุตจึงค่อนข้างเรียบ อย่างไรก็ตาม เพาเวอร์ทรานซิสเตอร์ที่เพิ่มเข้ามาจะมีผลต่อค่าใช้จ่ายในการสร้างวงจรพุช-พูลคอนเวอร์เตอร์เช่นกัน

2.3.4 ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์



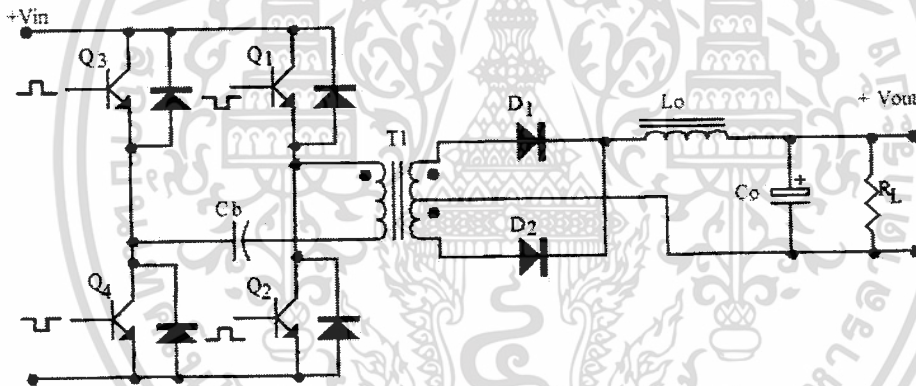
รูปที่ 2.5 แสดงวงจรฮาล์ฟ-บริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์จัดเป็นคอนเวอร์เตอร์ในตระกูลเดียวกับฟูล-ฟูลคอนเวอร์เตอร์และให้กำลังงานได้ค่อนข้างสูง ข้อดีของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ก็คือ เพาเวอร์ทรานซิสเตอร์ในวงจรมีค่าแรงดันตกคร่อมขณะไม่นำกระแสต่ำกว่าคอนเวอร์เตอร์ทั้ง 3 แบบ ที่ได้กล่าวมาแล้วและลดการเกิดไม่สมมาตรฟลักซ์ได้

จากรูปที่ 2.5 จะเห็นได้ว่าหากเพาเวอร์ทรานซิสเตอร์ตัวใดตัวหนึ่งนำกระแส ค่าแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ตัวที่เหลือจะมีค่าเพียงแรงดันอินพุตเท่านั้นเมื่อ Q1 และ Q2 สลับกันนำกระแส ผลที่ได้จะมีลักษณะเดียวกับการทำงานของฟูล-ฟูลคอนเวอร์เตอร์ ยกเว้นค่าแรงดันตกคร่อมขณะทำงานของขดปฐมภูมิจะมีค่าเพียงครึ่งหนึ่งของแรงดันที่อินพุต เนื่องจากผลของการต่อตัวเก็บประจุ C1 และ C2 เพื่อแบ่งครึ่งแรงดัน กระแสที่ไหลผ่านขดทุติยภูมิจึงมีค่าสูง ซึ่งเป็นการจำกัดกำลังงานสูงของคอนเวอร์เตอร์ โดยกำลังสูงสุดที่ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์สามารถทำได้จะอยู่ในช่วง ไม่เกิน 500 วัตต์

2.3.5 ฟูล-บริดจ์คอนเวอร์เตอร์



รูปที่ 2.6 แสดงวงจรฟูล-บริดจ์คอนเวอร์เตอร์

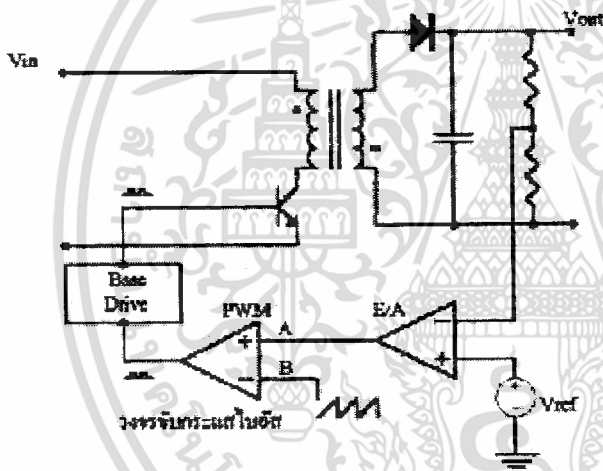
จากรูปที่ 2.6 จะเห็นได้ว่ามีเพาเวอร์ทรานซิสเตอร์ในวงจรทั้งหมด 4 ตัว แต่จะทำงานสลับกันเป็นคู่ๆ โดย Q1 จะนำกระแสพร้อมกับ Q4 และ Q2 จะนำกระแสพร้อมกับ Q3 กระแสที่ไหลผ่าน ขดปฐมภูมิของหม้อแปลงจะมีลักษณะเช่นเดียวกับฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ แต่ข้อได้เปรียบของ ฟูล-บริดจ์คอนเวอร์เตอร์ก็คือ ขณะทำงานที่ขดปฐมภูมิจะมีแรงดันตกคร่อมเท่ากับค่าแรงดันอินพุต กระแสที่ไหลผ่านขดปฐมภูมิจึงมีค่าต่ำกว่า วงจรฟูล-บริดจ์คอนเวอร์เตอร์ทำให้สามารถจ่ายกำลังงานได้สูงกว่า ดังนั้น วงจรสวิตซ์ที่ต้องการกำลังงานสูงๆ ตั้งแต่ 500 วัตต์ ถึง 1000 วัตต์ ทำให้มักนิยมใช้คอนเวอร์เตอร์แบบฟูล-บริดจ์เป็นหลัก

2.4 วงจรควบคุม

วงจรคอนเวอร์เตอร์ทุกแบบ จะคงค่าแรงดันเอาต์พุตได้โดยการควบคุมช่วงเวลาการนำกระแสของเพาเวอร์ทรานซิสเตอร์ ดังนั้นวงจรควบคุมจะใช้เทคนิคพัลส์วิดท์มอดดูเลชันเป็นหลักการ ใช้เทคนิคพัลส์วิดท์มอดดูเลชันเพื่อควบคุมช่วงเวลาในการนำกระแสของเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์สามารถทำได้ 2 ลักษณะ การทำงานของวงจรควบคุมคือ ในโหมดควบคุมจากแรงดันและโหมดควบคุมจากกระแส

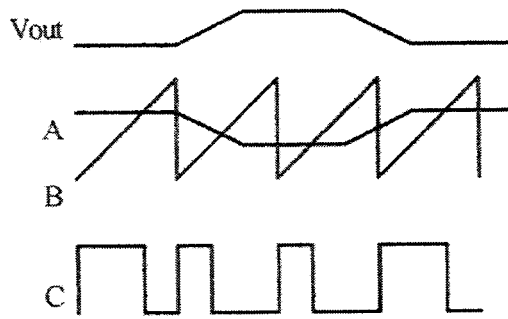
2.4.1 วงจรควบคุมในโหมดควบคุมจากแรงดัน

การทำงานของวงจรควบคุมในโหมดนี้จะอาศัยการตรวจจับการเปลี่ยนแปลงค่าแรงดันที่เอาต์พุตมาทำการควบคุมช่วงเวลาในการนำกระแสของเพาเวอร์ทรานซิสเตอร์ เพื่อการคงค่าแรงดันเอาต์พุต เป็นหลัก วงจรพื้นฐานของวงจรควบคุมในโหมดควบคุมจากแรงดันแสดงดังรูป



รูปที่ 2.7 แสดงวงจรพื้นฐานในโหมดควบคุมจากแรงดัน

จากรูปที่ 2.7 วงจรควบคุมอาศัยการป้อนกลับของค่าแรงดันเอาต์พุตนำมาเปรียบเทียบกับแรงดันอ้างอิงของวงจรเพื่อตรวจจับการเปลี่ยนแปลงของแรงดันที่เอาต์พุต ค่าความแตกต่างที่ได้จะถูกขยายโดยวงจรขยายวงจรมหาความแตกต่าง (E/A) ก่อนที่จะส่งต่อไปยังวงจรพัลส์วิดท์มอดดูเลชัน โดยค่าแรงดันที่ได้จากวงจรมหาความแตกต่างจะถูกเปรียบเทียบกับแรงดันรูปฟันเลื่อย เอาต์พุตที่ได้จากวงจรพัลส์วิดท์มอดดูเลชันจะมีลักษณะเป็นพัลส์สี่เหลี่ยมซึ่งมีคาบเวลาที่เท่ากับคาบเวลาของแรงดันรูปฟันเลื่อยและมีความกว้างของพัลส์แปรเปลี่ยนไปตามผลของการมอดดูเลชัน ค่าความกว้างของพัลส์นี้เองจะเป็นตัวกำหนดช่วงเวลาในการนำกระแสของเพาเวอร์ทรานซิสเตอร์

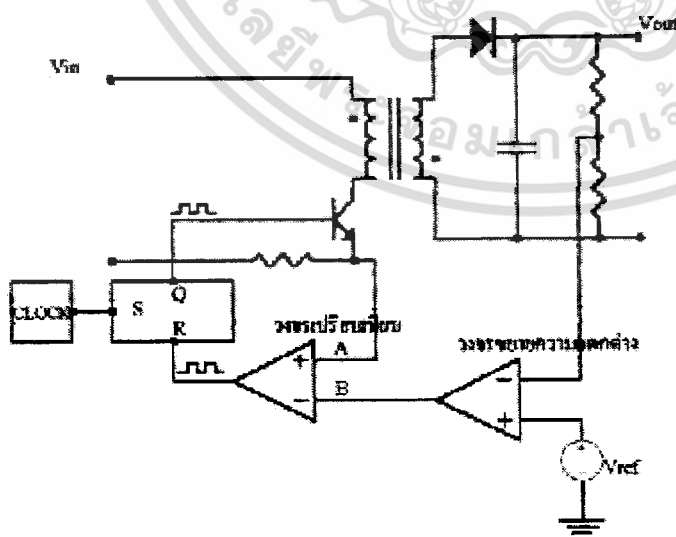


รูปที่ 2.8 แสดงรูปสัญญาณที่จุดต่างๆ ในวงจรควบคุม

เนื่องจากค่าแรงดันป้อนกลับจะถูกส่งมายังวงจรถยายความแตกต่างที่ขาอินเวอร์ตติ้ง ผลแตกต่างของแรงดันเอาต์พุตและแรงดันอ้างอิงที่จุด A จึงมีลักษณะกลับเฟสอยู่ 180 องศา กล่าวคือเมื่อแรงดันเอาต์พุตมีค่ามากขึ้นแรงดันที่จุด A จะมีค่าลดลง ความกว้างของพัลส์ที่เอาต์พุตของวงจรถ่ายความถี่ที่มอดดูเลชั่นจึงมีค่าลดลงด้วยและทำให้ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์มีค่าลดลงเช่นกัน ถ้าแรงดันเอาต์พุตมีค่าลดลง แรงดันที่จุด A ก็จะมีค่าเพิ่มขึ้น ความกว้างของพัลส์ที่เอาต์พุตของวงจรถ่ายความถี่ที่มอดดูเลชั่นจึงมีค่าเพิ่มขึ้นช่วงเวลานำกระแสก็จะมีค่าเพิ่มขึ้นเป็นผลให้คอนเวอร์เตอร์สามารถคงค่าแรงดันเอาต์พุตไว้ได้

2.4.2 วงจรควบคุมในโหมดควบคุมจากกระแส

การคงค่าแรงดันเอาต์พุตของคอนเวอร์เตอร์ด้วยวงจรถวลในโหมดควบคุมจากกระแสมีข้อดีว่าโหมดควบคุมจากแรงดันหลายประการ จึงเป็นวงจรถวลอีกแบบหนึ่งที่นิยมใช้กันมาก



รูปที่ 2.9 (ก) แสดงวงจรพื้นฐานของวงจรถวลในโหมดควบคุมจากกระแส

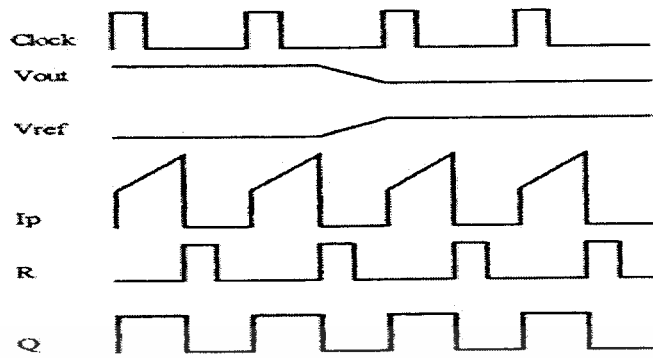
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้ง่ายแก่การพิจารณา จากรูป 2.9 (ก) การทำงานของวงจร เราจะแยกพิจารณาการทำงานของวงจรถูกควบคุมด้วยการตัดวงจรถายความแตกต่าง E/A ออกไปก่อนและกำหนดขาอินเวอร์ตติงของวงจรเปรียบเทียบกับต่อเข้ากับแรงดันอ้างอิง V_{ref} วงจร Latch จะทำงานโดยขา Q ของวงจร Latch จะมีสถานะเป็น High เมื่อมีการกระตุ้นที่ขา S และ Q จะมีสถานะเป็น Low เมื่อมีการกระตุ้นที่ขา R เมื่อวงจรทำงาน วงจรกำเนิดสัญญาณนาฬิกาที่คาบเวลาคงที่ไปกระตุ้นที่ขา S ของวงจร Latch ขา Q จึงมีสถานะเป็น High เพาเวอร์ทรานซิสเตอร์ Q1 ก็จะนำกระแส เมื่อ Q1 นำกระแส จะมีกระแสไหลผ่านขดปฐมภูมิและตัวต้านทาน R_s ที่ต่ออนุกรมไว้กับ Q1 ทำให้เกิดแรงดัน V_s ต่อกคร่อมที่ตัวต้านทาน R_s ด้วย

แรงดันตกคร่อม R_s ที่เกิดขึ้นถูกเปรียบเทียบกับแรงดันอ้างอิง V_{ref} โดยวงจรเปรียบเทียบดังนั้นเมื่อค่าของ V_s เพิ่มขึ้นจนมีค่ามากกว่าค่าของแรงดันอ้างอิง V_{ref} เอาท์พุทของวงจรเปรียบเทียบจะมีสถานะเป็น High และไปกระตุ้นที่ขา R ของวงจร Latch ทำให้ค่า Q มีสถานะเป็น Low และ เพาเวอร์ทรานซิสเตอร์ Q1 หยุดนำกระแส จนกว่าที่ขา S ของวงจร Latch จะได้รับการกระตุ้นจากสัญญาณนาฬิกาอีกครั้ง

จะเห็นได้ว่าความกว้างของเอาท์พุทพัลส์ที่ขา Q ของวงจร Latch จะถูกควบคุมโดยค่าของแรงดัน V_s ที่ตกคร่อมตัวต้านทาน R_s นั้นเอง ถ้าค่าแรงดันอินพุทของคอนเวอร์เตอร์มีค่าเพิ่มขึ้นแรงดัน V_s จะเพิ่มขึ้นจนมีค่ามากกว่าแรงดันอ้างอิง V_{ref} ได้เร็วขึ้นด้วย ทำให้ความกว้างของเอาท์พุทพัลส์ลดลง เพาเวอร์ทรานซิสเตอร์จะมีเวลานำกระแสได้น้อยลง ในทางกลับกัน ถ้าแรงดันอินพุทของคอนเวอร์เตอร์มีค่าลดลง แรงดัน V_s จะเพิ่มขึ้นได้ช้า ความกว้างของเอาท์พุทพัลส์จึงเพิ่มขึ้นเพาเวอร์ทรานซิสเตอร์จะมีช่วงนำเวลานำกระแสได้มากขึ้นด้วย จะเห็นได้ว่าเมื่อโหลดคงที่คอนเวอร์เตอร์จะสามารถคงค่าแรงดันเอาท์พุทเมื่อมีการเปลี่ยนแปลงของแรงดันอินพุทได้โดยไม่ต้องอาศัยการป้อนกลับแรงดันที่เอาท์พุทเลย ทำให้คอนเวอร์เตอร์ตอบสนองการเปลี่ยนแปลงของแรงดันอินพุทได้อย่างรวดเร็ว

เมื่อต่อวงจรถายความแตกต่าง E/A เพิ่มเข้ามา วงจรในลักษณะนี้เมื่อแรงดันเอาท์พุทมีค่าลดลงเอาท์พุทของวงจรถายความแตกต่าง E/A จะมีค่ามากขึ้น เพาเวอร์ทรานซิสเตอร์จะใช้เวลานำกระแสมากขึ้นด้วย เพื่อให้ค่าแรงดัน V_s มากกว่าแรงดันที่เอาท์พุทของวงจรถายความแตกต่าง E/A ในทางกลับกันเมื่อแรงดันเอาท์พุทของคอนเวอร์เตอร์มีค่าเพิ่มขึ้น เอาท์พุทของวงจรถายความแตกต่าง E/A จะมีค่าลดลง เพาเวอร์ทรานซิสเตอร์จึงใช้เวลานำกระแสลดลงด้วยลักษณะรูปคลื่นและแรงดันขณะที่วงจรถายความแตกต่างจะเป็นดังรูปที่ 2.9 (ข)



รูปที่ 2.9 (ข) แสดงลักษณะการทำงานที่จุดต่างๆ ของวงจรควบคุมในโหมดควบคุมจากกระแส

จากลักษณะการทำงานดังกล่าว ทำให้วงจรควบคุมใน โหมดควบคุมจากกระแสมีข้อดีกว่าวงจรควบคุมในโหมดควบคุมจากแรงดัน ดังนี้คือ

1. ตอบสนองการเปลี่ยนแปลงของแรงดันอินพุตได้รวดเร็วกว่า ทำให้ลดปัญหาการคงค่าแรงดันที่เอาต์พุตเมื่อเกิดทรานเซียนต์และการกระเพื่อมของแรงดันสูงที่แรงดันอินพุต เพราะไม่ต้องรอสัญญาณการป้อนกลับจากเอาต์พุต
2. สามารถป้องกันกระแสไหลตกเกินได้ด้วยการจำกัดค่ากระแสสูงที่ขดปฐมภูมิในลักษณะพัลส์ต่อพัลส์อย่างรวดเร็ว
3. ให้ค่าไลน์เรกูเลชันที่ดีมาก
4. สามารถต่อขานคอนเวอร์เตอร์หลายชุดเข้าด้วยกันได้ เพื่อให้จ่ายกระแสได้มากขึ้นและกระแสที่คอนเวอร์เตอร์แต่ละชุดจะมีค่าเท่ากัน

2.5 วงจรขับ

2.5.1 วงจรขับเพาเวอร์ทรานซิสเตอร์

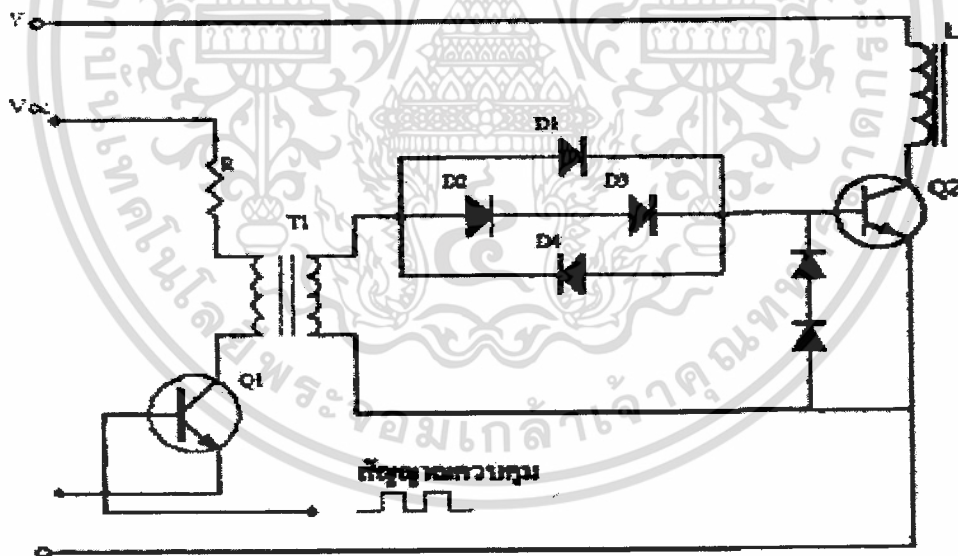
ไบโพลาร์เพาเวอร์ทรานซิสเตอร์เป็นอุปกรณ์ที่ต้องกระตุ้นการทำงานโดยการใช้กระแสไบแอสที่ขาเบส เพื่อให้ให้นำกระแสและหยุดนำกระแสได้ และเป็นที่ยอมรับกันโดยทั่วไปว่าการลดประจุสะสมที่เกิดขึ้นในเพาเวอร์ทรานซิสเตอร์ขณะนำกระแส จะขึ้นอยู่กับลักษณะของกระแสไบแอสที่ให้กับเพาเวอร์ทรานซิสเตอร์ ดังนั้นการจัดวงจรขับกระแสไบแอสที่ถูกต้อง จะช่วยลดกำลังงาน สูญเสียให้กับเพาเวอร์ทรานซิสเตอร์ได้เช่นกัน

วงจรขับกระแสไบแอสนั้น ทำได้ 2 ลักษณะคือ วงจรขับกระแสไบแอสด้วยกระแสคงที่(Fixed Base Drive) และวงจรขับกระแสไบแอสด้วยกระแสเบสเป็นสัดส่วนกับกระแสคอลเล็กเตอร์(Proportional Base Drive) สำหรับคอนเวอร์เตอร์ที่ใช้เพาเวอร์ทรานซิสเตอร์และมีกำลังต่ำกว่า 500 เวกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัตถุประสงค์นิยมใช้วงจรขับด้วยกระแสคงที่โดยวงจรขับกระแสทำให้กระแสเบสมีค่าคงที่และมาพอที่จะทำให้ทรานซิสเตอร์นำกระแสถึงจุดอิ่มตัวแต่วิธีนี้จะเกิดประจุสะสมในทรานซิสเตอร์ขณะนำกระแสค่อนข้างสูงและใช้เวลานานในการหยุดนำกระแส ในขณะที่วงจรขับกระแสไบแอสด้วยกระแสเป็นสัดส่วนนั้น ค่ากระแสที่เบสจะขึ้นอยู่กับค่ากระแสที่ไหลผ่านคอลเล็กเตอร์ ประจุสะสมจะเกิดขึ้นน้อยและการหยุดนำกระแสจะเป็นไปอย่างรวดเร็ว แต่วงจรค่อนข้างยุ่งยากมักใช้กับวงจรคอนเวอร์เตอร์ที่มีกำลังสูงเท่านั้น

2.5.1.1 วงจรขับกระแสไบแอสโดยใช้หม้อแปลงและเบรจเจอร์เคลมปี

เบรจเจอร์เคลมปีเป็นวงจรขับกระแสไบแอสด้วยกระแสคงที่และจัดให้ไดโอดทำงานร่วมกับทรานซิสเตอร์เพื่อป้องกันการเกิดประจุสะสมเมื่อประจุสะสมเกิดขึ้นน้อยเพาเวอร์ทรานซิสเตอร์จึงหยุดนำกระแสได้อย่างรวดเร็ว การใช้หม้อแปลงในการขับกระแส หม้อแปลงจะเป็นแหล่งจ่ายกระแสสูงให้กับวงจรได้และเนื่องจาก เพาเวอร์ทรานซิสเตอร์ต้องการแรงดันตกคร่อมที่ขาเบสและอีมีตเตอร์ประมาณ 1 ถึง 1.8 โวลต์ ดังนั้นหม้อแปลงที่มีอัตราส่วนจำนวนรอบ 10 : 1 ถ้ามีแรงดันที่ขดปฐมภูมิค่า 10 ถึง 18 โวลต์ และกระแสเพียง 300 มิลลิแอมป์ หม้อแปลงจะให้กระแสได้ถึง 3แอมป์ ดังแสดงวงจรในรูปที่ 2.10

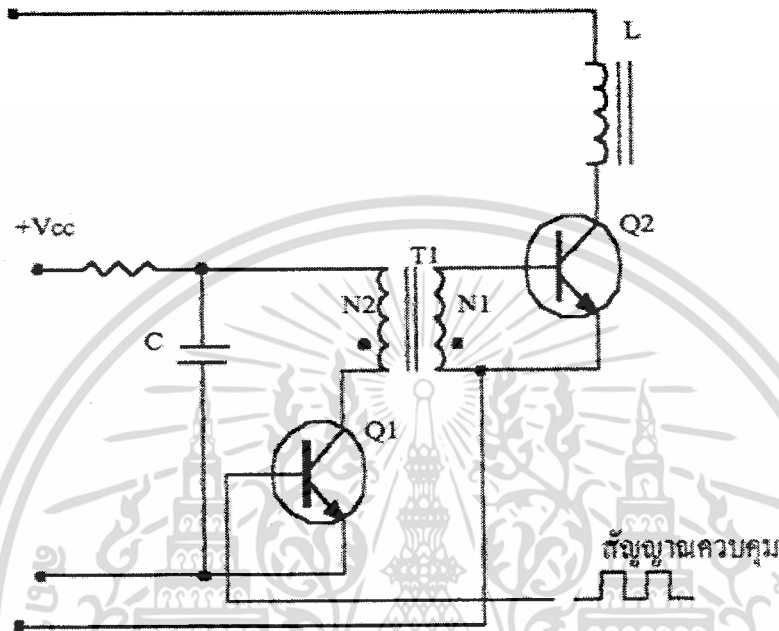


รูปที่ 2.10 แสดงวงจรขับกระแสไบแอสด้วยกระแสคงที่ แบบเบรจเจอร์เคลมปี

2.5.1.2 วงจรขับกระแสไบแอสที่นิยมใช้ในคอนเวอร์เตอร์ที่จ่ายกำลังงานสูงๆ

วงจรขับกระแสแบบนี้จะลดช่วงเวลาเริ่มหยุดนำกระแสด้วยการให้กระแสไบแอสเป็นสัดส่วนกับกระแสที่ไหลผ่านคอลเล็กเตอร์เพื่อเป็นการลดประจุสะสมให้น้อยที่สุดขณะที่มีแรงดันตกคร่อมตัวมันต่ำที่สุดขณะนำกระแส จากนั้นจึงให้กระแสไบแอสกลับค่าสูงๆ เพื่อหยุดการนำกระแสอย่างรวดเร็ว เอกสารนี้เป็นเอกสารหลวงวันวิสาห์สำหรับการแข่งขันเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่างจากการใช้ เบเกอร์แคลมปี ที่ป้องกันไม่ให้ประจุสะสมเกิดขึ้นภายในเพาเวอร์ทรานซิสเตอร์ได้ แต่มีค่าแรงดันตกคร่อมตัวมันสูง ขณะนำกระแส ดังแสดงวงจรในรูปที่ 2.11



รูปที่ 2.11 แสดงวงจรขับกระแสไบแอสด้วยกระแสเป็นสัดส่วนกับกระแสคอลเล็กเตอร์

2.5.2 วงจรขับเพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transister) สามารถทำงานได้ที่ความถี่สูง 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีก ซึ่งเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟต ให้ทำงานได้จากไอซีควบคุม SG 3526 โดยตรงเพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิทช์ซึ่งเพาเวอร์ซัพพลายในตลาดอุตสาหกรรมปัจจุบัน

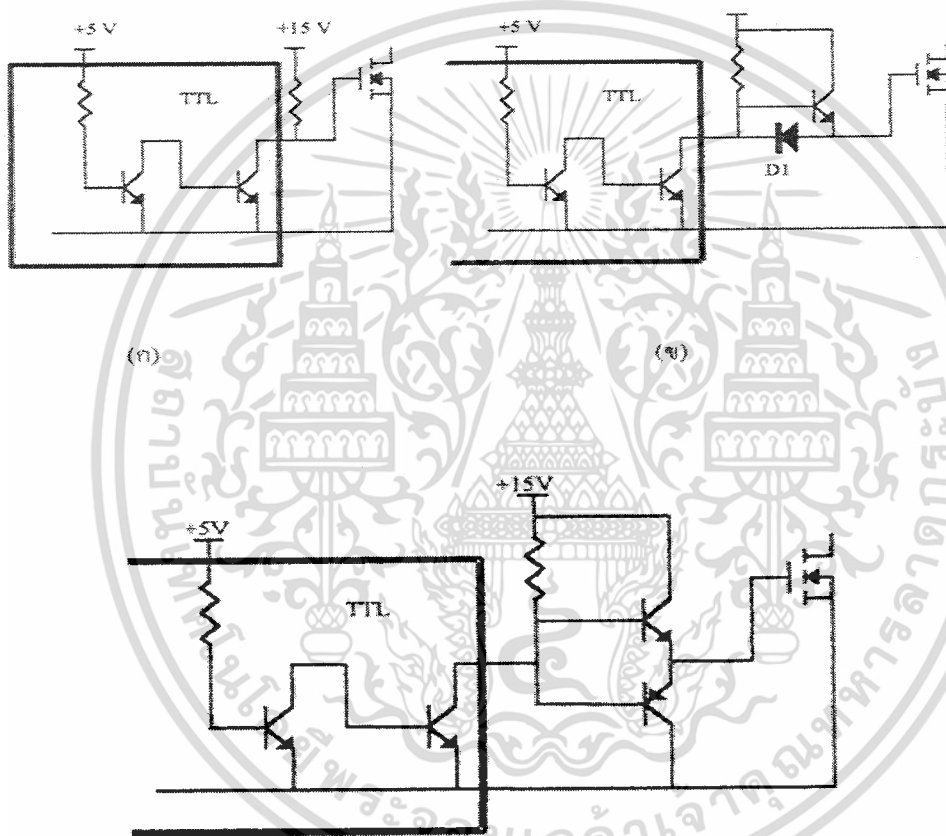
การขับเพาเวอร์มอสเฟตให้นำกระแสแน่นอนแตกต่างจากการขับกระแสไบแอสในเพาเวอร์ทรานซิสเตอร์สำหรับเพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อมีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์ แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม(Threshold Voltage)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่ายและยุ่งยากน้อยกว่าเพาเวอร์ทรานซิสเตอร์มาก

2.5.2.1 วงจรขับเพาเวอร์มอสเฟตด้วย TTL

การขับเพาเวอร์มอสเฟตด้วย ไอซี TTL โดยตรงนั้นสามารถทำได้แต่ไอซี TTL มีขีดจำกัดในการจ่ายกระแสและรับกระแสที่เอาท์พุทซึ่งมีผลต่อความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตและทำให้เกิดกำลังงานสูญเสียสูงได้ การต่อวงจรขับชนิดนี้จึงจำเป็นต้องเพิ่มตัวอุปกรณ์อื่นๆ เพื่อช่วยในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปอย่างรวดเร็ว



รูปที่ 2.12 แสดงการขับเพาเวอร์มอสเฟตด้วยไอซี TTL แบบต่างๆ

รูปที่ 2.12 (ก) แสดงวงจรขับด้วยไอซี TTL ที่มีเอาท์พุทเป็นแบบคอลเล็กเตอร์เปิด การต่อพูลอ์ฟริซิสเตอร์เข้าช่วยเพื่อให้มีแรงดันสูงพอที่จะขับเพาเวอร์มอสเฟตให้ทำงานและการหยุดนำกระแสของเพาเวอร์มอสเฟตเป็นไปได้เร็วขึ้นแต่ความเร็วขณะเริ่มนำกระแสมีค่าจำกัดอยู่เนื่องจากกระแสยังถูกจำกัดด้วยพูลอ์ฟริซิสเตอร์

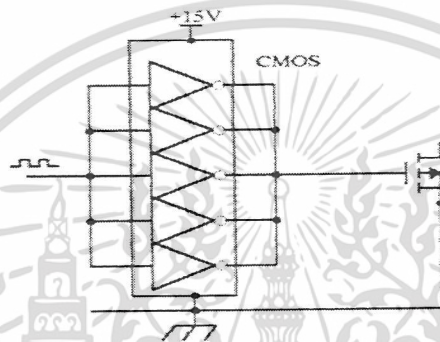
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

รูปที่ 2.12 (ข) ทรานซิสเตอร์จะช่วยในการจ่ายกระแสได้มากขึ้นทำให้ความเร็วในการนำกระแสเพาเวอร์มอสเฟตดีขึ้น และลดกำลังสูญเสียในตัว ไอซี TTL ด้วย และวงจรจับจะเพิ่มทรานซิสเตอร์เข้ามาอีกตัวหนึ่งเพื่อให้การคายประจุที่ขาเกตเป็นไปอย่างรวดเร็วและทำให้ความเร็วขณะเริ่มหยุดนำกระแสเป็นไปได้อย่างรวดเร็วมากขึ้น

รูปที่ 2.12 (ค) แสดงการต่อทรานซิสเตอร์เข้ามาอีก 1 ตัว เพื่อเพิ่มความเร็วในการ ON/OFF ให้กับเพาเวอร์มอสเฟต

2.5.2.2 วงจรขับเพาเวอร์มอสเฟตด้วยไอซี CMOS

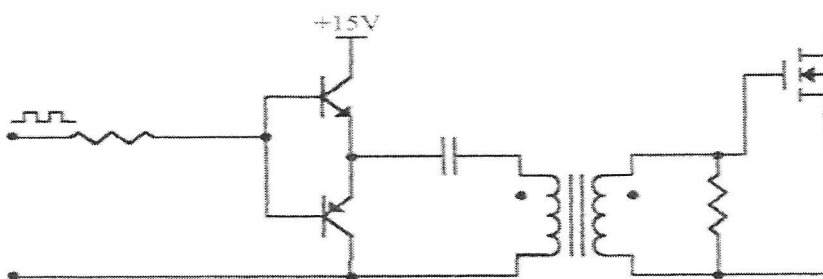


รูปที่ 2.13 แสดงการขับเพาเวอร์มอสเฟตด้วยไอซี CMOS

เพาเวอร์มอสเฟตสามารถต่อโดยตรงเข้ากับไอซี CMOS ได้ ในส่วนเอาต์พุตของไอซี CMOS จะเป็นเฟตต่อกันในลักษณะคอมพลิเมนต์ารี ซึ่งสามารถทำงานได้ที่แรงดันไฟเลี้ยงตั้งแต่ 3 ถึง 8 โวลต์ โดยทั่วไปจะใช้ 12 ถึง 15 โวลต์ เพื่อให้เหมาะสมในการขับเพาเวอร์มอสเฟต

สำหรับการขับเพาเวอร์มอสเฟตที่ต้องนำกระแสสูงๆ การต่อ CMOS ในลักษณะขนานกันจะสามารถเพิ่มกระแสที่ขาเกต และทำให้ความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็วยิ่งขึ้น

2.5.2.3 วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง



รูปที่ 2.14 แสดงวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีของคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์และฟูลบริดจ์ วงจรขับเพาเวอร์มอสเฟตตัวบนและตัวล่างจะต้องมีการแยกกราวด์ออกจากกันจึงจำเป็นต้องใช้หม้อแปลงหรือในกรณีที่ต้องการขับเพาเวอร์มอสเฟตมากกว่า 1 ตัว พร้อมกันก็อาจต้องใช้หม้อแปลงช่วย

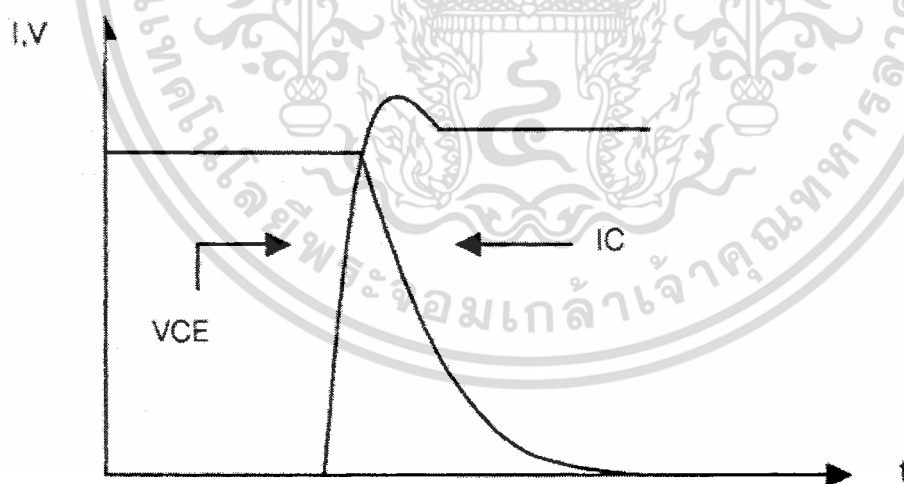
การต่อหม้อแปลงพัลส์เข้ากับขาเกตและวงจรถวควบคุมโดยตรงอาจเกิดปัญหาการเลื่อนระดับของแรงดันเอาท์พุทที่หม้อแปลงและอาจมีปัญหาในการทำงานของเพาเวอร์มอสเฟตได้การต่อวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลงจึงควรทำในลักษณะดังรูปที่ 2.14

2.6 วงจรสับเบอ์

วงจรสับเบอ์ เป็นส่วนที่เพิ่มเติมเข้ามาในวงจรคอนเวอร์เตอร์ เพื่อลดการเกิดกำลังสูญเสียและป้องกันการเสียหายที่เกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ในวงจรที่ทำงานปกติวงจรสับเบอ์นี้อาจแบ่งออกได้เป็น 2 ลักษณะคือ วงจรสับเบอ์ช่วงหยุดนำกระแส และสับเบอ์ป้องกันแรงดันเกิน วงจรสับเบอ์ทั่วไปจะประกอบด้วยตัวต้านทาน ตัวเก็บประจุ ไดโอด เรียกว่าวงจร RCD สับเบอ์ ซึ่งมีรายละเอียดดังนี้

2.6.1 วงจรสับเบอ์ช่วงหยุดนำกระแส

ในการเปลี่ยนสถานะของเพาเวอร์ทรานซิสเตอร์จะทำให้เกิดการสูญเสียกำลังงาน โดยเฉพาะอย่างยิ่งขณะเริ่มหยุดนำกระแส ก่อนที่เพาเวอร์ทรานซิสเตอร์จะหยุดนำกระแสนั้นกระแสนั้นจะลดลงอย่างช้าๆ ในขณะที่แรงดันเพิ่มขึ้นสู่ค่าแรงดันอินพุทอย่างรวดเร็วดังรูปที่ 2.15

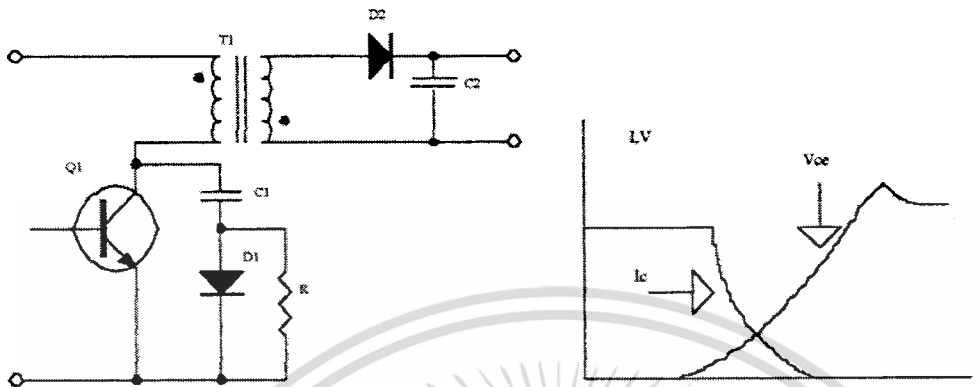


รูปที่ 2.15 แสดงลักษณะกระแสและแรงดันตกคร่อมทรานซิสเตอร์

เพื่อลดการสูญเสียในช่วงนี้สามารถทำได้โดยต่อวงจรสับเบอ์เข้ากับเพาเวอร์ทรานซิสเตอร์เพื่อควบคุมแรงดันตกคร่อมที่คอลเล็กเตอร์และอีมีเตอร์ให้มีค่าเพิ่มขึ้นอย่างช้าๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จนกระทั่งกระแสที่ไหลผ่านตัวเพาเวอร์ทรานซิสเตอร์ลดลงได้ทันกัน ซึ่งจะทำให้กำลังสูญเสียที่เกิดขึ้นมีค่าต่ำ ลักษณะการต่อวงจรสับเบอร์สามารถทำได้ดังรูปที่ 2.16



รูปที่ 2.16 แสดงวงจรสับเบอร์ช่วยหยุดนำกระแส

การทำงานของวงจรสับเบอร์ช่วงเริ่มหยุดนำกระแสจะเป็นไปได้ดังนี้คือเมื่อเพาเวอร์ทรานซิสเตอร์ Q1 เริ่มหยุดนำกระแส แรงดันที่ขาคอลเล็กเตอร์มีค่าเพิ่มขึ้น ทำให้กระแสบางส่วนไหลผ่านตัวเก็บประจุ C1 และไดโอด D1 ของวงจรสับเบอร์ทำให้เกิดแรงดันตกคร่อม C1 ด้วยแรงดันที่ตกคร่อม C1 จะทำให้แรงดันที่คอลเล็กเตอร์ของเพาเวอร์ทรานซิสเตอร์เพิ่มขึ้นอย่างช้าๆ ดังนั้นถ้าให้ C1 มีค่ามากพอการเพิ่มขึ้นของแรงดันที่คอลเล็กเตอร์ก็จะถูกหน่วงออกไปเพื่อให้กระแสที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ลดลงจนมีค่าน้อยๆ ได้พร้อมกัน และลดการเกิดกำลังสูญเสียในตัวเพาเวอร์ทรานซิสเตอร์ได้

ขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง C1 จะคายประจุผ่านตัวต้านทาน R1 ที่ทิ้งไป แรงดันตกคร่อม C1 ก็จะลดลงต่อไปอีกครั้งและสามารถทำงานได้ในช่วงต่อไป ค่าของ C1 และ R1 ที่เหมาะสมหาได้จาก

$$C1 = \frac{(I_p \times ton\pi)}{2 \times V_m} \dots\dots\dots(2.1)$$

$$R1 = \frac{ton(\min)}{2 \times 3 \times C1} \dots\dots\dots(2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ I_p คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์
- V_{in} คือ ค่าแรงดันอินพุทของวงจรคอนเวอร์เตอร์
- t_{on} คือ ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์
- t_{off} คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

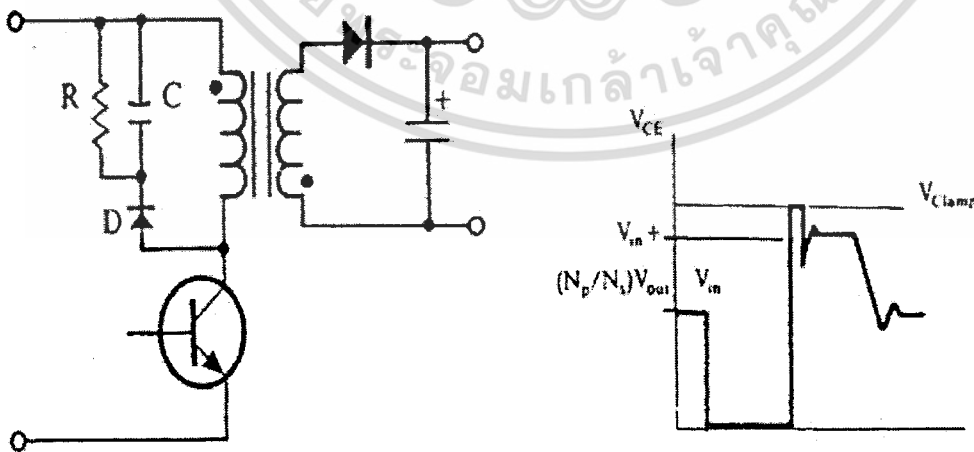
การคายประจุของ C1 ทำให้เกิดกำลังงานสูญเสียในตัว R1 สูง ดังนั้นตัวต้านทาน R1จะต้องทนกำลังได้สูง โดยกำลังสูญเสียใน R1 หาได้จาก

$$P_d = \frac{C1(2V_{in})^2}{2T} \dots\dots\dots(2.3)$$

เมื่อ T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

2.6.2 วงจรสับเบอร์ดป้องกันแรงดันเกิน

ความเสียหายที่เกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์มักมีสาเหตุที่เกิดมาจากการทำงานเกินพิกัด ปลอดภัย RBSOA แรงดันสไปค์ขณะหยุดนำกระแส โดยเฉพาะอย่างยิ่งในฟลายแบคและฟอร์เวิร์ด คอนเวอร์เตอร์ มักทำให้ค่าแรงดันที่ตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแสมีค่าสูงเกินค่าแรงดันสูงสุดที่มันจะทนได้ และเกิดการเสียหายขึ้น วงจรสับเบอร์ดป้องกันแรงดันเกิน จึงมีหน้าที่ป้องกันค่าแรงดันสไปค์ที่เกิดขึ้นไม่ให้เกินค่าความปลอดภัยของเพาเวอร์ทรานซิสเตอร์ การต่อวงจรสับเบอร์ดสามารถต่อได้ดังรูปที่ 2.17



รูปที่ 2.17 แสดงวงจรสับเบอร์ดป้องกันแรงดันเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรถับเบอร์ป้องกันแรงดันเกินเป็นดังนี้ คือในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส ตัวเก็บประจุ C จะถูกชาร์จประจุผ่านไดโอด D จากค่าแรงดันสไปค์ค่าของ R1 จะทำให้แรงดันตกคร่อม C มีค่าต่ำกว่าแรงดันสไปค์ และมีค่าคงที่ตลอดช่วงการเกิดแรงดันสไปค์ ค่าแรงดันสูงสุดที่คอลเล็กเตอร์ขณะเกิดสไปค์จึงถูกกั้นไว้ด้วยแรงดันที่ตกคร่อมตัวเก็บประจุ C และเนื่องจากแรงดันสไปค์จะเกิดขึ้นในช่วงเวลาสั้นๆ ดังนั้นขณะที่แรงดันสไปค์มีค่าต่ำลง C จะคายประจุออกมาผ่านตัวต้านทาน R แรงดันตกคร่อมที่คอลเล็กเตอร์ จะกลับสู่ค่าแรงดันตามการทำงานปกติ

วงจรถับเบอร์นี้ทำงาน โดยการถ่ายเทพลังงานสะสมในตัวเหนี่ยวนำแปลงอันเป็นตัวทำให้เกิดแรงดันสไปค์ไปไว้ที่ตัวเก็บประจุ C แทน นั่นคือ

$$\frac{1}{2} CV_c^2 = \frac{1}{2} LI_p^2 \dots\dots\dots(2.4)$$

เนื่องจาก Vc จะมีค่าได้ไม่เกิน Vceo – Vclamp ดังนั้น

$$C = \frac{LI_p^2}{(V_{ceo} - V_{clamp})^2} \dots\dots\dots(2.5)$$

- เมื่อ Li คือ ค่าความเหนี่ยวนำแปลงที่เกิดจากฟลักซ์รั่วของขดปฐมภูมิ
- Ip คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์
- Vceo คือ อัตราทนแรงดันตกคร่อมของเพาเวอร์ทรานซิสเตอร์
- Vclamp คือ ค่าแรงดันสูงสุดที่ยอมให้เกิดได้เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุด

นำกระแส
ค่าของตัวต้านทาน R หาได้จาก

$$R = \frac{t_{off} (\text{min})}{2 \times 3 \times C} \dots\dots\dots(2.6)$$

ค่ากำลังสูญเสียใน R สามารถหาได้จาก

$$P_d = \frac{\left[\left(\frac{1}{2}\right)LI_p^2\right]}{T} \dots\dots\dots(2.7)$$

เมื่อ T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์
Toff คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

2.7 อุปกรณ์สารกึ่งตัวนำ

เนื่องจากวงจรคอนเวอร์เตอร์มีการทำงานในช่วงความถี่ตั้งแต่ 20 กิโลเฮิร์ตขึ้นไป และมีการสูญเสียกำลังงานในขณะนำกระแสและในขณะที่ย้ายสถานะ โดยเฉพาะอย่างยิ่งเมื่อต้องทำงานอยู่ในย่านแรงดันสูง ยิ่งทำให้เกิดการสูญเสียมากขึ้น เพราะฉะนั้นอุปกรณ์สารกึ่งตัวนำที่ใช้อยู่ในวงจร คอนเวอร์เตอร์ควรจะต้องมีทั่วไปคือ มีค่าแรงดันตกคร่อมขณะนำกระแสต่ำ มีช่วงเวลาดำเนินตัวสั้น และสามารถทนกำลังได้สูง ซึ่งรายละเอียดของอุปกรณ์สารกึ่งตัวนำที่ใช้ในวงจรคอนเวอร์เตอร์มีดังนี้

2.7.1 ฟาสต์-รีคัพเวอร์และอุลตราฟาสต์-รีคัพเวอร์ไดโอด

ฟาสต์-รีคัพเวอร์ไดโอดมีช่วงเวลาดำเนินตัวประมาณ 200 ถึง 750 nanoSec. ซึ่งสั้นกว่าซิลิกอนไดโอดมาก และฟาสต์-รีคัพเวอร์ไดโอดมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 1000 โวลต์ ส่วนอุลตราฟาสต์-รีคัพเวอร์ไดโอดจะมีช่วงเวลาดำเนินตัวประมาณ 25 ถึง 100 nanoSec. และมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 100 โวลต์เช่นเดียวกัน แรงดันตกคร่อมขณะนำกระแสของไดโอดทั้งสองชนิดมีค่าอยู่ใกล้เคียงกันคือ ประมาณ 0.6 ถึง 1.5 โวลต์

2.7.2 ซอตต์กีไดโอด

ซอตต์กีไดโอดมีค่าแรงดันตกคร่อมขณะนำกระแสค่อนข้างต่ำ ประมาณ 0.5 โวลต์ จึงเหมาะสมกับคอนเวอร์เตอร์ที่มีค่าแรงดันเอาต์พุตต่ำๆ และกระแสสูง เนื่องจากลักษณะโครงสร้างภายในที่แตกต่างจากฟาสต์-รีคัพเวอร์และอุลตราฟาสต์-รีคัพเวอร์ไดโอดซอตต์กีไดโอดจะไม่เกิดประจุสะสมภายในตัวมันขณะนำกระแส ช่วงเวลาดำเนินตัวของซอตต์กีไดโอดจึงมีค่าสั้นมาก โดยมีค่าน้อยกว่า 10 นาโนวินาที และอาจถือได้ว่าซอตต์กีไดโอดไม่มีกำลังสูญเสียในช่วงนี้เลยก็ได้ซอตต์กีไดโอดมีข้อเสียอยู่ 2 ประการ คือ ซอตต์กีไดโอดมีอัตราทนแรงดันไบแอสกลับสูงสุดมีค่าน้อย และมีกระแสรั่วไหลสูง ยังมีปัญหาเมื่อนำมาใช้งานจะให้ทรานเซียนลเริ่มนำกระแสสูง

2.7.3 เพาเวอร์ทรานซิสเตอร์

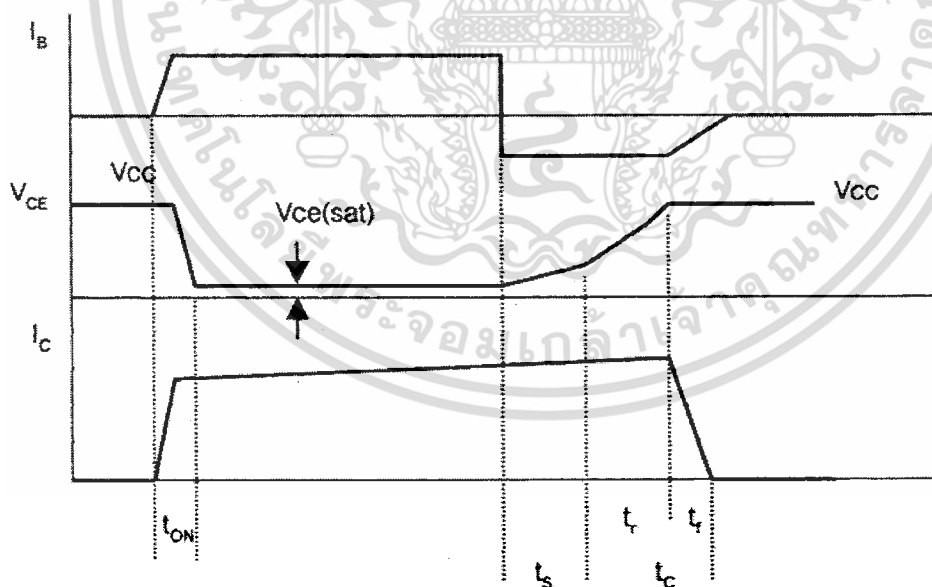
เพาเวอร์ทรานซิสเตอร์ที่ทำงานในวงจรคอนเวอร์เตอร์จะมีการทำงานในลักษณะสวิตช์และมีโพลดเป็นตัวเหนี่ยวนำ ซึ่งผลที่ได้จะแตกต่างจากโพลดที่มีลักษณะเป็นตัวต้านทานเพาเวอร์ทรานซิสเตอร์ต้องใช้เวลาช่วงหนึ่งในการเปลี่ยนสถานะของตัวมันเมื่อจะเริ่มนำกระแสและเมื่อจะหยุดนำกระแส รวมทั้งเพาเวอร์ทรานซิสเตอร์ยังมีแรงดันตกคร่อมขณะนำกระแสอีกด้วย การเปลี่ยนสถานะและแรงดันตกคร่อมขณะนำกระแสทำให้เกิดกำลังสูญเสียในรูปของความร้อน(Power Dissipation) ขึ้นที่ตัวเพาเวอร์ทรานซิสเตอร์ แต่ก็ยังมีข้อเสียอยู่คือ มีอัตราทนแรงดันตก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คร่อมสูงและราคาถูกลงกว่า ทั้งยังมีการพัฒนาให้เพาเวอร์ทรานซิสเตอร์ทำงานเร็วขึ้นเพื่อให้สามารถใช้งานในย่านความถี่สูงๆ และลดกำลังงานสูญเสีย

กำลังงานสูญเสียที่เกิดขึ้นมี 2 ลักษณะ คือขณะเปลี่ยนสถานะและในขณะที่น่ากระแสอยู่ในช่วงอิมพัลส์ สำหรับการสูญเสียในการเปลี่ยนสถานะจะเกิดกำลังงานสูญเสียมากที่สุดขณะเริ่มหยุดนำกระแสเป็นส่วนใหญ่

เมื่อเริ่มให้กระแสไบแอสที่ขาเบสของทรานซิสเตอร์กระแสคอลเล็กเตอร์ของเพาเวอร์ทรานซิสเตอร์จะเพิ่มขึ้นอย่างรวดเร็วในขณะที่แรงดันตกคร่อมคอลเล็กเตอร์และอิมิตเตอร์ (V_{ce}) จะยังมีค่าเท่ากับ V_{cc} และจะใช้เวลาช่วงหนึ่งคือ t_{on} เพื่อลดค่าแรงดันลงมาเป็น $V_{ce}(sat)$ ดังรูป 2.18 กำลังงานสูญเสียจะเกิดขึ้นในช่วงเวลา t_{on} นี้เนื่องจากเพาเวอร์ทรานซิสเตอร์มีแรงดันตกคร่อมตัวมันสูงขณะมีกระแสไหล อย่างไรก็ตาม ช่วงเวลา t_{on} นี้ค่อนข้างสั้นและกระแสเริ่มต้นที่ไหลผ่านมักมีค่าต่ำกำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์ทรานซิสเตอร์ในช่วงนี้จึงมีค่าต่ำ เมื่อหยุดให้กระแสไบแอสและป้อนกระแสไบแอสค่าลบให้กับเพาเวอร์ทรานซิสเตอร์เพื่อหยุดนำกระแสเพาเวอร์ทรานซิสเตอร์จะยังคงนำกระแสต่อไปอีกเป็นเวลา t_s ซึ่งเป็นผลจากการเกิดประจุสะสมขึ้นในเพาเวอร์ทรานซิสเตอร์ขณะนำกระแส ช่วงเวลา t_s นี้เรียกว่าช่วงเวลาสะสม และขณะช่วงเวลา t_s นี้ แรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์จะเริ่มเพิ่มขึ้นและเกิดกำลังงานสูญเสียมากกว่าเมื่อนำกระแสขณะมีกระแสไบแอสอยู่



รูปที่ 2.18 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์

จากนั้นแรงดันที่ขาคอลเล็กเตอร์จะเพิ่มขึ้นอย่างรวดเร็วในขณะที่เพาเวอร์ทรานซิสเตอร์ยังคงนำกระแสอยู่ในช่วงเวลา t_r (Voltage Rise Time) เมื่อประจุสะสมในเพาเวอร์ทรานซิสเตอร์เริ่มลดลง กระแสที่คอลเล็กเตอร์จะเริ่มลดลงและใช้เวลาเท่ากับ t_f (Current Fall Time) เพาเวอร์ทรานซิสเตอร์จึงหยุดนำกระแสจะเห็นได้ว่ากำลังสูญเสียที่เกิดขึ้นในเพาเวอร์ทรานซิสเตอร์ในช่วงเวลา t_r และ t_f จะมีค่าสูงและเป็นช่วงเพาเวอร์ทรานซิสเตอร์เกิดกำลังงานสูญเสียมากที่สุดขณะทำงาน ช่วงเวลา $t_r + t_f$ จะเรียกว่า ช่วงเวลาเริ่มหยุดนำกระแส (Turn Off Time) กำลังงานสูญเสียในขณะเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแสนั้นอาจประมาณได้จาก

$$P_{d(sw)} = \frac{0.5V_{cc}I_p t_c}{T} \dots\dots\dots(2.8)$$

- เมื่อ $P_{d(sw)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแส
- V_{cc} คือ แรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์และหยุดนำกระแส
- I_p คือ ค่ากระแสสูงสุดเมื่อเริ่มหยุดนำกระแส
- t_c คือ ช่วงเวลาเริ่มหยุดนำกระแส
- T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

การทำให้กำลังสูญเสียขณะเริ่มหยุดนำกระแสมีค่าน้อยที่สุดจะทำให้การใช้งานเพาเวอร์ทรานซิสเตอร์มีประสิทธิภาพสูงสุด และลดความร้อนที่เกิดกับเพาเวอร์ทรานซิสเตอร์ขณะทำงาน

2.7.4 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต สามารถทำงานได้ดีที่ความถี่สูงตั้งแต่ 50 กิโลเฮิร์ต ไปจนถึงประมาณ 400 กิโลเฮิร์ต เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น ซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนของวงจรขับของเพาเวอร์มอสเฟตนั้น สามารถทำได้ง่ายโดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมแบบพัลส์วิดมอดคูลเลชัน โครงสร้างของเพาเวอร์มอสเฟตที่จะใช้ในวงจรคอนเวอร์เตอร์มีทั้งแบบ N-ch และแบบ P-ch ทำงานในลักษณะพืชรพูล หรือทำงานเพียงตัวเดียว ซึ่งโดยส่วนมากจะใช้ N-ch เพราะสามารถทำงานได้ที่ความถี่สูงแบบ P-ch

2.7.4.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นกับเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ทั้งในขณะที่เปลี่ยนสถานะและกำลังสูญเสียขณะนำกระแสแต่เพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสที่สั้นกว่าเพาเวอร์ทรานซิสเตอร์มากเพราะเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

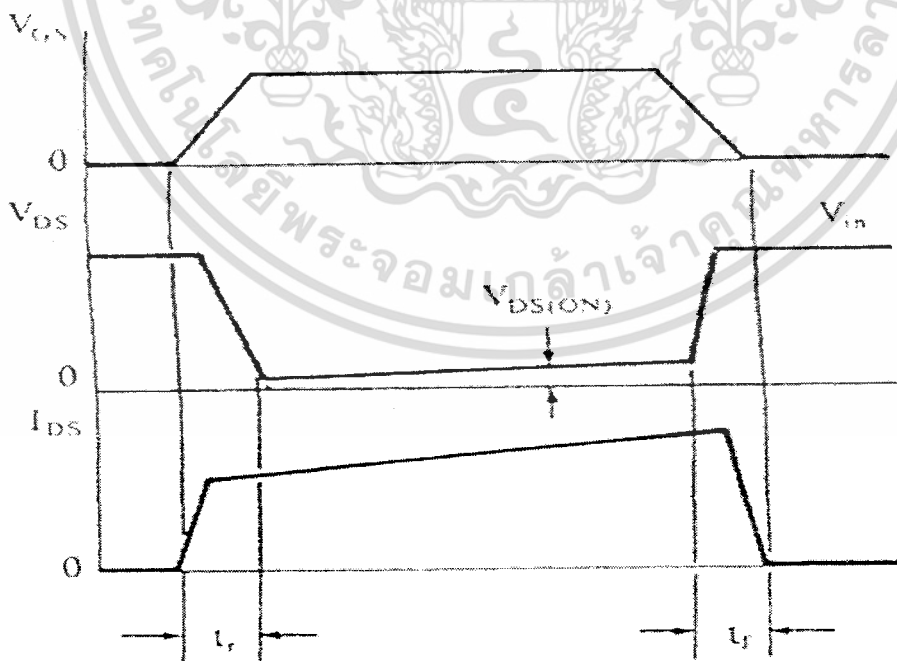
แต่เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะนำกระแสสูงมาก จึงมีการสูญเสียสูงกว่าเพาเวอร์ทรานซิสเตอร์มาก

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้นแต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ย่านความถี่สูง การใช้งานที่ความถี่กว่า 50 กิโลเฮิร์ตการคิดค่ากำลังสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วยและเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส กับช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{sw(ON)} + P_{sw(OFF)} + P_C \tag{2.9}$$

$$P_{sw(ON)} = \frac{0.51_{pk(on)} \times V_{in.tr}}{T} \tag{2.10}$$

$$P_{sw(off)} = \frac{0.51_{pk(off)} \times V_{in.tr}}{T} \tag{2.11}$$



รูปที่ 2.19 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและ

เริ่มหยุดการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_C = I_{Drms}^2 \times R_{Dson}(T_j) \dots\dots\dots(2.12)$$

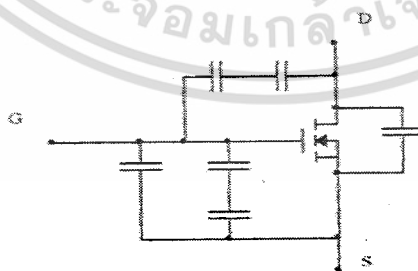
เมื่อ	PC	คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
	Psw(off)	คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแส
	Psw(on)	คือ กำลังงานสูญเสียขณะเริ่มนำกระแสเพาเวอร์มอสเฟต
	Ipk(on)	คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส
	IDrms	คือ ค่ากระแส rms $R_{Dson}(T_j)$ คือค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต
	Tr	คือ ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต
	Tf	คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์

2.7.4.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแสนั้นแตกต่างจากการขับกระแสไปแอสไป โพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่ต่างกัน สำหรับไบโพลาร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อ แรงดันคคร่อมที่ขาเกตและซอร์สมีค่าอย่างเท่ากับแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่าย

2.7.4.3 ค่าความจุไฟฟ้าด้านอินพุต (Input capacitance)

เนื่องจากลักษณะ โครงสร้างภายในตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบๆ ขาต่างๆ ของมันดังรูปที่ 2.21



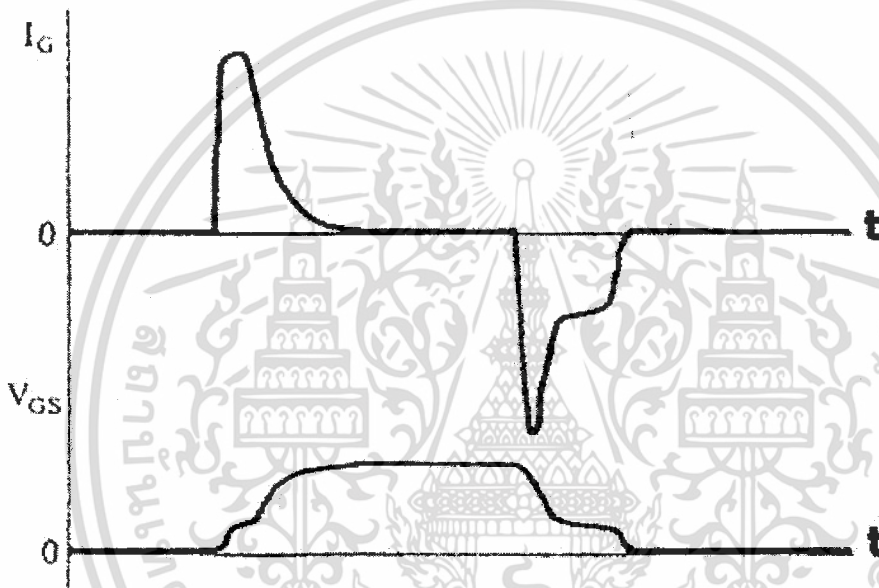
รูปที่ 2.20 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันคคร่อมที่ขาเกต V_{gs} มีค่าเพิ่มขึ้นจนถึงแรงดันค่าขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่ม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำกระแสในทางกลับกันการหยุดนำกระแสของเพาเวอร์มอสเฟตจะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขาเกต V_{gs} มีค่าลดลงต่ำกว่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังในรูปที่แสดง

โดยทั่วไปแล้วค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เองจะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

รูปคลื่นแสดงลักษณะของกระแส และแรงดันตกคร่อมทรานซิสเตอร์ขณะนำกระแสแสดงดังรูปที่ 2.21



รูปที่ 2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

2.7.4.4 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟตการเกิดเซกชันคาร์เรียเบรคดาวน์ เช่นในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์สขณะนำกระแส $R_{DS(on)}$ ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง เพาเวอร์มอสเฟตจึงมีพิภคความปลอดภัยในกราฟSOAกว้างกว่าเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซกชันคาร์เรียเบรคดาวน์อัตราทนกำลังสูญเสียสูงสุดจะถูกจำกัดด้วยค่าความร้อนที่เกิดขึ้นที่รอยต่อภายในตัวอุปกรณ์เท่านั้น

2.7.4.5 พิกัดความปลอดภัย FBSOA

ขีดจำกัดกำลังความปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งออกได้เป็น 4 ลักษณะ ดังนี้ คือ

1. ขีดจำกัดแรงดันตกคร่อมเดรนและซอร์ส V_{ds} สูงสุดที่สามารถทนได้ (Maximum Drain – Source Voltage)
2. ค่ากระแสเดรน สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้โครงสร้างภายในเสียหาย
3. ขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส (RDS(on) Limit)
4. ขีดจำกัดการระบายความร้อนของตัวถัง (Package Limit)



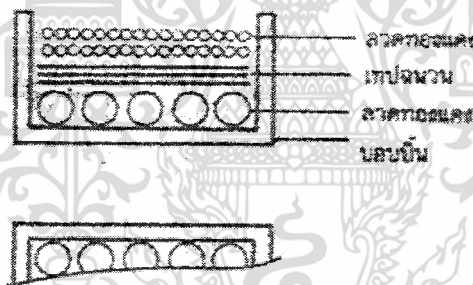
บทที่ 3

หม้อแปลงสวิตชิง

ผู้ออกแบบสวิตชิงเพาเวอร์ซัพพลายจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่างๆของหม้อแปลงสวิตชิงความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรต์และขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้าเพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน ดังจะได้กล่าวไว้โดยละเอียดในบทนี้

3.1 ส่วนประกอบของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงมีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุตคอนเวอร์เตอร์ซึ่งอาจมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟค่าต่ำที่เอาต์พุตและทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างอินพุตและแรงดันเอาต์พุตที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟฟ้าดูดส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิงไว้ในรูปที่ 3.1 โดยมีรายละเอียดดังนี้



รูปที่ 3.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง และการพันขดลวดทองแดงอาบน้ำยาบอบบิ้น

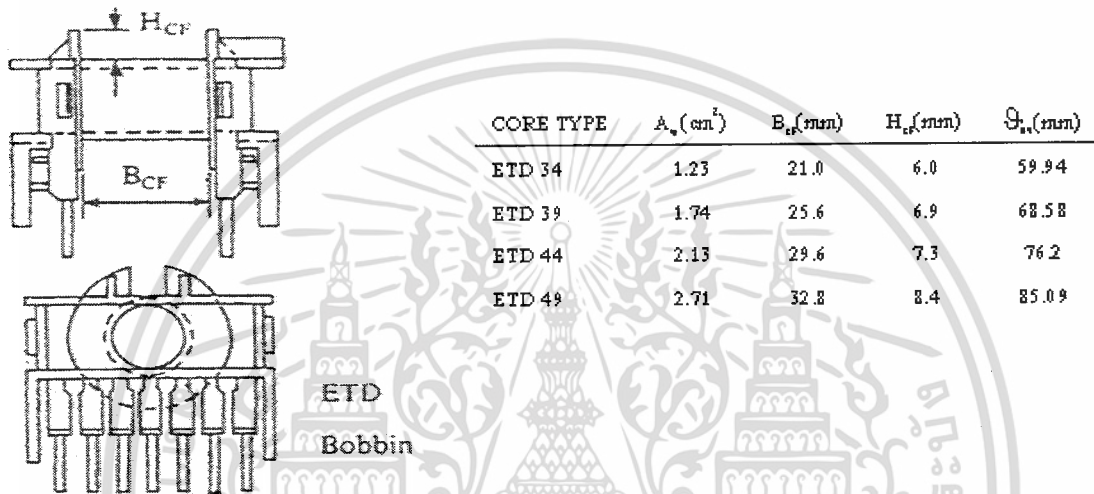
3.1.1 แกนเฟอร์ไรต์ (Ferrite Core)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณในช่วง 3,000 ถึง 4,000 เกาส์ และเกิดการสูญเสียในตัวมันต่ำที่ความถี่สูงๆ ดังนั้นหม้อแปลงสวิตชิงจึงนิยมใช้ แกนเฟอร์ไรต์มากที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 บอบบี้ (Bobbin)

บอบบี้หรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟบอบบี้จะช่วยให้การพันขดลวดบนแกนเฟอร์ไรต์สะดวกขึ้นและปกป้องปัญหาการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์ได้บอบบี้จะมีขนาดตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างขนาดของ บอบบี้ในรูปที่ 3.2 บอบบี้ส่วนใหญ่จะถูกออกแบบให้มีขาพักลวดทองแดง เพื่อความสะดวกในการพันขดลวดและบัดกรีติดกับแผ่น PCB รูปที่ 3.2



รูปที่ 3.2 แสดงตัวอย่างและขนาดมาตรฐานของบอบบี้สำหรับแกนเฟอร์ไรต์แบบ EE , EC

A_w = พื้นที่ช่องพันขดลวด

B_{cf} = ความยาวแกนที่พันขดลวดได้

H_{cf} = ระยะจำกัดความสูงของขดลวด

\varnothing_a = ความยาวเฉลี่ยของลวดทองแดงที่พันบนแกนต่อหนึ่งรอบ

3.1.3 ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)

การพันขดลวดทั้งไพรมารีและเซคันดารีของหม้อแปลงสวิตซิ่งที่กำลังไม่สูงมากนัก ปกติจะใช้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบี้เพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของขดลวดทองแดงที่จะใช้พันนั้น ขึ้นอยู่กับค่ากระแสสูงที่ผ่านขดลวดความถี่และผลข้างเคียงอื่นๆ

3.1.4 เทปฉนวน (Insulation Type)

เทปฉนวนใช้สำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตชิงและมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟรมารี่และขดเซคันดารีด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 0.05 –0.1 มิลลิเมตรการเลือกใช้ขึ้นอยู่กับวิธีการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิงเป็นหลัก

3.2 แกนเฟอร์ไรต์และการเลือกใช้

3.2.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

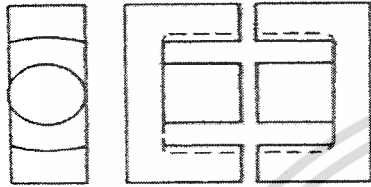
แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิง โดยทั่วไปจะถูกผลิตออกมาที่ขนาดและรูปทรงต่างๆ ตามมาตรฐานเดียวกัน เช่น EI , EE , ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกบ เพื่อความสะดวกในการประกอบเข้ากับบอบบิ้น การประกบแกนเฟอร์ไรต์บนบอบบิ้นจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบกันได้ ตัวอย่างขนาดของแกนเฟอร์ไรต์แบบต่างๆ แสดงไว้ที่รูปที่ 3.3

แกนแบบ POT นั้น จะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการกำลังสูง (ไม่เกิน 125 วัตต์)และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำเนื่องจากลักษณะรูปทรงของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดีแต่แกนแบบ POT มีช่องสำหรับให้ขดลวดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูงจะเป็นแกนแบบ EI , EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบอบบิ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่างๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม สัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

ยังมีแกนเฟอร์ไรต์ในแบบอื่นๆ ที่สามารถนำมาใช้งานได้อีก เช่น แกนแบบ RM , PQ และ LP แต่มักไม่ค่อยพบเห็นในท้องตลาดทั่วไป และไม่ค่อยเป็นที่นิยมจึงจะไม่ขอกล่าวถึง

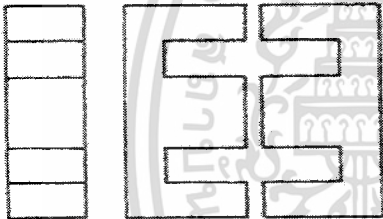
3.2.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกันจะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารที่ให้มากับแกนเฟอร์ไรต์นั้น จะต้องมียุทธเยียดคุณสมบัติเนื้อสารแสดงไว้เสมอข้อมูลสำคัญที่ควรจะทำความเข้าใจและศึกษาไว้ก็คือเส้นโค้งฮิสเตอร์รีซิส (Hyteresis curve) และค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)



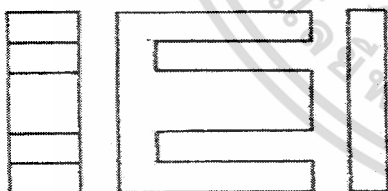
CORE TYPE	$A_c(\text{cm}^2)$	$A_w(\text{cm}^2)$	$V_c(\text{cm}^3)$	$\mathcal{G}_c(\text{mm})$
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.130	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0

ETD



CORE TYPE	$A_c(\text{cm}^2)$	$A_w(\text{cm}^2)$	$V_c(\text{cm}^3)$	$\mathcal{G}_c(\text{mm})$
EE 2 0/2 0/5	0.31	0.35	1.34	43.0
EE 3 0/3 0/7	0.59	0.78	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.32	3.93	78.2	147.0

EE



CORE TYPE	$A_c(\text{cm}^2)$	$A_w(\text{cm}^2)$	$V_c(\text{cm}^3)$	$\mathcal{G}_c(\text{mm})$
EI 1 9	0.24	0.517	0.950	39.6
EI 2 2/1 9	0.41	0.44	1.630	39.3
EI 2 5/1 9	0.42	0.819	2.02	48.6
EI 2 8/2 0	0.85	0.725	4.11	48.4
EI 3 0/2 6	1.11	0.791	6.45	58.1
EI 3 5/2 9	1.21	1.36	8.18	67.6
EI 4 0/3 5	1.48	1.08	11.3	76.9
EI 5 0/4 2	2.30	1.7	21.8	94.8
EI 6 0/4 4	2.48	2.94	27.2	109.7

EI

A_c = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์

A_w = ขนาดพื้นที่ช่องพันขดลวดของบอบบิน

V_c = ปริมาตรของแกนเฟอร์ไรต์

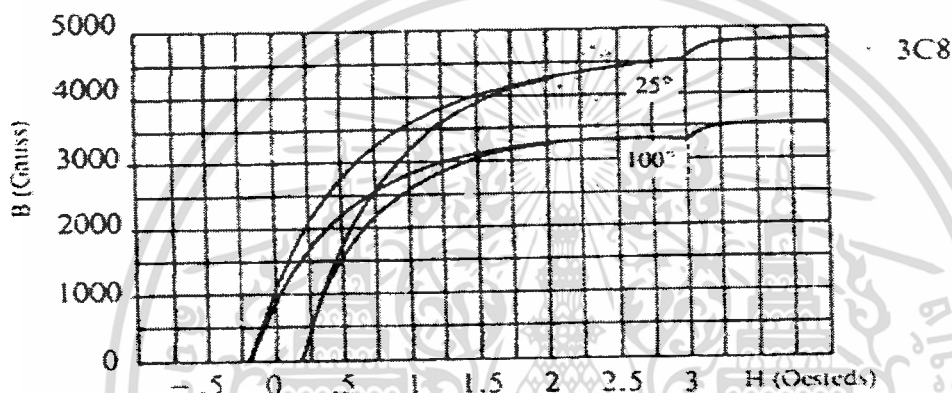
\mathcal{G} = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 3.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE , EI และ ETD

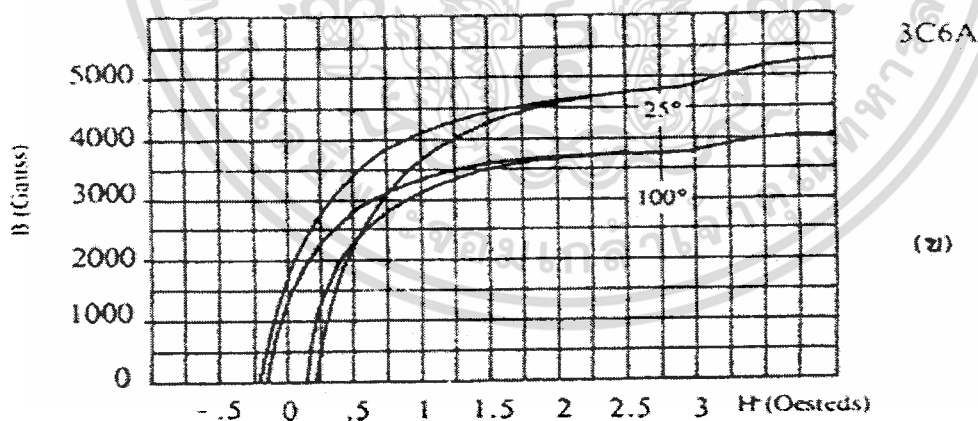
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 เส้นโค้งฮิสเตอร์รีซิส (Hyteresis Curve)

เส้นโค้งฮิสเตอร์รีซิสจะแสดงความสัมพันธ์ระหว่าง ความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกนในรูปที่ 3.4 (ก) และ 3.4 (ข) จะแสดงลักษณะของเส้นโค้งฮิสเตอร์รีซิสของเนื้อสารชนิด 3C8 และ 3C6A ตามลำดับ ซึ่งผลิตโดยผู้ผลิตคือ FERROXCUBE จากรูปจะเห็นว่า ความหนาแน่น ฟลักซ์แม่เหล็ก B มีค่าเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก H ก็ตามจากจุดดังกล่าวเราจะเรียกว่า แกนเริ่มมีการอิ่มตัวของฟลักซ์แม่เหล็ก(Saturation)



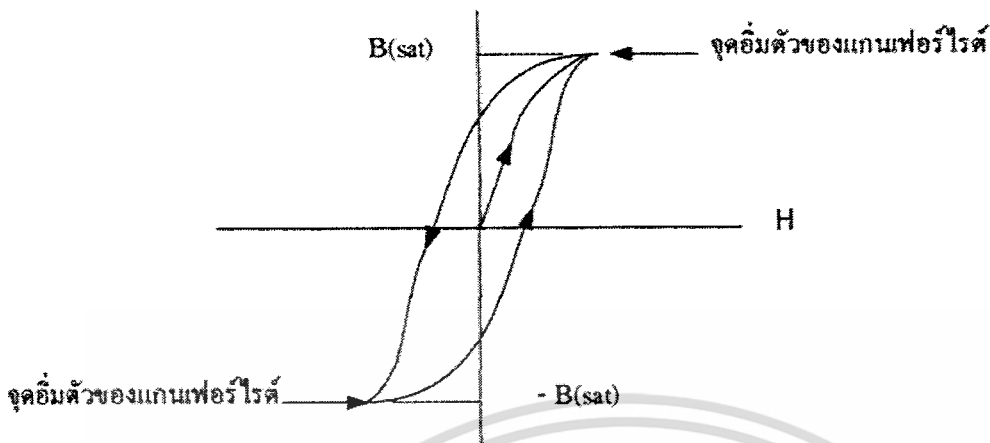
รูปที่ 3.4 (ก) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8



รูปที่ 3.4 (ข) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C6A

โดยปกติผู้ผลิตจะแสดงกราฟเส้นโค้งฮิสเตอร์รีซิสเพียงครั้งเดียว เนื่องจากอีกครึ่งหนึ่งของเส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเทอรีซิสซึ่งจะมีลักษณะสมมาตรของกราฟซีกบน และซีกล่าง ปกติผู้ผลิตจะใช้กราฟในซีกบนมาเท่านั้น ดังแสดงในรูปที่ 3.4

การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตช์ซึ่งจะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ดังนั้น โดยทั่วไปในการออกแบบหม้อแปลงสวิตช์จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก B ที่ยอมให้เกิดขึ้นได้ในแกนขณะทำงาน มีค่าไม่เกินครึ่งหนึ่งของค่าความหนาแน่น ฟลักซ์แม่เหล็กสูงสุดก่อนอิมิตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัย

3.2.4 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง

ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \times 10^8}{N_p A_c} \dots\dots\dots(3.1)$$

- เมื่อ ΔB คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน เป็นเกาส์
- V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารี เป็นโวลต์
- N_p คือ ค่าจำนวนรอบของขดไพรมารี เป็นรอบ
- A_c คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร
- T คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

จะเห็นได้ว่ายี่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลงค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยังมีค่ามากซึ่งการลดจำนวนรอบของขดไพรมารีลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสได้สูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามหากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัวจะทำให้แรงดันตกคร่อมขดไฟรมารีมีค่าลดลงอย่างรวดเร็ว แรงดันอินพุทจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ที่กำลังนำกระแสสูงๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และความหนาแน่นฟลักซ์เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงานจึงมีข้อที่ควรคำนึงถึง 2 ประการ คือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานจะต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

หมายเหตุ การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก ΔB ให้กำหนดเป็น 2 เท่า ของค่าที่อ่านได้จากกราฟ ($2 \times \Delta B$) และค่า ΔB ไม่ควรกำหนดเกินเส้นประในกราฟ ซึ่งแสดงขีดจำกัดของ ABคอนเวอร์เตอร์

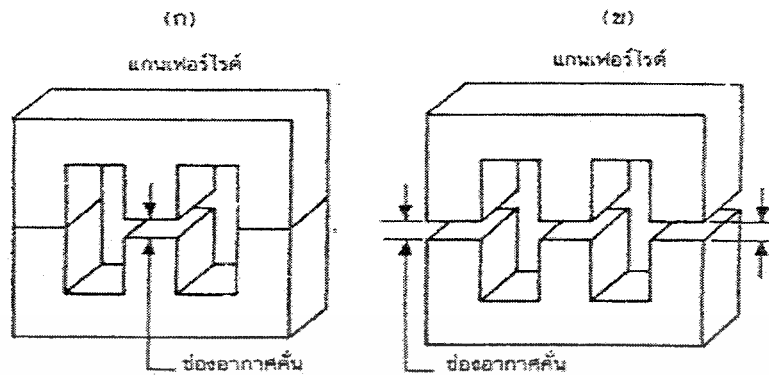
3.2.5 การเลือกขนาดแกนเฟอร์ไรต์ที่เหมาะสม

การใช้แกนเฟอร์ไรต์ที่มีขนาดใหญ่เกินไปสำหรับหม้อแปลงสวิตชิง จะเป็นการสิ้นเปลืองค่าใช้จ่ายโดยไม่จำเป็น ส่วนการใช้แกนเฟอร์ไรต์ที่มีขนาดเล็กเกินไป ขดลวดและแกนเฟอร์ไรต์จะร้อนกำลังงานสูงสุดที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ พิจารณาได้จากขนาดหน้าตัดของแกน (A_e) และขนาดช่องสำหรับพันขดลวดของบอบบิ้น (A_w)

3.2.6 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air gap) ในแกนเฟอร์ไรต์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลง สวิตชิงมีค่ามากขึ้นได้ด้วยอย่างไรก็ตามช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมา และอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI , ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 3.6 (ก) และ (ข) คือการกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 3.6 แสดงการกำหนดช่องอากาศคั่น

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอนของคู่ประกบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลาง ต้องสั่งโดยตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือซัดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคั่นตามต้องการ

มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้นเนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกนคั่นนั้นระยะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

3.2.7 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุทโซลิด

หม้อแปลงสวิตซ์สำหรับฟลายแบคคอนเวอร์เตอร์และตัวเอาต์พุทโซลิดจะทำงานในลักษณะที่ต้องการเก็บสะสมพลังงานไว้ก่อน แล้วจึงถ่ายเทพลังงานออกไป จึงอาจกล่าวได้ว่า กำลังที่ได้จากหม้อแปลงจะมากกว่าค่าพลังงานที่หม้อแปลงสามารถสะสมไว้ได้นั้นเองในช่องที่มีการสะสมพลังงานของหม้อแปลงหรือเอาต์พุทโซลิด พลังงานที่ถูกสะสมไว้จะมีค่าเท่ากับความสัมพันธ์ระหว่างพลังงานสะสมกับขนาดของแกนเฟอร์ไรต์สามารถหาได้จาก

$$LI^2 p(pk) = \frac{B^2(\max) I_g \cdot A_e \times 10^{-8}}{0.4\pi} \dots\dots\dots(3.2)$$

- โดยที่
- 1g คือ ระยะห่างช่องอากาศคันแกนเฟอร์ไรต์เป็นเซนติเมตร
 - Ae คือ ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร
 - B(max) คือ ค่าความหนาแน่นฟลักซ์สูงสุดในแกน เป็นเกาส์
 - L คือ ค่าความเหนี่ยวนำขดไฟโรมารี่ของหม้อแปลงหรือค่าความเหนี่ยวนำของเอาต์พุตไอซ์ค เป็นเฮนรี่
 - Ip(pk) คือ ค่ากระแสสูงสุดที่ผ่าน L เป็นแอมป์

ค่าของ B(max) โดยทั่วไปจะกำหนดไว้เป็นครึ่งหนึ่งของค่าอิ่มตัวของแกนเฟอร์ไรต์จากสมการจะเห็นได้ว่า เราสามารถเพิ่มค่าพลังงานสะสม (หรือเพิ่มกำลังของหม้อแปลงได้โดยการเพิ่มระยะช่องอากาศคัน 1g หรือโดยการเพิ่มขนาดของแกนเฟอร์ไรต์ให้ใหญ่ขึ้น(A_eเพิ่มขึ้น) ในทางปฏิบัติการเพิ่มระยะช่องอากาศคันจะเป็นที่นิยมใช้มากกว่าเพราะต้องการให้หม้อแปลงสวิตชิ่งและเอาต์พุตไอซ์คมีขนาดเล็ก

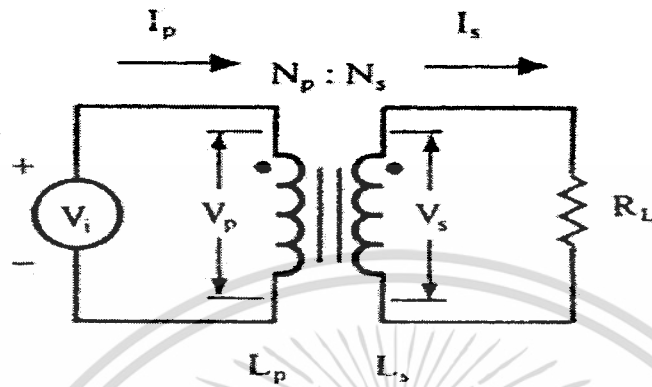
อย่างไรก็ตามแกนเฟอร์ไรต์ที่ขนาดหนึ่งๆระยะของช่องอากาศคันสูงสุดจะถูกจำกัดด้วยค่าการสูญเสียที่เกิดขึ้นในขดลวดเพราะจำนวนรอบมีค่าเพิ่มขึ้นโดยจำนวนรอบจะมีค่าเพิ่มขึ้นตามระยะช่องอากาศที่เพิ่มขึ้น ดังสมการ (3.3)

$$N = \frac{B_{\max} I_g}{0.4\pi \cdot I_{p(pk)}} \dots\dots\dots(3.3)$$

เมื่อ N คือจำนวนรอบของขดไฟโรมารี่ของหม้อแปลงหรือเอาต์พุตไอซ์คเนื่องจากระยะพันบนบอบบิ้นมีค่าจำกัด และอาจมีเนื้อที่ไม่พอสำหรับจำนวนรอบที่เพิ่มขึ้นรวมถึงการสูญเสียที่เกิดในลวดทองแดงจะมากขึ้นเมื่อจำนวนรอบมากขึ้น ซึ่งจะทำให้หม้อแปลงหรือเอาต์พุตไอซ์คร้อน ผู้ออกแบบจึงต้องพิจารณาจุดที่เหมาะสมระหว่างการเพิ่มระยะช่องอากาศคันหรือการเพิ่มขนาดของแกนเฟอร์ไรต์ด้วย

3.3 ความสัมพันธ์ระหว่างขดไฟโรมารีและขดเซคคันดารีของหม้อแปลงสวิตซิ่ง

หม้อแปลงสวิตซิ่งจะมีความสัมพันธ์ของขดไฟโรมารีและขดเซคคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 3.7 จะเป็นดังนี้



รูปที่ 3.7 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ

$$\frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}} \quad (3.4)$$

เมื่อ

N_p	คือ จำนวนรอบของขดไฟโรมารี
N_s	คือ จำนวนรอบของขดเซคคันดารี
V_p	คือ ค่าแรงดันตกค่อมขดไฟโรมารี
V_s	คือ ค่าแรงดันตกค่อมขดเซคคันดารี
L_p	คือ ค่าความเหนี่ยวนำของขดไฟโรมารี
L_s	คือ ค่าความเหนี่ยวนำของขดเซคคันดารี
I_p	คือ ค่ากระแสที่ไหลผ่านขดไฟโรมารี
I_s	คือ ค่ากระแสที่ไหลผ่านขดเซคคันดารี

มีข้อสังเกต คือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไฟโรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์แม่เหล็กภายในแกนหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไฟโรมารี ไม่ใช่ค่าแรงดัน

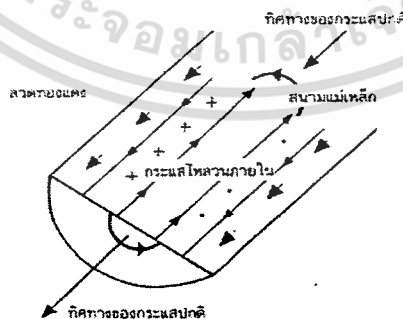
อินพุท V_i และค่า V_p ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า V_i แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม V_p จะมีค่าลดลงอย่างรวดเร็วเหมือนเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลง และวงจรที่เกี่ยวข้อง

3.4 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตชิงจะใช้ขดลวดทองแดงอบน้ำยา (enameled copper wire) เป็นตัวพัน ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขดลวดนั้นมีความถี่สูงที่ความถี่สูงๆ ขดลวดทองแดงจะนำกระแสได้เพียงที่ผิวซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของขดลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็มีผลทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

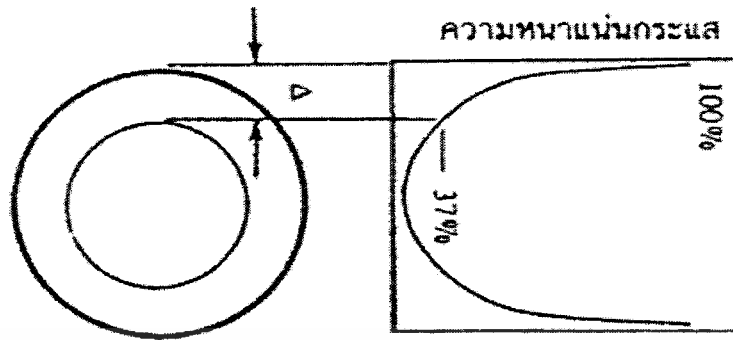
3.5 ผลจากการนำกระแสเพียงแค่ที่ผิวของลวดทองแดง (Skin effect)

ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในตัวลวดทองแดง อีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 3.8 ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิมแต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวเท่านั้น การไหลของกระแสไหลวนจะเป็นการกำจัดพื้นที่นำกระแสของลวดทองแดงและมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน



รูปที่ 3.8 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่าน ทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแสมีค่าลดลงเหลือเพียงแค่ 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

จากผิวของลวดทองแดงลึกกลงมาในเนื้อลวดทองแดง จนถึงจุดที่ค่าความหนาแน่นของกระแสมีค่าลดลงมาเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกระยะนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (skin depth) ดังที่แสดงไว้ในรูปที่ 3.9 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100 องศาเซลเซียส ความหนาแน่นของผิวนำกระแสจะมีค่า

$$\Delta = \frac{5.62}{f} \text{ (มิลลิเมตร)} \dots\dots\dots(3.5)$$

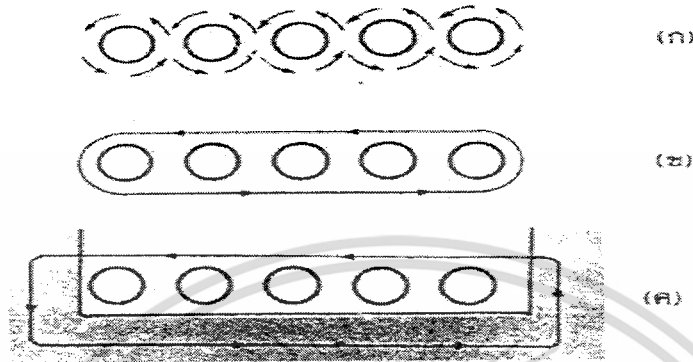
เมื่อ Δ คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร
 F คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

3.6 ผลจากการเรียงซ้อนของขดลวด (Proximity effect)

ปกติค่าความซึมซาบแม่เหล็ก (permeability , μ (มิว)) ของแกนเฟอร์ไรต์จะมีค่าสูงมากกว่าแกนจะจับฟลักซ์แม่เหล็กที่เกิดจากการเหนี่ยวนำของขดลวดในหม้อแปลงให้วิ่งอยู่ในแกนเฟอร์ไรต์เท่านั้นแต่โดยความเป็นจริงแล้ว ยังมีฟลักซ์บางส่วนสามารถวิ่งออกจากแกนตัดผ่านขดลวดได้ ฟลักซ์เหล่านี้เรียกว่า ฟลักซ์รั่ว (leakage flux) ฟลักซ์รั่วไม่ได้เกิดจากคุณภาพที่ไม่ดีของวัสดุที่ใช้ทำแกนเฟอร์ไรต์ แต่เป็นผลซึ่งเกิดจากการพันขดลวดโดยตรงดังจะได้กล่าวต่อไปรูปที่ 3.10 แสดงภาพตัดขวางชั้นของขดลวดทองแดงในหม้อแปลง และเส้นวงฟลักซ์แม่เหล็กบางส่วนที่เกิดขึ้นขณะกระแสไหลผ่านขดลวด การหักล้างกันของฟลักซ์แม่เหล็กตัดแกนเฟอร์ไรต์

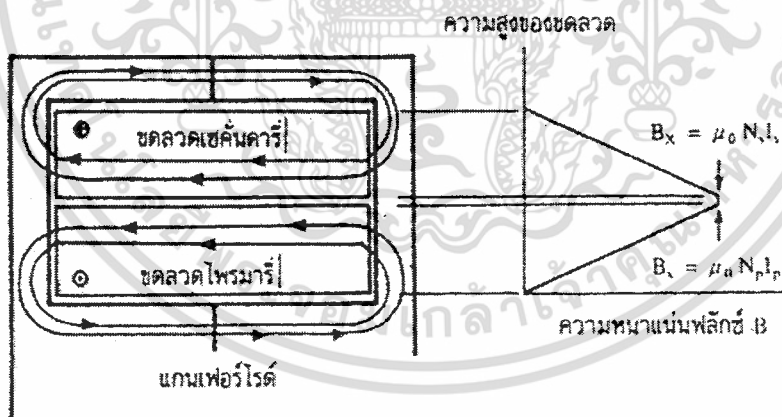
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไรต์ เกนจะบังคับให้ฟลักซ์วิ่งอยู่ในแกนเนื่องจากค่าซึมซาบแม่เหล็ก μ ของแกนมีค่าสูงมาก ดังรูปที่ 3.10 (ก) และเส้นแรงฟลักซ์ที่เกิดจากชั้นของขดลวดทองแดงหลายๆ ชั้นก็จะเป็นดังรูปที่ 3.11 ซึ่งเป็น ฟลักซ์รั่วนั่นเอง



รูปที่ 3.10 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตชิง

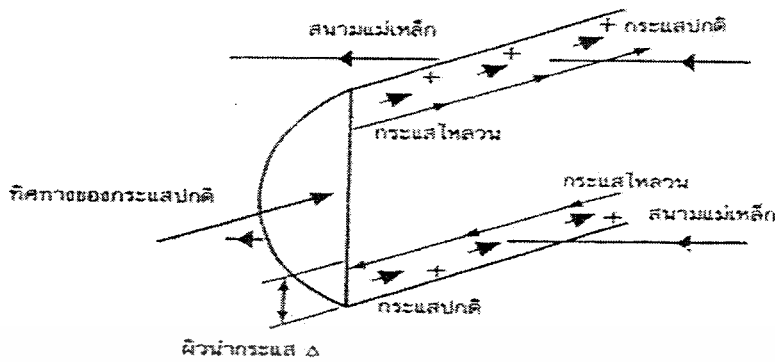
ค่าความหนาแน่นของฟลักซ์รั่ว (B_x) จะเพิ่มขึ้น เมื่อจำนวนชั้นของขดลวดทองแดงเพิ่มขึ้นจากรูปที่ 3.11 จะเห็นได้ว่า B_x มีค่าสูงสุดที่ระยะชั้นสูงสุดของขดลวดทองแดงจากแกนและมีค่าลดลงตามลำดับ ฟลักซ์รั่ววางตัวขนานกับชั้นของลวดทองแดงโดยตัดผ่านและตั้งฉากกับเส้นลวดทองแดงในชั้น ซึ่งทำให้เกิดกระแสไหลวนในลวดทองแดง



รูปที่ 3.11 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว B_x ที่ตำแหน่งต่างๆ ในหม้อแปลงสวิตชิง โดย B_x จะมีค่ามากที่สุดที่ระยะชั้นสูงสุดของขดลวดทองแดง

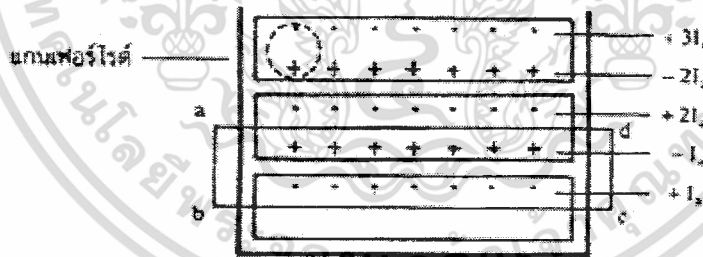
เนื่องจากมีฟลักซ์รั่วเกิดขึ้น ขดลวดทองแดงในหม้อแปลงจึงอยู่ในลักษณะเช่นเดียวกันกับการนำขดลวดวางในสนามแม่เหล็ก และจะเกิดกระแสไหลวนไหลที่บริเวณผิวหน้ากระแสของขดลวดที่สัมผัสกับสนามแม่เหล็กดังรูปที่ 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 แสดงผลของขดลวดทองแดงที่วางอยู่ในฟลักซ์รั่ว ทำให้มีกระแสไหลวนเกิดขึ้นที่ผิวด้านบนและด้านล่างของลวดทองแดง และทำให้ความหนาแน่นกระแส ที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง

ยิ่งการซ้อนกันของขดลวดมีจำนวนชั้นมากขึ้นจะยิ่งมีผลทำให้ความหนาแน่นของกระแสไหลวนมีค่ามากขึ้นด้วยซึ่งจะพิจารณาได้ดังต่อไปนี้เพื่อให้ง่ายแก่การเข้าใจเราจะกำหนดให้ขดลวดทองแดงที่เรียงกันอยู่ในแต่ละชั้นเปรียบเสมือนแผ่นทองแดงพันอยู่รอบแกนของหม้อแปลงแทนขดลวดแผ่นทองแดงนี้จึงวางอยู่ในฟลักซ์รั่วพิจารณาแผ่นทองแดงที่ชั้นแรกที่อยู่ติดกับแกนฟลักซ์รั่วจะตัดผ่านผิวด้านบนและทำให้เกิดกระแสไหลวนไหลที่ผิวหน้ากระแสของแผ่นทองแดง สำหรับผิวด้านล่างติดกับแกนจะไม่มีฟลักซ์แม่เหล็กตัดผ่านผิวเนื่องจากอยู่ติดกับแกน ดังนั้นกระแสไหลวนจะไหลวนเฉพาะที่ผิวด้านบนเท่านั้น



รูปที่ 3.13 แสดงการเปรียบเทียบลวดทองแดงที่พื้นเรียงกันให้เป็นลักษณะของแผ่นทองแดงที่มีความหนาเท่ากับเส้นผ่านศูนย์กลางของลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น

ถ้าสมมติให้ค่ากระแสที่ผิวด้านบนของแผ่นทองแดงในชั้นแรกนี้มีค่าเท่า $+Ia$ และเมื่อพิจารณาแผ่นทองแดงในชั้นที่สองผลของฟลักซ์รั่วจะทำให้กระแสไหลวนเกิดขึ้นที่ผิวหน้ากระแสทั้งด้านบนและด้านล่าง สำหรับที่เนื้อกลางของแผ่นทองแดงจะไม่มีกระแสไหลวนเนื่องจากสนามแม่เหล็กมีค่าเท่ากับศูนย์ (สนามแม่เหล็กสามารถทะลุผ่านตัวนำเข้ามาได้เพียงระยะผิว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำกระแสเท่านั้น) ดังนั้นผลรวมของสนามแม่เหล็กตามทาง (fHde) รอบวง จึงมีค่าเท่ากับศูนย์ และผลรวมของกระแสภายในวงรอบ abcd จะต้องมีค่าเท่ากับศูนย์ด้วย ตามกฎของแอมแปร์ เนื่องจากค่ากระแสที่ผิวบนของแผ่นทองแดง ชั้นแรกมีค่าเท่ากับ $+I_a$ ดังนั้นค่ากระแสที่ผิวล่างของทองแดงในชั้นที่สองจะต้องมีค่าเท่ากับ $-I_a$ และไหลในทิศตรงกันข้าม ผลรวมของกระแสจึงจะมีค่าเท่ากับศูนย์ แต่กระแสที่ไหลจริงในแผ่นทองแดงแต่ละชั้นมีค่าเท่ากัน (แผ่นทองแดงชั้นที่สองจึงต้องมีค่าเท่ากับ $+2I_a$ ในทำนองเดียวกัน ค่ากระแสที่ผิวบนของแผ่นทองแดงในชั้นที่สามก็จะมีค่าเท่ากับ $+3I_a$ และค่ากระแสที่ผิวบนแต่ละชั้นจะเพิ่มขึ้นเรื่อยๆ ตามจำนวนชั้นที่เพิ่มขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

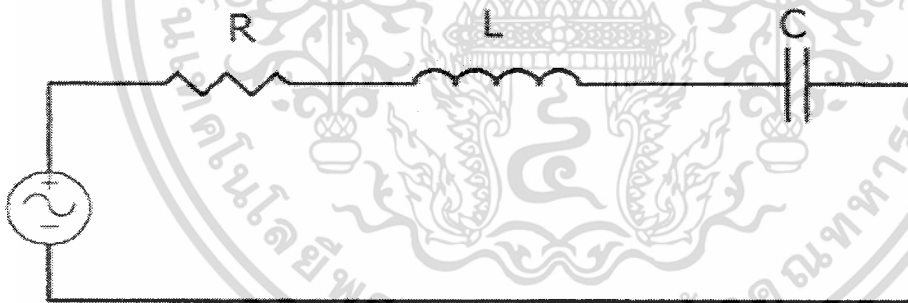
วงจรรีโซแนนซ์

วงจรไฟฟ้าที่เกิดสภาวะรีโซแนนซ์หรือวงจรไฟฟ้าที่เรียกว่าวงจรรีโซแนนซ์นั้นหมายถึงวงจรที่มีกระแสที่ไหลในวงจรเกิดอินเฟสกับแรงดัน ที่จ่ายให้แก่วงจรนั่นเอง ดังนั้นในขณะเกิดรีโซแนนซ์ค่าคอมเพลกซ์อิมพีแดนซ์เทียบเท่ากับในวงจรจะเหลือแต่ค่าความต้านทานเพียงอย่างเดียวเท่านั้น ส่วนค่ารีแอกแตนซ์ภายในวงจรจะหักล้างกันหมดไป และเนื่องจากกระแส กับแรงดันเกิดอินเฟสกันดังนั้นจึงทำให้เพาเวอร์แฟกเตอร์ของวงจรรีโซแนนซ์มีค่าเท่ากับหนึ่งหรือยูนิต

4.1 วงจรรีโซแนนซ์อนุกรม

เมื่อพิจารณาวงจร (RLC) อนุกรม ตามในรูปที่ 4.1 จะเห็นว่าค่าอิมพีแดนซ์ของวงจรคือ Z จะมีค่าเท่ากับ

$$\begin{aligned} Z &= R + j\omega L - j1/\omega C \\ &= R + j(\omega L - 1/\omega C) \\ &= R + jX \end{aligned} \dots\dots(4.1)$$



รูปที่ 4.1 วงจรรีโซแนนซ์อนุกรม

เมื่อเกิดสภาวะรีโซแนนซ์จะได้ $X = 0$ นั่นคือ $\omega L = 1/\omega C$ หรือ $\omega^2 = 1/LC$ หรือ

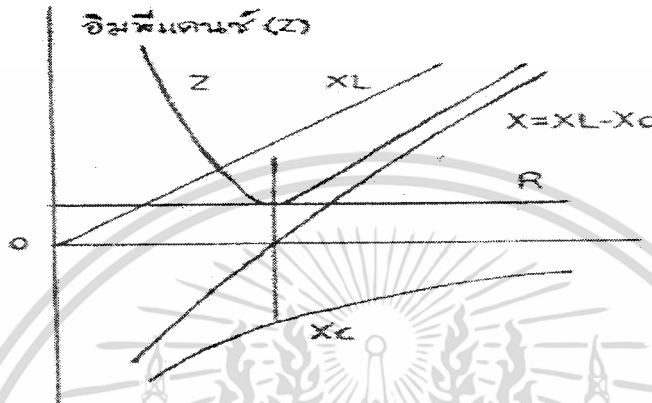
$$\omega = \frac{1}{\sqrt{LC}} \text{ ความถี่รีโซแนนซ์จะมีความถี่เท่ากับ}$$

$$\omega_r = \frac{1}{\sqrt{LC}} = 2\pi f_r \dots\dots(4.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

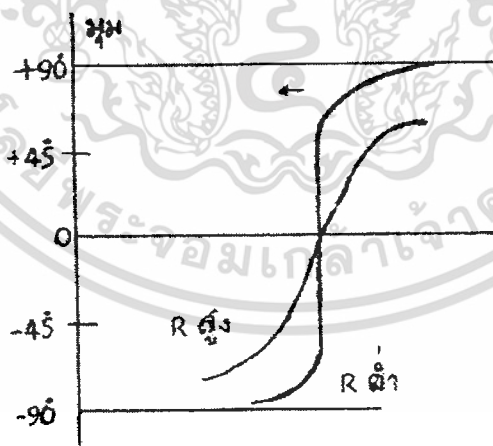
จะได้

$$f_r = \frac{1}{2\pi\sqrt{LC}} \dots\dots\dots(4.3)$$



รูปที่ 4.2 กราฟของอิมพีแดนซ์ Z

ในรูปที่ 4.2 แสดงให้เห็นถึงกราฟของอิมพีแดนซ์โดยพล็อตในฟังก์ชันของ ω และที่ $\omega = \omega_r$ จะเห็นว่าอินดักทีฟรีแอคแตนซ์จะเกิดสภาวะรีโซแนนซ์จะได้อิมพีแดนซ์ของวงจรน้อยที่สุด เพราะฉะนั้นจะได้กระแสไหลในวงจรมากที่สุด



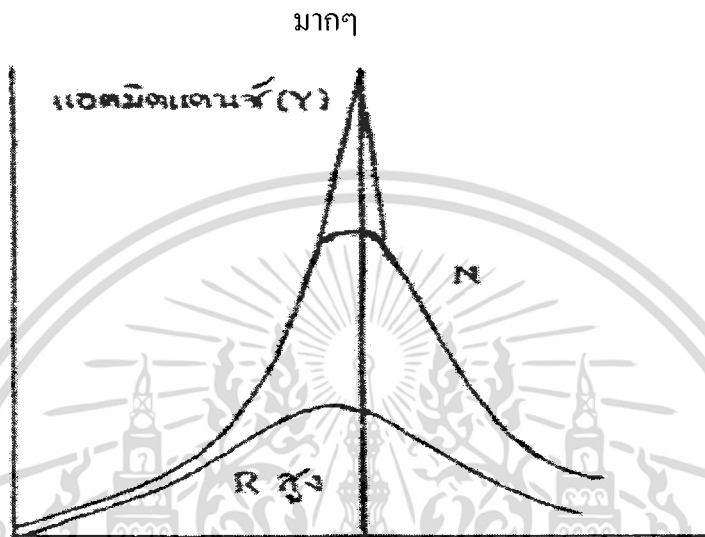
รูปที่ 4.3 การเปลี่ยนแปลงจากค่าความต้านทาน

ที่ความถี่ต่ำกว่าความถี่ ω_r จะเห็นว่าค่าของ X_c จะมากกว่าค่าของ X_L และจะทำให้มุมของอิมพีแดนซ์มีค่าเป็นลบ ถ้าความต้านทานในวงจรมีค่าต่ำเมื่อความถี่เปลี่ยนไปจะทำมุม ϕ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงไปอย่างรวดเร็วดังแสดงในรูปที่ 4.3 และที่ความถี่ ω มีค่าประมาณศูนย์จะทำให้มุม ϕ มีค่าประมาณ -90 องศา

ที่ความถี่สูงกว่าความถี่ ω_r จะเห็นว่าค่าของ X_L จะมีค่ามากกว่าค่าของ X_C และจะทำให้มุมของอิมพีแดนซ์มีค่าเป็นบวกและจะมีค่าประมาณ $+90$ องศา เมื่อความถี่ ω มีค่ามากกว่าความถี่ ω_r



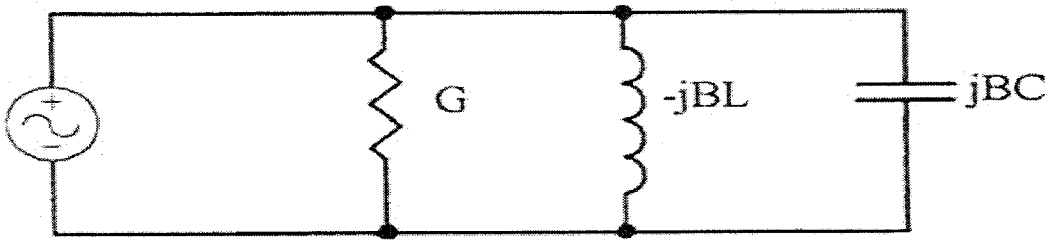
รูปที่ 4.4 กราฟของแอดมิตแตนซ์

ส่วนในรูปที่ 4.4 เป็นกราฟของแอดมิตแตนซ์ ซึ่งพล็อตในฟังก์ชันของ ω เช่นเดียวกันแต่เนื่องจาก $I = EY$ ดังนั้นกราฟของแอดมิตแตนซ์ดังกล่าวนี้เราจึงสามารถใช้แทนกราฟของกระแสที่พล็อตในฟังก์ชันของ ω ได้เช่นเดียวกันนั่นคือ กราฟในรูปที่ 4.4 แสดงให้เห็นว่ากระแสในวงจรจะเกิดการไหลมากที่สุดเมื่อความถี่เท่ากับความถี่ ω_r และที่ความต้านทานมีค่าต่ำกระแสจะไหลมากขึ้นด้วยและกราฟเส้นประแสดงให้เห็นถึงขีดจำกัดในกรณีที่ $R = 0$ ส่วนมุมของแอดมิตแตนซ์นั้นในที่นี้ไม่ได้เขียนแสดงเอาไว้ แต่มีค่าเป็นลบของมุมอิมพีแดนซ์ที่แสดงให้เห็นตามรูปที่ 4.3

4.2 วงจรรีโซแนนซ์ขนาน

การพิจารณาวงจรรีโซแนนซ์ที่ประกอบด้วย RLC ขนานดังในรูปที่ 4.5 จะเห็นว่าค่าแอดมิตแตนซ์ของวงจรคือ Y จะมีค่าเท่ากับ

$$\begin{aligned}
 Y &= G + j\omega C - j1/\omega L \\
 &= G + j(\omega C - 1/\omega L) \\
 Y &= G + jB \dots\dots\dots(4.4)
 \end{aligned}$$



รูปที่ 4.5 วงจรรีโซแนนซ์แบบขนาน

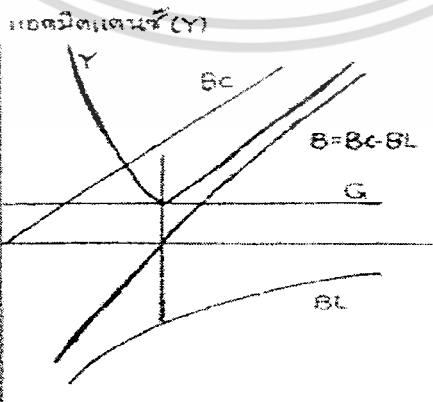
ในที่นี้ $B = B_c - B_L$, $B_c = \omega C$ และ $B_L = 1/\omega L$

เมื่ วงจรเกิดสภาวะรีโซแนนซ์จะได้ $B = 0$ นั่นคือ $\omega_c = 1/\omega L$ ความถี่รีโซแนนซ์จะมีค่าเท่ากับ

จะได้
$$\omega_r = \frac{1}{\sqrt{LC}} = 2\pi f_r \dots\dots(4.5)$$

จะได้
$$f_r = \frac{1}{2\pi\sqrt{LC}} \dots\dots(4.6)$$

นั่นคือความถี่รีโซแนนซ์ในวงจร RLC ขนานจะมีค่าเท่ากับความอนุกรมคือมีค่าเท่ากับ $\frac{1}{2\pi\sqrt{LC}}$

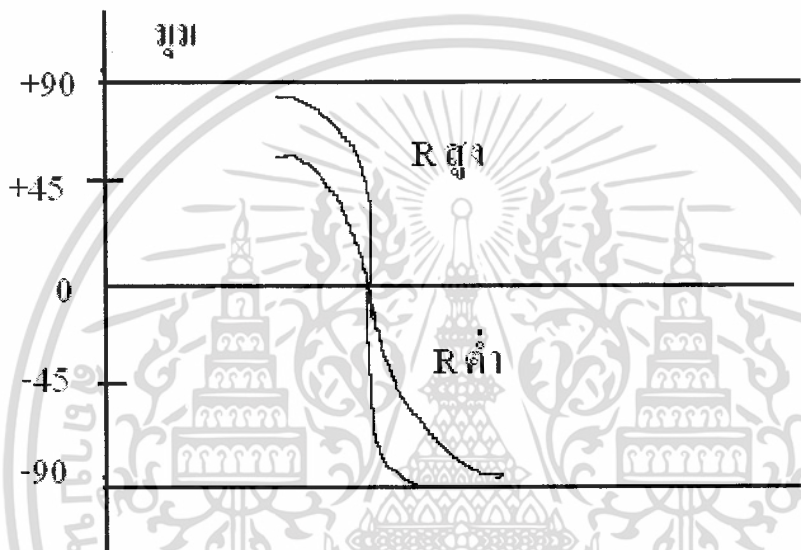


รูปที่ 4.6 กราฟของแอดมิตแตนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 4.6 แสดงให้เห็นถึงกราฟของแอดมินแดนซ์ Y พร้อมทั้งส่วนประกอบของมันคือ G , B_c และ BL โดยพล็อตในฟังก์ชันของ ω และที่ $\omega = \omega_r$ จะเห็นว่าคาปาซิทีฟชเชฟแดนซ์ จะมีค่าเท่ากับอินดักทีฟในขณะเกิดสภาวะรีโซแนนซ์จะได้แอดมิตแดนซ์ของวงจรน้อยที่สุดเพราะฉะนั้นจะได้กระแสที่ไหลในวงจรน้อยที่สุด

ที่ความถี่ต่ำกว่าความถี่ ω_r จะเห็นว่าค่าของ BL จะมากกว่าค่าของ B_c จึงเท่ากับให้มุมของแอดมิตแดนซ์มีค่าเป็นลบ ดังนั้นมุมของอิมพีแดนซ์จึงมีค่าเป็นบวกและมีค่าประมาณ $+90$ องศาเมื่อความถี่ ω มีค่าประมาณศูนย์ดังแสดงให้เห็นในรูป 4.7

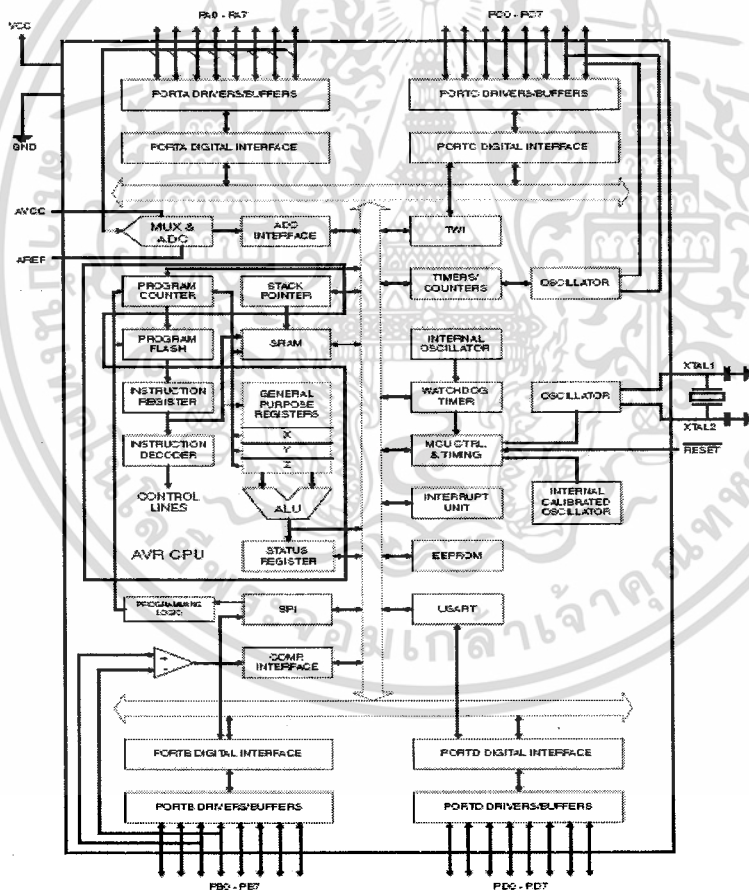


รูปที่ 4.7 รูปแสดงการเปรียบเทียบค่าอิมพีแดนซ์

ที่ความถี่สูงกว่าความถี่ ω_r จะเห็นว่าค่าของ B_c จะมากกว่าค่าของ BL จึงทำให้มุมของอิมพีแดนซ์ Z มีค่าเป็นลบและมันเปลี่ยนแปลงอย่างรวดเร็วเมื่อความถี่ ω เปลี่ยนไปสำหรับวงจรที่มีความต้านทานสูง

บทที่ 5 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ AVR เป็นหนึ่งในไมโครคอนโทรลเลอร์ที่ผลิตโดยบริษัท ATMEL (ผู้นำทางด้านไมโครคอนโทรลเลอร์ตระกูล MCS-51) AVR จัดเป็นไมโครคอนโทรลเลอร์ตระกูลใหม่จาก ATMEL เป็นสถาปัตยกรรมแบบ RISC (Advanced RISC architecture) คือหนึ่งคำสั่งงานใช้สัญญาณนาฬิกาเพียง 1 ลูก (instructions in a single clock cycle) เป็นไมโครคอนโทรลเลอร์ที่มีประสิทธิภาพและความสามารถสูง แบ่งออกเป็นหลายอนุกรม ในแต่ละอนุกรมยังแบ่งออกเป็นหลายเบอร์เพื่อรองรับความแตกต่างของผู้ใช้งาน ในขณะที่ยังคงความประสิทธิภาพที่เท่ากันสำหรับไมโครคอนโทรลเลอร์ AVR ที่นำเสนอนี้จะเป็นเบอร์ไมโครคอนโทรลเลอร์ ATmega16 แสดงดังไดอะแกรมรูปที่ 5.1



รูปที่ 5.1 บล็อกไดอะแกรม AVR (ATmega16)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

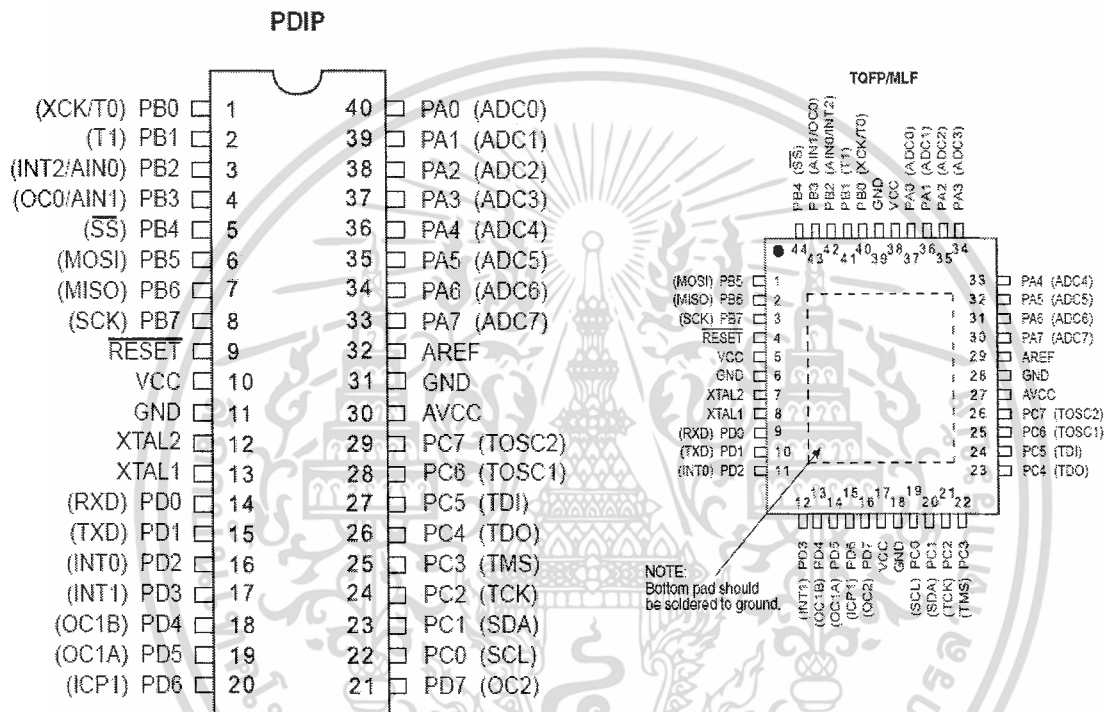
5.1 คุณสมบัติที่สำคัญ

- สถาปัตยกรรมในเป็นแบบ Advanced RISC (Reduce Instruction Set Computer)
- มีคำสั่งควบคุมการทำงาน 100 คำสั่ง โดยมีความเร็วในการประมวลผล 1 คำสั่ง ต่อ 1 สัญญาณนาฬิกา (1MIP/1MHz)
- มีรีจิสเตอร์ใช้งานทั่วไปขนาด 8 บิต จำนวน 32 ตัว (ทำให้สะดวกต่อการพัฒนาโปรแกรมด้วยภาษา C เป็นอย่างมาก)
- ความเร็วในการทำงาน 1 MIPS ต่อ 1 MHz และมากถึง 16 MIPS เมื่อใช้ความถี่ที่ 16 MHz (ความสามารถใช้งานความถี่สัญญาณนาฬิกาขึ้นอยู่กับเบอร์ที่เลือกใช้งาน)
- หน่วยความจำ ROM แบบ Flash (มีโหมดป้องกันหน่วยความจำ) ขนาด 16 กิโลไบต์ (เขียน/ลบได้ 10,000 ครั้ง)
- หน่วยความจำข้อมูลแบบ EEPROM (มีโหมดป้องกันหน่วยความจำ) ขนาด 5 ไบต์ (เขียน/ลบได้ 100,000 ครั้ง)
- หน่วยความจำข้อมูลแบบ SRAM 1 กิโลไบต์
- ไทมเมอร์/เคาน์เตอร์ทั้งแบบ 8 บิต และ 16 บิต พร้อมปริสเกลเลอร์
- มีระบบตรวจสอบความผิดพลาดในการทำงานของซอฟต์แวร์ (Watchdog Timer with On-Chip Oscillator)
- โมดูลสร้างสัญญาณ PWM (Pulse Width Modulation) มีจำนวน 4 ช่อง
- มีโมดูลแปลงสัญญาณอนาล็อกเป็นดิจิทัล (ADC) ขนาด 10 บิต มากถึง 8 ช่อง
- โมดูลเปรียบเทียบแรงดันอนาล็อก (Analog Comparator)
- การสื่อสารข้อมูลอนุกรมมีทั้งแบบ UART (Universal Asynchronous Receiver Transmitters) หรือแบบ RS232, SPI (Serial Peripheral Interface) และแบบ I²C เป็นต้น
- พอร์ตอินพุตเอาต์พุตขึ้นอยู่กับเบอร์ AVR ที่เลือกใช้งาน มีตั้งแต่ 8 ขา จนมากกว่า 100 ขา (ATmega16 มีขาพอร์ตอินพุตเอาต์พุต 32 ขา)
- แรงดันไฟเลี้ยงและความเร็วในการทำงานขึ้นอยู่กับเบอร์ AVR ที่เลือกใช้งาน

หมายเหตุ: คุณสมบัติต่างๆที่เกี่ยวข้องโดยตรงกับเบอร์ของ AVR ที่เลือกใช้งาน ซึ่งจะมีคุณสมบัติแตกต่างกันไปในแต่ละเบอร์

5.2 ขาพอร์ตอินพุตเอาต์พุต

ขาพอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ ATmega16 มีจำนวน 40 ขา โดยแบ่งเป็นขาอินพุตเอาต์พุตอิสระ จำนวน 32 ขาพอร์ต ประกอบไปด้วย PA, PB, PC, PD ขนาด 8 บิต และขาพอร์ตที่เกี่ยวข้องกับสัญญาณอนาล็อกจำนวน 2 ขาพอร์ต คือ AREF และ AVCC รายละเอียดทั้งหมดแสดงดังรูปที่ 2



รูปที่ 5.2 ขาพอร์ต AVR(ATmega16) ตัวถังแบบPDIP และ TQFP/MLF

และมีรายละเอียดในแต่ละขาพอร์ตดังนี้

- VCC

ขาแรงดันไฟตรง

- GND

ขากราวด์

- Port A (PA0..PA7)

ขาพอร์ตเป็นอินพุตเอาต์พุตดิจิทัล กำหนดการพูลอัพขาพอร์ตได้ (internal pull-up register)

และสามารถกำหนดใช้งานเป็นพอร์ตอินพุตสัญญาณอนาล็อก (A/D Converter) ได้

- Port B (PB0..PB7)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นขาพอร์ตอินพุตเอาต์พุตดิจิทัล กำหนดการพูลอัพภายในขาพอร์ตได้(internal pull-up register) และเป็นขาพอร์ตหน้าที่พิเศษอีกด้วย เช่น ขาสำหรับโปรแกรมชิพ ขาป้อนสัญญาณนาฬิกาภายนอก เป็นต้น

- Port C (PC0..PC7)

นอกจากจะเป็นขาพอร์ตอินพุตเอาต์พุตดิจิทัล ที่กำหนดการพูลอัพภายในที่ขาพอร์ตได้ (internal pull-up register) แล้วยังเป็นขาพอร์ตหน้าที่พิเศษ เช่น ขาเชื่อมต่อกับคีย์บอร์ดและโปรแกรมด้วยการเชื่อมต่อแบบ JTAG เป็นต้น

- Port D (PD0..PD7)

ขาพอร์ตอินพุตเอาต์พุตดิจิทัล กำหนดการพูลอัพภายในขาพอร์ตได้ (internal pull-up register) และขาพอร์ตทำหน้าที่พิเศษ เช่น ขาเชื่อมต่อพอร์ตอนุกรม ขาอินเตอร์รัปต์เนื่องจากสัญญาณภายนอก เป็นต้น

- RESET

ขารีเซ็ตวงจร

- XTAL1

ขาคริสตัลออกสซิลเลเตอร์ ช่องที่ 1 ด้านอินพุต

- XTAL2

ขาคริสตัลออกสซิลเลเตอร์ ช่องที่ 2 ด้านเอาต์พุต

- AVCC

ขาแรงดันสำหรับพอร์ต A และ โมดูลแปลงสัญญาณอะนาลอกเป็นดิจิทัล

- AREF

ขาแรงดันอนาลอกอ้างอิงสำหรับ โมดูลแปลงสัญญาณอะนาลอกเป็นดิจิทัล

5.3 ความรู้พื้นฐานในการเรียนรู้ไมโครคอนโทรลเลอร์

การศึกษาและเขียนโปรแกรมควบคุมด้วยไมโครคอนโทรลเลอร์จึงต้องทำความเข้าใจกับเลขฐานสอง เช่น พอร์ตไมโครคอนโทรลเลอร์ขนาด 8 บิต แต่ละพอร์ตมี 8 บิตหรือ 8 ขา ในแต่ละขาสามารถกำหนดสถานะได้สองสถานะในการทำงานคือ สถานะลอจิก “0” หรือ Low และสถานะลอจิก “1” หรือHigh ตัวอย่างเช่น พอร์ต PA ในไมโครคอนโทรลเลอร์ AVR มีขนาด 8 บิต โดยบิตนัยสำคัญที่สุดเรียกว่า MSB (Most significant bit) และบิตนัยสำคัญต่ำสุดเรียกว่า LSB (Least significant bit) ดังรูปที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
x	x	x	x	x	X	x	X

MSB

LSB

รูปที่ 5.3 แสดงพอร์ต PA ของไมโครคอนโทรลเลอร์ AVR

หากต้องการให้บิตที่ 3 และ 4 ติด เราสามารถแทนค่าได้ดังนี้

PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
0	0	0	1	1	0	0	0

MSB

LSB

รูปที่ 5.4 แสดงการกำหนดค่าให้ขาพอร์ต PA ของ AVR ในแต่ละบิต

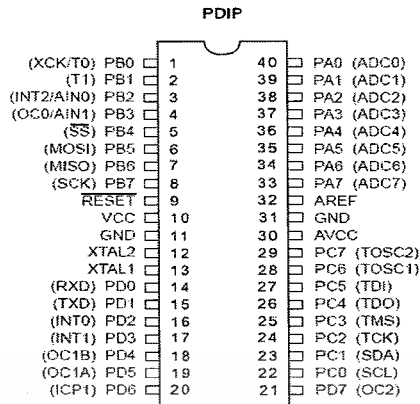
หรือเทียบได้กับเลขฐานสองเท่ากับ 00011000 และเขียนโปรแกรมควบคุมพอร์ต PA ได้ดังนี้

PA = 0b00011000; (0b แสดงถึงตัวเลขที่ตามมานั้นเป็นเลขฐานสอง)

แต่เนื่องจากการอ้างอิงพอร์ตขนาด 8 บิตด้วยเลขฐานสอง เมื่อนำไปเขียนโค้ดโปรแกรมจะเกิดความไม่สะดวก และยืดยาวหากต้องมีการเปลี่ยนแปลงค่าในแต่ละบิต จึงแทนค่าเลขฐานสองด้วยฐานสิบหก ซึ่งได้เท่ากับ 0x18 (0x ในโค้ดโปรแกรมแสดงถึงตัวเลขที่ตามมานั้นเป็นเลขฐานสิบหก)

5.4 การควบคุมพอร์ตไมโครคอนโทรลเลอร์ AVR

ไมโครคอนโทรลเลอร์ AVR เบอร์ ATmega16 ขนาด 40 ขา จะมีพอร์ตเอาต์พุตอินพุตสำหรับใช้งาน 4 พอร์ต คือ Port A, Port B, Port C, และ Port D แต่ละขาพอร์ตมีขนาด 8 บิต (8 ขา) รวมแล้วมีขาพอร์ตสำหรับใช้งานทั้งหมดเท่ากับ 32 ขา แสดงดังรูปที่ 4-1 จากรูปจะเห็นได้ว่าในแต่ละขาพอร์ตจะประกอบไปด้วยวงเล็บควบคู่กับขาพอร์ตเช่น (XCK/T0) PB0, (T1) PB1 อักษรที่แสดงอยู่ภายในวงเล็บเป็นการบอกว่าขาพอร์ตดังกล่าวสามารถทำหน้าที่ได้มากกว่าหนึ่งหน้าที่ โดยหน้าที่ ที่เพิ่มเติมจะอ้างอิงกับคุณสมบัติของโมดูลต่างๆที่มีการใช้งานภายในไมโครคอนโทรลเลอร์ AVR



รูปที่ 5.5 ขาพอร์ตไมโครคอนโทรลเลอร์ AVR

5.5 รายละเอียดขาพอร์ตไมโครคอนโทรลเลอร์ AVR

5.5.1 ขาพอร์ต Port A (PA0-PA7)

ขาพอร์ต	ขาพอร์ตฟังก์ชันพิเศษ
PA7	ADC7 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 7)
PA6	ADC6 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 6)
PA5	ADC5 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 5)
PA4	ADC4 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 4)
PA3	ADC3 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 3)
PA2	ADC2 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 2)
PA1	ADC1 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 1)
PA0	ADC0 (ขาพอร์ตอินพุตสัญญาณอนาล็อกช่องที่ 0)

5.5.2 ขาพอร์ต Port B (PB0-PB7)

ขาพอร์ต	ขาพอร์ตฟังก์ชันพิเศษ
PB7	SCK (ขาสัญญาณนาฬิกาของระบบบัส SPI)
PB6	MISO (ขาสัญญาณอินพุตมาสเตอร์/ขาสัญญาณเอาต์พุตสเลฟ สำหรับบัส SPI)
PB5	MISI (ขาสัญญาณเอาต์พุตมาสเตอร์/ขาสัญญาณอินพุตสเลฟ สำหรับบัส SPI)
PB4	SS (ขาสัญญาณอินพุตเลือกสเลฟ สำหรับบัส SPI)
PB3	AIN1 (อินพุตสัญญาณด้านลบสำหรับโมดูลเปรียบเทียบสัญญาณอนาล็อกอินพุต) OC0 (โมดูลเปรียบเทียบค่าเอาต์พุตกับไทเมอร์/เคาน์เตอร์ 0)
PB2	AIN0 (อินพุตสัญญาณด้านบวกสำหรับโมดูลเปรียบเทียบสัญญาณอนาล็อกอินพุต)

	INT2 (อินพุตสัญญาณอินเทอร์รัปต์เนื่องจากสัญญาณนอกช่องที่ 2)
PB1	T1 (ไทเมอร์/เคาน์เตอร์ 1 และอินพุตรับสัญญาณจากภายนอกในโหมดเคาน์เตอร์ 1)
PB0	T1 (ไทเมอร์/เคาน์เตอร์ 0 และอินพุตรับสัญญาณจากภายนอกในโหมดเคาน์เตอร์ 0) XCK (อินพุตเอาต์พุตสัญญาณนาฬิกาจากภายนอกสำหรับ โมดูล USART)

5.5.3 ขาพอร์ต Port C (PC0-PC7)

ขาพอร์ต	ขาพอร์ตฟังก์ชันพิเศษ
PC7	TOSC2 (ไทเมอร์ออสซิลเลเตอร์ ขา 2)
PC6	TOSC1 (ไทเมอร์ออสซิลเลเตอร์ ขา 2)
PC5	TDI (ขอเชื่อมต่อการดีบั๊กวงจรอินพุต กับการเชื่อมต่อแบบ JTAG)
PC4	TDO (ขอเชื่อมต่อการดีบั๊กวงจรเอาต์พุต กับการเชื่อมต่อแบบ JTAG)
PC3	TMS (ขาเชื่อมต่อการดีบั๊กวงจรกำหนดโหมด กับการเชื่อมต่อแบบ JTAG)
PC2	TCK (ขาเชื่อมต่อการดีบั๊กสัญญาณนาฬิกา กับการเชื่อมต่อแบบ JTAG)
PC1	SDA (ขาสัญญาณข้อมูลอินพุตเอาต์พุตสำหรับบัสข้อมูลอนุกรม 2 สาย หรือ I ² C บัส)
PC0	SCL (ขาสัญญาณนาฬิกาสำหรับบัสข้อมูลอนุกรม 2 สาย หรือ I ² C บัส)

5.5.4 ขาพอร์ต Port D (PD0-PD7)

ขาพอร์ต	ขาพอร์ตฟังก์ชันพิเศษ
PD7	OC2 (จจจรเปรียบเทียบค่าเอาพุต กับ ไทเมอร์/เคาน์เตอร์ 2)
PD6	ICP1 (โมดูลอินพุตตรวจจับสัญญาณ กับ ไทเมอร์/เคาน์เตอร์ 1)
PD5	OC1A (โมดูลเปรียบเทียบสัญญาณเอาต์พุต A กับ ไทเมอร์/เคาน์เตอร์ 1)
PD4	OC1B (โมดูลเปรียบเทียบสัญญาณเอาต์พุต B กับ ไทเมอร์/เคาน์เตอร์ 1)
PD3	INT1 (อินเทอร์รัปต์เนื่องจากสัญญาณภายนอกช่องที่ 1)
PD2	INT0 (อินเทอร์รัปต์เนื่องจากสัญญาณภายนอกช่องที่ 0)
PD1	TXD (ขาเอาต์พุตสัญญาณสำหรับ โมดูล USART)
PD0	RXD (ขาอินพุตสัญญาณสำหรับ โมดูล USART)

หมายเหตุ จากตารางแสดงหน้าที่พิเศษเพิ่มเติมในแต่ละขาพอร์ตแล้ว ทุกขาพอร์ตยังเป็นอินพุตเอาต์พุต ดิจิตอลอีกด้วย ขึ้นอยู่กับการกำหนดขาพอร์ตใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6 การใช้งานขาพอร์ตอินพุตเอาต์พุตของ AVR

การใช้งานขาพอร์ตอินพุตเอาต์พุตดิจิทัล จะต้องกำหนดทิศทางของพอร์ตก่อน โดยกำหนดในรีจิสเตอร์ DDRx ว่าต้องการให้เป็นอินพุตหรือเอาต์พุตพอร์ต และต้องการให้อินพุตหรือเอาต์พุตด้วยรีจิสเตอร์ PINx หรือ PORTx รายละเอียดของรีจิสเตอร์ทั้ง 3 มีดังนี้

5.6.1 รีจิสเตอร์ DDRx (Port x Data Direction Register)

รีจิสเตอร์ใช้ในการกำหนดทิศทางการทำงานของขาพอร์ต โดยกำหนดให้บิตใดเป็น 1 หรือ ลอจิกสูง(High) จะเป็นเอาต์พุต และหากกำหนดให้เป็น 0 หรือ ลอจิกต่ำ(Low) จะเป็นอินพุต รีจิสเตอร์ดังนี้ ประกอบไปด้วย DDRA, DDRB, DDRC, และDDRD ตัวอย่างการกำหนดทิศทางของขาพอร์ต PORTA(PA) แสดงดังตารางที่ 4-1 ดังนี้

ตารางที่ 5.1 รีจิสเตอร์ DDRA และความสัมพันธ์กับรีจิสเตอร์ PORTA

Bit	7	6	5	4	3	2	1	0
DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Initial value	1	0	0	1	0	1	0	1
PORTA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
Initial value	Output	Input	Input	Output	Input	Output	Input	Output

- กำหนดให้เป็นอินพุต ให้เซตบิตในรีจิสเตอร์ DDRxn เป็น “1” ตรงตำแหน่งบิตเดียวกับขาพอร์ต Pxn
- กำหนดให้เป็นอินพุต ให้เคลียร์บิตในรีจิสเตอร์ DDRxn เป็น “0” ตรงตำแหน่งบิตเดียวกับขาพอร์ต Pxn

จากค่าที่กำหนดในรีจิสเตอร์ DDRA ขาพอร์ต PA0, PA2, PA4 และPA7 จะเป็นขาพอร์ตเอาต์พุต และขาพอร์ต PA1, PA3, PA5, และPA6 จะเป็นอินพุต

หมายเหตุ x แทนด้วยชื่อ A, B, C, D, เพื่ออ้างอิงรีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต และ n แทนตำแหน่งบิตของพอร์ตและรีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6.2 รีจิสเตอร์ PINx (Port x Input Pins Address)

รีจิสเตอร์ที่ใช้สำหรับอินพุตค่าหรือรีจิสเตอร์ที่ใช้ในการอ่านสัญญาณได้อย่างเดียวเท่านั้น ประกอบด้วยรีจิสเตอร์ PINA, PINB, PINC, และPIND

5.6.3 รีจิสเตอร์ PORTx (Port x Data Register)

รีจิสเตอร์ที่ใช้สำหรับในการอินพุตหรือเอาต์พุตค่า ขึ้นอยู่กับการกำหนดค่าในรีจิสเตอร์ DDRx ประกอบไปด้วย PORTA, PORTB, PORTC, และPORTD

5.7 ความสัมพันธ์ระหว่างรีจิสเตอร์ DDRx กับบิต PUD

รีจิสเตอร์ DDRx นอกจากการกำหนดทิศทางของขาพอร์ตเพื่อทำหน้าที่เป็นอินพุตหรือเอาต์พุตแล้ว ยังมีความสัมพันธ์กับบิต PUD หรือบิตที่เกี่ยวข้องกับการพูลอัพ(Pull-up) สัญญาณที่ขาพอร์ต ในรีจิสเตอร์ SFIOR (Special Function I/O Register) ซึ่งมีรายละเอียดดังตารางที่ 4-2 ต่อไปนี้

ตารางที่ 5.2 การกำหนดรูปแบบของขาพอร์ต

DDxn	PORTxn	PUD(in SFIOR)	I/O	Pull-up	สถานะ
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	Pxn will source current if ext. pulled low
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)

จากตารางที่ 5.2 เมื่อกำหนดให้รีจิสเตอร์ควบคุมขาพอร์ตเป็นอินพุต โดยเขียนค่าลอจิก 0 ไปที่รีจิสเตอร์ DDxn แล้วมีการเขียน 0 ไปที่ขาพอร์ต PORTxn บิต PUD จะไม่มีผลต่อการพูลอัพสัญญาณที่ขาพอร์ต (ไม่มีการพูลอัพ) สถานะขาพอร์ตจะเป็นอิมพีแดนซ์สูง (Hi-Z) หรือสถานะขาพอร์ตไม่เป็นทั้ง High หรือ Low หากกำหนดให้ขาพอร์ตเป็นอินพุตแล้วมีการเขียนค่า 1 ไปที่ขาพอร์ต การพูลอัพขาพอร์ตจะขึ้นอยู่กับบิต PUD ดังนี้

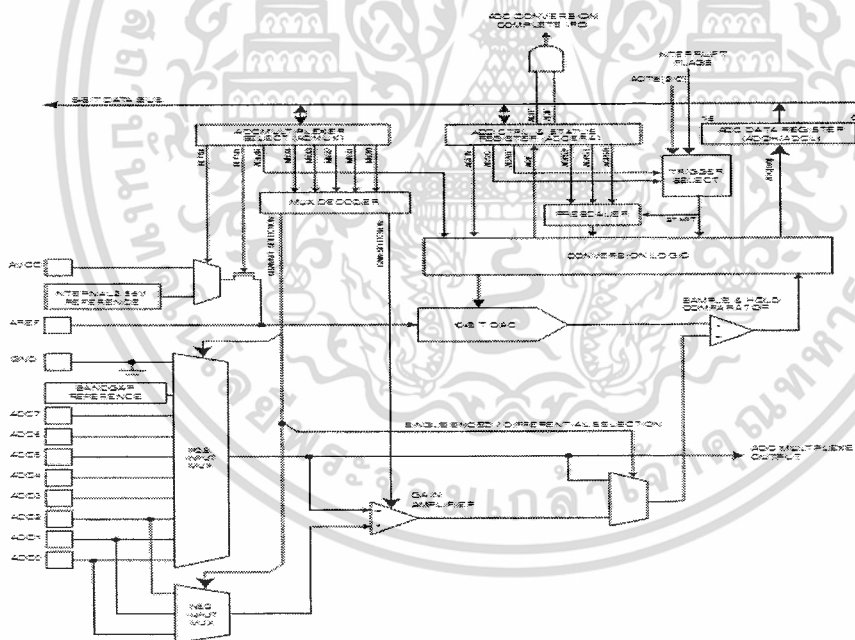
- บิต PUD เป็น 0 มีการพูลอัพที่ขาพอร์ต (สถานะขาพอร์ตจ่ายกระแสหากขาพอร์ตมีการต่อแบบพูลโล (Pull-low))
- บิต PUD เท่ากับ 1 ไม่มีการพูลอัพที่ขาพอร์ต (สถานะขาพอร์ตเป็นอิมพีแดนซ์สูง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 การใช้งานโมดูลแปลงสัญญาณอนาลอกเป็นดิจิทัล

ไมโครคอนโทรลเลอร์ AVR เบอร์ ATmega16 มีโมดูลแปลงสัญญาณอนาลอกเป็นดิจิทัล หรือ ADC (Analog to Digital Converter) ความละเอียดขนาด 10 บิต (10-bit Resolution) ที่แรงดัน +5V หมายถึงเมื่อแปลงเป็นสัญญาณดิจิทัลแล้วจะได้ค่าตัวเลขอยู่ระหว่าง 0-1024 โดยมีรูปแบบการแปลงสัญญาณ อนาลอกเป็นดิจิทัลแบบซัคเซสซีฟ แอปพร็อกซิเมชัน (Successive Approximation ADC) คือ การแปลงแบบประมาณค่า โดยการสุ่มค่าดิจิทัลแล้วแปลงเป็นแรงดันอนาลอกภายในโมดูล เพื่อใช้เปรียบเทียบกับแรงดันอนาลอกด้านอินพุต เมื่อเปรียบเทียบได้ค่าแรงดันเท่ากัน โมดูล ADC จะให้ผลลัพธ์ออกมา เป็นค่าดิจิทัล ซึ่งการใช้วิธีการนี้เป็นที่นิยมเพราะมีความเที่ยงตรงสูงและทำงานได้อย่างรวดเร็ว

โมดูล ADC จะมีจำนวน 8 ช่องอินพุตสัญญาณใช้หลักการมัลติเพล็กซ์ (Multiplexer) เพื่อเลือกการทำงานในแต่ละช่อง กำหนดไว้ที่ขาพอร์ต A โดยมีแรงดันอินพุตระหว่าง 0V (GND) ถึง VCC (แรงดันอินพุตที่ขา VCC ของไมโครคอนโทรลเลอร์ AVR) ผ่านวงจรสุ่มและเก็บค่า (Sample and Hold) วงจรโมดูล ADC แสดงดังรูปที่ 14-1



รูปที่ 5.6 แผนผังบล็อกโมดูล ADC

รีจิสเตอร์ที่เกี่ยวข้องกับ โมดูลเปรียบเทียบแรงดันอนาลอก

1. รีจิสเตอร์ ADMUX (ADC Multiplexer Selection Register)

รีจิสเตอร์กำหนดแรงดันอ้างอิง (Voltage Reference) รูปแบบการเก็บข้อมูลและการ

กำหนดอินพุต อนาลอกอ้างอิงด้านบวกและลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. รีจิสเตอร์ ADCSRA (ADC Control and Status Register)
รีจิสเตอร์กำหนดและแสดงสถานะการทำงานของโมดูล ADC
3. รีจิสเตอร์ ADCL และ ADCH (The ADC Data Register)
รีจิสเตอร์เก็บข้อมูลที่ได้จากการแปลงสัญญาณอนาล็อกเป็นดิจิทัล
4. รีจิสเตอร์ SFIOR (Special Function IO Register)
รีจิสเตอร์กำหนดการกระตุ้นจากแหล่งสัญญาณภายนอกให้กับโมดูล ADC

รายละเอียดของรีจิสเตอร์ที่เกี่ยวข้องกับการใช้งาน โมดูลมีดังนี้

5.81. รีจิสเตอร์ ADMUX (ADC Multiplexer Selection Register)

บิตที่	7	6	5	4	3	2	1	0
ชื่อบิต	REFS1	REFSO	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ค่าเริ่มต้น	0	0	0	0	0	0	0	0

- บิตที่ 7:6: บิต REFS :0 (Reference Selection Bits)

บิตกำหนดแหล่งแรงดันอ้างอิงสำหรับโมดูล ADC การกำหนดรายละเอียดตามตารางที่ 14 – 1
ดังนี้

ตารางที่ 5.3 แรงดันอ้างอิงสำหรับโมดูล ADC

REFS1	REFSO	แหล่งแรงดันอ้างอิง
0	0	AREF, ปิดการใช้งานแรงดันอ้างอิงภายใน (Vref)
0	1	ใช้แรงดัน AVCC กับตัวเก็บประจุภายนอกที่ขา AREF
1	0	สงวนไว้
1	1	ใช้แรงดันอ้างอิงภายในที่ 2.56 กับตัวเก็บประจุภายนอกที่ขา AREF

- บิตที่ 5: บิต ADLAR (ADC Left Adjust Result)

บิตกำหนดรูปแบบการเก็บข้อมูลในรีจิสเตอร์ ADC Data ขนาด 16 บิต มี 2 รูปแบบ คือเก็บขีดบิตสูงสุด (MSB bits) หรือเก็บขีดบิตต่ำสุด (LSB bits) ดูเพิ่มเติมในรีจิสเตอร์ ADC Data Register (ADCH, ADCL)

- บิตที่ 4 : บิต MUX 4 : 0 บิต MUX 4 : 0 (Analog Channel and Gain Selection Bits) บิตกำหนดขนาแรงดันอนาลอกอินพุตด้านบวกและด้านลบ รายละเอียดแสดงดังตารางที่ 14 – 2

ตารางที่ 5.4 การเลือกช่องสัญญาณอินพุตอนาลอกและตัวคูณอัตราขยาย

MUX 4.0	อินพุตเดี่ยว	ความแตกต่างของอินพุตด้านบวก	ความแตกต่างของอินพุตด้านลบ	Gain
00000	ADC0	N/A	N/A	
00001	ADC1			
00010	ADC2			
00011	ADC3			
00100	ADC4			
00101	ADC5			
00110	ADC6			
00111	ADC7			
01000	N/A	ADC0	ADC0	10x
01001		ADC1	ADC0	10x
01010 ⁽¹⁾		ADC0	ADC0	200x
01011 ⁽¹⁾		ADC1	ADC0	200x
01100		ADC2	ADC2	10x
01101		ADC3	ADC2	10x
01110 ⁽¹⁾		ADC2	ADC2	200x
01111 ⁽¹⁾		ADC3	ADC2	200x
10000		ADC0	ADC1	1x
10001		ADC1	ADC1	1x
10010		ADC2	ADC1	1x
10011		ADC3	ADC1	1x
10100		ADC4	ADC1	1x
10101		ADC5	ADC1	1x
10110		ADC6	ADC1	1x
10111		ADC7	ADC1	1x

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11000		ADC0	ADC2	1x
11001		ADC1	ADC2	1x
11010		ADC2	ADC2	1x
11011		ADC3	ADC2	1x
11100		ADC4	ADC2	1x
11101		ADC5	ADC2	1x
11110	1.22V (V _{BG})	N/A		
11111	0 V (GND)			

หมายเหตุ (1) : ไม่ได้ทดสอบบน AT mega แบบ PDIP ทดสอบเฉพาะแบบ TQFP และ QFN/ML

โดยผลการแปลงสัญญาณอนาลอกเป็นดิจิทัล จำนวนผลลัพธ์ได้จากสูตรต่อไปนี้

- เมื่อทำงานในโหมดสัญญาณเดี่ยว

$$ADC = \frac{V_{in} \cdot 1024}{V_{REF}}$$

โดย V_{IN} : แรงดันด้านขาอินพุต

V_{REF} : แรงดันอ้างอิง

รายละเอียดการกำหนดแรงดันอินพุตและแรงดันอ้างอิง ตามตารางที่ 14 -1

- ถ้าทำงานในช่องที่มีความต่างของสัญญาณอินพุตด้านบวกและลบ

$$ADC = \frac{(V_{pos} \cdot V_{NEG}) \cdot GAIN \cdot 512}{V_{REF}}$$

โดย V_{POS} : แรงดันอินพุตด้านบวก

V_{NEG} : แรงดันอินพุตด้านลบ

V_{REF} : แรงดันอ้างอิง

GAIN : ตัวคูณอัตราขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8.2. รีจิสเตอร์ ADCSRA(ADC Control and Status Register)

บิตที่	7	6	5	4	3	2	1	0
ชื่อบิต	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ค่าเริ่มต้น	0	0	0	0	0	0	0	0

- บิตที่ 7: บิต (ADC Enable)
เซตบิต ADEN เป็น “1” เพื่อเปิดการใช้งานโมดูล ADC
- บิตที่ 6 : บิต ADSC (ADC Start Conversion)
เซตบิต ADSC เป็น “1” เพื่อกำหนดให้โมดูลเริ่มต้นแปลงสัญญาณอะนาล็อกเป็นดิจิทัล เมื่อแปลงเสร็จสมบูรณ์บิต ADSC จะถูกเซตเป็น “0” การเซตค่า “0” จะไม่มีผลใดๆ กับโมดูล
- บิตที่ 5 :บิต ADATE(ADC Auto trigger Enable)
เซตบิต ADATE เป็น “1” เพื่อการเปิดการกระตุ้น (Trigger) สัญญาณอัตโนมัติ โดยแหล่งสัญญาณในการกระตุ้นกำหนดในบิต ADTS ที่รีจิสเตอร์ SFIOR
- บิตที่ 4 :บิต ADIF (ADC Interrupt Flag)
บิต ADIF จะถูกเซตเป็น “1” เมื่อโมดูลแปลงสัญญาณอะนาล็อกเป็นดิจิทัลเสร็จสมบูรณ์ และข้อมูลได้ถูกเขียนไปที่รีจิสเตอร์ ADCD (ADCH,ADCL) แล้ว หากมีการเปิดใช้งานอินเตอร์รัปต์
เนื่องจากโมดูล ADC และเปิดใช้งานอินเตอร์รัปต์โดยรวมจะส่งผลให้เกิดอินเตอร์รัปต์ขึ้น
- บิตที่ 3: บิต ADIE(ADC Interrupt Enable)
เซตบิต ADIE เป็น “1” เพื่อเปิดการใช้งานอินเตอร์รัปต์เนื่องจากโมดูล ADC (ต้องเปิดอินเตอร์รัปต์โดยรวมด้วย)
- บิตที่ 2:0: บิต ADPS2:0 (ADC Prescaler Select Bits)
บิตกำหนดปริสเกลเลอร์สำหรับการหารสัญญาณนาฬิกาสำหรับโมดูล รายละเอียดแสดงดังตารางที่ 5.4

ตารางที่ 5.5 ปริสเกลเลอร์สำหรับโมดูล ADC

ADPS2	ADPS1	ADPS0	ปริสเกลเลอร์หารสัญญาณความถี่ (XTAL) และสัญญาณนาฬิกาโมดูล ADC
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

5.8.3. รีจิสเตอร์ ADCL และ ADCH (The ADC Data Register)

เมื่อ ADLAR = 0

บิตที่	15	14	13	12	11	10	9	8
ชื่อบิต	-	-	-	-	-	-	ADC9	ADC8
ชื่อบิต	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0
บิตที่	7	6	5	4	3	2	1	0
Read/Write	R	R	R	R	R	R	R	R
	R	R	R	R	R	R	R	R
ค่าเริ่มต้น	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0

- บิตที่ 9:0:บิต ADC9:0 (ADC Data Register)

ผลลัพธ์ของข้อมูลที่ได้จากโมดูล ADC จะเก็บทางขวาสุดของข้อมูล โดยการเซตบิต ADLAR(ADC Left Adjust Result) เป็น “0” ในรีจิสเตอร์ ADMUX

เมื่อ ADLAR = 1

บิตที่	15	14	13	12	11	10	9	8
ชื่อบิต	-	-	-	-	-	-	ADC9	ADC8
ชื่อบิต	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0
บิตที่	7	6	5	4	3	2	1	0
Read/Write	R	R	R	R	R	R	R	R
	R	R	R	R	R	R	R	R
ค่าเริ่มต้น	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0

- บิตที่ 15:6: บิต ADC9:0 (ADC Data Register)
ผลลัพธ์ของข้อมูลที่ได้จากโมดูล ADC จะเก็บทางซ้ายสุดของข้อมูล โดยการเซตบิต ADLAR(ADC Left Adjust Result) เป็น “1” ใน รีจิสเตอร์ ADMUX

5.8.4. รีจิสเตอร์ SFIOR (Special Function IO Register)

บิตที่	7	6	5	4	3	2	1	0
ชื่อบิต	ADTS2	ADTS1	ADTS0		ACME	PUD	PSR2	PSR10
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
ค่าเริ่มต้น	0	0	0	0	0	0	0	0

- บิตที่ 7:5: บิต ADTS2:0 (ADC Auto Trigger Source)
บิตกำหนดการกระตุ้นโมดูล ADC จากแหล่งสัญญาณภายนอกโดยขึ้นอยู่กับบิต ADATE ใน รีจิสเตอร์ ADCSRA หาก ADATE ถูกเซตเป็น “1” การกำหนดบิตกระตุ้นการทำงานของโมดูล ADC จะขึ้นอยู่กับสัญญาณจากภายนอกตามบิต ADTS2:0 หากบิต ADCSRA ถูกเซตเป็น “0” บิต ADTS2:0 จะไม่ผลใดๆ กับโมดูล ADC การกำหนดแหล่งกระตุ้นสัญญาณจากภายนอก กำหนดได้ดังตารางที่ 14-4

ตารางที่ 5.6 แหล่งกระตุ้นสัญญาณอัตโนมัติของโมดูล ADC

ADPS2	ADPS1	ADPS0	แหล่งกระตุ้นสัญญาณอัตโนมัติ
0	0	0	โหมดทำงานอิสระ
0	0		เปรียบเทียบแรงดันอะนาล็อก
0	1	0	อินเตอร์รัปต์เนื่องจากสัญญาณภายนอก ช่องที่ 0
0	1	1	โมดูลเปรียบเทียบสัญญาณของไทเมอร์/เคาน์เตอร์ 0
1	0	0	ไทเมอร์/เคาน์เตอร์ 0 โอเวอร์โฟลว์
1	0	1	โมดูลเปรียบเทียบสัญญาณของไทเมอร์/เคาน์เตอร์ 1
1	1	0	ไทเมอร์/เคาน์เตอร์ 1 โอเวอร์โฟลว์
1	1	1	โมดูลตรวจจับสัญญาณอินพุตของไทเมอร์/เคาน์เตอร์ 1

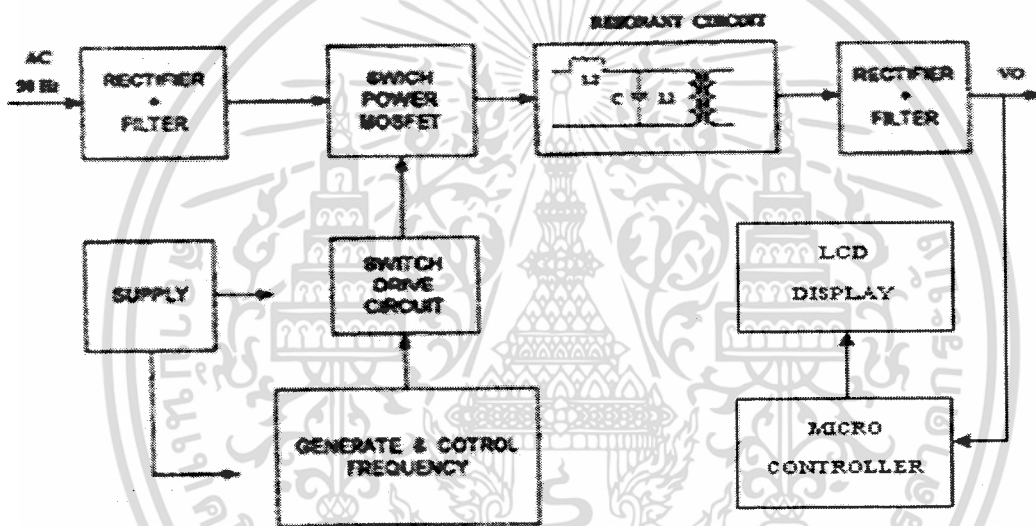
- บิตที่ 4: บิต Res (Reserved Bit)
บิตนี้สงวนไว้ไม่ได้ใช้งาน อ่านค่าได้เป็น “0”

บทที่ 6

หลักการทํางานและการออกแบบวงจรแหล่งจ่ายไฟแรงดันสูงแบบสวิตซิ่ง

6.1 การทํางานของวงจร

การทํางานของวงจรแสดงได้คร่าวๆ ดังบล็อกไดอะแกรมด้านล่าง ที่ภาคคอนเวอร์เตอร์แรงดันที่เข้ามา 220 V 50 Hz จะผ่านเข้าไปยังวงจร Rectifier แบบบริดจ์ ซึ่งได้ใช้ไดโอดเบอร์ P600 4 ตัว และผ่านเข้ามายังตัวเก็บประจุ พิวเตอร์เพื่อทำให้แรงดันเรียบ และมีตัวเก็บประจุอีกชุด ทำหน้าที่ในการแบ่งแรงดันให้กลับเพาเวอร์มอสเฟตทั้งสองตัวให้เท่ากันด้วยเพราะตัวเก็บประจุมี ค่าเท่ากันและต่อค่าความต้านทาน 120 k เพื่อให้แรงดันเท่ากันด้วย ซึ่งตกรวมมอสเฟต มอสเฟตก็จะสลับกันทํางาน ตามที่วงจรควบคุมส่งสัญญาณเข้ามา



รูปที่ 6.1 บล็อกไดอะแกรมแสดงการทํางานของวงจร

วงจรควบคุม อาศัยไอซี TL494 เป็นหลัก ซึ่งเป็นตัวผลิตสัญญาณควบคุม ไปควบคุมทำให้มอสเฟตในวงจรคอนเวอร์เตอร์สลับกันนำกระแส ก่อนที่จะนำสัญญาณที่ได้จากไอซี TL494 ไปจับนั้น จะต้องมีกรขยายสัญญาณให้มีขนาดโตพอที่จะขับเพาเวอร์มอสเฟต ได้โดยจะมีภาค Drive switch ซึ่งก็ใช้ มอสเฟตเป็นชุดทํางานหลักและมี CMOS ที่ต่อกันแบบคอมพลิเมนตารีที่ขาเกทของภาคนี้ เพื่อให้ได้แรงดันของกระแสที่เหมาะสมในการขับมอสเฟต

ในส่วนการผลิตความถี่และการควบคุมจะใช้ IC TL494 เป็นวงจร ผลิตความถี่เอาท์พุทออกมา ยังขา 8 และ 11 และทั้งสองขานี้เป็น output open collector ซึ่งต่อความต้านทาน 1k เพื่อให้แรงดันมากพอที่ผ่านเข้าไปยังไอซี TC4427A ส่งต่อไปยังมอสเฟต ซึ่งมอสเฟตจะทํางานในย่านความถี่สูงได้ดีกว่าทรานซิสเตอร์ การขับเกทจะต่อความต้านทานที่มีค่าต่ำต่ออนุกรมกับขาเกทเพื่อป้องกันไม่ให้เกิดการออสซิลเลชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ได้จากเพาเวอร์มอสเฟต เป็นสัญญาณสลับ (AC) ที่มีแรงไฟสูงจะถูกส่งไปยังวงจรรีโซแนนซ์ ตามหลักการของวงจรรีโซแนนซ์แล้วที่ความถี่รีโซแนนซ์วงจรมีความต้านทานต่ำสุด จึงมีกระแสไหลผ่านสูงสุดการเหนี่ยวนำจากขดไฟโรมารี่ ที่ L1 ไปยังขดเซกกันดารีก็จะได้ค่าแรงดันสูงสุดด้วย ดังนั้นการปรับความถี่ที่ภาคกำเนิดความถี่ต้องมีความระมัดระวังเป็นอย่างยิ่งในความเป็นจริงจะตั้งความถี่ไว้ใกล้เคียงกับความถี่รีโซแนนซ์เท่านั้น เพราะหากให้วงจรทำงานที่ความถี่รีโซแนนซ์เพาเวอร์มอสเฟตอาจเสียหายได้

6.2 การออกแบบวงจร

6.2.1 วงจรคอนเวอร์เตอร์

วงจรคอนเวอร์เตอร์ที่ใช้ในโครงการนี้เป็นแบบฮาล์ฟบริดจ์คอนเวอร์เตอร์ทำงานของวงจรกำหนดจากค่าของตัวเก็บประจุ 0.47 uF 630 volt 2 ตัว ดัง ซึ่งจะกำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุต แรงดันตกคร่อมตัวเก็บประจุบนและคู่ล่าง จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันอินพุต เพาเวอร์มอสเฟต ชุดบนกับชุดล่างจะสลับกันทำงานคนละครึ่งคาบเวลา โดยแต่ละชุดจะมีมอสเฟตต่อขนานกันอยู่ 2 ตัว เพื่อช่วยกันนำกระแสเอาท์พุทรีโซแนนซ์ ถ้าหากใช้เพียงตัวเดียวจะมีกระแสไหลผ่านจำนวนมาก ก่อให้เกิดความเสียหายได้

6.2.2 วงจรสร้างและควบคุมความกว้างพัลส์

วงจรที่ใช้สร้างและควบคุมความกว้างพัลส์โดยมีไอซี TL494 ทำหน้าที่หลักในการสร้างพัลส์ไปควบคุมคอนเวอร์เตอร์ และรับแรงดันจากไอซี LM324 ซึ่งทำหน้าที่ในการป้อนกลับมาทำให้วงจรมีเสถียรภาพมากขึ้นจากการทำงานของไอซี TL494 ความถี่ควบคุมที่ออกจากขา 6 คาบเวลาการทำงานของเอาท์พุทพัลส์ สามารถกำหนดได้จากค่า RT และ CT ดังสมการที่ 6.1 คาบเวลาการทำงานที่ออกจากขา 5 และขา 6 ของไอซี TL494 กำหนดได้จาก (การต่อ RT และ CT ดูได้จากภาคผนวก)

การกำหนดค่าเวลาเพื่อ (Dead time) TL494 สามารถให้ผู้ใช้กำหนด ค่าเวลาเพื่อของวงจรได้เองด้วยการต่อแรงดันระหว่าง 0 - 3.3 โวลต์เข้าที่ขา 4 ของไอซี TL494 ซึ่งในโครงการนี้การกำหนดความกว้างพัลส์จะสัมพันธ์กับค่าเวลาเพื่อ โดยความกว้างพัลส์จะควบคุมผ่าน VR 10k กำหนดแรงดันให้ Op-Amp จากไอซี LM324 ซึ่งจะให้โฟลตเข้ามาที่ขา 6 ของไอซี TL494 เพื่อกำหนดความกว้างของพัลส์หรือได้ความถี่ตามต้องการและพัลส์ออกมาที่ขา 8 และขา 11 เพื่อนำไปควบคุมวงจรถูกแปลง

6.2.3 วงจรเอาท์พุทรีโซแนนซ์

วงจรเอาท์พุทรีโซแนนซ์ที่ใช้ในโครงการนี้เป็นการต่อ LC แบบผสมซึ่งการต่อแบบนี้เพื่อส่งผลให้การควบคุมแรงดันเอาท์พุท สามารถควบคุมได้จากความถี่ที่ป้อนให้กับส่วน ของวงจรเอาท์พุทรีโซแนนซ์ ซึ่งที่ความถี่ค่าหนึ่งจะทำให้ได้แรงดันเอาท์พุทสูงสุดซึ่งการคำนวณความถี่รีโซแนนซ์นี้สามารถคำนวณได้จากสมการ (6.2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิง(ชุดที่1)

1. นำวงจรที่สร้าง มาปรับตั้งความถี่ที่ขา 8 ของ IC TL494 (สัญญาณโคโรฟฆามอสเฟท)ที่ค่าความถี่ต่างๆ
2. นำโหลดค่าต่างๆ มาต่อเป็นโหลดที่เอาท์พุทของวงจรแรงดันสูง
3. ใช้โพรบมิเตอร์ที่ใช้วัดแรงดันสูงต่อคร่อมความต้านทานโหลด 10 K Ω และอ่านค่าแรงดันที่ได้
4. ทำการเปลี่ยนค่าความถี่โดยปรับที่ค่าความต้านทานปรับค่าได้ เป็นค่าต่างๆ ของสัญญาณโคโรฟฆาที่ได้
5. ทดลองซ้ำตามข้อ 2 – 4 จนถึงค่าความถี่รีโซแนนซ์
6. บันทึกผลการทดลองลงตารางผลการทดลอง

ตาราง 6.1 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตชิง (ที่ความต้านทานโหลด 10 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	1488	144.8	215.46	65.29
21	1720	172	295.84	61.63
22	1984	198.4	393.63	62.48
23	2116	211.6	447.74	57.40
24	2216	221.6	491.06	58.45
25	2183	218.3	476.55	56.73
26	1918	191.8	367.87	58.39
27	992	99.2	98.40	65.60
28	727	72.7	52.85	70.46
29	661	66.1	43.69	72.81
30	595	59.5	35.40	59.00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

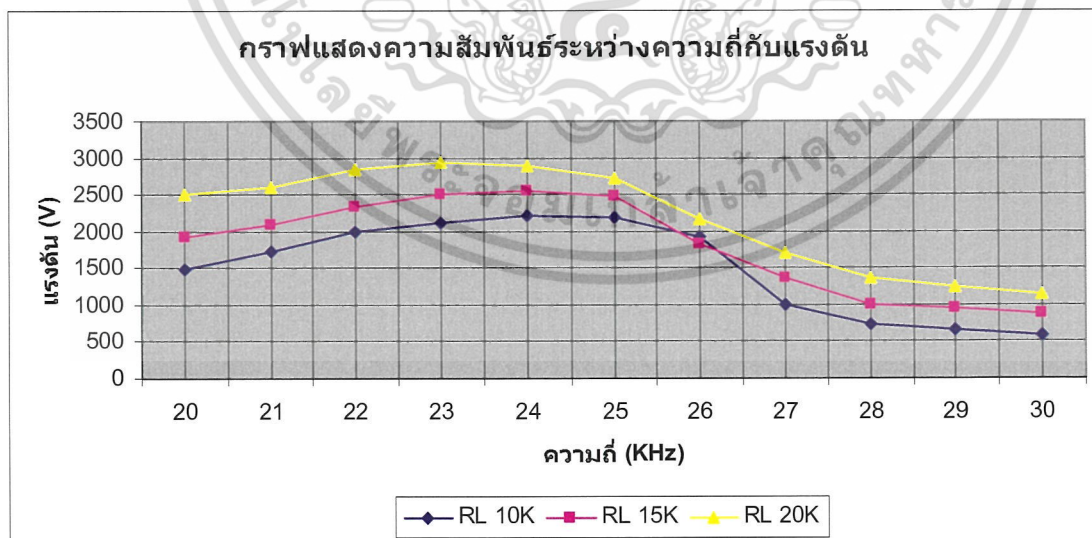
ตาราง 6.2 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซิ่ง (ที่ความต้านทานโหลด 15 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	1920	128.00	246.40	68.44
21	2102	140.13	294.55	61.36
22	2331	155.40	362.24	61.92
23	2514	167.60	421.35	62.42
24	2560	170.66	436.91	66.19
25	2468	164.53	406.06	64.45
26	1828	121.86	222.77	67.50
27	1371	91.40	125.30	69.61
28	1005	67.00	67.33	74.81
29	960	64.00	61.44	68.26
30	868	57.86	50.22	66.96

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

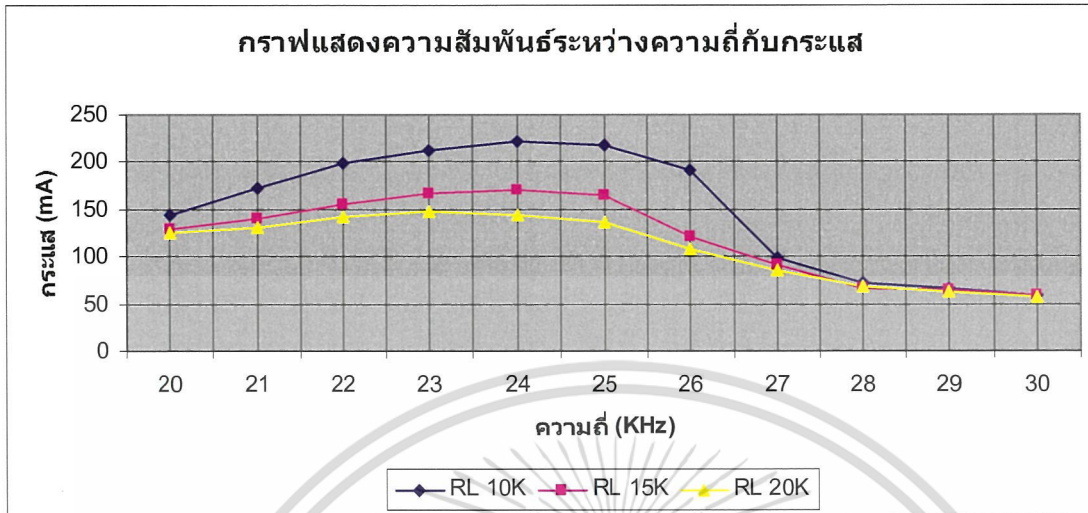
ตาราง 6.3 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซิ่ง (ที่ความต้านทาน โหลด 20 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	2493	124.65	310.00	71.26
21	2606	130.30	339.56	68.59
22	2833	141.65	401.29	70.40
23	2946	147.30	433.94	74.17
24	2890	144.50	417.60	75.24
25	2720	136.00	369.92	77.06
26	2153	107.65	231.77	77.25
27	1700	85.00	144.50	80.27
28	1360	68.00	92.48	77.06
29	1246	62.30	77.62	86.24
30	1133	56.65	64.18	85.57

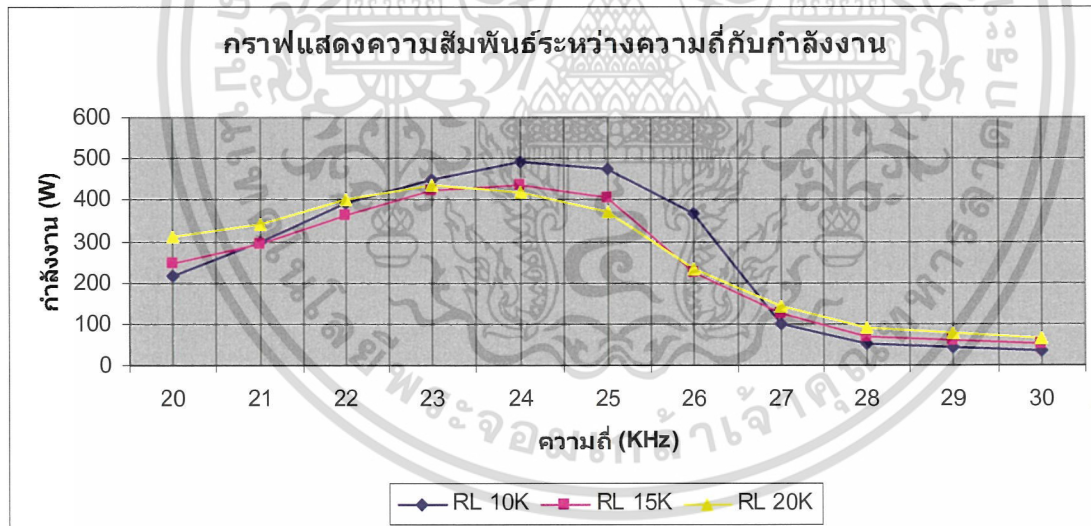


รูปที่ 6.2 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน ชุดที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

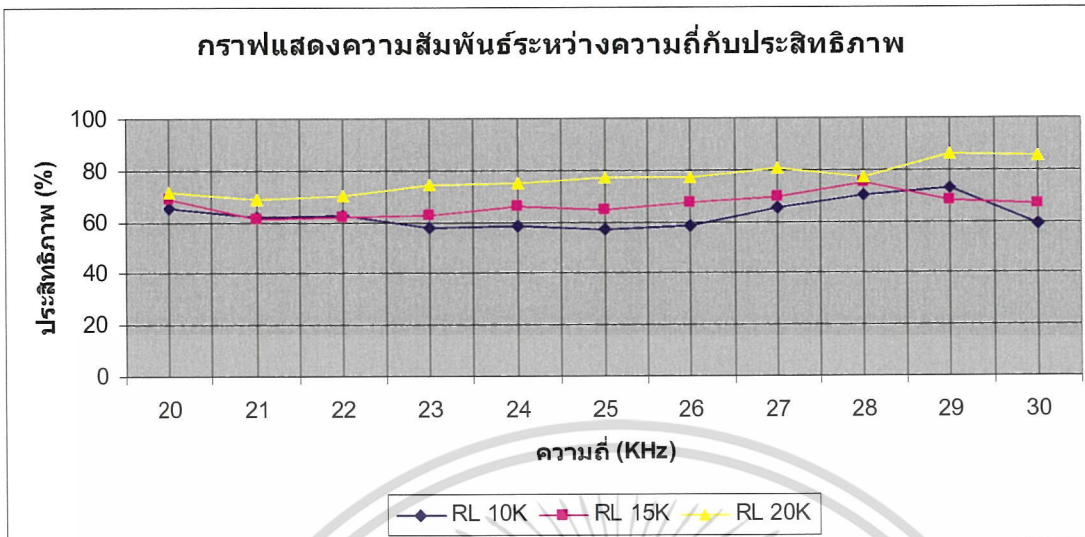


รูปที่ 6.3 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกระแส ชุดที่ 1



รูปที่ 6.4 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง ชุดที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.5 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพชุดที่ 1

6.4 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตชิ่ง (ชุดที่ 2)

1. นำวงจรที่สร้าง มาปรับตั้งความถี่ที่ขา 8 ของ IC TL494 (สัญญาณไดรฟ์ขามอสเฟต) ที่ค่าความถี่ต่างๆ
2. นำโหลดค่าต่างๆ มาต่อเป็นโหลดที่เอาท์พุทของวงจรแรงดันสูง
3. ใช้โพรบมิเตอร์ที่ใช้วัดแรงดันสูงต่อคร่อมความต้านทานโหลด 10 K Ω และอ่านค่าแรงดันที่ได้อ
4. ทำการเปลี่ยนค่าความถี่โดยปรับที่ค่าความต้านทานปรับค่าได้ เป็นค่าต่างๆ ของสัญญาณไดรฟ์ที่ได้อ
5. ทดลองซ้ำตามข้อ 2 – 4 จนถึงค่าความถี่รีโซแนนซ์
6. บันทึกผลการทดลองลงตารางผลการทดลอง

ตาราง 6.4 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 10 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	1554	155.40	241.49	67.08
21	1720	172.00	295.84	79.11
22	1918	191.80	367.87	61.31
23	2216	221.60	491.06	56.44
24	2315	231.50	535.92	57.62
25	2381	238.10	566.91	55.57
26	2315	231.50	535.92	54.13
27	1653	165.30	273.34	50.61
28	1091	109.10	119.02	61.03
29	860	86.00	73.96	61.63
30	793	79.30	62.88	59.88

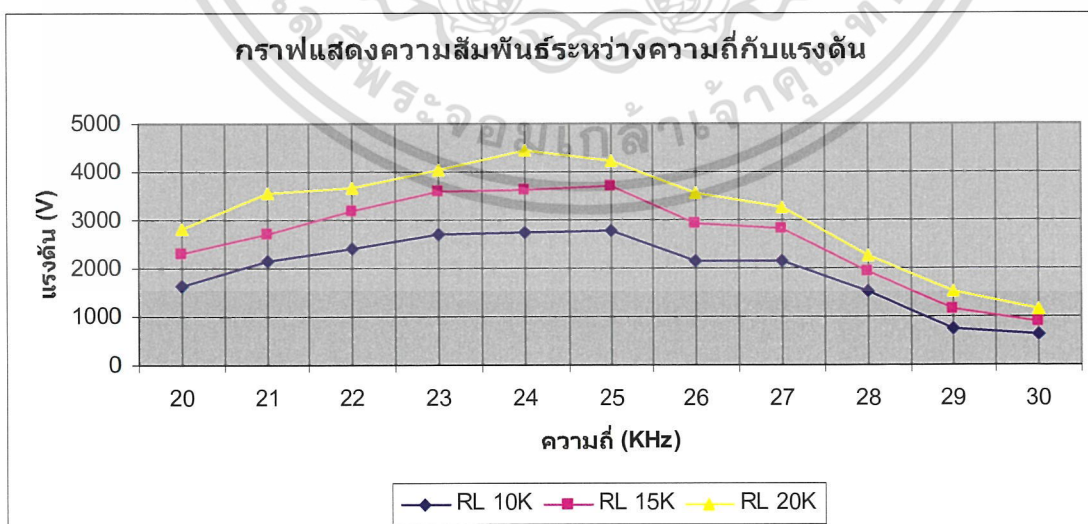
ตาราง 6.5 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซ์ (ที่ความต้านทานโหลด 15 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	2011	134.06	269.60	66.56
21	2194	146.26	320.90	76.09
22	2377	158.46	376.67	75.40
23	2605	173.66	452.40	60.32
24	2697	179.80	484.92	59.86
25	2742	182.80	501.23	60.72
26	2651	176.73	468.52	57.77
27	1737	115.80	201.14	63.80
28	1417	94.46	133.85	63.71
29	1188	79.20	94.08	62.66
30	1005	67.00	67.33	55.83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

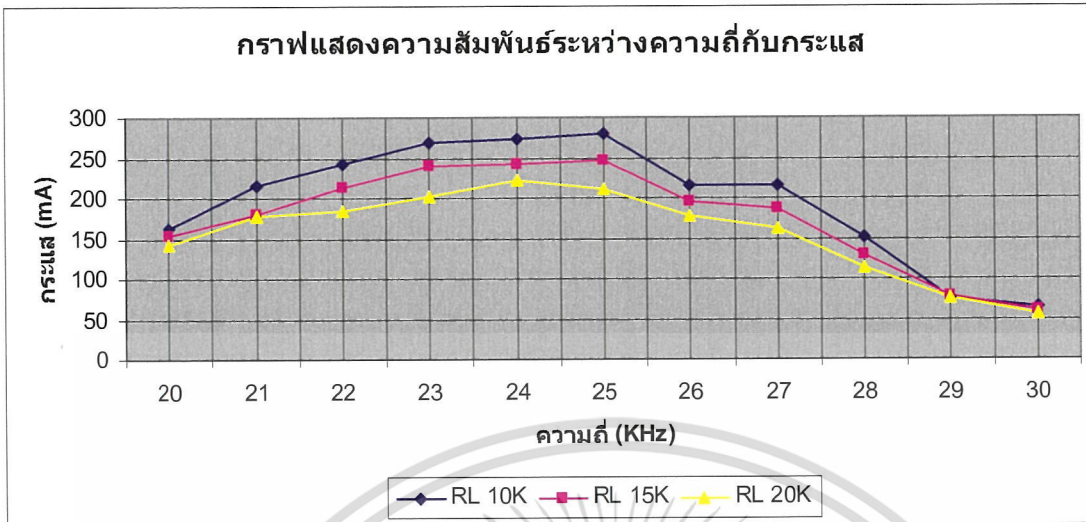
ตาราง 6.6 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิดซิ่ง (ที่ความต้านทานโหลด $20\text{ k}\Omega$)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	2493	124.65	310.75	66.66
21	2606	130.30	339.56	62.77
22	2833	141.65	401.29	63.65
23	2946	147.30	433.94	62.75
24	2946	147.30	433.94	61.41
25	2946	147.30	433.94	65.60
26	2720	136.00	369.92	61.16
27	2040	102.00	208.08	66.03
28	1700	85.00	144.50	73.84
29	1473	73.65	108.48	65.45
30	1190	59.50	70.80	59.00

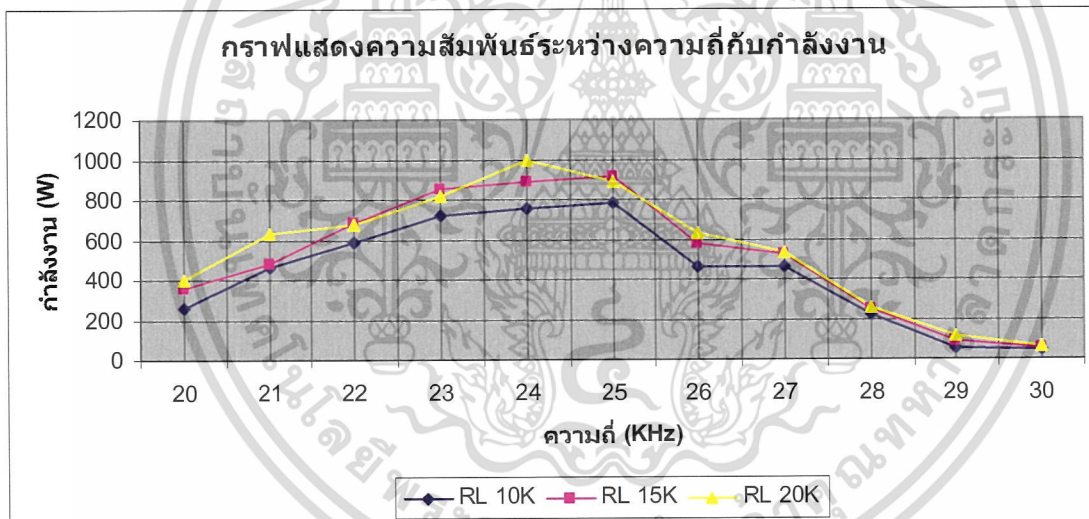


รูปที่ 6.6 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน ชุดที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

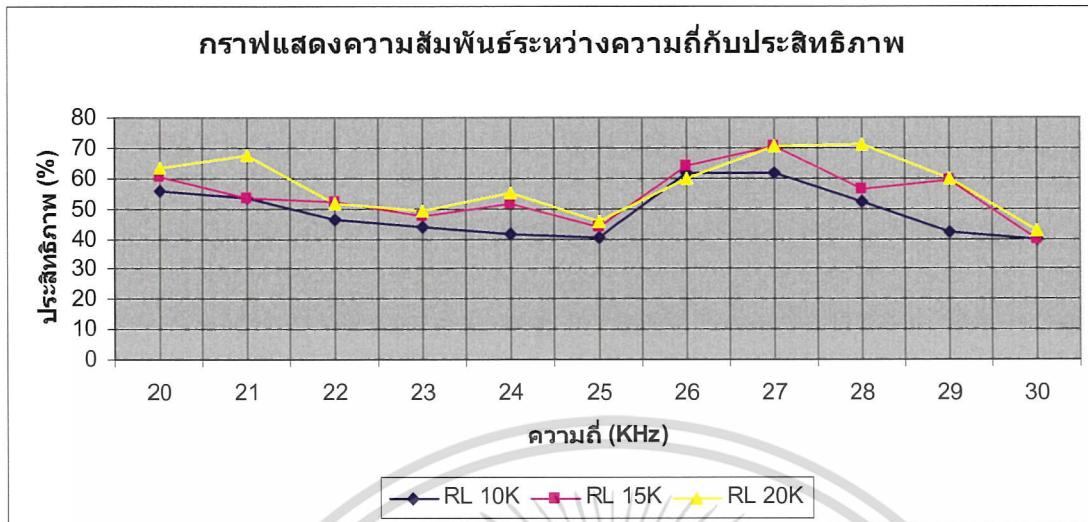


รูปที่ 6.7 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับความถี่กับกระแส ชุดที่ 2



รูปที่ 6.8 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง ชุดที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.9 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพชุดที่ 2

6.5 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิทซ์ (ชุดที่ 1 และ ชุดที่ 2)

1. นำวงจรที่สร้าง มาปรับตั้งความถี่ที่ขา 8 ของ IC TL494 (สัญญาณโคโรฟามอสเฟท) ที่ค่าความถี่ค่าต่างๆ
2. นำโหลดค่าต่างๆ มาต่อเป็นโหลดที่เอาท์พุทของวงจรแรงดันสูง
3. ใช้โพรบมิเตอร์ที่วัดแรงดันสูงต่อคร่อมที่ความต้านทาน โหลด 10 K Ω และอ่านค่าแรงดันที่ได้
4. ทำการเปลี่ยนค่าความถี่โดยปรับที่ค่าความต้านทานปรับค่าได้ เป็นค่าต่างๆ ของสัญญาณโคโรฟที่ได้อ่านค่า
5. ทดลองซ้ำตามข้อ 2 – 4 จนถึงค่าความถี่รีโซแนนซ์
6. บันทึกผลการทดลองลงตารางผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 6.7 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตชิง (ที่ความต้านทานโหลด $10\text{ k}\Omega$)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	1612	161.20	259.85	55.69
21	2150	215.00	462.25	53.10
22	2418	241.80	584.60	46.39
23	2687	268.70	721.99	43.75
24	2741	274.10	751.30	41.77
25	2795	279.50	781.20	40.05
26	2150	215.00	462.25	61.60
27	2150	215.00	462.25	61.60
28	1505	150.50	226.50	51.95
29	752	75.20	56.55	42.22
30	645	64.50	41.60	39.61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

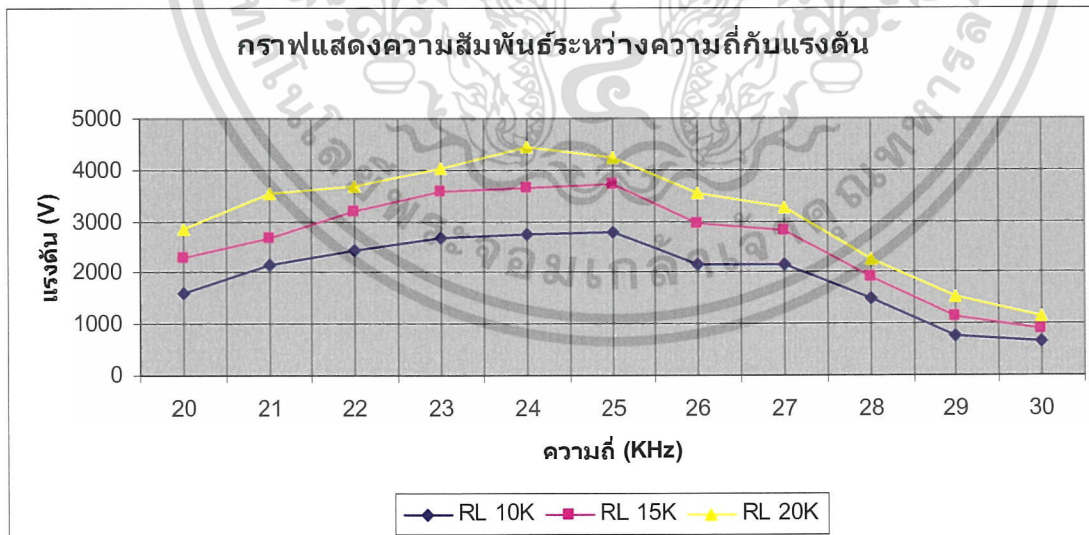
ตาราง 6.8 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตซิ่ง (ที่ความต้านทานโหลด $15\text{ k}\Omega$)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	2304	153.00	353.89	60.51
21	2688	179.00	481.68	53.55
22	3200	213.00	682.66	52.33
23	3584	238.00	856.33	47.61
24	3648	243.00	887.19	51.28
25	3712	247.00	918.59	43.80
26	2940	196.00	576.24	64.00
27	2816	187.00	528.65	70.4
28	1920	128.00	245.76	56.32
29	1152	76.00	88.47	59.33
30	896	59.00	53.52	40.00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

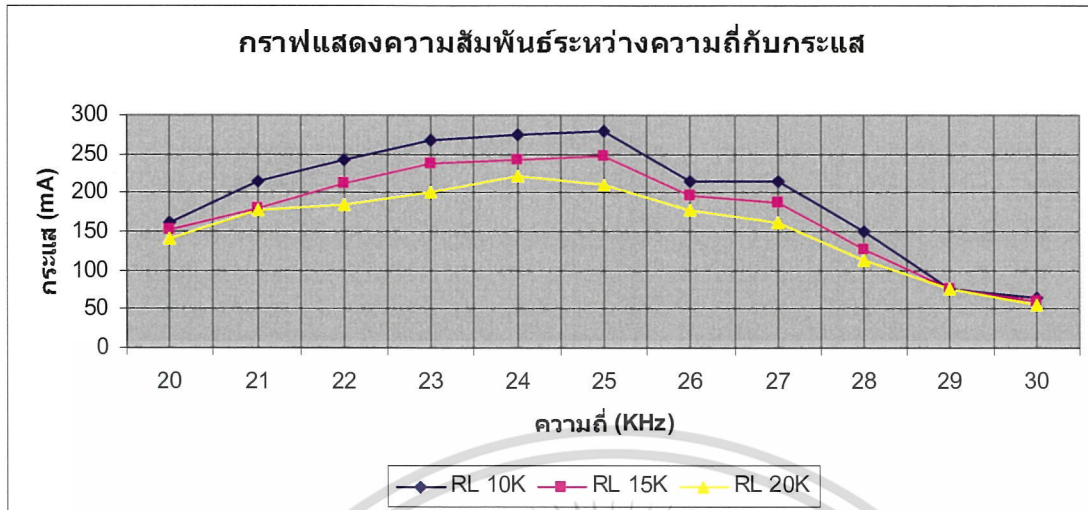
ตาราง 6.9 ผลการทดลองแหล่งจ่ายไฟแรงดันสูงแบบสวิตชิง (ที่ความต้านทาน โหลด 20 k Ω)

ความถี่ (KHz)	แรงดัน (VDC)	กระแส (mA)	กำลัง (W)	ประสิทธิภาพ (%)
20	2833	141.00	401.29	63.65
21	3541	177.00	629.93	67.74
22	3683	184.00	678.22	51.36
23	4037	201.00	814.86	49.33
24	4454	222.00	991.90	55.11
25	4220	211.00	890.42	45.69
26	3541	177.00	626.93	59.71
27	3258	162.00	530.72	70.80
28	2266	113.00	256.73	71.11
29	1525	76.25	116.28	59.87
30	1133	56.00	64.18	42.78

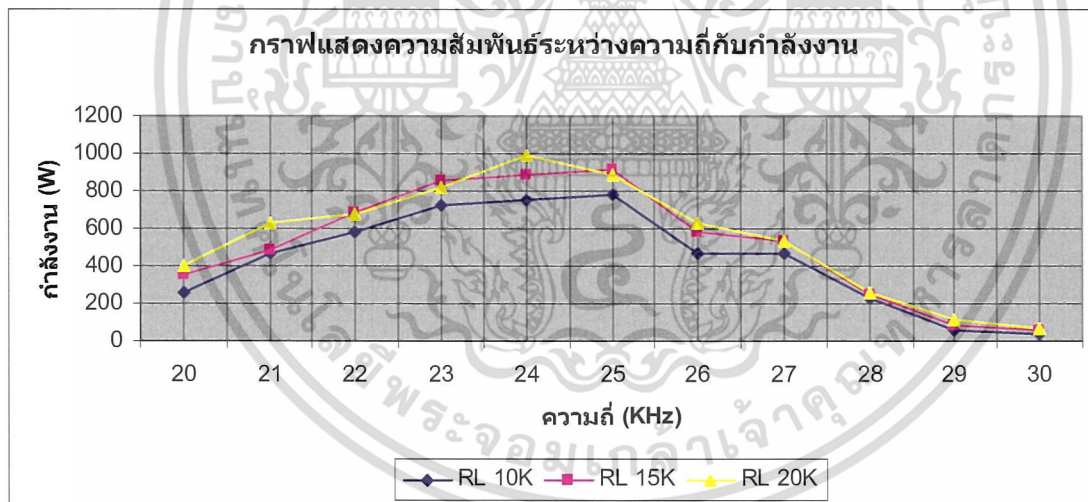


รูปที่ 6.10 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดัน (ชุดที่ 1 และ ชุดที่ 2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

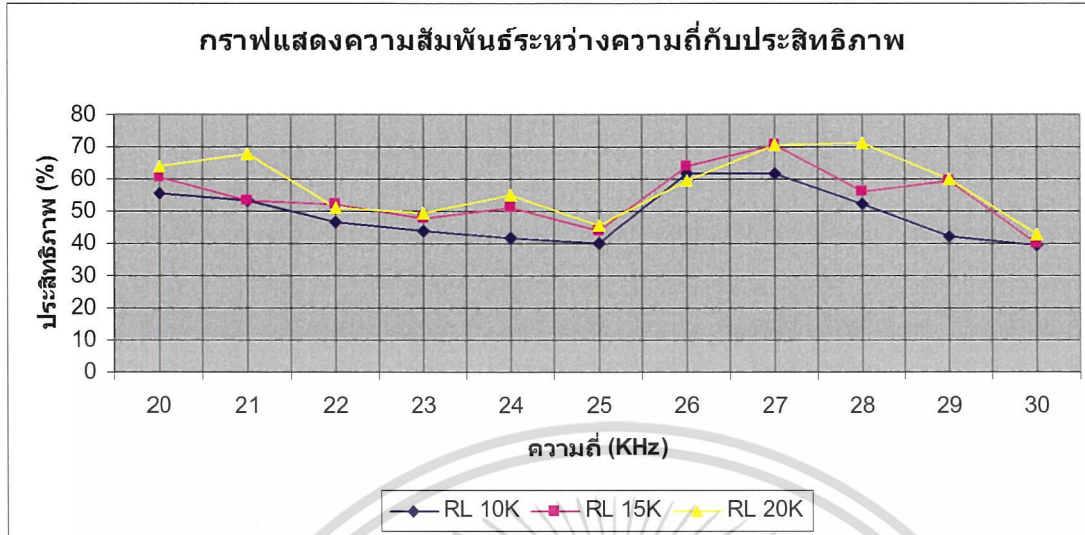


รูปที่ 6.11 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับความถี่กับกระแส (ชุดที่ 1 และ ชุดที่ 2)



รูปที่ 6.12 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับกำลัง (ชุดที่ 1 และ ชุดที่ 2)

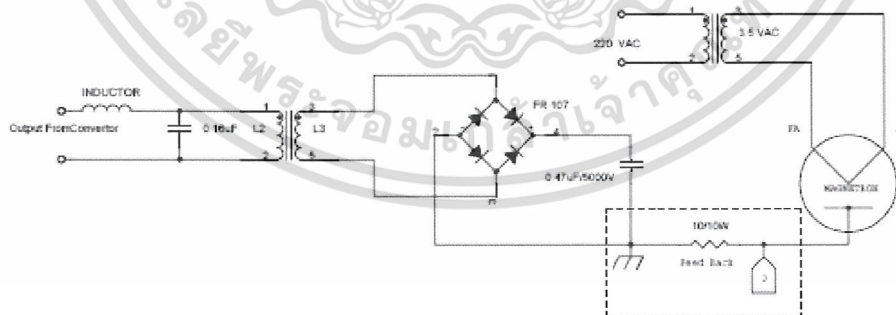
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.13 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับประสิทธิภาพ (จุดที่ 1 และ จุดที่ 2)

6.6 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิตซิ่ง (หลอดแมกนีตรอน)

1. ต่อดวงจรถอดลงตามรูปที่ 5.14
2. ทำการวัดค่าอนุหภูมิเทียบกับเวลา โดยจะทำการสังเกตค่าอนุหภูมิที่เปลี่ยนแปลงไปที่ค่าเวลาต่างๆ
3. ให้ทำการเปลี่ยนน้ำใหม่ทุกครั้งที่วัดอนุหภูมิ
4. นำค่าที่ได้ไปเก็บในตารางพร้อมพล็อตกราฟ

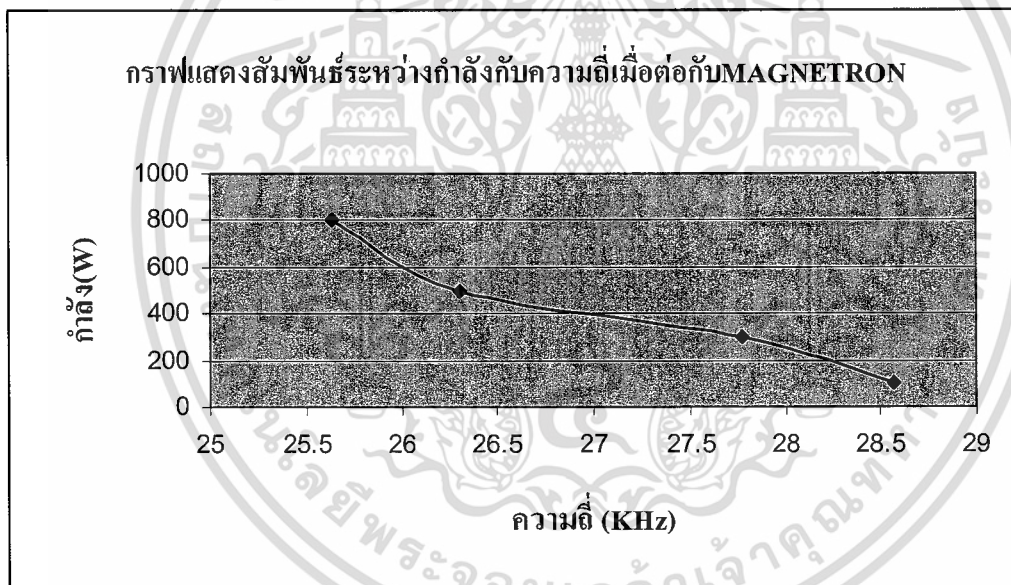


รูปที่ 6.14 วงจรการทดลองโดยใช้หลอดเป็นแมกนีตรอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 6.10 ผลการทดลองเมื่อวัดค่ากำลัง (W) และความถี่ (kHz) เมื่อต่อกับ MAGNETRON

กำลัง(W)	ความถี่(kHz)
100	28.57
300	27.77
500	26.31
800	25.64

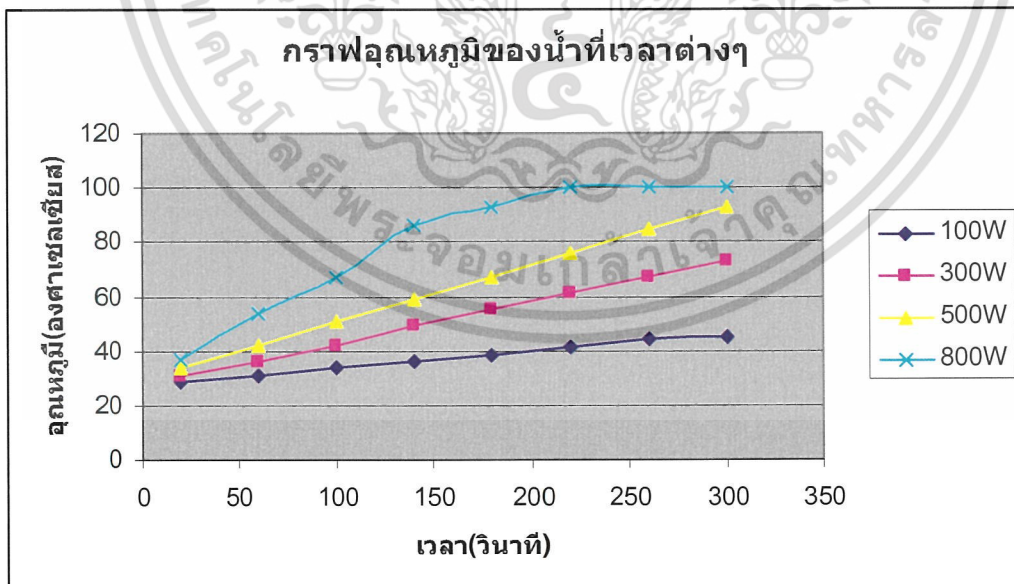


รูปที่ 6.15 กราฟแสดงสัมพันธ์ระหว่างกำลังกับความถี่เมื่อต่อกับMAGNETRON

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

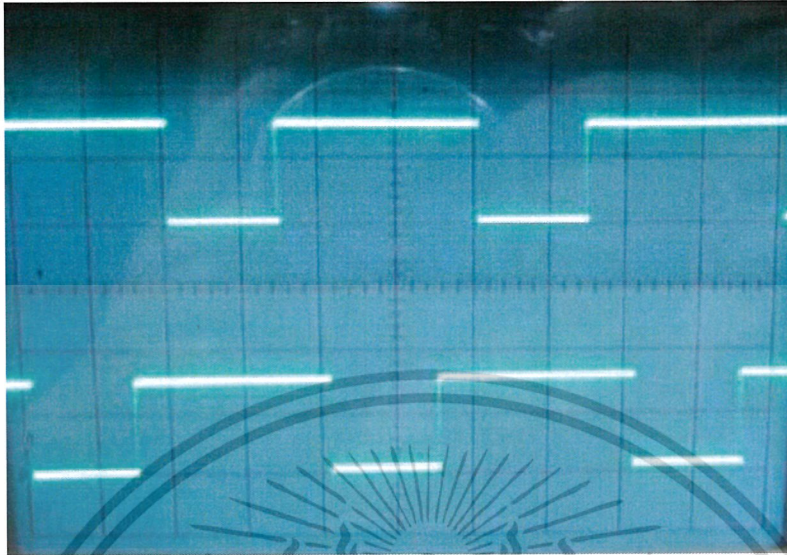
ตาราง 6.11 ผลการทดลองแหล่งจ่ายแรงดันไฟสูงแบบสวิดซิ่ง (หลอดแมกนีตรอน) ที่อุณหภูมิห้อง 27 องศาเซลเซียส ปริมาณน้ำที่ 250 มิลลิลิตร

100W		300W		500W		800W	
เวลา (วินาที)	อุณหภูมิ (°C)	เวลา (วินาที)	อุณหภูมิ (°C)	เวลา (วินาที)	อุณหภูมิ (°C)	เวลา (วินาที)	อุณหภูมิ (°C)
20	29	20	31	20	34	20	37
60	31	60	36	60	42	60	54
100	34	100	42	100	51	100	67
140	36	140	49	140	59	140	86
180	38	180	55	180	67	180	93
220	41	220	61	220	76	220	100
260	44	260	67	260	85	260	100
300	45	300	73	300	93	300	100



รูปที่ 6.16 กราฟแสดงสัมพันธัอุณหภูมิของน้ำที่เวลาต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



VOLT/DIV = 10 V, TIME/DIV = 10 μ S

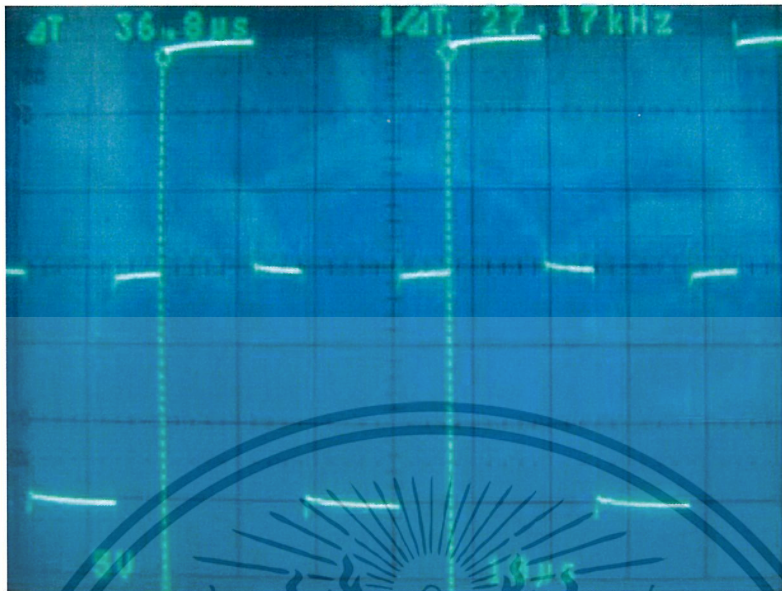
รูปที่ 6.17 สัญญาณที่ออกจาก ขา 8 และขา 11 ของ IC TL494



VOLT/DIV = 5 V, TIME/DIV = 10 μ S

รูปที่ 6.18 สัญญาณที่ เอาท์พุท ที่ออกจาก CONTROL PULSE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



VOLT/DIV = 5 V, TIME/DIV = 10 μ S

รูปที่ 6.19 สัญญาณที่ขา GATE และขา SOURCE ของ POWER MOSFET (IRFP 460)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปผลการทดลอง

7.1 สรุปผลการทดลอง

การทำงานที่ภาคต่างๆ ได้ให้ผลเป็นไปตามทฤษฎีการทำงานของโครงงานชุดนี้ โดยสามารถอธิบายการทดลองต่างๆ ดังนี้ ที่ภาค Generate & Control frequency ซึ่งใช้ IC TL494 เป็นหัวใจหลักในการผลิตความถี่ในช่วง 18 KHz – 70 KHz การกำหนดความถี่ทำได้โดยการกำหนดค่า RT โดยให้ CT คงที่ ค่า RT ที่ปรับเปลี่ยนไปมานี้จะเป็น Active Resistor โดยประกอบขึ้นมาจากรวมของ Op-Amp และเปลี่ยนค่า ความต้านทาน ตามแรงดันที่ขา Inverting และ Non-Inverting มีข้อดีคือมีเสถียรภาพของวงจรดีกว่า Passive Resistor

ในส่วนของ Active Resistor จะมีด้วยกันทั้งหมด 3 ชุด 2 ชุดแรกเป็นตัวกำหนดย่านความถี่ที่ต้องการใช้งาน ส่วนอีกชุดหนึ่งจะเป็นตัวรับ Feedback Control การทำงานของวงจรไม่ให้เกินค่ากำลัง output ที่กำหนด

สัญญาณ Pulse ที่ได้จากภาคนี้จะถูกขับให้แรงขึ้นที่ภาค Drive แล้วทำการ coupling ผ่าน Transformer เพื่อขับ Power Mosfet สัญญาณที่ได้จากภาคนี้จะมีค่าถึง 300 V. และจะส่งไปยังชุด Resonance เพื่อทำการส่ง coupling ไปยัง output ต่อไป

โครงงานนี้จะได้แรงดันสูงสุด 4 KV และกระแสสูงสุด 200 mA (Power = 800 W.) จะนำไปจ่ายให้กับหลอดแมกนีตรอน ซึ่งหลอดแมกนีตรอนนี้ได้ต่อกับท่อนำสัญญาณซึ่งแบ่งเป็น 3 ส่วนดังที่กล่าวในบทข้างต้นและท่อนำสัญญาณนี้จะต่อกับ โหลดซึ่งเป็นตู้ไมโครเวฟที่ได้ทำขึ้นมาจากตู้ไมโครเวฟที่ผ่านการใช้งานมาแล้ว และทำการวัดอุณหภูมิเทียบกับเวลา ซึ่งผลการทดลองที่ออกมา นั้นเป็นที่น่าพอใจอย่างยิ่ง แต่ถึงอย่างไรก็ตามก็ยังมีปัญหาซึ่งจะกล่าวดังต่อไปนี้เพื่อเป็นแนวทางแก้ไขแก่ผู้ที่ต้องการจะพัฒนาโครงงานนี้ต่อไป

7.2 ปัญหาที่เกิดขึ้นจากการทดลองและแนวทางการแก้ไข

1. หม้อแปลงรีโซแนนซ์ร้อนเนื่องจากใช้ลวดเส้นเดียวในการพัน
แนวทางการแก้ไข เปลี่ยนจากการใช้ลวดเส้นเดียวมาเป็นการตีเกลียว 4 เส้นแล้วพันจำนวนรอบเท่าเดิม
2. Power ไม่ได้ตามสเปคที่ตั้งไว้
แนวทางการแก้ไข เพิ่มจำนวนรอบที่ขดsecondaryของหม้อแปลงOutputให้มีจำนวนรอบมากขึ้น
3. เมื่อนำไมโครคอนโทรลเลอร์ไปควบคุมความถี่จะพบว่าสัญญาณที่ออกมาจะมีการแกว่ง
เนื่องจากแรงดันที่ได้จากบอร์ดไมโครไม่ใช่แรงดัน DC
แนวทางการแก้ไข ต้องใช้ วงจร D/A มาแปลงสัญญาณจากสัญญาณ Digital ไปเป็นสัญญาณ Analog

บรรณานุกรม

1. นรินทร์ เนาวประทีป “ออปแอมป์ 741” สำนักพิมพ์ฟิสิกส์เซ็นเตอร์, กรุงเทพ หน้า 42– 46
2. วิโรจน์ อัสวรังสี “การออปแอมป์ และลิเนียร์ไอซี” ซีเอ็ดยูเคชั่น, กรุงเทพ, หน้า 333 – 341
3. สุวัฒน์ คั่น “เทคนิคและการออกแบบสวิตซ์เพาเวอร์ซัพพลาย” ซีเอ็ดยูเคชั่น, กรุงเทพ, 2537

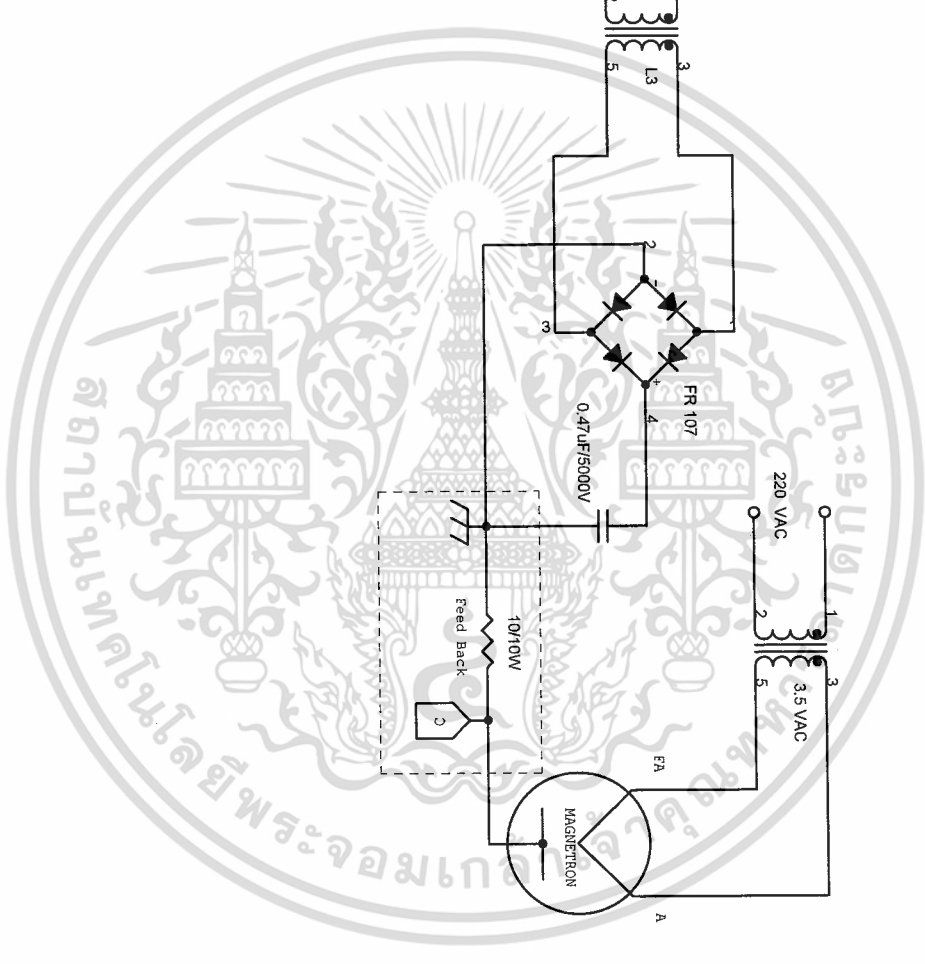
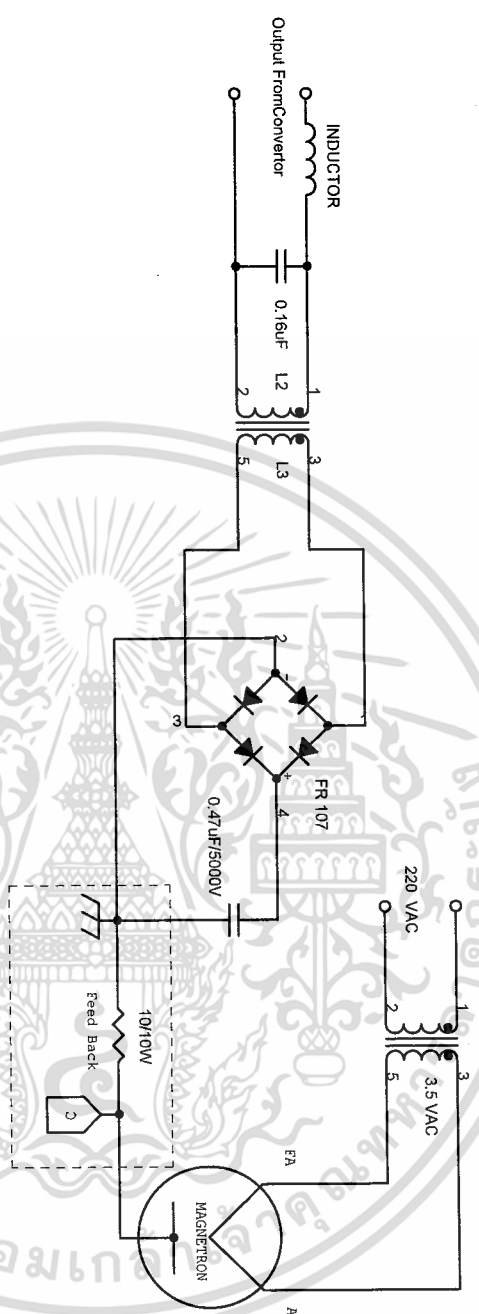


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

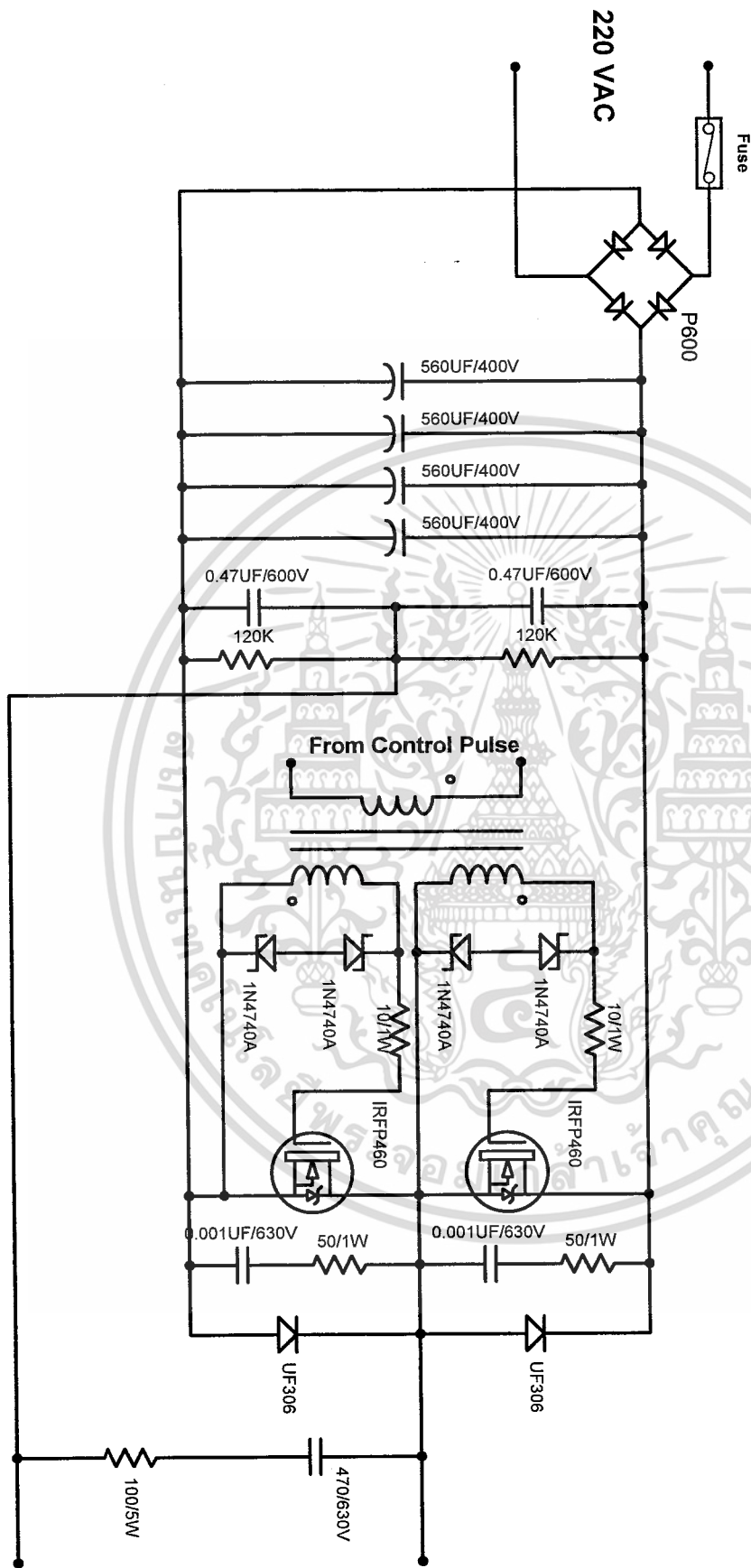
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	
POWER ELECTRONICS	
Size	Document Number
A4	<Doc>
Date:	Rev
Friday, March 13, 2009	1
Sheet	of
1	1

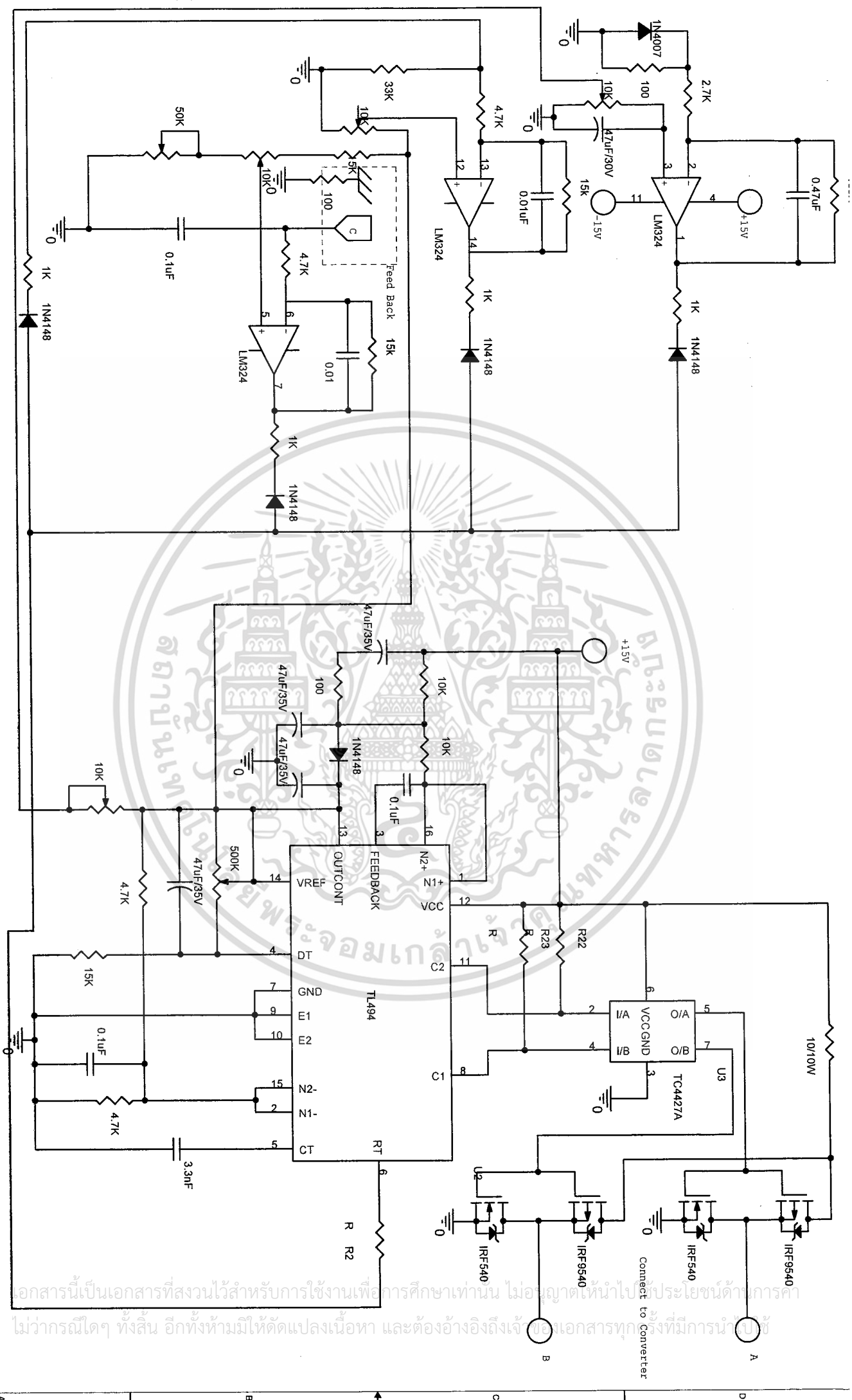
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม้ว่าลิขสิทธิ์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรภาค CONVERTER



Output Resonance

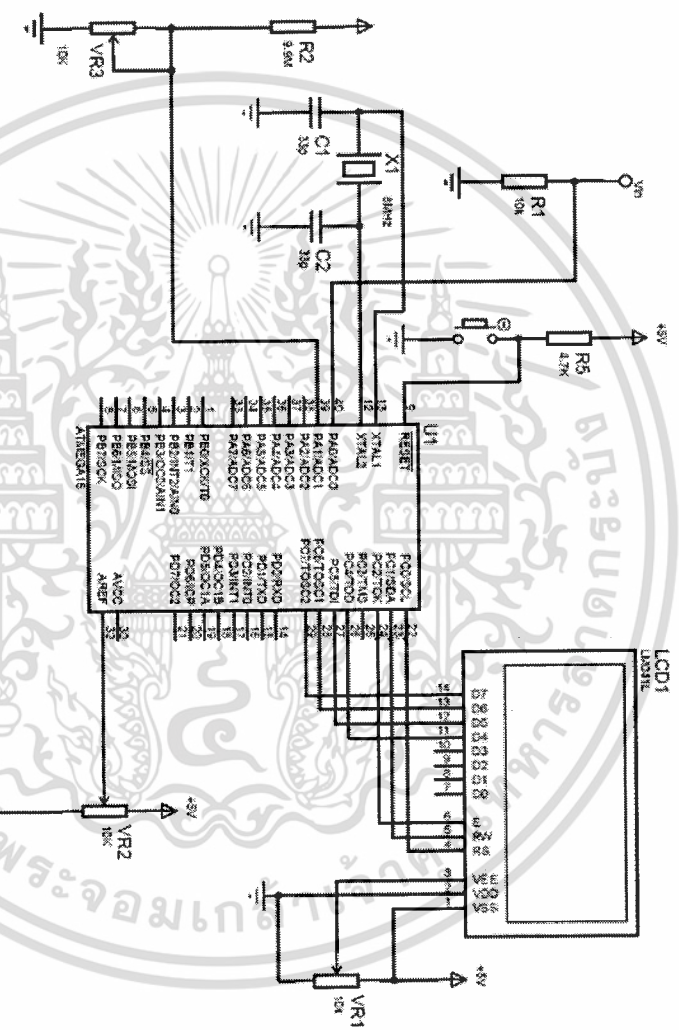
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำออกไปใช้

Title	<Title>
Government Number	
Rev	

วงจรมicroคอนโทรลเลอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19A, 100V, 0.200 Ohm, P-Channel Power MOSFETs

These are P-Channel enhancement mode silicon gate power field effect transistors. They are advanced power MOSFETs designed, tested, and guaranteed to withstand a specified level of energy in the breakdown avalanche mode of operation. All of these power MOSFETs are designed for applications such as switching regulators, switching convertors, motor drivers, relay drivers, and drivers for high power bipolar switching transistors requiring high speed and low gate drive power. They can be operated directly from integrated circuits.

Formerly Developmental Type TA17521.

Ordering Information

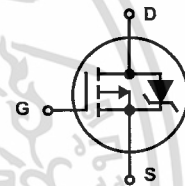
PART NUMBER	PACKAGE	BRAND
IRF9540	TO-220AB	IRF9540
RF1S9540SM	TO-263AB	RF1S9540

NOTE: When ordering, use the entire part number. Add the suffix 9A to obtain the TO-263AB variant in the tape and reel, i.e., RF1S9540SM9A.

Features

- 19A, 100V
- $r_{DS(ON)} = 0.200\Omega$
- Single Pulse Avalanche Energy Rated
- SOA is Power Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance
- Related Literature
 - TB334 "Guidelines for Soldering Surface Mount Components to PC Boards"

Symbol



Packaging



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น 4-15 ห้ามมิให้คัดลอก

CAUTION: These devices are sensitive to electrostatic discharge; follow proper ESD Handling Procedures. <http://www.intersil.com> or 407-727-9207 | Copyright © Intersil Corporation 1999

IRF9540, RF1S9540SM

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

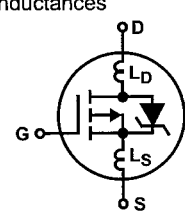
	IRF9540, RF1S9540SM	UNITS
Drain to Source Voltage (Note 1)	-100	V
Drain to Gate Voltage ($R_{GS} = 20\text{k}\Omega$) (Note 1)	-100	V
Continuous Drain Current	-19	A
$T_C = 100^\circ\text{C}$	-12	A
Pulsed Drain Current (Note 3)	-76	A
Gate to Source Voltage	± 20	V
Maximum Power Dissipation (Figure 1)	150	W
Linear Derating Factor (Figure 1)	1	$\text{W}/^\circ\text{C}$
Single Pulse Avalanche Energy Rating (Note 4)	960	mJ
Operating and Storage Temperature	-55 to 175	$^\circ\text{C}$
Maximum Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s	300	$^\circ\text{C}$
Package Body for 10s, See Techbrief 334	260	$^\circ\text{C}$

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:
1. $T_J = 25^\circ\text{C}$ to 150°C .

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Drain to Source Breakdown Voltage	BV_{DSS}	$I_D = -250\mu\text{A}$, $V_{GS} = 0\text{V}$ (Figure 10)	-100	-	-	V
Gate to Threshold Voltage	$V_{GS(TH)}$	$V_{GS} = V_{DS}$, $I_D = -250\mu\text{A}$	-2	-	-4	V
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = \text{Rated } BV_{DSS}$, $V_{GS} = 0\text{V}$	-	-	-25	μA
		$V_{DS} = 0.8 \times \text{Rated } BV_{DSS}$, $V_{GS} = 0\text{V}$, $T_C = 125^\circ\text{C}$	-	-	-250	μA
On-State Drain Current (Note 2)	$I_{D(ON)}$	$V_{DS} > I_{D(ON)} \times r_{DS(ON) \text{ MAX}}$, $V_{GS} = -10\text{V}$	-19	-	-	A
Gate to Source Leakage Current	I_{GSS}	$V_{GS} = \pm 20\text{V}$	-	-	± 100	nA
Drain to Source On Resistance (Note 2)	$r_{DS(ON)}$	$I_D = -10\text{A}$, $V_{GS} = -10\text{V}$ (Figures 8, 9)	-	0.150	0.200	Ω
Forward Transconductance (Note 2)	g_{fs}	$V_{DS} > I_{D(ON)} \times r_{DS(ON) \text{ MAX}}$, $I_D = -6\text{A}$ (Figure 12)	5	7	-	S
Turn-On Delay Time	$t_{d(ON)}$	$V_{DD} = -50\text{V}$, $I_D = 19\text{A}$, $R_G = 9.1\Omega$, $R_L = 2.3\Omega$, $V_{GS} = -10\text{V}$, (Figures 17, 18)	-	16	20	ns
Rise Time	t_r	MOSFET Switching Times are Essentially Independent of Operating Temperature	-	65	100	ns
Turn-Off Delay Time	$t_{d(OFF)}$		-	47	70	ns
Fall Time	t_f		-	28	70	ns
Total Gate Charge (Gate to Source + Gate to Drain)	$Q_{g(TOT)}$	$V_{GS} = -10\text{V}$, $I_D = -19\text{A}$, $V_{DS} = 0.8 \times \text{Rated } BV_{DSS}$, $I_{g(REF)} = -1.5\text{mA}$ (Figures 14, 19, 20)	-	70	90	nC
Gate to Source Charge	Q_{gs}	Gate Charge is Essentially Independent of Operating Temperature	-	14	-	nC
Gate to Drain "Miller" Charge	Q_{gd}		-	56	-	nC
Input Capacitance	C_{ISS}	$V_{DS} = -25\text{V}$, $V_{GS} = 0\text{V}$, $f = 1\text{MHz}$	-	1100	-	pF
Output Capacitance	C_{OSS}	(Figure 11)	-	550	-	pF
Reverse Transfer Capacitance	C_{RSS}		-	250	-	pF
Internal Drain Inductance	L_D	Measured From the Contact Screw on Tab to the Center of Die	-	3.5	-	nH
		Measured From the Drain Lead, 6mm (0.25in) from Package to the Center of Die	-	4.5	-	nH
Internal Source Inductance	L_S	Measured From the Source Lead, 6mm (0.25in) From Package to Source Bonding Pad	-	7.5	-	nH
Thermal Resistance Junction to Case	$R_{\theta JC}$		-	-	1	$^\circ\text{C}/\text{W}$
Thermal Resistance Junction to Ambient	$R_{\theta JA}$	Typical Socket Mount	-	-	62.5	$^\circ\text{C}/\text{W}$



IRF9540, RF1S9540SM

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Continuous Source to Drain Current	I_{SD}	Modified MOSFET Symbol Showing the Integral Re- verse P-N Junction Diode	-	-	-19	A
Pulse Source to Drain Current (Note 3)	I_{SDM}		-	-	-76	A
Source to Drain Diode Voltage (Note 2)	V_{SD}	$T_C = 25^\circ\text{C}$, $I_{SD} = -19\text{A}$, $V_{GS} = 0\text{V}$ (Figure 13)	-	-	-1.5	V
Reverse Recovery Time	t_{rr}	$T_J = 150^\circ\text{C}$, $I_{SD} = 19\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	170	-	ns
Reverse Recovery Charge	Q_{RR}	$T_J = 150^\circ\text{C}$, $I_{SD} = 19\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	0.8	-	μC

NOTES:

- Pulse test: pulse width $\leq 300\mu\text{s}$, duty cycle $\leq 2\%$.
- Repetitive rating: pulse width limited by maximum junction temperature. See Transient Thermal Impedance curve (Figure 3).
- $V_{DD} = 25\text{V}$, starting $T_J = 25^\circ\text{C}$, $L = 4\text{mH}$, $R_G = 25\Omega$, peak $I_{AS} = 19\text{A}$. (Figures 15, 16).

Typical Performance Curves Unless Otherwise Specified

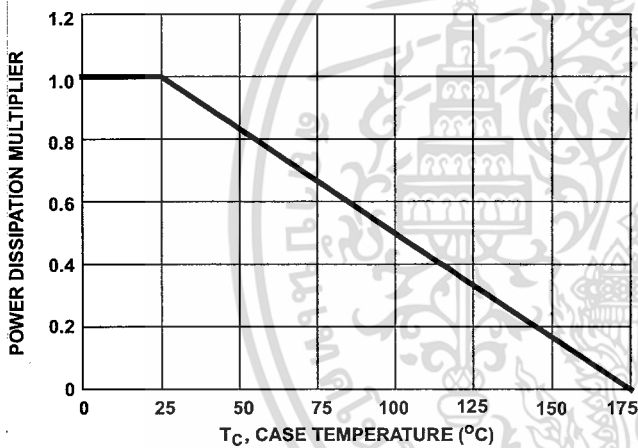


FIGURE 1. NORMALIZED POWER DISSIPATION vs CASE TEMPERATURE

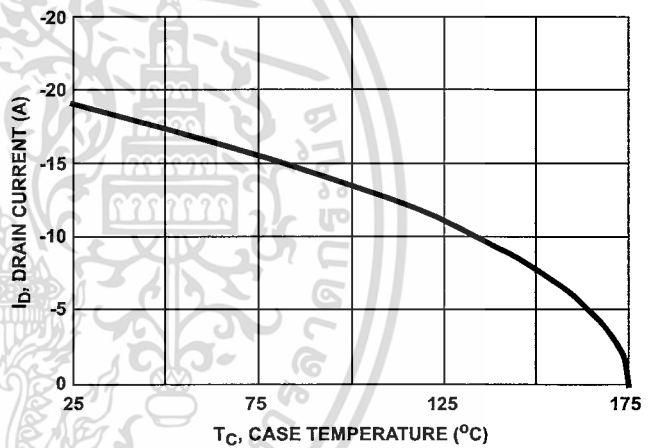


FIGURE 2. MAXIMUM CONTINUOUS DRAIN CURRENT vs CASE TEMPERATURE

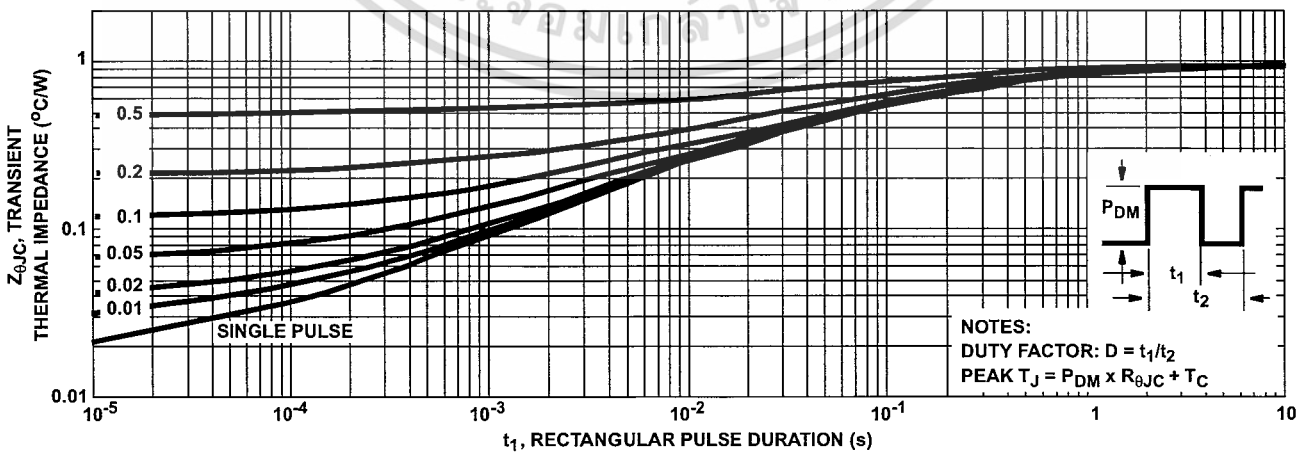


FIGURE 3. NORMALIZED MAXIMUM TRANSIENT THERMAL IMPEDANCE

Typical Performance Curves Unless Otherwise Specified (Continued)

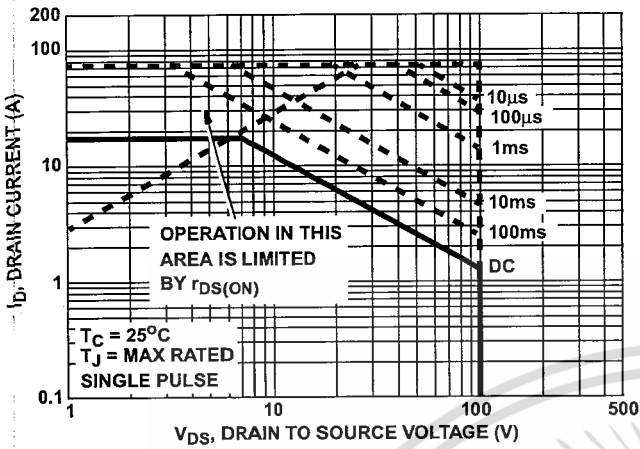


FIGURE 4. FORWARD BIAS SAFE OPERATING AREA

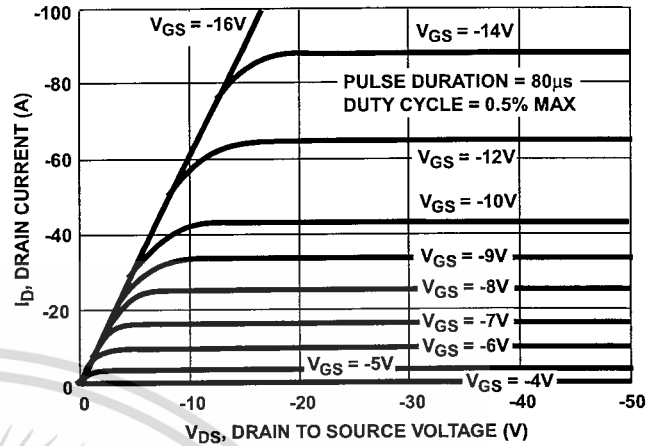


FIGURE 5. OUTPUT CHARACTERISTICS

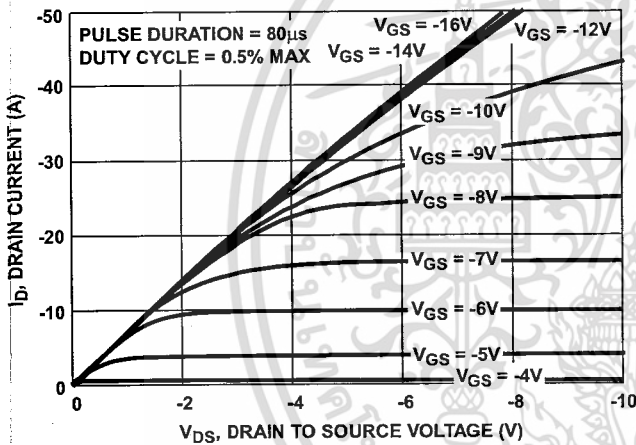


FIGURE 6. SATURATION CHARACTERISTICS

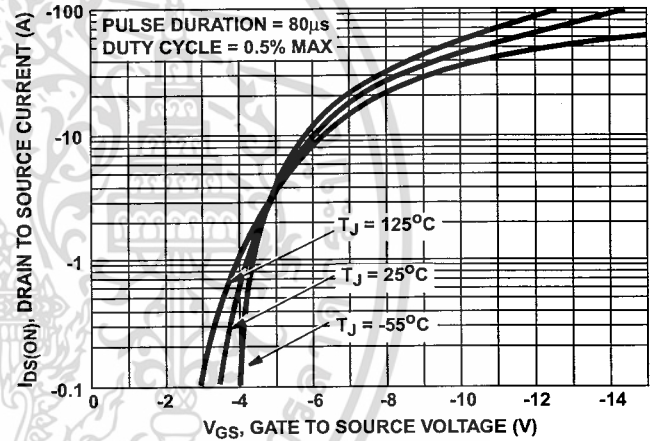
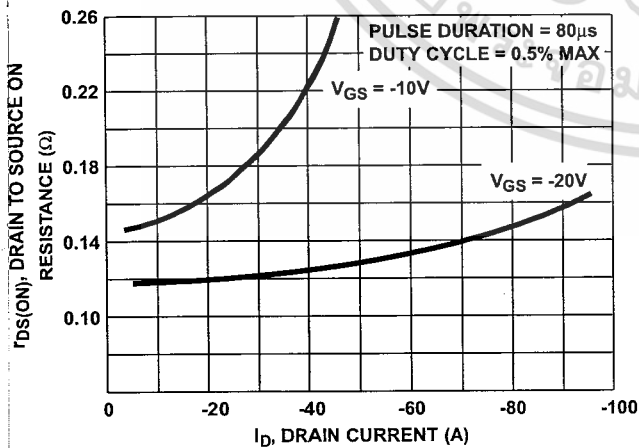


FIGURE 7. TRANSFER CHARACTERISTICS



NOTE: Heating effect of 2µs pulse is minimal.

FIGURE 8. DRAIN TO SOURCE ON RESISTANCE vs GATE VOLTAGE AND DRAIN CURRENT

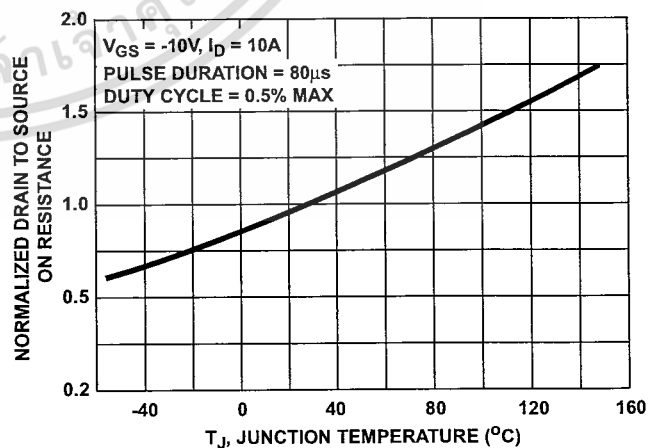


FIGURE 9. NORMALIZED DRAIN TO SOURCE ON RESISTANCE vs JUNCTION TEMPERATURE

Typical Performance Curves Unless Otherwise Specified (Continued)

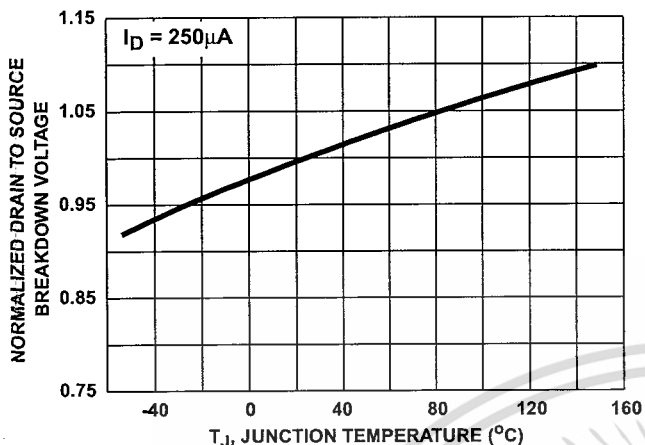


FIGURE 10. NORMALIZED DRAIN TO SOURCE BREAKDOWN VOLTAGE vs JUNCTION TEMPERATURE

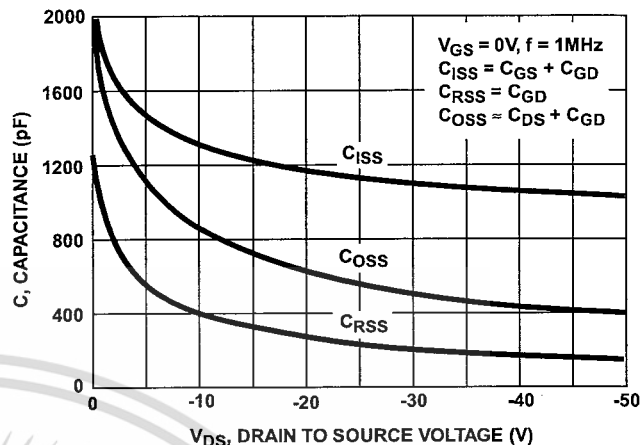


FIGURE 11. CAPACITANCE vs DRAIN TO SOURCE VOLTAGE

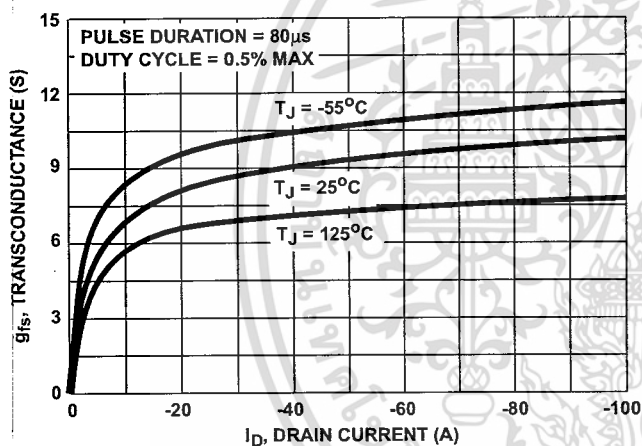


FIGURE 12. TRANSCONDUCTANCE vs DRAIN CURRENT

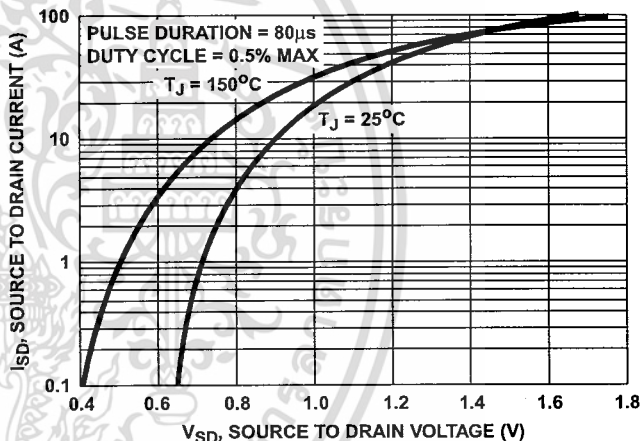


FIGURE 13. SOURCE TO DRAIN DIODE VOLTAGE

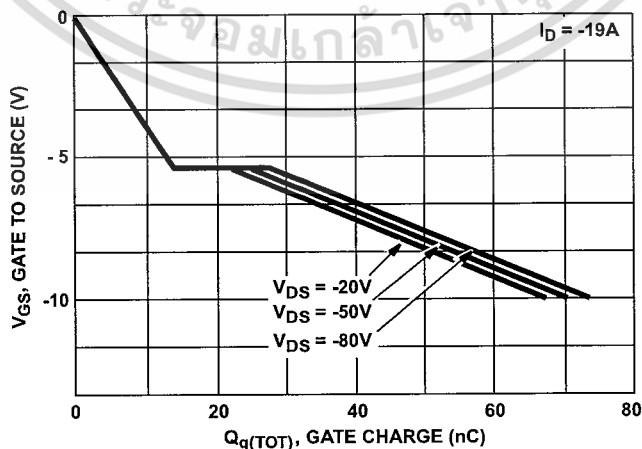


FIGURE 14. GATE TO SOURCE VOLTAGE vs GATE CHARGE

Test Circuits and Waveforms

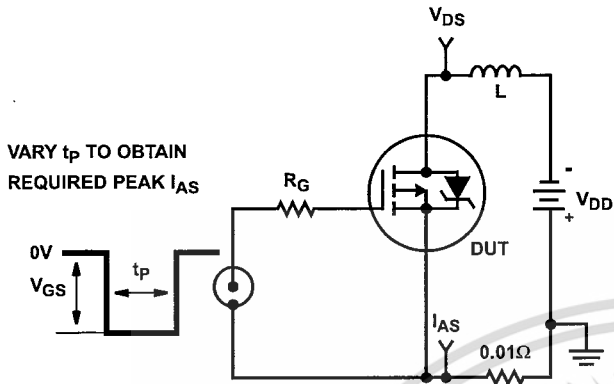


FIGURE 15. UNCLAMPED ENERGY TEST CIRCUIT

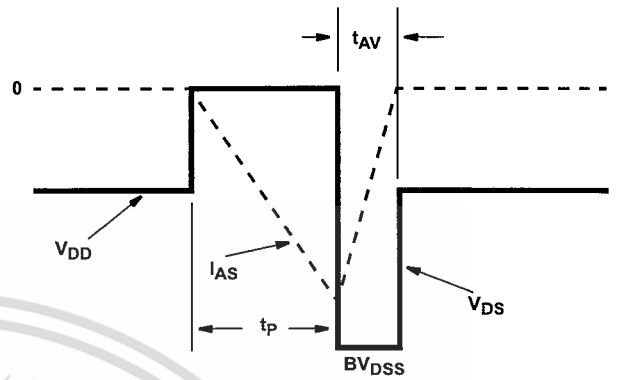


FIGURE 16. UNCLAMPED ENERGY WAVEFORMS

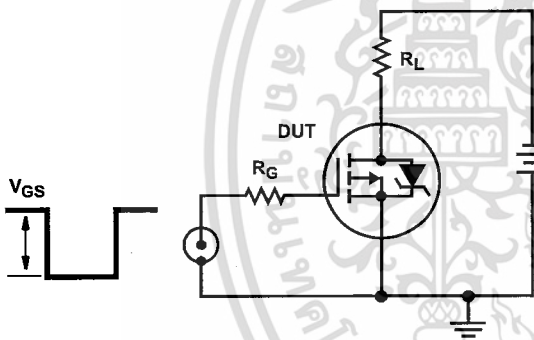


FIGURE 17. SWITCHING TIME TEST CIRCUIT

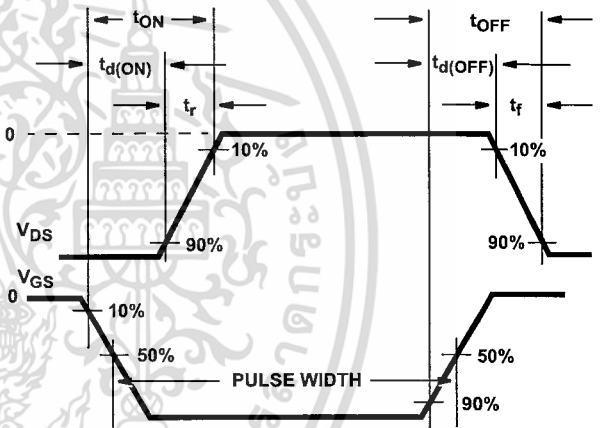


FIGURE 18. RESISTIVE SWITCHING WAVEFORMS

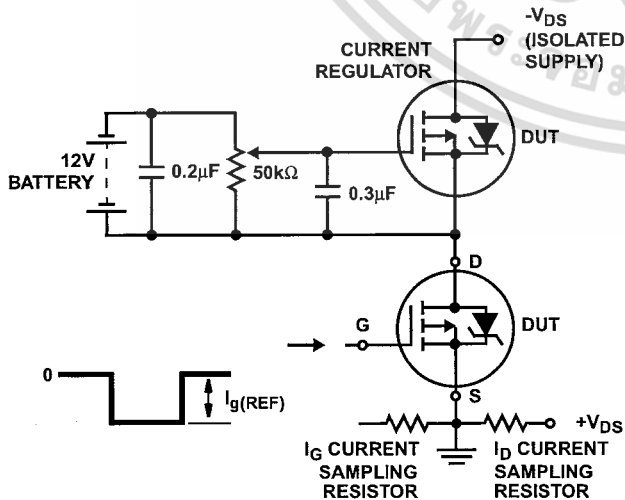


FIGURE 19. GATE CHARGE TEST CIRCUIT

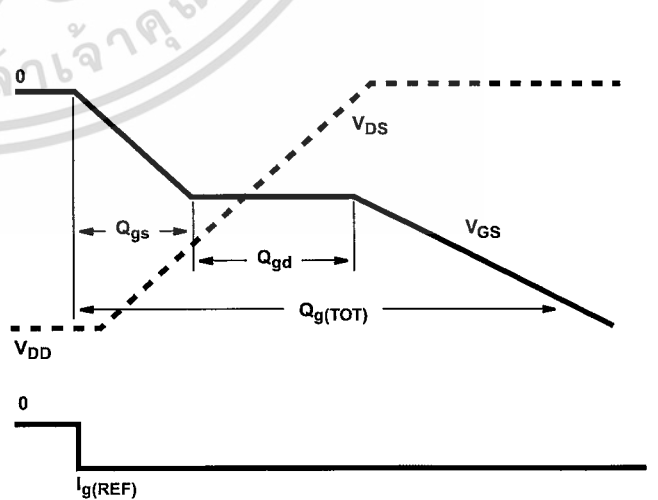


FIGURE 20. GATE CHARGE WAVEFORMS



All Intersil semiconductor products are manufactured, assembled and tested under **ISO9000** quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site <http://www.intersil.com>

Sales Office Headquarters

NORTH AMERICA

Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (407) 724-7000
FAX: (407) 724-7240

EUROPE

Intersil SA
Mercure Center
100, Rue de la Fusee
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA

Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น 4-21 | **intersil** | ปลูกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRF540N

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
OFF STATE SPECIFICATIONS						
Drain to Source Breakdown Voltage	BV_{DSS}	$I_D = 250\mu\text{A}$, $V_{GS} = 0\text{V}$ (Figure 11)	100	-	-	V
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = 95\text{V}$, $V_{GS} = 0\text{V}$	-	-	1	μA
		$V_{DS} = 90\text{V}$, $V_{GS} = 0\text{V}$, $T_C = 150^\circ\text{C}$	-	-	250	μA
Gate to Source Leakage Current	I_{GSS}	$V_{GS} = \pm 20\text{V}$	-	-	± 100	nA

ON STATE SPECIFICATIONS						
Gate to Source Threshold Voltage	$V_{GS(TH)}$	$V_{GS} = V_{DS}$, $I_D = 250\mu\text{A}$ (Figure 10)	2	-	4	V
Drain to Source On Resistance	$r_{DS(ON)}$	$I_D = 33\text{A}$, $V_{GS} = 10\text{V}$ (Figure 9)	-	0.033	0.040	Ω

THERMAL SPECIFICATIONS						
Thermal Resistance Junction to Case	$R_{\theta JC}$	TO-220	-	-	1.25	$^\circ\text{C/W}$
Thermal Resistance Junction to Ambient	$R_{\theta JA}$		-	-	62	$^\circ\text{C/W}$

SWITCHING SPECIFICATIONS ($V_{GS} = 10\text{V}$)						
Turn-On Time	t_{ON}	$V_{DD} = 50\text{V}$, $I_D = 33\text{A}$ $V_{GS} = 10\text{V}$, $R_{GS} = 9.1\Omega$ (Figures 18, 19)	-	-	100	ns
Turn-On Delay Time	$t_{d(ON)}$		-	9.5	-	ns
Rise Time	t_r		-	57	-	ns
Turn-Off Delay Time	$t_{d(OFF)}$		-	40	-	ns
Fall Time	t_f		-	55	-	ns
Turn-Off Time	t_{OFF}		-	-	145	ns

GATE CHARGE SPECIFICATIONS							
Total Gate Charge	$Q_g(TOT)$	$V_{GS} = 0\text{V}$ to 20V	$V_{DD} = 50\text{V}$, $I_D = 33\text{A}$, $I_{g(REF)} = 1.0\text{mA}$ (Figures 13, 16, 17)	-	66	79	nC
Gate Charge at 10V	$Q_g(10)$	$V_{GS} = 0\text{V}$ to 10V		-	35	42	nC
Threshold Gate Charge	$Q_g(TH)$	$V_{GS} = 0\text{V}$ to 2V		-	2.4	2.9	nC
Gate to Source Gate Charge	Q_{gs}			-	5.4	-	nC
Gate to Drain "Miller" Charge	Q_{gd}			-	13	-	nC

CAPACITANCE SPECIFICATIONS						
Input Capacitance	C_{ISS}	$V_{DS} = 25\text{V}$, $V_{GS} = 0\text{V}$, $f = 1\text{MHz}$ (Figure 12)	-	1220	-	pF
Output Capacitance	C_{OSS}		-	295	-	pF
Reverse Transfer Capacitance	C_{RSS}		-	100	-	pF

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Source to Drain Diode Voltage	V_{SD}	$I_{SD} = 33\text{A}$	-	-	1.25	V
		$I_{SD} = 17\text{A}$	-	-	1.00	V
Reverse Recovery Time	t_{rr}	$I_{SD} = 33\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	112	ns
Reverse Recovered Charge	Q_{RR}	$I_{SD} = 33\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	400	nC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น | **intersil** | ปรึกษา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves

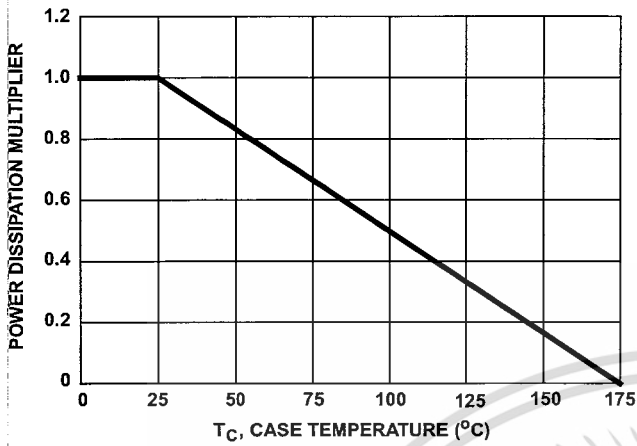


FIGURE 1. NORMALIZED POWER DISSIPATION vs CASE TEMPERATURE

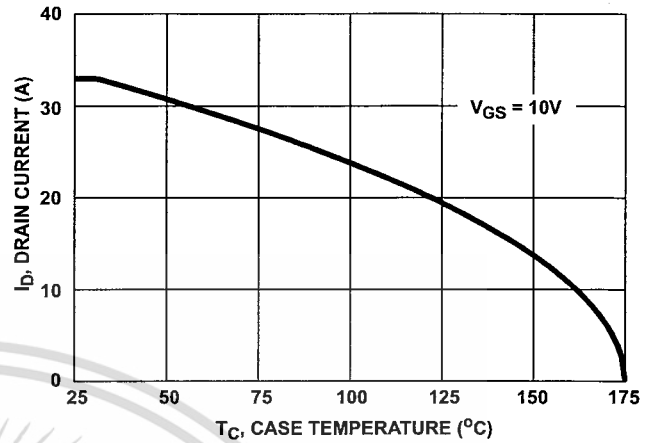


FIGURE 2. MAXIMUM CONTINUOUS DRAIN CURRENT vs CASE TEMPERATURE

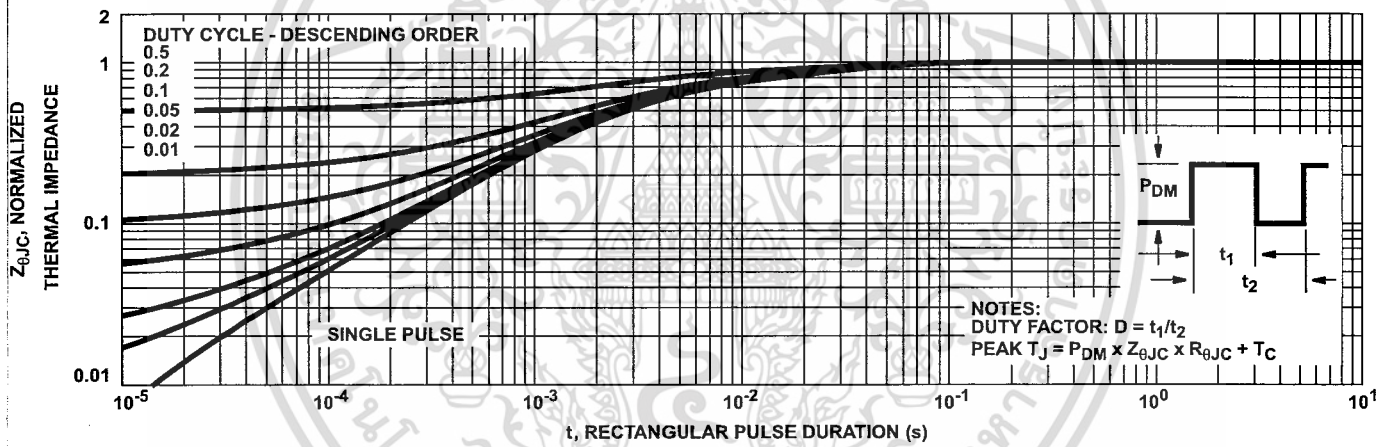


FIGURE 3. NORMALIZED MAXIMUM TRANSIENT THERMAL IMPEDANCE

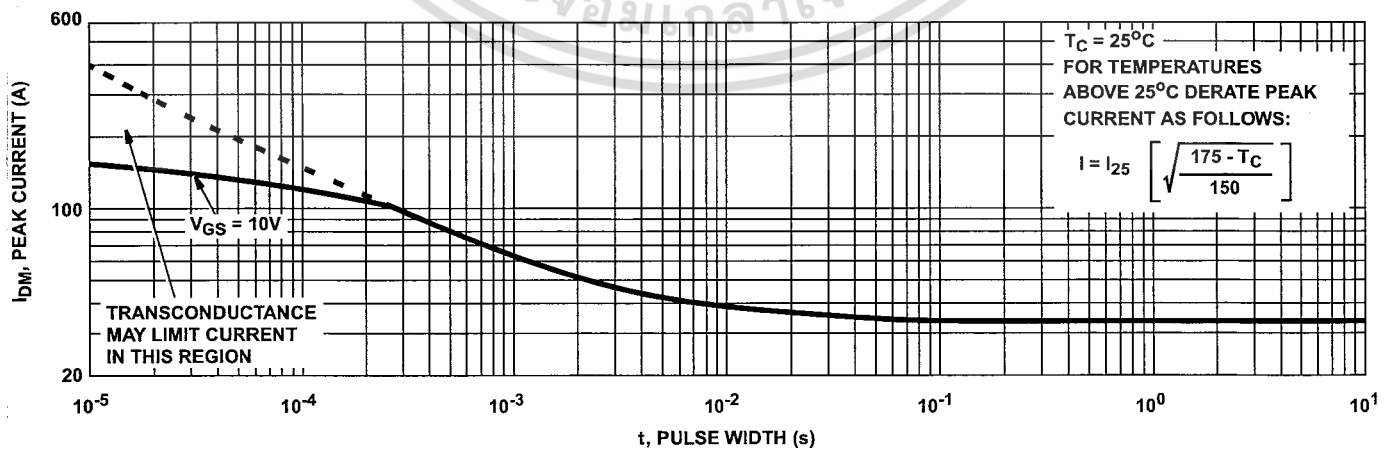


FIGURE 4. PEAK CURRENT CAPABILITY

Typical Performance Curves (Continued)

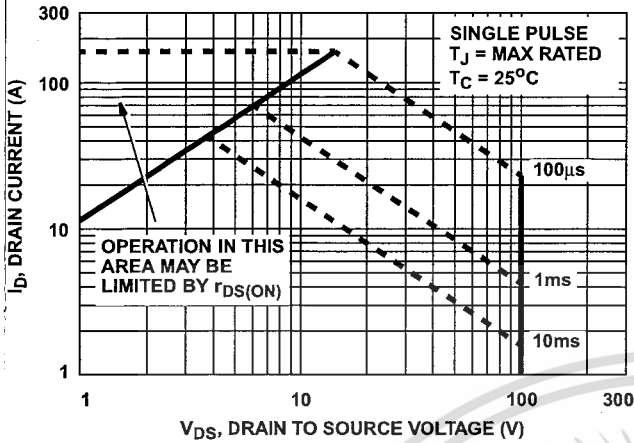
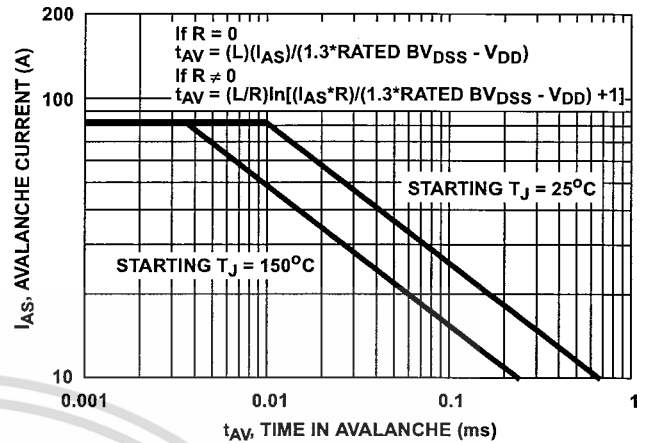


FIGURE 5. FORWARD BIAS SAFE OPERATING AREA



NOTE: Refer to Intersil Application Notes AN9321 and AN9322.

FIGURE 6. UNCLAMPED INDUCTIVE SWITCHING CAPABILITY

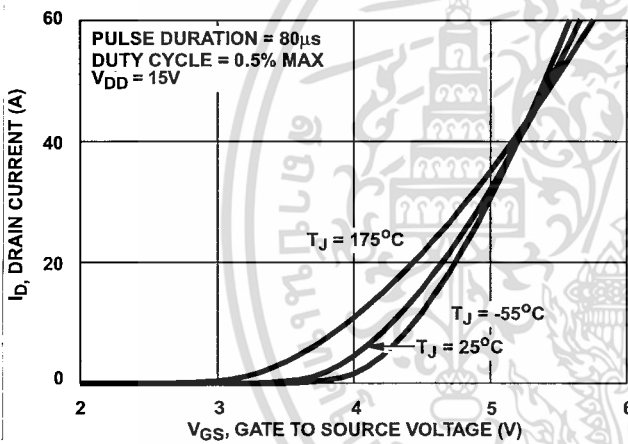


FIGURE 7. TRANSFER CHARACTERISTICS

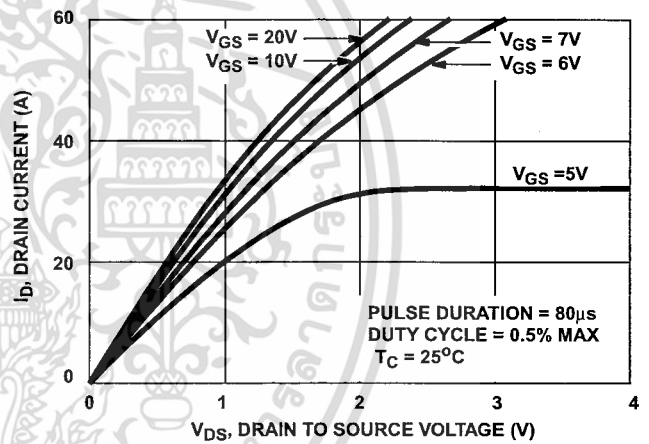


FIGURE 8. SATURATION CHARACTERISTICS

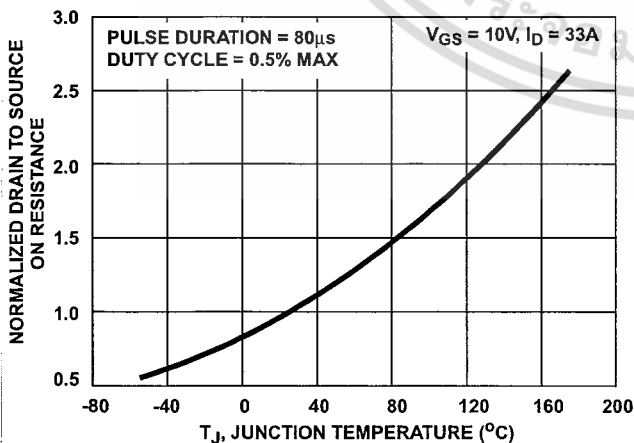


FIGURE 9. NORMALIZED DRAIN TO SOURCE ON RESISTANCE vs JUNCTION TEMPERATURE

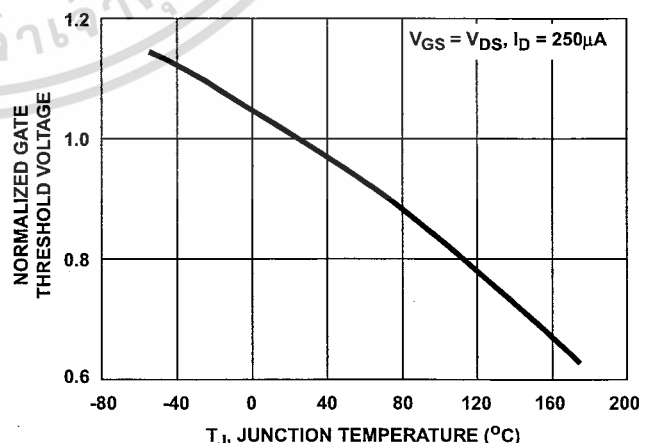


FIGURE 10. NORMALIZED GATE THRESHOLD VOLTAGE vs JUNCTION TEMPERATURE

Typical Performance Curves (Continued)

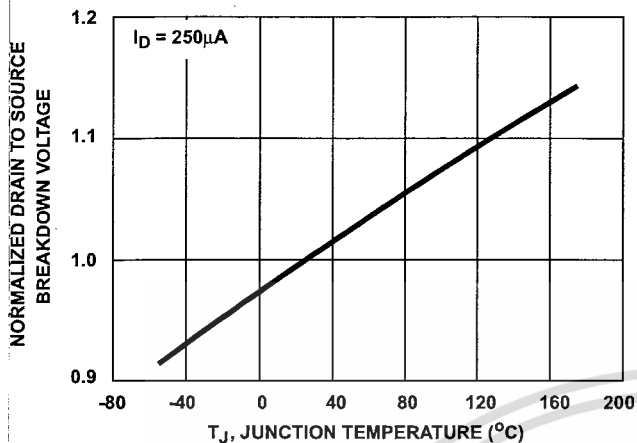


FIGURE 11. NORMALIZED DRAIN TO SOURCE BREAKDOWN VOLTAGE vs JUNCTION TEMPERATURE

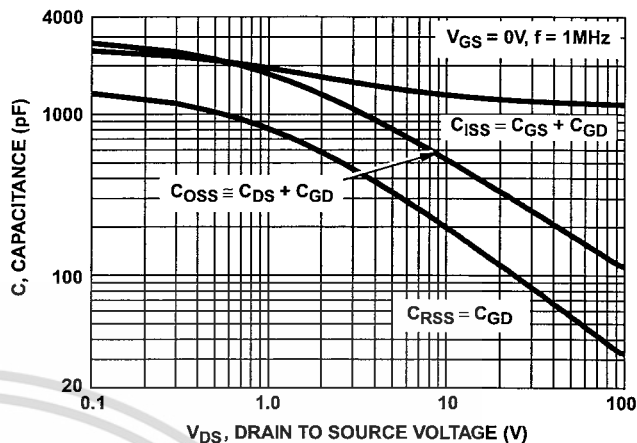
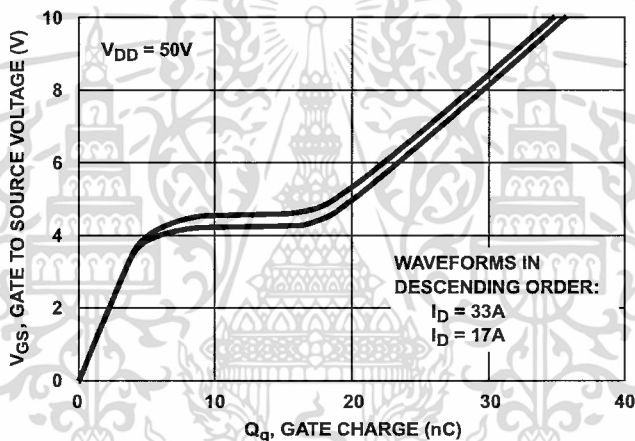


FIGURE 12. CAPACITANCE vs DRAIN TO SOURCE VOLTAGE



NOTE: Refer to Intersil Application Notes AN7254 and AN7260.

FIGURE 13. GATE CHARGE WAVEFORMS FOR CONSTANT GATE CURRENT

Test Circuits and Waveforms

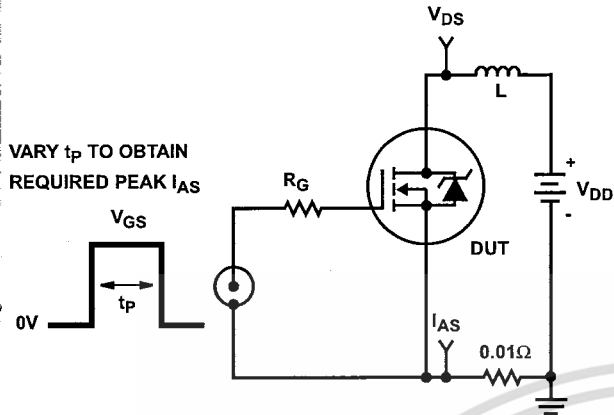


FIGURE 14. UNCLAMPED ENERGY TEST CIRCUIT

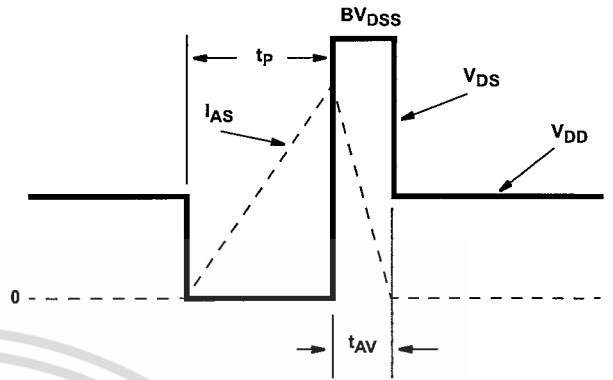


FIGURE 15. UNCLAMPED ENERGY WAVEFORMS

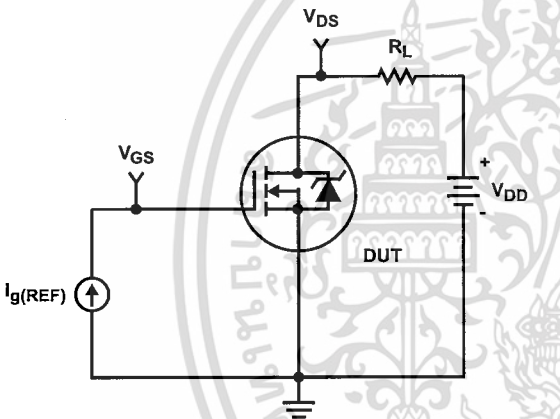


FIGURE 16. GATE CHARGE TEST CIRCUIT

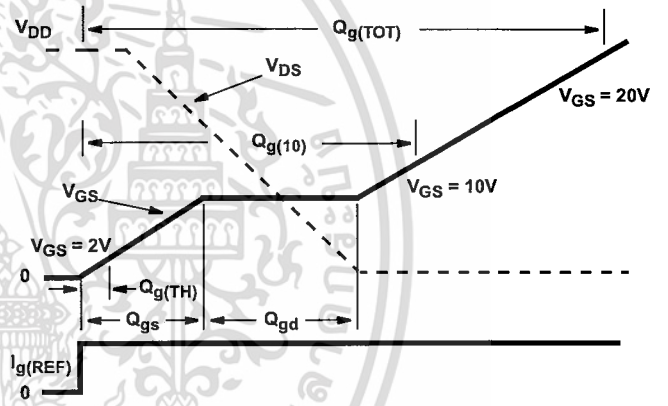


FIGURE 17. GATE CHARGE WAVEFORMS

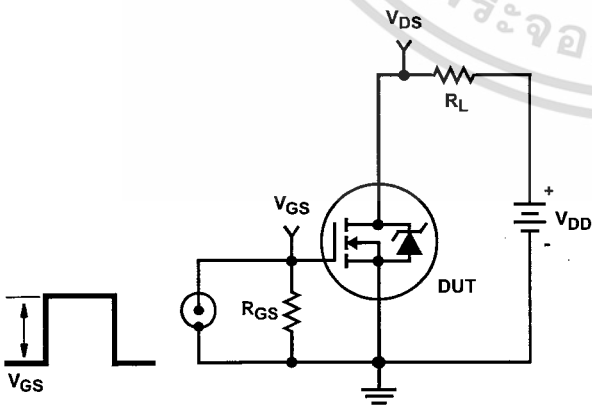


FIGURE 18. SWITCHING TIME TEST CIRCUIT

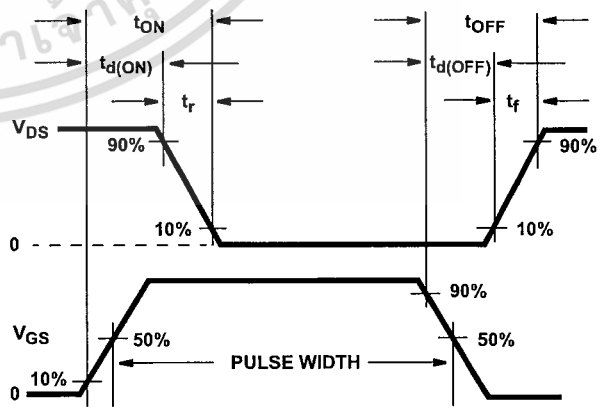


FIGURE 19. SWITCHING TIME WAVEFORM

IRF540N

SABER Electrical Model

REV 19 July 1999

template IRF540N n2,n1,n3
electrical n2,n1,n3

```
{
var i iscl
d..model dbodymod = (is = 1.20e-12, cjo = 1.50e-9, tt = 7.47e-8, xti = 5, m = 0.63)
d..model dbreakmod = ()
d..model dplcapmod = (cjo = 1.45e-9, is = 1e-30, m = 0.82)
m..model mmedmod = (type=_n, vto = 3.11, kp = 5, is = 1e-30, tox = 1)
m..model mstrongmod = (type=_n, vto = 3.57, kp = 33.5, is = 1e-30, tox = 1)
m..model mweakmod = (type=_n, vto = 2.68, kp = 0.09, is = 1e-30, tox = 1)
sw_vcsp..model s1amod = (ron = 1e-5, roff = 0.1, von = -6.2, voff = -3.1)
sw_vcsp..model s1bmod = (ron = 1e-5, roff = 0.1, von = -3.1, voff = -6.2)
sw_vcsp..model s2amod = (ron = 1e-5, roff = 0.1, von = -1.0, voff = 0.5)
sw_vcsp..model s2bmod = (ron = 1e-5, roff = 0.1, von = 0.5, voff = -1.0)
```

```
c.ca n12 n8 = 1.95e-9
c.cb n15 n14 = 1.90e-9
c.cin n6 n8 = 1.12e-9
```

```
d.dbody n7 n71 = model=dbodymod
d.dbreak n72 n11 = model=dbreakmod
d.dplcap n10 n5 = model=dplcapmod
```

```
i.it n8 n17 = 1
```

```
l.l drain n2 n5 = 1e-9
l.l gate n1 n9 = 6.19e-9
l.l source n3 n7 = 2.18e-9
```

```
m.mmed n16 n6 n8 n8 = model=mmedmod, l=1u, w=1u
m.mstrong n16 n6 n8 n8 = model=mstrongmod, l=1u, w=1u
m.mweak n16 n21 n8 n8 = model=mweakmod, l=1u, w=1u
```

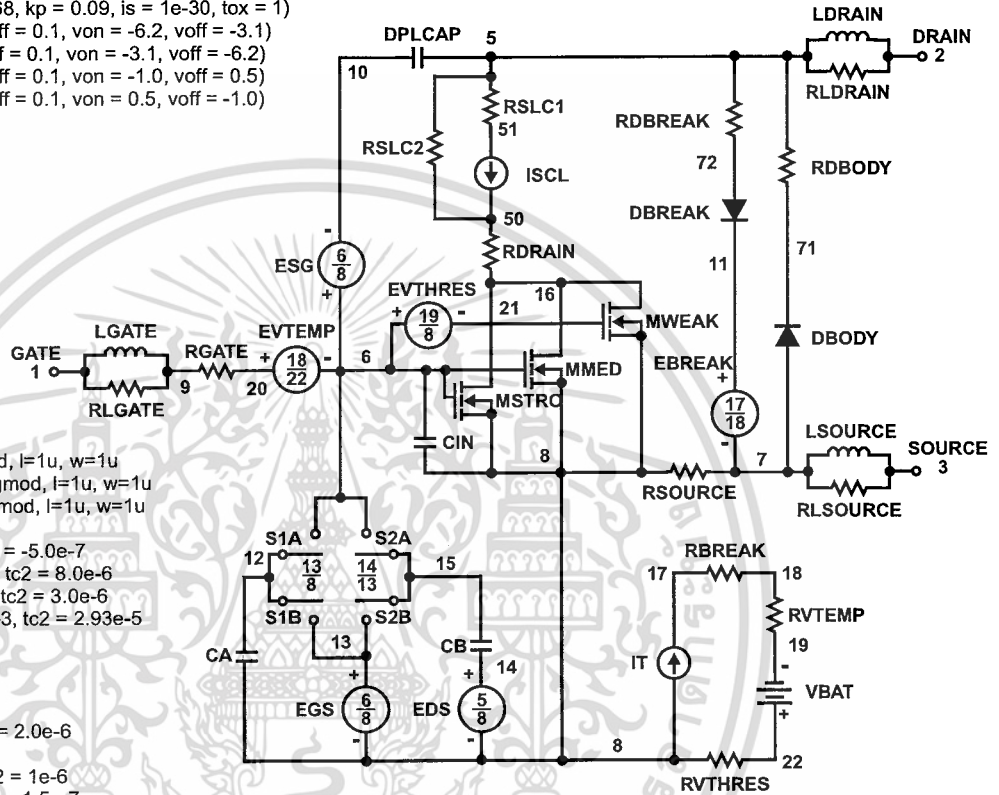
```
res.rbreak n17 n18 = 1, tc1 = 1.05e-3, tc2 = -5.0e-7
res.rbody n71 n5 = 4.2e-3, tc1 = 1.30e-3, tc2 = 8.0e-6
res.rdbreak n72 n5 = 4.2e-1, tc1 = 8.0e-4, tc2 = 3.0e-6
res.rdrain n50 n16 = 2.00e-2, tc1 = 9.40e-3, tc2 = 2.93e-5
res.rgate n9 n20 = 1.77
res.ridrain n2 n5 = 10
res.rlgate n1 n9 = 26
res.rlsource n3 n7 = 11
res.rslc1 n5 n51 = 1e-6, tc1 = 3.5e-3, tc2 = 2.0e-6
res.rslc2 n5 n50 = 1e3
res.rsource n8 n7 = 6.5e-3, tc1 = 1e-3, tc2 = 1e-6
res.rvtemp n18 n19 = 1, tc1 = -3.0e-3, tc2 = 1.5e-7
res.rvthres n22 n8 = 1, tc1 = -1.8e-3, tc2 = -8.6e-6
```

```
spe.ebreak n11 n7 n17 n18 = 112.8
spe.eds n14 n8 n5 n8 = 1
spe.egs n13 n8 n6 n8 = 1
spe.esg n6 n10 n6 n8 = 1
spe.evtemp n20 n6 n18 n22 = 1
spe.evthres n6 n21 n19 n8 = 1
```

```
sw_vcsp.s1a n6 n12 n13 n8 = model=s1amod
sw_vcsp.s1b n13 n12 n13 n8 = model=s1bmod
sw_vcsp.s2a n6 n15 n14 n13 = model=s2amod
sw_vcsp.s2b n13 n15 n14 n13 = model=s2bmod
```

```
v.vbat n22 n19 = dc=1
```

```
equations {
i(n51->n50) += iscl
iscl: v(n51,n50) = ((v(n5,n51)/(1e-9+abs(v(n5,n51))))*((abs(v(n5,n51)*1e6/71))** 3.5))
}
```



SPICE Thermal Model

REV 26 July 1999

IRF540NT

CTHERM1 th 6 2.60e-3
 CTHERM2 6 5 8.85e-3
 CTHERM3 5 4 7.60e-3
 CTHERM4 4 3 7.65e-3
 CTHERM5 3 2 1.22e-2
 CTHERM6 2 tl 8.70e-2

RTHERM1 th 6 9.00e-3
 RTHERM2 6 5 1.80e-2
 RTHERM3 5 4 9.15e-2
 RTHERM4 4 3 2.43e-1
 RTHERM5 3 2 3.10e-1
 RTHERM6 2 tl 3.21e-1

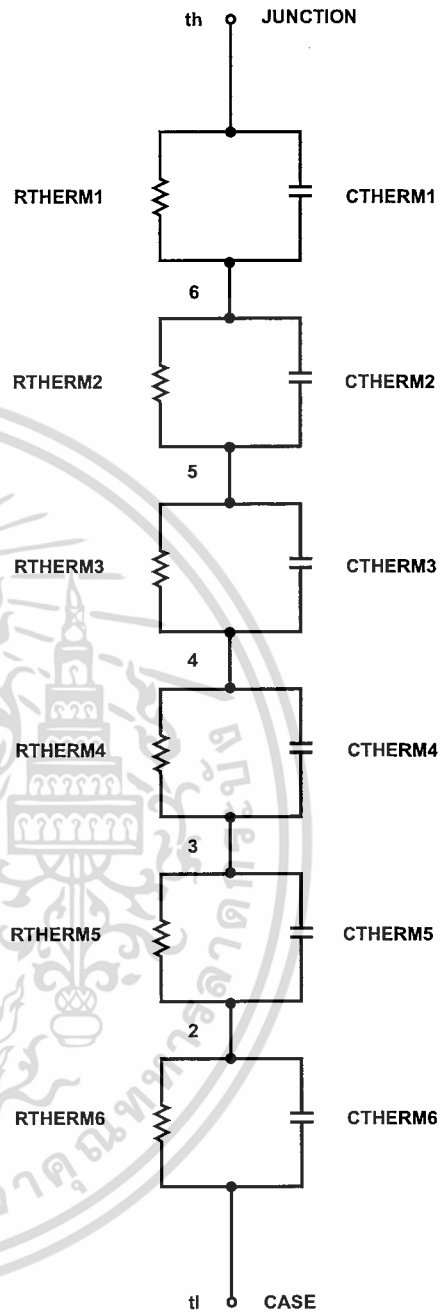
SABER Thermal Model

SABER thermal model IRF540NT

template thermal_model th tl
 thermal_c th, tl

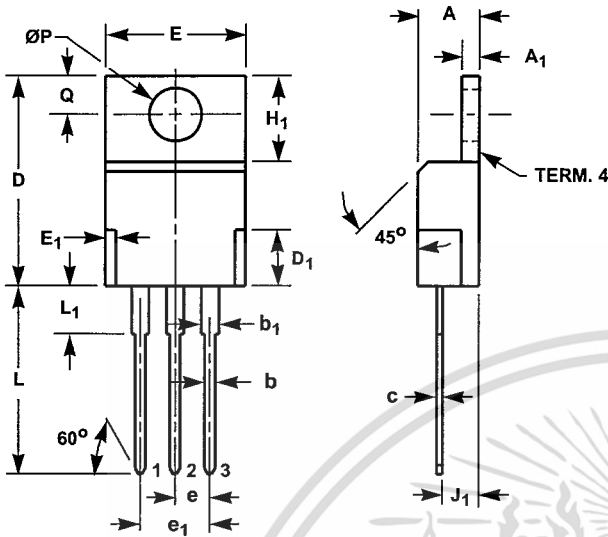
```
{
ctherm.ctherm1 th 6 = 2.60e-3
ctherm.ctherm2 6 5 = 8.85e-3
ctherm.ctherm3 5 4 = 7.60e-3
ctherm.ctherm4 4 3 = 7.65e-3
ctherm.ctherm5 3 2 = 1.22e-2
ctherm.ctherm6 2 tl = 8.70e-2
```

```
rtherm.rtherm1 th 6 = 9.00e-3
rtherm.rtherm2 6 5 = 1.80e-2
rtherm.rtherm3 5 4 = 9.15e-2
rtherm.rtherm4 4 3 = 2.43e-1
rtherm.rtherm5 3 2 = 3.10e-1
rtherm.rtherm6 2 tl = 3.21e-1
}
```



TO-220AB

3 LEAD JEDEC TO-220AB PLASTIC PACKAGE



SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	0.170	0.180	4.32	4.57	-
A ₁	0.048	0.052	1.22	1.32	-
b	0.030	0.034	0.77	0.86	3, 4
b ₁	0.045	0.055	1.15	1.39	2, 3
c	0.014	0.019	0.36	0.48	2, 3, 4
D	0.590	0.610	14.99	15.49	-
D ₁	-	0.160	-	4.06	-
E	0.395	0.410	10.04	10.41	-
E ₁	-	0.030	-	0.76	-
e	0.100 TYP		2.54 TYP		5
e ₁	0.200 BSC		5.08 BSC		5
H ₁	0.235	0.255	5.97	6.47	-
J ₁	0.100	0.110	2.54	2.79	6
L	0.530	0.550	13.47	13.97	-
L ₁	0.130	0.150	3.31	3.81	2
ØP	0.149	0.153	3.79	3.88	-
Q	0.102	0.112	2.60	2.84	-

NOTES:

1. These dimensions are within allowable dimensions of Rev. J of JEDEC TO-220AB outline dated 3-24-87.
2. Lead dimension and finish uncontrolled in L₁.
3. Lead dimension (without solder).
4. Add typically 0.002 inches (0.05mm) for solder coating.
5. Position of lead to be measured 0.250 inches (6.35mm) from bottom of dimension D.
6. Position of lead to be measured 0.100 inches (2.54mm) from bottom of dimension D.
7. Controlling dimension: Inch.
8. Revision 2 dated 7-97.

All Intersil semiconductor products are manufactured, assembled and tested under ISO9000 quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site www.intersil.com

Sales Office Headquarters

NORTH AMERICA

Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (321) 724-7000
FAX: (321) 724-7240

EUROPE

Intersil SA
Mercure Center
100, Rue de la Fusee
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA

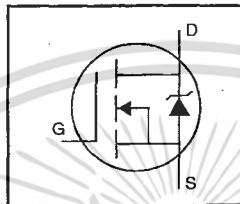
Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น 10 | **intersil** | เปลี่ยนเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements

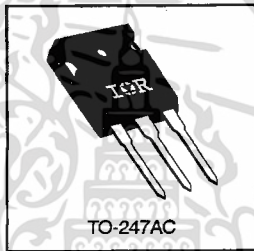


$V_{DSS} = 500V$
$R_{DS(on)} = 0.27\Omega$
$I_D = 20A$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	20	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	13	
I_{DM}	Pulsed Drain Current ①	80	
$P_D @ T_C = 25^\circ C$	Power Dissipation	280	W
	Linear Derating Factor	2.2	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	960	mJ
I_{AR}	Avalanche Current ①	20	A
E_{AR}	Repetitive Avalanche Energy ①	28	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J	Operating Junction and Storage Temperature Range	-55 to +150	°C
T_{STG}			
		Soldering Temperature, for 10 seconds	
	Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1 N•m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.45	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

IRFP460



Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

Parameter	Parameter	Min.	Typ.	Max.	Units	Test Conditions
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage	500	—	—	V	V _{GS} =0V, I _D =250μA
ΔV _{(BR)DSS/ΔT_J}	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to 25°C, I _D =1mA
R _{DS(on)}	Static Drain-to-Source On-Resistance	—	—	0.27	Ω	V _{GS} =10V, I _D =12A ③
V _{GS(th)}	Gate Threshold Voltage	2.0	—	4.0	V	V _{DS} =V _{GS} , I _D =250μA
g _{fs}	Forward Transconductance	13	—	—	S	V _{DS} =50V, I _D =12A ③
I _{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V _{DS} =500V, V _{GS} =0V
I _{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V _{DS} =400V, V _{GS} =0V, T _J =125°C
	Gate-to-Source Reverse Leakage	—	—	-100	nA	V _{GS} =20V
Q _g	Total Gate Charge	—	—	210	nC	I _D =20A
Q _{gs}	Gate-to-Source Charge	—	—	29	nC	V _{DS} =400V
Q _{gd}	Gate-to-Drain ("Miller") Charge	—	—	110	nC	V _{GS} =10V See Fig. 6 and 13 ④
t _{d(on)}	Turn-On Delay Time	—	18	—	ns	V _{DD} =250V
t _r	Rise Time	—	59	—	ns	I _D =20A
t _{d(off)}	Turn-Off Delay Time	—	110	—	ns	R _G =4.3Ω
t _f	Fall Time	—	58	—	ns	R _D =13Ω See Figure 10 ④
L _D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L _S	Internal Source Inductance	—	13	—	nH	
C _{iss}	Input Capacitance	—	4200	—	pF	V _{GS} =0V
C _{oss}	Output Capacitance	—	870	—	pF	V _{DS} =25V
C _{rss}	Reverse Transfer Capacitance	—	350	—	pF	f=1.0MHz See Figure 5

Source-Drain Ratings and Characteristics

Parameter	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I _S	Continuous Source Current (Body Diode)	—	—	20	A	MOSFET symbol showing the integral reverse p-n junction diode.
I _{SM}	Pulsed Source Current (Body Diode) ①	—	—	80	A	
V _{SD}	Diode Forward Voltage	—	—	1.8	V	T _J =25°C, I _S =20A, V _{GS} =0V ④
t _{rr}	Reverse Recovery Time	—	570	860	ns	T _J =25°C, I _F =20A
Q _{rr}	Reverse Recovery Charge	—	5.7	8.6	μC	di/dt=100A/μs ④
t _{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L _S +L _D)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- ② V_{DD}=50V, starting T_J=25°C, L=4.3mH R_G=25Ω, I_{AS}=20A (See Figure 12)
- ③ I_{SD}≤20A, di/dt≤160A/μs, V_{DD}≤V_{(BR)DSS}, T_J≤150°C
- ④ Pulse width ≤ 300 μs; duty cycle ≤2%.

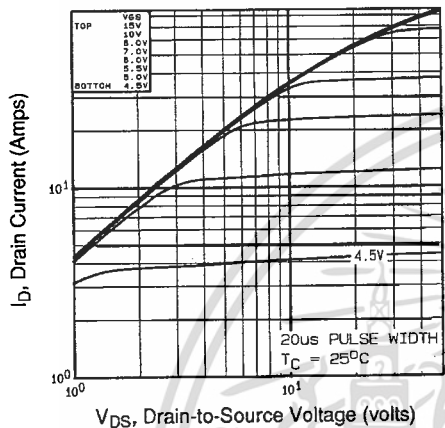


Fig 1. Typical Output Characteristics, $T_C=25^\circ\text{C}$

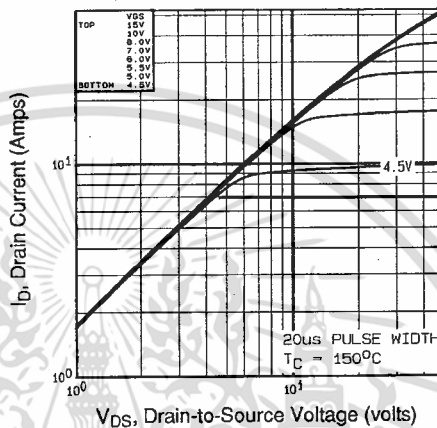


Fig 2. Typical Output Characteristics, $T_C=150^\circ\text{C}$

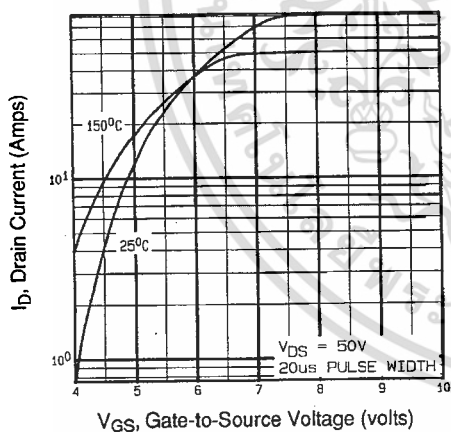


Fig 3. Typical Transfer Characteristics

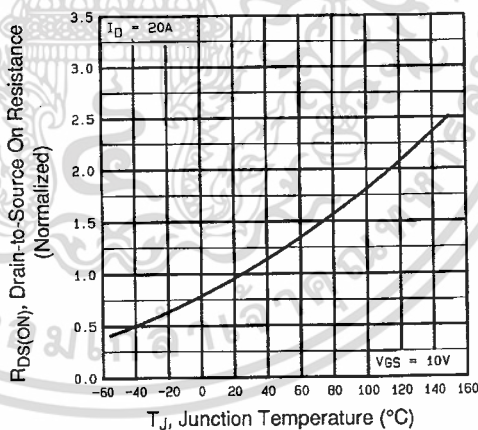


Fig 4. Normalized On-Resistance Vs. Temperature

DATA SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

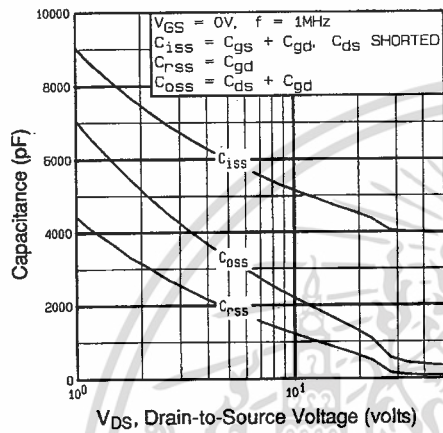


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

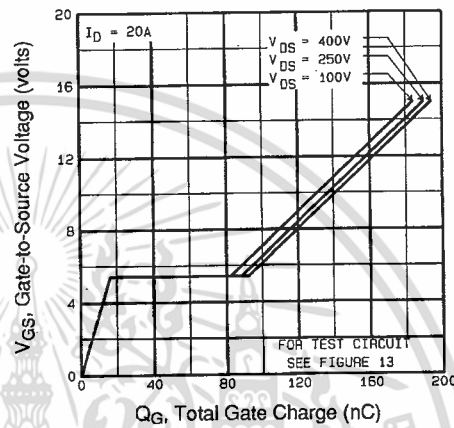


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

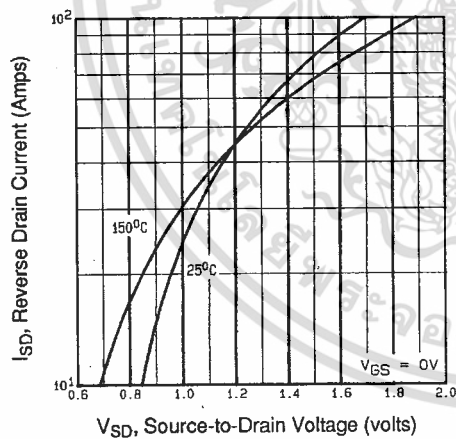


Fig 7. Typical Source-Drain Diode Forward Voltage

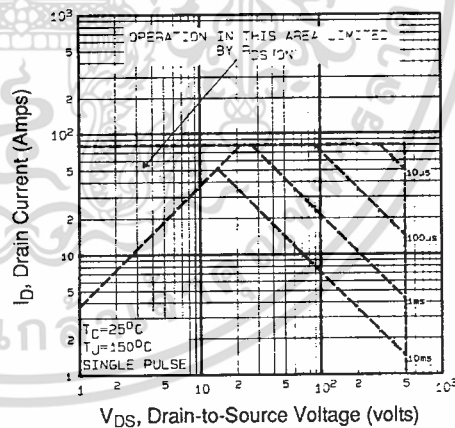


Fig 8. Maximum Safe Operating Area

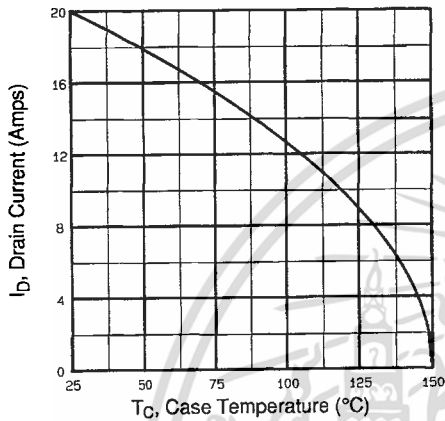


Fig 9. Maximum Drain Current Vs. Case Temperature

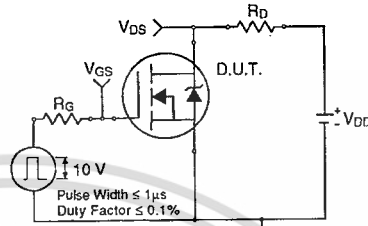


Fig 10a. Switching Time Test Circuit

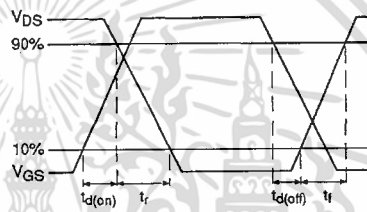


Fig 10b. Switching Time Waveforms

DATA SHEETS

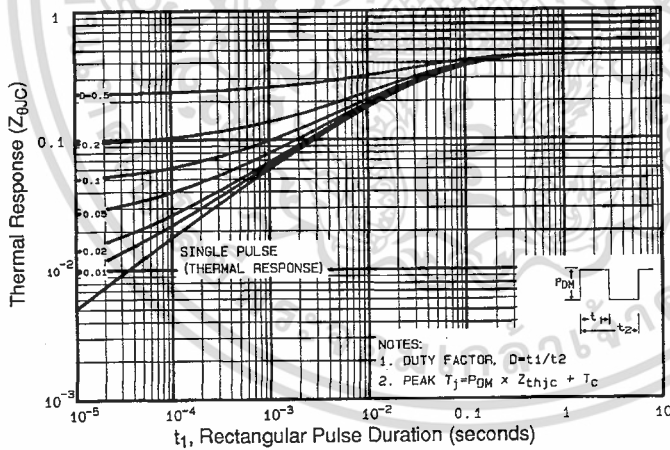


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

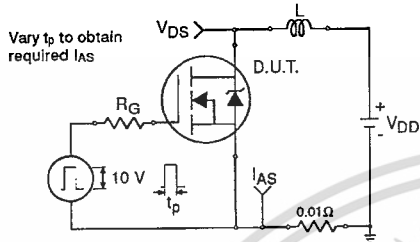


Fig 12a. Unclamped Inductive Test Circuit

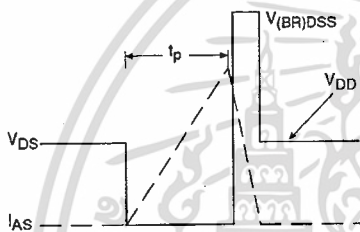


Fig 12b. Unclamped Inductive Waveforms

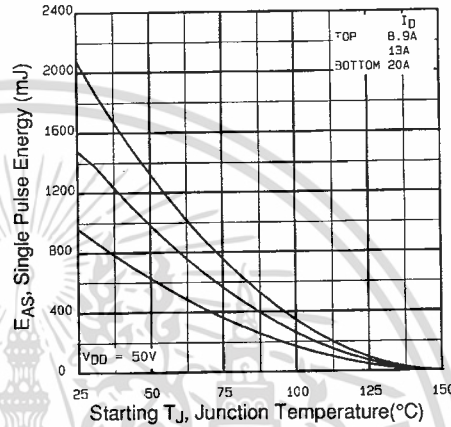


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

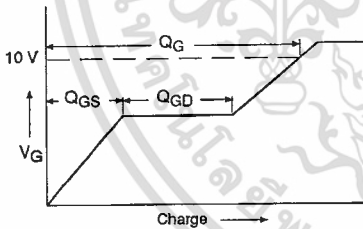


Fig 13a. Basic Gate Charge Waveform

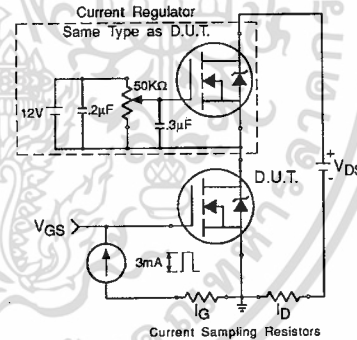


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505

Appendix B: Package Outline Mechanical Drawing – See page 1511

Appendix C: Part Marking Information – See page 1517

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



TL494

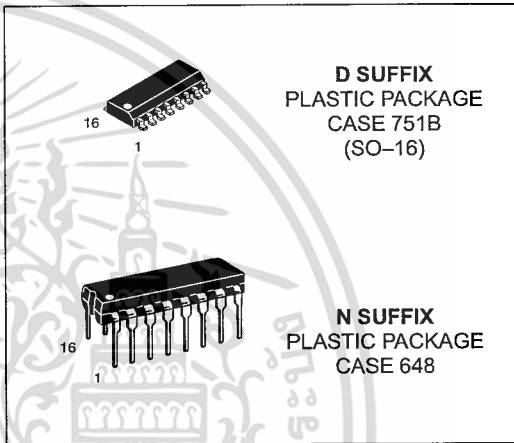
SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

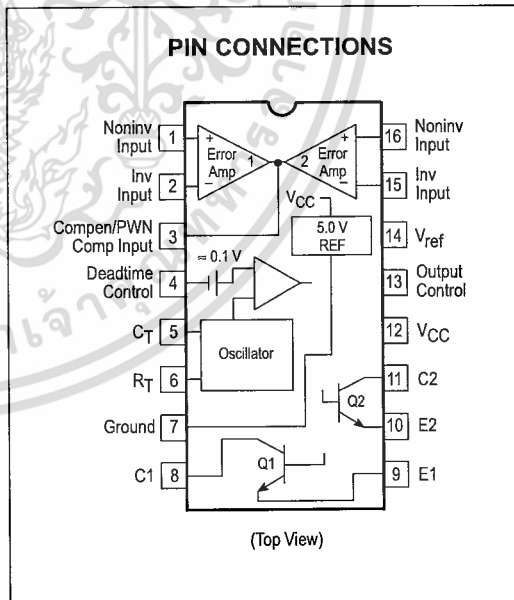
SEMICONDUCTOR TECHNICAL DATA



MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V _{CC}	42		V
Collector Output Voltage	V _{C1} , V _{C2}	42		V
Collector Output Current (Each transistor) (Note 1)	I _{C1} , I _{C2}	500		mA
Amplifier Input Voltage Range	V _{IR}	-0.3 to +42		V
Power Dissipation @ T _A ≤ 45°C	P _D	1000		mW
Thermal Resistance, Junction-to-Ambient	R _{θJA}	80		°C/W
Operating Junction Temperature	T _J	125		°C
Storage Temperature Range	T _{stg}	-55 to +125		°C
Operating Ambient Temperature Range TL494C TL494I	T _A	0 to +70 -25 to +85		°C
Derating Ambient Temperature	T _A	45		°C

NOTE: 1. Maximum thermal limits must be observed.



ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	T _A = 0° to +70°C	SO-16
TL494CN		Plastic
TL494IN	T _A = -25° to +85°C	Plastic

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg _{line}	–	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg _{load}	–	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	–	2.0	100	μ A
Emitter Off-State Current ($V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	–	–	–100	μ A
Collector–Emitter Saturation Voltage (Note 2) Common–Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter–Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	– –	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	– –	10 0.2	– 3.5	μ A mA
Output Voltage Rise Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_r	– –	100 100	200 200	ns
Output Voltage Fall Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_f	– –	25 40	100 100	ns

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

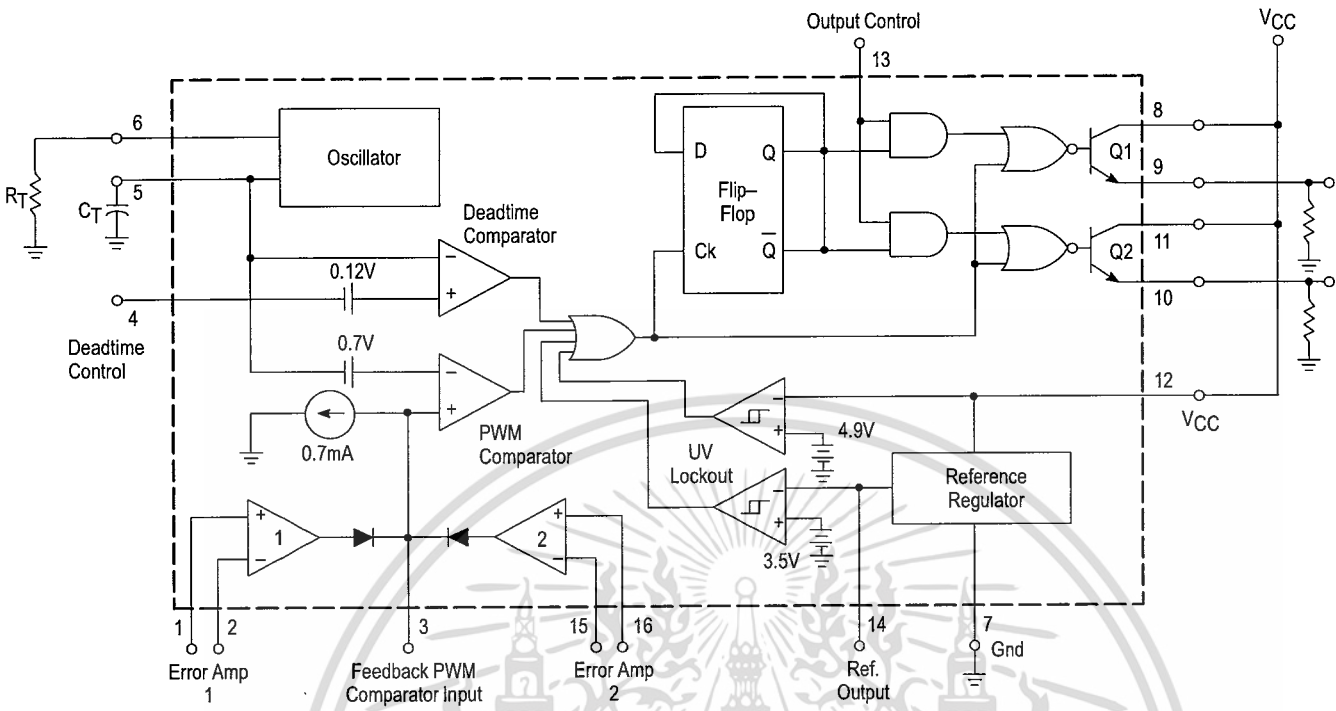
Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\ \text{V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to V_{CC} –2.0			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\ \text{V}$, $V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	–	dB
Unity–Gain Crossover Frequency ($V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity–Gain ($V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\ \text{V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\ \text{V}$, $V_O = 2.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA
PWM COMPARATOR SECTION (Test Circuit Figure 11)					
Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{(Pin\ 3)} = 0.7\ \text{V}$)	I_{I-}	0.3	0.7	–	mA
DEADTIME CONTROL SECTION (Test Circuit Figure 11)					
Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\ \text{V}$ to $5.25\ \text{V}$)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push–Pull Mode ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45 –	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	– 0	2.8 –	3.3 –	V
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	$\sigma_{f_{osc}}$	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\ \text{V}$ to $40\ \text{V}$, $T_A = 25^\circ\text{C}$)	Δf_{osc} (ΔV)	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	Δf_{osc} (ΔT)	–	–	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn–On Threshold (V_{CC} increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\ \text{V}$) ($V_{CC} = 40\ \text{V}$)	I_{CC}	– –	5.5 7.0	10 15	mA
Average Supply Current ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{(Pin\ 4)} = 2.0\ \text{V}$) ($V_{CC} = 15\ \text{V}$) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

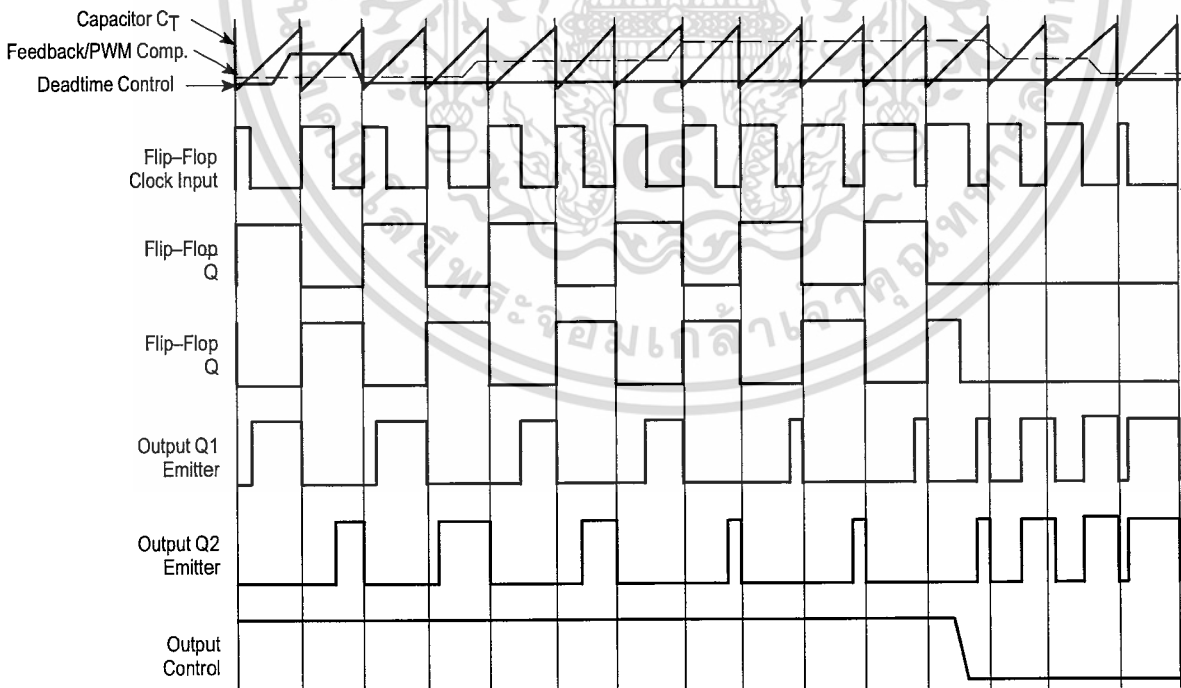
TL494

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



TL494

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from -0.3 V to $(V_{CC} - 2V)$, and

may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance

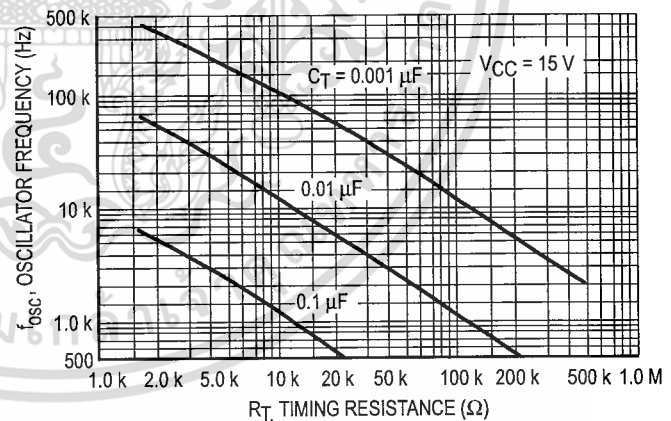


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

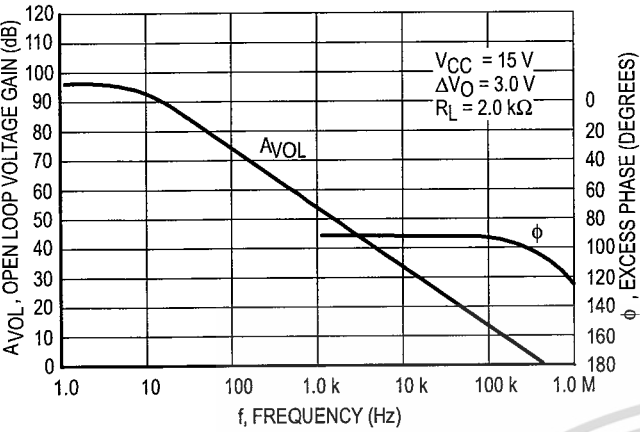


Figure 5. Percent Deadtime versus Oscillator Frequency

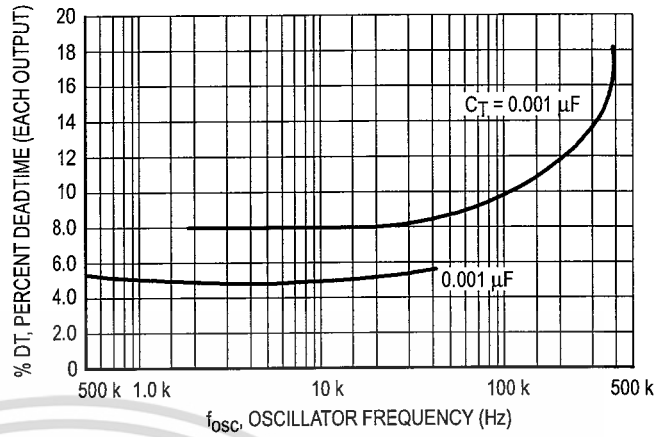


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

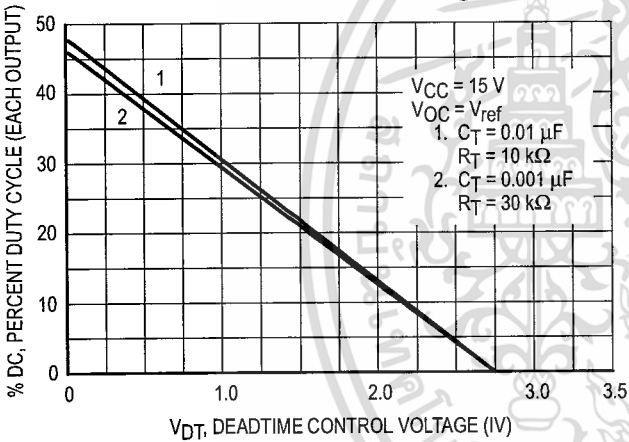


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

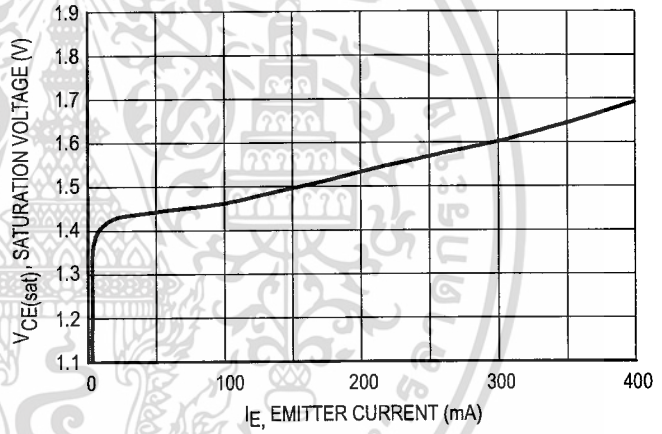


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

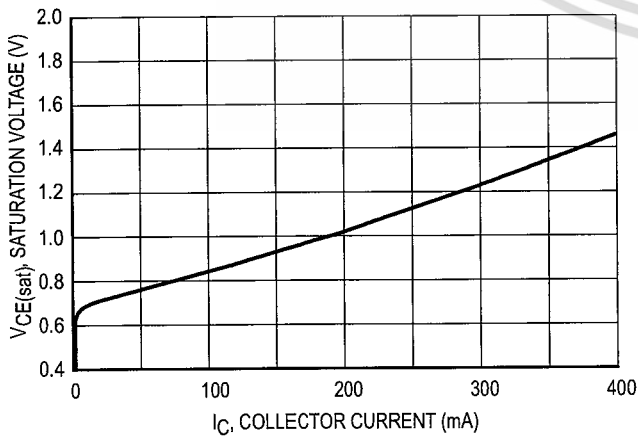


Figure 9. Standby Supply Current versus Supply Voltage

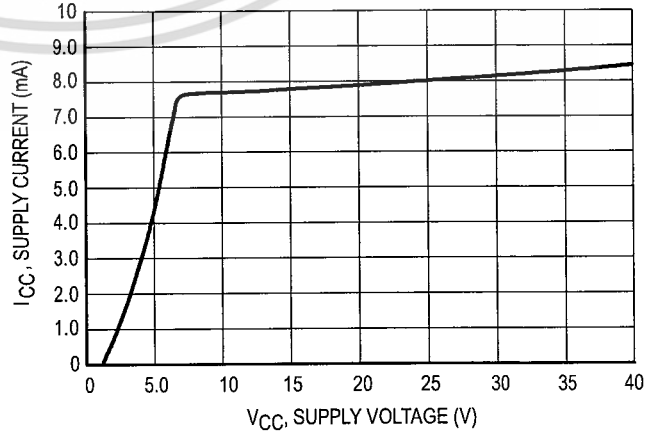


Figure 10. Error-Amplifier Characteristics

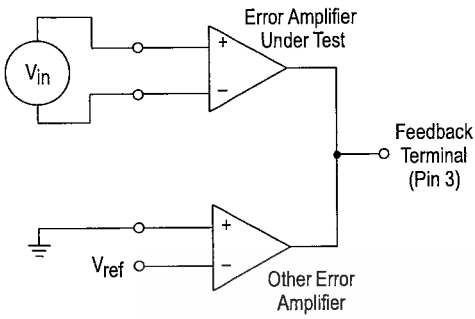


Figure 11. Deadtime and Feedback Control Circuit

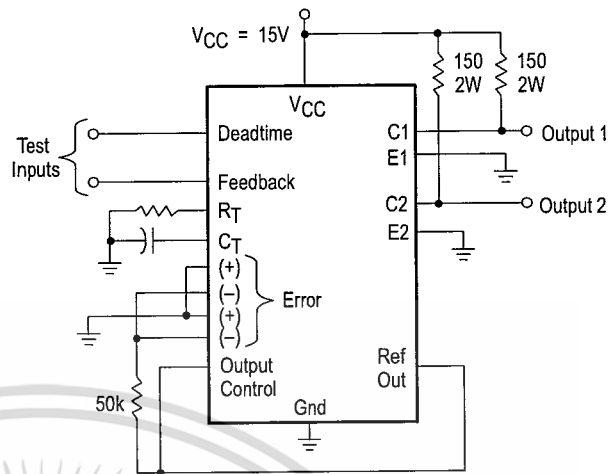


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

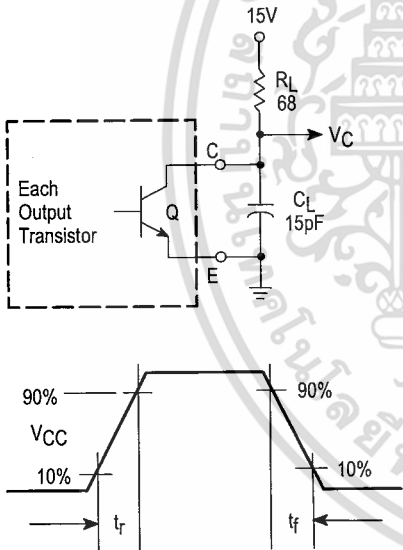
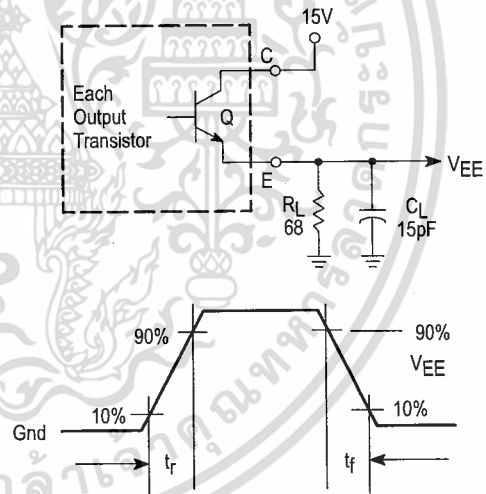


Figure 13. Emitter-Follower Configuration Test Circuit and Waveform



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TL494

Figure 14. Error-Amplifier Sensing Techniques

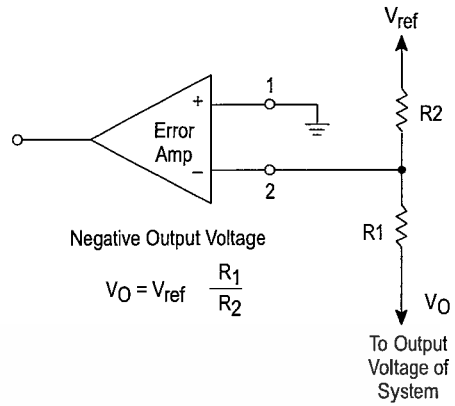
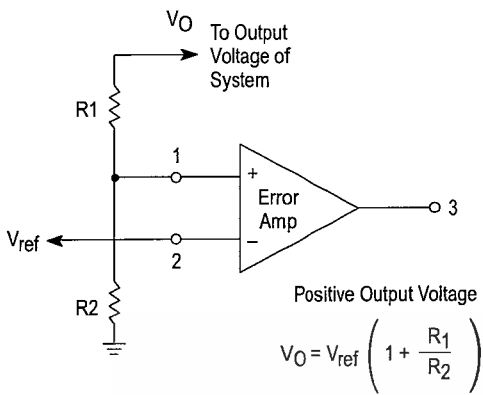


Figure 15. Deadtime Control Circuit

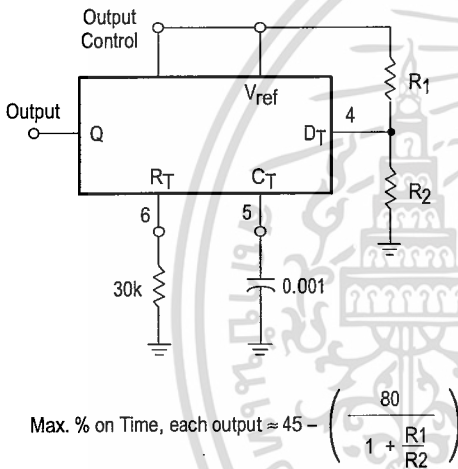


Figure 16. Soft-Start Circuit

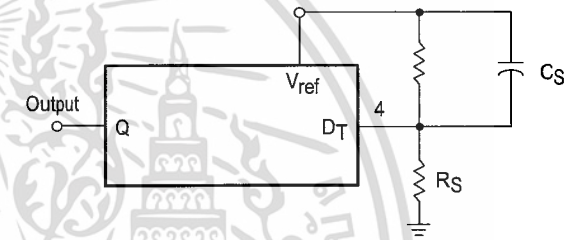
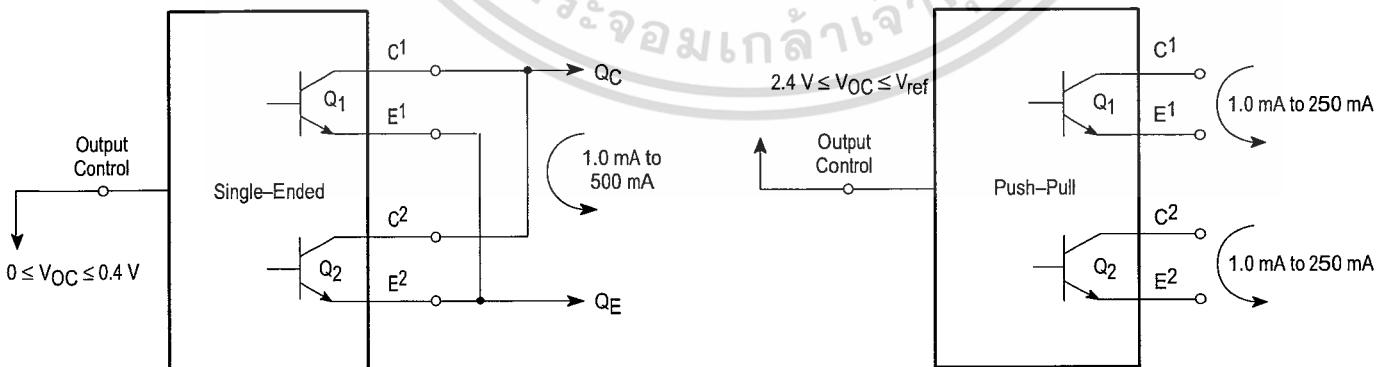


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations



Low power quad op amps

LM124/224/324/324A/
SA534/LM2902

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V_{CC}	Supply voltage	32 or ± 16	V_{DC}
V_{IN}	Differential input voltage	32	V_{DC}
V_{IN}	Input voltage	-0.3 to +32	V_{DC}
P_D	Maximum power dissipation, $T_A=25^\circ\text{C}$ (still-air) ¹		
	N package	1420	mW
	F package	1190	mW
	D package	1040	mW
	Output short-circuit to GND one amplifier ² $V_{CC}<15V_{DC}$ and $T_A=25^\circ\text{C}$	Continuous	
I_{IN}	Input current ($V_{IN}<-0.3V$) ³	50	mA
T_A	Operating ambient temperature range		
	LM324/A	0 to +70	$^\circ\text{C}$
	LM224	-25 to +85	$^\circ\text{C}$
	SA534	-40 to +85	$^\circ\text{C}$
	LM2902	-40 to +125	$^\circ\text{C}$
LM124	-55 to +125	$^\circ\text{C}$	
T_{STG}	Storage temperature range	-65 to +150	$^\circ\text{C}$
T_{SOLD}	Lead soldering temperature (10sec max)	300	$^\circ\text{C}$

NOTES:

- Derate above 25°C at the following rates:
F package at $9.5\text{mW}/^\circ\text{C}$
N package at $11.4\text{mW}/^\circ\text{C}$
D package at $8.3\text{mW}/^\circ\text{C}$
- Short-circuits from the output to V_{CC+} can cause excessive heating and eventual destruction. The maximum output current is approximately 40mA, independent of the magnitude of V_{CC} . At values of supply voltage in excess of $+15V_{DC}$ continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction.
- This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input bias clamps. In addition, there is also lateral NPN parasitic transistor action on the IC chip. This action can cause the output voltages of the op amps to go to the $V+$ rail (or to ground for a large overdrive) during the time that the input is driven negative.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low power quad op amps

LM124/224/324/324A/
SA534/LM2902

EQUIVALENT CIRCUIT

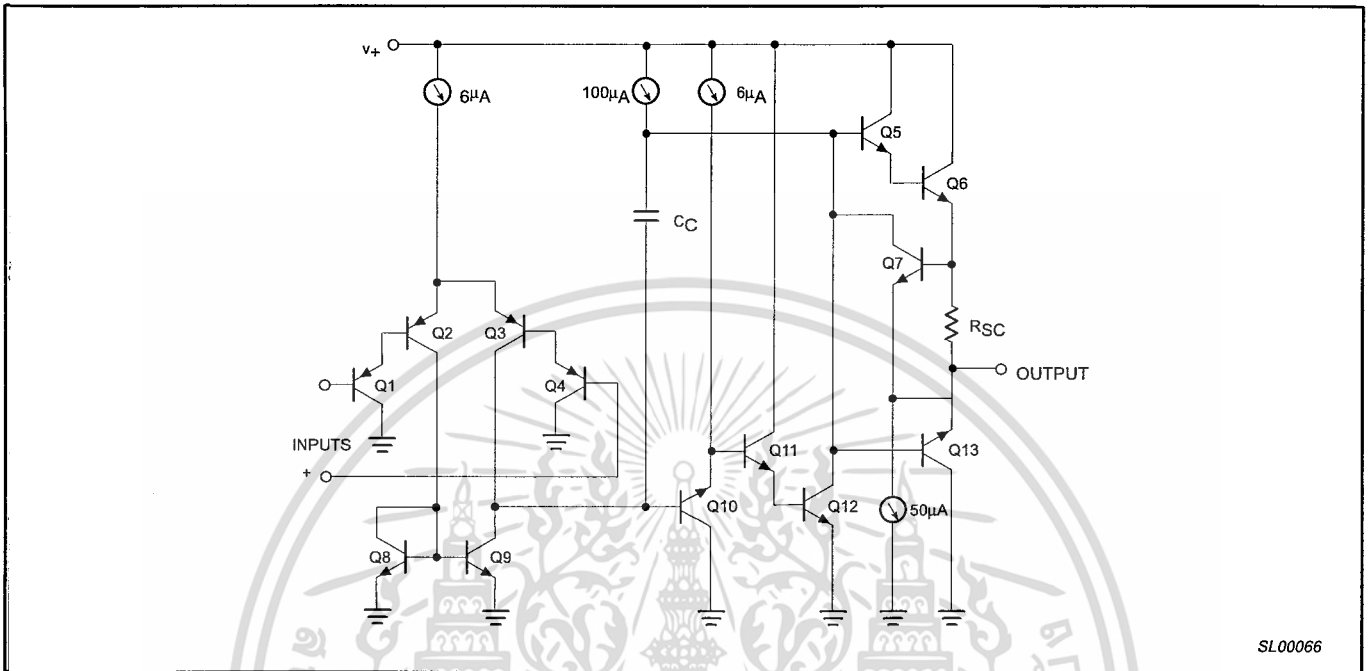


Figure 2. Equivalent Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low power quad op amps

LM124/224/324/324A/
SA534/LM2902

YPICAL PERFORMANCE CHARACTERISTICS

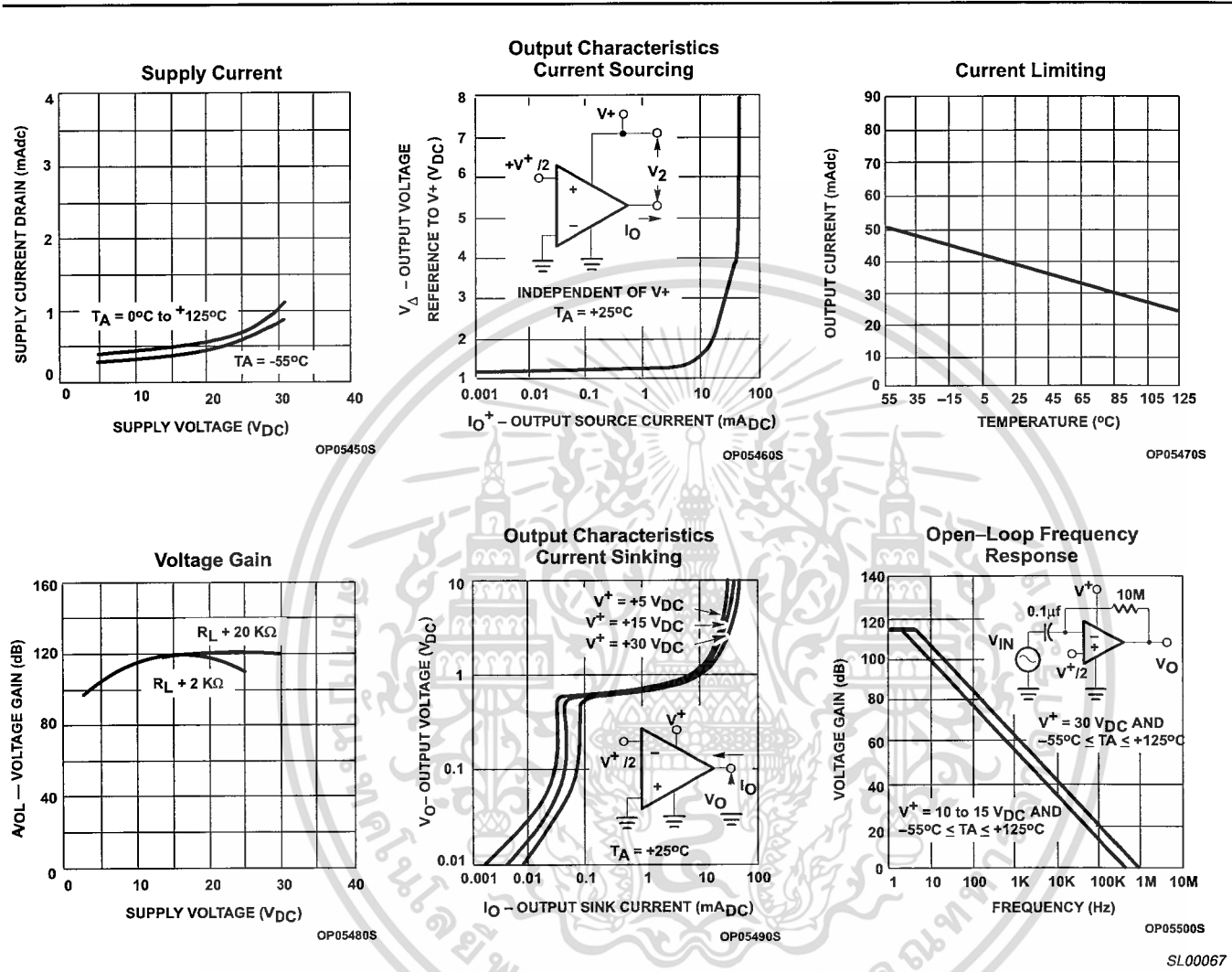


Figure 3. Typical Performance Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MICROCHIP

WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support:
<http://support.microchip.com>
Web Address:
www.microchip.com

Atlanta
Alpharetta, GA
Tel: 770-640-0034
Fax: 770-640-0307

Boston
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

Chicago
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

Dallas
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

Detroit
Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

Kokomo
Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

Los Angeles
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

San Jose
Mountain View, CA
Tel: 650-215-1444
Fax: 650-961-0286

Toronto
Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

China - Chengdu
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

China - Fuzhou
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

China - Hong Kong SAR
Tel: 852-2401-1200
Fax: 852-2401-3431

China - Qingdao
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

China - Shanghai
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

China - Shenyang
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

China - Shenzhen
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

China - Shunde
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

China - Wuhan
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

China - Xian
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

ASIA/PACIFIC

India - Bangalore
Tel: 91-80-2229-0061
Fax: 91-80-2229-0062

India - New Delhi
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

Korea - Gumi
Tel: 82-54-473-4301
Fax: 82-54-473-4302

Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 or
82-2-558-5934

Malaysia - Penang
Tel: 60-4-646-8870
Fax: 60-4-646-5086

Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

Taiwan - Hsin Chu
Tel: 886-3-572-9526
Fax: 886-3-572-6459

Taiwan - Kaohsiung
Tel: 886-7-536-4818
Fax: 886-7-536-4803

Taiwan - Taipei
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

EUROPE

Austria - Wels
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands - Druenen
Tel: 31-416-690399
Fax: 31-416-690340

Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

10/31/05

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษามุ่งเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต



MICROCHIP TC4426A/TC4427A/TC4428A

1.5A Dual High-Speed Power MOSFET Drivers

Features:

- High Peak Output Current – 1.5A
- Wide Input Supply Voltage Operating Range:
 - 4.5V to 18V
- High Capacitive Load Drive Capability – 1000 pF in 25 ns (typ.)
- Short Delay Times – 30 ns (typ.)
- Matched Rise, Fall and Delay Times
- Low Supply Current:
 - With Logic '1' Input – 1 mA (typ.)
 - With Logic '0' Input – 100 μ A (typ.)
- Low Output Impedance – 7 Ω (typ.)
- Latch-Up Protected: Will Withstand 0.5A Reverse Current
- Input Will Withstand Negative Inputs Up to 5V
- ESD Protected – 4 kV
- Pin-compatible with TC426/TC427/TC428 and TC4426/TC4427/TC4428
- Space-saving 8-Pin MSOP and 8-Pin 6x5 DFN Packages

General Description:

The TC4426A/TC4427A/TC4428A are improved versions of the earlier TC4426/TC4427/TC4428 family of MOSFET drivers. In addition to matched rise and fall times, the TC4426A/TC4427A/TC4428A devices have matched leading and falling edge propagation delay times.

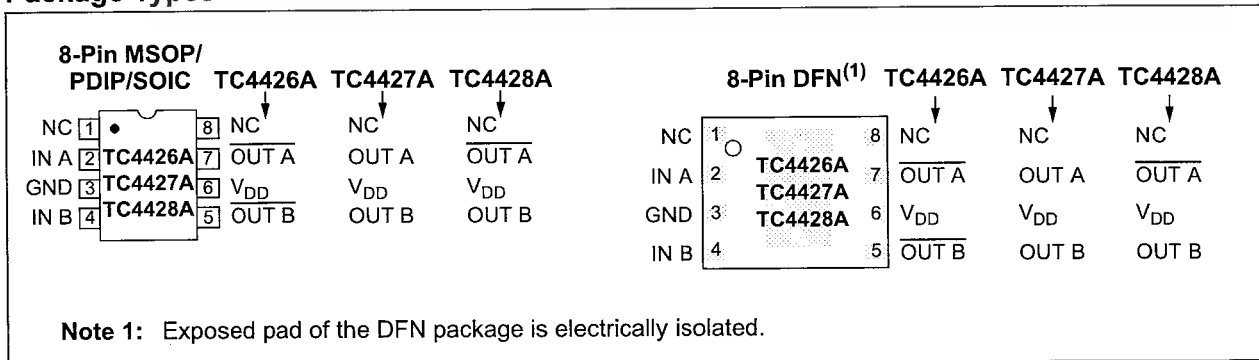
These devices are highly latch-up resistant under any conditions within their power and voltage ratings. They are not subject to damage when up to 5V of noise spiking (of either polarity) occurs on the ground pin. They can accept, without damage or logic upset, up to 500 mA of reverse current (of either polarity) being forced back into their outputs. All terminals are fully protected against Electrostatic Discharge (ESD) up to 4 kV.

The TC4426A/TC4427A/TC4428A MOSFET drivers can easily charge/discharge 1000 pF gate capacitances in under 30 ns. These devices provide low enough impedances in both the on and off states to ensure the MOSFET's intended state will not be affected, even by large transients.

Applications:

- Switch Mode Power Supplies
- Line Drivers
- Pulse Transformer Drive

Package Types



TC4426A/TC4427A/TC4428A

1.0 ELECTRICAL CHARACTERISTICS

† **Notice:** Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions above those indicated in the operation sections of the specifications is not implied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability.

Absolute Maximum Ratings†

Supply Voltage	+22V
Input Voltage, IN A or IN B (V _{DD} + 0.3V) to (GND – 5V)	
Package Power Dissipation (T _A ≤ 70°C)	
DFN	Note 2
MSOP	340 mW
PDIP	730 mW
SOIC	470 mW

DC CHARACTERISTICS

Electrical Specifications: Unless otherwise noted, over operating temperature range with 4.5V ≤ V _{DD} ≤ 18V.						
Parameters	Sym	Min	Typ	Max	Units	Conditions
Input						
Logic '1', High Input Voltage	V _{IH}	2.4	—	—	V	
Logic '0', Low Input Voltage	V _{IL}	—	—	0.8	V	
Input Current	I _{IN}	-1.0 -10	—	+1.0 +10	μA	0V ≤ V _{IN} ≤ V _{DD}
Output						
High Output Voltage	V _{OH}	V _{DD} - 0.025	—	—	V	DC Test
Low Output Voltage	V _{OL}	—	—	0.025	V	DC Test
Output Resistance	R _O	—	7 7 8 8	9 10 11 12	Ω	I _{OUT} = 10 mA, V _{DD} = 18V, T _A = +25°C 0°C ≤ T _A ≤ +70°C -40°C ≤ T _A ≤ +85°C -40°C ≤ T _A ≤ +125°C
Peak Output Current	I _{PK}	—	1.5	—	A	V _{DD} = 18V
Latch-Up Protection Withstand Reverse Current	I _{REV}	—	> 0.5	—	A	Duty cycle ≤ 2%, t ≤ 300 μsec V _{DD} = 18V
Switching Time (Note 1)						
Rise Time	t _R	—	25 27 29 30	35 40 40 40	ns	T _A = +25°C 0°C ≤ T _A ≤ +70°C -40°C ≤ T _A ≤ +85°C -40°C ≤ T _A ≤ +125°C, Figure 4-1
Fall Time	t _F	—	25 27 29 30	35 40 40 40	ns	T _A = +25°C 0°C ≤ T _A ≤ +70°C -40°C ≤ T _A ≤ +85°C -40°C ≤ T _A ≤ +125°C, Figure 4-1
Delay Time	t _{D1}	—	30 33 35 38	35 40 45 50	ns	T _A = +25°C 0°C ≤ T _A ≤ +70°C -40°C ≤ T _A ≤ +85°C -40°C ≤ T _A ≤ +125°C, Figure 4-1
Delay Time	t _{D2}	—	30 33 35 38	35 40 45 50	ns	T _A = +25°C 0°C ≤ T _A ≤ +70°C -40°C ≤ T _A ≤ +85°C -40°C ≤ T _A ≤ +125°C, Figure 4-1
Power Supply						
Power Supply Current	I _S	—	1.0 0.1	2.0 0.2	mA	V _{IN} = 3V (Both inputs) V _{IN} = 0V (Both inputs), V _{DD} = 18V

Note 1: Switching times ensured by design.

Note 2: Package power dissipation is dependent on the copper pad area on the PCB.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่ให้ผู้อื่นโดยไม่ได้รับอนุญาต

TC4426A/TC4427A/TC4428A

TEMPERATURE CHARACTERISTICS

Electrical Specifications: Unless otherwise noted, all parameters apply with $4.5V \leq V_{DD} \leq 18V$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Temperature Ranges						
Specified Temperature Range (C)	T_A	0	—	+70	°C	
Specified Temperature Range (E)	T_A	-40	—	+85	°C	
Specified Temperature Range (V)	T_A	-40	—	+125	°C	
Maximum Junction Temperature	T_J	—	—	+150	°C	
Storage Temperature Range	T_A	-65	—	+150	°C	
Package Thermal Resistances						
Thermal Resistance, 8L-6x5 DFN	θ_{JA}	—	33.2	—	°C/W	
Thermal Resistance, 8L-MSOP	θ_{JA}	—	206	—	°C/W	
Thermal Resistance, 8L-PDIP	θ_{JA}	—	125	—	°C/W	
Thermal Resistance, 8L-SOIC	θ_{JA}	—	155	—	°C/W	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต

TC4426A/TC4427A/TC4428A

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, over operating temperature range with $4.5V \leq V_{DD} \leq 18V$.

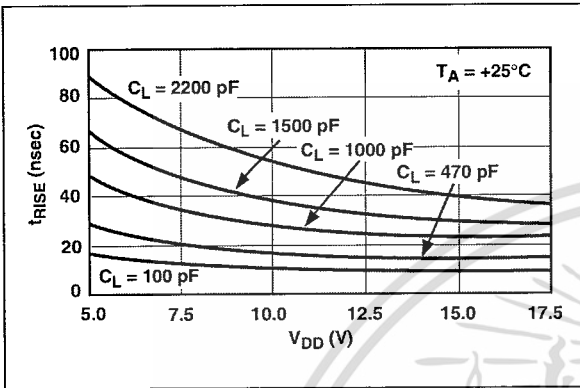


FIGURE 2-1: Rise Time vs. Supply Voltage.

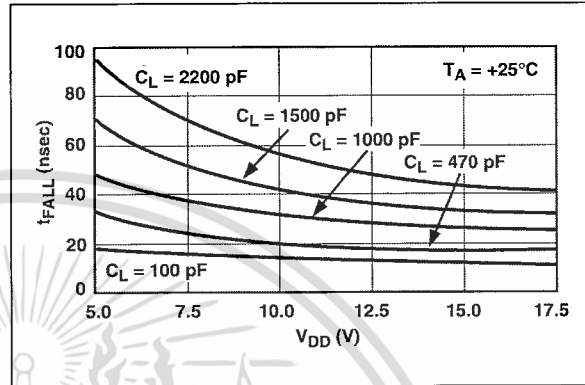


FIGURE 2-4: Fall Time vs. Supply Voltage.

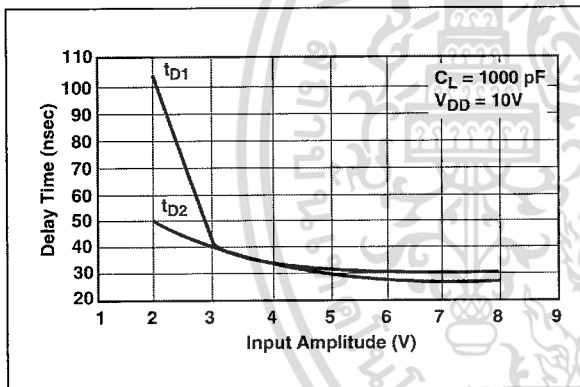


FIGURE 2-2: Delay Time vs. Input Amplitude.

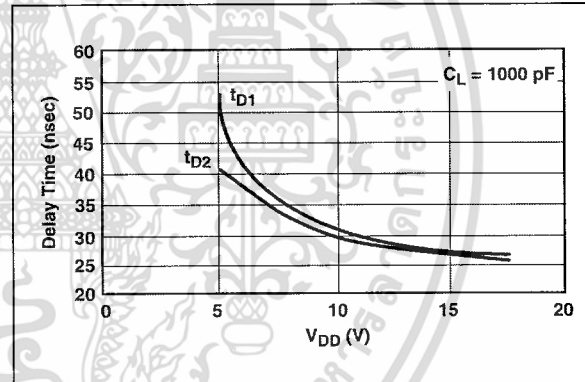


FIGURE 2-5: Propagation Delay Time vs. Supply Voltage.

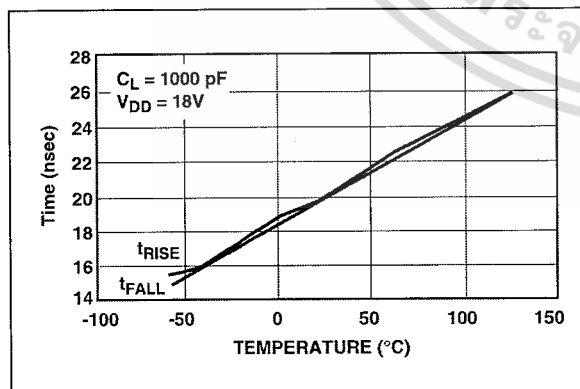


FIGURE 2-3: Rise and Fall Times vs. Temperature.

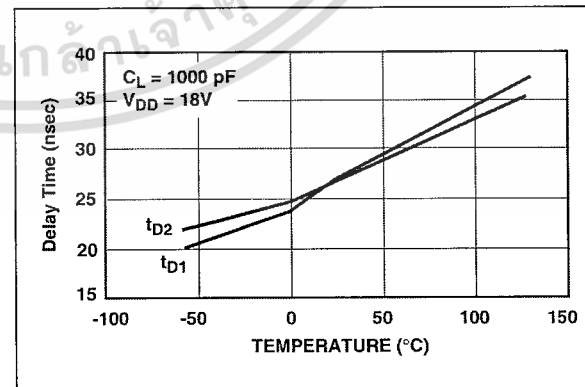


FIGURE 2-6: Propagation Delay Time vs. Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

TC4426A/TC4427A/TC4428A

Note: Unless otherwise indicated, over operating temperature range with $4.5V \leq V_{DD} \leq 18V$.

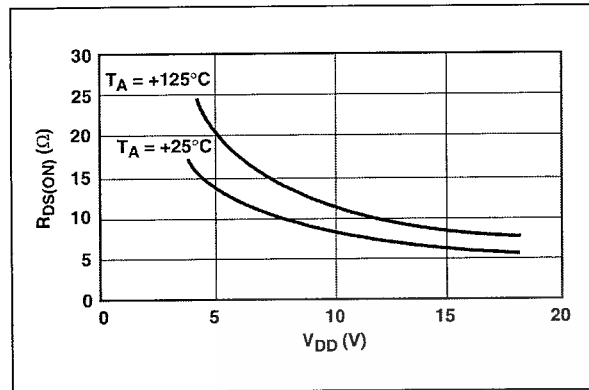


FIGURE 2-7: High-State Output Resistance.

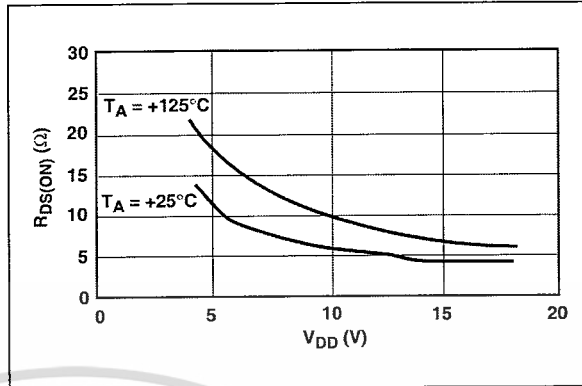


FIGURE 2-10: Low-State Output Resistance.

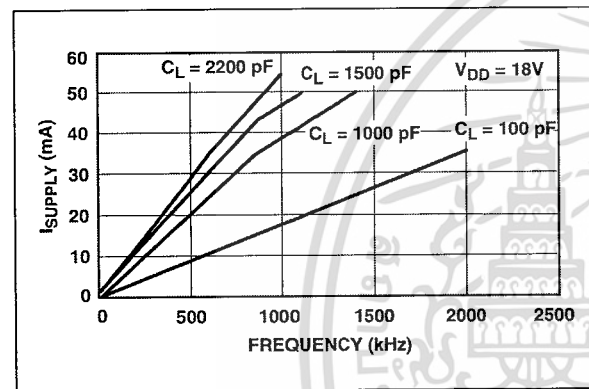


FIGURE 2-8: Supply Current vs. Frequency.

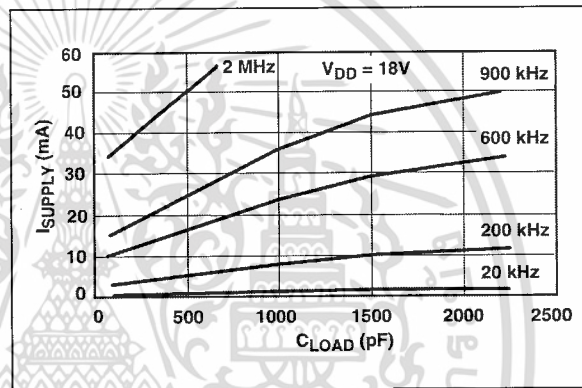


FIGURE 2-11: Supply Current vs. Capacitive Load.

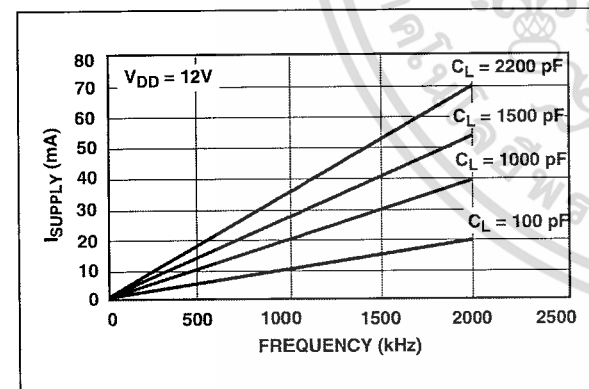


FIGURE 2-9: Supply Current vs. Frequency.

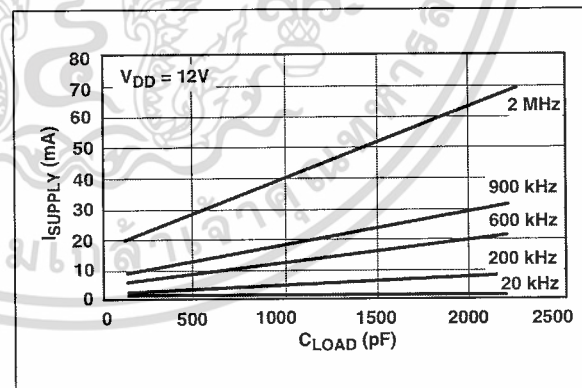


FIGURE 2-12: Supply Current vs. Capacitive Load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ขอตอบให้ว่าไปใช้ประโยชน์ด้วยการค้า

TC4426A/TC4427A/TC4428A

Note: Unless otherwise indicated, over operating temperature range with $4.5V \leq V_{DD} \leq 18V$.

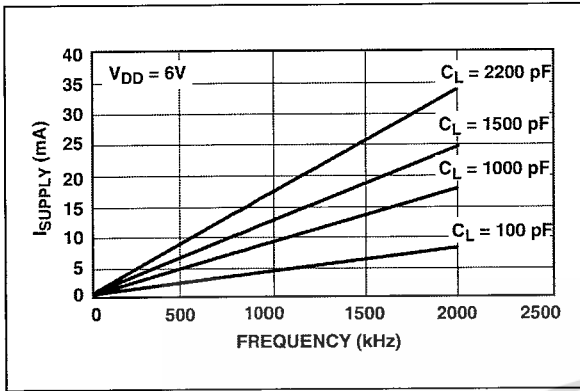


FIGURE 2-13: Supply Current vs. Frequency.

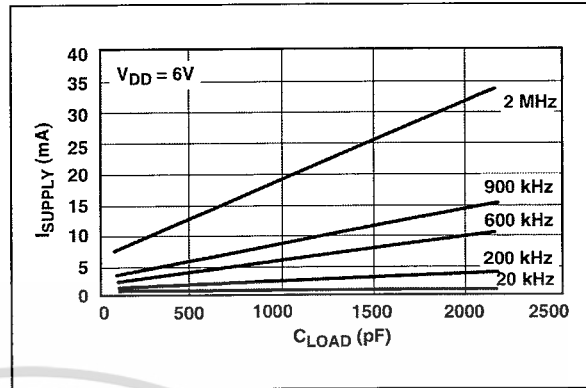


FIGURE 2-15: Supply Current vs. Capacitive Load.

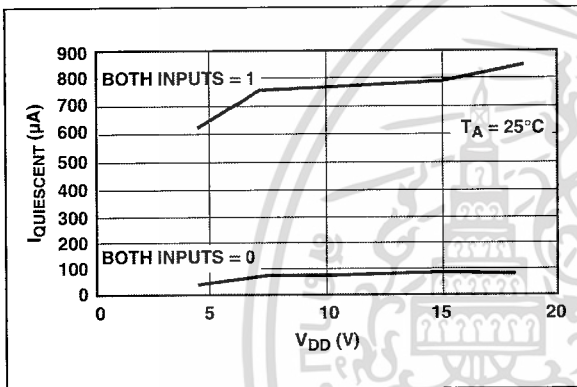


FIGURE 2-14: Quiescent Supply Current vs. Voltage.

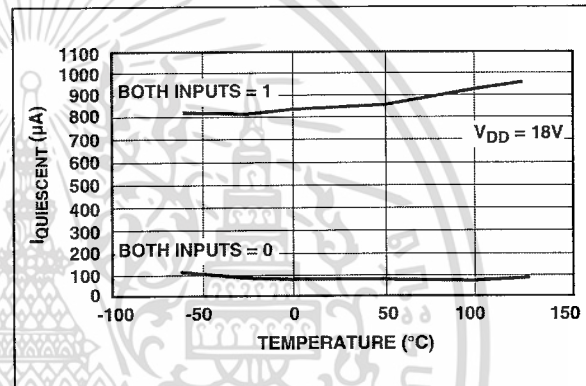


FIGURE 2-16: Quiescent Supply Current vs. Temperature.

TC4426A/TC4427A/TC4428A

3.0 PIN DESCRIPTIONS

The descriptions of the pins are listed in Table 3-1.

TABLE 3-1: PIN FUNCTION TABLE

8-Pin PDIP/ MSOP/SOIC	8-Pin DFN	Symbol	Description
1	1	NC	No connection
2	2	IN A	Input A
3	3	GND	Ground
4	4	IN B	Input B
5	5	OUT B	Output B
6	6	V _{DD}	Supply input
7	7	OUT A	Output A
8	8	NC	No connection
—	PAD	NC	Exposed Metal Pad

Note 1: Duplicate pins must be connected for proper operation.

3.1 Inputs A and B

MOSFET driver inputs A and B are high-impedance, TTL/CMOS compatible inputs. These inputs also have 300 mV of hysteresis between the high and low thresholds that prevents output glitching, even when the rise and fall time of the input signal is very slow.

3.2 Ground (GND)

The ground pin is the return path for both the bias current and the high peak current that discharges the external load capacitance. The ground pin should be tied into a ground plane or have a very short trace to the bias supply source return.

3.3 Output A and B

MOSFET driver outputs A and B are low-impedance, CMOS push-pull style outputs. The pull-down and pull-up devices are of equal strength, making the rise and fall times equivalent.

3.4 Supply Input (V_{DD})

The V_{DD} input is the bias supply for the MOSFET driver and is rated for 4.5V to 18V, with respect to the ground pin. The V_{DD} input should be bypassed with local ceramic capacitors. The value of these capacitors should be chosen based on the capacitive load that is being driven.

3.5 Exposed Metal Pad

The exposed metal pad of the 6x5 DFN package is not internally connected to any potential. Therefore, this pad can be connected to a ground plane or other copper plane on a printed circuit board, to aid in heat removal from the package.

TC4426A/TC4427A/TC4428A

4.0 APPLICATIONS INFORMATION

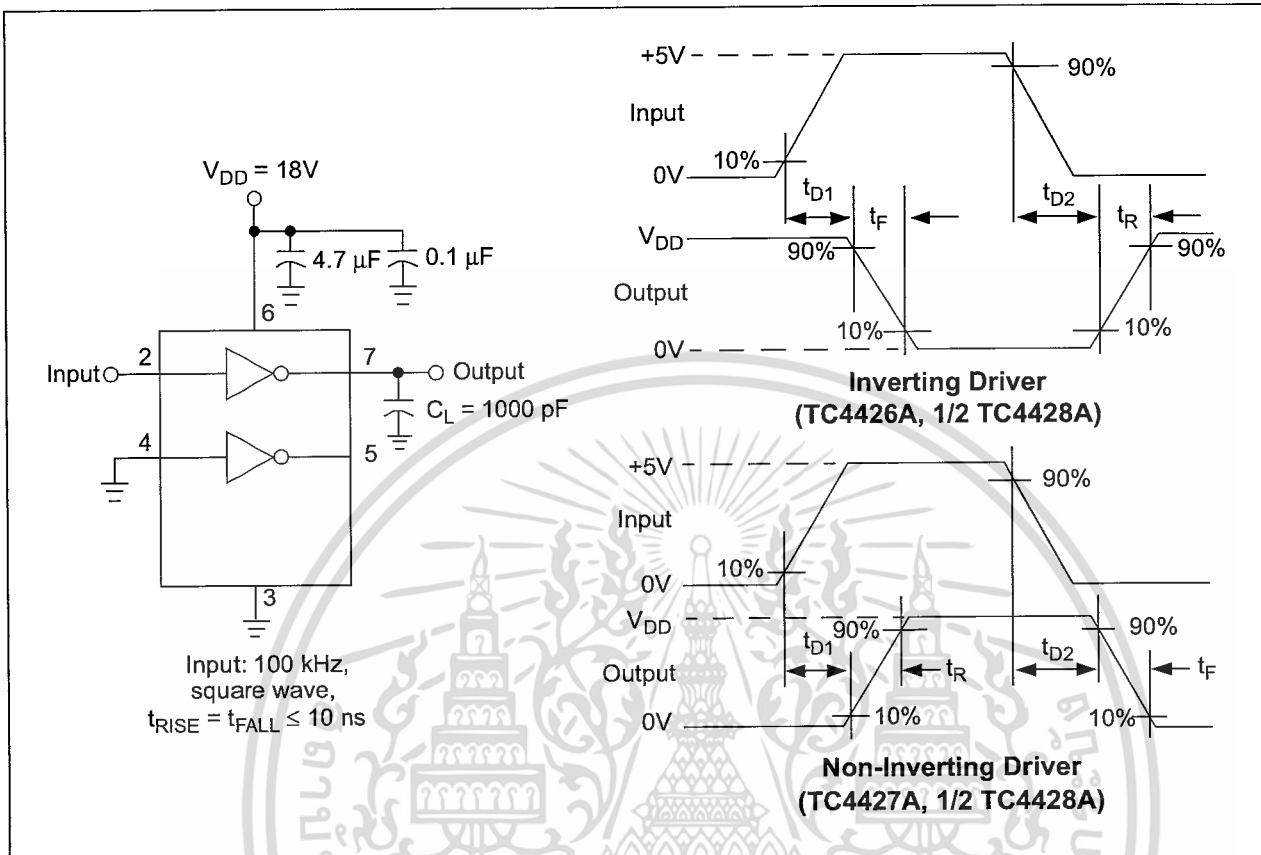


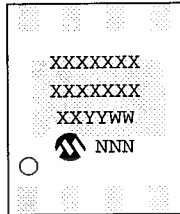
FIGURE 4-1: Switching Time Test Circuit.

TC4426A/TC4427A/TC4428A

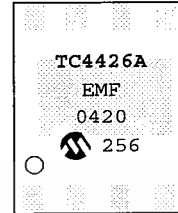
5.0 PACKAGING INFORMATION

5.1 Package Marking Information

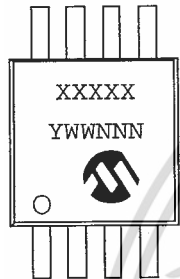
8-Lead DFN



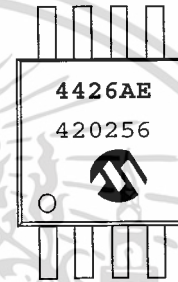
Example:



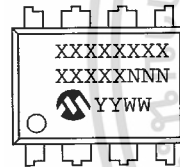
8-Lead MSOP



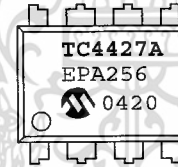
Example:



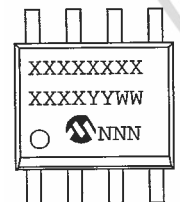
8-Lead PDIP (300 mil)



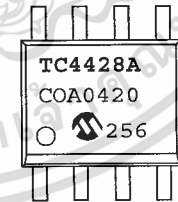
Example:



8-Lead SOIC (150 mil)



Example:



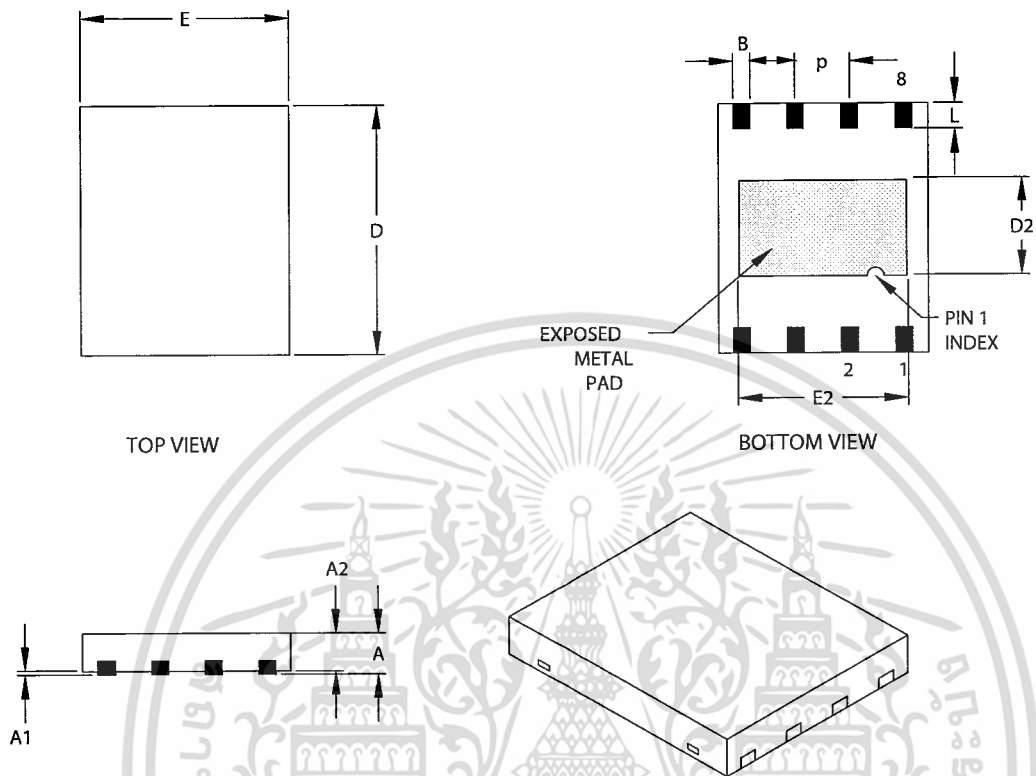
Legend: XX...X Customer specific information*
 YY Year code (last 2 digits of calendar year)
 WW Week code (week of January 1 is week '01')
 NNN Alphanumeric traceability code

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line thus limiting the number of available characters for customer specific information.

* Standard marking consists of Microchip part number, year code, week code, traceability code (facility code, mask rev#, and assembly code).

TC4426A/TC4427A/TC4428A

8-Lead Plastic Dual Flat No Lead Package (MF) 6x5 mm Body (DFN-S) – Saw Singulated



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.050 BSC			1.27 BSC	
Overall Height	A	.033	.035	.037	0.85	0.90	0.95
Package Thickness	A2	.031	.035	.037	0.80	0.89	0.95
Standoff	A1	.000	.0004	.002	0.00	0.01	0.05
Base Thickness	A3	.007	.008	.009	0.17	0.20	0.23
Overall Length	E	.195	.197	.199	4.95	5.00	5.05
Exposed Pad Length	E2	.152	.157	.163	3.85	4.00	4.15
Overall Width	D	.234	.236	.238	5.95	6.00	6.05
Exposed Pad Width	D2	.089	.091	.093	2.25	2.30	2.35
Lead Width	B	.014	.016	.019	0.35	0.40	0.47
Lead Length	L	.024		.026	0.60		0.65

Notes:

JEDEC equivalent: MO-220

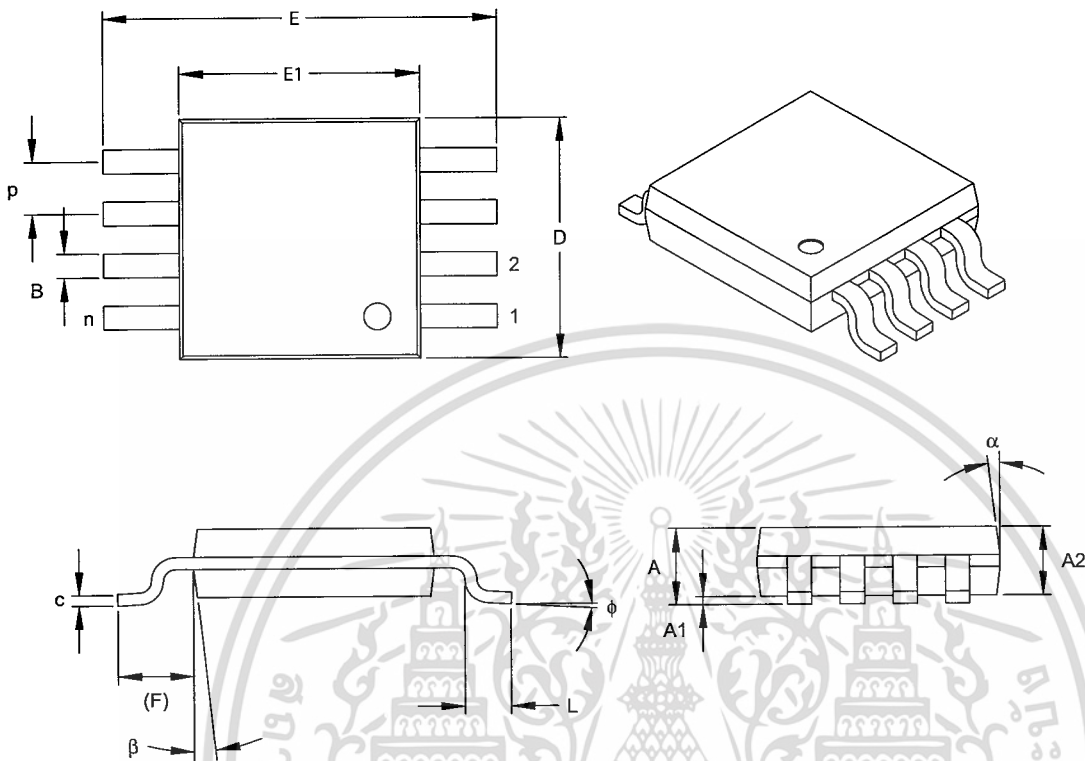
Drawing No. C04-122

Revised 11/3/03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TC4426A/TC4427A/TC4428A

8-Lead Plastic Micro Small Outline Package (UA) (MSOP)



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n	8			8		
Pitch	p	.026 BSC			0.65 BSC		
Overall Height	A	-	-	.043	-	-	1.10
Molded Package Thickness	A2	.030	.033	.037	0.75	0.85	0.95
Standoff	A1	.000	-	.006	0.00	-	0.15
Overall Width	E	.193 TYP.			4.90 BSC		
Molded Package Width	E1	.118 BSC			3.00 BSC		
Overall Length	D	.118 BSC			3.00 BSC		
Foot Length	L	.016	.024	.031	0.40	0.60	0.80
Footprint (Reference)	F	.037 REF			0.95 REF		
Foot Angle	phi	0°	-	8°	0°	-	8°
Lead Thickness	c	.003	.006	.009	0.08	-	0.23
Lead Width	B	.009	.012	.016	0.22	-	0.40
Mold Draft Angle Top	alpha	5°	-	15°	5°	-	15°
Mold Draft Angle Bottom	beta	5°	-	15°	5°	-	15°

*Controlling Parameter

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

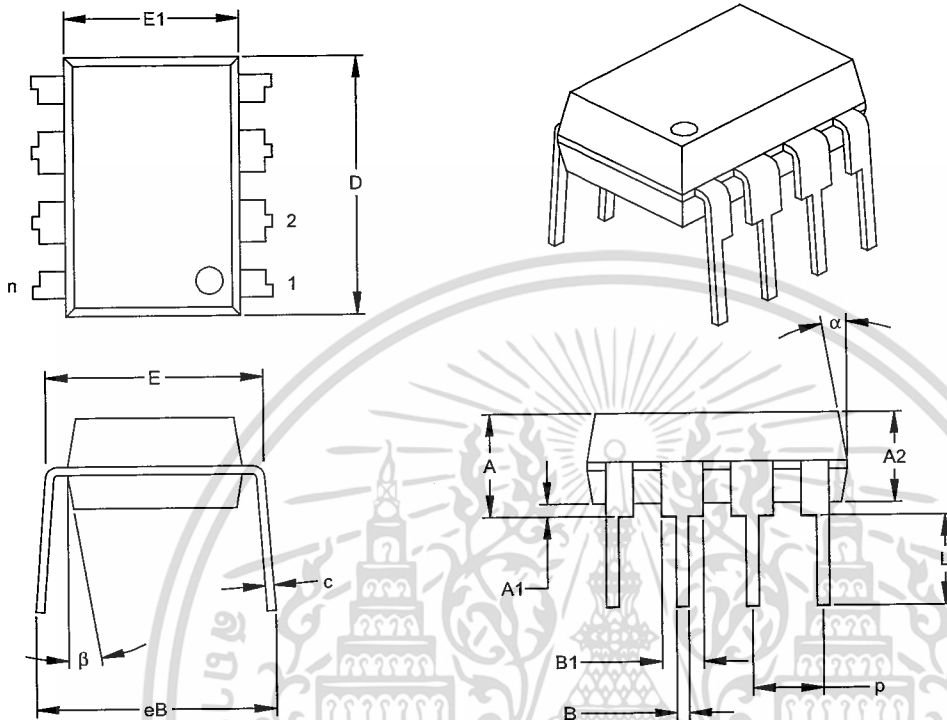
JEDEC Equivalent: MO-187

Drawing No. C04-111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TC4426A/TC4427A/TC4428A

8-Lead Plastic Dual In-line (PA) – 300 mil (PDIP)



Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n	8			8		
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing	§ eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter

§ Significant Characteristic

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

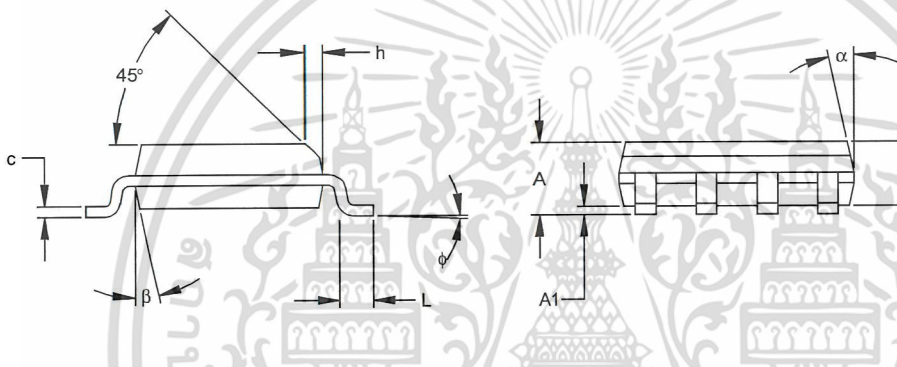
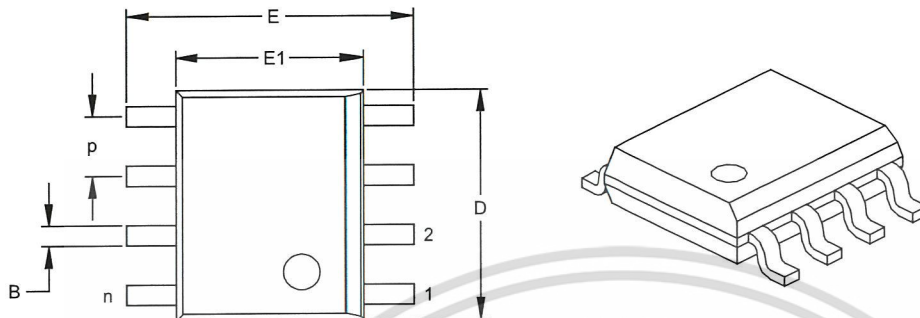
JEDEC Equivalent: MS-001

Drawing No. C04-018

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้วยประการใดๆ

TC4426A/TC4427A/TC4428A

8-Lead Plastic Small Outline (OA) – Narrow, 150 mil (SOIC)



Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n	8			8		
Pitch	p		.050			1.27	
Overall Height	A	.053	.061	.069	1.35	1.55	1.75
Molded Package Thickness	A2	.052	.056	.061	1.32	1.42	1.55
Standoff	§ A1	.004	.007	.010	0.10	0.18	0.25
Overall Width	E	.228	.237	.244	5.79	6.02	6.20
Molded Package Width	E1	.146	.154	.157	3.71	3.91	3.99
Overall Length	D	.189	.193	.197	4.80	4.90	5.00
Chamfer Distance	h	.010	.015	.020	0.25	0.38	0.51
Foot Length	L	.019	.025	.030	0.48	0.62	0.76
Foot Angle	φ	0	4	8	0	4	8
Lead Thickness	c	.008	.009	.010	0.20	0.23	0.25
Lead Width	B	.013	.017	.020	0.33	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

* Controlling Parameter

§ Significant Characteristic

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MS-012

Drawing No. C04-057

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า



MICROCHIP

WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support:
<http://support.microchip.com>
Web Address:
www.microchip.com

Atlanta
Alpharetta, GA
Tel: 770-640-0034
Fax: 770-640-0307

Boston
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

Chicago
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

Dallas
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

Detroit
Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

Kokomo
Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

Los Angeles
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

San Jose
Mountain View, CA
Tel: 650-215-1444
Fax: 650-961-0286

Toronto
Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

China - Chengdu
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

China - Fuzhou
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

China - Hong Kong SAR
Tel: 852-2401-1200
Fax: 852-2401-3431

China - Qingdao
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

China - Shanghai
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

China - Shenyang
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

China - Shenzhen
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

China - Shunde
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

China - Wuhan
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

China - Xian
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

ASIA/PACIFIC

India - Bangalore
Tel: 91-80-2229-0061
Fax: 91-80-2229-0062

India - New Delhi
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

Korea - Gumi
Tel: 82-54-473-4301
Fax: 82-54-473-4302

Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 or
82-2-558-5934

Malaysia - Penang
Tel: 60-4-646-8870
Fax: 60-4-646-5086

Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

Taiwan - Hsin Chu
Tel: 886-3-572-9526
Fax: 886-3-572-6459

Taiwan - Kaohsiung
Tel: 886-7-536-4818
Fax: 886-7-536-4803

Taiwan - Taipei
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

EUROPE

Austria - Wels
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

10/31/05

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ขออนุญาตด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ออกกฎหมายมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งพบการนำไปใช้