

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ไฮบริดอินเวอร์เตอร์สำหรับประยุกต์ใช้งานไมโครกริด
(Hybrid Inverter for Microgrid Applications)



T104198



เลขหมู่.....
เลขทะเบียน 104198
วัน,เดือน,ปี 3.ด.ค. 2552

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2551

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2551

ไฮบริดอินเวอร์เตอร์สำหรับประยุกต์ใช้งานไมโครกริด
(Hybrid Inverter for Microgrid Applications)



รศ.ประภาส ไพรสุวรรณ

ดร.สุรินทร์ คำฝอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2551

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ไฮบริดอินเวอร์เตอร์สำหรับประยุกต์ใช้งานไมโครกริด

ผู้จัดทำ

1. ว่าที่ ร.ต.อมฤต ศรนคร รน.
2. นาย นิรันดร์ อินแก้วมูล
3. นายอาคม บุตรรินทร์

.....อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ ประภาศ ไพรสวรรณา)

.....อาจารย์ที่ปรึกษา
(ดร.สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฮบริดจ์อินเวอร์เตอร์สำหรับประยุกต์ใช้งานไมโครกริด

ว่าที่ ร.ด.อมฤต ศรีนคร รน.

นาย นิรันดร์ อินแก้วมูล

นายอาคม บุตรรินทร์

รศ.ประภาส ไพรสวรรณา อาจารย์ที่ปรึกษา

ดร.สุรินทร์ คำฝอย อาจารย์ที่ปรึกษา

ปีการศึกษา 2551

บทคัดย่อ

ในงานวิจัยนี้ได้นำเสนอชุดต้นแบบไฮบริดจ์อินเวอร์เตอร์ 3 เฟส ขนาด 1 kW ซึ่งไฮบริดจ์อินเวอร์เตอร์นี้ประกอบไปด้วยอินเวอร์เตอร์ 4 ชุด คือ ชุดอินเวอร์เตอร์หลักซึ่งเป็นอินเวอร์เตอร์สามเฟสทั่วไป แบบ 6 สวิตช์กำลัง 1 ชุด และอินเวอร์เตอร์ซึ่งเป็นอินเวอร์เตอร์แบบเอชบริดจ์ แบบ 4 สวิตช์กำลัง 3 ชุดรวมทั้งเทคนิคที่ใช้ในการกำเนิดสัญญาณ PWM ซึ่งเทคนิคที่นำเสนอจะมีความสูญเสียเนื่องจากการสวิตช์ต่ำ อีกทั้งไฮบริดจ์อินเวอร์เตอร์จะใช้สวิตช์กำลังน้อยกว่าอินเวอร์เตอร์หลายระดับแบบคาสเคดทั่วไป งานวิจัยนี้ได้ใช้โปรแกรม Simulink/MATLAB ในการจำลองการทำงาน ซึ่งผลการจำลองได้เสนอให้เห็นว่าไฮบริดจ์อินเวอร์เตอร์สามารถนำมาประยุกต์ใช้งานที่กำลังไฟฟ้าและแรงดันไฟฟ้าสูง ๆ เช่นเดียวกับอินเวอร์เตอร์หลายระดับ

เอกสารนี้เป็นเอกสารที่ส่งมอบไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Hybrid Inverter for Microgrid Applications

Acting.sub LT.Aummarit Soranakorn

Mr.Nirun Inkaewmoon

Mr.Arkhom Buttarin

Assc. Prof. Prapart Prisuwana advisor

Dr. Surin Khomfoi advisor

2008

ABSTRACT

This research presents a prototype of 1 kW hybrid inverter 3 phase drive. This hybrid inverter consists of four inverters: main inverter and auxiliary inverter. The main inverter is a conventional 3 phases inverter (six switches). The three auxiliary inverters are a single phase H-Bridge inverter (four switches). The modified PWM technique is also developed to reduce switching losses. Also, the proposed topology can reduce the number of required power switches compared to a traditional cascaded multilevel. Simulink/MATLAB is used to simulate the circuit operation and control signal. The results show that this alternative topology can be applied for high power applications as a multilevel inverter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการของเราที่สามารถสำเร็จได้นั้นมาจากการสนับสนุนทางด้านต่างๆจากหลาย ๆ ส่วน พวกเราขอขอบพระคุณ ดร.สุรินทร์ คำฝอย และ รศ.ประภาส ไพรสวรรณา อาจารย์ที่ปรึกษาที่คอยแนะนำและให้คำปรึกษาในเรื่องต่างๆ ตลอดจนอาจารย์ทุกท่านที่ประสิทธิ์ประสาทวิชาความรู้ซึ่งทำให้พวกเราสามารถทำงานจนสำเร็จร่วมนำไปได้ด้วยดี

นอกจากนี้ต้องขอขอบคุณ คุณนครศักดิ์ แสงศรี ที่คอยอำนวยความสะดวกเกี่ยวกับอุปกรณ์และเครื่องมือวัดภายในห้องแล็บ ตลอดจนเจ้าหน้าที่ทุกฝ่ายที่เกี่ยวข้อง ขอขอบคุณบริษัทพีระบราเธอร์ที่ได้ให้อุปกรณ์ในการทำโครงการ และได้รับการสนับสนุนจากสำนักงานกองทุนสนับสนุนการวิจัย ฝ่ายอุตสาหกรรม โครงการโครงการอุตสาหกรรมและวิจัยสำหรับนักศึกษาปริญญาตรี(IRPUS)ประจำปี2551 สำนักงานนโยบายและแผนพลังงาน กระทรวงพลังงาน ที่ได้อุดหนุนเงินทุนในการทำโครงการ และขอขอบคุณ ผอ.เพื่อนทุกคนที่เป็นกำลังใจและให้คำปรึกษา

ท้ายที่สุดนี้ บุคคลที่สำคัญที่สุดที่มีอาจลืมได้ก็คือ บิดา มารดาที่ให้กำเนิด เลี้ยงดูและอุปถัมภ์ พวกเราจนถึงบัดนี้ พวกเราต้องกราบขอบพระคุณท่านด้วยความเคารพสูงสุด

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ.....	I
ABSTRACT.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
สารบัญตาราง.....	IX
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญของการวิจัย.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	3
1.3 ขอบเขตและข้อกำหนดของการวิจัย.....	4
1.4 ขั้นตอนและวิธีการดำเนินงาน.....	4
1.5 ประโยชน์ที่คาดว่าจะได้รับการวิจัย.....	5
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	6
2.1 บทนำ.....	6
2.2 การสวิตชิงแบบPWM.....	6
2.3 อินเวอร์เตอร์เฟสเดียว.....	7
2.4 อินเวอร์เตอร์3เฟส.....	8
2.5 อินเวอร์เตอร์หลายระดับ.....	12
2.6 สรุป.....	13
บทที่ 3 ทฤษฎีของไฮบริดอินเวอร์เตอร์.....	14
3.1 บทนำ.....	14
3.2 ไฮบริดอินเวอร์เตอร์.....	14
3.3 ส่วนประกอบต่างๆของไฮบริดอินเวอร์เตอร์.....	15
3.4 เทคนิคการสร้างสัญญาณ PWM.....	17
3.5 สรุป.....	19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 4 ทฤษฎีของไมโครกริด.....	20
4.1 บทนำ.....	20
4.2 พลังงานทดแทน.....	20
4.2.1 พลังงานแสงอาทิตย์.....	21
4.2.2 พลังงานลม.....	21
4.2.3 พลังงานชีวมวล(Biomass).....	22
4.3 ไมโครกริด.....	23
4.4 สรุป.....	25
บทที่ 5 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด.....	26
5.1 บทนำ.....	26
5.2 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริดด้วยโปรแกรมคอมพิวเตอร์.....	26
5.3 ผลการจำลอง.....	27
5.4 สรุป.....	28
บทที่ 6 การออกแบบไฮบริดอินเวอร์เตอร์.....	29
6.1 บทนำ.....	29
6.2 การออกแบบวงจรกำลัง.....	29
6.2.1 ไฮบริดอินเวอร์เตอร์อินเวอร์เตอร์หลายระดับแบบคาสเคด.....	29
6.2.2 การออกแบบอินเวอร์เตอร์รอง.....	30
6.2.3 การออกแบบอินเวอร์เตอร์หลัก.....	30
6.2.4 การออกแบบวงจรขับ.....	32
6.2.4.1 วงจรขับสำหรับอินเวอร์เตอร์หลัก.....	33
6.2.4.2 วงจรขับสำหรับอินเวอร์เตอร์รอง.....	34
6.3 การออกแบบวงจรควบคุม.....	35
6.3.1 สัญญาณเกทของสวิตช์ในไฮบริดอินเวอร์เตอร์.....	35
6.3.1.1 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก.....	35
6.3.1.2 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รอง.....	35
6.3.2 วงจรประวิงเวลา.....	36
6.3.3 การออกแบบโปรแกรม.....	37
6.4 สรุป.....	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 7 ผลการทดสอบ.....	39
7.1 บทนำ.....	39
7.2วิธีการทดสอบ.....	39
7.3 การทดสอบชุดต้นแบบไฮบริดอินเวอร์เตอร์.....	41
7.3.1 สัญญาณเกท.....	41
7.3.2 สัญญาณแรงดันไลน์.....	42
7.3.3 สัญญาณแรงดันเฟส.....	42
7.3.4 เปรียบเทียบแรงดันเฟสกับแรงดันไลน์.....	44
บทที่ 8 สรุปผลการวิจัยและข้อเสนอแนะ.....	45
8.1 สรุปผลการทดลอง.....	45
8.2 สรุปผลการทำงานทั้งระบบ.....	45
8.3 ข้อเสนอแนะ.....	45
เอกสารอ้างอิง.....	46
ภาคผนวก.....	47
ภาคผนวก ก เครื่องมือที่ใช้ในการทดสอบ.....	48
ภาคผนวก ข รูปไฮบริดอินเวอร์เตอร์ที่ใช้ในการทดลอง.....	49
ภาคผนวก ค ข้อมูลอุปกรณ์.....	51
ประวัติผู้เขียน.....	89
โปสเตอร์.....	90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
ภาพที่ 2.1 การสร้างสัญญาณสวิตชิงแบบPWM.....	7
ภาพที่ 2.2 อินเวอร์เตอร์เฟสเดียวแบบฮาล์ฟบริดจ์ และฟูลบริดจ์.....	8
ภาพที่ 2.3 อินเวอร์เตอร์สามเฟส.....	8
ภาพที่ 2.4 การออน-ออฟสวิตช์.....	9
ภาพที่ 2.5 รูปคลื่นของอินเวอร์เตอร์สามเฟสรูปคลื่นสี่เหลี่ยม.....	11
ภาพที่ 2.6 อินเวอร์เตอร์หลายระดับ.....	12
ภาพที่ 3.1 วงจรไฮบริดจ์ อินเวอร์เตอร์ 3 เฟส แบบคาสเคด.....	15
ภาพที่ 3.2 โครงสร้างอินเวอร์เตอร์ 3 เฟส.....	16
ภาพที่ 3.3 โครงสร้างเฟสเดียวของ Multilevel cascaded H-bridges inverter.....	16
ภาพที่ 3.4 สัญญาณมอดดูเลชันแบบ 5 ระดับ.....	18
ภาพที่ 3.5 การกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รอง.....	18
ภาพที่ 4.1 บล็อกไดอะแกรมของระบบจ่ายไฟขนาดเล็ก.....	24
ภาพที่ 4.2 ไฮบริดจ์อินเวอร์เตอร์สำหรับประยุกต์ใช้ไมโครกริด.....	24
ภาพที่ 4.3 ระบบไฟฟ้าขนาดเล็ก 3 เฟส.....	25
ภาพที่ 5.1 การจำลองไฮบริดจ์อินเวอร์เตอร์.....	26
ภาพที่ 5.2 วงจรภายในของการจำลองไฮบริดจ์อินเวอร์เตอร์.....	27
ภาพที่ 5.3 แรงดันเฟสเอาต์พุทของไฮบริดจ์อินเวอร์เตอร์.....	27
ภาพที่ 5.4 แรงดันไลน์เอาต์พุทของไฮบริดจ์อินเวอร์เตอร์.....	28
ภาพที่ 5.5 กระแสเฟสเอาต์พุทของไฮบริดจ์อินเวอร์เตอร์.....	28
ภาพที่ 6.1 ไฮบริดอินเวอร์เตอร์.....	29
ภาพที่ 6.2 โครงสร้างเฟสเดียวของ Multilevel cascaded H-bridges inverter.....	30
ภาพที่ 6.3 อินเวอร์เตอร์ 3 เฟส.....	30
ภาพที่ 6.4 วงจรกำลังทั้งหมดที่ใช้ในงานวิจัยนี้.....	31
ภาพที่ 6.5 วงจรขับและวงจรประวิงเวลาทั้งหมดที่ใช้ในงานวิจัยนี้.....	32
ภาพที่ 6.6 วงจรขับนำสำหรับอินเวอร์เตอร์สามเฟส.....	33
ภาพที่ 6.7 วงจรขับนำสำหรับอินเวอร์เตอร์รอง.....	34
ภาพที่ 6.8 (ก)รูปร่าง สัญญาณเกตสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก.....	35
(ข)รูปบน สัญญาณเกตสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก.....	35
ภาพที่ 6.9 วงจรประวิงเวลา (เดดไทม์).....	36
ภาพที่ 6.10 เวลาประวิงในสัญญาณเกต.....	36
ภาพที่ 6.11 แสดงไดอะแกรมของโปรแกรม.....	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

	หน้า
ภาพที่ 6.12 วงจรคอนโทรลทั้งหมดที่ใช้ในงานวิจัยนี้.....	38
ภาพที่ 7.1 วงจรคอนโทรลขณะทำการทดลอง.....	39
ภาพที่ 7.2 วงจรขณะทดลองเพื่อบันทึกค่า.....	40
ภาพที่ 7.3 วงจรขณะทดลองเพื่อบันทึกค่า.....	40
ภาพที่ 7.4 (ก)รูปสร้าง สัญญาณเกทสำหรับสวิทช์ในวงจรอินเวอร์เตอร์หลัก.....	41
(ข)รูปบน สัญญาณเกทสำหรับสวิทช์ในวงจรอินเวอร์เตอร์รอง.....	41
ภาพที่ 7.5 สัญญาณแรงดันไลน์ที่ได้จากการจำลองทางคณิตศาสตร์.....	42
ภาพที่ 7.6 สัญญาณแรงดันไลน์ที่วัดได้ ที่ความถี่ 50 Hz.....	42
ภาพที่ 7.7 สัญญาณแรงดันเฟสจากการจำลองทางคณิตศาสตร์.....	42
ภาพที่ 7.8 สัญญาณกระแสจากการจำลองทางคณิตศาสตร์.....	43
ภาพที่ 7.9 ผลการทดลองจริงที่ได้ รูปคลื่นบนเป็นแรงดัน รูปคลื่นล่างเป็นกระแส.....	43
ภาพที่ 7.10 เปรียบเทียบแรงดันเฟสกับแรงดันไลน์ของไฮบริดอินเวอร์เตอร์.....	44
ภาพที่ 7.11 ภาพ THDv ที่วัดได้ 4.8%.....	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 1.1 แผนการดำเนินงาน.....	4
ตารางที่ 2.1 การทำงานของสวิทช์ทั้ง6ตัว.....	10



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญของการวิจัย

จากข้อมูลการขยายเขตให้บริการไฟฟ้าของการไฟฟ้าส่วนภูมิภาค ณ 31 สิงหาคม 2549 พบว่าสามารถขยายการให้บริการไฟฟ้าครอบคลุมพื้นที่ 72,264 หมู่บ้าน หรือคิดเป็น 99.1 เปอร์เซ็นต์จากจำนวน 72,912 หมู่บ้าน ซึ่งเป็นพื้นที่รับผิดชอบทั้งหมดของการไฟฟ้าส่วนภูมิภาค จากจำนวน 648 หมู่บ้านที่ยังไม่มีไฟฟ้านี้ 529 หมู่บ้านอยู่ในพื้นที่ป่าสงวน เขตรักษาพันธุ์สัตว์ป่าและพื้นที่หวงห้าม ซึ่งการไฟฟ้าส่วนภูมิภาคไม่สามารถขยายเขตการให้บริการเข้าไปในพื้นที่เหล่านั้นได้ส่วนหมู่บ้านที่เหลืออยู่ในพื้นที่ภูเขาสูงตามภาคเหนือของประเทศ ประชาชนที่อาศัยอยู่ส่วนใหญ่เป็นชาวเขา ลักษณะของหมู่บ้านอยู่แบบกระจัดกระจายตามหุบเขา ซึ่งไม่คุ้มค่าทางเศรษฐศาสตร์หากทำการขยายเขตให้บริการแบบปรกติ คือการปักเสาพาดสายเข้าไปในพื้นที่เหล่านั้น [8] ถือเป็นหน้าที่ของภาครัฐที่จะต้องจัดหาไฟฟ้าให้กับประชาชนเหล่านี้ ตามรัฐธรรมนูญฉบับ พ.ศ. 2540 ได้ระบุไว้ว่า รัฐจะต้องจัดการด้านสาธารณูปโภคซึ่งรวมถึงไฟฟ้าให้กับประชาชนทุกคนอย่างเท่าเทียมกันทั้งในด้านคุณภาพและราคา โดยที่ระบบผลิตไฟฟ้าที่ใช้ในการจ่ายไฟฟ้าให้แก่พื้นที่เหล่านี้ จะต้องเป็นระบบที่จะไม่ก่อให้เกิดปัญหามลพิษและปัญหาสิ่งแวดล้อมในพื้นที่ ระบบผลิตไฟฟ้าขนาดเล็กจากเซลล์แสงอาทิตย์จึงเป็นทางเลือกหนึ่งที่เหมาะสมในการแก้ปัญหานี้โครงการเกี่ยวกับการนำพลังงานแสงอาทิตย์มาใช้เพื่อผลิตไฟฟ้าให้กับประชาชนในพื้นที่ชนบทห่างไกลมีตัวอย่างที่ประสบความสำเร็จอยู่ในหลายประเทศ

ในบทความนี้จะขอยกตัวอย่างเฉพาะประเทศในแถบเอเชียตะวันออกเฉียงใต้ ประเทศแรก ได้แก่ อินโดนีเซีย มีการนำระบบผลิตไฟฟ้าแบบผสมผสานจากพลังงานหมุนเวียนมาใช้เพื่อการพัฒนาพื้นที่ชนบทในประเทศอินโดนีเซียในโครงการได้ทำการติดตั้งระบบผลิตไฟฟ้าแบบผสมผสานจากพลังงานหมุนเวียนในหมู่บ้าน Makki, Kabupaten และ Jayawigaya ซึ่งอยู่ในจังหวัด Irian Jaya โดยภาครัฐเป็นผู้ลงทุนในการติดตั้งระบบ [2] โครงการนี้มีประเด็นที่น่าสนใจ คือ มีการบริหารจัดการโครงการอย่างเป็นระบบ เพื่อมุ่งเน้นความยั่งยืนของระบบหลังการติดตั้งประชาชนในพื้นที่สามารถดูแล บริหารและจัดการระบบได้เอง มีการจัดฝึกอบรมช่างเทคนิคในระดับหมู่บ้านจนสามารถซ่อมบำรุงระบบได้ มีการจัดเก็บค่าใช้ไฟฟ้าจากระบบเพื่อนำรายได้จากระบบไปใช้ในการดำเนินงานระบบโดยมีการจัดตั้งคณะกรรมการขึ้นมาเพื่อที่จะทำหน้าที่ในการบริหารและจัดการระบบคณะกรรมการชุดนี้ประกอบไปด้วย ฝ่ายประสานงาน ฝ่ายบริหารซึ่งมีหน้าที่ในการตัดสินใจเรื่องต่างๆ ฝ่ายการเงินและการตลาดซึ่งมีหน้าที่ดูแลด้านการเงินและหาลูกค้า คณะกรรมการชุดนี้จะอยู่ภายใต้สภาเพื่อพัฒนาหมู่บ้านเพื่อความยั่งยืน ซึ่งจะเป็นผู้ดูแลคณะกรรมการระดับหมู่บ้านของโครงการนี้ การเงินสำหรับไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการพลังงานหมุนเวียนเป็นเรื่องที่สำคัญมาก โครงสร้างที่สำคัญมีอยู่ 3 ส่วนคือเงินลงทุน อัตราค่าไฟฟ้าและค่าดำเนินการและค่าซ่อมบำรุงเงินลงทุนและอัตราค่าไฟฟ้ามีความเชื่อมโยงกันอย่างหลีกเลี่ยงมิได้เมื่อลงทุนในการติดตั้งระบบสูงก็จะต้องกำหนดอัตราค่าไฟฟ้าที่สูงตามไปด้วยซึ่งเป็นปัญหาในทางปฏิบัติของโครงการระบบไฟฟ้าจากพลังงานหมุนเวียนที่ดำเนินการอยู่ในประเทศกำลังพัฒนา เพราะประชาชนส่วนใหญ่ที่ใช้ระบบพลังงานหมุนเวียนเป็นกลุ่มที่มีความยากจนเป็นส่วนใหญ่ทำให้ไม่มีศักยภาพเพียงพอในการซื้อไฟฟ้าจากระบบพลังงานหมุนเวียนเนื่องจากยังเป็นเทคโนโลยีที่มีราคาสูงอยู่ในบางพื้นที่สามารถจัดเก็บค่าไฟฟ้าได้ แต่มูลค่าที่จัดเก็บได้ต่ำกว่าความเป็นจริงไม่สอดคล้องกับมูลค่าการลงทุน ทำให้ระยะเวลาการคืนทุนของระบบช้ามาก ปัญหานี้บางครั้งเกิดจากการบริหารระบบไม่เหมาะสม มีการผลิตไฟฟ้าออกมาจากระบบมากเกินไปจนเกิดความต้องกร (บางกรณีอาจหมายถึงการออกแบบระบบที่มีขนาดใหญ่เกินไป) ซึ่งวิธีการหนึ่งที่จะแก้ปัญหา คือการบริหารระบบโดยการผลิตไฟฟ้าให้สอดคล้องกับความต้องการใช้ไฟฟ้าจะช่วยให้ลดต้นทุนของการดำเนินงานระบบมีผลทำให้รายได้ของระบบเพิ่มขึ้นด้วยลดระยะเวลาการคืนทุนของระบบลงในโครงการระบบไฟฟ้าจากพลังงานหมุนเวียนกลไกของรัฐบาลมีความสำคัญเป็นอย่างยิ่งที่จะมีส่วนผลักดันให้โครงการมีความสำเร็จและยั่งยืนมาตรการทางด้านภาษีเป็นสิ่งที่รัฐควรนำมาใช้การให้การอุดหนุนทางภาษีหรือเงินกูดอกเบี้ยต่ำบางครั้งเป็นเรื่องที่รัฐควรกระทำเพื่อช่วยเหลือทั้งประชาชนผู้ใช้ไฟฟ้าและภาคเอกชนทั้งผู้ผลิตอุปกรณ์ผู้ให้บริการ ฯลฯ โดยพยายามหลีกเลี่ยงการบิดเบือนราคาที่เป็นจริงในตลาด ทั้งนี้เพื่อให้เกิดความมั่นคงและยั่งยืนในโครงการระบบไฟฟ้าจากพลังงานหมุนเวียน

กรณีศึกษาของประเทศฟิลิปปินส์ในปี ค.ศ. 1999 บริษัท Shell Renewables Philippines Incorporation (SRPI) และ US Community Power Corporation (CPC) โดยความร่วมมือกับหน่วยงานรัฐบาลท้องถิ่นของจังหวัด Aklan ได้จัดตั้งบริษัทที่ให้บริการทางด้านพลังงานนอกรูปแบบในพื้นที่ชนบทขึ้น 10 แห่ง ใช้ชื่อว่า Rural Energy Service Companies (RESCOs) ซึ่งถือว่าเป็นบริษัทเอกชนรายแรกที่ประกอบกิจการทางพาณิชย์เกี่ยวกับระบบพลังงานนอกรูปแบบตัวอย่างของระบบ ได้แก่ ระบบผลิตไฟฟ้าแบบผสมผสานจากเซลล์แสงอาทิตย์และก๊าซโพรเพนซึ่งระบบประกอบไปด้วย เซลล์แสงอาทิตย์ขนาด 3.6 กิโลวัตต์ (แผงขนาด 75 วัตต์ จำนวน 48 แผง) เครื่องกำเนิดไฟฟ้าแบบใช้ก๊าซหุงต้มขนาด 9 กิโลวัตต์แบตเตอรี่ขนาดความจุ 50 กิโลวัตต์-ชั่วโมง เครื่องแปลงกระแสไฟฟ้าแบบสองทาง (bi-directional inverter) และชุดควบคุมการทำงานของระบบโครงการนี้เป็นการนำเทคโนโลยีมาใช้โดยมุ่งเน้นให้เกิดความยั่งยืนของระบบก่อให้เกิดการเริ่มต้นของแผนนโยบาย แนวความคิดใหม่ ๆ และโอกาสทางธุรกิจโครงการนี้ประสบความสำเร็จอย่างสูงเนื่องจากอาศัยกลไกการทำงานในรูปแบบของบริษัทเอกชน ลดบทบาทหน้าที่ของภาครัฐในเรื่องของการบริหารจัดการสามารถจัดการความเสี่ยงในเรื่องของการเงินและปัญหาทางเทคนิคออกจากผู้ใช้ไฟฟ้า โดยให้บริษัทเป็นผู้รับผิดชอบ ราคาค่าไฟฟ้าก็ปล่อยให้ไปตามกลไกตลาดโดยที่ภาครัฐไม่ได้เข้าไปกำหนดราคา [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 วัตถุประสงค์ของการวิจัย

1. เพื่อศึกษาการประยุกต์ใช้งานการจ่ายพลังงานไฟฟ้าขนาดเล็กโดยใช้เซลล์พลังงานและ เซลล์แสงอาทิตย์ร่วมกับ ไฮบริดอินเวอร์เตอร์
2. เพื่อเป็นการประหยัดพลังงานและใช้พลังงานที่มีอยู่ให้เกิดประโยชน์สูงสุดการจัดการพลังงานอย่างมีประสิทธิภาพคือ การที่ใช้พลังงานจากแหล่งพลังงานเสริมให้น้อยที่สุดและพยายามใช้พลังงานที่ผลิตจากแหล่งพลังงานหมุนเวียนให้ได้มากที่สุด การลดการสูญเสียพลังงานภายในในระบบและการจัดการกับพลังงานส่วนเกินที่ผลิตได้เกินความต้องการอย่างมีประสิทธิภาพ นอกจากนี้การทำงานของมอเตอร์ในเครื่องกำเนิดไฟฟ้าจะต้องทำงานได้ใกล้เคียงกับจุดประสิทธิภาพสูงสุดของมอเตอร์ด้วยเพื่อให้การใช้เชื้อเพลิงเป็นไปอย่างมีประสิทธิภาพการลดการสูญเสียพลังงานในระบบก็เป็นสิ่งที่จะต้องได้รับการพิจารณาโดยเลือกใช้อุปกรณ์ที่มีประสิทธิภาพสูง พลังงานที่ผลิตได้ควรถูกส่งให้กับภาระทางไฟฟ้าโดยตรงเพื่อหลีกเลี่ยงการสูญเสียพลังงานจากอุปกรณ์แปลงรูปพลังงาน และระบบสะสมพลังงาน
3. เพื่อเป็นการลดมลภาวะทางอากาศซึ่งเป็นปัญหาสิ่งแวดล้อมที่สำคัญในปัจจุบันคือปัญหาโลกร้อนอันเนื่องมาจากไนโตรเจนออกไซด์ (NOx), คาร์บอนไดออกไซด์ (CO₂) และซัลเฟอร์ไดออกไซด์ (SO₂)
4. เพื่อเป็นแรงจูงใจในการใช้พลังงานทดแทนเนื่องจากการใช้ไฟฟ้าต้องเสาะหาหรือสร้างโรงจักรไฟฟ้าเพิ่มขึ้นซึ่งมีผลต่อทรัพยากรธรรมชาติและมลภาวะทางอากาศอย่างหลีกเลี่ยงไม่ได้
5. ข้อมูลที่ได้จากการทำวิจัยนี้อาจจะนำไปสู่การสร้างมาตรฐานระบบการจ่ายพลังงานไฟฟ้าขนาดเล็กในอนาคต

1.3 ขอบเขตและข้อกำหนดของการวิจัย

แผนการดำเนินงานในปีที่ 1

การดำเนินงาน	เดือนที่												
	1	2	3	4	5	6	7	8	9	10	11	12	
1.ศึกษาข้อมูลไฮบริด อินเวอร์เตอร์ และไมโครกริด	■	■											
2.จัดเตรียมและจัดหาอุปกรณ์ในงานวิจัย		■	■	■									
3. ออกแบบและสร้างไฮบริด อินเวอร์เตอร์				■	■	■	■	■	■				
4. สร้างไฮบริดอินเวอร์เตอร์ และบันทึกค่า									■	■	■		
5.บันทึกค่า สรุปผลงานวิจัย เสนอโครงการ													■

ตารางที่ 1.1 แผนการดำเนินงาน

1.4 ขั้นตอนและวิธีการดำเนินงาน

งานวิจัยนี้เป็นการสร้างชุดต้นแบบอินเวอร์เตอร์หลายระดับชนิดเอชบริดจ์ ซึ่งเป็นการทำงานร่วมกันของอินเวอร์เตอร์หลักและอินเวอร์เตอร์รอง ซึ่งอินเวอร์เตอร์หลักคือ อินเวอร์เตอร์สามเฟสทั่วไป ชนิด 6 สวิตช์กำลัง ส่วนอินเวอร์เตอร์รองคือ อินเวอร์เตอร์ชนิดเอชบริดจ์ 4 สวิตช์กำลัง ซึ่งงานวิจัยนี้เริ่มจากการออกแบบจำลองการทำงานของไฮบริดอินเวอร์เตอร์ด้วยโปรแกรมSimulink/MATLAB สร้างชุดต้นแบบไฮบริดอินเวอร์เตอร์ และแบบจำลองไมโครกริด สรุปผลการวิจัยและเสนอแนวทาง โดยรายละเอียดต่าง ๆ จะกล่าวถึงในรายงานได้แบ่งออกเป็นหัวข้อ ดังต่อไปนี้

1. ความเป็นมาและความสำคัญ จุดมุ่งหมายวัตถุประสงค์ของการวิจัย ขอบเขตการวิจัยและข้อกำหนดของการวิจัย เนื้อหาโดยย่อในแต่ละบท ตลอดจนประโยชน์ที่ได้รับจากการวิจัย
2. ทฤษฎีที่เกี่ยวข้อง ซึ่งเป็นการกล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการสร้างชุดต้นแบบไฮบริดอินเวอร์เตอร์ ได้แก่ ทฤษฎีการกำเนิดสัญญาณ PWM อินเวอร์เตอร์เอชบริดจ์ (H-bridge Inverter) อินเวอร์เตอร์สามเฟส (3-Phase Inverter) อินเวอร์เตอร์หลายระดับ(Multilevel Inverter) เวลาประวิง(Dead Time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ทฤษฎีไฮบริดจ์อินเวอร์เตอร์ ซึ่งเป็นการอธิบายถึงลักษณะของอินเวอร์เตอร์ โครงสร้างและสัญญาณเกิด การทำงานของไฮบริดจ์อินเวอร์เตอร์
4. การจำลองการทำงานของไฮบริดจ์อินเวอร์เตอร์ จะกล่าวถึงการทำงานของไฮบริดจ์อินเวอร์เตอร์ในโปรแกรม Simulink/MATLAB รวมถึงการจำลองการทำงานของไฮบริดจ์อินเวอร์เตอร์
5. การออกแบบไฮบริดจ์อินเวอร์เตอร์ ออกแบบวงจรกำลังและออกแบบวงจรควบคุม
6. ผลการทดลอง ผลการทำงานของไฮบริดจ์อินเวอร์เตอร์
7. สรุปผลการวิจัย และหาข้อบกพร่อง

1.5 ประโยชน์ที่คาดว่าจะได้รับจากการวิจัย

1.โครงการวิจัยนี้ก่อให้เกิดองค์ความรู้ใหม่ในการประยุกต์ใช้งานไฮบริดอินเวอร์เตอร์ และการออกแบบระบบการเก็บพลังงานที่เหมาะสมโดยพิจารณาถึงลักษณะทางไฟฟ้าของเซลล์พลังงานและเซลล์แสงอาทิตย์ในการประยุกต์ใช้ในระบบไฟฟ้าขนาดเล็ก

2.โครงการวิจัยนี้จะส่งผลในการสร้างแรงจูงใจให้ผู้บริโภคไฟฟ้าหันมาใช้ระบบจ่ายไฟฟ้าขนาดเล็ก ด้วยพลังงานทดแทนระบบโดยรวมมีต้นทุนที่ต่ำลงและมีประสิทธิภาพสูงขึ้น อันเนื่องมาจากค่าที่เหมาะสมของระบบจะต้องเสถียรด้วย

3.โครงการวิจัยนี้เป็นบูรณาการของวิทยาการด้านต่าง ๆ คืออิเล็กทรอนิกส์กำลัง, ทฤษฎีทางระบบควบคุม, การประยุกต์ใช้งานพลังงานทดแทนไฮบริดอินเวอร์เตอร์และวิศวกรรมไฟฟ้ากำลังเข้าด้วยกันซึ่งจะก่อให้เกิดประโยชน์กับผู้ศึกษาและทำการวิจัยในสาขาดังกล่าว

4. ข้อมูลที่ได้จากการวิจัยนี้จะนำไปสู่การสร้างมาตรฐานระบบการจ่ายพลังงานไฟฟ้าขนาดเล็กในอนาคต

บทที่ 2

ทฤษฎีบทที่เกี่ยวข้อง (Related Theories)

2.1 บทนำ

ไฮบริดจ์อินเวอร์เตอร์นี้ประกอบด้วยอินเวอร์เตอร์สามเฟสโดยทั่วไปแบบ 6 สวิตช์กำลัง ซึ่งเป็นอินเวอร์เตอร์หลัก และอินเวอร์เตอร์แบบเอชบริดจ์แบบ 4 สวิตช์กำลัง ทฤษฎีที่เกี่ยวข้องคือทฤษฎีเกี่ยวกับการทำงานของอินเวอร์เตอร์หลักคือทฤษฎีอินเวอร์เตอร์สามเฟส ส่วนอินเวอร์เตอร์รองคือทฤษฎีอินเวอร์เตอร์เฟสเดียว จากนั้นการทำงานร่วมกันของอินเวอร์เตอร์ทั้งสองจะอ้างอิงทฤษฎีอินเวอร์เตอร์หลายระดับและทฤษฎีไฮบริดจ์อินเวอร์เตอร์หลายระดับแบบคาสเคด และส่วนควบคุมสัญญาณแรงดันเอาต์พุตนั้นจะใช้ทฤษฎีของหลักการกำเนิดสัญญาณ PWM ของไฮบริดจ์อินเวอร์เตอร์หลายระดับและทฤษฎีการสวิตซ์ PWM

2.2 การสวิตซ์แบบ PWM [5]

ในวงจรอินเวอร์เตอร์ ต้องการจะสร้างแรงดันไฟฟ้าต้านออกเป็นรูปไซน์ ที่สามารถปรับขนาดและความถี่ที่ต้องการได้ โดยจะใช้สัญญาณควบคุมรูปไซน์ (Sinusoidal control signal) ตามความถี่ที่ต้องการนำมาเปรียบเทียบกับรูปคลื่นสามเหลี่ยม (Triangular waveform) ดังรูป 2.1 ความถี่ของการสวิตซ์ (f_s) จะเท่ากับความถี่ของรูปคลื่นสามเหลี่ยม

$$m_a = \frac{\hat{V}_{control}}{\hat{V}_{tri}} \quad (1)$$

$$m_f = \frac{f_s}{f_1} \quad (2)$$

$\hat{V}_{control}$	คือค่ายอดของสัญญาณควบคุมรูปไซน์
\hat{V}_{tri}	คือค่ายอดของสัญญาณรูปสามเหลี่ยม
f_1	คือความถี่หลักมูลทางด้านออกของอินเวอร์เตอร์
f_s	คือความถี่การสวิตซ์ของอินเวอร์เตอร์
m_a	คืออัตราการมอดูเลตด้านแอมพลิจูด
m_f	คืออัตราการมอดูเลตด้านความถี่

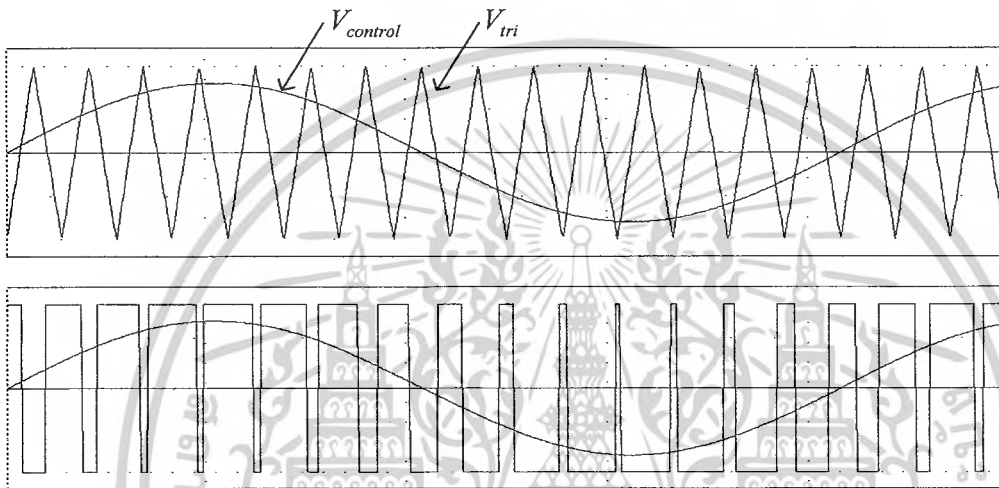
ถ้าค่า $0 \leq m_a \leq 1$ จะเป็นช่วงการมอดูเลตเชิงเส้น ซึ่งหมายถึงองค์ประกอบหลักมูลของแรงดันไฟฟ้าต้านออก (Fundamental-frequency component of the output voltage) โดยจะแปลงผันเชิงเส้นกับค่า m_a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณี $m_a > 1$ จะเป็นช่วงการควบคุมแบบโอเวอร์มอดูเลต ซึ่งผลของแรงดันไฟฟ้าด้านออกจะมีองค์ประกอบฮาร์มอนิกที่สูงกว่าช่วงการมอดูเลตเชิงเส้น สำหรับเงื่อนไขของการสร้างสัญญาณสวิตชิงแบบPWMคือ

$$v_{control} > v_{tri}, \quad T_{A+} \text{ จะนำกระแส} \quad v_{A_0} = \frac{1}{2}V_d \quad (3)$$

$$v_{control} < v_{tri}, \quad T_{A-} \text{ จะนำกระแส} \quad v_{A_0} = -\frac{1}{2}V_d \quad (4)$$



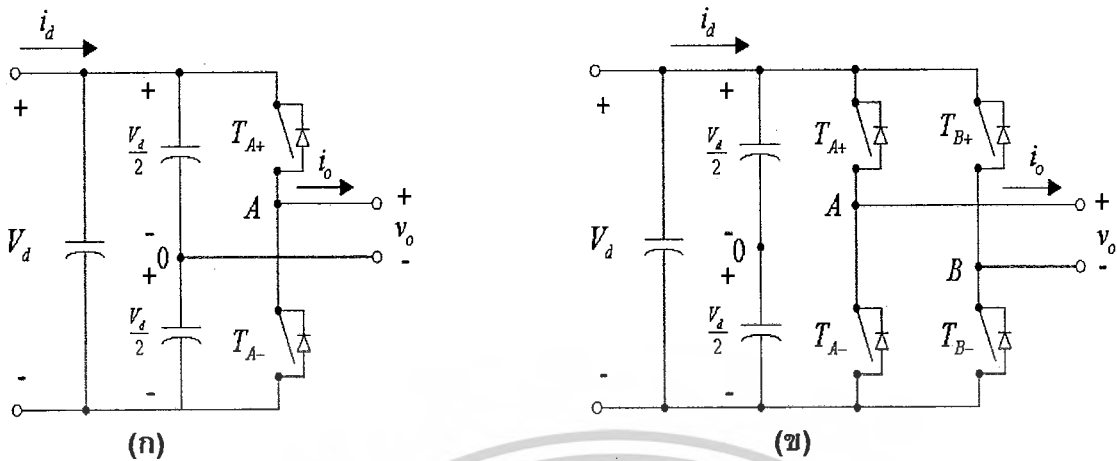
ภาพที่ 2.1 การสร้างสัญญาณสวิตชิงแบบPWM

2.3 อินเวอร์เตอร์เฟสเดียว [5]

อินเวอร์เตอร์เฟสเดียวจะมีการแบ่งออกเป็น 2 ชนิดคือ แบบฮาล์ฟบริดจ์ (Half-Bridge) และแบบฟูลบริดจ์ (Full-Bridge) ในแบบฮาล์ฟบริดจ์ จะมีตัวเก็บประจุสองตัวต่อลำดับกันอยู่ระหว่างแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงและหากกำหนดให้ค่าตัวเก็บประจุสองตัวมีค่าเท่ากันจะทำให้แรงดันไฟฟ้าตกคร่อมตัวเก็บประจุแต่ละตัวมีค่าเท่ากันคือ $V_d/2$ จุดกึ่งกลางแรงดันไฟฟ้า (จุด 0 ในรูป) จะมีค่าคงที่เมื่อเปรียบเทียบกับบัสลบ (N) ดังแสดงในรูปที่ ส่วนวงจรอินเวอร์เตอร์แบบฟูลบริดจ์เฟสเดียวจะประกอบไปด้วยสองกึ่ง คือ กึ่ง A และ กึ่ง B ในรูปที่ 2.2 โดยแบบฟูลบริดจ์จะมีกำลังไฟฟ้าสูงกว่าแบบฮาล์ฟบริดจ์สองเท่า จึงเหมาะที่จะเลือกใช้เมื่อต้องการจ่ายกำลังไฟฟ้าโหลดสูงขึ้น

เงื่อนไขสำคัญที่อินเวอร์เตอร์เฟสเดียวแบบฮาล์ฟบริดจ์และฟูลบริดจ์ คือการทำงานของสวิตช์ T_{A+} และ T_{A-} ต้องไม่ทำงานพร้อมกันในทุกเวลา มิฉะนั้นจะเกิดการลัดวงจรระหว่างบัสบวกกับบัสลบ ในอุดมคติเวลาการสวิตชิงของ T_{A+} และ T_{A-} จะตรงข้ามกัน แต่ในทางปฏิบัติจะต้องการช่วงเวลาที่สวิตช์ทั้งคู่ไม่นำกระแส ซึ่งจะเรียกว่าเดดไทม์ (Dead Time) โดยเดดไทม์จะอยู่ในช่วงเวลาก่อนที่สวิตช์จะเปลี่ยนสถานะการสวิตช์

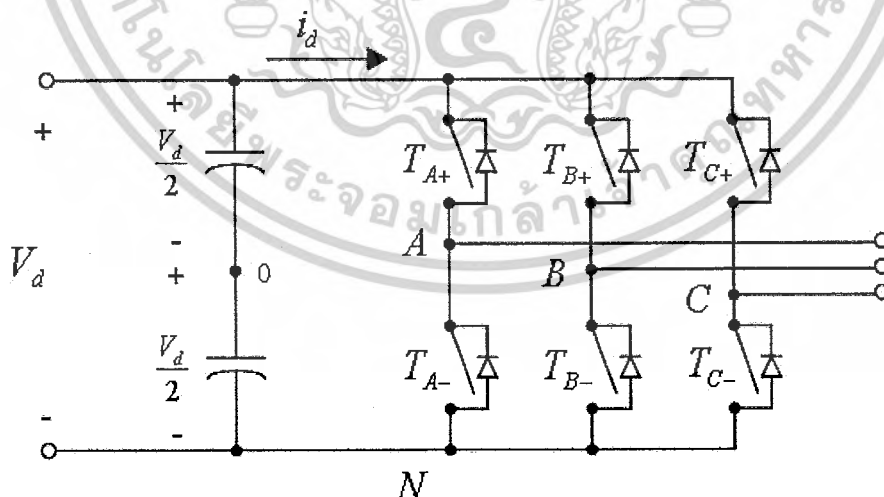
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.2 อินเวอร์เตอร์เฟสเดียวแบบฮาล์ฟบริดจ์ และฟูลบริดจ์

2.4 อินเวอร์เตอร์ 3 เฟส [5]

การแปลงกำลังไฟฟ้าจากแรงดันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับให้กับโหลด สามเฟสนิยมแปลงกำลังไฟฟ้าผ่านอินเวอร์เตอร์สามเฟสซึ่งจะเหมาะกับการทำงานที่ต้องการกำลังไฟฟ้าสูงเพราะถ้าหากจะใช้อินเวอร์เตอร์เฟสเดียวแบบฟูลบริดจ์จำนวนสามชุดก็ได้ แต่ต้องใช้สวิตช์จำนวนถึง 12 ตัวนอกจากนั้นยังต้องอาศัยการควบคุมที่ทำให้แต่ละเฟสต่างกัน 120 องศาของความถี่หลักมูล จึงไม่เหมาะที่จะเลือกใช้อินเวอร์เตอร์เฟสเดียวจำนวนสามตัว จึงได้มีการพัฒนาอินเวอร์เตอร์ 3 เฟสขึ้นมาใช้ที่ควบคุมแรงดันไฟฟ้าด้านออกได้ทั้งขนาดและความถี่ เช่นในรูปที่ 2.3 จะเห็นได้ว่ามีจำนวนสวิตช์และไดโอดจำนวนอย่างละ 6 ตัว และประกอบด้วยสามกิ่งหรือสามเฟส

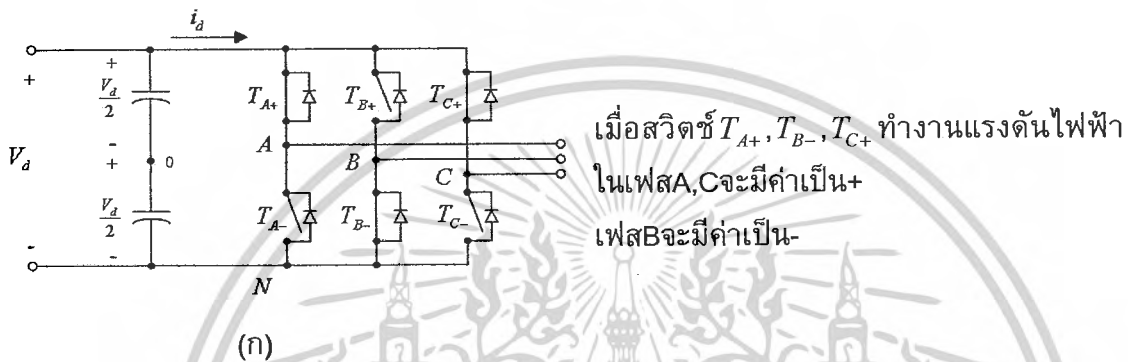


ภาพที่ 2.3 อินเวอร์เตอร์สามเฟส

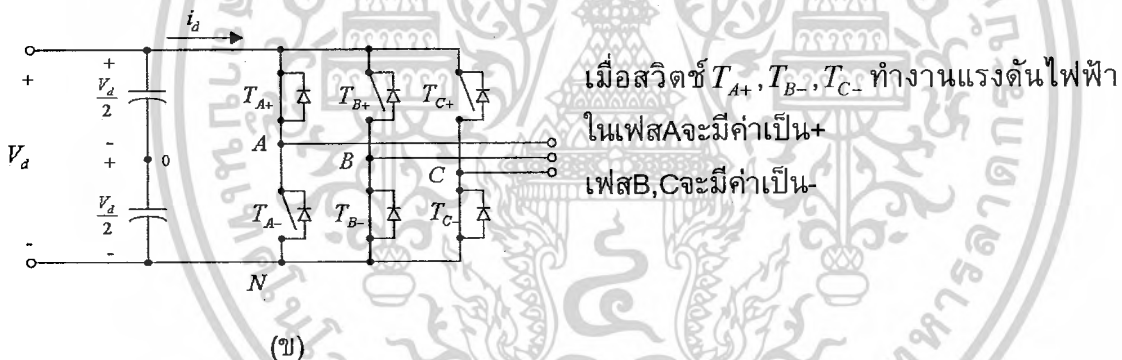
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์สามเฟสเมื่อทำงานในย่านรูปคลื่นสี่เหลี่ยม อินเวอร์เตอร์สามเฟสที่ทำงานในย่านรูปคลื่นสี่เหลี่ยม จะเหมาะสำหรับใช้กับแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงที่สามารถปรับระดับแรงดันไฟฟ้าระหว่างสาย เพื่อใช้ในการปรับค่าระดับแรงดันไฟฟ้าด้านออก การทำงานของอินเวอร์เตอร์3เฟสจะมี6ลำดับดังนี้

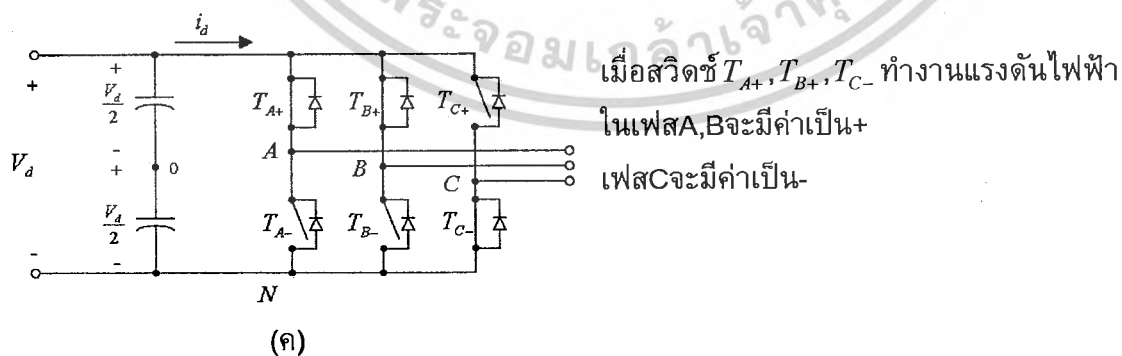
Step1 : T_{A+}, T_{B-}, T_{C+} On



Step2 : T_{A+}, T_{B-}, T_{C-} On



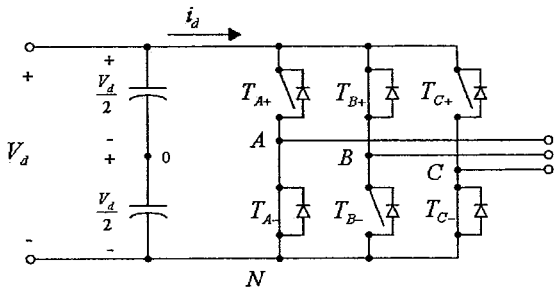
Step3 : T_{A+}, T_{B+}, T_{C-} On



ภาพที่ 2.4 การออน-ออฟสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

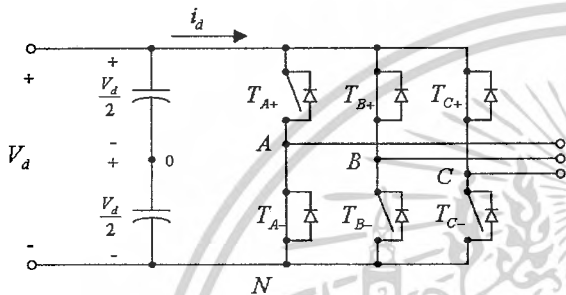
Step4 : T_{A-}, T_{B+}, T_{C-} On



เมื่อสวิตช์ T_{A-}, T_{B+}, T_{C-} ทำงานแรงดันไฟฟ้าในเฟส B จะมีค่าเป็น+ เฟส A, C จะมีค่าเป็น-

(ง)

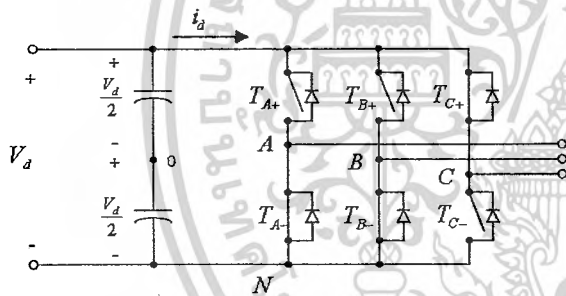
Step5 : T_{A-}, T_{B+}, T_{C+} On



เมื่อสวิตช์ T_{A-}, T_{B+}, T_{C+} ทำงานแรงดันไฟฟ้าในเฟส B, C จะมีค่าเป็น+ เฟส A จะมีค่าเป็น-

(จ)

Step6 : T_{A-}, T_{B-}, T_{C+} On



เมื่อสวิตช์ T_{A-}, T_{B-}, T_{C+} ทำงานแรงดันไฟฟ้าในเฟส C จะมีค่าเป็น+ เฟส A, B จะมีค่าเป็น-

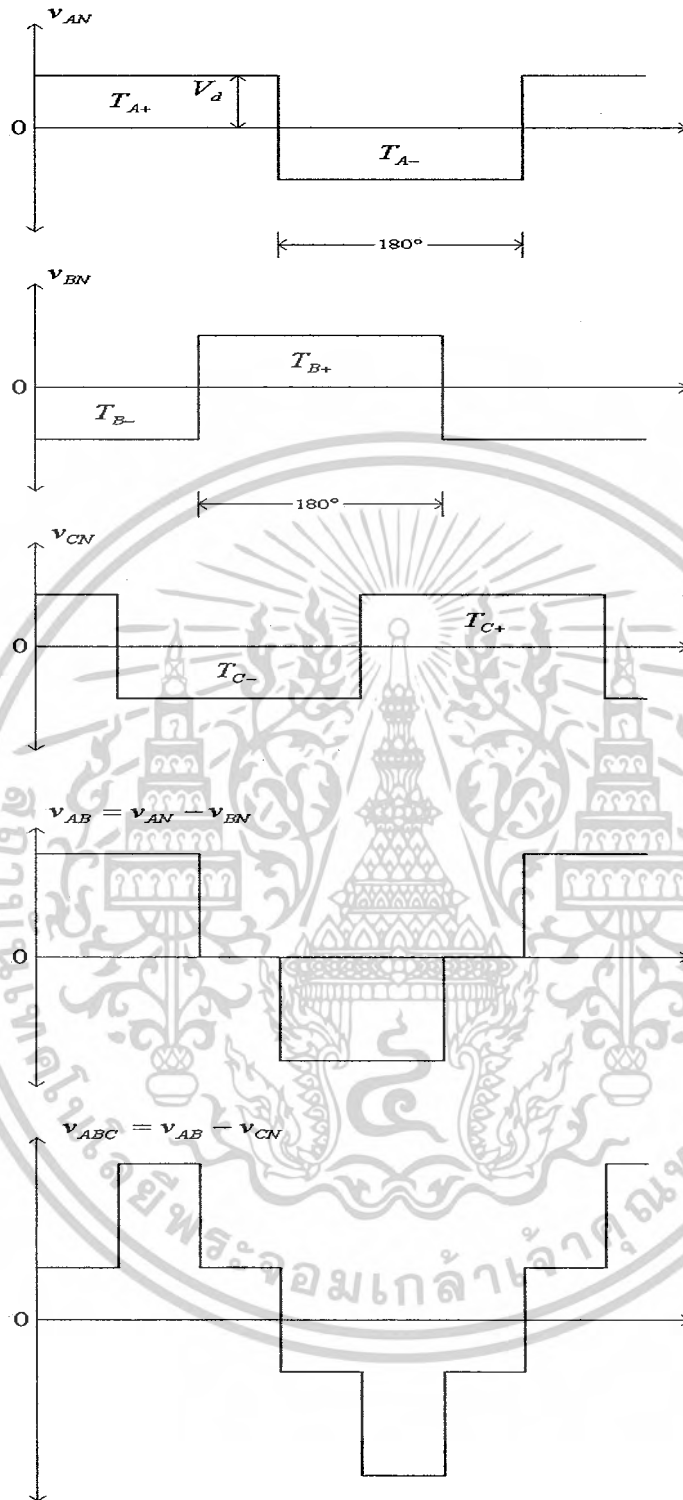
(ฉ)

ภาพที่ 2.4(ต่อ) การอน-ออฟสวิตช์

	T_{A+}	T_{A-}	T_{B+}	T_{B-}	T_{C+}	T_{C-}
Step1	On	Off	Off	On	On	Off
Step2	On	Off	Off	On	Off	On
Step3	On	Off	On	Off	Off	On
Step4	Off	On	On	Off	Off	On
Step5	Off	On	On	Off	On	Off
Step6	Off	On	Off	On	On	Off

ตารางที่ 2.1 การทำงานของสวิตช์ทั้ง6ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

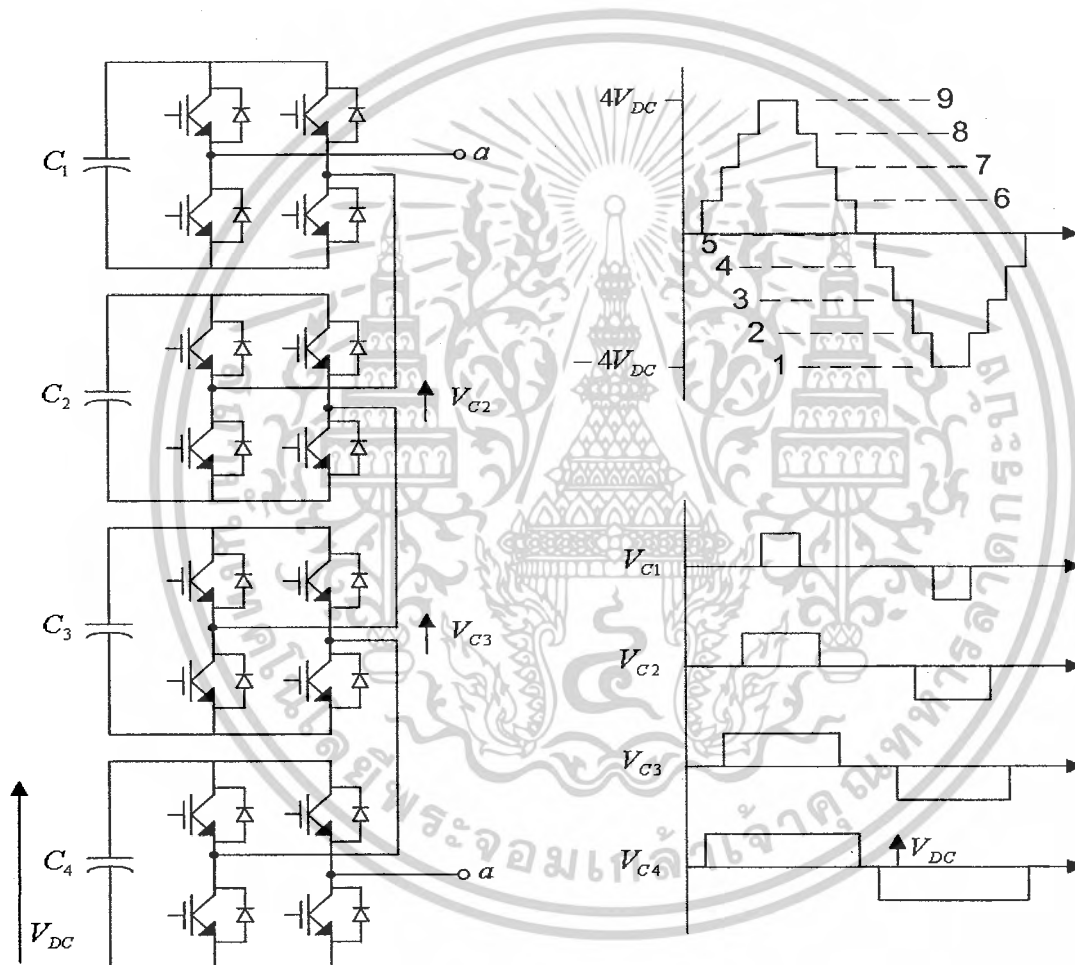


ภาพที่ 2.5 รูปคลื่นของอินเวอร์เตอร์สามเฟสรูปคลื่นสี่เหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 อินเวอร์เตอร์หลายระดับ [4]

เมื่อต้องการอินเวอร์เตอร์ที่มีกำลังไฟฟ้าสูงระดับเมกะวัตต์ จะไม่สามารถหาสวิตช์อิเล็กทรอนิกส์กำลังที่ต่อตรงกับไมโครกริดที่มีแรงดันระดับ 2.2kV หรือ 22kV ได้เป็นต้น ด้วยเหตุนี้เองจึงจำเป็นต้องประยุกต์ใช้อินเวอร์เตอร์หลายระดับเพื่อทำงานที่ระดับแรงดันสูงได้ โดยหลักการของอินเวอร์เตอร์หลายระดับ คือการรวมสวิตช์อิเล็กทรอนิกส์กำลังและแหล่งจ่ายแรงดันจากตัวเก็บประจุเพื่อให้ได้แรงดันไฟฟ้าด้านออกเป็นขั้นๆ การสับเปลี่ยนกระแสของสวิตช์จะทำให้ตัวเก็บประจุต่อกับแรงดันฟ้าสูงด้านออก ในขณะที่ตัวสวิตช์เองจะได้รับแรงดันน้อยลง



ภาพที่ 2.6 อินเวอร์เตอร์หลายระดับ

จากรูปที่ 2.5 หากต้องการสร้างอินเวอร์เตอร์หลายระดับ 9 ระดับจะต้องใช้อุปกรณ์สวิตช์ 16 ตัว โดยสามารถคำนวณเป็นสูตรเพื่อหาระดับได้ดังนี้ ((จำนวนสวิตช์/2) + 1) เช่น ((16/2)+1 = 9) ก็คืออินเวอร์เตอร์ 9 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 สรุป

ในบทนี้ส่วนใหญ่จะเป็นการกล่าวถึงทฤษฎีพื้นฐานของอินเวอร์เตอร์ที่นำมาใช้ในไฮบริดอินเวอร์เตอร์ ทั้งอินเวอร์เตอร์หลักและอินเวอร์เตอร์รอง ที่ได้อธิบายถึงหลักการทำงานของอินเวอร์เตอร์แต่ละชนิด เพื่อที่จะนำเอาทฤษฎีและหลักการดังกล่าวมาประยุกต์เพื่อสร้างไฮบริดอินเวอร์เตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ทฤษฎีของไฮบริดอินเวอร์เตอร์

3.1 บทนำ

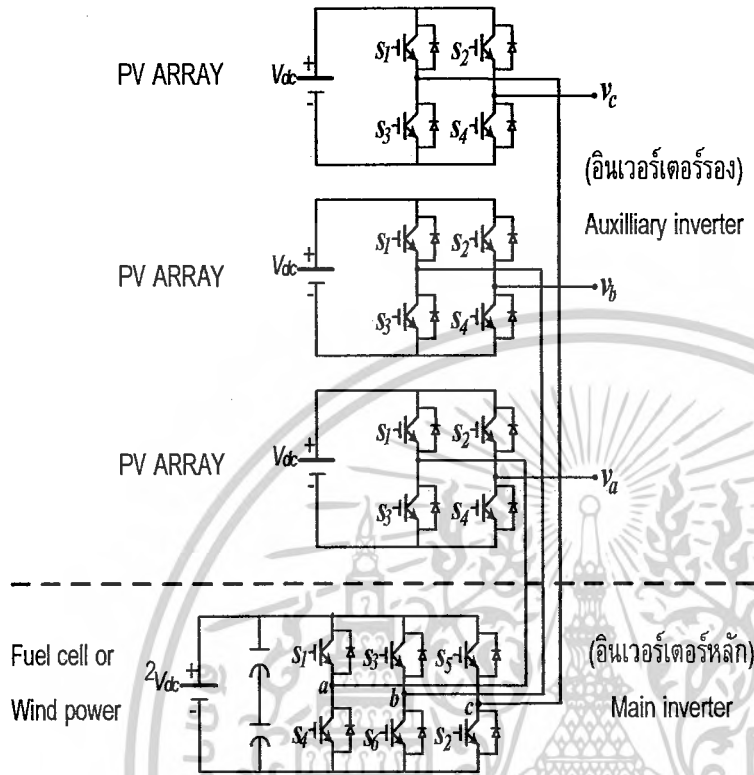
จากทฤษฎีที่เกี่ยวข้องในบทที่ 2 ทำให้ทราบถึงข้อดีข้อเสียของอินเวอร์เตอร์หลายระดับ ซึ่งโดยหลักแล้วข้อเสียของอินเวอร์เตอร์หลายระดับนั้นจะมีการใช้สวิตช์กำลังที่มากทำให้สิ้นเปลืองและทำให้เกิดความสูญเสียเนื่องจากสวิตช์กำลังอีกด้วย การประยุกต์ที่นำเอาอินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง มาкасเคดกับอินเวอร์เตอร์เอชบริดจ์ก็เป็นอีกวิธีการหนึ่งช่วยลดจำนวนสวิตช์กำลัง และยังมีแรงดันขาออกที่มาก เป็นการปรับปรุงให้อินเวอร์เตอร์หลายระดับมีประสิทธิภาพในการทำงานมากขึ้น

3.2 ไฮบริดอินเวอร์เตอร์

รายละเอียดไฮบริดอินเวอร์เตอร์หลายระดับแบบนี้จะประกอบไปด้วยอินเวอร์เตอร์สองชุด คืออินเวอร์เตอร์หลักซึ่งเป็นอินเวอร์เตอร์แบบสามเฟสโดยทั่วไป แบบ 6 สวิตช์กำลัง และอินเวอร์เตอร์รองซึ่งเป็นอินเวอร์เตอร์แบบเอชบริดจ์ แบบ 4 สวิตช์กำลัง โครงสร้างของวงจรอินเวอร์เตอร์แบบนี้มีข้อดีโดยสรุปเป็นสังเขปดังต่อไปนี้

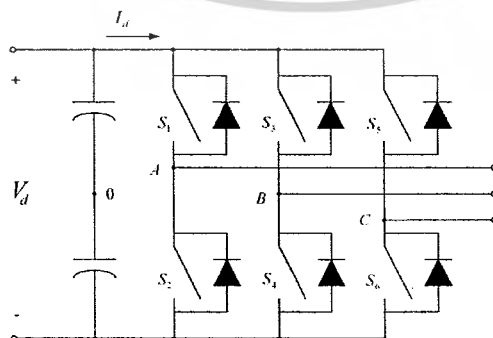
- สามารถลดจำนวนของสวิตช์กำลังในระบบอินเวอร์เตอร์ และจะส่งผลให้ค่าการสูญเสียในระบบอินเวอร์เตอร์เนื่องจากการสวิตช์ลดลง
- ไฮบริดอินเวอร์เตอร์แบบนี้ สามารถสร้างได้ง่ายโดยอาศัยโครงสร้างพื้นฐานของอินเวอร์เตอร์ที่มีใช้อยู่แล้วในอุตสาหกรรมโดยทั่วไป
- สามารถเพิ่มจำนวนเอชบริดจ์ในแต่ละเฟสในกรณีที่ต้องการเพิ่มแรงดันเอาต์พุท หรือเชื่อมต่อกับแหล่งจ่ายพลังงานทดแทน หรือต้องการลดแรงดันฮาร์มอนิกเมื่อต้องการให้อินเวอร์เตอร์ทำงานที่ความถี่สวิตช์ต่ำๆ

3.3 ส่วนประกอบต่างๆของไฮบริดจ์อินเวอร์เตอร์



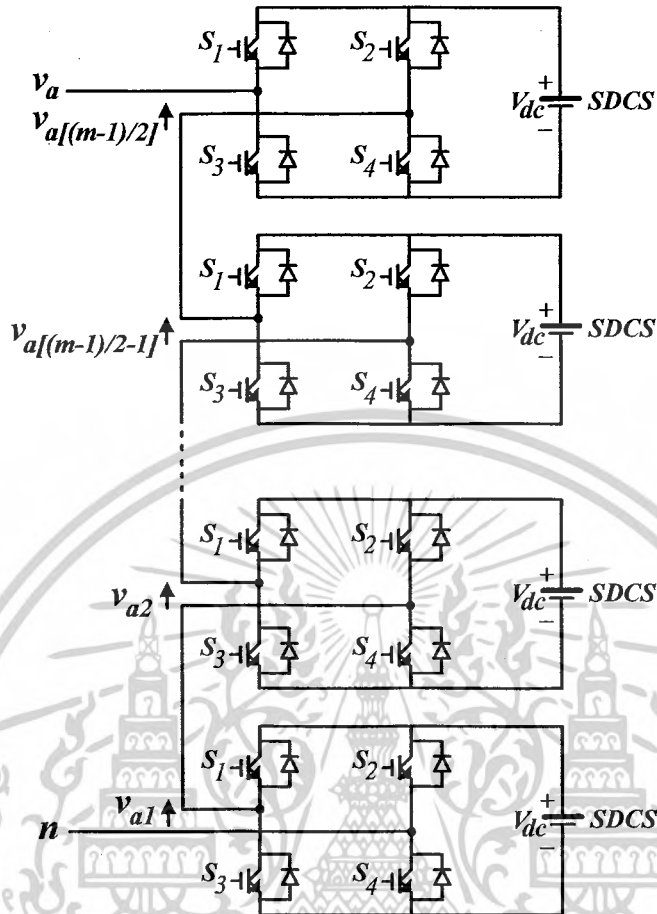
ภาพที่ 3.1 วงจรไฮบริดจ์ อินเวอร์เตอร์ 3 เฟส แบบคาสเคด

หลักการทำงานของส่วนนี้คือ จะมีการใช้พลังงานจากพลังสำรองที่เก็บไว้ใน fuel cell ไปจ่ายให้โหลด เมื่อมีการส่งพลังงานขาดตอนหรือระบบมีปัญหาเช่นจ่ายพลังงานไม่พอ และเมื่อมีพลังงานเหลือจากการผลิตจาก พลังงานลมหรือพลังงานเซลล์แสงอาทิตย์ จะนำมาเก็บไว้ในเซลล์พลังงาน



ภาพที่ 3.2 โครงสร้างอินเวอร์เตอร์ 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.3 โครงสร้างเฟสเดียวของ Multilevel cascaded H-bridges inverter

หลักการทางานของส่วนนี้คือมีแรงดันระดับปานกลางและอุปกรณ์ต่างๆ ต้องการแรงดันปานกลางและกำลังระดับ Mega watt สำหรับ grid แรงดันปานกลาง มีความยุ่งยากในการต่อเข้ากับ power semiconductor โดยตรง เราจึงใช้ multilevel power converter structure มาช่วยในส่วนของกำลังสูงและแรงดันปานกลาง ซึ่งมันไม่เพียงแต่ได้รับ high power ratings เท่านั้น แต่มันยังสามารถใช้กับ Renewable sources energy ได้อีกด้วย Renewable source energy เช่น photo voltaic ลม และเซลล์เชื้อเพลิง สามารถเชื่อมต่อเข้ากับระบบ multi level converter สำหรับการประยุกต์ใช้กำลังสูง [4]

3.4 เทคนิคการสร้างสัญญาณ PWM

หลักการกำเนิดสัญญาณ PWM ที่จะควบคุมไอบริตจอินเวอร์เตอร์หลายระดับ จะนำเอาแรงดันเอาต์พุทของอินเวอร์เตอร์ทั้งสองมาอนุกรมกัน ซึ่งจะทำให้ได้เอชบริตจอินเวอร์เตอร์หลายระดับ มีแรงดันเอาต์พุทแบบ PWM แบบขั้นบันได (Stair cases) ที่สามารถรองรับการทำงานที่ระดับแรงดันและกำลังไฟฟ้าสูงขึ้นไป สำหรับโครงงานนี้อินเวอร์เตอร์ชุดหลักจะใช้สัญญาณควบคุมขั้นบันได(180°) ส่วนอินเวอร์เตอร์รองใช้สัญญาณควบคุม SPWM (Sinusoidal PWM) จากที่ทั้งสองสัญญาณนั้นต่างกัน สัญญาณ SPWM ของอินเวอร์เตอร์รอง จึงถูกไม่วากรัมได้ๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุขัดแย้งและต้องอ้างอิงถึงเงาของเอกสารทุกครั้งที่มีกร้นำไปใช้

เปลี่ยนแปลงสัญญาณไซน์อ้างอิงปกติ เพื่อให้ทำงานร่วมกับสัญญาณขั้นบันไดของอินเวอร์เตอร์หลักซึ่งแสดงในสมการ (1)

$$f(t) = \begin{cases} m_a \sin(\omega t) - \frac{1}{2}; T = 0 - \pi \\ m_a \sin(\omega t) + \frac{1}{2}; T = \pi - 2\pi \end{cases} \quad (1)$$

$f(t)$ = สัญญาณอ้างอิง PWM ของอินเวอร์เตอร์รอง

m_a = ดัชนีการมอดดูเลท (0-1.0)

T = คาบเวลาของรูปคลื่น

สัญญาณพาหะ ที่ใช้จะเป็นสัญญาณรูปสามเหลี่ยมแบบหลายแถบ สำหรับโครงงานนี้จะใช้สัญญาณจำนวน 2 แถบ โดยจำนวนแถบบริดจ์ของสามเหลี่ยมนั้นจะขึ้นอยู่กับจำนวนของอินเวอร์เตอร์เอชบริดจ์ที่ใช้ต่อเฟสและความกว้างของสัญญาณ PWM คำนวณได้จากสมการ (2), (3)

$$\frac{T_{PW,A}}{T_C} = \begin{cases} 2|f(t)|; f(t) \geq Tri_A \\ 0; f(t) < Tri_A \end{cases} \quad (2)$$

$$\frac{T_{PW,B}}{T_C} = \begin{cases} 2|f(t)|; f(t) \leq Tri_B \\ 0; f(t) > Tri_B \end{cases} \quad (3)$$

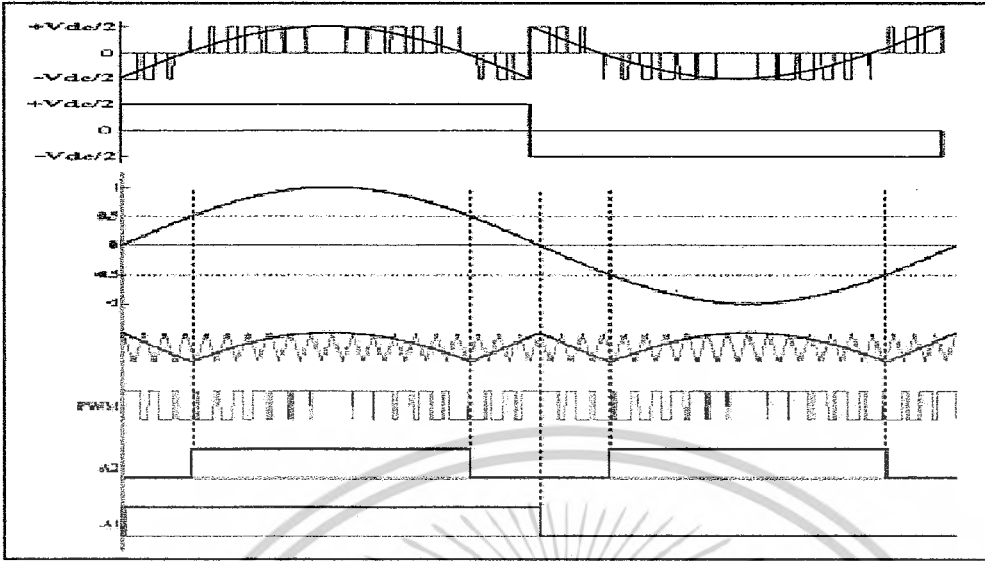
$T_{PW,A}$ = ความกว้างพัลส์ PWM ของสวิตช์ S_2

$T_{PW,B}$ = ความกว้างพัลส์ PWM ของสวิตช์ S_1

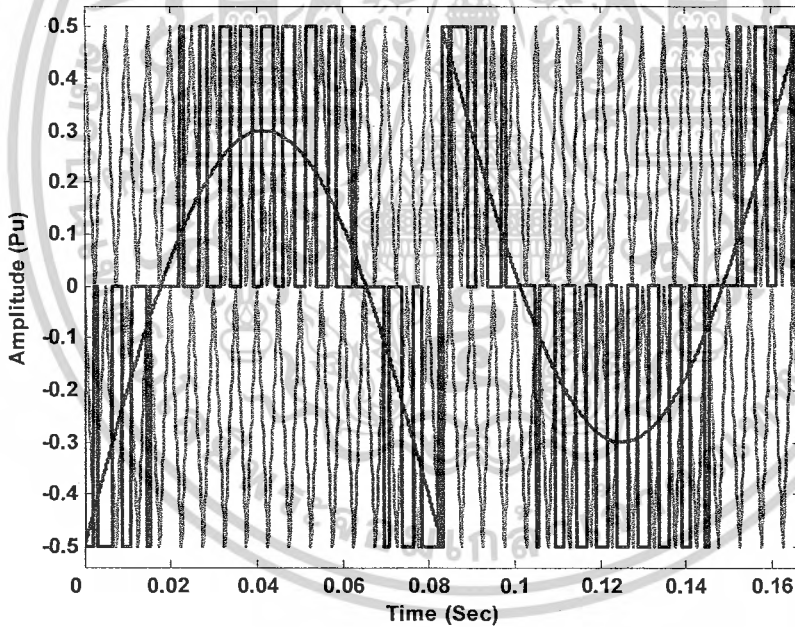
T_C = คาบเวลาของรูปคลื่นพาหะ

Tri_A = แอมพลิจูดของพาหะสามเหลี่ยมของ S_2 และ S_4

Tri_B = แอมพลิจูดของพาหะสามเหลี่ยมของ S_1 และ S_3



ภาพที่ 3.4 สัญญาณมอดดูเลชั่นแบบ 5 ระดับ



ภาพที่ 3.5 การกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 สรุป

จากทฤษฎีของไฮบริดอินเวอร์เตอร์ และหลักการกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รอกก็่น่าจะนำไปใช้ ในการออกแบบการจำลองการทำงานในโปรแกรม MATLAB/SIMULINK และออกแบบสร้างไฮบริดอินเวอร์เตอร์ต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 ทฤษฎีของไมโครกริด

4.1 บทนำ

ไมโครกริดเป็นระบบไฟฟ้าสายส่งแรงดันต่ำที่จ่ายไฟฟ้าให้กับหมู่บ้านหรือกลุ่มผู้ใช้ขนาดเล็ก ซึ่งอยู่ห่างไกลจากระบบสายส่งไฟฟ้าของการไฟฟ้าส่วนภูมิภาคหรือการไฟฟ้านครหลวง โดยอาจมีระบบผลิตไฟฟ้า (Power plant) อยู่เพียงระบบเดียว หรือหลายๆ ระบบในพื้นที่นั้นๆ

4.2 พลังงานทดแทน

หมายถึง พลังงานที่นำมาใช้แทนน้ำมันเชื้อเพลิง สามารถแบ่งตามแหล่งที่ได้มากเป็น 2 ประเภท คือ พลังงานทดแทนจากแหล่งที่ใช้แล้วหมดไป อาจเรียกว่า พลังงานสิ้นเปลือง ได้แก่ ถ่านหิน ก๊าซธรรมชาติ นิวเคลียร์ หินน้ำมัน และทรายน้ำมัน เป็นต้น และพลังงานทดแทนอีกประเภทหนึ่งเป็นแหล่งพลังงานที่ใช้แล้วสามารถหมุนเวียนมาใช้ได้อีก เรียกว่า พลังงานหมุนเวียน ได้แก่ แสงอาทิตย์ ลม ชีวมวล น้ำ และไฮโดรเจน เป็นต้น ซึ่งในที่นี่จะขอกกล่าวถึงเฉพาะศักยภาพ และสภาพภาพการใช้ประโยชน์ของพลังงานทดแทน การศึกษาและพัฒนาพลังงานทดแทนเป็นการศึกษา ค้นคว้า ทดสอบ พัฒนา และสาธิต ตลอดจนส่งเสริมและเผยแพร่พลังงานทดแทน ซึ่งเป็นพลังงานที่สะอาด ไม่มีผลกระทบต่อสิ่งแวดล้อม และเป็นแหล่งพลังงานที่มีอยู่ในท้องถิ่น เช่น พลังงานลม แสงอาทิตย์ ชีวมวล และอื่นๆ เพื่อให้มีการผลิต และการใช้ประโยชน์อย่างแพร่หลาย มีประสิทธิภาพ และมีความเหมาะสมทั้งทางด้านเทคนิค เศรษฐกิจ และสังคม สำหรับผู้ใช้ในเมือง และชนบท ซึ่งในการศึกษา ค้นคว้า และพัฒนาพลังงานทดแทนดังกล่าว ยังรวมถึงการพัฒนาเครื่องมือ เครื่องใช้ และอุปกรณ์เพื่อการใช้งานมีประสิทธิภาพสูงสุดด้วย งานศึกษา และพัฒนาพลังงานทดแทน เป็นส่วนหนึ่งของแผนงานพัฒนาพลังงานทดแทน ซึ่งมีโครงการที่เกี่ยวข้องโดยตรงภายใต้แผนงานนี้คือ โครงการศึกษาวิจัยด้านพลังงาน และมีความเชื่อมโยงกับแผนงานพัฒนาชนบทในโครงการจัดตั้งระบบผลิตไฟฟ้าประเภทเดอรัด้วยเซลล์แสงอาทิตย์สำหรับหมู่บ้านชนบทที่ไม่มีไฟฟ้า โดยงานศึกษา และพัฒนาพลังงานทดแทนจะเป็นงานประจำที่มีลักษณะการดำเนินงานของกิจกรรมต่างๆ ในเชิงกว้างเพื่อสนับสนุนการพัฒนาเทคโนโลยีพลังงานทดแทน ทั้งในด้านวิชาการเชิงทฤษฎี และอุปกรณ์เครื่องมือทดลอง และการทดสอบ รวมถึงการส่งเสริมและเผยแพร่ ซึ่งจะเป็นการสนับสนุน และรองรับความพร้อมในการจัดตั้งโครงการใหม่ๆ ในโครงการศึกษาวิจัยด้านพลังงานและโครงการอื่นๆ ที่เกี่ยวข้อง เช่น การศึกษาค้นคว้าเบื้องต้น การติดตามความก้าวหน้าและร่วมมือประสานงานกับหน่วยงานที่เกี่ยวข้องในการพัฒนาต้นแบบ ทดสอบ วิเคราะห์ และประเมินความเหมาะสมเบื้องต้น และเป็นงานส่งเสริมการพัฒนาโครงการที่กำลังดำเนินการให้มีความสมบูรณ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้ไปเผยแพร่ขึ้นต้นการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยิ่งขึ้น ตลอดจนสนับสนุนให้โครงการที่เสร็จสิ้นแล้วได้นำผลไปดำเนินการส่งเสริม และเผยแพร่ และการใช้ประโยชน์อย่างเหมาะสมต่อไป[7]

ความต้องการกำลังงานไฟฟ้าของประเทศมีปริมาณสูงขึ้นตามเวลาและการพัฒนาของประเทศ โดยในการผลิตกำลังไฟฟ้าแหล่งพลังงานส่วนใหญ่จะใช้ ถ่านหิน, น้ำมัน และก๊าซธรรมชาติ ซึ่งเป็นแหล่งพลังงานประเภทฟอสซิลที่ใช้แล้วหมดไป อีกทั้งในกระบวนการผลิตพลังงานไฟฟ้าจากแหล่งพลังงานเหล่านี้ยังก่อให้เกิด ไนโตรเจนออกไซด์ (NO_x), คาร์บอนไดออกไซด์ (CO_2) และ ซัลเฟอร์ไดออกไซด์ (SO_2) ซึ่งส่งผลให้เกิดมลภาวะทางอากาศ และเป็นปัญหาสิ่งแวดล้อมที่สำคัญ เพื่อที่จะบรรเทาปัญหาหามลภาวะนี้ การประยุกต์ใช้งานแหล่งจ่ายพลังงานทดแทน เช่น เซลล์พลังงาน (Fuel Cell) และเซลล์แสงอาทิตย์ (Photovoltaic) ซึ่งมีความเหมาะสมสำหรับประเทศไทยนั้นเป็นสิ่งจำเป็นอย่างยิ่ง

4.2.1 พลังงานแสงอาทิตย์

เทคโนโลยีพลังงานแสงอาทิตย์จัดเป็นพลังงานทดแทนประเภทหนึ่งที่เหมาะสมกับการนำมาใช้ ในประเทศไทยเนื่องจากสภาพภูมิประเทศและสภาพอากาศในประเทศเรา ซึ่งโดยส่วนมากแล้วจะนิยมนำมาใช้เพื่อผลิตกระแสไฟฟ้าโดยอุปกรณ์ในการเปลี่ยนพลังงานแสงอาทิตย์เป็นพลังงานไฟฟ้าเราจะเรียกว่า เซลล์แสงอาทิตย์ (Solar Cell) เซลล์แสงอาทิตย์ (Solar Cell)

เซลล์แสงอาทิตย์ เป็นอุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งที่ทำหน้าที่เปลี่ยนพลังงานความร้อนจากแสงอาทิตย์ให้เป็นพลังงานไฟฟ้าและทำจากสารที่เรียกว่าสารกึ่งตัวนำ เช่นซิลิคอนแคดเมียม เป็นต้น[7]

เทคโนโลยีการผลิตกระแสไฟฟ้าจากแสงอาทิตย์ โดยใช้เซลล์แสงอาทิตย์นั้นสามารถแบ่งออกได้ 3 แบบหลัก ๆ ดังนี้

- เซลล์แสงอาทิตย์แบบอิสระ (PV Stand Alone System)
- เซลล์แสงอาทิตย์แบบต่อเข้ากับระบบจำหน่าย (PV Grid Connected System)
- เซลล์แสงอาทิตย์แบบผสมผสาน (PV Hybrid System)

4.2.2 พลังงานลม

พลังงานลมเป็นพลังงานตามธรรมชาติที่เกิดจากความแตกต่างของอุณหภูมิหรือความกดดันของบรรยากาศซึ่งปัจจุบันได้มีการนำเอาพลังงานลมมาใช้ประโยชน์มากขึ้นเนื่องจากพลังงานลมไม่จำเป็นต้องมีค่าใช้จ่ายในการซื้อหาแต่อย่างเหมือนกับพลังงานแสงอาทิตย์แต่ในประเทศไทยบางพื้นที่ยังมีปัญหาในการวิจัยพัฒนานำเอาพลังงานลมมาใช้งานเนื่องจากปริมาณของลมไม่สม่ำเสมอตลอดปีแต่ก็ยังคงมีพื้นที่บางพื้นที่สามารถนำเอาพลังงานลมมาใช้ให้เกิดประโยชน์ได้ เช่น พื้นที่บริเวณชายฝั่งทะเลเป็นต้น ซึ่งอุปกรณ์ที่ช่วยในการเปลี่ยนจากพลังงานลมออกมาเป็นพลังงานในรูปแบบอื่น ๆ เช่น พลังงานไฟฟ้า หรือพลังงานกล ก็ได้แก่กังหันลม นั้นเอง

[7] สารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคโนโลยีกังหันลม กังหันลมที่ใช้อยู่ในปัจจุบันจะแบ่งตามการจัดวางแกนของใบพัดซึ่งสามารถแบ่งออกได้ 2 ลักษณะด้วยกันคือ

- กังหันลมแบบแนวแกนตั้ง (Vertical Axis Turbine VAWT)
- กังหันลมแบบแนวแกนนอน (Horizontal Axis Turbine HAWT)

4.2.3 พลังงานชีวมวล(Biomass)

พลังงานจากชีวมวลจากสาเหตุที่ประเทศไทยทำการเกษตรกันอย่างกว้างขวาง เพราะฉะนั้นวัสดุเหลือใช้จากการเกษตร เช่น แกลบ ชี้น้อย ชานอ้อย กากมะพร้าว ฯลฯ ซึ่งมีอยู่เป็นจำนวนมาก(เทียบได้กับน้ำมันดิบปีละไม่น้อยกว่า6,500ล้านลิตร)ก็ควรจะใช้เป็นเชื้อเพลิงผลิตไฟฟ้าในเชิงพาณิชย์ได้ในกรณีของโรงเลื่อย โรงสี โรงน้ำตาล ฯลฯ ขนาดใหญ่อาจจะยินยอมให้จ่ายพลังงานไฟฟ้าให้กับระบบไฟฟ้าของการไฟฟ้าต่างๆ ในประเทศในลักษณะของการผลิตร่วม(Co - Generation)ซึ่งมีใช้อยู่แล้วหลายแห่งในประเทศ ทั้งนี้รวมถึงการใช้ไม้ฟืนจากโครงการปลูกไม้โตเร็วในพื้นที่นับล้านไร่หนึ่งสำหรับผลิตผลจากชีวมวลในลักษณะอื่นที่ยังใช้เป็นเชื้อเพลิงได้เช่น แอลกอฮอล์จากมันสำปะหลัง ก๊าซจากฟืน (Gasifier) ก๊าซจากการหมักเศษวัสดุเหลือใช้จากการเกษตร (Bio Gas) หรือจากขยะ เป็นต้น[7]

- การผลิตก๊าซด้วยการหมัก (Anaerobic Digestion Technology)

การผลิตก๊าซจากชีวมวลทางเคมีด้วยการย่อยสลายสารอินทรีย์ในที่ไม่มีอากาศหรือออกซิเจนซึ่งเรียกว่า ก๊าซชีวภาพ (Bio Gas) ได้ก๊าซมีเทนและก๊าซคาร์บอนไดออกไซด์ เป็นหลัก

- การผลิตก๊าซเชื้อเพลิง (Gasification Technology)

กระบวนการ Gasification เป็นกระบวนการที่เปลี่ยนแปลงพลังงานที่มีอยู่ในชีวมวลที่สำคัญกระบวนการหนึ่งของการเปลี่ยนแปลงแบบ Thermal Conversion โดยมีส่วนประกอบของProducer gas ที่สำคัญได้แก่ ก๊าซคาร์บอนมอนอกไซด์ ไฮโดรเจน และ มีเทน

- การสันดาป (Combustion Technology)

การสันดาปเป็นปฏิกิริยาการรวมตัวกันของเชื้อเพลิงกับออกซิเจนอย่างรวดเร็วพร้อมเกิดการลุกไหม้และคายความร้อนในการเผาไหม้ส่วนใหญ่จะไม่ใช้ออกซิเจนล้วน ๆ แต่จะใช้อากาศแทนเนื่องจากอากาศมีออกซิเจนอยู่ 21 เปอร์เซ็นต์โดยปริมาตร หรือ 23 เปอร์เซ็นต์โดยน้ำหนัก

4.3 ไมโครกริด

แนวคิดของระบบไฟฟ้าขนาดเล็กระบบไฟฟ้าขนาดเล็ก (Micro-grid) ที่กล่าวถึงในบทความฉบับนี้หมายถึง ระบบไฟฟ้าสายส่งแรงดันต่ำที่จ่ายไฟฟ้าให้กับหมู่บ้านหรือกลุ่มผู้ใช้ขนาดเล็ก ซึ่งอยู่ห่างไกลจากระบบสายส่งไฟฟ้าของการไฟฟ้าส่วนภูมิภาคหรือการไฟฟ้านครหลวง โดยอาจมีระบบผลิตไฟฟ้า (Power plant) อยู่เพียงระบบเดียว หรือหลายๆ ระบบในพื้นที่นั้นๆ ซึ่งระบบผลิตไฟฟ้านี้จะเป็นระบบผสมผสาน (Hybrid system) ระหว่างระบบผลิตไฟฟ้าจากพลังงานหมุนเวียน และจากพลังงานอื่นๆ ที่ไม่ใช่พลังงานหมุนเวียน ขนาดของระบบไมโครกริดที่กล่าวถึงนี้จะแบ่งเป็นระบบ 1 phase มีขนาดไม่เกิน 10 กิโลวัตต์ และระบบ 3-phase มีขนาดไม่เกิน 30 กิโลวัตต์ ส่วนลักษณะของภาระทางไฟฟ้า (ผู้ใช้ไฟฟ้าจากระบบ) ของระบบไมโครกริดนั้นจะมีอยู่หลายรูปแบบ เช่น การใช้เพื่อการเกษตร อุตสาหกรรมขนาดเล็กในชนบท สถานีบริการสำหรับชุมชน โรงพยาบาลชุมชน โรงเรียนในชุมชนและบ้านพักอาศัย เป็นต้น ซึ่งอาจแบ่งผู้ใช้ไฟฟ้าจากระบบได้เป็นกลุ่ม [2]

ระบบผลิตไฟฟ้าแบบผสมผสานในระบบไมโครกริด แหล่งผลิตไฟฟ้าที่จะทำหน้าที่จ่ายไฟให้ระบบนั้นมีอยู่หลายเทคโนโลยี ซึ่งอาจแบ่งได้ดังนี้ (Michel, 2002)

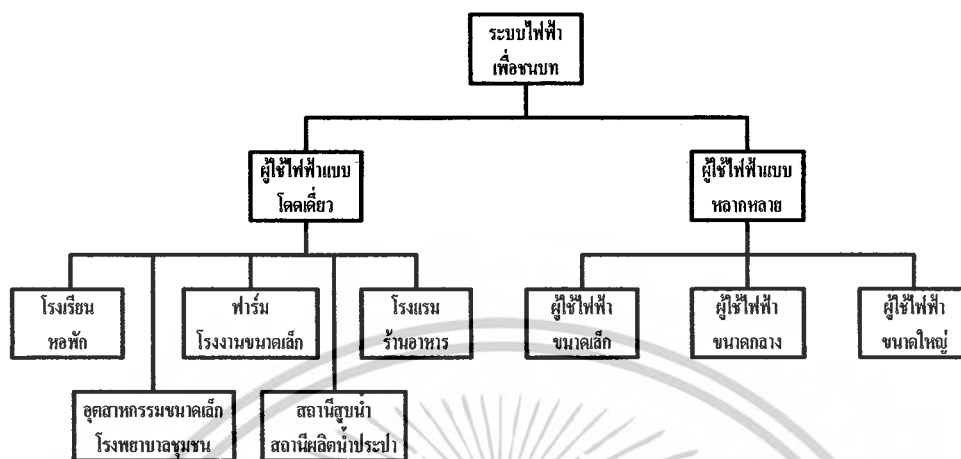
(a) Single generator without storage คือ การใช้เครื่องกำเนิดไฟฟ้าด้วยเครื่องยนต์ดีเซล/เบนซิน เดินเครื่องเพื่อผลิตไฟฟ้าในช่วงเวลา 3-4 ชั่วโมง/วัน ความมั่นคงและเสถียรภาพของระบบแบบนี้สามารถทำได้ง่ายโดยใช้เครื่องกำเนิดไฟฟ้า 2 ตัว เดินเครื่องสลับกัน ข้อดีของระบบนี้คือเงินลงทุนระบบที่ต่ำ แต่ก็มีข้อเสียคือมีค่าบำรุงรักษาและค่าขนส่งเชื้อเพลิงสูง

(b) Single generator with storage คือ ระบบเครื่องกำเนิดไฟฟ้าเครื่องยนต์ดีเซลกับแบตเตอรี่ ระบบกักเก็บผลิตไฟฟ้ากับแบตเตอรี่ หรือระบบเซลล์แสงอาทิตย์กับแบตเตอรี่ ระบบนี้สามารถให้บริการไฟฟ้าได้ตลอด 24 ชั่วโมง จากการประจุและคายประจุแบตเตอรี่อย่างเหมาะสมในกรณีระบบพลังงานหมุนเวียนหากต้องการให้มีไฟฟ้าใช้อย่างเพียงพอต่อความต้องการสามารถทำได้โดยการเพิ่มขนาดของระบบผลิตไฟฟ้าและขนาดความจุของแบตเตอรี่ ซึ่งหมายถึงเงินลงทุนระบบที่จะสูงขึ้นตามไปด้วย แต่ระบบแบบนี้ก็มีข้อดีเนื่องจากมีค่าดำเนินการระบบที่ต่ำกว่าระบบ (a)

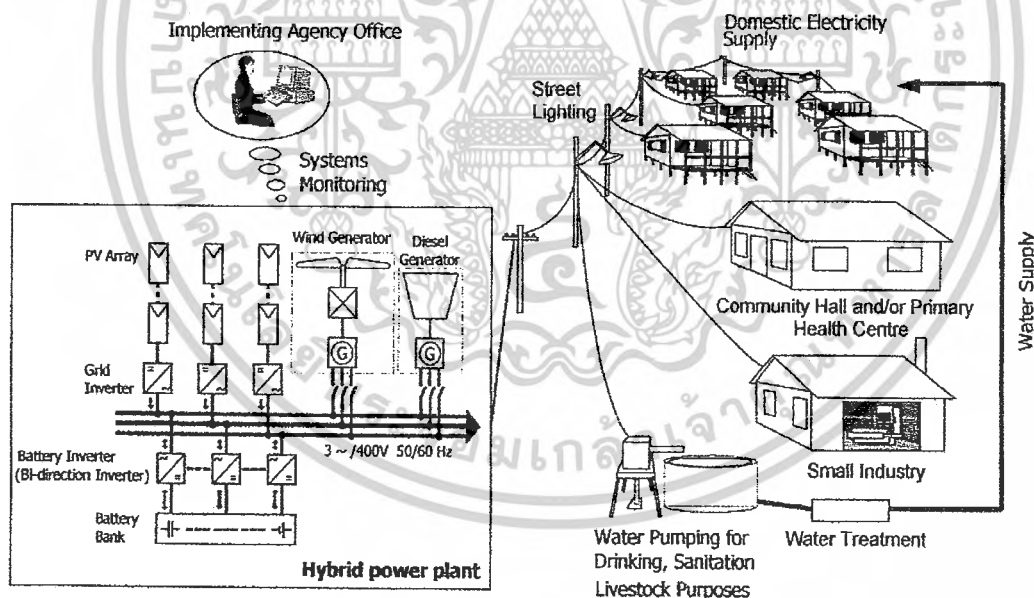
(c) Hybrid plant คือ ระบบผลิตไฟฟ้าซึ่งประกอบไปด้วยแหล่งกำเนิดไฟฟ้าที่แตกต่างกันตั้งแต่สองชนิดขึ้นไป แหล่งกำเนิดไฟฟ้าเหล่านี้อาจได้แก่ เซลล์แสงอาทิตย์ กังหันลมผลิตไฟฟ้ากังหันน้ำ หรือเครื่องกำเนิดไฟฟ้าเครื่องยนต์ดีเซล/เบนซิน ในกรณีนี้ระบบไฮบริดจ์จะหมายถึงระบบผลิตไฟฟ้าซึ่งมีขนาดกำลังการผลิตรวมไม่เกิน 30 กิโลวัตต์ โดยมีแหล่งพลังงานหลักมาจากพลังงานหมุนเวียนอย่างน้อยหนึ่งชนิดในกรณีนี้หมายถึงแสงอาทิตย์และมีแบตเตอรี่เป็นตัวเก็บสะสมพลังงาน ข้อดีของระบบไฮบริดจ์คือมีค่าดำเนินการระบบที่ต่ำกว่าเมื่อเปรียบเทียบกับระบบ (a) เงินลงทุนระบบต่ำกว่าเมื่อเปรียบเทียบกับระบบ (b) ระบบมีความน่าเชื่อถือและความมั่นคงของระบบสูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้ใช้ได้เข้าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังไฟฟ้าและรูปแบบของระบบเครือข่ายการจ่ายกำลังไฟฟ้าในขนาดอันใกล้ซึ่งได้แสดงดังรูป

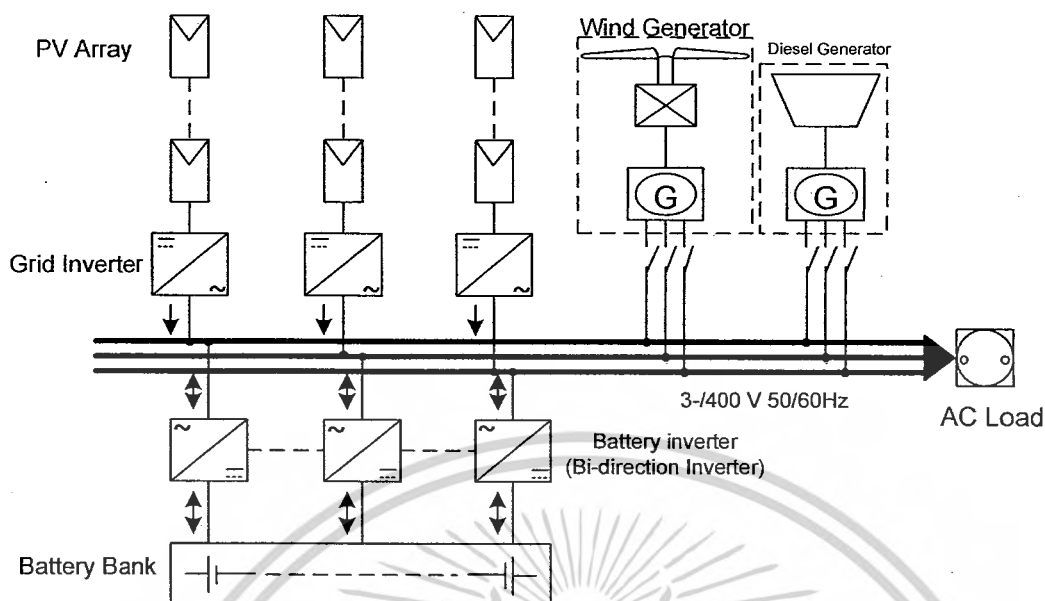


ภาพที่ 4.1 บล็อกไดอะแกรมของระบบจ่ายไฟขนาดเล็ก



ภาพที่ 4.2 ไฮบริดจันเนอร์เตอร์สำหรับประยุกต์ใช้ไมโครกริด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.3 ระบบไฟฟ้าขนาดเล็ก 3 เฟส

ภายใต้กรอบของงานวิจัยนี้ จะมุ่งเน้นศึกษาเฉพาะไฮบริดจ์อินเวอร์เตอร์หลายระดับแบบคาสเคด รวมทั้งเทคนิคที่ใช้ในการกำเนิดสัญญาณ PWM ซึ่งเทคนิคที่น่าเสนอนี้จะมีค่าการสูญเสียเนื่องจากการสวิตช์ต่ำ อีกทั้งไฮบริดจ์อินเวอร์เตอร์แบบใหม่นี้จะใช้สวิตช์กำลังน้อยกว่าแบบอินเวอร์เตอร์หลายระดับแบบคาสเคดทั่วไป

การประยุกต์ใช้งานในงานอุตสาหกรรมบางประเภท ได้มีความต้องการใช้งานอินเวอร์เตอร์ที่พิกัดกำลังงานสูงๆ อาทิเช่น อินเวอร์เตอร์ที่ใช้ในอุตสาหกรรมเหมืองแร่ และอุปกรณ์ FACTS ในระบบส่งกำลัง ดังนั้นอินเวอร์เตอร์หลายระดับจึงเป็นทางเลือกหนึ่งที่สามารถรองรับความต้องการดังกล่าว โดยทั่วไปอินเวอร์เตอร์หลายระดับจะแบ่ง 3 โครงสร้างวงจร ซึ่งรูปแบบของแต่ละโครงสร้างวงจร ข้อดี-ข้อเสีย การกำเนิดสัญญาณควบคุม รวมทั้งการออกแบบของอินเวอร์เตอร์แบบหลายระดับ อินเวอร์เตอร์หลายระดับชนิดเอชบริดจ์แบบคาสเคดเป็นโครงสร้างหนึ่งที่มีการใช้อย่างกว้างขวาง การประยุกต์ใช้งานของอินเวอร์เตอร์ชนิดนี้ต้องการแหล่งจ่ายแรงดันไฟตรงแบบแยก (Separate dc Source, SDCS) ดังนั้นเราจึงสามารถเชื่อมต่อโดยตรงกับแหล่งจ่ายแรงดันจากพลังงานทดแทน (Fuel cell, Photovoltaic, Wind Energy) และ/หรือแบตเตอรี่ แต่ข้อเสียของอินเวอร์เตอร์ชนิดนี้ คือจำนวนสวิตช์กำลังที่เพิ่มขึ้น และต้องการหม้อแปลงไฟฟ้าถ้าต้องการเชื่อมต่อกับแหล่งจ่ายแรงดันกระแส

4.4 สรุป

ไมโครกริดเป็นระบบไฟฟ้าขนาดเล็กที่จะเป็นในอนาคตเนื่องจากสามารถนำเอาพลังงานทดแทนมาประยุกต์ใช้ให้เกิดประโยชน์สูงสุด เนื่องจากว่าพลังงานที่ใช้อยู่ในปัจจุบันก็ย่อมจะมีวันหมด รวมถึงหมู่บ้านขนาดเล็กตามชนบทที่ยังไม่มีไฟฟ้าใช้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

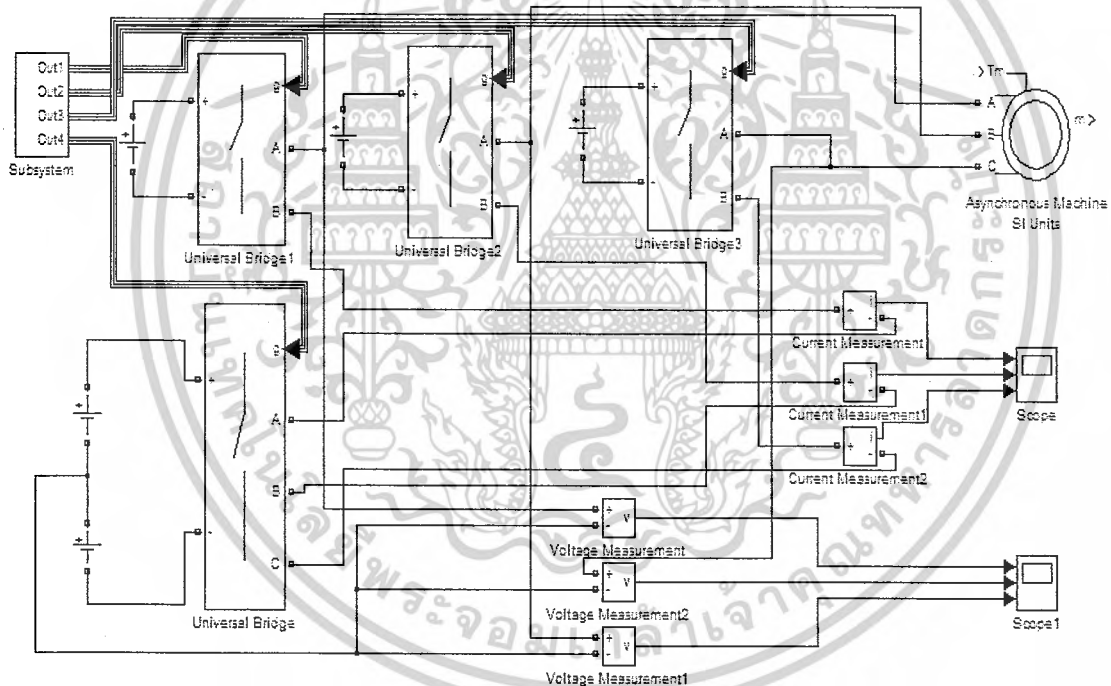
บทที่ 5

การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด

5.1 บทนำ

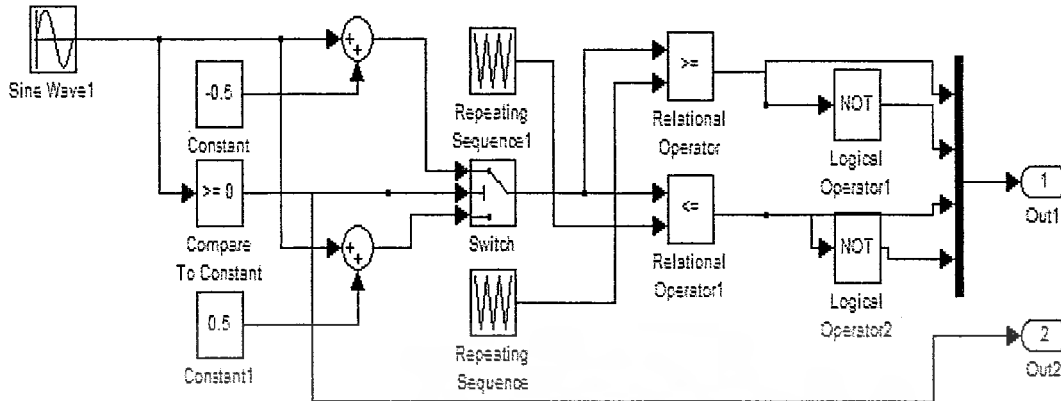
ในบทนี้จะกล่าวถึงการใช้โปรแกรมคอมพิวเตอร์ช่วยในการจำลองการทำงานของอินเวอร์เตอร์ไฮบริดเพื่อตรวจสอบการทำงานที่สภาวะต่างๆของอินเวอร์เตอร์

5.2 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริดด้วยโปรแกรมคอมพิวเตอร์



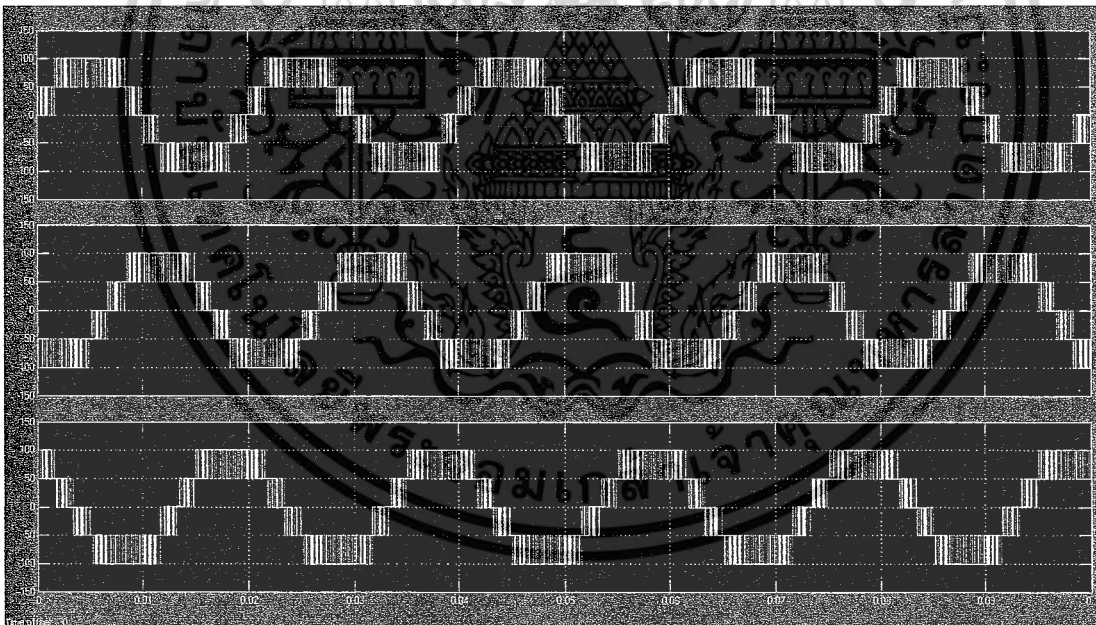
ภาพที่ 5.1 การจำลองไฮบริดอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



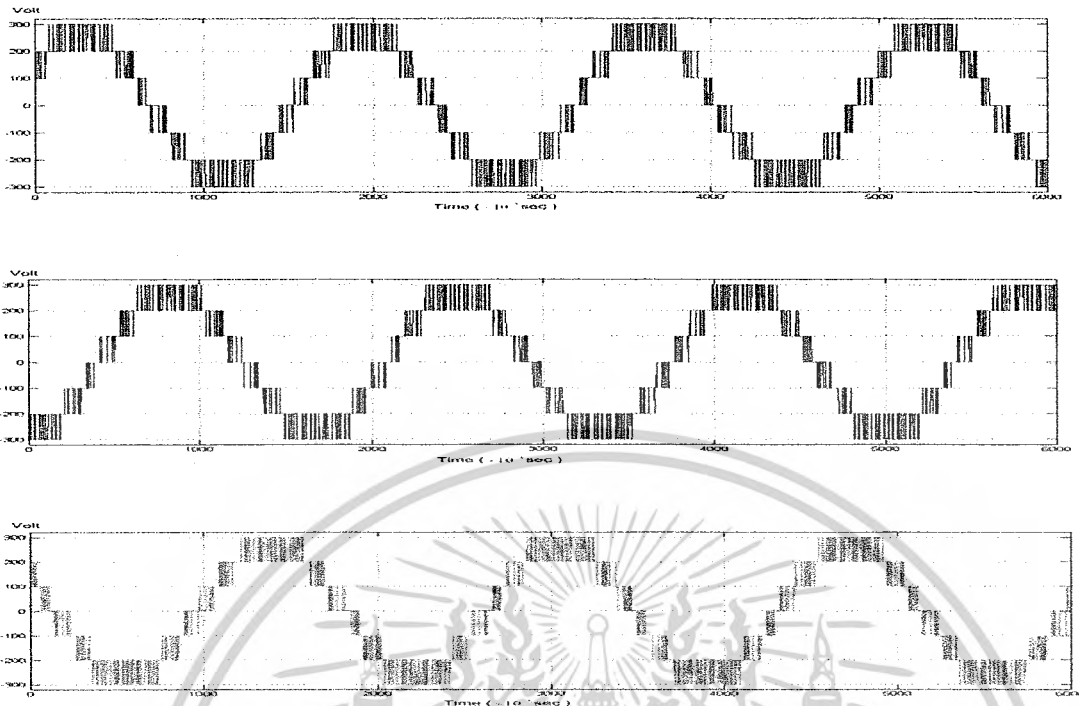
ภาพที่ 5.2 วงจรภายในของการจำลองไฮบริดจ์อินเวอร์เตอร์

5.3 ผลการจำลอง จากการจำลองทางคณิตศาสตร์เราจะได้แรงดันเฟสทั้ง 3 เฟสออกมาเป็น 5 ระดับดังภาพที่ 5.3 และจะได้แรงดันไลน์ทั้ง 3 เฟส ดังภาพที่ 5.4 ส่วนสัญญาณกระแสทั้ง 3 เฟสจะได้ดังภาพที่ 5.5

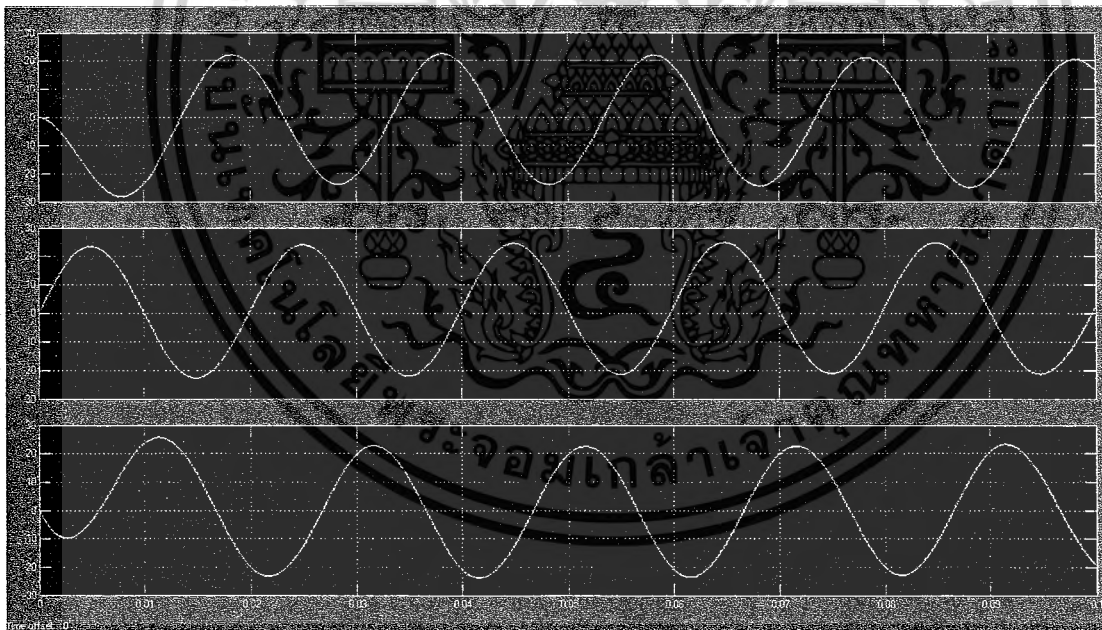


ภาพที่ 5.3 แรงดันเฟสเอาต์พุทของไฮบริดจ์อินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 5.4 แรงดันไลน์เอ๊าท์พุทของไฮบริดจ์อินเวอร์เตอร์



ภาพที่ 5.5 กระแสเฟสเอ๊าท์พุทของไฮบริดจ์อินเวอร์เตอร์

5.4 สรุป

จากผลการจำลองการทำงานของไฮบริดอินเวอร์เตอร์ จะเห็นว่าไฮบริดอินเวอร์เตอร์สามารถประยุกต์ใช้ในงานแบบอินเวอร์เตอร์หลายระดับได้ อย่างไรก็ตามในการประยุกต์ใช้งานบางชนิดที่ต้องการจุดร่วมนิวทอรอลที่จุดเชื่อมคาปาซิเตอร์ที่อินเวอร์เตอร์หลัก ดังนั้นถ้าแรงดันไฟฟ้ากระแสตรงที่คาปาซิเตอร์ไม่สมดุล จะทำให้มีกระแสไหลวนในสายได้ แม้ว่าการมีได้ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

การออกแบบไฮบริดอินเวอร์เตอร์

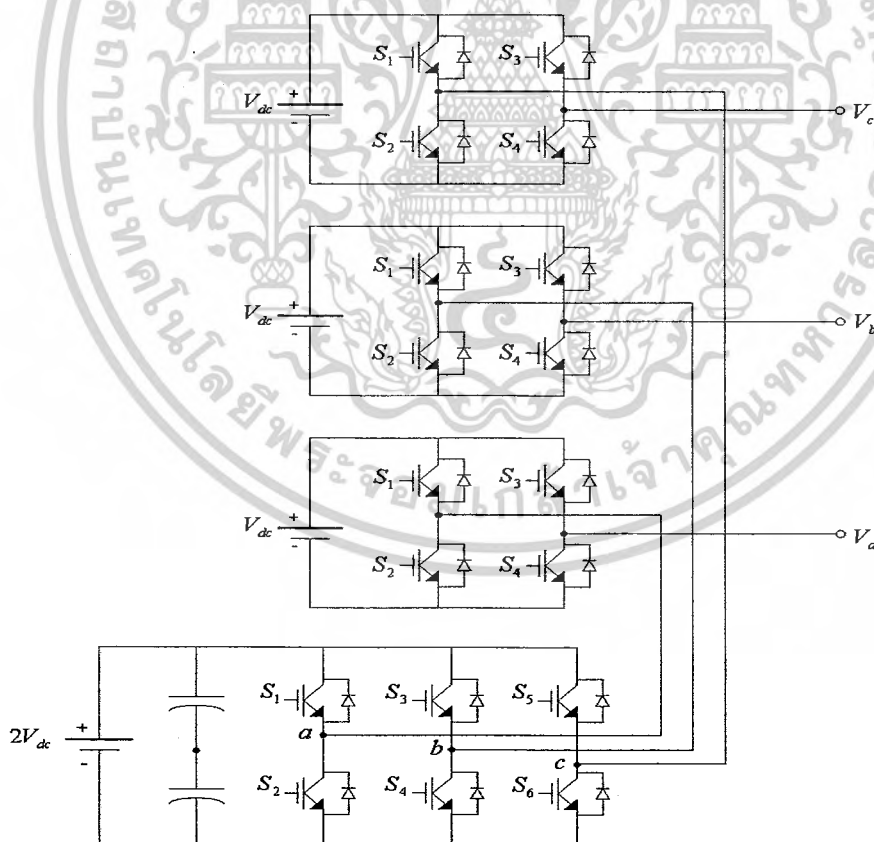
6.1 บทนำ

ในบทนี้จะกล่าวถึง การออกแบบสร้างอินเวอร์เตอร์ไฮบริดเพื่อขับมอเตอร์ ซึ่งจะประกอบไปด้วย วงจรกำลัง และวงจรควบคุม ซึ่งในวงจรกำลังจะมีสองส่วนคือ อินเวอร์เตอร์หลักเป็นอินเวอร์เตอร์ 3 เฟส อินเวอร์เตอร์รอง เป็นอินเวอร์เตอร์เอชบริดจ์

6.2 การออกแบบวงจรกำลัง

6.2.1 ไฮบริดอินเวอร์เตอร์อินเวอร์เตอร์หลายระดับแบบคาสเคด [4]

อินเวอร์เตอร์ชนิดนี้จะประกอบไปด้วยอินเวอร์เตอร์สองชุด คืออินเวอร์เตอร์หลักซึ่งเป็นอินเวอร์เตอร์แบบสามเฟสโดยทั่วไปแบบ 6 สวิตช์กำลัง และอินเวอร์เตอร์รองซึ่งเป็นอินเวอร์เตอร์แบบเอชบริดจ์ 4 สวิตช์กำลัง จะเห็นว่าโครงสร้างของวงจรอินเวอร์เตอร์แบบนี้มีดังนี้

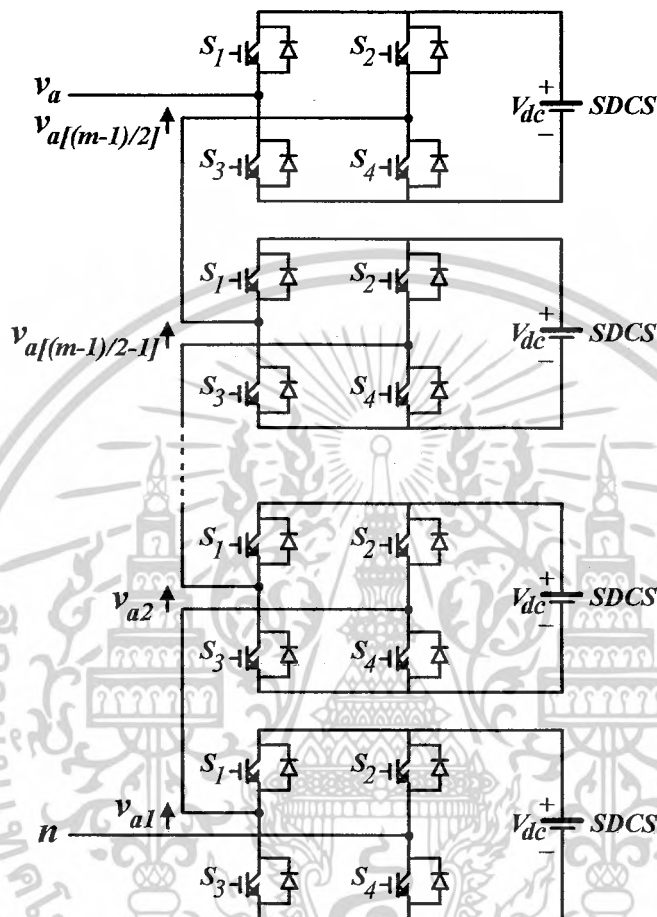


ภาพที่ 6.1 ไฮบริดอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.2 การออกแบบอินเวอร์เตอร์เรียง

เป็นอินเวอร์เตอร์เอชบริดจ์จำนวน 3 ชุด โดยต่อกับอินเวอร์เตอร์หลักเฟสละ 1 ชุด

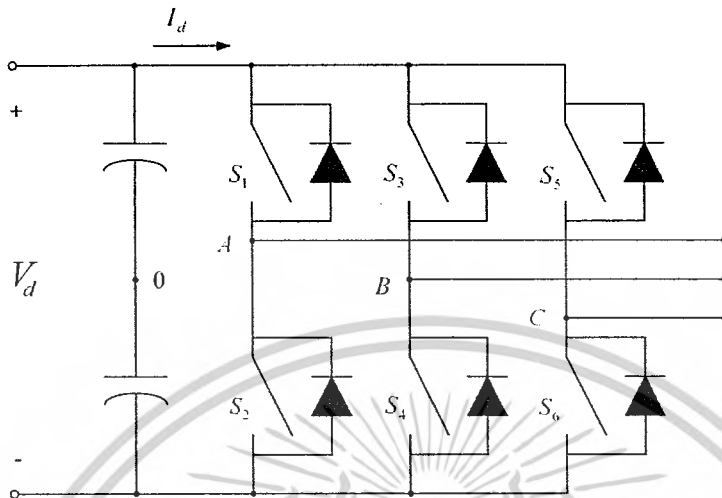


ภาพที่ 6.2 โครงสร้างเฟสเดียวของ Multilevel cascaded H-bridges inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

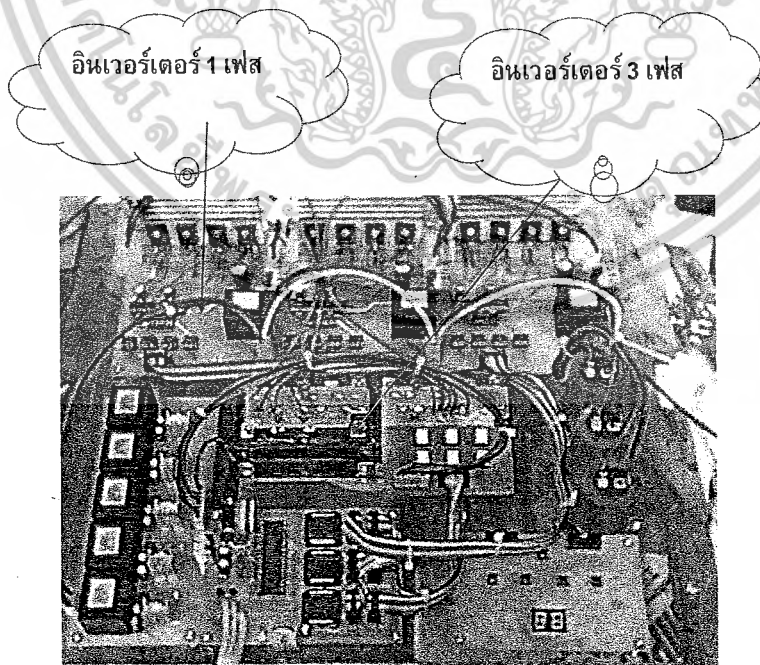
6.2.3 การออกแบบอินเวอร์เตอร์หลัก

เป็นอินเวอร์เตอร์ 3 เฟส มี 6 สวิตช์โดยมีโครงสร้างดังรูป



ภาพที่ 6.3 อินเวอร์เตอร์ 3 เฟส

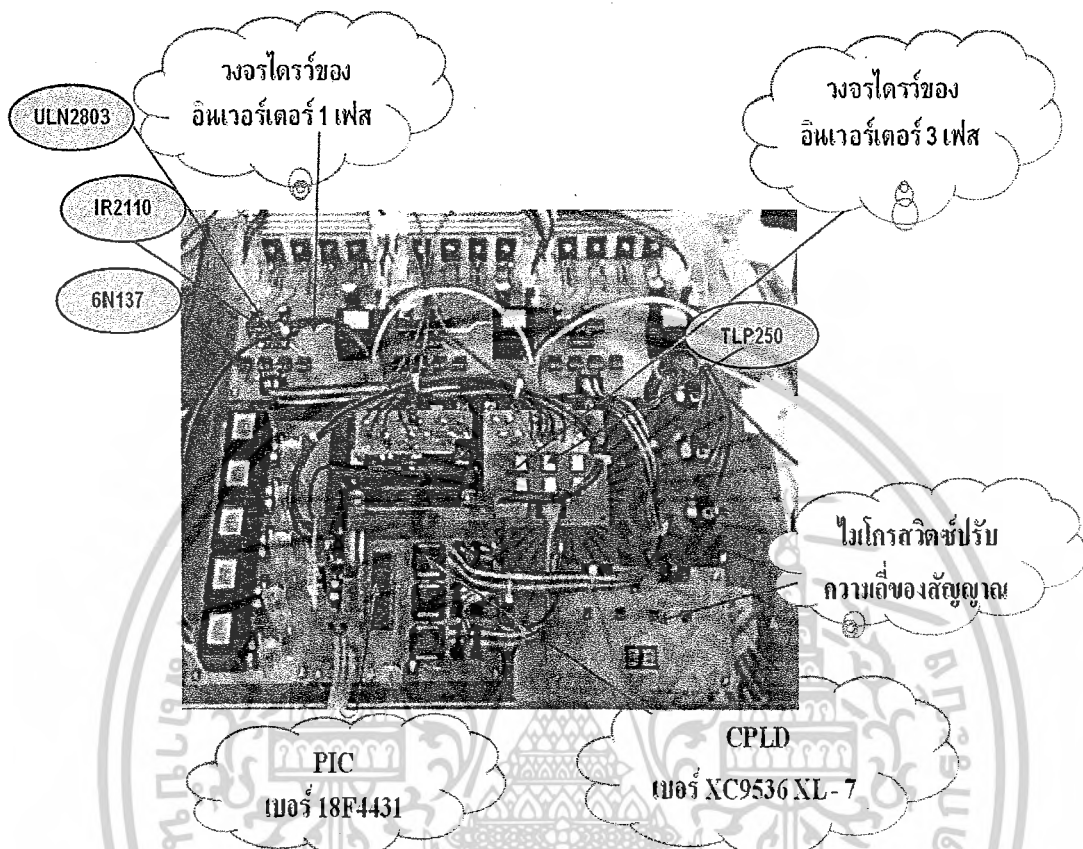
ไฮบริดอินเวอร์เตอร์ดังรูปประกอบด้วยอินเวอร์เตอร์หลักหรืออินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลังดังรูป และอินเวอร์เตอร์รองหรืออินเวอร์เตอร์เอชบริดจ์ดังรูป ซึ่งการออกแบบวงจรอินเวอร์เตอร์หลักได้เลือกใช้ Inverter module TOSHIBA MG50G6EL1 ที่มีทรานซิสเตอร์เป็นสวิตช์กำลังมีพิกัดแรงดัน 600 โวลท์ และพิกัดกระแส 100 แอมป์ ส่วนอินเวอร์เตอร์เอชบริดจ์เลือกใช้อุปกรณ์สวิตช์เป็นไอจีบีที HG TG20N60B3D พิกัดแรงดัน 600 โวลท์และพิกัดกระแส 40 แอมป์



ภาพที่ 6.4 วงจรกำลังทั้งหมดที่ใช้ในงานวิจัยนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

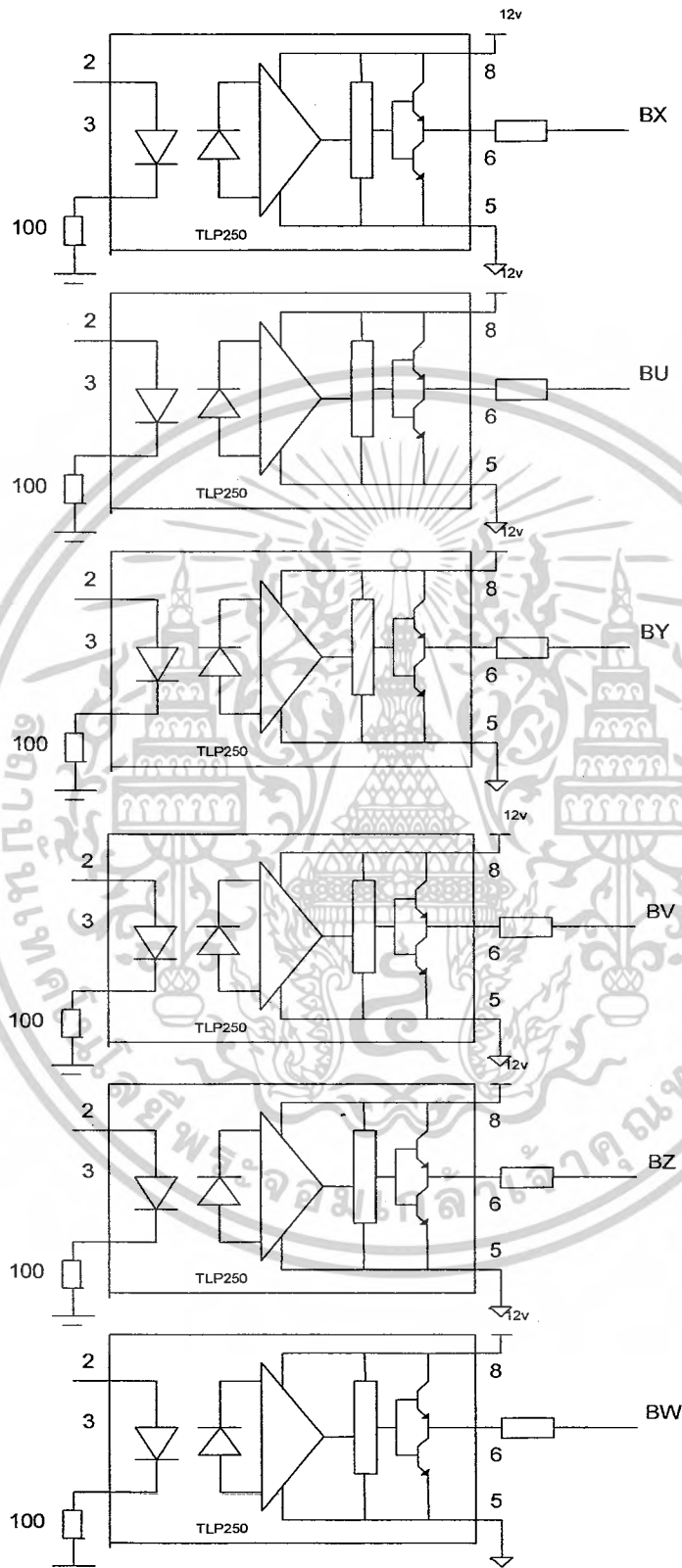
6.2.4 การออกแบบวงจรขับ



ภาพที่ 6.5 วงจรขับและวงจรประวิงเวลาทั้งหมดที่ใช้ในงานวิจัยนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

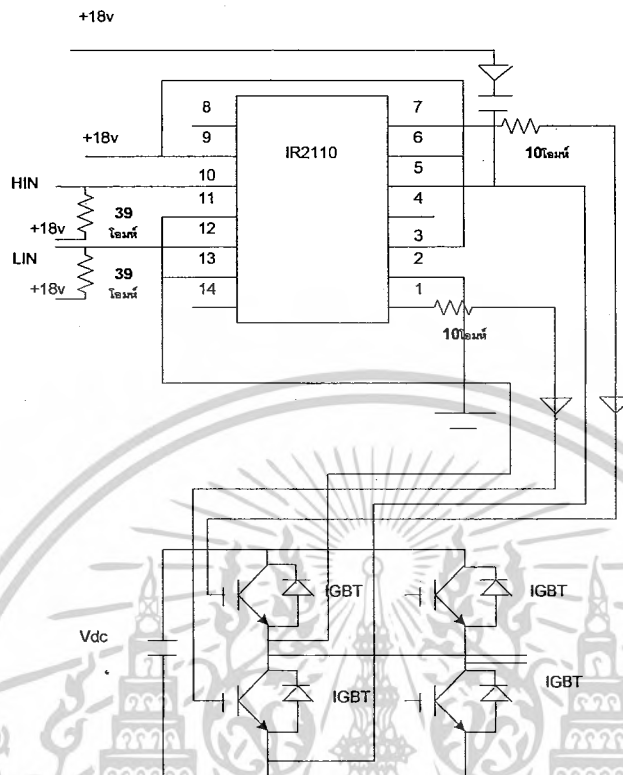
6.2.4.1 วงจรขับสำหรับอินเวอร์เตอร์หลัก



ภาพที่ 6.6 วงจรขับนำสำหรับอินเวอร์เตอร์สามเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.4.2 วงจรขับสำหรับอินเวอร์เตอร์รอง



ภาพที่ 6.7 วงจรขับนำสำหรับอินเวอร์เตอร์รอง

วงจรถับนำสำหรับ Inverter module เลือกใช้ออปโตเบอร์ TLP 250 ในการขับนำ และแยกกราวด์ระหว่างวงจรถับนำกับวงจรควบคุม ส่วนวงจรถับนำสำหรับอินเวอร์เตอร์รองเลือกใช้ไอซีเบอร์ IR2110 เป็นตัวขับนำเพราะสามารถใช้ไฟเลี้ยงเพียงชุดเดียวทำให้วงจรมีขนาดเล็กลง และต้นทุนก็มีราคาต่ำลง โดยใช้ออปโตเบอร์ 6N136 ต่อแบบกลับสัญญาณ (Invert) เพื่อแยกกราวด์ระหว่างวงจรถับนำกับวงจรควบคุม และใช้ไอซีเบอร์ ULN2803 เพื่อกลับสัญญาณให้เป็นเหมือนด้านอินพุตก่อนเข้าไอซีขับนำ

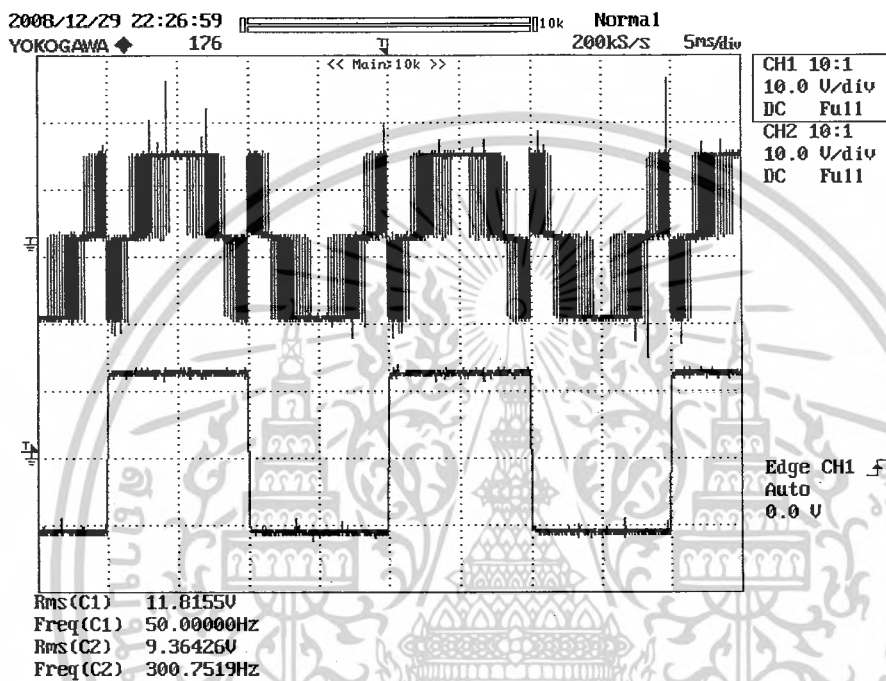
6.3 การออกแบบวงจรควบคุม

6.3.1 สัญญาณเกทของสวิตช์ในไฮบริดอินเวอร์เตอร์

จะแบ่งเป็นการควบคุมสัญญาณเกทสำหรับวงจรถูกอินเวอร์เตอร์หลัก และอินเวอร์เตอร์รอง

6.3.1.1 สัญญาณเกทสำหรับสวิตช์ในวงจรถูกอินเวอร์เตอร์หลัก (ภาพล่าง)

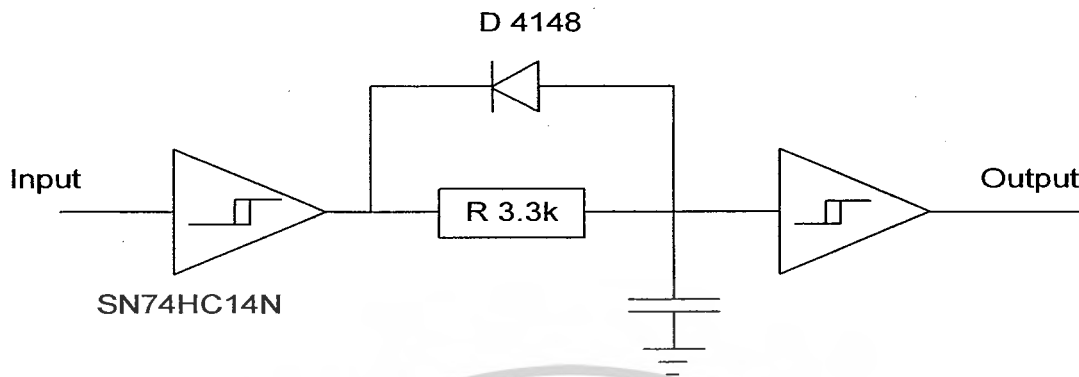
6.3.1.2 สัญญาณเกทสำหรับสวิตช์ในวงจรถูกอินเวอร์เตอร์รอง (ภาพบน)



ภาพที่ 6.8 (ก)ภาพล่าง สัญญาณเกทสำหรับสวิตช์ในวงจรถูกอินเวอร์เตอร์หลัก
(ข)ภาพบน สัญญาณเกทสำหรับสวิตช์ในวงจรถูกอินเวอร์เตอร์รอง

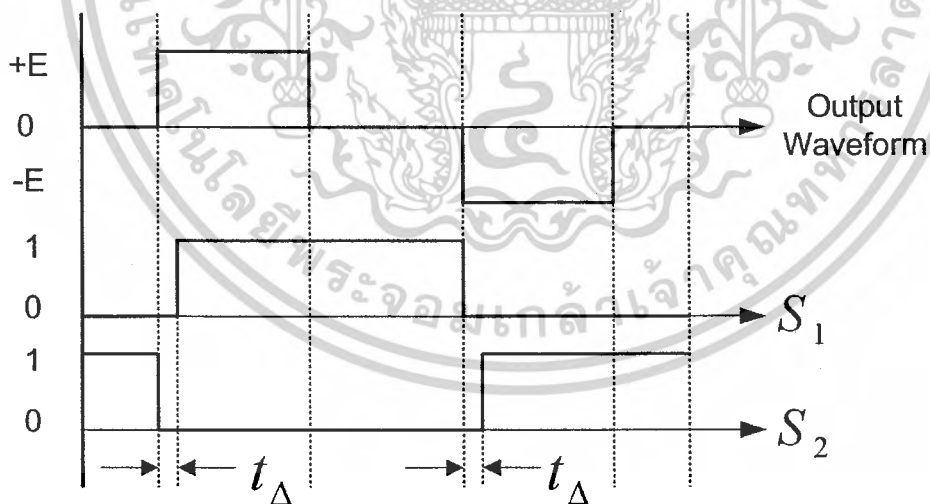
การสร้างสัญญาณสำหรับการควบคุมการทำงานของอินเวอร์เตอร์หลัก จะเป็นสัญญาณรูปคลื่นสี่เหลี่ยม (Square Wave) ส่วนสัญญาณสำหรับอินเวอร์เตอร์รอง จะเป็นสัญญาณที่ได้จากการผสมกันระหว่างสัญญาณสามเหลี่ยมกับสัญญาณไซน์ ซึ่งได้อธิบายไว้ในบทที่ 3 ทฤษฎีไฮบริดอินเวอร์เตอร์

6.3.2 วงจรประวิงเวลา(เดดไทม์)



ภาพที่ 6.9 วงจรประวิงเวลา (เดดไทม์)

อีกส่วนหนึ่งที่ต้องสนใจสำหรับสัญญาณเกทคือ เวลาประวิง สวิตช์ที่เป็นอูตมคตินั้นจะเปลี่ยนแปลงการทำงานแบบทันทีทันใดได้ในทิศทางที่กลับกัน แต่ความเป็นจริงแล้วนั้น อุปกรณ์สวิตช์จะต้องใช้เวลาส่วนหนึ่ง เพื่อทำให้เกิดการหยุดทำงานที่สมบูรณ์ ซึ่งอุปกรณ์สวิตช์แต่ละประเภทจะใช้เวลาไม่เท่ากัน ดังนั้น เพื่อหลีกเลี่ยงการลัดวงจรจากคุณสมบัติดังกล่าวของสวิตช์ จึงจำเป็นต้องหน่วงเวลาด้วย เวลาประวิง ให้กับสวิตช์ในกึ่งเดียวกันเมื่อทำงานกลับสถานะ ดังแสดงในรูปที่ ซึ่งแสดงสัญญาณเกทของสวิตช์ S_1 และ S_2 ในกึ่งเดียวกันของอินเวอร์เตอร์



ภาพที่ 6.10 เวลาประวิงในสัญญาณเกท

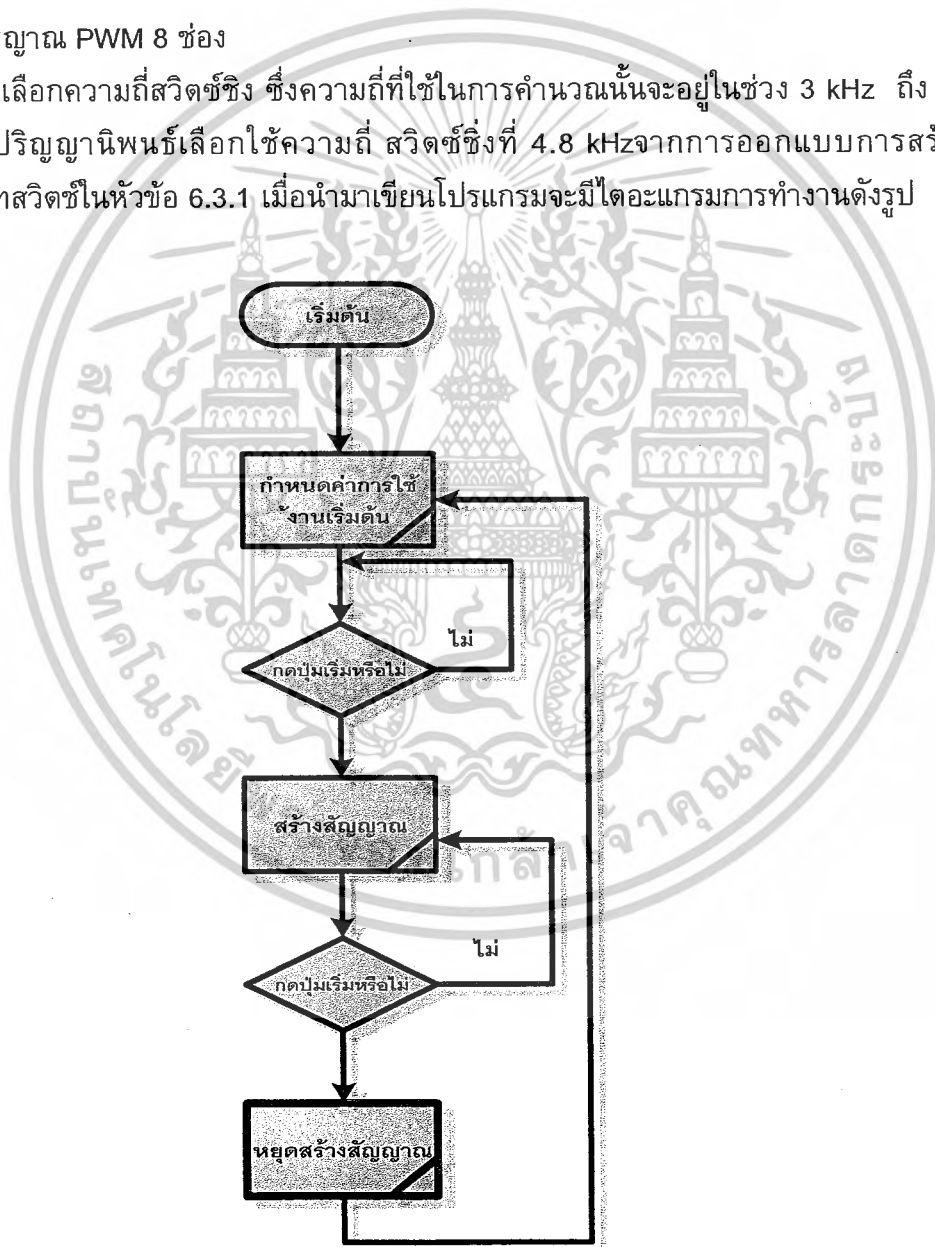
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3.3 การออกแบบโปรแกรม

ในการออกแบบโปรแกรมจะต้องขึ้นอยู่กับคุณสมบัติของไมโครคอนโทรลเลอร์และอุปกรณ์ที่ใช้งาน โดยในปริิฎญาณิพนธ์ฉบับนี้เลือกใช้ไมโครคอนโทรลเลอร์เบอร์ PIC18F4431 มีคุณสมบัติคือ

- เขียนและลบโปรแกรมได้ถึง 100,000 ครั้ง
- ความเร็วสูงสุด 1 MHz
- หน่วยความจำ 16 kByte
- พอร์ตใช้งาน 36 พอร์ต
- ซัดสร้างสัญญาณ PWM 8 ช่อง

การเลือกความถี่สวิตซ์ซิง ซึ่งความถี่ที่ใช้ในการคำนวณนั้นจะอยู่ในช่วง 3 kHz ถึง 10 kHz โดยในปริิฎญาณิพนธ์เลือกใช้ความถี่ สวิตซ์ซิงที่ 4.8 kHzจากการออกแบบการสร้างสัญญาณเกทสวิตซ์ซิงในหัวข้อ 6.3.1 เมื่อนำมาเขียนโปรแกรมจะมีไดอะแกรมการทำงานดังรูป

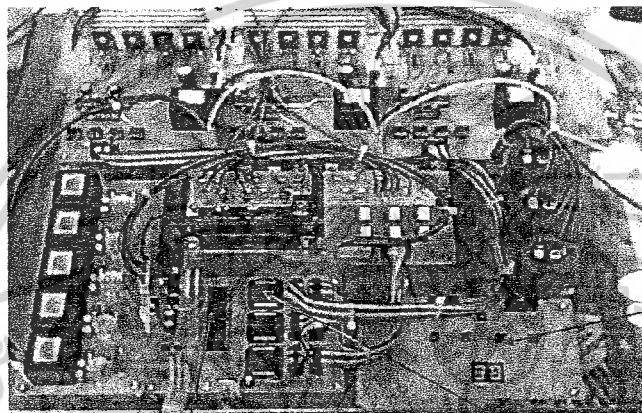


ภาพที่ 6.11 แสดงไดอะแกรมของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 สรุป

ในบทนี้ได้กล่าวถึงวิธีการออกแบบไมโครคอนโทรลเลอร์ทั้งวงจรกำลังและวงจรควบคุม ซึ่งในวงจรกำลังจะประกอบไปด้วยอินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง อินเวอร์เตอร์เอชบริดจ์, วงจรขับเคลื่อน ส่วนวงจรควบคุมประกอบไปด้วย วงจรประวิงเวลา และชุดสร้างสัญญาณเกทสวิตช์ด้วยไมโครคอนโทรลเลอร์ ซึ่งจะนำมาสร้างวงจรกำลังอีกทีหนึ่ง เมื่อทำการสร้างไมโครคอนโทรลเลอร์ได้แล้ว ในต่อไปจะนำเสนอการทดลองชุดต้นแบบไมโครคอนโทรลเลอร์



ไมโครสวิตช์ปรับ
ความถี่ของสัญญาณ

PIC
เบอร์ 18F4431

CPLD
เบอร์ XC9536 XL-7

ภาพที่ 6.12 วงจรคอนโทรลทั้งหมดที่ใช้ในงานวิจัยนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

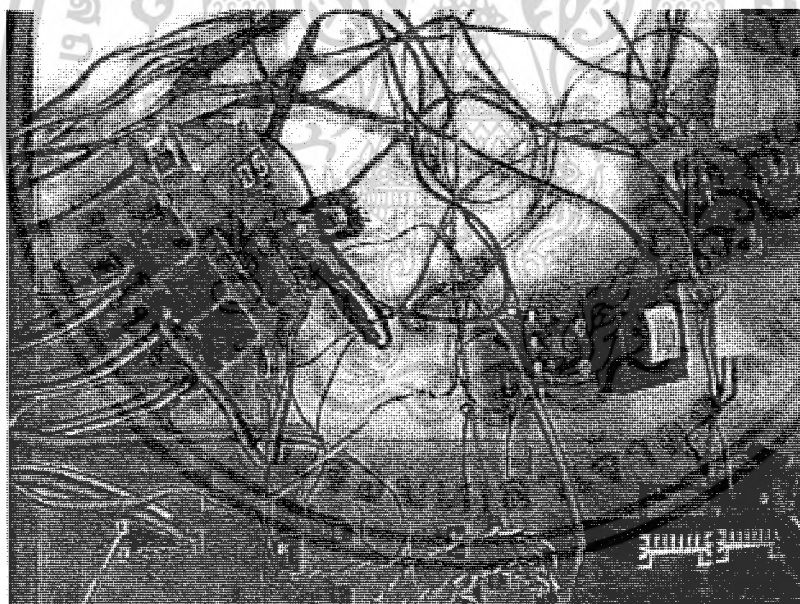
ผลการทดสอบ

7.1 บทนำ

ในบทนี้จะกล่าวถึงการทดสอบชุดต้นแบบไฮบริดอินเวอร์เตอร์ ที่ได้สร้างขึ้นจากบทที่ 5 โดยจะทำการขับมอเตอร์เหนี่ยวนำสามเฟสขนาด 1 แรงม้า ซึ่งจะแสดงผลการคุมมอเตอร์เหนี่ยวนำสามเฟสและสรุปผลการทดสอบ

7.2 วิธีการทดสอบ

การทดสอบชุดต้นแบบไฮบริดอินเวอร์เตอร์ได้ทำการทดสอบสัญญาณการทำงาน ขณะต่อเข้ากับมอเตอร์เหนี่ยวนำ 3 เฟสขนาด 1 แรงม้า ทั้งที่ความถี่ 50 Hz และความถี่ 60 Hz ที่แรงดันไฟตรงสำหรับอินเวอร์เตอร์หลัก 48 Volt อินเวอร์เตอร์รอง 24 Volt วงจรคอนโทรลที่ใช้ควบคุมโดย PIC เบอร์ 18F4431 ดังภาพที่ 7.1



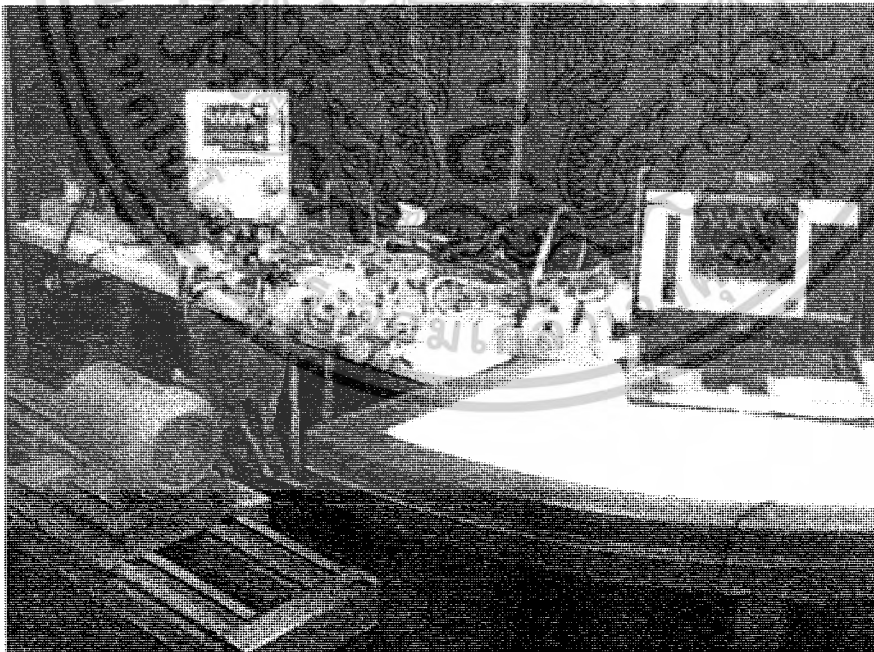
ภาพที่ 7.1 วงจรคอนโทรลขณะทำการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรขณะทดลองจะเห็นได้ว่าเราจะได้รูปคลื่นแรงดัน 5 ระดับ และรูปคลื่นกระแส เป็น รูปคลื่นไซน์ดังภาพที่ 7.2 ส่วนมอเตอร์ที่ใช้เป็นมอเตอร์ 3 เฟส ดังรูปที่ 7.3



ภาพที่ 7.2 วงจรขณะทดลองเพื่อบันทึกค่า



ภาพที่ 7.3 วงจรขณะทดลองเพื่อบันทึกค่า

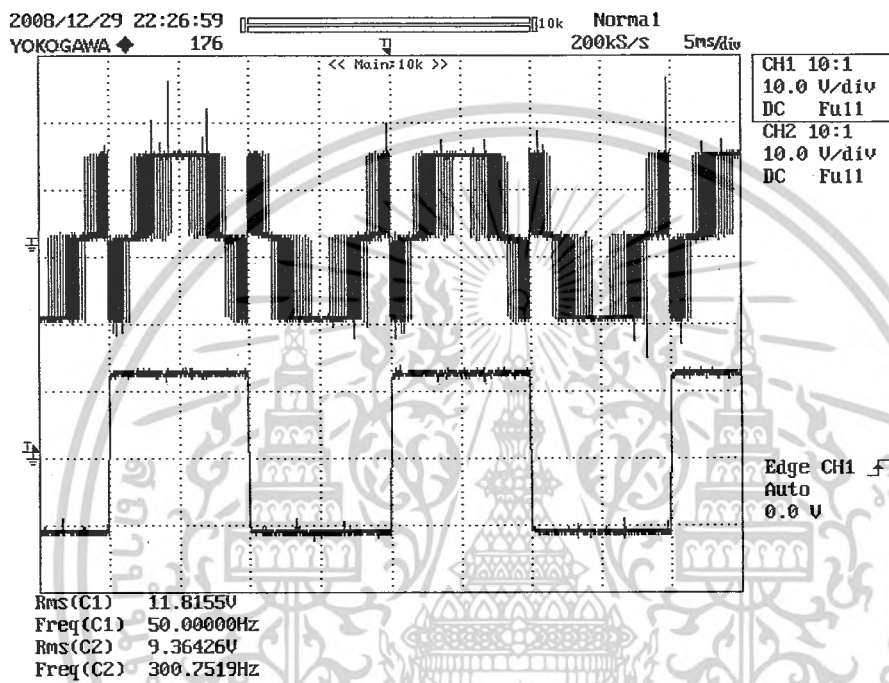
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 การทดสอบชุดต้นแบบไฮบริดอินเวอร์เตอร์

ที่ความถี่ 50 Hz

7.3.1 สัญญาณเกท

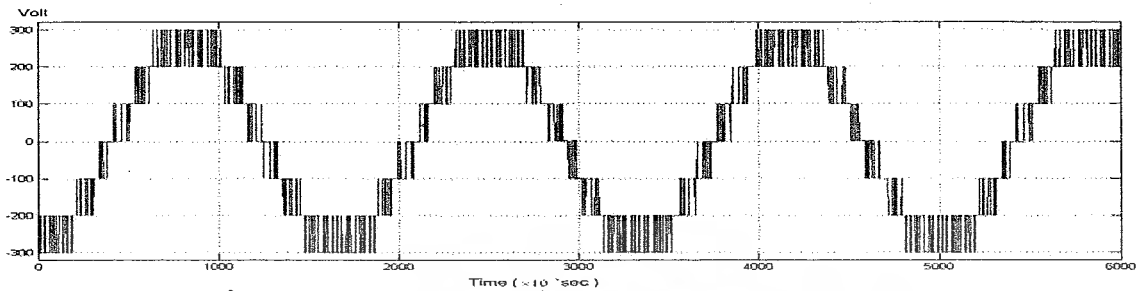
สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รองคือภาพ 7.4(ข)ภาพล่าง7.4(ก)เป็นสัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก



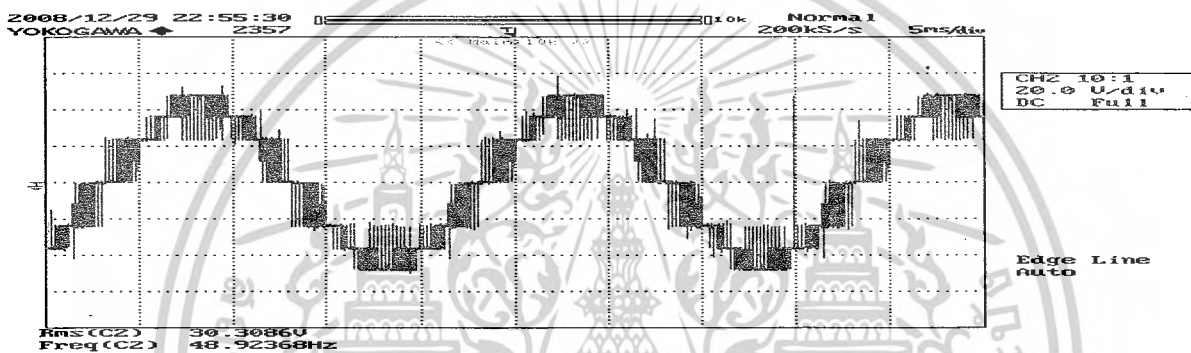
ภาพที่ 7.4 (ก)ภาพล่าง สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก

(ข)ภาพบน สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รอง

7.3.2 สัญญาณแรงดันไลน์ จากการจำลองทางคณิตศาสตร์เราจะได้แรงดันไลน์ดังรูปที่ 7.5 และเมื่อเราทำการทดลองไฮบริดอินเวอร์เตอร์เราจะได้แรงดันไลน์ดังรูปที่ 7.6

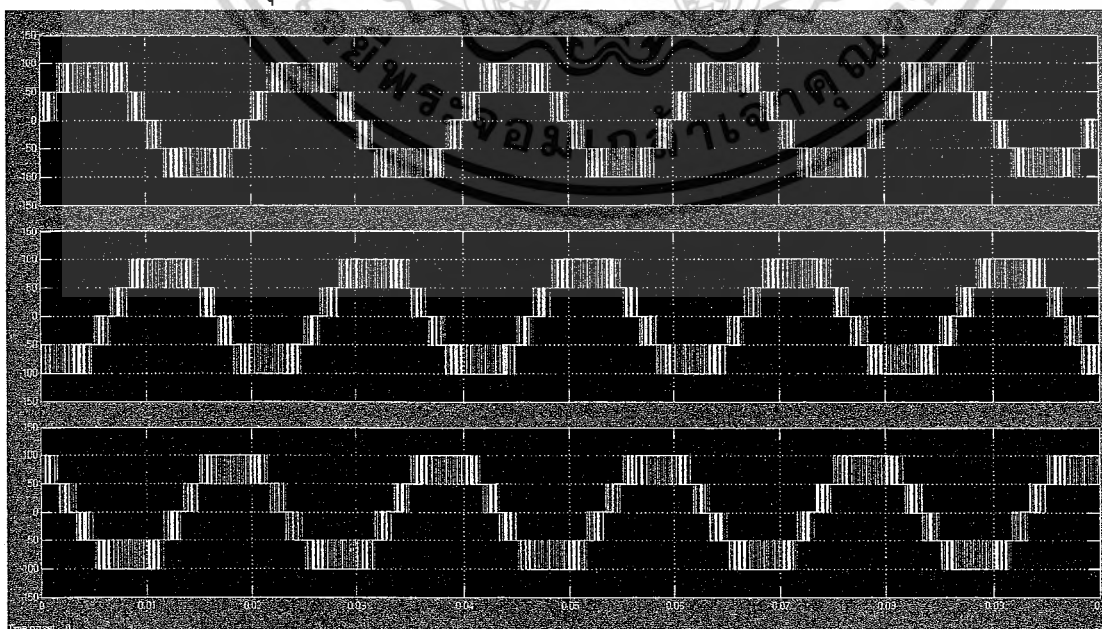


ภาพที่ 7.5 สัญญาณแรงดันไลน์ที่ได้จากการจำลองทางคณิตศาสตร์

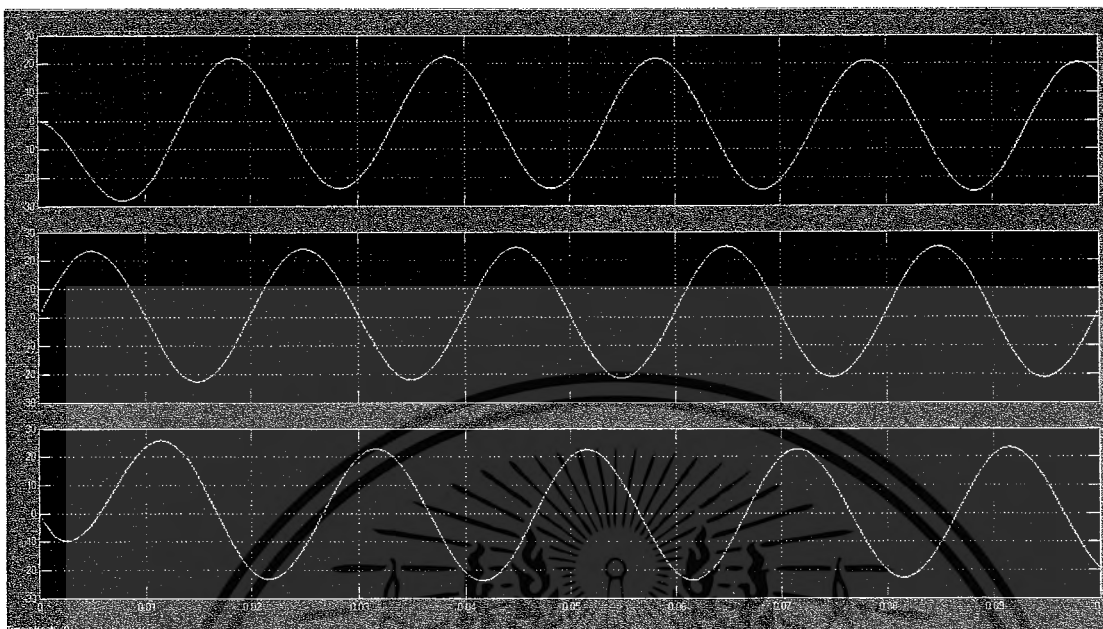


ภาพที่ 7.6 สัญญาณแรงดันไลน์ที่วัดได้จากชิ้นงาน ที่ความถี่ 50 Hz

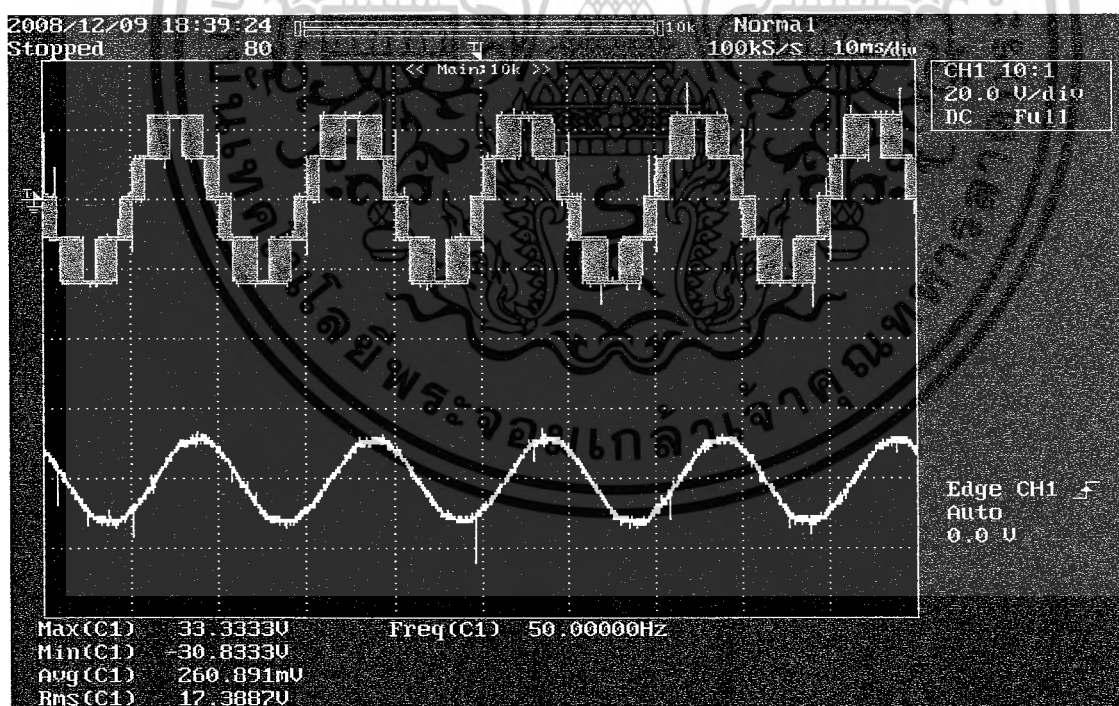
7.3.3 สัญญาณแรงดันเฟส แรงดันเฟสจากการจำลองทางคณิตศาสตร์จะได้ดังภาพที่ 7.7 ส่วน 7.8 เป็นสัญญาณกระแสจากการจำลองทางคณิตศาสตร์ และภาพ 7.9 เป็นแรงดันเฟสและกระแสจากการทดลองชุดต้นแบบไฮบริดอินเวอร์เตอร์



เอกสารนี้เป็นเอกสารภาพที่ 7.7 สัญญาณแรงดันเฟสจากการจำลองทางคณิตศาสตร์ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



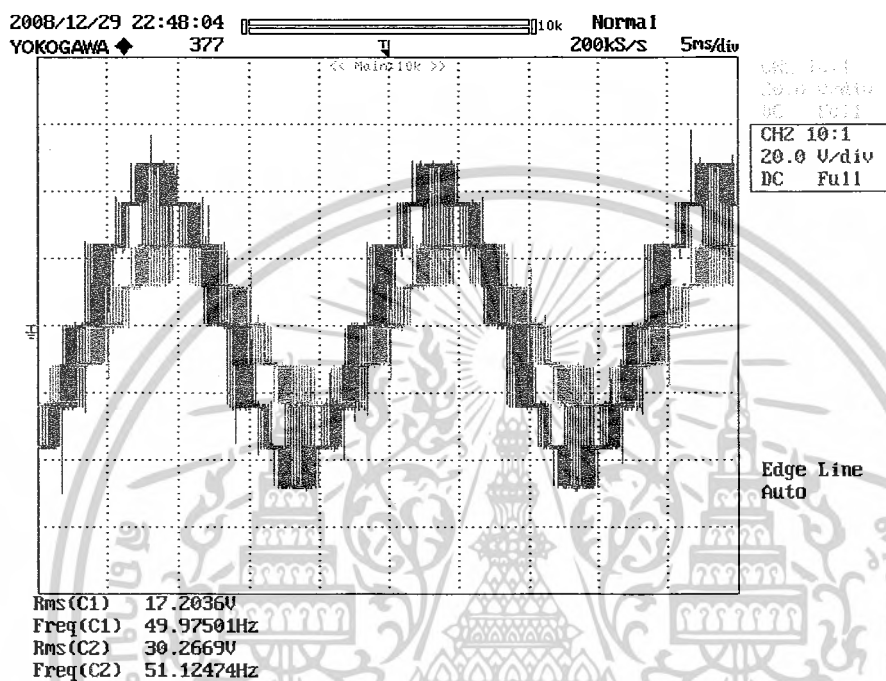
ภาพที่ 7.8 สัญญาณกระแสจากการจำลองทางคณิตศาสตร์



ภาพที่ 7.9 ผลการทดลองจริงที่ได้ รูปคลื่นบนเป็นแรงดัน รูปคลื่นล่างเป็นกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3.4 การเปรียบเทียบแรงดันเฟสกับแรงดันไลน์ในภาพที่ 7.10 และ 7.11 เป็นการเปรียบเทียบแรงดันเฟสกับแรงดันไลน์ที่ได้จากการบันทึกข้อมูล ค่า THDv จะได้ 4.8% ดังรูป 7.11



ภาพที่ 7.10 เปรียบเทียบแรงดันเฟสกับแรงดันไลน์ของไฮบริดอินเวอร์เตอร์



ภาพที่ 7.11 ภาพ THDv ที่วัดได้ 4.8%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

สรุปผลการวิจัยและข้อเสนอแนะ

8.1 สรุปผลการทดลอง

จากผลการทดลองการจ่ายโหลดโดยการขับมอเตอร์เหนี่ยวนำของชุดต้นแบบอินเวอร์เตอร์ไฮบริด ซึ่งชุดต้นแบบอินเวอร์เตอร์นี้สามารถแปลงไฟกระแสตรงจากแหล่งจ่ายเป็นไฟกระแสสลับที่แรงดันเพิ่มขึ้นและขับมอเตอร์เหนี่ยวนำได้ และเมื่อทำการวัดสัญญาณทั้งแรงดันกระแส สัญญาณแรงดันและกระแสที่วัดได้จากการทดสอบเป็นไปตามสัญญาณที่ได้จากการจำลองวงจร

8.2 สรุปผลการทำงานทั้งระบบ

จากผลการทดลองชุดต้นแบบไฮบริดอินเวอร์เตอร์ ซึ่งสรุปได้ว่า การทำงานร่วมกันของวงจรอินเวอร์เตอร์สามเฟสทั่วไป 6 สวิตช์กำลัง และวงจรอินเวอร์เตอร์หนึ่งเฟสชนิดเอชบริดจ์ 4 สวิตช์กำลังซึ่งมีแหล่งจ่ายเป็นไฟฟ้ากระแสตรงที่แยกแหล่งจ่าย ได้เปลี่ยนแรงดันจากแรงดันไฟฟ้ากระแสตรงเป็นแรงดันกระแสสลับที่มีแรงดันเพิ่มสูงขึ้น และสามารถขับมอเตอร์เหนี่ยวนำได้ โดยการทำงานของวงจรทั้งสองมีไมโครคอนโทรลเลอร์เป็นตัวควบคุมโดยสร้างสัญญาณมาขับเกทของสวิตช์กำลังแต่ละตัวในวงจรอินเวอร์เตอร์ทั้งสอง

8.3 ข้อเสนอแนะ

การสร้างชุดต้นแบบไฮบริดอินเวอร์เตอร์นี้เพื่อเป็นการประยุกต์ใช้งานในการควบคุมมอเตอร์ PMSM ซึ่งชุดต้นแบบอินเวอร์เตอร์นี้จากการทดสอบพบว่าในสัญญาณแรงดันและกระแสยังมีสัญญาณรบกวนอยู่มาก หากได้มีการพัฒนาอินเวอร์เตอร์นี้ก็อาจจะพัฒนาให้ปรับลดสัญญาณรบกวนดังกล่าวทำให้สัญญาณที่ได้ใกล้เคียงหรือเหมือนกับสัญญาณที่ได้จากการจำลองและสามารถปรับหาค่าสูญเสียบางส่วนเพื่อจะได้ทำไฮบริดอินเวอร์เตอร์นี้มีประสิทธิภาพที่ดีขึ้นไป

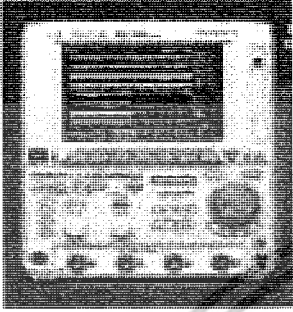
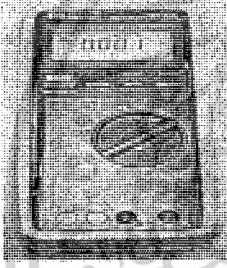
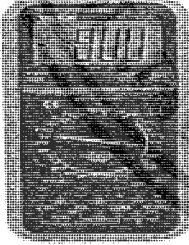
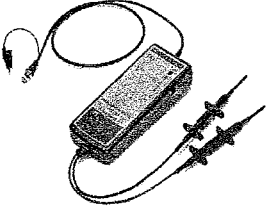
เอกสารอ้างอิง

- [1] Kruangpradit, P., Jitnumsrup, V. and Saengsrithorn, S. 2002. Feasibility Study on Renewable Energy Electrification in Remote Villages Project. The International Conference on Village Power from Renewable Energy in Asia. Phitsanulok, Thailand, 11-14 November. pp. 4
- [2] Thompson, G., Saupin M.G., and Butler K. 1997. Hybrid Renewable Energy Systems for Rural Development. Workshop on Appropriate Energy Technologies for Sustainable Rural Development. Jakarta, Indonesia, 7 October. pp. 12
- [3] Jerome, M. W. and Robert F. Lee. 2000. Wide-Spread Implementation of Renewable Energy Projects in APEC Member Economics: Road Maps for Success. Prepare for Asia-Pacific Economic Cooperation Energy Working Group Expert Group on New Renewable Energy Technologies. Alternative Energy Development, Inc., November. pp. 31-46.
- [4] S. Khomfoi, L. M. Tolbelf, "Multilevel Power Converters." Power Electronics Handbook, 2nd Edition Elsevier, 2007 , ISBN 978-0-12-088479-7, Chapter 17, pp. 451 – 482.
- [5] วีระเชษฐ์ ชันเงิน และ วุฒิพล ธาราธิรเศรษฐ์, อิเล็กทรอนิกส์กำลัง, พิมพ์ครั้งที่ 4. กทม., โรงพิมพ์ ห้างหุ้นส่วนจำกัด วี.เจ.พรินติ้ง, 2549
- [6] Powersim Inc, *PSIM User 's Guide Version 6*, Powersim Inc,2003
- [7] ศูนย์วิจัยพลังงานทดแทน มหาวิทยาลัยเทคโนโลยีราชมงคลสุวรรณภูมิ วิทยาเขตนนทบุรี (Research center of Alternative Center Energy)
- [8] การไฟฟ้าฝ่ายผลิตแห่งประเทศไทย Electricity Gennerating Authority of Thailand เว็บไซต์ www.egat.co.th/re



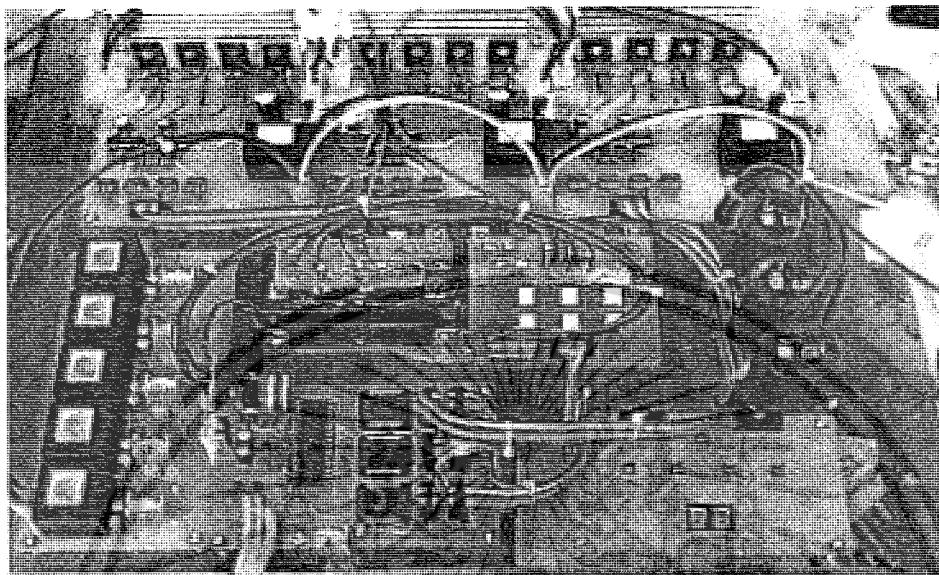
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
เครื่องมือที่ใช้ในการทดสอบ

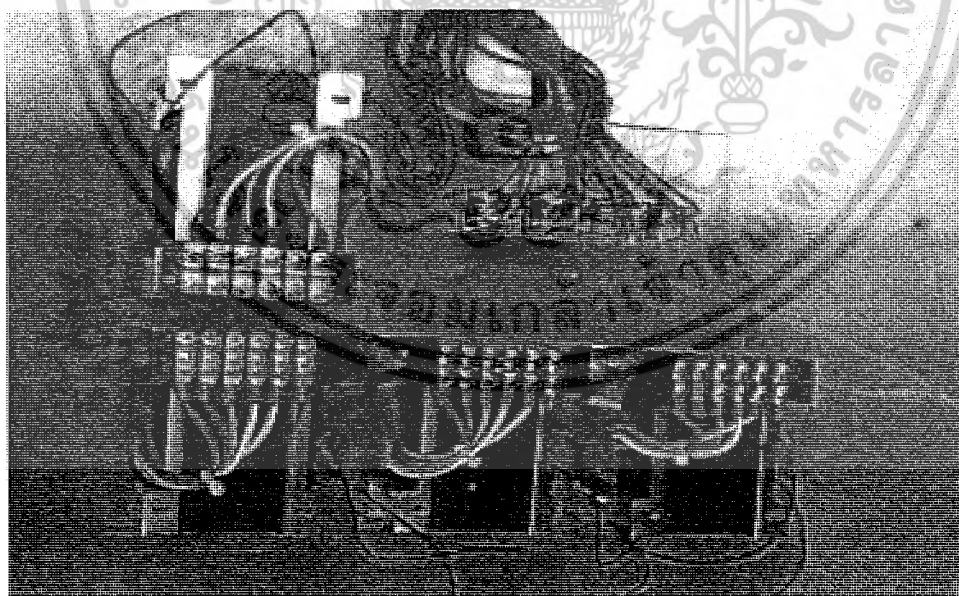
	<p>DL1640</p> <ul style="list-style-type: none"> • 4 channels 200 MS/s (DL1640/DL1640L) • 2 channels 200 MS/s (DL1620) • 200 MHz analog bandwidth
	<p>HP 973A</p> <p>The 3 1/2 digit display (with 0.1% basic dc accuracy), 20 kHz frequency range</p>
	<p>VICTOR</p> <p>DC voltage: 200mV/2V/20V/200V/1000V (0.5%) AC voltage: 200mV/2V/20V/200V/700V (0.8%) DC current: 2mA/20mA/200mA/20A (0.8%) AC current: 2mA/20mA/200mA/20A (1.0%)</p>
	<p>Differential Probe</p> <p>±2% (common mode voltage: 400 V or less) ±3% (common mode voltage: 1000 V or less)</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข
ภาพไฮบริดอินเวอร์เตอร์ที่ใช้ในการทดลอง

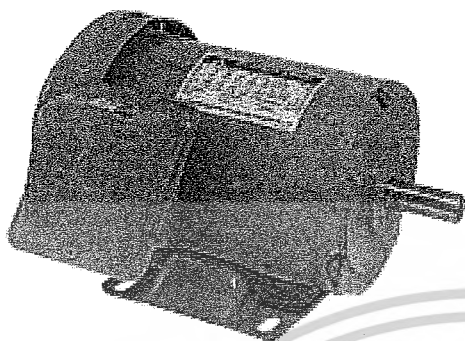


ภาพหม้อแปลงจำลองแหล่งจ่ายภายนอกพลังงานทดแทน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอเตอร์เหนี่ยวนำที่ใช้ในการทดลองจำลองเป็นโหลดของไมโครกริด



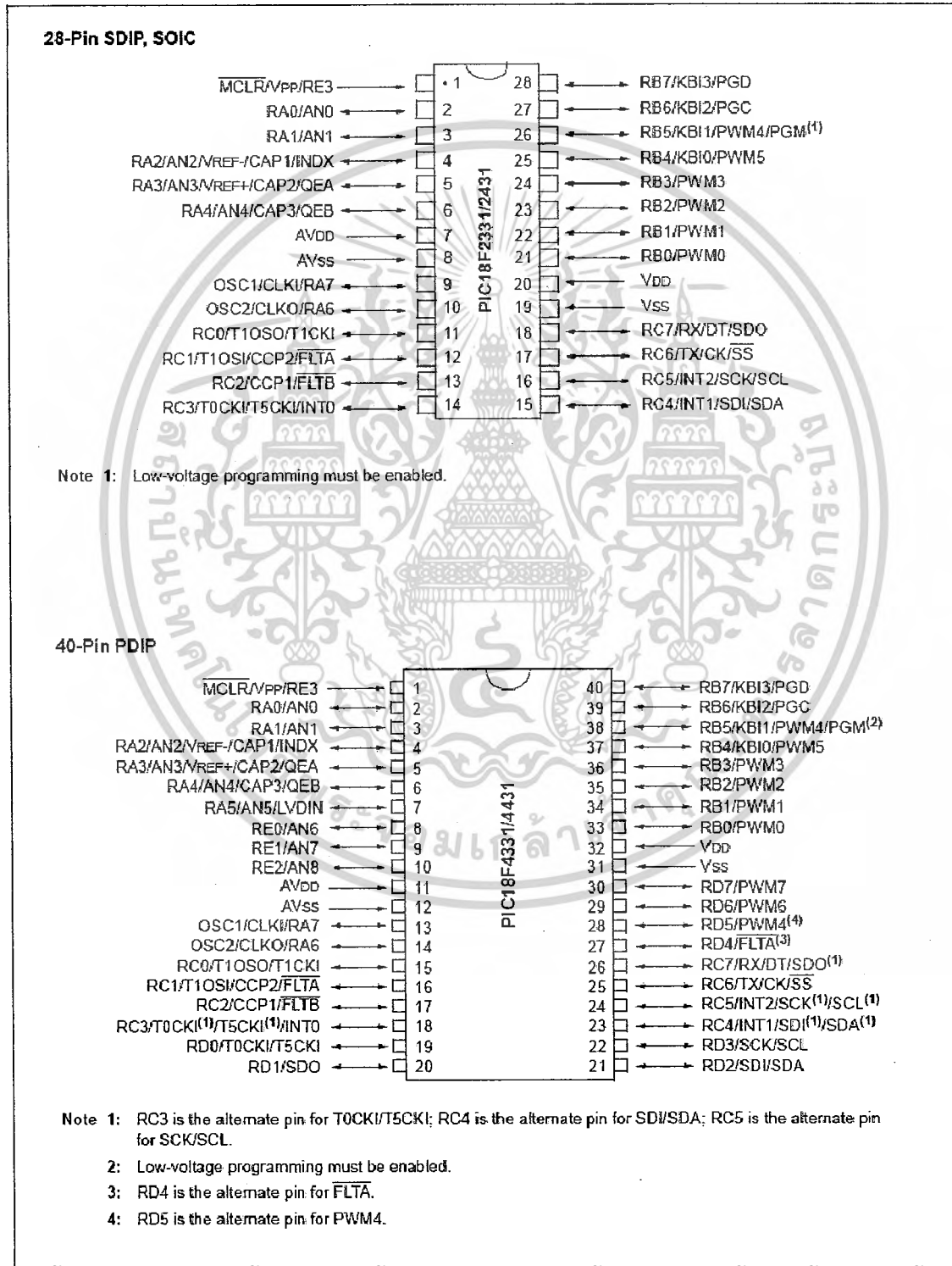
1 HP (0.75kW)					
4 Pole Type SF-JR					
Hz	50	50	50	60	60
V	220	380	415	220	440
A	3.3	1.9	1.95	3.0	1.7
r/min	1400	1400	1410	1700	1720
PF	0.80	0.80	0.74	0.85	0.78
IEC 60034-1			JISC 4210		
IP 44			IC 411		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
ข้อมูลอุปกรณ์

PIC18F2331/2431/4331/4431

Pin Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

1.3 Details on Individual Family Members

Devices in the PIC18F2331/2431/4331/4431 family are available in 28-pin (PIC18F2X31) and 40/44-pin (PIC18F4X31) packages. The block diagram for the two groups is shown in Figure 1-1.

The devices are differentiated from each other in three ways.

1. Flash program memory (8 Kbytes for PIC18F2X31 devices, 16 Kbytes for PIC18F4X31).
2. A/D channels (5 for PIC18F2X31 devices, 9 for PIC18F4X31 devices).
3. I/O ports (3 bidirectional ports on PIC18F2X31 devices, 5 bidirectional ports on PIC18F4X31 devices).

All other features for devices in this family are identical. These are summarized in Table 1-1.

The pinouts for all devices are listed in Table 1-2 and Table 1-3.

TABLE 1-1: DEVICE FEATURES

Features	PIC18F2331	PIC18F2431	PIC18F4331	PIC18F4431
Operating Frequency	DC – 40 MHz	DC – 40 MHz	DC – 40 MHz	DC – 40 MHz
Program Memory (Bytes)	8192	16384	8192	16384
Program Memory (Instructions)	4096	8192	4096	8192
Data Memory (Bytes)	768	738	768	768
Data EEPROM Memory (Bytes)	256	256	256	256
Interrupt Sources	22	22	31	31
I/O Ports	Ports A, B, C	Ports A, B, C	Ports A, E, C, D, E	Ports A, B, C, D, E
Timers	4	4	4	4
Capture/Compare/PWM modules	2	2	2	2
14-bit Power Control PWM	(6 Channels)	(6 Channels)	(8 Channels)	(8 Channels)
Motion Feedback module (Input Capture/Quadrature Encoder Interface)	1 QEI or 3x IC	1 QEI or 3x IC	1 QEI or 3x IC	1 QEI or 3x IC
Serial Communications	SSP, Enhanced USART	SSP, Enhanced USART	SSP, Enhanced USART	SSP, Enhanced USART
10-bit High-Speed Analog-to-Digital Converter module	5 Input Channels	5 Input Channels	9 Input Channels	9 Input Channels
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable Low-voltage Detect	Yes	Yes	Yes	Yes
Programmable Brown-out Reset	Yes	Yes	Yes	Yes
Instruction Set	75 Instructions	75 instructions	75 Instructions	75 Instructions
Packages	28-pin PDIP 23-pin SOIC	28-pin PDIP 28-pin SOIC	40-pin DIP 44-pin TQFP 44-pin QFN	40-pin DIP 44-pin TQFP 44-pin QFN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-2: PIC18F2331/2431 PINOUT I/O DESCRIPTIONS

Pin Name	Pin Number		Pin Type	Buffer Type	Description
	DIP	SOIC			
MCLR/VPP/RE3 MCLR	1	1	I	ST	Master Clear (input) or programming voltage (input). Master Clear (Reset) input. This pin is an active-low Reset to the device.
VPP RE3			P I	ST	High-voltage ICSP programming enable pin. Digital input. Available only when MCLR is disabled.
OSC1/CLKI/RA7 OSC1	9	9	I	ST	Oscillator crystal or external clock input. Oscillator crystal input or external clock source input. ST buffer when configured in RC mode, CMOS otherwise.
CLKI			I	CMOS	External clock source input. Always associated with pin function OSC1. (See related OSC1/CLKI, OSC2/CLKO pins.)
RA7			I/O	TTL	General purpose I/O pin.
OSC2/CLKO/RA6 OSC2	10	10	O	—	Oscillator crystal or clock output. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode.
CLKO			O	—	In RC mode, OSC2 pin outputs CLKO, which has 1/4 the frequency of OSC1 and denotes the instruction cycle rate.
RA6			I/O	TTL	General purpose I/O pin.
RA0/AN0 RA0 AN0	2	2	I/O I	TTL Analog	PORTA is a bidirectional I/O port. Digital I/O. Analog input 0.
RA1/AN1 RA1 AN1	3	3	I/O I	TTL Analog	Digital I/O. Analog input 1.
RA2/AN2/VREF-/CAP1/INDX RA2 AN2 VREF- CAP1 INDX	4	4	I/O I I I I	TTL Analog Analog ST ST	Digital I/O. Analog input 2. A/D Reference Voltage (Low) input. Input capture pin 1. Quadrature Encoder Interface index input pin.
RA3/AN3/VREF+/CAP2/QEA RA3 AN3 VREF+ CAP2 QEA	5	5	I/O I I I I	TTL Analog Analog ST ST	Digital I/O. Analog input 3. A/D Reference Voltage (High) input. Input capture pin 2. Quadrature Encoder Interface channel A input pin.
RA4/AN4/CAP3/QEB RA4 AN4 CAP3 QEB	6	6	I/O I I I	TTL Analog ST ST	Digital I/O. Analog input 4. Input capture pin 3. Quadrature Encoder Interface channel B input pin.

Legend: TTL = TTL compatible input
 ST = Schmitt Trigger input with CMOS levels
 O = Output
 OD = Open-Drain (no diode to VDD)
 CMOS = CMOS compatible input or output
 I = Input
 P = Power

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-2: PIC18F2331/2431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number		Pin Type	Buffer Type	Description
	DIP	SOIC			
					PORTB is a bidirectional I/O port. PORTB can be software programmed for internal weak pull-ups on all inputs.
RB0/PWM0	21	21			
RB0			I/O	TTL	Digital I/O.
PWM0			O	TTL	PWM output 0.
RB1/PWM1	22	22			
RB1			I/O	TTL	Digital I/O.
PWM1			O	TTL	PWM output 1.
RB2/PWM2	23	23			
RB2			I/O	TTL	Digital I/O.
PWM2			O	TTL	PWM output 2.
RB3/PWM3	24	24			
RB3			I/O	TTL	Digital I/O.
PWM3			O	TTL	PWM output 3.
RB4/KBI0/PWM5	25	25			
RB4			I/O	TTL	Digital I/O.
KBI0			I	TTL	Interrupt-on-change pin.
PWM5			O	TTL	PWM output 5.
RB5/KBI1/PWM4/PGM	26	26			
RB5			I/O	TTL	Digital I/O.
KBI1			I	TTL	Interrupt-on-change pin.
PWM4			O	TTL	PWM output 4.
PGM			I/O	ST	Low-voltage ICSP programming entry pin.
RB6/KBI2/PGC	27	27			
RB6			I/O	TTL	Digital I/O.
KBI2			I	TTL	Interrupt-on-change pin.
PGC			I/O	ST	In-Circuit Debugger and ICSP programming clock pin.
RB7/KBI3/PGD	28	28			
RB7			I/O	TTL	Digital I/O.
KBI3			I	TTL	Interrupt-on-change pin.
PGD			I/O	ST	In-Circuit Debugger and ICSP programming data pin.

Legend: TTL = TTL compatible input
 ST = Schmitt Trigger input with CMOS levels
 O = Output
 OD = Open-Drain (no diode to VDD)
 CMOS = CMOS compatible input or output
 I = Input
 P = Power

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-2: PIC18F2331/2431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number		Pin Type	Buffer Type	Description
	DIP	SOIC			
RC0/T1OSO/T1CKI	11	11			PORTC is a bidirectional I/O port.
RC0			I/O	ST	Digital I/O.
T1OSO			O	—	Timer1 oscillator output.
T1CKI			I	ST	Timer1 external clock input.
RC1/T1OSI/CCP2/FLT \bar{A}	12	12			
RC1			I/O	ST	Digital I/O.
T1OSI			I	CMOS	Timer1 oscillator input.
CCP2			I/O	ST	Capture2 input, Compare2 output, PWM2 output.
FLT \bar{A}			I	ST	Fault interrupt input pin.
RC2/CCP1/FLT \bar{B}	13	13			
RC2			I/O	ST	Digital I/O.
CCP1			I/O	ST	Capture1 input/Compare1 output/PWM1 output.
FLT \bar{B}			I	ST	Fault interrupt input pin.
RC3/T0CKI/T5CKI/INT0	14	14			
RC3			I/O	ST	Digital I/O.
T0CKI			I	ST	Timer0 alternate clock input.
T5CKI			I	ST	Timer5 alternate clock input.
INT0			I	ST	External interrupt 0.
RC4/INT1/SDI/SDA	15	15			
RC4			I/O	ST	Digital I/O.
INT1			I	ST	External interrupt 1.
SDI			I	ST	SPI™ data in.
SDA			I/O	ST	I ² C™ data I/O.
RC5/INT2/SCK/SCL	16	16			
RC5			I/O	ST	Digital I/O.
INT2			I	ST	External interrupt 2.
SCK			I/O	ST	Synchronous serial clock input/output for SPI mode.
SCL			I/O	ST	Synchronous serial clock input/output for I ² C mode.
RC6/TX/CK/SS	17	17			
RC6			I/O	ST	Digital I/O.
TX			O	—	USART Asynchronous Transmit.
CK			I/O	ST	USART Synchronous Clock (see related RX/DT).
SS			I	TTL	SPI Slave Select input.
RC7/RX/DT/SDO	18	18			
RC7			I/O	ST	Digital I/O.
RX			I	ST	USART Asynchronous Receive.
DT			I/O	ST	USART Synchronous Data (see related TX/CK).
SDO			O	—	SPI data out.
Vss	8, 19	8, 19	P	—	Ground reference for logic and I/O pins.
VDD	7, 20	7, 20	P	—	Positive supply for logic and I/O pins.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power
 OD = Open-Drain (no diode to VDD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-3: PIC18F4331/4431 PINOUT I/O DESCRIPTIONS

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	DIP	TQFP	QFN			
MCLR/VPP/RE3 MCLR VPP RE3	1	18	18	I P I	ST ST	Master Clear (input) or programming voltage (input). Master Clear (Reset) input. This pin is an active-low. Reset to the device. Programming voltage input. Digital input. Available only when MCLR is disabled.
OSC1/CLKI/RA7 OSC1 CLKI RA7	13	30	32	I I I/O	ST CMOS TTL	Oscillator crystal or external clock input. Oscillator crystal input or external clock source input. ST buffer when configured in RC mode, CMOS otherwise. External clock source input. Always associated with pin function OSC1. (See related OSC1/CLKI, OSC2/CLKO pins.) General purpose I/O pin.
OSC2/CLKO/RA6 OSC2 CLKO RA6	14	31	33	O O I/O	— — TTL	Oscillator crystal or clock output. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. In RC mode, OSC2 pin outputs CLKO, which has 1/4 the frequency of OSC1 and denotes the instruction cycle rate. General purpose I/O pin.
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/VREF-/CAP1/ INDX RA2 AN2 VREF- CAP1 INDX RA3/AN3/VREF+/ CAP2/QEA RA3 AN3 VREF+ CAP2 QEA RA4/AN4/CAP3/QEB RA4 AN4 CAP3 QEB RA5/AN5/LVDIN RA5 AN5 LVDIN	2	19	19	I/O I I I/O I I I I I/O I I I I I/O I I I I	TTL Analog TTL Analog TTL Analog Analog ST ST TTL Analog Analog ST ST TTL Analog Analog ST ST TTL Analog ST ST TTL Analog Analog	PORTA is a bidirectional I/O port. Digital I/O. Analog input 0. Digital I/O. Analog input 1. Digital I/O. Analog input 2. A/D Reference Voltage (Low) input. Input capture pin 1. Quadrature Encoder Interface index input pin. Digital I/O. Analog input 3. A/D Reference Voltage (High) input. Input capture pin 2. Quadrature Encoder Interface channel A input pin. Digital I/O. Analog input 4. Input capture pin 3. Quadrature Encoder Interface channel B input pin. Digital I/O. Analog input 5. Low-voltage Detect input.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power
 OD = Open-Drain (no diode to VDD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-3: PIC18F4331/4431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	DIP	TQFP	QFN			
RH0/PWM0 RB0 PWM0	33	8	9	I/O C	TTL TTL	PCRTB is a bidirectional I/O port. PORTB can be software programmed for internal weak pull-ups on all inputs. Digital I/O. PWM output 0.
RB1/PWM1 RB1 PWM1	34	9	10	I/O C	TTL TTL	Digital I/O. PWM output 1.
RB2/PWM2 RB2 PWM2	35	10	11	I/O C	TTL TTL	Digital I/O. PWM output 2.
RB3/PWM3 RB3 PWM3	36	11	12	I/O C	TTL TTL	Digital I/O. PWM output 3.
RB4/KBI0/PWM5 RH4 KBI0 PWM5	37	14	14	I/O I C	TTL TTL TTL	Digital I/O. interrupt-on-change pin. PWM output 5.
RB5/KBI1/PWM4/ PGM RB5 KBI1 PWM4 PGM	38	15	15	I/O I C I/O	TTL TTL TTL ST	Digital I/O. interrupt-on-change pin. PWM output 4. Low-voltage ICSP programming entry pin.
RB6/KBI2/PGC RB6 KBI2 PGC	39	16	16	I/O I I/O	TTL TTL ST	Digital I/O. interrupt-on-change pin. in-Circuit Debugger and ICSP programming clock pin.
RB7/KBI3/PGD RB7 KBI3 PGD	40	17	17	I/O I I/O	TTL TTL ST	Digital I/O. interrupt-on-change pin. in-Circuit Debugger and ICSP programming data pin.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = input
 O = Output P = Power
 OD = Open-Drain (no diode to VDD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-3: PIC18F4331/4431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	DIP	TQFP	QFN			
PORTC is a bidirectional I/O port.						
RC0/T1OSO/T1CKI	15	32	34	I/O	ST	Digital I/O.
RC0				O	—	Timer1 oscillator output
T1OSO				I	ST	Timer1 external clock input.
T1CKI						
RC1/T1OSI/CCP2/FLTA	16	35	35	I/O	ST	Digital I/O.
RC1				I	CMOS	Timer1 oscillator input
T1OSI				I/O	ST	Capture2 input, Compare2 output, PWM2 output.
CCP2				I	ST	Fault interrupt input pin.
FLTA						
RC2/CCP1/FLTB	17	36	36	I/O	ST	Digital I/O.
RC2				I/O	SI	Capture1 input/Compare1 output/PWM1 output.
CCP1				I	ST	Fault interrupt input pin.
FLTB						
RC3/T0CKI/T5CKI/INT0	18	37	37	I/O	ST	Digital I/O.
RC3				I	ST	Timer0 alternate clock input.
T0CKI				I	ST	Timer5 alternate clock input.
T5CKI				I	ST	External interrupt 0.
INT0						
RC4/INT1/SDI/SDA	23	42	42	I/O	ST	Digital I/O.
RC4				I	ST	External interrupt 1.
INT1				I	ST	SPI Data in.
SDI				I/O	ST	I ² C Data I/O.
SDA						
RC5/INT2/SCK/SCL	24	43	43	I/O	SI	Digital I/O.
RC5				I	ST	External interrupt 2.
INT2				I/O	ST	Synchronous serial clock input/output for SPI mode.
SCK				I/O	SI	Synchronous serial clock input/output for I ² C mode.
SCL						
RC6/TX/CK/SS	25	44	44	I/O	ST	Digital I/O.
RC6				O	—	USART Asynchronous Transmit.
TX				I/O	ST	USART Synchronous Clock (see related RX/DT).
CK				I	ST	SPI Slave Select input.
SS						
RC7/RX/DT/SDO	26	1	1	I/O	ST	Digital I/O.
RC7				I	ST	USART Asynchronous Receive.
RX				I/O	ST	USART Synchronous Data (see related TX/CK).
DT				O	—	SPI Data out.
SDO						

Legend: TTL = TTL compatible input
 ST = Schmitt Trigger input with CMOS levels
 O = Output
 OD = Open-Drain (10 diode to VDD)
 CMOS = CMOS compatible input or output
 I = Input
 P = Power

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-3: PIC18F4331/4431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	DIP	TQFP	QFN			
RD0/T0CKI/T5CKI	19	38	38			PORTD is a bidirectional I/O port, or a Parallel Slave Port (PSP) for interfacing to a microprocessor port. These pins have TTL input buffers when PSP module is enabled.
RD0				I/O	ST	Digital I/O.
T0CKI				I	ST	Timer0 external clock input.
T5CKI				I	ST	Timer5 input clock.
RD1/SDO	20	39	39			
RD1				I/O	ST	Digital I/O.
SDO				O	—	SPI Data out.
RD2/SDI/SDA	21	40	40			
RD2				I/O	ST	Digital I/O.
SDI				I	ST	SPI Data in.
SDA				I/O	ST	I ² C Data I/O.
RD3/SCK/SCL	22	41	41			
RD3				I/O	ST	Digital I/O.
SCK				I/O	ST	Synchronous serial clock input/output for SPI mode.
SCL				I/O	ST	Synchronous serial clock input/output for I ² C mode.
RD4/FLTA	27	2	2			
RD4				I/O	ST	Digital I/O.
FLTA				I	ST	Fault interrupt input pin.
RD5/PWM4	28	3	3			
RD5				I/O	ST	Digital I/O.
PWM4				O	TTL	PWM output 4.
RD6/PWM6	29	4	4			
RD6				I/O	ST	Digital I/O.
PWM6				O	TTL	PWM output 6.
RD7/PWM7	30	5	5			
RD7				I/O	ST	Digital I/O.
PWM7				O	TTL	PWM output 7.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power
 OD = Open-Drain (no diode to VDD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

TABLE 1-3: PIC18F4331/4431 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	DIP	TQFP	QFN			
RE0/AN6 RE0 AN6	8	25	25	I/O I	ST Analog	PORTC is a bidirectional I/O port. Digital I/O. Analog input 6.
RE1/AN7 RE1 AN7	9	26	26	I/O I	ST Analog	Digital I/O. Analog input 7.
RE2/AN8 RE2 AN8	10	27	27	I/O I	ST Analog	Digital I/O. Analog input 8.
Vss	12, 31	6, 29	6, 30, 31	P	—	Ground reference for logic and I/O pins.
VDD	11, 32	7, 28	7, 8, 28, 29	P	—	Positive supply for logic and I/O pins.
NC	—	12, 13, 33, 34	13	NC	NC	No connect

Legend: TTL = TTL compatible input
 ST = Schmitt Trigger input with CMOS levels
 O = Output
 OD = Open-Drain (no diode to VDD)
 CMOS = CMOS compatible input or output
 I = Input
 P = Power

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Single-Channel: 6N135, 6N136, HCPL2503, HCPL4502

Dual-Channel: HCPL2530, HCPL2531

High Speed Transistor Optocouplers

Features

- High speed –1 Mbit/s
- Superior CMR – 10kV/ μ s
- Dual-Channel HCPL2530/HCPL2531
- Double working voltage – 480V RMS
- CTR guaranteed 0–70°C
- U.L. recognized (File # E90700)

Applications

- Line receivers
- Pulse transformer replacement
- Output interface to CMOS-LSTTL-TTL
- Wide bandwidth analog coupling

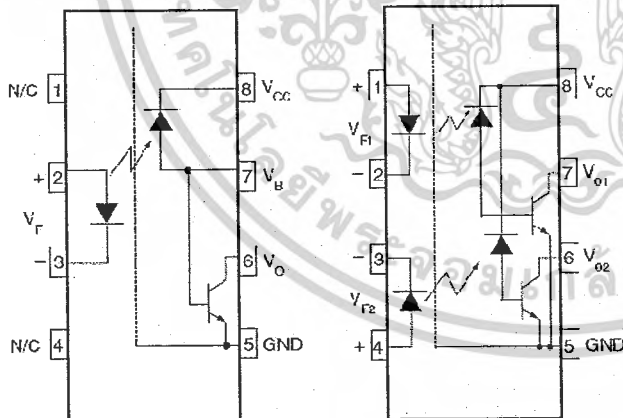
Description

The HCPL4502, HCPL2503, 6N135, 6N136, HCPL2530 and HCPL2531 optocouplers consist of an AlGaAs LED optically coupled to a high speed photodetector transistor.

A separate connection for the bias of the photodiode improves the speed by several orders of magnitude over conventional phototransistor optocouplers by reducing the base-collector capacitance of the input transistor.

An internal noise shield provides superior common mode rejection of 10kV/ μ s. An improved package allows superior insulation permitting a 480V working voltage compared to industry standard of 220V.

Schematics

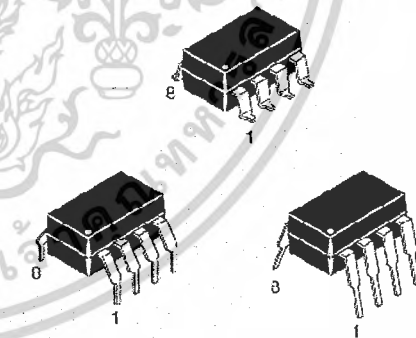


6N135, 6N136, HCPL2503, HCPL4502

HCPL2530/HCPL2531

Pin 7 is not connected in
Part Number HCPL4502

Package Outlines



Absolute Maximum Ratings ($T_A = 25^\circ\text{C}$ unless otherwise specified)

Stresses exceeding the absolute maximum ratings may damage the device. The device may not function or be operable above the recommended operating conditions and stressing the parts to these levels is not recommended. In addition, extended exposure to stresses above the recommended operating conditions may affect device reliability. The absolute maximum ratings are stress ratings only.

Symbol	Parameter	Condition	Value	Units
T_{STE}	Storage Temperature		-55 to +125	$^\circ\text{C}$
T_{OPR}	Operating Temperature		-55 to +100	$^\circ\text{C}$
T_{SOL}	Lead Solder Temperature		260 for 10 sec	$^\circ\text{C}$
EMITTER				
I_{F} (avg)	DC/Average Forward Input Current Each Channel ⁽¹⁾		25	mA
I_{F} (pk)	Peak Forward Input Current Each Channel ⁽²⁾	50% duty cycle, 1ms P.W.	50	mA
I_{F} (trans)	Peak Transient Input Current Each Channel	$\leq 1\mu\text{s P.W.}, 300\text{pps}$	1.0	A
V_{R}	Reverse Input Voltage Each Channel		5	V
P_{D}	Input Power Dissipation Each Channel	6N135/6N136 and HCPL2503/4502	100	mW
		HCPL-2530/2531 ⁽³⁾	45	
DETECTOR				
I_{O} (avg)	Average Output Current Each Channel		8	mA
I_{O} (pk)	Peak Output Current Each Channel		16	mA
V_{EBF}	Emitter-Base Reverse Voltage	6N135, 6N136 and HCPL2503 only	5	V
V_{CC}	Supply Voltage		-0.5 to 30	V
V_{O}	Output Voltage		-0.5 to 20	V
I_{B}	Base Current	6N135, 6N136 and HCPL2503 only	5	mA
P_{D}	Output Power Dissipation Each Channel	6N135, 6N136, HCPL2503, HCPL4502 ⁽⁴⁾	100	mW
		HCPL2530, HCPL2531	35	mW

Notes:

1. Derate linearly above 70°C free-air temperature at a rate of $0.8\text{mA}/^\circ\text{C}$.
2. Derate linearly above 70°C free-air temperature at a rate of $1.6\text{mA}/^\circ\text{C}$.
3. Derate linearly above 70°C free-air temperature at a rate of $0.9\text{mW}/^\circ\text{C}$.
4. Derate linearly above 70°C free-air temperature at a rate of $2.0\text{mW}/^\circ\text{C}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics ($T_A = 0$ to 70°C Unless otherwise specified)**Individual Component Characteristics**

Symbol	Parameter	Test Conditions	Device	Min.	Typ.*	Max.	Unit
EMITTER							
V_F	Input Forward Voltage	$I_F = 16\text{mA}$, $T_A = 25^\circ\text{C}$			1.45	1.7	V
B_{V_F}	Input Reverse Breakdown Voltage	$I_F = 16\text{mA}$ $I_R = 10\ \mu\text{A}$		5.0		1.8	V
$\Delta V_F / \Delta T_A$	Temperature Coefficient of Forward Voltage	$I_F = 16\text{mA}$			-1.6		$\text{mV}/^\circ\text{C}$
DETECTOR							
I_{OH}	Logic High Output Current	$I_F = 0\text{mA}$, $V_O = V_{CC} - 5.5\text{V}$, $T_A = 25^\circ\text{C}$	All		0.001	0.5	μA
		$I_F = 0\text{mA}$, $V_O = V_{CC} = 15\text{V}$, $T_A = 25^\circ\text{C}$	6N135 6N136 HCPL4502 HCPL2503		0.005	1	
		$I_F = 0\text{mA}$, $V_O = V_{CC} = 15\text{V}$	All			50	
I_{CCL}	Logic Low Supply Current	$I_F = 16\text{mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{V}$	6N135 6N136 HCPL4502 HCPL2503		120	200	μA
		$I_{F1} = I_{F2} = 16\text{mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{V}$	HCPL2530 HCPL2531		200	400	
I_{CCH}	Logic High Supply Current	$I_F = 0\text{mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{V}$, $T_A = 25^\circ\text{C}$	6N135 6N136 HCPL4502 HCPL2503			1	μA
		$I_F = 0\text{mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{V}$	6N135 6N136 HCPL4502 HCPL2503			2	
		$I_F = 0\text{mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{V}$	HCPL2530 HCPL2531		0.02	4	

*All Typicals at $T_A = 25^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued) ($T_A = 0$ to 70°C unless otherwise specified)

Transfer Characteristics

Symbol	Parameter	Test Conditions	Device	Min.	Typ.*	Max.	Unit		
COUPLED									
CTR	Current Transfer Ratio ⁽⁵⁾	$I_F = 16\text{mA}$, $V_O = 0.4\text{V}$, $V_{CC} = 4.5\text{V}$, $T_A = 25^\circ\text{C}$	6N135 HCPL2530	7	18	50	%		
			6N136 HCPL4502 HCPL2531	19	27	50	%		
			HCPL2503	12	27		%		
		$I_F = 16\text{mA}$, $V_{CC} = 4.5\text{V}$	$V_{OL} = 0.4\text{V}$	6N135	5	21			%
			$V_{OL} = 0.5\text{V}$	HCPL2530					
			$V_{OL} = 0.4\text{V}$	6N136 HCPL4502	15	30			%
$V_{OL} = 0.5\text{V}$	HCPL2531								
$V_{OL} = 0.4\text{V}$	HCPL2503	9	30		%				
V_{OL}	Logic LOW Output Voltage	$I_F = 16\text{mA}$, $I_O = 1.1\text{mA}$, $V_{CC} = 4.5\text{V}$, $T_A = 25^\circ\text{C}$	6N135		0.18	0.4	V		
			HCPL2530		0.18	0.5			
		$I_F = 16\text{mA}$, $I_O = 3\text{mA}$, $V_{CC} = 4.5\text{V}$, $T_A = 25^\circ\text{C}$	6N136 HCPL2503		0.25	0.4			
			HCPL2531		0.25	0.5			
		$I_F = 16\text{mA}$, $I_O = 0.8\text{mA}$, $V_{CC} = 4.5\text{V}$	6N135 HCPL2530			0.5			
			HCPL4502 HCPL2531			0.5			

*All Typicals at $T_A = 25^\circ\text{C}$

Note:

5. Current Transfer Ratio is defined as a ratio of output collector current, I_O , to the forward LED input current, I_F , times 100%.

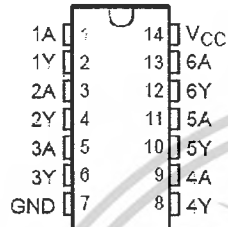
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC14, SN74HC14 HEX SCHMITT-TRIGGER INVERTERS

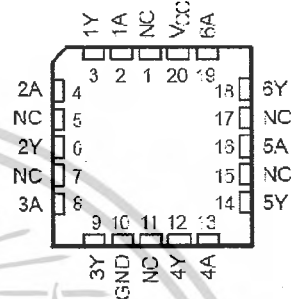
SCLS035E - DECEMBER 1992 - REVISED NOVEMBER 2004

- Wide Operating Voltage Range of 2 V to 6 V
- Outputs Can Drive Up To 10 LSTTL Loads
- Low Power Consumption, 20-µA Max I_{CC}
- Typical t_{pd} = 11 ns
- ±4-mA Output Drive at 5 V
- Low Input Current of 1 µA Max

SN54HC14... J OR W PACKAGE
SN74HC14... D, DB, N, NS, OR PW PACKAGE
(TOP VIEW)



SN54HC14... FK PACKAGE
(TOP VIEW)



NC - No internal connection

description/ordering information

These Schmitt-trigger devices contain six independent inverters. They perform the Boolean function $Y = \bar{A}$ in positive logic.

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 35°C	PDIP - N	Tube of 25	SN74HC14N	SN74HC14N
		Tube of 50	SN74HC14D	HC14
	SOIC - D	Reel of 25(00)	SN74HC14DR	
		Reel of 250	SN74HC14DT	
		SOP - NS	Reel of 2000	SN74HC14NSR
	SSOP - DB	Reel of 2000	SN74HC14DBR	HC14
	TSSOP - PW	Tube of 90	SN74HC14PW	HC14
Reel of 2000		SN74HC14PWR		
Reel of 250		SN74HC14PWT		
-55°C to 125°C	CDIP - J	Tube	SNJ54HC14J	SNJ54HC14J
	CFP - W	Tube	SNJ54HC14W	SNJ54HC14W
	LCCC - FK	Tube	SNJ54HC14FK	SNJ54HC14FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC14, SN74HC14 HEX SCHMITT-TRIGGER INVERTERS

SCLS085E - DECEMBER 1982 - REVISED NOVEMBER 2004

FUNCTION TABLE
(each Inverter)

INPUT A	OUTPUT Y
H	L
L	H

logic diagram (positive logic)



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V_{CC}	-0.5 V to 7 V
Input clamp current, I_{IK} ($V_I < 0$ or $V_I > V_{CC}$) (see Note 1)	± 20 mA
Output clamp current, I_{OK} ($V_O < 0$ or $V_O > V_{CC}$) (see Note 1)	+20 mA
Continuous output current, I_O ($V_O = 0$ to V_{CC})	± 25 mA
Continuous current through V_{CC} or GND	150 mA
Package thermal impedance, θ_{JA} (see Note 2):	
D package	86°C/W
DB package	96°C/W
N package	80°C/W
NS package	76°C/W
PW package	113°C/W
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
2. The package thermal impedance is calculated in accordance with JEDEC 51-7.

recommended operating conditions (see Note 3)

		SN54HC14			SN74HC14			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	2	5	6	2	5	6	V
V_I	Input voltage	0		V_{CC}	0		V_{CC}	V
V_O	Output voltage	0		V_{CC}	0		V_{CC}	V
T_A	Operating free air temperature	-55		125	-40		85	°C

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC14, SN74HC14 HEX SCHMITT-TRIGGER INVERTERS

SCLS085E - DECEMBER 1982 - REVISED NOVEMBER 2004

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	V _{CC}	T _A = 25°C			SN54HC14		SN74HC14		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V _{T+}		2 V	0.7	1.2	1.5	0.7	1.5	0.7	1.5	V
		4.5 V	1.55	2.5	3.15	1.55	3.15	1.55	3.15	
		6 V	2.1	3.3	4.2	2.1	4.2	2.1	4.2	
V _{T-}		2 V	0.3	0.6	1	0.3	1	0.3	1	V
		4.5 V	0.9	1.6	2.45	0.9	2.45	0.9	2.45	
		6 V	1.2	2	3.2	1.2	3.2	1.2	3.2	
V _{T+} - V _{T-}		2 V	0.2	0.6	1.2	0.2	1.2	0.2	1.2	V
		4.5 V	0.4	0.9	2.1	0.4	2.1	0.4	2.1	
		6 V	0.5	1.3	2.5	0.5	2.5	0.5	2.5	
V _{OH}	V _I = V _{IH} or V _{IL}	I _{OH} = -20 μA	2 V	1.9	1.938		1.9		1.9	V
			4.5 V	4.4	4.439		4.4		4.4	
			6 V	5.9	5.939		5.9		5.9	
			4.5 V	3.98	4.3		3.7		3.04	
			6 V	5.48	5.8		5.2		5.34	
V _{OL}	V _I = V _{IH} or V _{IL}	I _{OL} = 20 μA	2 V		0.02	0.1		0.1	0.1	V
			4.5 V		0.03	0.1		0.1	0.1	
			6 V		0.03	0.1		0.1	0.1	
			4.5 V		0.17	0.26		0.4	0.33	
			6 V		0.15	0.26		0.4	0.33	
I _I	V _I = V _{CC} or 0	6 V		±0.1	±100		±1000	±1000	nA	
I _{CC}	V _I = V _{CC} or 0, I _O = 0	6 V			2		40	20	μA	
C _i		2 V to 6 V		3	10		10	10	pF	

switching characteristics over recommended operating free-air temperature range, C_L = 50 pF (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC}	T _A = 25°C			SN54HC14		SN74HC14		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t _{pd}	A	Y	2 V		55	125		190		155	ns
			4.5 V		12	25		38		31	
			6 V		11	21		32		26	
t _f		Y	2 V		38	75		110		95	ns
			4.5 V		8	15		22		19	
			6 V		6	13		19		16	

operating characteristics, T_A = 25°C

PARAMETER	TEST CONDITIONS	TYP	UNIT
C _{pd} Power dissipation capacitance per inverter	No load	20	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

40A, 600V, UFS Series N-Channel IGBT with Anti-Parallel Hyperfast Diode

The HGTG20N60B3D is a MOS gated high voltage switching device combining the best features of MOSFETs and bipolar transistors. The device has the high input impedance of a MOSFET and the low on-state conduction loss of a bipolar transistor. The much lower on-state voltage drop varies only moderately between 25°C and 150°C. The diode used in anti-parallel with the IGBT is the RHRP3060.

The IGBT is ideal for many high voltage switching applications operating at moderate frequencies where low conduction losses are essential.

Formerly developmental type TA49016.

Ordering Information

PART NUMBER	PACKAGE	BRAND
HGTG20N60B3D	TO-247	G20N60B3D

NOTE: When ordering, use the entire part number.

Symbol

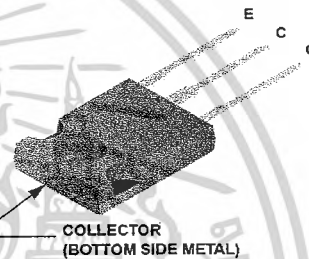


Features

- 40A, 600V at $T_C = 25^\circ\text{C}$
- Typical Fall Time. 140ns at 150°C
- Short Circuit Rated
- Low Conduction Loss
- Hyperfast Anti-Parallel Diode

Packaging

JEDEC STYLE TO-247



FAIRCHILD SEMICONDUCTOR IGBT PRODUCT IS COVERED BY ONE OR MORE OF THE FOLLOWING U.S. PATENTS

4,364,073	4,417,385	4,430,792	4,443,931	4,466,176	4,516,143	4,532,534	4,587,713
4,598,461	4,605,948	4,620,211	4,631,564	4,639,754	4,639,762	4,641,162	4,644,637
4,682,195	4,684,413	4,694,313	4,717,679	4,743,952	4,783,690	4,794,432	4,801,986
4,803,533	4,809,045	4,809,047	4,810,665	4,823,176	4,837,606	4,860,080	4,883,767
4,888,627	4,890,143	4,901,127	4,904,609	4,933,740	4,963,951	4,969,027	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG20N60B3D

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	HGTG20N60B3D	UNITS
Collector to Emitter Voltage	600	V
Collector to Gate Voltage, $R_{GE} = 1\text{M}\Omega$	600	V
Collector Current Continuous	40	A
At $T_C = 110^\circ\text{C}$	20	A
Average Diode Forward Current at 110°C	20	A
Collector Current Pulsed (Note 1)	160	A
Gate to Emitter Voltage Continuous	± 20	V
Gate to Emitter Voltage Pulsed	± 30	V
Switching Safe Operating Area at $T_C = 150^\circ\text{C}$	30A at 600V	
Power Dissipation Total at $T_C = 25^\circ\text{C}$	165	W
Power Dissipation Derating $T_C > 25^\circ\text{C}$	1.32	$\text{W}/^\circ\text{C}$
Operating and Storage Junction Temperature Range	-40 to 150	$^\circ\text{C}$
Maximum Lead Temperature for Soldering	260	$^\circ\text{C}$
Short Circuit Withstand Time (Note 2) at $V_{GE} = 15\text{V}$	4	μs
Short Circuit Withstand Time (Note 2) at $V_{GE} = 10\text{V}$	10	μs

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

1. Repetitive Rating: Pulse width limited by maximum junction temperature.
2. $V_{CE} = 360\text{V}$, $T_C = 125^\circ\text{C}$, $R_G = 25\Omega$.

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Collector to Emitter Breakdown Voltage	BV_{CES}	$I_C = 250\mu\text{A}$, $V_{GE} = 0\text{V}$	600	-	-	V
Collector to Emitter Leakage Current	I_{CES}	$V_{CE} = BV_{CES}$	$T_C = 25^\circ\text{C}$	-	250	μA
			$T_C = 150^\circ\text{C}$	-	2.0	mA
Collector to Emitter Saturation Voltage	$V_{CE(SAT)}$	$I_C = I_{C110}$, $V_{GE} = 15\text{V}$	$T_C = 25^\circ\text{C}$	-	1.8	V
			$T_C = 150^\circ\text{C}$	-	2.1	V
Gate to Emitter Threshold Voltage	$V_{GE(TH)}$	$I_C = 250\mu\text{A}$, $V_{CE} = V_{GE}$	3.0	5.0	6.0	V
Gate to Emitter Leakage Current	I_{GES}	$V_{GE} = \pm 20\text{V}$	-	-	± 100	nA
Switching SOA	SSOA	$T_C = 150^\circ\text{C}$, $V_{GE} = 15\text{V}$, $R_G = 10\Omega$, $L = 45\mu\text{H}$	$V_{CE} = 480\text{V}$	100	-	A
			$V_{CE} = 600\text{V}$	30	-	A
Gate to Emitter Plateau Voltage	V_{GEP}	$I_C = I_{C110}$, $V_{CE} = 0.5 BV_{CES}$	-	8.0	-	V
On-State Gate Charge	$Q_{G(ON)}$	$I_C = I_{C110}$, $V_{CE} = 0.5 BV_{CES}$	$V_{GE} = 15\text{V}$	-	80	nC
			$V_{GE} = 20\text{V}$	-	105	nC
Current Turn-On Delay Time	$t_{r(ON)}$	$T_C = 150^\circ\text{C}$, $I_{CE} = I_{C110}$, $V_{CE} = 0.8 BV_{CES}$, $V_{GE} = 15\text{V}$	-	25	-	ns
Current Rise Time	t_r	$R_G = 10\Omega$, $L = 100\mu\text{H}$	-	20	-	ns
Current Turn-Off Delay Time	$t_{d(OFF)}$		-	220	275	ns
Current Fall Time	t_f	-	-	140	175	ns
Turn-On Energy	E_{ON}	-	-	475	-	μJ
Turn-Off Energy (Note 3)	E_{OFF}	-	-	1050	-	μJ
Diode Forward Voltage	V_{EC}	$I_{EC} = 20\text{A}$	-	1.5	1.9	V
Diode Reverse Recovery Time	t_{rr}	$I_{EC} = 20\text{A}$, $di_{EC}/dt = 100\text{A}/\mu\text{s}$	-	-	55	ns
		$I_{EC} = 1\text{A}$, $di_{EC}/dt = 100\text{A}/\mu\text{s}$	-	-	45	ns
Thermal Resistance	$R_{\theta JC}$	IGBT	-	-	0.76	$^\circ\text{C}/\text{W}$
		Diode	-	-	1.2	$^\circ\text{C}/\text{W}$

NOTE:

3. Turn-Off Energy Loss (E_{OFF}) is defined as the integral of the instantaneous power loss starting at the trailing edge of the input pulse and ending at the point where the collector current equals zero ($I_{CE} = 0\text{A}$). The HGTG20N60B3D was tested per JEDEC standard No. 24-1 Method for Measurement of Power Device Turn-Off Switching Loss. This test method produces the true total Turn-Off Energy Loss. Turn-On losses include diode losses.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG20N60B3D

Typical Performance Curves

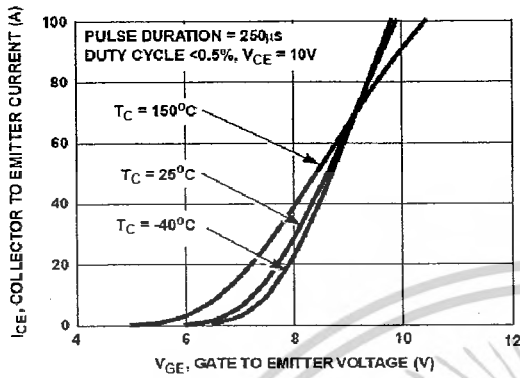


FIGURE 1. TRANSFER CHARACTERISTICS

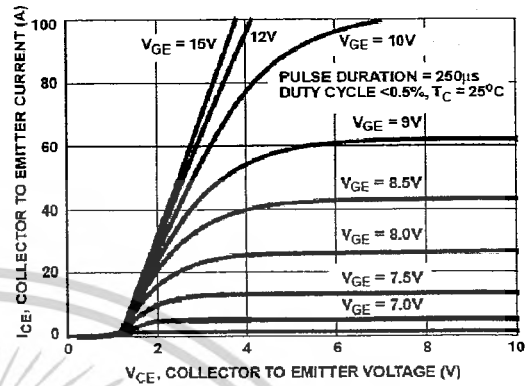


FIGURE 2. SATURATION CHARACTERISTICS

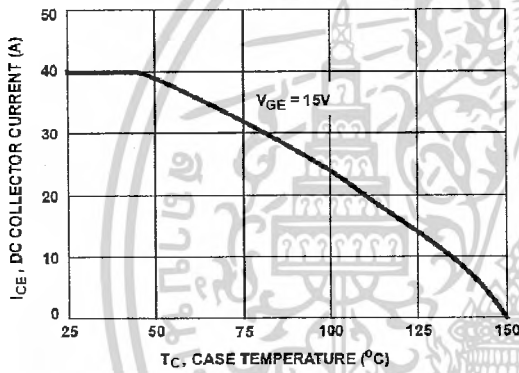


FIGURE 3. DC COLLECTOR CURRENT vs CASE TEMPERATURE

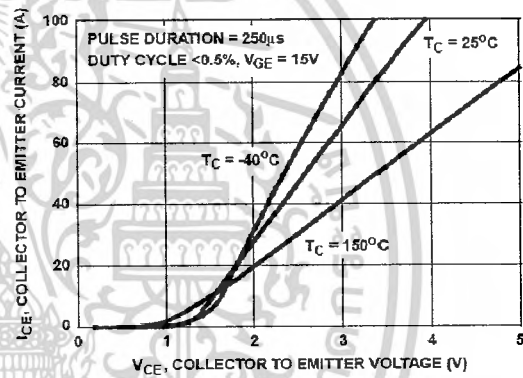


FIGURE 4. COLLECTOR TO EMITTER ON-STATE VOLTAGE

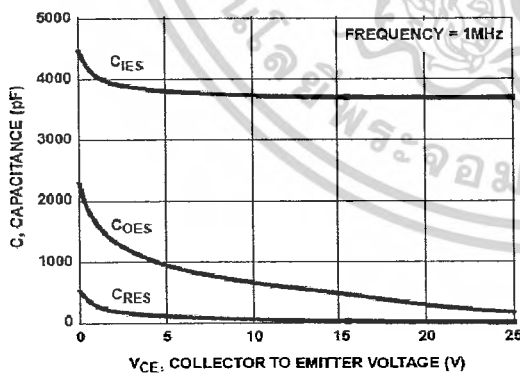


FIGURE 5. CAPACITANCE vs COLLECTOR TO EMITTER VOLTAGE

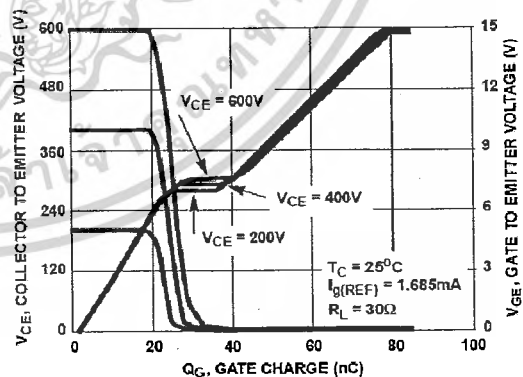


FIGURE 6. GATE CHARGE WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

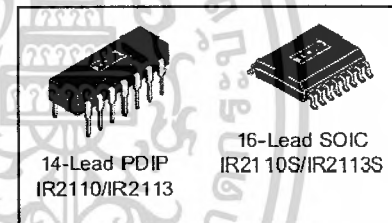
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

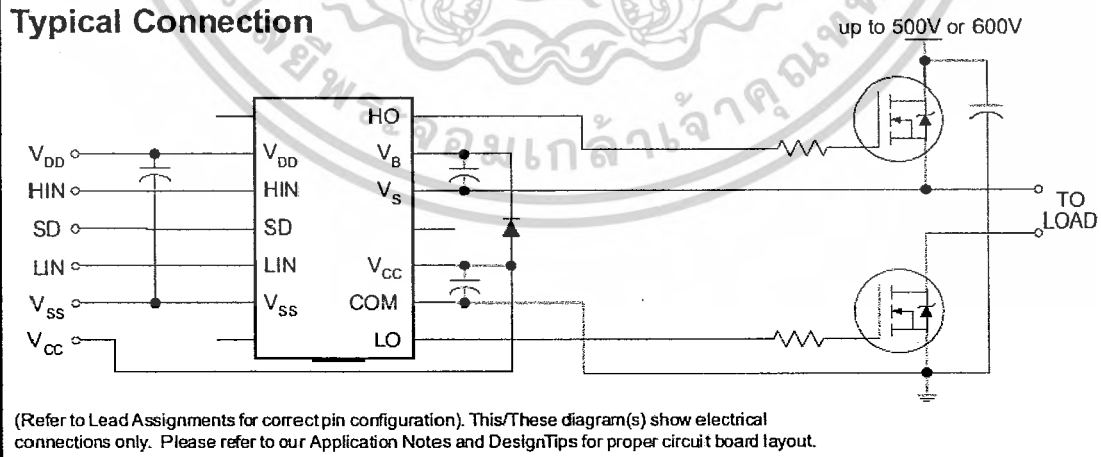
Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages



Typical Connection



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

International
IGR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V _B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3		
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3		
V _{CC}	Low side fixed supply voltage	-0.3	25		
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3		
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25		
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3		
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3		
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50		V/ns
P _D	Package power dissipation @ T _A ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C	
T _S	Storage temperature	-55	150		
T _L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—		10 20

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IH} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: H_{IN} , L_{IN} and SD . The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO .

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40	V	$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



XC9536XL High Performance CPLD

DS058 (v1.2) June 25, 2001

Preliminary Product Specification

Features

- 5 ns pin-to-pin logic delays
- System frequency up to 178 MHz
- 36 macrocells with 800 usable gates
- Available in small footprint packages
 - 44-pin PLCC (34 user I/O pins)
 - 44-pin VQFP (34 user I/O pins)
 - 48-pin CSP (36 user I/O pins)
 - 64-pin VQFP (36 user I/O pins)
- Optimized for high-performance 3.3V systems
 - Low power operation
 - 5V tolerant I/O pins accept 5 V, 3.3V, and 2.5V signals
 - 3.3V or 2.5V output capability
 - Advanced 0.35 micron feature size CMOS FastFLASH™ technology
- Advanced system features
 - In-system programmable
 - Superior pin-locking and routability with FastCONNECT II™ switch matrix
 - Extra wide 54-input Function Blocks
 - Up to 90 product-terms per macrocell with individual product-term allocation
 - Local clock inversion with three global and one product-term clocks
 - Individual output enable per output pin
 - Input hysteresis on all user and boundary-scan pin inputs
 - Bus-hold circuitry on all user pin inputs
 - Full IEEE Standard 1149.1 boundary-scan (JTAG)
- Fast concurrent programming
- Slow rate control on individual outputs
- Enhanced data security features
- Excellent quality and reliability
 - Endurance exceeding 10,000 program/erase cycles
 - 20 year data retention
 - ESD protection exceeding 2,000V
- Pin-compatible with 5V-core XC9536 device in the 44-pin PLCC package and the 48-pin CSP package

Description

The XC9536XL is a 3.3V CPLD targeted for high-performance, low-voltage applications in leading-edge communi-

cations and computing systems. It is comprised of two 54V18 Function Blocks, providing 800 usable gates with propagation delays of 5 ns. See Figure 2 for architecture overview.

Power Estimation

Power dissipation in CPLDs can vary substantially depending on the system frequency, design application and output loading. To help reduce power dissipation, each macrocell in a XC9500XL device may be configured for low-power mode (from the default high-performance mode). In addition, unused product-terms and macrocells are automatically deactivated by the software to further conserve power. For a general estimate of I_{CC} , the following equation may be used:

$$I_{CC} \text{ (mA)} = MC_{HP}(0.5) + MC_{LP}(0.3) + MC(0.0045 \text{ mA/MHz}) f$$

Where:

MC_{HP} = Macrocells in high-performance (default) mode

MC_{LP} = Macrocells in low-power mode

MC = Total number of macrocells used

f = Clock frequency (MHz)

This calculation is based on typical operating conditions using a pattern of 16-bit up/down counters in each Function Block with no output loading. The actual I_{CC} value varies with the design application and should be verified during normal system operation.

Figure 1 shows the above estimation in a graphical form.

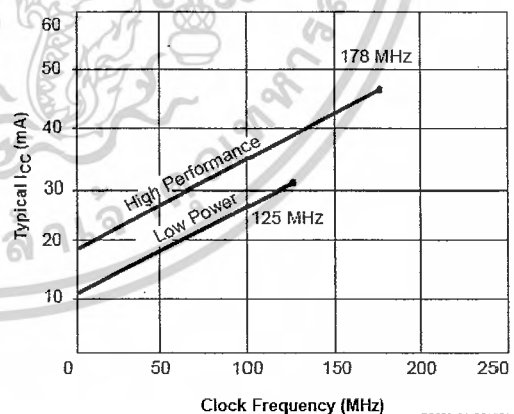
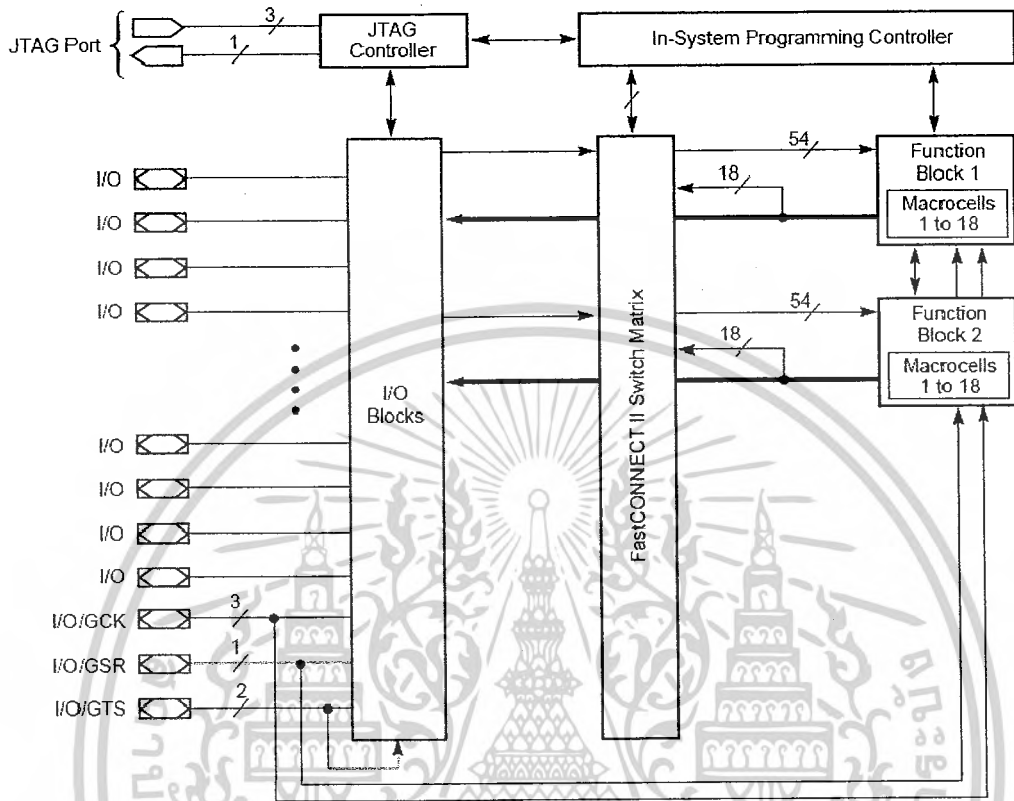


Figure 1: Typical I_{CC} vs. Frequency for XC9536XL

DS058_01_061101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DS335_02_051500

Figure 2: XC9536XL Architecture
Function Block outputs (indicated by the bold line) drive the I/O Blocks directly.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Symbol	Description	Value	Units
V_{CC}	Supply voltage relative to GND	-0.5 to 4.0	V
V_{IN}	Input voltage relative to GND(1)	-0.5 to 5.5	V
V_{TS}	Voltage applied to 3-state output(1)	-0.5 to 5.5	V
T_{STG}	Storage temperature (ambient)	-65 to +150	°C
T_{SOL}	Maximum soldering temperature (10s @ 1/16 in. = 1.5 mm)	+260	°C
T_J	Junction temperature	+150	°C

Notes:

- Maximum DC undershoot below GND must be limited to either 0.5V or 10 mA, whichever is easier to achieve. During transitions, the device pins may undershoot to -2.0 V or overshoot to +7.0V, provided this over- or undershoot lasts less than 10 ns and with the forcing current being limited to 200 mA.
- Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those listed under Operating Conditions is not implied. Exposure to Absolute Maximum Ratings conditions for extended periods of time may affect device reliability.

Recommended Operation Conditions

Symbol	Parameter	Min	Max	Units	
V_{CCINT}	Supply voltage for internal logic and input buffers	Commercial $T_A = 0^\circ\text{C}$ to 70°C	3.0	3.6	V
		Industrial $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	3.0	3.6	V
V_{CCIO}	Supply voltage for output drivers for 3.3V operation	3.0	3.6	V	
	Supply voltage for output drivers for 2.5V operation	2.3	2.7	V	
V_{IL}	Low-level input voltage	0	0.80	V	
V_{IH}	High-level input voltage	2.0	5.5	V	
V_O	Output voltage	0	V_{CCIO}	V	

Quality and Reliability Characteristics

Symbol	Parameter	Min	Max	Units
T_{DR}	Data Retention	20	-	Years
N_{PE}	Program/Erase Cycles (Endurance)	10,000	-	Cycles
V_{ESD}	Electrostatic Discharge (ESD)	2,000	-	Volts

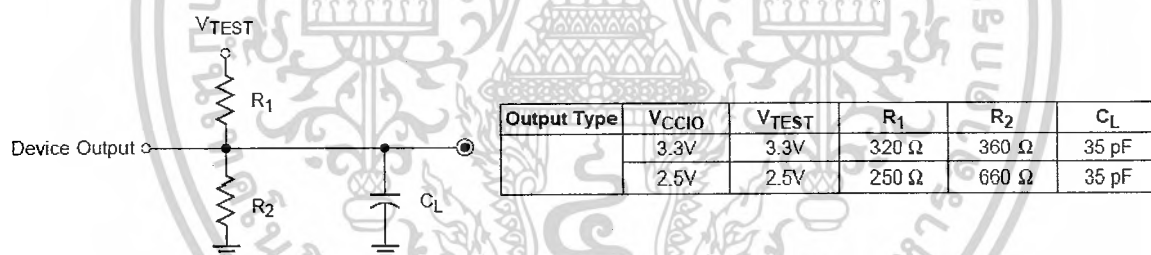
DC Characteristic Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Min	Max	Units
V_{OH}	Output high voltage for 3.3V outputs	$I_{OH} = -4.0$ mA	2.4		V
	Output high voltage for 2.5V outputs	$I_{OH} = -500$ μA	90% V_{CCIO}		V
V_{OL}	Output low voltage for 3.3V outputs	$I_{OL} = 8.0$ mA	-	0.4	V
	Output low voltage for 2.5V outputs	$I_{OL} = 500$ μA	-	0.4	V
I_{IL}	Input leakage current	$V_{CC} = \text{Max}$ $V_{IN} = \text{GND or } V_{CC}$	-	± 10	μA
I_{IH}	I/O high-Z leakage current	$V_{CC} = \text{Max}$ $V_{IN} = \text{GND or } V_{CC}$	-	± 10	μA
C_{IN}	I/O capacitance	$V_{IN} = \text{GND}$ $f = 1.0$ MHz	-	10	pF
I_{CC}	Operating supply current (low power mode, active)	$V_I = \text{GND, No load}$ $f = 1.0$ MHz	10 (Typical)		mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

Symbol	Parameter	XC9536XL-5		XC9536XL-7		XC9536XL-10		Units
		Min	Max	Min	Max	Min	Max	
T_{PD}	I/O to output valid	-	5.0	-	7.5	-	10.0	ns
T_{SU}	I/O setup time before GCK	3.7	-	4.8	-	6.5	-	ns
T_{H}	I/O hold time after GCK	0	-	0	-	0	-	ns
T_{CO}	GCK to output valid	-	3.5	-	4.5	-	5.8	ns
f_{SYSTEM}	Multiple FB internal operating frequency	-	178.6	-	125	-	100	MHz
T_{PSU}	I/O setup time before p-term clock input	1.7	-	1.6	-	2.1	-	ns
T_{PH}	I/O hold time after p-term clock input	2.0	-	3.2	-	4.4	-	ns
T_{PCO}	P-term clock output valid	-	5.5	-	7.7	-	10.2	ns
T_{OE}	GTS to output valid	-	4.0	-	5.0	-	7.0	ns
T_{OD}	GTS to output disable	-	4.0	-	5.0	-	7.0	ns
T_{POE}	Product term OE to output enabled	-	7.0	-	9.5	-	11.0	ns
T_{POD}	Product term OE to output disabled	-	7.0	-	9.5	-	11.0	ns
T_{AO}	GSR to output valid	-	10.0	-	12.0	-	14.5	ns
T_{PAO}	P-term S/R to output valid	-	10.5	-	12.6	-	15.3	ns
T_{WLH}	GCK pulse width (High or Low)	2.8	-	4.0	-	4.5	-	ns
T_{PLH}	P-term clock pulse width (High or Low)	5.0	-	6.5	-	7.0	-	ns



D9656_03_081520

Figure 3: AC Load Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XC9536XL Global, JTAG and Power Pins

Pin Type	PC44	VQ44	CS48	VQ64
I/O/GCK1	5	43	B7	15
I/O/GCK2	6	44	B6	16
I/O/GCK3	7	1	A7	17
I/O/GTS1	42	36	E6	5
I/O/GTS2	40	34	F6	2
I/O/GSR	39	33	G7	64
TCK	17	11	A1	30
TDI	15	9	B3	28
TDO	30	24	G2	53
TMS	16	10	A2	29
V _{CCINT} 3.3V	21, 41	15, 35	C1, F7	3, 37
V _{CCIO} 2.5V/3.3V	32	26	G3	55
GND	10, 23, 31	4, 17, 25	A5, D1, F3	21, 41, 54
No Connects	-	-	C4, D4	1, 4, 12, 13, 14, 18, 23, 26, 31, 32, 34, 40, 46, 47, 51, 52, 58, 59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5-V PECL/ECL 1:2 Fanout Buffer

FEATURES

- 1:2 PECL/ECL Fanout Buffer
- Operating Range
 - PECL: $V_{CC} = 4.2\text{ V to } 5.7\text{ V}$ With $V_{EE} = 0\text{ V}$
 - NECL: $V_{CC} = 0\text{ V}$ With $V_{EE} = -4.2\text{ V to } -5.7\text{ V}$
- 5-ps Skew Between Outputs
- Support for Clock Frequencies $>2.5\text{ GHz}$
- 265-ps Typical Propagation Delay
- Deterministic Output Value for Open Input Conditions
- Drop-In Compatible With MC10EL11, MC100EL11
- Built-In Input Pulldown Resistors
- Built-In Temperature Compensation

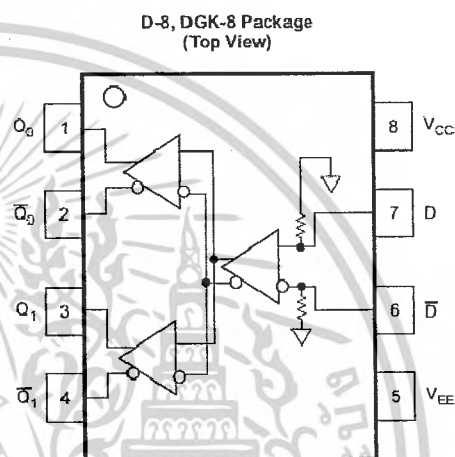
APPLICATIONS

- Data and Clock Transmission Over Backplane
- Signaling Level Conversion

DESCRIPTION

The SN65EL11 is a differential 1:2 PECL/ECL fanout buffer. The device includes circuitry to maintain a known logic level when inputs are in an open condition. The SN65EL11 is housed in an industry-standard SOIC-8 package and is also available in a TSSOP-8 package.

PINOUT ASSIGNMENT



P0065-02

Table 1. Pin Description

PIN	FUNCTION
D, \bar{D}	PECL/ECL data inputs
Q_a , Q_b , Q_1 , \bar{Q}_1	PECL/ECL outputs
V_{CC}	Positive supply
V_{EE}	Negative supply

ORDERING INFORMATION⁽¹⁾

PART NUMBER	PART MARKING	PACKAGE	LEAD FINISH
SN65EL11D	SN65EL11	SOIC	NiPdAu
SN65EL11DGK	SN65EL11	SOIC-TSSOP	NiPdAu

(1) Leaded device options not initially available; contact a sales representative for further details.

SN65EL11



SLL9920–DECEMBER 2008

www.ti.com



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

PARAMETER	CONDITIONS	VALUE	UNIT
Absolute PECL-mode supply voltage, V_{CC}	$V_{EE} = 0\text{ V}$	6	V
Absolute NECL-mode supply voltage, V_{EE}	$V_{CC} = 0\text{ V}$	-6	V
PECL-mode input voltage	$V_{EE} = 0\text{ V}; V_I \leq V_{CC}$	6	V
NECL-mode input voltage	$V_{CC} = 0\text{ V}; V_I \geq V_{EE}$	-6	V
Output current	Continuous	50	mA
	Surge	100	mA
Operating temperature range		-40 to 85	°C
Storage temperature range		-65 to 150	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions* is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

POWER DISSIPATION RATINGS

PACKAGE	CIRCUIT BOARD MODEL	POWER RATING $T_A < 25^\circ\text{C}$ (mW)	THERMAL RESISTANCE, JUNCTION-TO-AMBIENT, NO AIRFLOW	DERATING FACTOR $T_A > 25^\circ\text{C}$ (mW/°C)	POWER RATING $T_A = 85^\circ\text{C}$ (mW)
SOIC	Low-K	719	139	7	288
	High-K	840	119	8	336
SOIC-TSSOP	Low-K	469	213	5	188
	High-K	527	189	5	211

THERMAL CHARACTERISTICS

PARAMETER		PACKAGE	VALUE	UNIT
θ_{JB}	Junction-to-board thermal resistance	SOIC	79	°C/W
		SOIC-TSSOP	120	
θ_{JC}	Junction-to-case thermal resistance	SOIC	98	°C/W
		SOIC-TSSOP	74	

KEY ATTRIBUTES

CHARACTERISTICS	VALUE
Internal input pulldown resistor	75 k Ω
Moisture sensitivity level	Level 1
Flammability rating (oxygen index: 28 to 34)	UL 94 V-0 at 0.125 in
ESD-HBM	4 kV
ESD-machine model	200 V
Meets or exceeds JEDEC Spec EIA/JESD78 latchup test	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PECL DC CHARACTERISTICS⁽¹⁾ ($V_{CC} = 5\text{ V}$; $V_{EE} = 0\text{ V}$)⁽²⁾

PARAMETER	-40°C			25°C			85°C			UNIT
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
I_{CC} Power-supply current		18	26		21	26		23	26	mA
V_{OH} Output HIGH voltage ⁽³⁾	3915		4120	3915	4000	4120	3915		4120	mV
V_{OL} Output LOW voltage ⁽³⁾	3170		3380	3170	3288	3380	3170		3380	mV
V_{IH} Input HIGH voltage (single-ended)	3835		4120	3835		4120	3835		4120	mV
V_{IL} Input LOW voltage (single-ended)	3190		3525	3190		3525	3190		3525	mV
V_{IHCMR} Input HIGH voltage, common-mode range (differential) ⁽⁴⁾	2.5		4.6	2.5		4.6	2.5		4.6	V
I_{IH} Input HIGH current			150			150			150	μA
I_{IL} Input LOW current	0.5			0.5			0.5			μA

- (1) The device meets these specifications after thermal equilibrium has been established when mounted in a test socket or printed-circuit board with maintained transverse airflow greater than 500 lpm (2.54 m/s). Electrical parameters are assured only over the declared operating temperature range. Functional operation of the device exceeding these conditions is not implied. Device specification limit values are applied individually under normal operating conditions and not valid simultaneously.
- (2) Input and output parameters vary 1:1 with V_{CC} . V_{EE} can vary +0.25 V / -0.5 V.
- (3) Outputs are terminated through a 50- Ω resistor to $V_{CC} - 2\text{ V}$.
- (4) V_{IHCMR} min varies 1:1 with V_{EE} ; V_{IHCMR} max varies 1:1 with V_{CC} . The V_{IHCMR} range is referenced to the more-positive side of the differential input signal. Normal operation is obtained if the HIGH level falls within the specified range and the peak-to-peak voltage lies between V_{PP} min and 1 V.

NECL DC CHARACTERISTICS⁽¹⁾ ($V_{CC} = 0\text{ V}$; $V_{EE} = 5\text{ V}$)⁽²⁾

PARAMETER	-40°C			25°C			85°C			UNIT
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
I_{EE} Power-supply current		19	26		21	26		23	26	mA
V_{OH} Output HIGH voltage ⁽³⁾	-1085		-880	-1025	-995	-880	-1025		-880	mV
V_{OL} Output LOW voltage ⁽³⁾	-1830		-1620	-1810	-1712	-1620	-1810		-1620	mV
V_{IH} Input HIGH voltage (single-ended)	-1165		-880	-1165		-880	-1165		-880	mV
V_{IL} Input LOW voltage (single-ended)	-1810		-1475	-1810		-1475	-1810		-1475	mV
V_{IHCMR} Input HIGH voltage, common-mode range (differential) ⁽⁴⁾	-2.5		-0.4	-2.5		-0.4	-2.5		-0.4	V
I_{IH} Input HIGH current			150			150			150	μA
I_{IL} Input LOW current	0.5			0.5			0.5			μA

- (1) The device meets these specifications after thermal equilibrium has been established when mounted in a test socket or printed-circuit board with maintained transverse airflow greater than 500 lpm (2.54 m/s). Electrical parameters are assured only over the declared operating temperature range. Functional operation of the device exceeding these conditions is not implied. Device specification limit values are applied individually under normal operating conditions and not valid simultaneously.
- (2) Input and output parameters vary 1:1 with V_{CC} . V_{EE} can vary +0.25 V / -0.5 V.
- (3) Outputs are terminated through a 50- Ω resistor to $V_{CC} - 2\text{ V}$.
- (4) V_{IHCMR} min varies 1:1 with V_{EE} ; V_{IHCMR} max varies 1:1 with V_{CC} . The V_{IHCMR} range is referenced to the more-positive side of the differential input signal. Normal operation is obtained if the HIGH level falls within the specified range and the peak-to-peak voltage lies between V_{PP} min and 1 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA Photocoupler GaAlAs Ired & Photo-IC

TLP250

Transistor Inverter
 Inverter For Air Conditionor
 IGBT Gate Drive
 Power MOS FET Gate Drive

The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
 This unit is 8-lead DIP package.
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

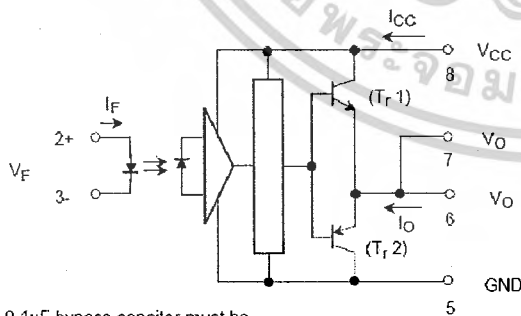
- Input threshold current: $I_F=5mA(max.)$
- Supply current (I_{CC}): $11mA(max.)$
- Supply voltage (V_{CC}): 10-35V
- Output current (I_O): $\pm 1.5A(max.)$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu s(max.)$
- Isolation voltage: $2500V_{rms}(min.)$
- UL recognized: UL1577, file No.E67349

- Option (D4) type
 VDE approved: DIN VDE0884:06.92.certificate No.76823
 Maximum operating insulation voltage: 630VPK
 Highest permissible over voltage: 4000VPK

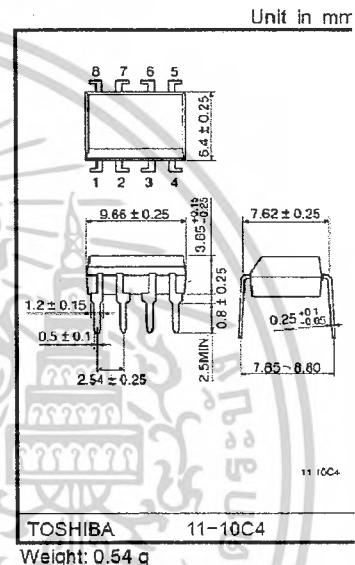
(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: 6.4mm(min.)
 Clearance: 6.4mm(min.)

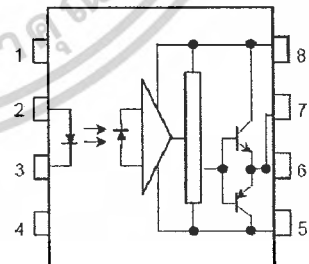
Schematic



A 0.1μF bypass capacitor must be connected between pin 8 and 5 (See Note 5).



Pin Configuration (top view)



- 1: N.C.
- 2: Anode
- 3: Cathode
- 4: N.C.
- 5: GND
- 6: V_O (Output)
- 7: V_O
- 8: V_{CC}

Truth Table

		Tr1	Tr2
Input LED	On	On	Off
	Off	Off	On

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA Photocoupler GaAlAs Ired & Photo-IC

TLP250

- Transistor Inverter
- Inverter For Air Conditionor
- IGBT Gate Drive
- Power MOS FET Gate Drive

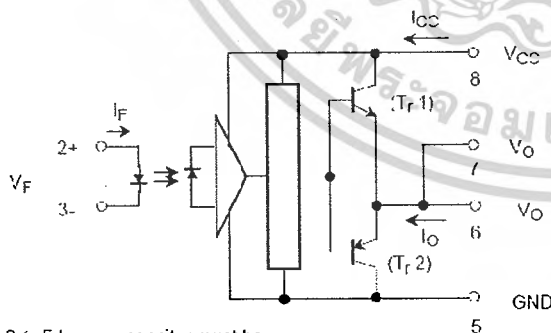
The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
 This unit is 8-lead DIP package.
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

- Input threshold current: $I_F=5\text{mA}(\text{max.})$
- Supply current (I_{CC}): $1\text{mA}(\text{max.})$
- Supply voltage (V_{CC}): $10\text{--}35\text{V}$
- Output current (I_O): $\pm 1.5\text{A}(\text{max.})$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu\text{s}(\text{max.})$
- Isolation voltage: $2500\text{V}_{\text{rms}}(\text{min.})$
- UL recognized: UL1577, file No.E67349
- Option (D4) type
 VDE approved: DIN VDE0884/06.92,certificate No.73823
 Maximum operating insulation voltage: 630V_{PK}
 Highest permissible over voltage: 4000V_{PK}

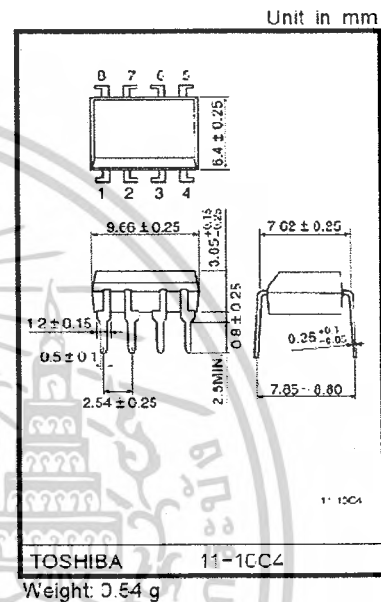
(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: $6.4\text{mm}(\text{min.})$
- Clearance: $6.4\text{mm}(\text{min.})$

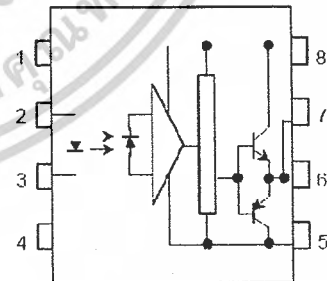
Schematic



A 0.1 μF bypass capacitor must be connected between pin 8 and 5 (See Note 5).



Pin Configuration (top view)



- 1 : N.C.
- 2 : Anode
- 3 : Cathode
- 4 : N.C.
- 5 : GND
- 6 : V_O (Output)
- 7 : V_O
- 8 : V_{CC}

Truth Table

		Tr1	Tr2
Input LED	On	On	Off
	Off	Off	On

Absolute Maximum Ratings (Ta = 25°C)

Characteristic		Symbol	Rating	Unit	
LED	Forward current	I _F	20	mA	
	Forward current derating (Ta ≥ 70°C)	ΔI _F / ΔTa	-0.36	mA / °C	
	Peak transient forward current (Note 1)	I _{FPT}	1	A	
	Reverse voltage	V _R	5	V	
	Junction temperature	T _J	125	°C	
Detector	"H" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{CPH}	-1.5	A	
	"L" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{OPL}	+1.5	A	
	Output voltage	(Ta ≤ 70°C)	V _O	35	V
		(Ta = 85°C)		24	
	Supply voltage	(Ta < 70°C)	V _{CC}	35	V
		(Ta = 85°C)		24	
	Output voltage derating (Ta ≥ 70°C)	ΔV _O / ΔTa	-0.73	V / °C	
	Supply voltage derating (Ta ≥ 70°C)	ΔV _{CC} / ΔTa	-0.73	V / °C	
Junction temperature	T _J	125	°C		
Operating frequency (Note 3)	f	25	kHz		
Operating temperature range	T _{opr}	-20-85	°C		
Storage temperature range	T _{stg}	-55-125	°C		
Lead soldering temperature (10 s)	T _{sol}	260	°C		
Isolation voltage (AC, 1 min., R.I.I. ≤ 60%) (Note 4)	DV _S	2500	Vrms		

(Note 1) Pulse width P_W ≤ 1μs, 300pps

(Note 2) Exponential waveform

(Note 3) Exponential waveform, I_{CPH} ≤ -1.0A (≤ 2.5μs), I_{OPL} ≤ +1.0A (≤ 2.5μs)

(Note 4) Device considered a two terminal device: Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.

(Note 5) A ceramic capacitor (0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

Recommended Operating Conditions

Characteristic	Symbol	Min	Typ.	Max	Unit	
Input current, on	I _{F(ON)}	1	8	10	mA	
Input voltage, off	V _{F(OFF)}	0	—	0.8	V	
Supply voltage	V _{CC}	15	—	30	20	V
Peak output current	I _{CPH} /I _{OPL}	—	—	+0.5	A	
Operating temperature	T _{opr}	-20	25	70	85	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA**TLP250****Electrical Characteristics (Ta = -20~70°C, unless otherwise specified)**

Characteristic		Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit
Input forward voltage		V _F	—	I _F = 10 mA, Ta = 25°C		1.6	1.8	V
Temperature coefficient of forward voltage		ΔV _F / ΔTa		I _F = 10 mA		2.0		mV / °C
Input reverse current		I _R	—	V _R = 5V, Ta = 25°C		—	10	μA
Input capacitance		C _T	—	V = 0, f = 1MHz, Ta = 25°C	—	45	250	pF
Output current	"H" level	I _{OPH}	3	V _{CC} = 30V (*1)	I _F = 10 mA V ₈₋₆ = 4V	-0.5	-1.5	A
	"L" level	I _{OPL}	2		I _F = 0 V ₈₋₅ = 2.5V	0.5	2	
Output voltage	"H" level	V _{OH}	4	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, I _F = 5mA	11	12.8	—	V
	"L" level	V _{OL}	5		V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _F = 0.8V	—	-14.2	
Supply current	"H" level	I _{CCH}	—	V _{CC} = 30V, I _F = 10mA Ta = 25°C	—	7	—	mA
	"L" level	I _{CCL}	—	V _{CC} = 30V, I _F = 10mA	—	—	11	
	"L" level	I _{CCL}	—	V _{CC} = 30V, I _F = 0mA Ta = 25°C	—	7.5	—	
Threshold input current	"Output L→H"	I _{FHL}	—	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O > 0V	—	—	—	mA
	"Output H→L"	I _{FHL}	—		V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O < 0V	—	—	
Supply voltage		V _{CC}	—		10	—	35	V
Capacitance (input-output)		C _s	—	V _S = 0, f = 1MHz Ta = 25°C	—	1.0	2.0	pF
Resistance(input-output)		R _s	—	V _S = 50CV, Ta = 25°C R.H. ≤ 60%	1×10 ¹²	10 ¹⁴	—	Ω

* All typical values are at Ta = 25°C (*1): Duration of I_O time ≤ 50μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Characteristics ($T_a = -20 \sim 70^\circ\text{C}$, unless otherwise specified)

Characteristic	Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit
Propagator delay time	L→H	t_{pLH}	$I_F = 8\text{mA}$ $V_{CC1} = +15\text{V}$, $V_{EE1} = -15\text{V}$ $R_L = 200\Omega$	—	0.15	0.5	μs
	H→L	t_{pHL}		—	0.15	0.5	
Output rise time	t_r	6		—	—	—	
Output fall time	t_f			—	—	—	
Common mode transient immunity at high level output	C_{MH}	7	$V_{CM} = 600\text{V}$, $I_F = 8\text{mA}$ $V_{CC} = 30\text{V}$, $T_a = 25^\circ\text{C}$	-5000	—	—	$\text{V}/\mu\text{s}$
Common mode transient immunity at low level output	C_{ML}	7	$V_{CM} = 600\text{V}$, $I_F = 0\text{mA}$ $V_{CC} = 30\text{V}$, $T_a = 25^\circ\text{C}$	5000	—	—	$\text{V}/\mu\text{s}$

* All typical values are at $T_a = 25^\circ\text{C}$ 

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA (DISCRETE/OPTO)

90 DE 9097250 0016232 0

9097250 TOSHIBA (DISCRETE/OPTO)

90D 16232 DT-33-35



SEMICONDUCTOR

TECHNICAL DATA

M G 5 0 G 1 B L 3
 M G 5 0 G 1 J L 1
 M G 5 0 G 2 C L 3
 M G 5 0 G 2 D L 1
 M G 5 0 G 6 B L 1

MAXIMUM RATINGS (Ta=25°C)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V _{CB0}	600	V
Collector-Emitter Voltage	V _{CE0}	600	V
Collector-Emitter Sustaining Voltage	V _{CE0(SUS)}	450	V
Emitter-Base Voltage	V _{EB0}	6	V
Collector Current	DC	I _C	50
	1ms	I _C	100
	DC	-I _C	50
Base Current	I _B	3	A
Collector Power Dissipation (Tc=25°C)	P _C	300	W
Junction Temperature	T _j	150	°C
Storage Temperature Range	T _{stg}	-40~125	°C
Isolation Voltage	V _{isol}	2500 (AC 1 Minute)	V
Screw Torque (Terminal/Mounting)		20/30	kg·cm

ELECTRICAL CHARACTERISTICS (Ta=25°C)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I _{CB0}	V _{CB} =500V, I _E =0	-	-	1.0	mA
Emitter Cut-off Current	I _{EB0}	V _{EB} =5V, I _C =0	-	-	200	mA
Collector-Emitter Sustaining Voltage	V _{CE0(SUS)}	I _C =0.5A, L=40mH	450	-	-	V
DC Current Gain	h _{FE}	V _{CE} =5V, I _C =50A	100	-	-	
Collector-Emitter Saturation Voltage	V _{CE(sat)}	I _C =50A, I _B =1A	-	-	2.0	V
Base-Emitter Saturation Voltage	V _{BE(sat)}		-	-	2.5	V
Emitter-Collector Voltage	V _{EC0}	I _E =50A, I _B =0	-	-	1.5	V
Reverse Recovery Time	t _{rr}	-I _C =50A, V _{EB} =3V, V _{CE} =300V	-	-	2.0	ns
Switching Time	Turn-on Time	t _{on}			1.0	ns
	Storage Time	t _{stg}			12	
	Fall Time	t _f			2.0	
Thermal Resistance (Junction to Case)	R _{th(j-c)}	Transistor	-	-	0.41	°C/W
		Diode	-	-	1.3	

TOSHIBA CORPORATION

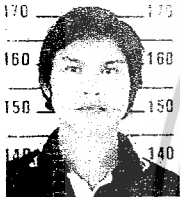
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน



ว่าที่ ร.ด.อมกุด ศรนคร ร.น. เกิดวันที่ 12 มีนาคม พ.ศ.2529 ที่จังหวัดตราด จบมัธยมศึกษาตอนต้นจาก ร.ร.ตราษตระการคุณ อำเภอเมือง จังหวัดตราด จบประกาศนียบัตรวิชาชีพ (ปวช.) สาขาวิชา ไฟฟ้ากำลัง ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.) สาขาวิชา ไฟฟ้ากำลัง จาก

วิทยาลัยเทคนิคสัตหีบ (Thai-Austrian Technical Collage) ตำบลนาจอมเทียน อำเภอสัตหีบ จังหวัดชลบุรี จบปริญญาตรี วิศวกรรมไฟฟ้า สาขาวิชา ไฟฟ้ากำลัง จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร



นายอาคม บุตรรินทร์ เกิดวันที่ 6 เมษายน พ.ศ.2523 ที่จังหวัดขอนแก่น จบมัธยมศึกษาตอนปลายจาก ร.ร.โคกสีพิทยาสรรพ์ จังหวัดขอนแก่น ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.) สาขาวิชา ไฟฟ้ากำลัง จาก วิทยาลัยเทคนิคขอนแก่น (Khon Kaen Technical Collage)

ตำบลในเมือง อำเภอเมือง จังหวัดขอนแก่น จบปริญญาตรี วิศวกรรมไฟฟ้า สาขาวิชา ไฟฟ้ากำลัง จากสถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร



นายนิรันดร์ อินแก้วมูล เกิดวันที่ 2 สิงหาคม พ.ศ.2527 ที่จังหวัดพะเยา จบมัธยมศึกษาตอนต้นจาก ร.ร.แม่ใจวิทยาคม อำเภอแม่ใจ จังหวัดพะเยา จบประกาศนียบัตรวิชาชีพ (ปวช.) สาขาวิชา ไฟฟ้ากำลัง จากชัยพันธ์พงษ์เทคโนโลยี และประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)

สาขาวิชา ไฟฟ้ากำลัง จากวิทยาลัยเทคนิคพะเยา ตำบลบ้านต๋อม อำเภอเมือง จังหวัดพะเยา จบปริญญาตรี วิศวกรรมไฟฟ้า สาขาวิชา ไฟฟ้ากำลัง จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร

ไฮบริดอินเวอร์เตอร์สำหรับประยุกต์ใช้งานไมโครกริด

Hybrid Inverter for Microgrid Applications

King Mongkut's Institute of Technology Ladkrabang
Renewable Energy conversion Application Laboratory



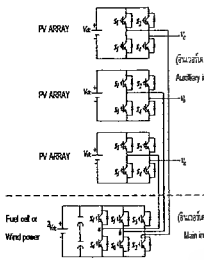
รศ.ประภาส ไพรสวรรณา, ดร.สุรินทร์ คำฝอย

นายนิรันดร์ อินแก้วมล 49015100

ว่าที่ ร.ต.อมฤต ศรีนคร ร.น. 49015135

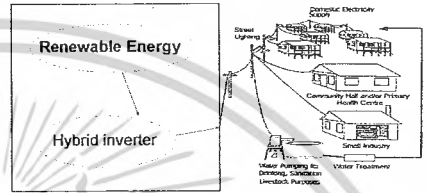
นายอาคม บุตรรินทร์ 49015136

Hybrid Inverter



- อินเวอร์เตอร์หลักเป็นอินเวอร์เตอร์แบบสามเฟส 6 สวิตช์กำลัง
- อินเวอร์เตอร์รองเป็นอินเวอร์เตอร์เฟสเดียว 4 สวิตช์กำลัง
- ลดการสูญเสียเนื่องจากการสวิตช์ลดลง
- สร้างโดยอาศัยโครงสร้างพื้นฐานของอินเวอร์เตอร์ที่ใช้ในอุตสาหกรรม
- สามารถเพิ่มจำนวนเอชอาร์บีในแต่ละเฟสกรณีต้องการเพิ่มแรงดันเอาต์พุต

Microgrid

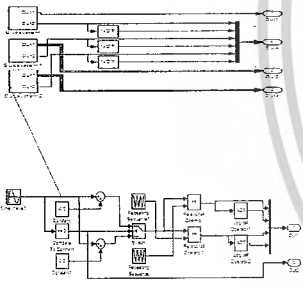


- Single generator with storage
- Single generator without storage
- Hybrid plant

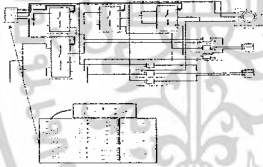
1

2

Simulation



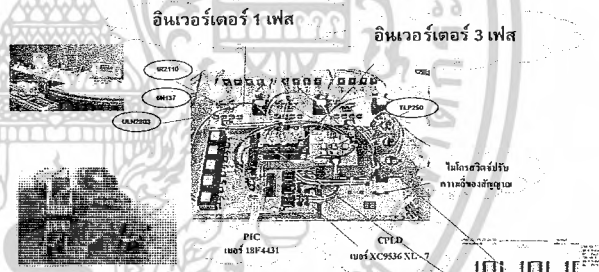
Simulation



กระแสและแรงดันเอาต์พุตของไฮบริดอินเวอร์เตอร์

3

วงจรกำลังและควบคุม



หน่วยแปลงกำลังของแผงจ่ายตามแหล่งพลังงานทดแทน

รูปถ่าย ศึกษาและทำการหาค่าพารามิเตอร์ในวงจรอินเวอร์เตอร์หลัก

รูปถ่าย ศึกษาและทำการหาค่าพารามิเตอร์ในวงจรอินเวอร์เตอร์รอง

4

OUT PUT

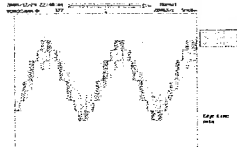


240120240003



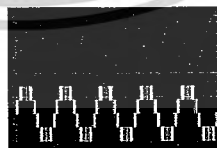
จัดลงแผงจากภายนอกจึงเป็นพลังงานทดแทนด้วยอินเวอร์เตอร์

แรงดันไฟฟ้และกระแสไฟฟ้ในเอาต์พุตของไฮบริดอินเวอร์เตอร์

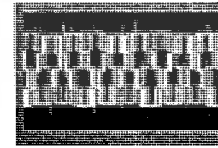


5

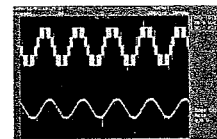
OUT PUT



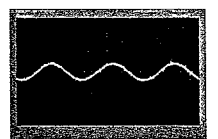
แรงดันไฟฟ้และกระแสไฟฟ้ในการทดลอง



แรงดันไฟฟ้ในเอาต์พุตของไฮบริดอินเวอร์เตอร์ทั้ง 3 เฟส



แรงดันไฟฟ้และกระแสไฟฟ้ในการทดลอง



กระแสของไฮบริดอินเวอร์เตอร์

6

เอกสารนี้เป็นเอกสารที่วางไว้เพื่อรองรับการใช้งานที่อาจเปลี่ยนแปลงได้โดยไม่ต้องแจ้งให้ทราบล่วงหน้าไปจนจุดที่นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL ENGINEERING