สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การอินเทอร์โปเลทภาพดิจิตอลแบบเวลาจริงบน FPGA

Real-time digital image interpolation on FPGA

โดย

นายจิตต์ประภัทร ศรีนวล

นายณัฐวุฒิ หอชัยรัตน์

นายพฤกษ์ เติมไทยมงคล

T103051

เลขหมู่.....
เลขทะเบียน 103051
วัน,เดือน,ปี 24 ส.ค. 2552

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเทอร์โปเลทภาพดิจิตอลแบบเวลาจริงบน FPGA

Real-time digital image interpolation on FPGA

โดย

นายจิตต์ประภัทร ศรีนวล

นายณัฐวุฒิ หอชัยรัตน์

นายพฤกษ์ เติมไทยมงคล

อาจารย์ที่ปรึกษา

ดร.ศรวัฒน์ ชิวปรีชา

ดร. สมปอง วิเศษพาณิชกิจ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2551

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **การอินเทอร์โปเลทภาพดิจิตอลแบบเวลาจริงบนเอฟพีจีเอ**

Real-time digital image interpolation on FPGA

ผู้จัดทำ

1. นายจิตต์ประภัทร ศรีนวล **48010120**

2. นายณัฐวุฒิ หอชัยรัตน์ **48010283**

3. นายพฤกษ์ เติมไทยมงคล **48010588**

อาจารย์ที่ปรึกษา

(ดร. ศรวัฒน์ ชิวปรีชา)

อาจารย์ที่ปรึกษา

(ดร. สมปอง วิเศษพาณิชกิจ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเทอร์โปเลทภาพดิจิตอลแบบเวลาจริงบนเอฟพีจีเอ

Real-time digital image interpolation on FPGA

โดย นายจิตต์ประภัทร ศรีนวล 48010120

นายณัฐวุฒิ หอชัยรัตน์ 48010283

นายพฤกษ์ เติมไทยมงคล 48010588

อาจารย์ที่ปรึกษา ดร.ศรวัฒน์ ชิวปรีชา

ดร. สมปอง วิเศษพาณิชกิจ

บทคัดย่อ

ในปัจจุบันเทคโนโลยีการแสดงข้อมูล เพื่อใช้เป็นสื่อในการเรียนรู้หรือการโฆษณาประชาสัมพันธ์ในบางครั้งต้องใช้ภาพที่มีขนาดใหญ่ เพื่อความชัดเจน แต่ถ้าหากภาพต้นแบบที่นำมาใช้นั้นมีขนาดเล็กจำเป็นต้องมีวิธีการขยายขนาด โดยคงคุณภาพของข้อมูลเดิมไว้ ดังนั้นโครงงานจึงได้นำเอาวิธีการขยายขนาดของข้อมูลเดิมด้วยวิธีการอินเทอร์โปเลทมาใช้และทำการออกแบบเป็นฮาร์ดแวร์ของวงจรอินเทอร์โปเลทสัญญาณข้อมูลด้วยอุปกรณ์ FPGA เพื่อนำไปใช้ในการอินเทอร์โปเลทภาพและแสดงผลแบบเวลาจริงบนส่วนแสดงผลที่เหมาะสมต่อไป

ABSTRACT

At present, data performance technology for using as media of learning or advertising sometimes need large scale of picture for good quality. In case of using small scale of picture as a model, it is necessary to use the most appropriate method to enlarge its size while maintain the data quality. Hence, the data enlargement method experiment has been done by using the kinds of interpolate than design hardware of digital image interpolate circuit onto FPGA chip and implement for picture and show it on real time - display interpolate afterward

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	
1.1 ความเป็นมาและความสำคัญของโครงงาน	1
1.2 วัตถุประสงค์	2
1.3 ประโยชน์ที่ได้รับ	3
บทที่ 2 ทฤษฎีและหลักการ	
2.1 การสุ่มสัญญาณ (signal sampling) และการควอนไทซ์ (quantization)	5
2.2 โดเมนของเวลาและสถานที่ (temporal and spatial domain)	5
2.3 Bilinear	6
2.4 การแปลงฟูริเยร์ (Fourier transform)	7
2.4.1 การแปลงฟูริเยร์แบบต่อเนื่อง	7
2.4.2 การแปลงฟูริเยร์ไม่ต่อเนื่อง	8
2.4.2.1 การแปลงฟูริเยร์เต็มหน่วย (DFT)	8
2.5 ทฤษฎีทวินาม (Binomial Theorem) และสามเหลี่ยมปาสคาล (Pascal's Triangle)	10
2.5.1 ที่มาของชื่อสามเหลี่ยมปาสคาล	12
2.5.2 การแปลงปาสคาล	13
2.5.3 การแปลงปาสคาลในหนึ่งมิติ (1-D Fast Pascal Transform)	13
2.5.4 การสร้างเมตริกซ์การแปลงปาสคาลขนาดต่าง ๆ	14
2.5.5 การแปลงปาสคาลเต็มหน่วยในสองมิติ (2-D Fast Pascal Transform)	15
2.6 การกำเนิดการแสดงผลภาพให้กับจอภาพวีจีเอ	19
2.7 เทคโนโลยีการแสดงผลจอภาพ (Video Display Technology)	19
2.8 การกวาดตรวจภาพ (Scanning)	20
2.8.1 การซิงก์โครไนซ์ (Synchronization)	21
2.8.2 อัตราการสแกนภาพ (Scan Rate)	22
2.8.3 อัตราการแสดงภาพใหม่ (Refresh rate)	22
2.9 องค์ประกอบภาพ	24
2.10 วงจรรวม (ASIC: Application Specific Integrated Circuit)	24
2.11 การเขียนภาษาวีเอชดีแอล	26
2.11.1 การออกแบบจากบนลงล่าง	26
2.11.2 องค์ประกอบของภาษาวีเอชดีแอล	28
2.11.2.1 หน่วยการออกแบบเอนทิตี	28
2.11.2.2 หน่วยการออกแบบสถาปัตยกรรม	29
2.11.2.3 หน่วยการออกแบบแพ็กเก็ต	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

2.11.2.4 หน่วยการออกแบบโครงแบบ 34
2.12 หัวเชื่อมต่อกับหน้าจอวีจีเอ (VGA Connector : DE-15) 35
2.13 รอม (ROM: Read Only Memory) 36
2.13.1 แมนนวลรอม (Manual ROM) 36
2.13.2 พรอม (PROM: Programmable Read-Only Memory) 36
2.13.3 อีพรอม (EPROM: Erasable Programmable Read-Only Memory) 36
2.13.4 อีเอพรอม (EAPROM :Electrically Alterable Read-Only Memory) 37
2.14 แรม (RAM: Random-Access Memory) 37
2.14.1 ดีแรม (DRAM: Dynamic Random Access Memory) 37
2.14.2 เอสแรม (SRAM: Static Random-Access Memory) 37
2.15 ไมโครคอนโทรลเลอร์ (Microcontroller) 38
2.15.1 การใช้งานไมโครคอนโทรลเลอร์ให้เป็นพอร์ตอินพุต (INPUT PORT) 39
2.16 การสื่อสารแบบอนุกรม (Serial Communication) 39
2.16.1 รูปแบบของการสื่อสารแบบอนุกรมและอัตราบอดการสื่อสาร 40
2.16.2 การอินเทอร์เฟสตามมาตรฐาน RS-232 40
2.16.3 ลักษณะสัญญาณที่ใช้ในการอินเทอร์เฟส 41
2.16.4 การเชื่อมต่อพอร์ตอนุกรมมาตรฐาน RS-232 41
2.16.5 ไอซี MAX232, L232 42
2.16.6 การออกแบบตัวแปลงสัญญาณ 43
2.17 โมดูลตรวจจับภาพ 43
2.18 การตรวจสอบคุณภาพของภาพ 44
บทที่ 3 การคำนวณและการสร้าง
3.1 Replication Pixel 45
3.2 Bilinear Interpolation 46
3.3 Fast Fourier transform Interpolation 46
3.4 Discrete Pascal transform Interpolation 48
3.5 Replication Pixel (Using Delay) 49
3.6 Replication Pixel 50
3.7 Linear Interpolation 50
3.8 การสร้างสัญญาณควบคุมวีจีเอ 50
3.8.1 การสร้างสัญญาณสแกนทางแนวนอน (Horizontal Synchronization) 50
3.8.2 สัญญาณการสแกนทางแนวตั้ง (Vertical synchronization) 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
3.5.3 สัญญาณอ้างอิงตำแหน่งทางแนวนอนและแนวตั้ง	53
3.9 อุปกรณ์ที่ใช้ในการออกแบบ	54
3.9.1 บอร์ด FPGA รุ่น Discovery-III XC3S200	54
3.9.2 ไอซี TDA8702	54
3.9.3 หน่วยความจำภายนอก EEPROM	56
3.9.4 หน่วยความจำภายนอก RAM	57
3.10 การออกแบบวงจร	58
3.10.1 วงจรที่สร้างจากเอฟพีจีเอ	58
3.10.1.1 วงจรสร้างตำแหน่งของข้อมูล	59
3.10.1.2 วงจรสร้างสัญญาณสแกนหน้าจอทางแนวนอนและแนวตั้ง	59
3.10.1.3 วงจรขยายขนาดของภาพและจัดตำแหน่งของภาพ	59
3.10.2 วงจรรับข้อมูลภาพจากกล้อง iv-cam	59
บทที่ 4 การทดลองและผลการทดลอง	
4.1 ผลการทดลองที่ได้จากการทำการทดลองโดยใช้ Matlab	61
4.1.1 ผลการทดลองด้วยวิธีการ Replication Pixel interpolation	61
4.1.1.1 ข้อมูล 1 มิติ	61
4.1.1.2 ข้อมูล 2 มิติ	62
4.1.2 ผลการทดลองด้วยวิธีการ Bilinear interpolation	64
4.1.2.1 ข้อมูล 1 มิติ	64
4.1.2.2 ข้อมูล 2 มิติ	65
4.1.3 ผลการทดลองด้วยวิธีการ Fast Fourier Transform interpolation	67
4.1.3.1 ข้อมูล 1 มิติ	67
4.1.3.2 ข้อมูล 2 มิติ	69
4.1.2 ผลการทดลองด้วยวิธีการ Discrete Pascal Transform interpolation	72
4.1.4.1 Global	72
4.1.4.1.1 ข้อมูล 1 มิติ	72
4.1.4.1.2 ข้อมูล 2 มิติ	73
4.1.4.2 Local	74
4.1.4.2.1 ข้อมูล 1 มิติ	74
4.1.4.2.2 ข้อมูล 2 มิติ	78
4.2 การออกแบบวงจร โดยใช้ภาษาวีเอชดีแอล	80
4.3 ผลการทดลองที่ได้จากออสซิลโลสโคป	81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
4.4 ขั้นตอนการทดลองที่ใช้ FPGA	83
4.4.1 การใช้หน่วยความจำภายนอก (EEPROM)	83
4.4.2 การแสดงข้อมูลภาพโดยใช้หน่วยความจำภายนอก EEPROM เพียงอย่างเดียว	84
4.4.3 การแสดงข้อมูลภาพโดยใช้หน่วยความจำภายนอก EEPROM ร่วมกับ RAM	88
4.4.4 การขยายข้อมูลภาพโดยวิธี replication pixel ผ่าน RAM	90
4.4.5 การขยายข้อมูลภาพโดยวิธี Linear Interpolation ผ่าน RAM	92
4.4.6 การแสดงผลภาพจากกล้องโดยใช้ RAM เป็นตัวเก็บข้อมูล	94
บทที่ 5 สรุปผลและวิจารณ์การทดลอง	
5.1 ส่วนผลการทดลองบนแมทแลป	96
5.2 ส่วนผลการทดลองบนฮาร์ดแวร์ (FPGA)	97
บรรณานุกรม	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

หน้า

รูปที่ 1.1 โครงสร้างโดยรวมของชิ้นงานที่ใช้อีอีพรอมเป็นแหล่งเก็บข้อมูลต้นแบบ 2

รูปที่ 1.2 โครงสร้างโดยรวมของชิ้นงานที่ใช้โมดูลตรวจจับภาพเป็นแหล่งข้อมูลต้นแบบ 2

รูปที่ 2.1 แสดงกระบวนการสุ่มสัญญาณและควอนไทซ์ 5

รูปที่ 2.2 สัญญาณในรูปของตัวแปรเวลา หรือ temporal signal: เสียง 5

รูปที่ 2.3 สัญญาณในรูปตัวแปรของสปาเชียล หรือ spatial signal: รูปภาพ 5

รูปที่ 2.4 ภาพ point mapping และภาพที่มี bilinear 6

รูปที่ 2.5 กราฟของการคำนวณ DFT จำนวน 2 จุด (บัตเตอร์ฟลาย) 9

รูปที่ 2.6 กราฟของการคำนวณ DFT จำนวน 4 จุด 10

รูปที่ 2.7 แสดงสามเหลี่ยมปาสคาลและสามเหลี่ยมปาสคาลที่จัดรูปเป็นสามเหลี่ยมมุมฉาก 11

รูปที่ 2.8 แสดงสามเหลี่ยมของ ยาง ฮุย 13

รูปที่ 2.9 แสดงการสร้างบัตเตอร์ฟลายยูนิตเมื่อ $N = 2$ 14

รูปที่ 2.10 ไดอะแกรม เมื่อ $N=3$ 17

รูปที่ 2.11 แสดงบัตเตอร์ฟลายยูนิตในไดอะแกรม เมื่อ $N=3$ 17

รูปที่ 2.12 ส่วนประกอบของจอภาพโมโนโครม 19

รูปที่ 2.13 แสดงถึงอุปกรณ์หลอดรังสีแคโทดซึ่งก็คือหลอดแก้วที่ยิงอิเล็กตรอน
ไปยังฉากด้านหน้า 20

รูปที่ 2.14 การสแกนภาพแบบราสเตอร์
(ก) การเคลื่อนที่ของการสแกนภาพ
(ข) กราฟแสดงความสัมพันธ์ของการเคลื่อนที่ของการสแกนกับเวลา 21

รูปที่ 2.15 การสแกนแบบไขว้กัน 23

รูปที่ 2.16 ขั้นตอนการออกแบบวงจรรวม 25

รูปที่ 2.17 แสดงขั้นตอนการออกแบบจากบนลงล่าง 27

รูปที่ 2.18 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบเอนทิตี 28

รูปที่ 2.19 แสดงรูปแบบของอาร์เอสฟลิปฟลอป 29

รูปที่ 2.20 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบสถาปัตยกรรม 30

รูปที่ 2.21 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปตามฟังก์ชั่นบูลีน 30

รูปที่ 2.22 แสดงโครงสร้างภายในสถาปัตยกรรมของอาร์เอสฟลิปฟลอป 31

รูปที่ 2.23 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอป
ในลักษณะโครงสร้าง 31

รูปที่ 2.24 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอป
ในลักษณะพฤติกรรม 32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 2.25 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะผสม 32

รูปที่ 2.26 แสดงโครงสร้างโดยทั่วไปของส่วนการประกาศแพ็กเก็ต 34

รูปที่ 2.27 แสดงโครงสร้างโดยทั่วไปของบอดี้แพ็กเก็ต 34

รูปที่ 2.28 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบโครงแบบ 34

รูปที่ 2.29 หัวเชื่อมต่อกับหน้าจอวีจีเอ 35

รูปที่ 2.30 แสดงโครงสร้างภายในของพอร์ต 38

รูปที่ 2.31 แสดงการกำหนดเป็นพอร์ตอินพุตโดยให้สถานะเป็น "1" ตำแหน่งบิตที่ต้องการ 39

รูปที่ 2.32 การส่งข้อมูลแบบอนุกรม 39

รูปที่ 2.33 แสดงระดับแรงดันสัญญาณของพอร์ตอนุกรม RS-232 กับ TTL ในสถานะลอจิก "1" และ"0" 41

รูปที่ 2.34 แสดงตำแหน่งขาของไอซี MAX232, L232 และการต่อใช้งาน 42

รูปที่ 2.35 การจัดขาของ connector พอร์ทอนุกรมแบบ DB-9 43

รูปที่ 2.36 การต่ออุปกรณ์ภายนอกกับคอมพิวเตอร์โดยใช้สัญญาณเพียง 3 เส้น 43

รูปที่ 3.1 แสดงการขยายด้วยวิธีการ Replication Pixel 45

รูปที่ 3.2 แสดงการขยายด้วยวิธีการ Bilinear 46

รูปที่ 3.3 ขั้นตอนในการทำการอินเทอร์โปเลชั่นด้วย FFT 47

รูปที่ 3.4 วิธีการเพิ่ม Zero padding ในแกนความถี่ 47

รูปที่ 3.5 ผลที่ได้จากขยายด้วยวิธีการ FFT 48

รูปที่ 3.6 ขั้นตอนในการทำการอินเทอร์โปเลชั่นด้วย DPT 49

รูปที่ 3.7 วงจรรวมที่ใช้ในการอินเทอร์โปเลทแบบใช้การดีเลย์ 49

รูปที่ 3.8 วงจรรวมที่ใช้ในการอินเทอร์โปเลทแบบคัดลอกพิกเซลและแบบลิเนียร์ 50

รูปที่ 3.9 รูปสัญญาณการสแกนและสัญญาณการอ้างอิงตำแหน่งทางแนวนอน 50

รูปที่ 3.10 รูปสัญญาณการสแกนและสัญญาณการอ้างอิงตำแหน่งทางแนวตั้ง 52

รูปที่ 3.11 แสดงการอ้างอิงของจุดภาพ 53

รูปที่ 3.12 แสดงการอ้างอิงของจุดภาพ (128x128) 54

รูปที่ 3.13 บอร์ดทดลอง FPGA รุ่น Spatan III 54

รูปที่ 3.14 การต่อวงจร IC เบอร์ TDA8702 55

รูปที่ 3.15 การทำงานของหน่วยความจำภายนอก (EEPROM) 56

รูปที่ 3.16 การทำงานของหน่วยความจำภายนอก (RAM) 57

รูปที่ 3.17 โครงสร้างโดยรวมทั้งหมดของโครงงาน 58

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 3.18 วงจรรับข้อมูลจากภาพจากกล้อง iv-cam 60

รูปที่ 4.1 สัญญาณซายน์ไม่ต่อเนื่อง 61

รูปที่ 4.2 สัญญาณซายน์ที่ผ่านการขยายแบบ Replication Pixel 61

รูปที่ 4.3 ภาพต้นแบบ (256x256) 62

รูปที่ 4.4 ภาพที่ผ่านการขยายแบบ Replication Pixel (512x512) 62

รูปที่ 4.5 ภาพต้นแบบ (128x128) 63

รูปที่ 4.6 ภาพที่ผ่านการขยายแบบ Replication Pixel (256x256) 63

รูปที่ 4.7 สัญญาณซายน์ไม่ต่อเนื่อง 64

รูปที่ 4.8 สัญญาณซายน์ที่ผ่านการขยายแบบ Bilinear Interpolation 64

รูปที่ 4.9 ภาพต้นแบบ (256x256) 65

รูปที่ 4.10 ภาพที่ผ่านการขยายแบบ Bilinear Interpolation (512x512) 65

รูปที่ 4.11 ภาพต้นแบบ (128x128) 66

รูปที่ 4.12 ภาพที่ผ่านการขยายแบบ Bilinear Interpolation (256x256) 66

รูปที่ 4.13 แสดงขั้นตอนการอินเทอร์โปเลทสัญญาณแบบฟาสฟูริเยร์ (ขยาย 2 เท่า) 67

รูปที่ 4.14 แสดงขั้นตอนการอินเทอร์โปเลทสัญญาณแบบฟาสฟูริเยร์ (ขยาย 4 เท่า) 68

รูปที่ 4.15 ภาพต้นแบบ (256x256) 69

รูปที่ 4.16 ภาพที่ผ่านการขยายแบบ FFT Interpolation (512x512) 69

รูปที่ 4.17 ภาพต้นแบบ (128x128) 70

รูปที่ 4.18 ภาพที่ผ่านการขยายแบบ FFT Interpolation (256x256) 70

รูปที่ 4.19 ภาพที่ผ่านการขยายแบบ FFT Interpolation (2 เท่า) 71

รูปที่ 4.20 ภาพที่ผ่านการขยายแบบ FFT Interpolation (4 เท่า) 71

รูปที่ 4.21สัญญาณต้นแบบ และ เมื่อขยายด้วย DPT แบบ Global 72

รูปที่ 4.22 ข้อมูล 2 มิติต้นแบบและที่ผ่าน Discrete Pascal Transform Interpolation แบบ Global 73

รูปที่ 4.23 สัญญาณซายน์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local 74

รูปที่ 4.24 สัญญาณพัลส์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local 75

รูปที่ 4.25 สัญญาณสามเหลี่ยมต้นแบบ และเมื่อขยายด้วย DPT แบบ Local 76

รูปที่ 4.26 ขบวนสัญญาณซายน์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local 77

รูปที่ 4.27 ภาพต้นฉบับ (128x128) 78

รูปที่ 4.28 ภาพที่ผ่านการขยายแบบ DPT Interpolation (2 เท่า) 78

รูปที่ 4.29 ภาพต้นฉบับ (64x64) 79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 4.30 ภาพที่ผ่านการขยายแบบ DPT Interpolation (2 เท่า) 79
รูปที่ 4.31 Symbol ส่วนของโครงสร้างรวมของภาษาVHDL 80
รูปที่ 4.32 สัญญาณวีดีโอ 81
รูปที่ 4.33 สัญญาณข้อมูลที่ออกจาก TDA8702 81
รูปที่ 4.3ภ สัญญาณวีดีโอวัดเทียบสัญญาณข้อมูลที่ออกจาก TDA8702 81
รูปที่ 4.35 สัญญาณควบคุมการสแกนทางแนวตั้ง 82
รูปที่ 4.36 สัญญาณควบคุมการสแกนทางแนวนอน 82
รูปที่ 4.37 สัญญาณควบคุมการสแกนทางแนวนอนเปรียบเทียบกับสัญญาณควบคุมการสแกนทางแนวตั้ง 82
รูปที่ 4.38 หน้าต่างโปรแกรมของหน่วยความจำภายนอก 83
รูปที่ 4.39 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพต้นแบบ 89
รูปที่ 4.40 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพที่ถูกขยายด้วยวิธี Replication pixel 91
รูปที่ 4.41 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพที่ถูกขยายด้วยวิธี Linear Interpolation 93
รูปที่ 4.42 ภาพการเปรียบเทียบภาพต้นแบบกับภาพที่ได้จากการรับข้อมูลจากกล้อง 94

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

		หน้า
ตารางที่ 2.1	แสดงตัวอย่างการนำการประมวลผลสัญญาณดิจิตอลไปใช้งานด้านต่างๆ	4
ตารางที่ 2.2	คุณสมบัติต่าง ๆ ของหัวเชื่อมต่อหน้าจอวีจีเอ	35
ตารางที่ 2.3	ตารางแสดงค่าที่จะเลือกใช้ของบิตต่างๆ	36
ตารางที่ 2.4	อัตราบอดที่ใช้กันทั่วไป	40
ตารางที่ 3.1	ตารางแสดงเวลาในช่วงต่าง ๆ ของสัญญาณการสแกนทางแนวนอนและค่าการแปลงเวลาเป็นข้อมูลที่ใช้ในการเขียนโปรแกรม	51
ตารางที่ 3.2	ตารางแสดงเวลาในช่วงต่าง ๆ ของสัญญาณการสแกนทางแนวตั้งและค่าการแปรเวลา เป็นข้อมูลที่ใช้ในการเขียนโปรแกรม	52
ตารางที่ 3.3	การใช้งานของแต่ละ PIN ของ TDA 8702	55
ตารางที่ 3.4	ชื่อของตัวสัญญาณต่าง ๆ ที่ใช้งานใน EEPROM	56
ตารางที่ 3.5	ชื่อของตัวสัญญาณต่าง ๆ ที่ใช้งานใน RAM	57
ตารางที่ 4.1	ตารางแสดงค่า PSNR ของการอินเทอร์โปเลทภาพแบบต่างๆ ใน FFT และ DPT	95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของโครงงาน

โลกของเราในปัจจุบันนี้อยู่ในยุคโลกาภิวัฒน์ ซึ่งจำเป็นที่จะต้องมีการใช้สื่อเพื่อการโฆษณาหรือประชาสัมพันธ์บางสิ่งบางอย่างแก่สังคมภายนอก โดยส่วนประกอบหลักในการประชาสัมพันธ์ยุคปัจจุบันนั่นก็คือ ภาพ ซึ่งส่วนใหญ่ภาพที่ถูกนำมาใช้เพื่อการประชัมพันธ์นั้นเป็นภาพดิจิตอล ซึ่งหากภาพต้นฉบับมีขนาดเล็ก แต่ต้องใช้ในการประชาสัมพันธ์บนบอร์ดขนาดใหญ่ เมื่อทำการพิมพ์ภาพ ภาพที่ได้นั้นอาจเบลอ, แตก และอาจส่งผลให้ข่าวสารนั้นขาดประสิทธิภาพในการสื่อสารเพื่อให้ผู้บริโภคเข้าใจ จึงต้องมีวิธีในการขยายภาพ ซึ่งจะคงความชัดของภาพได้ ส่งผลให้ภาพนั้นมีความชัดเจนที่เหมาะสมกับการพิมพ์ขยายเพื่อการประชาสัมพันธ์

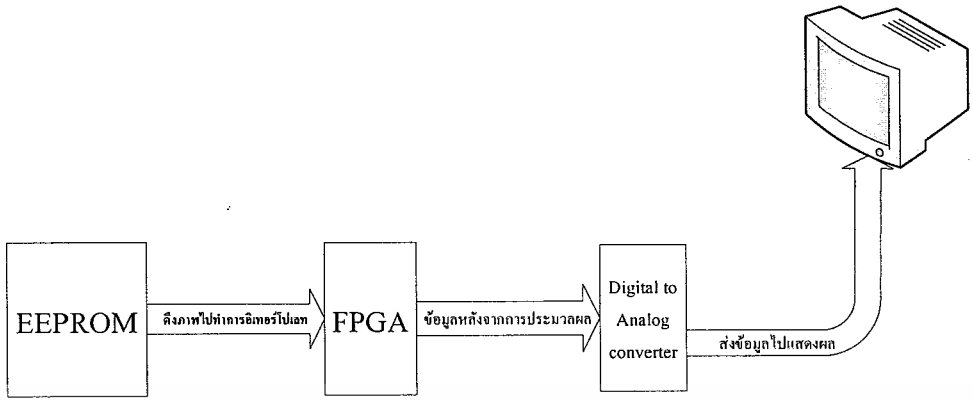
โครงงานนี้ได้แบ่งการทำงานออกเป็น 2 ส่วน ได้แก่

1. การจำลองการทำงานบนซอฟต์แวร์ โดยใช้โปรแกรมแมทแลปในการจำลองการทำงาน ซึ่งกระบวนการในการอินเทอร์โปเลทสัญญาณมาทำการจำลองการทำงาน มีดังต่อไปนี้
   1.1 รีพรีเคชั่นพิกเซล
   1.2 ไบลีเนียร์อินเทอร์โปเลชั่น
   1.3 ฟาสฟูเรียร์ทรานฟอร์มเบสอินเทอร์โปเลชั่น
   1.4 ดีสครีตปาสคาลทรานฟอร์มเบสอินเทอร์โปเลชั่น

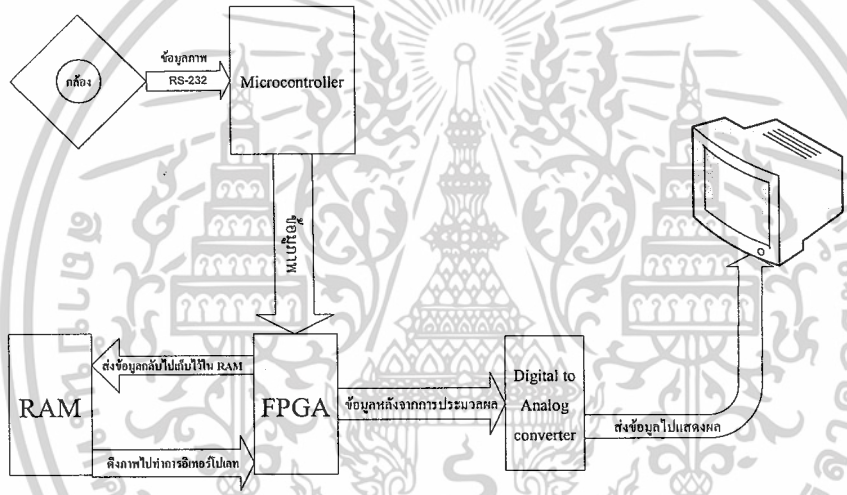
   ในกระบวนการในการจำลองการทำงานในโปรแกรมแมทแลป ในโครงงานนี้ได้ทำการจำลองการทำงานของกระบวนการอินเทอร์โปเลชั่น โดยใช้ภาพต้นแบบจากภาพพื้นฐานที่ได้เตรียมไว้ก่อนการประมวลผล
2. เป็นการนำกระบวนการในการอินเทอร์โปเลทสัญญาณมาทำงานบนฮาร์ดแวร์ ซึ่งในส่วนนี้จะใช้เอฟพีจีเอในการประมวลผล โดยกระบวนการในการอินเทอร์โปเลทที่ได้นำมาทำการจำลองการทำงานทางฮาร์ดแวร์ มีดังต่อไปนี้
   2.1 รีพรีเคชั่นพิกเซล
      2.1.1 การรีพรีเคชั่นพิกเซลโดยไม่ใช้ RAM
      2.1.2 การรีพรีเคชั่นพิกเซลโดยใช้ RAM
   2.2 ลีเนียร์อินเทอร์โปเลชั่น

   ในกระบวนการทำงานทางฮาร์ดแวร์นั้น เราจะทำการเก็บภาพต้นแบบไว้ในอีอีพรอมก่อนที่จะนำภาพนั้นมาทำการประมวลผล และได้ทำการทดลองใช้โมดูลตรวจจับภาพในการตรวจจับภาพเพื่อใช้เป็นภาพต้นแบบสำหรับการอินเทอร์โปเลทด้วย โดยรูปแบบของโครงสร้างของฮาร์ดแวร์ที่ใช้ในการจำลองการทำงานในกระบวนการอินเทอร์โปเลทเป็นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 โครงสร้างโดยรวมของชิ้นงานที่ใช้อีอีพรอมเป็นแหล่งเก็บข้อมูลต้นแบบ



รูปที่ 1.2 โครงสร้างโดยรวมของชิ้นงานที่ใช้โมดูลตรวจจับภาพเป็นแหล่งข้อมูลต้นแบบ

1.2 วัตถุประสงค์

1. ศึกษาการเขียนภาษาวีเอชดีแอล (VHDL : VHSIC Hardware Describtion Language) ในการออกแบบระบบฮาร์ดแวร์ดิจิตอลซึ่งเริ่มตั้งแต่การออกแบบการจำลองการทำงานจนถึงการสังเคราะห์วงจรเพื่อจะใช้ในการโปรแกรมลงในเอฟพีจีเอ
2. ศึกษาการเขียนโปรแกรมภาษาซี เพื่อใช้ในการควบคุมไมโครคอนโทรลเลอร์
3. ศึกษาการสื่อสารผ่านพอร์ทการสื่อสารอนุกรม และพอร์ทการรับส่งข้อมูลขนาด 32 บิต ของไมโครคอนโทรลเลอร์
4. ศึกษาการทำงานของจอแสดงผลวีจีเอ (VGA : Video Graphics Array)
5. ศึกษาองค์ประกอบของภาพและการอินเทอร์โปเลทภาพโดยใช้ภาพเกรย์สเกล (gray scale)
6. สามารถประยุกต์ใช้งานหน่วยความจำข้อมูลแบบต่างๆ ได้
7. ศึกษาการใช้งานและเก็บข้อมูลลงในหน่วยความจำเพื่อที่จะนำไปใช้ควบคู่กับเอฟพีจีเอ
8. ศึกษาวิธีการอินเทอร์โปเลทภาพด้วยวิธีการต่างๆ ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. ศึกษาการใช้งานโปรแกรมแมทแลป
10. ศึกษาการใช้งานโมดูลตรวจจับภาพ เพื่อเก็บข้อมูลภาพที่ต้องการได้ โดยใช้ชุดคำสั่งพื้นฐานที่มีภายในโมดูลตรวจจับภาพ

1.3 ประโยชน์ที่ได้รับ

1. สามารถเขียนชุดคำสั่งในโปรแกรมแมทแลปเพื่อทดลองการอินเทอร์โปเลทภาพด้วยวิธีต่างๆ
2. ทราบถึงวิธีการในการอินเทอร์โปเลทแบบต่างๆ
3. สามารถประยุกต์ใช้งานอุปกรณ์เอฟพีจีเอได้
4. สามารถเขียนโปรแกรมควบคุมการทำงานของเอฟพีจีเอได้
5. สามารถควบคุมตำแหน่งในการแสดงผลบนหน้าจอวีจีเอได้
6. สามารถนำภาพที่ผ่านการอินเทอร์โปเลทด้วยวิธีต่าง ๆ ไปประยุกต์ใช้งานอื่น ๆ ได้
7. สามารถเขียนโปรแกรมในการควบคุมการทำงานไมโครคอนโทรลเลอร์ได้
8. ทราบถึงวิธีการในใช้งานการติดต่อสื่อสารผ่านพอร์ทการสื่อสารแบบต่างๆ ที่มีในไมโครคอนโทรลเลอร์
9. สามารถประยุกต์ใช้งานโมดูลตรวจจับภาพ ได้ตามความต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

การประมวลผลสัญญาณดิจิตอล หรือ ที่เรียกกันติดปากสั้น ๆ ว่า ดีเอสพี (DSP - digital signal processing) เป็นการศึกษาการประมวลผลสัญญาณที่อยู่ในรูปดิจิตอล (digital) โดยทั่วๆ ไปการประมวลผลสัญญาณ อาจแบ่งได้ตาม:

รูปแบบของตัวแทนสัญญาณ : การประมวลผลสัญญาณดิจิตอล (digital signal processing) และ การประมวลผลสัญญาณแอนะลอก (analog signal processing)

คุณสมบัติของสัญญาณ : การประมวลผลสัญญาณไม่สุ่ม (deterministic signal processing) และ การประมวลผลสัญญาณสุ่ม (stochastic/statistical signal processing)

ลักษณะการประมวลสัญญาณ : เชิงเส้น (linear signal processing) และ ไม่เป็นเชิงเส้น (nonlinear signal processing) และ อื่นๆ ที่แบ่งตามคุณลักษณะเฉพาะของสัญญาณ หรือ ลักษณะเฉพาะของการประมวลผล เช่น adaptive signal processing, mutlirate/multiresolution signal processing, chaotic signal processing ฯลฯ

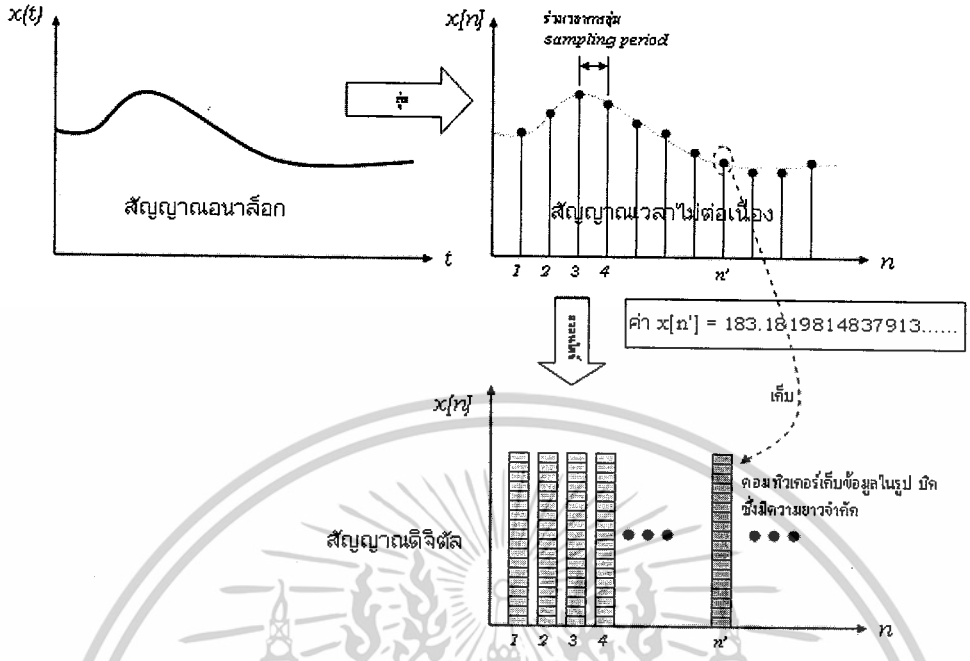
ดีเอสพีนี้อาจแบ่งออกได้เป็นในส่วนของซอฟต์แวร์และฮาร์ดแวร์ หรือตามการประยุกต์เป็น การประมวลผลสัญญาณเสียง (audio signal processing) การประมวลผลภาพดิจิตอล (digital image processing) และ การประมวลผลคำพูด (speech processing) ถึงแม้ว่าในดีเอสพีนั้น สัญญาณที่เราพิจารณากันจะเป็นดิจิตอล แต่โดยทั่วไปสัญญาณเหล่านี้จากแหล่งกำเนิด จะอยู่ในรูปเดิมที่เป็นแอนะลอก การได้มาซึ่งสัญญาณดิจิตอลซึ่งเป็นตัวแทนสัญญาณแอนะลอกนี้ จะต้องผ่านกระบวนการแปลงสัญญาณแอนะลอกเป็นดิจิตอล (Analog-to-Digital Conversion - ADC) หรือการดิจิไทซ์ (digitization) ซึ่งประกอบด้วยการสุ่มตัวอย่าง (sampling) (อย่าสับสนกับคำว่า สุ่ม ที่มาจาก random หรือ stochastic) และการควอนไทซ์ (quantization) ให้อยู่ในรูปดิจิตอลก่อนที่จะทำการประมวลผลต่อไป

ตารางที่ 2.1 แสดงตัวอย่างการนำการประมวลผลสัญญาณดิจิตอลไปใช้งานด้านต่างๆ

ด้านการสื่อสาร	การประมวลผลทางเสียง	เครื่องมือวัด	ด้านการทหาร	การประมวลผลภาพ	ด้านชีวการแพทย์
-Adaptive equalisation -Echo Cancellation -Video conferencing -Data communicatio n	-Speech recognition -Speech synthesis -Text to speech -Digital audio -Equalisation	-Spectrum analysis -noise reduction -data compression	-RADAR processing -Missile guidance	-Pattern recognition -robotic vision -image enhancement -facsimile -Video animation	-patient monitoring -EEG signal (brain) analysis -ECG (heart) analysis -X-ray storage and enhancement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 การสุ่มสัญญาณ (signal sampling) และการควอนไทซ์ (quantization)



รูปที่ 2.1 แสดงกระบวนการสุ่มสัญญาณและควอนไทซ์

2.2 โดเมนของเวลาและสปาเชียล (temporal and spatial domain)

รูปที่ 2.2 สัญญาณในรูปของตัวแปรเวลา หรือ temporal signal: เสียง

รูปที่ 2.3 สัญญาณในรูปตัวแปรของสปาเชียล หรือ spatial signal: รูปภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประมวลผลภาพเป็นการเปลี่ยนภาพต่างๆ ที่ได้จากกล้องหรือการสแกน ตลอดจนข้อมูลภาพในรูปดิจิตอล แล้วนำไปผ่านกระบวนการบางอย่างเพื่อให้เกิดเป็นภาพใหม่ เช่น ภาพที่มีความคมชัดสดใส หรือภาพที่เบลอ เป็นต้น

ซึ่งในโครงงานนี้ เราจะทำการขยายภาพให้มีขนาดเพิ่มมากขึ้นโดยกระบวนการ interpolate ในแบบต่างๆ

2.3 Bilinear

เป็นเทคนิคยอดนิยมที่ใช้กันโดยทั่วไป โดยหลักการทำงานคือ การรวมเอา texture โดยรอบ 4 จุด มาเกลี่ยสีกัน ทำให้ texture กลมกลืนกันไป หรือ ถ้าไม่มีการทำ bi-linear แล้ว texture ที่ถูกขยายขนาดออกมาจะมีลักษณะเป็นลายเหลี่ยมๆ (patch-work blanket) เนื่องจากแต่ละ texture จะสามารถมองเห็นเป็นแผ่นๆ(patches) ได้

รูปที่ 2.4 ภาพ point mapping และภาพที่มี bilinear

แต่ bilinear filtering ก็ยังเป็นแค่เทคนิคเดียว ซึ่งยังไม่สมบูรณ์นัก เพราะยังไม่สามารถสร้างความลึกให้กับภาพได้ ทั้งนี้เนื่องจาก วัตถุที่อยู่ไกลออกไป จะมีขนาดเล็กลง และขนาดที่เล็กลงนั้น ทำให้ texture ที่ถูก map อยู่บนภาพนั้นถูกบีบอัดมากขึ้น และเมื่อมีการเคลื่อนไหวจะทำให้เห็นเหมือนเกิดจุด หรือการเคลื่อนตัวของ texture ลองดูตัวอย่างภาพจาก Indy 3D ในส่วนบริเวณพื้น ซึ่งใช้แค่ bilinear เพียงอย่างเดียว จะเห็นว่า พื้นที่ควรจะไล่ลายเส้นไปจนสุดสายตา จะมีการหายไป ของเส้นบางเส้น ทั้งนี้ เนื่องจากการถูกบีบของ texture ทำให้รายละเอียดบางส่วนหายไป โดยปกติแล้ว bilinear Filtering จะถูกใช้ควบคู่กับเทคนิค Mipmapping ซึ่งเป็นการใช้ texture รูปเดียวกัน แต่แตกต่างกันด้านขนาดและรายละเอียด สำหรับใช้กับวัตถุที่อยู่ใกล้ หรือไกลจากผู้ชม เพื่อความเหมาะสมกับภาพที่จะมองเห็น เช่น texture ขนาดใหญ่ รายละเอียดสูงจะถูกนำมาใช้ เมื่อวัตถุอยู่ใกล้ผู้ชม และเมื่อวัตถุเคลื่อนไกลออกไป texture ก็จะเปลี่ยนเป็น texture ที่มีขนาดเล็กลง และมีรายละเอียดน้อยลงตามไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การแปลงฟูริเยร์ (Fourier transform)

ตั้งชื่อตาม โจเซฟ ฟูริเยร์ หมายถึงการแปลงเชิงปริพันธ์โดยเป็นการเขียนแทนฟังก์ชันใดๆ ในรูปผลบวก หรือปริพันธ์ ของฐาน ที่เป็นฟังก์ชันรูปคลื่น ไซน์หรือโคไซน์ สัญลักษณ์ $\tau\{\}$ เป็นการแปลงทางคณิตศาสตร์ที่โดยมากมักใช้ในการวิเคราะห์ความถี่ โดยมีรากฐานจากอนุกรมฟูริเยร์ (สังเคราะห์ความถี่) ความหมายโดยคร่าวๆ ก็คือถ้าเรามีสัญญาณที่เปลี่ยนแปลงในเวลาต่างๆ แล้วเราแปลงฟูริเยร์สัญญาณเราจะได้ความถี่หรือสเปคตรัมของความถี่ ซึ่งอย่างที่ทราบกันอยู่แล้ว ความถี่ก็คือส่วนกลับของเวลา จะขอยกตัวอย่างการวิเคราะห์ความถี่ในสัญญาณคลื่นที่มีลักษณะผสมกันซึ่งถ้าเรามองด้วยตาจะแยกไม่ออกว่ามีความถี่ใดรวมอยู่ในคลื่นนั้นบ้าง

ซึ่งถ้าสมมติว่าเราไม่ทราบความถี่ของคลื่นมาก่อนแล้วกราฟของคลื่นเหมือนดังรูปแรก เมื่อแปลงฟูเรียร์ เราก็สามารถบอกความถี่ของคลื่นที่ผสมกันได้ว่ามีความถี่เท่ากับ 100,150 Hz ดังรูปที่สอง รูปที่สามพยายามจะบอกว่าค่าที่ได้จากการแปลงฟูเรียร์จะอยู่ในรูปของจำนวนเชิงซ้อน คือมีทั้งส่วนจริงและส่วนจินตภาพซึ่งสมการของการแปลงฟูริเยร์หนึ่งมิติก็คือ

$$\tau\{(x)\} = F(u) = \int_{-\infty}^{\infty} (x) e^{-i2\pi ux} dx \qquad (2.1)$$

และสมการอินเวอร์สฟูริเยร์ก็คือ

$$\tau^{-1}\{F(x)\} = f(u) = \int_{-\infty}^{\infty} F(x) e^{i2\pi ux} dx \qquad (2.2)$$

2.4.1 การแปลงฟูริเยร์แบบต่อเนื่อง

โดยปกติแล้วคำ "การแปลงฟูริเยร์" จะใช้หมายถึง การแปลงฟูริเยร์ต่อเนื่อง ซึ่งเป็นการเขียนแทนฟังก์ชัน f(t) ที่สามารถหาปริพันธ์ของกำลังสองได้ ด้วยผลบวกของ ฟังก์ชันเอกซ์โปเนนเชียลเชิงซ้อน ซึ่งมีความถี่เชิงมุม ω และ ขนาด(หรือ แอมปลิจูด) เป็นจำนวนเชิงซ้อน $F(\omega)$

$$f(t) = F^{-1}(F)(t) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\infty} F(\omega) e^{i\omega t} d\omega \qquad (2.3)$$

ความสัมพันธ์ด้านบนคือ การแปลงกลับของ การแปลงฟูริเยร์แบบต่อเนื่อง ส่วนการแปลงฟูริเยร์นั้นปกติจะเขียน $F(\omega)$ ในรูปของ f(t) คู่ของฟังก์ชันดั้งเดิมและผลของการแปลงของฟังก์ชันนั้น บางครั้งก็เรียกคู่ของการแปลง (transform pair) ดูข้อมูลเพิ่มเติมที่ การแปลงฟูริเยร์ต่อเนื่อง ภาคขยายของการแปลงนี้คือ การแปลงฟูริเยร์แบบไม่เป็นจำนวนเต็ม (fractional Fourier transform) ซึ่งค่ายกกำลังของการแปลง (จำนวนการแปลงซ้ำ) นั้นไม่จำเป็นจะต้องเป็นจำนวนเต็ม สามารถเป็นค่าจำนวนจริงใดๆ

เมื่อ f(t) เป็น ฟังก์ชันคู่ (ฟังก์ชันคี่) เทอมไซน์ (โคไซน์) จะไม่ปรากฏ ซึ่งคงเหลือไว้แต่ การแปลงโคไซน์ และ การแปลงไซน์ ตามลำดับ อีกกรณีหนึ่งคือ เมื่อ f(t) เป็นฟังก์ชันค่าจริง จะทำให้

$$F(-\omega) = F^*(\omega) \qquad (2.4)$$

การแปลงฟูริเยร์ต่อเนื่องนั้นเป็นภาคขยาย ของแนวความคิดที่เกิดก่อนหน้านั้น คือ อนุกรมฟูริเยร์ ซึ่งเป็นการเขียนแทน ฟังก์ชันคาบ (หรือฟังก์ชัน ในโดเมนจำกัด) f(x) (มีคาบ 2π) ด้วย อนุกรม ของฟังก์ชันรูปคลื่น:

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f(x) = \sum_{n=-\infty}^{\infty} F_n e^{inx} \qquad (2.5)$$

ซึ่ง Fn เป็น ค่าจำนวนเชิงซ้อนของขนาดหรือค่าจริงของขนาดเมื่อฟังก์ชันเป็นฟังก์ชันค่าจริงอนุกรมฟูริเยร์ยังอาจเขียนในรูป:

$$f(x) = \frac{1}{2} a_0 + \sum_{n=1}^{\infty} [a_n \cos(nx) + b_n \sin(nx)] \qquad (2.6)$$

โดย a_n และ b_n เป็นค่าจำนวนจริงของขนาดของอนุกรมฟูริเยร์

2.4.2 การแปลงฟูริเยร์ไม่ต่อเนื่อง

สำหรับการคำนวณด้วยเครื่องคอมพิวเตอร์ ค่าสัญญาณในทั้งสองโดเมนจำเป็นต้องมีค่าเป็นดิจิตอล ซึ่งคือฟังก์ชันค่าไม่ต่อเนื่อง x[n] บนโดเมนไม่ต่อเนื่อง แทนที่จะเป็นโดเมนต่อเนื่อง ในช่วงจำกัดหรือ เป็นคาบ ในกรณีนี้เราจะใช้ การแปลงฟูริเยร์ไม่ต่อเนื่อง (discrete Fourier transform-DFT) ซึ่งเขียนแทน x[n] ด้วยผลบวกของฟังก์ชันคาบ

$$x[n] = \frac{1}{N} \sum_{k=0}^{N-1} X[k] e^{\frac{2\pi i n k}{N}} \qquad n = 0, \ldots, N-1 \qquad (2.7)$$

2.4.2.1 การแปลงฟูริเยร์เต็มหน่วย (DFT)

ผลการแปลงฟูริเยร์เต็มหน่วยของสัญญาณ x(n) พิจารณาได้จากอนุกรมฟูริเยร์เต็มหน่วย (discrete Fourier series หรือ DFS) ของสัญญาณเป็นคาบ $\tilde{X}(n)$ ที่มีคาบเท่ากับ N แสดงได้ดังสมการ (2.8)

$$\tilde{x}(n) = \frac{1}{N} \sum_{k=0}^{N-1} \tilde{X}(k) e^{j\left(\frac{2\pi}{N}\right)kn} \qquad (2.8)$$

โดยที่ $\tilde{X}(k)$ คือค่าสัมประสิทธ์ของอนุกรมฟูริเยร์ ซึ่งคำนวณได้จาก $\tilde{x}(n)$ ตามความสัมพันธ์ดังสมการ(2.9)

$$\tilde{X}(k) = \sum_{n=0}^{N-1} \tilde{x}(n) e^{-j\left(\frac{2\pi}{N}\right)kn} \qquad (2.9)$$

ค่าสัมประสิทธิ์ฟูริเยร์ของ x (n) จึงมีค่าเท่ากับหนึ่งคาบของ $\tilde{X}(k)$ แสดงดังสมการ (2.10) ซึ่งเรียกว่า ผลการแปลงฟูริเยร์เต็มหน่วย หรือ DFT

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{-j\left(\frac{2\pi}{N}\right)kn} \quad , \quad 0 \le k \le N-1 \qquad (2.10)$$

สเปกตรัมขนาดของ X(k) จะแสดงองค์ประกอบทางความถี่ของสัญญาณ x(n) ที่ให้พลังงานสูงสุด หรือเรียกว่า ฟอร์แมนท์ (formant) ในกรณีสัญญาณเสียงดนตรี นำอัลกอริทึมการแปลงฟูริเยร์อย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รวดเร็ว (fast Fourier transform หรือ FFT) มาใช้ในการคำนวณ DFT โดยกำหนดให้ N เป็นค่ากำลังของสองและ $W_N = e^{-j(2\pi/N)}$ จะได้ X(k) มีค่าตามสมการ (2.11)

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{kn} \quad , \quad 0 \le k \le N-1 \tag{2.11}$$

อัลกอริทึม FFT จะทำการแบ่ง x(n) ออกเป็นสองลำดับเท่าๆกัน คือลำดับของเลขคู่ (แทน n = 2r) และลำดับของเลขคี่ (แทน n = 2r + 1) โดยที่ $0 \le r \le \left(\frac{N}{2}\right) - 1$ ดังสมการ (2.12)

$$X(k) = \sum_{r=0}^{\left(\frac{N}{2}\right)-1} x(2r) W_N^{2rk} + \sum_{r=0}^{\left(\frac{N}{2}\right)-1} x(2r+1) W_N^{(2r+1)k} \tag{2.12}$$

ให้ $W_N^2 = W_{N/2}$ จะได้ DFT จำนวน N จุด เป็นผลรวมของ DFT จำนวน N / 2 จุด สองลำดับ แสดงดังสมการ (2.13)

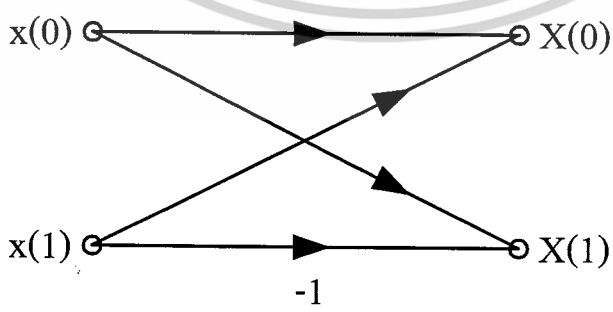
$$X(k) = \sum_{r=0}^{\left(\frac{N}{2}\right)-1} x(2r) W_{N/2}^{2rk} + W_N^k \sum_{r=0}^{\left(\frac{N}{2}\right)-1} x(2r+1) W_N^{2rk} \tag{2.13}$$

ซึ่งแต่ละลำดับสามารถแยกออกเป็นผลรวมของ DFT จำนวน N / 4 จุด สองลำดับ จนกระทั่งแยกได้เป็น DFT จำนวน 2 จุด N / 2 ลำดับ กระบวนการจึงจะสิ้นสุด การคำนวณ DFT จำนวน 2 จุด แสดงได้ดังสมการ (2.14) และเนื่องจาก $W_1^{0k} = 1$ และ $W_2^k = (-1)^k$ จะได้ค่าของ X(k) แสดงดังสมการ (2.15) และ (2.16) แทนด้วยกราฟที่เรียกว่า บัตเตอร์ฟลาย (butterfly) ได้ดังรูปที่ 2.5 และการคำนวณ DFT จำนวน 4 จุด แสดงดังรูปที่ 2.6

$$X(k) = x(0) W_k^{0k} + W_2^k \left[x(1) W_k^{0k} \right], K = 0,1 \tag{2.14}$$

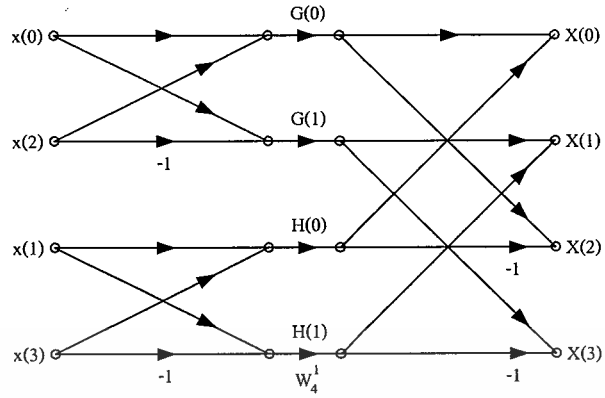
$$X(0) = x(0) + x(1) \tag{2.15}$$

$$X(1) = x(0) - x(1) \tag{2.16}$$



รูปที่ 2.5 กราฟของการคำนวณ DFT จำนวน 2 จุด (บัตเตอร์ฟลาย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 กราฟของการคำนวณ DFT จำนวน 4 จุด

สำหรับการวิเคราะห์สัญญาณด้วย DFT การเพิ่มความถูกต้องของตำแหน่งเส้นสเปกตรัม ทำได้โดยเพิ่มขนาดของการคำนวณ DFT ให้เป็น R จุด ซึ่งจำนวนจุดที่เพิ่มขึ้นจะเป็นค่าศูนย์ ตัวอย่างต่อไปนี้แสดงการคำนวณ DFT ของสัญญาณไซนูซอยด์ y(n) มีค่าตามสมการ (10) โดยกำหนดให้ N = 16, f1 = 0.22 Hz, f2 = 0.34 Hz และ R มีค่าเปลี่ยนแปลงจาก 16 จุด ถึง 128 จุด

$$y(n) = (½)\sin(2\pi f1\, n) + \sin(2\pi f2\, n)\ ,\ 0 \le n \le N-1 \qquad (2.17)$$

2.5 ทฤษฎีทวินาม (Binomial Theorem) และสามเหลี่ยมปาสคาล (Pascal's Triangle)

ในนี้จะทำการอธิบายถึงทฤษฎีบททวินามและความสัมพันธ์ของทฤษฎีดังกล่าวกับสามเหลี่ยมปาสคาลว่ามีความสัมพันธ์กับทฤษฎีบททวินามอย่างไร ยกตัวอย่างการอธิบายทฤษฎีบททวินาม เช่น ถ้าต้องการหาค่าหรือกระจายเทอม $(x+y)^2$ สามารถทำการกระจายได้ดังสมการ

$$(x+y)^2 = x^2 + 2xy + y^2 \qquad (2.18)$$

ถ้าเราต้องการกระจายเทอม $(x+y)^n$ ใด ๆ จะหาได้โดยทฤษฎีบททวินาม ดังสมการ

$$(x+y)^n = \sum_{k=0}^{n} \binom{n}{k} x^{n-k} y^k \qquad (2.19)$$

$$= x^n + \binom{n}{1} x^{n-1} y + \binom{n}{2} x^{n-2} y^2 + \mathrm{K} \ + y^n \qquad (2.20)$$

$$= a_0 x^n + a_1 x^{n-1} y + a_2 x^{n-2} y^2 + \ldots + a_{n-1} x y^{n-1} + a_n y^n \qquad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งการกระจายเทอมในสมการ (2.19) - (2.21) บางครั้งเรียกได้ว่าเป็นการกระจายเทอมไบโนเมียล (Binomial Expansion) โดย a_k เรียกว่าสัมประสิทธิ์ไบโนเมียล (Binomial coefficient) ซึ่งจะมีค่าดังสมการ

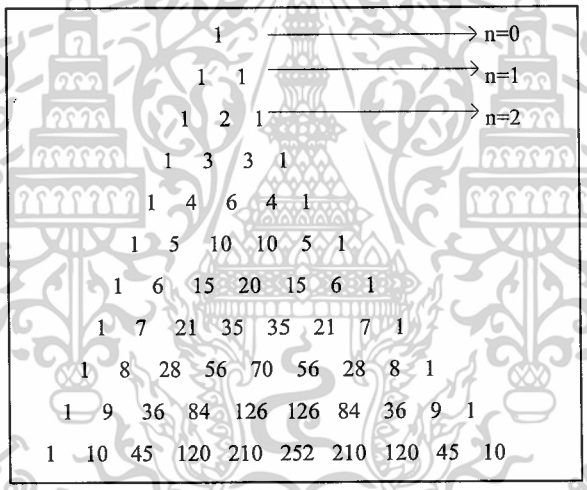
$$a_k = \binom{n}{k} \tag{2.22}$$

โดยความหมายของสัมประสิทธิ์ไบโนเมียลหรืออาจเรียกได้ว่าเป็นคอมไบเนทอเรียลนัมเบอร์ (Combinatorial number) คือ จำนวนวิธีการของการหยิบของ k สิ่งออกจากผลทั้งหมดที่เป็นไปได้ n สิ่ง หรือที่รู้จักกันว่า การจัดหมู่ (Combination number) ดังที่ได้พบเห็นในวิชาความน่าจะเป็นและสถิติ โดย

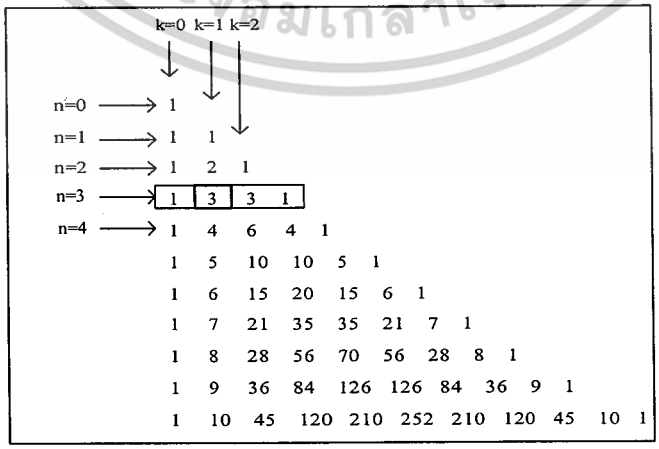
$$C_k^n = \binom{n}{k} = \frac{n!}{k!(n-k)!} = a_k \tag{2.23}$$

โดยที่ n, k เป็นจำนวนเต็มที่มีค่าเป็นบวก และ $n \geq k$ โดยที่ $\binom{n}{0} = \binom{n}{n} = 1$

สำหรับค่าของสัมประสิทธิ์ไบโนเมียลนั้นสามารถนำมาจัดเรียงเป็นรูปฟอร์มที่เป็นสามเหลี่ยมที่รู้จักกันในชื่อว่า สามเหลี่ยมปาสคาล ได้ดังนี้



(ก) สามเหลี่ยมปาสคาล



(ข) สามเหลี่ยมปาสคาลที่จัดรูปเป็นสามเหลี่ยมมุมฉาก

รูปที่ 2.7 แสดงสามเหลี่ยมปาสคาลและสามเหลี่ยมปาสคาลที่จัดรูปเป็นสามเหลี่ยมมุมฉาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ละแถว (n) ของสามเหลี่ยมปาสคาลสามารถสร้างได้ด้วยวิธีอื่นที่ไม่ใช่จากสมการที่ (2.21) โดย การบวกของ 2 องค์ประกอบที่อยู่ในแบบทแยงขึ้นไปในแถวข้างบน เช่น ในแถวที่ 4 (n=3) องค์ประกอบตัวที่ 3 (ที่ n=3, k=1) มาจาก 1+2 ในแถวบน (n=2) และ 3 ตัวถัดไป (ที่ n=3, k=2) มาจาก 2+1 เป็นต้น ซึ่งสามารถพิสูจน์คุณสมบัติ ดังกล่าว (การบวกเพื่อสร้างองค์ประกอบในแถวต่อไป) ได้ดังนี้

$$\binom{n}{k} = \frac{n!}{k!(n-k)!} = \frac{n(n-1)!}{k!(n-k)!} \tag{2.24}$$

$$= \frac{(n-k)(n-1)!}{k!(n-k)!} + \frac{k(n-1)!}{k!(n-k)!} \tag{2.25}$$

$$= \frac{(n-1)!}{k!(n-k-1)!} + \frac{(n-1)!}{(k-1)!(n-k)!} \tag{2.26}$$

$$= \binom{n-1}{k} + \binom{n-1}{k-1} \tag{2.27}$$

โดยสมาชิกในสามเหลี่ยมปาสคาลในแถวที่ n ใด ๆ สามารถคำนวณได้ด้วยการหาสัมประสิทธิ์ไบโนเมียล ดังในสมการที่ (2.24) ถึง (2.27) สำหรับ k=1, 2, 3, …, n ได้

ดังนั้นเมื่อเราจะทำการกระจายเทอมของ $(x+y)^n$ ใด ๆ เราจะสามารถหาค่าของสัมประสิทธิ์ไบโนเมียลจากสมการที่ (2.21) ได้โดยง่ายจากสามเหลี่ยมปาสคาลนั่นเอง เช่น $(x+y)^4$

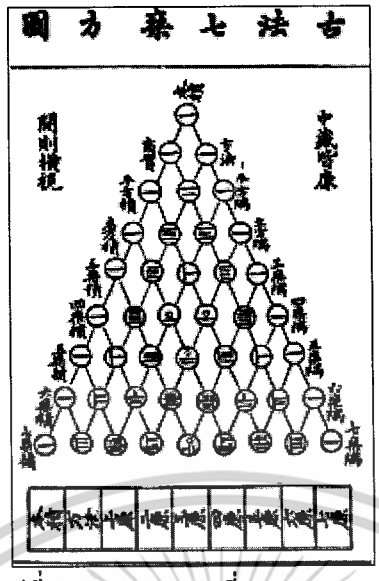
$$(x+y)^4 = 1x^4 + 4x^3y + 6x^2y^2 + 4xy^3 + 1y^4 \tag{2.28}$$

โดยสัมประสิทธิ์ในที่นี่มาจากสามเหลี่ยมปาสคาลในรูปที่ 2.7 ในแถวที่ 5 (n=4)

2.5.1 ที่มาของชื่อสามเหลี่ยมปาสคาล

ชื่อของสามเหลี่ยมปาสคาลนั้นมาจากชื่อของนักคณิตศาสตร์ชาวฝรั่งเศสชื่อ เบลส ปาสคาล (Blaise Pascal) แต่ถึงอย่างไรก็ตามรูปแบบของสามเหลี่ยมดังกล่าวเป็นที่รู้จักกันมาตั้งแต่ก่อนปี ค.ศ. 1100 ในประเทศจีนโดยนักคณิตศาสตร์ชาวจีนชื่อ ยาง ฮุย (Yang-Hui) ห้าร้อยปีก่อนปาสคาล แต่ที่เป็นผู้รู้จักกันอย่างแพร่หลายและนำมาใช้ ในการกระจายของทวินาม (expansion of the binomial) ซึ่งเรียกว่าเป็นทฤษฎีบททวินามนั้นถูกค้นพบและนำเสนอโดย ไอแซก นิวตัน (Isaac Newton) ในปี 1665

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดงสามเหลี่ยมของ ยาง ฮุย

2.5.2 การแปลงปาสคาล

จะทำการแปลงสัญญาณที่ไม่ต่อเนื่องทางเวลาที่ x[n] ($0 \leq n \leq N$) ไปที่สัญญาณที่ไม่ต่อเนื่องทางเวลาอื่น X[k] ($0 \leq k \leq N$) ตามที่สมาการด้านล่าง

$$X[k] = \sum_{j=0}^{k} (-1)^j \binom{k}{j} x[j] \tag{2.29}$$

ฟังก์ชันมาตรฐานของการแปลงปาสคาล คือ พหุนาม $P_K(x)$ ซึ่งคำนวณได้จาก

$$p_k = \frac{(-1)^k}{k!} x(x-1)(x-2)...(x-n+1) \tag{2.30}$$

ดังเช่น

$$x[n] = \sum_{k=0}^{N} X[k] P_k(n) \tag{2.31}$$

โดยที่ p_k เป็นฟังก์ชันต่อเนื่องแม้ว่าฟังก์ชันมาตรฐานของการแปลงปาสคาล $P_K(x)$ เป็นแบบไม่ต่อเนื่อง

2.5.3 การแปลงปาสคาลในหนึ่งมิติ (1-D Fast Pascal Transform)

การแปลงดีสครีตปาสคาลทรานสฟอร์ม (DPT: discrete Pascal Transform) ถูกนำเสนอแรก ๆ โดย โธมัส เจ กู๊ดแมน (Thomas J. Goodman) ซึ่งมีรูปแบบสมการการแปลงดังนี้

$$X = P\,x \tag{2.32}$$

โดย X = เมตริกซ์ผลลัพธ์จากการแปลง

x = เมตริกซ์ของข้อมูลอินพุท

P = เมตริกซ์ของการแปลงปาสคาล (Pascal Transform Matrix)

โดยการสร้างเมตริกซ์ของการแปลงปาสคาลนั้นสามารถสร้างได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\mathrm{P} = \left[P_{ij}\right] = (-1)^j \binom{i}{j} = \frac{(-1)^j}{j!}\, i^{\underline{j}} \; ; i,j = 0, 1, 2.....N\text{-}1 \tag{2.33}$$

โดย N คือ ขนาดของเมตริกซ์ของการแปลงปาสคาลซึ่งจะเป็นเมตริกซ์จัตุรัส
ส่วนฟังก์ชัน $i^{\underline{j}}$ จะเรียกว่าเป็นฟอลลิงแฟคทอเรียลพาวเวอร์ (falling factorial powers) ซึ่งมีความหมายคือ

$$i^{\underline{j}} = i(i-1)(i-2)\mathrm{K}\ \ (i-j+1) \quad ; j \geq 1 \text{ and } i^{\underline{0}} = 1 \tag{2.34}$$

และสมการที่ (2.33) นี้เองถือว่าเป็นฟังก์ชันพื้นฐาน (Basis function) ของการแปลงดีสครีตปาสคาลทรานสฟอร์มนี้ ซึ่งผลที่ได้จากการสร้างเมตริกซ์ของการแปลงปาสคาล ดังในสมการที่ (2.33) ซึ่งจะเหมือนกับการนำสมาชิกในสามเหลี่ยมปาสคาล ในรูปที่ 2.7 (ข) มาจัดวางเป็นเมตริกซ์และทำการสลับเครื่องหมายในแต่ละหลักจากบวกไปเป็นลบสลับกันไปตามลำดับ

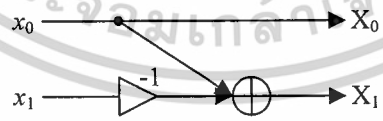
2.5.4 การสร้างเมตริกซ์การแปลงปาสคาลขนาดต่าง ๆ

เมื่อ $N = 2$ จะได้

$$\mathbf{P} = \begin{bmatrix} 1 & 0 \\ 1 & -1 \end{bmatrix}$$

ดังนั้น, $\begin{bmatrix} X_0 \\ X_1 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 1 & -1 \end{bmatrix} \begin{bmatrix} x_0 \\ x_1 \end{bmatrix}$ => $\begin{aligned} X_0 &= x_0 \\ X_1 &= x_0 - x_1 \end{aligned}$

สามารถสร้างบัตเตอร์ฟลายยูนิต (butterfly unit) อย่างง่ายได้ดังนี้



รูปที่ 2.9 แสดงการสร้างบัตเตอร์ฟลายยูนิตเมื่อ $N = 2$

เมื่อ $N = 3$ จะได้

$$\mathbf{P} = \begin{bmatrix} 1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & -2 & 1 \end{bmatrix}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น $$\begin{bmatrix} X_0 \\ X_1 \\ X_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & -2 & 1 \end{bmatrix} \begin{bmatrix} x_0 \\ x_1 \\ x_2 \end{bmatrix} \Rightarrow \boxed{\begin{aligned} X_0 &= x_0 \\ X_1 &= x_0 - x_1 \end{aligned}} \quad X_2 = x_0 - 2x_1 + x_2$$

ในการสร้างบัตเตอร์ฟลายยูนิตสำหรับ $N = 3$ นี้ แน่นอนว่าต้องมีส่วนประกอบของบัตเตอร์ฟลายยูนิต ดังในกรณีที่ $N = 2$ แต่ในทางปฏิบัติแล้ว เราใช้เมตริกซ์ที่มีองค์ประกอบในลักษณะเป็นไบนารีเมตริกซ์ (1,0,-1) ดังที่เห็นในกรณี $N = 2$ ซึ่งเมตริกซ์ P คือ เมตริกซ์ไบนารี (1,0,-1) เราจะสามารถสร้างบัตเตอร์ฟลายยูนิตจากไบนารีเมตริกซ์ได้โดยง่าย ทั้งนี้เราสามารถจัดปาสคาลเมตริกซ์ต่าง ๆ ให้อยู่ในรูปไบนารีเมตริกซ์ (1,0,-1) ได้โดยใช้ผลคูณของไบนารีเมตริกซ์ ดังสมการต่อไปนี้

$$\mathbf{P} = \prod \left[q_{ij} \right]_k \qquad ; i, j = 0, 1, 2, \ldots, N\text{-}1 \tag{2.35}$$

2.5.5 การแปลงปาสคาลเต็มหน่วยในสองมิติ (2-D Fast Pascal Transform)

สำหรับการแปลงปาสคาลเต็มหน่วยแบบ 2 มิติ (2-D DPT) สามารถทำการแปลงได้ดังนี้

$$X = PxP^T \tag{2.36}$$

เมื่อ X = เมตริกซ์ผลลัพธ์จากการแปลง

x = เมตริกซ์ของข้อมูลอินพุต

P = เมตริกซ์ของการแปลงปาสคาล

และกรณีแปลงกลับ (Inverse Transforms) สามารถแสดงได้ดังสมการที่ (2.23)

$$x = PXP^T \tag{2.23}$$

เพื่อความง่ายและสะดวกในการอธิบายหลักการแปลงดีสครีตปาสคาลทรานสฟอร์มในสองมิติ ให้พิจารณาตัวอย่างเมื่อ : $N = 3$

$$X = PxP^T = \begin{bmatrix} 1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & -2 & 1 \end{bmatrix} \begin{bmatrix} x_{0,0} & x_{0,1} & x_{0,2} \\ x_{1,0} & x_{1,1} & x_{1,2} \\ x_{2,0} & x_{2,1} & x_{2,2} \end{bmatrix} \begin{bmatrix} 1 & 1 & 1 \\ 0 & -1 & -2 \\ 0 & 0 & 1 \end{bmatrix}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore \begin{bmatrix} X_{0,0} & X_{0,1} & X_{0,2} \\ X_{1,0} & X_{1,1} & X_{1,2} \\ X_{2,0} & X_{2,1} & X_{2,2} \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & -2 & 1 \end{bmatrix} \begin{bmatrix} x_{0,0} & x_{0,1} & x_{0,2} \\ x_{1,0} & x_{1,1} & x_{1,2} \\ x_{2,0} & x_{2,1} & x_{2,2} \end{bmatrix} \begin{bmatrix} 1 & 1 & 1 \\ 0 & -1 & -2 \\ 0 & 0 & 1 \end{bmatrix}$$

$$\begin{bmatrix} X_{0,0} & X_{0,1} & X_{0,2} \\ X_{1,0} & X_{1,1} & X_{1,2} \\ X_{2,0} & X_{2,1} & X_{2,2} \end{bmatrix} = \begin{bmatrix} x_{0,0} & x_{0,1} & x_{0,2} \\ x_{0,0} - x_{1,0} & x_{0,1} - x_{1,1} & x_{0,2} - x_{1,2} \\ x_{0,0} - 2x_{1,0} + x_{2,0} & x_{0,1} - 2x_{1,1} + x_{2,1} & x_{0,2} - 2x_{1,2} + x_{2,2} \end{bmatrix} \begin{bmatrix} 1 & 1 & 1 \\ 0 & -1 & -2 \\ 0 & 0 & 1 \end{bmatrix}$$

สมมติให้เมตริกซ์นี้ซึ่งผ่านการแปลงดีสครีตปาสคาลทรานสฟอร์มในหนึ่งมิติ ในแนวหลัก (column operation) มาเป็น $\begin{bmatrix} y_{a,b} \end{bmatrix}$ ดังนั้นจะได้ว่า

$$\therefore \begin{bmatrix} X_{0,0} & X_{0,1} & X_{0,2} \\ X_{1,0} & X_{1,1} & X_{1,2} \\ X_{2,0} & X_{2,1} & X_{2,2} \end{bmatrix} = \begin{bmatrix} y_{0,0} & y_{0,1} & y_{0,2} \\ y_{1,0} & y_{1,1} & y_{1,2} \\ y_{2,0} & y_{2,1} & y_{2,2} \end{bmatrix} \begin{bmatrix} 1 & 1 & 1 \\ 0 & -1 & -2 \\ 0 & 0 & 1 \end{bmatrix}$$

$$= \begin{bmatrix} y_{0,0} & y_{0,0} - y_{0,1} & y_{0,0} - 2y_{0,1} + y_{0,2} \\ y_{1,0} & y_{1,0} - y_{1,1} & y_{1,0} - 2y_{1,1} + y_{1,2} \\ y_{2,0} & y_{2,0} - y_{2,1} & y_{2,0} - 2y_{2,1} + y_{2,2} \end{bmatrix}$$

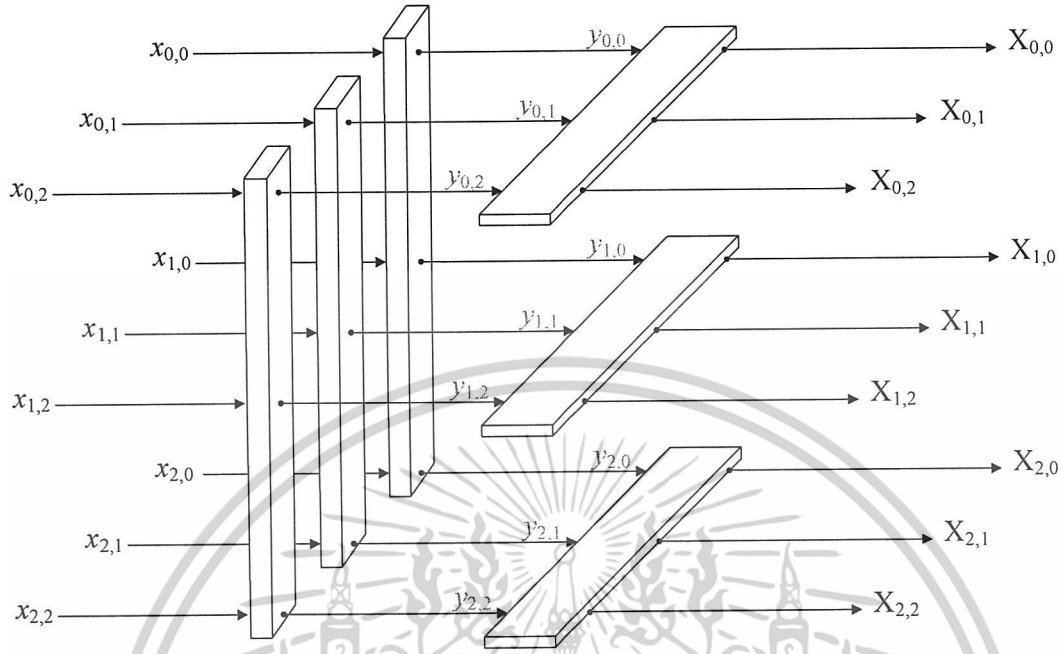
เมตริกซ์นี้คือการดำเนินการในส่วนของแถว (row operation) สำหรับอินพุตที่ผ่านการดำเนินการในส่วนของคอลัมน์มาแล้ว ผลลัพธ์ทั้งหมดคือ การดำเนินการแปลงดีสครีตปาสคาลทรานสฟอร์มในสองมิติ ในที่สุดจะได้ว่า

$$\begin{bmatrix} X_{0,0} & X_{0,1} & X_{0,2} \\ X_{1,0} & X_{1,1} & X_{1,2} \\ X_{2,0} & X_{2,1} & X_{2,2} \end{bmatrix} = \begin{bmatrix} x_{0,0} & x_{0,0} - x_{0,1} & x_{0,0} - 2x_{0,1} + x_{0,2} \\ [x_{0,0} - x_{1,0}] & [x_{0,0} - x_{1,0}] - [x_{0,1} - x_{1,1}] & [x_{0,0} - x_{1,0}] - 2[x_{0,1} - x_{1,1}] + [x_{0,2} - x_{1,2}] \\ [x_{0,0} - 2x_{1,0} + x_{2,0}] & [x_{0,0} - 2x_{1,0} + x_{2,0}] - [x_{0,1} - 2x_{1,1} + x_{2,1}] & [x_{0,0} - 2x_{1,0} + x_{2,0}] - 2[x_{0,1} - 2x_{1,1} + x_{2,1}] + [x_{0,2} - 2x_{1,2} + x_{2,2}] \end{bmatrix}$$

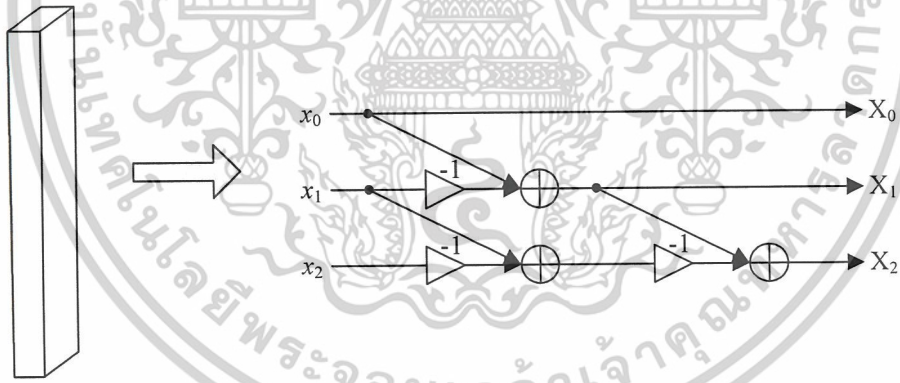
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เราสามารถสรุปเป็นไดอะแกรม ได้ดังนี้



รูปที่ 2.10 ไดอะแกรม เมื่อ N=3



รูปที่ 2.11 แสดงบัตเตอร์ฟลายยูนิตในไดอะแกรม เมื่อ N=3

ในอดีตจอภาพมีหลายแบบตั้งแต่ชนิดโมโนโครม (Monochrome) ซึ่งเป็นจอเขียวหรือจอขาวดำ, ซีจีเอ (CGA : Color Graphics Adapter) 4 สี, อีจีเอ (EGA : Enhanced Graphics Adapter) 16 สี และ วีจีเอ 256สี ในปัจจุบันเราใช้จอภาพแสดงผลแบบซุปเปอร์วีจีเอ (SVGA) เป็นมาตรฐานหลักในการแสดงผลบนเครื่องพีซี

การทำงานของจอภาพนั้นบนหน้าจอจะประกอบไปด้วยพิกเซล (Pixel) หรือจุดขนาดเล็กในการแสดงผล โดยจุดเหล่านี้มีขนาดเล็กมากและจะกระพริบอยู่ตลอดเวลา ในความถี่ต่าง ๆ เมื่อมีการแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
103051

จุดหลอดภาพเล็ก ๆ เหล่านี้ที่อยู่กันเป็นกลุ่มจะเปิด ปิด เพื่อให้เกิดความแตกต่างกันจนออกมาเป็นตัวอักษรหรือรูปภาพที่ต้องการ

จอภาพที่ดีจะต้องมีขนาดของความละเอียด (Resolution) ที่สูงจะได้ความคมชัดมากขึ้น นอกจากนี้อัตราการแสดงภาพใหม่ (Refresh rate) ของจอภาพก็เป็นเรื่องสำคัญที่ควรจะต้องพิจารณาเพราะหากความละเอียดสูงภาพจะคมชัดขึ้นหรือสามารถมีรายละเอียดมากขึ้นเป็นต้น ส่วนอัตราการแสดงภาพใหม่ จะเป็นอัตราที่บอกความถี่ในการแสดงผลและการสแกนภาพ เพื่อให้เกิดความคมชัดและไม่เป็นอันตรายต่อสายตาโดยทั่วไปนิยมตั้งไว้ที่ 50−60 *Hz* และนอกจากนั้นปริมาณสีที่สามารถแสดงผลได้เป็นเรื่องที่จำเป็นอีกประการหนึ่ง

จอภาพคอมพิวเตอร์ (Monitor) ที่ใช้กับระบบคอมพิวเตอร์ในปัจจุบันจะเป็นจอภาพแบบวีจีเอหรือซุปเปอร์วีจีเอทั้งสิ้น โดยมีขนาดที่นิยมใช้กันตั้งแต่ขนาด 14 นิ้ว 15 นิ้ว 17 นิ้ว 20 นิ้ว และ 21 นิ้ว โดยที่ขนาดของหน้าจอที่ต้องการจะขึ้นอยู่กับลักษณะของงานที่ใช้ ถ้าต้องการงานที่มีรายละเอียดสูงจะต้องใช้จอที่มีขนาดใหญ่ แต่จอที่มีขนาดใหญ่ก็มีราคาแพงและอาจไม่คุ้มค่าในการลงทุน

ปัจจุบันจอภาพยังมีหลายรูปแบบเช่น จอแบบแบน (Flat LCD Screen) เป็นจอภาพที่ใช้กับเครื่องคอมพิวเตอร์แบบพกพาได้ (Portable) เช่น โน๊ตบุ๊ค (Laptop) เป็นหลัก จอภาพแบบนี้จะประหยัดไฟฟ้าและยังมีรังสีแผ่กระจายน้อยมากอีกด้วย แต่ปัจจุบันยังมีราคาแพงอยู่จึงเป็นปัญหาของการใช้งานในองค์กร ขนาดของจอภาพแบบนี้โดยทั่วไปจะมีขนาด 14-15 นิ้ว เป็นหลัก หรือจอภาพแบบหลอดรังสีแคโทด (CRT : Cathode-Ray Tube) ที่เป็นจอภาพสำหรับคอมพิวเตอร์แบบตั้งโต๊ะ

จอภาพที่ใช้แสดงผลของคอมพิวเตอร์มักถูกเรียกว่ามอนิเตอร์ ซึ่งในการแสดงผลนั้นมักจะประกอบด้วยข้อมูลทั้งที่เป็นตัวหนังสือและภาพกราฟิก สำหรับเครื่องคอมพิวเตอร์แบบตั้งโต๊ะโดยทั่ว ๆ ไปจะใช้เทคโนโลยีจอภาพแบบหลอดรังสีแคโทด ในขณะที่คอมพิวเตอร์แบบพกพา เช่น โน๊ตบุ๊ค จะใช้เทคโนโลยีแบบลิควิดคริสตัลดิสเพลย์ และไลท์อิมิททิงไดโอด (LCD : Liquid Crystal Display, LED : Light-Emitting Diode) หรือแก๊สพลาสมา(GasPlasma)

จอภาพแบ่งออกได้ 2 ประเภทคือ

- จอภาพสีเดียวหรือโมโนโครม เป็นจอภาพที่ใช้กันทั่วไปในสมัยก่อน แต่ปัจจุบันใช้เฉพาะในบางที่ เช่น เครื่องคิดเงินในร้านค้า หรือตู้เอทีเอ็มของบางธนาคาร เป็นต้น มีลักษณะการแสดงผลเป็นสีเดียว เช่น สีขาว สีเขียว หรือสีส้มและแสดงได้เฉพาะตัวอักษรเท่านั้น

- จอภาพโมโนโครมแบบไดเรกไดร์ฟ (Direct-drive) ใช้ได้กับทั้งหน้าจอโมโนโครม และหน้าจออีจีเอ

- จอภาพโมโนโครมแบบคอมโพสิท (Composite) จอภาพชนิดนี้จะใช้ได้กับเฉพาะซีจีเอเท่านั้น โดยเสียบสายสัญญาณผ่านทางคอมโพสิทวีดีโอเอาท์พุต (Composite video output) คือสัญญาณภาพรวม (Composite Video signal) โดยสัญญาณทั้งหมดจะส่งมาในสัญญาณนี้เพียงสัญญาณเดียว

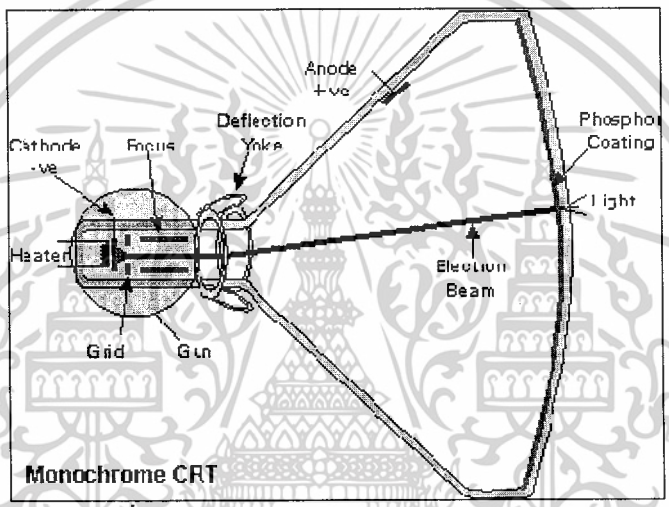
- จอภาพสีเป็นจอภาพที่ใช้กันทั่วไปในปัจจุบัน ซึ่งมีลักษณะการแสดงผลอาศัยสัญญาณดิจิตอลแต่จะแยกออกเป็น 3 สัญญาณตามแม่สีของแสงคือ แดง เขียว และน้ำเงิน หรือ อาร์จีบี (RGB: Red Green Blue) ที่จะทำให้เกิดสีต่าง ๆ มากมายตามหลักการผสมของแม่สีนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จอภาพสีแบบคอมโพสิทจอภาพสีแบบนี้สามารถแสดงสีและกราฟิกได้ แต่คุณภาพความละเอียดของภาพกราฟิกจะต่ำ

- จอภาพสีแบบอาร์จีบี จอภาพสีแบบนี้คุณภาพดีในการแสดงข้อความและมีความละเอียดสูงในงานกราฟิกแบบที่ต้องการความละเอียดสูง

- จอภาพแบบหลายความถี่ (Variable Frequency Monitors) จอภาพสีแบบนี้จะมีพื้นฐานคล้ายคลึงกับจอภาพแบบอาร์จีบีแต่มีหลายความถี่จึงเป็นจอที่มีความสามารถสูงใช้งานได้กับหลากหลายระบบ เพราะเป็นจอที่สามารถเข้ารหัสสัญญาณสีได้มากกว่าหนึ่งแบบทั้งแบบดิจิตอลหรืออนาล็อกและใช้กับช่วงสัญญาณความถี่ที่กว้างขึ้น



รูปที่ 2.12 ส่วนประกอบของจอภาพโมโนโครม

2.6 การกำเนิดการแสดงผลภาพให้กับจอภาพวีจีเอ

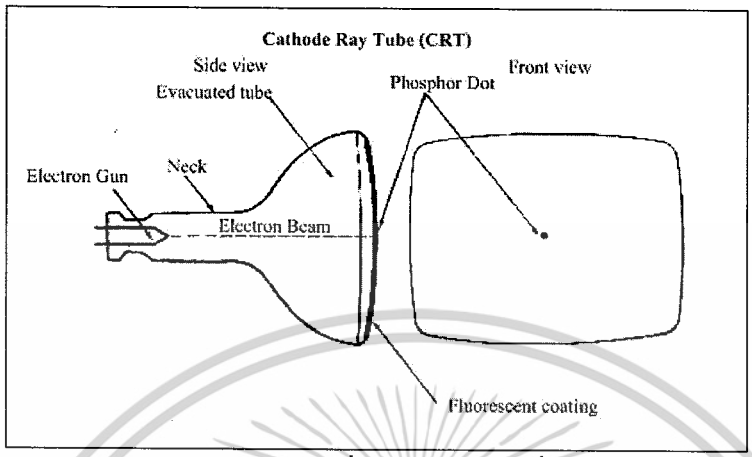
สัญญาณที่ใช้ในระบบภาพวีจีเอ ประกอบด้วย 5 สัญญาณด้วยกัน โดยมี 2 สัญญาณที่เกี่ยวข้องกับระดับสัญญาณลอจิก (TTL) นั่นคือ สัญญาณควบคุมการสแกนหน้าจอทางแนวนอน (Horizontal Sync) และสัญญาณควบคุมการสแกนหน้าจอทางแนวตั้ง (Vertical Sync) ซึ่งใช้สำหรับสังเคราะห์สัญญาณภาพ ส่วนอีก 3 สัญญาณนั้นจะเกี่ยวข้องสัญญาณอนาล็อก โดยมีค่า 0.7 - 1.0 V_{p-p} จะใช้ในควบคุมสัญญาณสี ซึ่งสัญญาณสีประกอบด้วยสีแดง สีเขียว และสีน้ำเงิน สัญญาณสีเหล่านี้เรียกรวมว่า สัญญาณอาร์จีบี

2.7 เทคโนโลยีการแสดงผลจอภาพ (Video Display Technology)

เทคโนโลยีที่ใช้โดยส่งการแสดงผลเป็นสัญญาณภาพนิ่งที่เหมือนธรรมชาติในรูปแบบของสัญญาณภาพจะใช้หลอดภาพรังสีแคโทดซึ่งเกิดขึ้นครั้งแรกเมื่อปี ค.ศ. 1897 โดยนักวิทยาศาสตร์ชาวเยอรมันชื่อ คาร์ล เฟอร์ดินาน บัวร์น (Karl Ferdinand Braun) โดยพัฒนาเป็นเครื่องมือที่เรียกว่าออสซิลโลสโคป (Oscilloscope) ที่ใช้เป็นเครื่องวัดค่าสัญญาณทางไฟฟ้า และเริ่มผลิตออกมาในเชิงพาณิชย์ครั้งแรกในปี ค.ศ. 1922 ในรูปแบบของจอโทรทัศน์จนถึงทุกวันนี้ หลอดภาพรังสีแคโทดเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ที่ใช้กันแพร่หลายทั่วไปส่วนมากจะมีใช้ในรูปแบบชุดโทรทัศน์บ้างหรือใช้เป็นตัวเชื่อมต่อในการแสดงผลของระบบคอมพิวเตอร์ก็ดี



รูปที่ 2.13 แสดงถึงอุปกรณ์หลอดรังสีแคโทดซึ่งก็คือหลอดแก้วที่ยิงอิเล็กตรอนไปยังฉากด้านหน้า

ที่ฉากของจอภาพพื้นผิวด้านในจะเคลือบสารฟลูออเรสเซนต์ (Fluorescent) อยู่ และที่ตรงส่วนท้ายของหลอดภาพ จะมีปืนยิงลำอิเล็กตรอน เมื่อปืนนี้ยิงไปกระตุ้นที่ฉากก็จะทำให้เกิดจุดสว่างขึ้น

ซึ่งหลอดอิเล็กตรอนนี้จะยิงลำอิเล็กตรอน (Electron beam) กวาดสแกนบนฉากตามแนวนอนที่ต่อเนื่องกัน และเพื่อที่จะกำเนิดมาเป็นภาพ จะมีแกนเหล็กสำหรับเบี่ยงเบนลำอิเล็กตรอน(Deflection yoke) ขดลวดเลี้ยวเบนนี้จะแบ่งเป็นแกนแนวตั้งกับแนวนอน (จะอยู่ที่คอของหลอดรังสีแคโทด) โดยจะอาศัยสนามแม่เหล็ก (หรืออาจจะใช้สนามไฟฟ้าสถิตก็ได้ แต่ไม่เป็นที่นิยม) เบี่ยงเบนลำอิเล็กตรอนให้ไปตามตำแหน่งที่ต้องการบนฉากของจอภาพ ส่วนข้อมูลของสัญญาณอาร์จีบี ที่ออกมาเป็นสัญญาณภาพจะใช้ควบคุมความแรงของอิเล็กตรอน และแสงที่เกิดขึ้นบนจอภาพนั้นเกิดจากการที่มีสัญญาณภาพเข้ามาซึ่งจะทำให้ลำอิเล็กตรอนทำงาน และสามารถพุ่งไปปะทะจุดสีเรืองแสงบนฉากของหลอดรังสีแคโทดซึ่งบนฉากของหลอดรังสีแคโทดจะเคลือบด้วยสารเรืองแสง 3 สี (สีแดง, สีเขียว และ สีน้ำเงิน)

2.8 การกวาดตรวจภาพ (Scanning)

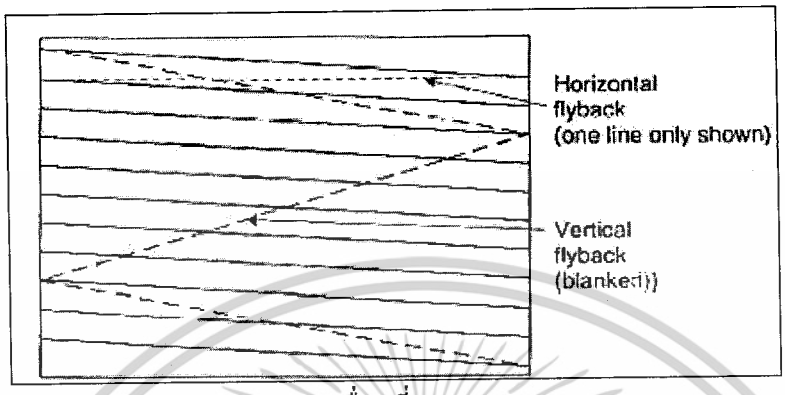
การที่จะนำภาพ 2 มิติเคลื่อนย้ายจากที่หนึ่งไปยังอีกที่หนึ่งทำได้โดยทำภาพนั้นเป็นสัญญาณไฟฟ้าซึ่งจะง่ายต่อการเคลื่อนย้าย แต่ปัญหาคือจะทำการเปลี่ยนภาพ 2 มิติไปเป็นโวลต์เตจที่เปลี่ยนตามเวลาปัญหานี้แก้ได้โดยทฤษฎีของการกวาดตรวจ

วิธีการสแกนของหลอดรังสีแคโทดที่นิยมใช้กันอย่างแพร่หลายในการออกแบบทางการค้าโทรทัศน์และจอภาพแสดงผล มีชื่อรียกว่า การตรวจกวาดแบบราสเตอร์ (Raster scan) ซึ่งวิธีนี้จะต้องมีการให้กำเนิดซิงก์ทั้งในแนวแกนตั้งและแนวนอนเพื่อให้ลำอิเล็กตรอนสามารถเคลื่อนที่ได้

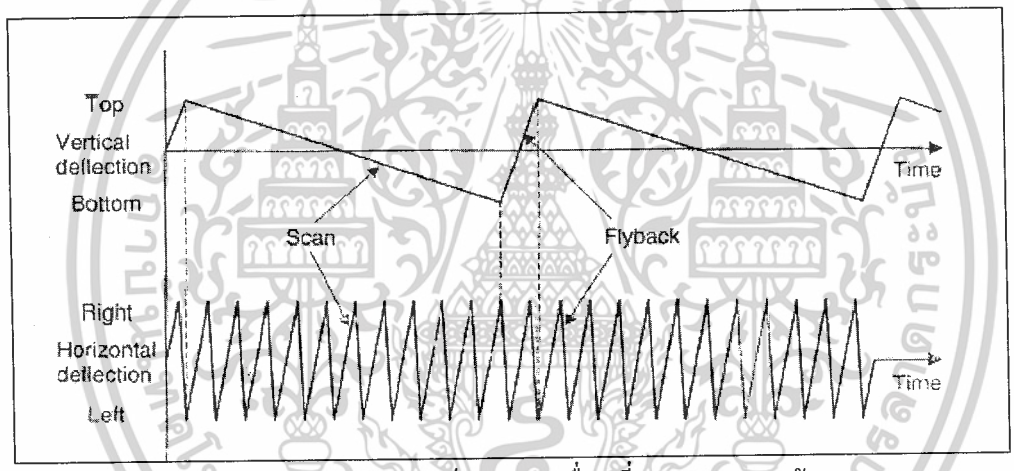
ในการสแกนแบบนี้จะเริ่มทำจากซ้ายไปขวา และจากข้างบนลงไปข้างล่างของจอภาพ โดยที่ลำอิเล็กตรอนจะถูกเลี้ยวเบนให้ไปอยู่ทางมุมซ้ายบนและเมื่อกวาดไปทางขวาของฉาก ลำอิเล็กตรอนก็จะสะบัดกลับโดยตอนที่กลับนั้นก็จะมีการเลื่อนตำแหน่งลงไปด้วย การสะบัดกลับนี้เรียกว่ารีทราส (Retrace)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ ฟลายแบ็ค (fly back) ซึ่งในส่วนของการสะบัดกลับของลำอิเล็กตรอนนั้นความเข้มของลำอิเล็กตรอนจะลดลง เมื่อลดความเข้มลงอย่างเพียงพอแล้วฉากที่เคลือบด้วยฟลูออเรสเซนท์ก็จะไม่ถูกกระตุ้นทำให้ไม่เกิดแสงสว่างจึงมองไม่เห็นเส้นที่ลากกลับ ดังรูปที่ 2.15



(ก) การเคลื่อนที่ของการสแกนภาพ



(ข)กราฟแสดงความสัมพันธ์ของการเคลื่อนที่ของการสแกนกับเวลา

รูปที่ 2.14 การสแกนภาพแบบราสเตอร์

2.8.1 การซิงก์โครไนซ์ (Synchronization)

สิ่งสำคัญที่ทำให้การสแกนภาพนิ่งได้ถูกต้องนั้นเป็นหน้าที่ของสัญญาณซิงก์ซึ่งแบ่งได้เป็นสัญญาณควบคุมการสแกนทางแนวนอน และสัญญาณควบคุมการสแกนทางแนวตั้ง โดยทำงานไปพร้อม ๆ กันได้นั้นเพราะสัญญาณนี้จะส่งข้อมูลตามเวลาแนบไปกับสัญญาณวีดีโอ

สัญญาณควบคุมการสแกนในแนวแกนนอนและแกนตั้ง

- สัญญาณควบคุมการสแกนทางแนวนอนจะเริ่มทำงานที่การเริ่มสะบัดกลับ หรือจบการสะบัดกลับ จะไม่ทำตอนเริ่มสะบัดกลับ
- สัญญาณควบคุมการสแกนทางแนวตั้งเริ่มทำงานที่การเริ่มสะบัดกลับในแนวแกนตั้ง (ก็คือจะทำงานตอนหลอดภาพยิงไปอยู่ที่ล่างขวาของจอภาพ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าหากไม่มีสัญญาณควบคุมการสแกนทางแนวตั้งจะทำให้ภาพที่ถูกสร้างทวนซ้ำขึ้นมาจะไม่สามารถคงตำแหน่งในแนวแกนตั้ง ภาพจะวิ่งขึ้น-ลง

แต่ถ้าหากสัญญาณควบคุมการสแกนทางแนวนอนไม่ซิงก์กันจะทำให้ภาพนั้นจะเลื่อนซ้าย-ขวา และบางส่วน จะเหมือนภาพถูกแยกออก

โดยทั่วไปแล้วจอภาพส่วนใหญ่จะใช้สัญญาณอนาล็อกอาร์จีบีมาตรฐานที่ 0.7 V_{p-p} ส่วนสัญญาณซิงก์ก็จะขึ้นอยู่กับประเภทลักษณะที่ใช้ดังต่อไปนี้

1. ในการเชื่อมต่อสัญญาณอาร์จีบี สัญญาณควบคุมการสแกนทางแนวตั้ง และสัญญาณควบคุมการสแกนทางแนวนอน จะใช้สายในการเชื่อมต่อ 5 เส้น มาตรฐานของสัญญาณอาร์จีบีที่ใช้คือ 0.7 V_{p-p} และสัญญาณซิงก์ใช้มาตรฐานทางลอจิก ลักษณะการใช้งานแบบนี้จะง่ายและเป็นที่นิยม

2. ในการเชื่อมต่อสัญญาณอาร์จีบีและสัญญาณคอมโพสิท (เรียก CSYNC: Composite sync) จะใช้สายในการเชื่อมต่อ 4 เส้น เพราะจะใช้สัญญาณซิงก์ 1 เส้น ใช้มากในพวกโปรเจคเตอร์ในสมัยก่อน

3. ในการเชื่อมต่อสัญญาณอาร์จีบีและสัญญาณซิงค์ออนกรีน (Sync on green) จะใช้สายในการเชื่อมต่อ 3 เส้น สัญญาณสีแดง และสีน้ำเงิน ยังคงใช้ 0.7 V_{p-p} แต่สัญญาณสีเขียว จะส่งรวมไปกับสัญญาณคอมโพสิท ซึ่งจะใช้งานที่ -0.3 V_{p-p}

2.8.2 อัตราการสแกนภาพ (Scan Rate)

ในมาตรฐานของระบบภาพของสหรัฐอเมริกา อัตราการกวาดเส้นในแนวนอน (The horizontal scanning frequency or line rate) ของลำอิเล็กตรอนสำหรับโทรทัศน์คือ 31.5 *kHz* และถ้าต้องการให้เคลื่อนที่ไปพร้อมกันในแนวตั้ง (The vertical scanning frequency or frame rate or field rate) มีอัตราการกวาดที่ 60 *Hz* ซึ่งก็จะทำให้เกิดเส้นกวาดในแนวนอนจากบนสุดจนถึงล่างสุดของฉากทั้งหมดเท่ากับ $31500 \div 60 = 525$ เส้น

จำนวนสัญลักษณ์ที่จะแสดงได้ใน 1 แถวนั้นจะขึ้นอยู่กับความถี่ของสัญญาณภาพที่ใช้ส่วนจำนวนบรรทัดที่จะแสดงผลบนจอภาพนั้นจะขึ้นอยู่กับอัตราการสแกนภาพ ซึ่งสามารถเพิ่มได้ วิธีที่เห็นได้ชัดที่สุดก็คือการเพิ่มความถี่ในการกวาดในแนวนอน ซึ่งก็จะทำให้เกิดเส้นสแกนแนวนอน มากขึ้น ตัวอย่างเช่น

ถ้าเพิ่มความถี่ในแนวนอนจาก 31.5 *kHz* เป็น 36 *kHz* แล้วจะทำให้เกิดเส้นกวาดแนวนอนเท่ากับ $36000 \div 60 = 600$ เส้น แต่อย่างไรก็ตามการเพิ่มความถี่การกวาดแนวนอนนั้น ก็จะทำให้ผลลัพธ์ที่ได้ไม่เป็นมาตรฐานเช่นกัน นอกจากนี้ยังต้องเพิ่มความถี่วีดีโอ เพื่อให้จำนวนสัญลักษณ์เหมาะสมกับจำนวนตัวสัญลักษณ์ต่อเส้นกวาดแนวนอน

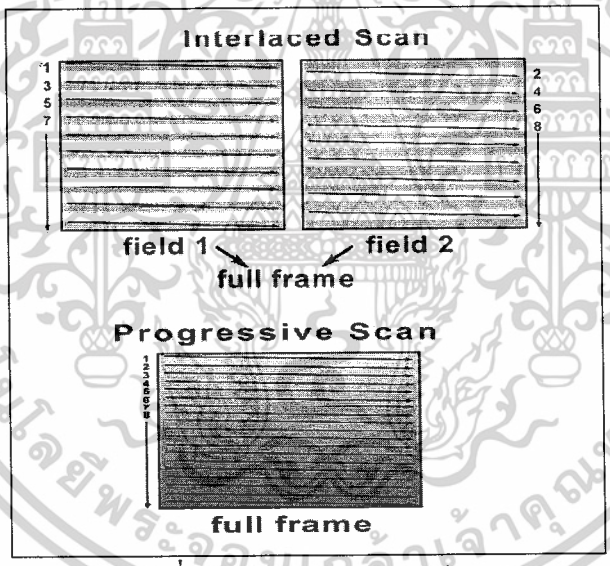
2.8.3 อัตราการแสดงภาพใหม่ (Refresh rate)

คือ อัตราส่วนของจำนวนครั้งที่จุดภาพถูกฉายลงบนหน้าจอภาพ ซึ่งจะเริ่มจากซ้ายไปขวาและบนลงล่างในเวลา 1 วินาทีซึ่งเป็นค่าที่สำคัญเพราะว่ามีผลกระทบโดยตรงต่อการมองเห็นภาพที่แสดงบนหน้าจอภาพปัญหาหลักของการเพิ่มเส้นสแกนนั้นคือถ้าอัตราการแสดงภาพใหม่แนวตั้งนั้นต่ำกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับความถี่ มาตรฐานของหลอดรังสีแคโทดก็จะทำให้ลำอิเล็กตรอนเลี้ยวเบนด้วยสนามไฟฟ้าที่มีรูปแบบไม่ถูกต้องผลกระทบนี้เป็นเหตุให้เกิดแสงภาพของจอกระตุกสั่น การแก้ปัญหาก็คือเราควรใช้อัตราการแสดงภาพใหม่นั้นให้เท่าความถี่มาตรฐาน ดังนั้นในสหรัฐอเมริกา ที่ความถี่การกวาดในแนวนอนเท่ากับ 31.5 *kHz* ควรใช้ความถี่ในการแสดงภาพใหม่มากกว่าหรือเท่ากับ 60 *Hz* ในขณะที่ประเทศไทยก็ใช้ตั้งแต่ความถี่ 50 *Hz* ขึ้นไป เพราะถ้าอัตราการแสดงภาพใหม่น้อยไปก็จะทำให้ภาพนั้นสั่นกระพริบเป็นอันตรายต่อสายตา ค่าอัตราการแสดงภาพใหม่นี้ก็จะขึ้นกับสายตาของแต่ละคน และก็ยังจะขึ้นอยู่กับขนาดของจอภาพด้วยเช่นกัน โดยที่จอภาพขนาดใหญ่จะมีการสั่นของภาพได้ง่ายกว่าจอภาพที่มีขนาดเล็ก ฉะนั้นจอภาพขนาดใหญ่ควรใช้อัตราการแสดงภาพใหม่สูงกว่าจอภาพขนาดเล็ก

อย่างไรก็ตามยังมีวิธีการลดการกระพริบของการสแกนภาพนิ่งแต่ละภาพ ซึ่งจะนิยมใช้วิธีการสแกนไขว้กัน (Interlace scanning) ตามรูปที่ 2.15 โดยที่ภาพหนึ่งเฟรมจะประกอบด้วยภาพนิ่ง 2 ฟิลด์ โดยที่เริ่มต้นด้วยการสแกนภาพนิ่งฟิลด์เส้นคี่ก่อน เมื่อเสร็จสิ้นถึงตำแหน่งกลางของแนวเส้นสุดท้าย ลำอิเล็กตรอนก็จะกลับไปเริ่มสแกนใหม่แต่จะสแกนที่ฟิลด์ของเส้นคู่ หลังจากที่สแกนเสร็จทั้ง 2 ฟิลด์แล้วก็จะได้ภาพหนึ่งเฟรม



รูปที่ 2.15 การสแกนแบบไขว้กัน

การกวาดสแกนสัญญาณภาพหรือการเริ่มสแกนใหม่ จะเป็นไปตามกระบวนการของสัญญาณควบคุมการสแกนทางแนวตั้ง ซึ่งจะแสดงถึงการเริ่มแสดงภาพใหม่หรือเฟรมใหม่ ส่วนสัญญาณควบคุมการสแกนทางแนวนอนจะแสดงถึงการเริ่มใหม่ในแถว สัญญาณควบคุมการสแกนทางแนวตั้งก็จะทำการรีเซ็ทตำแหน่งลำอิเล็กตรอนไปที่มุมซ้ายบน (จุด (0, 0) นั่นเอง) และเริ่มทำกระบวนการเดิมไปเรื่อย ๆ ในขณะที่กลับไปตำแหน่งเริ่มต้นสัญญาณอาร์จีบีจะมีค่าเป็น “000” หรือสีดำนั่นเอง แต่ถ้าสัญญาณซิงค์ทั้ง 2 ค่านั้นไม่สอดคล้องกันแล้ว ส่วนใหญ่ในปัจจุบันจอภาพจะมีแอลอีดีแสดงสถานะ ถ้าแอลอีดีมีสีเขียวแสดงว่ามีการตรวจพบสัญญาณซิงค์ และถ้าแอลอีดีเป็นสีเหลืองแสดงว่าตรวจไม่พบสัญญาณซิงค์ ในการ์ดวีจีเอจะมีหน่วยความจำซึ่งทำหน้าที่เก็บค่าของสีทุกพิกเซล และเวลาการแสดงผลหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้เมื่อถูกอ่านออกไปแล้วจะทำหน้าที่เหมือนเป็นตัวผลิตสัญญาณอาร์จีบีแล้วส่งให้ลำอิเล็กตรอนยิงกวาดไปบนฉาก

2.9 องค์ประกอบภาพ

ในภาพหนึ่งภาพจะมีองค์ประกอบมาจากจุดสีดำมากมายมาเรียงกันประกอบขึ้นเป็นภาพ ซึ่งจุดเหล่านี้เองที่เรียกว่าองค์ประกอบภาพ (Picture element) หรือเรียกว่าพิกเซล ภาพที่ปรากฏบนทางจอภาพก็ใช้หลักการเดียวกัน ภาพที่เกิดขึ้นบนจอภาพประกอบด้วยเส้นแนวนอนเส้นเล็ก ๆ เป็นจำนวนมาก แต่ละเส้นนั้นมีทั้งส่วนที่ดำสนิทและสว่างรวมกันอยู่ เส้นเหล่านี้เราได้มาจากการกวาดลำแสง ความแตกต่างกับการเส้นกวาดลำแสงหรือเส้นสแกนเหล่านี้เองเราก็จัดว่าเป็นองค์ประกอบภาพ

มาตรฐานระบบสแกน 525 เส้น แต่ละเส้นจะแบ่งได้เป็น 800 เส้น ดังนั้นจึงกล่าวได้ว่าหากจะหาองค์ประกอบภาพจะได้ $525 \times 800 = 420,000$ Pixels ใช้แบนวิดท์ 6 *MHz* ยิ่งภาพมีจำนวนเส้นสแกนมากเท่าไร รายละเอียดของภาพหรือความคมชัดก็จะมากขึ้นเท่านั้น แต่การออกแบบก็จะยากขึ้นด้วยเช่นกัน เนื่องจากภาพที่มีรายละเอียดมากก็ต้องการแบนวิดท์มากขึ้นด้วย จากที่กล่าวมาว่าองค์ประกอบของภาพมีหลายพิกเซล แต่ในความเป็นจริงแล้วเราไม่สามารถมองเห็นได้ครบทุกพิกเซลเนื่องจากจะมีบางส่วนหายไประหว่างการสแกนภาพ

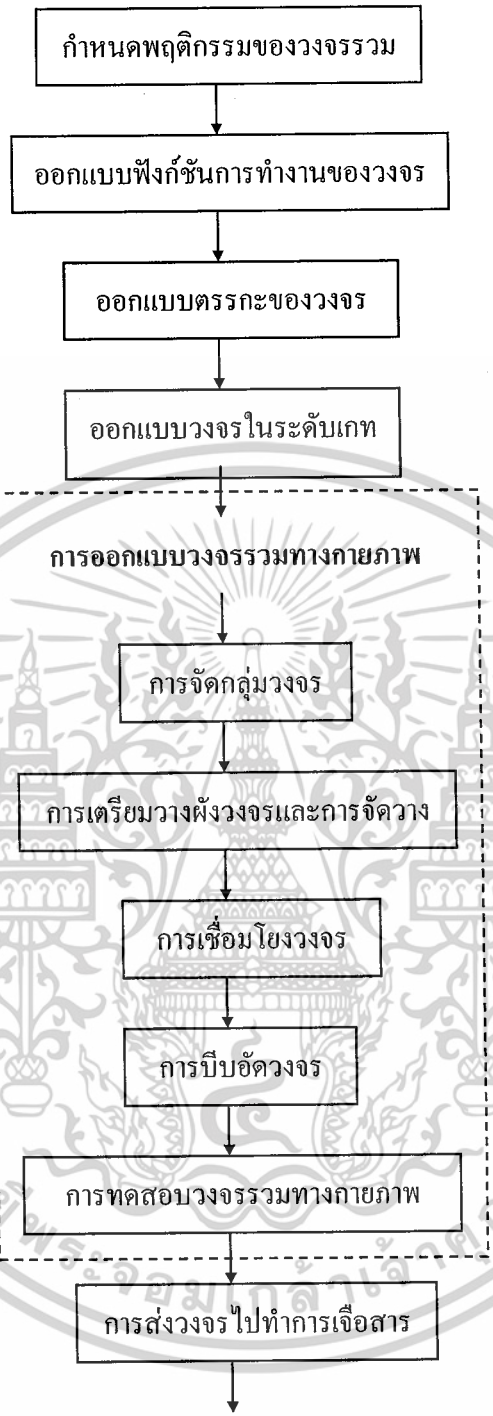
ระบบสแกนที่ใช้ในประเทศไทยคือ 625 เส้น ซึ่งจะต้องใช้แบนวิดท์เท่ากับ 7 *MHz* ความละเอียดก็จะมากขึ้นกว่าระบบสแกน 525 เส้นด้วย องค์ประกอบภาพที่ได้จะเท่ากับ $625 \times 851 = 531,875$ pixels

ปัจจุบันสำหรับโทรทัศน์ธรรมดาเราพบว่ามีการเพิ่มเส้นภาพให้มากขึ้น และแน่นอนจำนวนพิกเซลก็มากขึ้นด้วย อย่างระบบโทรทัศน์แบบรายละเอียดสูงหรือเอชดีทีวี (HDTV) จะมีจำนวนเส้นสแกนเท่ากับ 725 เส้น ส่วนในโปรเจคเตอร์จะมีจำนวนเส้นสแกน 2200 เส้น

2.10 วงจรรวม (ASIC: Application Specific Integrated Circuit)

ความก้าวหน้าของอุตสาหกรรมอิเล็กทรอนิกส์ปัจจุบันทำให้เกิดการพัฒนาความสามารถของอุปกรณ์ต่าง ๆ ซึ่งสามารถลดค่าใช้จ่าย ลดการสิ้นเปลืองขนาดพื้นที่ รวมทั้งพลังงานที่ใช้กับอุปกรณ์และในขณะเดียวกันยังมีการเพิ่มประสิทธิภาพและระดับความน่าเชื่อถือของวงจรที่สูงขึ้นอย่างเห็นได้ชัดจากเทคโนโลยีไมโครโปรเซสเซอร์และหน่วยความจำปัจจุบัน ในการพัฒนาเพิ่มความหนาแน่นและจำนวนฟังก์ชั่นที่เหมาะสม นักออกแบบอุปกรณ์ทางด้านดิจิตอลได้พิจารณาถึงการผลิตในจำนวนมาก ๆ และการผลิตวงจรรวม ซึ่งวงจรรวมจะสามารถแบ่งได้เป็น 2 กลุ่ม คือ ฟิลโปรแกรมเมเบิล (Field Programmable) และ แมสโปรแกรมเมเบิล (Mask Programmable)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 ขั้นตอนการออกแบบวงจรรวม

ในการออกแบบวงจรรวมต้องผ่านขั้นตอนต่าง ๆ ดังรูปที่ 2.16 ซึ่งเริ่มต้นจากการกำหนดการทำงานของระบบใหญ่ของวงจรรวม (System Specification) ซึ่งประกอบระบบ ในแต่ละส่วนย่อยจะถูกกำหนดคุณสมบัติเป็นฟังก์ชัน (Functional Design) จากนั้นนำมาทำการออกแบบวงจรตรรกะ

เอกสารนี้มีลิขสิทธิ์ สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Logic Design) การออกแบบวงจร (Circuit) แบบทางกายภาพ (Physical Design) ไปสู่ขบวนการเจือสาร (Fabrication) ตามลำดับ เมื่อไอซีหรือชิพที่ผลิตแล้วส่งกลับมาก็จะทำการทดสอบการทำงานของชิพว่าตรงกับที่ออกแบบหรือไม่ (Packaging and Testing) เวลาทำงานของแต่ละขั้นตอนจึงเป็นสิ่งที่ต้องคำนึงถึง

การผลิตวงจรรวมเฉพาะกิจ แบ่งเป็น 2 ขั้นตอน คือ การออกแบบ และ การเจือสาร

ในการออกแบบทางกายภาพของวงจรรวมยังแบ่งขั้นตอนย่อยออกเป็น การจัดกลุ่มวงจร (Circuit Partitioning) การวางผัง (Floor Planning) การจัดวางตัวอุปกรณ์หรือกลุ่ม (Placement) การเชื่อมโยง (Routing) การบีบอัด (Compaction) และการทดสอบ (Verification)

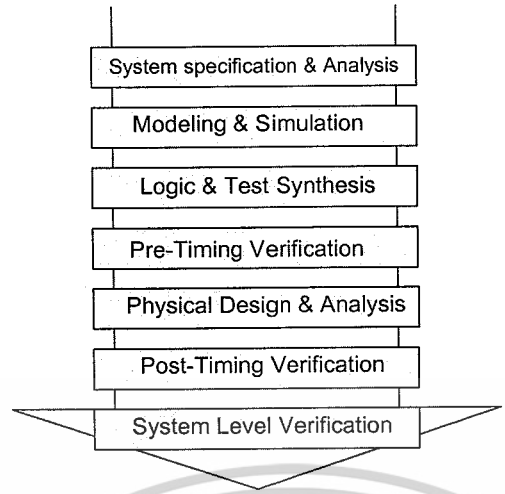
2.11 การเขียนภาษาวีเอชดีแอล

ปัจจุบันในการออกแบบระบบดิจิตอลที่เรารู้จักกันจะเป็นการออกแบบโดยใช้การวาดวงจร (Capture Schematic) โดยใช้โปรแกรมช่วยในการวาด (Schematic entry tools) ซึ่งผู้ออกแบบจะต้องมีทักษะสูงในการออกแบบ และต้องใช้เวลามากในการออกแบบระบบจำลองการทำงาน (Simulation) และตลอดจนถึงการแก้ไขความถูกต้องของระบบ (Debugging) ซึ่งในการออกแบบจะต้องอ้างอิงเทคโนโลยีที่ใช้ออกแบบระบบดิจิตอล (Technology Dependent) ถ้าต้องการเปลี่ยนเทคโนโลยีของระบบที่ออกแบบค่อนข้างทำได้ยากและใช้เวลามาก และเมื่อต้องการออกแบบระบบดิจิตอลที่มีความซับซ้อนสูงยิ่งทำได้ยากหรืออาจทำไม่ได้ โดยใช้กระบวนการออกแบบเก่า ๆ ที่กล่าวมา แต่ในการออกแบบระบบดิจิตอลในปัจจุบันได้มีกระบวนการออกแบบรูปแบบใหม่ที่มีประสิทธิภาพสูง รวดเร็ว และไม่ยึดติดกับเทคโนโลยีที่ใช้ออกแบบ กระบวนการดังกล่าว คือ การออกแบบจากบนลงล่าง (Top-down design) ซึ่งกระบวนการดังกล่าวจะใช้ภาษาบรรยายฮาร์ดแวร์ การออกแบบจำลองการทำงานสังเคราะห์วงจร (Synthesis)ในรูปแบบของเทคโนโลยีที่เราต้องการ และสามารถทดสอบวงจรที่ออกแบบได้บนฮาร์ดแวร์จำพวกชิพเอฟพีจีเอ หรือวงจรรวม ดังนั้นการออกแบบสามารถทำได้ง่ายและมีความสะดวกรวดเร็วมากยิ่งขึ้น

2.11.1 การออกแบบจากบนลงล่าง

ในการพัฒนาวงจรรวมเชิงเลขขนาดใหญ่ที่มีความซับซ้อน ผู้ออกแบบมักจะมองการออกแบบให้อยู่ในรูปของบล็อกไดอะแกรมก่อน จากนั้นจึงวิเคราะห์ให้ลึกถึงรายละเอียดต่อไป ซึ่งภาษาวีเอชดีแอลนั้นอนุญาตให้อธิบายการทำงานของแต่ละบล็อก และวิเคราะห์การทำงาน แก้ไขและปรับปรุงการทำงานจากผลที่วิเคราะห์ เพื่อให้ได้การทำงานตามที่ต้องการ โดยการออกแบบในลักษณะนี้เรียกว่า หลักการออกแบบจากบนลงล่าง ซึ่งถ้าเปรียบเทียบกับการออกแบบจากล่างขึ้นบน (Bottom-Up Design) จะเห็นได้ว่าการออกแบบจากล่างขึ้นบนจะใช้เวลาในการออกแบบมากกว่าเพราะเป็นการวาดวงจรด้วยอุปกรณ์ต่าง ๆ (Schematic Capture) ที่ประกอบกันเข้าเป็นวงจรที่ต้องการออกแบบ จำลองการทำงาน ตรวจสอบความถูกต้อง ซึ่งใช้เวลามาก และถ้าวงจรที่ต้องการออกแบบมีความซับซ้อนก็จะเป็นเรื่องที่ยากมากในการออกแบบลักษณะนี้ ดังนั้นการใช้ภาษาวีเอชดีแอลกับหลักการออกแบบจากบนลงล่างจึงเป็นวิธีการที่เหมาะสมสำหรับการออกแบบและพัฒนาวงจรที่มีความซับซ้อนมากขึ้น ทั้งยังช่วยลดเวลาและค่าใช้จ่ายในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 แสดงขั้นตอนการออกแบบจากบนลงล่าง

จากรูปที่ 2.17 แสดงให้เห็นถึงขั้นตอนการออกแบบจากบนลงล่างทั้งนี้ในทางปฏิบัติอาจจะมีข้อแตกต่างไปจากนี้บ้างเล็กน้อย โดยขั้นตอนของการออกแบบจากบนลงล่างมีรายละเอียด ดังนี้

1. ขั้นตอนการสร้างข้อกำหนดของความต้องการ และวิเคราะห์ระบบ เพื่อหาแนวความคิดและหลักการ (Idea and Concept) ในการแก้ปัญหา

2. ขั้นตอนการเขียนรูปแบบของระบบที่ต้องการออกแบบโดยใช้ภาษาวีเอชดีแอลสำหรับบรรยาย พฤติกรรมการทำงาน พร้อมทั้งจำลองการทำงาน เพื่อเปรียบเทียบและตรวจสอบความถูกต้องกับข้อกำหนด

3. ขั้นตอนการสังเคราะห์ซึ่งจะต้องทำการกำหนดเทคโนโลยีที่จะมารองรับวงจรที่ออกแบบและระบบช่วยออกแบบจะทำการสังเคราะห์วงจรที่ได้จากรูปแบบที่เขียนขึ้นให้อยู่ในรูปของวงจรที่ประกอบด้วยอุปกรณ์อิเล็กทรอนิกส์ หรือวงจรในระดับเกท (Gate Level) และ การเชื่อมต่อกันของอุปกรณ์เหล่านั้น หรือไม่ก็อยู่ในรูปของเน็ทลิสต์ (Net list) ที่สามารถนำไปผลิตลงบนอุปกรณ์อื่นได้

4. หลังจากการสังเคราะห์วงจรให้อยู่ในระดับเกทหรือเน็ทลิสต์แล้ว ข้อมูลที่ได้นอกจากจะเป็นข้อมูลสำหรับจำลองการทำงานในเรื่องของความถูกต้องของฟังก์ชั่นแล้ว ยังมีข้อมูลที่เกี่ยวกับเวลาด้วย ซึ่งจากความจริงที่ว่า อุปกรณ์อิเล็กทรอนิกส์ทุกชิ้นจะมีเวลาหน่วงของการเคลื่อนผ่าน (Propagation Delay time) เสมอ ถึงแม้ว่าจะเป็นเวลาที่น้อยมากในระดับนาโนวินาที แต่ถ้าภายในวงจรหนึ่งประกอบด้วยเกทของฟังก์ชั่นต่าง ๆ จำนวน 10,000 เกท ขึ้นไป เวลาดังกล่าวนี้จะสะสมกันมากขึ้นจนอาจจะทำให้การทำงานของวงจรทั้งหมดผิดไป หรือไม่สามารถทำงานในย่านความถี่สัญญาณนาฬิกาสูง ๆ ได้

5. ขั้นตอนของการผลิตเป็นวงจรจริง (Technology and Device Mapping) โดยนำข้อมูลที่ได้จากการสังเคราะห์มาผลิต ซึ่งอาจจะอยู่ในรูปของอุปกรณ์เอฟพีจีเอ หรือวงจรรวม

6. หลังจากที่ได้วงจรจริงมาแล้วยังต้องมีความจำเป็นที่จะต้องตรวจสอบการทำงานที่คำนึงถึงเวลาด้วยเพื่อความถูกต้องของวงจรครั้งสุดท้ายก่อนที่จะนำไปรวมเข้ากับอุปกรณ์อื่น ๆ ให้เป็นระบบ เพราะในขั้นตอนนี้วงจรที่ออกแบบจะประกอบด้วยอินพุทและเอาท์พุทแพด (Pad) ซึ่งเป็นจุดต่อสำหรับรับและส่งสัญญาณกับภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. หลังจากที่นำวงจรที่ออกแบบรวมเข้ากับอุปกรณ์อื่น ๆ ให้เป็นระบบแล้วนั้น จะต้องทดสอบการทำงานรวมทั้งระบบร่วมกับอุปกรณ์อื่นๆอีกครั้ง ซึ่งเป็นการทดสอบการทำงานจริงขั้นสุดท้าย

2.11.2 องค์ประกอบของภาษาวีเอชดีแอล

ส่วนประกอบที่สำคัญและเป็นพื้นฐานของการเขียนมี 4 หน่วย คือ

- หน่วยการออกแบบเอนทิตี (Entity Design unit)
- หน่วยการออกแบบสถาปัตยกรรม (Architecture Design unit)
- หน่วยการออกแบบแพ็กเก็ต (Package Design unit)
- หน่วยการออกแบบโครงแบบ (Configuration Design unit)

โดยหน่วยการออกแบบที่เป็นพื้นฐานที่ต้องออกแบบเสมอในการออกแบบวงจร นั่นคือ หน่วยการออกแบบเอนทิตี และหน่วยการออกแบบโครงแบบซึ่งทั้งสองหน่วยการออกแบบนี้ จะเรียกว่าคอมโพเนนท์ (Component)

2.11.2.1 หน่วยการออกแบบเอนทิตี

หน่วยการออกแบบนี้เป็นส่วนที่ใช้สำหรับติดต่อระหว่างอุปกรณ์ภายนอกกับรูปแบบที่เขียนขึ้น รวมทั้งการส่งผ่านค่าพารามิเตอร์บางอย่างระหว่างวงจรกับอุปกรณ์ภายนอกโดยเป็นการกำหนดจุดเชื่อมต่อของรูปแบบ กำหนดทิศทางการไหลของสัญญาณ และประเภทของค่าที่สามารถกำหนดให้กับสัญญาณตามจุดต่าง ๆ ของข้อมูลที่ไหลผ่านจุดต่อเหล่านั้น รูปที่ 2.18 แสดงให้เห็นถึงโครงสร้างของหน่วยการออกแบบเอนทิตี

```
Entity component_name is
    Input and Output ports
    Physical and other parameters
End [component_name];
```

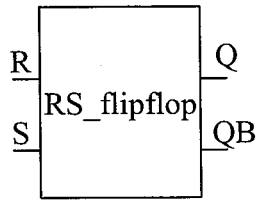
รูปที่ 2.18 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบเอนทิตี

ส่วนนี้จะขึ้นต้นด้วยคำว่า Entity และ is ระหว่างคำทั้งสองคำเป็นส่วนสำหรับชื่อของรูปแบบที่ต้องการจะเขียน (component_name) หลังจากนั้นจะตามด้วยส่วนที่ใช้กำหนดช่องทางเข้าและออกของข้อมูลรวมทั้งพารามิเตอร์อื่น ๆ และที่สำคัญคือหน่วยการออกแบบเอนทิตีจะต้องปิดท้ายด้วยคำว่า End และเครื่องหมายอัฒภาคเสมอ (;)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Entity  RS_ff  is
        port(S,R : in bit;
             Q,QB : out bit);
End RS_ff;
```

(ก) หน่วยการออกแบบเอนทิตี ในรูปของภาษาวีเอชดีแอล



(ข) มุมมองของตัวเชื่อมประสาน (Interfacing)

รูปที่ 2.19 แสดงรูปแบบของอาร์เอสฟลิปฟลอป

ในรูปที่ 2.19 เป็นหน่วยการออกแบบเอนทิตีที่บรรยายอุปกรณ์ชื่ออาร์เอสฟลิปฟลอปในส่วนหัวของเอนทิตีมีการกำหนดจุดต่อ 4 จุด ภายใต้ชุดคำสั่ง port โดยที่ 2 จุดแรกเป็นจุดให้ข้อมูลไหลผ่านเข้าได้แก่ R, S ซึ่งกำหนดด้วยทิศทางการติดต่อกับโลกภายนอกเป็นการไหลเข้าของข้อมูล ส่วนจุดเอาท์พุทเป็นจุดให้ข้อมูลไหลออก ได้แก่ Q, QB ซึ่งกำหนดด้วยทิศทางการติดต่อกับภายนอกเป็นการไหลออก ส่วนประเภทของข้อมูลที่จะไหลเข้าและออกนั้นเป็นประเภทบิตที่สามารถมีค่าได้เพียงสองค่าเท่านั้น คือ "0" และ "1" เท่านั้น

ประเภทของพอร์ตที่สามารถประกาศใช้ในเอนทิตี มี 4 ประเภทดังนี้

- พอร์ตอินพุตเข้า

เป็นพอร์ตทิศทางเดียว ที่นำค่าสัญญาณจากอุปกรณ์ภายนอกเข้ามาภายในวงจร สามารถนำมาป้อนให้กับสัญญาณอื่นหรืออ่านค่าได้แต่ไม่สามารถถูกเขียนจากภายในวงจรได้

- พอร์ตอินพุตออก

เป็นพอร์ตทิศทางเดียว ที่นำค่าสัญญาณจากวงจร ส่งออกไปยังอุปกรณ์ภายนอก สามารถเขียนจากภายในวงจรได้ แต่ไม่สามารถอ่านจากภายในวงจรได้

- พอร์ตอินพุตและเอาต์พุต (Bidirectional)

เป็นพอร์ต 2 ทิศทาง ที่สามารถส่งถูกเขียนและอ่านได้จากภายในวงจร

- พอร์ตบัฟเฟอร์ (Output with Internal Feedback)

เป็นพอร์ตเอาต์พุตประเภทหนึ่งที่สามารถอ่านค่ากลับ (Feedback) เข้ามาภายในวงจรได้

2.11.2.2 หน่วยการออกแบบสถาปัตยกรรม

หน่วยการออกแบบสถาปัตยกรรมคือส่วนที่ใช้เขียนบรรยายพฤติกรรมของรูปแบบในมุมมองของการจำลองการทำงาน พฤติกรรมต่าง ๆ ที่บรรยายในส่วนนี้ขึ้นอยู่กับข้อมูลที่ผ่านเข้าและออกตรงช่องทาง ตลอดจนพารามิเตอร์ต่าง ๆ ที่กำหนดในหน่วยการออกแบบเอนทิตี รูปที่ 2.20 แสดงให้เห็นถึงโครงสร้างของหน่วยการออกแบบสถาปัตยกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Architecture identifier of component_name is
        [declaration]
    Begin
        Specification of the functionality
        of the component in terms of its
        input lines and as influenced by
        physical and other parameters
End [identifier];
```

รูปที่ 2.20 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบสถาปัตยกรรม

ส่วนของหน่วยการออกแบบสถาปัตยกรรมเริ่มต้นด้วยคำว่า Architecture และตามด้วยชื่อ (identifier) สิ่งที่ต้องกำหนดลงไปได้แก่ สิ่งที่แสดงให้เห็นว่าหน่วยการออกแบบสถาปัตยกรรมนั้นใช้บรรยายหน่วยการออกแบบเอนทิตีใด ๆ (of <entity design unit> is) ส่วนที่อยู่ระหว่าง Architecture และ Begin เป็นพื้นที่ส่วนประกาศหน่วยของสถาปัตยกรรมกำหนด (Architecture declaration area) ที่เป็นส่วนเผื่อเลือกในบริเวณนี้สามารถใช้เขียนประกาศกำหนดค่าต่าง ๆ ที่จะนำไปใช้ภายในสถาปัตยกรรมนั้นได้ อาทิเช่น สัญญาณ ค่าคงที่ โปรแกรมย่อย และอุปกรณ์ ส่วนที่ใช้บรรยายความสัมพันธ์ระหว่างข้อมูลที่ไหลเข้าและไหลออกของรูปแบบ (สัญญาณที่กำหนดในชุดคำสั่งพอร์ต) นั้น จะถูกบรรยายในบริเวณ เนื้อที่ระหว่างคำว่า Begin กับ End ของหน่วยการออกแบบสถาปัตยกรรม และนอกจากนั้นชุดคำสั่ง ทุกคำสั่งที่อยู่ภายในบริเวณนี้จะเป็นชุดคำสั่งแบบแข่งขนาน (Concurrent statement) เท่านั้น คือทุก ๆ สถานะจะทำงานพร้อมกัน ลำดับก่อนหลังจะไม่มีผลต่อการทำงานของรูปแบบ หน่วยการออกแบบสถาปัตยกรรมจะต้องปิดท้ายด้วยคำสั่ง End และชื่อของสถาปัตยกรรมนั้น ๆ โดยทั่วไปการเขียนรูปแบบโมเดล (Modeling styles) ระบบเชิงเลขด้วยภาษาวีเอชดีแอลสามารถเขียนได้ในลักษณะต่าง ๆ ดังนี้

- ลักษณะการไหลของข้อมูล (Dataflow style) [RTL descriptions]
- ลักษณะพฤติกรรม (Behavioral style) [Algorithm descriptions]
- ลักษณะโครงสร้าง (Structural style) [Netlist description]
- ลักษณะผสม (Mixed Model style)

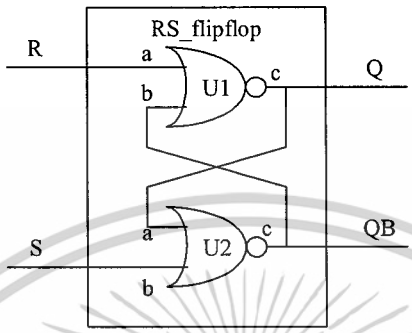
```
Architecture dataflow of RS_ff is
    Begin
        Q <= not(QB or R);
        QB <= not(Q or S);
End dataflow;
```

รูปที่ 2.21 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปตามฟังก์ชั่นบูลีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \overline{QB + R} \text{ และ } QB = \overline{Q + S} \quad (2.37)$$

รูปที่ 2.29 ส่วนที่บรรยายความสัมพันธ์ระหว่างข้อมูลที่ไหลเข้า (R, S) กับข้อมูลที่ไหลออก (Q, QB) ประกอบด้วยชุดคำสั่งแบบแข่งขนาน 2 ชุด ซึ่งเขียนเป็นประเภทการไหลของข้อมูล หรือเรียกว่า ระดับการถ่ายโอนข้อมูลระหว่างรีจิสเตอร์ (RTL : Register Transfer Level)



รูปที่ 2.22 แสดงโครงสร้างภายในสถาปัตยกรรมของอาร์เอสฟลิปฟลอป

รูปที่ 2.30 เป็นหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะโครงสร้าง ซึ่งเปรียบเสมือนการนำอุปกรณ์ที่มีอยู่ในไลบรารี่มาต่อเป็นวงจรตามต้องการ โดยใช้นอร์เกท 2 อินพุท (nor2) จำนวนสองตัวมาสร้างตามฟังก์ชั่นบูลีน

```
Architecture struc of RS_ff is
        component nor2
                port(a,b : in bit;
                     c :out bit);
        end component;

    Begin
        U1 : nor2 port map(R,QB,Q);
        U2 : nor2 port map(S,Q,QB);
End struc;
```

รูปที่ 2.23 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะโครงสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Architecture behave of RS_ff is
        Begin
                process(R,S)
                        begin
                                if R='0' and S='1' then
                                        Q  <= '1';
                                        QB <= '0';
                                elsif R='1' and S='0' then
                                        Q  <= '1';
                                        QB <= '0';
                                end if;
                end process;
End behave;
```

รูปที่ 2.24 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะพฤติกรรม

รูปที่ 2.24 เป็นการเขียนบรรยายการทำงานของรูปแบบในลักษณะพฤติกรรม ซึ่งจะเห็นได้ว่ามีลักษณะที่เหมือนกับการเขียนโปรแกรมทั่วไป โดยจะต้องมีการใช้งานส่วนที่เรียกว่า process และการทำงานของรูปแบบจะขึ้นอยู่กับการเปลี่ยนแปลงของสิ่งที่อยู่ภายใน process (อินพุท R, S) ซึ่งเรียกว่า เซนซิติวิตีลิสต์ (Sensitivity list) การเขียนในลักษณะนี้ลำดับก่อนหลังของชุดคำสั่งจะมีผลต่อการทำงานของรูปแบบที่เขียนขึ้น

```
Architecture mixed of RS_ff is
                component nor2
                        port(a,b : in bit;
                                c : out bit);
                end component;

        Begin
                U1 : nor2 port map(R,QB,Q);
                QB <= not(Q or S);
End mixed;
```

รูปที่ 2.25 แสดงหน่วยการออกแบบสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะผสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไม่ว่าจะเขียนบรรยายส่วนของสถาปัตยกรรมของอาร์เอสฟลิปฟลอปในลักษณะของพฤติกรรม การไหลของข้อมูลโครงสร้างหรือผสมที่นำเอาแต่ละลักษณะมาเขียนไว้ในส่วนของสถาปัตยกรรมก็ตาม ต่างก็มีพฤติกรรมเดียวกัน และจะให้ผลลัพธ์จากการจำลองการทำงานที่เหมือนกัน ซึ่งถือว่าเป็นข้อดีของภาษาวีเอชดีแอล

การออกแบบวงจรดิจิตอลใด ๆ จะต้องออกแบบหน่วยการออกแบบพื้นฐานก็คือ ส่วนของเอนทิตี และส่วนของหน่วยของสถาปัตยกรรมที่มีความสัมพันธ์กัน ซึ่งมีด้วยกันหลายรูปแบบสำหรับการออกแบบวงจรเดียวกัน

2.11.2.3 หน่วยการออกแบบแพ็กเก็ต

ข้อมูลต่าง ๆ ตลอดจนโปรแกรมย่อย เป็นประโยชน์ต่อการเขียนรูปแบบบรรยายระบบเชิงเลข สามารถเก็บไว้ในส่วนของแพ็กเก็ตได้และข้อมูลเหล่านี้สามารถเรียกไปใช้ได้โดยหน่วยการออกแบบเอนทิตีหน่วยการออกแบบสถาปัตยกรรมหรือจากหน่วยการออกแบบแพ็กเก็ตอื่น ๆ โดยปกติแล้วแพ็กเก็ตจะแบ่งออกเป็น 2 ส่วน คือ การประกาศแพ็กเก็ต (Package Declaration) และส่วนของบอดี้แพ็กเก็ต (Package Body) เนื่องจากแพ็กเก็ตถูกสร้างขึ้นเป็นส่วนแยกต่างหากออกจากรูปแบบที่กำลังเขียนอยู่ ฉะนั้นการที่จะนำแพ็กเก็ตไปใช้นั้นจะต้องมีการเชื่องโยงหรืออ้างอิงเสียก่อน ซึ่งในภาษาวีเอชดีแอล สามารถกระทำได้ด้วยชุดคำสั่ง USE โดยสิ่งที่สามารถสร้างไว้ใน Package ได้แก่

- Subprogram
- Types
- Constants
- Signals
- Aliases
- Attributes
- Component
- Disconnection Specification

ส่วนการประกาศแพ็กเก็ต

เป็นส่วนที่มีความสำคัญที่สุดของแพ็กเก็ต (ถ้ามองในแง่ของการนำไปใช้จากภายนอก) ได้แก่ ส่วนการประกาศแพ็กเก็ต เพราะจะเป็นส่วนที่กำหนดชื่อของสิ่งที่ประกาศอยู่ภายในแพ็กเก็ตสำหรับนำไปใช้ภายนอกตัวของแพ็กเก็ตเองสิ่งใด ๆ ที่ถูกประกาศไว้ในส่วนของบอดี้แพ็กเก็ตแต่ไม่ได้ถูกประกาศไว้ในส่วนการประกาศแพ็กเก็ตจะไม่สามารถถูกนำค่าและพฤติกรรมไปใช้ส่วนนอกได้ ซึ่งสามารถเปรียบเทียบได้กับสิ่งที่ประกาศไว้ในส่วนของการประกาศเอนทิตีคือจุดเชื่อมต่อหรือพอร์ทที่มีหน้าที่ติดต่อกับโลกภายนอกฉะนั้นโดยทั่วไปแล้วแพ็กเก็ตสามารถสร้างขึ้นได้โดยไม่จำเป็นต้องมีส่วนบอดี้ (Package body) และยังสามารถถูกนำไปใช้จากรูปแบบภายนอกได้ เช่น ใช้สำหรับประกาศชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของข้อมูล (Type) หรือสัญญาณ (Signal) ในทางกลับกันกับส่วนบอดี้แพ็กเก็ตที่ไม่จำเป็นต้องมีส่วนของการประกาศแพ็กเก็ต แต่แพ็กเก็ตนั้นจะไม่สามารถถูกนำไปใช้จากรูปแบบอื่นได้

```
Package package_name is
    Package_declaration_part
End package_name;
```

รูปที่ 2.26 แสดงโครงสร้างโดยทั่วไปของส่วนการประกาศแพ็กเก็ต

บอดี้แพ็กเก็ต

โครงสร้างที่ประกอบด้วยคำสั่งต่าง ๆ ในรูปของคำสั่งลำดับ (Sequential statement) ที่ใช้บรรยายฟังก์ชั่นการทำงานของโปรแกรมย่อยทั้งหลายที่ชื่อของโปรแกรมย่อยนั้น ๆ ที่ถูกประกาศไปในส่วนของการประกาศแพ็กเก็ตแล้วจะถูกเก็บไว้ในส่วนบอดี้แพ็กเก็ตทั้งนี้รวมทั้งการกำหนดค่าคงที่ต่าง ๆ อันได้แก่ค่าคงที่ที่ถูกประกาศชื่อก่อนในส่วนของการประกาศแพ็กเก็ตแต่ถูกกำหนดค่าในส่วนของบอดี้แพ็กเก็ต ฉะนั้นส่วนบอดี้แพ็กเก็ตจึงไม่จำเป็นต้องมีถ้าในส่วนของการประกาศแพ็กเก็ตไม่มีการประกาศชื่อที่เป็นโปรแกรมย่อยหรือค่าคงที่ การเขียนบอดี้แพ็กเก็ตนั้นเป็นไปตามกฎเกณฑ์ที่แสดงในรูปที่ 2.35

```
Package body package_name is
    declarative part
End package_name;
```

รูปที่ 2.27 แสดงโครงสร้างโดยทั่วไปของบอดี้แพ็กเก็ต

2.11.2.4 หน่วยการออกแบบโครงแบบ

ดังที่ทราบกันแล้วว่ารูปแบบหนึ่งของระบบดิจิตอลไม่ว่าจะเป็นอะไรจะมีหน่วยการออกแบบเอนทิตีได้ เพียงหนึ่งหน่วยเท่านั้นแต่ในขณะที่หน่วยการออกแบบเอนทิตีหนึ่งหน่วยนี้อาจจะมีสถาปัตยกรรมที่เป็นหน่วยรองได้หลายหน่วย ดังนั้นจะต้องมีหน่วยการออกแบบโครงแบบมาเพื่อกำหนดการใช้โครงแบบ ประกอบเอนทิตีกับหน่วยการออกแบบสถาปัตยกรรมหน่วยไหนเข้าด้วยกัน

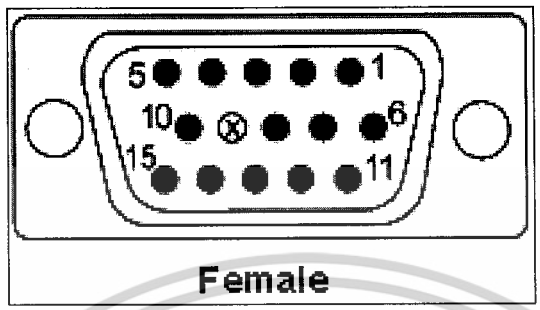
```
Configuration identifier of entity_name is
        Configuration_declarative_part
End;
```

รูปที่ 2.28 แสดงโครงสร้างโดยทั่วไปของหน่วยการออกแบบโครงแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.12 หัวเชื่อมต่อกับหน้าจอวีจีเอ (VGA Connector: DE-15)

พอร์ตวีดีโอ (Video Port) ซึ่งเป็นพอร์ตสำหรับต่อสายสัญญาณภาพกับจอคอมพิวเตอร์ ลักษณะของพอร์ตจะเป็นพอร์ตแบบตัวเมีย มีรู 15 รู ดังรูปที่ 2.29



รูปที่ 2.29 หัวเชื่อมต่อกับหน้าจอวีจีเอ

ตารางที่ 2.2 คุณสมบัติต่าง ๆ ของหัวเชื่อมต่อหน้าจอวีจีเอ

Pin Number	Signal Name	Notes
1	RED Video	Analog Signal, usually 0.7 volt, peak-to-peak
2	GREEN Video	Analog Signal, usually 0.7 volt, peak-to-peak
3	BLUE Video	Analog Signal, usually 0.7 volt, peak-to-peak
4	ID2	Monitor ID Bit 2
5	Digital Ground	General "Ground" for the video system
6	RED Ground	Note that the video signals have a separate Ground path. This is needed anytime you get the pixel rate much over 20 or 30 MHz... which is just about aways.
7	GREEN Ground	
8	BLUE Ground	
9	KEY	(Not used)
10	SYNC Ground	TTL returns for the SYNC lines.
11	ID0	Monitor ID Bit 0
12	ID1 or SDA	Monitor ID Bit 1
13	Horizontal Sync	Digital level (0 to 5 volts, TTL output)
14	Vertical Sync	Digital level (0 to 5 volts, TTL output)
15	ID3 or SCL	Monitor ID Bit 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 ตารางแสดงค่าที่จะเลือกใช้ของบิตต่างๆ

Bit				Description
3	2	1	0	
n/a	n/c	n/c	n/c	No monitor connected
n/a	n/c	n/c	GND	Mono monitor which does not support 1024x768
n/a	n/c	GND	n/c	Color monitor which does not support 1024x768
n/a	GND	GND	n/c	Color monitor which supports 1024x768

2.13 รอม (ROM: Read Only Memory)

รอม คือ หน่วยความจำชนิดหนึ่งที่มีโปรแกรมหรือข้อมูลอยู่แล้ว และพร้อมที่จะนำมาต่อกับไมโครโปรเซสเซอร์ได้โดยตรง ซึ่งโปรแกรมหรือข้อมูลนี้จะไม่สูญหายไป แม้ว่าจะไม่มีการจ่ายไฟเลี้ยงให้กับระบบ ข้อมูลที่เก็บอยู่ในรอมจะสามารถอ่านค่าออกมาได้ แต่ไม่สามารถเขียนข้อมูลเข้าไปได้ เว้นแต่จะใช้วิธีการพิเศษซึ่งขึ้นกับชนิดของรอม ซึ่งชนิดของรอมสามารถแบ่งออกได้เป็น

2.13.1 แมนนวลรอม (Manual ROM)

ข้อมูลทั้งหมดที่อยู่ในรอมจะถูกโปรแกรมโดยผู้ผลิต (โปรแกรม มาจากโรงงาน) เราจะใช้รอมชนิดนี้เมื่อข้อมูลนั้นไม่มีการเปลี่ยนแปลง และมีความต้องการใช้งานเป็นจำนวนมาก ผู้ใช้ไม่สามารถเปลี่ยนแปลงข้อมูลภายในรอมได้

โดยรอมจะมีการใช้เทคโนโลยีที่แตกต่างกัน เช่น ไบโอโพลาร์ (Biopolar) ซีมอส (CMOS) เอ็นมอส (NMOS) และพีมอส (PMOS)

2.13.2 พรอม (PROM: Programmable Read-Only Memory)

ข้อมูลที่ต้องการโปรแกรมจะถูกโปรแกรมโดยผู้ใช้เอง โดยป้อนพัลซ์แรงดันสูง (High Voltage Pulsed) ทำให้แผ่นโลหะหรือโพลีคริสตอลซิลิกอน (Polycrystaline Silicon) ที่อยู่ในตัวไอซีขาดออกจากกัน ทำให้เกิดเป็นลอจิก '1' หรือ '0' ตามตำแหน่งที่กำหนดในหน่วยความจำนั้น ๆ เมื่อพีรอมถูกโปรแกรมแล้ว ข้อมูลภายในจะไม่สามารถเปลี่ยนแปลงได้อีก หน่วยความจำชนิดนี้จะใช้ในงานที่ใช้ความเร็วสูง ซึ่งสูงกว่าหน่วยความจำที่โปรแกรมได้กว่าหน่วยความจำชนิดอื่น ๆ

2.13.3 อีพรอม (EPROM : Erasable Programmable Read-Only Memory)

ข้อมูลจะถูกโปรแกรมโดยผู้ใช้ โดยการให้สัญญาณที่มีแรงดันสูงผ่านเข้าไปในตัวอีพรอม ซึ่งเป็นวิธีเดียวกันกับที่ใช้ในพรอม แต่ข้อมูลที่อยู่ในอีพรอมเปลี่ยนแปลงได้ โดยการลบข้อมูลที่อยู่ในอีพรอมออกก่อน แล้วค่อยโปรแกรมเข้าไปใหม่ การลบข้อมูลนี้ทำได้ด้วยการฉายแสงอุลตร้าไวโอเลตเข้าไปใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวไอซีโดยผ่านทางกระจกใสที่อยู่บนตัวไอซี เมื่อฉายแสงครู่หนึ่ง (ประมาณ 5-10 นาที) ข้อมูลที่อยู่ภายในก็จะถูกลบทิ้ง ซึ่งช่วงเวลาฉายแสงนี้สามารถดูได้จากดาต้าชีทมากับตัวอีพรอมและมีความเหมาะสมที่จะใช้ เมื่องานของระบบมีโอกาสที่จะปรับปรุงแก้ไขข้อมูลใหม่

2.13.4 อีเอพรอม (EAPROM: Electrically Alterable Read-Only Memory)

อีเอพรอมหรือเรียกอีกชื่อหนึ่งว่าอีอีพรอม (EEPROM: Electrical Erasable EPROM) เนื่องจากมีการใช้ไฟฟ้าในการลบข้อมูลในรอมเพื่อเขียนใหม่ ซึ่งใช้เวลาสั้นกว่าของอีพรอม

การลบขึ้นอยู่กับพื้นฐานการใช้เทคโนโลยีที่แตกต่างกัน ดังนั้นอีเอพรอมจะอยู่บนพื้นฐานของเทคโนโลยีแบบเอ็นมอส ข้อมูลจะถูกโปรแกรมโดยผู้ใช้เหมือนในอีพรอมแต่สิ่งที่แตกต่างก็คือ ข้อมูลของอีเอพรอมสามารถลบได้โดยทางไฟฟ้าไม่ใช่โดยการฉายแสงแบบอีพรอม

2.14 แรม (RAM: Random-Access Memory)

แรม (RAM: Random Access Memory หน่วยความจำเข้าถึงโดยสุ่ม หรือหน่วยความจำชั่วคราว) เป็นหน่วยความจำหลักที่ใช้ในระบบคอมพิวเตอร์ยุคปัจจุบัน หน่วยความจำชนิดนี้ อนุญาตให้เขียนและอ่านข้อมูลได้ในตำแหน่งต่างๆ อย่างอิสระ และรวดเร็วพอสมควร ซึ่งต่างจากสื่อเก็บข้อมูลชนิดอื่นๆ อย่างเทป หรือดิสก์ ที่มีข้อจำกัดในการอ่านและเขียนข้อมูล ที่ต้องทำตามลำดับก่อนหลังตามที่จัดเก็บไว้ในสื่อ หรือมีข้อกำจัดแบบรอม ที่อนุญาตให้อ่านเพียงอย่างเดียว

ข้อมูลในแรม อาจเป็นโปรแกรมที่กำลังทำงาน หรือข้อมูลที่ใช้ในการประมวลผล ของโปรแกรมที่กำลังทำงานอยู่ ข้อมูลในแรมจะหายไปทันที เมื่อระบบคอมพิวเตอร์ถูกปิดลง เนื่องจากหน่วยความจำชนิดนี้ จะเก็บข้อมูลได้เฉพาะเวลาที่มีกระแสไฟฟ้าหล่อเลี้ยงเท่านั้น

2.14.1ดีแรม (DRAM: Dynamic Random Access Memory)

ดีแรม คือไดนามิก ซึ่งตรงกันข้ามกับ SRAM หรือ สแตติกแรม (Static RAM); DRAM ต้องการการรีเฟรช (Refresh) เซลเก็บข้อมูล หรือการประจุไฟ (Charge) ในทุกๆช่วงมิลลิวินาที DRAM จะเก็บทุกๆบิตในเซลเก็บข้อมูล ซึ่งประกอบขึ้นด้วยกลุ่มตัวเก็บประจุ (Capacitor) และทรานซิสเตอร์ (Transistor) คาปาซิเตอร์จะสูญเสียประจุไฟฟ้าอย่างรวดเร็ว และนั่นเป็นเห็นเหตุผลว่า ทำไม DRAM จึงต้องการการรีชาร์ต

2.14.2 เอสแรม (SRAM: Static Random-Access Memory)

เอสแรม ย่อมาจากคำว่า Static RAM (สแตติกแรม) เป็นหน่วยความจำประเภท RAM ที่พัฒนามาจากทรานซิสเตอร์ มีคุณสมบัติสามารถเก็บรักษาข้อมูลไว้ในหน่วยความจำตราบเท่าที่ยังมีไฟเลี้ยง อยู่และทำงานได้ที่ไม่ต้องมีการเขียนข้อมูลลงไปซ้ำหลายครั้งเพื่อรักษาข้อมูลภาย ใน (เรียกว่า รีเฟรช - Refresh) อยู่ตลอดเวลาเหมือน DRAM มีความเร็วในการเข้าถึงข้อมูลที่สูงกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15 ไมโครคอนโทรลเลอร์ (Microcontroller)

ไมโครคอนโทรลเลอร์จึงถูกเลือก ใช้ในการทดลองด้วยเหตุผลในการใช้อุปกรณ์ที่ต่อร่วมในวงจรน้อยชิ้น ราคาถูก หาแหล่งข้อมูลได้ง่ายมีการพัฒนาประสิทธิภาพ ในการประมวลผล เทียบเท่าไมโครโพรเซสเซอร์ขนาด 8 บิต -16บิต และ ใช้ในการพัฒนากับงานที่ไม่ต้องการความซับซ้อนซึ่งจะทำให้มีความสะดวกมากขึ้น ปัจจุบันมีไอซีของสองบริษัทที่เรานิยมใช้ในงานออกแบบ และสำหรับในการเรียนการสอนในสถาบันหลายแห่ง คือ ไอซีไมโครคอนโทรลเลอร์ของบริษัท Microchip ตระกูล 16FXXX และไอซีไมโครคอนโทรลเลอร์ตระกูล MCS-51 จากหลายบริษัทที่ผลิตออกมามากมายหลายเบอร์ แต่คำสั่งจะใกล้เคียงกัน ดังนั้น การทดลองในหนังสือเล่มนี้จึงเลือกใช้งานไอซี ไมโครคอนโทรลเลอร์ของตระกูล MCS-51 ด้วยเหตุผลเพราะมีข้อมูล และตัวอย่างที่หลากหลายหามาใช้งานได้ง่าย แต่ก็ไม่ได้ตัดสินว่าดีกว่าไอซีในตระกูลอื่นๆ ดังนั้น ในการออกแบบชุดทดลองที่ใช้งานร่วมกับบอร์ดไมโครคอนโทรลเลอร์ของ MCS-51 ที่จะแนะนำให้สร้างขึ้นนี้ สามารถที่จะนำมาใช้งานร่วมกับไอซีไมโครคอนโทรลเลอร์ได้ทุกเบอร์ และทุกตระกูล

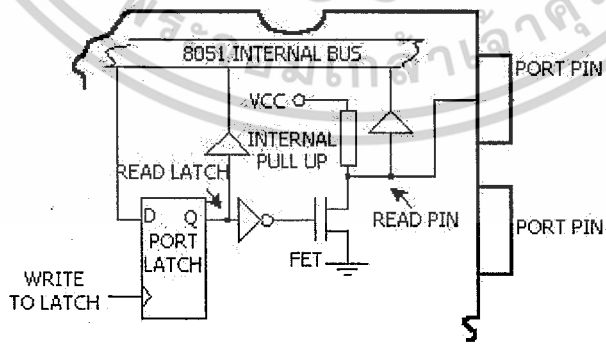
หน่วยความจำของไมโครคอนโทรเลอร์ 8051 แบ่งเป็น 2 ประเภท คือ

1. หน่วยความจำโปรแกรม (Program Memory) หน่วยความจำประเภทนี้ คือ ROM ใช้เก็บโปรแกรมที่ใช้ในการควบคุมระบบ ซึ่งเป็นหน่วยความจำประเภท non-volatile

2. หน่วยความจำข้อมูล (Data Memory) หน่วยความจำประเภทนี้ได้แก่ RAM

โครงสร้างของพอร์ต

การที่จะให้ไมโครคอนโทรลเลอร์ติดต่อกับอุปกรณ์ภายนอกได้ เช่นการรับข้อมูลจากอุปกรณ์ภายนอก (INPUT) หรือการส่งข้อมูลให้กับอุปกรณ์ภายนอก (OUTPUT) ก็จะต้องติดต่อผ่านพอร์ต (PORT) หรืออาจกล่าวได้ว่าพอร์ตคือช่องทางสำหรับการโอนย้ายข้อมูลระหว่างไมโคร คอนโทรลเลอร์กับอุปกรณ์ภายนอกนั้นเอง

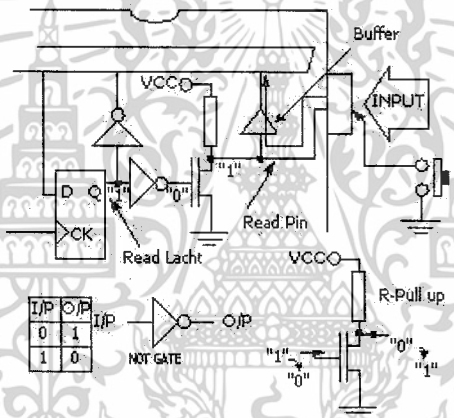


รูป 2.30 แสดงโครงสร้างภายในของพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15.1 การใช้งานไมโครคอนโทรลเลอร์ให้เป็นพอร์ตอินพุต (INPUT PORT)

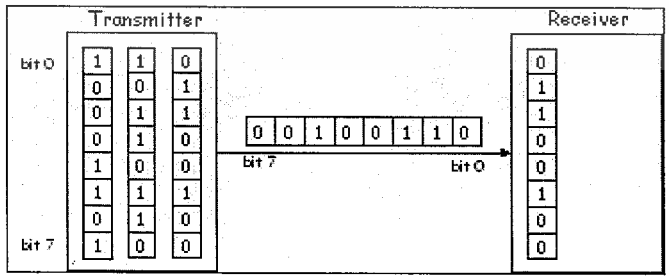
การกำหนดให้พอร์ตหรือบิตใดๆ ของไมโครคอนโทรลเลอร์เป็นพอร์ตอินพุต หรือส่วนในการรับค่าของข้อมูลเข้ามาดังแสดงในรูป 5.2 จะเริ่มต้นด้วยการเขียนข้อมูลให้กับพอร์ตหรือบิตนั้นๆ เป็นสถานะลอจิก "1" แล้วจึงส่งไปแต่ละบิตของพอร์ตที่ต้องการใช้งาน เพื่อให้เป็นพอร์ตอินพุต เช่นใช้คำสั่ง MOV P3, #0FFH หรือคำสั่ง SETB P1.5 จะทำให้วงจรส่วนของการคงสภาวะข้อมูล หรือวงจรแลตช์ (Latch)* ซึ่งสร้างมาจากวงจร ดี ฟลิป-ฟลอป (D flip-flop) จะให้เอาต์พุต Q มีสถานะลอจิกเป็น "1" แล้วจะผ่านไปที่วงจรกลับสัญญาณ (Inverter) เพื่อให้หยุดการทำงานของเฟต (FET)* ซึ่งจะทำให้ขาสัญญาณของพอร์ตถูกเชื่อมต่อเข้ากับวงจรพูลอัป * ที่เป็นตัวต้านทานภายใน (Internal Pull up) โดยตรง ส่งผลให้ขาพอร์ตนั้นมีสถานะลอจิกเป็น "1" และสามารถจะรับสัญญาณที่เป็นลอจิก "0" จากอุปกรณ์ภายนอกได้ ข้อมูลจากอุปกรณ์ภายนอกที่ต่ออยู่ก็จะถูกส่งเข้ามาเก็บไว้ในวงจรบัฟเฟอร์ภายในพอร์ต เพื่อรอให้ซีพียูมาทำการอ่านค่าเข้าไป ดังนั้นอุปกรณ์ภายนอกที่เราจะนำมาเชื่อมต่อกับพอร์ตอินพุต จึงนิยมกำหนดให้ทำงานในสภาวะลอจิก "0"



รูป 2.31 แสดงการกำหนดเป็นพอร์ตอินพุตโดยให้สถานะเป็น "1" ตำแหน่งบิตที่ต้องการ

2.16 การสื่อสารแบบอนุกรม (Serial Communication)

เป็นการสื่อสารโดยการส่งข้อมูลทีละบิต ผ่านสายสัญญาณเส้นเดียว จนครบทั้ง 8 บิต หรือไบท์ โดยจะส่งบิตต่ำ (LSB) ออกไปก่อน สามารถแสดงให้เห็นหลักการส่งข้อมูลแบบอนุกรมได้ดังรูปที่ 2.32



รูปที่ 2.32 การส่งข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.1 รูปแบบของการสื่อสารแบบอนุกรมและอัตราบอดการสื่อสาร

อัตราบอด (Baud Rate) คือความเร็วในการรับ-ส่งข้อมูลอนุกรมมีหน่วยเป็นบิตต่อวินาที ซึ่งจะบอกจำนวนบิตที่รับ-ส่งในเวลา 1 วินาที เช่น ส่งข้อมูลด้วยอัตรา 9600 บิตต่อวินาที ก็คือการส่งข้อมูลตัวอักขระขนาด 10 บิต (บิต Start 1 บิต บิตข้อมูล 8 บิต บิต Stop 1 บิต) ได้ 960 ตัวอักขระใน 1 วินาที ซึ่งตารางที่ 2.10.1 แสดงอัตราบอดของ UART ที่ใช้กันทั่ว ตารางที่ 2.4 เป็นการแสดงอัตราบอดทั่วไปที่ใช้ในการโอนย้ายข้อมูลแบบอนุกรม

ตารางที่ 2.4 อัตราบอดที่ใช้กันทั่วไป

อัตราบอด	ช่วงเวลาของแต่ละบิต
110	9.91 ms
150	6.67 ms
300	3.33 ms
600	1.67 ms
1200	0.833 ms
2400	0.417 ms
4800	0.208 ms
9600	0.104 ms
19200	0.52

2.16.2 การอินเทอร์เฟสตามมาตรฐาน RS-232

มาตรฐาน RS-232 เป็นมาตรฐานที่ได้รับการพัฒนามานานและถูกใช้งานกันอย่างแพร่หลาย เราใช้ RS-232 เชื่อมต่อ DTE (Data Terminal Equipment) เข้ากับ DCE (Data Communication Equipment) เช่น การต่อเทอร์มินัลเข้ากับโมเด็ม มาตรฐาน RS-232 กล่าวถึงลักษณะทางกล, ลักษณะของสัญญาณไฟฟ้าและลักษณะการทำงานที่ใช้การอินเทอร์เฟส ตัวอย่างของอุปกรณ์ที่ใช้ในการอินเทอร์เฟสตามมาตรฐาน RS-232 ได้แก่ เทอร์มินัล, พล็อตเตอร์, ลอจิกอนาไลเซอร์ (Logic Analyzer) และเครื่องพิมพ์ ถ้าการประยุกต์ใช้งานของเราต้องการทำอินเทอร์เฟสอุปกรณ์เข้ากับอินเทอร์เฟสมาตรฐาน RS-232 เราจำเป็นต้องแปลงระดับสัญญาณ TTL ให้เป็นระดับสัญญาณแบบอื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

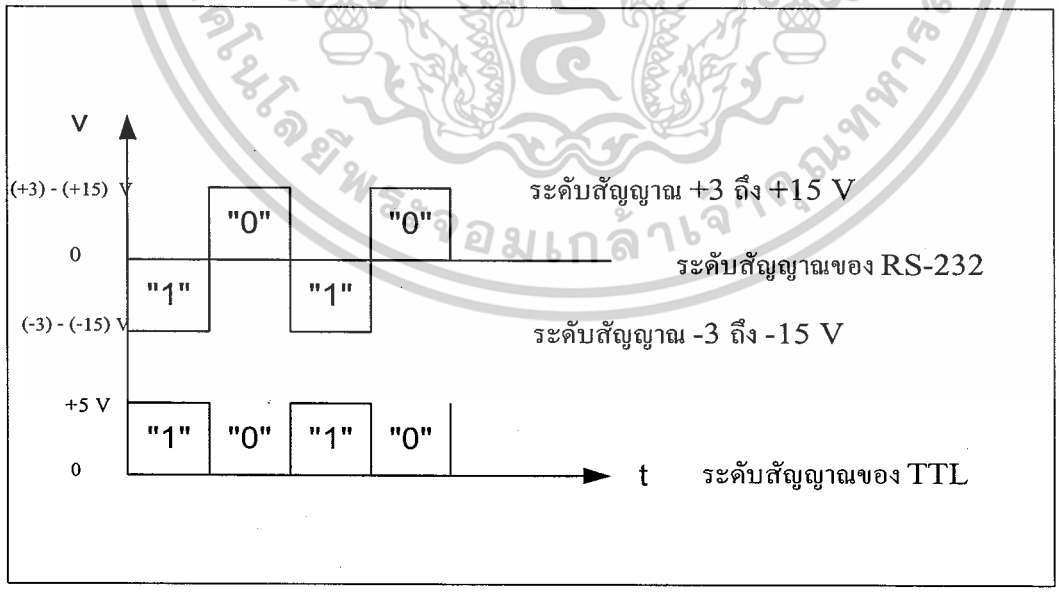
2.16.3 ลักษณะสัญญาณที่ใช้ในการอินเทอร์เฟส

มาตรฐาน RS-232 ใช้สัญญาณเพียงเส้นเดียวในการส่งสัญญาณ โดยสัญญาณจะส่งไปในทิศทางเดียวกัน ในกรณีที่อัตราเร็วในการส่งข้อมูลมีค่าเท่ากับ 20 กิโลบิทต่อวินาที (kbps) ซึ่งค่านี้เป็นค่าสูงสุดที่ใช้ในการสื่อสารข้อมูล (ในปัจจุบันพัฒนาให้สามารถส่งข้อมูลได้มากกว่านี้) ระยะทางในการส่งข้อมูลไม่ควรเกิน 50 ฟุต (ตามข้อกำหนดในมาตรฐาน) สำหรับการแทนแรงดันของระดับสัญญาณจะแทนระดับสัญญาณของลอจิก “0” ด้วยค่าแรงดัน +3 โวลท์ ถึง +12 โวลท์ ส่วนลอจิก “1” จะแทนระดับสัญญาณด้วยค่าแรงดันระหว่าง –3 โวลท์ ถึง –12 โวลท์

2.16.4 การเชื่อมต่อพอร์ตอนุกรมมาตรฐาน RS-232

การกำหนดมาตรฐานการเชื่อมต่อแบบอนุกรม EIA RS-232 (x) เป็นมาตรฐานอุตสาหกรรม โดยคณะกรรมการสมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association) ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมแบบอะซิงโครนัส (Asynchronous) 2 ทิศทาง เพื่อให้มีการใช้งานในการเชื่อมต่อที่สอดคล้องกัน ระหว่างอุปกรณ์คอมพิวเตอร์ต่าง ๆ การรับส่งสัญญาณจะกำหนดความยาวสูงสุดไว้ที่ไม่เกิน 50 ฟุตโดยมีระดับ สัญญาณตั้งแต่ 3 โวลท์ จนถึง 15 โวลท์ สำหรับลอจิก "0" และมีระดับแรงดันที่ -3 โวลท์ จนถึง -15 โวลท์ สำหรับลอจิก "1" ดังแสดงในรูป 2.33

ดังนั้นสังเกตได้ว่าจะมีระดับแรงดันที่ใช้ในสถานะลอจิก "0" และ ลอจิก "1" แตกต่างออกไปจากระบบไอซีดิจิตอลทั่ว ๆ ไป การต่อใช้งานจึงต้องมีอุปกรณ์ที่ทำหน้าที่เปลี่ยนระดับแรงดันจาก 0 - 5 โวลท์ จากไมโครคอนโทรลเลอร์ ให้เป็นระดับแรงดันที่สูงกว่า +3 หรือต่ำกว่า - 3 โดยจะมีไอซีสำเร็จรูปพร้อมใช้งาน หรืออาจจะต่อวงจรจากทรานซิสเตอร์ได้

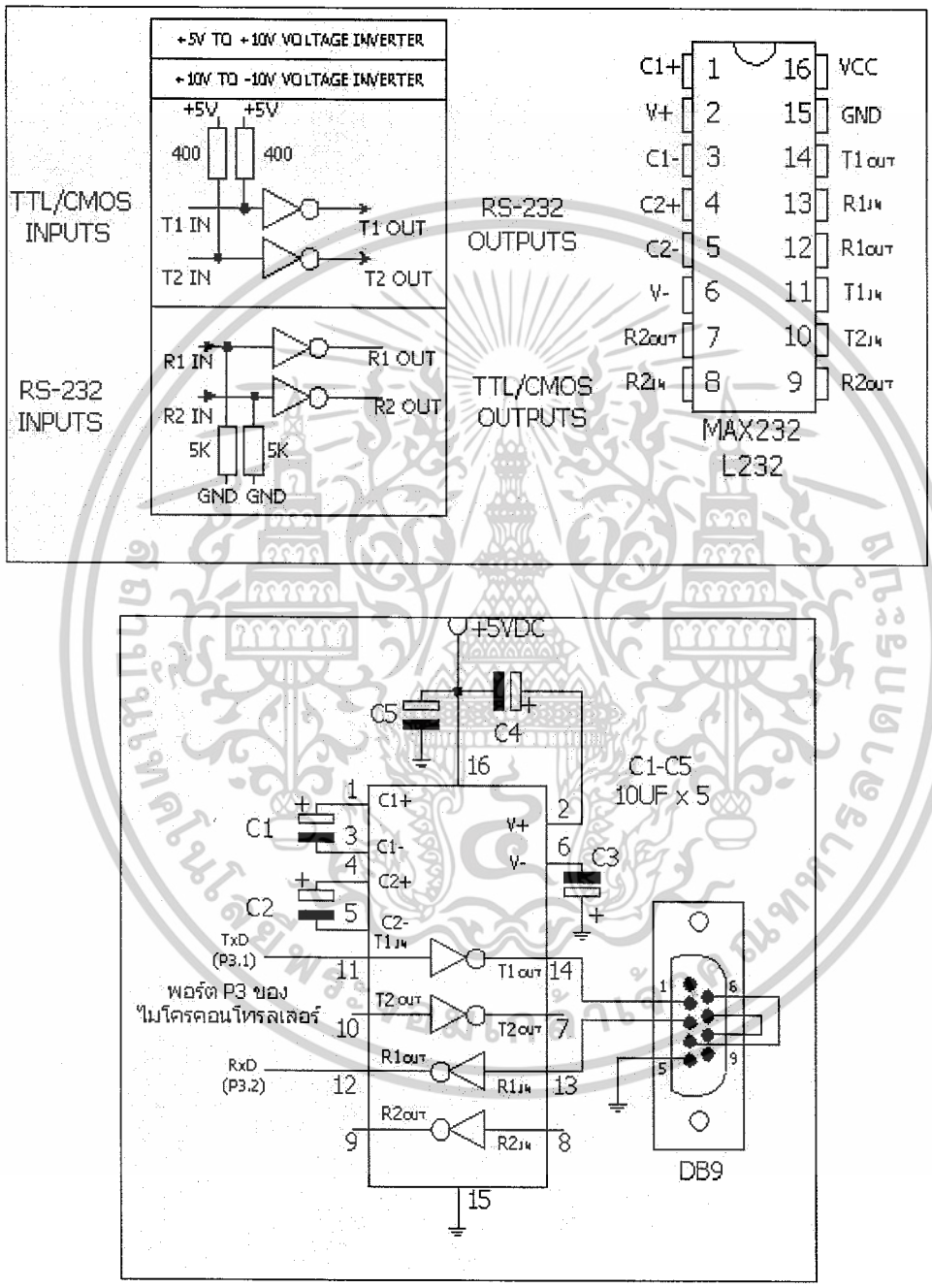


รูปที่ 2.33 แสดงระดับแรงดันสัญญาณของพอร์ตอนุกรม RS-232 กับ TTL ในสถานะลอจิก "1" และ"0"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.5 ไอซี MAX232, L232

ไอซี MAX232, L232 เป็นไอซีที่แปลงระดับสัญญาณจากระดับ TTL ไปเป็นระดับของ RS-232 และในทำนองเดียวกันก็รับระดับสัญญาณจาก RS-232 เพื่อแปลงเป็นระดับสัญญาณจากระดับ TTL ให้กับไมโครคอนโทรลเลอร์ได้

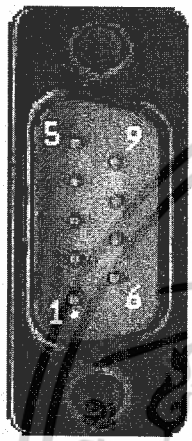


รูปที่ 2.34 แสดงตำแหน่งขาของไอซี MAX232, L232 และการต่อใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

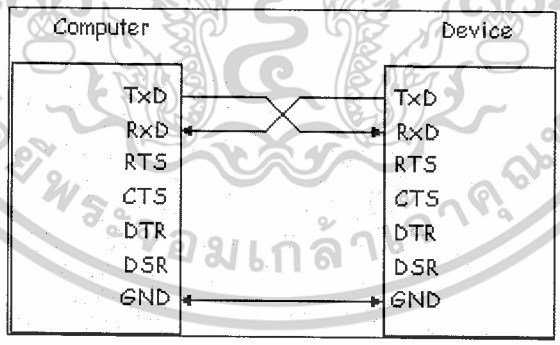
2.16.6 การออกแบบตัวแปลงสัญญาณ

การเชื่อมต่อกับพอร์ทสื่อสารของคอมพิวเตอร์ส่วนบุคคลจะเลือกใช้พอร์ตสื่อสารแบบอนุกรม 9 ขา (DB-9) ซึ่งสามารถทำการรับส่งข้อมูลได้แบบอนุกรม โดยลักษณะของสัญญาณจะเป็นไปตามมาตรฐาน RS-232 โดยลักษณะของการเชื่อมต่อของพอร์ตสื่อสารสำหรับคอนเน็คเตอร์ (connector) แบบ DB-9 สามารถแสดงให้เห็นได้ดังรูปที่ 2.35 และรูปที่ 2.36



ตำแหน่งขา DB-9	สัญญาณ
1	Data Carrier Detect : DCD
2	Received Data : RxD
3	Transmitted Data : TxD
4	Data Terminal Ready : DTR
5	Signal Ground : GND
6	Data Set Ready : DSR
7	Request To Send : RTS
8	Clear To Send : CTS
9	Ring Indicator : RI

รูปที่ 2.35 การจัดขาของ connector พอร์ทอนุกรมแบบ DB-9



รูปที่ 2.36 การต่ออุปกรณ์ภายนอกกับคอมพิวเตอร์โดยใช้สัญญาณเพียง 3 เส้น

2.17 โมดูลตรวจจับภาพ

- ใช้โมดูลกล้องทุกทิศทางซีมอส รุ่น OV6620
- ใช้ไมโครคอนโทรลเลอร์ SX28AC ความเร็วสูงในการจัดการสัญญาณภาพเป็นข้อมูลอนุกรม เพื่อให้ไมโครคอนโทรลเลอร์ขนาดเล็กสามารถทำงานกับสัญญาณหรือรูปภาพได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ติดต่อแบบอนุกรมทั้งในระดับทีทีแอล และมาตรฐาน RS-232 สามารถเชื่อมต่อกับคอมพิวเตอร์ผ่านพอร์ตอนุกรมได้ เลือกบอดเรตในการรับส่งข้อมูลอนุกรมได้ 4 ค่าคือ 115200, 38400, 19200, 9600 บิตต่อวินาที
- ตรวจจับภาพสีได้ด้วยอัตราเร็ว 17 เฟรมต่อวินาที
- สามารถค้นหาจุดศูนย์กลางภาพได้
- ให้ข้อมูลค่าเฉลี่ยสีแดง, เขียว และน้ำเงิน เพื่อแยกแยะความแตกต่างได้
- ถ่ายทอดข้อมูลจุดภาพแบบไบนารีเวลาจริงของแต่ละพิกเซลที่ตรวจจับได้ในภาพ
- สามารถปรับแต่งคุณสมบัติภาพของกล้องได้
- สามารถอ่านข้อมูลดิบของภาพออกมาได้
- ความละเอียดของภาพที่ตรวจจับได้คือ 80 x 143 จุด

โมดูลตรวจจับภาพ iV-CAM ใช้สำหรับตรวจจับภาพ ให้ข้อมูลของภาพที่ตรวจจับได้นั้นเป็นข้อมูลของแม่สีหลัก คือ สีแดง สีเขียว สีน้ำเงิน โดยสามารถให้ข้อมูลรายละเอียดในแต่ละจุดภาพหรือพิกเซล จึงสามารถนำข้อมูลเหล่านั้นมาประกอบกันเพื่อสร้างการจดจำรูปร่างของวัตถุได้

2.18 การตรวจสอบคุณภาพของภาพ

ในการเปรียบเทียบผลของการปรับปรุงคุณภาพของภาพนั้น ต้องมีมาตรการในการควบควบคุณภาพของภาพ โดยจะใช้สองมาตรการคือ *Mean-Squared Error* และ *Peak Signal-to-Noise Ratio* โดยที่ค่า *Mean-Squared Error* (MSE) ระหว่างภาพ 2 ภาพ คือ $g(x,y)$ และ $\hat{g}(x,y)$ คือ

$$e_{MSE} = \frac{1}{MN}\sum_{n=1}^{M}\sum_{m=1}^{N}[\hat{g}(n,m) - g(n,m)]^2 \qquad (2.38)$$

ปัญหาสำคัญปัญหาหนึ่งของการหาค่า *Mean-Squared Error* คือ ระดับความเข้มของภาพ ก็คือในการหาค่า *Mean-Squared Error* ที่ 100.0 สำหรับภาพ 8 บิต (ค่าพิกเซลอยู่ในช่วง 0-255) ดูไม่น่าจะเป็นไปได้ ในการหาค่า *Mean-Squared Error* ที่ 100.0 สำหรับภาพ 10 บิต (ค่าพิกเซลอยู่ในช่วง 0-1023) ก็เกือบจะหาค่าไม่ได้

psnr เลี่ยงปัญหานี้โดยการscaling ที่ mse ตามช่วงของภาพ

$$PSNR = -10\log_{10}\frac{e_{MSE}}{S^2} \qquad (2.39)$$

เมื่อ s คือต่าพกเซลสูงสุด psnr มีค่าอยู่ในหน่วยเดซิเบล (DB) ค่าpsnrนั้นยังไม่เป็นค่าในอุดมคติ แต่ก็ยังใช้ในทางปฏิบัติสิ่งที่เป็นหลักที่นำไปใช้ไม่ได้คือความแข็งแรงของสัญญาณนั้นถูกประเมินเป็น S^2 มากกว่าสัญญาณที่แท้จริงสำหรับภาพ PSNR เป็นการวัดที่ดีสำหรับการเปรียบเทียบผลของการซ่อมแซมภาพสำหรับภาพเดียวกัน แต่ระหว่างภาพที่ถูกเปรียบเทียบด้วย psnr นั้นไม่มีความหมายที่ถูกต้องมากนัก ภาพที่มี PSNR 20 DB อาจจะดูดีกว่าภาพอื่นที่มีค่า PSNR 30 DBก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

โครงงานนี้แบ่งออกได้เป็นสองส่วนหลักคือ

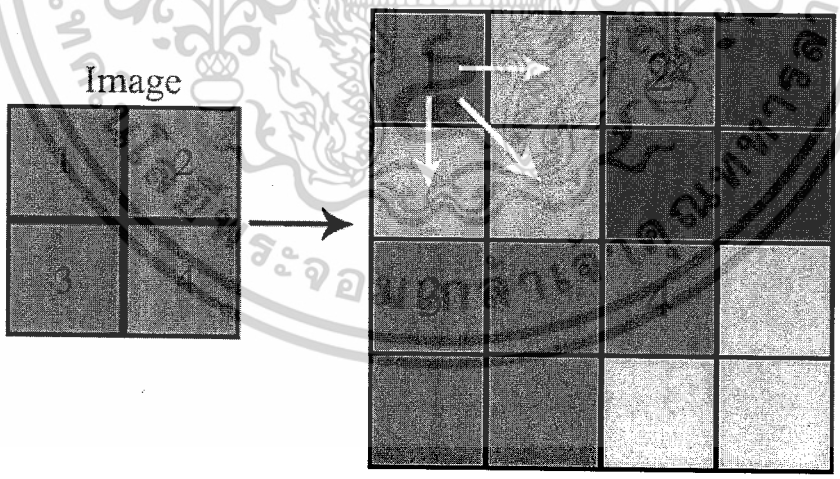
- การอินเทอร์โปเลทโดยใช้โปรแกรมแมทแลปในการช่วยประมวลผล
- การอินเทอร์โปเลท โดยใช้ FPGA ในการประมวลผล

โดยในส่วนของแมทแลปนั้นเป็นการศึกษาวิธีการนำข้อมูล เพื่อมาใช้ทำการอินเทอร์โปเลชั่น ซึ่งในโครงงานนี้ได้เลือกวิธีการทำอินเทอร์โปเลชั่นแบบต่างๆกัน ดังนี้

1. Replication Pixel
2. Bilinear Interpolation
3. Fast Fourier Transform Based Interpolation
4. Discrete Pascal Transform Based Interpolation

3.1 Replication Pixel

วิธีการนี้เป็นการนำพิกเซลต้นแบบ มาทำการคัดลอก และวางไว้ที่บริเวณข้างเคียงของพิกเซลที่ทำการคัดลอก เพื่อให้ภาพมีขนาดใหญ่ขึ้น ดังตัวอย่างที่แสดงในรูปข้างล่างต่อไปนี้



รูปที่ 3.1 แสดงการขยายด้วยวิธีการ Replication Pixel

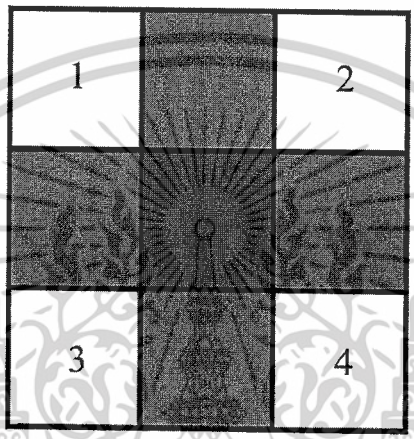
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 Bilinear Interpolation

วิธีการนี้ จะทำการขยายข้อมูลด้วยวิธีการนำค่าบริเวณข้างเคียง(4 จุดพิกเซลที่ติดกันในข้อมูลภาพ) มาทำการคำนวณ เพื่อหาค่าสัมประสิทธิ์ ด้วยสมการ

$$Ax_i+By_j+Cx_iy_j+D = Z(x_i,y_j)$$

โดยที่ค่า x และ y คือจุดพิกัดของภาพในแต่ละพิกเซล และค่า Z คือค่าของสีในพิกเซลนั้นๆ ซึ่งเมื่อทำการแทนค่าลงไปจะได้สมการ 4 สมการ (ซึ่งเกิดจาก 4 พิกเซล) 4 ตัวแปร ทำให้เราสามารถแก้สมการเพื่อหาค่าสัมประสิทธิ์คือ A B C และ D ได้ และนำค่าที่ได้เพื่อมาคำนวณค่าในจุดใหม่



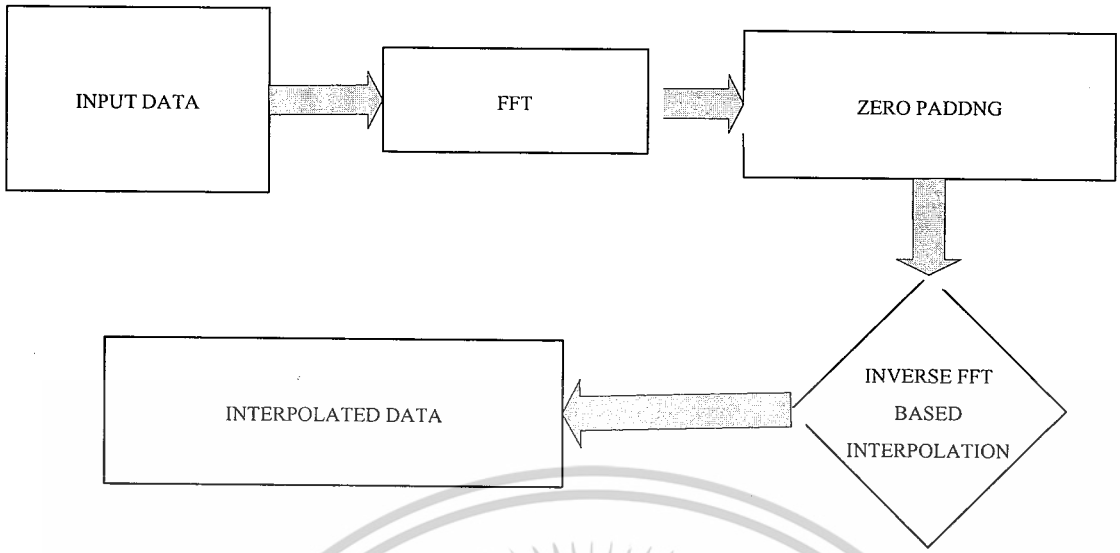
รูปที่ 3.2 แสดงการขยายภาพด้วยวิธีการ Bilinear

จากรูป ค่าที่ตำแหน่ง 1 2 3 และ 4 คือค่าของสีในพิกเซลต้นแบบที่จะนำมาทำการอินเทอร์โปเลชั่น โดยในตำแหน่งที่ 1 จะมีค่าพิกัด (x,y) = (1,1) , ตำแหน่งที่ 2 มีค่าพิกัด (x,y) = (1,3) , ตำแหน่งที่ 3 มีค่าพิกัด (x,y) = (3,1) , ตำแหน่งที่ 4 มีค่าพิกัด (x,y) = (3,3) นำไปทำการแทนในสมการเพื่อหาค่าสัมประสิทธิ์ และนำค่าสัมประสิทธิ์ที่ได้มาคำนวณค่าของสีที่ตำแหน่งใหม่ แตกต่างกันไปตามพิกัดของ (x,y) เช่น ตำแหน่งที่อยู่ระหว่าง 1 และ 2 จะมีค่าพิกัด (x,y) = (1,2) แทนลงไปในสมการเพื่อหาค่า Z

3.3 Fast Fourier transforms Interpolation

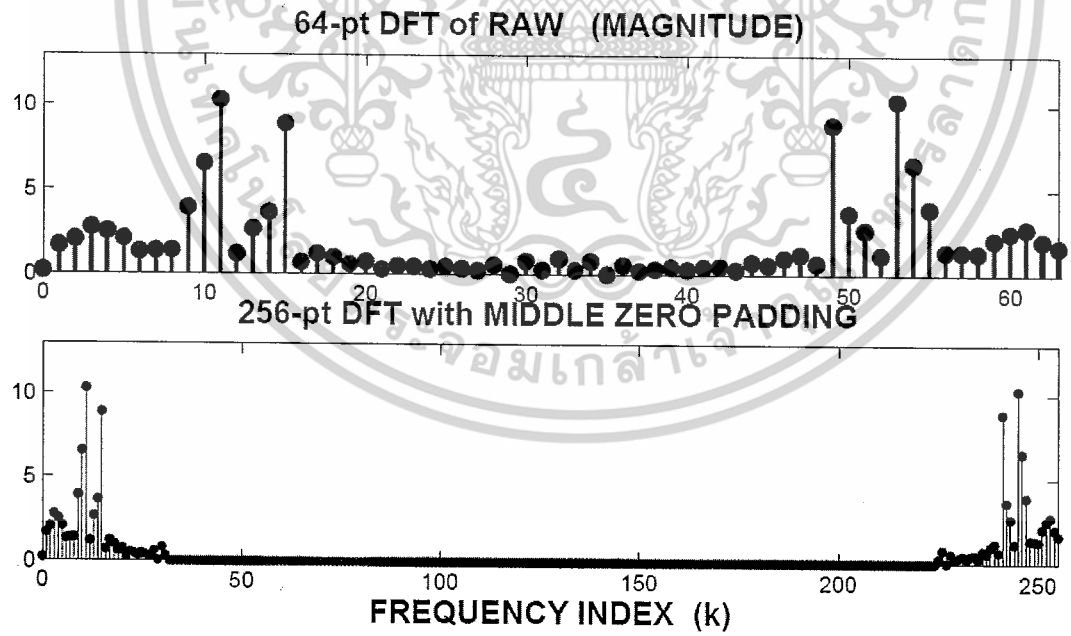
เป็นการแปลงสัญญาณจาก โดเมนของเวลา ไปเป็นโดเมนของความถี่ แล้วทำการเพิ่มค่า 0 ลงไปในตรงกลางของสเปคตรัม (Zero padding) ซึ่งหากเราเติมค่า 0 หลังสัญญาณในโดเมนของเวลา เมื่อทำการแปลง FFT แล้ว จะเป็นการเพิ่มจำนวนความหนาแน่นของสเปคตรัม แต่ในทางกลับกันหากเราเติมค่า 0 ลงตรงกลางของสเปคตรัมที่เกิดขึ้นจากการแปลง FFT แล้วทำการแปลงกลับมาอยู่ในรูปของโดเมนเวลา จะพบว่า สัญญาณนั้นจะมีจำนวนของการสุ่มตัวอย่าง (Sampling) เพิ่มขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



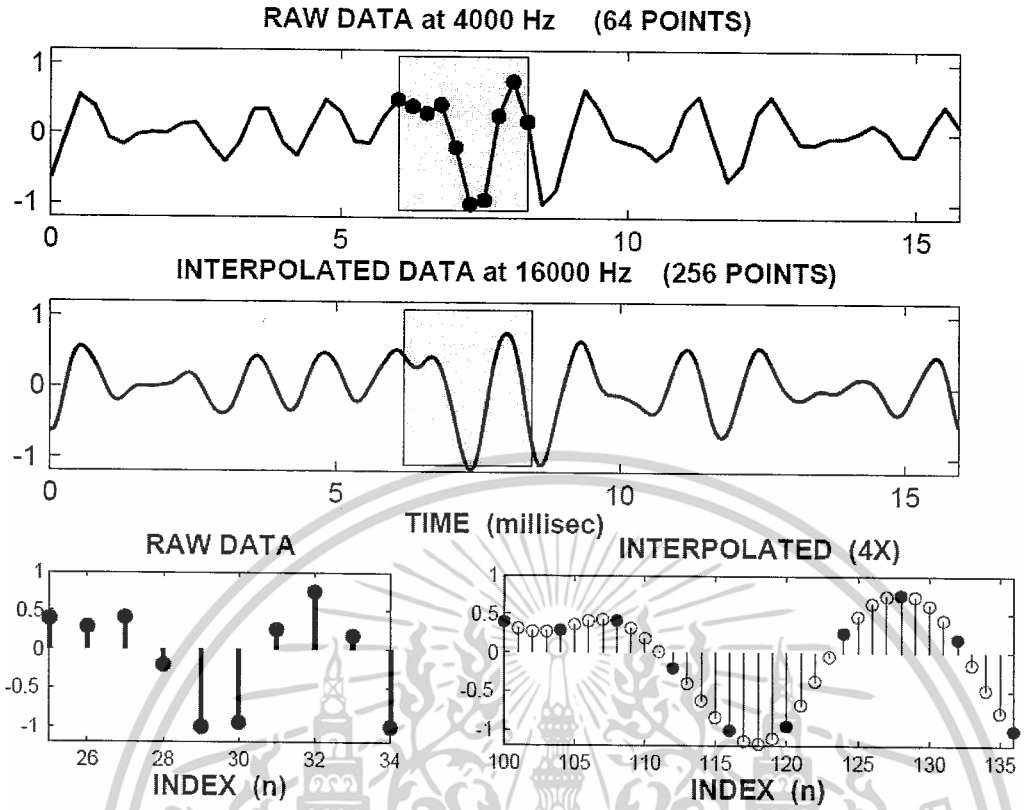
รูปที่ 3.3 ขั้นตอนในการทำการอินเทอร์โปเลชั่นด้วย FFT

ซึ่งค่าของ Zero padding ที่ทำการเพิ่มลงไปในโดเมนของสเปคตรัมนั้น จะต้องเพิ่มในจำนวนที่เท่ากับ จำนวนของข้อมูลเดิม (N) คูณกับ เลขจำนวนเท่าที่ต้องการขยาย (L) ลบด้วยหนึ่งเพราะฉะนั้น จำนวนข้อมูลของ Zero padding ที่ต้องทำการเพิ่มลงไปในข้อมูลจะมีจำนวนเท่ากับ N x (L-1)



รูปที่ 3.4 วิธีการเพิ่ม Zero padding ในแกนความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 ผลที่ได้จากการขยายด้วยวิธีการ FFT

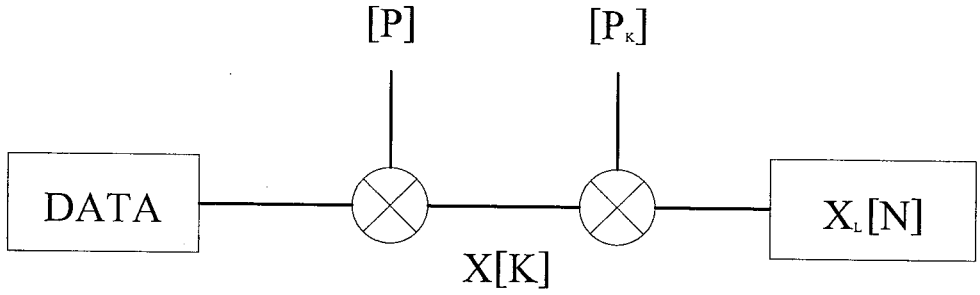
3.4 Discrete Pascal transforms Interpolation

เราสามารถใช้กระบวนการแปลงปาสคาลในการทำอินเทอร์โปเลชั่น ซึ่งการคำนวณในการแปลงปาสคาลจะใช้วิธีในการคำนวณแบบพหุนาม สัญญาณไม่ต่อเนื่องทางเวลา x[n] สามารถแสดงผลได้เป็นผลรวมแบบถ่วงน้ำหนักของพหุนามแบบปาสคาล ที่ X[k] เป็นขบวนของสัมประสิทธิ์การแปลงแบบปาสคาล และ $P_k(x)$ เป็นพหุนามต่อเนื่องแบบปาสคาลกำลัง k เราสามารถสร้างฟังก์ชัน x_L [n] ได้จากการเพิ่มอัตราการสุ่มตัวอย่างจากฟังก์ชัน x[n] ดังนี้ ถ้า x[n] มี N ตัวอย่าง x_L [n] จะมี $N+(L-1)(N-1)$ ตัวอย่าง หรือ ประมาณ NL สำหรับ N ที่มีค่ามากๆ โดยเราสามารถคำนวณค่า x_L [n] ได้จาก

$$x_L[n] = \sum_{k=0}^{N} X[k] P_k\left(\frac{n}{L}\right) \qquad 0 \le n \le LN$$

โดยวิธีในการอินเทอร์โปเลทแบบดิสครีตปาสคาลทรานฟอร์ม จะมีขั้นตอนดังแสดงในภาพต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ขั้นตอนในการทำการอินเทอร์โปเลชั่นด้วย DPT

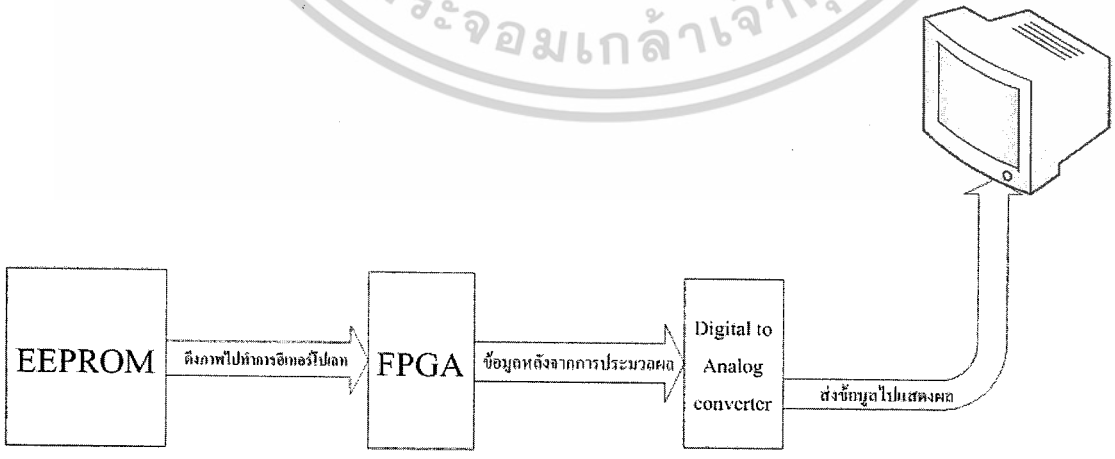
ซึ่งในการอินเทอร์โปเลชั่นด้วยวิธีการนี้ สามารถทำการขยายได้สองแบบ แบบแรกคือทำการคำนวณและขยายทีเดียวทั้งภาพ (แบบโกบอล) และแบบที่สองคือการแบ่งภาพออกเป็นส่วนย่อยๆ และนำมาขยายทีละส่วนของภาพ (แบบโลคอล) ก่อนจะนำมาเรียงต่อกันให้เป็นภาพใหญ่

ในส่วนของฮาร์ดแวร์นั้นจะทำการนำวิธีการอินเทอร์โปเลชั่นที่เหมาะสมกับการนำมาใช้ในการเขียนโปรแกรมลงบน FPGA โดยในที่นี้ได้ทำการเลือกใช้วิธีการในการอินเทอร์โปเลทสามวิธีดังนี้

1. Replication Pixel (โดยใช้การหน่วงเวลา)
2. Replication Pixel
3. Linear

3.5 Replication Pixel (Using Delay)

เป็นวิธีการอินเทอร์โปเลทโดยการทำการแสดงผลภาพข้อมูลเดิมในตำแหน่งของจอวีจีเอถัดไป โดยจะทำให้เป็นการอินเทอร์โปเลทด้วยวิธีการสร้างข้อมูลซ้ำจากตำแหน่งก่อนหน้าโดยการใช้วิธีอินเทอร์โปเลทด้วยวิธีนี้จะใช้หน่วยความจำภายนอกเพียงอย่างเดียวคือ EEPROM



รูปที่ 3.7 วงจรรวมที่ใช้ในการอินเทอร์โปเลทแบบใช้การดีเลย์

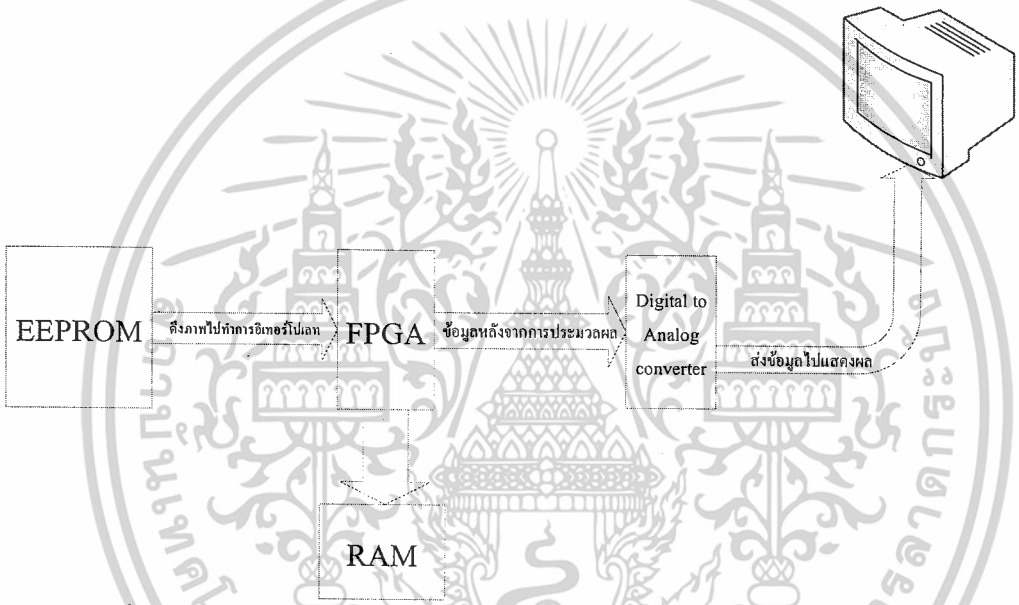
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 Replication Pixel

เป็นวิธีการที่เหมือนกับการทดลองในแมทแลป คือการคัดลอกพิกเซลต้นแบบมาไว้บริเวณข้างเคียง โดยจะทำการอ่านข้อมูลจาก EEPROM มาประมวลผลใน FPGA และเก็บลงใน RAM เพื่อเป็นที่เก็บข้อมูลในการอ่าน-เขียนข้อมูลเพื่อทำกระบวนการอินเทอร์โปเลท

3.7 Linear Interpolation

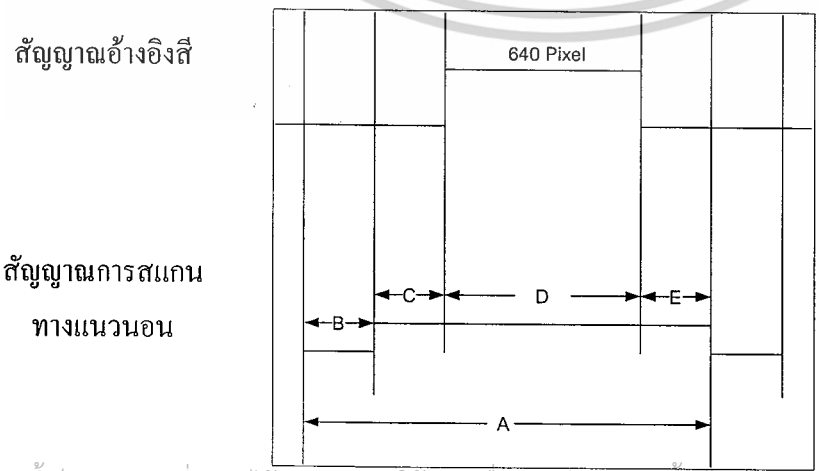
เป็นการอินเทอร์โปเลทโดยใช้วิธีการนำพิเซลข้างเคียงมาเฉลี่ยค่าเพื่อนำมาสร้างข้อมูลใหม่ระหว่างข้อมูลทั้งสอง โดยจะทำการอ่านข้อมูลจาก EEPROM มาประมวลผลดังวิธีดังกล่าวแล้วนำไปเก็บลงใน RAM เพื่อเก็บข้อมูลในการอ่าน-เขียนข้อมูลเพื่อทำการอินเทอร์โปเลท



รูปที่ 3.8 วงจรรวมที่ใช้ในการอินเทอร์โปเลทแบบคัดลอกพิกเซลและแบบลิเนียร์

3.8 การสร้างสัญญาณควบคุมวีจีเอ

3.8.1 การสร้างสัญญาณสแกนทางแนวนอน (Horizontal Synchronization)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.9 รูปสัญญาณการสแกนและสัญญาณการอ้างอิงตำแหน่งทางแนวนอน

สัญญาณการสแกนทางแนวนอนจะเป็นตัวกำหนดการสแกนทางแนวนอนในแต่ละแถวจะมีค่าข้อมูล อยู่ในช่วงประมาณ 794 คือช่วง C+D+E นั่นเองโดยจะมีสัญญาณการอ้างอิงสีเป็นสัญญาณ บอกถึงต้องการสแกนในช่วง 0-639 ตามการสแกนตามมาตรฐานนั่นเอง

ตารางที่ 3.1 ตารางแสดงเวลาในช่วงต่าง ๆ ของสัญญาณการสแกนทางแนวนอน และค่าการแปลงเวลาเป็นข้อมูลที่ใช้ในการเขียนโปรแกรม

Parameter	A	B	C	D	E
Time	31.77 μs	3.77 μs	1.89 μs	25.17 μs	0.94 μs
Data	794.25	94.25	47.25	629.25	23.5

จากตารางที่ 3.1 จะแสดงช่วงค่าของวีจีเอไทม์มิ่ง (VGA Timing) ของสัญญาณการสแกนทางแนวนอน ซึ่งจะใช้เวลาต่าง ๆ ตามช่วงที่กำหนดโดยประมาณ นอกจากนั้นเราจะแปลงค่าของเวลาเป็นค่าของข้อมูล เพื่อการใช้ในการเขียนโปรแกรมด้วย ภาษาวีเอชดีแอลจากค่าเวลาต่าง ๆ จะมีการคำนวณดังนี้

A คือเวลาทั้งหมดของการสแกนทางแนวนอน

B, G และ E คือ การ์ดแบนด์ (Guard Bands)

D คือเวลาการสแกนช่วงข้อมูล 640 พิกเซล/ แถว

ช่วงข้อมูลจะมีการคำนวณดังนี้

ความถี่ที่ใช้งานมีค่า 25.175 *MHz*

การสแกนแต่ละพิกเซลจะใช้เวลา : Tpixel = 1/25.175 *MHz* = 39.721 หรือประมาณ 40 ns

เวลาทั้งหมดในการสแกนในแต่ละแถว : Trow = A = B+C+D+E = (Tpixel*640) +B+C+E = 31.77 μs

ถ้าเทียบจากเวลาเป็นข้อ มูลจะมีการคำนวณดังนี้

A = 31.77 μs /40 ns = 794.25 D = 25.17 μs /40 ns = 629.25

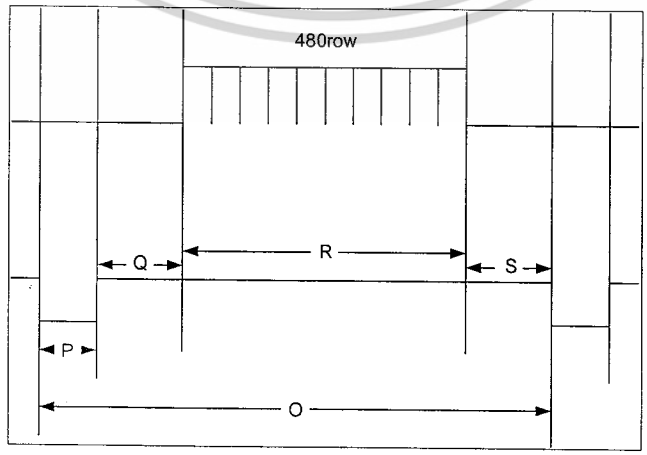
B = 3.77 μs /40 ns = 94.25 E = 0.94 μs /40 ns = 23.5

C = 1.89 μs /40 ns = 47.25

3.8.2 สัญญาณการสแกนทางแนวตั้ง (Vertical synchronization)

สัญญาณอ้างอิงสี

สัญญาณการสแกนทางแนวตั้ง



รูปที่ 3.10 รูปสัญญาณการสแกนและสัญญาณการอ้างอิงตำแหน่งทางแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณการสแกนทางแนวตั้งจะเป็นตัวกำหนดการสแกนทางแถวตั้งโดยถ้ามีการสแกนทางแนวนอนครบ 523 แถวจะเกิดสัญญาณการสแกนทางแนวตั้ง1ลูก คือช่วง Q+R+S นั่นเองโดยจะมีสัญญาณการอ้างอิงสีเป็นสัญญาณ บอกถึงต้องการสแกนในช่วง 0-479 ตามการสแกนมาตรฐานคือ

ตารางที่ 3.2 ตารางแสดงเวลาในช่วงต่าง ๆ ของสัญญาณการสแกนทางแนวตั้ง และค่าการแปรเวลา เป็นข้อมูลที่ใช้ในการเขียนโปรแกรม

Parameter	O	P	Q	R	S
Time	16.6 ms	0.06 ms	1.02 ms	15.24 ms	0.35 ms
Data	522.505	2.014	32.105	479.697	11.016

จากตารางที่ 3.2 จะแสดงช่วงค่าของวีจีเอไทม์มิ่งของสัญญาณการสแกนทางแนวตั้ง ซึ่งจะใช้เวลาตามช่วงที่กำหนดโดยประมาณ นอกจากนั้นเราจะแปลงค่าของเวลาเป็นค่าของข้อมูลเพื่อใช้ในการเขียนโปรแกรมด้วยภาษาวีเอชดีแอลจากค่าเวลาต่าง ๆ จะมีการคำนวณดังนี้

O คือเวลาทั้งหมดของการสแกนทางแนวตั้ง

P, Q และ S คือ การ์ดแบนด์

R คือเวลาการสแกนช่วงข้อมูล 480 แถว/เฟรม คิดเป็น 307, 200 พิกเซลต่อเฟรม ช่วงข้อมูลจะมีการคำนวณและจะมีการได้สัญญาณสแกนทางแนวตั้งจะใช้เวลาดังนี้

สัญญาณการสแกนทางแนวตั้ง 1 ลูก = สัญญาณการสแกนทางแนวนอน 523 แถว เวลาที่ใช้ในการสแกนแต่ละแถวคือ 31.77 μs

Trow = 31.77 μs

เวลาทั้งหมดในการสแกนทางแนวตั้ง

Tframe = O = P+Q+R+S = (Trow * 480rows) +P+Q+S = 16.6 ms

ถ้าเทียบจากเวลาจะได้ดังนี้

O = 16.6 ms/31.77 μs = 522.505

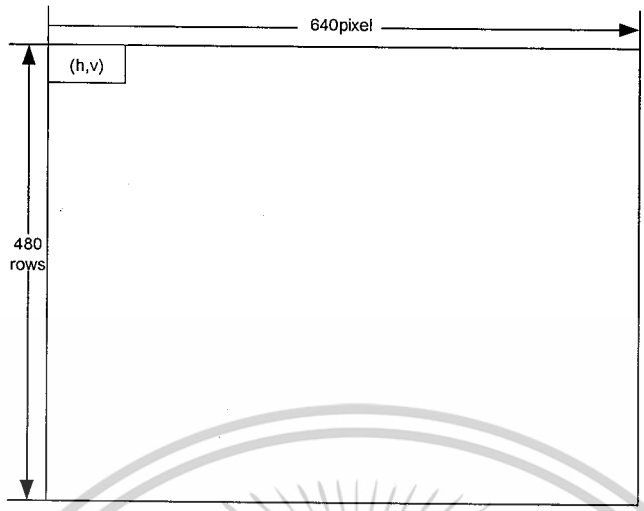
P = 0.06 ms/31.77 μs = 2.014

Q = 1.02 ms/31.77 μs = 32.105

S = 0.35 ms/31.77 μs = 11.016

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.3 สัญญาณอ้างอิงตำแหน่งทางแนวนอนและแนวตั้ง



รูปที่ 3.11 แสดงการอ้างอิงของจุดภาพ

จากการที่ได้กล่าวมาแล้วเราจะใช้ข้อมูลที่ได้จากการแปลงค่าจากช่วงเวลา มาสร้างสัญญาณตามที่ต้องการ ในการสร้างสัญญาณอ้างอิงตำแหน่ง จะใช้วงจรนับโดยมีคล็อคตามการคำนวณของทั้งการสร้างสัญญาณทั้งทางแนวนอนและแนวตั้งคือ

ที่ ขนาดภาพ 640x480 พิกเซล และ อัตราการแสดงภาพใหม่ = 60 Hz

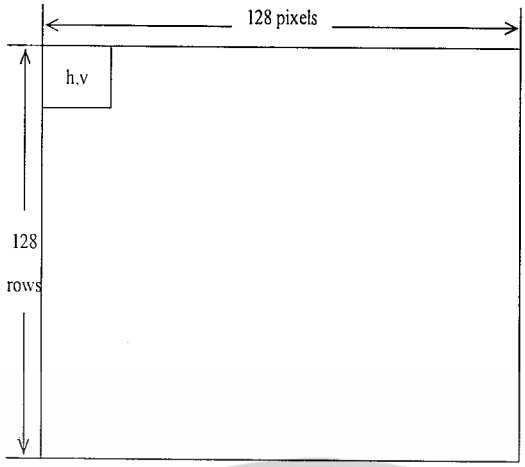
- คล็อคการอ้างอิงตำแหน่งทางแนวนอนใช้ความถี่ประมาณ 25.175 MHz คิดเป็นเวลาคือประมาณ 40 ns

- คล็อคการอ้างอิงตำแหน่งทางแนวตั้งจะใช้ความถี่ประมาณ 31.476 KHz คิดเป็นเวลาคือประมาณ 31.77 μs

ส่วนการอ้างอิงสีนั้นจะสามารถกำหนดตำแหน่งได้ให้เกิดสีปรากฏบนหน้าจอวีจีเอได้โดยดูจากรูปที่ 3.4 จะมีความกว้างทางแนวนอน 640 พิกเซล แทนด้วย h และจะมีความยาว 480 แถว แทนด้วย v ถ้าต้องการให้สีปรากฏ ที่ตำแหน่ง [h, v] เราก็จะใช้สัญญาณเป็นตัวอ้างอิงเมื่อถึงตำแหน่งที่ต้องการให้สีปรากฏออกไป ซึ่งตัวสัญญาณมีลักษณะเป็นบัสในการอ้างอิงตำแหน่งสี ซึ่งเกิดจากการนับของดีฟลิปฟลอปซึ่งก็จะใช้สัญญาณการอ้างอิงตำแหน่งนั่นเอง แต่จะมีสัญญาณการสแกนทางแนวนอนและแนวตั้งเป็นตัวควบคุมอยู่ ดังแสดงในรูป 3.9 และ 3.10

ซึ่งดังที่ได้กล่าวมาแล้วนั้นเป็นการสร้างสัญญาณอ้างอิงทางตำแหน่งไม่ว่าจะเป็นทั้งทางแนวนอนและแนวตั้งก็ตามจะเป็นการสร้างสัญญาณของหน้าจอวีจีเอทั้งหน้าจอ (ขนาด 640x480 พิกเซล) แต่ในโครงงานนี้เราจะทดลองทำการสร้างสัญญาณอ้างอิงทางตำแหน่งทางแนวนอนเป็น 128 พิกเซล และสัญญาณอ้างอิงทางตำแหน่งทางแนวตั้งเป็น 128 แถว ก่อนในขั้นต้น ดังรูปที่ 3.12

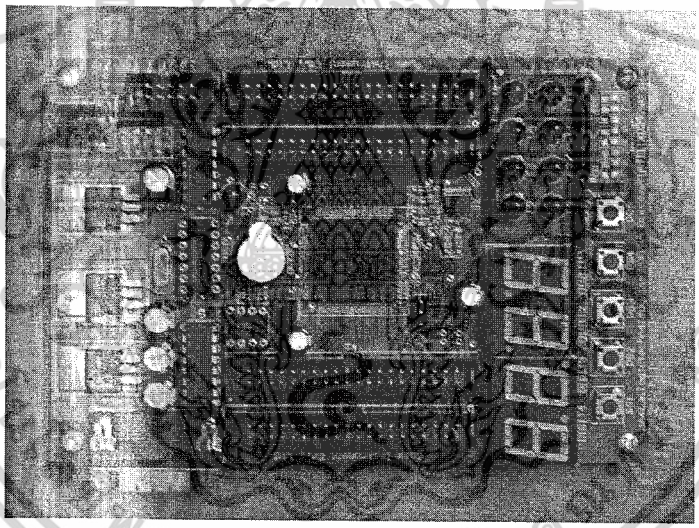
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 แสดงการอ้างอิงของจุดภาพ (128x128)

3.9 อุปกรณ์ที่ใช้ในการออกแบบ

3.9.1 บอร์ด FPGA รุ่น Discovery-III XC3S200

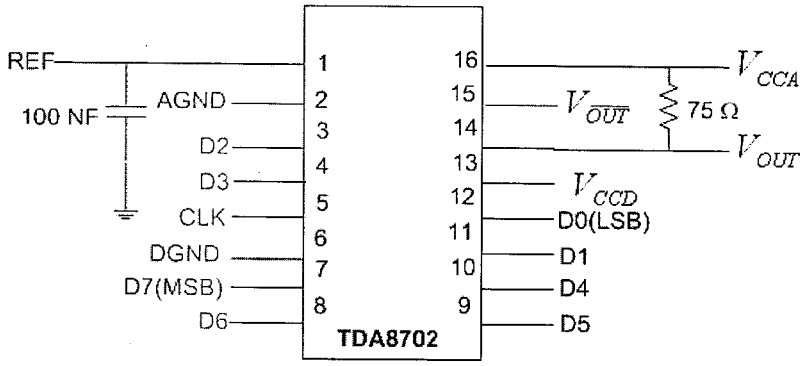


รูปที่ 3.13 บอร์ดทดลอง FPGA รุ่น Spatan III

3.9.2 ไอซี TDA8702

เป็นส่วนที่ทำหน้าที่แปลงสัญญาณภาพขนาด 8 บิต ซึ่งเป็นสัญญาณดิจิตอลให้เป็นสัญญาณอนาล็อก ซึ่งทำการแปลงระดับสัญญาณดิจิตอลในช่วง '00000000' ถึง '11111111' ให้ระดับแรงดันอยู่ในช่วง 0-0.8 โวล์ท โดยใช้ไอซีเบอร์ TDA8702 โดยมีอัตราการแปลงข้อมูลสูงสุด 30 MHz แต่ในโครงงานนี้เราใช้คล็อคที่มีความถี่ 25.175 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



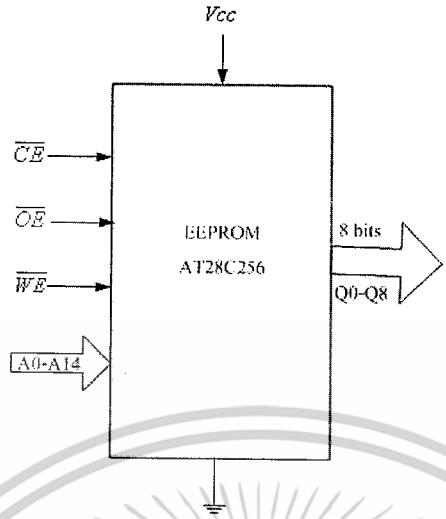
รูปที่ 3.14 การต่อวงจร IC เบอร์ TDA8702

ตารางที่ 3.3 การใช้งานของแต่ละ PIN ของ TDA 8702

SYMBOL	PIN	DESCRIPTION
REF	1	voltage reference (decoupling)
AGND	2	analog ground
D2	3	data input; bit 2
SYMBOL	PIN	DESCRIPTION
D3	4	data input; bit 3
CLK	5	clock input
DGND	6	digital ground
D7	7	data input; bit 7
D6	8	data input; bit 6
D5	9	data input; bit 5
D4	10	data input; bit 4
D1	11	data input; bit 1
D0	12	data input; bit 0
VCCD	13	positive supply voltage for digital circuits (+5 V)
VOUT	14	analog voltage output
VOUT	15	complementary analog voltage output
VCCA	16	positive supply voltage for analog circuits (+5 V)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9.3 หน่วยความจำภายนอก EEPROM



รูปที่ 3.15 การทำงานของหน่วยความจำภายนอก (EEPROM)

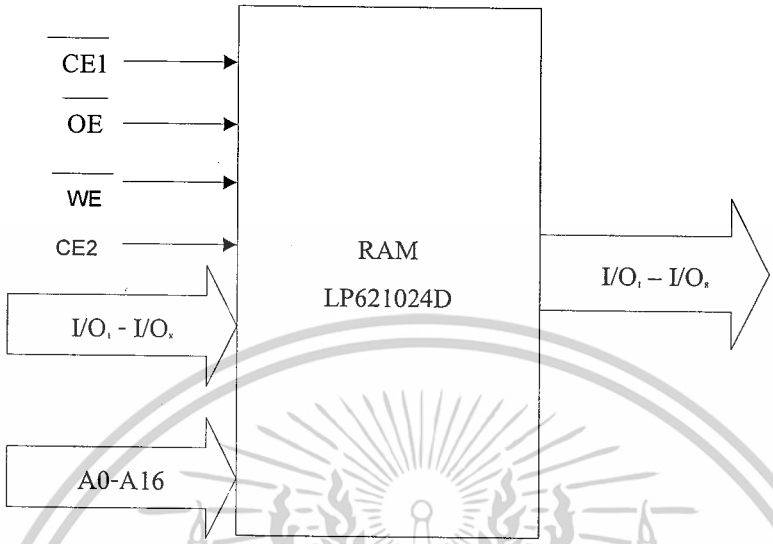
จากรูปที่ 3.15 เป็นรูปของหน่วยความจำภายนอก (EEPROM) จะอยู่ในสถานะ “Read” ก็ต่อเมื่อทำการป้อนสัญญาณ ‘low’ ให้กับ ขา $\overline{CE}$ (Chip Enable) และขา $\overline{OE}$ (Output Enable) และป้อนสัญญาณ ‘high’ ให้กับขา $\overline{WE}$ ซึ่งใช้เป็นเบอร์ 28c256 ดังรูป

ตารางที่ 3.4 ชื่อของตัวสัญญาณต่าง ๆ ที่ใช้งานใน EEPROM

Name	Description
A0-A14	Address input
Q0-Q7	Data input
$\overline{CE}$	Chip Enable
$\overline{OE}$	Output Enable
$\overline{WE}$	Write Enable
Vcc	Positive Power Supply
GND	Ground

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9.4 หน่วยความจำภายนอก RAM



รูปที่ 3.16 การทำงานของหน่วยความจำภายนอก (RAM)

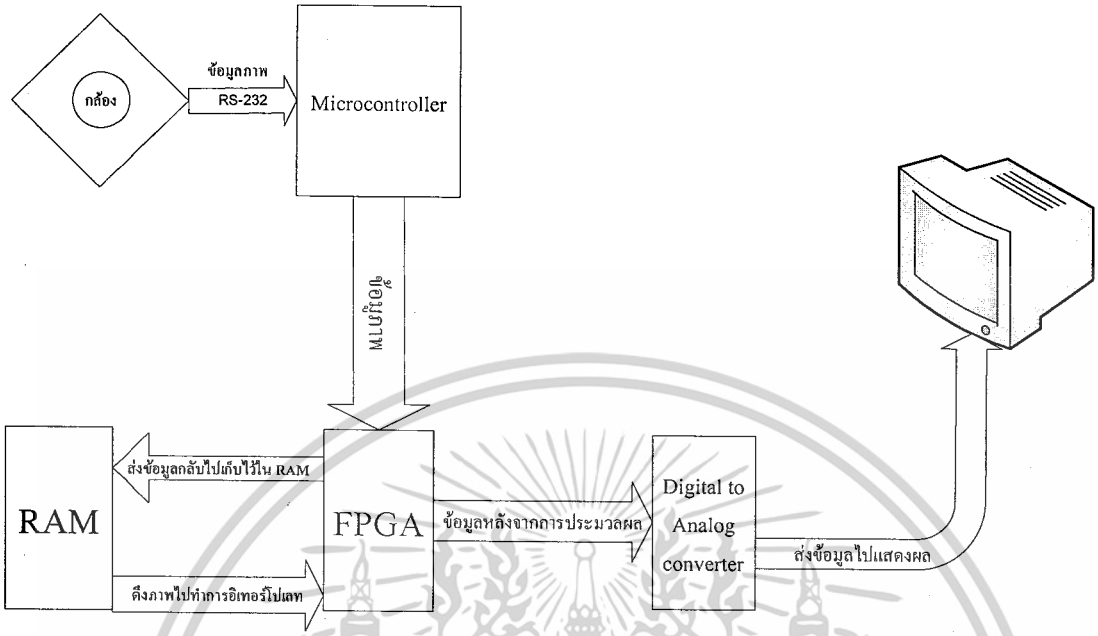
จากรูปที่ 3.16 เป็นรูปของหน่วยความจำภายนอก (RAM) จะอยู่ในสถานะ “Read” ก็ต่อเมื่อ ทำการป้อนสัญญาณ ‘high’ ให้กับ ขา WE (Write Enable) และจะอยู่ในสถานะ”Write” ก็ต่อเมื่อทำการป้อนสัญญาณ ‘low’ให้กับขา WE1(Write Enable) และในตลอดเวลาจะป้อนสัญญาณ’high’ ให้กับขา OE (Output Enable) และ ขา CE1 (Chip Enable1) ส่วนขา CE2 (Chip Enable2) จะป้อนสัญญาณ ‘low’

ตารางที่ 3.5 ชื่อของตัวสัญญาณต่าง ๆ ที่ใช้งานใน RAM

Pin No.	Name	Description
1	NC	No Connection
2 - 12, 23,25 - 28, 31	A0 - A16	Address Inputs
13 - 15,17 - 21	I/O1 - I/O8	Data Input/Outputs
16	GND	Ground
22	CE1	Chip Enable
24	OE	Output Enable
29	WE	Write Enable
30	CE2	Chip Enable
32	VCC	Power Supply (+5V)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 การออกแบบวงจร



รูปที่ 3.17 โครงสร้างโดยรวมทั้งหมดของโครงงาน

3.10.1 วงจรที่สร้างจากเอฟพีจีเอ

มีโครงสร้างหลัก ๆ ตามรูปที่ 3.17 โดยจะอาศัยหน่วยความจำภายนอก (RAM) เพื่อที่จะเก็บข้อมูลแต่ละพิกเซลของภาพ ซึ่งแต่ละพิกเซลนั้นจะมีขนาด 8 บิต โดยวงจรควบคุมการแสดงผลภาพโดยใช้บอร์ดเอฟพีจีเอที่ออกแบบด้วยภาษาวีเอชดีแอลจะทำการชี้ตำแหน่งแอดเดรสของข้อมูลให้กับหน่วยความจำภายนอกด้วยความเร็ว 25.175 MHz จากนั้นทำการรับข้อมูลภาพแต่ละพิกเซลจากหน่วยความจำภายนอกที่ส่งกลับมาให้กับเอฟพีจีเอทำการประมวลผลสัญญาณภาพในลักษณะต่าง ๆ จากนั้นจะนำข้อมูลเข้าสู่วงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกในระดับสีเทา ทำการแปลงสัญญาณดิจิตอลให้เป็นสัญญาณอนาล็อกที่มีระดับแรงดันต่าง ๆ กัน นอกจากนี้แล้ววงจรควบคุมการแสดงผลภาพโดยใช้บอร์ดเอฟพีจีเอยังสร้างสัญญาณควบคุมการสแกนจอภาพทางแนวนอนและแนวตั้งอีกด้วย เมื่อนำสัญญาณควบคุมการสแกนจอภาพทางแนวนอนและแนวตั้งเชื่อมต่อกับหน้าจอวีจีเอก็จะสามารถแสดงผลภาพที่หน้าจอได้

ซึ่งส่วนประกอบของวงจรแสดงผลภาพโดยใช้บอร์ดเอฟพีจีเอสู่หน้าจอวีจีเอจะประกอบด้วยวงจรสร้างสัญญาณสแกนหน้าจอทางแนวนอนและแนวตั้ง วงจรสร้างตำแหน่งของข้อมูล วงจรรับสัญญาณข้อมูลภาพจากหน่วยความจำภายนอกและวงจรประมวลผลภาพในรูปแบบต่างๆโดยแต่ละส่วนนั้นมีรายละเอียดดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10.1.1 วงจรสร้างตำแหน่งของข้อมูล

วงจรสร้างตำแหน่งของข้อมูลจะเป็นวงจรนับ(Counter) ขนาด14บิต เพื่อเรียกตำแหน่งจาก EEPROM และขนาด 16 บิต เพื่อเรียกตำแน่งจาก RAM เพื่อสร้างตำแหน่งของข้อมูลจากหน่วยความจำภายนอก ซึ่งกำหนดความเร็วในการนับโดยใช้สัญญาณนาฬิกา (clk) โดยในโครงงานนี้จะใช้สัญญาณนาฬิกาขนาด 25.175 MHz เพื่อให้สัมพันธ์กับความถี่ที่ใช้ในการควบคุมหน้าจอและจะควบคุมการทำงานของแรมโดยการใช้ขา WE เป็นตัวกำหนดว่าจะอ่านค่าจากหน่วยความจำหรือเขียนข้อมูลลงไปในหน่วยความจำ

3.10.1.2 วงจรสร้างสัญญาณสแกนหน้าจอทางแนวนอนและแนวตั้ง

วงจรสร้างสัญญาณสแกนหน้าจอทางแนวนอนและแนวตั้ง จะทำหน้าที่สร้างสัญญาณสแกนหน้าจอทางแนวนอน และสัญญาณสแกนหน้าจอทางแนวตั้งซึ่งเราสามารถสร้างวงจรดังกล่าวได้โดยการใช้วงจรนับ โดยอาศัยข้อมูลจากการคำนวณที่ผ่านมาตามตารางที่ 3.9 และตารางที่ 3.10

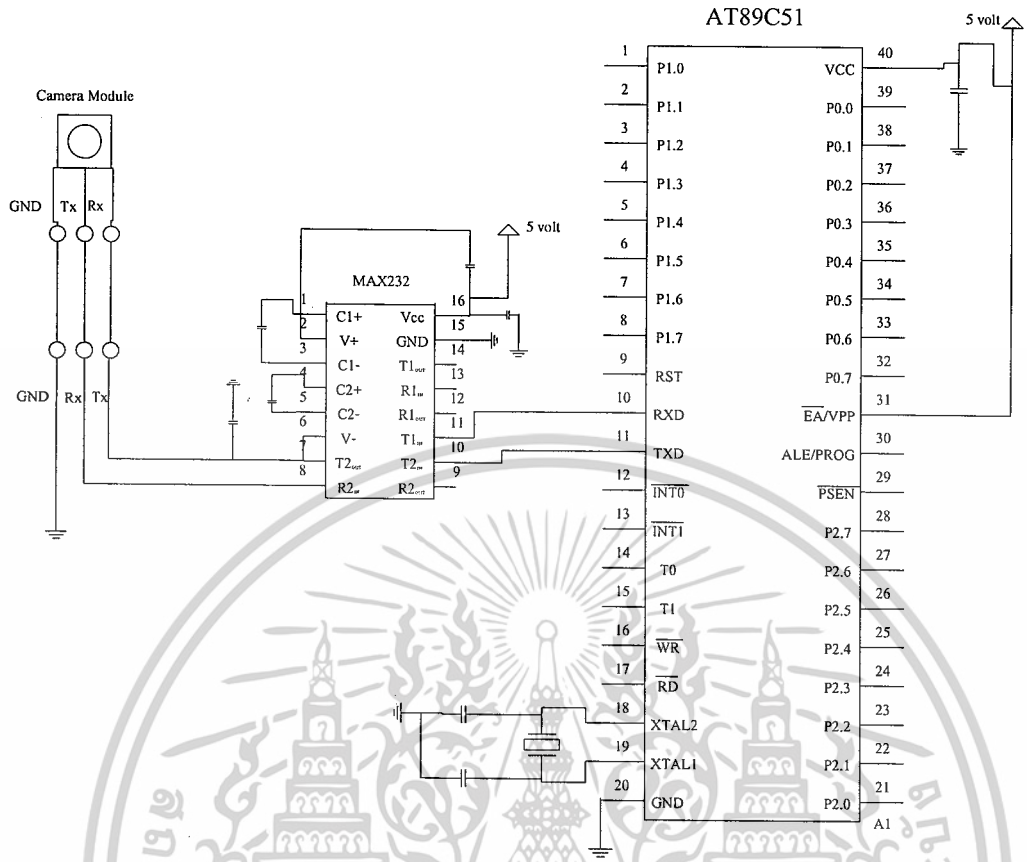
3.10.1.3 วงจรขยายขนาดของภาพ

วงจรขยายขนาดของภาพ ทำหน้าที่ในการขยายขนาดของภาพโดยวิธีการ Interpolate ตามหลักการดังที่กล่าวมาโดยในที่นี้ในการออกแบบวงจรจะใช้วิธีการ Replications pixel และ Linear interpolation ซึ่งสามารถออกแบบทางด้าน Hardware ได้โดยไม่มีข้อจำกัดมากนัก

3,10.2 วงจรรับข้อมูลภาพจากกล้อง iv-cam

เป็นส่วนที่ใช้ในการติดต่อกับโมดูลตรวจจับภาพ โดยทำหน้าที่ส่งคำสั่งเฉพาะไปให้โมดูลตรวจจับภาพทำการเก็บภาพ โดยในระหว่างการสื่อสารโมโครคอนโทรลเลอร์จะทำหน้าที่รับข้อมูลภาพจากกล้องผ่านพอร์ตการสื่อสารอนุกรม แล้วทำการแปลงเป็นระดับสัญญาณดิจิตอลในช่วง '00000000' ถึง '11111111' ก่อนที่จะส่งข้อมูลดังกล่าวออกไปให้เอฟพีจีเอ ผ่านพอร์ตเอาท์พุตขนานขนาด 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 วงจรรับข้อมูลจากภาพจากกล้อง iv-cam

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

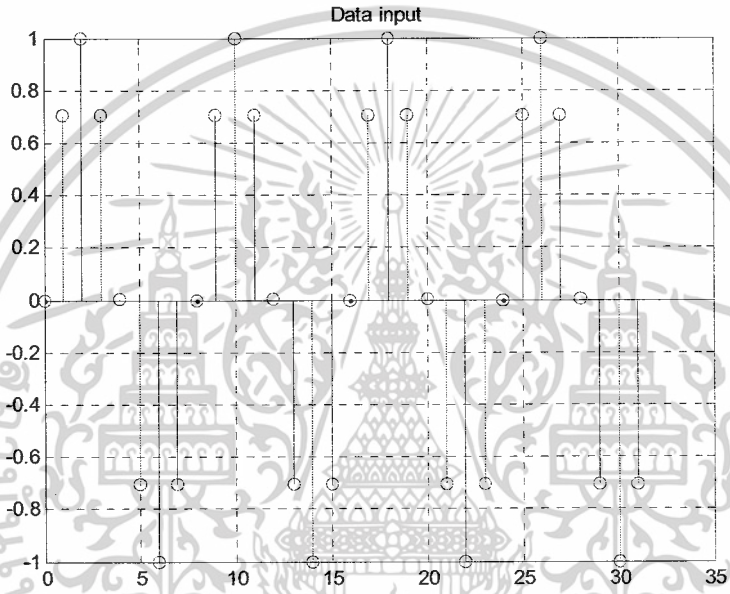
บทที่ 4

การทดลองและผลการทดลอง

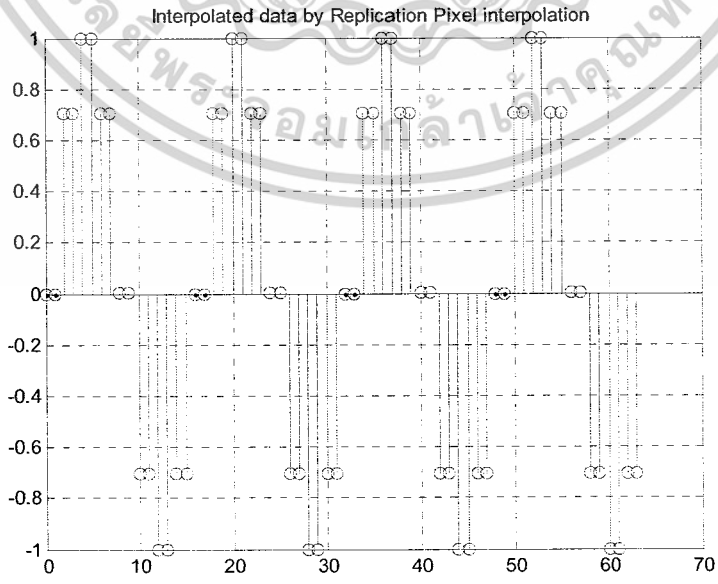
4.1 ผลการทดลองที่ได้จากการทำการทดลองโดยใช้ Matlab

4.1.1 ผลการทดลองด้วยวิธีการ Replication Pixel interpolation

4.1.1.1 ข้อมูล 1 มิติ



รูปที่ 4.1 สัญญาณซายน์ไม่ต่อเนื่อง



รูปที่ 4.2 สัญญาณซายน์ที่ผ่านการขยายแบบ Replication Pixel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1.2 ข้อมูล 2 มิติ

Original image input

รูปที่ 4.3 ภาพต้นแบบ (256x256)

Interpolated Image by Replication Pixel

รูปที่ 4.4 ภาพที่ผ่านการขยายแบบ Replication Pixel (512x512)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Original image input

รูปที่ 4.5 ภาพต้นแบบ (128x128)

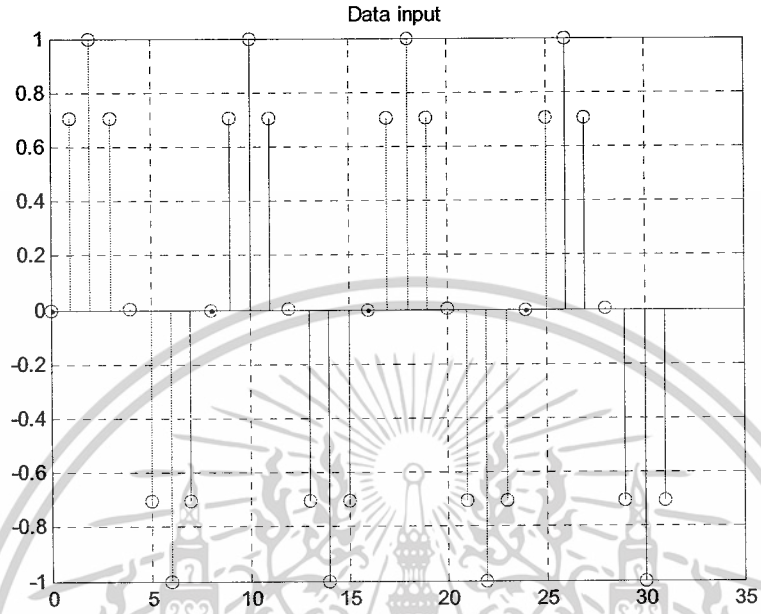
Interpolated Image by Replication Pixel

รูปที่ 4.6 ภาพที่ผ่านการขยายแบบ Replication Pixel (256x256)

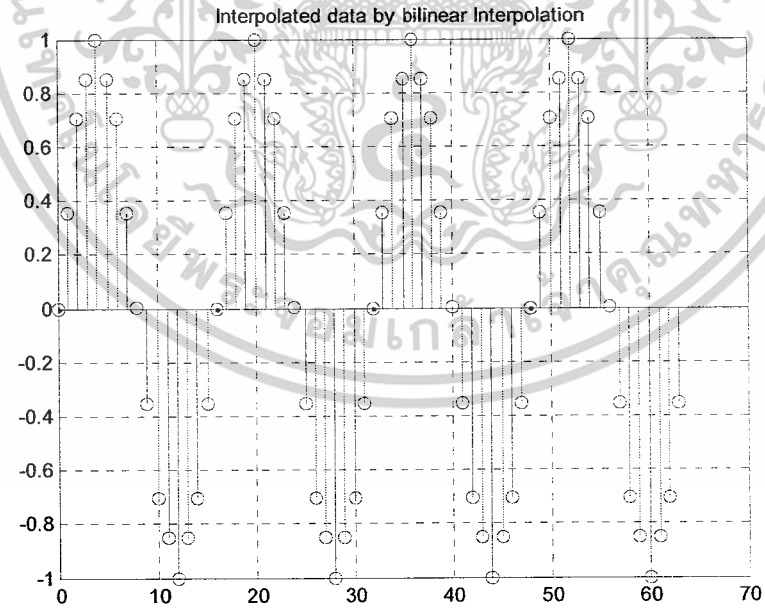
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 ผลการทดลองด้วยวิธีการ Bilinear Interpolation

4.1.2.1 ข้อมูล 1 มิติ



รูปที่ 4.7 สัญญาณซายน์ไม่ต่อเนื่อง



รูปที่ 4.8 สัญญาณซายน์ที่ผ่านการขยายแบบ Bilinear Interpolation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2.2 ข้อมูล 2 มิติ

Original image input

รูปที่ 4.9 ภาพต้นแบบ (256x256)

Interpolated Image by Bilinear Interpolation

รูปที่ 4.10 ภาพที่ผ่านการขยายแบบ Bilinear Interpolation (512x512)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Original image input

รูปที่ 4.11 ภาพต้นแบบ (128x128)

Interpolated Image by Bilinear Interpolation

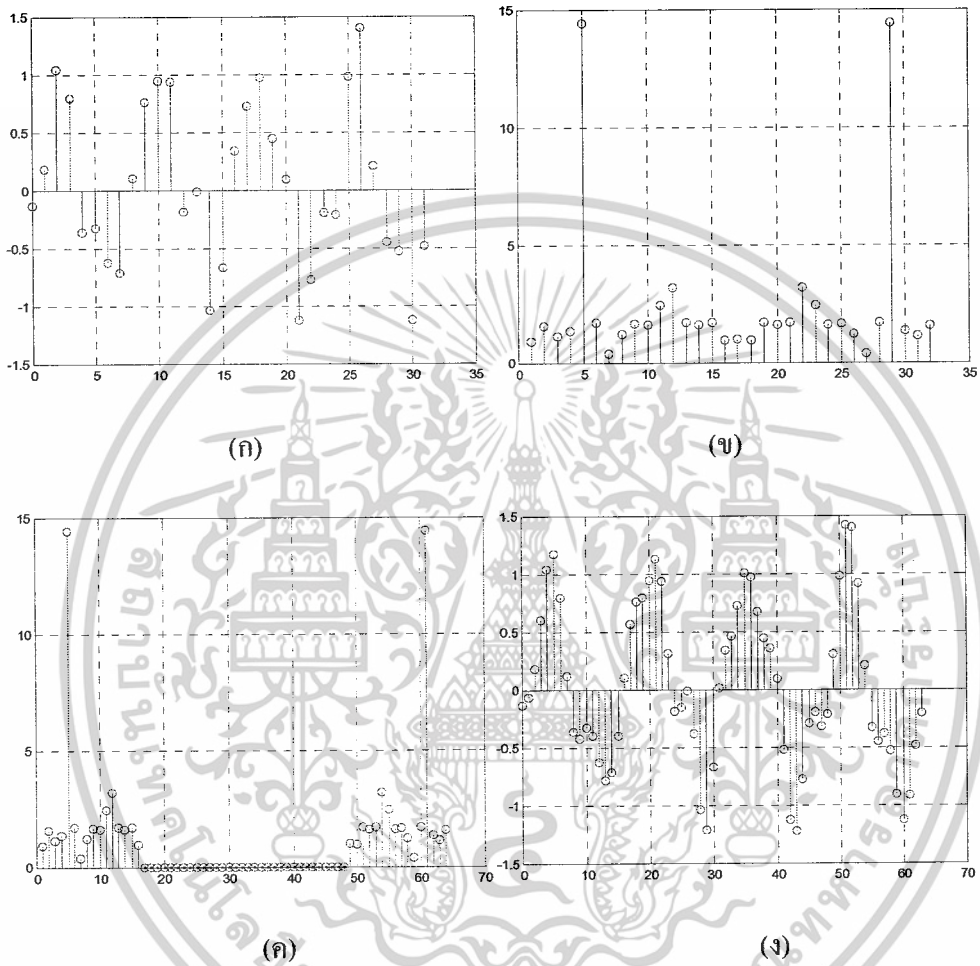
รูปที่ 4.12 ภาพที่ผ่านการขยายแบบ Bilinear Interpolation (256x256)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 ผลการทดลองด้วยวิธีการ Fast Fourier Transform Interpolation

4.1.3.1 ข้อมูล 1 มิติ

เมื่อทำการขยายให้ใหญ่ขึ้น 2 เท่า



(ก) สัญญาณซายน์ผสมกับสัญญาณรบกวนแบบสุ่ม

(ข) สเปคตรัมของสัญญาณ (ก)

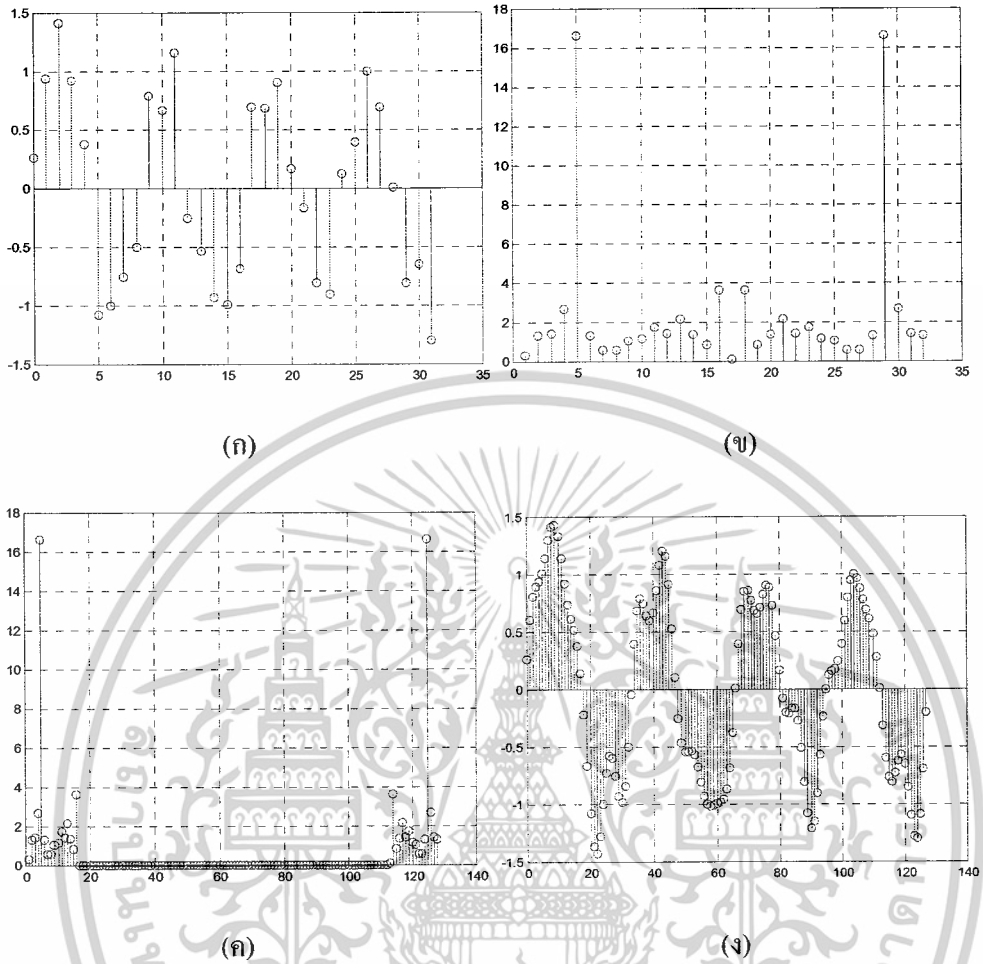
(ค) สเปคตรัมที่ผ่านการเพิ่ม Zero padding

(ง) สัญญาณที่ผ่านการขยายแบบ FFT Interpolation

รูปที่ 4.13 แสดงขั้นตอนการอินเทอร์โปเลทสัญญาณแบบฟาสฟูริเยร์ (ขยาย 2 เท่า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการขยายให้ใหญ่ขึ้น 4 เท่า



(ก) สัญญาณซายน์ผสมกับสัญญาณรบกวนแบบสุ่ม

(ข) สเปคตรัมของสัญญาณ (ก)

(ค) สเปคตรัมที่ผ่านการเพิ่ม Zero padding

(ง) สัญญาณที่ผ่านการขยายแบบ FFT Interpolation

รูปที่ 4.14 แสดงขั้นตอนการอินเทอร์โปเลทสัญญาณแบบฟาสฟูริเยร์ (ขยาย 4 เท่า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3.2 ข้อมูล 2 มิติ

Original Image input

รูปที่ 4.15 ภาพต้นแบบ (256x256)

Interpolated Image by FFT Interpolation

รูปที่ 4.16 ภาพที่ผ่านการขยายแบบ FFT Interpolation (512x512)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

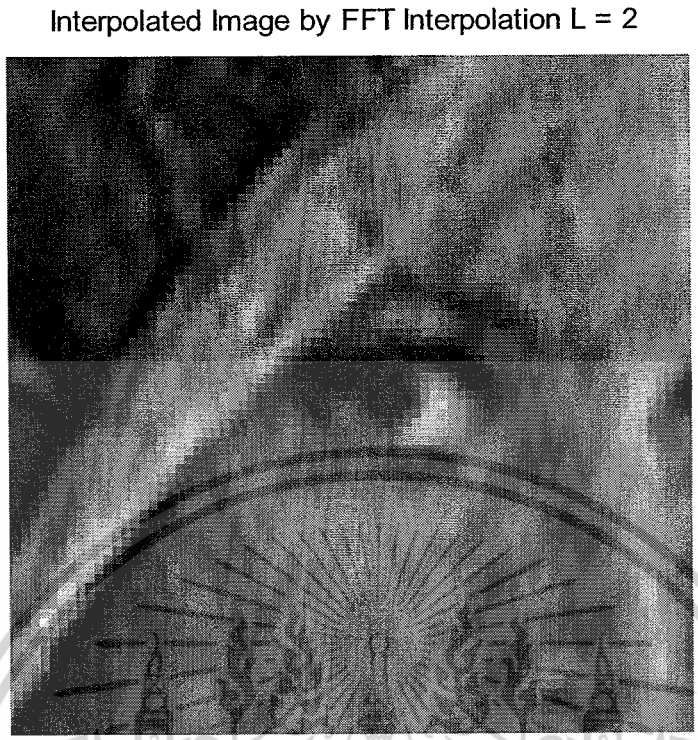
Original Image input

รูปที่ 4.17 ภาพต้นแบบ (128x128)

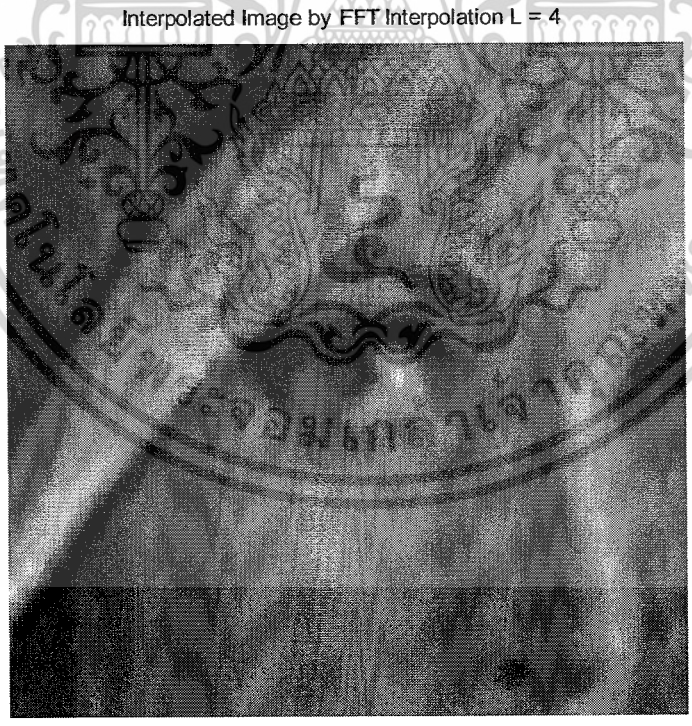
Interpolated Image by FFT Interpolation

รูปที่ 4.18 ภาพที่ผ่านการขยายแบบ FFT Interpolation (256x256)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 ภาพที่ผ่านการขยายแบบ FFT Interpolation (2 เท่า)



รูปที่ 4.20 ภาพที่ผ่านการขยายแบบ FFT Interpolation (4 เท่า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 ผลการทดลองด้วยวิธีการ Discrete Pascal Transform Interpolation

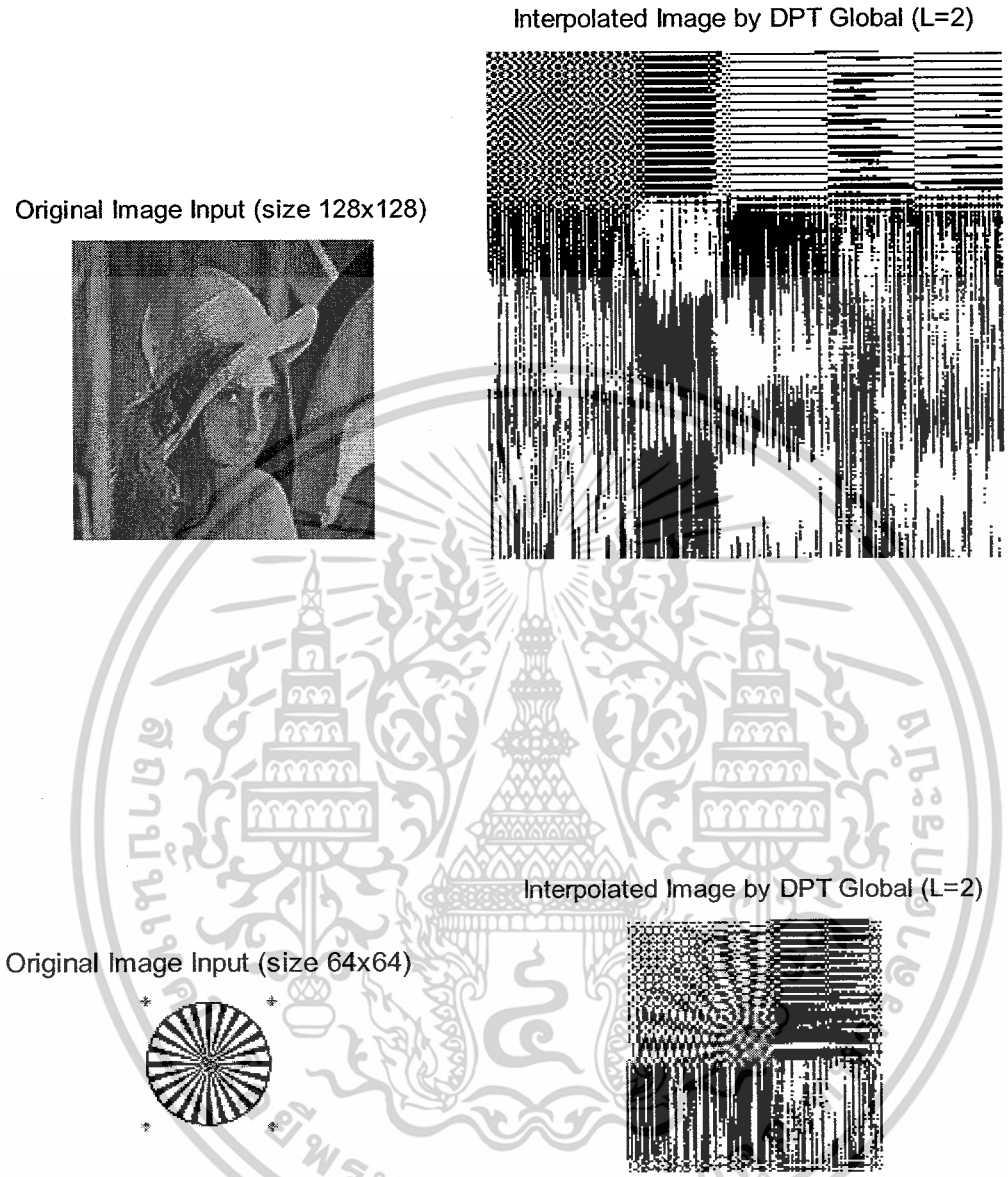
4.1.4.1 Global

4.1.4.1.1 ข้อมูล 1 มิติ

รูปที่ 4.21 สัญญาณต้นแบบ และ เมื่อขยายด้วย DPT แบบ Global

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4.1.2 ข้อมูล 2 มิติ

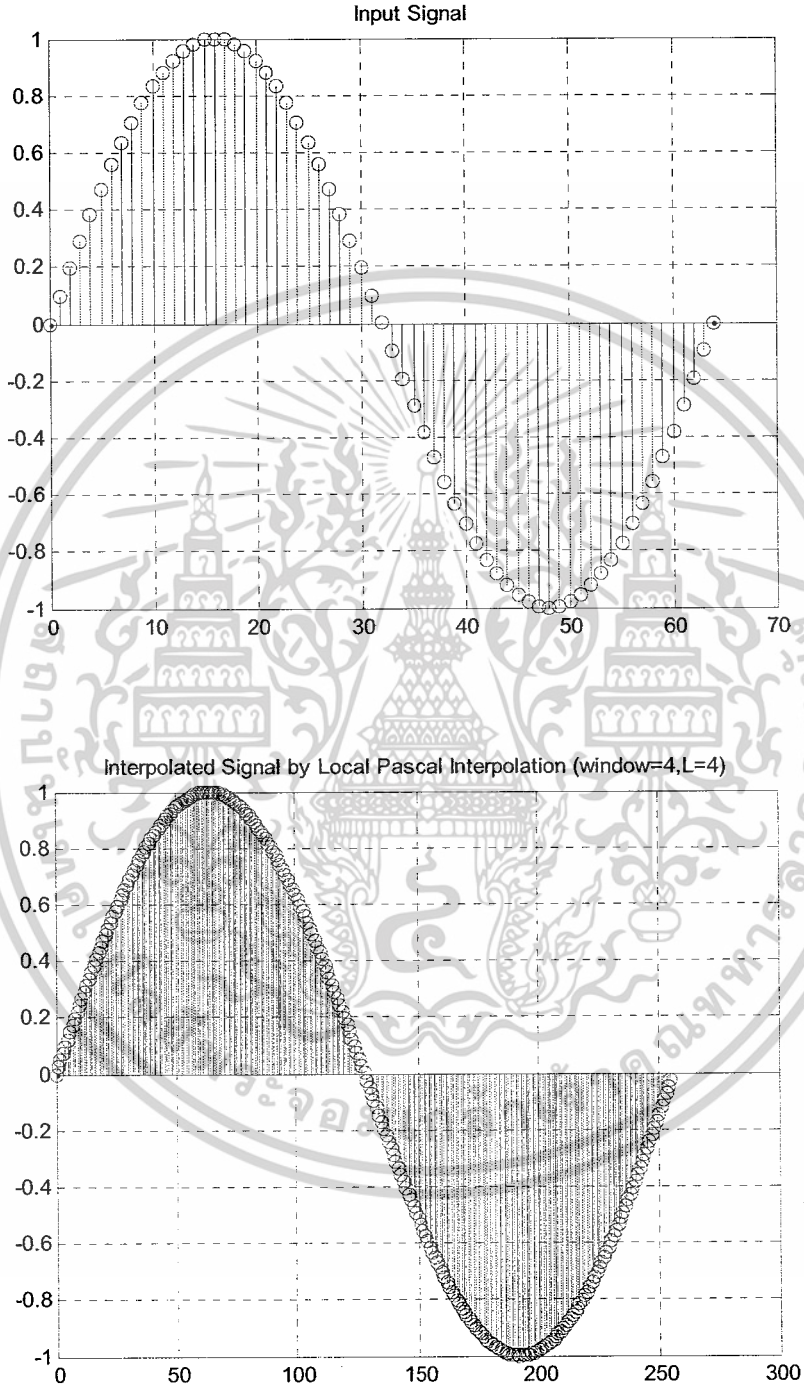


รูปที่ 4.22 ข้อมูล 2 มิติต้นแบบและที่ผ่าน Discrete Pascal Transform Interpolation แบบ Global

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

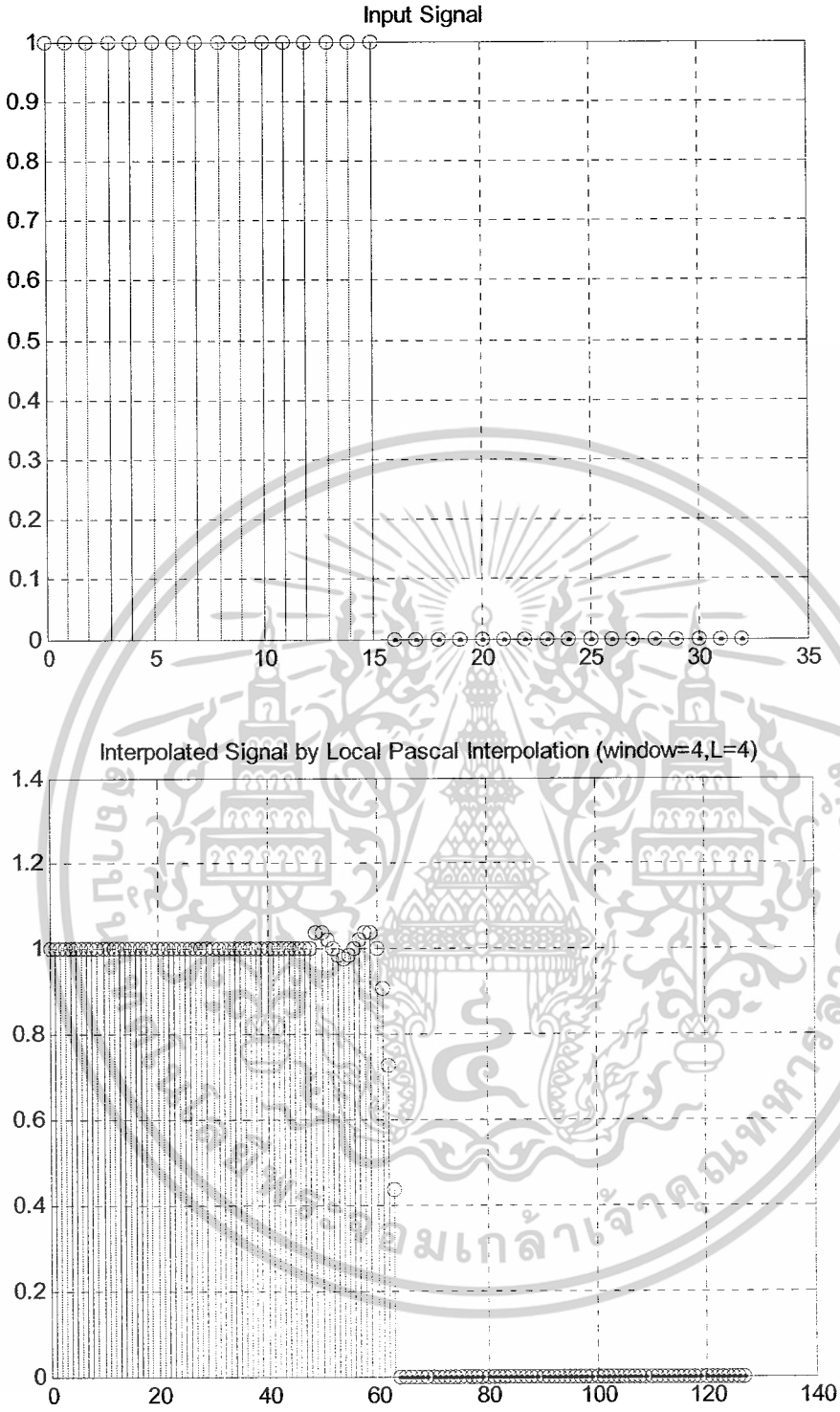
4.1.4.2 Local

4.1.4.2.1 ข้อมูล 1 มิติ



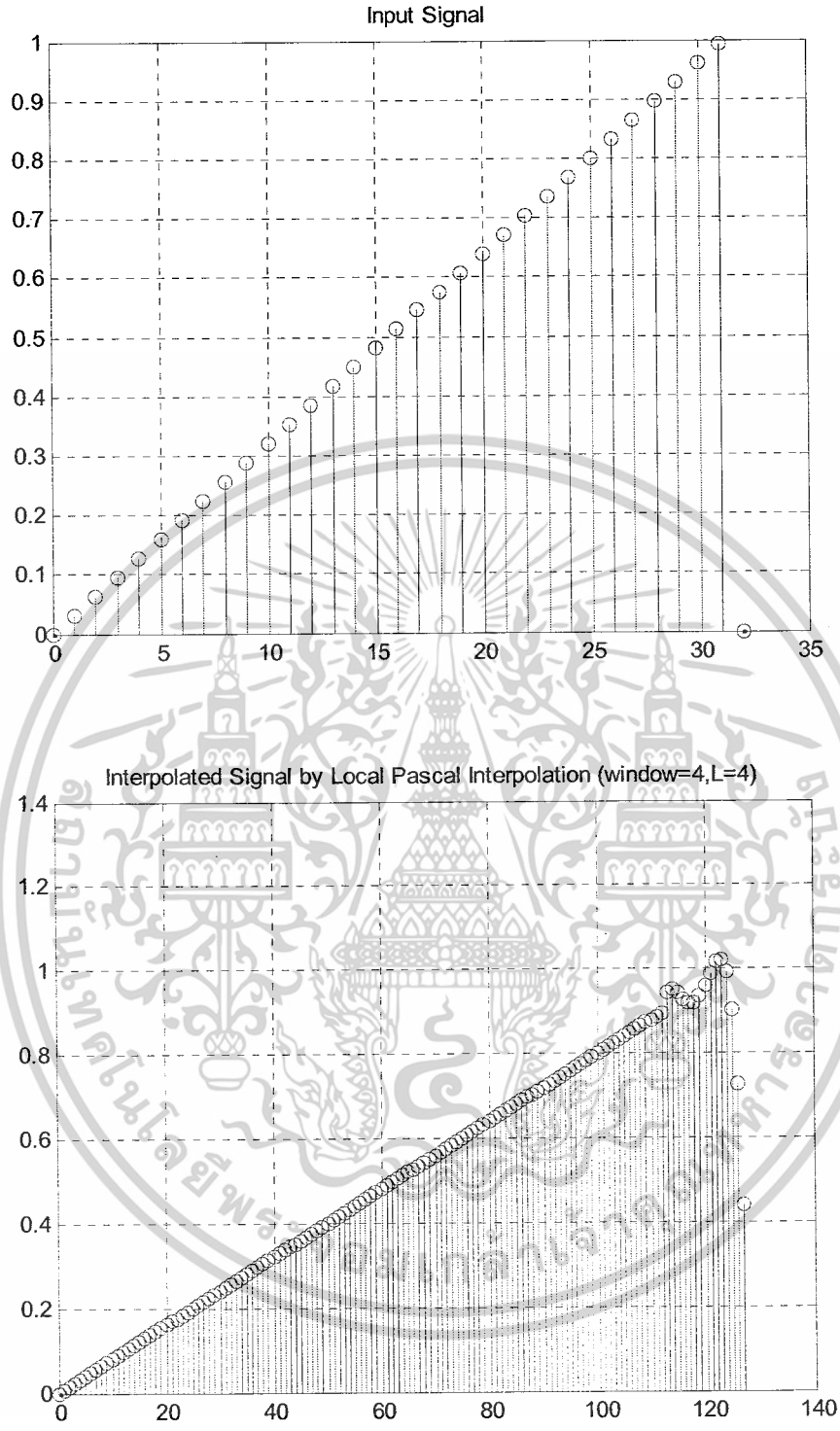
รูปที่ 4.23 สัญญาณซายน์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



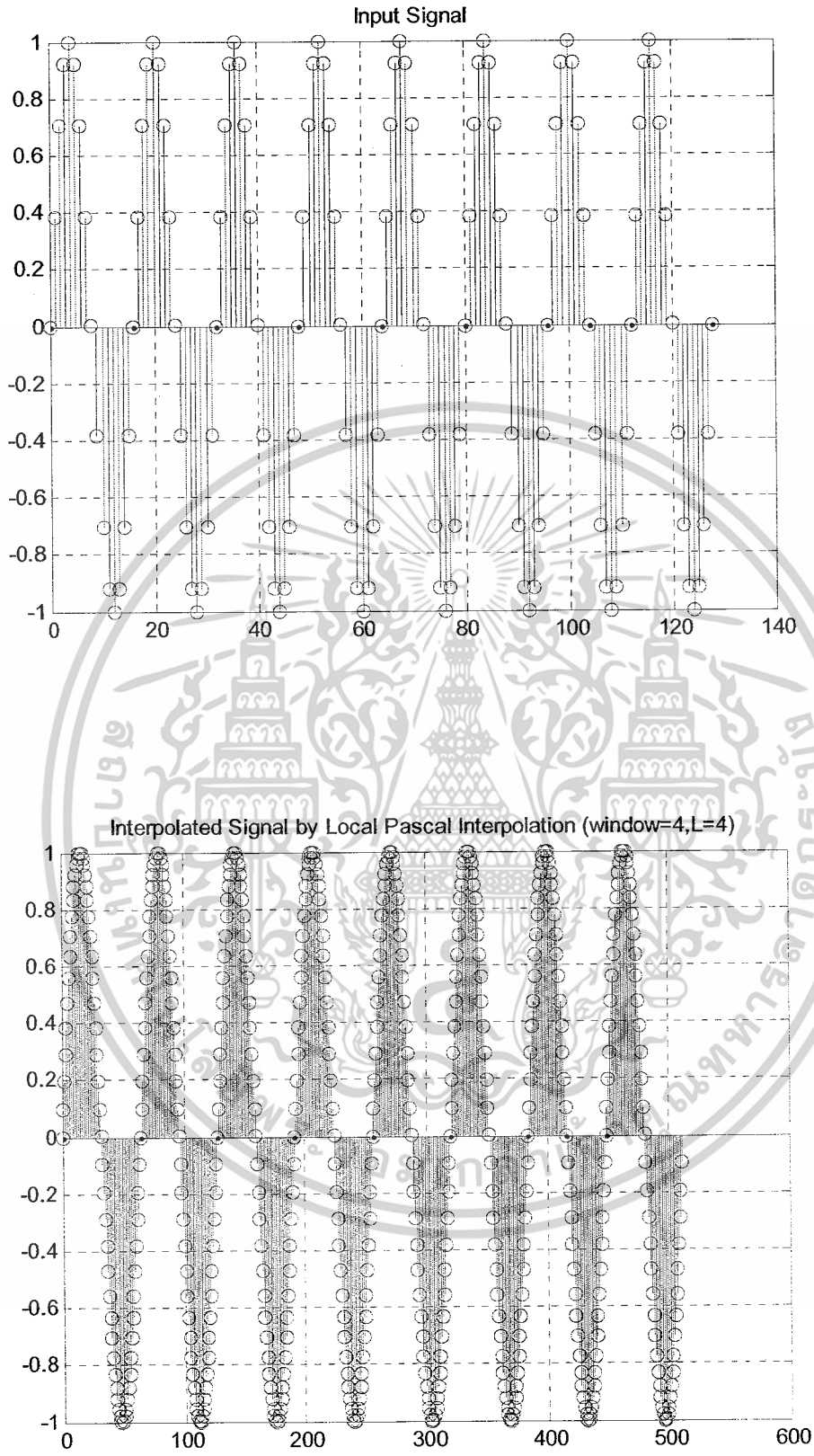
รูปที่ 4.24 สัญญาณพัลส์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 สัญญาณสามเหลี่ยมต้นแบบ และเมื่อขยายด้วย DPT แบบ Local

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 ขบวนสัญญาณซายน์ต้นแบบ และเมื่อขยายด้วย DPT แบบ Local

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4.2.2 ข้อมูล 2 มิติ

Original Image Input (size 128x128)

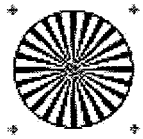
รูปที่ 4.27 ภาพต้นฉบับ (128x128)

Interpolated Image by DPT Local (L=2)

รูปที่ 4.28 ภาพที่ผ่านการขยายแบบ DPT Interpolation (2 เท่า)

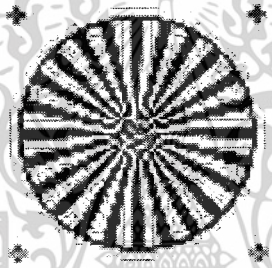
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Original Image Input (size 64x64)



รูปที่ 4.29 ภาพต้นฉบับ (64x64)

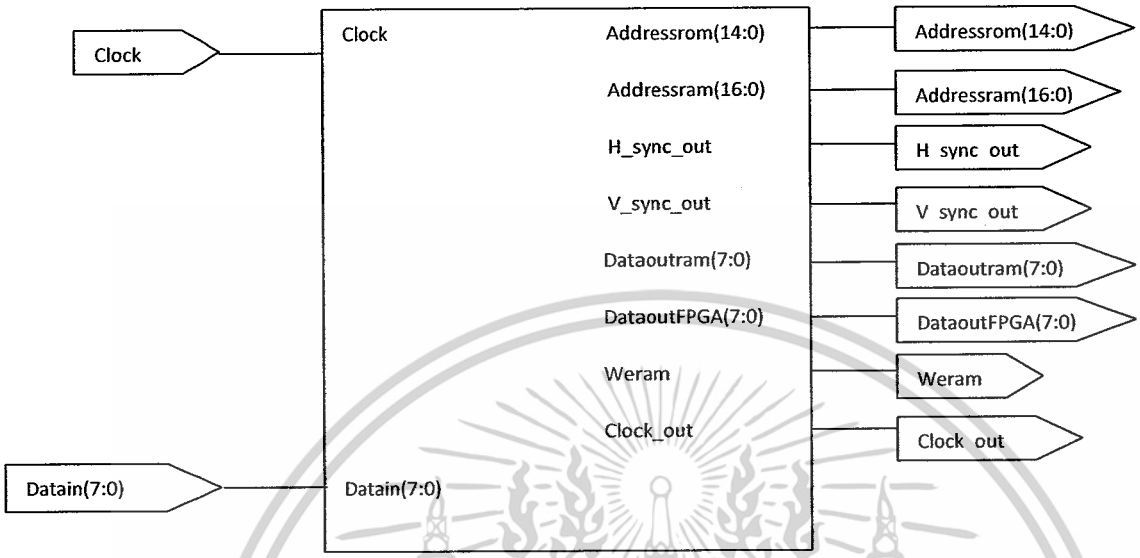
Interpolated Image by DPT Local (L=2)



รูปที่ 4.30 ภาพที่ผ่านการขยายแบบ DPT Interpolation (2 เท่า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การออกแบบวงจร โดยใช้ภาษาวีเอชดีแอล

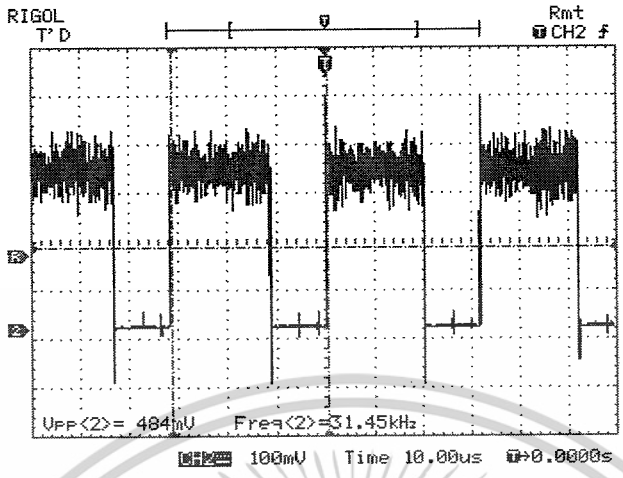


รูปที่ 4.31 Symbol ส่วนของโครงสร้างรวมของภาษาVHDL

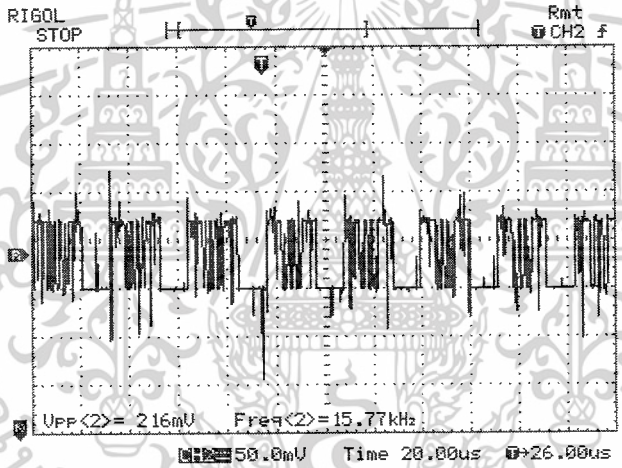
จากรูปที่ 4.30 เป็นโมดูลของวงจรที่ใช้ในการ Interpoate โดยจะอ่านข้อมูลจากรอมแล้วนำข้อมูลมาทำการ Interpolate ใส่แรมและในโครงสร้างนี้ก็จะประกอบไปด้วยโมดูลต่างๆที่ใช้ในการออกแบบ ซึ่งวงจรหลักๆคือ วงจรส่วนควบคุมหน้าจอวีจีเอ วงจรขยายสัญญาณภาพ และ วงจรอ่านตำแหน่งของหน่วยความจำภายนอก อยู่ภายในกระบวนการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

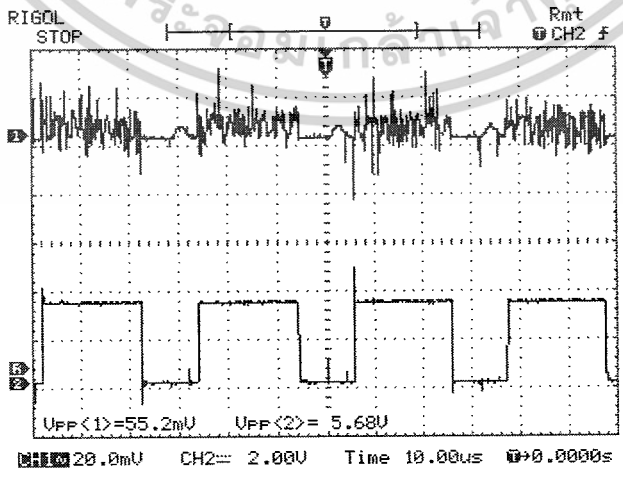
4.3 ผลการทดลองที่ได้จากออสซิลโลสโคป



รูปที่ 4.32 สัญญาณวีดีโอ

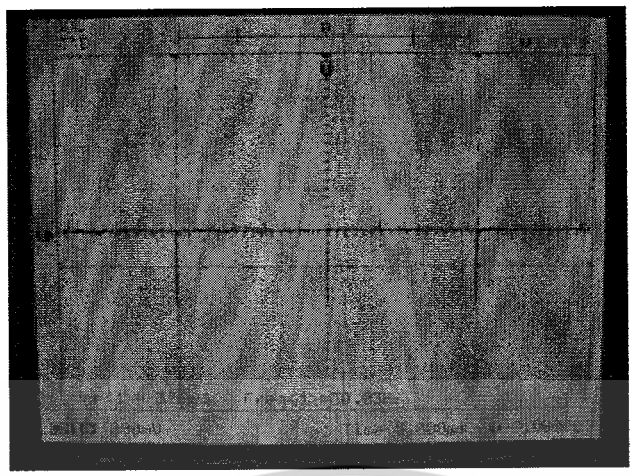


รูปที่ 4.33 สัญญาณข้อมูลที่ออกจาก TDA8702

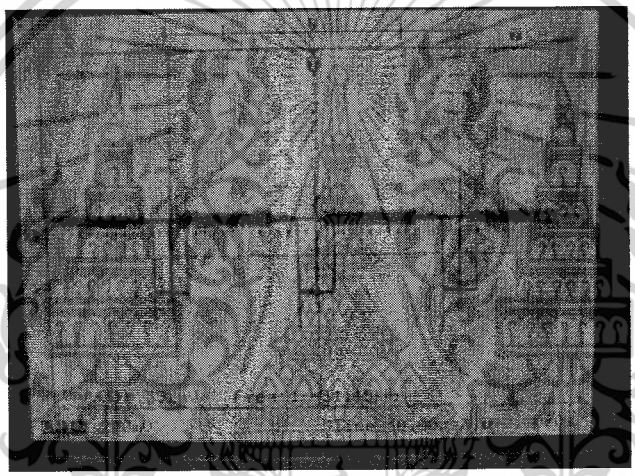


รูปที่ 4.34 สัญญาณวีดีโอวัดเทียบสัญญาณข้อมูลที่ออกจาก TDA8702

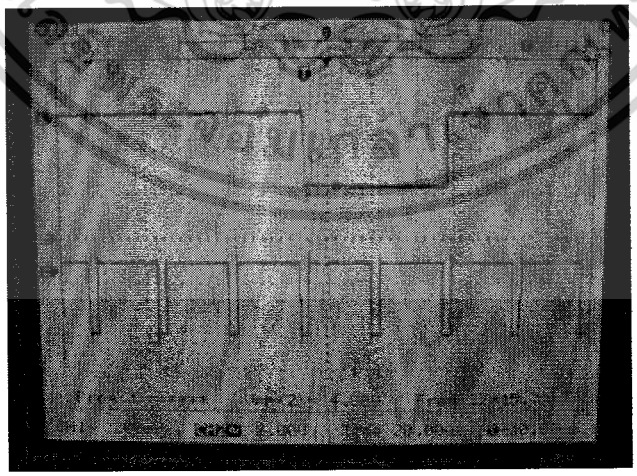
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.35 สัญญาณควบคุมการสแกนทางแนวตั้ง



รูปที่ 4.36 สัญญาณควบคุมการสแกนทางแนวนอน



รูปที่ 4.37 เมื่อทำการวัดสัญญาณควบคุมการสแกนทางแนวนอนเปรียบเทียบกับสัญญาณควบคุมการสแกนทางแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ขั้นตอนการทดลองที่ใช้ FPGA

การทดลองจะแบ่งเป็นขั้นตอนต่างๆดังนี้

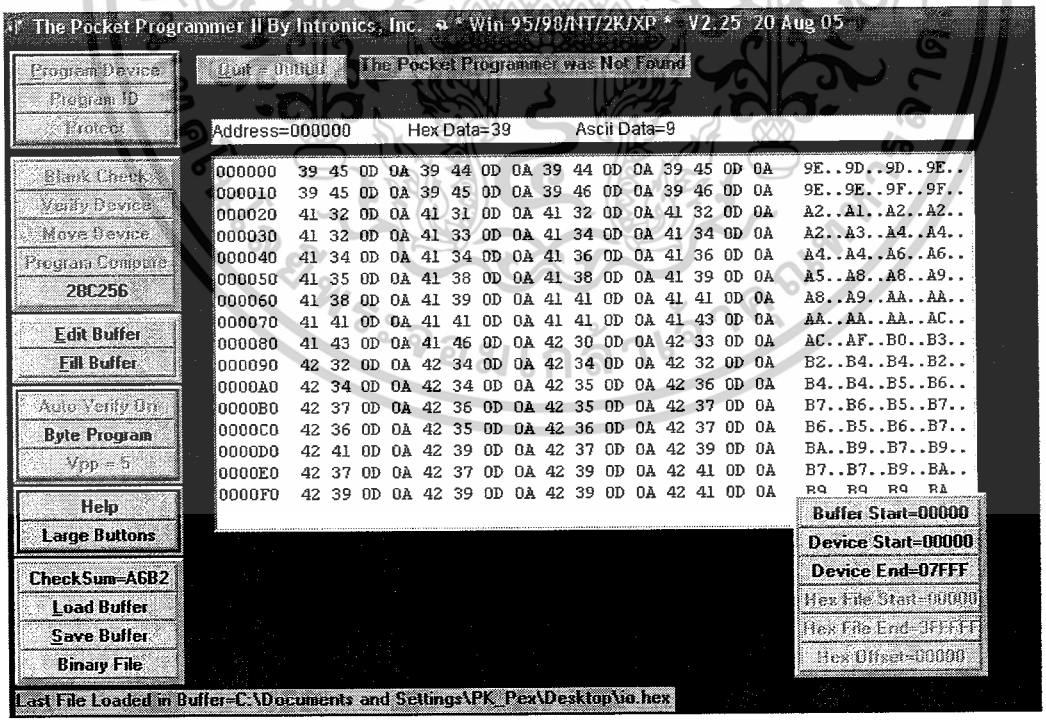
1. การทำการทดลองโดยใช้หน่วยความจำภายนอกที่เป็น EEPROM เพียงอย่างเดียวเพื่อทำการอินเตอร์โปเลทด้วยวิธีการ Replication pixel

2. การทำการทดลองโดยใช้หน่วยความจำภายนอกทั้ง EEPROM และ RAM เพื่อทำการอินเตอร์โปเลทด้วยวิธีการ Linear interpolation และ Replication pixel

3. การใช้ FPGA ติดต่อกับกล้องโดยมีการเก็บค่าที่ได้จากกล้องไว้ใน RAM โดยใช้ไมโครคอนโทรลเลอร์ในการประมวลผลรับข้อมูลส่งให้ FPGA เพื่อทำการประมวลผลก่อนนำข้อมูลออกไปยังหน้าจอวีจีเอ

4.4.1 การใช้หน่วยความจำภายนอก (EEPROM)

เพื่อที่จะใช้เก็บข้อมูลแต่ละพิกเซลของภาพซึ่งแต่ละพิกเซลจะมีขนาด 8 บิต



รูปที่ 4.38 หน้าต่างโปรแกรมของหน่วยความจำภายนอก

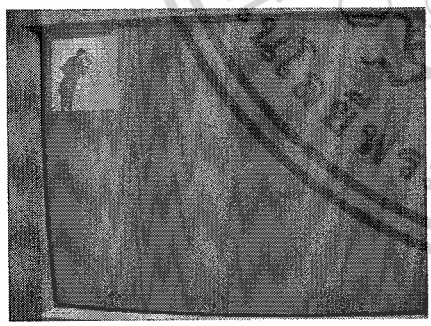
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.2 การแสดงข้อมูลภาพโดยใช้หน่วยความจำภายนอก EEPROM เพียงอย่างเดียว

เปรียบเทียบภาพขนาดปกติกับภาพที่ถูกขยายด้วยวิธีการ replication pixel โดยการหน่วงเวลาการแสดงผลของข้อมูลที่ได้จาก EEPROM

รูปตัวอย่าง 1

(ก)



(ข)

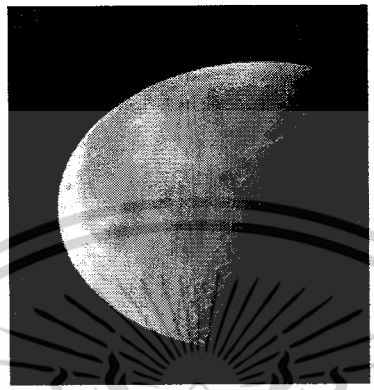
(ค)

ก) รูปต้นแบบ ข) ภาพที่แสดงผลทางหน้าจอวีจีเอ

ค) ภาพที่ ภาพที่ถูกขยายด้วยวิธีการ Replication pixel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปตัวอย่าง 2



(ก)

(ข)

(ค)

ก) รูปต้นแบบ ข) ภาพที่แสดงผลทางหน้าจอวีจีเอ

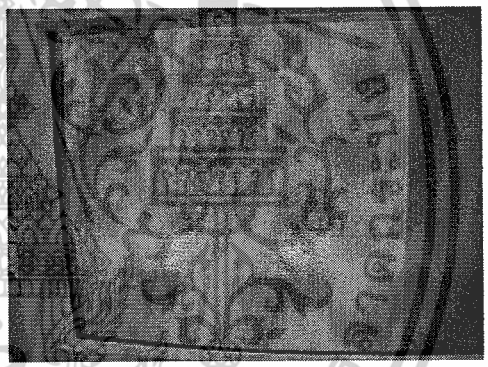
ค) ภาพที่ ภาพที่ถูกขยายด้วยวิธีการ Replication pixel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปตัวอย่าง 3

(ก)

(ข)



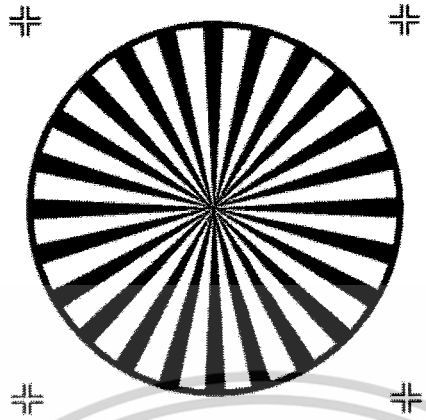
(ค)

ก) รูปต้นแบบ ข) ภาพที่แสดงผลทางหน้าจอวีจีเอ

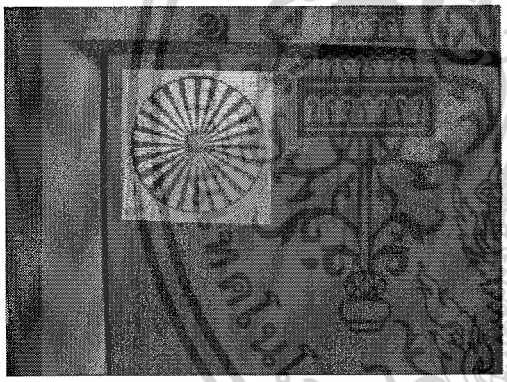
ค) ภาพที่ ภาพที่ถูกขยายด้วยวิธีการ Replication pixel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

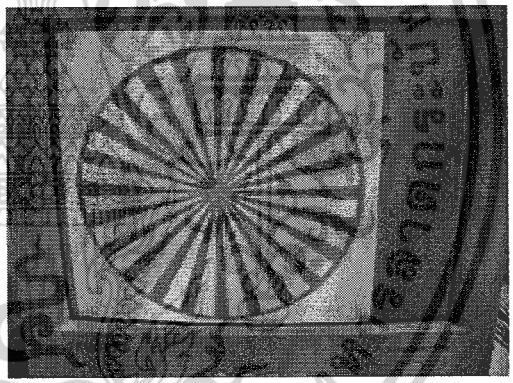
รูปตัวอย่าง 4



(ก)



(ข)



(ค)

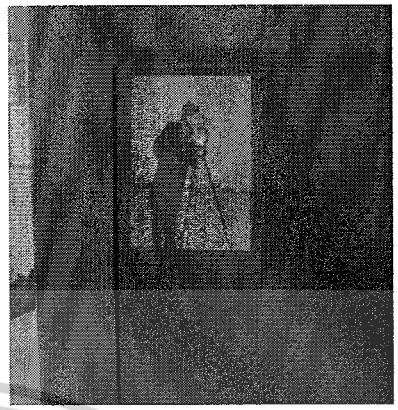
ก) รูปต้นแบบ ข) ภาพที่แสดงผลทางหน้าจอวีจีเอ

ค) ภาพที่ ภาพที่ถูกขยายด้วยวิธีการ Replication pixel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.3 การแสดงผลข้อมูลภาพโดยใช้หน่วยความจำภายนอก EEPROM ร่วมกับ RAM

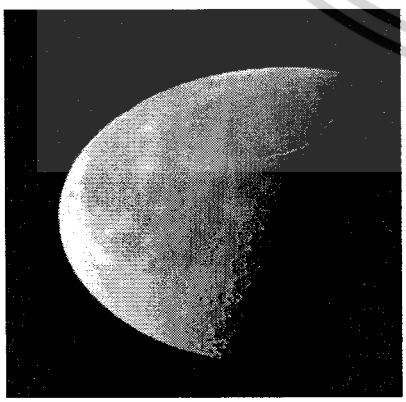
(ก)



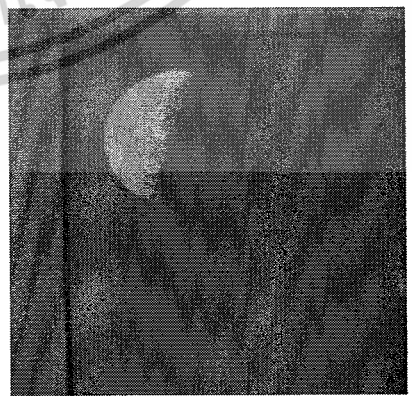
(ข)

(ค)

(ง)

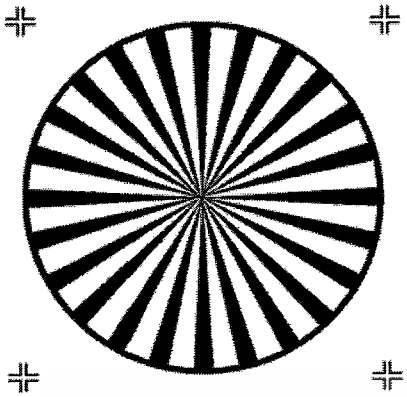


(จ)

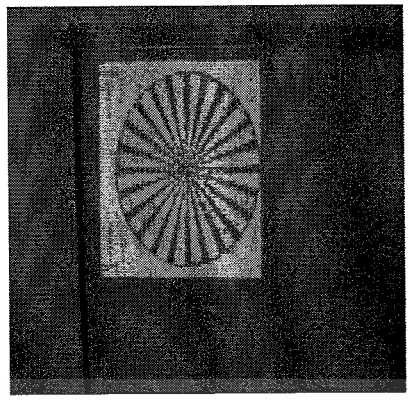


(ฉ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ช)



(ซ)

(ฌ)

(ญ)

รูปที่4.39 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพต้นแบบ

ก) ภาพต้นแบบ

ข) ภาพที่แสดงข้อมูลจาก RAM

ค) ภาพต้นแบบ

ง) ภาพที่แสดงข้อมูลจาก RAM

จ) ภาพต้นแบบ

ฉ) ภาพที่แสดงข้อมูลจาก RAM

ช) ภาพต้นแบบ

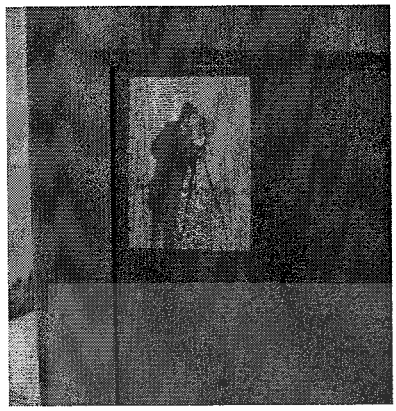
ซ) ภาพที่แสดงข้อมูลจาก RAM

ฌ) ภาพต้นแบบ

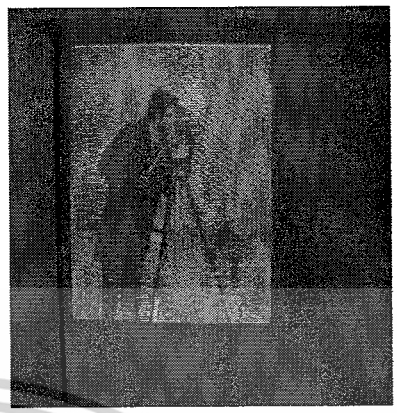
ญ) ภาพที่แสดงข้อมูลจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

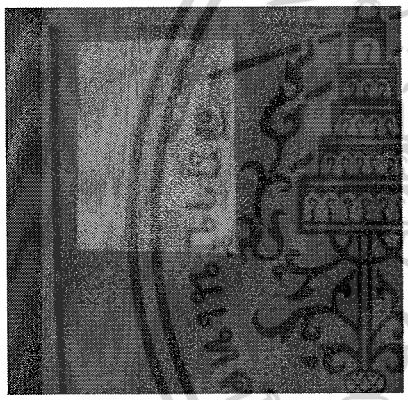
4.4.4 การขยายข้อมูลภาพโดยวิธี replication pixel ผ่าน RAM



(ก)

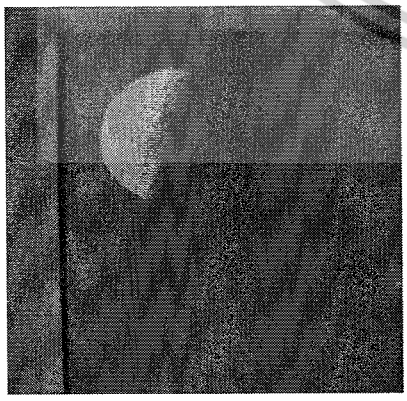


(ข)

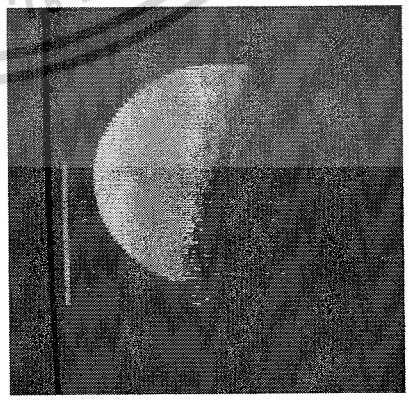


(ค)

(ง)

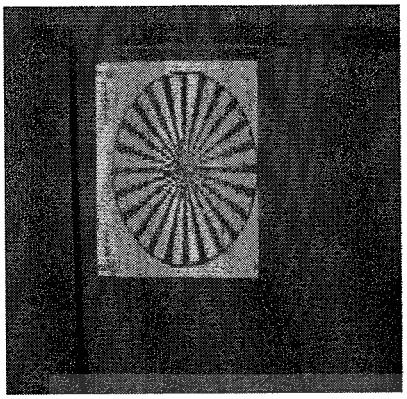


(จ)

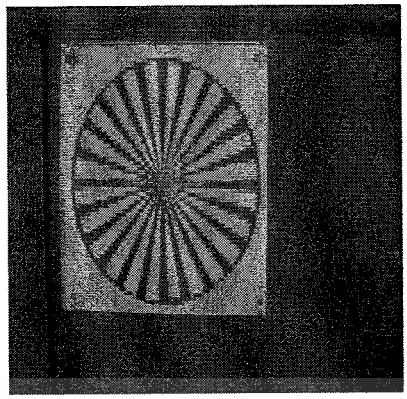


(ฉ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ช)



(ซ)

(ฌ)

(ญ)

รูปที่4.39 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพที่ถูกขยายด้วยวิธี replication pixel จาก RAM

ก) ภาพที่แสดงข้อมูลจาก RAM

ข) ภาพที่ถูกขยายด้วยวิธีreplication pixel จาก RAM

ค) ภาพที่แสดงข้อมูลจาก RAM

ง) ภาพที่ถูกขยายด้วยวิธีreplication pixel จาก RAM

จ) ภาพที่แสดงข้อมูลจาก RAM

ฉ) ภาพที่ถูกขยายด้วยวิธีreplication pixel จาก RAM

ช) ภาพที่แสดงข้อมูลจาก RAM

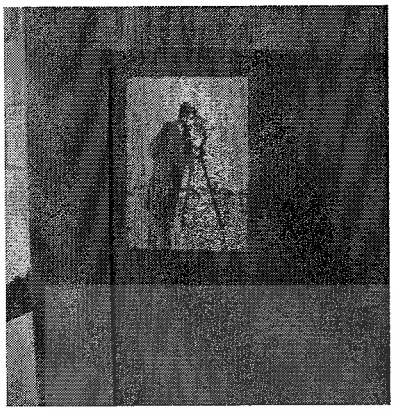
ซ) ภาพที่ถูกขยายด้วยวิธีreplication pixel จาก RAM

ฌ) ภาพที่แสดงข้อมูลจาก RAM

ญ) ภาพที่ถูกขยายด้วยวิธีreplication pixel จาก RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.5 การขยายข้อมูลภาพโดยวิธี Linear Interpolation ผ่าน RAM

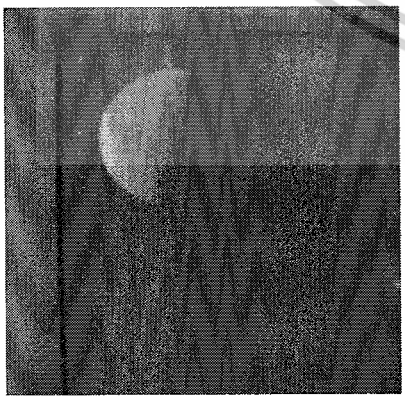


(ก)

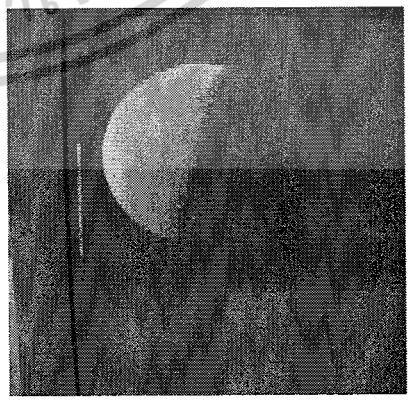
(ข)

(ค)

(ง)

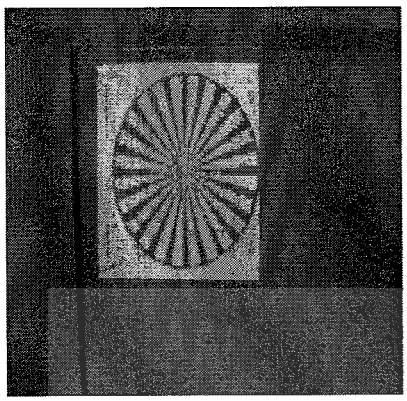


(จ)

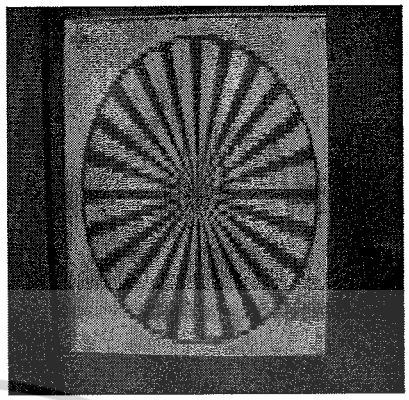


(ฉ)

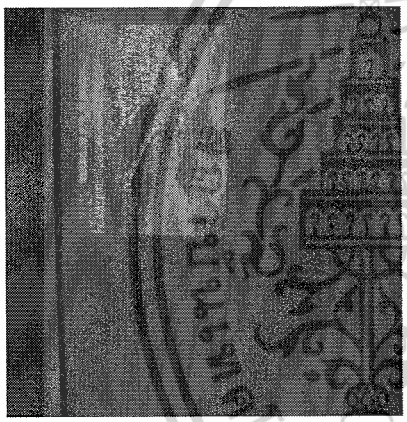
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ช)



(ซ)



(ฌ)

(ญ)

รูปที่ 4.41 ภาพการเปรียบเทียบการแสดงข้อมูลจาก RAM ในขนาดปกติกับภาพที่ถูกขยายด้วยวิธีLinear Interpolation

ก) ภาพที่แสดงข้อมูลจาก RAM ข) ภาพที่ถูกขยายด้วยวิธี Linear Interpolationจาก RAM

ค) ภาพที่แสดงข้อมูลจาก RAM ง) ภาพที่ถูกขยายด้วยวิธี Linear Interpolationจาก RAM

จ) ภาพที่แสดงข้อมูลจาก RAM ฉ) ภาพที่ถูกขยายด้วยวิธี Linear Interpolationจาก RAM

ช) ภาพที่แสดงข้อมูลจาก RAM ซ) ภาพที่ถูกขยายด้วยวิธี Linear Interpolationจาก RAM

ฌ) ภาพที่แสดงข้อมูลจาก RAM ญ) ภาพที่ถูกขยายด้วยวิธี Linear Interpolationจาก RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.6 การแสดงผลภาพจากกล้องโดยใช้ RAM เป็นตัวเก็บข้อมูล

(ก) (ข)

(ค) (ง)

รูปที่4.42 ภาพการเปรียบเทียบภาพต้นแบบกับภาพที่ได้จากการรับข้อมูลจากกล้อง

ก) ภาพต้นแบบ ข) ภาพที่ได้จากการรับข้อมูลจากกล้อง

ค) ภาพต้นแบบ ง) ภาพที่ได้จากการรับข้อมูลจากกล้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ตารางแสดงค่า PSNR ของการอินเทอร์โปเลทภาพแบบต่างๆ ใน FFT และ DPT

Image	Size	FFT	DPT	%
Lenna	128 x 128	9.3609	22.4507	13
Cell	128 x 128	9.1269	33.4278	24
Cameraman	256 x 256	8.0671	23.5262	15
Circle	256 x 256	4.2337	17.2461	13
Lenna_big	512 x 512	9.4015	33.9133	24
Cell_big	512 x 512	9.13	44.2672	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผลและวิจารณ์การทดลอง

5.1 ส่วนผลการทดลองบนแมทแลป

จากการทดลองการอินเทอร์โปเลทภาพดิจิตอลโดยใช้แมทแลปช่วยในการประมวลผล ได้ผลการทดลองเป็นดังนี้

1. Replication Pixel

   สำหรับวิธีการนี้ เป็นส่วนที่นำไปทดลองโดยโปรแกรมลงบอร์ด FPGA ซึ่งผลที่ได้จะเป็นผลที่ไม่ดีนัก เนื่องจากการเพิ่มข้อมูลนั้น ไม่มีการลงรายละเอียดของน้ำหนักระหว่างข้อมูลเดิมแต่ใช่ข้อมูลเดิมซ้ำลงไปทำให้ผลที่ออกมาไม่ค่อยเหมาะสมนัก

2. Bilinear interpolation

   สำหรับวิธีการนี้ ทำการเขียนโปรแกรมใน Matlab เพื่อจำลองผลการทดลอง โดยในส่วนของสัญญาณ เมื่อผ่านการขยายพบว่ามีการเพิ่มค่าแซมปลิ้ง โดยค่าของแซมปลิ้งที่เพิ่มจะมีการเฉลี่ยจากสัญญาณแซมปลิ้งบริเวณข้างเคียง และในส่วนของภาพนั้น จะได้ภาพที่มีรายละเอียดที่ดีขึ้นกว่าการคัดลอกค่าเดิมซ้ำ เนื่องจากมีการเฉลี่ยค่าของสีบริเวณข้างเคียง เพื่อนำมาเพิ่มลงในส่วนของภาพที่ขยาย

3. Fast Fourier Transform Interpolation

   สำหรับวิธีการนี้ ทำการเขียนโปรแกรมใน Matlab เพื่อจำลองผลการทดลอง โดยในส่วนของสัญญาณ เมื่อผ่านการขยายโดยการแปลงข้อมูลให้อยู่ในรูปของโดเมนความถี่ พร้อมทั้งทำการเพิ่มค่าศูนย์(Zero padding)และแปลงกลับมาในโดเมนของเวลาพบว่ามีการเพิ่มค่าแซมปลิ้ง โดยค่าของแซมปลิ้งที่เพิ่มจะมีการเฉลี่ยจากสัญญาณแซมปลิ้งบริเวณข้างเคียง และส่วนของภาพนั้น จะได้ภาพที่มีรายละเอียดที่ดีขึ้นเนื่องจากมีจำนวนการแซมปลิ้งที่มากขึ้น ทำให้ภาพมีความละเอียด

4. Discrete Pascal Transform Interpolation

   สำหรับวิธีการนี้ ทำการเขียนโปรแกรมใน Matlab เพื่อจำลองผลการทดลอง โดยแบ่งออกเป็นแบบโกบอล และแบบโลคอล ในส่วนของโกบอลนั้น เมื่อสัญญาณ ผ่านการขยายแล้วพบว่ามีการเกิดความผิดพลาดบริเวณของขอบสัญญาณ ส่วนภาพที่ได้จากโกบอลนั้นมีความผิดพลาดเกิดขึ้นที่บริเวณขอบเป็นขนาดใหญ่ อาจเกิดขึ้นเนื่องจากปาสคาลเมทริกซ์ที่นำมาทำการคูณด้วยนั้น มีขนาดใหญ่มากเกินไป ดังนั้นการอินเทอร์โปเลทด้วยวิธีโกบอลนี้ไม่สามารถใช้กับข้อมูลมีขนาดใหญ่มากได้ จึงต้องแก้ไขด้วยวิธีการแบบโลคอลคือ แบ่งภาพออกเป็นส่วนๆ และทำการอินเทอร์โปเลชั่นในแต่ละส่วนย่อย ให้แล้วเสร็จก่อน จึงค่อยนำมาประกอบกลับเป็นภาพขนาดใหญ่ ซึ่งผลที่ได้จะดีกว่าแบบโกบอลมาก หากข้อมูลมีขนาดใหญ่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. Peak Signal to Noise Ratio

เป็นวิธีการวัดคุณภาพของภาพที่ได้จากการอินเทอร์โปเลท ซึ่งในที่นี้ทำการเปรียบเทียบผลที่ได้จากการอินเทอร์โปเลทแบบ DPT และ FFT ซึ่งค่าที่ได้จากวิธีการอินเทอร์โปเลทแบบ DPT นั้นให้ค่าที่มากกว่า แบบ FFT ซึ่งหมายถึงว่าการอินเทอร์โปเลทแบบ DPT นั้นจะให้ผลออกมามีคุณภาพที่ดีกว่าแบบ FFT โดยที่หากเราทำการเพิ่มขนาดของภาพที่จะนำมาทำการอินเทอร์โปเลทให้มีขนาดใหญ่ขึ้นจะพบว่า วิธีการอินเทอร์โปเลทแบบ FFT นั้น ให้ค่า PSNR เกือบจะเท่าเดิม แต่ในวิธีของ DPT นั้นให้ค่าที่มากกว่าภาพเดียวกันที่มีขนาดเล็กกว่า

5.2 ส่วนผลการทดลองบนฮาร์ดแวร์ (FPGA)

การทดลองอินเทอร์โปเลทด้วยวิธีต่างๆด้วย FPGA

1. Replication Pixel

จะแบ่งเป็นสองแบบคือแบบที่ทำการหน่วงเวลาเพื่อการแสดงผลข้อมูลเดิมและแบบที่ทำการเรียกข้อมูลเดิมขึ้นมาจริงๆซึ่งในแบบที่สองนั้นมีความจำเป็นในการใช้แรมเพื่อใช้อ่านและเขียนข้อมูลเพื่อประมวลผลทำให้เกิดความผิดพลาดของข้อมูลขึ้นเนื่องจากมีการอ่าน-เขียนแรมสลับกันไปมาทำให้ภาพอาจจะเกิดความผิดพลาดได้

2. Linear Interpolation

ในการอินเทอร์โปเลทแบบนี้นั้นปัญหาที่เกิดขึ้นก็จะเกิดขึ้นจากการผิดพลาดของข้อมูลจากการอ่าน-เขียนแรมเช่นกันแต่คุณภาพนั้นจะดีกว่าแบบ Replication Pixel เนื่องจากมีการเฉลี่ยข้อมูลเกิดขึ้น

สำหรับการติดต่อกับตัวกล้องนั้นการติดต่อกับโมดูลกล้อง iv-cam โดยใช้ไมโครคอนโทรลเลอร์เป็นตัวรับข้อมูลส่งให้กับ FPGA นั้นสรุปได้ว่า FPGA สามารถรับข้อมูลที่ส่งมาจากไมโคคอนโทรลเลอร์เพื่อแสดงผลได้ แต่ว่าข้อมูลที่ได้นั้นอาจจะมีปัญหาเนื่องจากภาพที่แสดงผลได้นั้นเป็นแค่เพียงภาพที่มีลักษณะของภาพที่ถ่ายแต่ไม่มีรายละเอียดที่ชัดเจนซึ่งปัญหานี้อาจจะเกิดขึ้นเนื่องจาก

1. ตัวโมดูลกล้อง iv-cam นั้นมีการซับพอร์ตคำสั่งส่งภาพเพียงสำหรับ Baud Rate ที่มีค่า 115200 ซึ่งไมโครคอนโทรลเลอร์ที่ใช้ไม่สามารถทำได้
2. การเก็บภาพของโมดูล iv-cam นั้นไม่เหมาะกับการนำมาประมวลผลภาพเนื่องจากภาพมีความละเอียดไม่มากนักเมื่อนำมาแปลงค่าให้เป็นค่าเกรย์สเกลอาจจะมีความผิดพลาดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. Maurice F. Aburdene, Fellow, Thomas J. Goodman, "The Discrete Pascal Transform and Its Applications," IEEE Signal Processing Letters, VOL 2, No. 7, July 2005

2. S. Chivapreecha, S. Sriyapong, S. Junnapiya and K. Dejhan, "Bilinear s-z with frequency transformation using Pascal matrix operation," Proc. 2005 International Symposium on Communications and Information Technology (ISCIT 2005), Beijing, China, October 12-14, 2005.

4. Wikipedia, the free encyclopedia. "EPROM"
Available : http://www.wikipedia.com

5. HWb, "VGA (15)"
Available : http:// VGA_(15)_-_HwB.htm

6. Wikipedia, the free encyclopedia. "VGA USB 1394 firewire EVC"
Available : http://www.wikipedia.com

7. Wikipedia, the free encyclopedia. "Peak Signal-to-noise Ratio"
Available : http://www.wikipedia.com

8. Electoday, Electronics and Microcontroller. "Image Processing"
Available : http://www.electoday.com

9. knowledge of image processing, "Measures of image quality"
Available : http://ubiety.uwaterloo.ca/~tveldhui/papers/MAScThesis/node18.html

10. ชำนาญ ปัญญาใส, วัชรากร หนูทอง, "ภาษา VHDL สำหรับการออกแบบวงจรดิจิตอล", ซีเอ็ดยูเคชั่น, กรุงเทพ, 2547.

11. มนัส สังวรศิลป์, วรรัตน์ภัทรอมรกุล, "คู่มือการใช้งาน MATLAB ฉบับสมบูรณ์", สำนักพิมพ์อินโฟเพรส, กรุงเทพ, 2543.

12. วรพจน์ กรแก้ววัฒนกุล,ชัยวัฒน์ ลิ้มพรจิตรวิไล, "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51",อินโนเวตีฟ เอ็กพอริเมนต์,กรุงเทพฯ, 2545.

13. อุปกรณ์คอมพิวเตอร์ Hardware, "ROM"
Available : http//bcoms.net

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้