

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรรขยายเสียงที่ใช้การป้อนกลับด้วยกระแส

Current feedback Amplifier



โดย

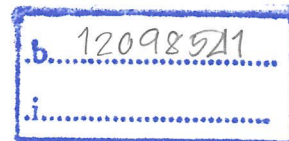
นาย ธิติพันธุ์ กงชยาสุขวัฒน์

นาย จิรายุ จินแส

นาย วีรยุทธ เมตตาสัทธินกร

รพ.
ท 5877
2551

เลขหมู่.....
เลขทะเบียน.....103097
วัน,เดือน,ปี.....27 ส.ค. 2552



ปริญญาานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551

วงจรรขยายเสียงที่ใช้การป้อนกลับด้วยกระแส
Current feedback Amplifier

โดย

นาย ธิติพันธุ์ คงชยาสุขวัฒน์	รหัส 48012053
นาย จิรายุ จินแส	รหัส 48012181
นาย วีรยุทธ เมตตาสีทริกร	รหัส 48012187

อาจารย์ที่ปรึกษา

รศ. พิชัย คุณศิริวานิชกร อาจารย์ที่ปรึกษา

ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2551

ปริญญานิพนธ์ ปีการศึกษา 2551


ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรขยายเสียงที่ใช้การป้อนกลับด้วยกระแส

ผู้จัดทำ

1. นาย ธิติพันธุ์ คงขยาสุขวัฒน์
2. นาย จิรายุ จีนแส
3. นาย วีรยุทธ เมตตาสีทริกร



.....อาจารย์ที่ปรึกษา

(รศ. พิชัย กุศิริวานิชกร)

วงจรรยาเยี่ยงที่ใช้การป้อนกลับด้วยกระแส

นาย ธิติพันธุ์ คงชยาสุขวัฒน์ 48012053
นาย จิรายุ จีนแส 48012181
นาย วีรยุทธ เมตตาสีทธิกร 48012187
รศ. พิชัย คูศิริวานิชกร อาจารย์ที่ปรึกษา
ปีการศึกษาที่ 2551

บทคัดย่อ

สิ่งที่เราต้องการในวงจรรยาเยี่ยงคือ อัตราการตอบสนองสัญญาณความเร็วสูง และ ช่วงผลของการตอบสนองความถี่ที่กว้าง ทั้งหมดนี้คือผลที่ได้จากวงจรรยาเยี่ยงที่ใช้ การป้อนกลับด้วยกระแส วงจรรยาเยี่ยงที่มีการป้อนกลับด้วยกระแสมีคุณสมบัติที่ดีกว่า วงจรรยาเยี่ยงที่ใช้การป้อนกลับด้วยแรงดันทั่วไป ในเทอมของ สลูลเลข และ ผลของการตอบสนองของความถี่ที่กว้างขึ้นซึ่งเป็นจุดเด่นของตัวมันเอง ในโครงการนี้นำเสนอ ทั้งทฤษฎี และ การออกแบบของวงจรรป้อนกลับด้วยกระแส

Current feedback Amplifier

Mr. Titipun Kongchayhasukwat ID. 48012053

Mr. Jirayu Jensae ID. 48012181

Mr. Weerayut Metthasithikom ID. 48012187

Assoc.Prof.Pichai Koosirivanichakom Advisor

Education Year 2008

Abstract

The need for high speed wideband amplifiers is the driving force behind the development of the Current Feedback Amplifier (CFA). The CFA has significant advantage over conventional amplifier in terms of slew rate performance and inherently wide bandwidth. This paper provide a review of the theory and design of current feedback amplifier.

กิตติกรรมประกาศ

ปริญญาานิพนธ์นี้สำเร็จลงไปได้ ด้วยความช่วยเหลืออย่างยิ่งของ รศ.พิชัย คูศิริวานิชกร อาจารย์ที่ปรึกษาปริญญาานิพนธ์ ซึ่งได้ให้คำปรึกษา ข้อชี้แนะ และข้อคิดเห็นต่างๆของการทำงานมาโดยตลอด

ขอกราบขอบพระคุณ รศ. จีรวัดณ์ ปานกลาง ผศ. ประภากร สุวรรณะ และอาจารย์ชินภัทร นันทจิ วากรชัย ที่กรุณาสละเวลา เป็นอาจารย์สอนปริญญาานิพนธ์ พร้อมทั้งให้คำแนะนำที่เป็นประโยชน์

สุดท้ายนี้ กราบขอบพระคุณ บุพการีและอาจารย์ทุกท่าน รวมถึงคณาจารย์ภาควิชาอิเล็กทรอนิกส์ทุกท่านที่ให้ความรู้ตลอด 4 ปีที่ผ่านมา

สำหรับผู้ที่มีข้อเสนอแนะเพิ่มเติมหรือมีปัญหาสงสัย สามารถติดต่อผู้จัดทำได้ผ่านทางอีเมลล์

mi_sail@hotmail.com และ redsmachine@hotmail.com

ขอกราบขอบพระคุณเป็นอย่างสูง มา ณ โอกาสนี้

นาย ธิติพันธุ์ คงขยาสุขวัฒน์

นาย จิรายุ จินแส

นาย วีรยุทธ เมตตาสีทธิกร

สารบัญ

บทที่ 1 บทนำ	1
บทที่ 2 ส่วนทฤษฎี วงจรขยายแบบป้อนกลับทางกระแส	
2.1 พื้นฐานของวงจรขยายแบบป้อนกลับด้วยกระแส	2
2.2 วิเคราะห์ความเสถียรภาพของวงจร	6
2.3 วงจรสะท้อนกระแส (Current mirror)	8
2.4 วงจรที่ใช้ในการศึกษาและทำการทดลอง	10
บทที่ 3 ส่วนการออกแบบ	
3.1 การคำนวณหาเอาต์พุตสูงสุด	11
3.2 การเลือกแอมป์ขยายความร้อน	17
3.3 การออกแบบแหล่งจ่ายไฟ	20
บทที่ 4 ผลการทดลอง	
4.1 ผลการทดลองที่ได้จากการวัดจริง	24
4.2 ผลการตอบสนองทางความถี่	25
บทที่ 5 สรุปและวิจารณ์ผลการทดลอง	
5.1 สรุปผลการทดลองที่ได้จากการวัดวงจรจริง	28
5.2 แนวทางการพัฒนาต่อ	28
ภาคผนวก ก.	29
หนังสืออ้างอิง	48

บทที่ 1

บทนำ

การออกแบบวงจรขยายเสียงอนาล็อกตั้งแต่ในอดีตจนถึงปัจจุบัน โดยส่วนมากกระบวนการผลิตที่เห็นได้บ่อยที่สุดจะเป็นโวลต์เดจ (Volt mode signal processing) และในอุตสาหกรรมอิเล็กทรอนิกส์ในปัจจุบัน วงจรขยายเสียงส่วนใหญ่จะใช้การป้อนกลับด้วยแรงดัน (Voltage feedback Amplifier: VFA)

ปัจจุบันในอุตสาหกรรมเครื่องขยายเสียงส่วนใหญ่ จะไม่ค่อยพบวงจรเครื่องขยายเสียงที่ใช้การป้อนกลับด้วยกระแส (Current feedback Amplifier: CFA) ซึ่งการป้อนกลับด้วยกระแสมีโครงสร้างพื้นฐานที่แตกต่างและข้อดีเหนือกว่าการป้อนกลับด้วยแรงดัน (VFA) ทางด้านแบนด์วิธที่กว้างรวมไปถึงเฟสชิฟ ถึงแม้ว่า CFA จะเป็นที่รู้จักมาหลายปีแล้วก็ตาม แต่ยังไม่ได้รับความนิยมเท่าที่ควรในงานด้านเครื่องขยายเสียง

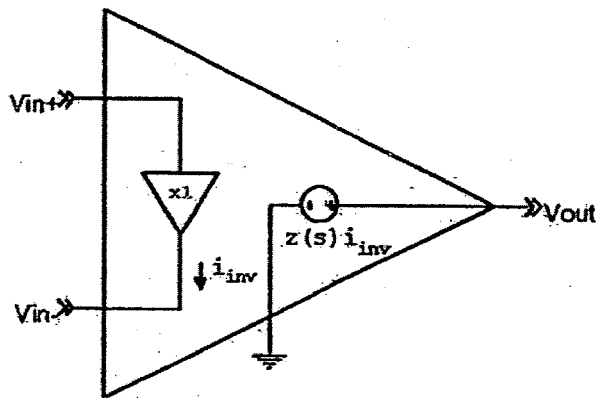
แต่อย่างไรก็ดี CFA เมื่อมีข้อดีก็ต้องมีข้อเสีย ซึ่งในโครงการนี้พยายามจะศึกษาหาคุณสมบัติที่ดีของ CFA และปรับปรุงและพัฒนาให้ได้เครื่องขยายเสียงที่มีคุณภาพที่ดีและแตกต่างจากท้องตลาด

บทที่ 2

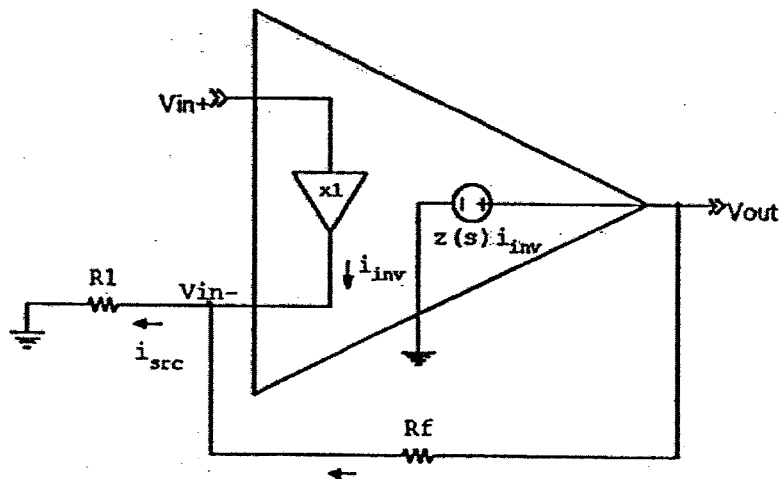
ส่วนทฤษฎี วงจรขยายแบบป้อนกลับทางกระแส

2.1 พื้นฐานของวงจรขยายแบบป้อนกลับด้วยกระแส

การศึกษาระบบการป้อนกลับด้วยกระแสสิ่งสำคัญที่เราต้องทำความเข้าใจให้มากคือ โครงสร้างของวงจรแสดงดังรูปที่ 2.1



(a)



(b)

รูปที่ 2.1 (a) แบบจำลอง CFA ในอุดมคติ (b) รูปแบบ Non-inverting

ภาคแรกที่เราเห็นจะเป็น Unity gain buffer ที่เป็นรอยต่อระหว่าง 2 รอยต่ออินพุตซึ่งมีค่าของ (V_{in-}) นั้นเป็นผลลัพธ์ที่ได้มาจากการเปลี่ยนค่าของ (V_{in+}) inverting/non-inverting ทางภาคอินพุตที่มีอยู่นี้เป็นทั้ง output/input ของ Unity gain buffer ซึ่งในทางอุดมคติทางด้าน Output Impedance ของขา Inverting มีค่าเป็น 0 และ impedance ของขา Non-inverting มีค่าเป็นอินฟินิตี้ (∞) ส่วนทางด้าน output จะเป็นแหล่งจ่ายแรงดันที่ถูกควบคุมด้วยกระแสกับ Z_o (Zero output Impedance)

$$V_o = Z(s) i_{inv} \quad (1)$$

เมื่อ $Z(s)$ เป็น Transimpedance ตัวแปรในหน่วยของโอห์ม และ i_{inv} คือกระแสที่แปรผันตามค่าของกระแสจากขา input inverting

พื้นฐานของโครงสร้าง non-inverting ของ CFA แสดงดังรูป (b) การวิเคราะห์ของวงจรนี้แสดงให้เห็นลักษณะเฉพาะ ซึ่งไม่เหมือนแบบอื่นที่เป็นความสัมพันธ์ระหว่างการป้อนกลับผ่านตัวต้านทานและ Close loop bandwidth ส่วนค่าแรงดันด้าน Output จะเปลี่ยนแปลงตามขนาดของกระแสที่ป้อนไปยังขา Inverting input ผลของการป้อนกลับนี้จะทำให้กระแสที่ขา Inverting ลดขนาดลง ขา $V+$ เป็นอินพุต Unity gain buffer ที่บังคับแรงดันที่ขา $V-$ ร่วมกับกระแส i_f (Feedback Current) ที่จุดต่อของขา Inverting ทางด้านอินพุต

$$i_{inv} = i_{src} - i_f = \frac{V_{in} - 0}{R_1} - \frac{V_o - V_{in}}{R_f} \quad (2)$$

ผลรวมของอัตราขยายแรงดัน Closed loop gain แสดงดังสมการนี้คือ

$$A_{VCL} = \frac{V_o}{V_{in}} = \frac{1 + \frac{R_f}{R_1}}{1 + \frac{R_f}{Z(s)}} \quad (3)$$

ปกติเราจะเคยชินกับสูตร Closed loop คือ $1 + R_f / R_1$ เราจะให้ค่า $Z(s)$ เข้าใกล้อินฟินิตี้ (∞) แต่ถ้าเราพิจารณาโดยสมมติให้ Dominant pole compensation เราสามารถหาค่า $Z(s)$ ได้โดยสมการ

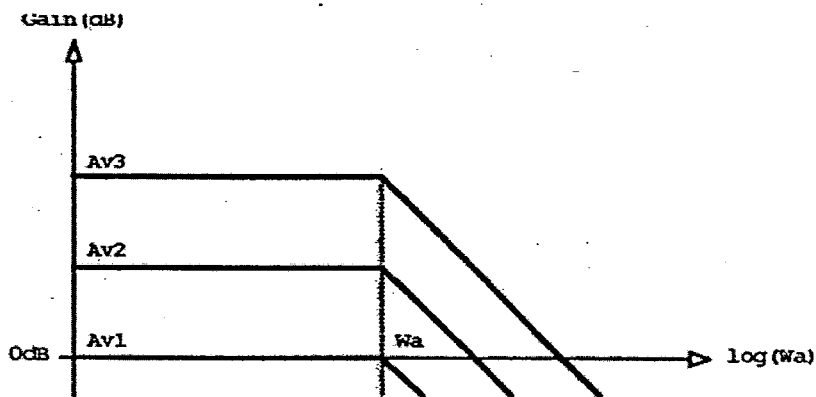
$$Z(s) = \frac{Z_o}{1 + \frac{j\omega}{j\omega_o}} \quad (4)$$

ที่ $\omega = -3\text{dB}$ และ Z_o คือ DC Resistance ดังนั้นแทนสมการที่ (4) ลงในสมการที่ (3) จะได้

$$A_{VCL} \cong \frac{1 + \frac{R_f}{R_1}}{1 + \frac{j\omega}{j\omega_a}} \quad (5)$$

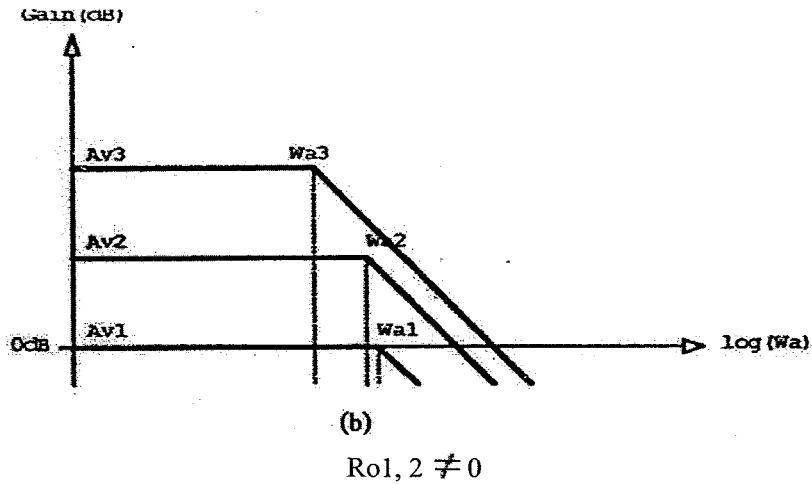
$$\omega_a = \frac{Z_o + R_f}{R_f} \omega_o \cong \frac{Z_o \omega_o}{R_f} \quad (6)$$

ดังนั้น สำหรับส่วนแรกของวงจรที่มีการป้อนกลับผ่านตัวต้านทานอย่างเดียวนั้น เราได้ข้อสรุปของ Closed loop bandwidth ว่าอัตราขยายสามารถ กำหนดค่าด้วยค่าความต้านทาน R_1 ซึ่งเป็นความสัมพันธ์ระหว่างอัตราขยายและความถี่ ในรูปที่ 2.2



(a)

$$R_{o1,2} = 0$$



รูปที่ 2.2 Frequency Response

จากกราฟ (a) ในทางอุดมคติแสดงให้เห็นว่า Closed loop gain ของวงจรที่มีการป้อนกลับเมื่ออัตราขยายเพิ่มขึ้น ไม่มีผลต่อความถี่ response

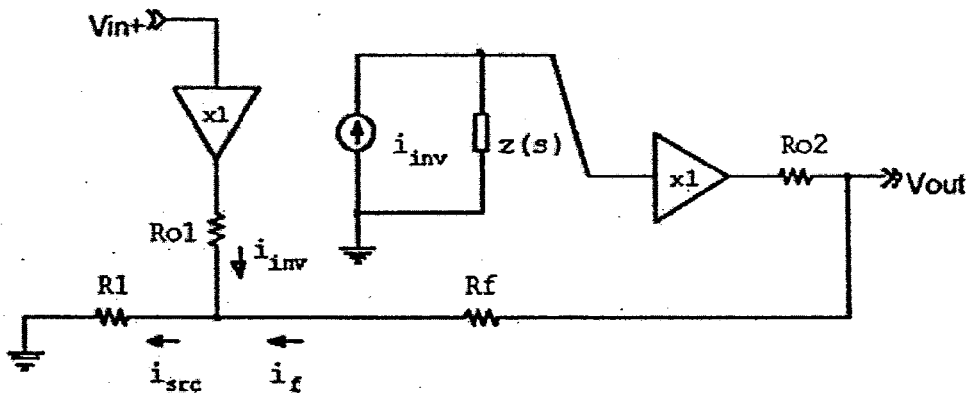
แต่อย่างไรก็ตามในทางปฏิบัติ ความถี่ Response จะแปรผันเนื่องด้วยข้อจำกัดที่ว่า ภายในโครงสร้างของ CFA Amplifier ที่มี R_{o1} ร่วมด้วยแสดงดังรูปที่ 2.3

เราสามารถแสดงกระแส Input inverting ที่ได้มาจากการพิสูจน์สมการ

$$i_{inv} = i_{src} - i_j \quad (7)$$

$$i_{inv} = (v_{in+} - v_{in-}) / R_{o1} \quad (8)$$

ด้วยเหตุนี้ R_{o1} ที่เพิ่มขึ้นใน closed loop gain เมื่อเราพิจารณาที่ความถี่ลดลงไป -3dB นี้ ทำให้ bandwidth เปลี่ยนแปลงเล็กน้อย ซึ่งสังเกตเปรียบเทียบกับ VFA ได้



รูปที่ 2.3 CFA Small signal model

รูปแบบ Single State CFA แสดงดังรูปที่ 4 วงจรนี้จะเป็น CFA ตัวแบบพื้นฐานที่จะนำไปประยุกต์ให้ดีขึ้นต่อไปทางภาคอินพุตเป็น Unity gain buffer ประกอบด้วย transistor Q1, Q2, Q3 และ Q4 เป็นคู่ match และทำหน้าที่ Push pull ซึ่งเป็น Low impedance ทางด้าน Output ส่วนการชดเชยทางด้านความถี่ ให้เราพิจารณาโหนดที่ Capacitor ต่ออยู่ระหว่าง High impedance กับ กราวด์ อิมพีแดนซ์ที่โหนด Z นี้เราพิจารณาหาโดยใช้รูปแบบของ Equivalent small signal และสามารถกำหนดแรงดันเพื่อให้ใช้กับการคำนวณทดสอบที่โหนดนี้ โดยหา $Z(s)$ นิยามได้จากสมการอัตราส่วน

$$Z(s) = \frac{V_X}{I_X} \quad (9)$$

ที่ $r_{o7,8}$ เป็นค่า output impedance ที่ขาคอลเลกเตอร์ของทรานซิสเตอร์ $Q_{7,8}$ และ r_{iob} คือภาค output stage Input อิมพีแดนซ์

$$r_{iob} = [r_{\pi 9} + (\beta_9 + 1)r_{\pi 11}] [r_{\pi 10} + (\beta_{10} + 1)r_{\pi 12}] \quad (10)$$

2.2 วิเคราะห์ความเสถียรภาพของวงจร

ความต้านทานกลับที่ป้อนเป็นตัวทำให้ Bandwidth ลดลง และส่งผลกระทบต่อ phase margin เนื่องจาก higher order ที่ $Z(s)$ ถ้า negative ของ loop gain มีค่าเท่ากับ -1 ถ้า phase margin มีค่าเท่ากับ 0 และเกณฑ์การขยายตัวของวงจรมีค่ามากเกินไป 1 วงจร CFA จะไม่เสถียร เช่น ถ้า phase margin ตกที่จุด crossover ดังนั้น order ที่รับประกันความเสถียรภาพของวงจรคือ R_{min}

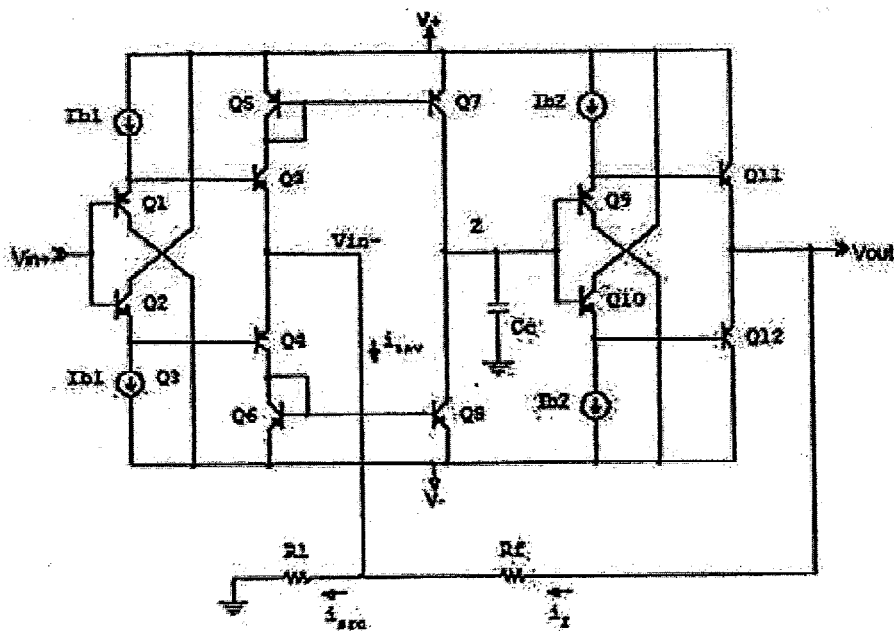
$$Z(s) = \frac{Z_o}{(1+s\tau_1)(1+s\tau_2)}$$

ที่ $1/\tau_1$ คือ ความถี่โดเมนโพล, $1/Z_o C_o$ และ $1/\tau_2$ เป็น โมเดลความถี่สูงเนื่องจากวงจร current mirrors สำหรับ ความถี่สูงสุดที่ตอบสนอง ความต้านทานป้อนกลับ ควรให้มีค่าเท่ากับ $R_f = 2\tau_2/C_o$ และที่ -3dB ให้ความถี่ $\omega_a = 0.707/\tau_2$

$$R_f = \frac{2\tau_2}{C_o \sqrt{\left(\frac{2}{\tan^2\phi_M} + 1\right)^2 - 1}} \quad (11)$$

สิ่งที่เรามากเข้าใจคิดว่าคาปาซิเตอร์ ที่ในส่วนของป้อนกลับด้วยกระแส เกิดการออสซิลเลทได้ เหตุผลที่แท้จริงคืออิมพีแดนซ์เสมือนของ C_f ที่ความสูงน้อยกว่า R_{min} ถึงอย่างไรก็ตาม ความสัมพันธ์ระหว่างเสถียรภาพของวงจรถูก C_f สามารถหาได้จากสมการที่เป็นเงื่อนไขดังนี้

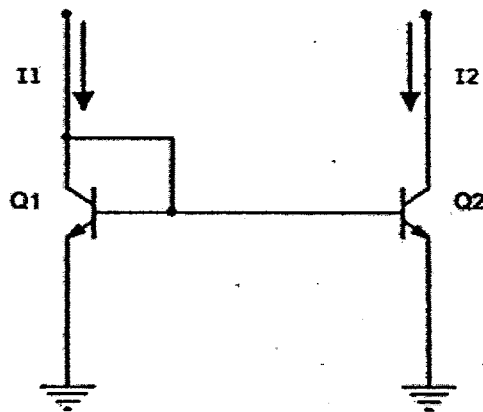
$$\frac{C_f}{C_c} \ll \frac{\tan\phi_M}{2} \sqrt{\left(\frac{2}{\tan^2\phi_M} + 1\right)^2 - 1} \quad (12)$$



รูปที่ 2.4 A typical modern single state CFA

2.3 วงจรสะท้อนกระแส (Current mirror)

เรามักใช้แหล่งกระแสเพื่อกำหนดค่ากระแสเพื่อกำหนดค่ากระแสไฟตรงหรือจุดทำงานสงบของทรานซิสเตอร์ รูปที่ 1 เป็นตัวอย่างของแหล่งกระแสที่อาจใช้กับวงจรเชื่อมโยงผ่านอิมิตเตอร์ นอกจากนี้โดยอาศัยเทคนิคการประมวลผลเราสามารถผลิตรอยต่อ p-n ที่เหมือนกันมาก และมีคุณสมบัติที่แปรตามกันไป (tracking) เมื่ออุณหภูมิเปลี่ยนแปลงไป เป็นต้น จากคุณสมบัติข้อนี้เราสามารถออกแบบวงจรที่มีกระแสใน 2 สาขา หรือหลายสาขาของวงจรที่มีค่าเท่ากัน นั่นเอง นั่นคือให้กระแสในสาขาหนึ่งเป็นเหมือนภาพสะท้อนของกระแสในอีกสาขาหนึ่งได้ เรียกวงจรนี้ว่าวงจรสะท้อนกระแสซึ่งทำหน้าที่เป็นแหล่งกระแสแบบหนึ่งนั่นเอง



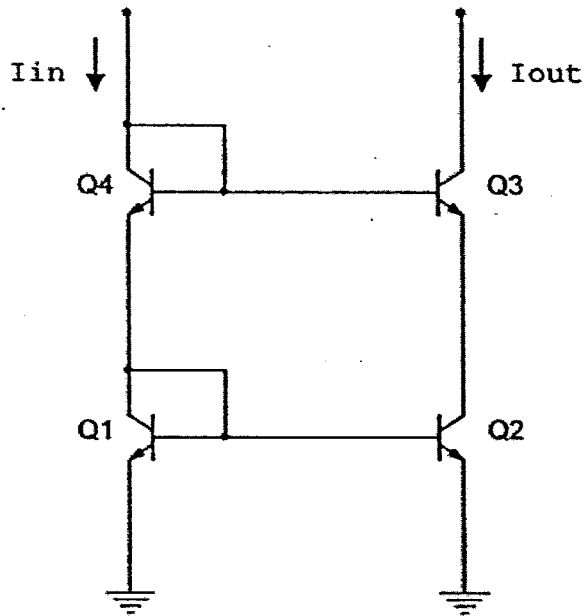
รูปที่ 2.5 Simple Current Mirror

คุณสมบัติ

1. $I_2 = I_1$
2. $Z_o = \text{infinity}$
3. $Z_{in} = 0$

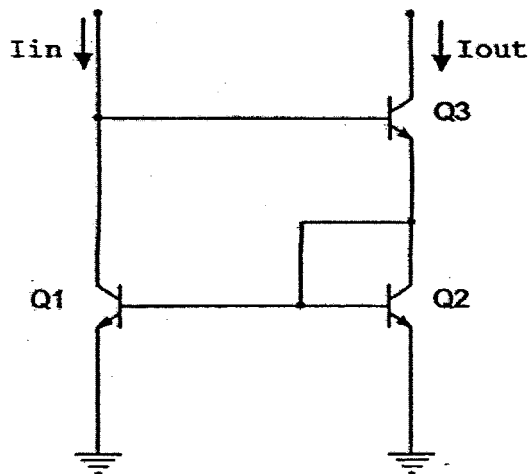
2.3.1 การต่อ Current Mirror ในรูปแบบต่างๆ

2.3.1.1 Cascode Current Mirror



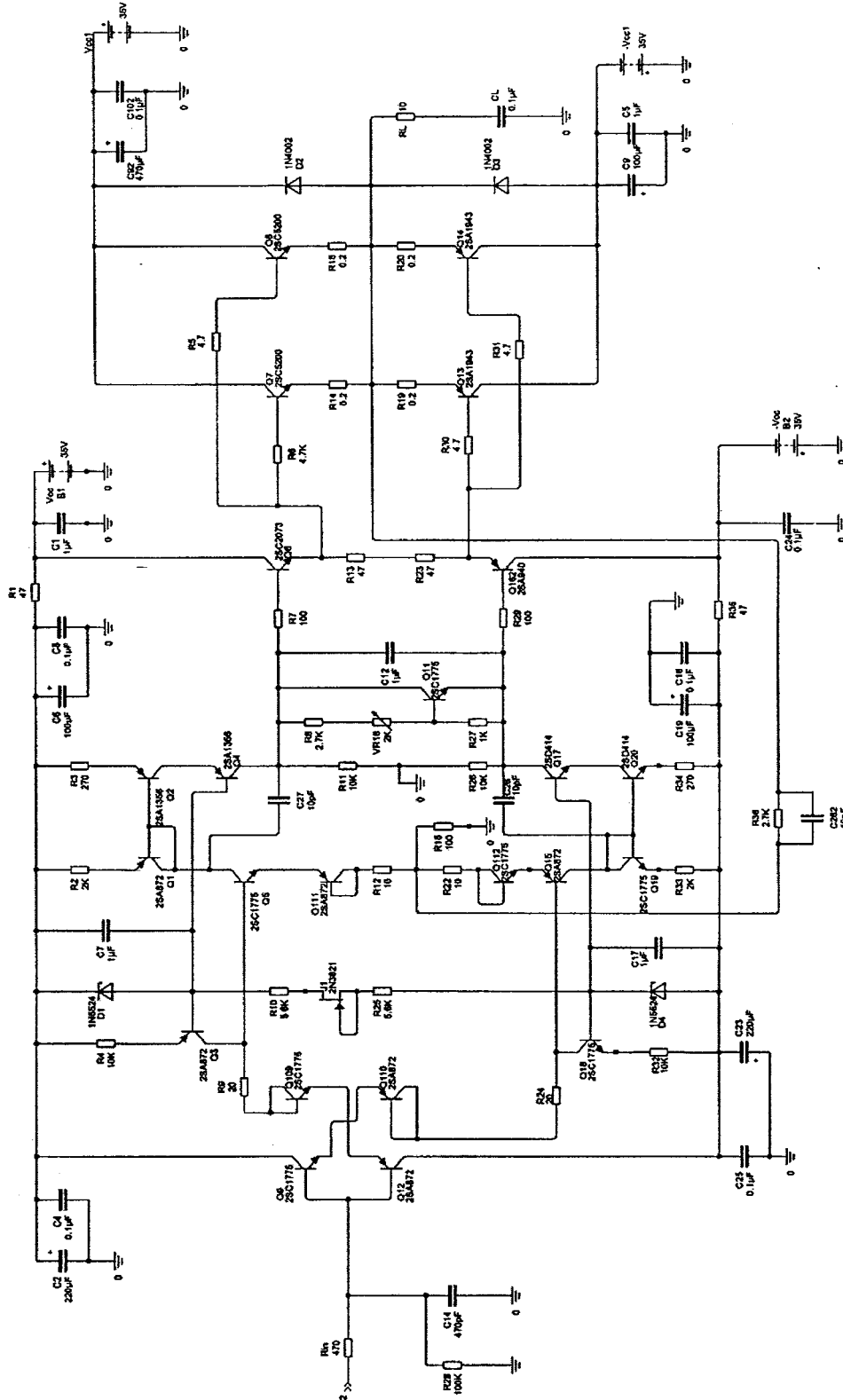
รูปที่ 2.6 Cascode current mirror

2.3.1.2 Wilson Current Mirror



รูปที่ 2.7 Wilson Current Mirror

2.4 วงจรที่ใช้ในการศึกษาและทำการทดลอง



รูปที่ 2.8 วงจร CFA ที่ใช้ในการศึกษาและทดลอง

บทที่ 3

ส่วนการออกแบบ

3. การออกแบบเพาเวอร์แอมป์

ในบทนี้จะกล่าวถึงวิธีขั้นพื้นฐานในการออกแบบวงจรขยายกำลัง วิธีคำนวณค่าต่างๆที่สำคัญ การกำหนดค่าแรงดันและกระแสตามส่วนต่างๆ ของวงจรเพื่อไม่ให้เกิดปัญหา การเลือกใช้แผงระบายความร้อนและการออกแบบแหล่งจ่ายไฟที่เหมาะสมกับวงจรขยาย

เมื่อศึกษาบทนี้แล้วก็จะทำให้สามารถทำความเข้าใจวงจรขยายกำลังไปได้และสามารถเข้าใจจุดมุ่งหมายของการออกแบบวงจรนั้น

3.1 การคำนวณหาเอาต์พุตสูงสุด

3.1.1 วัตต์สูงสุด จะหาว่าจะได้สูงสุดกี่วัตต์ได้โดยพิจารณาจาก

ก. แรงดันของแหล่งจ่ายไฟจะกำหนดกำลังเอาต์พุต เมื่อต้องการต่อเพาเวอร์แอมป์ขนาด 50W แต่กลับใช้แหล่งจ่ายไฟขนาดเพียง $\pm 10V$ ลองต่อเท่าไรก็ไม่เห็นได้เสียงดังขนาด 50W ชักที่ปัญหาอยู่ที่แรงดันของแหล่งจ่ายไฟกับกำลังเอาต์พุตจะมีความสัมพันธ์กัน ถ้าเรากำหนดแรงดันของแหล่งจ่ายไฟลง ไป กำลังเอาต์พุตสูงสุดของเครื่องขยายก็ถูกกำหนดลงไปแล้วเปลี่ยนแปลงไม่ได้ ความสัมพันธ์ของกำลังเอาต์พุตสูงสุด P_o กับแรงดันแหล่งจ่ายไฟ $\pm V_{cc}$ มีดังนี้

$$P_o = V_c / 2R_L \quad (13)$$

เมื่อ R_L คือ โห้้มของลำโพง ถ้าเราใช้ลำโพงขนาด 8Ω และ $P_o = V_c^2 / 16$

ดังนั้นถ้าเราใช้แหล่งจ่ายไฟขนาด $\pm 10V$ กำลังเอาต์พุตสูงสุดที่เราจะได้เท่ากับ $P_o = 1/16 \times 10^2 = 6.20W$ เท่านั้น แต่ก็คงจะไม่ได้กำลังเอาต์พุตมากกว่านี้

ถ้า $V_c = \pm 20V$ จะได้แอมป์ขนาด 25W และ $V_c = \pm 30V$ ก็จะได้แอมป์ขนาด 56.25W ความสัมพันธ์ของ V_c กับ P_o นี้ได้เขียนเป็นกราฟแสดงไว้ในรูปที่ 3.1 เมื่อ กำหนดแรงดันแหล่งจ่ายไฟก็สามารถรู้กำลังเอาต์พุตสูงสุดได้ หรือ ถ้าออกแบบให้ได้กำลังสูงสุดเท่าใดก็หาขนาดแรงดันของแหล่งจ่ายไฟที่ต้องใช้จากกราฟนี้ได้

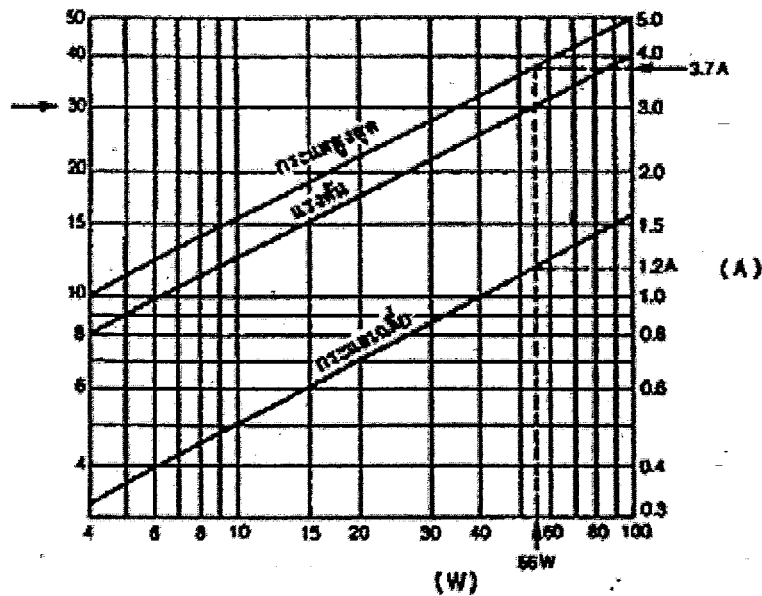
สำหรับกระแสที่ไหลในภาคขยายสุดท้ายที่คำนวณได้จากสูตร

$$I_c = V_{cc} / R_L \quad (14)$$

เมื่อ I_c นี้คือค่ากระแสสูงสุด ถ้าเป็นกระแสเฉลี่ยเท่ากับ I_c / π

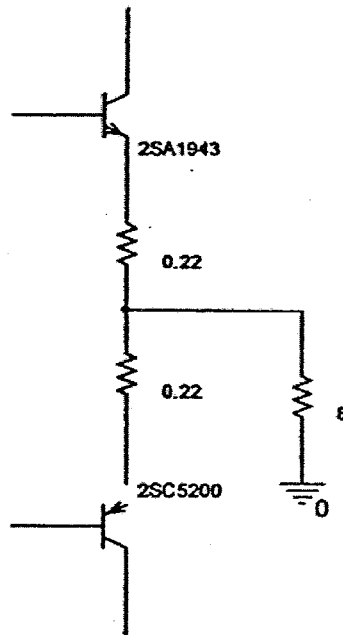
แรงดันของแหล่งจ่ายไฟจะเป็นตัวกำหนดตัวกำลังเอาต์พุตสูงสุดนั้นสามารถอธิบายได้ดังนี้

- ถ้าพิจารณาวงจรที่ภาคขยายสุดท้ายของเครื่องขยายในรูปที่ 3.2 วงจรนี้เป็นวงจรขยายกำลังแบบ SEPP (single ended push pull) ทรานซิสเตอร์ 2 ตัว คือ Q1 และ Q2 เป็นตัวขยายสัญญาณออกไปที่เอาต์พุต Q1 จำทำหน้าที่ขยายสัญญาณช่วงที่เป็นบวกด้านบนของสัญญาณ ส่วน Q2 รับหน้าที่ขยายสัญญาณช่วงที่เป็นลบด้านล่างของสัญญาณ เมื่อสัญญาณช่วงที่เป็นบวกเข้ามา Q1 จะทำงานในขณะที่ Q2 ไม่ทำงาน (Q1 on Q2 off) ดังนั้นกระแสจะไม่ไหลจาก Q1 ไป Q2 แต่กระแสจะไหลจาก Q1 > โหลด > กราวด์



รูปที่ 3.1 ความสัมพันธ์ของกำลังเอาต์พุตสูงสุดกับแหล่งจ่ายไฟ

เมื่อสัญญาณช่วงที่เป็นบวกเข้ามา Q1 จะหยุดทำงานในขณะที่ Q1 ทำงานกระแสก็จะไหลจาก V_c ผ่าน Q2 สู่อโหลด ตามลำดับด้วยวิธีการทำงานเช่นนี้กระแสที่ไหลไปที่โหลดจะมีทิศทางไปตามช่วงบวกของสัญญาณเข้าดังในรูป 3.2 เมื่อสัญญาณเข้ามีขนาดเล็ก สัญญาณออกจะมีเฟสเหมือนเดิมแต่มีขนาดใหญ่ขึ้น แต่ถ้าเพิ่มขนาดของสัญญาณเข้าให้มีขนาดใหญ่ขึ้นอีก กราวด์นี้สัญญาณจะไม่มีขนาดใหญ่ขึ้นอีกแล้ว แต่จะถูกขลิบจะเห็นว่าช่วงสูงสุดของสัญญาณออกจะไม่เกินแรงดัน V_c ที่เป็นเช่นนี้เพราะขาคอลเลกเตอร์ของทรานซิสเตอร์ต่อกับ $\pm V_c$ ไว้ สัญญาณออกที่มีอิมิตเตอร์จึงไม่เกินกว่าแรงดันนี้ได้



รูปที่ 3.2 วงจรขยายภาคสุดท้าย

ความจริงแล้วนอกจากช่วงสูงสุดของสัญญาณออกจะไม่เกิน $\pm V_c$ แล้วอย่างน้อยก็เล็กน้อยด้วยเพราะจากในรูปที่ 3.2 เราจะเห็นว่าที่อิมิตเตอร์จะมีตัวต้านทานขนาด 0.47Ω ต่อไว้ เมื่อกระแสไหลผ่านจะมีแรงดันส่วนหนึ่งตกคร่อมตัวต้านทานตัวนี้ ดังนั้นช่วงสูงสุดของสัญญาณจึงควรต่ำกว่า $\pm V_c$ อยู่ประมาณ 1-2 V ค่าความต้านทานอิมิตเตอร์ที่มักเลือกใช้กันมักจะมีขนาดเล็กกว่า 1/10 ของโหลด เช่น 8Ω มักจะเลือก 0.47Ω

ด้วยเหตุผลดังกล่าวคงจะทำให้เข้าใจได้ว่าขนาดสัญญาณออกสูงสุดถูกกำหนดด้วยแรงดันแหล่งจ่ายไฟ ดังนั้นกำลังเอาต์พุตสูงสุดจึงถูกกำหนดด้วยแรงดันจ่ายไฟด้วย

ข. คลาส A และ คลาส AB มีกำลังเอาต์พุตสูงสุดเท่ากัน หลายคนมักพูดเสมอว่า “แอมป์คลาส AB จะให้กำลังเอาต์พุตสูงกว่าแอมป์คลาส A” คำพูดนี้มีส่วนจริงอยู่บ้างแต่ถ้าพิจารณาความหมายของกำลังเอาต์พุตสูงสุดแล้วจะรู้ว่าคำพูดนี้ยังขาดข้อมูลความจริง

ไม่ว่าจะเป็นวงจรขยายคลาส A หรือ AB กำลังเอาต์พุตสูงสุดจะถูกกำหนดด้วยแรงดันแหล่งจ่ายไฟ ความสัมพันธ์ของ P_o กับ V_c จะเป็นไปตามสูตรดังที่กล่าวมาในหัวข้อที่แล้วเสมอ ไม่เกี่ยวข้องกับการจุดทำงานของทรานซิสเตอร์ว่าเป็นคลาสไหน

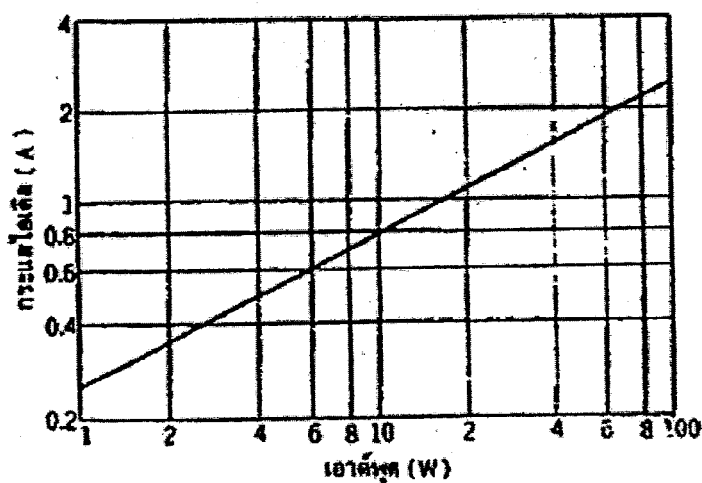
วงจรขยายที่ทำงานในคลาส AB จะทำงานดังนี้ วงจรในรูป 3.2 ในช่วงบวกของสัญญาณเข้ากระแสจะไหลจาก Q1 สู่อโหลดไปยังกราวด์ ในขณะที่ Q2 จะหยุดนำกระแสเล็กน้อย ในทำนองเดียวกันในช่วงลบ ของสัญญาณ Q2 จะนำสัญญาณ Q1 จะนำกระแสเล็กน้อย

แต่ในกรณีของวงจรรขยายคลาส A ในช่วงบวกของสัญญาณกระแสจะไหลจาก Q1 สู่วโหลดไปยัง กราวด์ ในขณะที่ Q2 จะไม่คัตออฟโดยเด็ดขาดแต่นำกระแสเล็กน้อย และช่วงลบของสัญญาณ Q1 ก็จะนำกระแสเช่นเดียวกันการให้วงจรรขยายทำงานในคลาส A หรือ AB นั้นสามารถควบคุมได้โดยวิธีการโอเอสทรานซิสเตอร์ Q1 และ Q2 ให้มีจุดทำงานสงบที่กำหนดในแต่ละแบบ

สรุปง่ายๆ ก็คือ การทำงานในคลาส AB ทรานซิสเตอร์ Q1 และ Q2 จะผลัดกันทำงานและหยุดทำงานสลับกัน กระแสไอเดิลที่ไหลระหว่างทรานซิสเตอร์ทั้งสองจะไหลค่าหนึ่ง ส่วนการทำงานในคลาส A Q1 และ Q2 จะทำงานด้วยกันทั้งคู่และกระแสไอเดิลที่ไหลระหว่างกันจะเพิ่มขึ้นหรือลดลงเปลี่ยนแปลงตามสัญญาณเสมอ

ในแง่ของเสียง วงจรรขยายคลาส A จะให้เสียงที่ดีกว่า รูปคลื่นสัญญาณออกในช่วงบวกลบจะสมมาตรกันมากกว่า แต่ในคลาส AB ทรานซิสเตอร์แต่ละตัวทำงานแบบสวิตชิงแยกกันขยายสัญญาณช่วงบวกและลบ ทรานซิสเตอร์ทั้งสองอาจจะมีคุณสมบัติในการขยายไม่เท่าเทียมกันก็ได้ ส่วนคลาส A นั้น Q1 และ Q2 จะช่วยกันสัญญาณทำให้รูปคลื่นที่ออกมาราบรื่น ไม่มีรอยต่อตรงจุดเปลี่ยนการสวิตชิงเหมือนในคลาส AB

แต่ในแง่ของประสิทธิภาพแล้ว คลาส AB จะดีกว่าคลาส A เพราะกระแสไอเดิลไหลน้อย กำลังสูญเสียที่ระบายออกเป็นความร้อนจากตัวทรานซิสเตอร์จะน้อยกว่า เมื่อไม่มีสัญญาณเข้าก็จะใช้กระแสน้อยมาก แผงระบายความร้อนจะร้อนน้อยมากสำหรับคลาส A จำเป็นต้องมีกระแสไอเดิลไหลอยู่ตลอดเวลาและจะไหลเพิ่มขึ้นตามกำลังเอาต์พุต ดังแสดงตามกราฟในรูปที่ 3.3 กระแสนี้จะทำให้ทรานซิสเตอร์ร้อน แผงระบายความร้อนของคลาส A จึงจำเป็นต้องใหญ่กว่าคลาส AB เสมอ



รูป 3.3 ขนาดของกระแสสงบของวงจรรขยาย

3.1.2 ออกแบบเครื่องขยายขนาด 50W

ถ้าเรากำหนดแรงดันจ่ายไฟแล้ว กำลังเอาต์พุตสูงสุดของวงจรขยายก็จะถูกกำหนดไปด้วย ดังที่ได้กล่าวมาแล้ว แต่ในขั้นตอนของการออกแบบเรายังจะกำหนดกำลังเอาต์พุตสูงสุดก่อน แล้วจึงคำนวณหาแรงดันแหล่งจ่ายไฟ กระแสที่ไหลในวงจรและการเลือกอุปกรณ์ตามลำดับ ซึ่งจะกล่าวถึงขั้นตอนในการออกแบบเครื่องขยายขนาด 50W ต่อไปนี้

ก. กรณีทรานซิสเตอร์ เมื่อใช้ทรานซิสเตอร์เป็นภาคขยายภาคสุดท้าย ขั้นตอนในการออกแบบจะเป็นดังนี้

3.1.2.1 จำนวนกระแส

ถ้าเลือกใช้ลำโพงขนาด 8Ω กระแสที่ไหลในทรานซิสเตอร์คำนวณได้จาก $P = PR$ ดังนั้น $I = \sqrt{P/R} = \sqrt{50/8} = 2.5A$ ค่ากระแสที่คำนวณได้นี้เป็นค่า RMS ค่ากระแสสูงสุด I_m จะเท่ากับ $I_m = \sqrt{2} \times I = \sqrt{2} \times 2.5 = 3.54A$

3.1.2.2 จำนวนแรงดันที่ตกคร่อมตัวต้านทานอิมิตเตอร์ 0.22Ω

เมื่อกระแสขนาด 3.53A ไหลผ่านตัวต้านทาน 0.22Ω จะทำให้เกิดแรงดันตกคร่อมเท่ากับ $3.53(A) \times 0.22 \Omega = 0.77V$

3.1.2.2 จำนวนแรงดันจ่ายไฟโดยประมาณ

ที่โหลดสูงสุด 16 โอห์ม เพื่อให้ได้กำลังเอาต์พุตสูงสุดขนาด 50W จะต้องใช้แรงดันแหล่งจ่ายไฟอย่างน้อยเท่ากับ $\sqrt{16 \times 50} = 28.28V$

3.1.2.4 การเลือกทรานซิสเตอร์ภาคขยายสุดท้าย

ทรานซิสเตอร์ในภาคขยายสุดท้ายต้องมีคุณสมบัติดังนี้คือ ยอมให้กระแสไหลได้มากกว่า 3.54A สามารถทนแรงดันได้มากกว่า 2 เท่าของแหล่งจ่ายไฟ เพราะว่าเมื่อ Q1 นำกระแส และ Q2 นำเล็กน้อย แรงดันที่คร่อม Q2 จะเป็น $-V_c$ ข้างหนึ่ง และ $+V_c$ ข้างหนึ่ง

ดังนั้นจึงมีแรงดันตกคร่อม Q2 ประมาณ $2V_c$ นั่นคือต้องทนแรงดันได้มากกว่า $37.2 \times 2 = 74.4V$ นอกนั้นยังควรมีอัตราขยายกระแส h_{fe} สูง ค่าความถี่ทรานซิสชัน FT สูงและมีคอลเลกเตอร์คาปาซิแตนซ์ C_{ob} (collector capacitance) น้อย ทรานซิสเตอร์ที่เลือกใช้ก็ให้เลือกจากเพาเวอร์ทรานซิสเตอร์ที่มีทั่วไป ในที่นี้ขอยกตัวอย่างเพาเวอร์ทรานซิสเตอร์แบบ 2SC5200 ซึ่งมีคุณสมบัติตามที่แสดงในตารางที่ 3.1

จะเห็นว่า 2SC5200 สามารถทนแรงดันได้สูงสุด ($V_{ceo} = 230V$) ยอมให้กระแสไหลได้สูงสุดที่คอลเลกเตอร์ ($I_{cmax} = 15A$) มีอัตราส่วนขยายกระแส h_{fe} ประมาณ 110 และแรงดันระหว่างคอลเลกเตอร์กับอิมิตเตอร์เมื่อทรานซิสเตอร์นำกระแสจันอิมิต ($V_{cemax} = 0.4V$)

3.1.2.5 จำนวนแรงดันแหล่งจ่ายไฟที่ต้องใช้จริง

แรงดัน 37.2V ที่คำนวณได้นั้นเป็นแรงดันค่าประมาณ แหล่งจ่ายไฟที่ใช้จริงมีค่ามากกว่านี้ เพราะต้องสูญเสียแรงดันบางส่วนที่ตัวต้านทาน 0.22 โอห์ม และบางส่วนของทรานซิสเตอร์ (V_{cesat})

3.1.2.6 จำนวนกระแสในภาคขับ

เพื่อให้ภาคขยายสุดท้ายสามารถจ่ายกระแสได้สูงสุด 3.54A กระแสเบสของทรานซิสเตอร์ จะต้องมากขนาด $3.254/h_{fe} = 3.54/110 = 32.1\text{mA}$

3.1.2.7 การคำนวณในภาคขับ

การคำนวณในภาคขับก็ให้ใช้วิธีเดียวกับที่คำนวณในภาคขยายสุดท้าย ผลการคำนวณแสดงในรูปที่ 3.4 ถ้าให้แรงดันอิมิตเตอร์อิมิตเตอร์ (V_{cesat}) ของทรานซิสเตอร์ในภาคขับเท่ากับ 1.5V แรงซึ่งจะมากกว่าภาคขยายภาคสุดท้าย

รายการ		ค่าสูงสุด
แรงดันคอลเลกเตอร์เบส	VCBO	230 V
แรงดันคอลเลกเตอร์อิมิตเตอร์	VCEO	230 V
แรงดันอิมิตเตอร์เบส	VEBO	5 V
กระแสคอลเลกเตอร์	IC	15 A
ค่าขอกกระแสพัลส์	IC(peak)	15 A
กระแสเบส	IB	1.5 A
กำลังสูญเสียที่คอลเลกเตอร์	PC	150 W
อุณหภูมิรอยต่อ	Tj	150 C

ตารางที่ 3.1 คุณสมบัติของเพาเวอร์ทรานซิสเตอร์เบอร์ 2SC5200

ถ้ารูปคลื่นขาออกของแอมป์เป็นรูปซายน์กำลังสูญเสียสูงสุด(P_c) ที่จะต้องสูญเสียที่ทรานซิสเตอร์สามารถคำนวณได้ดังนี้

$$P_c = 0.203V_c^2c/2RL(W) \quad (15)$$

พาวเวอร์แอมป์ขนาด 50W ต้องใช้แรงดันแหล่งจ่ายไฟเท่ากับ +37.2V ตามที่ได้คำนวณมาแล้ว สมมติให้เราใช้ $V_c = \pm 37.2V$ ตามชนิดของหม้อแปลงที่สามารถหาได้ ตัวต้านทานโหลด $RL = 8\Omega + 0.22\Omega = 8.22\Omega$ P_c จะเท่ากับ

$$0.203 \times 37.22 / (2 \times 8.22) = 17.08W$$

ก็ความร้อนที่จะต้องระบายออกมาจากทรานซิสเตอร์

การระบายความร้อนนี้จะระบายผ่านแผงระบายความร้อนออกสู่อากาศบริเวณรอบๆ แหล่งที่เกิดความร้อนในทรานซิสเตอร์คือบริเวณรอยต่อภายในเมื่อทรานซิสเตอร์ทำงาน บริเวณรอยต่อจะมีอุณหภูมิ T_j (junction temperature) เมื่อดูข้อมูลจากตารางที่ 3.1 2SC5200 จะมีอุณหภูมิที่รอยต่อ $150^\circ C$ ความร้อนที่รอยต่อนี้จะถูกส่งผ่านตัวถังแผงระบายความร้อนออกสู่อากาศรอบๆ ถ้าอยากให้ทรานซิสเตอร์สามารถทำงานได้ในสภาพที่อุณหภูมิของอากาศรอบๆ (T_a) เป็น $50^\circ C$ ความต้านทานความร้อน (thermal resistance) ทั้งหมดของการระบายความร้อน (Θ_{ja}) สามารถคำนวณได้ดังนี้

$$\Theta_{ja} = (T_j - T_a) / P_c = (150 - 50) / 17.08 = 5.850^\circ C/W$$

ค่าความต้านทานความร้อนนี้จะแสดงความสามารถในการยอมให้ความร้อนถ่ายเทผ่านวัตถุหรือสิ่งของได้ยากง่ายแค่ไหน แผงระบายความร้อนที่มีขนาดใหญ่จะมีค่าความต้านทานความร้อนน้อยกว่าแผงที่เล็กกว่า

ค่าความต้านทานความร้อน $7.69^\circ C/W$ ยังไม่ใช่ค่าความต้านทานความร้อนของแผงระบายความร้อนที่เราจะเลือกใช้ทันที เพราะความร้อนจากรอยต่อภายในทรานซิสเตอร์จะไม่ส่งผ่านให้แผงระบายความร้อนโดยตรง แต่จะต้องผ่านตัวถัง ผ่านแผ่นฉนวนไมก้าและกาวซิลิโคนที่เราใช้ในการติดตั้งเพาเวอร์ทรานซิสเตอร์ด้วยค่าความต้านทานความร้อนของสิ่งเหล่านี้เราต้องคำนวณหาด้วยเพื่อหาค่าความต้านทานความร้อนของแผงระบายความร้อนที่ถูกต้องในขั้นตอนสุดท้าย

จาก datasheet จะเห็นกราฟเล็กๆแสดงความสัมพันธ์ของอุณหภูมิตัวถัง (T_c) กับกำลังสูญเสียที่จะยอมให้ได้ที่คอลเลกเตอร์ P_c (permissible collector loss) จะเห็นว่าถ้าใช้ตัวถังของ

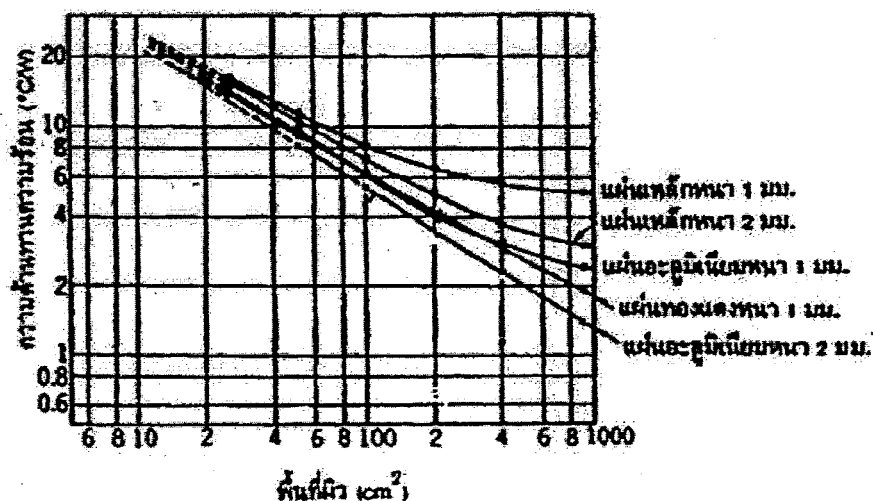
ทรานซิสเตอร์ร้อนมากกว่า 50°C นี้การระบายความร้อนจากรอยต่อจากภายในถึงตัวถัง เมื่อ P_c 100W และ $T_a = 25$ จึงต้องการค่าความต้านทานความร้อนที่คำนวณได้ดังนี้

$$\Theta_{ja} = (T_j - T_c)/P_c = (150 - 50)/150 = 0.66^{\circ}\text{C/W}$$

ค่าความต้านทานความร้อนของแผ่นไมกาและกาวซิลิโคน Φ_m ประมาณได้เท่ากับ 1°C/W จากค่าความต้านทานความร้อนต่างๆนี้ เราสามารถหาความต้านทานความร้อนของตัวแผงระบายความร้อนที่เราใช้ได้เท่ากับ

$$\Phi = \Phi_{ja} - (\Phi_i + \Phi_m) = 7.69 - (1.25 + 1.0) = 5.44^{\circ}\text{C/W}$$

ต่อไปเราจะหาขนาดของแผงระบายความร้อนที่จะใช้ค่าความต้านทานความร้อนของโลหะ ซึ่งจะขึ้นอยู่กับชนิดของโลหะ และที่สำคัญขึ้นอยู่กับพื้นที่ผิของชิ้นโลหะนั้น การพในรูปที่ 3.5 จะแสดงความสัมพันธ์ของพื้นที่ผิของแผงระบายความร้อนกับค่าความต้านทานความร้อน แผ่นเหล็กจะมีความต้านทานความร้อนมากกว่าแผ่นอลูมิเนียม จากกราฟเราพอจะได้ว่า ถ้าต้องการแผงระบายความร้อนที่มีค่าความต้านทานความร้อน 4.19°C/W เราต้องใช้แผ่นอลูมิเนียมหนา 2 มิลลิเมตร หนึ่งตัวเท่านั้น ในกรณีที่ระบายความร้อนของทรานซิสเตอร์ 2 ตัวพร้อมกันต้องใช้แผงระบายความร้อนที่มีพื้นที่ผิวมากกว่านี้ 2 เท่า



รูปที่ 3.5 ความสัมพันธ์ของพื้นที่ผิของแผ่น โลหะกับค่าความต้านทานความร้อน

3.2.2 กรณีแอมป์คลาส A

วงจรขยายคลาส A จะแตกต่างจากคลาส B ตรงที่จะมีกระแสไหลในตัวทรานซิสเตอร์ทั้งสองอยู่ตลอดเวลา ตอนที่ไม่มีสัญญาณเข้า กำลังสูญเสียที่ทรานซิสเตอร์จะมากที่สุด ในขณะที่เมื่อมีสัญญาณเข้ากำลังสูญเสียจะลดลงมา และที่ กำลังเอาต์พุตสูงสุด กำลังสูญเสียจะต่ำสุด ดังตัวอย่างการคำนวณหาขนาดของแผงระบายความร้อนของแอมป์คลาส A ขนาด 20W ต่อไป

ถ้าดูในกราฟรูปที่ 3.1 และ 3.3 เราจะเห็นว่าแอมป์คลาส A ขนาด 20W ต้องใช้แรงดันแหล่งจ่ายไฟขนาด $\pm 18V$ และกระแสไอเคิล $I_c = 1.1A$ ดังนั้นกำลังสูญเสียที่คอลเลกเตอร์ของทรานซิสเตอร์สามารถคำนวณได้ดังนี้

$$P_c = V_c I_c = 18V \times 1.1A = 20W$$

ค่าความต้านทาน Φ_{ja} จะเท่ากับ

$$\Phi_{ja} = (150 - 50)/20 = 5^\circ C/W$$

และค่าความต้านทานความร้อนของแผงระบายความร้อนที่จะใช้เท่ากับ

$$\Phi_R = 5 - (1.25 + 10) = 2.75^\circ C/W$$

ถ้ากราฟในรูปที่ 3.5 เราต้องใช้แผงอลูมิเนียมหนา 2 มิลลิเมตรที่มีพื้นที่ผิวมากกว่า 300 ตารางเซนติเมตร เป็นแผงระบายความร้อนจึงเหมาะสมจะเห็นว่าในกรณีของคลาส A เราจำเป็นต้องใช้แผงระบายความร้อนใหญ่กว่าคลาส B มากประสิทธิภาพของแอมป์คลาส A จึงดีกว่าแอมป์คลาส B มาก

3.3 การออกแบบแหล่งจ่ายไฟ

การออกแบบแหล่งจ่ายไฟควรพิจารณาถึงขนาดของหม้อแปลง การออกแบบวงจรเรกกูเลเตอร์ ดังรายละเอียดต่อไปนี้

3.3.1 การเลือกขนาดหม้อแปลง

การออกแบบควรเลือกใช้ชนิดที่มีฟลักซ์แม่เหล็กรั่วออกมาน้อย

วิธีเลือกหม้อแปลงที่มีผลทางด้านเสียงรบกวนน้อย ในข้อนี้จะกล่าวเฉพาะการเลือกขนาดของหม้อแปลงว่าต้องสามารถจ่ายกระแสได้มากน้อยขนาดไหน และให้แรงดันออกมาเท่าไร

ก. กรณีแอมป์คลาส AB ขนาดของหม้อแปลงจะถูกกำหนดโดยกำลังเอาต์พุตสูงสุด ถ้าให้กำลังเอาต์พุตสูงสุดเป็น $P(W)$ กระแสที่ไหลเป็น $I(A)$ และถ้าโพงมีความต้านทาน R จากความสัมพันธ์ที่ว่า $P=I^2R$ จะคำนวณกระแส I ได้จาก $I=\sqrt{P/R}$ A
กระแสที่คำนวณได้นี้เป็นค่า RMS ของกระแสสลับที่ไหลเข้าลำโพงค่ากระแสสูงสุด $I_m = \sqrt{2} \times I$ และค่าเฉลี่ยของกระแส (I_a) คำนวณได้จากสูตร

$$I_a = I_m/\pi = \sqrt{2I/\pi}\sqrt{P/R} \quad (16)$$

ค่าเฉลี่ย (I_a) นี้เป็นค่ากระแสไฟตรงที่ใช้ในเครื่องขยายเพื่อให้กำลังเอาต์พุตได้ $P(W)$ พอดี รูปคลื่นของเอาต์พุตของเครื่องขยายในขณะนั้นเป็นรูปซายน์ หม้อแปลงควรมีความสามารถในการจ่ายกระแสได้ไม่น้อยกว่าค่ากระแสเฉลี่ยนี้ถ้าเป็นเครื่องขยายขนาด 50W ค่ากระแสเฉลี่ยจะเท่ากับ $I_a = \sqrt{2/3} \times \sqrt{14} \times \sqrt{50/8} = 1.13A(DC)$

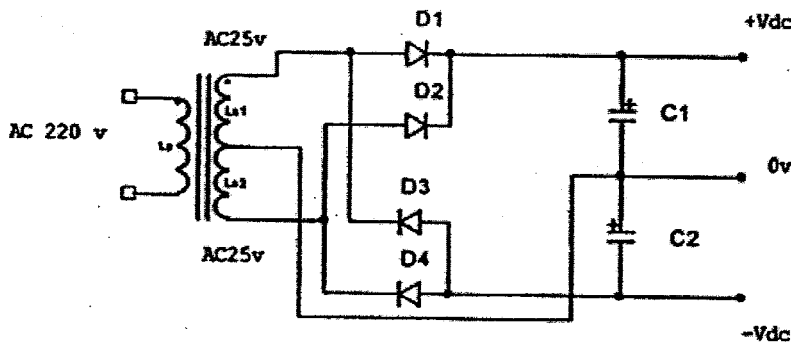
ถ้าเครื่องขยายเสียงเป็นชุดสเตอริโอมีลำโพงซ้ายขวา หม้อแปลงก็ต้องจ่ายกระแสเพิ่มเป็น 2 เท่า เป็น 2.26A(DC)

แต่ในทางปฏิบัติเสียงดนตรีที่เราฟังจากเครื่องขยายไม่ใช่รูปคลื่นซายน์ เครื่องขยายจะใช้กระแสน้อยลงไปกว่าค่าคำนวณมาก โดยทั่วไปให้คิดเป็น 25% ของค่าที่คำนวณได้ เช่น คำนวณได้ 2.26A หม้อแปลงควรเลือกขนาดที่จ่ายกระแสได้ไม่น้อยกว่า $2.26 \times 0.25 = 0.565A$ ก็พอที่จะใช้กับเครื่องขยายคลาส B หรือ AB ได้แล้ว ถ้าสังเกตหม้อแปลงขนาด 25 – 50W ที่ใช้ในเครื่องขยายเสียงจากต่างประเทศตามที่มีจำหน่ายจะพบว่า มักจะใช้หม้อแปลงขนาด $I_a = 1.3 - 1.5A$ การใช้หม้อแปลงที่มีขนาดพอดีๆ เพราะเมื่อหม้อแปลงที่มีขนาดใหญ่กว่าที่จำเป็นนี้ จะทำให้เสียงที่ออกมาดีกว่าการใช้หม้อแปลงที่มีขนาดพอดีๆ เพราะเมื่อหม้อแปลงมีขนาดใหญ่ขึ้น ขดลวดทองแดงที่ใช้พันจะต้องใหญ่ด้วย ความต้านทานของขดลวดจะน้อยลง แรงดันไฟที่จ่ายหม้อแปลงก็จะไม่ตกตามค่ากระแสที่ต้องจ่ายออกไป การใช้หม้อแปลงที่มีขนาดใหญ่ขึ้นจะทำให้คุณภาพเสียงที่ออกมาดี โดยเฉพาะที่สัญญาณขนาดใหญ่ๆ

ข. แรงดันของหม้อแปลง ที่ขั้วต่อออกหรือแท็ป(tap) ของหม้อแปลงจะมีตัวเลขเขียนบอกขนาดแรงดันของหม้อแปลงให้ไว้ สมมติทางด้านทุติยภูมิมี 3 แท็ป คือ 25V, 0V, 25V เมื่อต่อแรงดันเหล่านี้ผ่านบริดจ์เรกติไฟร์และกรองด้วยตัวเก็บประจุขนาดใหญ่แล้ว ในขณะที่ยังไม่ได้ต่อสายจ่ายกระแสให้วงจรขยาย แรงดันไฟตรงที่ออกมาจะมีขนาดใหญ่กว่าแรงดันไฟสลับเขียนไว้ $\sqrt{2}$ เท่า คือ

จะได้ประมาณ +35V และ -35V เมื่อลองต่อสายจ่ายกระแสให้วงจรแรงดันไฟตรงนี้จะลดลงเล็กน้อย แรงดันจะลดลงต่ำสุดที่กำลังเอาต์พุตสูงสุด การตกต่ำของแหล่งจ่ายไฟนี้ไม่ควรให้เกิน 10% ถ้าตกต่ำกว่านี้ควรเพิ่มขนาดของตัวเก็บประจุรองให้มีขนาดใหญ่ขึ้น การตกของแรงดันจะเนื่องมาจากการเกิดรีปเปิลและความต้านทานภายในขดลวดของหม้อแปลง ถ้าเพิ่มขนาดของตัวเก็บประจุให้ใหญ่แล้ว แรงดันก็ยังลดลงต่ำกว่า 20% ก็แสดงว่าหม้อแปลงที่ใช้มีเรกูเลชัน (regulation) ไม่ดีพอ ความสามารถในการจ่ายกระแสอาจจะน้อยไปหรือการออกแบบหม้อแปลงไม่ถูกต้องควรเปลี่ยนหม้อแปลงนั้นเสีย

ก. ตัวเก็บประจุรอง การต่อวงจรรองเพื่อลดรีปเปิลของแหล่งจ่ายไฟให้น้อยลงนั้นมีหลายวิธีเช่น วงจรกรองใช้ตัวเก็บประจุ วงจรกรองใช้ตัวเหนี่ยวนำหรือ ไซ้ก วงจรกรองแบบ π เป็นต้น วงจรกรองที่นิยมใช้กันมากที่สุด ได้แก่ วงจรกรองใช้ตัวเก็บประจุเพราะสะดวกในการต่อและน้ำหนักเบา แหล่งจ่ายไฟในรูปที่ 3.6 เป็นแหล่งจ่ายไฟที่ใช้ตัวเก็บประจุเป็นวงจรกรอง หลักการของการกรองก็คือการเก็บและประจุนอกจากตัวเก็บประจุ



รูปที่ 3.6 เพาเวอร์ซัพพลาย

ขนาดของตัวเก็บประจุที่จะใช้มีส่วนสัมพันธ์กับขนาดของรีปเปิลของแหล่งจ่ายไฟ ถ้าใช้ขนาดใหญ่รีปเปิลจะน้อย ไม่ก่อให้เกิดปัญหาเรื่องเสียงรบกวนภายในเครื่องขยาย ถ้าใช้ขนาดเล็กจนเกินไป รีปเปิลจะมีขนาดใหญ่รบกวนภายในเครื่องขยายจนแรงดันแหล่งจ่ายไฟตกต่ำกว่าค่าที่ต้องการได้ เมื่อแหล่งจ่ายไฟเริ่มจ่ายกระแสให้วงจรขยาย แรงดันจะตกต่ำลงเนื่องจากเกิดรีปเปิล แรงดันจะตกลงเท่ากับ $I/4fc$ V (กรณีที่เป็นเรกติไฟเออร์แบบเต็มคลื่น) $f = 50\text{Hz}$ ส่วน C เป็นขนาดของตัวเก็บประจุมิหน่วยเป็น F แรงดันที่ตกจะเท่ากับ $I/200C$ เพื่อไม่ให้แรงดันแหล่งจ่ายไฟตกกว่าขณะที่ไม่จ่ายกระแส(ไม่ต่อโหลด) เกินกว่า 10% ควรเลือกขนาดของตัวเก็บประจุดังต่อไปนี้

$$C > 1/20 \times V(\text{no load}) \text{ F}$$

(17)

ชนิดของตัวเก็บประจุกรองที่นิยมใช้ก็คือชนิด อิเล็กโทรไลต์ ที่ตัวเก็บประจุแต่ละตัวจะมีการระบุค่าแรงดันสูงสุดที่ทนไว้ได้ด้วย เช่น 10V,16V,25V,35V,50V,63V,75V,80V,100V ควรเลือกใช้ตัวที่ทนแรงดันได้มากกว่าแรงดันแหล่งจ่ายไฟในกรณีที่ไม่มีโหลดเสมอ

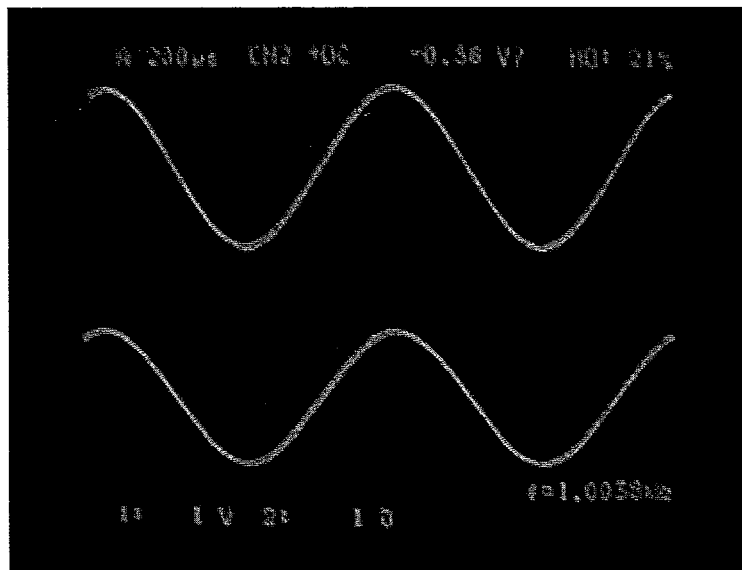
บทที่ 4

ผลการทดลอง

4.1 ผลการทดลองที่ได้จากการวัดจริง

4.1.1 สัญญาณเอาต์พุตที่วัดจากวงจรจริงเมื่อทำการป้อนอินพุตที่เป็นสัญญาณ Sine Wave

$V_{in} = 1 \text{ Vrms}$, $f = 1 \text{ kHz}$ ดังรูปที่ 4.1

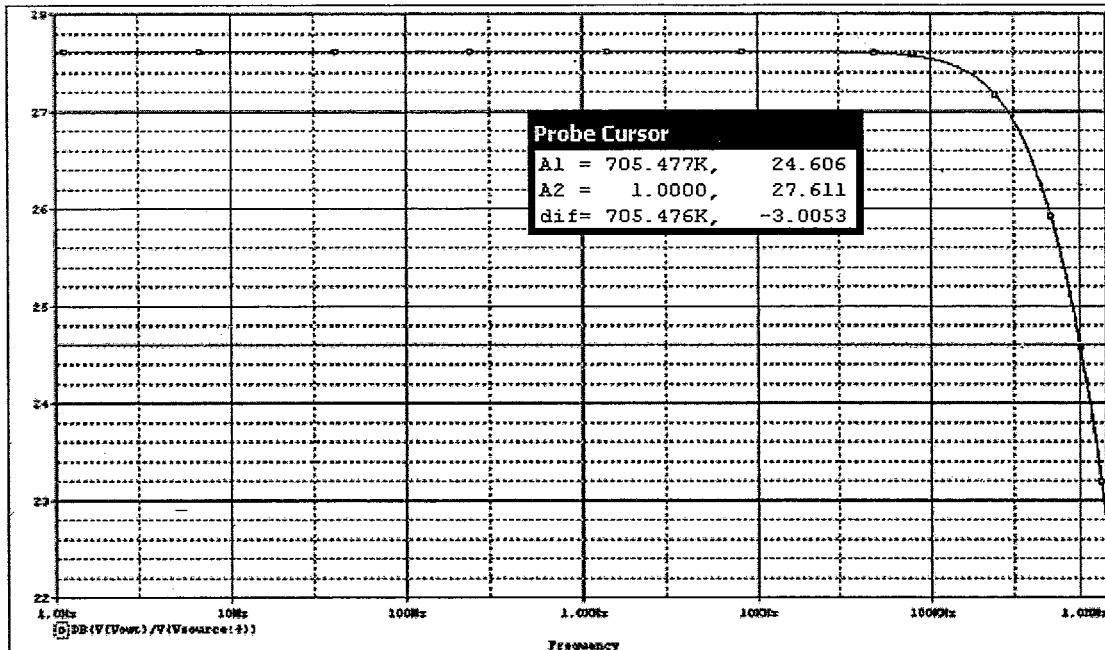


รูปที่ 4.1 แสดงสัญญาณอินพุต(บน)และสัญญาณเอาต์พุต(ล่าง)

ที่ป้อน $V_{in} = 1 \text{ Vrms}$, $f = 1 \text{ kHz}$

4.2 ผลการตอบสนองทางความถี่

4.2.1 การวัดผลการตอบสนองความถี่ของวงจรได้จากการ Simulation (Band Width) ซึ่ง
มีผลที่ -3dB การตอบสนองอยู่ที่ความถี่ 705.477 kHz อัตราขยายอยู่ที่ 24.606 dB ดังรูปที่ 4.3



รูปที่ 4.3 กราฟการตอบสนองความถี่ที่ได้จากการ Simulation ด้วย PSPICE

4.2.2 การวัดผลการตอบสนองความถี่ของวงจรได้จากการทดลองวัดจริง (Band Width) ซึ่งจากการป้อนความถี่ตั้งแต่ 10 Hz ถึง 600 kHz จะสังเกตเห็นว่าอัตราการขยายของวงจรอยู่ในช่วงความถี่ดังกล่าวมีค่าประมาณ 26 dB และจะได้รับการตอบสนองอยู่ที่ความถี่ประมาณมากกว่า 500 kHz ดังตารางที่ 4.1 และ รูปที่ 4.4

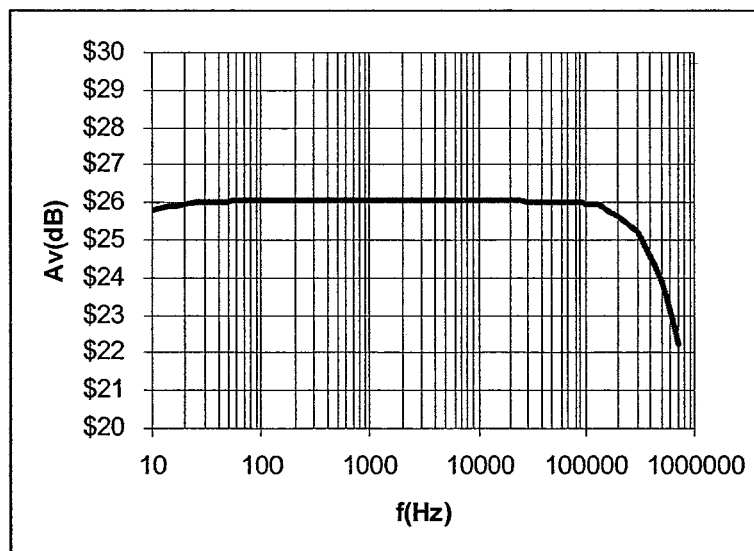
f(Hz)	Vout(V)	Av(dB)
10	19.51	25.805
20	19.91	25.981
30	19.98	26.012
40	20.02	26.029
50	20.03	26.033
60	20.07	26.051

70	20.07	26.051
80	20.09	26.059
90	20.07	26.051
100	20.10	26.064
200	20.09	26.059
300	20.08	26.055
400	20.08	26.055
500	20.08	26.055
600	20.09	26.059
700	20.08	26.055
800	20.08	26.055
900	20.09	26.059
1000	20.09	26.059
2000	20.10	26.059
3000	20.10	26.064
4000	20.10	26.064
5000	20.10	26.064
6000	20.10	26.064
7000	20.09	26.059
8000	20.09	26.059
9000	20.09	26.059
10000	20.08	26.055
20000	20.04	26.038
30000	20.01	26.029
40000	19.99	26.016
50000	20.01	26.029
60000	19.98	26.012
70000	19.95	25.998
80000	19.94	25.994

90000	19.92	25.986
100000	19.90	25.977
110000	19.87	25.940
120000	19.85	25.955
130000	19.81	25.938
140000	19.79	25.929
150000	19.58	25.836
200000	19.18	25.657
300000	18.17	25.187
400000	16.92	24.568
500000	15.61	23.868
600000	14.32	23.119
700000	13.08	22.232

ตารางที่ 4.1 ผลการตอบสนองทางความถี่ (วัดจากวงจรจริง)

ซึ่งมีความถี่คัตออฟอยู่ที่ประมาณ 500 kHz ดังรูปที่ 4.4



รูปที่ 4.4 กราฟการตอบสนองความถี่ที่ได้จากการทดลองจริง

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

5.1 สรุปผลการทดลองที่ได้จากการวัดวงจรถริง

- Band width

จากผลการทดลอง เมื่อเปรียบเทียบกับทฤษฎีนั้น จะเห็นได้ว่าค่า Bandwidth มีช่วงความถี่ครอบคลุมผ่านความถี่เสียงที่มีความถี่มากกว่า 500 kHz ซึ่งกราฟ Bandwidth ที่ได้จากการทดลองจริงนั้นจะมีช่วงในการตอบสนองที่กว้างและใกล้เคียงกับทฤษฎี

- Frequency Response

การตอบสนองความถี่ที่วัดได้จากวงจรจะมีการตอบสนองที่คงที่ในช่วงตั้งแต่ความถี่ต่ำไปจนถึงความถี่ประมาณ 100 kHz ซึ่งเป็นการตอบสนองที่คงที่สูง

5.2 แนวทางการพัฒนาต่อ

แนวทางการพัฒนาโดยจะทำการปรับปรุงข้อเสียต่างๆ ซึ่งในภาคการศึกษาที่ผ่านมาได้ทำการศึกษาและจะนำทฤษฎีต่างๆ แก้ไขปัญหาที่เกิดเพื่อให้วงจรมีเสถียรภาพในการทำงานที่ดีขึ้น โดยการคำนวณและเพิ่มส่วนของวงจรในการแก้ปัญหาที่เกิดขึ้นและจะเป็นเหตุผลสำคัญที่จะนำไปสู่คุณภาพเสียงที่ดี

ภาคผนวก ก

ทฤษฎีของวงจรถยาย

ก. การทำงานของวงจรถยาย

ก.1 หลักการขยาย

การขยายเกิดขึ้นโดยอุปกรณ์อิเล็กทรอนิกส์และส่วนประกอบต่างๆ ที่มีอยู่ในวงจร รวมทั้งแหล่งจ่ายแรงดันกระแสไฟตรง ซึ่งอาจได้มาจากแบตเตอรี่หรือวงจรเรียงกระแส จากนั้นวงจรถยายจะรับสัญญาณอินพุตขนาดเล็กๆ เข้ามา แล้วนำมาขยายหรือเพิ่มกำลังให้มีขนาดใหญ่ขึ้น สัญญาณที่นำเข้าไปขยายครั้งแรกจะผ่านเข้าไปยังวงจรทางอินพุต เมื่อถูกขยายเรียบร้อยแล้ว หลักการแล้วก็จะปรากฏสัญญาณออกมาทางเอาต์พุต ซึ่งอาจจะมีลักษณะที่เหมือนกันหรือต่างกับกับทางอินพุตก็ได้

ก.2 อัตราการขยายแรงดัน

จากลักษณะการออกแบบวงจรถยายให้แรงดันเอาต์พุตมีค่ามากกว่าแรงดันอินพุต เรียกว่า การขยายแรงดัน ซึ่งการขยายแรงดันจะมีอัตราการขยายทางแรงดันเป็นอัตราส่วนระหว่างสัญญาณแรงดันทางเอาต์พุตกับสัญญาณแรงดันทางอินพุต โดยเขียนเป็นสมการได้ดังนี้

$$A_v = V_{out}/V_{in} \quad (18)$$

เมื่อ A_v คือ อัตราการขยายแรงดัน

V_{out} คือ ค่าแรงดันไฟตรงทางเอาต์พุต

V_{in} คือ ค่าแรงดันไฟตรงทางอินพุต

ก.3 อัตราขยายทางกระแส

จากลักษณะของการออกแบบวงจรถยายที่ให้กระแสเอาต์พุตมีค่ามากกว่ากระแสอินพุต เรียกว่า การขยายทางกระแส ซึ่งการขยายทางกระแสจะมีอัตราขยายทางกระแสเป็นอัตราส่วนระหว่างกระแสทางเอาต์พุตกับกระแสอินพุต โดยเขียนเป็นสมการได้ดังนี้

$$A_i = I_{out} / I_{in} \quad (19)$$

เมื่อ A_i คือ อัตราการขยายกระแส

I_{out} คือ ค่ากระแสไฟตรงทางเอาต์พุต

I_{in} คือ ค่ากระแสตรงทางอินพุต

ดังนั้น ค่าอัตราขยายทางกระแสจะเป็นเรื่องของค่า เบต้า (β) ของทรานซิสเตอร์ที่นิยมใช้กันมากในวงจรขยายโดยทั่วไป

ก.4 อัตราขยายทางกำลัง

อัตราการขยายทางกำลังงานเป็นอัตราส่วนระหว่างกำลังทางเอาต์พุตกับกำลังสัญญาณทางอินพุต ซึ่งเกี่ยวข้องโดยตรงกับอัตราการขยายกำลังงานของสัญญาณที่ส่งเปลี่ยนไปในระหว่างการทำงาน สามารถเขียนแทนด้วยสมการได้ดังนี้

อัตราการขยายทางกำลัง = กำลังสัญญาณทางเอาต์พุต / กำลังสัญญาณทางอินพุต หรือ

$$A_p = P_{out} / P_{in}$$

อัตราการขยายกำลังของสัญญาณแทนค่าได้ด้วยอัตราขยายทางแรงดัน และอัตราขยายทางกระแสเขียนเป็นสมการ ดังนี้

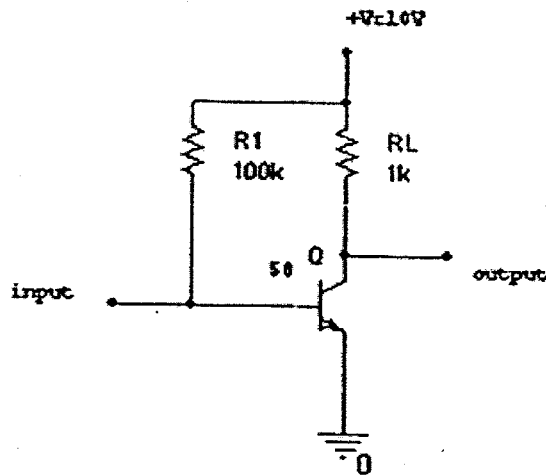
อัตราการขยายทางกำลัง = อัตราขยายทางแรงดัน x อัตราขยายทางกระแส หรือ

$$A_p = A_v \times A_i$$

ทั้งนี้กำลังงานคือผลของกระแสที่เคลื่อนที่ผ่านวงจร จะมีความต่างศักย์ที่แตกต่างกัน จึงทำให้เกิดกำลังงานดังสมการ หรืออาจกล่าวในความหมายอื่น

ก.5 การขยายของทรานซิสเตอร์

จากที่ทราบมาแล้วว่าการขยายในเบื้องต้นประกอบด้วยอัตราการขยายทางแรงดัน อัตราการขยายทางกระแส และอัตราการขยายทางกำลัง ผลการขยายจะเป็นอย่างไรขึ้นอยู่กับอุปกรณ์และส่วนประกอบของวงจรมันๆ ปกติจะมีแรงดันกระแสไฟตรงจ่ายให้วงจร โดยมีสัญญาณที่ขยายแล้วจะปรากฏอยู่ที่เอาต์พุต



รูปที่ ก.1 วงจรขยายทรานซิสเตอร์เบื้องต้น

สำหรับทรานซิสเตอร์ที่มีผลต่อการขยายได้นั้น รอยต่ออิมิตเตอร์เบสต้องจ่ายฟอร์เวิร์ดไบแอสค่าของแรงดันที่ใช้งานต้องเลือกดูจากคู่มือเพื่อให้เกิดการขยาย คือบริเวณที่ทำงานได้ดีจะเป็นบริเวณกึ่งกลางของย่านแอกทีฟที่อยู่ระหว่าง บริเวณตัดและบริเวณอิมิตต์วของกราฟ แสดงเส้นโค้งลักษณะสมบัติของคอลเลกเตอร์ดังที่เรียนแล้ว ในเรื่องทรานซิสเตอร์ดังภาพที่ ก.1 แสดงวงจรขยายเบื้องต้น โดยใช้ทรานซิสเตอร์ชนิด NPN แบบเตอร์รี่ V_{CC} ถูกจ่ายให้กับวงจร โดยให้ขั้วลบของแบตเตอรี่ต่อลงกราวด์ ลักษณะของวงจรเช่นนี้ เรียกว่า กราวด์อิมิตเตอร์ หรือวงจรขยายแบบอิมิตเตอร์ร่วม ด้านเข้าเป็นอินพุตและด้านออกเป็นเอาต์พุต โดยใช้กราวด์ร่วมกัน ค่าความต้านทาน R_B ของวงจรขยายต่อทางบวกของ V_{CC} เป็นผลทำให้เบสมีศักย์เป็นบวกเมื่อเทียบกับอิมิตเตอร์ หรือเป็นแบบฟอร์เวิร์ดไบแอส โดย R_B และที่คอลเลกเตอร์ก็เช่นกัน จะเป็นบวกเมื่อเทียบกับอิมิตเตอร์ หรือเป็นรีเวิร์ดไบแอส โดยมีความต้านทานของ R_L ต่ออยู่กับขั้วบวกของ V_{CC} กับขาคอลเลกเตอร์ ซึ่งการต่อแรงดันผ่าน R_B และ R_L เป็นการกำหนดไบแอสสำหรับ ให้ทรานซิสเตอร์ทำงาน เรียกการต่อดังกล่าวว่าวงจรไบแอสคงที่ ค่าความต้านทาน R_B จะเป็นตัวกำหนดค่ากระแสที่เบสให้มากหรือน้อยตามต้องการและต่ออนุกรมอยู่กับความต้านทานภายในของรอยต่อเบสอิมิตเตอร์ และต่อกับ V_{CC} ของแบตเตอรี่ซึ่งเขียนสมการได้เป็น $V_{CC} = V_{BE} + I_{B}R_B$ แต่ V_{BE} มีค่าน้อยมากเมื่อเทียบกับ V_{CC} ดังนั้นจึงหาค่ากระแสโดยประมาณได้ดังนี้

$$\text{กระแสเบส} = \text{แรงดันที่จ่าย} / \text{ค่าความต้านทานเบส}$$

$$\text{หรือ } I_B = V_{CC} / R_B \text{ แต่ } V_{BE} \text{ มีค่าน้อยมากเมื่อเทียบกับ } V_{CC} \text{ ดังนั้นจึงหาค่ากระแส}$$

โดยประมาณ ได้ดังนี้

$$\text{กระแสเบส} = \text{แรงดันที่จ่าย} / \text{ค่าความต้านทานเบส}$$

$$\begin{aligned} \text{หรือ } I_B &= V_{CC} / R_B \\ &= 10V / 100k\Omega \\ &= 100 \mu A \end{aligned}$$

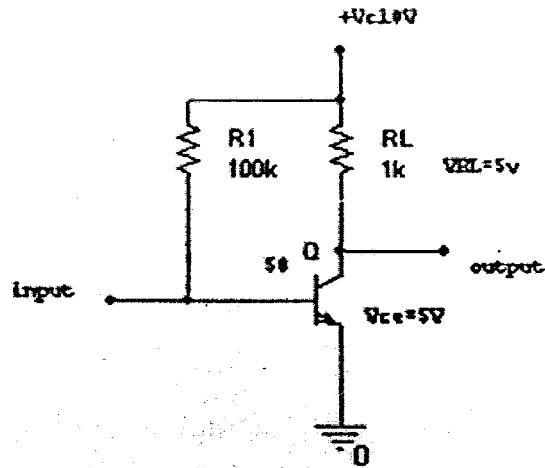
ค่าของกระแสในกรณีนี้เป็นค่าที่น้อยมาก แต่มีผลทำให้กระแสคอลเลกเตอร์เปลี่ยนแปลงมากมาย ส่วนค่าเบต้าของทรานซิสเตอร์จะใช้ดังภาพที่ ก.1 จากค่าที่กำหนดให้สามารถหาเบต้าซึ่งเป็นอัตราขยายทางกระแสของวงจรอิมิตเตอร์ร่วมได้ดังนี้

$$\text{เบต้า} = \text{กระแสคอลเลกเตอร์} / \text{กระแสเบส}$$

จากวงจรกำหนดค่าเบต้าเท่ากับ 50 โดยการไขว้สูตรเบต้าก็สามารถหาค่ากระแสคอลเลกเตอร์ได้ ผลที่ได้คือ กระแสคอลเลกเตอร์ 5 mA จะไหลผ่าน R_L เมื่อมีกระแสเบสไหลเพียง 100 μA ในวงจรไฟฟ้าโดยทั่วไปนั้น เมื่อมีกระแสไหลผ่านตัวต้านทานจะทำให้เกิดแรงดันตกคร่อมขึ้นในวงจรขยายทรานซิสเตอร์เบื้องต้นค่ากระแสคอลเลกเตอร์จะทำให้เกิดแรงดันตกคร่อม R_L ได้จากสมการ

$$V_{RL} = I_C \times R_L = 5mA \times 1k = 5 V$$

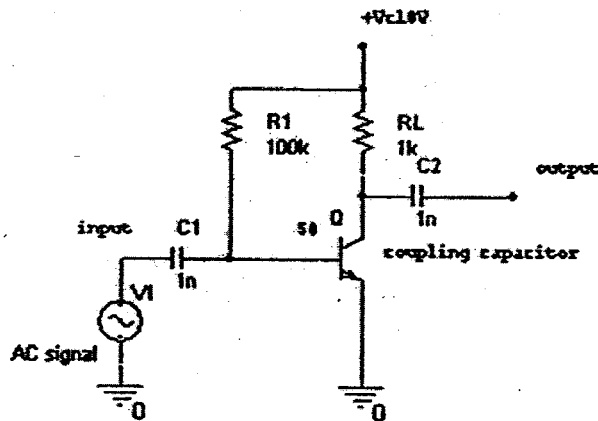
จะได้ค่าแรงดันตกคร่อม R_L เป็นครึ่งหนึ่งของ V_{CC} ดังนั้นค่าแรงดันที่เหลือ 5 V จะปรากฏคร่อมขาคอลเลกเตอร์อิมิตเตอร์ของทรานซิสเตอร์ ซึ่งทรานซิสเตอร์จะทำงานตรงบริเวณกึ่งกลางของบริเวณแอกทีฟ ความจริงแล้วทรานซิสเตอร์จะมีผลการขยายตรงบริเวณเส้นตรงกราฟเส้นโค้ง ค่าของกระแสและแรงดันที่ทำให้วงจรขยายทำงาน ดังรูปที่ ก.2 ค่า I_B 100 μA จะเป็นผลทำให้เกิดกระแสคอลเลกเตอร์ 5 mA กับค่าเบต้า 50



รูปที่ ก.2 วงจรขยายเบื้องต้นภายใต้การทำงานที่คงที่

ก.6 การขยายสัญญาณ

จากวงจรขยายทรานซิสเตอร์เบื้องต้นในรูปที่ ก.3 นั้นจะต้องมีสัญญาณที่ป้อนเข้าในลักษณะของแรงดันหรือกระแส สัญญาณที่ป้อนเข้าจะเปลี่ยนแปลงทั้งกระแสไฟตรงและกระแสไฟสลับ

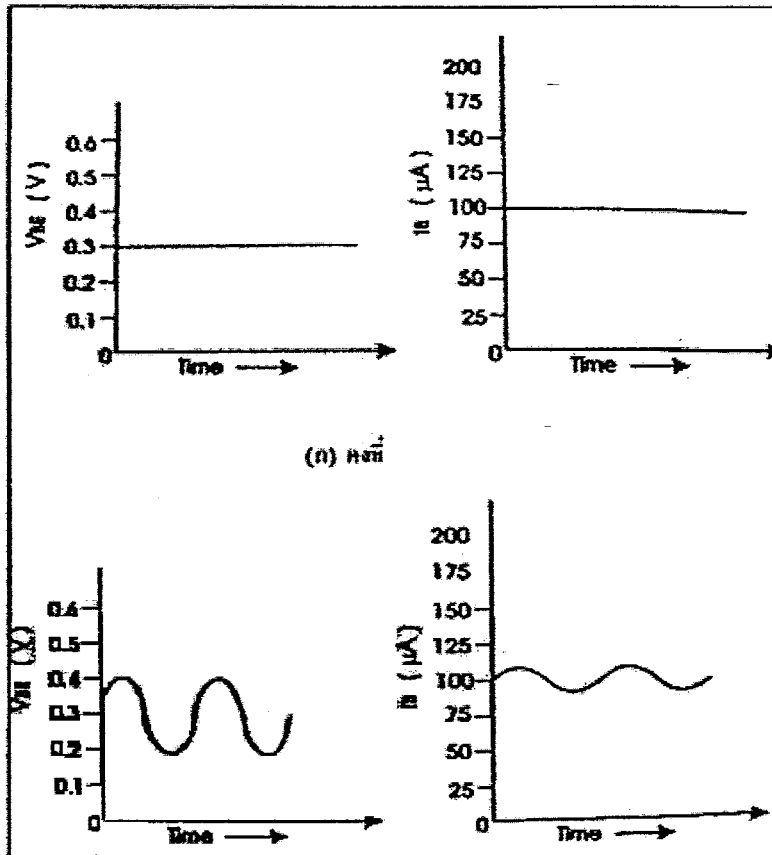


รูปที่ ก.3 วงจรขยายและสัญญาณกระแสสลับที่จ่ายให้วงจร

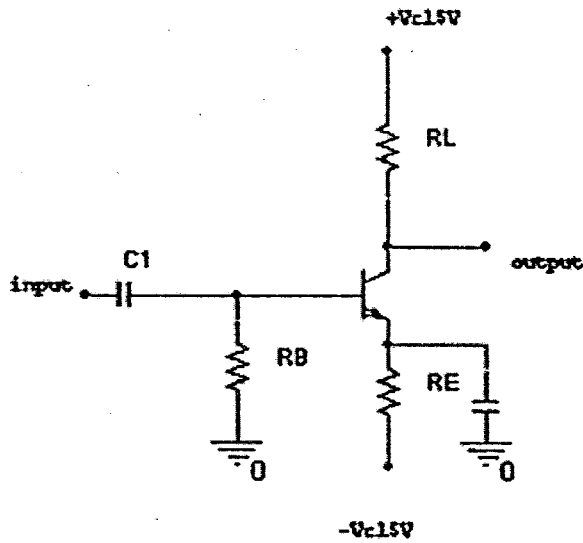
ในรูปที่ ก.3 แสดงวงจรขยายเบื้องต้นและการป้อนสัญญาณกระแสไฟฟ้าสลับ โดยคาปาซิเตอร์ จะทำหน้าที่เป็นตัวผ่านของสัญญาณกระแสไฟสลับเข้าไปยังวงจรขยาย แต่จะกั้นต่อกระแสไฟตรง

จากนั้นสัญญาณจะถูกส่งเข้าไปยังรอยต่อของเบสอิมิตเตอร์ ทำการขยายให้สัญญาณอเบสได้อย่างไร ดังรูปที่ ก.4 ก แสดงให้เห็นค่าแรงดันและกระแสที่รอยต่อเบสอิมิตเตอร์ของ

ทรานซิสเตอร์ที่วัดค่าได้จากโวลมิเตอร์หรือออสซิลโลสโคป ส่วนแรกเป็นการวัดค่ากระแสไฟตรงและกระแสเบสที่ได้จากวงจรขยายในลักษณะที่ไม่มีการเปลี่ยนแปลง ส่วนรูปที่ ก.4 ข เป็นการวัดค่าของสัญญาณที่มีการเปลี่ยนแปลง ในรูปที่ ก.5 แสดงให้เห็นผลที่ได้ของแรงดันและกระแสเมื่อมีสัญญาณเข้ามาในวงจรทั้ง บวกและลบ ค่า V_{BE} ก็จะเพิ่มขึ้นและลดลงการเปลี่ยนแปลงค่าของกระแสเบสจะเป็นเหตุทำให้เกิด การเปลี่ยนแปลงค่าของกระแสคอลเลคเตอร์ดังที่กล่าวมาแล้วจะมีรูปคลื่นที่เหมือนกันกระแสคอลเลคเตอร์จะไหลผ่าน R_L และเกิดแรงดันตกคร่อม(V_{RL}) ที่ R_L แรงดันอิมิตเตอร์คอลเลคเตอร์ก็จะปรากฏ คร่อมทรานซิสเตอร์ในลักษณะที่ตรงข้ามกับ R_L แรงดันเอาท์พุทก็มีการเปลี่ยนแปลงค่าของสัญญาณที่เข้ามา C_z จะทำหน้าที่กั้นส่วนประกอบไฟตรงไว้และให้สัญญาณผ่าน สิ่งที่น่าสังเกตในภาพที่ ก.5 คือ อินพุทและเอาท์พุทของสัญญาณจะมีเฟสที่ตรงกันข้าม เป็นคุณสมบัติของวงจรอิมิตเตอร์ร่วม



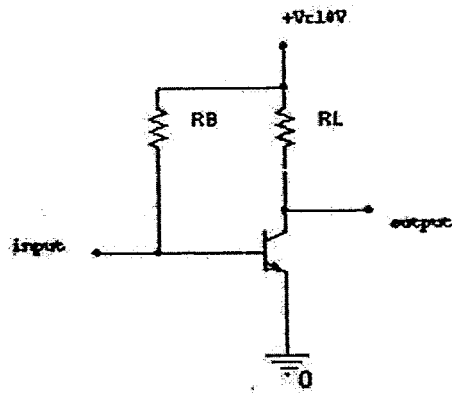
รูปที่ ก.4 สัญญาณการเปลี่ยนแปลงของวงจรขยาย



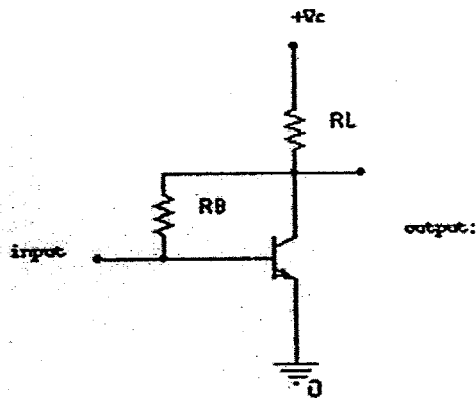
รูปที่ ก.5 วงจรขยายสัญญาณ

ก.7 หลักการไบแอสในวงจรขยาย

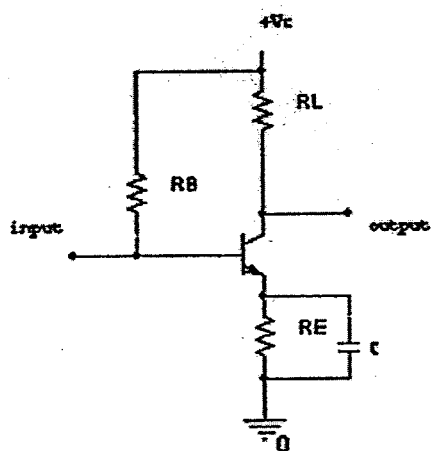
ถ้าหากใช้ทรานซิสเตอร์เป็นตัวขยายสัญญาณหรือเป็นตัวควบคุมสัญญาณ หรือจะเป็นตัวกำเนิดสัญญาณใดๆก็ตามจะต้องมีส่วนเกี่ยวข้องกับไบแอสคือจ่ายไฟตรงมาเลี้ยงวงจรซึ่งมีหน้าที่ทำให้ทรานซิสเตอร์ทำงานอยู่ในช่วงที่เหมาะสม จากที่ทราบการทำงานของทรานซิสเตอร์ว่าจะขึ้นอยู่กับกระแสเบส แรงดันคอลเลกเตอร์และกระแสคอลเลกเตอร์ ถ้าหากต้องการรู้จักการทำงานจะต้องเลือกค่าความต้านทานไบแอส และค่าความต้านทานโหลดให้สัมพันธ์ กับกระแสอินพุท และแรงดันคอลเลกเตอร์ ทรานซิสเตอร์ที่ใช้งานโดยทั่วไปจะมีลักษณะสมบัติเฉพาะตัว และให้ค่าคุณสมบัติที่แตกต่างกันซึ่งสามารถกำหนดจุดการทำงานลงบนกราฟที่บอกความสัมพันธ์ของกระแสคอลเลกเตอร์ กระแสเบส และแรงดันคอลเลกเตอร์-อิมิตเตอร์ จากที่ทราบเมื่อมีกระแสเบส และกระแสคอลเลกเตอร์ไหล กระแสคอลเลกเตอร์นี้จะขึ้นอยู่กับแรงดันคอลเลกเตอร์ V_{ce} กระแสเบสความสัมพันธ์ของกระแสคอลเลกเตอร์และกระแสเบสเป็นไปตามค่าเบต้าของทรานซิสเตอร์ ซึ่งจะมีส่วนสำคัญในการให้ไบแอสด้วย



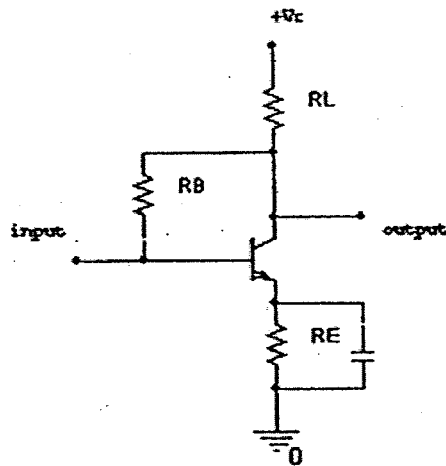
รูปที่ ก.6 ก ไบแอสคงที่



รูปที่ ก.6 ข วงจรไบแอสตัวเอง



รูปที่ ก.6 ค วงจรอิมิตเตอร์ไบอัสคงที่

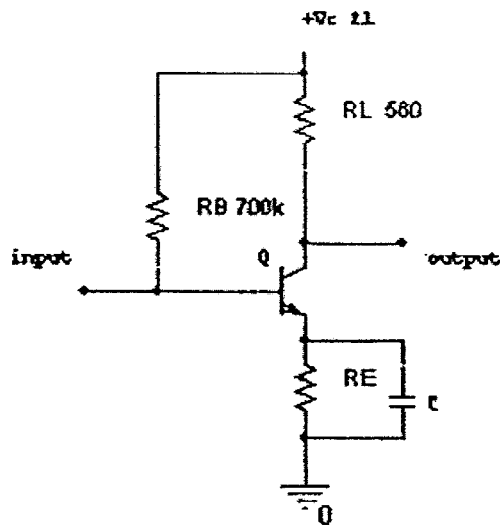


รูปที่ ก.6 ง วงจรอิมิตเตอร์ไบอัสคงที่

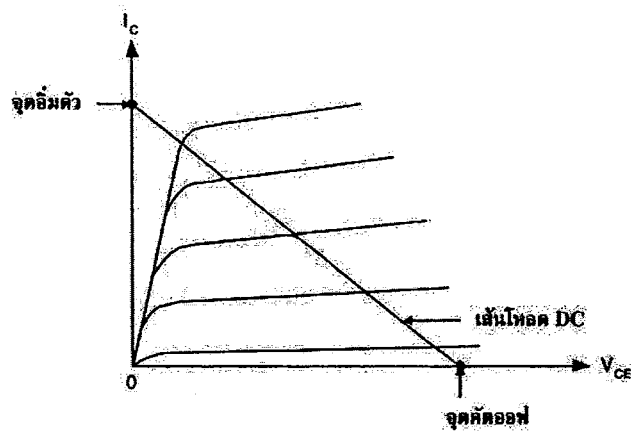
รูปที่ ก.6 วิธีให้ไบแอสแก่วงจรขยายทรานซิสเตอร์(ก-ง)

ก.8 สมการเส้นโหลด

หากดูการทำงานของวงจรขยายแล้วจะเห็นว่ามีส่วนเกี่ยวข้องกับค่าเบต้ากระแสและแรงดันเป็นส่วนใหญ่ แต่ทรานซิสเตอร์ที่จะเป็นตัวขยายสัญญาณที่ค่านั้นจำเป็นต้องรู้จุดทำงานที่เหมาะสม ดังนั้นในการวิเคราะห์จุดทำงานดังกล่าวจะใช้วิธีกราฟที่แสดงลักษณะของกลุ่ม เส้น โคง์ คอลเลคเตอร์สำหรับการหาจุดทำงานของวงจรทรานซิสเตอร์จะขึ้นอยู่กับส่วนประกอบต่างๆที่สำคัญของวงจร เพื่อใช้พิจารณาในการเลือกจุดทำงาน เช่น ค่าแรงดันกระแสไฟฟ้าของแหล่งจ่าย ตัวต้านทาน ตลอดจนการจ่ายกระแสเบสที่เหมาะสม หรือใช้ค่าตัวต้านทานโหลดที่มีค่าที่เป็นตัวกำหนดเส้นโหลด ปัจจุบันวิศวกรก็ใช้วิธีนี้ในการออกแบบวงจรใหม่ๆเช่นกัน และข้อกำหนดรายละเอียดการทำงานของวงจรสามารถมองเห็นได้ด้วยวิธีที่เหมือนกัน เพื่อเลือกแหล่งจ่ายแรงดัน ค่าความต้านทานโหลด รวมทั้งระดับสัญญาณอินพุตก็อาจได้จากการออกแบบวงจรก็อาจได้จากการออกแบบวงจร สำหรับการนำเส้นโหลดไปใช้วิเคราะห์วงจรขยายดังภาพที่ ก.7(ก)แสดงวงจรในการวิเคราะห์กราฟลักษณะสมบัติของกลุ่มเส้น โคง์ คอลเลคเตอร์ สำหรับทรานซิสเตอร์แสดงในภาพที่ ก.7(ข) จุดทำงานต้องมีเสถียรภาพไม่เปลี่ยนแปลงตามอุณหภูมิดังที่กล่าวมาแล้วในเรื่องการให้ไบแอสกับวงจรทรานซิสเตอร์



รูปที่ ก.7 ก วงขยายสัญญาณ



รูปที่ ก.7 ข สมการเส้นโหลด

รูปที่ ก.7 วงจรและสมการเส้นโหลด

ก.9 กราฟกำลังสูญเสีย

ในทางปฏิบัติการวิเคราะห์เส้นโหลดนั้น จุดทำงานควรอยู่ในพื้นที่ที่จำกัดและเรียกพื้นที่ช่วงนี้ว่าช่วงปลอดภัย ซึ่งถูกกำหนดโดยค่าจำกัดของการสูญเสีย (Power Dissipation) ที่ออกมาในรูปของความร้อน โดยปกติใช้ค่านี้ที่ 25 องศาเซลเซียส เป็นผลจากกระแสคอลเลกเตอร์และแรงดันคอลเลกเตอร์กับอิมิตเตอร์ ซึ่งในวงจรมีค่า P_D ของทรานซิสเตอร์คือ 300 mW และสามารถหาได้จากสมการ

$$\text{กระแสคอลเลกเตอร์} = \text{กำลังสูญเสีย} / \text{แรงดันคอลเลกเตอร์-อิมิตเตอร์}$$

$$\text{หรือ } I_C = P_D / V_{CE}$$

สูตรที่กล่าวมานี้จะใช้คำนวณหาค่า I_C ของแต่ละค่าของ V_{CE} บนกลุ่มเส้นโค้งในกราฟ เส้นโหลดจะต้องอยู่ด้านซ้ายของเส้นโค้ง P_D ที่มีลักษณะเป็นเส้นโค้งไฮเพอร์โบลา ทำให้การทำงานปลอดภัยและมั่นใจ ปราศจากความร้อนที่เพิ่มสูงขึ้นด้วย

ก.10 การวิเคราะห์เส้นโหลดสถิต

เส้นโหลดของวงจรขยายทรานซิสเตอร์จะแทนด้วยจุดสองจุดของการทำงานคือจุดที่หนึ่ง เป็นบริเวณตัด เมื่อทรานซิสเตอร์ตัด (Cut Off) จะไม่มีกระแสคอลเลกเตอร์ไหลผ่านนั่นคือ $I_C = 0$ ดังนั้น $V_{CE} = V_{CC} = 21 \text{ V}$ จุดที่สองจะอยู่ในบริเวณอิ่มตัว

$$\text{สมมติให้จุดนี้ทำงานได้เต็มที่ นั่นคือ } V_{CE} = 0 \text{ ดังนั้น } I_{CC} = V_{CC} / R_L = 37.5 \text{ mA}$$

เมื่อลากเส้นตรงระหว่างจุดสองจุดจะได้เส้นโหลดตามต้องการ ดังภาพที่ ก.8

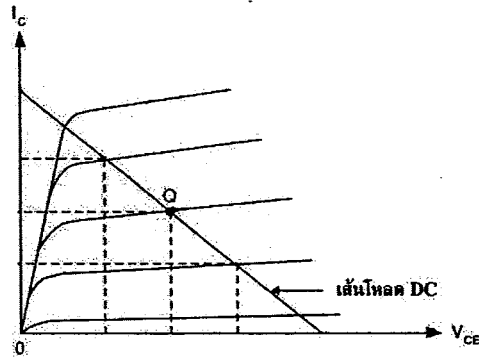
ภาพที่ ก.8 แสดงกราฟลักษณะสมบัติทางคอลเลกเตอร์กับเส้นโหลดของภาพที่ ก.7 ในการกำหนดจุดทำงานควรจะเป็นจุดกึ่งกลางของเส้นโหลด ในที่นี้เลือกจุดทำงานซึ่งมีกระแสเบสไหลอยู่ในวงจร $30 \mu\text{A}$ ทำให้การทำงานสามารถทำงานได้เต็มที่ โดยไม่มีการขลิบสัญญาณด้านใด ด้านหนึ่ง ค่าของ I_B พิจารณาได้จากการ

$$\begin{aligned} I_B &= V_{CC} / R_B \\ &= 21\text{V} / 700\text{K ohm} \\ &= 0.0003\text{A} \text{ หรือ } 30\mu\text{A} \end{aligned}$$

จุดทำงานนี้คือจุดที่เส้นโหลดตัดกับเส้นโค้งของกระแสเบสที่ $30 \mu\text{A}$ หรือเรียกจุดที่ว่านี้ว่า จุด Q(Q-Point) เมื่อลากจุดจากเส้น Q ไปตัดกับเส้นแกนทางกระแสคอลเลกเตอร์ จะได้ค่ากระแสคอลเลกเตอร์ 17.5 mA ทำให้หาค่าดีซีเบต้าของทรานซิสเตอร์ ณ จุดทำงานนี้ได้จากสูตร

$$\begin{aligned} \text{เบต้า} &= I_C / I_B \\ &= 17.5 \text{ mA} / 30\mu\text{A} \\ &= 583.3 \end{aligned}$$

ส่วนค่าแรงดันคอลเลกเตอร์-อิมิตเตอร์ก็สามารถหาได้จากกราฟเช่นเดียวกัน โดยการลากเส้นจากจุดเดิมให้ขนานกับแกนด้านกระแสคอลเลกเตอร์ตัดกับแรงดันที่จุดใด ก็จะได้ค่าแรงดันคอลเลกเตอร์-อิมิตเตอร์ประมาณ 11 V ที่เหลือ 10 V จะตกคร่อมค่าความต้านทานโหลด

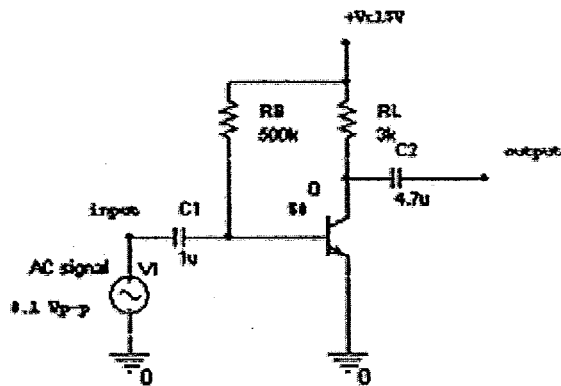


รูปที่ ก.8 จุดทำงานบนเส้นโหลด

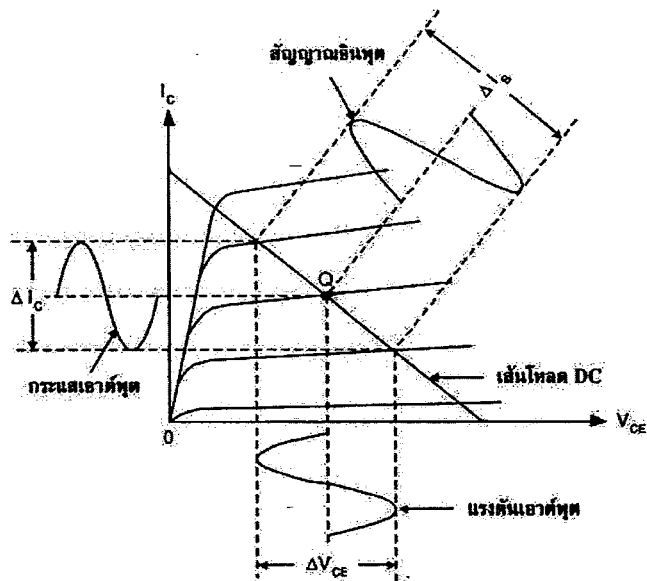
ก.11 การวิเคราะห์เส้นโหลดไดนามิก

เมื่อใส่สัญญาณไฟสลับซึ่งเป็นสัญญาณอินพุตเข้าระหว่างขาเบสกับอิมิตเตอร์ดังภาพที่ ก.9 เส้นโหลดและจุด Q ของวงจรจะหาได้จากกราฟโดยใช้วิธีหาค่าเช่นเดียวกับการวิเคราะห์เส้นโหลดสถิต ถ้าหากให้สัญญาณไฟสลับจ่ายไฟให้กับอินพุตของวงจร ขยายทรานซิสเตอร์มีค่า 0.1V ยอดถึงยอด ทำให้กระแสเบสเปลี่ยนแปลงจากช่วง 20-40 μA ดังภาพที่ ก.9 ที่จุด N และ P บนเส้นโหลด

การเปลี่ยนแปลงกระแสเบสจะมีผลกระทบต่อกระแสคอลเลกเตอร์ที่อยู่ทางด้านซ้ายของเส้นโหลดจากจุด P,Q หรือ N การเปลี่ยนแปลงกระแสคอลเลกเตอร์จะแทนด้วย I_C เป็นค่าจากยอดถึงยอด (Peak To Peak) และนำค่า I_C หารด้วย I_B ก็จะได้ค่าเบต้าของวงจรกระแสสลับมีจุดทำงานคือจุด Q เป็นจุดเดียวกัน



รูปที่ ก.9 ก วงจรขยายสัญญาณ



รูปที่ ก.9 ข เส้นโค้งลักษณะสมบัติ

รูปที่ ก.9 แสดงเส้นโหลดไดนามิก

ถ้าหากลากเส้นจากจุด P,Q และ N ให้ขนานกับแกนแนวตั้งตัดกับแกนแนวนอนแล้วก็จะได้ค่าการเปลี่ยนแปลงตัดกับแกนแนวนอน และจะได้ค่าเปลี่ยนแปลงของแรงดันคอลเลกเตอร์-อิมิตเตอร์ที่สัมพันธ์กับกระแสเบส ซึ่งแทนด้วย V_{CE} ด้วยหลักการทำงานและเมื่อมีกระแสเบสเพิ่มขึ้นจะเป็นผล ให้ค่าแรงดันคอลเลกเตอร์อิมิตเตอร์ลดลง ในทางตรงข้ามถ้าหากกระแสเบสลดลง แรงดันคอลเลกเตอร์ก็จะเพิ่มขึ้น จึงเป็นผลทำให้กระแสเบสและกระแสคอลเลกเตอร์ อิมิตเตอร์มีเฟสต่างกันอยู่ 180 องศา ทำให้ค่าแตกต่างของแรงดันคอลเลกเตอร์อิมิตเตอร์ที่จุดใดจะปรากฏครบความต้านทานโหลดส่วนค่าอัตราขยายแรงดันกระแสลั้บวงจรสามารถหาได้จากเส้นโหลดใด

นามิกจากสัญญาณอินพุต 0.1 V ยอดถึงยอด ทำให้สัญญาณกระแสกลับเปลี่ยนแปลง 20 μ A จากยอดถึงยอดนั้นสามารถคำนวณหาค่าอัตราขยายแรงดันกระแสกลับได้จากสูตร

$$A_v = V_{CE} / V_B \quad (20)$$

แทนค่า V_a เท่ากับ 0.1 V จากยอดถึงยอด
ส่วนค่า V_{CE} หาได้จากกราฟในภาพที่ ก.9

ก.12 คลาสการขยาย

จากการทำงานของวงจรถยาย และการออกแบบของวงจรถยาย จำเป็นต้องเข้าใจเรื่องกราฟแสดงลักษณะสมบัติของกลุ่มเส้น โคง์คอลเลคเตอร์ และจุดทำงานของทรานซิสเตอร์ซึ่งถ้าหากพิจารณาแล้วจุดทำงานจะอยู่ตรงส่วนกึ่งกลางของเส้น โคง์ที่เรียกว่า บริเวณเชิงเส้นทำให้เอาท์พุทของวงจรถยายไม่ผิดเพี้ยน แต่หากบริเวณที่ไม่เป็นเชิงเส้นคือบริเวณอิ่มตัวหรือบริเวณตัดแล้วทำให้เอาท์พุทออกมาผิดเพี้ยนซึ่งมักนิยมเรียกว่า ความเพี้ยนไม่เชิงเส้น

ถ้าหากอินพุทที่เข้ามา มีความแรงเกินไป อาจทำให้ทรานซิสเตอร์เกิดอิ่มตัวและตัดได้ ทำให้สัญญาณที่ออกมาโดนขลิบเมื่ออินพุทที่ป้อนเข้าเกินพิกัด ดังนั้นในการออกแบบจะต้องให้แรงดันคอลเลคเตอร์อิมิตเตอร์เท่ากับครึ่งหนึ่งของแหล่งจ่าย เมื่อทรานซิสเตอร์ทำงานสัญญาณก็สามารถสวิงไปทางบวกและลบได้เท่าๆกันจึงไม่มีการขลิบ การแบ่งคลาสการขยายจะขึ้นอยู่กับจุดซึ่งอาจจะแบ่งคลาสการทำงานได้เป็นคลาสเอ คลาสบี และคลาสซี

ก.12.1 วงจรถยายคลาสเอ

โดยทั่วไปผู้ออกแบบจะให้จุดทำงานอยู่กึ่งกลางของเส้น โหลดหรือช่วงการทำงานของทรานซิสเตอร์จะเป็นเชิงเส้น เพื่อให้สัญญาณอินพุทถูกขยายได้ทั้งช่วงบวกและลบเท่าๆกัน ไม่ผิดเพี้ยน ดังภาพที่ ก.12 (ก) และนิยมใช้กับวงจรถยายความเพี้ยนต่ำแต่มีข้อเสียคือ มีกระแสไหลตลอดเวลาและอัตราขยายต่ำด้วย

ก.12.2 วงจรถยายคลาสบี

วงจรถยายนี้จะให้ไบแอสวงจรอยู่ที่จุดตัด ดังภาพที่ ก.12 (ข) เมื่อสัญญาณอินพุท ที่เข้ามามีค่าเป็นลบจะไม่มีการเสกคอลเลคเตอร์นั้นคือวงจรนี้จะขยายสัญญาณได้เพียงครึ่งเดียว เช่น

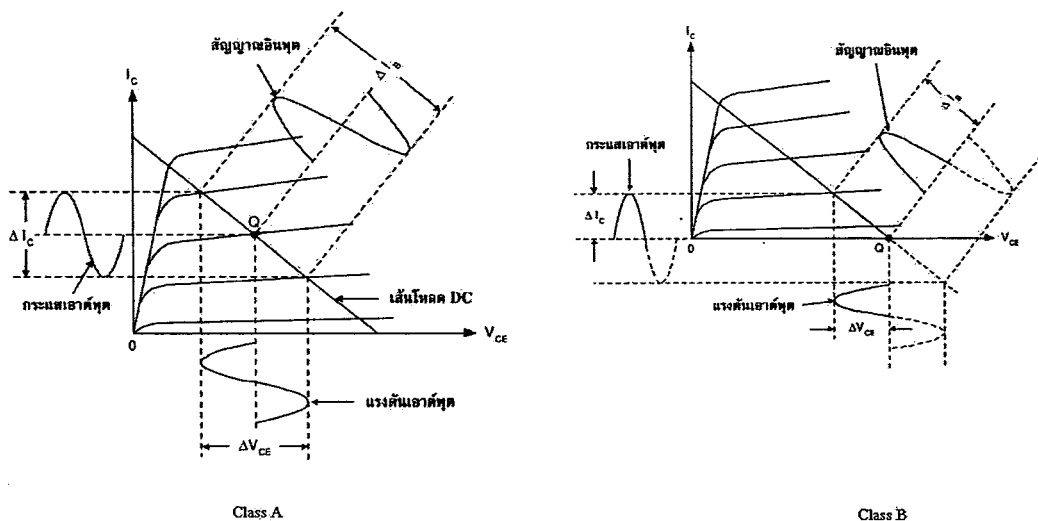
ทรานซิสเตอร์ NPN จะขยายได้เฉพาะครึ่งบวก ส่วน PNP จะขยายได้เฉพาะลบเท่านั้น เอาท์พุทที่ออกมาจึงมีความเพี้ยนสูง แต่สามารถแก้ไขข้อเสียของวงจรขยายแบบ พูช-พูล (Push-Pull) แทน

ก.12.3 วงจรขยายคลาสซี

ภาพที่ ก.12 (ค) นั้นเห็นได้ว่าวงจรนี้ให้ไบแอสของวงจรทรานซิสเตอร์ต่ำกว่าจุดตัดคือไม่มีกระแสไหลในวงจรขณะที่ไม่มีสัญญาณอินพุทเข้ามา จึงจำเป็นต้องให้สัญญาณอินพุทที่มีความแรงพอที่จะทำให้ทรานซิสเตอร์ทำงานวงจรนี้จึงขยายสัญญาณได้น้อยกว่าครึ่ง จึงทำให้ความเพี้ยนเกิดขึ้นมาก แต่ประสิทธิภาพของการทำงานสูงจึงนิยมใช้ในวงจร เพราะถ้าเกิดสัญญาณความถี่สูง วงจรเครื่องส่งในภาคขยายกำลังที่ต้องการกำลังสูงๆ สามารถป้อนสัญญาณอินพุทที่มีความแรงได้

รูปลักษณะของวงจรทรานซิสเตอร์

ทรานซิสเตอร์โดยปกติมีขาต่อใช้งาน 3 ขา หากจะจัดให้มีอินพุทและเอาท์พุทก็ได้วงจรพื้นฐาน 3 แบบ คือ วงจรอิมิตเตอร์ร่วม วงจรเบสร่วม และวงจรคอลเลกเตอร์ร่วม โดยจุดใช้งานในวงจรไฟฟ้าทั่วไปประกอบด้วยอินพุท 2 จุด และเอาท์พุท 2 จุด ส่วนทรานซิสเตอร์มีเพียง 3 ขาเท่านั้น ดังนั้นจึงจำเป็นต้องให้ขาใดขาหนึ่งเป็นขาร่วมระหว่างขั้วทางอินพุทและเอาท์พุท ในที่นี้เรียกว่า จุดร่วม (Common) ซึ่งเป็นจุดเปรียบเทียบสัญญาณร่วมระหว่างอินพุทกับเอาท์พุท หรืออาจใช้กราวด์ร่วม

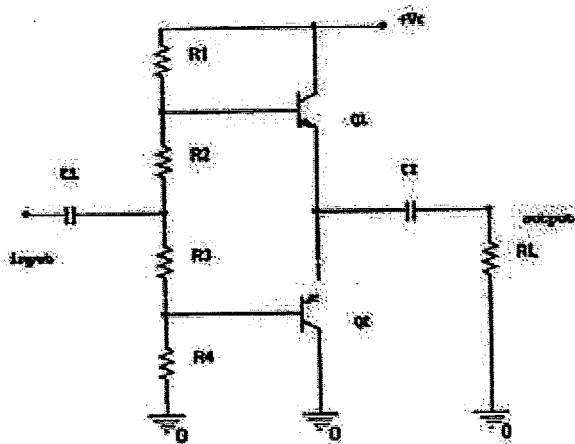


รูปที่ ก.12 วงจรขยายคลาส A,B

ก.13 วงจรขยายแบบคอมพลิเมนต์ารี

วงจรขยายเสียงแบบพุช-พูล แม้ว่าจะได้รับการก้าวข้ามความเพี้ยนตัดข้ามผ่านพ้นไปแล้วก็ตาม แต่ส่วนประกอบของวงจร โดยเฉพาะหม้อแปลงที่ใช้ในงานกำลังสูงๆ คุณภาพเยี่ยมมีขนาดใหญ่ น้ำหนักมาก และราคาแพง อีกทั้งคุณภาพของเสียงแหลมถูกลดลง เนื่องจากรีแอคแตนซ์เหนี่ยวนำ และเกิดการรบกวนของเสียงฮัมขึ้น จึงจำเป็นต้องแก้ไขปัญหาดังกล่าวที่เกิดขึ้น โดยการตัดส่วนประกอบวงจรขยายที่เป็นส่วนของหม้อแปลงออกไป แล้วจึงปรับปรุงวงจรขยายใหม่ให้มีคุณภาพเสียงที่ดี สามารถตอบสนองความถี่เสียงได้ดีตลอดย่าน เรียกว่าวงจรขยายเสียงแบบคอมพลิเมนต์ารี

วงจรขยายเสียงแบบคอมพลิเมนต์ารี จะประกอบด้วยทรานซิสเตอร์ต่างชนิดกันสองตัว คือ PNP และ NPN ที่มีคุณสมบัติเหมือนกัน (ค่าทนกระแส แรงดัน ค่าพารามิเตอร์ต่างๆ ที่มีเหมือนกัน) มาต่อร่วมกันเหมือนวงจรขยายพุช-พูล ใช้คลาสเอบีเพื่อหลีกเลี่ยงความเพี้ยนตัดข้ามเช่นกัน เพียงแต่ตัดส่วนของหม้อแปลงทิ้ง ดังภาพที่ ก.13 เป็นวงจรขยายเอาต์พุตแบบคอมพลิเมนต์ารีอิมิตเตอร์ฟอลโลเวอร์ (วงจรขยายคอลเลกเตอร์ร่วม) มีอิมพีแดนซ์ทางเอาต์พุตต่ำมาก สามารถเข้าชุดกับกับโหลดที่มีค่าอิมพีแดนซ์ต่ำอย่างเช่น ลำโพงได้เป็นอย่างดี การทำงานของวงจรเมื่อไม่มีสัญญาณอินพุตเข้ามาที่ทรานซิสเตอร์ Q1 และ Q2 จะนำกระแสอยู่ตลอดเวลา เพราะเป็นการให้ไบแอสแบบคลาส เอบี ค่าแรงดันไบแอสจำนวน



รูปที่ ก.13 วงจรขยายแบบคอมพลิเมนต์ารีคลาส AB

หนึ่งจะจ่ายให้ขาเบส ของทรานซิสเตอร์ทั้งสองตัว กระแสที่ไหลผ่านทรานซิสเตอร์นี้เรียกว่า กระแสสงบ เมื่อมีสัญญาณอินพุตป้อนเข้ามา สัญญาณเสียงช่วงบวกจะทำให้ทรานซิสเตอร์ Q1 นำกระแส ส่วนทรานซิสเตอร์ Q2 จะตัด ซึ่งจะเห็นว่าทรานซิสเตอร์ Q1 จะ

สร้างกระแสเอาต์พุตเฉพาะช่วงบวก ต่อมาสัญญาณเสียงช่วงลบจะปรากฏบ้าง ทรานซิสเตอร์ Q2 จะนำกระแส ทรานซิสเตอร์ Q1 ตัด ขณะที่ทรานซิสเตอร์ Q2 จะให้กระแสในช่วงลบ ซึ่งเหมือนกับการทำงานของวงจรขยายพหุ-พูล แบบคลาสส์ AB สัญญาณเสียงที่ถูกขยายแล้ว จะออกทางเอาต์พุตโดยไม่มีความเพี้ยน ทิศทางการไหลของกระแสเมื่อทรานซิสเตอร์ Q1 และ Q2 นำกระแส

ก.14 แรงดันเอาต์พุตออฟเซ็ท (Output offset voltage)

หากค่าแรงดันอินพุตของวงจรแบบกลับเฟส และ วงจรไม่กลับเฟสมีค่าเป็นศูนย์ (โดยลัดวงจรที่ขั้วอินพุตกับกราวนด์) จะส่งผลให้แรงดันเอาต์พุตเป็นศูนย์ด้วย ในทางปฏิบัติแล้วแรงดันเอาต์พุตจะมีอยู่ค่าหนึ่งคือ แรงดันกระแสไฟตรง หรือที่มักเรียกว่าแรงดันที่พุตออฟเซ็ท เกิดขึ้นจากชิ้นส่วนหรืออุปกรณ์ที่ประกอบเป็นตัวออปแอมป์ มีค่าไม่ตรงตามที่ได้ออกแบบไว้ จึงจำเป็นต้องกำจัดหรือลดค่าดังกล่าวนี้ให้หมดไป โดยวิธีการต่อพอด จากภายนอกเข้ากับตัวออปแอมป์ และลัดวงจรอินพุตขึ้นบนวงจรกราวนด์ จากนั้นทำการปรับพอด จนกระทั่งแรงดันที่เอาต์พุตเป็นศูนย์ (ในทางปฏิบัติอาจจะมีค่าประมาณ 10 mv)

ก.15 อัตราส่วนสแตกเกอร์

โดยทั่วไปในวงจรขยายนั้น ภาคขยายภาคแรกจะมีความสามารถในการขยายความถี่สูงสุด ภาคขยายที่สองจะขยายความถี่ได้รองลงมา และภาคขยายสุดท้ายขยายความถี่ได้ต่ำสุด อัตราส่วนของขีดความสามารถในการขยายความถี่นี้ เป็นอัตราส่วนที่เราจะนำมาใช้ในการออกแบบเครื่องขยาย เพื่อไม่ให้เกิดการออสซิลเลท อัตราส่วนนี้เรียกว่า อัตราส่วนสแตกเกอร์ ในวงจรขยายแต่ละภาคจะมีค่าคงตัวเวลา (time constant) ซึ่งใช้ค่าคงตัวเวลาของวงจรขยายทั้งสามภาคเป็น $T_1:T_2:T_3$ ใหญ่เท่าใดก็ยิ่งทำให้เครื่องขยายนั้นมีโอกาสเกิดการออสซิลเลทได้น้อยที่สุด ค่าคงตัวเวลาของวงจรขยายสามารถคำนวณได้จาก

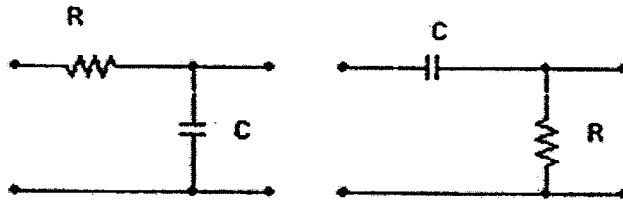
$$T = R \times C \quad (20)$$

โดยที่ T มีหน่วยเป็น วินาที

R มีหน่วยเป็น โอห์ม

C มีหน่วยเป็น ฟาร์ด

ในวงจรขยายทั่วไป องค์ประกอบที่กำหนดลักษณะสมบัติเชิงความถี่มี 2 แบบ คือ แบบหยุดความถี่ต่ำ (บางที่เรียกว่าวงจรกรองผ่านสูง) กับแบบหยุดความถี่สูง บางที่เรียกว่า (วงจรกรองความถี่ต่ำ) วงจรทั้งสองแสดงได้ ดังภาพที่ ก. 14



รูปที่ ก.14 องค์ประกอบที่กำหนดค่าคงตัวเวลาของวงจรขยาย

ในรูปที่ ก.13 วงจรแบบ (ก) จะเห็นว่า มีตัวเก็บประจุ C ต่ออนุกรมกันขวางทางอยู่ทางด้านอินพุท ทำให้ไฟตรงและความถี่ต่ำไม่สามารถผ่านได้ จึงเรียกว่า แบบหยุดความถี่ต่ำ ความถี่ที่หยุดคือความถี่ที่น้อยที่สุด

$$f_L = 1/(2\pi RC) \quad (21)$$

ถ้ามีวงจรแบบนี้ในวงจรขยาย จะทำให้วงจรขยายนั้นไม่สามารถขยายความถี่ต่ำได้ ในปัจจุบันวงจรภายในของไอซีจวกออปแอมป์ไม่มีการต่อตัวเก็บประจุ C ในลักษณะเช่นนี้จึงทำให้ออปแอมป์มีคุณสมบัติในการขยายความถี่ต่ำได้ดี

สำหรับแบบ(ข)ซึ่งเป็นแบบหยุดความถี่สูง ความถี่สูงที่หยุดคือความถี่ที่มากกว่า

$$f_H = 1/(2\pi RC) \quad (22)$$

ส่วนมากนั้นจะพบมากในวงจรขนาดทั่วไป เพราะตัวเก็บประจุจะมีทั่วไป ทั้งที่แอบแฝงอยู่ในตัวทรานซิสเตอร์ และเกิดจากสายที่เดินขนานกันบนแผ่นวงจรพิมพ์ ตัวเก็บประจุเหล่านี้จะทำให้อัตราขยายที่ $T_1 < T_2 < T_3$ เพื่อมิให้เกิดการออสซิลเลชันขึ้นได้ บางครั้งเราพยายามเพิ่มขีดความสามารถในการขยายสัญญาณความถี่สูงจนทำให้ T_1 และ T_2 มีค่าใกล้เคียงกันมาก จะเป็นสาเหตุให้เกิดการออสซิลเลชันขึ้นได้ เพื่อให้ $T_1 < T_2$ ใดๆ เราจึงต่อ C_{BC} การเลือกขนาดของ C_{BC} นี้ควรเลือกให้ถูกต้อง ควรรู้ค่า T_1 และ T_3 และขนาดของโหลดตัวด้านทานในภาคขยายที่สองก่อน จึงนำค่าเหล่านี้มาคำนวณหาค่า C_{BC} ที่มักจะใช้กันมีค่าระหว่าง 5-50 pF ถ้าใช้ขนาดใหญ่กว่า 50

pF จะทำให้อัตราขยายความถี่สูงของวงจรขยายตกมากเกินไปและถ้าใช้ต่ำกว่า 5 pF จะไม่ได้ผลในการหยุดออสซิลเลทเลย

วงจรของเครื่องขยายเสียงหลายเครื่องที่ไม่มีการต่อ C_{bc} ไว้ ที่เป็นเช่นนั้นก็เพราะมีการออกแบบให้วงจรขยายภาคแรกมีคุณสมบัติในการขยายความถี่สูงๆ โดยการเลือกใช้อุปกรณ์ (เช่น ทรานซิสเตอร์) ที่มีคุณภาพดี และ วงจรขยายในภาคต่อๆ ไป ก็เลือกอุปกรณ์ที่มีคุณสมบัติทางด้านความถี่ต่ำลงมาเป็นขั้นๆ เพื่อปรับให้ค่าคงตัวของวงจรขยายแต่ละภาคได้ตามอัตราส่วนสแตกเกอร์ $T1 < T2 < T3$ นั่นเอง

อย่างไรก็ตามสำหรับวงจรขยายที่ใช้ทรานซิสเตอร์ เราไม่สามารถหวังผลได้ 100 เปอร์เซ็นต์ ได้อย่างหนึ่งก็ต้องเสียอย่างหนึ่ง การพยายามออกแบบให้เพิ่มความสามารถในการขยายความถี่ได้สูงขึ้น ก็ต้องเสี่ยงต่อการออสซิลเลทสำหรับผู้เริ่มต้นประกอบเครื่องขยาย

หนังสืออ้างอิง

1. Sergio Franco, "Analytical Foundations of Current-Feedback Amplifiers"
2. C. Ioumazou, F.J. Lidgley and D.G. Haigh, "Analogue IC design : the current mode approach"
3. Arne Buck, "Current-Feedback Myths Debunked" Application-Note OA-20, July 1992, Nation Semiconductor Corporation
4. Gaetano Palumbo and Salvatore Pennisi, "Feedback amplifiers : theory and design"
5. Jirayuth Mahattanakul and Chris Toumazou, "A Theoretical Study of Stability of High Frequency Current Feedback Op-Amp Integrators" Trans. Circuit Syst. I, vol.43, pp2-12, 1996
6. กฤษดา วิสวธีรานนท์, "เทคนิคการต่อวงจรเครื่องขยายเสียง", ซีอีดียูเคชั่น, 272 หน้า, 2546

TOSHIBA TRANSISTOR SILICON NPN TRIPLE DIFFUSED TYPE

2SC5200

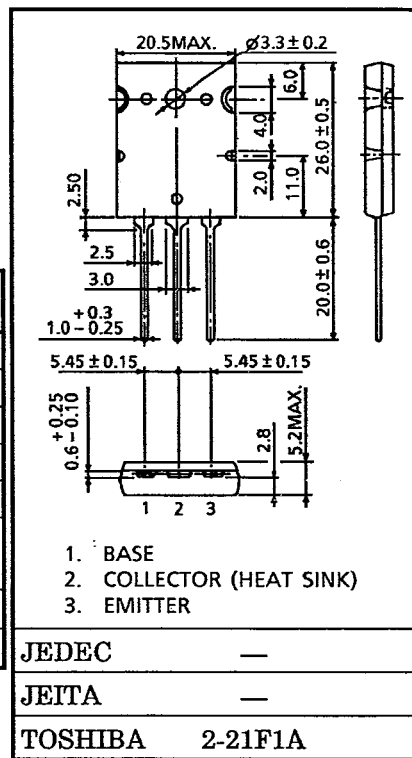
POWER AMPLIFIER APPLICATIONS

- Complementary to 2SA1943
- Recommended for 100W High Fidelity Audio Frequency Amplifier Output Stage.

MAXIMUM RATINGS (T_c = 25°C)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V _{CB0}	230	V
Collector-Emitter Voltage	V _{CEO}	230	V
Emitter-Base Voltage	V _{EBO}	5	V
Collector Current	I _C	15	A
Base Current	I _B	1.5	A
Collector Power Dissipation (T _c = 25°C)	P _C	150	W
Junction Temperature	T _j	150	°C
Storage Temperature Range	T _{stg}	-55~150	°C

Unit in mm

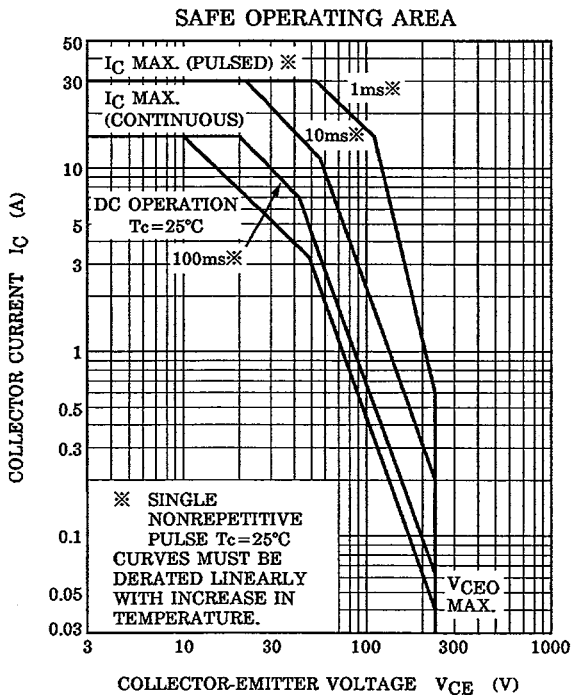
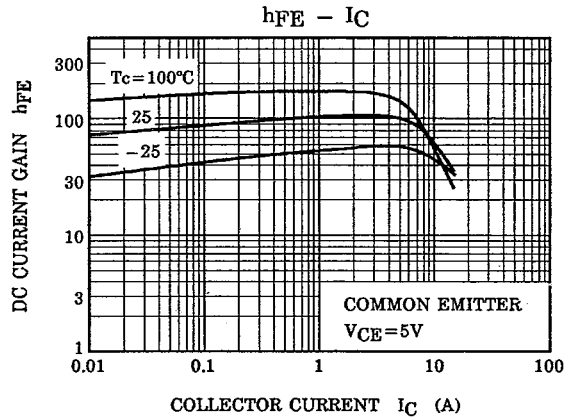
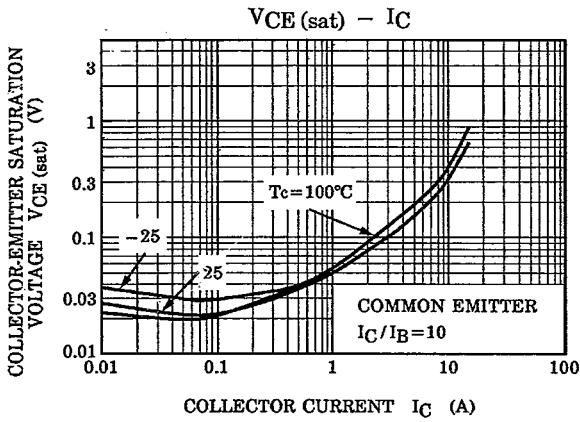
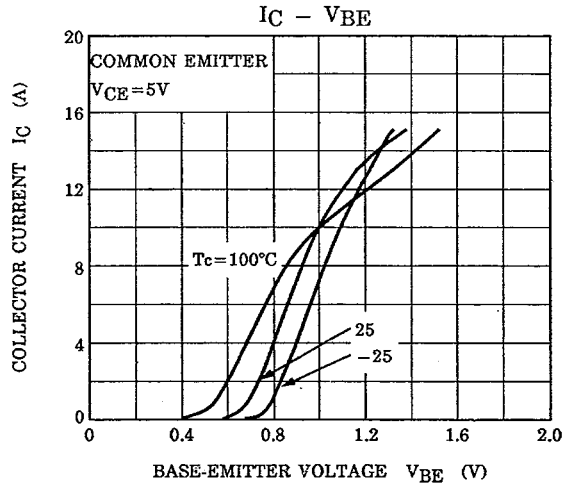
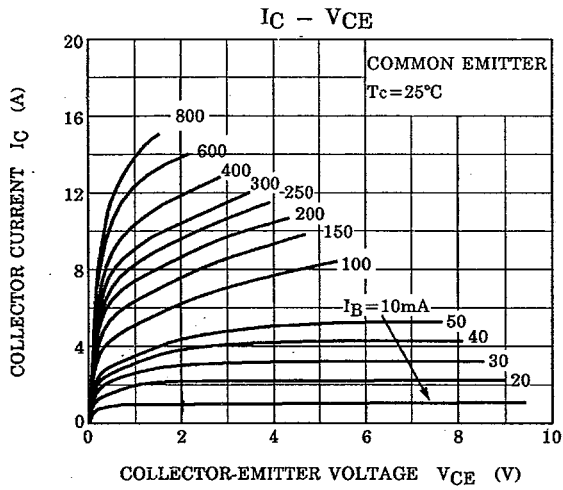


Weight : 9.75g (Typ.)

ELECTRICAL CHARACTERISTICS (T_c = 25°C)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I _{CB0}	V _{CB} = 230V, I _E = 0	—	—	5.0	μA
Emitter Cut-off Current	I _{EBO}	V _{EB} = 5V, I _C = 0	—	—	5.0	μA
Collector-Emitter Breakdown Voltage	V _{(BR) CEO}	I _C = 50mA, I _B = 0	230	—	—	V
DC Current Gain	h _{FE} (1) (Note)	V _{CE} = 5V, I _C = 1A	55	—	160	
	h _{FE} (2)	V _{CE} = 5V, I _C = 7A	35	60	—	
Collector-Emitter Saturation Voltage	V _{CE (sat)}	I _C = 8A, I _B = 0.8A	—	0.40	3.0	V
Base-Emitter Voltage	V _{BE}	V _{CE} = 5V, I _C = 7A	—	1.0	1.5	V
Transition Frequency	f _T	V _{CE} = 5V, I _C = 1A	—	30	—	MHz
Collector Output Capacitance	C _{ob}	V _{CB} = 10V, I _E = 0, f = 1MHz	—	200	—	pF

(Note) : h_{FE} (1) Classification R : 55~110, O : 80~160



TOSHIBA TRANSISTOR SILICON PNP TRIPLE DIFFUSED TYPE

2SA1943

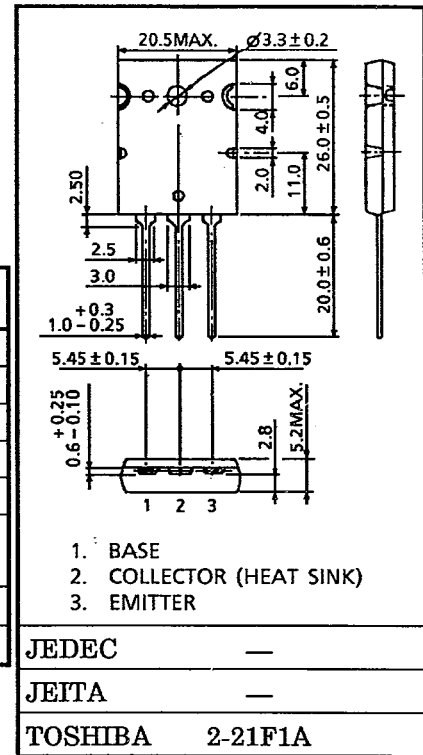
POWER AMPLIFIER APPLICATIONS

- Complementary to 2SC5200
- Recommended for 100 W High Fidelity Audio Frequency Amplifier Output Stage.

MAXIMUM RATINGS (T_c = 25°C)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V _{CB0}	-230	V
Collector-Emitter Voltage	V _{CEO}	-230	V
Emitter-Base Voltage	V _{EBO}	-5	V
Collector Current	I _C	-15	A
Base Current	I _B	-1.5	A
Collector Power Dissipation (T _c = 25°C)	P _C	150	W
Junction Temperature	T _j	150	°C
Storage Temperature Range	T _{stg}	-55~150	°C

Unit in mm

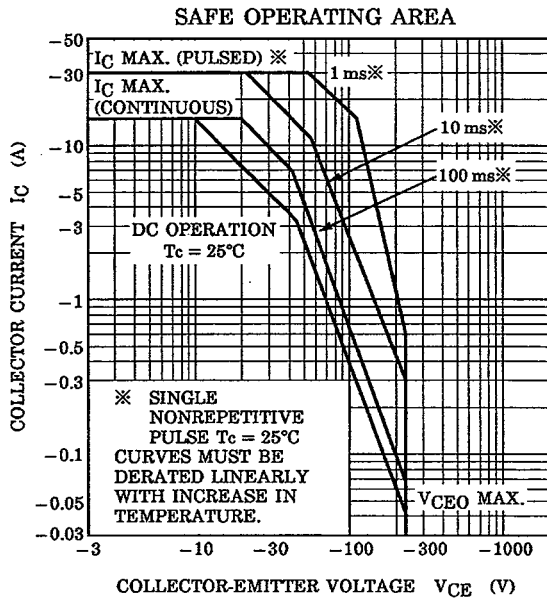
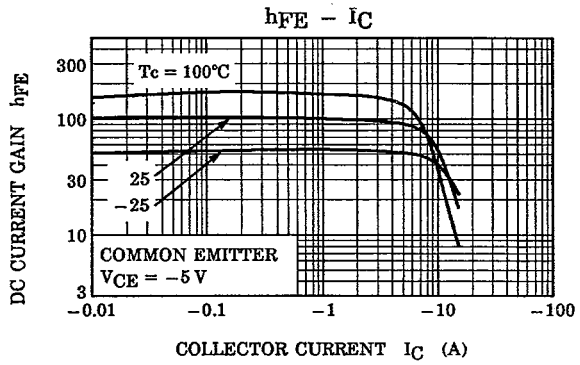
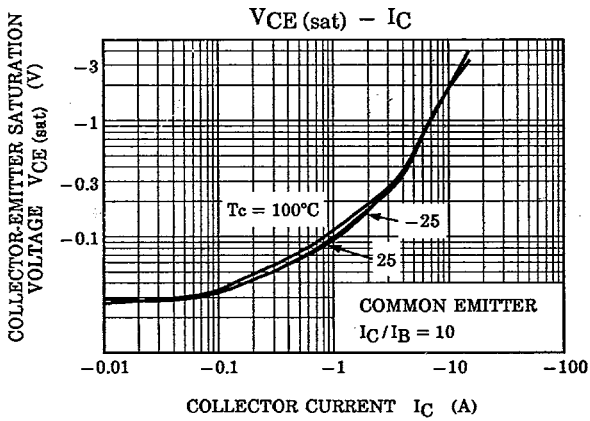
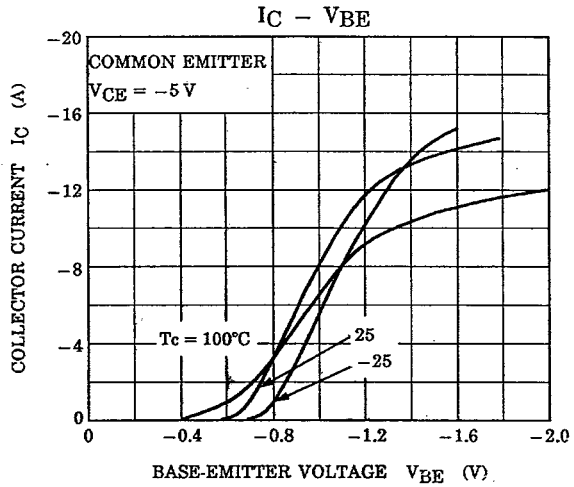
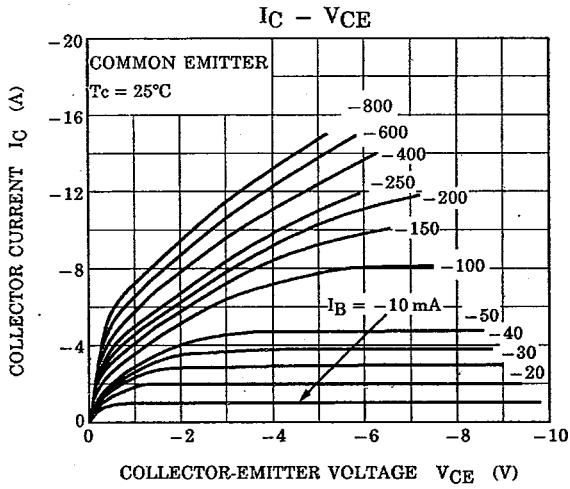


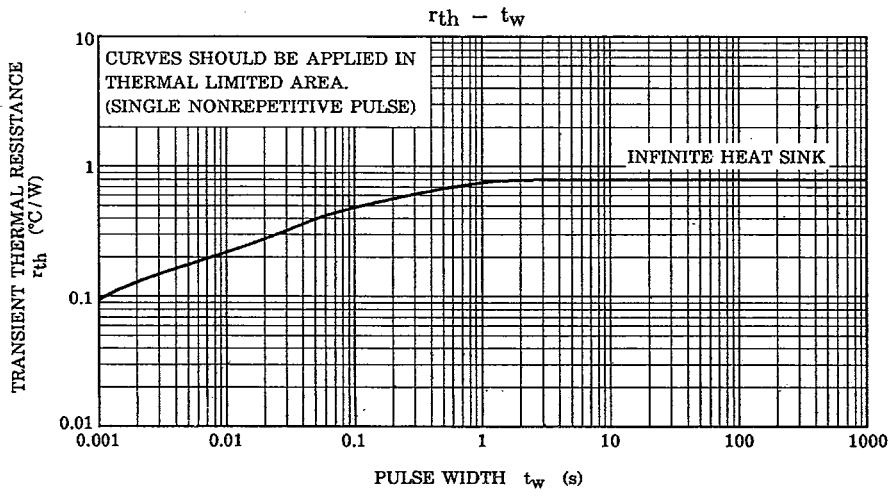
ELECTRICAL CHARACTERISTICS (T_c = 25°C)

Weight : 9.75 g (Typ.)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I _{CBO}	V _{CB} = -230 V, I _E = 0	—	—	-5.0	μA
Emitter Cut-off Current	I _{EBO}	V _{EB} = -5 V, I _C = 0	—	—	-5.0	μA
Collector-Emitter Breakdown Voltage	V _{(BR) CEO}	I _C = -50 mA, I _B = 0	-230	—	—	V
DC Current Gain	h _{FE} (1) (Note)	V _{CE} = -5 V, I _C = -1 A	55	—	160	
	h _{FE} (2)	V _{CE} = -5 V, I _C = -7 A	35	60	—	
Collector-Emitter Saturation Voltage	V _{CE (sat)}	I _C = -8 A, I _B = -0.8 A	—	-1.5	-3.0	V
Base-Emitter Voltage	V _{BE}	V _{CE} = -5 V, I _C = -7 A	—	-1.0	-1.5	V
Transition Frequency	f _T	V _{CE} = -5 V, I _C = -1 A	—	30	—	MHz
Collector Output Capacitance	C _{ob}	V _{CB} = -10 V, I _E = 0, f = 1 MHz	—	360	—	pF

(Note) : h_{FE}(1) Classification R : 55~110, O : 80~160







1N5518 THRU 1N5546

0.4W LOW VOLTAGE AVALANCHE DIODES



FEATURES

- * Low zener noise specified
- * Low zener impedance
- * Low leakage current
- * Hermetically sealed glass package

MECHANICAL CHARACTERISTICS

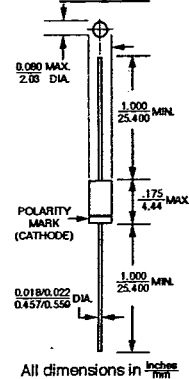
- * CASE: Hermetically sealed glass case. DO - 35.
- * LEAD MATERIAL: Tinned copper clad steel.
- * MARKING: Body painted, alphanumeric.
- * POLARITY: banded end is cathode.
- * THERMAL RESISTANCE: 200°C/W (Typical) junction to lead at 0.375 - inches from body. Metallurgically bonded DO - 35's exhibit less than 100°C/Watt at zero distance from body.

MAXIMUM RATINGS

Operating temperature: -65°C to +200°C; Storage temperature: -65°C to +200°C

VOLTAGE RANGE
3.3 to 33 Volts

DO-35



ELECTRICAL CHARACTERISTICS

($T_A = 25^\circ\text{C}$ unless otherwise noted. Based on dc measurements at thermal equilibrium $V_F = 1.1 \text{ MAX @ } I_F = 200 \text{ mA}$ for all types)

JEDEC TYPE NO. (Note 1)	NOMINAL ZENER VOLTAGE $V_Z @ I_{ZT}$ VOLTS (Note 2)	TEST CURRENT I_{ZT} mAdc	MAX. ZENER IMPEDANCE B-C-D SUFFIX $Z_{ZT} @ I_{ZT}$ OHMS (Note 3)	MAX. REVERSE LEAKAGE CURRENT			B-C-D SUFFIX MAXIMUM DC ZENER CURRENT I_{ZM} mAdc (Note 5)	B-C-D SUFFIX MAX. NOISE DENSITY AT $I_Z = 250 \mu\text{A}$ ND (MICRO-VOLTS PER SQUARE ROOT CYCLE)	REGULATION FACTOR ΔV_Z VOLTS (Note 6)	LOW VZ CURRENT I_{ZL} mAdc
				I_R μA dc (Note 4)	V_R - VOLTS					
					NON & A SUFFIX	B-C-D SUFFIX				
1N5518	3.3	20	26	5.0	0.90	1.0	115	0.5	0.90	2.0
1N5519	3.6	20	24	3.0	0.90	1.0	105	0.5	0.90	2.0
1N5520	3.9	20	22	1.0	0.90	1.0	95	0.5	0.85	2.0
1N5521	4.3	20	18	3.0	1.0	1.5	88	0.5	0.75	2.0
1N5522	4.7	10	22	2.0	1.5	2.0	81	0.5	0.60	1.0
1N5523	5.1	5.0	26	2.0	2.0	2.5	75	0.5	0.65	0.25
1N5524	5.6	3.0	30	2.0	3.0	3.5	69	1.0	0.30	0.25
1N5525	6.2	1.0	30	1.0	4.5	5.0	61	1.0	0.20	0.01
1N5526	6.8	1.0	30	1.0	5.5	6.2	56	1.0	0.10	0.01
1N5527	7.5	1.0	35	0.5	6.0	6.8	51	2.0	0.05	0.01
1N5528	8.2	1.0	40	0.5	6.5	7.5	46	4.0	0.05	0.01
1N5529	9.1	1.0	45	0.1	7.0	8.2	42	4.0	0.05	0.01
1N5530	10.0	1.0	60	0.05	8.0	9.1	38	4.0	0.10	0.01
1N5531	11.0	1.0	80	0.05	9.0	9.9	35	5.0	0.20	0.01
1N5532	12.0	1.0	90	0.05	9.5	10.8	32	10	0.20	0.01
1N5533	13.0	1.0	90	0.01	10.5	11.7	29	15	0.20	0.01
1N5534	14.0	1.0	100	0.01	11.5	12.6	27	20	0.20	0.01
1N5535	15.0	1.0	100	0.01	12.5	13.5	25	20	0.20	0.01
1N5536	16.0	1.0	100	0.01	13.0	14.4	24	20	0.20	0.01
1N5537	17.0	1.0	100	0.01	14.0	15.3	22	20	0.20	0.01
1N5538	18.0	1.0	100	0.01	15.0	16.2	21	20	0.20	0.01
1N5539	19.0	1.0	100	0.01	16.0	17.1	20	20	0.20	0.01
1N5540	20.0	1.0	100	0.01	17.0	18.0	19	20	0.20	0.01
1N5541	22.0	1.0	100	0.01	18.0	19.8	17	20	0.25	0.01
1N5542	24.0	1.0	100	0.01	20.0	21.6	16	20	0.30	0.01
1N5543	25.0	1.0	100	0.01	21.0	22.4	15	20	0.35	0.01
1N5544	28.0	1.0	100	0.01	23.0	25.2	14	20	0.40	0.01
1N5545	30.0	1.0	100	0.01	24.0	27.0	13	20	0.45	0.01
1N5546	33.0	1.0	100	0.01	28.0	29.7	12	20	0.50	0.01

NOTE 1 - TOLERANCE AND VOLTAGE DESIGNATION

The JEDEC type numbers shown are $\pm 20\%$ with guaranteed limits for only V_Z , I_R , and V_F . Units with A suffix are $\pm 10\%$ with guaranteed limits for only V_Z , I_R , and V_F . Units with guaranteed limits for all six parameters are indicated by a B suffix for $\pm 5.0\%$ units, C suffix for $\pm 2.0\%$ and D suffix for $\pm 1.0\%$.

NOTE 2 - ZENER (V_Z) VOLTAGE MEASUREMENT

Nominal zener voltage is measured with the device junction in thermal equilibrium with ambient temperature of 25°C .

NOTE 3 - ZENER IMPEDANCE (Z_Z) DERIVATION

The zener impedance is derived from the 60 Hz ac voltage, which results when an ac current having an rms value equal to 10% of the dc zener current (I_{ZT} is superimposed on I_{ZT}).

NOTE 4 - REVERSE LEAKAGE CURRENT (I_R)

Reverse leakage currents are guaranteed and are measured at V_R as shown on the table.

NOTE 5 - MAXIMUM REGULATOR CURRENT (I_{ZM})

The maximum current shown is based on the maximum voltage of a 5.0% type unit, therefore, it applies only to the B-suffix device. The actual I_{ZM} for any device may not exceed the value of 400 milliwatts divided by the actual V_Z of the device.

NOTE 6 - MAXIMUM REGULATION FACTOR (ΔV_Z)

ΔV_Z is the maximum difference between V_Z at I_{ZT} and V_Z at I_{ZL} measured with the device junction in thermal equilibrium.

RATINGS AND CHARACTERISTIC CURVES (1N5518 THRU 1N5546)

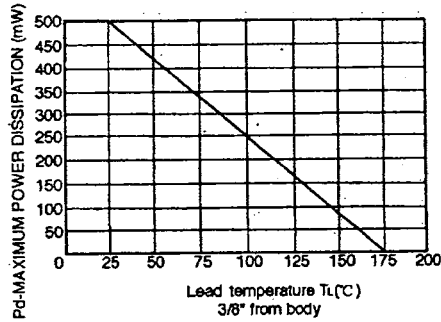


FIGURE 1 - POWER TEMPERATURE DERATING CURVE

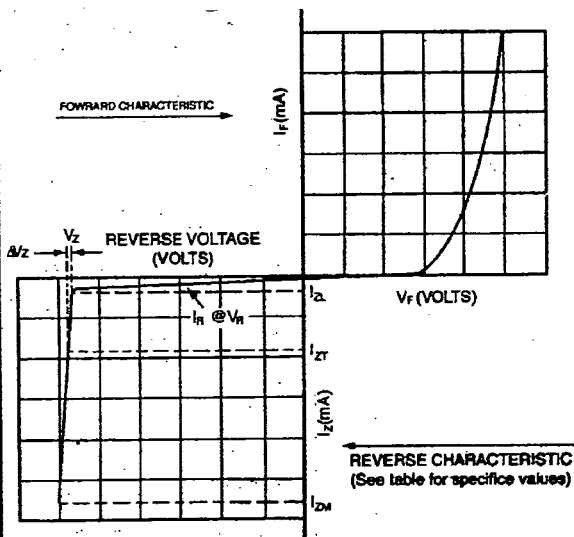


FIGURE 2 - ZENER DIODE CHARACTERISTICS AND SYMBOL IDENTIFICATION

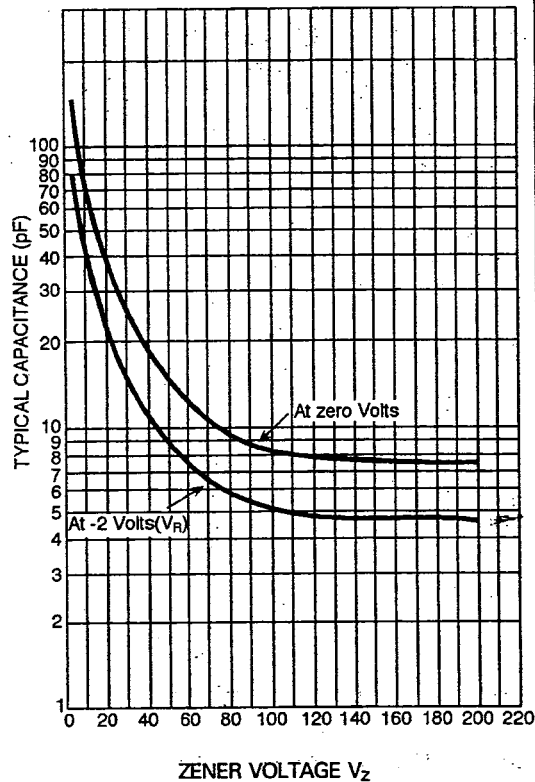
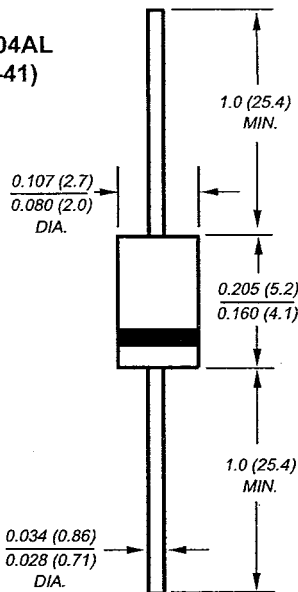


FIGURE 3 - CAPACITANCE VS. V_Z CURVE

General Purpose Plastic Rectifier

Reverse Voltage
50 to 1000V
Forward Current 1.0A

DO-204AL
(DO-41)



NOTE: Lead diameter is $\frac{0.026 (0.66)}{0.023 (0.58)}$ for suffix "E" part numbers

Dimensions in inches and (millimeters)

Features

- Plastic package has Underwriters Laboratories Flammability Classification 94V-0
- Construction utilizes void-free molded plastic technique
- Low reverse leakage
- High forward surge capability
- High temperature soldering guaranteed: 350°C/10 seconds, 0.375" (9.5mm) lead length, 5 lbs. (2.3kg) tension

Mechanical Data

Case: JEDEC DO-204AL, molded plastic body

Terminals: Plated axial leads, solderable per MIL-STD-750, Method 2026

Polarity: Color band denotes cathode end

Mounting Position: Any

Weight: 0.012 oz., 0.3 g

Maximum Ratings & Thermal Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

Parameter	Symb.	1N 4001	1N 4002	1N 4003	1N 4004	1N 4005	1N 4006	1N 4007	Unit
Maximum repetitive peak reverse voltage	VRRM	50	100	200	400	600	800	1000	V
* Maximum RMS voltage	VRMS	35	70	140	280	420	560	700	V
* Maximum DC blocking voltage	VDC	50	100	200	400	600	800	1000	V
* Maximum average forward rectified current 0.375" (9.5mm) lead length at TA = 75°C	IF(AV)	1.0							A
* Peak forward surge current 8.3ms single half sine-wave superimposed on rated load (JEDEC Method) TA = 75°C	IFSM	30							A
* Maximum full load reverse current, full cycle average 0.375" (9.5mm) lead length TL = 75°C	IR(AV)	30							µA
Typical thermal resistance ⁽¹⁾	RθJA RθJL	50 25							°C/W
* Maximum DC blocking voltage temperature	TA	+150							V
* Operating junction and storage temperature range	TJ, TSTG	-50 to +175							°C

Electrical Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

Maximum instantaneous forward voltage at 1.0A	VF	1.1	V
* Maximum DC reverse current at rated DC blocking voltage	IR	5.0 50	µA
Typical junction capacitance at 4.0V, 1MHz	CJ	15	pF

Note: (1) Thermal resistance from junction to ambient at 0.375" (9.5mm) lead length, P.C.B. mounted *JEDEC registered values

Ratings and Characteristic Curves ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Fig. 1 – Forward Current Derating Curve

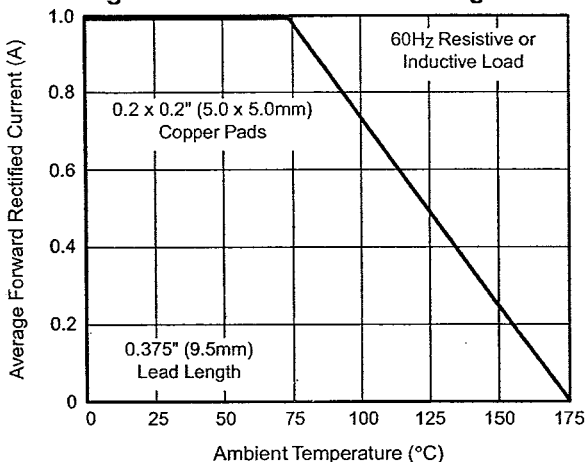


Fig. 2 – Maximum Non-Repetitive Peak Forward Surge Current

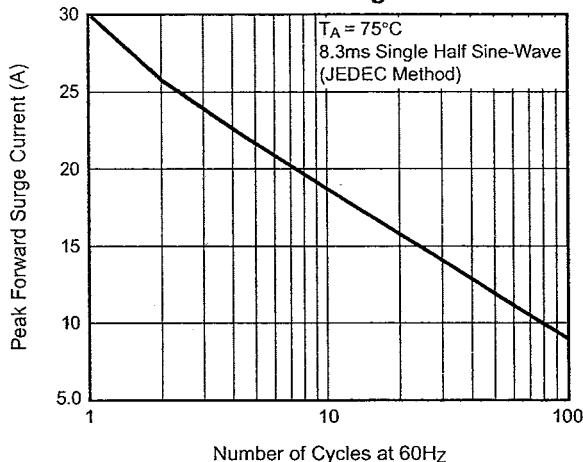


Fig. 3 – Typical Instantaneous Forward Characteristics

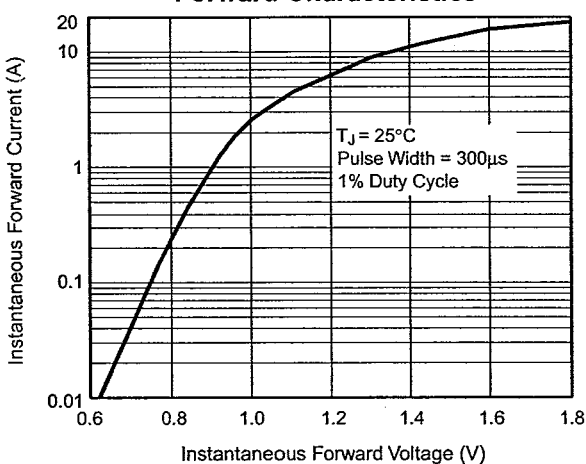


Fig. 4 – Typical Reverse Characteristics

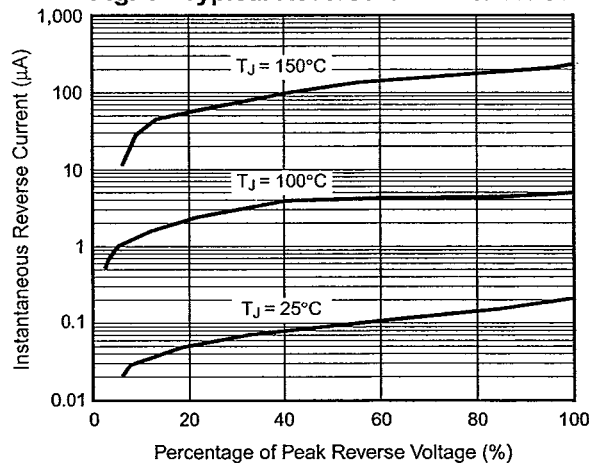


Fig. 5 – Typical Junction Capacitance

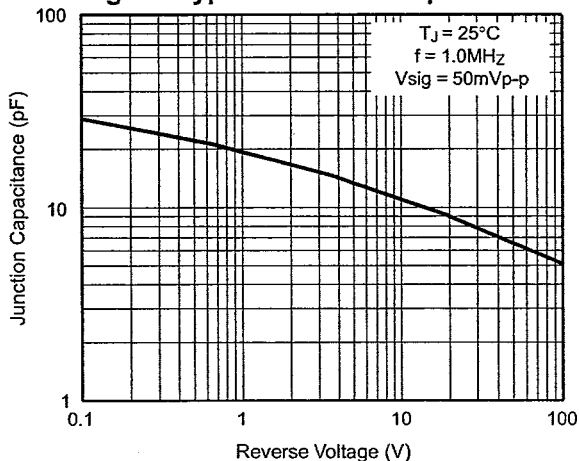
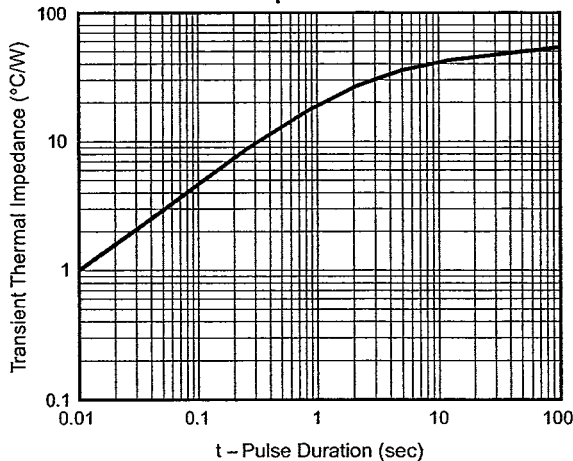


Fig. 6 – Typical Transient Thermal Impedance





2SA940

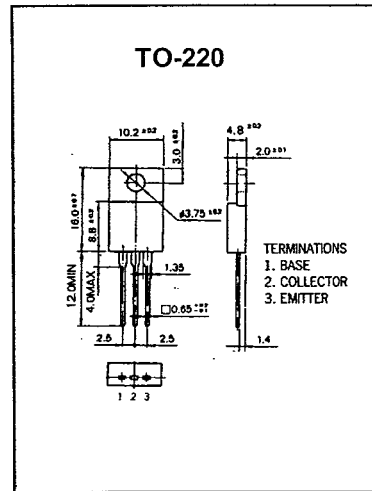
PNP EPITAXIAL SILICON TRANSISTOR

**POWER AMPLIFIER
VERTICAL DEFLECTION OUTPUT**

- Complementary to 2SC2073

ABSOLUTE MAXIMUM RATING (Ta=25°C)

Characteristic	Symbol	Rating	Unit
Collector-Base Voltage	VCBO	-150	V
Collector-Emitter Voltage	VCEO	-150	V
Emitter-Base voltage	VEBO	-5	V
Collector Current (DC)	IC	-1.5	A
Collector Dissipation	PC	25	W
Junction Temperature	Tj	150	°C
Storage Temperature	Tstg	-50~150	°C



ELECTRICAL CHARACTERISTICS (Ta=25°C)

Characteristic	Symbol	Test Condition	Min	Typ	Max	Unit
Collector Cutoff Current	ICBO	VCB= -120V, IE=0			-10	μA
Emitter Cutoff Current	IEBO	VEB= -5V, IC=0			10	μA
DC Current Gain	hFE	VCE= -10V, IC=-0.5A	40		75	
Collector- Emitter Saturation Voltage	VCE(sat)	IC=-0.5, IB=-50mA			-1.5	V
Current Gain Bandwidth Product	fT	VCE= -10V, IC=-0.5A		4		MHZ

2SC1775, 2SC1775A

Silicon NPN Epitaxial

HITACHI

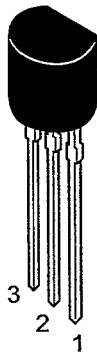
ADE-208-1056 (Z)
1st. Edition
Mar. 2001

Application

- Low frequency low noise amplifier
- Complementary pair with 2SA872/A

Outline

TO-92 (1)



1. Emitter
2. Collector
3. Base

2SC1775, 2SC1775A

Absolute Maximum Ratings (Ta = 25°C)

Item	Symbol	2SC1775	2SC1775A	Unit
Collector to base voltage	V_{CBO}	90	120	V
Collector to emitter voltage	V_{CEO}	90	120	V
Emitter to base voltage	V_{EBO}	5	5	V
Collector current	I_C	50	50	mA
Collector power dissipation	P_C	300	300	mW
Junction temperature	T_J	150	150	°C
Storage temperature	T_{stg}	-55 to +150	-50 to +150	°C

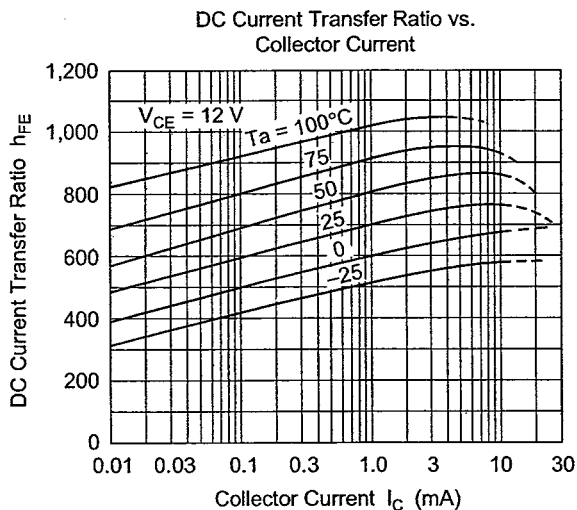
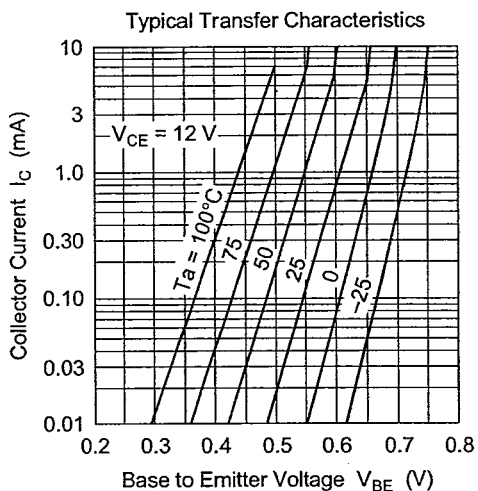
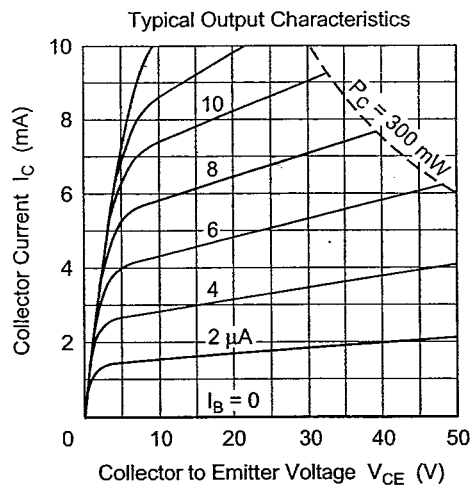
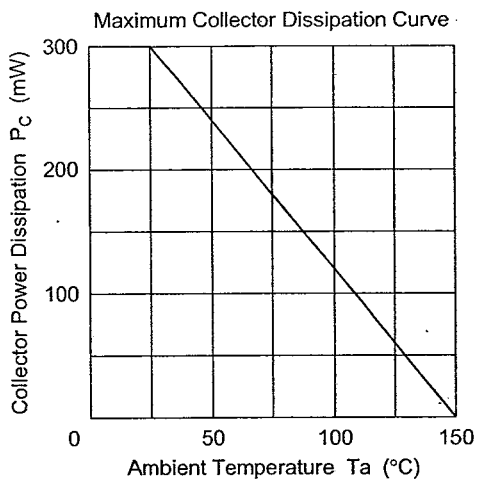
Electrical Characteristics (Ta = 25°C)

Item	Symbol	2SC1775			2SC1775A			Unit	Test conditions	
		Min	Typ	Max	Min	Typ	Max			
Collector to emitter breakdown voltage	$V_{(BR)CEO}$	90	—	—	120	—	—	V	$I_C = 1 \text{ mA}, R_{BE} = \infty$	
Collector cutoff current	I_{CBO}	—	—	0.5	—	—	—	μA	$V_{CB} = 75 \text{ V}, I_E = 0$	
		—	—	—	—	—	0.5	μA	$V_{CB} = 100 \text{ V}, I_E = 0$	
DC current transfer ratio	h_{FE1}^{*1}	400	—	1200	400	—	1200		$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$	
	h_{FE2}	160	—	—	160	—	—		$V_{CE} = 12 \text{ V},$ $I_C = 0.1 \text{ mA}$	
Base to emitter voltage	V_{BE}	—	—	0.75	—	—	0.75	V	$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$	
Collector to emitter saturation voltage	$V_{CE(sat)}$	—	—	0.5	—	—	0.5	V	$I_C = 10 \text{ mA}, I_B = 1 \text{ mA}$	
Gain bandwidth product	f_T	—	200	—	—	200	—	MHz	$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$	
Collector output capacitance	C_{ob}	—	1.6	—	—	1.6	—	pF	$V_{CB} = 25 \text{ V}, I_E = 0,$ $f = 1 \text{ MHz}$	
Noise figure	NF	—	—	5.0	—	—	5.0	dB	$V_{CE} = 6 \text{ V},$ $I_C = 50 \mu\text{A},$ $R_g = 50 \text{ k}\Omega$	$f = 10$ Hz
		—	—	1.5	—	—	1.5	dB		$f = 1$ kHz

Note: 1. The 2SC1775/A is grouped by h_{FE1} , as follows.

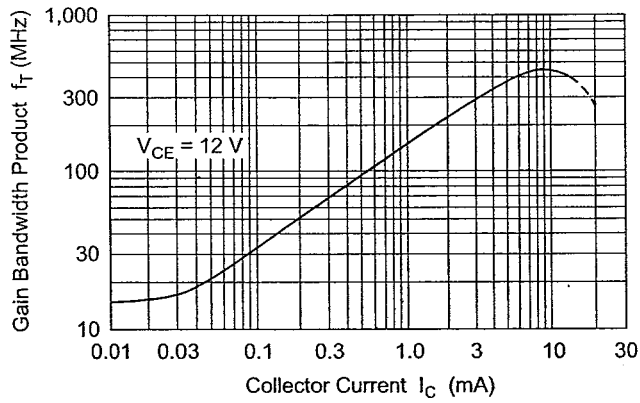
E	F
400 to 800	600 to 1200

HITACHI

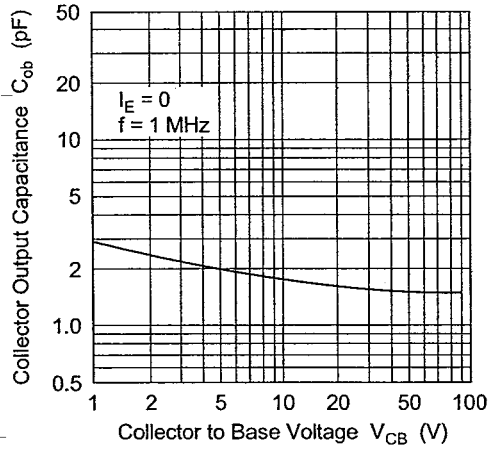


2SC1775, 2SC1775A

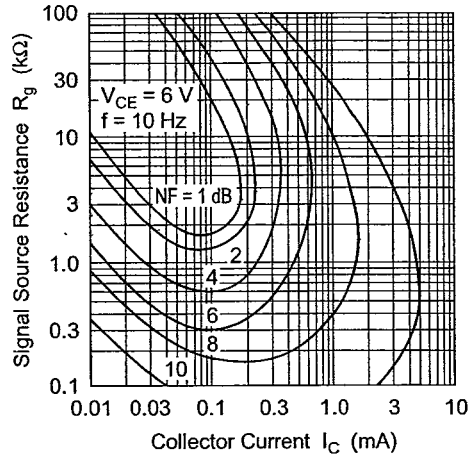
Gain Bandwidth Product vs. Collector Current



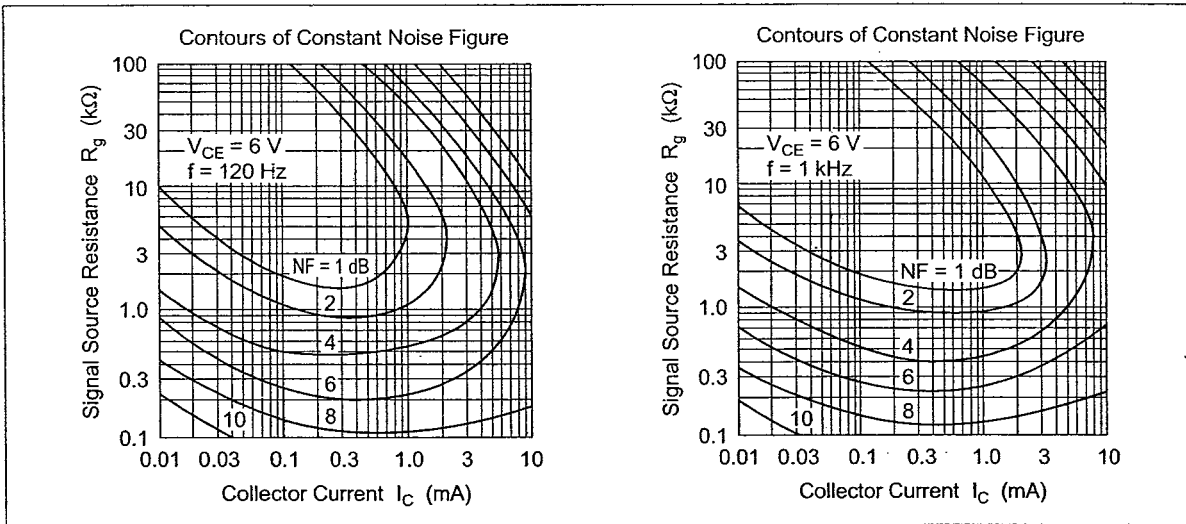
Collector Output Capacitance vs. Collector to Base Voltage



Contours of Constant Noise Figure



HITACHI

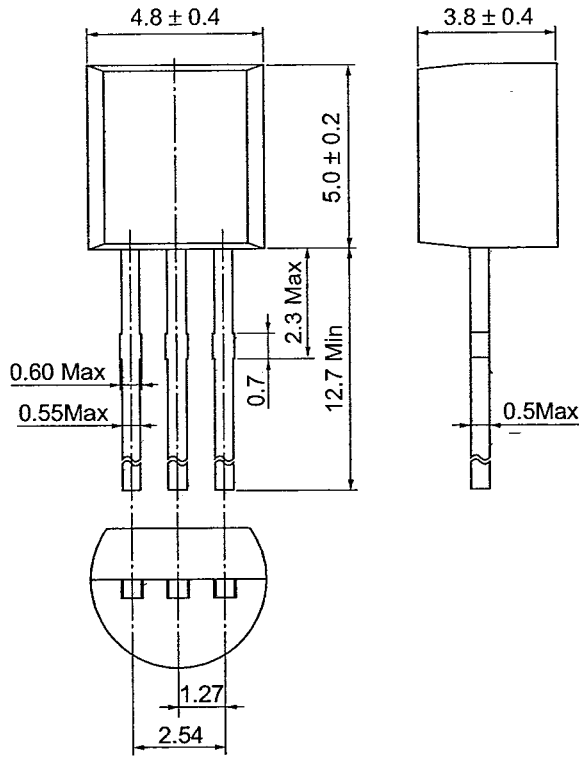


2SC1775, 2SC1775A

Package Dimensions

As of January, 2001

Unit: mm



Hitachi Code	TO-92 (1)
JEDEC	Conforms
EIAJ	Conforms
Mass (reference value)	0.25 g

HITACHI

NPN SILICON POWER TRANSISTORS

2SC2073 transistor is designed for use in general purpose Power amplifier, vertical output application

FEATURES:

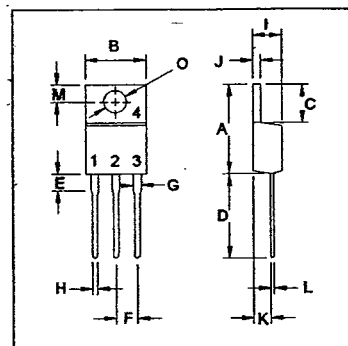
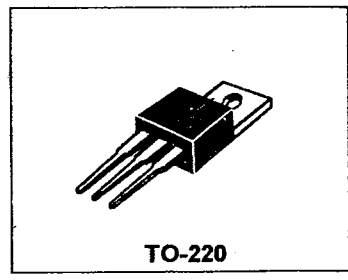
- * Collector-Emitter Voltage
 $V_{CE0} = 150V(\text{Min})$
- * DC Current Gain
 $hFE = 40-140 @ I_C = 500mA$
- * Complementary PNP 2SA940

**NPN
2SC2073**

**1.5 AMPERE
POWER
TRANSISTORS
150 VOLTS
25 WATTS**

MAXIMUM RATINGS

Characteristic	Symbol	2SC2073	Unit
Collector-Emitter Voltage	V_{CE0}	150	V
Collector-Base Voltage	V_{CBO}	150	V
Emitter-Base Voltage	V_{EBO}	5.0	V
Collector Current - Continuous - Peak	I_C I_{CM}	1.5 3.0	A
Base Current	I_B	0.5	A
Total Power Dissipation @ $T_C = 25^\circ C$ Derate above $25^\circ C$	P_D	25 0.2	W W/ $^\circ C$
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-55 to +150	$^\circ C$

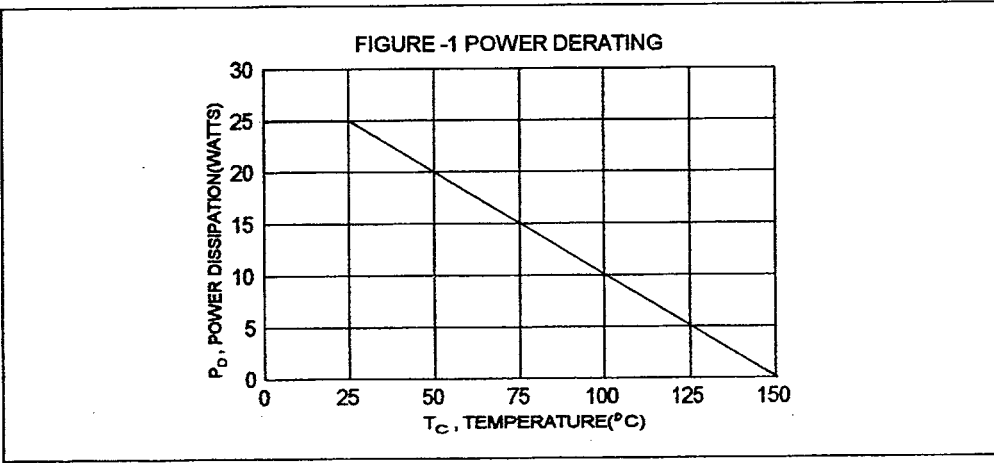


PIN 1.BASE
2.COLLECTOR
3.EMITTER
4.COLLECTOR(CASE)

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance Junction to Case	$R_{\theta jc}$	5.0	$^\circ C/W$

DIM	MILLIMETERS	
	MIN	MAX
A	14.68	15.31
B	9.78	10.42
C	5.01	6.52
D	13.06	14.62
E	3.57	4.07
F	2.42	3.66
G	1.12	1.36
H	0.72	0.96
I	4.22	4.98
J	1.14	1.38
K	2.20	2.97
L	0.33	0.55
M	2.48	2.98
O	3.70	3.90



ELECTRICAL CHARACTERISTICS ($T_c = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS

Collector-Base Breakdown Voltage ($I_C = 1.0 \text{ mA}$, $I_B = 0$)	$V_{(BR)CBO}$	150		V
Collector-Emitter Breakdown Voltage ($I_C = 5.0 \text{ mA}$, $I_B = 0$)	$V_{(BR)CEO}$	150		V
Emitter-Base Voltage ($I_B = 1.0 \text{ mA}$, $I_C = 0$)	V_{EBO}	5.0		V
Collector Cutoff Current ($V_{CB} = 120 \text{ V}$, $I_E = 0$)	I_{CBO}		10	μA
Emitter Cutoff Current ($V_{EB} = 5.0 \text{ V}$, $I_C = 0$)	I_{EBO}		10	μA

ON CHARACTERISTICS (1)

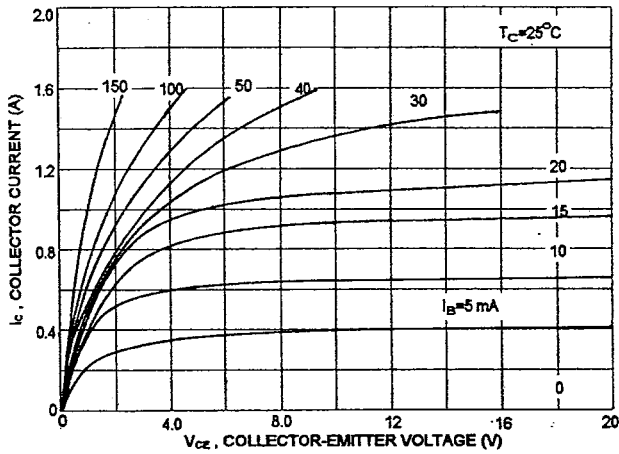
DC Current Gain ($I_C = 0.5 \text{ A}$, $V_{CE} = 10 \text{ V}$)	hFE	40	140	
Collector-Emitter Saturation Voltage ($I_C = 0.5 \text{ A}$, $I_B = 50 \text{ mA}$)	$V_{CE(sat)}$		1.5	V
Base-Emitter On Voltage ($I_C = 500 \text{ mA}$, $V_{CE} = 10 \text{ V}$)	$V_{BE(on)}$	0.65	0.85	V

DYNAMIC CHARACTERISTICS

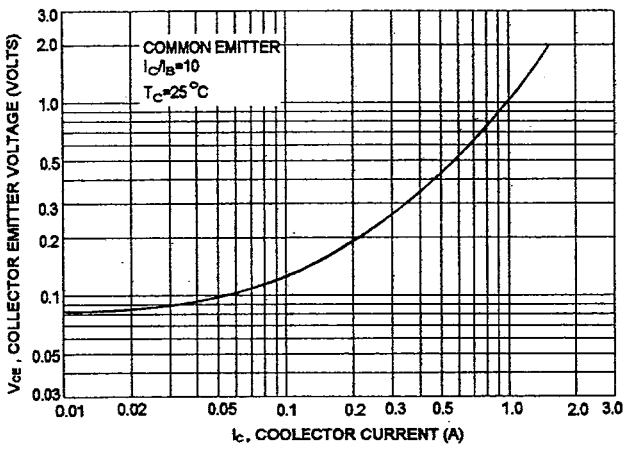
Current-Gain-Bandwidth Product ($I_C = 0.5 \text{ A}$, $V_{CE} = 10 \text{ V}$, $f = 1.0 \text{ MHz}$)	f_T	4.0		MHz
---	-------	-----	--	-----

(1) Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$:

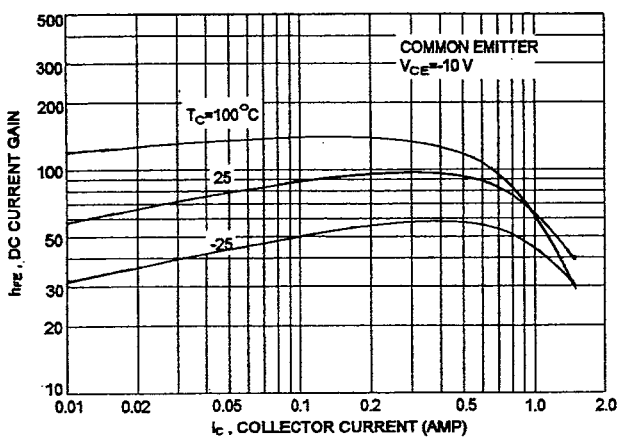
$I_c - V_{ce}$



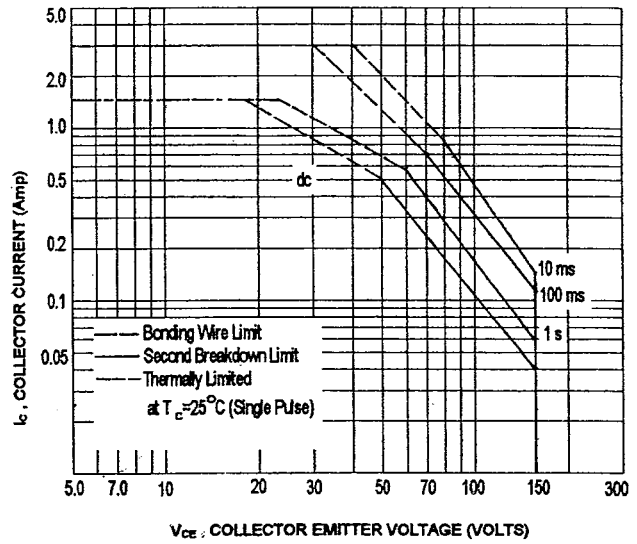
$V_{ce(sat)} - I_c$



DC CURRENT GAIN



ACTIVE-REGION SAFE OPERATING AREA (SOA)



There are two limitation on the power handling ability of a transistor: average junction temperature and second breakdown safe operating area curves indicate $I_c - V_{ce}$ limits of the transistor that must be observed for reliable operation i.e., the transistor must not be subjected to greater dissipation than curves indicate.

The data of SOA curve is base on $T_{j(pk)} = 150^\circ C$; T_c is variable depending on conditions. second breakdown pulse limits are valid for duty cycles to 10% provided $T_{j(pk)} \leq 150^\circ C$. At high case temperatures, thermal limitation will reduce the power that can be handled to values less than the limitations imposed by second breakdown.

2SA872, 2SA872A

Silicon PNP Epitaxial

HITACHI

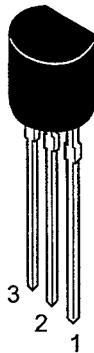
ADE-208-1001 (Z)
1st. Edition
Mar. 2001

Application

- Low frequency low noise amplifier
- Complementary pair with 2SC1775/A

Outline

TO-92 (1)



1. Emitter
2. Collector
3. Base

2SA872, 2SA872A

Absolute Maximum Ratings (Ta = 25°C)

Item	Symbol	2SA872	2SA872A	Unit
Collector to base voltage	V_{CBO}	-90	-120	V
Collector to emitter voltage	V_{CEO}	-90	-120	V
Emitter to base voltage	V_{EBO}	-5	-5	V
Collector current	I_C	-50	-50	mA
Collector power dissipation	P_C	300	300	mW
Junction temperature	T_j	150	150	°C
Storage temperature	T_{stg}	-55 to +150	-50 to +150	°C

Electrical Characteristics (Ta = 25°C)

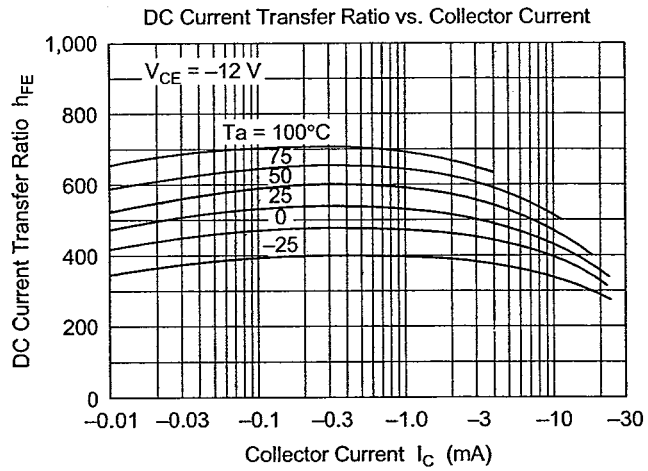
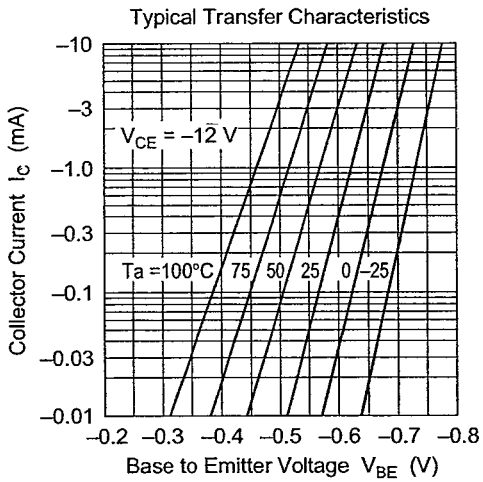
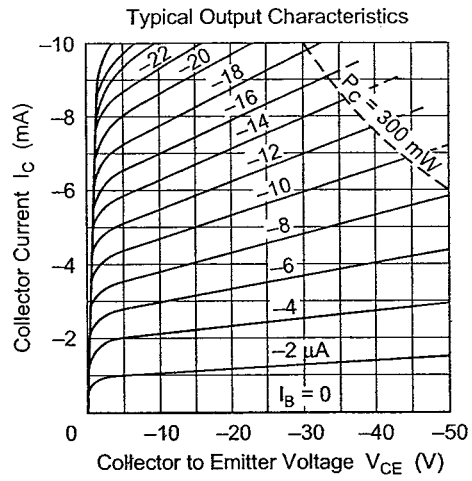
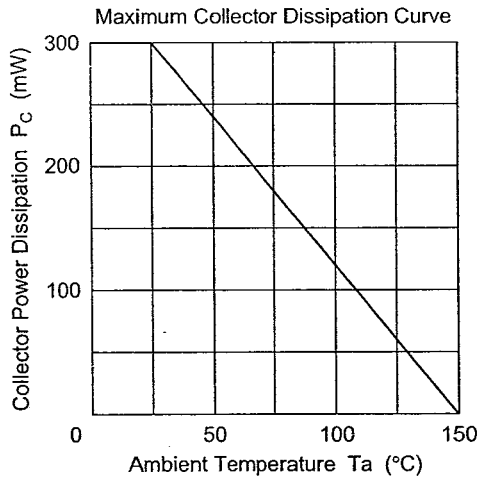
Item	Symbol	2SA872			2SA872A			Unit	Test conditions
		Min	Typ	Max	Min	Typ	Max		
Collector to emitter breakdown voltage	$V_{(BR)CEO}$	-90	—	—	-120	—	—	V	$I_C = -1 \text{ mA}, R_{BE} = \infty$
Collector cutoff current	I_{CBO}	—	—	-0.5	—	—	—	μA	$V_{CB} = -75 \text{ V}, I_E = 0$
		—	—	—	—	—	-0.5	μA	$V_{CE} = -100 \text{ V}, I_E = 0$
DC current transfer ratio	h_{FE1}^{*1}	250	—	800	250	—	800		$V_{CE} = -12 \text{ V}, I_C = -2 \text{ mA}$
	h_{FE2}	160	—	—	160	—	—		$V_{CE} = -12 \text{ V}, I_C = -0.1 \text{ mA}$
Base to emitter voltage	V_{BE}	—	—	-0.75	—	—	-0.75	V	$V_{CE} = -12 \text{ V}, I_C = -2 \text{ mA}$
Collector to emitter saturation voltage	$V_{CE(sat)}$	—	—	-0.5	—	—	-0.5	V	$I_C = -10 \text{ mA}, I_B = -1 \text{ mA}$
Gain bandwidth product	f_T	—	120	—	—	120	—	MHz	$V_{CE} = -12 \text{ V}, I_C = -2 \text{ mA}$
Collector output capacitance	C_{ob}	—	1.8	—	—	1.8	—	pF	$V_{CB} = -25 \text{ V}, I_E = 0, f = 1 \text{ MHz}$
Noise figure	NF	—	—	5.0	—	—	5.0	dB	$V_{CE} = -6 \text{ V}, f = 10 \text{ Hz}, I_C = -50 \mu\text{A}, R_g = 50 \text{ k}\Omega$
		—	—	1.5	—	—	1.5	dB	$f = 1 \text{ kHz}$

Note: 1. The 2SA872/A is grouped by h_{FE1} as follows.

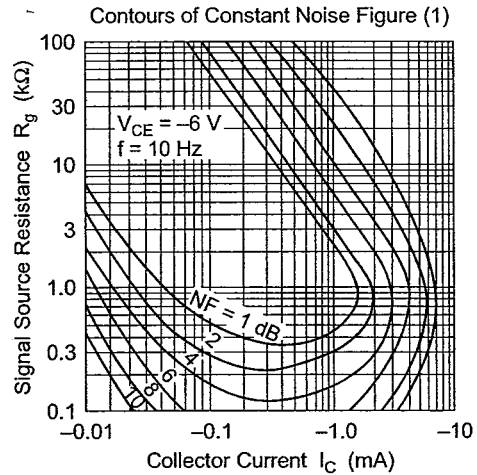
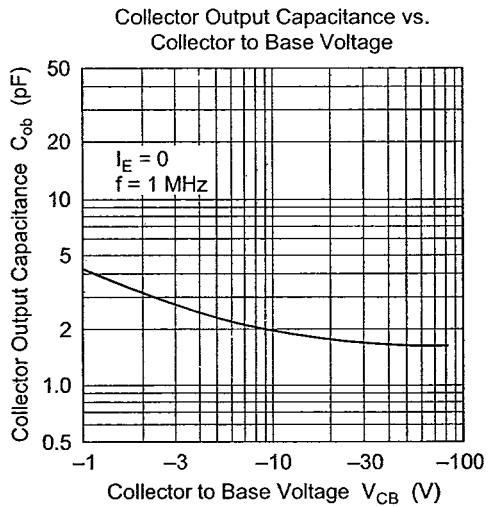
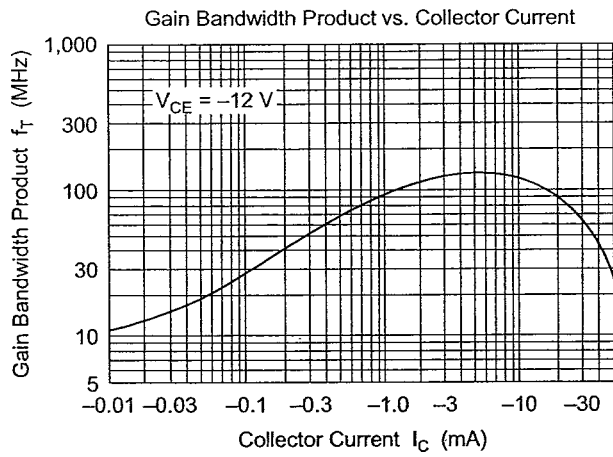
D	E
250 to 500	400 to 800

HITACHI

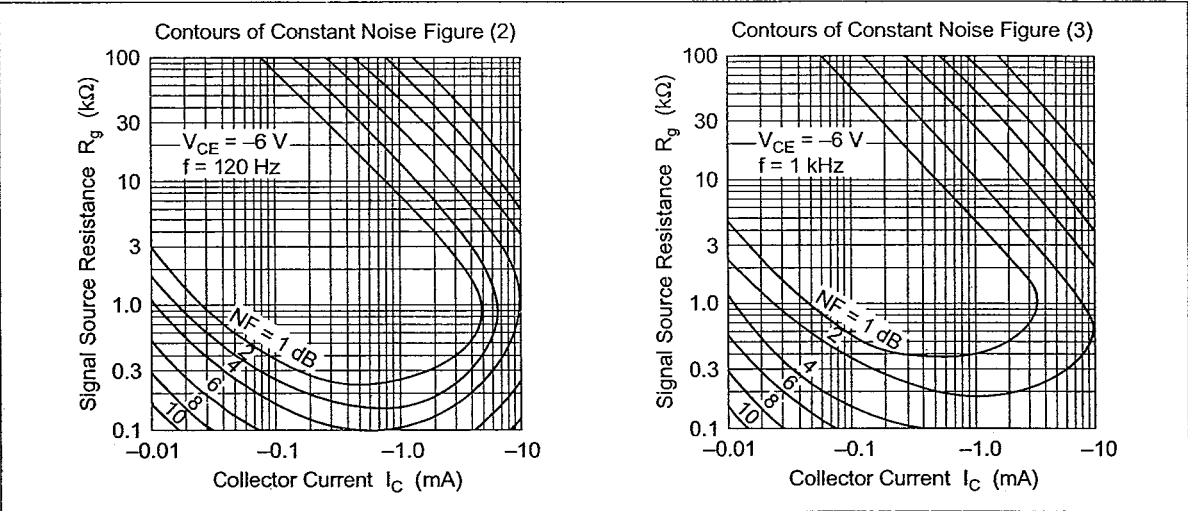
2SA872, 2SA872A



2SA872, 2SA872A



HITACHI

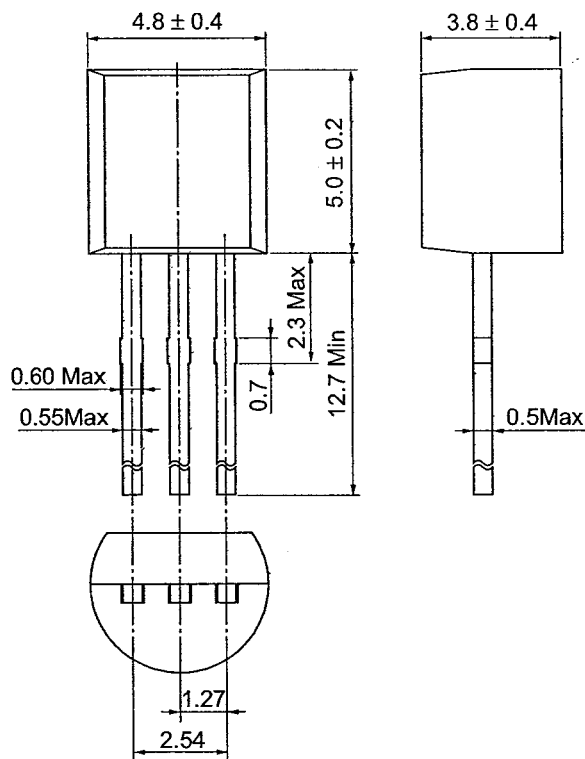


2SA872, 2SA872A

Package Dimensions

As of January, 2001

Unit: mm



Hitachi Code	TO-92 (1)
JEDEC	Conforms
EIAJ	Conforms
Mass (reference value)	0.25 g

HITACHI



TECHNICAL DATA

N-CHANNEL J-FET DEPLETION MODE

Qualified per MIL-PRF-19500/375

Devices

2N3821 2N3822 2N3823

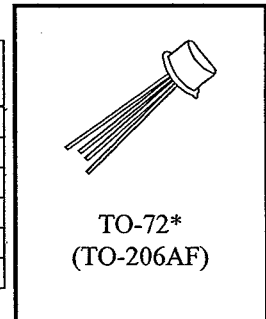
Qualified Level

JANTX
JANTXV

MAXIMUM RATINGS

Parameters / Test Conditions	Symbol	2N3821	2N3822	2N3823	Unit
Gate-Source Voltage	V_{GSR}	50	30	30	V
Drain-Source Voltage	V_{DS}	50	30	30	V
Drain-Gate Voltage	V_{DG}	50	30	30	V
Gate Current	I_{GF}	10			mA
Power Dissipation	P_T	300			mW
Operating Junction & Storage Temperature Range		T_j, T_{stg}			$^{\circ}C$

(1) Derate linearly 1.7 mW/ $^{\circ}C$ for $T_A > +25^{\circ}C$.



*See appendix A for package outline

ELECTRICAL CHARACTERISTICS ($T_A = 25^{\circ}C$ unless otherwise noted)

Parameters / Test Conditions	Symbol	Min.	Max.	Units
Gate-Source Breakdown Voltage $V_{DS} = 0, I_G = 1.0 \mu A_{dc}$	$V_{(BR)GSSR}$	50	30	Vdc
Gate Reverse Current $V_{DS} = 0, V_{GS} = 30 V_{dc}$ $V_{DS} = 0, V_{GS} = 20 V_{dc}$	I_{GSSR}		0.1 0.5	ηA
Zero-Gate-Voltage Drain Current $V_{GS} = 0, V_{DS} = 15 V_{dc}$	I_{DSS}	0.5 2.0 4.0	2.5 10 20	mA
Gate-Source Voltage $V_{DS} = 15 V_{dc}, I_D = 50 \mu A_{dc}$ $V_{DS} = 15 V_{dc}, I_D = 200 \mu A_{dc}$ $V_{DS} = 15 V_{dc}, I_D = 400 \mu A_{dc}$	V_{GS}	0.5 1.0 1.0	2.0 4.0 7.5	Vdc
Gate-Source Cutoff Voltage $V_{DS} = 15 V_{dc}, I_D = 0.5 \eta A_{dc}$	$V_{GS(off)}$		4.0 6.0 8.0	Vdc

2N3821, 2N3822, 2N3823 JAN SERIES

Parameters / Test Conditions	Symbol	Min.	Max.	Units
Small-Signal Common Source, Short-Circuit Forward Transfer Admittance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, f = 1.0 \text{ kHz}$ 2N3821 2N3822 2N3823	$ y_{fs} ^1$	1500 3000 3500	4500 6500 6500	μS
Small-Signal Common Source, Short-Circuit Output Admittance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, f = 1.0 \text{ kHz}$ 2N3821 2N3822 2N3823	$ y_{os} $		10 20 35	μS
Small-Signal, Common-Source Short-Circuit Input Capacitance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, 100 \text{ kHz} \leq f \leq 1.0 \text{ MHz}$	C_{iss}		6.0	pF
Small-Signal, Common-Source Reverse Transfer Capacitance $V_{DS} = 15 \text{ Vdc}, V_{GS} = 0, 100 \text{ kHz} \leq f \leq 1.0 \text{ MHz}$ 2N3821, 2N3822 2N3823	C_{rss}		3.0 2.0	pF
Small-Signal Common Source, Short-Circuit Forward Transfer Admittance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, f = 100 \text{ MHz}$ $f = 100 \text{ MHz}$ $f = 200 \text{ MHz}$ 2N3821 2N3822 2N3823	$ y_{fs} ^2$	1500 3000 3200		μS
Small-Signal, Common-Source Short-Circuit Input Conductance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, f = 200 \text{ MHz}$ 2N3823 (only)	g_{is}		800	μS
Small-Signal, Common-Source Short-Circuit Output Conductance $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, f = 200 \text{ MHz}$ 2N3823 (only)	g_{os}		200	μS
Common Source Spot Noise Figure $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, R_G = 1\text{M}\Omega$ $f = 10 \text{ Hz}$ $f = 1.0 \text{ kHz}$ 2N3821, 2N3822 2N3821, 2N3822, 2N3823	NF^1		5.0 2.0	dB
Common Source Spot Noise Figure $V_{GS} = 0, V_{DS} = 15 \text{ Vdc}, R_G = 1\text{k}\Omega$ $f = 105 \text{ MHz}$ 2N3823 (only)	NF^2		2.5	dB