

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การสื่อสารพูดคุยผ่านเส้นใยแก้วนำแสง

Conversation transmission via the optical cable



โดย

นายชัยวัฒน์ มั่งสาทอง

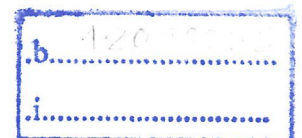
นายชัยสิทธิ์ รักษาชล

นายวัชรารักษ์ จันทร์โชติ

เลขหมู่.....

เลขทะเบียน **103054**

วัน,เดือน,ปี...**2.7.ค.ค. 2552**



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551

การสื่อสารพูดคุยผ่านเส้นใยแก้วนำแสง

Conversation transmission via the optical cable

โดย

นายชัยวัฒน์ มั่งสาทอง

นายชัยสิทธิ์ รักษาชล

นายวัชรภรณ์ จันทร์โชติ

อาจารย์ที่ปรึกษา

ผศ.สุรพล บุญจันทร์

ดร.พิสิฐ บุญศรีเมือง

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2551

การสื่อสารพูดคุยผ่านเส้นใยแก้วนำแสง  
Conversation transmission via the optical cable

โดย

นายชัยวัฒน์ มั่งสาทอง

นายชัยสิทธิ์ รักษาชล

นายวัชรภรณ์ จันทร์โชติ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2551

ปริญญานิพนธ์ปีการศึกษา 2551

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การสื่อสารพุดคุยผ่านเส้นใยแก้วนำแสง

Conversation transmission via the optical cable

ผู้จัดทำ

1. นายชัยวัฒน์ มั่งสาทอง 49015052
2. นายชัยสิทธิ์ รักษาชล 49015053
3. นายวัชรภรณ์ จันทร์โชติ 49015068



( ผศ.สุรพล บุญจันทร์ )

อาจารย์ที่ปรึกษา

( ดร.พิสิฐ บุญศรีเมือง )

อาจารย์ที่ปรึกษา

## การสื่อสารพูดคุยผ่านเส้นใยแก้วนำแสง

### Conversation transmission via the optical cable

โดย นาย ชัยวัฒน์ มั่งสาทอง 49015052  
นาย ชัยสิทธิ์ รักษาชด 49015053  
นาย วัชรารณณ์ จันทร์โชติ 49015068

อาจารย์ที่ปรึกษา ผศ.สุรพล บุญจันทร์  
ดร.พิสิฐ บุญศรีเมือง

#### บทคัดย่อ

โครงการนี้เป็นการออกแบบระบบการสื่อสารพูดคุย โดยส่งสัญญาณเสียงผ่านเส้นใยแก้วนำแสง โดยใช้แหล่งกำเนิดแสงและอุปกรณ์รับแสง ซึ่งจะไม่ทำให้เกิดคลื่นวิทยุและคลื่นแม่เหล็กไฟฟ้าที่จะไปรบกวนระบบที่มีความปลอดภัยสูง เช่น โรงกลั่นน้ำมันปิโตรเลียม หรือ โรงก๊าซ ทั้งยังสามารถทดสอบสายเส้นใยแก้วนำแสงแบบคร่าวๆ โดยที่ส่วนภาคส่งนั้นสัญญาณจะถูกแปลงเป็นแสงแล้วส่งผ่านไปเส้นใยแก้วนำแสง ส่วนภาครับเมื่อรับสัญญาณแสงมาแล้วจะทำการแปลงสัญญาณแสงกลับมาเป็นสัญญาณเสียง

#### ABSTRACT

This project presents a design system conversation, audio signal transmission via the optical fiber by using a light source and photo diode, which no occur radio and microwave to disturb system high safety such as refinery petroleum or gas station and test fiber optical. The transmitter side signal will be converting to optical signal and feed into optical fiber. The receiving side the arriving optical signal will be converted to audio signal.

## สารบัญ

	หน้า
สารบัญ	ก-ง
สารบัญรูปภาพ	จ-ช
สารบัญตาราง	ณ
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีเกี่ยวข้อง	2
2.1 ลักษณะของแสง	2
2.2 ชนิดและ โครงสร้างของเส้นใยแก้วนำแสง	2
2.3 โหมดการเดินทางของแสง	6
2.4 แหล่งกำเนิดแสง	7
2.4.1 ไดโอดเปล่งแสง	7
2.4.2 เลเซอร์ไดโอด	8
2.5 การลดทอนสัญญาณ	10
2.6 การเพี้ยนของสัญญาณ	12
2.7 คุณสมบัติของเส้นใยแก้วนำแสง	17
2.7.1. ความสามารถในการรับส่งข้อมูลข่าวสาร	17
2.7.2 กำลังสูญเสียต่ำ	17
2.7.3 คลื่นแม่เหล็กไฟฟ้าไม่สามารถรบกวนได้	17
2.7.4 น้ำหนักเบา	17

## สารบัญ(ต่อ)

	หน้า
2.7.5 ขนาดเล็ก	17
2.7.6 มีความปลอดภัยสูง	18
2.7.7 มีความปลอดภัยต่อชีวิตและทรัพย์สิน	18
2.8 ภาคส่งสัญญาณแสง	18
2.8.1 วงจรขับสัญญาณแสง (Driver Circuit)	19
2.9 ภาครับสัญญาณแสง	19
2.10 การมอดูเลตเชิงความถี่	20
2.11 วงจรกรองความถี่ต่ำผ่าน (Low pass Filter: LPF)	22
2.12 วงจรเฟสล็อกลูป (Phase Lock Loop)	22
2.12.1 เฟสล็อกลูป	22
2.12.2 คุณสมบัติของวงจรสังเคราะห์ความถี่	24
2.12.3 การใช้เฟสล็อกลูปในการสังเคราะห์ความถี่	25
2.12.4 ภาคเฟสดีเทกเตอร์	25
2.12.5 ภาคออสซิลเลเตอร์แบบควบคุมความถี่ด้วยระดับแรงดัน (VCO)	26
2.12.6 ภาคลูปฟิลเตอร์	26
2.12.7 ภาคหาร N	28
2.12.8 ภาคกำเนิดความถี่อ้างอิง	29
2.12.9 การดีมอดูเลตสัญญาณเอฟเอ็มด้วยเฟสล็อกลูป	29

## สารบัญ(ต่อ)

	หน้า
2.12.10 ทรานเฟอร์ฟังก์ชันของลูป (Loop Transfer Function)	29
2.12.11 ข้อดีและข้อเสียของวงจรเฟสล็อกลูป	30
บทที่ 3 การออกแบบและการสร้าง	31
3.1 ภาคส่งสัญญาณเสียง	31
3.1.1 ภาคขยายสัญญาณ	31
3.1.2 ภาค FM Modulator	32
3.1.3 วงจรรวมสัญญาณ	33
3.1.4 การออกแบบวงจรขับแสง (Driver Circuit)	34
3.2 การออกแบบวงจรทางด้านรับ	35
3.2.1 การออกแบบวงจรเอฟเอ็มดีมอดูเลเตอร์สัญญาณเสียง (Frequency Audio Demodulator)	35
3.2.2 การออกแบบวงจรกรองย่านความถี่ผ่าน	36
3.2.3 การออกแบบวงจรขยายความถี่วิทยุ (RF Amplifier)	37
บทที่ 4 การทดลองและผลการทดลอง	41
4.1 วงจรทางด้านภาคส่ง	41
4.1.1 วงจรขยายความแตกต่างของเสียง	41
4.1.2 วงจรเอฟเอ็มมอดูเลเตอร์	42
4.1.3 วงจรรวมสัญญาณ	46
4.1.4 วงจรขับแอลอีดี (LED Driver)	47
4.2 การออกแบบวงจรทางด้านรับ	48

## สารบัญ(ต่อ)

	หน้า
4.2.1 วงจรกรองย่านความถี่ผ่าน	48
4.2.2 วงจรขยายความถี่วิทยุ	49
4.2.3 วงจรดีมอดูเลตทางความถี่	50
4.2.5 วงจรขยายสัญญาณเสียง (Audio Amplifier)	53
บทที่ 5 สรุปผลและวิจารณ์การทดลอง	56
5.1 สรุปผลการทดลอง	56
5.2 แนวทางการพัฒนาโครงการ	56

## สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 โครงสร้างของเส้นใยแก้ว หรือเส้นใยนำแสง	3
รูปที่ 2.2 ความสัมพันธ์ระหว่างมุมสะท้อนและมุมหักเหจากมุมตกกระทบ	3
รูปที่ 2.3 การเกิดมุมวิกฤตระหว่างสองตัวกลาง (ก) เมื่อ $n_1 < n_2$ และ (ข) เมื่อ $n_1 > n_2$	4
รูปที่ 2.4 การเกิดมุมวิกฤตระหว่างสองตัวกลางเมื่อ $n_1 > n_2$	5
รูปที่ 2.5 ชนิดของเส้นใยแก้วนำแสงแบ่งตามโครงสร้าง	6
รูปที่ 2.6 ชนิดของเส้นใยแก้วนำแสงแบ่งตามโหมดการเดินทางของแสง	7
รูปที่ 2.7 ตัวอย่างโครงสร้างของแหล่งกำเนิดแสงที่เป็นไดโอดเปล่งแสง	8
รูปที่ 2.8 ตัวอย่างโครงสร้างของแหล่งกำเนิดแสงที่เป็นเลเซอร์ไดโอด	9
รูปที่ 2.9 การเชื่อมต่อเส้นใยแก้วโดยการหลอมละลาย	11
รูปที่ 2.10 การเชื่อมต่อเส้นใยแก้วโดยทางกล	12
รูปที่ 2.11 การผิเคเพี้ยนของรูปสัญญาณปลายทาง	12
รูปที่ 2.12 ความกว้างของแถบความยาวคลื่นของแหล่งกำเนิด	14
รูปที่ 2.13 Dispersion characteristics of matched clad SM fiber	14
รูปที่ 2.15 โครงสร้างของเส้นใยแก้วนำแสงชนิดโหมดเดี่ยว	16
รูปที่ 2.16 วงจรขับสัญญาณแสง	19
รูปที่ 2.17 โฟโตดีเทคเตอร์	20
รูปที่ 2.18 การมอดูเลตเชิงความถี่	20
รูปที่ 2.19 วงจรต้นแบบ Butterworth Active Low Pass Filter อันดับ 5	22

สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 2.20 แผนผังของเฟสล็อกกลูป	23
รูปที่ 2.21 แผนผังของหน่วยสังเคราะห์ความถี่	25
รูปที่ 2.22 คุณลักษณะ (dynamic range) ในการเปลี่ยนความถี่เฟสล็อกกลูป	26
รูปที่ 2.23 ลักษณะสมบัติของ VCO	27
รูปที่ 2.24 วงจรเฟสล็อกกลูป	29
รูปที่ 3.1 บล็อกไดอะแกรมของเครื่องส่ง	31
รูปที่ 3.2 บล็อกไดอะแกรมของเครื่องรับ	31
รูปที่ 3.3 แสดงรูปขยายสัญญาณ	32
รูปที่ 3.4 วงจรรูป FM Modulator	33
รูปที่ 3.5 วงจรขยายสัญญาณ	33
รูปที่ 3.6 แสดงวงจรขับแสง	34
รูปที่ 3.7 แสดงวงจร O/E	35
รูปที่ 3.8 แสดงวงจรเอฟเอ็มมอดูเลเตอร์	36
รูปที่ 3.9 แสดงวงจรกรองความถี่ 5.5 MHz	36
รูปที่ 3.10 แสดงวงจรกรองความถี่ 10.7 MHz	37
รูปที่ 3.11 แสดงวงจรขยายความถี่วิทยุ	37
รูปที่ 3.12 แสดงวงจรขยายสัญญาณเสียง	38

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 3.13 แสดงวงจรภาคส่ง	39
รูปที่ 3.14 แสดงวงจรของเครื่องรับ	40
รูปที่ 4.1 แสดงสัญญาณรูปคลื่น ไซน์ที่ความถี่ 8 KHz	41
รูปที่ 4.2 แสดงสัญญาณที่ได้จากการขยายความแตกต่างของเสียง	42
รูปที่ 4.3 แสดงสัญญาณมอดูเลตทางความถี่ที่ 5.5MHz	43
รูปที่ 4.4 แสดงสัญญาณมอดูเลตทางความถี่ที่ 10.7 MHz	43
รูปที่ 4.5 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 5.5 MHz	44
รูปที่ 4.6 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 5.5 MHz	45
รูปที่ 4.7 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 10.7 MHz	45
รูปที่ 4.8 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 10.7 MHz	46
รูปที่ 4.9 แสดงสัญญาณที่ได้จากวงจรรวมสัญญาณ	47
รูปที่ 4.10 แสดงสัญญาณไฟฟ้าเปลี่ยนเป็นสัญญาณแสง	48
รูปที่ 4.11 แสดงกราฟผลตอบสนองทางความถี่ของวงจรแถบความถี่ผ่าน 5.5 MHz	49
รูปที่ 4.12 แสดงกราฟผลตอบสนองทางความถี่ของวงจรแถบความถี่ผ่าน 10.7 MHz	49
รูปที่ 4.13 แสดงสัญญาณขยายความถี่วิทยุ	50
รูปที่ 4.14 แสดงสัญญาณการคีมอดูเลตทางความถี่ 5.5 MHz	51
รูปที่ 4.15 แสดงสัญญาณการคีมอดูเลตทางความถี่ 5.5 MHz	51
รูปที่ 4.16 แสดงสัญญาณการคีมอดูเลตทางความถี่ 10.7 MHz	52
รูปที่ 4.17 แสดงสัญญาณการคีมอดูเลตทางความถี่ 10.7 MHz	52

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 4.18 แสดงการขยายสัญญาณเสียง	53
รูปที่ 4.19 แสดงการขยายสัญญาณเสียง	54
รูปที่ 4.20 แสดงสัญญาณจากเครื่องส่งไปยังเครื่องรับ	54
รูปที่ 4.21 แสดงสัญญาณเสียงของภาคส่ง	55
รูปที่ 4.22 แสดงสัญญาณเสียงของภาคส่ง	55

สารบัญตาราง

	หน้า
ตารางที่ 4.1 ผลการทดลอง Magnitude Response	49
ตารางที่ 4.2 ผลการทดลอง Magnitude Response	49

## บทที่ 1

### บทนำ

ในปัจจุบันความเจริญทางธุรกิจ ความก้าวหน้าทางเทคโนโลยี และการขยายตัวของสังคมทำให้มีความต้องการในการติดต่อสื่อสารและการแลกเปลี่ยนข้อมูลกันเพิ่มมากขึ้น และเพื่อตอบสนองความต้องการในการติดต่อสื่อสารและการแลกเปลี่ยนข้อมูลได้อย่างรวดเร็วทันต่อความต้องการของผู้ใช้บริการ ดังนั้นจึงได้มีการพัฒนาระบบการสื่อสารใหม่ขึ้นมา เรียกว่าระบบการสื่อสารด้วยเส้นใยนำแสง (Optical fiber communication system) ซึ่งสามารถส่งผ่านข้อมูลข่าวสารได้เป็นจำนวนมากในเวลาเดียวกัน เมื่อเปรียบเทียบกับการสื่อสารด้วยสายเคเบิล (Metallic cable) ที่ส่งผ่านข้อมูลข่าวสารกันด้วยไฟฟ้า

การสื่อสารด้วยเส้นใยแก้วนำแสง ที่สร้างจากแก้วซึ่งเป็นฉนวน จะไม่ถูกรบกวนและไม่ถูกดูดซับ แก้วเป็นวัสดุที่มีผลต่อการลดทอนน้อยมากและเป็นอิสระ จากการมอดูเลตทางความถี่ เมื่อเปรียบเทียบกับเคเบิลชนิดที่เป็นทองแดงแล้วที่มีความสามารถในการรับส่งข้อมูลเหมือนกันแต่ เส้นใยแก้วนำแสงมีขนาดเล็กและเบากว่ามีความปลอดภัยต่อมนุษย์และยังป้องกันการโจรกรรมข้อมูลหรือดักฟัง ได้เป็นอย่างดีเยี่ยม อีกทั้งมีราคาถูกแม้ว่าจะพิจารณา รวมถึงต้นทุนในการติดตั้งอุปกรณ์ต่างๆแล้วด้วย

สำหรับโครงการนี้ เป็นการส่งสัญญาณเสียงแบบอนาล็อกผ่านเส้นใยแก้วนำแสง ภาคส่งจะทำการส่งสัญญาณเสียงซึ่งมีแบนด์วิดท์ประมาณ 16 กิโลเฮิร์ตซ์ ทำการมอดูเลตแบบเอฟเอ็มด้วยคลื่นพาห้ที่ความถี่ประมาณ 5.5 และ 10.7 เมกะเฮิร์ตซ์ จากนั้นรวมสัญญาณเข้าด้วยกันโดยการมัลติเพล็กซ์ทางความถี่ ในขณะที่ยังเป็นสัญญาณไฟฟ้าหลังจากนั้นจะถูกนำไปมอดูเลตทางความเข้มแสง โดยโครงการนี้จะเลือกใช้แอลอีดี(LED)ที่มีความยาวคลื่น 820 นาโนเมตรเป็นตัวกำเนิดแสง (Light source)ซึ่งทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณแสงหลังจากนั้นสัญญาณแสงจะถูกป้อนเข้า(Coupling)เข้าไปในเส้นใยแก้วนำแสง ทางภาครับจะจะใช้อุปกรณ์รับแสง คือ โฟโอดีไดโอด(Photo Diode)ทำหน้าที่เปลี่ยนสัญญาณแสงให้เป็นสัญญาณไฟฟ้า จากนั้นทำการเอาสัญญาณเสียงออกมาด้วยการดีมอดูเลตเอฟเอ็ม โดยจะนำสัญญาณไปเข้าวงจรกรองความถี่ต่ำผ่านที่มีความถี่คัทออฟอยู่ที่ประมาณ 5.5 และ 10.7 เมกะเฮิร์ตซ์ หลังจากนั้นนำสัญญาณแอสแอมป์ไปทำการขยายซึ่งสามารถนำสัญญาณที่ได้ไปป้อนให้กับลำโพง

## บทที่ 2 ที่ทฤษฎีเกี่ยวข้อง

### 2.1 ลักษณะของแสง

ในปัจจุบันมีรูปแบบทางทฤษฎีที่อธิบายเกี่ยวกับแสงอยู่ สองลักษณะดังนี้คือลักษณะแรก อิเล็กโทรแมกเนติก (Electromagnetic) แสงมีลักษณะเป็นคลื่นแม่เหล็กไฟฟ้า อีกลักษณะคือ โฟตอน (Photon) แสงเป็นการเคลื่อนที่ของอนุภาคเล็กๆจำนวนมากที่เรียกว่าโฟตอนความเร็วในการเคลื่อนที่ของแสงจะขึ้นอยู่กับชนิดของตัวกลางที่แสงเดินทางผ่านแสงจะมีความเร็วสูงสุดเมื่อเคลื่อนที่ในสุญญากาศ ความเร็วของแสงในสุญญากาศจะกำหนดโดยอักษรและมียค่า  $c = 300,000$  กิโลเมตร/วินาที ( $3 \times 10^8$  เมตร/วินาที) ตามกฎของไอส์ไตน์ ความเร็วนี้เป็นความเร็วสูงสุดที่สามารถสังเกตได้ในการวัดทางกายภาพ เมื่อแสงเดินทางผ่านตัวกลางอย่างอื่นจะมีความเร็วลดลง ความเร็วของแสงในการเดินทางผ่านตัวกลางอื่นจะกำหนดด้วยตัวอักษร  $v$  และมีความสัมพันธ์กับ  $c$  ดังนี้

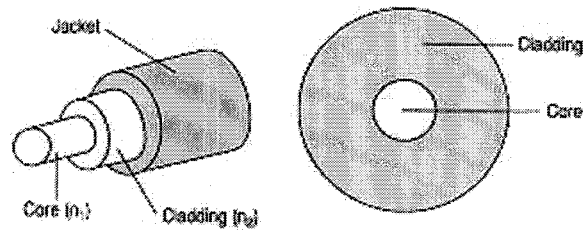
$$v = \frac{c}{n} \quad (2.1)$$

โดยที่  $n$  คือค่าดัชนีหักเหของแสง (Refractive index) ของวัสดุตัวกลางที่แสงผ่านตามปกติแล้ว แก้วที่ใช้ในการทำเส้นใยแสงจะมีค่าดัชนีหักเหประมาณ 1.5 หากนำค่าที่กำหนดแทนที่ในสูตรความเร็วของแสงในแก้วมีค่าเท่ากับ 200,000 กิโลเมตร/วินาที คุณลักษณะของแสงในสภาพคลื่นแม่เหล็กไฟฟ้ารูปแบบหนึ่งในการพิจารณาแสง คือ การแพร่กระจายของคลื่นแม่เหล็กไฟฟ้าซึ่งจะประกอบด้วยความถี่ (Frequency) และความยาวคลื่น (Wavelength) อันเป็นคุณลักษณะพื้นฐาน เช่นเดียวกับความถี่วิทยุ ต่างกันเพียงแต่ว่าจะมีความถี่สูงกว่ามากตามปกติแล้วการกำหนดชนิดของแสงจะใช้ความยาวคลื่น ของแสงนั้น แทนที่จะใช้ความถี่หรือสี ความยาวคลื่นแสงใน สุญญากาศจะสัมพันธ์กับ  $c$  และความถี่  $f$  ดังนี้

$$\lambda = \frac{c}{f} \quad (2.2)$$

### 2.2 ชนิดและโครงสร้างของเส้นใยแก้วนำแสง

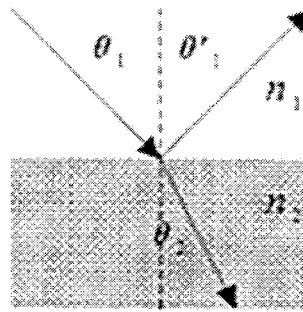
เส้นใยแก้วนำแสงทำด้วยวัสดุโปร่งแสง เช่น แก้วหรือพลาสติกใสนำมาดึงให้เป็นเส้นตรงคล้ายกับเอ็นดกปลาขนาดเล็กเพื่อใช้เป็นทางเดินของข้อมูลแสง ประกอบด้วยส่วนที่เป็นแกนหรือคอร์ (Core) อยู่ในแนวเส้นผ่าศูนย์กลาง ทำหน้าที่เป็นท่อนำสัญญาณแสง และส่วนที่เป็นวัสดุหุ้มเรียกว่าเคลดดิ้ง (Cladding) ล้อมรอบคอร์เพื่อป้องกันการสูญเสียสัญญาณและมีผลให้ระบบนำแสงดีขึ้น ดังแสดงในรูปที่



รูปที่ 2.1 โครงสร้างของเส้นใยแก้ว หรือเส้นใยนำแสง

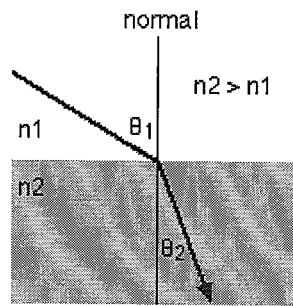
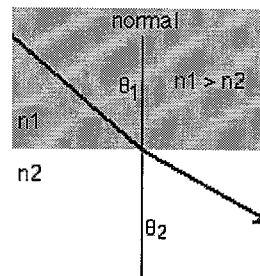
จากกฎการสะท้อนของแสง ทราบว่า มุมตกกระทบเท่ากับมุมสะท้อน ดังแสดงในรูปที่ 2.2 จะได้  $\theta_1 = \theta'_1$  ในขณะที่มุมหักเห มีความสัมพันธ์กับมุมตกกระทบตาม กฎของสเนลล์ (Snell's law) ดังนี้ เมื่อ  $n_1$  เป็นค่าดัชนีหักเหของตัวกลางที่ 1 และ  $n_2$  เป็นค่าดัชนีหักเหของตัวกลางที่ 2

$$n_1 \sin\theta_1 = n_2 \sin\theta_2 \quad (2.3)$$

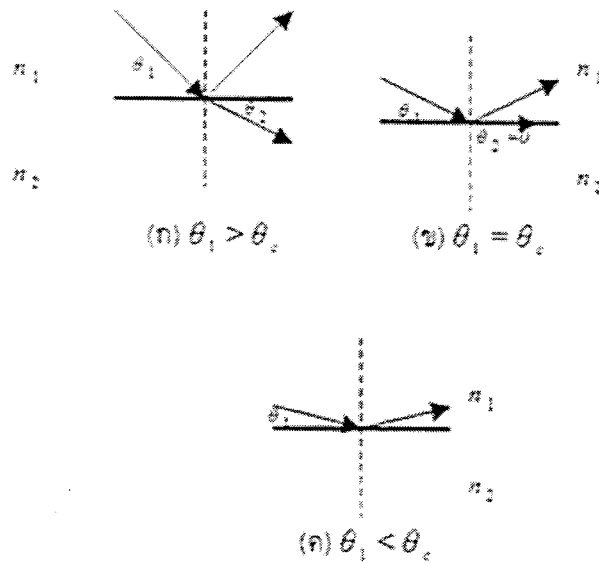


รูปที่ 2.2 ความสัมพันธ์ระหว่างมุมสะท้อนและมุมหักเหจากมุมตกกระทบ

จากกฎของสเนลล์ หากดัชนีหักเหของตัวกลางที่ 1 มีค่ามากกว่าดัชนีหักเหของตัวกลางที่ 2 ( $n_1 > n_2$ ) มุมหักเหจะกว้างกว่ามุมตกกระทบ นั่นคือรังสีหักเหจะเปลี่ยนแนวการเดินทางออกจากแนวของรังสีตกกระทบ ในลักษณะที่เบนห่างจากเส้นตั้งฉาก ในทำนองกลับกัน หากดัชนีหักเหของตัวกลางที่ 2 มีค่ามากกว่าดัชนีหักเหของตัวกลางที่ 1 ( $n_1 < n_2$ ) รังสีหักเหจะเบนเข้าหาเส้นตั้งฉาก ดังแสดงในรูปที่ 2.3

(ก)  $n_1 < n_2$ (ข)  $n_1 > n_2$ รูปที่ 2.3 การเกิดมุมวิกฤตระหว่างสองตัวกลาง (ก) เมื่อ  $n_1 < n_2$  และ (ข) เมื่อ  $n_1 > n_2$ 

ในการเดินทางของแสงจากตัวกลางที่มีค่าดัชนีหักเหสูงกว่า ไปยังตัวกลางที่มีค่าดัชนีหักเหต่ำกว่า ( $n_1 > n_2$ ) ดังแสดงในรูปที่ 2.4 ทิศทางของรังสีหักเหจะถูกกำหนดโดยค่าของมุมตกกระทบตามกฎของสเนลล์ จากรูปที่ 2.4 (ก) จะเห็นว่าหากค่าของมุมตกกระทบ  $\theta_1$  มีค่าลดลงเรื่อยๆ รังสีหักเหจะเบี่ยงเบนออกจากแนวทางเดิมเข้าหาแนวระนาบหรือเส้นรอยต่อระหว่างตัวกลางมากขึ้น เมื่อ  $\theta_1$  มีค่าลดลงถึงค่าหนึ่งซึ่งเท่ากับ  $\theta_c$  รังสีหักเหจะเคลื่อนที่ไปในแนวของระนาบรอยต่อระหว่างตัวกลางดัง รูปที่ 2.4 (ข) เหตุการณ์เช่นนี้ถือเป็นจุดเริ่มต้นของปรากฏการณ์การสะท้อนกลับหมด หรือ TIR (Total Internal Reflection) คือถือว่าไม่มีแสงเดินทางผ่านเข้าไปในตัวกลางที่สองเลย โดยที่มุม  $\theta_c$  กำหนดนิยามว่าเป็น มุมวิกฤต (Critical angle) ดังนั้น หากค่าของมุม  $\theta_1$  มีค่าน้อยกว่าค่าของมุมวิกฤต ( $\theta_1 < \theta_c$ ) แสงจะเกิดการสะท้อนกลับเข้าไปในตัวกลางเดิมแต่เพียงอย่างเดียว โดยจะไม่เกิดการหักเหเลย ดังแสดงในรูปที่ 2.4 (ค)

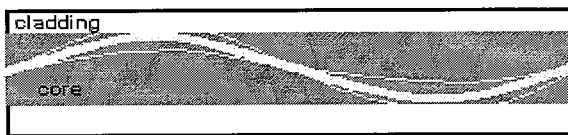


รูปที่ 2.4 การเกิดมุมวิกฤตระหว่างสองตัวกลางเมื่อ  $n_1 > n_2$

ชนิดของเส้นใยแก้วนำแสงโดยทั่วไปสามารถแบ่งได้เป็น 2 ประเภทใหญ่ ๆ คือแบ่งตามโครงสร้างของเส้นใยแก้วนำแสง และแบ่งตามโหมดการเดินทางของแสงในเส้นใยแก้วนำแสง โดยในการแบ่งตามโครงสร้างสามารถแบ่งออกไปได้อีกดังนี้ สเต็ปอินเด็กซ์ หมายถึงเส้นใยแก้วนำแสงที่มีค่าดัชนีหักเหของแสงคงที่ตลอดเนื้อสารที่ในส่วนที่เป็นคอร์ และแคลดดิ้ง โดยทั่วไปค่าดัชนีหักเหที่คอร์จะมีค่ามากกว่าแคลดดิ้งลักษณะทางเดินของแสงในเส้นใยแก้วนำแสงนี้จะเป็นเส้นตรงสะท้อนไปมาระหว่างรอยต่อของคอร์กับแคลดดิ้งขนาดเส้นผ่าศูนย์กลางของเส้นใยแก้วนำแสงส่วนใหญ่มีค่าเท่ากับ 125 ไมครอน ดังแสดงในรูปที่ 2.5 (ก) โดยขนาดของคอร์จะขึ้นอยู่กับ การออกแบบว่าจะส่งในโหมดร่วม (Multi mode) หรือโหมดเดี่ยว (Singlemode) เกรดเด็คอินเด็กซ์ (Graded-index) หมายถึงเส้นใยแก้วนำแสงที่มีค่าดัชนีหักเหของคอร์มีค่าไม่คงที่ โดยจะเปลี่ยนแปลงไปตามแนวรัศมี โดยที่ตำแหน่งแนวศูนย์กลางของเส้นจะมีค่าดัชนีหักเหสูงสุดจากนั้นจะลดลงไปตามระยะห่างจากแนวศูนย์กลางจนมีค่าดัชนีหักเหของคอร์และแคลดดิ้งเท่ากัน ดังแสดงในรูปที่ 2.5 (ข) การเปลี่ยนแปลงค่าดัชนีหักเหขึ้นอยู่กับ สมการคณิตศาสตร์ที่ใช้ในการออกแบบ โดยอาจจะเป็นฟังก์ชันของ พาราโบลาหรือครึ่งวงกลม แสงที่เดินทางในเส้นใยแก้วนำแสงชนิดนี้จะไม่เป็นเส้นตรงแต่จะมีแนวโค้งเปลี่ยนไปเรื่อย ๆ ตามขนาดของเส้นใยแก้วนำแสง เส้นใยแก้วนำแสงชนิดนี้จะมีเส้นผ่าศูนย์กลางประมาณ 125 ไมครอน



(ก) เส้นใยแก้วชนิดสตีปอินเด็กซ์

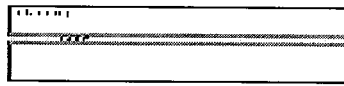


(ข) เส้นใยแก้วชนิดเกรดเค็ดอินเด็กซ์

รูปที่ 2.5 ชนิดของเส้นใยแก้วนำแสงแบ่งตามโครงสร้าง

### 2.3 โหมดการเดินทางของแสง

โหมดการเดินทางของแสงในเส้นใยแก้วนำแสงกำหนดขึ้นเพื่อแสดงแนวทางเดินของแสง ในลักษณะของมุมตกกระทบกับผิวหน้าตัดด้านขาเข้าของเส้นใยแก้วนำแสง เส้นใยแก้วนำแสงแต่ละเส้นอาจมีโหมดการเดินทางที่แตกต่างกันมากมายขึ้นกับค่าดัชนีหักเหของมันการแบ่งชนิดของเส้นใยแก้วนำแสงอาศัยโหมดการเดินทางของแสง เช่น โหมดเดี่ยว หมายถึง เส้นใยแก้วนำแสงที่ถูกออกแบบให้มีหรือใช้แนวทางเดินของแสงในการส่งสัญญาณเพียงแนวเดียวเท่านั้น ดังแสดงในรูปที่ 2.6 (ก) โดยทั่วไปเส้นผ่าศูนย์กลางของคอร์จะมีขนาดเล็กมากประมาณ 5-10 ไมครอนเท่านั้น และแนวทางเดินของสัญญาณแสงมักจะเป็นเส้นตรงตลอดแนวศูนย์กลางของเส้น โดยไม่กระทบรอยต่อระหว่างคอร์กับแคลดดิ้งเลยทำให้การส่งสัญญาณข้อมูลเกิดการผิดเพี้ยนน้อยมาก โหมดรวม หมายถึง เส้นใยแก้วนำแสงที่มีแนวทางเดินของแสงหลายแนวหรือหลายโหมด ดังแสดงในรูปที่ 2.6 (ข) ขนาดเส้นผ่าศูนย์กลางของคอร์ประมาณ 50-100 ไมครอนสัญญาณแสงจะเดินทางผ่านได้หลายแนว ทำให้สัญญาณข้อมูลเกิดการผิดเพี้ยนขึ้นได้เพราะรับข้อมูลได้ไม่พร้อมกัน แสงที่สะท้อนน้อยกว่าจะเดินทางได้เร็วกว่าแสงที่สะท้อนมากกว่า ทำให้ระบบสื่อสารที่ใช้โหมดรวม ต้องมีสถานีทวนสัญญาณใกล้กว่าชนิดโหมดเดี่ยว แต่มีราคาถูกลงกว่า



(ก) เส้นใยแก้วชนิดโหมดเดี่ยว



(ข) เส้นใยแก้วชนิดโหมดร่วม

รูปที่ 2.6 ชนิดของเส้นใยแก้วนำแสงแบ่งตามโหมดการเดินทางของแสง

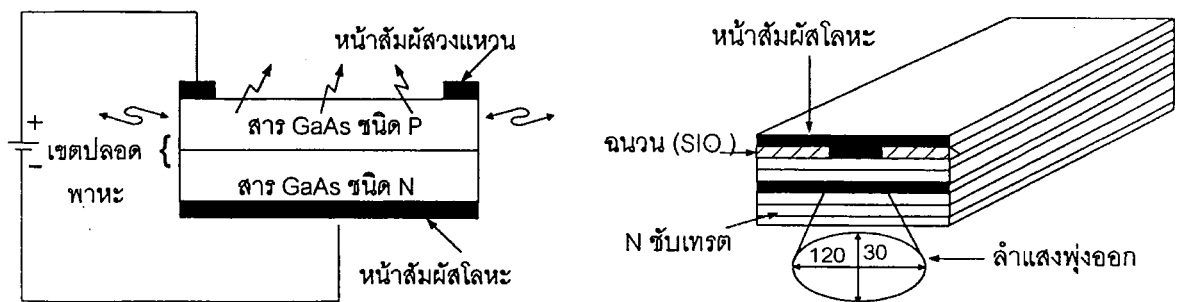
## 2.4 แหล่งกำเนิดแสง

แหล่งกำเนิดแสงที่ใช้ในระบบสื่อสารด้วยเส้นใยแก้วนำแสงจำเป็นต้องมีคุณสมบัติดังนี้ คือ สามารถให้แสงที่มีพลังงาน หรือความเข้มแสงมากพอที่จะส่งสัญญาณ หรือเดินทาง ไปตลอดระยะทางของการสื่อสารได้ โครงสร้างของแหล่งกำเนิดแสงต้องสามารถส่งพลังงานแสงทั้งหมดเข้าไปในเส้นใยแก้วนำแสงที่มีเส้นผ่าศูนย์กลางขนาดเล็กได้ นั่นคือ มุมของการเกิดแสงจากแหล่งกำเนิดต้องเป็นมุมแคบ ๆ และมีทิศทางที่แน่นอนในกรณีที่แสงจากแหล่งกำเนิดมีลักษณะกระจายเป็นมุมกว้างสามารถใช้อุปกรณ์คัปปลิงแสง เช่น เลนส์นำเข้ามาช่วยเพื่อรวมแสงส่วนใหญ่พุ่งเข้าสู่เส้นใยแก้วนำแสงได้ ความยาวคลื่นของแสงที่ได้ต้องมีความเหมาะสมกับเส้นใยแก้วนำแสงที่ใช้ในระบบสื่อสารใยแสง ความยาวคลื่นที่เหมาะสมกับเส้นใยแก้วนำแสงมากที่สุดคือประมาณ 1.55 ไมครอน รองลงมาอาจได้แก่ 1.3 ไมครอน และ 0.82 ไมครอน เมื่อพิจารณาตามค่าการสูญเสียไลน์วิดท์ (Line width,  $\Delta\lambda$ ) ของแสงที่ได้จะต้องมีค่าน้อย ๆ เพื่อให้สามารถส่งข้อมูลปริมาณมาก ๆ ได้ดี ช่วงเวลาตอบสนองของแหล่งกำเนิด หรือช่วงเวลาที่แหล่งกำเนิดได้รับสัญญาณไฟฟ้าแล้วสร้างสัญญาณแสงออกมาต้องมีค่าสั้นมาก ๆ อันจะมีผลทำให้ได้วงจรรับแสง หรือ ไครเวอ์ ที่สามารถส่งข้อมูลปริมาณมาก ๆ ได้ดี พลังงานแสงต้องมีค่าคงที่ต่อเนื่องตลอดเวลา และไม่มีเปลี่ยนแปลงใด ๆ อันเนื่องมาจากผลของอุณหภูมิ และสภาพแวดล้อมแหล่งกำเนิดแสงที่ใช้ในระบบสื่อสารด้วยเส้นใยแก้วนำแสง ที่ใช้โดยทั่วไปมีอยู่ 2 ประเภท คือ ไดโอดเปล่งแสง (LED:Light Emitting Diode) และ เลเซอร์ไดโอด (LD:Laser Diode)

### 2.4.1 ไดโอดเปล่งแสง

ไดโอดเปล่งแสง เป็นไดโอดที่ถูกออกแบบโครงสร้างให้สามารถทำงานเปล่งแสงออกมาได้ เมื่อมีการไบอัสที่ถูกต้อง โครงสร้างพื้นฐานของไดโอดเปล่งแสงแบบที่ใช้ในระบบเส้นใยแก้ว จะประกอบด้วยสารชนิดแกเลียมอะเซไนด์ (GaAs) (ไดโอดเปล่งแสงทั่วไปจะทำจากสารประเภทเยอรมันเนียมหรือซิลิคอน) ถูกโดปให้เป็นชนิด P (มีโฮลหรือประจุบวกมากกว่า) และชนิด N (มีอิเล็กตรอนอิสระ

มากกว่า) วางต่อกัน หลักการทำงานของมันก็เหมือนไดโอดหรือไดโอดเปล่งแสงธรรมดาทั่วไป เมื่อมีการไบอัสถูกทางด้วยค่าที่เหมาะสม จะเกิดการเคลื่อนที่ของอิเล็กตรอนไปยังโฮลในระหว่างช่วงรอยต่อของสาร P-N (ที่เรียกว่าบริเวณดีพลีทชันหรือเขตปลอดพาหะ) และมีการเปลี่ยนแปลงระดับพลังงานของชั้นอิเล็กตรอน เกิดการคลายพลังงานออกนอกในรูปของแสงบางครั้งสารที่ใช้ทำไดโอดเปล่งแสง อาจเป็นประเภทแกเลียมอะเซไนด์ฟอสเฟอ์ (GaAsP) แกเลียมฟอสเฟอ์ (GaP) อะลูมิเนียมแกเลียมอะเซไนด์ (AlGaAs) หรืออินเดียมแกเลียมอะเซไนด์ฟอสเฟอ์ (InGaAsP) ก็ได้เพื่อทำให้ความยาวคลื่นแสงที่ได้มีค่าแตกต่างกันแสงที่เปล่งออกมาจากไดโอดเปล่งแสงในช่วงรอยต่อ P-N จะมีลักษณะกระจัดกระจายไม่เป็นระเบียบไม่มีแนวทางเดียวกันนักและมักทำมุมค่อนข้างกว้างทำให้แสงที่ได้มีประสิทธิภาพค่อนข้างต่ำ การแก้ไขทำได้โดยปรับปรุงโครงสร้างของเนื้อสารให้มีความซับซ้อนขึ้นและมีการกำหนดขอบเขตการเปล่งแสง



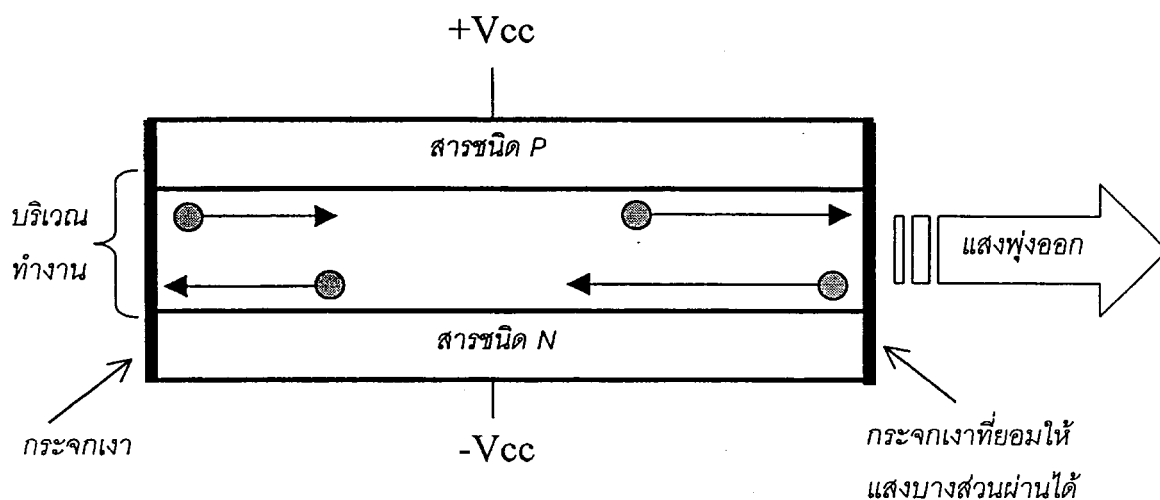
รูปที่ 2.7 ตัวอย่าง โครงสร้างของแหล่งกำเนิดแสงที่เป็นไดโอดเปล่งแสง

การที่ ไดโอดเปล่งแสง จะทำงานได้นั้นจะต้องต่อวงจรขับแสง ให้แก่มันซึ่งวงจรขับแสง เป็นส่วนสำคัญที่จะช่วยให้แหล่งกำเนิดแสงทำงานได้อย่างมีประสิทธิภาพ ลักษณะวงจรขับสัญญาณสำหรับไดโอดเปล่งแสงค่อนข้างแตกต่างจากวงจรของเลเซอร์ไดโอด ทั้งนี้เนื่องจากไดโอดเปล่งแสงมีคุณสมบัติความเป็นเชิงเส้นในการเปล่งแสงตามค่ากระแสไบอัสโดยตรง ทำให้เหมาะสำหรับเป็นแหล่งกำเนิดแสงที่ใช้ในระบบสื่อสารที่ใช้ข้อมูลแบบแอนะล็อก ถึงแม้ว่า ไดโอดเปล่งแสง จะเหมาะสำหรับการส่งสัญญาณแบบแอนะล็อก แต่ในระบบสื่อสารระยะไกลก็อาจสามารถใช้ส่งข้อมูลที่เป็นดิจิทัลได้

#### 2.4.2 เลเซอร์ไดโอด

เลเซอร์ไดโอด เป็นอุปกรณ์สารกึ่งตัวนำประเภทเดียวกับไดโอด แต่ถูกออกแบบให้สามารถเปล่งแสงเลเซอร์ออกมาได้ ลักษณะของแสงเลเซอร์เป็นแสงที่เป็นระเบียบ (Coherent) คือคลื่นแสงที่เปล่งออกมาจะมีเฟสที่ตรงกัน และมีทิศทางการพุ่งออกของแสงไปในทิศทางเดียวกัน (Directivity) ทำให้แสงเลเซอร์เสมือนเป็นลำแสงขนาน และมีความเข้มแสงสูงมาก หลักการเปล่งแสงพื้นฐานของเลเซอร์ไดโอด

ขึ้นอยู่กับโครงสร้างของมัน ซึ่งประกอบด้วยสารชนิดเดียวกับที่ใช้ทำไดโอดเปล่งแสง ดังที่ได้กล่าวมาแล้วในตอนต้น แต่ที่ปลายทั้งสองด้านถูกเคลือบด้วยสารที่ทำหน้าที่เสมือนกระจกเงา เมื่อมีการไบอัสที่เหมาะสมจะทำให้เกิดการเคลื่อนที่ของโฟตอนในระหว่างเขตปลอดพาหะ เมื่อโฟตอนเคลื่อนที่ไปกระทบโฟตอนตัวอื่นจะมีการถ่ายเทพลังงานทำให้เกิดมีโฟตอนตัวใหม่เพิ่มขึ้นมากมายและสะท้อนกลับไปกลับมาบริเวณรอยต่ออันเนื่องมาจากกระจกเงาที่ปลายทั้งสอง พฤติกรรมเช่นนี้ทำให้เกิดการสะสมพลังงานภายในมากขึ้นอย่างเป็นระเบียบ เมื่อพลังงานมีค่ามากพอจะพุ่งทะลุกระจกเงาด้านหนึ่งออกมาเป็นแสงเลเซอร์



รูปที่ 2.8 ตัวอย่าง โครงสร้างของแหล่งกำเนิดแสงที่เป็นเลเซอร์ไดโอด

การไบอัสเลเซอร์ไดโอดให้ทำงานเปล่งแสงเลเซอร์ออกมาได้ ขึ้นอยู่กับค่ากระแสที่ป้อนให้กับตัวมัน โดยจะต้องมีค่าสูงกว่า ค่ากระแสกระตุ้นน้อยที่สุดที่สามารถทำให้เลเซอร์ไดโอดทำงาน (Threshold current:  $I_{th}$ ) ที่กำหนดตามค่ามาตรฐานของเลเซอร์ไดโอดแต่ละเบอร์หากกระแสไบอัสมีค่าต่ำกว่า ค่ากระแสกระตุ้นน้อยที่สุดที่สามารถทำให้เลเซอร์ไดโอดทำงานเลเซอร์ไดโอดยังคงทำงานได้แต่แสงที่เปล่งออกมามีลักษณะสะเปะสะปะคล้ายกับการเปล่งแสงของไดโอดเปล่งแสงธรรมดา ในอดีต ค่ากระแสกระตุ้นน้อยที่สุดที่สามารถทำให้เลเซอร์ไดโอดทำงานของเลเซอร์ไดโอดมีค่าสูงมาก ทำให้การใช้งานเลเซอร์ไดโอดถูกจำกัดในวงแคบเพราะต้องออกแบบวงจรที่ค่อนข้างยุ่งยาก แต่ในปัจจุบัน เลเซอร์ไดโอดถูกออกแบบมาให้ใช้กระแสค่ากระแสกระตุ้นน้อยที่สุดที่สามารถทำให้เลเซอร์ไดโอดทำงานต่ำเพียงไม่กี่มิลลิแอมป์ ทำให้สามารถสร้างวงจรจับสัญญาณได้ง่าย ซึ่งกำลังงานของแสงที่เปล่งออกมาจากเลเซอร์ไดโอด มักมีการเปลี่ยนแปลงสูงมากอย่างรวดเร็ว แม้ว่ากระแสไบอัสจะมีค่ามากกว่าค่ากระแสกระตุ้นน้อยที่สุดที่สามารถทำให้เลเซอร์ไดโอดทำงาน เพียงเล็กน้อยในช่วงเริ่มต้น จึงนิยมใช้เลเซอร์ไดโอดกับวงจรจับสัญญาณที่มีข้อมูลเป็นแบบดิจิทัล

## 2.5 การลดทอนสัญญาณ

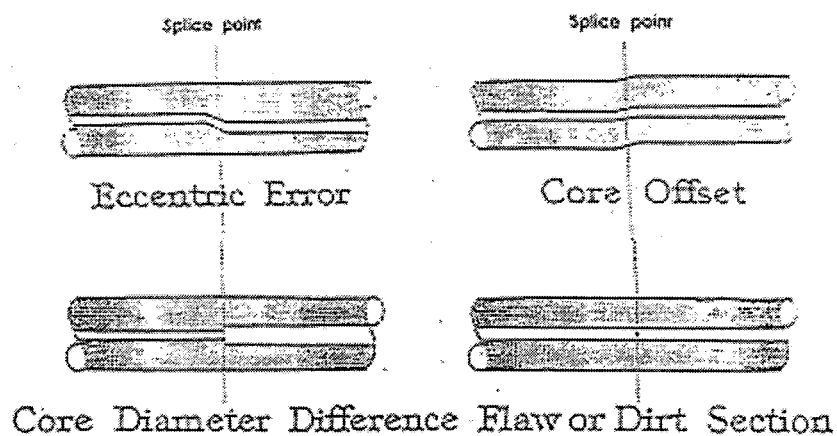
สัญญาณแสงที่เดินผ่านเส้นใยแก้วนำแสงจากต้นทางไปจนถึงปลายทางจะถูกลดทอนลง การลดทอนสัญญาณนี้อาจแบ่งออกได้เป็น

การลดทอนของสัญญาณแสงในเส้นใยแก้วนำแสง (Optical fiber loss) ตามปกติจะคิดต่อหนึ่งหน่วยความยาว เช่นที่ระยะทางสาย 1 กม. การลดทอนของสัญญาณนี้จะขึ้นอยู่กับคุณภาพของขบวนการผลิตเส้นใยแก้วนำแสงในทางปฏิบัติค่าการลดทอนของสัญญาณแสง จะอยู่ระหว่าง 0.2 – 0.5 เดซิเบลต่อกิโลเมตร สำหรับเส้นใยแก้วนำแสงชนิดโหมคเดี่ยว โดยมีองค์ประกอบพื้นฐานที่เป็นสาเหตุของการลดทอนของสัญญาณแสง คือการลดทอนของสัญญาณแสงจากการดูดกลืนแสงในเส้นใยแก้ว (Absorption loss) นั้นเกิดจากการดูดกลืนแสงของ ซิลิกา (Silica) ซึ่งเป็นองค์ประกอบหลักและ สารเจือปนเปื้อน (Impurities) อื่นๆ ที่ปนเปื้อนอยู่ใน สารซิลิกา จะมีมากต่อแสงในย่านอินฟราเรด (Infared) และอัลตราไวโอเล็ต (Ultra violet) ในระบบสื่อสารด้วยเส้นใยแก้วนำแสงควายาวคลื่นแสงที่ใช้จะอยู่ในย่าน อินฟราเรด คือประมาณ 0.8 – 17 ไมโครเมตร ดังนั้นการดูดกลืนแสงของ ซิลิกา จึงมีผลต่อการลดทอนสัญญาณ สารเจือปน อื่นๆ ที่มีผลอย่างมากในการดูดกลืนแสงคือ อีออนของน้ำ(OH) ซึ่งอนุภาคนี้อาจรวมตัวเข้ากับ ซิลิกา ขณะอยู่ในขบวนการผลิตได้มีการแก้ไขปัญหาโดยการปรับปรุงขบวนการผลิตให้ อีออนของน้ำ ที่รวมตัวกับ ซิลิกา ลดลงการลดทอนของสัญญาณแสงจากการกระเจิงย้อนกลับ (Scattering loss) เกิดจากสาเหตุที่ค่า ดรรชนีการหักเหของแสง ของคอร์ ไม่สม่ำเสมอ อาจเนื่องจากมีสารอื่นแทรกอยู่ ซึ่งปรากฏการณ์นี้จะเกิดขึ้นในขบวนการผลิตเมื่อแสงเดินทางกระทบกับสารเจือปนเปื้อนเหล่านี้จะเกิดการกระจายตัวในทุกทิศทาง การลดทอนของสัญญาณแสงจากการกระเจิงย้อนกลับ จะเกิดขึ้นจากความไม่สม่ำเสมอเหล่านี้เมื่อเทียบกับความยาวคลื่นของแสงที่ขนาดต่างๆ ดังนั้นแสงที่มีความยาวคลื่นสั้นจะเกิดมากกว่าแสงที่มีความยาวคลื่นยาวกว่าการลดทอนของสัญญาณแสงจากการโค้งงอขนาดเล็ก (Microbending loss) สาเหตุของการลดทอนเกิดจากการที่ คอร์ ของเส้นใยแสงโค้งงอเล็กน้อยอันเกิดขึ้นในขบวนการผลิตหรืออาจเกิดจากแรงภายนอกมากระทำต่อเส้นใยแสงนั้น ในขบวนการผลิตความแตกต่างของอุณหภูมิระหว่างวัสดุที่ทำ คอร์ และวัสดุที่ทำ แคลดดิง จะมีเล็กน้อย ดังนั้นในขณะที่ปล่อยให้เส้นใยแสงเย็นตัวลง การหดตัวที่ไม่เท่ากันจะเป็นสาเหตุที่ทำให้ คอร์ งอเล็กน้อยได้ ในขณะที่เตรียมเส้นใยแสง เพื่อจัดทำเคเบิลหรือขณะม้วนเคเบิลลงในระวิงก่อนการขนส่ง อาจมีแรงภายนอกมากระทำต่อเส้นใยแก้ว ทำให้เส้นใยแก้วเกิดการโค้งงอเล็กน้อยซึ่งเป็นสาเหตุให้เกิดการลดทอนของสัญญาณแสงจากการ โค้งงอขนาดเล็ก ขึ้นได้ จากการลดทอนสัญญาณที่กล่าวมาทั้งหมดจะพบว่า การลดทอนของสัญญาณแสงของเส้นใยแก้วนำแสง เป็นการลดทอนที่เกิดจากขบวนการผลิต จึงเป็นการยากที่ผู้ใช้จะควบคุมได้ การลดทอนเหล่านี้มีแนวโน้มจะลดลง เนื่องจากการพัฒนาขบวนการผลิตให้ทันสมัยยิ่งขึ้น ดังนั้นอนาคต การลดทอนของสัญญาณแสงของเส้นใยแก้วนำแสง อาจมีค่าน้อยกว่า 0.2 เดซิเบลต่อกิโลเมตรการลดทอนรวมของสัญญาณแสงในเส้นใยแก้วนำแสง (Total losses of fiber) จากการลดทอนของสัญญาณแสง ที่กล่าวมาแล้วทั้งหมด หากนำมาเขียนให้เป็นกราฟแสดงความสัมพันธ์ระหว่างความยาวคลื่นและการลดทอน จะได้ดังรูปที่ 2.14 ค่าการลดทอนรวมของสัญญาณแสงในเส้นใยแก้วนำแสง จะเป็นผลรวมของ การลดทอนของสัญญาณแสงจากการดูดกลืนแสงในเส้นใยแก้วนำแสง และ การลดทอนของสัญญาณแสงจากการกระเจิงย้อนกลับ จะเป็นองค์ประกอบ

หลักที่จำกัดระยะทางในการเดินทางของแสง จากรูปที่ 2.14 จะพบว่า ช่วงความยาวคลื่นที่ทำให้การลดทอนรวมของสัญญาณแสงในเส้นใยแก้วนำแสง มีค่าต่ำสุดซึ่งเหมาะที่จะนำไปใช้ประโยชน์ในด้านการสื่อสารทางแสงมีอยู่ 3 ช่วง ซึ่งเรียกช่วงความยาวคลื่นเหล่านี้ว่า Optical window การลดทอนจากการเชื่อมต่อ (Link loss) การลดทอนสัญญาณในเส้นใยแสงมิใช่มีเฉพาะ การลดทอนของสัญญาณแสงในเส้นใยแก้วนำแสง เพียงอย่างเดียว ยังมีการลดทอนอื่นๆประกอบอยู่ด้วย สามารถแยกการลดทอนจากการเชื่อมต่อได้ดังนี้การสูญเสียของแสงที่ปลายทั้งสองของเส้นใยแสงที่ต่อเข้ากับ แหล่งจ่ายแสง และอุปกรณ์รับสัญญาณแสง (Coupling loss) หากพิจารณาที่แหล่งจ่ายแสงแล้วจะพบว่าปริมาณแสงที่ส่งออกจะมีจำนวนมากมาย แต่สามารถส่งผ่านเข้าไปในเส้นใยแสงได้เพียงจำนวนหนึ่ง ดังนั้นจึงเกิดการสูญเสียขึ้นและในทำนองเดียวกัน ที่ด้านปลายของเส้นใยแสงที่ต่อกับอุปกรณ์รับสัญญาณแสงนั้น ก็จะมีการสูญเสียเช่นเดียวกับพารามิเตอร์ ที่สำคัญในการคัปปลิง แสงเราเรียกว่า คัปปลิง เอฟฟิเชียนซี (Coupling efficiency) ( $\eta$ )

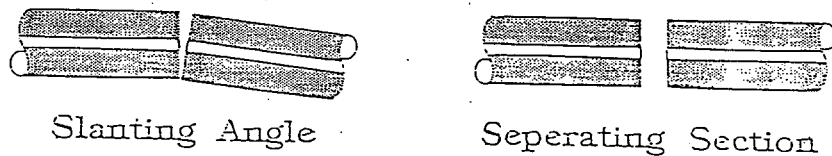
โดย 
$$\eta = \frac{P_t}{P_s} \quad (2.4)$$

การออกแบบ คอนเน็คเตอร์ ที่จุดต่อนี้จึงมีความจำเป็นจะต้องให้ค่า  $\eta$  สูงสุดโดยการนำเลนส์มารวมในการ คัปปลิง ด้วยการลดทอนของสัญญาณแสงจากการเชื่อมต่อเส้นใยแก้ว (Splicing loss) เนื่องจากแต่ละเส้นทาง เคเบิลใยแก้วจะถูกจัดวางเป็นช่วงๆ ทั้งนี้ยากต่อการวางสายช่วงเดียวเท่ากับความยาวของระยะทางนั้นๆได้ หากมีระยะทางมากๆดังนั้นจึงจำเป็นต้องมีการตัดต่อสายแต่ละช่วงเข้าด้วยกัน การตัดต่อเส้นใยแก้วนำแสง ที่นิยมใช้กันอยู่มี 2 รูปแบบคือการเชื่อมต่อเส้นใยแก้วโดยการหลอมละลาย (Fusion splices) ในขบวนการการเชื่อมต่อเส้นใยแก้วโดยการหลอมละลายนี้ องค์ประกอบที่ทำให้เกิดการลดทอนขึ้นคือ Eccentric error , Core offset , Core diameter และ Flaw or dirt section องค์ประกอบเหล่านี้บางส่วนเกิดจากขบวนการผลิตเส้นใยแสง บางส่วนเกิดจากการทำงานในขณะที่ตัดต่อ ในปัจจุบันเครื่องการเชื่อมต่อเส้นใยแก้วโดยการหลอมละลาย สามารถตัดต่อโดยทำให้ การลดทอนของสัญญาณแสงจากการเชื่อมต่อเส้นใยแก้ว มีค่าประมาณ 0.02-0.05 เดซิเบล



รูปที่ 2.9 การเชื่อมต่อเส้นใยแก้วโดยการหลอมละลาย

การเชื่อมต่อเส้นใยแก้วโดยทางกล (Mechanical splices) องค์กรประกอบทำให้เกิดการลดทอนจะใกล้เคียงกับ การเชื่อมต่อเส้นใยแก้วโดยการหลอมละลาย โดยจะมีส่วนเพิ่มเติมอีกคือ slanting angle และ separating section ในปัจจุบัน การเชื่อมต่อเส้นใยแก้วโดยทางกลมีค่าการลดทอนของสัญญาณแสงจากการเชื่อมต่อเส้นใยแก้ว ประมาณน้อยกว่า 0.2 dB

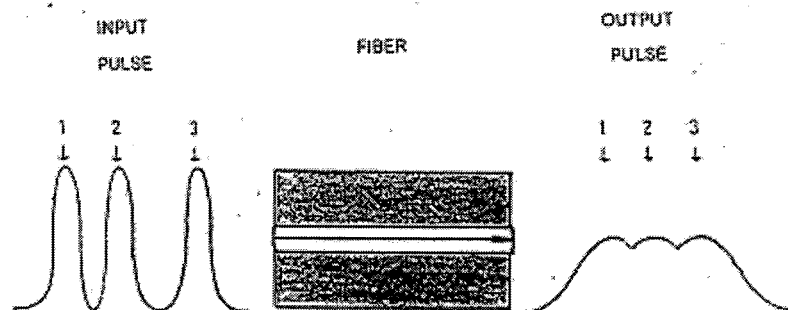


รูปที่ 2.10 การเชื่อมต่อเส้นใยแก้วโดยทางกล

การลดทอนของสัญญาณแสงจากการโค้งงอการ สูญเสียนี้จะเกิดขึ้นจากการติดตั้งสายเคเบิลใยแก้วที่โค้งงอมากเกินไปกว่าข้อกำหนดจากโรงงานผู้ผลิต ซึ่งจะกำหนดครีสมิการ โค้งงอเป็นจำนวนเท่าของเส้นผ่านศูนย์กลางของเคเบิลแสงที่เดินทางอยู่ในเส้นใยเมื่อเดินทางจากส่วนที่เป็นเส้นตรงมากระทบกับส่วนที่โค้งงออยู่จะส่งผลให้มุมตกกระทบน้อยกว่ามุมวิกฤตแสงจะหักเหออกจาก คอร์ ของเส้นใยแสง จึงทำให้เกิดการสูญเสียขึ้น ดังนั้นในการติดตั้งสายเคเบิลใยแก้ว จึงควรระมัดระวังการ โค้งงอ เช่นการม้วนสายเคเบิลในบ่อพัก การดึงสายหย่อนเกินไปในเคเบิลอากาศทำให้เคเบิลที่ถูกยึดที่อุปกรณ์ยึดสาย โค้งงอ มุมตกที่ต้องโค้งงอเคเบิลตามเป็นต้น

## 2.6 การเพี้ยนของสัญญาณ

ปรากฏการณ์ที่พบได้ในการเดินทางของแสงภายใน คอร์ ของเส้นใยแสงคือรูปสัญญาณที่ปลายทางเกิดการผิดเพี้ยนจากสัญญาณที่ต้นทาง โดยมีลักษณะกว้างออก



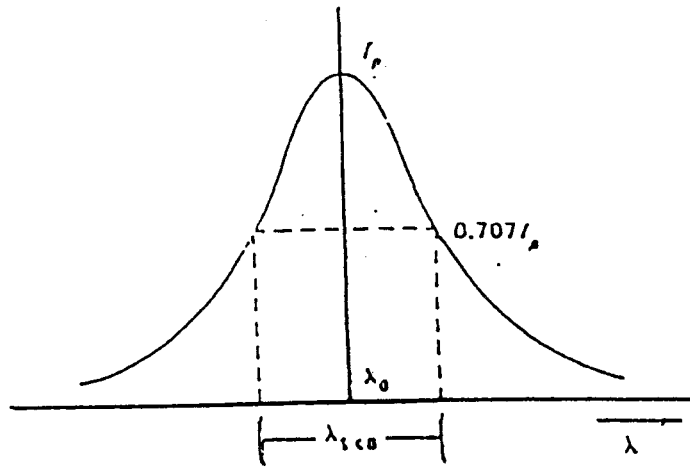
รูปที่ 2.11 การผิดเพี้ยนของรูปสัญญาณปลายทาง

การผิดเพี้ยนของรูปสัญญาณปลายทาง ในกรณีที่สัญญาณที่ใช้ส่ง มี อัตราการส่งข้อมูลสูงๆ จะส่งผลให้อุปกรณ์รับสัญญาณแสง ไม่สามารถแยกแยะสัญญาณได้จึงเกิดการผิดพลาดในการรับส่ง การเพี้ยนของสัญญาณที่เกิดในเส้นใยแสง นี้เป็นองค์ประกอบที่กำหนด อัตราการส่งข้อมูลในการรับส่งสัญญาณและระยะทางของอุปกรณ์ทวนสัญญาณ (Repeater span) หาก อัตราการส่งข้อมูลสูงๆ การเพี้ยนของสัญญาณ ที่เกิดกับเส้นใยแสงมีอยู่ 2 ชนิด คือ

การเพี้ยนของสัญญาณแสงจากการที่แสงเดินทางไปถึงปลายทางไม่พร้อมกัน (Modal dispersion) ในเส้นใยแก้วชนิดโหมคร่วม แสงเดินทางอยู่ภายในคอร์ จะมีจำนวนมากแสงเหล่านี้จะมีระยะทางและเวลาในการเดินทางไม่เท่ากัน ดังนั้นเมื่อแสงเดินทางไปถึงปลายทางไม่พร้อมกันจะส่งผลให้รูปสัญญาณที่ปลายทาง แผลงว้างออก สำหรับเส้นใยแสงที่มีความยาว 1 กิโลเมตร ความแตกต่างระหว่างเวลาในการเคลื่อนที่ของแสงที่มีทางเดินยาวที่สุดกับสั้นที่สุด เวลานี้เราเรียกว่า Propagation time dispersion (T) ค่าของระยะเวลานี้สามารถคำนวณได้ และการเพี้ยนของสัญญาณแสงจากการที่แสงเดินทางไปถึงปลายทางไม่พร้อมกันนี้จะไม่ขึ้นอยู่กับความยาวคลื่นมีหน่วยเป็น นาโนวินาทีต่อกิโลเมตร กรณีที่เส้นใยแสงแบบ สเต็ป อินเด็กซ์ (ชนิดโหมคร่วม) จะเกิดขึ้นมากเนื่องจากแสงในแต่ละโหมด ไปถึงปลายทางไม่พร้อมกัน อันเนื่องจากระยะทางในการเคลื่อนที่ของแสงแต่ละโหมด แตกต่างกัน หากเป็นเส้นใยแสงแบบเกรดเค็ด อินเด็กซ์ แสงจะถึงปลายทางด้วยเวลาใกล้เคียงกันถึงแม้ว่าระยะทางในการเคลื่อนที่ของแสงในแต่ละโหมด จะแตกต่างกันก็ตาม ด้วยสาเหตุที่แสงในโหมด ที่เคลื่อนที่ในเส้นทางที่ไกลกว่าจะเคลื่อนที่ได้เร็วกว่า สำหรับ เส้นใยแก้วชนิดโหมคเดี่ยว แสงที่เดินทางอยู่ในเส้นใยแสงมีเพียงโหมด เดียว ดังนั้นจึงไม่มีปัญหาเกี่ยวกับการเพี้ยนของสัญญาณแสงจากการที่แสง

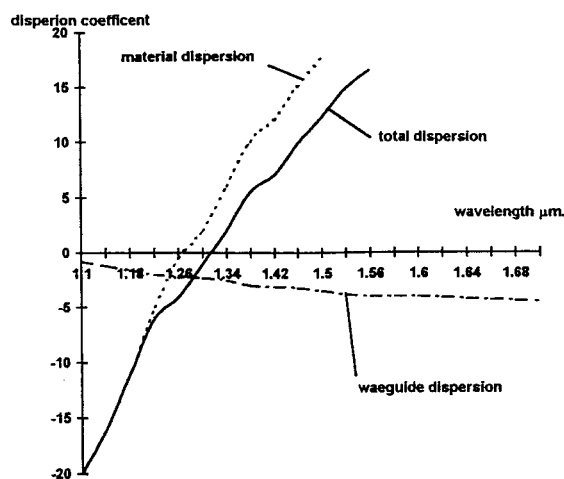
เดินทางไปถึงปลายทางไม่พร้อมกันการเพี้ยนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกัน (Chromatic dispersion) เนื่องจากแสงที่เกิดจากตัวกำเนิดแสงไม่ว่าจะเป็น ไดโอดเปล่งแสง หรือ เลเซอร์ไดโอด ต่างก็ไม่ใช่เป็นแสงที่เป็นระเบียบที่แท้จริงกล่าวคือ สเปกตรัมของแสงยังมีความยาวคลื่นอื่นประกอบอยู่แต่มีกำลังน้อยกว่า แต่ สเปกตรัมของแสงของ เลเซอร์ไดโอด จะมี ความกว้างของแถบความยาวคลื่น (Spectral width) ที่แคบกว่า ไดโอดเปล่งแสง มาก แสงที่มีความยาวคลื่นแตกต่างกันนี้จะเคลื่อนที่อยู่ใน คอร์ อันส่งผล

ให้ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกันไปด้วยนั่นคือเกิด Propagation time dispersion ขึ้น ทำให้รูปสัญญาณที่ปลายทาง ผิดเพี้ยนและขยายกว้างออกการเพี้ยนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกันสามารถแบ่งออกเป็น 3 ชนิดคือการเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง (Material dispersion) ดังนั้นแสงแต่ละความยาวคลื่นจะเคลื่อนที่ด้วยความเร็วที่แตกต่างกัน หากแสงที่ส่งเข้าไปในเส้นใยมีความยาวคลื่น จะทำให้แสงดังกล่าวไปถึงปลายทางไม่พร้อมกันโดยคลื่นสั้นจะถึงปลายทางช้ากว่า



รูปที่ 2.12 ความกว้างของแถบความยาวคลื่นของแหล่งกำเนิด

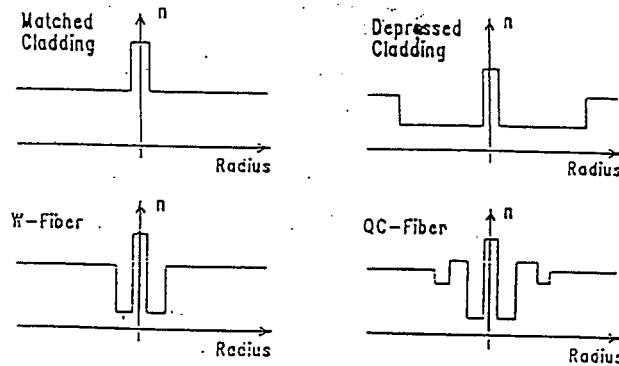
จากรูปที่ 2.12 แถบความยาวคลื่นของแสงจะประกอบด้วย ความยาวคลื่นที่จุดศูนย์กลาง Center wavelength ( $\lambda_0$ ) ซึ่งมี แอมพลิจูดสูงสุด และที่กึ่งกลางที่มีค่าลดลงครึ่งหนึ่งของแบนด์วิดท์ (Half power bandwidth) จะพบว่ามีความยาวคลื่นอื่นประกอบด้วยแต่มีแอมพลิจูดที่ต่ำกว่า ความยาวคลื่นที่สั้นกว่า  $\lambda_0$  จะมีการหน่วงเวลามากกว่าความยาวคลื่นที่ยาวกว่าจึงทำให้การเดินทางของแสงถึงปลายทางไม่พร้อมกัน เป็นสาเหตุให้เกิดการเพี้ยนของสัญญาณแสงขึ้นหน่วยของการเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง เป็น พิกโควินาที / (นาโนเมตร. กิโลเมตร) โดยคิดที่ระยะทาง 1 กิโลเมตร การเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทางโดยส่วนใหญ่จะถูกพิจารณาสำหรับ เส้นใยแก้วชนิด โหมดเดี่ยวเท่านั้น เนื่องจากใน เส้นใยแก้วชนิดโหมดร่วมนั้น การเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทางจะมีค่าน้อยกว่า การเพี้ยนของสัญญาณแสงจากการที่แสงเดินทางไปถึงปลายทางไม่พร้อมกันมาก



รูปที่ 2.13 Dispersion characteristics of matched clad SM fiber

การเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณ (Waveguide dispersion) ในย่านความยาวคลื่น 1,300 และ 1,550 เป็นย่านที่ การเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง มีค่าเป็นศูนย์ ดังนั้นในย่านนี้ การเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง จะไม่นำพิจารณาสำหรับเส้นใยแก้วชนิดโหมดเดี่ยว แต่จะพบว่าจะยังมีการเพี้ยนของสัญญาณแสง อีกประเภทหนึ่งที่เกิดขึ้นและไม่เป็นศูนย์ในย่านนี้ เราเรียกการเพี้ยนของสัญญาณแสงนี้ว่าการเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณ ลักษณะการเกิดการเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณ จะเกิดจากแหล่งกำเนิดแสงที่มีไอโซ แหล่งกำเนิดแสงที่มีเพียงความยาวคลื่นเดียวอย่างแท้จริงเช่น ไดโอดเปล่งแสง แหล่งกำเนิดแสงที่ทำให้แสงไม่ได้อยู่ภายในคอร์ เพียงอย่างเดียวแต่จะมีส่วนหนึ่งเดินทางไปในบริเวณรอยต่อระหว่างคอร์ และ แคลดดิง หรือบริเวณ แคลดดิง แสงจึงถึงปลายทางไม่พร้อมกันโดยแสงที่เดินทางใน แคลดดิงจะถึงปลายทางก่อนเพราะมีค่าดัชนีหักเหที่ต่ำกว่าจึงทำให้รูปสัญญาณที่ปลายทางขยายกว้างออกไปทางปฏิบัติการเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณของเส้นใยแก้วชนิดโหมดเดี่ยว จะประมาณ 6.6 พิกโครวินาที / (นาโนเมตร.กิโลเมตร)การเพี้ยนของสัญญาณแสงจากโครงสร้าง (Profile dispersion) เป็นส่วนหนึ่งของการเพี้ยนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกัน สาเหตุที่เกิดเนื่องมาจากค่าดัชนีหักเหของแสงในคอร์ และ แคลดดิง ซึ่งทำให้เกิด ดรรชนีของโครงสร้าง (Index profile) จะมีผลต่อกลุ่มความเร็ว (Group velocity) ของแสงหรืออาจกล่าวได้ว่าความแตกต่างของความยาวคลื่นจะขึ้นอยู่กับค่าดรรชนีการหักเหของคอร์ และ แคลดดิงซึ่งค่าดรรชนีการหักเห เหล่านี้อาจไม่สม่ำเสมอได้อันเนื่องมาจากขบวนการผลิต จึงส่งผลให้การเดินทางของแสงที่ความยาวคลื่นต่างกันไปถึงปลายทางไม่พร้อมกันทำให้เกิดการเพี้ยนของสัญญาณแสงขึ้นใน การเพี้ยนของสัญญาณแสงจากโครงสร้างของเส้นใยแก้วชนิดเกรดเด็คอินเด็ก (Graded index fiber profile dispersion) เป็นองค์ประกอบที่สำคัญในการออกแบบเนื่องจากโครงสร้าง จะออกแบบมาใช้กับความยาวคลื่นเดี่ยวเช่น 850 นาโนเมตร หรือ 1300 นาโนเมตร หากความยาวคลื่นแสงมีการเปลี่ยนแปลงจะทำให้เกิดการเพี้ยนของสัญญาณแสงจากโครงสร้าง ขึ้นในโครงสร้างของเส้นใยแก้วชนิดโหมดเดี่ยว จะคิดเป็นส่วนหนึ่งของการเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณ Dispersion – shifted fiber เส้นใยแก้วชนิดโหมดเดี่ยว มาตรฐานจะมีการลดทอนสัญญาณ ต่ำสุดที่ 1,550 นาโนเมตร และการเพี้ยนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกัน ต่ำสุดที่ 1,300 นาโนเมตร จะพบว่าหากเลือกใช้ความยาวคลื่นหนึ่งจะได้ผลดีในการหนึ่ง แต่จะเกิดผลเสียอีกทางหนึ่ง ดังนั้นจึงมีความพยายามที่จะพัฒนาเส้นใยแก้วนำแสง โดยให้มีการลดทอนสัญญาณต่ำสุดและแบนด์วิธ กว้างที่สุด (การเพี้ยนของสัญญาณแสงต่ำสุด) โดยการเปลี่ยนแปลง โครงสร้างของเส้นใยแก้วนำแสงให้มีความซับซ้อนมากยิ่งขึ้นโดยเรียกว่า Dispersion – shifted fiber (DSF) หลักการพื้นฐานของดีเอสเอฟ คือ การหักล้าง ของการเพี้ยนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง และการเพี้ยนของสัญญาณแสงจากโครงสร้างที่นำสัญญาณ เหลือต่ำสุดเพื่อให้ความยาวคลื่นที่ใช้งานกว้างที่สุด เช่นจาก 1,300-1,550 นาโนเมตร การเปลี่ยนโครงสร้าง

กระทำได้หลายแบบเช่น ดับเบิลยู-ไฟเบอร์ (W-fiber) คิวซี-ไฟเบอร์ (QC-fiber) เป็นต้น ดังแสดงในรูปที่ 2.15



รูปที่ 2.15 โครงสร้างของเส้นใยแก้วนำแสงชนิดโหมดเดี่ยว

เส้นใยแก้วชนิดโหมดเดี่ยว มาตรฐาน Matched cladding and depressed cladding การ फैนของสัญญาณแสงจากโครงสร้างท่อนำสัญญาณ จะมีค่าน้อยมากในขณะที่ ดับเบิลยู-ไฟเบอร์และคิวซี-ไฟเบอร์ จะมีการ फैนของสัญญาณแสงจากโครงสร้างท่อนำสัญญาณมากกว่า ผลลัพธ์คือ การ फैนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทางจะถูกหักล้างทำให้การ फैนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกัน รวมมีค่าต่ำลงถึง 4 พิกโควินาที / (นาโนเมตร.กิโลเมตร) ที่ความยาวคลื่น 1,300-1,550 นาโนเมตรข้อเสียของเส้นใยแก้วนำแสงชนิดดีเอสเอฟ

- ค่าการลดทอนสัญญาณแสงจากการโค้งงอสูง เส้นใยแก้วนำแสงชนิดดีเอสเอฟ จะมีความไวต่อการหักโค้งมากโดยเฉพาะ แบบดับเบิลยู-ไฟเบอร์ จึงอาจทำให้เกิดการลดทอนสัญญาณแสงจากการโค้งงอได้มาก ส่วนแบบคิวซี-ไฟเบอร์ ได้รับการออกแบบมาเพื่อลดปัญหานี้แต่ยังมีราคาสูง

- ค่าการลดทอนสัญญาณแสงสูง เส้นใยแก้วนำแสงชนิดดีเอสเอฟจะมีการลดทอนสัญญาณแสงค่อนข้างสูง ทั้งนี้เนื่องจากวัสดุที่เจือปนเข้าไปเพื่อเปลี่ยนค่าดัชนีการหักเหเป็นจำนวนมากจากข้อเสียเหล่านี้เส้นใยแสงแบบนี้จึงไม่เป็นที่นิยมในเชิงพาณิชย์ ผู้ผลิตเส้นใยแสงจึงมุ่งเป้าหมายลดค่าการ फैนของสัญญาณแสงจากการที่ความเร็วในการเคลื่อนที่ของแสงแต่ละความยาวคลื่นแตกต่างกัน โดยการพัฒนาแหล่งกำเนิดแสงให้มี แถบความยาวคลื่นที่แคบมากที่สุดแทนที่การพัฒนาเส้นใยแก้วนำแสงชนิดดีเอสเอฟผลรวมของการ फैนของสัญญาณแสง จากค่าการ फैนของสัญญาณแสงที่กล่าวมาแล้วหากนำค่า การ फैนของสัญญาณแสงจากการที่แสงเดินทางไปถึงปลายทางไม่พร้อมกัน(md) การ फैนของสัญญาณแสงจากค่าดัชนีหักเหของตัวกลางเกิดการเปลี่ยนแปลงตามค่าความยาวคลื่นแสงที่เดินทาง (mat)และ การ फैนของสัญญาณแสงจาก โครงสร้างท่อนำสัญญาณ(wgd)มารวมกันตามสูตร

$$\Delta t(\text{total}) = ((\Delta t^2(\text{md}) + \Delta t^2(\text{mat}) + \Delta t^2(\text{wgd}))^{1/2} \quad (2.5)$$

คือค่า ผลรวมของการบิดเบี้ยวของสัญญาณแสงค่า ผลรวมของการบิดเบี้ยวของสัญญาณแสงจะเป็นตัวกำหนดการบิดเบี้ยวของรูปสัญญาณที่ปลายทางหาก ผลรวมของการบิดเบี้ยวของสัญญาณแสงมีค่ามาก การบิดเบี้ยวจะมากตามไปด้วย หมายถึง จำนวน อัตราการส่งข้อมูลที่ใช้รับ-ส่งจะลดลง

## 2.7 คุณสมบัติของเส้นใยแก้วนำแสง

### 2.7.1. ความสามารถในการรับส่งข้อมูลข่าวสาร

เส้นใยแก้วนำแสงที่เป็นแท่งแก้วขนาดเล็ก มีการโค้งงอได้ ขนาดเส้นผ่านศูนย์กลางที่ใช้กันมากคือ 62.5/125 ไมโครเมตร เส้นใยแก้วนำแสงขนาดนี้เป็นสายที่นำมาใช้ภายในอาคารทั่วไป เมื่อใช้กับคลื่นแสงความยาวคลื่น 850 นาโนเมตรจะส่งสัญญาณได้มากกว่า 160 เมกะเฮิร์ตซ์ ที่ความยาว 1 กิกะเฮิร์ตซ์ได้ ดังนั้นจึงดีกว่าสาย UTP CAT 5 ที่ใช้กับสัญญาณได้ 100 เมกะเฮิร์ตซ์

### 2.7.2 กำลังสูญเสียค่า

เส้นใยแก้วนำแสงมีคุณสมบัติในเชิงการให้แสงวิ่งผ่านได้ การบั่นทอนแสงมีค่าค่อนข้างต่ำ ตามมาตรฐานของเส้นใยแก้วนำแสง การใช้เส้นสัญญาณนำแสงนี้ใช้ไต่ยาวถึง 2,000 เมตร การสูญเสียในเรื่องสัญญาณจึงต่ำกว่าสายตัวนำทองแดงมากที่สายตัวนำทองแดงมีข้อกำหนดระยะทางเพียง 100 เมตร หากพิจารณาในแง่ความถี่ที่ใช้ผลตอบสนองทางความถี่มีผลต่อกำลังสูญเสียโดยเฉพาะในลวดตัวนำทองแดงเมื่อใช้เป็นสายสัญญาณรับส่งข้อมูลข้อมูลจึงไม่มีผลกับกำลังการสูญเสียทางแสง

### 2.7.3 คลื่นแม่เหล็กไฟฟ้าไม่สามารถรบกวนได้

ปัญหาที่สำคัญของสายสัญญาณแบบทองแดงโดยการเหนี่ยวนำโดยคลื่นแม่เหล็กไฟฟ้าปัญหานี้มีมาตั้งแต่เรื่องการรบกวนระหว่างตัวนำหรือเรียกว่าครอสทอล์ก การไม่แมตซ์พอดี้ทางอิมพีแดนซ์ ทำให้มีคลื่นสะท้อนกลับการรบกวนจากปัจจัยภายนอกที่เรียกว่า EMI

### 2.7.4 น้ำหนักเบา

เส้นใยแก้วนำแสงมีน้ำหนักเบากว่าเส้นลวดทองแดง น้ำหนักของเส้นใยแก้วขนาด 2 แกนที่ใช้ทั่วไปมีน้ำหนักประมาณ 20 ถึง 50 เปอร์เซ็นต์ของสาย UTP CAT 5

### 2.7.5 ขนาดเล็ก

เส้นใยแก้วนำแสงมีขนาดทางภาคตัดขวางแล้วเล็กกว่าลวดทองแดงมาก ขนาดของเส้นใยแก้วเมื่อรวมวัสดุแล้วมีขนาดเล็กกว่าสาย UTP โดยมีเนื้อที่ประมาณ 15 เปอร์เซ็นต์ของเส้นลวด UTP CAT 5

## 2.7.6 มีความปลอดภัยสูง

การใช้เส้นใยแก้วนำแสงมีลักษณะใช้แสงเดินทางในข่าย จึงยากที่จะทำการแทปหรือทำการดักฟังข้อมูล

## 2.7.7 มีความปลอดภัยต่อชีวิตและทรัพย์สิน

การใช้เส้นใยแก้วนำแสงเป็นฉนวนทั้งหมดนั้น จึงไม่มีการนำกระแสไฟฟ้า การลัดวงจร การเกิดอันตรายจากกระแสไฟฟ้าจึงไม่เกิด

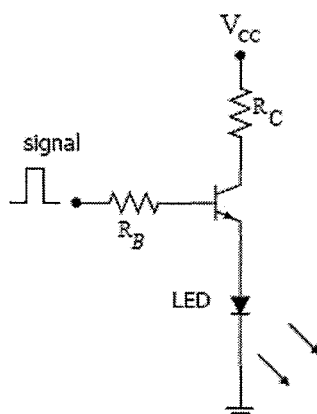
## 2.8 ภาควงสัญญาณแสง

อุปกรณ์ที่เป็นหัวใจสำคัญ ที่ทำให้ระบบการสื่อสารด้วยเส้นใยแก้วนำแสงแตกต่างจากระบบสื่อสารทั่วไป คืออุปกรณ์ที่ทำหน้าที่รับส่งสัญญาณแสงที่ใช้นำข้อมูลไปในเส้นใยแก้ว โดยมีแหล่งกำเนิดแสงเป็นอุปกรณ์ที่ทำหน้าที่แปลงสัญญาณไฟฟ้าเป็นสัญญาณแสง (E/O Converter) แหล่งกำเนิดแสงที่ใช้ในระบบสื่อสารด้วยเส้นใยแก้ว จำเป็นที่จะต้องมีความสัมพันธ์กับประการ เพื่อให้มีความเหมาะสมกับการใช้งานร่วมกับเส้นใยแก้วซึ่งมีขนาดเล็กและเปราะบางดังต่อไปนี้

- สามารถให้แสงที่มีพลังงานหรือความเข้มแสงมากพอที่ทำให้สัญญาณแสงสามารถเดินทางไปได้ตลอดของระยะทางการสื่อสาร
- โครงสร้างของแหล่งกำเนิดแสงต้องสามารถส่งพลังงานแสงส่วนใหญ่หรือทั้งหมดเข้าไปในเส้นใยแก้วที่มีเส้นผ่านศูนย์กลางขนาดเล็กได้ นั่นคือ มุมของการเปล่งแสงออกจากแหล่งกำเนิดต้องเป็นมุมแคบๆ และมีทิศทางที่แน่นอน ในกรณีที่แสงมีลักษณะกระจายเป็นมุมกว้างอาจใช้อุปกรณ์ที่ทำหน้าที่รวมแสง เพื่อทำการรวมแสงส่วนใหญ่ให้พุ่งเข้าสู่เส้นใยแก้วได้
- ความยาวคลื่นของแสงที่ได้ต้องมีความเหมาะสมกับเส้นใยแก้วที่ใช้ ในระบบสื่อสารเส้นใยแก้ว ความยาวคลื่นแสงที่เหมาะสมกับเส้นใยแก้วมากที่สุด มีค่าประมาณ 1.55 ไมครอนรองลงมาได้แก่ 1.3 ไมครอน และ 0.82 ไมครอน
- ไลน์วิทซ์ (Line width) หรือแถบกว้างสเปกตรัม (Spectral width) ของแสงที่เปล่งออกมาจะต้องมีค่าน้อยๆ เพื่อลดปัญหาการเกิดดิสเพอร์ชัน (Dispersion) ทำให้สามารถส่งข้อมูลปริมาณมากๆ ได้
- ช่วงเวลาตอบสนอง (Response time) หรือช่วงเวลาที่แหล่งกำเนิดได้รับสัญญาณไฟฟ้าแล้วสร้างสัญญาณแสงออกมา ต้องมีค่าสั้นมากๆ อันจะมีผลทำให้วงจรขับสัญญาณแสงสามารถส่งข้อมูลด้วยความเร็วสูงหรือมีปริมาณมากๆ ได้ดี
- กำลังงานแสงต้องมีค่าคงที่ต่อเนื่องตลอดเวลา และไม่มีการเปลี่ยนแปลงใดๆ อันเนื่องมาจากผลของอุณหภูมิ และสภาพแวดล้อมขณะใช้งาน โดยทั่วไปการเลือกใช้แหล่งกำเนิดแสงจะขึ้นอยู่กับระบบ เช่น ในระบบที่มีระยะทางสื่อสารไม่ไกลนัก หรือระบบที่ใช้ในการศึกษา อาจใช้แอลอีดี (LED) เป็นแหล่งกำเนิดสัญญาณได้ส่วนในระบบที่ต้องการประสิทธิภาพสูงๆ จะใช้แสงเลเซอร์เป็นตัวนำข้อมูล จึงมักเลือกใช้เลเซอร์ไดโอด (Laser Diode: LD) หรือเครื่องกำเนิดแสงเลเซอร์ชนิดต่างๆ ก็ได้

### 2.8.1 วงจรขับสัญญาณแสง (Driver Circuit)

วงจรขับสัญญาณแสง หรือไดรฟ์เวอร์ (Driver) เป็นส่วนสำคัญที่จะช่วยให้แหล่งกำเนิดแสงทำงานได้อย่างมีประสิทธิภาพ เนื่องจากแอลอีดีมีคุณสมบัติความเป็นเชิงเส้นในการเปล่งแสงตามค่ากระแสไปโดยตรง ทำให้เหมาะสำหรับระบบสื่อสารที่ใช้ข้อมูลแบบอนาล็อก แต่เราจะนิยมใช้เลเซอร์ไดโอดกับวงจรขับสัญญาณที่มีข้อมูลเป็นแบบดิจิทัล



รูปที่ 2.16 วงจรขับสัญญาณแสง

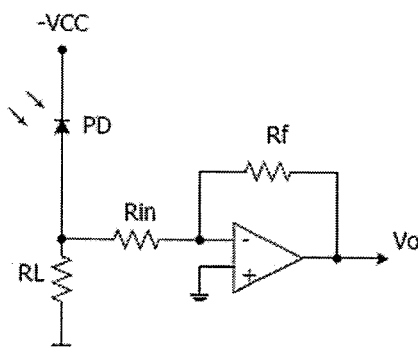
จากรูปที่ 2.16 วงจรนี้เราใช้ไอซีมาเป็นตัวขับกระแสให้กับ LED กระแสที่ไหลผ่าน LED จะมีผลต่อปริมาณแสงที่เปล่งออกมา วงจรนี้เราจะใช้ไอซีเบอร์ 74L00 (NAND GATE) มาต่อร่วมกันเพื่อจ่ายกระแสไปอัสให้ LED โดยแรงดันที่ RY จะเป็นตัวที่ควบคุมกระแสที่ไหลผ่าน LED สาเหตุที่เลือกใช้ไอซี NAND GATE เพราะว่าสัญญาณที่จะส่งนั้นอยู่ในรูปของสัญญาณดิจิทัล ค่าอุปกรณ์จากวงจรสามารถคำนวณได้จากสมการดังนี้

### 2.9 ภาครับสัญญาณแสง

อุปกรณ์รับสัญญาณแสงหรือที่รู้จักกันดีในนามของโฟโตดีเทคเตอร์ (Photodetector:PD) เป็นอุปกรณ์ที่ทำหน้าที่เปลี่ยนสัญญาณแสงให้เป็นสัญญาณข้อมูลทางไฟฟ้า โฟโตดีเทคเตอร์ที่สำคัญคือโฟโตไดโอด (Photodiode) และ โฟโตทรานซิสเตอร์ (Phototransistor) คุณสมบัติที่สำคัญของโฟโตดีเทคเตอร์ในระบบสื่อสารด้วยเส้นใยแก้วได้แก่

- ต้องมีความไวในการรับแสงได้ดี (High Sensity) เฉพาะในช่วงความยาวคลื่นที่ต้องการ ดังนั้นหากแสงอื่นที่มีความยาวคลื่นไม่เกี่ยวข้องกันมาตกกระทบพร้อมกัน ย่อมทำให้เกิดสัญญาณรบกวนและอาจทำให้ข้อมูลเกิดการผิดพลาดได้

- เวลาในการตอบสนองสัญญาณ (response time) ต้องสั้นมาก กล่าวคือเมื่อมีแสงตกกระทบโฟโตดีเทคเตอร์ต้องเปลี่ยนเป็นสัญญาณไฟฟ้าด้วยเวลาที่สั้นที่สุดเพื่อที่ว่าข้อมูลจำนวนมากสามารถได้รับด้วยความเร็วสูงได้



รูปที่ 2.17 โฟโตดีเทคเตอร์

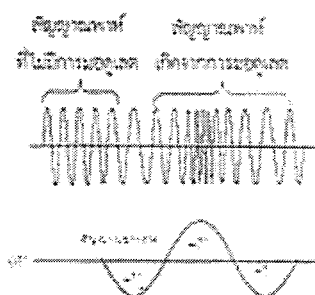
### 2.10 การมอดูเลตเชิงความถี่

การมอดูเลตเชิงความถี่(FM) เป็นกระบวนการมอดูเลตที่มีความซับซ้อน และมีแบนด์วิดท์กว้างกว่าการมอดูเลตเชิงขนาด แต่การมอดูเลตเชิงความถี่ได้มีการปรับปรุงจากข้อเสียต่างๆของการการส่งสัญญาณแบบเอเอ็มให้มีประสิทธิภาพในการส่งสัญญาณโดยดียิ่งขึ้น โคนที่การส่งสัญญาณแบบเอฟเอ็มสามารถลดสัญญาณรบกวนที่เกิดกับระบบการสื่อสารได้

การมอดูเลตเชิงความถี่ คือ กระบวนการมอดูเลตที่ทำให้ความถี่ของสัญญาณพาห้จะมีการเปลี่ยนแปลงตามความถี่ของสัญญาณที่เข้ามามอดูเลต โดยอัตราการเปลี่ยนแปลงความถี่ของสัญญาณพาห้จะเป็นส่วนกับแอมพลิจูดของสัญญาณที่เข้ามามอดูเลตได้ในสมาการ

$$\Delta f_c = K V_a \quad (2.6)$$

K คือ ความไวในการเบี่ยงเบนความถี่ (ความถี่/แรงดัน)



รูปที่ 2.18 การมอดูเลตเชิงความถี่

จากรูป 2.18 สัญญาณพาห่ที่มี การเปลี่ยนแปลงความถี่ตามแอมพลิจูดของสัญญาณข่าวสารสังเกตในรูป เมื่อสัญญาณข่าวสารมีสัณฐานเป็นค่าบวกส่งผลให้ความถี่ของสัญญาณพาห่มีค่าสูงและความถี่ของสัญญาณ จะต่ำเมื่อสัญญาณข่าวสารมีสัณฐานเป็นลบ ทิศทางของการเปลี่ยนแปลงความถี่จะเริ่มเมื่อสัญญาณข่าวสารเป็น บวก ความถี่ของสัญญาณพาห่จะสูงขึ้นตามดับแอมพลิจูดของสัญญาณข่าวสารจนความถี่ของสัญญาณ พาห่ความสูงสุดที่ระดับแอมพลิจูดของสัญญาณข่าวสารมีแอมพลิจูดสูงสุดและเมื่อแอมพลิจูดของสัญญาณ ข่าวสารมีแอมพลิจูดสูงสุด และเมื่อแอมพลิจูดของสัญญาณข่าวสารเริ่มลดลงความถี่ของสัญญาณพาห่ ก็ จะลดลงจนเมื่อแอมพลิจูดของสัญญาณข่าวสารถึงระดับต่ำสุด ความถี่ของสัญญาณคลื่นพาห่ก็จะมีค่า ต่ำสุดด้วยเช่นกัน

ดัชนีการมอดูเลตของการมอดูเลตเชิงความถี่สามารถหาได้จากการเปลี่ยนแปลงความถี่ของ สัญญาณคลื่นพาห่เกี่ยวกับความถี่ของสัญญาณที่เข้ามามอดูเลต ดังสมการต่อไปนี้

$$\text{จากสมการ} \quad m_f = \frac{\Delta f_c}{f_a} \quad (2.7)$$

$$m_f = \frac{kv_a}{f_a} \quad (2.8)$$

ที่สำคัญดัชนีการมอดูเลตเชิงความถี่ต้องน้อยกว่าหรือมีค่าเท่ากับ 1 พิจารณาความถี่ไซด์แบนด์ที่เกิดจาก การมอดูเลตทางความถี่จะมีความแตกต่างกันกับการมอดูเลตเชิงขนาดการมอดูเลตทางความถี่ที่ใช้สำหรับ คลื่นพาห่เพียงสัญญาณเดียวสามารถทำให้เกิดความถี่ไซด์แบนด์ต่างๆขึ้นมากมายซึ่งความถี่ที่เกิดขึ้นจะมี จำนวนมากหรือน้อยขึ้นอยู่กับดัชนีของการมอดูเลตด้วย

การมอดูเลตเชิงความถี่เป็นการมอดูเลตที่ทำให้เกิดการเปลี่ยนแปลงของความถี่ของสัญญาณพาห่ เป็นหลายๆความถี่ดังจะเห็นได้จากการพิจารณาทางด้านความถี่ของการมอดูเลตในการมอดูเลตเชิงความถี่ ที่สำคัญอย่างหนึ่ง ก็คือการสร้างสัญญาณพาห่ที่จะนำมอดูเลตกับสัญญาณข่าวสารซึ่งโดยทั่วไปแล้วจะ พบว่า ในไอซีที่ทำหน้าที่มอดูเลตเชิงความถี่จะรวมวงจรส่วนนี้เข้าไปด้วยในการสร้างสัญญาณพาห่นี้ มักจะสร้างสัญญาณ โดยใช้หลักการออสซิลเลตมาสร้างเป็นสัญญาณพาห่ทั้งนี้วงจรออสซิลเลตที่ใช้กันอยู่ ทั่วไปก็จะประกอบด้วยตัวเก็บประจุ ซึ่งเป็นอุปกรณ์ที่สำคัญหากในการสร้างสัญญาณออสซิลเลตหาก สามารถปรับค่าการตอบสนองทางความถี่เหมาะสมกับแรงดันอินพุต ( แรงดันของสัญญาณที่มอดูเลต) ตัว เก็บประจุจะทำการเก็บและคายประจุ จึงทำให้เกิดการออสซิลเลตของความถี่ออกที่เอาท์พุท ปัจจุบัน ใน การสร้างวงจรตอบสนองทางความถี่จะสร้างจากคาปาซิเตอร์สามารถปรับแรงดันตกคร่อมได้ (วาริเอ เบอ์คาปาซิเตอร์) ใช้สำหรับการตอบสนองความถี่สูง

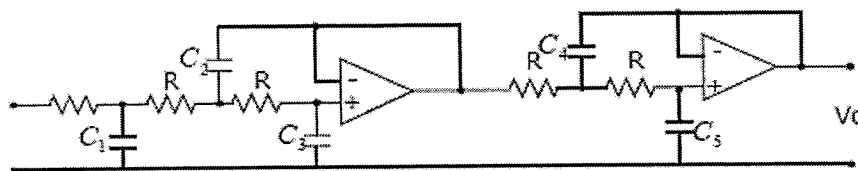
## 2.11 วงจรกรองความถี่ต่ำผ่าน (Low pass Filter: LPF)

วงจรกรองความถี่ต่ำผ่านแบบไวงาน(Active) สามารถแบ่งออกเป็น 3 แบบใหญ่ ได้แก่

1. วงจรกรองความถี่แบบบัตเตอร์เวิร์ธ (Butterworth filters) วงจรกรองความถี่ต่ำผ่านแบบนี้จะมีการตอบสนองทางความถี่เรียบมากที่สุดในช่วงความถี่ที่สามารถผ่านไปได้ ส่วนความถี่ช่วงที่ผ่านไม่ได้ก็จะเกิดการลดทอนสัญญาณสูง

2. วงจรกรองความถี่แบบเชบิเชฟ (Chebyshev filters) วงจรกรองความถี่ต่ำแบบนี้จะมีการลดทอนสัญญาณลงอย่างรวดเร็วที่สุด แต่ไม่ค่อยนิยมใช้กัน เพราะช่วงความถี่ที่ผ่านไปได้มีการตอบสนองที่ไม่ราบเรียบมีลักษณะเป็นริบเปิล (Ripple) ยิ่งมีริบเปิลมากเท่าใด อัตราการลดทอนสัญญาณจะมากขึ้นเท่านั้น

3. วงจรกรองความถี่แบบเบสเซล (Bessel filter) วงจรกรองความถี่แบบนี้จะมีการหน่วงเวลาคงที่สูงสุดในการตอบสนองความถี่แต่มีอัตราการลดทอนสัญญาณที่แย่มากที่สุด คือ ค่อยๆลดลงทีละน้อยซึ่งในโครงการนี้ ได้ใช้วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธ โดยใช้ตารางสำเร็จสำหรับการช่วยในการออกแบบโดยมีความถี่ที่  $0 \omega = 1$  โดยวงจรกรองความถี่จะมีความต้านทาน  $R = 1$  ทุกตัว ตัวเก็บประจุ  $C$  ทุกตัวมีหน่วยเป็นฟาร์ัด ค่าจากตารางที่ใช้จะเป็นค่าที่ยุ่งยากต่อการใช้งานอาจมีการลดลงเป็นสัดส่วนโดยใช้สมการดังนี้

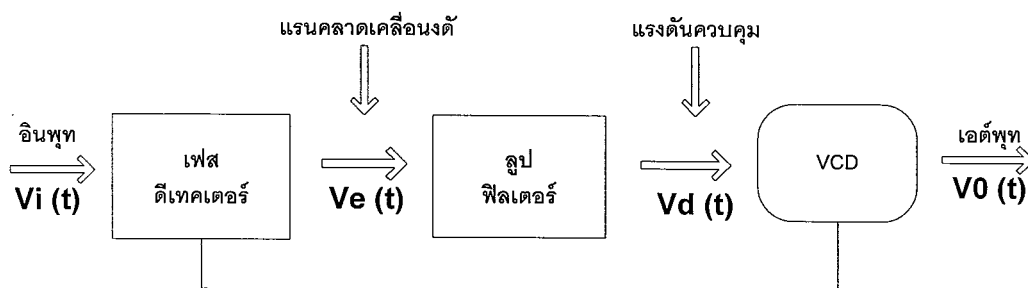


รูปที่ 2.19 วงจรต้นแบบ Butterworth Active Low Pass Filter อันดับ 5

## 2.12 วงจรเฟสล็อกคูล (Phase Lock Loop)

### 2.12.1 เฟสล็อกคูล

เฟสล็อกคูลเป็นระบบป้อนกลับ ที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่ หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกคูลประกอบด้วยภาคสำคัญ 3 ภาคคือ ภาคเทียบเฟสหรือเฟสดีเทคเตอร์ และภาค VCO ดังรูปที่ 2.20



รูปที่ 2.20 แผนผังของเฟสล็อกกลู

สมมติว่าสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบมาที่อินพุต ภาคเทียบเฟสทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจาก VCO เอาท์พุทที่ได้จากภาคเฟสดีเทคเตอร์จะเป็นแรงดันที่มีแอมพลิจูดเป็นสัดส่วนกับผลต่างในเฟสของสัญญาณทั้งสอง ที่ทำการเปรียบเทียบแรงดันผลต่างนี้ป้อนไปให้วงจรลูปฟิลเตอร์ชนิดกรองความถี่ต่ำผ่านเอาต์พุตเฉพาะความถี่ต่างๆ ที่ต้องการ เพื่อส่งไปควบคุมการออสซิลเลเตอร์ของ VCO ต่อไป

เมื่อลูปอยู่ในสภาวะล็อก (Lock) ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณอินพุตพอดีอาจจะมีเฟสแตกต่างกันไปแต่ค่าเฟสที่แตกต่างจะมีค่าคงที่ (Constant Phase Difference) ในกรณีที่มีเฟสไม่ตรงกันภาคเฟสดีเทคเตอร์จะจ่ายแรงดันคลาดเคลื่อน (Error Voltage) ไปควบคุมการทำงานของ VCO เพื่อมิให้เฟสคลาดเคลื่อนจนกว่าจะเข้าสู่สภาวะล็อก เอาท์พุทของ VCO จึงมีแอมพลิจูดคงที่เสมอแต่ความถี่จะเปลี่ยนแปลงตามความถี่ของสัญญาณอินพุต

จากที่ได้กล่าวมาแล้ว เราอาจจะอธิบายการทำงานในลักษณะสมการทางไฟฟ้าได้อีกดังนี้ คือเมื่อไม่มีสัญญาณเข้า  $V_i = 0$  แรงดัน แรงดัน  $V_d$  และ  $V_i$  (ที่ใช้ควบคุม VCO) จะเป็นศูนย์ VCO กำเนิดสัญญาณ ความถี่หนึ่งเรียกว่า ความถี่อิสระ (Free Running Frequency)  $f_o$  เมื่อใส่สัญญาณเข้าที่  $V_i$  ที่วงจรกรองความถี่ต่ำผ่านแรงดัน  $V_d$  ที่ควบคุม VCO จะยังคงเป็นศูนย์ และ VCO ยังคงทำในที่ความถี่  $f_o$

ถ้า  $f_i$  ไม่ต่างจาก  $f_o$  มากนัก นั่นคือ  $|f_i - f_o| \leq \Delta f_p$  ( $2\Delta f_p$  มีชื่อว่าช่วงดึงเข้าหรือ Pull-In Range) สัญญาณ  $V_e$  จะมีลักษณะไม่สมมาตร กล่าวคือมีองค์ประกอบไฟตรงไม่เท่ากับ  $0V_d$  จะค่อยๆ เพิ่มค่าขึ้นและหลังจากช่วงเวลาหนึ่งเรียกว่า เวลาดึงเข้า (Pull-In Time) ความถี่  $f_d$  ที่ค่อยๆ แปรไปยังค่า  $f_i$  จะต่างจาก  $f_i$  เพียง  $|f_i - f_o| \leq \Delta f_p$  ( $2\Delta f_p$  มีชื่อช่วงจับหรือ Capture Range) ถึงตอนนี้  $f_o$  จะแปรเข้าสู่ค่า  $f_i$  อย่างรวดเร็วจับปล้นเรียกว่าเกิดการล็อก  $V_d$  ก็จะเปลี่ยนแปลงจับปล้นเช่นกันทั้งนี้สำหรับ VCO โดยทั่วไปความถี่  $f_0$  เป็นไปภาคกับการเบี่ยงเบนจากความถี่อิสระนั่นคือ

$$W_o - W_{oo} = k_o V_d \quad (2.30)$$

โดยที่ค่า  $k_o$  เรียกว่าความไวของ VCO มาหน่วยเป็น (rad / sec) / V การได้มาซึ่งการ ล็อกอาจใช้วิธีได้ดังนี้

- (ก.) ณ. ขณะหนึ่งความถี่ของ VCO ต่างจากความถี่เข้า  $f_i$  น้อยกว่า  $\Delta f_c$  จะเกิดการล็อกโดยจับปล้นเรียกว่าการจับ (Capture)

- (ข.) ณ. ขณะหนึ่งความถี่ของ VCO ต่างจากความถี่ขาเข้า  $f_i$  มากกว่า  $\Delta f_c$  แต่น้อยกว่า  $\Delta f_p$  ความถี่ของ VCO จะค่อยเลื่อนเข้าหาความถี่  $f_i$  เรียกว่าเกิดดึงเข้า ( Pull - In )
- (ค.) นอกช่วงดึงเข้าหรือให้ความถี่ขจรที่การดึงเข้าใช้เวลานานเกินไป อาจเพิ่มวงจรถ่วงเพื่อควบคุมให้ความถี่ของ VCO กวาดไปเพื่อเสาะหาความถี่ของสัญญาณ หรือ ถ้าเสียบรบกวนน้อยก็อาจเพิ่มแถบความถี่ของรอบ ( Tracking ) ความถี่ของ VCO จะสามารถตามรอยความถี่  $f_i$  ได้ครบใดที่
- $$|f_i - f_{oo}| < 2\Delta f_h \quad (2\Delta f_h \text{ มีชื่อว่าช่วงคงไว้ หรือช่วยล็อก})$$

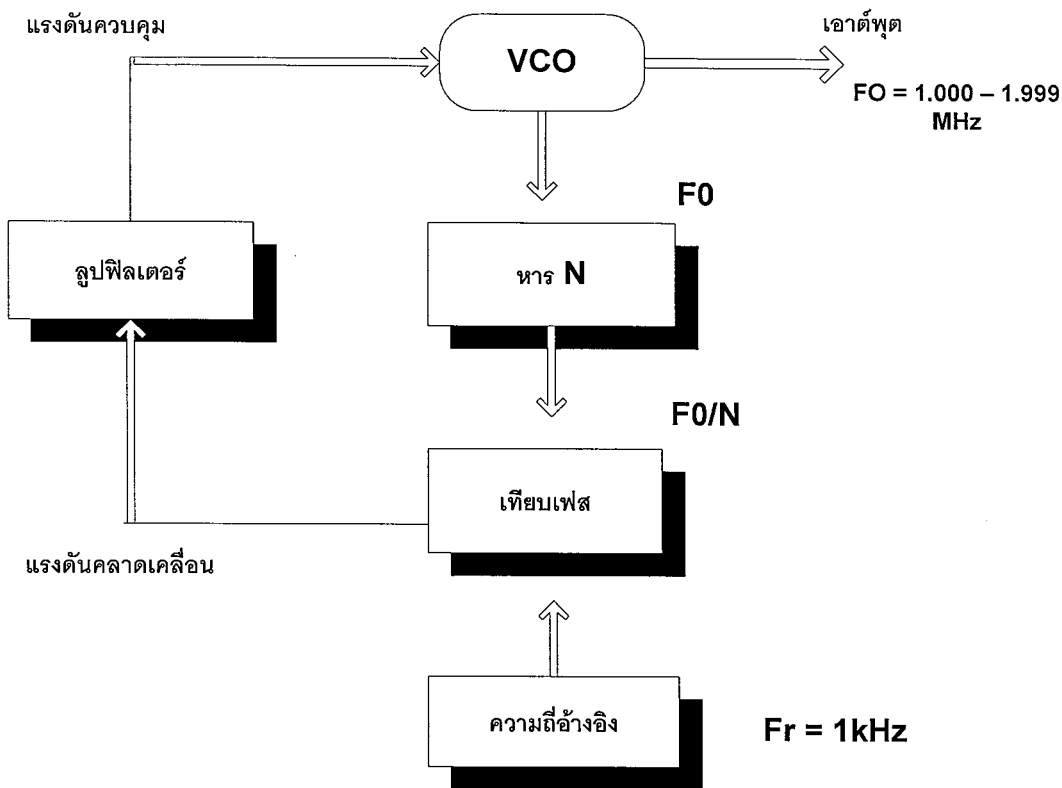
เราสามารถนำเฟสล็อกกลับไปใช้สังเคราะห์หรือผลิตความถี่ที่มีความเที่ยงตรงและเสถียรภาพเทียบเท่าสัญญาณอ้างอิงได้วงจรถ่วงนี้เรียกว่าวงจรถ่วงสังเคราะห์ความถี่ระบบสังเคราะห์ความถี่จะช่วยให้เราสามารถสังเคราะห์สัญญาณเอาที่ทุก ( จาก VCO ) ให้มีความถี่ตามต้องการได้หลายความถี่โดยมีความเที่ยงตรงและเสถียรสูงเทียบเท่าคริสตอลออสซิลเลเตอร์

### 2.12.2 คุณสมบัติของวงจรถ่วงสังเคราะห์ความถี่

นอกจากวงจรถ่วงสังเคราะห์ความถี่จะต้องมีคุณสมบัติเกี่ยวกับช่วงความถี่ ( Frequency Range ) ที่ต้องผลิตและเรโซลูชันระหว่างขั้นแล้ว คุณสมบัติอื่นๆของวงจรถ่วงสังเคราะห์ความถี่ก็มีความสำคัญเช่นกันโดยปกติวงจรถ่วงสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเดี่ยวแต่เลือกความถี่ได้หลายค่า ( ในช่วงความถี่ใช้งาน ) และมีความละเอียดของความถี่ขึ้นอยู่กับโซลูชันในกรณีที่เราเปลี่ยนหลายค่า ( ในช่วงความถี่ใช้งาน ) และ มีความละเอียดของความถี่ขึ้นอยู่กับโซลูชันในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่งวงจรถ่วงสังเคราะห์ความถี่ที่จะต้องเปลี่ยนตามได้เร็วทันทีกล่าวอีกอย่างหนึ่ง คือ ล็อกความถี่ได้ในเวลาอันรวดเร็ว นั่นคือ ช่วงเวลาล็อก ( Lock - Up Time ) สั้น คุณสมบัติการล็อกความถี่ใหม่ได้รวดเร็วนั้นมีความจำเป็นอย่างยิ่ง

วงจรถ่วงสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณความถี่เดี่ยว โดยปราศจากความถี่แปลกปลอมต่างๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปกตรัมนั่นคือความถี่ฮาร์มอนิกและสปีวเรียสต่างๆจะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนี้เมื่อจกรออสซิลเลเตอร์จะทำให้วงจรถ่วงสังเคราะห์ความถี่ไม่บริสุทธิ์ไม่ใช่เพียงความถี่เดียวในช่วงใกล้เคียงกับความถี่ที่ต้องการนอยส์ดังกล่าวนี้เรียกว่าเฟสนอยส์

ความเที่ยงตรง ( Accuracy ) และเสถียรภาพ ( Swability ) ทางความถี่ของวงจรถ่วงสังเคราะห์ความถี่ขึ้นอยู่กับสัญญาณอ้างอิงมาก โดยทั่วไปสัญญาณอ้างอิงความถี่จะเป็นวงจรถ่วงออสซิลเลเตอร์ชนิดใช้แร่บั้งกับความถี่นั้น วงจรถ่วงสังเคราะห์ความถี่จะมีเสถียรภาพ และความเที่ยงตรงเทียบเท่ากับคริสตอลออสซิลเลเตอร์



รูปที่ 2.21 แผนผังของหน่วยสังเคราะห์ความถี่

2.12.3 การใช้เฟสล็อกดูบในการสังเคราะห์ความถี่

แม้ระบบสังเคราะห์ความถี่จะมีความซับซ้อนเพียงใด เมื่อพิจารณาลึกลงไปแล้วจะพบว่าเฟสล็อกดูบเป็นหัวใจในการสังเคราะห์ความถี่เสมอ รูปที่ 2.31 เป็นตัวอย่างของระบบสังเคราะห์ความถี่เสมออย่างง่ายประกอบด้วย 5 ภาค คือ VCO เป็นออสซิลเลเตอร์กำเนิดสัญญาณเอาต์พุตของระบบสังเคราะห์ความถี่ ภาคหารความถี่อ้างอิงคริสตอลออสซิลเลเตอร์หรือสัญญาณอื่นๆ (Reference Generator) ภาคเทียบเฟสและภาคฟิลเตอร์ซึ่งทำหน้าที่กรองเอาเฉพาะความถี่ต่ำไปใช้

2.12.4 ภาคเฟสดีเทกเตอร์

จากรูปจะเห็นสัญญาณอินพุตของภาคเทียบเฟสจาก 2 แหล่ง คือ

- จาก VCO มีความถี่เท่ากับ  $F/N$
- จารสัญญาณอ้างอิงมีความถี่เท่ากับ  $F$

เอาต์พุตที่ได้จากการเปรียบเทียบเฟสก็คือ ผลต่างระหว่างสัญญาณ  $F/N$  กับ  $F$  ซึ่งจะกรองเฉพาะความถี่ต่ำเท่านั้นเอบังคับการออสซิลเลตของวงจร VCO ให้ทำการปรับแก้ความถี่ (หรือเฟส) ให้ตรงจนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากันในสภาวะล็อกความถี่ของ VCO เพื่อผ่านวงจรหาร จะเท่ากับ ความถี่อ้างอิงนั่นคือ

$$F = N \times F_r$$

### 2.12.5 ภาคออสซิลเลเตอร์แบบควบคุมความถี่ด้วยระดับแรงดัน (VCO)

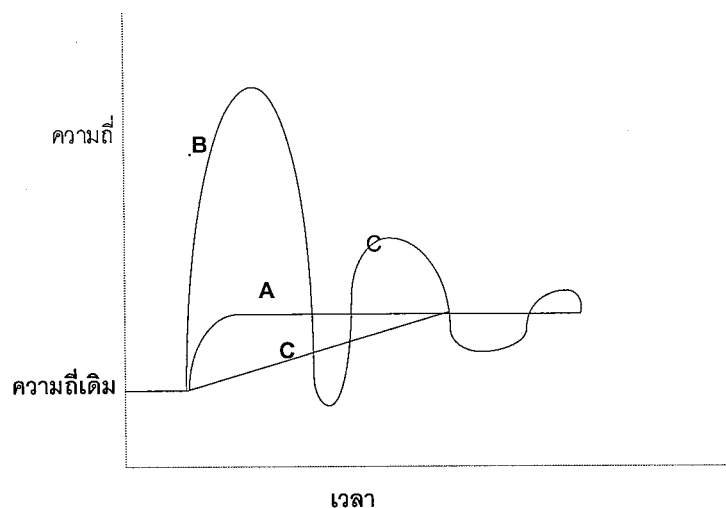
วงจร VCO นับว่ามีความสำคัญมากในระบบเฟสล็อกกลูบเพราะจะเป็นตัวกำหนดเสถียรภาพเชิงความถี่ จะต้องมียุทธศาสตร์ต่อไปนี้คือ

- การแปลงแรงดันเป็นความถี่มีลักษณะเป็นเชิงเส้น
- มีเสถียรภาพเชิงความถี่
- ทำงานได้ที่ความถี่สูง
- ช่วงตามร่ายกว้าง
- ปรับคลื่นได้ง่าย

คุณสมบัติเหล่านี้อาจจะขัดแย้งกันเองอยู่บ้างเช่นมีเสถียรภาพทางความถี่อาจขัดแย้งกับข้ออื่นในกรณีนี้ก็ต้องยอมและเลือกชนิดของ VCO แล้วแต่ว่าต้องการเน้นคุณสมบัติได้

### 2.12.6 ภาคฟิลเตอร์

เป็นวงจรฟิลเตอร์ชนิดกรองความถี่ต่ำผ่านทำหน้าที่กรองเฉพาะความถี่ต่ำมาควบคุมความถี่ของ VCO และในที่นี้เราใช้ฟิลเตอร์นี้เป็นตัวกำหนดคุณสมบัติการเปลี่ยนแปลงความถี่ก่อนเข้าสู่สถานะล็อก ที่เรียกว่าคุณสมบัติชั่วคราว ถ้าเลือกอัตราขยายและค่าคงตัวของฟิลเตอร์จะต้องไม่มากเกินไปเพื่อว่าทุกครั้งที่เปลี่ยนความถี่เฟสล็อกกลูบจะล็อกได้เร็วโดยไม่มีการสับคหรือใช้เวลาเปลี่ยนความถี่อย่างรวดเร็วแต่ค่าคงตัวเวลาก็ไม่ควรจะน้อยเกินไปจนกระทั่งความถี่สั่นหรือไม่นิ่ง

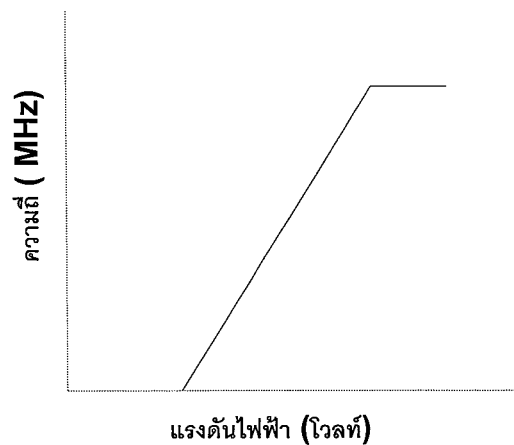


รูปที่ 2.22 คุณลักษณะ (dynamic range) ในการเปลี่ยนความถี่เฟสล็อกกลูบ

รูปที่ 2.22 ซึ่งการเปลี่ยนความถี่ของ VCO จะเห็นว่าเส้นทางการเปลี่ยนแปลงแรงดันมี 3 เส้นทาง เส้นทาง A เป็นเส้นทาง critically damped ใช้เวลาการเปลี่ยนสู่ความถี่ใหม่น้อยที่สุดเส้นทางเส้นทาง B

เรียกว่า เส้นทาง Under damped มีการสลับ ( หรือออสซิลเลต ) เนื่องจากโอเวอร์ชูตเส้นทาง Underamped มีการสลับ(หรือออสซิลเลต) เนื่องจากโอเวอร์เส้นทาง C เป็นเส้นทาง Overdamped ไม่มีโอเวอร์ชูตแต่เวลาที่ใช้ในการเข้าสู่ความถี่ใหม่จะช้า เส้นทาง A เป็นเส้นทางที่ดีที่สุดในการออกแบบค่าคงตัวเวลาที่ใช้ลูปฟิลเตอร์เพราะใช้เวลาเปลี่ยนความถี่เร็วและไม่มีโอเวอร์ชูต

VCO สามารถสร้างขึ้นได้หลายวิธี Voltage Variable Capacitance Diode ซึ่งจะรู้จักกันในนามว่า คาเรคเตอร์ Varactor หรือ มัลติไวเบรเตอร์ (Multivibrator) ชนิดต่างๆ ที่สามารถควบคุมความถี่ได้ด้วยแรงดัน รูปที่ 2.23 เป็นลักษณะสมบัติทั่วไปของ VCO



รูปที่ 2.23 ลักษณะสมบัติของ VCO

สามารถให้สัญญาณเฟมเข้าที่เฟสคอมพาราเตอร์ คือ

$$A \cos[\omega_c t + \Psi(t)]$$

ให้ความไวทางความถี่ ( Frequency Sensitivity) ของ VCO คือ  $K_o$  rad / (sec) คือ ค่าของความแตกต่างหรือการเปลี่ยนแปลงของความถี่เชิงมุมขณะใดขณะหนึ่ง  $\omega_i$  ที่เกิดจากการเปลี่ยนแปลงแรงดัน  $V$  ที่ขาเข้าของ VCO นั่นคือ

$$K_o = \frac{d\omega_i}{dv} \quad (2.31)$$

สัญญาณนี้จะกระตุ้นให้เกิดสัญญาณจากเครื่องสั่นสะท้อนความถี่ ( Oscillator) ใน VCO ดังนี้

$$B \cos \left[ \omega_c t + K_o \int_{-\infty}^t V_o(\lambda) d\lambda \right] \quad (2.32)$$

ถ้าให้สัญญาณขาเข้าและความถี่ของ VCO มีค่าสมมูลหรือเท่ากัน

$$\frac{d\infty(t)}{dt} = \frac{d}{dt} K_o \int_{-\infty}^t V_o(\lambda) d\lambda$$

ให้  $\frac{d\Psi(t)}{dt} = \infty$  นั่นคือ

$$V_o(t) = \frac{\infty}{K_o} \quad (2.33)$$

จะเห็นได้ว่าสัญญาณขาออกของ VCO จะผันแปรเป็นสัดส่วนโดยตรงกับการเปลี่ยนแปลงความถี่ที่ต้องการในเครื่องคิมมอดูเลตเอฟเอ็มถ้าความถี่ของสัญญาณขาเข้าเปลี่ยนแปลงอย่างต่อเนื่องที่อัตราซ้ำพอควรที่จะใช้เฟสล็อกทำงานในสภาพสมดุลได้สัญญาณขาออกของเฟสล็อกก็จะเป็นส่วนโคจรอย่างต่อเนื่องกับการเปลี่ยนแปลงของตัวพา นั่นคือสัญญาณเอฟเอ็มสามารถคิมมอดูเลตด้วยเฟสล็อกได้ตามต้องการได้ จากลักษณะสมบัติของ VCO และเฟสคอมพาราเตอร์ จะพบว่าทั้ง VCO และเฟสคอมพาราเตอร์จะทำงานในลักษณะที่ต่างกันคือ VCO จะมีความสามารถในการกำเนิดความถี่ได้ภายในช่วงหนึ่งและเฟสคอมพาราเตอร์จะให้ระบบแรงดันที่แตกต่างกันได้ เฉพาะช่วงการทำงานที่มีค่าของมุมแตกต่างกันอยู่ในระหว่าง 0-180 องศา ดังนั้นความถี่ที่จะเกาะกันได้นั้นจึงอยู่ในขอบเขตจำกัด ช่วงความถี่ของสัญญาณขาเข้าซึ่งเฟสล็อกจึงสามารถเกาะตามสัญญาณได้นับจากเวลาเริ่มต้นที่เกาะอยู่แล้วเรียกว่า Locked Range ส่วนช่วงความถี่ของสัญญาณขาเข้าซึ่งเฟสล็อกไม่สามารถเกาะได้จากขณะเริ่มต้นความถี่ยังเกาะกัน ดังนั้นช่วงที่ยังไม่เกาะกันจะกว้างกว่าช่วงที่เกาะ

### 2.12.7 ภาคหาร N

ภาคหาร N (Programmable Divider) เวลาที่ใช้ในการถือความถี่เมื่อมีค่าน้อยที่สุดจะไม่เท่ากับเมื่อมีค่ามากที่สุด วงจรหารเกิดจากวงจรนับฐานสิบ (Decade Counter) หลายชุดมาต่อกับเกตต่างๆ เพื่อให้สามารถเลือกสั่งให้วงจรนับทำหน้าที่หารความถี่ได้ตามตัวเลขที่ตั้งไว้ วงจรหาร N นี้เป็นรับคำสั่งเกี่ยวกับความถี่ควบคุม VCO เพื่อให้กำเนิดสัญญาณตามที่ต้องการตัว N จะเป็นตัวที่กำหนดย่านความถี่และจำนวนช่องความถี่ ลักษณะการป้อนข้อมูล N ให้กับวงจรหาร N แบบขนาน (Parallel) คือข้อมูลแต่ละบิตจะป้อนเข้าพร้อมๆกัน ส่วนลักษณะการป้อนข้อมูล N แบบอนุกรมแต่ละบิตจะป้อนให้ไม่พร้อมกัน วงจรหารประเภทนี้มีความซับซ้อนมากกว่า เพราะต้องการสัญญาณนาฬิกา มีวงจรแลตช์ ในการป้อนข้อมูลวงจรหาร N ประเภทนี้จะควบคุมการทำงานด้วยไมโครคอมพิวเตอร์

ปัญหาสำคัญของซินธิไซเซอร์อีกอย่างหนึ่งก็คือ วงจรหาร N (หรือวงจรหารที่ตัวโปรแกรมได้) ไม่สามารถทำงานที่ความสูงกว่า 25 เมกะเฮิร์ตซ์ได้ ฉะนั้นเราจึงหาทางลดทอนความถี่ที่ป้อนแก่วงจรหาร N ลงเพื่อให้วงจรลอจิกของวงจรนี้ทำงานได้ วิธีต่างๆที่นิยมใช้ได้แก่ ใช้ความถี่ลดลงก่อนที่จะป้อนให้แก่วงจรหารนี้

### 2.12.8 ภาคกำเนิดความถี่อ้างอิง

ภาคกำเนิดความถี่อ้างอิงนิยมใช้คริสตออสซิลเลเตอร์ ความถี่ออสซิลเลเตอร์อ้างอิงนี้เป็นตัวกำหนดเรอูชั่นและเสถียรภาพของความถี่อ้างอิงที่ดี จึงทำให้สามารถสังเคราะห์ความถี่ที่มีเสถียรภาพที่ดีด้วย

### 2.12.9 การตีมอดูเลตสัญญาณเอฟเอ็มด้วยเฟสล็อกกลูป

เฟสล็อกกลูปเป็นระบบป้อนกลับที่ประกอบด้วยเครื่องกำเนิดสัญญาณที่มีความถี่เปลี่ยนแปลงตามระดับแรงดัน

#### ขาเข้า(VCO) และอุปกรณ์เปรียบเทียบเฟส (Phase Comparator)

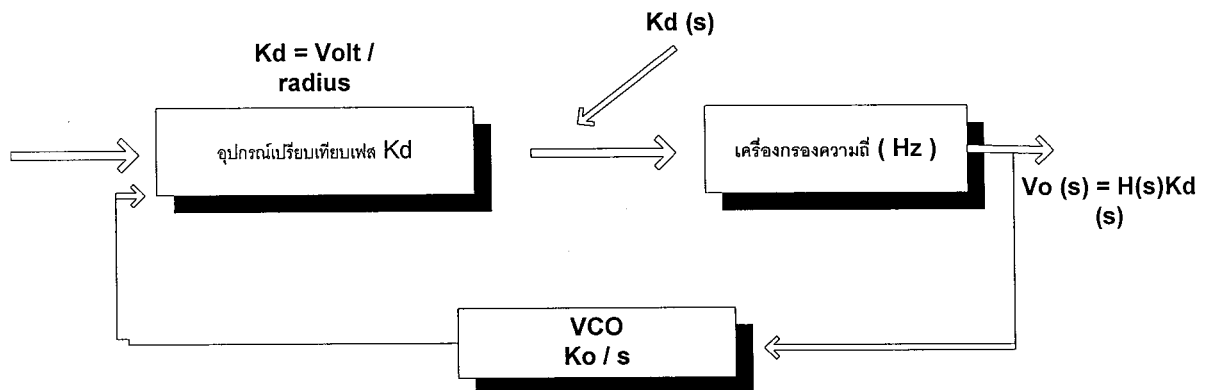
สัญญาณเข้าจะเปรียบเทียบเฟสกับการอ้างอิง(Reference Signal) ที่กำเนิดจาก VCO อุปกรณ์เปรียบเทียบเฟสจะให้แรงดันขาออกที่มีระดับขึ้นกับความแตกต่างระหว่างเฟสของสัญญาณเข้าทั้งสอง เมื่อผ่านเครื่องกรองสัญญาณออกบางส่วนจะถูกป้อนกลับเพื่อควบคุมการกำเนิดความถี่ของ VCO จนกระทั่งความถี่ทั้งสองสัญญาณเท่ากัน แรงดันที่ป้อนกลับจะคงที่และทำให้ความถี่ทั้งสองเกาะกันไปด้วยมีเฟสต่างกันที่ค่าคงที่ความถี่กลาง

#### ต่อไปนี้จะอธิบายส่วนประกอบที่สำคัญของเฟสล็อกกลูป

อุปกรณ์เปรียบเทียบเฟสมืออยู่สองชนิด คือ ชนิดอนาล็อกและดิจิตอล(Digital Phase Comparator) ที่เป็นอนาล็อกสร้างขึ้นโดยใช้การผสมหรือตัวคูณดังนี้

### 2.12.10 ทรานเฟอร์ฟังก์ชันของลูป (Loop Transfer Function)

สมมติให้เป็นกรณีที่ขั้วออกของลูปอยู่ที่ขั้วออกของเครื่องกรองความถี่



รูปที่ 2.24 วงจรเฟสล็อกกลูป

จากรูปที่ 2.26 ได้แทนลักษณะของส่วนประกอบต่างๆ ในรูปที่ 2.24 ด้วยทรานเฟอร์ฟังก์ชันของหน่วยดั่งนั้นความสัมพันธ์ระหว่างสัญญาณเข้าและขาออกเป็นดังนี้

$$\frac{V_o(s)}{\phi(s)} = \frac{K_d K_f(s)}{S + K_d K_o K_f(s)} \quad (2.34)$$

จากสมการ ออเคอร์ของเฟสล็อกถูบจะขึ้นอยู่กับออเคอร์ของเครื่องกรองความถี่ ดังนั้นเสถียรภาพ Stability ของลูบจะขึ้นอยู่กับพิจารณาเลือกใช้ลักษณะสมบัติของเครื่องกรองความถี่กรณีเครื่องกรองความถี่เป็น First Order ซึ่งเขียนในรูปทั่วไปได้ดังนี้

$$K_f(s) = 1 + \frac{a}{s} \quad (2.35)$$

จะได้ทราบเฟอ์ฟังก์ชันของระบบที่เป็น Second-order PLL ดังนี้

$$\frac{V_o(s)}{\phi(s)} = \frac{K_d(s+a)}{s^2 + K_d K_{os} + K_d K_{oa}} \quad (2.36)$$

และเขียนเป็นรูปแบบทั่วไปตามหลักทวิขั้ววิศวกรรมควบคุม ได้ดังนี้

$$\frac{V_o(s)}{\phi(s)} = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2.37)$$

ในที่นี้  $\zeta$  คือ Damping Factor และคือ  $\omega_n$  ความถี่ธรรมชาติ (Natural Frequency)

### 2.12.11 ข้อดีและข้อเสียของวงจรเฟสล็อกถูบ

วงจรเฟสล็อกถูบมีข้อดีหลายประการสำหรับการใช้งานบางอย่าง ซึ่งไม่มีวงจรที่จะเทียบเท่าอย่างใดก็ดีการใช้งานบางอย่างนั้นก็อาจใช้วงจรกรอแบบ LC หรือ RC แทนได้ข้อดีของวงจรเฟสล็อกถูบเมื่อเทียบกับวงจรกรอแบบ RC ได้แก่

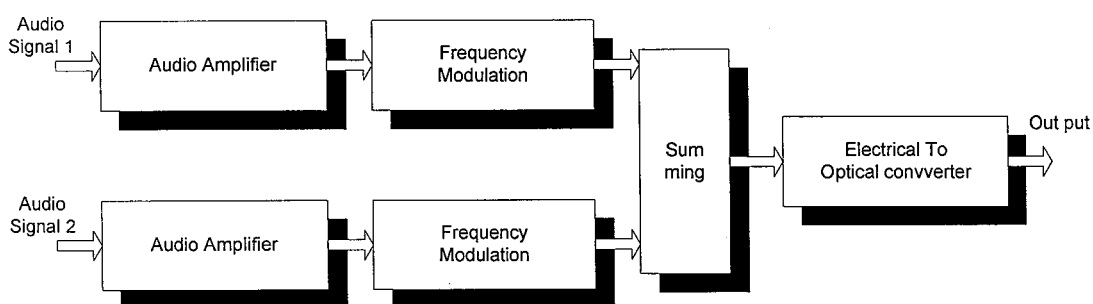
- 1.ทำงานได้ดีที่ความถี่สูง สามารถทำงานได้ที่ความถี่สูงกว่า 100 MHz ส่วนวงจรกรอแบบทำได้แค่ความถี่ประมาณ 10 MHz
- 2.อำนาจการเลือกสรร Selectivity และความถี่กลางไม่ขึ้นต่อกัน กล่าวคือความถี่กลางกำหนดโดยความถี่อิสระของ VCO ส่วนอำนาจการเลือกสรรขึ้นอยู่กับลักษณะของวงจรกรอความถี่ต่ำผ่าน จึงไม่มีปัญหาการเรียงคลื่น
- 3.องค์ประกอบภายในของจรประมวลมีน้อยและปรับคลื่นได้ง่าย โดยทั่วไปความถี่อิสระของ VCO กำหนดโดย C ตัวเดียว หรือ C กับ R ซึ่งจะปรับคลื่นได้ตั้งแต่ค่าต่ำกว่า kHz ถึง 100 MHz อย่างไรก็ดีวงจรเฟสล็อกถูบก็มีข้อเสียเช่นกัน

- 1.ไม่ให้ข้อมูลเกี่ยวกับช่วงสูงวงจรเฟสล็อกถูบสนองต่อความถี่เท่าที่สัญญาณเข้ามีขนาดใหญ่ที่จะทำให้เกิดการลือกววงจรจะไม่สนองต่อช่วงสูงของสัญญาณเข้า
- 2.สนองต่อฮาร์โมนิกหรือฮาร์โมนิกย่อยของสัญญาณเข้าทำให้การขจัดสัญญาณแทรกแซงที่มีความถี่เป็นอัตราส่วนจำนวนเต็มกับสัญญาณไม่สู้ได้ผลนัก
- 3.ขาดเทคนิคการสังเคราะห์เนื่องจากลักษณะการจับของวงจรเฟสล็อกถูบเป็นแบบไม่เชิงเส้น เทคนิคการสังเคราะห์ให้ได้วงจรที่มีลักษณะเชิงความถี่ตามข้อกำหนดจึงเป็นเรื่องที่ยากมาก

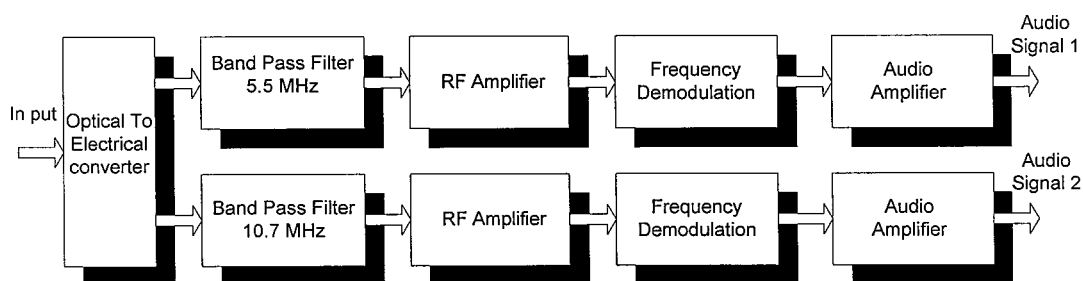
### บทที่ 3

#### การออกแบบและการสร้าง

ในส่วนการออกแบบการส่งสัญญาณเสียงด้วยแสงผ่านตัวกลางเส้นใยแสง สามารถออกแบบการคำนวณออกเป็น 2 ส่วน ประกอบด้วยส่วนของภาครับและภาคส่ง ซึ่งในส่วนของภาคส่งจะประกอบด้วย วงจรขยาย วงจรมอดูเลเตอร์แบบมอดูเลตทางความถี่ (FM Modulator) และวงจรขับอุปกรณ์ส่งแสง ในส่วนของภาครับจะประกอบด้วย วงจรรับแสง แบนพาสฟิลเตอร์ วงจรดีมอดูเลตแบบดีมอดูเลตทางความถี่ (FM Demodulator) วงจรขยาย



รูปที่ 3.1 บล็อกไดอะแกรมของเครื่องส่ง

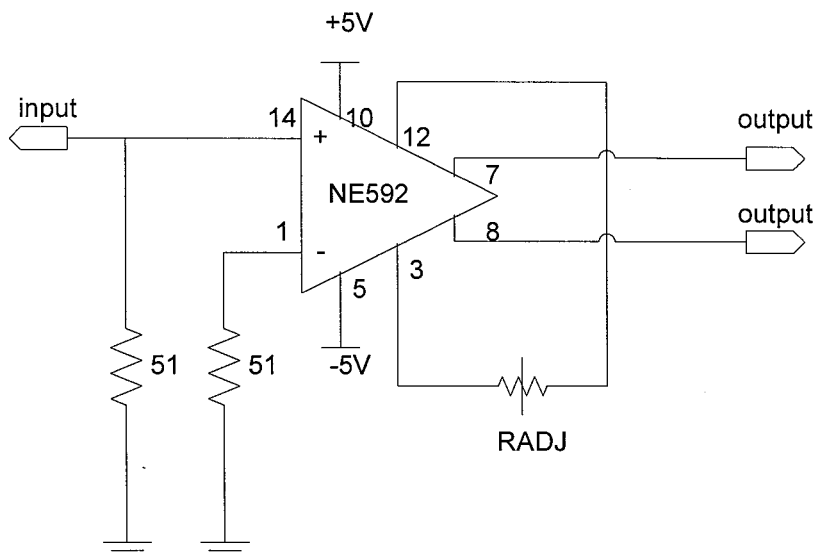


รูปที่ 3.2 บล็อกไดอะแกรมของเครื่องรับ

#### 3.1 ภาคส่งสัญญาณเสียง

##### 3.1.1 ภาคขยายสัญญาณ (Audio Amplifier)

สัญญาณที่ได้จากไมโครโฟนมีค่าที่ต่ำมาก จึงจำเป็นต้องทำการขยายสัญญาณก่อนที่จะส่งต่อไปยังส่วนอื่น ในการขยายใช้ไอซีเบอร์ NE592 สามารถปรับเกนขยายได้ถึง 400 เท่า โดยปรับค่าความต้านทาน RADJ ที่ต่อระหว่างขา 12 และขา 3 ตามที่ต้องการ



รูปที่ 3.3 แสดงรูปขยายสัญญาณ

### 3.1.2 ภาค FM Modulator

ภาค FM Modulator จะใช้ไอซีเบอร์ NE564 ซึ่งเป็นไอซีเฟสล็อกคูล (PLL) เป็นวงจรมอดูเลตทางความถี่ซึ่งสามารถผลิตความถี่ได้ถึง 50 MHz โดยทำการออกแบบให้ความถี่กลางอยู่ที่ 5.5 MHz และ 10.7 MHz ซึ่งวงจรมอดูเลตนี้จะใช้คุณสมบัติของเฟสล็อกคูลในการมอดูเลตทางความถี่ โดยทำการป้อนสัญญาณเสียงเข้าที่ลูปฟิลเตอร์ (Loop Filter) ของวงจรถ่ายเทียบเฟส (Phase Comparator) ภายในตัวไอซี เอาท์พุทที่ได้ป้อนเป็นอินพุทให้ VCO เพื่อให้ความถี่เบี่ยงเบนไปจากความถี่กลาง (Free Running Frequency) โดยจะกำหนดความถี่เบี่ยงเบน ( $Df_{max}$ ) ไว้ที่ความถี่กลาง 150 kHz ( $\pm 75$  kHz)

จากคู่มือของ ไอซีเบอร์ NE 564 จะต้องกำหนดค่า C เพื่อกำหนดค่าความถี่กลาง ( $f_o$ ) ความถี่ล็อก (Lock Range) ซึ่งมีลำดับขั้นตอนดังนี้

1. หาค่า  $C_o$  จากสมการ  $f_o = \frac{1}{22R_c C_o}$  เมื่อ  $R_c = 100\Omega$  จะได้

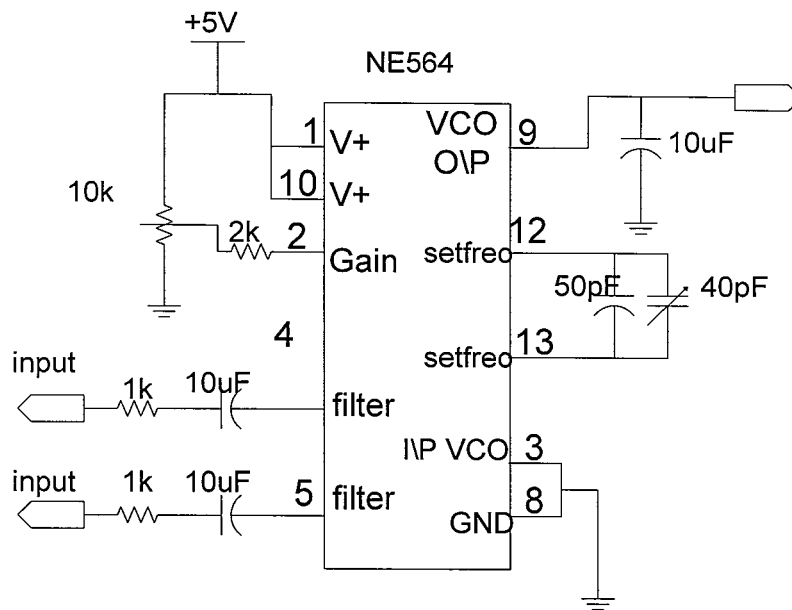
$$C_o = 82.64 \text{ pF} \text{ กรณีความถี่กลางเท่ากับ } 5.5 \text{ MHz}$$

$$C_o = 42.48 \text{ pF} \text{ กรณีความถี่กลางเท่ากับ } 10.7 \text{ MHz}$$

รูปที่ 3.3 วงจรรูป FM Modulator

ในการใช้งานจะใช้ตัวเก็บประจุค่าคงที่ต่อรวมกับตัวเก็บประจุปรับค่าได้ (Trimmer) โดยต่อระหว่างขา 12 กับขา 13 เพื่อให้ได้ความจุตามต้องการ

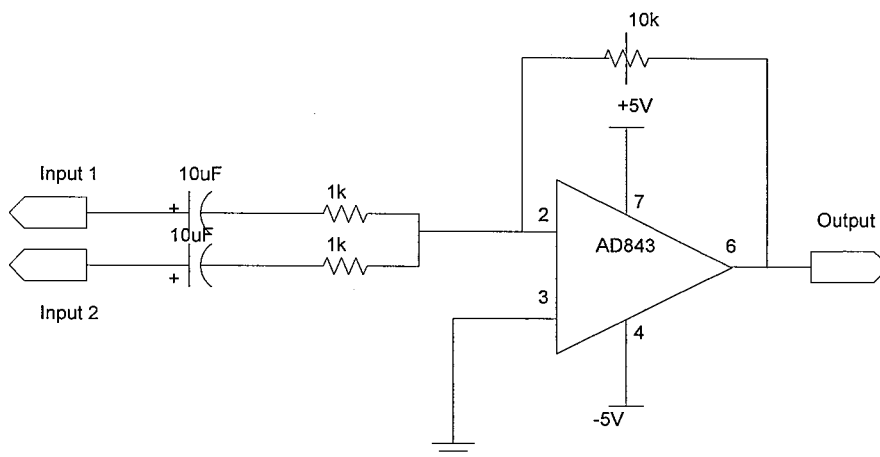
2. กำหนดความถี่ล็อกโดยใช้ตัวต้านทานปรับค่าได้ขนาด 10 k $\Omega$  ต่อรวมกับตัวต้านทานค่าคงที่ขนาด 2 k $\Omega$  เป็นตัวรับกระแสไบอัสให้ขา 2 อินพุทสัญญาณเสียงที่นำมอดูเลตเข้าที่ขา 4 และขา 5 ซึ่งเป็นลูปฟิลเตอร์ ของวงจรถ่ายเทียบเฟส



รูปที่ 3.4 วงจรรูป FM Modulator

### 3.1.3 วงจรรวมสัญญาณ (Summing)

วงจรรวมสัญญาณจะทำหน้าที่ปรับสัญญาณที่ได้จากการมอดูเลตทางความถี่ให้เหมาะสม เพื่อส่งไปยังภาคขับ LED ต่อไป โดยวงจรมีใช้ไอซีเบอร์ AD843



รูปที่ 3.5 วงจรรวมสัญญาณ

### 3.1.4 การออกแบบวงจรขับแสง (Driver Circuit)

วงจรนี้จะทำหน้าที่ขับแอลอีดี(LED) ซึ่งทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณแสงเพื่อทำการส่งผ่านเส้นใยแก้วนำแสง ในการทดลองจะใช้แหล่งกำเนิดแสงเป็นแอลอีดีที่มีความยาวคลื่น 850 nm

#### ขั้นตอนการออกแบบวงจรขับแสง

เลือกใช้ทรานซิสเตอร์เบอร์ BC548 (Q1) ทำงานร่วมกับทรานซิสเตอร์เบอร์ 2N2222A (Q2) โดยการออกแบบ จะให้ทรานซิสเตอร์ทำงานแบบวงจรขยายแบบคลาสเอ กำหนดให้

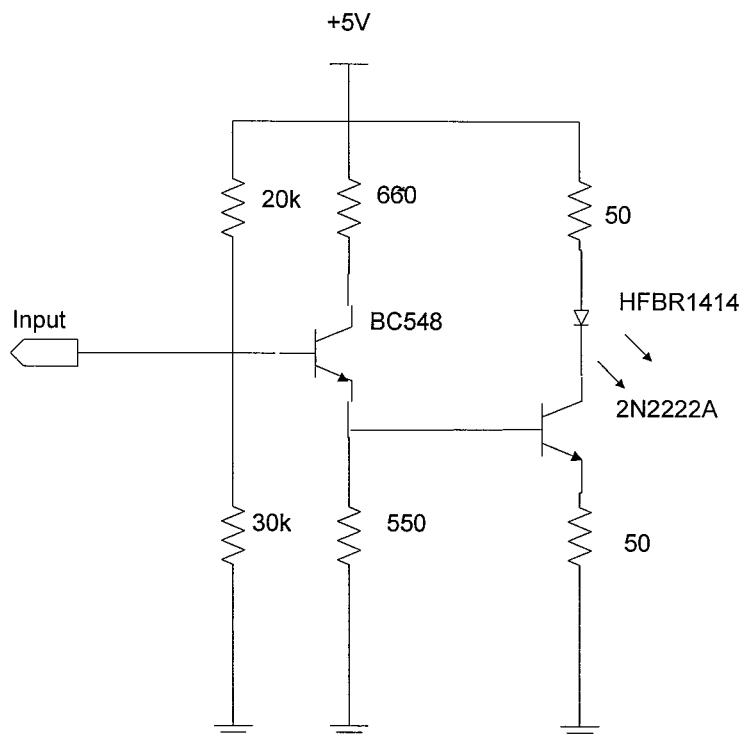
$$V_F = 2V, I_{CQ2} = 60mA, V_E = \frac{V_{CC}}{2}, V_E = \frac{1}{10V_{CC}} \text{ และให้ } I_c = I_E$$

การออกแบบขับแสงแอลอีดี

$$R_{c2} + R_{E2} = \frac{V_{CC} - V_E - V_{CE2}}{I_{C2}} = 100\Omega$$

$$R_{E2} = 50\Omega$$

$$R_{C2} = 50\Omega$$



รูปที่ 3.6 แสดงวงจรขับแสง

การออกแบบบัพเฟอร์

$$V_E = V_{BE2} + V_{E2} = 1.53V$$

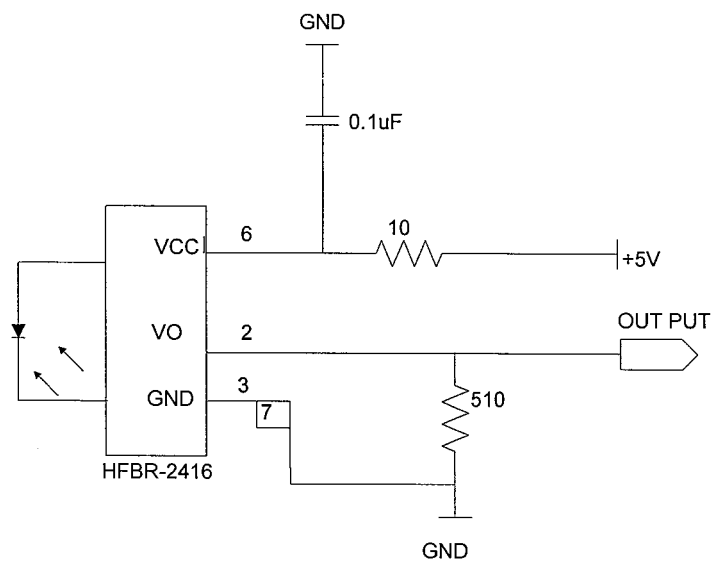
$$I_{E1} = I_X + I_{B2}$$

$$I_{B2} = 500\mu A$$

$$I_{E1} = 3.5mA$$

$$R_{C1} = \frac{(V_{CC} - V_{CE1} - V_{E1})}{I_{C1}} = 660\Omega$$

### 3.2 การออกแบบวงจรทางด้านรับ



รูปที่ 3.7 แสดงวงจร O/E

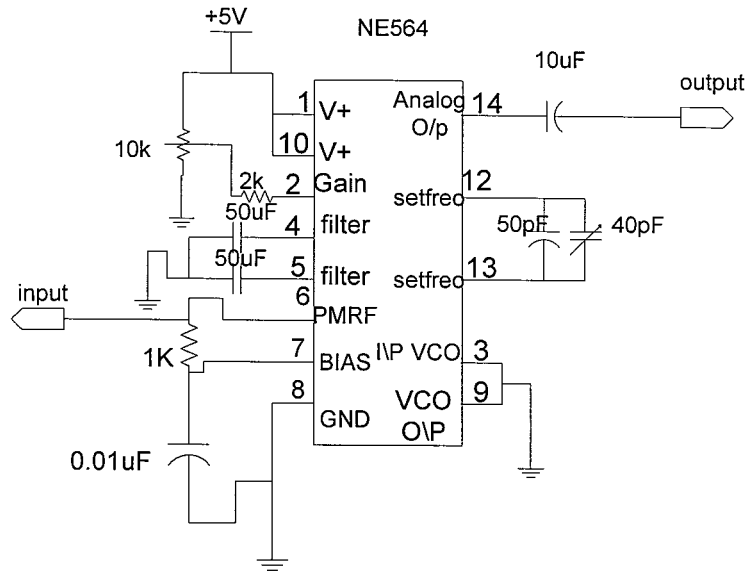
#### 3.2.1 การออกแบบวงจรเฟรมดีมอดูเลเตอร์สัญญาณเสียง (Frequency Audio Demodulator)

ในการมอดูเลตสัญญาณ FM ของเสียงในโครงการนี้จะใช้วงจรเฟสล็อกกลุ๊ป (Phase Lock Loop) ออกแบบโดยใช้ไอซีเบอร์เดียวกันกับที่ใช้มอดูเลตสัญญาณเสียง (เบอร์ NE 564)

ขั้นตอนการคำนวณหาค่า  $C_o$  และการกำหนดความถี่ล๊อคจะเหมือนกับวงจรมอดูเลตสัญญาณเสียงแต่จะมีส่วนที่ต่างกันคือ

1 ป้อนอินพุตที่ขา 6 ซึ่งเป็นขาของวงจรลิมิตเตอร์ (Limiter) โดยคัปปลิ่งผ่านตัวเก็บประจุขนาด 0.01uF

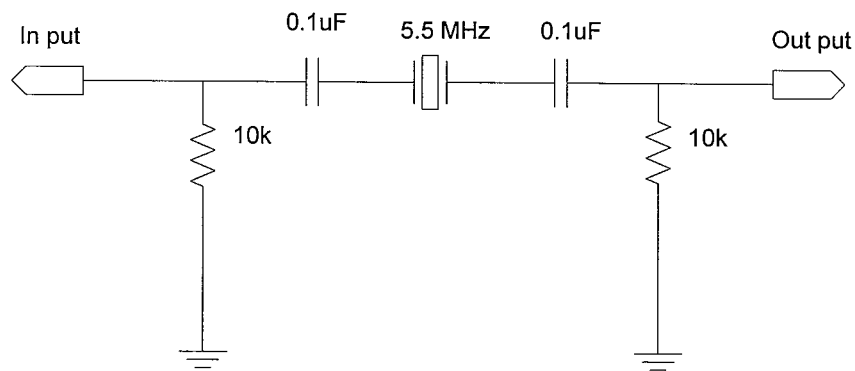
2 ต่อขา 3 (อินพุตของ Phase Comparator) เข้ากับขา 9 (เอาต์พุตของ VCO) และเอาต์พุตออกมาที่ขา 14 ดังรูปที่ 3.13



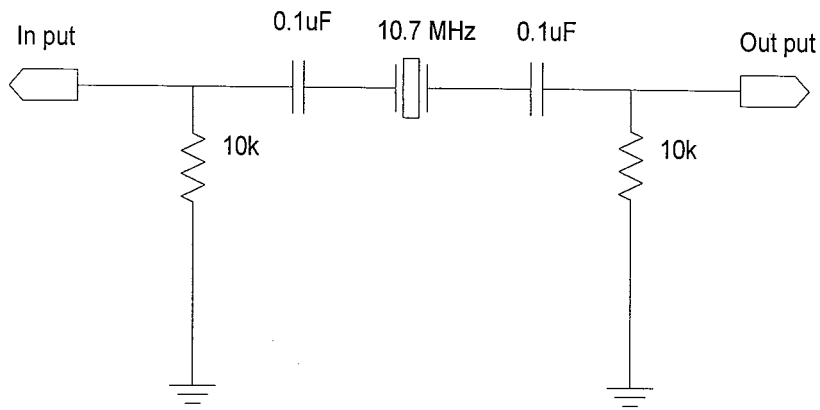
รูปที่ 3.8 แสดงวงจรเฟรมมอดูเลเตอร์

### 3.2.2 การออกแบบวงจรกรองย่านความถี่ผ่าน (BPF)

ในโครงงานนี้ออกแบบโดยใช้เซรามิกฟิลเตอร์ (Ceramic Pass Filter) ซึ่งมีคุณสมบัติเป็นรีโซเนเตอร์ (Resonator) เท่านั้นที่ผ่านตัวมันได้โดยจะออกแบบเป็น 2 วงจร คือ ความถี่ 5.5 MHz และ 10.7 MHz ดังรูปที่ 3.9 และรูปที่ 3.10 ตามลำดับ



รูปที่ 3.9 แสดงวงจรกรองความถี่ 5.5 MHz



รูปที่ 3.10 แสดงวงจรกรองความถี่ 10.7 MHz

### 3.2.3 การออกแบบวงจรขยายความถี่วิทยุ (RF Amplifier)

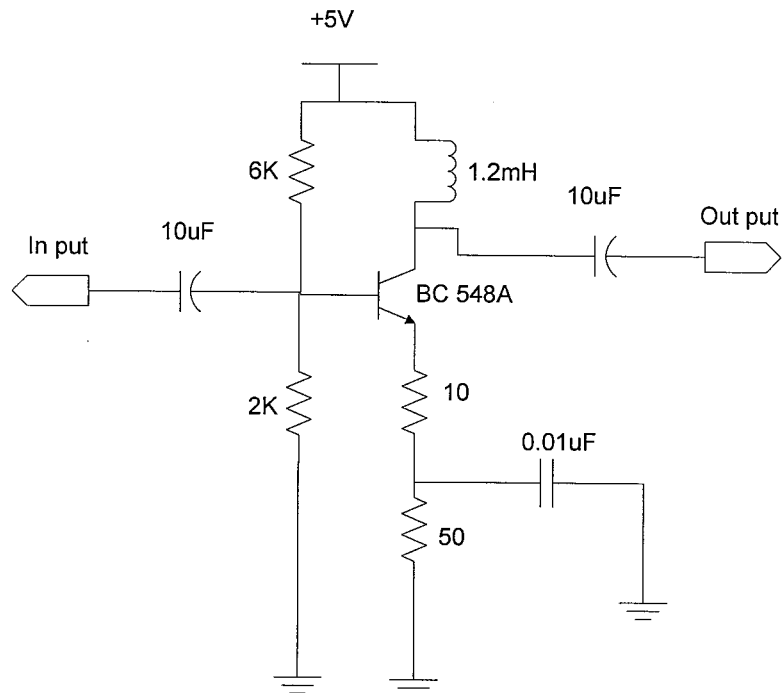
สัญญาณที่ได้จากเอาต์พุตของเซรามิกฟิลเตอร์ จะถูกลดทอนลงไปมาก จึงจำเป็นต้องมีการขยายสัญญาณ โดยใช้วงจรขยายความถี่วิทยุเพื่อให้สัญญาณเพียงพอที่จะมอดูเลตได้

ในการออกแบบใช้ทรานซิสเตอร์เบอร์ BC548 เป็นวงจรขยายอิมิตเตอร์ร่วม (Common Emitter)

ทำการออกแบบโดยให้  $V_{CC} = 5V$ ,  $V_{BEon} = 0.7V$ ,  $\beta = 110$ ,  $R_L = 1K\Omega$ ,

$R_{FC} = 1.2mH$  และ  $I_C = 8.89mA$  จะได้

$$\begin{aligned} R_1 &= 4.27K\Omega & R_2 &= 1.48K\Omega \\ R_3 &= 10K\Omega & R_4 &= 44\Omega \end{aligned}$$



รูปที่ 3.11 แสดงวงจรขยายความถี่วิทยุ

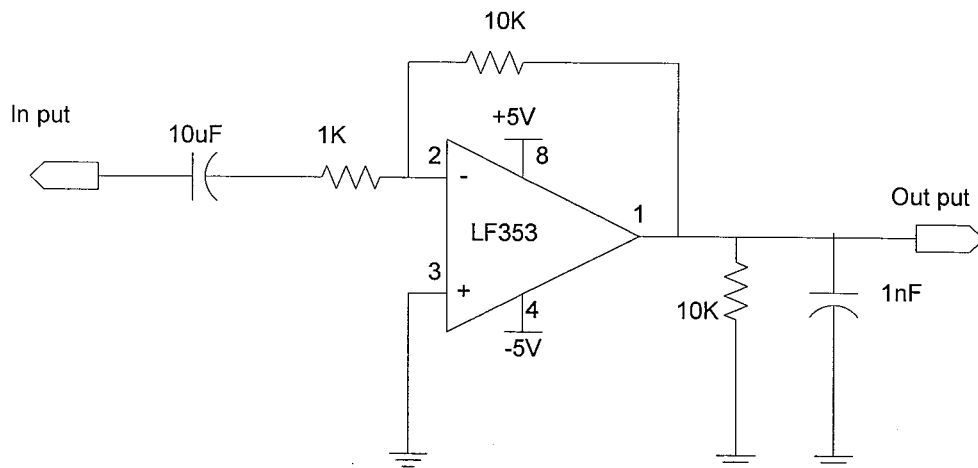
ในการออกแบบขอมให้มีความผิดพลาดทางแอมพลิฟิเคชันได้ ดังนั้นสามารถออกแบบให้วงจรมีอัตราขยายสูงๆ โดยใช้ทรานซิสเตอร์เพียงตัวเดียว หาค่าอัตราขยายโดยใช้  $\pi$  - Parameter

$$AV = \frac{[-\beta(RL // 2\pi fL)]}{[r\pi + (\beta + 1)R_E]}$$

จะได้อัตราขยายประมาณ 70 เท่า รูปวงจรที่ออกแบบไว้ดังรูปที่ 3.11

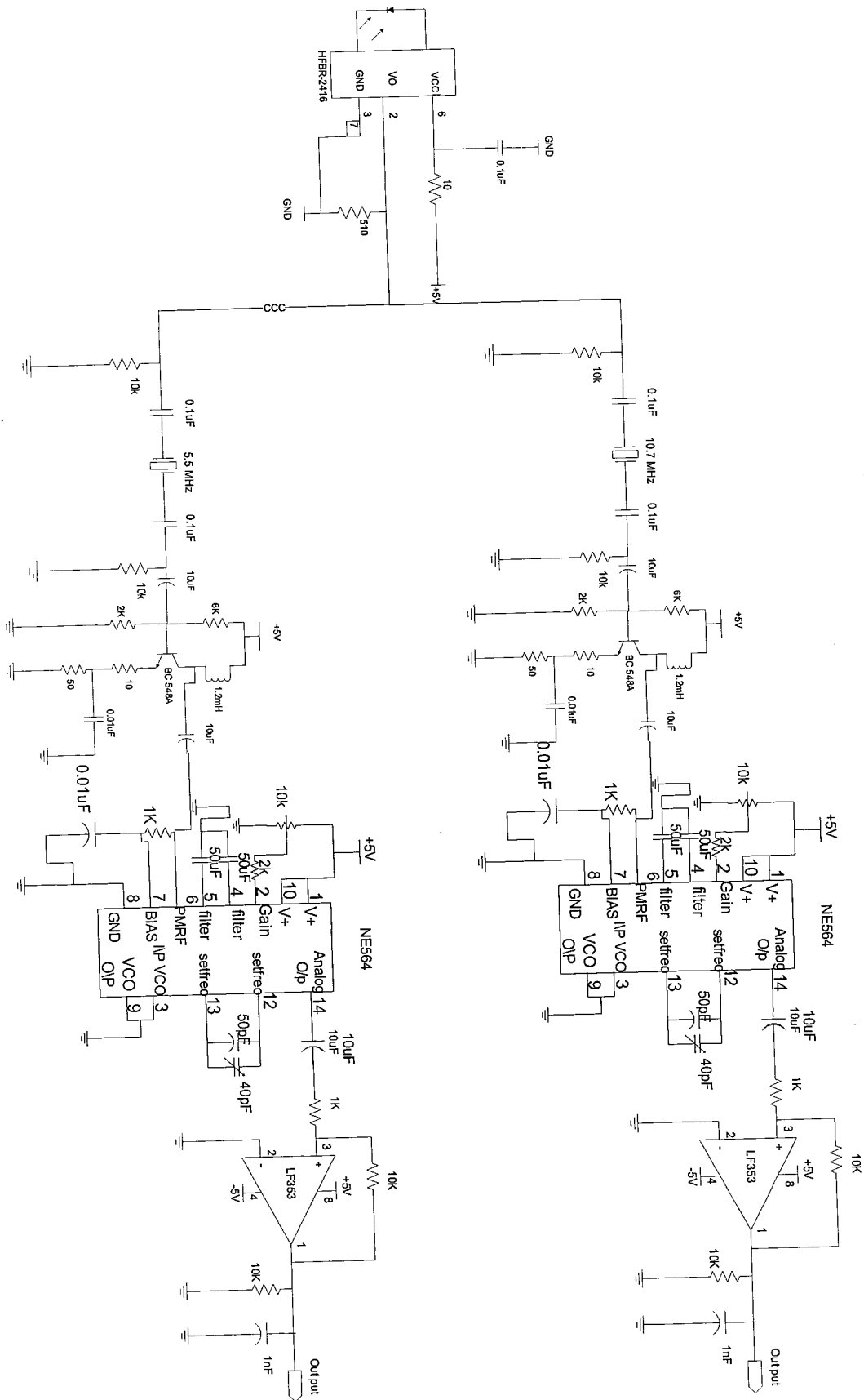
### 3.2.5 การออกแบบวงจรขยายสัญญาณเสียง (Audio Preamplifier)

สัญญาณที่ได้จากการมอดูเลตมีกำลังอ่อนมาก ดังนั้นจึงต้องทำการขยายให้มีความแรงมากขึ้นใช้ไอซีเบอร์ LF 353 ออกแบบเป็นวงจรขยายแบบกลับเฟส โดยมีอัตราขยายเท่าดังรูปที่ 3.12



รูปที่ 3.12 แสดงวงจรขยายสัญญาณเสียง





รูปที่ 3.14 แสดงวงจรของเครื่องรับ

## บทที่ 4

### การทดลองและผลการทดลอง

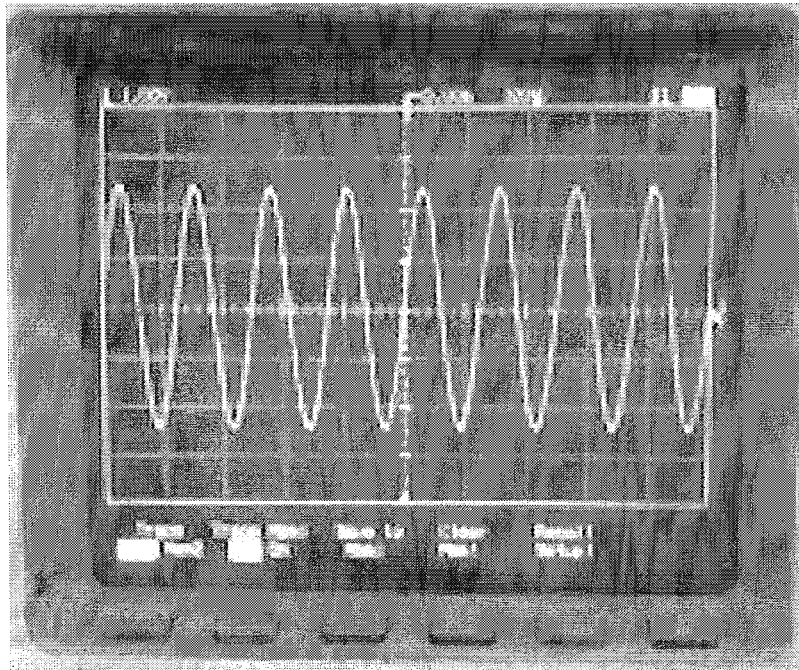
#### 4.1 วงจรทางด้านภาคส่ง

##### 4.1.1 วงจรขยายความแตกต่างของเสียง

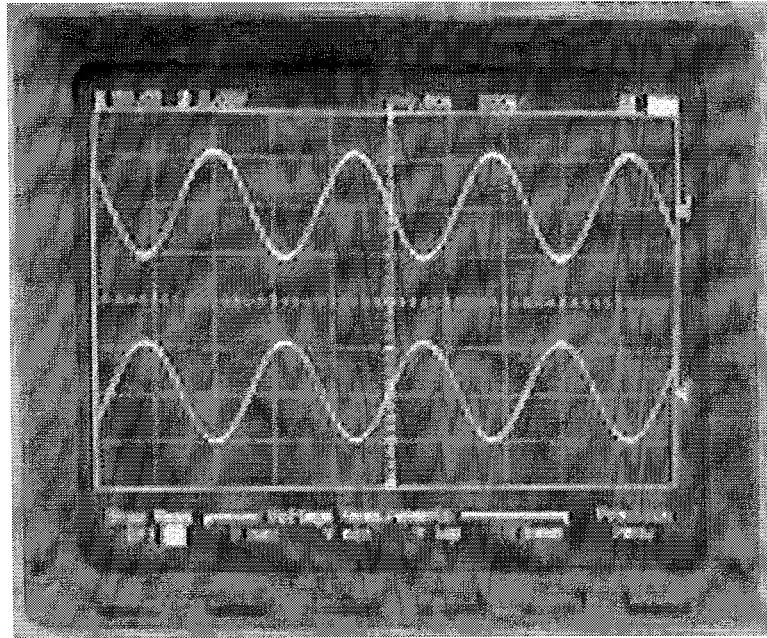
ต่อวงจรตามรูปที่ 3.3 แล้วป้อนสัญญาณอินพุตเข้าที่ขา 14 ของไอซีเบอร์ NE592 จากนั้นทำการวัดสัญญาณเอาต์พุตที่ขา 7 และขา 8 เนื่องจากสัญญาณที่ได้จากขาทั้งสองจะกลับเฟสกันและทำการปรับค่าความต้านทานแบบปรับค่าได้  $20\text{k}\Omega$  ที่ต่ออยู่ระหว่างขา 3 และขา 12 ซึ่งเป็นตัวปรับการปรับการขยายของสัญญาณ

#### ผลการทดลอง

ทำการทดสอบโดยป้อนสัญญาณรูปคลื่นไซน์ที่ความถี่ 8 KHz ดังรูปที่ 4.1 และวัดสัญญาณเอาต์พุตที่ได้จากการขยายสัญญาณ Channel 1 และ Channel 2 เป็นสัญญาณเอาต์พุตที่ได้จาก 7 และ 8 ตามลำดับ



รูปที่ 4.1 แสดงสัญญาณรูปคลื่นไซน์ที่ความถี่ 8 KHz



รูปที่ 4.2 แสดงสัญญาณที่ได้จากการขยายความต่างของเสียง

CH.1 แสดงสัญญาณที่ได้จากขา 7

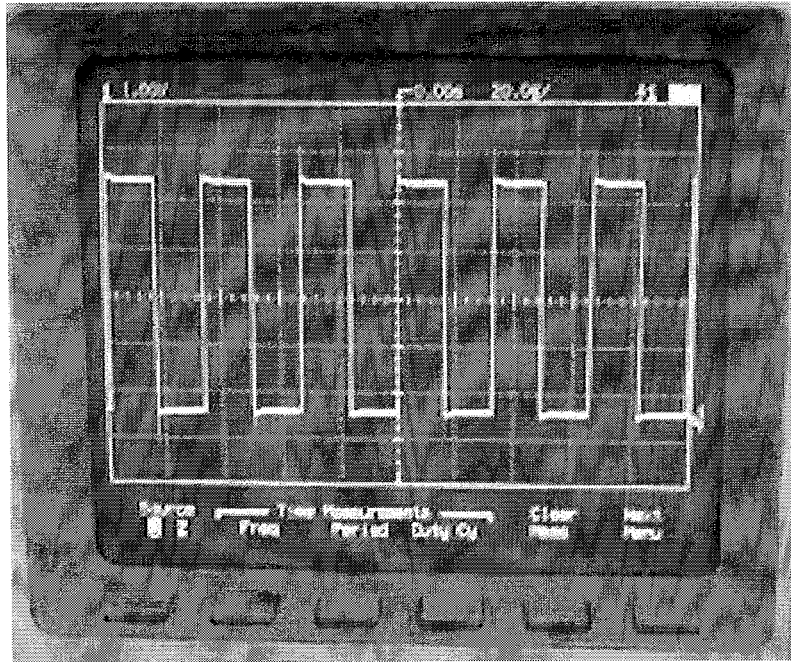
CH.2 แสดงสัญญาณที่ได้จากขา 8

#### 4.1.2 วงจรเฟมเอ็มมอดูเลเตอร์ (FM Modulation)

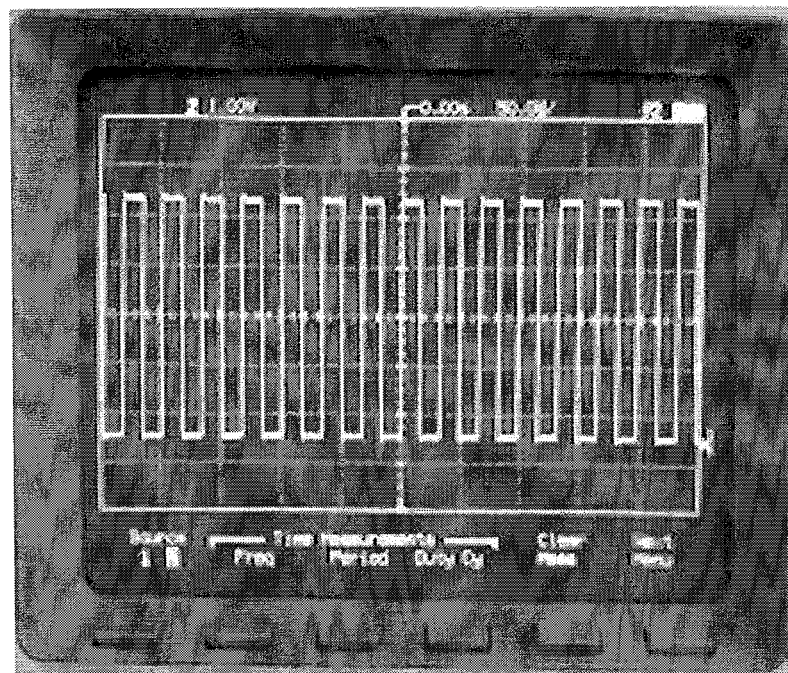
ต่อวงจรตามรูปที่ 3.4 แล้วป้อนสัญญาณอินพุตซึ่งในที่นี้เปรียบเหมือนป้อนสัญญาณเสียงเข้าที่ขา 4 และ ขา 5 ของไอซีเบอร์ NE564 แล้วทำการวัดสัญญาณเอาต์พุตที่ขา 9 จากนั้นทำการปรับค่าความต้านทาน  $10\text{ k}\Omega$  ที่ต่ออยู่กับความต้านทาน  $2\text{ k}\Omega$  ที่ขา 2 และทำการเลือกคาปาซิเตอร์ เพื่อให้ได้สัญญาณตามที่ต้องการ ที่ความถี่  $5.5\text{ MHz}$  และ  $10.7\text{ MHz}$

#### ผลการทดลอง

ทำการทดสอบโดยไม่ได้ป้อนสัญญาณรูปคลื่นไซน์ วัดสัญญาณทางด้านเอาต์พุตของวงจรมอดูเลตทางความถี่ เมื่อเรายังไม่ได้ป้อนอินพุตเข้าไปด้วยออสซิลโลสโคป ลักษณะของสัญญาณที่วัดได้แสดงดังรูป 4.3 และ 4.4 ที่ความถี่  $5.5\text{ MHz}$  และ  $10.7\text{ MHz}$  ตามลำดับ



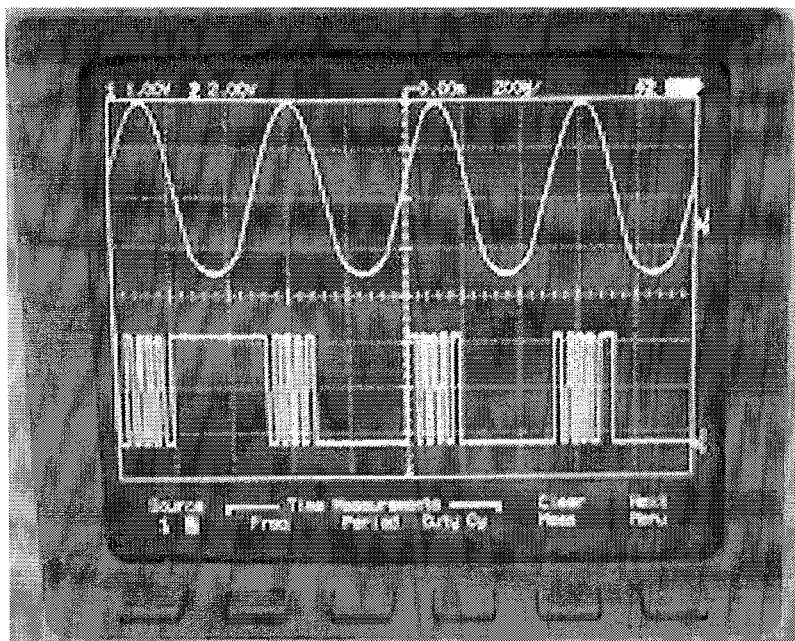
รูปที่ 4.3 แสดงสัญญาณมอดูเลตทางความถี่ที่ 5.5MHz



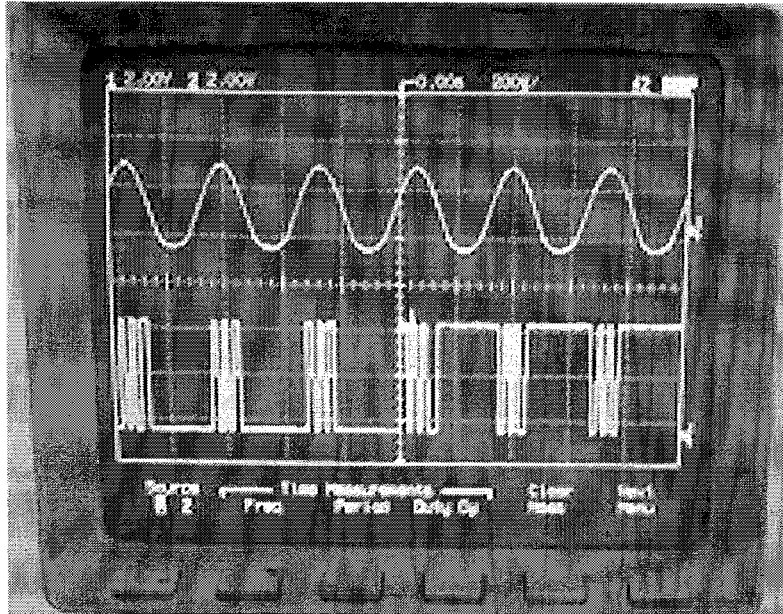
รูปที่ 4.4 แสดงสัญญาณมอดูเลตทางความถี่ที่ 10.7 MHz

ทำการทดสอบโดยป้อนสัญญาณรูปคลื่นไซน์ 2 KHz และ 4 KHz วัดสัญญาณทางด้านเอาต์พุทของวงจรมอดูเลตทางความถี่ 5.5 MHz แล้วป้อนสัญญาณรูปคลื่นไซน์ 1 KHz และ 5 KHz วัดสัญญาณ

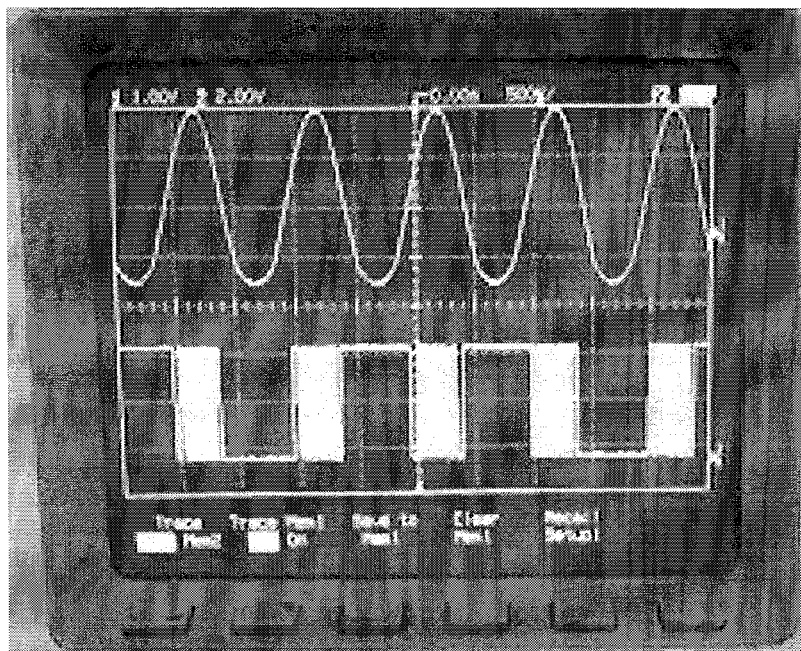
ทางด้านเอาต์พุตของวงจรมอดูเลตทางความถี่ 10.7 MHz ด้วยออสซิลโลสโคป ลักษณะของสัญญาณที่วัดได้แสดงดังรูป ดังรูป 4.5, 4.6, 4.7 และ 4.8 ตามลำดับ



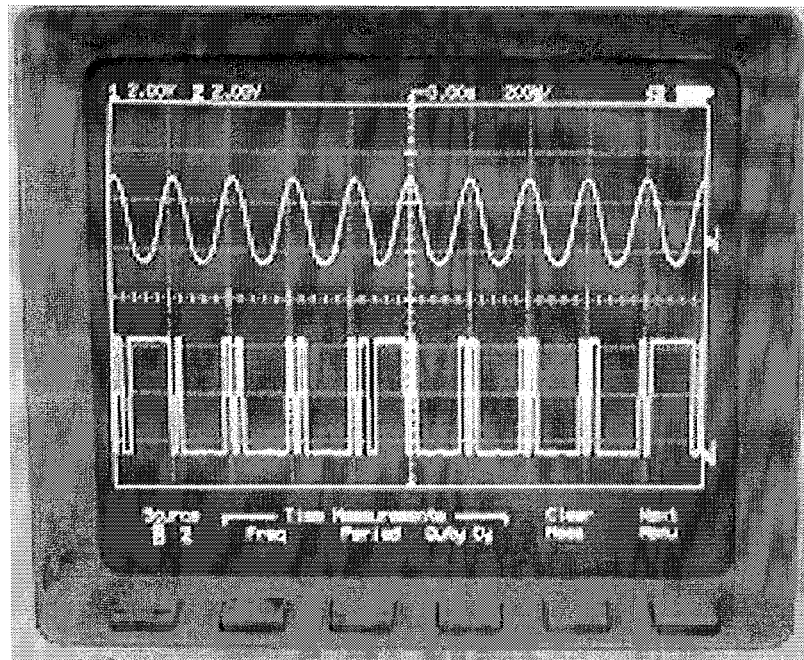
รูปที่ 4.5 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 5.5 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 2 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการมอดูเลตแล้ว



รูปที่ 4.6 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 5.5 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 4 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการมอดูเลตแล้ว



รูปที่ 4.7 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 10.7 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 1 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการมอดูเลตแล้ว



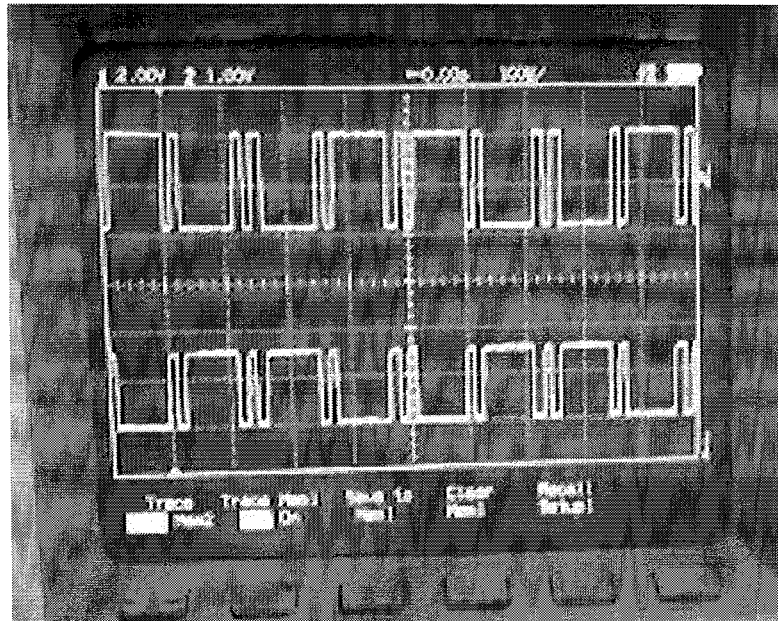
รูปที่ 4.8 แสดงสัญญาณเมื่อป้อนอินพุตของวงจรมอดูเลตทางความถี่ 10.7 MHz

CH.1 แสดงรูปสัญญาณอินพุตความถี่ 5 KHz

CH.2 แสดงรูปสัญญาณที่ผ่านการมอดูเลตแล้ว

#### 4.1.3 วงจรรวมสัญญาณ (Summing)

ต่อวงจรตามรูปที่ 3.5 แล้วทำการทดสอบโดยป้อนสัญญาณอินพุตช่องที่ 1 ด้วยสัญญาณภาพและสัญญาณอินพุตช่องที่ 2 ด้วยสัญญาณเสียงที่มอดูเลตทางความถี่เข้าที่ขา 2 ของออปแอมป์เบอร์ AD843 และวัดสัญญาณเอาต์พุตที่ขา 6



รูปที่ 4.9 แสดงสัญญาณที่ได้จากวงจรรวมสัญญาณ

CH.1 แสดงรูปสัญญาณอินพุต

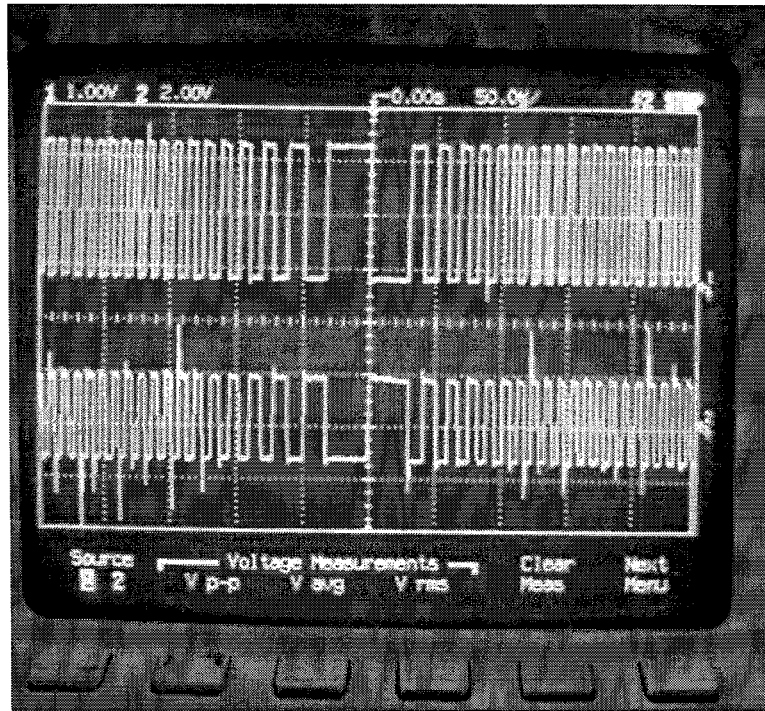
CH.2 แสดงรูปสัญญาณที่ผ่านการรวมสัญญาณแล้ว

#### 4.1.4 วงจรขับแอลอีดี (LED Driver)

ต่อวงจรตามรูปที่ 3.6 โดยการป้อนสัญญาณอินพุตที่ได้จากวงจรรวมสัญญาณประกอบด้วยสัญญาณเสียงสองสัญญาณเข้าด้วยกันให้แก่วงจรดังรูป ก่อนที่จะทำการส่งสัญญาณผ่านเส้นใยแก้วนำแสง จากนั้นก็ทำการส่งสัญญาณเหล่านี้ผ่านเส้นใยแก้วนำแสงและทำการวัดสัญญาณเอาต์พุต

##### ผลการทดลอง

โดยทำการป้อนสัญญาณที่ Channel 1 เป็นสัญญาณที่ผ่านการมอดูเลต ส่วน Channel 2 เป็นสัญญาณเอาต์พุตที่ได้จากการเปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณสัญญาณแสง



รูปที่ 4.10 แสดงสัญญาณไฟฟ้าเปลี่ยนเป็นสัญญาณแสง  
 CH1.แสดงรูปสัญญาณอินพุต  
 CH2.แสดงรูปสัญญาณที่ขาแอลอีดี

#### 4.2 การออกแบบวงจรทางด้านรับ

##### 4.2.1 วงจรกรองย่านความถี่ผ่าน (BPF)

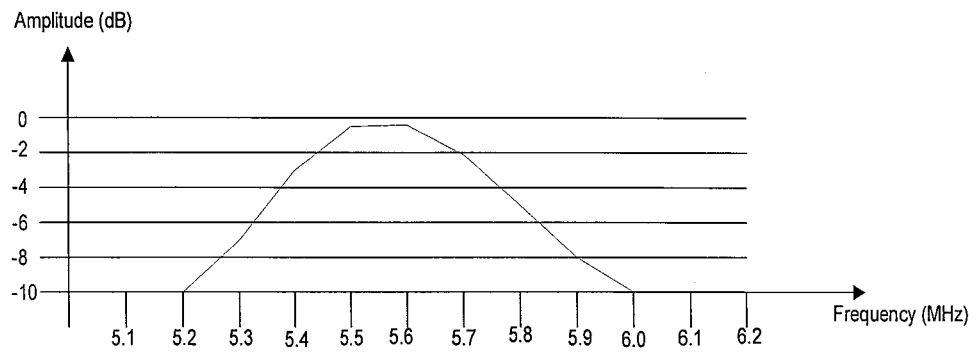
ต่อวงจรตามรูปที่ 3.13 และ 3.14 แล้วทำการป้อนสัญญาณอินพุตเข้าที่ขา 1 ของเซรามิกฟิลเตอร์ และทำการวัดสัญญาณเอาต์พุตที่ขา 3

##### ผลการทดลอง

ตั้งค่าความถี่ของ Signal Generator ไว้ที่ 5 MHz และ 10 MHz ปรับแอมพลิจูดที่ 2 Vpp แล้ววัดเอาต์พุตลงในตารางที่ 4.1 และตารางที่ 4.2 ตามลำดับ

f(MHz)	5.1	5.2	5.3	5.4	5.5	5.6	5.7	5.8	5.9	6.0	6.1	6.2
Vout	0.2	0.2	0.4	1.0	1.7	1.6	1.2	0.6	0.3	0.2	0.2	0.2
AV(dB)	-10	-10	-7.0	-3.1	-0.7	-0.9	-2.2	-5.2	-8.2	-10	-10	-10

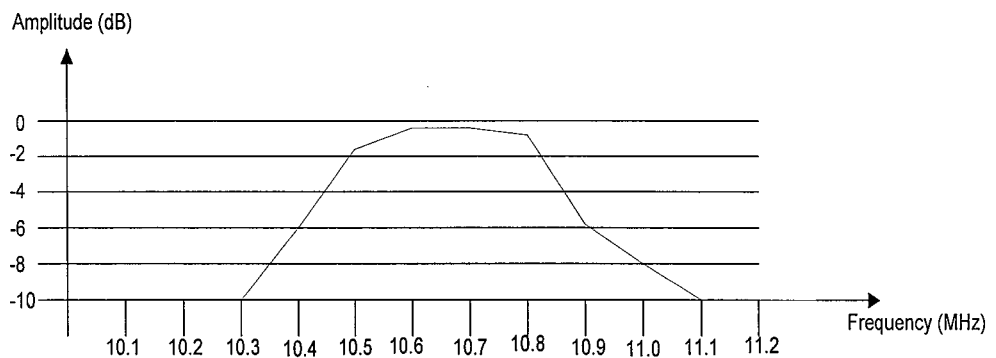
ตารางที่ 4.1 ผลการทดลอง Magnitude Response



รูปที่ 4.11 แสดงกราฟผลตอบสนองทางความถี่ของวงจรแถบความถี่ผ่าน 5.5 MHz

f(MHz)	10.1	10.2	10.3	10.4	10.5	10.6	10.7	10.8	10.9	11.0	11.1	11.2
Vout	0.2	0.2	0.2	0.5	1.3	1.7	1.8	1.6	0.5	0.3	0.2	0.2
AV(dB)	-10	-10	-10	-6.0	-1.8	-0.7	-0.4	-0.9	-6.0	-8.2	-10	-10

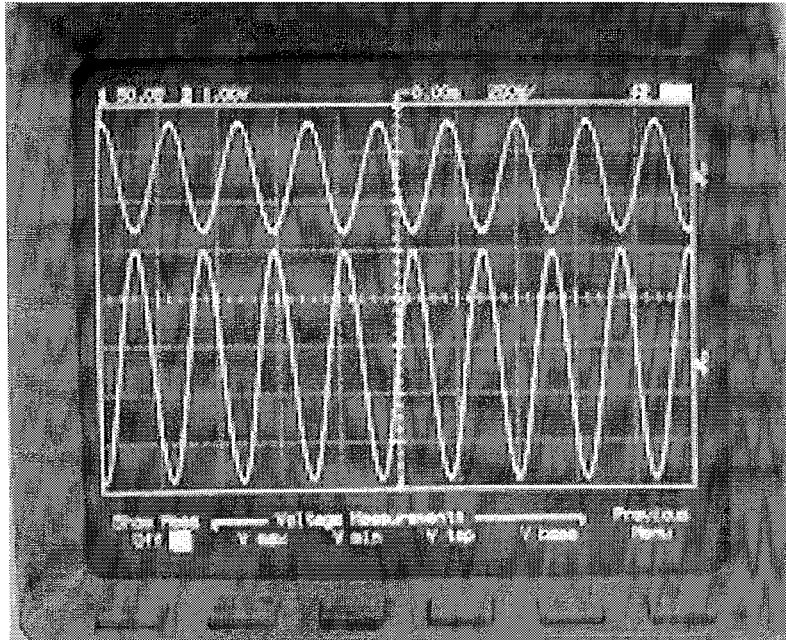
ตารางที่ 4.2 ผลการทดลอง Magnitude Response



รูปที่ 4.12 แสดงกราฟผลตอบสนองทางความถี่ของวงจรแถบความถี่ผ่าน 10.7 MHz

#### 4.2.2 วงจรขยายความถี่วิทยุ (RF Amplifier)

ต่อวงจรตามรูปที่ 3.11 แล้วทำการป้อนสัญญาณอินพุตด้วยความถี่ 8 KHz เปรียบเทียบสัญญาณอินพุต Channel 1 กับสัญญาณเอาต์พุต Channel 2



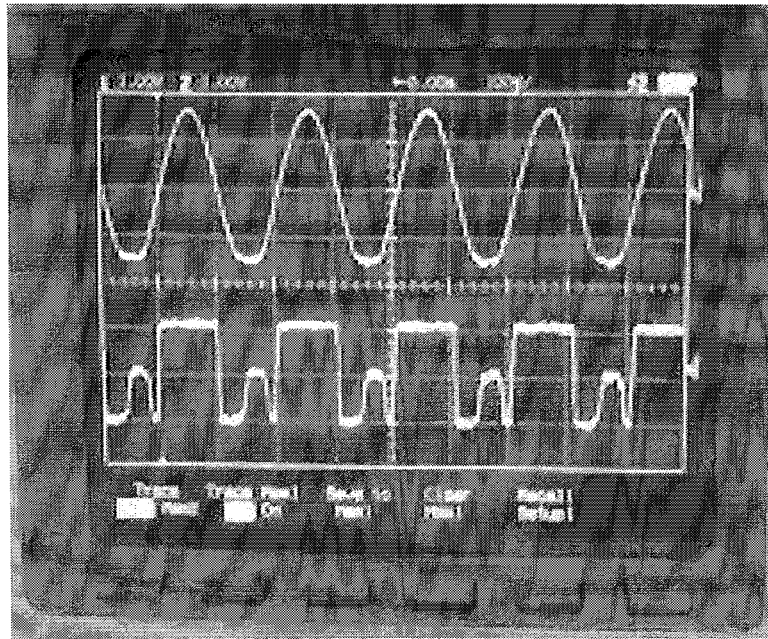
รูปที่ 4.13 แสดงสัญญาณขยายความถี่วิทยุ  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 8 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านขยายแล้ว

#### 4.2.3 วงจรมอดูเลตทางความถี่ (FM Demodulation)

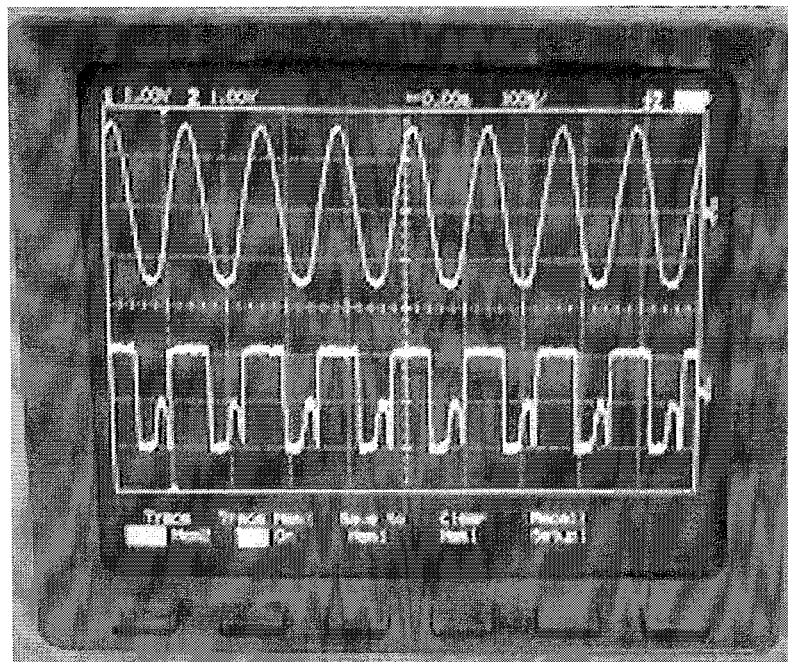
ต่อวงจรตามรูปที่ 3.8 แล้วป้อนสัญญาณอินพุตซึ่งในที่นี้เปรียบเหมือนป้อนสัญญาณเสียงที่ผ่านการมอดูเลตจากวงจรรูปที่ 3.11 ที่ความถี่ 5.5 MHz และ 10.7MHz ตามลำดับเข้าที่ 6 ของไอซีเบอร์ NE564 แล้วทำการวัดสัญญาณเอาต์พุตที่ขา 14 จากนั้นทำการปรับค่าความต้านทาน  $10\text{ k}\Omega$  ที่ต่ออยู่กับค่าความต้านทาน  $2\text{ k}\Omega$  ที่ขา 2 และทำการเลือกคาปาซิเตอร์ เพื่อให้ได้สัญญาณตามที่ต้องการ เมื่อป้อนสัญญาณอินพุตที่ยังไม่ผ่านการมอดูเลตที่ความถี่ 5.5 MHz

#### ผลการทดลอง

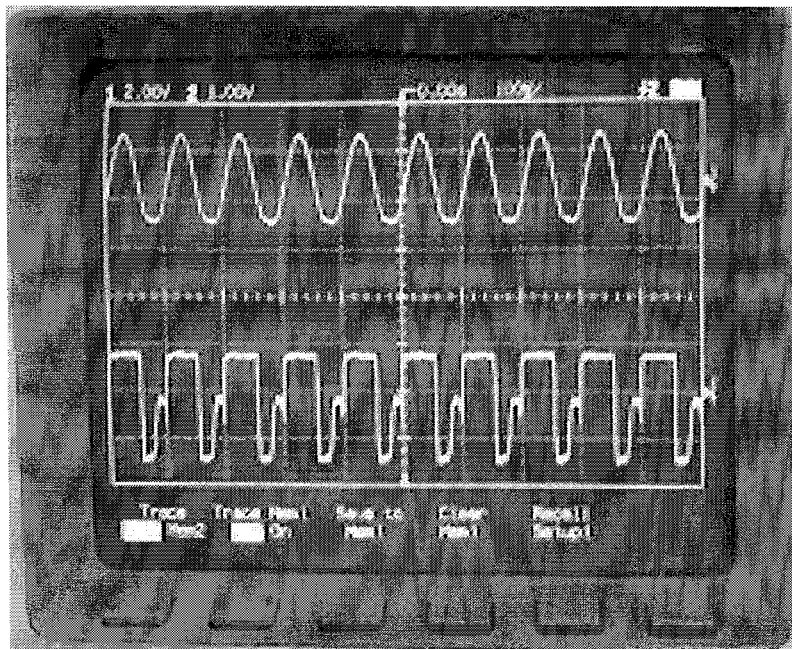
ทำการทดสอบโดยป้อนคลื่นสัญญาณรูปคลื่นไซน์ 5.5 MHz Channel 1 ผ่านวงจรมอดูเลตด้วยสัญญาณคลื่นพาห์ (Carrier) 5.5 MHz และ 10.7MHz ตามลำดับวัดสัญญาณทางด้านเอาพุต Channel 2 ของวงจรมอดูเลตทางความถี่ด้วยออสซิลโลสโคป ลักษณะของสัญญาณที่วัดได้ ดังแสดงในรูป 4.13 และ 4.14



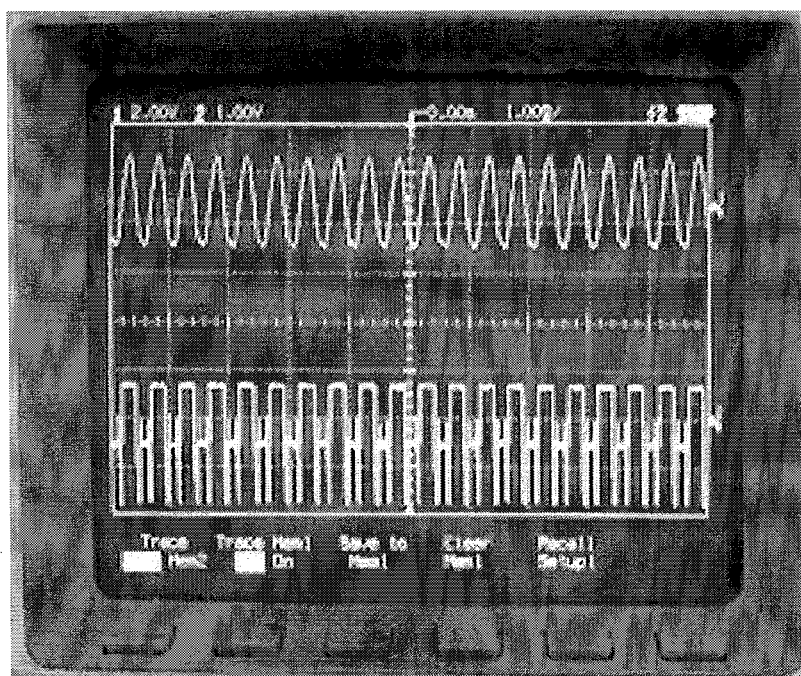
รูปที่ 4.14 แสดงสัญญาณการคิมอคูเลตทางความถี่ 5.5 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 5 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการคิมอคูเลตแล้ว



รูปที่ 4.15 แสดงสัญญาณการคิมอคูเลตทางความถี่ 5.5 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 8 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการคิมอคูเลตแล้ว



รูปที่ 4.16 แสดงสัญญาณการคิมอดูเลตทางความถี่ 10.7 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 8 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการคิมอดูเลตแล้ว



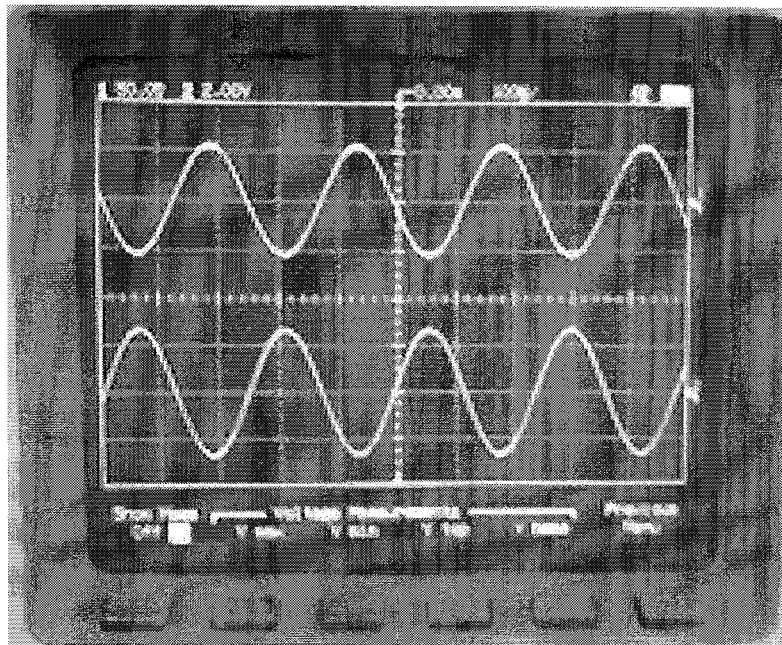
รูปที่ 4.17 แสดงสัญญาณการคิมอดูเลตทางความถี่ 10.7 MHz  
 CH.1 แสดงรูปสัญญาณอินพุตความถี่ 10 KHz  
 CH.2 แสดงรูปสัญญาณที่ผ่านการคิมอดูเลตแล้ว

#### 4.2.4 วงจรขยายสัญญาณเสียง (Audio Amplifier)

ต่อวงจรตามรูปที่ 3.12 แล้วป้อนสัญญาณอินพุตเข้าที่ขา 2 ของไอซีเบอร์ LF353 จากนั้นทำการวัดสัญญาณเอาต์พุตที่ขา 2 โดยที่มีความต้านทาน  $10\text{ K}\Omega$  ที่อยู่ระหว่างขา 2 กับขา 1 ซึ่งเป็นตัวปรับการขยายของสัญญาณ

##### ผลการทดลอง

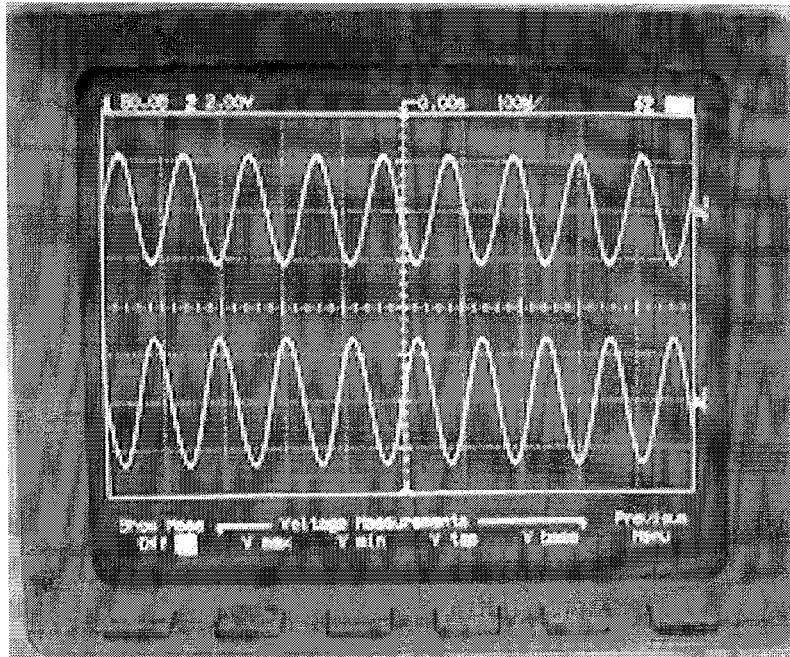
ทำการทดสอบโดยการป้อนสัญญาณรูปคลื่นไซน์ที่ความถี่ 4 KHz และ 10 KHz ดังรูปที่ 4.18 และ 4.19 ตามลำดับ เป็นสัญญาณอินพุตเปรียบเทียบกับสัญญาณเอาต์พุต



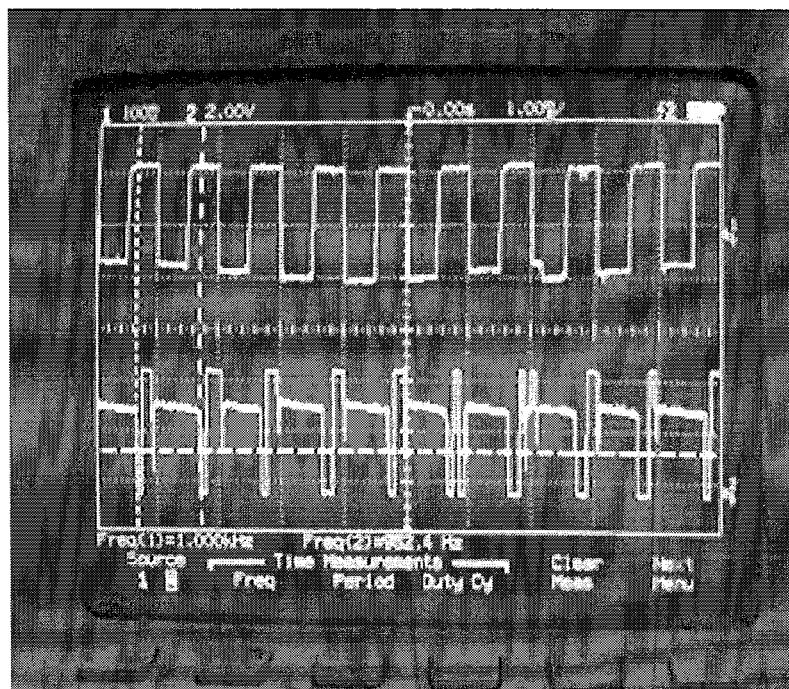
รูปที่ 4.18 แสดงการขยายสัญญาณเสียง

CH1.แสดงรูปสัญญาณอินพุตที่ความถี่ 4 KHz

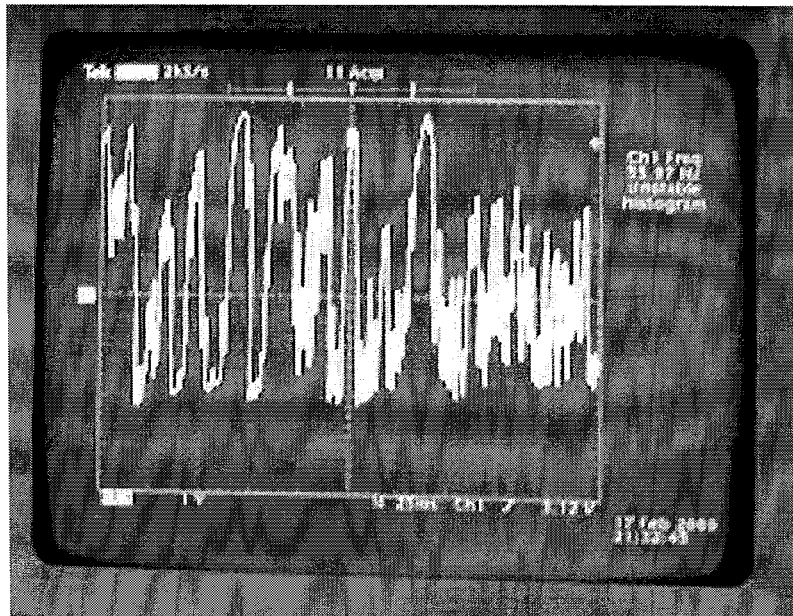
CH2.แสดงรูปสัญญาณเอาต์พุตที่ขยายแล้ว



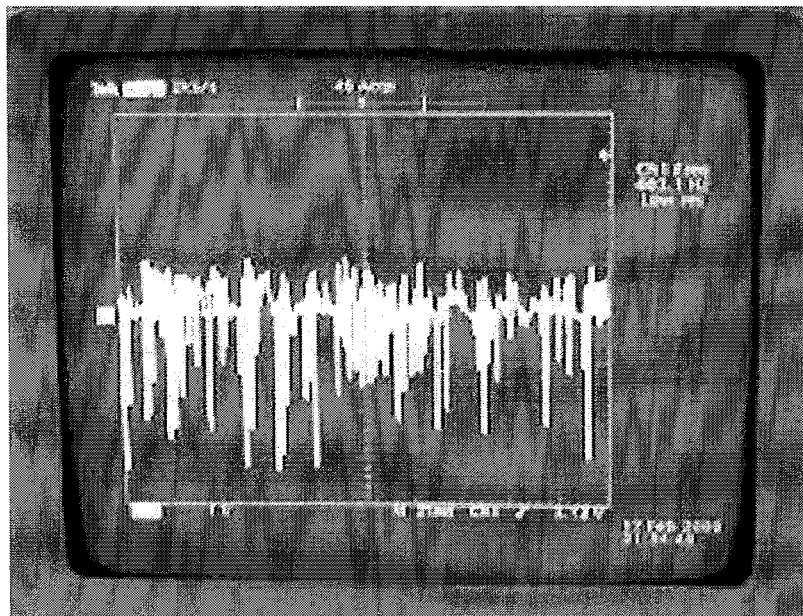
รูปที่ 4.19 แสดงการขยายสัญญาณเสียง  
 CH1.แสดงรูปสัญญาณอินพุตที่มีความถี่ 10 KHz  
 CH2.แสดงรูปสัญญาณเอาต์พุตที่ขยายแล้ว



รูปที่ 4.20 แสดงสัญญาณจากเครื่องส่งไปยังเครื่องรับ  
 CH1.แสดงรูปสัญญาณอินพุตที่มีความถี่ 1 KHz  
 CH2.แสดงรูปสัญญาณเอาต์พุตที่ออกลำโพงที่มีความถี่ 1 KHz



รูปที่ 4.21 แสดงสัญญาณเสียงของภาคส่ง



รูปที่ 4.22 แสดงสัญญาณเสียงของภาครับ

## บทที่ 5

### สรุปผลและวิจารณ์การทดลอง

#### 5.1 สรุปผลการทดลอง

โครงการนี้เป็น การส่งสัญญาณเสียงผ่านเส้นใยแก้วนำแสงประกอบด้วย 2 ส่วนใหญ่คือ ขบวนการสัญญาณไฟฟ้าและขบวนการทางแสงนำสัญญาณไฟฟ้ามาเปลี่ยนแปลงเป็นสัญญาณเสียง 2 ช่อง การที่จะนำสัญญาณทั้ง 2 ช่องเข้าด้วยกันโดยใช้วงจรรวมสัญญาณ (Summing) ในการรวมสัญญาณนั้น จะต้องปรับแต่งขนาดของแต่ละสัญญาณให้เหมาะสมเพื่อที่จะทำให้สัญญาณทั้ง 2 สามารถรวมกันไปได้โดยที่ไม่มีสัญญาณใด โดนหักล้าง

เลือกใช้วิธีการมอดูเลตสัญญาณเสียงแบบความถี่ (Frequency Modulation) โดยสัญญาณช่องแรง มีสเปกตรัมความถี่อยู่ที่ 5.5 MHz และ 10.7 MHz สามารถสร้างวงจรกรองความถี่ที่แคบ ทำให้ได้ความถี่ที่ต้องการ โดยมีความถี่อื่นประปรายปริมาณน้อยมากในวงจรมอดูเลตสัญญาณเสียงที่อินพุตต้องการ

การรวมสัญญาณไอซีเบอร์ AD843 ซึ่งเป็น OP-AMP ที่มี Unity Gain Bandwidth ที่ 34 MHz และมีอัตราเกนค่อนข้างสูงสัญญาณแบบกลับเฟสของสัญญาณ (Inverting Amplifier)

ขบวนการเปลี่ยนไฟฟ้าเป็นแสงและการเปลี่ยนแสงให้เป็นไฟฟ้านั้นจำเป็นที่จะต้องให้ระว่างสูง จากอุปกรณ์ที่มีราคาแพง และจำเป็นที่จะต้องกำหนดค่าต่างๆให้เหมาะสมตามข้อมูลของอุปกรณ์

การดีมอดูเลตสัญญาณจะใช้ IC NE 564 เป็นวงจรมอดูเลตทางความถี่ซึ่งสามารถผลิตความถี่ได้สูงถึง 50 MHz โดยทำการออกแบบให้ความถี่กลางอยู่ที่ 5.5 MHz และ 10.7 MHz ลูปฟิลเตอร์ (Loop Filter) ของวงจรเปรียบเทียบเฟส (Phase Comparator) ภายในตัวไอซี เอาท์พุทที่ได้ป้อนเป็นอินพุทให้ VCD เพื่อให้มีความถี่เบี่ยงเบนไปจากความถี่กลาง

#### 5.2 แนวทางการพัฒนาโครงการ

1. พัฒนาให้มีการส่งได้หลายๆช่องในตัวกลางเส้นเดียว
2. พัฒนาให้สามารถส่งได้ระยะไกลขึ้นโดยใช้ไมโครคอนโทรลเลอร์

**ภาคผนวก Datasheet**

# Video amplifier

# NE592

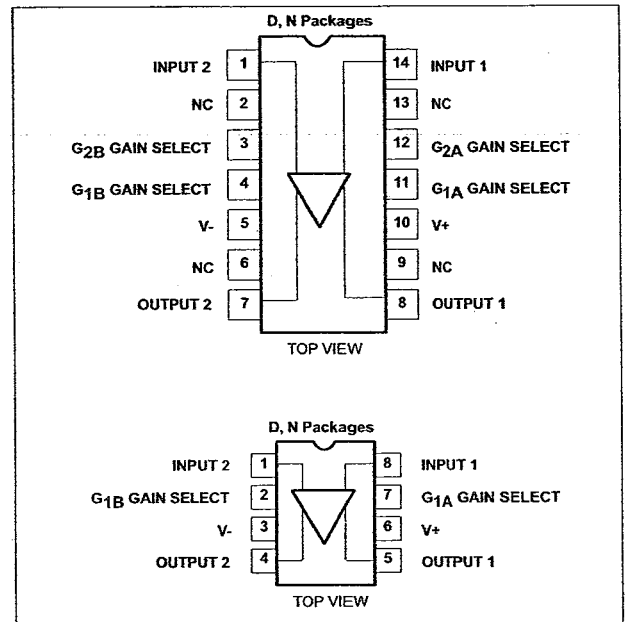
## DESCRIPTION

The NE592 is a monolithic, two-stage, differential output, wideband video amplifier. It offers fixed gains of 100 and 400 without external components and adjustable gains from 400 to 0 with one external resistor. The input stage has been designed so that with the addition of a few external reactive elements between the gain select terminals, the circuit can function as a high-pass, low-pass, or band-pass filter. This feature makes the circuit ideal for use as a video or pulse amplifier in communications, magnetic memories, display, video recorder systems, and floppy disk head amplifiers. Now available in an 8-pin version with fixed gain of 400 without external components and adjustable gain from 400 to 0 with one external resistor.

## FEATURES

- 120MHz unity gain bandwidth
- Adjustable gains from 0 to 400
- Adjustable pass band
- No frequency compensation required
- Wave shaping with minimal external components
- MIL-STD processing available

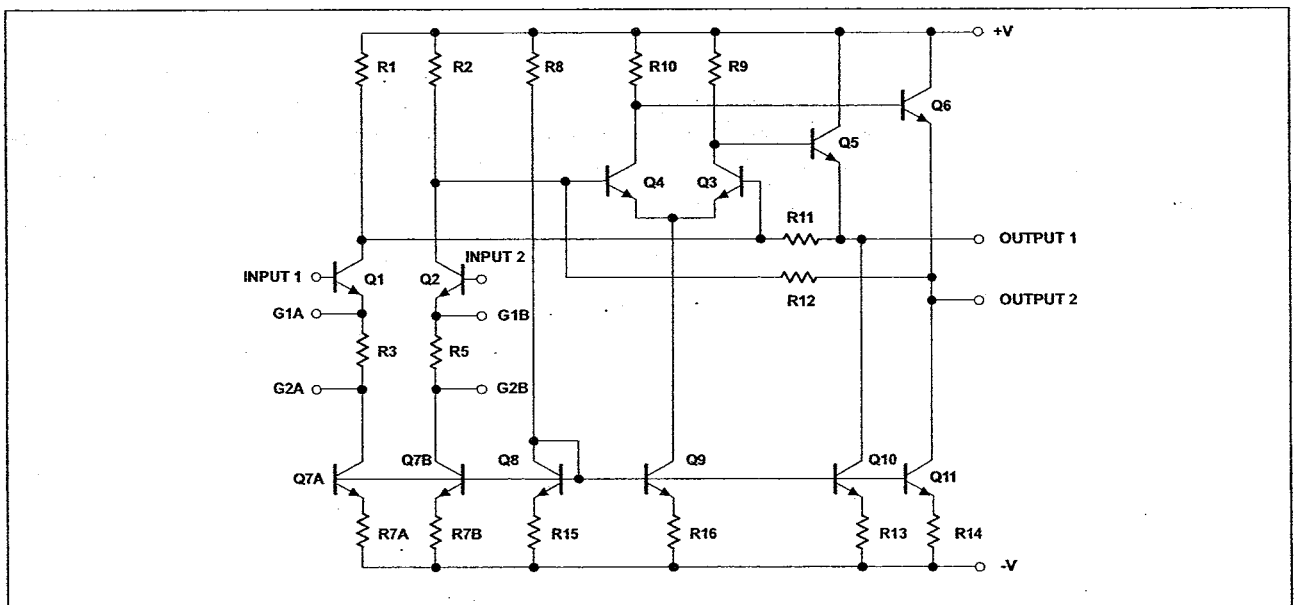
## PIN CONFIGURATIONS



## APPLICATIONS

- Floppy disk head amplifier
- Video amplifier
- Pulse amplifier in communications
- Magnetic memory
- Video recorder systems

## BLOCK DIAGRAM



## Video amplifier

NE592

## ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
14-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	NE592N14	0405B
14-Pin Small Outline (SO) package	0 to +70°C	NE592D14	0175D
8-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	NE592N8	0404B
8-Pin Small Outline (SO) package	0 to +70°C	NE592D8	0174C

## NOTES:

N8, N14, D8 and D14 package parts also available in "High" gain version by adding "H" before package designation, i.e., NE592HDB

## ABSOLUTE MAXIMUM RATINGS

$T_A = +25^\circ\text{C}$ , unless otherwise specified.

SYMBOL	PARAMETER	RATING	UNIT
$V_{CC}$	Supply voltage	$\pm 8$	V
$V_{IN}$	Differential input voltage	$\pm 5$	V
$V_{CM}$	Common-mode input voltage	$\pm 6$	V
$I_{OUT}$	Output current	10	mA
$T_A$	Operating ambient temperature range	0 to +70	°C
$T_{STG}$	Storage temperature range	-65 to +150	°C
$P_{D\ MAX}$	Maximum power dissipation, $T_A = 25^\circ\text{C}$ (still air) <sup>1</sup>		
	D-14 package	0.98	W
	D-8 package	0.79	W
	N-14 package	1.44	W
	N-8 package	1.17	W

## NOTES:

- Derate above 25°C at the following rates:  
 D-14 package at 7.8mW/°C  
 D-8 package at 6.3mW/°C  
 N-14 package at 11.5mW/°C  
 N-8 package at 9.3mW/°C

## Video amplifier

NE592

## DC ELECTRICAL CHARACTERISTICS

$T_A=+25^\circ\text{C}$ ,  $V_{SS}=\pm 6\text{V}$ ,  $V_{CM}=0$ , unless otherwise specified. Recommended operating supply voltages  $V_S=\pm 6.0\text{V}$ . All specifications apply to both standard and high gain parts unless noted differently.

SYMBOL	PARAMETER	TEST CONDITIONS	NE592			UNIT
			Min	Typ	Max	
$A_{VOL}$	Differential voltage gain, standard part Gain 1 <sup>1</sup> Gain 2 <sup>2, 4</sup>	$R_L=2\text{k}\Omega$ , $V_{OUT}=3V_{P-P}$	250	400	600	V/V
			80	100	120	V/V
$R_{IN}$	Input resistance Gain 1 <sup>1</sup> Gain 2 <sup>2, 4</sup>			4.0		$\text{k}\Omega$
			10	30		$\text{k}\Omega$
$C_{IN}$	Input capacitance <sup>2</sup>	Gain 2 <sup>4</sup>		2.0		pF
$I_{OS}$	Input offset current			0.4	5.0	$\mu\text{A}$
$I_{BIAS}$	Input bias current			9.0	30	$\mu\text{A}$
$V_{NOISE}$	Input noise voltage	BW 1kHz to 10MHz		12		$\mu\text{V}_{RMS}$
$V_{IN}$	Input voltage range		$\pm 1.0$			V
CMRR	Common-mode rejection ratio Gain 2 <sup>4</sup> Gain 2 <sup>4</sup>	$V_{CM}\pm 1\text{V}$ , $f<100\text{kHz}$ $V_{CM}\pm 1\text{V}$ , $f=5\text{MHz}$	60	86		dB
				60		dB
PSRR	Supply voltage rejection ratio Gain 2 <sup>4</sup>	$\Delta V_S=\pm 0.5\text{V}$	50	70		dB
$V_{OS}$	Output offset voltage Gain 1 Gain 2 <sup>4</sup> Gain 3 <sup>3</sup>	$R_L=\infty$			1.5	V
					1.5	V
				0.35	0.75	V-
$V_{CM}$	Output common-mode voltage	$R_L=\infty$	2.4	2.9	3.4	V
$V_{OUT}$	Output voltage swing differential	$R_L=2\text{k}\Omega$	3.0	4.0		V
$R_{OUT}$	Output resistance			20		$\Omega$
$I_{CC}$	Power supply current	$R_L=\infty$		18	24	mA

## NOTES:

- Gain select Pins  $G_{1A}$  and  $G_{1B}$  connected together.
- Gain select Pins  $G_{2A}$  and  $G_{2B}$  connected together.
- All gain select pins open.
- Applies to 14-pin version only.

## Video amplifier

NE592

**DC ELECTRICAL CHARACTERISTICS**

DC Electrical Characteristics  $V_{SS}=\pm 6V$ ,  $V_{CM}=0$ ,  $0^{\circ}C \leq T_A \leq 70^{\circ}C$ , unless otherwise specified. Recommended operating supply voltages  $V_S=\pm 6.0V$ . All specifications apply to both standard and high gain parts unless noted differently.

SYMBOL	PARAMETER	TEST CONDITIONS	NE592			UNIT
			Min	Typ	Max	
$A_{VOL}$	Differential voltage gain, standard part	$R_L=2k\Omega$ , $V_{OUT}=3V_{P-P}$				
	Gain 1 <sup>1</sup>		250		600	V/V
	Gain 2 <sup>2,4</sup>		80		120	V/V
$R_{IN}$	Input resistance Gain 2 <sup>2,4</sup>		8.0			k $\Omega$
$I_{OS}$	Input offset current				6.0	$\mu A$
$I_{BIAS}$	Input bias current				40	$\mu A$
$V_{IN}$	Input voltage range		$\pm 1.0$			V
CMRR	Common-mode rejection ratio Gain 2 <sup>4</sup>	$V_{CM} \pm 1V$ , $f < 100kHz$	50			dB
PSRR	Supply voltage rejection ratio Gain 2 <sup>4</sup>	$\Delta V_S = \pm 0.5V$	50			dB
$V_{OS}$	Output offset voltage Gain 1 Gain 2 <sup>4</sup> Gain 3 <sup>3</sup>	$R_L = \infty$			1.5	V
					1.5	
					1.0	
$V_{OUT}$	Output voltage swing differential	$R_L=2k\Omega$	2.8			V
$I_{CC}$	Power supply current	$R_L = \infty$			27	mA

**NOTES:**

- Gain select Pins  $G_{1A}$  and  $G_{1B}$  connected together.
- Gain select Pins  $G_{2A}$  and  $G_{2B}$  connected together.
- All gain select pins open.
- Applies to 14-pin versions only.

**AC ELECTRICAL CHARACTERISTICS**

$T_A = +25^{\circ}C$ ,  $V_{SS} = \pm 6V$ ,  $V_{CM} = 0$ , unless otherwise specified. Recommended operating supply voltages  $V_S = \pm 6.0V$ . All specifications apply to both standard and high gain parts unless noted differently.

SYMBOL	PARAMETER	TEST CONDITIONS	NE/SA592			UNIT
			Min	Typ	Max	
BW	Bandwidth Gain 1 <sup>1</sup> Gain 2 <sup>2,4</sup>			40		MHz
				90		MHz
$t_R$	Rise time Gain 1 <sup>1</sup> Gain 2 <sup>2,4</sup>	$V_{OUT}=1V_{P-P}$		10.5	12	ns
				4.5		ns
$t_{PD}$	Propagation delay Gain 1 <sup>1</sup> Gain 2 <sup>2,4</sup>	$V_{OUT}=1V_{P-P}$		7.5	10	ns
				6.0		ns

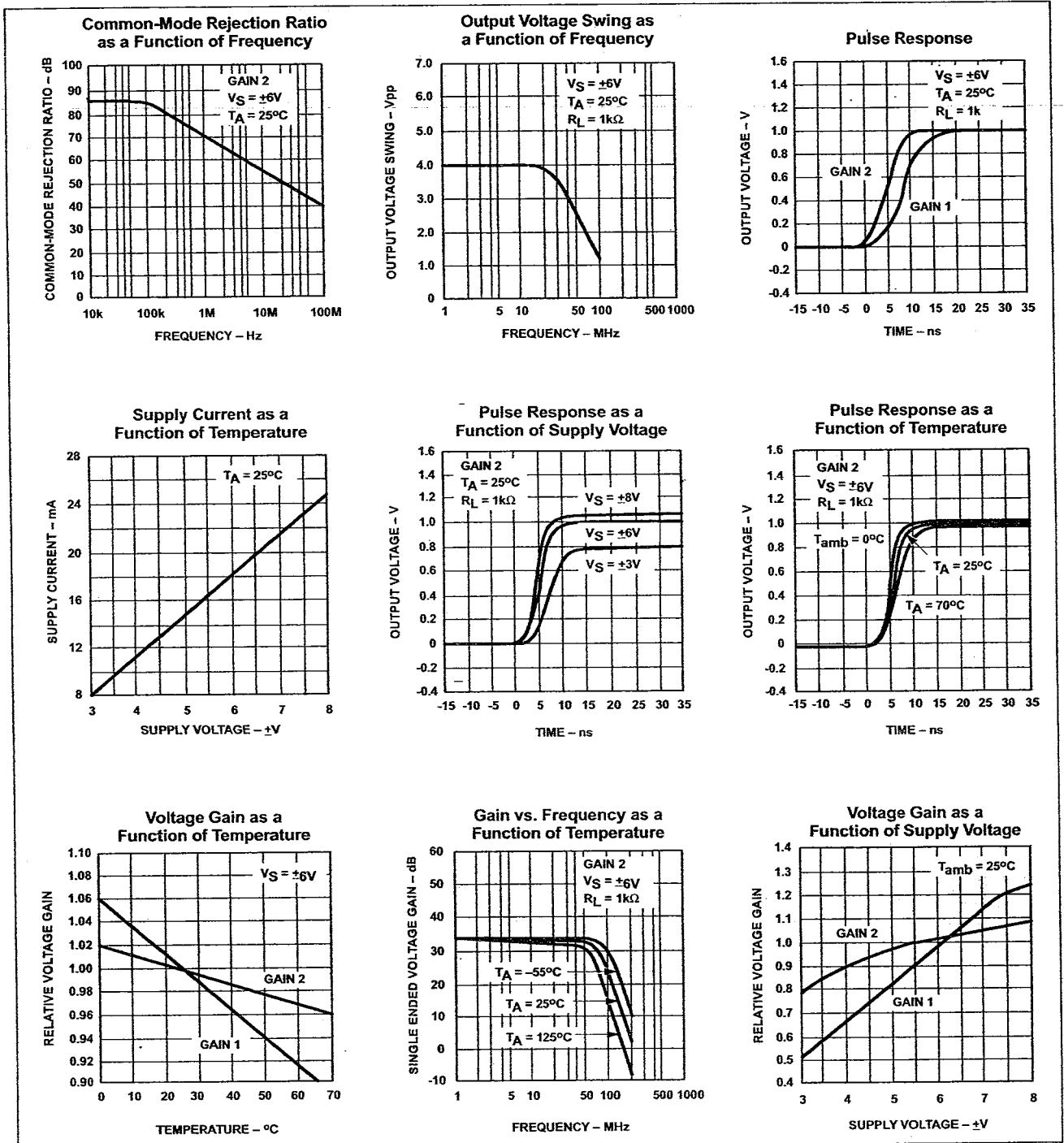
**NOTES:**

- Gain select Pins  $G_{1A}$  and  $G_{1B}$  connected together.
- Gain select Pins  $G_{2A}$  and  $G_{2B}$  connected together.
- All gain select pins open.
- Applies to 14-pin versions only.

# Video amplifier

NE592

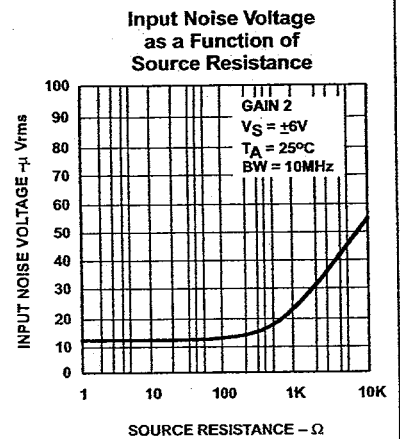
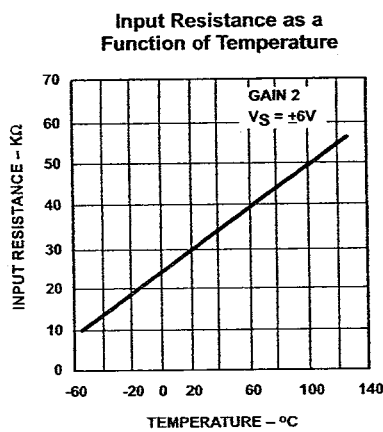
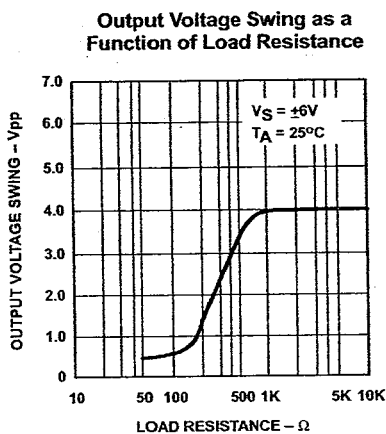
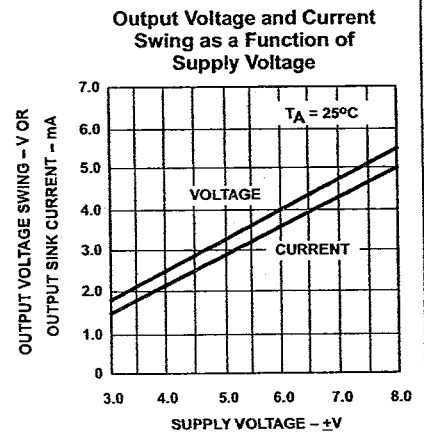
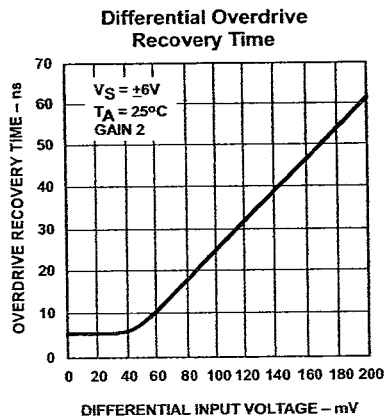
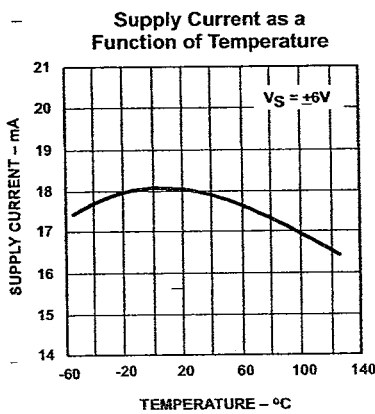
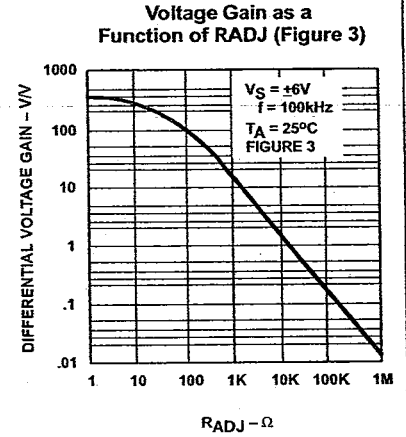
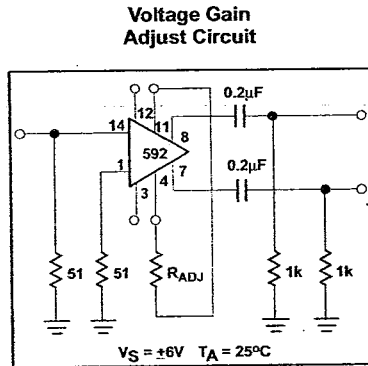
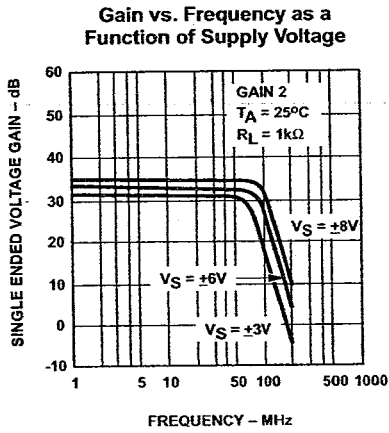
## TYPICAL PERFORMANCE CHARACTERISTICS



Video amplifier

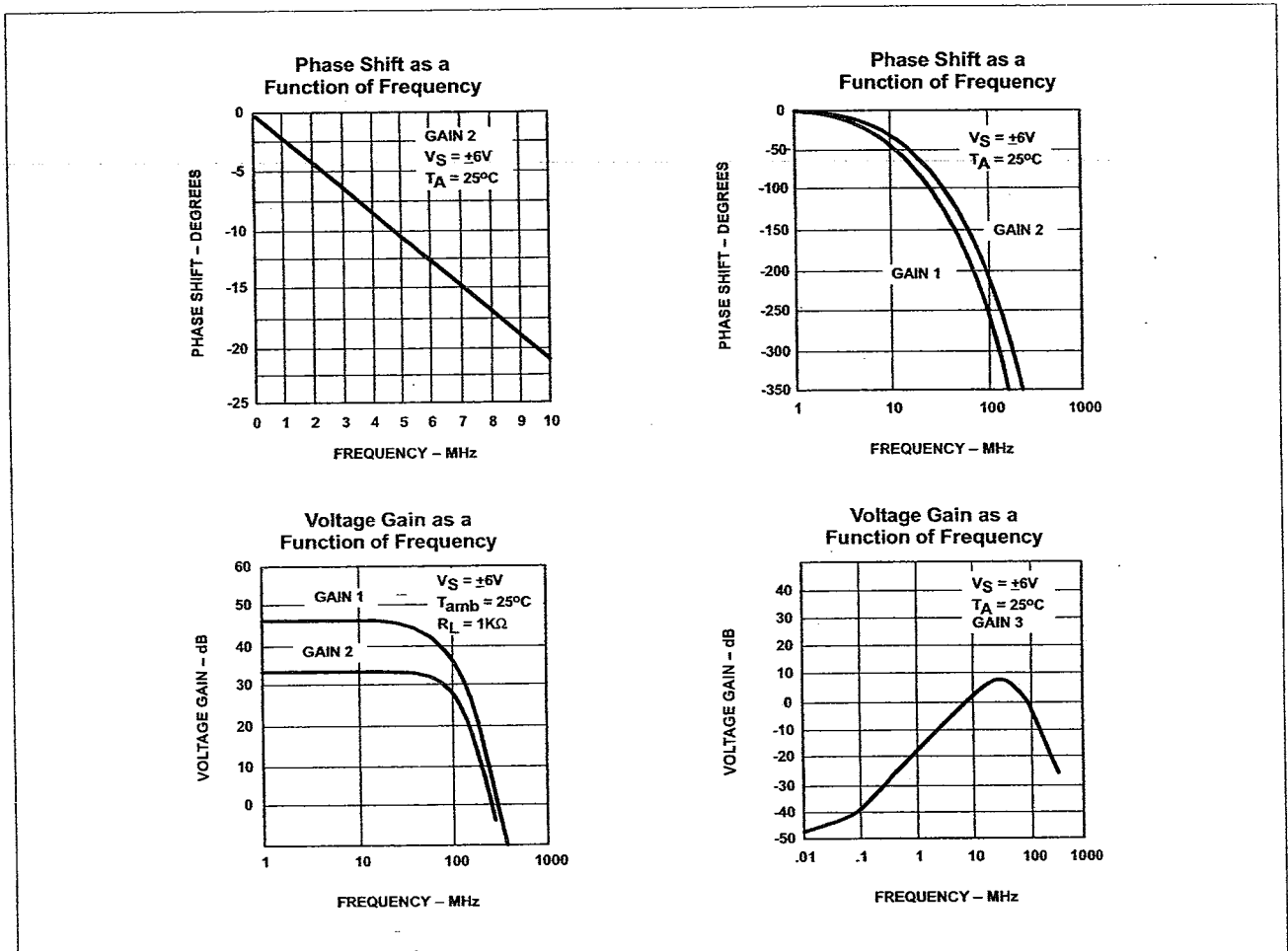
NE592

TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

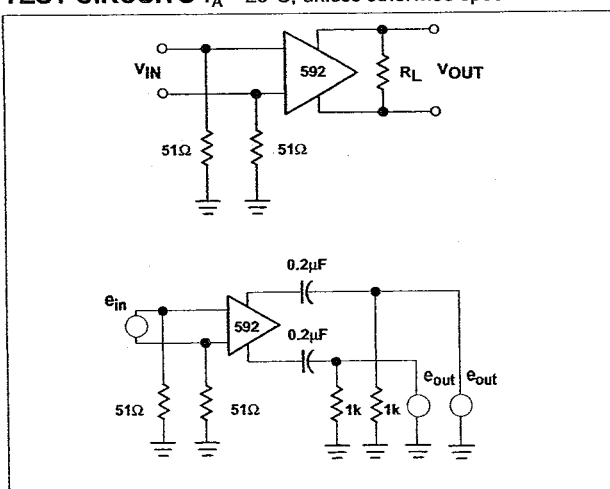


Video amplifier

NE592



TEST CIRCUITS  $T_A = 25^\circ C$ , unless otherwise specified.



# Video amplifier

NE592

## TYPICAL APPLICATIONS

**NOTE:**

$$\frac{V_0(s)}{V_1(s)} = \frac{1.4 \cdot 10^4}{Z(s) + 2r_e}$$

$$= \frac{1.4 \cdot 10^4}{Z(s) + 32}$$

**Basic Configuration**

**Differentiation with High Common-Mode Noise Rejection**

**NOTE:**  
For frequency  $F_1 \ll 1/2\pi(32)C$

$$V_0 = 1.4 \times 10^4 C \frac{dV_1}{dt}$$

**Disc/Tape Phase-Modulated Readback Systems**

AMPLITUDE: 1-10 mV p-p  
FREQUENCY: 1-4 MHz

## FILTER NETWORKS

Z NETWORK	FILTER TYPE	V <sub>0</sub> (s) TRANSFER V <sub>1</sub> (s) FUNCTION
	LOW PASS	$\frac{1.4 \times 10^4}{L} \left[ \frac{1}{s + R/L} \right]$
	HIGH PASS	$\frac{1.4 \times 10^4}{R} \left[ \frac{s}{s + 1/RC} \right]$
	BAND PASS	$\frac{1.4 \times 10^4}{L} \left[ \frac{s}{s^2 + R/Ls + 1/LC} \right]$
	BAND REJECT	$\frac{1.4 \times 10^4}{R} \left[ \frac{s^2 + 1/LC}{s^2 + 1/LC + s/RC} \right]$

**NOTES:**  
In the networks above, the R value used is assumed to include 2r<sub>e</sub>, or approximately 32Ω.  
S = jω  
ω = 2πf

# Phase-locked loop

# NE/SE564

### DESCRIPTION

The NE/SE564 is a versatile, high guaranteed frequency phase-locked loop designed for operation up to 50MHz. As shown in the Block Diagram, the NE/SE564 consists of a VCO, limiter, phase comparator, and post detection processor.

### FEATURES

- Operation with single 5V supply
- TTL-compatible inputs and outputs
- Guaranteed operation to 50MHz
- External loop gain control
- Reduced carrier feedthrough
- No elaborate filtering needed in FSK applications
- Can be used as a modulator
- Variable loop gain (externally controlled)

### APPLICATIONS

- High speed modems
- FSK receivers and transmitters
- Frequency Synthesizers

### PIN CONFIGURATIONS

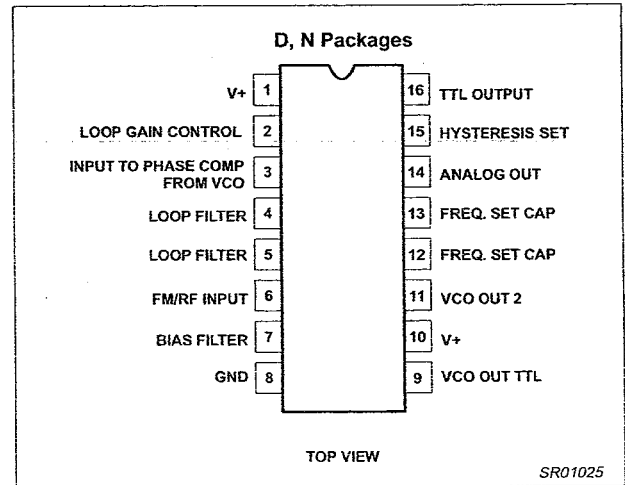


Figure 1. Pin Configuration

- Signal generators
- Various satcom/TV systems
- pin configuration

### ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
16-Pin Plastic Small Outline (SO) Package	0 to +70°C	NE564D	SOT109-1
16-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	NE564N	SOT38-4
16-Pin Plastic Dual In-Line Package (DIP)	-55 to +125°C	SE564N	SOT38-4

### BLOCK DIAGRAM

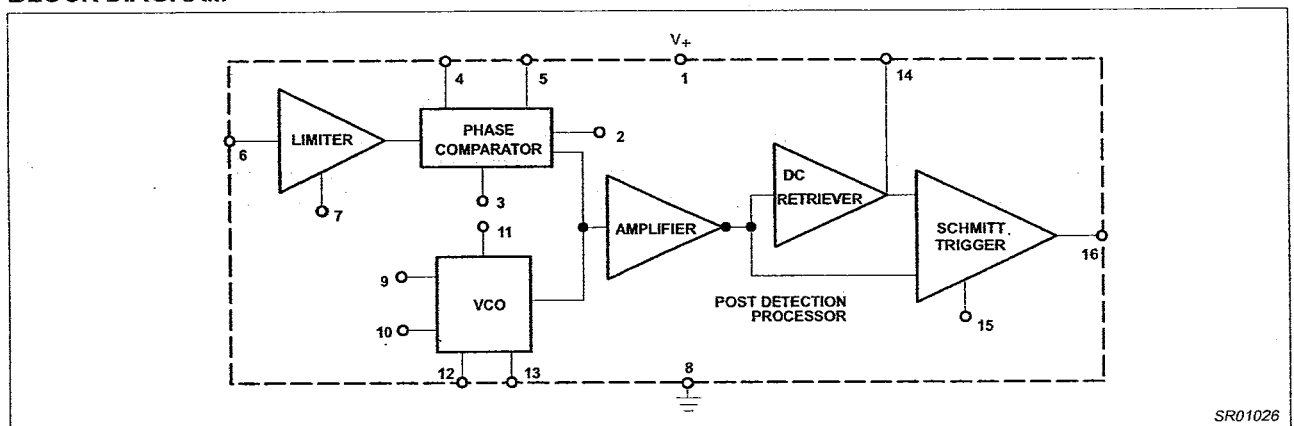


Figure 2. Block Diagram

## Phase-locked loop

NE/SE564

## ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNITS
V+	Supply voltage Pin 1 Pin 10	14 6	V V
I <sub>OUT</sub>	Sink Max (Pin 9) and sourcing (Pin 11)	11	mA
I <sub>BIAS</sub>	Bias current adjust pin (sinking)	1	mA
P <sub>D</sub>	Power dissipation	600	mW
T <sub>A</sub>	Operating ambient temperature NE	0 to +70	°C
	SE	-55 to +125	°C
T <sub>STG</sub>	Storage temperature range	-65 to +150	°C

## NOTE:

Operation above 5V will require heatsinking of the case.

## DC AND AC ELECTRICAL CHARACTERISTICS

V<sub>CC</sub> = 5V; T<sub>A</sub> = 0 to 25°C; f<sub>0</sub> = 5MHz, I<sub>2</sub> = 400µA; unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			LIMITS			UNITS
			SE564			NE564			
			MIN	TYP	MAX	MIN	TYP	MAX	
	Maximum VCO frequency	C <sub>1</sub> = 0 (stray)	50	65		45	60		MHz
	Lock range	Input ≥ 200mV <sub>RMS</sub> T <sub>A</sub> = 25°C T <sub>A</sub> = 125°C T <sub>A</sub> = -55°C T <sub>A</sub> = 0°C T <sub>A</sub> = 70°C	40 20 50	70 30 80		40	70 70 40		% of f <sub>0</sub>
	Capture range	Input ≥ 200mV <sub>RMS</sub> , R <sub>2</sub> = 27Ω	20	30		20	30		% of f <sub>0</sub>
	VCO frequency drift with temperature	f <sub>0</sub> = 5MHz, T <sub>A</sub> = -55°C to +125°C T <sub>A</sub> = 0 to +70°C = 0 to +70°C f <sub>0</sub> = 5MHz, T <sub>A</sub> = -55°C to +125°C T <sub>A</sub> = 0 to +70°C		500 300	1500 800		600 500		PPM/°C
	VCO free-running frequency	C <sub>1</sub> = 91pF R <sub>C</sub> = 100Ω "Internal"	4	5	6	3.5	5	6.5	MHz
	VCO frequency change with supply voltage	V <sub>CC</sub> = 4.5V to 5.5V		3	8		3	8	% of f <sub>0</sub>
	Demodulated output voltage	Modulation frequency: 1kHz f <sub>0</sub> = 5MHz, input deviation: 2%T = 25°C 1%T = 25°C 1%T = 0°C 1%T = -55°C 1%T = 70°C 1%T = 125°C	16 8	28 14		16 8	28 14 13	15	mV <sub>RMS</sub> mV <sub>RMS</sub> mV <sub>RMS</sub> mV <sub>RMS</sub> mV <sub>RMS</sub>
	Distortion	Deviation: 1% to 8%		1			1		%
S/N	Signal-to-noise ratio	Std. condition, 1% to 10% dev.		40			40		dB
	AM rejection	Std. condition, 30% AM		35			35		dB
	Demodulated output at operating voltage	Modulation frequency: 1kHz f <sub>0</sub> = 5MHz, input deviation: 1% V <sub>CC</sub> = 4.5V V <sub>CC</sub> = 5.5V	7 8	12 14		7 8	12 14		mV <sub>RMS</sub> mV <sub>RMS</sub>
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = 5V I <sub>1</sub> , I <sub>10</sub>		45	60		45	60	mA
	Output "1" output leakage current "0" output voltage	V <sub>OUT</sub> = 5V, Pins 16, 9 I <sub>OUT</sub> = 2mA, Pins 16, 9 I <sub>OUT</sub> = 6mA, Pins 16, 9		1 0.3 0.4	20 0.6 0.8		1 0.3 0.4	20 0.6 0.8	µA V V

Phase-locked loop

NE/SE564

TYPICAL PERFORMANCE CHARACTERISTICS

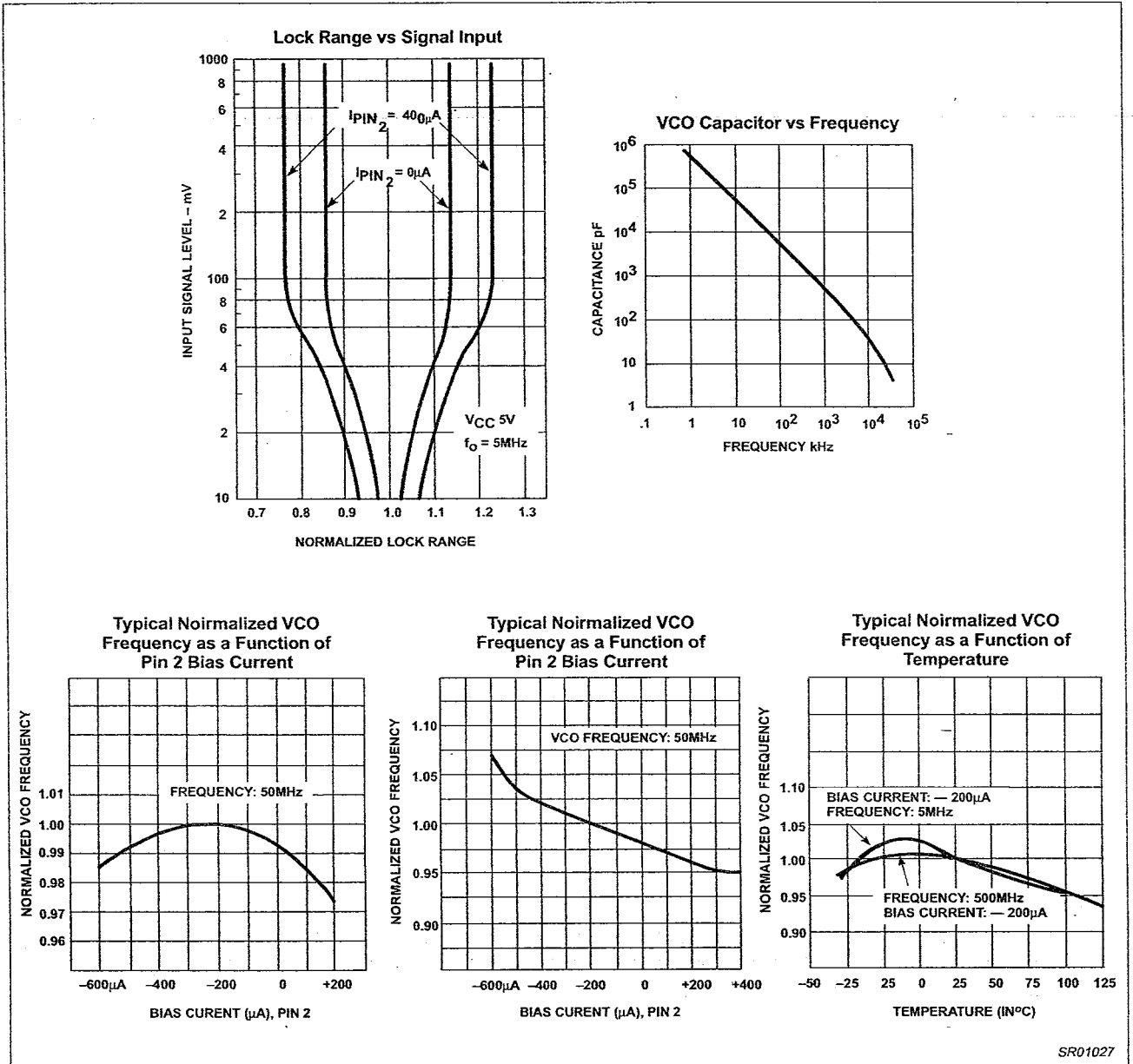


Figure 3. Typical Performance Characteristics

Phase-locked loop

NE/SE564

TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

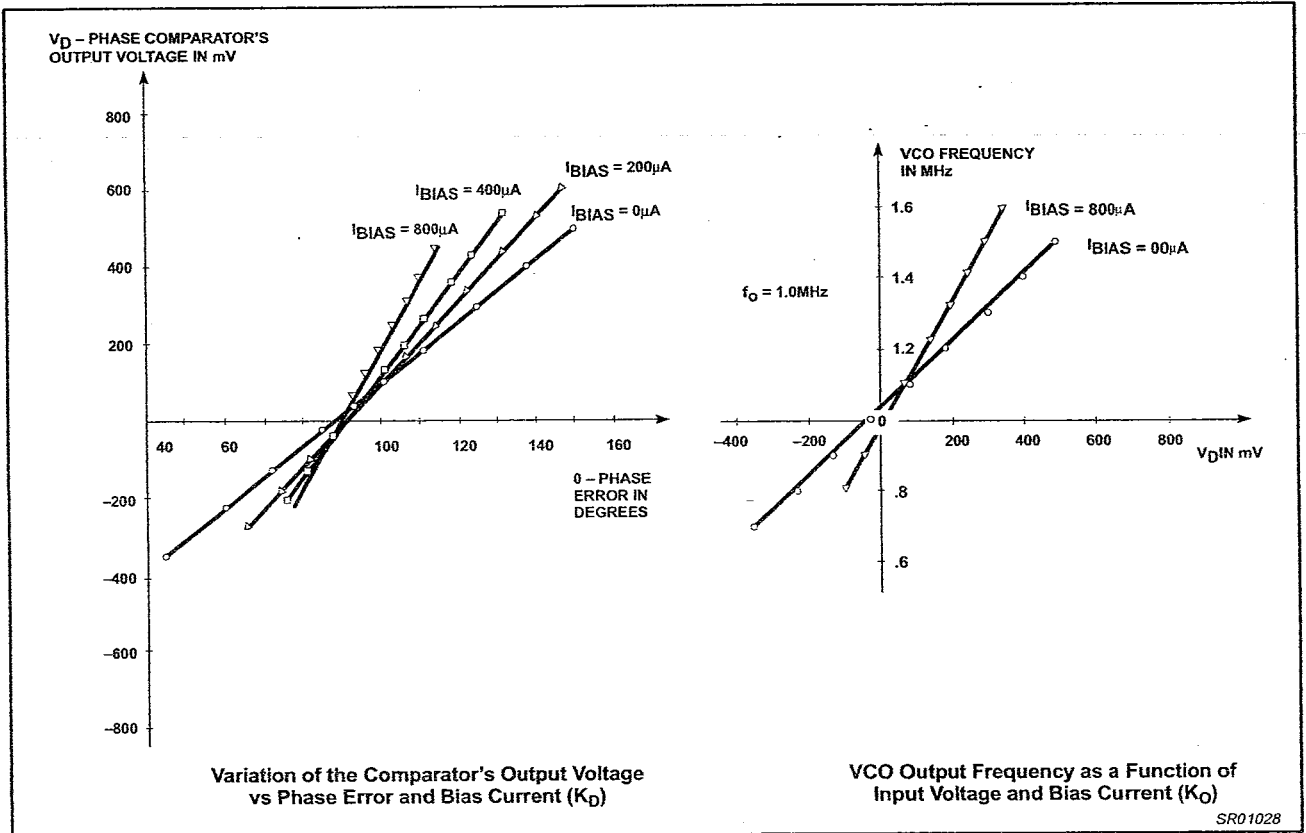


Figure 4. Typical Performance Characteristics (cont.)

TEST CIRCUIT

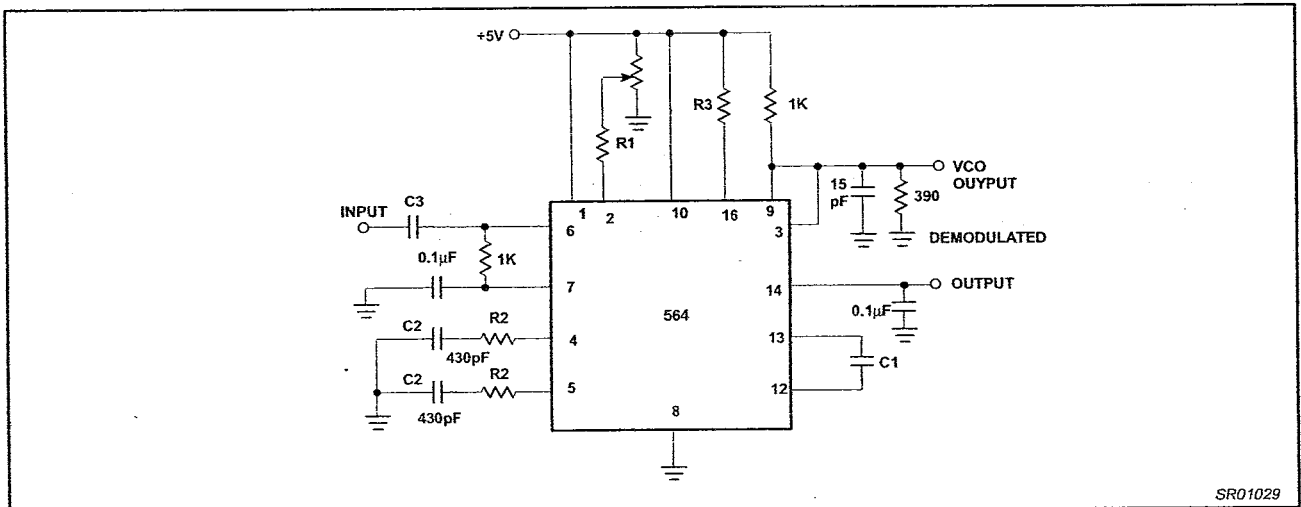


Figure 5. Test Circuit

## Phase-locked loop

NE/SE564

### FUNCTIONAL DESCRIPTION

#### (Figure 6)

The NE564 is a monolithic phase-locked loop with a post detection processor. The use of Schottky clamped transistors and optimized device geometries extends the frequency of operation to greater than 50MHz.

In addition to the classical PLL applications, the NE564 can be used as a modulator with a controllable frequency deviation.

The output of the PLL can be written as shown in the following equation:

$$V_O = \frac{(f_{IN} - f_O)}{K_{VCO}} \quad (1)$$

$K_{VCO}$  = conversion gain of the VCO

$f_{IN}$  = frequency of the input signal

$f_O$  = free-running frequency of the VCO

The process of recovering FSK signals involves the conversion of the PLL output into logic compatible signals. For high data rates, a considerable amount of carrier will be present at the output of the PLL due to the wideband nature of the loop filter. To avoid the use of complicated filters, a comparator with hysteresis or Schmitt trigger is required. With the conversion gain of the VCO fixed, the output voltage as given by Equation 1 varies according to the frequency deviation of  $f_{IN}$  from  $f_O$ . Since this differs from system to system, it is necessary that the hysteresis of the Schmitt trigger be capable of being changed, so that it can be optimized for a particular system. This is accomplished in the 564 by varying the voltage at Pin 15 which results in a change of the hysteresis of the Schmitt trigger.

For FSK signals, an important factor to be considered is the drift in the free-running frequency of the VCO itself. If this changes due to temperature, according to Equation 1 it will lead to a change in the DC levels of the PLL output, and consequently to errors in the digital output signal. This is especially true for narrowband signals where the deviation in  $f_{IN}$  itself may be less than the change in  $f_O$  due to temperature. This effect can be eliminated if the DC or average value of the signal is retrieved and used as the reference to the comparator. In this manner, variations in the DC levels of the PLL output do not affect the FSK output.

#### VCO Section

Due to its inherent high-frequency performance, an emitter-coupled oscillator is used in the VCO. In the circuit, shown in the equivalent schematic, transistors Q21 and Q23 with current sources Q25 - Q26 form the basic oscillator. The approximate free-running frequency of the oscillator is shown in the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (2)$$

$R_C = R_{19} = R_{20} = 100\Omega$  (INTERNAL)

$C_1$  = external frequency setting capacitor

$C_S$  = stray capacitance

Variation of  $V_D$  (phase detector output voltage) changes the frequency of the oscillator. As indicated by Equation 2, the frequency of the oscillator has a negative temperature coefficient due to the monolithic resistor. To compensate for this, a current  $I_R$  with negative temperature coefficient is introduced to achieve a low frequency drift with temperature.

#### Phase Comparator Section

The phase detection processor consists of a doubled-balanced modulator with a limiter amplifier to improve AM rejection. Schottky-clamped vertical PNPs are used to obtain TTL level inputs. The loop gain can be varied by changing the current in  $Q_4$  and  $Q_{15}$  which effectively changes the gain of the differential amplifiers. This can be accomplished by introducing a current at Pin 2.

#### Post Detection Processor Section

The post detection processor consists of a unity gain transconductance amplifier and comparator. The amplifier can be used as a DC retriever for demodulation of FSK signals, and as a post detection filter for linear FM demodulation. The comparator has adjustable hysteresis so that phase jitter in the output signal can be eliminated.

As shown in the equivalent schematic, the DC retriever is formed by the transconductance amplifier  $Q_{42} - Q_{43}$  together with an external capacitor which is connected at the amplifier output (Pin 14). This forms an integrator whose output voltage is shown in the following equation:

$$V_O = \frac{g_M}{C_2} \int V_{IN} dt \quad (3)$$

$g_M$  = transconductance of the amplifier

$C_2$  = capacitor at the output (Pin 14)

$V_{IN}$  = signal voltage at amplifier input

With proper selection of  $C_2$ , the integrator time constant can be varied so that the output voltage is the DC or average value of the input signal for use in FSK, or as a post detection filter in linear demodulation.

The comparator with hysteresis is made up of  $Q_{49} - Q_{50}$  with positive feedback being provided by  $Q_{47} - Q_{48}$ . The hysteresis is varied by changing the current in  $Q_{52}$  with a resulting variation in the loop gain of the comparator. This method of hysteresis control, which is a DC control, provides symmetric variation around the nominal value.

#### Design Formula

The free-running frequency of the VCO is shown by the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (4)$$

$R_C = 100\Omega$

$C_1$  = external cap in farads

$C_S$  = stray capacitance

The loop filter diagram shown is explained by the following equation:

$$f_S = \frac{1}{1 + sRC_3} \text{ (First Order)} \quad (5)$$

$R = R_{12} = R_{13} = 1.3k\Omega$  (Internal)\*

By adding capacitors to Pins 4 and 5, a pole is added to the loop transfer at

$$\omega = \frac{1}{RC_3}$$

**NOTE:**  
\*Refer to Figure 6.

# Phase-locked loop

# NE/SE564

## EQUIVALENT SCHEMATIC

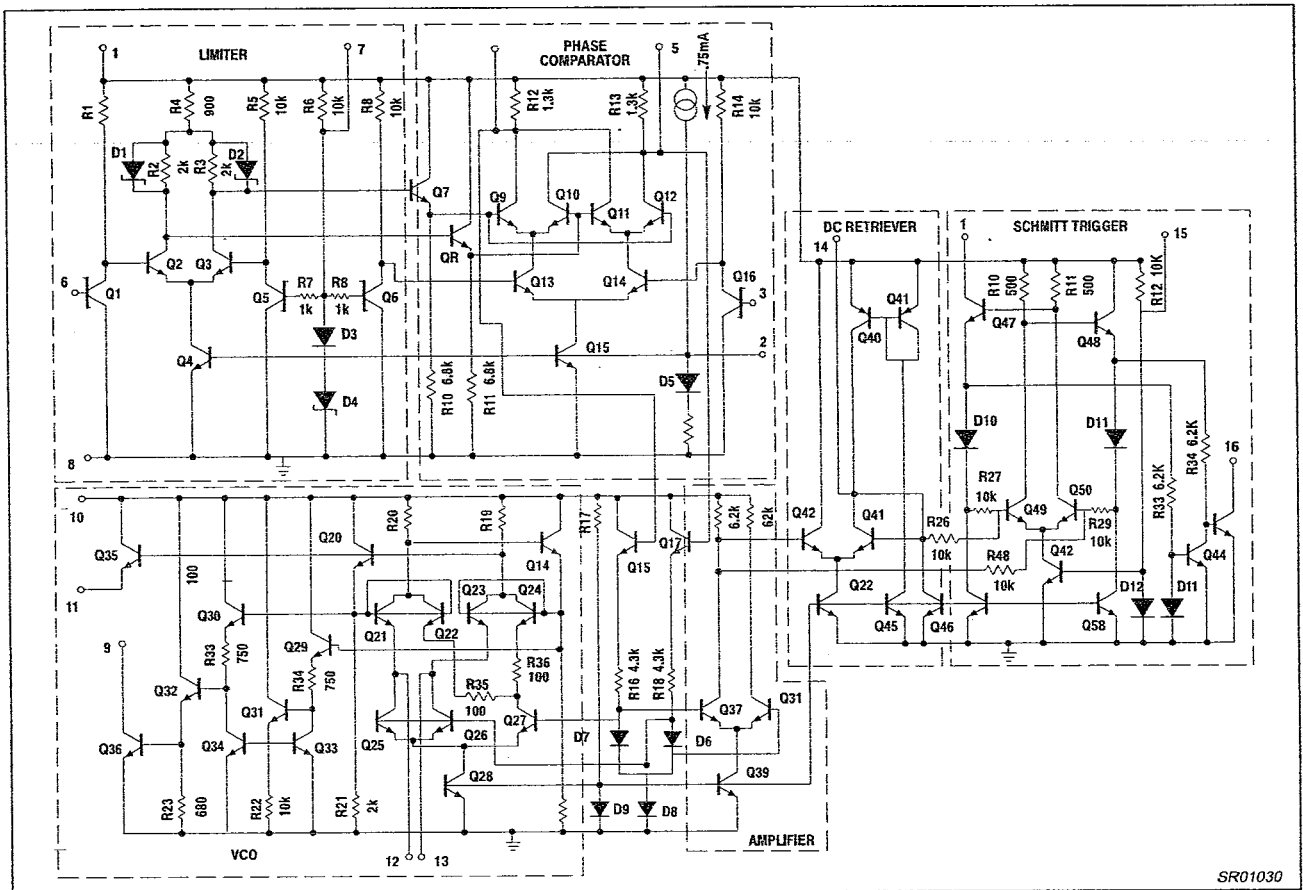


Figure 6. Equivalent Schematic

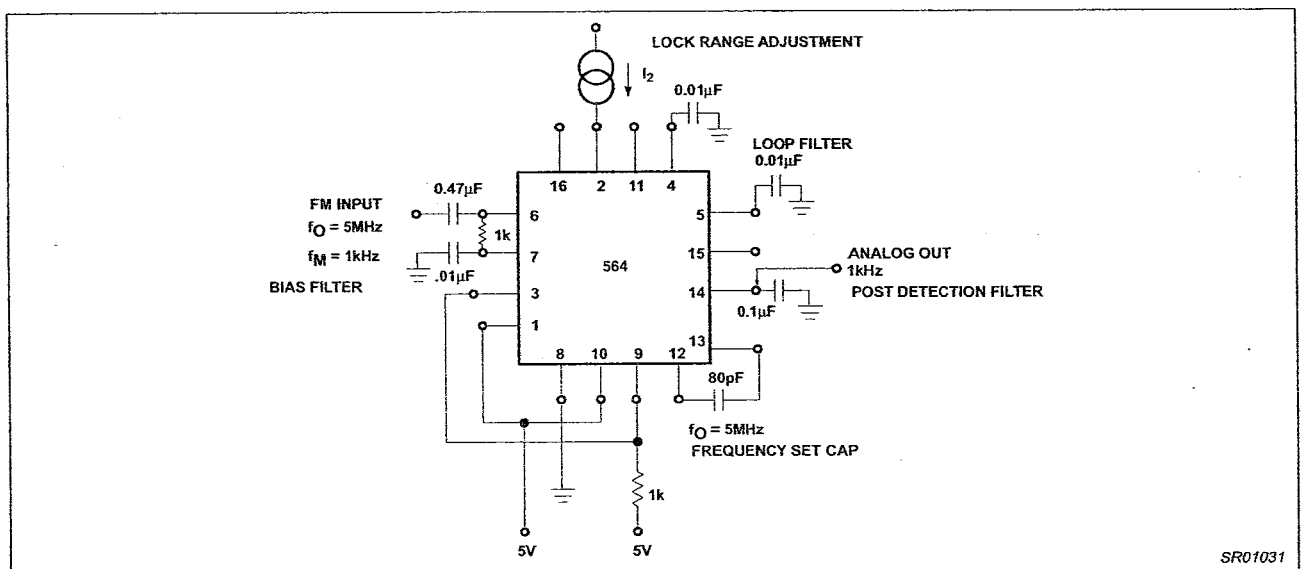


Figure 7. FM Demodulator at 5V

# Phase-locked loop

# NE/SE564

## APPLICATIONS

### FM Demodulator

The NE564 can be used as an FM demodulator. The connections for operation at 5V and 12V are shown in Figures 7 and 8, respectively. The input signal is AC coupled with the output signal being extracted at Pin 14. Loop filtering is provided by the capacitors at Pins 4 and 5 with additional filtering being provided by the capacitor at Pin 14. Since the conversion gain of the VCO is not very high, to obtain sufficient demodulated output signal the frequency deviation in the input signal should be 1% or higher.

### Modulation Techniques

The NE564 phase-locked loop can be modulated at either the loop filter ports (Pins 4 and 5) or the input port (Pin 6) as shown in Figure 9. The approximate modulation frequency can be determined from the frequency conversion gain curve shown in Figure 10. This curve will be appropriate for signals injected into Pins 4 and 5 as shown in Figure 9.

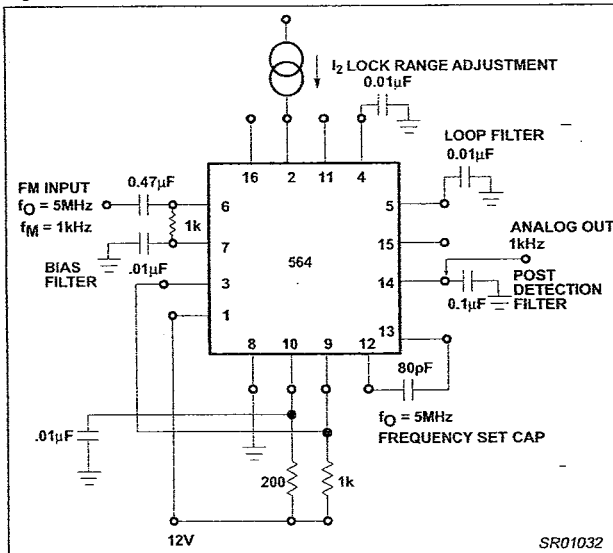


Figure 8. FM Demodulator at 12V

### FSK Demodulation

The 564 PLL is particularly attractive for FSK demodulation since it contains an internal voltage comparator and VCO which have TTL compatible inputs and outputs, and it can operate from a single 5V power supply. Demodulated DC voltages associated with the mark and space frequencies are recovered with a single external capacitor in a DC retriever without utilizing extensive filtering networks. An internal comparator, acting as a Schmitt trigger with an adjustable hysteresis, shapes the demodulated voltages into compatible TTL output levels. The high-frequency design of the 564 enables it to demodulate FSK at high data rates in excess of 1.0M baud.

Figure 10 shows a high-frequency FSK decoder designed for input frequency deviations of  $\pm 1.0\text{MHz}$  centered around a free-running frequency of 10.8MHz. the value of the timing capacitance required was estimated from Figure 8 to be approximately 40pF. A trimmer capacitor was added to fine tune  $f_0'$  10.8MHz.

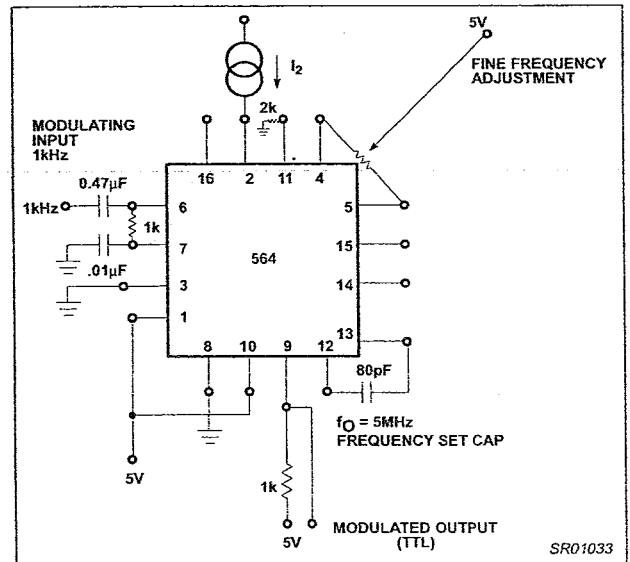


Figure 9. Modulator

The lock range graph indicates that the  $\pm 1.0\text{MHz}$  frequency deviations will be within the lock range for input signal levels greater than approximately 50mV with zero Pin 2 bias current. (While strictly this figure is appropriate only for 50MHz, it can be used as a guide for lock range estimates at other  $f_0'$  frequencies).

The hysteresis was adjusted experimentally via the 10kΩ potentiometer and 2kΩ bias arrangement to give the waveshape shown in Figure 12 for 20k, 500k, 2M baud rates with square wave FSK modulation. Note the magnitude and phase relationships of the phase comparators' output voltages with respect to each other and to the FSK output. The high-frequency sum components of the input and VCO frequency also are viable as noise on the phase comparator's outputs.

## OUTLINE OF SETUP PROCEDURE

1. Determine operating frequency of the VCO:  $IF \div N$  in feedback loop, then  $f_0 = N \times f_{IN}$ .
2. Calculate value of the VCO frequency set capacitor: 
$$C_0 \cong \frac{1}{2200 f_0}$$
3. Set  $I_2$  (current sinking into Pin 2) for  $\cong 100\mu\text{A}$ . After operation is obtained, this value may be adjusted for best dynamic behavior, and replace with fixed resistor value of  $R_2 = \frac{V_{CC} - 1.3V}{I_{B_2}}$ .
4. Check VCO output frequency with digital counter at Pin 9 of device (loop open, VCO to  $\phi$  det.). Adjust  $C_0$  trim or frequency adj. Pins 4 - 5 for exact center frequency, if needed.
5. Close loop and inject input signal to Pin 6. Monitor Pins 3 and 6 with two-channel scope. Lock should occur with  $\Delta\phi_{3-6}$  equal to  $90^\circ$  (phase error).

# Phase-locked loop

# NE/SE564

- 6. If pulsed burst or ramp frequency is used for input signal, special loop filter design may be required in place of simple single capacitor filter on Pins 4 and 5. (See PLL application section)
- 7. The input signal to Pin 6 and the VCO feedback signal to Pin 3 must have a duty cycle of 50% for proper operation of the phase detector. Due to the nature of a balanced mixer if signals are not 50% in duty cycle, DC offsets will occur in the loop which tend to create an artificial or biased VCO.
- 8. For multiplier circuits where phase jitter is a problem, loop filter capacitors may be increased to a value of 10 - 50µF on Pins 4, 5. Also, careful supply decoupling may be necessary. This includes the counter chain V<sub>CC</sub> lines.

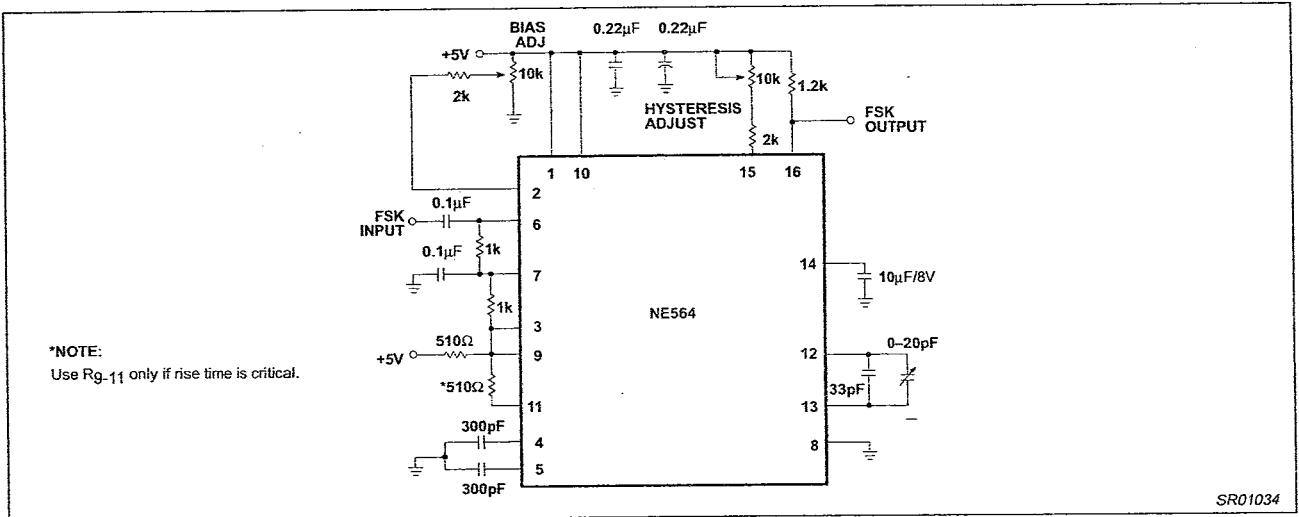


Figure 10. 10.8MHz FSK Decoder Using the 564

Phase-locked loop

NE/SE564

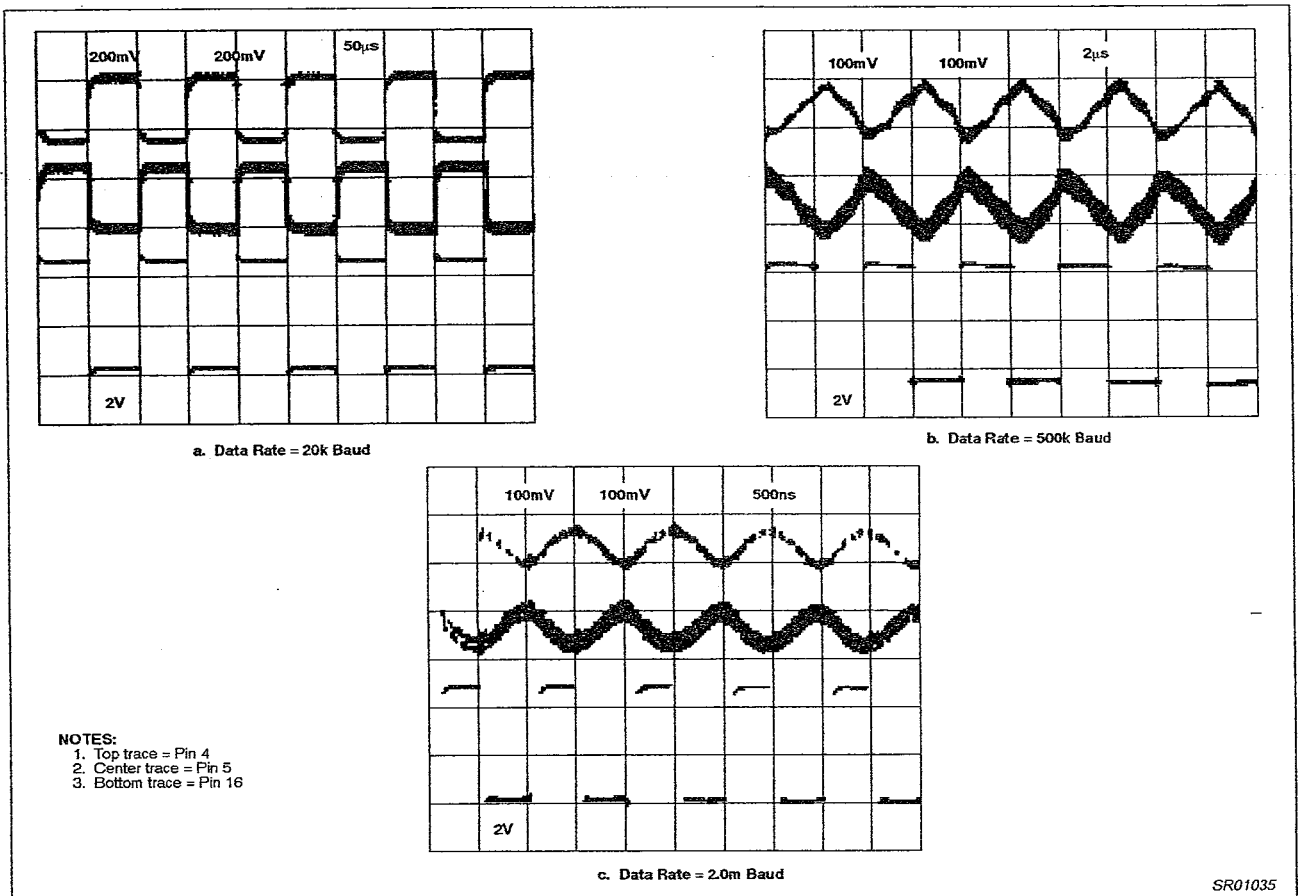


Figure 11. Phase Comparator (Pins 4 and 5) and FSK (Pin 16) Outputs

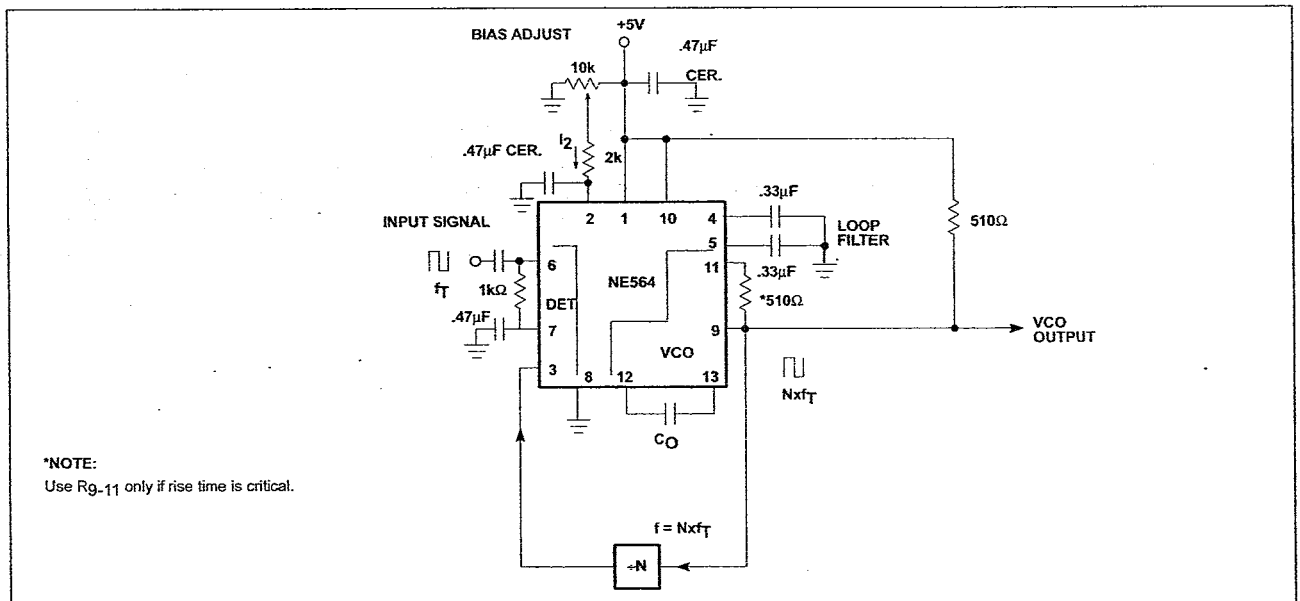


Figure 12. NE564 Phase-Locked Frequency Multiplier

## LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

### General Description

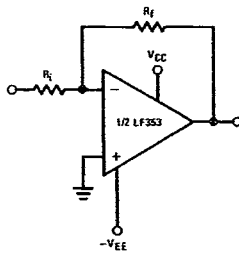
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET IITM technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

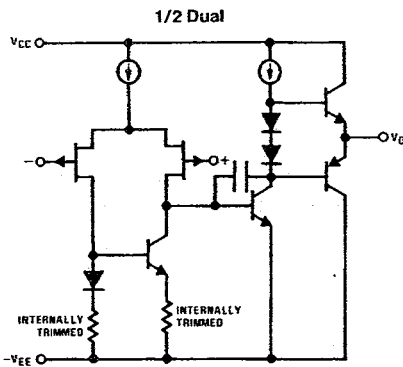
### Features

■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/√Hz
■ Low input noise current	0.01 pA/√Hz
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	3.6 mA
■ High input impedance	10 <sup>12</sup> Ω
■ Low total harmonic distortion $A_V=10$ , RL=10k, $V_O=20V_{p-p}$ , BW=20 Hz-20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

### Typical Connection



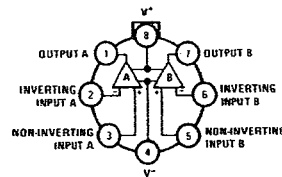
### Simplified Schematic



BI-FET IITM is a trademark of National Semiconductor Corporation.

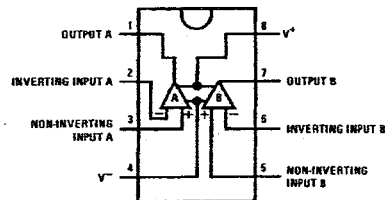
### Connection Diagrams

#### Metal Can Package (Top View)



Order Number LF353H  
See NS Package Number H08A

#### Dual-In-Line Package (Top View)



Order Number LF353M or LF353N  
See NS Package Number M08A or N08E

TL/H/5649-1

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	± 18V
Power Dissipation	(Note 1)
Operating Temperature Range	0°C to + 70°C
T <sub>j</sub> (MAX)	150°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to + 150°C

Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD Tolerance (Note 7)	1700V
θ <sub>JA</sub> M Package	TBD

## DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V <sub>OS</sub>	Input Offset Voltage	R <sub>S</sub> = 10kΩ, T <sub>A</sub> = 25°C Over Temperature		5 13	10	mV mV
ΔV <sub>OS</sub> /ΔT	Average TC of Input Offset Voltage	R <sub>S</sub> = 10 kΩ		10		μV/°C
I <sub>OS</sub>	Input Offset Current	T <sub>j</sub> = 25°C, (Notes 4, 5) T <sub>j</sub> ≤ 70°C		25	100 4	pA nA
I <sub>B</sub>	Input Bias Current	T <sub>j</sub> = 25°C, (Notes 4, 5) T <sub>j</sub> ≤ 70°C		50	200 8	pA nA
R <sub>IN</sub>	Input Resistance	T <sub>j</sub> = 25°C		10 <sup>12</sup>		Ω
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C V <sub>O</sub> = ± 10V, R <sub>L</sub> = 2 kΩ Over Temperature	25 15	100		V/mV V/mV
V <sub>O</sub>	Output Voltage Swing	V <sub>S</sub> = ± 15V, R <sub>L</sub> = 10kΩ	± 12	± 13.5		V
V <sub>CM</sub>	Input Common-Mode Voltage Range	V <sub>S</sub> = ± 15V	± 11	+ 15 - 12		V V
CMRR	Common-Mode Rejection Ratio	R <sub>S</sub> ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I <sub>S</sub>	Supply Current			3.6	6.5	mA

## AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T <sub>A</sub> = 25°C, f = 1 Hz - 20 kHz (Input Referred)		- 120		dB
SR	Slew Rate	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C	2.7	4		MHz
e <sub>n</sub>	Equivalent Input Noise Voltage	T <sub>A</sub> = 25°C, R <sub>S</sub> = 100Ω, f = 1000 Hz		16		nV/√Hz
i <sub>n</sub>	Equivalent Input Noise Current	T <sub>j</sub> = 25°C, f = 1000 Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, and 158°C/W typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: The power dissipation limit, however, cannot be exceeded.

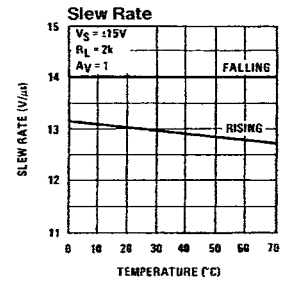
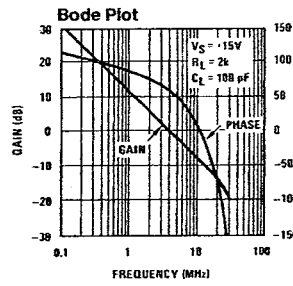
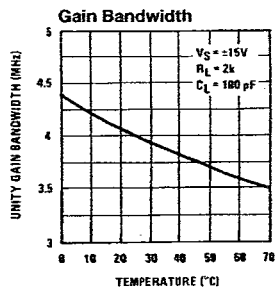
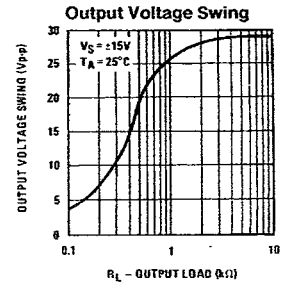
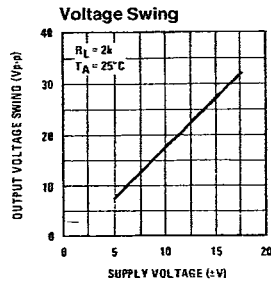
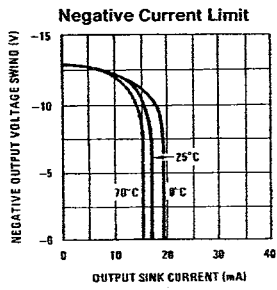
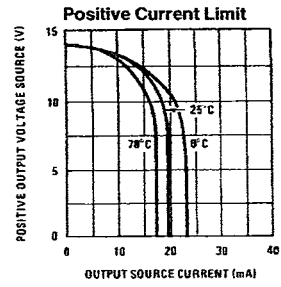
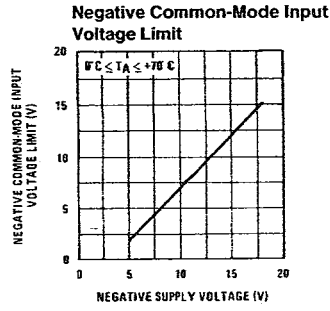
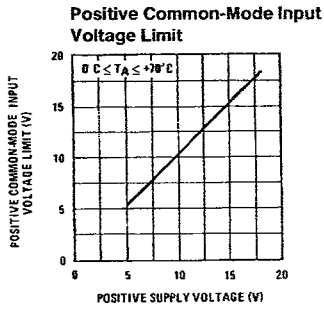
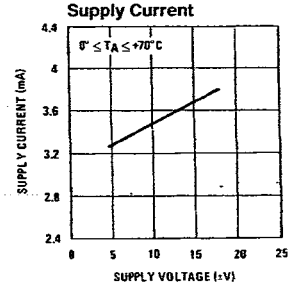
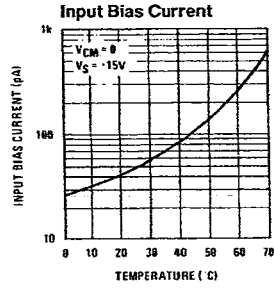
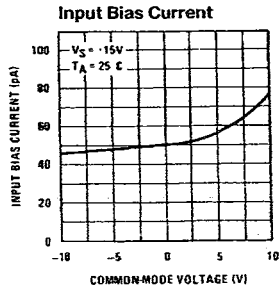
Note 4: These specifications apply for V<sub>S</sub> = ± 15V and 0°C ≤ T<sub>A</sub> ≤ + 70°C. V<sub>OS</sub>, I<sub>B</sub> and I<sub>OS</sub> are measured at V<sub>CM</sub> = 0.

Note 5: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T<sub>j</sub>. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P<sub>D</sub>. T<sub>j</sub> = T<sub>A</sub> + θ<sub>JA</sub> P<sub>D</sub> where θ<sub>JA</sub> is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. V<sub>S</sub> = ± 6V to ± 15V.

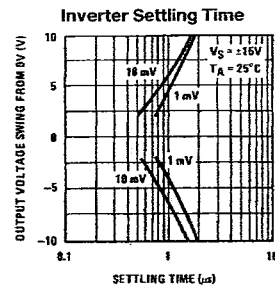
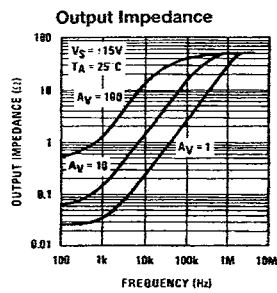
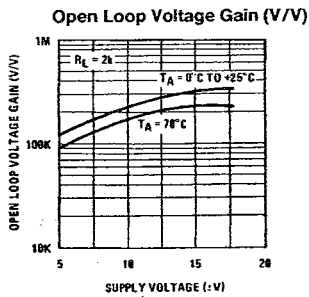
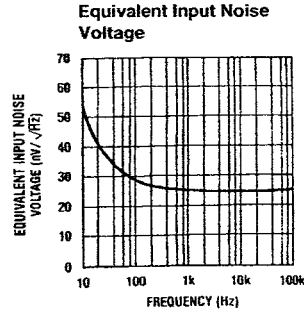
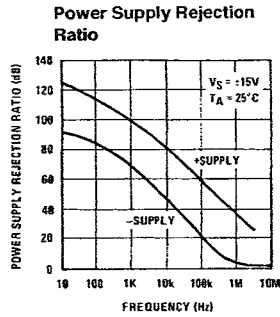
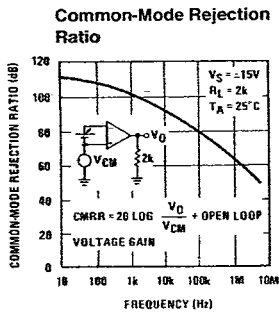
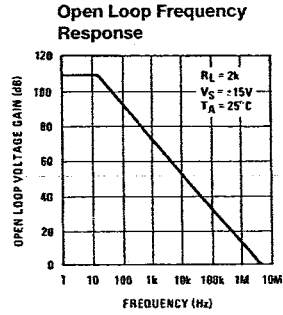
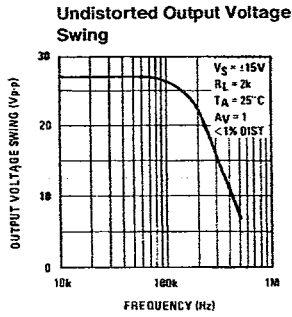
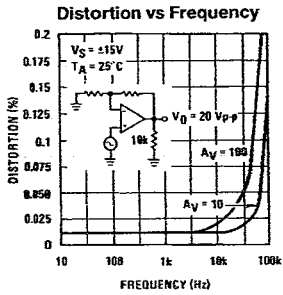
Note 7: Human body model, 1.5 kΩ in series with 100 pF.

# Typical Performance Characteristics



TL/H/5649-2

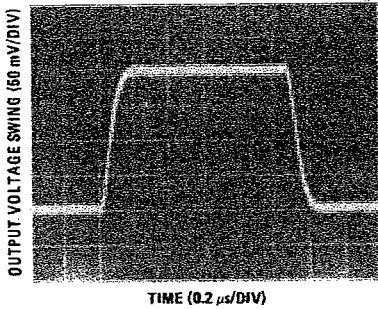
# Typical Performance Characteristics (Continued)



TL/H/5649-3

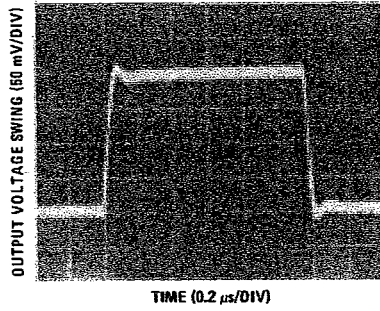
## Pulse Response

Small Signaling Inverting



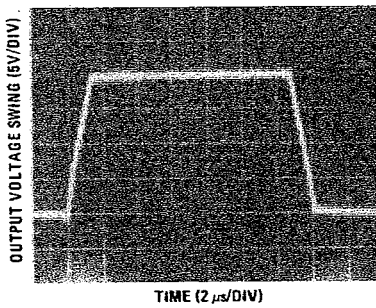
TL/H/5649-4

Small Signal Non-Inverting



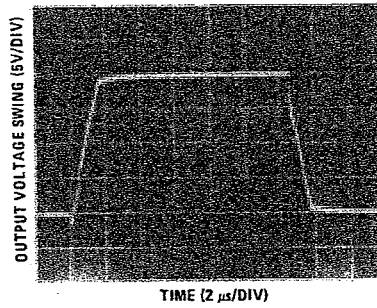
TL/H/5649-5

Large Signal Inverting



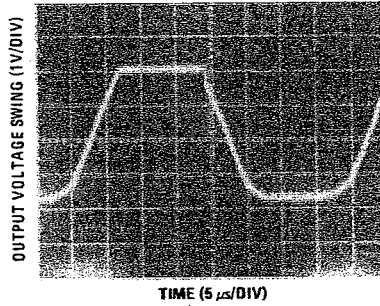
TL/H/5649-6

Large Signal Non-Inverting



TL/H/5649-7

Current Limit ( $R_L = 100\Omega$ )



TL/H/5649-8

### Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

## Application Hints (Continued)

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifiers will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

Each amplifier is individually biased by a zener reference which allows normal circuit operation on  $\pm 6V$  power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The amplifiers will drive a  $2\text{ k}\Omega$  load resistance to  $\pm 10V$  over the full temperature range of  $0^\circ\text{C}$  to  $+70^\circ\text{C}$ . If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

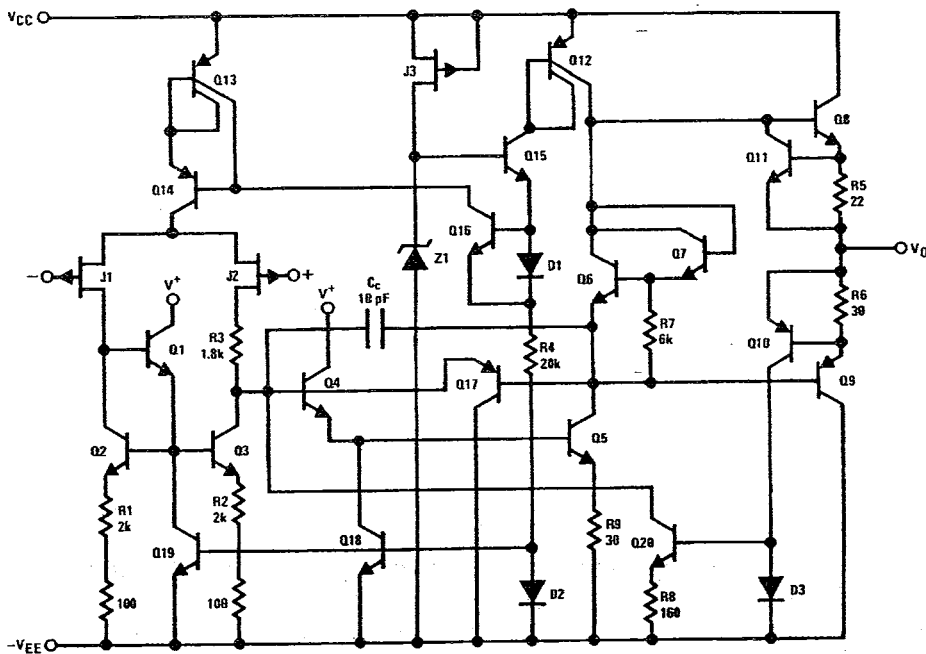
Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards

in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

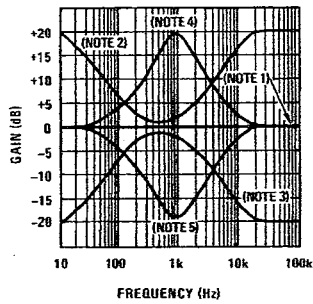
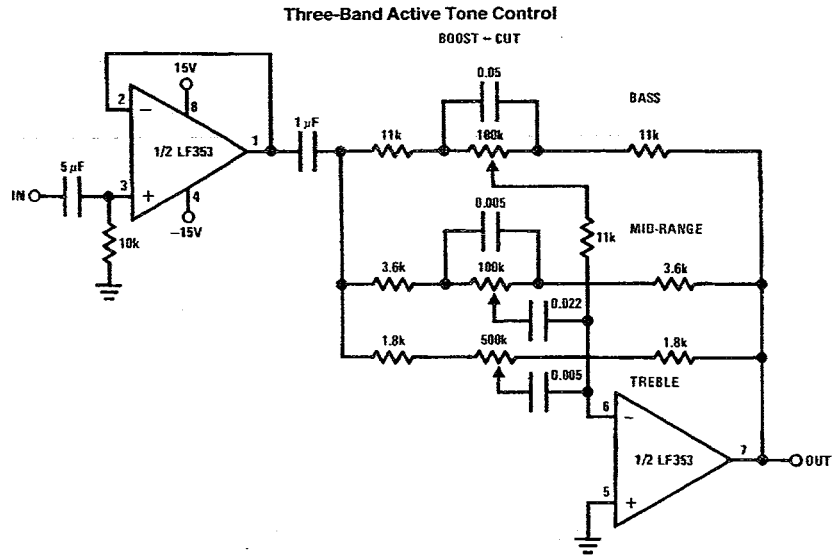
A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

## Detailed Schematic



TL/H/5649-9

## Typical Applications



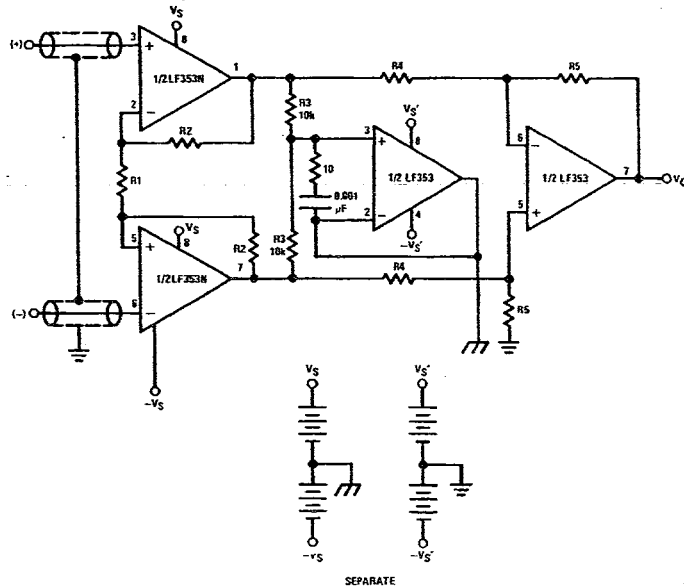
- Note 1:** All controls flat.  
**Note 2:** Bass and treble boost, mid flat.  
**Note 3:** Bass and treble cut, mid flat.  
**Note 4:** Mid boost, bass and treble flat.  
**Note 5:** Mid cut, bass and treble flat.

- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

TL/H/5649-10

## Typical Applications (Continued)

### Improved CMRR Instrumentation Amplifier



SEPARATE

$$A_V = \left( \frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

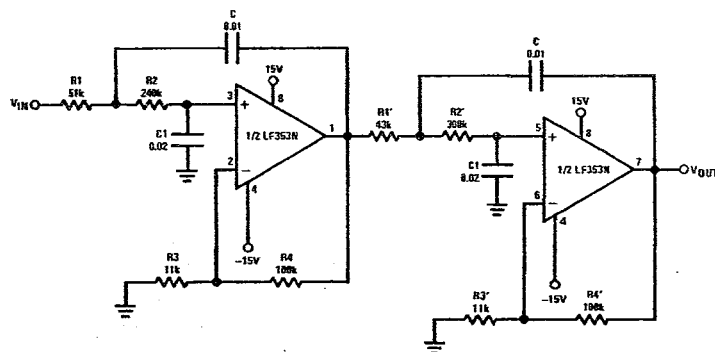
$\text{⏏}$  and  $\text{⏏}$  are separate isolated grounds

Matching of R2's, R4's and R5's control CMRR

With  $A_{VT} = 1400$ , resistor matching = 0.01%: CMRR = 136 dB

- Very high input impedance
- Super high CMRR

### Fourth Order Low Pass Butterworth Filter

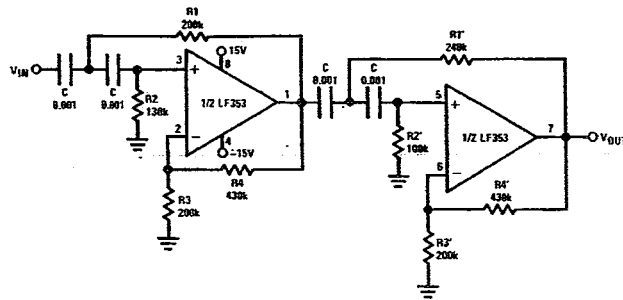


- Corner frequency ( $f_c$ ) =  $\sqrt{\frac{1}{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$
- Passband gain ( $H_0$ ) =  $(1 + R_4/R_3) (1 + R_4'/R_3')$
- First stage Q = 1.31
- Second stage Q = 0.541
- Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100
- Offset nulling necessary for accurate DC performance

TL/H/5649-11

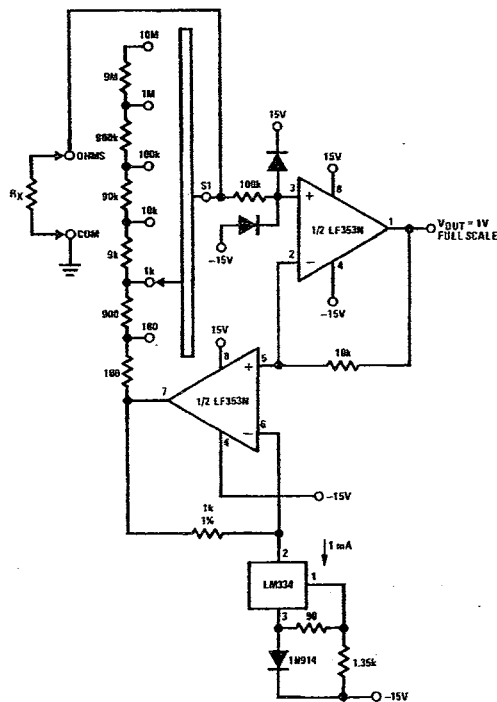
## Typical Applications (Continued)

### Fourth Order High Pass Butterworth Filter



- Corner frequency ( $f_c$ ) =  $\sqrt{\frac{1}{R_1 R_2 C^2}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C^2}} \cdot \frac{1}{2\pi}$
- Passband gain ( $H_0 = (1 + R_4/R_3)(1 + R_4'/R_3')$ )
- First stage  $Q = 1.31$
- Second stage  $Q = 0.541$
- Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10.

### Ohms to Volts Converter

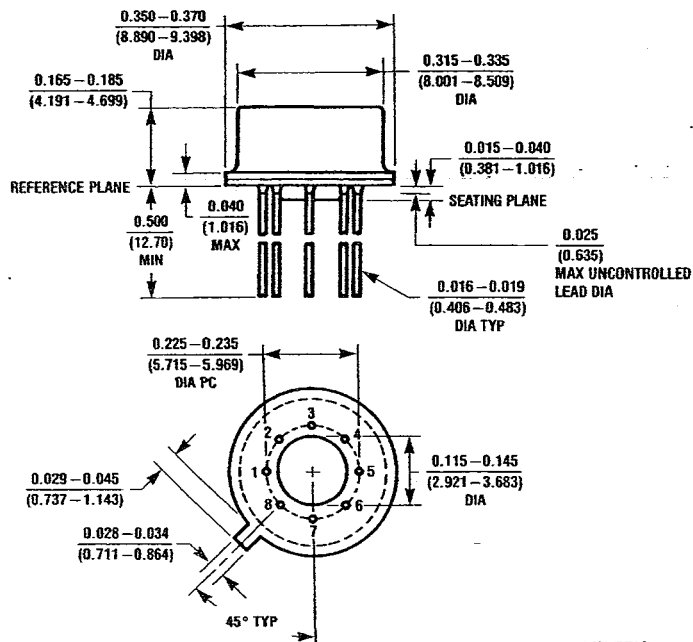


$$V_O = \frac{1V}{R_{LADDER}} \times R_X$$

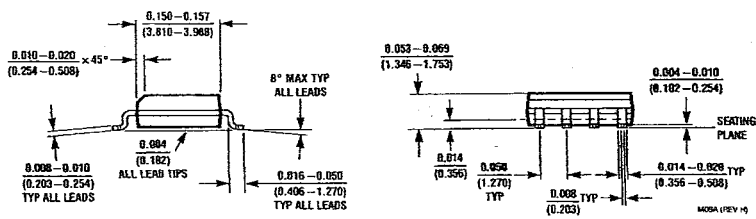
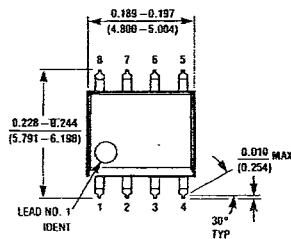
Where  $R_{LADDER}$  is the resistance from switch S1 pole to pin 7 of the LF353.

TL/H/5649-13

**Physical Dimensions** inches (millimeters)

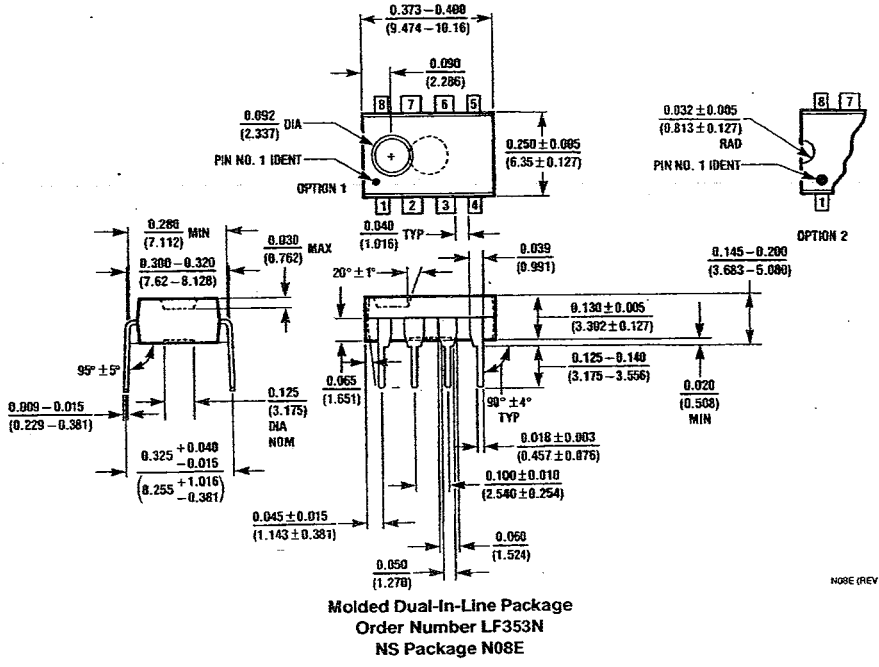


**Metal Can Package (H)**  
**Order Number LF353H**  
**NS Package Number H08A**



**Order Number LF353M**  
**NS Package Number M08A**

**Physical Dimensions** inches (millimeters) (Continued)



**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

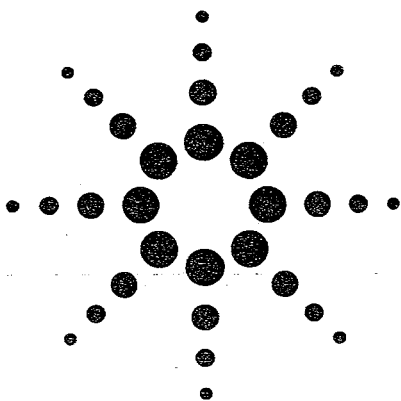
**National Semiconductor Corporation**  
 1111 West Bardin Road  
 Arlington, TX 76017  
 Tel: (800) 272-9959  
 Fax: (800) 737-7018

**National Semiconductor Europe**  
 Fax: (+49) 0-180-530 85 86  
 Email: [crjwge@tevm2.nsc.com](mailto:crjwge@tevm2.nsc.com)  
 Deutsch Tel: (+49) 0-180-530 85 85  
 English Tel: (+49) 0-180-532 78 32  
 Français Tel: (+49) 0-180-532 93 58  
 Italiano Tel: (+49) 0-180-534 16 80

**National Semiconductor Hong Kong Ltd.**  
 13th Floor, Straight Block,  
 Ocean Centre, 5 Canton Rd.  
 Tsimshatsui, Kowloon  
 Hong Kong  
 Tel: (852) 2737-1600  
 Fax: (852) 2738-9960

**National Semiconductor Japan Ltd.**  
 Tel: 81-043-299-2309  
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.



# Agilent HFBR-0400, HFBR-14xx and HFBR-24xx Series Low Cost, Miniature Fiber Optic Components with ST®, SMA, SC and FC Ports

## Data Sheet

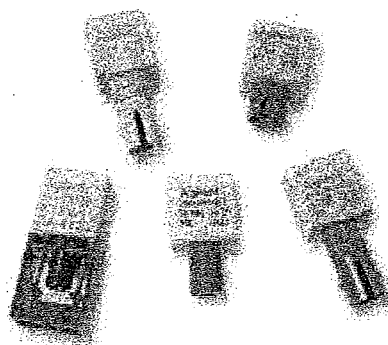
### Description

The HFBR-0400 Series of components is designed to provide cost effective, high performance fiber optic communication links for information systems and industrial applications with link distances of up to 2.7 kilometers. With the HFBR-24x6, the 125 MHz analog receiver, data rates of up to 160 megabaud are attainable.

Transmitters and receivers are directly compatible with popular "industry-standard" connectors: ST®, SMA, SC and FC. They are completely specified with multiple fiber sizes; including 50/125  $\mu\text{m}$ , 62.5/125  $\mu\text{m}$ , 100/140  $\mu\text{m}$ , and 200  $\mu\text{m}$ .

The HFBR-14x4 high power transmitter and HFBR-24x6 125 MHz receiver pair up to provide a duplex solution optimized for 100 Base-SX. 100Base-SX is a Fast Ethernet Standard (100 Mbps) at 850 nm on multimode fiber.

Complete evaluation kits are available for ST product offerings; including transmitter, receiver, connected cable, and technical literature. In addition, ST connected cables are available for evaluation.



### Applications

- 100Base-SX Fast Ethernet on 850 nm
- Media/fiber conversion, switches, routers, hubs and NICs on 100Base-SX
- Local Area Networks
- Computer to Peripheral Links
- Computer Monitor Links
- Digital Cross Connect Links
- Central Office Switch/PBX Links
- Video Links
- Modems and Multiplexers
- Suitable for Tempest Systems
- Industrial Control Links

### Features

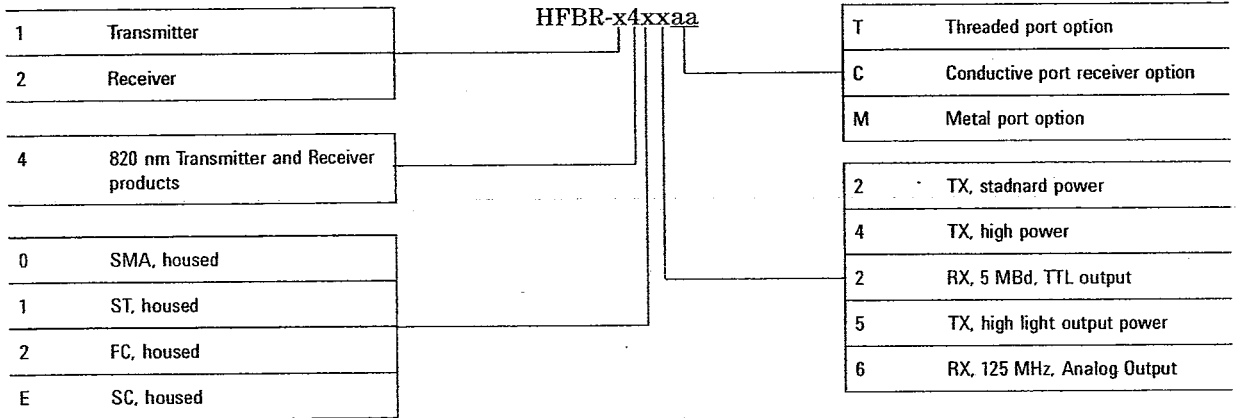
- Meets IEEE 802.3 Ethernet and 802.5 Token Ring Standards
- Meets TIA/EIA-785 100Base-SX standard
- Low Cost Transmitters and Receivers
- Choice of ST®, SMA, SC or FC Ports
- 820 nm Wavelength Technology
- Signal Rates up to 160 MBd
- Link Distances up to 2.7 km
- Specified with 50/125  $\mu\text{m}$ , 62.5/125  $\mu\text{m}$ , 100/140  $\mu\text{m}$ , and 200  $\mu\text{m}$  HCS® Fiber
- Repeatable ST Connections within 0.2 dB Typical
- Unique Optical Port Design for Efficient Coupling
- Auto-Insertable and Wave Solderable
- No Board Mounting Hardware Required
- Wide Operating Temperature Range -40 °C to +85 °C
- AlGaAs Emitters 100% Burn-In Ensures High Reliability
- Conductive Port Option

ST® is a registered trademark of AT&T.  
HCS® is a registered trademark of the SpecTran Corporation.



**Agilent Technologies**

## HFBR-0400 Series Part Number Guide



### Available Options

HFBR-1402	HFBR-1414	HFBR-1412TM	HFBR-2412TC	HFBR-2412T	HFBR-2416TC
HFBR-1404	HFBR-1414M	HFBR-14E4	HFBR-2416	HFBR-2422	
HFBR-1412	HFBR-1414T	HFBR-2402	HFBR-2416M	HFBR-24E6	
HFBR-1412T	HFBR-1424	HFBR-2406	HFBR-2412	HFBR-2416T	

### Link Selection Guide

Data rate (MBd)	Distance (m)	Transmitter	Receiver	Fiber Size (µm)	Evaluation Kit
5	1500	HFBR-14x2	HFBR-24x2	200 HCS	N/A
5	2000	HFBR-14x4	HFBR-24x2	62.5/125	HFBR-0410
20	2700	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
32	2200	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
55	1400	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
125	700	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416
155	600	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416
160	500	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416

For additional information on specific links see the following individual link descriptions. Distances measured over temperature range from 0 to +70 °C.

### Applications Support Guide

This section gives the designer information necessary to use the HFBR-0400 series components to make a functional fiber optic transceiver.

Agilent offers a wide selection of evaluation kits for hands-on experience with fiber optic products as well as a wide range of application notes complete with circuit diagrams and board layouts.

Furthermore, Agilent's application support group is always ready to assist with any design consideration.

### Application Literature

Title	Description
HFBR-0400 Series Reliability Data	Transmitter & Receiver Reliability Data
Application Bulletin 78	Low Cost Fiber Optic Links for Digital Applications up to 155 MBd
Application Note 1038	Complete Fiber Solutions for IEEE 802.3 FOIRL, 10Base-FB and 10Base-FL
Application Note 1065	Complete Solutions for IEEE 802.5J Fiberoptic Token Ring
Application Note 1073	HFBR-0219 Test Fixture for 1x9 Fiber Optic Transceivers
Application Note 1086	Optical Fiber Interconnections in Telecommunication Products
Application Note 1121	DC to 32 MBd Fiberoptic Solutions
Application Note 1122	2 to 70 MBd Fiberoptic Solutions
Application Note 1123	20 to 160 MBd Fiberoptic Solutions
Application Note 1137	Generic Printed Circuit Layout Rules
Application Note 1383	Cost Effective Fiber and Media Conversion for 100Base-SX

## **HFBR-0400 Series Evaluation Kits**

### **HFBR-0410 ST Evaluation Kit**

Contains the following:

- One HFBR-1412 transmitter
- One HFBR-2412 five megabaud TTL receiver
- Three meters of ST connected 62.5/125  $\mu\text{m}$  fiber optic cable with low cost plastic ferrules.
- Related literature

### **HFBR-0414 ST Evaluation Kit**

Includes additional components to interface to the transmitter and receiver as well as the PCB to reduce design time. Contains the following:

- One HFBR-1414T transmitter
- One HFBR-2416T receiver
- Three meters of ST connected 62.5/125  $\mu\text{m}$  fiber optic cable
- Printed circuit board
- ML-4622 CP Data Quantizer
- 74ACT1000N LED Driver
- LT1016CN8 Comparator
- 4.7  $\mu\text{H}$  Inductor
- Related literature

### **HFBR-0400 SMA Evaluation Kit**

Contains the following:

- One HFBR-1402 transmitter
- One HFBR-2402 five megabaud TTL receiver
- Two meters of SMA connected 1000  $\mu\text{m}$  plastic optical fiber
- Related literature

### **HFBR-0416 Evaluation Kit**

Contains the following:

- One fully assembled 1x9 transceiver board for 155 MBd evaluation including:
  - HFBR-1414 transmitter
  - HFBR-2416 receiver
  - circuitry
- Related literature

## **Package and Handling Information**

### **Package Information**

All HFBR-0400 Series transmitters and receivers are housed in a low-cost, dual-inline package that is made of high strength, heat resistant, chemically resistant, and UL 94V-O flame retardant ULTEM® plastic (UL File #E121562). The transmitters are easily identified by the light grey color connector port. The receivers are easily identified by the dark grey color connector port. (Black color for conductive port). The package is designed for auto-insertion and wave soldering so it is ideal for high volume production applications.

### **Handling and Design Information**

Each part comes with a protective port cap or plug covering the optics. These caps/plugs will vary by port style. When soldering, it is advisable to leave the protective cap on the unit to keep the optics clean. Good system performance requires clean port optics and cable ferrules to avoid obstructing the optical path.

Clean compressed air often is sufficient to remove particles of dirt; methanol on a cotton swab also works well.

## **Recommended Chemicals for Cleaning/Degreasing HFBR-0400 Products**

Alcohols: methyl, isopropyl, isobutyl.

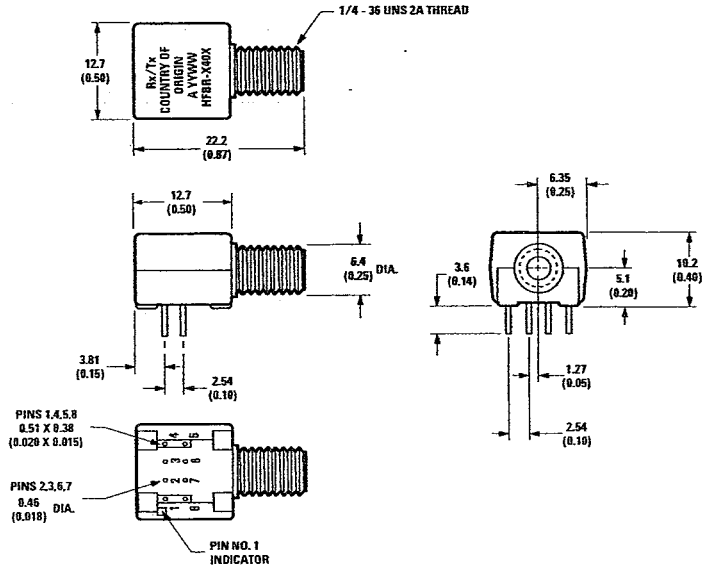
Aliphatics: hexane, heptane,

Other: soap solution, naphtha.

Do not use partially halogenated hydrocarbons such as 1,1,1 trichloroethane, ketones such as MEK, acetone, chloroform, ethyl acetate, methylene dichloride, phenol, methylene chloride, or N-methylpyrrolidone. Also, Agilent does not recommend the use of cleaners that use halogenated hydrocarbons because of their potential environmental harm.

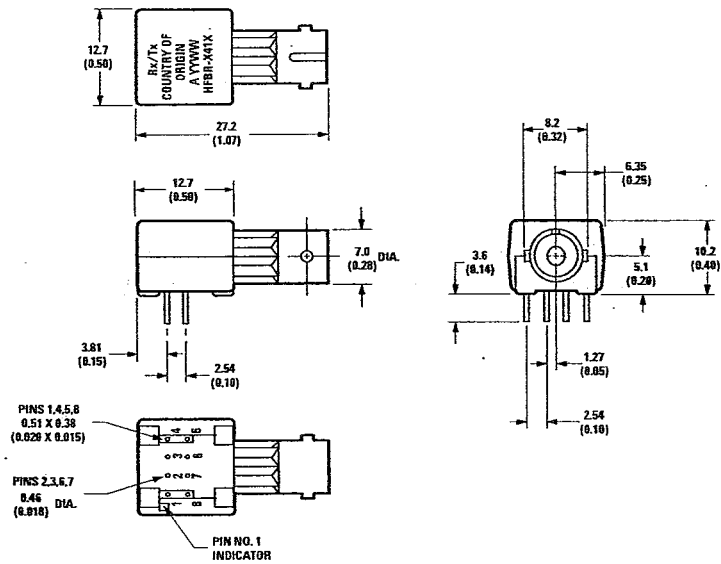
**Mechanical Dimensions  
SMA Port**

**HFBR-x40x**



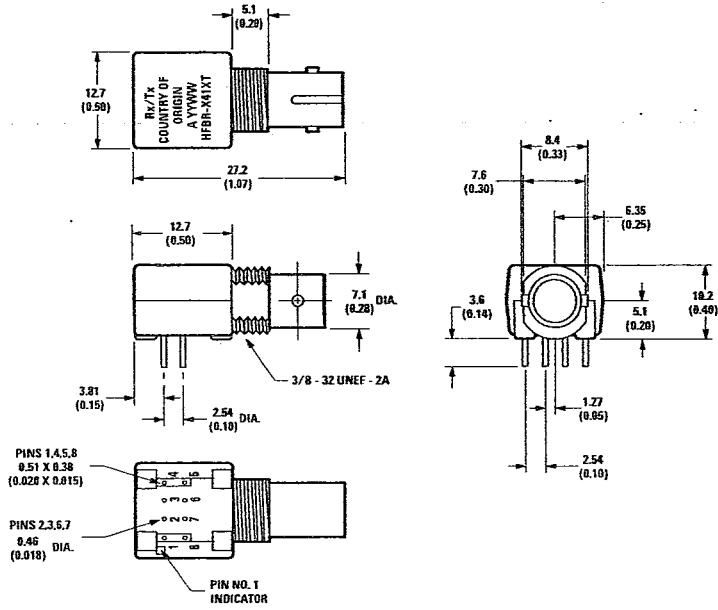
**Mechanical Dimensions  
ST Port**

**HFBR-x41x**



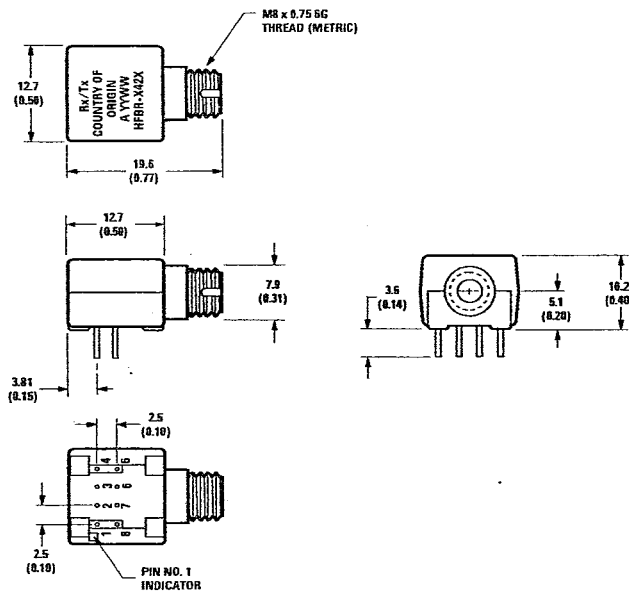
**Mechanical Dimensions  
Threaded ST Port**

**HFBR-x41xT**



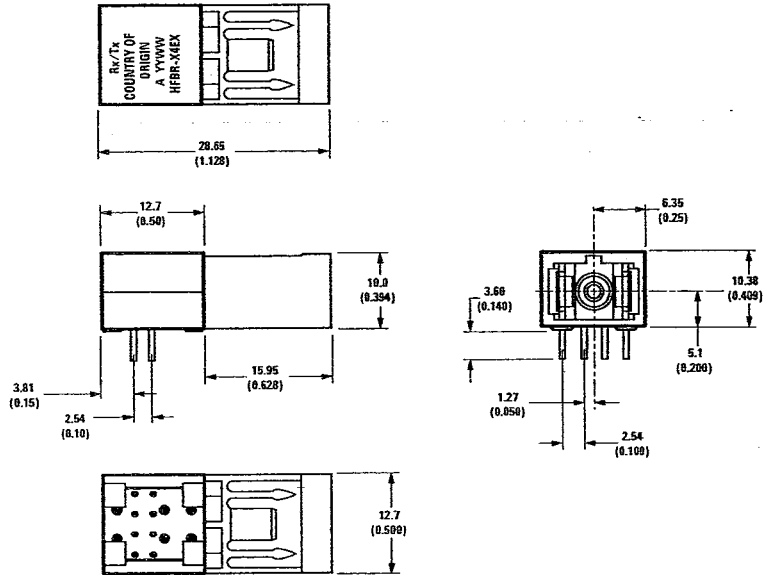
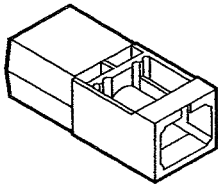
**Mechanical Dimensions  
FC Port**

**HFBR-x42x**



**Mechanical Dimensions**  
**SC Port**

**HFBR-x4Ex**



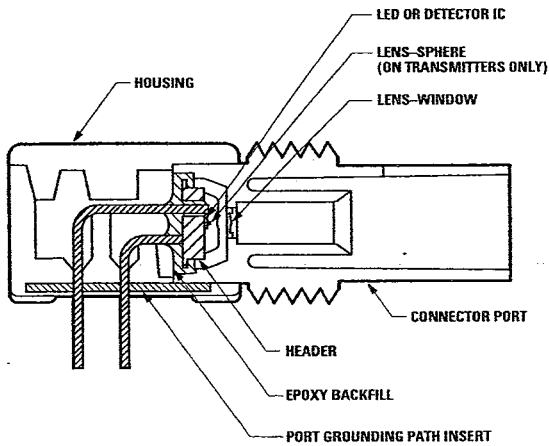
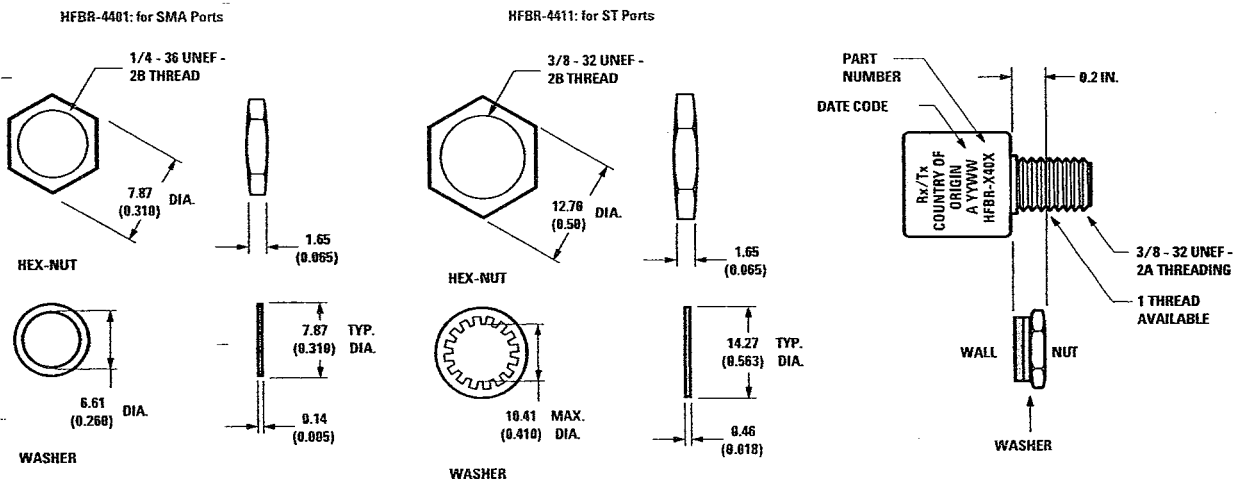


Figure 1. HFBR-0400 ST Series Cross-Sectional View.

### Panel Mount Hardware



(Each HFBR-4401 and HFBR-4411 kit consists of 100 nuts and 100 washers).

### Port Cap Hardware

HFBR-4402: 500 SMA Port Caps

HFBR-4120: 500 ST Port Plugs (120 psi)

### **Options**

In addition to the various port styles available for the HFBR-0400 series products, there are also several extra options that can be ordered. To order an option, simply place the corresponding option number at the end of the part number. See page 2 for available options.

#### **Option T (Threaded Port Option)**

- Allows ST style port components to be panel mounted.
- Compatible with all current makes of ST® multimode connectors
- Mechanical dimensions are compliant with MIL-STD-83522/13
- Maximum wall thickness when using nuts and washers from the HFBR-4411 hardware kit is 2.8 mm (0.11 inch)
- Available on all ST ports

#### **Option C (Conductive Port Receiver Option)**

- Designed to withstand electrostatic discharge (ESD) of 25 kV to the port
- Significantly reduces effect of electromagnetic interference (EMI) on receiver sensitivity
- Allows designer to separate the signal and conductive port grounds
- Recommended for use in noisy environments
- Available on SMA and threaded ST port style receivers only

#### **Option M (Metal Port Option)**

- Nickel plated aluminum connector receptacle
- Designed to withstand electrostatic discharge (ESD) of 15 kV to the port
- Significantly reduces effect of electromagnetic interference (EMI) on receiver sensitivity
- Allows designer to separate the signal and metal port grounds
- Recommended for use in very noisy environments
- Available on SMA, ST, and threaded ST ports

## Typical Link Data

### HFBR-0400 Series

#### Description

The following technical data is taken from 4 popular links using the HFBR-0400 series: the 5 MBd link, Ethernet 20 MBd link, Token Ring 32 MBd link, and the corresponds to transceiver solutions combining the HFBR-0400 series components and various recommended transceiver design circuits using off-the-shelf electrical components. This data is meant to be regarded as an example of typical link performance for a given design and does not call out any link limitations. Please refer to the appropriate application note given for each link to obtain more information.

#### 5 MBd Link (HFBR-14xx/24x2)

Link Performance -40 °C to +85 °C unless otherwise specified

Parameter	Symbol	Min.	Typ.	Max.	Units	Conditions	Reference
Optical Power Budget with 50/125 $\mu\text{m}$ fiber	OPB <sub>50</sub>	4.2	9.6		dB	HFBR-14x4/24x2 NA = 0.2	Note 1
Optical Power Budget with 62.5/125 $\mu\text{m}$ fiber	OPB <sub>62.5</sub>	8.0	15		dB	HFBR-14x4/24x2 NA = 0.27	Note 1
Optical Power Budget with 100/140 $\mu\text{m}$ fiber	OPB <sub>100</sub>	8.0	15		dB	HFBR-14x2/24x2 NA = 0.30	Note 1
Optical Power Budget with 200 $\mu\text{m}$ fiber	OPB <sub>200</sub>	12	20		dB	HFBR-14x2/24x2 NA = 0.37	Note 1
Date Rate Synchronous		dc		5	MBd		Note 2
Asynchronous		dc		2.5	MBd		Note 3, Fig 7
Propagation Delay LOW to HIGH	t <sub>PLH</sub>		72		ns	T <sub>A</sub> = +25 °C P <sub>R</sub> = -21 dBm peak	Figs 6, 7, 8
Propagation Delay HIGH to LOW	t <sub>PHL</sub>		46		ns		
System Pulse Width Distortion	t <sub>PLH</sub> - t <sub>PHL</sub>		26		ns	Fiber cable length = 1 m	
Bit Error Rate	BER			10 <sup>-9</sup>		Data rate <5 Bd P <sub>R</sub> > -24 dBm peak	

#### Notes:

- OPB at T<sub>A</sub> = -40 to +85 °C, V<sub>CC</sub> = 5.0 V dc, I<sub>F ON</sub> = 60 mA, P<sub>R</sub> = -24 dBm peak.
- Synchronous data rate limit is based on these assumptions: a) 50% duty factor modulation, e.g., Manchester I or BiPhase Manchester II; b) continuous data; c) PLL Phase Lock Loop demodulation; d) TTL threshold.
- Asynchronous data rate limit is based on these assumptions: a) NRZ data; b) arbitrary timing-no duty factor restriction; c) TTL threshold.

### 5 MBd Logic Link Design

If resistor R1 in Figure 2 is 70.4  $\Omega$ , a forward current  $I_F$  of 48 mA is applied to the HFBR-14x4 LED transmitter. With  $I_F = 48$  mA the HFBR-14x4/24x2 logic link is guaranteed to work with 62.5/125  $\mu\text{m}$  fiber optic cable over the entire range of 0 to 1750 meters at a data rate of dc to 5 MBd, with arbitrary data format and pulse width distortion typically less than 25%. By setting  $R_1 = 115 \Omega$ , the transmitter can be driven with  $I_F = 30$  mA, if it is desired to economize on power or achieve lower pulse distortion.

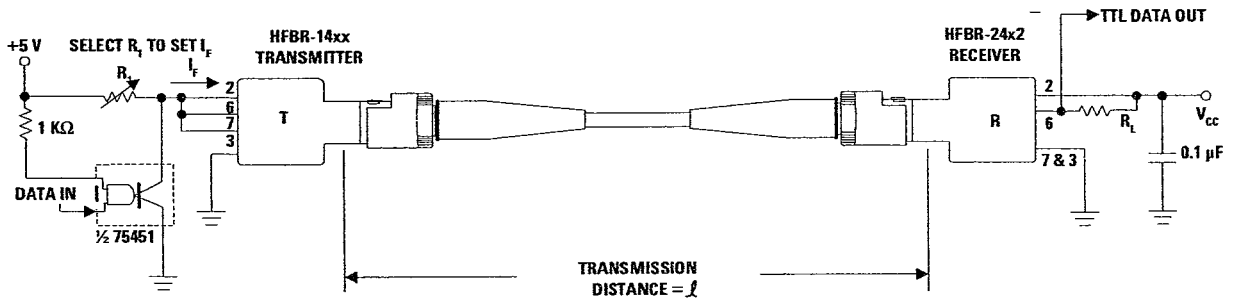
The following example will illustrate the technique for selecting the appropriate value of  $I_F$  and  $R_1$ .

Maximum distance required = 400 meters. From Figure 3 the drive current should be 15 mA. From the transmitter data  $V_F = 1.5$  V (max.) at  $I_F = 15$  mA as shown in Figure 9.

$$R_1 = \frac{V_{CC} - V_F}{I_F} = \frac{5\text{V} - 1.5\text{V}}{15\text{ mA}}$$

$$R_1 = 233 \Omega$$

The curves in Figures 3, 4, and 5 are constructed assuming no inline splice or any additional system loss. Should the link consist of any in-line splices, these curves can still be used to calculate link limits provided they are shifted by the additional system loss expressed in dB. For example, Figure 3 indicates that with 48 mA of transmitter drive current, a 1.75 km link distance is achievable with 62.5/125  $\mu\text{m}$  fiber which has a maximum attenuation of 4 dB/km. With 2 dB of additional system loss, a 1.25 km link distance is still achievable.



**NOTE:**  
IT IS ESSENTIAL THAT A BYPASS CAPACITOR (0.01  $\mu\text{F}$  TO 0.1  $\mu\text{F}$  CERAMIC) BE CONNECTED FROM PIN 2 TO PIN 7 OF THE RECEIVER. TOTAL LEAD LENGTH BETWEEN BOTH ENDS OF THE CAPACITOR AND THE PINS SHOULD NOT EXCEED 20 MM.

Figure 2. Typical Circuit Configuration.

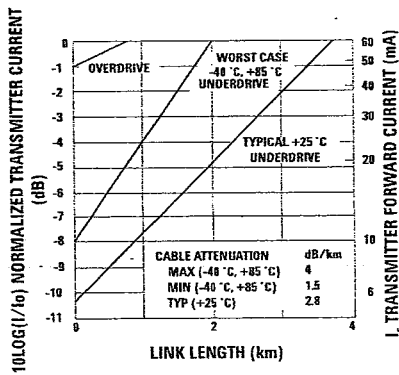


Figure 3. HFBR-1414/HFBR-2412 Link Design Limits with 62.5/125 μm Cable.

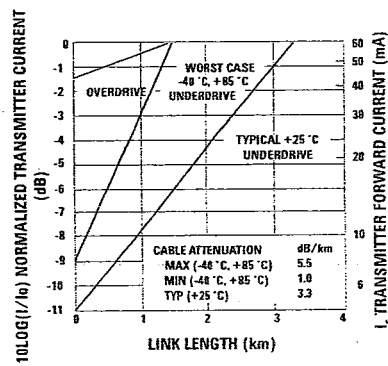


Figure 4. HFBR-14x2/HFBR-24x2 Link Design Limits with 100/140 μm Cable.

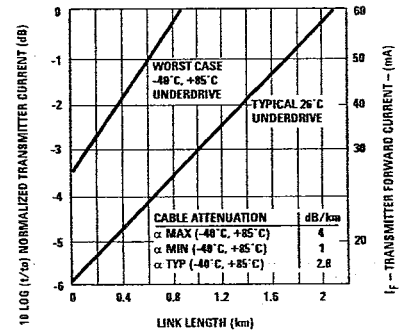


Figure 5. HFBR-14x4/HFBR-24x2 Link Design Limits with 50/125 μm Cable.

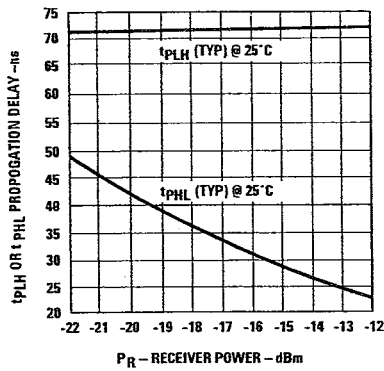


Figure 6. Propagation Delay through System with One Meter of Cable.

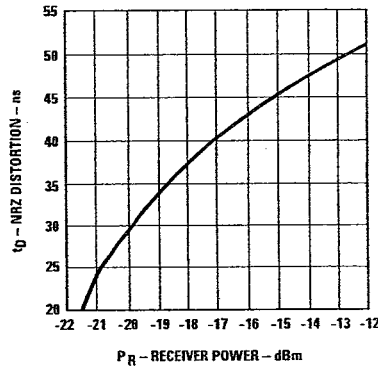


Figure 7. Typical Distortion of Pseudo Random Data at 5 Mb/s.

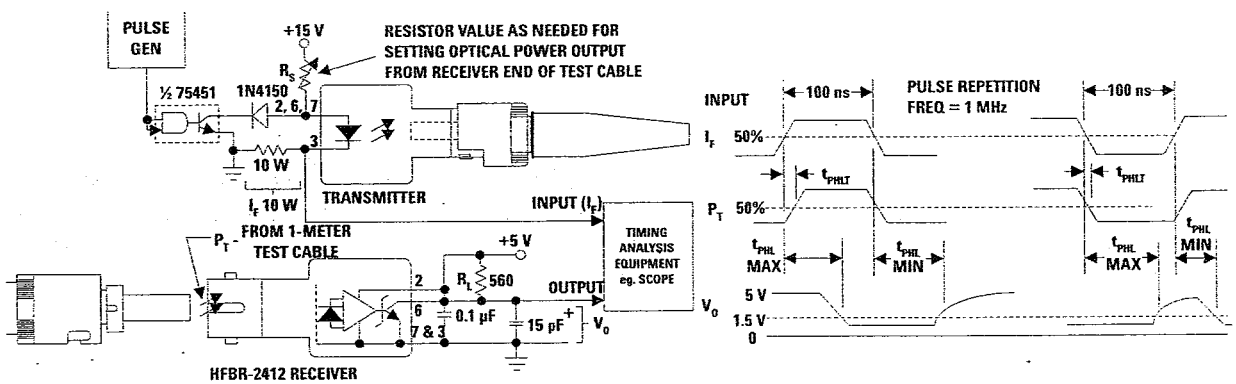


Figure 8. System Propagation Delay Test Circuit and Waveform Timing Definitions.

**Ethernet 20 MBd Link (HFBR-14x4/24x6)**  
(refer to Application Note 1038 for details)

**Typical Link Performance**

Parameter	Symbol	Typ [1, 2]	Units	Conditions
Receiver Sensitivity		-34.4	dBm average	20 MBd D2D2 hexadecimal data 2 km 62.5/125 $\mu$ m fiber
Link Jitter		7.56	ns pk-pk	ECL Out Receiver
		7.03	ns pk-pk	TTL Out Receiver
Transmitter Jitter		0.763	ns pk-pk	20 MBd D2D2 hexadecimal data
Optical Power	$P_T$	-15.2	dBm average	20 MBd D2D2 hexadecimal data Peak $I_{FON} = 60$ mA
LED Rise Time	$t_r$	1.30	ns	1 MHz square wave input
LED Fall Time	$t_f$	3.08	ns	
Mean Difference	$ t_r - t_f $	1.77	ns	
Bit Error Rate	BER	$10^{-10}$		
Output Eye Opening		36.7	ns	At AUI receiver output
Data Format 50% Duty Factor		20	MBd	

**Notes:**

1. Typical data at  $T_A = +25$  °C,  $V_{CC} = 5.0$  V dc.
2. Typical performance of circuits shown in Figure 1 and Figure 3 of AN-1038 (see applications support section).

**Token Ring 32 MBd Link (HFBR-14x4/24x6)**  
(refer to Application Note 1065 for details)

**Typical Link Performance**

Parameter	Symbol	Typ [1, 2]	Units	Conditions
Receiver Sensitivity		-34.1	dBm average	32 MBd D2D2 hexadecimal data 2 km 62.5/125 $\mu$ m fiber
Link Jitter		6.91	ns pk-pk	ECL Out Receiver
		5.52	ns pk-pk	TTL Out Receiver
Transmitter Jitter		0.823	ns pk-pk	32 MBd D2D2 hexadecimal data
Optical Power Logic Level "0"	$P_{T ON}$	-12.2	dBm peak	Transmitter TTL in $I_{FON} = 60$ mA, $I_{FOFF} = 1$ mA
Optical Power Logic Level "1"	$P_{T OFF}$	-82.2		
LED Rise Time	$t_r$	1.3	ns	1 MHz square wave input
LED Fall Time	$t_f$	3.08	ns	
Mean Difference	$ t_r - t_f $	1.77	ns	
Bit Error Rate	BER	$10^{-10}$		
Data Format 50% Duty Factor		32	MBd	

**Notes:**

1. Typical data at  $T_A = +25$  °C,  $V_{CC} = 5.0$  V dc.
2. Typical performance of circuits shown in Figure 1 and Figure 3 of AN-1065 (see applications support section)

**155 MBd Link (HFBR-14x4/24x6)**  
 (refer to Application Bulletin 78 for details)

**Typical Link Performance**

Parameter	Symbol	Min	Typ [1, 2]	Max	Units	Conditions	Ref
Optical Power Budget with 50/125 $\mu\text{m}$ fiber	OPB <sub>50</sub>	7.9	13.9		dB	NA = 0.2	Note 2
Optical Power Budget with 62.5/125 $\mu\text{m}$ fiber	OPB <sub>62</sub>	11.7	17.7		dB	NA = 0.27	
Optical Power Budget with 100/140 $\mu\text{m}$ fiber	OPB <sub>100</sub>	11.7	17.7		dB	NA = 0.30	
Optical Power Budget with 200 $\mu\text{m}$ HCS fiber	OPB <sub>200</sub>	16.0	22.0		dB	NA = 0.35	
Data Format 20% to 80% Duty Factor		1		175	MBd		
System Pulse Width Distortion	$ t_{PLH} - t_{PHL} $		1		ns	PR = -7 dBm peak 1 m 62.5/125 $\mu\text{m}$ fiber	
Bit Error Rate	BER		10 <sup>-9</sup>			Data rate < 100 MBaud PR > -31 dBm peak	Note 2

**Notes:**

1. Typical data at  $T_A = +25^\circ\text{C}$ ,  $V_{CC} = 5.0\text{ V dc}$ , PECL serial interface.
2. Typical OPB was determined at a probability of error (BER) of 10<sup>-9</sup>. Lower probabilities of error can be achieved with short fibers that have less optical loss.

## HFBR-14x2/14x4 Low-Cost High-Speed Transmitters

### Description

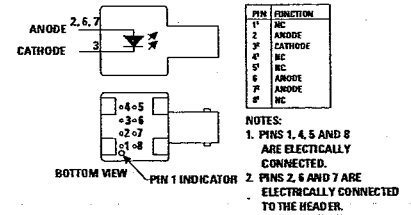
The HFBR-14xx fiber optic transmitter contains an 820 nm AlGaAs emitter capable of efficiently launching optical power into four different optical fiber sizes: 50/125  $\mu\text{m}$ , 62.5/125  $\mu\text{m}$ , 100/140  $\mu\text{m}$ , and 200  $\mu\text{m}$  HCS<sup>®</sup>. This allows the designer flexibility in choosing the fiber size. The HFBR-14xx is designed to operate with the Agilent HFBR-24xx fiber optic receivers.

The HFBR-14xx transmitter's high coupling efficiency allows the emitter to be driven at low current levels resulting in low power consumption and increased reliability of the transmitter. The HFBR-14x4 high power transmitter is optimized for small size fiber and typically can launch -15.8 dBm optical power at 60 mA

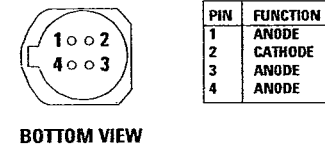
into 50/125  $\mu\text{m}$  fiber and -12 dBm into 62.5/125  $\mu\text{m}$  fiber. The HFBR-14x2 standard transmitter typically can launch -12 dBm of optical power at 60 mA into 100/140  $\mu\text{m}$  fiber cable. It is ideal for large size fiber such as 100/140  $\mu\text{m}$ . The high launched optical power level is useful for systems where star couplers, taps, or inline connectors create large fixed losses.

Consistent coupling efficiency is assured by the double-lens optical system (Figure 1). Power coupled into any of the three fiber types varies less than 5 dB from part to part at a given drive current and temperature. Consistent coupling efficiency reduces receiver dynamic range requirements which allows for longer link lengths.

### Housed Product



### Unhoused Product



### Absolute Maximum Ratings

Parameter	Symbol	Min	Max	Units	Reference
Storage Temperature	$T_s$	-55	+85	$^{\circ}\text{C}$	
Operating Temperature	$T_A$	-40	+85	$^{\circ}\text{C}$	
Lead Soldering Cycle					
Temp			+260	$^{\circ}\text{C}$	
Time			10	sec	
Forward Input Current					
Peak	$I_{FPK}$		200	mA	Note 1
dc	$I_{FDC}$		100	V	
Reverse Input Voltage	VBR		1.8	V	

**Electrical/Optical Specifications -40 °C to +85 °C unless otherwise specified.**

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
Forward Voltage	$V_F$	1.48	1.70 1.84	2.09	V	IF = 60 mA dc IF = 100 mA dc	Figure 9
Forward Voltage Temperature Coefficient	$\Delta V_F/\Delta T$		-0.22 -0.18		mV/°C	IF = 60 mA dc IF = 100 mA dc	Figure 9
Reverse Input Voltage	$V_{BR}$	1.8	3.8		V	IF = 100 $\mu$ A dc	
Peak Emission Wavelength	$\lambda_P$	792	820	865	nm		
Diode Capacitance	$C_T$		55		pF	V = 0, f = 1 MHz	
Optical Power Temperature Coefficient	$\Delta P_T/\Delta T$		-0.006 -0.010		dB/°C	I = 60 mA dc I = 100 mA dc	
Thermal Resistance	$\theta_{JA}$		260		°C/W		Notes 3, 8
14x2 Numerical Aperture	NA		0.49				
14x4 Numerical Aperture	NA		0.31				
14x2 Optical Port Diameter	D		290		$\mu$ m		Note 4
14x4 Optical Port Diameter	D		150		$\mu$ m		Note 4

**HFBR-14x2 Output Power Measured Out of 1 Meter of Cable**

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
50/125 $\mu$ m Fiber Cable NA = 0.2	$P_{T50}$	-21.8	-18.8	-16.8	dBm peak	$T_A = +25$ °C, $I_F = 60$ mA dc	Notes 5, 6, 9
		-22.8		-15.8			
		-20.3	-16.8	-14.4		$T_A = +25$ °C, $I_F = 100$ mA dc	
		-21.9		-13.8			
62.5/125 $\mu$ m Fiber Cable NA = 0.275	$P_{T62}$	-19.0	-16.0	-14.0	dBm peak	$T_A = +25$ °C, $I_F = 60$ mA dc	
		-20.0		-13.0			
		-17.5	-14.0	-11.6		$T_A = +25$ °C, $I_F = 100$ mA dc	
		-19.1		-11.0			
100/140 $\mu$ m Fiber Cable NA = 0.3	$P_{T100}$	-15.0	-12.0	-10.0	dBm peak	$T_A = +25$ °C, $I_F = 60$ mA dc	
		16.0		-9.0			
		-13.5	-10.0	-7.6		$T_A = +25$ °C, $I_F = 100$ mA dc	
		-15.1		-7.0			
200 $\mu$ m HCS Fiber Cable NA = 0.37	$P_{T200}$	-10.7	-7.1	-4.7	dBm peak	$T_A = +25$ °C, $I_F = 60$ mA dc	
		-11.7		-3.7			
		-9.2	-5.2	-2.3		$T_A = +25$ °C, $I_F = 100$ mA dc	
		-10.8		-1.7			

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

### HFBR-14x4 Output Power Measured out of 1 Meter of Cable

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
50/125 $\mu$ m Fiber Cable NA = 0.2	$P_{T50}$	-18.8	-15.8	-13.8	dBm peak	$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 60\text{mA}$ dc	Notes 5, 6, 9
		-19.8		-12.8			
		-17.3	-13.8	-11.4		$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 100\text{ mA}$ dc	
		-18.9		-10.8			
62.5/125 $\mu$ m Fiber Cable NA = 0.275	$P_{T62}$	-15.0	-12.0	-10.0	dBm peak	$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 60\text{mA}$ dc	
		-16.0		-9.0			
		-13.5	-10.0	-7.6		$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 100\text{ mA}$ dc	
		-15.1		-7.0			
100/140 $\mu$ m Fiber Cable NA = 0.3	$P_{T100}$	-9.5	-6.5	-4.5	dBm peak	$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 60\text{mA}$ dc	
		-10.5		-3.5			
		-8.0	-4.5	-2.1		$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 100\text{ mA}$ dc	
		-9.6		-1.5			
200 $\mu$ m HCS Fiber Cable NA = 0.37	$P_{T200}$	-5.2	-3.7	+0.8	dBm peak	$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 60\text{mA}$ dc	
		-6.2		+1.8			
		-3.7	-1.7	+3.2		$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 100\text{ mA}$ dc	
		-5.3		+3.8			

### HFBR-14x5 Output Power Measured out of 1 Meter of Cable

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
62.5/125 $\mu$ m Fiber Cable NA = 0.275	$P_{T62}$	-11.0	-10.0	-8.0	dBm peak	$T_A = +25\text{ }^\circ\text{C}$ , $I_F = 60\text{mA}$	
		-12.0	-10.0	-7.0			

### 14x2/14x4 Dynamic Characteristics

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
Rise Time, Fall Time (10% to 90%)	$t_r$ , $t_f$		4.0	6.5	nsec	$I_F = 60\text{ mA}$ No pre-bias Figure 12	Note 7
Rise Time, Fall Time (10% to 90%)	$t_r$ , $t_f$		3.0		nsec	$I_F = 10\text{ to }100\text{ mA}$	Note 7, Figure 11
Pulse Width Distortion	PWD		0.5		nsec		Figure 11

#### Notes:

- For  $I_{FPK} > 100\text{ mA}$ , the time duration should not exceed 2 ns.
- Typical data at  $T_A = +25\text{ }^\circ\text{C}$ .
- Thermal resistance is measured with the transmitter coupled to a connector assembly and mounted on a printed circuit board.
- D is measured at the plane of the fiber face and defines a diameter where the optical power density is within 10 dB of the maximum.
- $P_T$  is measured with a large area detector at the end of 1 meter of mode stripped cable, with an ST® precision ceramic ferrule (MILSTD- 83522/13) for HFBR-1412/1414, and with an SMA 905 precision ceramic ferrule for HFBR-1402/1404.
- When changing mW to dBm, the optical power is referenced to 1 mW (1000 mW). Optical Power P (dBm) =  $10 \log P (\text{mW})/1000\text{ mW}$ .
- Pre-bias is recommended if signal rate  $> 10\text{ MBd}$ , see recommended drive circuit in Figure 11.
- Pins 2, 6 and 7 are welded to the anode header connection to minimize the thermal resistance from junction to ambient. To further reduce the thermal resistance, the anode trace should be made as large as is consistent with good RF circuit design.
- Fiber NA is measured at the end of 2 meters of mode stripped fiber, using the far-field pattern. NA is defined as the sine of the half angle, determined at 5% of the peak intensity point. When using other manufacturer's fiber cable, results will vary due to differing NA values and specification methods.

All HFBR-14XX LED transmitters are classified as IEC 825-1 Accessible Emission Limit (AEL) Class 1 based upon the current proposed draft scheduled to go in to effect on January 1, 1997. AEL Class 1 LED devices are considered eye safe. Contact your Agilent sales representative for more information.

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

### Recommended Drive Circuits

The circuit used to supply current to the LED transmitter can significantly influence the optical switching characteristics of the LED. The optical rise/fall times and propagation delays can be improved by using the appropriate circuit techniques. The LED drive circuit shown in

Figure 11 uses frequency compensation to reduce the typical rise/fall times of the LED and a small pre-bias voltage to minimize propagation delay differences that cause pulse-width distortion. The circuit will typically produce rise/fall times of 3 ns, and a total jitter including pulse-width distortion of less than 1 ns. This circuit is recommended for applications requiring low edge jitter or high-

speed data transmission at signal rates of up to 155 MBd. Component values for this circuit can be calculated for different LED drive currents using the equations shown below. For additional details about LED drive circuits, the reader is encouraged to read Agilent Application Bulletin 78 and Application Note 1038.

$$R_Y = \frac{(V_{CC} - V_F) + 3.97(V_{CC} - V_F - 1.6V)}{I_{FON} (A)}$$

$$R_{X1} = \frac{1}{2} \left( \frac{R_Y}{3.97} \right)$$

$$R_{EQ2} (\Omega) = R_{X1} - 1$$

$$R_{X2} = R_{X3} = R_{X4} = 3(R_{EQ2})$$

$$C(pF) = \frac{2000 \text{ ps}}{R_{X1}(\Omega)}$$

Example for  $I_{FON} = 100\text{mA}$  :  
 $V_F$  can be obtained from Figure 9 (= 1.84 V).

$$R_Y = \frac{(5 - 1.84) + 3.97(5 - 1.84 - 1.6)}{0.100}$$

$$R_Y = \frac{3.16 + 6.19}{0.100} = 93.5 \Omega$$

$$R_{X1} = \frac{1}{2} \left( \frac{93.5}{3.97} \right) = 11.8 \Omega$$

$$R_{EQ2} = 11.8 - 1 = 10.8 \Omega$$

$$R_{X2} = R_{X3} = R_{X4} = 3(10.8) = 32.4 \Omega$$

$$C = \frac{2000 \text{ ps}}{11.8 \Omega} = 169 \text{ pF}$$

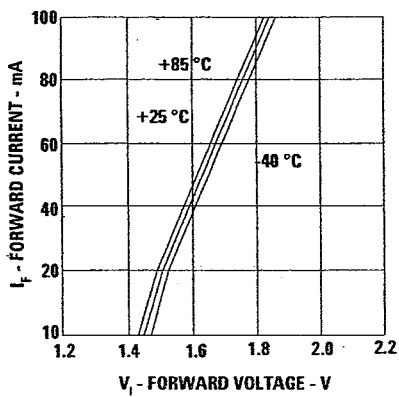


Figure 9. Forward Voltage and Current Characteristics.

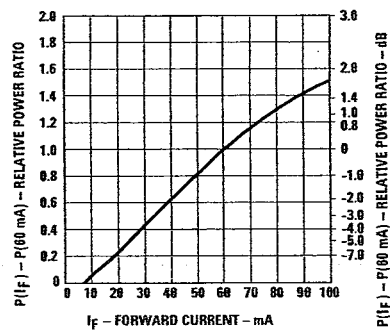


Figure 10. Normalized Transmitter Output vs. Forward Current.

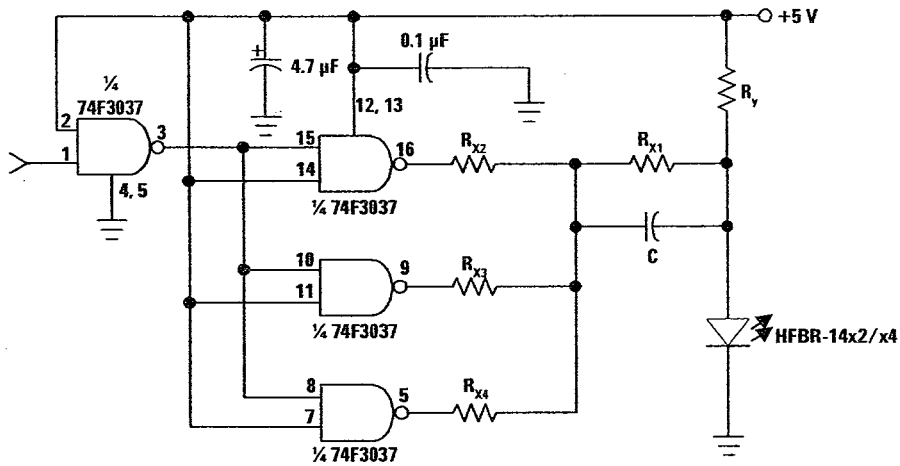


Figure 11. Recommended Drive Circuit.

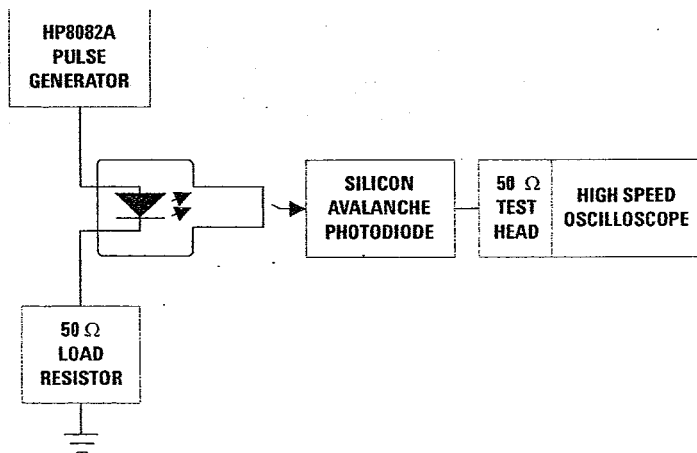


Figure 12. Test Circuit for Measuring  $t_r$ ,  $t_f$ .

## HFBR-24x2 Low-Cost 5 MBd Receiver

### Description

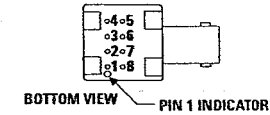
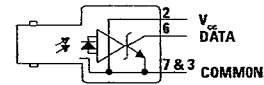
The HFBR-24x2 fiber optic receiver is designed to operate with the Agilent HFBR-14xx fiber optic transmitter and 50/125  $\mu\text{m}$ , 62.5/125  $\mu\text{m}$ , 100/140  $\mu\text{m}$ , and 200  $\mu\text{m}$  HCS® fiber optic cable. Consistent coupling into the receiver is assured by the lensed optical system (Figure 1). Response does not vary with fiber size  $\leq 0.100 \mu\text{m}$ .

The HFBR-24x2 receiver incorporates an integrated photo IC containing a photodetector and dc amplifier driving an opencollector Schottky output transistor. The HFBR-24x2 is

designed for direct interfacing to popular logic families. The absence of an internal pull-up resistor allows the open-collector output to be used with logic families such as CMOS requiring voltage excursions much higher than  $V_{CC}$ .

Both the open-collector "Data" output Pin 6 and  $V_{CC}$  Pin 2 are referenced to "Com" Pin 3, 7. The "Data" output allows busing, strobing and wired "OR" circuit configurations. The transmitter is designed to operate from a single +5 V supply. It is essential that a bypass capacitor (0.1 mF ceramic) be connected from Pin 2 ( $V_{CC}$ ) to Pin 3 (circuit common) of the receiver.

### Housed Product

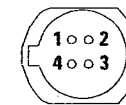


PIN	FUNCTION
1	NC
2	$V_{CC}$ (5V)
3	COMMON
4	NC
5	NC
6	DATA
7	COMMON
8	NC

#### NOTES:

- PINS 1, 4, 5 AND 8 ARE ELECTRICALLY CONNECTED
- PINS 3 AND 7 ARE ELECTRICALLY CONNECTED TO HEADER

### Unhoused Product



PIN	FUNCTION
1	$V_{CC}$ (5V)
2	COMMON
3	DATA
4	COMMON

BOTTOM VIEW

### Absolute Maximum Ratings

Parameter	Symbol	Min	Max	Units	Reference
Storage Temperature	$T_s$	-55	+85	$^{\circ}\text{C}$	
Operating Temperature	$T_A$	-40	+85	$^{\circ}\text{C}$	
Lead Soldering Cycle					Note 1
Temp			+260	$^{\circ}\text{C}$	
Time			10	sec	
Supply Voltage	$V_{CC}$	-0.5	7.0	V	
Output Current	$I_o$		25	mA	
Output Voltage	$V_o$	-0.5	18.0	V	
Output Collector Power Dissipation	$P_{OAV}$		40	mW	
Fan Out (TTL)	N		5		Note 2

**Electrical/Optical Characteristics -40 °C to +85 °C unless otherwise specified**  
 Fiber sizes with core diameter  $\leq 100 \mu\text{m}$  and  $\text{NA} \leq 0.35$ ,  $4.75 \text{ V} \leq V_{\text{CC}} \leq 5.25 \text{ V}$

Parameter	Symbol	Min	Typ <sup>3</sup>	Max	Units	Conditions	Reference
High Level Output Current	$I_{\text{OH}}$		5	250	$\mu\text{A}$	$V_{\text{O}} = 18$ $P_{\text{R}} < -40 \text{ dBm}$	
Low Level Output Voltage	$V_{\text{OL}}$		0.4	0.5	V	$I_{\text{O}} = 8 \text{ mA}$ $P_{\text{R}} > -24 \text{ dBm}$	
High Level Supply Current	$I_{\text{CCH}}$		3.5	6.3	mA	$V_{\text{CC}} = 5.25 \text{ V}$ $P_{\text{R}} < -40 \text{ dBm}$	
Low Level Supply Current	$I_{\text{CCL}}$		6.2	10	mA	$V_{\text{CC}} = 5.25 \text{ V}$ $P_{\text{R}} > -24 \text{ dBm}$	
Equivalent NA	NA		0.50				
Optical Port Diameter	D		400		$\mu\text{m}$		Note 4

**Dynamic Characteristics**

-40 °C to +85 °C unless otherwise specified;  $4.75 \text{ V} \leq V_{\text{CC}} \leq 5.25 \text{ V}$ ;  $\text{BER} \leq 10^{-9}$

Parameter	Symbol	Min	Typ <sup>3</sup>	Max	Units	Conditions	Reference
Peak Optical Input Power Logic Level HIGH	$P_{\text{RH}}$			-40 0.1	dBm pk $\mu\text{W pk}$	$\lambda_{\text{P}} = 820 \text{ nm}$	Note 5
Peak Optical Input Power Logic Level LOW	$P_{\text{RL}}$	-25.4 2.9		-9.2 120	dBm pk $\mu\text{W pk}$	$T_{\text{A}} = +25 \text{ }^{\circ}\text{C}$ , $I_{\text{OL}} = 8 \text{ mA}$	Note 5
		-24.0 4.0		-10.0 100	dBm pk $\mu\text{W pk}$	$I_{\text{OL}} = 8 \text{ mA}$	
Propagation Delay LOW to HIGH	$t_{\text{PLHR}}$		65		ns	$T_{\text{A}} = +25 \text{ }^{\circ}\text{C}$ , $P_{\text{R}} = -21 \text{ dBm}$ , Data Rate =	Note 6
Propagation Delay HIGH to LOW	$t_{\text{PHLR}}$		49		ns	5 MBd	

**Notes:**

- 2.0 mm from where leads enter case.
- 8 mA load ( $5 \times 1.6 \text{ mA}$ ),  $\text{RL} = 560 \Omega$ .
- Typical data at  $T_{\text{A}} = +25 \text{ }^{\circ}\text{C}$ ,  $V_{\text{CC}} = 5.0 \text{ Vdc}$ .
- D is the effective diameter of the detector image on the plane of the fiber face. The numerical value is the product of the actual detector diameter and the lens magnification.
- Measured at the end of 100/140 mm fiber optic cable with large area detector.
- Propagation delay through the system is the result of several sequentially-occurring phenomena. Consequently it is a combination of data-rate-limiting effects and of transmission-time effects. Because of this, the data-rate limit of the system must be described in terms of time differentials between delays imposed on falling and rising edges.
- As the cable length is increased, the propagation delays increase at 5 ns per meter of length. Data rate, as limited by pulse width distortion, is not affected by increasing cable length if the optical power level at the receiver is maintained.

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

## HFBR-24x6 Low-Cost 125 MHz Receiver

### Description

The HFBR-24x6 fiber optic receiver is designed to operate with the Agilent HFBR-14xx fiber optic transmitters and 50/125  $\mu\text{m}$ , 62.5/125  $\mu\text{m}$ , 100/140  $\mu\text{m}$  and 200  $\mu\text{m}$  HCS<sup>®</sup> fiber optic cable. Consistent coupling into the receiver is assured by the lensed optical system (Figure 1). Response does not vary with fiber size for core diameters of 100  $\mu\text{m}$  or less.

The receiver output is an analog signal which allows follow-on circuitry to be optimized for a variety of distance/data rate requirements. Low-cost external components can be used to convert the analog output to logic compatible signal levels for various data formats and data rates up to 175 MBd. This distance/data rate trade-off results in increased optical power budget at lower data rates which can be used for additional distance or splices.

The HFBR-24x6 receiver contains a PIN photodiode and low noise transimpedance

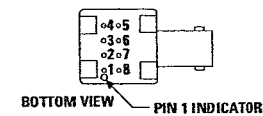
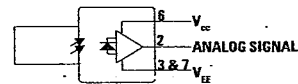
preamplifier integrated circuit. The HFBR-24x6 receives an optical signal and converts it to an analog voltage. The output is a buffered emitter follower. Because the signal amplitude from the HFBR-24x6 receiver is much larger than from a simple PIN photodiode, it is less susceptible to EMI, especially at high signaling rates. For very noisy environments, the conductive or metal port option is recommended. A receiver dynamic range of 23 dB over temperature is achievable (assuming 10<sup>-9</sup> BER).

The frequency response is typically dc to 125 MHz. Although the HFBR-24x6 is an analog receiver, it is compatible with digital systems. Please refer to Application Bulletin 78 for simple and inexpensive circuits that operate at 155 MBd or higher.

The recommended ac coupled receiver circuit is shown in Figure 14. It is essential that a 10 ohm resistor be connected between pin 6 and the power supply, and a 0.1 mF ceramic bypass capacitor be connected between the power supply and ground. In addition, pin 6 should be filtered to protect the

receiver from noisy host systems. Refer to AN 1038, 1065, or AB 78 for details.

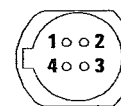
### Housed Product



PIN	FUNCTION
1	NC
2	SIGNAL
3	V <sub>CC</sub>
4	NC
5	NC
6	V <sub>CC</sub>
7	V <sub>EE</sub>
8	NC

- NOTES:  
 1. PINS 1, 4, 5 AND 8 ARE ISOLATED FROM THE INTERNAL CIRCUITRY, BUT ARE ELECTRICALLY CONNECTED TO EACH OTHER.  
 2. PINS 3 AND 7 ARE ELECTRICALLY CONNECTED TO HEADER

### Unhoused Product



PIN	FUNCTION
1	SIGNAL
2	V <sub>EE</sub>
3	V <sub>CC</sub>
4	V <sub>EE</sub>

BOTTOM VIEW

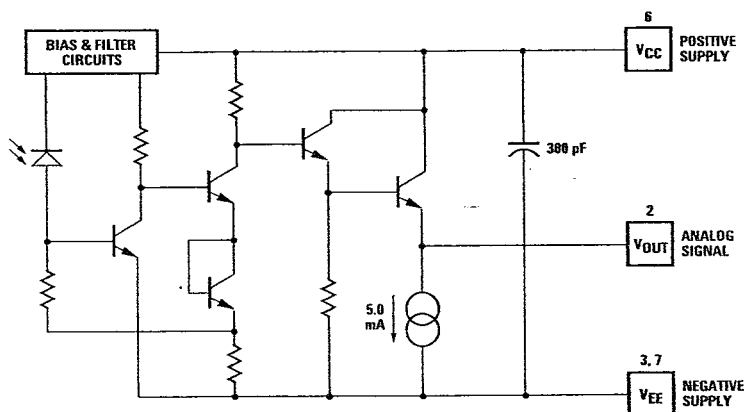


Figure 13. Simplified Schematic Diagram.

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

### Absolute Maximum Ratings

Parameter	Symbol	Min	Max	Units	Reference
Storage Temperature	$T_S$	-55	+85	°C	
Operating Temperature	$T_A$	-40	+85	°C	
Lead Soldering Cycle Temp Time			+260 10	°C sec	Note 1
Supply Voltage	$V_{CC}$	-0.5	6.0	V	
Output Current	$I_O$		25	mA	
Signal Pin Voltage	$V_{SIG}$	-0.5	$V_{CC}$	V	

**Electrical/Optical Characteristics** -40 °C to +85 °C; 4.75 V ≤ Supply Voltage ≤ 5.25 V.  
 $R_{LOAD} = 511 \Omega$ , Fiber sizes with core diameter ≤ 100  $\mu\text{m}$ , and N.A. ≤ 0.35 unless otherwise specified.

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
Responsivity	$R_p$	5.3	7	9.6	mV/ $\mu\text{W}$	$T_A = +25 \text{ }^\circ\text{C}$ @ 820 nm, 50 MHz @ 820 nm, 50 MHz	Note 3, 4 Figure 18
		4.5		11.5	mV/ $\mu\text{W}$		
RMS Output Noise Voltage	$V_{NO}$		0.40	0.59	mV	Bandwidth filtered @ 75 MHz $P_R = 0 \text{ } \mu\text{W}$ Unfiltered bandwidth $P_R = 0 \text{ } \mu\text{W}$	Note 5
				0.70	mV		Figure 15
Equivalent Input Optical Noise Power (RMS)	PN		-43.0 0.050	-41.4 0.065	dBm $\mu\text{W}$	Bandwidth Filtered @ 75MHz	
Optical Input Power (Overdrive)	$P_R$			-7.6 175	dBm pk $\mu\text{W}$ pk	$T_A = +25 \text{ }^\circ\text{C}$	Note 6 Figure 16
				-8.2 150	dBm pk $\mu\text{W}$ pk		
Output Impedance	$Z_O$		30		$\Omega$	Test Frequency = 50 MHz	
dc Output Voltage	$V_{O,dc}$	-4.2	-3.1	-2.4	V	$P_R = 0 \text{ } \mu\text{W}$	
Power Supply Current	$I_{EE}$		9	15	mA	$R_{LOAD} = 510 \Omega$	
Equivalent NA	NA		0.35				
Equivalent Diameter	D		324		$\mu\text{m}$		Note 7

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

**Dynamic Characteristics** -40 °C to +85 °C; 4.75 V ≤ Supply Voltage ≤ 5.25 V; R<sub>LOAD</sub> = 511 Ω, C<sub>LOAD</sub> = 5 pF unless otherwise specified

Parameter	Symbol	Min	Typ <sup>2</sup>	Max	Units	Conditions	Reference
Rise/Fall Time 10% to 90%	t <sub>r</sub> , t <sub>f</sub>		3.3	6.3	ns	P <sub>R</sub> = 100 μW peak	Figure 17
Pulse Width Distortion	PWD		0.4	2.5	ns	P <sub>R</sub> = 150 μW peak	Note 8, Figure 16
Overshoot			2		%	P <sub>R</sub> = 5 μW peak, t <sub>r</sub> = 1.5 ns	Note 9
Bandwidth (Electrical)	BW		125		MHz	-3 dB Electrical	
Bandwidth - Rise Time Product			0.41		Hz • s	Note 10	

**Notes:**

- 2.0 mm from where leads enter case.
- Typical specifications are for operation at T<sub>A</sub> = +25 °C and V<sub>CC</sub> = +5 V dc.
- For 200 μm HCS fibers, typical responsivity will be 6 mV/mW. Other parameters will change as well.
- Pin #2 should be ac coupled to a load <sup>3</sup> 510 ohm. Load capacitance must be less than 5 pF.
- Measured with a 3 pole Bessel filter with a 75 MHz, -3 dB bandwidth. Recommended receiver filters for various bandwidths are provided in Application Bulletin 78.
- Overdrive is defined at PWD = 2.5 ns.
- D is the effective diameter of the detector image on the plane of the fiber face. The numerical value is the product of the actual detector diameter and the lens magnification.
- Measured with a 10 ns pulse width, 50% duty cycle, at the 50% amplitude point of the waveform.
- Percent overshoot is defined as:

$$\left( \frac{V_{PK} - V_{100\%}}{V_{100\%}} \right) \times 100\%$$

- The conversion factor for the rise time to bandwidth is 0.41 since the HFBR-24x6 has a second order bandwidth limiting characteristic.

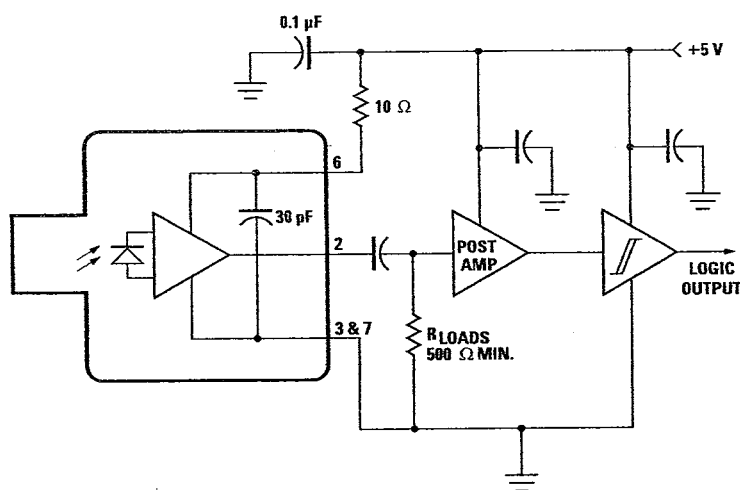


Figure 14. Recommended ac Coupled Receiver Circuit. (See AB 78 and AN 1038 for more information.)

**CAUTION:** The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

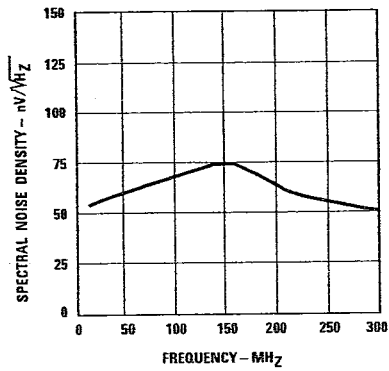


Figure 15. Typical Spectral Noise Density vs. Frequency.

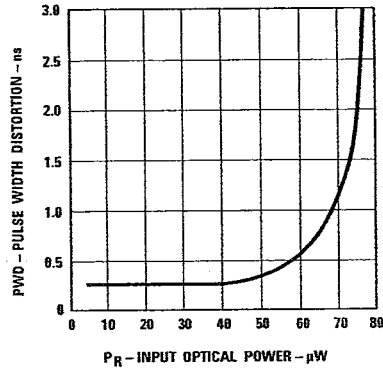


Figure 16. Typical Pulse Width Distortion vs. Peak Input Power.

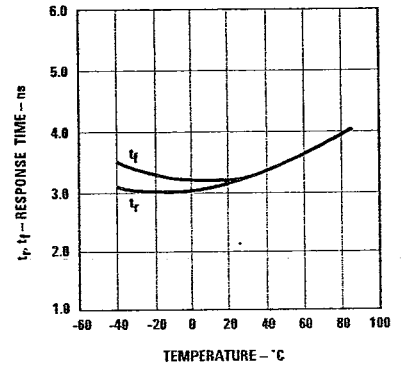


Figure 17. Typical Rise and Fall Times vs. Temperature.

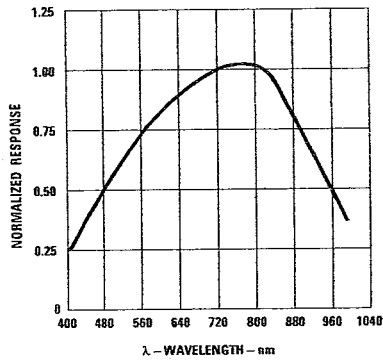


Figure 18. Receiver Spectral Response Normalized to 820 nm.

## [www.agilent.com/semiconductors](http://www.agilent.com/semiconductors)

For product information and a complete list of distributors, please go to our web site.

For technical assistance call:

Americas/Canada: +1 (800) 235-0312 or (916) 788-6763

Europe: +49 (0) 6441 92460

China: 108006500017

Hong Kong: (+65) 6756 2394

India, Australia, New Zealand: (+65) 6755 1939

Japan: (+81 3) 3335-8152(Domestic/International), or 0120-61-1280(Domestic Only)

Korea: (+65) 6755 1989

Singapore, Malaysia, Vietnam, Thailand, Philippines.

Indonesia: (+65) 6755 2044

Taiwan: (+65) 6755 1843

Data subject to change.

Copyright © 2003 Agilent Technologies, Inc.

Obsoletes: 5980-1065E

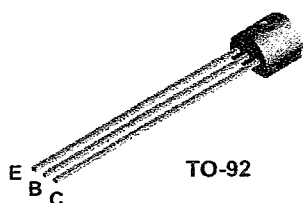
August 11, 2003

5988-3624EN



**Agilent Technologies**

**BC548  
BC548A  
BC548B  
BC548C**



**NPN General Purpose Amplifier**

This device is designed for use as general purpose amplifiers and switches requiring collector currents to 300 mA. Sourced from Process 10. See PN100A for characteristics.

**Absolute Maximum Ratings\***

TA = 25°C unless otherwise noted

Symbol	Parameter	Value	Units
V <sub>CEO</sub>	Collector-Emitter Voltage	30	V
V <sub>CES</sub>	Collector-Base Voltage	30	V
V <sub>EBO</sub>	Emitter-Base Voltage	5.0	V
I <sub>C</sub>	Collector Current - Continuous	500	mA
T <sub>J</sub> , T <sub>stg</sub>	Operating and Storage Junction Temperature Range	-55 to +150	°C

\*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

**NOTES:**

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

**Thermal Characteristics**

TA = 25°C unless otherwise noted

Symbol	Characteristic	Max	Units
		BC548 / A / B / C	
P <sub>D</sub>	Total Device Dissipation Derate above 25°C	625	mW
		5.0	mW/°C
R <sub>θJC</sub>	Thermal Resistance, Junction to Case	83.3	°C/W
R <sub>θJA</sub>	Thermal Resistance, Junction to Ambient	200	°C/W

**NPN General Purpose Amplifier**  
(continued)

**Electrical Characteristics**

TA = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Max	Units
--------	-----------	-----------------	-----	-----	-------

**OFF CHARACTERISTICS**

$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage	$I_C = 10 \text{ mA}, I_B = 0$	30		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	$I_C = 10 \mu\text{A}, I_E = 0$	30		V
$V_{(BR)CES}$	Collector-Base Breakdown Voltage	$I_C = 10 \mu\text{A}, I_E = 0$	30		V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	$I_E = 10 \mu\text{A}, I_C = 0$	5.0		V
$I_{CBO}$	Collector Cutoff Current	$V_{CB} = 30 \text{ V}, I_E = 0$ $V_{CB} = 30 \text{ V}, I_E = 0, T_A = +150^\circ\text{C}$		15 5.0	nA $\mu\text{A}$

**ON CHARACTERISTICS**

$h_{FE}$	DC Current Gain	$V_{CE} = 5.0 \text{ V}, I_C = 2.0 \text{ mA}$	<b>548</b> <b>548A</b> <b>548B</b> <b>548C</b>	110 110 200 420	800 220 450 800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 10 \text{ mA}, I_B = 0.5 \text{ mA}$ $I_C = 100 \text{ mA}, I_B = 5.0 \text{ mA}$			0.25 0.60	V V
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE} = 5.0 \text{ V}, I_C = 2.0 \text{ mA}$ $V_{CE} = 5.0 \text{ V}, I_C = 10 \text{ mA}$		0.58	0.70 0.77	V V

**SMALL SIGNAL CHARACTERISTICS**

$h_{fe}$	Small-Signal Current Gain	$I_C = 2.0 \text{ mA}, V_{CE} = 5.0 \text{ V},$ $f = 1.0 \text{ kHz}$		125	900	
NF	Noise Figure	$V_{CE} = 5.0 \text{ V}, I_C = 200 \mu\text{A},$ $R_S = 2.0 \text{ k}\Omega, f = 1.0 \text{ kHz},$ $B_W = 200 \text{ Hz}$			10	dB

BC548 / BC548A / BC548B / BC548C

## TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACEx™	FASTr™	PowerTrench®	SyncFET™
Bottomless™	GlobalOptoisolator™	QFET™	TinyLogic™
CoolFET™	GTO™	QS™	UHC™
CROSSVOLT™	HiSeC™	QT Optoelectronics™	VCX™
DOME™	ISOPLANAR™	Quiet Series™	
E <sup>2</sup> C MOS™	MICROWIRE™	SILENT SWITCHER®	
EnSigna™	OPTOLOGIC™	SMART START™	
FACT™	OPTOPLANAR™	SuperSOT™-3	
FACT Quiet Series™	PACMAN™	SuperSOT™-6	
FAST®	POP™	SuperSOT™-8	

## DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

## LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

## PRODUCT STATUS DEFINITIONS

### Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
Obsolete	Not In Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

**2N2222A**

**75 Volts  
 0.8 Amps**

**NPN  
 BIPOLAR  
 TRANSISTOR**

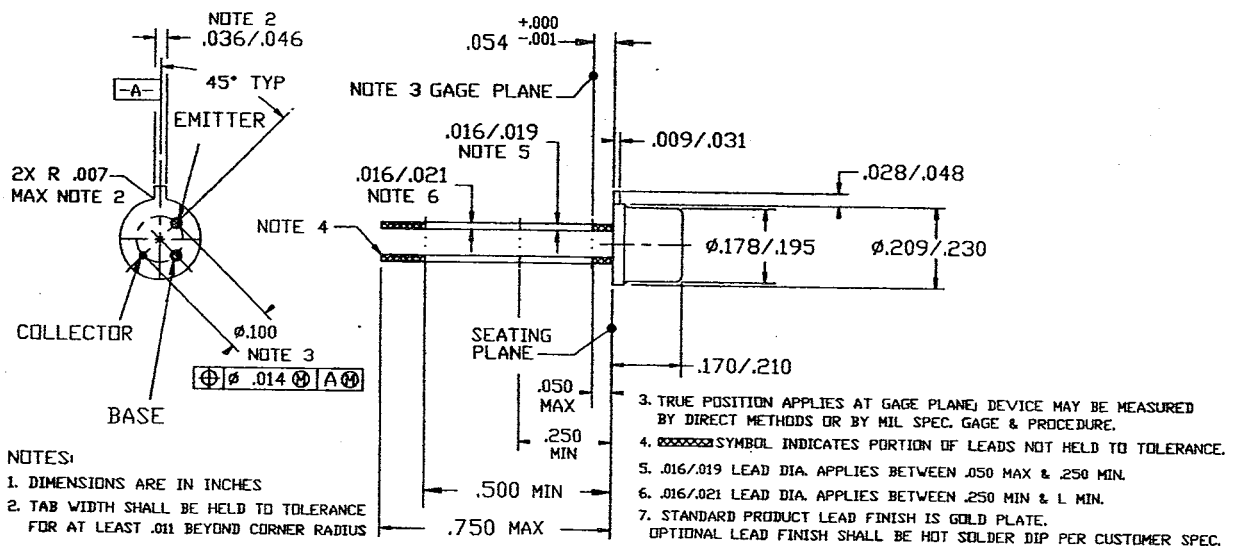
**Features**

- Meets MIL-S-19500/255
- Collector-Base Voltage 75
- Collector Current: 800mA
- Fast Switching 335 nS

**Maximum Ratings**

RATING	SYMBOL	MAX.	UNIT
Collector-Emitter Voltage	$V_{CEO}$		Vdc
Collector-Base Voltage	$V_{CBO}$	75	Vdc
Emitter-Base Voltage	$V_{EBO}$	6.0	Vdc
Collector Current	$I_C$	800	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	0.5 2.85	Watt mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	1.8 10.3	Watt mW/ $^\circ\text{C}$
Thermal Resistance, Junction to Ambient	$R_{JA}$	350	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{JC}$	97	$^\circ\text{C/W}$
Operating Temperature Range	$T_J$	-65 to + 200	$^\circ\text{C}$
Storage Temperature Range	$T_{STG}$	-65 to + 200	$^\circ\text{C}$

**Mechanical Outline**



# 2N2222A

## Electrical Parameters ( $T_A$ @ 25°C unless otherwise specified)

CHARACTERISTICS	SYMBOL	MIN.	TYP.	MAX.	UNIT
<b>Off Characteristics</b>					
Collector-Emitter Breakdown Voltage ( $I_C = 10 \text{ mAdc}, I_B = 0$ )	$BV_{CE0}$	50		--	Vdc
Collector-Emitter Breakdown Voltage ( $I_C = 10 \geq \text{Adc}, I_E = 0$ )	$BV_{CBO}$	75		--	Vdc
Emitter-Base Breakdown Voltage ( $I_E = 10 \geq \text{Adc}, I_C = 0$ )	$BV_{EBO}$	6.0		--	Vdc
Collector to emitter Cutoff Current ( $V_{CE} = 30 \text{ Vdc}$ )	$I_{CES}$	--		50	nAdc
Collector to base Cutoff Current ( $V_{CE} = 60 \text{ Vdc}$ )	$I$	--		10	nAdc
D.C. Current Gain ( $I_C = 0.1 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$ ) ( $I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$ ) ( $I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$ )(1) ( $I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, T_A = -55^\circ\text{C}$ )(1) ( $I_C = 150 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$ )(1) ( $I_C = 500 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}$ )(1)	$h_{FE}$	50 75 100 35 100 30		-- 325 -- -- 300 --	
Collector-Emitter Saturation Voltage(1) ( $I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$ ) ( $I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc}$ )	$V_{CE(Sat)}$	-- --		0.3 1.0	Vdc
Base-Emitter Saturation Voltage(1) ( $I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$ ) ( $I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc}$ )	$V_{BE(Sat)}$	0.6 --		1.2 2.0	Vdc
Current Gain-Bandwidth Product(2) ( $I_C = 20 \text{ mAdc}, V_{CE} = 20 \text{ Vdc}, f = 100\text{MHz}$ )	$f_T$	250		--	Mhz
Output Capacitance(3) ( $V_{CB} = 10 \text{ Vdc}, I_E = 0, 100\text{kHz} < f < 1\text{MHz}$ )	$C_{OBO}$	--		8.0	pf
Input Capacitance ( $V_{EB} = 0.5 \text{ Vdc}, I_C = 0, 100\text{kHz} < f < 1\text{MHz}$ )	$C_{IBO}$	--		25	pf
Switching Characteristics Delay Time: ( $V_{CC} = 30 \text{ Vdc}, V_{BE(off)} = -0.5 \text{ Vdc}$ , Rise Time: $I_C = 150 \text{ mAdc}, I_{B1} = 15 \text{ mAdc}$ (Figure 12)  Storage Time: ( $V_{CC} = 30 \text{ Vdc}, I_C = 150 \text{ mAdc}$ , Fall Time: $I_{B1} = I_{B2} = 15 \text{ mAdc}$ )	$t_{ON}$ $t_d$ $t_r$ $t_{off}$ $t_s$ $t_f$	-- -- -- -- -- --		10 25  225 60	ns

### FEATURES

#### AC PERFORMANCE

Unity Gain Bandwidth: 34 MHz  
Fast Settling: 135 ns to 0.01%  
Slew Rate: 250 V/ $\mu$ s  
Stable at Gains of 1 or Greater  
Full Power Bandwidth: 3.9 MHz

#### DC PERFORMANCE

Input Offset Voltage: 1 mV max (AD843K/B)  
Input Bias Current: 0.6 nA typ  
Input Voltage Noise: 19 nV/ $\sqrt{\text{Hz}}$   
Open Loop Gain: 30 V/mV into a 500  $\Omega$  Load  
Output Current: 50 mA min  
Supply Current: 13 mA max

Available in 8-Pin Plastic Mini-DIP & Cerdip, 16-Pin SOIC,  
20-Pin LCC and 12-Pin Hermetic Metal Can Packages  
Available in Tape and Reel in Accordance with  
EIA-481A Standard

Chips and MIL-STD-883B Parts Also Available

#### APPLICATIONS

High Speed Sample-and-Hold Amplifiers  
High Bandwidth Active Filters  
High Speed Integrators  
High Frequency Signal Conditioning

### PRODUCT DESCRIPTION

The AD843 is a fast settling, 34 MHz, CBFET input op amp. The AD843 combines the low (0.6 nA) input bias currents characteristic of a FET input amplifier while still providing a 34 MHz bandwidth and a 135 ns settling time (to within 0.01% of final value for a 10 volt step). The AD843 is a member of the Analog Devices' family of wide bandwidth operational amplifiers. These devices are fabricated using Analog Devices' junction isolated complementary bipolar (CB) process. This process permits a combination of dc precision and wideband ac performance previously unobtainable in a monolithic op amp.

The 250 V/ $\mu$ s slew rate and 0.6 nA input bias current of the AD843 ensure excellent performance in high speed sample-and-hold applications and in high speed integrators. This amplifier is also ideally suited for high bandwidth active filters and high frequency signal conditioning circuits.

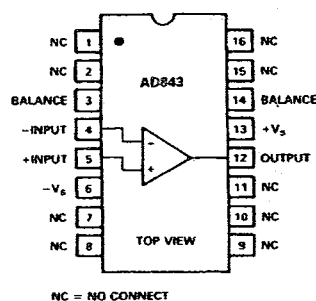
Unlike many high frequency amplifiers, the AD843 requires no external compensation and it remains stable over its full operating temperature range. It is available in five performance grades: the AD843J and AD843K are rated over the commercial temperature range of 0°C to +70°C. The AD843A and AD843B are rated over the industrial temperature range of -40°C to +85°C. The AD843S is rated over the military temperature range of -55°C to +125°C and is available processed to MIL-STD-883B, Rev. C.

### REV. D

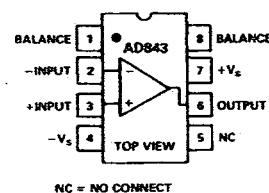
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

### CONNECTION DIAGRAMS

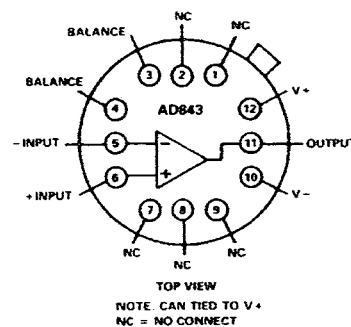
#### 16-Pin SOIC (R-16) Package



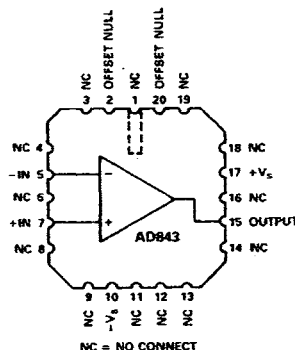
#### Plastic (N-8) and Cerdip (Q-8) Package



#### TO-8 (H-12A) Package



#### LCC (E-20A) Package



The AD843 is offered in either 8-pin plastic DIP or hermetic cerdip packages, in 16-pin SOIC, 20-Pin LCC, or in a 12-pin metal can. Chips are also available.

### PRODUCT HIGHLIGHTS

1. The high slew rate, fast settling time and low input bias current of the AD843 make it the ideal amplifier for 12-bit D/A and A/D buffers, for high speed sample-and-hold amplifiers and for high speed integrator circuits. The AD843 can replace many FET input hybrid amplifiers such as the LH0032, LH4104 and OPA600.
2. Fully differential inputs provide outstanding performance in all standard high frequency op amp applications such as signal conditioning and active filters.
3. Laser wafer trimming reduces the input offset voltage to 1 mV max (AD843K and AD843B).
4. Although external offset nulling is unnecessary in many applications, offset null pins are provided.
5. The AD843 does not require external compensation at closed loop gains of 1 or greater.

© Analog Devices, Inc., 1995

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 617/329-4700 Fax: 617/326-8703

# AD843—SPECIFICATIONS (@ $T_A = +25^\circ\text{C}$ and $\pm 15\text{ V}$ dc, unless otherwise noted)

Model	Conditions	AD843J/A			AD843K/B			AD843S <sup>1</sup>			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE <sup>1</sup> Offset Drift	$T_{\text{MIN}}-T_{\text{MAX}}$	1.0	2.0		0.5	1.0		1.0	2.0		mV
		1.7	4.0		1.2	2.0		3.0	4.5		mV
		12			12	35		12			$\mu\text{V}/^\circ\text{C}$
INPUT BIAS CURRENT	Initial ( $T_J = +25^\circ\text{C}$ ) Warmed-Up <sup>2</sup> $T_{\text{MIN}}-T_{\text{MAX}}$	50			40			50			pA
		0.8	2.5		0.6	1.0		0.8	2.5		nA
			60/160			23/65			2600		nA
INPUT OFFSET CURRENT	Initial ( $T_J = +25^\circ\text{C}$ ) Warmed-Up <sup>2</sup> $T_{\text{MIN}}-T_{\text{MAX}}$	30			20			30			pA
		0.25	1.0		0.2	0.4		0.25	1.0		nA
			23/64			9/26			1025		nA
INPUT CHARACTERISTICS Input Resistance Input Capacitance		$10^{10}$			$10^{10}$			$10^{10}$			$\Omega$
		6			6			6			pF
INPUT VOLTAGE RANGE Common Mode		$\pm 10$	+12, -13		$\pm 10$	+12, -13		$\pm 10$	+12, -13		V
COMMON-MODE REJECTION	$V_{\text{CM}} = \pm 10\text{ V}$ $T_{\text{MIN}}-T_{\text{MAX}}$	60	72		70	76		60	72		dB
		60	72		68	76		60	72		dB
INPUT VOLTAGE NOISE Wideband Noise	$f = 10\text{ kHz}$ 10 Hz to 10 MHz	19			19			19			$\text{nV}/\sqrt{\text{Hz}}$
		60			60			60			$\mu\text{V rms}$
OPEN LOOP GAIN	$V_O = \pm 10\text{ V}$ $R_{\text{LOAD}} \geq 500\ \Omega$ $T_{\text{MIN}}-T_{\text{MAX}}$	15	25		20	30		15	30		V/mV
		10	20		10	25		10	25		V/mV
OUTPUT CHARACTERISTICS Voltage Current Output Resistance	$R_{\text{LOAD}} \geq 500\ \Omega$ $V_{\text{OUT}} = \pm 10\text{ V}$ Open Loop	$\pm 10$	+11.5, -12.6		$\pm 10$	+11.5, -12.6		$\pm 10$	+11.5, -12.6		V
		50			50			50			mA
		12			12			12			$\Omega$
FREQUENCY RESPONSE Unity Gain Bandwidth Full Power Bandwidth <sup>3</sup> Rise Time Overshoot Slew Rate Settling Time Overdrive Recovery Differential Gain Differential Phase	$V_{\text{OUT}} = 90\text{ mV p-p}$ $V_O = 20\text{ V p-p}$ $R_I \geq 500\ \Omega$ $A_{\text{VCL}} = -1$ $A_{\text{VCL}} = -1$ $A_{\text{VCL}} = -1$ 10 V Step $A_{\text{VCL}} = -1$ to 0.1% to 0.01% -Overdrive +Overdrive $f = 4.4\text{ MHz}$ $f = 4.4\text{ MHz}$	34			34			34			MHz
		2.5	3.9		2.5	3.9		2.5	3.9		MHz
			10			10			10		ns
			15			15			15		%
		160	250		160	250		160	250		V/ $\mu\text{s}$
			95			95			95		ns
			135			135			135		ns
			200			200			200		ns
			700			700			700		ns
			0.025			0.025			0.025		%
	0.025			0.025			0.025		Degree		
POWER SUPPLY Rated Performance Operating Range Quiescent Current Rejection Ratio Rejection Ratio	$T_{\text{MIN}}-T_{\text{MAX}}$ $\pm 5\text{ V}$ to $\pm 18\text{ V}$ $T_{\text{MIN}}-T_{\text{MAX}}$	$\pm 4.5$	$\pm 15$	$\pm 18$	$\pm 4.5$	$\pm 15$	$\pm 18$	$\pm 4.5$	$\pm 15$	$\pm 18$	V
			12	13		12	13		12	13	mA
			12.3	14		12.3	14		12.5	16	mA
		65	76		70	80		65	76		dB
		62	76		68	80		62	76		dB
TEMPERATURE RANGE Operating, Rated Performance Commercial ( $0^\circ\text{C}$ to $+70^\circ\text{C}$ ) Industrial ( $-40^\circ\text{C}$ to $+85^\circ\text{C}$ ) Military ( $-55^\circ\text{C}$ to $+125^\circ\text{C}$ ) <sup>4</sup>		AD843J AD843A			AD843K AD843B			AD843S			
PACKAGE OPTIONS Plastic (N-8) Cerdip (Q-8) Metal Can (H-12A) LCC (E-20A) SOIC (R-16) Tape & Reel Chips		AD843JN AD843AQ			AD843KN AD843BQ AD843BH			AD843SQ, AD843SQ/883B AD843SH, AD843SH/883B AD843SE/883B			
		AD843JR-16 AD843JR-16-REEL AD843JR-16-REEL7 AD843JCHIPS									

## NOTES

<sup>1</sup>Standard Military Drawings Available: 5962-9098001M2A (SE/883B), 5962-9098001MXA (SH/883B), 5962-9098001MPA (SQ/883B).

<sup>2</sup>Specifications are guaranteed after 5 minutes at  $T_A = +25^\circ\text{C}$ .

<sup>3</sup>Full power bandwidth = Slew Rate/2  $\pi$ V peak.

<sup>4</sup>All "S" grade  $T_{\text{MIN}}-T_{\text{MAX}}$  specifications are tested with automatic test equipment at  $T_A = -55^\circ\text{C}$  and  $T_A = +125^\circ\text{C}$ .

Specifications subject to change without notice.

Specifications in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels. All min and max specifications are guaranteed although only those shown in **boldface** are tested on all production units.

## ABSOLUTE MAXIMUM RATINGS<sup>1</sup>

Supply Voltage .....	$\pm 18$ V
Internal Power Dissipation <sup>2</sup>	
Plastic Package .....	1.50 Watts
Cerdip Package .....	1.35 Watts
12-Pin Header Package .....	1.80 Watts
16-Pin SOIC Package .....	1.50 Watts
20-Pin LCC Package .....	1.00 Watt
Input Voltage .....	$\pm V_S$
Output Short Circuit Duration .....	Indefinite
Differential Input Voltage .....	$+V_S$ and $-V_S$
Storage Temperature Range (N, R) .....	$-65^\circ\text{C}$ to $+125^\circ\text{C}$
Storage Temperature Range (Q, H, E) .....	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Operating Temperature Range	
AD843J/R .....	$0^\circ\text{C}$ to $+70^\circ\text{C}$
AD843A/B .....	$-40^\circ\text{C}$ to $+85^\circ\text{C}$
AD843S .....	$-55^\circ\text{C}$ to $+125^\circ\text{C}$
Lead Temperature Range (Soldering 60 sec) .....	$+300^\circ\text{C}$
ESD Rating .....	500 V

## NOTES

<sup>1</sup>Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

<sup>2</sup>8-Pin Plastic Package:  $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

8-Pin Cerdip Package:  $\theta_{JA} = 110^\circ\text{C}/\text{Watt}$

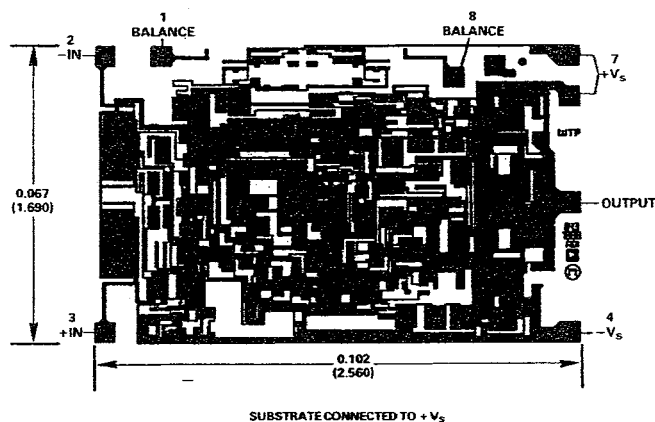
12-Pin Header Package:  $\theta_{JA} = 80^\circ\text{C}/\text{Watt}$

16-Pin SOIC Package:  $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

20-Pin LCC Package:  $\theta_{JA} = 150^\circ\text{C}/\text{Watt}$

## METALIZATION PHOTOGRAPH

Contact factory for latest dimensions.  
Dimensions shown in inches and (mm).



# AD843—Typical Characteristics

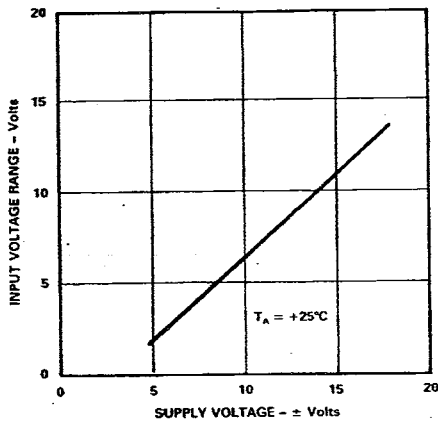


Figure 1. Input Voltage Range vs. Supply Voltage

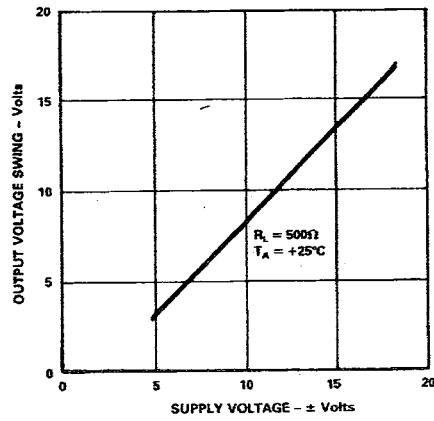


Figure 2. Output Voltage Swing vs. Supply Voltage

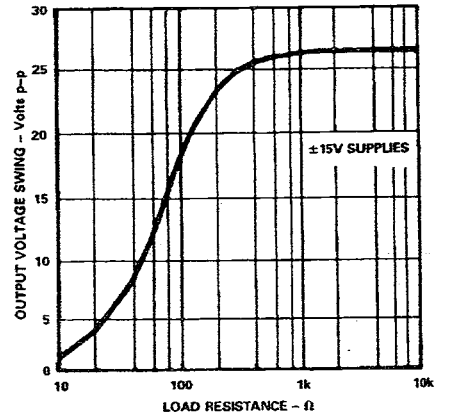


Figure 3. Output Voltage Swing vs. Load Resistance

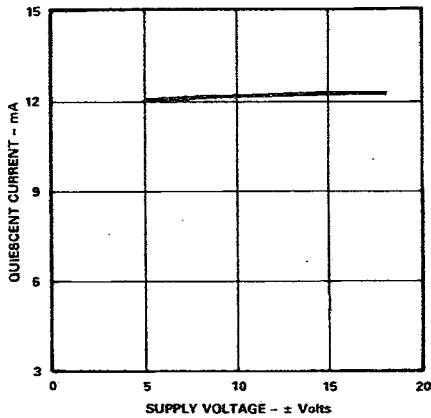


Figure 4. Quiescent Current vs. Supply Voltage

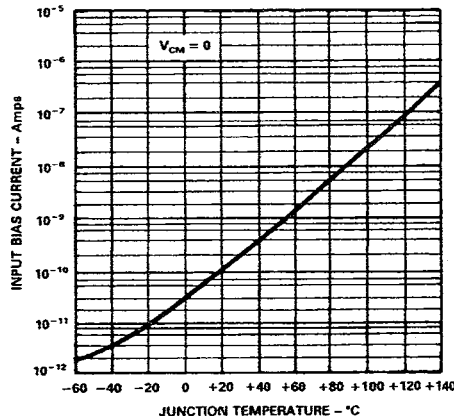


Figure 5. Input Bias Current vs. Junction Temperature

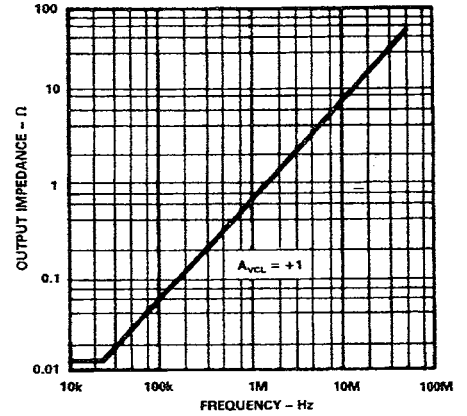


Figure 6. Output Impedance vs. Frequency

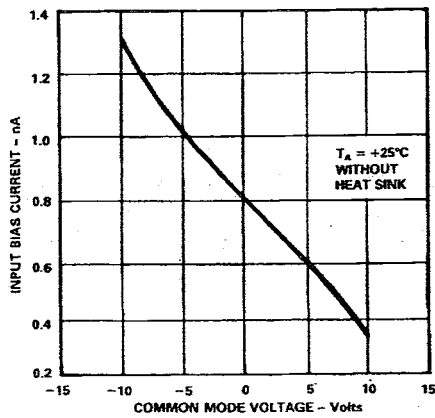


Figure 7. Input Bias Current vs. Common Mode Voltage

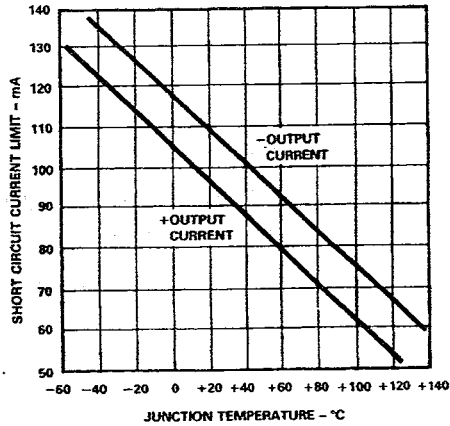


Figure 8. Short Circuit Current Limit vs. Junction Temperature ( $T_J$ )

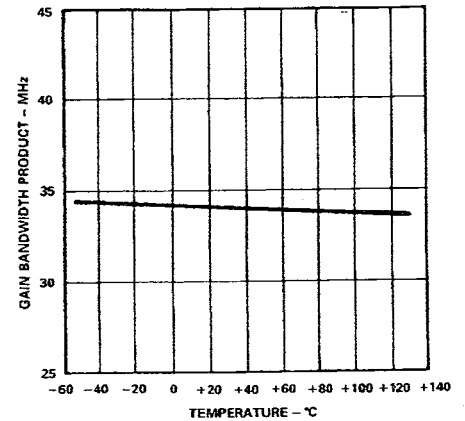


Figure 9. Gain Bandwidth Product vs. Temperature

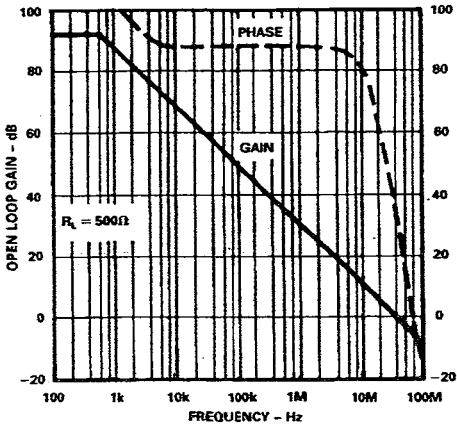


Figure 10. Open Loop Gain and Phase Margin vs. Frequency

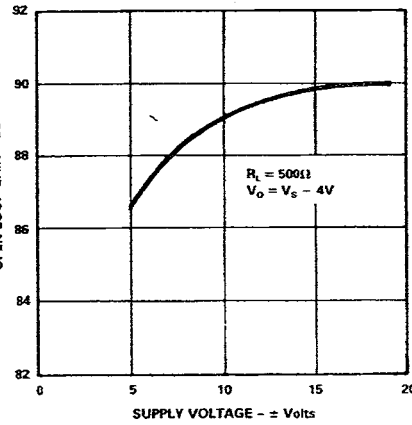


Figure 11. Open Loop Gain vs. Supply Voltage

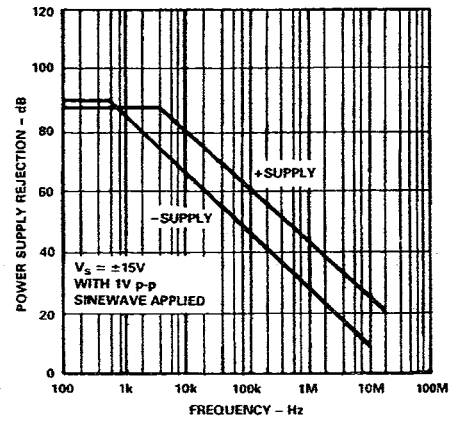


Figure 12. Power Supply Rejection vs. Frequency

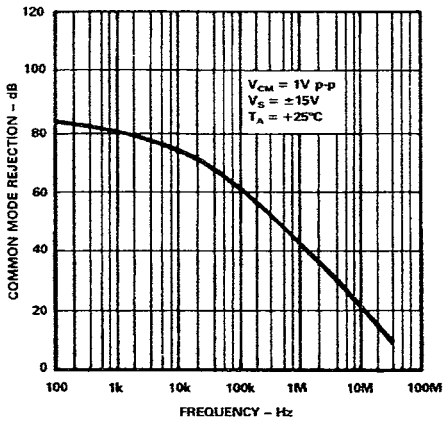


Figure 13. Common Mode Rejection vs. Frequency

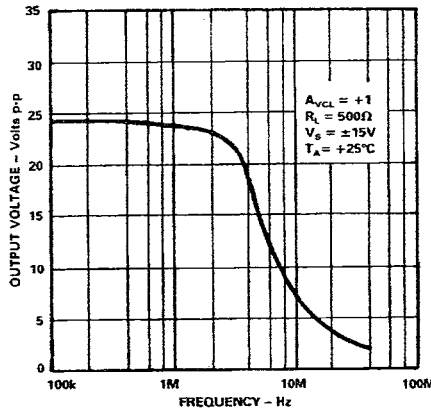


Figure 14. Large Signal Frequency Response

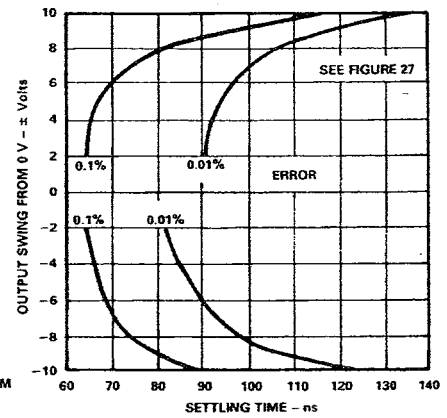


Figure 15. Output Swing and Error vs. Settling Time

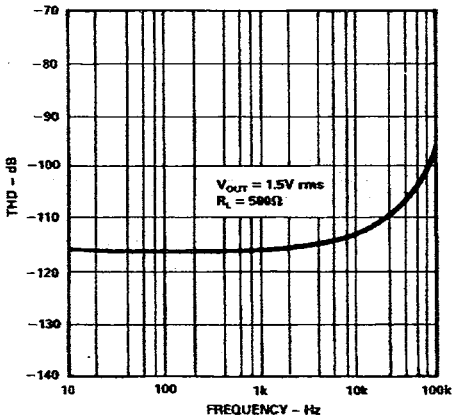


Figure 16. Harmonic Distortion vs. Frequency

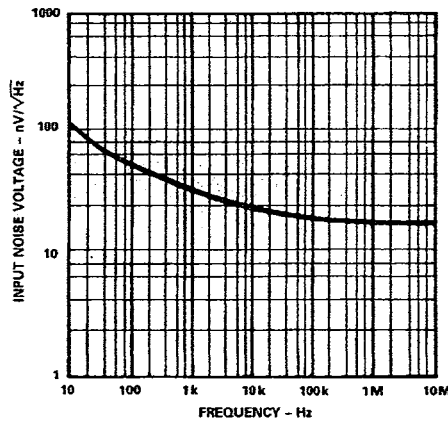


Figure 17. Input Noise Voltage Spectral Density

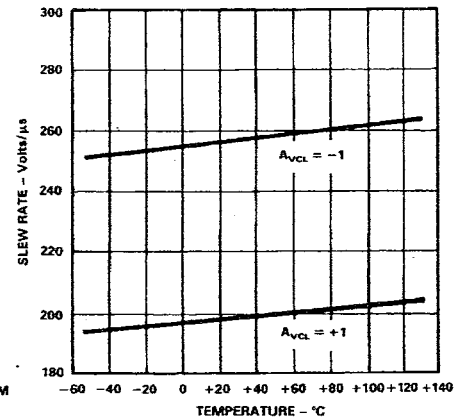


Figure 18. Slew Rate vs. Temperature

# AD843—Typical Characteristics

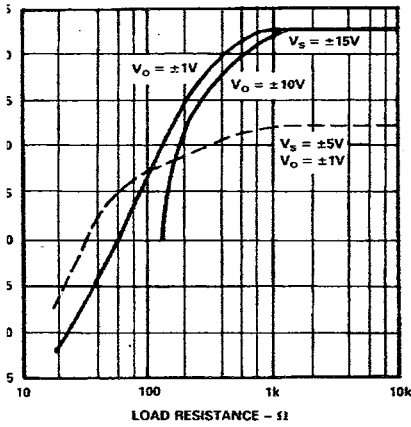


Figure 19. Open Loop Gain vs. Resistive Load

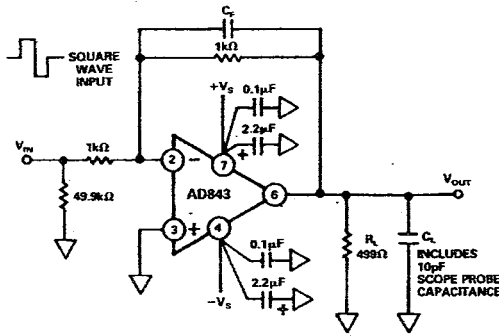


Figure 20a. Inverting Amplifier Connection

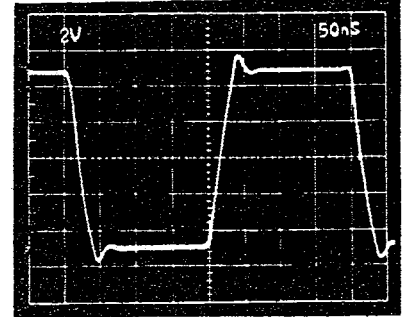


Figure 20b. Inverter Large Signal Pulse Response.  $C_f = 0$ ,  $C_L = 10$  pF

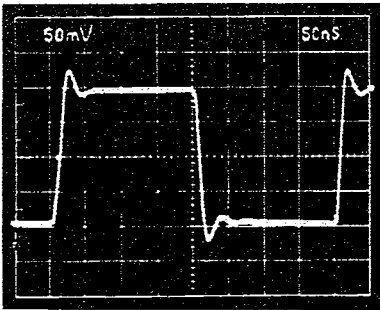


Figure 20c. Inverter Small Signal Pulse Response.  $C_f = 0$ ,  $C_L = 10$  pF

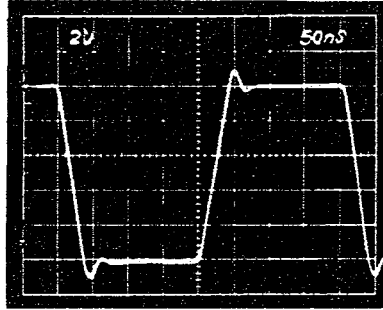


Figure 20d. Inverter Large Signal Pulse Response.  $C_f = 5$  pF,  $C_L = 110$  pF

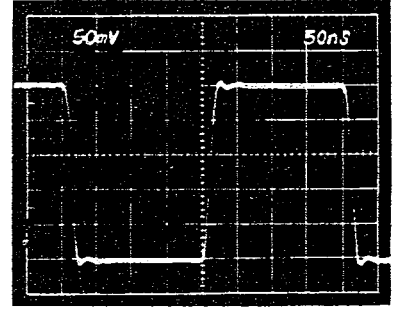


Figure 20e. Inverter Small Signal Pulse Response.  $C_f = 5$  pF,  $C_L = 110$  pF

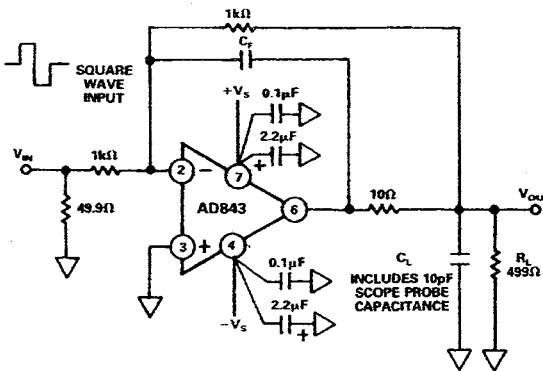


Figure 21a. Unity Gain Inverter Circuit for Driving Capacitive Loads

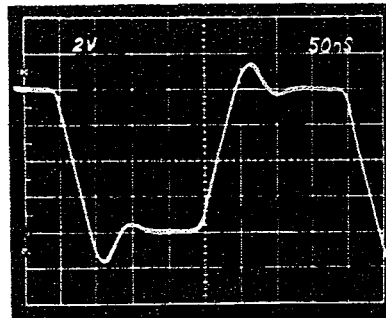


Figure 21b. Inverter Cap Load Large Signal Pulse Response.  $C_f = 15$  pF,  $C_L = 410$  pF

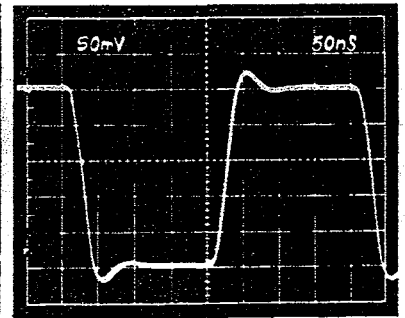


Figure 21c. Inverter Cap Load Small Signal Pulse Response.  $C_f = 15$  pF,  $C_L = 410$  pF

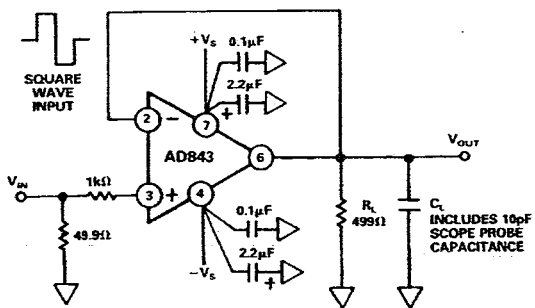


Figure 22a. Unity Gain Buffer Amplifier

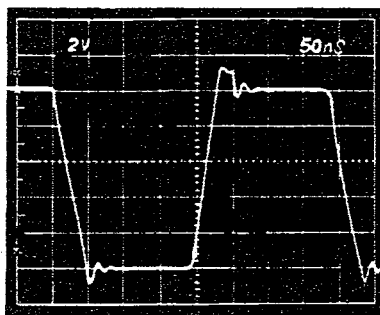


Figure 22b. Buffer Large Signal Pulse Response.  $C_L = 10 \text{ pF}$

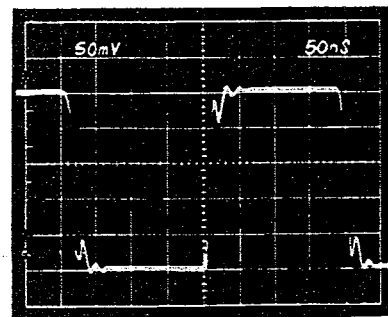


Figure 22c. Buffer Small Signal Pulse Response.  $C_L = 10 \text{ pF}$

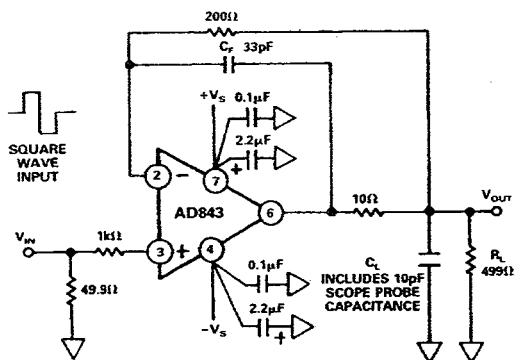


Figure 23a. Unity Gain Buffer Circuit for Driving Capacitive Loads

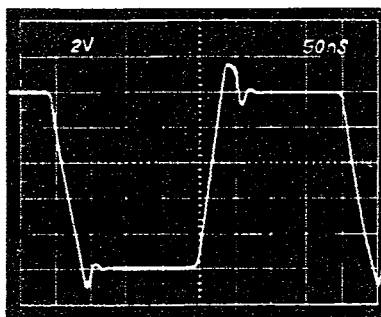


Figure 23b. Buffer Cap Load Large Signal Pulse Response.  $C_F = 33 \text{ pF}$ ,  $C_L = 10 \text{ pF}$

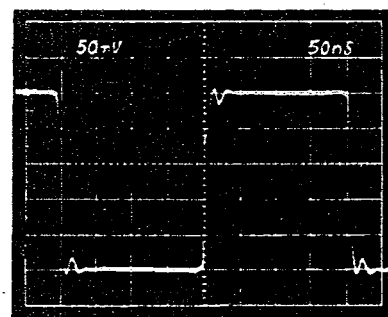


Figure 23c. Buffer Cap Load Small Signal Pulse Response.  $C_F = 33 \text{ pF}$ ,  $C_L = 10 \text{ pF}$

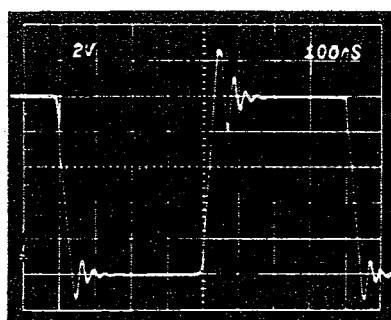


Figure 23d. Buffer Cap Load Large Signal Pulse Response.  $C_F = 33 \text{ pF}$ ,  $C_L = 110 \text{ pF}$

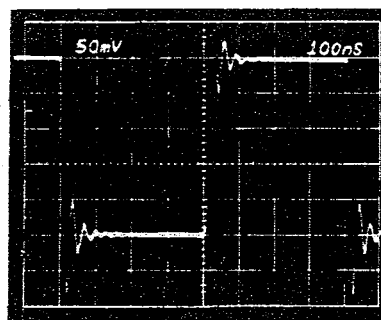


Figure 23e. Buffer Cap Load Small Signal Pulse Response.  $C_F = 33 \text{ pF}$ ,  $C_L = 110 \text{ pF}$

# AD843

## GROUNDING AND BYPASSING

Like most high bandwidth amplifiers, the AD843 is sensitive to capacitive loading. Although it will drive capacitive loads up to 20 pF without degradation of its rated performance, both an increased capacitive load drive capability and a “cleaner” (nonringing) pulse response can be obtained from the AD843 by using the circuits illustrated in Figures 20 to 23. The addition of a 5 pF feedback capacitor to the unity gain inverter connection (Figure 20a) substantially reduces the circuit’s overshoot, even when it is driving a 110 pF load. This can be seen by comparing the waveforms of Figures 20b through 20e. To drive capacitive loads greater than 100 pF, the load should be decoupled from the amplifier’s output by a 10 Ω resistor and the feedback capacitor,  $C_F$ , should be connected directly between the amplifier’s output and its inverting input (Figure 21a). When using a 15 pF feedback capacitor, this circuit can drive 400 pF with less than 20% overshoot, as illustrated in Figures 21b and 21c. Increasing capacitor  $C_F$  to 47 pF also increases the capacitance drive capability to 1000 pF, at the expense of a 10:1 reduction in bandwidth compared with the simple unity gain inverter circuit of Figure 20a.

Unity gain voltage followers (buffers) are more sensitive to capacitive loads than are inverting amplifiers because there is no attenuation of the feedback signal. The AD843 can drive 10 pF to 20 pF when connected in the basic unity gain buffer circuit of Figure 22a.

The 1 kΩ resistor in series with the AD843’s noninverting input serves two functions: first, together with the amplifier’s input capacitance, it forms a low-pass filter which slows down the actual signal seen by the AD843. This helps reduce ringing on the amplifier’s output voltage. The resistor’s second function is to limit the current into the amplifier when the differential input voltage exceeds the total supply voltage.

The AD843 will deliver a much “cleaner” pulse response when connected in the somewhat more elaborate follower circuit of Figure 23a. Note the reduced overshoot in Figure 23b and 23c as compared to Figures 22b and 22c.

For maximum bandwidth, in most applications, input and feedback resistors used with the AD843 should have resistance values equal to or less than 1.5 kΩ. Even with these low resistance values, the resultant RC time constant formed between them and stray circuit capacitances is large enough to cause peaking in the amplifier’s response. Adding a small capacitor,  $C_F$ , as shown in Figures 20a to 23a will reduce this peaking and flatten the overall frequency response.  $C_F$  will normally be less than 10 pF in value.

The AD843 can drive resistive loads over the range of 500 Ω to ∞ with no change in dynamic response. While a 499 Ω load was used in the circuits of Figures 20-23, the performance of these circuits will be essentially the same even if this load is removed or changed to some other value, such as 2 kΩ.

To obtain the “cleanest” possible transient response when driving heavy capacitive loads, be sure to connect bypass capacitors directly between the power supply pins of the AD843 and ground as outlined in “grounding and bypassing.”

## GROUNDING AND BYPASSING

In designing practical circuits using the AD843, the user must keep in mind that some special precautions are needed when dealing with high frequency signals. Circuits must be wired using short interconnect leads. Ground planes should be used whenever possible to provide both a low resistance, low inductance circuit path and to minimize the effects of high frequency coupling. IC sockets should be avoided, since their increased interlead capacitance can degrade the bandwidth of the device.

Power supply leads should be bypassed to ground as close as possible to the pins of the amplifier. Again, the component leads should be kept very short. As shown in Figure 24, a parallel combination of a 2.2 μF tantalum and a 0.1 μF ceramic disc capacitor is recommended.

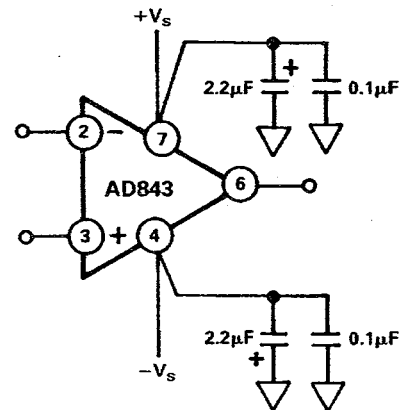
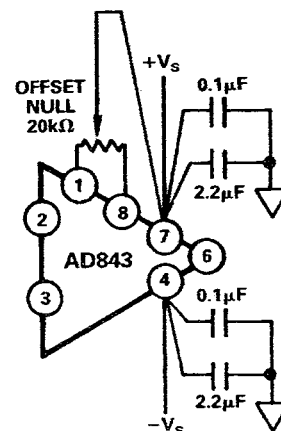


Figure 24. Recommended Power Supply Bypassing for the AD843 (DIP Pinout)

## USING A HEAT SINK

The AD843 consumes less quiescent power than most precision high speed amplifiers and is specified to operate without using a heat sink. However, when driving low impedance loads, the current applied to the load can be 4 to 5 times greater than the quiescent current. This will produce a noticeable temperature rise, which will increase input bias currents. The use of a small heat sink, such as the Mouser Electronics #33HS008 is recommended.



Offset Null Configuration (DIP Pinout)

## SAMPLE-AND-HOLD AMPLIFIER CIRCUITS

## A Fast Switching Sample &amp; Hold Circuit

A sample-and-hold circuit possessing short acquisition time and low aperture delay can be built using an AD843 and discrete JFET switches. The circuit of Figure 25 employs five n-channel JFETs (with turn-on times of 35 ns) and an AD843 op amp (which can settle to 0.01% in 135 ns). The circuit has an aperture delay time of 50 ns and an acquisition time of 1  $\mu$ s or less.

This circuit is based on a noninverting open loop architecture, using a differential hold capacitor to reduce the effects of pedestal error. The charge that is removed from CH1 by Q2 and Q3 is offset by the charge removed from CH2 by Q4 and Q5. This circuit can tolerate low hold capacitor values (approximately 100 pF), which improve acquisition time, due to the small gate-to-drain capacitance of the discrete JFETs. Although pedestal error will vary with input signal level, making trimming more difficult, the circuit has the advantages of high bandwidth and short acquisition times. In addition, it will exhibit some nonlinearity because both amplifiers are operating with a common-mode input. Amplifier A2, however, contributes less than 0.025% linearity error, due to its 72 dB common-mode rejection ratio.

To make sure the circuit accommodates a wide  $\pm 10$  V input range, the gates of the JFETs must be connected to a potential near the  $-15$  V supply. The level-shift circuitry (diode D3, PNP transistor Q7, and NPN transistor Q6) shifts the TTL level S/H command to provide for an adequate pinch-off voltage for the JFET switches over the full input voltage range.

The JFETs Q2, Q3, Q4 and Q5 across the two hold capacitors ensure signal acquisition for all conditions of  $V_{IN}$  and  $V_{OUT}$  when the circuit switches from the sample to the hold mode. Transistor Q1 provides an extra stage of isolation between the output of amplifier A1 and the hold capacitor CH1.

When selecting capacitors for use in a sample-and-hold circuit, the designer should choose those types with low dielectric absorption and low temperature coefficients. Silvered-mica capacitors exhibit low (0 to 100 ppm/ $^{\circ}$ C) temperature coefficients and will still work in temperatures exceeding 200 $^{\circ}$ C. It is also recommend that the user test the chosen capacitor to insure that its value closely matches that printed on it since not all capacitors are fully tested by their manufacturers for absolute tolerance.

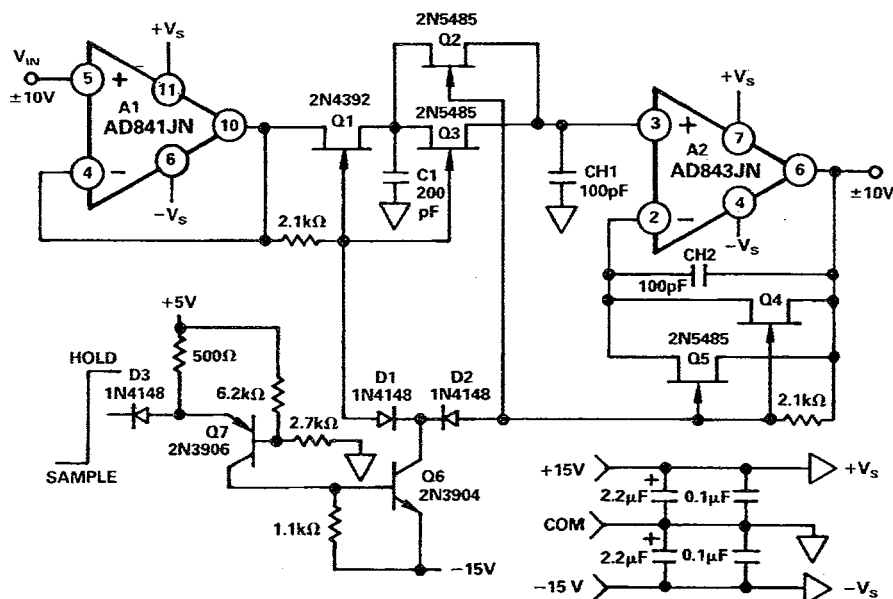


Figure 25. A Fast Switching Sample-and-Hold Amplifier

## A PING-PONG S/H AMPLIFIER

For improved throughput over the circuit of Figure 25, a "ping-pong" architecture may be used. A ping-pong circuit overcomes some of the problems associated with high speed S/H amplifiers by allowing the use of a larger hold capacitor for a given sample rate: this will reduce the associated feedthrough, droop and pedestal errors.

Figure 26 illustrates a simple, four-chip ping-pong sample-and-hold amplifier circuit. This design increases throughput by using one channel to acquire a new sample while another channel holds the previous sample. Instead of having to reacquire the signal when switching from hold to sample mode, it alternately connects the outputs from Channel 1 or from Channel 2 to the A/D converter. In this case, the throughput is the slow rate and settling time of the output amplifiers, A2 and A3.

A high speed CB amplifier, A1, follows the input signal. U1, a dual wideband "T" switch, connects the input buffer amp to one of the two output amplifiers while selecting the complementary amplifier to drive the A/D input. For example, when "select" is at logic high, A1 drives CH1, A2 tracks the input signal and the output of A3 is connected to the input of the A/D converter. At the same time, A3 holds an analog value and its output is connected to the input of the A/D converter. When the select command goes to logic LOW, the two output amplifiers alternate functions.

Since the input to the A/D converter is the alternated "held" outputs from A1 and A2, the offset voltage mismatch of the two amplifiers will show up as nonlinearity and, therefore, distortion in the output signal. To minimize this, potentiometers can be used to adjust the offsets of the output amplifiers until they are

# AD843

equal. Alternatively, an autocalibration circuit using two D/A converters can be employed. This can also be used to calibrate out the effects of offset voltage drift over temperature.

The switch choice, for U1s, is critical in this type of design. The DG542 utilizes "T" switching techniques on each channel for exceptionally low crosstalk and for high isolation. The part fur-

ther improves these specifications by using ground pins between the signal pins. With an input frequency of 5 MHz, crosstalk and isolation are -85 dB and -75 dB, respectively. A limitation of this switch is that it operates from a maximum -5 V negative supply, making bipolar operation more difficult. It is recommended that amplifiers A1, A2 and A3 operate from the same -5 V supply to minimize any potential latch-up problems.

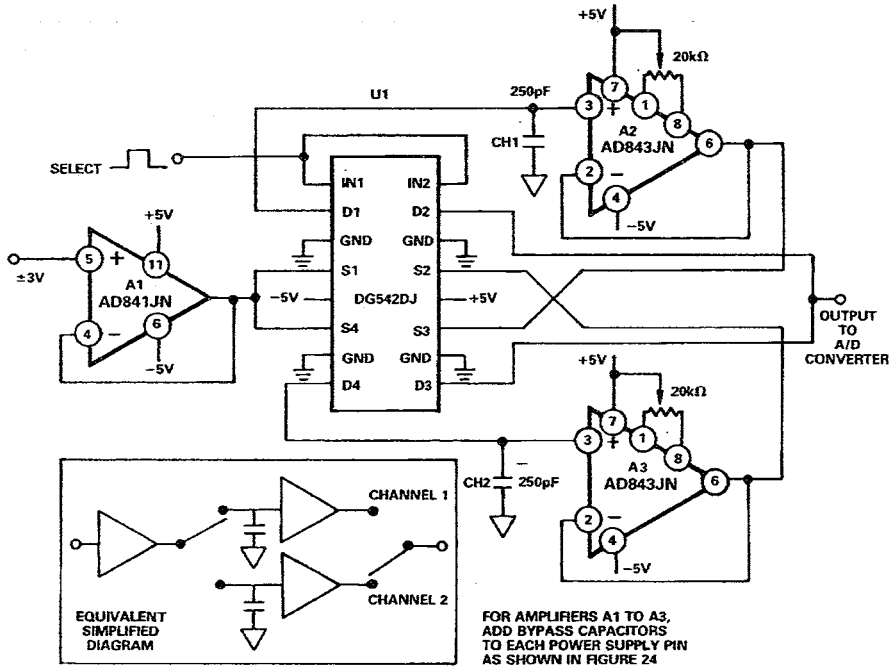


Figure 26. A Ping-Pong Sample-and-Hold Amplifier

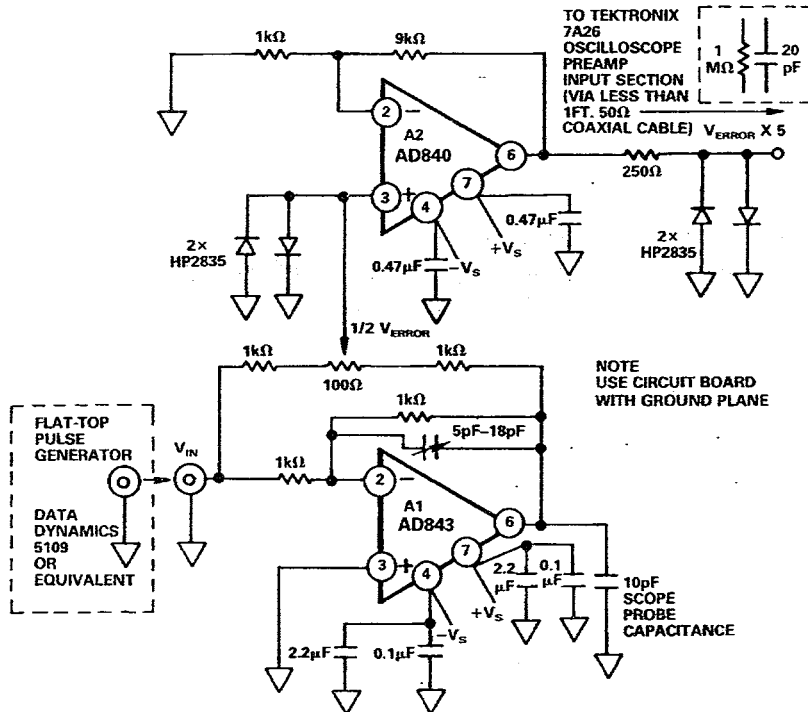


Figure 27. Settling Time Test Circuit

## MEASURING AD843 SETTLING TIME

Figure 28 shows the dynamic response of the AD843 while operating in the settling time test circuit of Figure 27. The input of the settling time fixture is driven by a flat-top pulse generator. The error signal output from A1, the AD843 under test, is amplified by op amp A2 and then clamped by two high speed Schottky diodes.

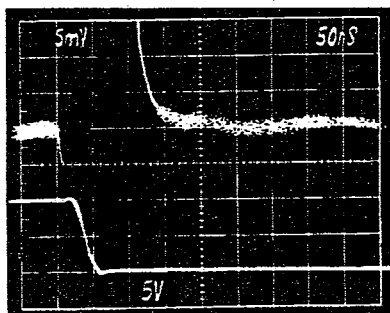


Figure 28. Settling Characteristics: +10 V to 0 V Step.  
Upper Trace: Amplified Error Voltage (0.01%/Div)  
Lower Trace: Output of AD843 Under Test (5 V/Div)

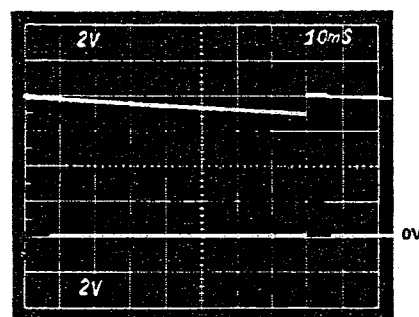
The error signal is clamped to prevent it from greatly overloading the oscilloscope preamp. A Tektronix oscilloscope preamp type 7A26 was chosen because it will recover from the approximately 0.4 volt overload, quickly enough to allow accurate measurement of the AD843's 135 ns settling time. Amplifier A2 is a very high speed op amp; it provides a voltage gain of 10, providing a total gain of 5 from the error signal to the oscilloscope input.

## A FAST PEAK DETECTOR CIRCUIT

The peak detector circuit of Figure 29, can accurately capture the amplitude of input pulses as narrow as 200 ns and can hold their value with a droop rate of less than 20  $\mu\text{V}/\mu\text{s}$ . This circuit will capture the peak value of positive polarity waveforms; to detect negative peaks, simply reverse the polarity of the two diodes.

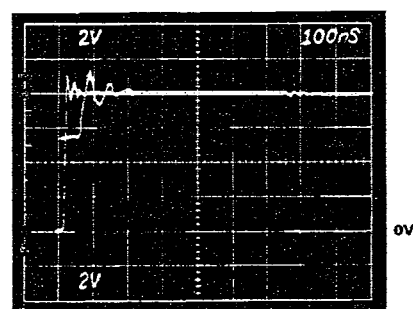
The high bandwidth and 200  $\text{V}/\mu\text{s}$  slew rate of amplifier A2, an AD843, allows the detector's output to "keep up" with its input thus minimizing overshoot. The low (<1 nA) input current of the AD843 ensures that the droop rate is limited only by the reverse leakage of diode D2, which is typically <10 nA for the type shown. The low droop rate is apparent in Figure 30. The

detector's output (top trace) loses slightly over a volt of the 8 volt peak input value (bottom trace) in 75 ms, or a rate of approximately 16  $\mu\text{V}/\mu\text{s}$ .



TOP TRACE: PEAK DETECTOR OUTPUT  
BOTTOM TRACE: INPUT, 8V PEAK @ 125Hz

Figure 30. Peak Detector Response to 125 Hz Pulse Train



TOP TRACE: PEAK DETECTOR OUTPUT, 8V  
BOTTOM TRACE: INPUT VOLTAGE, 8V PEAK,  
650ns PULSE WIDTH

Figure 31. Peak Capture Time

Amplifier A1, an AD847, can drive 680 pF hold capacitor,  $C_p$ , fast enough to "catch-up" with the next peak in 100 ns and still settle to the new value in 250 ns, as illustrated in Figure 31. Reducing the value of capacitor  $C_p$  to 100 pF will maximize the speed of this circuit at the expense of increased overshoot and droop. Since the AD847 can drive an arbitrarily large value of capacitance,  $C_p$  can be increased to reduce droop, at the expense of response time.

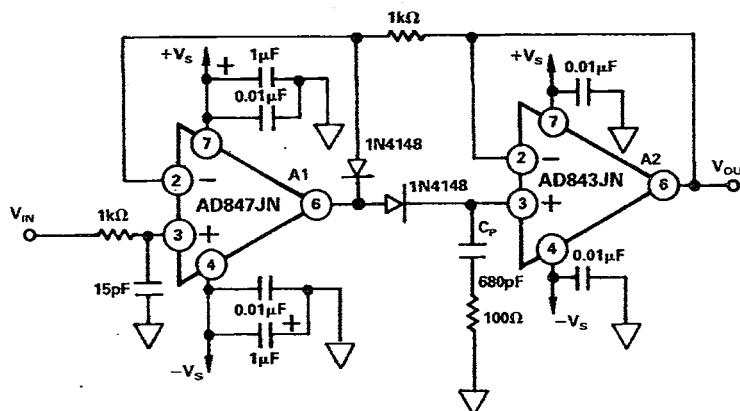


Figure 29. A Fast Peak Detector Circuit

### อาจารย์ที่ปรึกษาหนังสืออ้างอิง

- วิวัฒน์ ภิรานนท์ วิศวกรรมการสื่อสาร Communication Engineering กรุงเทพฯ: คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2546.
- มงคล ทองสงคราม.อิเล็กทรอนิกส์เบื้องต้น.วี.เจ. พรินติ้ง, กรุงเทพฯ, 2544.
- อริคม ฤกษ์บุตร. เส้นใยแก้วและการประยุกต์ใช้งานเบื้องต้น.ซีดับบลิวซี พรินติ้ง, กรุงเทพฯ, 2546.
- สุชาติ ถับวารจิตต์ หลักการทำงานเครื่องรับส่งวิทยุและระบบวิทยุสื่อสารซีเอ็ดยูเคชั่น, กรุงเทพฯ, 2541.
- อภิรักษ์ มัณยานนท์ ทฤษฎีการสื่อสารเส้นใยแก้ว กรุงเทพฯ 2534
- ปรีชา ยูพาพันธ์ เครือข่ายใยแสง กรุงเทพฯ 2541