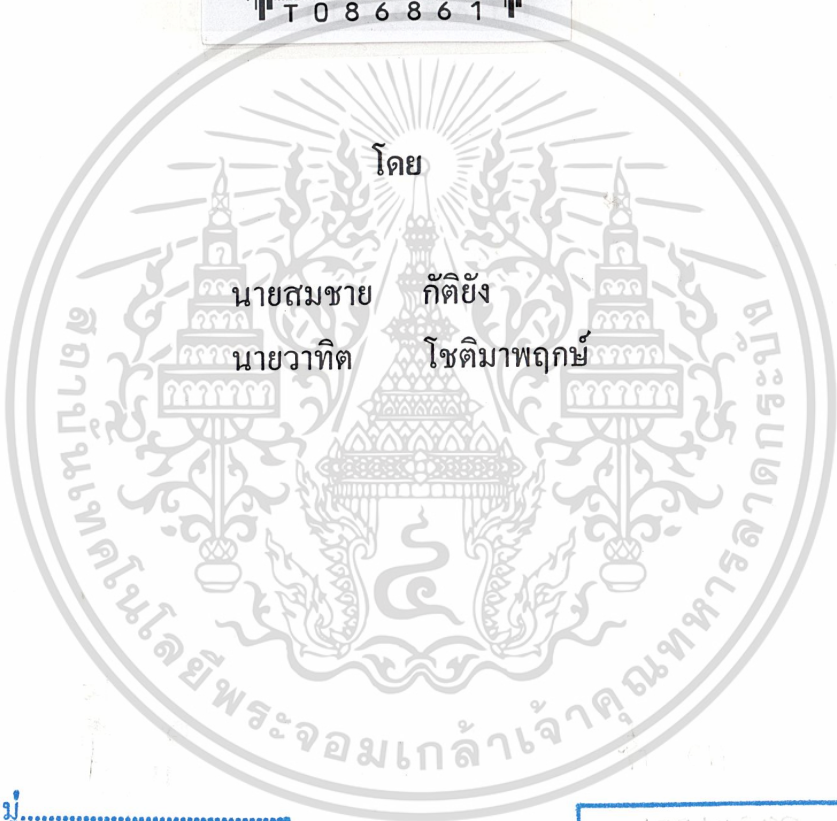


DIGITAL WATTMETER
เครื่องวัดกำลังไฟฟ้าแบบดิจิทัล



เลขหมู่.....
เลขทะเบียน..... 86861
วัน,เดือน,ปี..... 16 ส.ค. 2552

b..... 10410 378
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ปีการศึกษา 2541 นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่องวัดกำลังไฟฟ้าแบบดิจิทัล
DIGITAL WATTMETER

ชื่อนักศึกษา นายสมชาย กัตติยัง
นายวาทีต โชติมาพฤกษ์

อาจารย์ที่ปรึกษา ผศ.วิชัย สุรพัฒน์

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2541

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้รับ
ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาคตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

ประธานกรรมการ
()

กรรมการ
()

กรรมการ
()

กรรมการ
()

กรรมการ
()

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ถือว่าห้ามมิให้ดัดแปลงเนื้อหาและข้อมูลข้างต้นโดยเด็ดขาด และขอสงวนสิทธิ์ในการนำไปใช้
ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

-ก-

เครื่องวัดกำลังไฟฟ้าแบบดิจิตอล

โดย นายสมชาย กัศยั้ง รหัส 39013292
นายวาทีต โชติมาพฤษย์ รหัส 39013287

อาจารย์ที่ปรึกษา ผศ.วิชัย สุรพัฒน์

ปีการศึกษา 2541

บทคัดย่อ

ปฏิญญานิพนธ์ฉบับนี้เรียบเรียงขึ้นจากผลงานจริงที่ได้ออกแบบและสร้างโครงการ ดิจิตอลวัตต์มิเตอร์ (DIGITAL WATTMETER) จุดประสงค์ของโครงการนี้เพื่อเป็นเครื่องมือวัดกำลังงานทางไฟฟ้า (ELECTRICS POWER) ในโหลดหรืออุปกรณ์เครื่องใช้ไฟฟ้าต่าง ๆ เช่น หลอดไฟฟ้า มอเตอร์ คอมพิวเตอร์ เป็นต้น

ข้อดี คือ ราคาถูกและสะดวก ทำให้เราทราบค่ากำลังงานไฟฟ้าที่อุปกรณ์ใช้ไป ซึ่งมีหน่วยเป็นวัตต์ หลักการทำงานของวงจรได้จากการนำแรงดันที่ตกคร่อมโหลด คูณกับ กระแสที่ไหลผ่านโหลด โดยใช้ไอซีมัลติพลาย(Multiplier)เบอร์ ICL8013 ทำหน้าที่เป็นวงจรคูณแล้วนำผลคูณที่ได้ไปที่ภาคแสดงผล เพื่อแสดงออกมาในรูปของหน่วย “ วัตต์ ”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL WATTMETER

BY MR. SOMCHAI KATTIYANG No. 39013292
MR. WATHIT CHOTIMAPRUK No. 39013287

ADVISER ASSIST PROFESSOR. WICHAI SURAPHAT

YEAR 1998

ABSTRACT

THIS THESIS IS CONCERNED ABOUT DESIGN AND CONSTRUCTION OF DIGITAL WATTMETER. THE PURPOSE OF THIS PROJECT IS USING FOR THE MEASURE OF ELECTRIC POWER CONSUMTION IN ELECTRIC EQUIPMENT SUCH AS LAMP, MOTOR, COMPUTER ETC.

THIS WATTMETER IS CHEAP AND EASY TO OPERATE. IT CAN MEASURE ELECTRIC POWER IN "WATT" UNIT. THIS WATTMETER USE LOAD VOLTAGE SIGNAL MULTIPLY WITH LOAD CURRENT SIGNAL BY MULTIPLIER IC NUMBER ICL8013 AND OUTPUT TO THE DIGITAL DISPLAY.

-ค-

กิตติกรรมประกาศ

ในการจัดทำปฏิญานិพนธ์ฉบับนี้ได้สำเร็จ คณะผู้จัดทำขอขอบคุณ ผศ.วิชัย สุรพัฒน์ อาจารย์ประจำภาคเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ซึ่งเป็นอาจารย์ที่ปรึกษาปฏิญานิพนธ์ฉบับนี้ ที่ได้ให้คำแนะนำและข้อคิดเห็นต่าง ๆ อันเป็นประโยชน์ต่อการทำโครงการ และขอขอบคุณเพื่อน ๆ และหน่วยงานของรัฐวิสาหกิจ หน่วยงานเอกชนที่ให้โอกาสใช้เครื่องมือวัดหรือเครื่องมือปรับแต่งสัญญาณต่างๆ อันทำให้โครงการความสมบูรณ์มากยิ่งขึ้น

อนึ่ง คุณความดีใดๆจากปฏิญานิพนธ์ ขอมอบแก่ บิดา มารดา ครู อาจารย์ เพื่อน ๆ และที่สำคัญคือ สถาบันแห่งนี้ที่ให้แสงเทียนแห่งปัญญา สุดท้ายคณะผู้จัดทำขออ้อมรับข้อเสนอแนะต่างๆ เพื่อนำมาปรับปรุงพัฒนาหรือใช้เป็นฐานความรู้ในการทำโครงการอื่นต่อไป

ด้วยความปรารถนาดี

นายสมชาย

กัตติยัง

นายวาที

โชติมาพฤกษ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
บทที่ 1 บทนำ	
1.1 แนวความคิด	1-1
1.2 เครื่องวัดกำลังไฟฟ้าแบบดิจิตอล	1-2
บทที่ 2 ทฤษฎี	
2.1 ทฤษฎีกำลังงานไฟฟ้า	2-1
2.2 ทฤษฎีวงจรถูก	2-11
บทที่ 3 โครงสร้างของโครงการ	
3.1 วงจรและการทำงาน	3-1
บทที่ 4 การทดลอง	
4.1 การปรับแต่งของวงจร	4-1
4.2 ผลการทดลอง	4-2
บทที่ 5 บทสรุปและข้อเสนอแนะ	
5.1 บทสรุป	5-1
5.2 ข้อเสนอแนะ	5-1

หนังสืออ้างอิง

ภาคผนวก ก. วงจรของโครงการ

ภาคผนวก ข. ลายทองแดงขอโครงการ

ภาคผนวก ค. ข้อมูลไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 แนวความคิด

ในอดีตเมื่อเราต้องการทราบค่าอุปกรณ์หรือเครื่องใช้ไฟฟ้าใด ใช้กำลังงานไฟฟ้า(Power) ไปเป็นจำนวนเท่าใดนั้น จะต้องใช้วิธีการคำนวณด้วยวิธีการทางคณิตศาสตร์ไฟฟ้าซึ่งเป็นสิ่งที่ไม่สะดวกสำหรับบุคคลทั่วไปที่ไม่มีความรู้ทางไฟฟ้าหรือไม่สะดวกสำหรับการนำไปใช้ในงานประเภทต่าง ๆ เช่น เป็นเครื่องมือวัดในห้องปฏิบัติการ งานสนาม ช่างซ่อม เป็นต้น

ในปัจจุบันเครื่องมือวัดกำลังไฟฟ้าที่มีจำหน่ายทั่วไป บริษัทผู้ผลิตส่วนใหญ่ต่างก็ได้แข่งขันกันผลิตเครื่องที่มีฟังก์ชันการทำงาน รูปลักษณะภายนอกที่สวยงาม จึงทำให้มีต้นทุนที่สูงและราคาแพง อีกสาเหตุหนึ่งคือยากต่อการนำไปประยุกต์ใช้ ในงานบางประเภท

ดังนั้น โครงการนี้จึงเกิดขึ้นเพื่อดำเนินการวิจัยและสร้างเป็นต้นแบบ โดยให้ชื่อโครงการนี้ว่า “ เครื่องวัดกำลังไฟฟ้าแบบดิจิทัล (DIGITAL WATTMETER) ” โดยมีจุดมุ่งหมายในระดับนี้เพื่อออกแบบและสร้างให้มีราคาถูกประยุกต์ใช้กับงานหลายแบบ และสามารถที่จะพัฒนาหรือปรับปรุงประสิทธิภาพต่อไปได้ในอนาคต

1.2 หลักการเบื้องต้น

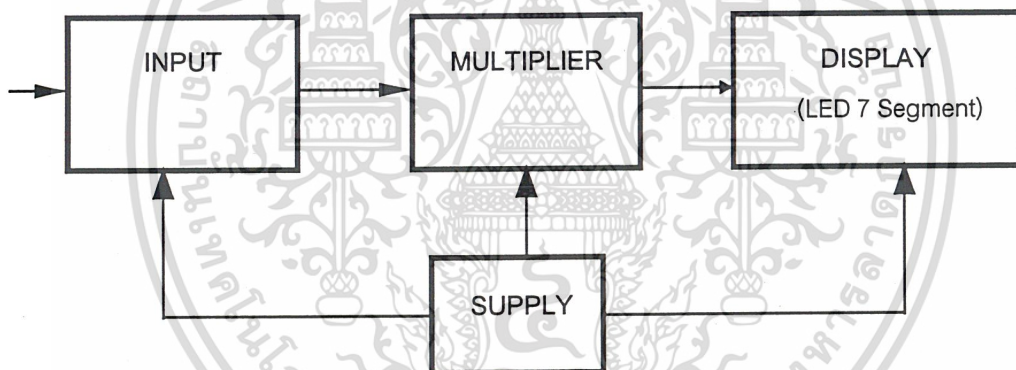
เครื่องวัดกำลังไฟฟ้าแบบดิจิทัล(DIGITAL WATTMETER) เป็นเครื่องมือวัดทางไฟฟ้าชนิดหนึ่ง หลักการเบื้องต้น คือ นำเอาแรงดันที่ตกคร่อมโหลดและกระแสที่ไหลผ่านโหลด มาคูณกันโดยใช้อุปกรณ์อิเล็กทรอนิกส์ ซึ่งในที่นี้เลือกใช้ไอซีเบอร์ #ICL8013 ซึ่งเป็นวงจรคูณแบบ LINEAR FOUR-QUADRANT MULTIPLIER (รายละเอียดดูได้จากข้อมูลไอซีผู้ผลิตในภาคผนวก) จากนั้นนำผลคูณที่ได้ไปแสดงผลลัพธ์ในภาคแสดงแบบ แอล อี ดี เซเวนเซกเมนต์ (LED 7 SEGMENT) มีหน่วยเป็นวัตต์ประกอบไปด้วยส่วนประกอบ 3 ส่วน คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ส่วนนำเข้าและป้องกัน (INPUT & PROTECT) ในส่วนนี้จะต่ออยู่กับโหลด หรืออุปกรณ์ที่ต้องการวัดกำลังไฟฟ้า โดยการจับตัวต้านทานชั้ (SHUNT RESISTORS) ให้ได้แรงดันตกคร่อมที่เป็นสัดส่วนโดยตรงกับกระแสและแรงดันของโหลด นอกจากนี้ยังมีการป้องกันวงจรหลักไม่ให้เสียหายที่จะเกิดจากการที่แรงดันอินพุตเข้ามากเกินไปหรือไม่อยู่ในขอบเขต(RANG)การใช้งาน

2. วงจรหลัก(MAIN CIRCUIT) ส่วนนี้ทำหน้าที่เป็นวงจรคูณระหว่างกระแสกับแรงดันและค่าคงที่ค่าหนึ่ง ได้ผลลัพธ์ออกมาเป็นระดับแรงดัน ค่าๆ หนึ่ง

3. ส่วนแสดงผล (DISPLAY) ส่วนนี้จะนำระดับแรงดันที่ได้ไปแปลงสัญญาณ จากสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (ANALOG TO DIGITAL = A/D) แสดงตัวอักษรโดย แอล อี ดี 7 เซกเมนต์ ทำให้มองเห็นได้อย่างชัดเจน



รูปที่ 1.1 บล็อกไดอะแกรมส่วนประกอบของดิจิทัลวัตต์มิเตอร์

บทที่ 2

ทฤษฎี

2.1 ทฤษฎีกำลังไฟฟ้า

ในการคำนวณเกี่ยวกับวงจรไฟฟ้านั้น มีอยู่สิ่งหนึ่งที่เราไม่สามารถจะหลีกเลี่ยงได้ นั่นคือ การพิจารณาและการคำนวณเกี่ยวกับกำลังไฟฟ้าที่เกิดขึ้นภายในวงจร การพิจารณาและคำนวณเกี่ยวกับกำลังไฟฟ้านั้นที่เกิดขึ้นภายในวงจรไฟฟ้ากระแสตรงนั้น จะเห็นได้ว่า ไม่ยุ่งยากและซับซ้อนสักเท่าใดนัก เพราะกำลังไฟฟ้าที่เกิดขึ้นในวงจรไฟฟ้ากระแสตรง มีค่าเท่ากับผลคูณของแรงดันกับกระแสที่มีค่าคงที่ และอินทิเกรตกันด้วย ซึ่งสามารถเขียนเป็นสูตรได้ว่า $P = IE$ [ในที่นี้ $P =$ กำลังงานไฟฟ้ามีหน่วยเป็นวัตต์(W), $I =$ กระแสไฟฟ้า มีหน่วยเป็นแอมป์แปร์(A) และ $E =$ แรงดันไฟฟ้ามีหน่วยเป็นโวลต์(V)] ส่วนกำลังไฟฟ้าที่เกิดขึ้นในวงจรไฟฟ้ากระแสสลับนั้น คู่ออกจะยุ่งยากและซับซ้อนมากกว่า เพราะแรงดันกับกระแสไฟสลับมีการเปลี่ยนแปลงขนาด (Amplitude) อยู่ตลอดเวลา นอกจากนี้มุมเฟสของวงจรที่เกิดจากแรงดันและกระแสยังมีการเปลี่ยนแปลงไปด้วยเมื่อใช้โหลดที่แตกต่างกัน ดังนั้น กำลังไฟฟ้าของไฟสลับที่เกิดขึ้น ณ ช่วงขณะใดขณะหนึ่งนั้นจะมีค่าเท่ากับผลคูณของแรงดันกับกระแสที่เกิดขึ้น ณ เวลาในขณะนั้น ซึ่งเขียนเป็นสูตรได้ว่า $P = ie$ (ในที่นี้ P, i และ e หมายถึง กำลังไฟฟ้ากระแสไฟฟ้า และแรงดันไฟฟ้าช่วงขณะใด ๆ ของไฟสลับตามลำดับ)

การพิจารณาและการคำนวณเกี่ยวกับกำลังไฟฟ้าที่เกิดขึ้นในวงจรไฟฟ้ากระแสสลับ จะแยกพิจารณาออกเป็น 3 ลักษณะ คือ

1. กำลังไฟฟ้าที่จ่ายให้แก่วงจร ซึ่งเป็นกำลังไฟฟ้าที่ปรากฏให้เห็นทางโวลท์มิเตอร์ และแอมป์มิเตอร์ กล่าวคือ เป็นกำลังไฟฟ้าที่ได้จากผลคูณของแรงดันกับกระแสที่ปรากฏให้เห็นทางโวลท์มิเตอร์และแอมป์มิเตอร์ นั่นเอง จึงเรียกกำลังไฟฟ้านี้ว่า **กำลังไฟฟ้าที่ปรากฏให้เห็น** หรือ Apparent Power (P_a) มีหน่วยเป็นโวลท์-แอมป์(VA)
2. กำลังไฟฟ้าที่แท้จริงที่ทำให้เกิดกำลังงานหรือเกิดงานขึ้นภายในวงจร ซึ่งเรียกว่า **กำลังไฟฟ้าจริง** หรือ Real Power (P_w) มีหน่วยเป็นวัตต์(Watts)
3. กำลังไฟฟ้าที่สูญเสียไปในวงจรในรูปของรีแอกติฟ (Reactive) ซึ่งเป็นกำลังงานไฟฟ้าที่ไม่สามารถนำมาใช้ให้เกิดประโยชน์ได้ เรียกว่า**กำลังไฟฟารีแอกติฟ** หรือ Reactive Power (P_r) มีหน่วยเป็นวาร์(Var)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1 กำลังไฟฟ้าในวงจรรีซิสตีฟ

กำลังไฟสลัที่ประกอบด้วยรีซิสตีฟ (Resistive) หรือความต้านทานเพียงอย่างเดียวนั้นจะเห็นได้ว่า กระแสกับแรงดันในวงจรจะอินเฟสกัน นั่นคือ ค่าชั่วขณะใด ๆ ของกระแสทุก ๆ ค่าที่เกิดขึ้นจะเกิดขึ้นพร้อมกัน หรือเกิดขึ้นในเวลาเดียวกันกับค่าชั่วขณะใด ๆ ของแรงดันทุก ๆ ค่า ที่เกิดขึ้นดังนั้น กำลังไฟฟ้าในวงจรไฟสลัที่มีแต่ความต้านทานเพียงอย่างเดียว จึงมีค่าเท่ากับผลคูณของแรงดันประสิทธิผล (E_{rms} หรือ E) กับกระแสประสิทธิผล (I_{rms} หรือ I) ซึ่งเขียนความสัมพันธ์ได้ดังนี้ คือ

$$P = EI \quad \dots\dots\dots(2-1)$$

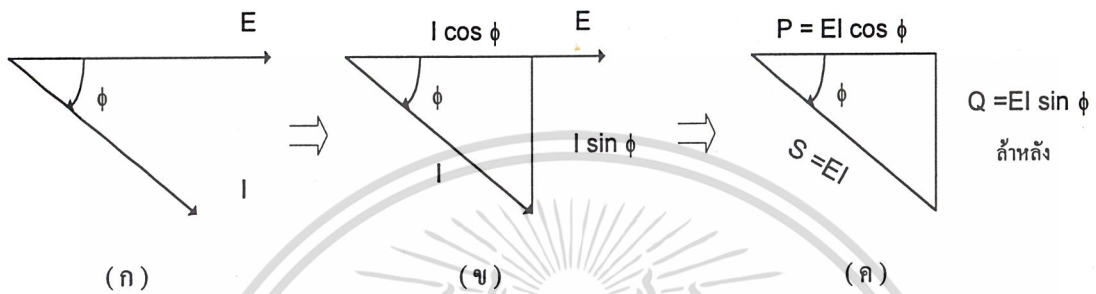
2.1.2 กำลังไฟฟ้าในวงจรรีแอกตีฟ

ในวงจรไฟสลัที่ประกอบด้วยโหลดที่เป็นอินดักตีฟโหลด(inductive load) นั้น จะเห็นได้ว่า กระแสที่ไหลในวงจรจะล่าหลังแรงดันอยู่เป็นมุม ϕ ใด ๆ (มุม ϕ จะก่าก่องศา ขึ้นอยู่กับค่า R และ L ภายในวงจรในขณะที่ความถี่คงที่ปกติจะไม่เกิน 90°) ดังในรูปที่ 2.1(ก) จะเห็นว่ากระแส I ที่ไหลในวงจรจะล่าหลังแรงดัน E ที่จะจ่ายให้แก่วงจรอยู่เป็นมุม ϕ และในกรณีนี้ จะพิจารณาเห็นได้ว่ากำลังไฟฟ้าของวงจร(กำลังไฟฟ้าที่ทำให้เกิดกำลังงาน หรือกำลังไฟฟ้าจริง)ที่เกิดขึ้นจะไม่เท่ากับผลคูณของแรงดัน E กับกระแส I ที่ไหลในวงจร แต่จะมีค่าเท่ากับผลคูณของแรงดัน E กับกระแส I ในส่วนที่เกิดขึ้นที่อินเฟสกับแรงดัน E นั่นเอง ดังในรูปที่ 2.1 (ข) จะเห็นได้ว่า กระแส I ที่ไหลในวงจรซึ่งล่าหลังแรงดัน E อยู่เป็นมุม ϕ นั้น สามารถที่จะแตกให้อยู่ในรูปของกระแสอินเฟส (inphase current)กับกระแสรีแอกตีฟ (reactive current) ได้ ซึ่งจะได้อความสัมพันธ์ ดังนี้ คือ

$$\text{กระแสอินเฟส} = I \text{ อินเฟส} = I \cos \phi \quad \dots\dots\dots(2-2)$$

$$\text{กระแสรีแอกตีฟ} = I \text{ รีแอกตีฟ} = I \sin \phi \quad \dots\dots\dots(2-3)$$

และจากเฟสเซอร์ไดอะแกรมของกระแสในรูปที่ 2.1(ข) เมื่อใช้แรงดัน E คูณกับส่วนประกอบของกระแสทั้งสาม ก็จะได้เป็นเพาเวอร์ไทรแองเกิ้ล (power triangle) หรือส่วนประกอบของกำลังไฟฟ้าเป็นรูปสามเหลี่ยม ดังแสดงในรูปที่ 2.1(ค)



รูปที่ 2.1 ที่มาของเพาเวอร์ไทรแองเกิ้ลเมื่อโหลดเป็นแบบรีแอกทีฟ

จากเพาเวอร์ไทรแองเกิ้ลในรูปที่ 2.1(ค) จะเห็นว่ากำลังไฟฟ้าที่ปรากฏ (apparent power) ซึ่งได้มาจากผลคูณของแรงดัน E กับกระแส I และใช้ตัว S เป็นสัญลักษณ์เขียนแทนนั้นจะประกอบด้วยกำลังไฟฟ้าสองส่วน คือ กำลังไฟฟ้าที่แท้จริงที่ทำให้เกิดกำลังงานหรือกำลังไฟฟ้าแท้จริง (True Power) ซึ่งใช้ตัว P เป็นสัญลักษณ์เขียนแทน กับกำลังไฟฟ้าที่สูญเสียไปในวงจรในรูปของรีแอกทีฟหรือกำลังไฟฟารีแอกทีฟ (reactive power) ซึ่งใช้ตัว Q เป็นสัญลักษณ์เขียนแทน โดยที่กำลังไฟฟ้าที่ปรากฏวัดได้จากโวลต์มิเตอร์และแอมมิเตอร์ ดังนั้น กำลังไฟฟ้าที่ปรากฏจึงมีหน่วยเป็นโวลต์แอมแปร์ (VA) ส่วนกำลังไฟฟ้าจริงซึ่งวัดได้จากวัตต์มิเตอร์จึงมีหน่วยเป็นวัตต์ (W) และกำลังไฟฟารีแอกทีฟ ซึ่งเป็นกำลังที่สูญเสียไปในวงจรและไม่ได้ทำให้เกิดกำลังงานวัดเป็นโวลต์แอมแปร์รีแอกทีฟหรือวาร์ (volt-ampere reactive = var)

จากเพาเวอร์ไทรแองเกิ้ลในรูปที่ 2-1 (ค) จะได้

$$\text{กำลังไฟฟ้าที่ปรากฏ} = S = \text{แรงดัน} \times \text{กระแส} = EI \dots\dots\dots (2-4)$$

$$\text{กำลังไฟฟ้าจริง} = P = \text{แรงดัน} \times \text{กระแสอินเฟส} = EI \cos \phi \dots\dots\dots (2-5)$$

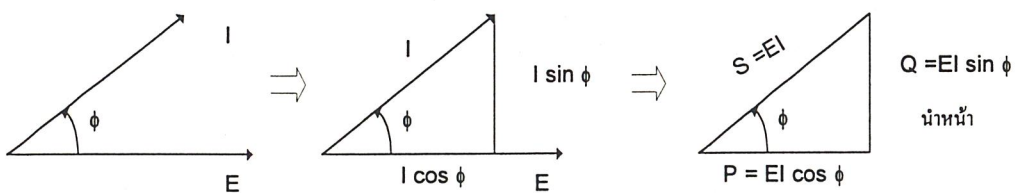
$$\text{กำลังไฟฟ้รีแอกตีฟ} = Q = \text{แรงดัน} \times \text{กระแสรีแอกตีฟ} = EI \sin \phi \dots\dots\dots (2-6)$$

$$\cos \phi = \frac{\text{กำลังไฟฟ้าจริง}}{\text{กำลังไฟฟ้าที่ปรากฏ}} = \frac{P}{S} \dots\dots\dots (2-7)$$

$$\sin \phi = \frac{\text{กำลังไฟฟ้รีแอกตีฟ}}{\text{กำลังไฟฟ้าที่ปรากฏ}} = \frac{Q}{S} \dots\dots\dots (2-8)$$

$$\tan \phi = \frac{\text{กำลังไฟฟ้รีแอกตีฟ}}{\text{กำลังไฟฟ้าจริง}} = \frac{Q}{P} \dots\dots\dots (2-9)$$

ส่วนเพาเวอร์ไทรแองเกิ้ลของวงจรไฟสลับที่โหลดเป็นแบบคาปาซิเตอร์โหลด(Capacitive load) นั้นก็สามารถที่จะหาได้ในลักษณะทำนองเดียวกันกับอินดักตีฟโหลดเพียงแต่แตกต่างกันที่ตำแหน่งของกระแสเท่านั้น กล่าวคือ ในวงจรที่เป็นแบบ คาปาซิเตอร์โหลดนั้น กระแสที่ไหลในวงจรจะนำหน้าแรงดันที่จ่ายให้แก่วงจรไปเป็นมุม ϕ ใดๆ (มุม ϕ จะกางก็องศาขึ้นอยู่กับค่า R และ X_c ในวงจร) ดังในรูปที่ 2.2 (ก) จะเห็นได้ว่ากระแส I นำหน้าแรงดัน E อยู่ ไปเป็นมุม ϕ ส่วนในรูปที่ 2.2 (ข) จะเห็นได้ว่ากระแส I ที่ไหลในวงจรเราสามารถที่จะแตกเป็นกระแสอินเฟส($I \cos \phi$) กับ กระแสรีแอกตีฟ($I \sin \phi$) นั่นคือเมื่อใช้แรงดัน E คูณกับส่วนประกอบของกระแสทั้งสามในรูปที่ 2.2(ข)ก็จะได้เพาเวอร์ไทรแองเกิ้ล ดังในรูป 2.2 (ค)



(ก)

(ข)

(ค)

2.1.3 เพาเวอร์แฟคเตอร์

เพาเวอร์แฟคเตอร์ หมายถึง อัตราส่วนของกำลังไฟฟ้าจริงที่วัดได้จากวัตต์มิเตอร์ต่อกำลังไฟฟ้าที่ปรากฏ ที่วัดได้จากโวลท์มิเตอร์และแอมมิเตอร์ ซึ่งสามารถเขียนเป็นสูตรได้ดังนี้ คือ

$$PF = P/S \quad \dots\dots\dots (2-10)$$

และจากสมการที่ (2-7) และ (2-10) จะได้

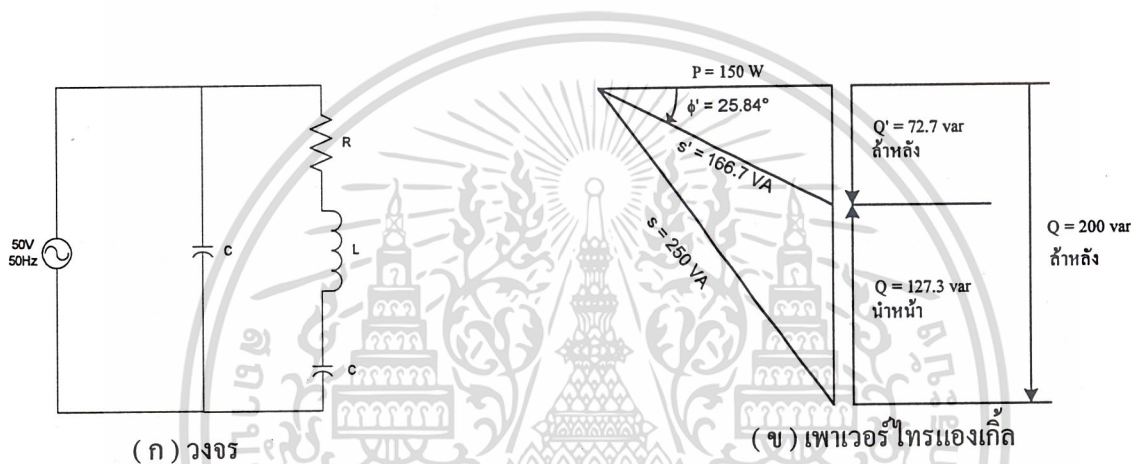
$$PF = \cos \phi \quad \dots\dots\dots (2-11)$$

ปกติค่าของเพาเวอร์แฟคเตอร์จะเขียนบอกเป็นทศนิยมหรือเป็นเปอร์เซ็นต์ตั้งตัวอย่าง เช่น $PF = 0.85$ เราอาจจะเขียนว่า $PF = 85\%$ ก็ได้ และ $PF = 0.85$ ในกรณีนี้หมายความว่า อุปกรณ์ไฟฟ้าในวงจรได้ใช้กำลังไฟฟ้าในการทำให้เกิดกำลังงานหรือเกิดงานเพียง 85 % ของแรงดัน-กระแส (VA) ที่จ่ายให้แก่วงจร ส่วนกำลังไฟฟ้าที่เหลืออีก 15 % นั้นจะสูญเสียไปในรูปของ รีแอกทีฟ (ซึ่งเรียกว่ากำลังไฟฟารีแอกทีฟ)

นั่นคือ ถ้าหากว่าวงจรไฟฟ้ามีค่า PF ต่ำ ๆ ก็จะทำให้ประสิทธิภาพในการทำงานของวงจรต่ำด้วย เพราะงานหรือกำลังงานที่ได้จากวงจรมีค่าต่ำ ในขณะที่ต้องป้อนแรงดันกับกระแสที่มีค่าสูงให้แก่วงจร อย่างไรก็ตามปัญหาดังกล่าวนี้ เราสามารถที่จะแก้ไขได้โดยทำให้ PF ของวงจรมีค่าสูงขึ้น

ตัวอย่าง 2-1 มอเตอร์ไฟฟ้า ทำงานที่ เพาเวอร์แฟกเตอร์เท่ากับ 80% ล้าหลัง ถ้าแรงดันที่จ่ายให้กับ มอเตอร์ 220 V. และกระแสที่ไหลในสาย เท่ากับ 2. A. จงหาค่า

- (ก) กำลังไฟฟ้าปรากฏ
- (ข) กำลังไฟฟ้าจริง
- (ค) กำลังไฟฟ้ารีแอกติฟ
- (ง) เขียนเพาเวอร์ไทรแองเกิ้ล



รูปที่ 2.3 ตัวอย่างที่ 2-1

- วิธีทำ (ก) $S = EI = 220 \text{ V.} \times 2.4 \text{ A} = 550 \text{ A.}$
- (ข) เมื่อ $PF = \cos \phi = 80\% = 0.8$ ล้าหลัง
 $\phi = \cos^{-1} 0.8 = 36.9^\circ$
 $P = EI \cos \phi = 220 \text{ V.} \times 2.5 \text{ A} \times 0.8 = 440 \text{ W.}$
- (ค) $Q = EI \sin \phi = EI \sin 36.9$
 $= 220 \text{ V.} \times 2.5 \text{ A} \times 0.6 = 330 \text{ var}$ ล้าหลัง
- (ง) เพาเวอร์ไทรแองเกิ้ลที่เขียนได้ แสดงให้เห็นดังรูป 2.3 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

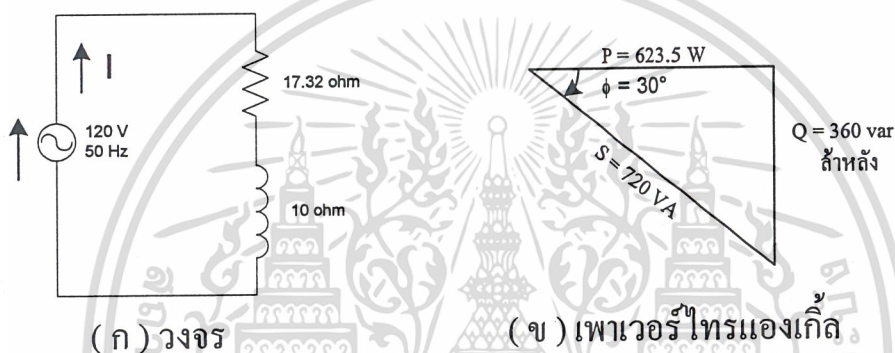
การแก้เพาเวอร์แฟคเตอร์

ในระบบการส่งและจ่ายไฟฟ้านั้น โดยทั่วไปแล้ว เราจะพิจารณาเห็นว่าส่วนที่เป็นโหลด มักจะปรากฏในรูปของอินดักทีฟโหลดเสมอ ๆ ดังนั้นกระแสที่ไหลในในระบบหรือ ในวงจรจึงเกิดการล้าหลังแรงดันที่จ่ายให้แก่ระบบหรือวงจรเสมอ ๆ นั่นคือกระแสไม่ได้อินเฟสกับแรงดัน ซึ่งในสภาวะ ดังกล่าวนี้ ถ้าหากว่ากระแสล้าหลังแรงดันเป็นมุมแคบ ๆ แล้วไม่น่าจะมีปัญหาอะไรมากนักเพราะค่าเพาเวอร์แฟคเตอร์ของวงจรหรือระบบยังใกล้เคียงกับ 1 (เพาเวอร์แฟคเตอร์ของระบบเท่ากับ 1 ถือว่าดีที่สุด) ถ้าเมื่อใดกระแสที่ไหลในวงจร หรือ ในระบบเกิดการล้าหลังแรงดันเป็นมุมกว้างมาก ๆ ซึ่งจะทำให้เพาเวอร์แฟคเตอร์ของระบบต่ำลงหรือน้อยกว่าหนึ่งมาก ๆ ในลักษณะเช่นนี้จะทำให้ประสิทธิภาพในการส่งและจ่ายกำลังไฟฟ้าของระบบต่ำลง ซึ่งเป็นสิ่งที่ไม่ต้องการ ดังนั้นจึงต้องมีการแก้ เพาเวอร์แฟคเตอร์ ให้มีค่าสูงขึ้น ยิ่งใกล้เคียงกับ 1 ยิ่งดี เพราะจะทำให้การส่งและจ่ายกำลังไฟฟ้าของระบบมีประสิทธิภาพสูงขึ้น

ปกติการแก้เพาเวอร์แฟคเตอร์ของระบบ ในขณะที่โหลดเป็นอินดักทีฟโหลดนั้นเรามักจะต่อค่าคาปาซิเตอร์ขนานเข้าไปกับ โหลดนั่นเอง อย่างไรก็ตาม ในขณะที่ทำการแก้เพาเวอร์แฟคเตอร์นั้นเราจะสังเกตเห็นได้ว่าแรงดันที่จ่ายให้โหลดและกำลังไฟฟ้าที่โหลดมิได้มีการเปลี่ยนแปลง นั่นคือกระแสที่จ่ายให้โหลดหรือกำลังไฟฟ้าที่ปรากฏ(Apparent Power) ที่จ่ายให้โหลดลดลงนั่นเอง

ตัวอย่างที่ 2-2 วงจร RL อนุกรม ดังรูป 2.4 (ก)

- (ก) จงหาค่าเพาเวอร์ไทรแองเกิ้ลและถ้าต้องการแก้เพาเวอร์แฟคเตอร์ของวงจรให้มีค่า 0.95 ล้าหลัง
- (ข) คาปาซิเตอร์เป็นวาร์หรือกำลังไฟฟ้ารีแอกตีฟนำหน้า
- (ค) คาปาซิเตอร์เป็น μF
- (ง) เขียนเพาเวอร์ไทรแองเกิ้ล



รูปที่ 2.4

วิธีทำ (ก) $Z = [R^2 + X_L^2]^{1/2} = [(17.32\Omega)^2 + (10\Omega)^2]^{1/2} = 20\Omega$

$$I = E/Z = 120\text{V} / 20\Omega = 6\text{ A.}$$

$$\text{PF} = \cos \phi = R/Z = 17.32\Omega / 20\Omega = 0.866 \text{ ล้าหลัง}$$

$$\phi = \cos^{-1} 0.866 = 30^\circ$$

$$P = EI \cos \phi = 120\text{ V} \times 6\text{ A} \times 0.866 = 623.5\text{ W.}$$

จาก $\cos \phi = P/S$

$$S = P / \cos \phi = 623.5\text{ W} / 0.866 = 720\text{ VA.}$$

และ $\sin \phi = Q/S$

$$Q = S \sin \phi$$

$$= 720\text{ VA} \times 0.5 = 360\text{ var ล้าหลัง}$$

เอกสารนี้เป็นแนบคือ จะได้เพาเวอร์แฟคเตอร์ดังรูปที่ 2.4 (ข) ขาดที่นั่น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อต้องการแก้เพาเวอร์แฟกเตอร์ของวงจรให้มีค่าเท่ากับ 0.95 ถ้าหลัง จะต้องนำคาปาซิเตอร์มาขนานเข้ากับวงจรดังแสดงในรูปที่ 25 (ก)

(ข) เมื่อ $PF' = 0.95$ ถ้าหลัง

$$\text{นั่นคือ } PF' = \cos \phi = 0.95$$

$$\phi = \cos^{-1} 0.95 = 18.2^\circ$$

$$\text{แต่ } \cos \phi' = P/S$$

$$S' = P/\cos \phi' = 623.5 \text{ W} / 0.95 = 656.3 \text{ VA}$$

$$\begin{aligned} Q' &= S' \sin \phi' = S' \sin 18.2^\circ \\ &= 656.3 \text{ VA} \times 0.3123 = 205 \text{ var} \text{ ถ้าหลัง} \end{aligned}$$

$$\begin{aligned} \text{นั่นคือ คาปาซิเตอร์เป็นวาร์} &= Q_c = Q - Q' \\ &= 360 \text{ var} - 205 \text{ var} \\ &= 155 \text{ var} \text{ นำหน้า} \end{aligned}$$

(ค) เพื่อที่จะทำให้ PF ของวงจรมีค่าเท่ากับ 0.95 ถ้าหลัง จะต้องใช้คาปาซิเตอร์ที่ทำให้เกิดกำลังไฟฟ้ารีแอกตีฟ 155 var นำหน้า(คาปาซิเตอร์เป็นวาร์) แต่ค่ากำลังไฟฟ้าที่ปรากฏ(Apparent power) ที่เกิดขึ้นที่ คาปาซิเตอร์มีค่าเท่ากับกำลังไฟฟ้ารีแอกตีฟที่เกิดขึ้นที่คาปาซิเตอร์ นั่นคือกำลังไฟฟ้าที่ปรากฏที่เกิดขึ้นที่คาปาซิเตอร์จึงมีค่าเท่ากับ 155 VA

$$\text{ดังนั้น } S_c = I_c E = 155 \text{ VA.}$$

$$I_c = S_c / E = 155 \text{ VA} / 120 \text{ V} = 1.2917 \text{ A}$$

$$X_c = E / I_c = 120 \text{ V} / 1.2917 \text{ A} = 92.9 \Omega$$

$$\text{แต่ } X_c = 1 / 2\pi f C$$

$$C = 1 / 2\pi f X_c = 1 / 2 \times 3.14 \times 50 \text{ Hz} \times 92.9 \Omega$$

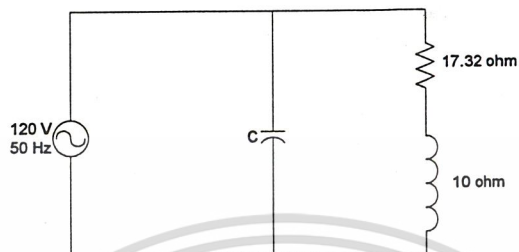
$$= 34.28 \mu\text{F.}$$

ในที่นี้ S_c = กำลังไฟฟ้าที่ปรากฏที่เกิดขึ้นที่คาปาซิเตอร์

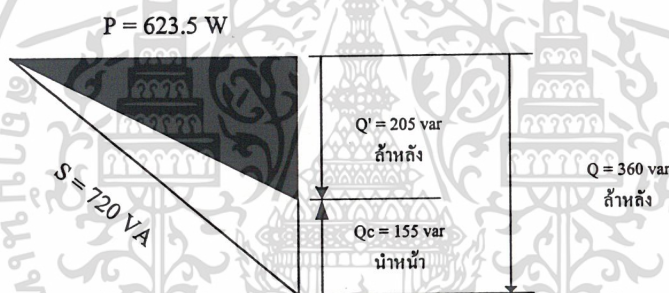
I_c = กระแสที่ไหลผ่านคาปาซิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ค) เพาเวอร์ไทรเองเกิด คังรูปที่ 2.5 (ข)



รูปที่ 2.5 (ก) วงจร



รูปที่ 2.5 (ข) เพาเวอร์ไทรเองเกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

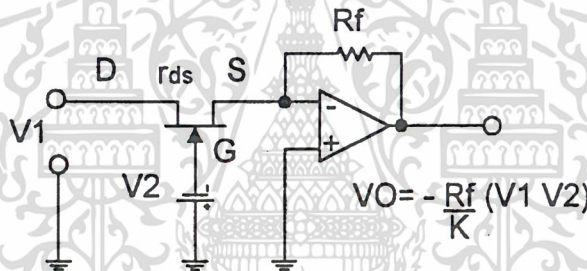
2.2 ทฤษฎีวงจรคูณแบบอนาล็อก (Analog Multiplier)

วงจรคูณทางอิเล็กทรอนิกส์ มีหลายแบบ ได้แก่ แบบ FET - Controlled Multiplier แบบ Logarithmic amplifier และ แบบ Chip IC Multiplier

2.2.1 วงจรคูณแบบ FET-Controlled Multiplier

สร้างขึ้นได้โดยใช้ Field Effect Transistor (FET) โดยอาศัยคุณสมบัติของการเปลี่ยนแปลงความต่างศักย์ V_{gs} คือ ระหว่าง gate กับ source ของ FET ซึ่งมีผลทำให้เกิดการเปลี่ยนแปลง ของ drain resistance (หรือเรียกอีกชื่อว่า dynamic drain source resistance) วงจรคูณสามารถสร้างขึ้นได้ง่าย ดังรูปที่

2.6



รูปที่ 2.6

จากรูป $r_{ds} \propto 1/V_2$ หรือ $r_{ds} = K(1/V_2)$ (2-12)

เมื่อ K = ค่าคงที่

drain resistance $r_{ds} = \frac{\partial V_{DS}}{\partial I_D} = \frac{dV_{DS}}{dI_D} \Big|_{V_{GS} \text{ คงที่}}$ (2-13)

Transconductance $g_m = \frac{dI_D}{dV_{GS}} \Big|_{V_{DS} \text{ คงที่}}$
 $= \frac{\partial I_D}{\partial V_{GS}}$ (2-14)

ความสัมพันธ์ระหว่างพารามิเตอร์ต่าง ๆ สามารถเขียนเป็นสมการอนุพันธ์ที่มี 2 ตัวแปร ได้

$dI_D = [\frac{\partial I_D}{\partial V_{GS}}] dV_{GS} + [\frac{\partial I_D}{\partial V_{DS}}] dV_{DS}$ (2-15)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2-12) ถ้าสมมุติให้ V_{GS} และ V_{DS} เป็นตัวแปรและกระแส I_D คงที่ ฉะนั้น dI_D ต้องเท่ากับศูนย์ สมการ(2-12) เขียนใหม่ได้ว่า

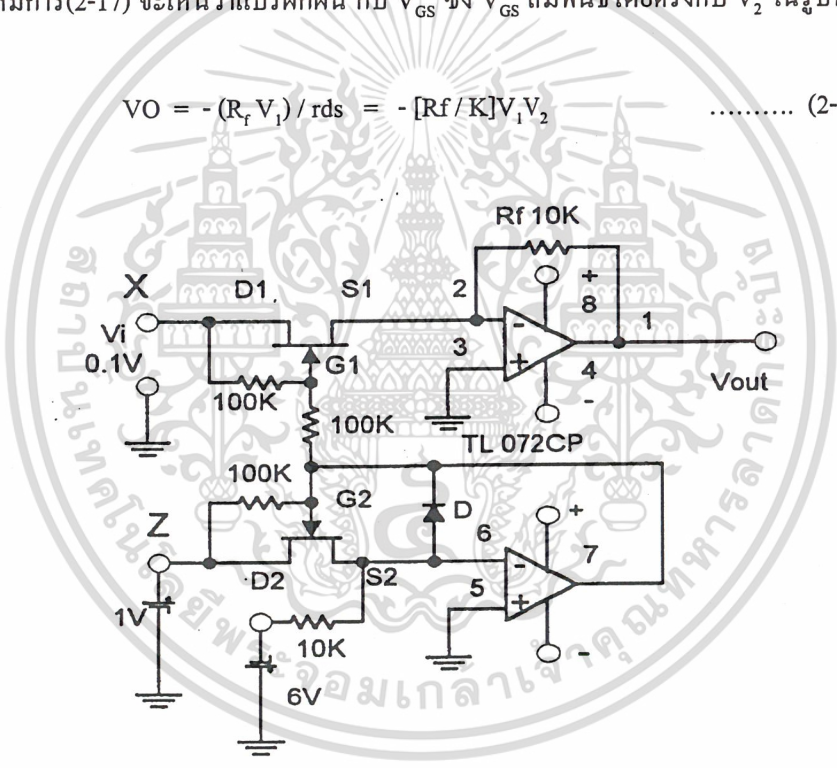
$$[\partial I_D / \partial V_{GS}] dV_{GS} = - [\partial I_D / \partial V_{DS}] dV_{DS} \quad \dots\dots\dots (2-16)$$

และจากสมการที่ (2-13) และ (2-14)

$$r_{ds} = - [1/g_m][dV_{DS}/dV_{GS}] \Big|_{I_D \text{ คงที่}} \quad \dots\dots\dots (2-17)$$

จากสมการ(2-17) จะเห็นว่าแปรผกผัน กับ V_{GS} ซึ่ง V_{GS} สัมพันธ์โดยตรงกับ V_2 ในรูปที่ 2.7 และจากรูปที่ 2.6

$$V_O = -(R_f V_1) / r_{ds} = -[R_f / K] V_1 V_2 \quad \dots\dots\dots (2-18)$$



รูปที่ 2.7 ตัวอย่างวงจรคูณแบบ FET Controlled Multiplier (FET เบอร์ 2SK146Y)

จากรูปที่ 2.7 กระแส $i_1 = V_Z / r_{ds2}$ และ $i_2 = V_Y / R_f$ (2-19)

เนื่องจากกระแส $i_1 = i_2$

$$V_Z / r_{ds2} = V_Y / R_f \quad \dots\dots\dots (2-20)$$

$$r_{ds2} = (V_Z / V_Y) R_f \quad \dots\dots\dots (2-21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.7 จะได้ว่า $V_o/V_x = -R_f/r_{ds1}$ (2-22)

แทนค่า (2-21) ใน (2-22)

$$V_o = (V_x V_y) / V_z \quad \text{..... (2-23)}$$

หมายเหตุ FET ควรมีคุณสมบัติคล้ายกัน เพราะถ้าต่างกันจะทำให้ เอ้าท์พุทผิดเพี้ยน

2.2.2 วงจรคูณแบบ Logarithmic Multiplier

มี 2 แบบ

ก. วงจรลอการิทึม (Logarithmic circuit)

ข. วงจรแอนติลอกลอการิทึม (Anti-Logarithmic circuit)

ก. วงจรลอการิทึม (Logarithmic circuit)

ในการออกแบบวงจรเพื่อให้ได้ผลตอบสนองแบบ ล็อกแอมป์ นั้น จะต้องอาศัยอุปกรณ์ซึ่งมีคุณสมบัติเป็นแบบ ล็อก(log) ใ้ระหว่าง Feed back loop สารกึ่งตัวนำดังกล่าว ได้แก่ P-N Junction จากคุณสมบัติของสารกึ่งตัวนำ เช่น ไดโอด(diode) ซึ่งเขียนเป็นสมการได้ว่า

$$I_D = I_S \text{Exp} (V_D q / K T) \quad \text{..... (2-24)}$$

เมื่อ I_S = leak current เมื่อไบอัสกลับ

q = ประจุอิเล็กตรอน (1.6×10^{-19} คูลอมป์)

V_D = ไดโอดโวลต์เดจ

K = ค่าคงที่โบลท์ซมานท์ (Boltzman' s constant 1.38×10^{-23} จูล/เคลวิน)

T = อุณหภูมิสัมบูรณ์ องศาเคลวิน

โดยที่ $K T / q = 26 \text{ mV}$. ที่ 25 C°

ในการทำงานเดียวกันกับ Transistor กระแส Collector ในวงจรคอมมอนเบส(Common Base) คือ

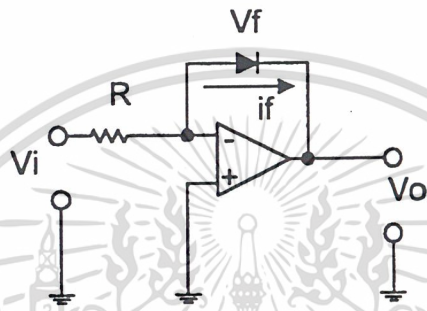
$$I_C = I_{ES} \text{Exp} (V_{BE} q / K T) \quad \text{..... (2-25)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ V_{BE} = แรงดันเบส-อีมิเตอร์

I_{ES} = กระแส อิมิต์เบส-อีมิเตอร์ (Emitter-base Saturate current : I_{EBO})

จะเห็นว่า ทั้ง ทรานซิสเตอร์ และ ไดโอด ทำเป็นวงจร Logarithmic amplifier ได้ ตัวอย่างวงจร ล็อกที่ใช้ไดโอด แสดงคังรูปที่ 2.8



รูปที่ 2.8 base log amp

จากรูปที่ 2.8 $-V_o = V_D$ (2-26)

Take Log สมการ (2-24)

$$\ln I_D = \ln I_S + qV_D / KT \quad \dots\dots\dots (2-27)$$

ฉะนั้น $qV_D / KT = \ln I_D - \ln I_S$ (2-28)

แทนค่า 2-28 ลงใน 2-26

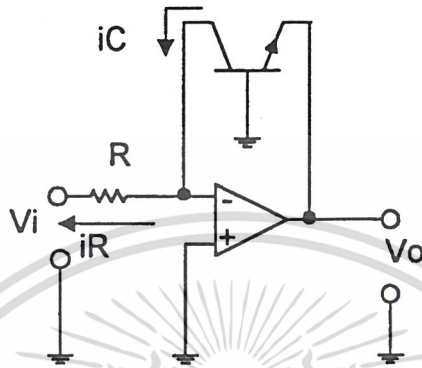
$$V_o = -V_D = [-KT / q](\ln I_D - \ln I_S) \quad \dots\dots\dots (2-29)$$

จากรูปที่ 2.8 กระแส $I_D = V_i / R_1 = IR_1$ (2-30)

$\therefore V_o = [-KT / q](\ln V_i / R_1 - \ln I_S)$ (2-31)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

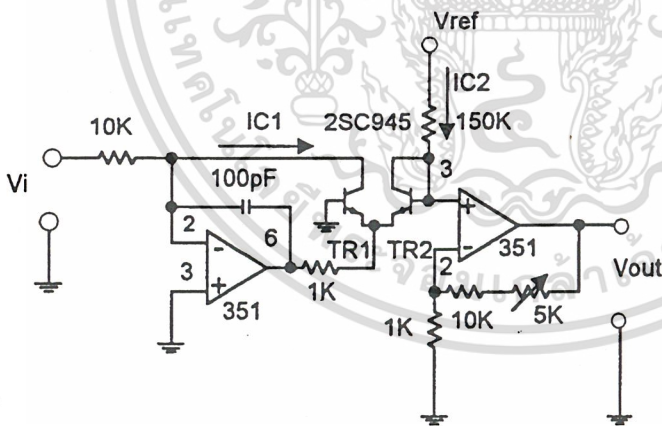
สำหรับวงจรที่ใช้ทรานซิสเตอร์ ดังรูปที่ 2.9



รูปที่ 2.9 Basic log amp

เช่นเดียวกันจากรูปที่ 2.9 ก็จะได้ สมการ

$$V_o = [-KT / q](\ln V_i/R_1 - \ln I_{ES}) \dots\dots\dots (2-32)$$



รูปที่ 2.10 ตัวอย่างวงจรใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 2.10 V_{BE} ของ TR_1

$$V_{BE} = V_T \ln I_{C1}/I_{S1} \quad \dots\dots\dots (2-33)$$

$$V_{BE} = V_T \ln I_{C2}/I_{S2} \quad \dots\dots\dots (2-34)$$

เมื่อ $V_T = KT/q$

ผลต่าง V_{BE} ระหว่าง TR_1 TR_2

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T (\ln I_{C1} - \ln I_{S1}) - V_T (\ln I_{C2} - \ln I_{S2}) \quad \dots\dots\dots (2-34)$$

$$= V_T \ln I_{C1} - V_T \ln I_{C2} \quad \dots\dots\dots (2-36)$$

โดยที่ $I_{S1} = I_{S2}$

จาก $I_{C1} = V_1/R_1$

$$I_{C2} = (V_{CC} + \Delta V_{BE})/R_3 = V_{CC} \quad \dots\dots\dots (2-37)$$

แทนค่า (2-37) ใน (2-36) จะได้ ($V_{CC} \gg \Delta V_{BE}$)

$$\Delta V_{BE} = V_T \ln V_1 / -V_T \ln R_3 \quad \dots\dots\dots (2-38)$$

$$= V_T \ln V_1 (R_3 / V_{CC} R_1) \quad \dots\dots\dots (2-39)$$

จากรูป V_p

$$= -\Delta V_{BE} = -V_T \ln V_1 (R_3 / V_{CC} R_1) \quad \dots\dots\dots (2-40)$$

จากรูป V_n

$$= V_o [R_4 / (R_4 + R_5)] \quad \dots\dots\dots (2-41)$$

$$V_p = V_n$$

$$\therefore -V_T \ln V_1 (R_3 / V_{CC} R_1) = V_o [R_4 / (R_4 + R_5)] \quad \dots\dots\dots (2-42)$$

$$V_o = -V_T [1 + R_5 / R_4] \ln [R_3 / R_1 V_{CC}] V_1 \quad \dots\dots\dots (2-43)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข. วงจรแอนติล็อกการิทึม (Anti-Logarithmic circuit)

จากพื้นฐานทางคณิตศาสตร์เราทราบว่า ถ้า Take exponential ของ log หมายถึง การทำ log ให้เป็น Anti-log $e^{\ln x} = x$ จากสมการที่ (2-27) และจากรูปที่ 2.11

$$I_C = I_{ES} \exp [qV_{BE}/KT]$$

$$V_O = I_f R_f = -I_C R_f$$

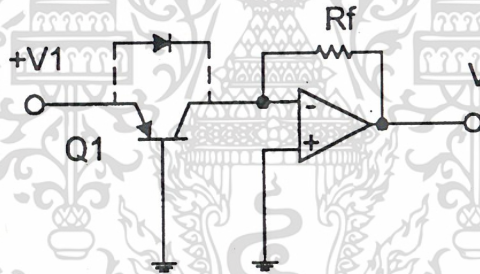
ดังนั้น

$$V_O = -R_f I_{ES} \text{antilog} [qV_1/KT] \quad \dots\dots\dots (2-44)$$

ในทำนองเดียวกันอาจแทน Transistor ด้วย Diode ดังสมการ

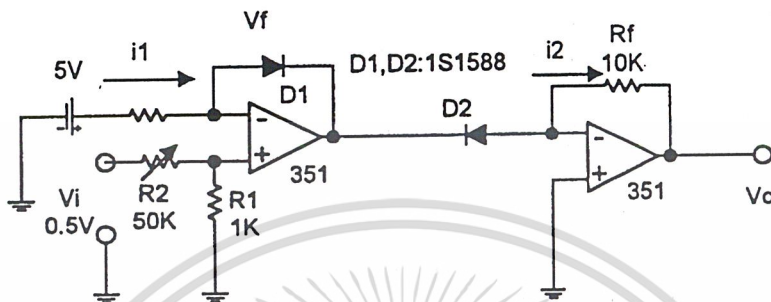
$$V_O = -R_f I_{ES} \text{antilog} [qV_1/KT] \quad \dots\dots\dots (2-45)$$

วงจรที่ใช้ ไดโอดแทนทรานซิสเตอร์ได้



รูปที่ 2.11 anti-log amp

ตัวอย่างวงจรใช้งานรูปที่ 2.12 และสมการ



รูปที่ 2.12

$$I_F = I_S \exp [V_F/V_T]$$

$$V_F = V_T \exp [I_F/I_S]$$

เข้าที่พู่ท V3 ของ A1

$$V_3 = [R_1 / (R_2 + R_1)] V_1 - V_T \ln I_F / I_S \dots\dots\dots (2-46)$$

$$I_2 = I_S \exp [-V_3 / V_T] \dots\dots\dots (2-47)$$

$$\therefore I_2 = I_S \exp [\ln (I_F / I_S) - R_1 V_3 / (R_1 + R_2) V_T] \dots\dots\dots (2-48)$$

$$I_2 = I_F / \exp [R_1 V_3 / (R_1 + R_2) V_T] \dots\dots\dots (2-49)$$

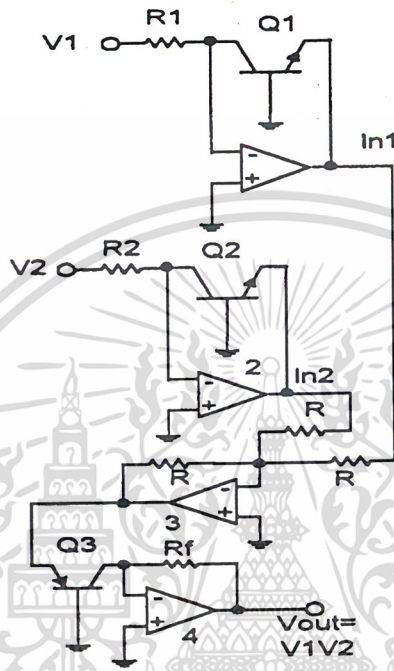
และ $V_o = R_f I_2 \dots\dots\dots (2-50)$

$$\therefore V_o = R_f I_2 \exp [R_1 V_3 / (R_1 + R_2) V_T] \dots\dots\dots (2-51)$$

$$V_o = R_f I_F \ln^{-1} [R_1 V_3 / (R_1 + R_2) V_T] \dots\dots\dots (2-52)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการของวงจร logarithmic เราสามารถสร้างวงจรคูณได้ดังรูปที่ 2.13 ข้างล่าง



รูปที่ 2.13

จากรูป $V_{O1} = V_1 \ln V_1/R_1 - V_T \ln I_{S1}$ (2-53)

$V_{O2} = V_2 \ln V_2/R_2 - V_T \ln I_{S2}$ (2-54)

เอาท์พุทที่ผ่าน adder คือ

$V_{O3} = V_T [\ln V_1/R_1 + \ln V_2/R_2 - \ln I_{S1} - \ln I_{S2}]$ (2-55)

เอาท์พุทของวงจร คือ

$V_{O4} = R_F I_{S4} \text{ antilog } [\ln V_1/R_1 + \ln V_2/R_2 - \ln I_{S1} - \ln I_{S2}]$ (2-56)

$= [R_F I_{S4} / (R_1 R_2 I_{S1} I_{S2})] V_1 V_2$ (2-57)

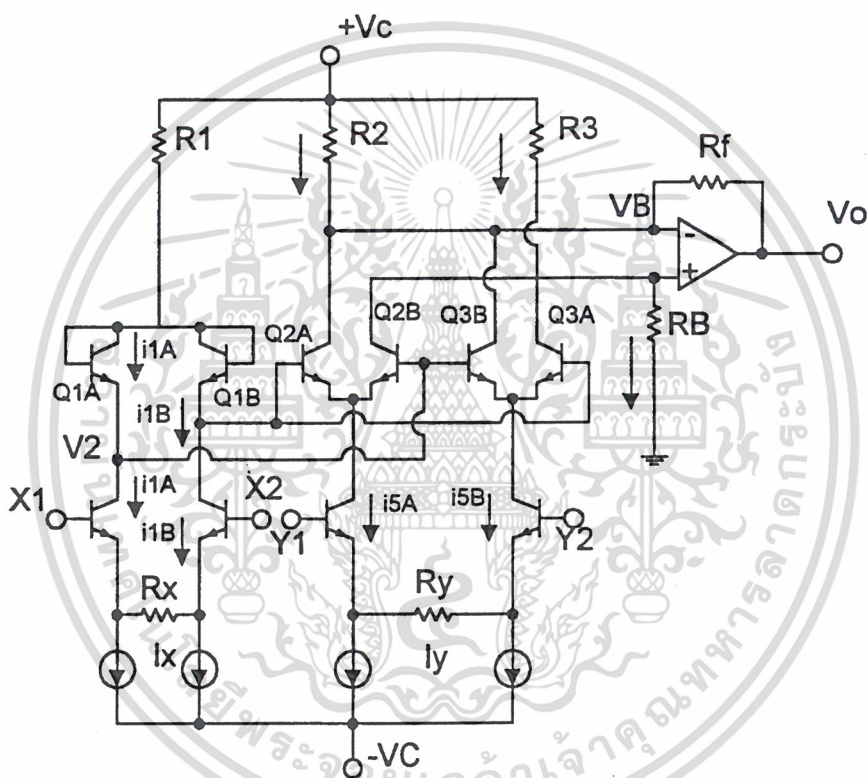
ถ้า $R_F I_{S4} = R_1 R_2 I_{S1} I_{S2}$

$V_{O4} = V_1 V_2$ (2-58)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 วงจรคูณแบบ Variable - Transconductance Multiplier

วงจรคูณแบบ อนาล็อก(Analog) แบบ ชิพ ไอซี (Chip IC) ซึ่งส่วนใหญ่ตามท้องตลาดจะใช้เทคนิคแบบ Variable - Transconductance ของ silicon Junction semiconductor วงจรคูณดังกล่าว จะให้ Bandwidth ที่กว้างมาก มีลิเนียร์ลิตี้หรือความเป็นเชิงเส้น(linearity) ที่ดี โดยความเที่ยงตรงขึ้นอยู่กับ การเข้ากัน(Matching) ของ ทรานซิสเตอร์ข้างเคียง นอกจากนี้ยังมีราคาถูกซึ่งการทำงานของวงจรถูกกล่าว อธิบายได้ ดังนี้



รูปที่ 2.14 แสดงโครงสร้างของชิพไอซี

จากสมการวงจรถอกรีทีม $V_{BE} = (KT/q) \ln (I_c/I_s)$ (2-59)

I_c = Collector current

I_s = saturation current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 2.14 ทรานซิสเตอร์ Q_{1A} และ Q_{1B}

$$V_1 - V_2 = (KT_{1A}/q) \ln(i_{1A}/i_{s1A}) \quad \dots\dots\dots (2-60)$$

$$V_1 - V_3 = (KT_{1B}/q) \ln(i_{1B}/i_{s1B}) \quad \dots\dots\dots (2-61)$$

เมื่อ Q_{1A} match กับ Q_{1B} จะได้ว่า $T_{1A} = T_{1B} = T_1$ และ $i_{s1A} = i_{s1B} = i_{s1}$

∴ เขียนสมการ (2-60) และ (2-61) ใหม่ได้ว่า

$$V_3 - V_2 = (KT_{1A}/q) \ln(i_{1A}/i_{1B}) \quad \dots\dots\dots (2-62)$$

ในทำนองเดียวกัน ทรานซิสเตอร์ Q_{2A}/Q_{2B} และ Q_{3A}/Q_{3B} ก็ทำได้ลักษณะเดียวกัน

$$V_3 - V_2 = (KT_2/q) \ln(i_{2A}/i_{2B}) \quad \dots\dots\dots (2-63)$$

$$V_3 - V_2 = (KT_3/q) \ln(i_{3A}/i_{3B}) \quad \dots\dots\dots (2-64)$$

จากสมการ (2-62) (2-63) (2-64) ถ้า $T_1 = T_2 = T_3 = T$

$$i_{1A}/i_{1B} = i_{2A}/i_{2B} = i_{3A}/i_{3B} \quad \dots\dots\dots (2-65)$$

$$(V_C - V_8)/R_2 = -i_{2A} + i_{3B} + (V_C - e_0)/R_0 \quad \dots\dots\dots (2-66)$$

$$(V_C - V_8)/R_2 = i_{2B} + i_{3A} + V_8/R_0 \quad \dots\dots\dots (2-67)$$

จากสมการ (2-66) (2-67) จะได้

$$I_O/R_0 = i_{2A} - i_{2B} - i_{3A} - i_{3B} \quad \dots\dots\dots (2-68)$$

พิจารณาทรานซิสเตอร์ Q_{4A}/Q_{4B}

$$X_1 - V_6 = (KT_4/q) \ln(i_{1A}/i_{s4}) \quad \dots\dots\dots (2-69)$$

$$X_2 - V_7 = (KT_4/q) \ln(i_1/i_{s4}) \quad \dots\dots\dots (2-70)$$

สมการ (2-69) - (2-70)

$$X_1 - X_2 - V_6 - V_7 + (KT_4/q) \ln(i_{1A}/i_{1B}) \quad \dots\dots\dots (2-71)$$

$$i_{1A} = [(V_6 - V_7)/R_0] + I_X \quad \dots\dots\dots (2-72)$$

$$i_{1B} = [(V_6 - V_7)/R_0] + I_X \quad \dots\dots\dots (2-73)$$

สมการ (2-72) + (2-73)

$$i_{1A} + i_{1B} = 2I_X \quad \dots\dots\dots (2-74)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า $V_6 - V_7$ จากสมการ (2-72) ลงใน (2-71)

$$X_1 - X_2 = (i_{1A} - I_X) R_X + (KT_4 / q) \ln (i_{1A} / i_{1B}) \quad \dots\dots\dots (2-75)$$

$$X_1 - X_2 = (i_{1A} - I_{1B}) R_X + (KT_4 / q) \ln (i_{1A} / i_{1B}) \quad \dots\dots\dots (2-76)$$

สมการ (2-76) ประมาณค่าโดยมีค่าผิดพลาดไม่มากนัก ฉะนั้นเขียนใหม่ได้

$$X_1 - X_2 = (i_{1A} - I_{1B}) R_X / 2 \quad \dots\dots\dots (2-77)$$

ในทำนองเดียวกันอินพุต Y เขียนได้ว่า

$$Y_1 - Y_2 = (i_{5A} - I_{5B}) R_X / 2 \quad \dots\dots\dots (2-78)$$

$$4[(X_1 - X_2)(Y_1 - Y_2)] / R_X R_Y = (i_{1A} - I_{1B})(i_{5A} - I_{5B}) \quad \dots\dots\dots (2-79)$$

ผลรวมของกระแส Collector ของ Q_{5A} และ Q_{5B}

$$i_{5A} = i_{2A} + i_{2B} \quad \dots\dots\dots (2-80)$$

$$i_{5B} = i_{3A} + i_{3B} \quad \dots\dots\dots (2-81)$$

จากสมการ (2-74) (2-75) i_{1A} , i_{1B} เขียนในรูป i_{2A} , i_{2B} และ i_X

$$i_{1A} = 2 I_X (i_{2A}) / (i_{2A} + i_{2B}) \quad \dots\dots\dots (2-82)$$

$$i_{1B} = 2 I_X (i_{2B}) / (i_{2A} + i_{2B}) \quad \dots\dots\dots (2-83)$$

แทนค่า (2-80), (2-81), (2-82), (2-83) ลงใน(2-79)

$$4[(X_1 - X_2)(Y_1 - Y_2)] / R_X R_Y = 2 I_X [(i_{2A} - I_{2B} - (I_{3A} - I_{3B})) [(i_{2A} - i_{2B}) / (i_{2A} + i_{2B})]] \dots\dots\dots (2-84)$$

จากสมการ (2-84) พิสูจน์ได้ว่า $(i_{2A} - i_{2B}) / (i_{2A} + i_{2B}) = (i_{3A} - i_{3B}) / (i_{3A} + i_{3B}) \dots\dots\dots (2-85)$

แทน (2-85) ใน (2-84)

$$4[(X_1 - X_2)(Y_1 - Y_2)] / R_X R_Y = 2 I_X (i_{2A} - I_{2B} - I_{3A} - I_{3B}) \quad \dots\dots\dots (2-86)$$

เปรียบเทียบ (2-82) กับ (2.83) จะได้

โดยที่ $[2 R_o / I_x R_x R_y] = 1/10$

$$e^o = (X_1 - X_2)(Y_1 - Y_2) / 10 \quad \dots\dots\dots (2-87)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

โครงสร้างของโครงการ

3.1 วงจรและการทำงาน

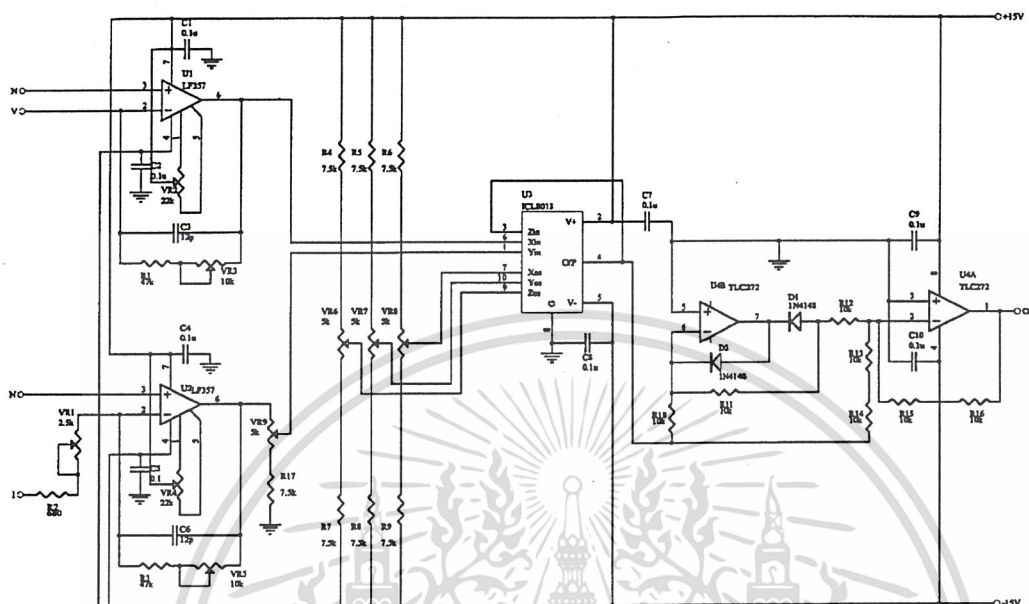
การทำงานของคิจิตอลวัตต์มิเตอร์ กระแสที่วัดจะได้จากกระแสที่ไหลผ่านตัวต้านทานแบ่งกระแส (Shunt Resister) ซึ่งก็คือ R4 ของวงจรที่ 3.1 และจะถูกนำไปทำการเปลี่ยนกระแสเป็นแรงดันทันที ซึ่งค่าแรงดันที่ได้ก็จะเป็นสัดส่วนกับค่ากระแสที่วัดได้ แรงดันที่จะวัดหรือแรงดันที่เข้ามาทางอินพุตของวัตต์มิเตอร์จะผ่านตัวต้านทานที่ต่ออนุกรมกับอินพุต (R1, R2 และ R3 วงจรที่ 3.1) เพื่อการแบ่งแรงดัน และจำกัดกระแสทางอินพุตก่อนที่กระแสและแรงดันที่วัดได้จะถูกส่งไปวงจรคูณเพื่อหาค่ากำลังงานต่อไป



วงจรรูปที่ 3.1 วงจรการต่อโหลด

สัญญาณของกระแสและแรงดันของโหลดก็จะถูกส่งมายังวงจรคูณดังรูปวงจรที่ 3.2 สัญญาณของแรงดัน จะมาเข้าที่ขาอินเวอร์ตอินพุตขา 2 ของ U1 ซึ่งเรียกว่าบัพเฟอร์มิเตอร์ แรงดันทางอินพุตของออปแอมป์ U1 สามารถปรับได้ด้วย VR2 และ VR3 โดย VR3 จะปรับอัตราป้อนกลับเพื่อให้เกิดความแตกต่างทางอินพุตกับเอาต์พุตที่เหมาะสม ส่วน VR2 เป็นตัวปรับแรงดันออฟเซตของ U1 แรงดันจะออกทางเอาต์พุตที่ขา 6 ซึ่งเป็นแรงดันที่ได้รับการขยายตามอัตราส่วนแล้ว ซึ่งสัญญาณแรงดันนี้เป็นสัญญาณที่ป้อนเข้าสู่ขา 6 ของ U3 ในวงจรคูณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

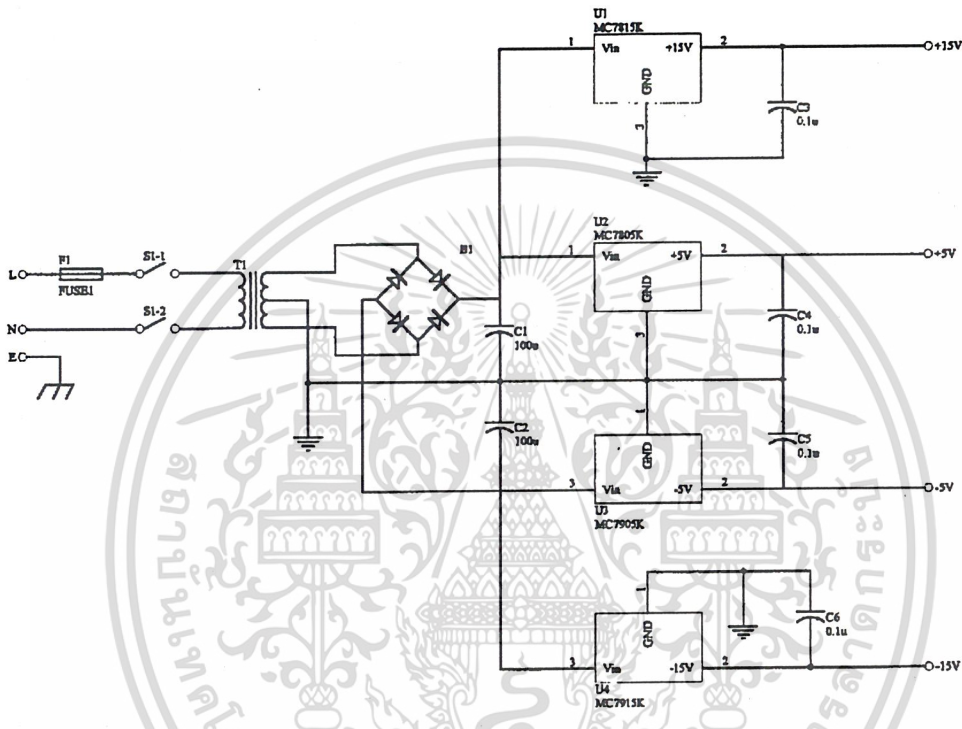


วงจรรูปที่ 3.2 วงจรคุณสมบัติสัญญาณ

ในการวัดกระแสทางอินพุตนี้จะนำแรงดันที่เกิดจากการไหลของกระแสไหลผ่านตัวต้านทานแบ่งกระแสทำให้เกิดแรงดันตกคร่อมขึ้น ซึ่งจะเป็นสัดส่วนที่สัมพันธ์กับปริมาณการไหลของกระแส และแรงดันนี้เองที่จะนำมาเข้าทางอินพุต โดยมี VR1 เป็นตัวปรับขนาดของกระแสทางอินพุตมาเข้าที่ขาอินเวอร์ตอินพุต ขา 2 ของ U2 ทำหน้าที่ขยายปริมาณแรงดันนี้ เปรียบเสมือนหนึ่งว่าเป็นการเปลี่ยนกระแสเป็นแรงดัน มี VR5 ปรับอัตราขยาย และ VR4 ปรับแรงดันออฟเซตทางเอาต์พุตของ U2 แรงดันจะออกทางเอาต์พุตที่ขา 6 ซึ่งเป็นแรงดันที่ได้รับการขยายตามอัตราส่วนแล้ว ซึ่งสัญญาณแรงดันนี้จะเป็นสัญญาณที่ป้อนเข้าสู่ขา 1 ของ U3 ในวงจรถัดไป

หลังจาก U3 ได้รับสัญญาณแรงดันและสัญญาณกระแสของไหลเข้ามาแล้ว เอาต์พุตที่ได้จากไอซี U3 ก็จะเป็นสัญญาณค่าวัดที่เราต้องการทราบ โดยมี VR6, VR7 และ VR8 เป็นตัวปรับออฟเซตของ X, Y และ Z ตามลำดับ สัญญาณค่าวัดที่ได้จาก U3 จะถูกส่งเข้าภาคขยายเรกดิไฟเออร์ โดย U4a และ U4b เพื่อให้สัญญาณค่าวัดที่ได้ กลายเป็นแรงดันไฟตรงที่ไม่มีการกระเพื่อมของแรงดัน อาจเรียกได้ว่าเป็นแรงดันที่คงที่ ซึ่งสัญญาณแรงดันนี้จะเป็นสัญญาณที่ป้อนเข้าสู่ภาคแสดงผลต่อไป

สำหรับไฟเลี้ยงของวงจรทั้งสองภาคนั้น จะถูกสร้างขึ้นด้วยวงจรดังรูปที่ 3.5 ซึ่งใช้ไอซีเรกกูเรทเบอร์ 7805 และ 7905 สำหรับสร้างไฟเลี้ยง +5V และ -5V ให้กับวงจรภาคแสดงผล ส่วนไอซีเรกกูเรทเบอร์ 7815 และ 7915 ใช้สำหรับสร้างไฟเลี้ยง +15V และ -15V ให้กับวงจรการคูณสัญญาณ



วงจรรูปที่ 3.5 แหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง

4.1 การปรับแต่งของวงจร

จากวงจรคุณสมบัติรูปที่ 3.2 เป็นวงจรที่ต้องทำการทดลองวัดกำลังไฟฟ้าจากโหลดและต้องปรับแต่งให้ค่าที่วัดได้ตรงกับความเป็นจริงมากที่สุด โดยค่าที่วัดได้จากวงจรแสดงผลรูปที่ 3.3 และ 3.4 ที่ใช้ไอซีเบอร์ ICL7135

วิธีการปรับแต่งของวงจรคุณสมบัติสามารถกระทำได้ดังขั้นตอนต่อไปนี้

1. ขณะที่ไม่ต่อโหลด วัดสัญญาณที่ขา 6 ของ U1 และปรับ VR2 ให้ได้ 0V, วัดสัญญาณที่ขา 6 ของ U2 และปรับ VR4 ให้ได้ 0 V
2. ปรับ VR6 จนกระทั่งวงจรแสดงผล แสดงค่าเป็น 0
3. ต่อแรงดันไฟ AC 220V เข้าที่ภาคแรงดันอินพุต โดยให้ต่อความต้านทาน 2.2 Mohm และวัดสัญญาณที่ขา 6 ของ U1 และปรับ VR3 ให้ได้ 5.5 V และปรับ VR8 จนกระทั่งวงจรแสดงผล แสดงค่าเป็น 0
4. ต่อแหล่งจ่ายกระแสไฟ 10 A เข้าที่ภาคกระแสอินพุต และวัดสัญญาณที่ขา 6 ของ U2 และปรับ VR5 ให้ได้ 5 V และปรับ VR7 จนกระทั่งวงจรแสดงผล แสดงค่าเป็น 0
5. ต่อโหลดที่ทราบค่ากำลังงานไฟฟ้าเข้ากับเครื่องวัดกำลังงานไฟฟ้า และทำการปรับ VR1 และ VR9 จนกระทั่งวงจรแสดงผล แสดงค่าได้ตรงกับกำลังไฟฟ้าของ

4.2 ผลการทดลอง

หลังจากที่ทำการปรับแต่งของเครื่องวัดกำลังงานไฟฟ้าเรียบร้อยแล้ว จึงได้นำเครื่องวัดกำลังไฟฟ้านี้ ไปเครื่องใช้ไฟฟ้าต่างๆ โดยเทียบกับเครื่องวัดกำลังไฟฟ้ามาตรฐานที่วางจำหน่ายตามบริษัทเครื่องมือวัดต่างๆ ไป ซึ่งได้ผลการทดลองตามตาราง 4.1 ดังนี้

โหลดที่ใช้ทดลอง	กำลังไฟฟ้าที่วัดได้	กำลังไฟฟ้าจริง	ค่า P.F.
หลอดนีออน 11W	12 W	10.5 W	0.630
หลอดนีออน 22W	19 W	18.5 W	0.626
สโคป YOKOGAWA	65 W	67 W	0.550
สว่านไฟฟ้า	184 W	188 W	0.985
เครื่องดูดฝุ่น	795 W	792 W	0.956
เครื่องเป่าผม	845 W	843 W	0.996
เครื่องดูดฝุ่น + เครื่องเป่าผม	1565 W	1550 W	0.986

ตารางที่ 4.1 ผลการทดลอง

จากผลการทดลองดังตารางที่ 4.1 จะเห็นได้ว่าเครื่องวัดกำลังไฟฟ้าที่ได้สร้างขึ้นมานั้น สามารถวัดได้ใกล้เคียงกับความจริงมาก

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุป

จากโครงการนิจิตอลวัตต์มิเตอร์นี้สามารถแบ่งส่วนของโครงการออกเป็น 2 ส่วน โดยในส่วนแรกจะเป็นส่วนของวงจรวัดกำลังไฟฟ้า (ภาค วงจรคูณสัญญาณ) และในส่วนที่สองคือวงจรแสดงผลนิจิตอล เมื่อนำวงจรทั้งสองส่วนรวมกันแล้ว โครงการที่ได้สร้างก็สามารถวัดค่ากำลังงานไฟฟ้าได้ผลที่น่าพอใจ ผลจากการพัฒนาโครงการนี้ทำให้โครงการชิ้นนี้สามารถวัดกำลังไฟฟ้าได้สูงสุดที่ 4400 วัตต์ และยังสามารถใช้งานได้อย่างง่ายดาย โดยโครงการชิ้นนี้สามารถวัดกำลังไฟฟ้าได้ตั้งแต่ 0 ถึง 4400 วัตต์ โดยไม่ต้องทำการเปลี่ยนย่านการวัด

5.1 ข้อเสนอแนะ

เนื่องจากวงจรแสดงผลนิจิตอลจะส่งข้อมูลออกมาเป็นรหัส BCD (Binary Code Decimal) จึงทำให้ง่ายต่อการต่อเข้ากับระบบไมโครโปรเซสเซอร์ เพื่อทำการคำนวณค่าต่างๆ เช่น จำนวนวัตต์ต่อชั่วโมง (Wh) หรือ แสดงผลค่าแรงดันและกระแสไปพร้อมๆ กัน

หนังสืออ้างอิง

- 1.ไมตรี วรวิจิตรยากุล, “ทฤษฎีวงจรไฟฟ้า เล่ม 3” , ภาควิชาไฟฟ้า วิทยาลัยเทคนิคฉะเชิงเทรา, กันยายน
- 2.Yu Jen Wong, W:E. OTT "Function Circuit Design and Applications" Mc Graw-Hill 1976
- 3.Hideo Tunoda "Operational Amp and its Applications" in japan 1983



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



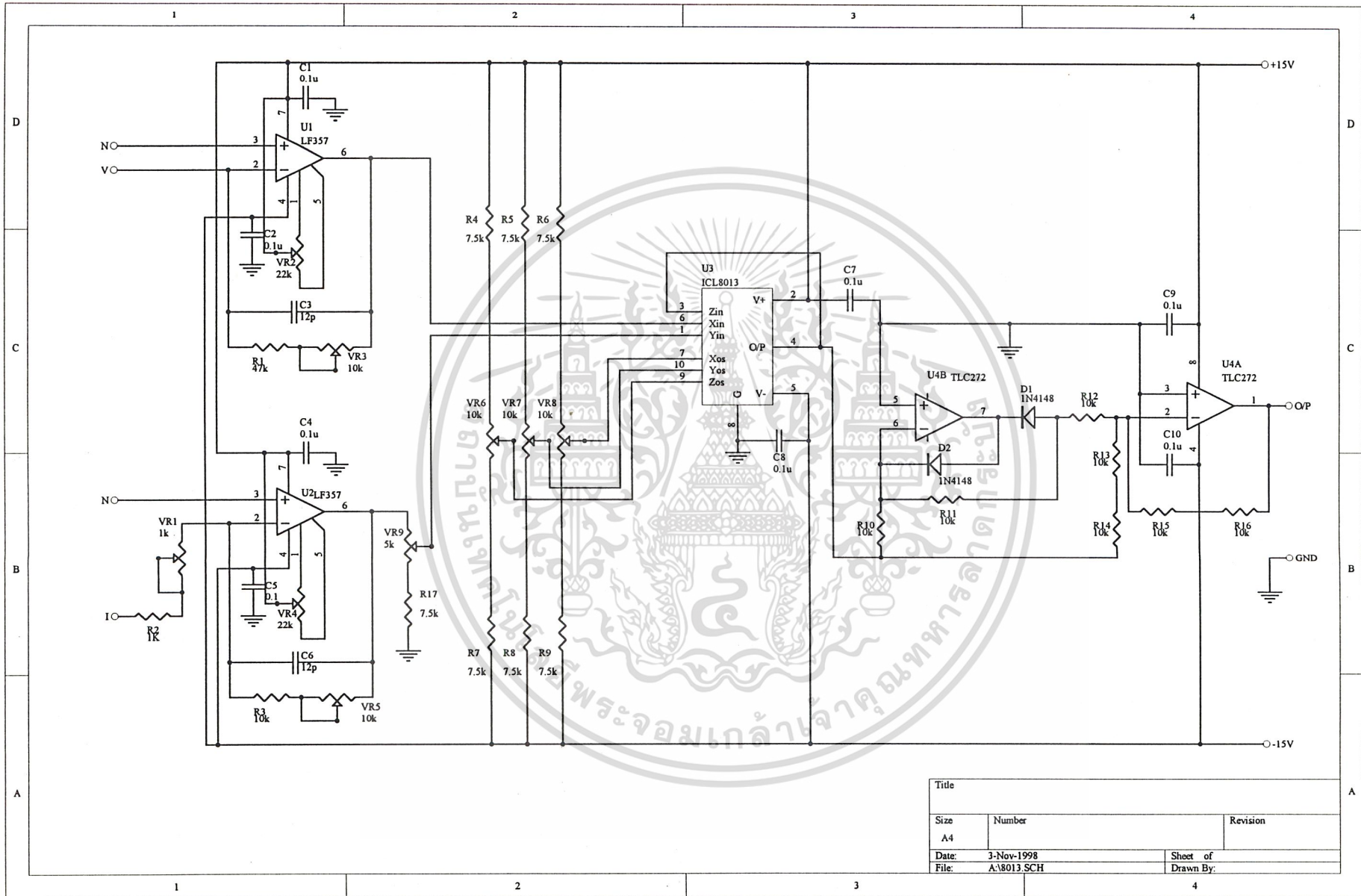
ภาคผนวก ก.
วงจรของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

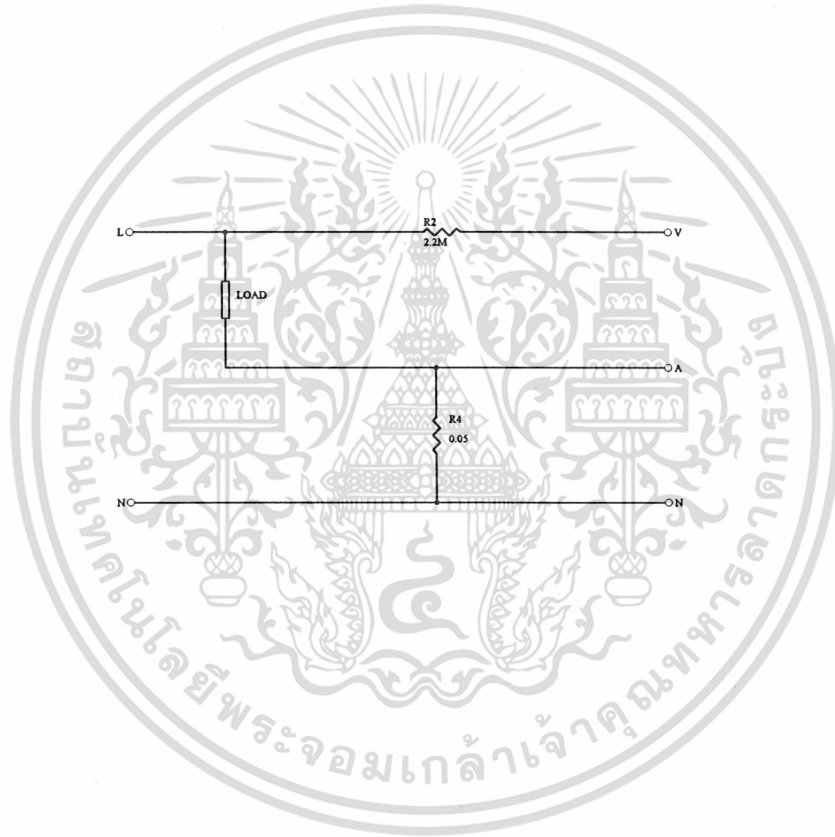
มหาวิทยาลัยศรีนครินทรวิโรฒ

วิทยาลัยเทคโนโลยีพระจอมเกล้าฯ

วิทยาเขตบางพลี

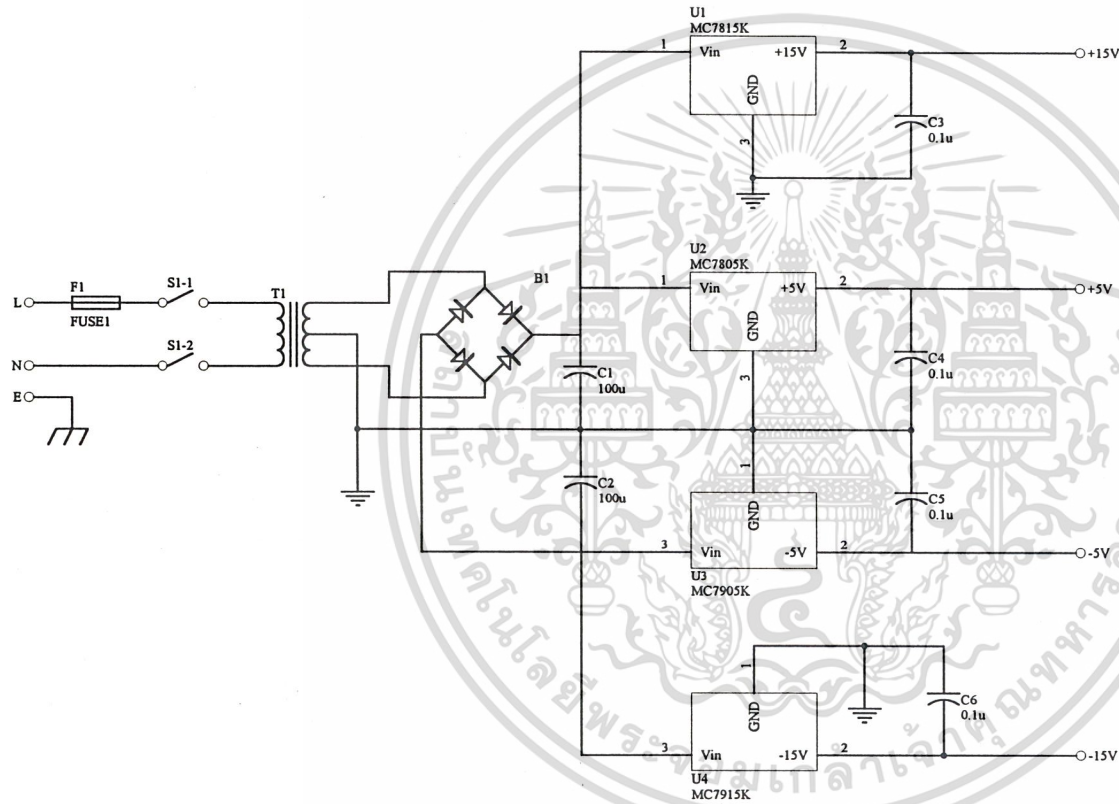


Title		
Size	Number	Revision
A4		
Date:	3-Nov-1998	Sheet of
File:	A:\8013.SCH	Drawn By:



Title		
Size	Number	Revision
B		
Date:	3-Nov-1998	Sheet of
File:	A\LOAD SCH	Drawn By:

ม.ป.ป.บ.๒๕๓๕



Title		
Size	Number	Revision
A4		
Date:	3-Nov-1998	Sheet of
File:	A:\POWER.SCH	Drawn By:



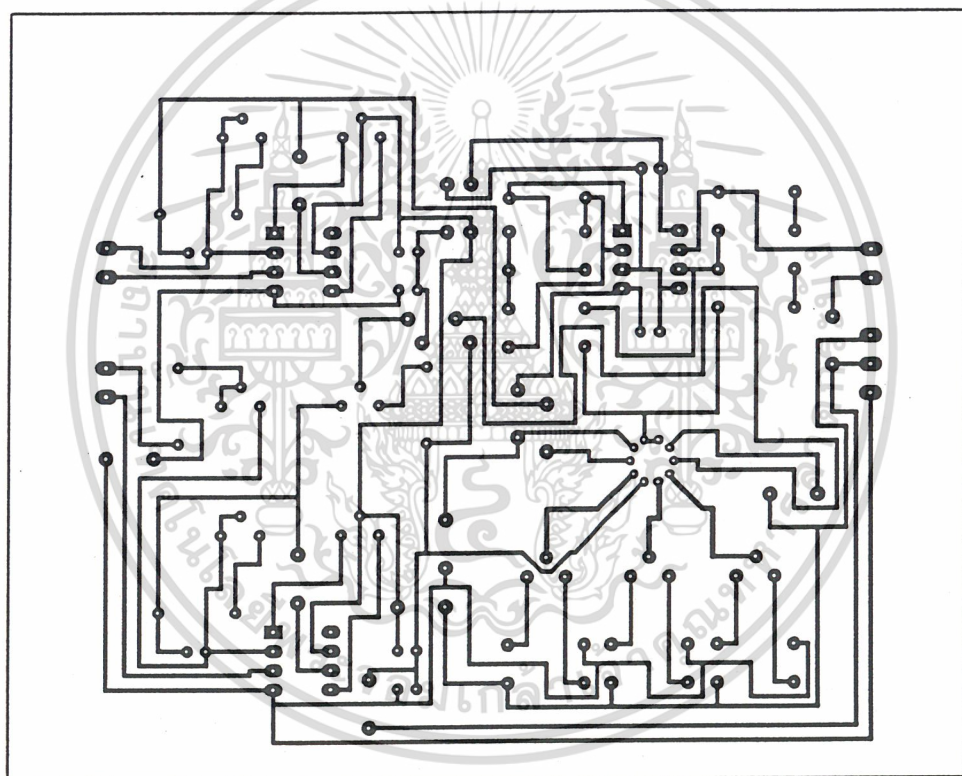
ภาคผนวก ข.

ลายทองแดงของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

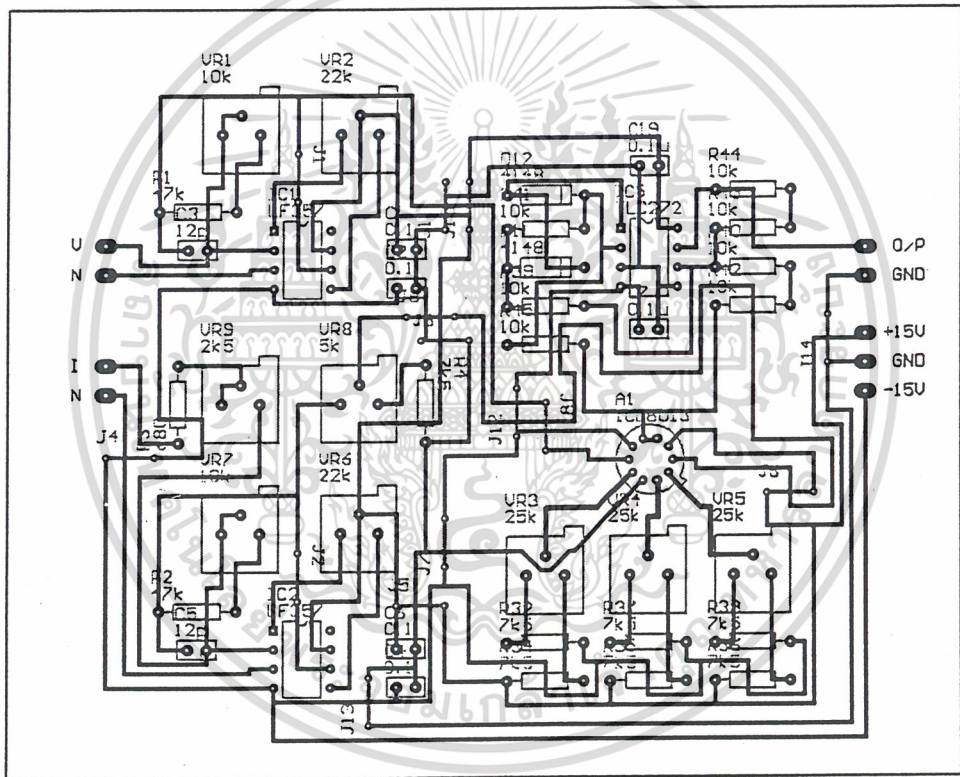
ภาคผนวก ข.

ลายทองแดงของโครงการ



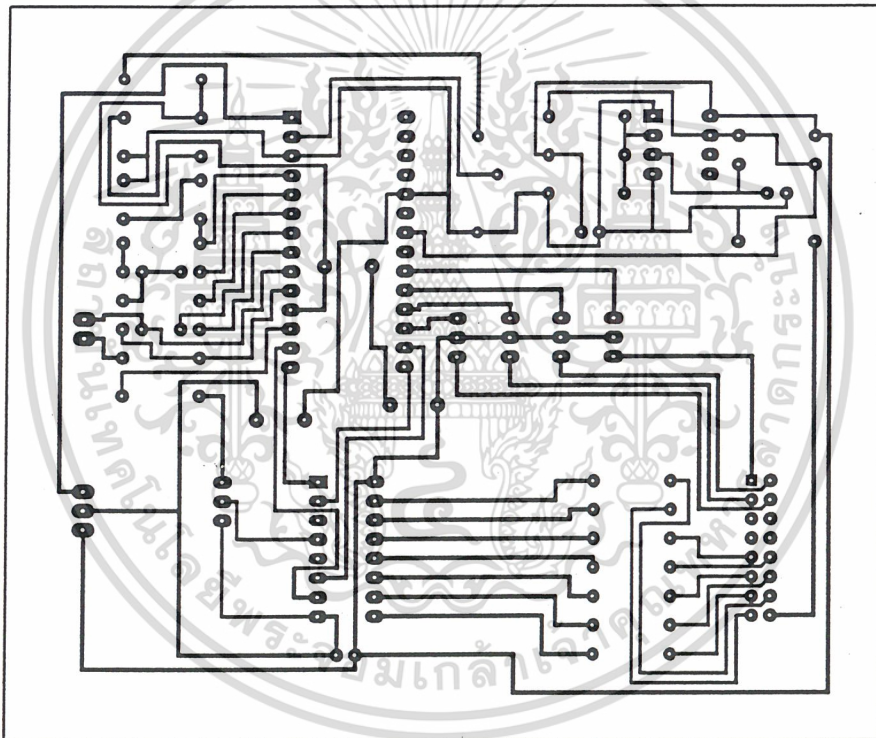
ลายทองแดงของวงจรคุณส์ัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



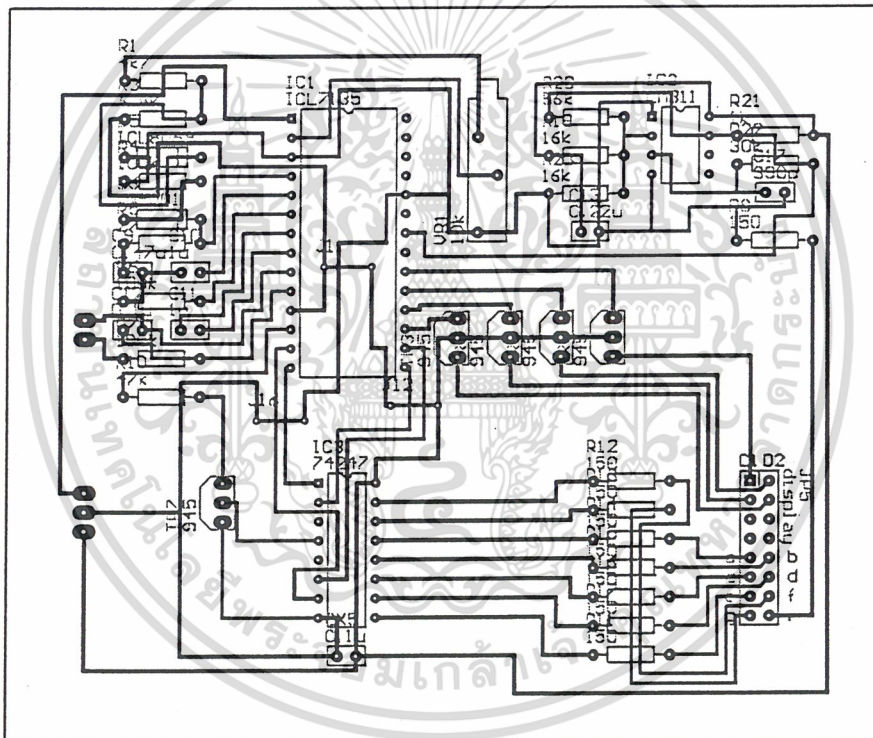
การลงอุปกรณ์ของวงจรคุณสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



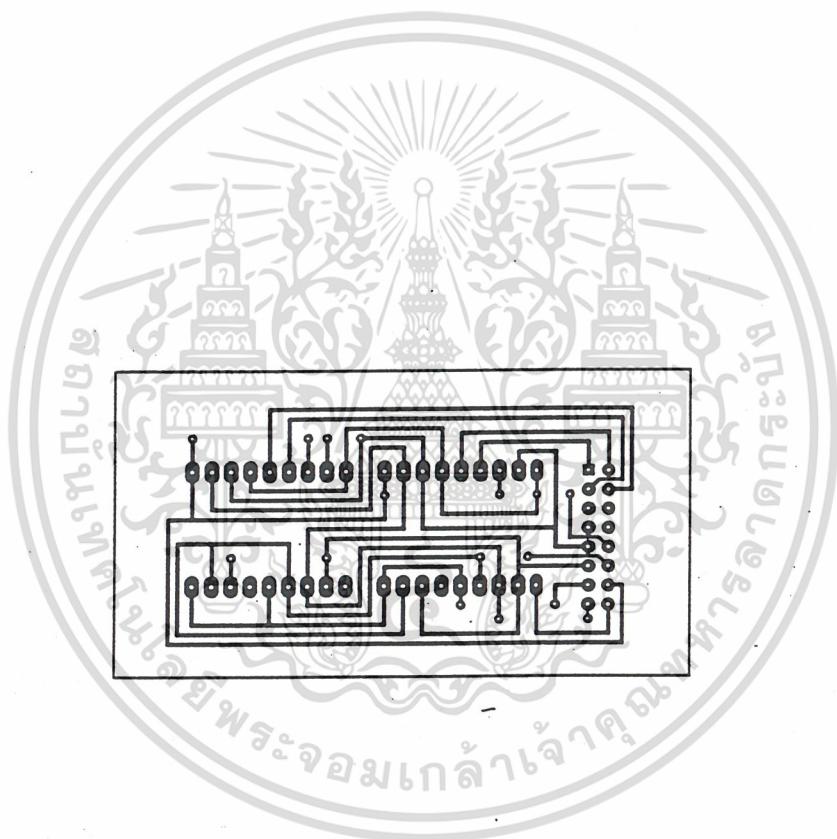
ลายทองแดงของวงจรแสดงผล (1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



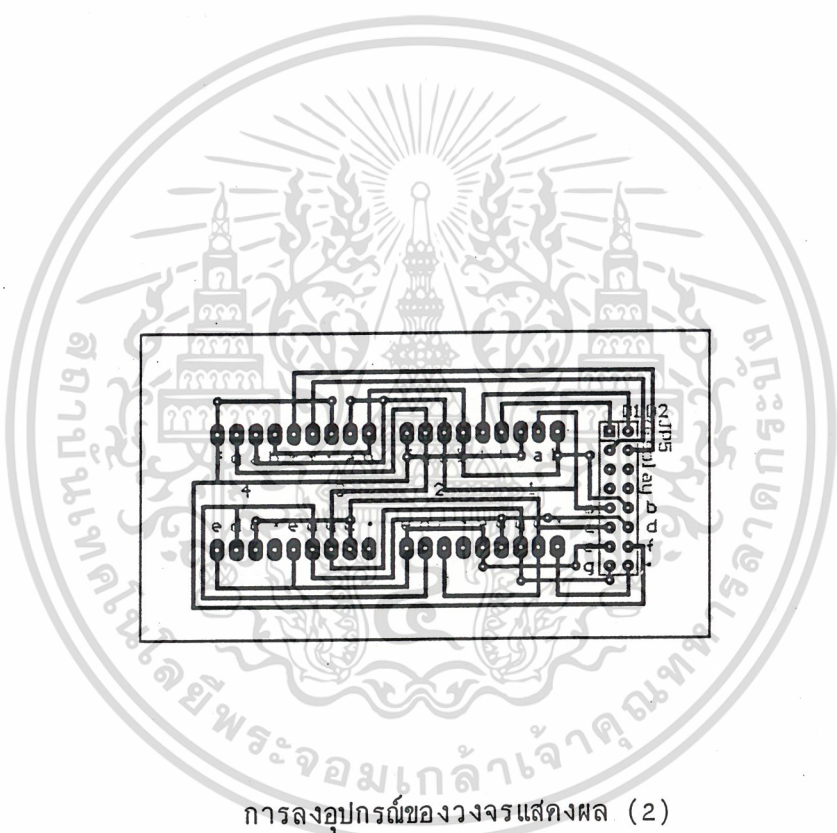
การลงอุปกรณ์ของวงจรแสดงผล (1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



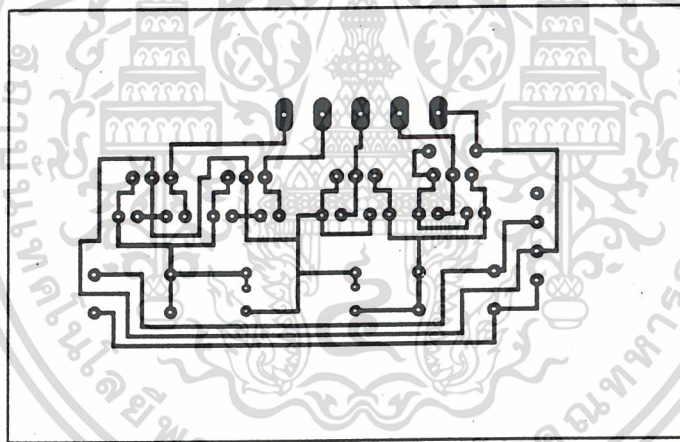
ลายทองแดงของวงจรแสดงผล (2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



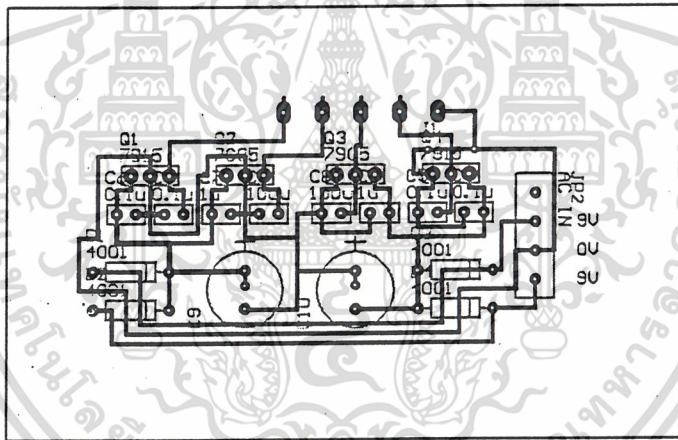
การลงอุปกรณ์ของวงจรแสงผล (2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



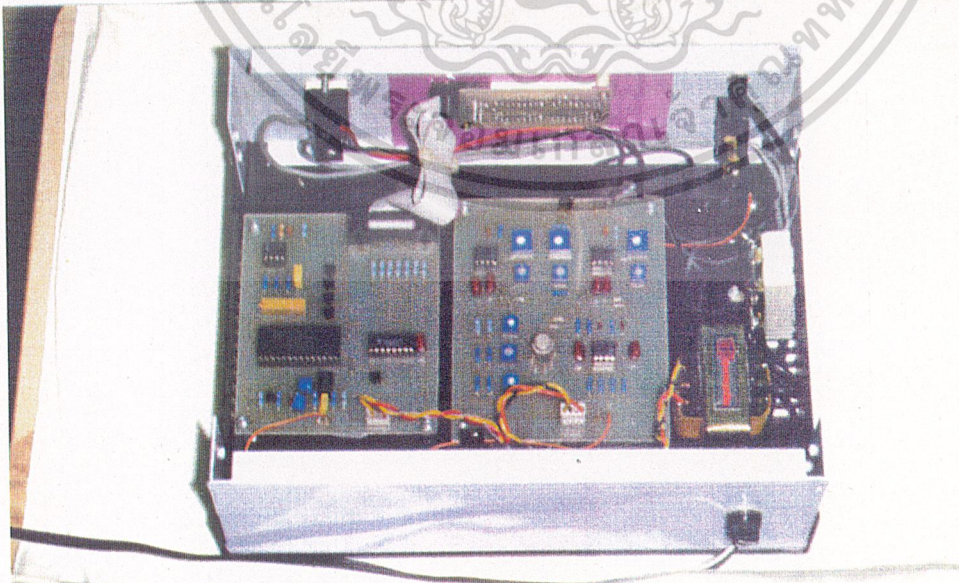
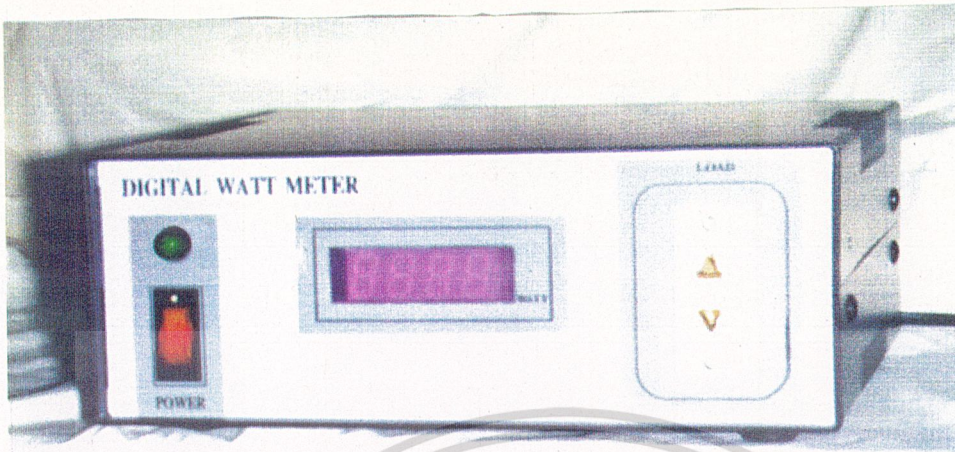
ลายทองแดงของวงจรแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การลงอุปกรณ์ของวงจรแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพด้านบนของ เครื่องงานที่แล้วเสร็จสมบูรณ์



ภาคผนวก ก.

ข้อมูล ไอที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

November 1996

1MHz, Four Quadrant Analog Multiplier

Features

- Accuracy..... $\pm 0.5\%$ ("A" Version)
- Input Voltage Range $\pm 10V$
- Bandwidth..... 1MHz
- Uses Standard $\pm 15V$ Supplies
- Built-In Op Amp Provides Level Shifting, Division and Square Root Functions

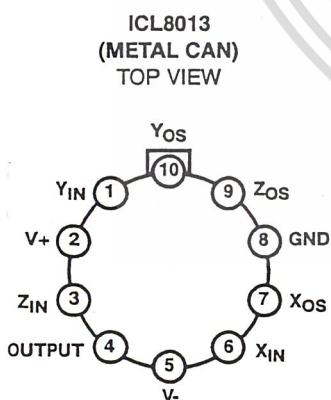
Description

The ICL8013 is a four quadrant analog multiplier whose output is proportional to the algebraic product of two input signals. Feedback around an internal op amp provides level shifting and can be used to generate division and square root functions. A simple arrangement of potentiometers may be used to trim gain accuracy, offset voltage and feedthrough performance. The high accuracy, wide bandwidth, and increased versatility of the ICL8013 make it ideal for all multiplier applications in control and instrumentation systems. Applications include RMS measuring equipment, frequency doublers, balanced modulators and demodulators, function generators, and voltage controlled amplifiers.

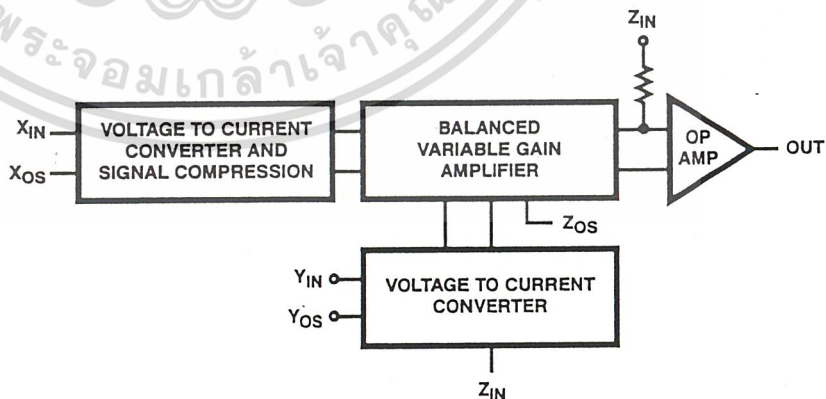
Ordering Information

PART NUMBER	MULTIPLICATION ERROR	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL8013AMTX	$\pm 0.5\%$ } Max $\pm 1\%$ }	-55 to 125	10 Pin Metal Can	T10.B
ICL8013BMTX		-55 to 125	10 Pin Metal Can	T10.B
ICL8013ACTX	$\pm 0.5\%$ } Max $\pm 1\%$ } $\pm 2\%$ }	0 to 70	10 Pin Metal Can	T10.B
ICL8013BCTX		0 to 70	10 Pin Metal Can	T10.B
ICL8013CCTX		0 to 70	10 Pin Metal Can	T10.B

Pinout



Functional Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL8013

Absolute Maximum Ratings

Supply Voltage ± 18
 Input Voltages (X_{IN} , Y_{IN} , Z_{IN} , X_{OS} , Y_{OS} , Z_{OS}) V_{SUPPLY}

Operating Conditions

Temperature Range
 ICL8013XC 0°C to 70°C
 ICL8013XM -55°C to 125°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Thermal Information

Thermal Resistance (Typical, Note 1) θ_{JA} ($^{\circ}\text{C}/\text{W}$) θ_{JC} ($^{\circ}\text{C}/\text{W}$)
 Metal Can Package 160 75
 Maximum Junction Temperature (Metal Can Package) 175°C
 Maximum Storage Temperature Range -65°C to 150°C
 Maximum Lead Temperature (Soldering 10s) 300°C

Electrical Specifications $T_A = 25^{\circ}\text{C}$, $V_{SUPPLY} = \pm 15\text{V}$, Gain and Offset Potentiometers Externally Trimmed, Unless Otherwise Specified

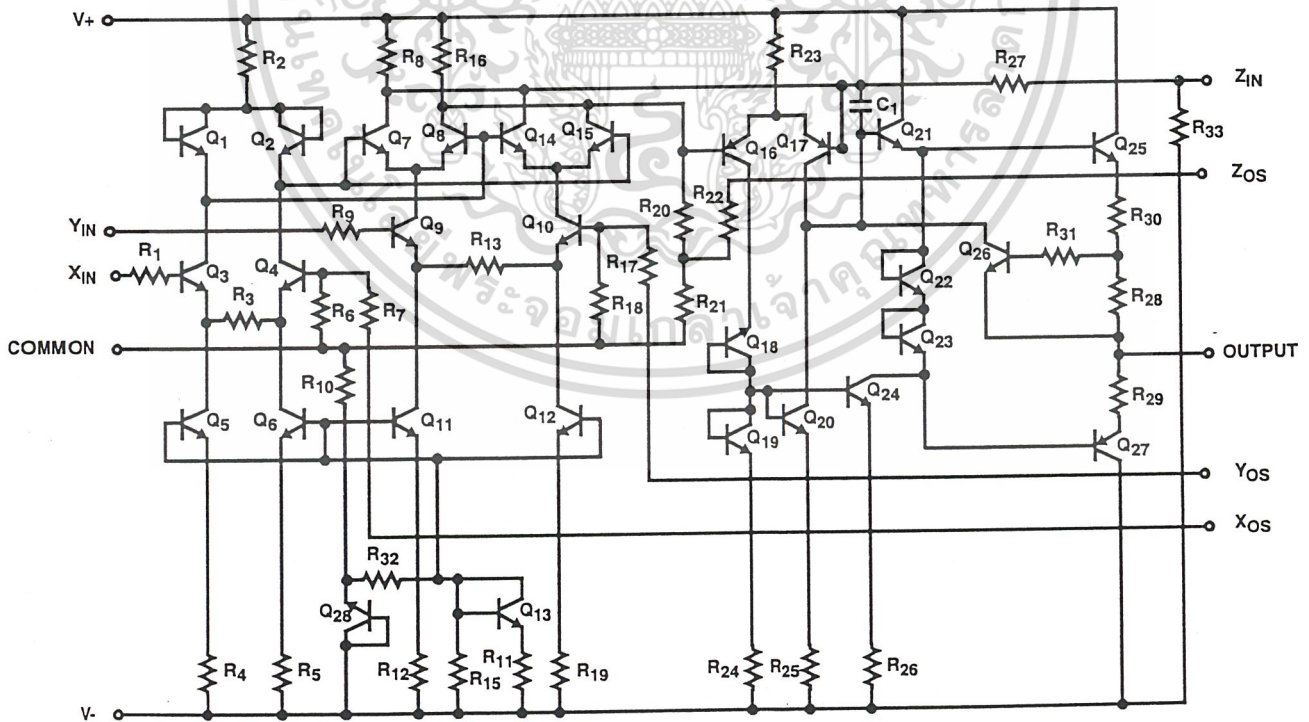
PARAMETER	TEST CONDITIONS	ICL8013A			ICL8013B			ICL8013C			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
Multiplier Function		-	$\frac{XY}{10}$	-	-	$\frac{XY}{10}$	-	-	$\frac{XY}{10}$	-		
Multiplication Error	$-10 < X < 10$ $-10 < Y < 10$	-	-	0.5	-	-	1.0	-	-	2.0	% Full Scale	
Divider Function		-	$\frac{10Z}{X}$	-	-	$\frac{10Z}{X}$	-	-	$\frac{10Z}{X}$	-		
Division Error	$X = -10$	-	0.3	-	-	0.3	-	-	0.3	-	% Full Scale	
	$X = -1$	-	1.5	-	-	1.5	-	-	1.5	-	% Full Scale	
Feedthrough	$X = 0, Y = \pm 10\text{V}$	-	-	50	-	-	100	-	-	200	mV	
	$Y = 0, X = \pm 10\text{V}$	-	-	50	-	-	100	-	-	150	mV	
Non-Linearity	$X = 20\text{V}_{P-P}$ $Y = \pm 10\text{V}_{DC}$	-	-	-	-	-	-	-	-	-		
		X Input	-	± 0.5	-	-	± 0.5	-	-	± 0.8	-	%
Y Input	$Y = 20\text{V}_{P-P}$ $X = \pm 10\text{V}_{DC}$	-	± 0.2	-	-	± 0.2	-	-	± 0.3	-	%	
Frequency Response Small Signal Bandwidth (-3dB)		-	1.0	-	-	1.0	-	-	1.0	-	MHz	
Full Power Bandwidth		-	750	-	-	750	-	-	750	-	kHz	
Slew Rate		-	45	-	-	45	-	-	45	-	V/ μs	
1% Amplitude Error		-	75	-	-	75	-	-	75	-	kHz	
1% Vector Error (0.5° Phase Shift)		-	5	-	-	5	-	-	5	-	kHz	
Settling Time (to $\pm 2\%$ of Final Value)	$V_{IN} = \pm 10\text{V}$	-	1	-	-	1	-	-	1	-	μs	
Overload Recovery (to $\pm 2\%$ of Final Value)	$V_{IN} = \pm 10\text{V}$	-	1	-	-	1	-	-	1	-	μs	
Output Noise	5Hz to 10kHz	-	0.6	-	-	0.6	-	-	0.6	-	mV _{RMS}	
	5Hz to 5MHz	-	3	-	-	3	-	-	3	-	mV _{RMS}	
Input Resistance	$V_{IN} = 0\text{V}$	-	-	-	-	-	-	-	-	-		
		X Input	-	10	-	-	10	-	-	10	-	M Ω
		Y Input	-	6	-	-	6	-	-	6	-	M Ω
		Z Input	-	36	-	-	36	-	-	36	-	k Ω
Input Bias Current	$V_{IN} = 0\text{V}$	-	-	-	-	-	-	-	-	-		
		X or Y Input	-	2	5	-	7.5	-	-	10	-	μA
		Z Input	-	25	25	-	25	-	-	25	-	μA

ICL8013

Electrical Specifications $T_A = 25^\circ\text{C}$, $V_{\text{SUPPLY}} = \pm 15\text{V}$, Gain and Offset Potentiometers Externally Trimmed, Unless Otherwise Specified (Continued)

PARAMETER	TEST CONDITIONS	ICL8013A			ICL8013B			ICL8013C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Power Supply Variation		-		-	-		-	-		-	
Multiplication Error		-	0.2	-	-	0.2	-	-	0.2	-	%/%
Output Offset		-	-	50	-	-	75	-	-	100	mV/V
Scale Factor		-	0.1	-	-	0.1	-	-	0.1	-	%/%
Quiescent Current		-	3.5	6.0	-	3.5	6.0	-	3.5	6.0	mA
THE FOLLOWING SPECIFICATIONS APPLY OVER THE OPERATING TEMPERATURE RANGES											
Multiplication Error	$-10\text{V} < X_{\text{IN}} < 10\text{V}$, $-10\text{V} < Y_{\text{IN}} < 10\text{V}$	-	1.5	-	-	2	-	-	3	-	% Full Scale
Average Temp. Coefficients		-		-	-		-	-		-	
Accuracy		-	0.06	-	-	0.06	-	-	0.06	-	%/°C
Output Offset		-	0.2	-	-	0.2	-	-	0.2	-	mV/°C
Scale Factor		-	0.04	-	-	0.04	-	-	0.04	-	%/°C
Input Bias Current		-	-	-	-	-	-	-	-	-	
X or Y Input	$V_{\text{IN}} = 0\text{V}$	-	-	5	-	-	5	-	-	10	μA
Z Input		-	-	25	-	-	25	-	-	35	μA
Input Voltage (X, Y, or Z)		-	-	± 10	-	-	± 10	-	-	± 10	V
Output Voltage Swing	$R_L \geq 2\text{k}\Omega$ $C_L < 1000\text{pF}$	-	± 10	-	-	± 10	-	-	± 10	-	V

Schematic Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Information

Detailed Circuit Description

The fundamental element of the ICL8013 multiplier is the bipolar differential amplifier of Figure 1.

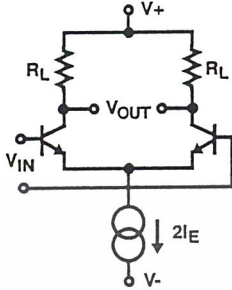


FIGURE 1. DIFFERENTIAL AMPLIFIER

The small signal differential voltage gain of this circuit is given by:

$$A_V = \frac{V_{OUT}}{V_{IN}} = \frac{R_L}{r_E}$$

$$\text{Substituting } r_E = \frac{1}{g_M} = \frac{kT}{qI_E}$$

$$V_{OUT} = V_{IN} \left(\frac{R_L}{r_E} \right) = V_{IN} \times \frac{qI_E R_L}{kT}$$

The output voltage is thus proportional to the product of the input voltage V_{IN} and the emitter current I_E . In the simple transconductance multiplier of Figure 2, a current source comprising Q_3 , D_1 , and R_Y is used. If V_Y is large compared with the drop across D_1 , then

$$I_D = \frac{V_Y}{R_Y} = 2I_E \text{ and}$$

$$V_{OUT} = \frac{qR_L}{kTR_Y} (V_X \times V_Y)$$

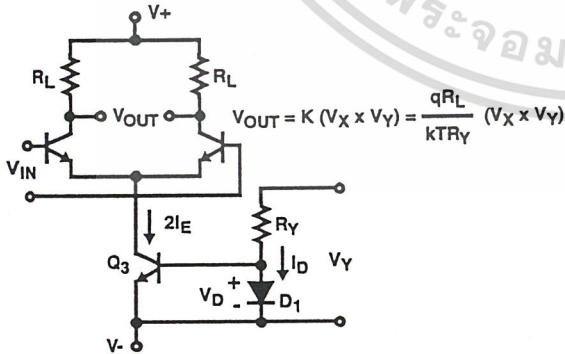


FIGURE 2. TRANSCONDUCTANCE MULTIPLIER

There are several difficulties with this simple modulator:

1. V_Y must be positive and greater than V_D .
2. Some portion of the signal at V_X will appear at the output unless $I_E = 0$.
3. V_X must be a small signal for the differential pair to be linear.
4. The output voltage is not centered around ground.

The first problem relates to the method of converting the V_Y voltage to a current to vary the gain of the V_X differential pair. A better method, Figure 3, uses another differential pair but with considerable emitter degeneration. In this circuit the differential input voltage appears across the common emitter resistor, producing a current which adds or subtracts from the quiescent current in either collector. This type of voltage to current converter handles signals from 0V to $\pm 10V$ with excellent linearity.

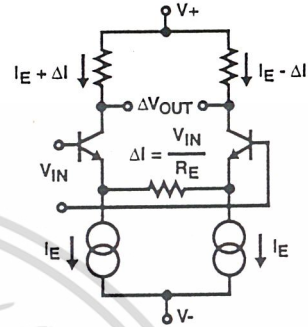


FIGURE 3. VOLTAGE TO CURRENT CONVERTER

The second problem is called feedthrough; i.e., the product of zero and some finite input signal does not produce zero output voltage. The circuit whose operation is illustrated by Figures 4A, 4B, and 4C overcomes this problem and forms the heart of many multiplier circuits in use today.

This circuit is basically two matched differential pairs with cross coupled collectors. Consider the case shown in Figure 4A of exactly equal current sources biasing the two pairs. With a small positive signal at V_{IN} , the collector current of Q_1 and Q_4 will increase but the collector currents of Q_2 and Q_3 will decrease by the same amount. Since the collectors are cross coupled the current through the load resistors remains unchanged and independent of the V_{IN} input voltage.

In Figure 4B, notice that with $V_{IN} = 0$ any variation in the ratio of biasing current sources will produce a common mode voltage across the load resistors. The differential output voltage will remain zero. In Figure 4C we apply a differential input voltage with unbalanced current sources. If I_{E1} is twice I_{E2} the gain of differential pair Q_1 and Q_2 is twice the gain of pair Q_3 and Q_4 . Therefore, the change in cross coupled collector currents will be unequal and a differential output voltage will result. By replacing the separate biasing current sources with the voltage to current converter of Figure 3 we have a balanced multiplier circuit capable of four quadrant operation (Figure 5).

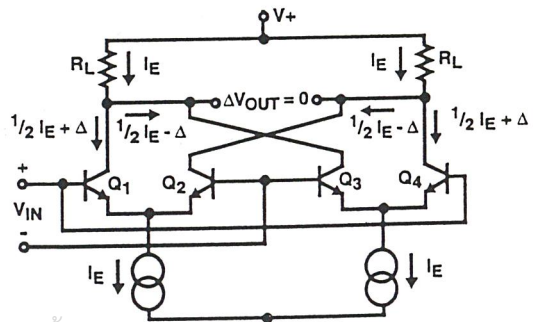


FIGURE 4A. INPUT SIGNAL WITH BALANCED CURRENT SOURCES $\Delta V_{OUT} = 0V$

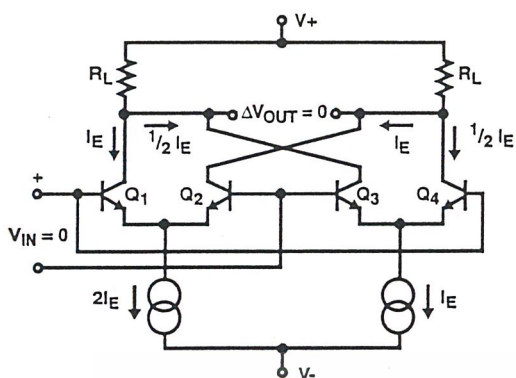


FIGURE 4B. NO INPUT SIGNAL WITH UNBALANCED CURRENT SOURCES $\Delta V_{OUT} = 0V$

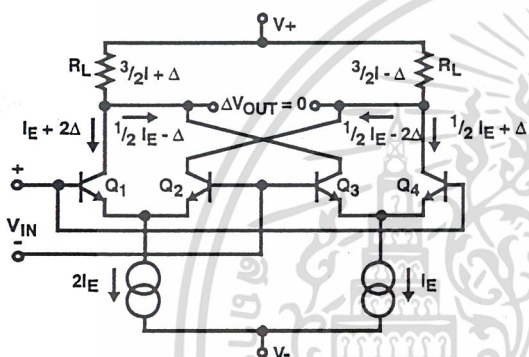


FIGURE 4C. INPUT SIGNAL WITH UNBALANCED CURRENT SOURCES, DIFFERENTIAL OUTPUT VOLTAGE

This circuit of Figure 5 still has the problem that the input voltage V_{IN} must be small to keep the differential amplifier in the linear region. To be able to handle large signals, we need an amplitude compression circuit.

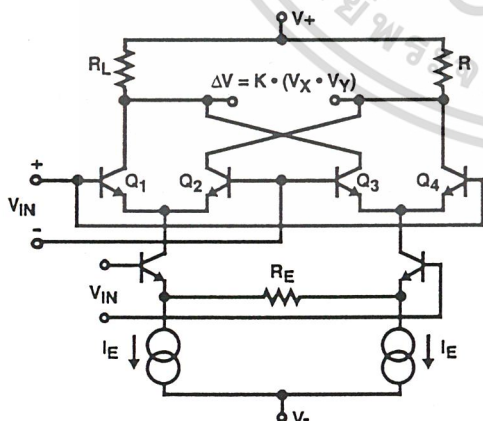


FIGURE 5. TYPICAL FOUR QUADRANT MULTIPLIER-MODULATOR

Figure 2 showed a current source formed by relying on the matching characteristics of a diode and the emitter base junction of a transistor. Extension of this idea to a differential circuit is shown in Figure 6A. In a differential pair, the input voltage splits the biasing current in a logarithmic ratio. (The usual

assumption of linearity is useful only for small signals.) Since the input to the differential pair in Figure 6A is the difference in voltage across the two diodes, which in turn is proportional to the log of the ratio of drive currents, it follows that the ratio of diode currents and the ratio of collector currents are linearly related and independent of amplitude. If we combine this circuit with the voltage to current converter of Figure 3, we have Figure 6B. The output of the differential amplifier is now proportional to the input voltage over a large dynamic range, thereby improving linearity while minimizing drift and noise factors.

The complete schematic is shown after the Electrical Specifications Table. The differential pair Q_3 and Q_4 form a voltage to current converter whose output is compressed in collector diodes Q_1 and Q_2 . These diodes drive the balanced cross-coupled differential amplifier Q_7/Q_8 Q_{14}/Q_{15} . The gain of these amplifiers is modulated by the voltage to current converter Q_9 and Q_{10} . Transistors Q_5 , Q_6 , Q_{11} , and Q_{12} are constant current sources which bias the voltage to current converter. The output amplifier comprises transistors Q_{16} through Q_{27} .

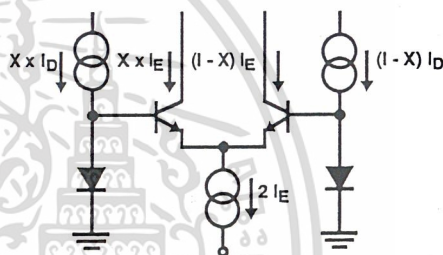


FIGURE 6A. CURRENT GAIN CELL

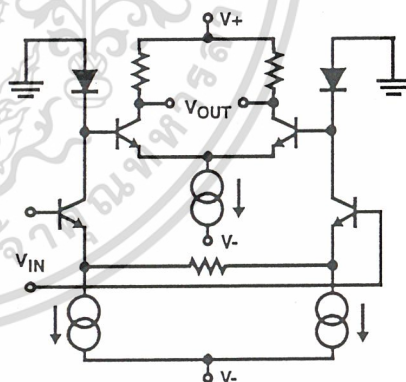


FIGURE 6B. VOLTAGE GAIN WITH SIGNAL COMPRESSION

Definition of Terms

Multiplication/Division Error: This is the basic accuracy specification. It includes terms due to linearity, gain, and offset errors, and is expressed as a percentage of the full scale output.

Feedthrough: With either input at zero, the output of an ideal multiplier should be zero regardless of the signal applied to the other input. The output seen in a non-ideal multiplier is known as the feedthrough.

Nonlinearity: The maximum deviation from the best straight line constructed through the output data, expressed as a percentage of full scale. One input is held constant and

the other swept through its nominal range. The nonlinearity is the component of the total multiplication/division error which cannot be trimmed out.

Typical Applications

Multiplication

In the standard multiplier connection, the Z terminal is connected to the op amp output. All of the modulator output current thus flows through the feedback resistor R₂₇ and produces a proportional output voltage.

Multiplier Trimming Procedure

1. Set X_{IN} = Y_{IN} = 0V and adjust Z_{OS} for zero Output.
2. Apply a ±10V low frequency (≤100Hz) sweep (sine or triangle) to Y_{IN} with X_{IN} = 0V, and adjust X_{OS} for minimum output.
3. Apply the sweep signal of Step 2 to X_{IN} with Y_{IN} = 0V and adjust Y_{OS} for minimum Output.
4. Readjust Z_{OS} as in Step 1, if necessary.
5. With X_{IN} = 10.0V_{DC} and the sweep signal of Step 2 applied to Y_{IN}, adjust the Gain potentiometer for Output = Y_{IN}. This is easily accomplished with a differential scope plug-in (A+B) by inverting one signal and adjusting Gain control for (Output - Y_{IN}) = Zero.

$$\text{Therefore } I_O = X_{IN} \cdot Y_{IN} = \frac{Z_{IN}}{R} = 10Z_{IN}$$

$$\text{Since } Y_{IN} = V_{OUT}, V_{OUT} = \frac{10Z_{IN}}{X_{IN}}$$

Note that when connected as a divider, the X input must be a negative voltage to maintain overall negative feedback.

Divider Trimming Procedure

1. Set trimming potentiometers at mid-scale by adjusting voltage on pins 7, 9 and 10 (X_{OS}, Y_{OS}, Z_{OS}) for 0V.
2. With Z_{IN} = 0V, trim Z_{OS} to hold the Output constant, as X_{IN} is varied from -10V through -1V.
3. With Z_{IN} = 0V and X_{IN} = -10.0V adjust Y_{OS} for zero Output voltage.
4. With Z_{IN} = X_{IN} (and/or Z_{IN} = -X_{IN}) adjust X_{OS} for minimum worst case variation of Output, as X_{IN} is varied from -10V to -1V.
5. Repeat Steps 2 and 3 if Step 4 required a large initial adjustment.
6. With Z_{IN} = X_{IN} (and/or Z_{IN} = -X_{IN}) adjust the gain control until the output is the closest average around +10.0V (-10V for Z_{IN} = -X_{IN}) as X_{IN} is varied from -10V to -3V.

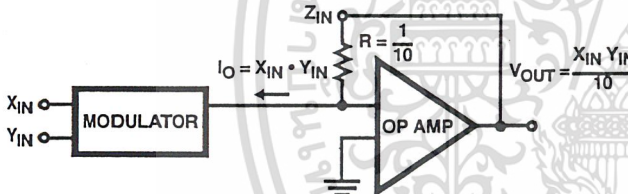


FIGURE 7A. MULTIPLIER BLOCK DIAGRAM

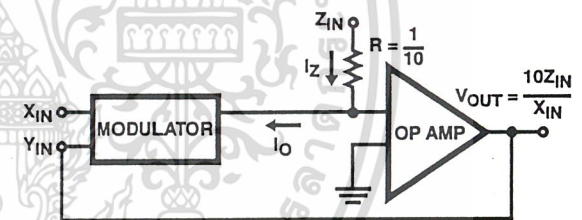


FIGURE 8A. DIVISION BLOCK DIAGRAM

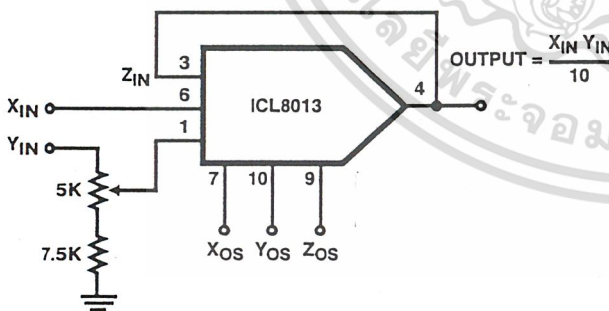


FIGURE 7B. MULTIPLIER CIRCUIT CONNECTION

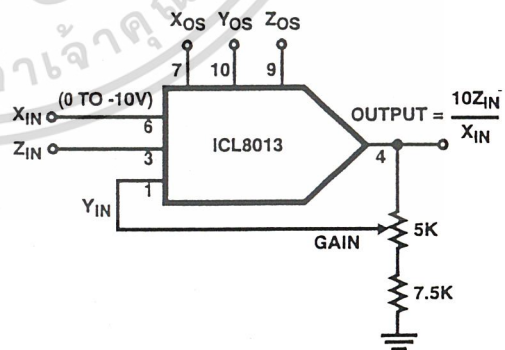


FIGURE 8B. DIVISION CIRCUIT CONNECTION

Division

If the Z terminal is used as an input, and the output of the op amp connected to the Y input, the device functions as a divider. Since the input to the op amp is at virtual ground, and requires negligible bias current, the overall feedback forces the modulator output current to equal the current produced by Z.

Squaring

The squaring function is achieved by simply multiplying with the two inputs tied together. The squaring circuit may also be used as the basis for a frequency doubler since $\cos^2 \omega t = 1/2 (\cos 2\omega t + 1)$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

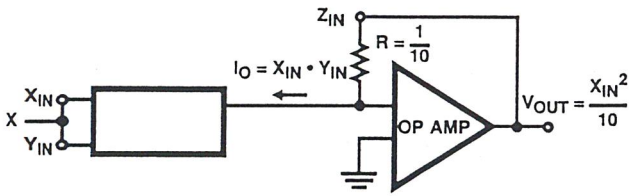


FIGURE 9A. SQUARER BLOCK DIAGRAM

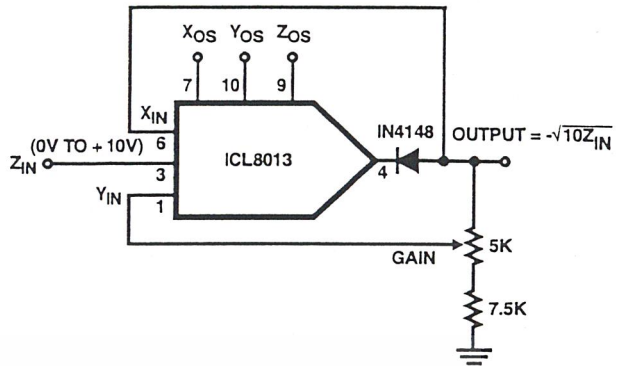


FIGURE 10B. ACTUAL CIRCUIT CONNECTION

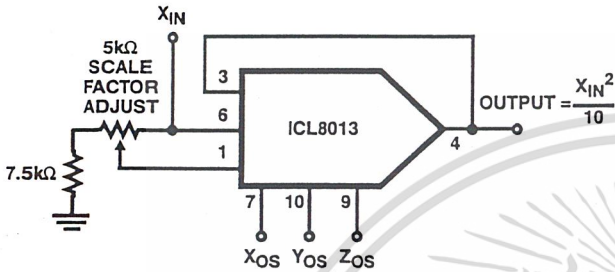


FIGURE 9B. SQUARER CIRCUIT CONNECTION

Square Root

Tying the X and Y inputs together and using overall feedback from the op amp results in the square root function. The output of the modulator is again forced to equal the current produced by the Z input.

$$I_O = X_{IN} \times Y_{IN} = (-V_{OUT})^2 = 10Z_{IN}$$

$$V_{OUT} = -\sqrt{10Z_{IN}}$$

The output is a negative voltage which maintains overall negative feedback. A diode in series with the op amp output prevents the latchup that would otherwise occur for negative input voltages.

Square Root Trimming Procedure

1. Connect the ICL8013 in the Divider configuration.
2. Adjust Z_{OS}, Y_{OS}, X_{OS}, and Gain using Steps 1 through 6 of Divider Trimming Procedure.
3. Convert to the Square Root configuration by connecting X_{IN} to the output and inserting a diode between Pin 4 and the output node.
4. With Z_{IN} = 0V adjust Z_{OS} for zero output voltage.

Variable Gain Amplifier

Most applications for the ICL8013 are straight forward variations of the simple arithmetic functions described above. Although the circuit description frequently disguises the fact, it has already been shown that the frequency doubler is nothing more than a squaring circuit. Similarly the variable gain amplifier is nothing more than a multiplier, with the input signal applied at the X input and the control voltage applied at the Y input.

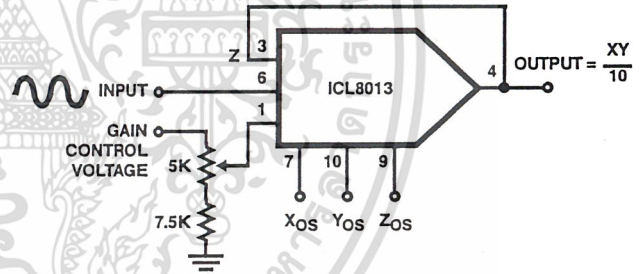


FIGURE 11. VARIABLE GAIN AMPLIFIER

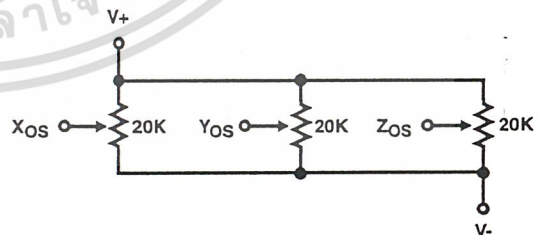


FIGURE 12. POTENTIOMETERS FOR TRIMMING OFFSET AND FEEDTHROUGH

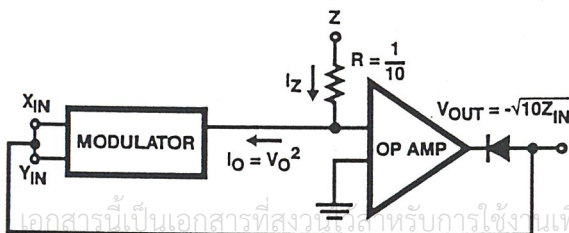


FIGURE 10A. SQUARE ROOT BLOCK DIAGRAM

Typical Performance Curves

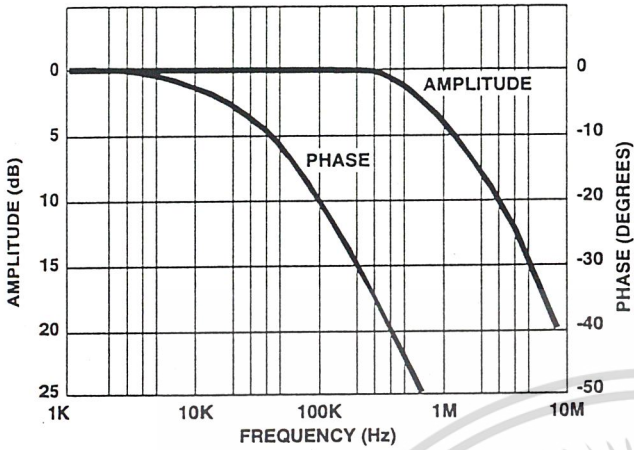


FIGURE 13. FREQUENCY RESPONSE

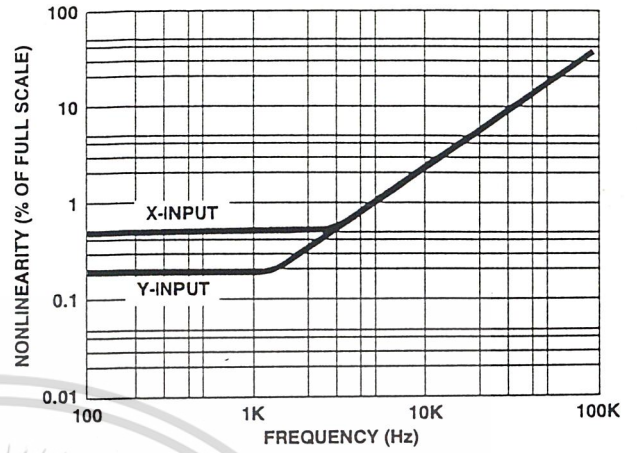


FIGURE 14. NONLINEARITY vs FREQUENCY

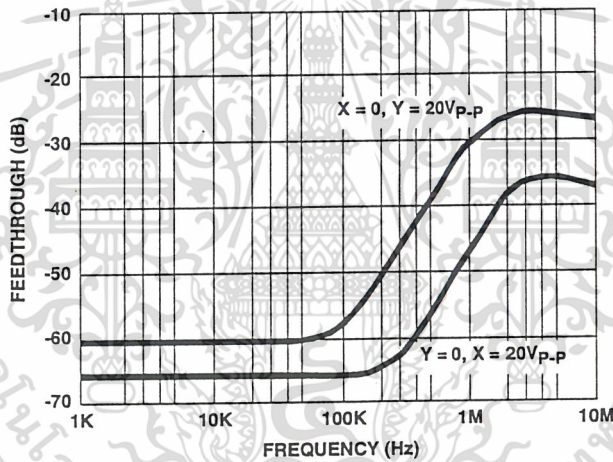


FIGURE 15. FEEDTHROUGH vs FREQUENCY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

August 1997

Features

- Accuracy Guaranteed to ± 1 Count Over Entire ± 20000 Counts (2.0000V Full Scale)
- Guaranteed Zero Reading for 0V Input
- 1pA Typical Input Leakage Current
- True Differential Input
- True Polarity at Zero Count for Precise Null Detection
- Single Reference Voltage Required
- Overrange and Underrange Signals Available for Auto-Range Capability
- All Outputs TTL Compatible
- Blinking Outputs Gives Visual Indication of Overrange
- Six Auxiliary Inputs/Outputs are Available for Interfacing to UARTs, Microprocessors, or Other Circuitry
- Multiplexed BCD Outputs

Description

The Harris ICL7135 precision A/D converter, with its multiplexed BCD output and digit drivers, combines dual-slope conversion reliability with ± 1 in 20,000 count accuracy and is ideally suited for the visual display DVM/DPM market. The 2.0000V full scale capability, auto-zero, and auto-polarity are combined with true ratiometric operation, almost ideal differential linearity and true differential input. All necessary active devices are contained on a single CMOS IC, with the exception of display drivers, reference, and a clock.

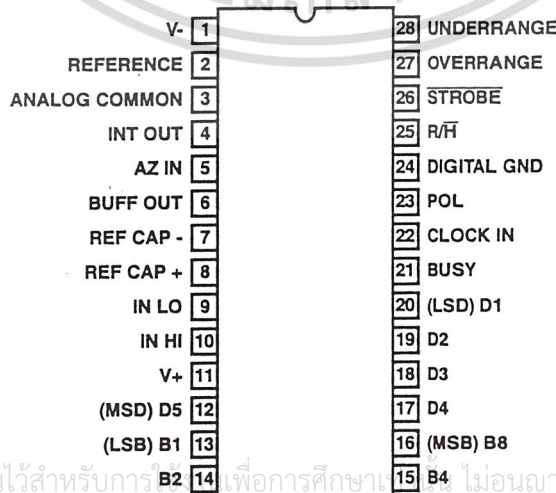
The ICL7135 brings together an unprecedented combination of high accuracy, versatility, and true economy. It features auto-zero to less than 10 μ V, zero drift of less than 1 μ V/ $^{\circ}$ C, input bias current of 10pA (Max), and rollover error of less than one count. The versatility of multiplexed BCD outputs is increased by the addition of several pins which allow it to operate in more sophisticated systems. These include STROBE, OVERRANGE, UNDERRANGE, RUN/HOLD and BUSY lines, making it possible to interface the circuit to a microprocessor or UART.

Ordering Information

PART NUMBER	TEMP. RANGE ($^{\circ}$ C)	PACKAGE	PKG. NO.
ICL7135CPI	0 to 70	28 Ld PDIP	E28.6

Pinout

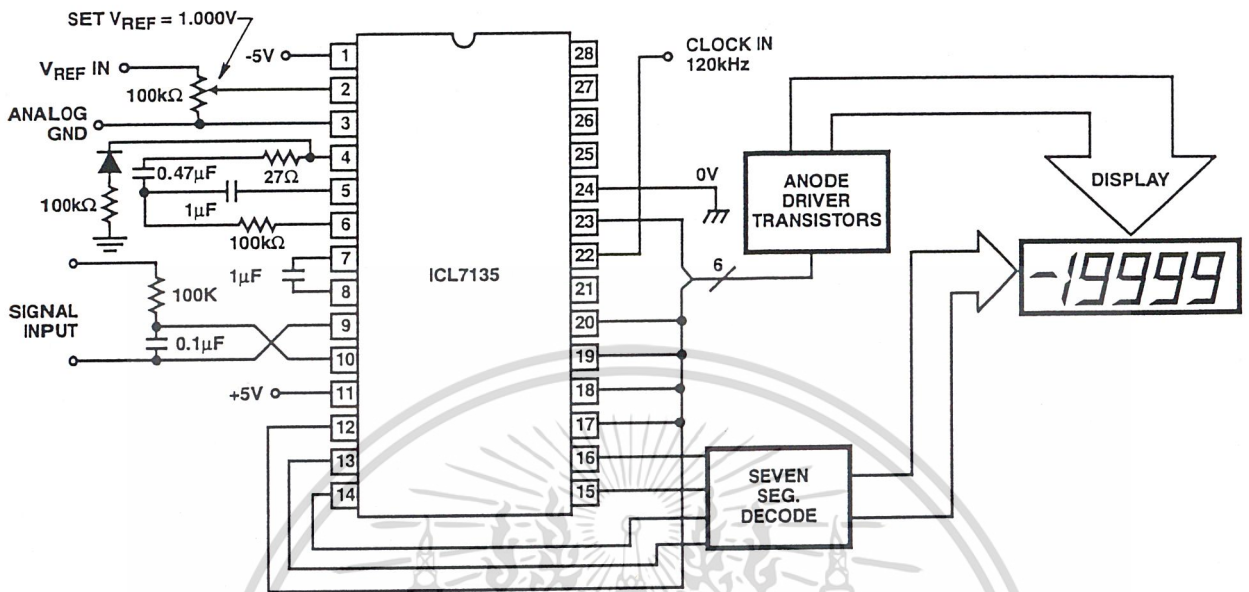
ICL7135
(PDIP)
TOP VIEW



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาและไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7135

Typical Application Schematic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7135

Absolute Maximum Ratings

Supply Voltage V+	+6V
V-	-9V
Analog Input Voltage (Either Input) (Note 1)	V+ to V-
Reference Input Voltage (Either Input)	V+ to V-
Clock Input Voltage	GND to V+

Thermal Information

Thermal Resistance (Typical, Note 2)	θ_{JA} (°C/W)
PDIP Package	55
Maximum Junction Temperature	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)	300°C

Operating Conditions

Temperature Range 0°C to 70°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

- Input voltages may exceed the supply voltages provided the input current is limited to +100µA.
- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications $V_+ = +5V, V_- = -5V, T_A = 25^\circ C, f_{CLK}$ Set for 3 Readings/s, Unless Otherwise Specified

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG (Notes 3, 4)					
Zero Input Reading	$V_{IN} = 0V, V_{REF} = 1.000V$	-00000	+00000	+00000	Counts
Ratiometric Error (Note 4)	$V_{IN} = V_{REF} = 1.000V$	-3	-1	0	Counts
Linearity Over \pm Full Scale (Error of Reading from Best Straight Line)	$-2V \leq V_{IN} \leq +2V$	-	0.5	1	LSB
Differential Linearity (Difference Between Worst Case Step of Adjacent Counts and Ideal Step)	$-2V \leq V_{IN} \leq +2V$	-	0.01	-	LSB
Rollover Error (Difference in Reading for Equal Positive and Negative Voltage Near Full Scale)	$-V_{IN} \equiv +V_{IN} = 2V$	-	0.5	1	LSB
Noise (Peak-to-Peak Value Not Exceeded 95% of Time), e_N	$V_{IN} = 0V, \text{Full scale} = 2.000V$	-	15	-	µV
Input Leakage Current, I_{ILK}	$V_{IN} = 0V$	-	1	10	pA
Zero Reading Drift (Note 7)	$V_{IN} = 0V, 0^\circ C \text{ to } 70^\circ C$	-	0.5	2	µV/°C
Scale Factor Temperature Coefficient, T_C (Notes 5 and 7)	$V_{IN} = +2V, 0^\circ C \text{ to } 70^\circ C$ Ext. Ref. 0ppm/°C	-	2	5	ppm/°C
DIGITAL INPUTS					
Clock In, Run/Hold (See Figure 2)		2.8	2.2	-	V
V_{INH}		-	1.6	0.8	V
V_{INL}		-	0.02	0.1	mA
I_{INL}	$V_{IN} = 0V$	-	0.1	10	µA
I_{INH}	$V_{IN} = +5V$	-			
DIGITAL OUTPUTS					
All Outputs, V_{OL}	$I_{OL} = 1.6mA$	-	0.25	0.40	V
B1, B2, B4, B8, D1, D2, D3, D4, D5, V_{OH}	$I_{OH} = -1mA$	2.4	4.2	-	V
BUSY, STROBE, OVERRANGE, UNDERRANGE, POLARITY, V_{OH}	$I_{OH} = -10µA$	4.9	4.99	-	V
SUPPLY					
+5V Supply Range, V+		+4	+5	+6	V
-5V Supply Range, V-		-3	-5	-8	V
+5V Supply Current, I+	$f_C = 0$	-	1.1	3.0	mA
-5V Supply Current, I-	$f_C = 0$	-	0.8	3.0	mA
Power Dissipation Capacitance, C_{PD}	vs Clock Frequency	-	40	-	pF
CLOCK					
Clock Frequency (Note 6)		DC	2000	1200	kHz

NOTES:

- Tested in $4\frac{1}{2}$ digit (20,000 count) circuit shown in Figure 3. (Clock frequency 120kHz.)
- Tested with a low dielectric absorption integrating capacitor, the 27Ω INT OUT resistor shorted, and $R_{INT} = 0$. See Component Value Selection Discussion.
- The temperature range can be extended to 70°C and beyond as long as the auto-zero and reference capacitors are increased to absorb the higher leakage of the ICL7135.
- This specification relates to the clock frequency range over which the ICL7135 will correctly perform its various functions See "Max Clock Frequency" section for limitations on the clock frequency range in a system.
- Parameter guaranteed by design or characterization. Not production tested.

ICL7135

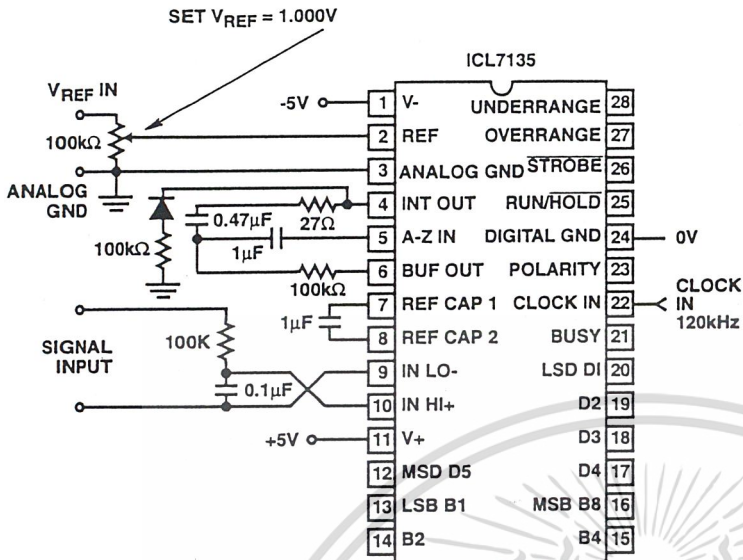


FIGURE 1. ICL7135 TEST CIRCUIT

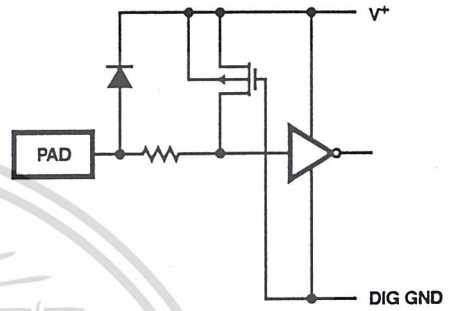


FIGURE 2. ICL7135 DIGITAL LOGIC INPUT

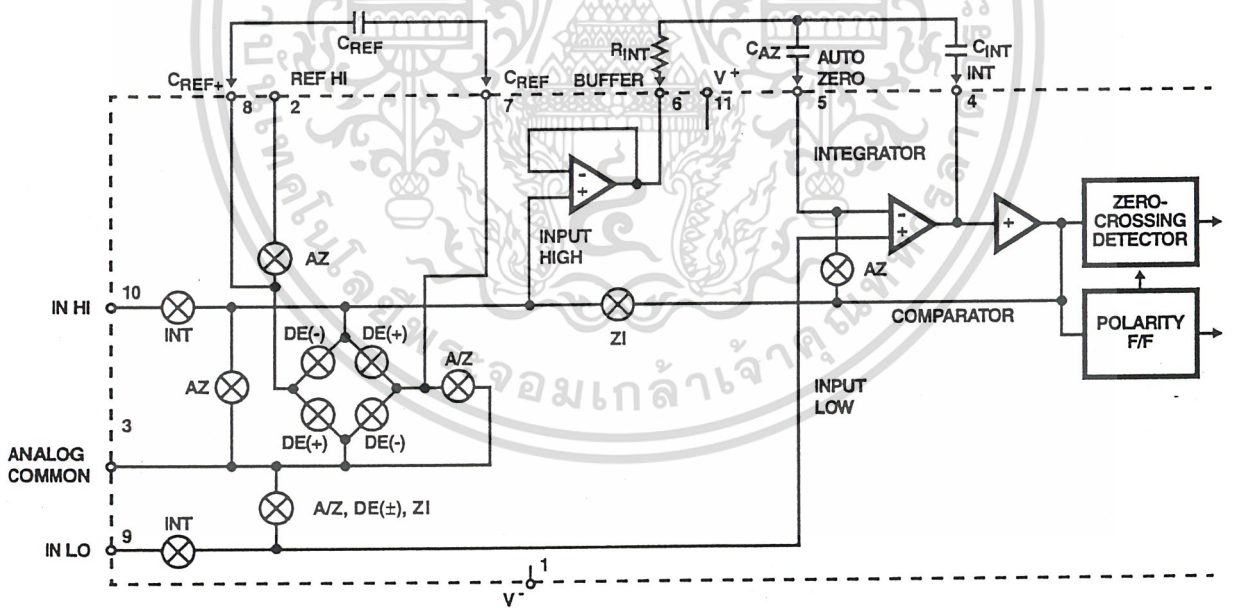


FIGURE 3. ANALOG SECTION OF ICL7135

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Detailed Description

Analog Section

Figure 3 shows the Block Diagram of the Analog Section for the ICL7135. Each measurement cycle is divided into four phases. They are (1) auto-zero (AZ), (2) signal-integrate (INT), (3) de-integrate (DE) and (4) zero-integrator (ZI).

Auto-Zero Phase

During auto-zero, three things happen. First, input high and low are disconnected from the pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than $10\mu\text{V}$.

Signal Integrate Phase

During signal integrate, the auto-zero loop is opened, the internal short is removed, and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time. This differential voltage can be within a wide common mode range; within one volt of either supply. If, on the other hand, the input signal has no return with respect to the converter power supply, IN LO can be tied to analog COMMON to establish the correct common-mode voltage. At the end of this phase, the polarity of the integrated signal is latched into the polarity F/F.

De-Integrate Phase

The third phase is de-integrate or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero. The time required for the output to return to zero is proportional to the input signal. Specifically the digital reading displayed is:

$$\text{OUTPUT COUNT} = 10,000 \left(\frac{V_{\text{IN}}}{V_{\text{REF}}} \right)$$

Zero Integrator Phase

The final phase is zero integrator. First, input low is shorted to analog COMMON. Second, a feedback loop is closed around the system to input high to cause the integrator output to return to zero. Under normal condition, this phase lasts from 100 to 200 clock pulses, but after an overrange conversion, it is extended to 6200 clock pulses.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier; or specifically from 0.5V below the positive supply to 1V above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common-mode voltage with a near full scale

negative differential input voltage. The negative input signal drives the integrator positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale swing with some loss of accuracy. The integrator output can swing within 0.3V of either supply without loss of linearity.

Analog COMMON

Analog COMMON is used as the input low return during auto-zero and de-integrate. If IN LO is different from analog COMMON, a common mode voltage exists in the system and is taken care of by the excellent CMRR of the converter. However, in most applications IN LO will be set at a fixed known voltage (power supply common for instance). In this application, analog COMMON should be tied to the same point, thus removing the common mode voltage from the converter. The reference voltage is referenced to analog COMMON.

Reference

The reference input must be generated as a positive voltage with respect to COMMON, as shown in Figure 4.

Digital Section

Figure 5 shows the Digital Section of the ICL7135. The ICL7135 includes several pins which allow it to operate conveniently in more sophisticated systems. These include:

Run/HOLD (Pin 25)

When high (or open) the A/D will free-run with equally spaced measurement cycles every 40,002 clock pulses. If taken low, the converter will continue the full measurement cycle that it is doing and then hold this reading as long as R/\bar{H} is held low. A short positive pulse (greater than 300ns) will now initiate a new measurement cycle, beginning with between 1 and 10,001 counts of auto zero. If the pulse occurs before the full measurement cycle (40,002 counts) is completed, it will not be recognized and the converter will simply complete the measurement it is doing. An external indication that a full measurement cycle has been completed is that the first strobe pulse (see below) will occur 101 counts after the end of this cycle. Thus, if Run/HOLD is low and has been low for at least 101 counts, the converter is holding and ready to start a new measurement when pulsed high.

STROBE (Pin 26)

This is a negative going output pulse that aids in transferring the BCD data to external latches, UARTs, or microprocessors. There are 5 negative going STROBE pulses that occur in the center of each of the digit drive pulses and occur once and only once for each measurement cycle starting 101 clock pulses after the end of the full measurement cycle. Digit 5 (MSD) goes high at the end of the measurement cycle and stays on for 201 counts. In the center of this digit pulse (to avoid race conditions between changing BCD and digit drives) the first STROBE pulse goes negative for $1/2$ clock pulse width. Similarly, after digit 5, digit 4 goes high (for 200 clock pulses) and 100 pulses later the STROBE goes negative for the second time. This continues through digit 1 (LSD) when the fifth and last STROBE pulse is sent. The

ICL7135

digit drive will continue to scan (unless the previous signal was overrange) but no additional STROBE pulses will be sent until a new measurement is available.

BUSY (Pin 21)

BUSY goes high at the beginning of signal integrate and stays high until the first clock pulse after zero crossing (or after end of measurement in the case of an overrange). The internal latches are enabled (i.e., loaded) during the first clock pulse after busy and are latched at the end of this clock pulse. The circuit automatically reverts to auto-zero when not BUSY, so it may also be considered a $(\overline{ZI} + AZ)$ signal. A very simple means for transmitting the data down a single wire pair from a remote location would be to AND BUSY with clock and subtract 10,001 counts from the number of pulses received - as mentioned previously there is one "NO-count" pulse in each reference integrate cycle.

OVERRANGE (Pin 27)

This pin goes positive when the input signal exceeds the range (20,000) of the converter. The output F/F is set at the end of BUSY and is reset to zero at the beginning of reference integrate in the next measurement cycle.

UNDERRANGE (Pin 28)

This pin goes positive when the reading is 9% of range or less. The output F/F is set at the end of BUSY (if the new reading is 1800 or less) and is reset at the beginning of signal integrate of the next reading.

POLARITY (Pin 23)

This pin is positive for a positive input signal. It is valid even for a zero reading. In other words, +0000 means the signal is positive but less than the least significant bit. The converter can be used as a null detector by forcing equal frequency of (+) and (-) readings. The null at this point should be less than 0.1 LSB. This output becomes valid at the beginning of reference integrate and remains correct until it is revalidated for the next measurement.

Digit Drives (Pins 12, 17, 18, 19 and 20)

Each digit drive is a positive going signal that lasts for 200 clock pulses. The scan sequence is D5 (MSD), D4, D3, D2, and D1 (LSD). All five digits are scanned and this scan is continuous unless an overrange occurs. Then all digit drives are blanked from the end of the strobe sequence until the beginning of Reference Integrate when D5 will start the scan again. This can give a blinking display as a visual indication of overrange.

(LSD). All five digits are scanned and this scan is continuous unless an overrange occurs. Then all digit drives are blanked from the end of the strobe sequence until the beginning of Reference Integrate when D5 will start the scan again. This can give a blinking display as a visual indication of overrange.

BCD (Pins 13, 14, 15 and 16)

The Binary coded Decimal bits B8, B4, B2, and B1 are positive logic signals that go on simultaneously with the digit driver signal.

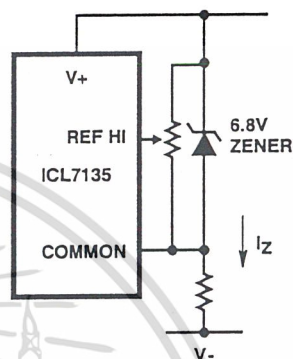


FIGURE 4A.

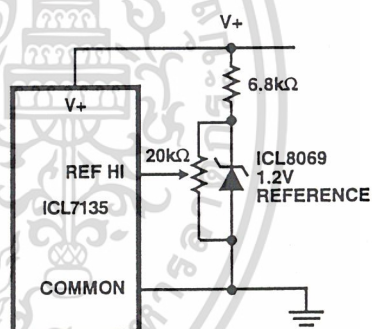


FIGURE 4B.

FIGURE 4. USING AN EXTERNAL REFERENCE

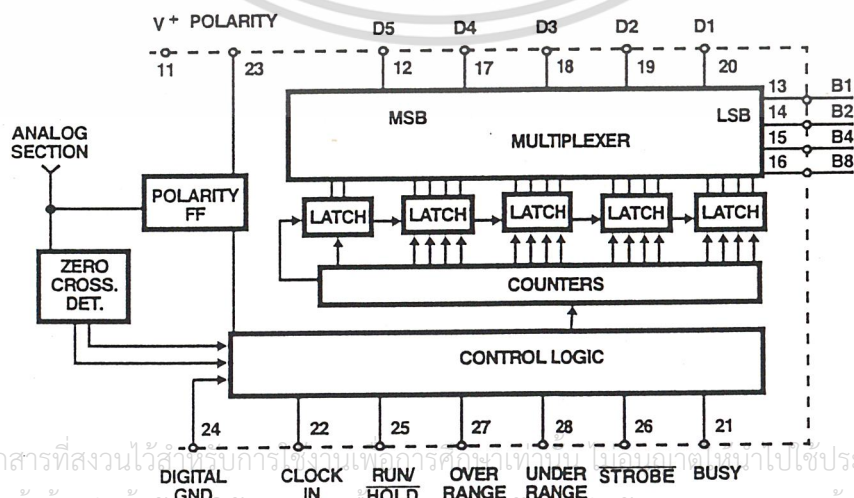


FIGURE 5. DIGITAL SECTION OF THE ICL7135

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเฉพาะเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาตจากบริษัทผู้ผลิต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Component Value Selection

For optimum performance of the analog section, care must be taken in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate. These values must be chosen to suit the particular application.

Integrating Resistor

The integrating resistor is determined by the full scale input voltage and the output current of the buffer used to charge the integrator capacitor. Both the buffer amplifier and the integrator have a class A output stage with 100µA of quiescent current. They can supply 20µA of drive current with negligible non-linearity. Values of 5µA to 40µA give good results, with a nominal of 20µA, and the exact value of integrating resistor may be chosen by:

$$R_{INT} = \frac{\text{full scale voltage}}{20\mu\text{A}}$$

Integrating Capacitor

The product of integrating resistor and capacitor should be selected to give the maximum voltage swing which ensures that the tolerance built-up will not saturate the integrator swing (approx. 0.3V from either supply). For ±5V supplies and analog COMMON tied to supply ground, a ±3.5V to ±4V full scale integrator swing is fine, and 0.47µF is nominal. In general, the value of C_{INT} is given by:

$$C_{INT} = \frac{[10,000 \times \text{clock period}] \times I_{INT}}{\text{integrator output voltage swing}}$$

$$= \frac{(10,000) (\text{clock period}) (20\mu\text{A})}{\text{integrator output voltage swing}}$$

A very important characteristic of the integrating capacitor is that it has low dielectric absorption to prevent roll-over or ratiometric errors. A good test for dielectric absorption is to use the capacitor with the input tied to the reference.

This ratiometric condition should read half scale 0.9999, and any deviation is probably due to dielectric absorption. Polypropylene capacitors give undetectable errors at reasonable cost. Polystyrene and polycarbonate capacitors may also be used in less critical applications.

Auto-Zero and Reference Capacitor

The physical size of the auto-zero capacitor has an influence on the noise of the system. A larger capacitor value reduces system noise. A larger physical size increases system noise. The reference capacitor should be large enough such that stray capacitance to ground from its nodes is negligible.

The dielectric absorption of the reference cap and auto-zero cap are only important at power-on or when the circuit is recovering from an overload. Thus, smaller or cheaper caps can be used here if accurate readings are not required for the first few seconds of recovery.

Reference Voltage

The analog input required to generate a full scale output is $V_{IN} = 2V_{REF}$.

The stability of the reference voltage is a major factor in the overall absolute accuracy of the converter. For this reason, it is recommended that a high quality reference be used where high-accuracy absolute measurements are being made.

Rollover Resistor and Diode

A small rollover error occurs in the ICL7135, but this can be easily corrected by adding a diode and resistor in series between the INTeGrator OUTput and analog COMMON or ground. The value shown in the schematics is optimum for the recommended conditions, but if integrator swing or clock frequency is modified, adjustment may be needed. The diode can be any silicon diode such as 1N914. These components can be eliminated if rollover error is not important and may be altered in value to correct other (small) sources of rollover as needed.

Max Clock Frequency

The maximum conversion rate of most dual-slope A/D converters is limited by the frequency response of the comparator. The comparator in this circuit follows the integrator ramp with a 3µs delay, and at a clock frequency of 160kHz (6µs period) half of the first reference integrate clock period is lost in delay. This means that the meter reading will change from 0 to 1 with a 50µV input, 1 to 2 with a 150µV input, 2 to 3 with a 250µV input, etc. This transition at mid-point is considered desirable by most users; however, if the clock frequency is increased appreciably above 160kHz, the instrument will flash "1" on noise peaks even when the input is shorted.

For many dedicated applications where the input signal is always of one polarity, the delay of the comparator need not be a limitation. Since the non-linearity and noise do not increase substantially with frequency, clock rates of up to ~1MHz may be used. For a fixed clock frequency, the extra count or counts caused by comparator delay will be constant and can be subtracted out digitally.

The clock frequency may be extended above 160kHz without this error, however, by using a low value resistor in series with the integrating capacitor. The effect of the resistor is to introduce a small pedestal voltage on to the integrator output at the beginning of the reference integrate phase. By careful selection of the ratio between this resistor and the integrating resistor (a few tens of ohms in the recommended circuit), the comparator delay can be compensated and the maximum clock frequency extended by approximately a factor of 3. At higher frequencies, ringing and second order breaks will cause significant non-linearities in the first few counts of the instrument. See Application Note AN017.

The minimum clock frequency is established by leakage on the auto-zero and reference caps. With most devices, measurement cycles as long as 10s give no measurable leakage error.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

To achieve maximum rejection of 60Hz pickup, the signal integrate cycle should be a multiple of 60Hz. Oscillator frequencies of 300kHz, 200kHz, 150kHz, 120kHz, 100kHz, 40kHz, $33\frac{1}{3}$ kHz, etc. should be selected. For 50Hz rejection, oscillator frequencies of 250kHz, $166\frac{2}{3}$ kHz, 125kHz, 100kHz, etc. would be suitable. Note that 100kHz (2.5 readings/sec) will reject both 50Hz and 60Hz.

The clock used should be free from significant phase or frequency jitter. Several suitable low-cost oscillators are shown in the Typical Applications section. The multiplexed output means that if the display takes significant current from the logic supply, the clock should have good PSRR.

Zero-Crossing Flip-Flop

The flip-flop interrogates the data once every clock pulse after the transients of the previous clock pulse and half-clock pulse have died down. False zero-crossings caused by clock pulses are not recognized. Of course, the flip-flop delays the true zero-crossing by up to one count in every instance, and if a correction were not made, the display would always be one count too high. Therefore, the counter is disabled for one clock pulse at the beginning of phase 3. This one-count delay compensates for the delay of the zero-crossing flip-flop, and allows the correct number to be latched into the display. Similarly, a one-count delay at the beginning of phase 1 gives an overload display of 0000 instead of 0001. No delay occurs during phase 2, so that true ratiometric readings result.

Evaluating The Error Sources

Errors from the "ideal" cycle are caused by:

1. Capacitor droop due to leakage.
2. Capacitor voltage change due to charge "suck-out" (the reverse of charge injection) when the switches turn off.
3. Non-linearity of buffer and integrator.
4. High-frequency limitations of buffer, integrator, and comparator.
5. Integrating capacitor non-linearity (dielectric absorption).
6. Charge lost by C_{REF} in charging C_{STRAY} .
7. Charge lost by C_{AZ} and C_{INT} to charge C_{STRAY} .

Each error is analyzed for its error contribution to the converter in application notes listed on the back page, specifically Application Note AN017 and Application Note AN032.

Noise

The peak-to-peak noise around zero is approximately $15\mu V$ (peak-to-peak value not exceeded 95% of the time). Near full scale, this value increases to approximately $30\mu V$. Much of the noise originates in the auto-zero loop, and is proportional to the ratio of the input signal to the reference.

Analog And Digital Grounds

Extreme care must be taken to avoid ground loops in the layout of ICL7135 circuits, especially in high-sensitivity circuits. It is most important that return currents from digital loads are not fed into the analog ground line.

Power Supplies

The ICL7135 is designed to work from $\pm 5V$ supplies. However, in selected applications no negative supply is required. The conditions to use a single +5V supply are:

1. The input signal can be referenced to the center of the common mode range of the converter.
2. The signal is less than $\pm 1.5V$.

See "differential input" for a discussion of the effects this will have on the integrator swing without loss of linearity.

Typical Applications

The circuits which follow show some of the wide variety of possibilities and serve to illustrate the exceptional versatility of this A/D converter.

Figure 7 shows the complete circuit for a $4\frac{1}{2}$ digit ($\pm 2.000V$) full scale) A/D with LED readout using the ICL8069 as a 1.2V temperature compensated voltage reference. It uses the band-gap principal to achieve excellent stability and low noise at reverse currents down to $50\mu A$. The circuit also shows a typical R-C input filter. Depending on the application, the time-constant of this filter can be made faster, slower, or the filter deleted completely. The $\frac{1}{2}$ digit LED is

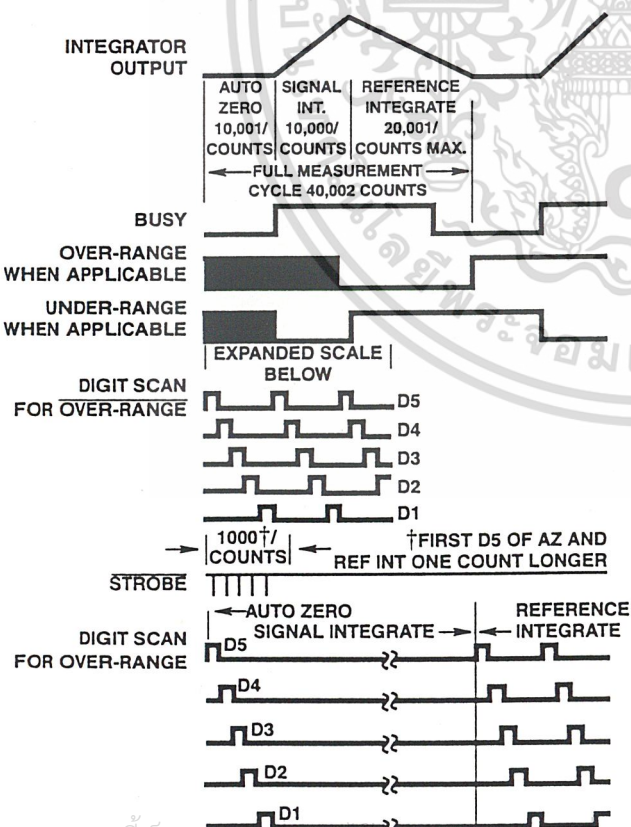


FIGURE 6. TIMING DIAGRAM FOR OUTPUTS

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของบริษัทเซกซ์นาเพื่อการค้า
 ไม่ควรคัดลอก, พิมพ์, ขยายหรือเผยแพร่โดยไม่ได้รับอนุญาต
 เนื้อหาและข้อมูลในเอกสารนี้อาจเปลี่ยนแปลงโดยไม่มีแจ้งให้ทราบล่วงหน้า

driven from the 7 segment decoder, with a zero reading blanked by connecting a D5 signal to RBI input of the decoder. The 2-gate clock circuit should use CMOS gates to maintain good power supply rejection.

A suitable circuit for driving a plasma-type display is shown in Figure 8. The high voltage anode driver buffer is made by Dionics. The 3 AND gates and caps driving "BI" are needed for interdigit blanking of multiple-digit display elements, and can be omitted if not needed. The 2.5kΩ and 3kΩ resistors set the current levels in the display. A similar arrangement can be used with Nixie® tubes.

The popular LCD displays can be interfaced to the outputs of the ICL7135 with suitable display drivers, such as the ICM7211A as shown in Figure 9. A standard CMOS 4030 QUAD XOR gate is used for displaying the 1/2 digit, the polarity, and an "overrange" flag. A similar circuit can be used with the ICL7212A LED driver and the ICM7235A vacuum fluorescent driver with appropriate arrangements made for the "extra" outputs. Of course, another full driver circuit could be ganged to the one shown if required. This would be useful if additional annunciators were needed. The Figure shows the complete circuit for a 4 1/2 digit (±2.000V) A/D.

Figure 10 shows a more complicated circuit for driving LCD displays. Here the data is latched into the ICM7211 by the STROBE signal and "Overrange" is indicated by blanking the 4 full digits.

A problem sometimes encountered with both LED and plasma-type display driving is that of clock source supply line variations. Since the supply is shared with the display, any variation in voltage due to the display reading may cause clock supply voltage modulation. When in overrange the display alternates between a blank display and the 0000 overrange indication. This shift occurs during the reference integrate phase of conversion causing a low display reading just after overrange recovery. Both of the above circuits have considerable current flowing in the digital supply from drivers, etc. A clock source using an LM311 voltage comparator with positive feedback (Figure 11) could minimize any clock frequency shift problem.

The ICL7135 is designed to work from ±5V supplies. However, if a negative supply is not available, it can be generated with an ICL7660 and two capacitors (Figure 12).

Interfacing with UARTs and Microprocessors

Figure 13 shows a very simple interface between a free-running ICL7135 and a UART. The five STROBE pulses start the transmission of the five data words. The digit 5 word is 0000XXXX, digit 4 is 1000XXXX, digit 3 is 0100XXXX, etc. Also the polarity is transmitted indirectly by using it to drive the Even Parity Enable Pin (EPE). If EPE of the receiver is held low, a parity flag at the receiver can be decoded as a positive signal, no flag as negative. A complex arrangement is shown in Figure 14. Here the UART can instruct the A/D to begin a measurement sequence by a word on RRI. The BUSY signal resets the Data Ready Reset (DRR). Again STROBE starts the transmit sequence. A quad 2 input

multiplexer is used to superimpose polarity, over-range, and under-range onto the D5 word since in this instance it is known that B2 = B4 = B8 = 0.

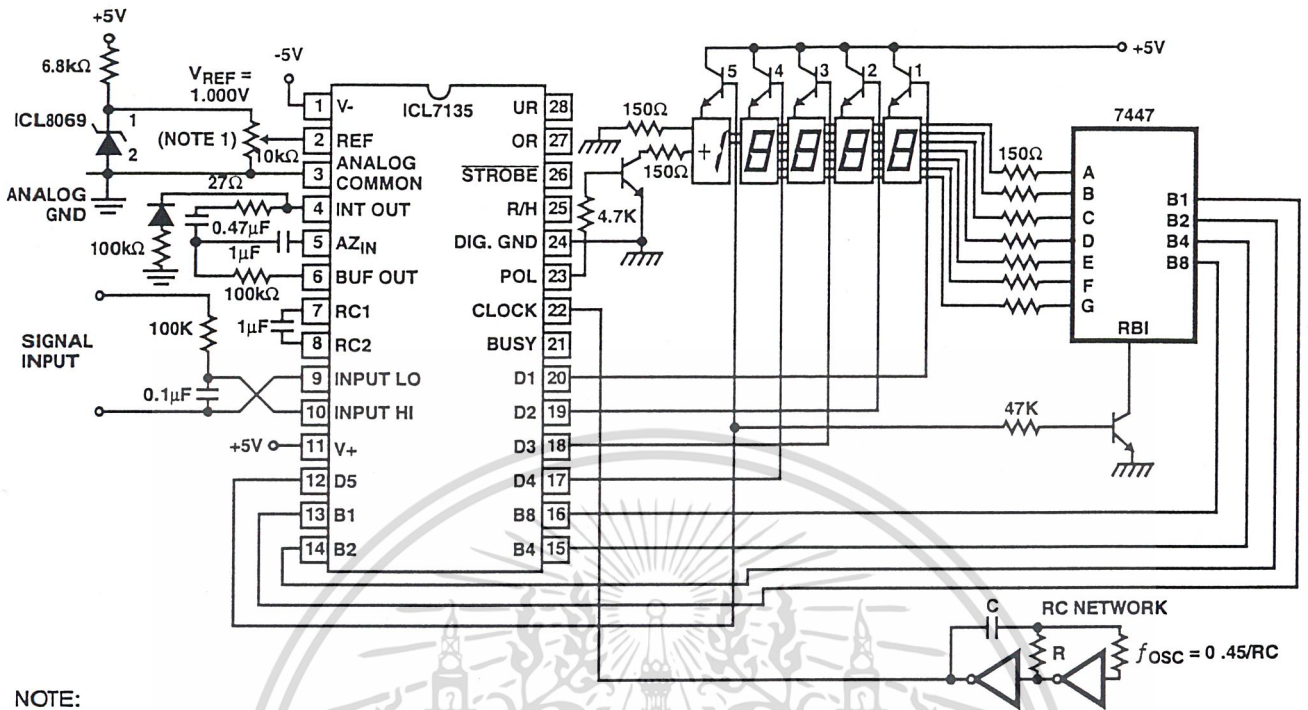
For correct operation it is important that the UART clock be fast enough that each word is transmitted before the next STROBE pulse arrives. Parity is locked into the UART at load time but does not change in this connection during an output stream.

Circuits to interface the ICL7135 directly with three popular microprocessors are shown in Figure 15 and Figure 16. The 8080/8048 and the MC6800 groups with 8-bit buses need to have polarity, over-range and under-range multiplexed onto the Digit 5 Sword - as in the UART circuit. In each case the microprocessor can instruct the A/D when to begin a measurement and when to hold this measurement.

Application Notes

NOTE #	DESCRIPTION	AnswerFAX DOC. #
AN016	"Selecting A/D Converters"	9016
AN017	"The Integrating A/D Converter"	9017
AN018	"Do's and Don'ts of Applying A/D Converters"	9018
AN023	"Low Cost Digital Panel Meter Designs"	9023
AN028	"Building an Auto-Ranging DMM Using the 8052A/7103A A/D Converter Pair"	9028
AN030	"The ICL7104 - A Binary Output A/D Converter for Microprocessors"	9030
AN032	"Understanding the Auto-Zero and Common Mode Performance of the ICL7136/7/9 Family"	9032

ICL7135



NOTE:

1. For finer resolution on scale factor adjust, use a 10 turn pot or a small pot in series with a fixed resistor.

FIGURE 7. 4¹/₂ DIGIT A/D CONVERTER WITH A MULTIPLEXED COMMON ANODE LED DISPLAY

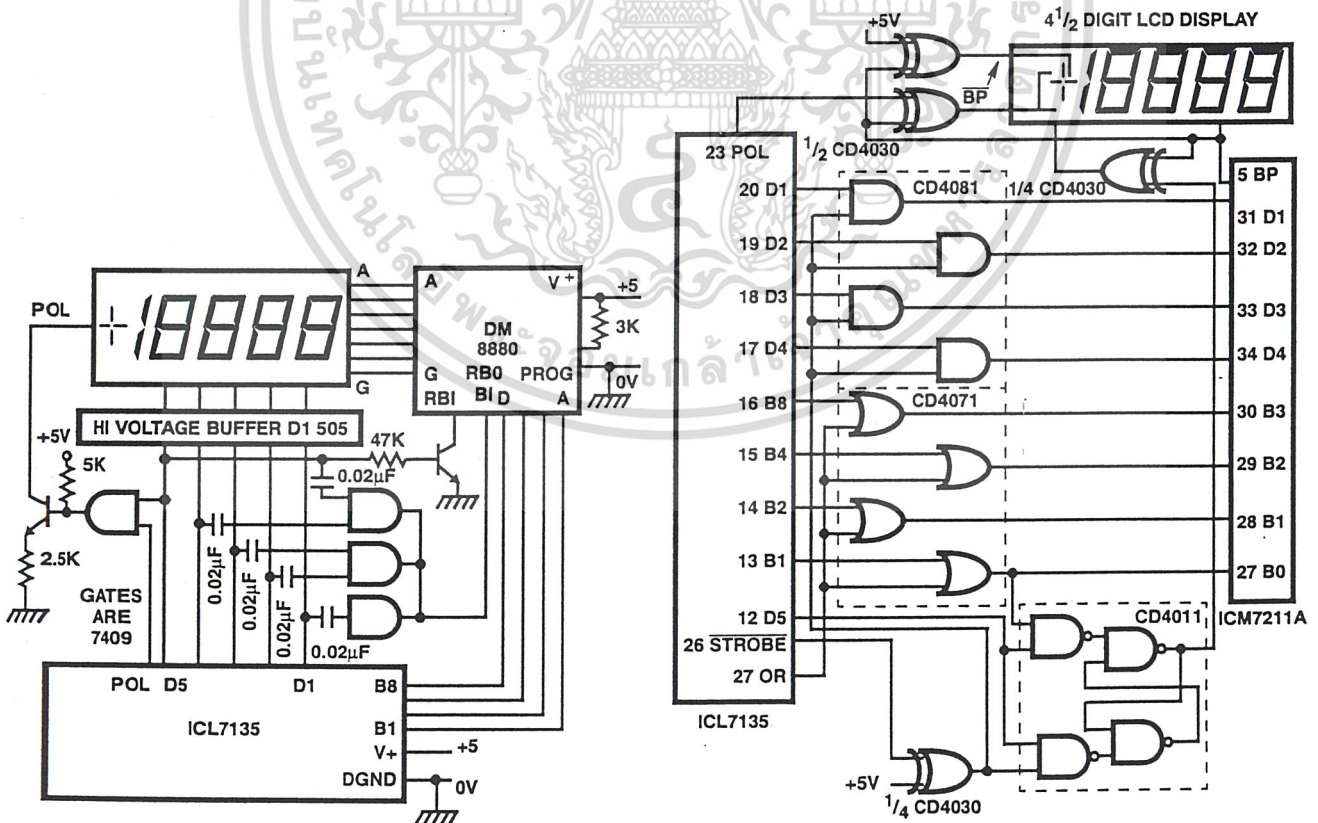


FIGURE 8. ICL7135 PLASMA DISPLAY CIRCUIT

FIGURE 9. LCD DISPLAY WITH DIGIT BLANKING ON OVERRANGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับนักเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงชื่อเอกสารทุกครั้งที่มีการนำไปใช้

ICL7135

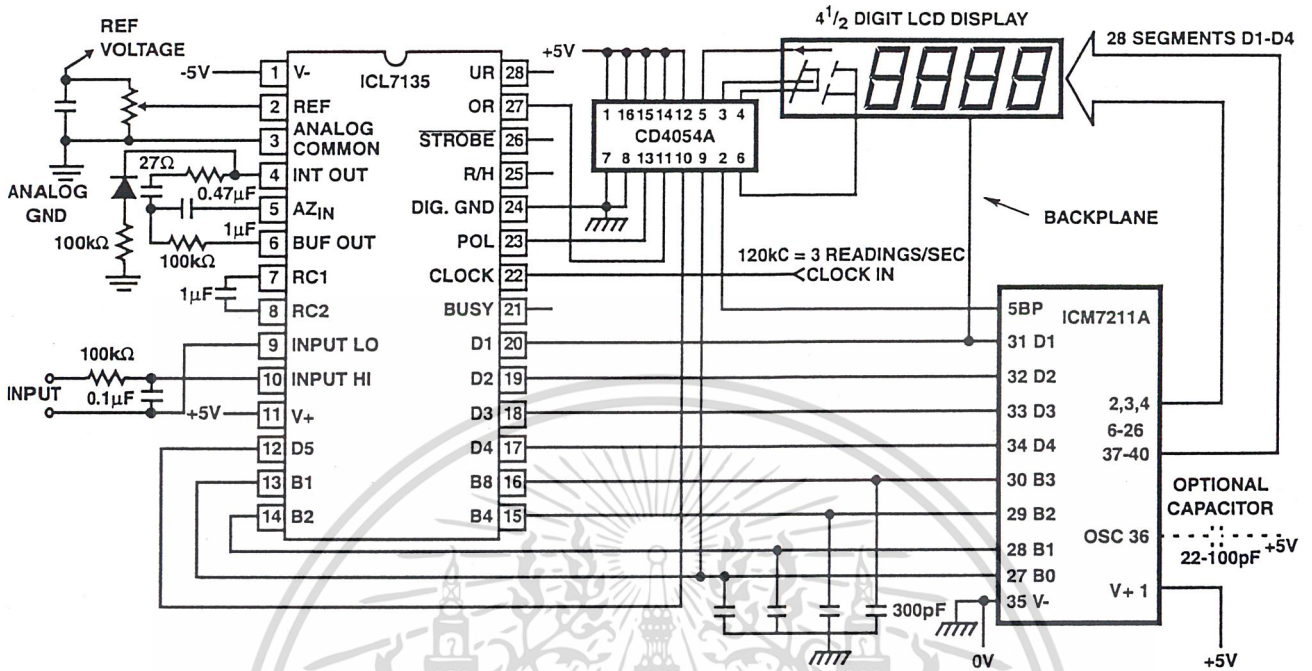


FIGURE 10. DRIVING LCD DISPLAYS

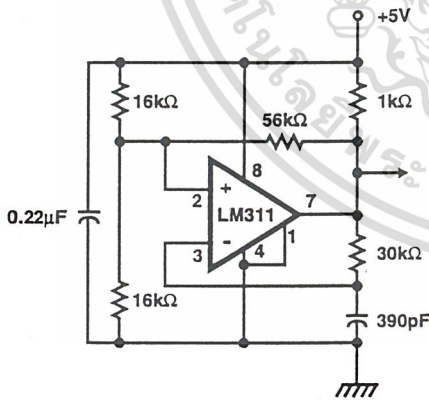


FIGURE 11. LM311 CLOCK SOURCE

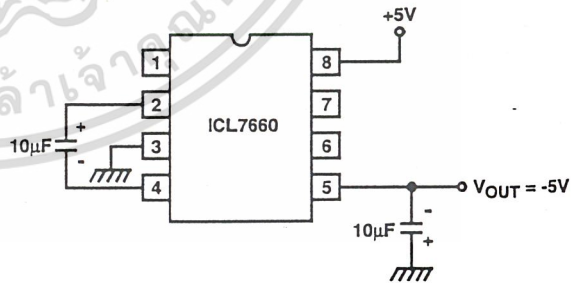


FIGURE 12. GENERATING A NEGATIVE SUPPLY FROM +5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

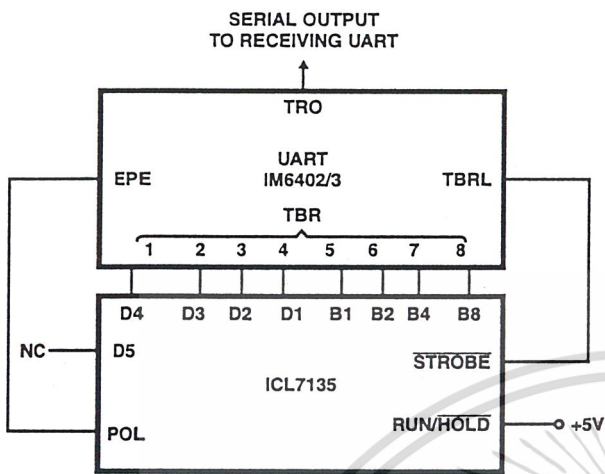


FIGURE 13. ICL7135 TO UART INTERFACE

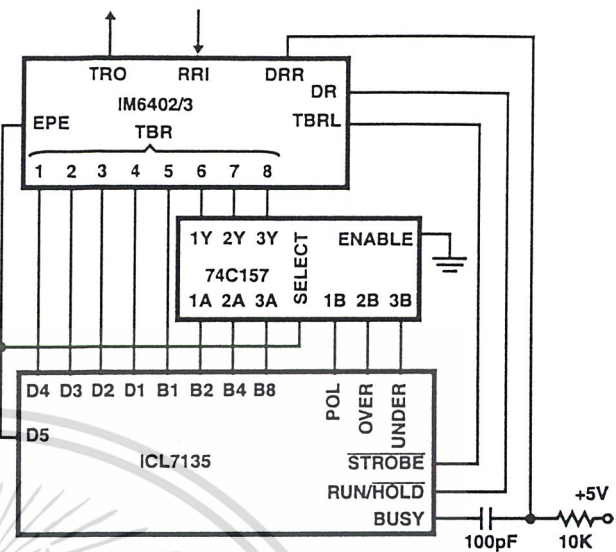


FIGURE 14. COMPLEX ICL7135 TO UART INTERFACE

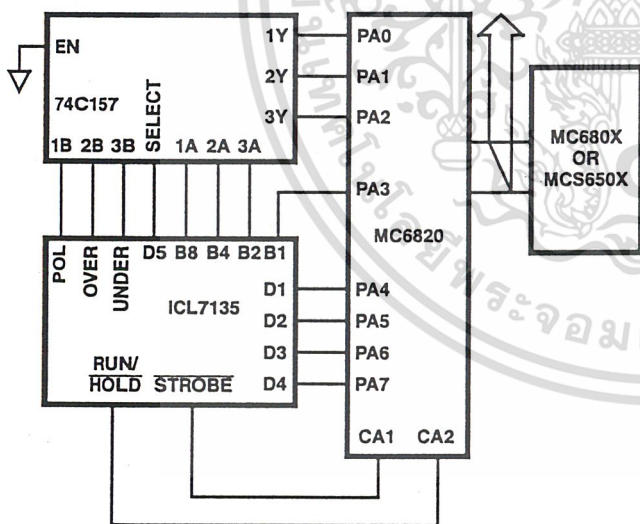


FIGURE 15. ICL7135 TO MC6800, MCS650X INTERFACED

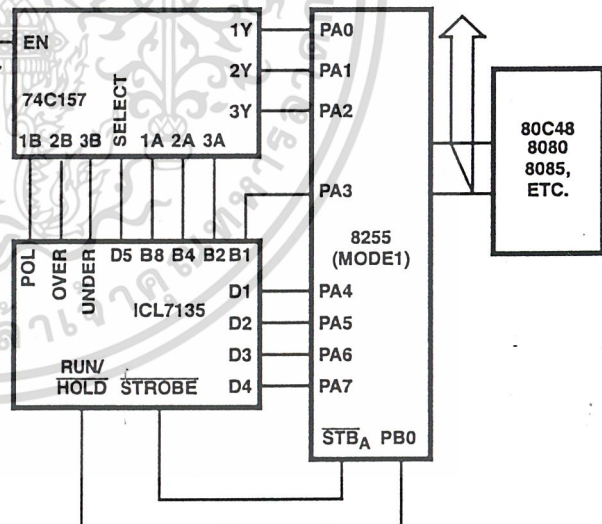


FIGURE 16. ICL7135 TO MCS-48, -80, -85 INTERFACE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Design Information Summary Sheet

• **CLOCK INPUT**

The ICL7135 does not have an internal oscillator. It requires an external clock.

$f_{CLOCK} (Typ) = 120kHz$

• **CLOCK PERIOD**

$t_{CLOCK} = 1/f_{CLOCK}$

• **INTEGRATION PERIOD**

$t_{INT} = 10,000 \times t_{CLOCK}$

• **60/50Hz REJECTION CRITERION**

t_{INT}/t_{60Hz} or $t_{INT}/t_{50Hz} = \text{Integer}$

• **OPTIMUM INTEGRATION CURRENT**

$I_{INT} = 20\mu A$

• **FULL-SCALE ANALOG INPUT VOLTAGE**

$V_{INFS} (Typ) = 200mV$ or $2V$

• **INTEGRATE RESISTOR**

$R_{INT} = \frac{V_{INFS}}{I_{INT}}$

• **INTEGRATE CAPACITOR**

$C_{INT} = \frac{(t_{INT})(I_{INT})}{V_{INT}}$

• **INTEGRATOR OUTPUT VOLTAGE SWING**

$V_{INT} = \frac{(t_{INT})(I_{INT})}{C_{INT}}$

• **V_{INT} MAXIMUM SWING:**

$(V- + 0.5) < V_{INT} < (V+ - 0.5V)$

$V_{INT} \text{ Typically} = 2.7V$

• **DISPLAY COUNT**

$COUNT = 10,000 \times \frac{V_{IN}}{V_{REF}}$

• **CONVERSION CYCLE**

$t_{CYC} = t_{CLOCK} \times 40002$
when $f_{CLOCK} = 120kHz$, $t_{CYC} = 333ms$

• **COMMON MODE INPUT VOLTAGE**

$(V- + 1V) < V_{IN} < (V+ - 0.5V)$

• **AUTO-ZERO CAPACITOR**

$0.01\mu F < C_{AZ} < 1\mu F$

• **REFERENCE CAPACITOR**

$0.1\mu F < C_{REF} < 1\mu F$

• **POWER SUPPLY: DUAL ±5V**

$V+ = +5V$ to GND

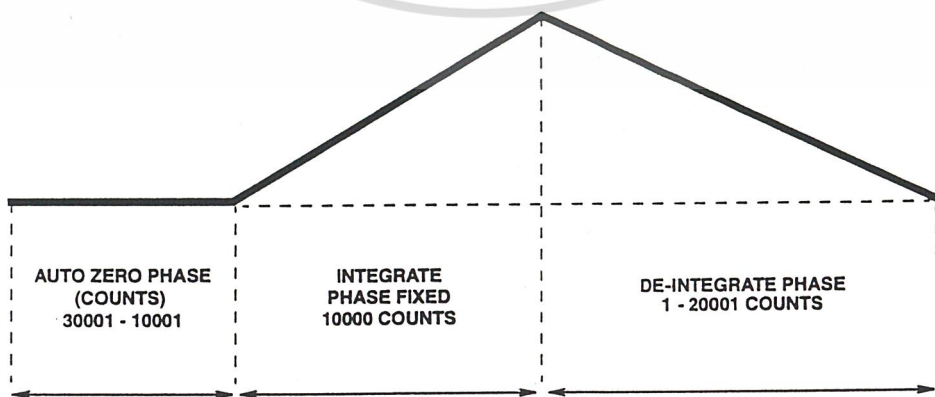
$V- = -5V$ to GND

• **OUTPUT TYPE**

4 BCD Nibbles with Polarity and Overrange Bits

There is no internal reference available on the ICL7135. An external reference is required due to the ICL7135's $4^{1/2}$ digit resolution.

Typical Integrator Amplifier Output Waveform (INT Pin)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ TOTAL CONVERSION TIME = 40002 x t_{CLOCK} กรุณาอย่าให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7135

Die Characteristics

DIE DIMENSIONS:

(120 mils x 130 mils) x 525 μ m \pm 25 μ m

METALLIZATION:

Type: Al

Thickness: 10k \AA \pm 1k \AA

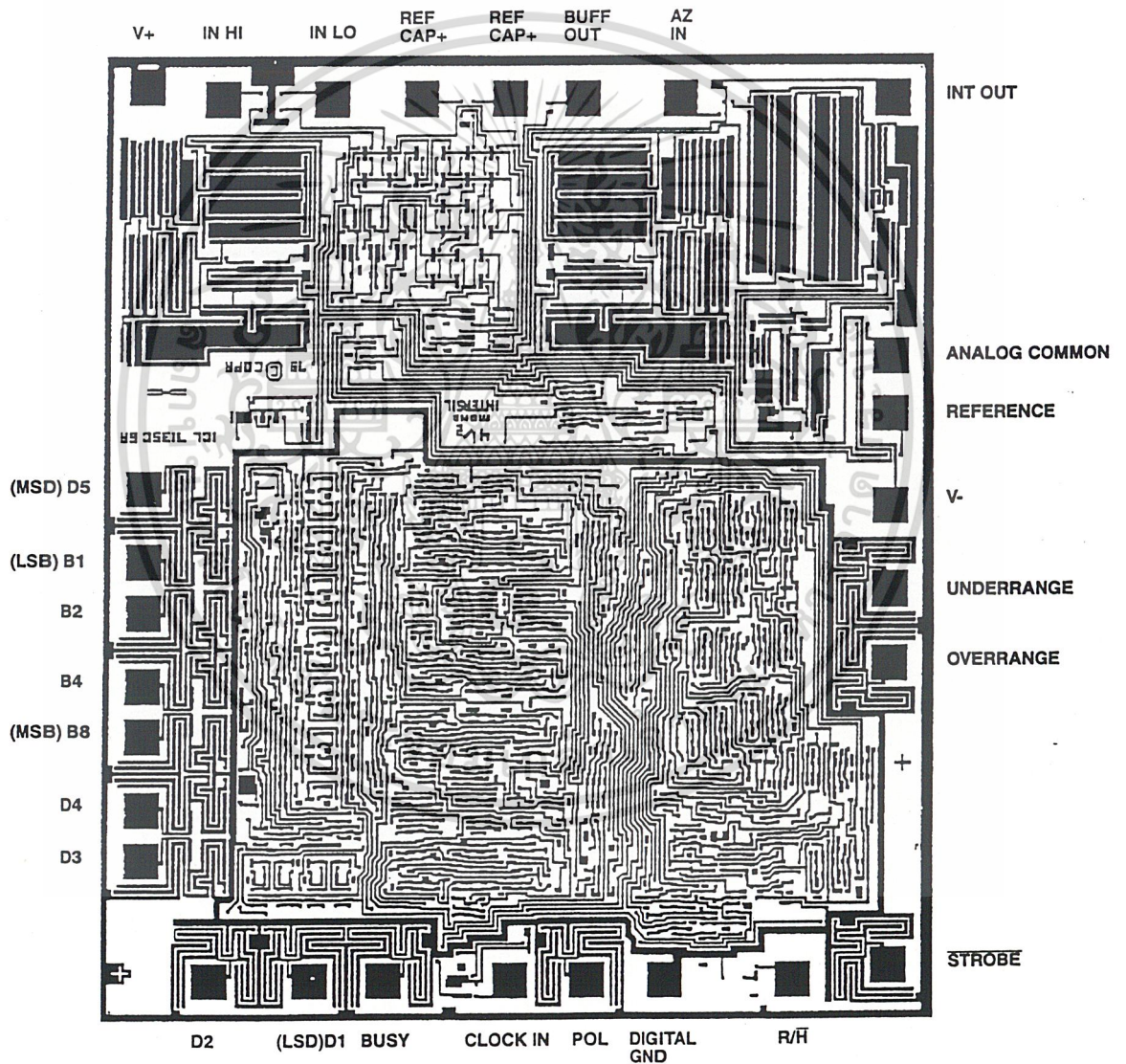
PASSIVATION:

Type: Nitride/Silox Sandwich

Thickness: 8k Nitride over 7k Silox

Metallization Mask Layout

ICL7135



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

August 1997

Low Voltage Reference

Features

- Low Bias Current (Min)50 μ A
- Low Dynamic Impedance
- Low Reverse Voltage
- Low Cost

Description

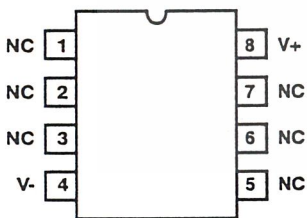
The ICL8069 is a 1.2V temperature-compensated voltage reference. It uses the band-gap principle to achieve excellent stability and low noise at reverse currents down to 50 μ A. Applications include analog-to-digital converters, digital-to-analog converters, threshold detectors, and voltage regulators. Its low power consumption makes it especially suitable for battery operated equipment.

Ordering Information

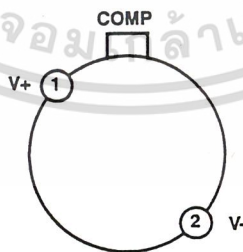
PART NUMBER	MAXIMUM TEMPCO	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL8069CCZR	0.005%/°C	0 to 70	SIP Package (TO-92)	Z3.05
ICL8069CCSQ	0.005%/°C	0 to 70	Metal Can Package (TO-52)	T2.A
ICL8069DCZR	0.01%/°C	0 to 70	SIP Package (TO-92)	Z3.05
ICL8069DCSQ	0.01%/°C	0 to 70	Metal Can Package (TO-52)	T2.A
ICL8069CCBA	0.005%/°C	0 to 70	8 Ld SOIC	M8.15
ICL8069DCBA	0.01%/°C	0 to 70	8 Ld SOIC	M8.15
ICL8069CMSQ	0.005%/°C	-55 to 125	Metal Can Package (TO-52)	T2.A
ICL8069DMSQ	0.01%/°C	-55 to 125	Metal Can Package (TO-52)	T2.A

Pinouts

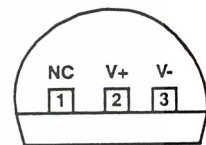
ICL8069
(SOIC)
TOP VIEW



ICL8069
(METAL CAN TO-52)
TOP VIEW



ICL8069
(SIP TO-92)
TOP VIEW

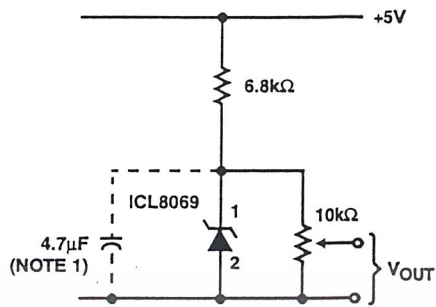


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

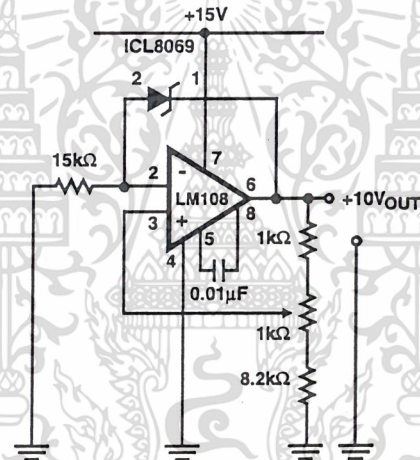
ICL8069

Functional Block Diagrams

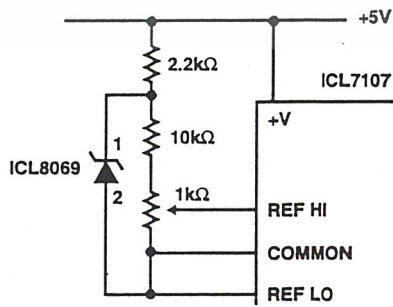
SIMPLE REFERENCE (1.2V OR LESS)



BUFFERED 10V REFERENCE USING A SINGLE SUPPLY



DOUBLE REGULATED 100mV REFERENCE FOR ICL7107 ONE-CHIP DPM CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves

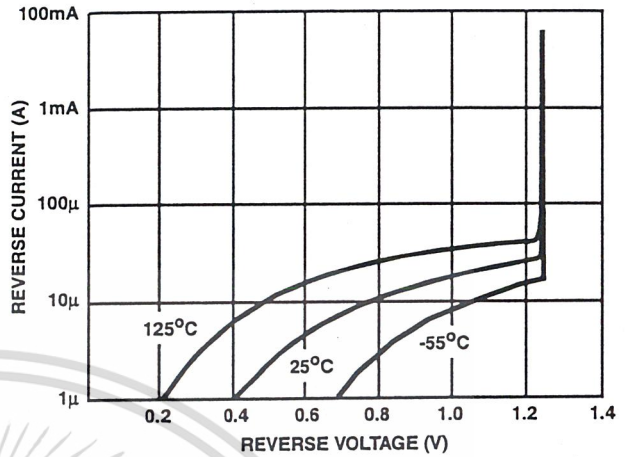
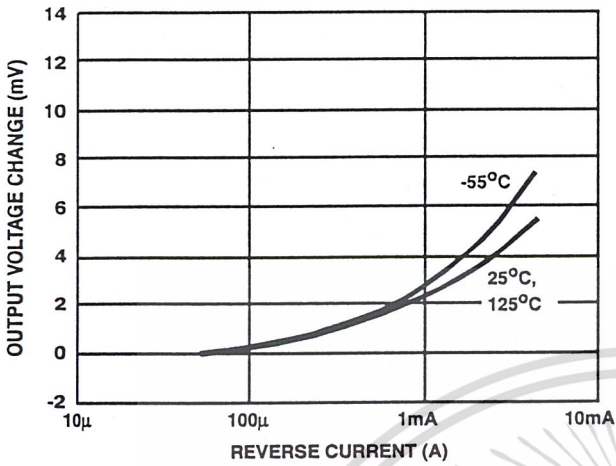


FIGURE 1. VOLTAGE CHANGE AS A FUNCTION OF REVERSE CURRENT

FIGURE 2. REVERSE VOLTAGE AS A FUNCTION OF CURRENT

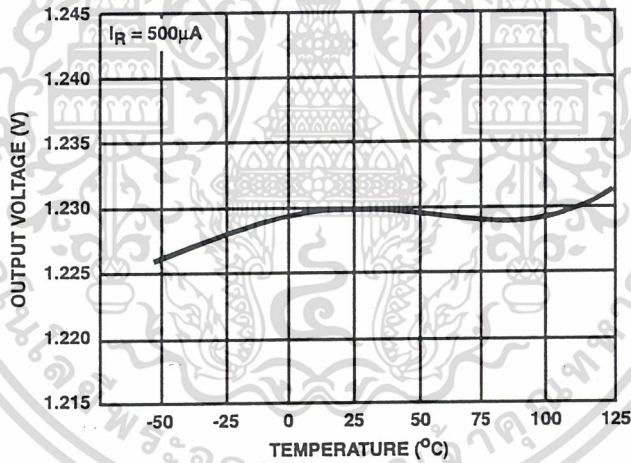


FIGURE 3. REVERSE VOLTAGE AS A FUNCTION OF TEMPERATURE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

The SN54/74LS247 thru SN54/74LS249 are BCD-to-Seven-Segment Decoder/Drivers.

The LS247 and LS248 are functionally and electrically identical to the LS47 and LS48 with the same pinout configuration. The LS249 is a 16-pin version of the 14-pin LS49 and includes full functional capability for lamp test and ripple blanking which was not available in the LS49.

The composition of all characters, except the 6 and 9 are identical between the LS247, 248, 249 and the LS47, 48 and 49. The LS47 thru 49 compose the and without tails, the LS247 thru 249 compose the and with the tails. The LS247 has active-low outputs for direct drive of indicators. The LS248 and 249 have active-high outputs for driving lamp buffers.

All types feature a lamp test input and have full ripple-blanking input/output controls. On all types an automatic leading and/or trailing-edge zero-blanking control (RBI and RBO) is incorporated and an overriding blanking input (BI) is contained which may be used to control the lamp intensity by pulsing or to inhibit the output's lamp test may be performed at any time when the BI/RBO node is at high level. Segment identification and resultant displays are shown below. Display pattern for BCD input counts above 9 are unique symbols to authenticate input conditions.

LS247

- Open-Collector Outputs Drive Indicators Directly
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

LS248

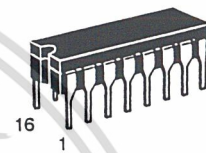
- Internal Pull-Ups Eliminate Need for External Resistors
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

LS249

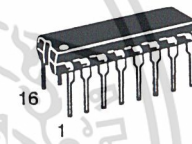
- Open-Collector Outputs
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

SN54/74LS247
SN54/74LS248
SN54/74LS249

BCD-TO-SEVEN-SEGMENT
DECODERS/DRIVERS
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



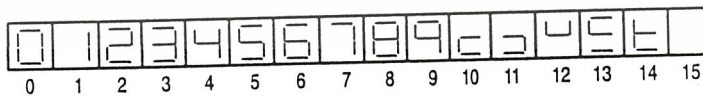
N SUFFIX
PLASTIC
CASE 648-08



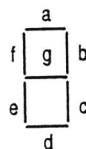
D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LSXXXJ Ceramic
SN74LSXXXN Plastic
SN74LSXXXDW SOIC



NUMERICAL DESIGNATIONS AND RESULTANT DISPLAYS

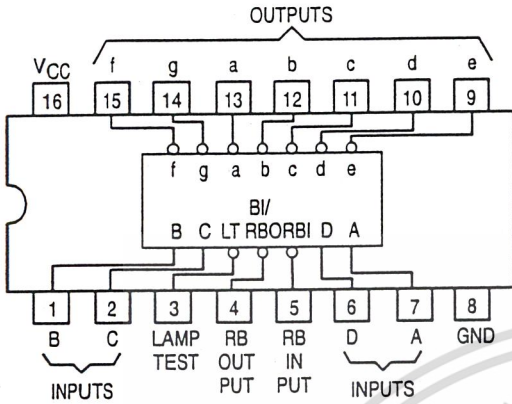


SEGMENT IDENTIFICATION

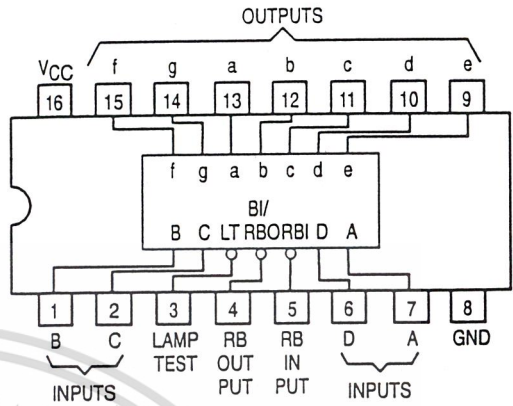
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อวัตถุประสงค์เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS247 • SN54/74LS248 • SN54/74LS249

SN54/74LS247
(TOP VIEW)



SN54/74LS248
SN54/74LS259
(TOP VIEW)

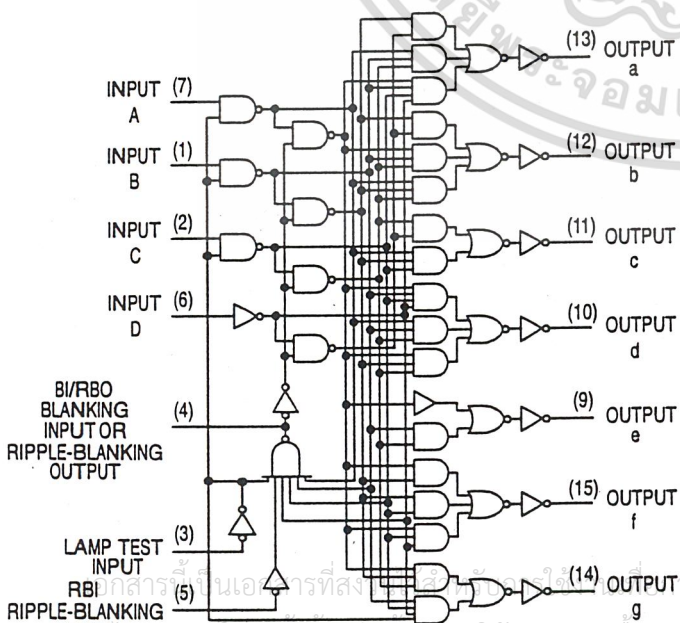


ALL CIRCUIT TYPES FEATURE LAMP INTENSITY MODULATION CAPABILITY

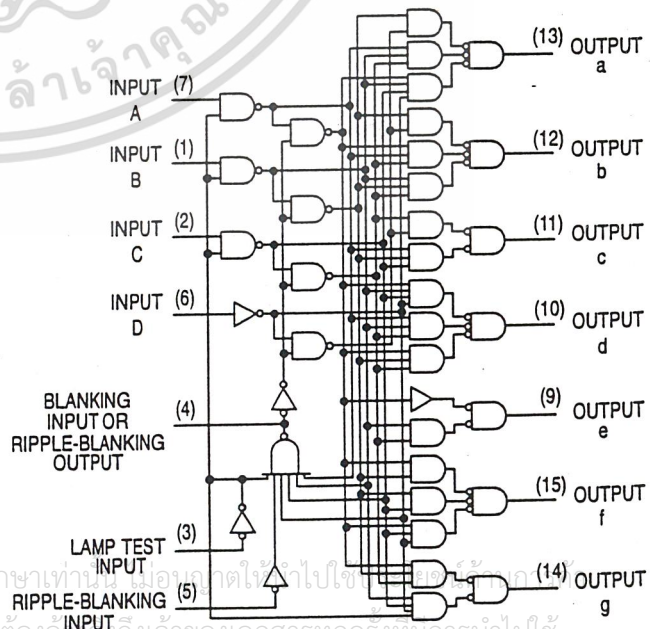
TYPE	DRIVER OUTPUTS				TYPICAL POWER DISSIPATION
	ACTIVE LEVEL	OUTPUT CONFIGURATION	SINK CURRENT	MAX VOLTAGE	
SN54LS247	low	open-collector	12 mA	15 V	35 mW
SN54LS248	high	2.0 kΩ pull-up	2.0 mA	5.5 V	125 mW
SN54LS249	high	open-collector	4.0 mA	5.5 V	40 mW
SN74LS247	low	open-collector	24 mA	15 V	35 mW
SN74LS248	high	2.0 kΩ pull-up	6.0 mA	5.5 V	125 mW
SN74LS249	high	open-collector	8.0 mA	5.5 V	40 mW

LOGIC DIAGRAM

LS247



LS248, LS249



SN54/74LS247 • SN54/74LS248 • SN54/74LS249

LS247
FUNCTION TABLE

DECIMAL OR FUNCTION	INPUTS						BI/RBO†	OUTPUTS							NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	ON	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	ON	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	4

LS248, LS249
FUNCTION TABLE

DECIMAL OR FUNCTION	INPUTS						BI/RBO†	OUTPUTS							NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	H	H	H	H	H	H	L	1
1	H	X	L	L	L	H	H	L	H	H	L	L	L	L	1
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H	
3	H	X	L	L	H	H	H	H	H	H	H	L	L	H	
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H	
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H	
6	H	X	L	H	H	L	H	H	L	H	H	H	H	H	
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L	1
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H	
9	H	X	H	L	L	H	H	H	H	H	H	L	H	H	
10	H	X	H	L	H	L	H	L	L	L	H	H	L	H	
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H	
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H	
13	H	X	H	H	L	H	H	H	L	L	H	H	H	H	
14	H	X	H	H	H	L	H	L	L	L	H	H	H	H	
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L	
BI	X	X	X	X	X	X	L	L	L	L	L	L	L	L	2
RBI	H	L	L	L	L	L	L	L	L	L	L	L	L	L	3
LT	L	X	X	X	X	X	H	H	H	H	H	H	H	H	4

H = HIGH Level, L = LOW Level, X = Irrelevant

NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (RBI) must be open or high if blanking of a decimal zero is not desired.

2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are off regardless of the level of any other input.

3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the

NOTES: 1. ripple-blanking output (RBO) goes to a low level (response condition).

4. When the blanking input/ripple blanking output (BI/RBO) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.

† BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

SN54/74LS247

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V _{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High BI/RBO	54, 74			-50	μA
I _{OL}	Output Current — Low BI/RBO	54 74			1.6 3.2	mA
V _{O(off)}	Off-State Output Voltage a-g	54, 74			15	V
I _{O(on)}	On-State Output Current a-g On-State Output Current a-g	54 74			12 24	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions		
		Min	Typ	Max				
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs		
V _{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs		
		74		0.8				
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA		
V _{OH}	Output HIGH Voltage BI/RBO	54	2.4	4.2	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table		
		74	2.4	4.2	V			
V _{OL}	Output LOW Voltage BI/RBO	54, 74		0.25	0.4	I _{OL} = 1.6 mA	V _{CC} = V _{CC} MIN, V _{IN} = V _{IL} or V _{IH} per Truth Table	
		74		0.35	0.5	I _{OL} = 3.2 mA		
I _{O(off)}	Off-State Output Current a-g	54, 74			250	μA	V _{CC} = MAX, V _{IH} = 2.0 V, V _{O(off)} = 15 V, V _{IL} = MAX	
V _{O(on)}	On-State Output Voltage a-g	54, 74		0.25	0.4	V	I _{O(on)} = 12 mA	V _{CC} = MIN, V _{IH} = 2.0 V, V _{IL} per Truth Table
		74		0.35	0.5	V	I _{O(on)} = 24 mA	
I _{IH}	Input HIGH Current				20	μA	V _{CC} = MAX, V _{IN} = 2.7 V	
					0.1	mA	V _{CC} = MAX, V _{IN} = 7.0 V	
I _{IL}	Input LOW Current Any Input, except BI/RBO BI/RBO				-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V	
					-1.2	mA		
I _{OS}	Short Circuit Current BI/RBO (Note 1)		-0.3		-2.0	mA	V _{CC} = MAX	
I _{CC}	Power Supply Current			7.0	13	mA	V _{CC} = MAX	

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (V_{CC} = 5.0 V, T_A = 25°C)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t _{PLH} t _{PHL}	Turn-Off Time from A Input Turn-On Time from A Input			100 100	ns	C _L = 15 pF, R _L = 665 Ω
t _{PHL} t _{PLH}	Turn-Off Time from RBI Input Turn-On Time from RBI Input			100 100	ns	

เอกสารนี้เป็นทรัพย์สินทางปัญญาของบริษัทไมครอนิคส์ จำกัด และสงวนลิขสิทธิ์ไว้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS248

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V _{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High BI/RBO	54, 74			-50	μA
	Output Current — High a-g	54, 74			-100	
I _{OL}	Output Current — Low BI/RBO	54 74			1.6 3.2	mA
	Output Current — Low BI/RBO	54 74			1.6 3.2	
	Output Current — Low a-g	54			2.0	
	Output Current — Low a-g	74			6.0	

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions	
		Min	Typ	Max			
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V _{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74		0.8			
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA	
V _{OH}	Output HIGH Voltage a-g and BI/RBO	54	2.4	4.2	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table	
		74	2.4	4.2	V		
I _{OH}	Output Current a-g	54, 74	-1.3	-2.0	mA	V _{CC} = MIN, V _O = 0.85 V, Input Conditions as for V _{OH}	
V _{OL}	Output LOW Voltage a-g	54, 74		0.25	0.4	V	V _{CC} = MIN, V _{IH} = 2.0 V, V _{IL} = per Truth Table
		74		0.35	0.5	V	
	BI/RBO	54, 74		0.25	0.4	V	
		74		0.35	0.5	V	
I _{IH}	Input HIGH Current Any Input, except BI/RBO			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V	
				0.1	mA	V _{CC} = MAX, V _{IN} = 7.0 V	
I _{IL}	Input LOW Current Any Input, except BI/RBO			-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V	
				-1.2	mA		
I _{OS}	Short Circuit Current BI/RBO (Note 1)		-0.3	-2.0	mA	V _{CC} = MAX	
I _{CC}	Power Supply Current		25	38	mA	V _{CC} = MAX	

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (V_{CC} = 5.0 V, T_A = 25°C)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t _{PLH}	Propagation Delay Time, High-to-Low-Level Output from A Input			100	ns	C _L = 15 pF R _L = 4.0 kΩ
t _{PHL}	Propagation Delay Time, Low-to-High-Level Output from A Input			100		
t _{PHL}	Propagation Delay Time, High-to-Low-Level Output from RBI Input			100	ns	C _L = 15 pF R _L = 6.0 kΩ
t _{PLH}	Propagation Delay Time, Low-to-High-Level Output from RBI Input			100		

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS249

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V _{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current — High BI/RBO	54, 74			-50	μA
I _{OL}	Output Current — Low BI/RBO Output Current — Low BI/RBO	54 74			1.6 3.2	mA
V _{OH}	Output Voltage — High a-g	54, 74			5.5	V
I _{OL}	Output Current — Low a-g Output Current — Low a-g	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74		0.8		
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage BI/RBO	54	2.4	4.2	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
		74	2.4	4.2	V	
I _{OH}	Output HIGH Current a-g	54, 74		250	μA	V _{CC} = MIN, V _{IH} = 2.0 V, V _{OH} = 5.5 V, V _{IL} = MAX
V _{OL}	Output LOW Voltage BI/RBO	54, 74	0.25	0.4	V	V _{CC} = MIN, V _{IH} = 2.0 V, V _{IL} = per Truth Table
		74	0.35	0.5	V	
	a-g	54, 74	0.25	0.4	V	
		74	0.35	0.5	V	
I _{IH}	Input HIGH Current Any Input, except BI/RBO			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
				0.1	mA	V _{CC} = MAX, V _{IN} = 7.0 V
I _{IL}	Input LOW Current Any Input, except BI/RBO BI/RBO			-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V
				-1.2	mA	
I _{OS}	Short Circuit Current BI/RBO (Note 1)	-0.3		-2.0	mA	V _{CC} = MAX
I _{CC}	Power Supply Current		8.0	15	mA	V _{CC} = MAX

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (V_{CC} = 5.0 V, T_A = 25°C)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t _{PHL}	Propagation Delay Time, High-to-Low-Level Output from A Input			100	ns	C _L = 15 pF, R _L = 2.0 Ω
t _{PLH}	Propagation Delay Time, Low-to-High-Level Output from A Input			100		
t _{PHL}	Propagation Delay Time, High-to-Low-Level Output from RBI Input			100	ns	C _L = 15 pF, R _L = 6.0 Ω
t _{PLH}	Propagation Delay Time, Low-to-High-Level Output from RBI Input			100		

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้