

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

นาฬิกาดิจิตอลจากบอร์ดแสดงผลแอลอีดี

DIGITAL CLOCK FOR LED DISPLAY BOARD



เลขหมู่.....
เลขทะเบียน..... **82440**
วัน,เดือน,ปี..... **ก.ค. 2551**

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2550

MA ๒๕๕๐
b.....
f.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นาฬิกาดิจิตอลจากบอร์ดแสดงผลแอลอีดี
DIGITAL CLOCK FOR LED DISPLAY BOARD

โดย

นายวุฒิชัย ธนปการตระกูล รหัส47010737

นายวุฒิชัย วณิชเสถียรชัย รหัส47010739



ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2550

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงาน ปีการศึกษา 2550

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง นาฬิกาดิจิตอลจากบอร์ดแสดงผลแอลอีดี

ผู้จัดทำ

นายวุฒิชัย ธนปราวการตระกูล รหัส 47010737

นายวุฒิชัย วณิชเสถียรชัย รหัส 47010739



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นาฬิกาจิตตอลจากบอร์ดแสดงผลแอลอีดี

นาย วุฒิชัย ธนปรการตระกูล รหัส 47010737

นาย วุฒิชัย วณิชเสถียรชัย รหัส 47010739

อ. เฉลิมพันธ์ หวังวัฒนา อาจารย์ที่ปรึกษา

ปีการศึกษา 2550

บทคัดย่อ

ได้ทำการสร้างนาฬิกาที่แสดงผลเป็นตัวเลขบน LED แบบ DOT MATRIX DISPLAY ซึ่งได้กำหนดให้จำนวนของ DOT มีค่าเท่ากับ 64×16 โดยนาฬิกาดังกล่าวนอกจากสามารถแสดงตัวเลขของเวลาได้แล้ว พื้นหลังของนาฬิกายังสามารถโปรแกรมเป็นสีของ LED ที่แตกต่างจากสีของตัวเลขแสดงเวลาได้ และสามารถโปรแกรมความสว่างของสี LED แต่ละสีบน DISPLAY ทั้งหมดได้ ทำให้สามารถสร้างรูปแบบของพื้นหลังตัวเลขแสดงเวลาได้หลากหลายรูปแบบมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL CLOCK FOR LED DISPLAY BOARD

Mr. Wuttichai Thanaprakarntrakul ID.47010737

Mr. Wuttichai Wanichsathienchai ID.47010739

Chaleomphan Wangwiwattana Advisor

Education Year 2007

Abstract

Nowadays our world has developed even science and also technology. We created a watch can display the numbers on led category of dot matrix display. We set amount of dot equal 64 x 16. Otherwise it can be display the numbers on led and also dial of the watch can change color program of led . It difference from color of number can show the time. And the watch can set program for bright color on led each color on all display. So, it can set up many pattern of number on led.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนาฬิกาดิจิตอลจากบอร์ดแสดงผล LED ไม่สามารถสำเร็จลุล่วงไปได้ด้วยดี หากขาด อาจารย์ จิราวัฒน์ ปานกลาง ที่ให้คำปรึกษาและห้องปฏิบัติการที่มีอุปกรณ์ครบสมบูรณ์ พีเบอร์ด ที่ให้คำสอนและคำแนะนำเป็นอย่างดี อาจารย์และพี่ๆ ที่ให้คำปรึกษา ชุมชนมูลนิธิเด็กทรอนิกส์คลับ ที่ช่วยเหลือทางด้านสถานที่และอุปกรณ์ ซึ่งเป็นประโยชน์อย่างมาก เพื่อนๆ ทุกคนที่ช่วยซึ่งกันและกัน และที่สำคัญคือการสนับสนุนทางด้านเงินทุนและกำลังใจ จากบิดามารดา



นาย วุฒิชัย ชนปราการตระกูล
นาย วุฒิชัย วณิชเสถียรชัย
ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย.....	1
บทคัดย่อภาษาอังกฤษ.....	2
กิตติกรรมประกาศ.....	3
สารบัญ.....	4
สารบัญตาราง.....	6
สวรูป.....	7
บทที่ 1 บทนำ	9
- ความมุ่งหมายของ โครงการงาน	9
- วัตถุประสงค์ของ โครงการงาน	10
- ขอบเขตการศึกษา	10
- ประโยชน์ที่คาดว่าจะได้รับ	10
บทที่ 2 ทฤษฎี	12
2.1 คุณสมบัติของหลอด ไดโอดนำแสง	12
2.1.1 การแบ่งระดับสี	13
2.1.2 การขับ LED ด้วยวิธีแบบสแตติกและแบบมัลติเพล็กซ์	14
2.2 Real Time Clock (RTC)	15
2.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	17
2.3.1 MCS-51 Family	20
2.3.2 MCS-51 Pin & Timing Diagram	21
2.4 ชิพตรีจิสเตอร์	24
2.5 การสแกน	29
บทที่ 3 การออกแบบและการสร้าง	31
3.1 ลักษณะการเชื่อมต่อโดยรวมของระบบ	31
3.2 การสแกน	32
3.3 วงจรขับกระแส	33
3.4 วงจรรักษาระดับข้อมูลโดยชิพรีจิสเตอร์	34
3.5 วงจรส่วนควบคุม	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 หลักการสแกน	35
บทที่ 4 ผลการทดลอง	37
บทที่ 5 สรุปและวิจารณ์ผลการทดลอง	41
หนังสืออ้างอิง	42
ภาคผนวก	43



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงความแตกต่างของ MCS-51 Family	21
ตารางที่ 2.2 แสดงหน้าที่ของขาต่างๆใน MCS-51	23
ตารางที่ 4.1 แสดงความสัมพันธ์ระหว่างจำนวนเฟรมต่อวินาทีกับบรรทัดการสแกน	40



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรม (Block Diagram) ของวงจรโดยรวม	11
รูปที่ 2.1 กราฟแสดงคุณลักษณะของ LED	12
รูปที่ 2.2 แสดงรูป DOT MATRIX LED ที่ใช้เป็น DISPLAY BOARD ในโครงการ	15
รูปที่ 2.3 แสดงการจัดขาของ IC DS1307	15
รูปที่ 2.4 แสดงโครงสร้างของหน่วยความจำภายในของ DS1307	16
รูปที่ 2.5 แสดงลักษณะ โครงสร้างของ Time Keeping Register	17
รูปที่ 2.6 แสดงโครงสร้างภายในของ MCS-51	18
รูปที่ 2.7 แสดงลักษณะต่างของ MCS-51	21
รูปที่ 2.8 ตัวบ่งชี้ข้อมูลแบบ 2 บิต	24
รูปที่ 2.9 ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม	25
รูปที่ 2.10 ตัวเลื่อนข้อมูลชนิดรับส่งข้อมูลเข้าแบบขนาน และส่งข้อมูลแบบอนุกรม	25
รูปที่ 2.11 ตัวรับข้อมูลแบบขนาน 4 บิต	26
รูปที่ 2.12 ชิฟต์รีจิสเตอร์เข้าอนุกรมออกขนาน	27
รูปที่ 2.13 ชิฟต์รีจิสเตอร์รับเข้าอนุกรม และส่งออกแบบขนาน	27
รูปที่ 2.14 ชิฟต์รีจิสเตอร์เข้าอนุกรมออกอนุกรม การส่งข้อมูลแบบอนุกรม	28
รูปที่ 2.15 เป็นการหน่วงเวลาของข้อมูลโดยใช้ D FLIPFLOP จำนวน 2 ภาค	28
รูปที่ 3.1 แสดงลักษณะการเชื่อมต่อทั้งหมดของระบบ	31
รูปที่ 3.2 แสดงวงจรขับกระแส	33
รูปที่ 3.3 แสดงส่วนของวงจรรักษาระดับข้อมูล	34
รูปที่ 3.4 แสดงส่วนวงจรส่วนควบคุม	35
รูปที่ 4.1 แสดงแสดงรูปคลื่นจากขา address input(A0)ของ74HC154	37
รูปที่ 4.2 แสดงแสดงรูปคลื่นจากขา address input(A1)ของ74HC154	37
รูปที่ 4.3 แสดงแสดงรูปคลื่นจากขา address input(A2)ของ74HC154	37
รูปที่ 4.4 แสดงแสดงรูปคลื่นจากขา address input(A3)ของ74HC154	37
รูปที่ 4.5 แสดงรูปคลื่นจากขา SCL ของDS1307	38
รูปที่ 4.5 แสดงรูปคลื่นจากขา SDA ของDS1307	38
รูปที่ 4.7 แสดงรูปคลื่นจากขา P0.3(clock) ของ AT89C51	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.8 แสดงรูปคลื่นข้อมูลจากขา P0.5 ของ AT89C51	39
รูปที่ 4.9 แสดงรูปคลื่นข้อมูลจากขา P0.7 ของ AT89C51	39
รูปที่ 4.10 แสดงรูปของตัวเลขนาฬิกาบน DOT MATRIX LED BOARD	40



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เนื่องจากในปัจจุบันนี้เทคโนโลยีทางด้านสารสนเทศเข้ามามีบทบาทเป็นอย่างมากในชีวิตประจำวัน เพราะปัจจุบันเป็นโลกของข่าวสารข้อมูล ที่เป็นหนึ่งเดียวกันทั่วโลก โดยเฉพาะอย่างยิ่งด้านธุรกิจและการโฆษณา ดังนั้นในปัจจุบันจึงต้องการสื่อที่สามารถแสดงข่าวสารข้อมูลต่าง ๆ เพื่อให้สามารถดึงดูดความสนใจ และสามารถสื่อสารให้ทุกคนได้เข้าใจในข้อมูลข่าวสารนั้นๆ -

กระดาน หรือแผ่นป้ายแสดงข่าวสาร (Display Board) เป็นอีกสื่อหนึ่งที่เป็นที่นิยมใช้กันมากในปัจจุบัน ซึ่งสามารถพบเห็นได้ตามแหล่งชุมชน ย่านธุรกิจ ศูนย์การค้า โรงพยาบาลและตามบริษัทห้างร้านต่าง ๆ ซึ่งในอดีตยังคงใช้ระบบการแสดงผลแบบเป็นเซเวนเซกเมนต์ (7-Segment) และต่อมาจึงมีการพัฒนาเป็นแบบจุดแสดงผล (Dot Matrix Display) ซึ่งจะมีความละเอียดของภาพมากกว่าแบบเดิม

การแสดงผลจะแสดงเป็นอักษรภาษาอังกฤษ ตัวเลข รูปภาพต่างๆ สามารถเลือกสีของตัวอักษร หรือสีพื้นได้

นอกจากนี้แล้วปัจจุบันป้ายโฆษณาที่มีลักษณะเป็นตัวอักษรเลื่อนก็เป็นที่นิยม จึงทำให้สามารถดึงดูดความสนใจจากผู้พบเห็นได้มากกว่าป้ายโฆษณาทั่วไป

ความมุ่งหมายของโครงการ

ในโครงการนี้ เราจึงนำหลอด LED ชนิด Dot Matrix ขนาด 8 x 8 มาประยุกต์ใช้มาทำเป็นบอร์ดแสดงผลแบบจุด (Dot Matrix Display Board) เป็นบอร์ดแสดงข่าวสาร ซึ่งได้เปรียบบอร์ดแสดงข่าวสารแบบเก่าซึ่งสามารถแสดงข้อมูลได้เพียงรูปแบบเดียวเป็นสามารถแสดงผลภาพหรือตัวอักษรและตัวเลข โดยใช้ RTC สร้างฐานเวลาจริงให้กับไมโครคอนโทรเลอร์ เพื่อควบคุมการทำงานโดยใช้ภาษา C เขียนการทำงานของโปรแกรม และยังเป็นการศึกษาการทำงานของวงจรที่ใช้ในการแสดงผลอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัตถุประสงค์ของโครงการ

1. เพื่อให้มีความรู้เกี่ยวกับการแสดงผลโดยใช้ DOT MATRIX LED DISPLAY BOARD
2. สามารถเรียนรู้การทำงานตลอดจน MCS-51
3. สามารถดึงข้อมูลฐานเวลาจาก RTC เข้าสู่ MCS-51
4. สามารถควบคุมการออกแบบ โดยใช้ภาษา C เพื่อใช้กับ MCS-51
5. สามารถออกแบบวงจรดิจิทัลพื้นฐาน เพื่อนำไปสู่การพัฒนาขั้นสูงต่อไป

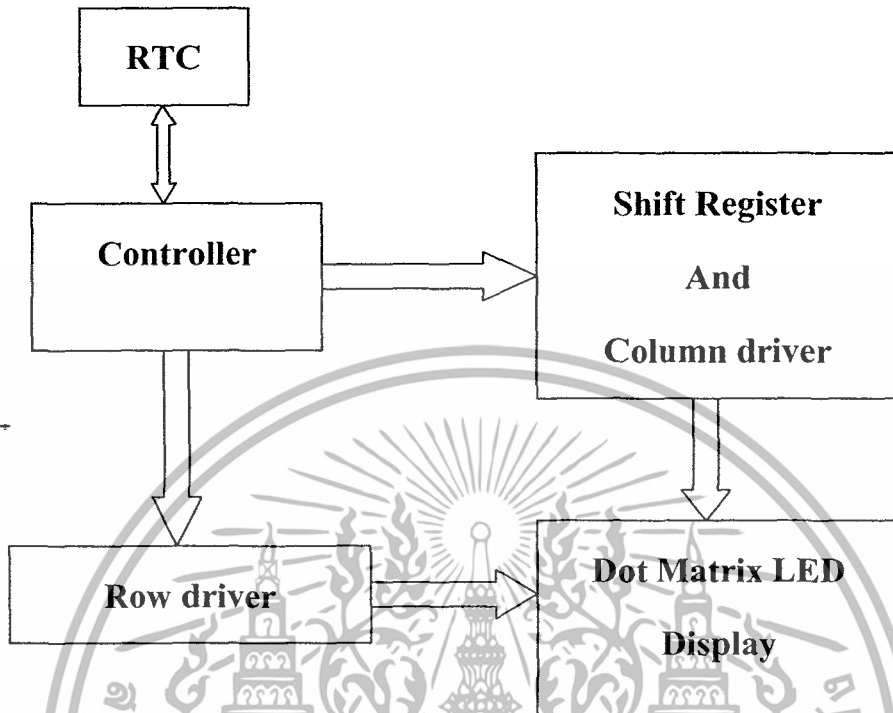
ขอบเขตการศึกษา

1. ศึกษาลักษณะของสัญญาณภาพตัวเลขที่ใช้ในการจัดเก็บ เพื่อใช้ในการออกแบบ
2. ใช้ MCS-51 ในการควบคุมการทำงานของวงจรจับสัญญาณภาพตัวเลขร่วมกับ RTC
3. ใช้ MCS-51 ในการควบคุมการทำงานในส่วนของการแสดงภาพตัวเลขบน LED DISPLAY BOARD
4. ทำการจัดเก็บข้อมูลตัวเลขที่ได้จาก MCS-51 มาเก็บใน Shift Register ก่อนส่งข้อมูลไปยัง LED DISPLAY BOARD

ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้ความสามารถในการใช้โปรแกรม Protel 99 SE ซึ่งเป็น โปรแกรมออกแบบแผ่นปริ้นท์ (PCB)
2. มีความรู้ความสามารถในการใช้โปรแกรม C51 ซึ่งเป็น โปรแกรมสร้างโปรแกรมสำหรับควบคุมการทำงานของ Dot Matrix Display
3. ความเข้าใจการทำงานของ Dot Matrix Display ทั้ง Software และ Hardware
4. มีความรู้ความเข้าใจการ โหลดข้อมูลฐานเวลาจริงจาก RTC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 บล็อกไดอะแกรม (Block Diagram) ของวงจรโดยรวม

โครงการที่มีส่วนประกอบทางฮาร์ดแวร์ที่สำคัญ ได้แก่

ส่วนแสดงผล (Display Board)

ส่วนตัวขับ (Driver Board)

ส่วนควบคุมและพักข้อมูล (Control / latch Data Board)

ส่วนฐานเวลา (Real Time Clock)

ในโครงการนี้ก็จะเป็นการออกแบบทางด้านฮาร์ดแวร์ คือ ส่วนของตัวบอร์ดที่ใช้แสดงซึ่งจะทำออกมาเป็นชิ้นงานส่วนแสดงผล 2 บอร์ด ขนาดความละเอียด 16 x 64 จุดโดยใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมการแสดงผล และในส่วนของซอฟต์แวร์จะทำการเขียนโปรแกรมที่จะใช้ควบคุมการแสดงผล 2 บอร์ด

บทที่ 2

ทฤษฎี

ในการแสดงผลในโครงการนี้ ส่วนแสดงผลจะประกอบด้วย LED เป็นหัวใจสำคัญ ดังนั้นจึงต้องทำความเข้าใจเกี่ยวกับคุณสมบัติและการทำงานของตัว LED ให้เข้าใจจากนั้นจึงทำการศึกษาทางการแสดงผลโดย LED

2.1 คุณสมบัติของหลอดไดโอดนำแสง

เป็นไดโอดชนิดหนึ่งซึ่งสามารถเปล่งแสงได้ โดยโครงสร้างของ จะมีลักษณะเป็นสารกึ่งตัวนำชนิดพี และชนิดเอ็น ต่อกันเป็นรอยต่อ พี-เอ็น จะเปล่งแสงออกมาได้ก็ต่อเมื่อมีการจ่ายกระแสไบอัสตรง ให้กับมัน กระแสไบอัสตรงนี้จะไปกระตุ้นอิเล็กตรอน และโฮล ข้าม รอยต่อ พี-เอ็น เพื่อมารวมตัวกัน ในการรวมตัวกันนี้จะมีการปลดปล่อยพลังงานออกมาในรูปของโฟตอน ซึ่งเป็นอนุภาคของแสง ซึ่งต่างจากอุปกรณ์อย่างอื่น ๆ ที่ปลดปล่อยพลังงานออกมาในรูปของความร้อน สำหรับสารกึ่งตัวนำที่นิยมนำมาสร้าง สำหรับสารกึ่งตัวนำที่นิยมนำมาสร้าง LED จะใช้แกเลียมฟอสไฟด์ (GALLIUM PHOSPHIDE : GaP) ซึ่งสารทั้งสองชนิดนี้จะใช้กระแสไฟฟ้าไม่มากในการไบอัสเพื่อให้เกิดการปลดปล่อยโฟตอนออกมา การให้แสงของ LED โดยการจ่ายกระแสไฟฟ้า เรียกว่า อิเล็กโตรลูมิเนสเซนส์ (ELECTROLUMINESCENCE)

คุณสมบัติเด่นของ LED คือ

1. เป็นแหล่งกำเนิดแสงขนาดเล็กแต่มีความทนทานสูง
2. ใช้แหล่งกำเนิดไบอัส LED ต่ำ (ประมาณ 2 V)
3. สามารถนำมาใช้งานในการมอดูเลชัน ความเร็วสูงได้



รูปที่ 2.1 กราฟแสดงคุณลักษณะของ LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1 การแบ่งระดับสี

จากคุณสมบัติของ LED ในการส่องสว่างและความเข้มแสง และวิธีการที่ได้กล่าวผ่านมา โครงการนี้จะนำความเข้มแสงมาแบ่งระดับของแสง ให้เป็นระดับต่างๆ โดยการควบคุมกระแสฟอว์เวิร์ดที่จ่ายให้แก่ LED วิธีการที่ควบคุมกระแสฟอว์เวิร์ด สามารถทำได้ 2 วิธี คือ

วิธีที่ 1 ควบคุมกระแสฟอว์เวิร์ดโดยตรง

วิธีที่ 2 ควบคุมกระแสฟอว์เวิร์ดโดยใช้การควบคุมเวลาในการจ่ายกระแส

โครงการนี้ เลือกใช้การควบคุมกระแสฟอว์เวิร์ดด้วยการควบคุมเวลาในการจ่ายกระแสให้ ถึงแม้คุณสมบัติที่ไม่เป็นอุดมคติของ LED ที่เกิดจากสารกึ่งตัวนำที่นำมาสร้าง LED จะมีค่าความต้านทานค่าหนึ่ง และบริเวณ พี-เอ็น จังก์ชันเสมือนมีตัวเก็บประจุอยู่ ผลของความต้านทานและตัวเก็บประจุ จะทำให้การจ่ายกระแสฟอว์เวิร์ดเพื่อให้ LED เริ่มนำกระแสจนสามารถนำกระแสได้สูงสุด จะต้องใช้เวลาช่วงหนึ่ง เวลาช่วงนี้เรียกว่าช่วงเวลาเข้าสู่สภาวะอิมพัลส์ของ และสามารถแสดงการตอบสนองของ LED ขณะจ่ายแรงดันและกระแสฟอว์เวิร์ดคงที่เทียบกับเวลาได้แต่ถือว่า มีค่าน้อยมากเมื่อเทียบกับช่วงเวลาที่ใช้ฟอว์เวิร์ด ที่ใช้ในโครงการนี้เราจึงไม่คิดผลของความไม่เป็นอุดมคติของกราฟคุณลักษณะนี้

LED ปัจจุบันนี้ ได้พัฒนาให้มีหลายรูปแบบมาก และมี LED แบบ 2 สีในตัวถึงเดียวกัน ดังนั้นการแบ่งระดับสีจากหลักการข้างต้นสามารถนำมาประยุกต์ใช้ในการผสมสีของ LED ได้

ในการผลิต โมดูล LED เหล่านี้ LED ซิปหลายตัวจะถูกนำมาติดบนสிடบอร์ดพิมพ์หรือไมก็ใช้เป็นวงจรพิมพ์ (PCB) โดย LED แบบ โมดูลที่ผลิตขึ้นมาจะมี 2 ประเภทให้เลือกใช้งานคือ แบบ CA(Common Anode) หรือแบบ CC(Common Cathode)

สำหรับในโครงการนี้จะใช้ LED ชนิด DOT MATRIX LED แบบ 3 สี ซึ่งมีคุณสมบัติเฉพาะดังนี้

- เป็นหลอด LED ที่มีความสว่างน้อยประมาณ 20 mcd (มิลลิแคนเดลลา)
- เป็นหลอด LED ที่มีขนาด 8×8 จุด ใน 1 ก้อน มีเส้นผ่านศูนย์กลาง 5 มม. และมีระยะห่างดวงไฟ 7.62 มม.
- เปล่งแสงได้ 3 สี ได้แก่ สีแดง, สีเขียวและ สีส้ม
- มีมุมมองแสงมากกว่า 120 องศา

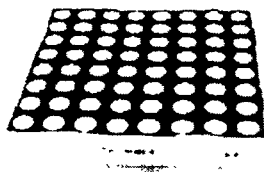
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 การขับ LED ด้วยวิธีแบบสแตติกและแบบมัลติเพล็กซ์

ในการขับ LED พร้อมกันหลายๆตัวอย่างเช่น โมดูล LED มี 2 แบบคือ

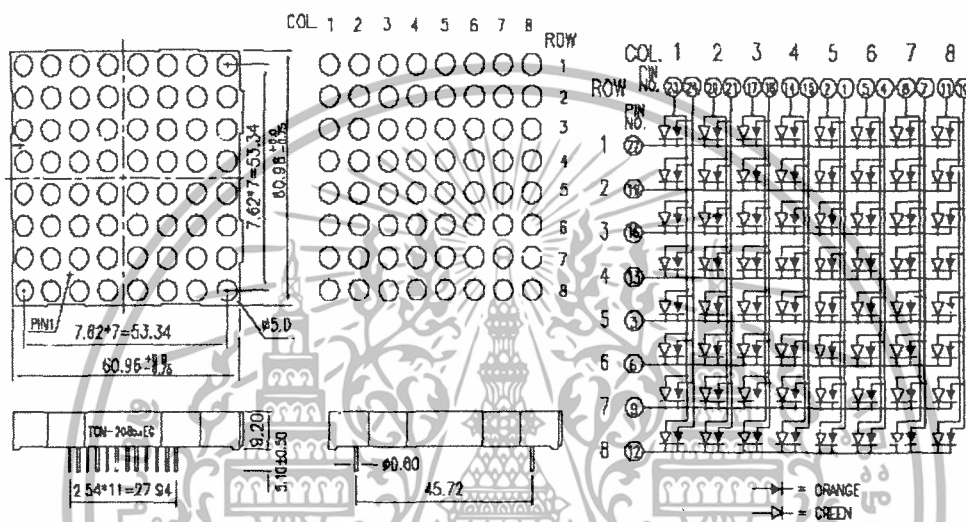
1. แบบสแตติก(สแตติก) เป็นวิธีง่ายในการขับ LED แต่ละดวงจะแยกอิสระจากกัน โดยการต่อตัวต้านทานตัวหนึ่งเข้ากับแหล่งจ่ายแรงดันหรือแหล่งจ่ายกระแสคงที่มาทำการป้อนฟอร์เวิร์ดไบอัสให้กับ LED ทำให้ LED ติดสว่างตามที่ต้องการ เราเรียกว่า static เพราะว่ามีกระแสไหลผ่าน LED อย่างต่อเนื่องตลอดเวลา เหมาะสำหรับการขับ LED จำนวนน้อย โดย LED ทั่วไปที่มีความสว่างปกติต้องการกระแสประมาณ 2 mA ซึ่งเอาท์พุทของไมโครคอนโทรลเลอร์ส่วนใหญ่จะสามารถขับกระแสนี้กับ LED โดยตรง

2. แบบมัลติเพล็กซ์(Multiplex drive) หรือการขับแบบพัลส์(pulse drive) เป็นการลดความยุ่งยากของวงจร โดยทำการป้อนกระแสไฟไบอัสให้แก่ LED ในแต่ละเซกเมนต์เพียงกลุ่มหนึ่ง (เพื่อให้แสดงผลสมบูรณ์ในหน่วยนั้นๆ) ในแต่ละช่วงเวลาสั้นๆแล้วค่อยเลื่อนไปไบอัสให้กับ LED ในเซกเมนต์กลุ่มอื่นต่อไป อย่างไรก็ตามการไบอัสแบบให้ดวงไฟติดสว่างในระยะเวลาสั้นๆต้องมีความถี่ในการติดสว่างซ้ำ (repetition rate) ที่รวดเร็วเพียงพอจนสายตามนุษย์มองเห็นเหมือนแสงสว่างนั้นติดตลอดเวลา เนื่องจากตาคนเรานั้นไม่สามารถแยกการกระพริบของไฟที่รวดเร็วมากๆได้ อีกประการหนึ่งคือตาคนเรานั้นจะอ่านและจำในตำแหน่งที่หลอดไฟดวงนั้นสว่างมากที่สุด โดยมาจากการเฉลี่ยค่าสว่าง นั้นหมายความว่าถ้าเราป้อนพัลส์ที่มีค่าดีวี่ไซเคิล(duty cycle) ต่ำ แต่มีความเข้มแสงสูงเมื่อมองเห็นหลอดไฟติดสว่างมากกว่าเมื่อเทียบกับการป้อนกระแสตรง ดังนั้นประโยชน์อีกข้อหนึ่งของการขับ LED แบบมัลติเพล็กซ์คือ การปรับปรุงความเข้มแสงในการแสดงผลของจอแสดงผลในขณะที่สิ้นเปลืองพลังงานโดยเฉลี่ยต่ำกว่าหรือเทียบเท่ากัน



TOM-2088CEG/DEG Series

TOM-2088CEG

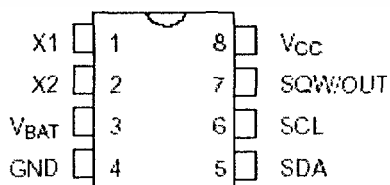


รูปที่ 2.2 แสดงรูป DOT MATRIX LED ที่ใช้เป็น DISPLAY BOARD ในโครงการ

2.2 Real Time Clock (RTC)

คุณสมบัติของ DS 1307

DS 1307 เป็นไอซี Real Time Clock (RTC) ทำหน้าที่เกี่ยวกับ เวลา และปฏิทิน ให้กับไมโครคอนโทรลเลอร์ โดยต่อ ใช้งานกับ ไมโครคอนโทรลเลอร์ แบบอนุกรม ตามมาตรฐานของ I2C BUS การต่อใช้งานใช้สายสัญญาณเพียง 2 เส้น คือขา serial data (SDA) และขา serial clock (SCL) รายละเอียด ของ RTC DS1307 สามารถดูได้จาก เอกสารอ้างอิง



รูปที่ 2.3 แสดงการจัดขาของ IC DS1307

- VCC Primary Power Supply
- X1, X2 32.768 kHz Crystal Connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- VBAT +3 Volt Battery Input
- GND Ground
- SDA Serial Data
- SCL Serial Clock
- SQW/OUT Square wave/Output Drive

หน่วยความจำภายในของ DS1307 ขนาด 64 Byte (00h-3FH)

	BIT									
	7	6	5	4	3	2	1	0		
00H	CH	10 SECONDS				SECONDS				00-59
01H	X	10 MINUTES				MINUTES				00-59
02H	X	12 24	10 HR A/P	10 HR	HOURS				01-12 00-23	
03H	X	X	X	X	X	DAY				1-7
04H	X	X	10 DATE		DATE				01-28/29 01-30 01-31	
05H	X	X	X	10 MONTH		MONTH				01-12
06H	10 YEAR		YEAR						00-99	
07H	OUT	X	X	SQWE	X	X	RS1	RS0	Control Register	
08H	RAM 56 BYTE								USER RAM	
09H										
0AH										
0BH										
3FH										

รูปที่ 2.4 แสดงโครงสร้างของหน่วยความจำภายในของ DS1307

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

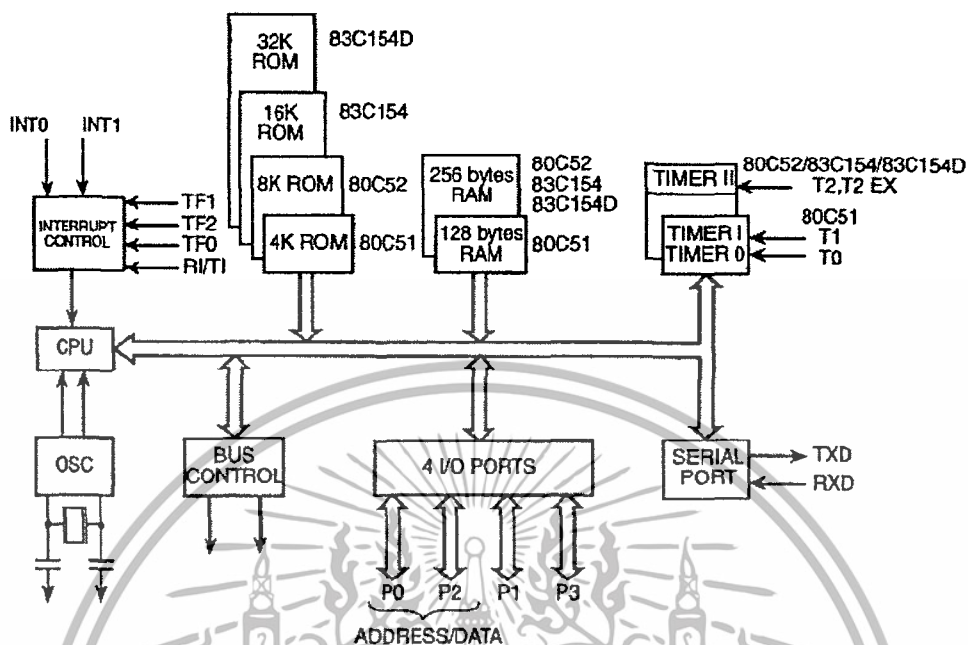
ข้อมูลที่เกี่ยวข้องอยู่ในรีจิสเตอร์ 00H-06H จะเป็นแบบ BCD (Binary Code Decimal)

Address	Name	DESCRIPTION
00H	SECOND	เก็บค่าวันที่ โดยบิตที่สำคัญคือบิต 7 CH (Clock Hall) เมื่อบิต 7 มีเงิน 1 จะทำให้สัญญาณ นาฬิกา หยุดเดิน
01H	MINUTES	เก็บค่าวันที่ 00-59
02H	HOUR	เก็บค่าชั่วโมง เมื่อบิต 6 เป็นบิตที่กำหนดการแสดงผลแบบ 12/24 ชม เมื่อบิต 6 = 1 จะเก็บค่า 01-12 เมื่อบิต 6 = 0 จะเก็บค่า 01-24
03H	DAY	เก็บค่าวันที่ 1-7
04H	DATE	เก็บค่าวันที่ 01-31
05H	MONTH	เก็บค่าเดือน 01-12
06H	YEAR	เก็บค่าปี 00-99
07H	Control Register	รีจิสเตอร์ควบคุมการทำงานของ SOW \OUT บิต 4 SOWE = 1 กำหนดให้ขา SOW \OUT ควบคุมความถี่ ความยาวที่กำหนดโดย RS1,RS0 บิต 4 SOWE = 0 กำหนดให้ขา SOW \OUT จะมีค่าตามบิต 7 คือขา OUT RS1 RS0 ความถี่ output กับ SOW \OUT 0 0 1Hz 0 1 4.096 KHz 1 0 2.132 MHz 32.768 KHz
08H-3FH	UserRam	หน่วยความจำใช้งานทั่วไป 56 byte

รูปที่ 2.5 แสดงลักษณะ โครงสร้างของ Time Keeping Register

2.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

ในระบบของไมโครคอนโทรลเลอร์ 8051 จำเป็นต้องมีหน่วยความจำสำหรับบรรจุคำสั่งหรือโปรแกรมที่ผู้ใช้พัฒนาขึ้นเพื่อจัดเก็บไว้ภายในหน่วยความจำ ที่เรียกว่า หน่วยความจำโปรแกรม (Program Memory) โดยอาจจะประกอบอยู่ในตัวไอซีของ 8051 เอง หรือเป็นไอซีหน่วยความจำ EPROM หรือ ROM แยกออกต่างหากได้ ในกรณีหลังนี้จำเป็นต้องมีการใช้พอร์ตอินพุต/เอาต์พุต ทำหน้าที่เป็นบัสแอสแตคและบัสข้อมูล เพื่อให้สามารถทำการเชื่อมต่อเข้ากับไอซีหน่วยความจำมาตรฐานทั่วไปได้ ดังนั้นในบทนี้ นอกจากจะได้มีการอธิบายเกี่ยวกับเรื่องหน่วยความจำโปรแกรมของ 8051 แล้ว ยังจะได้อธิบายรวมไปถึงพื้นฐานการใช้งานของไอซีหน่วยความจำมาตรฐานแบบต่าง ๆ ด้วย เพื่อให้มีความเข้าใจการเชื่อมต่อสัญญาณเข้ากับขาสัญญาณควบคุมและบัสของ 8051 ที่ชัดเจนขึ้น



รูปที่ 2.6 แสดงโครงสร้างภายในของ MCS-51

คุณสมบัติเบื้องต้นของ Microcontroller ในตระกูล MCS-51 จะมีดังนี้

- มี Core CPU ที่เป็น 8-Bit และชุดคำสั่งที่เหมาะสมในงานควบคุม และสามารถประมวลผลทาง Logic กับข้อมูลในระดับ BIT ได้
- มีหน่วยความจำ โปรแกรม 4K ภายใน และรองรับการใช้งานของหน่วยความจำโปรแกรม ได้ถึง 64K
- มีหน่วยความจำ ข้อมูล (RAM) 128 Bytes ภายใน และรองรับการใช้งานของหน่วยความจำ ข้อมูล ได้ถึง 64K
- มี Port ที่เป็นได้ทั้ง I / O ทั้งหมด 4 port และสามารถใช้งานได้ในระดับ BIT
- มีส่วน Timer / Counter ขนาด 16 Bit สองชุด สำหรับใช้ในการจับเวลา หรือนับจำนวน
- มี Full duplex UART สำหรับใช้ รับ/ส่ง ข้อมูลแบบอนุกรม
- รับ Interrupt ได้จาก 6 แหล่งกำเนิด โดยมี 5 ตำแหน่งของ ISR และการ Interrupt โดยสามารถจัดระดับความสำคัญได้ 2 ระดับ
- มีตัวกำเนิดความถี่ Clock ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำ สำหรับเก็บข้อมูลและคำสั่งใช้งานต่าง ๆ ซึ่งแม้ว่าจะ ไม่มีการจ่ายกระแสไฟฟ้าให้กับระบบ ข้อมูลเหล่านี้ก็ยังคงอยู่ไม่สูญหาย โครงสร้างของหน่วยความจำโปรแกรม มีลักษณะเช่นเดียวกับหน่วยความจำที่บรรจุอยู่ในไอซี หน่วยความจำประเภทต่าง ๆ เช่น หน่วยความจำแบบ ROM

(Read Only Memory) หรือ EPROM (Erasable Programmable Read Only Memory) เป็นต้น

8051 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมนี้ได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะ ตามตำแหน่งของหน่วยความจำนั้น คือ หน่วยความจำภายใน (Internal Program Memory) ซึ่งเป็นหน่วยความจำ ROM หรือ EPROM ที่ อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำโปรแกรมภายนอก (External Program Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำ โปรแกรมของระบบ

หน่วยความจำโปรแกรมภายใน

ไมโครคอนโทรลเลอร์เบอร์ต่าง ๆ ที่จัดอยู่ในตระกูล 8051 นี้ มีขนาดของ หน่วยความจำ โปรแกรมภายในแตกต่างกันออกไป เพื่อความเหมาะสมกับการนำไปใช้งานลักษณะต่าง ๆ กัน ดังนี้

8051 และ 8052 มีหน่วยความจำแบบ ROM ขนาด 4 และ 8 กิโลไบต์ ตามลำดับประกอบ อยู่ภายในไอซี และมีความเหมาะสมกับการนำไปใช้ในวงจรทางอุตสาหกรรมที่มีจำนวนการผลิต มาก เนื่องจากจะมีผลทำให้ต้นทุนค่าใช้จ่ายการผลิตต่อหน่วยลดลงได้มาก

8751 มีหน่วยความจำแบบ EPROM ขนาด 4 กิโลไบต์อยู่ในไอซี ข้อมูลที่จัดเก็บอยู่ ภายในนี้สามารถใช้แสงอัลตราไวโอเลตลบ และนำกลับไปบรรจุโปรแกรมใหม่ได้อีกครั้งหนึ่ง คล้ายคลึงกับไอซีหน่วยความจำ EPROM ไมโครคอนโทรลเลอร์เบอร์นี้เหมาะสมกับงานด้าน อุตสาหกรรมที่มีจำนวนการผลิตคราวละไม่มากนัก หรืออาจจะเห็นงานประเภทต้นแบบภายใน ห้องปฏิบัติการ เป็นต้น

8031 และ 8032 ไม่มีหน่วยความจำโปรแกรมอยู่ในตัวไอซีเลย ดังนั้นในการนำไปใช้ งานจึงจำเป็นต้องอาศัยหน่วยความจำโปรแกรมภายนอกเสมอ ซึ่งการใช้งานลักษณะนี้จะมีผลทำให้ ต้องเสียความสามารถบางประการ เกี่ยวกับพอร์ตอินพุต/เอาต์พุตของไมโครคอนโทรลเลอร์ ไป เนื่องจากต้องนำไปใช้เป็นสัญญาณควบคุม เกี่ยวกับการจัดการติดต่อหน่วยความจำภายนอกแทน

หน่วยความจำโปรแกรมภายนอก

หน่วยความจำภายนอกเป็นการใช้หน่วยความจำ EPROM (หรือ ROM) เชื่อมต่อเข้ากับระบบของ 8051 โดยอาจจะมีสาเหตุได้หลายประการ เช่น เป็นการทดลองทำระบบต้นแบบจำนวนน้อย หรืออาจต้องการลดต้นทุนการผลิต เพราะราคาของไมโครคอนโทรลเลอร์แบบที่ไม่มีหน่วยความจำโปรแกรมภายในราคาจะต่ำกว่าแบบที่มีความจำโปรแกรมภายในมาก ในบางครั้งอาจจะมีสาเหตุจากความจำเป็นอื่น ๆ ที่ไม่อาจหลีกเลี่ยงได้ เช่น การที่หน่วยความจำภายในของไมโครคอนโทรลเลอร์มีขนาดความจุไม่เพียงพอกับการเก็บโปรแกรม หรืออาจจะเป็นว่าการที่ใช้ไอซีหน่วยความจำจะทำให้สามารถจัดหาเครื่องมือ (Tools) ช่วยการพัฒนาที่ใช้งานกันโดยแพร่หลายและราคาถูกได้ ซึ่งจะช่วยลดเวลาในการพัฒนาระบบลงได้มาก

ไมโครคอนโทรลเลอร์เบอร์ต่าง ๆ ของตระกูล 8051 นี้ สามารถขยายให้ใช้งานหน่วยความจำภายนอกได้ทั้งสิ้น โดยกรณีที่มีหน่วยความจำโปรแกรมภายในอยู่แล้ว การอ้างตำแหน่งแอดเดรสที่มีทั้งในหน่วยความจำโปรแกรมภายในและภายนอกนั้น จะต้องทำการพิจารณาระดับลอจิกของสัญญาณ EA(EA=External Access???) ในขณะนั้นด้วย

2.3.1 MCS-51 Family

MCS-51 นั้น ได้มีการออกแบบและผลิตออกมาในหลายๆ รูปแบบ ซึ่งมีความสามารถและส่วนประกอบภายในที่เพิ่มขึ้นมาแต่อย่างไรก็ดีคำสั่งต่างๆ ยังคงเหมือนกัน

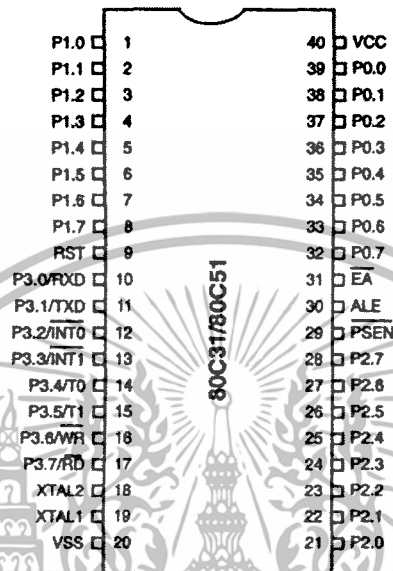
Device Name	ROMLESS Version	ROM Bytes	RAM Bytes	16-Bit Timers	Speed Up to	Process
80C51	80C31	4K	128	2	20MHz	CMOS
80C52	80C32	8K	256	3	20MHz	CMOS
83C154	83C154	16K	256	3	20MHz	CMOS
83C154D	-	32K	256	3	16MHz	CMOS
80C51 μ	80C31 μ	4K	128	2	42MHz	SCMOS
80C52 μ	80C32 μ	8K	256	3	42MHz	SCMOS
83C154 μ	80C154 μ	16K	256	3	42MHz	SCMOS
83C154D μ	-	32K	256	3	36MHz	SCMOS
80C51PX	-	-	128/256	2/3	12MHz	CMOS

ตารางที่ 2.1 แสดงความแตกต่างของ MCS-51 Family

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 MC

S-51 Pin & Timing Diagram



รูปที่ 2.7 แสดงลักษณะขาต่างๆของ MCS-51

Pin	I / O / Z	หน้าที่ / การทำงาน
P0.0- P0.7	I / O / Z	Port 0 เป็น Open drain bidirectional I/O Port 8 Bit เมื่อใช้เป็น Output มันสามารถรับ (Sink) กระแสของ Input แบบ LS TTL ได้ 8 ตัว สำหรับ Port 0 Bit ที่ถูกส่งค่า '1' ออกมา จะทำให้ขาเป็น Float ซึ่งสามารถใช้งานเป็น High impedance Input ได้ นอกจากนี้ ยังทำหน้าที่เป็น Addr. Bus ส่วนของ Low byte (PCL) สลับกับ Data Bus ในกรณีที่มีการใช้งาน External Memory ในกรณี Logic '1' จะถูกสร้างจาก Strong Internal pull-up และท้ายสุด Port 0 จะใช้ส่งค่าที่มีอยู่ใน Internal program memory ออกมาเพื่อการตรวจสอบ (Program verification) แต่จะต้องต่อ External pull-up ให้ด้วย
P1.0- P1.7	I / O	Port 1 เป็น Bidirectional I/O Port 8 Bit with Internal pull-up เมื่อใช้เป็น Output มันสามารถรับ/จ่าย (Sink/Source) กระแสของ Input แบบ LS TTL ได้ 4 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		<p>สำหรับ Port 1 Bit ที่ถูกส่งค่า '1' ออกมา จะทำให้ขาเป็น High จาก Internal pull-up ซึ่งสามารถใช้งานเป็น Input ได้ และเมื่อถูกป้อนด้วย Logic '0' นั้น มันจะให้กระแสออกมาได้ ซึ่งกระแสจะไหลมาจาก Internal pull-up นั้นเอง (IIL, on data sheet)</p> <p>นอกจากนี้ สำหรับ 80C52, 83C154 and 83C154D ขา Port 1.0 และ P1.1 จะสามารถใช้งานเป็น T2, T2EX (T2: Timer 2 input, T2EX: Timer 2 "Capture" input)</p>
P2.0- P2.7	I / O	<p>Port 2 เป็น Bidirectional I/O Port 8 Bit with Internal pull-up</p> <p>เมื่อใช้เป็น Output มันสามารถรับ/จ่าย (Sink/Source) กระแสของ Input แบบ LS TTL ได้ 4 ตัว</p> <p>นอกจากนี้ Port 2 ยังทำหน้าที่เป็น Address Bus ในส่วนของ High byte (PCH) ในกรณีที่มีการใช้งาน External Memory ที่ใช้การอ้าง Address แบบ 16 Bit ในการนี้ Logic '1' จะถูกสร้างจาก Strong Internal pull-up</p>
P3.0- P3.7	I / O	<p>Port 3 เป็น Bidirectional I/O Port 8 Bit with Internal pull-up</p> <p>นอกจากนี้แล้ว ขา ต่างๆ ของ Port 3 จะมีการใช้งานเป็น Special feature ของ MCS-51 ดังต่อไปนี้</p> <p>I P3.0: RXD (Serial input port)</p> <p>O P3.1: TXD (Serial output port)</p> <p>I P3.2: INT0 (External interrupt 0)</p> <p>I P3.3: INT1 (External interrupt 1)</p> <p>I P3.4: T0 (Timer 0 external input)</p> <p>I P3.5: T1 (Timer 1 external input)</p> <p>O P3.6: WR (External data memory write strobe)</p> <p>O P3.7: RD (External data memory read strobe)</p>
RST	I	<p>Reset เป็นสัญญาณป้อนให้กับ MCS เพื่อเป็นการกำหนดค่าเริ่มต้นต่างๆ การทำ Reset นี้จะต้องทำทุกครั้งที่ย้ายไฟให้กับวงจร ในการ Reset สัญญาณ RST ต้องมีอยู่อย่างน้อย 2 Machine cycles จึงจะทำการ Reset ได้</p>
ALE	O	<p>Address Latch Enable เป็นสัญญาณ จะไป ทำให้ค่าของ PCL ถูกเก็บเข้าที่ LATCH ในระหว่างที่ ค่าของ PCL ออกมาที่ P0</p> <p>สัญญาณ ALE นี้ จะมีออกมาตลอดเวลา (ไม่ว่าจะมีการใช้ External memory</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หรือไม่ว่า) เป็นความถี่ 1/6 ของสัญญาณ Clock ซึ่งสามารถนำไปใช้เป็นฐานเวลาให้กับวงจรภายนอกได้ แต่อย่างไรก็ดี ในกรณีที่เป็นการติดต่อกับ External data memory สัญญาณ ALE จะข้ามไปหนึ่ง ลูก
\overline{PSE}	O	Program Store Enable สัญญาณ \overline{PSEN} ซึ่งเป็นสัญญาณที่ใช้ในการ Fetch คำสั่งจาก External program memory นั้น จะไม่ทำงานเมื่อเป็นการ Fetch คำสั่งจาก Internal program memory สัญญาณ \overline{PSEN} นี้จะมีเกิดขึ้น สองครั้ง ต่อหนึ่ง Machine cycle ยกเว้นในกรณีที่เป็นการติดต่อกับ External data memory สัญญาณ \overline{PSEN} จะข้ามไป
\overline{EA}	I	External Access โดยการต่อขาสัญญาณ \overline{EA} เป็น 'High' การ Fetch คำสั่งที่ Address น้อยกว่า 0FFFh (4K สำหรับ 80C51) จะได้จาก Internal program memory และถ้าเป็น Address ตั้งแต่ 1000h ก็ จะเป็นการอ่านจาก External program memory ถ้าต่อขา \overline{EA} เข้ากับ 'Low' การ Fetch คำสั่งทั้งหมดจะกระทำกับ External program memory
XTA L1	I	Input to inverting oscillator amplifier และ ใช้สำหรับการป้อน External clock
XTA L2	O	Output to inverting oscillator amplifier

ตารางที่ 2.2 แสดงหน้าที่ของขาต่างๆใน MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ชิฟต์รีจิสเตอร์

ชิฟต์รีจิสเตอร์ (shift register) เป็นอุปกรณ์ทางลอจิกที่สร้างมาจากฟลิปฟล็อปใช้เก็บข้อมูลชั่วคราวการส่งข้อมูลเข้ารีจิสเตอร์ส่งได้ทีละบิต รีจิสเตอร์ที่เก็บข้อมูลสามารถเลื่อนข้อมูลได้เราเรียกว่า รีจิสเตอร์เลื่อนข้อมูล หรือ ชิฟต์รีจิสเตอร์ (shift register) ถ้านำฟลิปฟล็อปมาต่อเรียงกันจะทำให้ฟลิปฟล็อปเอาข้อมูลจาก input ไปยัง output ได้เมื่อมีสัญญาณการกระตุ้นจะเกิดการเลื่อนข้อมูลที่ทีละบิต ตัวเลื่อนข้อมูลจัดเป็นการนำ FLIP FLOP ไปใช้งานได้ การเลื่อนข้อมูลจะมีลักษณะต่างกันดังนี้

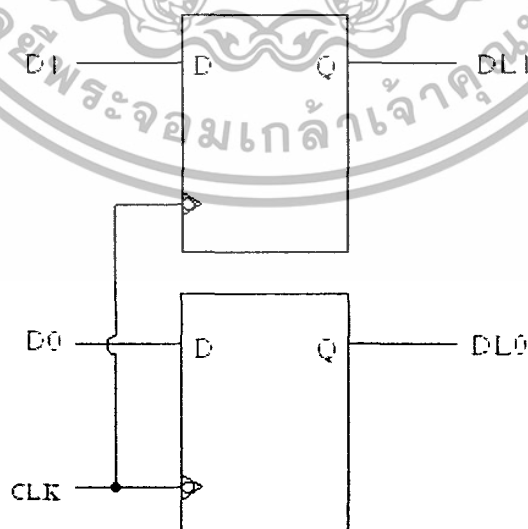
1. ชิฟต์รีจิสเตอร์เข้าขนานออกขนาน
2. ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม
3. ชิฟต์รีจิสเตอร์เข้าอนุกรมออกขนาน
4. ชิฟต์รีจิสเตอร์เข้าอนุกรมออกอนุกรม

ต่อจากนี้เราจะมาดูการทำงานตามลักษณะของชิฟต์รีจิสเตอร์ทีละตัว

ชิฟต์รีจิสเตอร์เข้าขนานออกขนาน

ตัวเลื่อนข้อมูลนี้ ใช้เป็นตัวจับบันทึก หรือคงค่า (latch) ข้อมูล

- ตัวบันทึกข้อมูลแบบ 2 บิต เรานำฟลิปฟล็อปมาสร้างเป็นตัวรับข้อมูลแบบ 2 บิต จะได้ดัง รูป 2.7

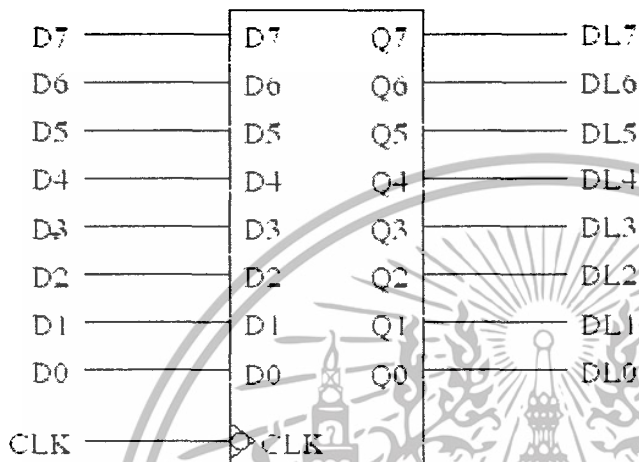


รูปที่ 2.8 ตัวบันทึกข้อมูลแบบ 2 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

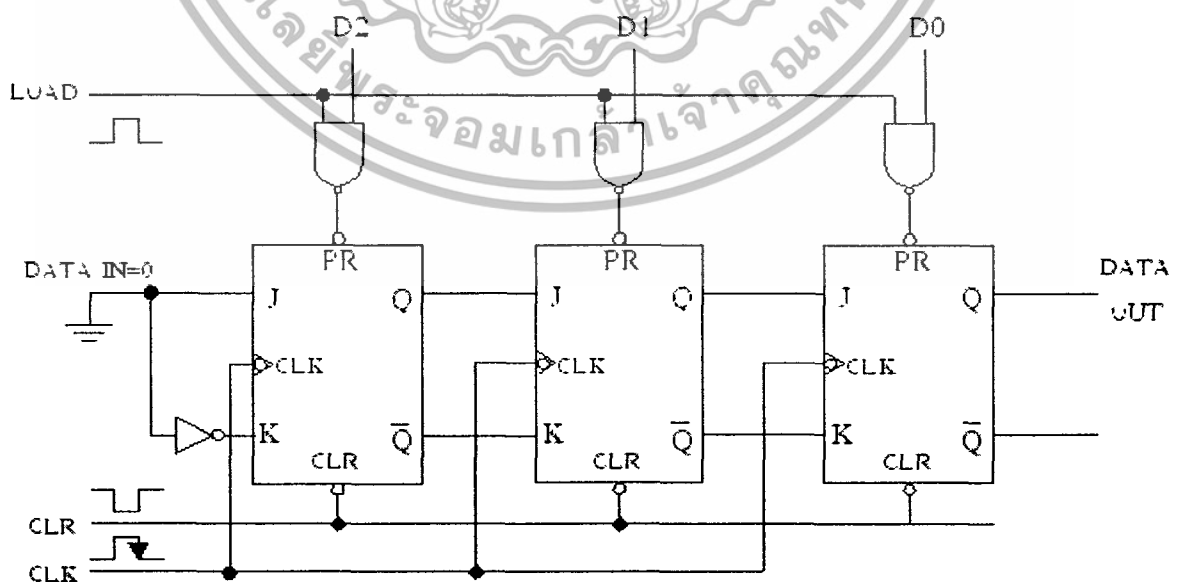
ตัวบันทึกข้อมูล แบบ 8 บิต

จากรูปที่ 2.8 เรานำมาทำการดัดแปลง โดยใช้ D-FLIPFLOP จำนวน 8 ตัวมาต่อขนานกัน แล้ว ใช้สัญญาณ CLOCK ร่วมกัน จะได้ตัวรับข้อมูลแบบ 8 บิต ดังรูป 2.8



รูปที่ 2.9 ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม

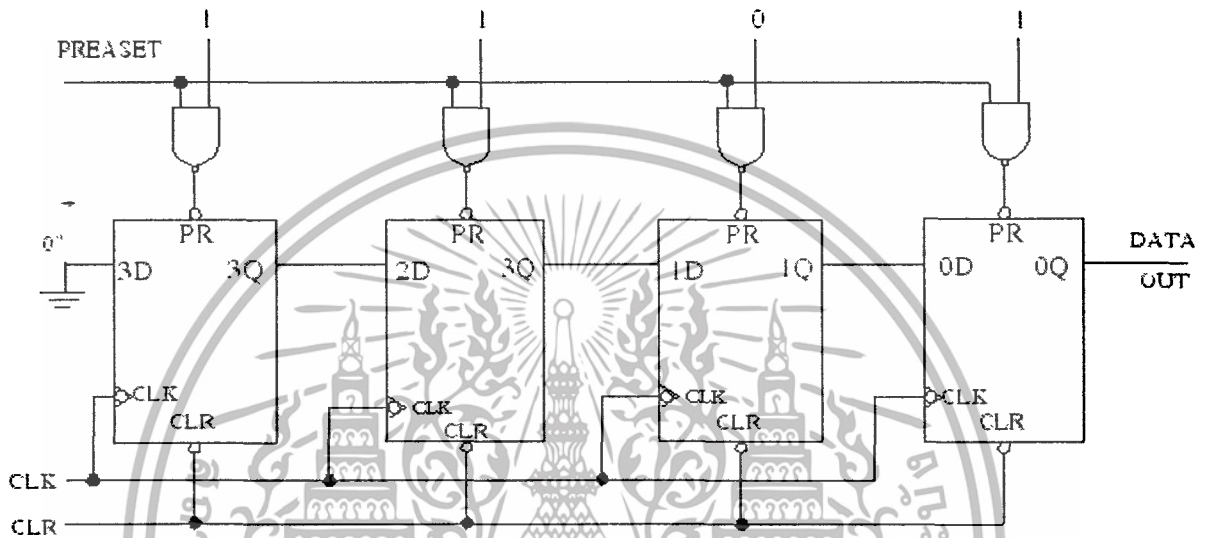
ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรม ชิฟต์รีจิสเตอร์เข้าขนานออกอนุกรมจะรับข้อมูลทุกๆ บิตเข้าสู่รีจิสเตอร์พร้อมๆกันซึ่งเราจะเรียกมันว่าการโหลดข้อมูล และมันก็จะส่งข้อมูลออกมาทีละ บิตเมื่อมีสัญญาณมากระตุ้นมัน ดังรูป 3.



รูปที่ 2.10 ตัวเลื่อนข้อมูลชนิดรับส่งข้อมูลเข้าแบบขนาน และส่งข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

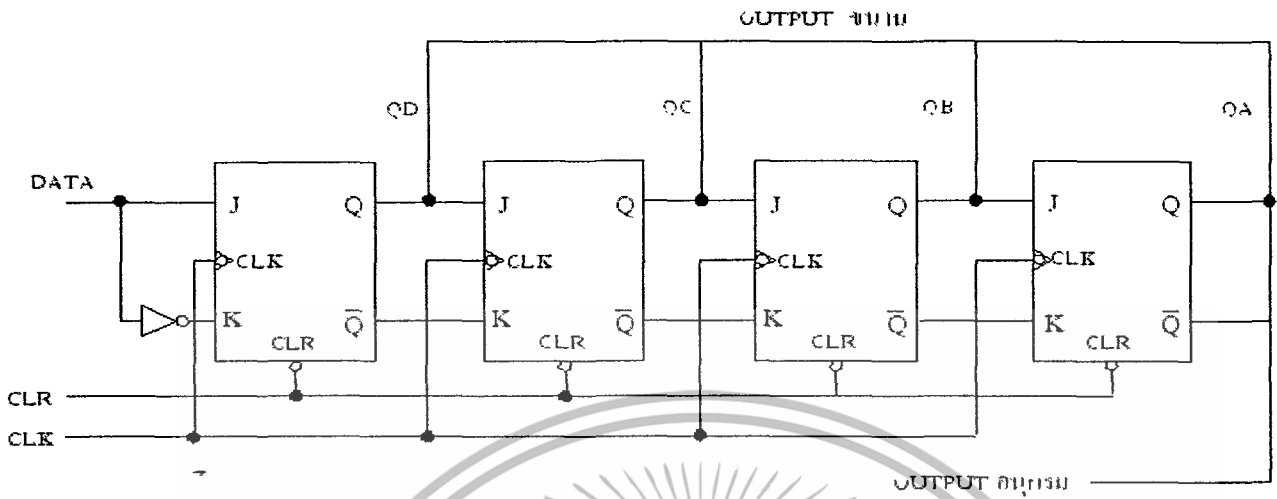
ตัวเลื่อนข้อมูลชนิดรับส่งข้อมูลเข้าแบบขนาน และส่งข้อมูลแบบอนุกรม โดยใช้ฟลิปฟลอป ชนิด J - K รูปการไหลของข้อมูลป้อนตัวอย่างการเลื่อนข้อมูลเข้าขนานและออกอนุกรมโดยใช้ J-K ฟลิปฟลอป และจากรูปนี้ข้อมูลที่เรากำลังต้องการที่จะไหลเข้ามาแบบขนานจะต้องป้อนเข้ามารอไว้ที่ D2 D1 D0 เมื่อได้สัญญาณไหลคเป็น "1" การไหลจะได้ "0" และยังคงค่า "0" เหมือนเดิม



รูป 2.11 ตัวรับข้อมูลแบบขนาน 4 บิต และส่งออกอนุกรม เมื่อให้สัญญาณเคลียร์ output ของทุกตัวเป็น "0" เมื่อ ให้สัญญาณ Preset ตัวที่มีข้อมูลเข้ามาเป็น "1" จะมี output Q เป็น "1"

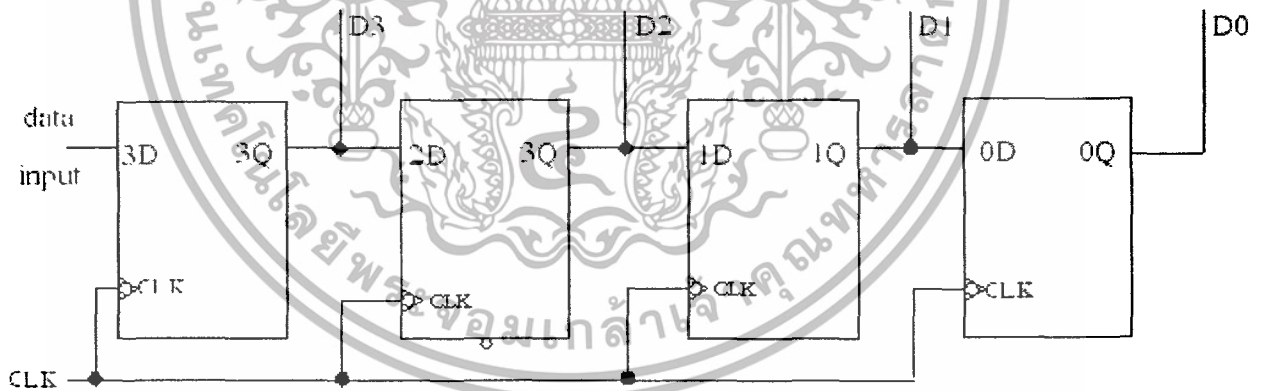
ชิพตรีจิสเตอร์เข้าอนุกรมออกขนาน

ตัวเลื่อนข้อมูลแบบ เข้าอนุกรมออกขนาน นำ output มาใช้ได้ใน 2 ลักษณะ คือ นำ output ขนานมาใช้ คือ OUTPUT QA, QB, QC และ QD นำ output อนุกรมมาใช้ คือ จาก QA มาใช้ การนำเอาต์พุตขนานมาใช้ อาศัยการเลื่อน 4 จังหวะ ถึงจะได้ข้อมูล ครบถ้วน ส่วนข้อมูลอนุกรมจะได้ครบ ต้องอาศัยการเลื่อน 8 จังหวะ ดังรูปที่ 2.11



รูปที่ 2.12 ชิฟต์รีจิสเตอร์เข้าอนุกรมออกขนาน ตัวเลื่อนข้อมูลแบบ เข้าอนุกรมออกขนาน

ปกติตัวเลื่อนแบบ เข้าอนุกรมออกขนาน จะนำมาใช้เมื่อต้องการหน่วงเวลาสัญญาณเท่านั้นต่อไปนี้เป็นตัวอย่างการใช้ฟลิปฟล็อปชนิด D ในการเลื่อนข้อมูลแบบรับเข้าอนุกรม และส่งออกแบบขนาน ดังรูปที่ 2.12

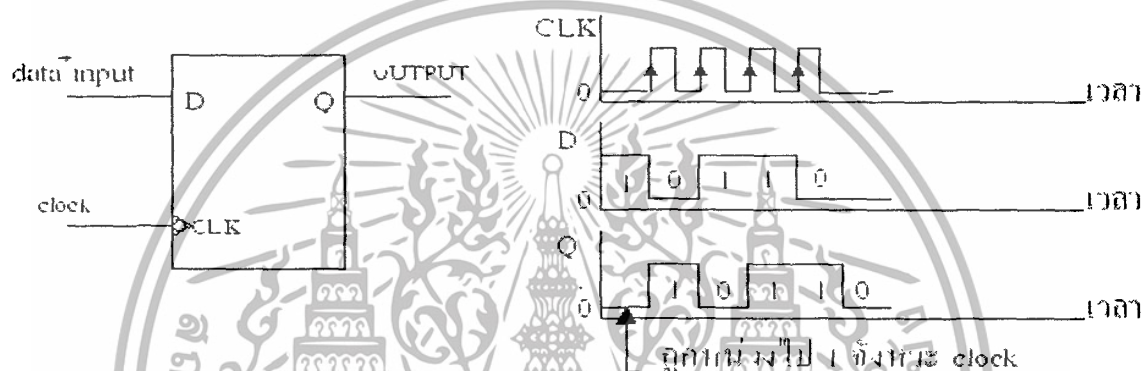


รูปที่ 2.13 ชิฟต์รีจิสเตอร์รับเข้าอนุกรม และส่งออกแบบขนาน

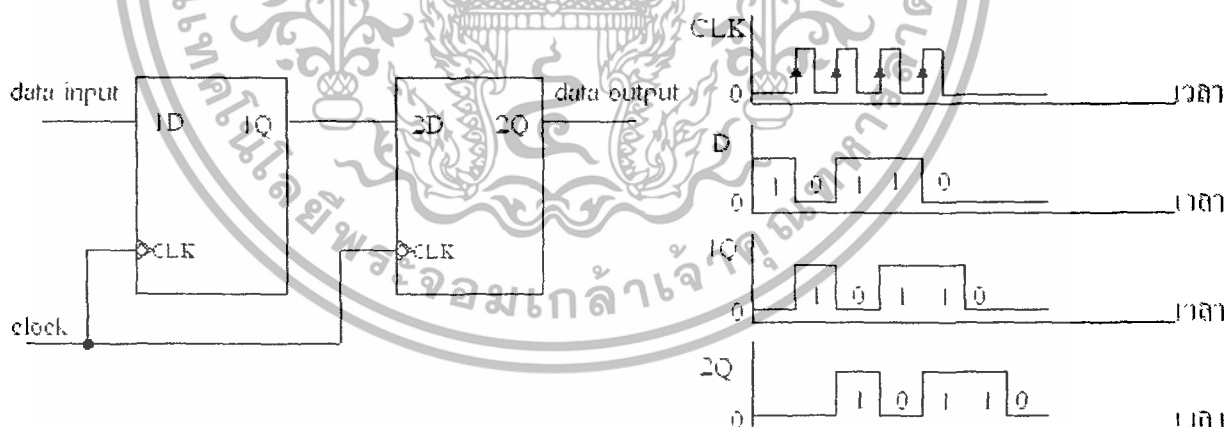
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชิพตรีจิสเตอร์เข้าอนุกรมออกอนุกรม

การส่งข้อมูลแบบอนุกรมและตัวรับแบบอนุกรมนี้ไม่มีใช้ในการรับส่งข้อมูลทั่วไป แต่ใช้เพื่อหน่วงเวลาของข้อมูล หากต้องการ หน่วงเวลาของข้อมูลไป 1 ช่วงสัญญาณนาฬิกาก็ได้ ฟลิปฟลอปชนิด D จำนวน 1 ภาค และเพิ่มขึ้นทุกจำนวน 1 ภาค ต่อการหน่วง ไป 1 จังหวะของสัญญาณนาฬิกา ตามจำนวนบิตของข้อมูลที่ส่งต่อหน่วยเวลาเท่ากับความถี่ของสัญญาณนาฬิกาที่ให้กับ ฟลิปฟลอปชนิด D ดังรูปที่ 2.13



รูปที่ 2.14 ชิพตรีจิสเตอร์เข้าอนุกรมออกอนุกรม การส่งข้อมูลแบบอนุกรม



รูปที่ 2.15 เป็นการหน่วงเวลาของข้อมูลโดยใช้ D FLIPFLOP จำนวน 2 ภาค เพื่อสร้างเป็นตัวรับแบบอนุกรม และส่งออกแบบอนุกรม

วงจรมับแบบชิฟต์รีจิสเตอร์

1. วงจรมับแบบจอห์นสัน วงจรนี้ใช้อินเวิร์ต output ของฟลิปฟลอปบิตสูงสุดป้อนกลับมายังขาข้อมูลเข้าของฟลิปฟลอปตัวแรก และเราสามารถที่จะหารูปแบบของการนับได้จากสูตร $2n$ โดยที่ n ในที่นี้เป็นจำนวนบิต

2. วงจรมับแบบวงแหวน วงจรนี้จะต่อ output ของฟลิปฟลอปที่บิตตัวสุดท้ายกับขา input ของฟลิปฟลอปที่บิตตัวแรก ซึ่งจะทำให้เกิดรูปแบบการนับเลื่อนกลับเป็นวงกลมถ้าหากมีสัญญาณเข้ามา

2.5 การสแกน

ภาพที่เราเห็นหรือตัวอักษรต่างในป้ายโฆษณา นั้น จะประกอบไปด้วยจุดเล็กๆ จำนวนหนึ่งที่ทำให้เกิดขึ้นโดยเส้นแนวนอนและแนวตั้ง โดยจะแบ่งออกเป็นส่วนๆ ส่วนละเท่าๆ กัน จุดเหล่านี้ก็คือ LED หนึ่งดวงนั่นเอง การที่เราจะมองเห็นว่าเป็นภาพได้ ก็คือการควบคุมให้ LED เหล่านี้สว่างติดตามต้องการ แต่เราไม่สามารถทำให้ LED เหล่านี้สว่างติดได้ตลอดเวลาได้ ดังนั้นจึงต้องใช้เทคนิคในการสแกน และการจะทำให้มองเห็นแสงเอาท์พุท เป็นแสงต่อเนื่องได้ จะต้องป้อนกระแสพัลส์ที่มีความถี่มากกว่า 30 Hz ตาคนเราจึงจะมองเห็นแสงเอาท์พุท LED เป็นแสงต่อเนื่อง แต่ถ้าเราต้องการให้เห็นเป็นภาพต่อเนื่องหรือตัวอักษรวิ่งที่ไม่สามารถสังเกตเห็นการกระพริบได้ เราควรป้อนพัลส์ที่มีความถี่ประมาณ 50 - 60 Hz จึงจะไม่เห็นภาพเกิดการพริ้ว และหน้าที่ของการสแกนก็คือการเลือก LED ที่สว่างติดให้ได้ภาพที่ชัดเจนตามต้องการ การสแกนหมายถึงจำนวนเส้นการสแกนต่อหนึ่งภาพ และจำนวนที่ส่งออกไปต่อวินาที ถ้าเราส่งจำนวนต่อวินาทีมากมายเท่าไรการกระพริบของภาพก็จะลดลงเท่านั้น

หลักการของการสแกน

ในการทำให้วิ่งมีหลักการอยู่ที่การสแกน ซึ่งการสแกนนี้สามารถทำได้ 2 วิธี คือ การสแกนทางแนวตั้ง (Column) และการทางแนวนอน (Row)

การสแกนทางแนวตั้ง (Column Scan)

การสแกนทางแนวตั้งจะทำการส่งข้อมูลออกไปตามแนวนอน โดยส่งข้อมูลตัวที่ 1 ออกไปให้กับ Buffer ตัวแรกใน Column แล้วให้คอลัมน์ที่ 1 แอกทีฟ (Active) จากนั้นก็ทำการส่งข้อมูลตัวที่ 2 ออกไปให้ Buffer ตัวที่ 2 ใน Column โดยที่ Column1 ยัง Active อยู่ จนกว่าข้อมูลจะถูกส่งครบไปถึง Buffer ตัวสุดท้ายใน แล้วจากนั้นให้คอลัมน์ที่ 2 แอกทีฟ พร้อมกับส่งข้อมูลต่อไปให้ Buffer ตัวแรกใน Column จากนั้น Column2 ก็สถานะ Active ไว้ จน Buffer ทำงานครบทุกตัวจึงเปลี่ยน Column ทำเช่นนี้ไปจนกระทั่งข้อมูลถูกส่งออกไปครบหมดทุกคอลัมน์ก็จะเป็นการสแกนครบ 1 รอบ

การสแกนทางแนวนอน (Row Scan)

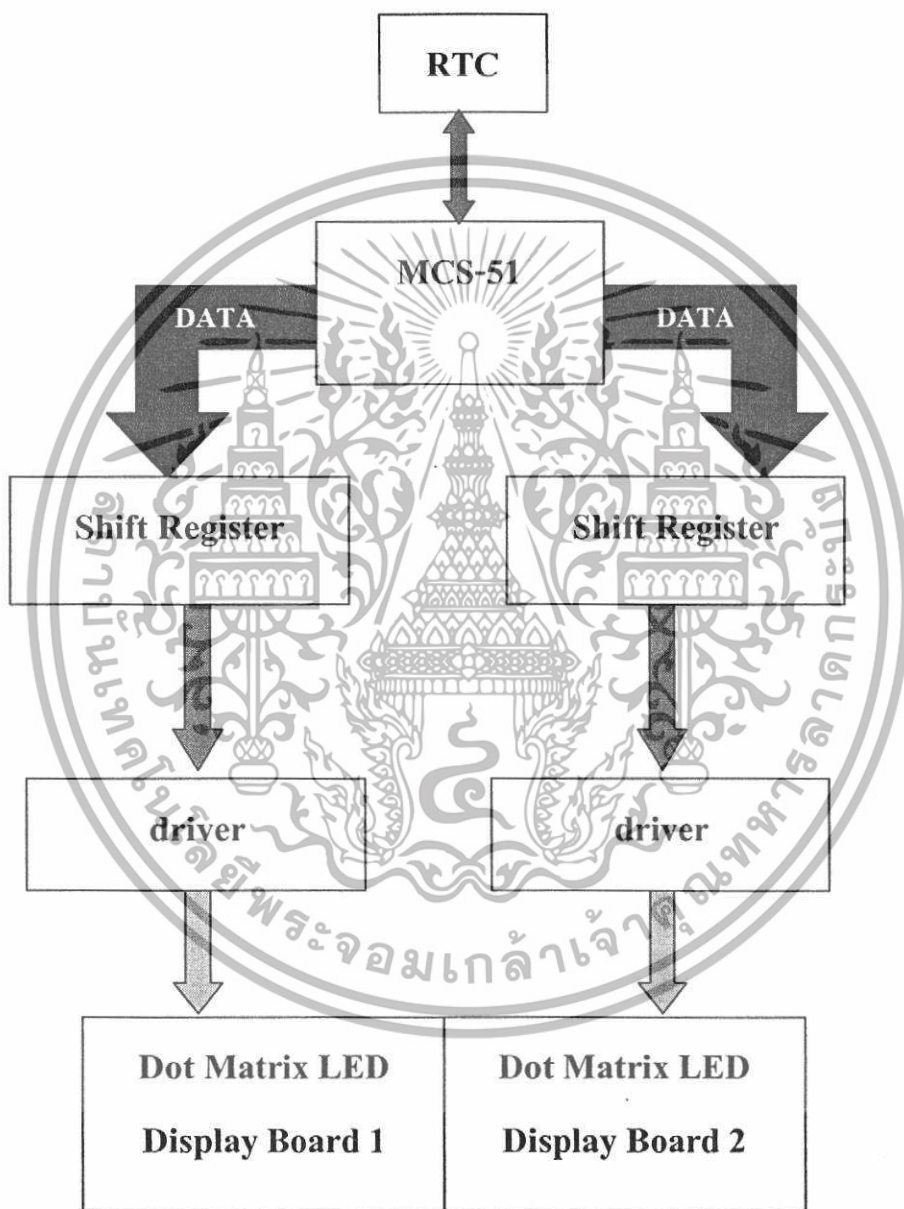
ส่วนการสแกนทางแนวนอนจะทำการส่งข้อมูลออกไปจนครบทุกหลักก่อนแล้วให้โรว์ที่ 1 แอกทีฟ จากนั้นก็ทำการส่งข้อมูลชุดถัดไปออกไปจนครบทุกหลัก แล้วให้โรว์ที่ 2 แอกทีฟ ทำเช่นนี้จนกระทั่งข้อมูลถูกส่งออกไปจนครบหมดทุกโรว์ ก็จะเป็นการสแกนครบหนึ่งรอบ วิธีนี้มีข้อดีคือ สามารถแสดงผลเป็นตัวอักษรพร้อมกันได้หลายหลักและถ้าจัดเวลาให้เหมาะสมแล้ว เวลาทำการสแกนจะไม่เกิดการพริ้ว แต่มีข้อเสียคือ การเขียน โปรแกรมควบคุมให้ตัวอักษรเลื่อนทำได้ยากกว่าแบบแรก

ส่วนการสแกนทางแนวนอนจะทำการส่งข้อมูลทำนองเดียวกับการสแกนทางแนวตั้ง แต่ส่งข้อมูลออกไปให้ Buffer ทีละตัวใน 1 รอบ เมื่อครบแล้วจึงเปลี่ยนแถว ความแตกต่างของการสแกนทั้ง 2 แบบ คือ การสแกนทางแนวตั้ง จะเขียน โปรแกรมเลื่อนซ้าย เลื่อนขวาได้ง่ายกว่า

บทที่ 3

การออกแบบและการสร้าง

3.1 ลักษณะการเชื่อมต่อโดยรวมของระบบ



รูปที่ 3.1 แสดงลักษณะการเชื่อมต่อทั้งหมดของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

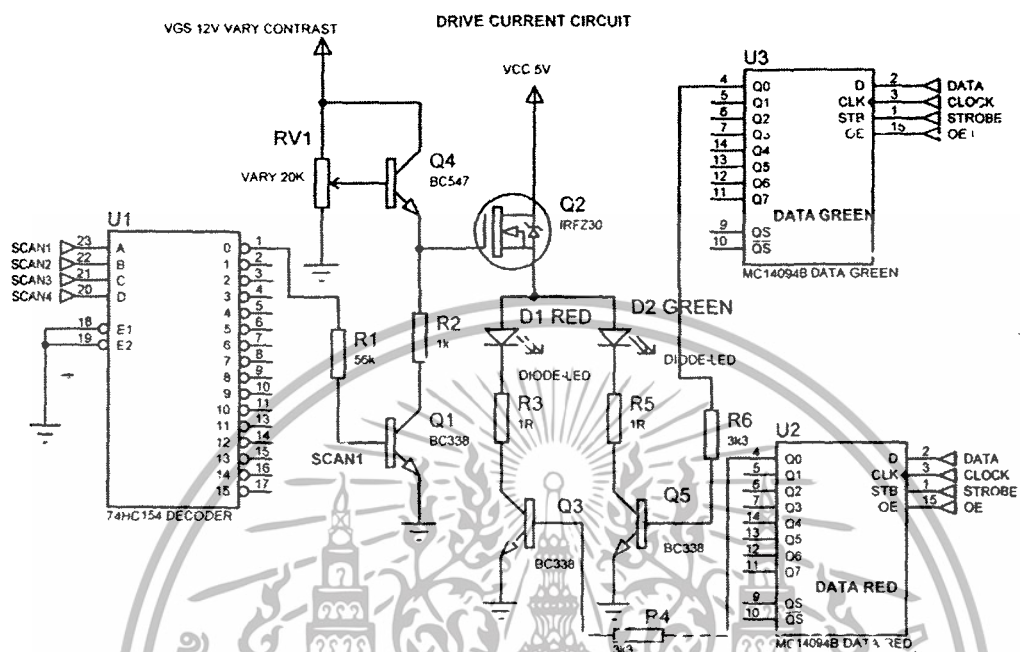
จากรูปที่ 4.1 เป็นภาพรวมของเส้นทางของข้อมูล (Data Bus) เส้นทางของบัสตำแหน่ง (Address Bus) และเส้นทางของขาสแกน(Scan Bus) เราใช้ทั้งหมด 2 บอร์ด 16×64 จุด ดังนั้นจอแสดงผลจะมีความละเอียด 1,024 จุด ในแต่ละจุดเราสามารถควบคุมได้ 2 สี คือ สีแดง และสีเขียว โดยในแต่ละสีจะควบคุมความสว่างได้หลายระดับ ซึ่งเป็นการปรับความสว่างที่ Software อย่างเดียว

3.2 การสแกน

สำหรับส่วนที่ควบคุมการสแกนจะใช้ MCS-51 ควบคุมการสแกนในแนวแถว(Row scan) โดย MCS-51 จะส่งข้อมูลตัวเลขไปเก็บไว้ยังไอซีชิปรีจิสเตอร์ (MC14094B) ทำหน้าที่เก็บข้อมูลจาก MCS-51 และวงจรเลขชี้ทำหน้าที่พักข้อมูลก่อนที่จะส่งออกไปที่จอแสดงผล สำหรับการสแกนในแนวคอลัมน์ จะต้องชิปข้อมูลครบทั้ง 32 คอลัมน์เนื่องจากการรับข้อมูลแบบอนุกรม โดยข้อมูลทั้งหมดจะถูกเก็บไว้ในไอซีชิปรีจิสเตอร์ (MC14094B) เมื่อข้อมูลครบทั้ง 32 คอลัมน์จากนั้นการสแกนก็จะเริ่มขึ้น โดย MCS-51 ก็จะส่งสัญญาณ OUTPUT ENABLE เพื่อให้ข้อมูลที่ถูกรับไว้ถูกส่งไปที่บอร์ด LED โดยเป็นการส่งข้อมูลแบบขนาน โดยทำการสแกนจากแถวที่ 1-16 ตามลำดับ ซึ่งจะใช้ Decoder 4 to 16 แล้วกลับมาเริ่มทำการสแกนใหม่อีกครั้ง

เนื่องจากการที่หลอด LED จะติดสว่างนั้น จะต้องใช้วงจรขับกระแสเนื่องจากสัญญาณข้อมูลที่ออกมาไม่สามารถจ่ายกระแสจำนวนมากได้ เราจึงจำเป็นต้องนำเอาสัญญาณเอาต์พุตที่ได้นี้ไปต่อร่วมกับวงจรขับกระแส

3.3 วงจรขับกระแส

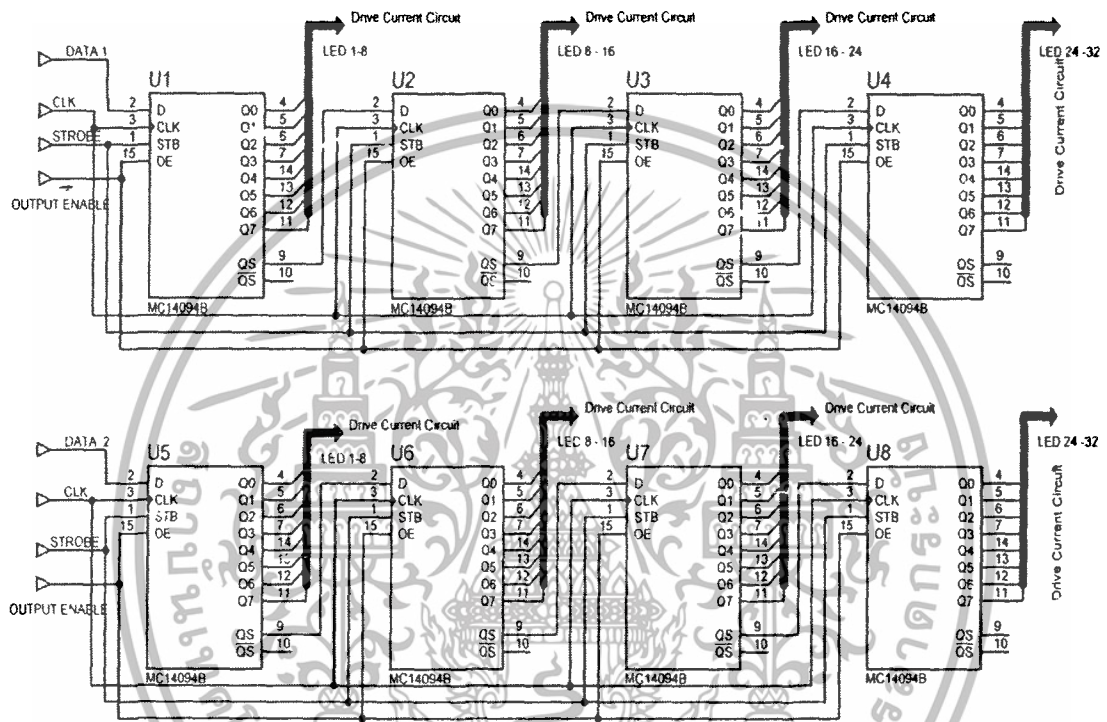


รูปที่ 3.2 แสดงวงจรขับกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรรักษาระดับข้อมูลโดยชิปรีจิสเตอร์

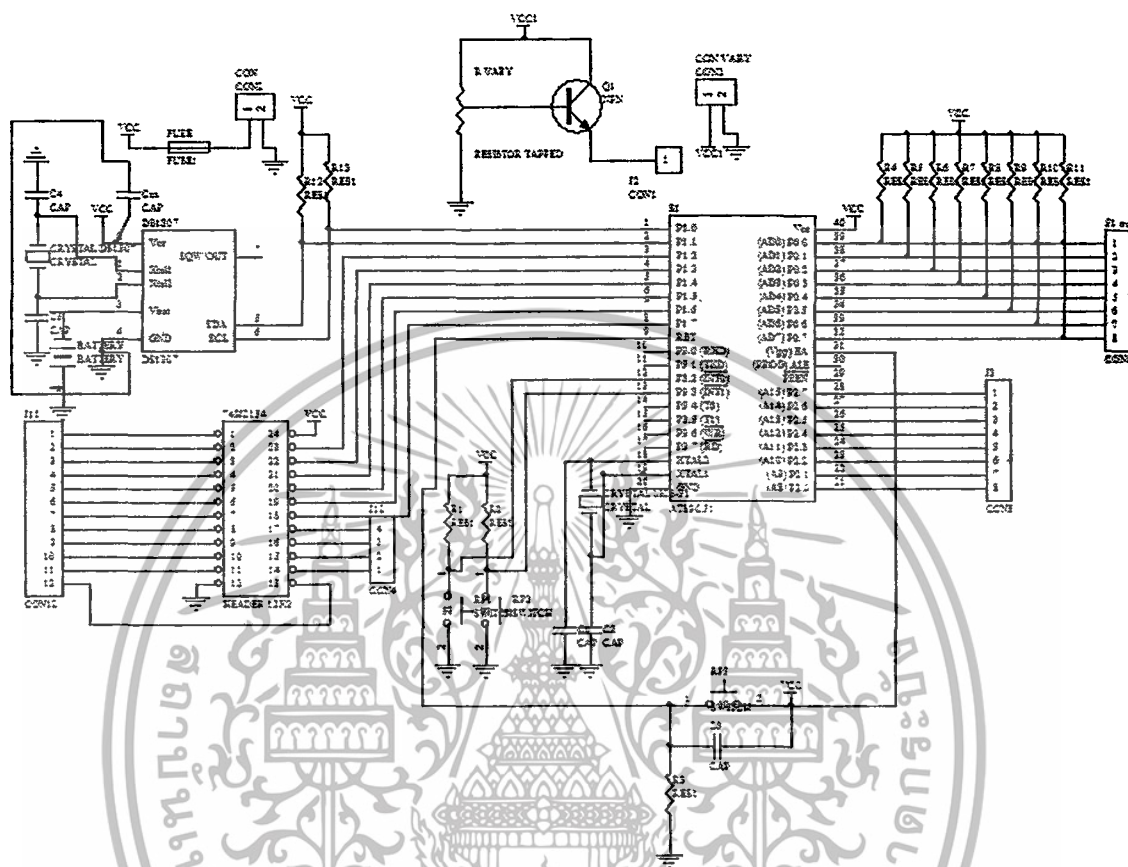
ในการแสดงภาพตัวเลข ถ้าเราใช้ตัวเก็บข้อมูลหรือรักษาข้อมูลทุกจุด จะเป็นการสิ้นเปลืองอุปกรณ์มาก เราจึงใช้ไอซีรีจิสเตอร์ แบบมีแลตช์และบัฟเฟอร์ (8-stage Shift/Store register with Three-stage Output)



รูปที่ 3.3 แสดงส่วนของวงจรรักษาระดับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรส่วนควบคุม



รูปที่ 3.4 แสดงส่วนวงจรส่วนควบคุม

3.6 หลักการ scan

อันดับแรกทำการจัดข้อมูลก่อน ข้อมูลที่ได้จะเก็บอยู่ในฐานสิบหก เช่น 10:31:03

หลักชั่วโมง :

hour = 0x10

หลักนาที :

min = 0x31

หลักวินาที :

sec = 0x03

จากนั้นนำข้อมูลในแต่ละพารามิเตอร์ (ชั่วโมง นาที และวินาที) มาทำการแยกหลักหน่วย และหลักสิบของแต่ละพารามิเตอร์ออกจากกัน

เช่น 0x31 ต้องแยกเป็น 0x03 (หลักสิบ) และ 0x01 (หลักหน่วย)

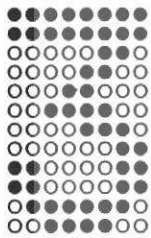
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถแยกได้โดย

tenth = 0x31 & 0xF0 (tenth = 0x30) นำข้อมูลมาตัดเอาเฉพาะ 4 บิตบน
 tenth = tenth >> 4 (tenth = 0x03) เลื่อนข้อมูลให้ไปอยู่ 4 บิตล่างจะได้หลักสิบ
 first = 0x31 & 0x0F (first = 0x01) นำข้อมูลมาตัดเอาเฉพาะ 4 บิตล่างจะได้หลัก

หน่วย

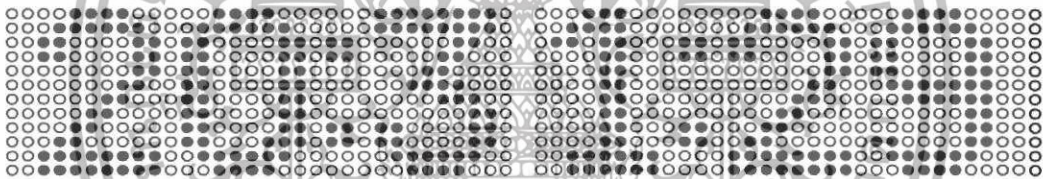
ซึ่งข้อมูลที่เราเก็บตัวเลขที่ใช้แสดงบน LED จะเก็บอยู่ใน Array (mat[10][12]) เช่น ถ้าต้องการตัวเลข 3 จะต้องเรียก mat[3][j] (ซึ่ง j คือบรรทัดของเลข 3) จะได้ดังรูปนี้



{0xFF,0xFF,0x06,0x0C,0x18,0x3C,0x0E,0x03,0xC3,0xC3,0x7E,0x3C}

เราจะทำการสแกน โดยเราจะรู้ตำแหน่งของหลักแต่ละหลัก (ชั่วโมง นาที และวินาที)

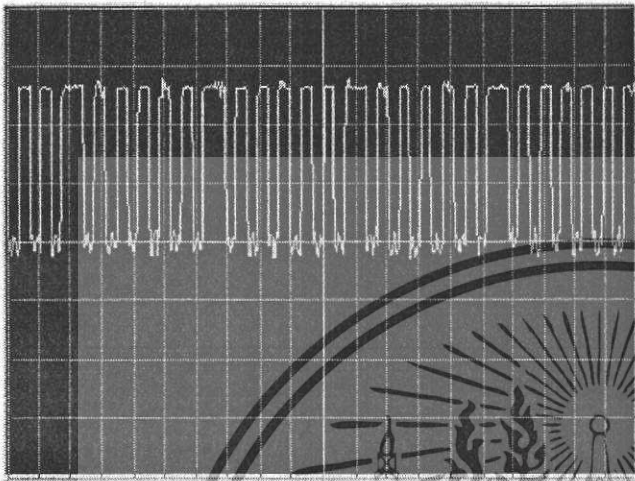
เราก็จะทำการเขียน โปรแกรมวนลูป ที่ละบิตว่าตำแหน่งไหนจะให้ไฟติดหรือดับ



และทำเช่นนี้จนครบทุกหลัก แล้วจึงทำการ enable inputs (active LOW) ของตัว decoder แถวที่เพิ่งส่งข้อมูลเสร็จไปให้แสดงบน LED ทำการ delay เล็กน้อย และปิด enable inputs เพื่อส่งข้อมูลในแถวต่อไป ทำวนเช่นนี้จนครบทั้งหมด

บทที่ 4

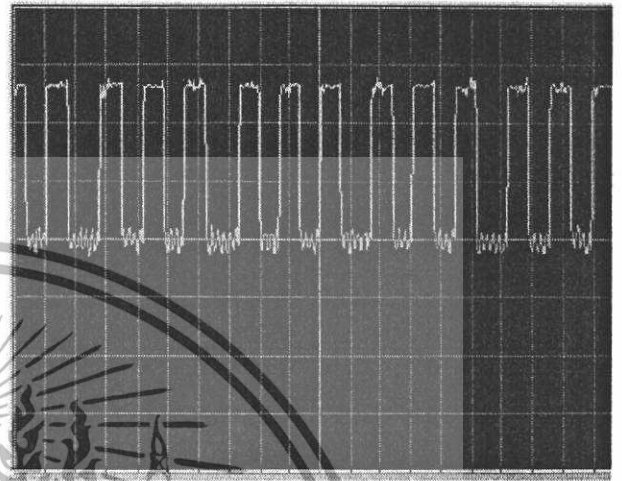
ผลการทดลอง



รูปที่ 4.1 แสดงรูปคลื่นจากขา (A0)ของ74HC154

VOLTS/DIV: 2.00 V

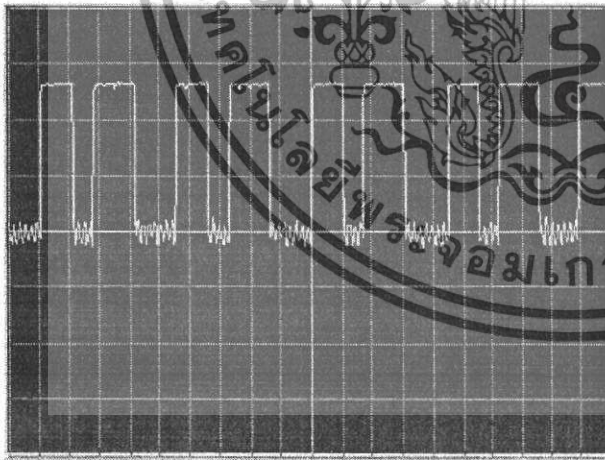
TIME/DIV : 10.00 ms



รูปที่ 4.2 แสดงรูปคลื่นจากขา (A1)ของ74HC154

VOLTS/DIV: 2.00 V

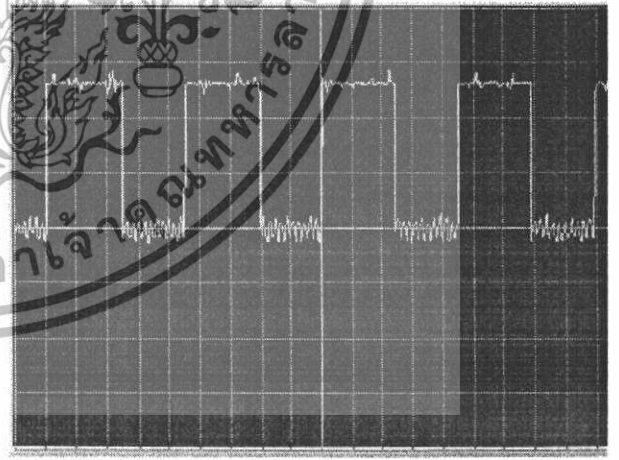
TIME/DIV : 10.00 ms



รูปที่ 4.3 แสดงรูปคลื่นจากขา A2ของ74HC154

VOLTS/DIV: 2.00 V

TIME/DIV: 10.00 ms



รูปที่ 4.4 แสดงรูปคลื่นจากขา A3ของ74HC154

VOLTS/DIV: 2.00 V

TIME/DIV: 10.00 ms

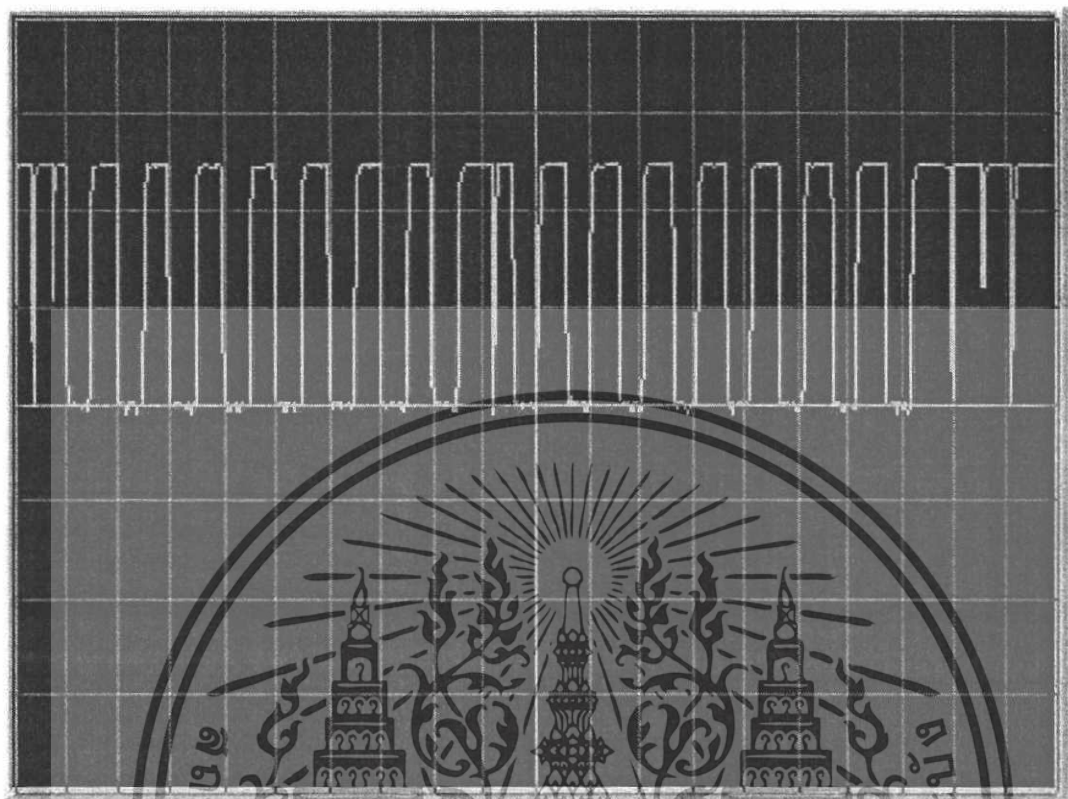
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



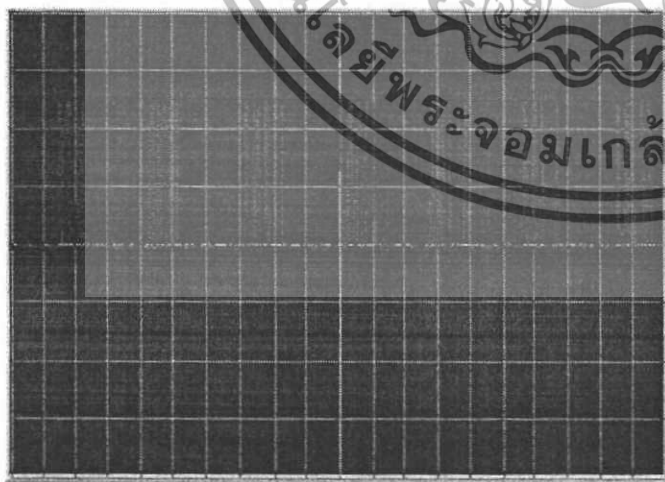
รูปที่ 4.6 แสดงรูปคลื่นจากขา SDA ของDS1307

VOLTS/DIV: 2.00V TIME/DIV: 500.0us

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



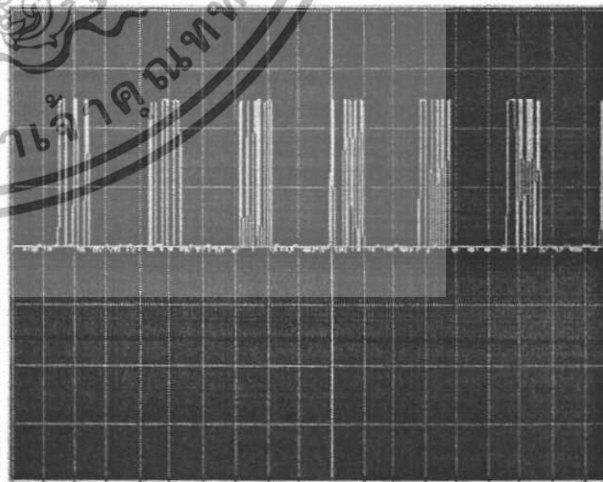
รูปที่ 4.7 แสดงรูปคลื่นจากขา P0.3(clock) ของ AT89C51
VOLTS/DIV: 2.00V TIME/DIV: 100.0us



รูปที่ 4.8 แสดงรูปคลื่นข้อมูลจากขา P0_5 ของ AT89C51

VOLTS/DIV: 2.00V

TIME/DIV: 100.0us

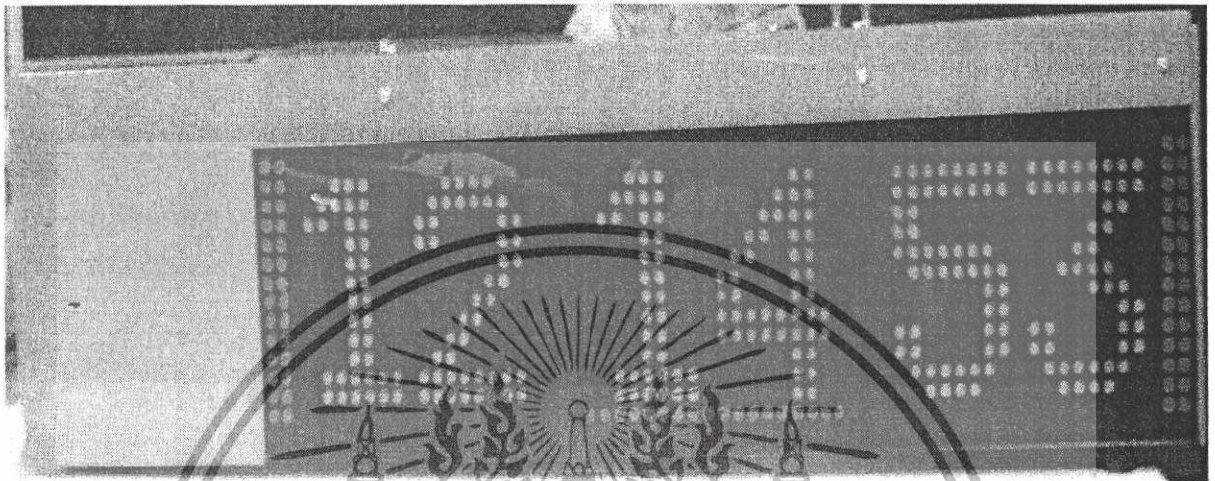


รูปที่ 4.9 แสดงรูปคลื่นข้อมูลจากขา P0_7 ของ AT89C51

VOLTS/DIV: 2.00V

TIME/DIV: 100.0us

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แสดงรูปของตัวเลขนาฬิกาบน DOT MATRIX LED BOARD

จำนวนบรรทัด	เฟรม/วินาที
12	24
14	18
16	15

ตารางที่ 4.1 แสดงความสัมพันธ์ระหว่างจำนวนเฟรมต่อวินาทีกับบรรทัดการสแกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

สรุป

ในโครงงานนี้ประกอบด้วย 2 ส่วนหลักๆคือ

1. ส่วนฮาร์ดแวร์
2. ส่วนซอฟต์แวร์

ส่วนฮาร์ดแวร์ประกอบด้วยส่วนควบคุมการทำงานเช่น RTC Microcontroller Decoder เป็นต้น ส่วนโมดูลของหลอดแอลอีดี 8X8 นำมาต่อกันแบบเมตริกซ์ขนาด 16X64 โดยมีวงจรต่างๆ มาต่อร่วมกันเพื่อให้หลอดแอลอีดีทำงานเช่น วงจรชิพปริวิตเตอร์ วงจรขับกระแส เป็นต้น ส่วนซอฟต์แวร์จะใช้ภาษาซีในการควบคุมการทำงานของวงจรทั้งหมด

วิจารณ์

ในโครงงานนี้ยังมีปัญหาอยู่บ้างเพราะตัวเลขที่แสดงผลบนแอลอีดีเมตริกซ์บอร์ด มีอาการกระพริบของตัวเลขและความสว่างของตัวเลขที่ได้ยังมีความสว่างน้อยกว่าที่ต้องการ

หนังสืออ้างอิง

1. นาย เอกชัย มະการ, รู้และเข้าใจ CHIPS SUPPORT แบบ I2C BUS, “บริษัท อีทีที จำกัด”, ปี 2545
2. ประจัน พลังสันติกุล, ชัยวัฒน์ ลิ้มพรจิตรวิไล, ไมโครคอนโทรเลอร์ MCS-51 กับ Keil C51, บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของไลบรารี i2cv51.c สำหรับ DS1307

```
sbit SDA = P1^1;
sbit SCL = P1^0;
void i2c_delay(void)
{
    unsigned char i;
    for(i=0;i<10;i++);
}
void i2c_clk(void)
{
    i2c_delay();
    SCL = 1;
    i2c_delay();
    SCL = 0;
}
void i2c_start(void)
{
    if(SCL)
    SCL = 0;
    SDA = 1;
    SCL = 1;
    i2c_delay();
    SDA = 0;
    i2c_delay();
    SCL = 0;
}
void i2c_stop(void)
{
    if(SCL)
    SCL = 0;
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SDA = 0;
i2c_delay();
SCL = 1;
i2c_delay();
SDA = 1;
}

bit i2c_write(unsigned char dat)
{
bit data_bit;
unsigned char i;
for(i=0;i<8;i++)
{
data_bit = dat & 0x80;
SDA = data_bit;
i2c_clk();
dat = dat<<1;
}
SDA = 1;
i2c_delay();
SCL = 1;
i2c_delay();
data_bit = SDA;
SCL = 0;
i2c_delay();
return(data_bit);
}

unsigned char i2c_read(void)
{
bit rd_bit;
unsigned char i,dat;

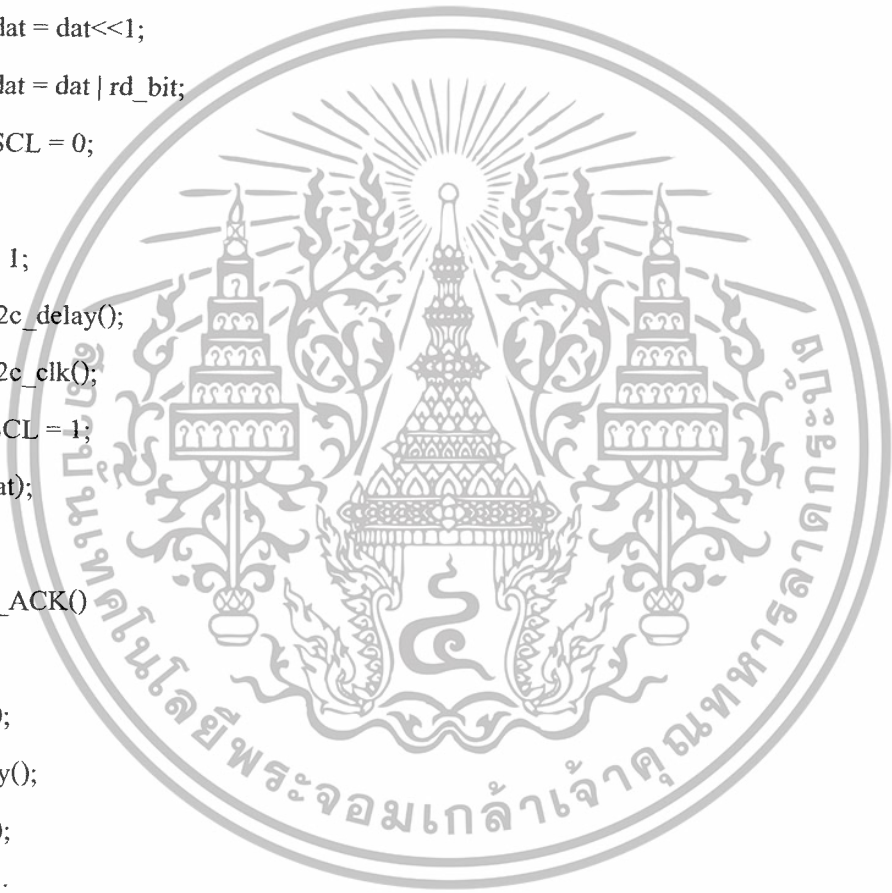
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

dat = 0x00;
for(i=0;i<8;i++)
{
i2c_delay();
SCL = 1;
i2c_delay();
rd_bit = SDA;
dat = dat<<1;
→ dat = dat | rd_bit;
SCL = 0;
}
SDA = 1;
i2c_delay();
i2c_clk();
SCL = 1;
return(dat);
}
void i2c_ACK()
{
SDA = 0;
i2c_delay();
i2c_clk();
SDA = 1;
}
void i2c_NACK()
{
SDA = 1;
i2c_delay();
i2c_clk();
SCL = 1}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนโปรแกรมหลัก

```
#include <reg51.h>
#include <i2cv51.c>
#define DS1307_ID 0xD0
sbit sw1 = P3^2;
sbit sw2 = P3^3;
sbit e0 = P1^6;
sbit e1 = P1^7;
sbit d1 = P1^2;
sbit d2 = P1^3;
sbit d3 = P1^4;
sbit d4 = P1^5;
sbit clockk = P0^3;
sbit strobe = P0^2;
sbit oe2 = P0^1;
sbit oe1 = P0^0;
code unsigned char mat[11][12] =
    {{0x3C,0x7E,0xC3,0xC3,0xC3,0xC3,0xC3,0xC3,0xC3,0x7E,0x3C},
     {0x1C,0x3C,0x6C,0X0C,0x0C,0X0C,0x0C,0X0C,0x0C,0x3F,0x3F},
     {0x3C,0x7E,0xC3,0xC3,0x03,0x06,0x0C,0x18,0x30,0x60,0xFF,0xFF},
     {0xFF,0xFF,0x06,0x0C,0x18,0x3C,0x0E,0x03,0xC3,0xC3,0x7E,0x3C},
     {0x06,0x0E,0x1E,0x36,0x66,0xC6,0xC6,0xFF,0xFF,0x06,0x06,0x06},
     {0xFF,0xFF,0xC0,0xC0,0xFE,0x7F,0x03,0x03,0xC3,0xC3,0x7E,0x3C},
     {0x3C,0x7E,0xC3,0xC3,0xC0,0xFC,0xFE,0xC3,0xC3,0xC3,0x7E,0x3C},
     {0xFF,0xFF,0x03,0x06,0x0C,0x18,0x18,0x18,0x18,0x18,0x18,0x18},
     {0x7E,0xFF,0xC3,0xC3,0xC3,0x7E,0x7E,0xC3,0xC3,0xC3,0xFF,0x7E},
     {0x3C,0x7E,0xC3,0xC3,0xC3,0x7F,0x3F,0x03,0x03,0xC3,0x7E,0x3C},
     {0x00,0x00,0x00,0x00,0x00,0x00,0x00,0x00,0x00,0x00,0x00,0x00}};
unsigned char sec,min,hour,col,board_a,board_b,time,round,k,p,li;
void delay(unsigned int ms)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    unsigned int x,a;
    for(x=0;x<ms;x++)
        for(a=0;a<50;a++);
}

```

```

void decode(unsigned char line)

```

```

{
    if(line%2==0)d1=0;
    else d1=1;
    if((line%4==0) || ((line-1)%4==0)d2=0;
    else d2=1;
    if(line<4 || (line>7 && line<12))d3=0;
    else d3=1;
    if(line<8)d4=0;
    else d4=1;
}

```

```

unsigned char DS1307_rd(unsigned char addr)

```

```

{
    unsigned char ret;
    i2c_start();
    i2c_write(DS1307_ID);
    i2c_write(addr);
    i2c_start();
    i2c_write(DS1307_ID+1);
    ret = i2c_read();
    i2c_stop();
    return(ret);
}

```

```

void DS1307_wrtme(unsigned char hh,unsigned char mm,unsigned char ss)

```

```

{

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

i2c_start();
i2c_write(DS1307_ID);
i2c_write(0x00);
i2c_write(ss);
i2c_write(mm);
i2c_write(hh);
i2c_stop();
}

void opencode(unsigned char t)
{
e1 = 0;
decode(t);
delay(1);
e1 = 1;
}

void scan_dis(unsigned char hhh,unsigned char mmm,unsigned char sss)
{
unsigned char i,j,c;
c++;
if(c>240)c=1;
if(k==0)p=1;
k++;
if(k>30)
{
p++;
k=31;
if(p>30)k=0;
}
for(i=0+li;i<16-li;i++)
{

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

for(j=0;j<32;j++)
{
    if(i==0)
    {
        if(j<2 || j>p) board_a = 2;
            else board_a = 0;
        if(j>29 || j<(31-p)) board_b =2;
            else board_b = 0;
    }
    if(i==1)
    {
        if(j<2 || j>k) board_a = 2;
            else board_a = 0;
        if(j>29 || j<(31-k)) board_b =2;
            else board_b = 0;
    }
    if(i==15)
    {
        if(j<2 || j>(32-k)) board_a = 2;
            else board_a = 0;
        if(j>29 || j<(k-1)) board_b =2;
            else board_b = 0;
    }
    if(i==14)
    {
        if(j<2 || j>(32-p)) board_a = 2;
            else board_a = 0;
        if(j>29 || j<(p-1)) board_b =2;
            else board_b = 0;
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        if(i>1 && i<14)
        {
            if(j<2) board_a = 2;
            if(j==10 || (j>=19 && j<=22) || j==31) board_a = 0;
            if(j>=2 && j<=9) board_a = (mat[(hhh & 0xF0)>>4][i-2]>>(9-j)) & 0x01;
            if(j>=11 && j<=18) board_a = (mat[hhh & 0x0F][i-2]>>(18-j)) & 0x01;
            if(j>=23 && j<=30) board_a = (mat[(mmm & 0xF0)>>4][i-2]>>(30-j)) & 0x01;
            if(j<8) board_b = (mat[mmm & 0x0F][i-2]>>(7-j)) & 0x01;
            if(j>=12 && j<=19) board_b = (mat[(sss & 0xF0)>>4][i-2]>>(19-j)) & 0x01;
            if(j>=21 && j<=28) board_b = (mat[sss & 0x0F][i-2]>>(28-j)) & 0x01;
            if((j>=8 && j<=11) || j==20 || j==29) board_b = 0;
            if(j>29) board_b = 2;
            if(i==4 || i==5 || i==10 || i==11)
            {
                if(j==20 || j==21) board_a = 1;
                if(j==10 || j==9) board_b = 1;
            }
            clockk = 0;
            if(c<=60)
            {
                if((board_a == 0) && (board_b == 0))P2 = 0x00;
                if((board_a == 0) && (board_b == 1))P2 = 0x04;
                if((board_a == 1) && (board_b == 0))P2 = 0x08;
                if((board_a == 1) && (board_b == 1))P2 = 0x0C;
                if((board_a == 2) && (board_b == 0))P2 = 0x02;
                if((board_a == 2) && (board_b == 1))P2 = 0x06;
                if((board_a == 0) && (board_b == 2))P2 = 0x01;
                if((board_a == 1) && (board_b == 2))P2 = 0x09;
                if((board_a == 2) && (board_b == 2))P2 = 0x03;
            }
        }
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    }
    if((c>60 && c<=120)||c>180 && c<=240)
    {
        if((board_a == 0) && (board_b == 0))P2 = 0x00;
        if((board_a == 0) && (board_b == 1))P2 = 0x05;
        if((board_a == 1) && (board_b == 0))P2 = 0x0A;
        if((board_a == 1) && (board_b == 1))P2 = 0x0F;
        if((board_a == 2) && (board_b == 0))P2 = 0x0A;
        if((board_a == 2) && (board_b == 1))P2 = 0x0F;
        if((board_a == 0) && (board_b == 2))P2 = 0x05;
        if((board_a == 1) && (board_b == 2))P2 = 0x0F;
        if((board_a == 2) && (board_b == 2))P2 = 0x0F;
    }
    if(c>120 && c<=180)
    {
        if((board_a == 0) && (board_b == 0))P2 = 0x00;
        if((board_a == 0) && (board_b == 1))P2 = 0x01;
        if((board_a == 1) && (board_b == 0))P2 = 0x02;
        if((board_a == 1) && (board_b == 1))P2 = 0x03;
        if((board_a == 2) && (board_b == 0))P2 = 0x08;
        if((board_a == 2) && (board_b == 1))P2 = 0x09;
        if((board_a == 0) && (board_b == 2))P2 = 0x04;
        if((board_a == 1) && (board_b == 2))P2 = 0x06;
        if((board_a == 2) && (board_b == 2))P2 = 0x0C;
    }

    clockk = 1;
}

opendecode(i);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void display_led(void)
```

```
{  
    sec = DS1307_rd(0x00);  
    min = DS1307_rd(0x01);  
    hour = DS1307_rd(0x02);  
    scan_dis(hour,min,sec);  
}
```

```
unsigned char stepup()
```

```
- {  
    unsigned char count = 0;  
    if(sw2==0)  
    {  
        delay(400);  
        if(sw2==0)count++;  
    }  
    return(count);  
}
```

```
unsigned char block()
```

```
{  
    unsigned char hms = 0;  
    while(sw1==0)  
    {  
        delay(400);  
        if(sw1==1)hms++;  
    }  
    return(hms);  
}
```

```
void main(void)
```

```
{  
    p=0;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

k=0;
e0 = 0;
strobe = 1;
oe2 = 1;
oe1 = 1;
while(1)
{
col = 0;
→ while(col == 0)
{
while(sw2==0)
{
delay(400);
if(sw2==1)
{
li++;
if(li>2)li=0;
}
display_led();
col = col + block();
}
while(col == 1)
{
hour = hour + stepup();
if((hour&0x0F)==0x0A)hour=hour+6;
if(hour==0x24)hour=0;
round++;
if((round%2)==0)time=hour;
else time=0xAA;
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

scan_dis(time,min,sec);

col = col + block();
}

while(col==2)
{
min = min + stepup();
if((min&0x0F)==0x0A)min=min+6;
if(min==0x60)min=0;
round++;
if((round%2)==0)time=min;
else time=0xAA;
scan_dis(hour,time,sec);
col = col + block();
}

while(col==3)
{
sec = sec + stepup();
if((sec&0x0F)==0x0A)sec=sec+6;
if(sec==0x60)sec=0;
round++;
if((round%2)==0)time=sec;
else time=0xAA;
scan_dis(hour,min,time);
col = col + block();
}

DS1307_wrttime(hour,min,sec);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 4 Kbytes of In-System Reprogrammable Flash Memory
Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

Description

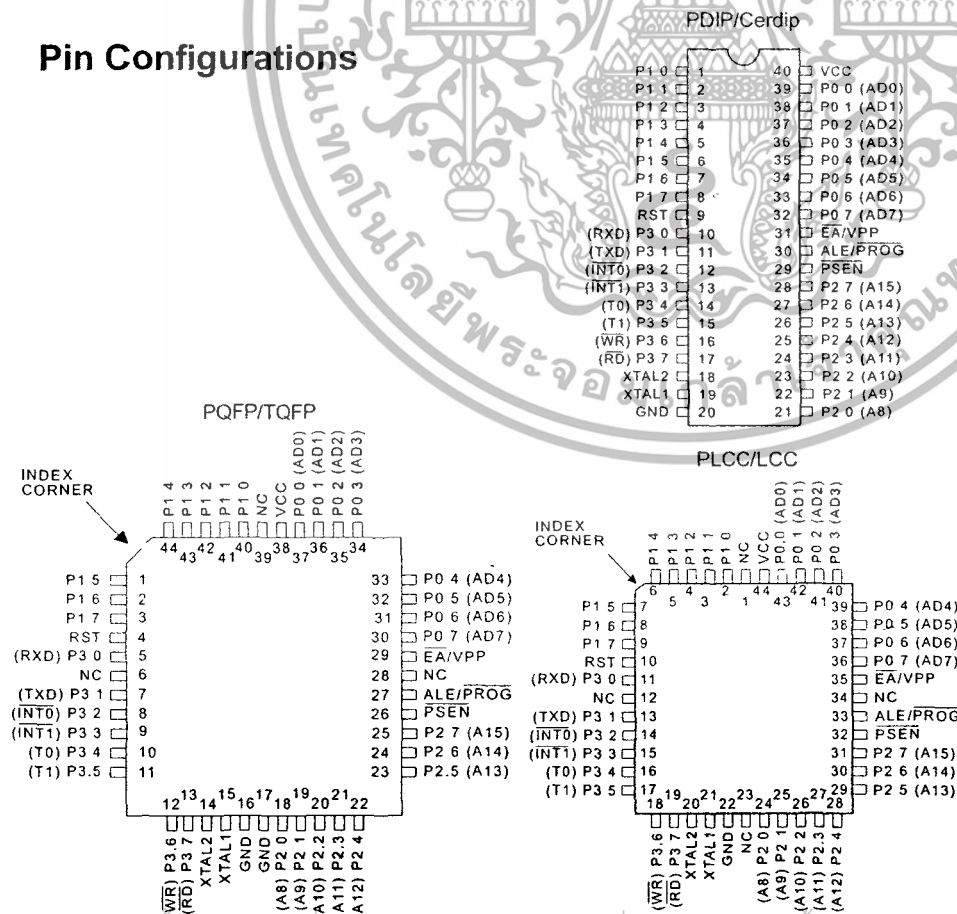
The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4 Kbytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C51 provides the following standard features; 4 Kbytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is

(continued)

8-Bit
Microcontroller
with 4 Kbytes
Flash

Pin Configurations

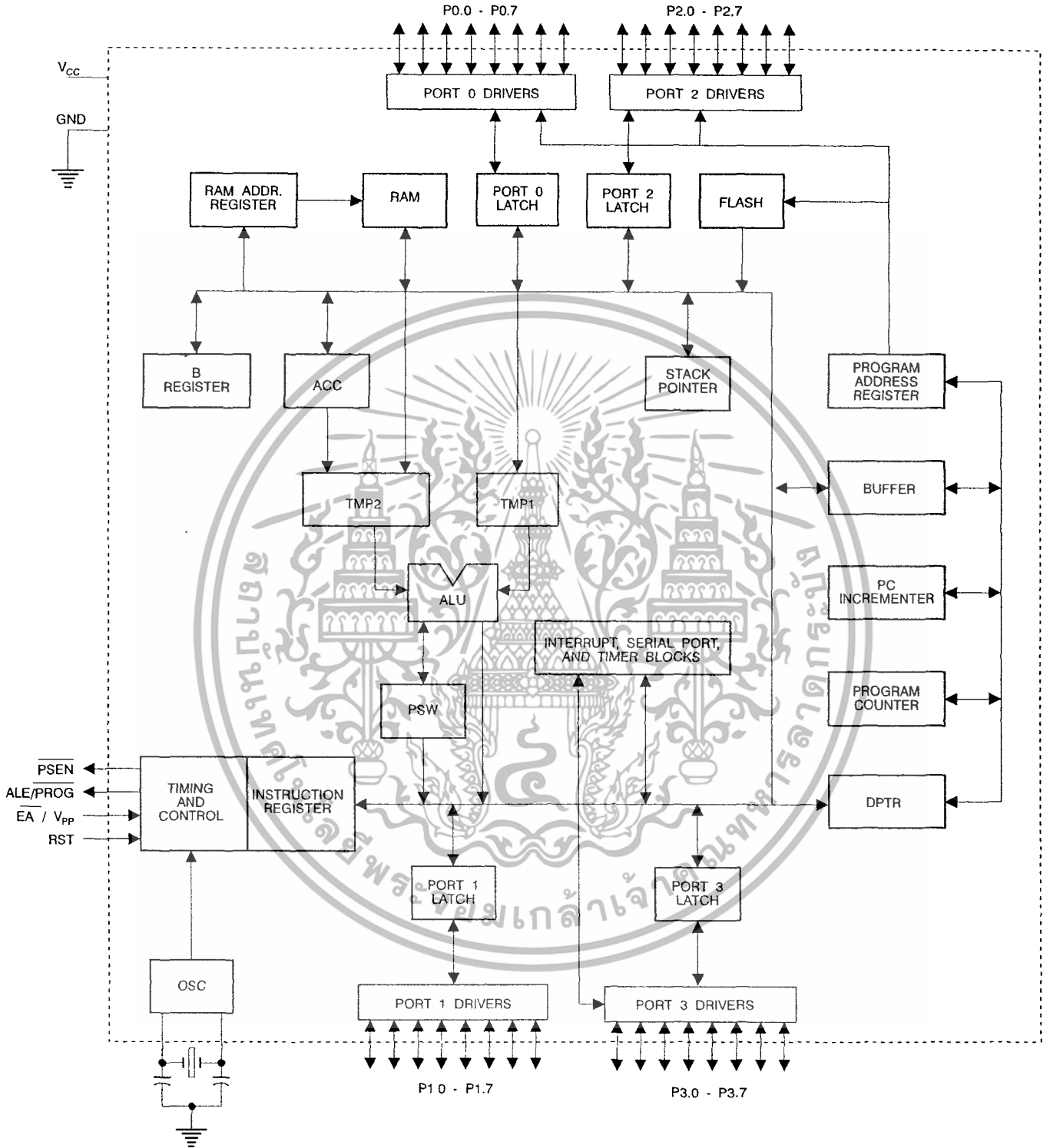


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



ไม่มีกรรมสิทธิ์สงวน ยกเว้นที่ไม่มีเหตุผลแบบสงวนเนื้อหา จนถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นกรณีที่มีเหตุพิเศษขออนุญาต และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำใบไปใช้

Description (Continued)

designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and program verification.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal

pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOV C instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89C51 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

$\overline{\text{EA}}/\text{V}_{\text{PP}}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP}.

(continued)

Pin Description (Continued)

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

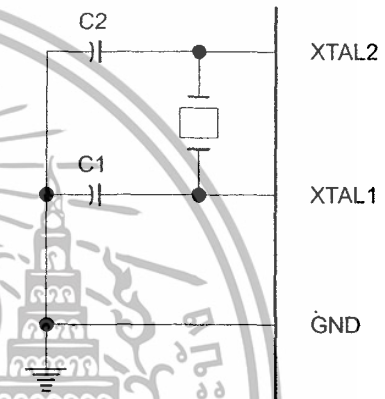
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

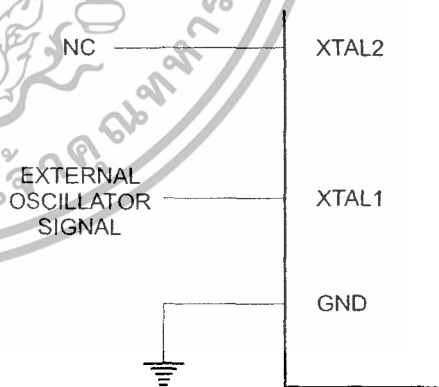
In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before VCC is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up

without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of \overline{EA} be in agreement with the current logic level at that pin in order for the device to function properly.

Lock Bit Protection Modes

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No program lock features.
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{PP} = 12\text{ V}$	$V_{PP} = 5\text{ V}$
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.

4. Raise \overline{EA}/V_{PP} to 12 V for the high-voltage programming mode.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ \overline{BSY} output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/ \overline{PROG} low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12 V programming
- (032H) = 05H indicates 5 V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data		H	L		H/12V ⁽¹⁾	L	H	H	H
Read Code Data		H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H	H
	Bit - 2	H	L		H/12V ⁽²⁾	H	H	L	L
	Bit - 3	H	L		H/12V	H	H	H	L
Chip Erase		H	L		H/12V	H	L	L	L
Read Signature Byte		H	L	H	H	L	L	L	L

Notes: 1. The signature byte at location 032H designates whether V_{pp} = 12 V or V_{pp} = 5 V should be used to enable programming. 2. Chip Erase requires a 10 ms PROG pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Figure 3. Programming the Flash

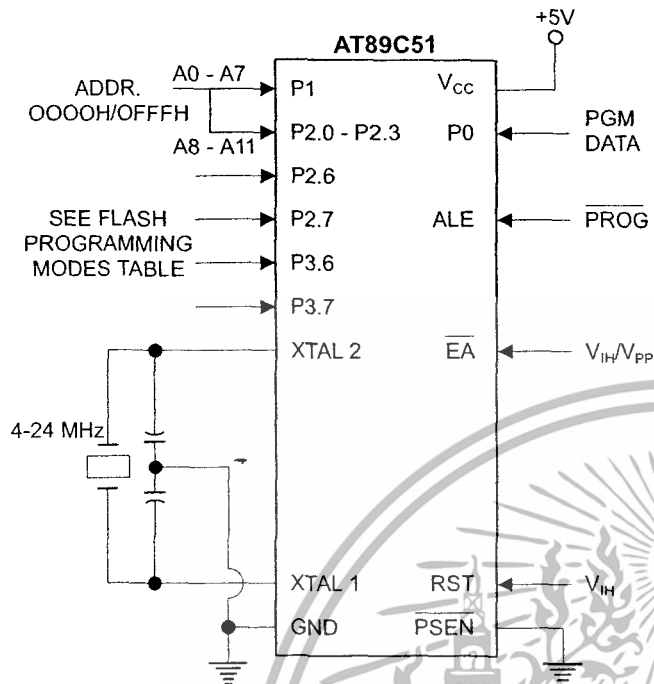
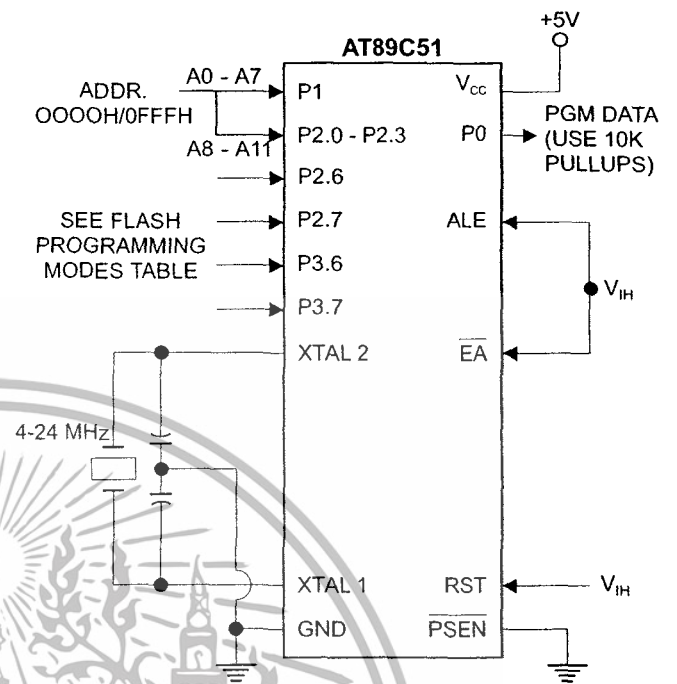


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

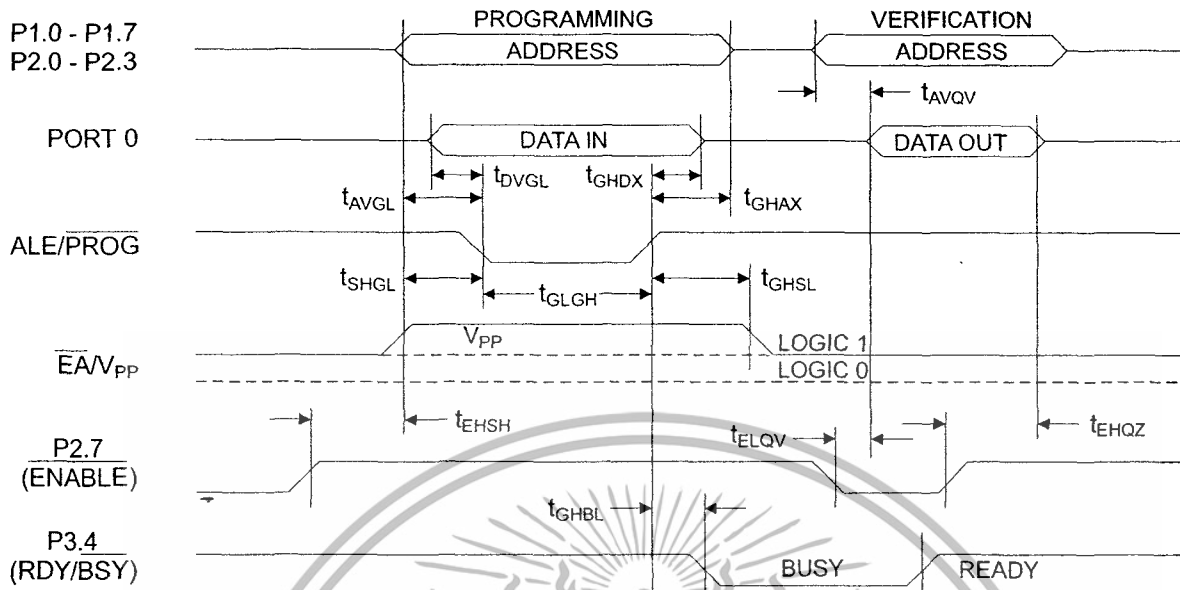
$T_A = 21^\circ\text{C to } 27^\circ\text{C}$, $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	4	24	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EHS}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
$t_{GHSL}^{(1)}$	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	ENABLE Low to Data Valid		$48t_{CLCL}$	
t_{EHQV}	Data Float After ENABLE	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{\text{PROG}}$ High to BUSY Low		1.0	μs
t_{WC}	Byte Write Cycle Time		2.0	ms

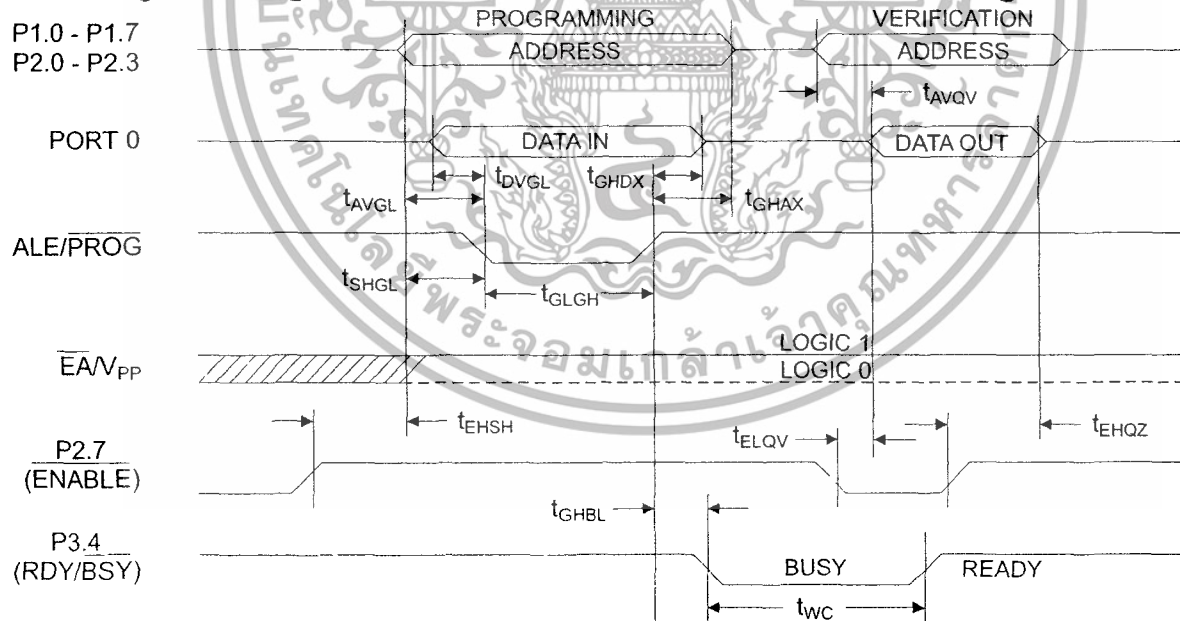
Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Flash Programming and Verification Waveforms - High Voltage Mode



Flash Programming and Verification Waveforms - Low Voltage Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0 V to +7.0 V
Maximum Operating Voltage	6.6 V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. Characteristics

T_A = -40°C to 85°C, V_{CC} = 5.0 V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V _{IL}	Input Low Voltage	(Except EA)	-0.5	0.2 V _{CC} -0.1	V
V _{IL1}	Input Low Voltage (EA)		-0.5	0.2 V _{CC} -0.3	V
V _{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V _{CC} +0.9	V _{CC} +0.5	V
V _{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V _{CC}	V _{CC} +0.5	V
V _{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	I _{OL} = 1.6 mA		0.45	V
V _{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	I _{OL} = 3.2 mA		0.45	V
V _{OH}	Output High Voltage (Ports 1,2,3, ALE, PSEN)	I _{OH} = -60 μA, V _{CC} = 5 V ± 10%	2.4		V
		I _{OH} = -25 μA	0.75 V _{CC}		V
		I _{OH} = -10 μA	0.9 V _{CC}		V
V _{OH1}	Output High Voltage (Port 0 in External Bus Mode)	I _{OH} = -800 μA, V _{CC} = 5 V ± 10%	2.4		V
		I _{OH} = -300 μA	0.75 V _{CC}		V
		I _{OH} = -80 μA	0.9 V _{CC}		V
I _{IL}	Logical 0 Input Current (Ports 1,2,3)	V _{IN} = 0.45 V		-50	μA
I _{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V _{IN} = 2 V		-650	μA
I _{LI}	Input Leakage Current (Port 0, EA)	0.45 < V _{IN} < V _{CC}		±10	μA
RRST	Reset Pull-down Resistor		50	300	KΩ
C _{IO}	Pin Capacitance	Test Freq. = 1 MHz, T _A = 25°C		10	pF
I _{CC}	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode ⁽²⁾	V _{CC} = 6 V		100	μA
		V _{CC} = 3 V		40	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA
 Ports 1, 2, 3: 15 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2 V.

Maximum total I_{OL} for all output pins: 71 mA

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



หรือติดต่อถึงเจ้าของเอกสารทุกครั้งที่มีกรนำมาใช้



A.C. Characteristics

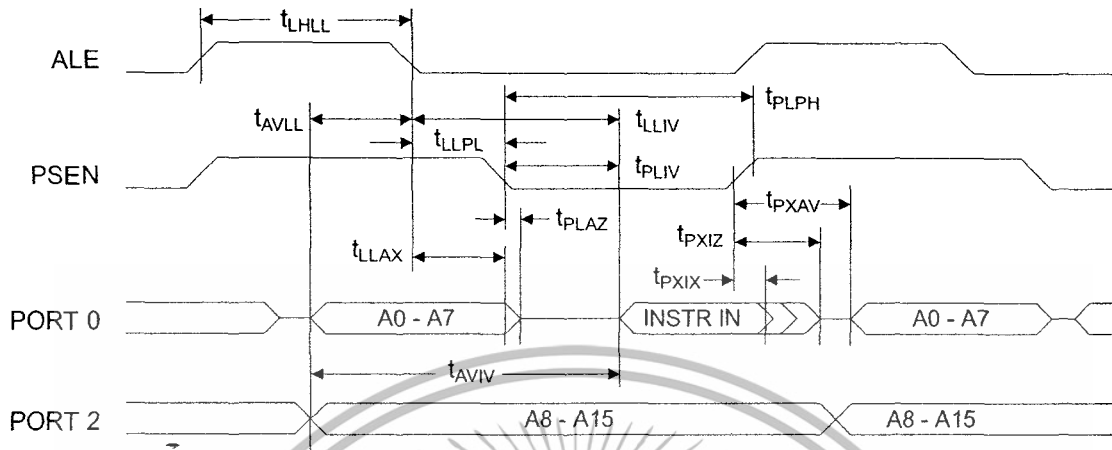
(Under Operating Conditions; Load Capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; Load Capacitance for all other outputs = 80 pF)

External Program and Data Memory Characteristics

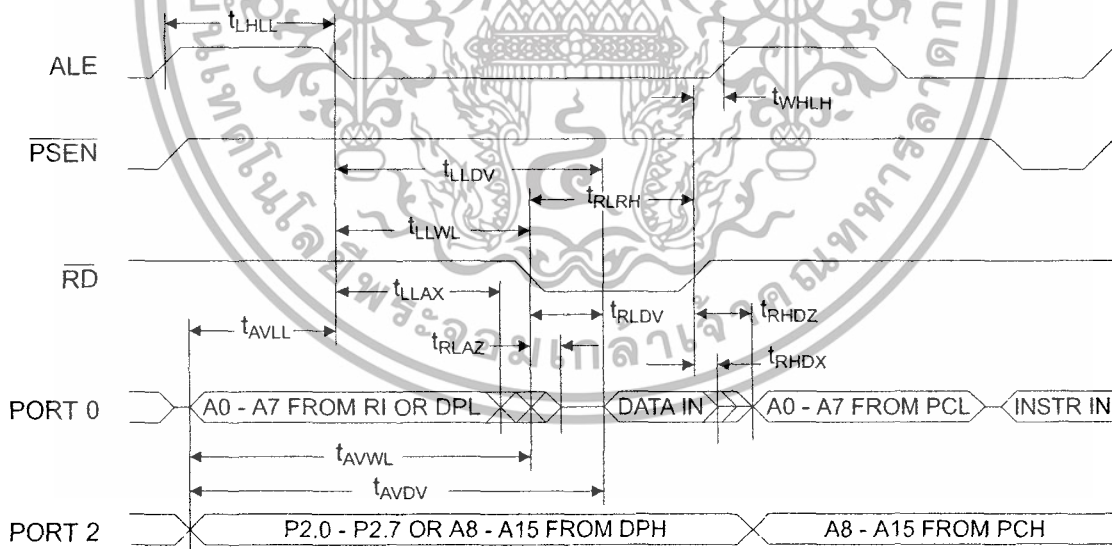
Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
1/tCLCL	Oscillator Frequency			0	24	MHz
tLHLL	ALE Pulse Width	127		2tCLCL-40		ns
tAVLL	Address Valid to ALE Low	28		tCLCL-13		ns
tLLAX	Address Hold After ALE Low	48		tCLCL-20		ns
tLLIV	ALE Low to Valid Instruction In		233		4tCLCL-65	ns
tLLPL	ALE Low to PSEN Low	43		tCLCL-13		ns
tPLPH	PSEN Pulse Width	205		3tCLCL-20		ns
tPLIV	PSEN Low to Valid Instruction In		145		3tCLCL-45	ns
tpXIX	Input Instruction Hold After PSEN	0		0		ns
tpXIZ	Input Instruction Float After PSEN		59		tCLCL-10	ns
tpXAV	PSEN to Address Valid	75		tCLCL-8		ns
tAVIV	Address to Valid Instruction In		312		5tCLCL-55	ns
tPLAZ	PSEN Low to Address Float		10		10	ns
tRLRH	RD Pulse Width	400		6tCLCL-100		ns
tWLWH	WR Pulse Width	400		6tCLCL-100		ns
tRLDV	RD Low to Valid Data In		252		5tCLCL-90	ns
tRHDX	Data Hold After RD	0		0		ns
tRHDX	Data Float After RD		97		2tCLCL-28	ns
tLLDV	ALE Low to Valid Data In		517		8tCLCL-150	ns
tAVDV	Address to Valid Data In		585		9tCLCL-165	ns
tLLWL	ALE Low to RD or WR Low	200	300	3tCLCL-50	3tCLCL+50	ns
tAVWL	Address to RD or WR Low	203		4tCLCL-75		ns
tQVWX	Data Valid to WR Transition	23		tCLCL-20		ns
tQVWH	Data Valid to WR High	433		7tCLCL-120		ns
tWHQX	Data Hold After WR	33		tCLCL-20		ns
tRLAZ	RD Low to Address Float		0		0	ns
tWHLH	RD or WR High to ALE High	43	123	tCLCL-20	tCLCL+25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

External Program Memory Read Cycle



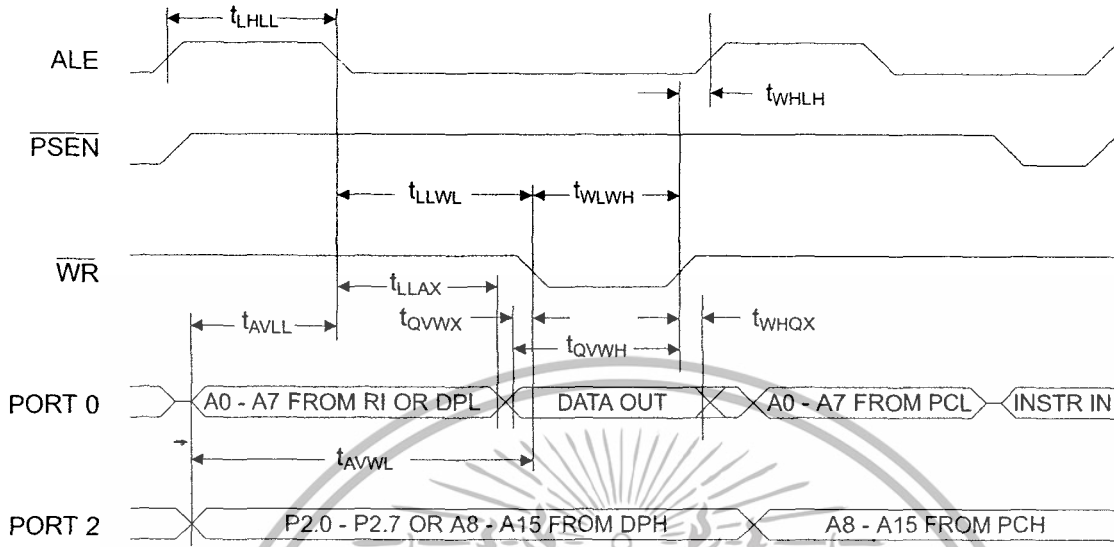
External Data Memory Read Cycle



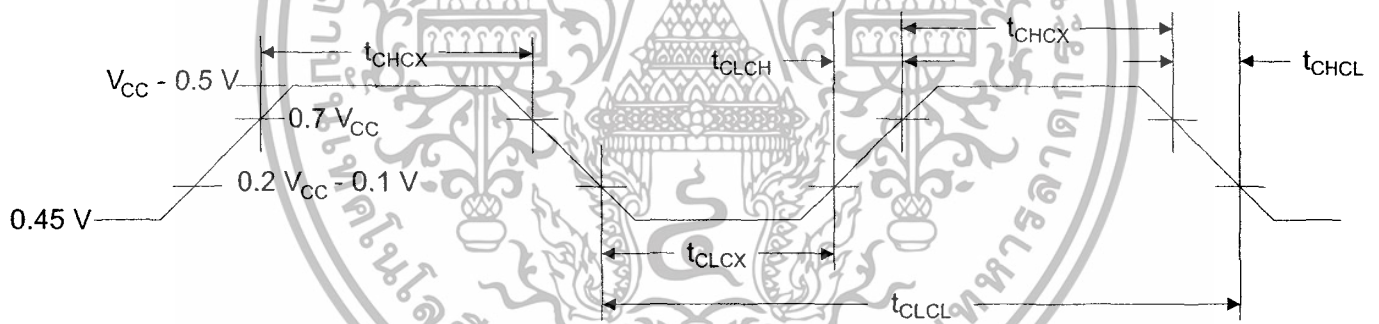
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ออกค่าใช้จ่าย และจะสงวนไว้ใช้เฉพาะภายในเท่านั้น และถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



External Data Memory Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

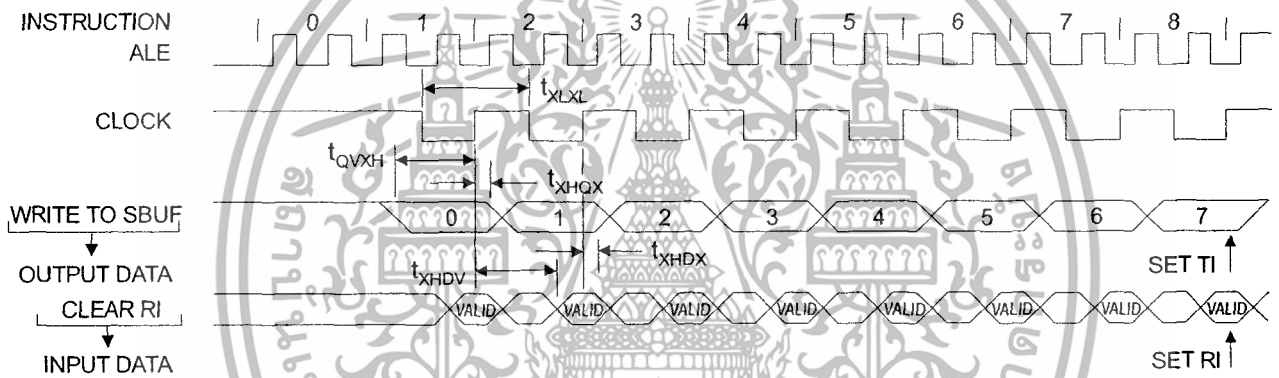
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Serial Port Timing: Shift Register Mode Test Conditions

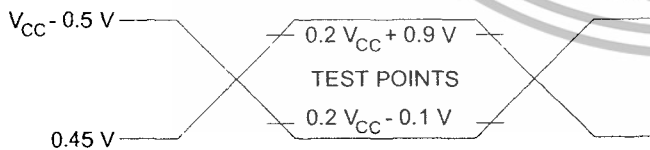
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t _{XLXL}	Serial Port Clock Cycle Time	1.0		12t _{CLCL}		μs
t _{QVXH}	Output Data Setup to Clock Rising Edge	700		10t _{CLCL} -133		ns
t _{XHQX}	Output Data Hold After Clock Rising Edge	50		2t _{CLCL} -33		ns
t _{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t _{XHDV}	Clock Rising Edge to Input Data Valid		700		10t _{CLCL} -133	ns

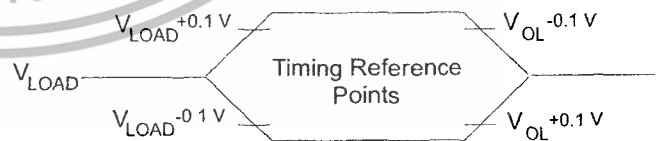
Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms⁽¹⁾ Float Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5 V for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.



Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range	
12	5 V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)	
		AT89C51-12JC	44J		
		AT89C51-12PC	40P6		
		AT89C51-12QC	44Q		
		AT89C51-12AI	44A		Industrial (-40°C to 85°C)
		AT89C51-12JI	44J		
	AT89C51-12PI	40P6			
	AT89C51-12QI	44Q			
	5 V ± 10%	AT89C51-12AA	44A	Automotive (-40°C to 125°C)	
		AT89C51-12JA	44J		
		AT89C51-12PA	40P6		
		AT89C51-12QA	44Q		
AT89C51-12DM		40D6	Military (-55°C to 125°C)		
AT89C51-12LM		44L			
16	5 V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)	
		AT89C51-16JC	44J		
		AT89C51-16PC	40P6		
		AT89C51-16QC	44Q		
		AT89C51-16AI	44A		Industrial (-40°C to 85°C)
		AT89C51-16JI	44J		
	AT89C51-16PI	40P6			
	AT89C51-16QI	44Q			
	5 V ± 10%	AT89C51-16AA	44A	Automotive (-40°C to 125°C)	
		AT89C51-16JA	44J		
		AT89C51-16PA	40P6		
		AT89C51-16QA	44Q		
AT89C51-16DM/883		40D6	Military/883C Class B, Fully Compliant (-55°C to 125°C)		
AT89C51-16LM/883		44L			
20	5 V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)	
		AT89C51-20JC	44J		
		AT89C51-20PC	40P6		
		AT89C51-20QC	44Q		
		AT89C51-20AI	44A		Industrial (-40°C to 85°C)
		AT89C51-20JI	44J		
	AT89C51-20PI	40P6			
	AT89C51-20QI	44Q			
	5 V ± 10%	AT89C51-20AA	44A	Automotive (-40°C to 125°C)	
		AT89C51-20JA	44J		
		AT89C51-20PA	40P6		
		AT89C51-20QA	44Q		
AT89C51-20DM/883		40D6	Military/883C Class B, Fully Compliant (-55°C to 125°C)		
AT89C51-20LM/883		44L			
24	5 V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)	
		AT89C51-24JC	44J		
		AT89C51-24PC	44P6		
		AT89C51-24QC	44Q		
		AT89C51-24AI	44A		Industrial (-40°C to 85°C)
		AT89C51-24JI	44J		
	AT89C51-24PI	44P6			
	AT89C51-24QI	44Q			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Ordering Information

Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
40D6	40 Lead, 0.600" Wide, Non-Windowed, Ceramic Dual Inline Package (Cerdip)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
44L	44 Pad, Non-Windowed, Ceramic Leadless Chip Carrier (LCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)



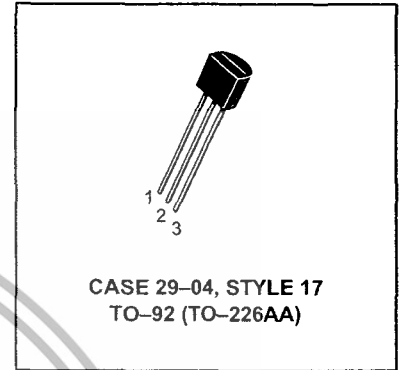
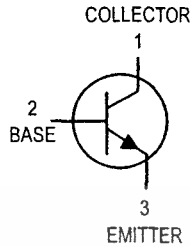
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ATMEL ไปถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Amplifier Transistors

NPN Silicon

BC337,-16,-25,-40
BC338,-16,-25,-40



MAXIMUM RATINGS

Rating	Symbol	BC337	BC338	Unit
Collector-Emitter Voltage	V_{CEO}	45	25	Vdc
Collector-Base Voltage	V_{CBO}	50	30	Vdc
Emitter-Base Voltage	V_{EBO}	5.0		Vdc
Collector Current — Continuous	I_C	800		mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625	5.0	mW mW/°C
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150		°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage ($I_C = 10\text{ mA}, I_B = 0$)	BC337 BC338	$V_{(BR)CEO}$	45 25	— —	— —	Vdc
Collector-Emitter Breakdown Voltage ($I_C = 100\text{ }\mu\text{A}, I_E = 0$)	BC337 BC338	$V_{(BR)CES}$	50 30	— —	— —	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10\text{ }\mu\text{A}, I_C = 0$)		$V_{(BR)EBO}$	5.0	—	—	Vdc
Collector Cutoff Current ($V_{CB} = 30\text{ V}, I_E = 0$) ($V_{CB} = 20\text{ V}, I_E = 0$)	BC337 BC338	I_{CBO}	— —	— —	100 100	nAdc
Collector Cutoff Current ($V_{CE} = 45\text{ V}, V_{BE} = 0$) ($V_{CE} = 25\text{ V}, V_{BE} = 0$)	BC337 BC338	I_{CES}	— —	— —	100 100	nAdc
Emitter Cutoff Current ($V_{EB} = 4.0\text{ V}, I_C = 0$)		I_{EBO}	—	—	100	nAdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

BC337,-16,-25,-40 BC338,-16,-25,-40

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic	Symbol	Min	Typ	Max	Unit
ON CHARACTERISTICS					
DC Current Gain ($I_C = 100\text{ mA}$, $V_{CE} = 1.0\text{ V}$)	hFE	100	—	630	—
BC337/BC338		100	—	250	
BC337-16/BC338-16		160	—	400	
BC337-25/BC338-25		250	—	630	
($I_C = 300\text{ mA}$, $V_{CE} = 1.0\text{ V}$)		60	—	—	
Base-Emitter On Voltage ($I_C = 300\text{ mA}$, $V_{CE} = 1.0\text{ V}$)	$V_{BE(on)}$	—	—	1.2	Vdc
Collector-Emitter Saturation Voltage ($I_C = 500\text{ mA}$, $I_B = 50\text{ mA}$)	$V_{CE(sat)}$	—	—	0.7	Vdc

SMALL-SIGNAL CHARACTERISTICS

Output Capacitance ($V_{CB} = 10\text{ V}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{ob}	—	15	—	pF
Current-Gain — Bandwidth Product ($I_C = 10\text{ mA}$, $V_{CE} \approx 5.0\text{ V}$, $f = 100\text{ MHz}$)	f_T	—	210	—	MHz

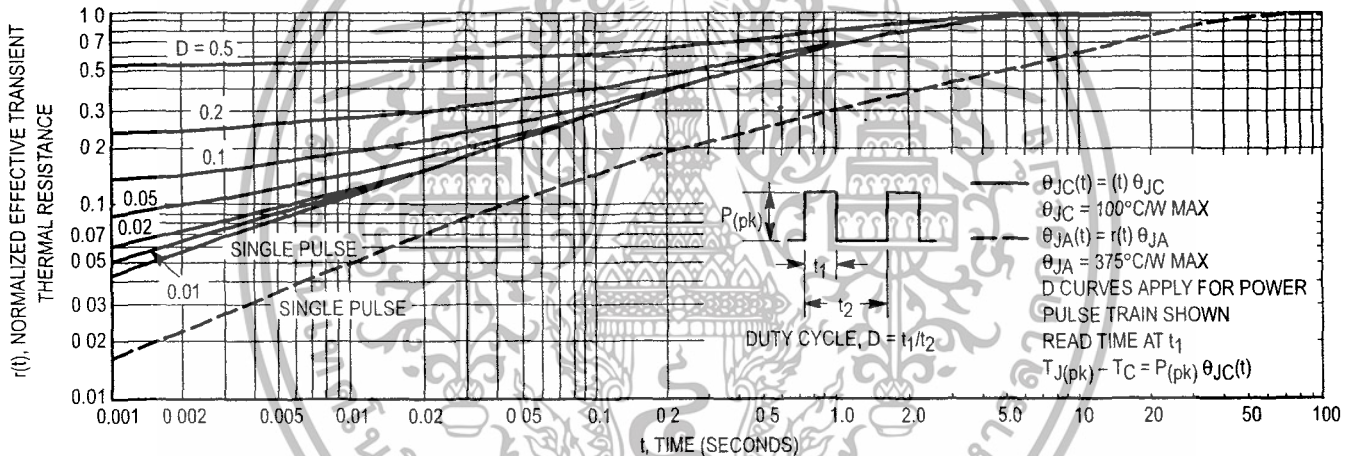


Figure 1. Thermal Response

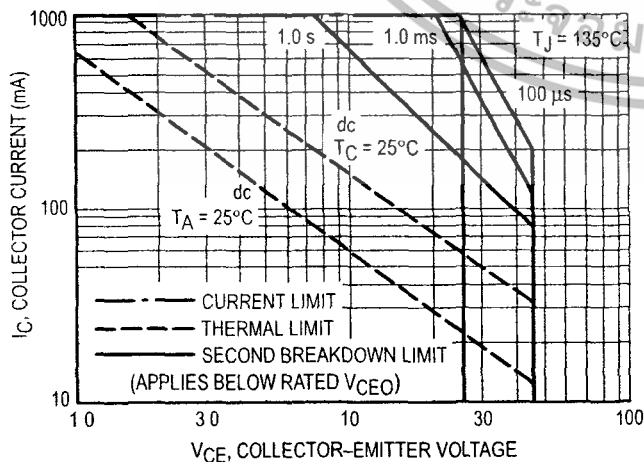


Figure 2. Active Region — Safe Operating Area

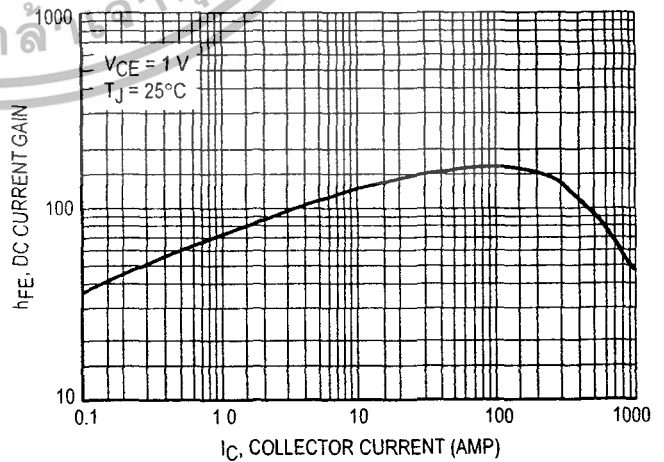


Figure 3. DC Current Gain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

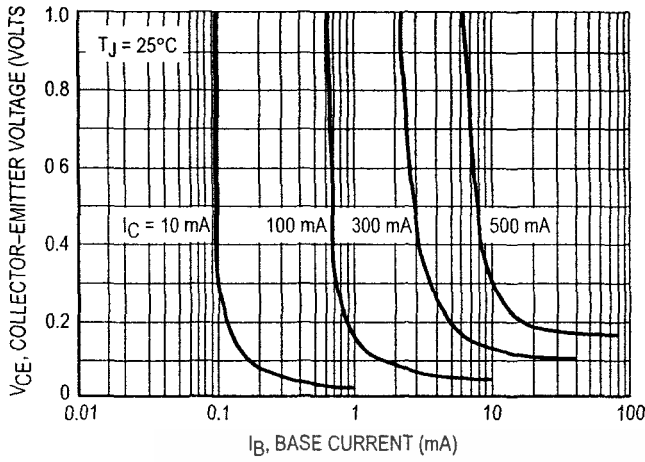


Figure 4. Saturation Region

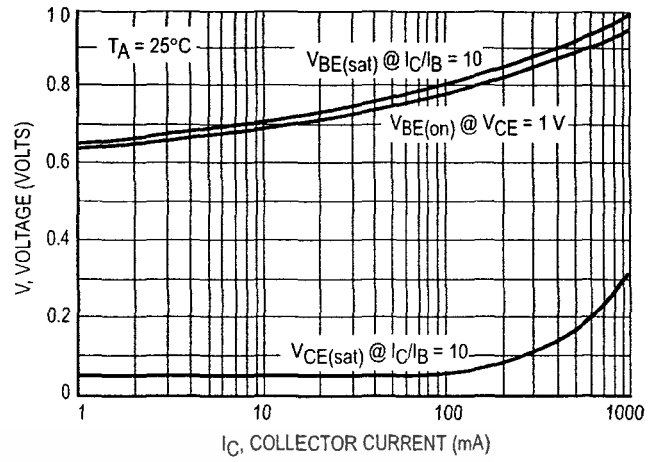


Figure 5. "On" Voltages

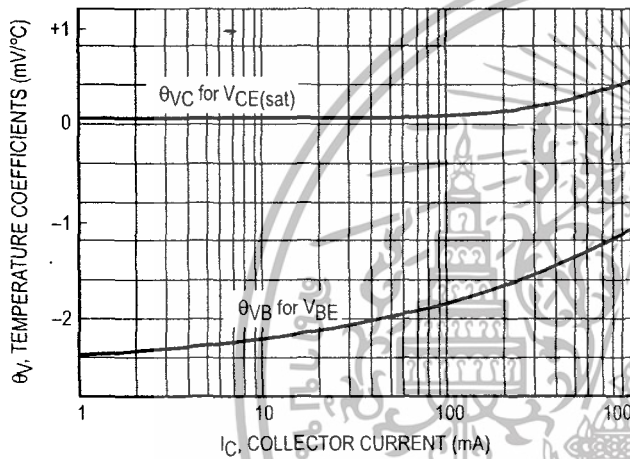


Figure 6. Temperature Coefficients

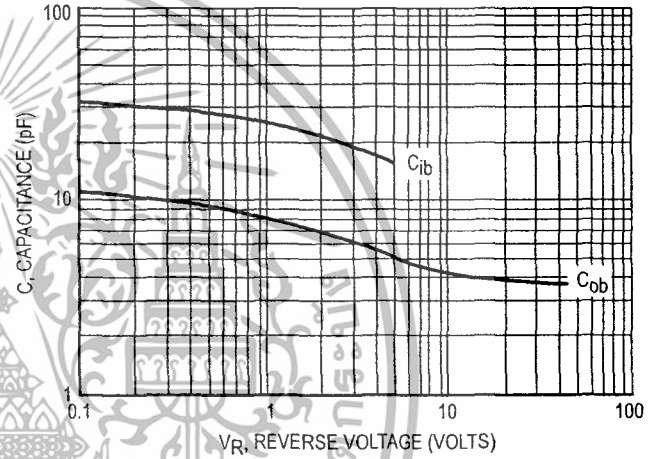
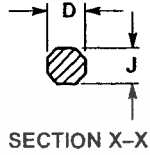
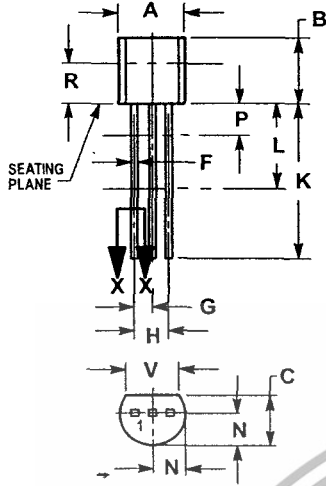


Figure 7. Capacitances

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

PACKAGE DIMENSIONS



NOTES

- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982
- 2 CONTROLLING DIMENSION INCH
- 3 CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED
- 4 DIMENSION F APPLIES BETWEEN P AND L. DIMENSION D AND J APPLY BETWEEN L AND K. MINIMUM LEAD DIMENSION IS UNCONTROLLED IN P AND BEYOND DIMENSION K MINIMUM

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.205	4.45	5.20
B	0.170	0.210	4.32	5.33
C	0.125	0.165	3.18	4.19
D	0.016	0.022	0.41	0.55
F	0.016	0.019	0.41	0.48
G	0.045	0.055	1.15	1.39
H	0.095	0.105	2.42	2.66
J	0.015	0.020	0.39	0.50
K	0.500	—	12.70	—
L	0.250	—	6.35	—
N	0.080	0.105	2.04	2.66
P	—	0.100	—	2.54
R	0.115	—	2.93	—
V	0.135	—	3.43	—

CASE 029-04
(TO-226AA)
ISSUE AD

STYLE 17

- PIN 1 COLLECTOR
- 2 BASE
- 3 EMITTER

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and M are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,
6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE (602) 244-6609
INTERNET: http://Design-NET.com

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong 852-26629298

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

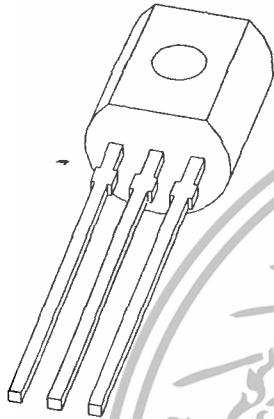


MOTOROLA

สงวนลิขสิทธิ์ © 1998 Motorola, Inc. ทุกข้อห้ามและข้อจำกัดที่ปรากฏในเอกสารนี้ถือเป็นส่วนหนึ่งของเอกสารนี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DATA SHEET



BC546; BC547 NPN general purpose transistors

Product specification
Supersedes data of 1997 Mar 04

1999 Apr 15



NPN general purpose transistors

BC546; BC547

FEATURES

- Low current (max. 100 mA)
- Low voltage (max. 65 V).

APPLICATIONS

- General purpose switching and amplification.

DESCRIPTION

NPN transistor in a TO-92; SOT54 plastic package.
PNP complements: BC556 and BC557.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector

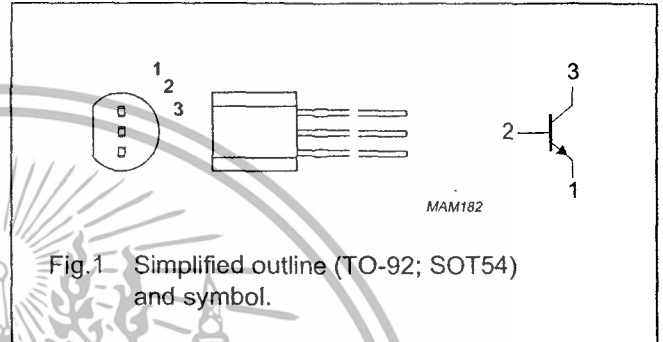


Fig. 1 Simplified outline (TO-92; SOT54) and symbol.

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V _{CB0}	collector-base voltage	open emitter			
	BC546		-	80	V
	BC547		-	50	V
V _{CEO}	collector-emitter voltage	open base			
	BC546		-	65	V
	BC547		-	45	V
V _{EBO}	emitter-base voltage	open collector			
	BC546		-	6	V
	BC547		-	6	V
I _C	collector current (DC)		-	100	mA
I _{CM}	peak collector current		-	200	mA
I _{BM}	peak base current		-	200	mA
P _{tot}	total power dissipation	T _{amb} ≤ 25 °C; note 1	-	500	mW
T _{stg}	storage temperature		-65	+150	°C
T _j	junction temperature		-	150	°C
T _{amb}	operating ambient temperature		-65	+150	°C

Note

1. Transistor mounted on an FR4 printed-circuit board.

NPN general purpose transistors

BC546; BC547

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j-a}$	thermal resistance from junction to ambient	note 1	0.25	K/mW

Note

1. Transistor mounted on an FR4 printed-circuit board.

CHARACTERISTICS

$T_j = 25\text{ °C}$ unless otherwise specified.

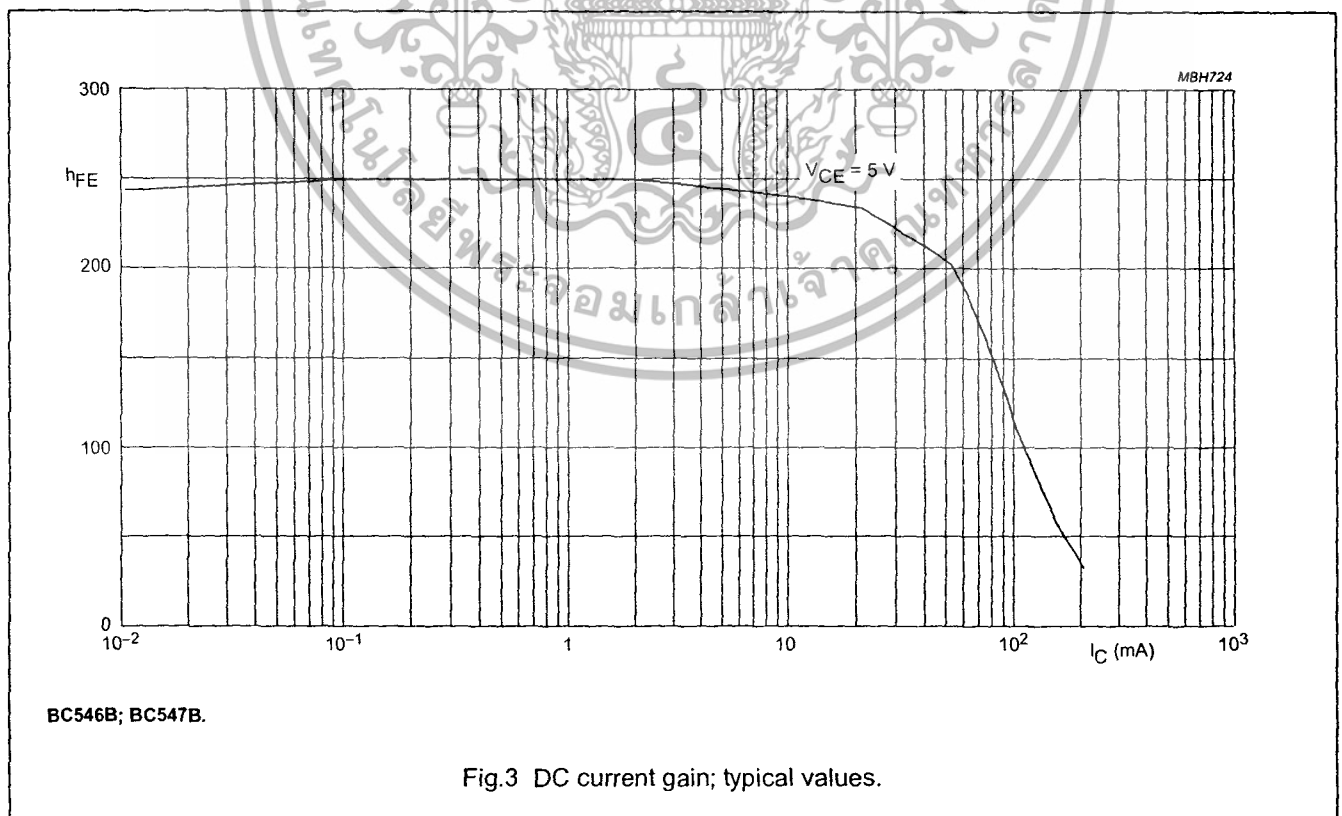
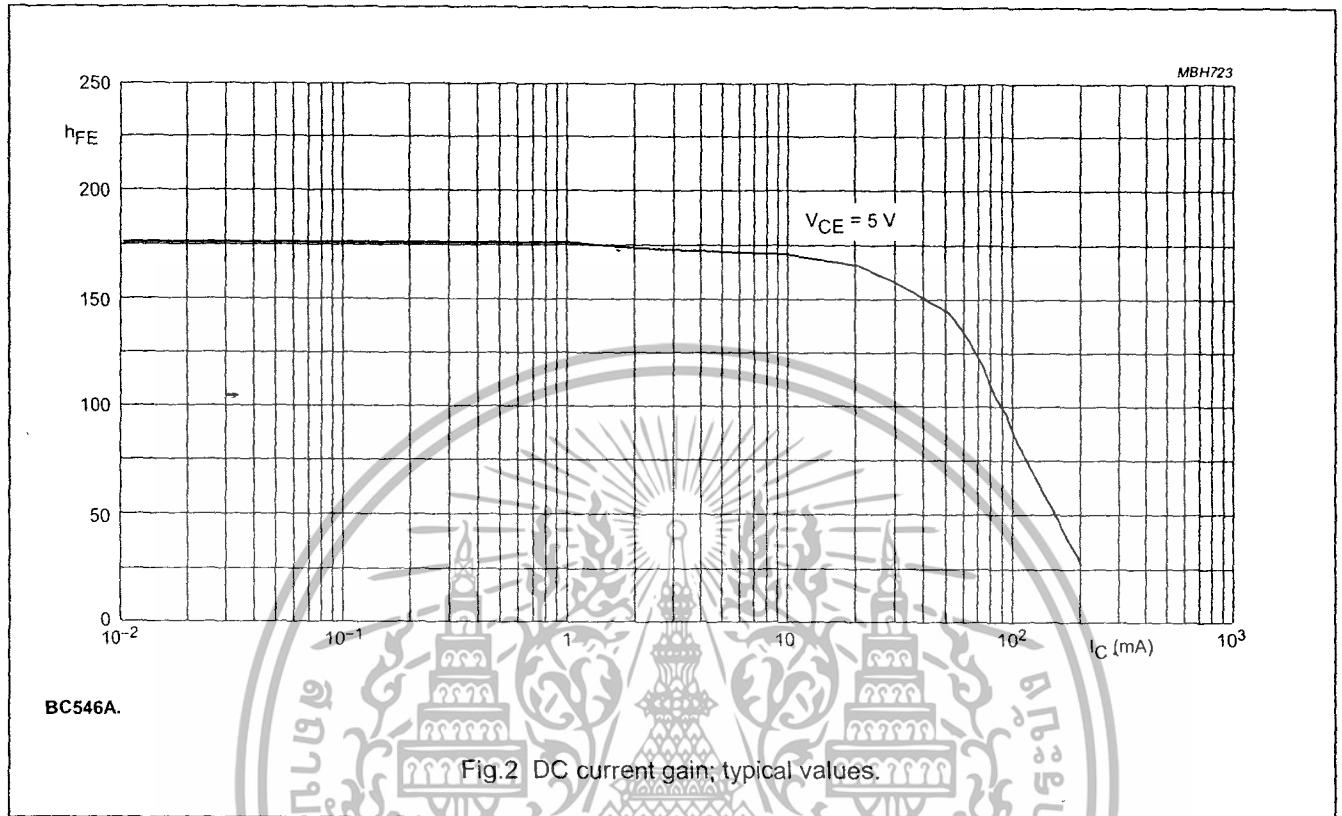
SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT	
I_{CBO}	collector cut-off current	$I_E = 0; V_{CB} = 30\text{ V}$	–	–	15	nA	
		$I_E = 0; V_{CB} = 30\text{ V}; T_j = 150\text{ °C}$	–	–	5	μA	
I_{EBO}	emitter cut-off current	$I_C = 0; V_{EB} = 5\text{ V}$	–	–	100	nA	
h_{FE}	DC current gain	$I_C = 10\text{ }\mu\text{A}; V_{CE} = 5\text{ V};$ see Figs 2, 3 and 4	–	90	–		
			–	150	–		
h_{FE}	DC current gain	$I_C = 2\text{ mA}; V_{CE} = 5\text{ V};$ see Figs 2, 3 and 4	–	270	–		
			BC546A	110	180	220	
			BC546B; BC547B	200	290	450	
			BC547C	420	520	800	
			BC547	110	–	800	
			BC546	110	–	450	
V_{CEsat}	collector-emitter saturation voltage	$I_C = 10\text{ mA}; I_B = 0.5\text{ mA}$	–	90	250	mV	
		$I_C = 100\text{ mA}; I_B = 5\text{ mA}$	–	200	600	mV	
V_{BEsat}	base-emitter saturation voltage	$I_C = 10\text{ mA}; I_B = 0.5\text{ mA};$ note 1	–	700	–	mV	
		$I_C = 100\text{ mA}; I_B = 5\text{ mA};$ note 1	–	900	–	mV	
V_{BE}	base-emitter voltage	$I_C = 2\text{ mA}; V_{CE} = 5\text{ V};$ note 2	580	660	700	mV	
		$I_C = 10\text{ mA}; V_{CE} = 5\text{ V}$	–	–	770	mV	
C_c	collector capacitance	$I_E = I_C = 0; V_{CB} = 10\text{ V}; f = 1\text{ MHz}$	–	1.5	–	pF	
C_e	emitter capacitance	$I_C = I_E = 0; V_{EB} = 0.5\text{ V}; f = 1\text{ MHz}$	–	11	–	pF	
f_T	transition frequency	$I_C = 10\text{ mA}; V_{CE} = 5\text{ V}; f = 100\text{ MHz}$	100	–	–	MHz	
F	noise figure	$I_C = 200\text{ }\mu\text{A}; V_{CE} = 5\text{ V};$ $R_S = 2\text{ k}\Omega; f = 1\text{ kHz}; B = 200\text{ Hz}$	–	2	10	dB	

Notes

1. V_{BEsat} decreases by about 1.7 mV/K with increasing temperature.
2. V_{BE} decreases by about 2 mV/K with increasing temperature.

NPN general purpose transistors

BC546; BC547



NPN general purpose transistors

BC546; BC547

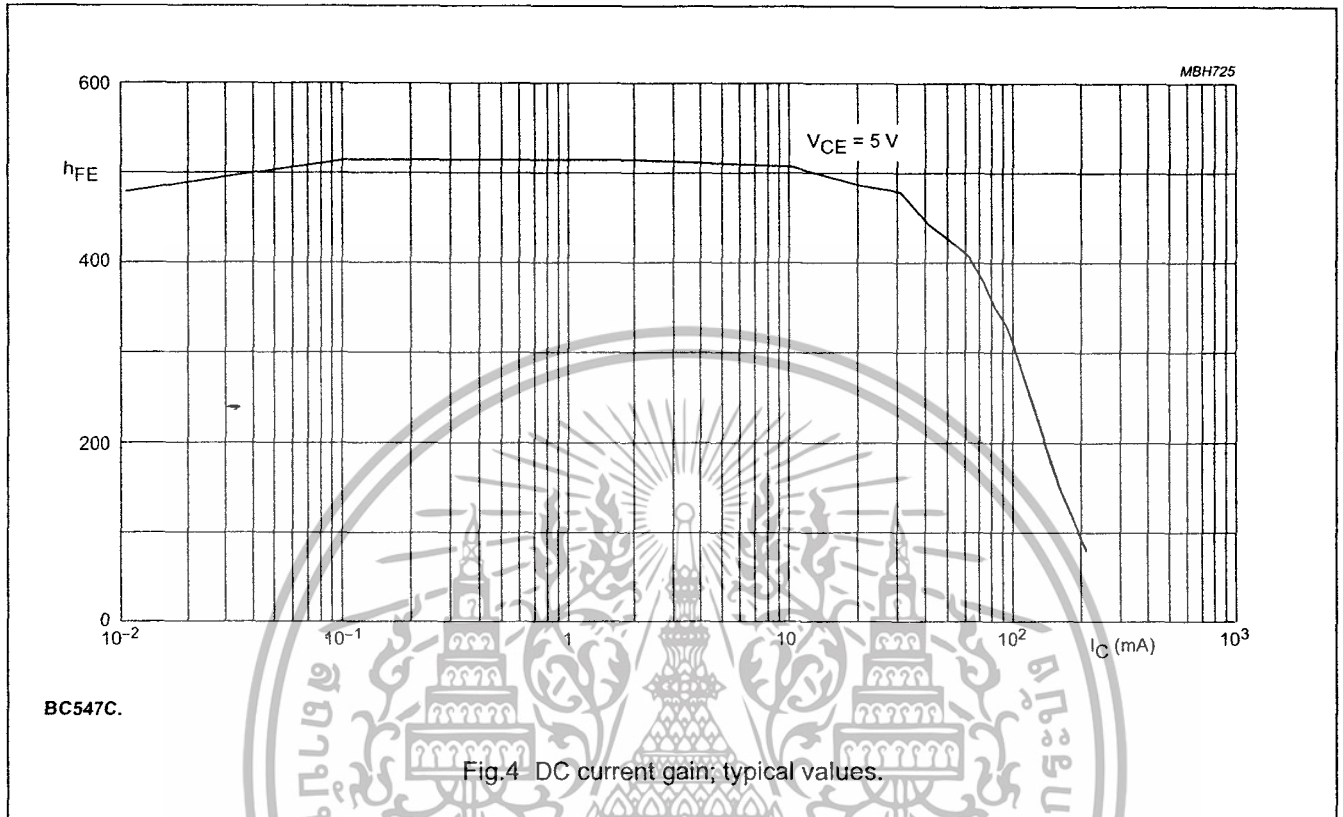


Fig.4 DC current gain; typical values.

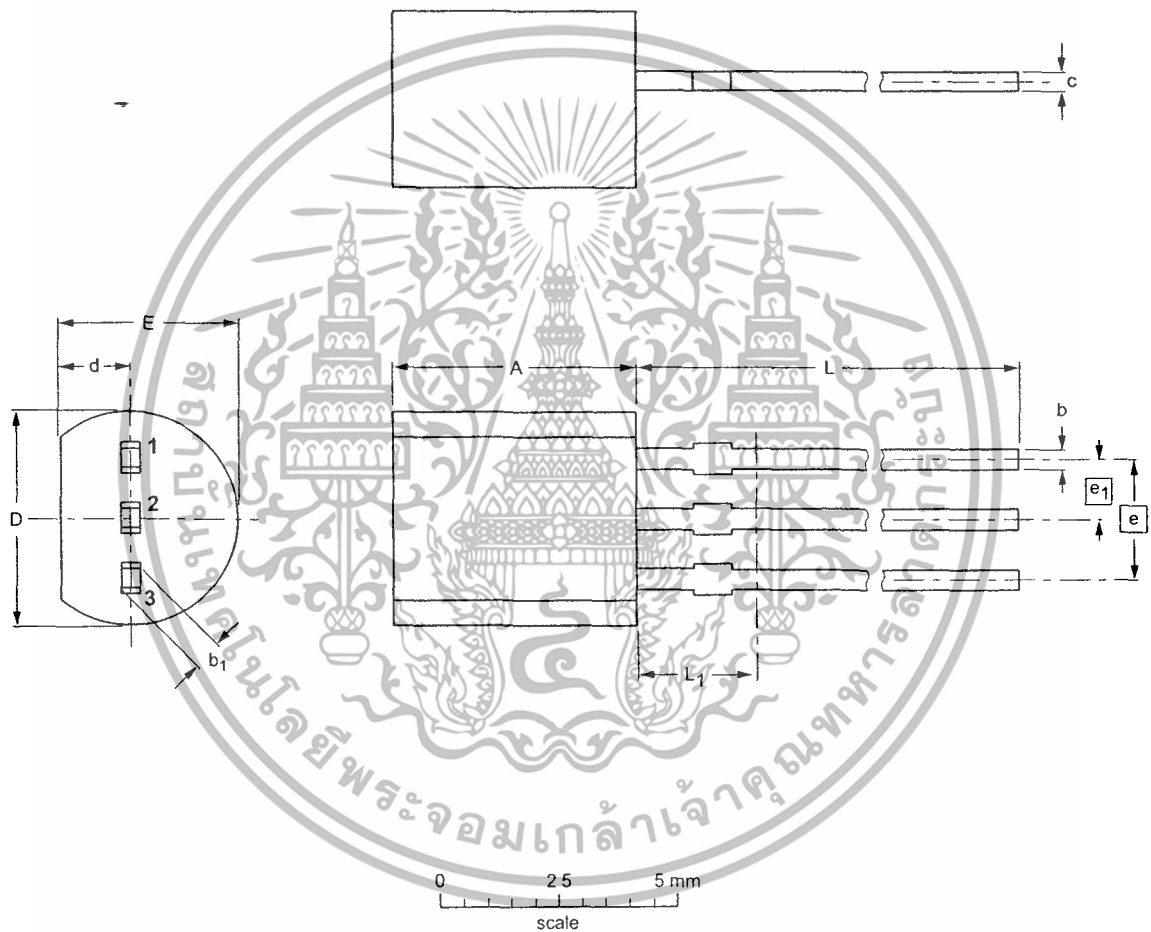
NPN general purpose transistors

BC546; BC547

PACKAGE OUTLINE

Plastic single-ended leaded (through hole) package; 3 leads

SOT54



DIMENSIONS (mm are the original dimensions)

UNIT	A	b	b ₁	c	D	d	E	e	e ₁	L	L ₁ ⁽¹⁾
mm	5.2 5.0	0.48 0.40	0.66 0.56	0.45 0.40	4.8 4.4	1.7 1.4	4.2 3.6	2.54	1.27	14.5 12.7	2.5

Note

1. Terminal dimensions within this zone are uncontrolled to allow for flow of plastic and terminal irregularities.

OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT54		TO-92	SC-43		97-02-28

NPN general purpose transistors

BC546; BC547

DEFINITIONS

Data Sheet Status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

Philips Semiconductors – a worldwide company

Argentina: see South America

Australia: 34 Waterloo Road, NORTH RYDE, NSW 2113, Tel. +61 2 9805 4455, Fax. +61 2 9805 4466

Austria: Computerstr. 6, A-1101 WIEN, P.O. Box 213, Tel. +43 1 60 101 1248, Fax. +43 1 60 101 1210

Belarus: Hotel Minsk Business Center, Bld. 3, r. 1211, Volodarski Str. 6, 220050 MINSK, Tel. +375 172 20 0733, Fax. +375 172 20 0773

Belgium: see The Netherlands

Brazil: see South America

Bulgaria: Philips Bulgaria Ltd, Energoproject, 15th floor, 51 James Bourchier Blvd., 1407 SOFIA, Tel. +359 2 68 9211, Fax. +359 2 68 9102

Canada: PHILIPS SEMICONDUCTORS/COMPONENTS, Tel. +1 800 234 7381, Fax. +1 800 943 0087

China/Hong Kong: 501 Hong Kong Industrial Technology Centre, 72 Tat Chee Avenue, Kowloon Tong, HONG KONG, Tel. +852 2319 7888, Fax. +852 2319 7700

Colombia: see South America

Czech Republic: see Austria

Denmark: Sydhavnsgade 23, 1780 COPENHAGEN V, Tel. +45 33 29 3333, Fax. +45 33 29 3905

Finland: Snikalliontie 3, FIN-02630 ESPOO, Tel. +358 9 615 800, Fax. +358 9 6158 0920

France: 51 Rue Carnot, BP317, 92156 SURESNES Cedex, Tel. +33 1 4099 6161, Fax. +33 1 4099 6427

Germany: Hammerbrookstraße 69, D-20097 HAMBURG, Tel. +49 40 2353 60, Fax. +49 40 2353 6300

Hungary: see Austria

India: Philips INDIA Ltd, Band Box Building, 2nd floor, 254-D, Dr. Annie Besant Road, Worli, MUMBAI 400 025, Tel. +91 22 493 8541, Fax. +91 22 493 0966

Indonesia: PT Philips Development Corporation, Semiconductors Division, Gedung Philips, Jl. Buncit Raya Kav 99-100, JAKARTA 12510, Tel. +62 21 794 0040 ext. 2501, Fax. +62 21 794 0080

Ireland: Newstead, Clonskeagh, DUBLIN 14, Tel. +353 1 7640 000, Fax. +353 1 7640 200

Israel: RAPAC Electronics, 7 Kehilat Saloniki St, PO Box 18053, TEL AVIV 61180, Tel. +972 3 645 0444, Fax. +972 3 649 1007

Italy: PHILIPS SEMICONDUCTORS, Piazza IV Novembre 3, 20124 MILANO, Tel. +39 2 6752 2531, Fax. +39 2 6752 2557

Japan: Philips Bldg 13-37, Kohnan 2-chome, Minato-ku, TOKYO 108-8507, Tel. +81 3 3740 5130, Fax. +81 3 3740 5077

Korea: Philips House, 260-199 Itaewon-dong, Yongsan-ku, SEOUL, Tel. +82 2 709 1412, Fax. +82 2 709 1415

Malaysia: No 76 Jalan Universiti, 46200 PETALING JAYA, SELANGOR, Tel. +60 3 750 5214, Fax. +60 3 757 4880

Mexico: 5900 Gateway East, Suite 200, EL PASO, TEXAS 79905, Tel. +9-5 800 234 7381, Fax. +9-5 800 943 0087

Middle East: see Italy

Netherlands: Postbus 90050, 5600 PB EINDHOVEN, Bldg VB, Tel. +31 40 27 82785, Fax. +31 40 27 88399

New Zealand: 2 Wagener Place, C.P.O. Box 1041, AUCKLAND, Tel. +64 9 849 4160, Fax. +64 9 849 7811

Norway: Box 1, Manglerud 0612, OSLO, Tel. +47 22 74 8000, Fax. +47 22 74 8341

Pakistan: see Singapore

Philippines: Philips Semiconductors Philippines Inc., 106 Valero St. Salcedo Village, P.O. Box 2108 MCC, MAKATI, Metro MANILA, Tel. +63 2 816 6380, Fax. +63 2 817 3474

Poland: Ul. Lukiska 10, PL 04-123 WARSZAWA, Tel. +48 22 612 2831, Fax. +48 22 612 2327

Portugal: see Spain

Romania: see Italy

Russia: Philips Russia, Ul. Usatcheva 35A, 119048 MOSCOW, Tel. +7 095 755 6918, Fax. +7 095 755 6919

Singapore: Lorong 1, Toa Payoh, SINGAPORE 319762, Tel. +65 350 2538, Fax. +65 251 6500

Slovakia: see Austria

Slovenia: see Italy

South Africa: S A. PHILIPS Pty Ltd, 195-215 Main Road Martindale, 2092 JOHANNESBURG, P.O. Box 7430 Johannesburg 2000, Tel. +27 11 470 5911, Fax. +27 11 470 5494

South America: Al Vicente Pinzon, 173, 6th floor, 04547-130 SÃO PAULO, SP, Brazil, Tel. +55 11 821 2333, Fax. +55 11 821 2382

Spain: Balmes 22, 08007 BARCELONA, Tel. +34 93 301 6312, Fax. +34 93 301 4107

Sweden: Kottbygatan 7, Akalla, S-16485 STOCKHOLM, Tel. +46 8 5985 2000, Fax. +46 8 5985 2745

Switzerland: Allmendstrasse 140, CH-8027 ZÜRICH, Tel. +41 1 488 2741 Fax. +41 1 488 3263

Taiwan: Philips Semiconductors, 6F, No. 96, Chien Kuo N. Rd., Sec. 1, TAIPEI, Taiwan Tel. +886 2 2134 2886, Fax. +886 2 2134 2874

Thailand: PHILIPS ELECTRONICS (THAILAND) Ltd., 209/2 Sanpavuth-Bangna Road Prakanong, BANGKOK 10260, Tel. +66 2 745 4090, Fax. +66 2 398 0793

Turkey: Talatpasa Cad. No. 5, 80640 GÜLTEPE/ISTANBUL, Tel. +90 212 279 2770, Fax. +90 212 282 6707

Ukraine: PHILIPS UKRAINE, 4 Patrice Lumumba str., Building B, Floor 7, 252042 KIEV, Tel. +380 44 264 2776, Fax. +380 44 268 0461

United Kingdom: Philips Semiconductors Ltd., 276 Bath Road, Hayes, MIDDLESEX UB3 5BX, Tel. +44 181 730 5000, Fax. +44 181 754 8421

United States: 811 East Arques Avenue, SUNNYVALE, CA 94088-3409, Tel. +1 800 234 7381, Fax. +1 800 943 0087

Uruguay: see South America

Vietnam: see Singapore

Yugoslavia: PHILIPS, Trg N. Pasica 5/v, 11000 BEOGRAD, Tel. +381 11 62 5344, Fax. +381 11 63 5777

For all other countries apply to: Philips Semiconductors, International Marketing & Sales Communications, Building BE-p, P.O. Box 218, 5600 MD EINDHOVEN, The Netherlands, Fax. +31 40 27 24825

Internet: <http://www.semiconductors.philips.com>

© Philips Electronics N V 1999

SCA63

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.

The information presented in this document does not form part of any quotation or contract, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent- or other industrial or intellectual property rights.

Printed in The Netherlands

115002/00/03/pp8

Date of release: 1999 Apr 15

Document order number. 9397 750 05677

**Philips
Semiconductors**



PHILIPS

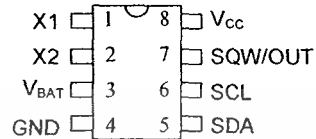
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

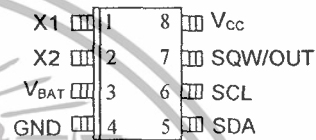
FEATURES

- Real-time clock (RTC) counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 56-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Two-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500nA in battery backup mode with oscillator running
- Optional industrial temperature range: -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Underwriters Laboratory (UL) recognized

PIN ASSIGNMENT



DS1307 8-Pin DIP (300-mil)



DS1307 8-Pin SOIC (150-mil)

PIN DESCRIPTION

- V_{CC} - Primary Power Supply
- X1, X2 - 32.768kHz Crystal Connection
- V_{BAT} - +3V Battery Input
- GND - Ground
- SDA - Serial Data
- SCL - Serial Clock
- SQW/OUT - Square Wave/Output Driver

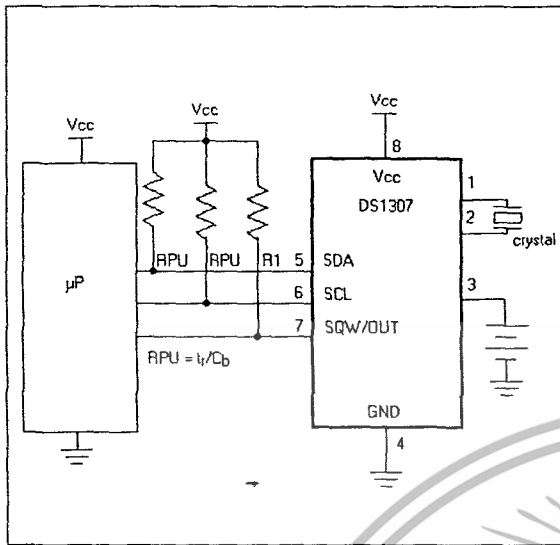
ORDERING INFORMATION

- DS1307 8-Pin DIP (300-mil)
- DS1307Z 8-Pin SOIC (150-mil)
- DS1307N 8-Pin DIP (Industrial)
- DS1307ZN 8-Pin SOIC (Industrial)

DESCRIPTION

The DS1307 Serial Real-Time Clock is a low-power, full binary-coded decimal (BCD) clock/calendar plus 56 bytes of NV SRAM. Address and data are transferred serially via a 2-wire, bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit that detects power failures and automatically switches to the battery supply.

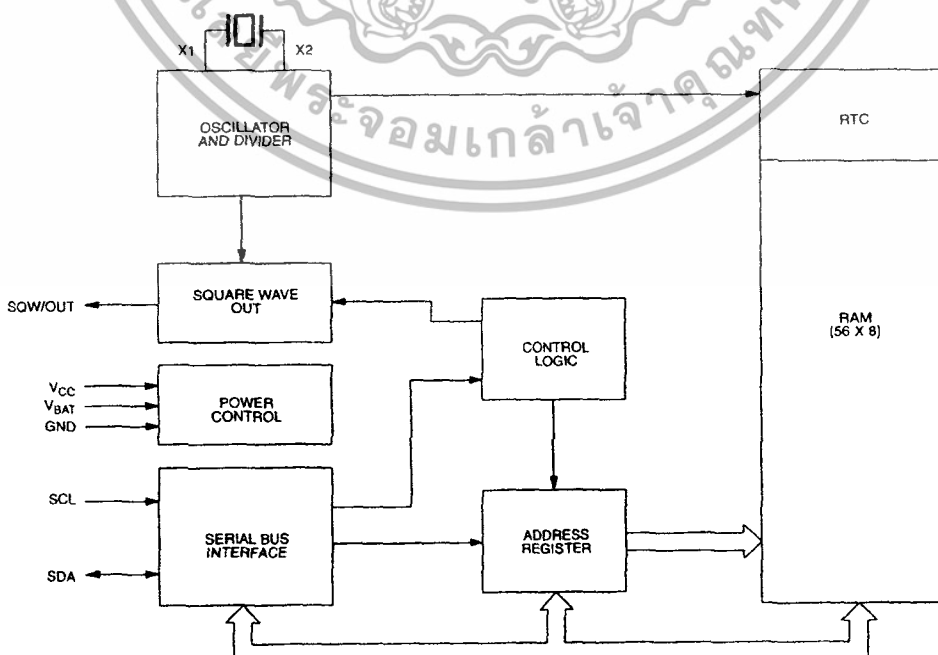
YPICAL OPERATING CIRCUIT



OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When V_{CC} falls below $1.25 \times V_{BAT}$ the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When V_{CC} falls below V_{BAT} the device switches into a low-current battery backup mode. Upon power-up, the device switches from battery to V_{CC} when V_{CC} is greater than $V_{BAT} + 0.2V$ and recognizes inputs when V_{CC} is greater than $1.25 \times V_{BAT}$. The block diagram in Figure 1 shows the main elements of the serial RTC.

DS1307 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC}, GND – DC power is provided to the device on these pins. V_{CC} is the +5V input. When 5V is applied within normal limits, the device is fully accessible and data can be written and read. When a 3V battery is connected to the device and V_{CC} is below 1.25 x V_{BAT}, reads and writes are inhibited. However, the timekeeping function continues unaffected by the lower input voltage. As V_{CC} falls below V_{BAT} the AM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V_{BAT}.

V_{BAT} – Battery input for any standard 3V lithium cell or other energy source. Battery voltage must be held between 2.0V and 3.5V for proper operation. The nominal write protect trip point voltage at which access to the RTC and user RAM is denied is set by the internal circuitry as 1.25 x V_{BAT} nominal. A lithium battery with 48mAh or greater will back up the DS1307 for more than 10 years in the absence of power at 25°C. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See “Conditions of Acceptability” at <http://www.maxim-ic.com/TechSupport/QA/ntrl.htm>.

SCL (Serial Clock Input) – SCL is used to synchronize data movement on the serial interface.

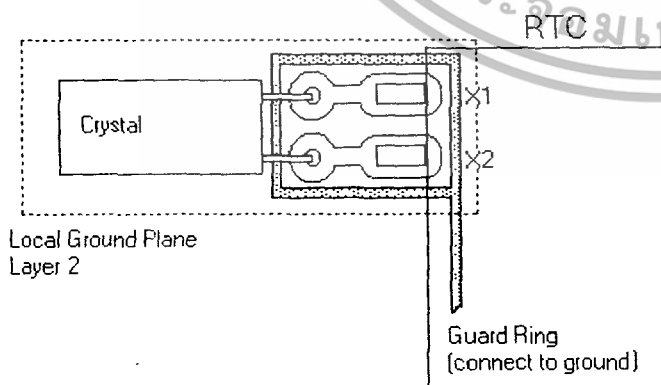
SDA (Serial Data Input/Output) – SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

SQW/OUT (Square Wave/Output Driver) – When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1Hz, 4kHz, 8kHz, 32kHz). The SQW/OUT pin is open drain and requires an external pull-up resistor. SQW/OUT will operate with either V_{cc} or V_{bat} applied.

X1, X2 – Connections for a standard 32.768kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks.” The DS1307 can also be driven by an external 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

RECOMMENDED LAYOUT FOR CRYSTAL



CLOCK ACCURACY

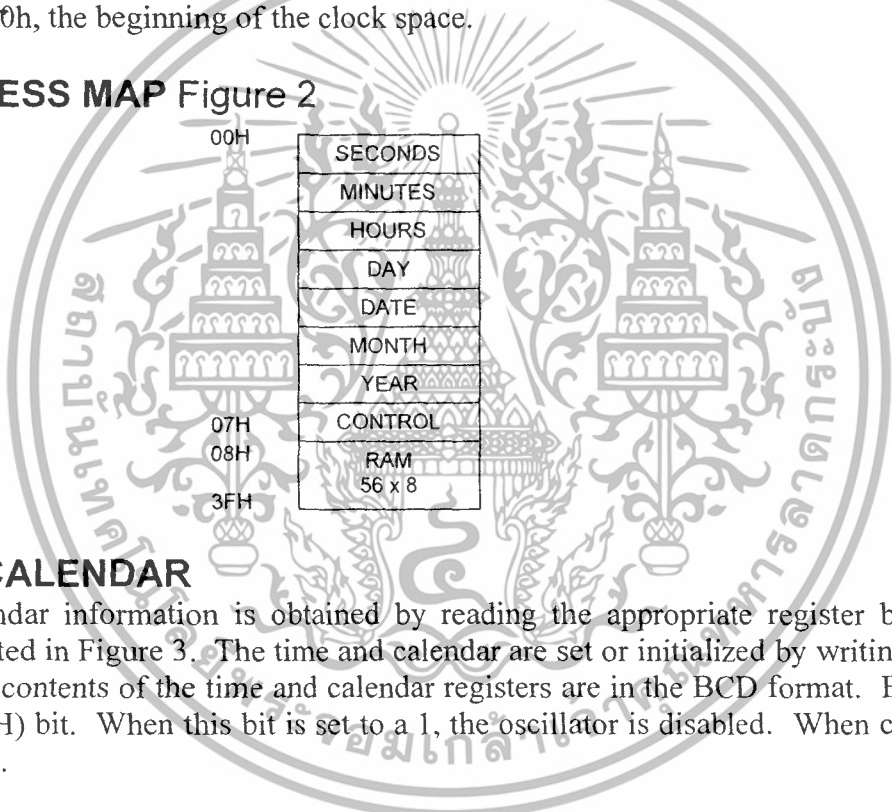
The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. See Application Note 18, “Crystal Considerations with Dallas Real-Time Clocks” for detailed information.

Please review Application Note 95, “Interfacing the DS1307 with a 8051-Compatible Microcontroller” for additional information.

RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The RTC registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2



CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The RTC registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the BCD format. Bit 7 of register 0 is the clock halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

Please note that the initial power-on state of all registers is not defined. Therefore, it is important to enable the oscillator (CH bit = 0) during initial configuration.

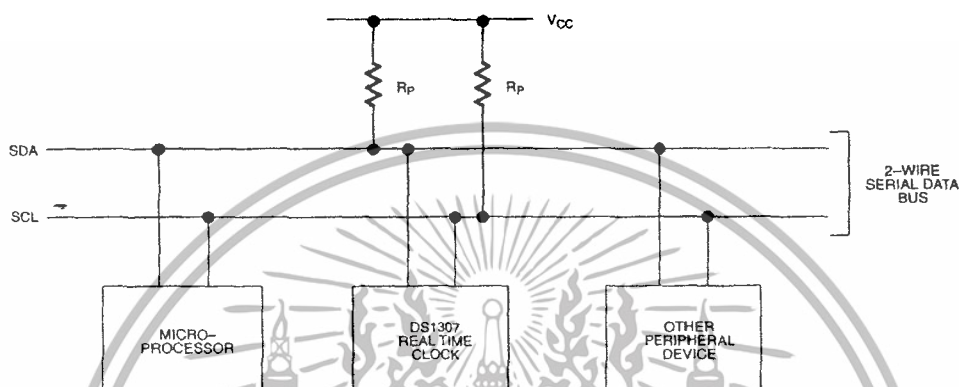
The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional, 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device that generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

Start data transfer: A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

Stop data transfer: A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

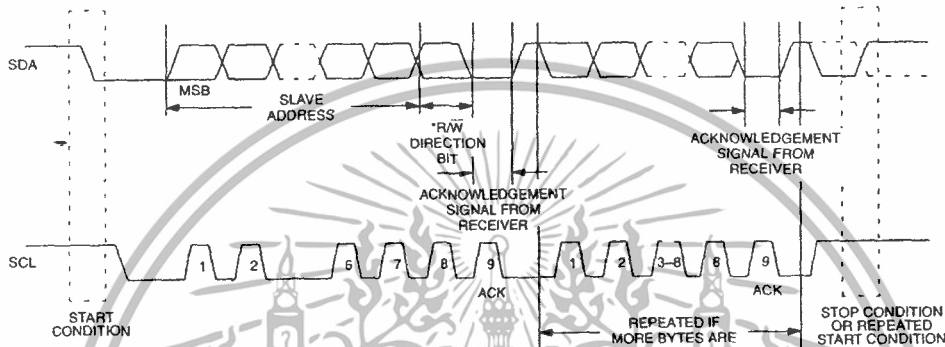
Data valid: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100kHz clock rate) and a fast mode (400kHz clock rate) are defined. The DS1307 operates in the regular mode (100kHz) only.

Acknowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/W bit, two types of data transfer are possible:

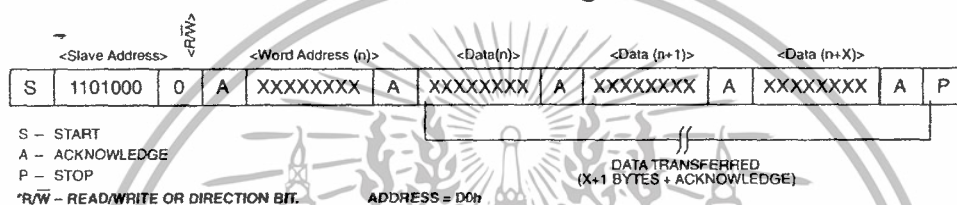
1. **Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.
2. **Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a “not acknowledge” is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

The DS1307 may operate in the following two modes:

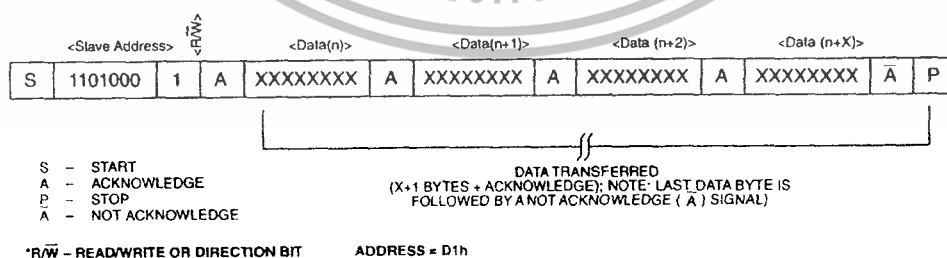
1. **Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and *direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the *direction bit ($\overline{R/\overline{W}}$) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307 This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

DATA WRITE – SLAVE RECEIVER MODE Figure 6



2. **Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the *direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the *direction bit ($\overline{R/\overline{W}}$) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a “not acknowledge” to end a read.

DATA READ – SLAVE TRANSMITTER MODE Figure 7



ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground
 Storage Temperature
 Soldering Temperature

-0.5V to +7.0V
 -55°C to +125°C
 260°C for 10 seconds DIP
 See JPC/JEDEC Standard J-STD-020A for
 Surface Mount Devices

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V _{CC}
Commercial	0°C to +70°C	4.5V to 5.5V V _{CC1}
Industrial	-40°C to +85°C	4.5V to 5.5V V _{CC1}

RECOMMENDED DC OPERATING CONDITIONS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V _{CC}	4.5	5.0	5.5	V	
Logic 1	V _{IH}	2.2		V _{CC} + 0.3	V	
Logic 0	V _{IL}	-0.5		+0.8	V	
V _{BAT} Battery Voltage	V _{BAT}	2.0		3.5	V	

*Unless otherwise specified.

DC ELECTRICAL CHARACTERISTICS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage (SCL)	I _{LI}			1	μA	
I/O Leakage (SDA & SQW/OUT)	I _{LO}			1	μA	
Logic 0 Output (I _{OL} = 5mA)	V _{OL}			0.4	V	
Active Supply Current	I _{CCA}			1.5	mA	7
Standby Current	I _{CCS}			200	μA	1
Battery Current (OSC ON); SQW/OUT OFF	I _{BAT1}		300	500	nA	2
Battery Current (OSC ON); SQW/OUT ON (32kHz)	I _{BAT2}		480	800	nA	
Power-Fail Voltage	V _{PF}	1.216 x V _{BAT}	1.25 x V _{BAT}	1.284 x V _{BAT}	V	8

*Unless otherwise specified.

AC ELECTRICAL CHARACTERISTICS

(Over the operating range*)

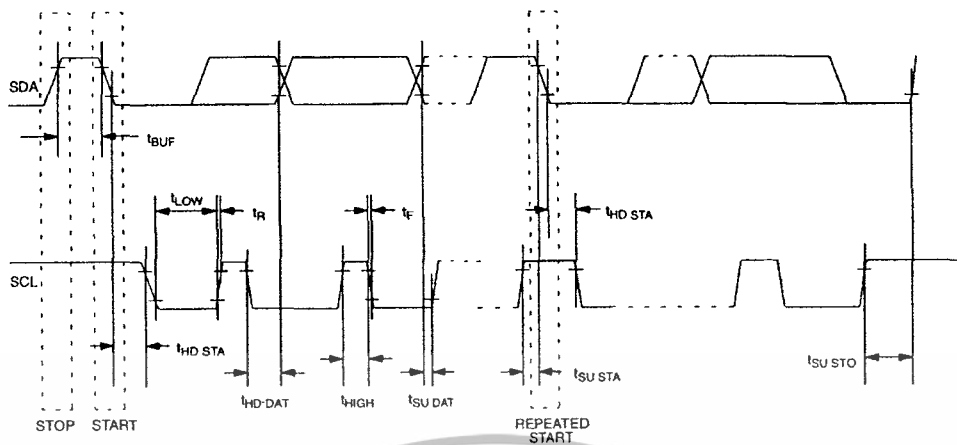
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	f_{SCL}	0		100	kHz	
Bus Free Time Between a STOP and START Condition	t_{BUF}	4.7			μs	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			μs	3
LOW Period of SCL Clock	t_{LOW}	4.7			μs	
HIGH Period of SCL Clock	t_{HIGH}	4.0			μs	
Set-up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			μs	
Data Hold Time	$t_{HD:DAT}$	0			μs	4,5
Data Set-up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	t_R			1000	ns	
Fall Time of Both SDA and SCL Signals	t_F			300	ns	
Set-up Time for STOP Condition	$t_{SU:STO}$	4.7			μs	
Capacitive Load for each Bus Line	C_B			400	pF	6
I/O Capacitance ($T_A = 25^\circ C$)	$C_{I/O}$		10		pF	
Crystal Specified Load Capacitance ($T_A = 25^\circ C$)			12.5		pF	

*Unless otherwise specified.

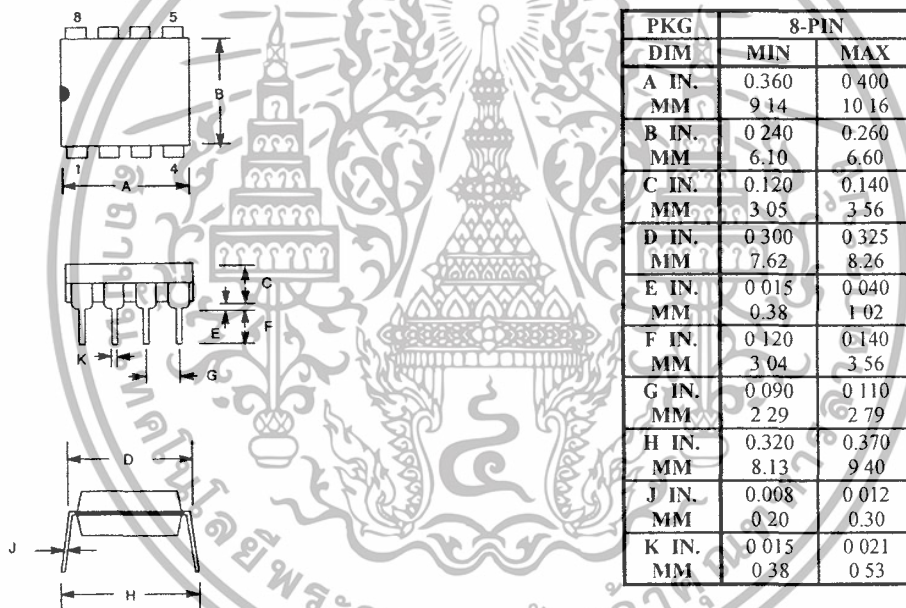
NOTES:

- I_{CCS} specified with $V_{CC} = 5.0V$ and SDA, SCL = 5.0V.
- $V_{CC} = 0V$, $V_{BAT} = 3V$.
- After this period, the first clock pulse is generated.
- A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
- The maximum $t_{HD:DAT}$ has only to be met if the device does not stretch the LOW period (t_{LOW}) of the SCL signal.
- C_B – Total capacitance of one bus line in pF.
- I_{CCA} – SCL clocking at max frequency = 100kHz.
- V_{PF} measured at $V_{BAT} = 3.0V$.

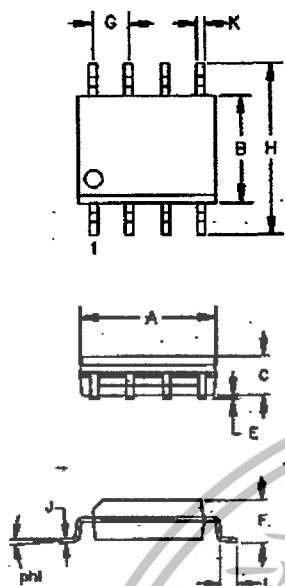
TIMING DIAGRAM Figure 8



**DS1307 64 X 8 SERIAL REAL-TIME CLOCK
8-PIN DIP MECHANICAL DIMENSIONS**

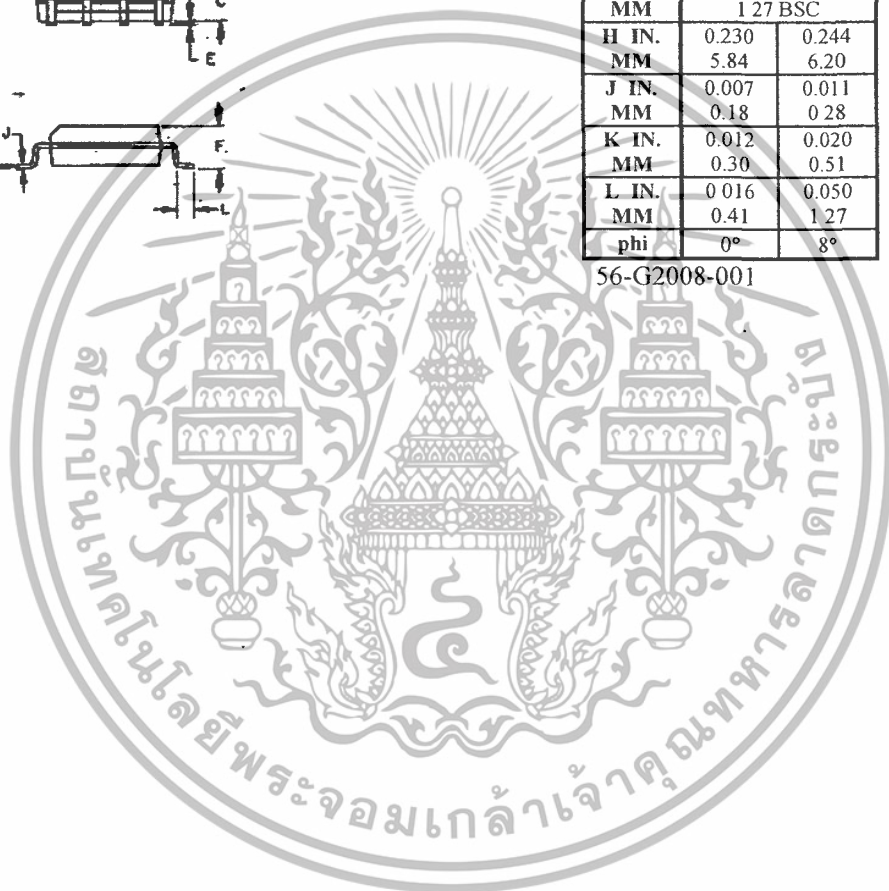


**DS1307Z 64 X 8 SERIAL REAL-TIME CLOCK
8-PIN SOIC (150-MIL) MECHANICAL DIMENSIONS**



PKG	8-PIN (150 MIL)	
	MIN	MAX
A IN.	0.188	0.196
MM	4.78	4.98
B IN.	0.150	0.158
MM	3.81	4.01
C IN.	0.048	0.062
MM	1.22	1.57
E IN.	0.004	0.010
MM	0.10	0.25
F IN.	0.053	0.069
MM	1.35	1.75
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.230	0.244
MM	5.84	6.20
J IN.	0.007	0.011
MM	0.18	0.28
K IN.	0.012	0.020
MM	0.30	0.51
L IN.	0.016	0.050
MM	0.41	1.27
phi	0°	8°

56-G2008-001



MC14094B

8-Stage Shift/Store Register with Three-State Outputs

The MC14094B combines an 8-stage shift register with a data latch for each stage and a three-state output from each latch.

Data is shifted on the positive clock transition and is shifted from the seventh stage to two serial outputs. The Q_S output data is for use in high-speed cascaded systems. The Q' _S output data is shifted on the following negative clock transition for use in low-speed cascaded systems.

Data from each stage of the shift register is latched on the negative transition of the strobe input. Data propagates through the latch while strobe is high.

Outputs of the eight data latches are controlled by three-state buffers which are placed in the high-impedance state by a logic Low on Output Enable.

- Three-State Outputs
- Capable of Driving Two Low-Power TTL Loads or One Low-Power Schottky TTL Load Over the Rated Temperature Range
- Input Diode Protection
- Data Latch
- Dual Outputs for Data Out on Both Positive and Negative Clock Transitions
- Useful for Serial-to-Parallel Data Conversion
- Pin-for-Pin Compatible with CD4094B

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	- 0.5 to + 18.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient)	- 0.5 to V _{DD} + 0.5	V
I _{in} , I _{out}	Input or Output Current (DC or Transient), per Pin	± 10	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	- 65 to + 150	°C
T _L	Lead Temperature (8-Second Soldering)	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

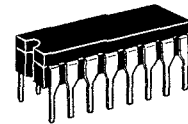
Plastic "P and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C

Ceramic "L" Packages: - 12 mW/°C From 100°C To 125°C

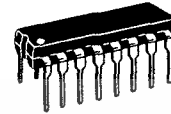
Clock	Output Enable	Strobe	Data	Parallel Outputs		Serial Outputs	
				Q1	Q _N	Q _S *	Q' _S
↗	0	X	X	Z	Z	Q7	No Chg.
↘	0	X	X	Z	Z	No Chg.	Q7
↗	1	0	X	No Chg.	No Chg.	Q7	No Chg.
↗	1	1	0	0	Q _N -1	Q7	No Chg.
↗	1	1	1	1	Q _N -1	Q7	No Chg.
↘	1	1	1	No Chg.	No Chg.	No Chg.	Q7

Z = High Impedance X = Don't Care

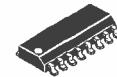
* At the positive clock edge, information in the 7th shift register stage is transferred to Q8 and Q_S.



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648



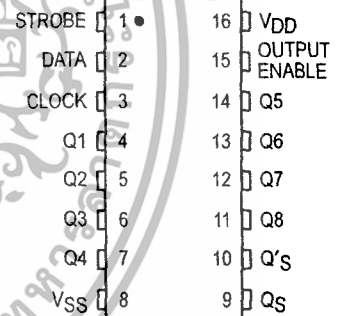
D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBD	SOIC

T_A = - 55° to 125°C for all packages.

PIN ASSIGNMENT



This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.



ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V _{DD} V _{dC}	- 55°C		25°C			125°C		Unit	
			Min	Max	Min	Typ #	Max	Min	Max		
Output Voltage V _{in} = V _{DD} or 0	"0" Level V _{OL}	5.0	—	0.05	—	0	0.05	—	0.05	V _{dC}	
		10	—	0.05	—	0	0.05	—	0.05		
		15	—	0.05	—	0	0.05	—	0.05		
	"1" Level V _{in} = 0 or V _{DD}	V _{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	V _{dC}
			10	9.95	—	9.95	10	—	9.95	—	
			15	14.95	—	14.95	15	—	14.95	—	
Input Voltage (V _O = 4.5 or 0.5 V _{dC}) (V _O = 9.0 or 1.0 V _{dC}) (V _O = 13.5 or 1.5 V _{dC})	"0" Level V _{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	V _{dC}	
		10	—	3.0	—	4.50	3.0	—	3.0		
		15	—	4.0	—	6.75	4.0	—	4.0		
	"1" Level (V _O = 0.5 or 4.5 V _{dC}) (V _O = 1.0 or 9.0 V _{dC}) (V _O = 1.5 or 13.5 V _{dC})	V _{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	V _{dC}
			10	7.0	—	7.0	5.50	—	7.0	—	
			15	11	—	11	8.25	—	11	—	
Output Drive Current (V _{OH} = 2.5 V _{dC}) (V _{OH} = 4.6 V _{dC}) (V _{OH} = 9.5 V _{dC}) (V _{OH} = 13.5 V _{dC})	Source	I _{OH}	5.0	-3.0	—	-2.4	-4.2	—	-1.7	—	m _A dC
			5.0	-0.64	—	-0.51	-0.88	—	-0.36	—	
			10	-1.6	—	-1.3	-2.25	—	-0.9	—	
			15	-4.2	—	-3.4	-8.8	—	-2.4	—	
	Sink (V _{OL} = 0.4 V _{dC}) (V _{OL} = 0.5 V _{dC}) (V _{OL} = 1.5 V _{dC})	I _{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	m _A dC
			10	1.6	—	1.3	2.25	—	0.9	—	
15	4.2	—	3.4	8.8	—	2.4	—	—			
Input Current	I _{in}	15	—	± 0.1	—	± 0.00001	± 0.1	—	± 1.0	μ _A dC	
Input Capacitance (V _{in} = 0)	C _{in}	—	—	—	—	5.0	7.5	—	—	pF	
Quiescent Current (Per Package)	I _{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μ _A dC	
		10	—	10	—	0.010	10	—	300		
		15	—	20	—	0.015	20	—	600		
Total Supply Current**† (Dynamic plus Quiescent, Per Package) (C _L = 50 pF on all outputs, all buffers switching)	I _T	5.0	I _T = (4.1 μA/kHz) f + I _{DD}							μ _A dC	
		10	I _T = (14 μA/kHz) f + I _{DD}								
		15	I _T = (140 μA/kHz) f + I _{DD}								
3-State Output Leakage Current	I _{TL}	15	—	± 0.1	—	± 0.0001	± 0.1	—	± 3.0	μA	

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

** The formulas given are for the typical characteristics only at 25°C.

† To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) V/k$$

where: I_T is in μA (per package), C_L in pF, V = (V_{DD} - V_{SS}) in volts, f in kHz is input frequency, and k = 0.001.

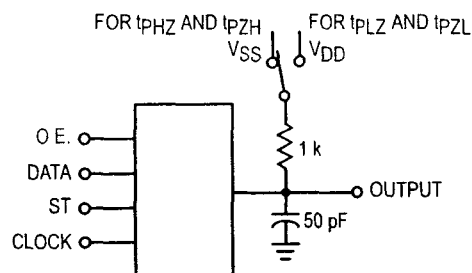
SWITCHING CHARACTERISTICS* ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	V _{DD} Vdc	Min	Typ #	Max	Unit
Output Rise and Fall Time $t_{TLH}, t_{THL} = (1.35 \text{ ns/pF}) C_L + 33 \text{ ns}$ $t_{TLH}, t_{THL} = (0.6 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{TLH}, t_{THL} = (0.4 \text{ ns/pF}) C_L + 20 \text{ ns}$	$t_{TLH},$ t_{THL}	5.0 10 15	— — —	100 50 40	200 100 80	ns
Propagation Delay Time Clock to Serial out QS $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 305 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 107 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 82 \text{ ns}$ Clock to Serial out Q'S $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 350 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 149 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 62 \text{ ns}$ Clock to Parallel out $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 375 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 177 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 122 \text{ ns}$ Strobe to Parallel out $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 245 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 127 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 87 \text{ ns}$	$t_{PLH},$ t_{PHL}	5.0 10 15 5.0 10 15 5.0 10 15	— — — — — — — — —	350 125 95 230 110 75 420 195 135 290 145 100	600 250 190 460 220 150 840 390 270 580 290 200	ns
Output Enable to Output $t_{PHZ}, t_{PZL} = (0.90 \text{ ns/pF}) C_L + 95 \text{ ns}$ $t_{PHZ}, t_{PZL} = (0.36 \text{ ns/pF}) C_L + 57 \text{ ns}$ $t_{PHZ}, t_{PZL} = (0.26 \text{ ns/pF}) C_L + 42 \text{ ns}$ $t_{PLZ}, t_{PZH} = (0.90 \text{ ns/pF}) C_L + 180 \text{ ns}$ $t_{PLZ}, t_{PZH} = (0.36 \text{ ns/pF}) C_L + 77 \text{ ns}$ $t_{PLZ}, t_{PZH} = (0.26 \text{ ns/pF}) C_L + 57 \text{ ns}$	$t_{PHZ},$ t_{PZL} $t_{PLZ},$ t_{PZH}	5.0 10 15 5.0 10 15	— — — — — —	140 75 55 225 95 70	280 150 110 450 190 140	ns
Setup Time Data in to Clock	t_{su}	5.0 10 15	125 55 35	60 30 20	— — —	ns
Hold Time Clock to Data	t_h	5.0 10 15	0 20 20	-40 -10 0	— — —	ns
Clock Pulse Width, High	t_{WH}	5.0 10 15	200 100 83	100 50 40	— — —	ns
Clock Rise and Fall Time	$t_{r(cl)}$ $t_{f(cl)}$	5 10 15	— — —	— — —	15 5.0 4.0	μs
Clock Pulse Frequency	f_{cl}	5.0 10 15	— — —	2.5 5.0 6.0	1.25 2.5 3.0	MHz
Strobe Pulse Width	t_{WL}	5.0 10 15	200 80 70	100 40 35	— — —	ns

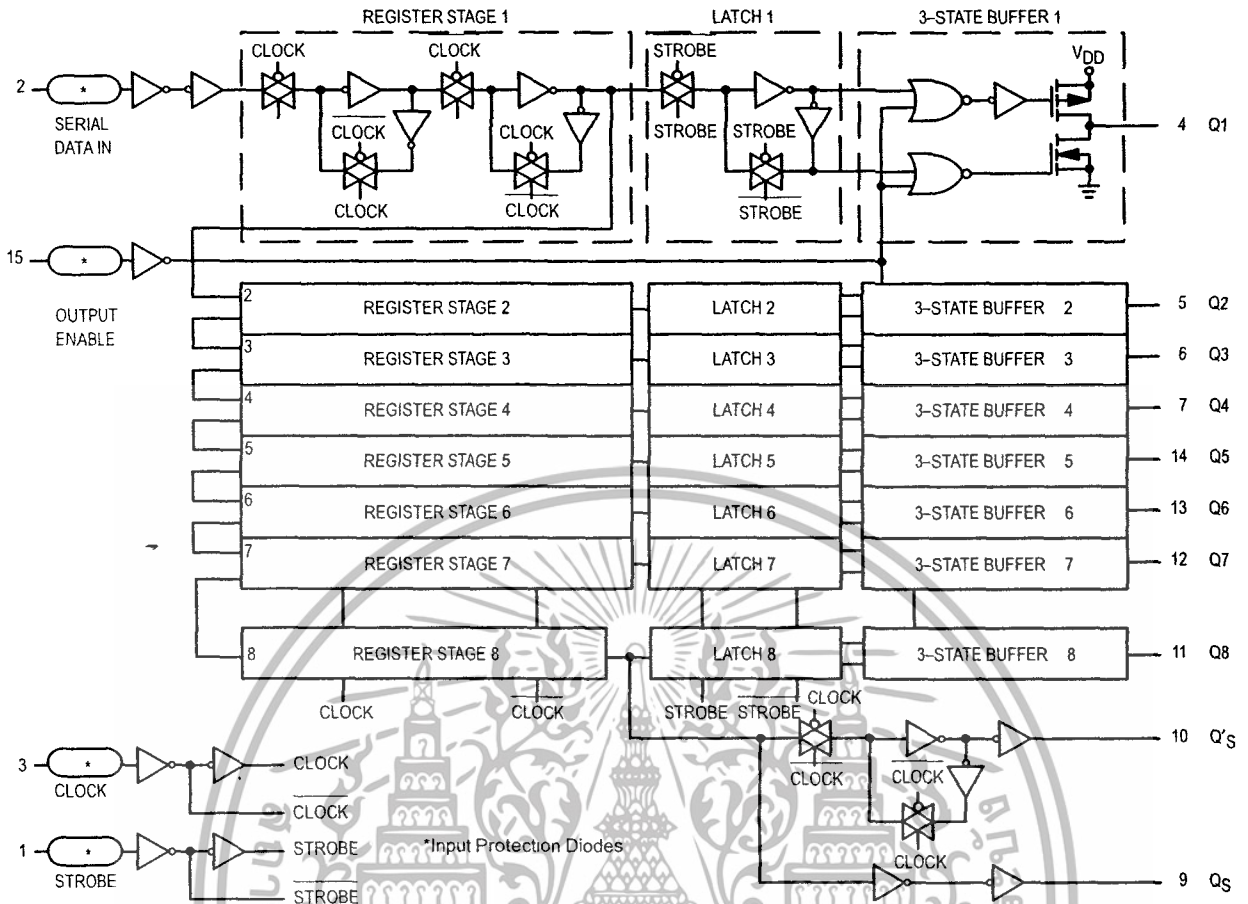
* The formulas given are for the typical characteristics only at 25°C.

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

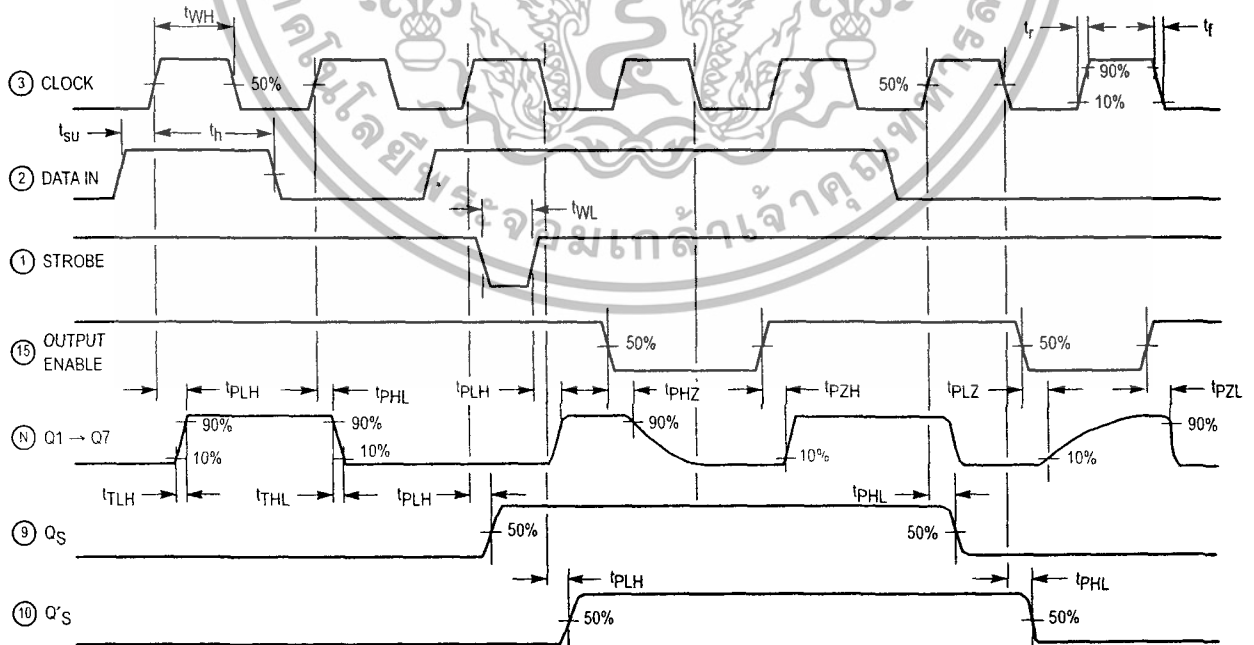
3-STATE TEST CIRCUIT



BLOCK DIAGRAM

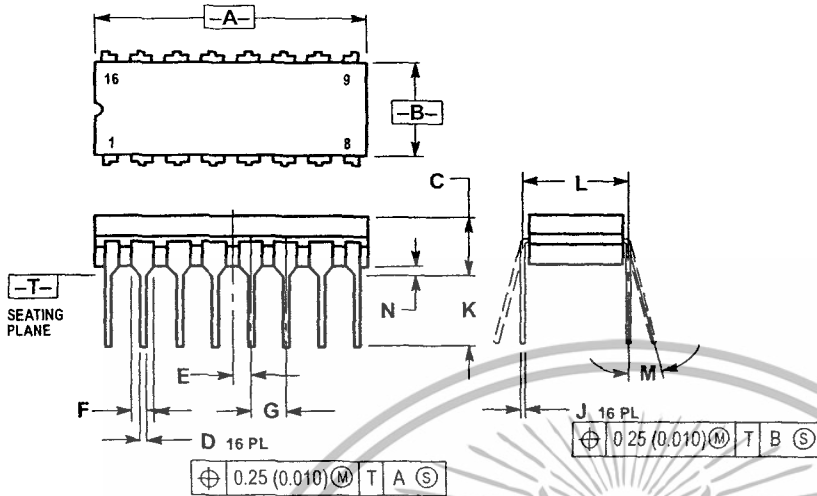


DYNAMIC TIMING DIAGRAM



OUTLINE DIMENSIONS

L SUFFIX CERAMIC DIP PACKAGE CASE 620-10 ISSUE V

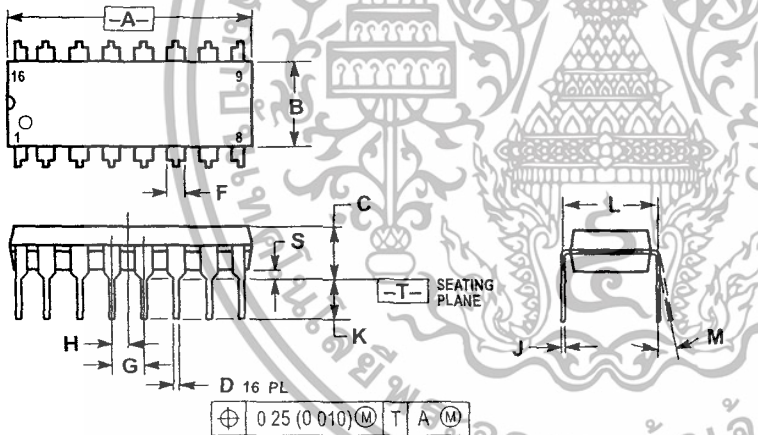


NOTES

- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982
- 2 CONTROLLING DIMENSION INCH
- 3 DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL
- 4 DIMENSION F MAY NARROW TO 0.76 (0.030) WHERE THE LEAD ENTERS THE CERAMIC BODY

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.785	19.05	19.93
B	0.240	0.295	6.10	7.49
C	—	0.200	—	5.08
D	0.015	0.020	0.39	0.50
E	0.050 BSC		1.27 BSC	
F	0.055	0.065	1.40	1.65
G	0.100 BSC		2.54 BSC	
H	0.008	0.015	0.21	0.38
K	0.125	0.170	3.18	4.31
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

P SUFFIX PLASTIC DIP PACKAGE CASE 648-08 ISSUE R



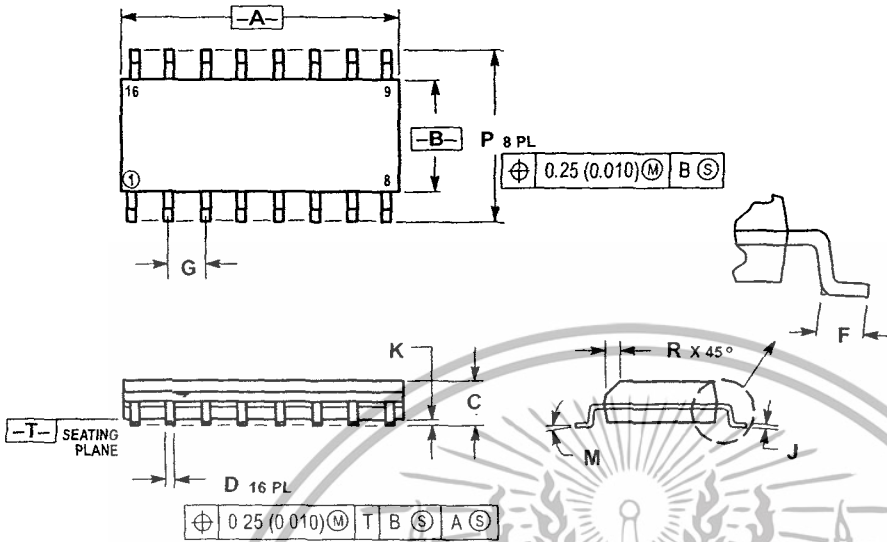
NOTES

- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982
- 2 CONTROLLING DIMENSION INCH
- 3 DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL
- 4 DIMENSION B DOES NOT INCLUDE MOLD FLASH
- 5 ROUNDED CORNERS OPTIONAL

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.070	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

OUTLINE DIMENSIONS

D SUFFIX PLASTIC SOIC PACKAGE CASE 751B-05 ISSUE J



NOTES.

- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982
- 2 CONTROLLING DIMENSION MILLIMETER
- 3 DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION
- 4 MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
- 5 DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution, P.O. Box 20912, Phoenix, Arizona 85036 1-800-441-2447 or 602-303-5454

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609
INTERNET: <http://Design-NET.com>

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park, 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MOTOROLA

MC14094B/D

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้า



T-39-11

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

Power Field Effect Transistors
N-Channel Enhancement-Mode
Silicon Gate TMOS

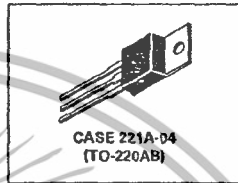
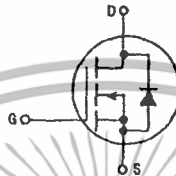
IRFZ30
IRFZ32

These TMOS Power FETs are designed for low voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds
- Low $r_{DS(on)}$ to Minimize On-Losses
- Rugged — SOA Is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads



TMOS POWER FETs
25 and 30 AMPERES
 $r_{DS(on)} = 0.05 \text{ OHM}$
50 VOLTS
 $r_{DS(on)} = 0.07 \text{ OHM}$



MAXIMUM RATINGS

Rating	Symbol	Device		Unit	
		IRFZ30	IRFZ32		
Drain-Source Voltage	V_{DS}	50	50	Vdc	
Drain-Gate Voltage ($R_{GS} = 1 \text{ M}\Omega$)	V_{DGR}	50	50	Vdc	
Gate-Source Voltage	V_{GS}	± 20		Vdc	
Drain Current — Continuous @ $T_C = 25^\circ\text{C}$ — Continuous @ $T_C = 100^\circ\text{C}$ — Pulsed @ $T_C = 25^\circ\text{C}$	I_D	30 19 80	25 16 60	Adc	
	Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	75	75	Watts W/°C
			0.8	0.8	
Operating and Storage Temperature Range	T_J, T_{stg}	-65 to 150		°C	

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case — Junction to Ambient	$R_{\theta JC}$	1.67	°C/W
		62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from Case for 5 Seconds	T_L	300	°C

See the MTP30N05E Designer's Data Sheet for a complete set of design curves for the product on this data sheet.

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage ($V_{GS} = 0, I_D = 0.25 \text{ mA}$)	$V_{(BR)DSS}$	50	—	Vdc
Zero Gate Voltage Drain Current ($V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$) ($V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$)	I_{DSS}	—	0.2 1	mAdc
Gate-Body Leakage Current, Forward ($V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSF}	—	100	nAdc
Gate-Body Leakage Current, Reverse ($V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSR}	—	100	nAdc

ON CHARACTERISTICS*

Gate Threshold Voltage ($V_{DS} = V_{GS}, I_D = 0.25 \text{ mA}$)	$V_{GS(th)}$	2	4	Vdc
Static Drain-Source On-Resistance ($V_{GS} = 10 \text{ Vdc}, I_D = 16 \text{ Adc}$)	$r_{DS(on)}$	—	0.05 0.07	Ohm
On-State Drain Current ($V_{GS} = 10 \text{ V}$) ($V_{DS} > 1.5 \text{ Vdc}$) ($V_{DS} > 1.75 \text{ Vdc}$)	$I_D(on)$	30 25	—	Adc
Forward Transconductance ($V_{DS} > 1.5 \text{ V}, I_D = 16 \text{ A}$) ($V_{DS} > 1.75 \text{ V}, I_D = 16 \text{ A}$)	g_{FS}	9 9	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	$V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz}$	C_{iss}	—	1600	pF
Output Capacitance		C_{oss}	—	800	
Reverse Transfer Capacitance		C_{rss}	—	200	

SWITCHING CHARACTERISTICS*

Turn-On Delay Time	$V_{DD} = 25 \text{ V}, I_D = 16 \text{ Apk}, R_{gen} = 50 \text{ Ohms}$	$t_d(on)$	—	25	ns
Rise Time		t_r	—	35	
Turn-Off Delay Time		$t_d(off)$	—	45	
Fall Time		t_f	—	35	
Total Gate Charge		Q_g	26 (Typ)	30	
Gate-Source Charge	Q_{gs}	14 (Typ)	—		
Gate-Drain Charge	Q_{gd}	12 (Typ)	—		

SOURCE-DRAIN DIODE CHARACTERISTICS*

Forward On-Voltage	$I_S = \text{Rated } I_D, V_{GS} = 0$	V_{SD}	1.2 (Typ)	1.5(1)	Vdc
Forward Turn-On Time		t_{on}	Limited by stray inductance		
Reverse Recovery Time		t_{rr}	150 (Typ)	—	

*Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2\%$.
(1) Add 0.1 V for IRFZ30.

CASE 221A-04
(TO-220AB)

STYLE:
1. GATE
2. DRAIN
3. SOURCE
4. LEAD

NOTES:
1. DIMENSIONS AND TOLERANCES PER ANSI Y14.1-1975
2. CONTROLLING DIMENSION IS INCH.
3. DIMENSIONS IN PARENTHESES ARE FOR LEAD FORMS WHICH ARE ALLOWED.

Dim	Symbol	Min.	Max.	Unit
A	12.42	11.72	13.12	mm
B	5.94	5.24	6.64	mm
C	4.87	4.17	5.57	mm
D	8.64	7.94	9.34	mm
E	5.61	4.91	6.31	mm
F	1.52	1.46	1.58	mm
G	1.27	1.21	1.33	mm
H	3.76	3.56	3.96	mm
I	2.29	2.12	2.46	mm
J	1.14	1.08	1.20	mm
K	1.02	0.96	1.14	mm
L	1.27	1.21	1.33	mm
M	1.27	1.21	1.33	mm
N	1.27	1.21	1.33	mm
O	1.27	1.21	1.33	mm
P	1.27	1.21	1.33	mm
Q	1.27	1.21	1.33	mm
R	1.27	1.21	1.33	mm
S	1.27	1.21	1.33	mm
T	1.27	1.21	1.33	mm
U	1.27	1.21	1.33	mm
V	1.27	1.21	1.33	mm
W	1.27	1.21	1.33	mm
X	1.27	1.21	1.33	mm
Y	1.27	1.21	1.33	mm
Z	1.27	1.21	1.33	mm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFZ20,22

ELECTRICAL CHARACTERISTICS (Tc = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage (VGS = 0, ID = 0.25 mA)	V(BR)DSS	50	—	Vdc
Zero Gate Voltage Drain Current (VGS = Rated VDS, VGS = 0) (VDS = 0.8 Rated VDS, VGS = 0, TJ = 125°C)	IDSS	—	0.2 1	mA
Gate-Body Leakage Current, Forward (VGSF = 20 Vdc, VDS = 0)	IGSSF	—	100	nA
Gate-Body Leakage Current, Reverse (VGSR = 20 Vdc, VDS = 0)	IGSR	—	100	nA

ON CHARACTERISTICS*

Gate Threshold Voltage (VDS = VGS, ID = 0.25 mA)	VGS(th)	2	4	Vdc
Static Drain-Source On-Resistance (VGS = 10 Vdc, ID = 9 Adc)	rDS(on)	—	0.1 0.12	Ohm
On-State Drain Current (VGS = 10 V) (VDS ≥ 1.5 Vdc) (VDS ≥ 1.7 Vdc)	ID(on)	15 14	—	A
Forward Transconductance (VDS ≥ 1.5 V, ID = 9 A) (VDS ≥ 1.7 V, ID = 9 A)	gFS	5	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	VDS = 25 V, VGS = 0, f = 1 MHz	Ciss	—	850	pF
Output Capacitance		Coss	—	350	
Reverse Transfer Capacitance		Crss	—	100	

SWITCHING CHARACTERISTICS*

Turn-On Delay Time	VDD = 26 V, ID = 9 Apk, Rgen = 50 Ohms	td(on)	—	30	ns
Rise Time		tr	—	90	
Turn-Off Delay Time		td(off)	—	40	
Fall Time		tf	—	30	
Total Gate Charge	VDS = 0.8 Rated VDS, VGS = 10 Vdc, ID = Rated ID	Qg	12 (Typ)	17	nC
Gate-Source Charge		Qgs	9 (Typ)	—	
Gate-Drain Charge		Qgd	3 (Typ)	—	

SOURCE-DRAIN DIODE CHARACTERISTICS*

Forward On-Voltage	IS = Rated ID, VGS = 0	VSD	0.8 (Typ)	1.1(1)	Vdc
Forward Turn-On Time		ton	Limited by stray Inductance		
Reverse Recovery Time		tr	100 (Typ)	—	ns

*Pulse Test: Pulse Width < 300 μs, Duty Cycle < 2%. (1) Add 0.15 V for IRFZ20.

CASE 221A-04
TO-220AB

STILL LIFE
PHOTOGRAPH
1 SOURCE
1 DRAIN

NOTES:
1. DIMENSIONS AND TOLERANCING PER MIL-STD-883C, METHOD 2000.
2. DIMENSIONS ARE IN MILLIMETERS.
3. DIMENSIONS ARE IN INCHES.
4. DIMENSIONS ARE IN MILLIMETERS.
5. DIMENSIONS ARE IN INCHES.

UNIT	MIN	MAX	UNIT	MIN	MAX
1. DIM	0.000	0.000	1. DIM	0.000	0.000
2. DIM	0.000	0.000	2. DIM	0.000	0.000
3. DIM	0.000	0.000	3. DIM	0.000	0.000
4. DIM	0.000	0.000	4. DIM	0.000	0.000
5. DIM	0.000	0.000	5. DIM	0.000	0.000
6. DIM	0.000	0.000	6. DIM	0.000	0.000
7. DIM	0.000	0.000	7. DIM	0.000	0.000
8. DIM	0.000	0.000	8. DIM	0.000	0.000
9. DIM	0.000	0.000	9. DIM	0.000	0.000
10. DIM	0.000	0.000	10. DIM	0.000	0.000
11. DIM	0.000	0.000	11. DIM	0.000	0.000
12. DIM	0.000	0.000	12. DIM	0.000	0.000
13. DIM	0.000	0.000	13. DIM	0.000	0.000
14. DIM	0.000	0.000	14. DIM	0.000	0.000
15. DIM	0.000	0.000	15. DIM	0.000	0.000
16. DIM	0.000	0.000	16. DIM	0.000	0.000
17. DIM	0.000	0.000	17. DIM	0.000	0.000
18. DIM	0.000	0.000	18. DIM	0.000	0.000
19. DIM	0.000	0.000	19. DIM	0.000	0.000
20. DIM	0.000	0.000	20. DIM	0.000	0.000
21. DIM	0.000	0.000	21. DIM	0.000	0.000
22. DIM	0.000	0.000	22. DIM	0.000	0.000
23. DIM	0.000	0.000	23. DIM	0.000	0.000
24. DIM	0.000	0.000	24. DIM	0.000	0.000
25. DIM	0.000	0.000	25. DIM	0.000	0.000
26. DIM	0.000	0.000	26. DIM	0.000	0.000
27. DIM	0.000	0.000	27. DIM	0.000	0.000
28. DIM	0.000	0.000	28. DIM	0.000	0.000
29. DIM	0.000	0.000	29. DIM	0.000	0.000
30. DIM	0.000	0.000	30. DIM	0.000	0.000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้