

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การเปรียบเทียบความสามารถในการลดสัญญาณรบกวน คอมมอนโหมด

ของวงจรขับ มอเตอร์กระแสตรงแบบสองทิศทาง

(ฟลู-บริดจ์ และ ฮาล์ฟ-บริดจ์ คอนเวอเตอร์)

Comparison Common Mode Noise Reducibility of

Bidirectional DC Motor Drive (Full-bridge and Half-bridge Converters)



โดย

นายเชิดวิช จักรนิล

นายประพันธ์ อุณหโชติ

นายภูซงค์ เปลียนน่วม

๒๐๑๖
๙๙๕๙๖
๙๕๔๙

เลขหมู่.....

เลขทะเบียน..... 72860

วัน เดือน ปี ๒๕ ๕๕.ย. 2550

b. 11๖๖๓๕๖1
i.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2549

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การเปรียบเทียบความสามารถในการลดสัญญาณรบกวน คอมมอนโหมดของวงจรขับเคลื่อนมอเตอร์กระแสตรงแบบสองทิศทาง (ฟูล-บริดจ์และฮาล์ฟ-บริดจ์ คอนเวอเตอร์)
**Comparison Common Mode Noise Reducibility of Bidirectional DC
Motor Drive (Full-bridge and Half-bridge Converters)**

ผู้จัดทำ นาย เชิดรวัช อัครนิล 47015279
 นาย ประพันธ์ อุณหโชติ 47015294
 นาย ภูงศ์ เปลี่ยนน่วม 47015296


.....อาจารย์ที่ปรึกษา
(รศ.ดร.โยธิน เปรมปราณีรัตน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปรียบเทียบความสามารถในการลด สัญญาณรบกวน คอมมอนโหมด
ของวงจรขับเคลื่อนมอเตอร์กระแสตรงแบบสองทิศทาง
(ฟูล-บริดจ์ และ ฮาล์ฟ-บริดจ์ คอนเวอเตอร์)

Comparison Common Mode Noise Reducibility of
Bidirectional DC Motor Drive (Full-bridge and Half-bridge Converters)

โดย

นายเชิดวิช จักรนิล 47015279

นาย ประพันธ์ อุณหโชติ 47015294

นาย อุรงค์ เป็ียนน่วม 47015296

อาจารย์ที่ปรึกษา

รศ.ดร. โยธิน เปรมปภาณิรัชต์

บทคัดย่อ

รายงานฉบับนี้เป็นการศึกษาและเปรียบเทียบความไม่สมดุลของวงจรซึ่งเป็นสาเหตุของการเกิด CM-Noise ของทั้งวงจร half-bridge และวงจรfull-bridge ความไม่สมดุลของวงจรเกิดจากความไม่สมดุลของสายส่ง, ที่ขั้วแหล่งจ่าย และที่ขั้วโหลด คุณสมบัติความไม่สมดุลดังกล่าวเป็นสาเหตุให้เกิดแรงดันที่ไม่สมดุลที่ขั้วของแหล่งจ่าย และขั้วของโหลด VA3,VB3 และ V13,V23 ตามลำดับ จากความไม่สมดุลของโวลต์เตจ ดังกล่าว สามารถหา CM-Noise ได้คือ $V_{CMoff} = (VA3+VB3)$ และ $V_{CMon} = (V13+V23)$ ตามลำดับ ดีกรีของความไม่สมดุลของวงจรหาได้จาก V_{CMoff} และ V_{CMon} ดีกรีของความไม่สมดุล ของทั้ง 2 วงจร สามารถเปรียบเทียบกันได้ ด้วยผลการทดลอง

การเปรียบเทียบความสามารถในการลด สัญญาณรบกวน คอมมอนโหมด
ของวงจรขับเคลื่อนมอเตอร์กระแสตรงแบบสองทิศทาง
(ฟูล-บริดจ์ และ ฮาล์ฟ-บริดจ์ คอนเวอร์เตอร์)

Comparison Common Mode Noise Reducibility of
Bidirectional DC Motor Drive (Full-bridge and Half-bridge Converters)

โดย

นาย เชิดชวน์ จักรนิล 47015279

นาย ประพันธ์ อุณหโชติ 47015294

นาย ภูซงค์ เปี้ยนน่วม 47015296

อาจารย์ที่ปรึกษา

รศ.ดร. โยธิน เปรมปรางค์รัตน์

ABSTRACT

This project presents the study and comparison the unbalanced characteristics of the circuit which is the cause of CM-noise appearing in half-bridge and full-bridge converter. The unbalanced circuit is caused by the unbalanced transmission path and unbalanced dc source and load terminals. Because of these unbalanced characteristics will produce the unbalanced voltage at the source and load terminals, $V_{A3} \neq V_{B3}$ and $V_{I3} \neq V_{23}$, respectively. From these unbalanced voltage we can find CM-noise that is $V_{CMoff} = (V_{A3} + V_{B3})$ and $V_{CMon} = (V_{I3} + V_{23})$, respectively. The degree of unbalanced circuits can be found from V_{CMoff} and V_{CMon} . The degree of unbalanced circuits of both half-bridge and full-bridge converter can be confirmed by the experimental results.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงไปด้วยดี เพราะได้รับความเมตตาจากรองศาสตราจารย์ ดร. โยธิน เปรมปราชญ์ อาจารย์ที่ปรึกษาและรุ่นพี่ปริญญานิพนธ์อีกหลายท่านที่ได้ให้คำแนะนำที่ดีในทุกๆ เรื่อง คณะผู้จัดทำรู้สึกซาบซึ้งและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณ ภาควิชาวิศวกรรมระบบควบคุม และ ศูนย์ทดสอบผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์ (PTEC) ที่เอื้อเฟื้ออุปกรณ์และเครื่องมือ ตลอดจนสถานที่ รวมทั้งอำนวยความสะดวกในเรื่องต่างๆ จนสามารถทำปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณ อาจารย์ทุกท่าน ที่เคยสั่งสอนคณะผู้จัดทำ จนสามารถเรียนรู้และสร้างสมประสบการณ์มาทำปริญญานิพนธ์ฉบับนี้ได้

และสุดท้ายขอกราบขอบพระคุณ บิดา มารดา ของผู้คณะจัดทำที่ได้ให้โอกาสเล่าเรียนจนถึงทุกวันนี้ ตลอดจนสนับสนุนและได้ให้กำลังใจเสมอมา

คณะผู้จัดทำ

นาย เชิดวิช จักรนิล

นาย ประพันธ์ อุณหโชติ

นาย ภูชงส์ เปลี่ยนน่วม

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญภาพ	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของการศึกษา	1
1.3 ขอบเขตการวิจัย	1
บทที่ 2 สัญญาณสนามแม่เหล็กไฟฟ้ารบกวน	2
2.1 ความหมายของสัญญาณรบกวน	2
2.2 ชนิดของสัญญาณรบกวน	2
2.2.1 เกิดจากการไหลของกระแสผ่านกำแพงกักคัม	2
2.2.2 แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์	3
2.2.3 แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ	3
2.3 ทางเดินของสัญญาณรบกวน	3
2.4 การวิเคราะห์การป้องกันการสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน	4
2.4.1 สัญญาณรบกวนเกิดจากอะไร	4
2.4.2 สัญญาณเข้ามาจากไหน	4
2.5 การป้องกันสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน	5
2.5.1 การแก้ปัญหาการรบกวนทางอากาศ	5
2.5.2 การแก้ปัญหาการรบกวนทางสายไฟฟ้า	5
2.5.3 การแก้ปัญหาทางสายดิน	5

สารบัญ(ต่อ)

	หน้า
2.6 สัญญารอบกวนที่ไหลผ่านสายตัวนำ	6
2.7 การวัดสัญญารอบกวนในสายตัวนำ	6
2.8 อุปกรณ์สำหรับการวิเคราะห์และทดสอบการรบกวนของแม่เหล็กไฟฟ้า	8
2.9 หลักการลดระดับของสัญญารอบกวนในสายตัวนำ	9
2.10 เทคนิคในการลดสัญญารอบกวน	11
2.11 เทคนิคการบาลานซ์ (Balancing)	11
บทที่ 3 การวิเคราะห์และการออกแบบ	16
3.1 สาเหตุของความไม่สมดุลในวงจร	16
3.2 ทฤษฎีของวงจรฟูลบริดจ์คอนเวอร์เตอร์และวงจรฮัลฟบริดจ์คอนเวอร์เตอร์	17
3.2.1 วงจรฮัลฟบริดจ์คอนเวอร์เตอร์	18
3.2.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์	19
บทที่ 4 การทดลองและผลการทดลอง	20
4.1 เงื่อนไขในการทดลอง	20
4.2 พารามิเตอร์ที่ใช้ในการทดสอบวงจร	20
4.2.1 การเปรียบเทียบวงจรขับเคลื่อนแบบสมมูล (วงจรฟูลบริดจ์ - คอนเวอร์เตอร์) และ ไม่สมมูล (วงจรฮัลฟบริดจ์ - คอนเวอร์เตอร์) ที่ดิวตี้ไซเคิล 75%	20
4.3 พารามิเตอร์ที่ใช้ในการทดสอบวงจรฟูลบริดจ์และฮัลฟบริดจ์คอนเวอร์เตอร์	26
4.3.1 การเปรียบเทียบวงจรขับเคลื่อนแบบสมมูล (วงจรฟูลบริดจ์ - คอนเวอร์เตอร์) และ ไม่สมมูล (วงจรฮัลฟบริดจ์ - คอนเวอร์เตอร์) ที่ดิวตี้ไซเคิล 35%	26
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	32
5.1 สรุปผลการทดลองวงจรฮัลฟบริดจ์คอนเวอร์เตอร์	32
5.2 สรุปผลการทดลองวงจรฟูลบริดจ์คอนเวอร์เตอร์	32
5.3 สรุปการทดลองทั้งหมด	32
5.4 ข้อเสนอแนะ	32
เอกสารอ้างอิง	33

สารบัญ(ต่อ)

	หน้า
ภาคผนวก	34
ภาคผนวก ก DATA SHEET	35
ภาคผนวก ข รูปวงจรฟลู-บริดจ์ และฮัลฟ-บริดจ์ คอนเวอเตอร์ ที่ใช้ในการทดลอง	76



สารบัญภาพ

รูปภาพ	หน้า
รูปที่ 2.1 ทางเดินของสัญญาณรบกวน	3
รูปที่ 2.2 แสดงถึงการแพร่กระจายสัญญาณรบกวนในสายตัวนำ	6
รูปที่ 2.3 แสดงถึงโครงสร้างของ Power Supply Filter	7
รูปที่ 2.4 แสดงโครงสร้างของเครื่องรับรู้สัญญาณรบกวน (LISN)	8
รูปที่ 2.5 แสดงถึงการจับวางอุปกรณ์ที่ใช้วัดสัญญาณรบกวน (LISN)	9
รูปที่ 2.6 แสดงกราฟคุณลักษณะของสัญญาณรบกวนในสายตัวนำ	10
รูปที่ 2.7 วงจรขยายแบบคิฟเฟอร์เรนเชียลที่สมดุล	12
รูปที่ 2.8 วงจรที่สมดุลที่แสดงแหล่งกำเนิดสัญญาณรบกวนแบบอินดักทีฟและคาปาซิทีฟ	13
รูปที่ 2.9 อิมพีแดนซ์ร่วมระหว่างตัวนำในวงจรเทียบกับกราวด์	13
รูปที่ 2.10 การใช้สายโคแอกเซียลในวงจรสมดุล	14
รูปที่ 2.11 แสดงการวัดสัญญาณในวงจรสมดุล	15
รูปที่ 2.12 แสดงการบาลานซ์ส่วนของวงจรที่มีสายส่งยาวๆ โดยการใช้หม้อแปลง 2 ตัว	15
รูปที่ 3.1 ภาพตัวอย่าง ความไม่สมดุลในระบบ	16
รูปที่ 3.2 แสดงวงจรพื้นฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์	18
รูปที่ 3.3 แสดงวงจรพื้นฐานของฟูลบริดจ์คอนเวอร์เตอร์	19
รูปที่ 4.1 แสดงวงจรพื้นฐาน (a) วงจรขับเคลื่อนมอเตอร์ไม่สมดุล, (b) วงจรขับเคลื่อนมอเตอร์แบบสมดุล	20
รูปที่ 4.2 แสดงรูปสัญญาณลำดับการสวิตช์ที่คิวตี้ไชเกิ้ล 75 %	21
รูปที่ 4.3 เปรียบเทียบ V12 ที่คิวตี้ไชเกิ้ล 75 %	21
รูปที่ 4.4 เปรียบเทียบ V13+V23 ที่คิวตี้ไชเกิ้ล 75%	22
รูปที่ 4.5 เปรียบเทียบ V13-V23 ที่คิวตี้ไชเกิ้ล 75%	22
รูปที่ 4.6 เปรียบเทียบ VA3+VA3 ที่คิวตี้ไชเกิ้ล 75%	23
รูปที่ 4.7 เปรียบเทียบ VA3-VA3 ที่คิวตี้ไชเกิ้ล 75%	23
รูปที่ 4.8 แสดงการกระจายสัญญาณรบกวนของวงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์ที่คิวตี้ไชเกิ้ล 75%	24
รูปที่ 4.9 แสดงการกระจายสัญญาณรบกวนของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่คิวตี้ไชเกิ้ล 75%	24

VII

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

รูปภาพ	หน้า
รูปที่ 4.10 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์	24
รูปที่ 4.11 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ ที่ดิวตี้ไซเคิล 75%	25
รูปที่ 4.12 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฟูลบริดจ์คอนเวอร์เตอร์ ที่ดิวตี้ไซเคิล 75%	25
รูปที่ 4.13 เปรียบเทียบสัญญาณรบกวนรวมของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์	25
รูปที่ 4.14 แสดงวงจรพื้นฐาน (a) วงจรขับเคลื่อนมอเตอร์ไม่สมดุล, (b) วงจรขับเคลื่อนมอเตอร์แบบสมดุล	26
รูปที่ 4.15 แสดงรูปสัญญาณลำดับการสวิตช์ที่ดิวตี้ไซเคิล 35%	27
รูปที่ 4.16 เปรียบเทียบ V12 ที่ดิวตี้ไซเคิล 35%	27
รูปที่ 4.17 เปรียบเทียบ V13+V23 ที่ดิวตี้ไซเคิล 35%	28
รูปที่ 4.18 เปรียบเทียบ V13-V23 ที่ดิวตี้ไซเคิล 35%	28
รูปที่ 4.19 เปรียบเทียบ VA3+VB3 ที่ดิวตี้ไซเคิล 35%	29
รูปที่ 4.20 เปรียบเทียบ VA3-VB3 ที่ดิวตี้ไซเคิล 35%	29
รูปที่ 4.21 แสดงการกระจายสัญญาณรบกวนของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%	30
รูปที่ 4.22 แสดงการกระจายสัญญาณรบกวนของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%	30
รูปที่ 4.23 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์	30
รูปที่ 4.24 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ ที่ดิวตี้ไซเคิล 35%	31
รูปที่ 4.25 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฟูลบริดจ์คอนเวอร์เตอร์ ที่ดิวตี้ไซเคิล 35%	31
รูปที่ 4.26 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์	31

VIII

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันนี้มีการให้ความสนใจในเรื่องของสัญญาณรบกวนแม่เหล็กไฟฟ้า (Electromagnetic Interference: EMI) ในวงจรอิเล็กทรอนิกส์ต่างๆ มากขึ้น และเป็นปัญหาที่เกือบทุกประเทศให้ความสำคัญเป็นอย่างมาก เนื่องจากสัญญาณรบกวนที่เกิดขึ้นจะส่งผลกระทบต่อการทำงานของอุปกรณ์และเครื่องใช้ไฟฟ้าและอิเล็กทรอนิกส์อื่นๆ ให้มีการทำงานที่ผิดพลาด ไม่ว่าจะเป็นเครื่องใช้ไฟฟ้าต่างๆ ภายในบ้าน เครื่องมือทางการแพทย์และอุตสาหกรรมต่างๆ ไปจนถึงเครื่องมือทางการแพทย์ โดยเครื่องมือเหล่านี้นอกจากจะถูกรบกวนโดยสัญญาณรบกวนทางแม่เหล็กไฟฟ้าจากแหล่งอื่นภายนอกแล้ว ยังอาจเกิดการรบกวนจากวงจรภายในตัวมันเองอีกด้วย รวมถึงอาจทำตัวเป็นแหล่งสัญญาณรบกวนทางแม่เหล็กไฟฟ้าไปรบกวนเครื่องมือที่อยู่ใกล้เคียงโดยการไหลผ่านสายตัวนำ (conducted EMI) หรือการแพร่กระจายทางอากาศ (radiated EMI)

1.2 วัตถุประสงค์ของการศึกษา

วัตถุประสงค์ของปริญญานิพนธ์ฉบับนี้ คือ การศึกษาและเปรียบเทียบความแตกต่างของสัญญาณรบกวนจากวงจรสำหรับขั้วดีซีมอเตอร์แบบฟลูบริดจ์ คอนเวอร์เตอร์และแบบฮาร์ฟบริดจ์ คอนเวอร์เตอร์โดยอาศัยเทคนิคของการทำให้วงจรเกิดความสมดุล (balanced circuit) เป็นตัวอ้างอิงและเปรียบเทียบสัญญาณรบกวนที่เกิดขึ้นจากทั้งสองวงจร

1.3 ขอบเขตการศึกษา

ทำการศึกษถึงการเกิดสัญญาณรบกวนทางแม่เหล็กในวงจรขั้วดีซีมอเตอร์ แบบ ฟลูบริดจ์ คอนเวอร์เตอร์ และ ฮาร์ฟบริดจ์ คอนเวอร์เตอร์

ทำการศึกษาด้านสาเหตุของสาเหตุของปัญหา และวิธีแก้ปัญหาเพื่อใช้ปรับปรุงวงจรให้สามารถใช้งานได้ดีเหมือนเดิม แต่สามารถลดสัญญาณรบกวนที่เกิดขึ้นได้ดี

บทที่ 2

สัญญาณสนามแม่เหล็กไฟฟ้ารบกวน (Electromagnetic Interference : EMI)

ปัจจุบันได้มีการนำวงจรไฟฟ้าและอิเล็กทรอนิกส์ไปใช้งานอย่างแพร่หลาย ทำให้วงจรต่างๆ ต้องทำงานในระยะใกล้เคียงกันมากยิ่งขึ้น ผลก็คือ วงจรเหล่านั้นอาจสร้างสัญญาณรบกวนซึ่งกันและกัน โดยเฉพาะอย่างยิ่งการรบกวนเรื่องสนามแม่เหล็กไฟฟ้า นอกจากนี้ยังนำวงจรจำนวนมากมารวมกันภายใต้พื้นที่เล็กลงอย่าง เช่น ใน IC (Integrated Circuit) ก็มีส่วนในการเพิ่มปัญหาเรื่องสัญญาณรบกวน ดังนั้น เพื่อให้วงจรสามารถทำงานได้ดี ในสถานะแวดล้อมจริง ผู้ออกแบบวงจรจำเป็นต้องคำนึงถึงปัญหาเรื่องสัญญาณรบกวนด้วย โดยวงจรนั้นต้องไม่สร้างสัญญาณรบกวนแก่วงจรอื่น อีกทั้งจะต้องไม่ถูกรบกวนจากวงจรอื่นเช่นกัน

2.1 ความหมายของสัญญาณรบกวน

สัญญาณรบกวน (Noise) คือ สัญญาณไฟฟ้าในวงจรที่เกิดขึ้นนอกระยะจากสัญญาณที่ได้ออกแบบไว้แต่ต้องเข้าใจว่าสัญญาณเอาต์พุต (Output Signal) ที่มีความสัมพันธ์แบบไม่เชิงเส้น (Non-linear) กับอินพุต (Input) นั้นไม่ใช่สัญญาณรบกวน แต่เป็นปัญหาที่เกิดจากการออกแบบเว้นแต่ว่าสัญญาณดังกล่าวนี้ไปรบกวนวงจรอื่น เราจะเรียกสัญญาณนี้ว่าเป็นสัญญาณรบกวน

การรบกวน (Interference) คือ ผลของสัญญาณรบกวนที่ทำให้วงจรทำงานได้ไม่ดีเท่าที่ควร โดยมากแล้วเราไม่สามารถกำจัดสัญญาณรบกวนออกไปให้หมดสิ้น แต่สามารถลดสัญญาณจนกระทั่งไม่ก่อให้เกิดการรบกวนได้

ความไวต่อสัญญาณรบกวน (Susceptibility) แสดงให้เห็นความสามารถของอุปกรณ์ หรือวงจรในการตอบสนองสัญญาณรบกวน โดยที่วงจรนี้ยังสามารถทำงานต่อไปได้อย่างเป็นที่น่าสนใจ

2.2 ชนิดของสัญญาณรบกวน

เราสามารถแบ่งแหล่งกำเนิดสัญญาณรบกวนออกได้เป็น 3 ชนิด คือ

2.2.1 เกิดจากการไหลของกระแสผ่านกำแพงกักคั้น ซึ่งเป็นผลมาจากการปล่อยอิเล็กตรอน หรือ โฮล (Hole) ไม่แน่นอน สัญญาณรบกวนชนิดนี้เกิดขึ้นได้ทั้งหลอดสุญญากาศและอุปกรณ์เซมิคอนดักเตอร์ อีกทั้งยังสามารถเกิดจากผลของอุณหภูมิ ทำให้อิเล็กตรอน แปรปรวนซึ่งเป็นอิเล็กตรอนในความต้านทาน เช่น เทอร์มัลนอยส์ (Thermal noise) และช็อตนอยส์ (Shot noise) เป็นต้น

2.2.2 แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์ (Man-made noise source) มนุษย์ได้คิดสร้างเครื่องทุ่นแรงระบบเครื่องยนตกลไก เช่น มอเตอร์ หรือ สวิตช์ เป็นต้น ในสมัยแรกๆ วิวัฒนาการทางด้านอิเล็กทรอนิกส์ที่ใช้ในงานอุตสาหกรรมยังมีน้อย แต่ในปัจจุบันได้พัฒนาอิเล็กทรอนิกส์ควบคุมให้มีมากขึ้นความไวในการตัดต่อ (Switching) และการจุดระเบิด (Ignition) มีมากขึ้นการทำงานมักจะทำให้เกิดสัญญาณรบกวนซึ่งเป็นที่ไม่ต้องการเกิดขึ้นมาด้วย

2.2.3 แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ (Natural noise source) เช่น ฟ้าผ่า ฟ้าร้อง เป็นต้น ซึ่งเกิดจากการเคลื่อนที่ของอิเล็กตรอนจำนวนมากจากจุดหนึ่งไปยังจุดหนึ่งที่มีศักดาไฟฟ้าสูงกว่า เพื่อทำให้เกิดความสมดุลทางไฟฟ้าการเกิดการเคลื่อนที่ของอิเล็กตรอนนี้จะทำให้เกิดแสง เสียง และที่สำคัญคือเกิดสนามแม่เหล็กความเข้มสูงแผ่กระจายไปทั่วทิศทาง

สำหรับสัญญาณรบกวนที่จะศึกษา คือ สัญญาณรบกวนที่เกิดจากสนามแม่เหล็กไฟฟ้า หรือเรียกว่า EMI

EMI มี 2 ชนิด คือ Conducted EMI เกิดขึ้นที่สายตัวนำ และ Radiated EMI เกิดในอากาศโดยการแผ่คลื่นแม่เหล็กไฟฟ้าจากตัวอุปกรณ์ไปยังสิ่งแวดล้อมรอบข้าง ปริมาณที่พบบนนี้ศึกษาการลดทอนสัญญาณรบกวนในสายตัวนำเท่านั้น

2.3 ทางเดินของสัญญาณรบกวน

ทางเดินของสัญญาณรบกวน คือเส้นทางเชื่อมโยงสัญญาณจากแหล่งกำเนิดไปยังตัวรับหรือการคับปลิง (Coupling) และวงจรตัวรับสัญญาณรบกวนดังแสดงในรูปที่ 2.1



รูปที่ 2.1 ทางเดินของสัญญาณรบกวน

จากรูปที่ 2.1 จะเห็นได้ว่าปัญหาสัญญาณรบกวนจะเกิดได้นั้นต้องอาศัยองค์ประกอบ 3 อย่าง คือ

1. Noise Source เป็นตัวสร้างสัญญาณรบกวน
2. Receptor เป็นตัวรับสัญญาณรบกวน
3. Coupling เป็นตัวส่งผ่านสัญญาณรบกวนจาก Noise Source ไปยังตัว Receptor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการวิเคราะห์เกี่ยวกับปัญหาเรื่องสัญญาณรบกวนนั้น เราจำเป็นต้องตรวจสอบว่า แหล่งกำเนิดและตัวรับสัญญาณรบกวนอยู่ที่ใด และสัญญาณรบกวนถูกคัปปลิงผ่านทางใด ดังนั้นจึงสามารถป้องกันสัญญาณรบกวนได้ 3 วิธีคือ

1. ป้องกันไม่ให้แหล่งกำเนิดส่งสัญญาณรบกวนออกไป
2. ทำให้ตัวรับไม่ต้องสนองต่อสัญญาณรบกวน
3. ลดการส่งสัญญาณรบกวนผ่านทางคัปปลิงลงให้น้อยที่สุด

2.4 การวิเคราะห์การป้องกันการสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน

เมื่อมองถึงปัญหาจากสัญญาณรบกวนต่างๆ แล้วการแก้ปัญหาที่ย่อมแล้วแต่กรณีซึ่งกล่าวได้ว่า ไม่ใช่เรื่องง่ายๆ สิ่งแรกที่ต้องคำนึงถึงก็คือ

2.4.1 สัญญาณรบกวนเกิดจากอะไร

หากพิจารณาสาเหตุทั้ง 3 แล้ว การแก้ไขที่ตัวปัญหาในกรณี 2 กรณีแรกเป็นการแก้ปัญหาที่ต้นเหตุ ถ้าสาเหตุมาจากปรากฏการณ์ทางธรรมชาติการแก้ปัญหาย่อมทำได้ยาก

2.4.2 สัญญาณรบกวนเข้ามาจากไหน

สัญญาณรบกวนเข้ามาได้ 3 ทางด้วยกัน คือ ทางอากาศรอบเครื่อง ทางสายไฟฟ้าและทางสายดิน

- ทางอากาศ เราจะไม่ใช่เรื่องที่จะป้องกันการรบกวนทางอากาศ เนื่องจากขึ้นอยู่กับพลังงานที่รบกวนอาจจะมีค่าสูงพอที่จะทะลุทะลวงผ่านพื้นผนังคอนกรีตมาได้เช่นเดียวกับคลื่นวิทยุ เพราะลักษณะอากาศสามารถเหนี่ยวนำเข้าตัวถังเครื่อง ทางสายสื่อสาร ทางสาย AC Main Power โดยปกติตัวถังของเครื่องสามารถป้องกันการรบกวนได้ระดับหนึ่ง ขึ้นอยู่กับ โครงสร้างของตัวถังและ ชนิดของโลหะที่ใช้ และพลังงานหรืออำนาจทะลุทะลวงของคลื่น

- ทางสายไฟฟ้า ในที่นี้หมายถึง สาย AC (AC Line cora) และสายสื่อสาร (Communication Cable) โอกาสที่สัญญาณรบกวนเกิดการเหนี่ยวนำมีสูงมาก โดยเฉพาะฟ้าผ่า และการเปลี่ยนแปลงความต่างศักรย์อย่างทันทีทันใดเนื่องจากการเดินเครื่องจักร ในปัจจุบันพบว่ามักเป็นสาเหตุสำคัญที่ทำให้เครื่องเสียหายหรือข้อมูลเสียหายและผิดพลาดไป การป้องกันด้านนี้ได้มีการพัฒนาที่ดีขึ้น โดยพิจารณา ลักษณะของคลื่นรบกวนนั้นคู่กับการเลือกอุปกรณ์ป้องกัน

- ทางสายดิน น้อยคนนักที่สนใจจริงจังกับสายดิน ซึ่งในประเทศไทยมิได้มีการคำนึงมากนัก ส่วนมากระบบการจ่ายไฟนั้นบังคับเพียงสายดินทางด้านความปลอดภัย แต่สายดินที่ใช้กับเครื่องมือที่มีความไวอย่างเช่น ระบบสื่อสาร หรือคอมพิวเตอร์ จะทำให้การทำงานดีขึ้นต้องมีการควบคุมการรบกวนด้านนี้ด้วย

2.5 การป้องกันสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน

การแก้ปัญหาหรือการหาทางป้องกันนั้นสามารถทำได้หลายวิธี โดยอาศัยมูลเหตุปัญหาแต่ละแบบก่อน ดังต่อไปนี้

2.5.1 การแก้ปัญหการรบกวนทางอากาศ วิธีที่ดีที่สุดคือ ถ้ากำจัดแหล่งกำเนิดไม่ได้หรือควบคุมแหล่งกำเนิดไม่ได้ด้วยการชิลด์ ให้แหล่งกำเนิดสัญญาณอยู่ในตู้ก็ต้องแก้กันที่เครื่องมือหรืออุปกรณ์เช่น สร้างห้องสำหรับอุปกรณ์สื่อสารหรือห้องคอมพิวเตอร์โดยเฉพาะ หรือไม่ว่าตำแหน่งของเครื่องมือให้ห่างจากการรบกวนและเหนี่ยวนำ

2.5.2 การแก้ปัญหการรบกวนทางสายไฟฟ้า สัญญาณรบกวนที่เข้ามารบกวนทางสายไฟฟ้า คือ เกิดเนื่องจากฟ้าผ่า เครื่องเชื่อมโลหะ หรือเกิดจากการจุดระเบิดของหัวเทียน การแก้ปัญหาโดยชิลด์สาย AC หรือใช้อุปกรณ์ป้องกันสัญญาณรบกวน

2.5.3 การแก้ปัญหทางสายดิน สายดินในที่นี้ไม่ได้หมายถึงสายดินที่เป็นสายฟ้า หรือสายรับการลัดวงจรเพื่อความปลอดภัยในที่นี้หมายถึง โครงสร้างตึก ทางอุดมคติคือว่ามีศักย์เป็นศูนย์แต่ทุกๆ จุดบนพื้นดินไม่ได้มีสภาพเรขาคณิตเหมือนกันและความชื้นของแต่ละภูมิภาคก็แตกต่างกัน ดังนั้นการที่สมมุติให้ดินมีศักย์เป็นศูนย์ในทางปฏิบัติจึงไม่อาจทำได้ เมื่อดินไม่เป็นศูนย์สัญญาณรบกวนก็อาจมาจากสายดินหรือไม่ก็คือสัญญาณรบกวนลงตัวถึงแต่ไม่ลงดิน สิ่งแรกที่ต้องทำคือสำรวจสภาพดินและทำสายดินที่สมบูรณ์ที่สุดให้ความต้านทานในสายดินถึงจุดต่ำที่สุดเท่าที่จะทำได้

ปัญหาทางไฟฟ้าที่เกิดจากสภาวะไฟตกไฟเกินไฟกระพือม ไฟดับฟ้าผ่าและคลื่นรบกวนอื่นๆ จะมีผลทำให้

- เครื่องมืออิเล็กทรอนิกส์ทำงานผิดพลาดหรือหยุดทำงาน คอมพิวเตอร์ประมวลผลข้อมูลผิดพลาด หน่วยความจำเปลี่ยนแปลงไปเอง วงจรทำงานผิดขั้นตอนหรือทำให้วงจรรวมในหน่วยประมวลผลกลางเสียหาย

- ฮาร์ดดิสก์เสียหายเนื่องจากไฟดับกะทันหันหรือไฟกระชาก

- เครื่องมือวัดที่มีความไวสูงหรือมีความละเอียดอ่อนจะอ่านค่าผิดพลาดจากความเป็นจริง

- ระบบการเดินหน้าหรือล่อยหลังในการบันทึกภาพและการบันทึกเสียงอาจทำงานผิดพลาดหรือเสื่อมลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 สัญญาณรบกวนที่ไหลผ่านสายตัวนำ

สาเหตุหลักของการเกิดสัญญาณรบกวนในสายตัวนำ คือ

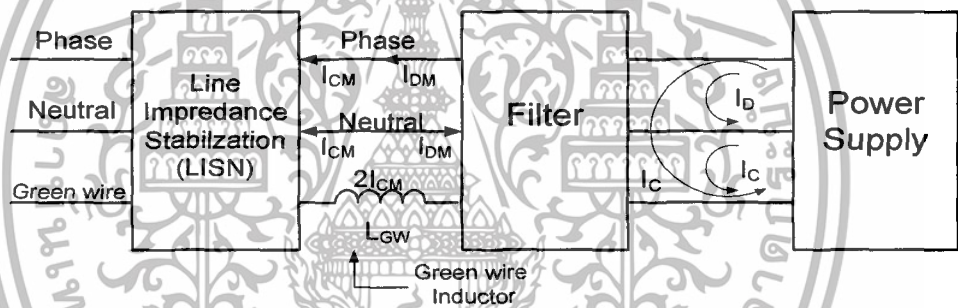
1. ผลอันเนื่องมาจากความถี่สูงจากแหล่งจ่ายไฟสวิตช์ซึ่งในผลิตภัณฑ์อิเล็กทรอนิกส์
2. ผลอันเนื่องมาจากการเพิ่มความเร็วในการสวิตช์ของกระบวนการแปลงพลังงานของวงจร

ทอนระดับ (DC to DC Converter)

2.7 การวัดสัญญาณรบกวนในสายตัวนำ

แบ่งได้เป็น 2 ประเภท คือ

1. สัญญาณรบกวนแบบคอมมอนโหมด คือ สัญญาณรบกวนที่เกิดขึ้นระหว่างสายกำลังสายใดสายหนึ่งกับสายดิน
2. สัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด คือ สัญญาณรบกวนที่เกิดขึ้นระหว่างสายกำลังทั้งสอง



รูปที่ 2.2 แสดงถึงการแพร่กระจายสัญญาณรบกวนในสายตัวนำ

กระแสรบกวนสนามแม่เหล็กไฟฟ้าที่ออกมาจากแหล่งจ่ายกำลังแบบสวิตช์ซึ่ง มีด้วยกัน 2 ชนิด คือ ดิฟเฟอเรนเชียลโหมด เคอร์เร็นท์ : I_D และคอมมอนโหมด เคอร์เร็นท์ : I_C ดังแสดงในรูปที่ 2.1

ในระบบ 2 สายที่ไม่มีการต่อสายดิน (Green Wire) ดิฟเฟอเรนเชียล – โหมด เคอร์เร็นท์ จะไหลผ่านในส่วนที่ทำให้เกิดค่าความจุแฝง (parasitic capacitance) ระหว่างสายเฟส (phase wire) กับ โครงสร้างของผลิตภัณฑ์ และระหว่างสายนิวทรัล (neutral wire) กับ โครงสร้างของผลิตภัณฑ์

วงจรกรองสัญญาณรบกวนสนามแม่เหล็กไฟฟ้าจะใส่อยู่ระหว่างแหล่งจ่ายกำลังแบบสวิตช์ซึ่ง กับแหล่งจ่ายไฟฟ้ากระแสสลับ โดยที่

L_{GW} คือตัวเหนี่ยวนำซึ่งจะถูกต่อกับสายดินเพื่อกันคอมมอนโหมด น้อยส์ เคอร์เร็นท์

I_C คือคอมมอนโหมด น้อยส์ เคอร์เร็นท์

I_D คือดิฟเฟอเรนเชียลโหมด น้อยส์ เคอร์เร็นท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 อุปกรณ์สำหรับการวิเคราะห์และทดสอบการรบกวนของแม่เหล็กไฟฟ้า

หลักการสำคัญของอุปกรณ์นี้พิจารณาได้จาก สมการที่ 2.1 และ 2.2 สัญญาณรบกวนเหนี่ยวนำในรูปของแรงดัน ซึ่งถูกวัดด้วย LISN คือผลรวมและผลต่างของสัญญาณรบกวนแบบคอมมอนโหมดและดิฟเฟอเรนเชียลโหมด

ผลรวมและผลต่างของแรงดันเฟสและนิวทรัลคือ

$$V_{\text{PHASE}} + V_{\text{NEUTRAL}} = 2V_{\text{CM}} \tag{2.3}$$

$$V_{\text{PHASE}} - V_{\text{NEUTRAL}} = 2V_{\text{DM}} \tag{2.4}$$

ดังนั้นขั้นต่อไปในการวัดส่วนประกอบที่สำคัญ เราจะต้องบวกและลบแรงดันทั้งสองที่ถูกวัดด้วย LISN ด้วยส่วนมากแล้วสเปกตรัมอานาไลเซอร์ จะมีฟังก์ชันต่างๆ แต่จะไม่สามารถแยกเฟสและลดทอนสัญญาณได้เท่านั้น

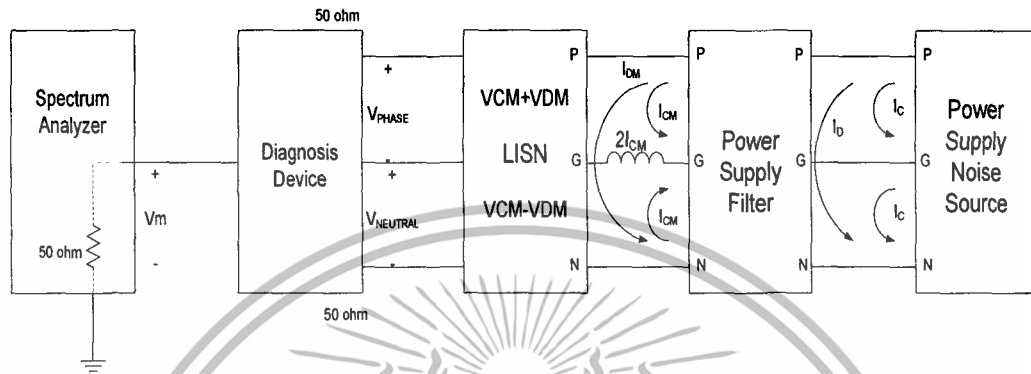
อุปกรณ์สำหรับบวกและลบ V_{PHASE} และ V_{NEUTRAL} แสดงดังรูปที่ 2.4



รูปที่ 2.4 แสดงโครงสร้างของเครื่องรับรู้สัญญาณรบกวน (LISN)

ในการวัดโดยปกติ เฟสและนิวทรัล เอาท์พุทของ LISN จะต่อความต้านมีค่า 50 โอห์ม รูปแบบการจัดเครื่องมือที่ใช้ในการทดสอบสัญญาณรบกวน แสดงดังรูป 2.4 จะเห็นได้ว่าสเปกตัม อะนาไลเซอร์ จะแสดงถึงส่วนประกอบของคอมมอน โหมด และดิฟเฟอเรนเชียลโหมด เราสามารถที่เก็บความจำรีจิสเตอร์ของสเปกตัม อะนาไลเซอร์ได้

ข้อมูลที่ถูกเก็บไว้ในความจำรีจิสเตอร์สามารถที่ถูกเรียกกลับมาดูได้ ดังนั้นการวัดสัญญาณรบกวนทั้งแบบคอมมอนโหมด และดิฟเฟอเรนเชียลโหมด สามารถที่จะนำมาเปรียบในขั้นต่อไป ที่ความถี่ที่กำหนดได้



รูปที่ 2.5 แสดงถึงการจัดวางอุปกรณ์ที่ใช้วัดสัญญาณรบกวน (LISN)

2.9 หลักการลดระดับของสัญญาณรบกวนในสายตัวนำ มีดังนี้

1. ลดที่แหล่งกำเนิดของสัญญาณรบกวน ซึ่งเป็นวิธีที่ดีที่สุด แต่ออกแบบยาก เสียเวลา ในทางปฏิบัติไม่นิยม
2. ลดโดยเพาเวอร์ไลน์ ฟิลเตอร์ วิธีนี้ออกแบบได้ง่ายกว่า และประหยัดเวลาในทางปฏิบัติ นิยมกัน

จากรูปที่ 2.3 แสดงถึงเพาเวอร์ไลน์ ฟิลเตอร์ ที่นิยมใช้งานกับอุปกรณ์ จำพวกสวิตซ์ชิ่งหรือ เพาเวอร์อิเล็กทรอนิกส์ (Power Electronics) ซึ่งประกอบด้วย

- คาปาซิเตอร์ ระหว่างสายกำลังกับสายกำลัง : C_{X1}, C_{X2} ทำหน้าที่ลดกระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด
- คาปาซิเตอร์ ระหว่างสายกำลังกับสายดิน : C_{YP}, C_{YN} ทำหน้าที่ลดกระแสสัญญาณรบกวนแบบคอมมอนโหมด
- คอมมอนโหมดไครป์ประกอบด้วย สองขดลวดพันในทิศทางเดียวกัน และอยู่บนแกนเดียวกัน : ทำหน้าที่สกัดกั้นกระแสสัญญาณรบกวนแบบคอมมอนโหมด

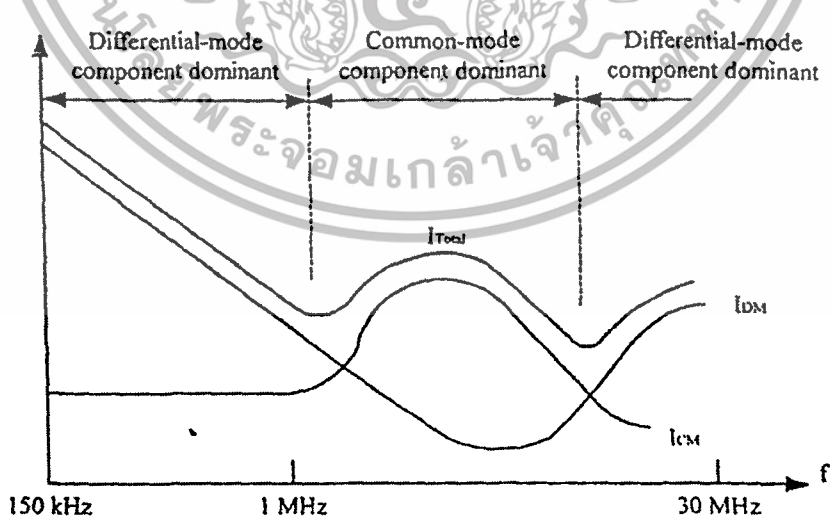
จะเห็น ได้ว่าในแต่ละส่วนของวงจรนั้น จะได้รับผลกระทบของกระแสสัญญาณรบกวนรวมระหว่างคอมมอนโหมดและดิฟเฟอเรนเชียลโหมด จากสมการที่ 2.1 และ 2.2 V_{PHASE} และ $V_{NEUTRAL}$ จะเป็นผลรวม และผลต่างของกระแสสัญญาณรบกวน แบบคอมมอนโหมด และดิฟเฟอเรนเชียลโหมด คูณกับความต้านทาน 50 โอห์ม

โดยส่วนมากแล้วกระแสสัญญาณรบกวนทั้งสองชนิดจะมีค่าไม่เท่ากัน ถ้ากระแสสัญญาณรบกวนแบบคอมมอนโหมดยิ่งกว่ากระแสสัญญาณรบกวนดิฟเฟอเรนเชียลโหมด ผลรวมของกระแสสัญญาณรบกวนในสายตัวนำ จะอยู่ในรูปของกระแสสัญญาณรบกวนแบบคอมมอนโหมด ดังสมการที่ 2.5

$$\left. \begin{aligned} V_{PHASE} &= 50 I_{CM} \text{ และ } V_{NEUTRAL} \\ V_{NEUTRAL} &= 50 I_{CM} ; I_{CM} \gg I_{DM} \end{aligned} \right\} \quad (2.5)$$

ถ้ากระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมดยิ่งกว่ากระแสสัญญาณรบกวนแบบคอมมอนโหมด ผลรวมของกระแสสัญญาณรบกวนในสายตัวนำ จะอยู่ในรูปของกระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด ดังสมการที่ 2.6

$$\left. \begin{aligned} V_{PHASE} &= 50 I_{DM} \\ V_{NEUTRAL} &= -50 I_{DM} ; I_{DM} \gg I_{CM} \end{aligned} \right\} \quad (2.6)$$



รูปที่ 2.6 แสดงกราฟคุณลักษณะของสัญญาณรบกวนในสายตัวนำ

จากกราฟในรูปที่ 2.6 จะเห็นได้ว่า ในช่วงความถี่ต่ำสัญญาณรบกวนแบบดิฟเฟอเรนเชียล โหมดมากกว่าคอมมอนโหมด ในช่วงต่อมา สัญญาณรบกวนแบบคอมมอนโหมดมากกว่าแบบดิฟเฟอเรนเชียลโหมด และในช่วงความถี่สูงๆ สัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมดจะกลับมาน้อยกว่าคอมมอนโหมดอีกครั้ง

จากที่กล่าวมาข้างต้น จะเห็นได้ว่าอุปกรณ์แต่ละตัวภายในเพาเวอร์ฟิเตอร์ไลน์มีผลต่อสัญญาณรบกวนในแต่ละชนิด และในแต่ละช่วงความถี่ต่างๆ กัน ในการพิจารณาผลรวมของสัญญาณรบกวนในสายตัวนำ ถ้ามีการเปลี่ยนค่าอุปกรณ์ แต่ละตัวในเพาเวอร์ฟิเตอร์ไลน์ ก็จะมีผลอันเนื่องมาจากอุปกรณ์ตัวนั้น

2.10 เทคนิคในการลดสัญญาณรบกวน

วิธีการลดสัญญาณรบกวนมีมากมายหลายวิธีแต่วิธีหลักๆ ที่สามารถนำมาประยุกต์ใช้ได้มีดังนี้

- การชีลด์สายสัญญาณ (shielding)
- การต่ออุปกรณ์ลงกราวด์ (grounding)
- การบาลานซ์ (balancing)
- การแยกวงจร (isolation)
- ลดทอนการกัปปลิง (cancellation)
- การลดทอนทรานเซียนท์ของสัญญาณกระแส (di/dt) และสัญญาณแรงดัน (dv/dt)

เทคนิคข้างต้นไม่สามารถกำจัดสัญญาณรบกวนออกไปได้ทั้งหมดสิ้นแต่สามารถลดทอนได้ให้มีค่าต่ำพอที่จะสามารถยอมรับได้ ในบางครั้งจำเป็นต้องใช้เทคนิคมากกว่าหนึ่งวิธีขึ้นไป เพื่อลดสัญญาณรบกวนจนมีค่าพอเพียงแก่การทดสอบให้ผ่านมาตรฐานที่กำหนดไว้

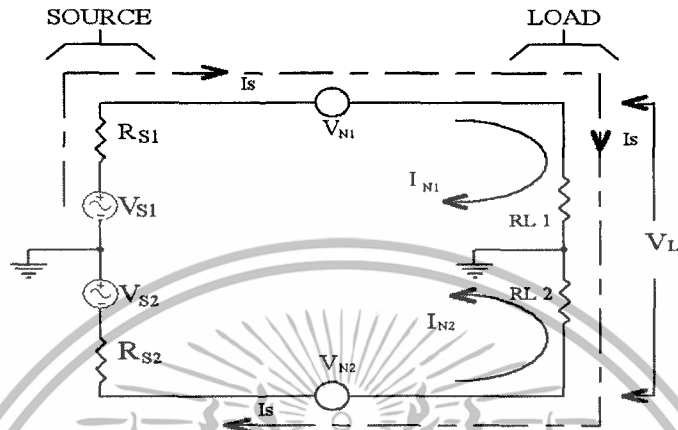
ในปริยฐานิพนธ์เล่มนี้ขอกล่าวถึงแต่วิธีที่ได้ทำการทดลองใช้ ดังต่อไปนี้

2.11 เทคนิคการบาลานซ์ (Balancing)

วงจรที่สมดุล (balanced circuit) คือวงจรซึ่งประกอบด้วยตัวนำ 2 เส้นที่มีอิมพีแดนซ์เทียบกับกราวด์ (หรือเทียบกับตัวนำอื่นๆ) เท่ากัน จุดประสงค์ในการบาลานซ์เพื่อที่จะทำให้สัญญาณรบกวนที่เกิดขึ้นบนตัวนำทั้งสองมีขนาดเท่ากัน ซึ่งสัญญาณรบกวนที่เกิดขึ้นนี้จะอยู่ในรูปของคอมมอนโหมด และจะหักล้างกันพอดีที่เอาท์พุท

การใช้วงจรขยายแบบดิฟเฟอเรนเชียลหรือดิฟแอมป์ เป็นวิธีหนึ่งในการนำหลักของเรื่องการบาลานซ์ไปใช้งาน โหลดของดิฟแอมป์นั้นจะมีลักษณะสมดุลอยู่แล้ว ในขณะที่ภาคแหล่งกำเนิด

สัญญาณเป็นส่วนที่ไม่สมดุลซึ่งเกิดขึ้นจากความต้านทานภายในของแหล่งกำเนิด R_s ดังนั้นหากเราสามารถทำให้ภาคแหล่งกำเนิดสมดุลเทียบกับกราวด์ได้ วงจรทั้งระบบก็จะเป็นวงจรที่สมดุล ดังรูปที่ 2.7



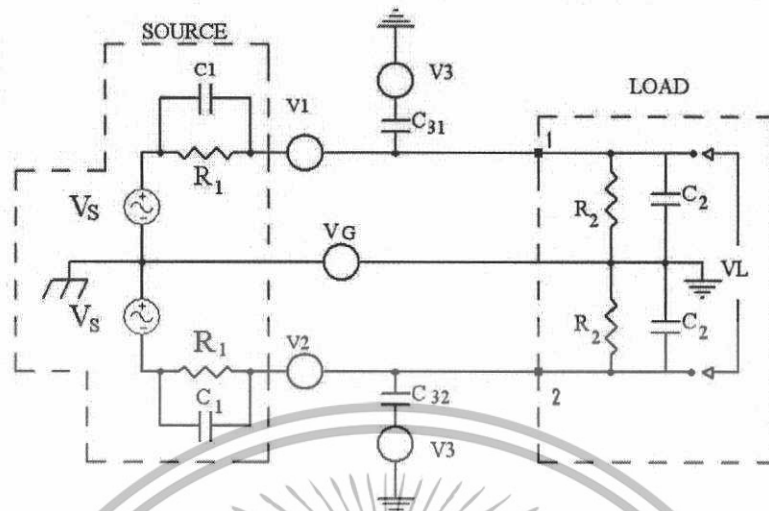
รูปที่ 2.7 วงจรขยายแบบดิฟเฟอเรนเชียลที่สมดุล

V_{N1} และ V_{N2} คือแรงดันรบกวนที่เกิดขึ้นในตัวนำ ส่วนแรงดันรวมของ V_{S1} และ V_{S2} จะก่อให้เกิดกระแสสัญญาณ I_S ขึ้น ดังนั้น V_L ที่ปรากฏที่โหลด คือ

$$V_L = I_{N1}R_{L1} - I_{N2}R_{L2} + I_S(R_{L1} + R_{L2}) \quad (2.7)$$

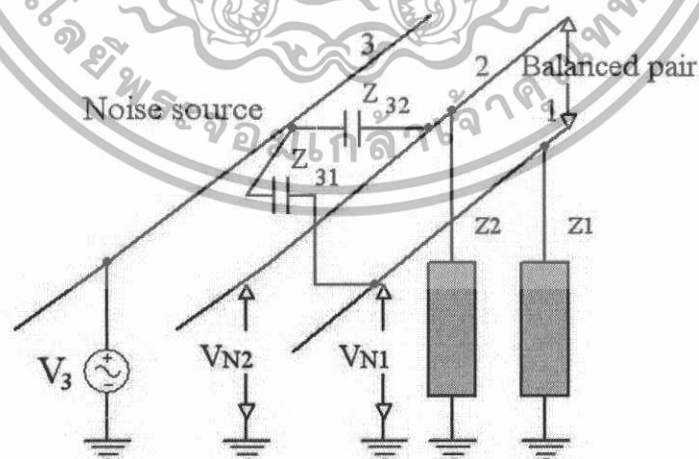
สองเทอมแรกในสมการ 2.7 คือแรงดันจากสัญญาณรบกวน และเทอมสุดท้ายคือแรงดันจากสัญญาณที่เราต้องการ ดังนั้นหาก $I_{N1} = I_{N2}$ และ $R_{L1} = R_{L2}$ แล้วจะได้

$$V_L = I_S(R_{L1} + R_{L2}) \quad (2.8)$$



รูปที่ 2.8 วงจรที่สมดุลที่แสดงแหล่งกำเนิดสัญญาณรบกวนแบบอินดักทีฟและคาปาซิทีฟ

ในวงจรสมดุลรูป 2.8 นั้น V_1 และ V_2 คือแรงดันรบกวนซึ่งเกิดจากการคับปลิงผ่านสนามแม่เหล็ก V_3 คือแรงดันรบกวนจากการคับปลิงของสนามไฟฟ้าผ่านตัวเก็บประจุ C_{31} C_{32} และ V_G คือความต่างศักย์ระหว่างกราวด์ แรงดันของสัญญาณรบกวนที่ขั้ว 1 และ 2 ซึ่งเกิดจาก V_3 หาได้จากรูปที่ 2.9 โดยที่อิมพีแดนซ์ Z_1 และ Z_2 คืออิมพีแดนซ์รวมระหว่างตัวนำในวงจรที่ 1 และ 2 เทียบกับกราวด์ ตามลำดับ



รูปที่ 2.9 อิมพีแดนซ์รวมระหว่างตัวนำในวงจรเทียบกับกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

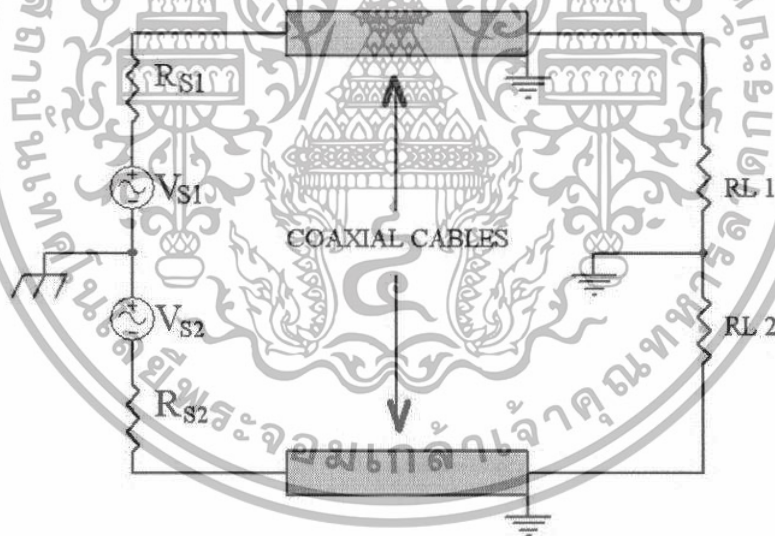
เราสามารถคำนวณแรงดันรบกวนซึ่งเกิดจาก V_3 ได้โดยที่

$$V_{N1} = \left(\frac{Z_1}{Z_1 + Z_{31}} \right) V_3 \quad (2.9)$$

และ

$$V_{N2} = \left(\frac{Z_2}{Z_2 + Z_{32}} \right) V_3 \quad (2.10)$$

ถ้าหากวงจรเป็นชนิดสมดุลอิมพีแดนซ์ Z_1 จะเท่ากับ Z_2 และถ้าตัวนำ 1 และ 2 เป็นชนิดคู่ตัวนำที่พันกันอิมพีแดนซ์ Z_{31} จะมีค่าใกล้เคียงกับ Z_{32} ซึ่งในกรณีเช่นนี้ V_{N1} ประมาณเท่ากับ V_{N2} และสัญญาณรบกวนจะหักกันที่โหลด และเนื่องจากคู่ตัวนำชนิดพันกันสามารถลดสัญญาณรบกวนซึ่งเกิดจากการคับปลิงแบบอินดักทีฟได้ค่อนข้างดี ในทางปฏิบัติจึงนิยมนำคู่ตัวนำพันกันมาใช้ในวงจรสมดุลมาก ส่วนสายโคแอกเชียลมีลักษณะเป็นวงจรที่ไม่สมดุลจึงไม่นิยมนำมาใช้ในวงจร แต่ถ้านำสายโคแอกเชียลสองเส้นมาใช้อย่างรูปที่ 2.10 ก็สามารถทำงานในวงจรสมดุลได้



รูปที่ 2.10 การใช้สายโคแอกเชียลในวงจรสมดุล

ส่วน V_G ในรูปที่ 2.8 นั้น จะก่อให้เกิดแรงดันที่เท่ากันคร่อมขั้ว 1 และ 2 เทียบกับกราวด์ ดังนั้น แรงดันที่โหลดเนื่องจาก V_G จึงมีค่าเป็นศูนย์

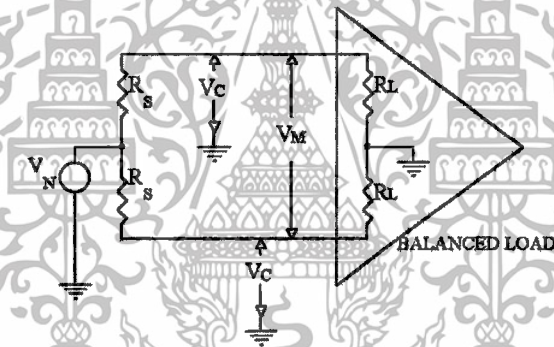
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คิรีของการบาลานซ์ หรืออัตราการกำจัดสัญญาณชนิดคอมมอนโหมด (Common Mode Rejection , CMRR) คือ อัตราส่วนระหว่างแรงดันรบกวนชนิดคอมมอนโหมดต่อแรงดันดิฟเฟอเรนเชียลโหมด ซึ่งโดยมากเขียนอยู่ในเดซิเบล ตามรูปที่ 2.11 CMRR ของระบบนี้ คือ

$$CMRR = 20 \log \left(\frac{V_N}{V_M} \right) dB \quad (2.11)$$

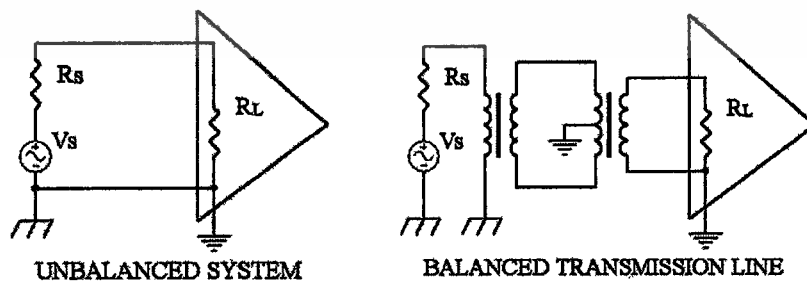
ถ้าหากความต้านทานของแหล่งกำเนิด R_s มีค่าต่ำมากเทียบกับ R_L V_C จะมีค่าเท่ากับ V_N ดังนั้น เราสามารถเขียนสมการ 2.11 ได้ใหม่ดังนี้

$$CMRR = 20 \log \left(\frac{V_C}{V_M} \right) dB \quad (2.12)$$



รูปที่ 2.11 แสดงการวัดสัญญาณในวงจรสมดุล

รูปที่ 2.12 แสดงการบาลานซ์ส่วนของวงจรที่มีสายส่งยาวๆ โดยการใช้หม้อแปลง 2 ตัว ซึ่งสามารถกำจัดสัญญาณรบกวนที่เหนี่ยวนำขึ้นในสายส่งได้ดี อีกทั้งยังสามารถทำสายกราวด์ลูปได้อีก



รูปที่ 2.12 แสดงการบาลานซ์ส่วนของวงจรที่มีสายส่งยาวๆโดยการใช้หม้อแปลง 2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การวิเคราะห์และการออกแบบ

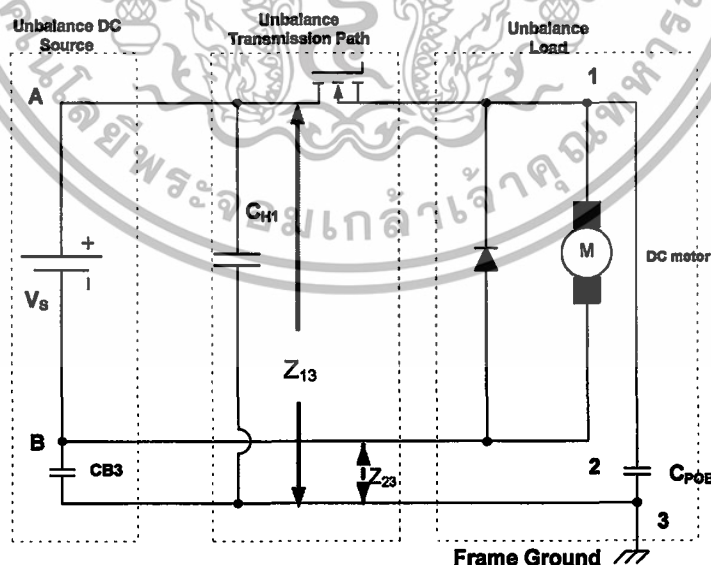
3.1 สาเหตุของความไม่สมดุลในวงจร

วงจรที่สมดุล (balanced circuit) คือวงจรซึ่งประกอบด้วย 2 สายตัวนำที่มีอิมพีแดนซ์เทียบกับกราวด์ (หรือเทียบกับตัวนำอื่นๆ) เท่ากัน จุดประสงค์ในการบาลานซ์เพื่อที่จะทำให้สัญญาณรบกวนที่เกิดขึ้นบนตัวนำทั้งสองมีขนาดเท่ากัน ซึ่งสัญญาณรบกวนที่เกิดขึ้นนี้จะอยู่ในรูปของคอมมอนโหมด และจะหักล้างกันพอดีที่เอาต์พุต

การใช้วงจรขยายแบบดิฟเฟอเรนเชียลหรือดิฟแอมป์ เป็นวิธีหนึ่งในการนำหลักของเรื่องการบาลานซ์ไปใช้งาน โหลดของดิฟแอมป์นั้นจะมีลักษณะสมดุลอยู่แล้ว ในขณะที่ภาคแหล่งกำเนิดสัญญาณเป็นส่วนที่ไม่สมดุลซึ่งเกิดขึ้นจากความต้านทานภายในของแหล่งกำเนิด R_s ดังนั้นหากเราสามารถทำให้ภาคแหล่งกำเนิดสมดุลเทียบกับกราวด์ได้ วงจรทั้งระบบก็จะเป็นวงจรที่สมดุล

สัญญาณรบกวนเกิดจากความไม่สมดุล สาเหตุของความไม่สมดุลประกอบด้วย 3 เหตุผลดังนี้

1. parasitic element ทำให้ circuit unbalance
2. Switch action คือ ช่วงเวลา Turn on and Turn off
3. ความไม่สมดุล ระหว่าง sending line กับ return line $Z_{CIR} \neq Z_{RTN}$



รูปที่ 3.1 ภาพตัวอย่าง ความไม่สมดุลในระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากระบบความสมดุลจะต้องประกอบด้วย

1. แหล่งจ่ายที่สมดุล (Balance source)
2. เส้นทางการส่งจ่าย (Transmission Path)
3. ภาระที่สมดุล (Balance Load)

พิจารณาง่าย ๆ จากรูปวงจร unbalance ข้างต้น เราจะพิจารณาความไม่สมดุลเป็นสมการง่าย ๆ ดังต่อไปนี้

1. ถ้า $V_{A3} \neq V_{B3}$ จะเป็น Unbalance DC source
2. ถ้า $Z_{CIR} \neq Z_{RTN}$ จะเป็น Unbalance Transmission Path
3. ถ้า $V_{I3} \neq V_{23}$ จะเป็น Unbalance load

และเนื่องจาก สัญญาณรบกวนเกิดจากภาวะไม่สมดุล เราจึงนำเสนอวิธีแก้ไขโดยใช้เทคนิคการบาลานซ์

3.2 ทฤษฎีของวงจรฟูลบริดจ์คอนเวอร์เตอร์และวงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์

วงจรฟูลบริดจ์(full-bridge) และวงจรฮาล์ฟบริดจ์(half-bridge) เป็นวงจรที่นิยมใช้กันอย่างแพร่หลายในงานทางด้านอุตสาหกรรมต่างๆ เช่น วงจรควบคุมมอเตอร์ นอกจากนี้ทางด้านเพาเวอร์อิเล็กทรอนิกส์ก็นิยมนำเอาวงจรนี้ไปประยุกต์ใช้งาน เช่น วงจรอินเวอร์เตอร์ คอนเวอร์เตอร์ วงจรสวิตชิงเพาเวอร์ซัพพลาย รวมไปถึงนำไปประยุกต์ใช้งานในเครื่องใช้ไฟฟ้าต่างๆ

วงจรฟูลบริดจ์และฮาล์ฟบริดจ์คอนเวอร์เตอร์ เป็นคอนเวอร์เตอร์ที่ในงานควบคุมมอเตอร์และใช้เป็นวงจรดีซี – ดีซี คอนเวอร์เตอร์ในแหล่งจ่ายไฟฟ้ากระแสตรงแบบสวิตชิง

ในการควบคุมแรงดันด้านออกแบบวงจรแปลงผันไฟตรง – ไฟตรง เราจะควบคุมเวลาการตัดต่อสวิตช์ด้วยวิธีที่นิยมใช้คือสวิตช์ตัดต่อที่ความถี่ f คงตัวตลอด หรือมีคาบเวลาคงตัว $T = \frac{1}{f}$ แต่สวิตช์ต้องวงจรหรือ t จะแปรผันไปเพื่อควบคุมแรงดันด้านออก ซึ่งวิธีนี้สะดวกในการวิเคราะห์และออกแบบวงจร

เรานิยามดิวตี้ไซเคิล (duty cycle) ของสวิตช์ดังนี้

$$D = \frac{t_{on}}{T}$$

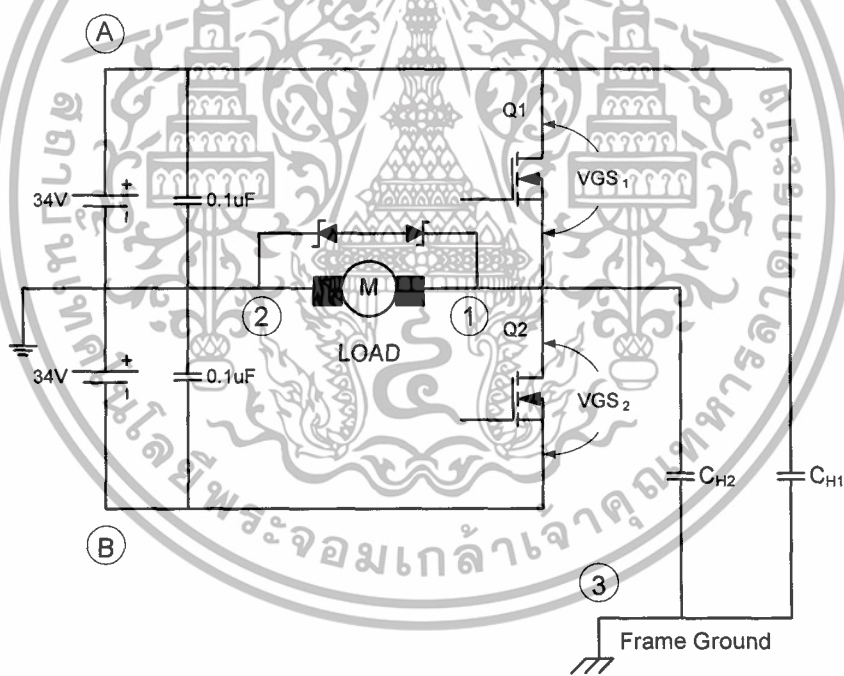
การควบคุมเวลาการตัดต่อสวิตช์ หมายถึง การควบคุมวัฏจักรงานนั่นเอง ซึ่งเราเรียกการควบคุมเช่นนี้ว่า การควบคุมความกว้างพัลส์หรือการมอดูเลตความกว้างพัลส์ (pulse – width modulation ; PWM)

การสวิตช์เพื่อควบคุมการไหลของกระแสที่ไหลผ่านโหลดได้ทั้งสองทิศทางโดยให้เพาเวอร์มอสเฟต (Q₁) นำกระแสในช่วงเฟส on (0<t<t₁) และเพาเวอร์-มอสเฟต (Q₂) นำกระแสในช่วงเฟส on (0<t<t₂) ซึ่งสามารถแสดงค่าแรงดันที่ตกคร่อมโหลดได้ดังนี้

$$V_{l2} = V_s, 0 \leq t \leq t_1 \quad \text{เมื่อ} \quad t_{on}, 0 \leq t \leq t_1 \text{ (Q}_1\text{,Q}_4\text{-ON)}$$
$$= -V_s, t_1 \leq t \leq t_f \quad t_{off}, t_1 \leq t \leq t_f \text{ (Q}_2\text{,Q}_3\text{-ON)}$$

3.2.1 วงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์

วงจรพื้นฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์ดังรูปที่ 3.2 จะสังเกตเห็นได้ว่าจะต้องมีตัวเก็บประจุที่มีค่าความจุไฟฟ้าน้อยและค่าเท่ากัน โดยแรงดันไฟฟ้าตกคร่อมตัวเก็บประจุทั้งสองจะมีค่าเท่ากันก็คือ V_s/2 การทำงานของสวิตช์ Q₁ และ Q₂ จะทำงานสลับกัน ทำให้เกิดแรงดันไฟฟ้าตกคร่อมมอเตอร์ ที่มีลักษณะเป็นรูปคลื่นสัญญาณพัลส์บวกและลบสลับกันไป

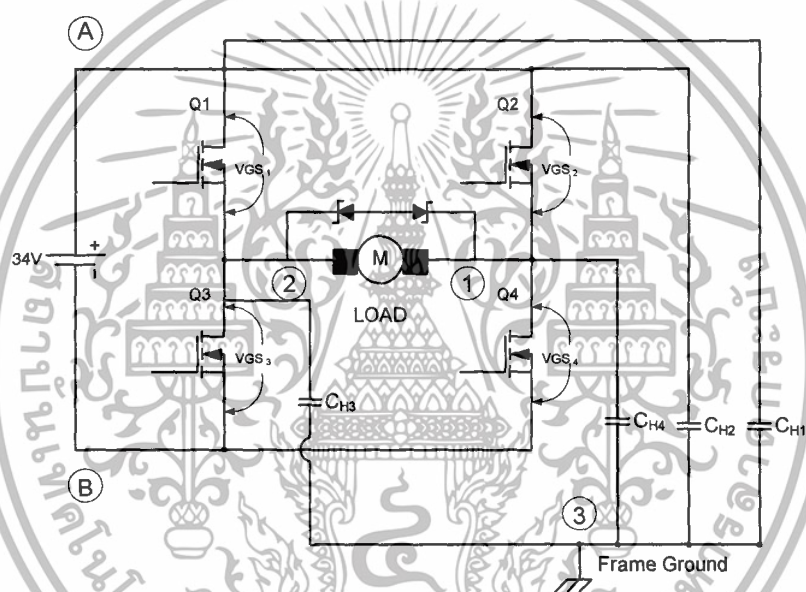


รูปที่ 3.2 แสดงวงจรพื้นฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์

3.2.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์

วงจรฟูลบริดจ์คอนเวอร์เตอร์ประกอบด้วยสวิตช์ทั้งหมด 4 ตัวแบ่งเป็น 2 คู่ได้แก่สวิตช์คู่แรก (Q1,Q4) และสวิตช์คู่ที่สอง (Q2,Q3) โดยที่สวิตช์ทั้งสองคู่จะทำงานสลับกัน เมื่อสวิตช์คู่แรกนำกระแส จะเกิดแรงดันไฟฟ้าตกคร่อมมอเตอร์เท่ากับแรงดันไฟฟ้าจากแหล่งจ่าย V_s และเมื่อสวิตช์คู่ที่สองกระแส จะเกิดแรงดันไฟฟ้าตกคร่อมมอเตอร์เท่ากับ $-V_s$ ดังนั้นเมื่อสวิตช์ทั้ง 2 คู่ไม่นำกระแส จะเป็นผลทำให้ แรงดันไฟฟ้าตกคร่อมมอเตอร์เท่ากับศูนย์ จากการทำงานของสวิตช์ดังกล่าวทำให้เกิดแรงดันไฟฟ้าตกคร่อมมอเตอร์เป็นรูปคลื่นสี่เหลี่ยมพัลส์บวกและลบสลับกันไป

วงจรพื้นฐานของฟูลบริดจ์คอนเวอร์เตอร์แสดงดังรูป 3.3



รูปที่ 3.3 แสดงวงจรพื้นฐานของฟูลบริดจ์คอนเวอร์เตอร์

หมายเหตุ : เวลาพัก (Blanking Time หรือ Dead Time) หมายถึง เวลาในการประวิงการนำกระแสของสวิตช์ เมื่อมีคำสั่งให้ สวิตช์ Q1 นำกระแส สวิตช์ Q2 จะหยุดนำกระแส หรือเมื่อมีคำสั่งให้สวิตช์ Q2 นำกระแส สวิตช์ Q1 จะหยุดนำกระแส แต่เนื่องจากความไม่เป็นอุดมคติของสวิตช์ Q1 และ Q2 ทำให้สวิตช์ตัวที่ได้รับคำสั่งให้หยุดนำกระแสอาจใช้เวลาหลาย ไมโครวินาที (S) กว่าที่จะหยุดนำกระแสได้จริง ดังนั้นถ้าในช่วงเวลานั้นๆ นี้สวิตช์อีกตัว เกิดเริ่มนำกระแสแล้ว ก็จะทำให้เกิดการทะลุผ่าน (Shoot Through) คือ จะมีกระแสค่า สูงไหลผ่านสวิตช์ Q1 และ Q2 จึงจำเป็นต้องประวิงเวลา การนำกระแสไว้เพื่อแก้ปัญหา ดังกล่าว

บทที่ 4

การทดลองและผลการทดลอง

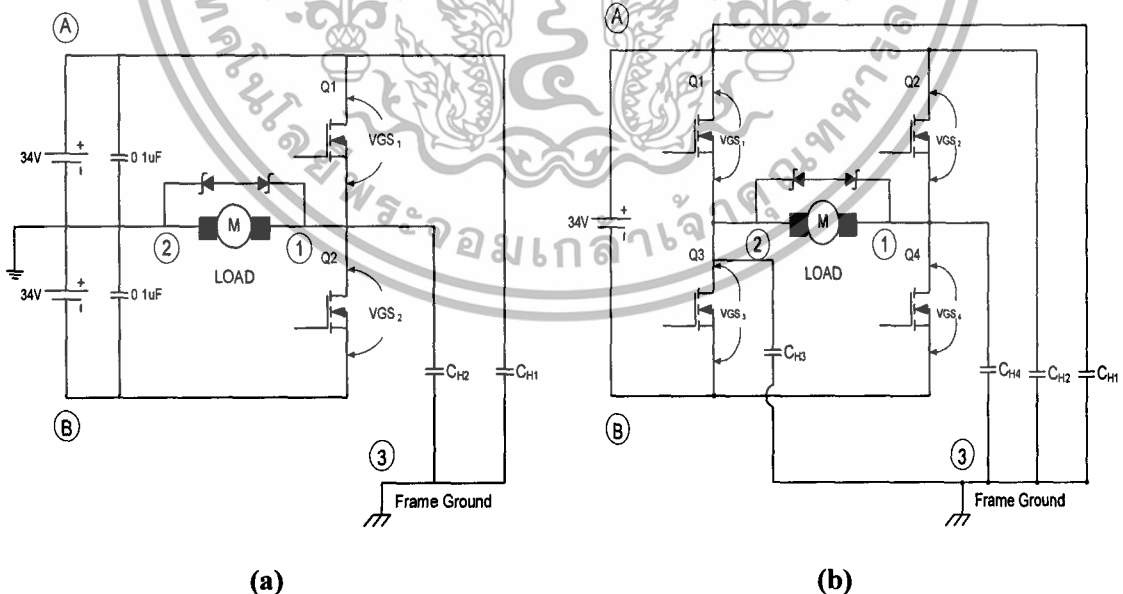
4.1 เงื่อนไขในการทดลอง

การทดสอบจะใช้ค่าพารามิเตอร์เหมือนกันในทุกการทดสอบ

4.2 พารามิเตอร์ที่ใช้ในการทดสอบวงจร

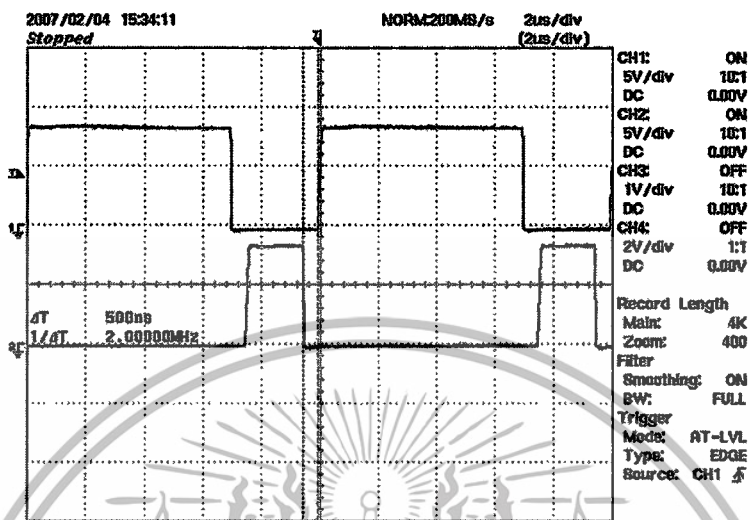
- แรงดันอินพุตของฮาร์ดฟบริคจ์คอนเวอร์เตอร์ $V_s = \pm 34 \text{ V}$
- แรงดันอินพุตของฟูลบริคจ์คอนเวอร์เตอร์ $V_s = 34 \text{ V}$
- ความถี่ที่ใช้ในการสวิตช์เท่ากับที่ 100 kHz
- ค่าดิวตี้ไซเคิลเท่ากับที่ 75%
- มอสเฟต IRFP460 ทุกวงจรการทดสอบ
- โหลด คีซีมอเตอร์
- วงจรขับเคลื่อนใช้ $R_g = 10 \Omega$, $C_g = 1 \mu\text{F}$, TLP250, $V_{dc} = 9 \text{ V}$

4.2.1 การเปรียบเทียบวงจรขับเคลื่อนคีมอเตอร์แบบสมมูล (วงจรฟูลบริคจ์ - คอนเวอร์เตอร์) และไม่สมมูล (วงจรฮาร์ดฟบริคจ์ - คอนเวอร์เตอร์) ที่ดิวตี้ไซเคิล 75%

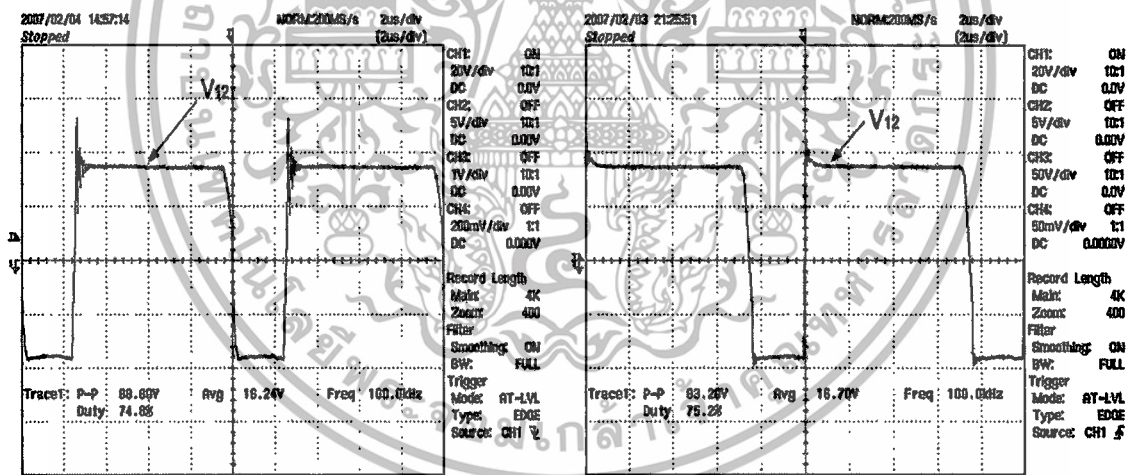


รูปที่ 4.1 แสดงวงจรพื้นฐาน (a) วงจรขับเคลื่อนคีมอเตอร์ไม่สมมูล, (b) วงจรขับเคลื่อนคีมอเตอร์แบบสมมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงรูปสัญญาณลำดับการสวิทช์ที่คิวต์ไซเคิล 75 %

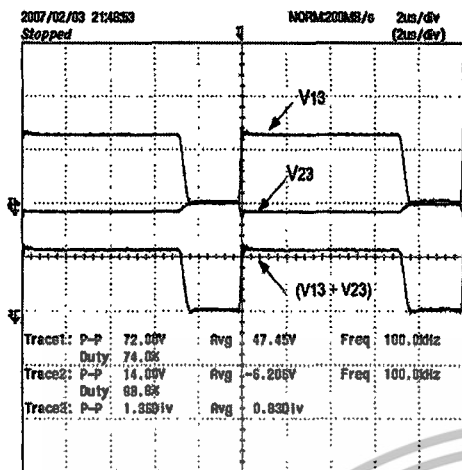


วงจรแบบไม่สมดุล

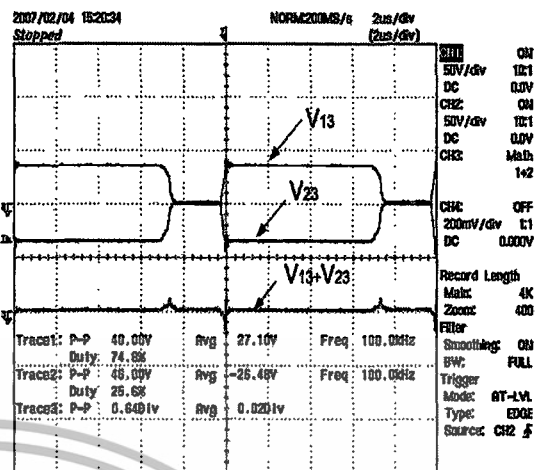
วงจรแบบสมดุล

รูปที่ 4.3 เปรียบเทียบ V12 ที่คิวต์ไซเคิล 75 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

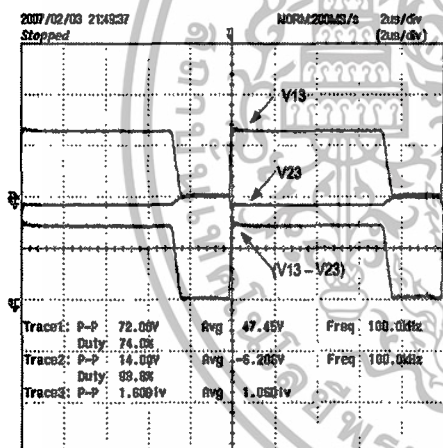


วงจรแบบไม่สมดุล

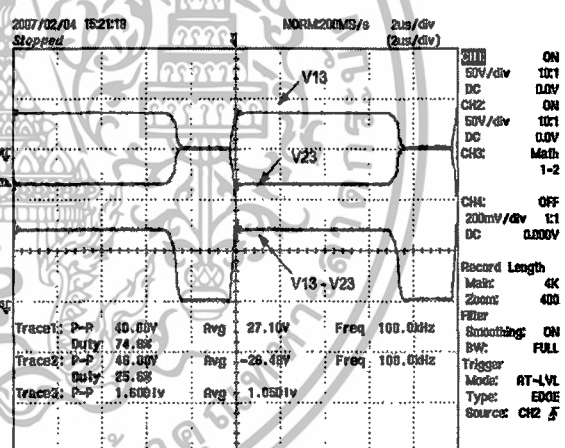


วงจรแบบสมดุล

รูปที่ 4.4 เปรียบเทียบ V13+V23 ที่ตัวค้ำไซเกิด 75%



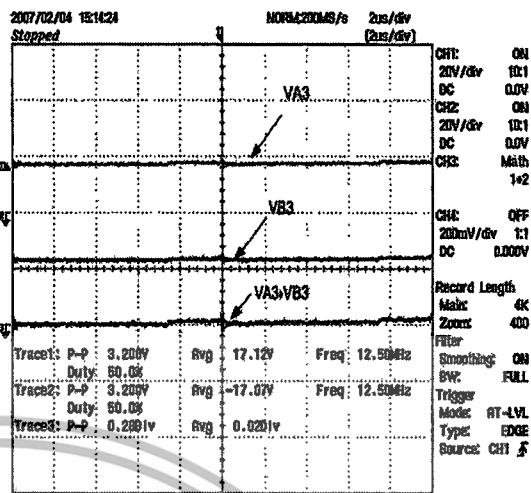
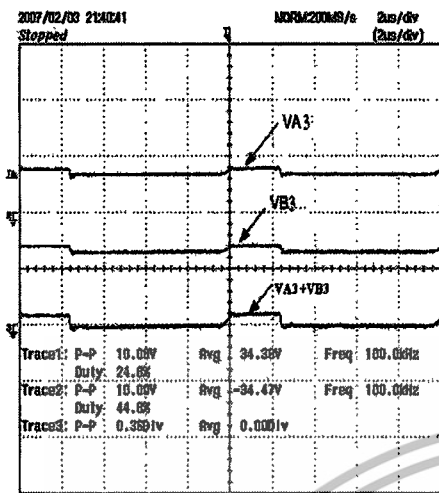
วงจรแบบไม่สมดุล



วงจรแบบสมดุล

รูปที่ 4.5 เปรียบเทียบ V13-V23 ที่ตัวค้ำไซเกิด 75%

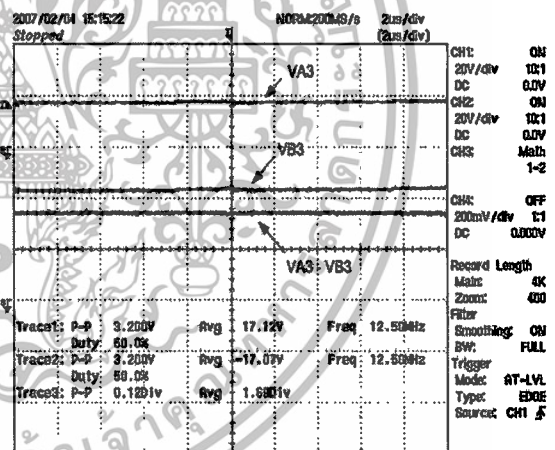
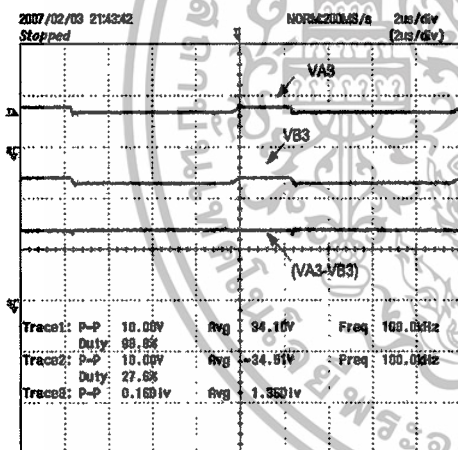
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรแบบไม่สมดุล

วงจรแบบสมดุล

รูปที่ 4.6 เปรียบเทียบ VA3+VA3 ที่คิวดีไอเกิด 75%

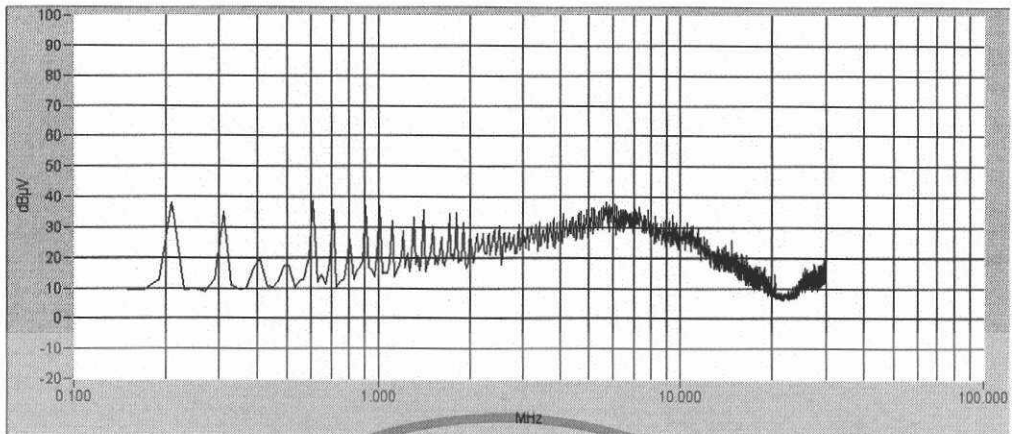


วงจรแบบไม่สมดุล

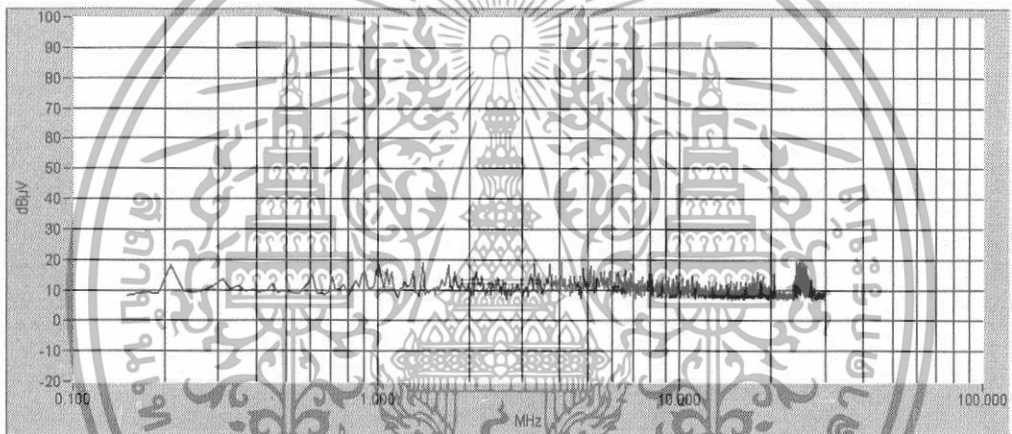
วงจรแบบสมดุล

รูปที่ 4.7 เปรียบเทียบ VA3-VA3 ที่คิวดีไอเกิด 75%

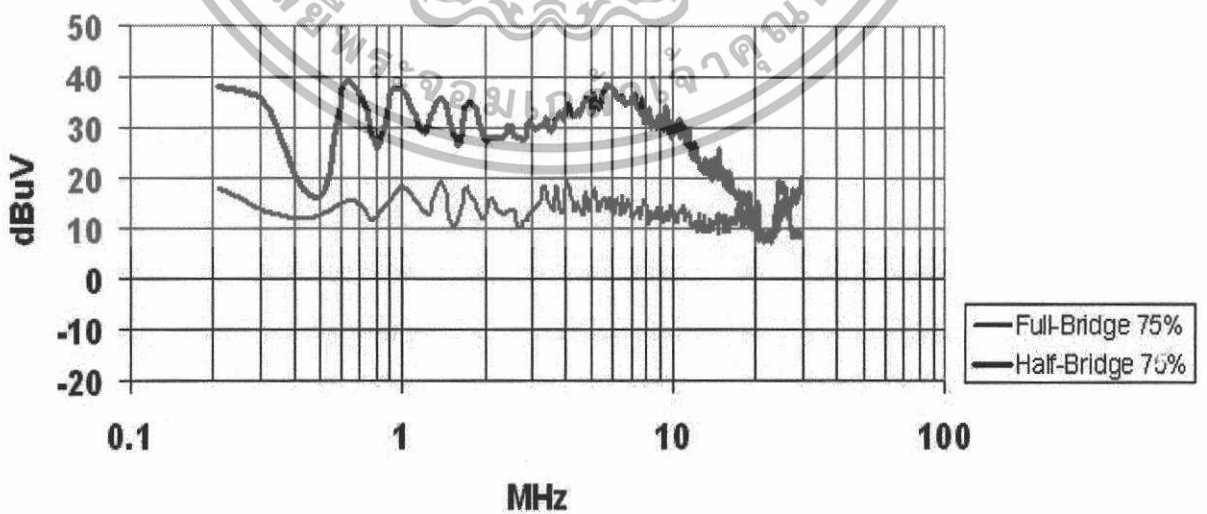
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงการกระจายสัญญาณรบกวนของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่คิวตี้ไชเกิ้ล 75%

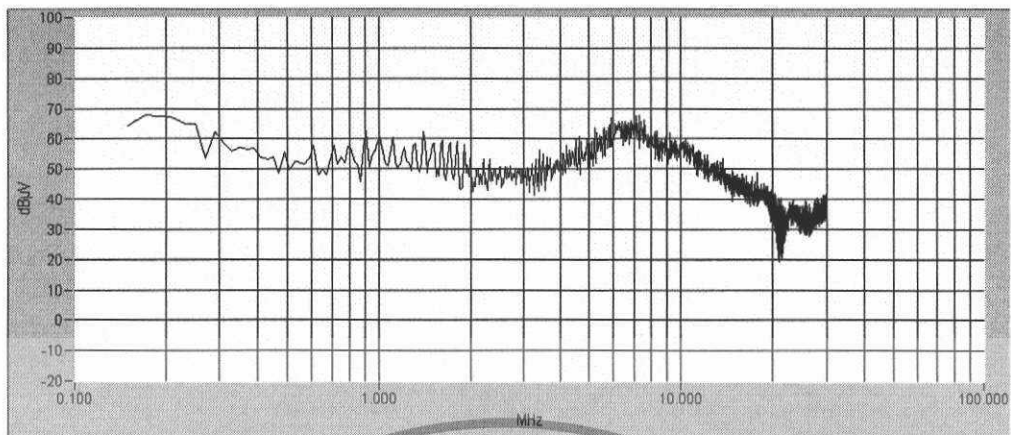


รูปที่ 4.9 แสดงการกระจายสัญญาณรบกวนของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่คิวตี้ไชเกิ้ล 75%

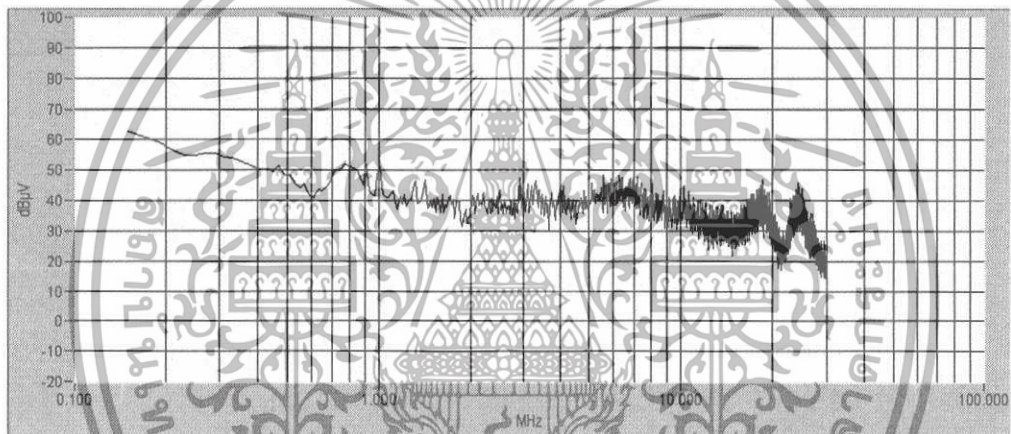


รูปที่ 4.10 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์

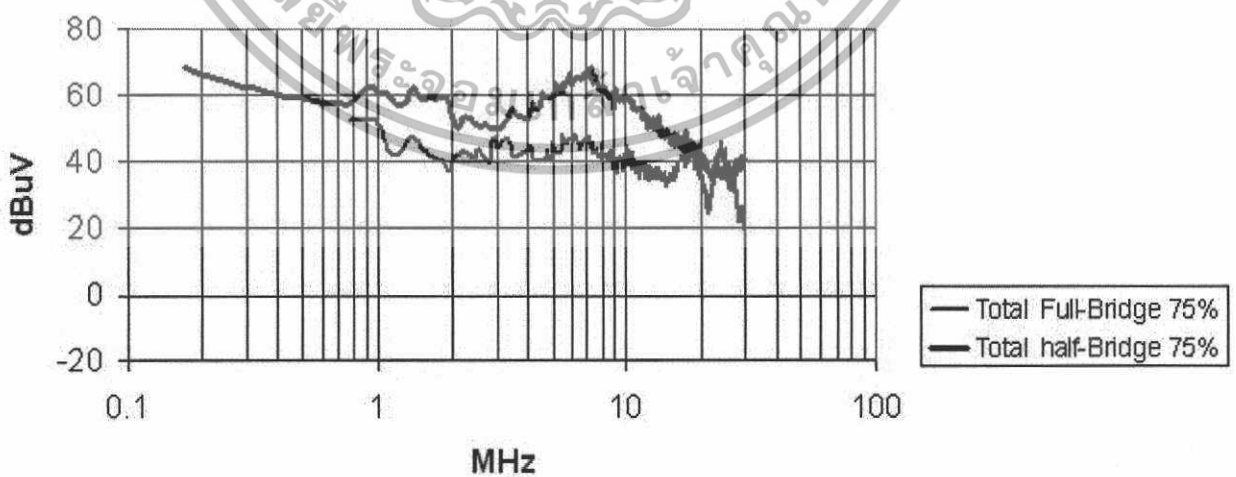
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 75%



รูปที่ 4.12 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 75%



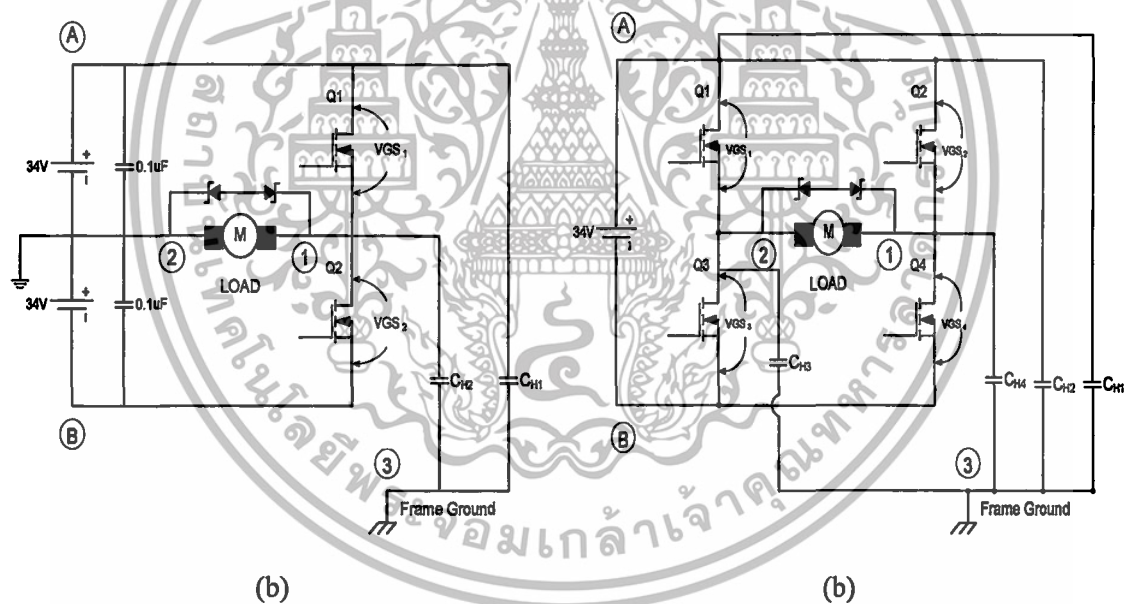
รูปที่ 4.13 เปรียบเทียบสัญญาณรบกวนรวมของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

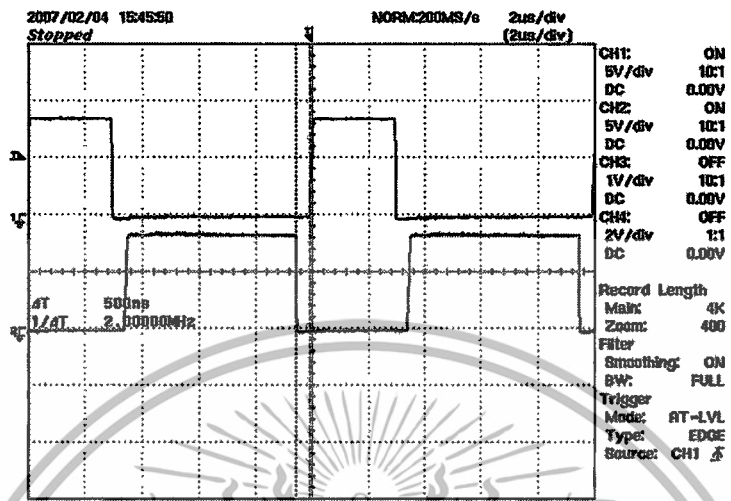
4.3 พารามิเตอร์ที่ใช้ในการทดสอบวงจรฟูลบริดจ์และฮาล์ฟบริดจ์คอนเวอร์เตอร์

- แรงดันอินพุตของฮาล์ฟบริดจ์คอนเวอร์เตอร์ $V_s = \pm 34 \text{ V}$
- แรงดันอินพุตของฟูลบริดจ์คอนเวอร์เตอร์ $V_s = 34 \text{ V}$
- ความถี่ที่ใช้ในการสวิตช์เท่ากับที่ 100 kHz
- ค่าความถี่ที่ก่อให้เกิดเท่ากับที่ 35%
- มอสเฟต IRFP460 ทุกวงจรการทดสอบ
- โหลดคิซิมอเตอร์
- วงจรจับเกตใช้ $R_g=10\Omega, C_g=1\mu\text{F}, \text{TLP250}, V_{dc}=9\text{V}$

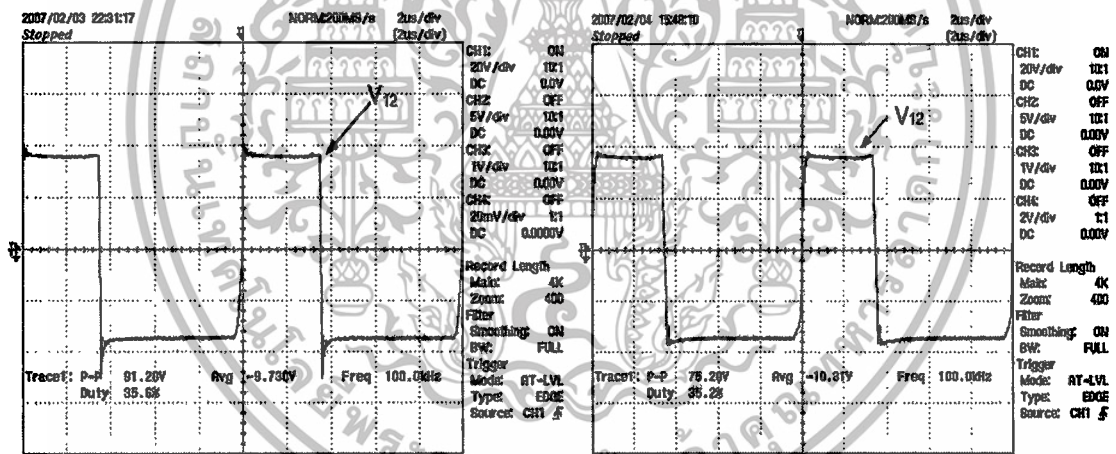
4.3.1 การเปรียบเทียบวงจรขับเคลื่อนมอเตอร์แบบสมดุล (วงจรฟูลบริดจ์คอนเวอร์เตอร์) และ ไม่สมดุล(วงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์) ที่ความถี่เกิด 35%



รูปที่ 4.14 แสดงวงจรพื้นฐาน (a) วงจรขับเคลื่อนมอเตอร์ไม่สมดุล, (b) วงจรขับเคลื่อนมอเตอร์แบบสมดุล



รูปที่ 4.15 แสดงรูปสัญญาณลำดับการสวิตช์ที่คิวดีไอเคล็ด 35%

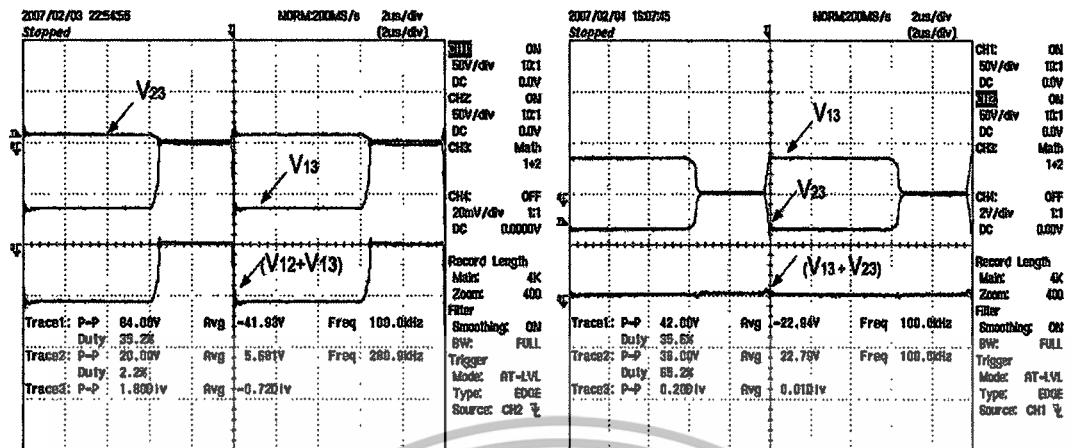


วงจรแบบไม่สมดุล

วงจรแบบสมดุล

รูปที่ 4.16 เปรียบเทียบ V12 ที่คิวดีไอเคล็ด 35%

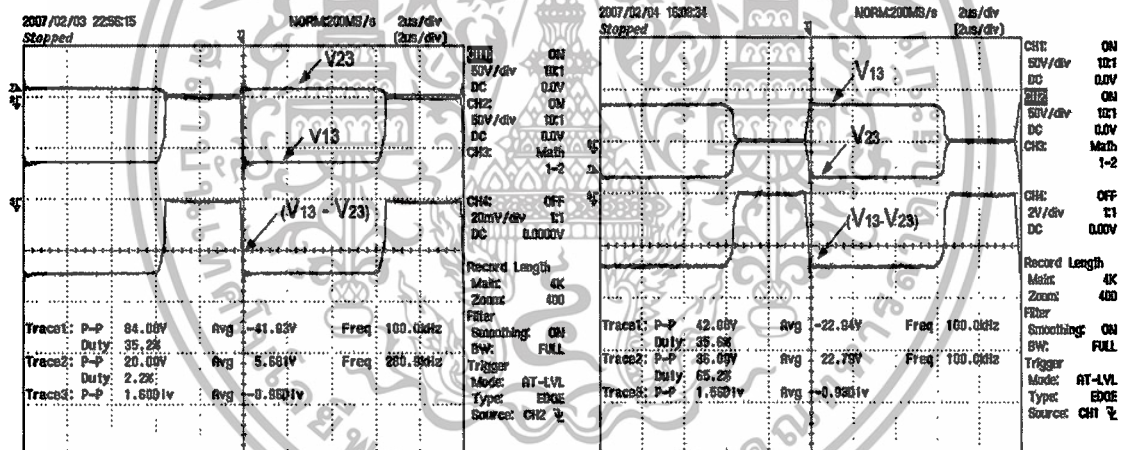
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรแบบ ไม่สมดุล

วงจรแบบ สมดุล

รูปที่ 4.17 เปรียบเทียบ V13+V23 ที่คิวต์ไซเคิล 35%

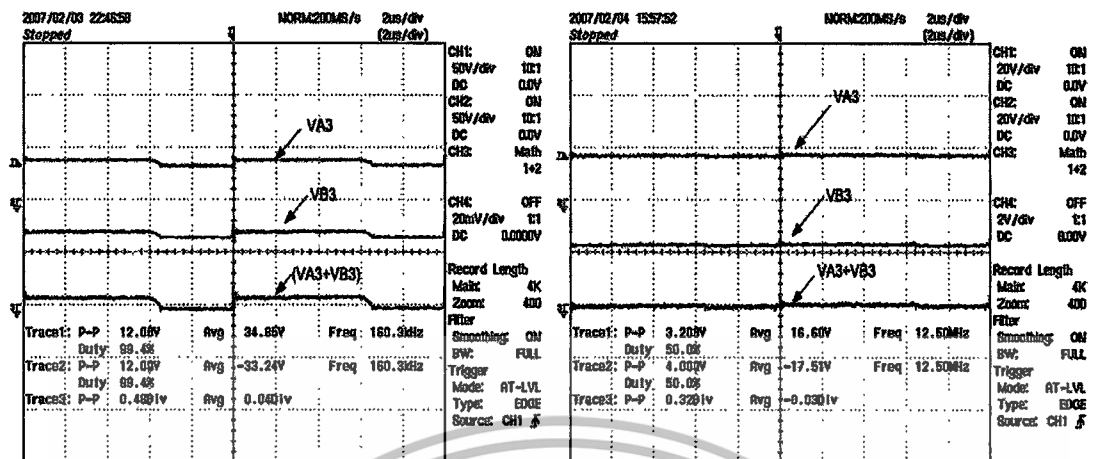


วงจรแบบ ไม่สมดุล

วงจรแบบ สมดุล

รูปที่ 4.18 เปรียบเทียบ V13-V23 ที่คิวต์ไซเคิล 35%

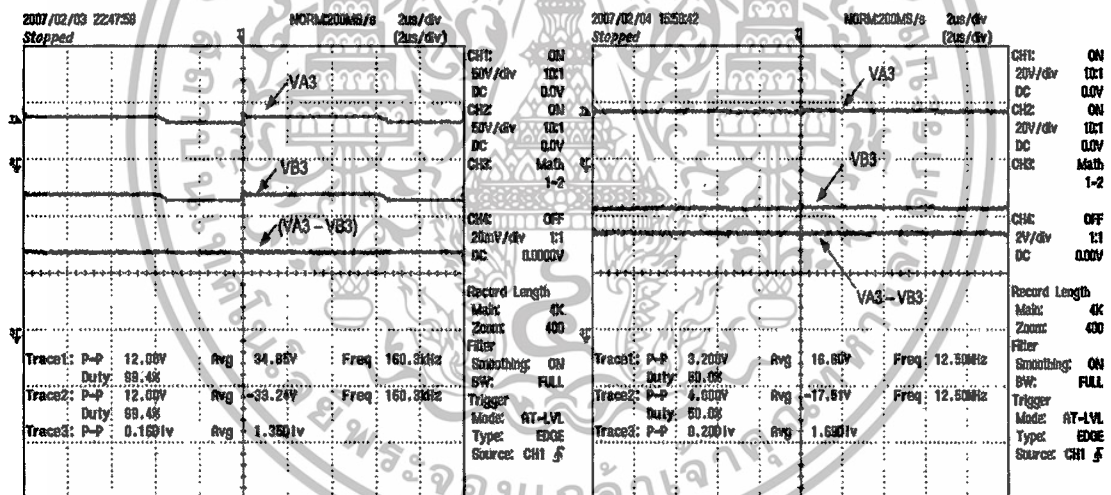
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรแบบไม่สมดุล

วงจรแบบสมดุล

รูปที่ 4.19 เปรียบเทียบ VA3+VB3 ที่คิวตีไซเคิล 35%

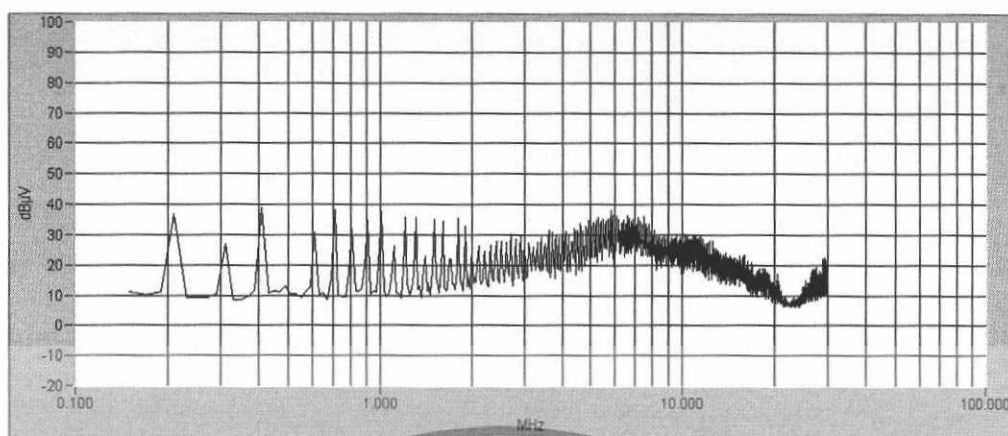


วงจรแบบไม่สมดุล

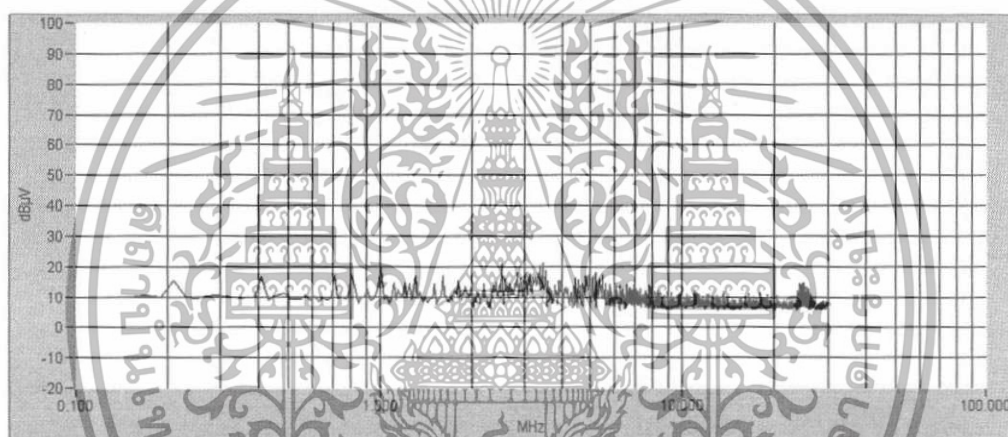
วงจรแบบสมดุล

รูปที่ 4.20 เปรียบเทียบ VA3-VB3 ที่คิวตีไซเคิล 35%

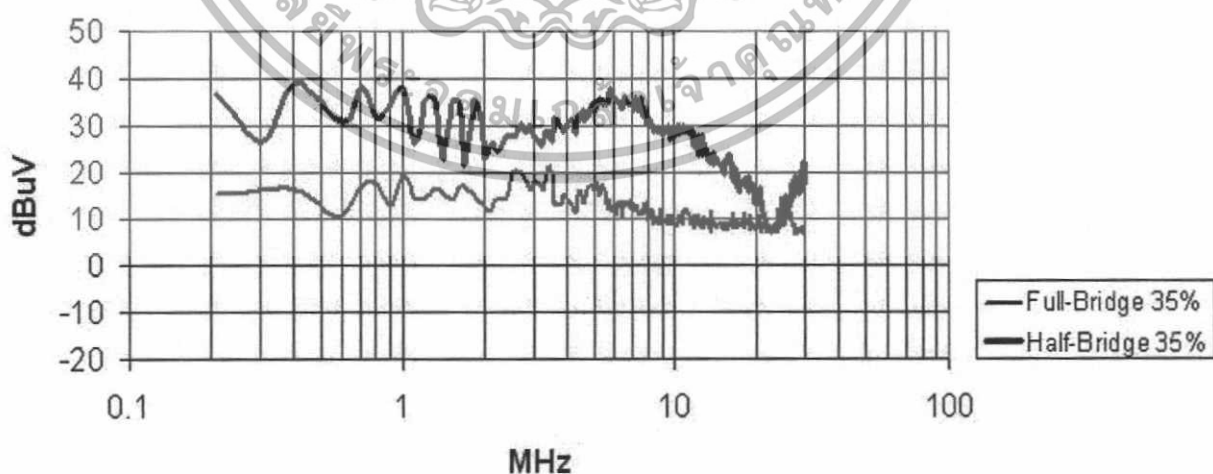
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21 แสดงการกระจายสัญญาณรบกวนของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%

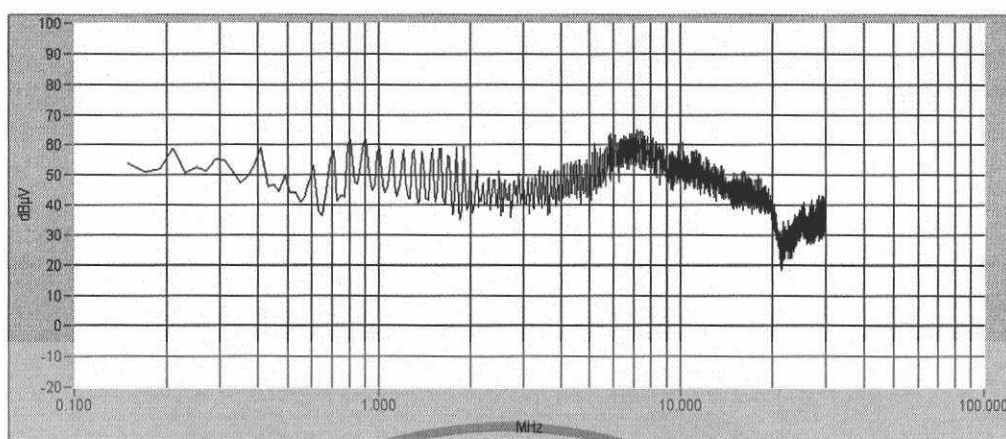


รูปที่ 4.22 แสดงการกระจายสัญญาณรบกวนของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%

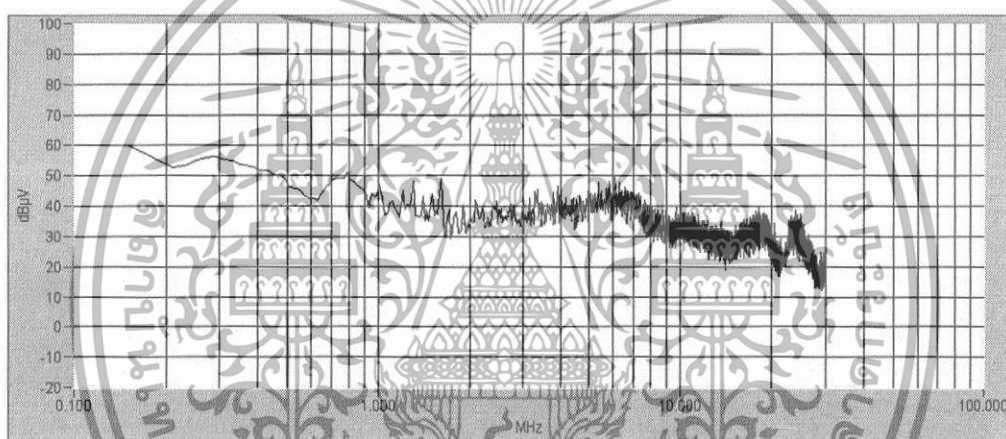


รูปที่ 4.23 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์

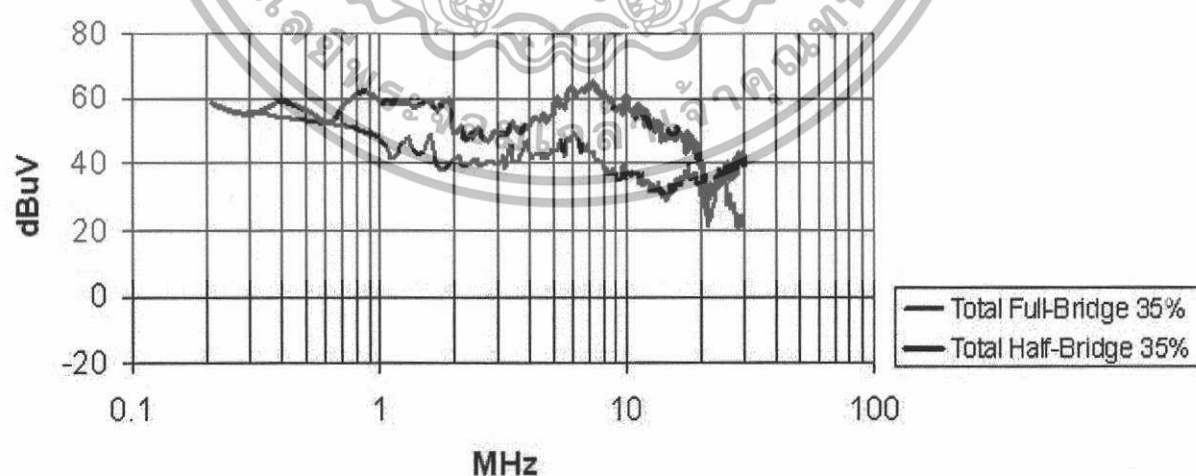
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.24 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%



รูปที่ 4.25 แสดงการกระจายสัญญาณรบกวนรวมของวงจรฟูลบริดจ์คอนเวอร์เตอร์ที่ดิวตี้ไซเคิล 35%



รูปที่ 4.26 การเปรียบเทียบสัญญาณรบกวนของวงจรฟูลบริดจ์และฮาร์ฟบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และการสรุป

5.1 สรุปผลการทดลองวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์

จากการทดลองเมื่อสวิตช์ทำงานเพียงตัวเดียว ทำให้อิมพีแดนซ์ที่สายส่งด้านโหลดไปไม่เท่ากับสายส่งด้านโหลดกลับและเป็นสาเหตุที่ทำให้สายตัวนำไม่บาลานซ์กัน

แรงดัน V13 และ V23 มีค่าไม่เท่ากันไม่สามารถหักล้างกันได้หมด เกิดความไม่สมดุลที่โหลดทำให้เกิดแรงดันรบกวนความถี่สูงไปรบกวนที่โหลด

แรงดัน VA3 และ VB3 มีค่าไม่เท่ากันไม่สามารถหักล้างกันได้หมด เพราะฉะนั้นแหล่งจ่ายแรงดันเกิดความไม่สมดุล

5.2 สรุปผลการทดลองวงจรฟูลบริดจ์คอนเวอร์เตอร์

จากการทดลองเมื่อสวิตช์ทำงานพร้อมกันทั้งสองจะทำให้อิมพีแดนซ์ที่เกิดขึ้นที่สายส่งด้านโหลดไป กับ สายส่งด้านโหลดกลับมีค่าที่ใกล้เคียงกันซึ่งแสดงถึงความสมดุลของสายส่ง

แรงดัน V13 สามารถหักล้างกับ V23 ได้จนเกือบหมดทำให้โหลดเกิดความสมดุล ดังนั้นสัญญาณรบกวนที่ไปปรากฏที่โหลดจะถูกหักล้างจนเกือบหมด

แรงดัน VA3 และ VB3 มีค่าใกล้เคียงกันสามารถหักล้างกันได้ เพราะฉะนั้นแหล่งจ่ายแรงดันเกิดความสมดุล สัญญาณรบกวนจึงไม่ปรากฏ

5.3 สรุปการทดลองทั้งหมด

เมื่อเปรียบเทียบระหว่างวงจรฟูลบริดจ์คอนเวอร์เตอร์กับวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ จากการทดลองที่ได้ เราสามารถสรุปได้ว่าวงจรฟูลบริดจ์คอนเวอร์เตอร์มีประสิทธิภาพในการลดสัญญาณรบกวนได้ดีกว่าวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ เพราะว่าวงจรฟูลบริดจ์คอนเวอร์เตอร์ทำงานในสภาวะสมดุลทั้งสามส่วน คือ DC Source, Transmission Path, Load Terminal สัญญาณรบกวนที่ออกมาจึงมีน้อยมาก

5.4 ข้อเสนอแนะ

จากการออกแบบวงจรที่ใช้ในการทดลองได้ใช้เทคนิคการลดระดับสัญญาณรบกวนโดยใช้หลักการจัดสมดุลเพียงอย่างเดียว หากทำการพิจารณาพร้อมกับเทคนิคอื่นๆ ซึ่งมีมากมายหลายวิธีจะทำให้สามารถลดระดับสัญญาณรบกวนได้มากขึ้น และนอกจากนี้เทคนิคการจัดสมดุลสามารถนำไปประยุกต์ใช้กับวงจรคอนเวอร์เตอร์อื่นๆ ได้

เอกสารอ้างอิง

- [1] มงคล อัสวโกวิทกรณ, วัดสัน ธิรภัทรพงศ์, การลดสัญญาณรบกวน.
กรุงเทพมหานคร : ฟิสิกส์เซ็นเตอร์ การพิมพ์.
- [2] Muhammad H. Rashid. **Power Electronics Circuit Devices and Application.**
Third Edition. New Jersey: Prentice-Hall, Inc. 2004.
- [3] Daniel W. Hart. **Introduction to Power Electronics.** New Jersey : Prentice-Hall,
Inc. 1997
- [4] H.W. Whittington, B.W.Flynn, D.E. Macpherson. **Switched Mode Power Supplies:
Design and Construction.** Somerset : Research Studies Press Ltd. 1992.
- [5] Robert W. Erickson. **Fundamentals of Power Electronics.** Fourth printing
Massachusetts : Kluwer academic publishers. 1999.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TLP250

Transistor Inverter
Inverter For Air Conditionor
IGBT Gate Drive
Power MOS FET Gate Drive

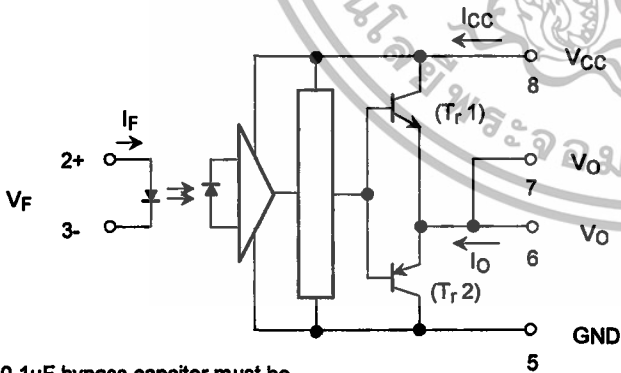
The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
This unit is 8-lead DIP package.
TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

- Input threshold current: $I_F=5\text{mA}(\text{max.})$
- Supply current (I_{CC}): $11\text{mA}(\text{max.})$
- Supply voltage (V_{CC}): $10\text{--}35\text{V}$
- Output current (I_O): $\pm 1.5\text{A}(\text{max.})$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu\text{s}(\text{max.})$
- Isolation voltage: $2500\text{V}_{\text{rms}}(\text{min.})$
- UL recognized: UL1577, file No.E67349
- Option (D4) type
VDE approved: DIN VDE0884/06.92,certificate No.76823
Maximum operating insulation voltage: 630V_{PK}
Highest permissible over voltage: 4000V_{PK}

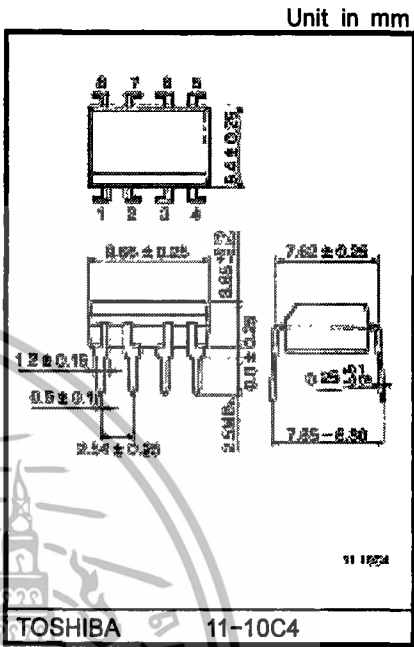
(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: $6.4\text{mm}(\text{min.})$
- Clearance: $6.4\text{mm}(\text{min.})$

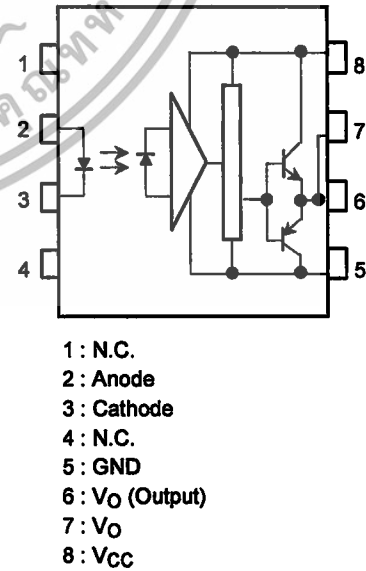
Schmatic



A $0.1\mu\text{F}$ bypass capacitor must be connected between pin 8 and 5 (See Note 5).



Pin Configuration (top view)



Truth Table

	Tr1	Tr2
Input LED On	On	Off
Input LED Off	Off	On

Absolute Maximum Ratings (Ta = 25°C)

Characteristic		Symbol	Rating	Unit
LED	Forward current	IF	20	mA
	Forward current derating (Ta ≥ 70°C)	ΔIF / ΔTa	-0.36	mA / °C
	Peak transient forward current (Note 1)	IFPT	1	A
	Reverse voltage	VR	5	V
	Junction temperature	TJ	125	°C
Detector	"H"peak output current (PW ≤ 2.5μs, f ≤ 15kHz) (Note 2)	IOPH	-1.5	A
	"L"peak output current (PW ≤ 2.5μs, f ≤ 15kHz) (Note 2)	IOLP	+1.5	A
	Output voltage	VO	35	V
			24	
	Supply voltage	VCC	35	V
			24	
	Output voltage derating (Ta ≥ 70°C)	ΔVO / ΔTa	-0.73	V / °C
	Supply voltage derating (Ta ≥ 70°C)	ΔVCC / ΔTa	-0.73	V / °C
	Junction temperature	TJ	125	°C
Operating frequency (Note 3)		f	25	kHz
Operating temperature range		Topr	-20~85	°C
Storage temperature range		Tstg	-55~125	°C
Lead soldering temperature (10 s) (Note 4)		Tsol	260	°C
Isolation voltage (AC, 1 min., R.H. ≤ 60%) (Note 5)		BVS	2500	Vrms

- Note 1: Pulse width PW ≤ 1μs, 300pps
- Note 2: Exporential wavefom
- Note 3: Exporential wavefom, IOPH ≤ -1.0A(≤ 2.5μs), IOLP ≤ +1.0A(≤ 2.5μs)
- Note 4: It is 2 mm or more from a lead root.
- Note 5: Device considered a two terminal device: Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.
- Note 6: A ceramic capacitor(0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

Recommended Operating Conditions

Characteristic	Symbol	Min.	Typ.	Max.		Unit
Input current, on (Note 7)	IF(ON)	7	8	10		mA
Input voltage, off	VF(OFF)	0	—	0.8		V
Supply voltage	VCC	15	—	30	20	V
Peak output current	IOPH/IOLP	—	—	±0.5		A
Operating temperature	Topr	-20	25	70	85	°C

Note 7: Input signal rise time (fall time) < 0.5 μs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Ta = -20~70°C, unless otherwise specified)

Characteristic		Symbol	Test Cir-cuit	Test Condition		Min.	Typ.*	Max.	Unit
Input forward voltage		V _F	—	I _F = 10 mA , Ta = 25°C			1.6	1.8	V
Temperature coefficient of forward voltage		ΔV _F / ΔTa	—	I _F = 10 mA		—	-2.0	—	mV / °C
Input reverse current		I _R	—	V _R = 5V, Ta = 25°C			—	10	μA
Input capacitance		C _T	—	V = 0 , f = 1MHz , Ta = 25°C		—	45	250	pF
Output current	"H" level	I _{OPH}	3	V _{CC} = 30V (*1)	I _F = 10 mA V _{B-6} = 4V	-0.5	-1.5	—	A
	"L" level	I _{OPL}	2		I _F = 0 V _{B-5} = 2.5V	0.5	2	—	
Output voltage	"H" level	V _{OH}	4	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, I _F = 5mA		11	12.8	—	V
	"L" level	V _{OL}	5	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _F = 0.8V		—	-14.2	-12.5	
Supply current	"H" level	I _{CCH}	—	V _{CC} = 30V, I _F = 10mA Ta = 25°C		—	7	—	mA
				V _{CC} = 30V, I _F = 10mA		—	—	11	
	"L" level	I _{CCL}	—	V _{CC} = 30V, I _F = 0mA Ta = 25°C		—	7.5	—	
				V _{CC} = 30V, I _F = 0mA		—	—	11	
Threshold input current	"Output L→H"	I _{FLH}	—	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O > 0V		—	1.2	5	mA
Threshold input voltage	"Output H→L"	I _{FHL}	—	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O < 0V		0.8	—	—	V
Supply voltage		V _{CC}	—			10	—	35	V
Capacitance (input-output)		C _S	—	V _S = 0 , f = 1MHz Ta = 25°C		—	1.0	2.0	pF
Resistance(input-output)		R _S	—	V _S = 500V , Ta = 25°C R.H. ≤ 60%		1×10 ¹²	10 ¹⁴	—	Ω

* All typical values are at Ta = 25°C (*1): Duration of I_O time ≤ 50μs

Switching Characteristics (Ta = -20~70°C , unless otherwise specified)

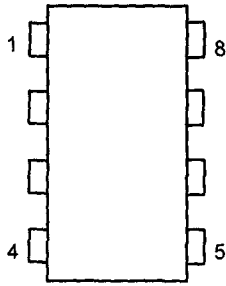
Characteristic		Symbol	Test Cir-cuit	Test Condition	Min.	Typ.*	Max.	Unit
Propagation delay time	L→H	tpLH	6	If = 8mA (Note 7) VCC1 = +15V, VEE1 = -15V RL = 200Ω	—	0.15	0.5	μs
	H→L	tpHL			—	0.15	0.5	
Output rise time		tr			—	—	—	
Output fall time		tf			—	—	—	
Common mode transient immunity at high level output		CMH	7	VCM = 600V, If = 8mA VCC = 30V, Ta = 25°C	-5000	—	—	V / μs
Common mode transient immunity at low level output		CML	7	VCM = 600V, If = 0mA VCC = 30V, Ta = 25°C	5000	—	—	V / μs

* All typical values are at Ta = 25°C

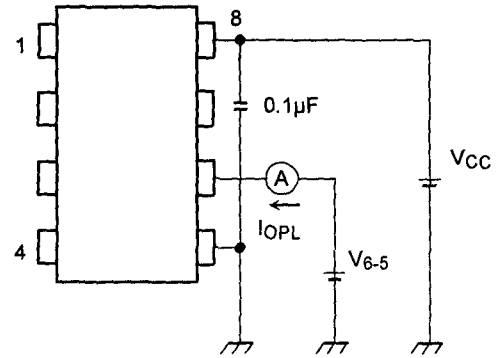
Note 7: Input signal rise time (fall time) < 0.5 μs.



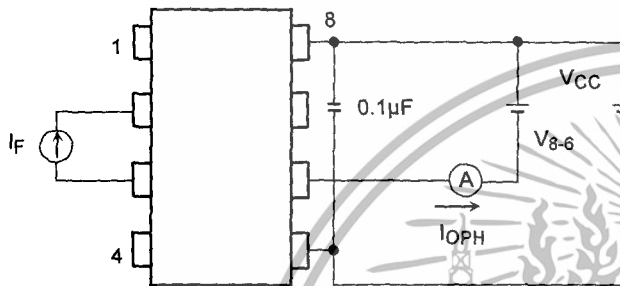
Test Circuit 1 :



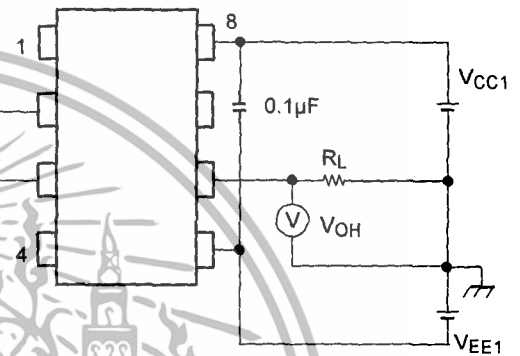
Test Circuit 2 : IOPL



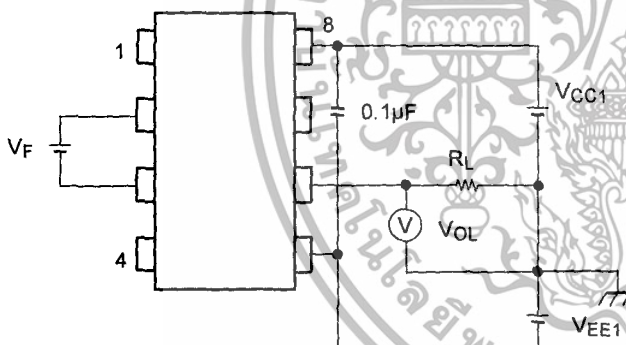
Test Circuit 3 : IOPH



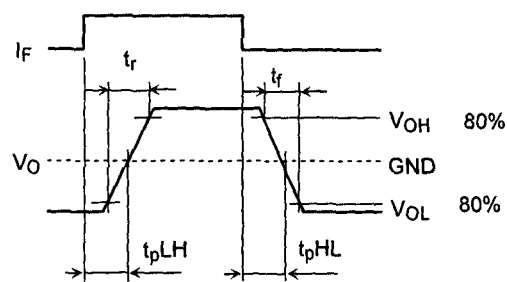
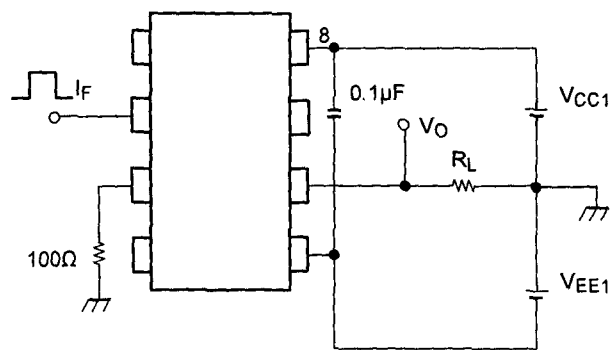
Test Circuit 4 : VOH



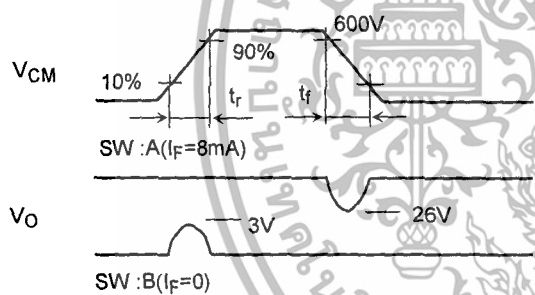
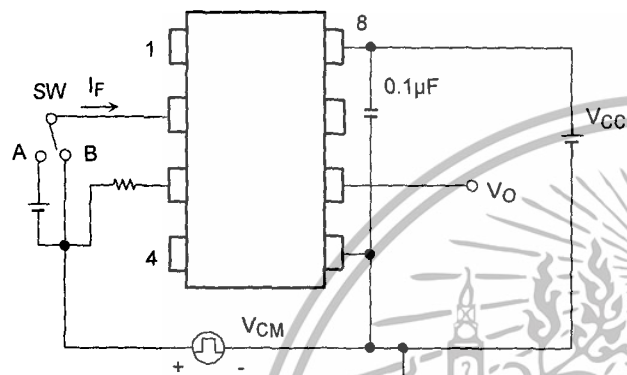
Test Circuit 5 : VOL



Test Circuit 6: t_{pLH} , t_{pHL} , t_r , t_f

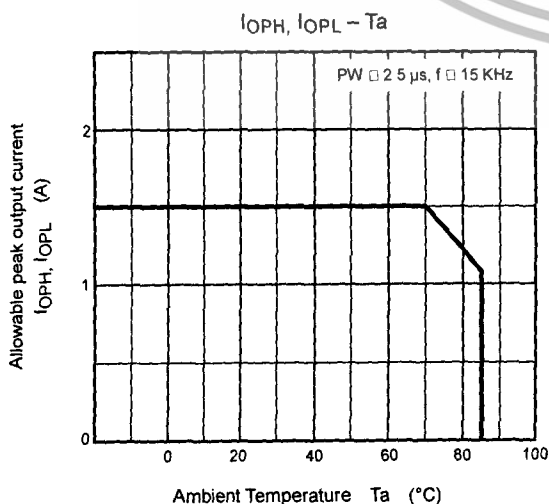
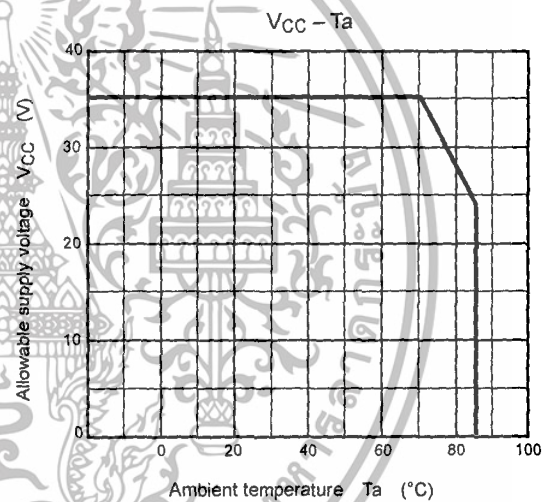
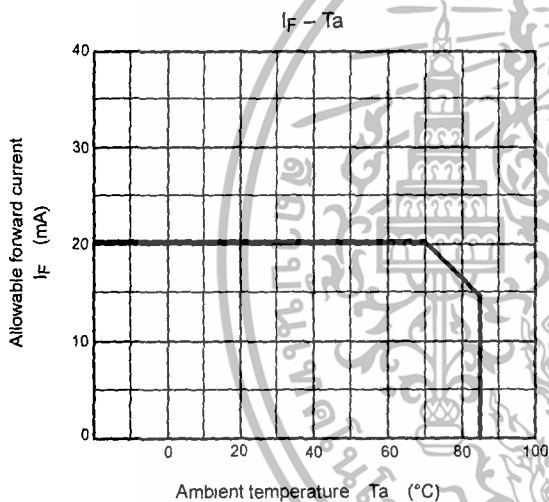
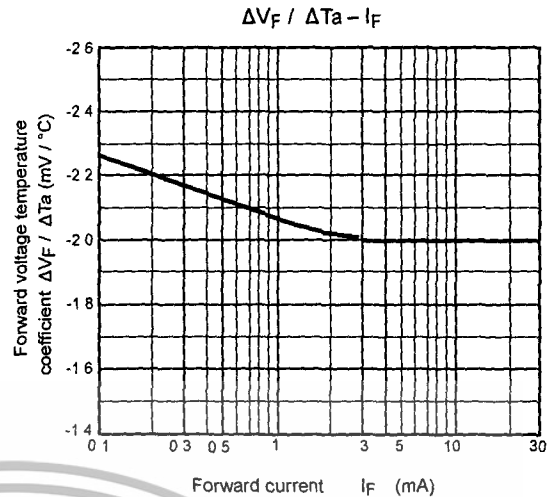
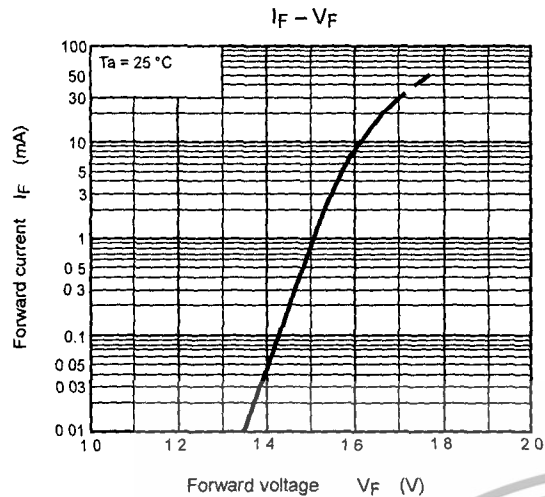


Test Circuit 7: C_{MH} , C_{ML}



$$C_{ML} = \frac{480 \text{ (V)}}{t_r \text{ (}\mu\text{s)}}$$
$$C_{MH} = \frac{480 \text{ (V)}}{t_f \text{ (}\mu\text{s)}}$$

$C_{ML}(C_{MH})$ is the maximum rate of rise (fall) of the common mode voltage that can be sustained with the output voltage in the low (high) state.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

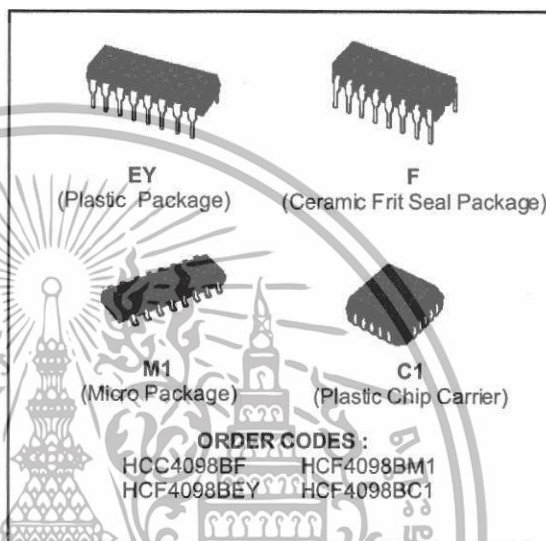
RESTRICTIONS ON PRODUCT USE

- The information contained herein is subject to change without notice.
- The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA for any infringements of patents or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of TOSHIBA or others.
- TOSHIBA is continually working to improve the quality and reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to comply with the standards of safety in making a safe design for the entire system, and to avoid situations in which a malfunction or failure of such TOSHIBA products could cause loss of human life, bodily injury or damage to property.
In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent TOSHIBA products specifications. Also, please keep in mind the precautions and conditions set forth in the "Handling Guide for Semiconductor Devices," or "TOSHIBA Semiconductor Reliability Handbook" etc..
- The TOSHIBA products listed in this document are intended for usage in general electronics applications (computer, personal equipment, office equipment, measuring equipment, industrial robotics, domestic appliances, etc.). These TOSHIBA products are neither intended nor warranted for usage in equipment that requires extraordinarily high quality and/or reliability or a malfunction or failure of which may cause loss of human life or bodily injury ("Unintended Usage"). Unintended Usage include atomic energy control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, combustion control instruments, medical instruments, all types of safety devices, etc.. Unintended Usage of TOSHIBA products listed in this document shall be made at the customer's own risk.
- The products described in this document are subject to the foreign exchange and foreign trade laws.
- TOSHIBA products should not be embedded to the downstream products which are prohibited to be produced and sold, under any law and regulations.
- GaAs(Gallium Arsenide) is used in this product. The dust or vapor is harmful to the human body. Do not break, cut, crush or dissolve chemically.

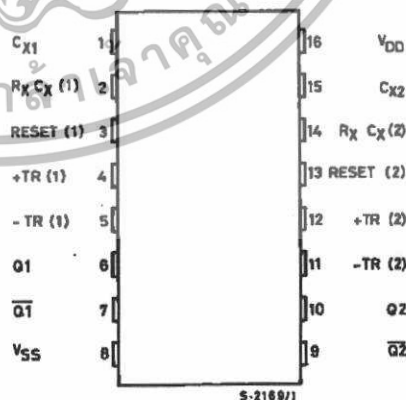
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DUAL MONOSTABLE MULTIVIBRATOR

- RETRIGGERABLE/RESETTABLE CAPABILITY
- TRIGGER AND RESET PROPAGATION DELAYS INDEPENDENT OF R_X , C_X
- TRIGGERING FROM LEADING OR TRAILING EDGE
- Q AND $\bar{Q}$ BUFFERED OUTPUTS AVAILABLE
- SEPARATE RESETS
- WIDE RANGE OF OUTPUT-PULSE WIDTHS
- QUIESCENT CURRENT SPECIFIED TO 20V FOR HCC DEVICE
- 5V, 10V, AND 15V PARAMETRIC RATINGS
- INPUT CURRENT OF 100nA AT 18V AND 25°C FOR HCC DEVICE
- 100% TESTED FOR QUIESCENT CURRENT
- MEETS ALL REQUIREMENTS OF JEDEC TENTATIVE STANDARD N° 13A, "STANDARD SPECIFICATIONS FOR DESCRIPTION OF "B" SERIES CMOS DEVICES"


DESCRIPTION

The **HCC4098B** (extended temperature range) and **HCF4098B** (intermediate temperature range) are monolithic integrated circuit, available in 16-lead dual in-line plastic or ceramic package and plastic micropackage. The **HCC/HCF4098B** dual monostable multivibrator provides stable retriggerable/resettable one-shot operation for any fixed-voltage timing application. An external resistor (R_X) and an external capacitor (C_X) control the timing for the circuit. Adjustment of R_X and C_X provides a wide range of output pulse widths from the Q and $\bar{Q}$ terminals. The time delay from trigger input to output transition (trigger propagation delay) and the time delay from reset input to output transition (reset propagation delay) are independent of R_X and C_X . Leading-edge-triggering (+ TR) and trailing-edge-triggering (- TR) inputs are provided for triggering from either edge of an input pulse. An unused + TR input should be tied to V_{SS} . An unused - TR input should be tied to V_{DD} . A RESET (on low level) is provided for immediate termination of the output pulse or to prevent output pulses when power is turned on. An unused RESET input should be tied to V_{DD} . However, if an entire section of the **4098B** is not used, its RESET should be tied to V_{SS} . See table I. In normal operation the circuit triggers (extends the output

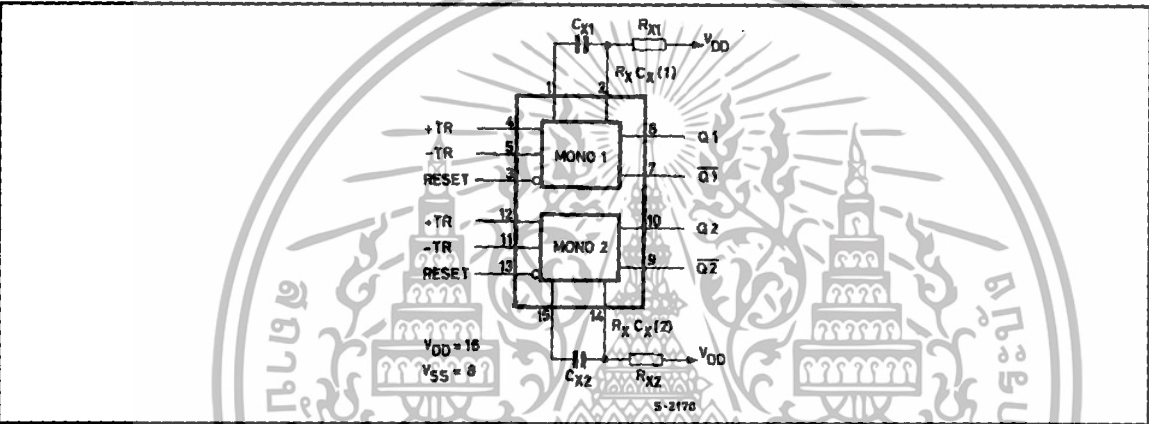
PIN CONNECTIONS


HCC/HCF4098B

pulse one period) on the application of each new trigger pulse. For operation in the non-triggerable mode, Q is connected to -TR when leading-edge triggering (+ TR) is used or Q is connected to + TR when trailing-edge triggering (- TR) is used. The time period (T) for this multivibrator can be approximated by $T_x = 1/2 R_x C_x$ for $C_x \geq 0.01 \mu F$. Time periods as a function of R_x for values of C_x and V_{DD} are given in fig. 8. Values of T vary from unit to unit and as a function of voltage, temperature, and $R_x C_x$. The minimum value of external resistance, R_x , is 5 k Ω . The maxi-

um value of external capacitance, C_x , is 100 μF . Fig.9 shows time periods as a function of C_x for values of R_x and V_{DD} . The output pulse width has variations of $\pm 2.5\%$ typically, over the temperature range of - 55°C to 125° C for $C_x = 1000pF$ and $R_x = 100 k\Omega$. For power supply variations of $\pm 5\%$, the output pulse width has variations of $\pm 0.5\%$ typically, for $V_{DD} = 10V$ and 15V and $\pm 1\%$ typically, for $V_{DD} = 5 V$ at $C_x = 1000 pF$ and $R_x = 5k\Omega$.

FUNCTIONAL DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_{DD}^*	Supply Voltage : HCC Types	- 0.5 to + 20	V
	HCF Types	- 0.5 to + 18	V
V_I	Input Voltage	- 0.5 to $V_{DD} + 0.5$	V
I_I	DC Input Current (any one input)	± 10	mA
P_{tot}	Total Power Dissipation (per package)	200	mW
	Dissipation per Output Transistor for $T_{op} =$ Full Package-temperature Range	100	mW
T_{op}	Operating Temperature : HCC Types	- 55 to + 125	°C
	HCF Types	- 40 to + 85	°C
T_{stg}	Storage Temperature	- 65 to + 150	°C

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for external periods may affect device reliability.
* All voltage values are referred to V_{SS} pin voltage.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage : HCC Types	3 to 18	V
	HCF Types	3 to 15	V
V_I	Input Voltage	0 to V_{DD}	V
T_{op}	Operating Temperature : HCC Types	- 55 to + 125	°C
	HCF Types	- 40 to + 85	°C

LOGIC DIAGRAMS

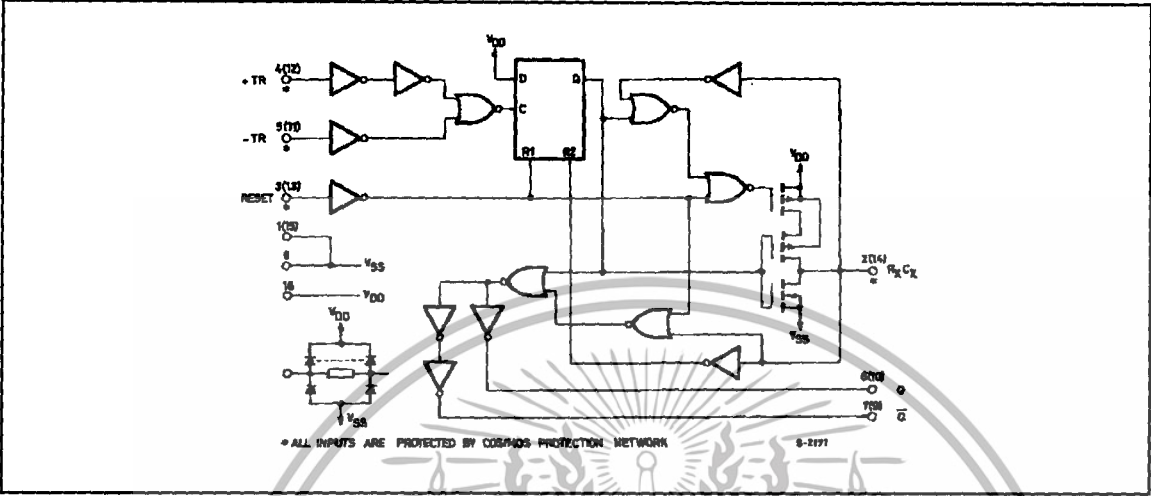
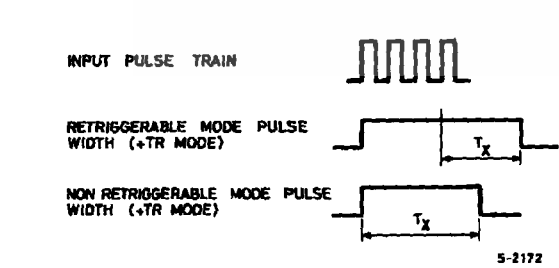


Table 1 : Functional Terminal Connections.

Function	Terminal Connections						Other Connections	
	to V _{DD}		to V _{SS}		Input Pulse to			
	Mono (1)	Mono (2)	Mono (1)	Mono (2)	Mono (1)	Mono (2)	Mono (1)	Mono (2)
Leading - Edge Trigger/Retriggerable	3,5	11,13			4	12		
Leading - Edge Trigger/Non - retriggerable	3	13			4	12	5,7	11,9
Trailing - Edge Trigger/Retriggerable	3	13	4	12	5	11		
Trailing - Edge Trigger/Non - retriggerable	3	13			5	11	4,6	12,10
Unused Section	5	11	3,4	12,13				

Notes : 1. A Retriggerable one-shot multivibrator has an output pulse width which is extended one full time period (T_x) after application of the last trigger pulse.
2. A non-retriggerable one-shot multivibrator has a time period T_x referenced from the application of the first trigger pulse.



HCC/HCF4098B**STATIC ELECTRICAL CHARACTERISTICS** (over recommended operating conditions)

Symbol	Parameter		Test Conditions				Value						Unit	
			V _I (V)	V _O (V)	I _O (μ A)	V _{DD} (V)	T _{Low} *		25°C			T _{High} *		
							Min.	Max.	Min.	Typ.	Max.	Min.		Max.
I _L	Quiescent Current	HCC Types	0/ 5			5		1		0.02	1		30	μ A
			0/10			10		2		0.02	2		60	
			0/15			15		4		0.02	4		120	
			0/20			20		20		0.04	20		600	
		HCF Types	0/ 5			5		4		0.02	4		30	
			0/10			10		8		0.02	8		60	
			0/15			15		16		0.02	16		120	
V _{OH}	Output High Voltage	0/ 5		< 1	5	4.95		4.95			4.95		V	
		0/10		< 1	10	9.95		9.95			9.95			
		0/15		< 1	15	14.95		14.95			14.95			
V _{OL}	Output Low Voltage	5/0		< 1	5		0.05			0.05		0.05	V	
		10/0		< 1	10		0.05			0.05		0.05		
		15/0		< 1	15		0.05			0.05		0.05		
V _{IH}	Input High Voltage		0.5/4.5	< 1	5	3.5		3.5			3.5		V	
			1/9	< 1	10	7		7			7			
			1.5/13.5	< 1	15	11		11			11			
V _{IL}	Input Low Voltage		4.5/0.5	< 1	5		1.5			1.5		1.5	V	
			9/1	< 1	10		3			3		3		
			13.5/1.5	< 1	15		4			4		4		
I _{OH}	Output Drive Current	HCC Types	0/ 5	2.5		5	- 2		- 1.6	- 3.2		- 1.15	mA	
			0/ 5	4.6		5	- 0.64		- 0.51	- 1		- 0.36		
			0/10	9.5		10	- 1.6		- 1.3	- 2.6		- 0.9		
			0/15	13.5		15	- 4.2		- 3.4	- 6.8		- 2.4		
		HCF Types	0/ 5	2.5		5	- 1.53		- 1.36	- 3.2		- 1.1		
			0/ 5	4.6		5	- 0.52		- 0.44	- 1		- 0.36		
			0/10	9.5		10	- 1.3		- 1.1	- 2.6		- 0.9		
I _{OL}	Output Sink Current	HCC Types	0/ 5	0.4		5	0.64		0.51	1		0.36	mA	
			0/10	0.5		10	1.6		1.3	2.6		0.9		
			0/15	1.5		15	4.2		3.4	6.8		2.4		
		HCF Types	0/ 5	0.4		5	0.52		0.44	1		0.36		
			0/10	0.5		10	1.3		1.1	2.6		0.9		
			0/15	1.5		15	3.6		3.0	6.8		2.4		
I _{IH} , I _{IL}	Input Leakage Current	HCC Types	0/18	Any Input	18		$\pm$ 0.1		$\pm$ 10 ⁻⁵	$\pm$ 0.1		$\pm$ 1	μ A	
		HCF Types	0/15		15		$\pm$ 0.3		$\pm$ 10 ⁻⁵	$\pm$ 0.3		$\pm$ 1		
C _I	Input Capacitance			Any Input					5	7.5			pF	

* T_{Low} = - 55°C for HCC device : - 40°C for HCF device.* T_{High} = + 125°C for HCC device : + 85°C for HCF device.The Noise Margin for both "1" and "0" level is : 1V min. with V_{DD} = 5V, 2V min. with V_{DD} = 10V, 2.5 V min. with V_{DD} = 15V.

HCC/HCF4098B

DYNAMIC ELECTRICAL CHARACTERISTICS ($T_{amb} = 25^{\circ}\text{C}$, $C_L = 50\text{pF}$, $R_L = 200\text{k}\Omega$, typical temperature coefficient for all V_{DD} values is $0.3\%/^{\circ}\text{C}$, all input rise and fall times = 20ns)

Symbol	Parameter	Test Conditions			Value			Unit
		R_X (k Ω)	C_X (pF)	V_{DD} (V)	Min.	Typ.	Max.	
t_{PLH} , t_{PHL}	Trigger Propagation Delay Time (+ TR, – TR to Q, $\bar{Q}$)	5 to 10.000	≥ 15	5		250	500	ns
				10		125	250	
				15		100	200	
t_{WH} , t_{WL}	Trigger Pulse Width	5 to 10.000	≥ 15	5	140	70		ns
				10	60	30		
				15	40	20		
t_{TLH}	Transition Time	5 to 10.000	≥ 15	5		100	200	ns
				10		50	100	
				15		40	80	
t_{THL}	Transition Time	5 to 10.000	15 to 10.000	5		100	200	
				10		50	100	
				15		40	80	
		5 to 10.000	0.01 μF to 0.1 μF	5		150	300	
				10		75	150	
				15		65	130	
		5 to 10.000	0.1 μF to 1 μF	5		250	500	
				10		150	300	
				15		80	160	
t_{PLH} , t_{PHL}	Propagation Delay Time (reset)	5 to 10.000	≥ 15	5		225	450	ns
				10		125	250	
				15		75	150	
t_{WR}	Pulse Width (reset)	15	15	5	200	100		ns
				10	80	40		
				15	60	30		
				5	1200	600		
				10	600	300		
				15	500	250		
		100	1000	5	50	250		ns
				10	30	15		
				15	20	10		
				5	50	250		
				10	30	15		
				15	20	10		
t_r , t_f (TR)	Rise or Fall Time (trigger)		5 to 15				100	μs
	Pulse Width Match Between Circuits in Same Package	10	10.000	5		5	10	%
				10		7.5	15	
				15		7.5	15	

HCC/HCF4098B

Figure 2 : Typical Output Low (sink) Current Characteristics.

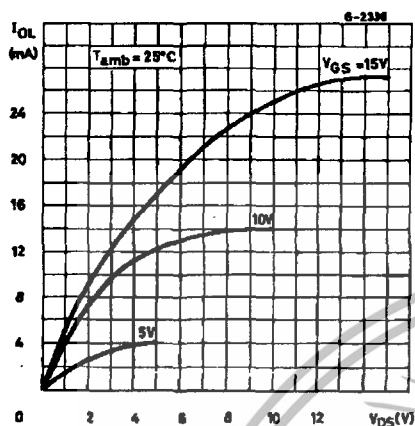


Figure 3 : Minimum Output Low (sink) Current Characteristics.

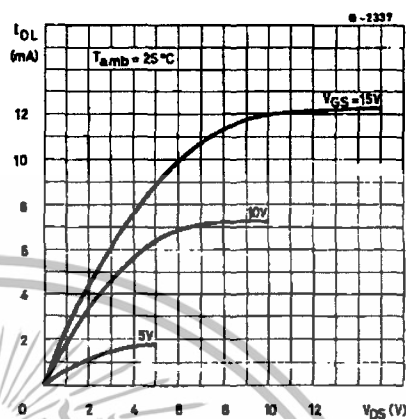


Figure 4 : Typical Output High (source) Current Characteristics.

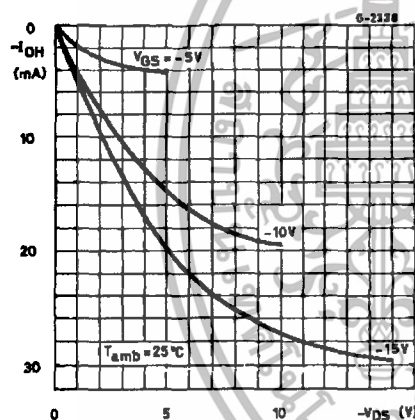


Figure 5 : Minimum Output High (source) Current Characteristics.

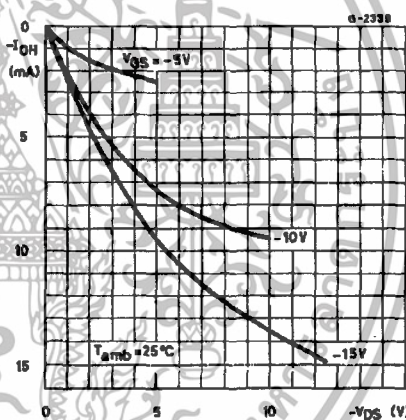
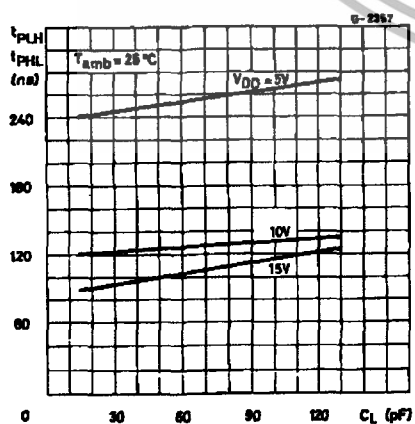
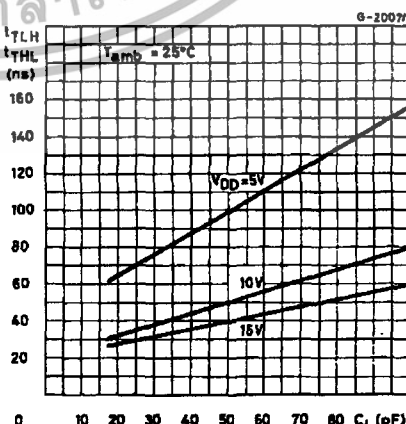
Figure 6 : Typical Propagation Delay Times vs. Load Capacitance, Trigger in to Q out. (All values of C_x and R_x).Figure 7 : Transition Time vs. Load Capacitance for R_x = 5kΩ, 10000 kΩ and C_x = 15pF, 10000pF.

Figure 8 : Typical External Resistance vs. Pulse Width at Various V_{DD} and C_X .

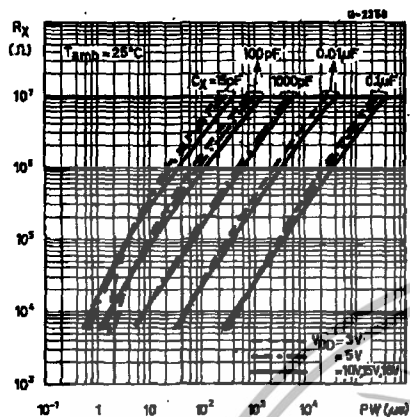


Figure 9 : Typical External Capacitance vs. Pulse Width at Various V_{DD} and R_X .

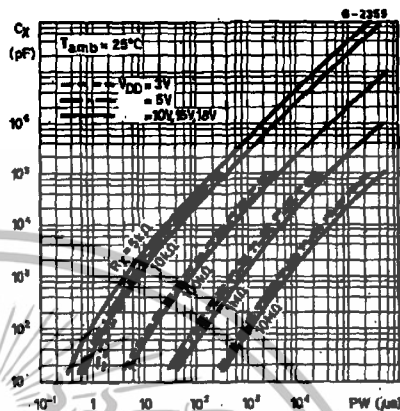


Figure 10 : Typical Minimum Reset Pulse Width vs. External Capacitance.

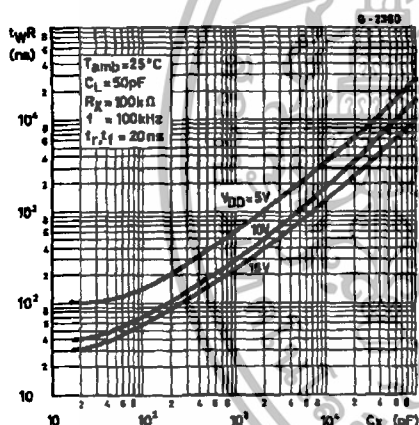
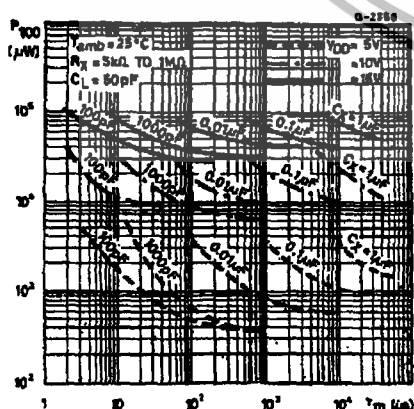


Figure 11 : Average Power Dissipation for 100% Duty Cycle vs. One-shot Pulse width.



To calculate average power dissipation (P) for less than 100% duty cycle :
 P_{100} = average power for 100% duty cycle

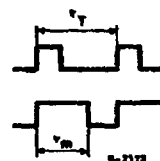
$$P = \left(\frac{\tau_m}{\tau_T} \right) P_{100} \text{ where } \tau_m = \text{one-shot pulse width}$$

τ_T = trigger pulse period

e.g. : For $\tau_m = 600\text{ms}$, $\tau_T = 1000\text{ms}$,
 $C_X = 0.01\mu\text{F}$, $V_{DD} = 5\text{V}$

$$P = \left(\frac{600}{1000} \right) 103\mu\text{W} = 600\mu\text{W}$$

(see dotted line on graph)



9-2178

HCC/HCF4098B

TEST CIRCUITS

Figure 12 : Quiescent -Device Current.

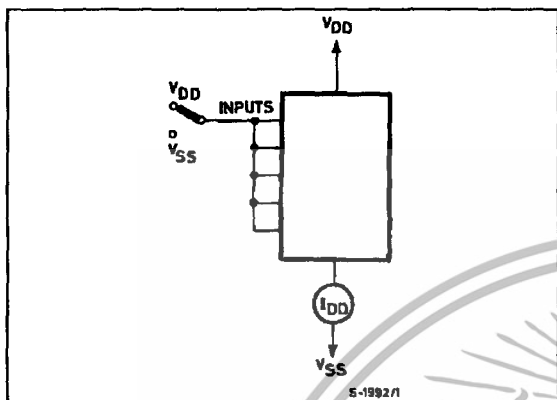


Figure 13 : Input-Voltage.

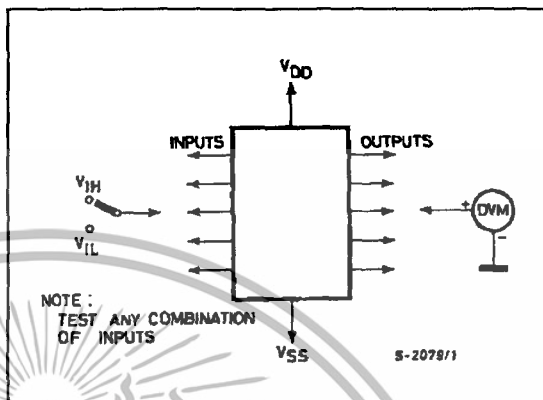
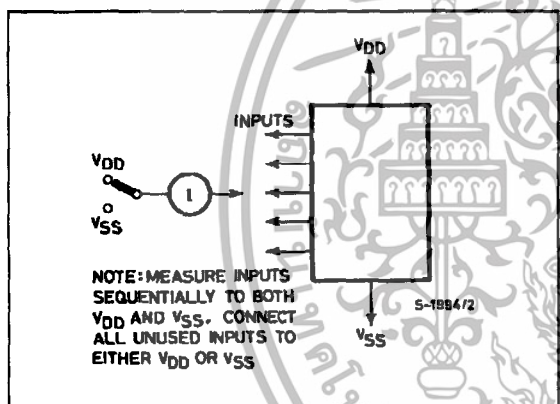


Figure 14 : Input Leakage.



TYPICAL APPLICATIONS

Figure 15 : Astable Multivibrator with Restart after Reset Capability.

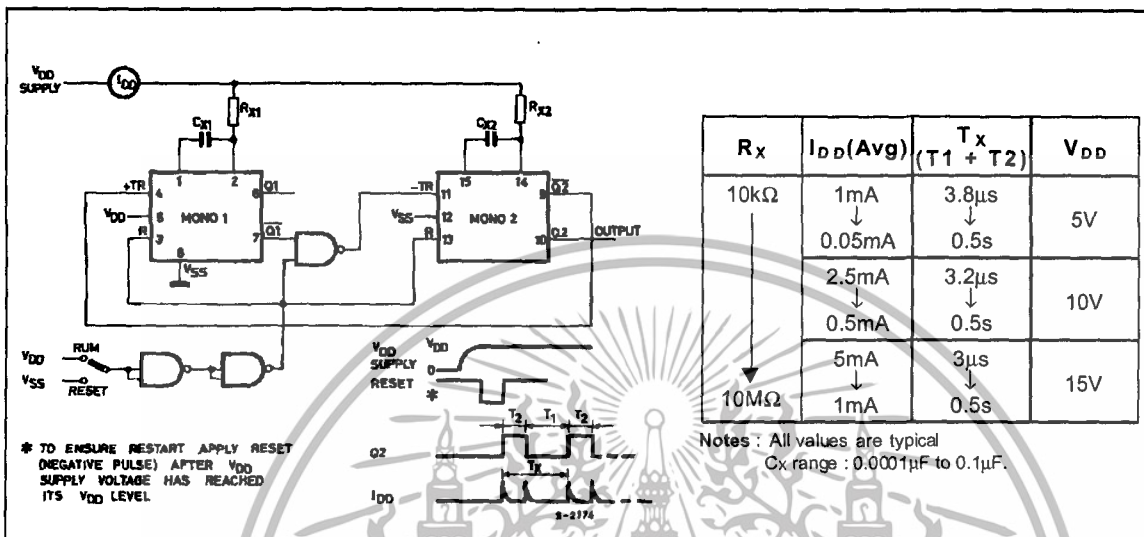
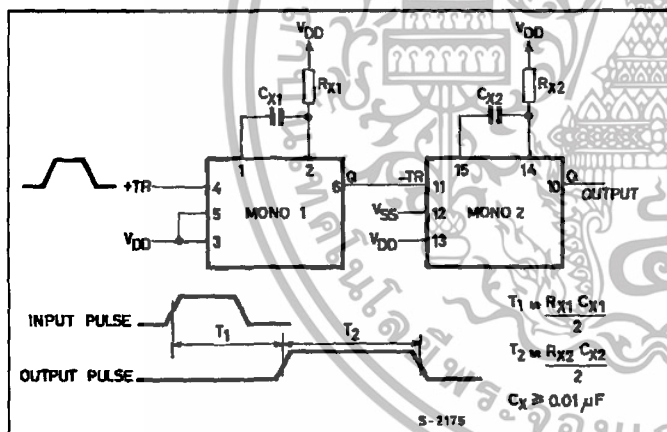


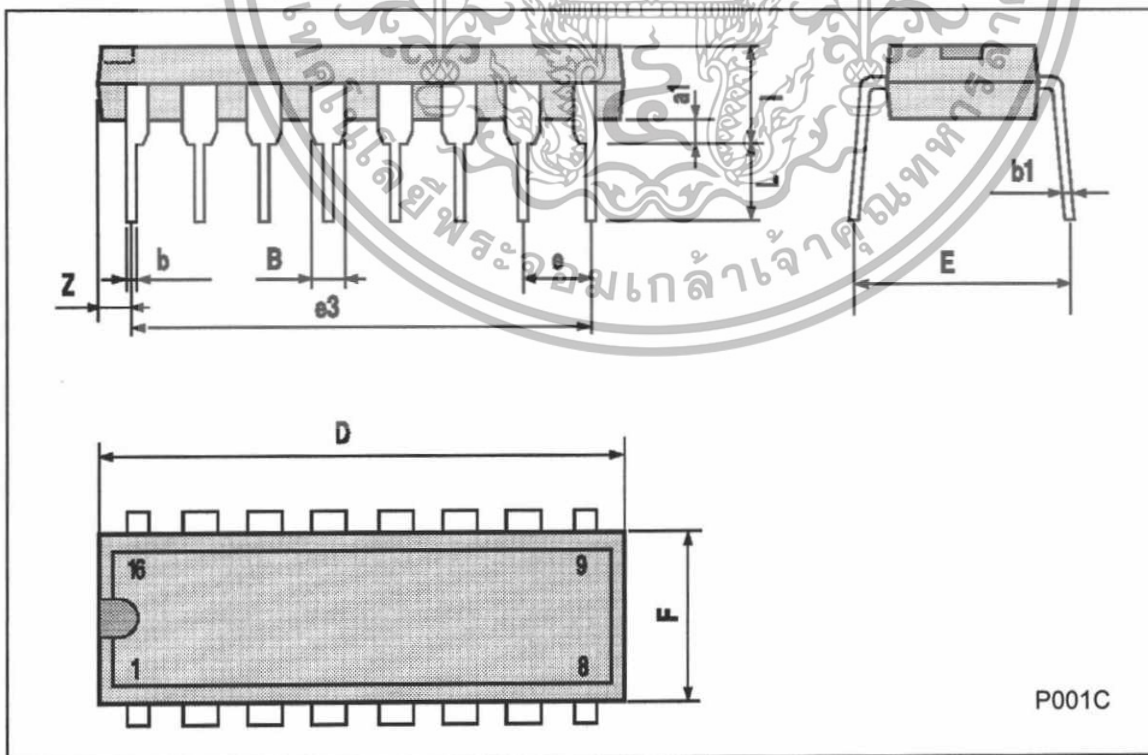
Figure 16 : Pulse Delay.



HCC/HCF4098B

Plastic DIP16 (0.25) MECHANICAL DATA

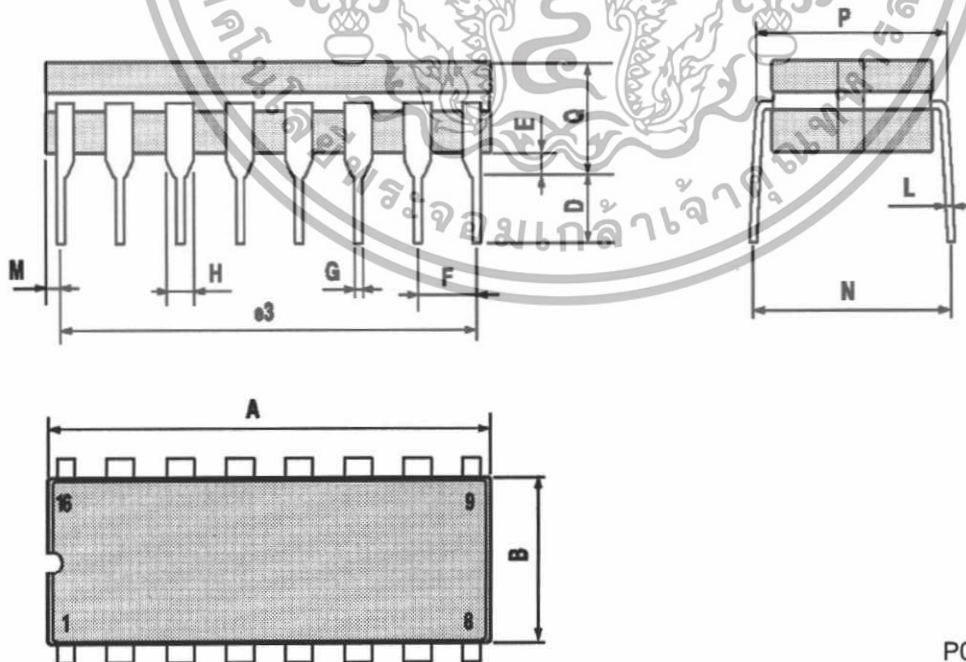
DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.51			0.020		
B	0.77		1.65	0.030		0.065
b		0.5			0.020	
b1		0.25			0.010	
D			20			0.787
E		8.5			0.335	
e		2.54			0.100	
e3		17.78			0.700	
F			7.1			0.280
I			5.1			0.201
L		3.3			0.130	
Z			1.27			0.050



HCC/HCF4098B

Ceramic DIP16/1 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			20			0.787
B			7			0.276
D		3.3			0.130	
E	0.38			0.015		
e3		17.78			0.700	
F	2.29		2.79	0.090		0.110
G	0.4		0.55	0.016		0.022
H	1.17		1.52	0.046		0.060
L	0.22		0.31	0.009		0.012
M	0.51		1.27	0.020		0.050
N			10.3			0.406
P	7.8		8.05	0.307		0.317
Q			5.08			0.200

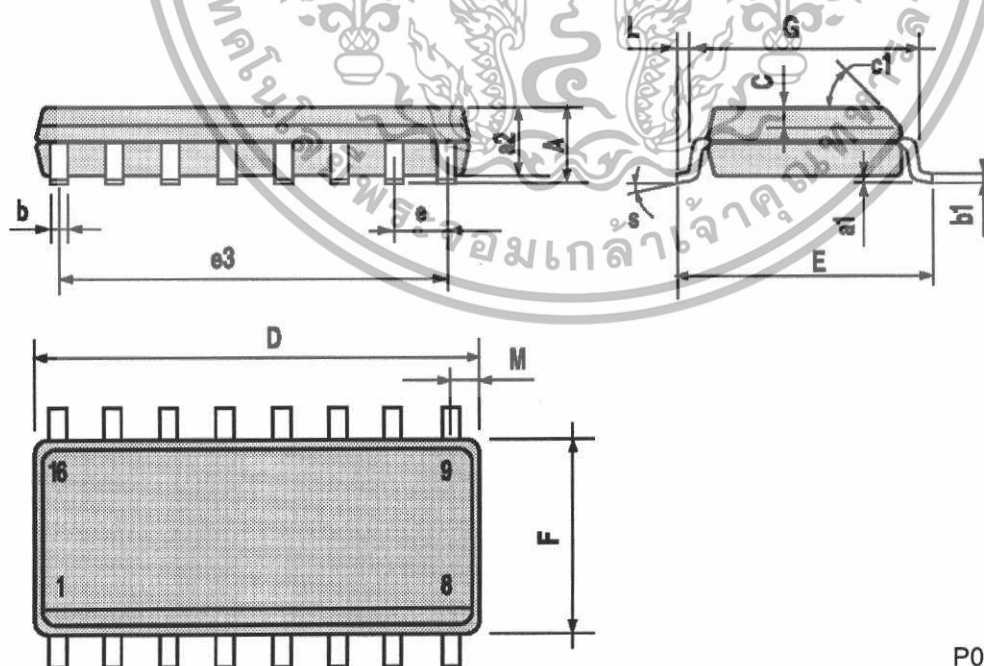


P053D

HCC/HCF4098B

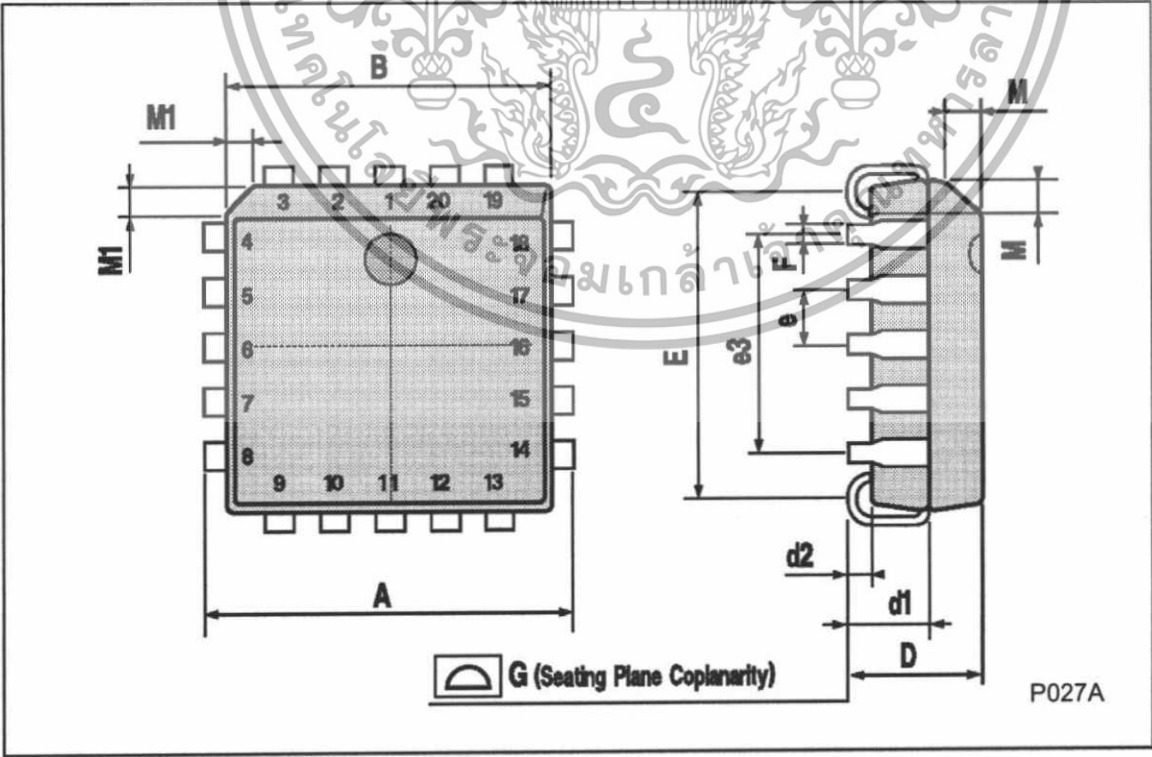
SO16 (Narrow) MECHANICAL DATA

DIM.	mm			Inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			1.75			0.068
a1	0.1		0.2	0.004		0.007
a2			1.65			0.064
b	0.35		0.46	0.013		0.018
b1	0.19		0.25	0.007		0.010
C		0.5			0.019	
c1			45° (typ.)			
D	9.8		10	0.385		0.393
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		8.89			0.350	
F	3.8		4.0	0.149		0.157
G	4.6		5.3	0.181		0.208
L	0.5		1.27	0.019		0.050
M			0.62			0.024
S			8° (max.)			



PLCC20 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	9.78		10.03	0.385		0.395
B	8.89		9.04	0.350		0.356
D	4.2		4.57	0.165		0.180
d1		2.54			0.100	
d2		0.56			0.022	
E	7.37		8.38	0.290		0.330
e		1.27			0.050	
e3		5.08			0.200	
F		0.38			0.015	
G			0.101			0.004
M		1.27			0.050	
M1		1.14			0.045	



HCC/HCF4098B



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may results from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1994 SGS-THOMSON Microelectronics - All Rights Reserved

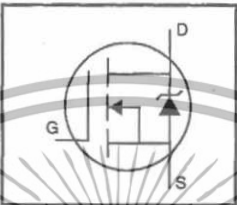
SGS-THOMSON Microelectronics GROUP OF COMPANIES

Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands - Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A

IRFP460

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements

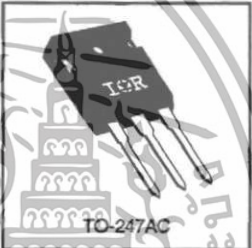


$V_{DS} = 500V$
 $R_{DS(on)} = 0.27\Omega$
 $I_D = 20A$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA
SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	20	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	13	A
I_{DM}	Pulsed Drain Current ①	80	A
$P_D @ T_C = 25^\circ C$	Power Dissipation	280	W
	Linear Derating Factor	2.2	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	960	mJ
I_{AR}	Avalanche Current ①	20	A
E_{AR}	Repetitive Avalanche Energy ①	28	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J	Operating Junction and	-55 to $+150$	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting Torque, 6-32 or M3 screw	10 lbf·in (1.1 N·m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.45	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

IRFP460



Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage	500	—	—	V	V _{GS} =0V, I _D = 250μA
ΔV _{(BR)DSS} /ΔT _J	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to 25°C, I _D = 1mA
R _{DS(on)}	Static Drain-to-Source On-Resistance	—	—	0.27	Ω	V _{GS} =10V, I _D =12A ④
V _{GS(th)}	Gate Threshold Voltage	2.0	—	4.0	V	V _{DS} =V _{GS} , I _D = 250μA
g _{fs}	Forward Transconductance	13	—	—	S	V _{DS} =50V, I _D =12A ④
I _{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V _{DS} =500V, V _{GS} =0V
		—	—	250	μA	V _{DS} =400V, V _{GS} =0V, T _J =125°C
I _{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V _{GS} =20V
	Gate-to-Source Reverse Leakage	—	—	-100	nA	V _{GS} =-20V
Q _g	Total Gate Charge	—	—	210	nC	I _D =20A
Q _{gs}	Gate-to-Source Charge	—	—	29	nC	V _{DS} =400V
Q _{gd}	Gate-to-Drain ("Miller") Charge	—	—	110	nC	V _{GS} =10V See Fig. 6 and 13 ④
t _{d(on)}	Turn-On Delay Time	—	18	—	ns	V _{DD} =250V
t _r	Rise Time	—	59	—	ns	I _D =20A
t _{d(off)}	Turn-Off Delay Time	—	110	—	ns	R _G =4.3Ω
t _f	Fall Time	—	58	—	ns	R _D =13Ω See Figure 10 ④
L _D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L _S	Internal Source Inductance	—	13	—	nH	
C _{iss}	Input Capacitance	—	4200	—	pF	V _{GS} =0V
C _{oss}	Output Capacitance	—	870	—	pF	V _{DS} = 25V
C _{rss}	Reverse Transfer Capacitance	—	350	—	pF	f=1.0MHz See Figure 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I _S	Continuous Source Current (Body Diode)	—	—	20	A	MOSFET symbol showing the integral reverse p-n junction diode.
I _{SM}	Pulsed Source Current (Body Diode) ①	—	—	80	A	
V _{SD}	Diode Forward Voltage	—	—	1.8	V	T _J =25°C, I _S =20A, V _{GS} =0V ④
t _{rr}	Reverse Recovery Time	—	570	860	ns	T _J =25°C, I _F =20A
Q _{rr}	Reverse Recovery Charge	—	5.7	8.6	μC	di/dt=100A/μs ④
t _{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L _S +L _D)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- ② V_{DD}=50V, starting T_J=25°C, L=4.3mH R_G=25Ω, I_{AS}=20A (See Figure 12)
- ③ I_{SD}≤20A, di/dt≤160A/μs, V_{DD}≤V_{(BR)DSS}, T_J≤150°C
- ④ Pulse width ≤ 300 μs; duty cycle ≤2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRFP460

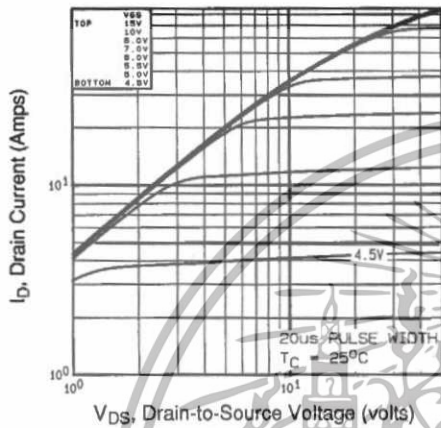


Fig 1. Typical Output Characteristics,
 $T_C = 25^\circ\text{C}$

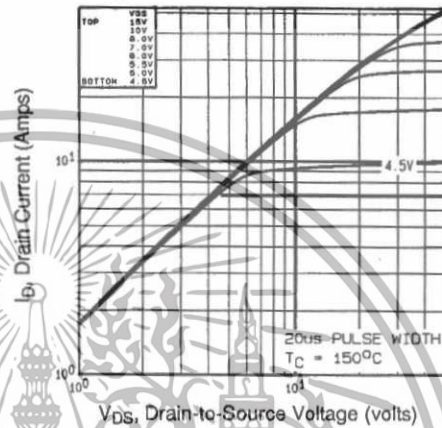


Fig 2. Typical Output Characteristics,
 $T_C = 150^\circ\text{C}$

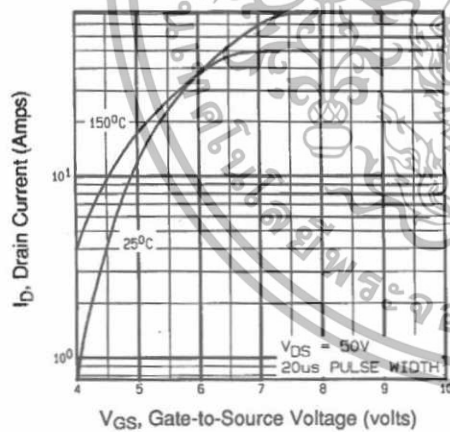


Fig 3. Typical Transfer Characteristics

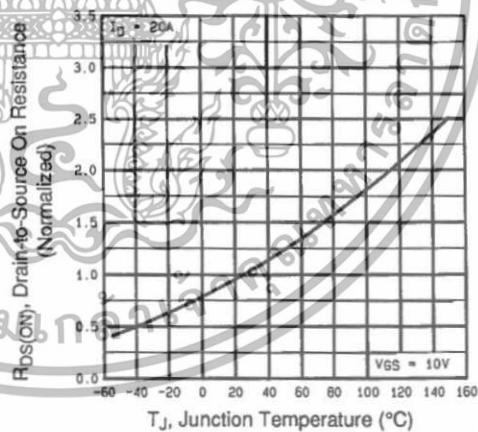


Fig 4. Normalized On-Resistance
Vs. Temperature

DATA
SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFP460

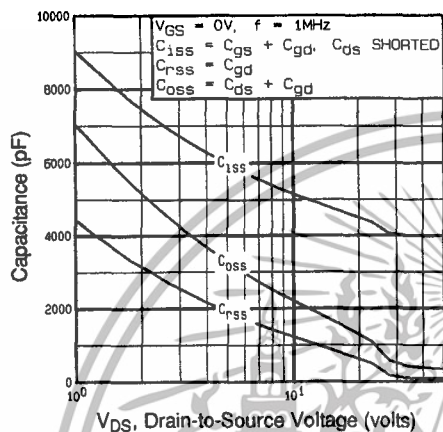


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

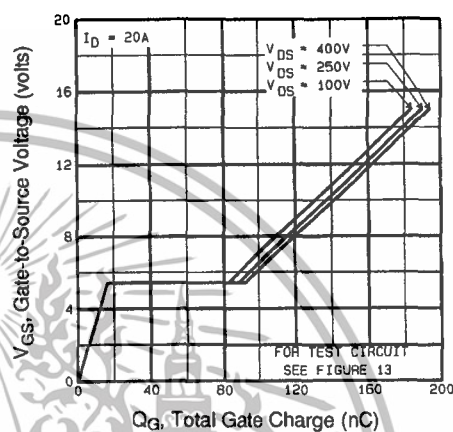


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

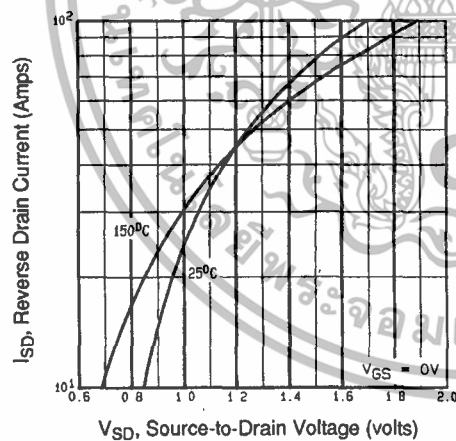


Fig 7. Typical Source-Drain Diode Forward Voltage

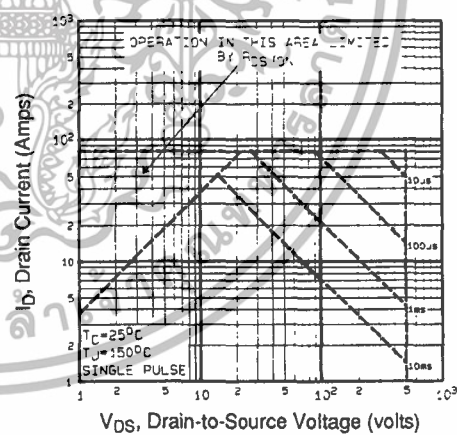


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRFP460

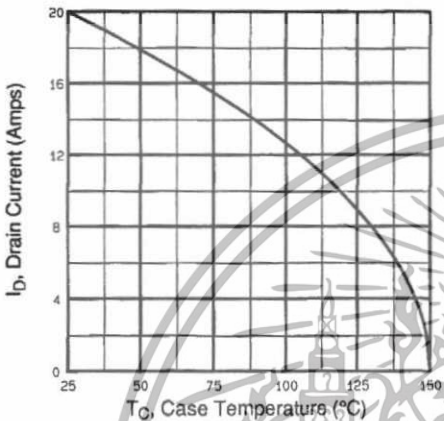


Fig 9. Maximum Drain Current Vs. Case Temperature

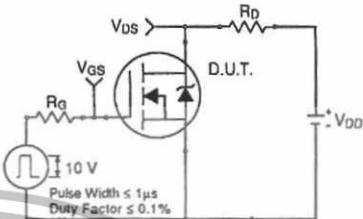


Fig 10a. Switching Time Test Circuit

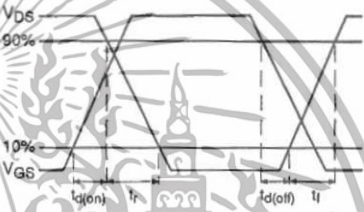


Fig 10b. Switching Time Waveforms

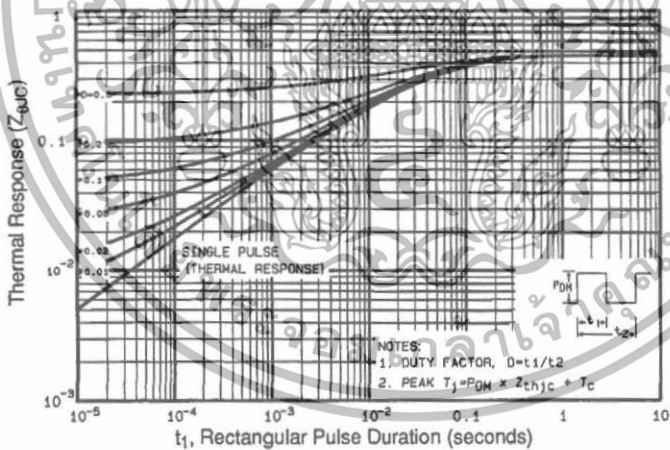


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

DATA SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFP460

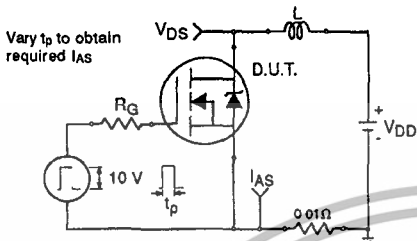


Fig 12a. Unclamped Inductive Test Circuit

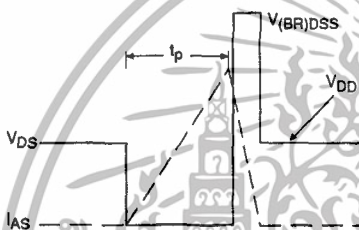


Fig 12b. Unclamped Inductive Waveforms

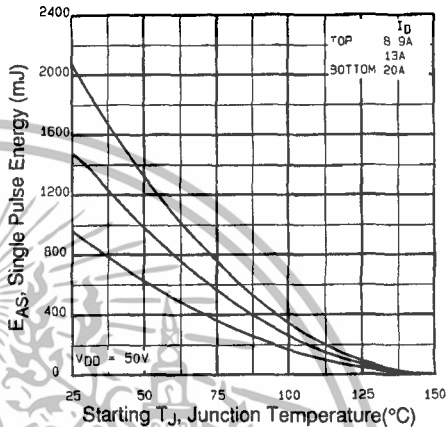


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

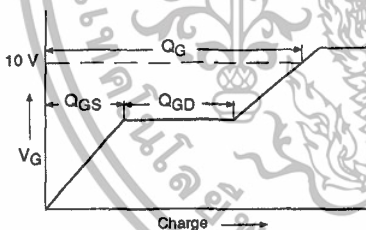


Fig 13a. Basic Gate Charge Waveform

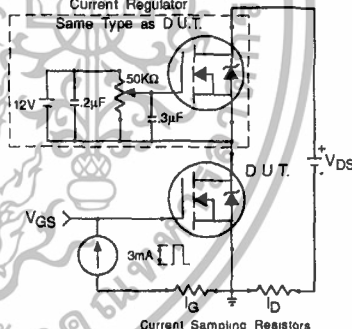


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505

Appendix B: Package Outline Mechanical Drawing – See page 1511

Appendix C: Part Marking Information – See page 1517



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN5407, SN5417, SN7407, SN7417
HEX BUFFERS/DRIVERS
WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032G - DECEMBER 1983 - REVISED MAY 2004

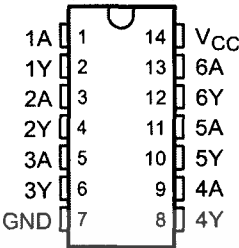
- Convert TTL Voltage Levels to MOS Levels
- High Sink-Current Capability
- Input Clamping Diodes Simplify System Design
- Open-Collector Driver for Indicator Lamps and Relays
- Inputs Fully Compatible With Most TTL Circuits

description/ordering information

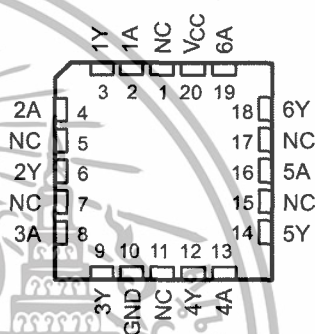
These TTL hex buffers/drivers feature high-voltage open-collector outputs for interfacing with high-level circuits (such as MOS) or for driving high-current loads (such as lamps or relays) and also are characterized for use as buffers for driving TTL inputs. The SN5407 and SN7407 have minimum breakdown voltages of 30 V, and the SN5417 and SN7417 have minimum breakdown voltages of 15 V. The maximum sink current is 30 mA for the SN5407 and SN5417 and 40 mA for the SN7407 and SN7417.

These devices perform the Boolean function $Y = A$ in positive logic.

SN5407, SN5417 . . . J OR W PACKAGE
SN7407, SN7417 . . . D, N, OR NS PACKAGE
(TOP VIEW)



SN5407 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	SOIC - D	Tube	SN7407D	7407
		Tape and reel	SN7407DR	
		Tube	SN7417D	7417
		Tape and reel	SN7417DR	
	PDIP - N	Tube	SN7407N	SN7407N
			SN7417N	SN7417N
-55°C to 125°C	SOP - NS	Tape and reel	SN7407NSR	SN7407
			SN7417NSR	SN7417
	CDIP - J	Tube	SNJ5407J	SNJ5407J
	CFP - W	Tube	SNJ5417J	SNJ5417J
	LCCC - FK	Tube	SNJ5407W	SNJ5407W
			SNJ5407FK	SNJ5407FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้ภายในเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN5407, SN5417, SN7407, SN7417
HEX BUFFERS/DRIVERS
WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS
SDLS032G - DECEMBER 1983 - REVISED MAY 2004

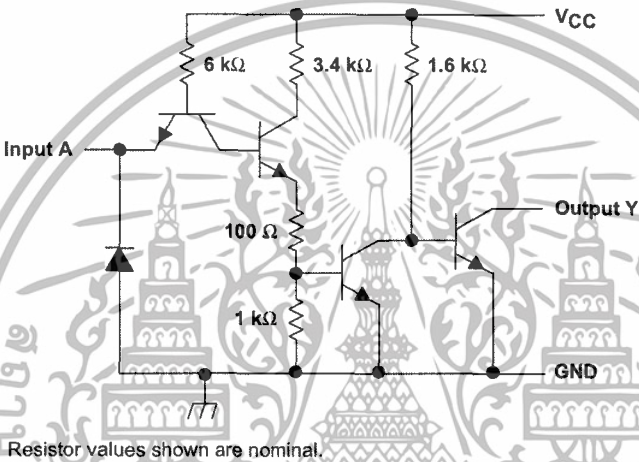
description/ordering information (continued)

These circuits are completely compatible with most TTL families. Inputs are diode clamped to minimize transmission-line effects, which simplifies design. Typical power dissipation is 145 mW, and average propagation delay time is 14 ns.

logic diagram, each buffer/driver (positive logic)



schematic



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage, V_{CC}	7 V
Input voltage, V_I (see Note 1)	5.5 V
Output voltage, V_O (see Notes 1 and 2): SN5407, SN7407	30 V
SN5417, SN7417	15 V
Package thermal impedance, θ_{JA} (see Note 3): D package	86°C/W
N package	80°C/W
NS package	76°C/W
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
- 1. All voltage values are with respect to GND.
 - 2. This is the maximum voltage that should be applied to any output when it is in the off state.
 - 3. The package thermal impedance is calculated in accordance with JESD 51-7.

SN5407, SN5417, SN7407, SN7417

HEX BUFFERS/DRIVERS

WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032G - DECEMBER 1983 - REVISED MAY 2004

recommended operating conditions (see Note 4)

			MIN	NOM	MAX	UNIT
V _{CC}	Supply voltage	SN5407, SN5417	4.5	5	5.5	V
		SN7407, SN7417	4.75	5	5.25	
V _{IH}	High-level input voltage		2			V
V _{IL}	Low-level input voltage				0.8	V
V _{OH}	High-level output voltage	SN5407, SN7407			30	V
		SN5417, SN7417			15	
I _{OL}	Low-level output current	SN5407, SN5417			30	mA
		SN7407, SN7417			40	
T _A	Operating free-air temperature	SN5407, SN5417	-55		125	°C
		SN7407, SN7417	0		70	

NOTE 4: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V _{IK}	V _{CC} = MIN,	I _I = -12 mA			-1.5	V
I _{OH}	V _{CC} = MIN,	V _{IH} = 2 V			0.25	mA
					0.25	
V _{OL}	V _{CC} = MIN,	V _{IL} = 0.8 V			0.4	V
					0.7	
					0.7	
					0.7	
I _I	V _{CC} = MAX,	V _I = 5.5 V			1	mA
I _{IH}	V _{CC} = MAX,	V _{IH} = 2.4 V			40	µA
I _{IL}	V _{CC} = MAX,	V _{IL} = 0.4 V			-1.6	mA
I _{CCH}	V _{CC} = MAX			29	41	mA
I _{CCL}	V _{CC} = MAX			21	30	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

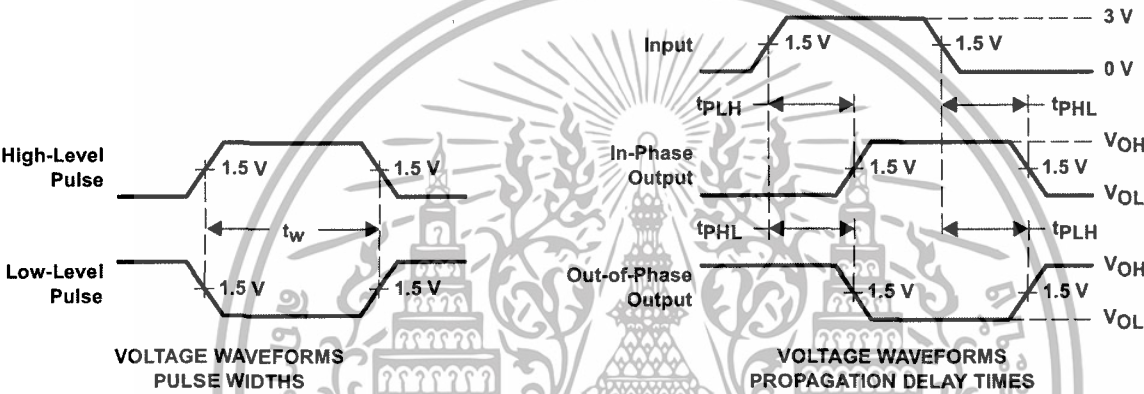
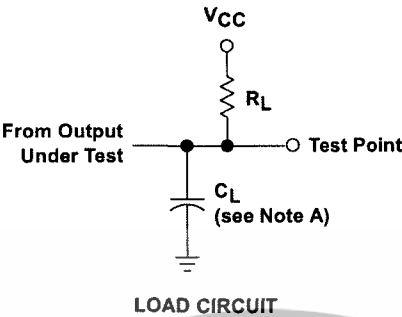
switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{PLH}	A	Y	R _L = 110 Ω, C _L = 15 pF	6	10	ns	
t _{PHL}				20	30		
t _{PLH}	A	Y	R _L = 150 Ω, C _L = 50 pF		15	ns	
t _{PHL}					26		



SN5407, SN5417, SN7407, SN7417
HEX BUFFERS/DRIVERS
WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS
SDLS032G - DECEMBER 1983 - REVISED MAY 2004

PARAMETER MEASUREMENT INFORMATION



- NOTES: A. C_L includes probe and jig capacitance.
B. In the examples above, the phase relationships between inputs and outputs have been chosen arbitrarily.
C. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1\text{ MHz}$, $Z_O = 60\ \Omega$, $t_r \leq 7\text{ ns}$, $t_f \leq 7\text{ ns}$.
D. The outputs are measured one at a time, with one input transition per measurement.

Figure 1. Load Circuit and Voltage Waveforms



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
JM38510/00803BCA	ACTIVE	CDIP	J	14	1	None	Call TI	Level-NC-NC-NC
JM38510/00803BDA	ACTIVE	CFP	W	14	1	None	Call TI	Level-NC-NC-NC
SN5407J	ACTIVE	CDIP	J	14	1	None	Call TI	Level-NC-NC-NC
SN5417J	ACTIVE	CDIP	J	14	1	None	Call TI	Level-NC-NC-NC
SN7407D	ACTIVE	SOIC	D	14	50	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SN7407DR	ACTIVE	SOIC	D	14	2500	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SN7407J	OBSOLETE	CDIP	J	14		None	Call TI	Call TI
SN7407N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
SN7407N3	OBSOLETE	PDIP	N	14		None	Call TI	Call TI
SN7407NSR	ACTIVE	SO	NS	14	2000	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SN7417D	ACTIVE	SOIC	D	14	50	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SN7417DR	ACTIVE	SOIC	D	14	2500	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SN7417N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
SN7417N3	OBSOLETE	PDIP	N	14		None	Call TI	Call TI
SN7417NSR	ACTIVE	SO	NS	14	2000	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/ Level-1-235C-UNLIM
SNJ5407FK	ACTIVE	LCCC	FK	20	1	None	Call TI	Level-NC-NC-NC
SNJ5407J	ACTIVE	CDIP	J	14	1	None	Call TI	Level-NC-NC-NC
SNJ5407W	ACTIVE	CFP	W	14	1	None	Call TI	Level-NC-NC-NC
SNJ5417J	ACTIVE	CDIP	J	14	1	None	Call TI	Level-NC-NC-NC

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - May not be currently available - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

None: Not yet available Lead (Pb-Free).

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Green (RoHS & no Sb/Br): TI defines "Green" to mean "Pb-Free" and in addition, uses package materials that do not contain halogens, including bromine (Br) or antimony (Sb) above 0.1% of total product weight.

⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take

reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

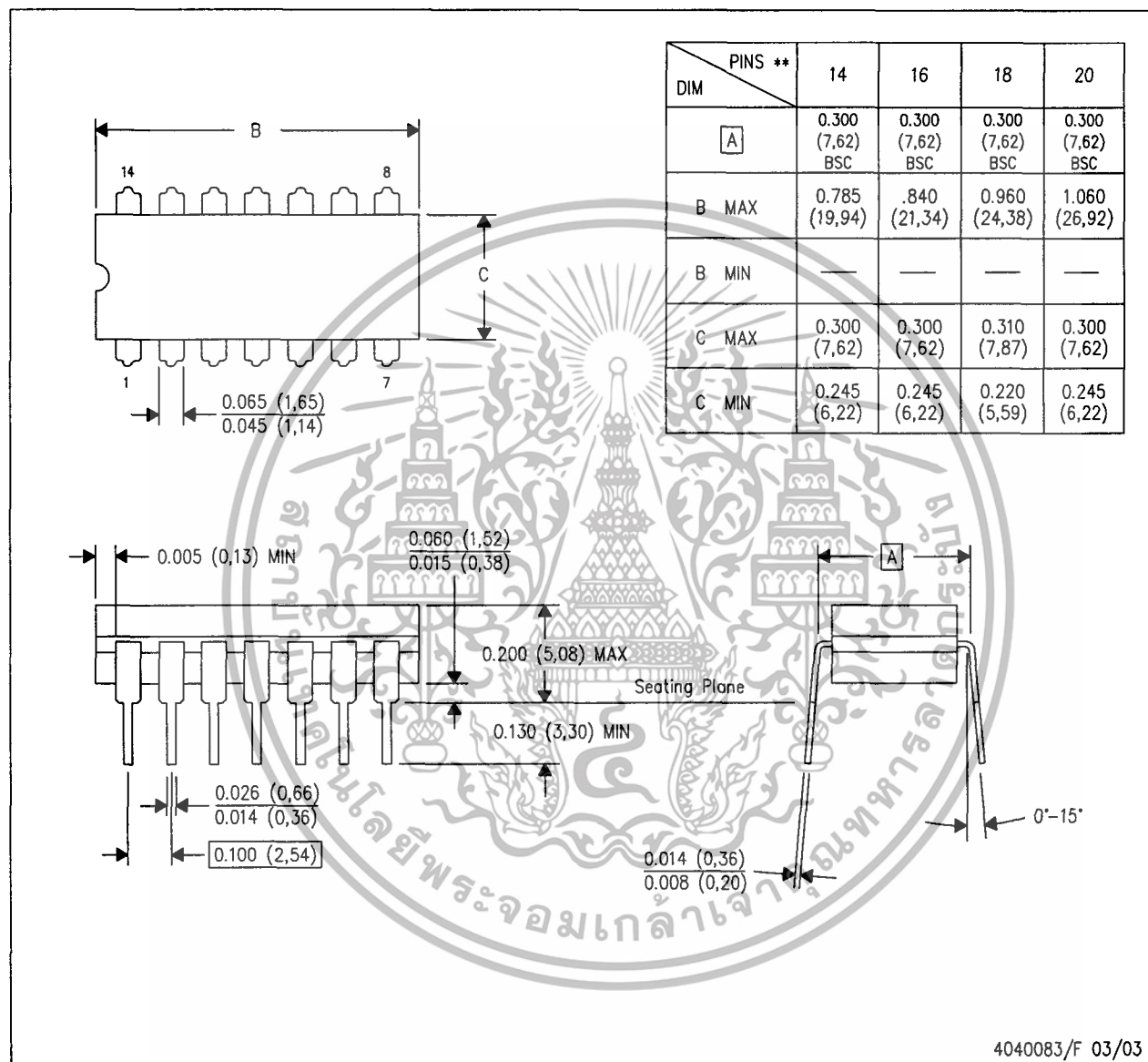


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

J (R-GDIP-T**)

14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



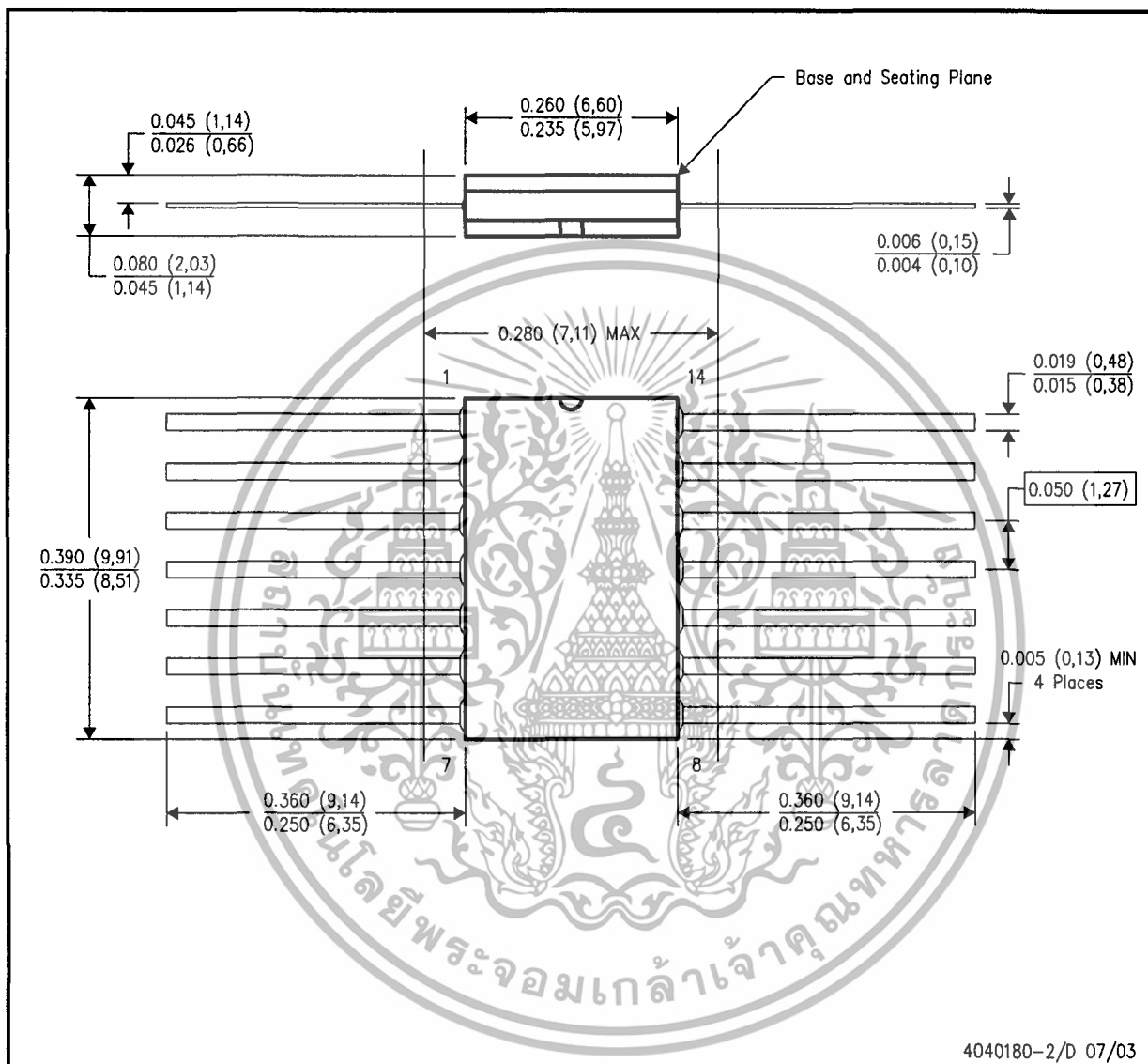
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package is hermetically sealed with a ceramic lid using glass frit.
 - D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - E. Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

W (R-GDFP-F14)

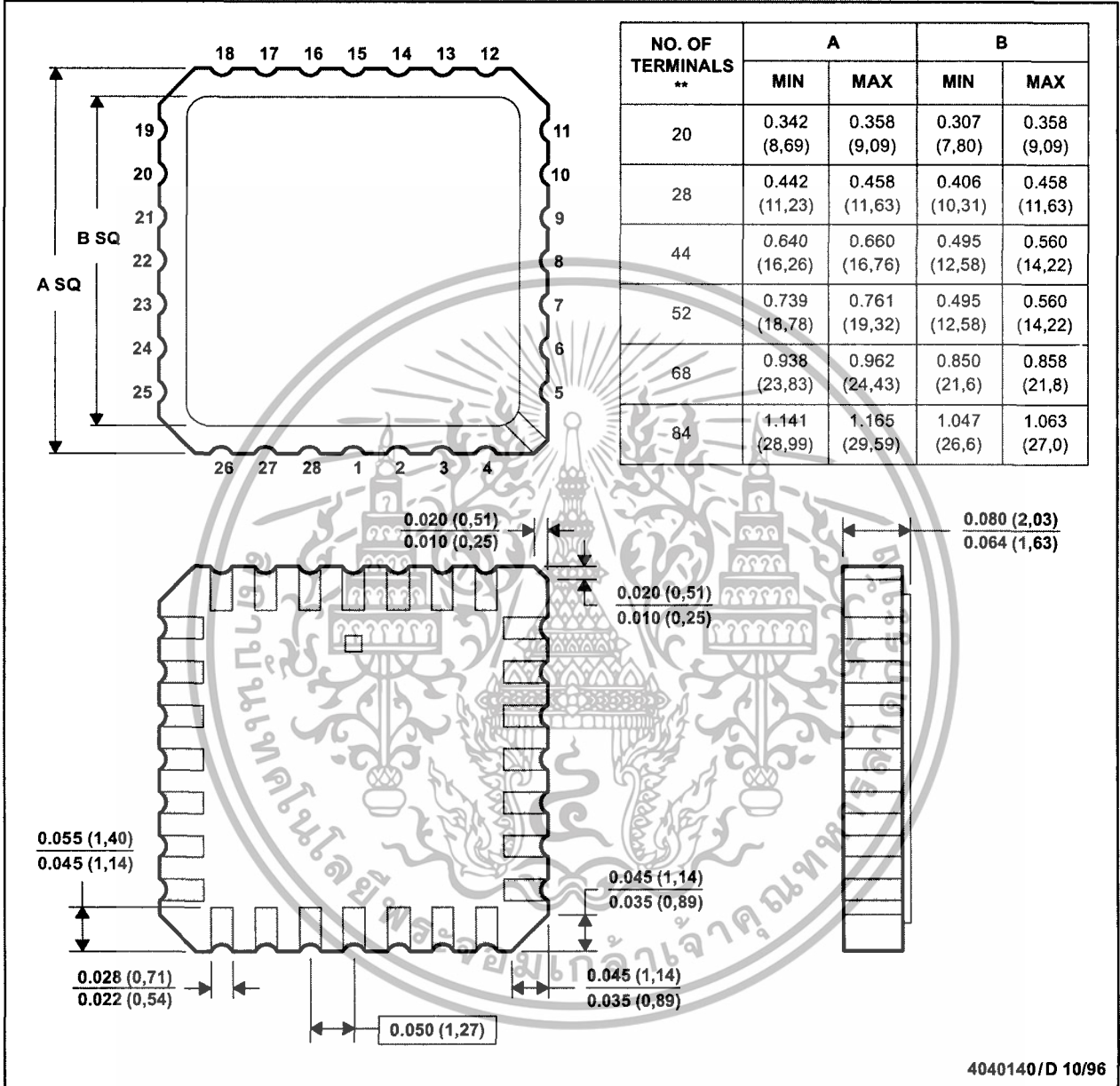
CERAMIC DUAL FLATPACK



- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - This package can be hermetically sealed with a ceramic lid using glass frit.
 - Index point is provided on cap for terminal identification only.
 - Falls within MIL STD 1835 GDFP1-F14 and JEDEC MO-092AB

MECHANICAL DATA

MLCC006B - OCTOBER 1996

FK (S-CQCC-N)****LEADLESS CERAMIC CHIP CARRIER****28 TERMINAL SHOWN**

- NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C. This package can be hermetically sealed with a metal lid.
 D. The terminals are gold plated.
 E. Falls within JEDEC MS-004

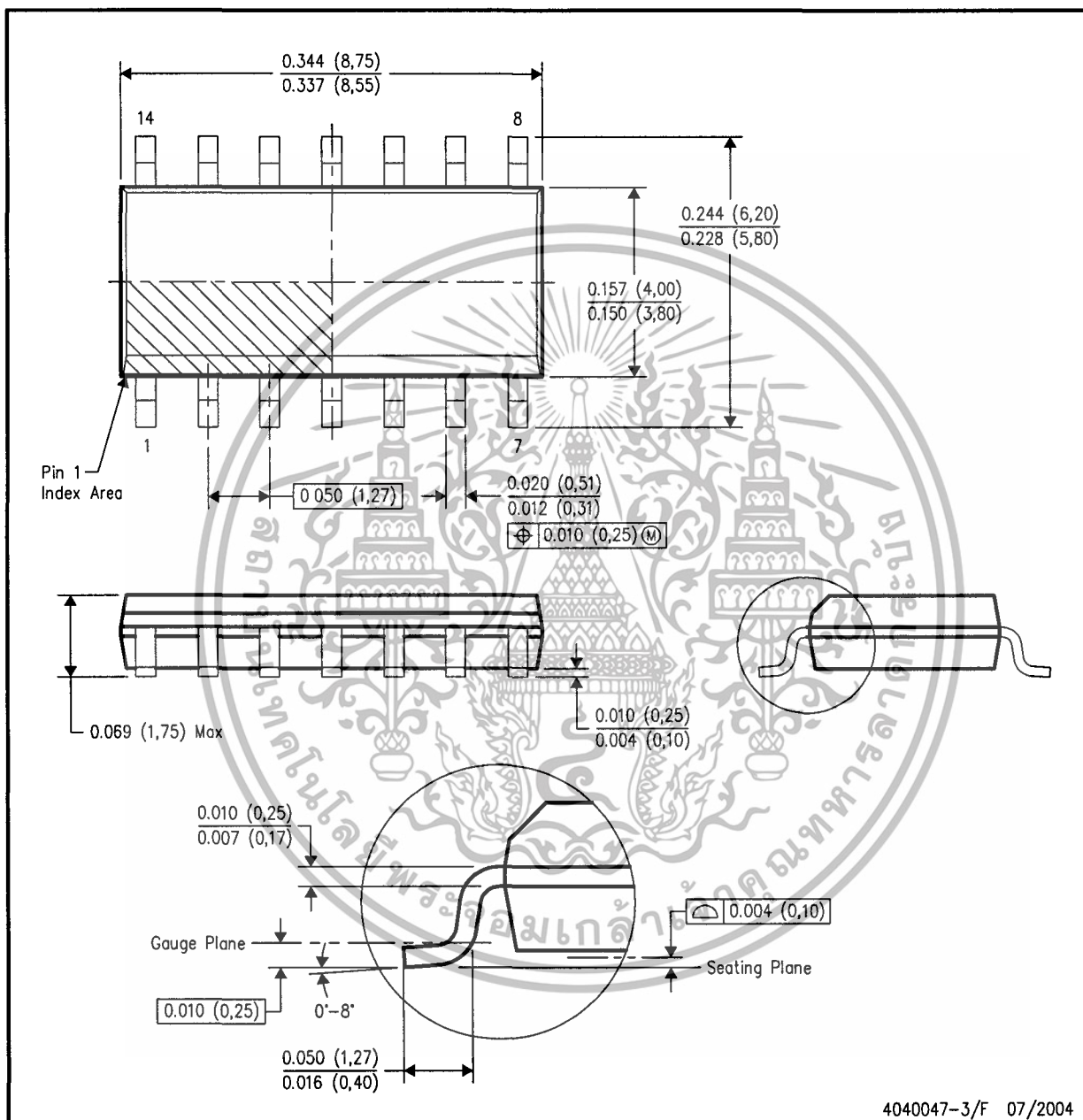


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

D (R-PDSO-G14)

PLASTIC SMALL-OUTLINE PACKAGE



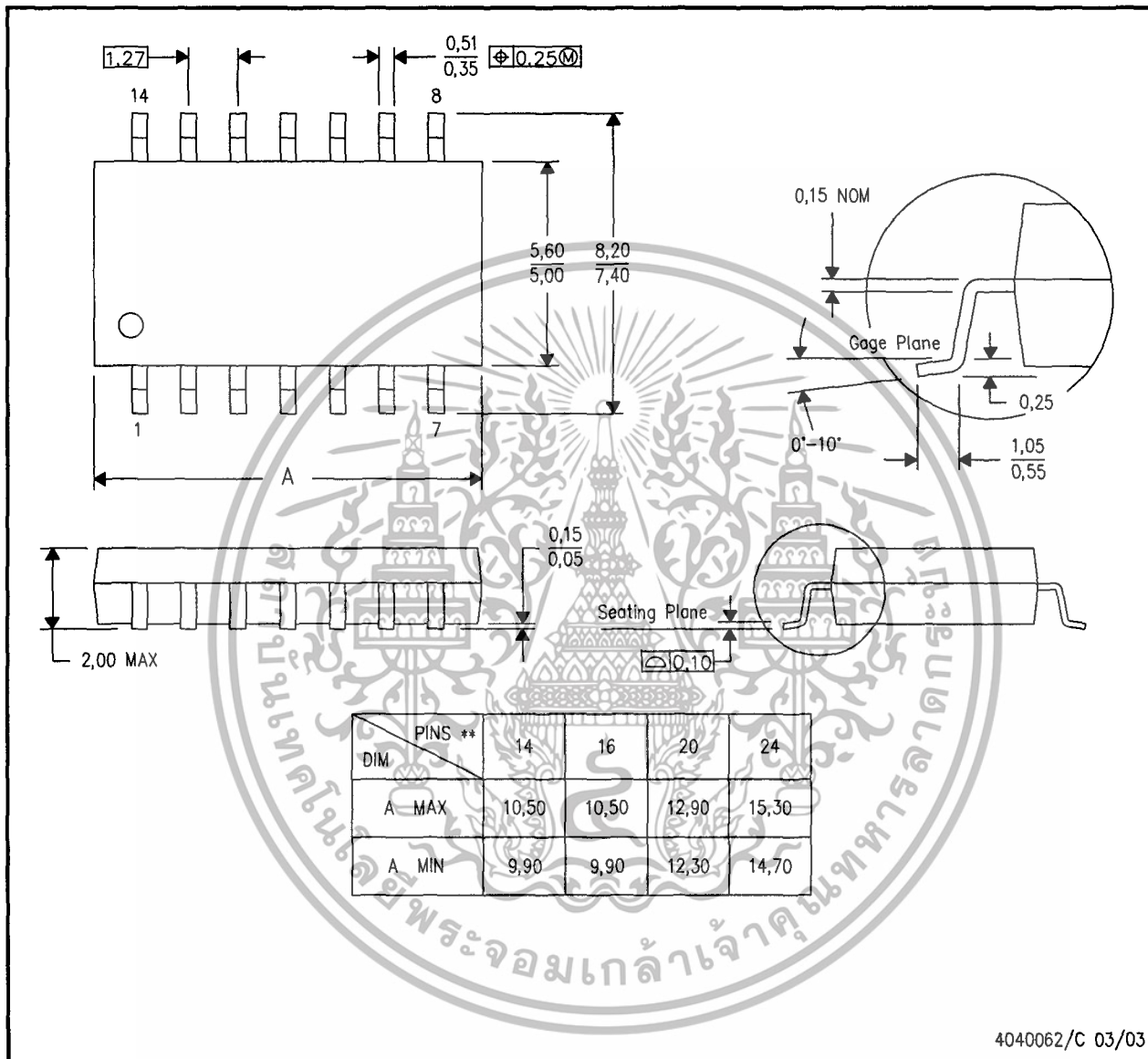
4040047-3/F 07/2004

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



4040062/C 03/03

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion, not to exceed 0,15.



www.ti.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products

Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DSP	dsp.ti.com
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com

Applications

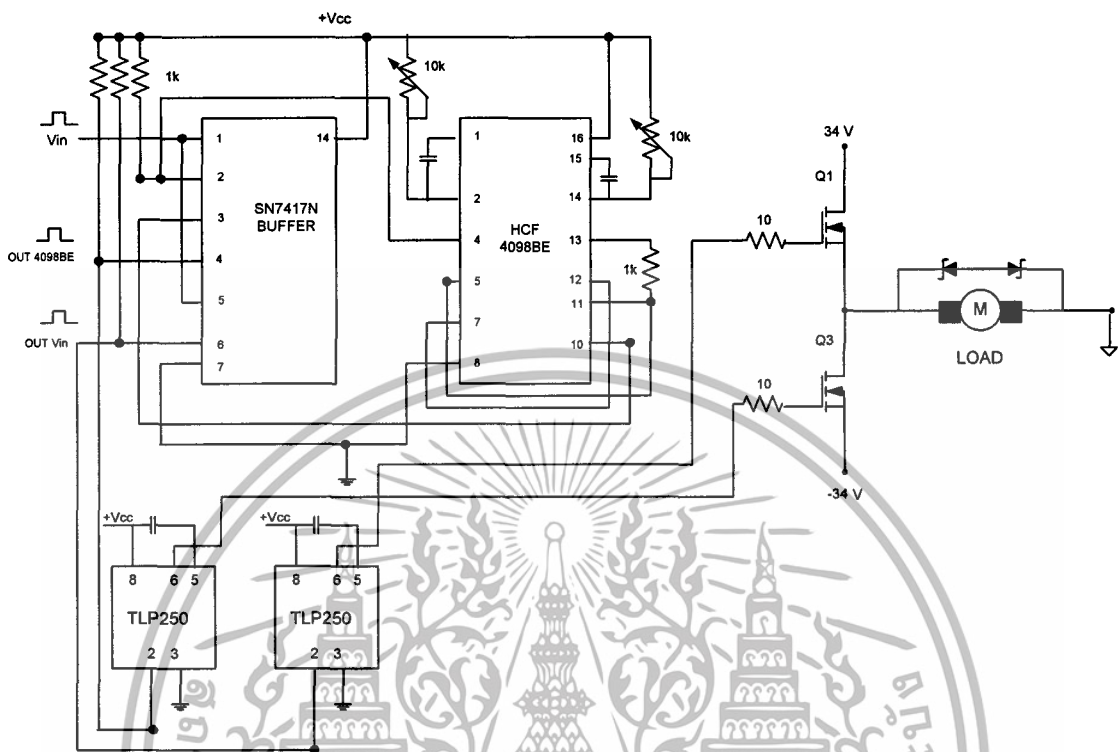
Audio	www.ti.com/audio
Automotive	www.ti.com/automotive
Broadband	www.ti.com/broadband
Digital Control	www.ti.com/digitalcontrol
Military	www.ti.com/military
Optical Networking	www.ti.com/opticalnetwork
Security	www.ti.com/security
Telephony	www.ti.com/telephony
Video & Imaging	www.ti.com/video
Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

Copyright © 2005, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข



รูป แสดงวงจรขับเพาเวอร์มอสเฟตของวงจรสาร์ฟปริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

